

光收发器中光电集成接收芯片的实现

芦晶, 程翔, 颜黄苹, 李继芳, 柯庆福, 陈朝

(厦门大学 物理与机电工程学院 机电工程系, 福建 厦门 361005)

摘要: 针对应用于850 nm光通信中的10/100 Mbit/s收发器, 提出采用0.5 μm 标准 CMOS 工艺对其光接收芯片实现 Si 基单片集成。整体芯片面积为0.6 mm^2 , 共集成了一个双光电二极管的 (DPD) 光电探测器和一个跨阻前置放大电路, 功耗为100 mW, 并给出了具体的测试性能结果。结果表明, 在850 nm光照下, 光接收芯片带宽达到53 MHz, 工作速率为72 Mbit/s。重点介绍了 DPD 光电探测器的原理和结构, 并给出了相应的制造过程和电路等效模型, 对整个光接收芯片进行了多种实用性测试, 可以满足系统的性能要求。

关键词: 单片集成; 互补型金属氧化物晶体管; 双光电二极管; 光接收芯片; 850 nm 光通信

中图分类号: TN491 **文献标识码:** A **文章编号:** 1003-353X (2010) 03-0291-04

Realization of a Monolithic Optoelectronic Integrated Receiver Chip for Optical Communication Transceiver

Lu Jing, Cheng Xiang, Yan Huangping, Li Jifang, Ke Qingfu, Chen Chao

(Dept. of Mechanical and Electrical, Xiamen University, Xiamen 361005, China)

Abstract: Monolithically integrated optical receiver was designed in 0.5 μm standard CMOS technology, used in 850 nm optical transceivers of 10/100 Mbit/s. The chip size is 0.6 mm^2 , integrating a double photodiode (DPD) detector and a transimpedance preamplifier. The power dissipation is 100 mW, and the result of test about OEIC was given. Test results show that the optical receiver has a bandwidth of 53 MHz and the bit rate of 72 Mbit/s in 850 nm light. The principle and structure of the DPD was introduced, the corresponding manufacturing process and circuit equivalent model were given. The OEIC meets the system performance requirements.

Key words: OEIC; CMOS; DPD; optical receiver chip; 850 nm optical transceivers

EEACC: 4270

0 引言

随着光纤通信的飞速发展, 传统混合集成工艺的成本高、可靠性低的劣势越来越明显, 影响了光纤通信向高速、宽带方向的发展。Si 基 IC 工艺 (Bipolar, CMOS, BiCMOS, SOI 等) 的日渐成熟, 进一步推动了 Si 基单片光电集成 (OEIC) 技术快速发展, 特别是采用相对成本低、技术成熟的 CMOS 工艺来制作 OEIC 成为近年的一个研究热点^[1]。本文针对 Si OEIC 的一个重要的应用领域——850 nm 甚短距离光通信中的10/100 Mbit/s 单片集成光接收芯片的实现进行了深入研究。

在标准 CMOS 工艺下, pn 结探测器的结深约为2 μm , 而 Si 在850 nm光照下的吸收长度约为15 μm 。由于缺少电场作用, 处于衬底深处的光生载流子要经过纳秒甚至微秒级的延迟才能到 pn 结的空间电荷区边缘, 从而产生光生电流。正是由于这个原因, pn 结构的探测器带宽很难达到高速通信的要求^[2]。在此设计选用 DPD 结构的光电探测器, 利用其中的屏蔽 pn 二极管吸收衬底深处的光生载流子以提高探测器的带宽, 建立了 DPD 结构的等效电路模型和设计相应的前置放大电路。采用国内华润上华公司的0.5 μm 标准 CMOS 工艺制备 OEIC 芯片, 测试 OEIC 的性能, 将其应用在850 nm 光通信的10/100 Mbit/s收发器中。

基金项目: 厦门市科技计划项目 (3502Z20063002)

1 OEIC 的设计

1.1 DPD 的结构与建模

DPD 器件属于光伏探测器，它的制作方法是在衬底上做一个 n 阱，再在 n 阱内制作叉指状 p⁺ 扩散电极，n 阱的引出采用 n⁺ 扩散电极，器件外围用 p⁺ 扩散制作一个保护环。它的二维剖面图如图 1 所示。

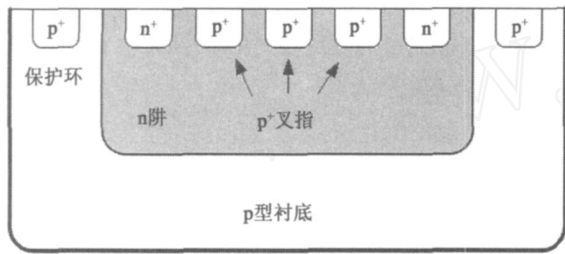


图 1 DPD 结构二维剖面图
Fig. 1 Two-dimensional profiles of DPD structure

这种结构存在两个 pn 结。n 阱与 p⁺ 区构成一个 pn 结，称工作二极管 D₀。n 阱与衬底构成一个 pn 结，称屏蔽二极管 D_S。光照时，在衬底深处的光生载流子被屏蔽二极管的耗尽区所吸收，不能扩散到工作二极管内。工作二极管内没有长距离扩散的光生载流子，只有 n 阱内短途扩散的载流子，从而提高了工作二极管的速度。由此可见，DPD 结构不仅与标准 CMOS 工艺相兼容，且具有较高速度，这是本文选取 DPD 结构光电探测器的原因。

为了预测 DPD 探测器的性能并进行后续 OEIC 的整体仿真，必须建立其电路模型。本文建立的 DPD 小信号等效电路模型在传统的 PIN 探测器模型^[3]基础上进行了一定的修改。该模型包含由电流源、电阻和电容构成的子电路，如图 2 所示。

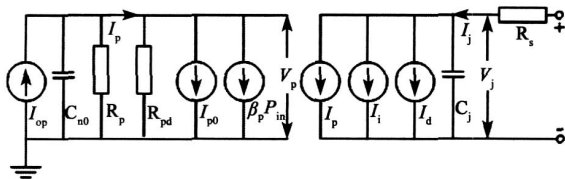


图 2 DPD 结构等效电路模型
Fig. 2 DPD circuit model

由等效电路模型中可以得出关于 I_{op}，I_p 以及 I_j 的有关公式，即

$$I_{op} = C_{n0} \frac{dV_p}{dt} + \frac{V_p}{R_p} + \frac{V_p}{R_{pd}} + I_{p0} + \beta_p P_{in}$$

$$I_p = \frac{V_p}{R_{pd}} + I_{p0} + \beta_p P_{in}$$

$$I_j = I_p + I_i + I_d + C_j \frac{dV_j}{dt}$$

式中：I_{op}是 n 阱光生电流；C_{n0}是一个归一化常数电容；V_p = qp_n/ C_{n0}，其中 p_n是 n 阱的过剩空穴，q 是单位电荷电量；R_p = p/ C_{n0}，其中 p 是 n 阱空穴寿命；R_{pd} = R_p [ch(n/ L_p) - 1]，其中 n 是 n 阱的空穴载流子的扩散距离，L_p是 n 阱空穴的扩散长度，ch x = (e^x + e^{-x}) / 2；I_{p0}是输入光稳态电流，I_{p0} = qP_{n0}L_p [ch(n/ L_p) + 1] / [n p × sh(n/ L_p)]，其中 sh x = (e^x - e^{-x}) / 2；p 是一个与器件有关的常数；P_{in}是输入光功率；从稳态中选取 I_p作为 V_p和 P_{in}的函数；V_j是 D₀ 的结电压；I_j是 DPD 的输出电流；I_i是在二极管 D₀ 的耗尽层形成的光生电流；I_d是在反向电压 V_j下的暗电流；C_j是二极管 D₀ 的结电容，C_j = ε₀ sA/ i，其中 ε₀ 是真空介电常数，ε_s 是相对介电常数，A 是二极管 D₀ 的结电容有效面积，i 是二极管 D₀ 耗尽层厚度。

该光电探测器模型模拟了光电二极管的绝大部分效应，其中包括暗电流、光电流和寄生特性，与以往存在的模型相比较，考虑了探测器端电压的影响。但也有些现象没有设计到模型当中，如探测器的击穿。这也是下一步要继续研究的工作，以便更加完善探测器的模型。

为了满足光纤接入网10/100 Mbit/s的应用，需要 OEIC 的带宽至少为75 MHz。带宽频率上限 f_u需满足：f_u 0.75f_b，其中 f_b为传输码率^[4]。根据叉指状 DPD 的带宽与叉指的宽度和叉指的面积负相关，响应度与叉指的宽度和面积正相关^[5]，本次设计 DPD 的面积为50 μm ×50 μm，p⁺ 叉指的宽度为 5 μm，叉指间距为5 μm。通过 DPD 等效电路模型，模拟了探测器的交流特性：DPD 低频响应度为 62 mA/W，-3 dB 带宽约为 100 MHz，可以满足光纤接入网10/100 Mbit/s的应用。

1.2 电路设计

整个 OEIC 包含 DPD 光电探测器等效模型电路，一个宽带放大器 TIA，一个用于单双端转换的 RC 滤波器，三个同样结构的一级差分放大器用于信号的进一步放大。这是因为 DPD 光探测器的响应度只有 62 mA/W，为了提高整个 OEIC 的光响应度，必须在跨阻放大器后面增加放大电路进行二次放大。缓冲输出级用于实现与传输线的阻抗匹配。图 3 就是整个 OEIC 的原理框图。

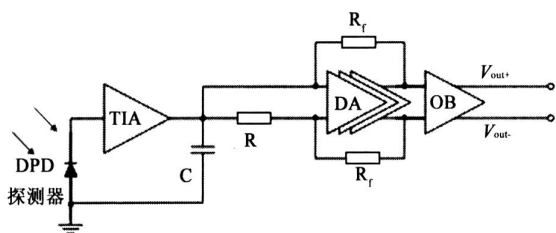
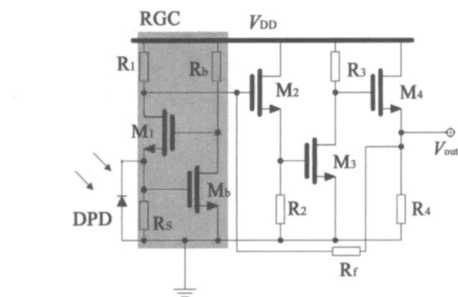
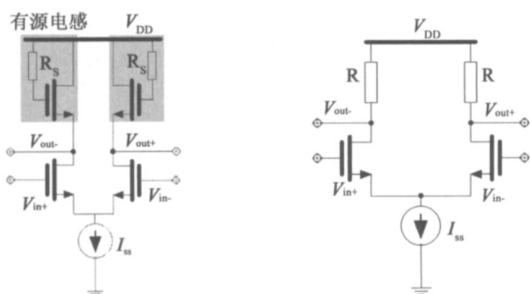


图3 OEIC电路原理图
Fig.3 OEIC schematic

其中TIA的电路结构如图4(a)所示。由于光电探测器产生的光电流非常小(通常为微安量级),如果采用一般放大器进行放大,就会引入噪声;同时噪声会进入下一级放大器,进一步影响信噪比,所以必须采用低噪声、高增益的宽带前置放大器。综合考虑采用了RCC^[6](regulated cascode)结构作为互阻前置放大电路。图4(a)所示的灰色区域就是RCC结构,它由M₁、M_b、R_S、R_b、R₁组成。通过晶体管M_b引入了增益提高技术,使得输入电阻在低频时变得更小,从而能更好地抑制光电探测器寄生电容对带宽的影响。同时这种结构也引入了反馈机制,使得直流偏置更稳定。M₂和R₂构成了一个源极跟随器,与未采用这种结构相比可以有效隔离后续电路的密勒电容,提高带宽。M₃和R₃构成了一个共漏极放大器,进一步放大信号。M₄和



(a) 前置放大电路



(b) 差分放大电路

(c) 输出缓冲级

图4 拓扑电路图
Fig.4 Topology of circuit

R₄同样也是一个源极跟随器,不仅可以实现阻抗的转变,而且还使后一级的直流电压稳定在电源电压中点附近,利于后续电路的级联。

DA电路结构如图4(b)所示。其中差分放大电路采用了并联峰化技术,与普通差分电路相比负载换成了有源电感(图4(b)中灰色区域),有效地拓宽了主极点的带宽。

图4(c)所示的是原理框图中OB的电路结构。其中R为100Ω,能够传输的压降为0.4V_{pp}。

利用CADENCE SPECTRE仿真可得到OEIC电路的频率响应图,如图5所示。从图中可得出电路的增益约为20.5k,下限截止频率为2.8kHz,上限截止频率为610MHz。远大于DPD探测器的100MHz的带宽,可以得出整个OEIC的带宽受限于DPD探测器约为100MHz,可以满足10/100Mbit/s光纤接入网的传输要求。

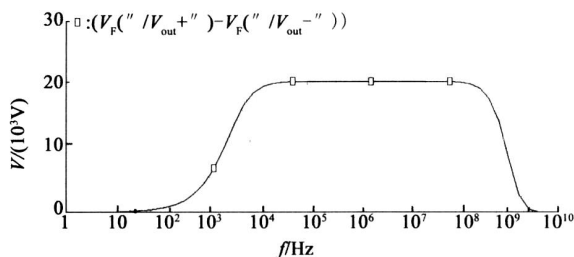


图5 OEIC中电路的频率响应图
Fig.5 Frequency response of the OEIC

2 OEIC的测试

为便于收发器中点对点的实验测试,OEIC芯片采用了标准的ROSA封装。对单独的DPD光电探测器进行了响应度测试,直流响应度约为40mA/W。

采用网络分析仪进行OEIC小信号带宽的测试,分别测试了四个OEIC样品,编为1号~4号。测试获得了OEIC的S参数,其中S₂₁反映了OEIC的小信号带宽。测试结果如图6所示,横坐标为测试的频率,扫描频率为10~200MHz,纵坐标为S₂₁(单位为dB)。从S₂₁的初始值下降3dB处的节点是节点3,它所描述的就是OEIC的小信号带宽,图6中所示的1号样品带宽为50MHz。

从表1中可以得出OEIC的带宽约在53MHz,满足了60~80Mbit/s码传输的要求。OEIC的带宽远小于电路仿真时的带宽,而与DPD探测器的带宽相近。因此,可以得出DPD探测器的带宽限制

了整个 OEIC 的带宽。

表 1 1 号 ~ 4 号芯片的测试带宽 (f)

Tab. 1 Test result of the 1 # ~ 4 # chip

| OEIC 样品 | 1 号 | 2 号 | 3 号 | 4 号 |
|---------|-----|------|------|------|
| f / MHz | 50 | 54.6 | 54.5 | 55.5 |

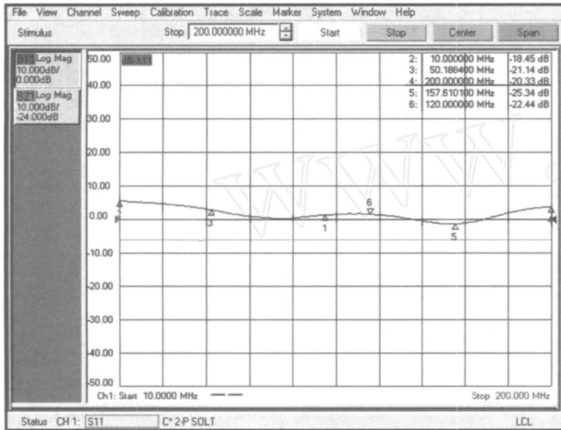


图 6 S₂₁ 的频率特性

Fig. 6 S₂₁ frequency characteristic

图 7 为 OEIC 的 50 Mbit/s 伪随机序列信号眼图，图中上方为光调制输入信号眼图，下方波形图是输出信号眼图。从图中可以看出，眼图张开度较大，输出信号眼图的上升沿眼皮较细较薄，而下降沿眼皮较厚。零点（上升沿与下降沿的交点）偏移了中间点，靠近眼图上方。初步分析，这是由于两个输出端的输出特性不匹配以及测试时为单端输出造成的。为此，测试了输出直流点，发现两个输出端有约 50 mV 的失调。由此认为直流失调是引起上述眼图畸变的原因。

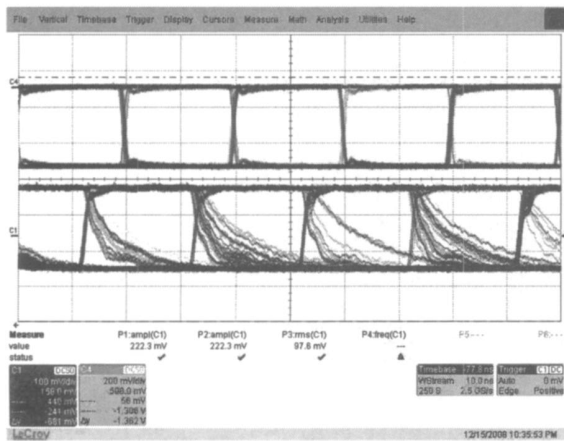


图 7 眼图测试结果

Fig. 7 Result of eye diagram test

最后进行了 OEIC 芯片在实际应用中的性能测

试，以本文研制的 ROSA 封装工艺的 OEIC 替换掉台湾 Netlink 公司生产的光收发器中光收发模块的原有 ROSA。进行点对点互联，利用 TTCPW 软件可以测试得到 OEIC 的传输码率可达 72 Mbit/s。

3 结论

在 0.5 μm 标准 CMOS 工艺条件下，提出与工艺兼容的 DPD 结构光探测器，进行 850 nm 光接收单片集成芯片的设计。构建 DPD 探测器的等效电路模型并设计了前置放大电路。针对该探测器较低的响应度，在电路中多加了三个一级差分放大电路以提高增益并克服输入噪声的影响。通过电路仿真和测试表明，整个 OEIC 的带宽受限于 DPD 器件。DPD-OEIC 的小信号带宽约为 53 MHz，传输码率可达 72 Mbit/s，DPD 的直流响应度为 40 mA/W，由此在低成本 CMOS 工艺下实现了 850 nm 通信中 10/100 Mbit/s 接收芯片的单片集成。

参考文献：

- [1] YU C L, MAO L H, XIAO X D. Standard CMOS implementation of a novel, fully differential optoelectronic integrated receiver [J]. J of Optoelectronics Laser, 2009, 20 (4) :432-435.
- [2] HUANG B J, LIU H J. A monolithically integrated optical receiver with spatially modulated light detector in CMOS technology [C]. Proc of 8th Int Conf on Solid-State and Integrated Circuit Technology, Shanghai, China, 2006 :209-211.
- [3] CHEN W Y, LIU S Y. PIN avalanche photodiodes model for circuit simulation [J]. IEEE Journal of Quantum Electronics, 1996, 32(12) :2105-2111.
- [4] 王志功. 光纤通信集成电路设计 [M]. 北京: 高等教育出版社, 2003 :60-66.
- [5] HAN J Z, NI G G, MAO L H. Small signal circuit model of double photodiodes [J]. Semiconductor Photonics and Technology, 2004, 10(3) :164-167.
- [6] MIN S, YOO H J. 1.25 Gb/s regulated cascode CMOS transimpedance amplifier for gigabit ethernet applications [J]. IEEE JSSC, 2004, 39(1) :112-121.

(收稿日期: 2009-09-14)

作者简介：

芦晶 (1983 →), 男, 山西人, 硕士研究生, 主要从事光电单片集成的研究;



程翔 (1977 →), 女, 福建人, 博士, 副教授, 主要开展微电子、光电器件、集成光电子学、宽禁带半导体材料光电性质、光纤通信等信息光电子学领域的研究。