

学校编码: 10384

分类号 \_\_\_\_\_ 密级 \_\_\_\_\_

学号: 23120071150136

UDC \_\_\_\_\_

廈門大學

碩 士 學 位 論 文

USB1.1 主机控制器与 OTG 功能扩展的设计和兑现

Design and Implementation of USB1.1 Host and OTG  
Function Extension

梁 瑞 彬

指导教师姓名: 李晓潮 副教授

专 业 名 称: 电路与系统

论文提交日期: 2010 年 月

论文答辩日期: 2010 年 月

学位授予日期: 2010 年 月

答辩委员会主席: \_\_\_\_\_

评 阅 人: \_\_\_\_\_

2010 年 月

## 厦门大学学位论文原创性声明

本人呈交的学位论文是本人在导师指导下，独立完成的研究成果。本人在论文写作中参考其他个人或集体已经发表的研究成果，均在文中以适当方式明确标明，并符合法律规范和《厦门大学研究生学术活动规范（试行）》。

另外，该学位论文为（ ）课题（组）的研究成果，获得（ ）课题（组）经费或实验室的资助，在（ ）实验室完成。（请在以上括号内填写课题或课题组负责人或实验室名称，未有此项声明内容的，可以不作特别声明。）

声明人（签名）：

年 月 日

## 厦门大学学位论文著作权使用声明

本人同意厦门大学根据《中华人民共和国学位条例暂行实施办法》等规定保留和使用此学位论文，并向主管部门或其指定机构送交学位论文（包括纸质版和电子版），允许学位论文进入厦门大学图书馆及其数据库被查阅、借阅。本人同意厦门大学将学位论文加入全国博士、硕士学位论文共建单位数据库进行检索，将学位论文的标题和摘要汇编出版，采用影印、缩印或者其它方式合理复制学位论文。

本学位论文属于：

1. 经厦门大学保密委员会审查核定的保密学位论文，  
于 年 月 日解密，解密后适用上述授权。

2. 不保密，适用上述授权。

（请在以上相应括号内打“√”或填上相应内容。保密学位论文应是已经厦门大学保密委员会审定过的学位论文，未经厦门大学保密委员会审定的学位论文均为公开学位论文。此声明栏不填写的，默认为公开学位论文，均适用上述授权。）

声明人（签名）：

年 月 日

厦门大学博硕士学位论文摘要库

## 摘 要

近年来，USB 接口技术在消费性电子、通讯等领域得到了越来越广泛的应用。USB 的主从架构决定了设备之间必须通过主机才能进行数据交互，而目前扮演主机角色的通常是 PC 机，这给 USB 设备之间的数据交互带来了诸多的不便。集成了 USB 主机功能或 USB OTG 功能的 SoC 可以很好的解决这个问题。我们正在合作研发面向金融、税控领域的专用信息处理与控制 SoC 芯片要求集成 USB1.1 主机或 USB OTG 功能。为此本文开发一款 USB1.1 主机控制器，并在此基础上加入设备控制器和 SRP/HNP 协议实现，进行 OTG 功能扩展。从而在金融税控 SoC 中实现 USB1.1 主机、设备和全速 OTG 功能。主要工作成果如下：

(1) 设计 USB1.1 主机控制器的软硬件，首先基于开源 USB1.1 主机控制器 IP 核，重新分配 IP 核寄存器地址，改进接收和发送数据缓存，并对 IP 核各模块进行功能仿真验证。然后开发主机驱动，移植 FAT 文件系统，建立基于串口的接收命令通道实现对 U-Disk 设备的文件操作。

(2) 基于 USB1.1 主机控制器进行 OTG 功能的扩展实现。硬件上在 USB1.1 主机控制器 IP 核的基础上加入了开源 USB1.1 的设备控制器模块，设计实现 OTG 功能的辅助硬件模块，包括中断管理模块、角色仲裁控制模块、IIC 主机接口控制器和定时器，并对各模块进行功能仿真验证。软件上除 USB 主机端软件外，增加设备端驱动和 OTG 驱动，以软件方式实现符合 USB OTG v1.0a 标准的 SRP 和 HNP 协议过程。

(3) USB1.1 主机和 OTG 功能的软硬件协同验证。包括 USB1.1 主机和 OTG 控制器的 SoPC 原型系统设计、USB1.1 主机收发器和 OTG 外部收发器的电路设计以及软硬件协同验证环境的构建。最后对 USB1.1 主机和 OTG 功能进行实际的应用测试。通过对测试波形和数据的分析验证 USB1.1 主机和 OTG 扩展功能的正确性。

**关键词：**USB1.1 主机，OTG，SRP/HNP 协议，软硬件协同验证

## ABSTRACT

In recent years, USB interface has been more and more widely used in the fields of consumer electronics, communication and others. The topology of USB determines that the devices can only make data interact through the Host. However, currently the PC is usually playing a host role, which causes a lot of inconvenience to the data interaction between USB devices. The SoC that integrated USB host or On-The-Go function can solve the problem. We are working to develop a SoC chip for financial, tax-controlling field to deal with and control information, which requires an integrated USB1.1 host or USB OTG function. Therefore, we develop a USB1.1 host controller, based upon which join USB device controller and SRP/HNP protocols for OTG function expansion to implement the USB1.1 host, device and full-speed OTG function in financial, tax-controlled SoC. Main work is as follows:

(1) Design the software and hardware of USB1.1 host. Based upon the Open Cores' IP core, we redistribute the registers address of the IP core, improve on receive and send data FIFO, simulate each module of IP core. Then, we develop the host driver, transplant FAT file system, and set up the receive command channel which is based on serial port for file operations of U-Disk device.

(2) Expand OTG function based on USB1.1 host controller. The OTG's hardwares are based upon our existing USB host controller, OpenCores' USB1.1 slave controller and some Self-designed hardware modules are added to achieve the OTG function. The self-designed hardware modules include interrupt management module, host-slave role of arbitration control module, IIC host interface controller and timer. We also simulate each module. In the softwares of OTG, except the software of USB host, we also develop the device driver, OTG driver and implement SRP and HNP in software. The SRP and HNP support USB OTG v1.0 protocol.

(3) Accomplish the hardware and software co-verification of USB1.1 host and OTG function, including the SoPC prototype system design of USB1.1 host and OTG controller, the USB1.1 host transceiver and OTG external transceiver circuit design and the hardware/software co-verification environment construction. Finally, test the practical application of USB1.1 host and OTG. Though the test waveform and data analysis we can verify the correctness of USB1.1 host and OTG function.

**Key Words:** USB1.1 Host, On-The-Go, Session Request Protocol, Host Negotiation Protocol, Hardware/Software Co-verification

厦门大学博硕士学位论文摘要库

# 目 录

<b>第一章 绪论</b> .....	1
<b>1.1 研究背景和意义</b> .....	1
<b>1.2 关键技术及其研究现状</b> .....	3
1.2.1 USB 主机驱动开发 .....	4
1.2.2 基于 USB1.1 的 OTG 功能兑现 .....	6
1.2.3 软硬件协同验证 .....	8
<b>1.3 主要研究工作</b> .....	9
<b>第二章 USB 协议及开发平台相关知识</b> .....	11
<b>2.1 USB1.1 协议</b> .....	11
2.1.1 域 .....	12
2.1.2 包 .....	15
2.1.3 事务 .....	16
2.1.4 传输 .....	17
<b>2.2 USB OTG 补充协议</b> .....	18
2.2.1 SRP 协议 .....	19
2.2.2 HNP 协议 .....	20
<b>2.3 FPGA 开发工具</b> .....	20
2.4.1 EDK 平台开发工具 .....	21
2.4.2 Virtex-II Pro 硬件平台 .....	22
<b>2.4 本章小结</b> .....	23
<b>第三章 USB 主机控制器与 OTG 功能扩展的硬件设计</b> .....	24
<b>3.1 USB 主机控制器设计</b> .....	24
3.1.1 主机控制器模块划分 .....	24
3.1.2 WishBone 总线模块 .....	26
3.1.3 USB1.1 主机协议核模块 .....	28
3.1.4 发送和接收数据缓存 .....	34



3.1.5	SIE 模块.....	38
3.1.6	USB1.1 主机控制器功能仿真.....	40
<b>3.2</b>	<b>USB OTG 功能扩展设计.....</b>	<b>42</b>
3.2.1	Whisbone 总线模块扩展.....	44
3.2.2	中断管理模块.....	45
3.2.3	OTG 控制模块.....	47
3.2.4	USB1.1 设备控制器.....	52
<b>3.3</b>	<b>本章小结.....</b>	<b>58</b>
<b>第四章</b>	<b>USB 主机和 OTG 功能的支撑软件设计.....</b>	<b>59</b>
<b>4.1</b>	<b>USB 主机系统软件.....</b>	<b>59</b>
4.1.1	核心数据结构.....	61
4.1.2	主机控制器驱动.....	62
4.1.3	USB 核心驱动.....	65
4.1.4	设备驱动.....	69
4.1.5	应用程序.....	71
<b>4.2</b>	<b>USB OTG 支撑软件设计.....</b>	<b>73</b>
4.2.1	设备栈驱动.....	74
4.2.2	OTG 驱动.....	80
4.2.3	应用程序.....	85
<b>4.3</b>	<b>本章小结.....</b>	<b>86</b>
<b>第五章</b>	<b>软硬件协同验证.....</b>	<b>87</b>
<b>5.1</b>	<b>SoPC 系统的构建.....</b>	<b>87</b>
5.1.1	USB1.1 主机和 OTG 控制器的集成.....	88
5.1.2	系统其他模块的集成.....	91
<b>5.2</b>	<b>外部收发器电路的设计.....</b>	<b>93</b>
5.2.1	USB1.1 主机收发器设计.....	93
5.2.2	OTG 收发器设计.....	94
<b>5.3</b>	<b>功能验证与数据分析.....</b>	<b>98</b>
5.3.1	USB1.1 主机接口测试.....	98

5.3.2 OTG 接口测试 .....	104
5.4 本章小结 .....	115
<b>第六章 总结与展望 .....</b>	<b>117</b>
6.1 工作总结 .....	117
6.2 工作展望 .....	118
参考文献.....	119
硕士期间发表的论文 .....	126
致 谢.....	127

厦门大学博硕士学位论文摘要库

# CONTENTS

<b>1</b>	<b>Introduction</b>	1
1.1	The Background and Meaning of Research	1
1.2	Key Technologies and Progress	3
1.2.1	USB Host Driver Development	4
1.2.2	OTG Function Implementation based on USB1.1	6
1.2.3	Hardware/Software Co-design	8
1.3	Main Research Works	9
<b>2</b>	<b>USB Protocol and Developing Platform</b>	11
2.1	USB1.1 Protocol	11
2.1.1	Packet Field Formats	12
2.1.2	Packet Formats	15
2.1.3	Transaction Formats	16
2.1.4	Transfer Types	17
2.2	USB OTG Protocol	18
2.2.1	SRP Protocol	19
2.2.2	HNP Protocol	20
2.3	FPGA Developing Instrument	20
2.4.1	EDK Platform Construction Tool	21
2.4.2	Virtex-II Pro Hardware Platform	22
2.4	Conclusion	23
<b>3</b>	<b>Hardware Design of USB Host Controller and OTG Extension</b>	24
3.1	USB Host Controller	24
3.1.1	Module Division	24
3.1.2	WishBone Bus Module	26
3.1.3	USB1.1 Host Protocol Module	28
3.1.4	Send and Receive Data FIFO Module	34
3.1.5	SIE Module	38
3.1.6	USB1.1 Host Controller Function Simulation	40
3.2	USB OTG Extension Design	42

3.2.1	Whisbone Bus Extension .....	44
3.2.2	Interrupt Management Module .....	45
3.2.3	OTG Control Module.....	47
3.2.4	USB1.1 Device Controller .....	52
<b>3.3</b>	<b>Conclution.....</b>	<b>58</b>
<b>4</b>	<b>Software Design of USB Host Controller and OTG Extension ...</b>	<b>59</b>
<b>4.1</b>	<b>USB Host System Software .....</b>	<b>59</b>
4.1.1	The Key Data Structure.....	61
4.1.2	Host Controller Driver .....	62
4.1.3	USB Driver .....	65
4.1.4	Client Driver .....	69
4.1.5	Applications Software.....	71
<b>4.2</b>	<b>USB OTG Support Software.....</b>	<b>73</b>
4.2.1	Device Driver Stack.....	74
4.2.2	OTG Driver .....	80
4.2.3	Applications Software.....	85
<b>4.3</b>	<b>Conclution.....</b>	<b>86</b>
<b>5</b>	<b>Hardware/Software Co-verification.....</b>	<b>87</b>
<b>5.1</b>	<b>SoPC System Construction .....</b>	<b>87</b>
5.1.1	USB1.1 Host and OTG Controller Integration .....	88
5.1.2	Other Modules Integration.....	91
<b>5.2</b>	<b>External Transceiver Circuit.....</b>	<b>93</b>
5.2.1	USB1.1 Host Transceiver Circuit.....	93
5.2.2	OTG Transceiver Circuit.....	94
<b>5.3</b>	<b>Functional Verification and Data Analysis .....</b>	<b>98</b>
5.3.1	USB1.1 Host Interface Test.....	98
5.3.2	OTG Interface Test.....	104
<b>5.4</b>	<b>Conclution.....</b>	<b>115</b>
<b>6</b>	<b>Summay and Future Work .....</b>	<b>117</b>
<b>6.1</b>	<b>Summary.....</b>	<b>117</b>
<b>6.2</b>	<b>Future Work .....</b>	<b>118</b>
	<b>References .....</b>	<b>119</b>
	<b>Published and Accepted Paper List.....</b>	<b>126</b>

Acknowledgement.....127

厦门大学博硕士学位论文摘要库

厦门大学博硕士学位论文摘要库

## 第一章 绪论

### 1.1 研究背景和意义

通用串行总线（Universal Serial Bus,USB）接口标准的提出实现了个人电脑（Personal Computers,PC）与周边外设的灵活互连[1]。正因为如此，USB 接口迅速取代了 PC 机上的串行、并行、PS/2 等接口成为 PC 机外设的通用接口，得到了广泛的应用[2]。USB 接口的应用几乎涵盖了所有种类的外设，如计算机外围类的鼠标、键盘、打印机；存储类的优盘、移动硬盘；影音类的 MP3\MP4 播放器、数码相机；通信类的手机、modem 等。据著名市场调研公司 In-Stat 2009 年 6 月份的统计数据显示，目前全世界有超过 30 亿的 USB 产品，且将以每年超过 3 亿的数量继续增长[5]。

USB 设备（尤其是便携设备）的普及，使它们之间的直接数据交互成了必然的需求。USB 的主从架构决定了设备之间必须通过主机才能完成数据交互[3][4]，然而，目前扮演主机角色的通常是 PC 机，这给 USB 设备之间的直接数据交互带来诸多的不便。具有嵌入式 USB 主机功能或 USB OTG（USB On-The-Go）功能的系统可以很好的解决这个问题。嵌入式 USB 主机是在嵌入式系统中实现由 USB 技术规范所规定的 USB 主机角色的功能模块。而 USB OTG 是 USB 开发者论坛（Universal Serial Bus Implementers Forum,USB-IF）于 2001 年底发布的 USB2.0 的补充协议[6]。符合该协议功能的设备既可以作为主机，也可以作为外设，并且具有电源管理、主机检测、主机流通协议（Host Negotiation Protocol,HNP）和事务请求协议（Session Request Protocol,SRP）等特殊功能。

目前，对嵌入式USB主机和USB OTG的研究已经成为业界的热点，尤其在控制器芯片和IP核的研究方面，在这一领域，国外及台湾地区的公司走在前面。他们已经推出了许多具有USB主机或OTG功能的控制器芯片。这些控制芯片主要分为两种类型：一类是Intel、Cypress、Philips、NEC等USB供应商推出的独立的控制器芯片，如作为主机的有Intel公司的82801DB[7]；Cypress公司的SL811HS[8]、CY7C67300[9]；Philips公司的ISP1161[10]、ISP1562[11]；NEC公

公司的UPD720102[12]、UPD720150[13]等。作为OTG的有Cypress公司的EZ-OTG (CY3663/CY7C67200) [14]; Philips公司的ISP1362[15]、SAF1761[16]; 台湾创惟科技的GL824/GL824C[17]; 巨盛公司的CSC1220/CSC1221[18]以及扬智公司的M5636/M5637[19]等。另一类是ST、Philips、ATmel、Microchip、台湾新唐科技等MCU厂商提供的集成USB功能的SoC (System on Chip) 芯片。例如集成USB主机功能的SoC主要有Philips公司的LPC1759/58/56/54[20]、LPC1769/68/66/65[21]、LPC2361/62[22]、LPC2420/60[23]; ATmel公司的AT76C507[24]、SPEAR-07-NC03[25]; 新唐科技的NUC710A[26]、NUC740A[27]、NUC750A[28]、NUC910A[29]。集成了OTG功能的SoC芯片有ATmel公司的AT32UC3A系列[30]、AT32UC3B系列[31]、AT90USB646[32]; ST公司的STM32F105XX、STM32F107XX系列[33]; Microchip公司的PIC32MX4XX[34]、PIC32MX5XX/6XX/7XX[35]; Philips公司的LPC3130/31[36]以及上述该公司集成了USB主机功能的LPC系列SoC在外接OTG收发器的情况下也可以支持OTG功能。此外一些公司也推出了USB主机和OTG控制器的IP核, 如Synopsys公司的USB1.1主机控制器IP[37]、USB2.0高速OTG控制器IP[38]; Arasan公司的USB1.1/2.0主机控制器IP核[39][40]、USB2.0 OTG IP核[41]; TDI公司的全速USB OTG IP核[42]; CPLD/FPGA业者Xilinx提供的例化IP模块[43][44]、Altera的IP内核[45]; Chipidea[46]、Faraday[47]以及台湾智原科技[48]等推出的USB主机和USB OTG IP核。

我国境内具有巨大的USB主机和OTG控制器芯片及IP核需求市场, 但是境内的IC设计、生产厂商在这一领域的研发起步较晚, 目前市场上可以看到的境内设计公司的产品只有极少数的几款USB1.1主机控制器, 包括南京沁恒推出的CH374[49]、CH375[50]。在IP核方面, 根据国家IP核库[51]上的信息资料显示, 目前境内推出了USB相关IP核的公司有芯原微电子、和芯微电子、上海思尔芯等公司, 它们已经推出了各种工艺级的USB物理收发器IP核[52]。但在USB主机和OTG控制器IP核方面, 目前的研究还只处于研发阶段, 虽然有一些单位和研究机构正在探索独立设计这类控制器IP核[55], 但是还没有实际的产品推向市场。国内基于这方面的应用开发几乎完全依赖于国外的商用IP核, 不仅技术受制于人, 而且需要付出高昂的IP核租用费, 降低了产品的市场竞争力。近年来国家颁布了《鼓励软件产业和集成电路产业发展的若干政策》等相关政策以及成立信息产业



Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to [etd@xmu.edu.cn](mailto:etd@xmu.edu.cn) for delivery details.

厦门大学博硕士学位论文摘要库