

学校编号: 10384

分类号_____密级_____

学 号: 200130006

UDC_____

厦 门 大 学

硕 士 学 位 论 文

基于 **FPGA** 的 嵌 入 式 系 统 设 计
-----MicroBlaze 嵌入式系统设计

Embeded System Design Based On FPGA

郑 清 贤

指导老师姓名: 许 惠 英 副 教 授

专 业 名 称: 无 线 电 物 理

论文提交日期: 2005 年 1 月

论文答辩日期: 2005 年 3 月

学位授予日期: 2005 年 月

答辩委员会主席:

评 阅 人:

2005 年 1 月

摘 要

嵌入式系统以其低成本、高性能、高灵活性和高可靠性，在电子产品中得到了广泛的应用。近年来，随着嵌入式系统应用的深入和广泛的发展，对嵌入式系统设计也提出了更高的要求，例如，随着系统复杂程度的提高，软件和硬件设计需要更紧密的配合；上市时间和产品生命周期的缩短，对设计复用的需求也越来越强烈；此外，各种接口的业界标准不断涌现和更新，更需要有灵活的设计方法等。

然而，传统嵌入式系统的软硬件分开的设计思想很难满足和实现这些新的设计理念。基于 FPGA 的嵌入式系统设计概念，也称为 SOPC (System On Programmable Chip) 就是在这种背景下产生的，它不仅克服了传统嵌入式系统设计种种不足和缺陷；而且，其灵活、开放的特点给嵌入式系统的应用开拓了一片新的天空。基于 FPGA 的 SOPC 设计是当前嵌入式系统设计发展新的趋势。

本研究是在 Xilinx 公司最新的 Spartan-3 FPGA 平台上，实现了以 MicroBlaze 32 位 CPU 为内核，配有 IIC、UART、GPIO、中断控制器以及外部存储器接口的嵌入式处理器系统。此外，我们还搭建了系统应用硬件平台对其结果进行验证，对 SOPC 系统的研发和应用作出了大胆的尝试。

论文首先阐述了 SOPC 系统设计和传统嵌入式系统设计的区别，然后介绍当前 SOPC 设计的主要技术及其软件和硬件开发平台，接着进一步介绍系统硬件和软件的具体设计及其硬件验证平台，最后给出总结与展望。

关键词：嵌入式系统；SOC；SOPC；FPGA

Abstract

On account of the characters of low-cost、 high performance、 great flexibility and reliability, embedded system have been used in many electronics product.

With the application of embedded system intensive and extensive, more and more deeply requirements are brought forth recently. For example, hardware and software design need closer co-operation owe to the more complicated system; the requirement of design-reuse also is more and more stronger due to the shorten of marketing time and product life; furthermore, flexible design tool and method also been asked to suit for all kinds of new industrial standard appear and refreshment.

However, traditional design method hardware-software separated can't meet these requirements. The new embedded designed method basing on FPGA make them come true. It not only overcome all kinds of shortages and limitations, but also expand the application of embedded system by its opening and flexible characters. Therefore, we believe that the way basing on FPGA is the new tendency of embedded system design in the near future.

My study in this thesis try to implement a 32-bit RISC embedded CPU on Xilinx latest FPGA Spartan-3 serial, which based on MicroBlaze soft processor core and accompanied with some auxiliary interfaces such as IIC、UART、GPIP、Interrupt Controller and External Memory Controller. Besides that, we also set up a applied hardware platform to evaluated the performance of CPU.

The article descript the difference between traditional embedded system design way and the new one firstly, then introduce its major technologies and the embedded development kits, after that we present the detail design of system and its evaluated platform, the summary and expectation are given finally.

Key words: Embedded System; SOC; SOPC; FPGA.

目 录

第一章 绪论	1
1.1 嵌入式系统概述	1
1.1.1 嵌入式系统的结构.....	1
1.1.2 嵌入式系统和通用计算机系统的差别.....	2
1.2 嵌入式系统传统的设计方法	3
1.2.1 设计思想.....	3
1.2.2 缺点和风险.....	3
1.3 基于 FPGA 的嵌入式系统设计	4
1.3.1 SOPC 和传统嵌入式系统设计的区别.....	4
1.3.2 本文的研究.....	5
第二章 基于 FPGA 的嵌入式系统设计的主要技术	6
2.1 SOC 概述	6
2.2 基于 FPGA 的 SOC 技术	8
2.2.1 FPGA 的基本结构及资源.....	8
2.2.2 FPGA 的发展及 SOPC 的基本特征.....	8
2.2.2.1 Xilinx FPGA 片内资源的发展.....	9
2.2.2.2 SOPC 的基本特征.....	9
2.3 基于 FPGA 的 IP 技术	10
2.3.1 IP 设计资源重用概念.....	10
2.3.2 Xilinx 公司 IP 解决方案.....	11
2.3.2.1 Xilinx 通用 IP 核.....	11
2.3.2.2 Xilinx 嵌入式系统 IP 核.....	12
2.3.3 IP 的规范化现况及其进程.....	13
2.4 基于 FPGA 的嵌入式系统软硬件协同设计技术	13

2.4.1 软硬件协同设计的基本概念	13
2.4.2 Xilinx 软硬件协同设计的集成开发环境	14
第三章 基于 FPGA 嵌入式系统设计的硬件平台	16
3.1 Spartan-3 系列 FPGA	16
3.1.1 概述	16
3.1.2 内部结构	18
3.1.2.1 CLB	18
3.1.2.2 I/O Block	19
3.1.2.3 Block RAM	21
3.1.2.4 专用乘法器	21
3.1.2.5 DCM	22
3.1.2.6 DCI	22
3.2 MicroBlaze 软处理器内核	23
3.2.1 概述	23
3.2.2 内部结构	24
3.2.3 外部接口	24
第四章 基于 FPGA 嵌入式系统设计的软件平台	26
4.1 ISE Foundation	26
4.1.1 设计输入 (Design Entry)	27
4.1.2 功能仿真 (Functional Simulation)	28
4.1.3 综合 (Synthesize)	28
4.1.4 实现 (Implement)	29
4.1.5 时序仿真 (Timing Simulation)	30
4.1.6 下载配置	30
4.2 EDK (Embedded Development Kit)	30
4.2.1 硬件系统设计 (Hardware Design)	32
4.2.2 软件系统设计 (Software Design)	32

4.2.3 系统验证和仿真 (HW/SW Simulation)	33
4.2.4 系统调试 (HW/SW Debug)	33
第五章 MicroBlaze 嵌入式系统硬件设计	34
5.1 系统概述	34
5.1.1 系统架构	34
5.1.2 寻址空间	35
5.2 系统接口模块	36
5.2.1 片内存储模块 (LMB_BRAM)	36
5.2.2 片内调试模块 (OPB_MDM)	37
5.2.3 通用异步收发接口模块 (OPB_UART)	38
5.2.4 通用输出输入接口模块 (OPB_GPIO)	39
5.2.5 外部存储器控制接口模块 (OPB_EMC)	40
5.2.6 定时器 (OPB_TIMER)	43
5.2.7 中断控制器 (OPB_INTC)	44
5.3 结果及验证	45
5.3.1 系统 MHS 文件	45
5.3.2 结果及性能	46
5.3.3 系统的验证	46
第六章 MicroBlaze 嵌入式系统软件设计、仿真和调试	48
6.1 软件设计	48
6.1.1 系统 MSS 文件	48
6.1.2 系统 ELF 文件	49
6.1.3 系统 BMM 文件	50
6.2 系统仿真	51
6.2.1 仿真工具	51
6.2.2 仿真模型生成器 SimGen	51

6.3 系统调试	52
6.3.1 XMD 调试模块.....	53
6.3.2 GNU 调试器 GDB.....	53
第七章 总结与展望.....	54
附录 1 系统 MHS 文件	55
附录 2 系统 MSS 文件	60
附录 3 ELF 反汇编程序.....	63
附录 4 仿真引导程序.....	71
参考文献.....	78
致 谢.....	79

厦门大学博硕士学位论文摘要库

第一章 绪论

1.1 嵌入式系统概述

嵌入式系统是指特别应用的系统，它以应用为中心、以计算机技术为基础、由软件和硬件构成、用来实现某些专用的功能，或用来组建功能更加强大的电子控制系统。

近年来，随着计算机信息技术和集成电路技术的高速发展，计算机产品和电子设备得到广泛的应用，并且在人们的生产和生活中发挥着越来越重要的作用。嵌入式系统正是在这种背景下应运而生，它以其低成本、高性能、高灵活性和高可靠性，逐渐在电子产品的应用中占据着主导作用。

1.1.1 嵌入式系统的结构

通常，通用处理器（例如 8051、RISC、ARM、MIPS 或 PowerPC 等）、专用处理器（例如 DSP、NPU 等）和一些特定的 ASIC 都可以用来实现一个嵌入式系统。由于面向应用的特点，嵌入式处理器种类繁多，可以针对不同的应用、不同的性能要求，搭建不同的嵌入式系统平台。例如，简单的工业控制系统和家用电器控制系统，用一个 8051 或 ARM 就可以实现；而大型通信设备和飞机驾驶控制系统就需要多个高性能的处理器协同工作。但是，它们的硬件系统结构大同小异，主要由 CPU、内部和外部存储器、以及外设通信模块构成，其基本架构如图 1-1 所示：

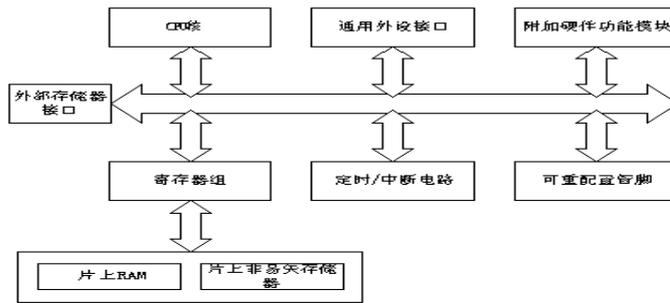


图 1-1 嵌入式系统基本架构图

1.1.2 嵌入式系统和通用计算机系统的差别

我们知道嵌入式系统和通用计算机系统都是以 CPU 为核心的电子控制系统，甚至其系统结构也很相似，但实际上他们不论在应用上、软件设计上、还是在硬件平台上都存在着很大的不同，也正是这些不同赋予了嵌入式系统光明的前景和强大的生命力：

1. 嵌入式系统是直接面向用户、面向产品、面向应用的，是为完成某种特定的功能而设计的；而通用计算机是通过装配不同的应用软件来实现其特定应用的。可以看出，嵌入式系统和具体应用更紧密地结合，其系统的硬件和软件都是根据具体应用来高效率地设计，量体裁衣、去除冗余，力争在最小的资源下实现最大的性能。

2. 硬件方面，嵌入式系统可以根据具体的应用和性能需求来选择不同的底层硬件；而通用计算机系统相对集中在 x86 体系上，不管从器件的角度或者供应商的角度看，选择余地都很小，这样难免造成系统成本上的提高。

3. 嵌入式处理器的应用软件是实现嵌入式系统功能的关键，对嵌入式处理器系统软件和应用软件的要求也和通用计算机有很大不同。嵌入式软件是基于特定的硬件平台的，不具备通用性，它和硬件资源直接有着相当紧密的结合；而通用计算机系统的应用软件是基于操作系统的，它跟硬件

资源并没有太多的直接联系，我们知道，系统的性能好坏主要是由硬件资源决定的，这样难免会造成系统硬件资源利用率降低。

1.2 嵌入式系统传统的设计方法

1.2.1 设计思想

嵌入式系统传统设计方法的基本思想是将软件系统和硬件系统分开设计,即系统的硬件部分和软件部分分开来,各自独立进行设计;然后,当各自的设计完成后再进行系统整合。这种设计方法,由于软件本身具有一定的灵活性,有时硬件的稍微不足可以通过软件来弥补;一旦软件设计完毕,系统几乎不需要进行修改了;这样的设计方法可以用图 1-2 来更形象地描述:

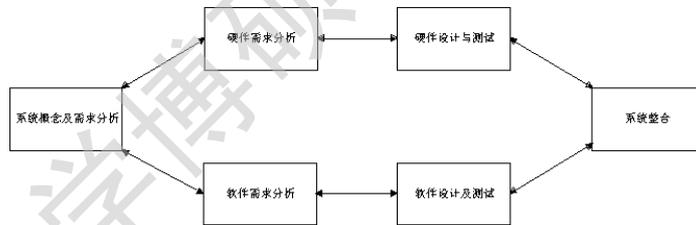


图 1-2: 传统嵌入式系统设计方法

1.2.2 缺点和风险

显然，传统的设计方法在系统开发的早期就进行了软件和硬件的划分；这个划分通常在系统需求分析完成后就开始进行了；接着，硬件和软件分别由不同的小组按照独立的两条道路进入开发阶段；当软件和硬件都设计并测试完成后，最后再进行系统的整合。可以看出，在系统研发过程中，最重要的硬件和软件开发阶段，是分开、独立进行考虑的。这种设计方法可能在系统整合阶段导致这样的问题出现：硬件达不到软件原本所要求的

接口资源、处理器速度或存储容量；相反，软件上所做的一些变化和完善弥补不了硬件上的缺陷，或者根本不能在硬件上体现出来。

这种问题对整个项目可以说是致命的，因为，只有在系统的最后的整合阶段才可能发现类似的问题，即软件和硬件配合上的问题。一旦出现问题，软件和硬件的划分必须推翻，软件及硬件设计需要从头再来。带来的结果是，既增加了产品的研发成本，也延长了产品的开发周期和上市时间，并且直接影响到产品能否顺利完成和及时上市，有时这甚至会关系到一个产品的成败。

随着嵌入式系统应用的深入发展，传统软硬件分开的设计思想已经越来越不适合现代嵌入式系统的设计理念，面临着诸多的问题和挑战：

1. 系统复杂性的不断增加，使软件和硬件的配合更加困难，整合失败的风险越来越大。

2. 上市时间压力更大，传统的设计方法效率相对低下，已经越来越不能满足产品研发进度要求。

3. 产品的生命周期普遍缩短，使其对产品设计复用的需求变的更为迫切，而传统的设计则力不从心。

4. 此外，各种各样新的业界标准不断涌现和更新，产品要与业界标准保持同步，需要及时更新，这必须要有新型的、灵活的设计方法来支撑。

1.3 基于 FPGA 的嵌入式系统设计

1.3.1 SOPC 和传统嵌入式系统设计的区别

基于 FPGA 的嵌入式系统设计概念，也称为 SOPC (System On Programmable Chip) 就是在这种背景下产生的，它不仅克服了传统嵌入式系统设计种种不足和缺陷，而且其灵活、开放的特点给嵌入式系统的应用带来了新的发展机遇：

1. 设计思想上, SOPC 可进行软件、硬件协同设计, 可以根据系统实际情况, 随时重新划分, 降低设计风险; 而传统嵌入式系统是软硬件分开进行的设计思想。

2. 硬件平台上, SOPC 可以根据实际用量体裁衣, 节省资源; 而传统设计往往基于通用器件, 势必造成系统的不足或浪费。

3. 设计复用上, SOPC 采用 IP 技术, 可以实现不同系统相互间的移植, 缩短系统设计周期; 而传统的设计方法则很难实现。

4. 系统升级上, SOPC 基于可编程的特点使其随时随地可以进行系统升级, 节约研发和维护成本; 而传统设计必须重新进行系统设计。

可以说, 基于 FPGA 的 SOPC 设计是当前嵌入式系统设计发展的新趋势。目前, 业界主要的可编程逻辑器件厂商都纷纷推出了基于 FPGA 的嵌入式开发系统, 比较著名的有, 美国 Xilinx 公司的 MicroBlaze、Altera 公司的 NiosII 等。

1.3.2 本文的研究

本文的研究就是在美国 Xilinx 公司 Spartan-3 系列 FPAG 平台上, 实现以 32 位 MicroBlaze 软处理器为内核、配有多种接口资源的单片可编程嵌入式处理器系统, 并且搭建硬件应用平台对其结果进行验证。

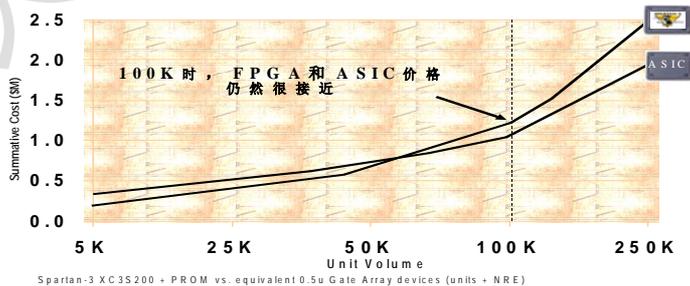
第二章 基于 FPGA 的嵌入式系统设计的主要技术

系统级芯片 SOC(System on Chip)解决方案被誉为当代半导体产业最重要的发展之一，目前，从数字手机和数字电视等消费类电子产品到高端的通信设备中，这类器件随处可见。嵌入式 SOC 可采用现场可编程门阵列 (FPGA)器件或专用集成电路(ASIC)来实现。

2.1 SOC 概述

通常，基于 ASIC 的传统嵌入式 SOC 在成本、尺寸和性能上具优势；而基于 FPGA 的 SOC 则在上市时间、建模时间及升级能力上稍胜一筹。但是，随着 FPGA 芯片内连技术的改进，它相对于 ASIC 在成本、密度及性能上的差距正逐渐缩小。图 2-1 为 Xilinx 公司最新的 Spartan-3 系列 20 万门 FPGA XC3S200 + PROM 和相当门数 ASIC 成本比较图，我们可以看到，在 10 万片内，价格已经相当接近了。

图 2-1: FPGA 和 ASIC 价格比较表

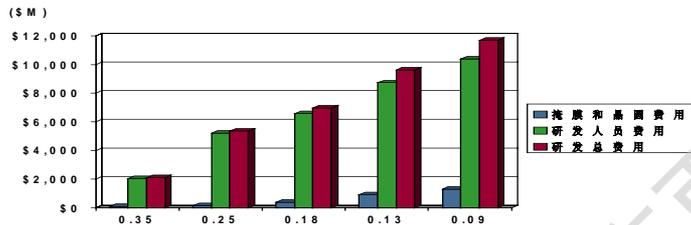


资料来源: Xilinx 公司: Xilinx WEEKLY, 2003

另外，在计算项目费用投入时，除了器件成本外，设计开发所需的时间、经费以及 ASIC 的掩膜费用也是需要考虑的重要因素。从图 2-2 我们

可以看出，随着 ASIC 制造工艺的提升，掩膜费用和研发经费也水涨船高。

图 2-2: ASIC 研发费用



资料来源: Xilinx 公司: Xilinx WEEKLY, 2003

此外，费用的增加，也意味着项目投入风险变大；反之，使用落后的工艺，会使产品缺乏竞争力，面临被淘汰的风险。图 2-3 为我们清楚地展示了 ASIC 的两难境地。

图 2-3: ASIC 掩膜费用



资料来源: Xilinx 公司: Xilinx WEEKLY, 2003

与 ASIC 相比，FPGA 不需要高额的掩膜费用，并且设计灵活、功能强大、其性能也已经可以与 ASIC 相媲美、价格也可以与 ASIC 相抗衡了。因此，基于 FPGA 的嵌入式 SOC 设计在嵌入式系统应用中已占据着越来越重要的地位。然而，开发新型 SOC 系统，即 SOPC 系统需要解决下面几个关键问题：

1. 新型的设计工具，能够支持软硬件协同设计及其仿真和调试。
2. 先进的半导体工艺技术，能够提供功能强大的 FPGA 系统平台。

3. IP 移植技术，使设计得以复用，提高开发效率。

2.2 基于 FPGA 的 SOC 技术

2.2.1 FPGA 的基本结构及资源

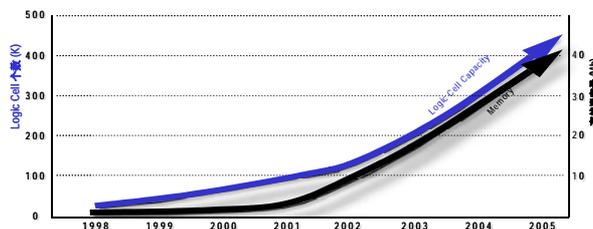
早期的 FPGA 主要用于简化数字电路设计，实现粘附的逻辑功能，其基本结构由以下几个部分构成：

1. 可编程逻辑功能模块 CLB (Configurable Logic Blocks)，用于实现逻辑运算。
2. 对外输入输出接口模块 IOB (Input/Output Blocks)，用于实现和外部设计的连接。
3. 可编程内部互连资源 PI (Programmable Interconnection)。
4. 其他相关资源，例如，边界扫描逻辑和全局时钟驱动等。

2.2.2 FPGA 的发展及 SOPC 的基本特征

以 FPGA 为代表的 PLD 产品是近几年发展得快的集成电路产品，随着半导体制造工艺的高速发展和 FPGA 设计水平的迅速提高，单片容量在 2004 年已经突破 30 万个 LC (Logic Cell)，相当于 2 千 5 万门。图 2-4 为 Xilinx 公司提供的 FPGA 密度增长预测图，可见在未来的几年，FPGA 的密度仍然会高速的增长。

图 2-4: FPGA 密度增长



资料来源: Xilinx 公司: Xilinx VirtexII-LDL, 2003

Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to etd@xmu.edu.cn for delivery details.

厦门大学博硕士学位论文摘要库