

学校编码: 10384  
学号: 20051301681

分类号\_\_密级\_\_  
UDC\_\_

厦 门 大 学

硕 士 学 位 论 文

**24 位  $\Sigma - \Delta$  A/D 转换器中抽取滤波器的设计和实现**  
**Design and realization of decimation filter for 24 bit**  
 **$\Sigma - \Delta$  A/D converter**

章建钦

指导教师姓名: 李开航 副教授  
陈松岩 教授

专 业 名 称: 微电子与固体电子学

论文提交日期: 2008 年 5 月

论文答辩时间: 2008 年 5 月

学位授予日期: 2008 年 5 月

答辩委员会主席: \_\_

评阅人: \_\_

2008 年 5 月

## 厦门大学学位论文原创性声明

兹提交的学位论文，是本人在导师指导下独立完成的研究成果。本人在论文写作中参考的其他个人或集体的研究成果，均在文中以明确方式标明。本人依法享有和承担由此论文产生的权利和责任。

声明人（签名）：

年 月 日

厦门大学博硕士学位论文摘要库

## 厦门大学学位论文著作权使用声明

本人完全了解厦门大学有关保留、使用学位论文的规定。厦门大学有权保留并向国家主管部门或其指定机构送交论文的纸质版和电子版,有权将学位论文用于非赢利目的的少量复制并允许论文进入学校图书馆被查阅,有权将学位论文的内容编入有关数据库进行检索,有权将学位论文的标题和摘要汇编出版。保密的学位论文在解密后适用本规定。

本学位论文属于

1. 保密 ( ), 在年解密后适用本授权书。
2. 不保密 ( )

(请在以上相应括号内打“√”)

作者签名: 日期: 年 月 日

导师签名: 日期: 年 月 日

## 摘要

近十几年来,随着微电子技术的快速发展和计算机技术在集成电路中的应用,集成电路已发展到超大规模甚至是单片系统集成阶段,大大促进了数字技术的发展。数字技术具有速度快、精度高、抗干扰能力强等优点而得到广泛的应用,越来越多的电子设备已经从采用模拟电路实现而大范围地向数字化转变。随着数字化进程的深入,作为连接模拟和数字世界桥梁的模数转换器也同样成为研究热点,其中高位的 $\Sigma-\Delta$ 型A/D转换器作为高精度信号处理中的重要接口部件,由于其转换精度高而使它们在当今高精度信号处理领域中倍受青睐。因此本论文以实现性能良好的高位 $\Sigma-\Delta$ 型A/D转换器芯片为目标,设计和实现一款24位 $\Sigma-\Delta$ 型A/D转换器的关键部分——数字抽取滤波器。

本文先简要介绍 $\Sigma-\Delta$ A/D转换器在高精度信号处理中的应用和数字抽取滤波器在 $\Sigma-\Delta$ A/D转换器中的作用,接着对 $\Sigma-\Delta$ A/D转换器的基本工作原理进行了介绍,其中着重分析了过采样技术和噪声整形技术的基本原理,然后对数字抽取滤波器的原理和实现结构进行了研究,特别介绍了抽取的原理、抽取滤波器的多级结构以及多级结构中的前级梳状滤波器和后级半带滤波器的等方面的原理。

本论文设计的数字抽取滤波器采样频率为256KHz,输出数据率为20Hz,要求整个滤波器实现12800倍降采样,其中级联积分梳状滤波器实现3200倍降采样,半带滤波器实现最后的四倍频降采样。积分梳状滤波器采用无乘法器、结构规则、易于版图实现的递归结构来实现,而半带滤波器则采用运算量低、节省硬件资源的转置型结构来实现。设计首先使用MATLAB对滤波器整体进行仿真,由设计指标定出了各部分结构的参数,然后采用CSMC 0.5um工艺规则完成滤波器的整体版图设计,最终完成了流片和测试。测试结果表明,所设计的数字抽取滤波器实现了抽取滤波的功能,且整体性能良好,达到预期目标。

**关键词:**  $\Sigma-\Delta$ A/D转换器; 数字抽取; 滤波器

## Abstract

With the rapid development of microelectronic technology and the aid of computer technology in IC design and development, the scale and complexity of integrated circuits have been increasing exponentially over the past few decades. Due to its flexibility, high resolution, strong anti-interference and fast increasing processing power, more and more applications are using digital circuits and digital technology. Powerful digital circuits and digital processing technology demand higher performance analog-to-digital converters (ADC), which is the interface between analog and digital worlds. This encouraged research activities on high performance ADCs. Among these high performance ADCs, sigma-delta ADC technology has been proven to be an excellent technology choice for implementing high resolution ADC in large-scale digital CMOS process. Its popularity has made it a critical component in many applications.

In this thesis, a brief introduction is given to the application of sigma-delta A/D converters in high-resolution signal processing applications, and the role of decimation filters in sigma-delta A/D converters. The second part explains the basic theory of sigma-delta A/D converters; include the analysis of oversampling and noise shaping technology, followed by a summary of research results in the theory and implementation of digital decimation filters, including comb filters and half-band filter as decimation filters.

The sampling frequency of the designed digital decimation filter is 256kHz. The output data rate is 20Hz. The filter's decimation ratio is 12800, with decimation ratio of 3200 realized by the CIC filter and decimation ratio of 4 realized by the half band filter. The CIC filter is implemented using a recursive structure. The half band filter is realized with a transpose structure. Matlab computer software is used in the design and simulations of the filter. The filter is fabricated in CSMC 0.5um CMOS process. The test results verified the filter's functionality. The design goals and targets have been successfully achieved.

**Key words:**  $\Sigma$ - $\Delta$ A/D converter; digital decimation; filter

# 目录

第一章 绪论.....	1
1.1 $\Sigma-\Delta$ A/D 转换器在高精度信号处理中的应用.....	1
1.2 数字抽取滤波器在 $\Sigma-\Delta$ A/D 转换器中的作用.....	3
1.3 论文的主要任务和章节安排.....	3
第二章 sigma-delta A/D 转换器基本原理.....	6
2.1 $\Sigma-\Delta$ 调制器的性能指标.....	6
2.2 $\Sigma-\Delta$ 调制器的工作原理.....	7
2.3 过采样技术和量化噪声整形技术.....	12
2.3.1 过采样技术.....	12
2.3.2 量化噪声整形技术.....	15
第三章 数字抽取滤波器的原理及结构.....	21
3.1 数字抽取滤波器原理.....	21
3.1.1 抽取的原理.....	21
3.1.2 抽取滤波器与 FIR 滤波器.....	23
3.1.3 抽取滤波器的多级结构.....	25
3.2 梳状滤波器的原理与结构.....	27
3.2.1 梳状滤波器的原理.....	27
3.2.2 梳状滤波器的结构.....	29
3.3 半带滤波器的原理.....	32
第四章 数字抽取滤波器的设计与实现.....	35
4.1 数字抽取滤波器的整体结构设计.....	35
4.2 级联积分梳状 (CIC) 滤波器的设计.....	36
4.2.1 梳状滤波器结构选择.....	36
4.2.2 数字积分器的实现.....	37
4.2.3 数字差分器的实现.....	39
4.2.4 级联积分梳状 (CIC) 滤波器.....	40
4.2.5 加法器和 D 触发器.....	43
4.3 半带滤波器的设计.....	45
第五章 芯片版图和测试.....	52
5.1 芯片版图.....	52
5.2 测试方案.....	54
5.3 测试结果分析.....	55
5.4 总结.....	60
第六章 结论.....	61

6.1 工作总结.....	61
6.2 后续工作建议以及展望.....	61
参考文献.....	63
攻读硕士学位期间发表的学术论文.....	68
致谢.....	69

厦门大学博硕士论文摘要库

# Contents

<b>1 Introduction</b> .....	1
1.1 Application of $\Sigma$ - $\Delta$ A/D Converters In High Resolution Signal Processing.....	1
1.2 Function of Decimation Filter In $\Sigma$ - $\Delta$ A/D Converters.....	3
1.3 Main Contents of This Thesis.....	3
<b>2 Basic Theory of Sigma-delta A/D Converters</b> .....	6
2.1 Several Parameters in $\Sigma$ - $\Delta$ Modulator.....	6
2.2 Theory of $\Sigma$ - $\Delta$ Modulator.....	7
2.3 Oversampling and Noise Shaping Technology.....	12
2.3.1 Oversampling technology.....	12
2.3.2 Noise Shaping technology.....	15
<b>3 Theory and Structures of Digital Decimation Filter</b> .....	21
3.1 Theory of Digital Decimation Filter.....	21
3.1.1 Theory of Decimation.....	21
3.1.2 Decimation Filter and FIR Filter.....	23
3.1.3 Multi-stage Structure of Decimation Filter.....	25
3.2 Theory and Structures of Comb Filter.....	27
3.2.1 Theory of Comb Filter.....	27
3.2.2 Structures of Comb Filter.....	29
3.3 Theory of Half-band Filter.....	32
<b>4 Design and Realization of Digital Decimation Filter</b> .....	35
4.1 Architecture Design of The Decimation Filter.....	35
4.2 Design Of The Cascade-Integrator-Comb (CIC) Filter.....	36
4.2.1 Comb Filter's Structure.....	36
4.2.2 Digital Integrator.....	37
4.2.3 Digital differentiator.....	39
4.2.4 Cascade-Integrator-Comb (CIC) Filter.....	40
4.2.5 Adder and D Flip-Flop.....	43
4.3 Half-band Filter.....	45
<b>5 Chip Layout and Test Result</b> .....	52
5.1 Chip Layout.....	52
5.2 Test Method.....	54
5.3 Test results.....	55
5.4 Conclusions.....	60
<b>6 Conclusions</b> .....	61

6.1 Brief Summary.....	61
6.2 Future Works and Plans.....	61
References.....	63
Paper Published During Postgraduate Time.....	68
Acknowledgement.....	69

厦门大学博硕士论文摘要库

## 第一章 绪论

自 1959 年第一块集成电路在美国 TI 公司诞生以来, 集成电路技术就以惊人的速度飞快发展。至今, 集成电路已经历了小规模, 中规模, 大规模, 甚大规模和目前的系统集成或片上系统 (soc) 的发展过程。随着集成电路规模的不断扩大, 并且由于数字信号处理具有精度高、功能强、易实现等特点, 许许多多原来由模拟电路实现的功能现在都由数字电路实现了。目前数字技术已渗透到各个工程领域, 各种以数字技术为基础的设备开始进入生产和生活中, 例如数字控制, 数字通信, 数字电视等等。虽然模拟集成电路不能像数字集成电路那样享受深亚微米技术带来的可按比例缩小的特性, 但是模拟电路仍然具有重要地位。数字技术的处理对象是数字信号, 但是人们所能感知的外部世界中的物理量大部分却都是随时间连续变化的模拟量 (比如速度, 温度, 压力等), 因此在应用数字系统处理模拟信号时, 必须先将模拟信号转换成数字信号, 这就需要模拟集成电路。另外, 还可以利用模拟集成电路技术提升数字电路的功能, 因此模拟集成电路和数字集成电路相辅相成。随着集成电路的不断向前发展, 作为模拟集成电路和数字集成电路的重要接口——模数转换器 (A/D 转换器) 的重要性也日益显现, 吸引了人们的极大研究兴趣。

### 1.1 $\Sigma-\Delta$ A/D 转换器在高精度信号处理中的应用

随着数字技术的发展, A/D 转换器正朝着低功耗高速、高分辨率的方向发展。同时 A/D 转换器的应用领域也在不断拓宽, 比如多媒体、通讯、自动化、仪器仪表等。对于不同领域的不同要求, 需要不同类型的 A/D 转换器来满足。

迄今为止已研究出的 A/D 转换器按电路结构划分主要有以下几种: 积分型、逐次逼近型、快闪 (flash) 型、流水线型和 sigma-delta ( $\Sigma-\Delta$ ) 型。其中快闪 (flash) 型、流水线型和 sigma-delta ( $\Sigma-\Delta$ ) 型是后期发展起来的。早期发展起来的 A/D 转换器结构, 如逐次逼近型、积分型等, 主要应用于中速或较低速、中等精度的数据采集和智能仪器中。后期发展起来的流水线型和快闪 (flash) 型 A/D 转换器则主要应用于高速情况下的信号处理和数据采集、视频信号量化及

高速数字通讯技术等领域。

20世纪90年代以来获得快速发展的 $\Sigma$ - $\Delta$ 型A/D转换器利用高采样率和数字信号处理技术,将抽样、量化、数字信号处理融为一体,从而获得了迄今为止最高的转换精度(可达24位)。 $\Sigma$ - $\Delta$ 型A/D转换器由于转换精度高,动态范围大,成本低,在信号处理特别是高精度信号处理领域应用广泛。它主要应用于高精度信号采集特别是数字音响系统、多媒体、地震勘探仪器、声纳、温度检测、应变计、热电偶、过程控制、智能变速器、医疗仪器测量等电子测量领域<sup>[1, 2]</sup>。

近年来随着便携式个人消费品和无线数字通信技术的进一步发展,目前国外对 $\Sigma$ - $\Delta$ 型A/D转换器的研究从原有的高分辨率的基础上开始朝着低压、高速、更宽的信号带宽方向深入,同时应用领域也进一步扩大,目前已突破了中低频范围的音频和直流测量开始进入通信和视频领域<sup>[3~18]</sup>。表1.1给出了目前 $\Sigma$ - $\Delta$ 型A/D转换器主要厂商的部分代表性产品。从表上可以看出 $\Sigma$ - $\Delta$ 型A/D转换器主要应用在仪器仪表,测量等高精度信号处理领域,同时也可以看出商用产品和目前的最新研究成果(文献[19~31])还有一定差距,国外研究成果领先于现有商用产品。

表 1.1  $\Sigma$ - $\Delta$  型 ADC 的代表性产品

型号	分辨率 (位)	采样 频率	主要应用 领域	售价 (1K片)	厂商
PCM4220	24	216KHZ	音频处理	\$9.95	德州仪器
ADS1234	24	80SPS	过程控制	\$4.5	(TI)
AD1871	24	96KHZ	音频处理	\$5.09	AD公司
AD7763	24	625KHZ	仪器仪表	\$17.95	(ADI)
LTC2453	16	60SPS	系统监控	\$2.32	凌特
LTC2492	24	15SPS	温度测量	\$2.95	(Linear Tech)
MAX1402	18	480SPS	称重仪等	不详	美信
MAX11040	24	64KHZ	仪器仪表	不详	(MAXIM)
MCP3551	22	14SPS	汽车传感	\$2.85	微芯
MCP3553	20	60SPS	应变测量	\$2.85	(MICROCHIP)

## 1.2 数字抽取滤波器在 $\Sigma$ - $\Delta$ / D 转换器中的作用

$\Sigma$ - $\Delta$  / D 转换器用过采样技术和 $\Sigma$ - $\Delta$ 噪声整形技术来减少带内量化噪声,但无论是过采样技术还是 $\Sigma$ - $\Delta$ 噪声整形技术,都只是使量化噪声在频域中进行再分配,并没有使总的噪声功率减小,因此对整形后的量化噪声必须采用数字抽取滤波器来滤除掉。数字抽取滤波器在 $\Sigma$ - $\Delta$ /D 转换器中的作用主要有以下三个方面:

### (1) 低通滤波

数字抽取滤波器的主要目标是将输入信号带宽外的噪声(如量化噪声、调制器产生的噪声和前置滤波器没有滤掉的输入信号内的噪声)滤除掉。滤除后的基带应只剩下小部分量化噪声,因此提高了量化信噪比,即相当于增加了数字输出的有效分辨率。

### (2) 数字抽取

由于 $\Sigma$ - $\Delta$ 调制器的输出为高速低分辨率的数据流,为了降低 $\Sigma$ - $\Delta$ 调制器的数据输出率得到最终的转换结果,必须进行数字抽取。数字抽取实际上是实现将采样频率降至奈奎斯特频率并且将字长增加到相应位数,从而获得高分辨率的量化信号的过程。

### (3) 数字抽取前的抗混叠滤波。

相对于最终的采样频率  $F_s$ , 数字抽取滤波器还必须起到抗混叠滤波器的作用。在进行数字抽取的过程中,调制器输出的高速低分辨率数据流经过抽取后得到了低速高分辨率信号,因此抽取过程实际上是一个对信号进行重采样的过程,因而会引入混迭失真。为了防止混叠发生,必须对信号进行低通滤波。所以数字抽取滤波器还起到了抗混叠滤波的作用。

## 1.3 论文的主要任务和章节安排

随着我国消费类电子产业和多媒体产业的继续快速发展,未来几年将是我国微电子发展的关键时期。目前sigma-delta型A/D转换器在我国主要是依靠进口,绝大部分的市场份额都为外国厂商所占有。与国外的快速发展相比,目前国内sigma-delta型A/D转换器的研究水平则还处在比较低的阶段,成熟的产品也还比

较少,因此设计和开发具有自主知识产权的高性能、高分辨率、低价格、具有市场竞争力的sigma-delta型A/D转换器迫在眉睫,开展这方面的工作具有很强的实际意义和理论意义。基于以上考虑,我们设计一款24位高精度sigma-delta A/D转换器芯片,本论文的主要工作是设计和实现其中的重要组成部分——数字抽取滤波器,并在理论上加以分析和研究。本课题基于CMOS CSMC 0.5um工艺,设计应用于24位高精度sigma-delta A/D转换器中的数字抽取滤波器的指标为:

分辨率:24 位

采样率: 256KHz

信号带宽:10Hz

工艺:CSMC 0.5um

数字部分电压:5V

阻带衰减:100dB

降采样率:12800 倍

根据上述指标,通过搜集相关文献和资料,对抽取滤波器的原理以及实现方法进行深入学习和研究,分析和比较了各种滤波器结构之后,确定出符合设计要求的滤波器结构,并用 Matlab 实现所设计滤波器的仿真,然后着手对滤波器的各个模块进行电路设计,在满足 CSMC 0.5um 工艺规则要求基础上采用 EDA 工具完成芯片总体版图设计,最后提交代工企业进行流片并取回测试,对测试结果进行分析和总结。各章节的内容安排如下:

第一章首先阐述了课题的背景,接着简要介绍了  $\Sigma-\Delta$  A/D 转换器在高精度信号处理中的应用,同时还介绍了数字抽取滤波器在  $\Sigma-\Delta$  A/D 转换器中的作用。

第二章主要讨论了 sigma-delta A/D 转换器的基本原理,主要是从调制器的性能指标,调制器的工作机理,过采样技术和量化噪声整形技术四个方面进行介绍。

第三章对数字抽取滤波器的原理和实现结构展开了详细研究,首先介绍了抽取的原理,接着从抽取滤波器的多级结构等方面进行了阐述,最后对多级结构中的前级梳状滤波器和后级半带滤波器的原理进行了介绍,其中重点介绍了梳状滤波器的原理和实现结构。

第四章介绍了抽取滤波器的具体设计过程,首先结合设计指标确定滤波器的

整体结构。接着介绍了级联积分梳状（CIC）滤波器和半带滤波器的设计过程。两种滤波器的设计均从实现结构入手，在分析和比较各种实现结构优缺点的基础上确定滤波器的结构。同时给出了设计中用到的子模块原理图和滤波器参数。

第五章首先给出了采用 CSMC 0.5 $\mu$ m 工艺规则完成的整体版图，接着给出了流片后芯片的测试结果，测试结果表明设计达到了设计指标。

第六章对全文进行了总结，并给出了后续工作的建议。

厦门大学博硕士论文摘要库

## 第二章 sigma-delta A/D 转换器基本原理

传统结构的高精度A/D转换器（逐次逼近，双斜率积分等）是以器件的高精度和电路的复杂性为代价的，并且为了防止混叠噪声的影响，需要高性能的前端抗混叠滤波器，增加了对设计和工艺的要求。随着大规模集成电路(VLSI)技术的发展，芯片电源电压进一步下降，模拟电路的信噪比恶化，因此传统的A/D转换器与数字电路进行单片集成存在一定困难<sup>[32]</sup>。

$\Sigma-\Delta$ 调制技术只要采用较简单的结构及低成本就能获得高分辨率，目前已经成为一种流行的技术。 $\Sigma-\Delta$ 调制技术的基本思想是利用反馈环路来提高粗糙量化器的有效分辨率并整形其量化噪声。它采用过采样技术与 $\Sigma-\Delta$ 调制器的噪声整形技术对量化噪声进行双重抑制，使基带内信噪比大大提高。同时，过采样 $\Sigma-\Delta$ 调制技术大大缓解了对前置抗混叠滤波器的性能要求，使得ADC中数字电路的比例增加，模拟电路的比例减少，对模拟电路精度的要求降低，从而降低成本，并且更易于与数字电路的大规模集成<sup>[33]</sup>。

本章将从 $\Sigma-\Delta$ 调制器的性能指标， $\Sigma-\Delta$ 调制器的工作原理，过采样技术和量化噪声整形技术三个方面对sigma-delta A/D转换器的基本原理进行介绍。

### 2.1 $\Sigma-\Delta$ 调制器的性能指标

$\Sigma-\Delta$ 调制器的性能主要由以下几个指标来确定：动态范围(Dynamic Range, DR)，过采样率M，输入信号的Nyquist率，量化信噪比(Signal-to-Noise Ratio, SNR)，信号噪声失真比(Signal-to-Noise and distortion ratio)，功耗。

#### (1) 动态范围

动态范围是 $\Sigma-\Delta$ 调制器最重要的指标，它决定了整个 $\Sigma-\Delta$ 调制器可达到的精度。它的定义为 $\Sigma-\Delta$ 调制器的量化器满刻度均方根值与量化噪声均方根值之比。动态范围代表量化器所能分辨的信号电平的相对范围（用dB表示），与信号特性无关。其与精度的具体关系为<sup>[34]</sup>：

$$N = \frac{DR - 1.76}{6.02} \quad (2.1)$$

动态范围与调制器阶数L、过采样率M，以及调制器总增益G有以下关系：

$$DR = \frac{3}{2} \frac{2L+1}{\pi^{2L}} G^2 M^{2L+1} (2^N - 1)^2 \quad (2.2)$$

式(2.2)中, N为量化器的位数。

### (2) 量化信噪比

量化信噪比也是 $\Sigma$ - $\Delta$ 调制器最重要的指标之一, 它的定义为信号功率与噪声功率的比值。在实际的ADC中噪声应包括: 带内的量化噪声、随机噪声、谐波畸变引起的噪声等。在过采样频率为M的条件下,  $\Sigma$ - $\Delta$ 调制器的最大信噪比表示为:

$$SNR = 6.02N + 1.76 + 10 \lg M \quad (2.3)$$

该公式在第三节中有详细推导。

### (3) 信号噪声失真比

信号噪声失真比是 $\Sigma$ - $\Delta$ 调制器输入模拟信号功率与噪声和失真功率之和的比值, 最大信号噪声失真比用于度量 $\Sigma$ - $\Delta$ 调制器处理基带内最大信号的能力, 与频率有关。

### (4) 过采样率M

输入信号的Nyquist率 $f_N$ 就是输入模拟信号最大频率的2倍, 而过采样率M就是采样频率 $f_S$ 与输入信号的Nyquist率的比值, 即 $f_S = M f_N$ 。Nyquist率决定了 $\Sigma$ - $\Delta$ 调制器输入信号的最大带宽。

### (5) 功耗

功率也是 $\Sigma$ - $\Delta$ 调制器设计中要考虑的重点指标。电路功耗P与调制器阶数L、电源电压Vdd、过采样率M, 以及采样电容Cs有以下关系<sup>[35]</sup>:

$$P \propto (L + 1) M C_s V_{dd} \quad (2.4)$$

从上式可以看出, 在保持电源电压、过采样率和采样电容乘积不变的情况下, 电路功耗P与调制器阶数L成正比, 即调制器阶数越高, 电路的功耗越大。因此, 合理地选择调制器的阶数和过采样率, 可以在保证电路功能的前提下, 有效地降低电路的功耗。

## 2.2 $\Sigma$ - $\Delta$ 调制器的工作原理

Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to [etd@xmu.edu.cn](mailto:etd@xmu.edu.cn) for delivery details.

厦门大学博硕士学位论文摘要库