

学校编码: 10384

分类号_____密级

学号: 200429015

UDC

廈門大學

碩 士 学 位 论 文

低功耗、高稳定性 CMOS 环形振荡器

Low Power Consumption、High Stability CMOS Ring
Oscillator

应科炜

指导教师姓名: 冯勇建 副教授

专 业 名 称: 精密仪器及机械

论文提交日期: 2007 年 5 月

论文答辩时间: 2007 年 6 月

学位授予日期: 2007 年 月

答辩委员会主席: _____

评 阅 人: _____

2007 年 5 月

厦门大学学位论文原创性声明

兹呈交的学位论文，是本人在导师指导下独立完成的研究成果。本人在论文写作中参考的其他个人或集体的研究成果，均在文中以明确方式表明。本人依法享有和承担由此论文而产生的权利和责任。

声明人（签名）

年 月 日

厦门大学博硕士学位论文摘要库

摘要

低成本、低功耗的振荡器已成为市场的主导需求；而高密度的频谱资源对振荡器的精确性和稳定性提出更高要求。因此，频率稳定的振荡器是集成电路设计的热门难点课题。

本项目采用UMC 0.6 μm 线宽工艺，使用内部独立电压源结构，借助差动延时单元的抑制噪声作用，设计一种输出频率为8MHz、精度为2%的CMOS环形振荡器。就此，本文的研究工作及研究成果如下：

1. 根据巴克豪森准则和线性时变噪声模型对振荡器的环路级数、增益，及相位噪声进行模型匹配，得到了能降低相位噪声的振荡环路结构和MOS管尺寸优化的系统设计方案。
2. 为解决系统电路模块中的外部电源噪声，将电压提升电路和Band gap电路在芯片内集成，解决了振荡器芯片电源的干扰与噪声问题。在差动延时单元电路中引入负阻网络，解决了一般差动电路中增益低、输出摆幅小的缺点，有效的提高了抑止共模噪声的能力。
3. 在芯片版图的设计中，通过电路对称和尺寸严格匹配的版图设计，减小了失调对频率精度的影响。
4. 以TMT ASL1000测试机为平台，用C语言编写可自动切换不同测试电路和方法的程序，提高了芯片测试效率。经过对流片后的芯片测试结果的分析，表明芯片综合性能参数满足了设计的要求。

综上所述，论文所设计的振荡器芯片能有效的抑制电压和温度的影响，克服传统CMOS振荡器稳定性差的缺陷，并兼容了目前市场上CMOS振荡器抗震和抗电磁干扰能力强的优点，具有一定的研究和市场应用价值。

关键词：CMOS 工艺；环形振荡器；稳定性

厦门大学博硕士学位论文摘要库

Abstract

Low cost, low power consumption oscillator has been the main requirement in the oscillator market, and the limited resource of spectrum call for more stable and accuracy oscillator. So designing a frequency stable oscillator is a hot and hard topic in IC design.

This project uses model of UMC 0.6 μ m to design a stable 8MHZ, 2% precision CMOS ring oscillator, with internal independent power supply and differential delay cell which can check noise. The researches do in this project are as follows:

1. Modeling the gain of the loop, ring stage and phase noise according to the Barkhausen criteria and the model of linear time dependent noise, then get the oscillation circuit structure which can decrease phase noise and the system design method which optimizes transistor size.

2. In order to eliminate the noise of external power supply, integrate band gap and level shift circuit in the device, decrease power supply's disturb and noise. Add a negative resistance structure to delay cell, it can overcome the disadvantage of low gain, small output swing range, large cost, and goodly check phase noise, get the stable output frequency.

3. In layout design, make the circuit layout symmetry and size's match, so as to decrease the influence of the mismatch to the frequency accuracy.

4. Use TMT ASL1000 as test machine, write C language program as test software. It can change test circuit and test mode by itself, boost the test efficiency. After analyzing the test result of the device, it confirms that this device reach the design requirement.

In a word, this oscillator can effectively suppress the influence of voltage and temperature. It overcomes the disadvantage of low stability of traditional CMOS oscillator, contains the advantage of highly resistant to vibration and low EMI susceptibility, there is certain practical and theoretical significance about the issue.

Key words: CMOS process; ring oscillator; stability

厦门大学博硕士学位论文摘要库

目 录

第一章 绪论	1
§1.1 振荡器的发展历史及现状	1
§1.2 振荡器的发展趋势	3
§1.3 本课题的主要工作	3
§1.4 设计工具介绍	4
§1.5 工艺模型的选定	4
§1.6 封装型号的确定	5
第二章 振荡器的基本原理	7
§2.1 振荡器工作的三个条件	7
§2.1.1 起振条件——巴克豪森准则	7
§2.1.2 平衡条件	8
§2.1.3 稳定条件	9
§2.2 振荡器的分类	11
§2.2.1 环形振荡器	11
§2.2.2 LC 振荡器	12
§2.3 相位噪声和抖动	13
第三章 低功耗、高稳定性 CMOS 环形振荡器的电路模块	15
§3.1 振荡器的设计要求	15
§3.2 Band gap 电路的设计	15
§3.2.1 Band gap 电路的原理	15
§3.2.2 本设计中的 Band gap 电路	19
§3.3 偏置电路的设计	25
§3.3.1 偏置电路的原理	25
§3.3.2 本设计的偏置电路	26
§3.3.3 偏置电路的仿真结果	27
§3.4 振荡环路的设计	28
§3.4.1 振荡环路结构的确定	28
§3.4.2 振荡环路各电路的具体设计	29

§3.4.3 振荡环路的仿真结果.....	40
§3.5 电平转换电路的设计	42
§3.6 分频电路的设计	43
§3.6.1 分频电路的工作原理.....	43
§3.6.2 分频电路的具体实现.....	45
§3.6.3 分频电路的仿真结果.....	45
第四章 振荡器的总体仿真和版图的设计	47
§4.1 振荡器的总体仿真	47
§4.1.1 芯片的总体功耗.....	48
§4.1.2 芯片的输出仿真波形.....	48
§4.1.3 芯片电特性参数的仿真.....	50
§4.2 振荡器的版图设计	51
§4.2.1 版图的整体布局.....	51
§4.2.2 各个电路模块的版图设计.....	52
§4.2.3 振荡器芯片的整体版图.....	54
第五章 振荡器芯片的测试结果及分析	55
§5.1 振荡器芯片的输出频率	57
§5.2 振荡器芯片的功耗	60
§5.3 振荡器芯片的电特性参数	61
第六章 课题总结与展望	67
附录 I 符号索引	69
参考文献.....	71
攻读硕士学位期间发表的论文	75
致 谢.....	77

Contents

Chapter 1 Introduction	1
§1.1 The history and status quo of oscillator	1
§1.2 The direction of oscillator development.....	3
§1.3 Main work of the subject.....	3
§1.4 Design tool.....	4
§1.5 The choose of design model.....	4
§1.6 Packaging.....	5
Chapter 2 The Principle of Oscillator.....	7
§2.1 Three conditions for oscillator working.....	7
§2.1.1 The oscillation condition—Barkhausen criteria	7
§2.1.2 The balance condition	8
§2.1.3 The stabilize condition.....	9
§2.2 The sort of oscillator	11
§2.2.1 Ring oscillator.....	11
§2.2.2 LC oscillator.....	12
§2.3 Phase noise and jitter.....	13
Chapter 3 Modules of Low Power Consumption, High Stability	
CMOS Ring Oscillator	15
§3.1 The specification of oscillator design.....	15
§3.2 The design of Band Gap Block	15
§3.2.1 The principle of band gap circuit.....	15
§3.2.2 Band gap circuit in this design.....	19
§3.3 The design of Bias Block.....	25
§3.3.1 The principle of bias circuit	25
§3.3.2 Bias circuit in this design.....	26
§3.3.3 The simulation result of bias circuit.....	27

§3.4 The design of oscillation Block.....	28
§3.4.1 The structure of oscillation block	28
§3.4.2 The circuit design in oscillation block	29
§3.4.3 The simulation result of oscillation block.....	40
§3.5 The design of Level Shift... ..	42
§3.6 The design of Frequency Divider.....	43
§3.6.1 The principle of frequency divider	43
§3.6.2 The circuit of frequency divider	45
§3.6.3 The simulation result of frequency divider	45
Chapter 4 The System Simulation and Layout of Oscillator	47
§4.1 The system simulation of oscillator	47
§4.1.1 The simulation result of power consumption.....	48
§4.1.2 The output waveform.....	48
§4.1.3 The simulation result of electrical characteristics.....	50
§4.2 The layout of oscillator	51
§4.2.1 The top layout floor plan.....	51
§4.2.2 The layout of each circuit	52
§4.2.3 The top layout of oscillator	54
Chapter 5 Analyse of Test Result.....	55
§5.1 Output frequency of Device	57
§5.2 Power consumption of Device	60
§5.3 Electrical characteristics of Device.....	61
Chapter 6 Conclusion and Next Work.....	67
Appendix.....	69
Reference.....	71
Acknowledgements	77

第一章 绪论

§ 1.1 振荡器的发展历史及现状

自从 1910 年 Edwin Armstrong 提出外差原理^[1]以来, 振荡器就成为了最基本的元件。在这种应用中, 振荡器将正弦信号输入到非线性混频器元件中, 混频器通过将振荡器信号与其它输入信号相乘实现频率变换。当然, Armstrong 意识到, 为了控制频率变换他需要一个可以产生具有相应频率的稳定正弦时变电压(或电流)的电子电路。大约就在那时, 他发现可以通过配置 Audion (一种早期的真空管) 来产生振荡, 于是他发明了第一个电子振荡器^[2]。Armstrong 的发明很快被 Rober V. L. Hartley 进行了改良并发明出了他自己的振荡器电路拓扑结构。Hartley 利用了真空管技术的进步, 在他发明的振荡电路中将真空管作为放大器使用, 并用电感反馈产生了一个再生振荡。此时的发射机和接收机都采用了这种新的、基于真空管的振荡器电路。

真空管振荡器在商用和军用无线电接收机中得到广泛的应用持续了许多年的时间, 例如 AM 和调频(FM) 无线电、电视以及军用语音通信。然而, 半导体放大器器件的发明, 如晶体管和变容二极管, 引发了振荡器技术的新一轮剧烈变革。第一只双极型晶体管是在 40 年代晚期由贝尔实验室(Bell Laboratories; Holmdel, NJ) 发明的, 随后晶体管在 50 年代开始代替真空电子管^[3]。新的晶体管比电子管体积更小消耗功率更低, 随着所需工作电压的降低最终使成本变得更低。晶体管开始取代真空电子管作为有源元件应用在振荡器中, 这极大地改变了振荡器的实现技术和已经建立的振荡器拓扑结构。

这种晶体管振荡器主宰了从 60 年代到 80 年代振荡器的电子电路设计, 但是到了 80 年代, 两项新技术开始对振荡器的发展产生影响: 模块化方法和单片振荡器集成电路(IC)^[4]。随着晶体管、电容和电感体积的缩小, 以模块的形式实现振荡器成为可能。振荡器模块本质上就是一个建立在一块衬底上并安装在金属外壳内的分立元件振荡器的微缩版本, 模块是独立的, 只需要外接地、电源、和输出负载。随着 80 年代后期和 90 年代初期移动电话销售的增长, 对这种“封装的”振荡器模块的需求也在上升, 随着表面贴装元件的体积越来越小, 人们也开发了新的体积更小、成本更低的振荡器模块。图 1-1 所示为在这段时

间内商用振荡器模块尺寸缩减的情况，其数据体现的是商用振荡器模块在那段时期内典型的技术发展水平状况。90 年代末出现了一种体积更小成本更低的振荡器技术，单片振荡器 IC 技术。单片 IC 振荡器技术是将所有的 LC 振荡器电路元件，包括晶体管、电容、电阻、电感和变容二极管，都集成到一块芯片上的一种振荡器实现技术。与振荡器模块相同，这些器件经过配置组成一个完整的振荡器，外部只需要连接电源、地、输出、调谐输入和数字控制线^[5]。通常，这些早期振荡器 IC 的整体性能比分立元件的振荡器和振荡器模块要差。尤其是相位噪声和调谐特性，比分立元件设计或振荡器模块已经很成熟的技术实现的结果要糟糕。这些缺点主要是由那一代 IC 技术中普遍存在的低 Q 电感和粗糙的变容二极管造成的^[6]。然而，单片振荡器已经证明了它具有非常小的体积和低廉的成本，而且它可以使用与实现 RF 收发机其它功能单元相同的工艺制作。这意味着振荡器可以和其它的 RF 和 IF 单元集成在一起，如混频器、低噪声放大器 (LNA) 和锁相环 (PLL)。可以低成本地将振荡器与其它接收机和发射机功能单元集成在一起的能力使单片振荡器 IC 在商业上成为现实^{[7]. [8]. [9]}。

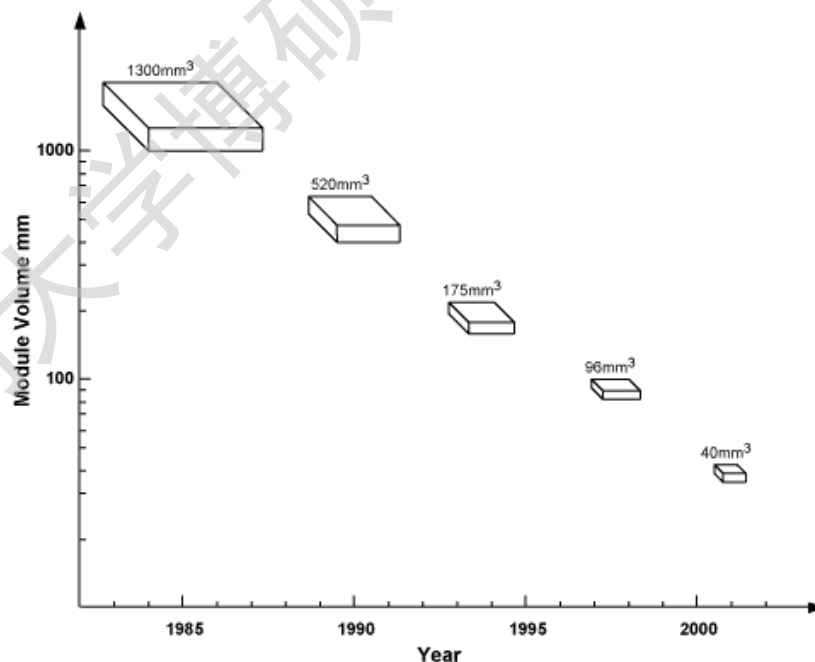


图 1-1 振荡器模块的尺寸的发展情况

从 20 世纪 10 年代 Armstrong 的发明到今天，振荡器技术的进步经历了真空管振荡器、晶体管振荡器、振荡器模块解决方案直到今天基于 RFIC 的振荡器

几个阶段。它的变化趋势是外围尺寸越来越小，成本越来越低，从笨重的电子管电路到今天小于 1 平方毫米的硅片，可以说振荡器见证了电子技术的发展历程。

§ 1.2 振荡器的发展趋势

影响振荡器的发展主要有两方面的因素：CMOS 工艺的改进和电路设计技术的进步。目前 45nm 线宽的 CMOS 工艺技术已经实现，CMOS 工艺能实现的品质因数在不断改善，各种有源和无源器件的性能也都在提高。这些工艺的特点是具有更低损耗的衬底，电感 Q 值更高^[10]。采用这些工艺制作的器件可以减少寄生元件，使振荡器具有更低的相位噪声，更高的工作频率和更低的电流消耗。另一方面，设计者对振荡器理论的理解越来越深入，他们提出更准确的相位噪声和抖动的数学模型，并发明更先进的电路来提高振荡器的性能。另外，设计者们正在引入一些从前的分立振荡器和模块振荡器方法不可能实现的技术，如差分振荡器拓扑结构、振幅控制、二次陷波、用于改善耦合的 IC 转换器、多振荡器拓扑结构和一些能够在更高频率下工作的体系结构^{[11], [12]}。总之，集成电路技术的发展为振荡器的发展开辟了道路，只要集成电路技术不断进步，今后必定不断会有更高性能的振荡器出现。

§ 1.3 本课题的主要工作

本课题是厦门矽恩微电子有限公司针对目前日益增长的汽车电子产品和微控制系统的发展需求而研究的一款低成本、低功耗、高稳定性和高集成度的振荡器芯片。它的功能模块如图 1-2 所示，包括带隙基准电路(Band Gap)、偏置电流生成电路(Bias current generator)、上电复位电路(POR)、延时单元(Delay cell)、电平转移电路(Level shift)、分频器(Frequency divider)和输出缓冲(Buffer)。本课题的主要工作是分别对这些功能模块进行结构设计、模拟仿真和版图设计等，具体步骤是：

1. 选定合理的工艺模型参数和封装型号。
2. 对各个功能模块分别进行设计和仿真。
3. 构建振荡器的整体电路并进行模拟仿真。

4. 设计振荡器电路的版图。
5. 对芯片的制造生产和测试。

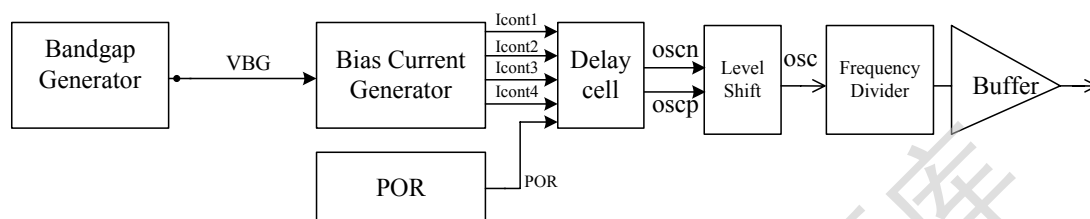


图 1-2 振荡器的结构框图

§ 1.4 设计工具简介

本课题的设计中用到的硬件设备主要是 Sun Fire V240 服务器，软件主要有 Solaris 操作系统和 Cadence 电路设计软件。

Sun Fire V240 服务器基于 RISC 架构，采用 SUN UltraSPARC IIIi 处理器，UltraSPARC IV 处理器集成 1MB 二级缓存，最高频率 1.5GB，支持最新的 Solaris 9 UNIX 系统。

Solaris 是 Sun 公司开发和发布的一款多用户多任务的 Unix 操作系统，是 UNIX 系统的一个重要分支。本课题所采用的设计仿真工具软件是 Cadence 软件。Cadence 是用于模拟和混合信号仿真验证，集成电路，嵌入式系统高频电路布线，设计所用的工具。其主要产品线从上层的系统级设计到逻辑综合到低层的布局布线，还包括封装、电路版 pcb 设计等等多个方向。

§ 1.5 工艺模型的选定

目前世界上对芯片加工生产的晶圆厂有许多家，如 TSMC、UMC、CSMC 等，每个晶圆厂都有各自不同的工艺模型参数，先进的工艺能够有效的提高电路的整体性能，另外生产效率高、质量好的晶圆厂可以缩短加工周期和减少不必要的损失，因此选择合适的加工晶圆厂是进行芯片设计之前的必须工作。UMC 联华电子公司是全球著名的代工服务商，是晶圆专工解决方案的领导供应商，为

Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to etd@xmu.edu.cn for delivery details.

厦门大学博硕士论文摘要库