

学校编码: 10384  
学号: 200429007

分类号 \_\_\_\_\_ 密级 \_\_\_\_\_  
UDC \_\_\_\_\_

厦 门 大 学

硕 士 学 位 论 文

同步串行通讯 I2C 总线的设计

A design of serial synchronous communication I2C bus

吴文贡

指导教师姓名: 冯勇建 副教授

专 业 名 称: 精密仪器及机械

论文提交日期: 2007 年 月

论文答辩时间: 2007 年 月

学位授予日期: 2007 年 月

答辩委员会主席: \_\_\_\_\_

评阅人: \_\_\_\_\_

2007 年 月

厦门大学博硕士学位论文摘要库

## 厦门大学学位论文原创性声明

兹提交的学位论文，是本人在导师指导下独立完成的研究成果。本人在论文写作中参考的其他个人或集体的研究成果，均在文中以明确方式标明。本人依法享有和承担由此论文产生的权利和责任。

声明人（签名）：

年 月 日

## 厦门大学学位论文著作权使用声明

本人完全了解厦门大学有关保留、使用学位论文的规定。厦门大学有权保留并向国家主管部门或其指定机构送交论文的纸质版和电子版，有权将学位论文用于非赢利目的的少量复制并允许论文进入学校图书馆被查阅，有权将学位论文的内容编入有关数据库进行检索，有权将学位论文的标题和摘要汇编出版。保密的学位论文在解密后适用本规定。

本学位论文属于

1. 保密 ( )，在 年解密后适用本授权书。
2. 不保密 ( )

(请在以上相应括号内打“√”)

作者签名： 日期： 年 月 日

导师签名： 日期： 年 月 日

---

## 摘 要

I2C 总线是一种高性能芯片间串行同步传输总线，能方便地构成多机系统和外围器件扩展系统，而成为芯片产品中一种中不可缺少的工业标准模块。自主研发 I2C 总线可降低购买 I2C 总线 IP 核带来的产品附加成本，并可有效地解决 I2C 总线 IP 核与芯片内部的匹配连接，从而提高产品质量。

论文采用数字电路的设计方法进行了 I2C 总线设计、流片，并成功地应用于温度传感器芯片中。本文主要的研究工作和研究成果如下：

1、针对 I2C 总线的核心构成和芯片产品的特点，将 I2C 总线的性能解析为启动/停止检测模块、时序控制模块、串-并转换模块和接口模块，以此给定了总体的设计方案。

2、用 Verilog HDL 设计 I2C 总线电路，改进了使用电路原理图输入方法中的缺陷，缩短了开发周期。

3、利用 Synopsys DC 工具，综合输入延时、输入驱动能力、输出负载、工作环境等多种因素，开发了接近真实情况的 I2C 脚本文件的程序，以此快速输出了时间、面积、节点和逻辑单元延时的信息报告。

4、借助 DRC/LVS 工具，解决了 I2C 总线电路自动布局布线后版图出错验证的问题。

5、开发了 PIC16F73 单片机编程控制和 ASL 1000™测试机台内测试参数设置，进行 I2C 总线中多种功能和参数测试的流程。流片后芯片的测试表明，设计的芯片满足了 I2C 总线标准和快速模式的要求。

I2C 总线的设计降低了芯片开发的费用，对于该设计的引用减少了设计者的重复劳动，提高工作效率，缩短了芯片的开发周期。

关键词：I2C 总线； 数字电路； Verilog HDL。

---

## Abstract

I2C bus is a high efficiency serial synchronous communication bus line between chips. It can construct the multi-devices and peripheral equipments' patulous system expediently. Because of the reasons above, it has become an indispensable industrial standard cell. The exploitation of I2C bus can reduce the additional cost caused by purchasing the I2C IP core and it can solve the communication matching problem between IC and I2C IP core effectively, and then improve the quality of products.

The paper uses the methodology of digital design to design the I2C bus and then manufacture it. It has been applied in the temperature sensors. The main research and result of this project is shown below.

1. Aimed at the core of I2C bus and the characteristic of IC, resolve the I2C bus into start/stop detection module, sequence control logic module, serial-to-parallel transfer module and the interface module, and establish the total scheme.
2. Use the Verilog HDL to descript the I2C bus design, improve the disadvantage of traditional schematic import method, shorten the cycle of development.
3. Use the Synopsys DC software to develop the program of I2C script which is very close to the reality. The script has taken the input delay, input driving strength, output loading and working environment into consideration, and report the timing, areas, node and logic cell's delay information.
4. Utilize DRC/LVS tool to solve the verification problem of layout after auto place and rout.
5. Develop the PIC16F73's control program and the timing setting of ASL 1000™ test equipment to carry out the test flow of function and parameter test. The test has proved that the design can meet the spec of I2C standard and high speed mode.

---

The design of I2C bus has reduced the cost in the development of ICs. The repeating usage of the I2C module can reduce the work loading of designer, improve the work efficiency and shorten the development cycles.

Keywords: I2C bus; Digital circuit; Verilog HDL

厦门大学博硕士学位论文摘要库

## 目录

第一章 绪论 .....	1
§ 1.1 I2C 总线的发展现状 .....	1
§ 1.2 本课题的主要工作 .....	4
第二章 I2C 总线工作原理的研究 .....	5
§ 2.1 名词术语 .....	5
§ 2.2 I2C 总线的技术特点 .....	6
§ 2.3 I2C 总线的基本工作原理 .....	6
§ 2.4 I2C 总线信号时序分析 .....	7
§ 2.5 技术参数 <sup>[2]</sup> .....	11
第三章 Verilog HDL 实现 .....	15
§ 3.1 Verilog HDL 简介 .....	15
§ 3.2 Verilog 语法的基本概念 .....	17
§ 3.3 I2C 总线接口模块的设计 .....	25
第四章 自动综合 .....	29
§ 4.1 启动文件, 指定库文件 .....	30
§ 4.2 设计读入 .....	32
§ 4.3 实例唯一化 .....	37
§ 4.4 设计环境 .....	38
§ 4.5 设计约束 .....	46
§ 4.6 设计的综合与结果报告 .....	53
§ 4.7 设计的保存与时序文件的导出 .....	56
§ 4.8 脚本的编写 .....	59
第五章 自动布局布线 .....	63
§ 5.1 后端 (backend) 概述 .....	63
§ 5.2 自动布局布线 (APR) 流程 .....	63
§ 5.3 DRC/LVS .....	64

---

第六章 I2C 总线的测试.....	69
§ 6.1 温度传感器简介 .....	69
§ 6.2 温度传感器的通讯格式 .....	69
§ 6.3 测试电路的设计 .....	70
§ 6.4 测试程序的开发 .....	72
§ 6.5 PC 机工作界面及运行演示 .....	75
§ 6.6 测试结果 .....	77
结论.....	81
附录 A 主状态机程序.....	83
附录 B PIC 单片机 I2C 读写程序.....	89
参考文献.....	95
致  谢.....	99

---

## Contents

<b>Chapter 1 Introduction .....</b>	<b>1</b>
§1.1 The development status of I2C bus .....	1
§1.2 Main work of the subject.....	4
<b>Chapter 2 The Principle of I2C bus.....</b>	<b>5</b>
§2.1 Glossary description .....	5
§2.2 The technical characteristics of I2C bus.....	6
§2.3 The basic operation principle of I2C bus.....	6
§2.4 The analysis of I2C bus signal.....	7
§2.5 Technical parameters .....	11
<b>Chapter 3 The exploitation of Verilog HDL .....</b>	<b>15</b>
§3.1 Brief introduction of Verilog HDL .....	15
§3.2 Basic concept of Verilog HDL .....	17
§3.3 The design of I2C bus module.....	25
<b>Chapter 4 Auto synthesis.....</b>	<b>29</b>
§4.1 The setup and library files .....	30
§4.2 Read in the design .....	32
§4.3 Uniquify .....	37
§4.4 Design environment .....	38
§4.5 Design constrain.....	46
§4.6 Report of design synthesis and result.....	53
§4.7 File save and SDF file enduce.....	56
§4.8 Compile script .....	59
<b>Chapter 5 Auto Place&amp;Rout .....</b>	<b>63</b>
§5.1 Backend summarize.....	63
§5.2 The flow of auto place&rout .....	63
§5.3 DRC/LVS .....	64

---

<b>Chapter 6 The test of I2C bus .....</b>	<b>69</b>
§6.1 Brief introduction of temperature sensor .....	69
§6.2 Communication format of temperatuer sensor.....	69
§6.3 The design of test circuit.....	70
§6.4 Development of test programme.....	72
§6.5 Operation interface of PC and demo .....	75
§6.6 Test result .....	77
<b>Conclusion.....</b>	<b>81</b>
<b>Appendix A Main state machine programme.....</b>	<b>83</b>
<b>Appendix B I2C read and write programme of PIC .....</b>	<b>89</b>
<b>Reference.....</b>	<b>95</b>
<b>Acknowledgement .....</b>	<b>99</b>

## 第一章 绪论

### § 1.1 I2C 总线的发展现状

I2C 总线是由 PHILIPS 公司发明的一种高性能芯片间串行同步传输总线<sup>[1]</sup>。与 SPI、MicroWire 接口不同，它仅仅需要两根信号线——串行数据总线 SDA 和串行时钟总线 SCL，就实现了完善的双工同步数据传送，能够极其方便地构成多机系统和外围器件扩展系统。I2C 总线采用了器件地址的硬件设置方法，通过软件寻址方式完全避免了器件的片选寻址的弊端，从而使硬件系统具有更简单、更灵活的扩展方法。

自 1980 年 PHILIPS 公司首创 I2C 总线规范以来，该规范从此成为一种串行总线事实上的工业标准，被大量的用作系统内部的电路板级总线，鉴于 I2C 总线的众多优越性，许多著名的半导体制造公司都开发出了带有 I2C 总线硬件接口的单片机、通用外围器件，例如 RAM、EEPROM、NVRAM、I/O 接口、ADC、DAC、日历时钟 RTC、LED 驱动器、LCD 驱动器、温度传感器等等<sup>[1]</sup>。另外，还开发了面向一些特殊应用系统中专用的配套的 I2C 总线芯片，例如无线电、无绳电话机、移动手机、电视机、音响系统、家庭影院等系统中的双音多频（DTMF）拨号器、语音合成器、数字调谐器、编码器、解码器、图象处理器、频率合成器、音调控制器、立体声处理器等等。因此，I2C 总线技术被越来越广泛地应用到各个领域。如图 1-1 所示，其中(a)是一个高性能高集成度的电视机示意图；(b)是一个无绳电话基站示意图<sup>[2]</sup>。

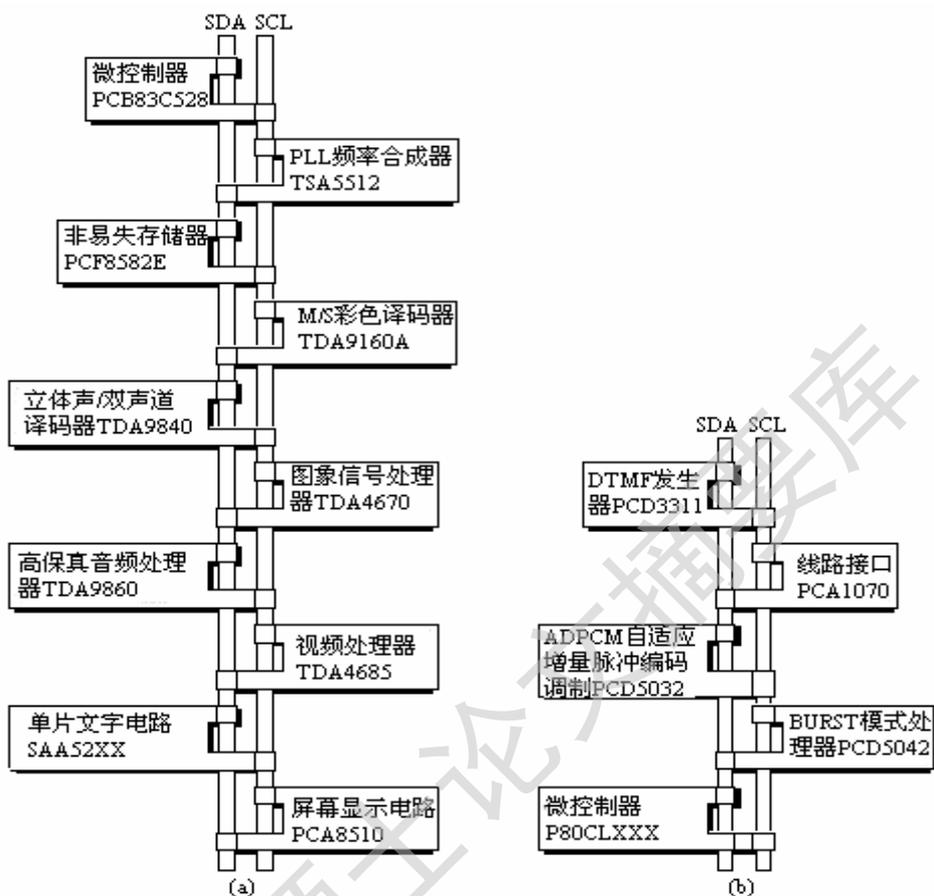


图 1-1 I2C 应用的两个例子：

(a) 高性能的高度集成电视；(b) 无绳电话基站

I2C 总线应用系统的组网方式非常灵活。如图 1-2 所示，是一个具有双微控制器的 I2C 总线应用系统模型<sup>[2]</sup>。

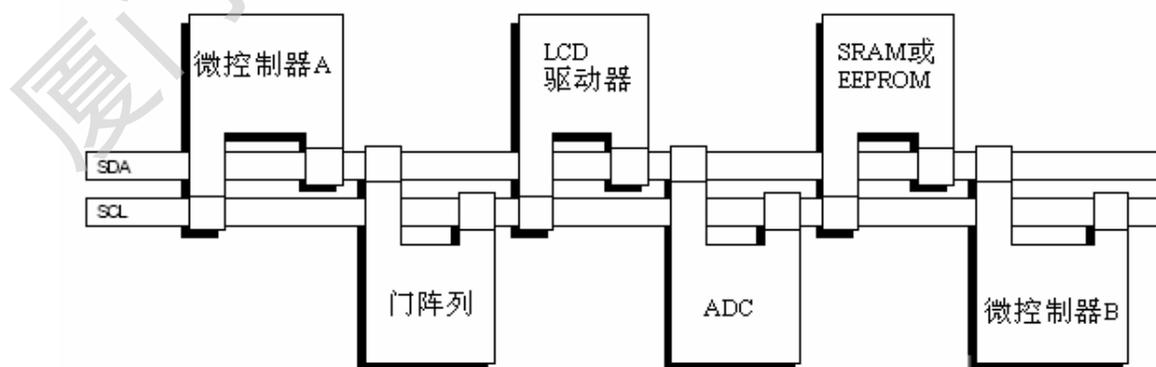


图 1-2 使用两个微控制器的 I2C 总线应用举例

图 1-3 是每一个器件与 I2C 总线的两条信号线 SDA 和 SCL 的接口电路，结构上是相同的，并且都是由一级输出驱动电路和一级输入缓冲电路复连在一起构成的。其中输出驱动电路是一个漏极开路的 NMOS，输入缓冲电路是一个高输入阻抗的同相器。因此，通过公共的外接上拉电阻  $R_p$ ，各个器件之间连接成“线与”逻辑关系，以便于实现时钟同步和总线仲裁机制。

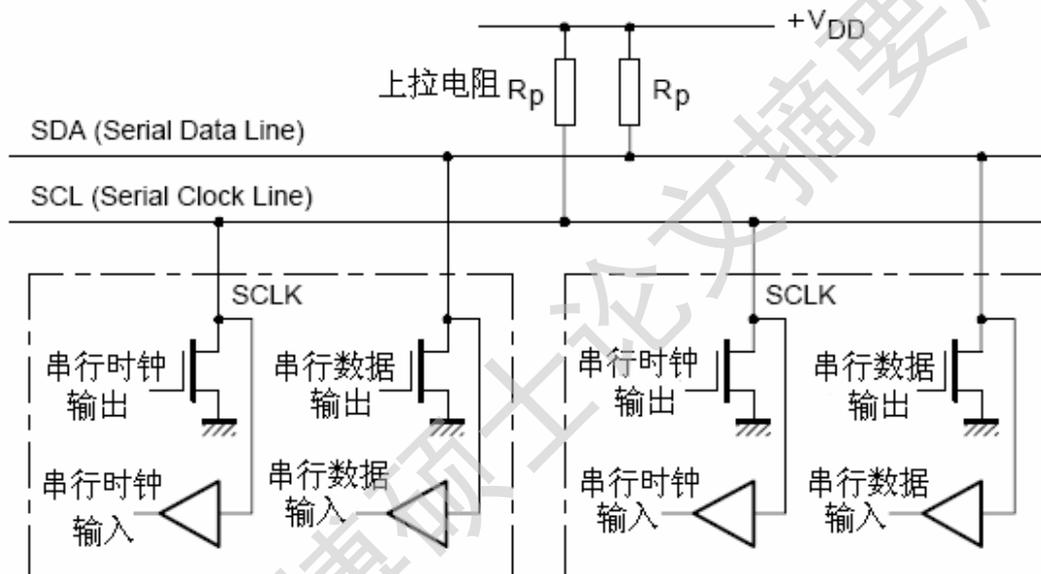


图 1-3 器件与 I2C 总线的接口电路

“线与”逻辑关系，意味着 I2C 总线上的信号波形不是由哪一个器件所能独立决定的，而是由挂接其上的所有器件的输出级所共同决定的。以一条信号线 SCL 为例，当有任何一个器件输出低电平，SCL 线都会呈现低电平；只有当所有器件都输出高电平时，SCL 线才能呈现高电平。

I2C 总线最初按 100kb/s 速率设计的，被称作标准模式——S 模式，目的是用于低速通信，例如简单控制和状态信号检测等。到 1992 年推出了升级版，其速率达到了 400kb/s，被称作快速模式——F 模式。到了 1999 年又推出了高速模式——Hs 模式，其速率高达 3.4Mb/s，可以用于开发大容量高速度的串行 RAM、EEPROM、或 FLASH 存储器，以及速度不断增加的其他应用。

## § 1.2 本课题的主要工作

本课题是矽恩微电子(有限)公司针对温度传感器片内集成 I2C 总线接口而开发的,兼容 100kb/s 和 400kb/s 速率的从器件工作模式的通讯接口模块。本课题的主要工作包括:

- 1、研究 I2C 总线的设计思想,从构成 I2C 通讯的启动/停止条件、数据位的有效传输、响应、时钟同步和总线仲裁入手,制定总体的设计方案。
- 2、使用 Verilog HDL 对 I2C 总线进行描述,开发可综合代码。
- 3、借助仿真工具 NC-Verilog 对代码逐层进行验证。
- 4、研究自动综合工具 Synopsys DC 的使用,编写适合于本设计的脚本文件,将 Verilog 源程序综合成门级网表。
- 5、使用自动布局布线工具 Silicon Ensemble 将门级网表转化成具有物理意义,工厂可以识别的版图。
- 6、借助 DRC/LVS 工具严格的验证版图,确保最后得到的版图是与我们预期一致的,工厂可以生产的版图。
- 7、器件制作以及测试。

## 第二章 I2C 总线工作原理的研究

### § 2.1 名词术语

在描述 I2C 总线的构成和工作原理时要用到许多专用术语和名词概念，因此有必要先进行说明。

#### 1、主控器

在 I2C 总线系统工作过程中，当某一个主器件实施对总线的主动控制时，我们就把此时的这个器件称作主控器或称为主器件<sup>[2]</sup>。在一次通信过程中，由主控器负责向总线上发送启动信号、同步时钟信号、被控器件地址码、重新启动信号和停止信号等。

#### 2、被控器

在 I2C 总线系统工作过程中，被动受控的器件就称作被控器或称作从器件<sup>[2]</sup>。在一次通信过程中，被控器总是被主控器寻址、接收来自主控器的同步时钟，但是也可以向时钟线插入等待时间。

#### 3、发送器

向 I2C 总线上发送信息（可以是地址字节或数据字节）的器件。它既可以由主控器，也可以由被控器充当。

#### 4、接收器

从 I2C 总线上接收信息并且向发送器反馈应答信号的器件。同样，它既可以由主控器，也可以由被控器充当。

#### 5、总线冲突

在 I2C 总线系统中，可以同时挂接多个主控器，但是在某一时刻只能有一个主控器管理总线。如果在系统中同时存在 2 个或 2 个以上的主控器企图控制总线，则形成总线冲突状态<sup>[2]</sup>。由于 I2C 系统引入了时钟同步和总线仲裁机制，即使出现了总线冲突也不会造成信息丢失。检测总线冲突的具体办法是，由主控器采样 SDA 线上的电平实现的。例如，主控器在经过开漏管向 SDA 线发送高电平的同时，经过同相器检测 SDA 线上的电平，如果这时候检测到的是低电平，就说明还有其他主控器也在驱动 I2C 总线。

#### 6、总线仲裁

在发生总线冲突时，为了避免信息丢失，就需要对总线的控制权进行

Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to [etd@xmu.edu.cn](mailto:etd@xmu.edu.cn) for delivery details.

厦门大学博硕士论文摘要库