

数字对讲机 RF 接收发机集成电路的研究与开发

Research and Development on RF Transceiver IC  
for Digital Interphone

博士后姓名: 杨 骁

企业工作站名: 厦门联创微电子股份有限公司

流动站(一级学科)名称: 厦门大学物理学

合作导师(企业): 杨嘉祥

合作导师(学校): 陈文芩

研究工作起始时间 2010 年 7 月

研究工作期满时间 2012 年 12 月

提交工作报告时间 2013 年 03 月

厦门大学博硕士学位论文摘要库



厦门大学博硕士学位论文摘要库

## 摘 要

数字对讲机是对讲机技术发展的方向，必然会逐步取代模拟对讲机。直到现在，我国对讲机模转数工程效果不是很明显，其主要原因是数字对讲机价格居高不下，究其原因根本原因是数字对讲机专业芯片的缺乏。芯片处于产业链的最顶端，掌握了芯片，就站在了行业的制高点。研发具有自主知识产权的数字对讲机芯片，具有广阔的市场前景，并且对推动对讲机的模转数工程的进展具有非常重要的意义。在数字对讲机芯片中射频收发机系统是关键技术之一，射频收发机的性能、成本、集成度等因素都直接影响着整个数字对讲机系统的成败，本项目针对数字对讲机 RF 接收机集成电路进行了研究和开发，研究内容主要包括系统设计、射频前端电路、 $\Sigma\Delta$  分数频率综合器、中频相关电路和  $\Sigma\Delta$  ADC 电路设计，具体内容如下：

首先从系统设计的角度出发，对三种常用的接收机结构进行了分析和比较，并结合 DMR 标准（协议标准 TS 102 361，电磁兼容性和无线频谱相关标准 EN 300 113 和 EN 300 390）和 dPMR 标准（协议标准 TS102 490，电磁兼容性和无线频谱相关标准 EN301 166）以及我国《数字对讲机系统设备无线射频技术指标要求》，选择低中频结构作为本项目的系统架构；并根据协议要求计算出系统的总体指标，通过分析级联系统特性和反复仿真，最终完成了系统指标在各个模块之间的分配。

射频前端电路包括低噪声放大器和混频器两个部分。为了降低功耗、节约成本，低噪声放大器采用了单端输入的共栅极结构，并在片上完成了单端转差分操作和射频可编程增益放大，从而提高了低噪声放大器的动态范围；混频器电路采用了传统的吉尔伯特有源双平衡混频器，且应用正交混频结构使得本振为纯负频率信号，有效地避免了镜像信号和有用信号的混叠。

中频相关电路包括正交信号失配校正电路、滤除镜像信号的复数滤波器、可变增益放大器、中频到基带的中频混频器电路。本项目采用的 I/Q 正交混频结构，为了降低 I/Q 失配，提出了一种正交信号失配校正的方法，给出了数学模型和电路实现，有效地解决了 I、Q 两路信号失配；为了滤除中频镜像信号并保持增益，创新地提出了一种低功耗  $G_m$ -R-C 一阶有源复数滤波电路，并基于此种结构设计了一款四阶 Butterworth 复数滤波器应用于系统中。中频可变增益电路采用开环结构，并用级联的方式，实现了低功耗，高动态范围，并具有较好线性度可变增益放大器。并创新地提出了一种新的输出共模稳定方法，省去了单独的共模反馈电路，大大节省了功耗和芯片面积。中频到基带的混频器采用无源双正交混频器，是在 ADC 采样的同时完成混频的，由于采用无源混频的方式，并且 4 路中频信号的采样电容共用，有效地降低系统功耗和减少

芯片面积，该电路还具有抑制由于 IQ 失配引起的镜像干扰的能力。接收机中 ADC 采用  $\Sigma\Delta$  ADC 架构，其中调制器采用改进的单环二阶多位量化低功耗结构，其中第一级积分器采用斩波技术提高了系统的低频特性，并采用低功耗全差分运算放大器，进一步降低了电路的功耗。

频率综合器是短距离无线收发机中的关键模块之一，其性能决定了整个收发机的性能。本项目对采用  $\Sigma-\Delta$  调制技术消除杂散输出的小数频率综合器进行了深入研究。通过分析单环高阶  $\Sigma-\Delta$  调制器和 MASH1-1-1  $\Sigma-\Delta$  调制器结构，选取单环高阶  $\Sigma-\Delta$  调制器结构设计了一个输入为 17 位，输出为三位的三阶数字  $\Sigma-\Delta$  调制器，并通过加入一位伪随机信号，抑制输出极限环，电路采用 VerilogHDL 语言设计实现。频率综合器中 VCO 的设计采用了多频带 LC-VCO 结构，用 5 组二进制加权电容阵列将 VCO 输出频带划分为 32 个子频带，在满足系统宽调谐范围的同时，避免调谐增益过高使 VCO 对控制线输入噪声过于敏感，并且用限流电阻阵列代替传统结构中的电流源为 VCO 提供电流通路，可精确调控 VCO 输出摆幅，使其工作在电流限制区与电压限制区边界，优化相位噪声与功耗之间的折中。在鉴频鉴相器复位路径中引入延时单元，并可控制产生两种不同延时，防止因为工艺偏差带来的影响；在电荷泵电路中采用传输门开关和 4 条电流通路，保证电流源的时时开启，并引入反馈调节机制使电荷泵充放电电流动态匹配，较好的消除了电荷泵电路中的非理想因素；多模可编程分频器采用了基于高速双模预分频器的结构，其中双模分频器选用相位选择技术，并对工作在最高频率的正交二分频器进行了设计改进，可编程分频器可实现分频比在 228 到 272 连续可调。最后设计了用于产生参考频率的晶体振荡电路。

利用 TSMC 0.18 $\mu\text{m}$  1P4M CMOS 工艺设计了相应电路的版图。仿真结果表明，各个模块满足了系统设计的要求，在 3V 电源电压下，整个电路的电流消耗为 19mA，满足了低功耗设计的要求。

## 目 录

1 绪论.....	1
1.1 项目研究背景及意义.....	1
1.2 国内外研究现状.....	3
1.2.1 数字对讲标准发展情况.....	3
1.2.2 可以应用于数字对讲中芯片的发展情况.....	4
1.3 项目的研究目标、研究内容和主要创新点.....	5
1.4 论文的组织结构.....	7
2 数字对讲机无线接收发机系统架构.....	9
2.1 常用的接收机结构比较.....	9
2.1.1 超外差接收机.....	9
2.1.2 零中频接收机.....	10
2.1.3 低中频接收机.....	11
2.1.4 三种接收机结构的性能比较.....	11
2.2 接收机系统指标简介.....	12
2.2.1 接收机灵敏度和噪声系数.....	12
2.2.2 线性度.....	13
2.2.3 增益范围.....	14
2.3 数字对讲机系统设备无线射频技术指标要求.....	15
2.3.1 系统设计.....	16
2.4 本章小结.....	19
3 射频前端电路设计.....	21
3.1 低噪声放大器 (LNA).....	21
3.1.1 器件的噪声模型.....	21
3.1.2 常见的 LNA 结构.....	24
3.1.3 本项目设计的低功耗 LNA.....	27
3.2 窄带低功耗正交混频器.....	31
3.2.1 混频器原理与常见结构.....	32
3.2.2 本文采用的双平衡正交混频器.....	39
3.3 射频前端电路仿真结果.....	43
3.4 本章小结.....	44
4 $\Sigma$ - $\Delta$ 分数频率综合器的研究与设计.....	46

4.1 频率综合器参数规格 .....	46
4.1.1 相位噪声 .....	46
4.1.2 杂散 .....	47
4.1.3 频率分辨率 .....	47
4.1.4 建立时间和频率切换时间 .....	48
4.2 $\Sigma\Delta$ 分数频率综合器原理 .....	48
4.2.1 分数频率综合器 .....	48
4.2.2 $\Sigma$ - $\Delta$ 调制技术 .....	49
4.2.3 频率综合器线性化模型 .....	49
4.2.4 频率综合器相位噪声模型分析 .....	50
4.3 鉴频鉴相器 .....	51
4.3.1 鉴频鉴相原理 .....	51
4.3.2 PFD 电路设计与仿真 .....	54
4.4 电荷泵 .....	56
4.4.1 电荷泵工作原理及非理想因素分析 .....	56
4.4.2 电荷泵电路实现及仿真 .....	58
4.5 LC-压控振荡器 (VCO) .....	61
4.5.1 LC-VCO 基本电路结构 .....	62
4.5.2 VCO 的基本特性参数和相位噪声分析 .....	64
4.5.3 多频带 LC-VCO 电路设计实现 .....	66
4.5.4 多频带 LC-VCO 的电路仿真 .....	73
4.6 基于双模预分频器实现的可编程分频器 .....	79
4.7 $\Sigma$ - $\Delta$ 小数频率综合器整体实现结构及仿真 .....	82
5 中频电路设计 .....	85
5.1 正交信号失配校正电路 .....	85
5.1.1 I/Q 失配的影响 .....	85
5.1.2 I/Q 失配校正的数学原理 .....	86
5.1.3 I/Q 失配校正的电路实现 .....	88
5.2 $G_m$ -R-C 复数滤波器的设计 .....	91
5.2.1 复数滤波器的原理 .....	91
5.2.2 一阶 $G_m$ -R-C 复数滤波器 .....	93
5.2.3 四阶 $G_m$ -R-C 复数滤波器 .....	100
5.3 低功耗中频 VGA 电路设计 .....	104
5.3.1 VGA 整体实现结构 .....	104
5.3.2 VGA 中放大器单元的设计 .....	105
5.3.3 VGA 中衰减器单元的设计 .....	107

5.3.4 VGA 输出级的设计 .....	108
5.3.5 整体 VGA 电路仿真结果 .....	108
5.4 VGA 之后中频处理模块设计 .....	110
5.4.1 双正交采样电路的设计 .....	111
5.4.2 双正交采样电路的通道失配问题分析 .....	111
5.4.3 高镜像抑制比的双正交采样电路结构设计 .....	114
5.4.4 混频器的电路实现与仿真 .....	115
5.4.5 无源混频器的设计 .....	115
5.4.6 混频器的仿真结果 .....	116
5.5 $\Sigma$ - $\Delta$ ADC .....	117
5.5.1 $\Sigma$ - $\Delta$ 调制器的系统结构设计 .....	117
5.5.2 $\Sigma$ - $\Delta$ 调制器的系统仿真 .....	118
5.5.3 $\Sigma$ - $\Delta$ 调制器的电路实现 .....	120
5.5.4 调制器的整体电路仿真 .....	131
5.6 本章小结 .....	132
6 版图设计 .....	135
6.1 噪声隔离 .....	135
6.2 匹配设计 .....	136
7 结论与展望 .....	139
7.1 结论 .....	139
7.2 展望 .....	140
致 谢 .....	141
博士后期间取得的研究成果 .....	143
博士后个人简历 .....	145
通讯地址 .....	145

厦门大学博硕士学位论文摘要库

# 1 绪论

## 1.1 项目研究背景及意义

模拟对讲机是利用模拟信号来传递消息的，它存在频率利用率低、相互干扰严重、业务功能单一、通信不太稳定和管理控制较困难等缺点。而数字对讲机是将模拟信号数字化，以数字编码和数字调制的方式，并采用数字信号处理方法进行优化的通信方式<sup>[1]</sup>。与模拟对讲机相比，数字对讲机具有如下特性：

- (1) 频谱利用率提高、保密性强。数字对讲机在同一信道上装载了更多用户，12.5kHz 分时技术可以容纳两个话音信道，比模拟对讲机高一倍，提高频谱利用率，同时由于语音信号经过数字化处理，使得很多数字加密技术得到更多的应用。
- (2) 话音质量有了明显提高。利用数字通信技术中的错误校正功能，可以使信号的传播更加准确，误码率降低。语音质量更好，声音效果更加清晰。
- (3) 体积缩小，价格更低。由于采用数字芯片技术，可以实现自身体积的减小，相应会更加省电，设备的价格降低。
- (4) 覆盖范围扩大。对讲机的数字信号传输通常实行无差错中继，便于与其它网络数据系统共用一套数字中继系统，因此可以利用宽带链接，实现更大范围的网络覆盖。
- (5) 集成度更高，业务和功能更广泛。数字对讲机可以实现更好的数据处理及界面处理功能，加载更多的语音数据业务，甚至视频等应用，既实现了模拟对讲机单呼、组呼等基本业务，又融入了部分数字集群设备业务，业务集成度更高、更完善。

数字对讲机具有抗干扰能力强、通话质量好、频率利用率高、保密性能好、支持数据业务、便于进行无差错中继等特点，符合通信发展的规律，无疑数字对讲机是对讲机技术发展的方向，必然会逐步取代模拟对讲机。目前对讲机正在经历着一场从模拟转向数字的深刻变革。在我国，工信部无线电管理局早在四、五年前已经决定对讲机必须向数字化发展。2007 年底发布了《数字对讲机系统设备无线射频技术指标要求》(试行)，鼓励国内对讲机制造业调整产品结构，逐步推进对讲机设备研发、制造的模转数。为加快对讲机管理政策的调整、明确模转数政策、引导数字技术和产业发展，无线电管理局于 2009 年 12 月 12 日以工信部的名义正式发布了“工信部的 666 号文件”。666 号文件要求从 2011 年开始，停止模拟对讲机的型号核准，这意味着在 5 年内 150MHz 和 400MHz 频段模拟对讲机将退出市场，取而代之的是数字对讲机。666 号文件的发表对我国对讲机产业的发展特别是对数字对讲机在国内的发展将有重要的意义，对宣传推广数字对讲机，将数字对讲机尽快推向市场，加快对讲机模转数的步伐无疑将起到积极的推动作用。

从我国的政策可以看出，自 2011 年 1 月开始，未来的五年成为对讲机模拟转数字的过渡时期。我国是全球最大的对讲机生产基地，同时也是对讲机用户数量最多的国家之一。目前我国正在使用的对讲机的数量占我国专业无线通信系统终端总数的 80%以上。据了解，我国目前模拟对讲机拥有量为五千多万台，每年新购置的对讲机为 500 万台，如此一来，未来五年，仅在我国就有 7500 万台数字对讲机的市场容量。如果用五年时间实现对讲机的模转数，就对讲机产业而言，将是数百亿元的市场。因此深深地抓住我国对讲机模拟转数字这个机遇期，将极大的提升我国数字对讲机的技术实力与产业规模的形成<sup>[2,3]</sup>。

福建泉州有“对讲机之乡”美誉，是我国专业无线通信产品产销基地和全国集散中心，拥有对讲机厂近百家，年产销对讲机 400 多万台，占有中国近 70%的市场份额。2010 年 4 月 22 日上午，全国 150MHz、400MHz 频段对讲机频率规划政策宣贯会在泉州召开。会议围绕贯彻落实 150MHz、400MHz 频段对讲机频率规划和管理使用的各项重点工作和决策部署进行交流与研讨，对进一步做好“模转数”新旧规划的过渡转型工作提出具体要求。因此，研发生产新一代支持话音、数据和图像传输功能的数字对讲机系列产品迫在眉睫。

对讲机的模转数工程启动已经有四、五年的时间了，但到目前为止，其效果不是很明显，其主要原因是数字对讲机的成本成为其发展的绊脚石。其实早在 2007 年，MOTOROLA 就推出了数字对讲机产品，ICOM 几乎同时也推出了数字对讲机，直到现在数字对讲机价格还是居高不下，其根本原因是数字对讲机专业芯片的缺乏。目前市场上缺乏针对数字对讲机的专业芯片，只能使用通用的芯片，然后进行协议栈、算法、驱动的开发，通用芯片上开发是件很耗费精力的事，如果使用专业的芯片，只需要开发应用就可以了，将大大降低开发成本和周期。芯片处于产业链的最顶端，掌握了芯片，就站在了行业的制高点。研发具有自主知识产权的数字对讲机芯片，具有广阔的市场前景，并且对推动对讲机的模转数工程的进展具有非常重要的意义。

在数字对讲机芯片中射频收发机系统的设计和实现是关键技术之一，射频收发机的性能、成本、集成度等因素都直接影响着整个数字对讲机系统的好坏。目前，由于数字对讲机的国家标准尚在制定之中，对数字对讲机的芯片的研发的公司还不多。作为对讲机生产的大省，福建省工信厅积极响应国家政策，于 2010 年 5 月召开了相关的通气会，对数字对讲机芯片的研发进行政策性支持。而同时泉州对讲机有关厂家成立了联盟，预投资 8000 万来进行数字对讲机中基带信号处理芯片的研发。本项目就是在上述国家政策和市场背景下提出来的，若本项目能够研发成功，其市场需求非常大的，有着非常广阔的应用前景。

## 1.2 国内外研究现状

### 1.2.1 数字对讲标准发展情况

目前，主流的数字对讲机有两种标准，DMR 和 DPMR 标准

#### (1) DMR(Digital Mobile Radio)

DMR(Digital Mobile Radio)为欧洲电信标准协会于 2005 年 4 月推出的数字移动无线系统标准，标准号为 TS 102 361，分为 4 个部分<sup>[4]</sup>，第一部分为空中接口物理层和数据链路层协议，第二部分为空中接口呼叫控制层协议，第三部分为短数据和分组数据协议，第四部分为集群业务和设备协议；其电磁兼容性和无线频谱要求符合标准 EN 300 113 和 EN 300 390。

DMR 标准把设备分成 I 类、II 类和 III 类，I 类是指工作于视距通信模式、免执照的 DMR 设备；II 类是指工作在直通模式或转发模式、有个人执照的 DMR 设备；III 类是指采用中心控制器进行通信控制、有个人执照的 DMR 集群系统设备。标准的第一和第三部分适用于所有三类设备，第二部分只适用于 I 类和 II 类设备，第四部分只适用于 III 类设备。数字对讲机 DMR 标准设备采用 TDMA 多址方式，双时隙的工作方式。信道带宽为 12.5kHz，调制方式采用 4FSK，是目前国际主流的数字对讲机标准。DMR 设备具有通话效果好、抗干扰性强、功能全面等特点。

#### (2) dPMR (Digital Private Mobile Radio)

ETSI 于 2005 年 12 月发布了 dPMR 标准。该标准规定了物理层和数据链路层的基本参数，以及支持的业务。dPMR 标准包括小功率 (TS102 490)<sup>[5]</sup>和大功率 (TS102 658)<sup>[6]</sup>两个标准，其电磁兼容性和无线频谱要求符合标准 EN301 166。小功率标准是属于数字公众对讲机范畴，采用 FDMA 技术、工作带宽是 6.25kHz，只支持点对点通信方式，发射功率小，最大有效辐射功率是 500mW，并且不需要申请指配频率和缴纳频率占用费，免于办理电台执照，可以供大众消费者自由选购。dPMR446 是形式最简单的 dPMR，仅有点对点的操作，没有基站或中继器。由于本设备是在免许可证的状态下操作，它必须遵循类似于对模拟等效 PMR446 的限制。这些限制是：射频功率限制在 0.5 瓦并仅允许手持设备。频率分配仅高于 PMR446 所用的频率并运行在 446,100 到 446,200 MHz。自然，由于 6.25 kHz 的频率复用，dPMR446 提供 PMR446 的双倍的数量或通道。dPMR 大功率标准是数字专业对讲机标准，同样采用采用 FDMA 多址方式，信道间隔是 6.25kHz、需要申请个人执照。其标准中定义了三种工作模式：第一种为点对点的(直通)模式，无需基站或其它基础类设施；第二种为转发模式，需要一个或多个基站提供转发或作为系统网关的功能；第三种为可控基站接入模式，需要一个或多个基站设备的支持。

当前，源自欧洲的 DMR 和 dPMR 数字对讲机标准现已广泛应用于国际社会，成为全球数字对讲机的主流标准。2007 年，美国摩托罗拉公司首先推出了基于 TDMA 多址方式的 DMR 数字对讲机产品，在世界各国得到广泛使用和推广；2008 年，日本的健伍、ICOM 公司推出了基于 FDMA 多址方式的 dPMR 数字对讲机产品，也同时得到

世界各国的认可。现在，DMR 及 dPMR 标准整体发展已经相对成熟，MOTOROLA 和 日本的公司也拥有相当层次上的技术优势。

技术标准决定产业的主导权，我国数字对讲机的标准制定工作已开始近两年了，但是目前大部分的对讲机企业都没有参与进来，要想改变局面，应号召企业积极参与到全国标准化行列中去。标准的制定是建立在研发水平上的，没有较强的研发实力，就没有标准的话语权。由于目前国外标准已经形成了事实上的国际标准，为了能使我们的产品顺利走向国际市场，在制定适合我国产业发展的技术标准和技术规范中，必须要兼容 DMR/dPMR 等国际标准。

### 1.2.2 可以应用于数字对讲中芯片的发展情况

目前，国外的半导体公司 TI、ADI 和 Maxim 公司已经用 CMOS 工艺推出了几款工作在 ISM 频段下、进行窄带通信的短距离无线器件。他们在性能方面有很多相似之处，有各有偏重。TI 公司的 CC1010 芯片更重视工作频带，它采用 FSK 调制方式，可工作在 300M~1000MHz 频段，数据传输速率为 76.8kbps，在 3V 工作电压下消耗电流 23.9mA。ADI 公司在设计 ADF7025 芯片时更侧重数据传输率，它采用 FSK 调制方式，可工作在 862M~870MHz 和 902M~908MHz 频段，数据传输速率为 384kbps，在 3V 工作电压下消耗电流 19mA。Maxim 公司的 MAX7032 芯片在低功耗方面展现了优势，它采用 FSK 和 ASK 两种调制方式，可工作在 300M~450MHz 频段，数据传输速率为 33~68kbps，在 5V 工作电压下消耗电流仅 6.7mA。除此之外，市面上较为流行的窄带低功耗通信器件还有 Atmel 公司的 ATA5743、Infineon 公司的 TDA5255E1 芯片。这些无线接收发机虽然可以应用于数字对讲机中，但是它不是数字对讲机的专用芯片，成本较高。

国内对数字对讲机芯片的研究也取得一定的成绩，为了占据制高点，2009 年，福建先创电子有限公司联合宝通电子、铁通电子等业内单位，共同出资成立福建联拓科技有限公司，开始研发第一款数字对讲机专用芯片，并与 2010 年研发出第一款数字对讲机基带处理专用芯片 LT1801A。在国内还有另外的芯片设计公司已经瞄准了这块大蛋糕，并且已经推出相关的产品，如士康公司已经推出了数字对讲机基带处理专用芯片 SCT3252，宏睿公司也推出基带信号处理芯片 HR\_C5000。虽然国内已经推出了几款数字对讲机的专用芯片，但是这些专用芯片都是针对数字对讲机的基带信号处理的。对于数字对讲机前端的接收发部分现在大多数厂家都是采用独立的元器件来搭建，需要的元器件上千个，使得对讲机的体积硕大，开发调试困难，研发周期长，成本高等缺点。并且由于我国对 RF IC(射频集成电路设计)起步较晚，没有什么积累，所以国内仅仅只有一家公司（瑞迪科）对无线接收发器进行研发，目前该公司也只是推出模拟对讲机的无线接收发芯片，针对数字对讲机的无线接收发专用芯片尚未问世。

在巨大经济效益的推动下，无论是短距离通信器件系统级的设计探索还是电路级的创新，都是学术界炙手可热的研究课题。2000 年，Alain-Serge Porret 和 Thierry Melly

等人在“International Symposium on Low Power Electronics and Design”论坛上首次展示了完全基于 CMOS 工艺的窄带低功耗接收机<sup>[7]</sup>，具有代表意义。另一篇具有指导意义的论文于 2004 年由 Philip Quinlan 等人在 IEEE JSSC 上发表。这篇文章介绍了一款低中频结构窄带低功耗接收机，它可在 400M~915MHz 频段内的多个频带上工作，采用 OOK、ASK 和 FSK 多种调制方式，最高数据传输速率可达到 200kbps，在 3V 电压下仅消耗电流 19.7mA<sup>[8]</sup>。除了系统级的设计，针对低功耗窄带应用的电路模块的研究也非常活跃。为了降低功耗，文献[9]提出了混合式 AGC，它在设计接收信号幅度指示电路（RSSI）时放弃了功耗较大的模拟电路，而采用数字电路实现，用数字方法和参考电平比较后用数字码控制 VGA 的增益。针对低功耗窄带接收机常常采用的低中频结构 I/Q 失配的问题，文献[10]和文献[11]等分别提出了检测和补偿的办法。在文献[11]中，作者提出了使用负反馈回路的模拟校准方法；而文献[10]则提出基于数字信号处理的失配校准技术。另外，针对低中频结构镜像信号抑制问题，文献[12]和文献[13]也分别给出了功耗极低的复数滤波器的设计思想和电路实现。

无论是在学术界还是产业界，无论是系统设计还是子电路的结构创新，针对数字对讲机应用的低功耗窄带无线接收机的研究已经取得了令人瞩目的成果。然而，现存的产品远远不能满足日益提高的数字对讲机性能要求。因此，所以对数字对讲机 CMOS 射频接收发芯片的研究与开发非常有现实意义。

### 1.3 项目的研究目标、研究内容和主要创新点

本论文的目标是设计一款应用于数字对讲机领域的 CMOS 射频接收发专用芯片。本论文首先从系统设计的角度出发，对三种常用的接收机结构进行了分析和比较，并结合 DMR 标准和 dPMR 标准以及我国《数字对讲机系统设备无线射频技术指标要求》，选择低中频结构作为本项目的系统架构，并根据协议要求计算出系统的总体指标，通过分析级联系统特性和反复仿真，最终完成了系统指标在各个模块之间的分配。然后对接收发机中各个模块进行了研究和设计，包括射频前端电路、 $\Sigma - \Delta$  小数频率综合器、中频信号处理电路、ADC 电路。最终采用 TSMC 0.18 $\mu\text{m}$  1P4M CMOS 工艺完成各个模块的电路设计，对各个子模块电路都进行了版图设计、寄生参数提取和后仿真。

论文的主要内容如下：

- 1) 根据系统设计的要求，本项目的低噪声放大器应该能够在 402~470MHz 和 804~940MHz 之间的一个较宽频带上工作；通常，为了克服共模噪声和衬底耦合噪声，天线接收到的单端射频信号在进入芯片前，须在片外接巴伦转为差分信号再进行处理（或直接采用差分天线）。这种方式不仅成本颇高，而且功耗很大。根据系统设计，论文采用的是调制方式 FSK 是一种调频方式，信号能量集中，抗干扰能力很强，所以 LNA 直接采用单端形式，并在片内完成单端到差分的转换。为了使低噪声放大器能够处理一定动态范围的信号，单端转差

分之后，继而引入了一级全差分射频可变增益放大器（RFVGA）。RFVGA 采用了电阻负载的共源极放大器，并加入可选通的源极负反馈电阻在增益和线性度之间折中。在片上用简单的结构实现了单端至差分的转化，并在此之后加入含有三档增益的射频可变增益放大器，有效地提高了 LNA 的动态范围。

- 2) 在低中频结构中，镜像信号一直是困扰设计者的一个难题。模拟模块 I/Q 两支路的不对称、正交本振信号的失配都会使低中频结构的镜像抑制能力下降，从而使镜像信号和有用信号发生混叠。首先对  $I$ 、 $Q$  正交两路失配带来的影响进行了建模，总结出正交失配会导致有用信号和镜像信号在中频混叠，镜像抑制比降低的结论；在此基础上，提出了正交信号相位和幅度失配校正的设计思想，并在此基础上分别进行了电路实现。
- 3) 下变频之后，镜像信号处在和有用信号同频、异号的中频频带上，故无法用传统的实滤波器滤除。所以，具有非对称幅频响应的复数滤波器是低中频结构中不可或缺的模块。本项目创新地提出了一种功耗极低、中心频率可调、基于  $G_m$ -R-C 结构的有源复数滤波器，并对其线性度、频率调节范围和稳定性进行了深入的分析；设计了一款中心频率 307.2KHz、带宽为 160KHz、带内增益为 7dB 的四阶 Butterworth 有源复数滤波器；仿真结果表明，此电路在 3V 电压下仅消耗电流 760 $\mu$ A。
- 4) 在无线接收机系统中，由于受到发射机功率大小、收发距离远近等各种因素影响，所接收到的信号强弱变化范围很大，需采用可变增益放大器来提高整个接收机系统的动态范围。本项目设计了一种低功耗高动态范围数字控制的可变增益放大器，提出了一种新的稳定输出共模电平的方法，在负载电阻切换的同时改变流过电阻中的电流来保持电阻上的电压降不变，从而稳定输出共模电平，该方法无需额外的共模反馈电路，降低了功耗。同时采用级间电容耦合结构解决了直流失调问题，不需要直流失调校准电路。
- 5) 为了降低功耗、减小失调电压和低频噪声对 ADC 性能的影响，本项目提出了一种单环二阶多位量化低功耗 ADC 结构，其中第一级积分器采用斩波技术减小失调电压和低频噪声对 ADC 的性能的影响；为了降低功耗，积分器中的放大器采用了 AB 类放大器，并且提出了一种新的共模反馈电路。
- 6) 为了降低 VCO 增益的灵敏度，采用通过电容阵列将 VCO 输出频率划分为 32 个子频带，在实现覆盖 1.602GHz-1.88GHz 较宽频率调谐范围的同时，不会出现过大的 VCO 电压调谐增益，降低了由控制线引入的相位噪声。同时在 VCO 设计中采用电阻阵列代替了传统 VCO 结构中的电流源为电路提供电流通路，通过对电阻阵列的精确调控，实现对 VCO 输出摆幅及平衡位置的调节，使 VCO 工作在电流限制区与电压限制区的交界处，在功耗与相位噪声间能得到更好的折中，获得了一个具有较高相位噪声特性的 LC 压控振荡器。
- 7) 为了提高电荷泵的匹配精度，提出了一个由一条主通路和三条副通路构成的电

Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to [etd@xmu.edu.cn](mailto:etd@xmu.edu.cn) for delivery details.

厦门大学博硕士论文摘要库