

## 一种增益自举运算放大器的分析与优化设计\*

刘磊<sup>1</sup>, 李晓潮<sup>1,2</sup>, 郭东辉<sup>1,2</sup>, 张维琛<sup>1</sup>, 林志伦<sup>1</sup>

(1. 厦门大学 电子工程系, 福建 厦门 361005;

2. 福建省集成电路设计工程技术研究中心, 福建 厦门 361005)

**摘要:** 基于开关电容的流水线 ADC 设计中, 运算放大器的建立时间和精度是关键指标。而增益自举运算放大器的建立时间分析比较复杂。本文通过理论推导和模型简化的方法分析其主运放和辅助运放的单位增益带宽及相位裕度对建立时间的影响。提出了一种 P 型与 N 型传输函数相同的辅助运放电路, 并以此设计了一个高速、低功耗的自举运算放大器。

**关键词:** 增益自举; 建立时间; 开关电容电路

中图分类号: TN432

文献标识码: A

文章编号: 0258-7998(2012)06-0047-04

## Analysis and optimization design of a gain-boosted cascade CMOS amplifiers

Liu Lei<sup>1</sup>, Li Xiaochao<sup>1,2</sup>, Guo Donghui<sup>1,2</sup>, Zhang Weichen<sup>1</sup>, Lin Zhilun<sup>1</sup>

(1. Department of Electronic Engineering, Xiamen University, Xiamen 361005, China;

2. Fujian IC R&amp;D Engineering Center, Xiamen 361005, China)

**Abstract:** In switched-capacitor circuits, settling time and accuracy are critical issues for CMOS amplifiers. In gain-boosted cascade amplifiers (GBCA), the gain bandwidth product and phase margin of main and boosting amplifiers need to be optimized for the minimum settling time. In order to simplify the optimum criteria and achieve better performance, we choose the cascade structure for boosting amplifiers with the same transfer function. Based on the analysis and optimization of this GBCA structure, we present a low-power consumption and fast-settling time CMOS amplifier design.

**Key words:** Gain-boosted amplifier; settling time; switched-capacitor circuit

建立时间是采样保持电路的一项重要性能指标, 特别是在流水线 A/D 转换系统中, 其建立时间直接关系到 A/D 系统的转换速率。由于增益自举型放大器在获得高增益的同时, 能够有足够高的带宽和更小的功耗, 被广泛应用于开关电容型采样保持电路中。增益自举通过增加辅助运放来提高增益, 但会给系统引入零极点, 对建立时间产生很大影响<sup>[1]</sup>, 使系统复杂化。为了简化分析和设计, 本文采用了具有相同传输函数的 P 型和 N 型辅助运放, 并使用共源共栅结构来实现。相比于折叠式结构, 共源共栅结构放大器的次极点更高, 功耗更小, 同时利用电容电位平移技术来解决输入直流电平不匹配的问题。主运放采用套筒式结构, 以降低功耗。

## 1 增益自举型运放的模型分析

## 1.1 增益自举型运放

本文讨论的增益自举运算放大器如图 1 所示, 由主运放和 4 个提高增益的辅助运放(虚框内为辅助运放具体结构)组成。辅助运放中, N 型辅助运放位于信号路径上, 对建立时间影响较大<sup>[2]</sup>。

## 1.2 小信号模型分析

GBCA 系统小信号模型如图 2 所示, 其中  $a(s)$  和  $b(s)$  分别代表 N 型和 P 型辅助运放的传输函数, 一般用二阶模型来表示。图中  $C_{Xa}$  和  $C_{Xb}$  表示从  $Xa$ 、 $Xb$  点看到的寄生电容,  $C_L$  为输出端的负载电容,  $C_{g11}$ 、 $C_{g12}$ 、 $C_{g13}$  会引入 3 个零点, 但位于高频, 所以省略。此外, 把负载电流源部分(图 2 中的虚线部分)用  $C_L = g_{m3} / [1 + (g_{m3} + g_{m13})A_{u1} / g_{m4}]$

\* 基金项目: 厦门市科技计划项目(3502Z20093002); 福建省高校产学研合作科技重大项目(2010H6026)

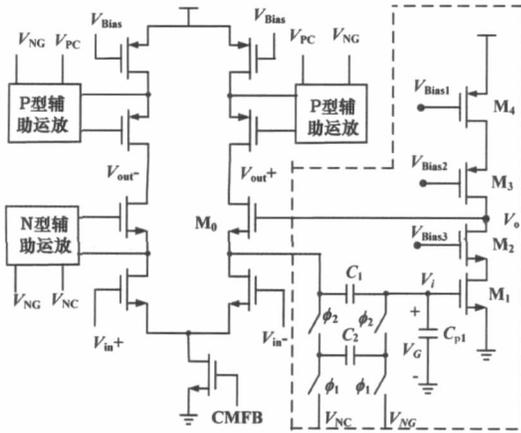


图1 整体电路结构

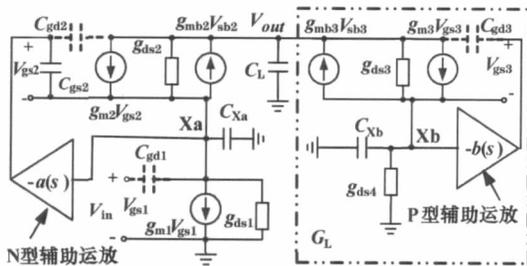


图2 GBCA放大器的小信号模型

来代替<sup>[2-3]</sup>,其中 $A_{0b}$ 为辅助运放 $b(s)$ 的直流增益。最后得到的系统传输函数如式(1)所示:

$$A(s) = \frac{V_{out}}{V_{in}} = -g_{m1}[g_{m2}a(s) + g_{m2} + g_{ds2} + g_{m2}] / C_1 C_{Xa} s^2 + G_L g_{m2} a(s) + C_L g_{m2} s a(s) + G_L C_{Xa} s + g_{ds2} C_{Xa} s + (g_{m2} + g_{ds1} + g_{m2} + g_{ds2}) C_L + (g_{ds1} + g_{m2} + g_{ds2} + g_{m2}) C_1 s + g_{ds1} g_{ds1} \quad (1)$$

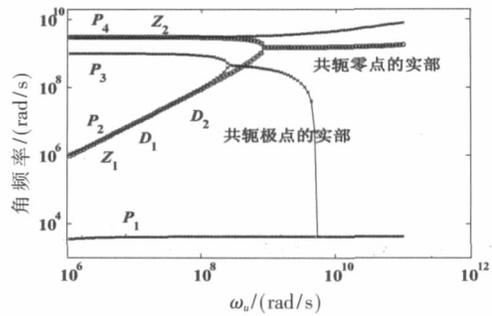
辅助运放的传输函数 $a(s)$ 用双极点模型表示为 $a(s) = A_0 / [(1 + s/P_{F1})(1 + s/P_{F2})]$ ,其中 $P_{F1}$ 是主极点, $P_{F2}$ 为次极点, $A_0$ 为辅助运放 $a(s)$ 的直流增益。整个GBCA系统有2个零点和4个极点,可以将GBCA的系统函数用式(2)表示:

$$A(s) = \frac{A_0(1 + \frac{s}{\omega_{z1}})(1 + \frac{s}{\omega_{z2}})}{[(1 + \frac{s}{\omega_{p1}})(1 + \frac{s}{\omega_{p2}})(1 + \frac{s}{\omega_{p3}})(1 + \frac{s}{\omega_{p4}})]} \quad (2)$$

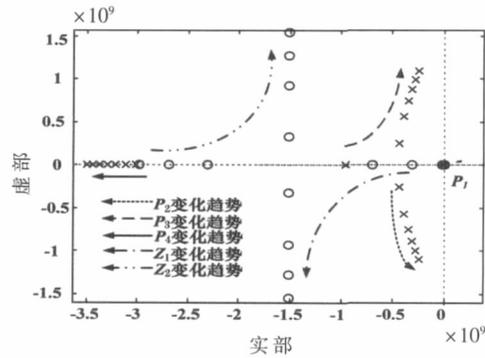
其中 $A_0$ 为直流增益, $\omega_{z1}$ 和 $\omega_{z2}$ 为零点 $Z_1, Z_2$ 的角频率, $\omega_{p1}, \omega_{p2}, \omega_{p3}, \omega_{p4}$ 为极点 $P_1, P_2, P_3, P_4$ 的角频率。利用极点与节点关联的方法,得到输出极点 $\omega_{p1} = \frac{1}{C_L} (G_L + \frac{g_{ds2}}{1 + (g_{m2} + g_{m2})A_0/g_{ds1}})$ 。

对应X点的主运放次极点 $\omega_{p3} = \frac{g_{m2} + g_{m2}}{C_{Xa}}$ <sup>[2]</sup>。一般采用数值仿真对运放零极点的频率分布进行分析<sup>[2-3]</sup>,以辅助运放的单位增益带宽 $\omega_u$ 作为变量进行扫描,如图3所示。其中, $a_0=200, C_1=10 \text{ pF}, C_{Xa}=3 \text{ pF}, g_{m1}=4 \text{ ms}, g_{m2}=2.4 \text{ ms}, g_{m2}=0.4 \text{ ms}, g_{ds1}=100 \text{ }\mu\text{s}, g_{ds2}=50 \text{ }\mu\text{s}, g_{m3}=2.35 \text{ ms}, g_{m3}=0.29 \text{ ms}, g_{ds3}=103.5 \text{ }\mu\text{s}, g_{ds4}=157.3 \text{ }\mu\text{s}, C_{Xb}=8.4 \text{ pF}, P_{F2}=3\text{G rad/s}$ 。

当 $\omega_u$ 较低时,GBCA系统有两个分立的极点和两个



(a)GBCA 零极点位置与辅助运放单位增益带宽 $\omega_u$ 的关系



(b)GBCA 零极点变化趋势

图3 以 $\omega_u$ 作为变量对GBCA零极点的频率分布的扫描图。零极点对( $P_4$ 和 $Z_2, P_2$ 和 $Z_1$ ),其中 $P_2$ 和 $Z_1$ 在5 MHz和31 MHz两处相交。随着 $\omega_u$ 的升高, $P_2$ 和 $P_3$ 形成一对共轭极点, $Z_1$ 和 $Z_2$ 形成一对共轭零点。零极点对在低频时,过冲小,但其趋近于终止的速度比较慢;高频时,过冲大,其趋近于终值的速度比较快<sup>[1]</sup>。随着辅助运放频率的增加,其中 $Z_1$ 和 $Z_2$ 零点对的实部不变,虚部变大; $P_2$ 和 $P_3$ 有往右半平面移动的趋势,在 $\omega_u$ 达到一定值后,这个极点对会移动到右半平面,系统变得不稳定。

通过对 $\omega_u$ 进行变量扫描可得到建立时间随 $\omega_u$ 的变化趋势。如图4所示,在 $D_1, D_2$ ( $Z_1$ 和 $P_2$ 相交)处,建立时间对 $\omega_u$ 很敏感,不适合电路的设计。在 $D_3$ 点处建立时间虽然不是最小,但对 $\omega_u$ 相对不敏感,且此处零极点的频率较高,有助于0.01%精度的建立,所以选择 $D_3$ 区域来进行电路设计。从图上也可以看出高的 $P_{F2}$ 能使 $D_3$ 区域更加平缓,给单位增益带宽一个更大选择范围。

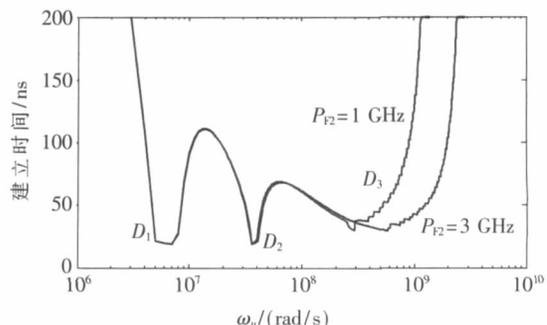


图4 0.01%的建立时间随 $\omega_u$ 的变化

2 放大器的优化设计

2.1 运放结构

总体运放结构如图 1 所示,相比于折叠式共源共栅结构,单端输入单端输出的共源共栅放大器有更高的次极点,可使主运放的单位增益带宽有更大的选择空间。采用电容电平平移技术来实现输入直流电平的转换<sup>[4]</sup>,结构如图中虚框所示。其中  $V_{NC}$  为设定的  $M_0$  管的源极电压,  $V_{NG}$  为辅助运放的偏置电压,  $C_{P1}$  为辅助运放的输入寄生电容。  $\phi_1$  和  $\phi_2$  为相位相反的时钟,  $\phi_1$  为高电平时,参考电压对  $C_2$  进行充电,  $C_2$  两端电压为  $V_{NG}-V_{NC}$ 。  $\phi_2$  为高电平时,  $C_2$  对  $C_1$  进行充电,最终  $C_1$  两端电压为  $V_{NG}-V_{NC}$ ,实现电平转换。

2.2 辅助运放分析

辅助运放小信号模型如图 5 所示,节点方程为:

$$(g_{n2}+g_{mb2}+g_{ds1}+g_{ds2}+sC_{gs1}+sC_{Xa})V_{Xa}-g_{ds2}V_0+(g_{m1}-sC_{gs1})V_i=0 \quad (3)$$

$$-(g_{n2}+g_{mb2}+g_{ds2})V_{Xa}+(g_{ds2}+sC_{L1})V_0+(V_0-V_{Xb})g_{ds3}-(g_{mb3}+g_{m3})V_{Xb}=0 \quad (4)$$

$$(V_{Xb}-V_0)g_{ds3}+(g_{mb3}+g_{m3})V_{Xb}+(sC_{Xb}+g_{ds4})V_{Xb}=0 \quad (5)$$

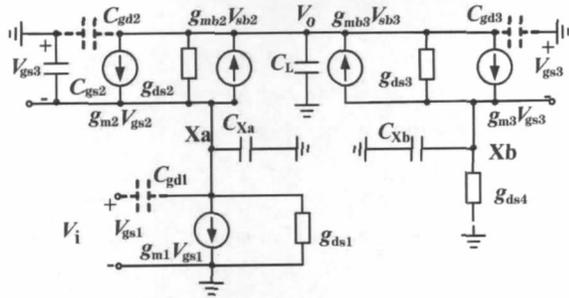


图 5 辅助运放电路和小信号模型

设计时,使 P 型辅助运放和 N 型辅助运放中 MOS 管的偏置电压相同。如果 P 型辅助运放和 N 型辅助运放的负载电容比值为  $C_{lp}/C_{ln}=N$ ,利用这个比例将 P 型辅助运放的 MOS 管的宽都设为 N 型辅助运放的 N 倍,则寄生电容之比为 N,且两者之间的电流关系为:  $I_p/I_n=N$ 。由 MOS 管特性  $g_m=2I_D/(V_{GS}-V_{TH})$ ,  $g_{mb}=ng_m$ ,  $g_{ds} \propto I_D$  可知,  $g_{mp}=Ng_{mN}$ ,  $g_{mbP}=Ng_{mbN}$ ,  $g_{dsP}=Ng_{dsN}$ 。仔细观察式(3)~式(5)就会发现:由于偏置电压相同,P 型辅助运放和 N 型辅助运放中的  $V_{Xa}$ 、 $V_{Xb}$  相等;相对于 N 型辅助运放,在 P 型辅助运放的节点方程中,只是将方程中的每一个多项式增加了 N 倍。所以在利用式(3)~式(5)来计算 P 型辅助运放和 N 型辅助运放的传输函数时,会得到相同的结果。因此图 2 中的  $b(s)$  可以用  $a(s)$  来表示,以简化整体电路的传输函数。

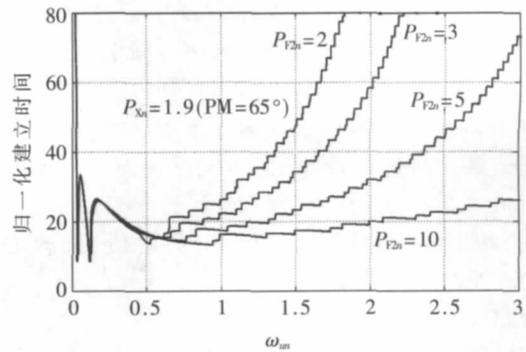
2.3 辅助运放参数的优化

P 型辅助运放和 N 型辅助运放使用了相同的传输函数后,可以得到 GBCA 新的  $A_1(s)$ ,闭环系统的传输函数可以表示为  $H_1(s)=A_1(s)/[1+A_1(s)]$ 。GBCA 运放的单位增益带宽  $GB=g_{m1}/C_{L1}$ <sup>[5]</sup>,将主运放的次极点  $P_X$ 、辅助运放的单位增益带宽  $\omega_u$  和辅助运放的次极点  $P_{F2}$  相对于 GB 进行归一化处理:

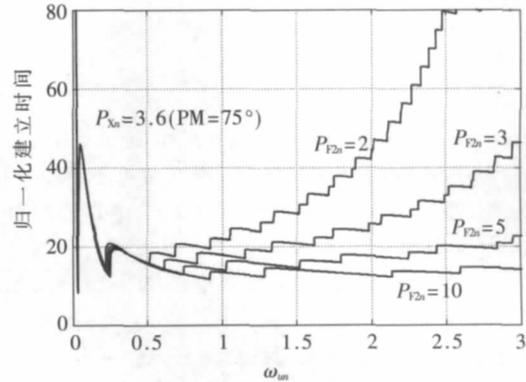
《电子技术应用》2012年 第38卷 第6期

$$\omega_u = \frac{\omega_u/(1+\eta)}{GB}, P_X = \frac{P_X}{GB}, P_{F2} = \frac{P_{F2}}{GB}, S_n = \frac{S}{GB} \quad (6)$$

在实际可行的变量范围内,用 MATLAB 对上述变量进行扫描,考察传输函数为  $H_1(s)$  系统的建立时间。选取两个典型区域进行观察,由图 6 可以发现,更高的  $P_X$  和  $P_{F2}$  得到更小的建立时间最小值,同时,  $P_{F2}$  越高,建立时间对辅助运放的  $\omega_u$  敏感度越低,这与前面的分析是一致的。从图上可以看出,  $P_{F2}>5$  的情况下,辅助运放的单位增益带宽与主运放相同时,能获得不错的建立时间。在进行运放设计时,应达到的基本要求为:主运放的相位裕度应该大于  $70^\circ$ ;在辅助运放的负载电容等于  $M_2$  栅极的寄生电容的条件下,使辅助运放的单位增益带宽大致等于主运放的单位增益带宽,其相位裕度最好大于  $80^\circ$ 。



(a)  $P_X=1.9$  (PM=65°) 时



(b)  $P_X=3.6$  (PM=75°) 时

图 6 不同  $P_X$ 、 $P_{F2}$  下建立时间随  $\omega_u$  的变化

3 电路的性能仿真

本文采用电容翻转型结构来测试,取差分输入范围  $FS=2V$ ,采样电容  $C_H=1pF$ ,总负载电容为  $C_L=2pF$ 。采用 TSMC 公司的  $0.35\mu m$  CMOS 工艺,在 Spectre 下,对运算放大器进行了仿真验证。电路的仿真结果显示,加入  $2pF$  的负载,在  $100mV$  的输入信号下,对于  $0.01\%$  的建立精度,其小信号建立时间在  $5ns$  以内。表 1 显示了文中放大器和参考文献[2,6]中放大器的比较,从表中可以看出,本文设计的运放能在更短的时间内达到建立精度,并且功耗相对较低。

通过对增益自举型运算放大器模型的简化和分析发现,影响建立时间的主要因素包括主运放和辅助运放

表 1 放大器的性能比较

性能参数	参考文献[6]	参考文献[2]	本文
工艺/ $\mu\text{m}$	0.35	0.5	0.35
电源电压/V	3	3.3	3.3
负载电容/pF	1.9	4	2
直流增益/dB	95	97.5	106.9
GWB/MHz	412	436	561
PM/( $^\circ$ )	75	65	80.6
单端摆幅/V	-	1.65	1.65
压摆率/(V/ $\mu\text{s}$ )	-	560	797
建立精度/%	0.05	0.01	0.01
建立时间/ns	7.5	5.8	5
功耗/mW	12.8	17.5	8

的带宽及其相位裕度。基于这些参数,提出了一种新的分析方法,即使用相同的N型辅助运放和P型辅助运放传输函数来简化分析,同时,使用共源共栅结构的辅助运放,在获得更好的建立时间的同时降低了功耗。采用电容电位平移技术解决了辅助运放输入直流电平的不匹配问题。通过比较发现,本文设计的放大器与同类的其他放大器相比,建立时间缩小了16%以上,在压摆率提高40%以上的同时,只有8mW的功耗,满足了高速低功耗采样保持电路的要求。

参考文献

[1] KAMATH Y, MEYER R, GRAY P. Relationship between frequency response and settling time of operational amplifier

(上接第43页)

参考文献

[1] Texas Instruments 公司.MSP430f2274 数据手册.2010.  
 [2] Texas Instruments 公司.CC1100E 中文数据手册.2010.  
 [3] 李树翀,韩振宇,刘新宇,等.RF 模块中微带线的设计及实现[J].半导体技术,2005,30(2):51-52.  
 [4] 清华大学微带电路编写组.微带电路[M].北京:人民邮电出版社,1976.

(上接第46页)

后期的实验及实际应用中进一步改善。

参考文献

[1] 孙弋.短距无线通信及组网技术[M].西安:西安电子科技大学出版社,2008.  
 [2] 喻金钱,喻斌.短距离无线通信详解[M].北京:北京航空航天大学出版社,2009.  
 [3] WirelessUSB™ LP 2.4 GHz radio SoC[OL/EB].(2007-02-xx).[2011-12-10].http://www.laogu.com/wz\_40353.html.  
 [4] 马潮,詹卫前,耿德根.Atmega8 原理及应用手册[M].北京:清华大学出版社,2005.  
 [5] 文光俊,谢甫珍,李建.无线通信[M].北京:电子工业出版社,2010.  
 [6] 马潮.AVR 单片机嵌入式系统原理与应用实践[M].北京:北京航空航天大学出版社,2007.

[J].IEEE J.Solid-State Circuits,1974,9(6):347-352.

[2] Yang Yi,DAVID M B.Modeling and optimization of fast-settling time gain-boosted cascode CMOS amplifiers[J].Proceedings of the IEEE SoutheastCon,2010:33-36.  
 [3] AHMADI M M.A new modeling and optimization of gain-boosted cascode amplifier for high-speed and low-voltage applications[J].IEEE Transactions on Circuits and Systems—II,2006,53(3):169-173.  
 [4] FELDMAN A, BOSER B, GRAY P.A 13-bit,1.4-MS/s sigma-deltamodulator for RF baseband channel applications [J].IEEE Solid-StateCircuits,1998,33(10):1462-1469.  
 [5] JOHNS D, MARTIN K.Analog integrated circuit design[M].NY:Wiley,1997.  
 [6] MUSA R, YUSOFF Y.Design of single-stage foldedcascode gain boost amplifier for 100 mW 10-bit 50 MS/s pipelined analog-to-digital[J].Journal of Semiconductors,2008,29(2):800-804.

(收稿日期:2012-01-19)

作者简介:

刘磊,男,1986年生,硕士研究生,主要研究方向:模拟集成电路设计。

李晓潮,男,1970年生,副教授,博士后,访问学者,主要研究方向:集成电路设计,嵌入式系统。

郭东辉,男,1967年生,教授,博导,主要研究方向:集成电路设计,人工智能,网络通讯。

[5] 李丽,廖海洲.基于 Ansoft Designer 的射频功放电路阻抗匹配优化[J].电子技术应用,2008,(12):138-144.

[6] 徐兴福.ADS2008 射频电路设计与仿真实例[M].北京:电子工业出版社,2009:180-190.

(收稿日期:2012-01-13)

作者简介:

严冬,男,1978年生,副教授,主要研究方向:智能电网,无线传感器网络等。

[7] 樊昌信,曹丽娜.通信原理[M].北京:国防工业出版社,2010.

[8] WirelessUSB™ LP and PRoC™ LP technical refere- nce manual[OL/EB].(2008-xx-xx).[2011-12-10].http://www.cypress.com/portal/server.pt.

[9] 曾兴雯.扩展频谱通信及其多址技术[M].西安:西安电子科技大学出版社,2004.

(收稿日期:2012-01-18)

作者简介:

刘在勇,男,1987年生,硕士研究生,主要研究方向:宽带网络通信。

王兴华,男,1971年生,硕士研究生导师,主要研究方向:网络信息与安全。

向新,男,1971年生,副教授,硕士研究生导师,主要研究方向:宽带网络通信。