

一种带高阶温度补偿的片内时钟振荡器设计*

李扶苏, 郭东辉

(厦门大学 电子工程系, 福建 厦门 361005)

摘要: 本文基于 $0.18\mu\text{m}$ CMOS 工艺, 设计了一款适用于片上系统 SoC 的无需晶振的片内 12MHz 时钟信号产生电路。利用高阶温度补偿方案, 该时钟振荡器能在较宽的温度范围内实现振荡频率的高稳定性。此外, 电路的稳压器设计使得振荡器频率在电源电压变化时也能保持相当好的稳定性。仿真结果表明, 在 $-40 \sim 125$ 温度范围内, 此振荡器振荡频率的温度系数仅为 $40\text{ppm}/^\circ\text{C}$, 电源电压变化 $\pm 10\%$ 时, 振荡频率的相对误差仅为 $\pm 0.012\%$, 完全能够满足常规数字系统的要求。

关键词: CMOS; 环形振荡器; 无晶振; 高阶温度补偿

中图分类号: TN433 **文献标识码:** A

1 引言

数字系统中, 时钟源的质量好坏直接决定了该系统性能的稳定与否。通常数字系统利用片外石英晶体振荡器来得到时钟源信号, 石英晶振拥有优越的电压和温度的特性, 能够稳定地工作, 但是难以集成到芯片内部, 且附加了器件成本, 阻碍了芯片的高度集成化^[1]。利用标准的 CMOS 工艺实现片内的时钟振荡器来取代片外的晶振, 对于降低系统的成本, 提高系统的集成度将很有帮助。

在标准 CMOS 工艺中, 实现高精度时钟产生器主要面临的问题是时钟频率会随温度和电源电压的变化而变化, 故实现片内时钟振荡器主要面临的挑战是如何保证时钟频率的稳定性, 使振荡频率不随温度和电源电压的变化而改变^[1]。文献[2]提出了一种新型的文氏电桥振荡器拓扑结构, 温度系数良好, 但是未进行电压变化的补偿。文献[1,3]所设计的环形振荡器利用 PN 结正向电压的负温度系数, 对温度进行了一阶线性补偿, 由于只进行一阶线性补偿, 故温度系数难以进一步优化。

本文提出了一种解决环形振荡器温度漂移的高阶补偿方案, 利用 MOS 管的 I-V 特性和双极型晶体管正向电压的负温度系数, 产生补偿电压进而控制环形振荡器的振荡频率。同时利用线性稳压器对电压的波动进行抑制, 使其具有良好的电压特性。文章安排如下: 第 2 部分介绍电路的整体结构; 第 3 部分详细说明各个模块的电路结构; 第 4 部分对整体电路进行仿真和分析; 第 5 部分进行总结。

2 系统整体架构

本文提出的时钟振荡器电路系统架构框图如图 1 所示。线性稳压器将片外的电源电压 V_{BAT} 转换成内核电压 V_{DD} , 提供给温度补偿电路, 偏置电路, 振荡器主体电路和差分转单端电路, 此外, 温度补偿电路中的基准电压 V_{REF} 也由线性稳压器提供。环形振荡器是产生时钟波形的主体电路, 由差分延时单元组成, 其输出通过一个差分转单端的电路, 将差分时钟信号转换成适用于标准数字系统的全摆幅时钟信号, 其占空比为 50%。控制环形振荡器振荡频率的电压 V_{BP} 和振荡器电流源的偏置电压 V_{CS} 由振荡器偏置电路产生。温度补偿电路根据环境温度的变化, 产生适当的 V_{CTRL} 电压, 通过偏置电路来影响环形振荡器的振荡频率, 使其保持在 12MHz 不变。

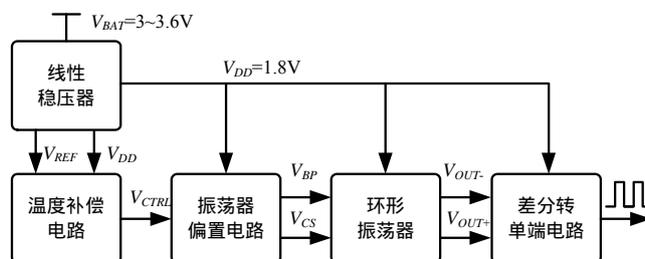


图 1 时钟振荡器电路系统架构

* 收稿日期: 2011-12-11 修订日期: 2012-02-13

3 电路设计

3.1 环形振荡器

本文采用环形振荡器来产生振荡信号。其结构如图 2 所示。将三级差分延时单元的输出端和下一级延时单元的输入端首尾相连，最后通过缓冲级输出一个差分的时钟信号。为了使每一级的延时单元具有相同的延时时间，在另外两个延时单元的输出端各接了一个虚拟缓冲级，其结构与输出缓冲级一样。

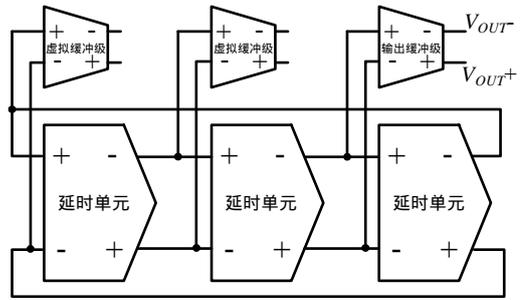
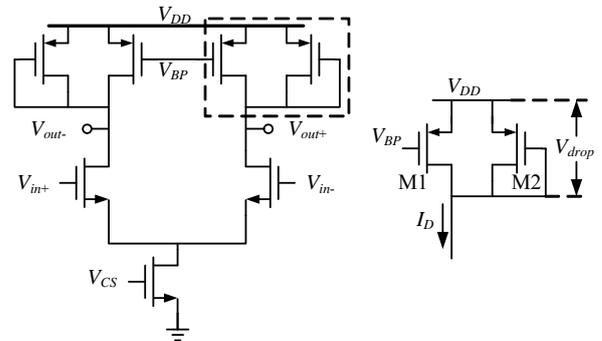


图 2 环形振荡器结构

此处的延时单元采用共源级差分对和对称负载的结构，如图 3 所示。图 3(b)为对称负载，由二极管连接的 M2 和偏置管 M1 组成。M2 管始终处于饱和区。当流过 M1 管的电流增加时，管子从线性区转换到饱和区^[7]，对称负载两端的电压 V_{drop} 则增加至 $V_{DD}-V_{BP}$ ，由电阻电容的时间常数可求得延时单元的延时时间为：



(a) 共源级差分对 (b) 对称负载

$$t_d = R_{EFF} \cdot C_{EFF} \approx \frac{V_{drop}}{I_D} \cdot C_{EFF} \approx \frac{(V_{DD} - V_{BP})C_{EFF}}{I_D} \quad (1)$$

图 3 延时单元

其中， R_{EFF} 为输出等效电阻， C_{EFF} 为输出负载等效电容， I_D 为流过对称负载的电流，而 V_{BP} 为偏置管的栅极偏置电压。从式 (2) 可以看出，延时时间可以通过改变偏置管的栅极电压 V_{BP} 或者偏置电流 I_D 来调整。不考虑沟道长度调制效应，偏置电流 I_D 可表示如下：

$$I_D = K'_p \left(\frac{W}{L} \right)_p \cdot (V_{DD} - V_{BP} - |V_{tp}|)^2 \quad (2)$$

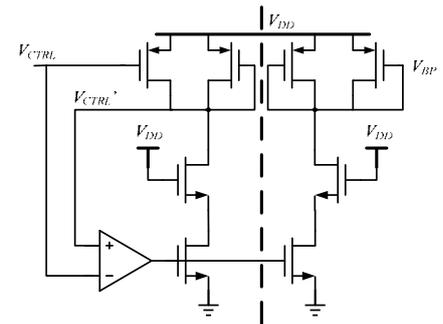


图 4 振荡器偏置电路

其中 $K'_p = \mu_p C_{ox}$ 。

环形振荡器的振荡频率为：

$$f = \frac{1}{N \cdot t_d} \quad (3)$$

N 为环形振荡器延时单元的数量。

将 (2), (3) 式代入 (1) 式，得到环形振荡器的振荡频率：

$$f = \frac{K'_p \left(\frac{W}{L} \right)_p \cdot (V_{DD} - V_{BP} - |V_{tp}|)^2}{N \cdot C_{EFF} \cdot (V_{DD} - V_{BP})} \quad (4)$$

可以看到，在延时单元数目 N 、管子的宽长比和输出等效电容 C_{EFF} 不变的情况下，振荡器的频率仅由对称负载的栅极控制电压 V_{BP} 决定。

3.2 振荡器偏置电路

振荡器的偏置电路采用所谓的“复制偏置”(replica biasing) 电路结构对环形振荡器三级延时单元进行偏置，如图 4 虚线左半部分所示，运放的输出端接到 NMOS 管的栅极形成负反馈，使得 $V_{CTRL}' = V_{CTRL}$ 。虚线右半部分的偏置输出缓冲和“复制偏置”电路的 NMOS 电流源都是由 V_{CS} 偏置，而且两者的结构以及管子大小完全一样，故缓冲输出的电压 $V_{BP} = V_{CTRL}' = V_{CTRL}$ 。由此可见，只要调节电压 V_{CTRL} ，即可达到调节电压 V_{BP} 进而调制振荡器频率的作用。使用偏置输出缓冲的作用是将控制电压

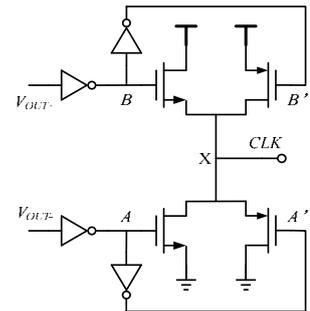


图 5 差分转单端电路

V_{CTRL} 和环形振荡器主体电路隔离开，以避免环形振荡器潜在的容性耦合对控制电压产生影响^[8]。

3.3 差分转单端电路

图 2 中，环形振荡器输出的是一对差分的时钟信号。为了符合标准数字系统全摆幅时钟信号，此差分输出需经过一个双端到单端的转换电路。本文采用了图 5 所示电路来实现这一功能^[9]。差分信号 V_{OUT-} 和 V_{OUT+} 经过反相器整形，得到 A 和 B 信号。 A 和 B 接到 NMOS 管的栅极，同时这两个信号通过反相器产生 A' 和 B' ，接到 PMOS 的栅极。当 A 为高电平， B 为低电平，则 A' 为低电平， B' 为高电平，此时 $M1$ 和 $M2$ 管导通， $M3$ 和 $M4$ 管截止， V_{DD} 对 X 点进行充电；当 A 为低电平， B 为高电平，则 A' 为高电平， B' 为低电平，此时 $M1$ 和 $M2$ 管截止， $M3$ 和 $M4$ 管导通， X 点对地放电。实现了差分到单端的转换，能达到大约 50% 的占空比。图 6 为最终的输出波形，可以看出，其周期为 12MHz。

3.4 温度补偿电路

当环境温度发生变化时，MOS 管的参数也会发生变化，从而导致振荡器的振荡频率发生变化。载流子迁移率、栅氧化层电容、阈值电压等都会受温度影响，他们和温度的关系可以表示如下^[1]：

$$\mu_p \propto T^{-2.2} \quad (5)$$

$$|V_{tp}| = |V_{tp0}|(1 + \alpha_{VT}T) \quad (6)$$

$$C_{ox} = C_{ox0}(1 + \alpha_{COX}T) \quad (7)$$

$$C_{EFF} = C_{EFF0}(1 + \alpha_{CEFF}T) \quad (8)$$

其中， α_{VT} 、 α_{COX} 和 α_{CEFF} 分别为阈值电压、栅氧化层电容和输出等效电容的温度系数， $|V_{tp0}|$ 、 C_{ox0} 、 C_{EFF0} 为常数，分别为各自在绝对零度时的值。从式 (4) 可以推导出：

$$V_{CTRL} = V_{BP} = V_{DD} - |V_{tp}| - \frac{1}{2} \frac{f \cdot N \cdot C_{EFF}}{K'_p \cdot (W/L)_p} - \frac{1}{2} \sqrt{4|V_{tp}| \cdot \frac{f \cdot N \cdot C_{EFF}}{K'_p \cdot (W/L)_p} + \left(\frac{f \cdot N \cdot C_{EFF}}{K'_p \cdot (W/L)_p} \right)^2} \quad (9)$$

考虑到所设计的各参数 ($f=12\text{M}$, $N=3$, $C_{EFF} \approx 3\text{pF}$)，上式开根号中的第二项可以忽略，并考虑各温度系数比较小，将 (5) ~ (8) 代入 (9) 式可得：

$$\begin{aligned} V_{CTRL} &\approx V_{DD} - |V_{tp0}|(1 + \alpha_{VT}T) - \frac{f \cdot N \cdot C_{EFF0}(1 + \alpha_{CEFF}T)}{2 \cdot \mu_{p0} \cdot T^{-2.2} \cdot C_{ox0}(1 + \alpha_{COX}T) \cdot (W/L)_p} \\ &- \sqrt{\frac{|V_{tp0}|(1 + \alpha_{VT}T) \cdot f \cdot N \cdot C_{EFF0}(1 + \alpha_{CEFF}T)}{\mu_{p0} \cdot T^{-2.2} \cdot C_{ox0}(1 + \alpha_{COX}T) \cdot (W/L)_p}} \\ &\approx V_{DD} - |V_{tp0}|(1 + \alpha_{VT}T) - \frac{f \cdot N \cdot C_{EFF0}}{2 \cdot \mu_{p0} \cdot C_{ox0} \cdot (W/L)_p} \cdot T^{2.2} - \sqrt{\frac{|V_{tp0}| \cdot f \cdot N \cdot C_{EFF0}}{\mu_{p0} \cdot C_{ox0} \cdot (W/L)_p}} \cdot T^{1.48} \end{aligned} \quad (10)$$

利用 MATLAB 工具对 (10) 式在室温下进行泰勒级数展开并取到三次方项，可得：

$$V_{CTRL} \approx A + B \cdot T + C \cdot T^2 + D \cdot T^3 \quad (11)$$

其中

$$\begin{aligned} A &= V_{DD} - |V_{tp0}| - 4500 \cdot E + 280 \cdot \sqrt{|V_{tp0}| \cdot E}; \quad B = -|V_{tp0}| \cdot \alpha_{VT} + 80 \cdot E - 8.7 \cdot \sqrt{|V_{tp0}| \cdot E} \\ C &= -1.7 \cdot E - 0.027 \cdot \sqrt{|V_{tp0}| \cdot E}; \quad D = -0.00045 \cdot E + 0.00001 \cdot \sqrt{|V_{tp0}| \cdot E}; \quad E = \frac{f \cdot N \cdot C_{EFF0}}{\mu_{p0} \cdot C_{ox0} \cdot (W/L)_p} \end{aligned} \quad (12)$$

在某一温度范围内 (本文取 $-40 \sim 125$)，通过扫描 V_{CTRL} 的值，使得振荡频率保持在 12MHz，得到一条控制电压与温度关系的曲线，如图 7。可以看到，控制电压 V_{CTRL} 和温度 T 所呈现的关系符合理论推导出的公式 (11)。

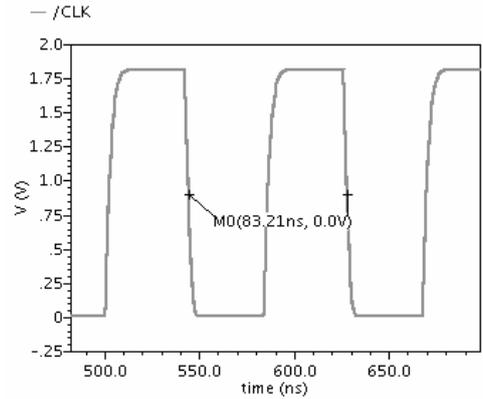


图 6 振荡器输出波形

考虑图 8(a)所示电路, V_{REFx} 为固定电压, 当电压 V_T 从 0 开始升高时, I_a 和 I_b 的变化如图 8(b)所示。可以推导出电流 I_a 、 I_b 与电压 V_T 的关系为^[10]:

$$I_a = \frac{I_s}{2} + \frac{1}{4} \mu_p C_{ox} \frac{W}{L} (V_T - V_{REFx}) \sqrt{\frac{4I_s}{\mu_p C_{ox} \frac{W}{L}} - (V_T - V_{REFx})^2}$$

$$I_b = \frac{I_s}{2} - \frac{1}{4} \mu_p C_{ox} \frac{W}{L} (V_T - V_{REFx}) \sqrt{\frac{4I_s}{\mu_p C_{ox} \frac{W}{L}} - (V_T - V_{REFx})^2} \quad (13)$$

其中 V_T 为与温度 T 近似成线性关系的负温度系数的电压, 可以用双极型晶体管的正向导通电压实现, 并假设 $V_T \propto -kT$ 。

设计图 9(a)所示结构^[11], 根据式 (13), 并将式 (13) 中开根号项在室温下进行泰勒级数展开, 最终可求得图 9(a)中的各电流:

$$I1 = \left[\frac{I_s}{2} - \frac{\beta_1}{4} \cdot V_{REF1} \cdot f_1(M_1) \right] + \left[\frac{\beta_1}{4} \cdot k \cdot f_1(M_1) - \frac{\beta_1}{4} \cdot V_{REF1} \cdot f_2(M_1) \right] \cdot T$$

$$+ \left[\frac{\beta_1}{4} \cdot k \cdot f_2(M_1) - \frac{\beta_1}{4} \cdot V_{REF1} \cdot f_3(M_1) \right] \cdot T^2 + \frac{\beta_1}{4} \cdot k \cdot f_3(M_1) \cdot T^3$$

$$I2 = \left[\frac{I_s}{2} + \frac{\beta_2}{4} \cdot V_{REF2} \cdot f_1(M_2) \right] + \left[-\frac{\beta_2}{4} \cdot k \cdot f_1(M_2) + \frac{\beta_2}{4} \cdot V_{REF2} \cdot f_2(M_2) \right] \cdot T \quad (14)$$

$$+ \left[-\frac{\beta_2}{4} \cdot k \cdot f_2(M_2) + \frac{\beta_2}{4} \cdot V_{REF2} \cdot f_3(M_2) \right] \cdot T^2 - \frac{\beta_2}{4} \cdot k \cdot f_3(M_2) \cdot T^3$$

$$I3 = \left[\frac{I_s}{2} - \frac{\beta_3}{4} \cdot V_{REF3} \cdot f_1(M_3) \right] + \left[\frac{\beta_3}{4} \cdot k \cdot f_1(M_3) - \frac{\beta_3}{4} \cdot V_{REF3} \cdot f_2(M_3) \right] \cdot T$$

$$+ \left[\frac{\beta_3}{4} \cdot k \cdot f_2(M_3) - \frac{\beta_3}{4} \cdot V_{REF3} \cdot f_3(M_3) \right] \cdot T^2 + \frac{\beta_3}{4} \cdot k \cdot f_3(M_3) \cdot T^3$$

其中 $\beta_x = \mu_p C_{ox} \left(\frac{W}{L} \right)_x$,

$$f_1(M_x) = M_x + \frac{(300k \cdot V_{REFx} + 45000k^2)}{M_x} - \frac{(4.5 \times 10^4 k^2 \cdot V_{REFx}^2 + 2.7 \times 10^7 k^3 \cdot V_{REFx} + 4.05 \times 10^9 k^4)}{M_x^3}$$

$$f_2(M_x) = \frac{-k \cdot V_{REFx}}{M_x} + \frac{(300k^2 \cdot V_{REFx}^2 + 1.8 \times 10^5 k^3 \cdot V_{REFx} + 2.7 \times 10^7 k^4)}{M_x^3}$$

$$f_3(M_x) = \frac{-k^2}{2M_x} - \frac{(0.5k^2 \cdot V_{REFx}^2 + 300k^3 \cdot V_{REFx} + 4.5 \times 10^4 k^4)}{M_x^3}$$

$$M_x = \sqrt{\frac{4I_s}{\mu_p C_{ox} \left(\frac{W}{L} \right)_x} - 9 \times 10^4 k - V_{REFx}^2 - 600k \cdot V_{REFx}} \quad (15)$$

故在图 9(a)中有:

$$V_{out} = (I_1 + I_2 + I_3) \cdot R_2 \quad (16)$$

为了更好地控制曲线的倾斜程度, 将 V_{out} 通过图 10(a)所示结构, 可以推导出最终的控制电压:

$$V_{CTRL} = \frac{V_{out}}{R_3} \cdot K \cdot R_4 + (V_0 - k'T) = \frac{R_2 \cdot R_4}{R_3} \cdot K \cdot (I_1 + I_2 + I_3) + (V_0 - k'T) \quad (17)$$

其中, $V_0 - k'T$ 为双极型晶体管 Q1 的正向导通电压。

式 (17) 具有和式 (11) 相同的公式形式, 能够实现高阶温度补偿所需的电压。选择适当的参考电压 $V_{REF1} < V_{REF2} < V_{REF3}$ 、电阻 R_2 、 R_3 、 R_4 等参数, 得到的仿真波形如图 9(b)和 10(b)所示。

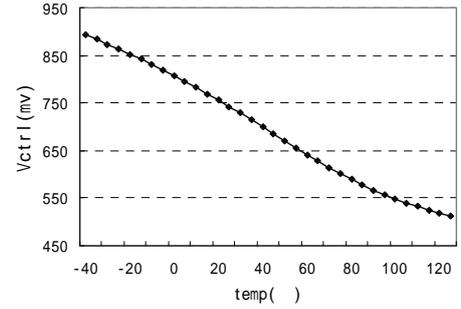


图 7 温度补偿所需的理想 V_{CTRL} 与温度的关系曲线

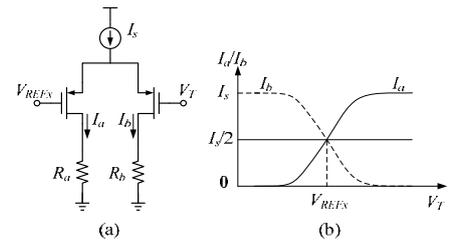


图 8 MOS 管 I-V 特性

3.5 线性稳压器

为了降低电源电压给振荡频率带来的影响，本设计在振荡器内部集成了一个线性稳压器。此线性稳压器一方面给振荡器电路提供电源 V_{DD} （在 SoC 系统中，其他模块的电源亦可由此线性稳压器提供），另一方面，该线性稳压器内部带隙电压源产生的基准电压 V_{REF} 为温度补偿电路所需的基准电压提供了来源。

4 系统仿真结果

在 TSMC 0.18 μm CMOS 工艺下对本文设计的环形振荡器进行了仿真验证。

未进行温度补偿时，由于晶体管的载流子迁移率、栅氧化层电容、阈值电压等都会受温度影响，环形振荡器的频率变化是比较大的。在 -40 ~125 范围内对其进行了仿真，结果如图 11 无温度补偿曲线所示。可以看到，振荡频率变化范围大于 4MHz。进行温度补偿后，振荡器的仿真结果如图 11 温度补偿曲线所示，测得其温度系数为 40ppm/，最大值、最小值和中间值的相对误差为 $\pm 0.33\%$ ，效果显著。

振荡器的振荡频率在未加如稳压器，电源电压变化 $\pm 10\%$ （1.62V~1.98V）时的仿真扫描曲线和加上稳压器后，外部电源电压变化 $\pm 10\%$ （3V~3.6V）时的振荡频率仿真扫描曲线（室温下）均绘制于图 12。可以看到，稳压器对电源电压变化的抑制效果良好，测得其最大值、最小值和中间值的相对误差仅为 $\pm 0.012\%$ 。

表 1 对本文设计的高精度振荡器和文献[1~6]提到的振荡器进行了总结比较。可以看出，相比较其他振荡器，本文所设计的环形振荡器在较宽的温度范围内（-40 ~125）均有着较佳的性能

（温度系数：
40ppm/，温度相对误差： $\pm 0.33\%$ ，电压相对误差： $\pm 0.012\%$ ），完全适用于常规数字系统的要求（USB1.0, 2.0：500ppm；Firewire：100ppm；Ethernet：100ppm；PCI Express：300ppm^[12]）。

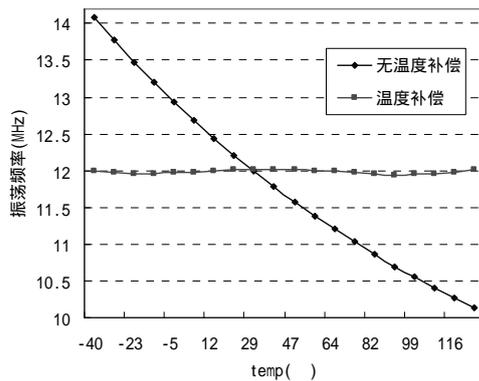


图 11 未进行温度补偿和温度补偿后频率随温度变化的关系

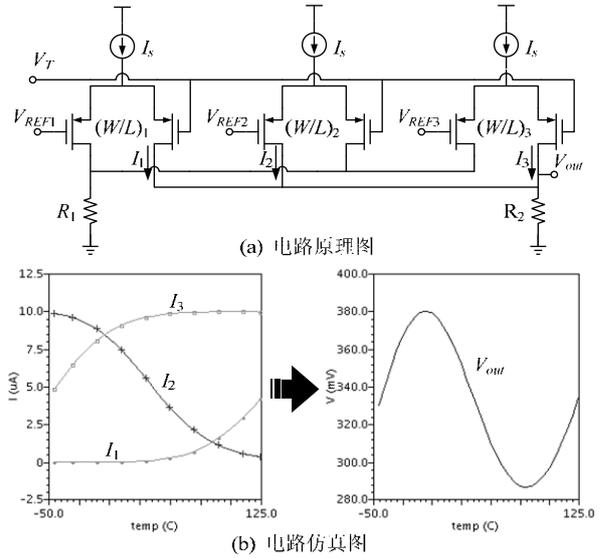


图 9 电压 V_{out} 的产生

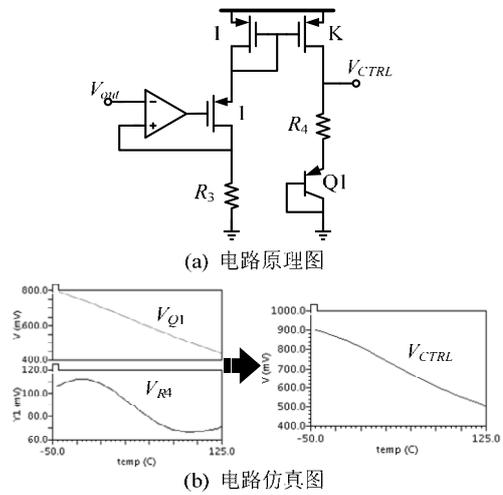


图 10 控制电压 V_{CTRL} 的产生

和较大的电压变化范围内（3V~3.6V）

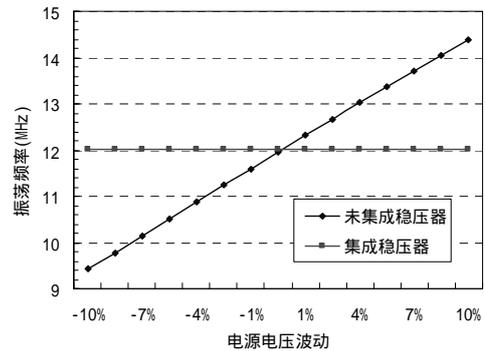


图 12 未集成稳压器和集成稳压器后的频率随电源电压变化的关系

5 结论

本文基于 TSMC 0.18 μm CMOS 工艺,设计了一种采用高阶温度补偿方案的时钟信号产生器电路,在 -40 ~125 范围内,振荡频率能够达到

40ppm/, 相对误差仅为 $\pm 0.33\%$ 。片内集成的稳压器使得振荡频率有较好的电压系数,在电源电压变化 $\pm 10\%$ 时,振荡频率的相对误差仅为 $\pm 0.012\%$ 。该时钟振荡器无需片外晶振,大大降低了系统的成本,提高系统的集成度,适用于片上系统 SoC 或者专用集成电路 ASIC 等常规数字系统。

表 1 时钟振荡器总结比较

文献	频率 (Hz)	工艺	电压相对误差		温度相对误差 (温度系数)	
本文	12M	0.18 μm	$\pm 0.012\%$	@3~3.6V	$\pm 0.33\%$ (40ppm/)	@-40~125
[1]	7M	0.25 μm	$\pm 0.15\%$	@2.4~2.75V	$\pm 0.78\%$ (NA.)	@-40~125
[2]	6M	65nm	NA.		NA. (86ppm/)	@0~100
[3]	130M	0.18 μm	$\pm 5.40\%$	@1.62~1.98V	$\pm 4.99\%$ (NA.)	@0~100
[4]*	30M	0.35 μm	$\pm 2.4\%$	@1.8~3V	$\pm 0.60\%$ (90ppm/)	@-20~100
[5]*	11.6M	0.5 μm	$\pm 0.8\%$	@3~5.5V	$\pm 2.50\%$ (NA.)	@-40~125
[6]*	10M	0.18 μm	$\pm 0.05\%$	@1.2~3V	$\pm 0.40\%$ (NA.)	@-20~100

注:带*为测试结果,不带*为仿真结果

参考文献:

- [1] Krishnakumar Sundaresan, Phillip E Allen, Farrokh Ayazi. Process and Temperature Compensation in a 7-MHz CMOS Clock Oscillator [J]. *IEEE J. Solid-State Circuits*, 2006, 41(2): 433-442.
- [2] Valentijn De Smedt, Pieter De Wit, Wim Vereecken, *et al.* A 66 uW 86 ppm/ Fully-Integrated 6 MHz Wienbridge Oscillator With a 172 dB Phase Noise FOM [J]. *IEEE J. Solid-State Circuits*, 2009, 44(7): 1990-2001.
- [3] Chao-Fang Tsai, Wan-Jing Li, Peng-Yu Chen, *et al.* On-Chip Reference Oscillators with Process, Supply Voltage and Temperature Compensation [A]. *International Symposium on Next-Generation Electronics (ISNE)* [C]. 2010. 108-111.
- [4] Ken Ueno, Tetsuya Asai, Yoshihito Amemiya. A 30 MHz 90 ppm/ Fully integrated Clock Reference Generator with Frequency locked Loop [A]. *ESSCIRC* [C]. 2009. 392-395.
- [5] A Vilas Boas, A Olmos. A temperature compensated digitally trimmable on-chip IC oscillator with low voltage inhibit capability [A]. *ISCAS* [C]. 2004. 501-504.
- [6] Junghyup Lee, SeongHwan ChoA. 10MHz 80uW 67 ppm/ CMOS Reference Clock Oscillator with a Temperature Compensated Feedback Loop in 0.18 μm CMOS [A]. *Symposium on VLSI Circuits Digest of Technical Papers* [C]. 2009. 226-227.
- [7] PER FINNSTAM, MIKAEL SÖDERLUND. Design of CMOS ring oscillator [D]. Chalmers University of Technology, Göteborg, Sweden, 2005. 25.
- [8] John G Maneatis. Low-jitter process-independent DLL and PLL based on self-biased techniques [J]. *IEEE J. Solid-State Circuits*, 1996, 31(11): 1723-1732.
- [9] Joonsuk Lee, Beomsup Kim. A low-noise fast-lock phase-locked loop with adaptive bandwidth control [J]. *IEEE J. Solid-State Circuits*, 2000, 35(8): 1137-1145.
- [10] 毕查德拉扎维. 模拟 CMOS 集成电路设计[M]. 西安: 西安交通大学出版社, 2003. 90-91.
- [11] Kenji Nemoto, Sagamihara. Approximate third-order function generator ,temperature compensation quartz oscillation circuit made by using the same , and temperature compensation method [P]. US 6584380B1, 2003.
- [12] IDT WHITE PAPER. Using Clock Generation Chips To Replace Crystals And Oscillators [Z]. 2006.

作者简介:李扶苏(1986-),男,厦门大学在读硕士,主要研究方向为集成电路设计。

Fully on-chip clock oscillator with higher-order temperature compensation

LI Fu-su, GUO Dong-hui

(Department of Electronic Engineer, Xiamen University, Xiamen 361005, China)

Abstract: A 12MHz clock oscillator without crystal suitable for SoC is designed in this paper in 0.18 μm CMOS process. It gets high stability by means of higher-order temperature compensation/regulator in the wide temperature range/voltage range. The simulation results show that the temperature coefficient is just 40ppm/ across a temperature range of -40 ~125 and the relative error is $\pm 0.012\%$ for a supply voltage range of 3V~3.6V.

Key words: CMOS; ring oscillator; crystal-free; higher-order temperature compensation