

GAT 实现高频率与高基区 穿通电压兼容特性分析^{*}

庄宝煌 黄美纯 朱梓忠 李开航

(厦门大学物理学系, 361005)

19990430 收稿, 19991014 收改稿

摘要: 通过作者最近建立的关于 GAT 器件集电结耗尽层电位分布和电场分布的二维解析模型, 定量研究了 GAT 的基区穿通电压 V_{PI} , 并且解释了该器件实现高频率与高电压兼容的实验结果。

关键词: 功率器件; 联栅晶体管; 基区穿通电压; 兼容性

中图分类号: TN323.4 **文献标识码:** A **文章编号:** 1000-3819(2000)02-0190-05

An Analysis of GAT's Compatibility Between High Frequency and High Base Region Punchthrough Voltage

Zhuang Baohuang Huang Meichun Zhu Zizhong Li Kaihang

(Dept. of Phys., Xiamen Univ., 361005, CHN)

Abstract: By the aid of the two-dimensional analytical model of the electric potential and field distribution in GAT's collector depletion space in a cut-off state which was established by the writers lately, the GAT's base region punchthrough voltage V_{PI} was investigated quantitatively, and the experimental results which concluded that the GATs can realize the compatibility between high frequency and high voltage were explained.

Key words: power device; GAT; base region punchthrough; compatibility

EEACC: 2560F

1 GAT 栅屏蔽效应二维解析模型简介

H. Kondo 提出了一种称为 GAT (Gate associated transistor) 的晶体管^[1]。目前国内已有对 GAT 的研制报告^{[2]**}。然而, 由于至今关于 GAT 的理论都采用一维分析或者定性分析, 为

* 本文得到国家自然科学基金(No. 69896260-06)和国家高技术研究发展计划(863-715-010)的资助

** 陈启秀, 新型 GAT 高压、高速、低饱和压降功率开关晶体管研制报告, 浙江大学, 1984 年 12 月

了深刻理解 GAT 的工作机理并为今后提供定量优化设计 GAT 创造条件, 本文将在《GAT 栅屏蔽效应二维解析模型》^[3]的基础上分析 GAT 的基区穿通特性并且定量解释该器件实现高频率与高基区穿通电压兼容的实验结果。

GAT 的结构横断面见图 1。当集电结反偏电压 V_{cb} 大于夹断电压 V_p 时, 集电区耗尽层夹断^[1]。其中

$$V_p = \frac{q \cdot N_c^- \cdot D^2}{2 \cdot \epsilon} \quad (1)$$

夹断后 GAT 集电区耗尽层近似为“凸”字形, 选取平面直角坐标示如图 2。则由文献[3]得矩形区域 ABC₁D₁ 的电位分布和电场分布为式(2.1)、式(2.2)。

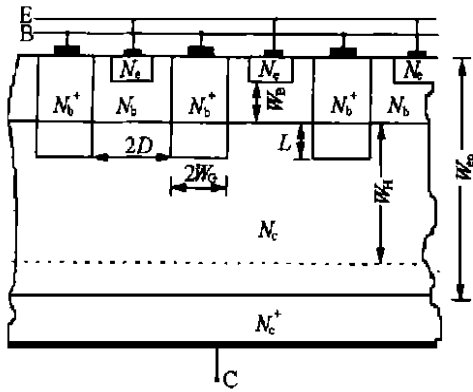


图 1 条型结构 GAT

Fig. 1 The GAT with strip structure

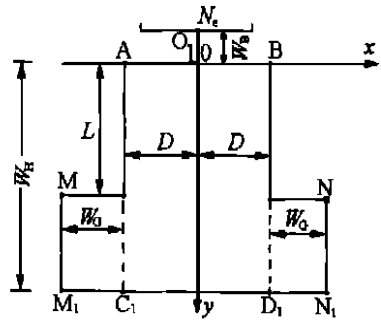


图 2 “凸”字形 GAT 集电结耗尽层

Fig. 2 The convex shape of GAT's collector depletion space

$$\Phi(x, y) = V_{cb} \left[-\frac{y^2}{W_c^2} + \frac{y}{W_H} \left(1 + \frac{W_H^2}{W_c^2} \right) + \sum_{n=1}^{\infty} a_n \frac{\text{ch} \frac{n\pi x}{W_H}}{\text{ch} \frac{n\pi D}{W_H}} \sin \frac{n\pi y}{W_H} \right] \quad (-D \leq x \leq D, 0 \leq y \leq W_H) \quad (2.1)$$

$$E(x, y) = -\hat{x}E_{oc} \sum_{n=1}^{\infty} \left[a_n \cdot \frac{n\pi}{2} \cdot \frac{W_c}{W_H} \cdot \frac{\text{sh} \frac{n\pi x}{W_H}}{\text{ch} \frac{n\pi D}{W_H}} \cdot \sin \frac{n\pi y}{W_H} \right] - \hat{y}E_{oc} \left(\frac{W_c^2 + W_H^2}{2W_c W_H} - \frac{y}{W_c} \right) - \hat{y}E_{oc} \sum_{n=1}^{\infty} \left[a_n \cdot \frac{n\pi}{2} \cdot \frac{W_c}{W_H} \cdot \frac{\text{ch} \frac{n\pi x}{W_H}}{\text{ch} \frac{n\pi D}{W_H}} \cdot \cos \frac{n\pi y}{W_H} \right] \quad (-D \leq x \leq D, 0 \leq y \leq W_H) \quad (2.2)$$

图 1 中, L 为浓基区 P^+ 阱突入集电区的深度, $2 \cdot D$ 为两相邻单元阱之间的间距, $2 \cdot W_c$ 为阱宽, W_H 为集电区耗尽层厚度, W_{ep} 为外延层厚度。 $N_e, N_b^-, N_b^+, N_c^-, N_c^+$ 分别为发射区、淡基区、浓基区、外延层以及衬底的掺杂浓度。分别满足 $N_e > N_b^-, N_b^+ > N_b^- > N_c^-, N_c^+ > N_c^-$ 。工艺上数量级一般选取 $N_c^- \sim 10^{14} \text{ cm}^{-3}, N_b^- \sim 10^{17} \text{ cm}^{-3}, N_b^+ \sim 10^{19} \text{ cm}^{-3}, N_e \sim 10^{20} \text{ cm}^{-3}, N_c^+ \sim 10^{20} \text{ cm}^{-3}$ 。式中的 W_c, L, E_{oc} 及无量纲系数 a_n 分别为

$$W_c = \frac{\sqrt{2\epsilon V_{cb}}}{qN_c^-} \tag{3}$$

$$E_{oc} = \frac{2V_{cb}}{W_c} = \frac{2qN_c^- V_{cb}}{\epsilon} \tag{4}$$

$$a_n = \frac{-4}{(n\pi)^3} \left\{ \frac{W_H^2}{W_c^2} + (-1)^n \left[\frac{W_H^2}{(W_H - L)^2} - \frac{W_H^2}{W_c^2} \right] \right\} + \frac{4}{(n\pi)^3} \cdot \frac{W_H^2}{(W_H - L)^2} \cos \frac{n\pi L}{W_H} - \frac{4}{(n\pi)^2} \cdot \frac{W_H}{W_H - L} \sin \frac{n\pi L}{W_H} \tag{5}$$

由电场边界条件可得

$$\sum_{n=1} a_n n \pi (-1)^n \operatorname{ch}(n\pi D / W_H) = \frac{W_H^2 - W_c^2}{W_c^2} \tag{6}$$

式中 W_c, E_{oc} 分别为相同工艺设计及反偏电压 V_{cb} 下 GAT 所对应的常规器件 BJT 的集电区耗尽层厚度和一维集电结最大电场的绝对值^[3]。 \hat{x}, \hat{y} 分别为 x, y 方向的单位矢量。式(5)和式(6)可确定常量 W_H 和 $a_n (n = 1, 2, 3, \dots)$ 。

2 GAT 的基区穿通电压 V_{PI} 及其频率与电压兼容特性定量分析

2.1 GAT 淡基区侧空间电荷区宽度 x_{BC} 和 BJT 基区侧空间电荷区宽度 x_{BCO}

如图 2 所示, 当 GAT 集电结反偏电压 $V_{cb} (V_{cb} = V_p)$ 时, OO_1 为 GAT 集电结淡基区侧的空间电荷区宽度 x_{BC} , 电荷密度 $\rho(0, y) = -qN_b^-$, 点 'O' 的电场为 $E(0, 0)$, 点 'O₁' 的电场等于零 (空间电荷区边界条件)。按照常规 BJT 器件的一维近似理论^[4], OO_1 上的电场 $E(0, y) (-x_{BC} < y < 0)$ 满足式(7)、式(8)。

$$\frac{dE(0, y)}{dy} = \frac{\rho(0, y)}{\epsilon} = -\frac{qN_b^-}{\epsilon} \quad (0 > y > -x_{BC}) \tag{7}$$

$$\text{又有边界条件, } E(0, -x_{BC}) = 0 \tag{8}$$

由式(7)和(8)解得

$$E(0, y) = -\frac{qN_b^-}{\epsilon} (y + x_{BC}) \quad (-x_{BC} < y < 0) \tag{9}$$

$$\text{由式(9)有} \quad x_{BC} = -\frac{\epsilon}{qN_b^-} E(0, 0) \tag{10.1}$$

$$\text{这里, } E(0, 0) \text{ 由上述一维理论给出, } E(0, 0) = [\hat{y}, E(0, 0)] \tag{10.2}$$

由式(2.2)有

$$E(0, 0) = -\hat{y} E_{oc} \frac{W_c}{2W_H} \left[\frac{W_c^2 + W_H^2}{W_c^2} + \sum_{n=1} \frac{a_n n \pi}{\operatorname{ch}(n\pi D / W_H)} \right] \tag{11}$$

显然有恒等式

$$\sum_{n=1} \frac{a_n n \pi (-1)^n}{\operatorname{ch}(n\pi D / W_H)} + \sum_{n=1} \frac{a_n n \pi}{\operatorname{ch}(n\pi D / W_H)} = \sum_{k=1} \frac{a_{2k} \cdot 4k \pi}{\operatorname{ch}(2k\pi D / W_H)} \tag{12}$$

由式(6)代入(12)得

$$\sum_{n=1} \frac{a_n n \pi}{\operatorname{ch}(n \pi D / W_H)} - \frac{W_H^2 - W_c^2}{W_c^2} + \sum_{k=1} \frac{a_{2k} \cdot 4k \pi}{\operatorname{ch}(2k \pi D / W_H)} \quad (13)$$

又以式(13)代入(11), 有

$$E(0, 0) = - \hat{y} E_{oc} \frac{W_c}{W_H} \left[1 + \sum_{k=1} \frac{a_{2k} \cdot 2k \pi}{\operatorname{ch}(2k \pi D / W_H)} \right] \quad (14)$$

令 $\mu_s = - E(0, 0) / E_{oc}$, 由式(10.1)、(10.2)、(14) 有 $x_{BC} = \epsilon_s / (qN_b^-) E_{oc} \mu_s$ (15.1)

这里 μ_s 是 GAT 的栅屏蔽效应因子^[5], $\mu_s = \frac{W_c}{W_H} \left[1 + \sum_{k=1} \frac{a_{2k} \cdot 2k \pi}{\operatorname{ch}(2k \pi D / W_H)} \right]$ (15.2)

由式(5)有

$$a_{2k} = - \frac{1}{(k \pi)^3} \cdot \frac{W_H^2}{(W_H - L)^2} \sin^2 \frac{k \pi L}{W_H} - \frac{1}{(k \pi)^2} \cdot \frac{W_H}{W_H - L} \sin \frac{2k \pi L}{W_H} \quad (16)$$

特别地, 当 $L=0$ 时, 由式(16)有, $a_{2k}=0 (k=1, 2, 3, \dots)$, 此时 $W_H = W_c$, GAT 自然地退化为常规 BJT, 此时由式(15.1)和(15.2)有 $x_{BC0} = [\epsilon_s / (qN_b^-)] E_{oc}$ (17)

x_{BC0} 即为在相同的反偏电压 V_{cb} 下 GAT 所对应的 BJT 之集电结基区侧空间电荷区宽度。

2.2 GAT、BJT 分别的基区穿通电压 V_{PI} , V_{PI0} 及其分别与基区宽度 W_B , W_{B0} 的关系

GAT 正常工作时, 由于发射结正偏, 集电结反偏, 从而有 $x_{BC} \gg x_{BE}$ (18)

这里, x_{BE} 为发射结基区侧空间电荷区宽度。假设 GAT 设计上使基区穿通在雪崩击穿之前发生, W_B , W_{B0} 分别为 GAT 和 BJT 的基区宽度。即有, $W_B = x_{BE} + x_{BC} \Big|_{V_{cb}=V_{PI}}$ (19)

由式(18)有 $W_B = x_{BC} \Big|_{V_{cb}=V_{PI}}$ (20.1)

由式(15.1)、(15.2)、(16)、(20.1)有 $W_B = [\epsilon_s / (qN_b^-)] (E_{oc} \mu_s) \Big|_{V_{cb}=V_{PI}}$ (20.2)

特别地, 当 $L=0$ 时, GAT 退化为常规 BJT, $\mu_s = 1$, 由式(20.2)有

$W_{B0} = \epsilon_s / (qN_b^-) E_{oc} \Big|_{V_{cb}=V_{PI0}}$ (W_{B0} , V_{PI0} 分别为 BJT 的基区宽度和基区穿通电压) (20.3)

式(20.2)和(20.3)给出了 GAT 和 BJT 的基区穿通电压 V_{PI} , V_{PI0} 与其结构和工艺参数之间的关系。

2.3 GAT 的“频率与电压兼容特性”定量分析

假设 GAT 和 BJT 的工艺参数 (N_e , N_b^- , N_c^- , N_c^+ 等) 相同, 结构参数 (W_B , W_{B0} 等) 可以不同, 因此它们的基区穿通电压不一样。下面对于 μ_s 取零级近似情形进行详细研究。

μ_s 取零级近似并近似取 $W_H = W_c + L$, 由式(15.2)有 $\mu_s = W_c / (W_c + L)$ (21)

由式(20.2)两边分别除以式(20.3)两边并利用式(21)有

$$\frac{W_B}{W_{B0}} = \frac{[E_{oc} W_c / (W_c + L)] \Big|_{V_{cb}=V_{PI}}}{E_{oc} \Big|_{V_{cb}=V_{PI0}}} \quad (22)$$

将式(3)、(4)代入式(22)并利用式(20.3)整理得

$$\frac{W_B}{W_{B0}} = \frac{V_{PI} / V_{PI0}}{1 + \frac{L}{W_{B0}} \cdot \frac{N_c^-}{N_b^-} \cdot \frac{V_{PI0} / V_{PI}}{}} \quad (23)$$

这里,由式(20.3)有

$$V_{PI0} = \frac{q(N_b^-)^2}{2\epsilon_s N_c^-} W_{B0}^2 \quad (24)$$

定义兼容因子 C 为

$$C = \frac{L}{W_{B0}} \cdot \frac{N_c^-}{N_b^-}, \text{ 则 } \frac{W_B}{W_{B0}} = \frac{\sqrt{V_{PI}/V_{PI0}}}{1+C} = \frac{\sqrt{V_{PI}/V_{PI0}}}{C + \sqrt{V_{PI}/V_{PI0}}} \quad (25.1)$$

解方程(25.1)(取正根)得

$$\frac{V_{PI}}{V_{PI0}} = \frac{1}{2} \left[\frac{W_B}{W_{B0}} + \sqrt{\frac{W_B^2}{W_{B0}^2} + 4 \cdot C \cdot \frac{W_B}{W_{B0}}} \right] \quad (25.2)$$

1) 当 $V_{PI} = V_{PI0}$ 时,由式(25.1)有 $\frac{W_B}{W_{B0}} = \frac{1}{C+1} < 1, W_B < W_{B0}$, 即如果两种器件的穿通电压设计得相等,则 GAT 的基区宽度可设计得比 BJT 的基区宽度小,从而其特征频率 f_T 可设计得比 BJT 的特征频率 f_{T0} 高^[4]。

2) 当 $W_B = W_{B0}$ 时,由式(25.2)有 $\frac{V_{PI}}{V_{PI0}} = \frac{1}{2}(1 + \sqrt{1+4C}) > 1$, 即如果两种器件的基区宽度和(或)特征频率 f_T 设计得相等,则 GAT 的穿通电压可设计得比 BJT 的高。

3) 当 $\frac{1}{1+C} < \frac{W_B}{W_{B0}} < 1$ 时,由式(25.2)有 $1 < \frac{V_{PI}}{V_{PI0}} < \frac{1}{2}(1 + \sqrt{1+4C})$, 由此可见, GAT 可以使“ $W_B < W_{B0}$ ”(或“ $f_T > f_{T0}$ ”)和“ $V_{PI} > V_{PI0}$ ”同时存在,这就是所谓的 GAT 的“频率与电压兼容特性”(“ f_T, f_{T0} ”分别是 GAT、BJT 的特征频率)

严格计算表明,对于 $0 < L < D$ 这一工艺范围采取式(21)这种“零级近似”是合理的。必须指出,当兼容因子 C 增大时, GAT 的“频率与电压兼容特性”越来越显著,所以工程上设计 GAT 时应该在满足击穿电压和电流特性的前提下尽量增大兼容因子 C 。

总之,文献[1]、[2]、②中实验所得出的结论,即“GAT 工艺上能实现高频率与高电压的兼容”在本文中得到了相当满意的定量解释。

参 考 文 献

- 1 Kondo H, Yukimoto Y. A new bipolar transistor—GAT. *IEEE Trans*, ED, 1980; 27 (2): 373 ~ 379
- 2 邹德恕, 亢宝位, 杜金玉等. 一种优化设计的高频高压电力半导体器件. *半导体技术*, 1996; 21 (6): 29 ~ 32
- 3 庄宝煌, 黄美纯, 朱梓忠等. GAT 栅屏蔽效应二维解析模型. *固体电子学研究与发展*, 2000; 20(1): 53 ~ 59
- 4 浙江大学半导体器件教研室. *晶体管原理*, 国防工业出版社, 1980



庄宝煌 (Zhuang Baohuang) 男, 1963 年生, 厦门大学博士生, 1989 年浙江大学硕士毕业, 主要从事半导体物理与器件物理研究。

黄美纯 (Huang Meichun) 男, 1937 年生, 厦门大学教授, 博士生导师, 主要从事半导体物理与器件物理以及凝聚态物理领域的研究。

朱梓忠 (Zhu Zizhong) 男, 1963 年生, 博士后, 厦门大学副教授, 主要从事半导体物理与器件物理以及凝聚态物理领域的研究。