

利用 C50 DSK 实现视频图像的采集

刘智辉, 许 茹

(厦门大学电子工程系, 福建 厦门 361005)

摘要: 介绍了 C50 DSK 的基本框架, 利用它构建 320×200 大小的视频图像采集系统, 详细说明了 C50 与高速 ADC TLC5510 和慢速 SRAM TC551001 的接口技术, 从中了解 DSP 与 ADC 和存储器的接口方法以及 C50 DSK 软硬件的使用

关键词: 数据采集; 视频图像; DSK; DSP; ADC

中图分类号: TP 752.1

文献标识码: A

1 C50 DSK 简介

DSP 初学者套件 DSK (DSP Starter Kit) 是初学者学习 DSP 开发的工具, 用户不仅可以在 DSK 板上练习编程, 也可以利用它来构建自己的应用系统 C50 DSK 提供了: (1) 一片 C50

DSP, 可全速运行用户程序, 它采用哈佛结构, 对数据、程序、I/O 口都有 $64K \times 16\text{bit}$ 空间的访问能力, 对数据空间还能访 $32K \times 16\text{bit}$ 的全局数据带高速串口和时分复用 (TDM) 串口各一, 一个定时器等外设采用流水线的指令执行方式, 机器周期为 50ns (2) 14 位串行模拟数字接口 TLC32040A IC (Analog Interface Circuit), 提供语音质量的 A/D 和 D/A 转换功能

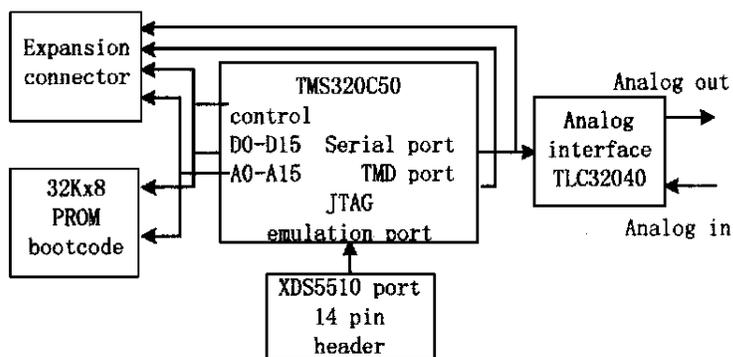


图 1 C50 DSK 板框图

Fig 1 C50 DSK board diagram

(3) 扩展总线, 引出 C50 的几乎所有引脚, 用户可以用来扩展自己的应用系统 (4) XDS510 仿真接头 (5) $32K\text{-byte}$ PROM 存放核心程序供引导载入 (6) RS232 串行口与计算机通讯

收稿日期: 1999-09-16

作者简介: 刘智辉 (1975-), 男, 硕士生

DSK 软件; 由汇编器 DSK5A . EXE 调试器 DSK5D . EXE 和 DSK5L . EXE 等组成 软硬件具体使用可见参考文献[1~ 3]

2 系统描述

本系统相对于传统的视频采集系统电路上和控制上更简单准确, 采集的图像大小可由编程指定, 系统方框图如图 2 所示

由 CCD 摄像头获得的视频图像模拟信号, 经过视频运放 LM 318 后, 分成两路, 一路送抗混迭滤波器再送 ADC TLC5510 以数字化 数字化了的视频信号直接存入扩展的 RAM TC551001。另一路送 LM 1881 进行行场同步分离, 分离出的场同步信号作为 C50 的 /NT1 的触发信号, 触发一场采集的开始, 分离出的行同步信号实际上是复合同步信号, 它作为 C50 /NT3 的触发信号, 触发一行的采集 当采完一帧图像后, C50 利用 /NT4, 在计算机 EPP 口送出的 /WRITE 脉冲的触发下, 把图像数据送到数据锁存器, 经 EPP 口送入计算机 其中数据锁存器和控制寄存器是扩展的 8 位并行 I/O 口。系统的关键是 ADC 和存储器与 C50 的接口, 下面加以说明

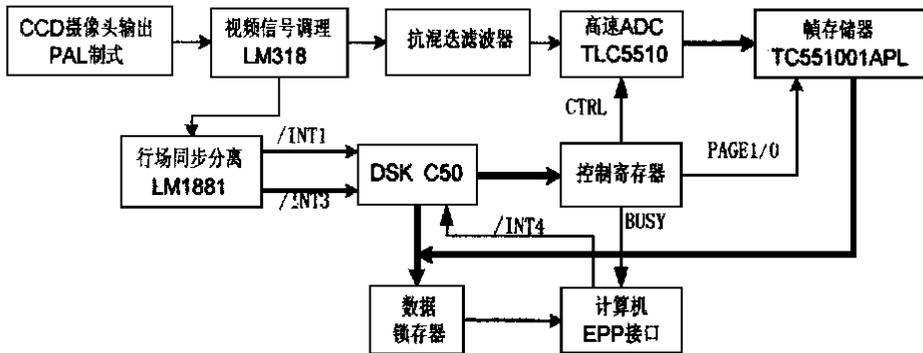


图 2 系统方框图

Fig 2 System structure diagram

3 ADC 和存储器与 C50 的接口

ADC 和存储器与 C50 的接口由图 3 的电路图所示 由于要求能够采集 $320 * 200$ 大小的图像, 而行扫描正程的时间为 $52.8 \mu s$, 每点的转换时间不得超过 $165 ns$ 图中采用的 ADC TLC5510 是 TI 提供的 8 位半闪烁型高速 A/D 转换器, 5V 供电, 每秒最高采样 20M 点 时序见图 4

TLC5510 是两步完成转换的流水线 ADC, 内部有一个高 4 位比较器, 两个低 4 位比较器 A 和 B, CLK1 的下降沿, N 点被采样到高 4 位比较器和低 4 位比较器 A, 并在 CLK2 的上升沿完成高 4 位的转换, 根据高 4 位的值, 在 CLK2 的上升沿还同时产生低 4 位比较器 A 的参考电压, 然后在 CLK3 的上升沿, 完成低 4 位的转换, 再过 1 个时钟, 即 CLK4 的上升沿高 4 位和低 4 位数据被组合输出 这样从时刻 a 到 b, 经过 2.5 个时钟, 可以完成对 N 点的电压的数字化 N+1 点在 CLK2 的下降沿被采样, CLK3 的上升沿完成高 4 位的转换, 通过低 4 位比较器 B, 在 CLK4 的上升沿完成低 4 位的转换, 并在 CLK5 的上升沿输出 N+1 点的转换结果

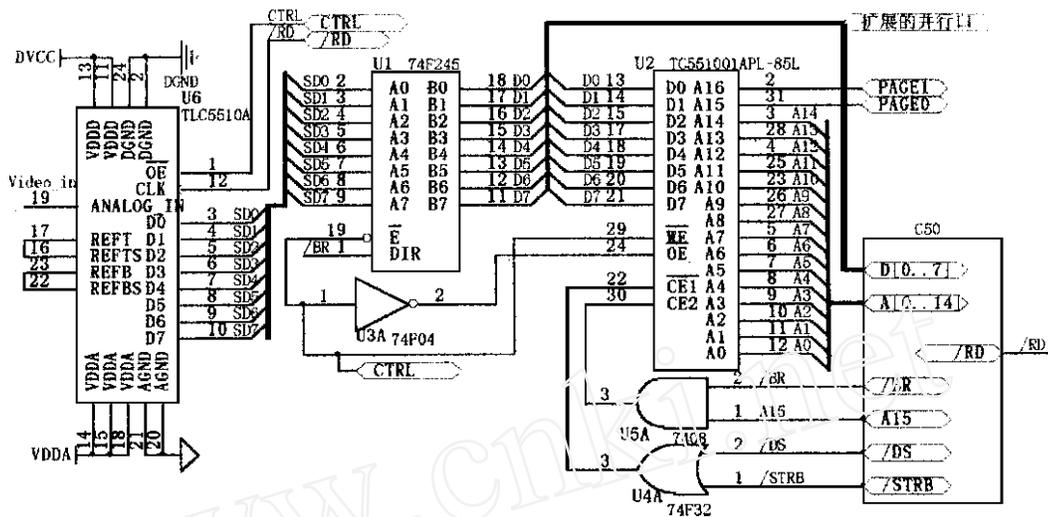


图 3 ADC 和存储器与 C50 的接口

Fig 3 Interface of ADC and RAM with C50

TLC5510 在电路上轮流使用低 4 位比较器 A 和 B, 并保证前一点的高 4 位在输出前不被后来的点的高 4 位覆盖 这样虽然每一个点的转换要 2.5 个时钟, 一旦转换流水线启动, 每个时钟的上升沿都有一个点转换输出 在图 4 中 $t_d(S)$ 为数据输出延迟时间, 因此只要提供的时钟频率不小于 6 MHz 就可以采集 320 * 200 大小的图象 图 3 TLC5510 的时钟由 C50 的 /RD 脚提供, C50 读 RAM 需要一个时钟周期即需要 50 ns, 考虑到所采用的存储器 TC551001 的最大访问时间为 85 ns, 需要插入两个等待状态, 总耗时间为 150 ns 由于连续从 RAM 读取数据时, /RD 都是在 C50 的时钟 CLKOUT1 的上升沿变低, 保持了指定的等待状态数(由对软件等待时钟发生器编程产生)的低电平后, 在下一个 CLKOUT1 的下降沿又回到高电平, 因此理论上完全能为 ADC 提供 6 MHz 以上的时钟 我们在软件编程时利用重复执行 LACC * + 指令的方法实现了上述 ADC 采样时钟的产生 TLC5510 由其内部的三个电阻串联, 在 REFT 和 REFB 两端产生 2 V 的参考电压

C50 带有 10K-byte 的片内 RAM, 用来载入和运行用户的程序和数据存储, DSK 保留了一些数据 RAM 空间, 片外数据空间只能在 2C00H ~ 0FFFFH 不到 64 K, 为方便地址切换, 采用存储页扩展来扩展外部 RAM, 所用的

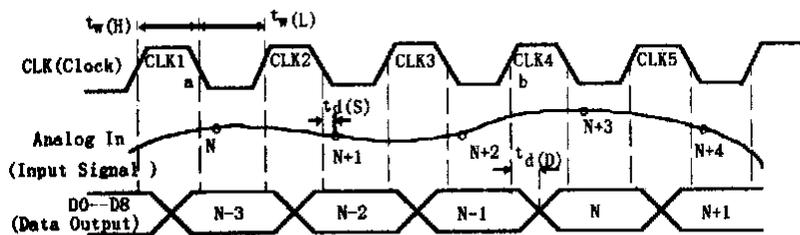


图 4 ADC TLC551 的转换时序图

Fig 4 Convert timing of ADC TLC55101

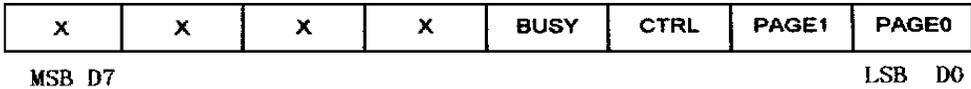


图 5 8 位扩展并行口的控制位

Fig 5 Control bits of 8-bit extended parallel port

RAM 容量为 128 K 字节, 把它分为 4 页, 页面由 PAGE0 和 PAGE1 来选择, 每一页 0~ 32 K 的数据地址空间映射到 C50 的 32 K~ 64 K 数据空间, 也就是当 C50 的 A15 为 1 时选中 TC551001。值得注意的是当进入 DSK 的调试界面时, 计算机串口先复位 C50, 引导程序读取 PROM 中的核心程序数据, 由于 PROM 是被当成全局数据存储来访问的, 因此读访问时 A15 也为 1。若 TC551001 的片选 CE2 只由 A15=1 来选通, 必然会产生数据混乱, 不能正常进入调试界面。注意到当 PROM 被选中时, /BR 脚处于低电平, 故让 /BR 信号参与译码, 可以使得在读 PROM 时扩展的 RAM 不被选中, 而此时 74F245 的 DIR 脚为低, 即使它被选中, 数据的传输方向为 B→A, 也不会造成总线冲突, 因此核心程序能正常载入。

CTRL 是扩展的控制寄存器的一位控制位, 其格式如图 5。视频数字化时, CTRL 为 0, 选中 74F245, 并使 TC551001 处于写状态, ADC TLC5510 输出允许。当一帧图象采集完后, C50 置 BUSY 为 0, 通知计算机一帧采集完, 同时置 CTRL 为 1, TC551001 为读状态, ADC TLC5510 和 74F245 输出为高阻态, 使得 C50 能正确读取 RAM 中采集的图象数据, 并送到扩展的并口, 供计算机读入。控制寄存器和数据锁存器以及计算机 EPP 接口不再赘述。

4 软件设计

软件的流程图如图 6 所示。采集的关键是要保证每行的数字化时间基准点是一样的, 我们采用行同步信号来触发中断 /INT3, 在 /INT3 中断中, 采用软件延时, 去行消隐, C50 的时钟是很稳定的, 因此每行的数字化时间基准点是一致的。

5 结束语

DSK 板为初学者提供了学习 DSP 的好条件, 但 DSK 也较多地占用 C50 的资源, 如全局数据存储空间、中断 2、C50 的 /BD 和 XF 用来扩展串口与计算机通讯。DSP 作为高速器件, 在

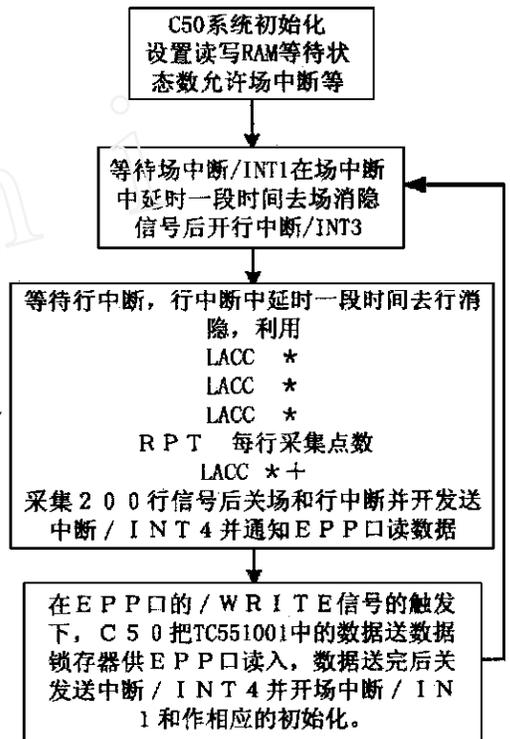


图 6 程序流程图

Fig 6 Program flow chart

与外部设备接口时更要注意时序和速度上的配合,软件上如何利用DSP的高速指令,发挥DSP的高速性和强大的运算能力,注意避免流水线冲突等等这些都是我们利用DSP设计系统和编写软件应该注意的。当用户用DSK开发好自己的系统后,经过少量改动,就可以构成脱开DSK的DSP系统了,这样有利于降低成本,减小体积。

参考文献:

- [1] TM S320C5x DSP Starter Kit User's Guide[S], Custom Printing Company Owensville Missouri U. S. A., 1996
- [2] TM S320C5x User's Guide[S]. Custom Printing, Owensville Missouri U. S. A., 1997.
- [3] 许俊. 利用高速DSP芯片实现水下视频图像的采集、压缩和传输[D]. 厦门: 厦门大学电子工程系, 1998

Video Image Acquisition Using C50 DSK Board

LU Zhi-hui, XU Ru

(Dept. of Elect. Eng., Xiamen Univ., Xiamen 361005, China)

Abstract: C50 DSK board is applied to collect video image in size of 320 by 200 pixels. The interface of C50 between high-speed ADC TLC5510 and low-speed SRAM TC551001 is discussed in details so as to provide fundamental method of interfacing DSP with ADCs and SRAM. Also introduced are architecture of C50 DSK board and its usage.

Key words: data acquisition; video image; DSP (Digital Signal Processor); DSK (DSP Starter Kit); ADC (Analog-to-Digital Converter)