

UNIVERSITÉ DE GRENOBLE

**THÈSE**

Pour obtenir le grade de

**DOCTEUR DE L'UNIVERSITÉ DE GRENOBLE**

Spécialité : **Génie électrique**

Arrêté ministériel : 7 août 2006

Présentée par

**Thanh Hai PHUNG**

Thèse dirigée par **Jean-Christophe CREBIER** et

codirigée par **Yves LEMBEYE**

préparée au sein du **Laboratoire de Génie Electrique de Grenoble**

dans l'École Doctorale **Electronique, Electrotechnique,**

**Automatique & Traitement du signal**

**Conception d'un équilibreur de  
charge de batterie à base du  
réseau de micro-convertisseurs**

Thèse soutenue publiquement le « 20/12/2013 »,

devant le jury composé de :

**M. Bruno ALLARD**

Professeur à l'INSA de Lyon, Président et Rapporteur

**M. Emmanuel SARRAUTE**

Maître de conférence à l'INP Toulouse, Rapporteur

**M. Olivier ROSSETTO**

Maître de conférence à l'UJF, Examineur

**M. Xavier DE MONTGROS**

Président de l'ECOWAYS, Examineur

**M. Jean-Christophe CREBIER**

Directeur de Recherche au CNRS, Directeur de thèse

**M. Yves LEMBEYE**

Professeur à l'UIT1, Co-directeur de thèse





## Remerciements

Après ces trois années de thèse au G2Elab, je tiens à remercier un certain nombre de personnes qui m'ont aidé ou soutenu d'une manière ou d'une autre. Il est difficile de faire une liste exhaustive, alors ne vous vexez pas si vous n'êtes pas cité !

Tout d'abord, je voudrais remercier les équipes de direction du G2Elab qui m'ont accueilli et m'ont offert l'opportunité de faire cette thèse.

Avec tous mes sentiments, je remercie à Jean-Christophe CREBIER, mon directeur de thèse, qui m'avait déjà encadré depuis mon stage de Master 2. Pour lui, la recherche est un vrai plaisir et qui a su me communiquer cet état d'esprit essentiel. Son imagination débordante est une véritable source d'inspiration pour son activité de recherche, mais il est souvent difficile d'exploiter ses idées par simple manque de temps ! Je suis très heureux d'avoir eu l'honneur et la chance de travailler avec lui.

Je tiens aussi à remercier chaleureusement mon co-directeur de thèse, Yves LEMBEYE, qui m'a toujours été d'une aide précieuse. Ses idées et ses solutions intéressantes ont apporté des améliorations importantes pour mon travail de thèse. Merci Yves pour ton état d'esprit, ta disponibilité et ta gentillesse.

Je tiens à remercier Messieurs Emmanuel SARRAUTE et Bruno ALLARD pour avoir accepté d'être rapporteur de mon travail. Je vous remercie pour le temps que vous avez passé sur ce manuscrit et aussi pour les commentaires, les remarques constructives que vous avez portées à l'amélioration de celui-ci. Un grand merci à Bruno ALLARD qui m'a fait l'honneur d'être le président de mon jury.

Je remercie également Olivier ROSSETTO pour avoir d'accepté d'examiner mon manuscrit ainsi que pour ses questions et ses remarques lors de ma soutenance.

Je tiens à remercier en suite Xavier DE MONGROS d'avoir participé au jury en tant qu'invité industriel.

Je voudrais adresser mes remerciements à tout le personnel du CIME-Nanotech que j'ai eu l'occasion de côtoyer durant ces trois années de thèse, Alexandre CHAGOYA pour son aide particulière et qui était toujours présent dès que j'avais un problème sur logiciel Cadence,

Irène Pheng pour s'être occupé de réaliser les bondings quand j'en avais besoin, Robin Rolland pour sa grande implication dans la conception de la commande numérique.

Mes remerciements vont également au personnel technique du G2Elab qui m'a aidé dans mes travaux de tirage, Eric GENTIL et Jean BARBAROUX qui m'ont apporté leurs conseils.

Quant à mes collègues doctorants, je remercie premièrement à mon copain bulgarien Lyubomir KERACHEV avec qui j'ai partagé ma vie de thésard durant trois ans, je te remercie pour la gentillesse et les supports que tu m'as apportés...et particulièrement nos discussions quotidiennes qui ont formé les prémisses de notre amitié qui n'est pas prête de s'arrêter là...Je remercie à Alexandre COLLET pour ses aides dans l'utilisation du microcontrôleur ainsi que la réalisation du circuit PCB. Je remercie également à Trung Hieu TRINH et Fabien MESTRALLET pour plusieurs de discussion scientifique et le partage des expériences dans la conception et la mise en œuvre des convertisseurs d'électronique de puissance.

D'une manière plus générale, je remercie toutes les personnes du laboratoire ou d'ailleurs qui m'ont apporté leurs conseils ou leur aide au cours de ma thèse, que ce soit les doctorants ou les permanents.

Merci également au soutien du projet de l'ANR Emergence ProCD ANR- 12-EMMA-0029-01 au niveau du prototypage en fin de ma thèse.

Je remercie chaleureusement mes amis Vietnamiens AEEE de Grenoble et d'ailleurs : Hai-Van NGUYEN THI, Manh-Hung TRAN, Trung-Hieu TRINH, Kien LAI DAC, Ngoc-Minh NGUYEN, Quang-Phuong PHAM, Xuan-Hoa NGUYEN, Tung LE DUC, Hai BUI NGOC, Minh-Chau LE THI, The-Van NGUYEN, Thanh-Trung NGUYEN, Trung-Son NGUYEN, Van-Sang NGUYEN, Tinh-Minh LE-THI, Ngoc-Duc TO, Van-Linh NGUYEN, Thanh-Long LE, Van-Vinh LE, Nhat-Hoang TRAN LE ...; mes camarades de promotion K49 de l'Institut Polytechnique de Hanoï : Cong-Thanh VU, Tien-Phu HO, Trong-Trung LE, Hoang-Anh DANG, Ngoc-Anh NGUYEN, ... pour tous les moments agréables passés ensemble.

Enfin un merci particulier à ma grande famille pour m'avoir soutenu tout au long de ces années d'études en France.

Je voudrais terminer ces remerciements par la personne qui compte le plus pour moi, qui était toujours à mes côtés, m'a supporté et soutenu dans les moments difficiles, je veux bien évidemment parler de l'amour de ma vie, vo mong to : xxx.



# TABLE DES MATIERES

<b>TABLE DES MATIERES</b> .....	<b>1</b>
<b>Introduction générale</b> .....	<b>5</b>
<b>CHAPITRE I : Approche du R<math>\mu</math>C versus l'équilibrage des batteries</b> .....	<b>12</b>
<b>I.1. Contexte et objectif de travail</b> .....	<b>15</b>
<b>I.2. Etat de l'art de l'approche R<math>\mu</math>C / Cellule élémentaire (CE) en vue des applications modulaires</b> .....	<b>18</b>
I.2.1. Introduction .....	18
I.2.2. Etat de l'art des structures basées sur l'approche du R $\mu$ C .....	21
I.2.3. Travaux de recherche sur l'approche R $\mu$ C au G2elab .....	25
I.2.4. Fonctionnement du convertisseur élémentaire DAB .....	30
I.2.5. Conclusion .....	45
<b>I.3. Les batteries Lithium ion et les structures d'équilibreurs</b> .....	<b>46</b>
I.3.1. Les problèmes associés à la mise en série des batteries .....	46
I.3.2. Le BMS – les structures d'équilibrage actives .....	49
<b>I.4. Conclusion</b> .....	<b>63</b>
<b>CHAPITRE II : Conception de la structure et des stratégies d'équilibrage à base du R<math>\mu</math>C</b> . 66	
<b>II.1. Introduction</b> .....	<b>69</b>
<b>II.2. Choix des éléments de la structure d'équilibreur à base du R<math>\mu</math>C</b> .....	<b>69</b>
II.2.1. Organisation du flux de puissance dans l'équilibreur.....	69
II.2.2. Contrôle et commande de l'équilibreur – version discrète .....	72
<b>II.3. Mise en réseau et stratégies de pilotage de l'énergie</b> .....	<b>83</b>
II.3.1. Stratégies de redistribution de l'énergie par l'asservissement de tension .....	84
II.3.2. Stratégie d'asservissement du courant d'équilibrage .....	90
<b>II.4. Validation en circuit discret – résultats expérimentaux</b> .....	<b>97</b>
II.4.1. Commande à isolation capacitive – dynamique de réponse .....	97

II.4.2. Résultats expérimentaux.....	103
<b>II.5. Perspectives pour l'intégration des circuits de contrôle.....</b>	<b>112</b>
II.5.1. Intégration du circuit de mesure de tension .....	114
II.5.2. Intégration du circuit de mesure de courant.....	116
II.5.3. Intégration des éléments de commande .....	117
<b>II.6. Conclusion .....</b>	<b>118</b>
<b>CHAPITRE III : Conception et dimensionnement du système de contrôle intégré.....</b>	<b>120</b>
<b>III.1. Introduction.....</b>	<b>123</b>
<b>III.2. Technologie CMOS 0,35µm .....</b>	<b>125</b>
III.2.1. Caractéristiques de base de la technologie.....	125
III.2.2. Structure du TMOS .....	126
<b>III.3. Dimensionnement du système de mesure de tension .....</b>	<b>129</b>
III.3.1. Principe de fonctionnement de la structure de mesure.....	130
III.3.2. Dimensionnement de la structure de mesure.....	132
<b>III.4. Conception du circuit de gestion du découpage et de la mesure.....</b>	<b>142</b>
III.4.1. Générateur des impulsions de commande-oscillateur .....	143
III.4.2. Génération et gestion des commandes du convertisseur.....	148
III.4.3. Conception des amplificateurs opérationnels .....	158
<b>III.5. Structure de mesure du courant bidirectionnel.....</b>	<b>167</b>
<b>III.6. Elaboration du layout.....</b>	<b>171</b>
<b>III.7. Conclusion.....</b>	<b>176</b>
<b>CHAPITRE IV : Version intégrée de l'équilibreur - Perspectives.....</b>	<b>178</b>
<b>IV.1. Introduction.....</b>	<b>181</b>
<b>IV.2. Conception de la première version d'équilibreur complète .....</b>	<b>181</b>
IV.2.1. Convertisseur cellulaire DAB de l'équilibreur .....	182
<b>IV.3. Réalisation du convertisseur complet DAB .....</b>	<b>189</b>
IV.3.1. Circuit de mesure et de commande de l'équilibreur .....	189
IV.3.1. Réalisation de l'équilibreur complet.....	192

<b>IV.4. Perspectives de la deuxième version d'équilibreur .....</b>	<b>193</b>
<b>IV.5. Conclusions .....</b>	<b>194</b>
<i>Conclusions générales et perspectives .....</i>	<i>196</i>
<i>Références bibliographiques .....</i>	<i>203</i>





# **INTRODUCTION GENERALE**



Depuis ces dernières années, l'électronique de puissance a connu une forte évolution technologique. Après des activités de recherche longtemps axées sur les structures de conversion, l'optimisation des composants et les lois de commande, l'intégration est en train de renouveler les activités scientifiques et technologiques conduites dans les domaines de l'électronique de puissance. Avec l'émergence de marchés de masse liés aux domaines des véhicules à « énergie propre » tels que l'automobile hybride ou tout électrique, ou ceux consistant à tirer profits des sources renouvelables d'énergie électrique ainsi que des systèmes de stockage, l'électronique de puissance devient un acteur incontournable de la gestion et de la maîtrise de l'énergie. Vouée à intervenir dans tous les domaines énergétiques de notre société, un effort d'intégration est aujourd'hui en cours et consiste principalement à réduire les masses et volumes, simplifier la mise en œuvre et augmenter la fiabilité tout en réduisant les coûts de possession des équipements énergétiques via une électronique de puissance performante et adaptée aux diverses applications. Pourtant et compte tenue de la fonction même de l'électronique de puissance couvrant de larges plages de courants et de tensions, chaque nouvelle application remet en question la plupart des précédents design et tend à maintenir le processus de conception dans une situation "archaïque". En effet, la plupart du temps, nous disposons de composants performants, de systèmes de contrôle commande perfectionnés, de matériaux et d'environnements thermomécanique adaptés, tous ces éléments sont modélisés et simulés avec des outils performants, sans pour autant permettre de capitaliser ni même de réutiliser pleinement l'existant. Afin de franchir ces difficultés, la démarche du réseau de micro-convertisseurs ( $R_{\mu}C$ ) propose une nouvelle approche de conception des structures de conversion permettant de répondre de manière totalement flexible à n'importe quel cahier des charges. Cette approche repose sur l'association, en série et/ou en parallèle, d'un nombre plus ou moins important des micro-convertisseurs appelés cellules élémentaires (CE), permettant de répondre à tous types de cahiers des charges. Parmi les applications que l'approche  $R_{\mu}C$  vise, les plus exigeantes concernent les applications de conversion de l'énergie non conventionnelles pour lesquelles de hauts niveaux de performances sont attendus (rendement, compacité, dynamique de réponse, plage de variation entrée/sortie,...). La modularité que cette approche apporte permet de la valoriser davantage vers les applications de gestion de l'énergie dans les systèmes de stockage de l'énergie électrique telles que l'équilibrage des batteries

rechargeables. De plus, la cellule étant générique et utilisable pour un grand nombre d'applications, l'effort de développement de celle-ci peut être important et une intégration des fonctions spécifiques de gestion de la cellule permet de pousser davantage cette approche.

Dans ce contexte, l'objectif de cette thèse est de concevoir une structure d'équilibreur actif intégrable associée à une stratégie de contrôle robuste se basant sur l'approche de R $\mu$ C.

Ce mémoire se décompose en quatre chapitres décrits ci-dessous.

Le premier chapitre intitulé «Approche du R $\mu$ C versus l'équilibrage des batteries» commence par présenter le contexte et les objectifs de ce travail de thèse. Ce chapitre sera l'occasion d'un premier état de l'art sur l'approche de conception modulaire déjà mise en œuvre pour la réalisation de convertisseurs d'électronique de puissance avant de développer l'approche R $\mu$ C (Réseau de Micro Convertisseurs) consistant en l'association de cellules élémentaires, toutes identiques et fabriquées collectivement en grand nombre, pour répondre à n'importe quelles fonctions de conversion DC-DC. La structure symétrique Dual Active Bridge (DAB) présentant de bonnes caractéristiques liées à la taille des composants actifs, passifs et à ses capacités d'intégration importantes, sera choisi pour la réalisation du convertisseur élémentaire (CE). S'en suivra une présentation des panels technologiques disponibles dans les travaux précédents du G2elab permettant de concevoir et de fabriquer la CE. Une étude théorique sur le fonctionnement du convertisseur élémentaire en observant l'évolution du rendement sera mise en place. Suivant cette étude, deux stratégies de contrôle seront proposées se basant sur la régulation de la tension de sortie ou l'asservissement du courant d'entrée. Une organisation du flux de puissance bidirectionnel à travers le convertisseur peut être réalisée grâce à la boucle d'asservissement du courant en surveillant la tension de l'entrée et de sortie. Cela permet ainsi d'élargir le domaine d'application du R $\mu$ C vers la conception des chargeurs ou des équilibreurs de tension pour les batteries électrochimiques. Pour analyser le potentiel de l'approche R $\mu$ C en qualité de circuit d'équilibrage, un état de l'art sur les topologies d'équilibrage actif se basant sur les structures intégrables sera présenté. Cela nous permettra non seulement d'appréhender le principe de la conception des équilibreurs, mais de plus, les points forts ainsi que les points faibles qui existent afin d'orienter les spécifications de notre nouvelle structure. Les travaux de

conception de la structure ainsi que des stratégies de commande seront détaillés dans le chapitre suivant.

Le deuxième chapitre intitulé « Conception de la structure et des stratégies d'équilibrage à base du R $\mu$ C », présentera les solutions possibles pour organiser le flux de puissance à l'intérieur du R $\mu$ C et le choix de la topologie ainsi que des éléments de contrôle-mesure afin de réaliser l'équilibreur. A partir de cela, deux stratégies d'équilibrage basées soit sur l'asservissement de la tension soit celui du courant d'équilibrage seront proposées et validées, dans un premier temps, par simulation sur Simplorer. Une variante de la structure sera proposée afin d'améliorer la précision de la mesure et de réduire la taille du système. Les résultats expérimentaux réalisés à partir de composants discrets sur PCB valideront notre analyse. Enfin, les perspectives d'intégration du système de contrôle permettant de perfectionner le fonctionnement du convertisseur cellulaire pour de multiples domaines d'application seront abordées.

Au cours du troisième chapitre « Conception et dimensionnement du système de contrôle intégré », nous aborderons le processus de conception et de dimensionnement d'un onduleur de puissance monolithique incluant les éléments de mesure, les circuits de commande éloignée-rapprochée réalisés via la technologie AMS 0,35 $\mu$ m 5V et pouvant servir de convertisseur élémentaire pour notre équilibreur. Cet onduleur sera associé à un microcontrôleur qui effectuera les algorithmes d'asservissement du courant nécessaires à la fonction à réaliser. La conception et le dimensionnement des circuits de mesure de tension, des circuits de génération ainsi que de gestion des commandes et du circuit de mesure du courant seront présentés successivement. Les résultats de simulations sous Cadence nous permettront de valider nos analyses. L'objet final est la réalisation, par AMS via le CMP (Circuit Multi Project) d'une puce réalisant la fonction onduleur/redresseur et intégrant un certain nombre de fonctions de mesure et de commande nécessaires à notre application.

Le dernier chapitre intitulé « Version intégrée de l'équilibreur - Perspectives » présente tout d'abord les étapes de conception de la version complète de l'équilibreur intégré pour 8 cellules en série utilisant dans un premier temps les puces actives intégrées conçue par M. KERACHEV et mises en boîtier. Pour cette version, la réalisation de l'ensemble des circuits de commande, de mesure ainsi que de puissance sera optimisée sur un seul PCB quatre couches. Une caractérisation de la puce onduleur ainsi que de la cellule élémentaire sera

proposée pour valider leur fonctionnement et évaluer l'influence des technologies de câblage sur le rendement global. Ensuite, nous aborderons les futurs travaux liés à la caractérisation de la première version de l'équilibreur complet. Enfin, les perspectives pour la deuxième version utilisant la nouvelle puce onduleur incluant les éléments de mesure et de gestion de commande concluront ce chapitre.





# CHAPITRE I :

## Approche du R $\mu$ C versus l'équilibrage des batteries



SOMMAIRE DU CHAPITRE I

---

<b>CHAPITRE I : Approche du R<math>\mu</math>C versus l'équilibrage des batteries .....</b>	<b>12</b>
<b>I.1. Contexte et objectif de travail .....</b>	<b>15</b>
<b>I.2. Etat de l'art de l'approche R<math>\mu</math>C / Cellule élémentaire (CE) en vue des applications modulaires.....</b>	<b>18</b>
I.2.1. Introduction .....	18
I.2.2. Etat de l'art des structures basées sur l'approche du R $\mu$ C .....	21
I.2.3. Travaux de recherche sur l'approche R $\mu$ C au G2elab .....	25
I.2.3.a. Approche R $\mu$ C proposée par le G2ELab .....	25
I.2.3.b. Réalisation de la cellule élémentaire.....	27
I.2.4. Fonctionnement du convertisseur élémentaire DAB .....	30
I.2.4.a. Analyse du fonctionnement et du rendement d'une CE de type DAB .....	30
I.2.4.b. Stratégie de gestion d'énergie transférée dans le CE .....	39
I.2.4.b.i. Boucle de régulation de tension de sortie .....	39
I.2.4.b.ii. Boucle de régulation du courant .....	42
I.2.5. Conclusion .....	45
<b>I.3. Les batteries Lithium ion et les structures d'équilibreurs.....</b>	<b>46</b>
I.3.1. Les problèmes associés à la mise en série des batteries .....	46
I.3.2. Le BMS – les structures d'équilibrage actives .....	49
I.3.2.a. Le BMS – la fonction d'équilibrage .....	49
I.3.2.b. Les structures d'équilibrage actives .....	50
<b>I.4. Conclusion.....</b>	<b>63</b>

## I.1. Contexte et objectif de travail

Au cours des dernières années, les systèmes de conversion de l'énergie électrique à base d'électronique de puissance ont évolué rapidement en raison des progrès de la technologie et de l'apparition de nouvelles sources de production d'énergie électrique renouvelables et de solutions de stockage de cette énergie performantes. Ces dispositifs reposent, pour la plus part, sur l'association d'un nombre plus ou moins important de cellules élémentaires qu'il est nécessaire d'interfacer avec le réseau de distribution ou les charges. Ils peuvent être des structures de production photovoltaïques, des piles à combustible, ou des batteries électrochimiques [Che01] [Vix05] [Vin08]. Certaines études cherchant à optimiser le fonctionnement de ses systèmes en s'appuyant sur la mise en œuvre d'étages de conversion adaptés à l'architecture de ces systèmes, nous mènent à une structuration en réseau de structures de conversion élémentaires telles que les MPPTs distribués, les systèmes d'équilibrage actifs en parallèle et autres systèmes distribués [Wei09] [Pal09] [Wei10]. Ces architectures peuvent être regroupées dans un ensemble plus vaste, basé sur l'association en réseau de micro/macro structures de conversion d'énergie [Dan06] [Sou07], appelé « Réseau de micro-convertisseurs (R $\mu$ C) » (Figure I.1).

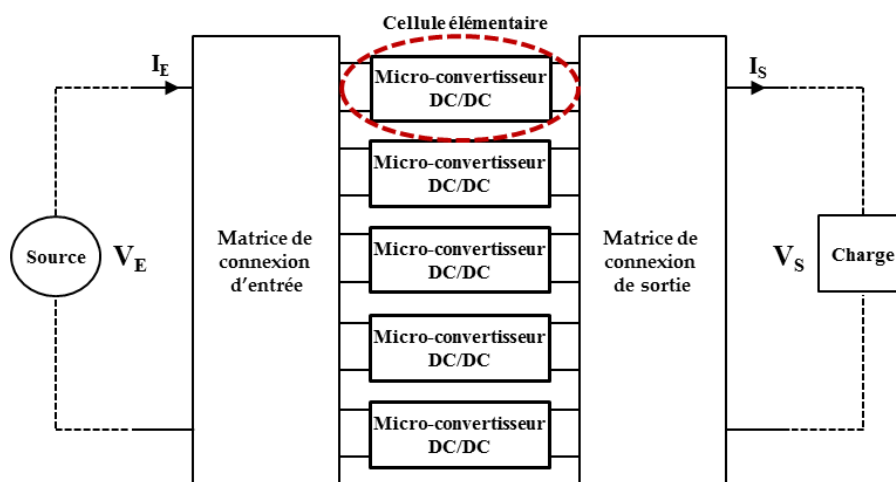


Figure I.1. Structure du réseau de micro convertisseurs

En effet, la plupart des cellules élémentaires des sources d'énergie non conventionnelles ou des batteries électrochimiques sont "basse tension". Pour les connecter au réseau électrique, ou les adapter à des applications qui demandent des tensions et des puissances plus élevées, il est possible de les associer, soit en série, soit en parallèle, soit les deux. Les matrices et réseaux de convertisseurs R $\mu$ C offrent des dividendes intéressants en termes de

performances, modularité et généricité, et sont une bonne solution de conversion d'énergie pour ces systèmes. Elles se composent de plusieurs convertisseurs élémentaires associés en série et/ou en parallèle, permettant alors de répartir les contraintes de tension et de courant sur les composants tout en dégageant des sous-ensembles identiques et simples à interconnecter. Le principe de l'approche du R $\mu$ C est la mise en réseau de convertisseurs modulaires de faible puissance et de basse tension (cellules élémentaires - abréviation pour la suite : CE), que l'on peut ensuite connecter en série et/ou en parallèle suivant les tensions et les courants désirés en entrée et en sortie du convertisseur ainsi réalisé. Cette approche présente beaucoup d'intérêts par rapport à une approche de conception classique visant à concevoir et réaliser un convertisseur spécifique pour un cahier des charges défini. En effet, chaque cellule élémentaire du R $\mu$ C est générique, elle n'est conçue pour aucun cahier des charges spécifique mais davantage pour optimiser les caractéristiques intrinsèques de la fonction de conversion élémentaire (CE) puis globale (R $\mu$ C). Cette approche permet de ne concevoir qu'une seule cellule qui permettra de répondre à n'importe quel cahier des charges par l'association en réseau. La fabrication d'un grand nombre de convertisseurs en utilisant une même technologie et un même outil de fabrication peut abaisser les coûts et augmenter sensiblement la fiabilité de l'ensemble à l'image de la microélectronique. De plus, cette approche permet d'offrir de la redondance et une bonne répartition des contraintes électriques et thermiques. En effet, les courants et les tensions dans chaque CE du R $\mu$ C sont identiques pour toutes les cellules, l'équilibrage étant assuré par les modes de connexion ou un contrôle local, à l'échelle de chaque cellule. Ainsi, dans le cas de cahiers des charges à fortes contraintes en tension ou à fortes contraintes en courant, il est possible de répartir les contraintes en tension en associant les CEs en série ou de répartir les contraintes en courant en les associant en parallèle.

Parmi des applications de conversion que l'approche R $\mu$ C vise, les plus exigeantes concernent les applications de conversion d'énergie standard pour lesquels de hauts niveaux de performances sont attendus (rendement, compacité, dynamique de réponse, plage de variation entrée/sortie,...). D'autres applicatifs moins exigeants permettent de valoriser avantageusement l'approche de conversion en réseau en apportant des dividendes fonctionnels : ce sont les systèmes de production ou de stockage de l'énergie électrique, ou dans notre cadre, les batteries rechargeables.

Les batteries rechargeables sont actuellement au cœur de nombreuses d'applications, surtout dans les domaines mobiles tels que l'automobile. Comme la demande d'énergie, pour ces applications, dépasse toujours la capacité nominale d'une seule cellule de batterie, la mise en série et/ou en parallèle de plusieurs cellules est nécessaire afin d'augmenter la capacité de stockage. L'association des cellules en série peut provoquer une dégradation lente mais persistante des batteries à cause de problèmes de déséquilibre. En effet, les cellules ne sont jamais identiques. Il existe toujours de légères différences entre cellules sur l'état de charge, le taux d'autodécharge, la capacité, l'impédance et les caractéristiques de température, même pour des cellules produites par un même fabricant. Ces différences, qui proviennent de la variation dans le processus de fabrication ou des problèmes chimiques tels que la température du procédé, les disparités de concentration...peuvent conduire à une divergence de tension des cellules au cours de fonctionnement. Comme la plupart des chargeurs de batterie détectent la pleine charge en vérifiant si la tension de la chaîne entière de cellules a atteint le point de régulation de tension, les tensions sur chaque cellule peuvent être différentes. Toutefois, les cellules faibles, autrement dire les cellules ayant une capacité plus faible ou une impédance interne plus importante que les restes du pack, ont tendance à présenter une tension plus élevée à la fin de charge complète pouvant entraîner une dégradation accélérée de la capacité des cellules. D'autre part, lors de la décharge, les cellules faibles ont tendance à avoir une tension plus faible que les autres à cause de la résistance interne importante ou du taux de décharge élevé qui résulte de leur plus faible capacité. Cela signifie que si l'une de ces cellules atteint la tension limite plus basse tandis que la tension du pack est encore suffisante pour alimenter le système, le circuit de protection va devoir séparer le pack de la charge. La capacité disponible de la batterie ne sera donc pas utilisée totalement.

Pour assurer que toutes les cellules du pack peuvent fonctionner dans la zone limite de protection afin de ne pas réduire leur durée de vie et, de plus, exploiter au maximum la capacité disponible des packs de batteries, des systèmes de management intégrant des circuits d'équilibrage ont été étudiés et mis en place depuis plus d'une vingtaine d'années, ce qui a ouvert des nouvelles perspectives en matière de l'utilisation optimale. Les circuits d'équilibrages jouent alors le rôle de redistribution d'énergie entre les cellules du pack de batterie (Figure I.2) et sont actuellement en voie d'optimisation vers des structures actives

intelligente de haute efficacité. La modularité de l'approche de R $\mu$ C et la capacité de gestion d'énergie bidirectionnelle qu'elle apporte permet d'envisager de concevoir une nouvelle structure d'équilibrage pour les batteries rechargeables.

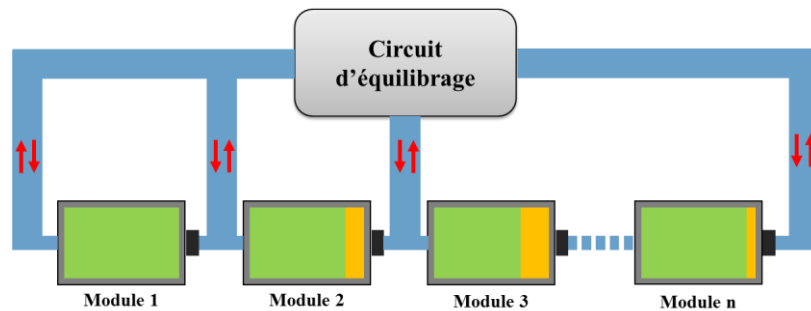


Figure I.2. Cellules de batterie associées en série avec leur circuit d'équilibrage

Les études dans ce chapitre mettent l'accent, d'une part, sur l'état de l'art des structures modulaires avec pour applications correspondantes la gestion des disparités de stockage dans les stacks de batteries au Lithium et, d'autre part, sur les travaux de recherche sur l'approche du R $\mu$ C au G2elab. En effet, le développement de systèmes de stockage d'énergie pour la mobilité électrique avec davantage d'autonomie de durabilité est au cœur des contraintes de développement des véhicules électriques ou hybrides. L'introduction d'une électronique de gestion et d'équilibrage active, performante, haute énergie et intégrée, est une opportunité importante pour cet applicatif. L'objectif final de ce chapitre est de proposer une nouvelle structure d'équilibrage active à haute performance, intégrable à base du R $\mu$ C et sa réalisation avec les technologies d'aujourd'hui.

## I.2. Etat de l'art de l'approche R $\mu$ C / Cellule élémentaire (CE) en vue des applications modulaires.

### I.2.1. Introduction

Les techniques de conception et de réalisation des convertisseurs d'électronique de puissance sont principalement basées sur l'association et l'assemblage de composants discrets [Che02] [Dus08]. Ainsi un convertisseur peut être vu comme un ensemble de composants passifs et actifs interconnectés par des fils ou un PCB pour réaliser la fonction recherchée pour un cahier des charges donné. Chaque composant doit alors être choisi en fonction des

contraintes qui lui seront imposées par ce cahier des charges. Cette approche nécessite donc une étude spécifique pour chaque fonction à réaliser ce qui va avoir plusieurs conséquences :

- La diversité des fonctions que l'on rencontre en électronique de puissance : convertisseurs AC/DC, DC/DC, DC/AC isolés ou non ... mais aussi les larges domaines d'application : de quelques Watt à plusieurs Méga Watt et de quelques volts à plusieurs centaines voire milliers de Volts, font qu'il est indispensable de disposer et de maintenir un large panel de technologies et de composants passifs et actifs pour répondre à ces besoins.

- Chaque nouvelle application requiert une étude spécifique pour identifier et définir la structure de conversion et les composants qui seront utilisés, afin de garantir un encombrement réduit, un rendement de conversion important, ce qui s'avère coûteux en temps et en moyens. Eventuellement, cela peut conduire à des développements technologiques spécifiques qui, eux aussi, ont des conséquences sur le coût de développement des solutions d'électronique de puissance.

- Les phases de conception et d'optimisation de ces convertisseurs doivent alors réunir des compétences liées à plusieurs domaines clés de l'électronique de puissance tels que : les expertises en composants actifs et passifs, en commande et régulation, en management thermique et compatibilité électromagnétique, en connectique et packaging. Ces multiples liens sont renforcés par le processus d'intégration des dispositifs d'électronique de puissance qui, même si les degrés de liberté semblent plus réduits, met l'accent sur les besoins d'une expertise complexe et fortement couplée.

- Le processus de fiabilisation du design qui prend en général un temps et des moyens importants qui se poursuit durant la mise en service du système.

Les quatre points précédents induisent des durées et des coûts de développement importants limitant ainsi la généralisation d'une électronique de puissance à haut rendement de conversion et haute fiabilité dans les applications grand public et industrielles de petits volumes. Ceci conduit à réduire la pénétration de l'électronique de puissance de qualité dans des applications de masse où elle permettrait de réduire la facture énergétique de notre civilisation. Parallèlement, pour des applications à faible volume, les contraintes de développement sont quelquefois rédhibitoires à l'optimisation de la structure de conversion. Cette approche classique pousse à maintenir des techniques et des technologies assez vieilles car bien maîtrisées et bien fiabilisées. Cela conduit aussi à ralentir la pénétration des



nouvelles technologies, plus performantes, ce qui limite la valorisation des activités de recherche sur les composants, les matériaux et les nouvelles topologies.

Afin de contourner les difficultés énumérées ci-dessus, la démarche R $\mu$ C propose une nouvelle approche permettant de répondre de manière totalement flexible à n'importe quel cahier des charges. Cette approche reprend, d'une certaine manière, l'évolution produite en électronique analogique avec l'avènement de l'amplificateur opérationnel. Elle vise à créer un composant unique, appelé cellule élémentaire(CE), permettant de répondre à tous types de cahiers des charges, par la mise en réseau d'un nombre plus ou moins important d'éléments de conversion. La grandeur à traiter dans toute application d'électronique de puissance étant l'énergie électrique, c'est par associations, en série et/ou en parallèle, de plusieurs de ces CEs que l'on règlera les calibres en tension et/ou en courant du convertisseur à réaliser. La cellule étant générique, l'effort de développement peut être concentré, la fiabilisation et la gestion des retours de services grandement améliorées. Par ailleurs, cette approche permettrait d'augmenter de manière substantielle la pénétration de l'électronique de puissance mais aussi des nouvelles technologies dans les applications déjà existantes. Dans un premier temps, nous limiterons cette étude aux seuls convertisseurs DC/DC et la Figure I.3 présente les schémas de convertisseurs réalisés par ce principe, les éléments DC/DC représentant les CEs. Dès lors, une structure performante et fiable, adaptable à un grand nombre de besoins doit être créée. En effet, le besoin final en termes de tension et de puissance étant atteint en associant, entre elles, des CEs, il n'y a alors plus besoin d'adapter la structure de puissance à l'application. Ainsi la conception des convertisseurs d'énergie en électronique de puissance se trouve simplifiée et devient accessible pour un plus grand nombre d'applications.

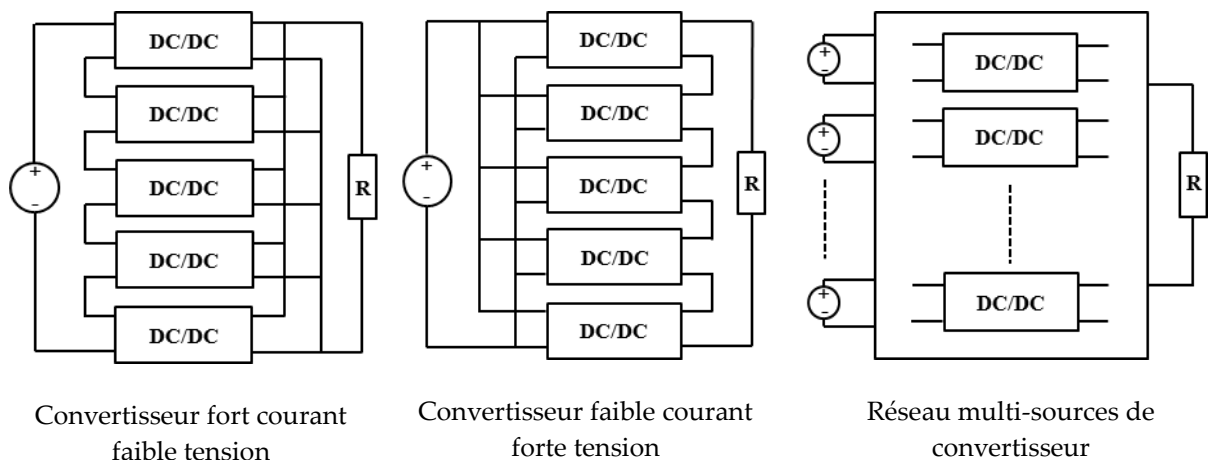


Figure I.3. Associations de CEs pour réaliser divers convertisseurs DC/DC

### I.2.2. Etat de l'art des structures basées sur l'approche du R $\mu$ C

L'idée de concevoir et mettre en œuvre des structures de conversion basées sur l'assemblage des structures élémentaires a débuté il y a plus d'une vingtaine d'années. En effet, il existe de nombreuses applications de conversion d'énergie DC/DC où la tension de la source doit être convertie à une très haute ou une très basse tension de sortie en fonction de la charge. En raison des limites liées aux composants actifs, aux contraintes sur l'efficacité de conversion, il est très difficile d'utiliser systématiquement des convertisseurs statiques unitaires. Pour résoudre ces problèmes, les systèmes de conversion Série – Parallèle DC/DC, dans lesquels plusieurs convertisseurs modulaires sont associés en série ou en parallèle en entrée et en sortie, ont été développés. On peut les classer en quatre architectures en fonction des types de connexions en entrée et en sortie : PIPO (parallel input – parallel output), PISO (parallel input – series output), SIPO (series input – parallel output) et SISO (series input – series output). Pour ces architectures, la gestion des problèmes de déséquilibre en courant et/ou en tension peut devenir critique et elles sont traitées avec attention par certains auteurs [Sir07-Xin09-Yun11]. Ces études sur des systèmes modulaires traitent des problématiques de régulation et d'équilibrage et proposent une expertise importante en fonction des types de connexion. Par exemple, nous pouvons trouver une méthode de régulation en tension pour un réseau SIPO dans [Xin09] qui est présentée dans la Figure I.4. Une stratégie de commande de répartition de tension d'entrée est proposée, qui est indépendante de la régulation de tension de sortie, pour assurer que les courants de sortie se partagent automatiquement.

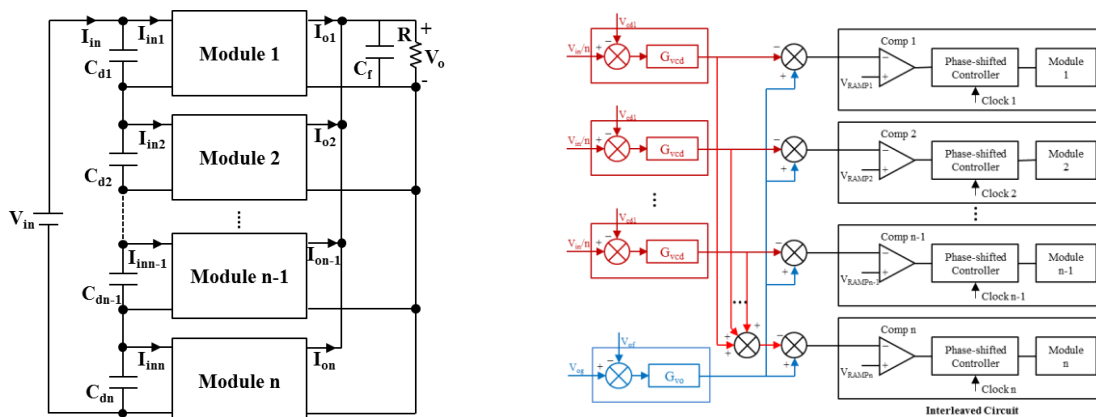


Figure I.4. Réseau de n convertisseurs en association SIPO et son système de contrôle

Depuis ces dernières années et principalement sous l'impulsion de nouvelles applications liées aux nouvelles sources d'énergie électrique dites non conventionnelles, l'approche modulaire est apparue en électronique de puissance. Elle devient rapidement dominante

dans les domaines de la pile à combustible (PAC), du photovoltaïque (PV) et même des batteries électrochimiques [Vie06] [Vig08]. En effet, ces sources d'énergie se présentent elles-mêmes sous formes d'associations en séries et/ou en parallèles de sources de plus petits calibres et présentent en conséquence un caractère modulaire sur lequel l'électronique de puissance peut naturellement s'implanter. Pour les applications solaires par exemple, on peut imaginer associer un convertisseur par panneau photovoltaïque. Ensuite, en fonction de la taille de la source de production photovoltaïque à concevoir, on ajoute autant de convertisseurs qu'il y aura de panneaux dans l'installation et cela en série et/ou en parallèle en fonction des critères de raccordement aux charges ou réseaux électriques. Pour illustrer cette image, nous avons dans la figure ci-dessous le schéma d'une installation photovoltaïque raccordée au réseau électrique :

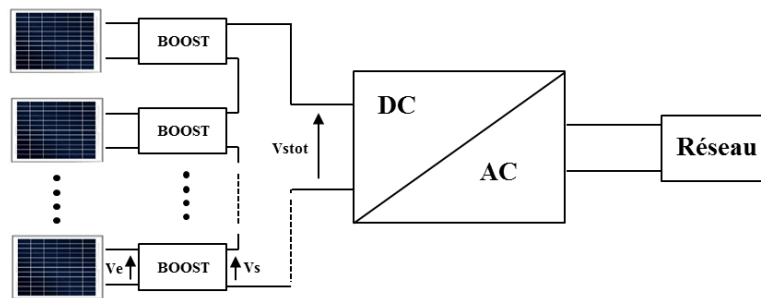


Figure I.5. Schéma d'une installation photovoltaïque raccordée au réseau électrique

Dans cette illustration, le choix de la mise en série des sorties des modules « panneau PV – convertisseur » est tout à fait naturel pour augmenter la tension de l'ensemble. Pour cette configuration, le convertisseur Boost est choisi comme convertisseur modulaire. Dans une autre configuration (Figure I.6), nous trouverons la mise en parallèle des modules « panneau PV – convertisseur » mais dans ce cas c'est un convertisseur Buck qui est implanté pour chaque module [Wei09].

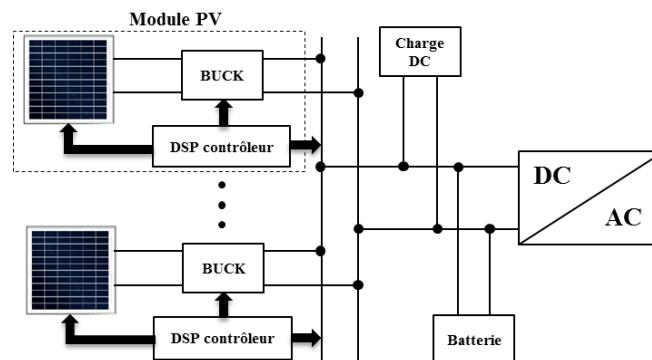


Figure I.6. Mise en parallèle des modules « panneau PV – convertisseur »

En distribuant un convertisseur d'énergie sur chaque panneau, on augmente la granularité des organes de contrôle et de régulation ce qui permet dans le cas des panneaux solaires de gérer les dispersions de production dues, par exemple, à des ombrages partiels.

La conception des structures de conversion pour les sources d'énergie de type PAC est identique par rapport à celle du PV. Nous trouvons la même approche de modularité dans [Vie06] et [Pal09]. Cette approche semble ici très naturelle et s'impose pour une mise en œuvre simple de modules dits prêts à installer. Par ailleurs, chaque stack dans une PAC rend l'association plus simple et plus efficace sans risque de mauvaise répartition du courant et de la tension au niveau du convertisseur. En contrepartie, dans le cas de défaillances d'un des éléments, l'association en série et ou en parallèle des convertisseurs peut être mise en défaut.

Comme nous l'avons mentionné, l'intérêt de l'approche modulaire est que la puissance générée et fournie par chaque cellule de source peut être indépendamment contrôlée par chaque convertisseur correspondant. Cela confère au système global une certaine valeur ajoutée. Dans [Pal09], on a proposé de court-circuiter les parties défectueuses en ajoutant un interrupteur à la sortie de chaque module comme présenté sur la figure ci-dessous avec l'exemple d'une PAC à trois modules pouvant fonctionner en marche dégradée.

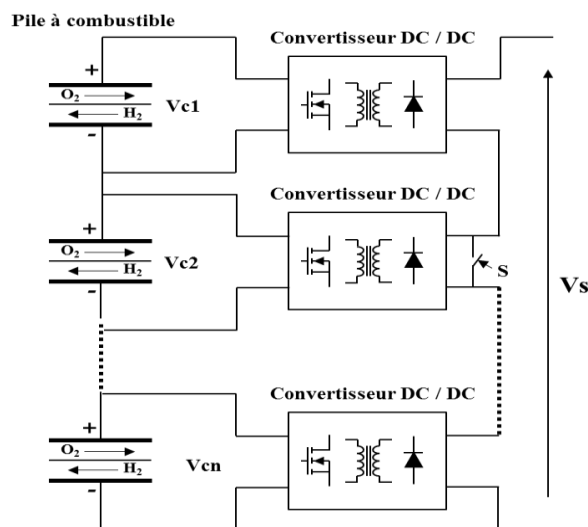


Figure I.7. Approche R $\mu$ C pour les piles à combustible

Une autre application pour laquelle la puissance générée par chaque source modulaire est contrôlée indépendamment par le convertisseur correspondant, est présentée dans [Wei10]. La problématique provient cette fois de cellules de stockage électrochimiques qui sont connectées en série pour répondre aux exigences de tension d'un réseau électrique. L'association en séries de ces cellules de stockage imposant un courant identique en charge

ainsi qu'en décharge, peut produire une surcharge ou une sur décharge et entraîner des dommages permanents lorsque les cellules ont des écarts intrinsèques ou des états de charge initiaux différents. De plus, cela limite les caractéristiques liées à l'autonomie du système de stockage au plus faible des éléments le constituant. Pour surmonter ce problème, la mise en parallèle des batteries modulaires (BM) a été proposée, dans lequel une seule cellule est associée à un convertisseur bidirectionnel (Buck-Boost) pour réaliser à la fois la charge ou la décharge (Figure I.8). Ces convertisseurs de puissance permettent de contrôler indépendamment le transfert d'énergie bidirectionnel entre les BMs et le réseau. Par exemple, durant la phase de charge, tous les BMs peuvent être alimentés à partir d'un réseau de courant continu, les courants de charge peuvent être individuellement programmés par la commande des convertisseurs de puissance. En conséquence, une gestion efficace de l'équilibrage des tensions et donc des charges des cellules peut être facilement atteinte. L'image de droite de la Figure I.8 présente les résultats expérimentaux de l'équilibrage en régime de charge pour trois modules de batterie présentant des états de charges initiaux différents.

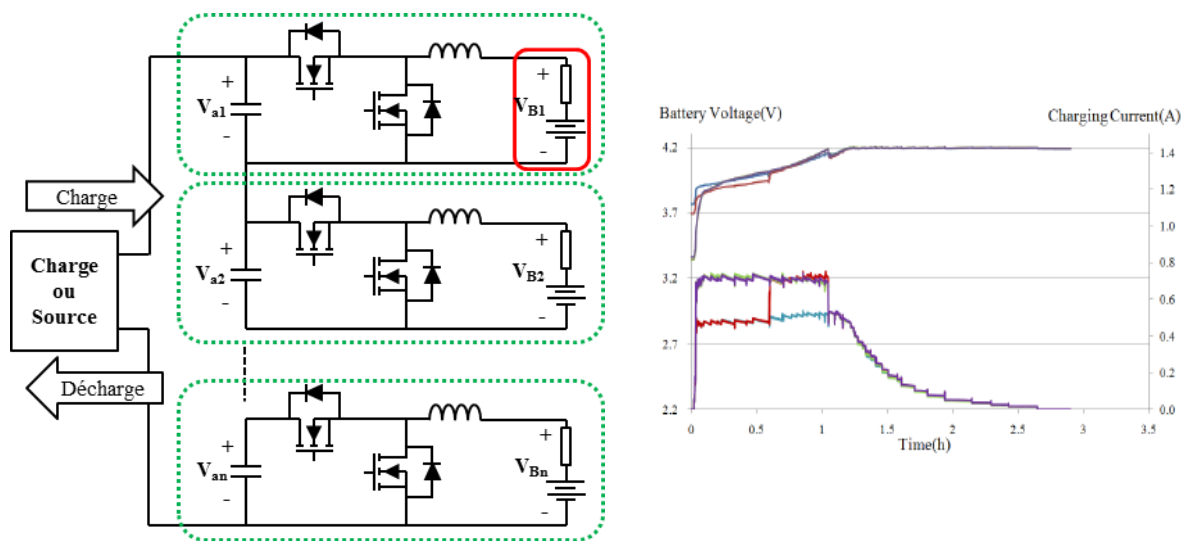


Figure I.8. Approche du R $\mu$ C pour l'équilibrage de tension des batteries Lithium-ion [Wei10]

Derrière cette approche qui consiste à associer à chaque source, toutes identiques entre elles, des convertisseurs, également tous identiques entre eux, on retrouve bien le caractère générique que nous recherchons. Cependant, cette généricité n'est pas encore complètement effective car les spécificités et donc la conception de chaque module dépendent encore ici des choix faits au niveau des sources élémentaires. Les travaux de recherche actuels ne s'arrêtent

pas à concevoir et mettre en œuvre des structures de convertisseurs élémentaires, indépendants de l'application spécifique, qui peut répondre à un large domaine lié aux différents cahiers des charges.

Nous venons de dresser un aperçu rapide de l'état de l'art des études, a priori, proches de nos préoccupations. Après avoir énoncé en début de chapitre nos objectifs dans ce domaine, nous allons maintenant développer l'approche que nous avons initiée au G2Elab depuis quelques années et qui constitue les grandes lignes dans ce travail de thèse.

### **I.2.3. Travaux de recherche sur l'approche R $\mu$ C au G2elab**

#### **I.2.3.a. Approche R $\mu$ C proposée par le G2ELab**

L'approche R $\mu$ C, qui a été imaginée voici quelques années au G2elab [Dan06] [Sou07], consiste en l'idée que des cellules élémentaires, toutes identiques et fabriquées collectivement en grand nombre, peuvent ensuite être associées en grand nombre pour réaliser n'importe quelles fonctions de conversion DC-DC d'électronique de puissance. Cette unique cellule (puisque toutes identiques), doit réaliser une fonction de conversion DC-DC complète, c'est-à-dire incluant tout l'environnement d'un convertisseur classique, notamment les filtres d'entrée et de sortie, le découpage des grandeurs électriques, l'alimentation de la commande, les fonctions de protection, le refroidissement ... Elle doit être versatile et autonome et présenter un niveau élevé de rendement. Elle doit être simple à associer. En effet, la mise en œuvre d'un grand nombre de cellules au sein du réseau ne doit pas se traduire par un surcroît de complexité pour l'ensemble. De plus, l'ajout de cellules dans le réseau ne doit pas remettre en cause le contrôle de l'ensemble, ni même l'environnement du réseau de convertisseurs. La structure de conversion élémentaire DC-DC doit alors permettre tous types de liens série et parallèle en entrée comme en sortie et donc comporter une isolation galvanique. Il est intéressant de noter que les cellules élémentaires ne sont pas dimensionnées ni optimisées en fonction d'une application donnée mais pourront être optimisées pour offrir le meilleur rendement de conversion et le meilleur niveau d'intégration en fonction des caractéristiques technologiques. En effet, il est difficile de développer une structure de conversion faible tension faible puissance intégrant une isolation galvanique avec un rendement de conversion supérieur à 90% [Del09]. Cela fait ressortir les problématiques liées à la conception, la réalisation et la mise en œuvre d'un

convertisseur à base des composants basses tensions, très hautes fréquences, très performants. L'assemblage et l'intégration de ces composants, tout en maintenant un niveau de fonctionnement optimal, deviennent alors un vaste champ d'investigations allant des problèmes associés à l'intégration de structures faibles puissances et haute fréquence : les composants passifs et leur intégration hybride ou sur support Silicium, jusqu'à l'hybridation de la cellule complète en un package cohérent et compact [Dan09]. La Figure I.9 présente un exemple d'un réseau de convertisseurs bidirectionnels utilisé pour répondre à un cahier des charges pour lequel un nombre limité de convertisseurs est nécessaire. Les interconnexions entre les CE sont assurées par deux matrices de configuration comportant des actionneurs fusibles-rupteurs configurables après la fabrication pour créer un convertisseur de puissance dont les calibres en tension et en courant sont définis par le cahier des charges désiré [Tri13]. De plus, il est possible de réguler la tension ainsi que la puissance de ce convertisseur en ajoutant ou éliminant une ou plusieurs CE grâce aux dispositifs de configuration dynamique contrôlables et paramétrables en cours de fonctionnement du convertisseur global.

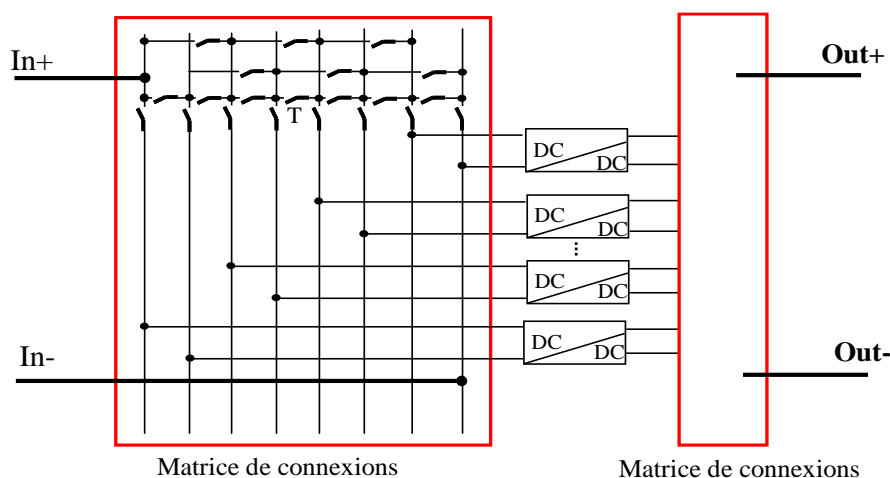


Figure I.9. Mise en réseau de CEs [Tri13]

Aussi, pour assurer la bonne régulation de la tension ou de la puissance réalisée en complément des dispositifs de configuration, la tension du R $\mu$ C peut être adaptée en interne au niveau de chaque cellule. C'est-à-dire, qu'il est possible de réguler la tension de sortie par rapport à la tension d'entrée de chaque CE afin de réguler la tension totale du réseau. Cette régulation dépend fortement de la structure du convertisseur élémentaire utilisée dans le réseau. Par exemple, pour une structure bidirectionnelle, hacheur à accumulation inductive Buck-Boost, nous avons  $V_{outc} = V_{inc} * \alpha / (1-\alpha)$  en régime de conduction continue où  $\alpha$  est le

rapport cyclique,  $V_{outc}$ ,  $V_{inc}$  sont les tensions d'entrée et de sortie de chaque CE. La tension de sortie du convertisseur Buck-Boost peut être soit inférieure soit supérieure à la tension d'entrée en modifiant  $\alpha$  autour de 0.5. Il en va de même avec une structure plus complexe telle que le convertisseur Dual Active Bridge, pour lequel la tension de sortie est une fonction plus complexe de la tension entrée, de la fréquence de découpage, de l'inductance de fuite du transformateur et de la résistance de la charge. Le choix de la topologie du convertisseur élémentaire est une étape très importante qui conditionne le succès de l'approche du R $\mu$ C.

Dans la thèse de TRINH Trung Hieu [Tri13], trois structures de conversion bidirectionnelles et isolées ont été étudiées et comparées pour trouver la mieux adaptée sur la base de critères tels que le volume des composants passifs, la surface de silicium des composants actifs, le facteur de dimensionnement et le rendement de conversion. C'est la structure symétrique Dual Active Bridge (DAB) présentant des bonnes caractéristiques liées à la taille des composants actifs, passifs et à sa capacité d'intégration importantes, qui a été choisie pour la réalisation du convertisseur élémentaire (Figure I.13).

#### I.2.3.b. Réalisation de la cellule élémentaire

Différents verrous technologiques seront ainsi à lever concernant la réalisation de la CE. Cette cellule étant la base du réseau, elle devra, en premier lieu, présenter un très bon rendement car de ce rendement dépendra le rendement du convertisseur complet. D'autre part, si l'on souhaite offrir une souplesse importante dans l'utilisation des réseaux de convertisseurs, elle devra être de faible puissance, facile à mettre en œuvre et à piloter et de faible volume. Plusieurs travaux précédents ont été concentrés dans le but de concevoir, réaliser et mettre en œuvre de telles cellules [Del09] et [Tri13], concentrant les efforts sur la réalisation par l'intégration de la partie active du convertisseur, comprenant sa commande et sa puissance. La technologie AMS 0.35 $\mu$ m a été choisie en se basant tout d'abord sur l'outil de conception disponible dans notre laboratoire proposé au CIME-nano Tech via l'offre de service CMP [CMP]. Cette technologie est maintenant bien maîtrisée, fiable et relativement peu chère comparée à d'autres technologies plus récentes. En conséquence, la tension nominale de la CE est choisie entre 3 et 5V légèrement en deçà du niveau de la tenue en tension nominale de la technologie. La puissance de la CE est fixée à 6W. La Figure I.10 présente un exemple de prototype de l'onduleur intégré réalisé par la technologie AMS 0.35 $\mu$ m [Del09].



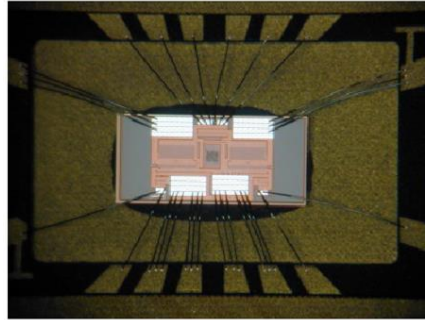


Figure I.10. Prototype de l'onduleur intégré réalisé par la technologie AMS 0.35 $\mu$ m [Del09]

Concernant les passifs, la réduction de la taille à matériaux donnés passe soit par une augmentation de la fréquence de découpage, soit par l'entrelacement astucieux des passifs et des lois de commandes, soit encore par des choix de technologies adéquats. Dans le cas des inductances et des transformateurs, de nombreuses études ont permis de mettre en place les technologies «planars». Par ailleurs, ces technologies sont les seules à même d'offrir un très haut niveau de reproductibilité, particulièrement en ce qui concerne les éléments parasites caractérisant certains éléments et déterminants dans le fonctionnement de certaines structures de conversion. Afin d'augmenter la densité d'énergie de ce type de composants, les matériaux ferromagnétiques sont incontournables. Les performances souhaitées pour ces matériaux sont alors une forte induction à saturation ( $B_{sat}$ ), une grande perméabilité ( $\mu$ ) et une grande résistivité ( $\rho$ ) et ceci sur une grande plage de fréquence. Ces propriétés magnétiques doivent être associées à une mise en œuvre simple et compatible avec les techniques de fabrication collectives voire de micro technologies ainsi qu'à un faible coût de fabrication. Le transformateur planar conçu dans [Tri13] est optimisé pour répondre au cahier des charges du convertisseur ayant une tension d'entrée de 3V, une tension de sortie 3V, un courant nominal de 2A et fonctionnant à la fréquence de 500kHz. Les étapes de dimensionnement de ce transformateur se basent principalement sur la boucle de dimensionnement des composants passifs présentés dans [Fer99] aidant à concevoir un tel transformateur avec n'importe quel cahier des charges.

La Figure I.11 présente un prototype du transformateur planar réalisé par technologie PCB grâce à laquelle chaque enroulement est réalisé sur quatre couches de circuit imprimé. Il se compose de deux enroulements dont chaque spire est formée de deux couches superposées. L'isolation entre les enroulements est assurée par 650 $\mu$ m d'air pouvant tenir une tension de l'ordre de 2000V, pour un champ de claquage dans l'air de 30kV/cm [Bar98].

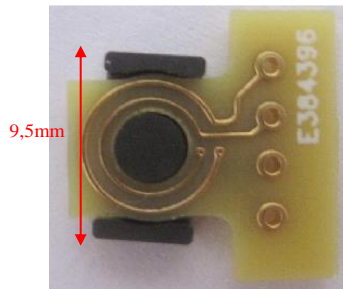


Figure I.11. Prototype du transformateur planar [Tri13]

La mise en œuvre des connexions nécessaires entre les parties actives et passives de la CE pourront s'appuyer sur les travaux réalisés sur les techniques de report de puces que ce soit par des techniques classiques comme le bonding ou le bumping mais aussi par des techniques plus originales telles que le contact pressé. Il en ira de même pour les connexions entre cellules au sein du réseau avec des contacts par brochages par exemple. Sur ces points, il est intéressant de noter qu'il existe une activité importante dans le milieu de la micro-électronique et des microsystemes sur le packaging sur silicium [Pou08] [Ben08] [Led07]. Plusieurs techniques sont à l'étude ou en cours de développement dans le monde et nous pensons exploiter certaines retombées technologiques pour la mise en œuvre des réseaux de micro-convertisseurs.

En effet, pour élargir le domaine d'applications du R $\mu$ C vers les systèmes où chaque convertisseur cellulaire est connecté à une source modulaire (cellules PV, cellule batterie,...) où la tension peut varier de 2 à 5V, il nous faut donc penser à une technologie CMOS convenable qui peut répondre à de tels cahiers des charges. Dans la thèse de Lyubomir KERACHEV, en cours à G2elab, l'auteur a réussi à dimensionner un pont onduleur intégré comprenant une partie puissance et de commande rapprochée en technologie AMS 0.35 $\mu$ m appliqué au photovoltaïque (Figure I.12).

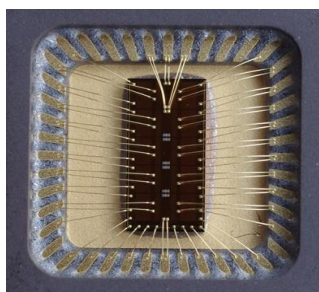


Figure I.12. Prototype de l'onduleur intégré par la technologie AMS 0.35 $\mu$ m 5V

Cette technologie nous permet de travailler avec des tensions nominales plus élevées pouvant atteindre 5.6V. Un soin particulier a été apporté pour concevoir une structure

onduleur particulièrement adaptée au report en flip chip et minimisant les chutes de tension dans les conducteurs à la surface de la puce.

Après avoir identifié et présenté un panel technologique permettant de concevoir et de fabriquer les éléments fondamentaux d'une cellule élémentaire intégrant un élément d'isolation galvanique, nous allons maintenant concentrer notre attention sur la topologie DAB. Toutes les technologies disponibles liées à la conception des éléments passifs, actifs et l'hybridation dans les thèses précédentes seront reprises pour réaliser le convertisseur cellulaire complet. Dans ces travaux, la fréquence de commutation considérée variait de quelques centaines kHz à quelques MHz. Elle est choisie en se basant sur le critère du rendement optimal obtenu pour la structure de conversion (les pertes dans les composants actifs et passif doivent être les plus faibles possible) versus le volume global de la structure de conversion. Les travaux dans [Tri13] nous montrent qu'une fréquence de découpage de 500kHz est convenable comme fréquence de fonctionnement de la CE en raison du meilleur rendement des composants actifs. Ainsi, le volume du composant passifs est limité, le courant et l'épaisseur de peau à cette fréquence rendant possible la réalisation d'une piste unique de cuivre sur PCB compatible avec les possibilités technologiques des PCB.

## **I.2.4. Fonctionnement du convertisseur élémentaire DAB**

### **I.2.4.a. Analyse du fonctionnement et du rendement d'une CE de type DAB**

La topologie de conversion DC/DC Dual Active Bridge (DAB) qui a été présentée entre autre par Kheraluwala et al dès [Khe91] est constituée de deux convertisseurs à double ponts complets actifs, l'un d'eux fonctionne en mode d'onduleur et l'autre étant exploitée en mode de redresseur. Les bornes AC de ces ponts sont reliées entre elles par l'intermédiaire d'un transformateur à haute fréquence, ce qui permet de faire circuler le flux d'énergie dans les deux sens comme montré sur la Figure I.13. Chaque pont peut être contrôlé afin de générer une tension carrée à haute fréquence aux bornes du transformateur ( $\pm V_i, \pm V_o$ ). En profitant de l'inductance de fuite du transformateur, les deux ondes de tension carrée peuvent être déphasées de façon appropriée pour piloter d'énergie transitant d'un côté à l'autre du convertisseur. Un transfert de puissance bidirectionnel peut ainsi être réalisé. Dans une large plage de rapport des tensions entrée / sortie et de puissance transférée, tous les interrupteurs peuvent fonctionner dans les zones de commutation douce augmentant l'efficacité

énergétique de la structure de conversion. De plus, le DAB est très prometteur en raison du nombre réduit de composants passifs qu'il nécessite, de sa capacité d'intégration en technologie CMOS avec une forte simplification des circuits de commande rapprochée et de leur alimentation, ainsi que sur la simplicité de sa mise en œuvre. Un avantage supplémentaire à cette structure est qu'elle peut fonctionner soit en mode élévateur (Boost) soit en mode abaisseur (Buck) [Wan98]. Enfin, et c'est le critère clés qui conditionne son choix, dans certaines conditions de fonctionnement son facteur de dimensionnement est particulièrement avantageux.

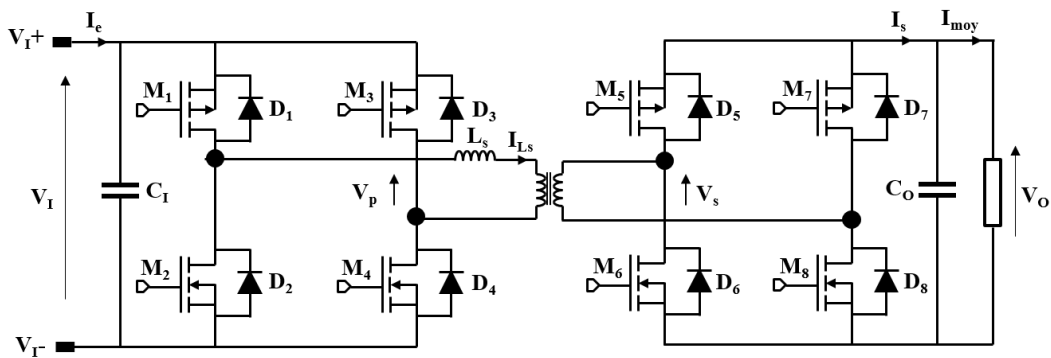


Figure I.13. Topologie de la structure DAB

Pour le fonctionnement en mode classique, la puissance transférée à tension de sortie du convertisseur donnée est contrôlée par le réglage du déphasage  $\beta$  des commandes de l'onduleur par rapport à celles du redresseur. Un exemple des formes d'ondes de tension et du courant aux bornes du transformateur est présenté sur la Figure I.14.

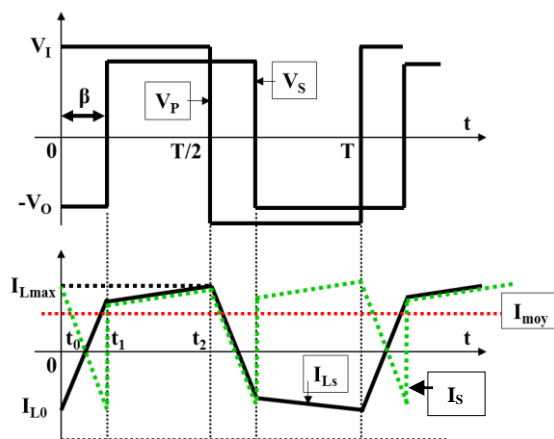


Figure I.14. Formes d'ondes dans le transformateur du DAB

De nombreuses études et analyses théoriques ont été réalisées sur cette structure en négligeant des pertes liées aux composants passifs et actifs du circuit, permettant de décrire l'expression de la puissance transférée en fonction des éléments par la formule (I.2) [Pen04]

$$V_o = n \cdot (\beta - 2 \cdot \beta^2) \cdot R \frac{V_I}{f_s \cdot L_s} \quad (I.1)$$

$$P = \frac{n \cdot V_I \cdot V_o \cdot \beta(1 - 2 \cdot \beta)}{f_s \cdot L_s} = \frac{n^2 \cdot V_I^2 \cdot d \cdot \beta(1 - 2 \cdot \beta)}{f_s \cdot L_s} \quad (I.2)$$

Le rapport de conversion est défini par l'expression suivante :

$$d = \frac{V_o}{n \cdot V_I} = f(\beta) \quad (I.3)$$

Où  $n$  et  $f_s$  sont respectivement le rapport de transformation des bobinages du transformateur et la fréquence de découpage du circuit.

Le sens du transfert de la puissance ne dépend alors que du signe du déphasage. En effet  $\beta > 0$  conduit à transférer la puissance à partir de  $V_I$  vers  $V_o$  et  $\beta < 0$  conduit à un transfert de puissance dans le sens inverse [Jai08]. Cette fonctionnalité est intéressante dans certaines applications mettant en œuvre un réseau de convertisseur comme la gestion des systèmes multicellulaires (PV, PAC, Batteries). Cependant, la valeur de la puissance dépend non seulement du déphasage, mais encore du rapport de conversion de tension de la structure. Donc pour les applications qui demandent une tension d'alimentation stable dans une large plage de variation de la charge, un contrôle en boucle fermée est nécessaire qui peut rendre le circuit plus complexe [Zho10]. De plus, cette topologie souffre d'un inconvénient important lié à l'efficacité de son fonctionnement. Depuis ces dernières années, de nombreuses études travaillent sur la conception des stratégies de commande afin d'améliorer le rendement et d'étendre la zone de fonctionnement de cette structure [Zha01] [Hua08] [Ogg09]. Ainsi le rendement peut déjà atteindre à 96.6% sur une large gamme de tension grâce à la méthode de modulation de fréquence et du déphasage développée dans [Gui10]. Toutefois, la majorité de ces développements sont consacrés aux structures de puissances et de tensions élevées pour lesquelles les pertes Joules liées aux composants passifs et la conduction des composants actifs sont assez faibles devant l'énergie transférée. Dans le cas des basses tensions, faibles puissances, ces pertes deviennent dominantes et peuvent réduire fortement l'efficacité totale du système. La stratégie de modulation du déphasage afin d'assurer la commutation douce n'est plus efficace à cause de la chute de tension importante des diodes antiparallèles par rapport à la tension d'alimentation. Pour contourner ce problème, la solution proposée dans cette thèse est d'exploiter le convertisseur dans la zone de fonctionnement optimale où la performance est importante.

Pour le mode de contrôle classique, le courant maximal  $I_{Lmax}$  et le courant initial  $I_{L0}$  dans le transformateur peuvent être exprimés pour chacune des périodes de commutation lors du fonctionnement en régime permanent (Figure I.14) :

$$I_{Lmax} = -I_{L0} = V_I \frac{[d - (1 - 2\beta)]}{4.f_s.L_s} \quad (I.4)$$

A partir de l'équation (I.4), nous constatons que lorsque  $V_O \neq V_I$  ( $d \neq 1$ ), il y a toujours un courant circulant dans le transformateur, même pour un déphasage nul  $\beta = 0$  (où par conséquent la puissance  $P$  est égal à 0). Ce courant contribue à l'écoulement de la puissance réactive dans le circuit, provoquant des pertes de conduction non désirées. Pour déterminer la valeur relative de la puissance réactive par rapport à celle de puissance active, [Gui10] a proposé de calculer le rapport entre le courant maximal dans le transformateur et le courant moyen de sortie. D'après la résolution de l'équation (I.2), puis l'évaluation du courant de crête qui en résulte, on peut montrer que, à tout niveau de la puissance donnée, le rapport entre le courant maximal et le courant moyen de sortie est une fonction du rapport de conversion de tension et la réactance de fuite :

$$\frac{I_{Lmax}}{I_{moy}} = \begin{cases} \frac{2}{d.x_L} (d - \sqrt{1-x_L}) & d \geq 1 \\ \frac{2}{d.x_L} (1 - d\sqrt{1-x_L}) & d < 1 \end{cases} \quad (I.5)$$

Où la réactance  $x_L$  a été normalisée à la valeur maximale définie par la puissance de transfert maximale [Gui10]. Quel que soit la valeur de cette réactance, le rapport entre le courant maximal et le courant moyen est augmenté dans la région où  $d > 1$  et est à la baisse dans la reste (Figure I.15). La valeur minimale est obtenue avec  $d = 1$  ( $V_I = V_O$ ). À ce point, la puissance réactive est réduite résultant une amélioration de l'efficacité globale.

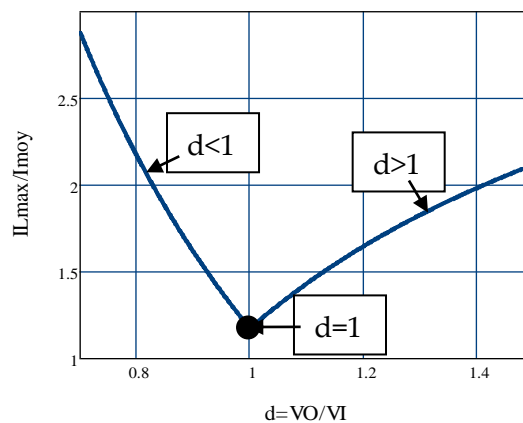
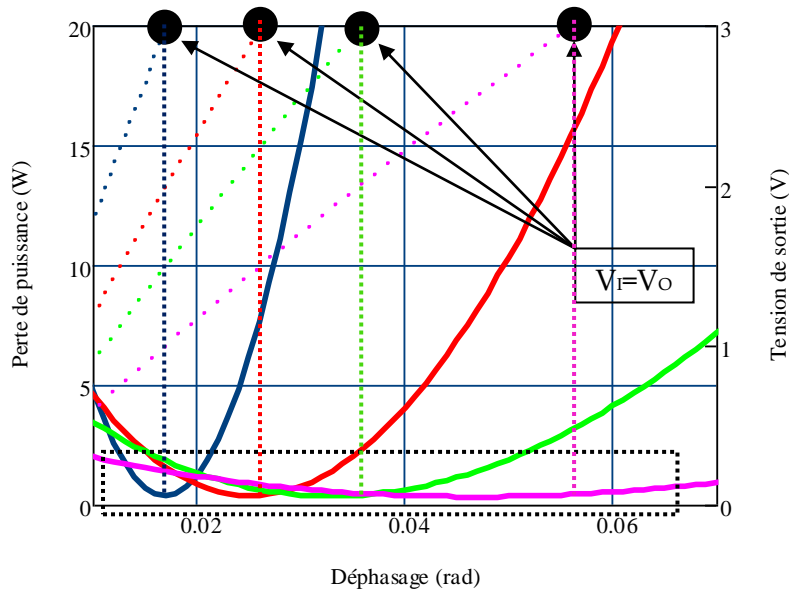
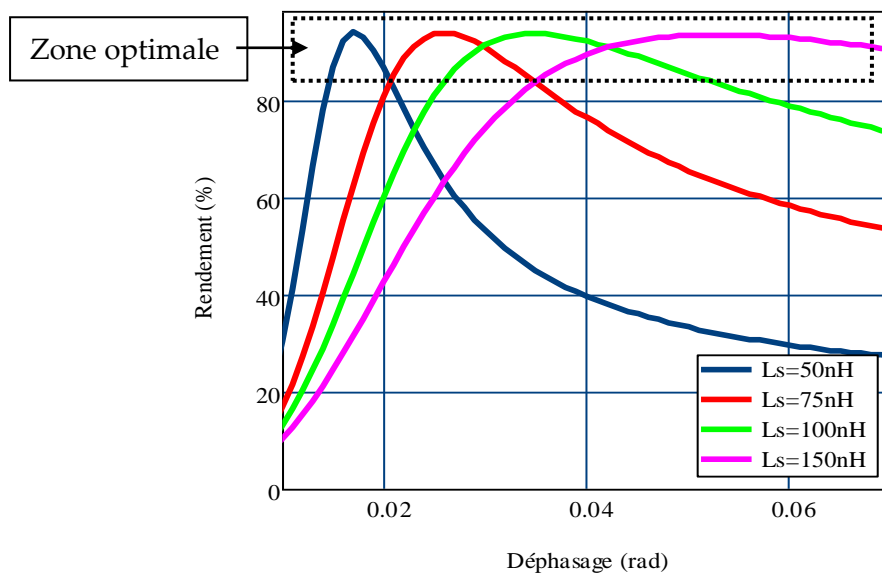


Figure I.15. Rapport entre le courant maximal et le courant moyen de sortie

La Figure I.16 présente l'évolution de la perte globale et le rendement du convertisseur et en fonction de l'angle de déphasage  $\beta$  pour différentes valeurs de l'inductance de fuite  $L_s$  (50nH, 75nH, 100nH et 150nH). Cette simulation a été calculée analytiquement pour un convertisseur dont la tension d'entrée est de 3V, chargé par une résistance de 1,5 $\Omega$  et fonctionnant à une fréquence de 500kHz. Les résistances de conduction ( $R_{Pmos}=R_{Nmos}=13m\Omega$ ) ainsi que les capacités parasites d'entrée des transistors ( $C_{issP}=712pF$ ,  $C_{issN}=276pF$ ) liées à la technologie CMOS 0.35 $\mu m$  sont prises en compte pour le calcul [Tri13].



(a) Perte de puissance



(b) Rendement du convertisseur

Figure I.16. Perte de puissance et le rendement en fonction du déphasage

On peut voir que dans le gramme de variation du déphasage, la zone où le rendement est élevé correspond à celle où la perte de puissance est faible. Le rendement du convertisseur est toujours supérieure à 90% dans la zone où le rapport de tension sortie/entrée « d » varie autour de la valeur unitaire et la valeur maximale est atteinte pour d=1. Plus l'inductance de fuite est faible, plus la plage de réglage de  $\beta$  pour que le rendement du convertisseur soit supérieur à 90% est étroite. On a montré que si l'inductance de fuite est égale à 75nH, on trouve que le rendement du convertisseur est toujours supérieur 90% pour des valeurs de  $\beta$  variant de 0,023 à 0,03 fois la période, le rapport de conversion de tension d varie de 0.88 à 1.13 et la puissance transférée varie de 4,62W à 7,63W correspondant à des retards de 46ns à 60ns pour une période de 2 $\mu$ s.

Ce problème peut être résolu facilement par l'utilisation d'un microcontrôleur ayant une résolution de 1ns. Après que l'outil de contrôle ai été choisi, la valeur de l'inductance de fuite doit donc être suffisamment élevée, suivant les formules (I.1) et (I.2), pour que l'on puisse avoir une régulation fine de la tension et de la puissance à chaque pas de réglage du microcontrôleur ainsi que pour avoir une faible ondulation de courant dans le transformateur. D'autre part, cette inductance de fuite influe sur la puissance maximale que peut transférer cette structure comme le montre la formule (I.6) [Kri06] :

$$P_{\max} = \frac{V_I^2 \cdot V_O^2 / n^2}{4 \cdot f_s \cdot L_S (V_I^2 + V_I \cdot V_O / n + V_O^2 / n^2)} \quad (\text{I.6})$$

Pour un rapport de transformation unitaire n = 1 et V<sub>O</sub>/V<sub>I</sub> autour de 1, la valeur de fréquence fixée à 500kHz, la puissance maximale dépend seulement de la valeur de l'inductance de fuite. Cette valeur doit donc être suffisamment petite pour que la puissance maximale soit supérieure à la puissance de nominale du convertisseur [Kri06]. Pour notre cahier des charges, selon (I.6) la valeur de l'inductance de fuite doit être inférieure à 416nH pour que la puissance maximale soit supérieure à 10W. Cette valeur est correcte pour la tension nominale en entrée et la tension nominale en sortie (5V). Si on tient compte de la variation de la tension d'entrée et de la tension de sortie par rapport à la tension nominale durant la régulation de la tension totale du R $\mu$ C, la valeur de l'inductance de fuite doit être inférieure à 338nH pour une variation de tension de  $\pm 10\%$  et inférieure à 267nH pour une variation de  $\pm 20\%$ . A partir de ces analyses, le choix de la valeur de l'inductance de fuite sera donc un



compromis entre ces limites auxquelles il faut rajouter les contraintes de fabrication d'un transformateur présentant des fuites à maîtriser dans un petit volume.

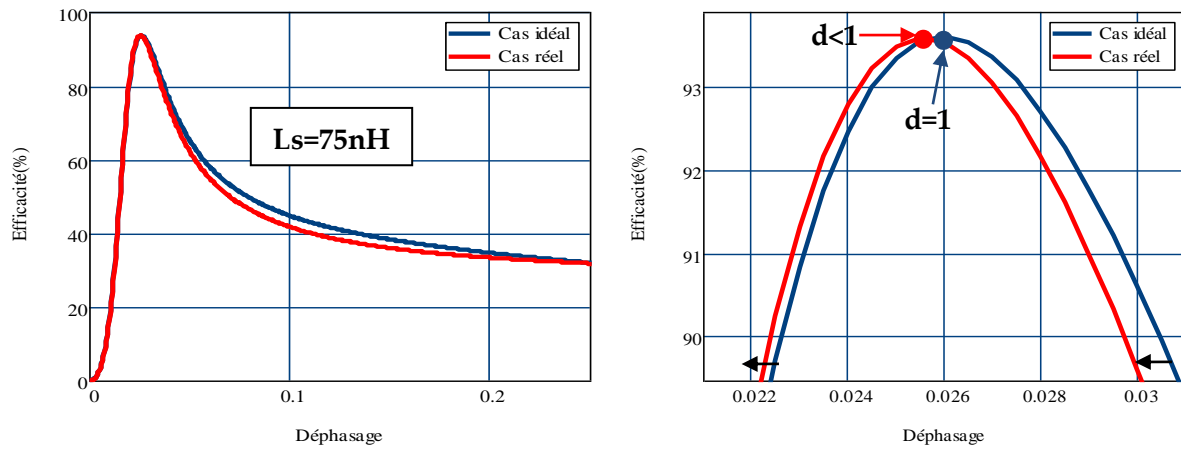


Figure I.17. Comparaison du rendement en cas réel et idéal

En effet, les formules analytiques utilisées pour les calculs du rendement de [Tri13] ne sont valables que pour le cas idéal où la chute de tension sur les éléments de la structure est négligée, dans ce cas-là, le rendement maximal est atteint à  $d=1$ . Pour le cas réel, en prenant en compte ces conditions et en comparant avec le cas idéal, on trouve que le point de rendement optimal se décale à gauche pour  $d$  inférieur à 1. Cela conduit à décaler la gamme de variation du déphasage (Figure I.17).

Une autre analyse théorique est réalisée sur notre structure élémentaire de technologie CMOS 0.35 $\mu$ m avec la prise en compte des pertes liées à la commutation, à la conduction des éléments actifs et passifs et des chutes de tension lors de la conduction. Le but de cette analyse est de vérifier le comportement de la structure au niveau du rendement au cas où la charge est remplacée par une source de tension avec une gamme de variation de 10% autour de celle d'entrée (Figure I.18).

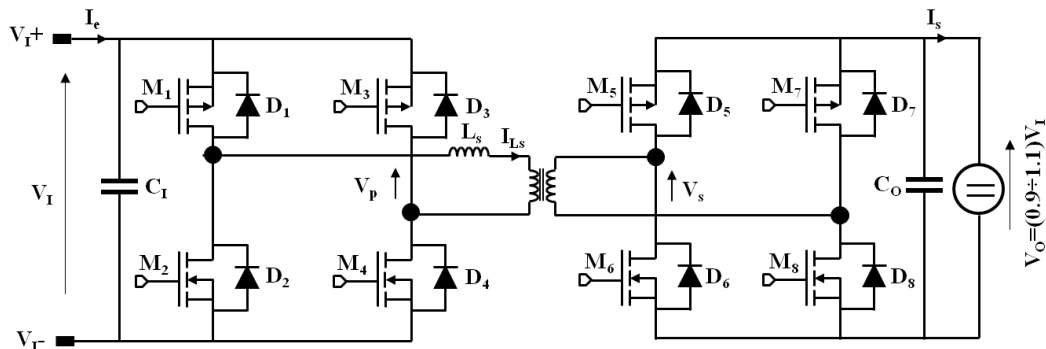


Figure I.18. Structure DAB débitant sur une source de tension.

Cela correspond au cas où, par exemple, on charge ou décharge une batterie ou un condensateur de grosse capacité par une source de tension à travers le convertisseur pouvant être régulé du courant. En suivant (I.2), dès que la tension de sortie est définie, la puissance ou le courant transféré ne dépendent que du déphasage, cela peut simplifier la gestion d'énergie. Ces analyses nous aident à vérifier l'évolution du rendement dans la zone de fonctionnement imposée par le cahier des charges

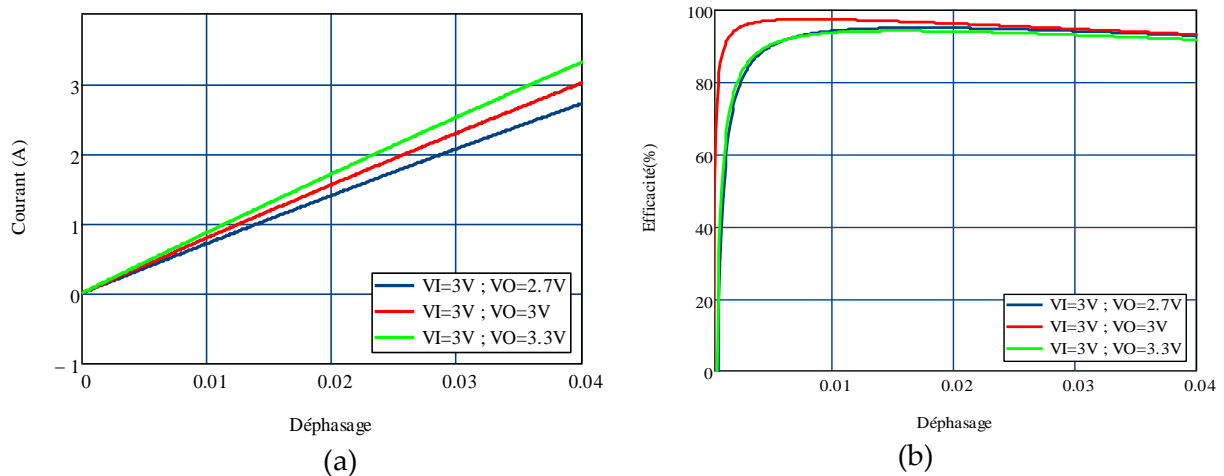


Figure I.19. Courant d'entrée et rendement en fonction du déphasage ( $V_I=3V$ )

a- Courant d'entrée ; b – Rendement

La Figure I.19 présente la relation entre le courant moyen d'entrée, le rendement du convertisseur et l'angle du déphasage  $\beta$  pour différents rapports de tension entrée/sortie. Cette relation est calculée analytiquement pour une tension d'entrée de 3V afin de la confronter avec le cas de charge résistive étudié dans [Tri13]. La tension de sortie est imposée successivement à 2.7V, 3V, 3.3V correspondant à une variation de 10% autour de la tension d'entrée. La fréquence de découpage est fixée à 500kHz. Les pertes sont calculées en prenant en compte la résistance à l'état passant  $R_{on}$  du Nmos de 9m $\Omega$  et pour celle du Pmos de 11m $\Omega$  (à 25°C). Les capacités d'entrée des Nmos et Pmos sont respectivement 345pF et 1035pF. Ces valeurs de résistances et de capacités sont celles issues des résultats du dimensionnement en technologie CMOS 0,35 $\mu$ m de l'onduleur et du redresseur effectué dans la thèse de Lyubomir KERACHEV [2010-2013]. La résistance de conduction du transformateur planar est estimée à environ 40m $\Omega$  si l'on suit la conception de [Tri13] avec une inductance de fuite choisie de l'ordre de 75nH. En considérant le pire cas pour lequel la tension de sortie est de 2.7V, on observe que le rendement de conversion d'énergie est toujours supérieur à 90% pour  $\beta$  supérieur à 0.0049 correspondant à une valeur du courant moyen d'entrée de 0.35A

ou à une puissance de 1.05W, jusqu'à  $\beta=0.04$  pour laquelle le courant vaut 2.7A et la puissance 8.1W, le rendement reste supérieur à 91.7%. L'utilisation d'une source de tension au lieu d'une charge résistive à la sortie permet d'étendre la zone d'efficacité élevée même en cas transfert de puissance faible. Cela permet en plus d'élargir la gamme de variation du déphasage, du courant et de simplifier le contrôle d'énergie transférée entre l'entrée et la sortie du convertisseur en cas d'asservissement. De plus, au point de fonctionnement nominal pour lequel le courant moyen vaut 2A, on obtient toujours un rendement élevé (>94%).

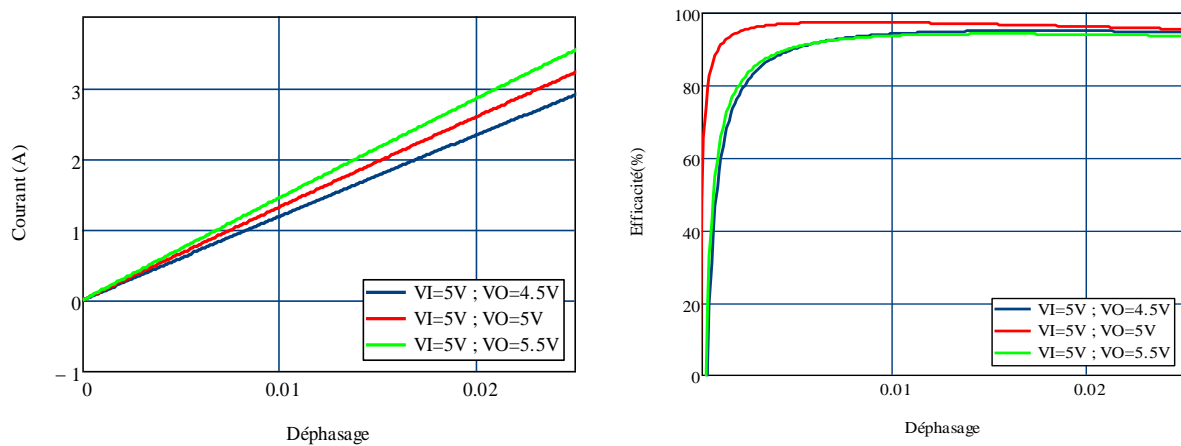


Figure I.20. Courant d'entrée et rendement en fonction du déphasage ( $V_I=5V$ )

En considérant le cas pour lequel la tension de sortie est égale à 5V et la tension de sortie varie avec le même rapport ( $V_O = (0.9 \div 1.1) \cdot V_I$ ), on a obtenu les résultats analogues (Figure I.20). Le rendement est important autour du point de fonctionnement nominal et même pour la zone de puissance faible. Ces résultats nous permettent de valider l'idée d'imaginer des applications à faible plage de variation des tensions d'entrée et de sortie pour cette structure de micro-convertisseur DAB afin d'exploiter toutes ses performances tout en assurant toujours un bon rendement et une simplicité de contrôle. A partir de là, on peut distinguer deux stratégies de contrôle différentes pour de multiples domaines d'applications du convertisseur élémentaire tout en assurant un rendement élevée. La première stratégie est basée sur la régulation de la tension de sortie dans une gamme définitive ( $\pm 10\%$ ) par rapport celle d'entrée ; la deuxième repose sur l'asservissement du courant pour que la puissance de transfert soit toujours dans la zone acceptable. Dans la partie suivante, une étude détaillée sur ces stratégies est présentée.

#### I.2.4.b. Stratégie de gestion d'énergie transférée dans le CE

Les stratégies de contrôle permettant d'exploiter correctement le fonctionnement du convertisseur DAB ont bien évolué depuis l'apparition de la structure [Ogg06] [Kri06] [Ogg09]. Ces études se concentrent surtout sur cette topologie dans les domaines de tension et de puissance élevée pour lesquelles le convertisseur est conçu pour s'adapter à une application spécifique. L'amélioration du rendement est toujours l'objet principal. Les méthodes de modulation de déphasage sont optimisées pour assurer le fonctionnement des interrupteurs dans la zone de commutation douce ou pour réduire la circulation de la puissance réactive. Cependant, la complexité liée à la réalisation de ces stratégies n'est pas vraiment rentable pour une conception DAB à faible inductance de fuite qui conduit à une faible gamme de variation du déphasage. Comme envisagé dans la partie précédente, une solution de régulation appropriée peut assurer un fonctionnement à efficacité importante (>90%). Les stratégies d'asservissement complexes qui sont optimales pour les cas particuliers, peuvent rendre la commande plus complexe en cas de la mise en réseau. On s'oriente donc vers des approches efficaces et simples à mettre en œuvre pour réguler les paramètres électriques dans la zone de haut rendement, correspondant à deux stratégies différentes : régulation en boucle de tension ou du courant.

##### I.2.4.b.i. Boucle de régulation de tension de sortie

Pour des applications demandant de maintenir la tension de sortie en fonction de la variation de charge et afin d'assurer un fonctionnement à rendement optimale, il nous faut réguler la tension aux bornes de la charge dans une gamme de variation acceptable prenant en compte les variations de la tension d'entrée. Pour concevoir les paramètres du contrôleur fonctionnant en boucle fermée, les fonctions de transfert des signaux basées sur les modèles moyens doivent être tout d'abord déterminées. Pour cela, nous allons construire les fonctions de transfert principales du DAB (présenté dans la Figure I.13) à partir des modèles simplifiés. A partir de la formule (I.2), on reprend l'expression de la puissance de sortie pour le cas d'un rapport de transformation du transformateur  $n=1$  :

$$P_0 = \frac{V_I \cdot V_o}{L_s \cdot f_s} \beta \cdot (1 - 2\beta) \quad (I.7)$$

Le courant moyen de sortie sera calculé facilement :

$$\langle I_o \rangle = \frac{P_o}{V_o} = \frac{V_I}{L_s \cdot f_s} \beta \cdot (1 - 2\beta) \quad (I.8)$$

Considérant que les variables d'état sont le courant à travers l'inductance de fuite et la tension aux bornes du condensateur à la sortie du convertisseur, nous allons utiliser un modèle d'ordre réduit pour étudier la boucle de régulation. Dans ce cas-là, le courant dans l'inductance de fuite peut être considéré comme la variable « rapide » et sera négligé. Le circuit est alors simplifié par un modèle équivalent comme présenté Figure I.21.

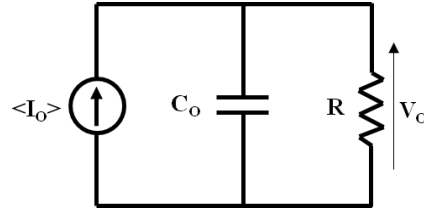


Figure I.21. Modèle d'ordre réduit du convertisseur DAB

A partir du modèle simplifié, on obtient l'équation différentielle décrivant le comportement du convertisseur :

$$\langle I_o \rangle = C_o \cdot \frac{dV_o}{dt} + \frac{V_o}{R} \Leftrightarrow \frac{dV_o}{dt} = -\frac{V_o}{R \cdot C_o} + \frac{V_I}{L_s \cdot f_s \cdot C_o} \beta (1 - 2\beta) \quad (I.9)$$

Ce système est non linéaire et, donc, pour trouver la fonction transfert, il est nécessaire de le linéariser.

En utilisant un modèle petits signaux, on déduit facilement la fonction de transfert :

$$\frac{d\tilde{V}_o}{dt} = -\frac{\tilde{V}_o}{R \cdot C_o} + \frac{\beta_o (1 - 2\beta_o)}{L_s \cdot f_s \cdot C_o} \tilde{V}_I + \frac{V_{I0} (1 - 4\beta_o)}{L_s \cdot f_s \cdot C_o} \tilde{\beta} \quad (I.10)$$

Où :

$$V_o = V_{o0} + \tilde{V}_o \quad ; \quad V_I = V_{I0} + \tilde{V}_I \quad ; \quad \beta = \beta_o + \tilde{\beta}$$

$V_{o0}$ ,  $V_{I0}$ ,  $\beta_o$  sont successivement les solutions en régime établi du système.

Alors, la fonction de transfert entre la tension de sortie et la variable de commande peut être définie par  $G_c$  :

$$G_c = \left. \frac{\tilde{V}_o}{\tilde{\beta}} \right|_{\tilde{V}_I=0} = \frac{V_{I0} (1 - 4\beta_o)}{L_s \cdot f_s \cdot C_o} \cdot \frac{1}{s + \frac{1}{R \cdot C_o}} \quad (I.11)$$

Et la fonction de transfert entre la tension sortie et la tension d'entrée peut être définie par  $G_v$  :

$$G_V = \left. \frac{\tilde{V}_O}{\tilde{V}_1} \right|_{\tilde{\beta}=0} = \frac{\beta_0(1-2\beta_0)}{L_S \cdot f_S \cdot C_O} \cdot \frac{1}{s + \frac{1}{R \cdot C_O}} \quad (I.12)$$

Comme le pôle du système  $-1/RC_O$  est toujours négatif quel que soit les paramètres du convertisseur on voit que le système est stable.

A partir de là, on propose une boucle fermée de commande :

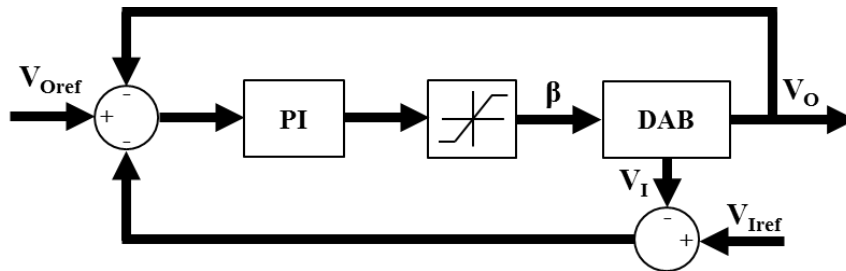
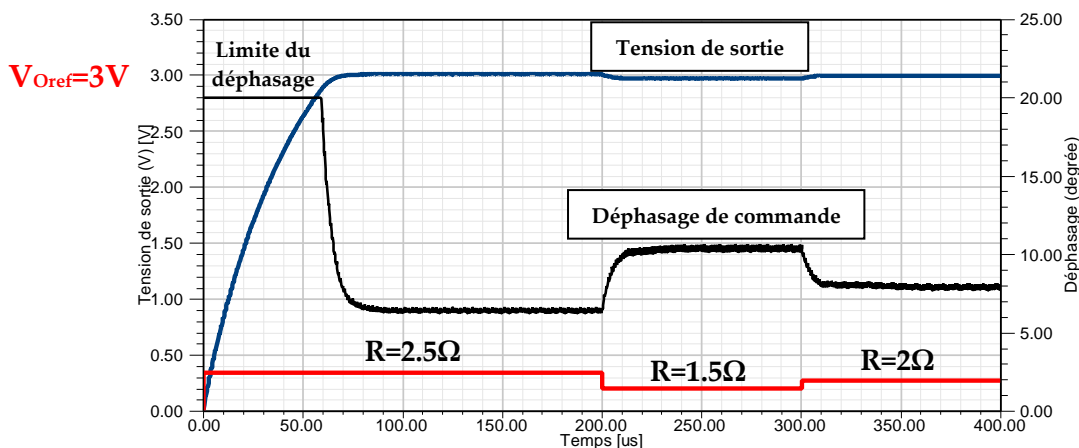


Figure I.22. Boucle de régulation de tension de sortie

L'introduction du correcteur PI permet d'améliorer la dynamique de réponse du système et d'annuler l'erreur statique des grandeurs de contrôle mais peut causer une surintensité en régime transitoire à cause de la dynamique lente de la tension de sortie. Une limite en courant, en limitant le déphasage, est nécessaire, ce qui peut être réalisée dans l'algorithme de contrôle.

La stratégie de commande est vérifiée en simulation par le logiciel SIMPLORER 8 en tenant compte des paramètres de la technologie utilisée et de notre cahier des charges. Pour vérifier la réponse du système au changement du courant de charge, la valeur de la résistance de sortie est modulée autour de 1.5 $\Omega$ . La Figure I.23 montre le comportement du convertisseur avec une boucle de régulation de la tension sortie du convertisseur et une consigne en tension ayant une valeur de référence 3V, soumis à des variations de résistance de charge.



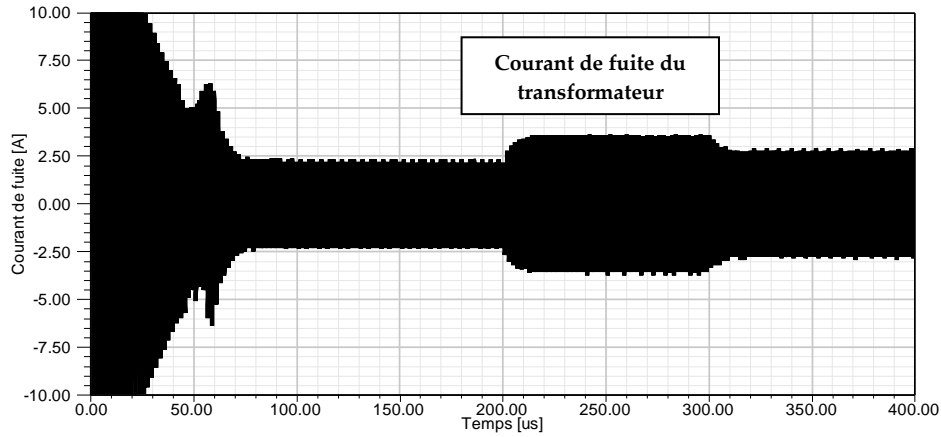


Figure I.23. Régulation de tension de sortie avec la variation de charge

Le calcul des paramètres convenables pour le correcteur PI basant sur la relation (I.11) permet de limiter le phénomène lié à la surintensité. L'algorithme de limitation du courant est important au démarrage lorsque la tension de sortie est encore faible.

Cette méthode d'asservissement est bien adaptée lorsque la tension de sortie doit être tenue dans une gamme imposée par le cahier des charges. Le courant ou la puissance transférée à la sortie du convertisseur dépend alors de la charge. Pour le cas où la sortie du convertisseur est connectée à une source de tension, ou un condensateur de grosse capacité, le pilotage de la puissance transférée est équivalent à l'asservissement du courant. Une boucle de régulation du courant est donc proposée dans la suite.

#### I.2.4.b.ii. Boucle de régulation du courant

En considérant le cas pour lequel la sortie du convertisseur est connectée à une source de tension de dynamique lente, un asservissement du courant d'entrée est nécessaire pour réaliser le transfert de puissance bidirectionnel. Le convertisseur DAB peut être modélisé comme une source de courant continu commandée, le courant moyen pendant un cycle de commutation du côté de la charge étant une fonction du déphasage (I.8). En négligeant les pertes du circuit, l'application du théorème de conservation d'énergie nous donne :

$$P_I = P_O \Leftrightarrow V_I \cdot \langle I_E \rangle = V_O \cdot \langle I_O \rangle \quad (I.13)$$

La valeur moyenne du courant d'entrée est déduite de (I.13) :

$$\langle I_E \rangle = \frac{V_O \cdot \langle I_O \rangle}{V_I} = \frac{V_O}{L_S \cdot f_S} \beta \cdot (1 - 2\beta) \quad (I.14)$$

L'association des relations (I.14) et (I.9) nous donne :

$$\frac{d\langle I_E \rangle}{dt} = -\frac{\langle I_E \rangle}{R.C_O} + \frac{V_I}{L_S^2 \cdot f_S^2 \cdot C_O} \beta^2 (1-2\beta)^2 \quad (\text{I.15})$$

Cette fonction n'est pas linéaire en grands signaux. Pour un modèle moyen petit signal, elle doit être linéarisée autour du point de fonctionnement  $V_{I0}, \beta_0$  :

$$\frac{d\langle \tilde{I}_E \rangle}{dt} = -\frac{\langle \tilde{I}_E \rangle}{R.C_O} + \frac{\beta_0^2 (1-2\beta_0)^2}{L_S^2 \cdot f_S^2 \cdot C_O} \tilde{V}_I + \frac{2.V_{I0} \cdot \beta_0 (1-6.\beta_0 + 8.\beta_0^2)}{L_S^2 \cdot f_S^2 \cdot C_O} \tilde{\beta} \quad (\text{I.16})$$

Avec :  $\langle I_E \rangle = \langle I_E \rangle_0 + \langle \tilde{I}_E \rangle$  ;  $V_I = V_{I0} + \tilde{V}_I$  ;  $\beta = \beta_0 + \tilde{\beta}$

$V_{I0}, V_{I0}, \beta_0$  sont successivement les solutions en régime établi du système.

$$G_\beta = \left. \frac{\langle \tilde{I}_E \rangle}{\tilde{\beta}} \right|_{V_{I0}, \beta_0} = \frac{2.V_{I0} \cdot \beta_0 (1-6.\beta_0 + 8.\beta_0^2)}{L_S^2 \cdot f_S^2 \cdot C_O \left( s + \frac{1}{RC_O} \right)} \quad (\text{I.17})$$

$$G_{V_I} = \left. \frac{\langle \tilde{I}_E \rangle}{\tilde{V}_I} \right|_{V_{I0}, \beta_0} = \frac{\beta_0^2 (1-2\beta_0)^2}{L_S^2 \cdot f_S^2 \cdot C_O \left( s + \frac{1}{RC_O} \right)} \quad (\text{I.18})$$

Où  $G_\beta, G_{V_I}$  désigne les gains du convertisseur DAB.  $G_{V_I} \ll G_\beta$  car  $\beta_0 \ll 1$ . Dans ce cas, l'influence de la variation de tension d'entrée peut être négligée, le courant d'entrée ne dépend que du déphasage. Sous forme de petits signaux, nous avons :

$$\langle \tilde{I}_E \rangle = G_\beta \cdot \tilde{\beta} = \frac{2.V_{I0} \cdot \beta_0 (1-6.\beta_0 + 8.\beta_0^2)}{L_S^2 \cdot f_S^2 \cdot C_O \left( s + \frac{1}{RC_O} \right)} \cdot \tilde{\beta} \quad (\text{I.19})$$

La caractéristique du courant en petits signaux du convertisseur DAB est représentée par une fonction linéaire de premier ordre. La Figure I.24 montre le schéma de contrôle en boucle du système. Un correcteur PI est inséré pour augmenter la dynamique du système et corriger l'erreur statique du signal de régulation. Cette stratégie peut être mise en œuvre pour les applications spécifiques utilisant le convertisseur DAB afin de réaliser un transfert de puissance bidirectionnelle entre les éléments de stockage. Par exemple, pour équilibrer la tension de 2 cellules ou de 2 packs de batterie lorsque l'un est connecté à l'entrée et l'autre à la sortie du convertisseur, il faut que le convertisseur soit contrôlé afin de transférer l'énergie de la cellule plus chargée à celle moins chargée. Dans ce cas, un comparateur de tension peut être mis en œuvre pour définir le sens ou la référence du courant en fonction de la différence



de tension entre entrée et sortie. Le but final est d'assurer que la tension égale entre l'entrée et la sortie qui peut conduire un fonctionnement à haute efficacité du convertisseur.

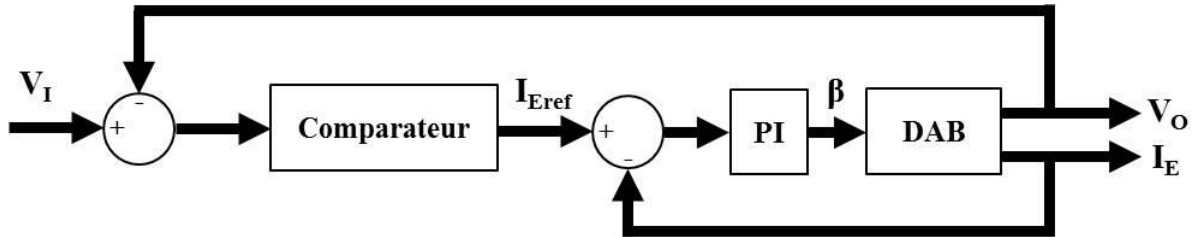


Figure I.24. Boucle d'asservissement du courant moyen d'entrée du convertisseur

La dynamique de réponse du signal de courant est très rapide, le choix des paramètres appropriés du correcteur PI peut assurer cette rapidité de réponse du signal et ne pas causer les surintensités. Cette stratégie de commande est validée en simulation par le logiciel SIMPLORER 8 compte tenu des paramètres de la technologie choisie et de notre cahier des charges.

La Figure I.25 montre les résultats de simulation de l'asservissement du courant moyen d'entrée du convertisseur pour différentes valeurs de référence, soit positives (+2) soit négatives (-2), imposée par la direction de transfert d'énergie. Supposons que l'entrée et la sortie du convertisseur sont connectées aux sources de tension constantes ( $V_I=V_O=3V$ ) et que la fréquence du découpage est de 500kHz.

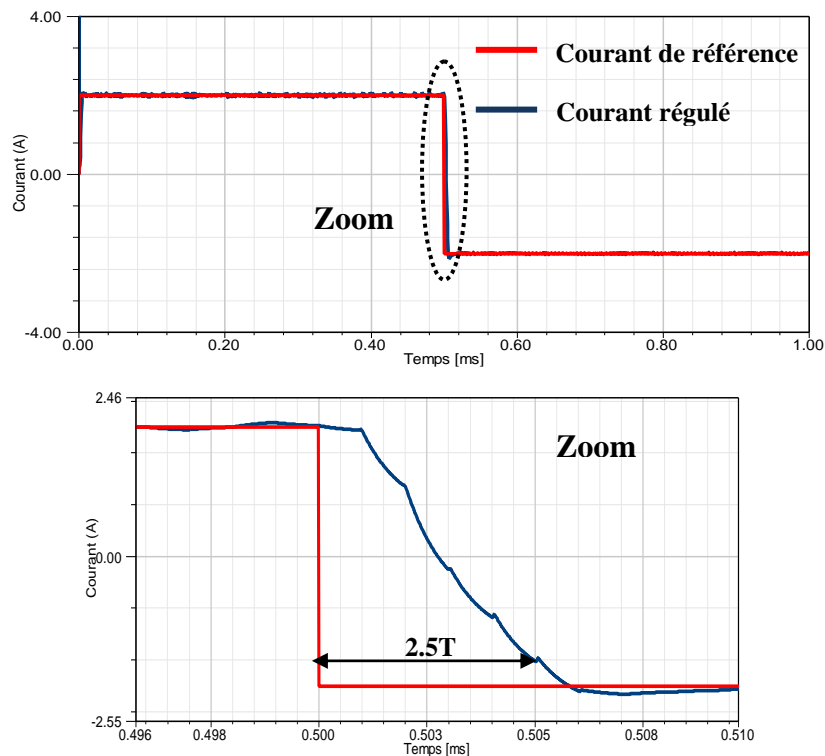


Figure I.25. Boucle d'asservissement du courant moyen d'entrée du convertisseur

Le courant régulé présente une dynamique de réponse très importante, de l'ordre de 2-3 périodes de commutation, avec une erreur faible. Dans ce cas, la quantité et la direction de l'énergie transférée par le convertisseur est gérée facilement par la valeur et le « signe » du courant de référence.

Cette méthode d'asservissement est bien adaptée pour les cas où l'entrée et la sortie du convertisseur sont connectées à des sources de tension. La gestion de l'énergie est simple et à haut rendement, cela nous donne la capacité d'exploitation des points forts de la structure.

### **I.2.5. Conclusion**

Dans cette partie, nous avons dressé un aperçu sur l'état de l'art des études de modularité liée à la conception des convertisseurs d'électronique de puissance avant de développer notre propre approche consistant en l'association des cellules élémentaires, toutes identiques et fabriquées collectivement en grand nombre, afin de réaliser n'importe quelles fonctions de conversion DC-DC. La structure symétrique Dual Active Bridge (DAB) présentant des bonnes caractéristiques liées à la taille des composants actifs, passifs et à ses capacités d'intégration importantes, a été choisi pour la réalisation du convertisseur élémentaire. Toutes les technologies disponibles liées à la conception des éléments passifs, actifs dans les travaux précédents à G2elab sont également présentées et reprises pour réaliser notre cellule de tension et de courant nominal respectivement 5V, 2A. Une étude détaillée sur le fonctionnement du convertisseur élémentaire en observant l'évolution du rendement a été mise en place. Cela nous permet de définir la zone d'opération optimale concernant la gamme de variation des variables de commande ainsi que les variables d'état de la structure. Suivant ces études, deux stratégies de contrôle ont été proposées se basant sur la régulation de la tension de sortie ou l'asservissement du courant d'entrée tout en assurant une efficace de fonctionnement élevée (>90%). Une organisation du flux de puissance bidirectionnel à travers le convertisseur peut être réalisée grâce un boucle d'asservissement du courant en surveillant la tension de l'entrée et de sortie. Cela permet d'élargir le domaine d'application du R $\mu$ C vers les batteries de stockage électrochimiques liée à la demande de charge ou de décharge ou d'équilibrage. Dans la partie suivante, les problèmes associés à la mise en série des batteries avec une étude sur l'état de l'art des structures d'équilibrage actif seront abordés. Le but est d'appréhender le principe de la conception des équilibreurs, les points

forts ainsi que les points faibles qui existent afin de concevoir une nouvelle structure optimale à base du R $\mu$ C.

### **I.3. Les batteries Lithium ion et les structures d'équilibreurs.**

#### **I.3.1. Les problèmes associés à la mise en série des batteries**

L'utilisation de plus en plus répandue des batteries Li-ion conduit à un nouvel axe de recherche non seulement sur l'innovation des technologies intrinsèques, mais encore sur l'amélioration des capacités d'exploitation du stockage de l'énergie. Les cellules Li-ion sont généralement des éléments « basse tension » et, donc, pour les applications qui demandent des tensions et des puissances plus élevées, elles sont souvent connectées en série et, le cas échéant, en parallèle. L'association en parallèle des dispositifs électrochimiques est simple à mettre en œuvre car le partage du courant entre les cellules est principalement dépendant de chacune des capacités de stockage des éléments. Tous les éléments en parallèle sont perçus de façon uniforme. Le courant se distribue automatiquement en fonction des impédances internes lors des phases transitoires jusqu'au moment où les tensions des cellules sont égales. Si, maintenant, on considère la connexion en série, toutes les cellules de la batterie recevront la même quantité de charges. Se faisant, l'association devient très sensible aux dispersions de capacité et aux déséquilibres des états de charge. Or, les surcharges et les sur décharges excessives des batteries Li-ion provoquent des dommages irréversibles et peuvent être à l'origine de problèmes de sécurité majeurs [Mal06] [Bel08]. Par conséquent, une surveillance fiable de la tension de chaque cellule ou groupe de cellules placé en série est nécessaire pour garder la tension de chaque élément dans la plage de sécurité. La Figure I.26 montre la gamme de tensions entre la tension de charge limite (CVL) et la tension de décharge limite (DVL), dans laquelle une cellule au lithium-ion LiFePO<sub>4</sub> peut fonctionner sans risque. Cette cellule ne doit pas fonctionner dans la zone rouge.

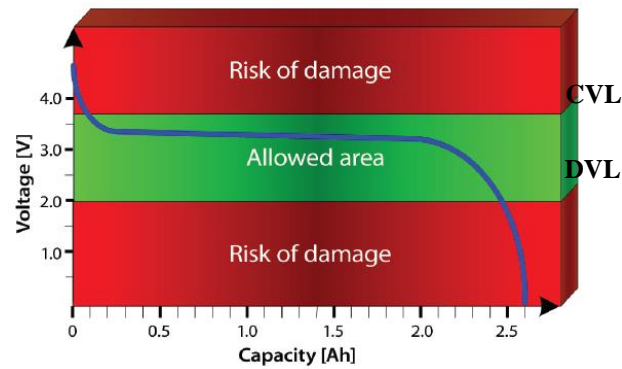
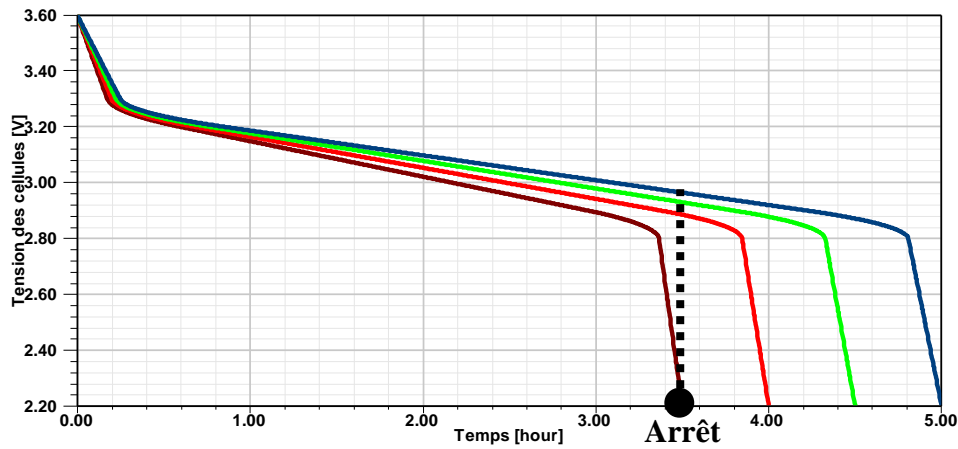


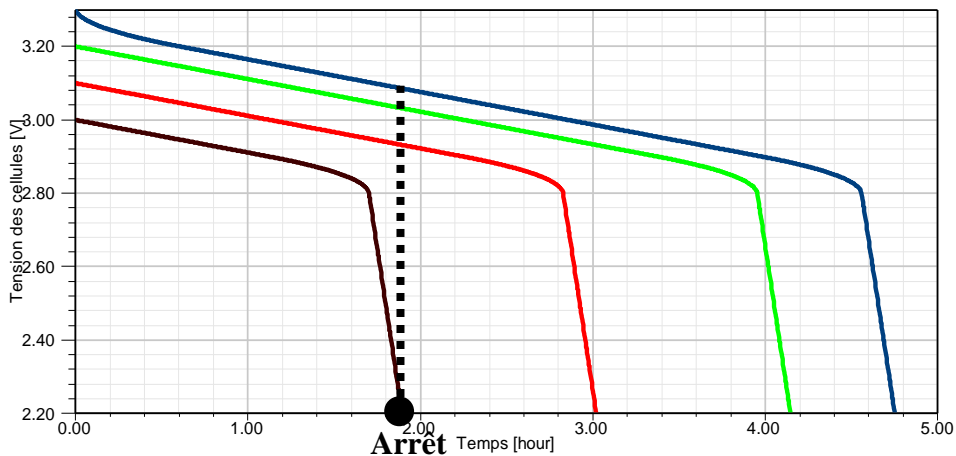
Figure I.26. Zone de fonctionnement interdite pour une cellule Li-Ion [Roe08]

Dans le cas où, pour réaliser un pack de batterie, les cellules sont connectées en série, le processus de décharge ou de charge doit être arrêté immédiatement dès que la tension d'une cellule est tombée en dessous de DVL ou dépasse CVL. Pourtant, pour deux cellules de même type ayant les mêmes états de charge initiaux et soumises aux mêmes sollicitations en courant, c'est la cellule ayant la plus faible capacité qui va atteindre en premier le niveau DVL ou CVL lorsqu'elle est chargée et déchargée. Plusieurs causes peuvent en être l'origine : tout d'abord une dispersion de fabrication qui affecte la capacité initiale. Une autre cause peut être un déséquilibre thermique du pack ; bien qu'une ventilation forcée puisse permettre d'évacuer les calories générées par les batteries, l'uniformisation des températures n'est cependant pas garantie et une différence de température pouvant atteindre une dizaine de degrés est possible. Dans de telles conditions, les cellules vieillissent différemment, conduisant inévitablement à un déséquilibre des capacités et des états de charge. Pour conserver la cellule la plus faible en toute sécurité dans sa zone de fonctionnement optimale, le processus de décharge est surveillé et arrêté par le système de gestion de batterie (BMS). La capacité de batterie est donc limitée par la plus faible des cellules. De même, la charge de la batterie ne peut pas être poursuivie si au moins une cellule (généralement la cellule ayant la plus faible capacité) est entièrement chargée. Dans ce cas, les autres cellules ne sont pas complètement chargées. La Figure I.27a montre l'évolution des tensions simulées de quatre cellules associées en série de capacité 7, 8, 9 et 10Ah respectivement pour les cellules 1,2 3 et 4 lors de l'application d'un courant constant de 2A à la décharge. La cellule de capacité plus faible (7Ah) est la première qui atteint le niveau DVL. Seulement 87Wh d'énergie est délivrée à la charge, limitée par la cellule la plus faible par rapport à 104Wh d'énergie réelle contenue dans le pack de batterie, presque 20% de l'énergie totale n'a pas été exploitée dans ce cas. Il y

a encore le cas où les états de charge initiaux des cellules de même capacité sont dispersés. Dans ce cas, la capacité utile du pack peut être encore plus faible (Figure I.27b).



a) Décharge de 4 cellules à capacité différentes



b) Décharge de 4 cellules à tensions initiales différentes

Figure I.27. Déséquilibre des cellules de batterie en décharge

Beaucoup de techniques d'équilibrage sont conçus pour garder l'état de charge des cellules à un niveau comparable. La performance du pack de batterie avec les cellules de différentes capacités peut être considérablement améliorée lorsque les cellules les plus faibles sont supportées dans une base de temps réel par les cellules plus « fortes » pendant la charge ou la décharge de la batterie. Un circuit d'équilibrage à base d'électronique de commutation est nécessaire pour réaliser un transfert d'énergie important et efficace d'une cellule à l'autre, appelé « circuit d'équilibrage actif ».

Avant d'entrer dans le cœur du problème, une étude sur l'état de l'art des BMS et des structures d'équilibrage est présentée dans la partie suivante.

## I.3.2. Le BMS – les structures d'équilibrage actives

### I.3.2.a. Le BMS – la fonction d'équilibrage

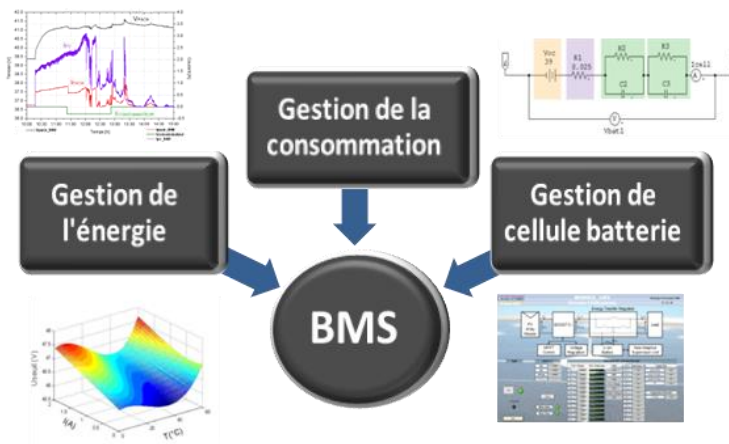


Figure I.28. Système de gestion de batterie (BMS)

Un système de gestion de batterie est un système qui contrôle les cellules d'une chaîne série et parallèle pour un certain nombre de variables. Ces variables peuvent inclure la tension des cellules de la chaîne, l'état de charge et la tension totale du pack. Le BMS a généralement des mécanismes de protections intégrées contre les défauts liés à la sur ou sous tension de chaque cellule, la surintensité, mais peut aussi inclure la détection de température, les défaillances des batteries et la fonction d'équilibrage. Ces fonctions ont pour principaux objectifs de protéger les batteries de tous les dommages éventuels, de prolonger la durée de vie de ses éléments et de veiller à maintenir la batterie à un niveau de fonctionnement optimal. De plus, certains circuits BMS possèdent également un système de communication des données à une interface centrale pour l'utilisateur ou à un ordinateur pour une analyse ultérieure. [Asu05] a montré la conception d'un BMS avec un protocole de communication pour transmettre les informations vers un PC. Un autre exemple de circuit BMS est présenté dans [Kar09], dans lequel les cellules sont équilibrées par des convertisseurs Flyback en utilisant un dispositif de commande centralisé. La fonction d'équilibrage du BMS pour garantir que toutes les cellules d'un pack sont à un même état de charge, est indispensable pour éviter que des cellules soient complètement déchargées alors que d'autres ne le sont pas et pour prévenir les risques de sur décharge ou de surcharge. Le principe de ces systèmes d'équilibrage consiste à dévier le courant pour que celui-ci évite les cellules surchargées ou sur déchargées, selon le sens du courant imposé au pack. Beaucoup de systèmes existent

allant de systèmes passifs simples jusqu'aux systèmes actifs complexes comme cela peut être vu dans [Kut96].

Ces dernières années, beaucoup d'études s'accroissent sur le design de structures d'équilibrage actives plus performantes qui peuvent assurer un fonctionnement efficace des batteries dans de multiples domaines d'application. Pour concevoir une telle structure, une revue sur les topologies d'équilibrage actuelles est nécessaire.

### I.3.2.b. Les structures d'équilibrage actif

L'approche d'équilibrage actif est basée sur le transfert de l'énergie entre les cellules. Cette méthode d'équilibrage ne dépend pas des caractéristiques chimiques des cellules et peut être utilisée pour la plupart des types de batteries rechargeables modernes. Il existe actuellement plusieurs structures d'équilibrage actif se basant sur la nature des éléments passifs utilisés pour stocker d'énergie ainsi que les stratégies de transfert d'énergie. L'énergie transférée peut être d'une cellule à l'ensemble de la batterie, de l'ensemble de la batterie à une cellule ou d'une cellule à l'autre dépendant des stratégies de commande. Ces stratégies peuvent être réalisées en utilisant des convertisseurs DC/DC spécifiques. L'objectif est de transférer l'énergie de la cellule la plus forte à l'ensemble de la batterie ou à une autre cellule, ou du pack de batterie ou d'une cellule à celle la plus faible. Pour cela, chaque type de convertisseur utilisé possède ses propres caractéristiques liées aux différents modes de fonctionnement. Le choix d'un mode approprié prendra la décision d'élaboration des stratégies de commande. Le dimensionnement dépend principalement de la puissance maximale possible provenant de la batterie, de la capacité de la batterie en ampère-heures (Ah), et des conditions d'application finale. La Figure I.29 illustre le schéma de principe d'un circuit d'équilibrage actif avec les blocs d'un BMS pour un pack de 8 cellules.

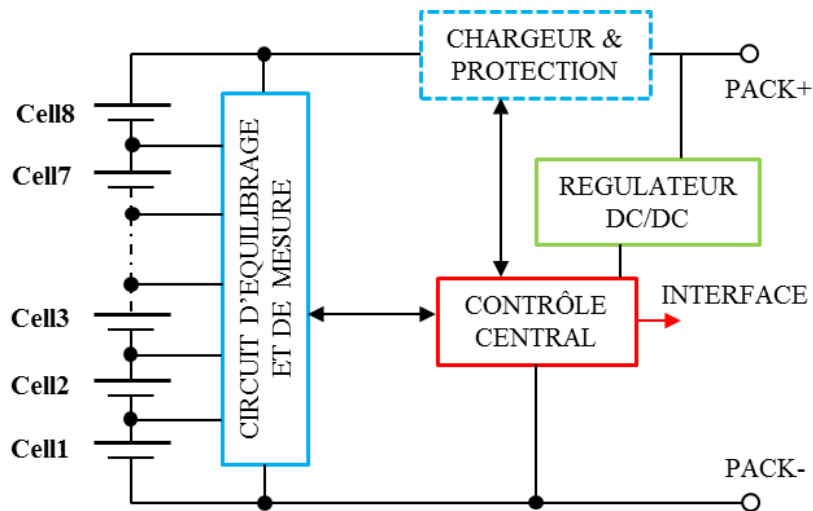


Figure I.29. Blocs du BMS avec circuit d'équilibrage

Pour toutes les structures d'équilibrage actif, le transfert d'énergie d'une cellule à l'autre est réalisé en utilisant des éléments de stockage, soit inductifs soit capacitif. L'énergie des cellules les fortes est absorbée par ces éléments pendant la première demi-période du découpage des convertisseurs et, dans le cycle suivant, est libérée vers les cellules faibles. La quantité d'énergie transférée dépend principalement de la demande de l'application finale, soit du courant de charge ou de décharge du pack soit la vitesse d'équilibrage requise. Pour équilibrer la tension des cellules du pack dans toutes les conditions de dispersion de capacité, d'état de charge, ou de régimes de fonctionnement, il faut que le courant d'équilibrage soit toujours supérieur à celui de décharge ou de charge du pack. En outre, le rendement de transfert d'énergie, qui est la condition décisive pour la qualité de l'équilibrage, dépend fortement du rendement des convertisseurs. La capacité d'intégration de ces convertisseurs permet de réduire la taille des circuits, d'augmenter la densité de conversion d'énergie du système, et de plus, d'élargir le domaine d'application vers les microsystemes. Conformément à ces exigences, la topologie de la structure d'équilibrage, les stratégies de contrôle / commande et les paramètres de dimension des éléments passifs du circuit doivent être correctement sélectionnés.

Dans le cadre de notre étude, la batterie se compose de 8 cellules LiFePO<sub>4</sub> de capacité nominale de 10 Ah chacune. Le courant maximal demandé par la charge est de 5A. La structure d'équilibrage actif doit assurer des états de charge égaux pour toutes les cellules à la fin de la période de décharge avec un rendement minimal à l'ordre de 90% environ. La fréquence de fonctionnement de ces structures doit être supérieure à 100kHz afin de réduire



la dimension des éléments passifs. La simplicité de la mise en place des stratégies de commande est également un indice comparatif des structures. D'autre part, notre étude se limite seulement aux structures pouvant être intégrées par des technologies AMS CMOS proposées par CMP [CMP].

Une des technologies qui apparue en premier lieu fut l'équilibrage capacitif, aussi connu comme sous le nom d'équilibrage à "condensateur commuté", qui utilise des condensateurs comme l'élément principal de stockage tampon d'énergie pour redistribuer l'énergie entre les cellules. Beaucoup de topologies ont été proposées se basant sur cette approche. Les structures les plus simples comme celles à condensateur commuté (CC) classiques sont proposées dans [Pas97] [Kim07] [Cao08] et présentées Figure I.30.

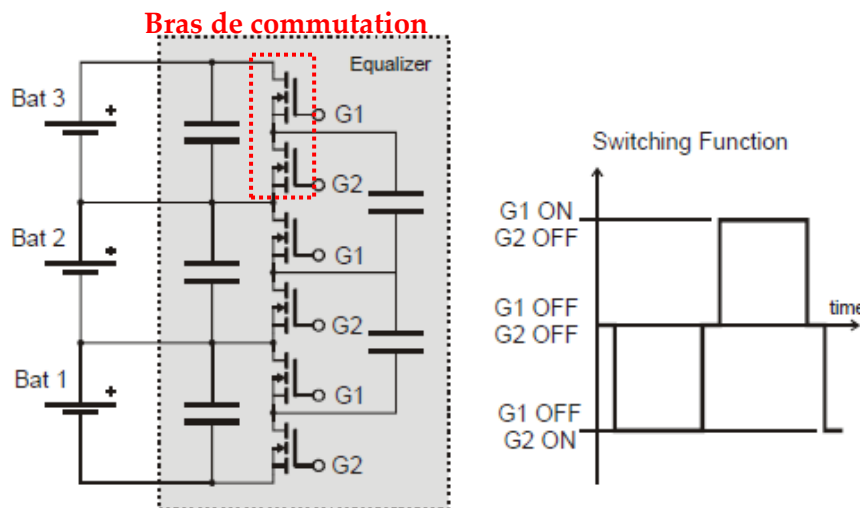


Figure I.30. Topologie d'équilibrage à condensateurs commutés classiques

Si les deux bras de commutation du convertisseur CC fonctionnent avec des rapports cycliques identiques, le rapport de conversion de tension sera 1:1, précisément le rapport désiré pour l'équilibrage. Il y a deux groupes d'interrupteurs. Le groupe 1 (G1) relie les condensateurs commutés à toutes les bornes positives des cellules, tandis que le groupe 2 (G2) relie les condensateurs commutés aux bornes négatives. Les deux groupes sont commutés alternativement. L'équilibrage de  $n$  cellules est réalisé par l'utilisation de  $(n-1)$  condensateurs et  $2(n-1)$  interrupteurs connectés en échelle. Lorsque les interrupteurs du groupe 1 sont tous fermés, les tensions des condensateurs commutés approchent celles des cellules 1 à  $n-1$ . Lorsque les interrupteurs dans le groupe 2 sont tous fermés, les tensions de ces condensateurs approchent celles des cellules de 2 à  $n$ . L'énergie est transférée naturellement entre deux cellules adjacentes, de celle la plus chargée vers celle la moins

chargée. La taille des condensateurs commutés peut être réduite lorsque la fréquence de commutation est élevée pour une certaine ondulation de tension à leurs bornes.

Une méthode de modélisation du circuit de condensateur commuté est proposée dans [Kim05] qui nous permet d'estimer le courant d'équilibrage en fonction des paramètres de fonctionnement. Ainsi chaque ensemble condensateur commuté et interrupteur peut être remplacé par une résistance équivalente. La Figure I.31 montre le circuit équivalent de l'équilibreur à condensateur commuté de 3 cellules.

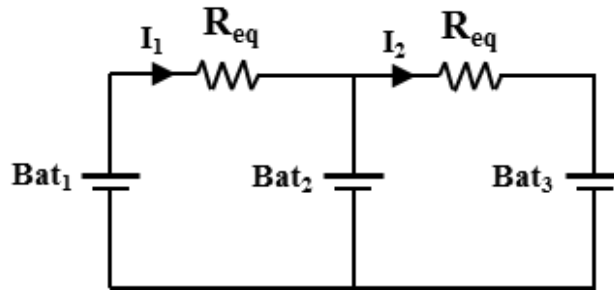


Figure I.31. Modèle équivalent de 3 cellules

A partir de [Kim05], la résistance équivalente pour des rapports cycliques identiques  $D1 = D2 = D$  peut être calculée par :

$$R_{eq} = \frac{1}{f \cdot C} \cdot \frac{1 + \exp\left(\frac{DT}{\tau}\right)}{1 - \exp\left(\frac{DT}{\tau}\right)} \quad (I.20)$$

Où  $\tau = R_{totale} \cdot C$ ,  $R_{totale}$  est la somme des résistances des différentes sources et interrupteurs et  $T$  est la période de commutation  $T = 1/f$ . En négligeant les résistances de connexion,  $R_{totale}$  est calculée :

$$R_{totale} = 2R_{G1} + R_C + R_{cell} \quad (I.21)$$

$R_{G1}$ ,  $R_C$ ,  $R_{cell}$  sont, respectivement, la résistance de conduction du transistor  $G1$ , celle série du condensateur commuté et celle interne des cellules de batterie. La valeur de la résistance équivalente dépend de multiples paramètres mais les études de [Kim05] ont montré que sa valeur minimale peut être atteinte, à des fréquences suffisamment élevées, dans des conditions satisfaites. Dans ce cas-là  $R_{eqmin} \approx 5 \cdot R_{totale}$ . Le courant d'équilibrage peut être déduit facilement en connaissant l'écart de tension pouvant exister entre deux cellules adjacentes.

L'équilibrage capacitif présente beaucoup d'intérêts surtout sa simplicité de mise en place des stratégies de commande sans capteur de mesure de tension des cellules car le rapport

cyclique n'a pas de contrainte forte en termes de précision. L'équilibrage de tension des cellules peut être atteint dans différents régimes de fonctionnement du pack de batterie avec une efficacité élevée, par exemple 97% dans [Kim07]. Les bras de commutation peuvent être réalisés par des technologies CMOS de basse tension. L'inconvénient important est la limitation en courant et l'absence de contrôle possible du niveau de courant, la valeur est fixée en fonction des résistances parasites et du différentiel de tension entre les cellules ce qui limite les capacités de transfert d'énergie. Beaucoup de variantes basées sur cette topologie sont proposées afin de réduire la taille du circuit en diminuant le nombre de composants passifs et actifs [Cao08] [Isa00] qui, avec des stratégies de contrôle plus intelligentes, peuvent augmenter la vitesse d'équilibrage. Une autre variante est basée sur des topologies à condensateur à multi-niveaux et / ou sur la modularisation de la batterie [Sun09] qui permettent de réduire le stress en tension et en courant sur les interrupteurs en divisant la batterie en plusieurs modules. Malgré ces améliorations, le fonctionnement de l'équilibrage des structures à condensateur commuté dépend encore fortement de la différence de tension des cellules.

Une autre approche d'équilibrage actif se basant sur l'utilisation d'éléments de stockage inductifs a été étudiée et développée dans [Moo03] [Rey10] [Hai11] [Mes12]. Le principe de cette approche repose sur la redistribution d'énergie entre les cellules à travers une ou plusieurs inductances utilisées comme éléments de stockage intermédiaire. Les premières structures d'équilibreur utilisant cette approche ont été conçues à partir de la topologie du convertisseur Buck-Boost [Moo03] [Hai11]. La Figure I.32 présente la structure d'équilibrage de proche en proche comportant de multiples modules Buck-Boost mis en cascade étudié dans [Hai11]. Chaque module d'équilibrage est composé d'un bras de commutation CMOS et d'une bobine d'inductance de L. Un module qui est connecté avec deux cellules adjacentes, permet de transférer l'énergie à partir de la cellule de tension la plus élevée (ou état de charge le plus élevé) à celle dont la tension est plus faible (ou d'état de charge plus faible). Le nombre de modules est égal au nombre de cellules moins un. Les transistors  $Q_N$  et  $Q_{N'}$  sont activés alternativement par un signal de modulation de largeur d'impulsion (PWM). En ajustant le rapport cyclique de ce signal et / ou en tenant compte des différences de tension entre deux cellules adjacentes, le courant traversant la bobine peut circuler dans les deux sens avec l'amplitude désirée.

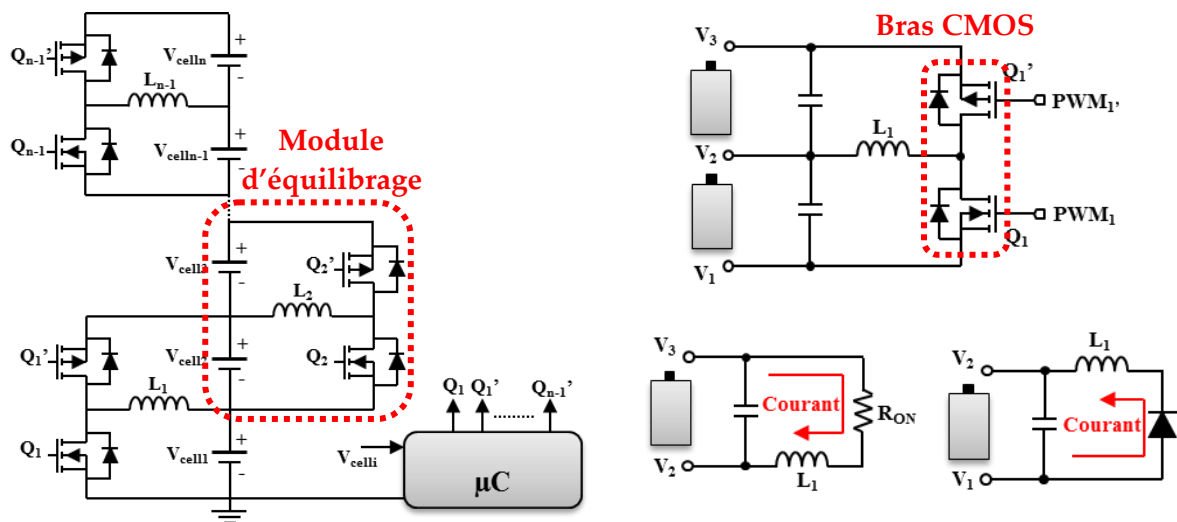


Figure I.32. Structure d'équilibrage à Buck-Boost en cascade [Hai11]

Dans les solutions commerciales, le convertisseur fonctionne en mode discontinu avec un rapport cyclique constant pour faciliter l'asservissement du courant et réduire la complexité de contrôle. Le sens du courant est défini par le BMS après la détection de la différence de tension entre deux cellules adjacentes. Cette approche est simple à mettre en œuvre mais elle nécessite un surdimensionnement de l'inducteur ( $LI^2$ ) ainsi que des transistors et des éléments de filtrage, ce qui entraîne une faible densité de puissance du convertisseur. En outre, si l'opération en roue libre est effectuée par la diode body des transistors, la chute de tension sur cette diode ( $\approx 0.7V$ ) conduit à une plus faible efficacité.

L'exploitation de cette structure en mode continu, en évitant le plus possible la conduction de la diode body permet d'améliorer le rendement et de réduire les besoins de stockage et de filtrage [Hai11]. Dans ce cas, la stratégie de contrôle du convertisseur doit être développée afin de maintenir le courant d'équilibrage sous un niveau déterminé, pour n'importe quelle condition de fonctionnement. Deux stratégies simples peuvent être utilisées : soit le fonctionnement sous un rapport cyclique fixe, soit l'asservissement du courant à une certaine valeur. Dans le premier cas, appelé sous le nom d'équilibrage naturel, les deux transistors sont commandés par un signal de rapport cyclique 0.5 et, en conséquence, le courant d'équilibrage circule naturellement de la cellule de tension la plus élevée vers celle plus faible. Comme l'équilibrage à condensateur commuté, le niveau de ce courant est tributaire des parasites liés aux résistances en série dans le circuit et à la différence de tension entre les deux cellules et peut être estimé en utilisant le circuit équivalent présenté dans la Figure I.33 pour un rapport cyclique  $\alpha=0.5$ .

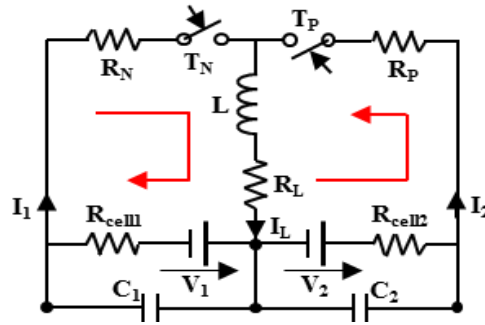


Figure I.33. Schéma équivalent d'un module d'équilibrage Buck-Boost

$$\langle I_1 \rangle = \langle I_2 \rangle = \frac{\langle I_L \rangle}{2} = \frac{\alpha V_2 - (1-\alpha)V_1}{\alpha(R_p + R_{cell2}) + (1-\alpha)(R_N + R_{cell1}) + R_L} = \frac{V_2 - V_1}{R_{eq}} \quad (I.22)$$

En considérant le cas symétrique où  $R_p = R_N = R_{MOSFET}$ ,  $R_{cell1} = R_{cell2} = R_{cell}$

$$R_{eq} = 4(R_{MOSFET} + R_{cell} + R_L) \quad (I.23)$$

En comparaison avec le cas de l'équilibreur à condensateurs commutés pour lequel la résistance équivalente est fonction de multiples paramètres, la résistance équivalente d'un module d'équilibrage Buck-Boost présente une valeur plus faible car elle ne dépend que de celle interne de la cellule, celle du transistor et de celle la bobine qui sont fixes et définies par le processus de fabrication et de conception de ces composants. Cela conduit évidemment à un courant d'équilibrage plus élevé en cas d'équilibrage naturel ( $\alpha=0.5$ ). De plus, cette structure peut également fonctionner en équilibrage forcé où  $\alpha \neq 0.5$  afin d'augmenter davantage ce courant [Hai11].

Une autre conception d'équilibreur se basant sur l'association en cascade de modules de convertisseurs Buck-Boost est étudiée dans [Mes12]. Le principe de fonctionnement de cette topologie est également basé sur l'approche de l'équilibrage naturel. L'énergie est fournie naturellement là où elle est nécessaire sans détection de tension ou de courant. Comme la structure de proche en proche ci-dessus, cette structure peut également travailler en équilibrage forcé. L'énergie absorbée ou libérée par chaque cellule peut être contrôlée en régulant le courant dans chaque inducteur. Le circuit d'équilibrage (Figure I.34a) comporte  $n-1$  bobine d'inductance avec  $n-1$  bras CMOS en parallèle, où  $n$  est le nombre de cellules du pack. Chaque bras de l'équilibreur représente un convertisseur Buck-Boost fonctionnant en mode continu. L'entrée et la sortie de chaque convertisseur sont constituées par une ou plusieurs cellules connectées en série. Les transistors de chaque bras sont commandés en mode complémentaire avec un rapport cyclique fixe, fonction du nombre de cellules à

l'entrée et à la sortie de chaque convertisseur. Pour garantir une ondulation du courant de même valeur par rapport à celle de la structure à Buck-Boost en cascade, la valeur des inductances des bobines doit être dimensionnée afin d'adapter les niveaux de tension plus élevée (4 fois plus que celle de la structure ci-dessus). Cela conduit une augmentation du nombre de spires, du volume ou de la valeur de résistance parasite série de ces inductances.

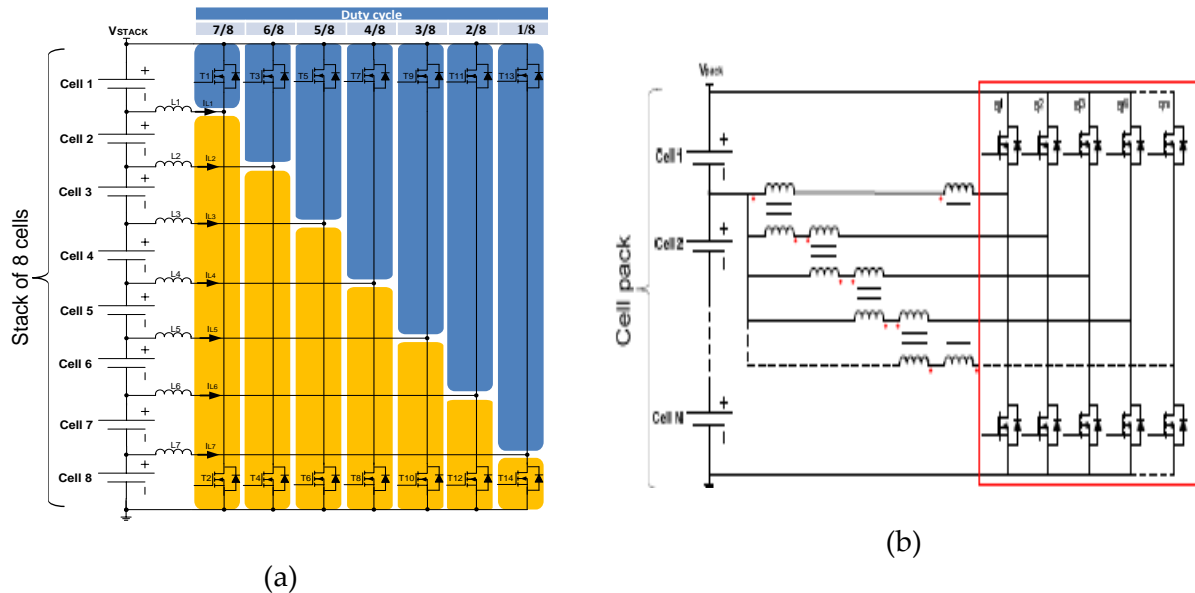


Figure I.34. Structure d'équilibrage naturel à multi phases [Mes12]

(a) Structure originale

(b) Structure entrelacée

Afin de réduire le volume du système lié aux composants inductifs et aux éléments de filtrage et augmenter la densité d'énergie de conversion, une solution basée sur l'approche de l'entrelacement est proposée dans [Mes12] et présentée Figure I.34b. Un bras de commutation de la structure originale est remplacé par 5 bras en parallèle qui permet de partager le courant dans chaque bras et de réduire les pertes dans chaque composant. Un autre avantage de cette approche est la réduction de la taille des composants magnétiques, tout en offrant une tension importante. Les inductances standard peuvent être remplacées par les petites inductances couplées. En outre, la réduction des ondulations de courant conduit également à la diminution des besoins de filtrage. Cependant cette structure souffre d'une complexité accrue en raison de l'augmentation du nombre de composants par rapport à l'architecture originale.

Pour le même objectif de réduire le volume des composants inductifs et des éléments de filtrage se basant sur l'équilibrage de proche en proche, une nouvelle structure de convertisseur modulaire est proposée dans [Hai11] et est présentée Figure I.35.

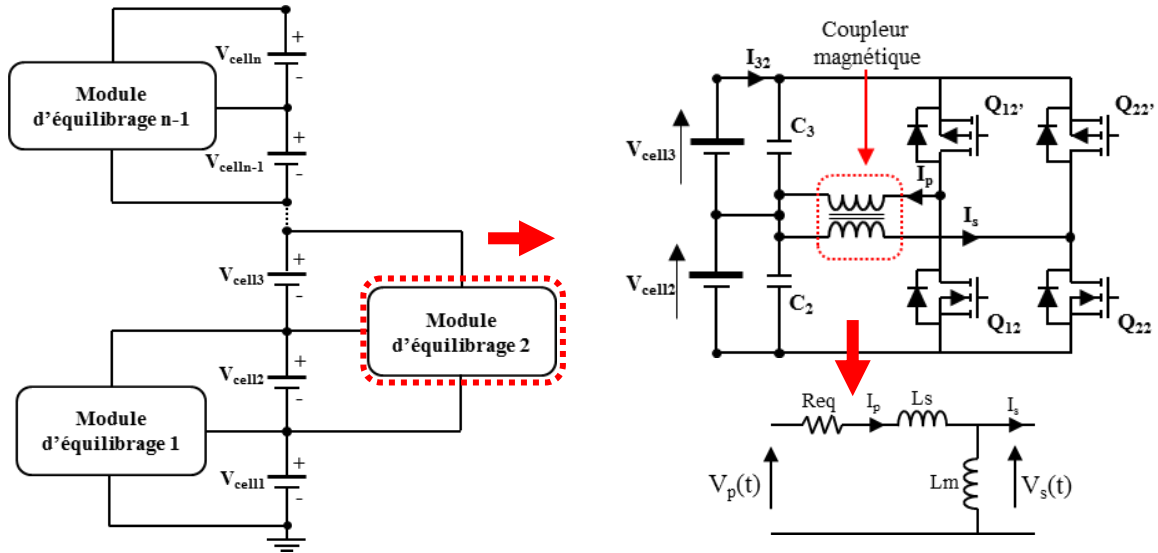


Figure I.35. Structure de proche en proche avancée

Chaque module d'équilibrage comporte 2 bras CMOS pilotés en mode complémentaire. Ces bras sont reliés à deux enroulements qui sont bobinés sur un même noyau magnétique de manière à compenser le flux engendré par chacun d'eux. Les courants circulant dans les deux enroulements ont des niveaux de courant continu symétriques, la compensation magnétique presque parfaite est donc obtenue, offrant des réductions importantes de la taille et du volume magnétique par rapport à la structure Buck-Boost. De plus, le courant d'équilibrage peut être déduit en utilisant le modèle équivalent simplifié du transformateur illustré dans la Figure I.35 :

$$\langle I_{32} \rangle = \langle I_s \rangle = \langle I_p \rangle = \frac{V_2 - V_1}{R_{eq}} \quad (I.24)$$

Où :

$$R_{eq} = 2(R_{MOSFET} + R_{cell} + R_s) \quad (I.25)$$

$R_{MOSFET}$ ,  $R_{cell}$ ,  $R_s$ , est respectivement la résistance de conduction des transistors, la résistance interne d'une cellule et la résistance de cuivre d'un enroulement du coupleur en supposant que le système est symétrique. En considérant un même cahier de charge lié à l'écart de tension de cellules adjacentes et les résistances parasites série, cette structure permet d'augmenter le courant d'équilibrage d'un facteur 2 par rapport aux structures précédentes. De plus, cette topologie offre les mêmes avantages que la structure entrelacée de [Mes12] qui est de diminuer l'ondulation du courant de charge ou décharge des cellules, ce qui conduit à la réduction de la taille de la capacité de filtrage. En outre, le flux magnétique dans le noyau

magnétique est indépendant de l'écoulement du courant moyen dans les deux enroulements, ce qui permet de faire fonctionner le circuit à des niveaux de courants plus élevés en cas d'équilibrage forcé.

Contrairement aux circuits d'équilibrage précédents conçus à base de la structure Buck-Boost, une topologie qui utilise un seul composant inductif afin de réduire la taille du système est présentée dans [Par09] [Rey10]. La Figure I.36 montre le schéma de principe de cette structure appliquée à n cellules. Chaque borne de la batterie possède deux voies unidirectionnelles. Un de ces chemins est relié au nœud A, qui est un côté de l'inductance L alors que l'autre chemin est relié au nœud B qui est de l'autre côté de L. Chaque chemin unidirectionnel se compose d'interrupteurs unidirectionnels. En contrôlant ces interrupteurs, un chemin de charge ou de décharge peut être modifié.

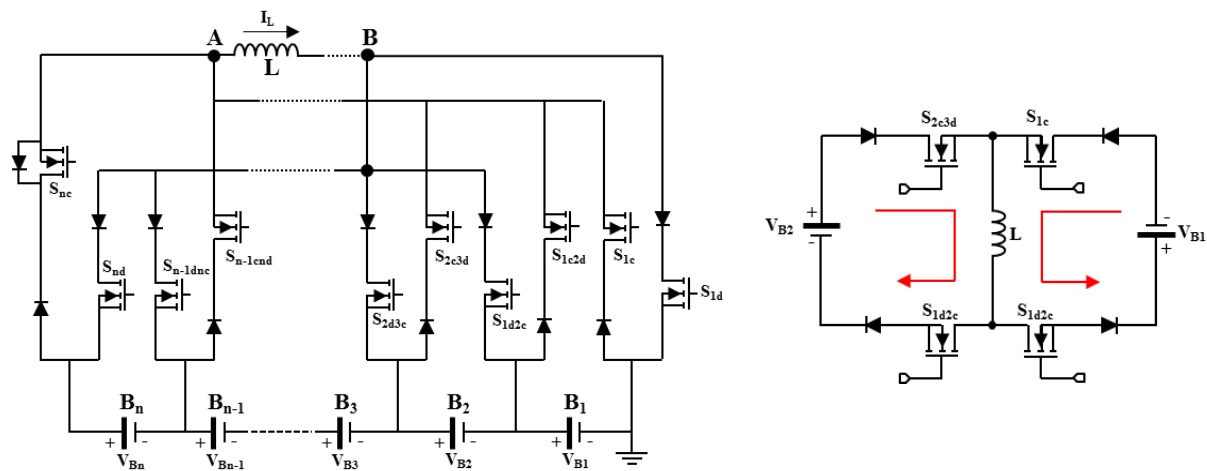


Figure I.36. Structure d'équilibrage à base d'une bobine simple [Par09]

Le principe de fonctionnement de cette structure est toujours de transférer l'énergie d'une cellule plus chargée à une autre qui est moins chargée. Par exemple, si la cellule B2 est la plus chargée et B1 est la moins chargée, les commutateurs S2c3d et S1d2c sont d'abord activés et le courant dans l'inductance L augmente. Après cela, le commutateur S2c3d est désactivé et S1c est activé. L'énergie stockée dans l'inductance L est livrée à la cellule B1. Par conséquent, l'énergie de la cellule la plus chargée B2 est transférée à celle la moins chargée B1. Pour mettre en œuvre ce fonctionnement, des circuits de détection de tension sont nécessaires, pour mesurer la tension des cellules, et le système de contrôle doit être capable de piloter indépendamment tous les transistors. Cette topologie montre une réduction considérable du volume inductif par rapport aux structures à base du convertisseur Buck-Boost précédentes mais la mise en place du contrôleur est complexe en raison du besoin des commandes



indépendantes, surtout lorsque le nombre de cellules augmente. En outre, la mise en œuvre des diodes pour réaliser les interrupteurs unidirectionnels réduit fortement l'efficacité d'équilibrage en raison des chutes de tension importantes en comparaison de la tension nominale basse des cellules.

L'étude de l'état de l'art des topologies d'équilibrage actives développées se basant sur les structures intégrables nous donne une vue globale sur les méthodes de redistribution d'énergie entre les cellules ou les modules de batterie mises en série. Chaque méthode présente des points forts et des limites correspondant aux demandes du cahier de charge des applications. Une comparaison basée sur les caractères principaux des topologies présentées ci-dessus et permettant d'orienter notre choix est présentée dans les Tableaux I et II. En réalité, il existe encore de nombreuses topologies d'équilibrages actifs qui sont conçues à base d'autres structures de convertisseur telles que le Flyback, le Forward [Jon10], des multi transformateurs modulaires ou des transformateurs à multi enroulements [Abu11] [Mar11] avec des stratégies de contrôle simple à mettre en place. De plus, beaucoup d'études ont reposé sur le développement de ces équilibreurs qui se concentrent principalement sur des aspects de conception des systèmes de mesure précis ou sur la simplification des stratégies de commande. Cependant, l'impossibilité de la réduction de la taille de ces structures par l'intégration conduit à leur absence dans notre chemin d'analyse.

Le Tableau I présente la comparaison des topologies d'équilibrage se basant sur la taille totale liée au nombre des composants principaux, leurs valeurs en considérant les mêmes conditions de fonctionnement. Nous supposons que toutes les topologies sont conçues pour réaliser l'équilibrage d'un pack de 8 cellules en série à la fréquence de 100kHz. Les données de comparaison sont calculées en se basant sur les études présentées dans [Hai11] [Mes12] [Par09] [Dao11]. Nous constatons que la structure d'équilibrage de proche en proche avancée, présente la taille la plus petite et celle à multi phases la taille la plus grande.

<b>Tableau I</b>	Topologie	L	$\mu$ H	m $\Omega$	A	CC	CP	CF	$\mu$ F	D	V	A	MOSFET	V	A	Taille
Taille des topologies d'équilibrage (Circuit principal de 8 cellules)	CC	-	-	-	-	7	-	8	5000	-	-	-	16	24	5	++
	DPEPBB	7	30	7	5	-	-	8	5000	-	-	-	14	24	5	+
	MP	7	120	20	5	-	-	8	5000	-	-	-	14	24	5	±
	MPE	-	-	-	-	-	7	8	200	-	-	-	70	24	1	++
	DPEPA	-	-	-	-	-	7	8	500	-	-	-	28	24	5	+++
	UBS	1	30	7	5	-	-	8	5000	18	-	5	18	24	5	++

CC : Condensateur commuté, DPEPBB : Structure de proche en proche à Buck-Boost en cascade, MP : Structure à multi phases, MPE : Structure à multi phases entrelacées, DPEPA : Structure de proche en proche avancée, UBS : Structure à une bobine simple

L : Inductance, CC : Condensateur commuté, CP : Coupleur, CF : Condensateur de filtrage, D : Diode

+++ : Excellent, ++ : Très bien, + : Bien, ± : Satisfait, - : Mauvais.

<b>Tableau II</b> Comparaison des topologies	Topologie	Courant d'équilibrage	Complexité de contrôle	Taille	Efficacité
	CC	+	Simple	++	+++
	DPEPBB	++	Medium	+	++
	MP	++	Medium	±	++
	MPE	++	Complexe	++	++
	DPEPA	+++	Medium	+++	++
	UBS	++	Complexe	++	+

Une comparaison générale entre toutes les topologies d'équilibrage intégrables est donnée dans le tableau II. Pour un contrôle simple avec une efficacité élevée, la structure à condensateurs commutés est un bon choix, il est adapté à de nombreuses applications mais le temps d'égalisation est assez long. Pour accélérer la vitesse d'équilibrage, la mise en œuvre de structures utilisant des inducteurs ou des coupleurs est intéressante. Pour réduire la taille du système afin d'augmenter la densité d'énergie ou l'efficacité, l'utilisation des stratégies d'entrelacement ou des coupleurs magnétiques remplaçant les inductances devient efficace. La structure à multi phases entrelacées nous montre une réduction considérable de la taille par rapport à celle originale mais le nombre de composants augmente conduisant à une complexité de pilotage du système. La structure de proche en proche avancée présente non seulement une taille plus faible, mais encore le rendement et le courant d'équilibrage les plus élevés, devenant la meilleure solution pour répondre à nos besoins. Cependant, l'approche d'équilibrage naturel développée sur cette structure est principalement contrainte par l'influence des parasites qui peuvent être parfois difficiles à déterminer. De plus, même avec un courant d'équilibrage élevé, le transfert d'énergie de proche en proche peut augmenter le temps d'équilibrage dans le cas, par exemple, où les cellules les plus chargées et les moins chargées sont aux 2 extrémités du pack.

Pour les applications qui demandent un contrôle complet de la procédure d'équilibrage, il faut que le courant soit asservi indépendamment des parasites. Cela peut être réalisé par une régulation à découpage en reliant aux bornes de chaque cellule un convertisseur modulaire. La sortie de ces convertisseurs peut être connectée en série ou en parallèle à une source ou un dispositif de stockage intermédiaire. Cette approche est déjà étudiée dans [Wei10] qui utilise le convertisseur Buck ou Boost comme le convertisseur modulaire. L'exploitation de cette approche pour concevoir un équilibreur assurant de bonnes performances de la structure de proche en proche avancée nous oriente vers l'approche de R $\mu$ C.

Les études ci-dessus ont montré les performances de la structure DAB liée à l'efficacité élevée (supérieure à 90% à une large gamme de variation de charge), mais encore à la réduction du nombre des éléments passifs par rapport aux autres convertisseurs conduisant à une réduction de la taille. Le contrôle de la circulation d'énergie peut être réalisé simplement par la régulation du déphasage, cela permet facilement de mettre en place des stratégies de commande. La connexion d'un convertisseur DAB à chaque cellule du pack produit un

réseau multi sources de convertisseurs. De plus, la modularité réalisée par cette connexion nous donne la flexibilité en cas d'adaptation du cahier des charges aux différentes applications potentielles, par exemple le changement du nombre de cellules en série. Avec les paramètres techniques qui correspondent à nos technologies disponibles, cette conception devient une application que l'approche de R $\mu$ C vise.

#### I.4. Conclusion

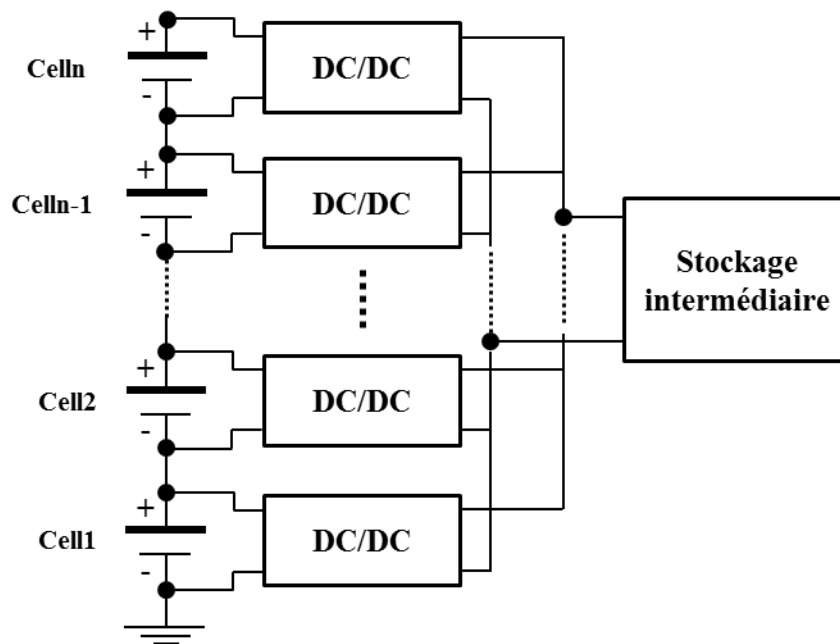


Figure I.37. Equilibreur à base du R $\mu$ C envisagé

Les travaux dans cette thèse sont tournés autour la conception d'une nouvelle structure de convertisseur d'équilibrage à base d'un réseau de micro-convertisseurs DAB utilisant les matrices de connexions appropriées et les technologies disponibles pour réaliser le convertisseur cellulaire. En appliquant l'approche modulaire, chaque cellule de la chaîne série est branchée à un convertisseur cellulaire pour pouvoir gérer indépendamment la quantité de charges à transférer par chacun d'eux. A la sortie des convertisseurs, on envisage de connecter un dispositif de stockage qui joue le rôle de dispositif de stockage intermédiaire permettant de redistribuer l'énergie entre les cellules. Cela peut être réalisé grâce à la réversibilité de transfert d'énergie des convertisseurs. Le réseau de micro-convertisseur étant connecté en série en entrée et alimenté par les multi sources réalisées par les cellules mises en série et connectées en parallèle en sortie alimentant l'élément de stockage intermédiaire comme présenté sur la Figure I.37.

Une stratégie de commande doit être appliquée pour piloter le transfert d'énergie dans un sens ou dans l'autre, le but final étant d'équilibrer la tension des 8-10 cellules de capacité nominale 10Ah chacune en régime de charge et même de décharge du courant de 2A.

Dans le deuxième chapitre, une étude sur les stratégies de commande est réalisée avec la validation en simulation et expérimentale.



# **CHAPITRE II :**

## **Conception de la structure et des stratégies d'équilibrage à base du R $\mu$ C**





SOMMAIRE DU CHAPITRE II

---

**CHAPITRE II : Conception de la structure et des stratégies d'équilibrage à base du R $\mu$ C. 66**

<b>II.1. Introduction .....</b>	<b>69</b>
<b>II.2. Choix des éléments de la structure d'équilibreur à base du R<math>\mu</math>C .....</b>	<b>69</b>
II.2.1. Organisation du flux de puissance dans l'équilibreur .....	69
II.2.2. Contrôle et commande de l'équilibreur – version discrète .....	72
II.2.2.a. Solutions de commande .....	72
II.2.2.b. Solutions de mesures .....	73
3.1.1.1 Mesure des tensions de cellules .....	73
3.1.1.2 Mesure du courant .....	78
II.2.2.c. Conclusion .....	83
<b>II.3. Mise en réseau et stratégies de pilotage de l'énergie .....</b>	<b>83</b>
II.3.1. Stratégies de redistribution de l'énergie par l'asservissement de tension .....	84
II.3.2. Stratégie d'asservissement du courant d'équilibrage .....	90
<b>II.4. Validation en circuit discret – résultats expérimentaux .....</b>	<b>97</b>
II.4.1. Commande à isolation capacitive – dynamique de réponse .....	97
II.4.2. Résultats expérimentaux .....	103
<b>II.5. Perspectives pour l'intégration des circuits de contrôle .....</b>	<b>112</b>
II.5.1. Intégration du circuit de mesure de tension .....	114
II.5.2. Intégration du circuit de mesure de courant .....	116
II.5.3. Intégration des éléments de commande .....	117
<b>II.6. Conclusion .....</b>	<b>118</b>

## II.1. Introduction

Le premier chapitre nous a donné une vue générale sur l'évolution de l'approche du R $\mu$ C ainsi que de ses applications. De même nous avons pu voir les pistes proposées, au sein du G2elab, pour le développement de cette approche afin de répondre à la demande d'une application particulière : les structures d'équilibrage actif pour les batteries Li-ion. L'état de l'art sur les structures d'équilibreur et les contraintes qu'impose cette application ont montré que les R $\mu$ C pouvaient répondre de façon performante à ces besoins. Ainsi les stratégies de commande dans le cas du transfert d'énergie entre 2 sources de tension ont été abordées et les premières études ont montré que la structure DAB était particulièrement intéressante que ce soit en termes de performance ou en termes d'intégration. Dans ce chapitre, nous allons aborder la mise en œuvre de cette structure DAB mise en réseau pour répondre aux besoins de l'application équilibrage. Nous allons aussi proposer les stratégies de commande possibles et en choisir une pour concevoir l'équilibreur. Les méthodes de mesures seront discutées en se basant sur l'utilisation du microcontrôleur comme moyen de commande centralisé. Une validation expérimentale sera réalisée sur un circuit réalisé en composants discrets mettant en œuvre 4 cellules Li-Ion en série afin de vérifier les performances de la structure ainsi que les stratégies de pilotage. A la fin de ce chapitre, une proposition d'optimisation des systèmes de mesure et de commande en vue de réaliser une structure intégrée sera abordée.

## II.2. Choix des éléments de la structure d'équilibreur à base du R $\mu$ C

### II.2.1. Organisation du flux de puissance dans l'équilibreur

Comme envisagé dans le premier chapitre, l'équilibreur à base du réseau des micro-convertisseurs est construit à partir de plusieurs DAB à sorties parallèles. L'entrée de chaque convertisseur est connectée à une cellule de la chaîne de cellules réalisant la batterie. Cette batterie peut être vue comme une source de tension modulaire (Figure II.1). Pour gérer correctement les flux de puissance dans le réseau, il est nécessaire de mettre en œuvre des stratégies d'équilibrage permettant de contrôler les convertisseurs cellulaires et d'assurer qu'ils fonctionnent dans leur zone de rendement optimal. Un élément capacitif (ou une

source de nature de tension) est choisi comme le dispositif de stockage intermédiaire permettant un fonctionnement symétrique du convertisseur ainsi que la réalisation des stratégies de commande à partir des solutions présentées dans le chapitre précédent.

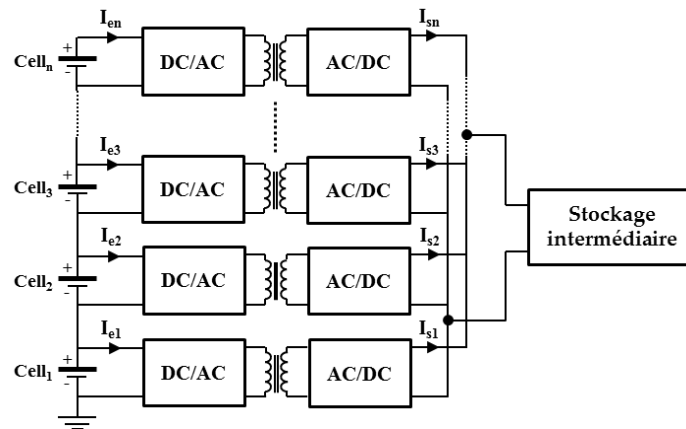


Figure II.1. Structure d'équilibreur étudiée

La possibilité de transfert d'énergie bidirectionnel des convertisseurs cellulaires de l'équilibreur nous suggère deux stratégies de gestion du flux de puissance (Figure II.2) pour réaliser l'équilibrage qui dépendent toutes deux du mode de fonctionnement de la batterie lié à la charge ainsi qu'à la décharge.

- La première stratégie (I) concerne le mode de charge-décharge de la chaîne de batteries via l'équilibreur à réseau de micro-convertisseurs. Dans ce cas, l'énergie est pilotée de façon unidirectionnelle entre la batterie et le dispositif de stockage intermédiaire. Les valeurs du déphasage des ordres de pilotages primaire secondaire de chaque DAB du réseau sont soit positives, soit négatives en fonction du régime de charge ou de décharge ; De plus, ces valeurs doivent être régulées en fonction du courant demandé et des différences entre les tensions des cellules. Le principe de cette stratégie est de décaler d'énergie fournie ou absorbée par les cellules, l'une par rapport à l'autre, pour que la cellule la plus faible puisse se décharger plus lentement (en régime de décharge) ou la cellule plus forte puisse se charger plus rapidement (en régime de charge). L'équilibrage peut être établi avant la fin de la décharge ou de la charge et la capacité du pack peut être davantage voire totalement exploitée.

- La deuxième stratégie (II) concerne le mode de charge-décharge directe du pack de batteries par une source de courant, le stockage intermédiaire doit alors absorber l'énergie des cellules les plus fortes, et la fournir à celles les plus faibles. Le contrôleur doit générer les déphasages soit positifs, soit négatifs en fonctions des tensions des cellules pour organiser les

flux de puissance bidirectionnels et assurer l'équilibrage avant la fin de la période de charge ou de décharge.

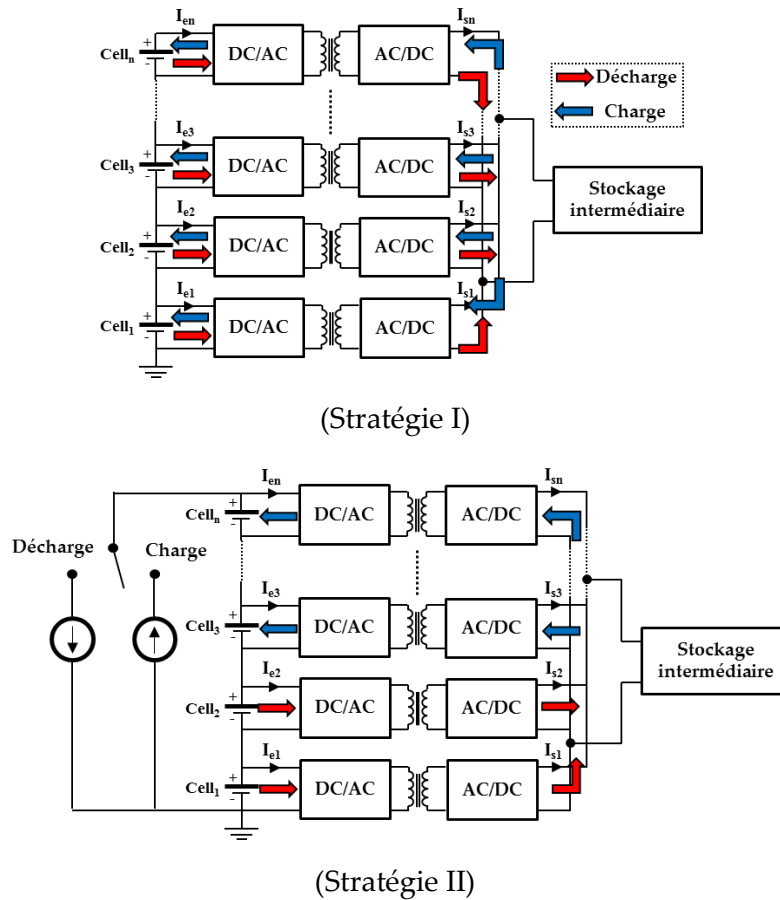


Figure II.2. Les stratégies d'organisation des flux d'énergie de l'équilibreur

En réalité, le cas le plus répandu dans les applications de batterie est la deuxième stratégie où le fonctionnement de l'équilibreur est indépendant du régime de charge ou de décharge de la batterie. L'équilibreur est toujours activé quand il y a des décalages de tension entre les cellules dans le pack. L'élément capacitif à la sortie de l'équilibreur peut être un condensateur, ou une cellule. La valeur de la capacité du condensateur doit être dimensionnée en se basant sur les contraintes liées à l'ondulation de tension de sortie, au courant d'équilibrage imposé et aux stratégies de contrôle. Nous allons l'aborder dans la partie suivante. Après que l'élément de stockage intermédiaire a été défini, pour réaliser l'équilibrage, un système de contrôle et commande doit être mis en place. Ce système va traiter toutes les informations correspondantes à l'état des cellules de la batterie, du circuit d'équilibrage ... fournis par les capteurs intégrés et donner les ordres de commande pour piloter les interrupteurs afin de contrôler la circulation des flux d'énergie dans l'équilibreur.

## II.2.2. Contrôle et commande de l'équilibreur – version discrète

Le type de contrôle commande d'un système complexe est souvent difficile à définir. Il existe un nombre important de solutions envisageables depuis des solutions centralisées pilotant l'ensemble des éléments du système jusqu'à une gestion individuelle et autonome, en passant par une gestion commune et partagée ou de proche en proche. Nous savons aussi que le pilotage du réseau de micro-convertisseurs s'appuie sur des mesures et l'envoi d'ordres de commande qui doivent s'adapter aux différences de potentiels pouvant exister au sein du système. Dans une matrice de convertisseurs, cette tâche et les contraintes d'adaptation de potentiel sont loin d'être négligeables. Afin d'élaborer une stratégie de contrôle spécifique pour faire fonctionner le R<sub>μ</sub>C comme un équilibreur de batteries, ce point est incontournable et nous devons donc choisir les solutions de contrôle ainsi que les topologies de mesure adaptées avant de proposer des lois de commande.

### II.2.2.a. Solutions de commande

Le choix d'une solution de contrôle d'équilibreur pour la gestion de la batterie à base de circuits intégrés requiert de prendre en compte les exigences liées à la simplicité de mise en œuvre ainsi que un faible coût d'utilisation :

- Un FPGA est un circuit intégré conçu pour être configuré après la fabrication. Les FPGAs sont composés de composants logiques programmables qualifiés de « blocs logiques », dont la hiérarchie des interconnexions reconfigurables permet aux blocs d'être connectés ensembles. Ces blocs logiques peuvent être configurés pour exécuter des fonctions combinatoires complexes ou des portes logiques simples. Dans la plupart des circuits FPGA, les blocs logiques comprennent également des éléments de mémoire permettant à ces circuits d'être programmés ou mis à jour par l'utilisateur pour un coût restant négligeable par rapport à un ASIC. Par conséquent, les FPGA offrent divers avantages pour de nombreuses applications.

- Un autre type de circuit intégré programmable qualifié de circuit logique programmable complexe ou CPLD, présente les caractéristiques architecturales des FPGA/PAL (Programmable Array Logical) mais sont moins complexes que les FPGAs. Les principales différences entre les CPLD et les FPGA sont architecturales. Un CPLD a une structure restrictive qui se traduit par moins de flexibilité tandis que l'architecture FPGA est

dominée par les interconnexions qui le rend non seulement beaucoup plus flexible mais aussi plus complexe à concevoir. La plupart des FPGA ont des fonctions de haut niveau que CPLD ne possède pas comme des additionneurs, des multiplicateurs et des mémoires embarquées ou également des blocs logiques permettant de réaliser des décodeurs ou des fonctions mathématiques.

- Une autre forme très populaire de l'électronique configurable est le microcontrôleur qui peut être considérée comme un «petit frère» des microprocesseurs. Ces systèmes de faible puissance offrent une alternative simple, économique mais efficace pour contrôler des systèmes peu complexes. Les microcontrôleurs peuvent effectuer des mesures, des boucles, des chronométrages, des ramifications conditionnées et des calculs mathématiques comme un petit PC utilisant un programme de contrôle. Les microcontrôleurs sont utilisés lorsque l'opération est relativement complexe mais que la vitesse de traitement est plus faible que celle qu'aurait offert un FPGA.

Pour notre application, c'est le microcontrôleur qui est le plus adapté car il permet de proposer des stratégies de contrôle facilement évolutives et ce pour un coût très faible et une mise en œuvre aisée. Ce choix se justifie pleinement si, de plus, on s'aperçoit que les vitesses de calcul des microcontrôleurs d'aujourd'hui sont largement suffisantes pour répondre aux spécificités de notre application.

#### II.2.2.b. Solutions de mesures

L'utilisation d'un contrôleur centralisé afin de piloter les cellules d'équilibrage par les boucles de commande à base des informations du système requiert des périphériques de mesure. Ces circuits de mesure doivent transformer les informations nécessaires sous forme des signaux de tension de même référence dans une gamme de valeur adaptée au contrôleur. Pour que cette fonction supplémentaire ne rende pas le système trop complexe, un choix de solutions appropriées au matériel de commande est très important. Ce que nous devons aborder dans le cadre de cette thèse, sont la mesure de la tension aux bornes des cellules et la mesure des courants d'équilibrage asservis par les convertisseurs.

##### 3.1.1.1 Mesure de tension des cellules

Lors de la mesure de la tension d'une cellule dans un pack, la référence est créée spécifiquement à l'une de ses deux bornes. Ce point de référence est à un potentiel non nul

par rapport à la masse du système. Cela cause une tension en mode commun qui augmente suivant la position de la cellule mesurée dans le pack et, de plus, rend la conception du circuit de mesure plus complexe. Il est nécessaire d'annuler cette tension de mode commun par une isolation ou une technique qui permettra aux tensions des éléments d'être mesurées avec précision par rapport à la masse du système. Beaucoup de topologies ont été développées et commercialisées depuis des années pour réaliser une mesure de tension efficace et précise dans ces conditions. L'utilisation des amplificateurs d'isolement ou différentiel est l'une des approches les plus connues.

Les amplificateurs d'isolement comportent des entrées qui sont isolées de la sortie grâce à une isolation galvanique. L'information de tension est transférée à partir de l'entrée à la sortie au moyen de trois méthodes différentes : un transformateur, une isolation capacitive ou un couplage optique. Ce signal de tension est d'abord converti soit en une impulsion de largeur modulée (PWM) ou un signal fréquentiel dépendant de la tension qui peut être transféré à travers la barrière d'isolation. Le signal PWM est généré par un processus de modulation où le signal de fréquence dépendant de la tension est généré par un oscillateur commandé en tension (VCO) [Mey05]. Certains amplificateurs d'isolement génèrent leur propre alimentation isolée à partir d'une source externe via un autre transformateur d'isolement. Ceci est nécessaire pour alimenter le circuit d'entrée de puissance tout en ne chargeant pas le pack et donc en conservant une isolation en tension de l'entrée et de la sortie. Une conception d'un système de mesure de tension des cellules utilisant l'amplificateur d'isolement est illustré dans la Figure II.3. Aux sorties de ces amplificateurs d'isolement, qui sont isolées galvaniquement des entrées, les valeurs des tensions des cellules peuvent être mesurées. L'amplificateur d'isolement est rapide (de quelques Volts à quelques centaines Volts par microsecondes) mais sa consommation reste importante et de l'ordre de quelques milliampères [Mey05].

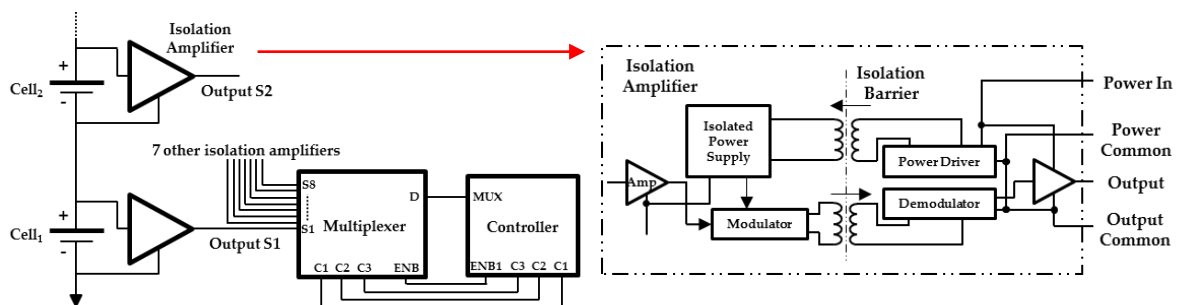


Figure II.3. Amplificateurs d'isolement ISO120 connectés au contrôleur [Van96]

En dépit des coûts élevés, de la consommation notable et de la difficulté à relier à un système qui permettrait de mesurer de grand nombre de cellules, une grande précision de mesure rend l'utilisation des amplificateurs d'isolement viables pour de nombreuses applications.

Contrairement aux amplificateurs d'isolement, les optocoupleurs ne convertissent pas la différence de potentiel d'entrée en un signal d'impulsion. Cette différence de potentiel génère un courant constant à travers une LED, qui émet de la lumière sur un phototransistor récepteur. Idéalement, le courant d'entrée doit être proportionnel au courant de sortie lorsque le rapport de transfert de courant (RTC) est unitaire. Toutefois, que le RTC reste linéaire sur toute la gamme de fonctionnement et de température est difficile à garantir.

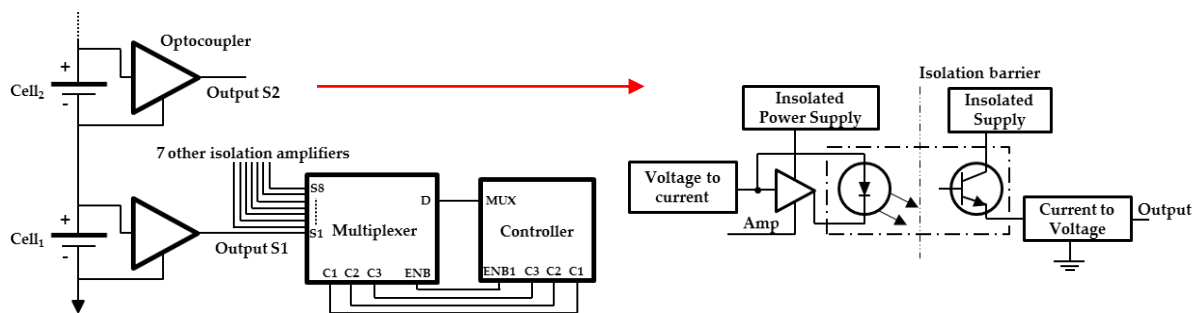


Figure II.4. Mesure de tension par optocoupleur [Ban97]

En ajoutant à l'entrée de l'optocoupleur, un amplificateur opérationnel avec rétroaction, la non-linéarité sur toute la plage de fonctionnement peut être réduite au minimum et l'optocoupleur peut être linéarisé [Ban97]. La tension est convertie en un courant qui traverse la LED de l'optocoupleur. A la sortie, le courant est converti en une tension, qui est ensuite multiplexée (comme dans la Figure II.4) et mesurée par un contrôleur [Lou09]. L'utilisation d'optocoupleur est la solution la plus économique de toutes les méthodes décrites dans ce chapitre mais il reste encore des problèmes avec cette topologie comme la consommation de courant élevée et l'intégration complexe. De plus, la dépendance des mesures en fonction de la température ainsi que la limitation de la plage de mesure à basse tension fait que cette solution est peu précise et pas utilisable dans l'équilibre.

Une alternative aux amplificateurs d'isolement, utilisant des techniques différentes est présentée dans [Jan07]. Les informations de tension peuvent être transférées à travers une barrière d'isolement, tout en étant mesurée avec précision comme dans le cas des amplificateurs d'isolement. La Figure II.5 montre un schéma d'un circuit qui utilise un transformateur de signal et un générateur d'impulsions de courant pour isoler l'entrée de la sortie. Une étude menée par Linear Technology a permis la conception de ce système qui



peut être considérée comme complexe et de taille importante [Wil08]. Le circuit de la Figure II.5 va, lorsque le primaire est alimenté par une impulsion de courant, produit une tension liée à la tension secondaire sur l'enroulement primaire. La tension secondaire qui apparaît sur l'enroulement primaire est la tension de la cellule plus la chute de tension de la diode avec une erreur supplémentaire au niveau du transformateur. La tension sur l'enroulement primaire est laissée au repos pendant une courte période puis est échantillonnée. Une correction de gain peut ensuite être effectuée électroniquement ou numériquement.

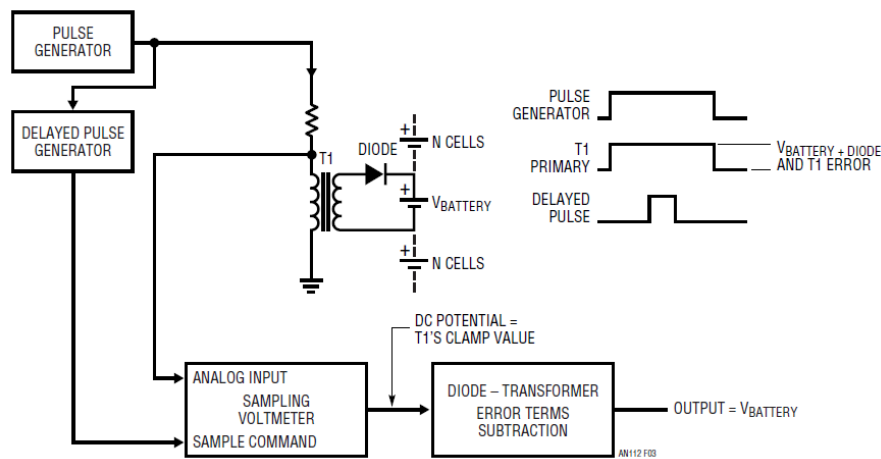


Figure II.5. Mesure de tension par transformateur associé à un voltmètre d'échantillonnage [Jan07]

Des résultats précis peuvent être obtenus en utilisant cette topologie. Une petite taille de transformateur peut être utilisée tant qu'il n'y a pas de puissance transmise à travers le transformateur. La topologie souffre d'une complexité croissante et d'un volume croissant lorsque le nombre de cellules augmente. Comme le système devient complexe, lent et moins précis avec le changement de température, un circuit supplémentaire est nécessaire pour annuler les effets de récupération négative du transformateur après avoir été pulsée. Cette topologie, comme l'amplificateur d'isolement, ne fonctionne correctement que quand un petit nombre de cellules doit être surveillé.

Parmi les trois topologies présentées, deux topologies sont largement utilisées pour les systèmes de mesure précise des cellules : ce sont l'amplificateur d'isolement et le transformateur d'isolement. Toutes deux ont une grande précision pour la mesure de tension, mais l'intégration de ces systèmes est complexe. Autrement dit, ce sont les méthodes traditionnelles de mesure des tension, tout en intégrant une isolation galvanique.

Les fabricants de circuits intégrés ont compris que l'augmentation des applications de type pile demande de nouvelles solutions pour mesurer les tensions des cellules individuelles dans de grands packs, par une solution intégrée. Alors, des circuits intégrés (CI) de gestion de la batterie sont apparus pour proposer un moyen simple, faible coût et de faible encombrement permettant de réaliser cette fonction. De nombreuses topologies sont développées par les différents fabricants comme MAX11068 par Maxim, ATA6780 par Atmel et LTC6803 par Linear Technology. Parmi ces trois topologies, le LTC est considéré comme la plus adapté à la problématique de la gestion de batterie [And09].

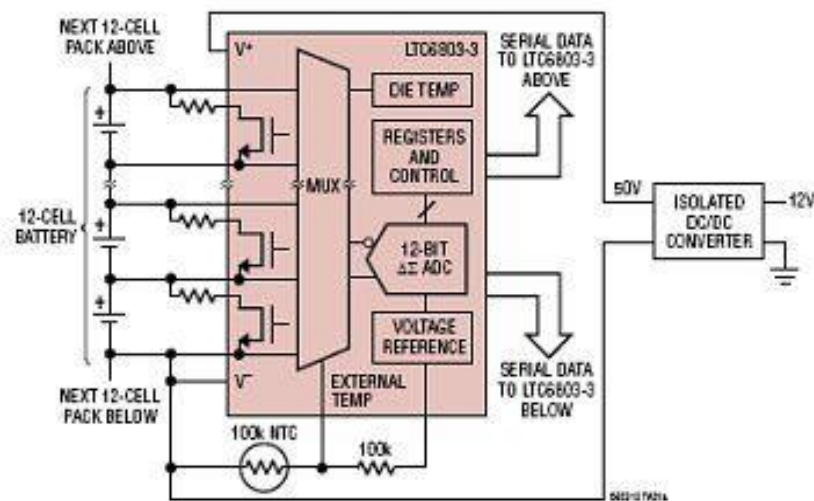


Figure II.6. Schéma interne de LTC 6803-2 (Linear Technology Corporation 2011)

Le LTC6803 permet de mesurer la tension de douze cellules en utilisant un convertisseur analogique numérique (ADC) delta sigma de 12 bits. Pendant une période de temps, le signal d'entrée est échantillonné plusieurs fois, et ensuite la sortie est filtrée afin de produire une valeur moyenne binaire. L'avantage du delta-sigma est que la mesure présente un faible quantum ainsi qu'un faible bruit. Le multiplexeur à haute tension, qui peut fonctionner à des tensions allant jusqu'à 60V, utilise un plan d'échantillonnage à capacités commutées. Ceci élimine les restrictions du taux de réjection du mode commun (TRMC, ou CMRR pour Common Mode Rejection Ratio) auxquelles sont couramment confrontées les conceptions discrètes précédentes. De plus, la réalisation des mesures de tension de toutes les cellules via le multiplexeur peut garantir une haute précision car toutes les mesures sont effectuées en utilisant le même ADC et la même référence de tension. Lorsque les conversions analogiques numériques sont effectuées, toutes les données sont stockées dans les registres du circuit et peuvent être lues avec un contrôleur externe. Cela se fait via une interface de communication

utilisant le protocole SPI quatre fils. La longueur des données est de 8 bits et permet d'obtenir une fréquence maximale de transmission de 1 MHz. Plusieurs paramètres tels que les paramètres de configuration, le signal de démarrage de l'ADC, le réglage de l'interrupteur de décharge, le nombre de cellules mesurées et les seuils de tension sont définis via le port SPI. En outre, le port SPI permet de communiquer avec plusieurs CI dans le cas d'une extension du système où le nombre de cellules dépasse 12, cela permet à cette topologie de s'adapter à de nombreux domaines d'applications.

### 3.1.1.2 Mesure du courant

Une détection du courant d'équilibrage asservi par les micro-convertisseurs permet de compléter les boucles de commande et, de plus, protéger le système contre les surintensités. Un diagramme de bloc d'un convertisseur DAB simplifié et ses formes d'ondes correspondantes sont présentés dans la Figure II.7. Le circuit de puissance se compose d'un pont d'onduleur, d'un condensateur de filtrage à l'entrée et d'un transformateur à la sortie dont l'enroulement secondaire est fermé par une source de tension  $V_{sk}$ . L'inductance de fuite du transformateur  $L_{sk}$  est considérée comme un inducteur qui joue le rôle d'un élément de stockage d'énergie intermédiaire.

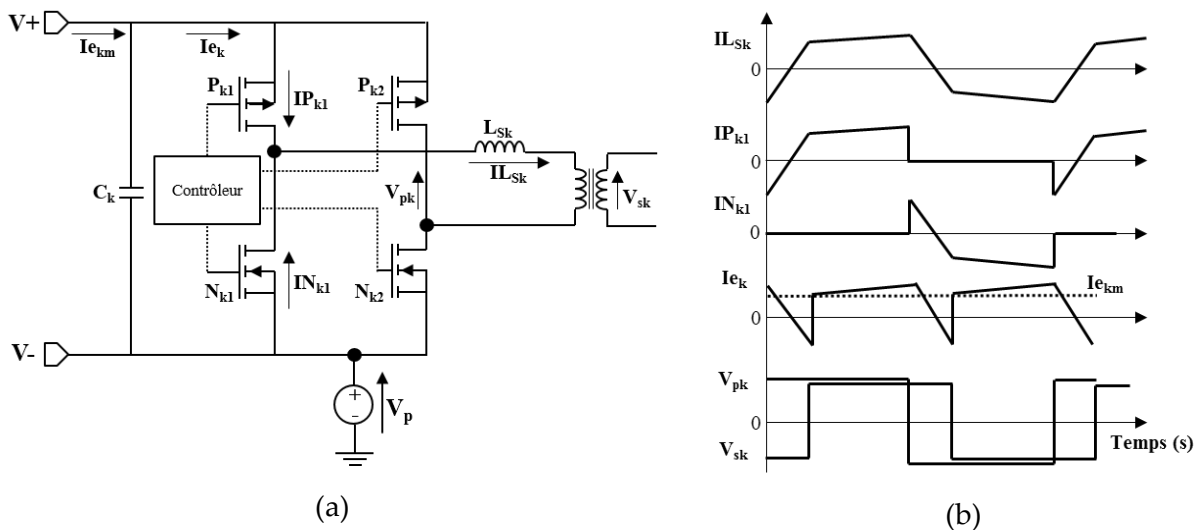


Figure II.7. (a) Diagramme de bloc de régulation du courant du DAB

(b) Formes des courants correspondants

Pour la plupart des applications, le courant à mesurer est celui qui circule dans l'inducteur,  $I_{L-sk}$ . Cependant, pour l'application d'équilibrage, le courant de charge est asservi par le convertisseur de découpage correspondant, le courant filtré d'entrée  $I_{ekm}$  doit être mesuré. En

réalité, la valeur de ce courant peut être déduite à partir de la connaissance du courant d'inducteur pendant une demi-période de commutation, par exemple quand le transistor du côté haut,  $P_{k1}$ , et celui du côté bas,  $N_{k2}$  sont simultanément mis en conduction. Par conséquent, le courant à travers du transistor  $P_{k1}$  ( $I_{P_{k1}}$ ), le courant à travers du transistor  $N_{k1}$  ( $I_{N_{k1}}$ ), le courant de sortie après le condensateur  $C_k$  ( $I_{e_k}$ ), ou le courant filtré par  $C_k$  ( $I_{e_{km}}$ ) peuvent être mesurés pour connaître le courant à mesurer. Dans la suite, les techniques de détection de courant fiables à base des circuits discrets avec des potentialités d'intégration seront discutées.

Le capteur à effet Hall est une des solutions classiques de mesure isolée des courants présentant une composante HF sur une composante continue, qui comporte un circuit magnétique traversé par un champ magnétique  $B$  qui est produit par le courant à mesurer. En général, la sensibilité du capteur à effet Hall dans le CMOS est très faible, même avec l'ajout de condensateurs ferromagnétiques. En outre, les capteurs à effet Hall CMOS souffrent d'une dépendance en température de l'offset de mesure ainsi que de la faible bande passante (10 kHz à 50 kHz) provoquées par l'addition des circuits d'annulation de l'offset. En raison de ces points faibles, le capteur à l'effet Hall n'est pas viable pour notre application.

Les transformateurs de courant, qui sont couramment utilisés dans les systèmes de forte puissance pour mesurer le courant, peuvent être mis en œuvre pour détecter le courant dans l'inducteur d'un régulateur à découpage à perte réduite (Figure II.8). Les inconvénients majeurs de cette approche sont l'augmentation des coûts et de la taille du circuit et de l'incapacité à intégrer le transformateur. En outre, le transformateur ne peut que détecter la valeur alternative du courant, ce qui rend cette méthode plus complexe pour déduire la valeur du courant moyen d'entrée du convertisseur.

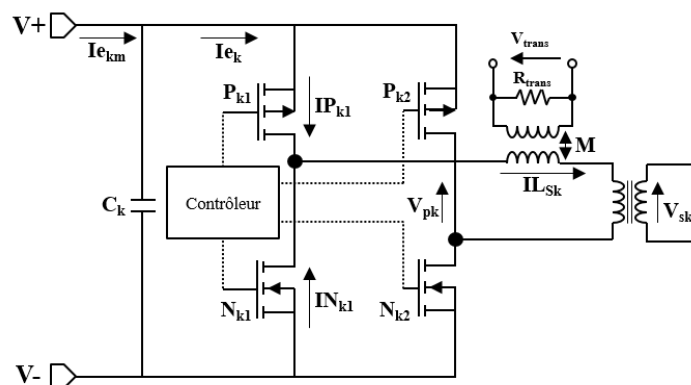


Figure II.8. Mesure du courant par le transformateur

Une solution traditionnelle de mesure du courant consiste à utiliser une résistance de shunt dans le chemin du courant à détecter (Figure II.9). Si la valeur de la résistance est connue, l'image du courant circulant à travers cette résistance est déterminée par la tension à ses bornes. Comme la valeur du courant dans les convertisseurs DC-DC est élevée (de l'ordre de l'ampère), même une petite résistance peut causer des pertes importantes et donc réduire l'efficacité du convertisseur de 2% à 10%. Un courant de 2A à travers une résistance de détection de 0,1  $\Omega$  conduit à une chute de tension de 200mV et à une dissipation de puissance de 400 mW. Dans de nombreuses applications, la consommation d'énergie de la résistance de détection devient plus importante suivant non seulement l'augmentation de sa valeur, mais aussi la diminution des niveaux de tension de fonctionnement (Figure II.10). Bien que les pertes dans la résistance de détection peuvent sembler faibles (par exemple, 5% d'énergie convertie), elles devront être évitées afin de répondre aux spécifications de plus de 90% d'efficacité requises dans de nombreuses applications de convertisseurs de faible tension, en particulier les applications batteries.

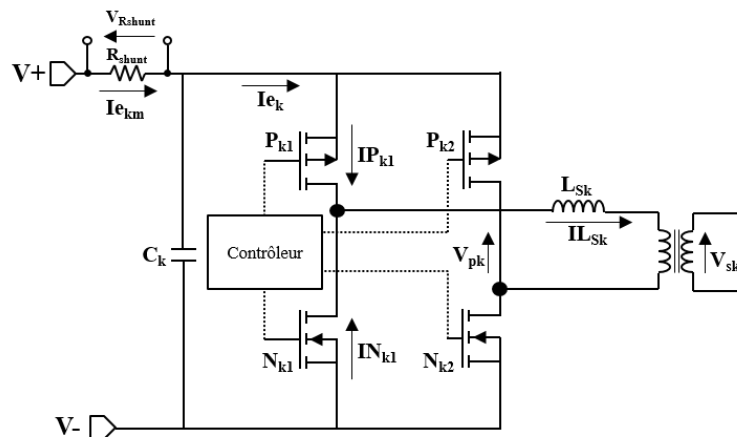


Figure II.9. Mesure du courant par une résistance de shunt en série

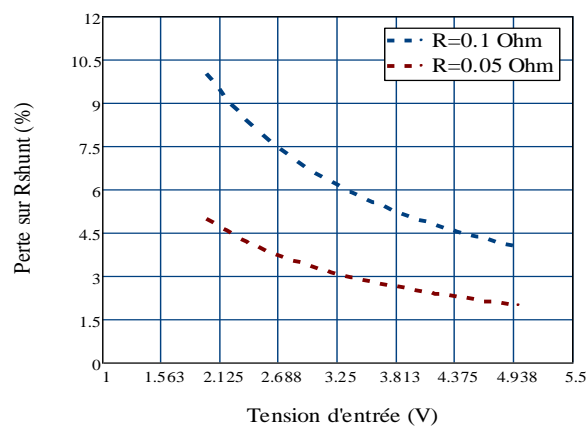


Figure II.10. Perte dans la résistance shunt pour un courant de 2A

Une réduction de la valeur de la résistance de détection peut entraîner proportionnellement une diminution des pertes mais elle ne peut pas être réduite à des valeurs négligeables, puisque la précision diminue lorsque la tension à mesurer est réduite, principalement en raison des offsets, des bruits qui deviennent prépondérants et l'exigence d'une bande passante importante. Par conséquent, une technique de détection de courant sans perte pourrait considérablement aider le concepteur à répondre aux spécifications d'efficacité. Cependant, l'utilisation de la résistance shunt est la technique la plus précise de détection de courant, c'est pourquoi elle est utilisée largement dans les applications sensibles.

Une autre solution est présentée dans [For02] comme une amélioration de l'approche résistive. Un transistor MOSFET peut agir comme une résistance de faible valeur quand il est à l'état "ON" et polarisé dans la région ohmique (non saturé). En négligeant l'influence de la faible tension drain-source  $V_{DS}$ , la résistance équivalente du dispositif est :

$$R_{DS} = \frac{L}{\mu C_{OX} \cdot \frac{W}{L} (V_{GS} - V_{TH})} \quad (\text{II.1})$$

Où  $\mu$  est la mobilité,  $C_{OX}$  est la capacité d'oxyde par unité de surface,  $L$  et  $W$  sont la longueur et la largeur de MOSFET et  $V_{TH}$  est la tension de seuil [Eric01]. Par conséquent, le courant de conduction est déterminé par la détection de la tension aux bornes de drain-source du MOSFET, si  $R_{DS}$  du MOSFET est connue (Figure II.11). Les principaux inconvénients de cette technique est la faible précision et le bruit de commutation causé par le courant transitoire de grille non nul. Le  $R_{DS}$  du MOSFET est intrinsèquement non linéaire, il a généralement une sensibilité importante aux variations de  $\mu \cdot C_{OX}$  et  $V_{TH}$ . De plus, le  $R_{DS}$  dépend exponentiellement de la température (35% variation de 27 ° C à 100 ° C) [Len99]. En outre, la tension de grille du MOSFET change en fonction de la tension d'alimentation du convertisseur, comme dans le cas où la batterie se décharge (la tension de batterie Li-ion passe de 4,2 V à pleine charge à 2,7 V quand elle a donné toute son énergie stockée). L'effet de la température et de la tension de commande de grille sur la résistance d'un MOSFET de puissance avec un rapport d'aspect de 50.000  $\mu\text{m}/0.5 \mu\text{m}$  construit avec la technologie AMS CMOS 0,35  $\mu\text{m}$  est illustré dans la Figure II.12. En dépit de la faible précision, cette méthode est largement commercialisée pour la protection contre les surintensités en raison de sa bonne efficacité et de sa simplicité.

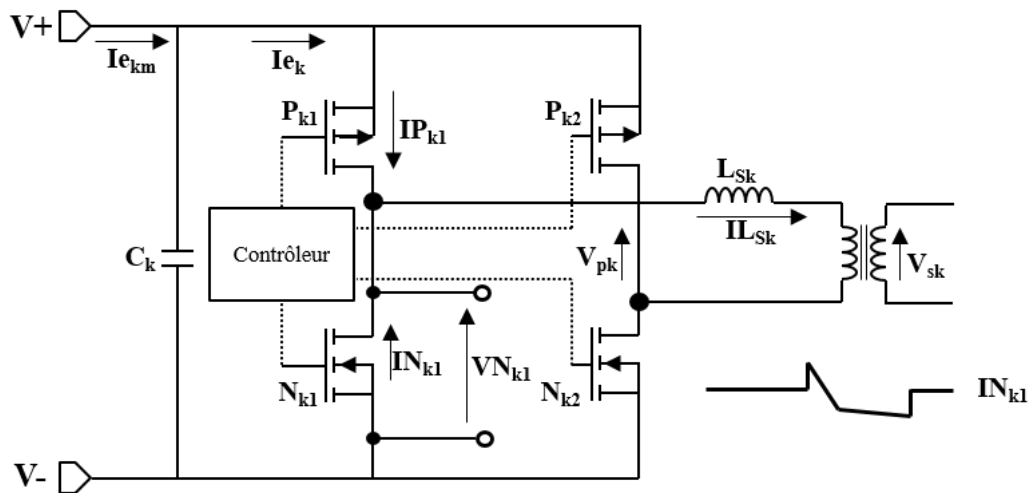


Figure II.11. Mesure du courant à travers la  $R_{ds(on)}$  du MOSFET

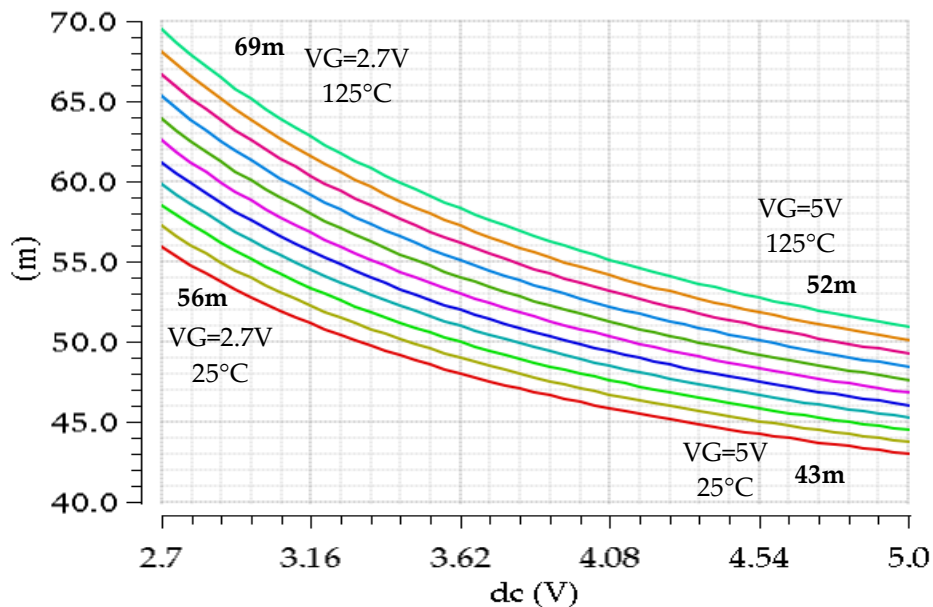


Figure II.12. Evolution de la résistance de conduction du MOSFET de puissance en fonction de la température et de la tension de grille (technologie AMS  $0.35\mu\text{m}$ ,  $W/L=50000\mu\text{m}/0.5\mu\text{m}$ )

Le choix de la méthode de mesure du courant est un compromis entre l'efficacité, la précision et la facilité de mise en œuvre. La solution utilisant résistance shunt est la plus simple à réaliser. De plus, le choix d'une résistance de valeur suffisamment faible, à condition que les pertes causées par celle-là soit acceptables, peut assurer une bonne précision avec les technologies d'amplification du signal actuelles. L'amplification du signal peut être accomplie à l'aide d'un amplificateur d'instrumentation mentionné ci-dessus : tous les problèmes liés à la mesure à des potentiels différents doivent alors être pris en compte comme ce que nous avons présenté dans la partie de mesure de tension.

### II.2.2.c. Conclusion

Pour la première version de l'équilibreur conçu à base des circuits discrets permettant d'équilibrer la tension de 4 cellules Li-ion 10Ah en série, un microcontrôleur PIC va être mis en œuvre afin de réaliser le contrôleur centralisé qui recevra toutes les informations venant des circuits de mesure de tension, du courant et pilotera le réseau suivant les algorithmes de commande définis par la suite. Dans la partie suivante, nous allons mettre en œuvre cet ensemble afin de valider son fonctionnement et les stratégies proposées.

## II.3. Mise en réseau et stratégies de pilotage de l'énergie

Les stratégies de pilotage de l'énergie afin d'équilibrer la tension des cellules de batterie par l'équilibreur sont basées sur l'application des algorithmes de commande de découpage des convertisseurs cellulaires afin d'orienter les flux de puissance dans le bon sens. Les cellules à un instant, sont soit chargées soit déchargées en fonction de leur état de charge, ou de leur tension. Les méthodes de mesure fournissent au contrôleur les informations liées à la tension des cellules ainsi qu'au courant d'équilibrage correspondant à chacune. En se basant sur les informations fournies soit en tension, soit en courant, nous proposons différentes stratégies pour réaliser l'asservissement de l'équilibrage. L'élaboration de ces stratégies est réalisée en considérant un condensateur de 1mF à la sortie du R $\mu$ C, réalisant le stockage intermédiaire. L'outil de simulation de SIMPLORER 8 est utilisé pour vérifier les analyses théoriques et les validations expérimentales seront effectuées sur un circuit à composants discrets.

Le premier pas concerne les algorithmes de la commande centralisée basées sur l'utilisation du microcontrôleur.



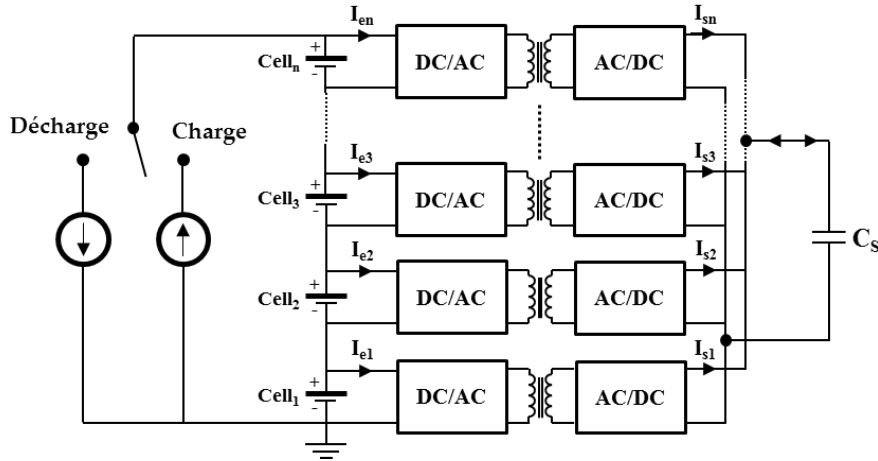


Figure II.13. Structure d'équilibreur avec un élément de stockage – condensateur

### II.3.1. Stratégies de redistribution de l'énergie par l'asservissement de tension

Le condensateur de stockage intermédiaire joue le rôle d'un réservoir qui doit, au cours de l'équilibrage, absorber l'énergie des cellules les plus chargées pour la libérer à celles les moins chargées. Une organisation du flux de puissance pour redistribuer l'énergie des cellules à partir d'un asservissement proportionnel aux différences de tension entre les cellules et le stockage intermédiaire est proposée dans cette partie. Pour cette approche, seules les tensions des cellules de la chaîne et celle aux bornes du condensateur sont à mesurer. Le principe consiste à asservir la tension du condensateur à travers chaque convertisseur cellulaire, à la tension de chaque cellule en jouant sur le déphasage des commandes, et en appliquant une stratégie de contrôle en limitation de courant. De cette façon, l'énergie sera transférée naturellement des cellules plus chargée vers le condensateur de stockage ou à l'inverse par l'intermédiaire d'un transfert de charges contrôlé. Cette stratégie peut être réalisée lorsque la tension moyenne d'équilibre établie aux bornes du condensateur de stockage est toujours dans la gamme limitée par celles extrêmes des cellules ( $V_{MIN}$  ;  $V_{MAX}$ ). L'existence de cette tension d'équilibre dynamique peut être justifiée par des calculs analytiques en considérant l'état permanent du système et les modèles équivalents simples ne prenant pas en compte les pertes.

A partir de (I.2), nous pouvons calculer le courant moyen de sortie de chaque convertisseur :

$$I_{si} = \frac{P}{V_{CE}} = \frac{V_{ei} \beta (1 - 2|\beta|)}{f_s \cdot L_s} \quad (II.2)$$

La valeur du courant moyen de sortie de chaque convertisseur cellulaire ne dépend pas de la tension à ses bornes. L'équilibreur est alors modélisé par un modèle d'ordre réduit très simple où chaque cellule de conversion est considérée comme une source de courant dont la valeur est calculée par (II.2), sa direction étant défini par le déphasage primaire secondaire.

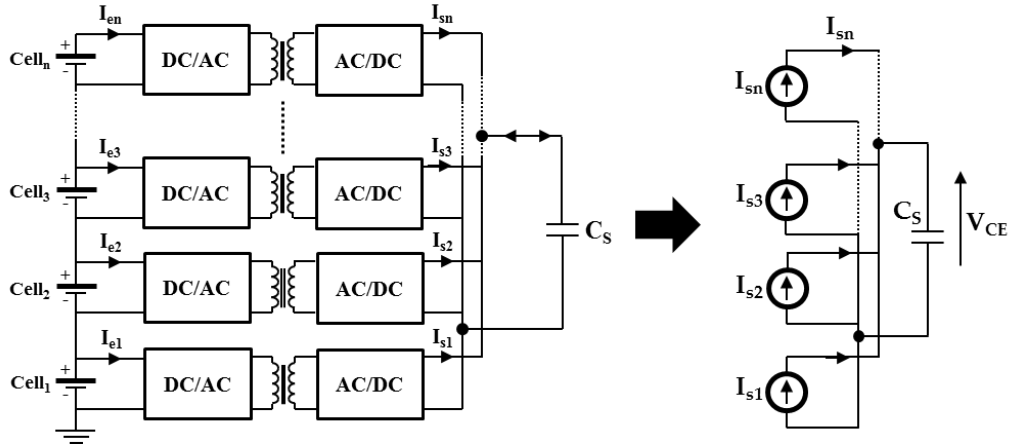


Figure II.14. Modèle d'ordre réduit simple de l'équilibreur

En régime d'équilibrage permanent, l'énergie libérée par les cellules les plus chargées est totalement absorbée par celles les moins chargées et une tension  $V_{CE}$  est établie aux bornes de  $C_s$ .

La condition suivante doit être satisfaite :

$$\langle I_{CS} \rangle = \sum_{k=1}^n I_{sk} = I_{s1} + I_{s2} + \dots + I_n = 0 \quad (\text{II.3})$$

En associant avec (II.2), on déduit :

$$\frac{V_{e1}\beta_1(1-2|\beta_1|)}{f_s \cdot L_s} + \frac{V_{e2}\beta_2(1-2|\beta_2|)}{f_s \cdot L_s} + \dots + \frac{V_{en}\beta_n(1-2|\beta_n|)}{f_s \cdot L_s} = 0 \quad (\text{II.4})$$

L'asservissement proportionnel de tension est réalisé en remplaçant :

$$\beta_i = k(V_{ei} - V_{CE}) \quad (\text{II.5})$$

Le signe ainsi que la valeur du déphasage sont imposés par la différence entre la tension de la cellule et celle d'équilibre  $V_{CE}$  avec un coefficient proportionnel  $k$ . Pour trouver  $V_{CE}$ , nous pouvons introduire (II.5) dans (II.4) :

$$\frac{kV_{e1}(V_{e1} - V_{CE})(1-2k|V_{e1} - V_{CE}|)}{f_s \cdot L_s} + \frac{kV_{e2}(V_{e2} - V_{CE})(1-2k|V_{e2} - V_{CE}|)}{f_s \cdot L_s} + \dots + \frac{kV_{en}(V_{en} - V_{CE})(1-2k|V_{en} - V_{CE}|)}{f_s \cdot L_s} = 0 = f(V_{CE}) \quad (\text{II.6})$$

(II.6) est une équation à multiples variables, non linéaire, et complexe à résoudre à la main, toutefois, en prenant en compte des conditions liées au fonctionnement du réseau, on peut linéariser (II.6) en négligeant les composants de 2<sup>è</sup> ordre (sachant que  $\beta_i \ll 1$ ), il nous reste alors seulement les composants de 1<sup>er</sup> ordre comme dans (II.7):

$$\frac{kV_{e1}(V_{e1} - V_{CE})}{f_s \cdot L_s} + \frac{kV_{e2}(V_{e2} - V_{CE})}{f_s \cdot L_s} + \dots + \frac{kV_{en}(V_{en} - V_{CE})}{f_s \cdot L_s} \approx 0 \quad (II.7)$$

$$\Leftrightarrow V_{CElinéaire} \approx \frac{V_{e1}^2 + V_{e2}^2 + \dots + V_{en}^2}{V_{e1} + V_{e2} + \dots + V_{en}} \quad (II.8)$$

Cette solution  $V_{CE}$  satisfait toujours la condition (quel que soit k) :

$$\text{Min}(V_{e1}, \dots, V_{en}) \leq V_{CElinéaire} \leq \text{Max}(V_{e1}, \dots, V_{en}) \quad (II.9)$$

Quand toutes les cellules sont équilibrées :

$$V_{e1} = V_{e2} = \dots = V_{en} = V_e \Rightarrow V_{CElinéaire} = V_e \quad (II.10)$$

L'existence de la tension d'équilibre dynamique indépendante du coefficient proportionnel k nous a montré théoriquement la capacité d'organisation des transferts d'énergie de l'équilibreur à base de la stratégie de l'asservissement en tension du Bus DC par de multiples cellules de conversion pouvant fonctionner de manière autonome. Le déphasage  $\beta$  est le produit du décalage de la tension de la cellule correspondante par rapport à  $V_{CE}$ . Quand  $\beta_i > 0$ , le condensateur est chargé et il peut être en même temps déchargé par une autre cellule de conversion quand  $\beta_k < 0$  ( $1 < i, k < n$ ). Au début de la période d'équilibrage,  $\beta$  peut être important à cause du grand d'écart des tensions, une limitation du déphasage doit donc être mise en œuvre. La stratégie d'asservissement est montrée dans la Figure II.15.

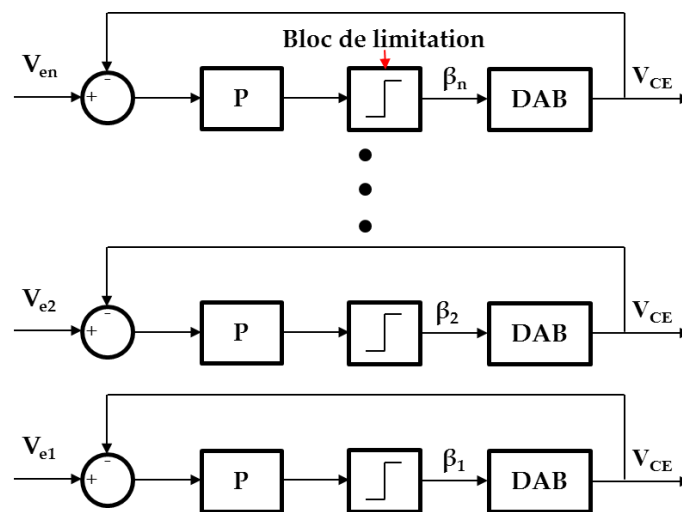


Figure II.15. Boucle d'asservissement de tension de l'équilibreur

Pour réaliser cet algorithme d'équilibrage, il faut mesurer la tension des cellules de la batterie et celle du condensateur de stockage  $C_s$ . Le choix des paramètres du correcteur P associé avec la limitation du déphasage doit assurer que le courant d'équilibrage ne dépasse pas la valeur nominale imposée par la conception du micro-convertisseur. Ces paramètres peuvent être déduits théoriquement en utilisant (II.2) et en considérant  $V_{ei}=V_{MAX}$  (la tension de fonctionnement maximale des cellules). Pour notre cas où  $V_{MAX}=3.6V$ ,  $I_{nominal}=2A$ ,  $f_s=500kHz$ ,  $L_s=60nH$ , la variation du déphasage est limitée dans l'intervalle  $\pm 0.017rad$ . Le processus d'équilibrage s'arrête quand la tension aux bornes des cellules est suffisamment proche de celle du condensateur.

Cette approche peut être validée en se basant sur les modèles de batterie créés dans l'environnement de simulation SIMPLORER 8. Nous allons étudier un cas particulier où 4 cellules en série sont déchargées par un courant constant de 2A. Le déséquilibre de tension des cellules peut être modélisé par l'écart de tension initiale ou la différence de la capacité nominale. La Figure II.16 présente l'évolution de la tension des cellules au cours d'une décharge dans les deux cas.

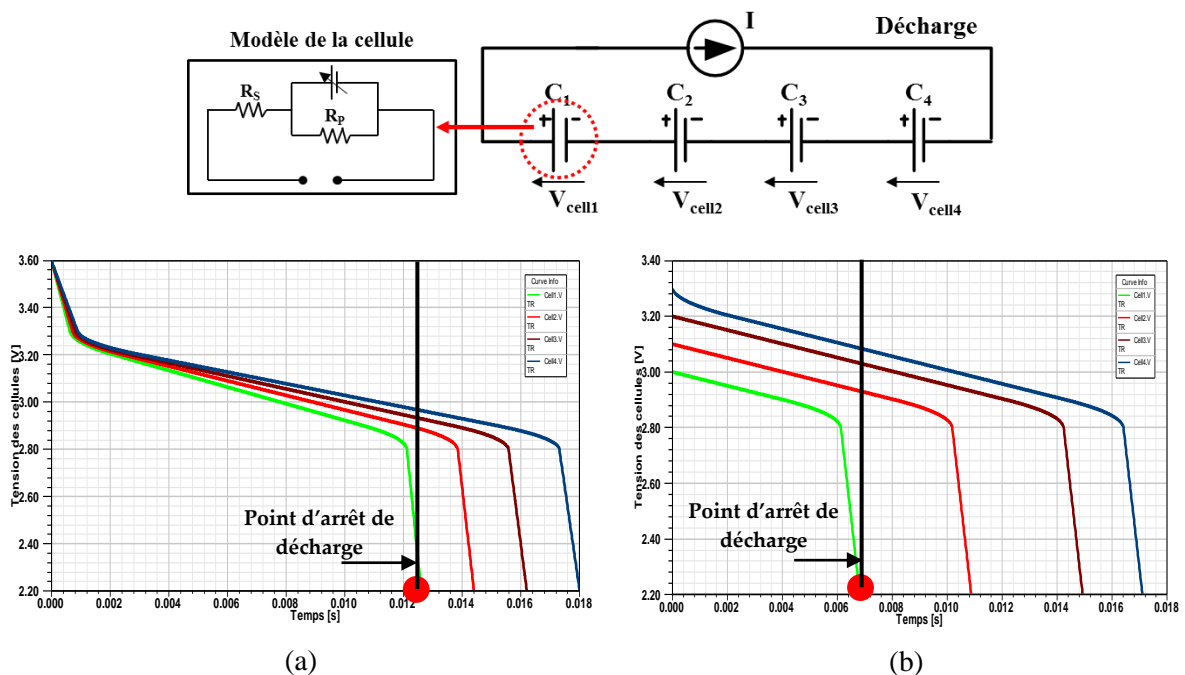


Figure II.16. Décharge de 4 cellules en série

(a) Cellules de capacités différentes ; (b) Cellules de tensions initiales différentes

Pour le premier cas, les cellules ont la même tension initiale de 3.6V, avec des capacités de valeur différentes : successivement  $0.7C_{nom}$ ,  $0.8C_{nom}$ ,  $0.9C_{nom}$ ,  $1.0 C_{nom}$  ( $C_{nom}$  est la capacité nominale de la cellule donnée par le fabricant). Pour le deuxième, nous considérons les

cellules de même capacité mais dont les tensions initiales diffèrent l'une de l'autre de 3.0V à 3.3V. Le modèle mis en œuvre représente une petite cellule de stockage pour rendre supportable les temps de simulation mais cela est transférable à de grosses cellules. Pour les deux cas, la cellule de capacité ou de tension la plus faible est déchargée plus rapidement que les autres et le processus de décharge doit s'arrêter quand la tension aux bornes de cette cellule atteint à la tension limite. L'utilisation de l'équilibreur en appliquant la stratégie d'asservissement de tension va supporter cette cellule grâce au courant d'équilibrage qui est proportionnel à l'écart de la tension à ses bornes par rapport à celle du convertisseur de stockage. La Figure II.17 montre l'évolution de la tension des cellules utilisant l'équilibreur avec le facteur proportionnel  $K=0.53$  (rad/V) et l'intervalle de la limitation du déphasage  $\pm 0.017$  (rad). Le point d'arrêt de décharge est décalé à droite par rapport aux cas sans équilibrage, cela augmente l'autonomie de l'ensemble des cellules du pack.

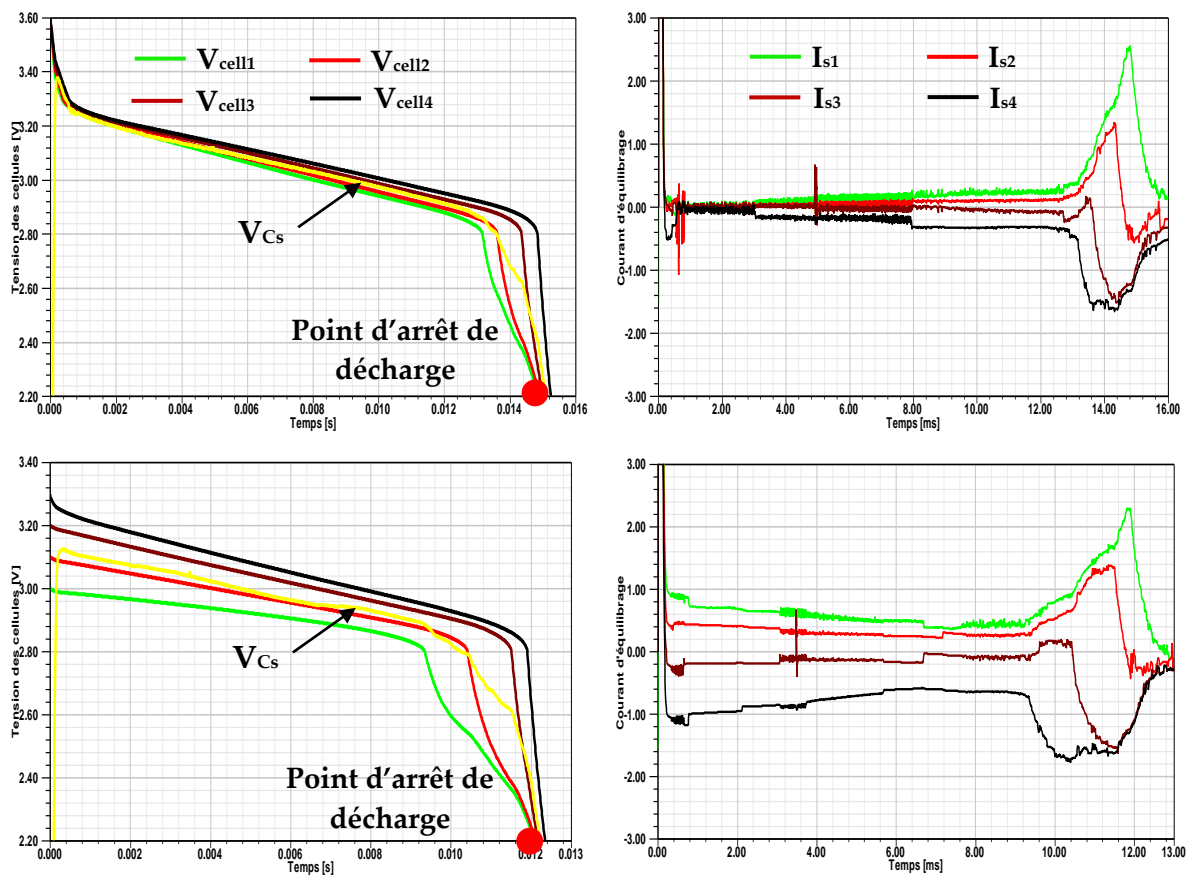


Figure II.17. Evolution de tension et de courant des cellules déchargées avec l'équilibreur  
 Avec le facteur proportionnel choisi ci-dessus, il existe encore un écart de tension important entre la cellule la plus faible et le reste des cellules ainsi que le condensateur de stockage. La raison est que la valeur du courant d'équilibrage est plus faible par rapport celle du courant

de décharge du pack (2A) conduisant une réduction d'autonomie totale ainsi que de l'efficacité d'équilibrage. La Figure II.18 présente l'évolution de la tension des cellules utilisant l'équilibreur avec le nouveau facteur proportionnel  $K=1.65$  (rad/V) et le même intervalle de limitation du déphasage. Un facteur proportionnel plus important conduit des courants d'équilibrage plus élevé pour un même écart de tension permettant de supporter davantage des cellules plus faibles en amont de la fin de charge lorsque les cellules ont encore des tensions proches malgré des niveaux de charges ou de capacités assez différents.

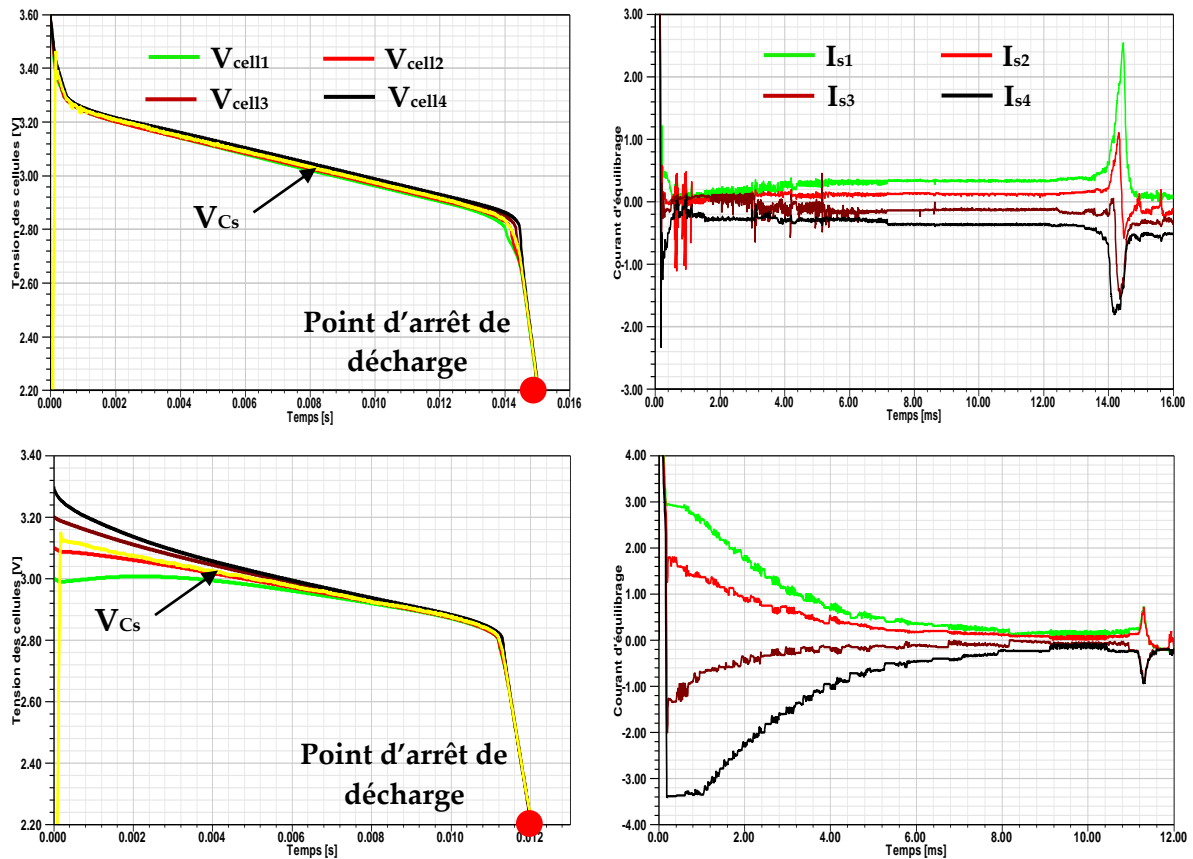


Figure II.18. Evolution de tension des cellules déchargées avec l'équilibreur

Tout au long du processus d'équilibrage, le condensateur de stockage établit une tension dont la valeur varie autour de celle des cellules comme démontré ci-dessus. Cette faible différence de tension primaire-secondaire permet à tous les convertisseurs cellulaires de fonctionner dans la zone du rendement élevé (>94%) suivant les analyses présentés dans le premier chapitre. C'est un point intéressant qui valide la performance du R $\mu$ C en application équilibreur. Malgré ces points forts, il existe un problème pour cette stratégie liée au choix des paramètres du correcteur P. En réalité, la relation entre la tension d'une cellule de batterie et son état de charge n'est pas linéaire, un petit d'écart de tension peut donc entraîner une différence de l'état de charge importante. Pour assurer que le courant

d'équilibrage soit suffisamment élevé dans ces cas, il faut choisir le facteur du P suffisamment grand. Le bloc de limitation du déphasage doit être dimensionné afin d'assurer que le courant d'équilibrage ne dépasse pas celui nominal imposé par la conception du convertisseur de l'équilibreur. La relation mathématique (II.2) montre théoriquement que le courant de sortie asservi par le DAB ne dépend pas de la tension de sortie permettant de dimensionner les paramètres de limitation du déphasage en considérant la valeur maximale possible de tension d'entrée. Cependant, les résultats de simulation présentés dans la Figure II.19 montrent que ce courant augmente fortement suivant la diminution de tension de sortie en fixant  $V_{ei}=3.6V$ ,  $\beta=0.017rad$  et  $f=500kHz$ . Alors, la mise en œuvre d'une limitation du courant nous demande un calcul au pire cas en considérant l'écart maximal des tensions d'entrée et de sortie. Cela conduit à une réduction du courant d'équilibrage en cas des faibles écarts et on ne peut pas exploiter au maximum la capacité du convertisseur. Pour pallier ces problèmes, une autre stratégie basée sur l'asservissement du courant d'équilibrage est proposée dans la partie suivante.

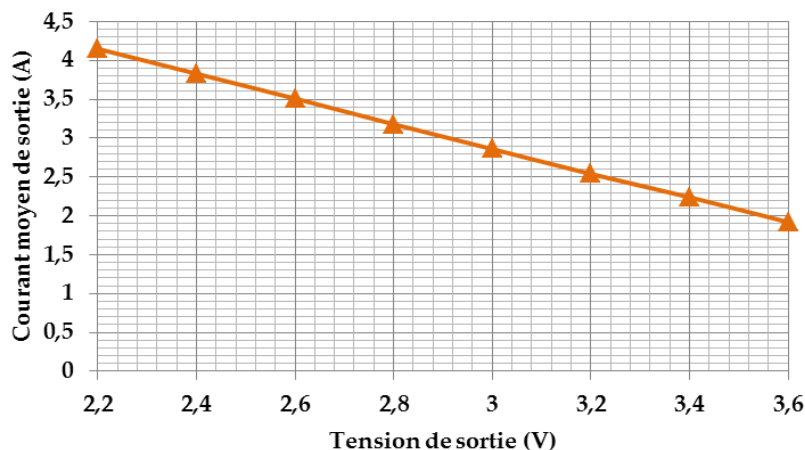


Figure II.19. Courant moyen de sortie en fonction de la tension

### II.3.2. Stratégie d'asservissement du courant d'équilibrage

La stratégie d'équilibrage se basant sur l'asservissement de tension a montré des intérêts de mise en œuvre quant au rendement élevé qu'elle permet d'obtenir si on asservit proportionnellement la tension aux bornes du condensateur de stockage à celle d'entrée. Cependant, le choix d'un facteur proportionnel P avec une limitation du déphasage peut conduire à un faible courant d'équilibrage lorsque l'écart de tension entre les cellules est faible. De fait, l'équilibrage est lent sur toute la portion de décharge pendant laquelle les

cellules sont sur la partie en plateau de leur caractéristique. A l'inverse, un facteur P trop important pour le régulateur proportionnel induit davantage d'oscillations et de mouvements d'énergie non désirés donc d'instabilité et conduit à faire fonctionner les cellules de conversion en limitation de courant lors des gros écarts de tension. En outre, cette approche se présente comme une régulation continue, autrement dit, l'équilibreur fonctionne tout le temps même lorsque les tensions des cellules sont équilibrées. Cela peut conduire à des pertes inutiles et par conséquent, réduire l'autonomie du pack de batterie. Pour cela, une méthode d'équilibrage par l'asservissement du courant est proposée dans cette partie. Elle repose sur l'organisation des flux d'énergie de l'équilibreur en se basant sur la régulation de la valeur ainsi que du sens du courant moyen d'entrée du convertisseur cellulaire lié à chaque cellule de batterie.

Dans le chapitre I, nous avons présenté une stratégie de gestion de l'énergie bidirectionnelle grâce au convertisseur isolé DAB contrôlée par une boucle de régulation du courant moyen d'entrée. En considérant que les constantes de temps de la structure liées au courant sont négligeables en raison de la variation très lente des tensions au primaire et au secondaire, le convertisseur dans cette configuration peut être modélisé comme une source de courant continue commandée. La Figure II.20 montre le modèle simplifié de l'équilibreur complet. Pour cette stratégie d'asservissement, le courant d'équilibrage est régulé à des références fixées ( $\pm I_{\text{nominal}}$  ou 0) dépendant de la valeur de l'écart de tension entre l'entrée et la sortie. Cela permet d'exploiter au maximum la capacité de conversion des convertisseurs cellulaires fonctionnant à courant nominal et de plus, augmenter la vitesse d'équilibrage par rapport à la stratégie précédente. De plus, la régulation du courant à une valeur nulle permet d'éviter les transferts d'énergie inutiles lorsque les tensions des cellules sont équilibrées. Afin de réaliser les boucles d'asservissement, il faut que la tension des cellules, celle du condensateur de stockage ainsi que le courant d'entrée de chaque micro-convertisseur de l'équilibreur soient mesurés par le microcontrôleur. L'algorithme du contrôleur consiste alors à comparer la tension de chaque cellule à celle du condensateur à la sortie pour imposer la référence du courant (soit  $\pm I_{\text{nominal}}$  soit 0) qui sera détaillé dans la suite. De ce fait, l'énergie sera transférée des cellules les plus chargées à celles les moins chargées via le condensateur  $C_s$ .



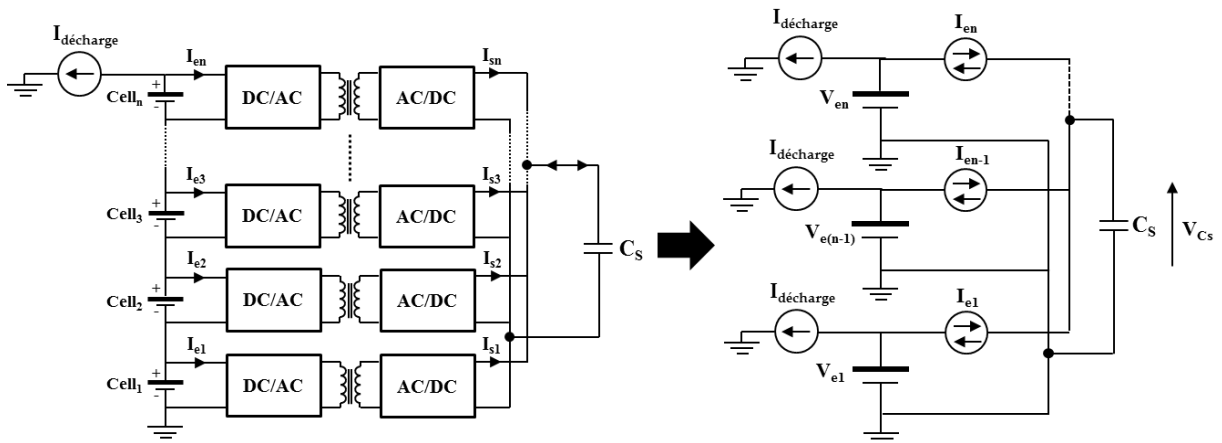


Figure II.20. Modèle simplifié de l'équilibreur avec l'asservissement du courant

En considérant que l'équilibreur se comporte comme n micro-convertisseur mis en parallèle, n boucles d'asservissement doivent être mises en place pour effectuer le transfert d'énergie entre les n cellules de la batterie et le condensateur de stockage intermédiaire (Figure II.21).

En fait, lorsque l'équilibreur fonctionne, un comparateur à hystérésis est mis en œuvre pour comparer la tension d'entrée du pont de l'onduleur  $V_{ei}$ , correspondant à la tension d'une cellule de batterie avec celle aux bornes du condensateur de stockage  $C_s$  afin de déterminer le signe et le cas échéant, la valeur du courant de référence. Si  $V_{ei} - V_{Cs} > V_{seuil}$  (tension de seuil imposée par le comparateur), le courant de référence est positif, la puissance est transférée de la cellule de batterie vers le condensateur  $C_s$ . Dans le cas contraire ( $V_{ei} - V_{Cs} < -V_{seuil}$ ), le courant de référence devient négatif, la puissance est transférée du condensateur  $C_s$  vers la cellule. Au cas où  $|V_{ei} - V_{Cs}| < V_{seuil}$ , il n'y a pas de transfert de puissance. Toutes les cellules de batterie devraient donc atteindre, à l'état d'équilibre, une tension égale à celle du condensateur intermédiaire  $C_s$ . D'autre part, il est à noter que tant que les tensions d'équilibre ne sont pas atteintes par les cellules, la tension sur le condensateur  $C_s$  varie autour de la tension moyenne des cellules ce qui va garantir une faibles différence entre la tension d'entrée et celle de sortie sur tous les DAB leur permettant de fonctionner à leur meilleur rendement. En effet, comme nous l'avons présenté au premier chapitre, il reste essentiel de faire fonctionner les cellules de conversion avec un différentiel de tensions d'entrée/sortie faible pour maximiser le rendement de conversion de la cellule.

La valeur de capacité du condensateur  $C_s$  est un paramètre important qui doit être dimensionné correctement en fonction de la fréquence ainsi que l'ondulation de tension possible imposée par la conception de l'équilibreur. Un condensateur de capacité élevée

permet de faciliter la mise en place des stratégies de mesure et de contrôle mais conduit une augmentation de la taille du système.

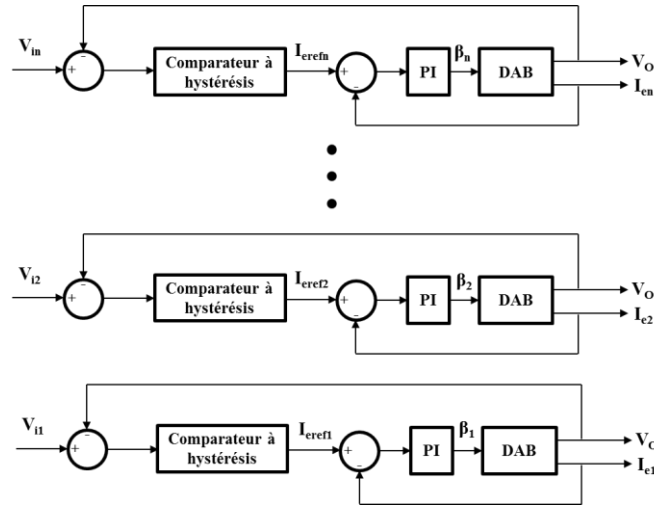


Figure II.21. Les boucles d’asservissement du courant de l’équilibrage

La Figure II.22 présente un exemple d’équilibrage de deux cellules en série dont l’une des deux présente une tension plus basses que l’autre ( $V_{cell1}=3.3V$ ,  $V_{cell2}=3V$ ,  $C_s=1000\mu F$ ).

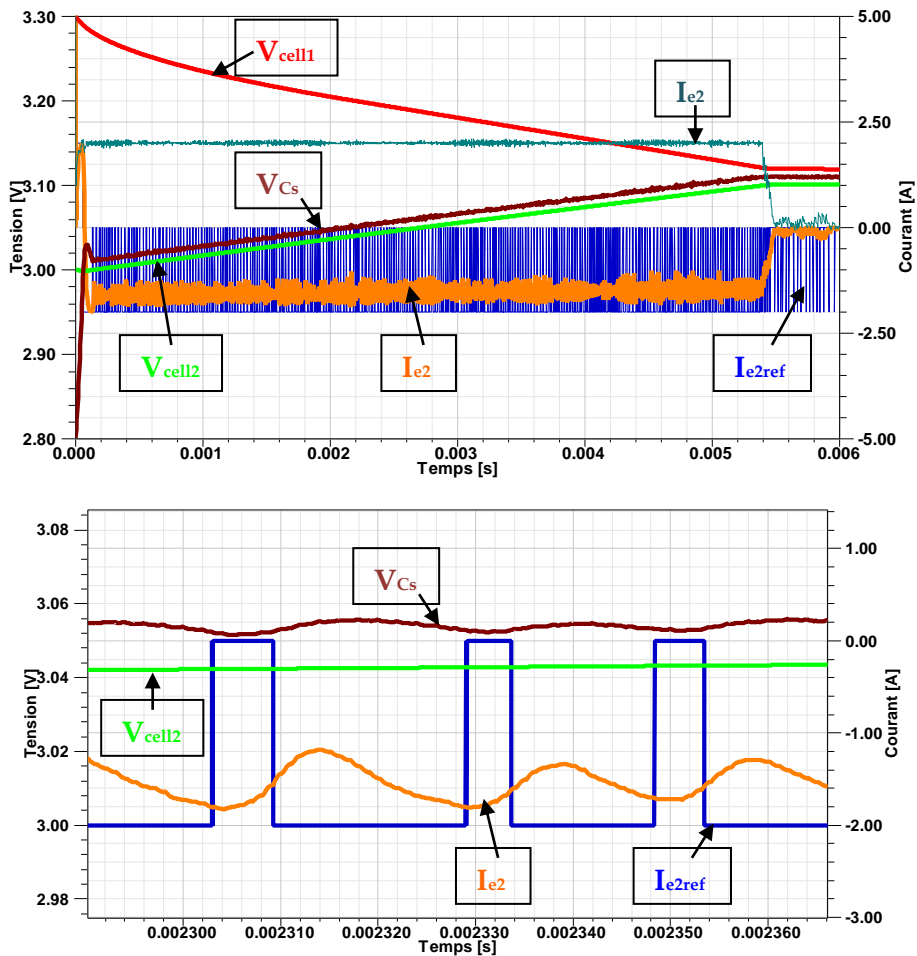


Figure II.22. Processus d’équilibrage de 2 cellules en série

On suppose aussi que la tension initiale aux bornes du condensateur de stockage est inférieure à la tension moyenne des deux cellules (2.8V dans l'exemple). Pendant les périodes d'équilibrage, le contrôleur reçoit l'information du système de mesure et envoie les signaux de commande afin de piloter les interrupteurs permettant de réguler le courant d'entrée moyen  $I_{e1}$ ,  $I_{e2}$  à des valeurs références ( $\pm 2A$  ou  $0A$ ) en fonction de la différence de tension d'entrée et de sortie du convertisseur correspondant ( $V_{seuil}$ ). La valeur de  $V_{seuil}$  choisie doit être suffisamment importante pour éviter les oscillations qui conduisent à des transferts d'énergie inutiles dans l'équilibreur, mais également faible pour assurer la précision d'équilibrage. Les étapes d'organisation d'énergie entre 2 cellules sont détaillées ci-dessous :

Au premier temps,  $V_{Cs} < (V_{cell1}, V_{cell2})$ , l'énergie est transférée des deux cellules vers  $C_s$ , la tension de  $C_s$  augmente alors jusqu'à la valeur qui dépasse  $V_{cell2} + V_{seuil}$  (dans l'exemple  $V_{seuil} = 10mV$ ). Le contrôleur envoie la nouvelle commande en appliquant  $I_{e2ref} = -2A$  pour commencer à charger la cellule 2 par  $C_s$ , la cellule 1 continue à être déchargée dans  $C_s$ , l'énergie fournie par la cellule 1 est alors absorbée par la cellule 2 et la tension aux bornes de  $C_s$  se diminue. Lorsque  $V_{Cs} < (V_{cell2} + V_{seuil})$ , le contrôleur arrête la charge de la cellule 2 en appliquant une référence de régulation nulle ( $I_{e2ref} = 0$ ) ou envoie les signaux de commande pour bloquer les transistors de puissance du convertisseur correspondant, et la cellule 1 est toujours à l'état de décharge. L'arrêt de charge par le blocage des transistors ne perturbe pas le fonctionnement du système en raison de la dynamique de réponse instantanée du convertisseur. La tension aux bornes de  $C_s$  augmente. Le processus se répète à la période suivante jusqu'au moment où les tensions de deux cellules sont équilibrées.

La Figure II.23 nous montre les résultats de simulation pour les deux cas de décharge des 4 cellules pour les états de charge différents présentés ci-dessus (avec  $C_s = 1000\mu F$ ). Les courants moyens d'entrée des convertisseurs cellulaires d'équilibreur sont asservis correctement dans l'intervalle  $\pm 2A$ . Les tensions des cellules convergent rapidement jusqu'à la fin de la période de décharge. Par rapport à la stratégie d'asservissement de tension présentée auparavant, l'équilibrage par l'asservissement du courant montre une meilleure capacité de support des cellules faibles en assurant que le courant d'équilibrage est régulé à sa valeur nominale à différents points de fonctionnement liés à l'écart de tension d'entrée et de sortie du convertisseur. De plus, l'introduction des moments d'arrêt d'équilibrage lorsque l'écart de tension est faible permet d'éviter les transferts d'énergie inutiles et donc,

d'améliorer le rendement de l'équilibreur. Comme on peut l'analyser, ici aussi, le condensateur présente également une tension à ses bornes dont la valeur varie autour de celle des cellules. Cela permet à tous les convertisseurs cellulaires de l'équilibreur de fonctionner dans des zones d'efficacité élevée.

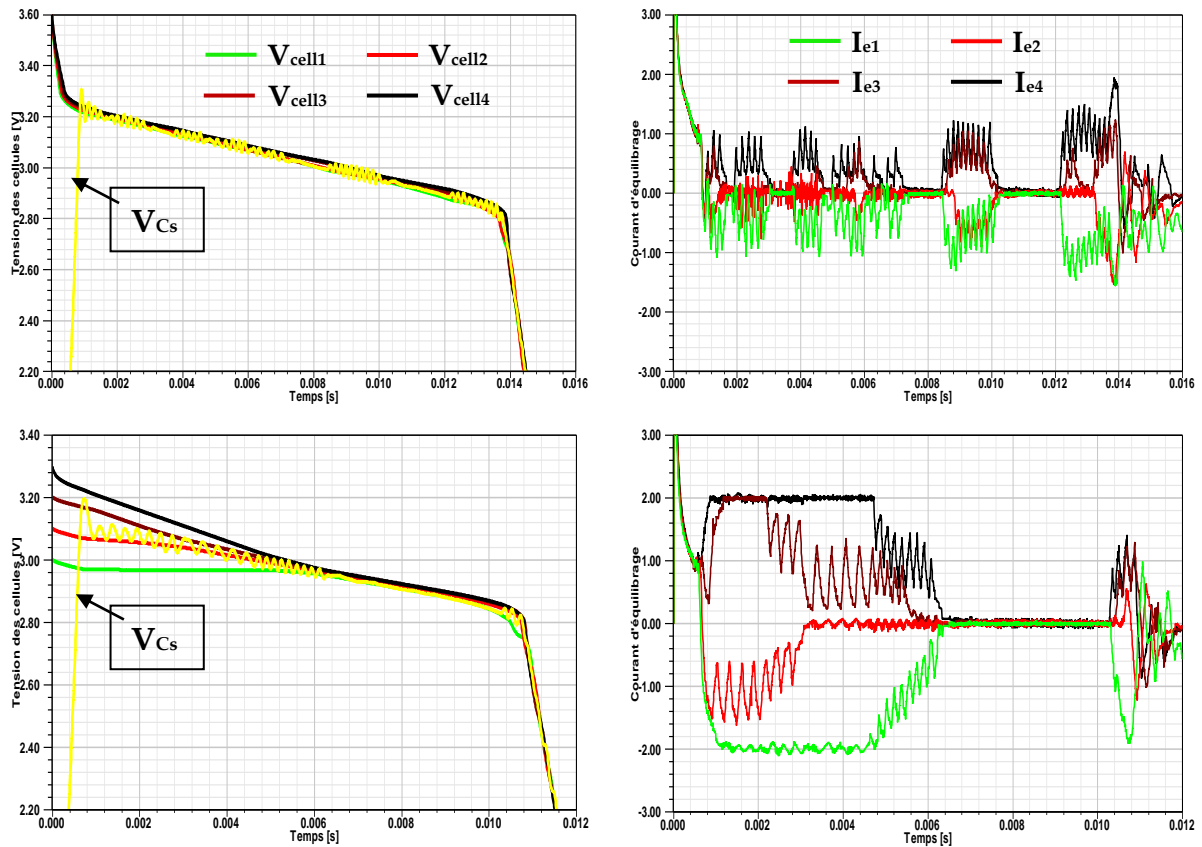


Figure II.23. Evolutions des tensions des cellules et des courants d'équilibrage avec l'équilibreur

Le choix d'un condensateur de forte capacité facilite la conception du système de mesure de tension à ses bornes ainsi que de contrôle, mais augmente considérablement la taille du système. Une variante est proposée en remplaçant le condensateur de stockage par la cellule la plus basse de la chaîne série du pack [Figure II.24]. L'avantage de cette variante est de plus, de réduire le nombre des convertisseurs nécessaires à l'équilibreur ( $n-1$  convertisseurs pour  $n$  cellules de batterie) permettant de réduire davantage la taille du système. En outre, le nombre des circuits de mesure de tension ainsi que du courant nécessaire est également réduit ( $n$  circuits pour  $n$  cellules), la réalisation des circuits de mesure de tension devient plus simple car la dynamique de la tension de la cellule rend les résultats plus précis. La Figure II.25 présente les résultats de simulation utilisant cette variante d'équilibreur pour les deux cas de décharge de 4 cellules avec les états de charge différents.

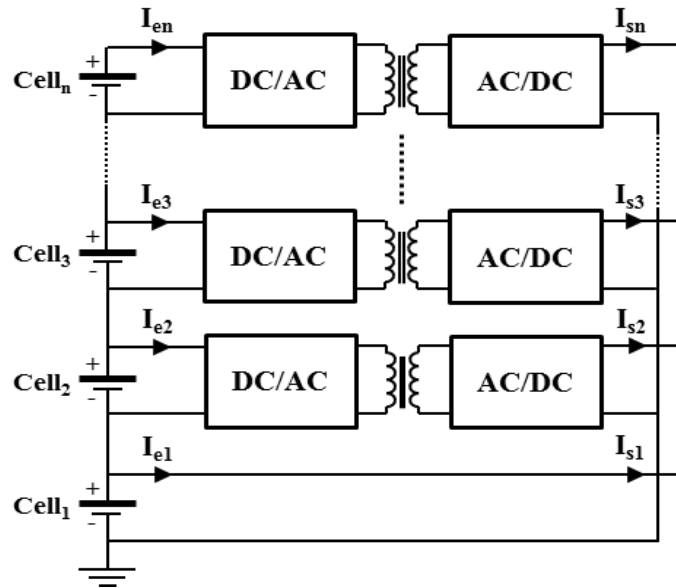


Figure II.24. Variante de la structure d'équilibreur

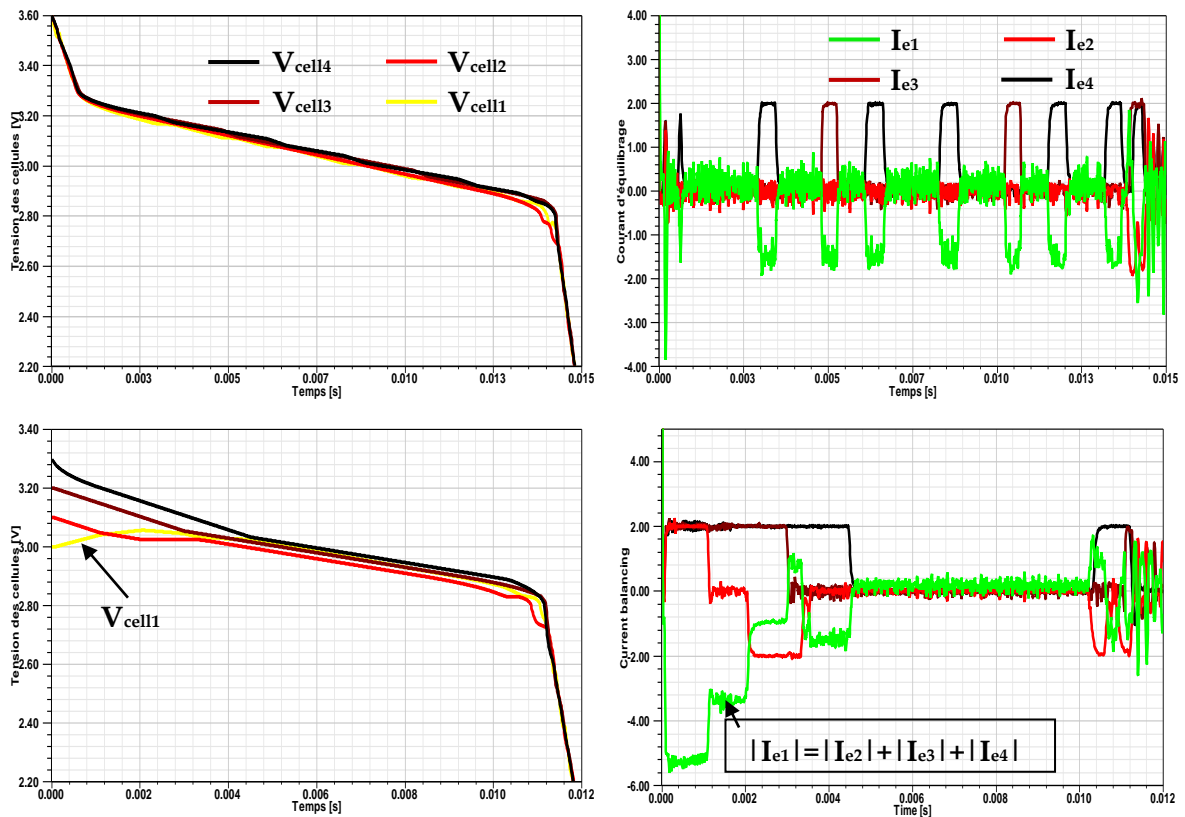


Figure II.25. Tension des cellules et courant d'équilibrage avec la variante de l'équilibreur

L'asservissement du courant d'équilibrage nous montre les performances et les potentiels importants de cette structure pour concevoir un équilibreur actif intelligent à courant d'équilibrage élevé. La suite du travail va tout d'abord proposer des moyens pratiques de mise en œuvre de cette structure d'équilibreur pour ensuite en valider expérimentalement le fonctionnement.

## II.4. Validation en circuit discret – résultats expérimentaux

### II.4.1. Commande à isolation capacitive – dynamique de réponse

L'élaboration d'un circuit de contrôle centralisée à partir d'un microcontrôleur permet de gérer l'ensemble du système allant du traitement des données de mesure jusqu'à la création des ordres de commande spécifiques pour chaque convertisseur. Malgré tout, un point important doit être traité : il s'agit du transfert d'ordres à des éléments placés à différents potentiels. Pour pallier ce problème, plusieurs techniques sont en général utilisées : on peut citer, par exemple, l'utilisation d'optocoupleurs pour le transfert d'ordres depuis la commande éloignée jusqu'aux drivers [Tec98]. D'autres solutions alternatives consistent à utiliser des transformateurs d'impulsion [Mun03] ou un circuit d'auto-alimentation [Des91]. Toutes ces techniques sont évidemment utilisables pour notre cas mais leur mise en œuvre est encore soit chère, soit complexe. Pour simplifier, nous nous orientons vers l'utilisation d'une structure de commande par l'isolation capacitive. Une autre raison en se basant sur laquelle, l'utilisation d'isolation capacitive est possible dans notre cadre est que les potentiels de références c'est-à-dire les sources des transistors de puissance sont à des potentiels stables et que le rapport cyclique de commande est fixe et égal à 0,5.

Le principe de cette méthode est de connecter à la grille du MOSFET un circuit RC fonctionnant comme un filtre passe haut (Figure II.26).

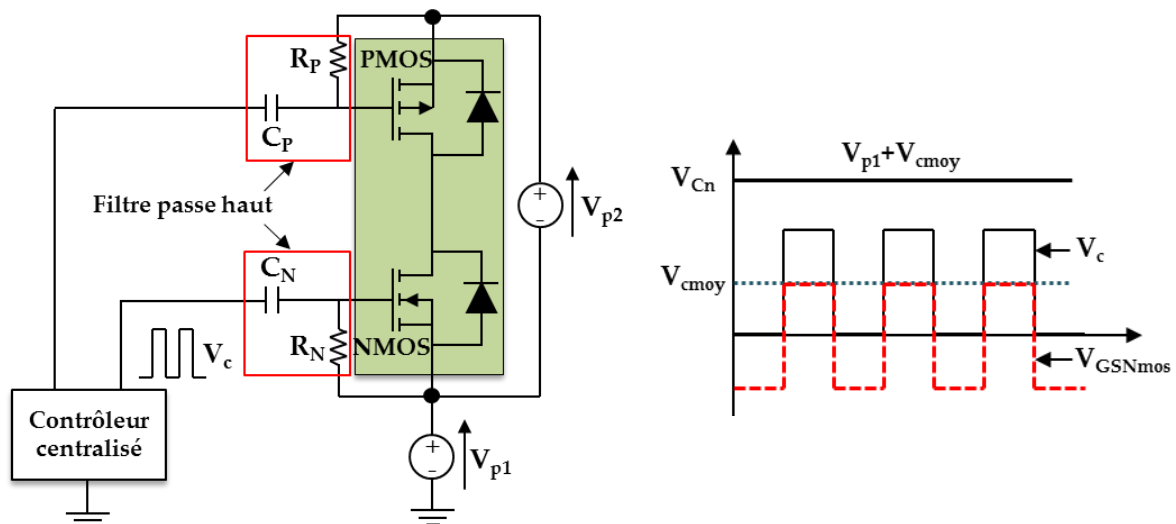


Figure II.26. Commande par l'isolation capacitive et les formes d'ondes

Une cellule de commutation CMOS est connectée à ses bornes, des sources de tension différentes  $V_{p1}$  et  $V_{p2}$  représentant une référence de potentiel non nulle. Le contrôleur

envoie un signal référencé  $V_C$  à un potentiel nul tel que la masse ou la borne inférieure de la batterie pour piloter les transistors, le filtre passe haut fait passer seulement les composantes hautes fréquences et les composantes basses fréquences sont rejetées par le condensateur ce qui permet d'adapter les potentiels. La capacité du condensateur ( $C_N$ ,  $C_P$ ) et la valeur de la résistance ( $R_N$ ,  $R_P$ ) doivent être choisies afin de fournir un gain suffisamment élevé dans la bande de fréquence de fonctionnement. De plus, le condensateur doit pouvoir supporter la tension maximale du pack de batterie. Cette méthode est donc viable lorsque le nombre des convertisseurs cellulaires n'est pas trop important, car lorsque ce nombre augmente, la surface occupée liée à la taille des condensateurs devient un frein pour l'intégration. Malgré ces contraintes, la commande par isolation capacitive montre un intérêt considérable en raison de son efficacité et pour sa simplicité de mise en œuvre. Mais l'utilisation de cette méthode avec la stratégie de commande conventionnelle peut causer une réduction de la dynamique de réponse du convertisseur en raison du temps de décharge des condensateurs des circuits d'isolation. Les causes, les conséquences ainsi que les solutions pour contourner ce problème sont présentées ci-après.

Nous considérons un cas général de gestion du découpage pour la partie onduleur du convertisseur DAB avec l'isolation capacitive à l'étage  $k$  (Figure II.27). Sans éléments de stockage inductif à l'entrée du convertisseur et en supposant que la sortie est connectée à une source de tension constante. La dynamique du courant d'entrée ne dépend que de la dynamique de commutation des transistors en régime transitoire. Supposons que tous les interrupteurs sont initialement à l'état OFF, les sources de contrôle  $V_{Con}$ ,  $V_{Cop}$  dont le rapport cyclique est 0.5, sont d'abord à l'état 0.

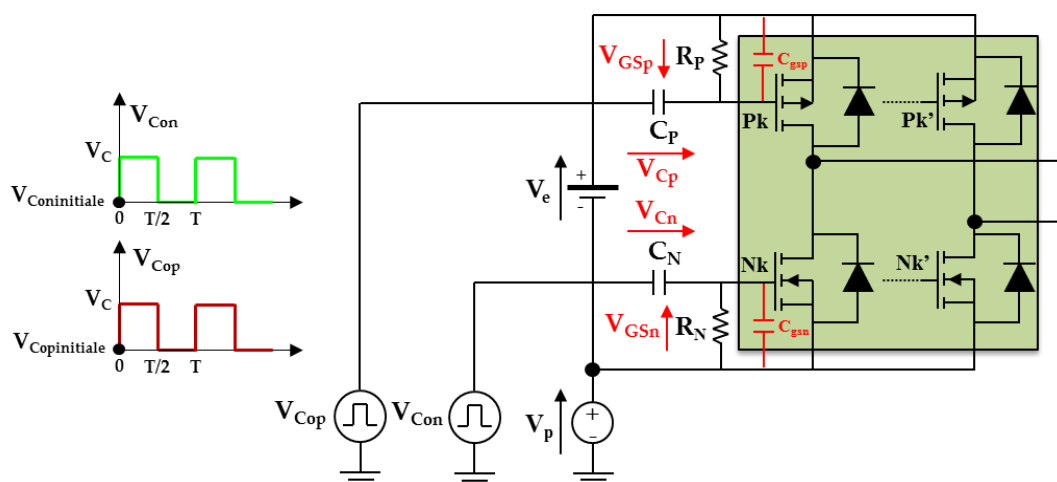


Figure II.27. Commande à isolation capacitive

Pour le MOSFET  $N_k$ , quand  $V_{Con}$  est à l'état bas 0, la tension initiale aux bornes du condensateur  $C_N$  prend la valeur du potentiel ( $V_-$ ) par rapport à la masse.

$$V_{C_{initiale}} = V_p \quad (II.11)$$

Pendant la première moitié du cycle,  $V_{Con}$  est à l'état haut  $V_{Con} = V_C$ , la tension aux bornes de  $C_N$  est quasiment inchangée ( $V_{Cn}=V_P$ ). La tension entre grille – source du MOSFET N ( $V_{GSn}$ ) est donc  $V_C$  qui est évidemment supérieur à la tension de seuil du transistor et il se met en conduction. Pour la deuxième demie période,  $V_{Con}$  devient égal à 0, la tension aux bornes de  $C_N$  est considérée constante,  $V_{GSn}$  retourne à la valeur 0 et le transistor devient alors bloqué. Après un nombre suffisant de périodes de commutation (équivalent à  $3.R_N.C_N$  environ), le condensateur établit une tension permanente à ses bornes (avec le rapport cyclique  $\alpha=0.5$ ) :

$$V_{C_{permanente}} = V_p - \frac{V_C}{2} \quad (II.12)$$

Les transistors N sont alors commutés dès la première période de découpage indépendamment du dimensionnement du circuit d'isolation capacitive. De façon analogue, nous considérons le comportement du transistor P en régime transitoire. Quand  $V_{Cop}$  est à l'état bas 0, la tension initiale aux bornes du condensateur  $C_P$  prend la valeur du potentiel ( $V_+$ ) par rapport à la masse.

$$V_{C_{pinitiale}} = V_p + V_e \quad (II.13)$$

Pendant la première moitié du cycle,  $V_{Cop}$  tend vers l'état haut  $V_{Cop} = V_C$ , la tension aux bornes de  $C_P$  est quasiment constante ( $V_{Cn}=V_P+V_e$ ). La tension entre grille-source du MOSFET P  $V_{GSP}$  est donc  $V_C$ , le transistor reste forcément à l'état bloqué. Quand  $V_{Cop}$  retourne à l'état bas 0, pendant les premiers temps, la chute de tension sur le condensateur  $C_P$  reste constante à  $V_p + V_e$ . La tension entre grille - source  $V_{GSP} = 0$  est supérieure à la tension de seuil du MOSFET P, le transistor reste donc à l'état bloqué. Il faut attendre la charge du condensateur d'isolation pour voir apparaître une tension suffisamment négative aux bornes de la résistance  $R_p$  et la mise en conduction progressive du transistor P avec un niveau d'inversion de plus en plus important jusqu'à fonctionner au niveau nominal. Ainsi, pendant les premières périodes de découpage, les MOSFETs P ne commutent pas, cela cause une tension nulle à l'enroulement primaire du transformateur, donc un courant nul à l'entrée du convertisseur. Après un nombre suffisant de cycles de commutation, la tension établie aux



bornes du condensateur d'isolation  $C_P$  diminue, les MOSFETs P commutent alors à l'état bas du signal de contrôle quand la tension grille-source dépasse négativement le seuil. Le temps d'établissement du fonctionnement normal du convertisseur réduit la dynamique du système ne dépend que du dimensionnement de l'isolation capacitive lié à la taille des éléments passif  $R, C$ . Par ailleurs, le choix de ces éléments doit satisfaire les conditions où  $C_N; C_P \gg C_{gsn}; C_{gsp}$  et les produits  $R_N.C_N, R_P.C_P$  assurent que la fréquence de coupure  $f_c \ll$  la fréquence de découpage  $f_s$ .

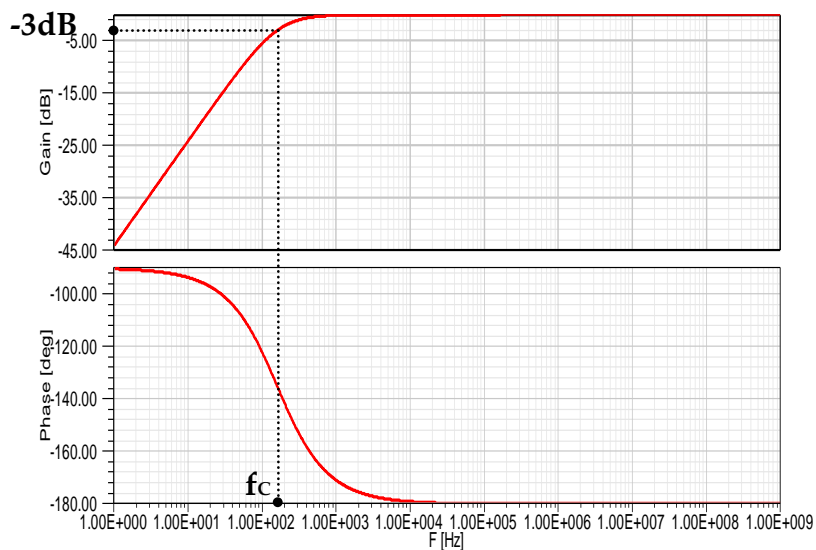


Figure II.28. Caractéristique du gain et de la phase du filtre passe haut ( $C=100\text{nF}, R=10\text{k}\Omega$ )

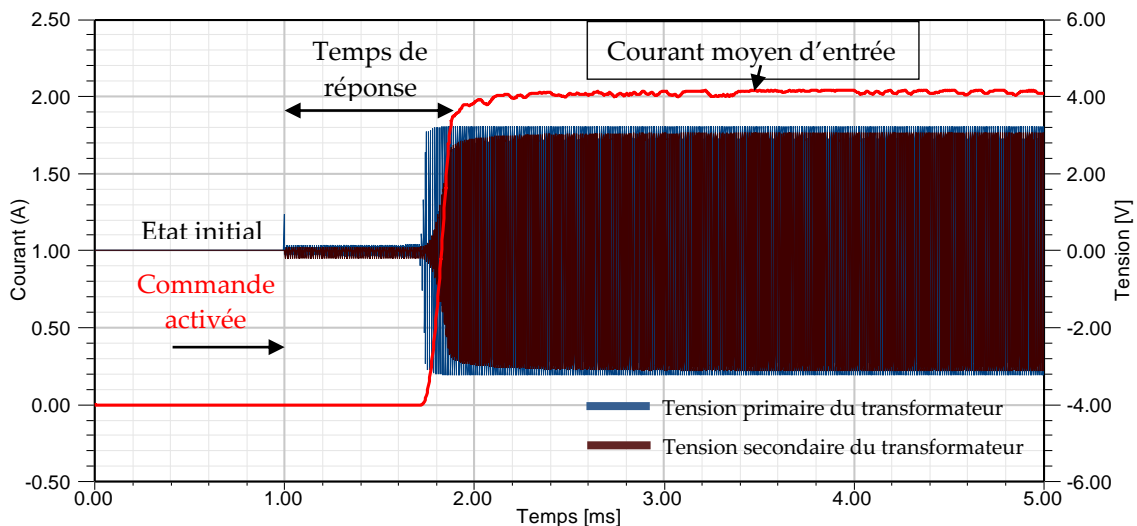


Figure II.29. Dynamique de réponse du convertisseur avec l'isolation capacitive

La Figure II.29 présente les résultats de simulation pour la dynamique de réponse du convertisseur avec isolation capacitive à la fréquence de 100kHz. Les paramètres des éléments du filtre passe haut sont choisis afin de satisfaire les contrainte ci-dessus,  $C=100\text{nF}$  pour que la capacité grille-source soit négligeable au niveau du dimensionnement de

l'isolation,  $R=10k\Omega$  pour ne pas augmenter les pertes de commande. Pendant les premiers instants, les grilles des transistors sont polarisées à l'état 0, dès que la commande est activée les tensions ainsi que les courants sont peu à peu établis sur les éléments du convertisseur. Le temps d'établissement du courant (de 0 à 90% de la valeur permanente) est estimé environ  $850\mu s$  ( $= 85 \times$  période du découpage). En considérant le fonctionnement du convertisseur en mode équilibreur avec la stratégie d'asservissement du courant, la dynamique de variation de la tension aux bornes des cellules de batterie est tellement lente que ce temps d'établissement ne cause pas de déséquilibre mais peut influencer sur la conception des paramètres du système de contrôle par l'ajout d'un correcteur PI et réduire encore plus la rapidité du système. Cela sera détaillé dans la Figure II.30.

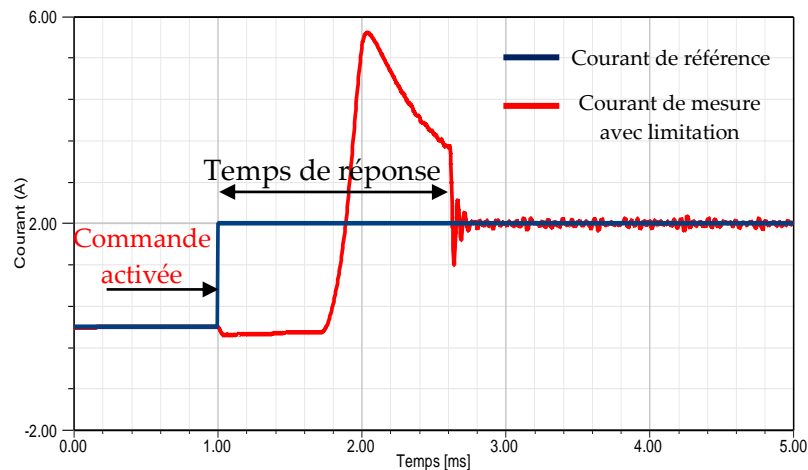


Figure II.30. Influence de l'isolation capacitive sur l'asservissement du courant

A cause des défauts de commutation des interrupteurs, le courant d'asservissement est nul aux premiers moments, le correcteur PI détecte cette grosse différence entre la valeur de référence et celle mesurée du courant et commence à ajuster la valeur du déphasage en conséquence. Cela peut conduire à une saturation de contrôle, une surintensité conduisant à la limitation du déphasage. De plus, les ondulations du courant d'asservissement avant d'atteindre l'état stable causent encore plus de retard. En outre, pour envisager des applications R $\mu$ C pour lesquelles les moments de blocage des interrupteurs sont introduits afin de réaliser des mesures, les convertisseurs ne fonctionnent pas tout le temps et une réponse instantanée du courant est exigée, ce problème doit être bien traité. Cette approche de mesure sera abordée à la fin de ce chapitre et détaillée systématiquement dans le chapitre III suivant.

La solution que nous proposons dans cette thèse est de polariser différemment les potentiels de la grille des transistors afin d'établir des tensions initiales aux bornes des condensateurs d'isolation, ce qui permet aux interrupteurs de commuter correctement.

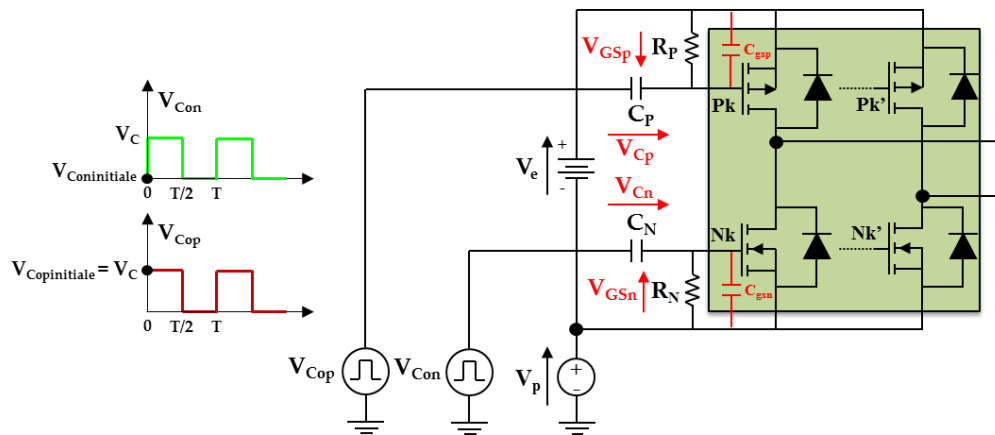


Figure II.31. Polarisation des potentiels de grille des transistors

Si les grilles des transistors P sont polarisées au début à l'état haut  $V_{C_{op}} = V_C$ , la tension initiale aux bornes du condensateur  $C_P$  par rapport à la masse devient :

$$V_{C_{pinitialie}} = V_p + V_e - V_C \quad (II.14)$$

Pendant la première moitié du cycle,  $V_{C_{op}}$  reste à l'état haut  $V_{C_{op}} = V_C$ , le condensateur  $C_P$  garde la tension initiale à ses bornes, le transistor est bloqué. Quand  $V_{C_{op}}$  tend vers l'état bas 0, la chute de tension sur le condensateur  $C_P$  reste constante à  $V_{C_{pinitialie}}$ . La tension entre grille-source  $V_{GSP} = -V_C$  est évidemment inférieure à la tension de seuil du MOSFET P, le transistor conduit. Tous les transistors sont alors commutés correctement pendant les premières périodes, cela rend une dynamique instantanée du courant asservi (Figure II.33).

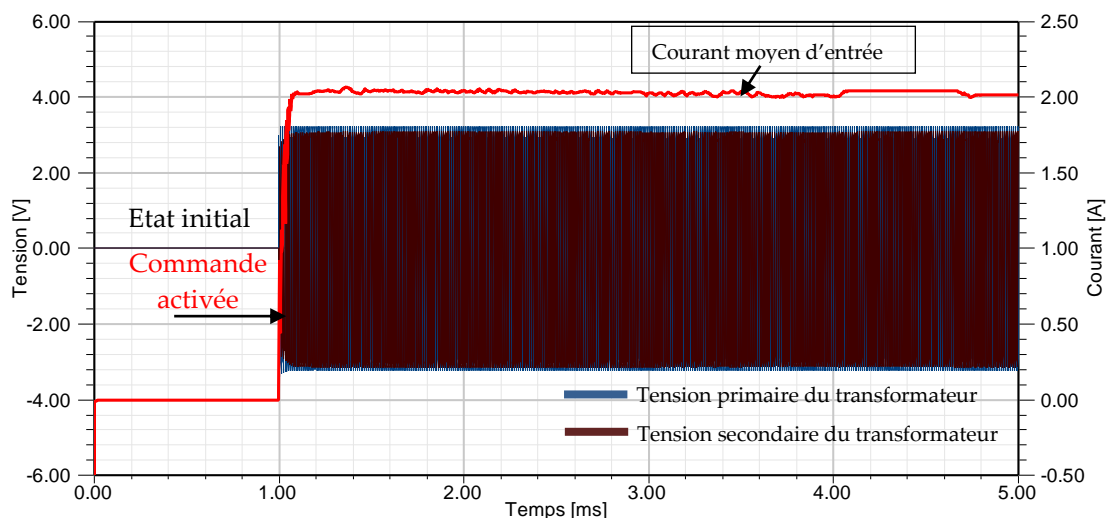


Figure II.32. Dynamique de réponse du convertisseur

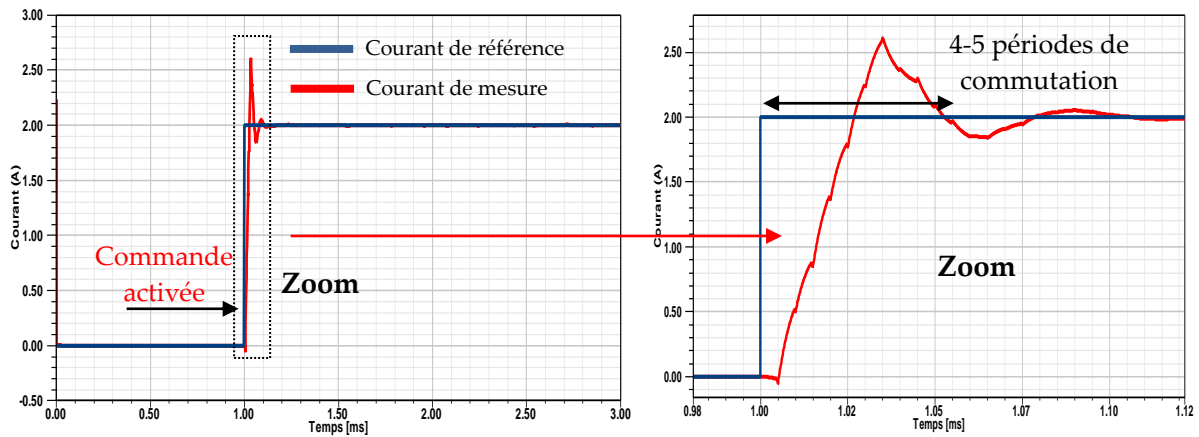


Figure II.33. Dynamique de réponse du courant asservi

Après avoir résolu les problèmes liés à la dynamique, le premier prototype d'équilibreur à base des composants discrets est réalisé pour 4 cellules de batterie en série afin de valider les stratégies d'équilibrage qui sera présenté dans la partie suivante.

#### II.4.2. Résultats expérimentaux

Le premier prototype discret d'équilibreur basé sur la topologie présentée dans la Figure II.34 a été mis en œuvre afin de valider l'algorithme d'équilibrage par l'asservissement du courant. Le test est réalisé sur un pack de 4 cellules de batterie Li-ion de tension nominale 3.2V, capacité nominale 10Ah mises en série. Les valeurs initiales des tensions des cellules sont différentes de l'une à l'autre dans la gamme de 3.1V à 3.3V.

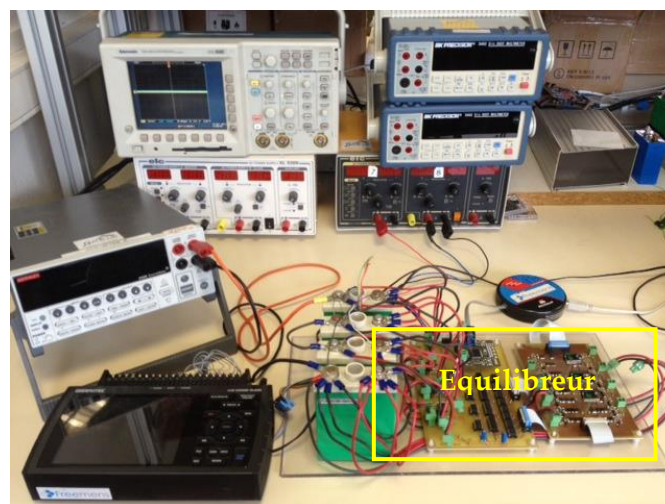


Figure II.34. Banc de test

La première version de l'équilibreur est conçue sur deux cartes indépendantes. L'une comporte 3 micro-convertisseurs cellulaires DAB dont les entrées sont mises en série et les sorties sont en parallèles, l'autre comporte tous les matériels de mesure, de contrôle ainsi que

les circuits de commandes rapprochés. La connexion des cartes est réalisée par 2 nappes pour le pilotage.

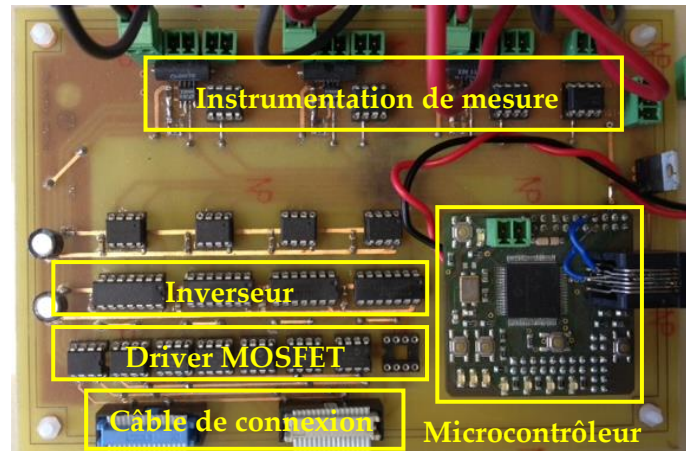


Figure II.35. Carte de mesure et de commande

La Figure II.35 présente l'ensemble des éléments principaux qui composent le circuit de mesure et de commande. En raison du nombre limité de cellules, les amplificateurs d'isolement d'instrumentation ont été mis en œuvre pour construire les éléments de mesure de tension différentielle (AD622) ainsi que les circuits de détection du courant d'équilibrage par les résistances de shunt de faible valeur (LT1999). Le microcontrôleur DSPIC33FJ32GS610 placé sur la carte d'extension dispose de 21 entrées analogiques et 9 sorties PWM indépendantes. Les inverseurs CD40106BCN sont utilisés comme des buffers afin de polariser la grille des transistors à l'état initial approprié pour assurer la dynamique de réponse du convertisseur piloté à travers l'isolation capacitive. Les drivers de MOSFET à 2 voies MCP1404 sont mis en œuvre comme les circuits de commande rapprochée.

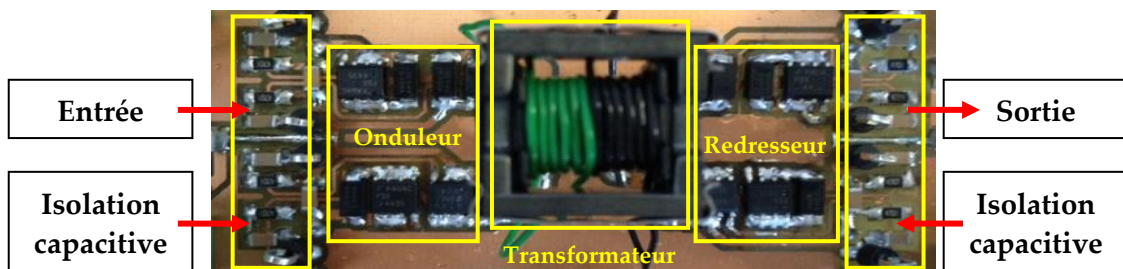


Figure II.36. Convertisseur cellulaire avec l'isolation capacitive

La Figure II.36 fait un zoom sur un micro-convertisseur cellulaire du réseau. La conception des éléments du pont onduleur ainsi que du redresseur est basée sur des MOSFETs discrets CMS de faible résistance de conduction (environ  $20\text{m}\Omega$  à température ambiante) avec des diodes Schottky placées en antiparallèles. Le transformateur est conçu sur le noyau EFD 15/8/5 afin d'avoir une inductance de fuite de  $400\text{nH}$ , la résistance AC à la fréquence de

100kHz est mesurée à 20mΩ. Les circuits d'isolation capacitive sont dimensionnés suivant la tension maximale de fonctionnement, les paramètres des transistors de puissance et la fréquence. L'entrée du circuit d'isolation est attaquée par les tensions de commande dont l'amplitude est suffisamment importante (15V dans notre cas) afin de bien polariser les transistors et limiter les pertes en conduction. La Figure II.37 montre les formes d'ondes temporelles du courant dans l'enroulement primaire du transformateur en fonction de la direction de la puissance transférée entre deux cellules de 3.2 V et 2.8V correspondant à des déphasages positifs ou négatifs.

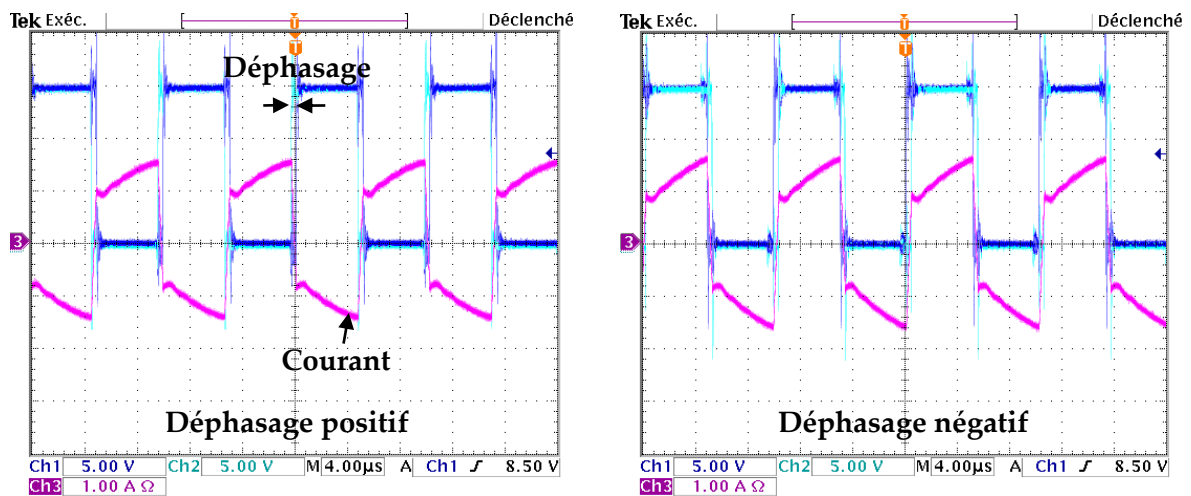


Figure II.37. Formes du courant au primaire du transformateur

L'utilisation des circuits "buffer" inverseurs peut assurer que les grilles des transistors sont polarisées correctement, conduisant à une dynamique de réponse rapide du courant. La Figure II.38 présente la réponse du courant d'entrée mesurée avec la commande en boucle d'asservissement à 2A de référence.

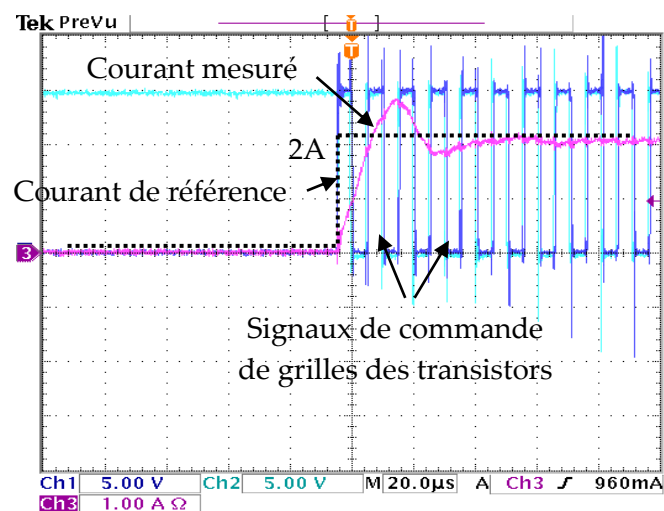


Figure II.38. Dynamique de réponse du courant d'entrée du convertisseur

Le courant moyen d'entrée du convertisseur monte rapidement à la valeur de référence imposée par le microcontrôleur après quelques périodes de commutation.

Une évaluation du rendement de transfert d'énergie au niveau du convertisseur cellulaire est réalisée simplement en observant l'évolution du courant moyen d'entrée  $I_e$  et celle de la tension de sortie  $V_s$  quand on fixe à l'entrée du convertisseur une tension  $V_e=3V$  et relie la sortie à une résistance variable  $R_{var}$ . Pour modéliser correctement l'influence du rendement sur le fonctionnement de l'équilibrage, à chaque valeur de résistance de charge, une régulation du déphasage est effectuée afin d'avoir une même tension de sortie ( $V_s \leq V_e$ ). Le rendement est déterminé en se basant sur la relation suivante :

$$\eta = \frac{P_{sortie}}{P_{entrée}} . 100 = \frac{V_s^2}{R.V_e.I_e} . 100 \quad (II.15)$$

La Figure II.39 présente l'évolution du rendement dans 4 cas où la tension de sortie est régulée respectivement à 2.5V, 2.7V, 2.8V, 3V pour différentes valeurs de charges. Nous constatons que le rendement dans les cas où  $V_s=2.7V$  et  $2.8V$  (rapport de conversion de tension  $d=V_s/V_e = 0,9 \div 0,93$ ) est plus élevé que celui dans le reste de la zone de fonctionnement où le courant varie de  $25\%.I_{nominal}$  à  $100\%.I_{nominal}$ . La valeur maximale de rendement 90.1% est atteinte pour  $V_s=2.7V$  et  $I_e$  correspondant à  $I_e=0,47.I_{nominal}$ . La réduction du rendement dans les cas où  $V_s=2.5V, 3V$  par rapport aux premiers cas produit par la chute de tension liée aux résistances parasites du circuit qui a été abordé dans le premier chapitre. Le rendement du convertisseur dans 4 cas correspondant à  $I_e=I_{nominal}$  est environ 80%, ce qui peut être amélioré davantage en réduisant des résistances de connexion (estimée  $0.1\Omega$ ).

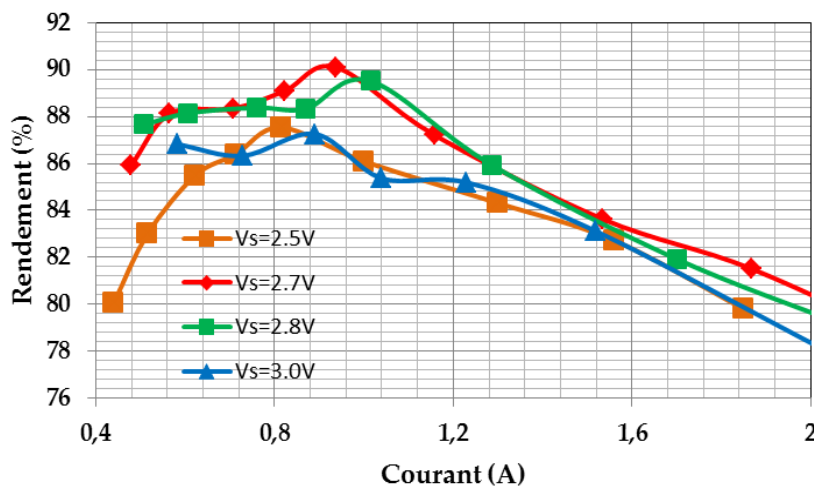


Figure II.39. Rendement du convertisseur cellulaire en fonctionnement d'équilibrage

La validation du fonctionnement de l'équilibreur avec la stratégie d'asservissement du courant d'équilibrage est mise en place sur une structure composée de 4 cellules de batterie présentée ci-dessus en régime de décharge par un courant constant de 2A. Supposons que les états de charge des cellules soient différents les uns par rapport aux autres proportionnellement avec l'écart de leur tension initiale. L'autonomie du pack est considérée comme le temps de décharge jusqu'à l'instant pour lequel la cellule la moins chargée atteint la tension la plus basse admise (2.2V). A ce point, la décharge doit s'arrêter.

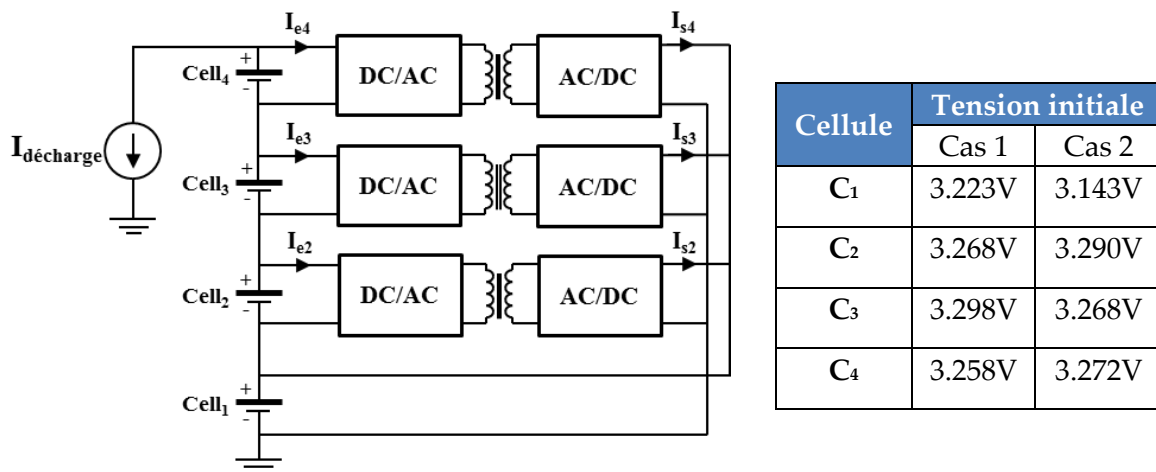
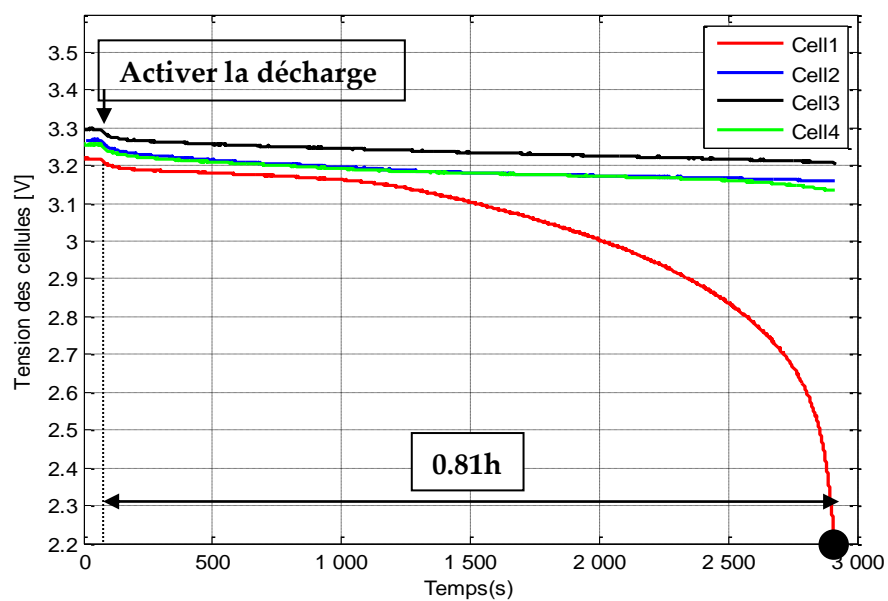


Figure II.40. Topologie à mettre en œuvre

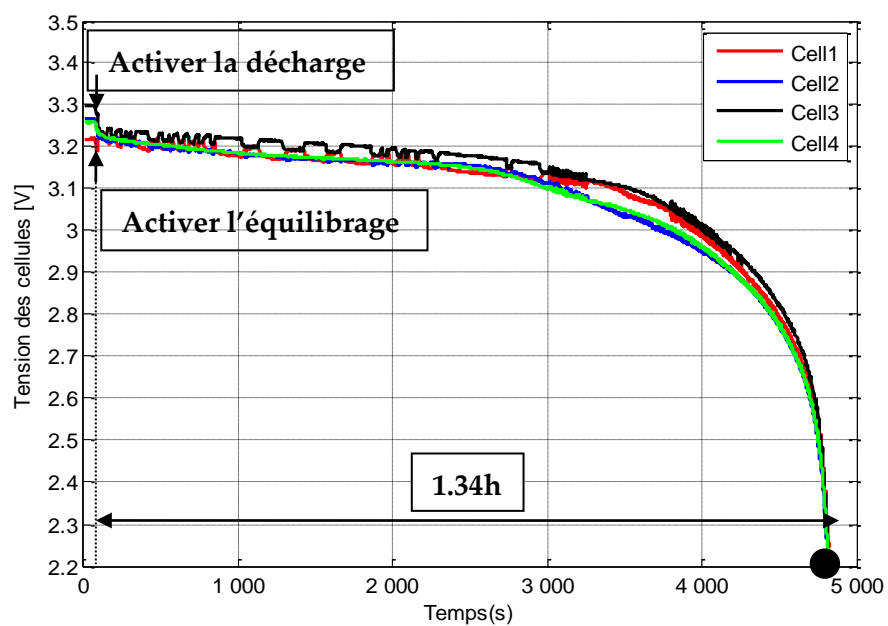
La Figure II.41 montre l'évolution de la tension des cellules du pack en décharge dans 2 cas différents liés à différents états initiaux des cellules. Pour chaque cas, nous étudions deux régimes de fonctionnement : sans ou avec équilibreur. Pour les deux cas, si aucun équilibrage actif "temps réel" n'est appliqué à la batterie, alors, aucun transfert d'énergie n'est effectué d'une cellule à l'autre, les différences d'état de charge entre les cellules induit que la cellule 1 est la première qui atteint la limite de tension de décharge, ce qui nécessite d'arrêter le processus de décharge de l'ensemble du pack alors que les trois autres cellules de batterie sont encore en mesure de fournir de l'énergie. Le temps de décharge pour ce régime dans les 2 cas mesurés à partir du moment où on applique le courant jusqu'au moment où la première cellule atteint 2.2V dépendant de la cellule la plus faible, est respectivement 0.81h ( $V_{cell1}=3.22V$ ) et 0.38h ( $V_{cell1}=3.143V$ ). Pour le deuxième cas, le circuit d'équilibreur est déclenché quelques dizaines secondes après l'activation de la décharge. Le microcontrôleur récupère l'information liée à la tension des cellules ainsi qu'au courant d'entrée des convertisseurs cellulaires et organise le flux d'énergie du réseau. La cellule de capacité la plus faible est soutenue pendant la période de décharge et les autres sont déchargées plus

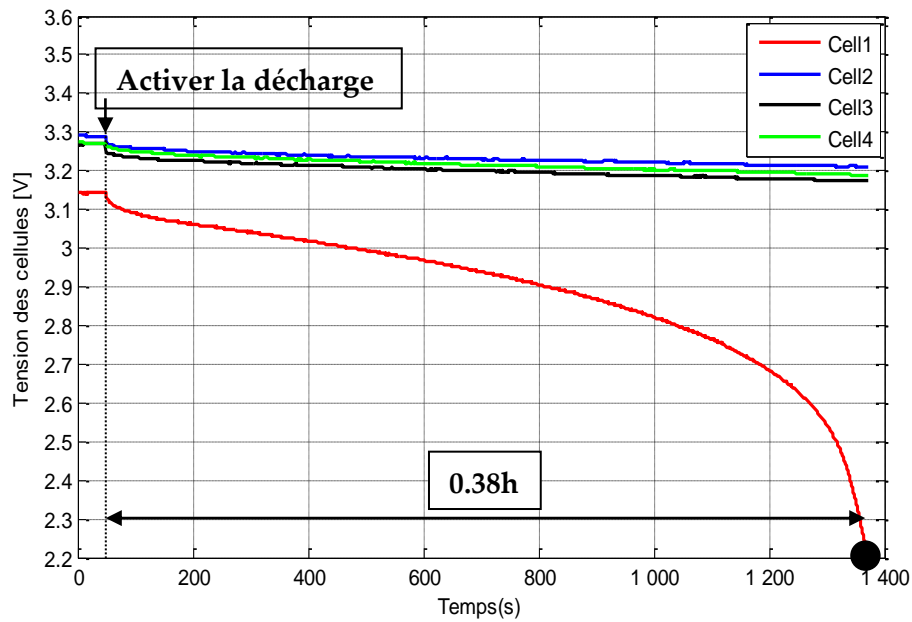


rapidement. Les tensions des quatre cellules convergent rapidement vers la valeur moyenne. On constate que les résultats expérimentaux sont identiques à ceux de simulation présentés dans la Figure II.25. Avec ce circuit d'équilibrage, le temps d'utilisation de la batterie est augmenté de plus de 1.5 fois pour le premier cas et d'environ 3 fois pour le deuxième. La quasi-totalité de la capacité de stockage du pack est utilisée même si des écarts de l'état de charge initial sont importants. Les calculs de capacité à base des données de mesure qui nous permettent d'évaluer davantage la performance de notre structure seront détaillés dans la suite.



### CAS 1





CAS 2

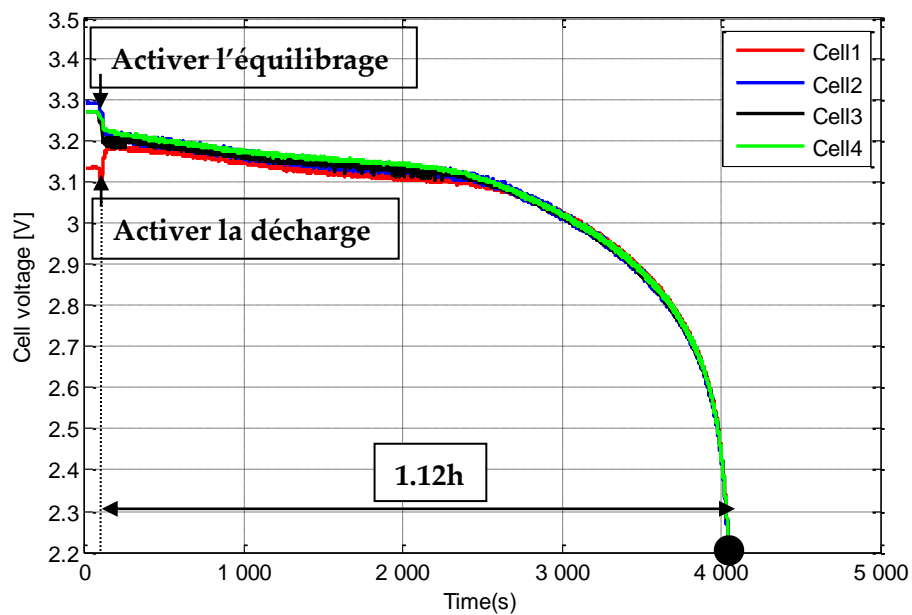


Figure II.41. Evolution de la tension des cellules en régime de décharge

Un calcul de capacité en se basant sur les données de mesure expérimentale est effectué afin d'évaluer le rendement d'exploitation d'énergie des batteries par notre équilibreur dans les 2 cas présentés ci-dessus. Pour faire cela, les cellules de batterie dans les 2 cas seront déchargées séparément par le courant constant 2A à partir de leur état initial (Tableau de la Figure II.40) jusqu'au moment où elles atteignent la tension plus basse limite 2.2V (Figure II.42 ). La capacité utilisable de chaque cellule est calculée à base des données de mesure de tension, de courant et du temps en utilisant l'algorithme d'intégration :

$$C_{celli} = I_{décharge} * \int_0^{t(V_{celli}=2.2V)} V_{celli} \cdot dt \quad (II.16)$$

A partir de (II.16), la capacité totale utilisable du pack peut être connue comme la somme de celle des cellules élémentaires. De façon analogue, nous pouvons calculer la capacité du pack de batterie dans les 2 cas pour 2 régimes de fonctionnement sans et avec équilibreur.

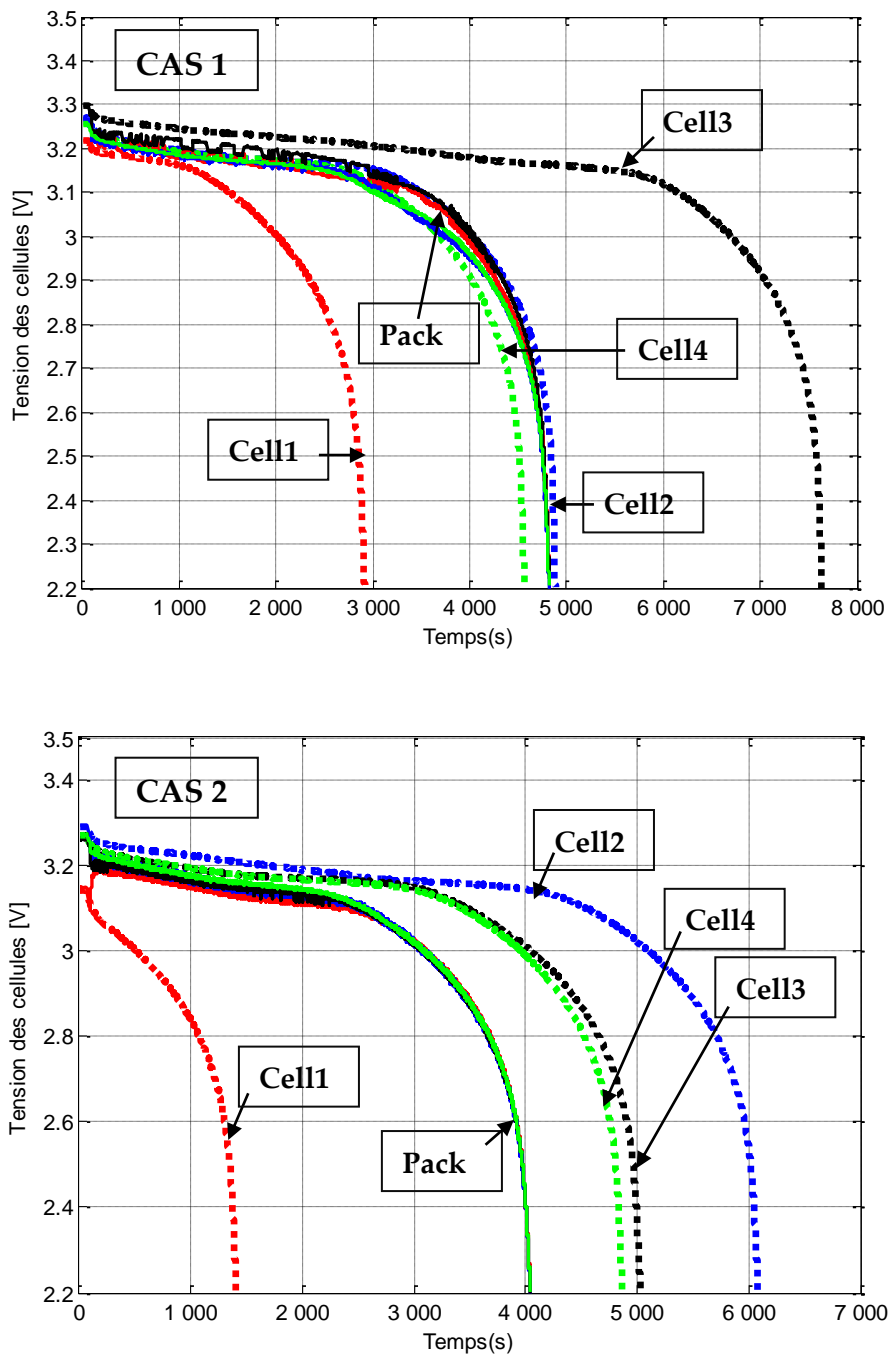


Figure II.42. Décharge des cellules individuelle et avec l'équilibreur

Les résultats de calculs sont présentés dans le Tableau II-1

Cas 1					
	Cellule 1	Cellule 2	Cellule 3	Cellule 4	Capacité totale
Capacité réelle utilisable	4.916 Wh	8.422 Wh	13.34 Wh	7.85 Wh	34.528 Wh
Sans équilibreur	4.916 Wh	5.165 Wh	5.243 Wh	5.157 Wh	20.481 Wh
Avec équilibreur	8.28 Wh	8.243 Wh	8.34 Wh	8.247 Wh	33.11 Wh
Energie absorbée avec équilibreur	3.364 Wh	--	--	0.397	--
Energie libérée avec équilibreur	--	0.179 Wh	5 Wh	--	--
Rendement d'équilibrage	$(\sum \text{Energie absorbée} / \sum \text{Energie libérée}) \cdot 100 = 72.62\%$				
Cas 2					
	Cellule 1	Cellule 2	Cellule 3	Cellule 4	Capacité totale
Capacité réelle utilisable	2.27 Wh	10.525 Wh	8.64 Wh	8.37 Wh	29.805 Wh
Sans équilibreur	2.27 Wh	2.529 Wh	2.505 Wh	2.517 Wh	9.821 Wh
Avec équilibreur	6.848 Wh	6.878 Wh	6.873 Wh	6.892 Wh	27.43 Wh
Energie absorbée avec équilibreur	4.58 Wh	--	--	--	--
Energie libérée avec équilibreur	--	3.647 Wh	1.767 Wh	1.478 Wh	--
Rendement d'équilibrage	$(\sum \text{Energie absorbée} / \sum \text{Energie libérée}) \cdot 100 = 66.5\%$				

Tableau II-1 : Bilan énergétique du pack de 4 cellules déchargé avec l'équilibreur

Dans le premier cas, la décharge sans équilibreur nous montre une exploitation de 59.3% (20.481 Wh/34.528 Wh) de capacité réelle utilisable du pack de batterie. Pour le même cas, la décharge avec l'équilibreur permet d'exploiter 95.9% de capacité totale. Le rendement d'équilibrage peut être défini par le rapport entre la somme d'énergie absorbée par les cellules moins chargées et celle libérée par les cellules plus chargées incluant les pertes liées aux convertisseurs, aux résistances de connexion entre les cellules et les cartes. La valeur du rendement mesurée pour le premier cas est 72.62%. Pour le deuxième cas, ce rendement est 66.5%. La cellule 1 dans ce cas présente une capacité utilisable beaucoup plus faible par rapport à celle du premier cas. Elle a donc besoin de plus d'énergie afin de compenser la consommation de la décharge conduisant plus d'énergie libérée par les autres cellules via l'équilibreur. Ces circulations d'énergie conduisent également à plus de pertes sur les résistances parasites de connexion qui réduisent le rendement d'équilibrage. Pourtant, la décharge avec l'équilibreur permet d'exploiter 92% de capacité totale au lieu de 33% pour le

régime sans équilibreur. En réalité, en fonction de l'état initial des cellules, il y a des cas où l'énergie circule plusieurs fois via les convertisseurs pour décharger et charger une cellule. Cela conduit à plus de pertes qui réduisent encore plus le rendement de notre système. Pour contourner ces problèmes, il faut améliorer davantage le rendement des convertisseurs en réduisant au maximum les résistances de connexion, une version d'intégration hybride sera donc proposée dans le quatrième chapitre.

Les résultats expérimentaux obtenus avec cette version discrète de l'équilibreur nous offrent des perspectives importantes pour notre approche de R $\mu$ C mis en œuvre avec cette stratégie d'équilibrage. La taille et l'efficacité du système peuvent être améliorées dans une version intégrée fonctionnant à haute fréquence (500kHz) pour laquelle la partie puissance des convertisseurs cellulaires ainsi que les circuits de commande rapprochée sont remplacés par des puces onduleurs et les transformateurs sont redimensionnés en s'appuyant sur la technologie planar. Dans le cas où le nombre de cellules augmente, l'utilisation des circuits intégrés LTC 6803-1 pour mesurer la tension des cellules réduit davantage la surface occupée par les amplificateurs d'isolement. Cependant, cela conduit à l'augmentation du nombre de commandes nécessaires, et un FPGA doit remplacer le PIC dans le rôle du contrôleur centralisé. Par comparaison avec les circuits de puissance intégrés, la mise en œuvre de ces instrumentations de commande, de mesure ainsi que des inverseurs de polarisation prend encore beaucoup de place. Cela nous projette dans les travaux suivants durant lesquels il nous faudra trouver les moyens d'intégrer, dans un circuit intégré de puissance déjà conçu [Tri13], les nouvelles solutions de contrôle, de mesure ainsi que les éléments de gestion du découpage.

## **II.5. Perspectives pour l'intégration des circuits de contrôle**

Les stratégies d'équilibrage basées sur l'asservissement du courant d'équilibrage de chaque cellule que nous venons de présenter peuvent fonctionner de manière centralisée mais également de manière autonome à l'échelle du convertisseur cellulaire correspondant. Un circuit de contrôle centralisé devient, de plus, difficile à mettre en œuvre dans les applications pour lesquelles le nombre important de cellules impose plus de contraintes pour l'adaptation aux différents potentiels et donc, à la conception des circuits de mesure. Cela nous incite à pousser davantage l'approche modulaire pour laquelle des circuits de contrôle

délocalisés ou distribués et intégrés à chaque convertisseur pourraient remplacer une partie de la commande centralisée.

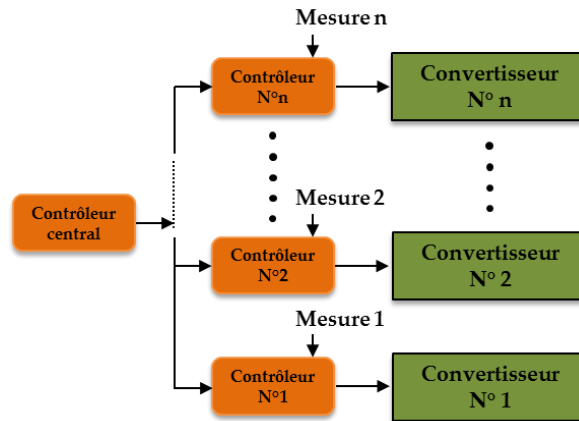


Figure II.43. Blocs fonctionnels de commande décentralisée

Chaque bloc du contrôleur local est connecté à un convertisseur et est alimenté par la cellule de batterie correspondante. Il récupère les informations de mesure liées à la cellule de stockage qu'il gère et celles au niveau du bus commun et envoie des ordres de commande aux transistors de la cellule de conversion correspondante. Un contrôleur centralisé qui relie tous ces blocs, permet de faire la gestion au niveau global pour, par exemple gérer les estimateurs d'état du pack. Ce contrôleur central peut surveiller toutes les informations du système grâce aux moyens de communication appropriés avec les blocs locaux et leur donner les consignes en cas échéant. Cette méthode de commande offre davantage de liberté au niveau de la conception et de la réalisation de l'équilibreur à n'importe quel nombre de cellules. Les stratégies d'équilibrage sont distribuées au niveau des contrôleurs locaux, qui décident de manière autonome, d'une phase d'équilibrage ou pas sur la base de consignes globales définies par le contrôleur central.

Chaque contrôleur local travaille au potentiel de la structure de conversion à laquelle il est associé et collecte des informations électriques à ce même potentiel. Il peut donc facilement être intégré dans la partie onduleur de chaque convertisseur DAB, incluant les capteurs mesurant les tensions d'entrée, de sortie ainsi que le courant moyen d'entrée du convertisseur et des circuits de gestion du découpage afin d'organiser le transfert de puissance entre les sources de tension. Cela est illustré sur la Figure II.43 ci-dessous. Notre ambition dans cette thèse est de développer la démarche du R $\mu$ C à travers une application spécifique par l'ajout d'un système de commande intégré soit analogique soit en hybridation

avec les circuits numériques si nécessaire. Nous avons pu voir que l'applicatif proposé permet de simplifier les contraintes de mise en œuvre du réseau, rendant possible à court terme, la mise en place de stratégie de commande de réseaux complexes mais finalement stables et performants donc peu difficile à contrôler. La suite de cette partie va analyser les voies d'intégration possibles pour concevoir cette structure de contrôle.

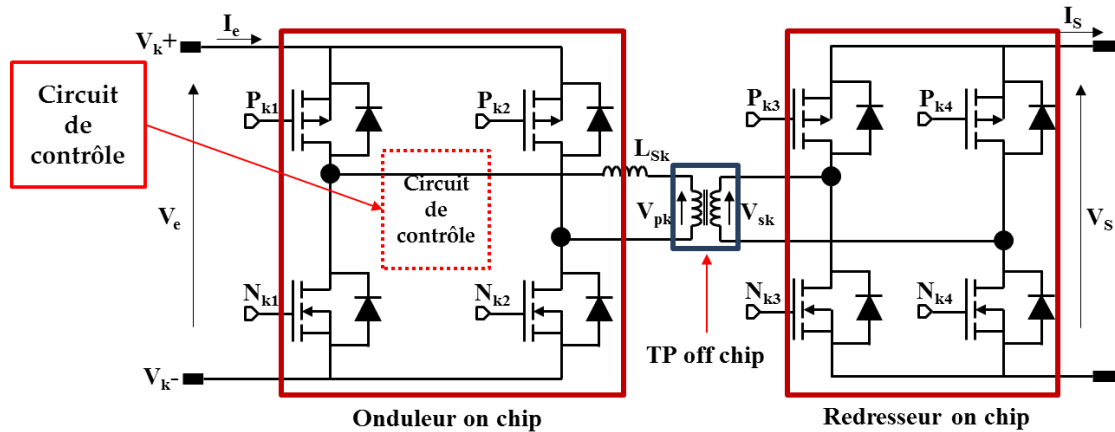


Figure II.44. Le convertisseur cellulaire avec le circuit de contrôle intégré

### II.5.1. Intégration du circuit de mesure de tension

Deux des paramètres les plus importants qu'il faut mesurer sont les tensions d'entrée et de sortie du DAB. Pour la tension d'entrée, la mesure peut être facilement réalisée grâce à l'utilisation d'un pont diviseur résistif avec le rapport approprié illustrée dans la Figure II.45. L'ajout d'un suiveur de tension, comme un buffer à la sortie de chaque pont diviseur permet d'éliminer les phénomènes d'instabilité liés aux perturbations. La sortie du suiveur qui nous donne l'image de la tension d'entrée avec un facteur  $k$  déjà connu peut être connectée directement à un ADC dans le cas où un contrôleur central numérique est utilisé.

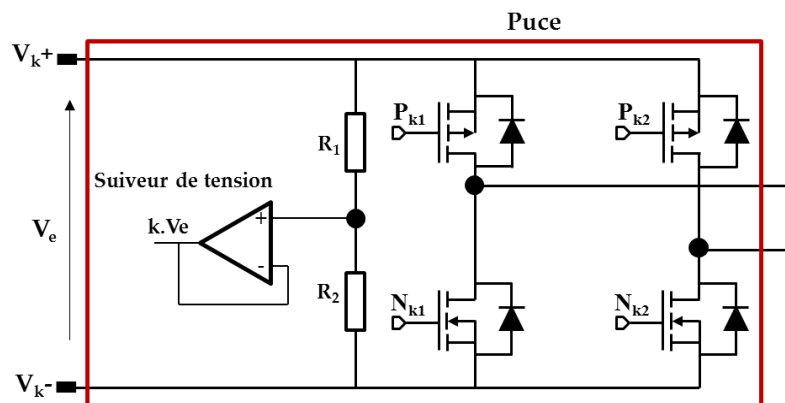


Figure II.45. Mesure de tension d'entrée

Cette méthode de mesure ne peut pas être appliquée directement pour capter la tension de sortie du convertisseur à cause de l'isolation galvanique du transformateur. Une stratégie est proposée pour réaliser cette mesure en profitant du fonctionnement à vide du transformateur. Le principe de cette stratégie est de créer des moments spécifiques durant lesquels tous les interrupteurs du pont onduleur sont bloqués afin d'isoler l'entrée du convertisseur de l'enroulement primaire du transformateur. Pendant ces moments, le contrôleur envoie les signaux de commande nécessaires pour piloter les interrupteurs du pont redresseur à fréquence fixe et à rapport cyclique 0.5 afin d'appliquer la tension  $V_s$  au secondaire du transformateur. Si on néglige les chutes de tension sur les résistances parasites du circuit, produites par la circulation du courant magnétisant, on obtient alors un signal rectangulaire alternatif d'amplitude crête à crête  $2V_s$  aux bornes des enroulements primaires du transformateur. Un capteur de tension doit être intégré pour détecter les valeurs positives du signal  $V_{pk}$  afin de fournir l'information précise de la valeur  $V_s$ . La conception du circuit de mesure  $V_s$  sera détaillée dans le chapitre suivant. Cette approche permet d'exploiter la présence du transformateur pour récupérer une image de la tension de sortie au secondaire de la cellule de conversion au niveau du primaire en limitant les imperfections que le coupleur va induire sur la mesure de tension.

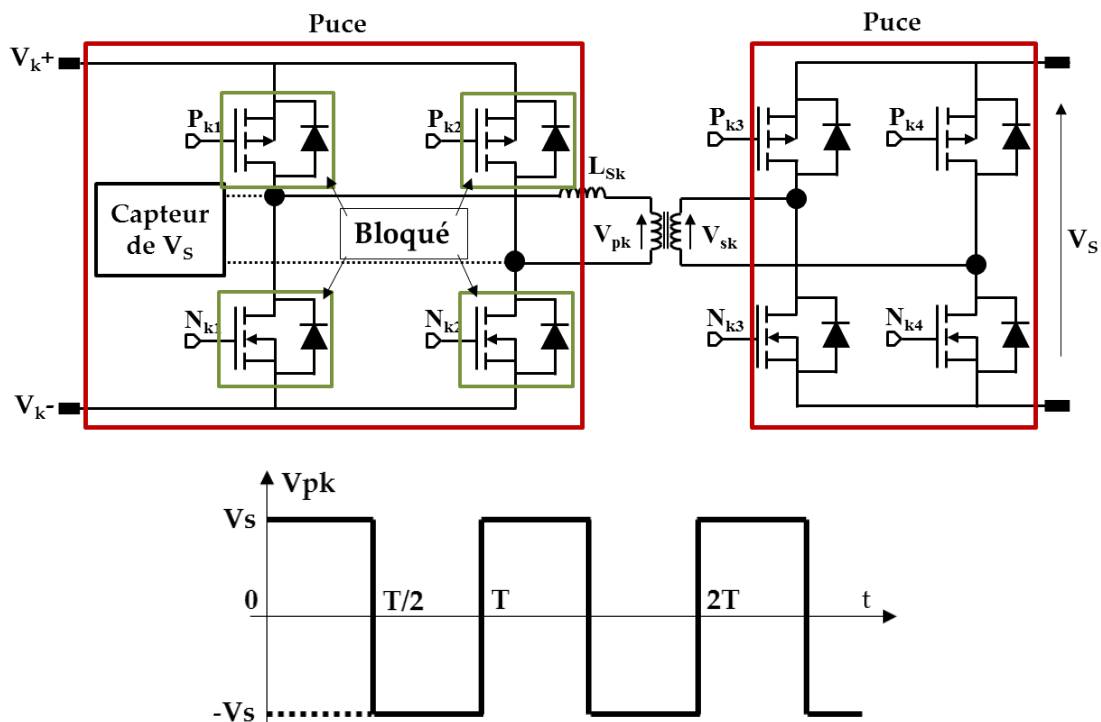


Figure II.46. Mesure de tension de sortie via le transformateur



### II.5.2. Intégration du circuit de mesure de courant

Les structures habituelles de capteur de courant moyen d'entrée du convertisseur présentées dans la partie II.2.2.a ci-dessus sont valables pour la version intégrée. Celle basée sur la mesure de la chute de tension de l'interrupteur à l'état ON est rarement utilisée à cause de l'imprécision provoquée par la variation de la résistance de conduction en fonction de la température. Une structure a été imaginée pour contourner ce problème et est appelée circuit de mesure par sensFET. Cette méthode est une technique pratique utilisée pour détecter le courant dans de nombreuses applications du MOSFET de puissance [Tao08] [Kim09] [Chi11]. L'idée est de construire un FET de détection de courant en parallèle avec le transistor MOSFET de puissance (Figure II.47). La largeur de grille ( $W/N$ ) du sensFET est significativement plus petite que celle du MOSFET de puissance ( $W$ ). Dans la pratique, la largeur de grille du transistor MOSFET de puissance est d'au moins un millier de fois plus grande que celle du FET ( $N > 1000$ ) pour garantir que la puissance consommée dans le circuit détecteur-FET est faible, c'est à dire, quasi sans perte. Les tensions de drain-source du MOSFET principal et du sens-FET doivent être égales pour éliminer les erreurs de gain en miroir de courant résultant de la modulation de la longueur du canal. Les circuits de détection de courant plus précis à l'aide d'un sensFET sont étudiés dans [Lee07] [Men10] où un amplificateur opérationnel est utilisé pour forcer des tensions égales de drain des  $P_{k1}$  et  $P_{km}$ . Une autre recherche basée sur ces topologies qui pouvant détecter un courant bidirectionnel, présentée dans [Cha08], a créé une voie de perspectives de conception des capteurs de courant alternatif mais la structure est encore complexe.

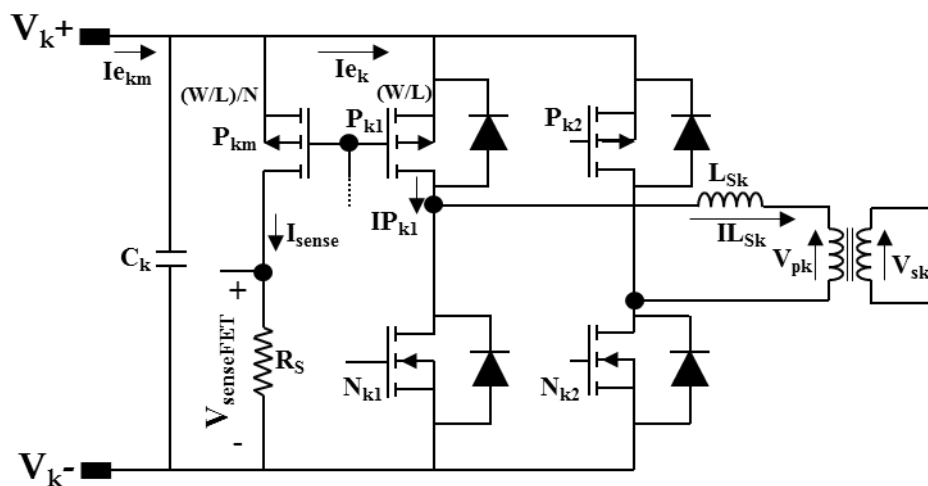


Figure II.47. Technique de mesure du courant par sens-FET

Cependant, cette méthode de mesure présente des limites lors de l'augmentation du rapport de la largeur du transistor MOSFET et du sensFET, la précision du circuit de détection de courant diminue car la précision de l'accord entre le MOSFET principal et le sensFET se dégrade. De plus, la technique sensFET introduit une grande quantité de bruit de commutation à sa sortie à cause du courant principal non nul de grille du transistor MOSFET pendant la période de commutation. En outre, le fonctionnement à haute fréquence du sensFET doit également être envisagé car cela requiert la mise en place d'instrumentation à bande de passante élevée. En raison de ces problèmes, pour simplifier les travaux de conception en assurant une bonne précision de mesure, une hybridation de l'approche de détection du courant utilisant une résistance de shunt de faible valeur hors puce à l'entrée du convertisseur avec un circuit de transformation intégré sera proposée [Figure II.48].

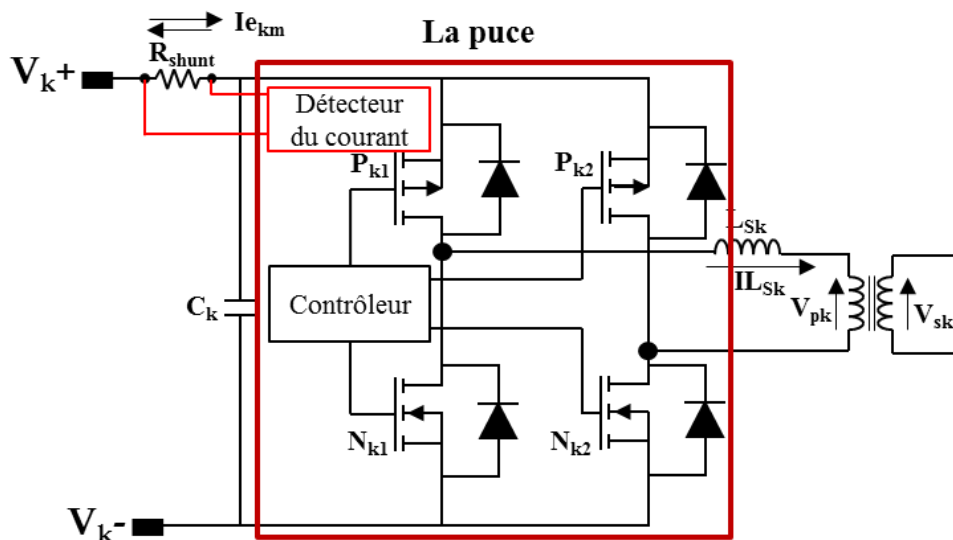


Figure II.48. Solution d'intégration hybride de mesure du courant

### II.5.3. Intégration des éléments de commande

Pour réaliser l'ensemble du système de contrôle en boucle fermée à l'intérieur de la puce d'onduleur, après que les structures de mesure sont définies, les éléments de commande ainsi que les circuits de gestion du découpage et du déphasage doivent être mis en place. La conception de ces systèmes est simplement basée sur l'association des éléments fondamentaux ou logiques comme les amplificateurs opérationnels, les inverseurs, les portes logiques ... Dans les bibliothèques de base de la technologie CMOS 0.35µm d'AMS, l'utilisateur obtient un accès à des bibliothèques de «subcircuits» numériques (portes logiques,

multiplexeurs ...). Cependant, les instrumentations disponibles dans cette bibliothèque analogique tels que les amplificateurs, les comparateurs ne correspondent pas aux spécificités exigées par notre application. Cela nous conduit à devoir les développer sur mesure à partir des composants de base disponibles dans la filière technologique (transistors, capacités, résistances).

## **II.6. Conclusion**

Dans ce deuxième chapitre, nous avons présenté les solutions possibles pour organiser le flux de puissance à l'intérieur du R $\mu$ C et le choix de la topologie pour réaliser l'équilibreur. Les structures viables sont envisagées afin de capter les paramètres d'état du système comme la tension et le courant. A partir de cela, deux stratégies d'équilibrage à base de l'asservissement de la tension et du courant d'équilibrage sont proposées. Nous avons présenté le principe de fonctionnement de l'équilibreur lié à chaque stratégie et les matériels nécessaires pour le contrôleur approprié. Les analyses théoriques sont validées d'abord par les modèles de simulation simplifiés. Les résultats obtenus pour un cas particulier pour lequel un nombre limité de cellules de batterie de différents états mis en série est déchargé par un courant continu constant, nous aident à observer la robustesse de ces stratégies. La stratégie de l'asservissement du courant est choisie grâce à sa meilleure capacité de gestion d'énergie bidirectionnelle dans l'équilibreur. Une variante de la structure a aussi été présentée améliorant la précision de la mesure et réduisant la taille du système. Les résultats expérimentaux réalisés à partir de composants discrets sur PCB ont validé notre analyse. Les analyses de l'efficacité en considérant l'augmentation de l'autonomie du pack de batterie grâce à l'équilibreur ne permettent pas de conclure que notre topologie présente des avantages en terme de rendement mais montrent qu'elle est plus avantageuse en termes de fiabilité, de simplicité de mise en œuvre et d'intégrabilité. Nous avons aussi présenté les perspectives d'intégration du système de contrôle pour perfectionner le fonctionnement du convertisseur cellulaire dans de multiples domaines d'application. Dans le chapitre suivant, nous allons présenter les processus de dimensionnement du système de mesure et de commande intégré au circuit intégré de puissance déjà existant.



# **CHAPITRE III :**

## **Conception et dimensionnement du système de contrôle intégré**



SOMMAIRE DU CHAPITRE III

---

<b>CHAPITRE III : Conception et dimensionnement du système de contrôle intégré.....</b>	<b>120</b>
<b>III.1. Introduction.....</b>	<b>123</b>
<b>III.2. Technologie CMOS 0,35<math>\mu</math>m .....</b>	<b>125</b>
III.2.1. Caractéristiques de base de la technologie.....	125
III.2.2. Structure du TMOS .....	126
<b>III.3. Dimensionnement du système de mesure de tension .....</b>	<b>129</b>
III.3.1. Principe de fonctionnement de la structure de mesure.....	130
III.3.2. Dimensionnement de la structure de mesure.....	132
<b>III.4. Conception du circuit de gestion du découpage et de la mesure.....</b>	<b>142</b>
III.4.1. Générateur des impulsions de commande-oscillateur.....	143
III.4.2. Génération et gestion des commandes du convertisseur.....	148
III.4.2.a. Gestion du déphasage des commandes.....	148
III.4.2.b. Générateurs de commandes du MOSFET de mesure P <sub>m</sub> .....	151
III.4.2.c. Générateurs de commandes complémentaires .....	152
III.4.2.d. Gestion du découpage et blocage des transistors de puissance.....	154
III.4.2.e. Validation sur l'onduleur en pont complet.....	157
III.4.3. Conception des amplificateurs opérationnels .....	158
III.4.3.a. Amplificateur opérationnel à deux étages utilisant un buffer de courant.....	159
III.4.3.b. Comparateur rapide.....	165
<b>III.5. Structure de mesure du courant bidirectionnel.....</b>	<b>167</b>
<b>III.6. Elaboration du layout.....</b>	<b>171</b>
<b>III.7. Conclusion.....</b>	<b>176</b>

### III.1. Introduction

L'intégration des circuits d'électronique de puissance est une voie nécessaire pour l'amélioration des performances, l'obtention d'une meilleure fiabilité, d'une plus grande simplicité de mise en œuvre et de gains en masse et en volume [Red11]. Toutefois, les étapes de dimensionnement ainsi que de fabrication deviennent de plus en plus complexes. Les techniques d'intégration et d'hybridation ont pour but la réduction et la mutualisation des connexions électriques, thermiques et mécaniques, l'optimisation des substrats ainsi que du packaging et des interfaces entre les parties puissance en incluant les composants de la commande rapprochée et ceux de la commande éloignée. Mais avant tout l'intégration permet de réaliser des fonctions complexes afin de gagner en performance ou de créer des caractéristiques nouvelles simples à mettre en œuvre et fiables. De plus, les dispositifs et les fonctionnalités intégrées peuvent être de plus en plus complets en fonction du développement des outils de conception et de simulation proposés sur la base des technologies de la microélectronique. Dans le même objectif, les travaux d'intégration développés dans cette thèse sont dans le prolongement de ceux conduits par M. KERACHEV et concernent la réalisation d'un onduleur de puissance monolithique incluant les circuits de commande rapprochée pouvant servir de convertisseur élémentaire de notre équilibreur présenté dans les chapitres précédents. Les améliorations reposent sur le développement d'un système de mesure ainsi que des circuits de commande éloignée nécessaires, sur la base des éléments disponibles dans la librairie de la technologie utilisée. La Figure III.1 présente le schéma de principe de l'intégration monolithique du nouvel onduleur intégré sur silicium via la technologie AMS 0,35 $\mu$ m 5V. Cet onduleur sera à associer à un microcontrôleur afin d'effectuer les algorithmes d'asservissement du courant nécessaires à la fonction à réaliser. Ce nouvel onduleur intégré, constituant de chaque convertisseur DAB, comporte des blocs mesurant les tensions d'entrée, de sortie ainsi que le courant moyen d'entrée du convertisseur. Le circuit de génération d'impulsion de commande ainsi que les circuits de gestion du découpage seront mis en place afin d'organiser le transfert de puissance entre les "sources de tension" en entrée et en sortie du convertisseur. Le microcontrôleur réalise l'algorithme d'asservissement en récupérant les données de mesure internes et envoie le signal de contrôle  $V_{\text{contrôle}}$  vers l'onduleur pour générer les commandes déphasées. Tous ces



aspects techniques seront présentés durant ce troisième chapitre. La conception et le dimensionnement des circuits de mesure de tension sont abordés en premier lieu. Le dimensionnement et la conception des circuits de génération ainsi que de gestion des commandes sont ensuite présentés. La dernière partie présente le dimensionnement et la conception du circuit de mesure du courant. Les résultats de simulations sous Cadence nous permettent de valider nos analyses. Cet environnement est reconnu pour offrir un support de conception particulièrement performant et proche de la réalité. Les modèles utilisés en simulation, basés sur des procédés technologiques stabilisés et reproductibles, assurent un niveau de fiabilité important. L'objet final issu d'une conception sous Cadence est le jeu de masques lithographiques utilisés pour la fabrication d'un circuit, associé à un ensemble de simulations électriques pré- et post-layout, incluant les études de dispersions éventuelles (température, dispersion technologique, couplages parasites dus au placement-routage).

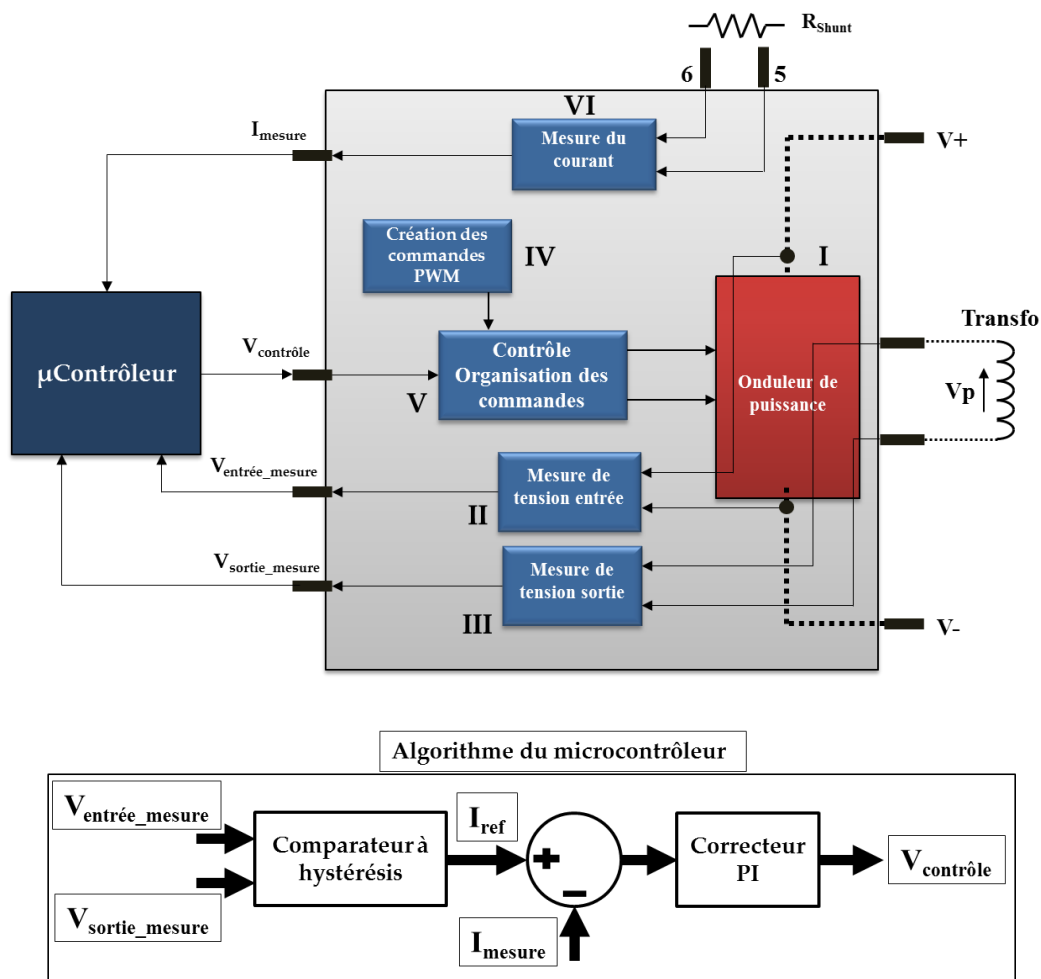


Figure III.1. Schéma de principe du nouvel onduleur intégré

## III.2. Technologie CMOS 0,35 $\mu$ m

Avant d'aborder la conception détaillée de l'onduleur et du système de mesure et de commande intégré, nous présenterons tout d'abord quelques caractéristiques de base de la technologie et des composants utilisés sans pour autant dévoiler des informations confidentielles.

### III.2.1. Caractéristiques de base de la technologie

La technologie AMS CMOS 0,35 $\mu$ m permet l'intégration monolithique de transistors NMOS et PMOS à enrichissement, de condensateurs de petites valeurs ( $\approx < 100$  pF) et de différents types de résistances ( $\approx < 1$  M $\Omega$ ) (Figure III.2) [AUS]. Les transistors CMOS utilisés comportent des diodes et des transistors bipolaires intrinsèques (parasites) qui peuvent être aussi exploités dans certains cas particuliers. La longueur minimale de la grille des transistors vaut 0,35 $\mu$ m et la tension d'alimentation nominale vaut +3,3 V. En prenant des précautions spéciales et en utilisant des composants HV (« High Voltage »), la tension maximale peut être encore augmentée (+5 V / +15 V). Jusqu'à quatre couches de métal peuvent être utilisées pour la réalisation des interconnexions entre les composants dont le niveau supérieur présente une épaisseur plus importante (filère C35B4M3). En effet, les épaisseurs des couches de métal 1, 2, 3 et 4 sont respectivement de 665nm, 640nm, 925nm et 2800nm. La capacité surfacique CMIM est de 1,25fF/ $\mu$ m<sup>2</sup>. La surépaisseur de la couche métal 4 est particulièrement adaptée aux circuits destinés à faire transiter des courants importants, puisque ce niveau de métallisation propose des résistances plus faibles. Cette technologie nous permet de faire fonctionner notre circuit aux fréquences souhaitées autour du MHz [Del09] et permet d'envisager des applications pouvant faire circuler des courants jusqu'à 1 à 2A sous 5V.

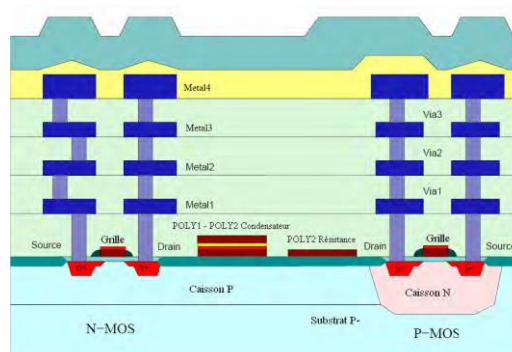


Figure III.2. Architecture de la technologie CMOS (en coupe)

L'interface entre le concepteur et le fondeur est assurée par le service CMP (Circuits Multi Project) qui offre un large éventail de technologies tout en simplifiant l'interfaçage avec le fondeur et en concentrant les demandes provenant de différents concepteurs pour mieux maîtriser les coûts de fabrication [CMP].

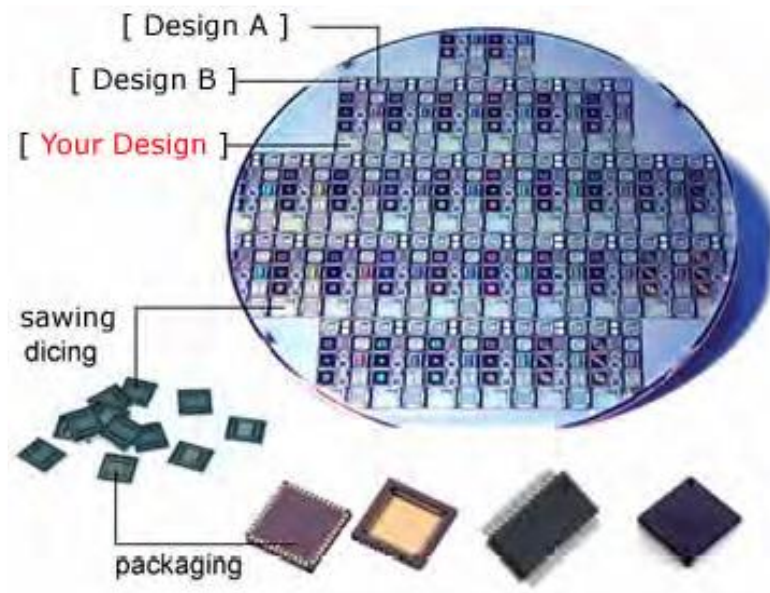


Figure III.3. Principe du CMP

### III.2.2. Structure du TMOS

Dans ce chapitre, nous allons concevoir des circuits analogiques à partir des transistors disponibles dans la technologie présentée. Pour ce faire, il est important d'avoir une bonne connaissance des caractéristiques, du comportement et du modèle du transistor. La Figure III.4 montre la structure d'un transistor latéral TMOS type N réalisé dans la technologie CMOS.

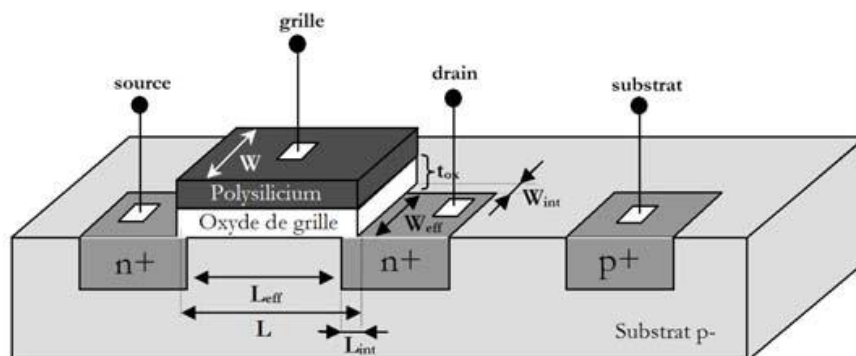


Figure III.4. Vue en trois dimensions d'un transistor MOSFET à enrichissement à canal N

Pour lequel les paramètres géométriques sont définis par :

**L** : longueur de grille

**L<sub>int</sub>** : diffusion latérale des jonctions source-drain

**L<sub>eff</sub>** : longueur du canal

**T<sub>ox</sub>** : épaisseur de l'oxyde de grille

**W<sub>eff</sub>** : largeur du canal

**N<sub>B</sub>** : concentration des impuretés dans le substrat

Dans cette sous-section le modèle sera développé pour un transistor NMOS, mais les mêmes raisonnements et les mêmes équations (au changement de signe près) peuvent s'appliquer aux dispositifs PMOS.

L'étude du régime statique du transistor MOSFET permet de définir son mode d'opération (point de fonctionnement) ainsi que son équation d'état qui donne l'intensité du courant de drain  $I_{DS}$  en fonction des paramètres géométriques ( $W$ ,  $L$ ) et des tensions appliquées à ses bornes ( $V_{GS}$ ,  $V_{DS}$ ). Nous définissons ainsi deux types de régime de fonctionnement en fonction de la tension grille-source  $V_{GS}$  appliqué aux transistors :

- Le régime de faible inversion : dès lors que la tension grille-source  $V_{GS}$  est inférieure ou voisine à la tension de seuil  $V_{TH}$  du transistor :  $V_{GS} < V_{TH}$ .
- Le régime de forte inversion : dès lors que la tension grille-source  $V_{GS}$  est supérieure à la tension de seuil  $V_{TH}$  du transistor :  $V_{GS} > V_{TH}$ .

Considérant le régime de forte inversion, le transistor MOSFET se trouve en conduction. On appelle  $V_{eff}$  (la tension de prépolarisation de grille) la différence  $V_{GS} - V_{TH}$ . Selon la valeur de la tension  $V_{DS}$ , on distingue trois régimes de conduction :

- $V_{DS} < V_{eff}$  : le transistor travaille en régime linéaire (ohmique, non saturé). Le courant  $I_{DS}$  s'exprime :

$$I_{DS} = \beta \left( V_{eff} - \frac{1}{2} V_{DS} \right) V_{DS} \quad (III.1)$$

Avec 
$$\beta = \frac{W}{L} \cdot \mu \cdot C_{ox} \quad (III.2)$$

Où  $\mu$  exprimée en  $m^2/(V.s)$  est la mobilité surfacique des électrons (pour les NMOS) et des trous (pour les PMOS) dans le canal. La mobilité des électrons  $\mu_N$  est environ 3 fois supérieure à celle des trous  $\mu_P$ . Ceci explique le plus grand niveau de performance (conductivité et rapidité) des transistors NMOS.

- $V_{DS} = V_{eff}$  : le transistor travaille au point de pincement. Le courant  $I_{DS}$  s'exprime :

$$I_{DSat} = \frac{1}{2} \cdot \beta \cdot (V_{GS} - V_{TH})^2 = \frac{1}{2} \cdot \beta \cdot V_{eff}^2 \quad (III.3)$$

- $V_{DS} > V_{eff}$  : le transistor travaille en régime de saturation. Le courant  $I_{DS}$  s'exprime :

$$I_{DS} = I_{DSat} \cdot \left( 1 + \frac{V_{DS} - V_{eff}}{V_E} \right) \quad (III.4)$$

Où la tension d'Early  $V_E$  s'exprime :

$$V_E = \frac{L}{\lambda_0} \cdot V_{eff} \quad \text{avec} \quad \lambda_0 = \sqrt{\frac{\epsilon_{Si}}{\epsilon_{OX}} \cdot x_J \cdot T_{OX}} \quad (III.5)$$

Où  $x_J$  est la profondeur des jonctions source-drain.

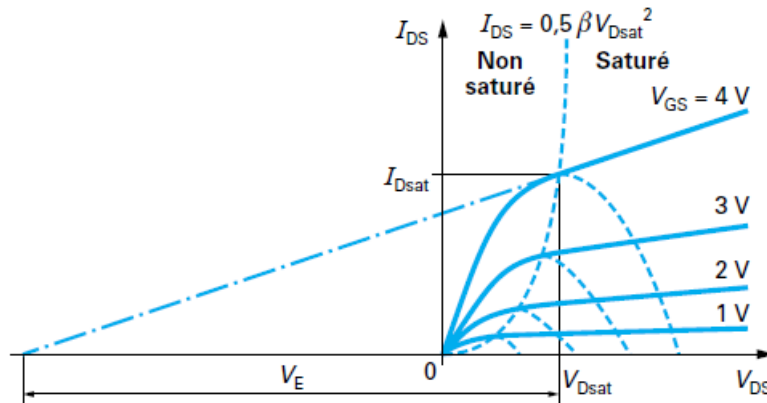


Figure III.5. Caractéristique de sortie d'un NMOS

La Figure III.5 montre des caractéristiques  $I_{DS}(V_{DS})$  pour différents  $V_{GS}$ . Dans une technologie CMOS donnée, la largeur  $W$  et la longueur  $L$  des transistors sont les seuls paramètres des transistors que l'on peut directement modifier. Pour des transistors qui travaillent en régime de commutation (transistors « de puissance ») et pour une prépolarisation de grille  $V_{eff} \gg V_{DS}$  donnée, nous pouvons ajuster leur résistance  $R_{ON}$  en régime linéaire en modifiant leur rapport  $W/L$  (qui est présent dans  $\beta$ ) :

$$R_{ONlinéaire} = \frac{V_{DS}}{I_{DS}} \cong (\beta \cdot V_{eff})^{-1} \quad (III.6)$$

Pour une prépolarisation  $V_{eff}$  donnée, nous pouvons ajuster les courants de saturation  $I_{DSat}$  des transistors en régime de saturation (transistors de l'électronique de commande) selon l'équation (III.3) en jouant sur le même rapport  $W/L$ .

La considération des caractéristiques du T MOS pour différents régimes de conduction permet durant le processus de dimensionnement, d'identifier leurs paramètres de géométrie.

La partie suivante repose sur le dimensionnement ainsi que la conception du système de mesure de tension du convertisseur.

### III.3. Dimensionnement du système de mesure de tension

Comme cela a été abordé auparavant, pour réaliser l'asservissement du convertisseur DAB, nous devons disposer de plusieurs mesures de grandeurs électriques. Parmi elles, la mesure de la tension d'entrée du convertisseur peut être réalisée simplement par un pont diviseur afin d'adapter les niveaux de tension aux contraintes du microcontrôleur. Il est aussi nécessaire de disposer d'une mesure de la tension de sortie au secondaire du transformateur. Cette mesure de tension doit donc être isolée. Des techniques conventionnelles peuvent être mises en œuvre pour faire une mesure de tension isolée. Dans le cadre de cette thèse, nous avons choisi d'exploiter le transformateur et le structure DAB pour récupérer une image de la tension au secondaire via la partie puissance. Dans cette partie, nous allons approfondir cette mesure de tension continue de sortie du convertisseur DAB en mesurant son image au primaire du transformateur lorsqu'à son secondaire lui est appliquée la tension à mesurer ondulée par l'onduleur de sortie. Le principe de cette mesure intégrée directement dans le convertisseur, peut être mise en place en se basant sur une structure appelée échantillonneur-bloqueur.

Le circuit échantillonneur-bloqueur est un élément essentiel dans les chaînes de mesure et de traitement du signal puisqu'il permet de fournir au convertisseur analogique-numérique (CAN) un signal dont les valeurs de potentiel sont stabilisées pendant une durée de temps notée  $T_{\text{HOLD}}$ . Dans le cadre de notre application, ce circuit échantillonneur-bloqueur doit être suffisamment rapide et précis mais également stable pour répondre aux exigences du convertisseur analogique-numérique mais aussi aux contraintes de notre application :

- un échantillon de mesure par période de commutation à fréquence maximale 1MHz
- la durée du blocage est environ de 1 à 3 périodes de commutation
- la dérive tolérée sur la tension bloquée est dans le gramme de  $\pm 1\%$  ( $\pm 0.05\text{V}/5\text{V}$ )

Dans la partie suivante, nous présenterons d'abord la structure de mesure proposée ainsi que son principe de fonctionnement et ses principaux paramètres. L'extraction des limitations en termes de performances nous permettra d'orienter l'identification de ces paramètres.

### III.3.1. Principe de fonctionnement de la structure de mesure

La structure de capteur de tension de sortie via le transformateur proposée est basée sur un circuit échantillonneur-bloqueur (E/B) qui doit permettre de mémoriser la valeur du signal en entrée du circuit à un instant  $t$  et de conserver cette valeur pendant une certaine durée de temps  $T_{HOLD}$  permettant la mesure. La réalisation la plus simple en technologie CMOS (Figure III.6) consiste à utiliser deux transistors MOSFET fonctionnant en commutateur analogique afin de commander la mémorisation de la valeur d'une tension aux bornes d'un condensateur de stockage  $C_s$ . Un pont diviseur résistif est placé en parallèle avec  $C_s$  afin de d'adapter les niveaux de tension acceptés par le microcontrôleur. L'ajout d'un suiveur de tension, comme un buffer à la sortie du pont diviseur permet d'éliminer les phénomènes d'instabilités liés aux perturbations. Le dimensionnement de cette structure concerne la taille des transistors, de la capacité du condensateur  $C_s$ , ainsi que de la valeur des résistances du pont diviseur. Il est réalisé en considérant les limitations qui seront présentées dans la partie suivante.

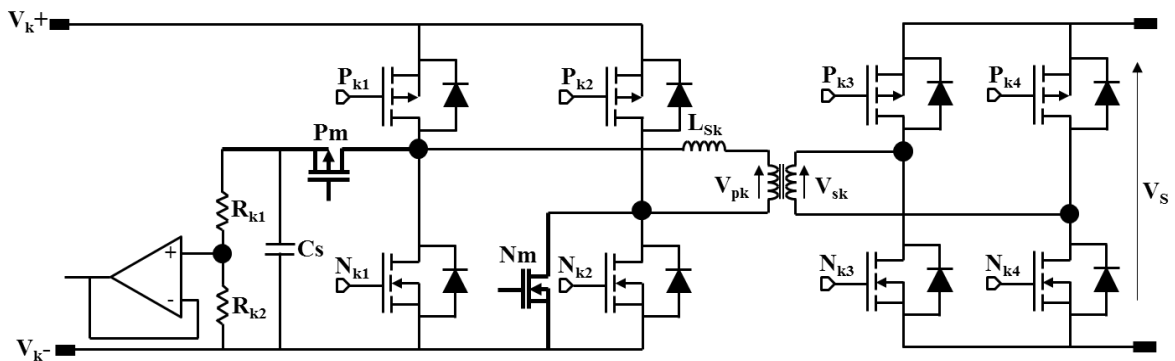


Figure III.6. Circuit de mesure de la tension de sortie E/B en technologie CMOS

Le principe de cette stratégie de mesure est de créer, pendant le fonctionnement du convertisseur, des instants spécifiques de mesures de la tension du secondaire via le transformateur. A ces moments spécifiques, le courant de puissance doit être limité pour ne pas altérer la mesure à travers le transformateur. De fait les transistors de puissance sont tous maintenus bloqués. Cela permet d'isoler l'entrée du convertisseur de l'enroulement primaire du transformateur. Le contrôleur envoie, en même temps, les signaux de commande permettant de piloter les transistors du pont redresseur du secondaire afin d'appliquer la tension  $V_s$  au secondaire du transformateur. Au même instant il pilote au primaire les transistors  $P_m$  et  $N_m$  pour que la tension qui apparaît au primaire soit stockée

dans le condensateur  $C_s$ . La gestion des périodes de découpage ainsi que de blocage des transistors pour la mesure est présenté dans la Figure III.7.

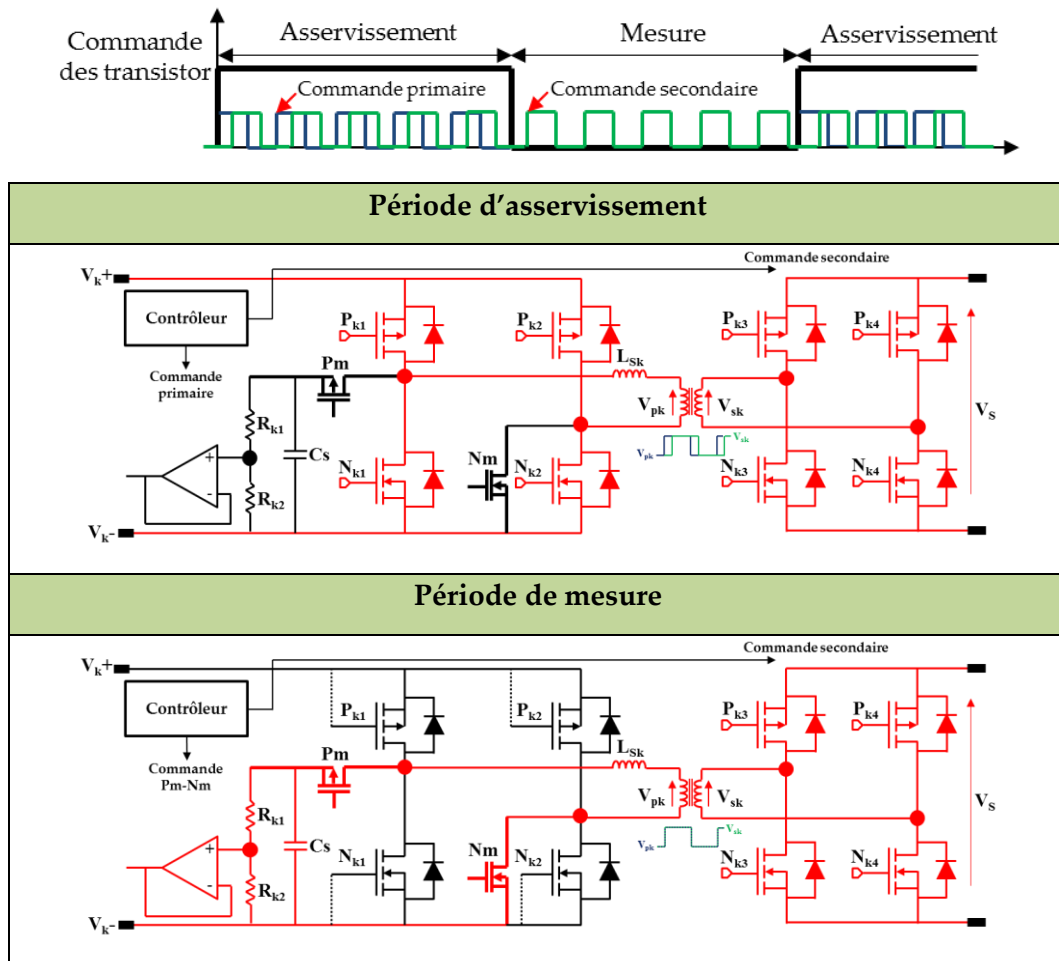


Figure III.7. Gestion du découpage et du blocage des transistors.

Pendant la période de mesure, on retrouve aux bornes des enroulements primaires du transformateur, un signal de créneau alternatif symétrique dont l'amplitude crête à crête est de 2 fois de la valeur de tension de sortie  $V_s$ . Deux transistors de mesure  $P_m$  et  $N_m$  sont commandés de façon indépendante pour mémoriser la valeur de l'amplitude positive de ce signal sur  $C_s$ . Pour réaliser cet enregistrement, un signal de commande est envoyé par le contrôleur afin de mettre en conduction le transistor  $N_m$  durant la période de mesure et un autre signal, synchronisé avec le signal à mesurer  $V_{pk}$ , pilote le transistor  $P_m$ . La stratégie de pilotage de ces transistors pendant la période de découpage du convertisseur servant à faire la mesure est illustrée Figure III.8.

La tension aux bornes de  $C_s$  est présentée dans le domaine temporel comme le résultat de l'échantillonnage ponctuel issu d'une impulsion rectangulaire  $V_{pk}$  (en entrée du circuit de mesure) grâce à des transistors de mesure. Considérant les conditions de fonctionnement



idéales en négligeant les limitations liées à la chute de tension sur les éléments en état de conduction, les perturbations du signal causées par les parasites, et la dynamique de mesure ainsi que, la valeur de capacité de  $C_s$ , la sortie de mesure est constante et égale à  $V_s$  durant la période d'échantillonnage  $T_{\text{SAMPLE}}$  (Figure III.8).

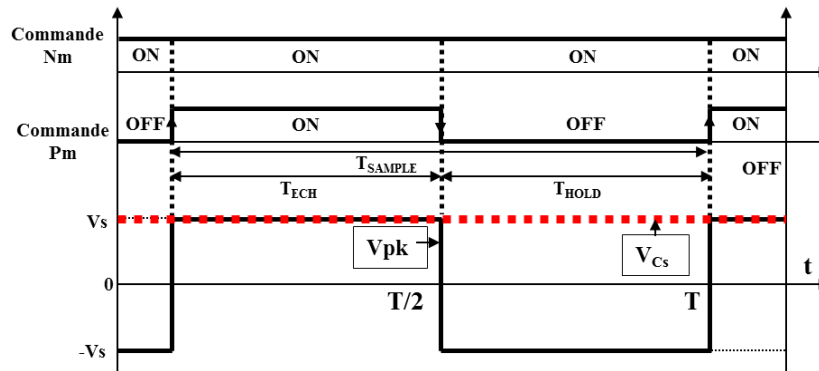


Figure III.8. Commande des transistors pendant la période de mesure

Néanmoins, les comportements réels du convertisseur et du circuit de mesure présentent plusieurs limitations modifiant sensiblement ce comportement idéal. Ces limitations sont provoquées par l'ensemble des problèmes entraînés par la circulation du courant magnétisant du transformateur qui est non nul, les phénomènes de résonance causés par les circuits LC parasites, la valeur de  $C_s$  (dépendant des capacités d'intégration en technologie CMOS) et de la décharge en permanence du pont diviseur résistif ... Nous devons de plus noter que c'est le signal analogique continu de sortie du circuit de mesure qui « voit » son spectre de fréquence altéré par la fonction d'échantillonnage. En effet, dans le cas où le circuit de mesure est situé en amont d'un convertisseur analogique-numérique, la valeur du signal numérisé par le codeur correspondra à la valeur du signal en entrée du circuit (idéalement) à l'instant d'échantillonnage. Nous proposons de définir l'ensemble des limitations en considérant les conditions de fonctionnement réelles afin de permettre le dimensionnement des paramètres de la structure.

### III.3.2. Dimensionnement de la structure de mesure

Nous pouvons d'abord représenter graphiquement les comportements non-idéaux du circuit de mesure en présentant l'évolution temporelle des signaux d'entrée et de sortie sur un cycle d'échantillonnage/blocage (Figure III.9). Supposons que le transistor  $N_m$  est positionné à l'état ON durant la période de mesure. Initialement, le circuit est en mode de maintien. Lorsque le transistor de mesure  $P_m$  se met à l'état ON, le circuit de mesure bascule en mode

d'échantillonnage. Un temps d'acquisition fini  $t_{ac}$  est nécessaire pour que le signal de sortie recouvre le signal d'entrée avec une précision attendue.

Lorsque le transistor  $P_m$  se met à l'état OFF, le circuit de mesure est en mode de transition. Le temps de basculement n'étant pas nul, un délai fini  $t_{ap}$  (temps du retard d'ouverture), en général non constant, car dépendant de la valeur de l'amplitude du signal d'entrée, doit être pris en compte avant de qualifier le circuit de mesure comme étant en mode de maintien. Ce délai fini est à l'origine d'une erreur d'échantillonnage et peut entraîner un résultat inexact. La détermination de ce délai peut permettre d'éviter ces effets en avançant temporellement le basculement du signal de commande du transistor  $P_m$ . En outre, le circuit entrant en mode de maintien, un temps d'établissement  $t_{st}$  est nécessaire pour stabiliser le signal de sortie. Ce n'est qu'à partir de ce délai écoulé que le circuit de mesure peut être considéré comme étant en mode de maintien effectif. Durant cette période de maintien, des courants de fuite inévitables circulent à travers la capacité de stockage et tendent à la charger ou à la décharger.

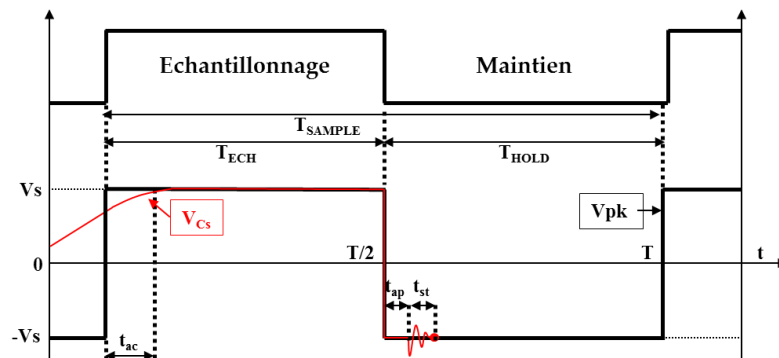


Figure III.9. Représentation des signaux d'entrée et de sortie du circuit de mesure.

Afin d'évaluer le temps d'acquisition en mode échantillonnage ainsi que le temps d'ouverture et d'établissement en mode de maintien, nous considérerons une modélisation au premier ordre des transistors MOSFET en tant que commutateur analogique. Le transistor  $P_m$  est remplacé par une résistance équivalente  $R_{P_m}$  correspondant à son comportement dans la zone ohmique du régime de forte inversion. Les bornes de l'enroulement primaire du transformateur sont modélisées par un générateur de signal idéal qui est représenté par un schéma de Thévenin équivalent où  $R_{N_m}$  représente la résistance de conduction du transistor  $N_m$ . L'amplificateur opérationnel bouclé sur la patte moins devra particulièrement être étudié dans la partie suivante en raison d'une nécessaire stabilité fréquentielle sous-jacente qui est représentée par une capacité  $C_L$  (Figure III.10) :

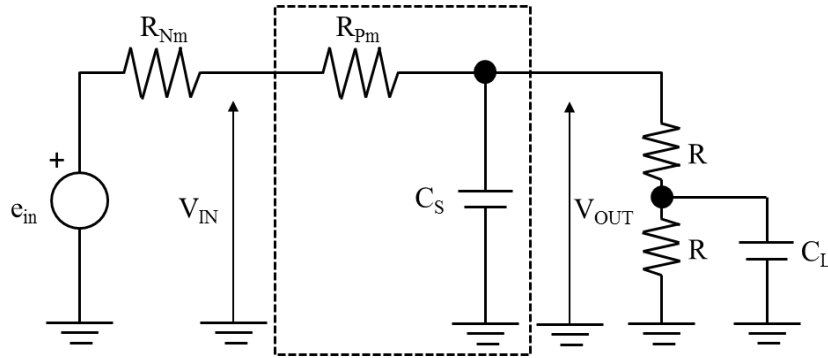


Figure III.10. Modélisation du circuit équivalent simplifié.

Le temps d'acquisition du circuit de mesure correspond au temps nécessaire pour acquérir la valeur de l'amplitude du signal d'entrée à la précision attendue à partir du déclenchement du signal de commande du mode échantillonnage. Ce temps est exprimé dans le pire cas, qui correspond à la variation maximale de l'amplitude du signal en entrée  $V_{IN\_max}$  pour obtenir la précision souhaitée. On définit donc le temps d'acquisition minimal  $t_{ac\_mini}$  pour lequel l'amplitude du signal de sortie est dans la bande de précision désirée. La Figure III.11 illustre ces propos :

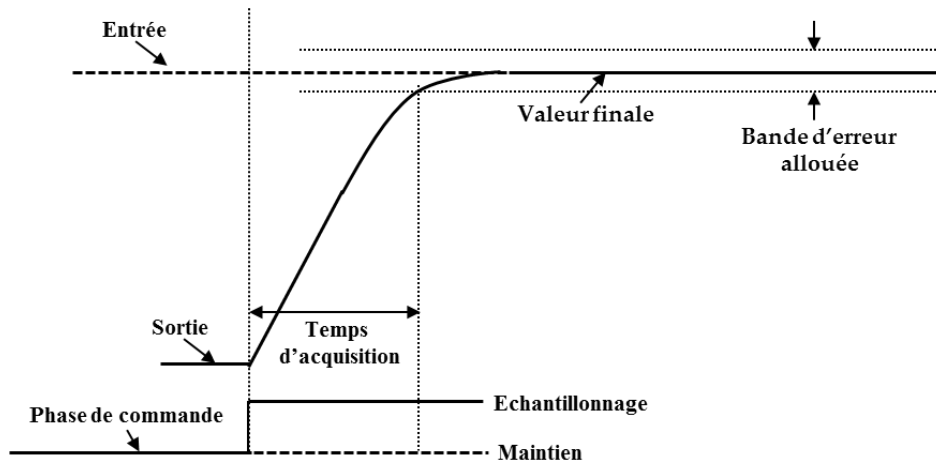


Figure III.11. Temps d'acquisition en mode échantillonnage

Selon le schéma simplifié « petits signaux » de la Figure III.10, en mode échantillonnage, le comportement du circuit de mesure est donc celui d'un filtre passe-bas du premier ordre de constante de temps  $\tau_{ech}$  :

$$\tau_{ech} = (R_{Nm} + R_{Pm})C_S \quad (III.7)$$

L'expression de la variation temporelle du signal de sortie  $V_{OUT}$  est exprimée par :

$$V_{OUT}(t) = (V_{IN} - V_{OUT}(t_0)) \left( 1 - \exp\left(\frac{-(t-t_0)}{\tau_{ech}}\right) \right) + V_{OUT}(t_0) \quad (III.8)$$

Le temps d'acquisition équivalent est déterminé en fonction de la résolution du CAN  $n$  (bits). La précision désirée sur la valeur du signal à échantillonner est alors donnée par  $\varepsilon=k/2^n$  où  $k$  est un nombre entier qui peut être calculé en se basant sur la largeur de la bande d'erreur allouée désirée. Le temps d'acquisition  $t_{ac}$  est donc exprimé à partir de l'expression suivante :

$$t_{ac} = \left( n + \ln \frac{V_{IN}}{k} \right) \cdot \ln 2 \cdot (R_{Nm} + R_{Pm}) \cdot C_S \quad (III.9)$$

L'utilisation des microcontrôleurs actuels sous 3.3V nous permet de profiter d'un convertisseur analogique numérique de 10 bits. Cela nous permet d'avoir une résolution de  $3.3V/1024=0.0032V$ . Pour l'application d'équilibrage où les batteries sont connectées à la sortie du convertisseur, une erreur de 10mV peut être acceptable. Dans ce cas, la tension d'entrée de mesure varie de 2 à 5V, afin d'avoir une précision de 10mV correspondant à une erreur de 0.2-0.5%, l'expression du temps d'acquisition sera considérée au pire cas :

$$t_{ac} = 7.28 \cdot (R_{Nm} + R_{Pm}) \cdot C_S \quad (III.10)$$

La valeur de la capacité de mémorisation  $C_s$  doit être la plus importante possible afin de maintenir la tension de mesure. (III.10) montre que pour éviter l'influence du temps d'acquisition sur la mesure, il faut dimensionner les transistors  $P_m$ ,  $N_m$  pour avoir une valeur de résistance de conduction suffisamment faible. En considérant le pire cas où le convertisseur fonctionne à la fréquence maximale de 1MHz (période  $T=1\mu s$ ), la condition suivante doit être satisfaite :

$$t_{ac} \leq 0.01 \cdot \frac{T}{2} \Leftrightarrow (R_{Nm} + R_{Pm}) \cdot C_S \leq 0.07 \mu s \quad (III.11)$$

(III.11) est une des conditions à satisfaire pour dimensionner les éléments de mesure.

Lorsque le circuit de mesure entre en mode de maintien, en raison du temps fini de basculement de la commande, cette phase de maintien est caractérisée par le retard d'ouverture  $t_{ap}$  présenté ci-dessus. Dans ce cas, le transistor MOSFET  $P_m$  demeure passant (c'est à-dire que le circuit de mesure est en mode échantillonnage) tant que la différence de potentiel entre la grille et la source du transistor est supérieure à la tension de seuil du transistor (nous négligeons la conduction en faible inversion). Entre l'instant d'échantillonnage théorique et celui effectif, nous pouvons donc définir un délai d'ouverture  $t_{ap}$  en fonction du potentiel appliqué sur le drain du transistor (correspondant au potentiel d'entrée du circuit  $V_{IN}$ ), de la tension de seuil du transistor  $V_{th}$ , des tensions de commande et

du temps de basculement de commande  $t_r$ . Le problème majeur lié à ce délai d'ouverture n'est pas tant le délai supplémentaire introduit mais l'erreur d'échantillonnage inhérente. Il faut donc éviter cette erreur en avançant le basculement du signal de commande d'un temps supérieur à  $t_r$ . En outre, comme nous l'avons présenté, lors du passage en mode de maintien, un temps d'établissement est en général nécessaire avant que la donnée ne soit disponible en sortie du circuit. Nous pouvons néanmoins remarquer que dans notre cas, ce temps d'établissement peut-être négligé puisqu'il ne correspond qu'au temps nécessaire pour que les charges résultantes du phénomène d'injection de charges s'équilibrent aux bornes du condensateur de stockage.

Malgré la prise en compte des délais ci-dessus, nous devons noter qu'en mode de maintien, le signal de sortie ne peut pas être entièrement semblable à celui d'entrée. Des couplages capacitifs entre les nœuds d'entrée et de sortie tendent à modifier l'équilibre des charges au niveau de la capacité de stockage. En outre, la décharge permanente du condensateur de stockage à travers le pont diviseur résistif réduit la valeur de ce signal. Selon le schéma simplifié de la Figure III.10, le comportement de la sortie du circuit de mesure est également celui d'un filtre passe-bas du premier ordre de constante de temps  $\tau_{main}$  :

$$\tau_{main} = 2.R.C_s \quad (III.12)$$

$\tau_{main}$  doit être suffisamment important ( $\gg$  période de commutation) pour que l'amplitude du signal mesuré ne change pas lors de la période de maintien. La capacité de  $C_s$  doit être également élevée afin de négliger les phénomènes liés aux couplages capacitifs. Pour ces raisons, nous pouvons facilement arrêter notre choix en considérant les limites de la technologie à  $C_s=100\text{pF}$  et  $R=500\text{k}\Omega$ . La constante de temps  $\tau_{main}$ , calculée à  $100\mu\text{s}$ , permet de maintenir la tension durant la période de mesure. La condition (III.11) est simplifié par :

$$R_{Nm} + R_{Pm} \leq 700(\Omega) \quad (III.13)$$

Le dimensionnement de la taille de chaque transistor de mesure sera abordé plus tard.

Les calculs ci-dessus à base du modèle équivalent du circuit de mesure sont présentés en considérant que le signal d'entrée est idéal. En réalité, un transistor MOSFET en mode de blocage se représente comme une capacité dont la valeur peut être estimée en considérant son modèle en petits signaux [Gra01]. L'interaction entre l'inductance de fuite du transformateur et les capacités des transistors de puissance, alors à l'état bloqué, crée une

structure à résonance LC à l'entrée du circuit de mesure. Nous nous proposons par la suite d'analyser l'influence de ces phénomènes qui se produisent dans la période de mesure en considérant les modèles équivalents présentés Figure III.12.

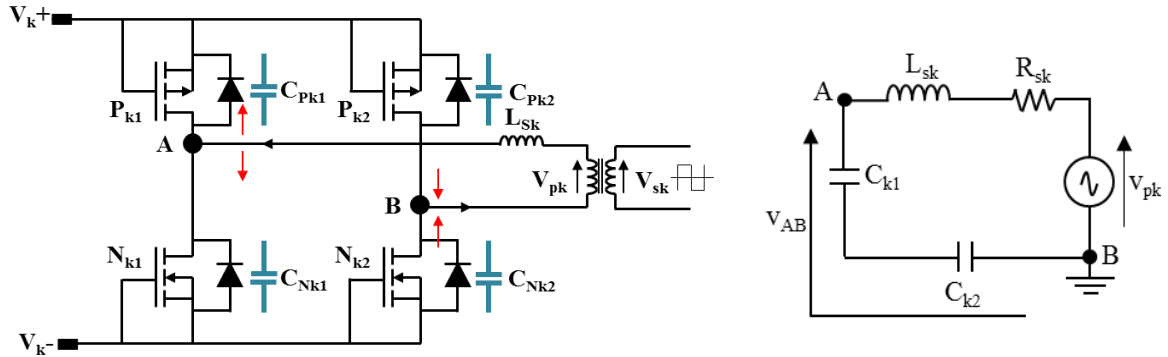


Figure III.12. Résonance LC dans la période de mesure

L'utilisation du modèle simplifié petits signaux du convertisseur pendant la période de mesure permet d'évaluer le comportement fréquentiel du signal d'entrée du circuit de mesure. Ce modèle comporte un inducteur connecté à une résistance représentant respectivement l'inductance de fuite et la résistance parasite des enroulements du transformateur ainsi que la résistance de conduction des MOSFETs de puissance au secondaire, avec deux capacités en série dont les valeurs sont calculées par :

$$C_{k1} = C_{k2} = C_k = C_{Pk1} + C_{Nk1} = C_{Pk2} + C_{Nk2} \quad (\text{III.14})$$

Les deux capacités équivalentes sont mises en série via la source connectée en entrée du convertisseur qui est considérée comme un court-circuit à hautes fréquences.

La réponse transitoire et fréquentielle du signal d'entrée est modélisée par celle de la tension aux bornes de l'enroulement primaire du transformateur suivant la fonction ci-dessous :

$$\frac{V_{AB}}{V_{pk}} = \frac{2}{p^2 L_{sk} \cdot C_k + p \cdot R_{sk} \cdot C_k + 2} \quad (\text{III.15})$$

L'équation caractéristique de la fonction (III.15) est du second ordre ayant deux solutions complexes, la réponse transitoire est donc en oscillation sinusoidale amortie avec un facteur  $\alpha$  à une fréquence  $f_0$  calculés par :

$$\alpha = -\frac{R_{sk}}{L_{sk}} \quad \text{et} \quad f_0 = \frac{\sqrt{(R_{sk} \cdot C_k)^2 - 8 \cdot L_{sk} \cdot C_k}}{2 \cdot \pi \cdot L_{sk} \cdot C_k} \quad (\text{III.16})$$

L'application numérique, en considérant les paramètres parasites de la puce conçue dans la thèse de KERACHEV ( $C_P=1000\text{pF}$ ,  $C_N=300\text{pF}$ ) ainsi que du transformateur dans [Tri13]

( $L_{sk}=50nH$ ,  $R_{sk}=20m\Omega$ ), nous donne les réponses transitoire et fréquentielle du signal d'entrée du circuit de mesure (Figure III.13).

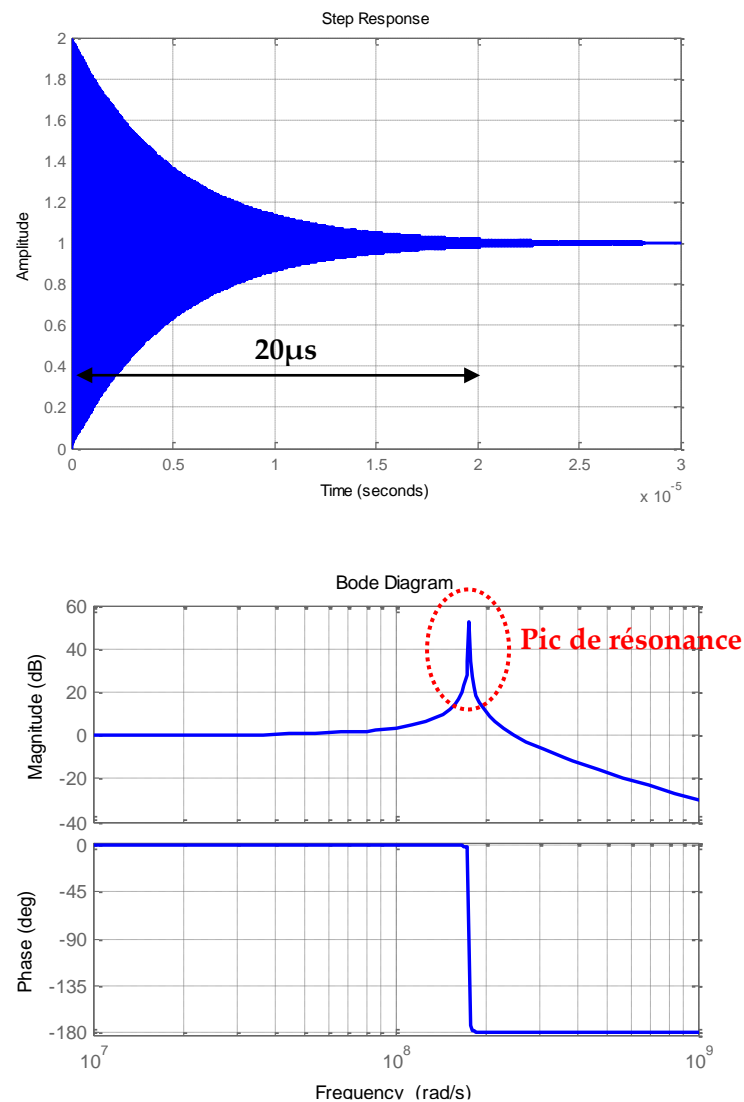


Figure III.13. Réponse transitoire et fréquentielle du signal d'entrée de mesure

La réponse transitoire de (III.15) permet d'estimer le temps d'établissement du système qui est à l'ordre de 5 à 10 périodes du découpage. Cette durée est causée par le facteur d'amortissement  $\alpha$  dont la valeur n'est pas suffisamment grande pour annuler les oscillations de résonance. L'amplitude du pic de résonance dans le diagramme de Bode qui représente l'amplification dominante des signaux aux moyennes fréquences, est proportionnelle au temps d'établissement. Cette valeur nous permet également d'évaluer la rapidité de la réponse. La Figure III.14 présente la déformation du signal d'entrée de mesure à cause de la résonance, l'addition des ondulations sinusoïdales peut entraîner des grosses erreurs en utilisant la méthode d'échantillonnage (au-delà de 100% d'erreur). Ces

ondulations peuvent être limitées en ajoutant une résistance en série à l'enroulement primaire du transformateur afin de diminuer l'amplitude du pic de résonance mais cela conduira à une asymétrie ainsi qu'une réduction de l'efficacité du convertisseur.

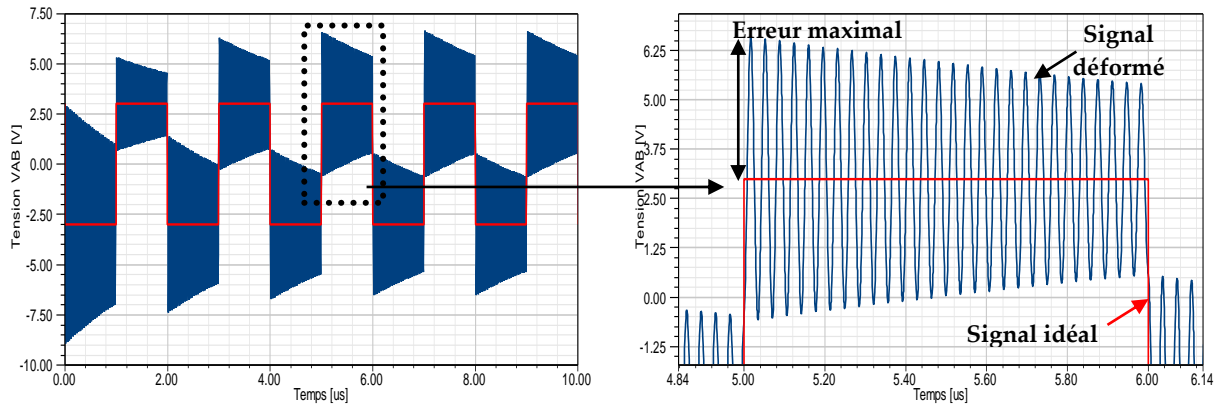


Figure III.14. Tension  $V_{AB}$  en grands signaux

Le transistor MOSFET  $N_m$  du circuit échantillonneur-bloqueur qui est mis en conduction durant la période de mesure peut être considéré comme une résistance équivalente dont la valeur est fonction du rapport entre la largeur et la longueur de la grille. L'introduction de cette résistance qui relie le point B avec  $V_k^-$  peut modifier le comportement du signal de mesure. Le choix de la valeur optimale de cette résistance afin de réduire le plus possible le pic de résonance nous permet de dimensionner la taille de  $N_m$ . De façon analogue, une étude à base du modèle en petits signaux est proposée pour dimensionner la taille du transistor  $N_m$ . Un autre modèle équivalent est présenté dans la Figure III.15. Avec l'ajout de la résistance  $R_{Nm}$ , le signal d'entrée du circuit échantillonneur peut être considéré comme identique à la tension aux bornes de la capacité  $C_{k1}$ .

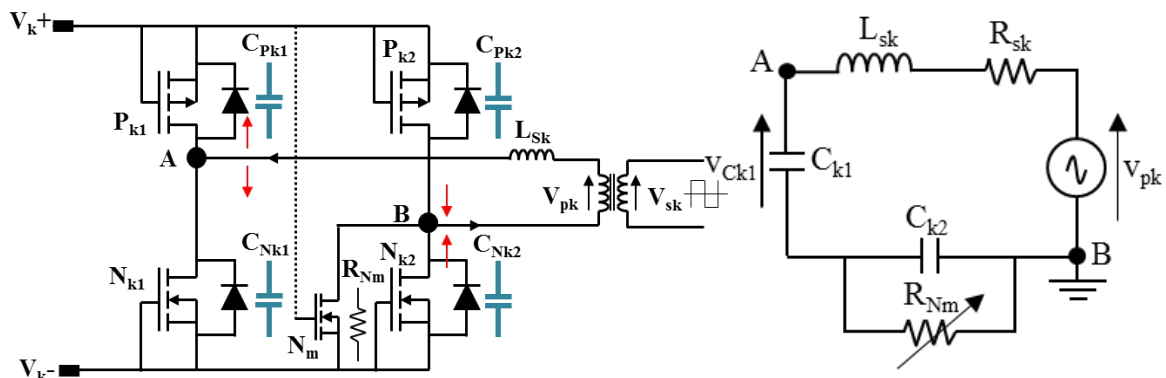


Figure III.15. Modèle en petits signaux avec la résistance équivalente  $R_{Nm}$

Les réponses transitoires et fréquentielle du signal d'entrée de mesure dans ce cas sont modélisées par la tension aux bornes  $C_{k1}$  suivant la fonction ci-dessous :



$$\frac{V_{Ck1}}{V_{pk}} = \frac{p \cdot C_k \cdot R_{Nm} + 1}{C_k^2 \cdot L_{sk} \cdot R_{Nm} \cdot p^3 + (C_k^2 \cdot R_{sk} \cdot R_{Nm} + L_{sk} \cdot C_k) \cdot p^2 + C_k \cdot (R_{sk} + 2R_{Nm}) \cdot p + 1} \quad (III.17)$$

L'introduction de la résistance équivalente  $R_{Nm}$  en parallèle de  $C_{k2}$  modifie l'ordre de la fonction représentant la réponse en petits signaux du signal d'entrée de mesure. Considérant les paramètres parasites comme ci-dessus, le choix de la valeur optimale de cette résistance est basé sur l'évolution de l'amplitude du pic de résonance en fonction de la fréquence présentée Figure III.16.

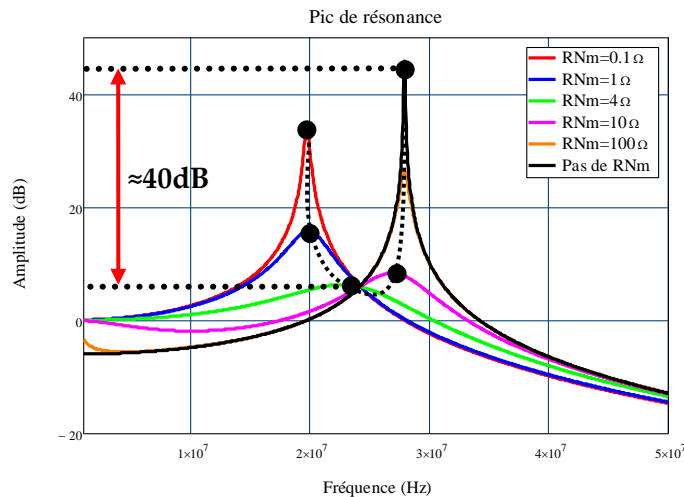


Figure III.16. Evolution du pic de résonance à différentes valeurs de  $R_{Nm}$

Nous constatons qu'il y a une gamme de valeur de  $R_{Nm}$  (de 3 à 10Ω) pour laquelle l'amplitude du pic de résonance présente une forte réduction ( $\approx 40\text{dB}$ ), par rapport au cas sans  $R_{Nm}$ , correspondant à un facteur d'amortissement important, permettant de réduire la durée d'oscillation du signal. Nous choisissons  $R_{Nm}=4.5\Omega$  correspondant à l'amplitude minimale du pic de 6dB. Les résultats présentés Figure III.17 et Figure III.18 montrent la réponse transitoire et l'évolution en grands signaux du signal liés à cette valeur de résistance et permettent valider nos analyses.

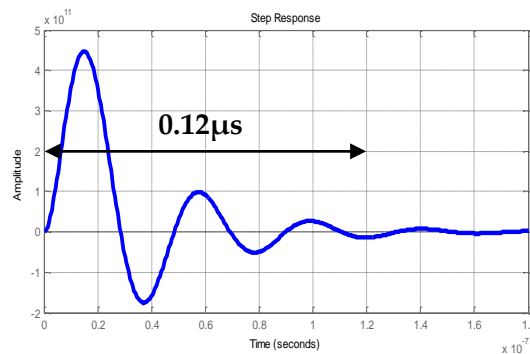
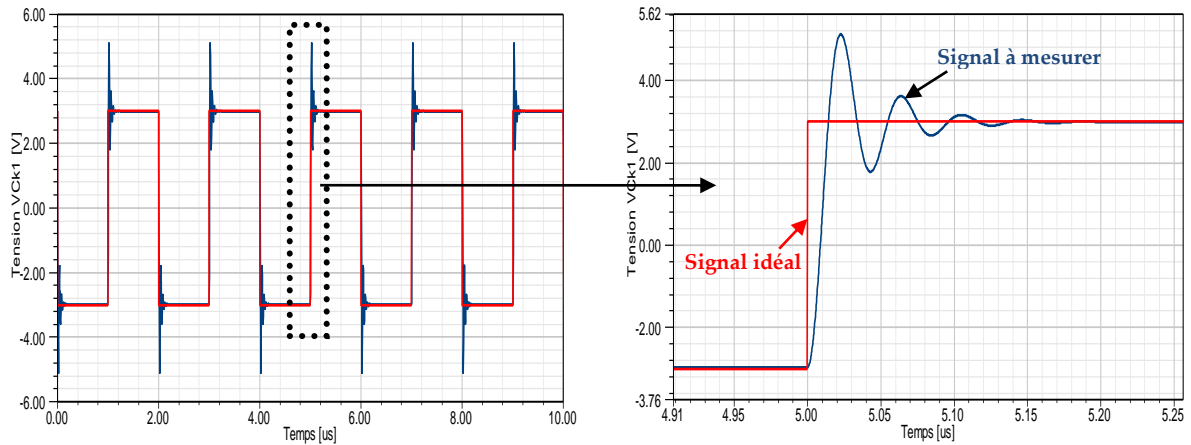


Figure III.17. Réponse transitoire avec  $R_{Nm}=4.5\Omega$


 Figure III.18. Tension  $V_{Ck1}$  en grands signaux

Les résultats Figure III.17 et Figure III.18 montrent une forte réduction du temps d'amortissement des oscillations du signal de mesure par rapport au cas précédent. La taille du transistor MOSFET  $N_m$  est dimensionnée pour obtenir une valeur de résistance équivalente en conduction dans la zone ohmique de  $R_{Nm}=4.5\Omega$ . Prenant en compte la condition (III.13), nous pouvons déduire la taille du transistor  $P_m$  en se basant sur la résistance de conduction équivalente satisfaisante :

$$R_{Pm} \leq 700 - R_{Nm} - R_{enroulement} \approx 695\Omega \quad (III.18)$$

Nous choisissons la valeur maximale possible de  $R_{Pm}$  environ  $700\Omega$  afin d'avoir une taille équivalente minimale conduisant à une faible capacité parasite ( $C_{DS}$ ). Ce choix permet d'éviter les circulations du courant de fuite et de négliger les phénomènes liés aux couplages capacitifs introduits précédemment. Le tableau Figure III.19 présente tous les paramètres principaux du circuit de mesure, la taille des transistors est dimensionnée grâce à l'outil de simulation de Cadence en utilisant les modèles de la technologie CMOS AMS  $0.35\mu m$  5V.

Eléments passifs		Eléments actifs	
R du pont diviseur	$C_s$	$(W/L)_{Nm}$	$(W/L)_{Pm}$
500k $\Omega$	100pF	400 $\mu m$ /0.5 $\mu m$	10 $\mu m$ /0.5 $\mu m$

Figure III.19. Paramètres principaux du circuit de mesure

Considérant toutes les analyses ci-dessus, une nouvelle stratégie de pilotage des transistors de mesure est proposée afin de réaliser l'échantillonnage-blocage en limitant les erreurs de mesure. Cette stratégie est illustrée Figure III.20. Pour cette stratégie, le basculement à la montée du signal de commande de  $P_m$  est retardé d'une durée  $t_{re}$  et le basculement à la descente est avancé de  $t_{av}$  ( $t_{re}=t_{av}$ ). Ces deux durées sont calculées en tenant compte de tous

les problèmes liés à la dynamique du système, à la durée de résonance ainsi qu'aux influences de la variation de la température de fonctionnement de la puce (25°C-125°C). Pour ces raisons, nous choisissons  $t_{re}=t_{av}=10\% \times$  période du découpage.

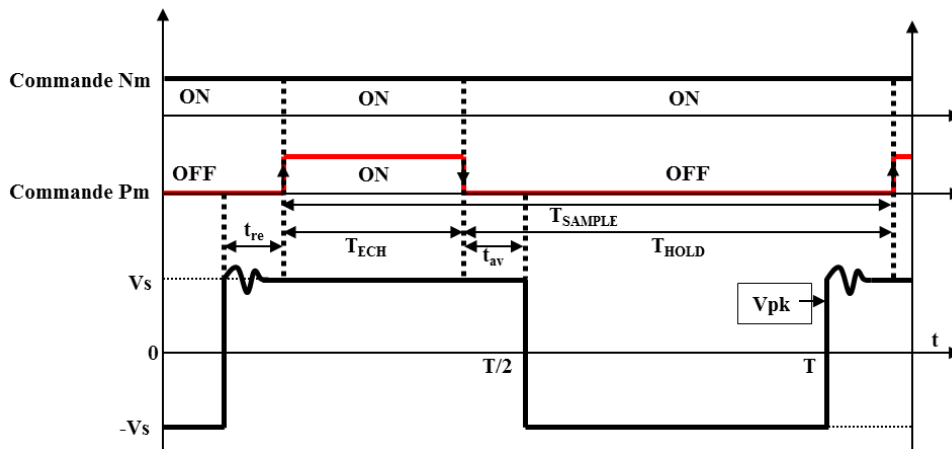


Figure III.20. Stratégie proposée pour piloter les transistors de mesure

Les études dans la partie suivante reposent sur la conception des circuits de gestion du découpage y compris les éléments de génération des impulsions PWM, de gestion du déphasage ainsi que les éléments de contrôle des transistors durant la période de mesure. Cette conception est réalisée en se basant sur l'utilisation des éléments disponibles dans les bibliothèques « subcircuits » numériques (portes logiques, multiplexeurs...) de la technologie AMS CMOS 0,35 $\mu$ m.

### III.4. Conception du circuit de gestion du découpage et de la mesure

Dans la partie précédente, nous avons traité du dimensionnement du circuit de mesure de la tension au secondaire du convertisseur DAB à travers l'isolation du transformateur grâce à une stratégie de pilotage des transistors et à une structure échantillonneur-bloqueur. Comme cela a été présenté, le pilotage des transistors de mesure doit être synchronisé à la commutation des MOSFETs de puissance du redresseur au secondaire (la partie onduleur étant inhibée durant cette phase de mesure) afin de faire fonctionner le circuit échantillonneur-bloqueur au bon moment pour capturer le bon signal. Dans l'objectif d'intégrer au maximum les éléments de la commande éloignée directement dans la puce de l'onduleur, les études dans les parties suivantes se concentrent sur la conception des structures de génération et de gestion de ces commandes à base de circuits analogiques et

numériques disponibles dans la bibliothèque AMS. La Figure III.21 présente le schéma global du circuit de commande des quatre MOSFETs de l'onduleur pour lequel le circuit de commande semi-éloigné est composé de cinq blocs : « oscillateur », « gestion du déphasage des commandes », « générateur des commandes complémentaires », « générateur de commande du MOSFET de mesure P<sub>m</sub> » et « gestion du découpage-blocage » auxquels viennent s'ajouter les étages d'amplification des commandes rapprochées.

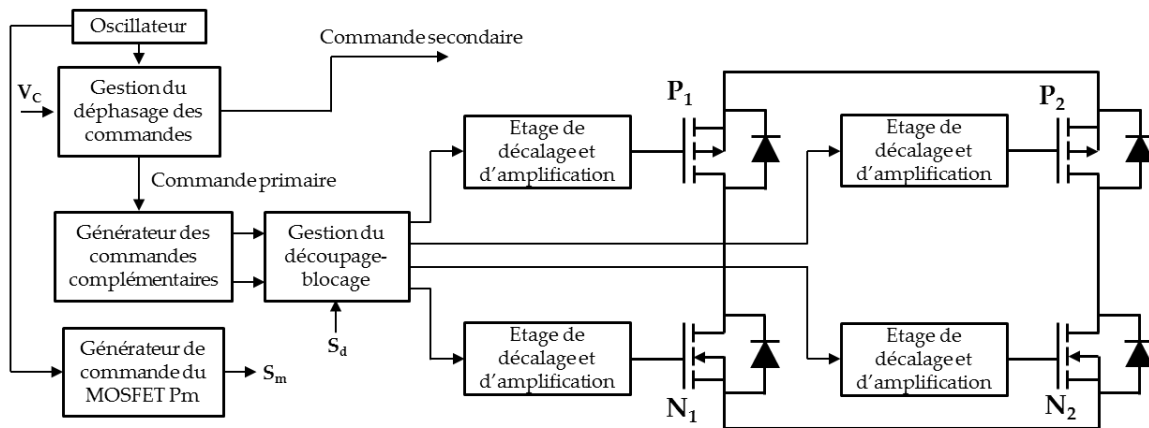


Figure III.21. Structure du circuit de commande de l'onduleur

### III.4.1. Générateur des impulsions de commande-oscillateur

Pour simplifier la mise en réseau d'une pluralité de micro-convertisseurs cellulaires, il est donc nécessaire d'intégrer sur chaque micro-convertisseur un générateur d'impulsions de commande qui évite ainsi l'ajout en discret d'une commande individuelle de chaque cellule à gérer à l'aide d'une commande centrale. Ces signaux permettent de faire fonctionner les micro-convertisseurs à la fréquence voulue, puis le déphasage entre primaire et secondaire permet d'agir sur la puissance transférée via un système de régulation central qui sera abordé dans la partie suivante. Nous allons donc étudier les topologies d'oscillateurs susceptibles d'être intégrés à côté de notre circuit de commande. Plusieurs topologies d'oscillateurs existent pour créer le signal d'horloge, nous allons donc présenter brièvement quatre structures courantes envisageables avant de se concentrer sur celle choisie [Sim08] :

- Oscillateur à quartz
- Oscillateur LC
- Oscillateur en anneau
- Oscillateur à relaxation

L'oscillateur à quartz est une structure très couramment utilisée pour cadencer des circuits tels que les micro-processeurs d'ordinateurs. Les propriétés piézoélectriques remarquables du minéral de quartz permettent d'obtenir des fréquences d'oscillation très précises. Cependant, il est nécessaire de reporter le boîtier contenant le quartz sur la puce, ce qui n'est pas envisageable dans notre cas. Par ailleurs, nous n'avons pas besoin d'une horloge très précise.

Les oscillateurs LC possèdent le même principe de fonctionnement que les oscillateurs à quartz. Ils se basent sur la fréquence de résonance d'un filtre LC. Il s'agit toujours de compenser les pertes résistives du circuit résonant (LC). La compensation de ces pertes est assurée par un circuit actif constitué par une réaction positive. La stabilité de la fréquence des oscillations est donc déterminée par la stabilité de la valeur de l'inductance et du condensateur. L'intégration d'une bobine et d'un condensateur est tout à fait possible mais fort complexe, ce qui nous pousse à écarter cette solution. De plus, la consommation de ce circuit est trop importante par rapport à nos exigences (de l'ordre de 30mW) [Sim08], et la surface nécessaire pour cette solution est également non négligeable. En effet, les valeurs d'inductance et de condensateurs nécessaires pour notre circuit d'horloge sont respectivement de l'ordre de 10 nH et 10 pF (afin de réduire la valeur du condensateur pour qu'il soit intégrable, il est possible d'augmenter la fréquence d'oscillation, qui pourra, par exemple, être divisée par 8 à l'aide de bascules D [Sim08]). Une telle valeur de capacité nécessite tout de même une surface importante de silicium, au minimum 0,008 mm<sup>2</sup> (capacité MIM). La technologie AMS propose une librairie où l'on peut trouver des spirales dont la plus adéquate pour notre besoin offre une inductance de 9,75 nH et un facteur de qualité de 5,91 pour une surface occupée de 0,068 mm<sup>2</sup>. Ces caractéristiques ne sont donc pas satisfaisantes.

L'oscillateur en anneau est une structure relativement simple puisqu'elle est constituée d'un nombre impair de portes inverseuses formant une boucle. La fréquence des oscillations est déterminée par le temps de propagation du signal à travers l'ensemble des portes. Le problème majeur est que le temps de propagation du signal lié à chaque porte dépend lui-même de la résistance à l'état passant des transistors. En effet, il a fallu réduire cette résistance (pour stabiliser la fréquence vis-à-vis de la tension et de la température), d'où l'augmentation de la taille de ces MOS, ce qui génère d'une part une quantité de charges plus

importante à fournir aux capacités de grille et, d'autre part, des courants de court-circuit (lors des commutations) plus élevés. Cela conduit à une consommation d'énergie plus importante [Del09].

Les oscillateurs à relaxation sont des systèmes qui évoluent alternativement entre deux états d'énergie grâce à une source extérieure d'énergie. Un oscillateur de ce type peut être réalisé à partir de capacités (variables ou non), de comparateurs à hystérésis et au minimum de deux sources de courant comme représenté Figure III.22. [Duf08].

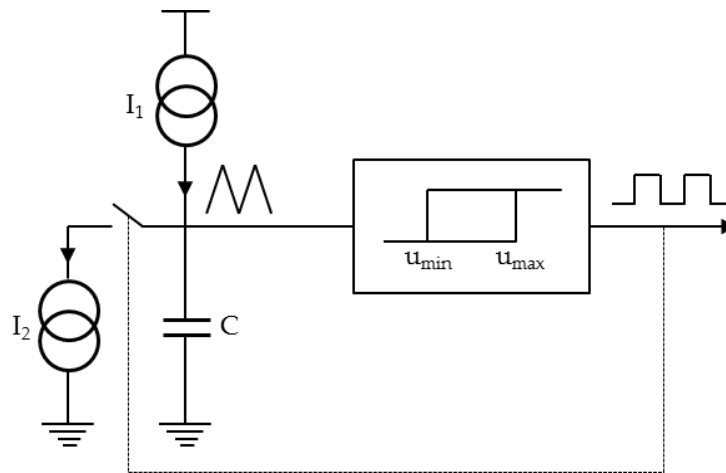


Figure III.22. Topologie d'oscillateur à relaxation

Le fonctionnement de cet oscillateur consiste en la charge et la décharge d'une capacité. Une source de courant charge la capacité dont la tension aux bornes augmente. Le comparateur détecte le dépassement d'un seuil programmé et commande la décharge de la capacité. La tension baisse jusqu'à un seuil inférieur, le comparateur ordonne alors la recharge de la capacité et ainsi de suite. On peut jouer sur la valeur des trois paramètres cités précédemment pour modifier la fréquence d'oscillation. Mais il est courant d'ajuster la fréquence en modifiant la valeur des courants des sources. Par rapport aux types d'oscillateur présentés avant, l'oscillateur à relaxation montre une plus grande complexité de mise en œuvre utilisant des structures d'amplificateur mais cela peut conduire à une faible consommation d'énergie.

Le tableau de la Figure III.23 récapitule les avantages et les inconvénients des structures d'oscillateurs présentées ci-dessus. En raison de bonnes performances de consommation, de stabilité en fréquence et de l'intégrabilité son avec la technologie AMS 0.35 $\mu$ m, nous avons choisi de réaliser un oscillateur à relaxation. De plus, ce choix est conforté par les formes d'ondes que permet de générer cet oscillateur. En effet, le signal triangulaire, disponible aux

bornes du condensateur, nous permet de réaliser simplement la commande en déphasage nécessaire à la structure DAB.

	Oscillateur à relaxation	Oscillateur en anneau	Oscillateur LC
Avantages	Consommation faible Stabilité en fréquence	Simplicité	Bonne stabilité en fréquence
Inconvénients	Complexité	Consommation et variations de fréquence	Consommation et surface importantes

Figure III.23. Avantages et inconvénients des différentes topologies d'oscillateurs

Parmi tous les montages de ce type, celui présenté ci-dessous (Figure III.24) est l'un des plus simples et répandus. L'oscillateur est constitué des blocs fonctionnels associables en cascade produisant au moins deux formes d'ondes différentes. Il fait appel à deux amplificateurs opérationnels dont l'un est monté en trigger de Schmitt produisant une tension carrée et l'autre, monté en intégrateur, génère une tension triangulaire. Les analyses détaillées du fonctionnement de chaque bloc nous permettent de dimensionner les paramètres des éléments principaux constituant la structure. Les équations sont présentées ci-dessous en supposant que les amplificateurs sont idéaux, au niveau du gain et de la stabilité, et la référence de tension des signaux est fixée à  $V_{CC}/2$  afin d'assurer la symétrie du système.

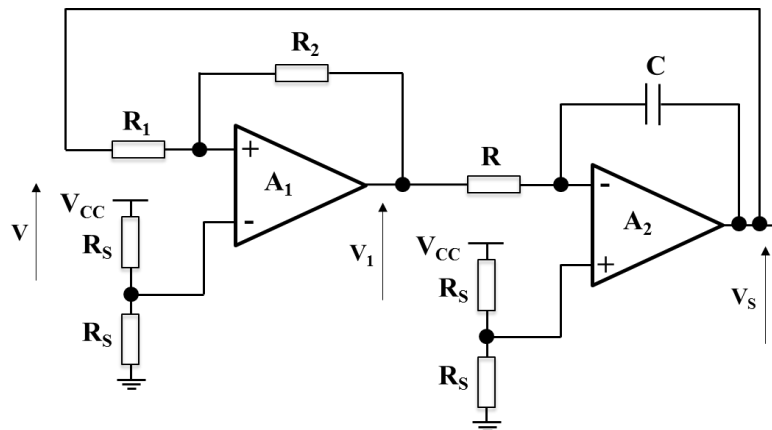


Figure III.24. Structure d'oscillateur à relaxation

#### ***Bloc du comparateur à hystérésis ou trigger de Schmitt***

Les tensions d'entrée et de sortie du trigger Schmitt sont respectivement  $V$  et  $V_1$ . Le montage étant instable (rétroaction sur l'entrée positive), la sortie  $V_1$  ne prend que deux valeurs :  $V_{CC}$  si  $v_+ > V_{CC}/2$  et  $0$  si  $v_+ < V_{CC}/2$ . Le calcul des tensions de basculement s'effectue en considérant les deux états possibles de  $V_1$ .

Pour  $V_1=V_{CC}$ , il y aura le basculement si  $v^+ < V_{CC}/2$ . En négligeant le courant d'entrée dans l'amplificateur, on peut écrire :

$$\frac{V - v^+}{R_1} = \frac{v^+ - V_{CC}}{R_2} \quad (III.19)$$

$$\frac{V}{R_1} + \frac{V_{CC}}{R_2} = v^+ \left( \frac{1}{R_1} + \frac{1}{R_2} \right) < \frac{V_{CC}}{2} \left( \frac{1}{R_1} + \frac{1}{R_2} \right) \quad (III.20)$$

D'où finalement :

$$V < \frac{V_{CC}}{2} \left( 1 - \frac{R_1}{R_2} \right) = V_{seuil-} \quad (III.21)$$

Pour l'autre état,  $V_1=0$ , le basculement se produit pour  $v^+ > V_{CC}/2$ , c'est-à-dire :

$$V > \frac{V_{CC}}{2} \left( 1 + \frac{R_1}{R_2} \right) = V_{seuil+} \quad (III.22)$$

### ***Bloc d'amplificateur d'intégrateur***

Ce bloc fonctionne en régime linéaire (rétroaction sur l'entrée négative). La relation entre la sortie  $V_s$  et l'entrée  $V_1$  (constante pendant l'intervalle  $[t_1 ; t_2]$ ) peut être représentée par l'expression suivante :

$$V_s = -\frac{1}{RC} \int_{t_1}^{t_2} \left( V_1 - \frac{V_{CC}}{2} \right) dt = -\frac{1}{RC} \left( V_1 - \frac{V_{CC}}{2} \right) (t - t_0) + V_{s0} \quad (III.23)$$

Lorsque la sortie de la bascule est au niveau bas ( $V_1 = 0$ ), l'intégrateur délivre une rampe linéaire croissante. Quand la tension atteint la valeur  $V_{seuil+}$ , elle provoque le basculement du trigger qui voit sa sortie passer au niveau haut. L'intégrateur génère une rampe décroissante jusqu'à la valeur  $V_{seuil-}$  où un nouveau basculement se produit.

### ***Période de l'oscillateur***

On suppose que le condensateur est initialement déchargé et que la sortie du trigger est par exemple en saturation positive  $V_1 = V_{CC}$ .

En réinjectant dans (III.23) :

$$V_s = -\frac{V_{CC}}{2RC} (t - t_0) + V_{s0} \quad (III.24)$$

La tension  $V_s$ , initialement égale à  $V_{CC}/2$ , se met à diminuer jusqu'à atteindre la condition (III.21) ; le bloc  $A_1$  bascule alors et sa sortie  $V_1$  passe en saturation négative. Partant de  $t = 0$ , le basculement à lieu lorsque :



$$V_s = -\frac{V_{CC}}{2RC}t + \frac{V_{CC}}{2} = \frac{V_{CC}}{2} \left(1 - \frac{R_1}{R_2}\right) \quad (\text{III.25})$$

Soit :

$$t = \frac{RR_1C}{R_2} \quad (\text{III.26})$$

On comprend aisément que ce temps correspond au quart de la période du signal obtenu (Figure III.25).

On a donc au final :

$$f_{vs} = \frac{R_2}{4RR_1C} \quad (\text{III.27})$$

La fréquence du signal triangulaire ne dépend que de la valeur des éléments passifs. La combinaison de la condition (III.27) avec les contraintes liées à la consommation d'énergie de l'oscillateur nous permet de dimensionner ces éléments. Les formes d'ondes des signaux carrés et triangulaires créés par l'oscillateur (cas idéal) sont présentées Figure III.25.

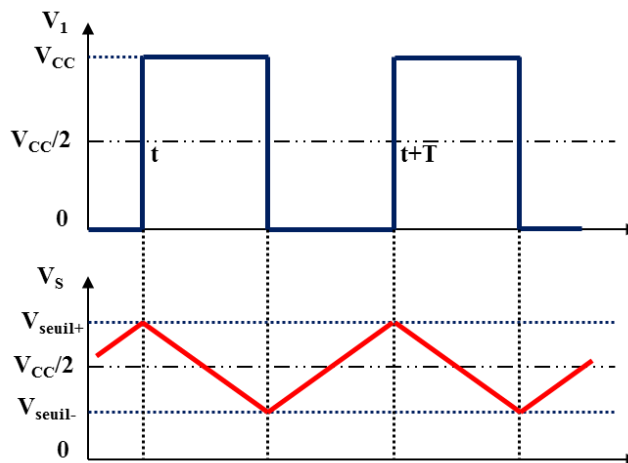


Figure III.25. Formes d'ondes des signaux créés par l'oscillateur

A partir de ces signaux, une structure de génération des commandes pour piloter le convertisseur avec la gestion du déphasage est proposée dans la suite en considérant la sortie du PI de la boucle d'asservissement comme étant la tension de contrôle.

### III.4.2. Génération et gestion des commandes du convertisseur

#### III.4.2.a. Gestion du déphasage des commandes

Le bloc gestion du déphasage des commandes est un bloc important. On doit pouvoir déphaser les signaux de commande du primaire par rapport au secondaire soit en avance de

phase soit en retard de phase. Le schéma dans la Figure III.26 exploite les signaux créés par l'oscillateur pour générer les déphasages voulus. Cette structure est conçue en se basant sur l'utilisation de 2 comparateurs rapides avec deux bascules D à leurs sorties qui jouent le rôle des diviseurs de fréquence afin de créer les commandes à rapport cyclique 0.5. Le signal triangulaire  $V_s$  à l'entrée positive du comparateur I est comparé avec la référence de tension à l'entrée négative  $V_{cc}/2$ , la fréquence du signal carré de sortie du comparateur est divisée en 2 pour créer la commande secondaire du pont redresseur. La commande primaire du pont d'onduleur est réalisée de façon analogue mais la référence de tension est variable autour de  $V_{cc}/2$ . On obtient alors un signal qui est déphasé par rapport au signal secondaire dont la valeur du déphasage dépend de la variation de la tension de contrôle autour de valeur  $V_{cc}/2$ .

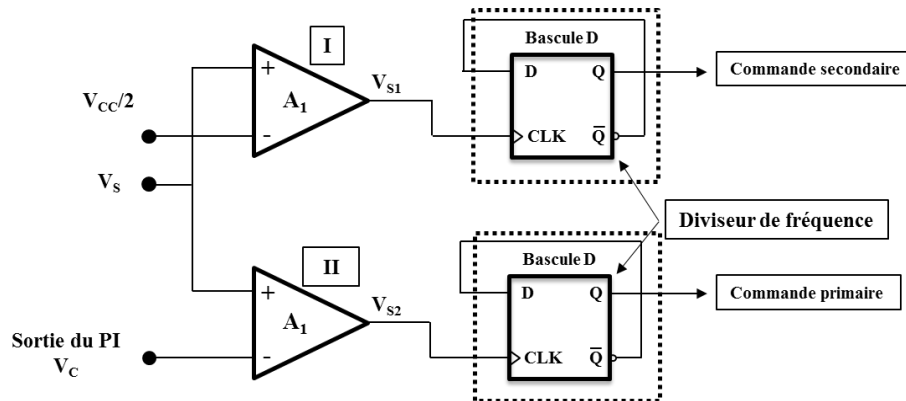


Figure III.26. Structure de gestion du déphasage des commandes

Le principe de fonctionnement et les formes d'ondes sont présentés Figure III.27.

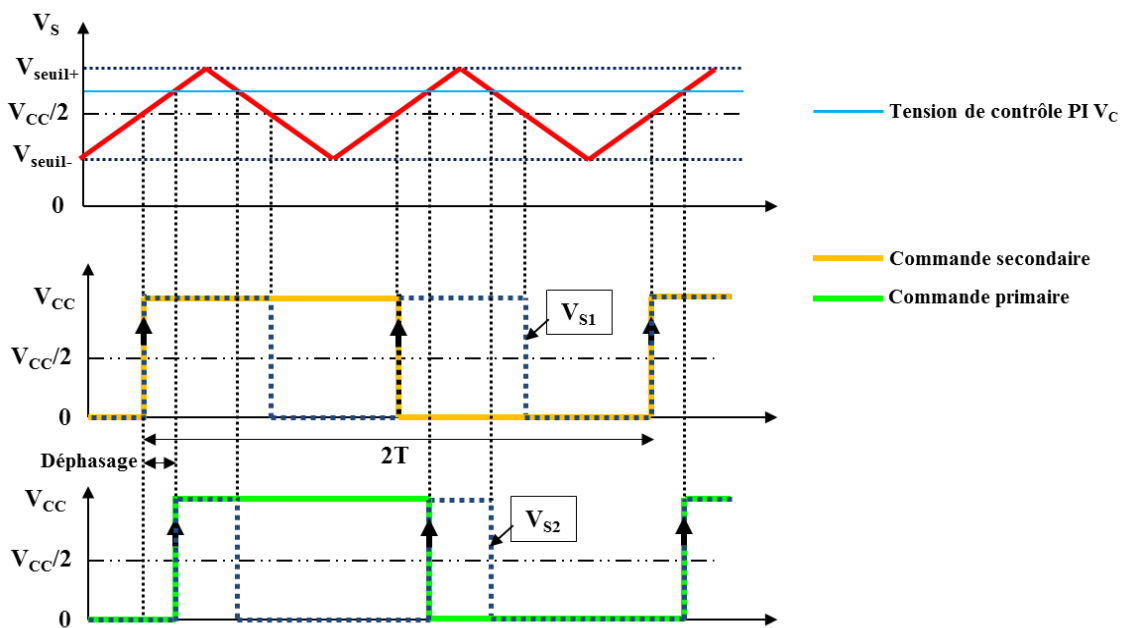


Figure III.27. Formes d'ondes des signaux de commande déphasés

Pour générer les signaux de commande primaire et secondaire à la fréquence  $f$ , il faut que l'entrée triangulaire oscille à la fréquence  $2f$ . L'équation (III.27) nous permet alors de dimensionner les éléments passifs de l'oscillateur de fréquence pour 2MHz ( $R=200k\Omega$ ,  $C=2.5pF$ ,  $R_1=25k\Omega$ ,  $R_2=100k\Omega$ ). La relation entre la tension de référence et de contrôle  $PI\_V_c$  et le déphasage  $\beta$  des commandes peut s'exprimer simplement par :

$$\beta = 4RC \cdot \left( \frac{V_c}{V_{CC}} - \frac{1}{2} \right) \quad (III.28)$$

La relation (III.28) montre que la méthode proposée permet de réaliser une régulation du déphasage fine et bidirectionnelle en fonction de valeur de  $V_c$  dans le cas idéal où les bascules fonctionnent correctement et les tensions sont idéales. En réalité, des erreurs peuvent se produire pendant les périodes du démarrage faisant que la sortie d'une bascule n'est pas synchronisée par rapport au signal monté du signal d'horloge CLK. Cela entraîne une perte de commande du système empêchant le convertisseur de fonctionner. Pour contourner ce problème, nous proposons d'ajouter un circuit de synchronisation simple. Dans ce cas-là, les commandes sont synchronisées avec le signal  $V_{synchrone}$  de même fréquence que la fréquence de découpage assurant un fonctionnement correct. Le schéma du système de gestion du déphasage des commandes avec le circuit de synchronisation est présenté Figure III.28.

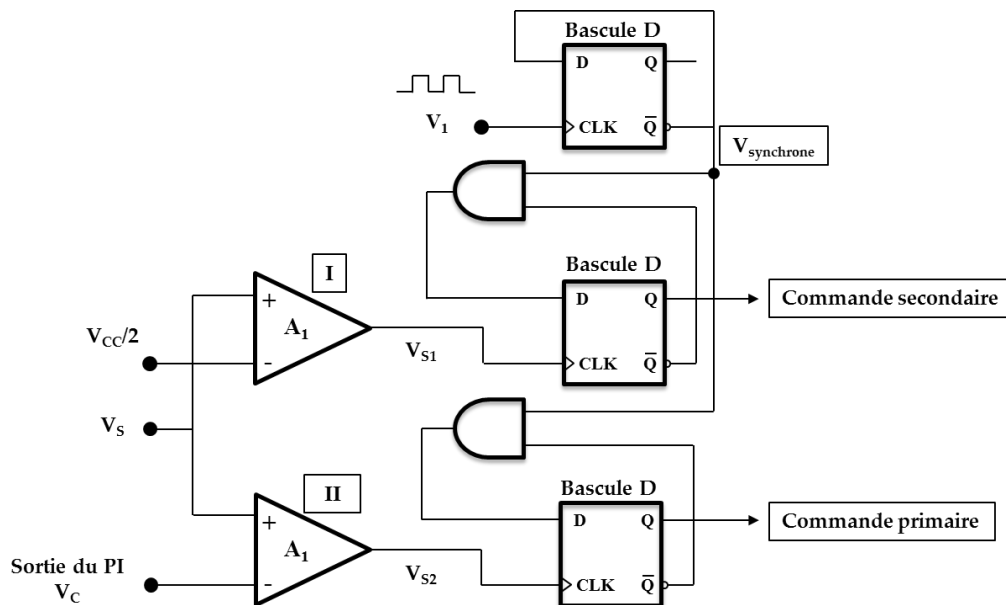


Figure III.28. Structure de gestion du déphasage des commandes synchronisées

Pour diminuer le temps de design, nous profitons des bibliothèques de circuits logiques (AND, inverseur, buffer...) qui sont fournies avec la version accessible du Design kit 4.10.

Nous choisissons les portes les plus « grosses » de la bibliothèque afin de réduire le plus possible les délais des signaux. Ainsi, les bascules D sont des cellules DFX6\_V5 de la bibliothèque CORELIB\_V5 et les portes AND sont des cellules AND2X8\_V5.

### III.4.2.b. Générateurs de commandes du MOSFET de mesure Pm

A partir des signaux de sortie de l'oscillateur à relaxation, nous proposons par la suite, une topologie de génération du signal de commande S<sub>m</sub> pour piloter le MOSFET de mesure P<sub>m</sub>. Comme dit précédemment, ce signal doit être de même fréquence f que celui de la commande appliquée au secondaire du convertisseur, en outre, le basculement à la montée du signal doit être retardé d'un temps t<sub>re</sub> et le basculement de descente avancé d'un temps t<sub>av</sub> (t<sub>re</sub>=t<sub>av</sub>=1/10f). - voir Figure III.29

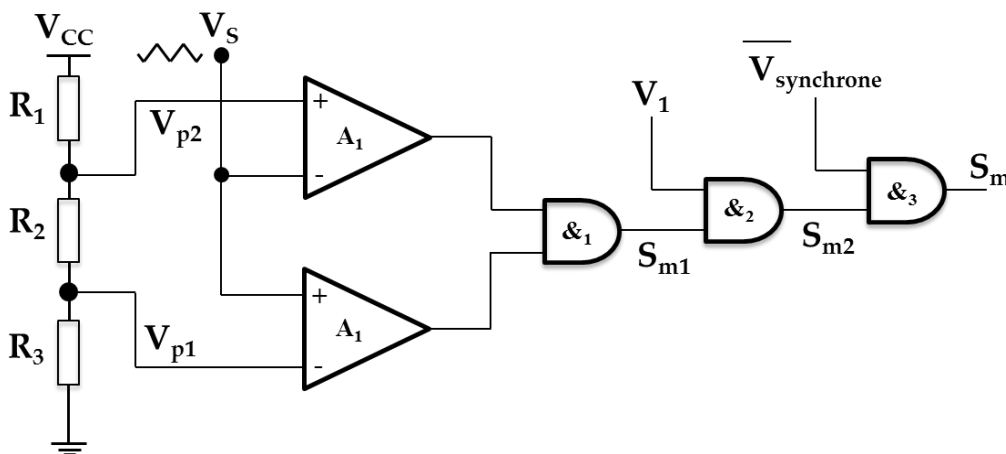


Figure III.29. Générateurs de commandes du MOSFET de mesure P<sub>m</sub>

Cette topologie est conçue en se basant sur 2 comparateurs rapides ainsi qu'un pont diviseur résistif produisant 2 niveaux de potentiels différents. L'entrée négative du comparateur du haut et l'entrée positive de celui du bas sont connectées à la source du signal triangulaire Vs généré par l'oscillateur à relaxation, les autres entrées sont polarisées respectivement par deux niveaux de tension du pont diviseur V<sub>p2</sub> et V<sub>p1</sub> limités dans le gramme (V<sub>seuil-</sub> ; V<sub>seuil+</sub>). Deux sorties des comparateurs entrent directement dans la première porte AND2X8\_V5 (&1) produisant S<sub>m1</sub>. L'association de la sortie de (&1) avec V<sub>1</sub> (la sortie du comparateur à hystérésis) via la porte (&2) permet de créer S<sub>m2</sub>. L'association de S<sub>m2</sub> avec la sortie de la bascule D1 (Figure III.28) via (&3) donne le signal au format proposé S<sub>m</sub>. Les formes de tous ces signaux sont présentées Figure III.30.

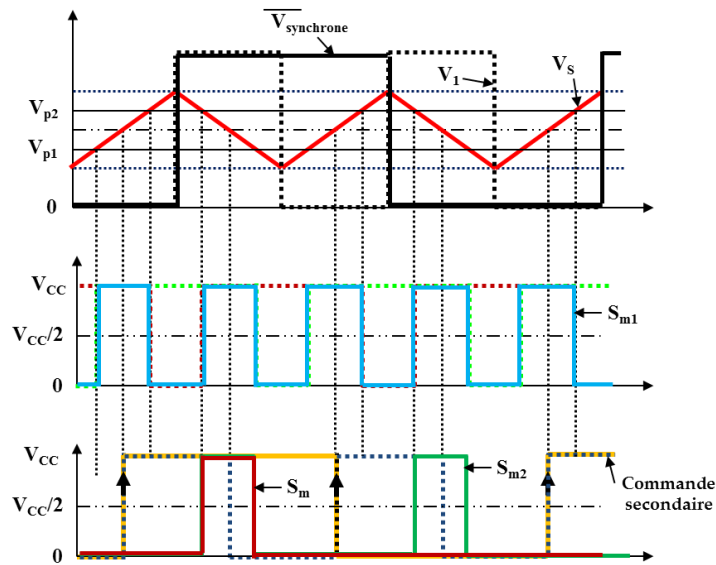


Figure III.30. Formes du signal de commande du MOSFET Pm

### III.4.2.c. Générateurs de commandes complémentaires

Les signaux de commande primaire et secondaire provenant du circuit de gestion du déphasage doivent être divisés en deux groupes de signaux complémentaires afin de commander les deux bras de l'onduleur. De plus, il faut éviter la conduction simultanée de tous les transistors pour minimiser les pertes par commutation. Pour cela, on doit créer deux signaux complémentaires non recouvrant par l'utilisation d'un circuit « générateur de commandes complémentaires » - voir la Figure III.31.

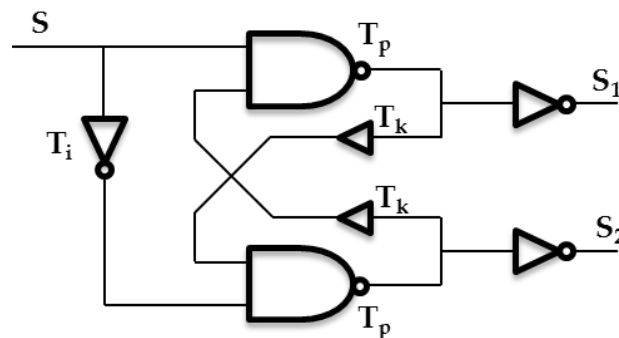


Figure III.31. Schéma de principe d'un générateur de signaux non recouvrant

Le signal provenant de la sortie du circuit de gestion du déphasage (S) est séparé en deux, l'un entrant directement dans la première porte NAND, l'autre passant par un inverseur  $T_i$  pour générer un signal complémentaire avant d'entrer à la deuxième porte NAND. Les buffers sur les autres entrées des portes NAND servent à introduire un retard.  $T_k$  et  $T_p$  symbolisent le temps de propagation dans les portes NAND et  $T_i$  celui de l'inverseur. On

obtient alors les formes d'ondes exactes incluant les temps de retard dans les éléments de ce circuit - voir Figure III.32.

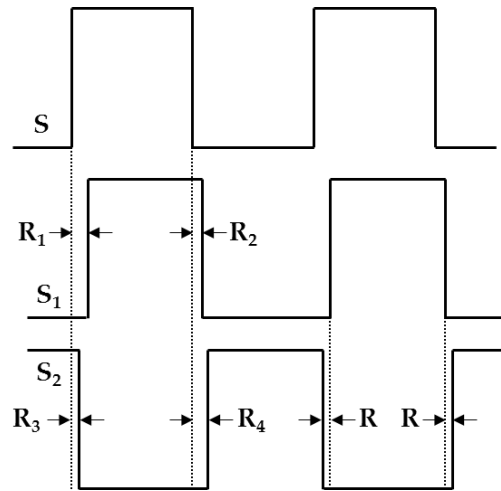


Figure III.32. Les impulsions du générateur de signaux de commande décalée où Ri sont les temps calculés ci-après.

Les retards sont calculés grâce à l'équation III.29 :

$$\left. \begin{aligned} R_1 &= T_i + T_p + T_k + T_p \\ R_2 &= T_p \\ R_3 &= T_i + T_p \\ R_4 &= T_p + T_k + T_p \end{aligned} \right\} \Rightarrow R = R_1 - R_3 = R_4 - R_2 = T_k + T_p \quad (\text{III.29})$$

Il existe donc plusieurs designs différents du même type du circuit logique, il est donc possible de choisir le design qui dispose de paramètres convenables pour notre circuit « générateur de commandes complémentaires ». Ainsi, les buffers de délais sont des cellules DLY11 de la bibliothèque CORELIB\_V5 dont le délai de propagation est de 1,1 ns pour une charge de 10 fF. On choisit donc des portes NAND2X12\_V5 dont les capacités d'entrées sont de 3 et 4 fF pour obtenir le délai le plus court possible. Le temps de retard de ces composants est choisi pour que l'on puisse obtenir un délai suffisant pour éviter le court-circuit entre les composants de puissance des deux bras en assurant un bon rendement de conversion de la puce. Par opposition, il faut éviter que le délai de commutation soit trop important pour éviter la mise en conduction de la diode body du MOS qui est de mauvaise qualité. La simulation montre qu'un délai entre les commandes de 1,5ns est acceptable pour éviter le court-circuit (le temps de commutation des MOSFETs est de 1,39ns ce qui est juste inférieur à 1,5ns). Ce retard est peu sensible à la température de fonctionnement comme cela a été vérifié.

Les deux commandes complémentaires vont attaquer, après la sortie de l'étage « générateur de commandes complémentaires », le circuit de gestion du découpage et du blocage des MOSFETs de puissance qui sera abordé dans la partie suivante. Pour que le temps de propagation soit le plus faible possible, ces commandes doivent être amplifiées par deux inverseurs. On choisit les portes suffisamment « grosses » de la bibliothèque (INVTX16\_V5) et apportant un délai de 2.3ns lorsque chargées par une capacité de 1.3pF selon les données d'AMS. Il est très important que l'introduction des différents étages à la suite du décalage ne vienne pas introduire des délais non identiques entre les signaux.

#### III.4.2.d. Gestion du découpage et blocage des transistors de puissance

Comme présenté dans la partie précédente, afin de mesurer la tension de sortie du convertisseur à travers le transformateur en utilisant le circuit échantillonneur-bloqueur, il est nécessaire de créer les périodes de blocage des transistors de puissance du pont d'onduleur afin d'isoler l'entrée du convertisseur de l'enroulement primaire du transformateur et ainsi éviter de faire circuler du courant dans la partie puissance. Pour faire cela, le signal de commande d'un bras d'onduleur doit être divisé en deux signaux indépendants en utilisant un circuit de gestion d'état réalisé à base des portes logiques, voir la Figure III.33. Nous avons déjà vu dans la partie précédente que chaque transistor dispose de son propre circuit de commande rapproché, il suffit donc d'opérer en amont de ces circuits pour bloquer tous les transistors de l'onduleur primaire.

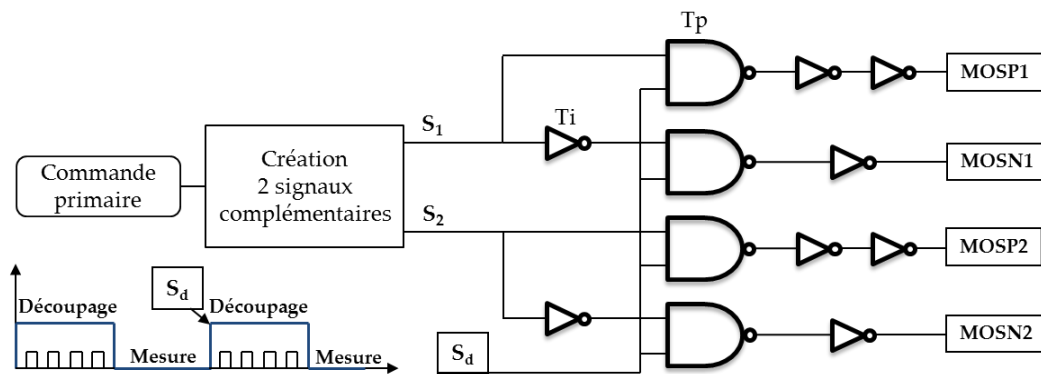


Figure III.33. Schéma du circuit de gestion du découpage et du blocage

L'un de deux signaux complémentaires provenant du circuit générateur est séparé en deux, l'un entrant directement dans la première porte NAND, l'autre passant par un inverseur  $T_i$  afin de générer un signal complémentaire avant d'entrer dans la deuxième porte NAND. La deuxième entrée de ces deux portes NAND est connectée à une source de signal  $S_d$  qui,

provenant de l'extérieur de la puce, fixe la durée des périodes de découpage ainsi que de mesure ou de blocage. Les buffers à la sortie des portes NAND servent non seulement à établir les états de blocage appropriés pour les MOSFETs, mais encore à assurer les mêmes temps de propagation des signaux à travers ces portes ( $T_{propagation}=T_p+2T_i$ ). Ce circuit permet de bloquer les MOSFET P en polarisant la tension de grille à l'état haut et les MOSFETs N à l'état bas quand le signal Sd est à l'état 0 durant les périodes de mesure.

Les quatre commandes vont attaquer, après la sortie de l'étage « circuit de gestion du découpage et du blocage », les commandes rapprochées de chaque MOSFET de puissance de l'onduleur. Ces commandes doivent charger rapidement une impédance assez élevée du fait de la longueur des pistes transitant jusqu'aux commandes rapprochées des bras. Pour négliger l'influence du temps de propagation, on choisit les portes NAND2X12\_V5 et INVX16\_V5, suffisamment grosses dans la bibliothèque, qui introduisent un délai de 2.7ns pour charger une capacité de 1.3pF (NAND) et de 2.3ns pour charger par une capacité de 1.3pF (INV) selon les données d'AMS.

Les simulations temporelles du circuit total « générateur de commandes complémentaires » et « gestion du découpage-blocage des MOSFETs de puissance » en mode de découpage (Sd est à l'état haut) ont pour but d'estimer le temps de propagation de l'entrée du circuit « générateur de commandes complémentaires » jusqu'à l'entrée du circuit de commande rapproché. Ce temps de propagation dépend des capacités parasites ajoutées par les pistes de connexions entre ces circuits. Les valeurs de ces capacités parasites dépendent des distances et des matériaux entre les pistes de connexion. Donc on ne peut obtenir des valeurs précises de la capacité parasite et du temps de propagation qu'après la simulation post layout. Mais on estime dans un premier temps que la valeur de cette capacité est dans l'intervalle de 1pF à 10pF pour estimer le temps de propagation de la commande entre les deux circuits. Le schéma équivalent du circuit est présenté dans la Figure III.34.

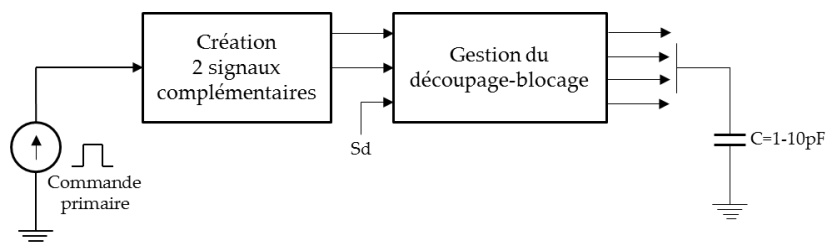


Figure III.34. Schéma principe pour l'estimation du temps de propagation entre le générateur de commandes et le circuit de commande rapproché



On injecte un signal de commande dans le générateur de commandes et on rajoute des capacités de charge en sortie afin d'évaluer l'influence de l'impédance de sortie sur les commandes. La simulation est effectuée deux fois pour des valeurs de la capacité parasite de 1pF et 10pF afin d'estimer le temps de propagation maximal et minimal possible dans le circuit.

Pour des capacités de sortie de 1pF, les signaux de sortie ont un délai de 1.3ns par rapport à S<sub>1</sub> et S<sub>2</sub> et le temps mort du signal entre la sortie de l'étage de gestion du découpage-blocage et l'entrée de la commande rapprochée du MOSFET est de 1.3 ns. Cette valeur est satisfaite et reste sans influence sur le fonctionnement global de la puce – voir Figure III.35.

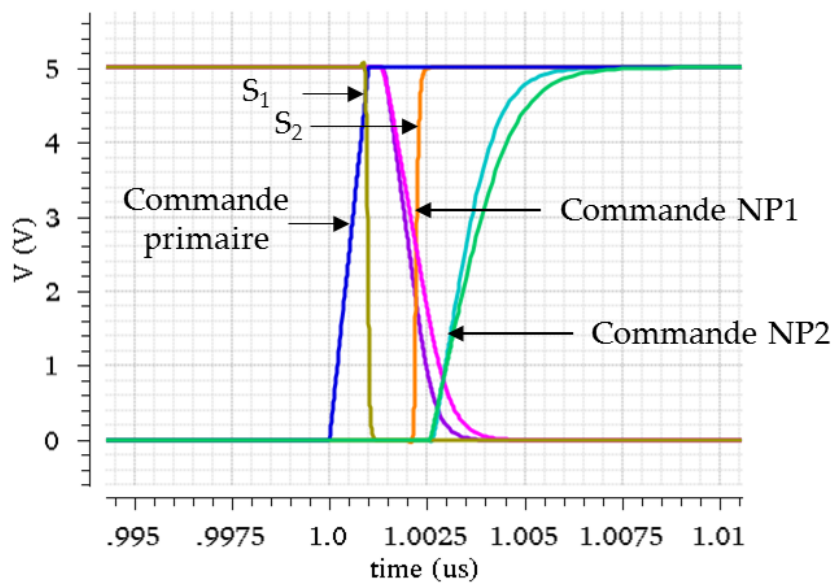


Figure III.35. Temps de propagation pour une capacité de sortie de 1pF

Pour des capacités de sortie de 10pF, le retard à la commutation des signaux de sortie est de 8ns – voir Figure III.36. De plus, cette valeur des capacités parasites produit des temps de montée et de descente importants conduisant donc à des retards indésirables de commande des transistors de puissance via le circuit de commande rapprochée. Cela peut provoquer des courts circuits dans les bras de commutation. Nous pourrions donc vérifier, après extraction des éléments parasites du layout, en considérant la commutation du circuit d'onduleur avec le circuit de commande rapprochée, que cette impédance n'influe pas sur le fonctionnement du circuit total. Dans le cas où cette impédance n'est pas négligeable, l'introduction des buffers d'amplifications à la sortie de l'étage « circuit de gestion du découpage et du blocage » devient nécessaire afin d'éviter son influence.

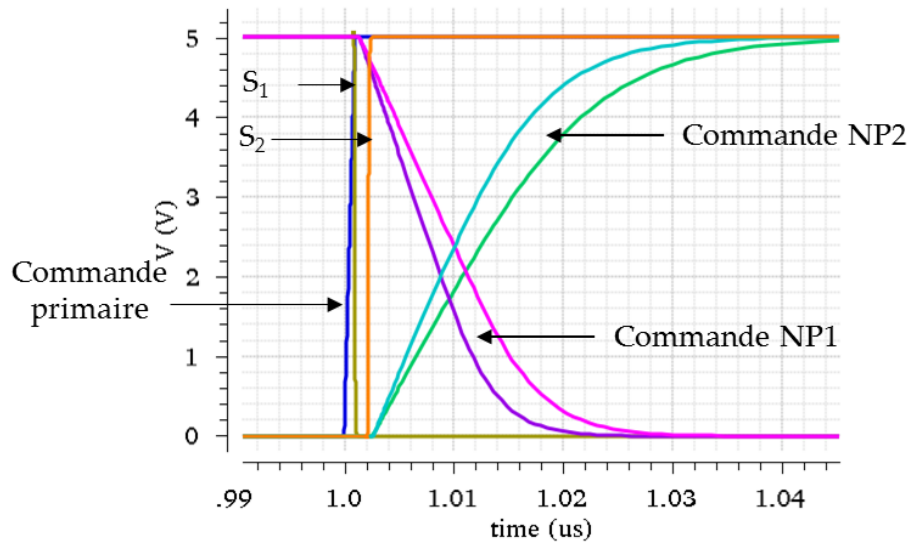


Figure III.36. Temps de propagation pour une capacité de sortie de 10pF

Par la simulation, la consommation totale de ce circuit est de 400 $\mu$ W. c'est une donnée importante. En effet, cette commande sera intégrée dans chaque onduleur, minimiser sa consommation est une priorité. Sachant que le convertisseur DAB est dimensionné pour faire transiter entre 1 et 8 à 10W, cela représente de 0,04% à 0,004% de pertes ce qui est totalement négligeable.

#### III.4.2.e. Validation sur l'onduleur en pont complet

Les circuits de commande rapprochés de l'onduleur ayant été dimensionnés, il reste à valider le fonctionnement des commandes éloignées avec l'onduleur en pont complet. La Figure III.37a montre une commutation des deux bras de l'onduleur en pont complet piloté par le circuit de génération et de gestion des commandes pour le point de fonctionnement nominal. Le Nmos du deuxième bras N<sub>2</sub> conduisant pendant l'alternance précédente s'ouvre en premier et le Pmos P<sub>2</sub> du même bras est ensuite fermé. Le Pmos P<sub>1</sub> du premier bras est alors ouvert et le Nmos N<sub>1</sub> fermé avec un décalage introduit par le circuit de décalage des commandes du même bras de 2ns. Nous avons également obtenu les formes d'ondes de commutation du courant d'entrée ainsi que la tension du point milieu d'un bras (P<sub>2</sub>, N<sub>2</sub>) (Figure III.37b). Cette commutation montre que la diode passe en conduction pendant une durée environ égale à 2ns et présente un courant de recouvrement assez important (environ 2A). Toutefois cela génère moins de pertes que le courant de court-circuit de, environ, 10 A qui apparaîtrait s'il n'y avait pas ce décalage. Le temps mort entre les commutations est donc correct et il n'est pas nécessaire de le réduire.

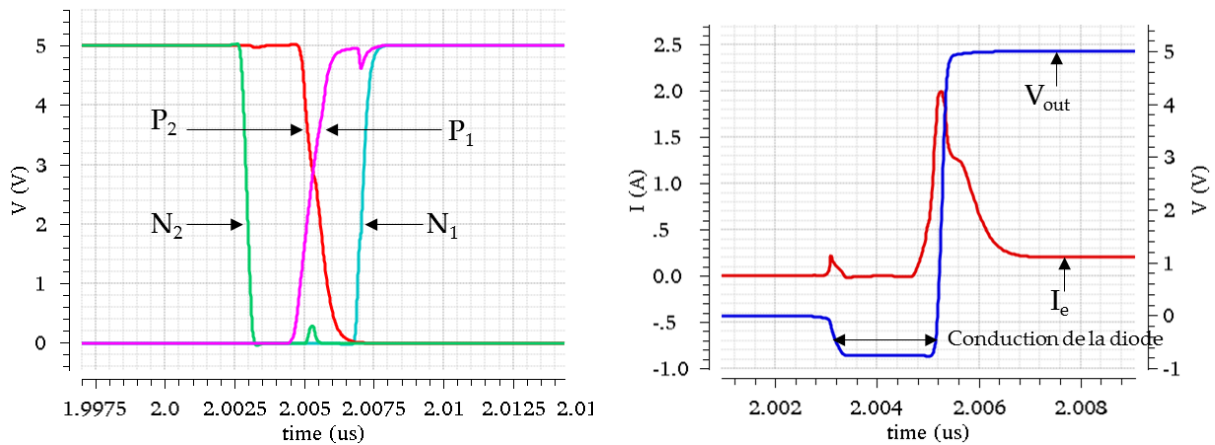


Figure III.37. Commandes des MOSFETs d'onduleur avec courant de court-circuit d'un bras.

### III.4.3. Conception des amplificateurs opérationnels

Les amplificateurs opérationnels (Aops) sont des éléments indispensables pour la construction des circuits de génération et de gestion des commandes du convertisseur présentés ci-dessus. Comme les Aops disponibles dans la bibliothèque analogique AMS conçu basant sur le niveau de tension 3.3V, ne correspondent pas aux spécificités exigées par notre application, il a été décidé de développer sur mesure toute l'électronique nécessaire à partir des composants de base disponibles dans la filière technologique (transistors, capacités, résistances).

Dans notre cadre, les Aops sont alimentés directement à partir de la tension d'entrée de l'onduleur, donc avec une tension variable. Sa valeur maximale est limitée par la technologie à 5V. Il faut donc choisir la bonne structure des comparateurs afin d'assurer un bon fonctionnement pour une alimentation pouvant aller de 5V jusqu'à des niveaux plus petits : 2V au minimum si l'on souhaite exploiter correctement ce circuit. Une autre contrainte est liée à la faible consommation d'énergie recherchée. Afin de bénéficier d'un bon rendement du convertisseur en général, la consommation statique d'un Aop ne devrait pas dépasser quelques centaines  $\mu A$ . La combinaison des contraintes de conception liées au gain du circuit ouvert, la bande passante, la vitesse de balayage ainsi que les conditions de stabilité, permettent de fixer la valeur du courant des transistors opérants en régime de saturation.

La partie suivante présente le travail de conception d'un amplificateur opérationnel à 2 étages en technologie AMS CMOS  $0.35\mu m$  5V utilisant un buffer de courant pour la compensation fréquentielle.

### III.4.3.a. Amplificateur opérationnel à deux étages utilisant un buffer de courant

L'amplificateur opérationnel à deux étages représente une topologie simple et robuste qui offre de bonnes performances pour la plupart de ses paramètres électriques tels que le gain en boucle ouverte, la linéarité, le CMRR (la réjection des composantes de mode commun), etc ... Afin d'éviter l'instabilité de l'Aop liée au fonctionnement en boucle fermée, une compensation en fréquence est indispensable dans la conception du circuit [Gra01]. La technique de compensation la plus simple est de connecter un condensateur à travers l'étage de gain élevé. Il en résulte les phénomènes de séparation des pôles qui améliorent la stabilité de la boucle fermée de manière significative. Toutefois, en raison de la trajectoire à anticipation à travers le condensateur Miller [Pot05], un zéro au demi-plan droit est également créé. En théorie, un tel zéro peut être annulé si le condensateur de compensation est connecté en combinaison avec une résistance d'annulation [Hur04], ou un buffer de tension [Pal01] ou encore un buffer de courant à grille commune [Mah05]. Une étude comparative de ces trois méthodes de compensation en simulation est réalisée dans [Pal97]. Les résultats montrent que la compensation avec le buffer de courant réduit le gain, mais produit le meilleur compromis gain-bande passante. La conception de l'amplificateur de cette façon réduit la complexité du circuit, la taille du condensateur de compensation et à la fois réduit la dissipation de puissance, par comparaison avec l'approche de la résistance d'annulation. Le schéma simplifié de cet amplificateur est présenté dans la Figure III.38.

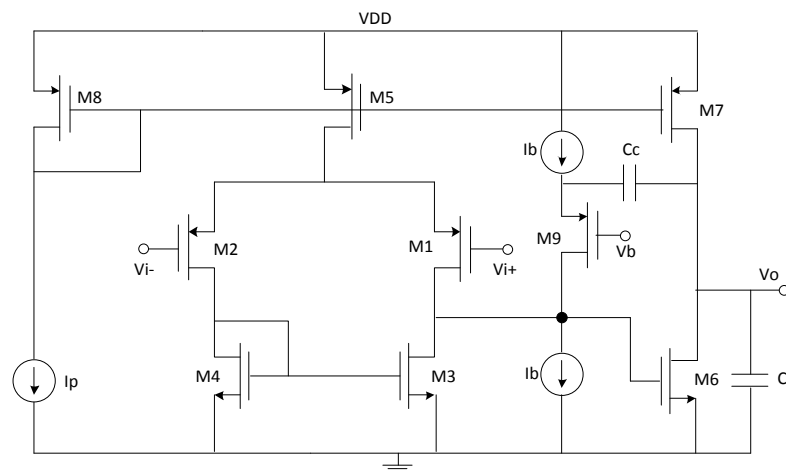


Figure III.38. Schéma de l'amplificateur à compensation par buffer de courant

Notons que les transistors des paires (M5, M8), (M1, M2), (M3, M4) sur la Figure III.38 ont les mêmes paramètres géométriques (W, L). Les transistors M1, M2 et M3, M4 sont également jumelés. Dans le schéma étudié, les transistors M5 et M7 présentent une source de courant

(par miroir de courant) à la condition que leurs  $V_{DS} \geq V_{eff}$ . Un autre miroir de courant est formé par les transistors M3 et M4 identiques, car le courant  $I_{DSat\_M3}$  est projeté dans le transistor M4. Les transistors M6 et M7 constituent un amplificateur de tension en configuration « source commune ». L'étage de compensation est composé de deux sources de courant, du transistor M9 et du condensateur  $C_c$ . Une explication plus détaillée du fonctionnement de ces structures électroniques se trouve dans de nombreux cours d'électronique analogique [Gra01]. Afin de dimensionner cet amplificateur, il nous faut tout d'abord considérer les équations représentant le comportement du MOSFET en forte inversion. Pour simplifier les analyses, les réductions de la mobilité due au champ normal et à la vitesse de saturation des MOSFETs sont négligées. A partir de (III.3), nous pouvons déduire les relations suivantes :

$$I_D = \frac{\mu_{np} \cdot C_{OX}}{2} \left( \frac{W}{L} \right) V_{eff}^2 \quad (III.30)$$

$$g_m = \sqrt{2 \cdot \mu_{np} \cdot C_{OX} \left( \frac{W}{L} \right) \cdot I_D} \quad (III.31)$$

$$g_m = \frac{2 \cdot I_D}{V_{eff}} \quad (III.32)$$

Où  $V_{eff} = V_{GS} - V_{thn}$  pour les NMOS et  $V_{eff} = V_{SG} - V_{thp}$  pour PMOS, sont utilisées tout au long de la conception. Le régime de forte inversion nécessite généralement des valeurs de  $V_{eff}$  supérieures à environ 200-250 mV pour un MOSFET fonctionnant à température ambiante. Le modèle petit signal de l'amplificateur est dérivé afin d'étudier son comportement en divers régimes de fonctionnement (boucle ouverte, boucle fermée). Cette analyse nous permet d'identifier les paramètres des éléments de l'amplificateur répondant à notre cahier des charges.

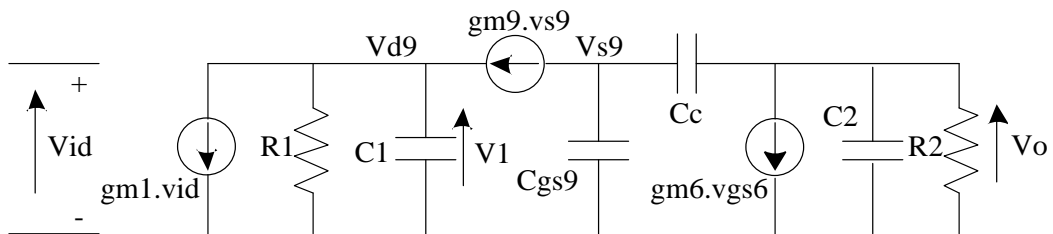


Figure III.39. Modèle petits signaux de l'amplificateur à buffer de courant

La réponse fréquentielle de l'amplificateur opérationnel avec la technique de compensation utilisant le buffer de courant comme le montre Figure III.39 est donné par :

$$A(s) = \frac{\omega u}{s} \frac{1 + s \cdot \frac{C_c + C_{gs9}}{g_{m9}}}{s^2 \left( \frac{C_2 \cdot C_{gs6}}{C_c \cdot g_{m6}} \cdot \frac{C_c + C_{gs9}}{g_{m9}} \right) + s \left( \frac{C_2 \cdot C_{gs6}}{C_c \cdot g_{m6}} \cdot \frac{C_{gs6}}{g_{m6}} \right) + 1} \quad (\text{III.33})$$

Le gain DC de l'amplificateur est donné par :

$$A_0 = g_{m1} \cdot g_{m6} \cdot R_1 \cdot R_2 \quad (\text{III.34})$$

En utilisant le calcul approximatif du pôle dominant, la fréquence concernant le pôle dominant de l'ampli est :

$$\omega_{p1} \approx \frac{1}{g_{m6} \cdot R_1 \cdot R_2 \cdot C_c} \quad (\text{III.35})$$

La fréquence à gain unité (ou la bande passante) est calculée :

$$\omega u = A_0 \cdot \omega_{p1} = \frac{g_{m1}}{C_c} \quad (\text{III.36})$$

A partir de la fonction fréquentielle A(s), on suppose que les paramètres du circuit satisfont la condition :

$$\frac{g_{m9}}{C_c + C_{gs9}} = \frac{g_{m6}}{C_{gs6}} \quad (\text{III.37})$$

Les pôles non dominants sont les solutions de :

$$s^2 \left( \frac{C_2 \cdot C_{gs6}}{C_c \cdot g_{m6}} \cdot \frac{C_c + C_{gs9}}{g_{m9}} \right) + s \left( \frac{C_2 \cdot C_{gs6}}{C_c \cdot g_{m6}} \cdot \frac{C_{gs6}}{g_{m6}} \right) + 1 = 0 \quad (\text{III.38})$$

(III.38) nous donne 2 solutions réelles négatives :

$$p_2 = -\frac{g_{m6} \cdot C_c}{C_{gs6} \cdot C_2} \quad (\text{III.39})$$

$$p_3 = -\frac{g_{m9}}{C_{gs9} + C_c} = -\frac{g_{m6}}{C_{gs6}} \quad (\text{III.40})$$

On peut observer que le pôle p<sub>3</sub> annule le zéro de la fonction de transfert :

$$z = -\frac{g_{m9}}{C_{gs9} + C_c} \quad (\text{III.41})$$

Donc, A(s) est simplifié à :

$$A(s) = \frac{\omega u}{s} \frac{1}{1 - \frac{s}{p_2}} \quad (\text{III.42})$$

Le marge de phase de l'amplificateur peut être déduite par :

$$\phi_m = \tan^{-1}\left(\frac{p_2}{\omega u}\right) = \tan^{-1}\left(\frac{gm_6.C_c}{C_{gs6}.\omega u.C_2}\right) \quad (III.43)$$

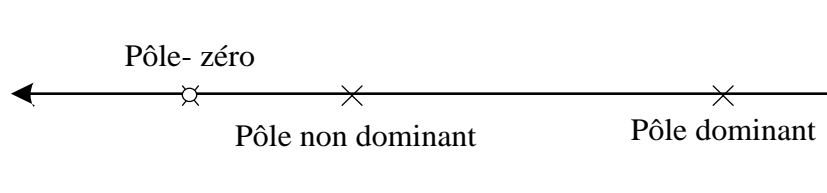


Figure III.40. Pôles et zéro de l'amplificateur opérationnel

Bien que le pôle  $p_3$  et le zéro soient conçus pour se compenser mutuellement, une annulation totale est difficile à réaliser dans la mise en œuvre analogique. Une annulation incomplète aboutirait à la formation d'un doublet pôle-zéro. Cependant, d'après (III.39)-(III.41), puisque  $C_c$  est généralement plus faible que  $C_2$ , le doublet pôle-zéro est supérieur à  $p_2$ . En conséquence, la stratégie proposée permet d'aboutir à un ampli-opérationnel qui est plus tolérant à l'imprécision de l'annulation. L'algorithme de conception est basé sur la condition à satisfaire (III.37) avec les contraintes proposées dans la suite en considérant les relations fondamentales présentées ci-dessous.

#### Equations fondamentales de l'amplificateur opérationnel

On définit les tensions de sortie équilibrées à température d'ambiante :

$$V_{HR}^{out+} = V_{DD} - V_{out\ max} = V_{eff7} \quad (III.44)$$

$$V_{HR}^{out-} = V_{out\ min} = V_{eff6} \quad (III.45)$$

Tensions d'entrée de mode commun sont :

$$V_{HR}^{CM-} = V_{CM\ min} = V_{eff3} + V_{thn} - V_{thp} \quad (III.46)$$

$$V_{HR}^{CM+} = V_{DD} - V_{CM\ max} = V_{eff5} + V_{eff1,2} + V_{thn} \quad (III.47)$$

La vitesse de balayage interne est liée à la capacité de compensation  $C_c$  :

$$SR = \frac{I_{D5}}{C_c} \quad (III.48)$$

La vitesse de balayage externe est liée à la capacité  $CL$  :

$$SR = \frac{I_{D7} - I_{D5}}{CL} \Rightarrow I_{D7} = SR.(C_c + CL) \quad (III.49)$$

A partir de (III.36) et (III.49) on peut déduire :

$$V_{eff1,2} = \frac{SR}{\omega u} \quad (III.50)$$

L'offset est causé par le déséquilibre du courant de sortie ID6 et ID7. Pour minimiser cet offset, la condition d'équilibre suivante doit être satisfaite :

$$\frac{\left(\frac{W}{L}\right)_{5,8}}{2 \cdot \left(\frac{W}{L}\right)_{3,4}} = \frac{\left(\frac{W}{L}\right)_7}{\left(\frac{W}{L}\right)_6} \quad (\text{III.51})$$

La densité spectrale du bruit thermique à l'entrée de l'amplificateur opérationnel à deux étages peut être définie par la relation suivante :

$$S_n(f) = \sqrt{4kT \left( \frac{4}{3 \cdot g_{m1,2}} \right) \left( 1 + \frac{SR}{\omega \cdot (V_{HR}^{CM+} + V_{thn})} \right)} \quad (\text{III.52})$$

Où k est la constante de Boltzmann ( $1.38 \cdot 10^{-23}$ J/K), T est la température (K)

La consommation de l'amplificateur pendant une unité de temps peut être calculée par :

$$P = (2 \cdot I_{D5} + I_{D7}) \cdot V_{DD} = SR \cdot (3 \cdot C_c + C_2) \cdot V_{DD} \quad (\text{III.53})$$

La capacité de compensation Cc est déterminée par le compromis de S<sub>n</sub>(f)-consommation de l'amplificateur.

#### *Spécifications de l'amplificateur et dimensionnement*

Les spécifications proposées pour l'amplificateur assurent qu'il peut fonctionner comme un intégrateur (A2) du circuit de génération et de gestion des commandes.

Le tableau de la Figure III.41 présente les spécifications avec les paramètres principaux de la technologie CMOS AMS 0.35 $\mu$ m 5V qui nous aident à dimensionner la structure.

Paramètre de processus			Spécifications de l'Ampli op	
			Tension d'alimentation <b>V<sub>DD</sub></b>	2-5V
			Capacité de charge <b>CL</b>	5pF
Paramètres	NMOS	PMOS	Gain DC <b>A0</b>	>70dB
$\mu$ [cm <sup>2</sup> /Vsec]	435	135	Bande de passante <b>f<sub>u</sub></b>	40MHz
V <sub>th</sub> [V]	0.7	0.97	Marge de phase <b><math>\Phi_m</math></b>	>70°
Tox [nm]	15	15	Vitesse de balayage <b>SR</b>	$\pm 40$ V/us
			Tension d'entrée en commun <b>V<sub>HR</sub><sup>CM</sup></b>	0 – 4V
			Tension de sortie balancée <b>V<sub>HR</sub><sup>out</sup></b>	0.1 – 4.9V

Figure III.41. Spécifications de l'amplificateur opérationnel avec les paramètres de processus

La Figure III.42 montre la structure complète de l'amplificateur opérationnel à deux étages avec le circuit polarisation (source de courant) robuste [Gras01]. L'association des données de la technologie et des spécifications indiquées Figure III.41 avec les relations (III.30)-(III.53) nous permet d'identifier les paramètres de conception de tous les éléments de l'amplificateur opérationnel. Ces paramètres de conception sont indiqués dans le tableau I et les résultats de



simulation sous Cadence de l'amplificateur opérationnel conçu sont présentés dans le tableau II de la Figure III.43.

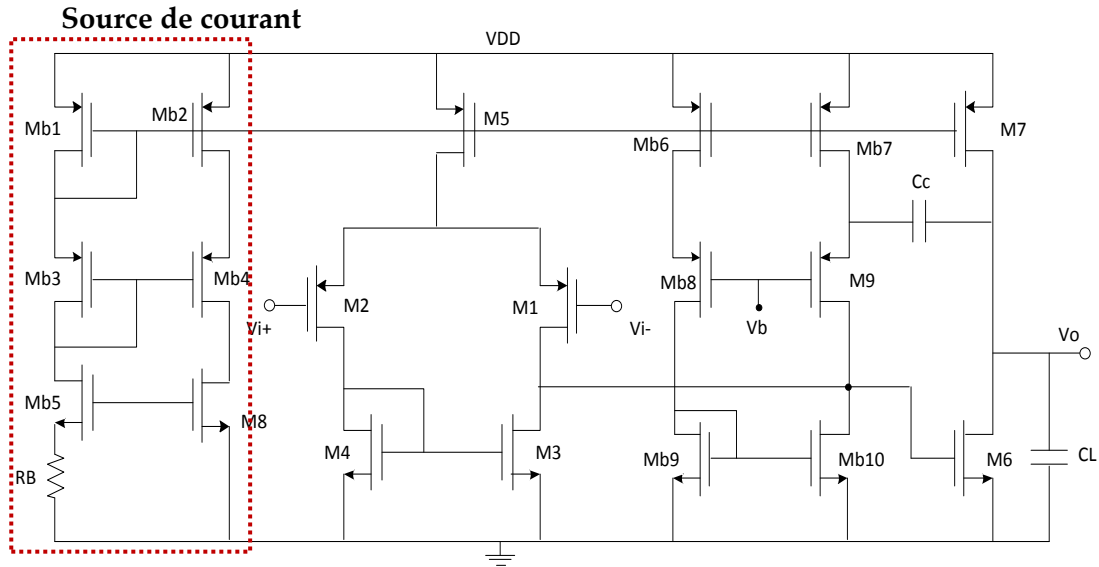


Figure III.42. Structure complète de l'amplificateur avec les circuits de polarisation

Tableau I		Tableau II	
Paramètres de conception		Résultats de simulation	
$(W/L)_{1,2}$	$(24.75\mu\text{m}/1\mu\text{m})$	$A_0$	72dB
$(W/L)_{3,4}$	$(19.5\mu\text{m}/1\mu\text{m})$	$f_u$	39Mhz
$(W/L)_{5,8}$	$(43\mu\text{m}/1\mu\text{m})$	$\Phi_m$	104°
$(W/L)_6$	$(236\mu\text{m}/0.55\mu\text{m})$	$SR+$	35V/ $\mu$ s
$(W/L)_7$	$(473.2\mu\text{m}/1\mu\text{m})$	$SR-$	45V/ $\mu$ s
$(W/L)_9$	$(30\mu\text{m}/1\mu\text{m})$	$V_{HR}^{CM+}$	4.1V
$(W/L)_{b1-b4}$	$(43\mu\text{m}/1\mu\text{m})$	$V_{HR}^{CM-}$	0V
$(W/L)_{b5}$	$(40\mu\text{m}/1\mu\text{m})$	$V_{HR}^{out+}$	0.1V
$(W/L)_{b6-b7}$	$(43\mu\text{m}/1\mu\text{m})$	$V_{HR}^{out-}$	0.1V
$(W/L)_{b8}$	$(10\mu\text{m}/1\mu\text{m})$	Tension d'entrée offset	2.5mV
$(W/L)_{b9-b10}$	$(20\mu\text{m}/1\mu\text{m})$	Bruit d'entrée à 1MHz	$8.92nV / \sqrt{Hz}$
$R_B$	3.7k $\Omega$	Consommation	2mW
$C_C$	0.5pF		

Figure III.43. Résultats de conception et de simulation sous Cadence.

La consommation de l'amplificateur conçu ci-dessus n'est pas négligeable. La raison vient de notre choix de la valeur de capacité de sortie ( $CL=5\text{pF}$ ) pour le dimensionnement qui conduit à un courant de sortie important afin d'assurer la vitesse de balayage SR souhaitée. En

réalité, cette capacité est, en partie, liée à celle des pistes internes de la puce, qui est plus faible et dont la valeur précise peut être identifiée par l'extraction des parasites du layout. Dans la première version de la puce, pour simplifier le dimensionnement, nous utilisons cette valeur du condensateur comme un élément standard.

Cet amplificateur peut être utilisé afin de réaliser le suiveur de tension nécessaire au circuit de mesure de tension DC grâce à son gain DC élevé ( $\approx 4000$ ). De plus, il peut également fonctionner comme un comparateur (A1) mais n'est pas vraiment viable au niveau du gain à fréquence élevée. Cela sera détaillé dans la partie suivante.

### III.4.3.b. Comparateur rapide

L'amplificateur opérationnel utilisant la compensation fréquentielle conçu ci-dessus peut être exploité en mode comparateur comme un amplificateur non-linéaire en circuit ouvert. Pourtant, les contraintes liées aux conditions de stabilité fréquentielle conduisent à des difficultés de conception d'un amplificateur opérationnel rapide, à un gain important, fonctionnant à fréquence élevée. Les comparateurs utilisés dans les structures de génération et de gestion des commandes doivent avoir un gain DC ainsi que une bande passante élevés pour pouvoir fonctionner à quelques MHz. La partie suivante présente sur le dimensionnement d'une structure comparateur simple qui peut satisfaire cette demande. – voir Figure III.44.

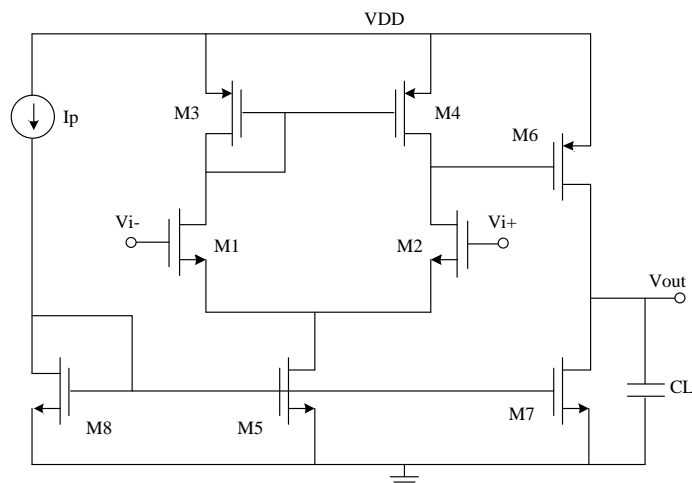


Figure III.44. Structure du comparateur

Le cœur du comparateur est conçu sur la base d'un amplificateur différentiel à source de courant de type NMOS qui permet d'avoir un gramme de tension d'entrée de mode commun importante. Une autre différence avec l'amplificateur à buffer de courant est que la structure

du comparateur n'a pas besoin d'un étage de compensation. Dans la conception suivante, une variation 1mV de tension d'entrée doit être détectée correctement en utilisant le comparateur de la Figure III.44. La tension d'alimentation maximale est de 5V. Autrement dit, la sortie  $V_{DIFF\_out}$  balance de 0V à 5V lorsque le signal d'entrée oscille de 0V à 5 mV. Le gain de comparaison doit être d'au moins 1.000 (= 5V/5mV). Les spécifications suivantes seront utilisées dans la conception du cœur du comparateur en technologie CMOS AMS 0.35 $\mu$ m 5V.

Paramètres	V <sub>DD</sub>	Gain DC A <sub>0</sub>	SR	V <sub>HR</sub> <sup>CM</sup>	V <sub>HR</sub> <sup>out</sup>
	2-5V	>1000	200V/ $\mu$ s	1- 5V	0.1- 4.9V

Figure III.45. Spécifications de conception du comparateur

La structure complète du comparateur, avec le circuit de polarisation, est présentée Figure III.46, deux étages push-pull sont ajoutés derrière la structure précédente afin de minimiser le temps réaction des commandes de sortie. Les paramètres de conception sont indiqués dans le tableau III de la Figure III.47.

La Figure III.48 présente les résultats de simulation des caractéristiques liées au gain DC du cœur du comparateur ainsi que la réponse transitoire à 1MHz. La vitesse de balayage de  $V_{out1}$  (SR) peut être estimée à environ 235V/ $\mu$ s. Ces résultats montrent que le comparateur est beaucoup plus rapide par rapport à l'amplificateur opérationnel fonctionnant en régime non-linéaire.

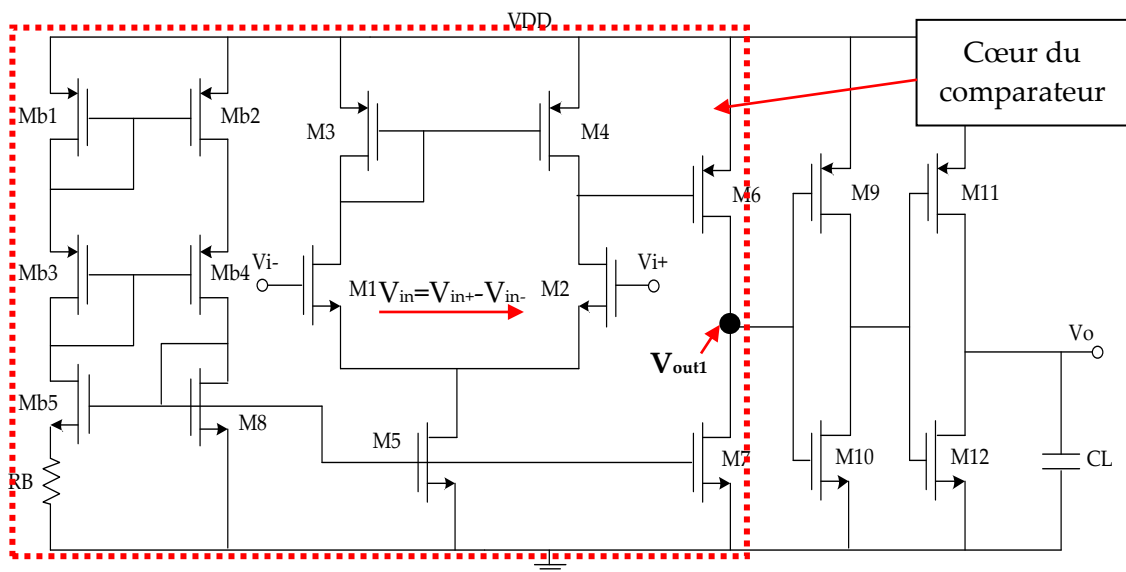


Figure III.46. Structure complète du comparateur

Tableau III			
(W/L) <sub>1,2</sub>	(12.2 $\mu$ m/1 $\mu$ m)	(W/L) <sub>10</sub>	(43.2 $\mu$ m/1 $\mu$ m)
(W/L) <sub>3,4</sub>	(17.4 $\mu$ m/1 $\mu$ m)	(W/L) <sub>11</sub>	(417.6 $\mu$ m/1 $\mu$ m)
(W/L) <sub>5,8</sub>	(10.8 $\mu$ m/1 $\mu$ m)	(W/L) <sub>12</sub>	(129.6 $\mu$ m/1 $\mu$ m)
(W/L) <sub>6</sub>	(69.6 $\mu$ m/1 $\mu$ m)	(W/L) <sub>b1-b4</sub>	(160 $\mu$ m/1 $\mu$ m)
(W/L) <sub>7</sub>	(21.6 $\mu$ m/1 $\mu$ m)	(W/L) <sub>b5</sub>	(120 $\mu$ m/1 $\mu$ m)
(W/L) <sub>9</sub>	(139.2 $\mu$ m/1 $\mu$ m)	R <sub>B</sub>	3.2k $\Omega$

Figure III.47. Paramètres de conception du comparateur

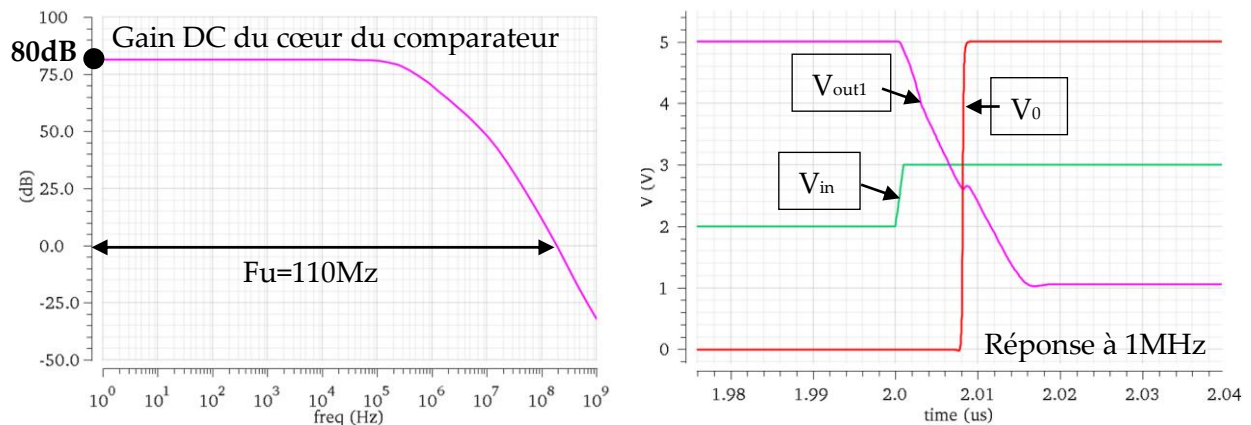


Figure III.48. Simulation des caractéristiques du comparateur

La consommation du comparateur, de 0.5mW, n'est pas négligeable. Donc, l'utilisation de plusieurs de ces éléments dans la mesure et le conditionnement des signaux tout comme dans la génération de l'horloge et du triangle apportera une consommation supplémentaire que l'on peut estimer à quelques mW (entre 2 et 5mW).

### III.5. Structure de mesure du courant bidirectionnel

Comme ce qu'on a abordé dans le chapitre II, la mesure du courant DC bidirectionnel d'entrée du convertisseur peut être réalisée en détectant la tension différentielle aux bornes de la résistance de shunt. Une structure de mesure à base des amplificateurs que nous venons de concevoir est proposée dans la suite. Voir la Figure III.49.

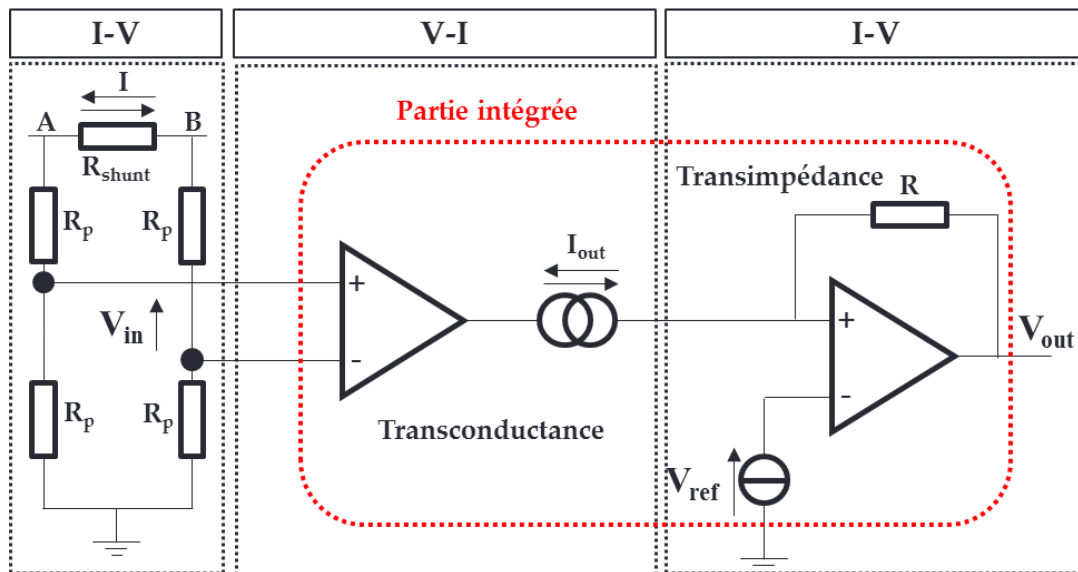


Figure III.49. Structure de mesure du courant

La structure de mesure du courant dans la Figure III.49 est composée de trois étages de conversion en série. La sortie  $V_{out}$  donne l'image du courant bidirectionnel circulé entre les deux points de mesure A, B.

#### *Le premier étage*

Le premier étage de conversion comporte deux ponts diviseurs résistifs (rapport de division 2) afin d'adapter les potentiels de mesure A, B aux niveaux de tension d'entrée acceptés par l'étage d'amplificateur. Cet étage permet de convertir le signal de type courant I en un signal de tension  $V_{in}$  dont la valeur différentielle peut être exprimée par la relation suivante :

$$V_{in} = \frac{V_A - V_B}{2} = \pm \frac{I \cdot R_{shunt}}{2} \quad (\text{III.54})$$

La valeur de la résistance de shunt est fixée à  $5\text{m}\Omega$  pour que la consommation d'énergie en régime de fonctionnement nominal ( $I = \pm 2\text{A}$ ) soit négligeable devant la puissance transférée par le convertisseur ( $P_{R_{shunt}} \approx 20\text{mW}$ ). Les résistances des deux ponts diviseurs doivent être suffisamment grosses pour que leur consommation soit beaucoup plus faible par rapport à celle du shunt de mesure, donc,  $R_p = 100\text{k}\Omega$  tout en limitant leur taille dans la puce. Ces choix conduisent une variation linéaire de  $V_{in}$  dans la gamme de  $-5\text{mV}$  à  $5\text{mV}$  pour un courant de puissance de  $\pm 2\text{A}$ .

#### *Le deuxième étage*

Le deuxième étage constitue une structure de conversion d'un signal de tension différentielle en courant, autrement dit, un amplificateur à transconductance. Le schéma d'une topologie de ce type d'amplificateur largement utilisée est représenté Figure III.50. Cette structure est

constituée d'une paire différentielle (M1 et M2) et de trois miroirs de courant. La transconductance totale de l'amplificateur  $G_m$  est la même que celle de M1 et M2 (si  $M_3=M_{31}=M_{41}=M_4$ ,  $M_5=M_{51}$  dont « = » signifie que les MOSFETs ont les mêmes paramètres géométriques). En fonction de la valeur de la transconductance requise, le niveau du courant de sortie peut être extrêmement faible (de l'ordre de quelques microampères par volt). Cela conduit à des ratios de l'ordre de 0,0001 ou moins. Les relations mathématiques présentées dans la suite avec le niveau du courant désiré permettent d'identifier tous les paramètres de la structure.

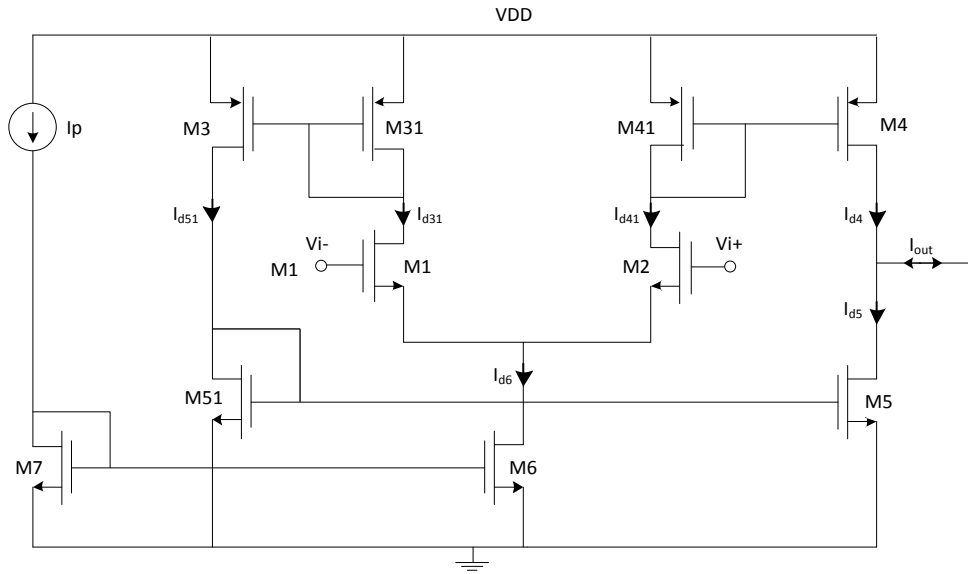


Figure III.50. Structure de transconductance

En considérant que (M1, M2), (M31, M41) ont les mêmes paramètres, on peut déduire la relation en petits signaux :

$$-i_{d31} = i_{d41} = \frac{gm_{M1}}{2} \cdot (v_{i+} - v_{i-}) = i_d \quad (\text{III.55})$$

Supposons que :  $(W/L)_4 = K \cdot (W/L_{41})$  ;  $(W/L)_3 = K \cdot (W/L_{31})$  et  $(W/L)_5 = (W/L_{51})$ , on a :

$$i_{d4} = -i_{d5} = K \cdot i_{d41} = -K i_{d31} \quad (\text{III.56})$$

Le courant de sortie de l'amplificateur :

$$i_{out} = i_{d4} - i_{d5} = 2 \cdot K \cdot i_d \quad (\text{III.57})$$

La transconductance de l'amplificateur est déduite par :

$$G_m = \frac{i_{out}}{v_{i+} - v_{i-}} = K \cdot gm_{M1} \quad (\text{III.58})$$

Il faut s'assurer que l'amplificateur fonctionne dans la zone linéaire lorsque la tension d'entrée différentielle varie de -5mV à +5mV. Dans notre cas, l'amplificateur est conçu pour avoir un niveau de courant de sortie de l'ordre de  $\pm 2\mu\text{A}$  correspondant à  $V_{in}=\pm 5\text{mV}$ . Le circuit de polarisation est, comme celui utilisé durant la conception du comparateur, présenté ci-dessus. Les paramètres géométriques sont présentés dans le tableau IV –Figure III.51.

Tableau IV			
(W/L) <sub>1,2</sub>	(10 $\mu\text{m}/2\mu\text{m}$ )	(W/L) <sub>6,7</sub>	(40 $\mu\text{m}/2\mu\text{m}$ )
(W/L) <sub>31,41</sub>	(32 $\mu\text{m}/2\mu\text{m}$ )	(W/L) <sub>b1-b4</sub>	(160 $\mu\text{m}/2\mu\text{m}$ )
(W/L) <sub>3,4</sub>	(160 $\mu\text{m}/2\mu\text{m}$ )	(W/L) <sub>b5</sub>	(160 $\mu\text{m}/2\mu\text{m}$ )
(W/L) <sub>51,5</sub>	(40 $\mu\text{m}/2\mu\text{m}$ )	R <sub>B</sub>	3.9k $\Omega$

Figure III.51. Paramètres de conception de l'amplificateur de transconductance

### *Le troisième étage*

Le troisième étage est constitué d'un amplificateur à transimpédance afin de convertir le courant en une tension amplifiée. La structure de l'amplificateur utilisant la compensation à buffer de courant (A2) peut être utilisée pour réaliser cet étage. Son entrée positive est connectée à la source de courant de sortie du deuxième étage lorsque son entrée négative est polarisée par une source de tension constante  $V_{ref}$ . La contre réaction négative de la sortie est effectuée via la résistance R. Le signal de sortie est alors mesuré comme une tension dont la valeur est exprimée par :

$$V_{out} = V_{ref} \pm R.I_{out} \quad (\text{III.59})$$

Où le signe «  $\pm$  » dépend du sens de circulation du courant  $I_{out}$ .

On choisit  $R=100\text{k}\Omega$  pour que la gamme de variation de  $V_{out}$  soit  $V_{ref} \pm 0.2\text{V}$ .

La Figure III.52 présente le résultat de simulation en appliquant une source d'impulsion carrée  $\pm 5\text{mV}$  de fréquence 100kHz à l'entrée du circuit de mesure représentant un courant bidirectionnel de  $\pm 2\text{A}$  à travers la résistance de shunt. La source de tension de polarisation  $V_{ref}$  est fixée à 1V, cette valeur est choisie pour assurer la symétrie au niveau des impédances équivalentes du système. Le courant de sortie de l'amplificateur de transconductance  $I_{out}$  ainsi que la tension  $V_{out}$  sont identiques à nos calculs théoriques.

L'énergie totale consommée par le circuit de mesure du courant intégré est estimée à 2.26mW.

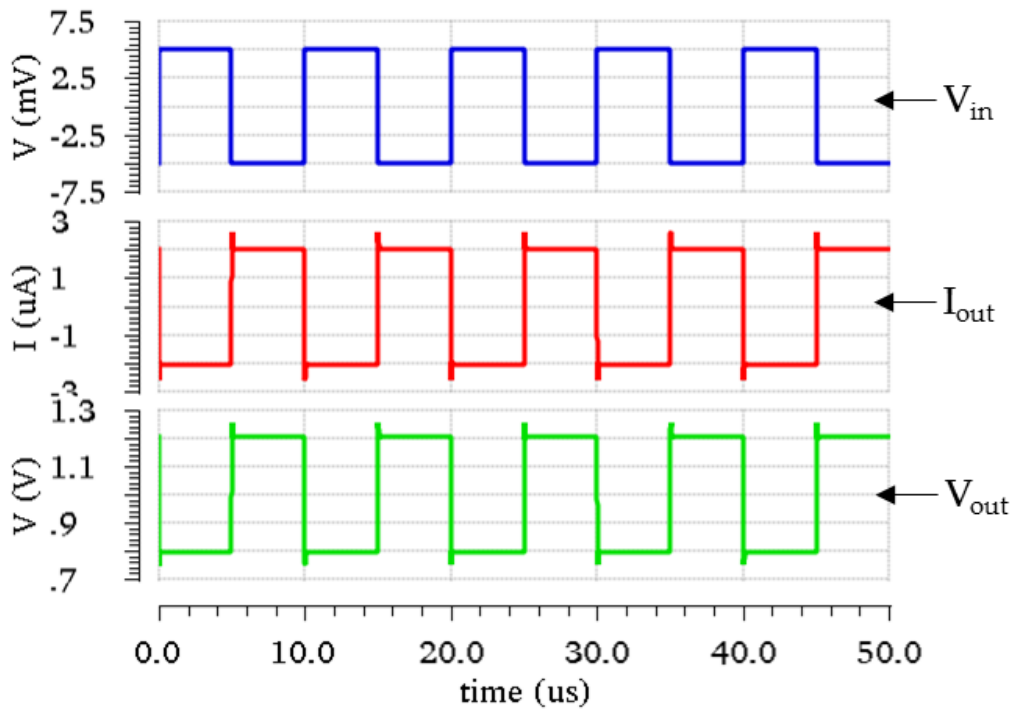


Figure III.52. Formes d'ondes du courant et de la tension de sortie du circuit de mesure

### III.6. Elaboration du layout

Les circuits dimensionnés ayant été validés par la simulation, on peut procéder au layout ou dessin des masques et au routage du circuit. Ce routage peut introduire des composants parasites dans le circuit pouvant perturber son fonctionnement. Ceci doit être vérifié par une extraction des parasites du routage et une simulation post-layout.

Le layout de chaque circuit principal sera présenté, puis ce sera le tour du layout du circuit global.



**Layout de l'amplificateur opérationnel à buffer de courant**

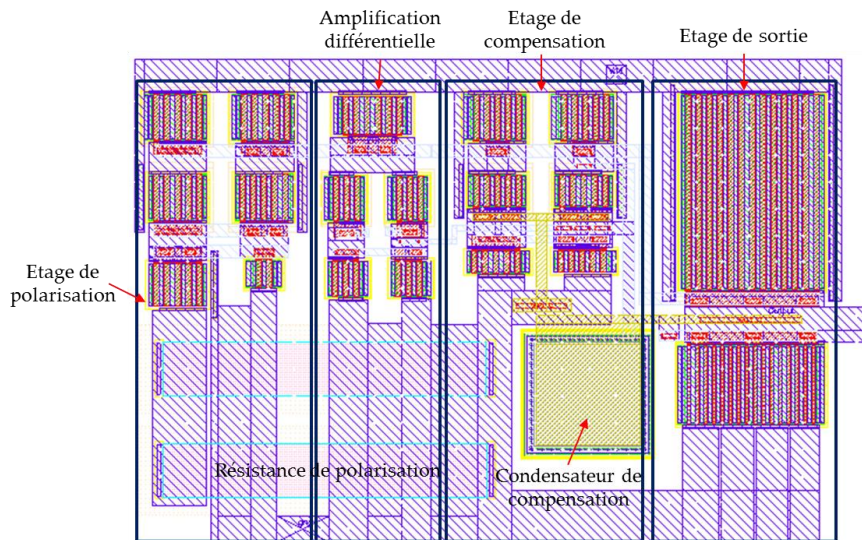


Figure III.53. Vue du layout de l'amplificateur opérationnel

Ce circuit est constitué de 4 étages : un étage de polarisation, un étage d'amplification différentielle, un étage de compensation et un étage de sortie. La résistance de polarisation est en polysilicium, le condensateur de compensation est en CMIM. Une petite réduction du gain DC (-3dB) a été observée en simulation post layout à différentes températures (25°C-125°C) mais la bande passante ainsi que la phase de marge sont identiques aux simulations sur schématique. Cette réduction n'influe donc pas beaucoup sur les caractéristiques de fonctionnement de l'amplificateur.

**Layout du comparateur**

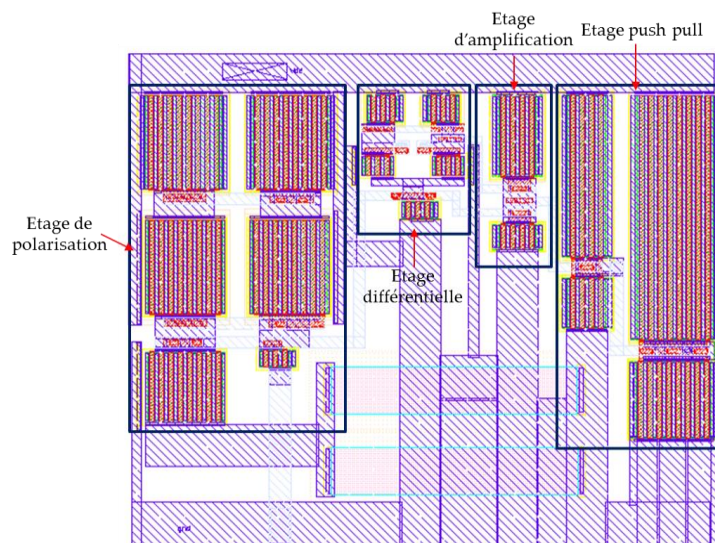


Figure III.54. Vue du layout du comparateur

Ce circuit est également constitué de 4 étages : un étage de polarisation, un étage d'amplification différentielle, un étage de sortie ainsi qu'un étage push pull. Les simulations de la réponse transitoire à 1MHz du post layout donnent les mêmes résultats que les simulations schématiques.

**Générateur de commandes complémentaires et gestion du découpage-blocage :**

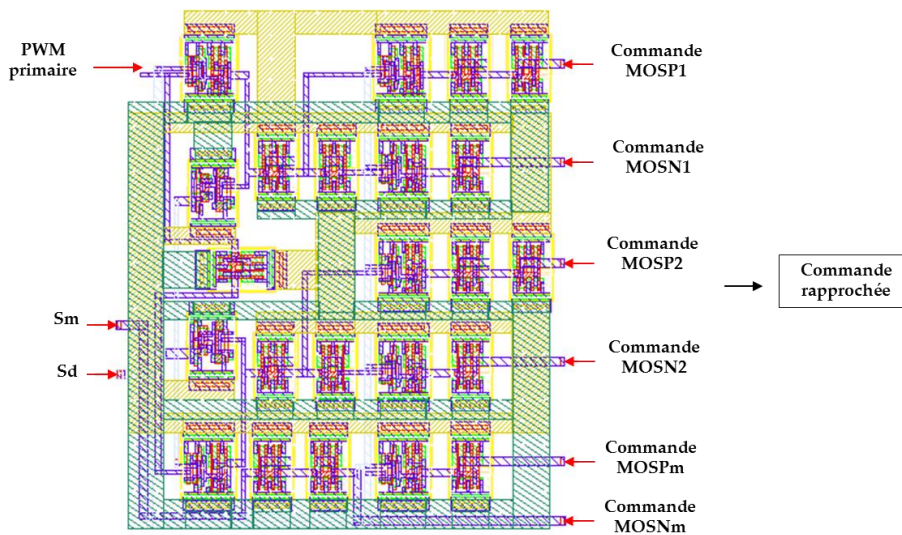


Figure III.55. Vue du layout du circuit de génération et de gestion des commandes

Ce circuit est composé de deux circuits : un générateur des commandes complémentaires et une gestion du découpage-blocage des transistors de puissance. Ce layout est constitué uniquement des cellules standards de la bibliothèque AMS. Les simulations post layout sont identiques aux simulations schématiques.

**Layout du circuit transconductance :**

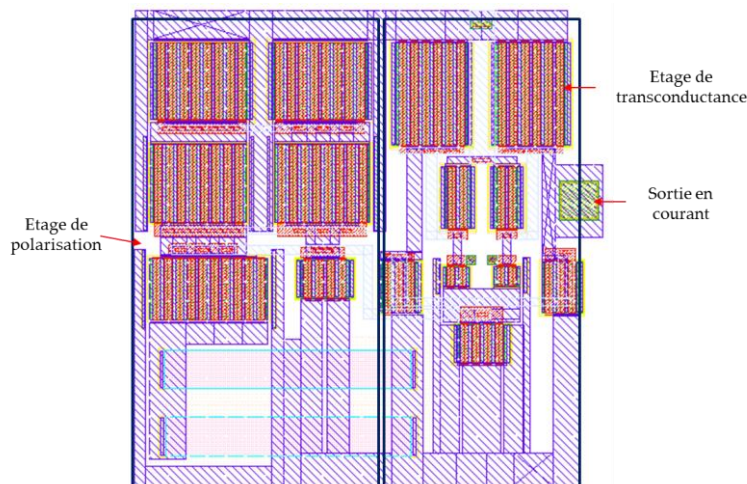


Figure III.56. Vue du layout du circuit transconductance

Les simulations post layout de ce circuit montrent une compensation du gain de l'étage de transconductance, qui diminue avec la température, par l'augmentation du courant de polarisation. Cette compensation assure que le gain reste constant et indépendant de la température du fonctionnement de la puce.

### *Layout complet*

Le layout final de nouvel onduleur complet est présenté Figure III.57. Il est composé des deux parties, la partie de puissance et la partie de contrôle mesure. La partie de puissance comporte deux bras avec leurs commandes rapprochées et les pads de connexions. Ces pads de connexion ont été placés au cœur des pistes de puissance afin de réaliser un gain d'espace. Chaque piste de puissance est dimensionnée pour faire transiter 5A au maximum. Pour ce design, la connexion de Vdd se compose de dix pads de connexion, dont cinq pads dans chaque bras pour connecter cette puce avec les circuits externes. Cette conception a pour but de diminuer la résistance des connexions électriques entre la puce intégrée et les autres composants de puissance du micro convertisseur. De la même façon, les points "milieu" de chaque bras et la masse se composent de dix pads de connexion. La partie de contrôle mesure est placée sur le côté gauche. Elle est constituée de tous les éléments de mesure de tension, de courant, ainsi que des circuits de génération et de gestion des commandes éloignées. Les pads de connexion permettent de sortir, à l'extérieur, les valeurs des mesures ainsi que les signaux de commande. La taille du circuit complet est de 2 x 5mm.

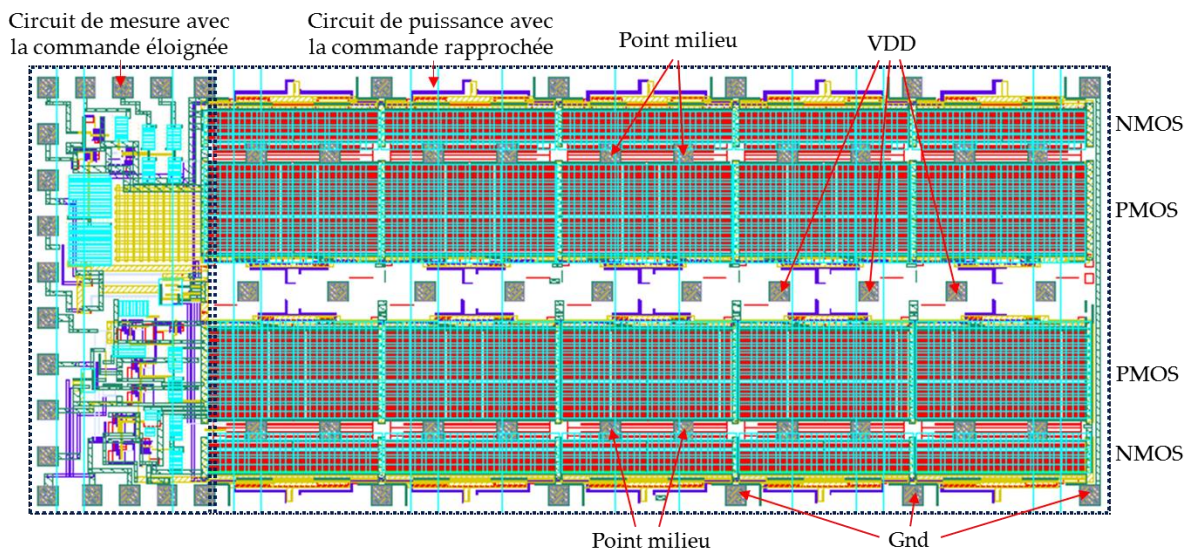


Figure III.57. Vue du layout du circuit global

La Figure III.58 détaille l'évaluation des pertes en puissance en absolu et en pourcentage des éléments du circuit de commande-mesure intégré. Ce dernier consomme au total 11.8mW à la fréquence de 1MHz. Nous pouvons constater que le circuit de mesure de tension présente des pertes assez importantes liées à l'utilisation des amplificateurs à buffer de courant comme des suiveurs de tension. Malgré cela, en tenant compte, d'autre part, des pertes dans la résistance de shunt à l'extérieur de la puce (10mW à courant nominal), cette consommation d'énergie totale prend une partie modeste ( $\approx 0.2\%$ ) en comparaison de la puissance nominale transférée (10W). L'ajout du système de contrôle et mesure intégré nous permet donc de réaliser de nombreuses fonctions du processus d'asservissement mais n'influe pas de manière significative sur le rendement de fonctionnement du convertisseur.

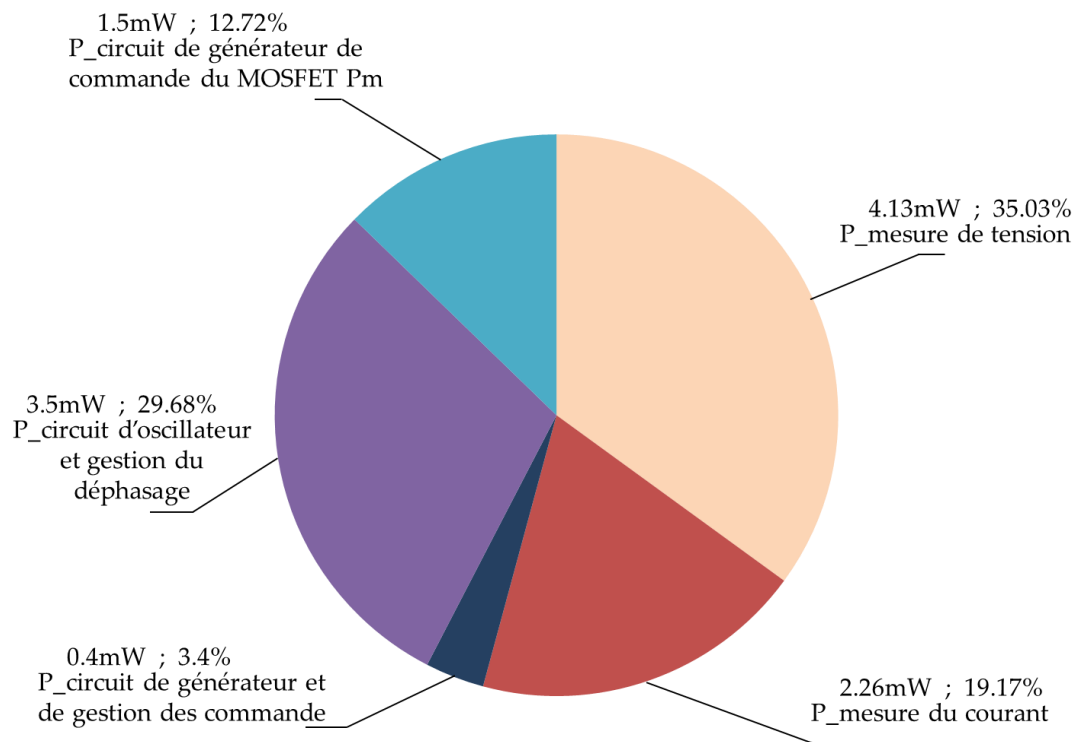


Figure III.58. Répartition des pertes du circuit de commande mesure

La simulation post layout de la puce globale est difficile à réaliser à cause de grande taille du fichier après l'extraction de la puce. Seules ont donc pu être vérifiées les parties de mesure et de commande de la puce. Le fonctionnement de ces circuits, ainsi que la valeur de la capacité de l'amenée du courant, sont tout à fait corrects en simulation post-layout et aucun dysfonctionnement n'a été observé. La partie de caractérisation de toutes les fonctions du contrôle mesure du nouvel onduleur sera présentée dans le chapitre suivant afin de valider nos travaux de conception.

### III.7. Conclusion

Le dimensionnement et la conception d'un nouvel onduleur en pont complet intégré sur silicium incluant les circuits de mesure ainsi que de commande ont été réalisés dans le but d'être utilisés dans la cellule élémentaire du réseau d'équilibreur. Ces circuits ont été dimensionnés afin d'avoir des mesures précises tout en assurant une consommation acceptable. Le dessin des masques du circuit a été réalisé dans la technologie AMS C35D4M5. La taille du circuit est de 2 par 5mm. Le circuit a été simulé après extraction des éléments parasites du routage et aucune perturbation due au routage n'a été observée. Cette conception sera lancée à la fabrication dans les prochaines périodes. Les travaux de caractérisation seront ensuite mis en place afin de valider des fonctions importantes de la puce. Avant d'avoir des résultats, une version intégrée de l'équilibreur complet à 8 cellules de batterie en série sera réalisée au premier temps utilisant les puces conçues par KERACHEV qui possèdent les mêmes caractéristiques de puissance par rapport à la nôtre. Les étapes de réalisation de la partie de puissance ainsi que la partie de commande de cette version seront présentées dans le dernier chapitre.



# **CHAPITRE IV :**

## **Version intégrée de l'équilibre - Perspectives**





SOMMAIRE DU CHAPITRE IV

---

<b>CHAPITRE IV : Version intégrée de l'équilibreur - Perspectives.....</b>	<b>178</b>
<b>IV.1. Introduction.....</b>	<b>181</b>
<b>IV.2. Conception de la première version d'équilibreur complète .....</b>	<b>181</b>
IV.2.1. Convertisseur cellulaire DAB de l'équilibreur .....	182
IV.2.1.a. Caractérisation de la partie active du convertisseur.....	182
IV.2.1.b. Composant passif – transformateur planar .....	187
<b>IV.3. Réalisation du convertisseur complet DAB .....</b>	<b>189</b>
IV.3.1. Circuit de mesure et de commande de l'équilibreur .....	189
IV.3.1. Réalisation de l'équilibreur complet.....	192
<b>IV.4. Perspectives de la deuxième version d'équilibreur .....</b>	<b>193</b>
<b>IV.5. Conclusions .....</b>	<b>194</b>
<i>Conclusions générales et perspectives .....</i>	<i>196</i>
<i>Références bibliographiques .....</i>	<i>203</i>

## IV.1. Introduction

Dans ce dernier chapitre, nous allons exploiter le travail d'intégration et de contrôle commande développé dans ce mémoire et l'appliquer à la gestion du stockage électrochimique via l'introduction d'un dispositif d'équilibrage actif entre cellules. Le chapitre débutera par une présentation des étapes de conception et de prototypage de la version complète de l'équilibreur intégré pour 8 cellules en série utilisant la plus basse de la chaîne du pack comme l'élément de stockage intermédiaire d'après la configuration présentée dans le chapitre II. Pour cette version, les réalisations des ensembles des circuits de commande, de mesure ainsi que de puissance seront optimisées sur un seul PCB quatre couches. Les puces actives intégrées conçues par M. KERACHEV mises en boîtier de type CQFP44 et QFN44 seront en premier utilisées afin de caractériser le comportement de l'équilibreur ainsi que de réaliser les ponts onduleur et redresseur des miro-convertisseurs de l'équilibreur. Les points milieux, sorties des bras CMOS de ces ponts ainsi que les entrées de commande seront connectées respectivement au primaire du transformateur de puissance et les circuits de contrôle par des fils de bonding. Le transformateur de type planar nécessaire à notre structure est conçu pour un fonctionnement à haute fréquence (1MHz) suivant les étapes présentées dans [Tri13] afin de garantir de bonnes valeurs d'inductance magnétisante, d'inductance de fuite et de niveau d'isolation tout en offrant un bon rendement et un encombrement limité. Un banc de test de la cellule élémentaire sera proposé pour caractériser le convertisseur global afin de comparer les résultats obtenus entre la conception et la pratique au niveau du rendement. Les travaux de caractérisations du fonctionnement de l'équilibreur seront abordés pour valider notre conception dans les prochaines parties. Les perspectives pour la deuxième version intégrée de l'équilibreur utilisant la puce onduleur incluant les éléments de mesure et de gestion de commande présentée dans le chapitre III précédent concluront ce chapitre.

## IV.2. Conception de la première version d'équilibreur complète

Un réseau de sept convertisseurs cellulaires DAB réalisé à base des technologies disponibles, dont la fiabilité et les caractéristiques avaient été vérifiées récemment par des travaux de thèse au sein du laboratoire, sera mis en œuvre pour réaliser la partie de puissance de notre

équilibreur. Comme ce qu'on a prévu dans le deuxième chapitre, au cas où le nombre de cellules augmente, l'utilisation d'un circuit intégré LTC 6803 permettant de capturer au maximum la tension de 12 cellules en série réduit la surface occupée par rapport aux amplificateurs d'isolation individuels. En outre, l'augmentation du nombre de cellules conduit évidemment à une augmentation du nombre de commandes nécessaires pour piloter les micro-convertisseurs correspondants. Pour pallier ce problème, un microcontrôleur associé à un circuit FPGA sera utilisé dans le rôle du contrôleur centralisé. Les parties de communication permettent non seulement de stocker mais également visualiser l'ensemble des actions conduites et des effets sur la batterie liés par exemple et entre autres à la température. Pour la première version, le courant d'équilibrage asservi par les convertisseurs ne sera pas observé afin d'éviter les circuits de mesure supplémentaires et simplifier la conception. Les principes de fonctionnement ainsi que les étapes de réalisation et de caractérisation de tous les éléments principaux seront présentés dans la suite.

### **IV.2.1. Convertisseur cellulaire DAB de l'équilibreur**

#### **IV.2.1.a. Caractérisation de la partie active du convertisseur**

Après la phase de conception présentée dans la thèse de M. KERACHEV [Ker13], nous avons donc fait réaliser les puces via le CMP [CMP], qui nous a fourni 5 puces emballées en boîtier CQFP44 pour les caractériser d'un point de vue fonctionnel dans un premier temps. La Figure IV.1 montre le prototype de puce intégrée connectée avec les pads du boîtier par les fils de bonding. Les pads du boîtier et les fils de bonding sont en or pour avoir des bonnes caractéristiques d'adhérence et d'accroche sur les pads de la puce et les pattes du boîtier. Les résistances et inductances de ces fils de bonding vont s'ajouter aux éléments parasites de notre circuit durant le processus de caractérisation de la puce, influençant de façon néfaste son fonctionnement. Nous avons réalisé nos premiers tests avec ces puces mises en boîtier.

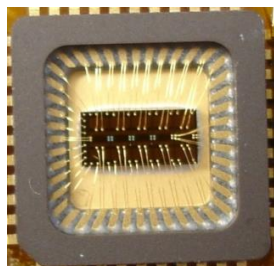


Figure IV.1. Puce dans son boîtier CQFP44

Afin de caractériser toutes les fonctions intégrées, nous avons réalisé un PCB d'essai sur lequel nous avons monté la puce en boîtier – voir Figure IV.2. Nous caractérisons tout d'abord le fonctionnement en mode onduleur avant d'évaluer le rendement global de la puce en observant l'évolution de la résistance de conduction des MOSFETs P, N en fonction du courant de charge en tenant compte de la contribution des fils de bonding.

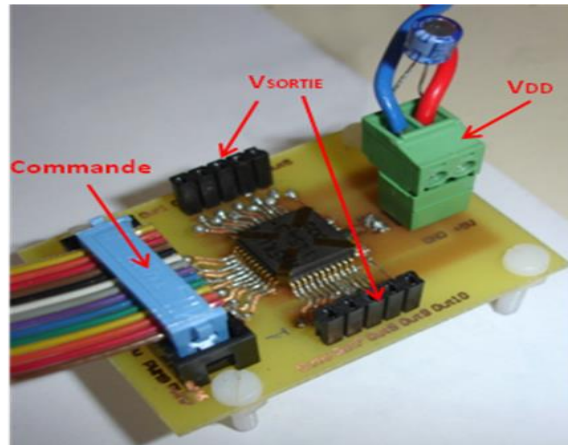


Figure IV.2. Circuit de test de l'onduleur [Ker13]

Un bras d'onduleur de cette puce se compose de 5 bras en parallèle dont les points milieux sont connectés séparément avec les pads du boîtier via les fils de bonding. Cette conception permet non seulement d'effectuer les fonctions complémentaires (commande de l'aiguillage dans la thèse de KERACHEV), mais de réduire la résistance de connexion causée par ces fils qui sera abordé dans la suite. On teste ici le fonctionnement de cette puce en mode d'onduleur en utilisant une impulsion avec un rapport cyclique de 0.5 (fonctionnement similaire à l'utilisation de la puce onduleur dans le convertisseur DAB). Cette impulsion est isolée de la puce intégrée par un circuit d'isolation capacitive présenté dans le chapitre II. Cela doit permettre de tester le fonctionnement de la puce dans un convertisseur élémentaire qui serait commandé par des signaux isolés. Le montage a été testé avec une charge résistive de  $25\Omega$  à une tension d'alimentation  $V_{DD}$  de 5V, une fréquence de fonctionnement à 1MHz. La Figure IV.3 montre les formes d'onde de la tension aux points milieux des bras, tension de sortie de l'onduleur, le courant au niveau de la charge d'un bras et de l'onduleur. Compte tenu du fait que la puce est enfermée dans un boîtier qui limite la conduction thermique et la convection naturelle, par mesure de précaution contre un échauffement important, le fonctionnement de chaque bras d'onduleur a été testé à la moitié de sa puissance nominale ( $I_{charge}=200\text{ mA}$ ) (voir la Figure IV.3).

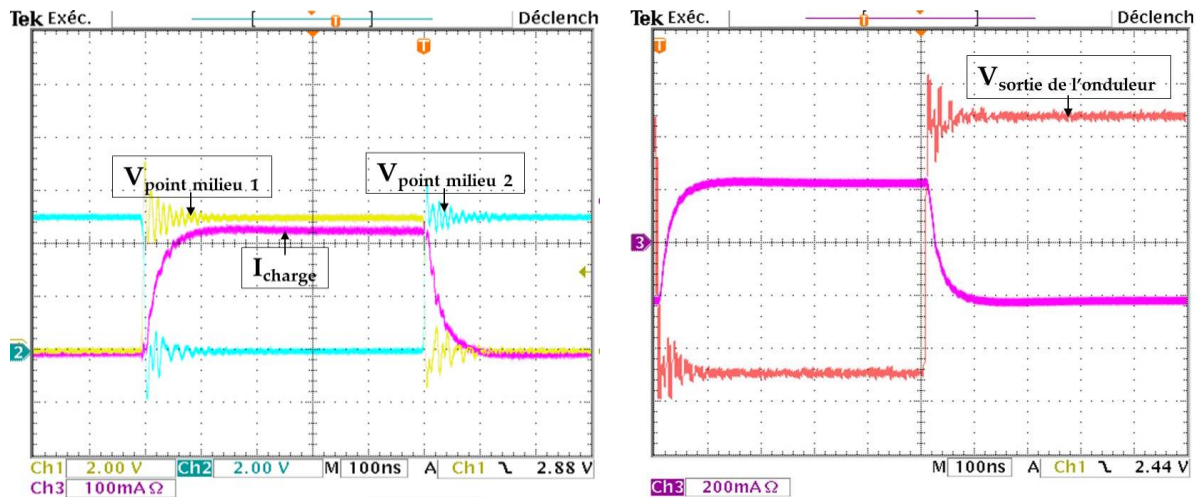


Figure IV.3. Formes d'ondes de la puce intégrée en mode d'onduleur [Ker13]

L'évaluation du rendement de l'onduleur peut être réalisée par la connaissance des valeurs de tension et du courant d'entrée ainsi que de la sortie de la puce. Cependant, ces valeurs ne peuvent pas être mesurées par les ampèremètres et voltmètres conventionnels car, côté alternatif (à la sortie de l'onduleur), les formes d'ondes sont hautes fréquences (1MHz). De plus, on ne peut pas utiliser les sondes de courant et de tension d'oscilloscope pour mesurer ces valeurs à cause de la faible précision liée non seulement à la précision de la sonde de mesure mais encore aux différents temps de réponse de ces sondes. Pour pallier ce problème, nous avons proposé une approche d'évaluation du rendement simple en déterminant la valeur des résistances de conduction produites par différentes sources.

En fait, la différence entre les valeurs des résistances internes mesurées des transistors et celles obtenues en simulation avec Cadence permettra d'estimer la valeur de la résistance des contacts liés principalement à la connexion des fils de bonding. En faisant la mesure pour chaque bras d'onduleur et sur plusieurs puces, cela nous donnera un échantillon représentatif des caractéristiques électrique du contact et nous pourrons conclure quant à la qualité des contacts. S'il y a des endroits où les contacts ne sont pas bien établis nous devrons avoir une résistance mesurée plus élevée. Pour mesurer la résistance  $R_{DSON}$  du PMOS, la commande doit être à l'état état de 1 logique (commande rapprochée inverseuse). Dans ce cas, le transistor PMOS sera en état fermé et le transistor NMOS sera en état ouvert. Une charge sera connectée entre le point milieu d'un bras d'onduleur et la masse pour qu'un courant passe par le transistor PMOS (voir la Figure IV.4.a). En observant la valeur du courant et la chute de tension mesurée aux bornes du transistor PMOS, il sera possible de trouver la valeur du  $R_{DSON}$  avec l'équation (IV.1).

$$R_{DSON} = \frac{\Delta V_V}{I_A} \quad (IV.1)$$

Ce test est à faire avec différentes valeurs de la charge afin d'observer si et comment la résistance interne varie en fonction du courant en commençant par un courant plus faible. Pour la mesure de la  $R_{DSON}$  du NMOS, il sera nécessaire de fixer la commande à l'état de zéro logique. Dans ce cas, le transistor NMOS sera fermé et le transistor PMOS sera ouvert. La charge sera cette fois connectée entre le point milieu du bras d'onduleur et la source d'alimentation  $V_{DD}$  et le courant passera alors par le transistor NMOS (Figure IV.4. b).

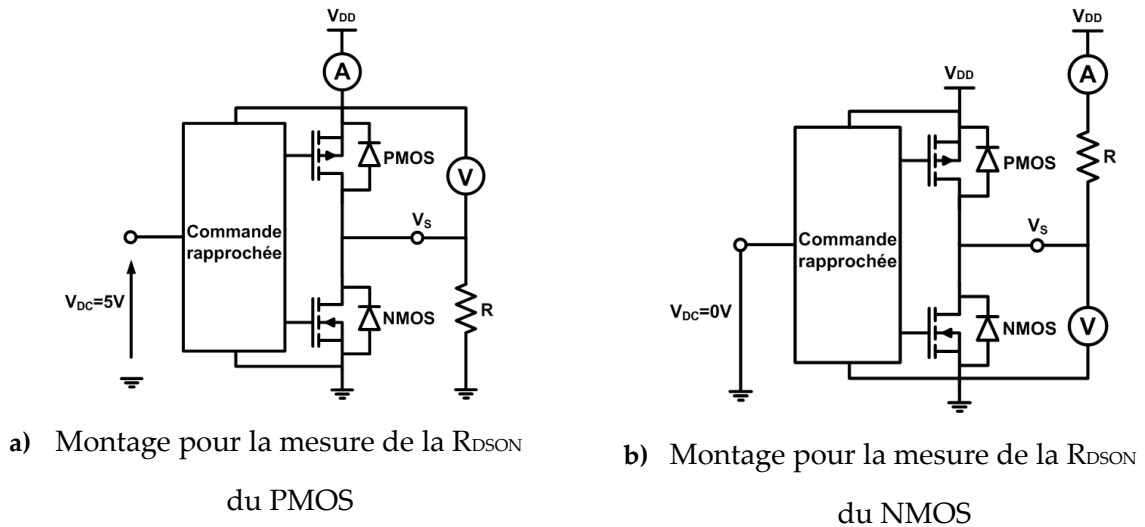


Figure IV.4. Mesure de la résistance  $R_{DSON}$

Une fois que tous les contacts ont été vérifiés avec le multimètre, le fonctionnement des bras a été testé. La Figure IV.5 montre les valeurs mesurées des résistances internes  $R_{DSON}$  des transistors PMOS et NMOS d'un bras incluant la contribution des contacts pour différentes valeurs du courant moyen de la charge (50mA-200mA).

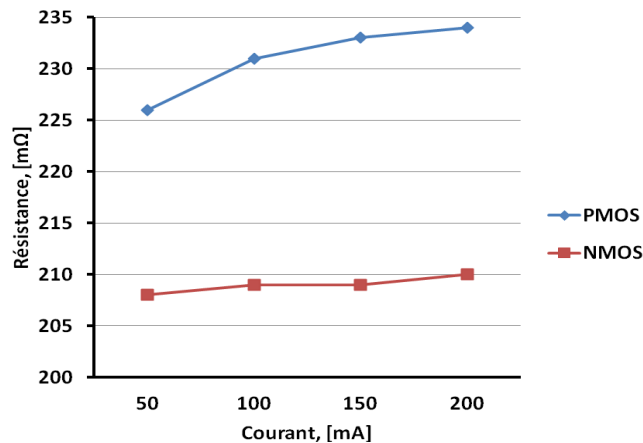


Figure IV.5.  $R_{DSON}$  des transistors PMOS et du NMOS incluant la résistance des contacts

Les résultats exprimés Figure IV.5 montrent qu'un décalage important entre la résistance mesurée ( $R_{DS(ONP)} \approx 233\text{m}\Omega$ ,  $R_{DS(ONN)} \approx 210\text{m}\Omega$ ) et la résistance simulée sous Cadence ( $R_{DS(ONP)} \approx 55\text{m}\Omega$ ,  $R_{DS(ONN)} \approx 45\text{m}\Omega$ ). Ce décalage devient plus grand en fonction du courant de la charge. Ces problèmes peuvent être causés par l'élévation de température, les tests de caractérisation étant conduit en statique. Cependant, cette mesure nous permet d'estimer la résistance ajoutée par les fils de bonding à l'ordre de  $200\text{m}\Omega$  par chaque plot de connexion vdd, gnd, point milieu des bras de commutation CMOS entraînant une réduction du rendement du micro convertisseur par rapport à la valeur simulée. En considérant le cas de conduction du courant nominal de  $2\text{A}$  ( $V_{DD} = 5\text{V}$ ), avec une chute de tension de  $900\text{mV}$  sur les résistances internes, le rendement maximal que l'onduleur peut atteindre reste encore de 91%.

Afin d'améliorer le rendement de la puce onduleur, il faut limiter la résistance des fils de bonding ainsi que celles des autres connexions entre les puces intégrées et le circuit PCB et ainsi réduire la valeur des inductances parasites créées par les fils de bonding. Une solution possible pour résoudre ce problème consiste à utiliser un assemblage flip chip entre la puce CMOS et le PCB pour réduire au maximum l'influence des interconnexions. L'utilisation d'une telle technique permettrait d'améliorer le rendement global de 7 points environ au point de fonctionnement nominal en réduisant la résistance à l'état passant des fils de bonding. Si le processus de câblage par la technologie flip-chip est bien réalisé, la valeur de résistance des plots de connexion sera inférieure à  $5\text{m}\Omega$  pour chaque bump de puissance en Or ; pour quatre bumps sur chaque plot de connexion, la résistance de chaque plot de connexion serait seulement de  $1,2\text{m}\Omega$  au lieu de  $50\text{m}\Omega$ . De plus, l'inductance parasite créée par les bumps (pour la technologie flip-chip) est beaucoup plus petite que l'inductance créée par les fils de bonding. Cela permettrait de maintenir le temps de commutation de la puce intégrée plus proche de la valeur simulée ce qui peut réduire les pertes par commutation. La Figure IV.6 présente la première réalisation de la carte de test de l'onduleur câblée par la technologie flip-chip, travail conduit dans le cadre de la thèse de M. KERACHEV [Ker13]. Un microcontrôleur est soudé directement sur la carte afin de générer les signaux de commandes externes propres pour piloter la puce.

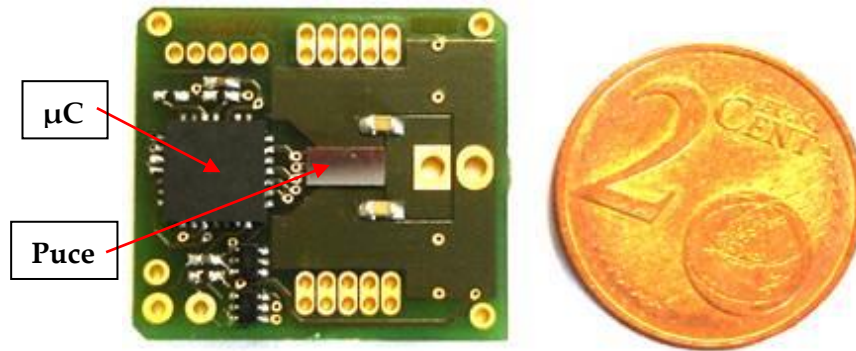


Figure IV.6. Assemblage flip chip entre la puce et le PCB

La caractérisation de la puce avec la technologie de câblage flip-chip a été mise en place pour valider l'influence de la résistance des contacts sur le rendement. Les résultats obtenus ne sont pas encore fiables en raison des limites de cette technologie liées au nombre maximal de plots de connexion. La version corrigée sera mise en place dans les prochains travaux.

Pour la réalisation du convertisseur complet, l'assemblage flip-chip entre les puces et le PCB peut être mis en œuvre. Mais afin d'avoir au premier temps, une fiabilité des résultats de test ainsi que un délai de fabrication acceptable des cartes, les puces seront emballées en boîtier QFN44 en utilisant les fils de bonding. Les boîtiers QFN disposent d'un plan de masse en face de dessous permettant de mieux évacuer de chaleur par rapport au CQFP, cela pourrait permettre d'augmenter le courant de charge du convertisseur vers la valeur nominale 2A. Par ailleurs, le boîtier est plus petit et plus compact en hauteur ce qui permet de réduire la longueur des fils de bonding. Avant de caractériser le convertisseur, il faut de plus, rajouter un transformateur planar, conçu et dimensionné pour s'adapter au cahier de charges imposé pour le convertisseur élémentaire DAB. Les principes de la réalisation de ce transformateur planar vont être abordés dans la suite.

#### IV.2.1.b. Composant passif – transformateur planar

Un transformateur planar composé des noyaux standards de type ER95-3F4 qui est le plus petit (120 mm<sup>3</sup> de volume total) existants dans le commerce [Ferrocube] a été développé dans le cadre des travaux de thèse de M. TRINH [Tri13]. Les spires du primaire et du secondaire peuvent être directement créées au niveau du circuit imprimé lors de son tirage, ce qui est une technique fiable qui uniformise les caractéristiques des transformateurs de toutes les cellules élémentaires grâce à la maîtrise des procédés industriels pour la réalisation des circuits imprimés. Le noyau utilisé pour la réalisation du transformateur pour un cahier



des charges de 6 W ( $V_E=V_S=3$  V,  $I_S=2$  A,  $f_{d\acute{e}c}=500$  kHz,  $\Delta I=0.8$  A, rapport cyclique  $\alpha=0.5$ ) [Tri13] peut être aussi utilisé dans une structure de 10 W de puissance ( $V_E=V_S=5$  V,  $I_S=2$ A,  $f_{d\acute{e}c}=1$  MHz,  $\alpha=0.5$ ) pour une valeur d'ondulation du courant  $\Delta I=0.67$  A dans l'inductance magnétisante mais à une fréquence de découpage  $f_{d\acute{e}c}=1$  MHz. En effet, le produit des Volts Seconde est presque inchangé et le matériau utilisé est totalement compatible avec le facteur 2 proposé au niveau de la fréquence de découpage du convertisseur. L'amélioration de son design a fait que les spires de chaque enroulement sont logées sur la même couche du circuit imprimé pour que les lignes du flux magnétique suivent l'épaisseur des conducteurs qui est très petite (épaisseur de peau à 1 MHz= $60\mu\text{m}$ , épaisseur du conducteur= $70\mu\text{m}$ ), ce qui réduit l'effet de peau et la résistance  $R_{AC}$  des spires. Les résultats de simulation sur Flux 2D et le layout du transformateur réalisé par Altium Designer sont présentés sur la Figure IV.7. Les paramètres mesurés sont donnés dans le Tableau I.1 :

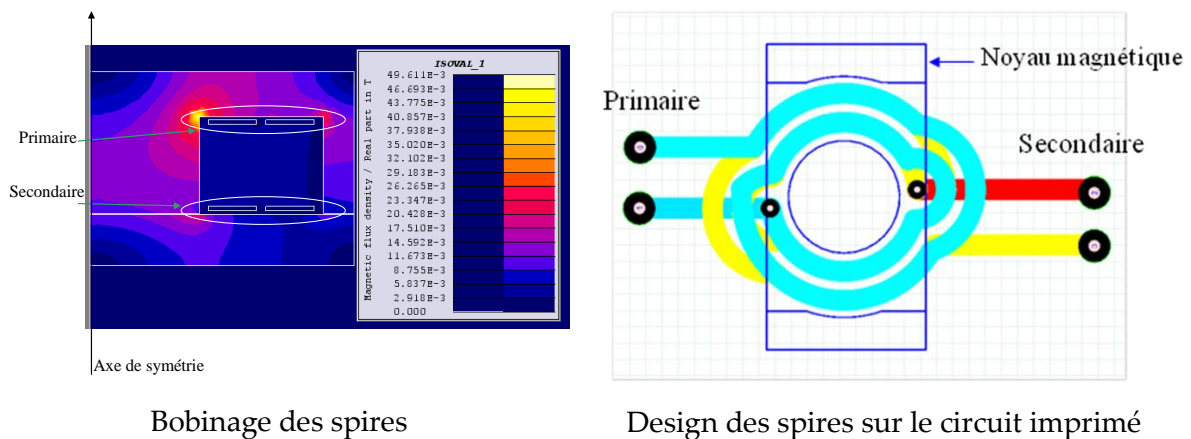


Figure IV.7. Structure du transformateur planar à mise en œuvre [Tri13]

Inductance magnétisante ( $L_m$ )	3.9 $\mu\text{H}$
Inductance de fuites ( $L_f$ )	54 nH
Nombre de spires au primaire et au secondaire	2
Rapport de transformation (m)	1
Résistance DC des spires ( $R_{DC}$ )	15 m $\Omega$
Résistance AC des spires à 1 MHz ( $R_{AC}$ )	38 m $\Omega$

Tableau I.1 – Caractéristiques du transformateur planar

La réalisation du micro convertisseur complet va donc être présentée ensuite pour non seulement valider son fonctionnement mais évaluer son rendement à différentes valeurs de charges.

### IV.3. Réalisation du convertisseur complet DAB

Un prototype du micro convertisseur, comportant deux puces intégrées de l'onduleur et du redresseur reliées par le transformateur planar a été réalisé afin de tester le mode de fonctionnement DAB et d'étudier les caractéristiques ainsi que les performances de cette structure. Basée sur ce design, la valeur de l'inductance de fuite est  $L_s = 54\text{nH}$  autorisant un transfert de puissance maximal supérieur à 10W tout en limitant la circulation d'énergie réactive à quelques % de la puissance transférée. Les autres paramètres du convertisseur sont  $V_E = 5\text{V}$  ;  $V_S = 5\text{V}$  ; l'inductance magnétisante  $L_m = 4\mu\text{H}$  ; la fréquence de découpage  $f = 1\text{MHz}$  ; rapport de transformation  $m = 1$ . La caractérisation de ce circuit sera mise en place dans les prochaines semaines.

La partie suivante introduit le dimensionnement de la première version du circuit de mesure et de commande de l'équilibreur en se basant sur une stratégie de contrôle simplifiée.

#### IV.3.1. Circuit de mesure et de commande de l'équilibreur

Comme ce qu'on a abordé précédemment, le circuit intégré LTC 6803 utilisé dans notre cas, permet de capturer directement au maximum la tension de 12 cellules de stockage en série en employant un multiplexeur associé à un convertisseur analogique numérique à modulation delta-sigma [LTC6803]. Le temps pour une mesure complète de la tension de toutes les cellules du pack est environ 10ms. Le circuit LTC 6803 possède un port série compatible SPI permettant de communiquer avec un contrôleur afin de réaliser les transferts de données mesurées. Ce port comporte de 4 pins (CSB : chip select bit ; SDO : data output ; SDI : data input ; SCK : clock signal) permettant un transfert de données en série commandé. Nous proposons donc dans cette version d'utiliser deux microcontrôleurs associés à un FPGA pour mettre en place des stratégies d'asservissement.

Le premier microcontrôleur sert non seulement à communiquer avec ce circuit afin de recevoir des données de mesure de tension via le bus de données série (l'échantillonnage est synchronisé à un signal d'horloge imposé par le contrôleur), mais aussi à mettre en place l'algorithme de comparaison. Pour cet algorithme, les tensions des cellules numéro 1 à 8 seront mesurées successivement puis comparée afin de détecter toute dispersion de tension et pouvoir définir la direction du transfert d'énergie à mettre en place pour contenir les éventuelles dispersions (-voir la Figure IV.8).

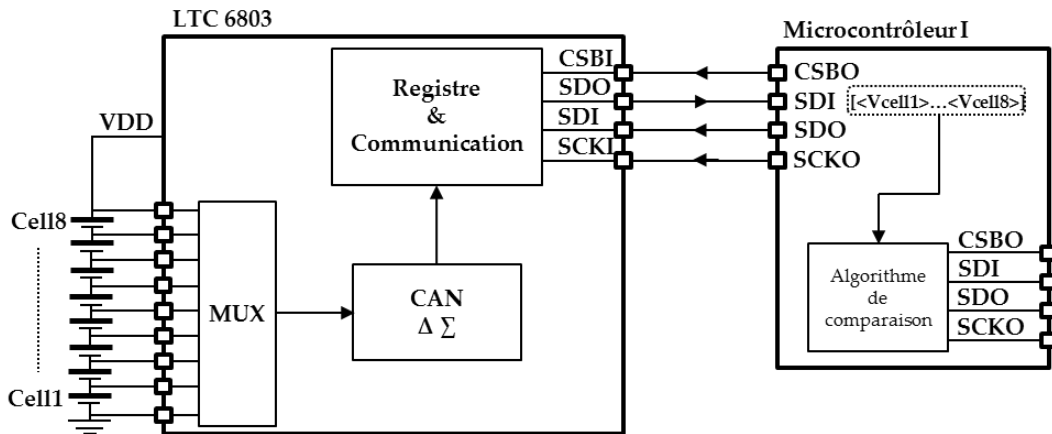


Figure IV.8. Mesure et comparaison de tension des cellules

Les données de sortie du bloc de comparaison sont enregistrées et correspondent à une série de codes liées à 3 états de fonctionnement de chaque convertisseur de l'équilibreur soit la charge des cellules (2-8) par la cellule 1, soit la décharge, soit l'absence de transfert d'énergie. La mise en œuvre du deuxième microcontrôleur communiquant avec le premier permet de décoder ces informations et générer les commandes appropriées pour piloter chaque cellule de conversion de l'équilibreur. Cependant, le nombre limité de sorties des microcontrôleurs actuels connus ne permet pas de réaliser une gestion complète, instantanée de l'équilibreur comme ce qu'on a présenté dans le chapitre II. Pour contourner ce problème, nous proposons pour la suite, une stratégie de commande séquentielle en associant le deuxième microcontrôleur à un FPGA qui dispose de 48 sorties de commandes indépendantes. Pour cette nouvelle stratégie, il n'y a qu'un convertisseur qui sera piloté pendant chaque séquence de l'équilibrage afin de transférer l'énergie entre une cellule du pack (2-8) et la cellule 1. Le circuit LTC 6803 mesure la tension de toutes les cellules et c'est également lui qui définit les séquences de l'équilibrage (quelle cellule charge et décharge) grâce à la comparaison entre les valeurs des tensions mesurées de chaque batterie par rapport à la tension de la cellule intermédiaire. L'intérêt de cette stratégie par rapport à celle précédente où les ponts redresseurs sont pilotés tout le temps est d'éviter les pertes inutiles liées au courant magnétisant permettant d'améliorer davantage le rendement de l'équilibreur. Pour mettre en place cette stratégie, une cellule DAB a besoin de 4 PWM dont 2 PWM complémentaires pour commander 2 bras du côté redresseur ; 2 PWM pour commander l'onduleur dans les cas du déphasage en avance ainsi qu'en arrière. La valeur du déphasage est fixée au niveau d'un second microcontrôleur couplé à un FPGA de façon à ce que le

courant d'équilibrage soit inférieur ou égal à la valeur nominale (2A) à tous les points de fonctionnement. Chaque signal de commande PWM est appliqué au circuit intégré correspondant via une liaison isolée par une capacité de découpage (Figure IV.9)

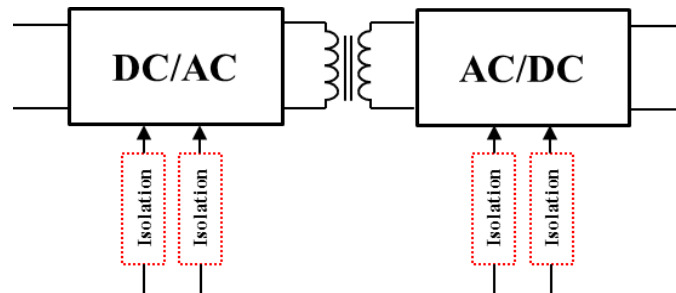


Figure IV.9. Commande d'une cellule DAB

La communication du circuit FPGA avec le deuxième microcontrôleur permet d'activer ou de désactiver les convertisseurs pendant chaque séquence en générant 4 commandes PWM avec les déphasages appropriés. Le bloc « programme chip select » choisira 4 pins correspondant pour envoyer 4 signaux de commande. A la sortie du R $\mu$ C où les cellules de conversion sont connectées en parallèle sur la cellule de stockage 1, on utilise donc 14 PWM pour commander 7 redresseurs. A l'entrée du R $\mu$ C, les cellules de conversion sont connectées en série au niveau des bornes d'interconnexion des cellules de stockage, on utilise donc 14 PWM pour piloter 7 onduleurs. Au total, on a besoin de 28 PWM (voir Figure IV.10).

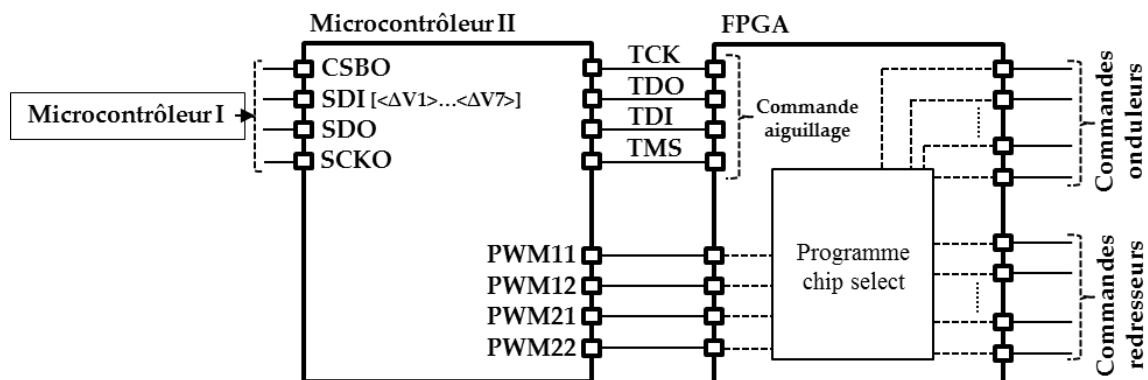


Figure IV.10. Commandes par l'association de microcontrôleur- FPGA

Après avoir configuré la cellule de puissance élémentaire et choisi les méthodes de mesure ainsi que de contrôle appropriés, la première version d'équilibreur est mise en place, la Figure IV.11 présente le schéma des blocs principaux de la structure complète. Les régulateurs de tension sont également mis en œuvre afin d'alimenter les circuits de contrôle par les niveaux de tension adaptés (3.3-5V). De plus, l'utilisation d'une interface Wi-Fi

connectée au premier microcontrôleur permet de visualiser l'évolution des tensions des cellules de stockage au cours de l'équilibrage.

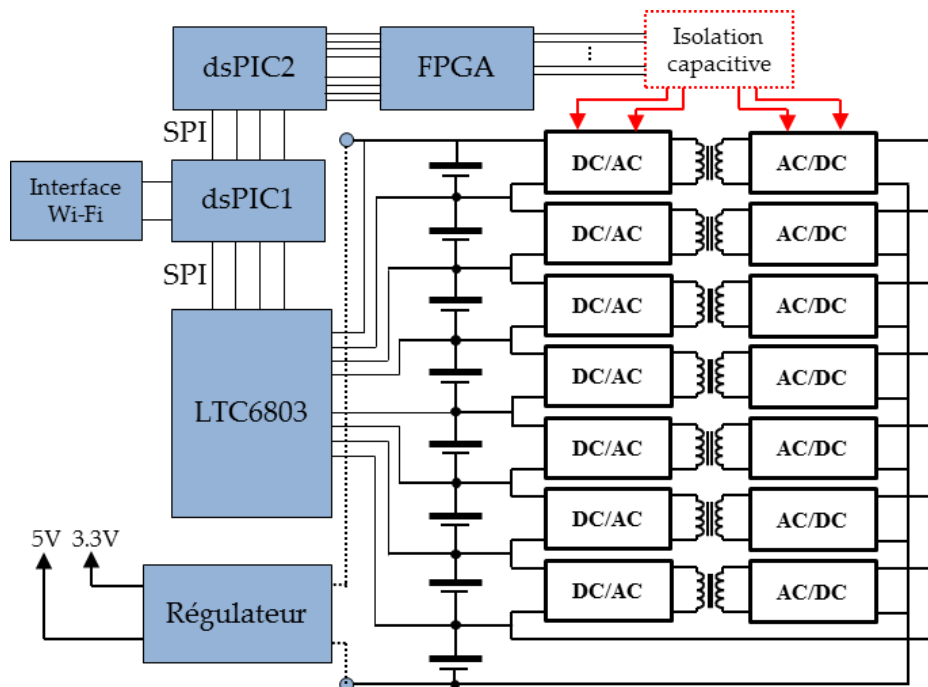


Figure IV.11. Schéma des blocs principaux de la structure complète

### IV.3.1. Réalisation de l'équilibreur complet

La première version du circuit imprimé à 4 couches est conçue et fabriquée. Les travaux de caractérisation pour valider les fonctions de mesure ainsi que de commande seront présentés prochainement.

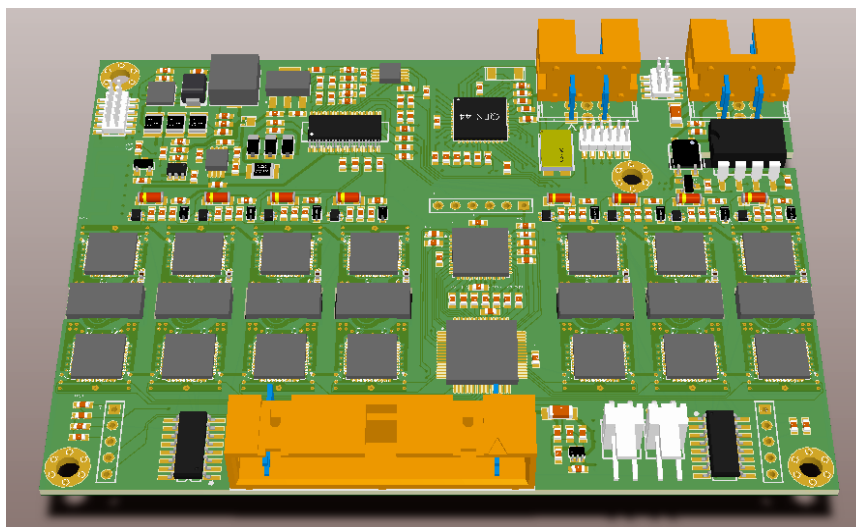


Figure IV.12. Première version de PCB à fabriquer

## IV.4. Perspectives de la deuxième version d'équilibreur

Une deuxième version d'équilibreur sera conçue dans les prochains temps en utilisant la nouvelle puce onduleur dont la conception a été présentée dans le chapitre III pour configurer la cellule DAB. La technologie de câblage flip-chip pourrait être mise en œuvre dans ce cas afin d'améliorer le rendement des cellules de puissance. Dans ce cas, les circuits de mesure ainsi que les circuits de gestion des commandes déphasées intégrés dans la puce onduleur peuvent remplacer la fonction de l'ensemble de LTC 6803 et le circuit FPGA. Cela nous incite à pousser davantage l'approche modulaire pour laquelle des circuits de contrôle délocalisés à chaque convertisseur pourraient remplacer une partie la commande centralisée. La stratégie de l'asservissement du courant d'équilibrage peut être effectuée dans ce cas. Ainsi, chaque bloc du contrôleur local sera connecté à un convertisseur et alimenté par la cellule de batterie correspondante. Un contrôleur centralisé qui relie tous ces blocs, permet de faire la gestion au niveau global pour, par exemple gérer les estimateurs d'état du pack. Ce contrôleur central peut surveiller toutes les informations du système grâce aux moyens de communication appropriés avec les blocs locaux et leur donner les consignes le cas échéant (voir la Figure IV.13).

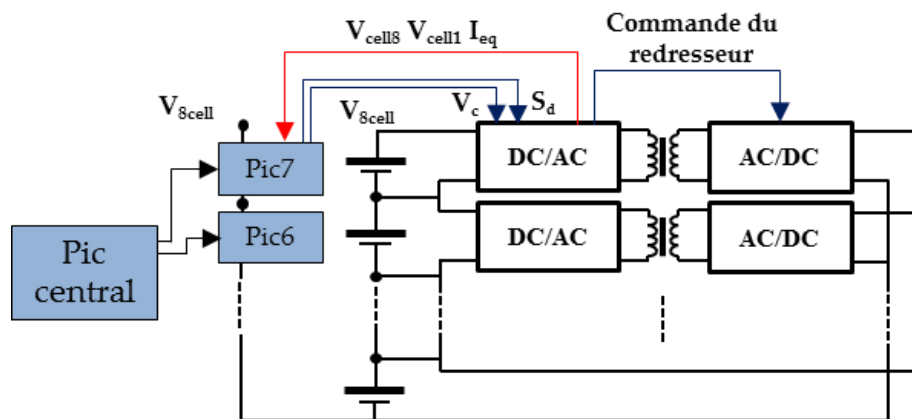


Figure IV.13. Schéma de la deuxième version d'équilibreur

Chaque bloc contrôleur va récupérer les informations de mesures internes de la puce liées à la tension de cellule de stockage qu'il gère et celles au niveau du bus commun ainsi que le courant d'équilibrage et puis, envoyer des ordres de commande afin de piloter l'onduleur du convertisseur correspondant. Le signal  $V_c$  permet de gérer le déphasage des commandes, le signal  $S_d$  impose les périodes de blocage des transistors pour la mesure de tension de sortie via le transformateur ou pour bloquer le transfert d'énergie le cas échéant. Les stratégies

d'équilibrage sont distribuées au niveau des contrôleurs locaux, qui décident de manière autonome, d'une phase d'équilibrage ou pas sur la base de consignes globales définies par le contrôleur central.

La mise en œuvre pour chaque cellule DAB d'un contrôleur offre les libertés au niveau de la réalisation et de la mise œuvre de l'équilibreur pour n'importe quel nombre de cellules et au prix d'un surcoût faible une fois intégré dans le circuit intégré de puissance. Ce qu'on pourrait gagner est non seulement une réduction du temps du dimensionnement du système de contrôle, mais encore la capacité de mettre en place des stratégies d'asservissement du courant d'équilibrage qui permet d'exploiter au maximum la capacité de notre structure.

## IV.5. Conclusions

Les étapes de réalisation de la première version intégrée de l'équilibreur à 8 cellules de batterie ont été présentées dans ce chapitre. Les puces onduleurs dimensionnées par M. KERACHEV et mises en boîtier dans les boîtiers QFN44 ont été utilisées dans un premier temps afin de réaliser les ponts onduleur redresseur de conversion de la cellule DAB. La caractérisation du fonctionnement de la puce et du rendement en fonction du courant de charge a été mise en place pour comparer les résultats de mesure avec ceux simulés dans Cadence. Le câblage par les fils de bonding présente une résistance de contact importante par rapport à celle des transistors conduisant à une réduction considérable du rendement au point de fonctionnement nominal. Une version puce nue sur PCB assemblée par la technologie flip-chip est en cours de fabrication afin de réduire ces résistances. Un prototype du micro convertisseur est conçu à base de l'assemblage de deux puces dans le boîtier QFN et le transformateur planar afin de tester les modes de fonctionnement, ainsi que le rendement. L'utilisation du circuit de mesure LTC 6803 avec les circuits de contrôle permet de réaliser une stratégie de commande séquentielle pouvant conduire à une amélioration du rendement de l'équilibreur. La caractérisation de la cellule DAB ainsi que la première version de la carte complète d'équilibrage actif intégré étant en cours de la fabrication, elle sera mise en place rapidement pour valider leur fonctionnement. La deuxième version de l'équilibreur utilisant le nouvel onduleur présenté dans le chapitre III sera conçue après la fabrication ainsi que la caractérisation complète de la puce.





# **CONCLUSIONS GENERALES ET PERSPECTIVES**



Le cœur de cette thèse est la conception et l'intégration d'une structure d'équilibreur actif à base du réseau de micro-convertisseurs associé à une stratégie de contrôle-commande efficace. Chaque pont onduleur du convertisseur cellulaire de faible tension et de faible puissance peut être intégré conjointement avec les éléments de mesure ainsi que les circuits de gestion des commandes dans une puce unique afin de réaliser un circuit complet permettant de répondre aux besoins de la conception de notre équilibreur. Pour aborder l'ensemble de ces travaux, quatre chapitres ont été nécessaires :

Une étude sur l'état de l'art de l'approche R $\mu$ C et les panels technologiques disponibles au sein du laboratoire G2elab liés à la réalisation des composants actifs, des composants passifs permettant la réalisation du convertisseur cellulaire DAB de tension et de courant nominal respectivement 5V, 2A, a été présentée dans le premier chapitre. Une étude détaillée sur le fonctionnement de ce convertisseur en observant l'évolution du rendement a été mise en place permettant de définir la zone d'opération optimale concernant la gamme de variation des variables de commande ainsi que les variables d'état. Suivant ces études, nous avons proposé deux stratégies de contrôle-mesure se basant sur la régulation de la tension de sortie et l'asservissement du courant d'entrée du convertisseur. Une organisation du flux de puissance bidirectionnel à travers le convertisseur peut être réalisée grâce une boucle d'asservissement du courant en surveillant la tension de l'entrée et de sortie du convertisseur permettant d'élargir le domaine d'application du R $\mu$ C vers l'application d'équilibrage des batteries électrochimiques liée à l'optimisation des charges ou décharges. Nous avons ensuite abordé les problèmes associés à la mise en série des batteries avec une étude sur l'état de l'art des structures d'équilibrage actif intégrables via par exemple une technologie CMOS. Le but était d'appréhender le principe de la conception des équilibreurs, les points forts ainsi que les points faibles qui existent afin de concevoir une nouvelle structure optimale à base du R $\mu$ C. Pour cette structure, chaque cellule de la chaîne série est branchée à un convertisseur élémentaire pour pouvoir gérer indépendamment la quantité de charges à transférer par chacun d'eux. A la sortie des convertisseurs, nous avons envisagé de connecter un dispositif de stockage qui joue le rôle de dispositif de stockage intermédiaire permettant de redistribuer l'énergie entre les cellules. Le but final est d'équilibrer en temps réel la tension de 8 cellules présentant par exemple des capacités nominales de 10Ah chacune et subissant

des régimes de charge ou de décharge avec un courant moyen de 2A sur toute la plage d'utilisation.

Suite à l'état des lieux résumé ci-dessus, notre objectif dans le deuxième chapitre, l'approche réseaux de micro-convertisseurs développée au laboratoire a été envisagée. Les stratégies de pilotage possibles ont été définies afin d'organiser les flux d'énergie à l'intérieur d'un pack de batteries. Une version intégrant partie- contrôle et partie mesure a été développée. Nous avons d'abord présenté toutes les structures de capteur viables permettant de réaliser des mesures de tension ainsi que du courant en se basant sur les circuits discrets. A partir de cela, deux stratégies d'équilibrage se basant sur l'asservissement de la tension et du courant d'équilibrage ont été proposées. Les résultats de simulation par Simplorer obtenus pour un cas particulier pour lequel un nombre limité de cellules de batterie de différents états mis en série est déchargé par un courant continu constant, nous ont permis d'observer la robustesse de ces stratégies. La stratégie de l'asservissement du courant a été finalement choisie grâce à sa meilleure capacité de gestion des flux bidirectionnels d'énergie au niveau de l'équilibreur. Une variante de la structure a été présentée afin d'améliorer la précision de la mesure et réduire la taille du système. Nous avons aussi abordé les problèmes liés à la mise en œuvre du circuit d'isolation capacitive pour le transfert d'ordres à des éléments placés à différents potentiels utilisant un microcontrôleur comme le circuit de contrôle centralisé. Une solution a été proposée dans ce chapitre dont le principe consiste à polariser différemment les potentiels de la grille des transistors afin d'établir des tensions initiales correctes aux bornes des condensateurs d'isolation, ce qui permet aux interrupteurs de commuter correctement dès la première séquence de découpage et ainsi de limiter considérablement le temps d'établissement du courant de puissance dans la structure. Les résultats expérimentaux réalisés à partir de composants discrets sur PCB ont validé toutes nos analyses. A la fin du chapitre, nous avons présenté les perspectives d'intégration du système de contrôle pour perfectionner le fonctionnement du convertisseur cellulaire dans de multiples domaines d'application.

Dans le troisième chapitre, nous avons présenté les solutions ainsi que les étapes de réalisation d'un onduleur de puissance monolithique incluant les circuits de mesure ainsi que des circuits de commande éloignée nécessaires sur la base des éléments disponibles dans la librairie de la technologie AMS 0,35 $\mu$ m 5V pouvant servir de convertisseur élémentaire de

notre équilibreur. Ce nouvel onduleur intégré, constituant de chaque convertisseur DAB, comporte des blocs mesurant les tensions d'entrée, de sortie ainsi que le courant moyen d'entrée du convertisseur. Le circuit de génération d'impulsion de commande ainsi que les circuits de gestion du découpage ont été également mis en place afin de générer les commandes déphasées internes. La conception et le dimensionnement du circuit de mesure de tension en sortie du convertisseur via le transformateur de puissance sont détaillés en premier lieu. Le dimensionnement et la conception des circuits de génération ainsi que de gestion des commandes sont ensuite abordés. La dernière partie présente le dimensionnement et la conception du circuit de mesure du courant. Les résultats des simulations sous Cadence nous permettent de valider nos analyses. Cet environnement est reconnu pour offrir un support de conception particulièrement performant et proche de la réalité. Les modèles utilisés en simulation, basés sur des procédés technologiques stabilisés et reproductibles, assurent un niveau de fiabilité important. Ces résultats de simulation sont en accord avec les analyses théoriques.

Le chapitre final du travail de thèse a été consacré aux étapes de réalisation de la version complète de l'équilibreur utilisant la puce onduleur de M. KERACHEV mise en boîtier QFN44 grâce à une interconnexion par des fils de bonding afin de réaliser le convertisseur élémentaire. La caractérisation de cette puce au niveau du rendement en se basant sur une estimation de la valeur des résistances parasites des contacts nous a montré les limites d'utilisation des fils de bonding. Une chute de tension non négligeable sur ces résistances d'interconnexion au point de fonctionnement nominal conduit à une réduction considérable du rendement par rapport à la valeur simulée. Une nouvelle stratégie de câblage basée sur la technologie flip-chip a été proposée. Mais pour disposer de prototypes dans un temps réduit au premier temps, la technologie de fils de bonding est exploitée pour réaliser la cellule DAB. La mise en œuvre des circuits de mesure et de contrôle pour effectuer les stratégies d'équilibrage a été également présentée. La stratégie de commande séquentielle proposée permet d'améliorer davantage le rendement de l'équilibreur en évitant les pertes inutiles. Les futurs travaux concernent la caractérisation complète de la nouvelle puce onduleur dimensionnée dans le chapitre III et la conception de la deuxième version d'équilibreur basée sur cette puce. Plusieurs perspectives peuvent être tirées de ces travaux, non seulement une réduction du temps du dimensionnement du système de mesure et de commande de

l'équilibreur, mais de plus, la mise en place des structures de conversion basée sur l'approche R $\mu$ C avec une capacité de réglage de tension interne des cellules élémentaires. Pour les travaux à long terme, les efforts d'intégration des circuits de contrôle seront poussés vers les nouvelles technologies qui permettent d'associer à un « petit microcontrôleur » afin de réaliser un système de contrôle intégré complet. Concernant la CE, un travail important devra être fait sur les techniques d'interconnexion des puces. En effet, on l'a vu, même avec des résistances très faibles pour les bumps de l'ordre de 10m $\Omega$ , le rendement est insuffisant. Les nouvelles techniques de soudure performantes seront utilisées. Toute la difficulté sera de trouver les bons cycles thermiques ainsi que les bons paramètres sur l'énergie de packaging pour obtenir un bon contact électrique et thermique.



# **RÉFÉRENCES BIBLIOGRAPHIQUES**





## Références bibliographiques

- [Abu11] Abusaleh M. Imtiaz, Faisal H. Khan and Haresh Kamath, "A Low-Cost Time Shared Cell Balancing Technique for Future Lithium-Ion Battery Storage System Featuring Regenerative Energy Distribution," IEEE 26th Annual Applied Power Electronics Conference and Exposition (APEC), pp. 792-799, 2011.
- [And09] Andrea D 2009, Comparison of Integrated Circuits for Battery Management Systems for Li-Ion batteries, viewed 29 May 2009, <[http://liionbms.com/php/wp\\_bms\\_chips.php](http://liionbms.com/php/wp_bms_chips.php)>.
- [Asu05] Asumadu, J., Haque, M., Vogel, H., & Willards, C. Precision battery management system. In Instrumentation and measurement technology conference. Symposium conducted at the meeting of IEEE, Ottawa, Ontario. (doi:10.1109/IMTC.2005.1604361)
- [AUS] <http://asic.austriamicrosystems.com/>
- [Bak05] R. J. Baker, *CMOS: Circuit Design, Layout and Simulation, 2nd ed.*, Wiley-IEEE, 2005.
- [Ban97] Band, A & Unguris, J 1997, 'Optically isolated current to voltage converter for an electron optics system', Published Paper. National Institute of Standards and Technology. Maryland.
- [Bar98] L Barsotti, P MERLE, JC CHEFTEL, "Traitement des aliments par champs électriques pulsés", Sciences des aliments, 1998
- [Bel08] D. Belov and M.-H. Yang, "Investigation of the kinetic mechanism in overcharge process for Li-ion battery," Proc. 16th Int. Solid State Ion.Conf., vol. 179, no. 27-32, pp. 1816-1821, Sep. 2008.
- [Ber09] « Electrochemical Energy Storage » - A Handbook of Battery Technology.
- [Ber93] « Maintenance-Free Batteries » - A Handbook of Battery Technology Somerset: Research Studies Press Ltd.
- [Bil97] A. Bilotii, G. Monreal, and R. Vig, "Monolithic magnetic Hall sensor using dynamic quadrature offset cancellation," *IEEE Journal of Solid States*, vol. 32, Jun.1997, pp. 829-836.
- [Cao08] Jian Cao, Nigel Schofield and Ali Emadi, "Battery balancing methods: A comprehensive review," IEEE Vehicle Power and Propulsion Conference, VPPC 08. pp. 1-6, 2008.
- [Cha08] Alain Chapuis. 2008. Bi-directional MOS current sense circuit. U.S. Patent 7,327,149, filed May 10, 2005, and issued February 5, 2008.
- [Che01] H-M Cheng, Q-H Yang, C Liu "Hydrogen Storage in Carbon Nanotubes", *sciencedirect*, vol. 39, Issue 10, page 1447-1454, 2001
- [Che02] R Chen, "Volumetric optimal design of passive integrated power electronic module (IPEM) for distributed power system front-end DC/DC converter", Industry applications conference, vol 3, p. 1758-1765, 2002
- [Chi11] Chiu, M. L.; Chou, H.P., "An on-chip current sensing technique for hysteresis current-controlled boost converters," *Power Electronics and Drive Systems (PEDS), 2011 IEEE Ninth International Conference on*, vol., no., pp.361,366, 5-8 Dec. 2011
- [CMP] <http://cmp.imag.fr/>

- [Dao11] Daowd, M.; Omar, N.; Van den Bossche, P.; Van Mierlo, Joeri, "Passive and active battery balancing comparison based on MATLAB simulation," *Vehicle Power and Propulsion Conference (VPPC), 2011 IEEE* , vol., no., pp.1,7, 6-9 Sept. 2011
- [Dan09] Ha Dang Thai, "Réseaux de micro-convertisseurs" Thèse de doctorat, Institut Polytechnique de Grenoble, 2009.
- [Del09] O. Deleage, « Conception, réalisation et mise en oeuvre d'un micro convertisseur intégré pour la conversion DC/DC », Thèse UJF octobre 2009.
- [Des91] "Power MOSFET Designer's Manual." International Rectifier, Vol.1, pp7 and 131.
- [Duf08] Roger Duffait, Expériences de physique CAPES de sciences physiques, 2008. Editeur: Breal, ISBN: 978-2-7495-0838-2, pp 166.
- [Dus08] B. Dushan, "IPEM-based Power Electronics System Integration", *Integrated Power System Conference*, p. 1-10, 2008
- [Eric01] R. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*. Norwell, MA : Kluwer, 2001.
- [Fer99] Jean-Paul Ferrieux et François Forest : Alimentations à découpage, Convertisseurs à résonance. 3è édition, livre, 1999.
- [Ferroxcube] <http://www.ferroxcube.com/>
- [For02] Forghani-zadeh, H.P. ; Rincon-Mora, G.A., "Current-sensing techniques for DC-DC converters," *Circuits and Systems, 2002. MWSCAS-2002. The 2002 45th Midwest Symposium on*, vol.2, pp.II-577, II-580, 4-7 Aug. 2002
- [Gei93] R.Geiger, P.Allen, N.Strader, "Analog Integrated Circuits", 3rd ed. John Willey & Sons, New York, 1993.
- [Ger02] Olivier GERGAUD. *Modélisation énergétique et optimisation économique d'un système de production éolien et photovoltaïque couplé au réseau et associé à un accumulateur*. Thèse Electrotechnique. Antenne de Bretagne de l'École Normale Supérieure de Cachan Campus de Ker Lann – 35170 BRUZ 2002
- [Gra01] P. R. Gray, P. J. Hurst, S. H. Lewis, and R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 4th ed. New York: Wiley, 2001.
- [Gui10] Guidi, G.; Pavlovsky, M.; Kawamura, A.; Imakubo, T.; Sasaki, Y., "Efficiency optimization of high power density Dual Active Bridge DC-DC converter," *Power Electronics Conference (IPEC), 2010 International* , vol., no., pp.981,986, 21-24 June 2010
- [Hai11] Phung, T.; Crebier, J.; Collet, A., "An Optimized Topology for Next-to-Next Balancing of Series-Connected Lithium-ion Cells," *Power Electronics, IEEE Transactions on*, vol.PP, no.99, pp.1, 1, 0 doi: 10.1109/TPEL.2013.2284797.
- [Hua08] Hua Bai; Mi, C., "Eliminate Reactive Power and Increase System Efficiency of Isolated Bidirectional Dual-Active-Bridge DC-DC Converters Using Novel Dual-Phase-Shift Control," *Power Electronics, IEEE Transactions on*, vol.23, no.6, pp.2905, 2914, Nov. 2008
- [Hur04] P. J. Hurst, S. H. Lewis, J. P. Keane, "Miller Compensation Using Current Buffers in Fully Differential CMOS Two-Stage Operational Amplifiers," *IEEE Tran. On Circuits and Systems I- Regular Papers*, vol. 51, no. 2, Feb. 2004.

- [Isa00] M. J. Isaacson, R. P. Hollandsworth, P. J. Giampaoli, F. A. Linkowsky, A. Salim and V. L. Teofilo, "Advanced lithium ion battery charger," 15th Annual Battery Conference on Applications and Advances, pp. 193-198, Jan. 2000.
- [Jac09] Jacobi, W. (2009). « Lithium Batteries » - Battery Technology Handbook, CRC Press. [Mal06] H. Maleki and J. N. Howard, "Effects of over discharge on performance and thermal stability of a Li-ion cell," J. Power Sources, vol. 160, no. 2, pp. 1395-1402, Oct. 2006.
- [Jai08] Amit Kumar Jain, Raja Ayyanar, "PWM control of Dual Active Bridge: comprehensive analysis and experimental verification" Industrial Electronics, 2008.IECON, 34th annual conference of IEEE, 2008, pp. 909 - 915
- [Jan07] Jan Williams, Mark Thoren. *Developments in Battery Stack Voltage Measurement*, u.o.: Linear technology, 2007. Application Note 112.
- [Jon10] Jong-Won Shin, Gab-Su Seo, Chang-Yoon Chun, and Bo-Hyung Cho, "Selective Flyback Balancing Circuit with Improved Balancing Speed for Series Connected Lithium-ion Batteries," the 2010 International Power Electronics Conference (IPEC), pp. 1180-1184, August 2010.
- [Kar09] Karnjanapiboon, K., Jirasereamornkul, K., & Monyakul, V. High efficiency battery management system for serially connected battery string. In IEEE international symposium on industrial electronics. Symposium conducted at the meeting of the IEEE of Seoul, Korea 2009, July.
- [Ker13] Lyubomir KERACHEV, «Technologies de mise en œuvre et stratégies de configuration de réseaux de micro-convertisseurs – Application au photovoltaïque», Thèse UJF décembre 2013.
- [Khe91] M.H. Kheraluwala, R. W. DeDoncker, D. M. Divan, "Power conversion apparatus for dc-dc conversion using dual active bridges", U.S patent, patent number 5,027,264, June 1991.
- [Kim05] J. W. Kimball, P. T. Krein, and K. R. Cahill, "Modeling of capacitor impedance in switching converters," IEEE Power Electronics Letters, vol. 3, pp. 136-140, Dec. 2005.
- [Kim07] Kimball, J.W.; Kuhn, B.T.; Krein, P.T., "Increased Performance of Battery Packs by Active Equalization," *Vehicle Power and Propulsion Conference, 2007. VPPC 2007. IEEE*, vol., no., pp.323, 327, 9-12 Sept. 2007
- [Kim09] Yeong-Seuk Kim; Bo-Mi No; Jun-Sik Min; Al-Sarawi, S.; Abbott, D., "On-chip current sensing circuit for current-limited minimum off-time PFM boost converter," *SoC Design Conference (ISOCC), 2009 International* , vol., no., pp.544,547, 22-24 Nov. 2009
- [Kri06] F. Krismer; S. Round; and J. W. Kolar, "Performance Optimization of a High Current Dual Active Bridge with a Wide Operating Voltage Range," in 37th IEEE Power Electronics Specialists Conference, 2006. PESC '06, 2006, pp. 1-7
- [Kut96] Kutkut, N., & Divan, M. Dynamic equalization techniques for series battery stacks. In Telecommunications energy conference. Symposium conducted at the meeting of INTELEC, Boston, MA. (Doi: 10.1109/INTELEC.1996.573384) 1996.
- [Led07] P. Leduc, F. De Crecy, M. Fayolle "Challenges for 3D integration: bonding quality and thermal management" ITTC, 2007
- [Lee07] Yuang-Shung Lee; Chih-Jen Hsu, "High Accuracy CMOS Current Sensing Circuit for Current Mode Control Buck Converter," *Power Electronics and Drive*

- Systems*, 2007. *PEDS '07. 7th International Conference on*, vol., no., pp.44, 48, 27-30 Nov. 2007
- [Len99] R. Lenk, "Application Bulletin AB-20 Optimum Current Sensing Techniques in CPU Converters", Fairchild Semiconductor Application Notes, 1999.
- [Lou09] O'Loughlin, M, 'A way to reduce costs in automotive power supplies', *Power Systems Design*, December 2009, pp. 36-39.
- [LTC6803] <http://cds.linear.com/docs/en/datasheet/680313fa.pdf>
- [Mah05] Mahattanakul, J., "Design procedure for two-stage CMOS operational amplifiers employing current buffer," *Circuits and Systems II: Express Briefs, IEEE Transactions on*, vol.52, no.11, pp.766, 770, Nov. 2005
- [Mar11] Markus Einhorn, Werner Roessler and Juergen Fleig, "Improved Performance of Serially Connected Li-ion Batteries With Active Cell Balancing in Electric Vehicles," *IEEE Transactions on Vehicular Technologies*, Vol. xx, No. 99, pp. 1-10, May 2011
- [Men10] Mengmeng Du; Hoi Lee, "An Integrated Speed- and Accuracy-Enhanced CMOS Current Sensor With Dynamically Biased Shunt Feedback for Current-Mode Buck Regulators," *Circuits and Systems I: Regular Papers, IEEE Transactions on*, vol.57, no.10, pp.2804,2814, Oct. 2010
- [Mes12] Mestrallet, F.; Kerachev, L.; Crebier, J-C; Collet, A., "Multiphase interleaved converter for lithium battery active balancing," *Applied Power Electronics Conference and Exposition (APEC), 2012 Twenty-Seventh Annual IEEE*, vol., no., pp.369,376, 5-9 Feb. 2012
- [Mey05] Meyrath, TP 2005, 'Precision analog optocoupler', Unpublished Paper, Center for Nonlinear Dynamics, University of Texas, Austin.
- [Moo03] C.S. Moo, Y.C. Hsieh, I.S. Tsai, and J.C. Cheng, "Dynamic Charge Equalisation for Series-Connected Batteries," *IEEE Proceedings Electric Power Applications*, Vol. 150, No. 5, pp. 501-505, 2003.
- [Mun03] M. Munzer, W. Ademmer, B. Strzalkowski, and K. T. Kaschani, "Insulated signal transfer in a half bridge driver IC based on coreless transformer technology," in *Power Electronics and Drive Systems, 2003. PEDS 2003. The Fifth International Conference on*, 2003, vol. 1, pp. 93–96 IEEE.
- [Ogg06] Oggier, G.G.; Ledhold, R.; Garcia, G.O.; Oliva, A.R.; Balda, J.C.; Barlow, F., "Extending the ZVS Operating Range of Dual Active Bridge High-Power DC-DC Converters," *Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE*, vol., no., pp.1, 7, 18-22 June 2006
- [Ogg09] Oggier, G.G.; Garcia, G.O.; Oliva, A.R., "Switching Control Strategy to Minimize Dual Active Bridge Converter Losses," *Power Electronics, IEEE Transactions on*, vol.24, no.7, pp.1826, 1838, July 2009
- [Pal01] G. Palmisano, G. Palumbo, and S. Pennisi, "Design Procedure for Two Stage CMOS Transconductance Amplifier: A Tutorial," in *Analog Integrated Circuit and Signal Processing*. Norwell, MA: Kluwer, vol. 27, pp. 179–189, 2001.
- [Pal09] L. Palma, P. Enjeti, "A Modular Fuel Cell, Modular DC–DC Converter Concept for High Performance and Enhanced Reliability," *Power Electronics, IEEE Transactions on*, vol. 24, 2009, pp. 1437-1443.

- [Pal97] G. Palmisano and G. Palumbo., "A Compensation Strategy for Two-Stage CMOS Op- Amps Based on Current Buffer." *IEEE Trans. on Circuits and Systems (part I)* 44(3), pp. 257–262, Mar. 1997.
- [Par09] Sang-Hyun Park; Tae-Sung Kim; Jin-Sik Park; Gun-Woo Moon; Myung-Joong Yoon, "A New Buck-boost Type Battery Equalizer," *Applied Power Electronics Conference and Exposition, 2009. APEC 2009. Twenty-Fourth Annual IEEE*, vol., no., pp.1246, 1250, 15-19 Feb. 2009
- [Pas97] C. Pascual, and P.T. Krein, "Switched Capacitor System for Automatic Series Battery Equalization," *IEEE Applied Power Electronics Conference and Exposition, APEC '97 Conference Proceedings, 12th Vol. 2*, pp. 848-854, 1997.
- [Pen04] F. Z. Peng, L. Hui, S. G. Jia, and J. S. Lawler, "A new ZVS bidirectional DC–DC converter for fuel cell and battery application," *IEEE Trans.Power Electron.*, vol. 19, no. 1, pp. 54–65, Jan. 2004.
- [Pot05] Potirakis, S. M.; Alexakis, G.E., "An Accurate Calculation of Miller Effect on the Frequency Response and on the Input and Output Impedances of Feedback Amplifiers," *Circuits and Systems II: Express Briefs, IEEE Transactions on* , vol.52, no.8, pp.491,495, Aug. 2005
- [Pou08] G. Poupon "Packaging avancé sur silicium" EGEM électronique et micro-électronique, Hermes, Lavoisier 2008
- [Ran02] Z. Randjelovic, M. Kayal, R. Popovic, and H. Blanchard, "Highly Sensitive Hall Magnetic Sensor Microsystem in CMOS Technology," *IEEE Journal of Solid States*, Feb. 2002, pp. 151-159.
- [Red11] Joel Redoutey « Circuits hybrides de puissance », Centrale Marseille, 2011.
- [Rey10] J.F. Reynaud, C. E. Carrejo, O. Gantet, P. Aloïsi, B. Estibals, C. Alonso, "Active balancing circuit for advanced lithium-ion batteries used in photovoltaic application", *International Conference on Renewable Energies and Power Quality (ICRE PQ'11)*, Las Palmas, Spain, April 2010
- [Roe08] Roessler, W., Infineon Technologies. Boost battery performance with active charge-balancing. *EE Times-India*, July 2008b
- [Sim08] Timothé SIMONOT : Commande intégrée en technologie AMS 0.35µm pour actionneur de puissance. Mémoire de stage, Stage M2P CSINA-Université Joseph Fourier – G2elab 2008
- [Sir07] Siri, K.; Willhoff, M.; Conner, K., "Uniform Voltage Distribution Control for Series Connected DC–DC Converters," *Power Electronics, IEEE Transactions on*, vol.22, no.4, pp.1269, 1279, July 2007
- [Sou07] G. Souchet, « Réseau de micro – convertisseurs », mémoire présenté en vue d’obtenir le diplôme d’INGENIEUR C.N.A.M : GEII : Grenoble : Laboratoire d’Electrotechnique de Grenoble ; Université Joseph Fourier. 2007.
- [Sun09] P. Hong-Sun, K. Chol-Ho, P. Ki-Bum, M. Gun-Woo and L. Joong-Hui, "Design of a Charge Equalization Based on Battery Modularization," *IEEE Trans. on Vehicular Technology*, Vol. 58, pp. 3938-3946, 2009.
- [Tao08] Xuehui Tao; Jianping Xu, "Integrated CMOS current-sensing circuit for current-mode boost converters," *Industrial Technology, 2008. ICIT 2008. IEEE International Conference on*, vol., no., pp.1, 5, 21-24 April 2008
- [Tec98] "Very High CMR, Wide VCC Logic Gate Optocouplers." Technical Data, Hewlett Packard.

- [Tri13] Trung Hieu TRINH, «Réseaux de micro convertisseurs, les premiers pas vers le Circuit de Puissance Programmable» Thèse INPG Jan. 2013.
- [Van96] Van Putten, AFP 1996, 'A Centralized Data-Acquisition System', in *Electronic Measurement Systems: Theory and Practise*, 1st edn, Taylor & Francis Group, LLC, Great Britain.
- [Van98] Van Overschee, P 1998, 'Galvanic Isolation', in JFM van Impe, PA Vanrolleghem, D Inserentant (eds.), *Advanced Instrumentation, Data Interpretation, and Control of Biotechnological Processes*, Kluwer Academic Publishers, Norwell.
- [Vie06] B.V. Dang, « Conception d'une interface d'électronique de puissance pour Pile à Combustible, » Thèse INPG Déc. 2006.
- [Vig08] S. Vighetti et B. Vallet, "Photovoltaïque raccordé au réseau. Choix et optimisation des étages de conversion," JCGE Déc. 2008, Lyon, France.
- [Vin08] Courtecuisse Vincent, "Supervision d'une centrale multisources à base d'éoliennes et de stockage d'énergie connectée au réseau électrique", Thèse en Génie électrique, L2EP, Paristech, 2008
- [Vix05] C. Vix-Guterl, E. Frackowiak, K. Jurewicz, M. Friebe, J. Parmentier, F. Béguin "Electrochemical Energy Storage in ordered porous carbon materials" sciencedirect, vol. 43, Issue 6 page 1293-1302, 2005
- [Wan98] K. Wang; C.Y. Lin; L. Zhu, D. Qu; F.C. Lee, J.S. Lai, "Bi-directional dc-dc converters for fuel cell systems," Proc. IEEE Power Electronics in Transportation, pp. 47-52, Oct. 1998
- [Wei09] Wei Yao, Mingzhi Gao, Zheng Ren, Min Chen, et Zhaoming Qian, "Improvement of performance and flexibility for photovoltaic module using individual DC/DC converter," *Power Electronics and Motion Control Conference, 2009. IPEMC '09. IEEE 6th International*, 2009, pp. 441-444.
- [Wei10] Wei Hong, Kong-Soon Ng, Jin-Hsin Hu and Chin-Sien Moo, "Charge Equalization of Battery Power Modules in Series," The 2010 International Power Electronics Conference, pp. 1568-1572, 2010.
- [Wil08] Williams, M & Thoren, J 2008, 'Novel measurement circuit eases battery-stack-cell design', *EDN*, 1 October 2008, pp. 53-63.
- [Xia03] C. Xiao, L. Zhao, T. Asda, W. Odendaal, and J. van Wyk, "An overview of Integratable Current Sensor Technologies," in *Proc. 2003 Industry Applications Conference*, pp. 1251-1258.
- [Xin09] Xinbo Ruan; Wu Chen; Lulu Cheng; Tse, C.K.; Hong Yan; Tao Zhang, "Control Strategy for Input-Series-Output-Parallel Converters," *Industrial Electronics, IEEE Transactions on*, vol.56, no.4, pp.1174,1185, April 2009
- [Yun11] Yungtaek Jang; Jovanovic, M.M.; Dillman, D.L.; Sheng-Hua Li; Chia-Cheng Yang, "Input-voltage balancing of series-connected converters," *Applied Power Electronics Conference and Exposition (APEC), 2011 Twenty-Sixth Annual IEEE*, vol., no., pp.1153,1160, 6-11 March 2011
- [Zha01] Zhang, J.M.; Xu, D.M.; Zhaoming Qian, "An improved dual active bridge DC/DC converter," *Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual*, vol.1, no., pp.232, 236 vol. 1, 2001
- [Zho10] Haihua Zhou ; Tran Duong; Siew Tuck Sing; Khambadkone, A.M., "Interleaved bi-directional Dual Active Bridge DC-DC converter for interfacing ultracapacitor in micro-grid application," *Industrial Electronics*

(ISIE), 2010 IEEE International Symposium on , vol., no., pp.2229,2234, 4-7 July 2010