

**ÉCOLE DOCTORALE SST**

**Laboratoire de Microélectronique de Puissance**

**THÈSE** présentée par :

**Chawki BENBOUJEMA**

Soutenue le : 18 juillet 2011

pour obtenir le grade de : **Docteur de l'université François - Rabelais**

Discipline/ Spécialité : Electronique

**ÉTUDE D'UNE STRUCTURE  
D'INTERRUPTEUR 4 QUADRANTS À  
FAIBLES PERTES À BASE DE  
TRANSISTORS À FORTS GAINS**

**THÈSE dirigée par :**  
**VENTURA Laurent**

Professeur des universités, Université François - Rabelais

**RAPPORTEURS :**  
**ALLARD Bruno**  
**LEFEBVRE Stéphane**

Professeur, INSA Lyon  
Professeur, CNAM, ENS, Cachan

**JURY :**  
**ALLARD Bruno**  
**DORE Pascal**  
**LEFEBVRE Stéphane**  
**QUOIRIN Jean-Baptiste**  
**RICHARDEAU Frédéric**  
**ROUGER Nicolas**  
**SCHELLMANN Ambroise**  
**VENTURA Laurent**

Professeur des universités, INSA Lyon  
Chef de projet recherche, Legrand  
Professeur des universités, CNAM, ENS, Cachan  
Consultant R&D, STMicroelectronics Tours  
Chargé de recherche (HDR), Laplace, Toulouse  
Chargé de recherche (HDR), G2Elab CNRS UMR 5269  
Maître de conférences, Université François - Rabelais  
Professeur des universités, Université François - Rabelais

Insérer ici éventuellement votre dédicace

# Remerciements

Insérer ici votre texte de remerciements





# Résumé

S'inscrivant dans le cadre de la gestion de l'énergie dans l'habitat, du programme SESAME du pôle de compétitivité S2E2, l'objectif de cette thèse est d'étudier et de proposer une structure d'interrupteur commandable à l'ouverture et à la fermeture, bidirectionnel en tension et en courant et à faible perte énergétique, destiné à connecter tout type de charges sur le réseau alternatif 230V/50Hz. Il n'existe pas à l'heure actuelle de composants interrupteurs monolithiques de ce type. Or, le LMP a récemment validé le concept d'une structure monolithique totalement innovante utilisant un transistor bipolaire symétrique à base fine autoprotégée et à fort gain, dans la cadre du projet de recherche SESAME-ISIS. En attendant sa réalisation technologique, nous avons entrepris de valider le principe de la tenue en tension d'une base fine autoprotégée, via l'étude de transistors bipolaires dissymétriques discrets, spécialement réalisés à cet effet, appliquée à la réalisation d'un interrupteur bidirectionnel. Les résultats de cette étude nous auront non seulement permis de confirmer l'intérêt d'une base fine autoprotégée, mais aussi de proposer une nouvelle topologie de structure d'interrupteur électronique bidirectionnel en courant et en tension, moins énergivore et intégrable monolithiquement.

La première partie du mémoire présente les différents types de charges rencontrées dans le domaine de l'électroménager et les solutions d'interrupteurs électroniques existantes. La deuxième partie, traite des interrupteurs électroniques à base de transistors MOS et des limites de cette technologie unipolaire en termes de compromis de minimisation de surface de puces et de minimisation de la dissipation de puissance. Par la suite, nous montrons que l'on peut repousser ces limites en adoptant des solutions à base de transistors bipolaires de puissances et notamment avec des bases fines autoprotégées (Transistors GAT). Le quatrième chapitre présente les résultats d'une étude des caractéristiques à l'état passant et à l'état bloqué de transistors GAT et valide leur aptitude à fonctionner sur le réseau alternatif domestique. Nous présentons plusieurs voies possibles d'amélioration des caractéristiques de ces transistors avant d'étudier leur comportement dans une fonction interrupteur. Nous terminons ce travail en démontrant l'intérêt de la commande des transistors GAT en mode de conduction inverse, intérêt qui nous conduit ensuite à proposer une structure d'interrupteur totalement novatrice,

avec la réduction de moitié du nombre de composants et donc une diminution accrue de la puissance dissipée dans l'interrupteur.

**Mots clés :** interrupteur, bidirectionnalité, commandabilité, faibles pertes, réseau alternatif, transistor bipolaire GAT, base fine, autoblindage, commande.

# Abstract

As part of the energy management for household appliances of the S2E2 competitive pole SESAME program, the objective of this thesis is to propose a bidirectional switch in current and voltage with full turn-off control and low energy loss, ensuring the control of all loads types connected to the mains.

Currently, this kind of monolithic switch components doesn't exist. Nevertheless, the LMP has recently validated the concept of an innovative monolithic structure using a symmetric bipolar transistor with a fine auto protected base and a high gain, under the SESAME-ISIS search project. Meanwhile its technologic realization, we tried to validate the fine auto protect base breakdown voltage principle, through the study of discrete dissymmetrical bipolar transistors. The results of this study, gave us the means to confirm the advantage of an auto protect fine base and to propose a new current and voltage bidirectional switch structure with less energy losses and monolithic integration.

The first part of this thesis presents the different loads types encountered in the appliances field and electronic switch existing solutions for controlling these loads. Through this study, we are presenting the advantages and disadvantages of discrete or monolithic switches.

In the second part, we were interested in electronic switches composed of MOS transistors. Different associations strategies and controls will be tested to reduce the power dissipation of the switch on the one hand, and facilitate control of the device on the other hand.

Then we turned to solutions based on power bipolar transistors. The last one, called GAT, distinguished itself by its high current gain and its low voltage drop in the on state. By implementing around the active base heavily doped caissons which create a shielding effect, one can increase the structure performances.

After the design of this component in our laboratory, the characteristics of the on state and the off state were improved to validate its functionality in AC mains. The study will then focus on different technologies to confirm its performances. Using low metallization resistance and assembly strategy intelligently defined, it has been demonstrated that the performance of this component can be increased.

Finally, we proposed a new switch structure using only two transistors GAT. We show that the interesting GAT reverse mode characteristics permit to deflect the load current flowing in

the diodes, which permit to delete them. So we reduced the important source of power dissipation in the switch.

**Keywords:** switch, bidirectionality, turn-off control, low losses, AC mains, bipolar transistor, shielding effect, electric simulations, packaging, driver.

# Table des matières

Remerciements .....	3
Résumé .....	5
Abstract.....	7
Table des matières .....	9
Liste des tableaux .....	13
Liste des figures.....	14
Introduction générale.....	24
Première partie L'état de l'art des interrupteurs « Secteur ».....	29
1 L'état de l'art des interrupteurs « Secteur » .....	30
1.1 Introduction .....	30
1.2 Réduction de la consommation électrique des appareils ménagers .....	31
1.2.1 L'interrupteur secteur et son environnement .....	31
1.2.2 L'enjeu de réduction de la consommation électrique des organes électroniques de contrôle.....	32
1.3 Type de charge connectées sur le réseau alternatif .....	33
1.3.1 Les variateurs .....	33
1.3.2 Charges résistives .....	34
1.3.3 Charges inductives .....	36
1.3.4 Charges capacitives .....	38
1.3.5 Conclusion.....	39
1.4 Les relais électromécaniques :.....	40
1.4.1 Le relais électromécanique.....	41
1.4.2 L'intérêt du relais .....	42
1.4.3 Les inconvénients des relais électromécaniques :.....	43
1.5 Notions d'interrupteur idéal et d'interrupteur réel à base de semi-conducteurs...	43
1.5.1 L'interrupteur dipôle idéal .....	43
1.5.2 L'interrupteur réel .....	44
1.5.3 Classification des interrupteurs réels.....	46
1.6 Interrupteur commandable à l'amorçage.....	47
1.6.1 Thyristor .....	47
1.6.2 Le TRIAC.....	49
1.7 Interrupteur commandable à l'amorçage et au blocage .....	54

1.7.1	Le GTO .....	54
1.7.2	Le transistor bipolaire.....	56
1.7.3	Le transistor MOSFET .....	62
1.7.4	l'IGBT .....	69
1.7.5	Le transistor IGBT à tension de blocage inverse : RB-IGBT .....	77
1.7.6	Le transistor IGBT à courant de conduction inverse : RC-IGBT .....	79
1.8	Perspectives sur les semi-conducteurs pour la réalisation de composant de puissance	79
1.9	Conclusion sur l'état de l'art actuel.....	81
2	Interrupteur bidirectionnel commandable à l'ouverture et à la fermeture et à faibles pertes à base de transistors MOS.....	84
2.1	Interrupteur à base de transistors MOSFET de puissance.....	84
2.1.1	Le transistor MOSFET à structures planaires conventionnelles .....	84
2.1.2	Le transistor MOSFET à superjonctions .....	86
2.1.3	Evolution des paramètres électriques du transistor MOS en fonction de la température	88
2.1.4	Choix du transistor MOS de puissance .....	89
2.1.5	Interrupteur à base de transistors VDMOS montés en sources communes (SC-MOS)	91
2.1.6	Interrupteur à base de transistors VDMOS montés en drains communs (DC-MOS)	94
2.1.7	Puissance dissipée dans l'interrupteur SC-MOS.....	97
2.2	Nouvelle configuration de commande de l'interrupteur bidirectionnel SC-MOS	99
2.2.1	Principe de la commande .....	99
2.2.2	Simulation et réalisation de l'interrupteur SC-MOS et son circuit de commande	103
2.2.3	Essais électriques de l'interrupteur commandé .....	104
2.2.4	Puissance dissipée dans l'interrupteur SC-MOS à commande unique .....	106
2.3	Conclusion.....	109
3	Conception, réalisation et caractérisation du transistor GAT .....	111
3.1	Introduction .....	111
3.2	Choix du transistor élémentaire.....	111
3.3	Description du transistor GAT .....	116

3.4	La conception du transistor GAT .....	118
3.4.1	Résultat des simulations électriques et discussions.....	121
3.5	Réalisation du transistor GAT :.....	123
3.6	Assemblage des puces GAT.....	125
3.6.1	Caractérisation sous pointes .....	125
3.6.2	Assemblage des différentes puces .....	127
3.7	Caractérisation des transistors GAT.....	130
3.7.1	Environnement de mesures .....	130
3.7.2	Caractérisation des transistors GAT.....	133
3.8	Conclusion.....	148
4	Etude du phénomène de dépolarisation du transistor GAT.....	151
4.1	Introduction .....	151
4.2	Simulations sous SPICE du phénomène de dépolarisation .....	152
4.2.1	Discretisation du transistor GAT.....	153
4.2.2	Définition des résistances de métallisation .....	153
4.2.3	Elaboration du schéma électrique sous SPICE .....	155
4.3	Influence des fils de bonding sur la dépolarisation du transistor GAT .....	162
4.3.1	Réalisation de l'assemblage des puces avec différentes configurations d'interconnexion des fils de bonding .....	163
4.3.2	Caractérisation des puces GAT 16mm <sup>2</sup> avec différentes configurations de fils de bonding.....	166
4.4	Impact du type d'assemblage sur le comportement thermique des transistors ..	168
4.4.1	Observation par la face arrière du composant .....	169
4.4.2	Observation par la face avant du composant.....	173
4.5	Solutions proposées pour réduire les résistances de métallisation.....	181
4.5.1	Augmentation de l'épaisseur des métallisations aluminium .....	181
4.5.2	Élargissement des plages de reports.....	182
4.5.3	Augmentation de l'épaisseur des métallisations et élargissement des plages de reports	183
4.6	Conclusion.....	184
5	Développement d'une solution innovante à transistors bipolaires : IBICOM (Interrupteur <b>B</b> idirectionnel <b>COM</b> mandable).....	187
5.1	Introduction .....	187

5.2	Modèle électrique statique du transistor GAT .....	187
5.2.1	Le modèle d'Ebers-Moll .....	187
5.2.2	Modèle de Gummel-Poon de type SPICE.....	188
5.2.3	Extraction des paramètres du modèle Gummel-Poon de type SPICE .....	190
5.2.4	Validation du modèle du transistor GAT .....	195
5.3	Etude système de l'interrupteur secteur à transistors bipolaires à fort gain.....	196
5.4	Le rôle des diodes dans la réalisation d'un interrupteur bidirectionnel à transistors GAT.	205
5.5	Réalisation d'un interrupteur bidirectionnel à base de transistors GAT sans diode (interrupteur IBICOM).....	207
5.5.1	Etude statique à l'état bloqué de l'interrupteur bidirectionnel.....	207
5.5.2	Etude statique à l'état passant de l'interrupteur bidirectionnel IBICOM...	212
5.6	Conclusion.....	220
	Conclusion générale .....	222
	Bibliographie .....	227
	Résumé .....	234
	Abstract.....	234



# Liste des tableaux

Tableau 1-1: Valeur du courant $I_G$ pour trois types de TRIAC 600 V en fonction du quadrant d'amorçage .....	52
Tableau 1-2 : Extrait de la table périodique des éléments.....	80
Tableau 2-1: Caractéristiques de transistors MOS 600 V à 25 °C .....	90
Tableau 3-1 : Gains en courant des transistors caractérisés .....	127
Tableau 3-2 : Caractéristiques électriques du transistor ST1802HI.....	133
Tableau 3-3 : Gain des transistors ST1802HI et GAT pour $I_B = 5$ mA et $V_{CEsat} = 0,3$ V .....	142
Tableau 3-4 : Gain des transistors ST1802HI et GAT pour $I_C = 4,5$ mA et $V_{CEsat} = 0,3$ V ...	144
Tableau 4-1 : Expression analytiques et valeurs numériques des résistances de métallisation de la base et de l'émetteur des 9 transistors modélisant le GAT 36 mm <sup>2</sup> .....	155
Tableau 5-1 : Nomenclature des paramètres d'un transistor bipolaire utilisé dans le logiciel SPICE.....	190
Tableau 5-2 : Exemple de classification des paramètres d'un transistor bipolaire selon ses modes de fonctionnement.....	193
Tableau 5-3 : Paramètres du modèle du transistor GAT 36 mm <sup>2</sup> .....	196
Tableau 5-4 : Tableau récapitulatif des valeurs des grandeurs utilisées pour le calcul de la puissance statique dissipée par le transistor et par la diode formant l'interrupteur .....	199
Tableau 5-5 : Tableau récapitulatif des valeurs des grandeurs utilisées pour le calcul de la puissance statique dissipée par le transistor en mode direct et inverse formant l'interrupteur.....	204

# Liste des figures

Figure 1-1 : schéma synoptique du système interrupteur pour appareil électroménager.....	31
Figure 1-2 : Commande utilisée par le variateur : retard à l'amorçage (a) ; retard à l'ouverture (b) et recentrage de phase (c) .....	34
Figure 1-3: Mesures du courant maximum commuté en fonction du retard à l'amorçage du variateur de lumière dans le cas d'une lampe à incandescence (secteur 230V) [5].....	35
Figure 1-4: Commutation d'un variateur de lumière contrôlant une lampe halogène (P = 500 W, $t_d = 6$ ms, secteur (230 V et 50 Hz)) [5].....	36
Figure 1-5: Variateur de lumière commandant une lampe halogène très basse tension .....	37
Figure 1-6: Commutation d'un variateur de lumière contrôlant un transformateur abaisseur pour lampes halogènes basse tension (P=105W, $t_d=5$ ms, secteur 230V/50Hz) .....	37
Figure 1-7: Schéma bloc d'une lampe fluorescente compacte (CFL).....	38
Figure 1-8 : Forme du courant absorbé par les lampes fluorescentes compactes (P = 15 W) .	39
Figure 1-9 : Les relais de type téléphonique .....	41
Figure 1-10 : Schéma simplifié d'un relai électromécanique .....	42
Figure 1-11: Caractéristique d'un interrupteur idéal.....	44
Figure 1-12 : Répartition des différents types de composants en fonction de la puissance et de la fréquence d'utilisation.....	46
Figure 1-13: Schémas de principe du thyristor .....	47
Figure 1-14: Symbole du thyristor (a) et caractéristiques théoriques (b) du thyristor .....	48
Figure 1-15: L'association de deux thyristors en anti-parallèle.....	49
Figure 1-16: Schéma du TRIACs.....	50
Figure 1-17: Structure interne du TRIAC à partir de deux Thyristors en anti-parallèle.....	50
Figure 1-18 : Commande TRIAC par courant continu (a), .....	51
Figure 1-19 : Les quatre quadrants d'amorçage du TRIAC .....	52
Figure 1-20 : Surface de silicium nécessaire pour la réalisation d'un composant en fonction de la tenue en tension .....	53
Figure 1-21: Evolution des performances des dispositifs GTO .....	55
Figure 1-22: Symbole (a) et structure inter-digitée des doigts de cathode du GTO (b).....	55
Figure 1-23: Schéma électrique d'interrupteur à base de GTO (a) .....	56

Figure 1-24: Représentation du transistor bipolaire de type NPN (a) et du type PNP (b).....	57
Figure 1-25: Structure du transistor bipolaire de puissance de type NPN .....	58
Figure 1-26: Fonctionnement du transistor bipolaire en fonction des tensions $V_{BC}$ et $V_{BE}$ .....	59
Figure 1-27: Caractéristique $I_C$ en fonction du $V_{CE}$ du transistor bipolaire NPN .....	60
Figure 1-28 : Caractéristique statique idéalisée du transistor bipolaire (b).....	61
Figure 1-29 : Réalisation de la fonction AC Switch hybride. ....	62
Figure 1-30: Structure du transistor latéral .....	63
Figure 1-31: Structure du transistor vertical .....	64
Figure 1-32: Symbole (a) et caractéristiques idéale de fonctionnement (b) et réelle (c) d'un transistor MOS de puissance .....	66
Figure 1-33: Symbole (a) et caractéristique idéale de fonctionnement (b) d'un transistor MOS de puissance avec sa diode interne .....	67
Figure 1-34 : Réalisation de l'interrupteur quatre quadrants avec deux transistors MOS .....	67
Figure 1-35 : Structure interne du MBS .....	68
Figure 1-36: a) Structure du transistor IGBT et b) Schéma équivalent .....	69
Figure 1-37: a) symbole de l'IGBT et b) caractéristiques statiques.....	71
Figure 1-38 : Pont diode avec IGBT .....	72
Figure 1-39 : Interrupteur à base d'« IGBT-Diode » mis en anti parallèle .....	72
Figure 1-40 : Réalisation de l'interrupteur quatre quadrants avec deux transistors IGBT et deux diodes.....	73
Figure 1-41: Répartition des porteurs dans la base durant l'état passant de l'IGBT .....	74
Figure 1-42: Comparaison des caractéristiques statiques du MOS, BJT et IGBT [38] .....	75
Figure 1-43: Caractéristiques statiques du transistor IGBT IRG4BC10KD (600 V, 5 A).....	76
Figure 1-44: Structure interne du RB-IGBT .....	77
Figure 1-45: a) du transistor RB-IGBT et b) Caractéristique électrique.....	78
Figure 1-46 : Schéma électrique d'un interrupteur quatre quadrants à base de RB-IGBT (a) et sa caractéristique idéalisée (b).....	78
Figure 1-47 : a) Structure interne et b) schéma équivalent du transistor RC-IGBT .....	79
Figure 2-1 : Coupe d'un transistor MOSFET de puissance à structure verticale.....	85
Figure 2-2: Coupe verticale d'une cellule de transistor MOSFET de puissance à superjonctions.....	86

Figure 2-3: Comparaison des limites théoriques sur silicium de $R_{ON.S}$ en fonction de la tension d'avalanche $BV_{DSS}$ des composants MOS verticaux conventionnels et à superjonctions .....	87
Figure 2-4 : Evolution de $R_{DS(ON)}$ (normalisée) en température. (a) Cas d'une structure VDMOS classique (MTP6N60) et (b) d'une structure à superjonctions (STY60NM60) .....	89
Figure 2-5: Observation de la puce STY60NM60 au rayon X (a) et après ouverture chimique (b) .....	90
Figure 2-6: Interrupteur à base de deux transistors MOS mis en sources communes (SC-MOS).....	91
Figure 2-7: Simulation sous SPICE d'un interrupteur SC-MOS commandant une charge dissipant 1000 W .....	92
Figure 2-8: Variation de la $R_{DS(ON)}$ en fonction d' $I_D$ pour le transistor STY60NM60.....	92
Figure 2-9: Formes d'onde de la simulation sous SPICE de l'interrupteur SC-MOS connectant une charge résistive sur le réseau (230 V/50 Hz).....	93
Figure 2-10: Schéma de la circulation de courant de charge positif (a) et négatif (b) à travers l'interrupteur SC-MOS.....	94
Figure 2-11: Interrupteur à base de deux transistors MOS mis en drains communs (DC-MOS) .....	95
Figure 2-12: Schéma de simulation de l'interrupteur DC-MOS (a) et les formes d'onde de la simulation sous SPICE (b) .....	96
Figure 2-13: Schéma de la circulation de courant de charge positif (a) et négatif (b) à travers l'interrupteur DC-MOS .....	97
Figure 2-14: La répartition de la puissance dissipée par l'interrupteur SC-MOS utilisant deux transistors STY60NM60 connecté sur une charge dissipant 1000 W .....	98
Figure 2-15: Possibilité de passage du courant de charge par la diode interne (a) ou par le canal source-drain (b) pendant une alternance positive de la tension secteur.....	100
Figure 2-16: Fonctionnement du transistor MOS. ....	100
Figure 2-17: Formes d'onde de la simulation sous SPICE de l'interrupteur SC-MOS connectant une charge dissipant 1000 W sur le réseau 230 V/50 Hz en commandant les deux transistors MOS pendant le premier quart de l'alternance et un seul transistor lors du second quart de l'alternance secteur.....	101

Figure 2-18: Circulation du courant de charge en alternance positive (a) et en alternance négative (b) à travers les transistors MOS de l'interrupteur SC-MOS dans le cas d'une commande unique .....	102
Figure 2-19: Schéma électrique de l'interrupteur SC-MOS et de son environnement de commande .....	103
Figure 2-20: Banc de test de l'interrupteur SC-MOS et de son environnement de commande .....	104
Figure 2-21: Formes d'ondes des grandeurs électriques de l'interrupteur SC-MOS commandant une charge dissipant 1000 W .....	105
Figure 2-22: Puissance dissipée par l'interrupteur SC-MOS pour les deux types de commande à 25 et 125 °C .....	107
Figure 2-23 Caractéristique courant/tension à l'état passant du transistor MOS en fonctionnement direct (a) et inverse (b) .....	108
Figure 2-24 : Schéma équivalent simplifié du transistor MOS .....	109
Figure 3-1: Réalisation de la fonction interrupteur à base de transistors et diodes.....	111
Figure 3-2: Coupe schématique d'un transistor bipolaire classique (a), SJ-BJT 600V (b), SJ-MOS 600 V (c) et d'un transistor IGBT 600 V à grille en tranchée (d) .....	112
Figure 3-3: Caractéristiques de sortie simulées pour différentes structures de transistors 600 V ayant des surfaces de silicium égales (10 mm <sup>2</sup> ) .....	113
Figure 3-4: Pertes en conduction du transistor SJ-BJT (10 mm <sup>2</sup> de surface active) pour un courant de charge de 5 A et pour différents courants de base .....	114
Figure 3-5: Pertes en conduction pour différentes structures de transistors 600 V à surfaces de silicium égales (10 mm <sup>2</sup> ) en fonction du courant de charge .....	115
Figure 3-6: Schéma électrique (a) et structure (b) du transistor bipolaire à base autoprotégée composé d'un JFET et d'un TJB en série. ....	116
Figure 3-7 : Comparaison entre une structure GAT (a) et une structure TBSBT (b). ....	119
Figure 3-8 : Définition des paramètres critiques pour le transistor GAT.....	120
Figure 3-9 : Présentation des dimensions de la structure GAT 600 V optimisée .....	121
Figure 3-10 : Tenue en tension à l'état bloqué de la structure GAT optimisée .....	121
Figure 3-11 : Comparaison des caractéristiques de sortie entre la structure GAT et un composant bipolaire conventionnel pour un courant de base de 100 mA.....	122
Figure 3-12 : Simulation des caractéristiques de sortie d'un transistor GAT 600 V de surface active 10 mm <sup>2</sup> .....	122

Figure 3-13 : Transistors GAT sur plaquette 6 pouces .....	123
Figure 3-14 : Dessin sous logiciel CADENCE (a) et image optique du transistor GAT 16 mm <sup>2</sup> après découpe de plaquette (b) .....	124
Figure 3-15 : Dessin sous logiciel CADENCE (a) et image optique du transistor GAT 36 mm <sup>2</sup> après découpe de plaquette (b) .....	124
Figure 3-16 : Dessin sous logiciel CADENCE (a) et image optique du transistor GAT 80 mm <sup>2</sup> après découpe de plaquette (b) .....	125
Figure 3-17 : Equipement pour réaliser les mesures sous pointes. ....	126
Figure 3-18: Courbes de caractéristiques électriques des transistors GAT 16 mm <sup>2</sup> mesurées sur plaquette(a) et image de leur emplacement (b) .....	126
Figure 3-19 : Exemple d'assemblage d'une puce en boîtier TO220.....	128
Figure 3-20 : Photo de l'assemblage de la puce GAT de 16 mm <sup>2</sup> en TO220 avant (a) et après (b) moulage plastique.....	129
Figure 3-21 : Photo de l'assemblage de la puce GAT de 36 mm <sup>2</sup> en TOP-3 avant (a) et après (b) moulage plastique.....	129
Figure 3-22 : Photo de l'assemblage de la puce GAT de 80 mm <sup>2</sup> en ISOTOP avant (a) et après (b) moulage plastique.....	130
Figure 3-23 : Image de traceurs TEKTRONIX 370 (a) et TEKTRONIX 371 (b).....	131
Figure 3-24: Image du bain d'huile thermostaté HAAKE F6-C25 .....	132
Figure 3-25 : Banc de caractérisation en régime statique .....	132
Figure 3-26 : Les réseaux de Kellog (a) et de Gummel (b) du transistor ST1802HI.....	133
Figure 3-27 : Observation optique de la puce ST1802HI après ouverture chimique.....	134
Figure 3-28 : Caractéristiques I-V d'évaluation de la tenue en tension d'un transistor bipolaire, pour différentes conditions de polarisation .....	134
Figure 3-29 : Schéma électrique d'obtention des tenues en tension $V_{CBO}$ (a) et $V_{CEO}$ (b).....	135
Figure 3-30 : Caractéristiques courant tension au blocage ( $V_{CEO}$ ) du ST1802HI (a), du GAT 16 mm <sup>2</sup> (b), du GAT 36 mm <sup>2</sup> (c) et du GAT 80 mm <sup>2</sup> (d).....	136
Figure 3-31 : Caractéristiques courant tension au blocage ( $V_{CBO}$ ) du ST1802HI (a), du GAT 16 mm <sup>2</sup> (b), du GAT 36 mm <sup>2</sup> (c) et du GAT 80 mm <sup>2</sup> (d).....	137
Figure 3-32 : Schéma électrique de la caractérisation statique du BJT à l'état passant.....	139
Figure 3-33 : Etude de la sensibilité des caractéristiques électriques sur un ensemble de 4 transistors GAT 16mm <sup>2</sup> .....	140

Figure 3-34 : Les réseaux de Kellog du ST1802HI (a), du GAT 16 mm <sup>2</sup> (b), du GAT 36 mm <sup>2</sup> (c) et du GAT 80 mm <sup>2</sup> (d) .....	141
Figure 3-35 : Le réseau de Kellog du ST1802HI (a), du GAT 16 mm <sup>2</sup> (b), du GAT 36 mm <sup>2</sup> (c) et du GAT 80 mm <sup>2</sup> (d).....	143
Figure 3-36 : Évolution du gain en courant ( $h_{FE}$ ) en fonction de la densité de courant de collecteur ( $J_C$ ), pour différentes valeurs de $V_{CE(sat)}$ pour le transistor GAT 16 mm <sup>2</sup> .....	145
Figure 3-37 : Évolution du gain en courant ( $h_{FE}$ ) en fonction de la densité de courant de collecteur ( $J_C$ ), pour différentes valeurs de $V_{CE(sat)}$ pour le transistor GAT 36 mm <sup>2</sup> .....	146
Figure 3-38 : Évolution du gain en courant ( $h_{FE}$ ) en fonction de la densité de courant de collecteur ( $J_C$ ), pour différentes valeurs de $V_{CE(sat)}$ pour le transistor GAT 80 mm <sup>2</sup> .....	147
Figure 3-39 : Évolution du gain en courant ( $h_{FE}$ ) en fonction du courant de collecteur ( $I_C$ ), pour différents transistors GAT (16, 36 et 80 mm <sup>2</sup> ) à $V_{CE(sat)} = 0,5$ V.....	148
Figure 3-40 : Comparaison du gain en courant du transistor à fort gain (GAT) et du transistor classique (ST1802HI).....	149
Figure 4-1 : Réseaux de Kellog des transistors GAT (16, 36 et 80 mm <sup>2</sup> ).....	152
Figure 4-2 : Modélisation de la puce GAT 36 mm <sup>2</sup> en transistors élémentaires.....	153
Figure 4-3 : Présentation des résistances de métallisation de la puce GAT 36 mm <sup>2</sup> .....	154
Figure 4-4 : Schéma électrique sous SPICE pour le circuit sans (a) et avec (b) résistances de métallisation .....	156
Figure 4-5 : Distribution des valeurs de courant de base dans chacun des neuf transistors élémentaires sans (a) et avec (b) résistances de métallisation.....	157
Figure 4-6 : Distribution des valeurs de courant de collecteur dans chacun des neuf transistors élémentaires sans (a) et avec (b) résistances de métallisation.....	158
Figure 4-7 : Réseaux de Kellog sans (a) et avec (b) résistances de métallisation pour différentes valeurs de courant de base comprises entre 0 et 200 mA .....	159
Figure 4-8 : Influence des résistances de base et d'émetteur des transistors du modèle électrique équivalent du transistor GAT 36 mm <sup>2</sup> , sur l'étalement du régime de saturation .....	160
Figure 4-9 : Distribution des puissances dissipées (mW) dans chacun des neuf transistors modélisant le GAT 36mm <sup>2</sup> , sans (a) et avec (b) résistances de métallisation.....	161
Figure 4-10 : Distribution des puissances dissipées (mW) dans chacun des neuf transistors modélisant le GAT 36mm <sup>2</sup> sans les résistances de bases (a) et sans les résistances d'émetteurs (b) .....	162

Figure 4-11 : Images optiques des puces GAT (P pour 16 mm <sup>2</sup> (a), M pour 36 mm <sup>2</sup> (b) et G pour 80 mm <sup>2</sup> (c)) .....	163
Figure 4-12 : Images optiques de transistors bipolaires classiques de puissance (ST1802HI (a), BU508AF (b) et BUV46 (c)) après ouverture chimique .....	164
Figure 4-13 : Images optiques des configurations de l'assemblage de la puce GAT 16 mm <sup>2</sup> .....	165
Figure 4-14 : Réseaux de courbes de Kellog pour les transistors GAT V1 (a), V2 (b), V3 (c) et V4 (d) .....	167
Figure 4-15 : Comparaison des caractéristiques $I_C(V_{CE})$ pour différents bondings pour $I_B = 1$ A.....	168
Figure 4-16 : Image optique du transistor GAT 36 mm <sup>2</sup> après ouverture par polissage de la face arrière.....	169
Figure 4-17 : Banc de tests thermiques .....	170
Figure 4-18 : Les formes d'ondes de courant de commande ( $I_B$ ) et du courant de collecteur du transistor sous test « régime statique ».....	171
Figure 4-19 : Images thermographiques du transistor GAT en utilisant le port de pointe (a) et la métallisation pour la prise de contact du collecteur (b).....	172
Figure 4-20 : Image optique du transistor GAT 16 mm <sup>2</sup> après ouverture chimique.....	173
Figure 4-21 : Les formes d'ondes de courant de commande ( $I_B$ ) appliqué au transistor sous tests « régime dynamique » .....	174
Figure 4-22 : Banc de tests thermiques en régime dynamique .....	174
Figure 4-23 : Images optique (a) et thermique(b) du transistor GAT 36 mm <sup>2</sup> .....	175
Figure 4-24 : a) Distribution de puissances dissipées calculées à partir du modèle électrique équivalent du transistor GAT 36mm <sup>2</sup> . b) Cartographie thermique expérimentale du transistor GAT 36mm <sup>2</sup> .....	176
Figure 4-25 : Images optiques (a) et thermiques (b) de l'assemblage V1.....	177
Figure 4-26 : Images optiques (a) et thermiques (b) de l'assemblage V2.....	178
Figure 4-27 : Images optiques (a) et thermiques (b) de l'assemblage V3.....	178
Figure 4-28 : Images optiques (a) et thermiques (b) de l'assemblage V4.....	179
Figure 4-29 : Schéma simplifié d'un transistor élémentaire de la puce avec ses résistances d'accès associées .....	180
Figure 4-30 : Comparaison des performances électriques du transistor GAT avec des épaisseurs de métallisation ( $e_{Al}$ ) de 1,5 $\mu$ m (V1) et de 3 $\mu$ m (V2) .....	182



Figure 4-31 : Comparaison des performances électriques du transistor GAT avant (Vi) et après modification de la surface de la plage de reports (V3).....	183
Figure 4-32 : Comparaison des performances électriques du transistor GAT avant (Vi) et après (V4) modification de la surface de la plage de reports et de l'épaisseur des métallisations.....	184
Figure 5-1 : Modèle d'Ebers-Moll équivalent pour un transistor bipolaire NPN .....	188
Figure 5-2 : Schéma électrique du modèle « grand signal » de Gummel-Poon.....	189
Figure 5-3 : Détermination de la tension d'Early.....	193
Figure 5-4 : Courbes de Gummel lors du fonctionnement direct du transistor.....	194
Figure 5-5 : Comparaison des Courbes de Gummel .....	195
Figure 5-6 : Interrupteur secteur réalisé par l'association de GAT et de diodes.....	197
Figure 5-7 : Les quatre étapes de commutation de l'interrupteur bidirectionnel .....	197
Figure 5-8 : Schéma de circulation du courant en fonction de l'alternance secteur .....	198
Figure 5-9 : Nouvelle configuration de la circulation du courant de charge en alternance positive (a) et en alternance négative (b). Les points d'interrogation présentent la possibilité ou non du passage du courant .....	199
Figure 5-10 : schéma électrique du circuit de caractérisation du transistor bipolaire en modes direct (a) et inverse (b) .....	200
Figure 5-11 : Tenue en tension inverse ( $V_{ECO}$ ) du ST1802HI (a) et du GAT 36 mm <sup>2</sup> (b).....	201
Figure 5-12 : Tenue en tension inverse ( $V_{EBO}$ ) du ST1802HI (a) et du GAT 36 mm <sup>2</sup> (b).....	201
Figure 5-13 : Réseaux de Kellog en mode inverse.....	202
Figure 5-14 : Résultats de simulations électriques de l'interrupteur formé par l'association de transistors GAT et de diodes, en déviant le courant de charge dans un transistor GAT fonctionnant en mode inverse .....	203
Figure 5-15 : Réalisation d'un interrupteur secteur à transistors GAT .....	205
Figure 5-16 : Répartition de la tension secteur ( $V_{AC}$ ) entre les deux transistors.....	206
Figure 5-17 : Transistor GAT : tenues en tension directe (a et b) et inverse (c et d) des jonctions BE et BC.....	208
Figure 5-18 : Schéma équivalent à base de diodes, de l'interrupteur réalisé par l'association en anti-série de deux transistors GAT .....	208
Figure 5-19 : Schéma équivalent de l'interrupteur IBICOM. ....	209
Figure 5-20 : Tenues en tension de l'interrupteur IBICOM.....	210
Figure 5-21 : Schéma électrique des tests de tenues en tension de l'interrupteur IBICOM ..	210

Figure 5-22 : Les formes d'ondes de la source alternative et des différentes tensions de l'interrupteur IBICOM .....	211
Figure 5-23 : Réseaux de Kellog de l'interrupteur IBICOM .....	213
Figure 5-24 : Variation du courant de commande de l'interrupteur IBICOM en fonction des gains en direct et en inverse des transistors GAT .....	214
Figure 5-25 : Schéma électrique des tests de conduction de l'interrupteur IBICOM .....	215
Figure 5-26 : Formes d'ondes des courants et tensions caractéristiques du fonctionnement de l'interrupteur IBICOM en conduction pleine onde .....	215
Figure 5-27 : Formes d'ondes des courants et tensions caractéristiques du fonctionnement de l'interrupteur IBICOM à la fermeture et à l'ouverture .....	216
Figure 5-28 : Formes d'ondes des courants et tensions caractéristiques du fonctionnement de l'interrupteur IBICOM à l'amorçage (a) et au blocage (b) .....	217
Figure 5-29 : Formes d'ondes des courants et tensions caractéristiques du fonctionnement de l'interrupteur IBICOM à 500 Hz (a) et 1 kHz (b) .....	218
Figure 5-30 : Topologie de la commande de l'interrupteur IBICOM .....	219
Figure 5-31 : Circuit de commande de l'interrupteur IBICOM .....	220
Figure 6-1 : Vue en perspective du transistor bipolaire symétrique sur substrat SOI en couche fine .....	225
Figure 6-2 : Exemple schématique d'intégration de circuits de commande .....	226



# Introduction générale

# Introduction générale

La consommation raisonnée de l'énergie électrique est devenue un enjeu crucial au cœur de l'actualité des grandes puissances occidentales. En effet, l'énergie est plus que jamais devenue une préoccupation essentielle de notre vie quotidienne, tant vis-à-vis de l'épuisement des réserves naturelles de combustibles fossiles, que de l'impact environnemental des systèmes de production et de consommation d'énergie sur le réchauffement climatique dû à l'émission massive de CO<sub>2</sub>.

L'habitat et le secteur du bâtiment en général, sont fortement consommateurs d'énergie. La consommation d'énergie dans les habitations représente 43 % de la consommation totale française et 25 % des émissions de gaz à effet de serre. L'énergie est destinée plus particulièrement au chauffage, à l'éclairage mais aussi à l'utilisation des appareils électriques (réfrigérateurs, télévisions, fours, ordinateurs etc.).

Pour réduire la consommation d'énergie dans l'habitat et les gaz à effet de serre qui en résultent, il s'agit de minimiser les besoins et la consommation, en adoptant, dans le bâtiment, des techniques performantes en termes d'efficacité énergétique telles que l'isolation, l'éclairage naturel et l'utilisation d'équipements économes.

La maîtrise de notre consommation d'énergie s'avère essentielle tant sur le plan économique que sur le plan écologique. Il en résulte la création de labels et de directives européennes afin de mieux informer et orienter les consommateurs dans leurs choix et d'encourager les constructeurs à développer des appareils peu gourmands en énergie.

Les recherches dans le domaine de l'électronique de puissance ont pour objectif de développer des solutions destinées à répondre aux besoins de minimisation des pertes d'énergie électrique, en proposant notamment de nouvelles architectures de convertisseurs, de nouvelles stratégies de commande et de nouvelles structures d'interrupteurs. Cette progression est rendue possible par l'amélioration constante des technologies et des matériaux utilisés dans la fabrication des composants semi-conducteurs de puissance, à la base des systèmes actuels de conversion d'énergie. Les progrès réalisés ont permis d'améliorer les performances des systèmes.

Dans ce contexte technologique nécessairement en constante évolution, l'un des enjeux scientifiques actuels consiste à trouver des solutions d'intégration et d'amélioration des performances des interrupteurs électroniques contrôlant des charges directement connectées sur le réseau alternatif. Ce type d'interrupteur est particulièrement utilisé pour la commande de l'éclairage, des volets électriques et dans l'électroménager. Aujourd'hui majoritairement constitué de composants actifs partiellement commandables, ce type d'interrupteur est le siège de fortes dissipations qui rendent leur utilisation massive contraignante. Avec l'essor de la domotique et du contrôle à distance comme outils de minimisation de notre consommation d'énergie dans l'habitat, ces interrupteurs se doivent d'évoluer de manière remarquable en termes de consommation et de communication avec l'utilisateur. Cette fonctionnalisation devrait également nous permettre d'accéder à la nature des charges, pour une meilleure gestion de tous les types de charges. Enfin, il faudrait que ces interrupteurs puissent opérer en milieu confiné et permettre ainsi de remplacer, à terme, les prises murales pour un contrôle total de la consommation des équipements dans l'habitat. Ces « nouvelles » structures d'interrupteurs nécessitent le développement de composants actifs totalement commandables à la fermeture et à l'ouverture, bidirectionnels en courant et en tension et garantissant un minimum de pertes.

Le projet ISIS (Integrated Switch for Information Society), du programme de recherche SESAME sur la réduction de notre consommation électrique dans l'habitat, du pôle de compétitivité « Sciences et Systèmes de l'Énergie Électrique » (S2E2) lancé en 2006, s'inscrit dans cette optique. L'objectif de ce projet est de développer un interrupteur communicant, commandable et bidirectionnel en courant et en tension, permettant d'assurer la gestion de l'énergie électrique sur le secteur alternatif (230 V/ 50 Hz). La maturité des technologies de fabrication des composants semi-conducteurs en silicium permet aujourd'hui d'envisager le remplacement des interrupteurs mécaniques actuels.

Le consortium de partenaires impliqués dans ce projet regroupait plusieurs acteurs industriels du marché de l'électricité, de l'information et de la recherche dans le domaine des semi-conducteurs : on retrouve notamment les sociétés Legrand, Thermor Industrie (groupe ATLANTIC) et Agilicom en tant qu'utilisateurs finaux de cet interrupteur, ainsi que la société STMicroelectronics comme fabricant de composants semi-conducteurs et enfin le LMP (Laboratoire de Microélectronique de Puissance (EA 3246)) de l'Université de Tours,

laboratoire de recherche sur les nouvelles architectures de composants et de systèmes de puissance.

Ces travaux de thèse ont pour objectifs de proposer des solutions d'interrupteurs à semi-conducteurs, commandables, bidirectionnels en tension et en courant, et à faibles pertes. Actuellement, ce type d'interrupteur « universel » n'existe pas de manière monolithique. En effet, la fonction d'interrupteur bidirectionnel est réalisée par un assemblage hybride de diodes et de transistors. Néanmoins, il existe bien un composant bidirectionnel monolithique, à savoir le TRIAC. Ce composant a pour avantage d'être robuste, de bloquer des tensions élevées, de supporter de fortes densités en courant et d'être très compétitif en termes de coût de fabrication. Il a cependant pour inconvénient de ne pas être commandable à l'ouverture. De plus, le TRIAC présente une tension de seuil de diode bipolaire sur sa caractéristique électrique à l'état passant, qui l'empêche de travailler avec de très faibles dissipations, limitant ainsi son champ d'application.

Le chapitre -I- traite de l'évolution et de la consommation électrique des appareils ménagers. Il aborde les différents enjeux liés à la réduction de la consommation électrique de ces appareils. Nous nous intéresserons aux organes présents dans ce type d'équipement, tels que les circuits de contrôle, les charges alternatives (lampes, moteurs monophasés...) et les interrupteurs permettant de contrôler l'alimentation de ces charges. Nous montrerons qu'aux différents types de charges rencontrés dans le domaine de l'électroménager correspondent certains types d'interrupteurs électroniques en fonction de la catégorie de charges à piloter. Enfin, nous évaluerons les potentialités d'utilisation de chaque composant semi-conducteur de puissance existant pour la réalisation de la fonction interrupteur totalement bidirectionnel.

Une première approche, à base de transistors MOS, sera développée dans le chapitre -II-. Nous présenterons quelques nouvelles architectures de transistors MOS permettant de réduire la résistance à l'état passant. Différentes stratégies d'association et de commande seront testées afin d'atténuer la dissipation de puissance par l'interrupteur d'une part, et de faciliter la commande du dispositif d'autre part.

Dans le chapitre -III-, nous présenterons l'intérêt du développement d'une nouvelle architecture de transistor bipolaire présentant un fort gain en courant, grâce à l'utilisation d'une base fine faiblement dopée, autoprotégée à l'état bloqué par des caissons surdopés et distribués sur toute la longueur de la base. Ce nouveau composant sera ensuite utilisé pour la réalisation de l'interrupteur bidirectionnel en courant et en tension commandable à l'ouverture et à la fermeture. Les résultats de simulation de cette nouvelle architecture de transistor

bipolaire nommée GAT pour Gate Associated Transistor seront présentés. Après conception et réalisation de cette nouvelle structure bipolaire, une caractérisation électrique sera menée, à la fois à l'état passant et à l'état bloqué de ce composant, ce qui nous permettra de souligner ses limites.

Le quatrième chapitre présentera les résultats d'une étude thermographique des transistors GAT, que nous corrélerons avec le phénomène de dépolarisation de la base fine. Pour finir, quelques propositions de solutions permettant de réduire les résistances d'accès de la puce seront évoquées.

Le cinquième et dernier chapitre présentera les résultats d'une étude des performances d'une nouvelle structure d'interrupteur bidirectionnel à base de transistors GAT. Nous partirons tout d'abord d'une structure associant deux transistors et deux diodes de protection, puis nous montrerons qu'une commande judicieuse des deux transistors GAT permet de s'affranchir totalement de la présence des diodes. Nous montrerons comment l'absence de ces diodes contribue à réduire la puissance dissipée dans l'interrupteur confirmant ainsi l'intérêt de l'intégration de cette structure vers une solution totalement monolithique.



## Première partie

### L'état de l'art des interrupteurs « Secteur »

# 1 L'état de l'art des interrupteurs « Secteur »

## 1.1 Introduction

La croissance de la consommation électrique et le souhait de diminuer les pertes en fonctionnement et en mode veille des appareils électriques, pour les rendre le moins énergivores possible, induit une demande conséquente d'une meilleure gestion de l'énergie électrique sur le réseau alternatif. Dans ce chapitre, après avoir présenté un historique sur les interrupteurs de puissance, nous dresserons l'état de l'art sur les interrupteurs bidirectionnels en courant et en tension (ACS pour Alternating Current Switch) à semi-conducteurs dans le cadre des applications AC-AC en électronique de puissance. Cette étude nous permettra de définir les avantages et les inconvénients de chacun. Ensuite, nous aborderons les contraintes liées à l'utilisation de charges alternatives (opérant sur le secteur alternatif) dans le cadre du fonctionnement de ces interrupteurs, au travers de quelques exemples d'alimentation de lampes rencontrés dans le domaine grand public.

De plus, l'encombrement et la complexité de chaque interrupteur « AC Switch », incluant des composants discrets et leurs commandes associées, seront abordés.

Dans ce contexte, ces interrupteurs doivent être :

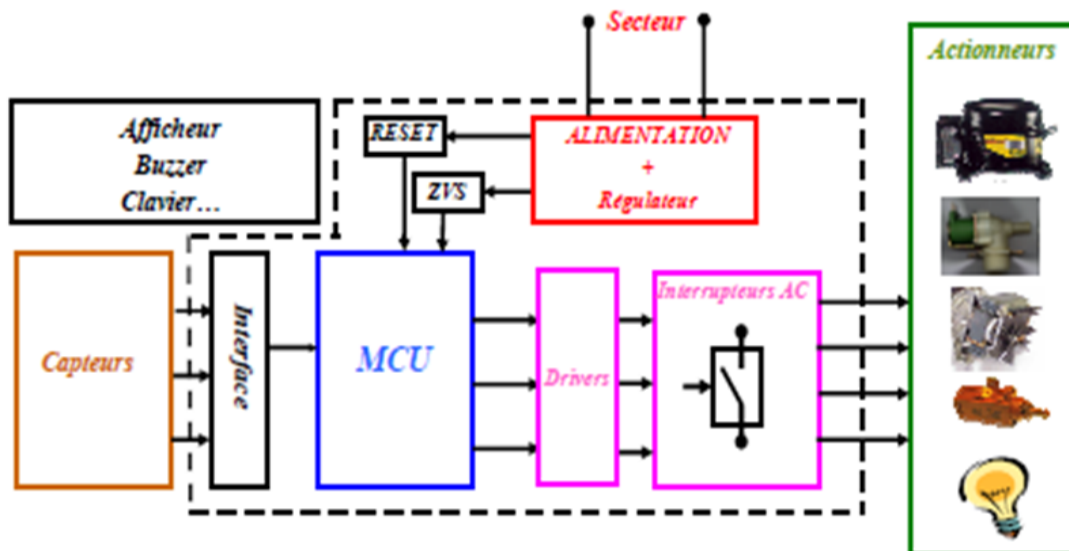
- Bidirectionnels en tension et en courant,
- Capables de supporter une tension maximale de 600 V,
- Commandables à l'ouverture et à la fermeture, afin de pouvoir piloter tout type de charge alternative,
- Facilement intégrables avec d'autres fonctions (commande, protection, ...)
- Faiblement dissipatifs : l'interrupteur opérant dans un milieu confiné (très peu d'échanges thermiques),
- et enfin peu coûteux.

## 1.2 Réduction de la consommation électrique des appareils ménagers

### 1.2.1 L'interrupteur secteur et son environnement

Les appareils électroniques deviennent de plus en plus complexes en intégrant un grand nombre de fonctionnalités permettant de faire fonctionner intelligemment les divers actionneurs tels que les moteurs monophasés, les électro-aimants, les lampes à incandescence...

Certaines fonctions sont maintenant systématiquement présentes dans les nouveaux systèmes d'interrupteurs, telles qu'un bloc de puissance comprenant une alimentation régulée et un circuit de remise à zéro du microcontrôleur (MCU), une détection de passage à zéro de la tension secteur (ZVS), ou bien encore une interface de communication incluant un afficheur ou des diodes électroluminescentes (DEL) (figure 1-1).



**Figure 1-1 : schéma synoptique du système interrupteur pour appareil électroménager**

Dans ce chapitre, nous allons passer en revue certains organes nécessaires au bon fonctionnement d'un appareil électroménager et qui consomment de l'énergie électrique. Il s'agit entre autres des circuits de commande, des charges fonctionnant à partir du secteur alternatif ainsi que des différents interrupteurs permettant de connecter ces dernières.

## 1.2.2 L'enjeu de réduction de la consommation électrique des organes électroniques de contrôle

Les impératifs actuels de réduction de l'énergie électrique des organes électroniques de contrôle concernent d'abord les systèmes mobiles, confinés ou embarqués où l'autonomie et la puissance dissipée sont primordiales. Dans ces domaines, la réduction de la consommation des circuits électroniques est devenue une problématique majeure pour les concepteurs de circuits travaillant sur ces applications.

Dans les interrupteurs, la dissipation de l'énergie provient principalement de deux sources principales (équation 1-1) [1]. La première, concerne la consommation statique  $P_S$  qui découle de l'augmentation des courants de fuite à l'état bloqué et de la chute de tension à l'état passant des composants. La seconde origine des pertes est liée à la consommation dynamique  $P_{Dy}$  due à l'activité de commutation du circuit.

$$P_{moy} = P_{Dy} + P_S \quad \text{Équation 1-1}$$

En ce qui concerne la consommation statique, les concepteurs de circuits de puissance doivent tenir compte de l'augmentation des courants de fuite et des chutes de tension à l'état passant. Pour ce qui est de la consommation dynamique, les pertes d'un composant peuvent être définies par l'équation 1-2. Cette puissance dépend du taux d'activité  $K$  du circuit (fraction de temps où les transistors commutent), de la fréquence  $f$  de fonctionnement du circuit, de la tension d'alimentation  $V_{DD}$  ainsi que de la capacité  $C$  du circuit comprenant l'interconnexion et la capacité d'entrée du composant [2].

$$P_{moy} = K \cdot f \cdot C \cdot V_{DD}^2 \quad \text{Équation 1-2}$$

Comme le montre cette équation, la réduction de la consommation d'un circuit numérique est envisageable en :

- Réduisant la tension d'alimentation. Les pertes varient avec le carré de la tension qu'il faudra cependant maintenir à de faibles valeurs. Autrement dit, une faible tension d'alimentation signifiera des circuits à faible consommation, mais sensibles au bruit,

- Réduisant l'activité de commutation du circuit, notamment en essayant de supprimer les commutations inutiles,
- Réduisant la fréquence de commutation du dispositif.

Notons que les circuits électroniques ne sont pas les seuls éléments de consommation électrique dans une carte de commande. On voit apparaître, dans les appareils ménagers, de plus en plus d'afficheurs à cristaux liquides avec un système de rétro-éclairage, de témoins lumineux (à base de DEL) signalant l'état de fonctionnement d'un système. Ces signalisations consomment une énergie non négligeable par rapport à la consommation totale de la carte de commande. En ce qui concerne les afficheurs utilisant des technologies passives, ils ont quant à eux, une mauvaise lisibilité dans les environnements avec peu de lumière ambiante. Ce désavantage est surmonté en ajoutant un système d'éclairage frontal ou un rétro éclairage, d'où un surdimensionnement de l'alimentation.

Nous constatons que la réduction de la consommation électrique passe par la recherche de nouveaux systèmes, permettant de réduire considérablement la consommation électrique des équipements électroniques, tout en offrant des performances accrues et des composants adaptés aux besoins de l'utilisateur.

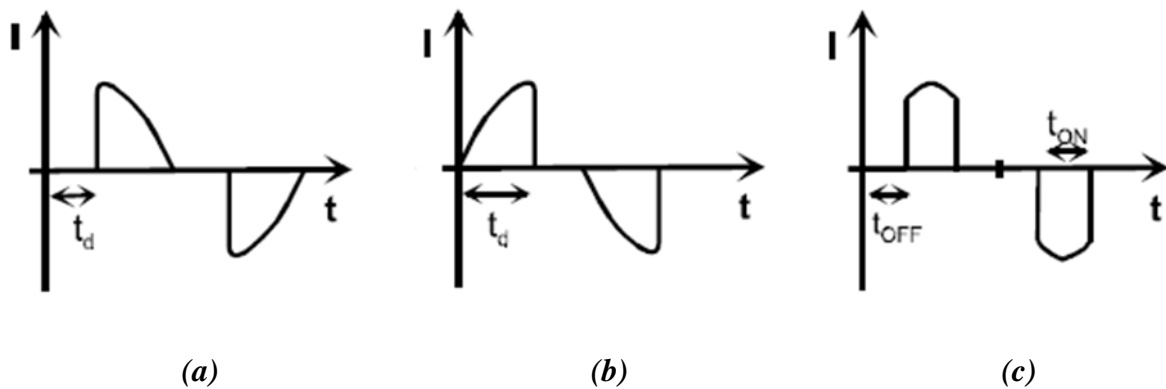
### 1.3 Type de charge connectées sur le réseau alternatif

Le comportement des interrupteurs sur secteur dépend de la nature des charges qu'ils pilotent. Tout au long de ce paragraphe nous allons exposer les différents types des charges susceptibles d'être connectées sur le réseau alternatif. Nous allons nous restreindre à l'étude des charges utilisées pour l'éclairage car ces derniers peuvent présenter un panel de comportements allant de la charge inductive à la charge capacitive, en passant par la charge purement résistive. Chacune d'entre elles induit donc des contraintes différentes sur l'interrupteur en termes de type de contrôle utilisable, de pertes dans l'interrupteur et de modes de réduction des perturbations électromagnétiques envisageables. Nous allons lister ici ces différentes contraintes et les analyser.

#### 1.3.1 Les variateurs

Les variateurs généralement connectés entre le réseau alternatif et la charge sont basés sur le principe de la conversion alternatif/alternatif directe par gradateur [3]. L'énergie fournie à la charge est ainsi contrôlée en faisant varier la durée de conduction de l'interrupteur de puissance. L'interrupteur utilisé doit, pour ce faire, être bidirectionnel en tension et en courant

(il doit être capable de bloquer des tensions positives et négatives et de conduire des courants positifs et négatifs).

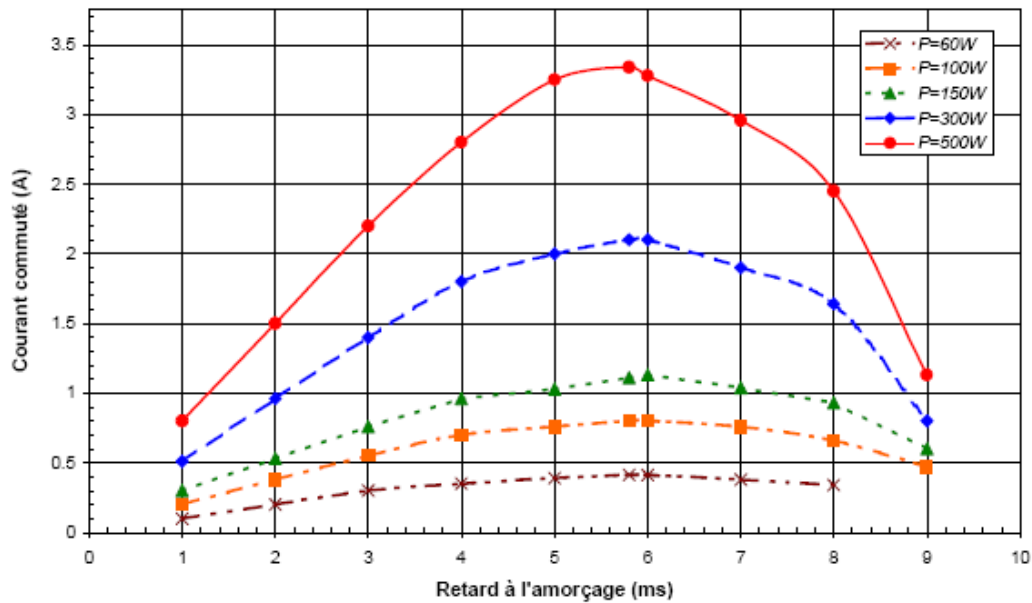


**Figure 1-2 : Commande utilisée par le variateur : retard à l'amorçage (a) ; retard à l'ouverture (b) et recentrage de phase (c)**

Le contrôle de la puissance fournie à la charge est réalisé par la modification du retard à l'amorçage, du retard à l'ouverture ou du recentrage de phase de l'interrupteur comme illustré sur la figure ci-dessous. Pour réaliser ces différentes méthodes de contrôle de variateur, l'interrupteur bidirectionnel en courant et en tension doit être commandable à l'ouverture et à la fermeture [4].

### 1.3.2 Charges résistives

Les lampes à incandescence représentent encore les principales charges résistives rencontrées par les interrupteurs connectés sur secteur. Ces lampes traditionnelles, sont historiquement les plus anciennes et restent les plus répandues dans le domaine grand public. Les lampes à incandescence couramment connectées sur le secteur ont des puissances pouvant varier de 40 W à 500 W. Leur principe de fonctionnement est basé sur un filament conducteur porté à incandescence dans le vide ou dans une atmosphère neutre [5].

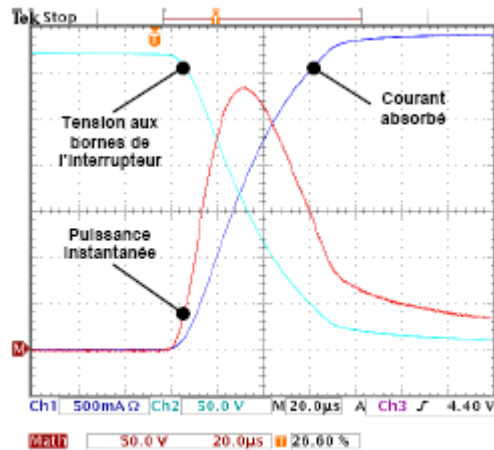


**Figure 1-3: Mesures du courant maximum commuté en fonction du retard à l'amorçage du variateur de lumière dans le cas d'une lampe à incandescence (secteur 230V) [5]**

La résistivité du filament de la lampe augmentant avec la température de celui-ci, la résistance de la lampe est amenée à varier en fonction de la puissance dissipée dans cette dernière.

Ainsi, lorsque le variateur de lumière est commandé par retard à l'amorçage, le courant maximum commuté par l'interrupteur n'intervient pas pour un retard à l'amorçage de 5ms mais pour un retard d'environ 6ms (figure 1-3). Celui-ci correspond donc au retard à l'amorçage le plus perturbateur pour un variateur de lumière commandant une lampe à incandescence.

Le comportement résistif de ces lampes permet d'utiliser sans distinction, tous les modes de commande envisageables pour un variateur de lumière (retard à l'amorçage, retard au blocage, recentrage de phase) avec un comportement satisfaisant de l'ensemble lampe-variateur. En effet, à la fermeture de l'interrupteur, le courant est limité par le caractère résistif de la charge et ne rencontre pas de pic de courant comme ce peut être le cas lors de la fermeture de l'interrupteur sur une charge capacitive. De la même manière, l'ouverture du composant se produit sans surtension, à l'inverse de ce qui se produit sur des charges inductives.



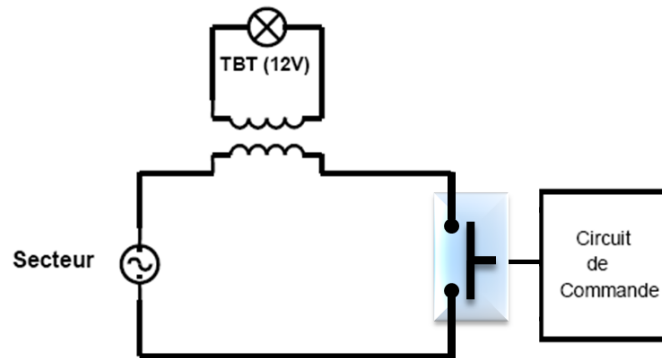
**Figure 1-4: Commutation d'un variateur de lumière contrôlant une lampe halogène ( $P = 500 \text{ W}$ ,  $t_d = 6 \text{ ms}$ , secteur (230 V et 50 Hz)) [5]**

Comme illustré sur la figure 1-4, les formes d'ondes des courants et tensions obtenues lors des commutations sont totalement symétriques et contrôlées par l'interrupteur de puissance. Au moment de la commutation, il y a cohabitation du courant et d'une tension relativement importants aux bornes de l'interrupteur durant la totalité de la commutation, ce qui engendre des pertes importantes. Cette énergie atteint les 20 mJ dans l'exemple particulier de la figure 1-4 ( $t_c=65 \mu\text{s}$ ), ce qui représente 2 W à 100 Hz. L'optimisation des commutations est donc ici un enjeu majeur qui influe corrélativement sur les pertes dans le composant et donc sur le dimensionnement de son refroidisseur.

### 1.3.3 Charges inductives

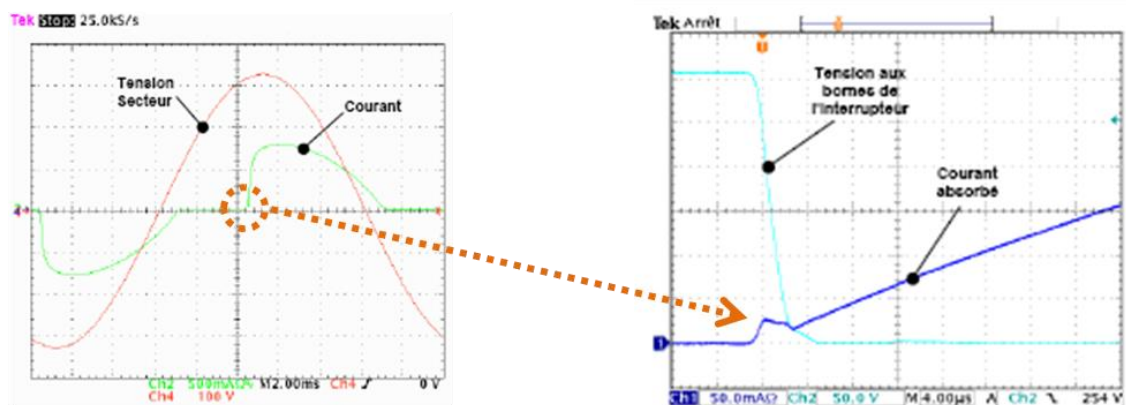
Les charges inductives couramment connectées par des interrupteurs sur le secteur sont principalement le fait de la présence de transformateurs abaisseurs de tension. Les lampes halogènes très basse tension (12 V) sont par exemple raccordées au secteur via ce type de transformateur inductif (figure 1-5) [6].





**Figure 1-5: Variateur de lumière commandant une lampe halogène très basse tension**

De par son caractère fortement inductif, la variation de puissance de l'ensemble lampe-transformateur nécessite une commande par retard à l'amorçage de l'interrupteur. En effet, les autres types de commande utilisés pour la variation de lumière induiraient des blocages du courant dans le transformateur ce qui entraînerait des surtensions importantes aux bornes de l'interrupteur [7].



**Figure 1-6: Commutation d'un variateur de lumière contrôlant un transformateur abaisseur pour lampes halogènes basse tension ( $P=105W$ ,  $t_d=5ms$ , secteur 230V/50Hz)**

L'accroissement des pertes de commutation, dû à l'augmentation de la durée de commutation, reste limité par le faible niveau de courant circulant dans le composant durant la chute de la tension aux bornes de l'interrupteur (figure 1-6).

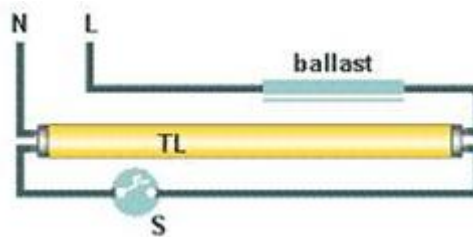
La variation de lumière sur charge inductive est, de par la nature même de la charge, assez peu génératrice de perturbations électromagnétiques conduites. En effet, les gradients de courant dans le circuit sont limités par le caractère inductif de la charge (0,5 H typique pour un transformateur de 100 VA), qui limite les perturbations conduites en mode différentiel. D'autre part, la limitation des perturbations conduites en mode commun peut être réalisée, si

nécessaire, par une simple augmentation de la durée de commutation de l'interrupteur de puissance [7].

### 1.3.4 Charges capacitives

Les charges capacitives, généralement rencontrées dans les dispositifs d'éclairage, sont de deux types. Il y a tout d'abord les lampes « fluo-compact » qui ont été produites après la crise du pétrole dans les années 70, lorsque des chercheurs ont eu l'idée de replier sur lui-même un tube fluorescent.

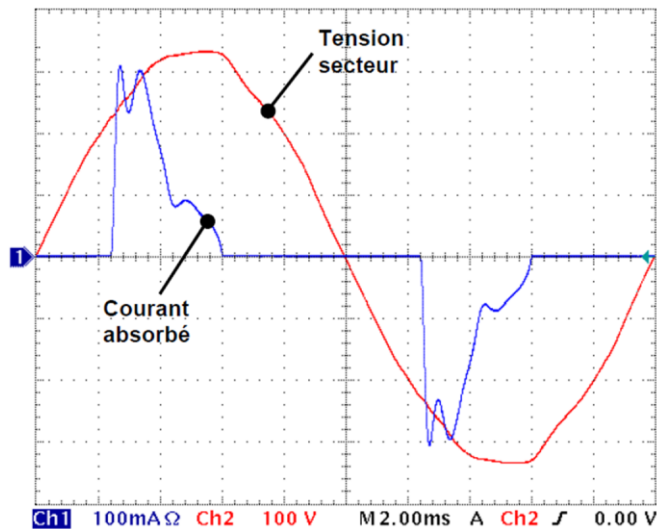
Parmi les autres types de charges capacitives, il y a également ceux utilisant des transformateurs électroniques destinés à remplacer les transformateurs magnétiques utilisés avec des lampes halogènes très basse tension. La particularité de ce type d'éclairage concerne sa faible consommation, puisque les lampes CFL (Compact Fluorescent Lamp) absorbent actuellement une puissance maximale d'environ 26 W (avec un rendement équivalent à celui d'une lampe à incandescence de 130 W) avec des transformateurs électroniques fournis pour des puissances maximales avoisinant les 100 W.



**Figure 1-7: Schéma bloc d'une lampe fluorescente compacte (CFL)**

Les lampes CFL sont constituées d'un tube fluorescent et d'un ballast (figure 1-7). Ce dernier est un onduleur générant une tension alternative haute fréquence (20 kHz à 60 kHz) utilisée pour générer l'arc électrique dans le tube fluorescent. L'ensemble est alimenté par une tension continue obtenue par redressement double alternance et filtrage du réseau par une capacité de valeur relativement importante (de l'ordre de 10  $\mu$ F) [8].

La variation de lumière sur lampe CFL est réputée impossible et les lampes CFL classiques sont donc généralement commercialisées avec une mention spécifiant cette particularité.



**Figure 1-8 : Forme du courant absorbé par les lampes fluorescentes compactes  
( $P = 15\text{ W}$ )**

Cependant, les essais effectués ont montré que la variation de luminosité était possible à condition que la phase de préchauffage des électrodes du tube fluorescent ait eu lieu et que la tension aux bornes de la lampe permette de maintenir l’amorçage de l’arc électrique (figure 1-8). La première condition impose que la lampe ait pu fonctionner un minimum de temps à pleine puissance avant toute variation de luminosité. La seconde condition limite le retard à l’ouverture minimum à environ 1ms, sur les 10ms d’une arche de sinusoïde, afin que la tension d’entrée de l’onduleur de la lampe soit suffisante pour maintenir l’amorçage du tube fluorescent. D’autre part, le courant absorbé sur le réseau est de type capacitif et s’annule au maximum de la tension du secteur (figure 1-8). La variation de luminosité est donc obtenue pour des retards à l’ouverture, inférieurs à 5ms. Pour des retards à l’ouverture, supérieurs, la lampe fonctionne à pleine puissance puisque la capacité de filtrage du pont redresseur a pu se charger totalement.

### 1.3.5 Conclusion

Les possibilités de contrôle, à l’ouverture et à la fermeture, des interrupteurs bidirectionnels en courant et en tension permettent aux variateurs de contrôler la puissance fournie à des charges autant résistives qu’inductives ou capacitives. Ceci permet d’élargir l’utilisation des variateurs de lumière à des lampes de plus en plus prisées des utilisateurs : les lampes « fluo-compact » et les lampes halogènes très basse tension.

Cependant, l'élimination du filtre secteur impose un contrôle des commutations des interrupteurs statiques, de manière à diminuer les perturbations électromagnétiques conduites et générées par les fronts de courant. Cette diminution des perturbations électromagnétiques, nécessite de modifier la forme des courants et tensions de commutations, de manière à optimiser le rapport pertes de commutation/perturbations générées.

La diminution des perturbations électromagnétiques ne doit pas se traduire par l'introduction de pertes supplémentaires pendant la phase commutation afin d'éviter toute augmentation de la taille des radiateurs utilisés pour le refroidissement des interrupteurs.

L'adaptation du mode de commande de l'interrupteur bidirectionnel en courant et en tension commandable à l'ouverture et à la fermeture permet à celui-ci de contrôler la puissance fournie à des charges inductives, résistives et capacitives et de réaliser ainsi un variateur universel.

## 1.4 Les relais électromécaniques :

Le relais électromécanique fut l'un des premiers dispositifs à assurer la commutation de signaux. Les premières machines à cartes perforées avaient des organes qui fonctionnaient sous une tension continue de 48 V, et même parfois directement sous une tension triphasée de 110 ou de 230 V pour gérer la commutation du moteur principal des machines. Ces machines à cartes perforées étaient équipées de circuits de commande et de circuits logiques élémentaires.

Elles avaient donc besoin de relais pour :

- Assurer l'ouverture ou la fermeture des circuits électriques pour la commande de moteurs, pour le positionnement de cames, de dispositifs d'arrêt, etc.
- Mémoriser un état logique "On" ou "Off" (relais inverseurs).



*Figure 1-9 : Les relais de type téléphonique*

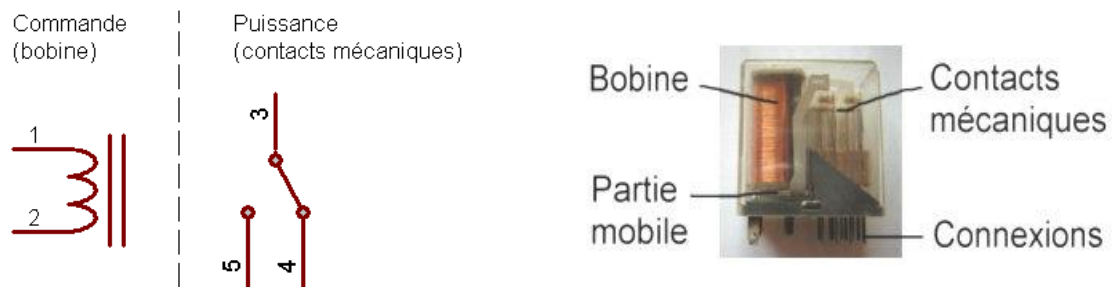
Les premières tabulatrices BULL, depuis 1930 jusqu'aux alentours de 1950, furent donc équipées de relais électromécaniques de type "téléphone" (figure 1-9). Volumineux, gourmands en courant, leurs contacts exposés aux poussières, étaient difficiles à régler. Néanmoins, ils avaient le mérite d'exister en grande quantité sur le marché industriel. BULL les adopta donc tout naturellement pour équiper ses machines, cependant face aux inconvénients de plus en plus contraignants, la mise à l'étude d'autres types de relais fut décidée [9].

Depuis l'apparition des appareils de l'électroménager, les relais électromécaniques détenaient le monopole de la commutation des actionneurs connectés directement sur le secteur avant l'arrivée des composants électroniques. Aujourd'hui, de nombreuses fonctions utilisent des interrupteurs électroniques au détriment des relais. Les avantages des interrupteurs électroniques sur les relais électromécaniques seront donc détaillés. Ensuite, la structure semi-conductrice, les technologies de fabrication ainsi que les caractéristiques électriques des interrupteurs seront présentées. Cette étape est nécessaire avant de pouvoir s'intéresser à l'influence des contraintes électriques appliquées, sur la dégradation et la réduction de la durée de vie de ces composants [10].

#### 1.4.1 Le relais électromécanique

L'utilisation largement répandue du relais électromécanique était principalement due à la simplicité de sa mise en œuvre, son faible coût et au grand nombre de modèles disponibles. Il reprend le principe de l'électro-aimant avec un bobinage en guise d'organe de commande. La tension appliquée aux bornes du bobinage crée un courant, produisant à son tour un champ

électromagnétique capable d'attirer un élément mécanique métallique solidaire des contacts mécaniques.



**Figure 1-10 : Schéma simplifié d'un relais électromécanique**

La figure 1-10 montre le schéma de principe et la photo d'un relais électromécanique. Nous distinguons nettement la bobine, constituée d'un très grand nombre de spires en fil de cuivre très fin. Quand le courant cesse de circuler dans la bobine, les contacts reprennent alors leurs positions de repos, grâce à un ressort de rappel. Les connexions extérieures permettent simplement d'avoir accès aux fils de la bobine et aux contacts électriques solidaires des parties mécaniques mobiles [11].

#### 1.4.2 L'intérêt du relais

En plus de la capacité des relais électromécaniques à commuter aussi bien les signaux continus qu'alternatifs sur une large gamme de fréquences, le grand intérêt des relais électromécaniques réside dans la très faible résistance électrique du contact lorsque le relais est fermé (la conductivité électrique du cuivre étant de  $59,6 \cdot 10^6$  S/m) et dans la très forte résistance de contact, quand le relais est ouvert.

Un autre point important est la très grande isolation galvanique entre le circuit de commande (bobine) et le circuit commuté (contacts). Par isolation galvanique, il faut comprendre l'absence de point commun, pas même au niveau de la masse, entre la partie commande (l'alimentation de la bobine) et la partie puissance (les contacts du relais). Cette absence de liaison électrique entre le secteur 230 V et la commande de la bobine assure sécurise l'électronique de commande et l'utilisateur. La valeur de cet isolement est définie par la différence de potentiel maximale que l'on peut appliquer entre les contacts et la bobine du relais sans risque d'amorçage d'un arc électrique.

### 1.4.3 Les inconvénients des relais électromécaniques :

La fermeture du circuit étant assurée par un contact entre deux pièces métalliques, cela en fait le « talon d'Achille » du système. En effet, ces contacts n'ont qu'une durée de vie limitée (typiquement un million d'opérations - variable suivant la nature des contacts -) [12]. Cela est principalement dû à :

- L'ouverture d'un circuit inductif provoquant un arc entre les deux contacts.
- L'oxydation de ces contacts.

Cette dégradation peut notamment entraîner des défauts de contact, engendrant à leur tour une augmentation de la résistance de contact et donc des pertes ohmiques supplémentaires. De plus, un phénomène de rebonds à la fermeture du circuit provoque l'apparition d'une fenêtre temporelle durant laquelle le circuit oscille entre les positions ouverte et fermée. Les relais étant principalement constitués de pièces mécaniques, leur encombrement sur le circuit imprimé peut d'autre part représenter une contrainte supplémentaire pour le concepteur.

Ces différents défauts du relais électromécanique ont été les facteurs décisifs de son remplacement par l'interrupteur électronique. En effet, les divers avantages de l'interrupteur électronique par rapport au relais incluent notamment [13]:

- Une durée de vie plus élevée,
- L'absence de bruit acoustique,
- La réduction des perturbations électriques et magnétiques,
- Un temps de réponse plus faible ( $< 10\mu\text{s}$  au lieu de quelques ms),
- Une compatibilité avec les nouveaux circuits à forte densité d'intégration,

Les interrupteurs électroniques présentent toutefois d'autres inconvénients inhérents à leurs structures qui seront détaillés dans les sections suivantes.

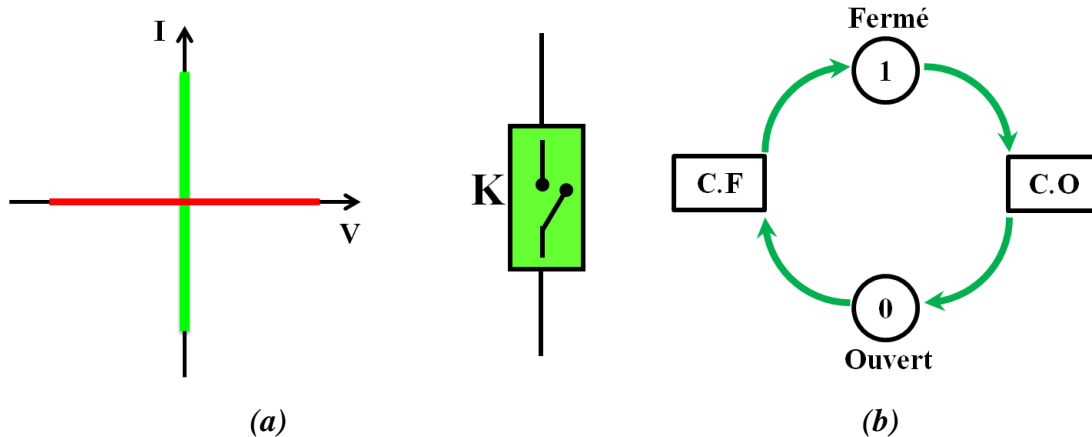
## 1.5 Notions d'interrupteur idéal et d'interrupteur réel à base de semi-conducteurs

### 1.5.1 L'interrupteur dipôle idéal

Pour décrire le comportement d'un interrupteur réel à base de semi-conducteurs, il est d'abord nécessaire de préciser les caractéristiques d'un interrupteur idéal. Un interrupteur « K » est un dipôle permettant d'établir une connexion binaire (état ouvert ou bloqué – état fermé ou passant) dans un circuit électrique quelconque.

L'interrupteur idéal est un élément énergétiquement neutre, siège d'aucune perte d'énergie et muni des propriétés suivantes [14] :

- Chute de tension nulle à l'état passant,
- Courant nul à l'état bloqué,
- Passage instantané d'un état à l'autre



**Figure 1-11: Caractéristique d'un interrupteur idéal.**

*a) régime statique b) régime dynamique*

Ses caractéristiques statiques sont confondues avec les axes référentiels ( $V$ ,  $I$ ) comme le montre la figure 1-11. Sa caractéristique dynamique est représentée par un réseau de Pétri d'états interprétés à deux places et deux transitions (voir figure 1-11). Les conditions nécessairement exclusives du changement d'état, à savoir de la fermeture et de l'ouverture (resp. CF et CO). Les actions associées aux places du réseau déterminent l'état ouvert ou fermé de l'interrupteur « K ».

### 1.5.2 L'interrupteur réel

Les composants interrupteurs à base de semi-conducteurs (silicium, SiC, etc...) diffèrent du concept d'interrupteur idéal pour plusieurs raisons. Tout d'abord, l'état ouvert de l'interrupteur est réalisé au travers d'une polarisation en inverse (état bloqué) d'une jonction P-N ou d'une jonction métal/semi-conducteur.

Cette jonction ne peut supporter à ses bornes une tension infinie en inverse. La tension maximale acceptable est la tension d'avalanche au-delà de laquelle le courant augmente très fortement sans augmentation significative de la tension. Par ailleurs, bien avant d'atteindre l'avalanche, le composant est traversé par un courant de fuite de jonction polarisée en inverse.



Ainsi, le courant traversant un interrupteur réel à semi-conducteur, à l'état ouvert sous tension, n'est donc jamais nul.

Les composants de moyenne ou de forte puissance supportent des tensions de blocage de l'ordre de plusieurs centaines de volts. Cette tension est logée dans une zone faiblement dopée, généralement de type N, correspondant très souvent au substrat de silicium utilisé. L'exigence de tenue en tension impose donc que le substrat soit peu dopé. La présence de cette zone peu dopée (fortement résistive), généralement très épaisse (jusqu'à plusieurs centaines de microns), a des conséquences très importantes lors de l'état passant du composant.

L'état passant se caractérise par la mise en conduction d'une ou plusieurs jonctions PN ou métal/semi-conducteur polarisées en direct, ou par la création d'un canal conducteur par effet de champ. La tension aux bornes de l'interrupteur à l'état passant ne peut donc pas être nulle, du fait de l'existence d'une chute de tension de polarisation inhérente à chaque jonction.

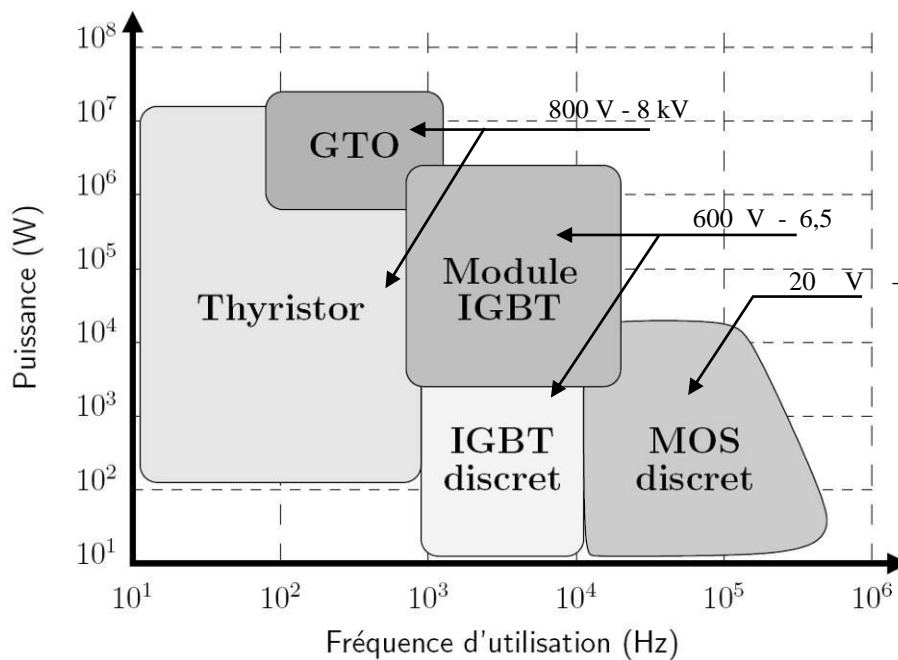
Enfin, les régimes transitoires de changement d'état ne sont pas instantanés, du fait de l'existence de charges à évacuer dans le composant, qu'il s'agisse de charges de commande ou de charges participant à la conduction (charges d'espace) [15].

La réalisation d'un interrupteur ne consommant aucune énergie n'est donc pas réaliste. Schématiquement, on peut diviser les composants de puissance en deux catégories. La première se caractérise par une conduction bipolaire (diode bipolaire, transistor bipolaire et thyristor) impliquant la forte injection de porteurs minoritaires augmentant ainsi fortement la conductivité des zones actives. La chute de tension à l'état passant est alors très basse, même dans les zones faiblement dopées du composant destinées à supporter des tensions de blocage élevées. Ce bon comportement à l'état bloqué comme en conduction a une contrepartie : la lenteur à la commutation, due à la durée d'évacuation ou de génération des porteurs minoritaires impliqués. Le changement d'état de ces composants est commandé par une injection de courant.

La deuxième catégorie de composants se caractérise par une conduction unipolaire (par exemple, le transistor MOS, pour Métal Oxyde Semi-conducteur) où un seul type de porteur est impliqué, des électrons ou des trous majoritaires selon le type de substrat utilisé. La chute de tension à l'état passant dépend principalement du niveau de dopage du substrat. Celle-ci sera d'autant plus faible que le niveau de dopage du substrat sera faible. En contrepartie, les tensions bloquées dans ce type de composant seront également plus faibles, du fait du niveau de dopage élevé minimisant la chute de tension à l'état passant. En revanche, contrairement

aux composants bipolaires, il n'y a pas de génération thermique de porteurs minoritaires, ni de porteurs minoritaires à recombinaison. La commutation est donc beaucoup plus rapide que dans les composants bipolaires. Ces composants sont commandés par effet de champ via l'application d'une tension de grille.

Aucun composant de puissance ne permet donc de minimiser simultanément les pertes en régimes statiques et transitoires. Chaque domaine d'application de l'électronique de puissance, autrement dit chaque domaine du triplet (tension, intensité, fréquence), impose un choix de composant optimal [16]-[17].



**Figure 1-12 : Répartition des différents types de composants en fonction de la puissance et de la fréquence d'utilisation**

Une autre classification concerne la bidirectionnalité en tension, à savoir l'aptitude à tenir la tension dans les deux sens. La bidirectionnalité en courant, quant à elle, se définit par la possibilité de faire passer le courant dans les deux sens. Nous retrouverons ces notions dans la suite de ce chapitre, notre étude traitant en effet, de la problématique de la commande de composants à la fois bidirectionnels en courant et en tension.

### 1.5.3 Classification des interrupteurs réels

Les composants de puissance actuels peuvent être classés en trois catégories :

- Diodes*. États fermé ou ouvert, contrôlés par le circuit de puissance.
- Thyristors et Triac*. Fermé par un signal de commande, mais doit être ouvert par le circuit de puissance.

c. *Interrupteurs commandables* à l'ouverture et à la fermeture. Ouverts et fermés par un signal de commande :

La catégorie des interrupteurs commandables inclut de nombreux types de composants :

- Transistors Bipolaires à Jonctions (Bipolar Junction Transistors - BJTs) ;
- Transistors à effet de champ Metal-Oxyde-Semiconducteur (MOSFETs) ;
- Thyristors commandés à l'ouverture (Gate-Turn-Off Thyristors - GTO Thyristors) ;
- Transistors bipolaires à grille isolée (Insulated Gate Bipolar Transistors - IGBTs) ;
- Thyristors MOS Commandés (MOS-Controlled Thyristors - MCTs).

La classification de ces composants nous permettra par la suite de statuer sur la réalisation de l'interrupteur bidirectionnel en courant et en tension commandable à l'ouverture et à la fermeture et présentant le minimum de perte à l'état passant.

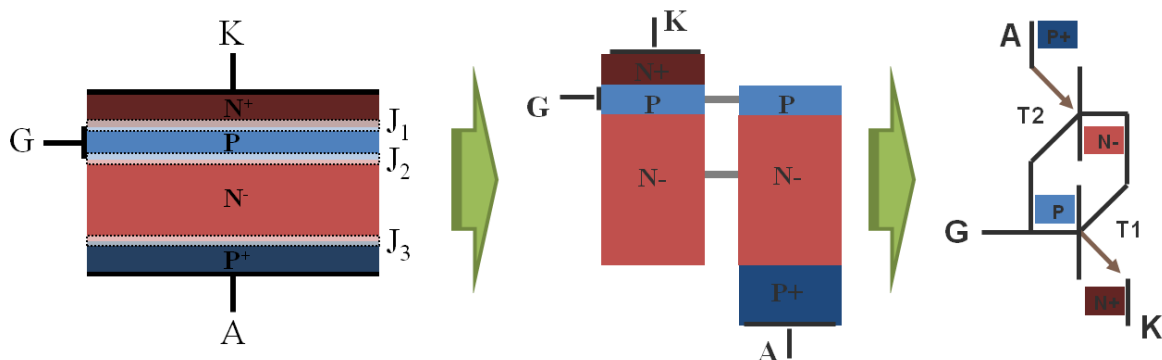
## 1.6 Interrupteur commandable à l'amorçage

### 1.6.1 Thyristor

Le thyristor, que l'on appelle aussi SCR (Silicon Controlled Rectifier), est un composant qui ne se commande qu'à la fermeture. C'est le premier interrupteur commandé qui fut utilisé dans la production industrielle de convertisseurs de type onduleurs ou hacheurs. Aujourd'hui, on ne le rencontre plus que dans quelques rares applications de très fortes puissances.

#### 1.6.1.1 Structure du Thyristor

La figure 1-13 montre la structure d'un thyristor. Celui-ci comporte quatre couches à conduction bipolaire. Il comprend deux électrodes de conduction : l'anode (A) et la cathode (K), ainsi qu'une électrode de commande nommée la gâchette (G) [18].



**Figure 1-13: Schémas de principe du thyristor**  
(les épaisseurs des couches ne sont pas à l'échelle)

Le thyristor est une structure PNPN qui fonctionne sur la base de l'injection de porteurs. Sa structure, présentée à la figure 1-13, peut se ramener à un transistor bipolaire PNP dont l'émetteur est connecté à la grille d'un transistor bipolaire NPN. L'émetteur de celui-ci est lui-même connecté à la base du premier transistor PNP (figure 1-13). Lorsque la différence de potentiel entre l'anode et la cathode est positive, l'injection de charges dans la base provoque un phénomène de contre-réaction amplifiant les deux courants de base et amenant les transistors à saturation. Le thyristor se comporte alors comme une diode dont le blocage intervient dès l'annulation du courant par le biais de l'application d'une tension négative [19].

### 1.6.1.2 Fonctionnement du thyristor

En polarisation directe ( $V_{AK} > 0$ ) et avec un courant de gâchette nul, la jonction  $J_2$  est polarisée en inverse alors que les deux autres jonctions,  $J_1$  et  $J_3$ , sont polarisées dans le sens direct. C'est donc la jonction  $J_2$  qui permet de loger la tension inverse à la zone  $N^-$  profonde et peu dopée.

Quand le thyristor est polarisé en inverse ( $V_{AK} < 0$ ), c'est la jonction  $J_3$  qui bloque le passage du courant, permettant ainsi la tenue en tension dans la zone  $N^-$ . Le thyristor est un composant à tenue en tension bidirectionnelle. Malheureusement, il n'est pas bidirectionnel en courant. En polarisation directe, l'injection d'un courant de gâchette positif permet la mise en conduction du thyristor : c'est le passage du mode direct bloqué au mode direct passant. Cependant, la structure ne peut être mise en conduction en polarisation inverse [20].

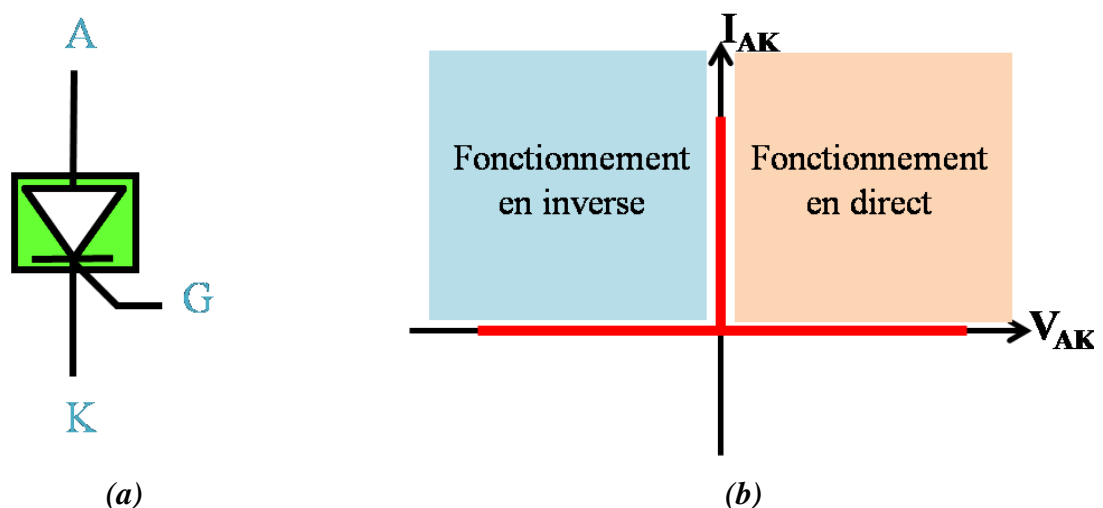
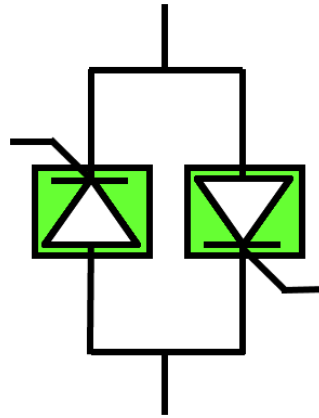


Figure 1-14: Symbole du thyristor (a) et caractéristiques théoriques (b) du thyristor

La bidirectionnalité en tension du thyristor n'implique donc pas la bidirectionnalité en courant. L'association de deux thyristors en anti-parallèle permet cette bidirectionnalité en courant (voir figure 1-15) [21].



*Figure 1-15: L'association de deux thyristors en anti-parallèle*

D'un point de vue dynamique, comme précédemment abordé dans le cas de la diode, la durée importante de la période de commutation des thyristors est due à la durée de vie importante des porteurs minoritaires et donc des durées de recombinaison toutes aussi importantes. C'est pour cette raison que ces interrupteurs fonctionnent à des fréquences de commutations relativement basses (500 Hz).

A l'heure actuelle, les thyristors fabriqués en silicium ont des tenues en tension de l'ordre de 6,5 kV. Avec l'arrivée du TRIAC, le thyristor est de moins en moins utilisé.

## 1.6.2 Le TRIAC

Le TRIAC est un composant actif de plus en plus utilisé dans les montages actuels. Son utilisation directe sur le secteur 230V permet en effet de commuter des charges importantes à partir de circuits beaucoup plus modestes.

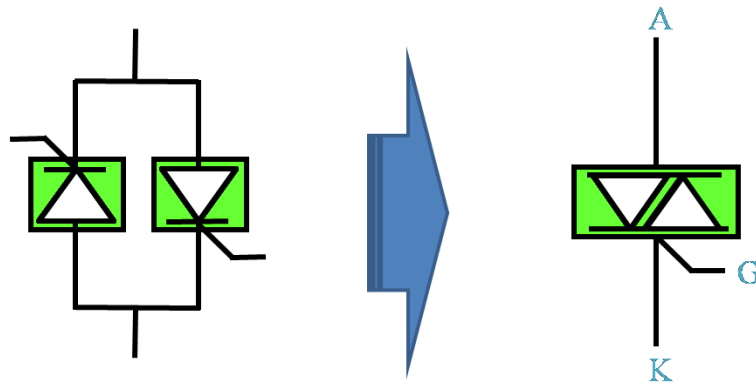
Lorsque l'on doit faire fonctionner une charge dans les deux sens de polarité de la tension secteur, il est nécessaire d'utiliser deux thyristors tête-bêche (cf figure 1-16).

L'association monolithique de deux thyristors en anti-parallèle avec une conduction assurée par une gâchette unique, a été développée dans les années 50 sous le nom de TRIAC (TRiode for Alternative Current) [22].

### 1.6.2.1 Structure du TRIAC

Le TRIAC est un commutateur à amorçage (ou fermeture) commandé et blocage (ou ouverture) naturel au « zéro » de courant. Composé de deux thyristors en antiparallèle (figure

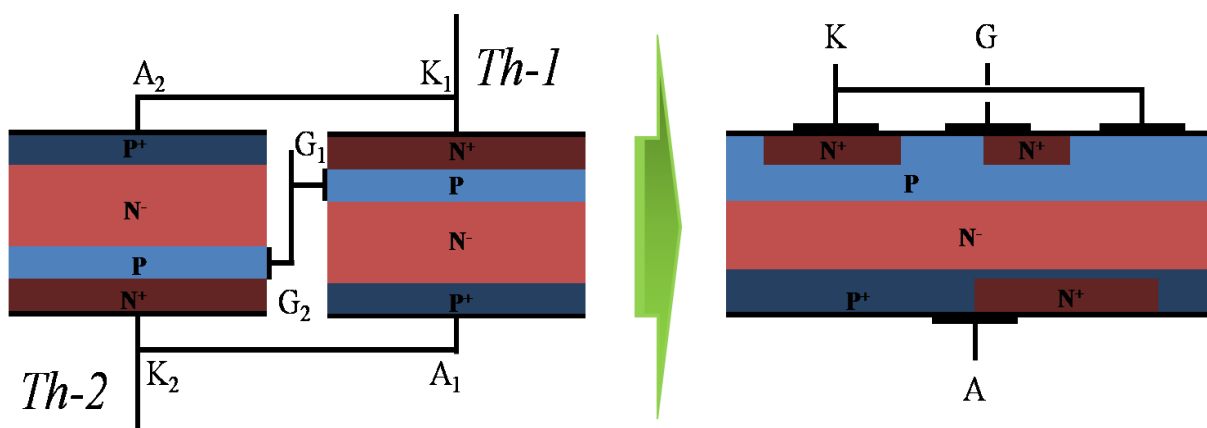
1-16), il possède la faculté de laisser passer le courant mais aussi de bloquer la tension dans les deux sens de polarité du secteur.



*Figure 1-16: Schéma du TRIACs*

Il est important de signaler que le TRIAC dispose d'une seule gâchette permettant de commander les deux thyristors. Cette gâchette est toujours référencée par rapport à l'électrode de cathode(K). Ainsi, la symétrie de la structure ne permet pas d'identifier leur rôle sur le fonctionnement du TRIAC.

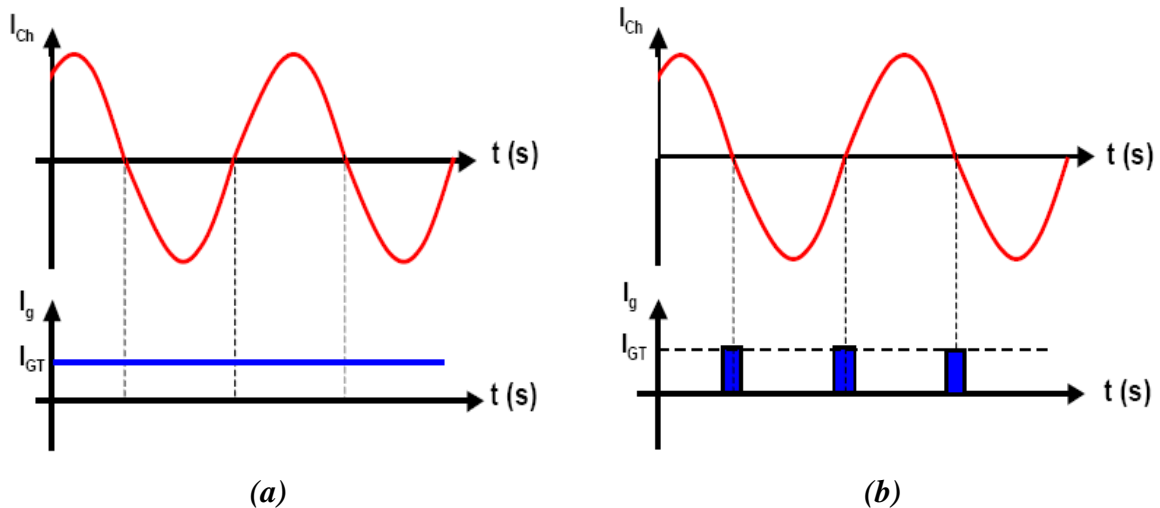
En pratique, la structure TRIAC est réalisée sur la base d'un thyristor Th-1. Du coté de l'anode, une diffusion N est réalisée sur la zone P. sur la face de la cathode, un chevauchement de la région N et P couplée à une métallisation de cathode déposée sur N et P supérieure autorise la réalisation du thyristor Th-2. Ce dernier assure la bidirectionnalité en courant de la structure (figure 1-17).



*Figure 1-17: Structure interne du TRIAC à partir de deux Thyristors en anti-parallèle*

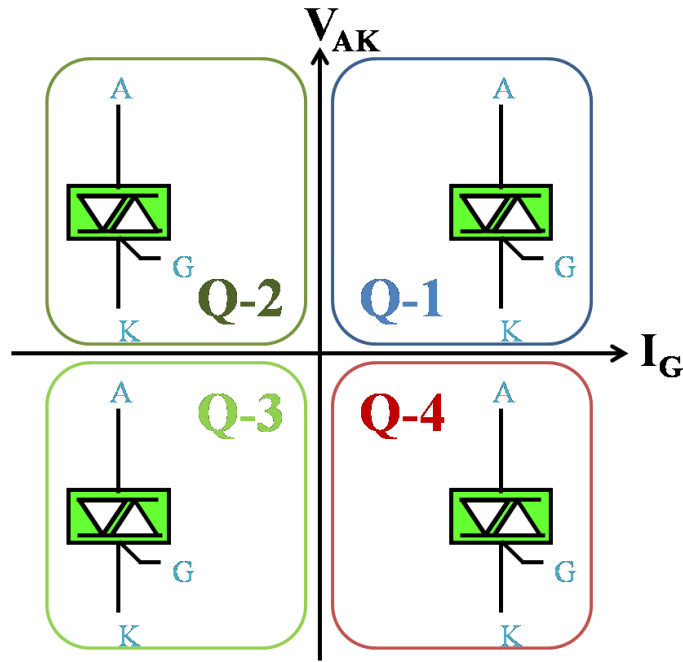
### 1.6.2.2 Fonctionnement du TRIAC

Comme pour les thyristors, ces interrupteurs sont maintenus passants, soit avec un courant continu (DC) appliqué sur la gâchette (figure 1-18-a), soit par l'application d'une impulsion de courant sur la gâchette à chaque annulation du courant de puissance (figure 1-18-b).



**Figure 1-18 : Commande TRIAC par courant continu (a),  
et par courant impulsionnel (b)**

L'amorçage du TRIAC s'effectue au travers de la connexion de commande appelée Gâchette (G). Il existe quatre combinaisons possibles, parfois appelées modes 1 à 4, pour amorcer un TRIAC standard comme l'expose la figure 1-19. Ces quadrants correspondent simplement aux différentes polarités des courants et tensions auxquelles peut être soumises le TRIAC au travers de ses trois électrodes. Il est important de noter que la sensibilité à l'amorçage du composant varie suivant les quadrants.



**Figure 1-19 : Les quatre quadrants d'amorçage du TRIAC**

Le TRIAC s'amorce (devient passant) quand la tension entre les anodes A et K dépasse une certaine valeur appelée tension d'amorçage. La valeur de cette tension d'amorçage est fortement réduite quand un courant ( $I_G$ ) est appliqué sur la gâchette, et cela, quelle que soit la polarité de la tension appliquée entre les anodes A et K, ou encore la polarité de la tension appliquée sur la gâchette. C'est précisément grâce à cette caractéristique que le TRIAC peut être utilisé en régime alternatif [23].

**Tableau 1-1: Valeur du courant  $I_G$  pour trois types de TRIAC 600 V en fonction du quadrant d'amorçage**

	Courant Max	Tension Max	Courant d'amorçage Q-1, Q-2 et Q-3	Courant d'amorçage Q-4	Courant de maintien
TIC225	8 A	600 V	0,8 mA	11,7 mA	3 mA
BTA08-600	8 A	600 V	50 mA	100 mA	50 mA
BTA26-600	25 A	600 V	100 mA	150 mA	100 mA



Certains TRIACs étant plus sensibles à l'amorçage que d'autres, le tableau ci dessus précise les courants nécessaires au déclenchement et au maintien de la conduction de divers TRIACs.

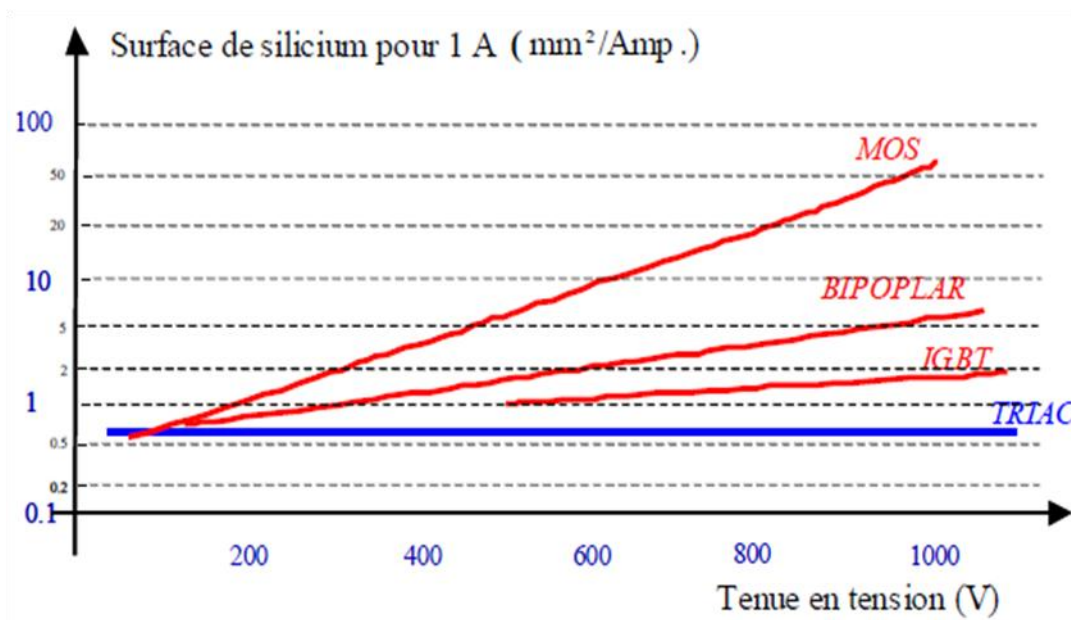
Le quadrant Q-1 est généralement le plus sensible (faible IGT) et le quadrant Q-4 le moins sensible. Dans de nombreuses applications, pour minimiser le courant de commande et maîtriser l'amorçage des TRIACs, ces derniers sont commandés dans les quadrants Q-2/Q-3.

### 1.6.2.3 Limite d'utilisation du TRIAC et du thyristor en tant qu'interrupteur

L'un des axes de recherche visant à réduire la consommation électrique des appareils ménagers consiste à réduire la consommation de l'étage interrupteur. Ceci permettrait également de réduire la taille du circuit d'alimentation de la carte électronique de commande et de réduire de ce fait, les pertes en mode veille, principalement dues au mauvais rendement des alimentations sous faible charge.

Aujourd'hui, de nombreuses charges alternatives sont alimentées au travers de fonctions interrupteurs bidirectionnels en courant et en tension, réalisées à partir de composants discrets unidirectionnels tels que des composants MOS, IGBT, TRIAC ou des thyristors.

La figure 2-2 montre l'évolution de la surface semi-conductrice nécessaire pour tenir des tensions allant de 100 à 1000 volts, pour différentes familles de composants.



*Figure 1-20 : Surface de silicium nécessaire pour la réalisation d'un composant en fonction de la tenue en tension*

Cette figure montre que pour une même tenue en tension de 600 V, la surface de silicium nécessaire à la fabrication du TRIAC est bien plus faible que celle nécessaire à la réalisation de transistors MOS (20 fois moins), de transistors bipolaires (3 fois moins) ou de transistors IGBT (2 fois moins). Sachant que la fabrication d'un TRIAC ne requière que de six ou sept étapes technologiques, contre une vingtaine d'étapes technologiques pour un transistor MOS, ceci impliquerait un coût total de fabrication, à tenue en tension identique, 100 fois supérieur pour le transistor MOS.

De plus, pour réaliser un interrupteur bidirectionnel en courant avec un interrupteur MOSFET, il est nécessaire d'utiliser deux composants montés en anti-série et une alimentation supplémentaire.

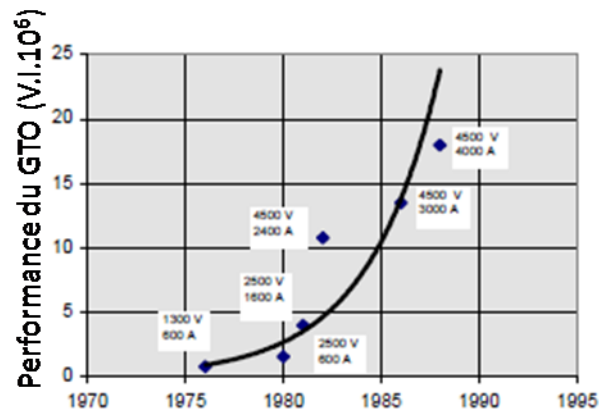
Pour de nombreuses applications connectées sur secteur, et surtout pour la commande des charges résistives incluant les radiateurs de chauffage, et autres fours ménagers, la solution s'appuyant sur l'utilisation d'un interrupteur de type TRIAC est souvent privilégiée. Ainsi, bien que cette solution nécessite un surdimensionnement de l'alimentation, la maturité, la fiabilité, les faibles pertes et bien évidemment le faible coût lui permettent encore de bénéficier d'un avenir confortable pour les années à venir.

## 1.7 Interrupteur commandable à l'amorçage et au blocage

### 1.7.1 Le GTO

Le développement des thyristors GTO « Gate Turn-off Thyristor » a été une invention importante dans le domaine de l'électronique de puissance. Le thyristor GTO est une version évoluée du thyristor. Depuis son apparition dans les années 1970, il fut le premier interrupteur commandé, utilisé dans la production industrielle de convertisseurs de type onduleurs ou hacheurs [24]. Aujourd'hui, on le rencontre dans quelques rares applications de très fortes puissances.

La courbe ci-dessous illustre le développement technologique du thyristor GTO.



**Figure 1-21: Evolution des performances des dispositifs GTO**

### 1.7.1.1 Fonctionnement du thyristor GTO

Le thyristor GTO fonctionne sur le même principe que le thyristor à la différence du blocage qui est quant à lui provoqué par extraction d'un courant de gâchette. Le thyristor GTO est donc un interrupteur 4 couches blocable et amorçable.

La première modification par rapport au thyristor se situe au niveau de la métallisation de cathode, le contact de cathode n'étant plus unique mais constitué de centaines d'îlots indépendants (figure 1-22 (b)). La gâchette du thyristor GTO est inter-digitée avec les doigts de la cathode. Cette inter-digitation confère au thyristor GTO une plus grande tenue aux variations de courant que le thyristor [25].

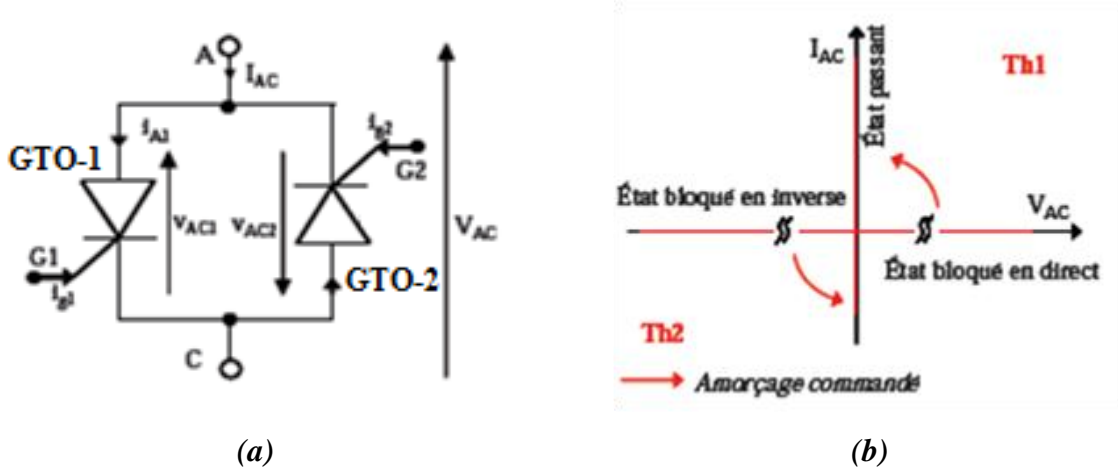


**Figure 1-22: Symbole (a) et structure inter-digitée des doigts de cathode du GTO (b)**

Une seconde modification se situe au niveau de la structure interne du dispositif, celle-ci ayant pour but de limiter la queue de courant au blocage et donc les pertes par commutation.

### 1.7.1.2 Interrupteur secteur à thyristors GTO

Afin de réaliser un interrupteur bidirectionnel en tension et en courant avec des thyristors GTO, notre système doit se composer de deux thyristors GTO connectés en anti-parallèle comme le montre la figure 1-23-a. Des impulsions appliquées alternativement sur les gâchettes de GTO-1 et GTO-2 permettent la transmission de la puissance vers la charge.



**Figure 1-23: Schéma électrique d'interrupteur à base de GTO (a) et sa caractéristique (b)**

Lorsque la tension appliquée aux bornes de la structure est positive ( $V_{AC1}$  positive), le thyristor GTO-1 peut être amorcé. Le courant traversant le thyristor GTO-1 ainsi que le courant global sont donc positifs [26].

Lorsque la tension  $V_{AC}$  est négative ( $V_{AC2}$  positive), c'est le thyristor GTO-2 qui se retrouve avec une tension positive à ses bornes et qui peut donc être amorcé. Le courant qui le traverse est positif, le courant global est donc négatif.

L'interrupteur constitué de deux thyristors GTO est un dispositif bidirectionnel en tension et en courant. Dans ce cas de figure, il nécessite deux commandes de gâchette référenciées par rapport à deux potentiels différents [27]. Cette complexité de commande limite sans champs d'application.

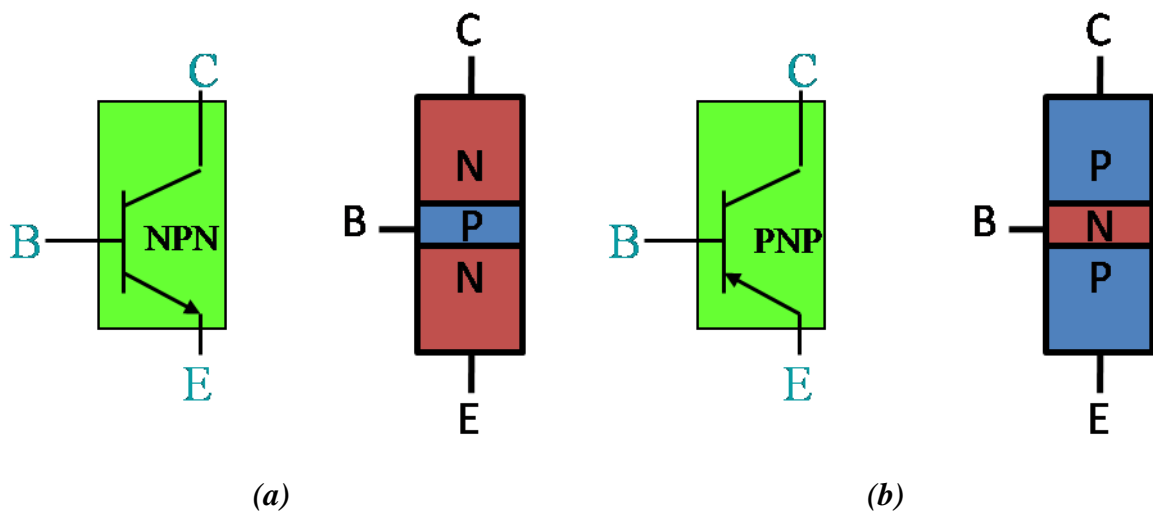
### 1.7.2 Le transistor bipolaire

Le premier transistor à jonction a été fabriqué en 1951 et c'est historiquement le premier composant actif à semi-conducteur. Son influence dans l'industrie de l'électronique a été considérable, il est notamment le plus ancien des composants commandés utilisés dans les convertisseurs de puissance [28].

### 1.7.2.1 Structure du transistor bipolaire

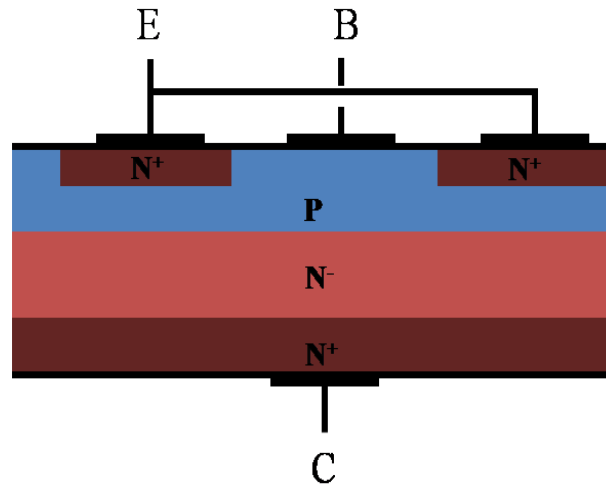
La juxtaposition de deux jonctions P-N conduit à la formation d'un transistor (de l'anglais transfert resistor) à jonction dans lequel interviennent les deux types de porteurs, d'où l'appellation de transistor bipolaire. Il en existe deux sortes : les transistors NPN et les transistors PNP. Les trois électrodes d'un transistor bipolaire se nomment : émetteur, base et collecteur.

Sur la représentation schématique du transistor, comme le montre la figure 1-24, une flèche marque la jonction base-émetteur. Cette flèche est orientée dans le sens direct de la jonction base-émetteur.



**Figure 1-24: Représentation du transistor bipolaire de type NPN (a) et du type PNP (b)**

Contrairement au transistor de type « signal », les transistors bipolaires de puissance sont généralement de type NPN et sont capables de tenir des tensions jusqu'à 1,2 kV et de supporter des courants de quelques dizaines d'ampères. Sa structure est représentée sur la figure 1-25.

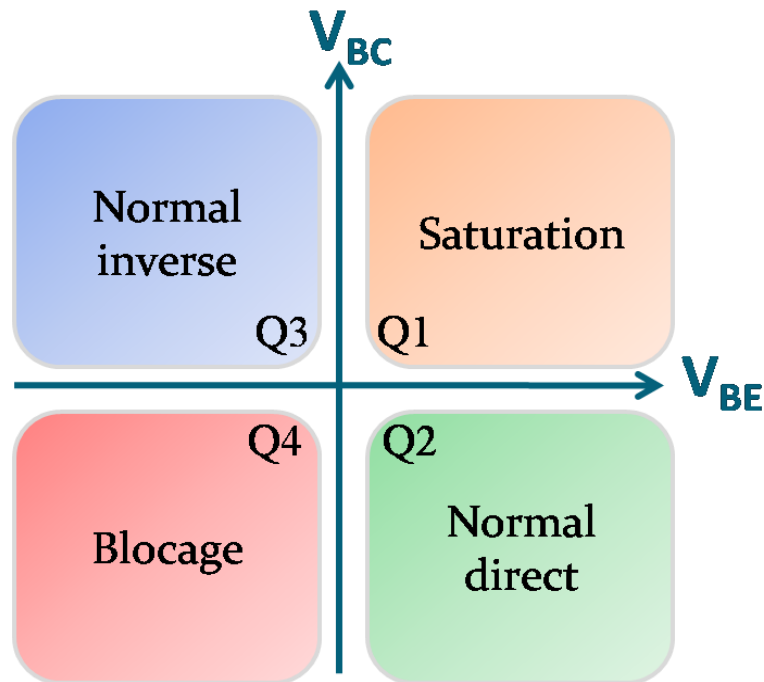


*Figure 1-25: Structure du transistor bipolaire de puissance de type NPN*

Ce composant intègre un émetteur (zone  $N^+$ ) fortement dopé, une base (zone P) faiblement dopée et un collecteur (zone  $N^-$ ) peu dopé. Le bon fonctionnement du transistor nécessite que les porteurs minoritaires, injectés dans la base depuis l'émetteur, atteignent la jonction base-collecteur [28]. Il est donc impératif que ces porteurs ne se recombinent pas à la traversée de la base. Par conséquent, il faut que l'épaisseur de la base soit très inférieure à la longueur de diffusion des porteurs minoritaires. La base et l'émetteur sont fortement interdigités (structure en peigne) afin d'accentuer l'interaction entre la base et l'émetteur [29].

#### 1.7.2.2 Principe de fonctionnement

A l'équilibre thermodynamique (ou aucune tension de polarisation n'est appliquée), aucun courant ne circule à travers les deux jonctions. Pour modifier cet état, des tensions  $V_{BC}$  et  $V_{BE}$  doivent être appliquées aux bornes du transistor.



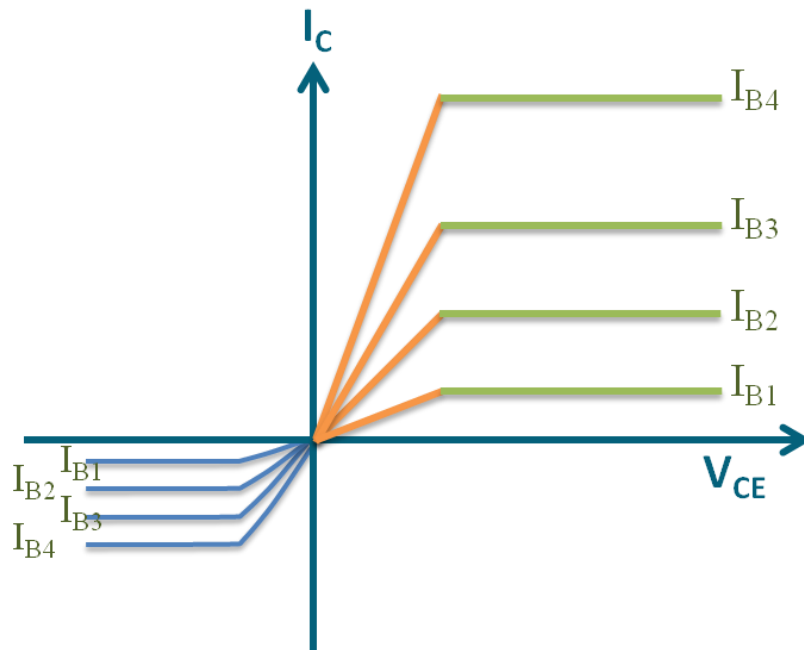
**Figure 1-26: Fonctionnement du transistor bipolaire en fonction des tensions  $V_{BC}$  et  $V_{BE}$**

En fonction de la polarisation des jonctions Base-Emetteur et Base-Collecteur, on distingue quatre régimes de fonctionnement possibles:

- Régime normal direct : Il est également appelé « régime normal de fonctionnement » (quadrant Q2 de la figure 1-26). En polarisant la jonction base-émetteur dans le sens direct ( $V_{BC}>0$ ) et la jonction base-collecteur en inverse ( $V_{BC}<0$ ), les électrons passent plus facilement de la base vers le collecteur à leur vitesse de saturation imposée par le champ électrique régnant au sein de la jonction base collecteur. Le transistor se comporte donc comme une source de courant  $i_C$  commandée par le courant  $i_B$  avec  $i_C = \beta \times i_B$  ( $\beta$  est le gain en courant) ;
- Régime inverse : Le transistor est en régime normal inverse lorsque la jonction de commande B-E est polarisée en inverse avec la jonction BC polarisée dans le sens direct (quadrant Q3 de la figure 1-26). La jonction B-C détermine l'injection des électrons dans la base puis dans l'émetteur, indépendamment de la jonction B-E. Les électrons de l'émetteur ne peuvent franchir la barrière de potentiel de la jonction B-E; il n'y aura par conséquent aucune circulation de courant du collecteur vers l'émetteur.
- Régime saturé (quadrant Q1 de la figure 1-26) : Le transistor est saturé lorsque ses deux jonctions sont polarisées dans le sens direct. Il est intéressant de remarquer que le courant qui circule alors du collecteur à vers l'émetteur est inférieur au courant qui

circulerait si seulement l'une ou l'autre des jonctions était polarisée dans le sens direct, sous une même tension ( $i_C < \beta \times i_B$ ).

- Régime bloqué : Aucun courant ne circule dans un transistor bloqué puisque ses deux jonctions sont polarisées en sens inverse (quadrant Q4 de la figure 1-26). Le transistor se comporte comme un circuit ouvert de telle sorte que le collecteur est isolé de l'émetteur.



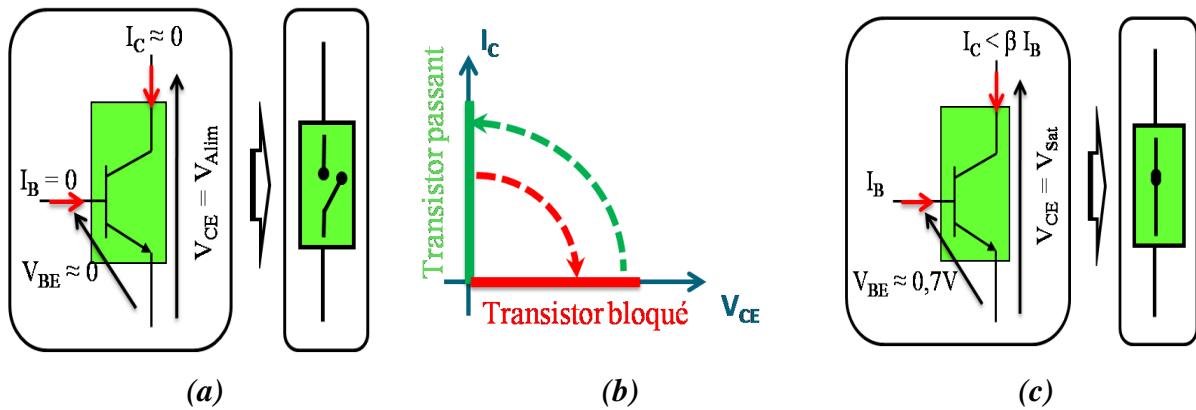
**Figure 1-27: Caractéristique  $I_C$  en fonction du  $V_{CE}$  du transistor bipolaire NPN**

Nous avons représenté, sur la figure 1-27, la caractéristique de transfert  $I_C=f(V_{CE})$ . En fonctionnement normal direct, on remarque le comportement du transistor en source de courant commandée tel que  $I_C$  ne varie pas en fonction de  $V_{CE}$ .

### 1.7.2.3 Interrupteur secteur à transistors bipolaire

Pour effectuer les études des montages à transistors de puissance, on utilise la caractéristique statique idéalisée de la figure 1-28-b. Ceci correspond au modèle simplifié à l'état bloqué (interrupteur ouvert) de la figure 1-28-a, et à l'état passant (interrupteur fermé) de la figure 1-28-c.





**Figure 1-28 : Caractéristique statique idéalisée du transistor bipolaire (b) à l'état ouvert (a) et à l'état fermé (c)**

Il est important de noter que le transistor ne travaille que sur les axes  $I_C$  et  $V_{CE}$  du quadrant  $Q_1$  de la figure 1-27, le passage d'un axe à l'autre dans le plan ( $V_{CE}$ ,  $I_C$ ) n'intervenant que pendant les commutations. Lorsque le composant est passant, le point de polarisation se trouve très près de l'axe  $I_C$ , alors qu'à l'état bloqué, le point de polarisation se situe au voisinage de l'axe  $V_{CE}$ .

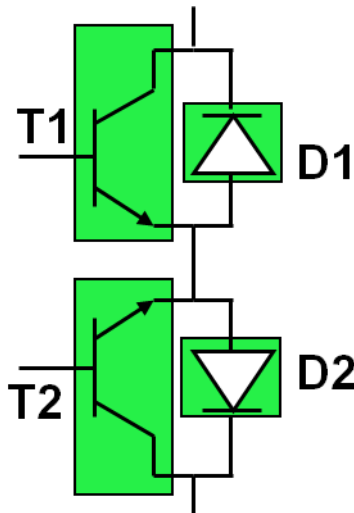
En électronique de puissance, le transistor bipolaire ne travaille jamais sur sa caractéristique linéaire à cause des fortes dissipations d'énergie liées à la valeur élevée du produit  $I_C \times V_{CE}$ .

Enfin, bien qu'un transistor bipolaire soit théoriquement capable de conduire en inverse, cette propriété est rarement exploitable, du fait du faible gain du transistor bipolaire fonctionnant en mode inverse.

D'autre part, la commande d'un transistor bipolaire doit permettre d'assurer l'état de blocage, l'état de saturation ainsi que le passage d'un état à l'autre. D'où l'importance du gain en courant assurant la saturation du transistor, tel que  $I_B$  et  $I_C$  vérifient toujours la relation de linéarité  $I_C = \beta \times I_B$ .

De ce fait, le transistor bipolaire est un composant unidirectionnel en tension et bidirectionnel en courant. Pour ce composant, la bidirectionnalité en courant ne sera symétrique qu'avec une commande appropriée.

Sur la base des technologies existantes, nous réaliserons dans un premier temps un interrupteur hybride bidirectionnel en tension et en courant. Celui-ci s'appuiera sur l'association de transistors bipolaires et de diodes. Cela donnera naissance au prototype présenté ci dessous.



*Figure 1-29 : Réalisation de la fonction AC Switch hybride*

Cette fonction d'interrupteur hybride est réalisée en associant deux transistors bipolaires montés en anti série et travaillant en mode saturé avec deux diodes. La mise en série d'une diode sur l'émetteur du transistor bipolaire garantit la bidirectionnalité en tension. Quant à la bidirectionnalité en courant elle est obtenue en associant deux ensembles transistor-diode en antiparallèle.

Malgré l'intérêt que présente la solution d'interrupteur à base de transistor bipolaire en termes de puissance dissipée (inférieur à 2 W/A), la commande de cet interrupteur révèle quelques complexités. En effet, l'utilisation de transistor bipolaire de puissance nécessaire à la réalisation de la fonction d'interrupteur, disponible actuellement, s'avère difficile. Ceci est dû au fait que ce transistor est des gains en courant très faible (de l'ordre de 5 pour des courants de 5 A à  $V_{CE} = 1V$ ) exigeant pour sa commande un courant élevé voisinant l'ampère, Ce qui implique le besoin d'un circuit de commande très énergivore.

Grâce à des structures exotiques de transistor bipolaire type GAT pour Gate Associated Transistor ou encore les transistors TBSBT (Trench Base-Shielded Bipolar Transistor), il est alors possible de coupler la tenue en tension du gain, ce qui permet de créer des transistors de puissance moins énergivores en termes de commande. Ces nouvelles structures seront développées au long du troisième chapitre.

### 1.7.3 Le transistor MOSFET

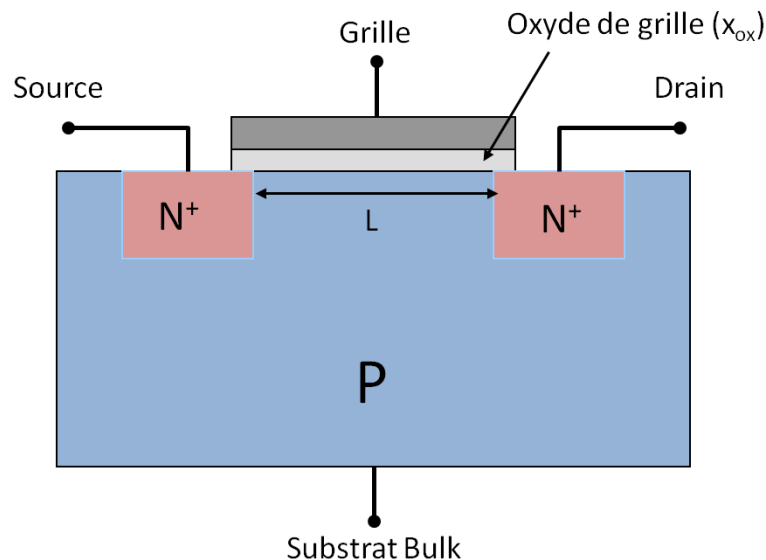
Le transistor MOSFET (Metal-Oxide-Silicon Field-Effect-Transistor) est un élément semi-conducteur à effet de champ. Il présente la particularité d'être un interrupteur de puissance commandé qui fonctionne en mode unipolaire. En conséquence de quoi, le courant n'est dû

qu'au déplacement d'un seul type de porteurs de charges (porteurs majoritaires). Il en résulte une très grande rapidité de commutation due à l'absence de charge stockée. En revanche, la chute de tension est relativement élevée à l'état passant. Cet inconvénient s'accroît d'autant plus que le composant est prévu pour tenir une tension plus élevée à l'état bloqué. De nombreuses technologies ont été développées afin de diminuer au mieux la résistance du transistor à l'état passant  $R_{DS(ON)}$

### 1.7.3.1 Structures de composants MOS

Il existe deux types de transistors MOS de puissance : les transistors discrets (structures verticales) et les transistors intégrés (structures latérales en général).

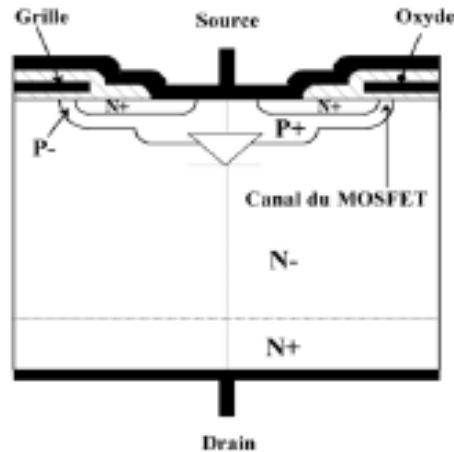
Les structures latérales L MOS (latéral MOS) sont utilisées pour des applications de puissance basses tensions radio fréquences ne dépassant pas des tensions de 100 [30]. La grille, le drain et la source sont accessibles sur la même face du composant (voir figure 1-30), tandis que le substrat (ou Bulk) constitue une quatrième connexion, accessible en face arrière.



**Figure 1-30: Structure du transistor latéral**

L'absence de la couche N- de la structure interne des transistors MOS latéraux permettant de loger les fortes tensions limite l'utilisation de ces composants à des applications faible tension et faible courant.

La structure verticale assure une grande tenue en tension et permet le passage de courants forts par la mise en parallèle d'un très grand nombre de cellules élémentaires. La figure 1-31 représente une vue de coupe de deux cellules voisines.



**Figure 1-31: Structure du transistor vertical**

En ce qui concerne la technologie MOS de puissance, le transistor MOS de puissance est fabriqué en utilisant le processus de double diffusion planar de type P et N+ pour réaliser les zones P base du canal et N+ de source. D'ailleurs, le nom de ces transistors DMOS est tiré directement de ce processus de double diffusion, c'est-à-dire réalisation d'une double diffusion P et N+ à travers la même fenêtre utilisant la grille en polysilicium comme bord de masquage. Cette technique d'auto-alignement de ces diffusions permet de régler et contrôler la longueur du canal du transistor DMOS à des dimensions submicroniques [31]-[[32].

La source et la grille sont localisées sur la surface de la puce alors que le drain est situé à l'arrière de la puce. 1

Les ilots de type P sont diffusés dans un substrat épitaxie de type N<sup>-</sup> depuis la face supérieure de la puce. Ces ilots servent à leur tour de caissons dans lesquels des ilots de type N<sup>+</sup> ont été diffusés. Du côté de la source, une première couche d'oxyde, isole la métallisation de grille G de la surface de la puce. Une deuxième couche d'oxyde isole la métallisation de la grille, par rapport à la métallisation de la source. La partie N<sup>+</sup> évite que l'épaisseur totale ne conduise à une résistance excessive.

La tension de claquage des transistors MOS dépend du niveau de dopage et de l'épaisseur de la couche N<sup>-</sup>. En effet, pour bloquer des tensions très élevées, la couche N<sup>-</sup> doit être faiblement dopée et suffisamment large pour permettre à la zone de charge d'espace de s'étendre. Par conséquent, cette zone large et faiblement dopée devient, à l'état passant, une résistance très grande que l'on ne peut réduire que par augmentation de la surface du composant ou par utilisation de nouveaux concepts comme le concept de super-jonction, par exemple. Il existe donc un compromis entre la résistance à l'état passant et la tenue en tension des transistors MOSFET de puissance.

### 1.7.3.2 Principe de fonctionnement

Comme tous les composants de puissance, le transistor MOS joue le rôle d'un interrupteur présentant deux états de fonctionnement :

- Etat bloquée : En absence de polarisation positive de grille, le transistor est bloqué. Si une tension positive est appliquée entre le drain et la source, le courant de drain est idéalement nul. On remarquera néanmoins qu'il existe un courant de fuite correspondant à la jonction PN-N+ polarisée en inverse.
- Etat passant « conduction » : Lorsque  $V_{DS}$  est positive, si l'on polarise positivement la grille, on peut alors rendre le transistor conducteur. Les trous majoritaires sont d'abord repoussés loin de l'interface d'oxyde de grille, puis des électrons minoritaires sont attirés sous la grille polarisée positivement. Lorsque la tension de polarisation de la grille devient supérieure à une valeur appelée « tension de seuil  $V_T$  » (Threshold Voltage) de l'ordre de quelques volts, l'accumulation des électrons sous la grille devient alors suffisante pour former un canal de type N entre les îlots  $N^+$  le substrat  $N^-$ . Les électrons peuvent alors se déplacer dans le canal et donner naissance au courant de drain-source dont la valeur maximale dépendra du nombre de cellules en parallèle (surface active du composant)

Lorsque le transistor fonctionne à l'état passant, il se comporte comme une résistance, notée «  $R_{DS(ON)}$  », qui impose une chute de tension aux bornes du composant. Cette chute de tension  $V_{DS}$  a pour expression :

$$V_{DSon} = R_{DS(ON)} \cdot I_D \quad \text{Équation 1-3}$$

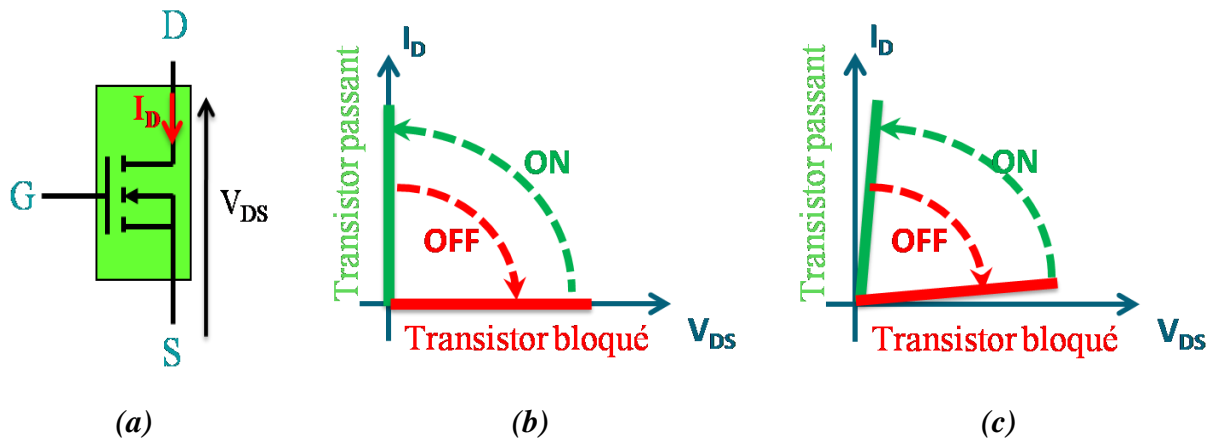
Où  $I_D$  est la valeur efficace du courant de drain.

L'un des soucis majeurs de l'électronicien de puissance sera de minimiser les pertes en conduction dans les composants. Dans le cas du transistor MOS, les pertes sont exprimées par :

$$P_D = V_{DSon} \cdot I_D = R_{DS(ON)} \cdot I_D^2 \quad \text{Équation 1-4}$$

Ainsi, il est clair que la résistance à l'état passant est un paramètre des plus important pour un composant de puissance : plus celle-ci sera faible, plus les pertes seront faibles.

### 1.7.3.3 Caractéristique du transistor MOS de puissance

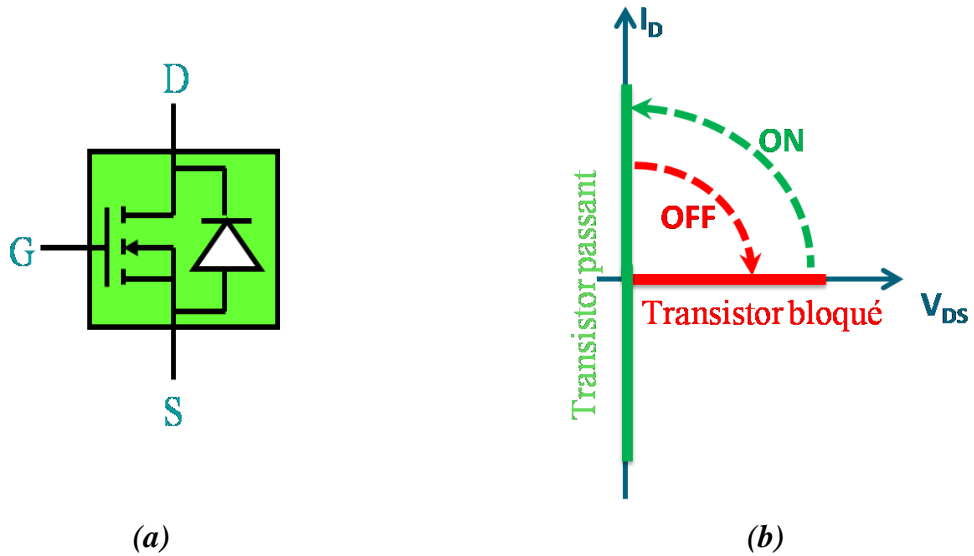


**Figure 1-32: Symbole (a) et caractéristiques idéale de fonctionnement (b) et réelle (c) d'un transistor MOS de puissance**

La figure 1-32 représente les caractéristiques idéales et réelles d'un transistor MOS de puissance. Il s'agit ici d'un composant travaillant sur les deux axes I et V du quadrant  $Q_1$ , à l'instar du transistor bipolaire, avec une ouverture et une fermeture commandées.

De par sa structure physique, ce composant possède intrinsèquement une diode en antiparallèle (figure 1-33-a), ce qui peut représenter un avantage comme un inconvénient selon les cas. Cette diode peut supporter le même courant nominal que celui supporté par le transistor. En revanche, celle-ci possède un temps de recouvrement relativement élevé.

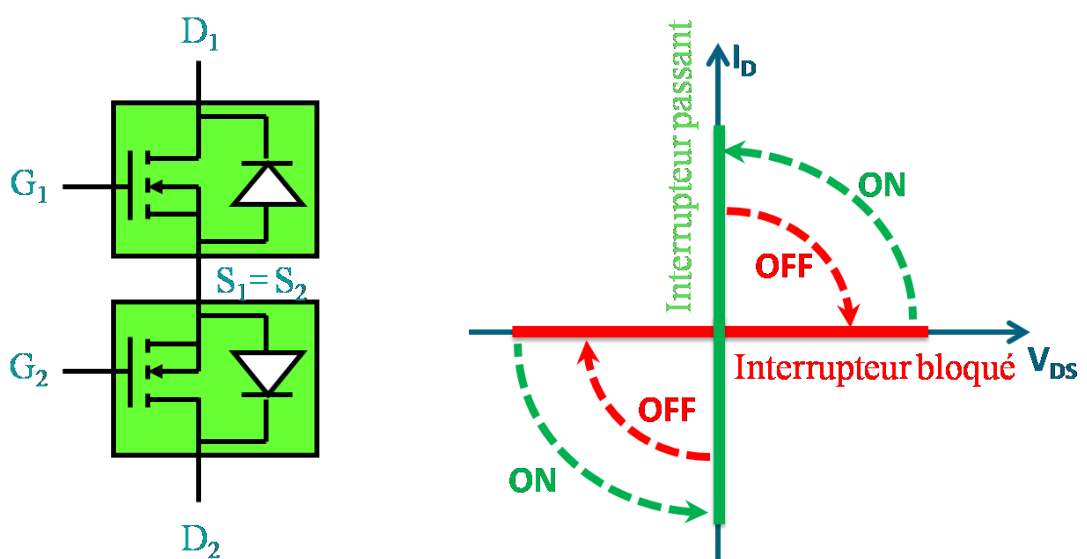
La présence de cette diode en antiparallèle permet au composant de fonctionner sur trois segments (deux quadrants) comme cela est représenté par la figure ci-dessous [33].



**Figure 1-33: Symbole (a) et caractéristique idéale de fonctionnement (b) d'un transistor MOS de puissance avec sa diode interne**

#### 1.7.3.4 Interrupteur bidirectionnel à base de transistor MOSFET

Partant des caractéristiques du transistor MOSFET, un interrupteur quatre quadrants peut être synthétisé à partir de la mise en anti série de deux transistors. En l'occurrence, deux transistors mis en anti-série sont capables de tenir une tension de manière bidirectionnelle. En conduction, pour un courant positif, ce dernier passe dans un premier temps par le premier transistor en conduction directe, puis par la diode intrinsèque du second transistor. On retrouve le même type de fonctionnement pour un courant négatif.



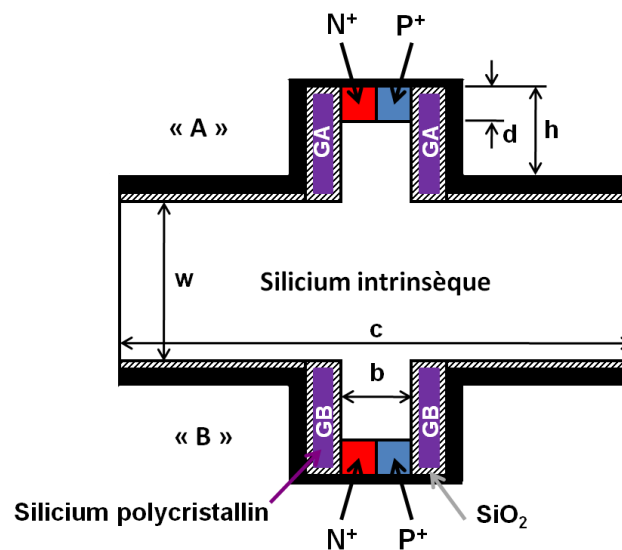
**Figure 1-34 : Réalisation de l'interrupteur quatre quadrants avec deux transistors MOS**

Nous voyons que la mise en anti-série de deux transistors MOS présente l'avantage de réduire le nombre de composants nécessaires à la réalisation de la fonction « interrupteur bidirectionnel en tension et en courant » permettant ainsi un assemblage peu encombrants de cette solution.

Les autres avantages et inconvénients de l'interrupteur à base de transistor MOSFET seront détaillés tout au long du chapitre suivant.

### 1.7.3.5 Le MBS

En matière d'intégration fonctionnelle, des recherches ont récemment permis de développer un nouveau type de composant MOSFET appelé MBS pour Monolithic Bidirectional Switch [34]. Le développement de ce type de structure a été repris en 2005 par M. Baus [35]-[36] qui l'a redimensionnée puis fabriquée. Il s'agit d'un composant capable de faire circuler un courant dans les deux sens de conduction et de tenir des tensions de blocage dans les deux sens.



**Figure 1-35 : Structure interne du MBS**

La figure 1-35 illustre la structure d'un composant double face de type méssa muni de deux grilles de commande GA et GB et de deux électrodes puissance A et B. Ces deux électrodes court-circuitent deux couches adjacentes N<sup>+</sup> et P<sup>+</sup>, permettant ainsi de réaliser des contacts ohmiques universels pour des tensions V<sub>AB</sub> positives ou négatives. Cette structure possède un substrat épais N<sup>-</sup>, intrinsèque ou faiblement dopée, séparant des régions en surface plus fortement dopées localisant les collecteurs [37]. Enfin, la largeur b du contact universel doit être suffisamment faible (quelques centaines de nanomètres) pour qu'une zone



d'accumulation de trous ou d'électrons puisse s'y former et rendre ainsi le matériau localement conducteur

Deux grilles commandent l'interrupteur en créant un canal entre les deux bornes A et B. A travers la zone intrinsèque, la distribution du champ électrique peut être contrôlée par des grilles supplémentaires localisées sur les côtés.

Les propriétés de blocage et de conduction attendues de ce type de composant pourront dépasser celles atteintes par les composants à grille isolée actuels.

Le point pénalisant de ce composant réside dans le fait qu'il faille pouvoir accéder à plusieurs contacts en face arrière, isolés les uns des autres, tout en assurant le maintien du composant sur un support dissipateur thermique afin d'éviter tout échauffement. Cela nécessite un assemblage à multi-frame isolé.

#### 1.7.4 l'IGBT

Apparu dans les années 1980, l'IGBT (Insulated Gate Bipolar Transistor) combine un transistor bipolaire PNP et un transistor MOSFET (figure 1-36), profitant ainsi des avantages de chacun. Ceci impliquerait de très faibles pertes en conduction et une rapidité à la commutation pour l'IGBT.

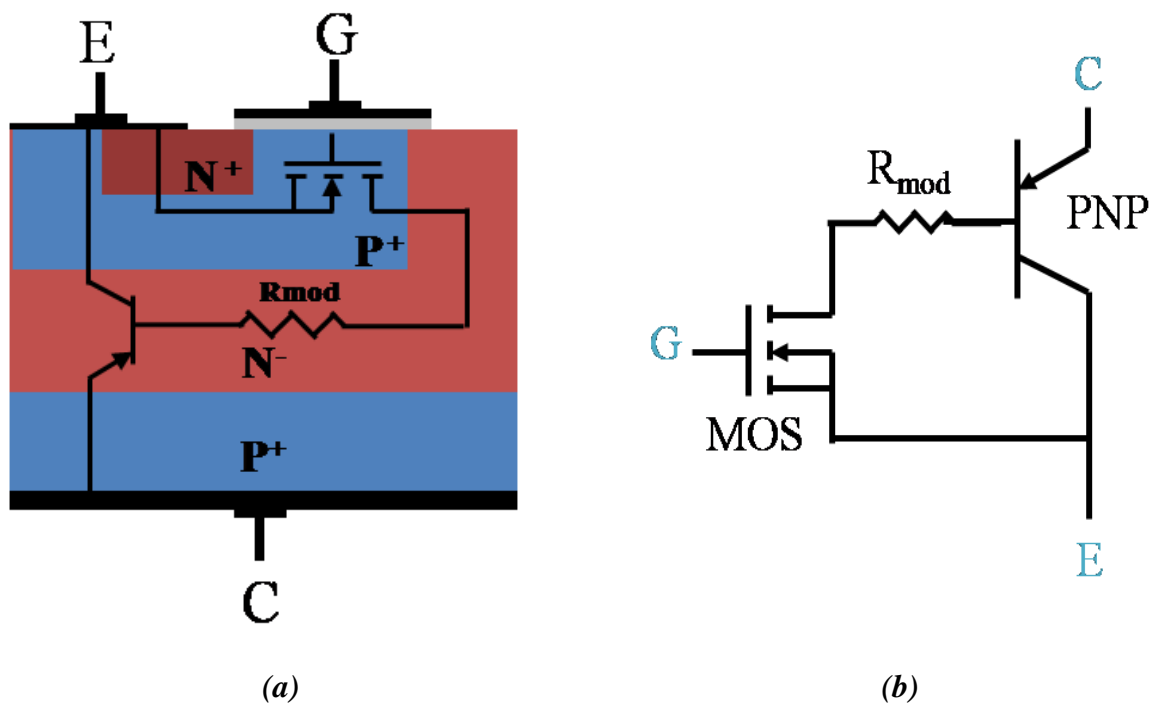


Figure 1-36: a) Structure du transistor IGBT et b) Schéma équivalent

#### 1.7.4.1 Structure du transistor IGBT

L'IGBT est constitué de quatre couches semi-conductrices différentes ( $P^+$ ,  $N^-$ ,  $P^+$ ,  $N^+$ ) créées dans le même cristal de silicium (figure 1-36-a). Il est possible, à partir de la structure interne d'un IGBT, d'extraire un schéma équivalent (figure 1-36-b) [38]. Celui-ci fait apparaître un transistor MOSFET à canal N, un transistor bipolaire NPN, une résistance entre les zones  $N^+$  et  $P^+$  ainsi qu'une résistance de modulation ( $R_{mod}$ ) relative au comportement de la couche faiblement dopée  $N^-$ .

Afin de simplifier ce modèle on néglige la résistance entre la zone  $N^+$  et  $P^+$ . Le schéma équivalent se ramène alors à un darlington MOS-bipolaire PNP avec une résistance modulable ( $R_{mod}$ ) qui doit tenir la tension à l'état bloqué et avoir une faible valeur à l'état passant. Ceci implique que la couche  $N^-$  (ou région de base) doit être faiblement dopée, épaisse et associée à une zone d'injection  $P^+$  afin de réduire la chute de tension à l'état passant.

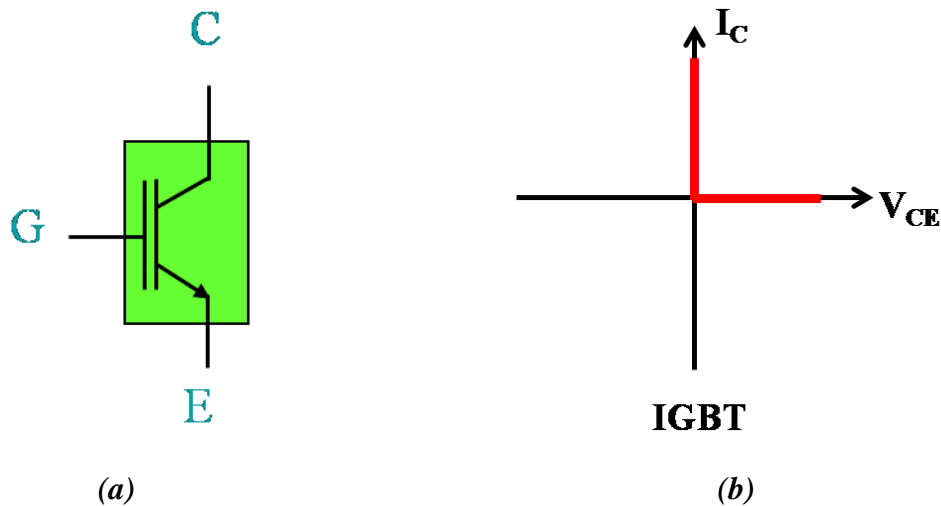
Des modifications au niveau du substrat peuvent être apportées afin d'améliorer certains domaines de fonctionnement du composant. Les deux principales modifications sont la structure symétrique (NPT) et la structure asymétrique (PT). On trouvera l'ensemble des informations sur ces différentes structures dans livre de référence « POWER ELECTRONICS HANDBOOK » [39].

#### 1.7.4.2 Fonctionnement de l'IGBT

Le courant de base du transistor bipolaire est contrôlé par une structure MOS. De ce fait, l'IGBT conserve la simplicité de la commande en tension des transistors MOS.

Lorsqu'une tension négative est appliquée entre le collecteur et l'émetteur, la jonction  $P^+N^-$  est alors polarisée en inverse. Le composant est alors bloqué avec une tenue tension assurée par la jonction  $P^+N^-$ . Lorsque la tension « collecteur émetteur » est positive et que la tension « grille émetteur » est supérieure à la tension de seuil du transistor MOS ( $V_{th}$  compris en 5 à 7 V), un canal d'électrons se crée sous l'oxyde de grille. La circulation de ce courant de canal à travers l'anode  $P^+N^-$  du composant induit alors, par quasi-neutralité, la circulation de trous dans la région de base peu dopée. De ce fait, le MOSFET intégré n'a pas à supporter une forte tension au blocage mais doit conduire un fort courant à l'état passant, tout en présentant une faible chute de tension. La commande est réalisée en appliquant une tension entre la grille et l'émetteur.

Son régime transitoire est proche de celui du MOSFET, augmenté d'effets liés à l'accumulation de charges (traînée de courant) dus à la composante de courant des porteurs minoritaires.



**Figure 1-37: a) symbole de l'IGBT et b) caractéristiques statiques**

Comme le montre les caractéristiques statiques du transistor IGBT sur la figure 1-37-b, ce composant est unidirectionnel en tension et en courant.

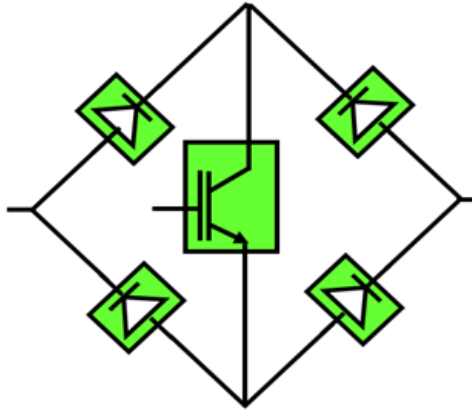
#### 1.7.4.3 Réalisation d'interrupteur bidirectionnel à base de transistor IGBT,

De nos jours, plusieurs solutions à base de transistor IGBT s'offrent à nous pour réaliser un interrupteur amorçable et blocable quatre quadrants, c.à.d. soutenant une tension alternative et contrôlant un courant alternatif.

##### 1.7.4.3.1 Interrupteur à base de transistors IGBT : Première version

Cette version d'interrupteur à base de transistors IGBT est obtenue en disposant le transistor IGBT dans un pont de diode comme représenté sur la figure 1-38. Dans ce cas, il y a accumulation des chutes de tension dues aux trois jonctions passantes. Typiquement, la chute de tension dans ce cas de figure dépasse les quatre volts. En revanche le circuit présente l'avantage de la simplicité de commande et du faible coût.

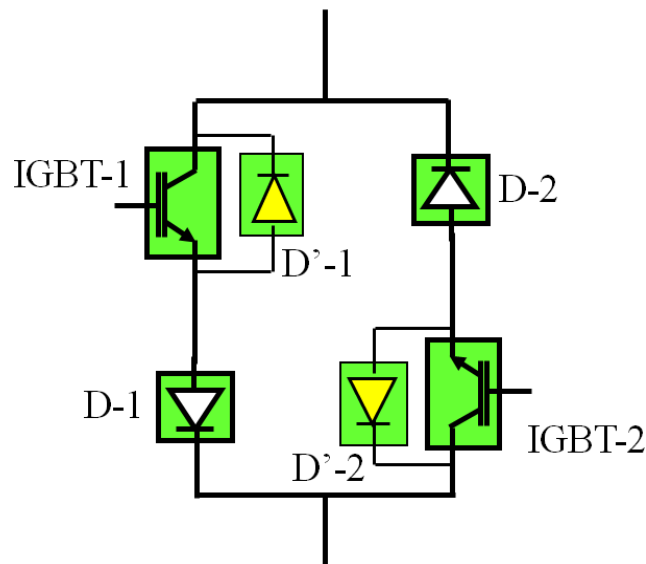
Cette solution ne peut donc répondre à nos exigences en termes de puissance dissipée.



**Figure 1-38 : Pont diode avec IGBT**

#### 1.7.4.3.2 Interrupteur à base de transistors IGBT : Deuxième version

Avec quatre composants unidirectionnels en courant et en tension, il est possible de synthétiser un composant fonctionnant sur les quatre quadrants. Avec un IGBT et une diode de puissance en série, on obtient un interrupteur commandable bidirectionnel en tension. Avec deux structures montées en antiparallèle, on peut recréer un interrupteur quatre quadrants, totalement commandable. La figure 1-39 ci-après, présente une topologie d'interrupteur permettant de réaliser un composant bidirectionnel en courant et en tension.



**Figure 1-39 : Interrupteur à base d'« IGBT-Diode » mis en anti parallèle**

Dans certains cas, où l'interrupteur est constitué à partir de composants discrets, il faut prévoir sur chaque branche, une diode de protection de petit calibre en parallèle sur chaque IGBT (D'-1 et D'-2). Ces dernières ont pour but de conduire le courant de recouvrement

inverse des diodes séries (D-1 et D-2) lors du blocage. Selon la topologie retenue, la commande de chaque IGBT est référencée à un potentiel différent et certains montages peuvent nécessiter deux circuits de commande différents isolés l'un de l'autre.

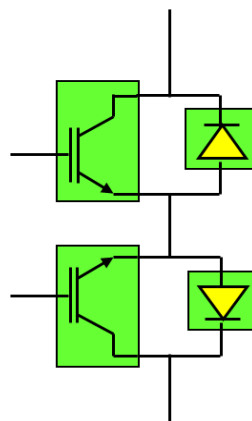
En fonctionnement statique, cette structure présente une chute de tension globale due à la tension de déchet du transistor IGBT augmentée de celle de la diode en série.

#### 1.7.4.3.3 Interrupteur à base d'IGBT-Diode : Troisième version

Dans ce cas, deux IGBT sont montés tête-bêche avec pour chacun d'entre eux une diode en antiparallèle formant ainsi un interrupteur quatre quadrants. Les deux IGBT peuvent avoir leurs émetteurs en commun, facilitant ainsi la mise en œuvre de la structure. En effet, cette configuration permet aux électrodes de commande des deux transistors d'être référencées à un même potentiel ( $S1 = S2$ , sources communes), ce qui simplifie la mise en œuvre de la commande. Ici bien évidemment, c'est de nouveau l'aspect de mise en œuvre qui est intéressant car il réduit le nombre de composants et de commandes rapprochées nécessaires.

Quel que soit le sens de circulation du courant en régime de fonctionnement statique, l'interrupteur présente une chute de tension à l'état passant correspondant à la somme des tensions aux bornes d'un IGBT et d'une diode.

Nous verrons par la suite que la mise en œuvre de cette topologie peut-être encore simplifiée moyennant la maîtrise de la commande des deux IGBT.



**Figure 1-40 : Réalisation de l'interrupteur quatre quadrants avec deux transistors IGBT et deux diodes**

#### 1.7.4.3.4 Chute de tension à l'état passant de l'IGBT

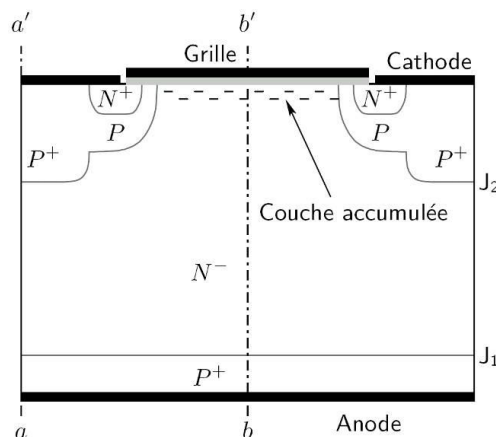
Dans le but de réduire la puissance dissipée par l'interrupteur à base de transistor IGBT on s'intéresse à la chute de tension que présente l'IGBT à l'état passant.

Le passage de l'état bloqué à l'état passant se fait par l'application, d'une part, d'une tension de grille  $V_G$  supérieure à  $V_{TH}$  et d'autre par d'une tension  $V_{CE}$  supérieure à la tension de seuil (environ 0,7 V) de la jonction  $P^+/N^-$  coté anode (figure 1-36-a). Pour une tension  $V_{CE}$  positive donnée, l'application d'une tension de grille supérieure à la tension de seuil de la structure MOS entraîne l'apparition d'un canal entre la cathode  $N^+$  et la région de base  $N^-$ , permettant ainsi d'alimenter cette dernière en électrons. Ce courant de base contrôle alors le transistor bipolaire PNP. Ce régime de fonctionnement peut être traduit au premier ordre par la relation suivante :

$$I_A = I_M (\beta_{PNP} + 1) \quad \text{Équation 1-5}$$

Où  $I_A$  est le courant de l'IGBT,  $I_{MOS}$  le courant traversant la partie MOSFET et  $\beta_{PNP}$  le gain du transistor bipolaire PNP (équation 1-5).

Le courant  $I_A$  est donc la somme du courant MOS et du courant de la section bipolaire. Cependant, le gain  $\beta_{PNP}$  étant de faible valeur (environ 0,2) en raison de la profondeur importante de la région de base, le principal apport du transistor PNP est d'injecter des trous dans la base. Néanmoins, cette injection de trous supplémentaire permet d'augmenter la conductivité de la région de drift  $N^-$  dans des proportions significatives, diminuant de ce fait la chute de tension à l'état passant (figure 1-41).

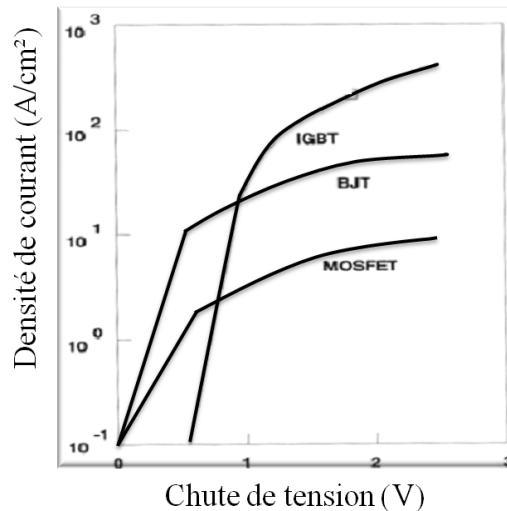


**Figure 1-41: Répartition des porteurs dans la base durant l'état passant de l'IGBT**

Étant donné que la tension de claquage et la résistance à l'état passant sont étroitement liées. En effet, la couche épitaxiée  $N^-$  faiblement dopée permet de supporter la quasi-totalité de la tension drain-source (ou anode-cathode) à l'état bloqué, en revanche, celle-ci encore

relativement résistive à l'état passant. Néanmoins, cette modulation de zone de drift permet à l'IGBT de travailler avec des niveaux de dopage N- plus faibles et de tenir ainsi des tensions de blocage bien plus élevées que ne le permettrait un transistor MOS. C'est pour cela que l'IGBT est utilisé dans des applications hautes tensions.

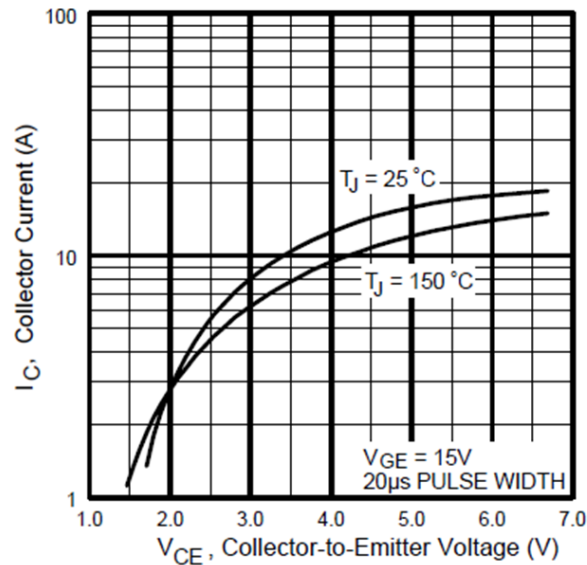
La figure 1-42 compare la chute de tension aux bornes des transistors MOS, BJT et IGBT.



**Figure 1-42: Comparaison des caractéristiques statiques du MOS, BJT et IGBT [38]**

Au dessus de 0,7-0,8 V, nous voyons que les valeurs de densité de courant traversant l'IGBT dépasse celles communément conduites dans les transistors MOS et BJT. Ceci explique également le succès de l'IGBT dans les domaines de fortes puissances tels que la traction ferroviaire (1200 V).

En revanche, l'IGBT souffre de l'existence d'une tension de seuil de conduction à l'état passant. Ce comportement pénalise le transistor IGBT par rapport aux transistors MOS et BJT, dans les cas des applications de faibles et moyennes puissances.



**Figure 1-43: Caractéristiques statiques du transistor IGBT IRG4BC10KD (600 V, 5 A)**

La figure 1-43 présente les caractéristiques statiques du transistor IGBT « IRG4BC10KD ». Ce transistor est intéressant du fait de sa capacité à tenir une tension de 600 V et à faire circuler un courant de l'ordre de 5 A, répondant ainsi à nos critères. Comme on peut le constater, ce composant présente une chute de tension à l'état passant égale à 2,5 V (pour une température de fonctionnement de 25 et de 125 °C) pour une tension de polarisation  $V_{GE}$  de 15 V et un courant  $I_{CE}$  de l'ordre de 5 A.

L'inconvénient majeur des interrupteurs à base d'IGBT et de diodes concerne leur chute de tension à l'état passant qui peut allègrement dépasser 3V volts dans le cas de l'alimentation d'une charge de puissance de 1000 W. Ceci implique alors une puissance dissipée dans l'interrupteur dépassant les 15 W (ou 3 W/A).

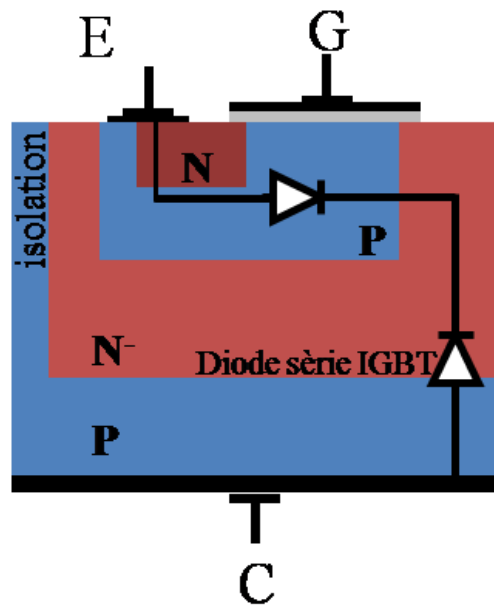
Cette solution ne pourrait satisfaire les conditions de fonctionnement dans un environnement confiné sans possibilité de refroidissement, du fait de sa dissipation dépassant la limite de 1 W/A. Par ailleurs, cette fonction interrupteur repose sur l'association de quatre puces de puissance au minimum. Une version plus intégrée de cette structure peut être néanmoins obtenue en fonctionnalisant la jonction PN en face arrière de chaque IGBT. Ce nouveau type de composant, développé entre autres par STMicroelectronics et le CNRS-LAAS (Laboratoire d'Analyse et d'Architecture des Systèmes-Toulouse) est un IGBT bidirectionnel en tension également appelé RB-IGBTs pour Reverse Blocking IGBT.



## 1.7.5 Le transistor IGBT à tension de blocage inverse : RB-IGBT

### 1.7.5.1 Structure du RB-IGBT

Partant d'une structure du transistor IGBT conventionnel (figure 1-36), des études ont été menées afin de développer une structure bipolaire commandée à la fermeture et à l'ouverture par une grille isolée de type FET et bidirectionnelle en tension [40].



*Figure 1-44: Structure interne du RB-IGBT*

Les performances de ce composant, en tenue de tension et surtout en courant de conduction, en font un élément de plus en plus attrayant au regard du MOSFET et du GTO. L'injection de porteurs dans la base du transistor PNP bipolaire est réalisée par la création d'un canal de conduction dans la structure associée au MOSFET (figure 1-44).

La présence d'un transistor NPN parasite dans la structure est inévitable. Heureusement, les transistors NPN et PNP sont disposés de manière à former un thyristor parasite.

Lorsque le canal du MOSFET est créé, une jonction PN parasite permet donc le blocage de la tension entre l'émetteur et le collecteur rendant ainsi le composant bidirectionnel en tension (figure 1-45). Cependant, les performances de bidirectionnalité en tension nécessitent une optimisation particulière de sa structure.

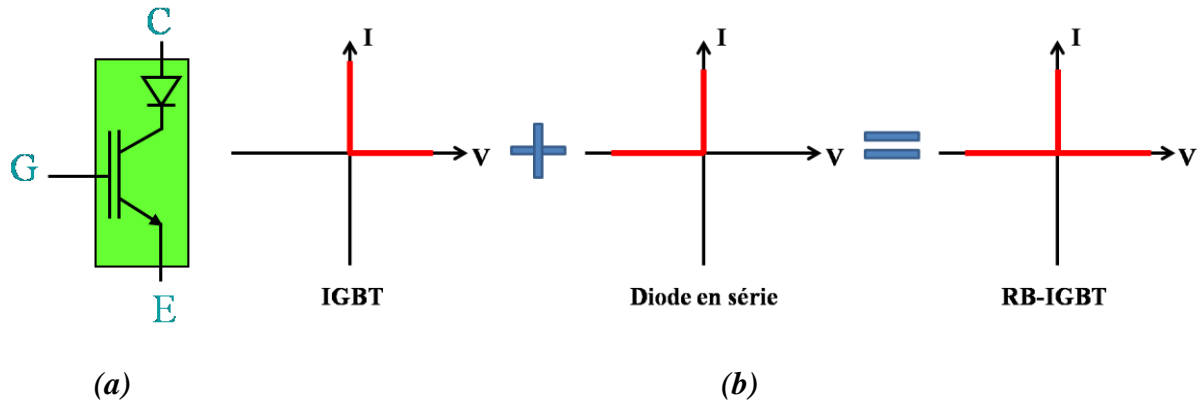


Figure 1-45: a) du transistor RB-IGBT et b) Caractéristique électrique

Récemment, trois constructeurs, à savoir IXYS, FUJI et INFINEON, ont proposé le développement d'IGBTs à tenue en tension réversible afin d'inclure la fonction de la diode série dans la structure même de l'IGBT [41].

### 1.7.5.2 Réalisation d'interrupteurs bidirectionnels en courant et en tension à base de transistors RB-IGBTs

L'association de deux RB-IGBTs (Reverse Blocking IGBT) en anti-parallèle (figure 1-44) permet la réalisation d'un interrupteur bidirectionnel avec un nombre réduit d'éléments. Par contre, une première réalisation a été présentée en 2001 avec des performances relativement médiocres montrant les difficultés d'optimisation de la gestion des porteurs [42]. Néanmoins, un élément de convertisseur matriciel a pu être réalisé et montrer une efficacité accrue dans la conversion, et cela malgré un courant de fuite important [43]. Depuis, de nombreux travaux proposent la réalisation de convertisseurs matriciels de forts rendement utilisant des modules à éléments IGBT-diodes séries monolithiques.

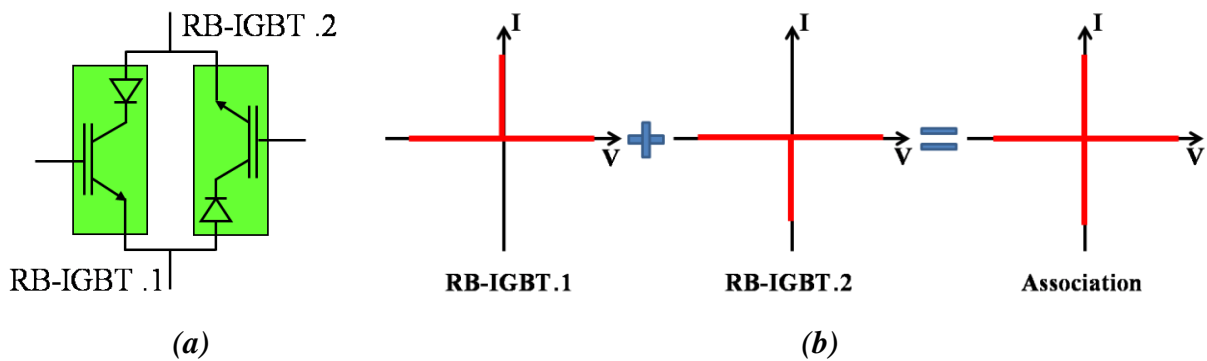
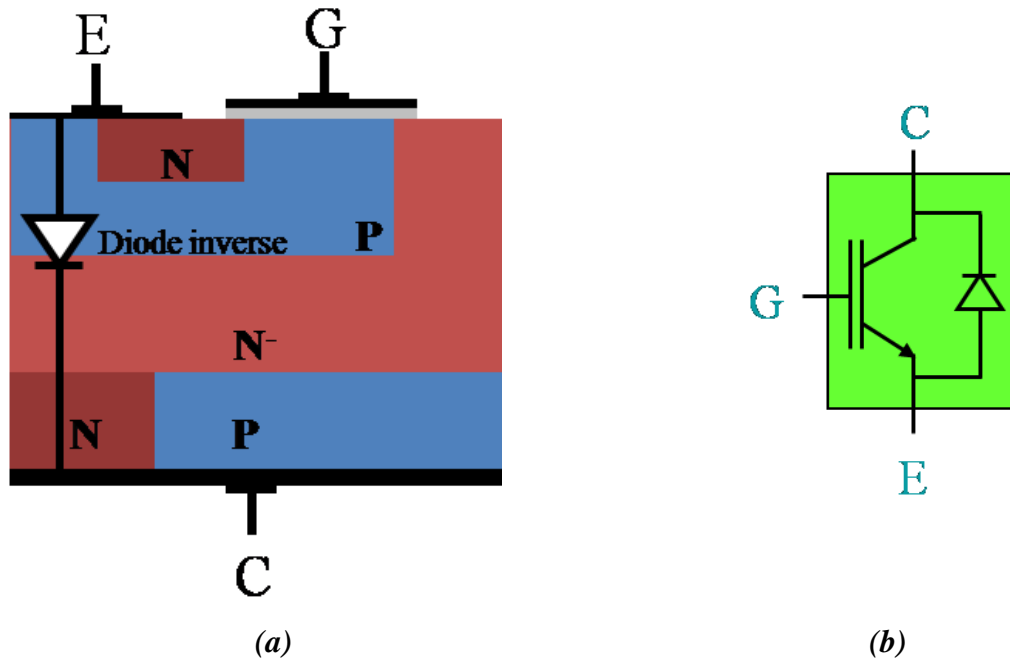


Figure 1-46 : Schéma électrique d'un interrupteur quatre quadrants à base de RB-IGBT (a) et sa caractéristique idéalisée (b)

### 1.7.6 Le transistor IGBT à courant de conduction inverse : RC-IGBT

Un autre type de composant IGBT est apparu, permettant une conduction bidirectionnelle du courant. Il s'agit d'une structure monolithique où une diode est insérée en anti-parallèle à l'IGBT de base.



**Figure 1-47 : a) Structure interne et b) schéma équivalent du transistor RC-IGBT**

La figure 1-47 (a) illustre cette structure où une zone N est ajoutée à côté de la couche P coté collecteur, pour faire apparaître une jonction PN entre l'émetteur et le collecteur. Une première structure de ce type a été décrite par INFINEON sous l'appellation LightMOS [44], avant d'être renommée peu de temps après RC-IGBT par une équipe de recherche de MITSUBISHI ELECTRIC.

La production prochaine d'éléments RC-IGBT est prévue par INFINEON, ABB ou encore FUJI [45]. Les performances attendues en conduction et en blocage de ces composants, permettent d'envisager le remplacement des modules « IGBT-diodes parallèles » dans les circuits de conversion de puissance.

## 1.8 Perspectives sur les semi-conducteurs pour la réalisation de composant de puissance

Les composants de puissance à base de silicium (Si) sont en passe d'atteindre leurs limites physiques et devront donc à terme s'appuyer sur l'utilisation de matériaux plus performants.

Bien que le silicium soit stable sur une large gamme de températures et relativement bon marché, c'est sa faible largeur de bande interdite et son faible champ électrique critique qui limitent son utilisation dans les composants de puissance [46].

Les semi-conducteurs à larges bandes interdites (par exemple le SiC, GaN) dépassent de très loin les limites intrinsèques du silicium et permettent aujourd'hui d'envisager le développement de nouvelles structures de puissance bidirectionnelle en courant et en très haute tension.

**Tableau 1-2 : Extrait de la table périodique des éléments**

Candidats matériaux  
semiconducteurs

Type : III IV V

													18	VIA					
													2	4.0026					
													He						
													5	10.811					
													6	12.011					
													7	14.007					
													8	15.999					
													9	18.998					
													10	20.180					
													B	C	N	O	F	Ne	
													BORON	CARBON	NITROGEN	OXYGEN	FLUORINE	NEON	
													13	26.982					
													14	28.086					
													15	30.974					
													16	32.065					
													17	35.453					
													18	39.948					
													Al	Si	P	S	Cl	Ar	
													ALUMINIUM	SILICON	PHOSPHORUS	SULPHUR	CHLORINE	ARGON	
9	VIB	10												11	12				
27	58.933	28	58.693	29	63.546	30	65.39	31	69.723	32	72.64	33	74.922	34	78.96	35	79.904	36	83.80
Co	Ni	Cu	Zn	Ga	Ge	As	Se	Br	Kr										
COBALT	NICKEL	COPPER	ZINC	GALLIUM	GERMANIUM	ARSENIC	SELENIUM	BROMINE	KRYPTON										
45	102.91	46	106.42	47	107.87	48	112.41	49	114.82	50	118.71	51	121.76	52	127.60	53	126.90	54	131.29
Rh	Pd	Ag	Cd	In	Sn	Sb	Te	I	Xe										
RHODIUM	PALLADIUM	SILVER	CADMIUM	INDIUM	TIN	ANTIMONY	TELLURIUM	IODINE	XENON										
77	192.22	78	195.08	79	196.97	80	200.59	81	204.38	82	207.2	83	208.98	84	(209)	85	(210)	86	(222)
Ir	Pt	Au	Hg	Tl	Pb	Bi	Po	At	Rn										
IRIDIUM	PLATINUM	GOLD	MERCURY	THALLIUM	LEAD	BISMUTH	POLONIUM	ASTATINE	RADON										
109	(268)	110	(281)	111	(272)	112	(285)												
Mt				Uuu			Uub			Uuq									

Parmi les matériaux semi-conducteurs alternatifs, les substrats en carbure de silicium (SiC) semblent à ce jour les plus stables. En effet, des diodes Schottky de puissance à substrat en SiC sont disponibles sur le marché et présentent des caractéristiques meilleurs que celle à substrat Si. Néanmoins, des transistors MOS et/ou JFET à substrat en SiC devraient bientôt voir le jour. L'utilisation des composants à substrat en SiC présenterait un grand avantage pour la réalisation d'un interrupteur bidirectionnel en courant et en tension à faible pertes.

Les performances de ces composants sont clairement plus élevées que les composants à substrats conventionnels, notamment au niveau du recouvrement des charges dans les diodes [46]. Pour le moment, le prix élevé de ces composants les empêche de s'imposer sur le marché, mais la qualité des interrupteurs proposés semblent justifier les coûts.

Parallèlement, le nitrure de gallium (GaN) a fait l'objet de prototypes prometteurs dans la réalisation de diode Schottky [47].

D'autre part, le diamant (C) possède des caractéristiques à considérer sur plusieurs niveaux d'applications. Ses propriétés permettent notamment des applications de haute puissance à

haute fréquence et température, faisant du diamant un matériau semi-conducteur de choix pour les composants de puissance du futur [48].

## 1.9 Conclusion sur l'état de l'art actuel

Au début de ce chapitre, nous avons commencé par exposer le rôle de l'interrupteur secteur et l'enjeu de la réduction sa puissance dissipée. Une présentation des différents types de charges (résistive, capacitive et inductive), en susceptible d'être connectées sur le secteur alternatif a été effectuée. Ceci nous a permis de dresser un bilan des contraintes imposées sur l'interrupteur, liées à l'utilisation de ces différentes charges.

Nous avons exposé différentes solutions de réalisation d'un interrupteur fonctionnant sur le réseau électrique alternatif. Dans un premier temps, nous nous sommes focalisés sur les solutions discrètes. Ces dernières sont obtenues par l'assemblage de composants semi-conducteurs unidirectionnels en anti-série ou bien en anti-parallèle. Par la suite, nous avons mis l'accent sur quelques composants monolithiques bidirectionnels en courant et/ou en tension, commandables à l'ouverture et/ ou à la fermeture.

Ces solutions monolithiques se heurtent aujourd'hui à des contraintes technologiques à la fois au niveau du processus de fabrication (isolation, via traversant pour le report des contacts de la face arrière à la face avant,...) et à des contraintes techniques d'assemblage (substrat à multi-contacts isolés, ...).

Après un passage en revue des différentes difficultés et complexités liées à la mise en œuvre d'un interrupteur secteur, la dernière partie de ce chapitre fut consacrée au bilan sur les puissances dissipées engendré par ces solutions. Ceci nous a mené à exclure, d'une part les thyristors, les TRIAC dû à l'absence de la commandabilité à l'ouverture et d'autre part les GTO et les IGBT à cause des importantes puissances dissipées, des composants susceptible de réaliser la fonction d'interrupteur bidirectionnel en courant et en tension commandable à l'ouverture et à la fermeture opérant dans un milieu confiné ou la puissance dissipée est limitée à des valeurs très faible ( $< 1 \text{ W/A}$ ). Néanmoins, les interrupteurs à base de transistors bipolaires et de MOS révèlent un intérêt majeur vis-à-vis de cette problématique. Ces deux solution seront développées au long des chapitres qui suivent.

Pour finir, les perspectives des travaux de recherche sur l'utilisation de nouveaux matériaux semi-conducteurs furent exposées en vue d'améliorer le comportement des interrupteurs électroniques tant en terme d'augmentation de densité de courant qu'en terme de

diminution des résistances à l'état passant pour les conceptions unipolaires et la chute de tension dans le cas d'un fonctionnement bipolaire. Les nouveaux matériaux SiC, le GaN et le Diamant apporteront forcément de nouvelles réponses en matière de développement et d'intégration d'interrupteurs, tant discrets que monolithiques.

## Deuxième partie

Interrupteur bidirectionnel commandable à  
l'ouverture et à la fermeture et à faibles pertes  
à base de transistors MOS

## 2 Interrupteur bidirectionnel commandable à l'ouverture et à la fermeture et à faibles pertes à base de transistors MOS

### 2.1 Introduction

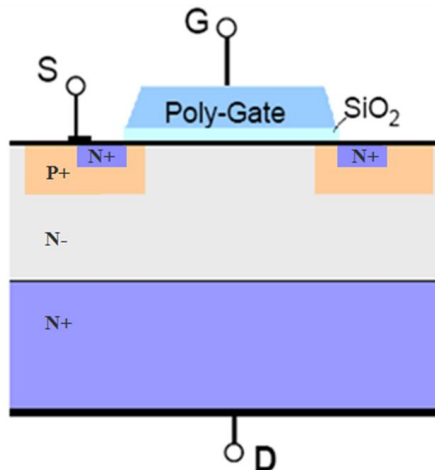
A travers ce chapitre, nous allons étudier la possibilité de réaliser un interrupteur bidirectionnel en courant et en tension à faibles pertes à base de transistors MOSFET. Une comparaison des performances des différentes structures de transistors MOSFET nous a orientée vers l'utilisation de topologies à superjonctions. Différentes stratégies d'association de transistors MOSFET seront testées afin d'atténuer la dissipation de puissance par l'interrupteur d'une part, et de faciliter la commande du dispositif d'autre part.

### 2.2 Interrupteur à base de transistors MOSFET de puissance

#### 2.2.1 Le transistor MOSFET à structures planaires conventionnelles

Nous avons vu dans le chapitre précédent (paragraphe 1.7.3) que les structures planaires conventionnelles ne peuvent pas être utilisées pour travailler sur le secteur, compte tenu des niveaux de tension, blocables, requis (600 V). De ce fait, une structure verticale est nécessaire (figure 2-1).





**Figure 2-1 : Coupe d'un transistor MOSFET de puissance à structure verticale**

Pour éviter que le champ électrique n'atteigne sa valeur critique ( $E_C$ ) à l'état bloqué, la couche  $N^-$  épitaxiée doit présenter un niveau de dopage ( $N_D$ ) faible et une épaisseur importante.

$$n = p + N_D \approx N_D \quad \text{Équation 2-1}$$

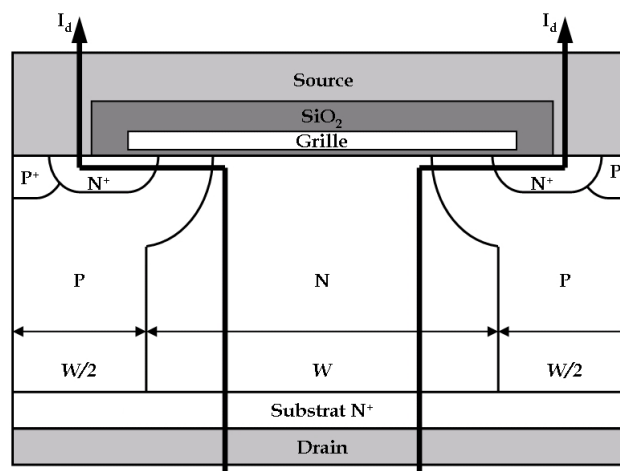
$$\sigma.n(x) = q.\mu_n.N_D \quad \text{Équation 2-2}$$

Comme le montre l'équation 2-2, la conductivité dépend du niveau de dopage. La valeur de la résistance de la couche épitaxiale n'étant pas modulée par l'injection de porteurs minoritaires, celle-ci demeure élevée et représente plus de 95% de la résistance totale à l'état passant ( $R_{DS(ON)}$ ). On peut cependant obtenir une résistance en conduction plus faible en augmentant le nombre de cellules en parallèle, ce qui implique néanmoins l'utilisation d'une surface de silicium plus importante et donc un surcoût rédhibitoire dans la plupart des applications industrielles. La dernière génération de transistors MOSFET 600 V, présente une résistance à l'état passant de l'ordre de l'Ohm, pour un courant nominal de quelques ampères. Avec un tel élément, et en négligeant les pertes en commutation, on peut atteindre un rendement de l'ordre de 97% dans les applications conventionnelles (230 V et 50 Hz).

Différentes topologies ont été développées récemment afin d'améliorer le compromis « tenue en tension, résistance à l'état passant et surface de puce ». La structure MOSFET à superjonctions, qui sera abordée dans le paragraphe suivant, présente des performances très intéressantes. Cette structure est validée et commercialisée, par différents fabricants de composants de puissance, sous l'appellation de « CoolMOS » par Infineon et de « MDMesh » par STMicroelectronics.

## 2.2.2 Le transistor MOSFET à superjonctions

L'application du concept de superjonctions permet de diminuer la résistance de la couche épitaxiale N à l'état passant [49]. Comme dans un transistor MOSFET de puissance vertical, la conduction est uniquement assurée par les porteurs majoritaires. Le dopage de la couche épitaxiée pourrait être augmenté pour accroître la conduction à l'état passant, mais cela compromettrait alors la tenue en tension à l'état bloqué, la couche épitaxiale étant toujours faiblement dopée pour assurer le blocage de tension. Afin de pallier cette limitation, des colonnes verticales de type P sont diffusées dans une couche épitaxiée de type N plus fortement dopée afin de créer une sorte de réseau alternant des zones de blocage de type P et de conduction de type N (figure 2-2). Les colonnes verticales de type P, ne participent pas à la conduction du courant de porteurs majoritaires (électrons) à l'état passant, réduisant ainsi la surface de conduction effective. En revanche, la forte diminution de la résistivité dans les colonnes de type N permet de réduire globalement la chute de tension entre le drain et la source, par rapport à une chute de tension aux bornes d'un transistor MOSFET de puissance standard [49].



**Figure 2-2: Coupe verticale d'une cellule de transistor MOSFET de puissance à superjonctions**

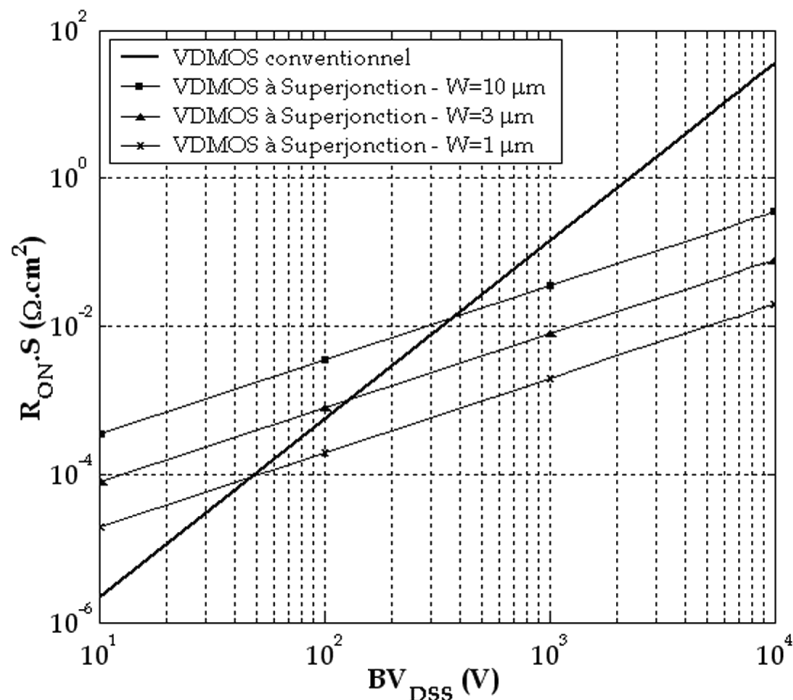
Lorsque le transistor est polarisé à l'état bloqué, un champ électrique latéral se forme, contribuant ainsi à l'évacuation des charges vers les zones de contact. Des zones de charge d'espace s'étendent latéralement tout le long des jonctions P-N colonnaires, pour se rejoindre et désertent ainsi la totalité de la structure.

Cette structure n'altère pas les performances dynamiques du transistor MOSFET. Néanmoins, elle induit une forte diminution des pertes en conduction.

Un transistor MOSFET à superjonctions actuel de 600 V, présente une résistance à l'état passant de l'ordre de la dizaine de milli-Ohms par  $\text{cm}^2$  pour un courant nominal de quelques ampères. En négligeant les pertes en commutation, l'élément permet d'atteindre un rendement de l'ordre de 99% dans les applications conventionnelles sur le réseau alternatif.

L'inconvénient majeur de cette structure est la complexité de réalisation des jonctions colonnaires. La croissance épitaxiale doit être interrompue à plusieurs reprises pour permettre l'implantation des couches supplémentaires P et N, ce qui rend ces composants inaccessibles en termes de coût pour des applications « grand public ».

La figure 2-3 présente la variation de la résistance à l'état passant d'un transistor MOS conventionnel et d'un transistor MOS à superjonctions (avec différentes largeurs de colonnes N et P ( $W = 1 \mu\text{m}$ ,  $W = 3 \mu\text{m}$  et  $W = 10 \mu\text{m}$ )) en fonction de la tension d'avalanche, à température ambiante ( $25^\circ\text{C}$ ).



**Figure 2-3: Comparaison des limites théoriques sur silicium de  $R_{ON.S}$  en fonction de la tension d'avalanche  $BV_{DSS}$  des composants MOS verticaux conventionnels et à superjonctions**

Cette étude comparative des différents transistors MOS nous permet de conclure, qu'à partir d'une tension de claquage aux alentours de 50 V, les transistors à superjonctions présentent une résistance à l'état passant dix voire cent fois plus faible que celle d'un transistor MOS classique [16]. Cette caractéristique du transistor MOS à superjonctions

permet de le destiner à des applications secteur (variateur de lumière encastré dans le mur par exemple) nécessitant de très faibles pertes à l'état passant (<1 W/A).

### 2.2.3 Evolution des paramètres électriques du transistor MOS en fonction de la température

Il serait intéressant d'aborder l'influence de la température sur les caractéristiques statiques et dynamiques du transistor MOS, sachant que le composant en question passe d'une température de 25°C, qui représente la température ambiante normalisée, à 125°C correspondant à la température de jonction en fonctionnement extrême. En effet, les applications dans les milieux confinés imposent la maîtrise du comportement thermique des composants.

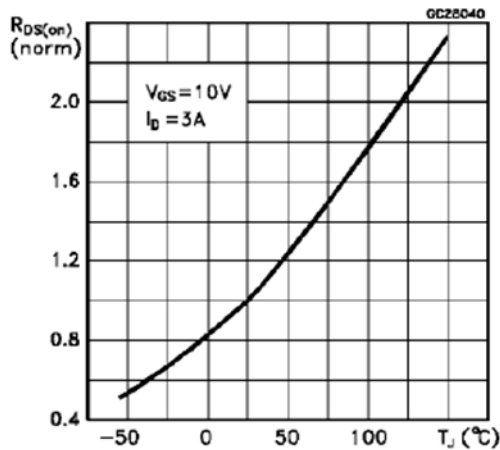
La dépendance en température de la tension de seuil ( $V_{TH}$ ) et de la mobilité des porteurs libres entraîne la variation des caractéristiques du transistor MOS.

La variation de  $V_{TH}$  suit approximativement une fonction linéaire de la température entre -55° et 125°C de la forme [50]:

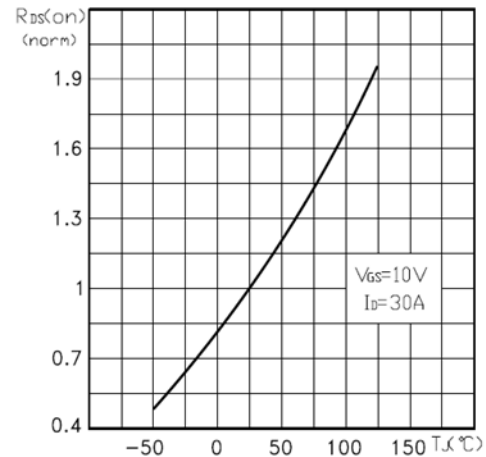
$$V_{TH}(T) = V_{TH0} + \alpha(T-T_0) \quad \text{Équation 2-3}$$

$$\text{Avec} \quad \alpha = -2,67 \mu V/^{\circ}C \quad \text{Équation 2-4}$$

Comme le montre l'équation 2-3, la conductivité électrique dans les semi-conducteurs est proportionnelle à la mobilité des porteurs libres, et sachant que cette mobilité est inversement proportionnelle à la température, l'augmentation de la température implique donc une augmentation de la résistance à l'état passant du transistor [50]. Pour illustrer ces propos, la figure 2-4 ci-dessous présente la variation de la résistance  $R_{DS(ON)}$  en fonction de la température pour deux composants de puissance : une structure VDMOS classique (MTP6N60) et une structure à superjonctions (STY60NM60).



(a)



(b)

**Figure 2-4 : Evolution de  $R_{DS(ON)}$  (normalisée) en température. (a) Cas d'une structure VDMOS classique (MTP6N60) et (b) d'une structure à superjonctions (STY60NM60)**

Ces caractéristiques montrent que la résistance à l'état passant double de valeur entre la température ambiante de 25 °C et la température de jonction en fonctionnement normal qui est de 125 °C.

Cette sensibilité des transistors MOS à la température, fait qu'ils ne sont pas sujets au phénomène de second claquage ni au phénomène d'emballement thermique. Contrairement aux transistors bipolaires, le courant de drain ( $I_D$ ), à tension de grille fixe, diminue lorsque la température augmente.

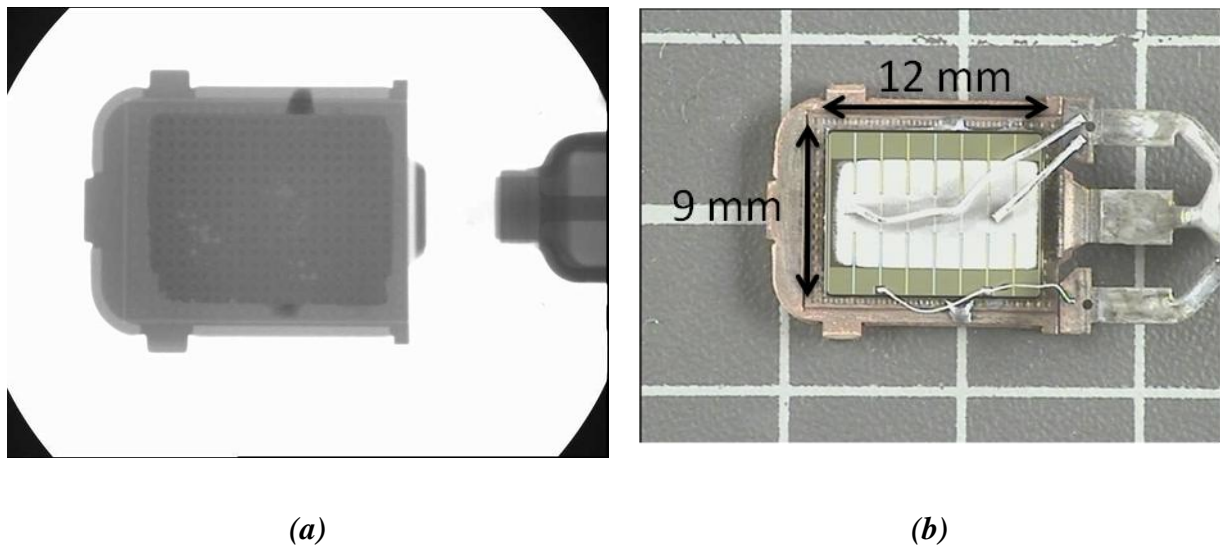
#### 2.2.4 Choix du transistor MOS de puissance

Le tableau 2-1 définit les caractéristiques d'un ensemble de transistors MOS existant sur le marché, capables de travailler sur le réseau alternatif et de commuter une charge alternative de 1000 W avec une très faible résistance à l'état passant. Notons que ces composants nécessitent une tenue en tension minimale de 600 V, un courant minimal de 5 A et un  $R_{DS(ON)}$  inférieur à 200 mΩ.

**Tableau 2-1: Caractéristiques de transistors MOS 600 V à 25 °C**

	$V_{DS}$ (V)	$I_D$ (A)	$R_{DS(ON)}$ (m $\Omega$ )	Boitier	Fabriquant
<b>IXFN 60N60</b>	600	60	75	ISOTOP	IXYS
<b>IXFN 44N60</b>	600	44	130	ISOTOP	IXYS
<b>2SK3681-01</b>	600	43	160	TO-247	FUJI ELECTRIC
<b>SPB20N60S5</b>	600	20	190	D2-PAC	Infineon
<b>IPB60R099CP</b>	650	31	99	D2-PAC	Infineon
<b>STY60NM60</b>	600	60	55	MAX247	STMicroelectronics
<b>STW55NM60N</b>	650	51	60	TO-247	STMicroelectronics

Afin de minimiser les pertes en conduction, notre choix s'est orienté vers le transistor STY60NM60 de STMicroelectronics (MDMESH). Ce composant présente une résistance à l'état passant  $R_{DS(ON)}$  de 55 m $\Omega$  du fait de l'utilisation d'une technologie à superjonctions avec une surface de puce de l'ordre de 1 cm<sup>2</sup> (figure 2-5).

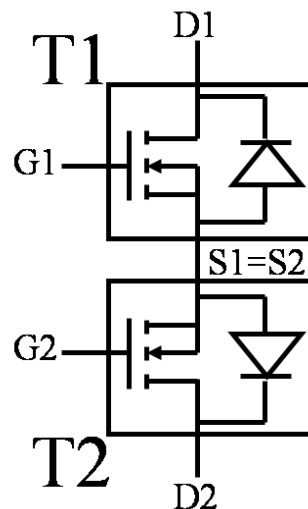


**Figure 2-5: Observation de la puce STY60NM60 au rayon X (a) et après ouverture chimique (b)**

### 2.2.5 Interrupteur à base de transistors VDMOS montés en sources communes (SC-MOS)

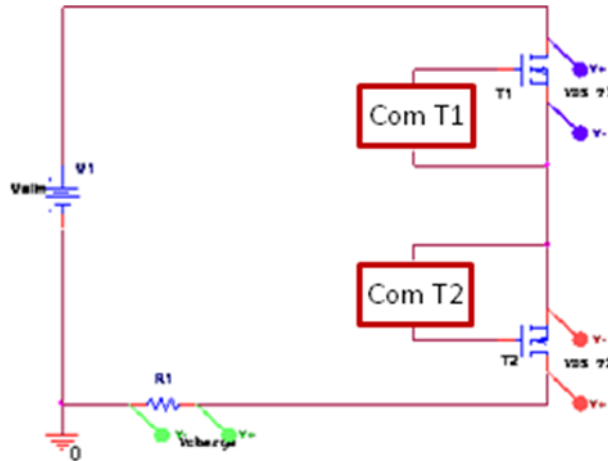
Comme nous l'avons vu précédemment, il existe deux configurations envisageables pour créer un interrupteur quatre quadrants à partir de composants bidirectionnels en courant et unidirectionnels en tension. En les associant en anti-série, ils peuvent être connectés soit en sources communes soit en drains communs.

Deux transistors MOS associés en anti-série et montés en sources communes, avec utilisation de leurs diodes internes (DB1, DB2 c.f figure 1-33), forment un interrupteur quatre quadrants. Cette configuration permet aux électrodes de commande des deux transistors d'être référencées à un même potentiel ( $S1 = S2$ , sources communes), ce qui simplifie la mise en œuvre de l'interrupteur.



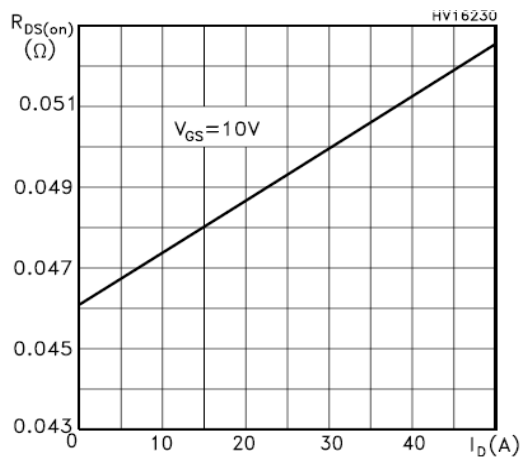
**Figure 2-6: Interrupteur à base de deux transistors MOS mis en sources communes (SC-MOS)**

Afin de tester le bon fonctionnement de la solution proposée, figure 2-6, nous avons effectué, dans un premier temps, une simulation électrique à l'aide du logiciel ORCAD SPICE (figure 2-7) en commutant l'interrupteur sur une charge résistive dissipant 1000 W, connectée sur le secteur ( $V_{AC} = 230 \text{ V}$  et  $f=50 \text{ Hz}$ ).



**Figure 2-7: Simulation sous SPICE d'un interrupteur SC-MOS commandant une charge dissipant 1000 W**

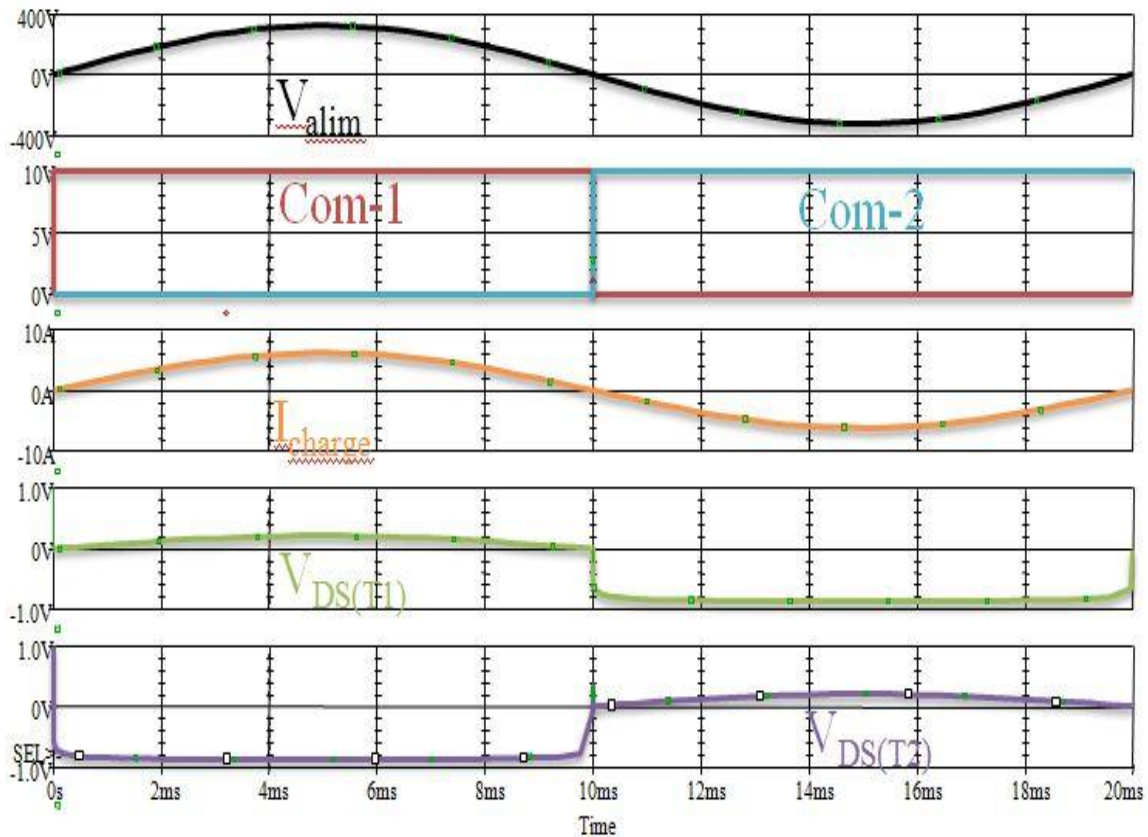
Les caractéristiques retenues sont celles du transistor STY60NM60, transistor MOS à superjonctions dit « MDMESH » de STMicroelectronics. Ce transistor présente une résistance à l'état passant ( $R_{DS(ON)}$ ) de l'ordre de 47 mΩ à 25 °C, pour un courant de drain ( $I_D$ ) de l'ordre de 5 A et une tension de polarisation ( $V_{GS}$ ) de 10 V (voir figure ci-dessous).



**Figure 2-8: Variation de la  $R_{DS(ON)}$  en fonction d' $I_D$  pour le transistor STY60NM60**

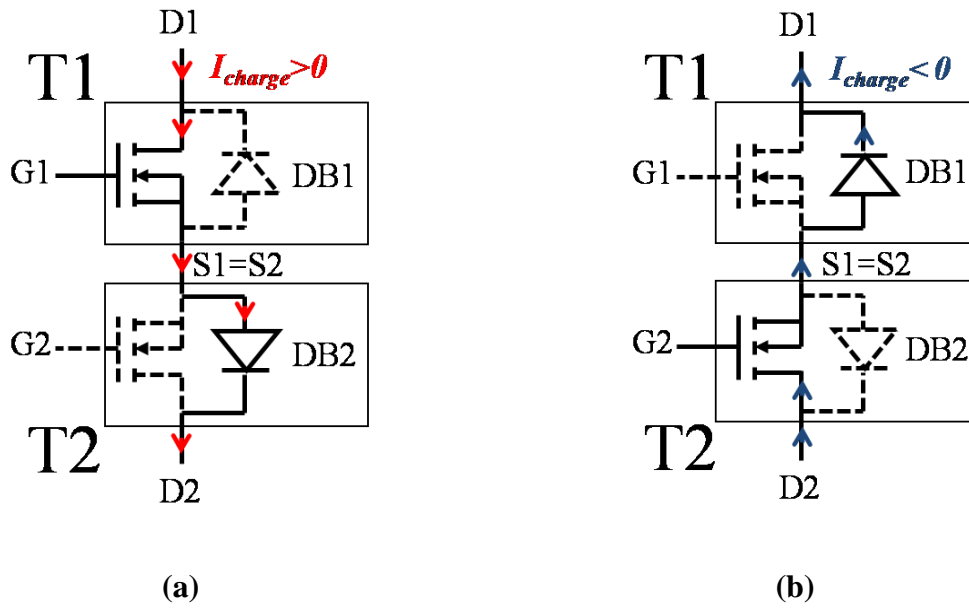
La figure 2-9 ci-dessous présente les formes d'ondes de la tension secteur ( $V_{alim}$ ), de la tension de commande (Com1, Com2), des tensions drain-source de chaque transistor MOS et du courant de charge sur une période (20 ms).





**Figure 2-9: Formes d'onde de la simulation sous SPICE de l'interrupteur SC-MOS connectant une charge résistive sur le réseau (230 V/50 Hz)**

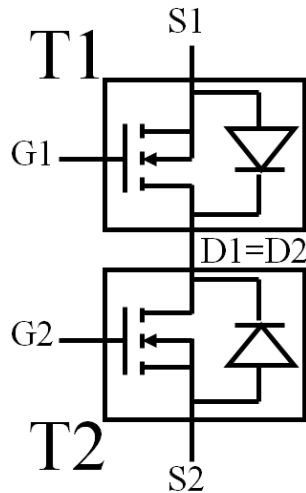
Les schémas électriques de la figure 2-10 résument le fonctionnement de l'interrupteur pendant les alternances positives et négatives. Le transistor T1 est commandé à la fermeture pendant l'alternance positive (de 0 à 10 ms). Pendant cette alternance, l'interrupteur présente une chute de tension globale cumulant la chute de tension aux bornes du transistor T1 ( $V_{DS(T1)Max} = 0,2 \text{ V}$  correspondant au produit  $R_{DS(ON)(T1)} \times I_D$ ) et la chute de tension aux bornes du transistor T2 ( $V_{DS(T2)Max} = -0,8 \text{ V}$  correspondant à la conduction du courant de charge dans la diode interne (DB2) de T2) (figure 2-10-a). On retrouve un comportement analogue pendant l'alternance négative (de 10 à 20 ms). Ainsi, en commandant le transistor T2 à la fermeture, on se retrouve avec une chute de tension aux bornes du transistor T1 de  $-0,8 \text{ V}$  correspondant au passage du courant de charge dans la diode interne (DB1) de T1 et une chute de tension aux bornes du transistor T2 de  $0,2 \text{ V}$  correspondant au produit  $R_{DS(ON)(T2)} \times I_D$  (figure 2-10-b).



**Figure 2-10: Schéma de la circulation de courant de charge positif (a) et négatif (b) à travers l'interrupteur SC-MOS**

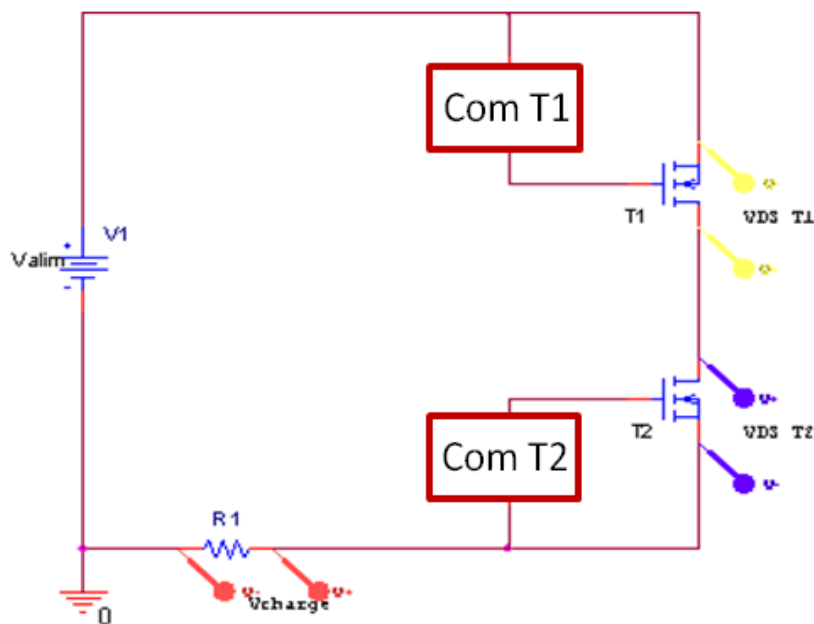
### 2.2.6 Interrupteur à base de transistors VDMOS montés en drains communs (DC-MOS)

Dans cette configuration, les commandes des grilles des transistors T1 et T2 n'ont pas le même potentiel de référence. Cela signifie que leur mise en œuvre repose sur deux commandes rapprochées et deux systèmes d'alimentation différents.

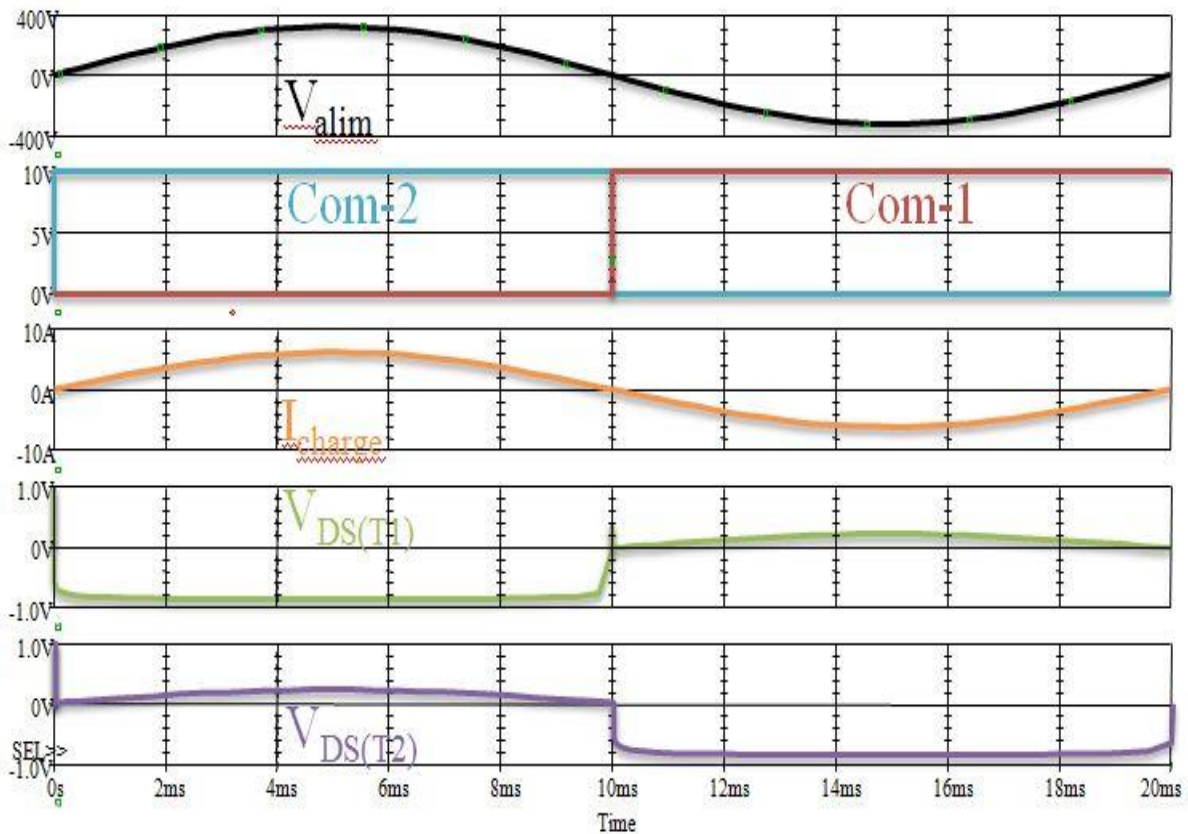


**Figure 2-11: Interrupteur à base de deux transistors MOS mis en drains communs (DC-MOS)**

Nous avons effectué des simulations de fonctionnement de la structure DC-MOS dans les mêmes conditions (secteur et charge) que celles définies précédemment pour la configuration SC-MOS. La figure 2-12 ci-dessous présente le schéma de simulation de l'interrupteur sous SPICE et les formes d'ondes de la tension secteur ( $V_{alim}$ ), des tensions de commande (Com1, Com2), des tensions drain-source de chaque transistor MOS ( $V_{DS(T1)}$ ,  $V_{DS(T2)}$ ) et du courant de charge ( $I_{charge}$ ) sur une période (20 ms).



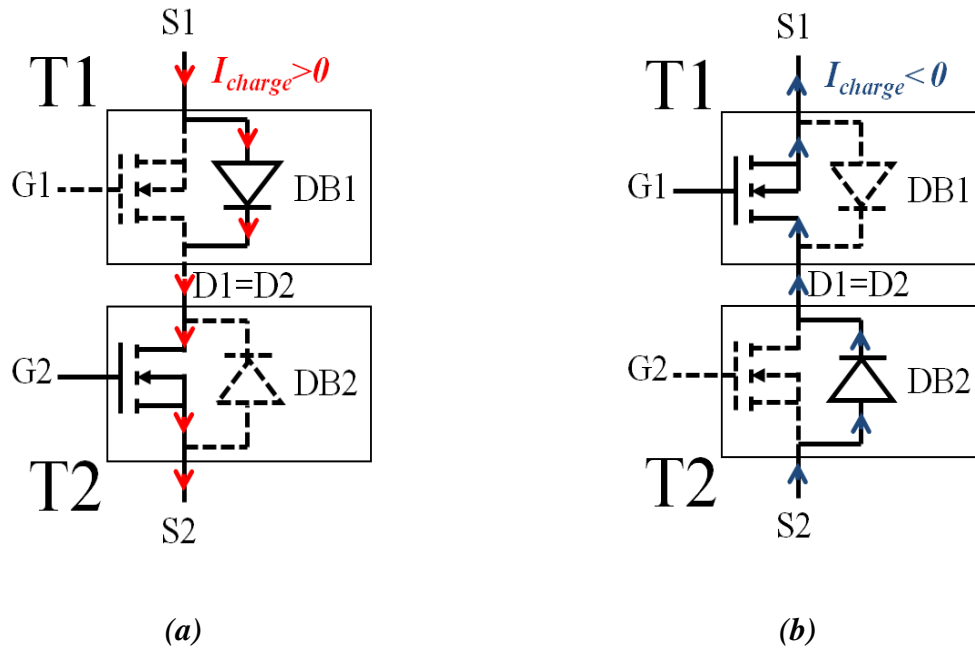
(a)



(b)

**Figure 2-12: Schéma de simulation de l'interrupteur DC-MOS (a) et les formes d'onde de la simulation sous SPICE (b)**

Le transistor T2 est commandé pendant l'alternance positive (de 0 à 10 ms). La chute de tension aux bornes de l'interrupteur cumule la chute de tension aux bornes du transistor T1 ( $V_{DS(T1)Max} = -0,8$  V correspondant au passage du courant de charge par la diode interne (DB1) interne de T1) ainsi que la chute de tension aux bornes du transistor T2 ( $V_{DS(T2)Max} = 0,2$  V correspondant au produit  $R_{DS(ON)(T2)} \times I_D$ ) (figure 2-13-a). On retrouve un comportement analogue pendant la commande à la fermeture du transistor T1 durant l'alternance négative (de 10 à 20 ms) (figure 2-13-b).



**Figure 2-13: Schéma de la circulation de courant de charge positif (a) et négatif (b) à travers l'interrupteur DC-MOS**

A performances électriques comparables, la configuration en sources communes s'impose d'elle-même compte tenu de la complexité de la commande nécessaire au bon fonctionnement de la configuration en drains communs. Par conséquent, notre choix s'est porté sur le montage SC-MOS pour la suite de l'étude sur les performances thermiques.

### 2.2.7 Puissance dissipée dans l'interrupteur SC-MOS

Concernant l'interrupteur SC-MOS, les caractéristiques courant/tension de l'interrupteur DC-MOS à l'état passant ressemblent à celles d'une diode (correspondant à la diode interne du transistor MOS) en série avec un transistor MOS.

Étant donné que l'interrupteur est destiné à fonctionner directement sur le secteur alternatif (230 V/50 Hz), on peut négliger les pertes en régime dynamique de l'interrupteur devant celles en régime statique.

A l'état passant, le circuit équivalent du transistor MOS en fonctionnement inverse ( $V_{DS} < 0$ ) prend la forme d'une diode interne ( $V_F$  étant la chute de tension à l'état passant) et celui du transistor MOS en fonctionnement direct ( $V_{DS} > 0$ ) prend la forme d'une résistance considérée constante et égale à  $R_{DS(ON)}$ .

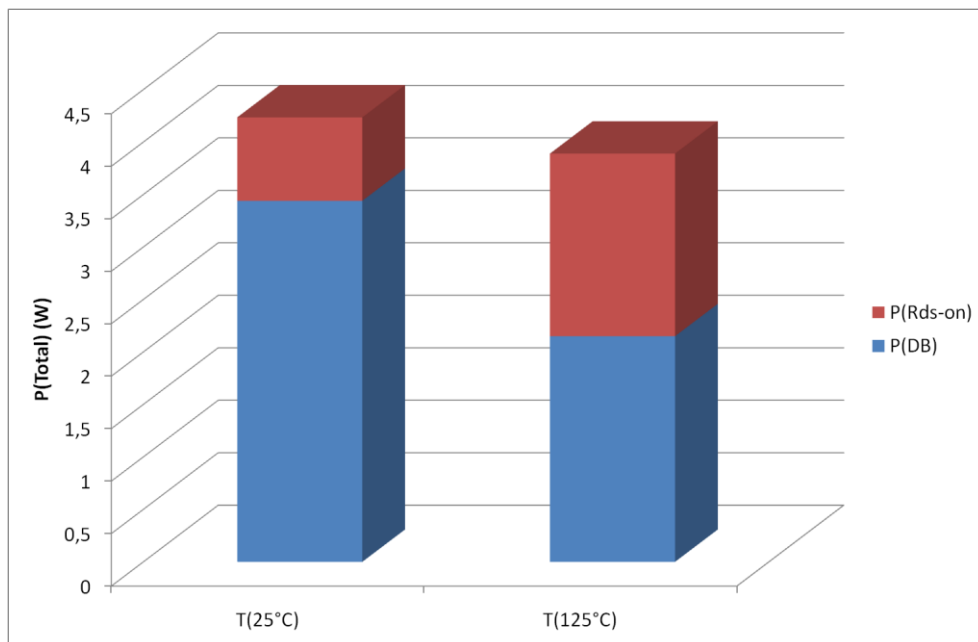
Ce modèle simplifié est notamment utilisé pour calculer la puissance dissipée dans l'interrupteur pendant son fonctionnement.

Les pertes à l'état passant dans un interrupteur bidirectionnel courant/tension de type SC-MOS, sur une période secteur s'expriment :

$$P_{Total} = P_T + P_{DB} \quad \text{Équation 2-5}$$

$$P_{Total} = [R_{DS-ON} \cdot I_{Charge}^2]_T + [V_F \cdot I_{Charge}]_D \quad \text{Équation 2-6}$$

La puissance dissipée dépend donc de la charge, de la source de tension  $V_{TO}$  et de la résistance  $R_{DS(ON)}$  du composant utilisé. Cette puissance est inversement proportionnelle à la surface de la puce du composant. La figure 2-21 compare les pertes dissipées dans un interrupteur (25 et 125°C) reliant une charge de 1000 W au secteur ( $P(R_{DS(ON)})$  et  $P(DB)$  représentent consécutivement les pertes statiques par le transistor MOS « STY60NM60 » et sa diode interne).



**Figure 2-14: La répartition de la puissance dissipée par l'interrupteur SC-MOS utilisant deux transistors STY60NM60 connecté sur une charge dissipant 1000 W**

Pour le transistor MOS-MDMESH (STY60NM60) dont  $R_{DS(ON)}$  et  $V_F$  sont respectivement égaux à 47 m $\Omega$  et à 0,7 V à la température ambiante ( $T_J = 25$  °C), les pertes totales en conduction en plein onde s'élèvent à 4,23 W pour un courant efficace de 4,3A. A la température de 25°C, 82% de la puissance sont dissipés dans la diode interne du second transistor.

Le même calcul effectué à la température de 125 °C, avec des valeurs de  $R_{DS(ON)}$  et  $V_F$  respectivement égales à 94 m $\Omega$  et 0,5 V, conduit à une puissance statique totale de 3,9 W (figure 2-14), 60% de cette puissance étant dissipés dans la diode interne du second transistor.

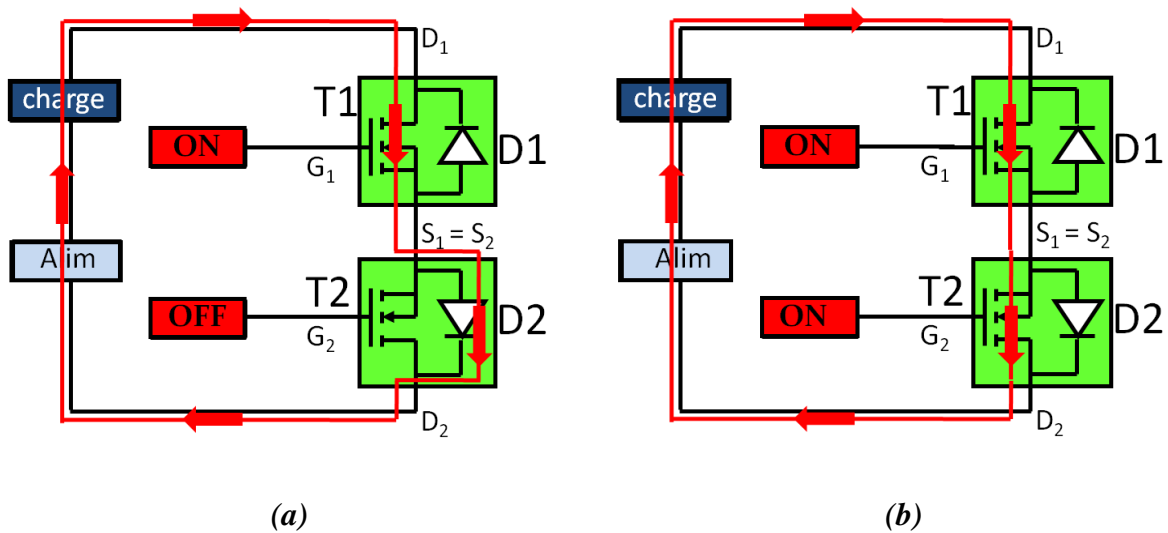
Bien que l'augmentation de la température modifie fortement la répartition des pertes dissipées dans l'interrupteur, la puissance totale dissipée varie peu en fonction de la température. On observe une légère diminution de la puissance totale à 125°C, d'autre part celle-ci reste très faible par rapport à la puissance consommée par la charge (0,05 %).

## 2.3 Nouvelle configuration de commande de l'interrupteur bidirectionnel SC-MOS

### 2.3.1 Principe de la commande

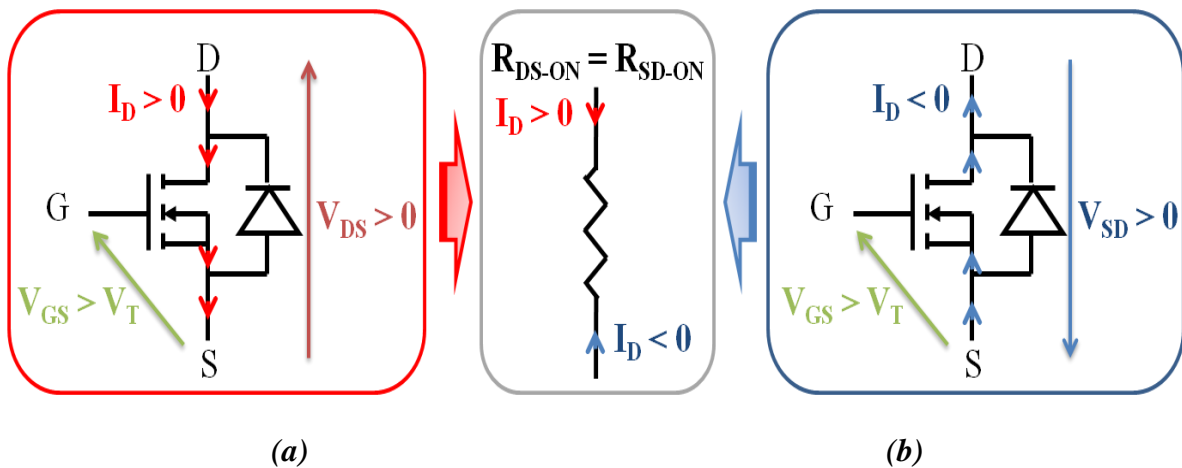
Dans le cadre de ce travail, un interrupteur bidirectionnel en courant et en tension a été réalisé à partir de transistors MOS-MDMESH (STY60NM60). Une étude détaillée des mécanismes de commutation de l'interrupteur est proposée avant de décrire l'implémentation d'une commande optimale.

Nous avons vu que la topologie de l'interrupteur SC-MOS synthétisée par la mise en anti-série de deux transistors MOS en sources communes permettait de réaliser un interrupteur quatre quadrants avec peu de dissipation. En conduction, les courants passent dans les deux sens (alternance positif et alternance négatif) par le canal drain-source en mode conduction directe du transistor ( $R_{DS(ON)}$ ) et par la diode interne (DB). La majeure partie de la dissipation de puissance se produit dans les diodes internes D1 et D2 (figure 2-15-a). Afin de remédier à cet inconvénient, nous nous sommes intéressés à la mise en conduction inverse des transistors (passage du courant par le canal source-drain) afin de détourner le passage du courant des diodes internes D1 et D2 en commandant simultanément les deux transistors à la fermeture (figure 2-15-b).



**Figure 2-15: Possibilité de passage du courant de charge par la diode interne (a) ou par le canal source-drain (b) pendant une alternance positive de la tension secteur**

À la fermeture, le courant est dirigé à travers les deux canaux des deux transistors MOS. Ceci permet d'améliorer les performances en conduction de l'interrupteur, avec une baisse significative des pertes en conduction du fait de l'absence de pertes dans les diodes internes D1 et D2. Quantitativement cette dernière stratégie de commande des deux transistors MOS donne de meilleurs résultats, notamment lors des commutations [51].

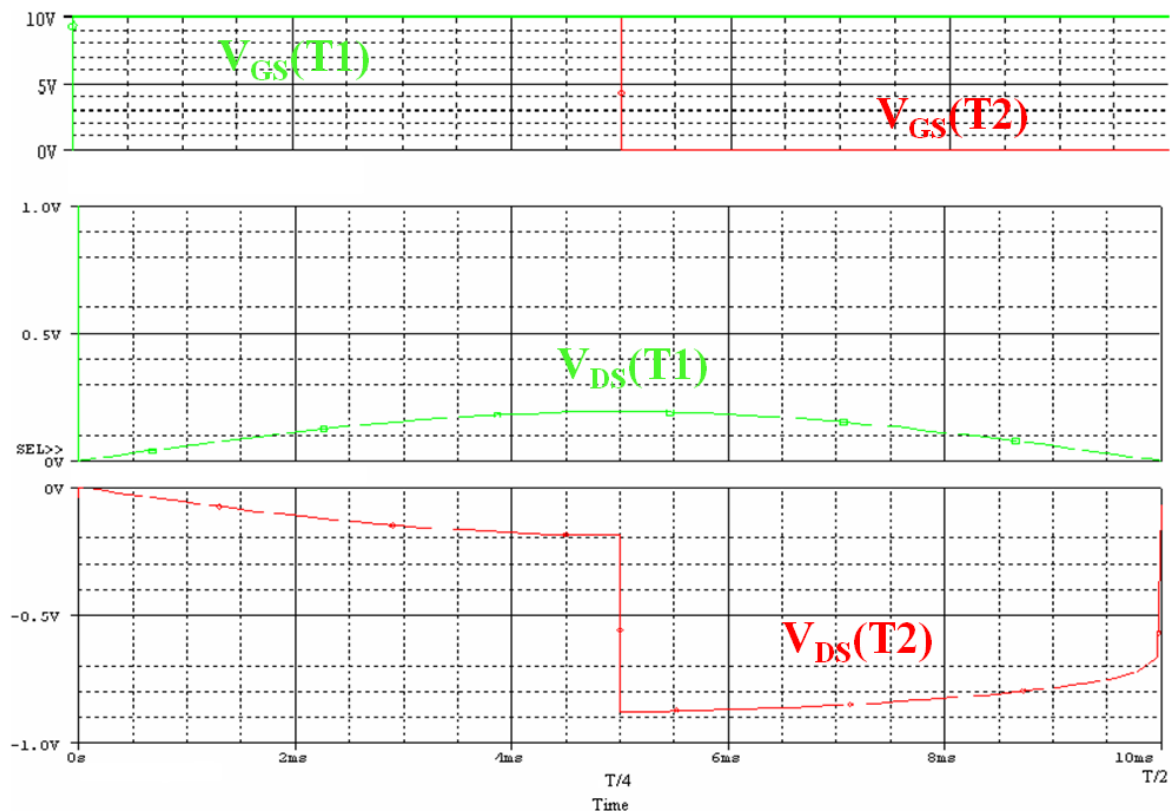


**Figure 2-16: Fonctionnement du transistor MOS.**  
*a) en conduction direct ( $V_{DS} > 0$ ) et b) en conduction inverse ( $V_{SD} > 0$ )*



Les transistors MOS présentent aujourd'hui d'excellentes capacités de conduction inverse, faisant d'eux des interrupteurs deux quadrants unidirectionnels en tension et bidirectionnels en courant (figure 2-16) [52]-[53].

Afin de tester la possibilité de court-circuiter les deux diodes internes, nous avons réitéré les simulations de fonctionnement de l'interrupteur SC-MOS précédent (même charge, même puissance, mêmes transistors MOS MD-MESH STY60NM60), en appliquant tout d'abord une tension de commande  $V_{GS}(T1) = V_{GS}(T2) = 10 \text{ V}$  pendant la première moitié de l'alternance positive (de 0 à 5 ms), puis une tension de commande  $V_{GS}(T1) = 10 \text{ V}$  et  $V_{GS}(T2) = 0 \text{ V}$ , dans la deuxième partie de l'alternance (de 5 à 10 ms).



**Figure 2-17: Formes d'onde de la simulation sous SPICE de l'interrupteur SC-MOS connectant une charge dissipant 1000 W sur le réseau 230 V/50 Hz en commandant les deux transistors MOS pendant le premier quart de l'alternance et un seul transistor lors du second quart de l'alternance secteur**

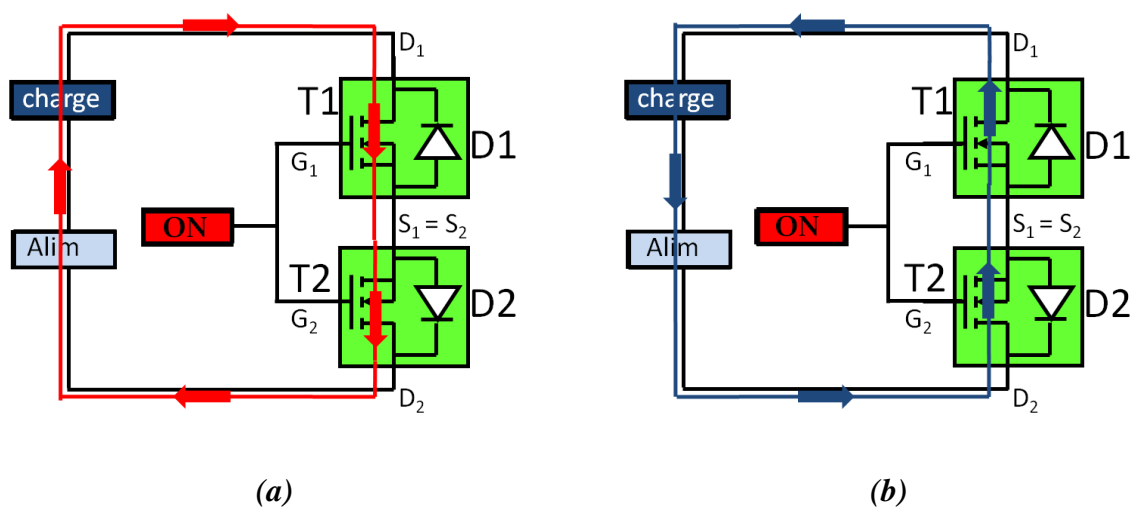
D'après les caractéristiques simulées de la figure 2-17, on vérifie que lorsque les deux transistors MOS sont tous les deux fermés ( $0 < t < 5 \text{ ms}$ ), les valeurs de  $V_{DS}(T1)$  et de  $V_{DS}(T2)$

sont égales au produit  $R_{DS(ON)} \times I_D$ . Avec un courant  $I_D = 4,3 \text{ A}$  et des résistances  $R_{DS(ON)(T1)} = R_{DS(ON)(T2)} = 47 \text{ m}\Omega$ , on obtient :

$$V_{DS}(T1) \approx V_{DS}(T2) \approx R_{DS(ON)} \times I_D \approx 200 \text{ mV}$$

Lorsque T2 passe à l'état bloqué ( $5 < t < 10 \text{ ms}$ ), la tension  $V_{DS}$  aux bornes du transistor MOS T2 devient supérieure à  $0,7 \text{ V}$ , du fait de la circulation à nouveau du courant de charge à travers la diode interne du transistor T2.

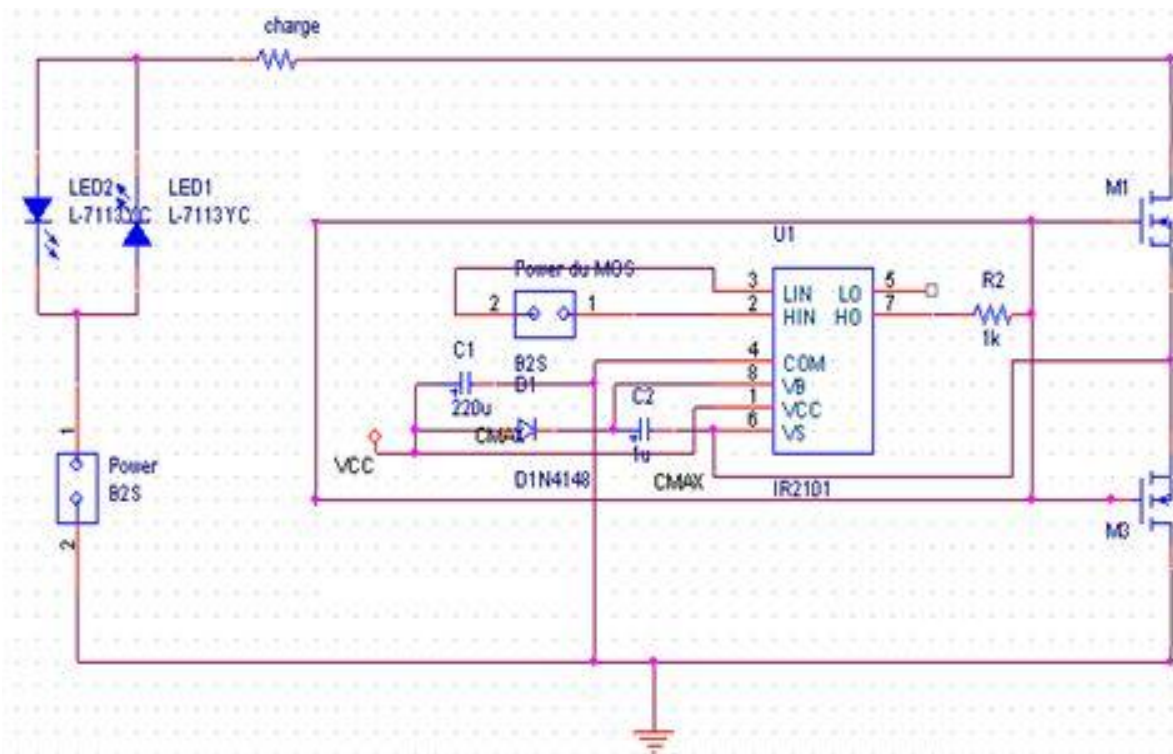
Dans l'association anti-série, les deux grilles des transistors sont commandées simultanément afin d'éviter le passage du courant dans les diodes internes. Dans l'optique de garantir cette synchronisation d'une part, et de réduire le nombre de circuits de commande d'autre part, les deux grilles seront commandées par le même signal issu d'un même circuit de commande, indépendamment des tensions et courants appliqués à l'interrupteur. La figure 2-18 montre la configuration de commande de l'interrupteur pendant les alternances positives (figure 2-18-a) et négatives (figure 2-18-b).



**Figure 2-18: Circulation du courant de charge en alternance positive (a) et en alternance négative (b) à travers les transistors MOS de l'interrupteur SC-MOS dans le cas d'une commande unique**

Afin de valider le principe de cette commande, nous avons l'avons implémentée au près des grilles de commande des deux transistors d'un interrupteur bidirectionnel SC-MOS.

### 2.3.2 Simulation et réalisation de l'interrupteur SC-MOS et son circuit de commande



*Figure 2-19: Schéma électrique de l'interrupteur SC-MOS et de son environnement de commande*

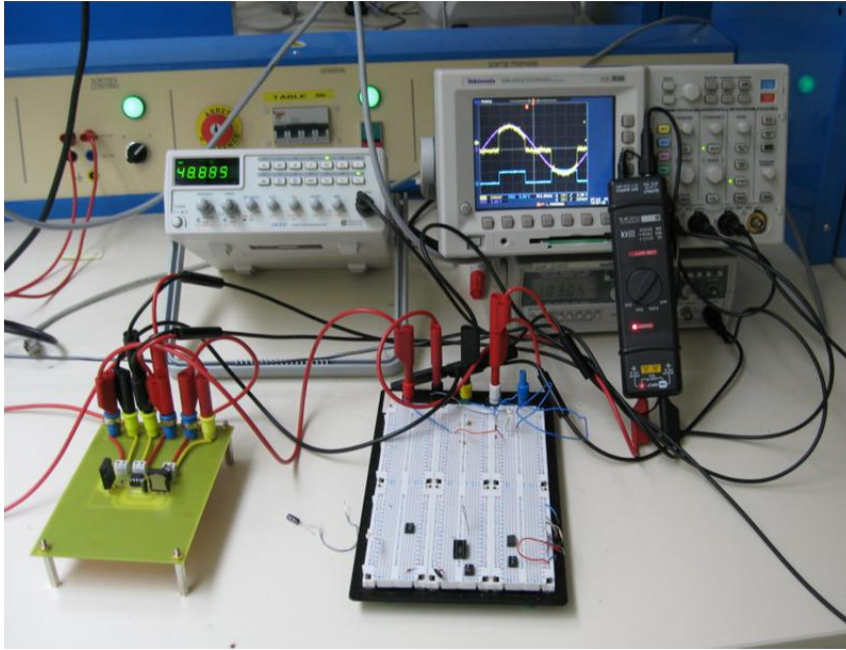
La figure 2-19 présente le schéma électrique sous SPICE de la carte de test. Celle-ci est constituée de la charge (charge, LED1 et LED2), du secteur (Power), de l'interrupteur (M1 et M3) et de son circuit de commande.

Une charge résistive est choisie pour supporter 1000 W sous un courant de charge efficace de l'ordre de 4,3 A.

L'interrupteur est réalisé avec deux transistors MOS-MDMESH de modèle STY60NM60 de STMicroelectronics pouvant tenir une tension de 600 V et faire circuler un courant de 60A. Le circuit de commande (driver) étant référencé par rapport à la source des transistors, notre choix c'est orienté vers le driver IR2101 fabriqué par International-Rectifier, permettant d'obtenir une tension de commande isolée de 10 à 20 V (avec  $V_{\text{OFFSET}} = 600 \text{ V}$ ). L'alimentation de ce driver est assurée par deux alimentations isolées fournissant un niveau de tension de +10 V et de -5 V. Lors du blocage du transistor, le driver applique une tension

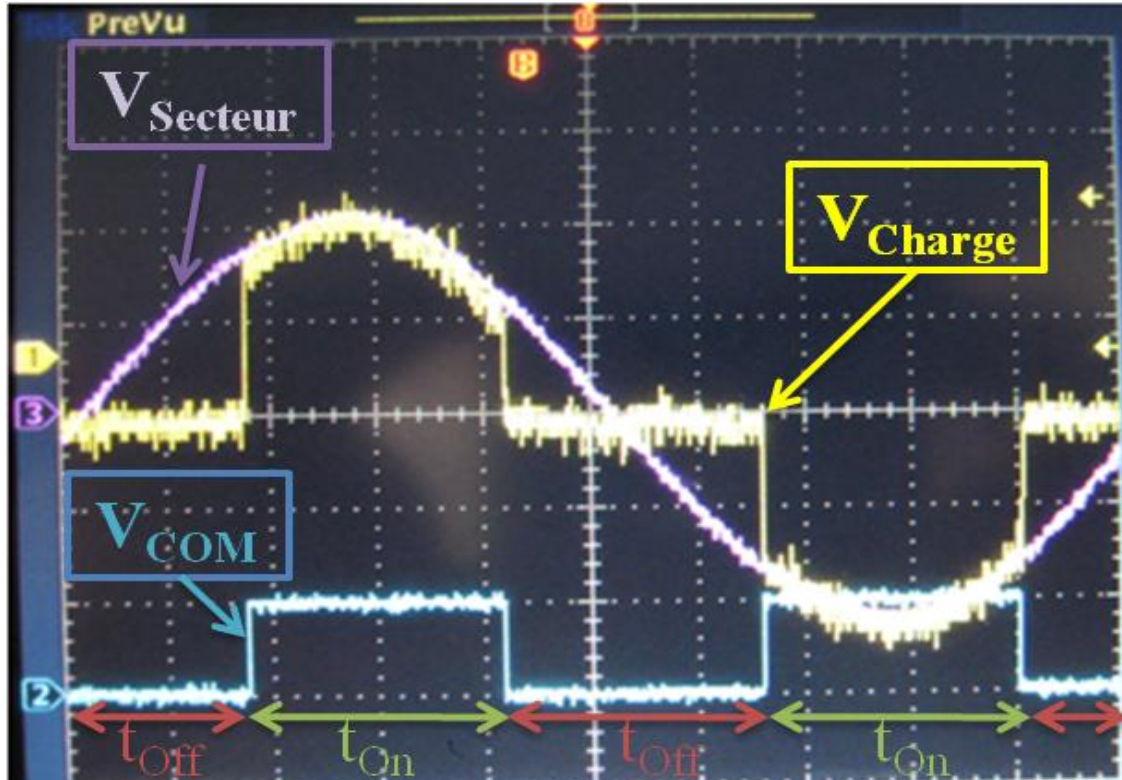
négative sur chacune des grilles, celle-ci permettant une évacuation plus rapide des charges et évitant ainsi tout réenclenchement intempestif.

### 2.3.3 Essais électriques de l'interrupteur commandé



***Figure 2-20: Banc de test de l'interrupteur SC-MOS et de son environnement de commande  
(utilisant deux transistors STY60NM60 connectés sur une charge dissipant 1000 W)***

L'interrupteur est soumis à la tension secteur (230 V/50 Hz). Les commutations induites par le circuit de commande sont commandées par un générateur de tension basse fréquence (GBF) de manière à contrôler la synchronisation, la fréquence de commutation et le rapport cyclique (figure 2-20). Afin de tester l'interrupteur en mode variateur, de visualiser et de traiter les données, on utilise un oscilloscope (figure 2-21).



**Figure 2-21: Formes d'ondes des grandeurs électriques de l'interrupteur SC-MOS commandant une charge dissipant 1000 W**

Les oscillogrammes des tensions obtenues pour une tension de commande  $V_{\text{com}}$  donnée, sont représentés sur la figure 2-21 ci-dessus. On retrouve la tension secteur ( $V_{\text{Secteur}}$ ), la tension de commande ( $V_{\text{COM}}$ ) et la tension aux bornes de la charge ( $V_{\text{Charge}}$ ). Lorsque la tension de commande est au niveau bas ( $V_{\text{COM}} = 0\text{V}$ ) correspondant à  $t_{\text{off}}$ , les deux transistors sont à l'état bloqué, ce qui implique une tension aux bornes de la charge nulle (image du courant de charge). Pendant la durée de commutation  $t_{\text{on}}$ , une tension de 10 volts est appliquée entre les sources communes et les deux grilles des transistors MOS, ce qui provoque la fermeture de l'interrupteur et la circulation du courant dans la charge.

Nous avons validé le fonctionnement de cette architecture d'interrupteurs ainsi que le principe de sa commande pour une minimisation des pertes en conduction.

### 2.3.4 Puissance dissipée dans l'interrupteur SC-MOS à commande unique

Les caractéristiques courant/tension de l'interrupteur SC-MOS à l'état passant sont équivalentes à celles de deux transistors MOS en série telle que :

$$P_{Total} = P_{T1} + P_{T2} \quad \text{Équation 2-7}$$

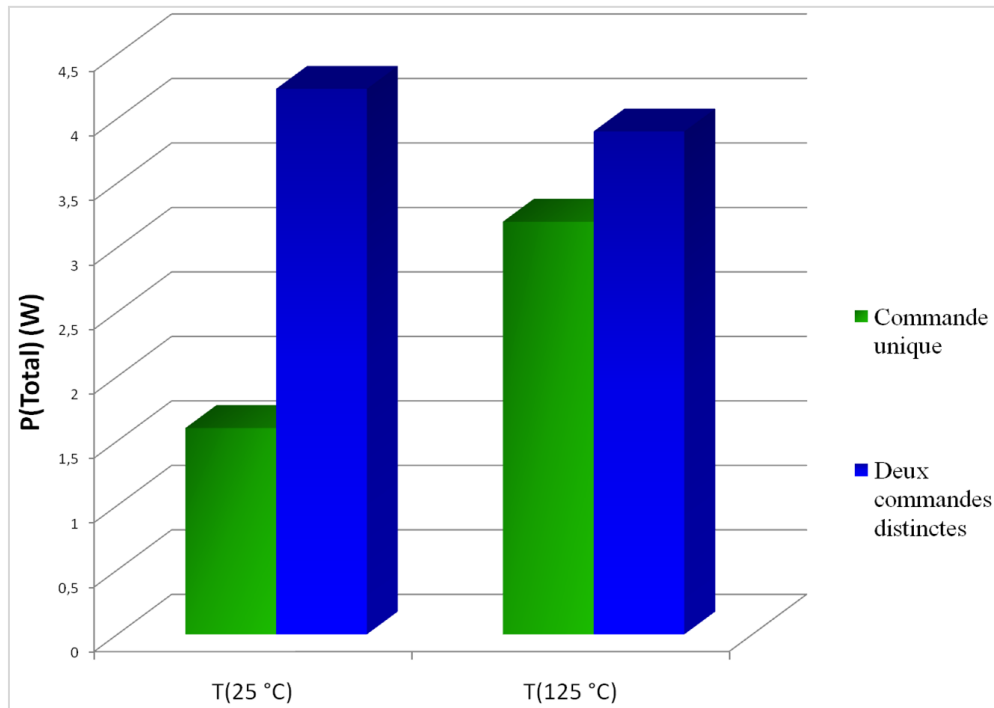
Sachant que l'on utilise deux transistors MOS identiques et fonctionnant successivement en mode normal puis en mode inverse, et que leurs résistances à l'état passant sont identiques dans les deux modes de fonctionnement, les puissances dissipées par les deux transistors sont donc égales. Par conséquent, la puissance dissipée dans l'interrupteur devient :

$$P_{Total} = 2 \cdot [R_{DS-ON} \cdot I_{Charge}^2]_T \quad \text{Équation 2-8}$$

Afin de comparer la configuration de l'interrupteur SC-MOS utilisant deux commandes distinctes avec celle de l'interrupteur à commande unique, nous avons utilisé les mêmes conditions de fonctionnement sur charge AC résistive de 1000 W.

A l'état passant, le courant de charge de 4,3A traverse les deux résistances  $R_{DS(ON)}$  de 47 mΩ à température ambiante ( $T_J = 25^\circ\text{C}$ ), ce qui induit une puissance dissipée de 1,6 W. En revanche, lorsque les calculs sont réalisés à la température de fonctionnement de 125°C, la puissance dissipée est alors de l'ordre de 3,2W du fait du doublement de la valeur de la résistance  $R_{DS(ON)}$  entre 25°C et 125°C [54].

La figure 2-22 ci-dessous compare les puissances dissipées selon la température et le type de commande appliqué sur l'interrupteur SC-MOS.

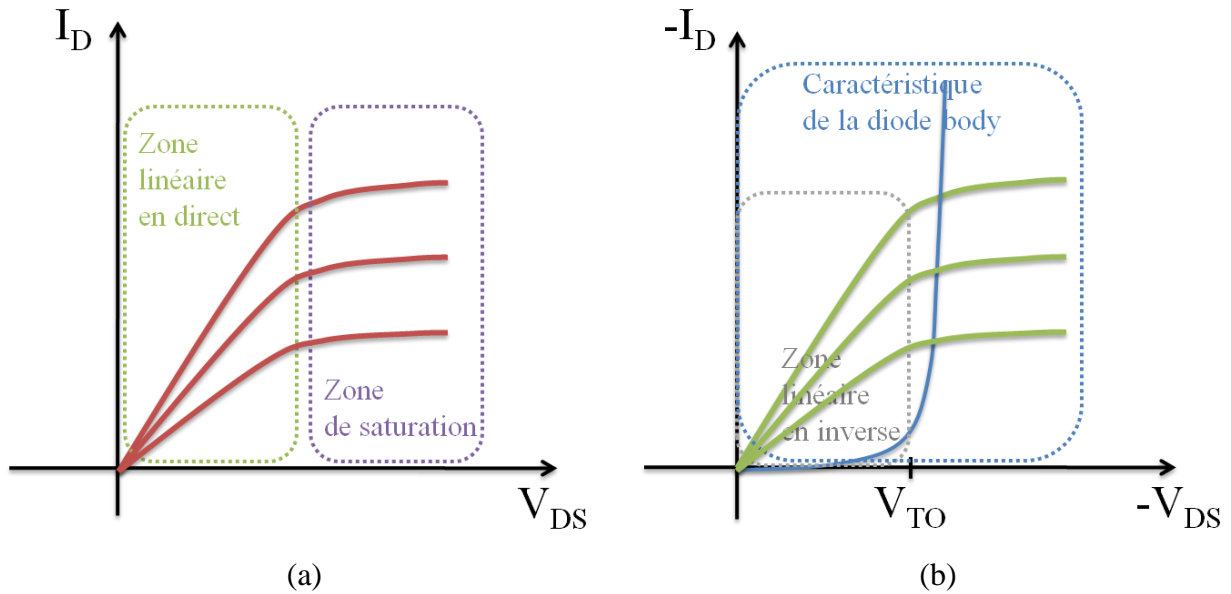


**Figure 2-22: Puissance dissipée par l'interrupteur SC-MOS pour les deux types de commande à 25 et 125 °C**

A température ambiante (25°C), la puissance dissipée par l'interrupteur SC-MOS à commande unique est trois fois plus faible que la puissance dissipée par le même interrupteur SC-MOS commandé via des grilles séparées. Cet écart se réduit à 125 °C, mais présente toujours la solution de la commande de l'interrupteur SC-MOS à grilles communes comme la plus intéressante en termes de minimisation de la puissance dissipée à l'état passant.

La figure ci-dessous compare les différentes caractéristiques  $I_{DS}=f(V_{DS})$  d'un transistor MOS, en régime linéaire et saturé de conduction directe et inverse, ainsi que par la mise en conduction exponentielle du courant dans la diode intrinsèque.

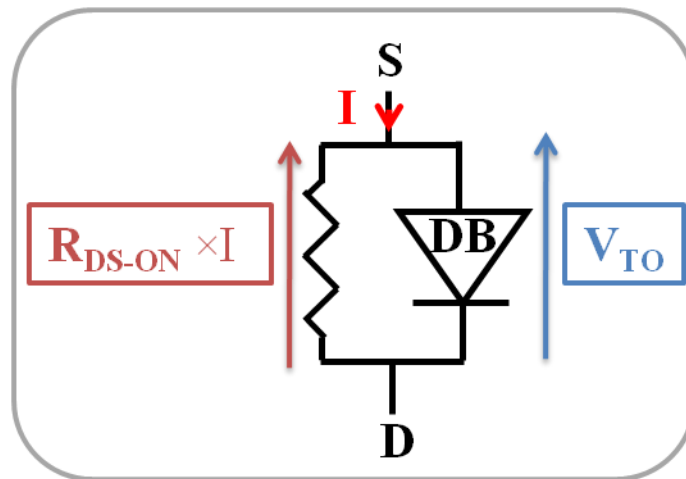




**Figure 2-23** Caractéristique courant/tension à l'état passant du transistor MOS en fonctionnement direct (a) et inverse (b)

La caractéristique linéaire dépend de la valeur de la résistance interne de conduction  $R_{DS(ON)}$ . Celle-ci doit être la plus petite possible pour que le courant de conduction inverse passe majoritairement par le canal et non par la diode, ce qui permettra de minimiser les temps de commutation liés à l'injection de porteurs minoritaires par la jonction P-N interne. Malheureusement cette solution présente une limite de fonctionnement liée à la structure même du transistor MOS, équivalente à la mise en parallèle d'une diode interne avec la résistance de canal  $R_{DS(ON)}$ , induisant la nécessité d'un compromis à trouver entre la valeur du courant de charge  $I$  et la résistance  $R_{DS(ON)}$  (figure 2-24).





*Figure 2-24 : Schéma équivalent simplifié du transistor MOS*

Ainsi, la valeur limite du produit  $R_{DS(ON)} \times I$  sera imposée par la valeur de la chute de tension  $V_F$  de la diode interne. Au delà de cette valeur limite, le courant passe alors majoritairement à travers cette diode.

## 2.4 Conclusion

L'interrupteur bidirectionnel en courant et en tension peut-être synthétisé par la mise en série de transistors MOS. Les pertes provoquées par la mise en conduction de la diode intrinsèque à chaque transistor MOS peuvent être atténuées par la conduction en inverse des transistors.

En commandant l'interrupteur de manière appropriée, on peut obtenir un comportement parfaitement symétrique avec un seul signal de commande, tout en réduisant par trois les pertes dissipées par rapport à une solution qui consiste à commander les deux transistors séparément.

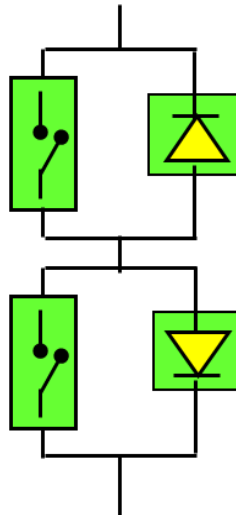
Il faut pour cela, activer la conduction du transistor en polarisation inverse afin de court-circuiter la diode intrinsèque et de permettre ainsi la conduction du courant de charge via le canal de résistance de conduction  $R_{DS(ON)}$  du transistor concerné. En effet, il existe une valeur maximale de tension de polarisation drain-source telle, que le courant passera alors majoritairement par ce canal.

Troisième partie  
Conception, réalisation et caractérisation du  
transistor GAT

# 3 Conception, réalisation et caractérisation du transistor GAT

## 3.1 Introduction

Pour réaliser la fonction d'interrupteur opérant sur le réseau alternatif (AC), il est nécessaire d'associer judicieusement des composants commutant sur un ou deux quadrants. Cette fonction peut être complètement remplie en associant en anti-série deux ensembles « transistor-diode » (cf. figure 3-1), assurant la bidirectionnalité en tension et en courant [53].



*Figure 3-1: Réalisation de la fonction interrupteur à base de transistors et diodes*

Pour réaliser l'interrupteur présenté figure 3-1, tout en garantissant le minimum de puissance dissipée à l'état passant, les transistors utilisés ne doivent pas présenter des valeurs de tension de seuil trop élevées pour des courants de charge de l'ordre de l'ampère.

## 3.2 Choix du transistor élémentaire

Afin de confirmer le choix du composant nécessaire à la réalisation d'un interrupteur bidirectionnel en tension et en courant et commandable à l'ouverture et à la fermeture, en termes de chute de tension à l'état passant, la caractéristique de sortie du transistor bipolaire

classique est comparée à celle du transistor bipolaire à superjonctions (ayant un dopage de base de  $1.10^{14} \text{ cm}^{-3}$ ), ainsi qu'à celle du SJMOSFET et du TG-IGBT (IGBT à grille en tranchée). Les quatre structures ont des dimensions identiques (surface active de silicium). Les caractéristiques géométriques de ces transistors sont rappelées sur la figure ci-dessous [55].

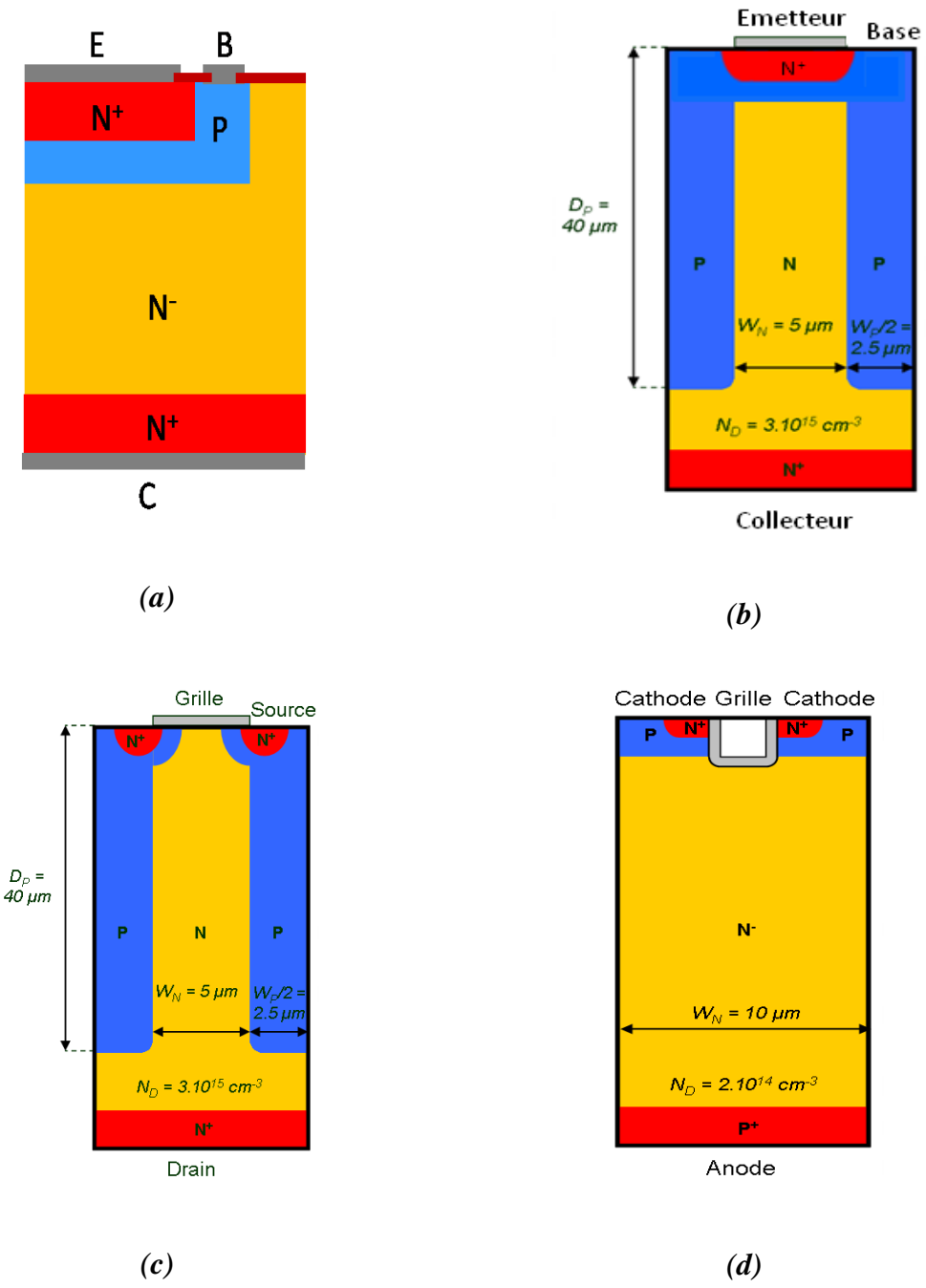
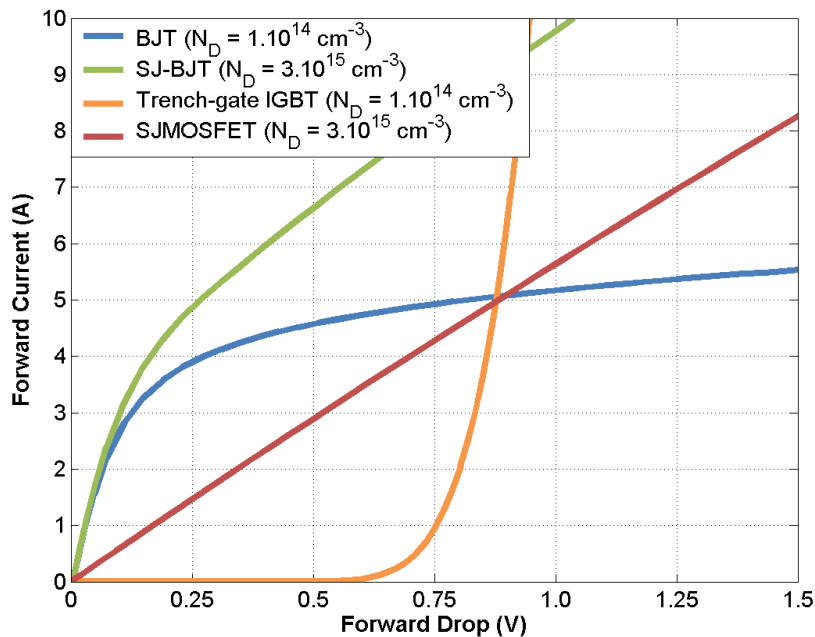


Figure 3-2: Coupe schématique d'un transistor bipolaire classique (a), SJ-BJT 600V (b), SJ-MOS 600 V (c) et d'un transistor IGBT 600 V à grille en tranchée (d)

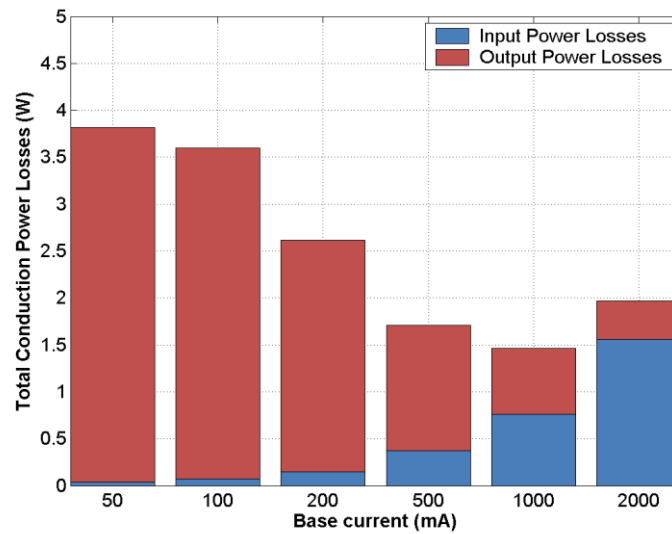
La figure 3-3 présente les caractéristiques courant/tension de sortie pour différentes structures 600 V ayant une surface active de 10 mm<sup>2</sup>.



**Figure 3-3: Caractéristiques de sortie simulées pour différentes structures de transistors 600 V ayant des surfaces de silicium égales (10 mm<sup>2</sup>)**

Afin de comparer les performances de ces composants en termes de chute de tension à l'état passant, nous avons tout d'abord fixé la valeur du courant de polarisation de la base des structures bipolaires. En choisissant un courant de base pour le BJT conventionnel égal à 500 mA, nous obtenons, à courant identique ( $I_C(\text{BJT}) = I_D(\text{SJ-MOS}) = I_{CE}(\text{SJIGBT}) = 5 \text{ A}$ ), la même chute de tension que le SJMOSFET et le TG-IGBT ( $V_{GE} = V_{GS} = 10 \text{ V}$ ), soit 0,88 V (figure 3-3). Pour des valeurs de courants identiques, le SJ-BJT ne présente quant à lui qu'une chute de tension de 0,27 V, soit trois fois moins importante. Néanmoins, il est nécessaire de comparer les pertes statiques dues à la commande en courant.

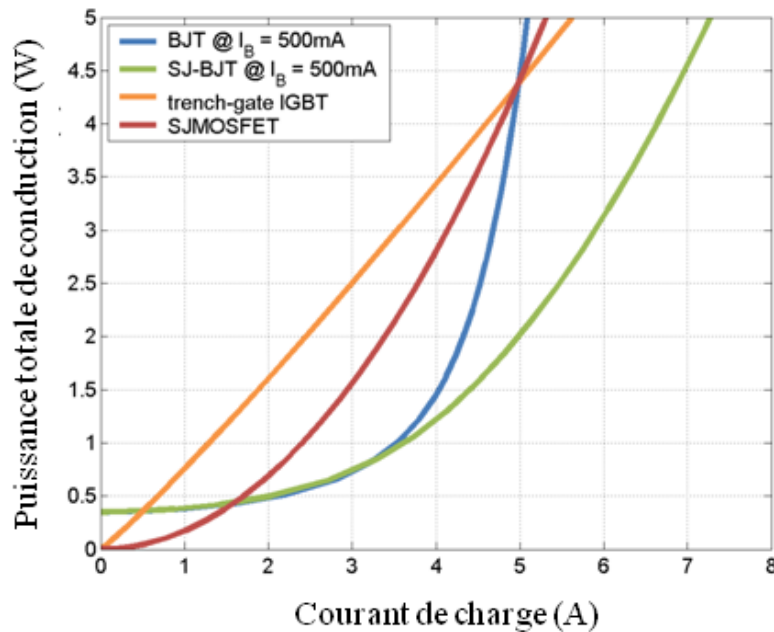
La figure 3-4 compare les pertes en conduction du transistor SJ-BJT pour un courant de charge de 5 A et pour différents courants de base. Nous pouvons observer que les pertes liées à la puissance consommée en entrée ( $V_{BE} \times I_B$ ) s'accroissent avec l'augmentation du courant de base. De même, les pertes liées à la puissance consommée en sortie ( $V_{CE} \times I_C$ ) diminuent avec l'intensification du courant de base. Ceci est dû au fait que, plus le courant de base augmente, plus le transistor passe du fonctionnement en régime linéaire au fonctionnement en régime saturé, diminuant ainsi la chute de tension à l'état passant ( $V_{CE}$ ) [55].



**Figure 3-4: Pertes en conduction du transistor SJ-BJT ( $10 \text{ mm}^2$  de surface active) pour un courant de charge de 5 A et pour différents courants de base**

Il existe donc un courant optimal de commande pour chaque courant de collecteur. Dans notre cas, pour un courant de collecteur de 5 A, le minimum de puissance dissipée correspond à un courant de base optimal de 0,5 A.

La figure 3-5 compare les pertes en conduction des différentes structures en fonction du courant de charge. Il apparaît sur cette figure, que sur une large gamme de courants de charge supérieurs à 1,5A, le SJ-BJT dissipe moins de puissance en comparaison des autres technologies.



**Figure 3-5: Pertes en conduction pour différentes structures de transistors 600 V à surfaces de silicium égales ( $10\text{ mm}^2$ ) en fonction du courant de charge**

Les puissances les plus faibles sont malgré tout dissipées dans les structures MOS traversées par de faibles valeurs de courant. D'autre part le courant de charge dans les dispositifs MOS est contrôlé par la tension de grille, limitant ainsi les pertes de la commande. De plus, à l'état passant, ces transistors présentent une chute de tension inférieure à 1 V (composants unipolaires). En revanche, si l'on souhaite pouvoir travailler avec des courants de charge de l'ordre de l'ampère et conserver une chute de tension à l'état passant inférieure à 1 V, il faut alors recourir aux technologies MOS les plus récentes (MOS à Super-Jonctions) et à des surfaces de silicium plus importantes (de l'ordre de  $2\text{ cm}^2$ ), ce qui implique alors un surcoût conséquent. L'utilisation de tels transistors MOS générerait des coûts importants, le privant ainsi de s'imposer comme interrupteur idéal pour des applications grand public. De plus, l'augmentation de la résistance à l'état passant des composants unipolaires (MOS, JFET) avec la température, nous conforte dans notre choix.

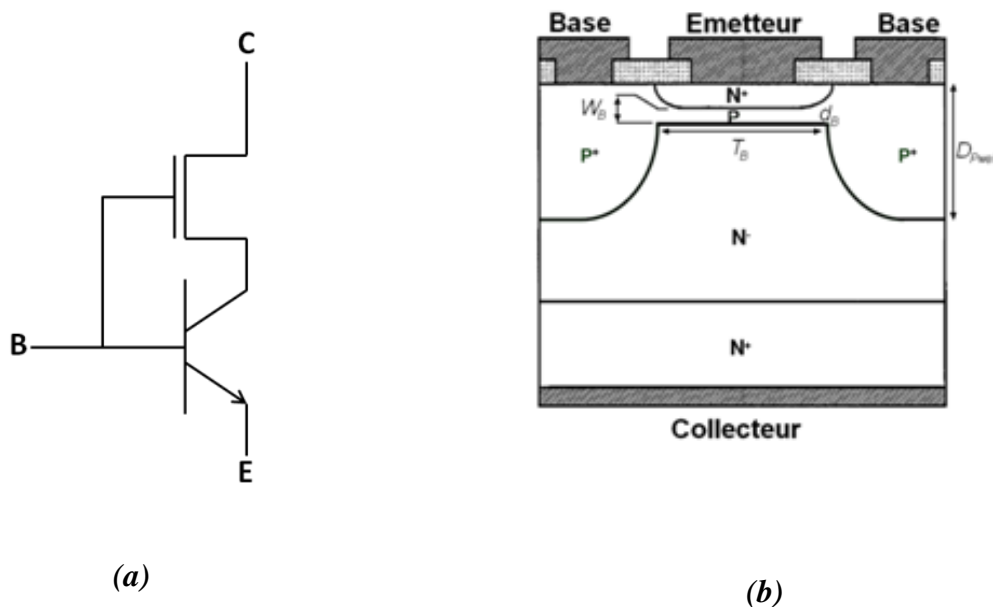
L'une des alternatives, pour réduire à la fois les pertes en conduction et la puissance de commande, serait d'utiliser un transistor bipolaire de puissance ayant un gain en courant élevé [56]. Les nouvelles architectures de transistors bipolaires récemment étudiées [57], à base de transistors GAT (Gate Associated Transistor) ou encore de transistors TBSBT (Trench Base-Shielded Bipolar Transistor), ont été évaluées pour réaliser cet interrupteur.

Il semble donc pertinent d'utiliser une technologie bipolaire pour réaliser la fonction d'interrupteur AC hybride la moins dissipative possible.

### 3.3 Description du transistor GAT

En 1980, H. Kondo a proposé un nouveau concept destiné à améliorer les performances des BJT sans avoir recours à des technologies de fabrication onéreuses [57]. Ainsi, le Gate Associated Transistor (GAT) introduit une base dite « auto-protégée », plus fine et/ou moins dopée.

La structure de ce transistor, présenté en figure 3-6-b, est dotée d'une base se composant de deux régions distinctes : une base fine « active » de type P sous l'émetteur, à travers laquelle circule le courant collecteur-émetteur et des caissons profonds P<sup>+</sup> situés sous chaque contact de base permettant de réduire la résistance spécifique des contacts de base et surtout d'assurer la protection de la base fine. Le transistor GAT se comporte comme un transistor JFET en série avec un transistor bipolaire conventionnel (figure 3-6-a).



**Figure 3-6: Schéma électrique (a) et structure (b) du transistor bipolaire à base autoprotégée composé d'un JFET et d'un TJB en série**

Lorsque la base polarise le transistor GAT à l'état bloqué, une zone de charge d'espace (ZCE) se développe latéralement de part et d'autre des caissons. A l'état bloqué, au fur et à mesure que la tension entre le collecteur et l'émetteur augmente, les ZCEs finissent par se



chevaucher jusqu'à créer une zone présentant un faible champ électrique résiduel sous le contact émetteur. On parle alors de phénomène d'autoblindage, utilisé dans d'autres composants comme le transistor VDMOS par exemple.

Grâce à une base active rendue moins sensible au phénomène de perçage (punch-through) pendant le blocage du transistor, il est alors possible de découpler les propriétés de tenue en tension collecteur-émetteur ( $V_{CEO}$ ) de celles du gain en courant du transistor, ce qui permet de créer des transistors de puissance moins énergivores notamment vis-à-vis de la commande.

Les performances d'une telle structure sont conditionnées par le choix judicieux des niveaux de dopage entre le collecteur et la base ainsi que des espacements entre caissons.

L'autoblindage doit se produire lorsque l'espace situé entre les deux caissons  $P^+$  est pincé. Par conséquent, la tension de pincement doit être inférieure à celle de perçage de la base. Cette condition est exprimée par l'équation suivante [29] :

$$\frac{q}{2 \cdot \epsilon_{Si}} \cdot N_{DC} \cdot D^2 < \frac{q}{2 \cdot \epsilon_{Si}} \cdot N_{AB} \cdot W_B^2 \quad \text{Équation 3-1}$$

Où  $N_{DC}$  et  $N_{AB}$  sont respectivement les niveaux de dopage de la zone  $N^-$  du collecteur et de la base fine.  $D$  et  $W_B$  correspondent respectivement au demi-espacement entre deux caissons et à l'épaisseur de la base fine (voir figure 3-6-b).

La contribution du JFET introduit par les caissons, s'exprime au travers de son facteur d'amplification  $\mu$  qui traduit l'efficacité de l'auto-blindage :

$$\mu \cong \exp\left(\frac{\pi \cdot x_c}{2 \cdot D}\right) - 1 \quad \text{Équation 3-2}$$

Où les quantités  $2 \cdot D$  et  $x_c$  représentent respectivement l'espacement entre les caissons et leur profondeur.

Comme la structure de type GAT peut être modélisée par un JFET en série avec un TJB, sa tension de claquage  $V_{CEO}$  est le résultat de la somme des contributions de ces deux composants.  $V_{CEO}$  est définie en fonction de celle d'un transistor classique par la relation :

$$V_{CEO} = \mu \cdot V_{CE} + V_{CE} \quad \text{Équation 3-3}$$

Où  $\mu$  est le facteur d'amplification du JFET, introduit par la présence des caissons.

A partir de l'expression de l'équation 3-3, et sous réserve que la tension de pincement soit inférieure à celle de perçage, la tension de claquage  $V_{CEO}$  du GAT est alors fonction du

facteur de forme ( $x_c / 2D$ ). La tension  $V_{CE [GAT]}$  étant plus élevée que la tension  $V_{CE [BIP]}$ , la différence entre  $V_{CBO[GAT]}$  et  $V_{CEO [GAT]}$  est donc réduite, ce qui permet de réduire la taille de ces transistors pour une même tenue en tension, comparativement à la taille d'un BJT classique. On parle alors d'effet JFET.

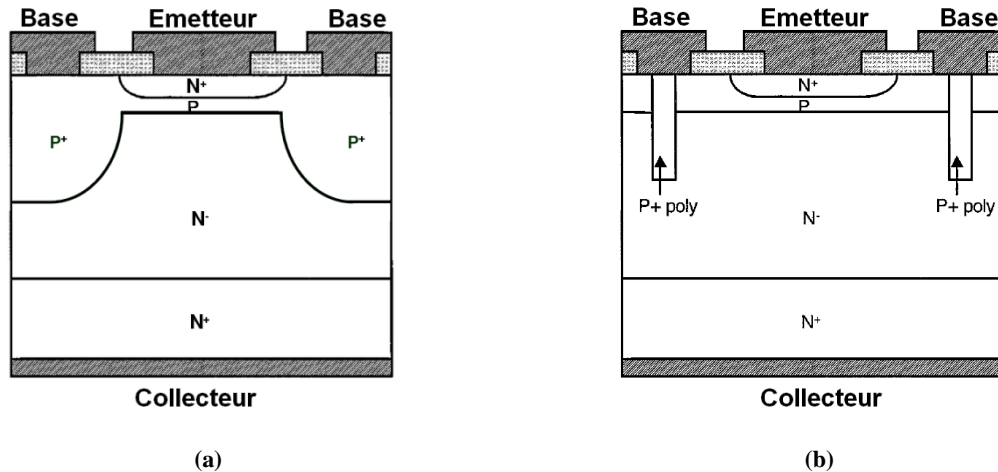
Cette structure a donné naissance à une variante dotée de tranchées de silicium polycristallin à la place des caissons diffusés. Dénommée « Trench Base-Shielded Bipolar Transistor (TBSBT) », cette structure s'avère plus performante grâce à un auto-blindage parfaitement réalisé par des tranchées peu encombrantes [59].

### 3.4 La conception du transistor GAT

Actuellement, la réalisation d'un interrupteur bidirectionnel en courant et en tension hybride à partir de la solution « transistor bipolaire – diode » n'est pas intéressante avec les transistors bipolaires 600 V du commerce. En effet, ces derniers présentent un gain en courant relativement faible, limitant ainsi leur utilisation dans certaines applications telles que l'éclairage dans l'habitat par exemple. Ces transistors nécessitent un courant de commande ( $I_B$ ) très important, dépassant l'ampère pour un courant de charge de 5 A.

Afin de trouver un bon compromis entre la faible dissipation à l'état passant et la faible énergie de la commande, il faut réaliser un transistor bipolaire avec un fort gain en courant (structure à super gain). Ceci peut-être obtenu avec un transistor à base fine ( $<2 \mu\text{m}$ ) et faiblement dopé ( $<10^{16} \text{ cm}^{-3}$ ). L'obtention d'une base fine permet d'accroître le facteur de transport de la base.

Il existe deux types de structures différenciées par leur réalisation, permettant d'obtenir une augmentation du gain en courant et une tenue en tension élevée. La première structure est nommée **Gate Assisted Transistor (GAT)**, la seconde étant connue sous le nom de **Trench Base Shielded Bipolar Transistor (TBSBT)**. La coupe schématique du GAT est présentée à la figure 3-7-a et la coupe schématique du TBSBT est présentée par la figure 3-7-b [59].

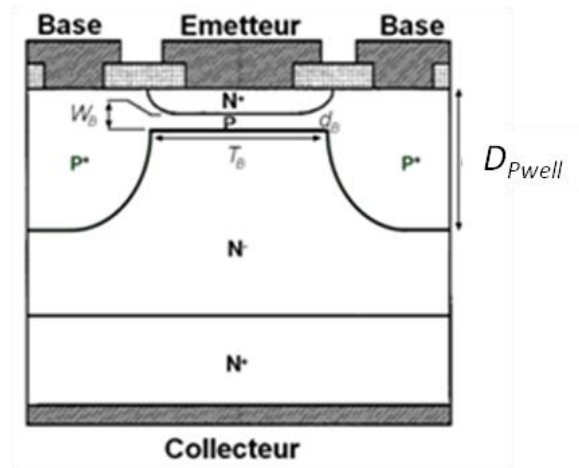


**Figure 3-7 : Comparaison entre une structure GAT (a) et une structure TBSBT (b)**

La zone  $P^+$  intervenant dans la structuration du JFET de protection est réalisée par implantation ionique dans le cas du GAT et par une gravure sèche, puis par dépôt de polysilicium dopé bore pour le TBSBT. La réalisation des tranchées permet d'accentuer la densité d'intégration des cellules élémentaires au détriment du coût de fabrication. Le développement du GAT s'est imposé du fait de son coût de fabrication plus faible.

Le transistor GAT (cf. figure 3-7-a) a été dimensionné grâce à l'outil Sentaurus Structure Editor dans l'objectif d'évaluer son comportement en terme de gain en courant et de tenue en tension. Le « fort gain » est obtenu en diminuant à la fois l'épaisseur de la base ( $W_b$ ) et le dopage ( $N_{Ab}$ ) (cf. Équation 3-4).

La réalisation du transistor GAT, repose sur les étapes de conception et de fabrication du transistor bipolaire conventionnel. Les seules différences notables se situent au niveau des doses de dopants, mais aussi sur les paramètres du temps de diffusion de la base et des caissons  $P^+$ .



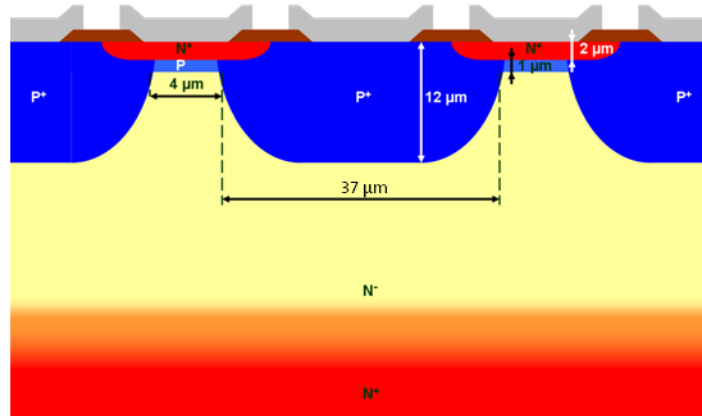
**Figure 3-8 : Définition des paramètres critiques pour le transistor GAT**

La géométrie de la structure influence les performances du composant fabriqué. Certaines composantes comme la profondeur des caissons P<sup>+</sup> ( $D_{Pwell}$ ), l'épaisseur de la base ( $W_B$ ), sa largeur ( $T_B$ ) ou encore son dopage ( $N_{Ab}$ ) (figure 3-8), sont des paramètres critiques, nécessitant d'être optimisés et contrôlés afin de garantir la tenue en tension souhaitée et un gain en courant  $h_{FE}$  élevé. Le gain en courant dans un transistor GAT s'exprime par la relation suivante :

$$h_{FE} = \frac{W_e \cdot D_n \cdot N_D}{W_b \cdot D_p \cdot N_A} \quad \text{Équation 3-4}$$

Où  $D_n$  et  $D_p$  représentent respectivement les coefficients de diffusion des électrons et des trous dans le silicium

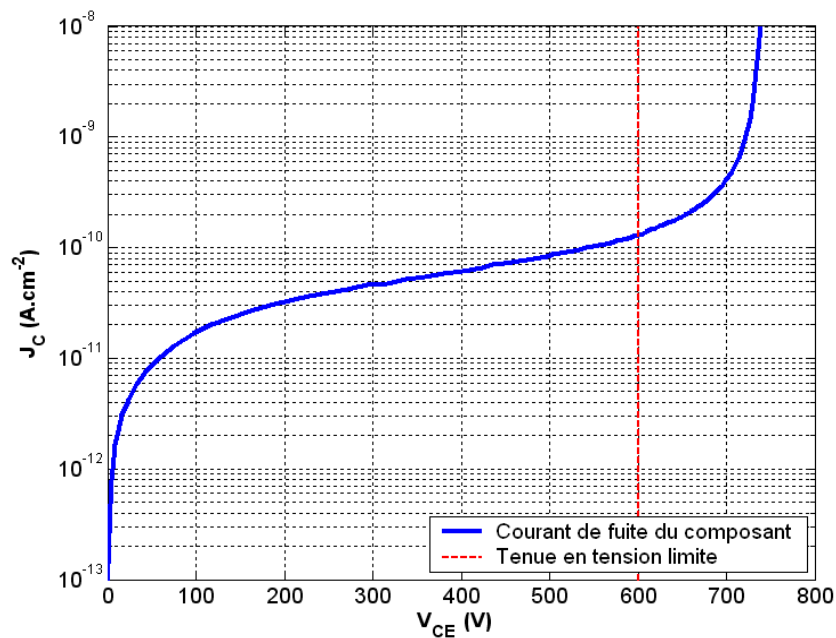
De nombreuses simulations ont été menées pour optimiser la valeur des paramètres de conception du GAT. Ainsi, il est apparu qu'une profondeur de 12  $\mu m$  pour les caissons P<sup>+</sup>, était nécessaire pour tenir la tension visée. D'autre part, une épaisseur de la base de 1  $\mu m$  s'avère nécessaire pour pouvoir atteindre un gain en courant supérieur à 100 [55]. Enfin, la fabrication de la base nécessitait une dose de bore implantée de  $1 \cdot 10^{12} \text{ cm}^{-2}$  et une largeur de 4  $\mu m$ , afin d'assurer le meilleur compromis entre la réduction des pertes à l'état passant et la tenue en tension souhaitée à l'état bloqué. La structure ainsi synthétisée est représentée figure 3-9.



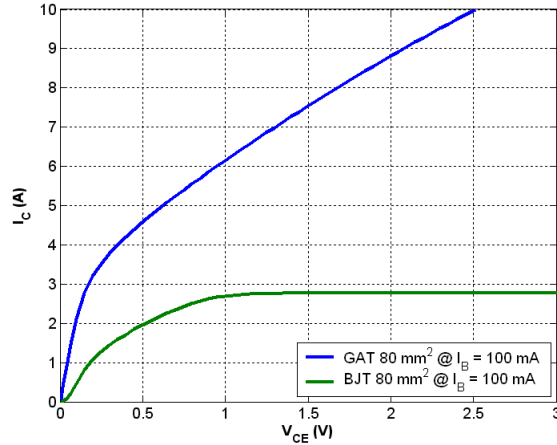
*Figure 3-9 : Présentation des dimensions de la structure GAT 600 V optimisée*

### 3.4.1 Résultat des simulations électriques et discussions

Les valeurs des paramètres physiques et géométriques déterminées dans le paragraphe précédent, permettent de réaliser un composant garantissant les spécificités de tenue en tension 600 V, comme le montre la caractéristique simulée de la figure 3-10. De plus, nous constatons bien que le gain en courant du GAT est supérieur à celui d'un transistor bipolaire de puissance conventionnel de 600 V pour une surface active de 80 mm<sup>2</sup> (figure 3-11).

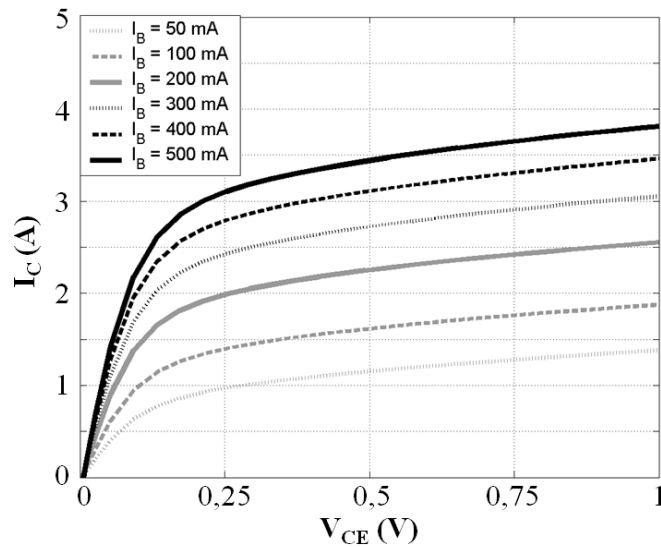


*Figure 3-10 : Tenue en tension à l'état bloqué de la structure GAT optimisée*



**Figure 3-11 : Comparaison des caractéristiques de sortie entre la structure GAT et un composant bipolaire conventionnel pour un courant de base de 100 mA**

Les simulations ci-dessous ont été effectuées pour une surface active égale à  $10 \text{ mm}^2$ . On peut remarquer sur la figure 3-12 que la zone linéaire présente un courant de collecteur stable pour un courant de base inférieur à 50 mA.



**Figure 3-12 : Simulation des caractéristiques de sortie d'un transistor GAT 600 V de surface active  $10 \text{ mm}^2$**

Dans la région de saturation, on observe deux zones, en particulier pour les courbes à fort courant de base. La première zone est représentée par une forte pente, et la deuxième par une autre moins importante, nommée zone de quasi saturation. Cette zone de la courbe se caractérise par une diminution des performances de la structure car la tension de saturation

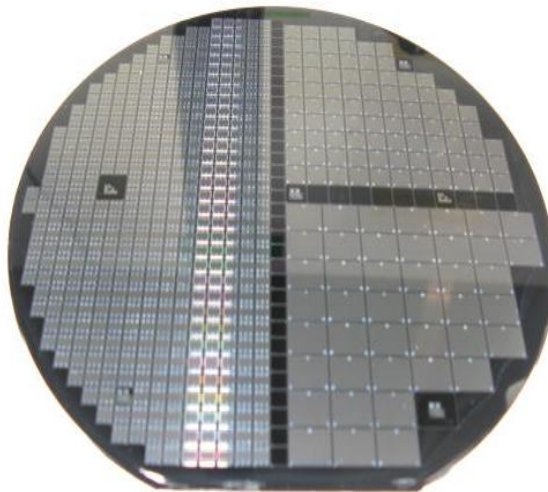
augmente avec le courant de base. Ainsi, pour avoir une chute de tension inférieure à 0,5 V, la structure doit absorber un courant de base plus important, réduisant ainsi le gain en courant pour une tension fixée entre l'émetteur et le collecteur. En dépit de ce phénomène, le gain en courant du GAT reste néanmoins supérieur au gain d'une structure bipolaire conventionnelle.

Après avoir défini les différents paramètres de conception du transistor GAT, la phase de réalisation a été confiée au service R&D (Research & development) de notre partenaire STMicroelectronics de Tours.

### 3.5 Réalisation du transistor GAT :

Plusieurs structures GAT ont été conçues, en variant l'épaisseur de la base ( $W_B$ ) et sa largeur ( $T_B$ ), dans le but d'obtenir une tenue en tension à l'état bloqué ( $V_{CEO}$ ) de 600 V et un courant de collecteur, d'une intensité maximale ( $I_{C(max)}$ ) de l'ordre de l'ampère.

La figure 3-13 montre l'image d'une plaquette de diamètre 6 pouces contenant plusieurs transistors GAT de dimensions différentes, fabriqués dans les salles blanches de production de l'entreprise STMicroelectronics de Tours.

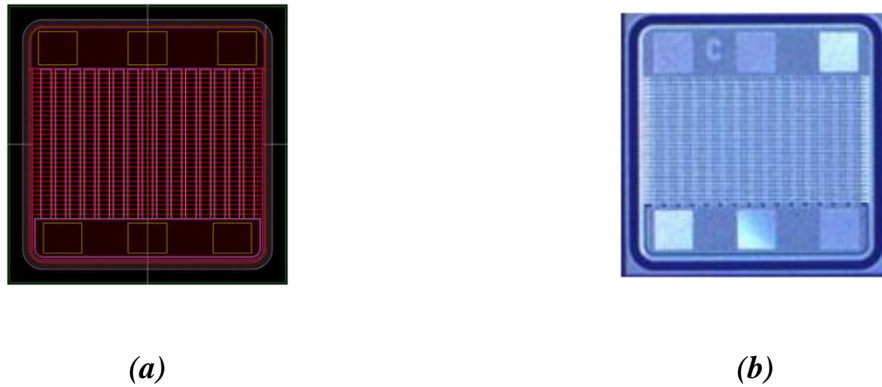


**Figure 3-13 : Transistors GAT sur plaquette 6 pouces**

Nous distinguons trois motifs différents, correspondant à la réalisation de trois familles de transistors GAT de surfaces totales distinctes (16, 36 et 80 mm<sup>2</sup>).

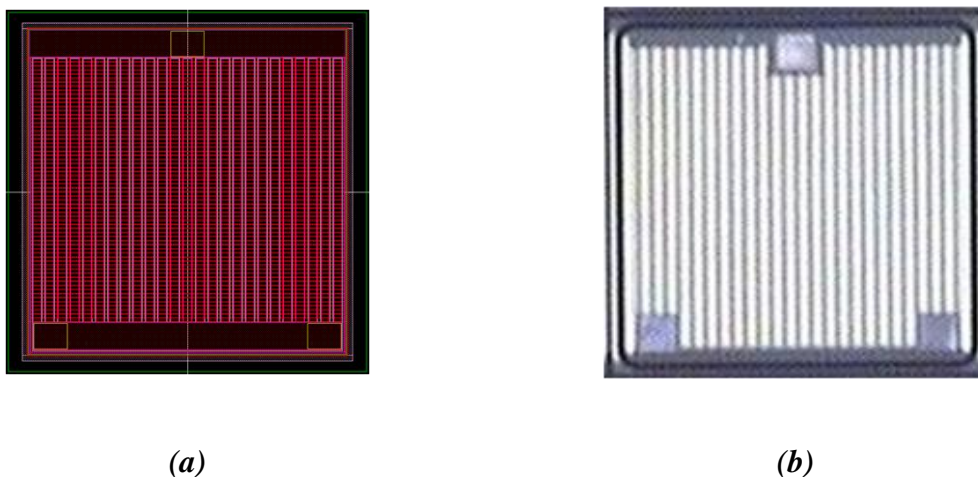
La figure 3-14 représente un composant avec une surface totale de 16 mm<sup>2</sup> pour une surface active de 6,3 mm<sup>2</sup> (3,34 mm x 1,89 mm). Les six plots carrés en haut et en bas de la

puce permettent la reprise des contacts de base et d'émetteur, le contact du collecteur se situant sur la quasi-totalité de la face arrière de la puce. L'utilisation de plusieurs plots de contact, que ce soit pour l'émetteur ou pour la base, permet de braser plusieurs fils de bonding afin de pouvoir tester les puces à densités de courant élevées.



**Figure 3-14 : Dessin sous logiciel CADENCE (a) et image optique du transistor GAT 16 mm<sup>2</sup> après découpe de plaquette (b)**

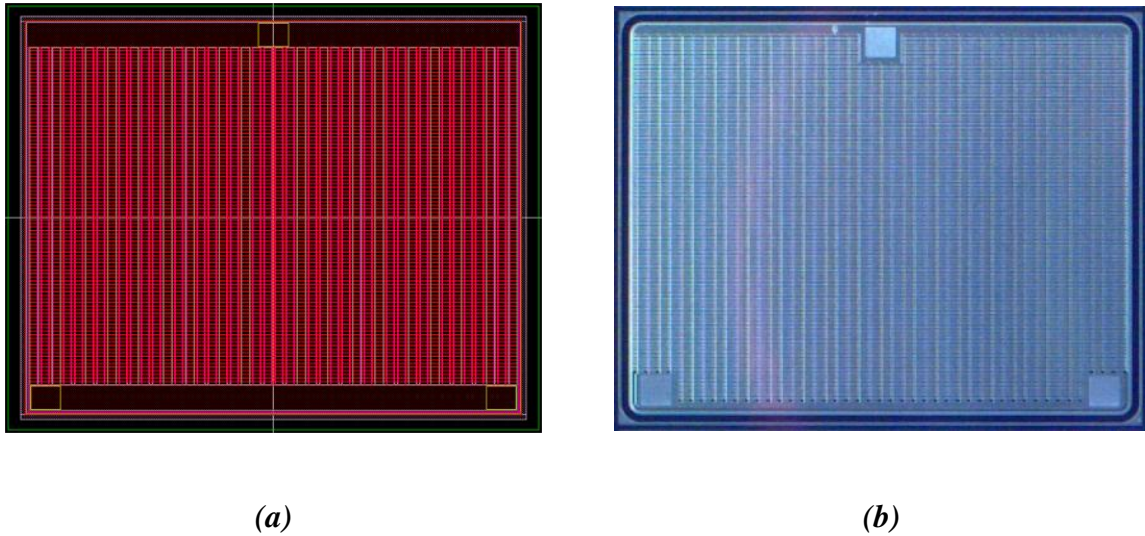
La figure 3-15 représente un composant avec une surface totale de 36 mm<sup>2</sup> (6 mm x 6 mm) dont 23,5 mm<sup>2</sup> de surface active. Le plot de contact en haut de la puce assure la reprise de contact de la base et ceux du bas, la connexion avec l'émetteur. A l'instar du GAT, plus petit, la reprise de contact du collecteur se situe sur la face arrière de la puce.



**Figure 3-15 : Dessin sous logiciel CADENCE (a) et image optique du transistor GAT 36 mm<sup>2</sup> après découpe de plaquette (b)**



La figure 3-16 représente l'image du composant le plus gros avec une surface totale de  $80 \text{ mm}^2$  ( $10 \text{ mm} \times 8 \text{ mm}$ ) et une surface active de  $65,3 \text{ mm}^2$ . On retrouve la même configuration de reprise de contact des électrodes que pour la puce de  $36 \text{ mm}^2$ .

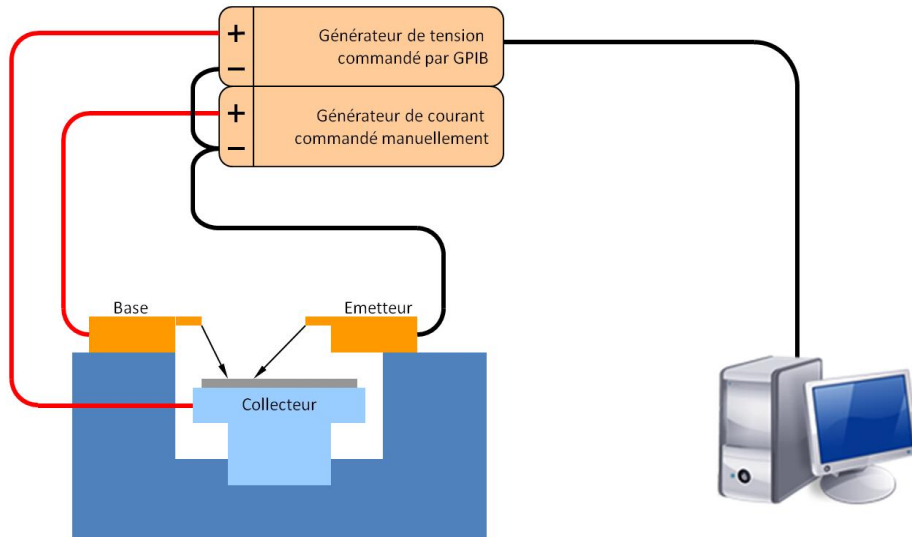


*Figure 3-16 : Dessin sous logiciel CADENCE (a) et image optique du transistor GAT  $80 \text{ mm}^2$  après découpe de plaquette (b)*

## 3.6 Assemblage des puces GAT

### 3.6.1 Caractérisation sous pointes

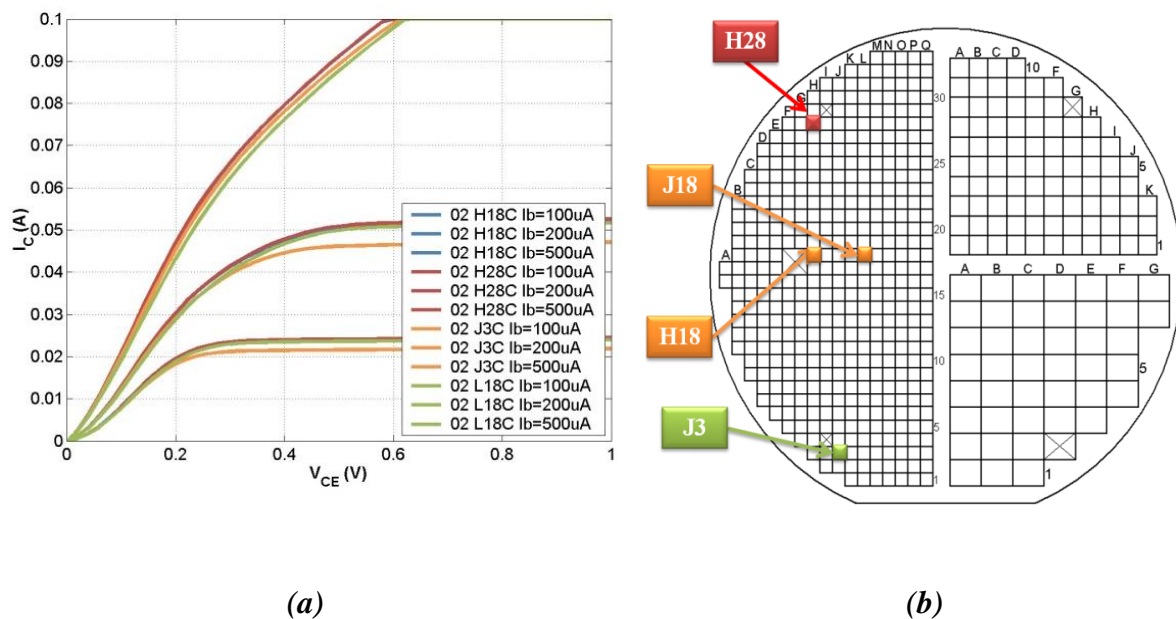
Après récupération des plaquettes avant découpe, nous avons procédé à une première étape de caractérisation sous pointes de différentes puces.



**Figure 3-17 : Equipement pour réaliser les mesures sous pointes**

La caractérisation des composants directement sur la plaquette (mesure sous pointes), permet de vérifier, à postériori, le bon déroulement des étapes de fabrication ainsi que l'homogénéité des caractéristiques électriques en termes de dispersion sur l'ensemble la plaquette.

La figure 3-18-a présente les caractéristiques statiques  $I_C = f(V_{CE})$ , des puces à différents emplacements sur la plaquette illustrée sur la (H18 et L18 sont placés au centre, H28 en haut et J3 en bas de la plaquette).



**Figure 3-18: Courbes de caractéristiques électriques des transistors GAT 16 mm<sup>2</sup> mesurées sur plaquette(a) et image de leur emplacement (b)**

Le resserrement des caractéristiques traduit un faible taux de dispersion.

Grâce à ces mesures, on peut constater la bonne homogénéité des caractéristiques électriques des puces sur la globalité de la plaquette. Les valeurs de gains en courant déduites de ces mesures sont reportées dans le tableau ci-dessous

**Tableau 3-1 : Gains en courant des transistors caractérisés**

	$V_{CE} = 0,3 \text{ V}$			$V_{CE} = 0,5 \text{ V}$		
	$I_B = 0,1\text{mA}$	$I_B = 0,2\text{mA}$	$I_B = 0,5\text{mA}$	$I_B = 0,1\text{mA}$	$I_B = 0,2\text{mA}$	$I_B = 0,5\text{mA}$
<b><math>h_{FE}</math></b>	24	42	65	24	50	86
<b>Dispersion de <math>h_{FE}</math> (%)</b>	6	5	6	5	5	5

Comme on peut le constater sur la figure 3-18, le banc de tests sous pointes est limité en courant à 100 mA. Afin de pallier cet inconvénient, nous avons procédé à la mise en boîtier des puces afin de pouvoir valider le bon fonctionnement des transistors à fort gain à forts courants.

### 3.6.2 Assemblage des différentes puces

Après découpe des plaquettes, nous avons fait procéder à la mise en boîtier des différentes puces.

Le boîtier sert d'interface mécanique entre la puce et le circuit imprimé ou PCB (Printed Circuit Board). Le choix du boîtier fait partie intégrante des étapes de conception destinées à assurer la fonctionnalité électrique du composant. Il est donc primordial de concevoir le boîtier en tenant compte des :

- Propriétés des matériaux utilisés pour réaliser le boîtier,
- Différentes contraintes (électriques, mécaniques, thermiques, ...) [60].

Les premiers critères de choix des matériaux de fabrication du boîtier sont le coefficient de dilatation, la conductivité ou dissipation thermique, la résistivité électrique et le coût.

Les principales familles de boîtiers sont :

- Le boîtier plastique,
- Le boîtier métallique,

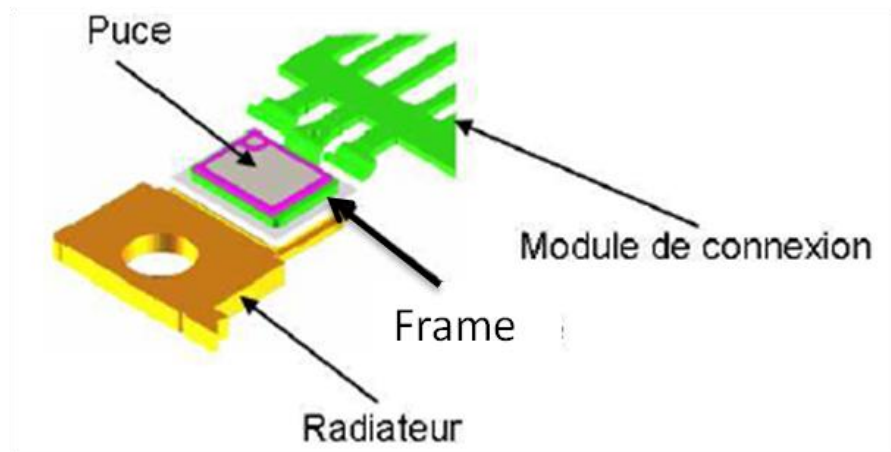
- Le boîtier céramique.

L'interconnexion entre le composant et le boîtier peut être réalisée de deux manières :

- Par liaisons filaires, c'est-à-dire grâce à l'utilisation de petits fils d'or ou d'aluminium de 15 à 50  $\mu\text{m}$  de diamètre, pour interconnecter les plots de contact sur la puce aux broches métalliques du boîtier,
- Par assemblage flip-chip : les plots de contact du composant sont recouverts de billes d'or (quelques  $\mu\text{m}$  de diamètre).

Pour assurer l'interconnexion électrique avec l'extérieur, plusieurs solutions sont envisageables :

- Utilisation de broches directement brasées sur le circuit imprimé. Exemple : Les boîtiers DIP ou QFP,
- Brasage des plages de report directement sur le frame lors du processus d'assemblage. Exemple : les boîtiers QFN,
- Utilisation de billes de brasage pour faire la jonction entre le boîtier et le PCB. Ces boîtiers sont nommés « boîtiers BGA ».



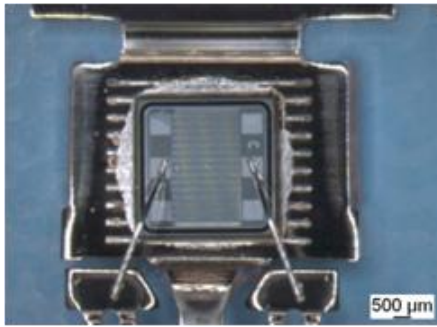
**Figure 3-19 : Exemple d'assemblage d'une puce en boîtier TO220**

Compte tenu des contraintes électriques et thermiques auxquelles les puces seront confrontées, le choix des boîtiers s'est orienté vers des boîtiers plastiques à trois broches minimum, afin d'assurer la liaison électrique de la base, de l'émetteur et du collecteur. Concernant la jonction entre le composant et le boîtier, nous avons opté pour des fils en

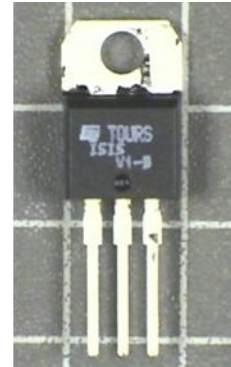
aluminium de 7 mils (millième de pouce) de diamètre, permettant ainsi d'atteindre aisément des courants de l'ordre de 10 ampères.

Vu les différentes tailles de puces, nous avons choisi de les reporter sur différentes familles de boîtiers plastiques.

Ainsi, notre choix s'est porté sur le boîtier TO-220 de la figure 3-20 pour l'assemblage des puces GAT de 16 mm<sup>2</sup>.



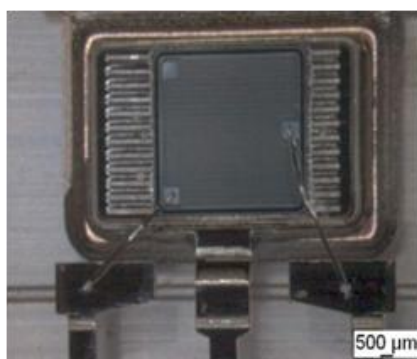
(a)



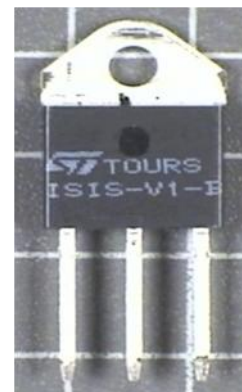
(b)

**Figure 3-20 : Photo de l'assemblage de la puce GAT de 16 mm<sup>2</sup> en TO220 avant (a) et après (b) moulage plastique**

Le boîtier TO-220 ne dispose que d'un frame permettant d'accueillir une puce de 25 mm<sup>2</sup>. Par conséquent, nous avons choisi d'assembler la puce GAT de 36 mm<sup>2</sup> dans un boîtier TOP-3 (figure 3-20).



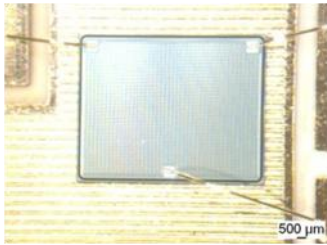
(a)



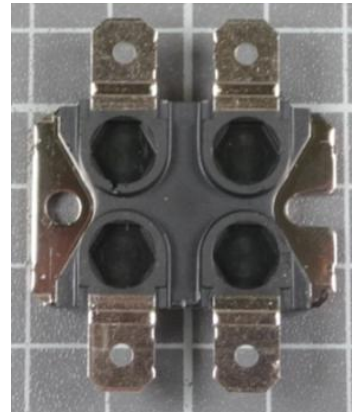
(b)

**Figure 3-21 : Photo de l'assemblage de la puce GAT de 36 mm<sup>2</sup> en TOP-3 avant (a) et après (b) moulage plastique**

Quant à la puce GAT de 80 mm<sup>2</sup>, nous avons choisi de l'assembler dans un boîtier ISOTOP (Figure 3-22), permettant de monter très haut en puissance dissipée et de balayer une grande gamme de courants.



(a)



(b)

**Figure 3-22 : Photo de l'assemblage de la puce GAT de 80 mm<sup>2</sup> en ISOTOP avant (a) et après (b) moulage plastique**

Après avoir défini les boîtiers utilisés, la phase d'assemblage des trois tailles de composants a été confiée au service PE&D (Packaging Engineering & Development) de STMicroelectronics de Tours.

## 3.7 Caractérisation des transistors GAT

### 3.7.1 Environnement de mesures

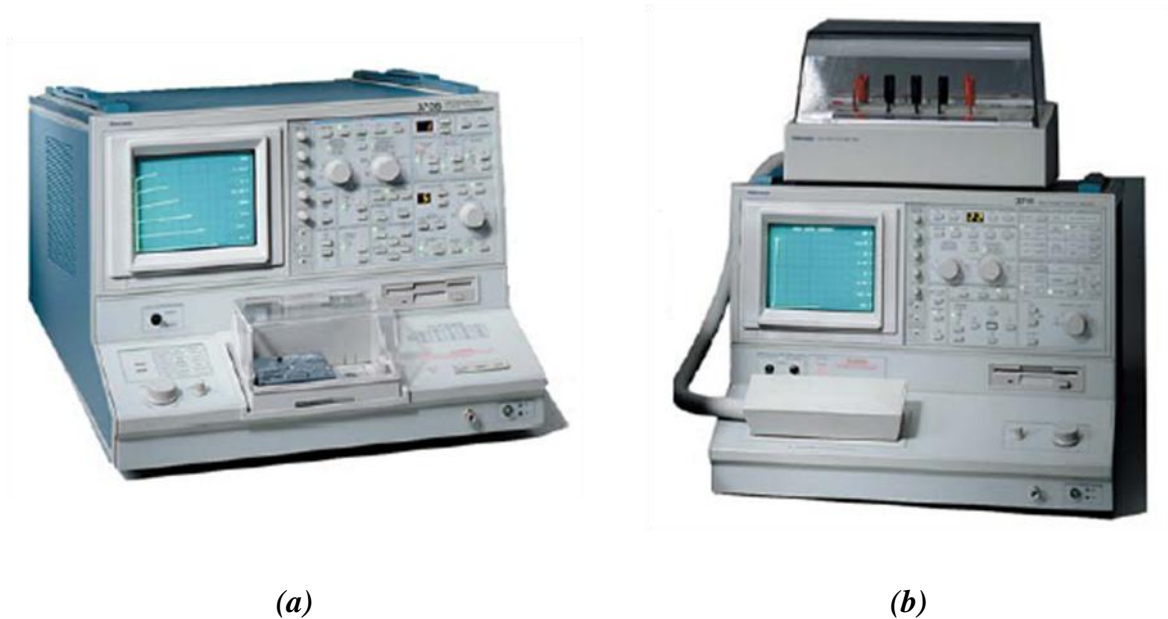
Cette partie est dédiée au développement du banc de mesures utilisé dans cette étude pour la caractérisation statique des composants.

L'objectif principal de ce banc est de pouvoir caractériser à l'état bloqué et à l'état passant, les transistors GAT avec les traceurs TEKTRONIX-370 et TEKTRONIX-371 présentés respectivement sur les figure 3-23-a et b. L'utilisation de ces deux traceurs permet de balayer une large gamme de courants et de tensions tout en assurant une bonne précision. Ces deux traceurs assurent à la fois l'application du :

- Signal de puissance, qui peut être de type continu (positif ou négatif), sinusoïdal redressé (positif ou négatif) ou sinusoïdal,
- Signal de commande, qui peut être délivré sous forme de courant ou de tension pulsée.



Ces deux traceurs permettent de tracer les courbes de Kellog et de tenue en tension des transistors.



**Figure 3-23 : Image de traceurs TEKTRONIX 370 (a) et TEKTRONIX 371 (b)**

Le traceur TEKTRONIX 370 peut débiter un courant de 20 A et imposer une tension de 2 kV d'amplitude et un courant maximum de commande de 2 A. En revanche, le TEKTRONIX 371 permet quant à lui d'atteindre un courant de 40 A et d'imposer une tension de 3 kV d'amplitude et un courant maximum de commande de 20 A.

Afin de maîtriser la température des composants sous tests, nous avons utilisé un bain d'huile thermostaté HAAKE F6-C25 (figure 3-24). La plage de réglage en température de ce bain d'huile est de  $[-28, 150^{\circ}\text{C}]$ .

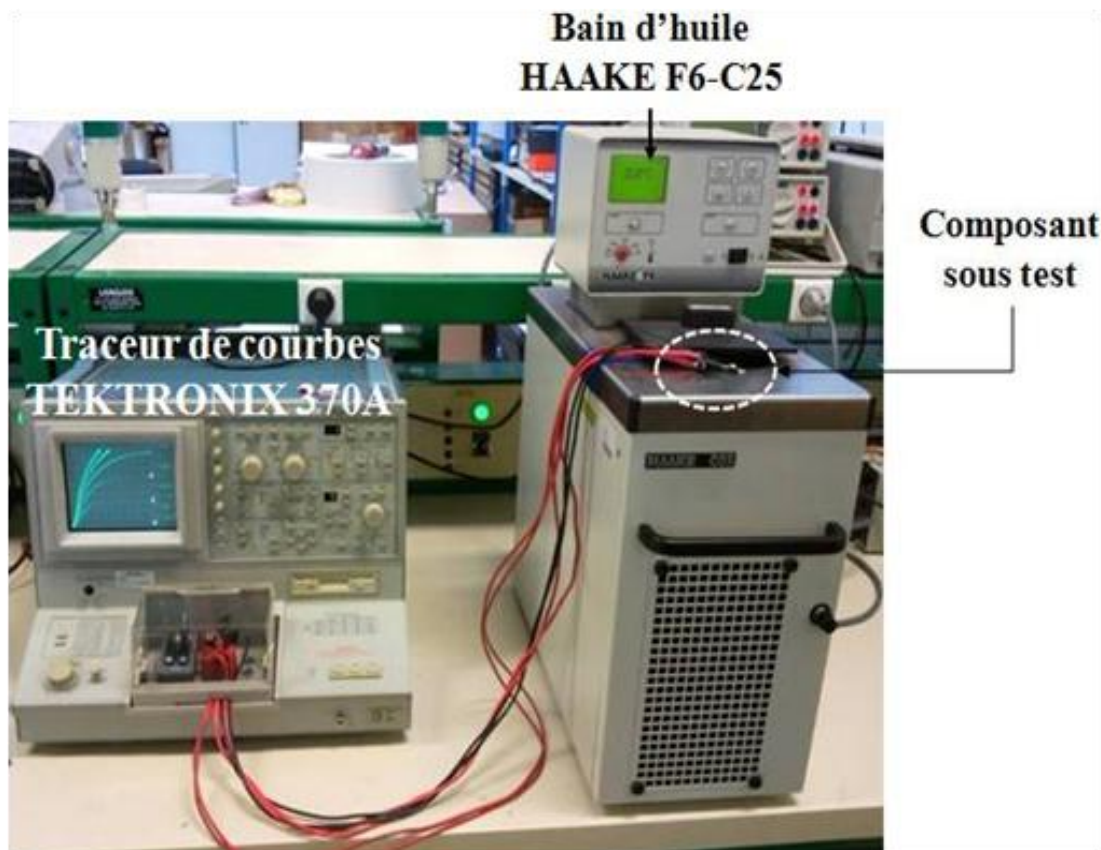
Ces tests nécessitent l'utilisation d'un liquide à forte constante diélectrique tel que le Fluorinert FC-40. Les propriétés diélectriques de ce liquide sont garanties sur une plage de valeurs de températures comprises entre  $-57$  et  $150^{\circ}\text{C}$ , couvrant ainsi l'intervalle de fonctionnement en température des transistors. Ce liquide fluoré permet d'une part, de jouer le rôle d'isolant électrique et de limiter ainsi les courts-circuits, ainsi que d'assurer d'autre part, le rôle de conducteur thermique pour un meilleur échange de chaleur dans le bain.

Plusieurs supports de tests de transistors ont été réalisés afin de multiplier les mesures dans le bain en même temps.



*Figure 3-24: Image du bain d'huile thermostaté HAAKE F6-C25*

Après avoir rappelé les différents matériels constituant notre banc de caractérisation des composants (figure 3-25), nous présentons maintenant les caractéristiques obtenues en régime statique.



*Figure 3-25 : Banc de caractérisation en régime statique*

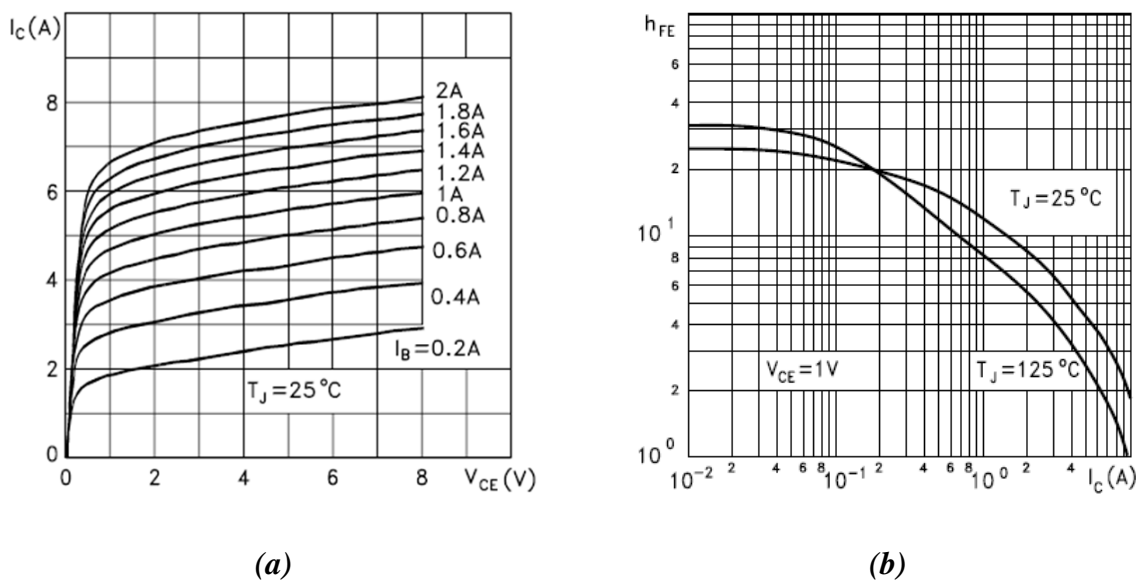


### 3.7.2 Caractérisation des transistors GAT

Afin de comparer les performances électriques des transistors GAT réalisés dans le cadre de cette étude, par rapport à celles de transistors existants, nous avons choisi un transistor bipolaire (à structure classique) commercialisé par l'entreprise STMicroelectronics sous la référence ST1802HI et dont les caractéristiques électriques sont résumées sur le tableau 3-2 et la figure 3-26.

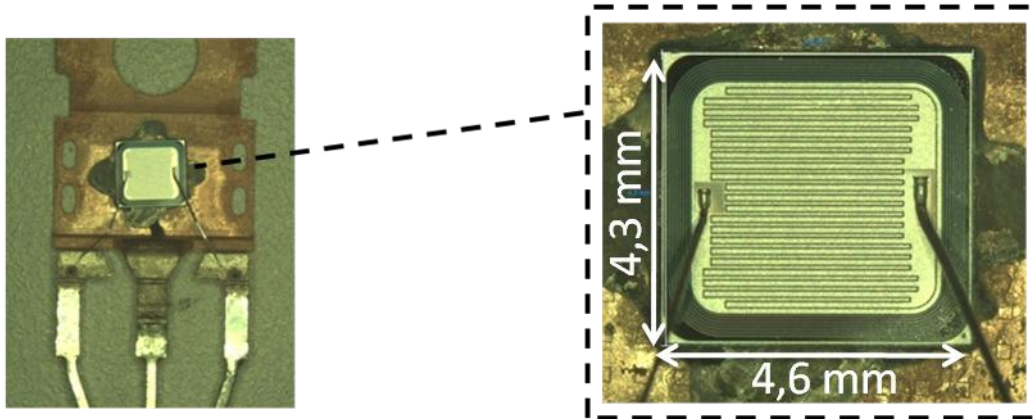
**Tableau 3-2 : Caractéristiques électriques du transistor ST1802HI**

Symbole	Paramètre	Value
$V_{CEO}$	Collector-Emitter Voltage ( $I_B = 0$ )	600 V
$V_{CBO}$	Collector-Base Voltage ( $I_E = 0$ )	1500 V
$V_{EBO}$	Emitter-Base Voltage ( $I_C = 0$ )	7 V
$I_C$	Collector Current	10 A



**Figure 3-26 : Les réseaux de Kellogg (a) et de Gummel (b) du transistor ST1802HI**

Le choix du transistor ST1802HI est lié, d'une part, à ses caractéristiques courant/tension ( $V_{CEO} = 600$  V et  $I_C = 10$  A) qui représentent les valeurs que nous souhaitons obtenir avec les transistors GAT, et d'autre part, à sa surface de puce de  $20$  mm<sup>2</sup> (figure 3-27), avoisinant celle des transistors GAT de  $16$  et  $36$  mm<sup>2</sup>.

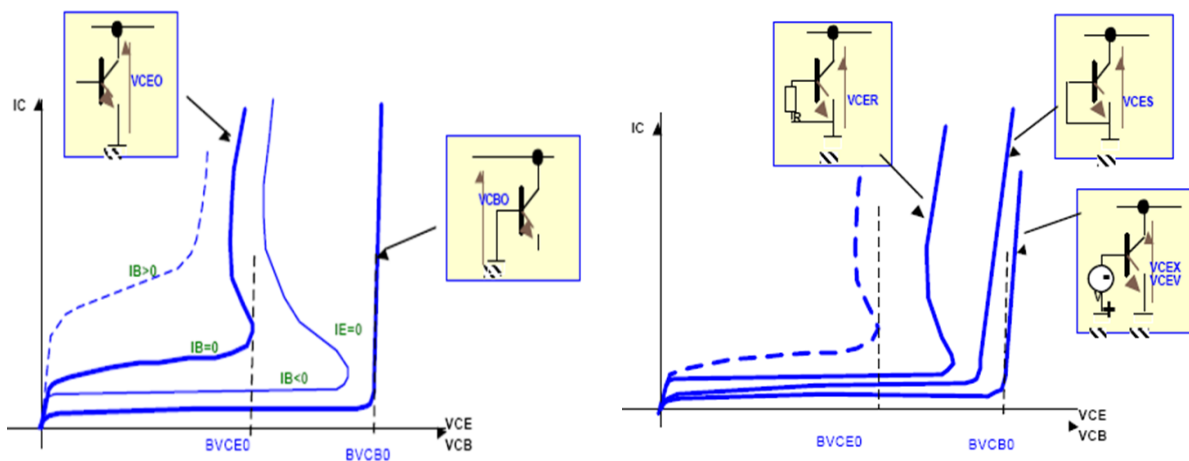


**Figure 3-27 : Observation optique de la puce ST1802HI après ouverture chimique**

Les travaux de cette partie s'articulent autour du régime bloqué et du régime passant des différents transistors.

### 3.7.2.1 Caractérisation à l'état « bloqué » ou « ouvert » : tenue en tension

L'objectif de cette première étude est d'évaluer le comportement des composants à l'état bloqué. Il existe plusieurs grandeurs définissant la tenue en tension du transistor bipolaire en fonction de la polarisation de ses électrodes (C, B et E), comme le montre la figure 3-28 ci-dessous.

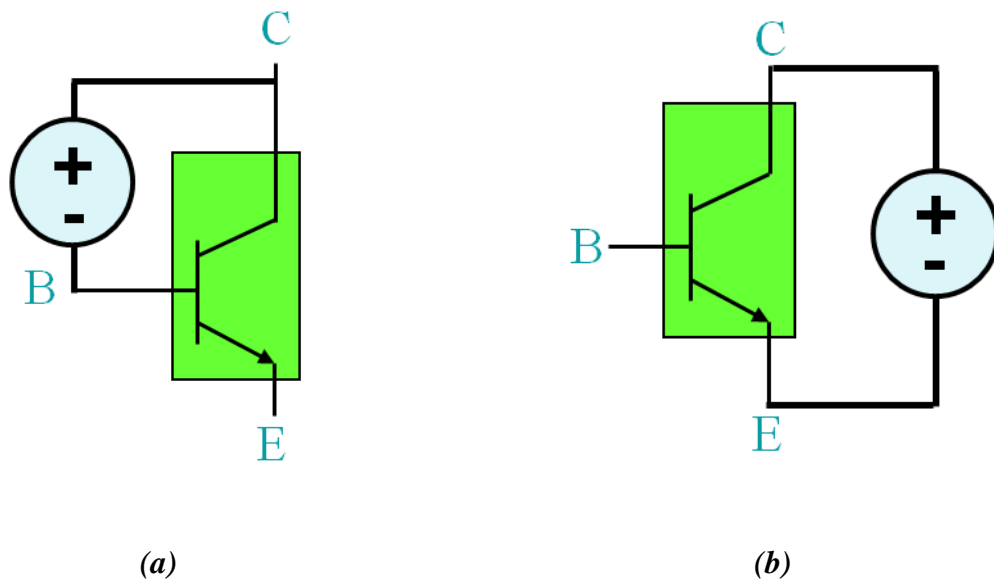


**Figure 3-28 : Caractéristiques I-V d'évaluation de la tenue en tension d'un transistor bipolaire, pour différentes conditions de polarisation**

Les différentes grandeurs caractérisant la tenue en tension d'un transistor sont :

- $V_{CEO}$  : base en air,
- $V_{CBO}$  : base à la masse,
- $V_{CES}$  : base court-circuitée avec l'émetteur,
- $V_{CER}$  : base reliée à l'émetteur avec une résistance,
- $V_{CEX}$  : jonction base-émetteur polarisée en inverse.

Généralement, les fabricants de transistors bipolaires ne spécifient que les tenues en tension  $V_{CEO}$  et  $V_{CBO}$ . Nous nous limiterons donc ici à la mesure de ces deux tensions de claquage.



**Figure 3-29 : Schéma électrique d'obtention des tenues en tension  $V_{CBO}$  (a) et  $V_{CEO}$  (b)**

La figure 3-29-a représente le schéma électrique de polarisation d'un transistor bipolaire à l'état bloqué, tel que :

- $V_E$  est flottant (son potentiel n'influe pas sur le comportement de la jonction B-C) ;
- $V_C > V_B$ .

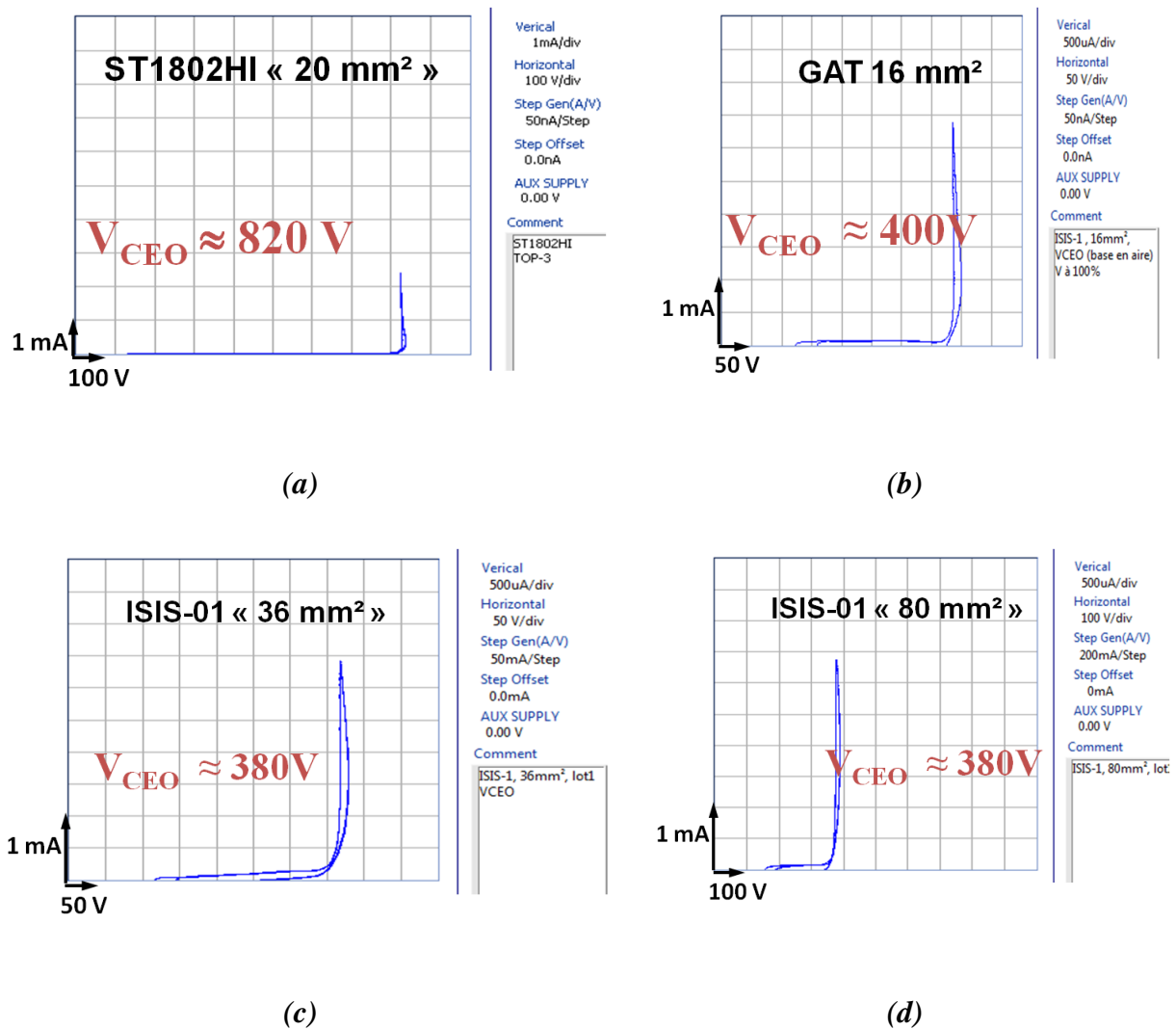
La tension de claquage mesurée de cette manière est notée  $V_{CBO}$ . Dans cet état, le composant se comporte comme une diode PiN en inverse.

La figure 3-29-b représente le schéma électrique de polarisation d'un transistor bipolaire à l'état bloqué, tel que :

- $V_B$  est flottant,
- $V_C > V_E$ .

Lorsque la base est laissée en l'air, le courant de fuite traversant la jonction B-C doit également traverser la jonction B-E et se retrouve amplifié par le gain du transistor bipolaire. Les niveaux de courant étant faibles à l'état bloqué, le gain du transistor est élevé, donnant ainsi lieu à une augmentation significative du courant de fuite. La tension de claquage mesurée de cette manière est notée  $V_{CEO}$ .

Une première série de mesures de la tension  $V_{CEO}$  du transistor ST1802HI ainsi que des GAT 16 mm<sup>2</sup>, 36 mm<sup>2</sup> et 80 mm<sup>2</sup>, est présentée figure 3-30 (base en l'air).

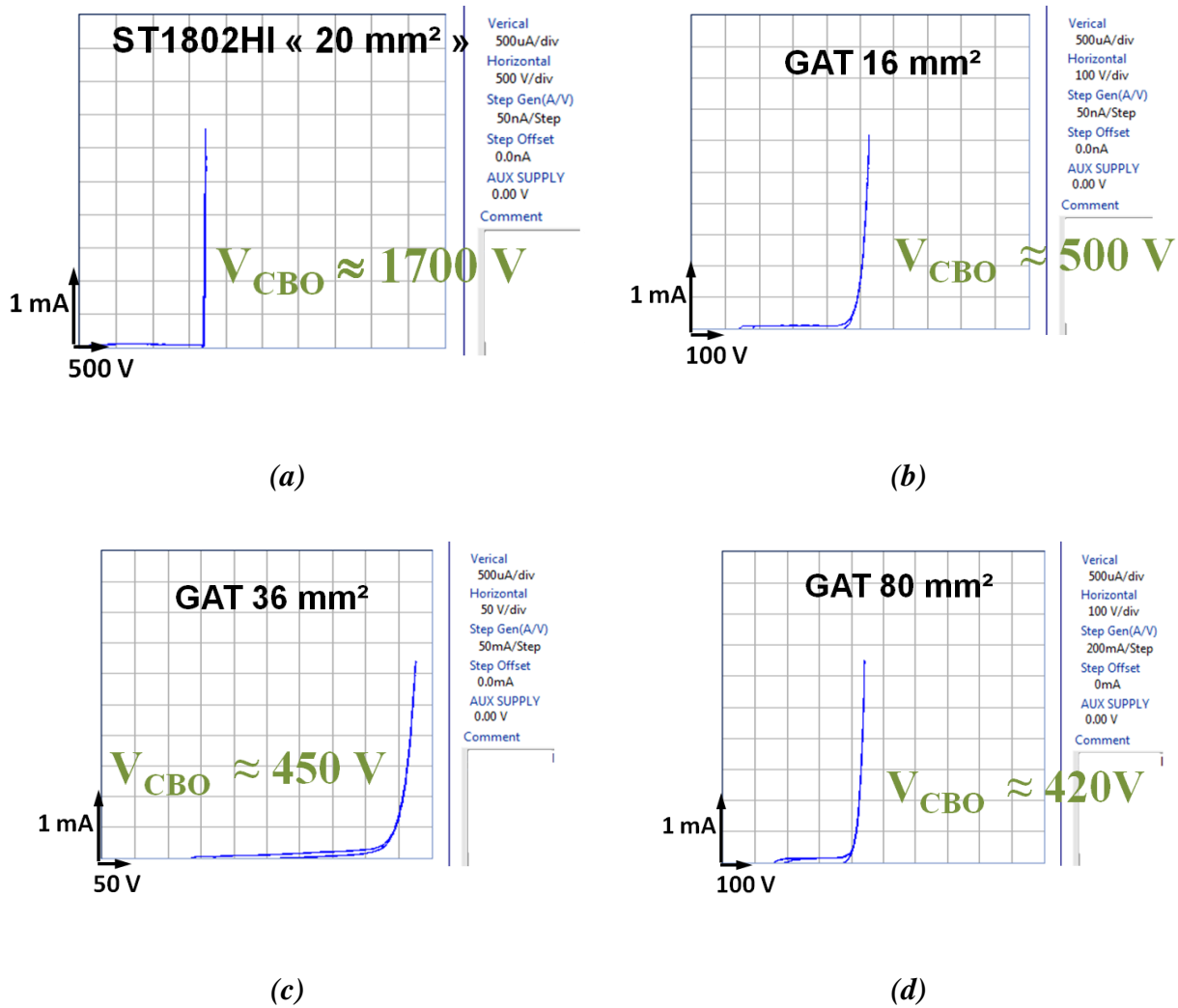


**Figure 3-30 : Caractéristiques courant tension au blocage ( $V_{CEO}$ ) du ST1802HI (a), du GAT 16 mm<sup>2</sup> (b), du GAT 36 mm<sup>2</sup> (c) et du GAT 80 mm<sup>2</sup> (d)**

Les premiers résultats montrent que le transistor ST1802HI présente une tenue en tension  $V_{CEO}$  égale à 820V. Cette tension est bien plus élevée que les 600 V spécifiés par le constructeur. Pour les transistors GAT, on trouve en revanche des tenues en tension quasi

identiques pour les trois tailles de puces (16, 36 et 80 mm<sup>2</sup>), de l'ordre 400 V. Cette tenue en tension est bien évidemment inférieure aux 600 V visés.

Les résultats de mesure de la tenue en tension ( $V_{CBO}$ ) des transistors ST1802HI et des GAT 16 mm<sup>2</sup>, 36 mm<sup>2</sup> et 80 mm<sup>2</sup>, sont représentés sur la figure 31 (émetteur en l'air).



**Figure 3-31 : Caractéristiques courant tension au blocage ( $V_{CBO}$ ) du ST1802HI (a), du GAT 16 mm<sup>2</sup> (b), du GAT 36 mm<sup>2</sup> (c) et du GAT 80 mm<sup>2</sup> (d)**

Ici encore, la tenue en tension  $V_{CBO}$  du ST1802HI est plus élevée que celle spécifiée par le constructeur. Cet écart est de l'ordre de 200 V. Les transistors GAT présentent quant à eux une tenue en tension plus faible, comprise entre 420 et 500V. Ces valeurs restent toujours inférieures à celles initialement prévues par simulation, avec à la fois pour  $V_{CEO}$  et  $V_{CBO}$  des valeurs égales à 600 V.

Après analyse du déroulement des différentes étapes technologiques, nous avons d'une part considéré que ces écarts pouvaient être liés à des écarts d'épaisseurs entre les valeurs réelles et théoriques de l'émetteur et de la base, et d'autre part remis en question le modèle de simulation du phénomène d'avalanche utilisé dans Sentaurus.

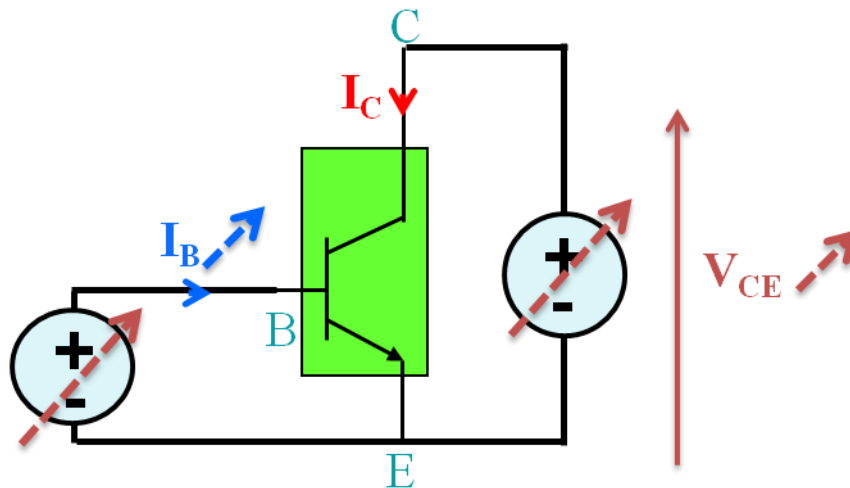
Afin de vérifier ces hypothèses, nous avons effectué des analyses SIMS sur quelques échantillons. Les résultats des analyses SIMS ont montré que l'épaisseur de la base était beaucoup plus faible que celle fixée par simulation. Les modèles d'avalanche utilisés pour déterminer  $V_{CEO}$  ont été réajustés pour une meilleure appréhension des résultats. De nouvelles simulations électriques ont été réalisées à partir des profils SIMS mesurés précédemment et une bonne corrélation des simulations a pu être établie avec les caractérisations électriques expérimentales.

L'un des points positifs à retenir des caractérisations statiques à l'état bloqué de ce premier lot de transistors GAT, concerne la qualité de la tenue en tension des composants avec des débuts de conduction dans l'avalanche nette.

Malgré la tenue en tension décevante de ce premier lot de transistors GAT, nous les avons caractérisés à l'état passant, afin de vérifier le principe de fonctionnement de la base fine autobloquée et notamment son impact sur l'augmentation du gain en courant.

### 3.7.2.2 Caractérisation à l'état passant

L'étude de l'état passant d'un transistor bipolaire revient à tracer les réseaux de courbes de Kellogg ( $I_C$  versus  $V_{CE}$ ) et de Gummel. Le schéma électrique permettant de tracer ces différentes courbes est présenté sur la figure 3-32.

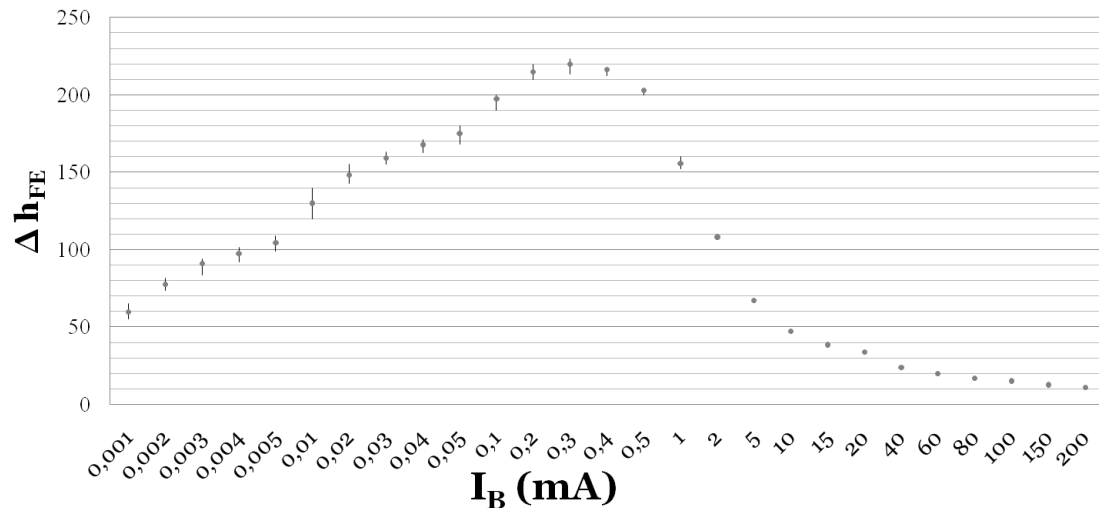


**Figure 3-32 : Schéma électrique de la caractérisation statique du BJT à l'état passant**

Le réseau de Kellogg permet de connaître l'évolution du courant du collecteur en fonction de la chute de tension  $V_{CE}$  pour différents courants de base ( $I_B$ ), de distinguer les différents modes de fonctionnement du transistor (mode saturé et mode linéaire), mais aussi d'observer d'autres comportements tels que l'effet d'Early ou bien encore la conduction dans l'avalanche.

Quant aux courbes de Gummel, elles permettent, à  $V_{CE}$  constant, de mesurer le gain  $h_{FE}$  en courant en fonction du courant  $I_C$ . A partir de ces courbes, il est possible de tracer l'évolution du gain en fonction de la densité de courant dans le collecteur. Ceci nous permet alors de dimensionner les transistors GAT en fonction de l'application visée.

Nous avons tout d'abord vérifié la reproductibilité des mesures ainsi que l'homogénéité des caractéristiques électriques des puces, en termes de dispersion. Pour cela, nous avons caractérisés quatre composants de type GAT 16 mm<sup>2</sup>, sélectionnés au hasard. Des courants de base allant de 1  $\mu$ A à 200 mA leur ont été appliqués afin de calculer leur gain ( $h_{FE}$ ) à  $V_{CE} = 0,5$  V. Les caractéristiques de sortie sont présentées sur la figure ci-dessous.

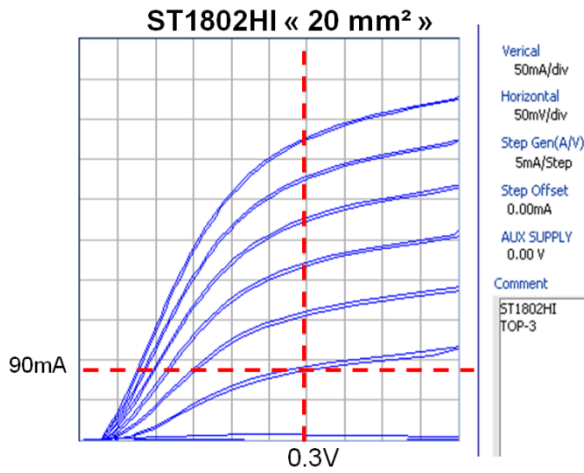


**Figure 3-33 : Etude de la sensibilité des caractéristiques électriques sur un ensemble de 4 transistors GAT 16mm<sup>2</sup>**

Nous pouvons observer sur la caractéristique de la figure 3-33, la faible dispersion des valeurs de gain, inférieur à 2% pour des courants de polarisation de base supérieurs à 0,05mA. A plus faible courant, la dispersion atteint 8% vraisemblablement à cause de l'imprécision des traceurs de courbes pour les mesures à faible courant. Par la suite, nous nous sommes limités à la caractérisation de deux échantillons par type de composant ainsi qu'à des valeurs de courant de base supérieures à 0,05 mA.

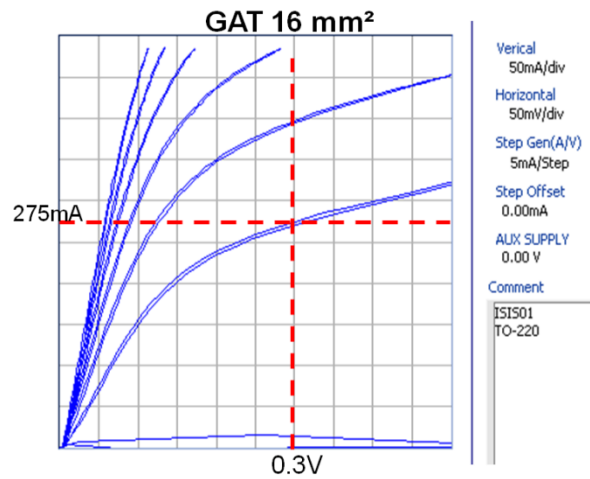
Les caractéristiques statiques de Kellog à l'état passant du transistor ST1802HI et des transistors GAT, sont reportées sur la figure 3-34 pour différentes valeurs du courant de base comprises entre 5 mA et 30 mA par palier de 5 mA.





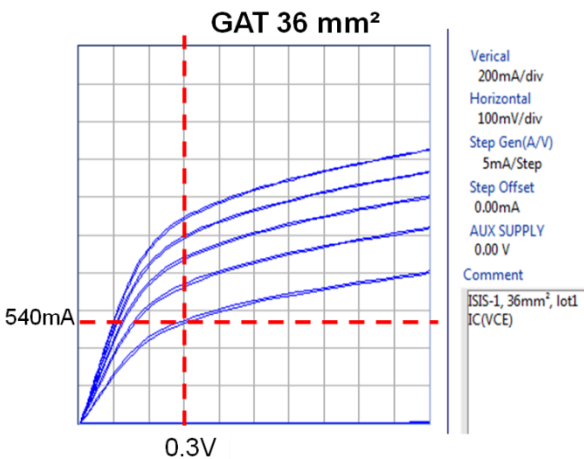
$I_B = 5 \text{ mA}$  et  $V_{CEsat} = 0,3 \text{ V}$   
 $\Rightarrow \underline{h_{FE} \approx 18}$

(a)



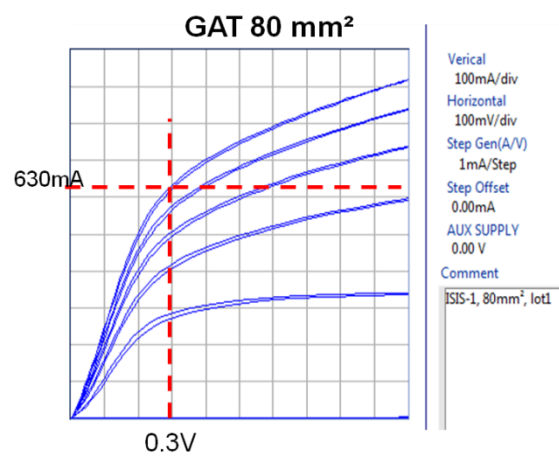
$I_B = 5 \text{ mA}$  et  $V_{CEsat} = 0,3 \text{ V}$   
 $\Rightarrow \underline{h_{FE} \approx 55}$

(b)



$I_B = 5 \text{ mA}$  et  $V_{CEsat} = 0,3 \text{ V}$   
 $\Rightarrow \underline{h_{FE} \approx 110}$

(c)



$I_B = 5 \text{ mA}$  et  $V_{CEsat} = 0,3 \text{ V}$   
 $\Rightarrow \underline{h_{FE} \approx 126}$

(d)

Figure 3-34 : Les réseaux de Kellogg du ST1802HI (a), du GAT 16 mm<sup>2</sup> (b), du GAT 36 mm<sup>2</sup> (c) et du GAT 80 mm<sup>2</sup> (d)

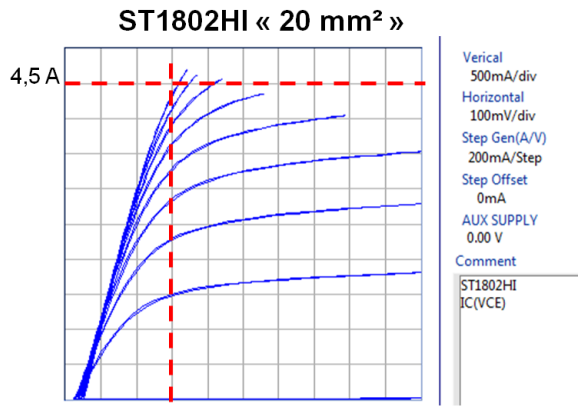
Le tableau 3-3 regroupe les valeurs des gains en courant ( $h_{FE}$ ) de chaque transistor pour un courant de base  $I_B = 5 \text{ mA}$  et une tension en régime saturé  $V_{CEsat} = 0,3 \text{ V}$ .

**Tableau 3-3 : Gain des transistors ST1802HI et GAT pour  $I_B = 5 \text{ mA}$  et  $V_{CEsat} = 0,3 \text{ V}$**

	<b>ST1802HI</b> « 20 mm <sup>2</sup> »	<b>GAT</b> « 16 mm <sup>2</sup> »	<b>GAT</b> « 36 mm <sup>2</sup> »	<b>GAT</b> « 80 mm <sup>2</sup> »
<b><math>h_{FE}</math></b>	18	55	110	126

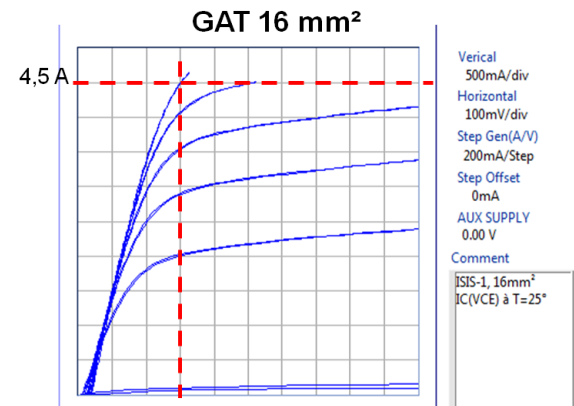
Le transistor de référence présente un gain en courant de 18. En revanche, les transistors GAT présentent des valeurs de  $h_{FE}$  nettement plus élevées, comprises entre 55 et 126 pour le GAT le plus gros (80 mm<sup>2</sup>).

Nous avons réitéré les mesures avec des courants de base plus importants de 200 mA à 1 A par palier de 200 mA (figure 3-35).



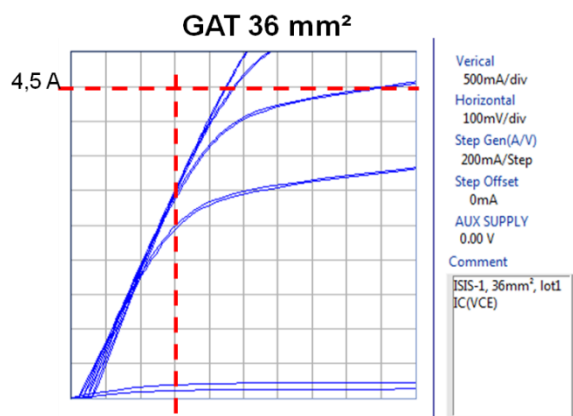
0,3 V  
 $I_C = 4,5 \text{ A}, V_{CEsat} = 0,3 \text{ V}$   
 $\rightarrow h_{FE} \approx 2,25$

(a)



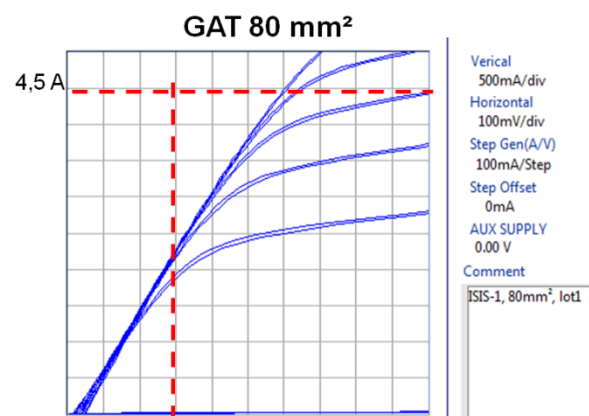
0,3 V  
 $I_C = 4,5 \text{ A}, V_{CEsat} = 0,3 \text{ V}$   
 $\rightarrow h_{FE} \approx 4,5$

(b)



0,3 V  
 $I_C = 4,5 \text{ A}, V_{CEsat} = 0,3 \text{ V}$   
 $\rightarrow h_{FE} \approx ??$

(c)



0,3 V  
 $I_C = 4,5 \text{ A}, V_{CEsat} = 0,3 \text{ V}$   
 $\rightarrow h_{FE} \approx ??$

(d)

Figure 3-35 : Le réseau de Kellogg du ST1802HI (a), du GAT 16 mm<sup>2</sup> (b), du GAT 36 mm<sup>2</sup> (c) et du GAT 80 mm<sup>2</sup> (d)

Le tableau 3-4 reporte les nouvelles valeurs de gain obtenues pour un courant de collecteur  $I_C = 4,5$  A et 0,3 V de chute de tension ( $V_{CEsat}$ ).

**Tableau 3-4 : Gain des transistors ST1802HI et GAT pour  $I_C = 4,5$  mA et  $V_{CEsat} = 0,3$  V**

	ST1802HI « 20 mm <sup>2</sup> »	GAT « 16 mm <sup>2</sup> »	GAT « 36 mm <sup>2</sup> »	GAT « 80 mm <sup>2</sup> »
<b><math>h_{FE}</math></b>	2,2	4,5	-	-

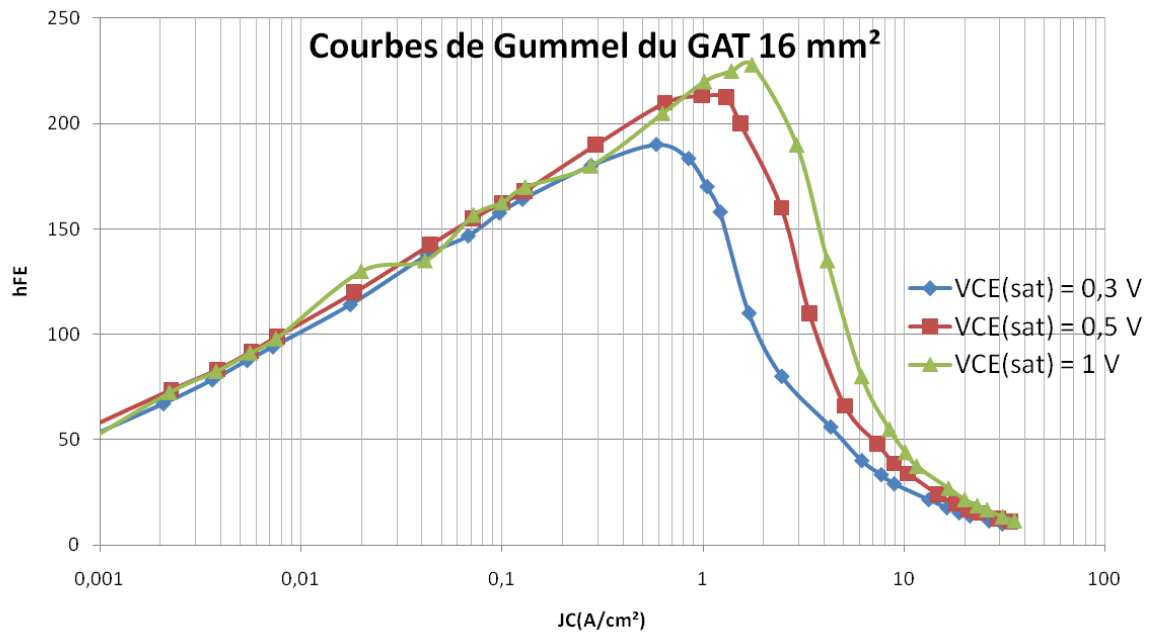
Pour le transistor ST1802HI, un courant de base de l'ordre de 2 A est nécessaire pour pouvoir atteindre un courant de collecteur de 4,5 A à  $V_{CEsat} = 0,3$  V, avec un gain en courant de 2,25. Dans le cas du GAT 16 mm<sup>2</sup>, un ampère de courant de base suffit à faire passer un courant  $I_C$  de 4,5 A sous une tension de 0,3 V. En ce qui concerne les GAT 36 mm<sup>2</sup> et 80 mm<sup>2</sup>, ils ne présentent pas de point de fonctionnement pour  $I_C = 4,5$  à  $V_{CEsat} = 0,3$  V [61].

Le réseau de courbes de Kellog, exprimant le courant de collecteur en fonction de la tension collecteur-émetteur pour différents courants de base, permet de situer les régimes de fonctionnement du transistor. Sur les réseaux de courbes des figures 3-34 et 3-35, on distingue clairement les trois régimes de fonctionnement possibles du transistor bipolaire. Ainsi par exemple, pour le transistor GAT 16 mm<sup>2</sup> fonctionnant avec un courant de base  $I_B$  égal à 5 mA (figure 3-34-b), nous situons le régime de saturation entre 0 et 0,2V de  $V_{CE}$ . Le régime de quasi-saturation s'étend sur l'intervalle de [0,2 V ; 0,4 V] tandis que le régime linéaire commence pour des tensions  $V_{CE}$  supérieures à 0,4 V. La même distinction peut être faite à plus forte injection (figure 3-35-b).

Le relevé de ces réseaux de courbes nous a permis, dans un premier temps, de valider la fonction « transistor » de nos composants GAT et surtout de valider l'efficacité d'injection de la base fine auto-protégée, assurant à la fois une tenue en tension importante et des gains en courant au minimum deux fois plus élevés que ceux des transistors à structure classique.

Afin de finaliser l'étude de ces transistors GAT, nous avons tracé leurs courbes de Gummel afin d'évaluer leurs gains en fonction de la densité de courant de collecteur ( $J_C$ ). Les

courbes ont été obtenues à température ambiante (25°C) et pour plusieurs valeurs de tensions  $V_{CE(sat)}$  (respectivement 0,3 V, 0,5 V et 1 V).



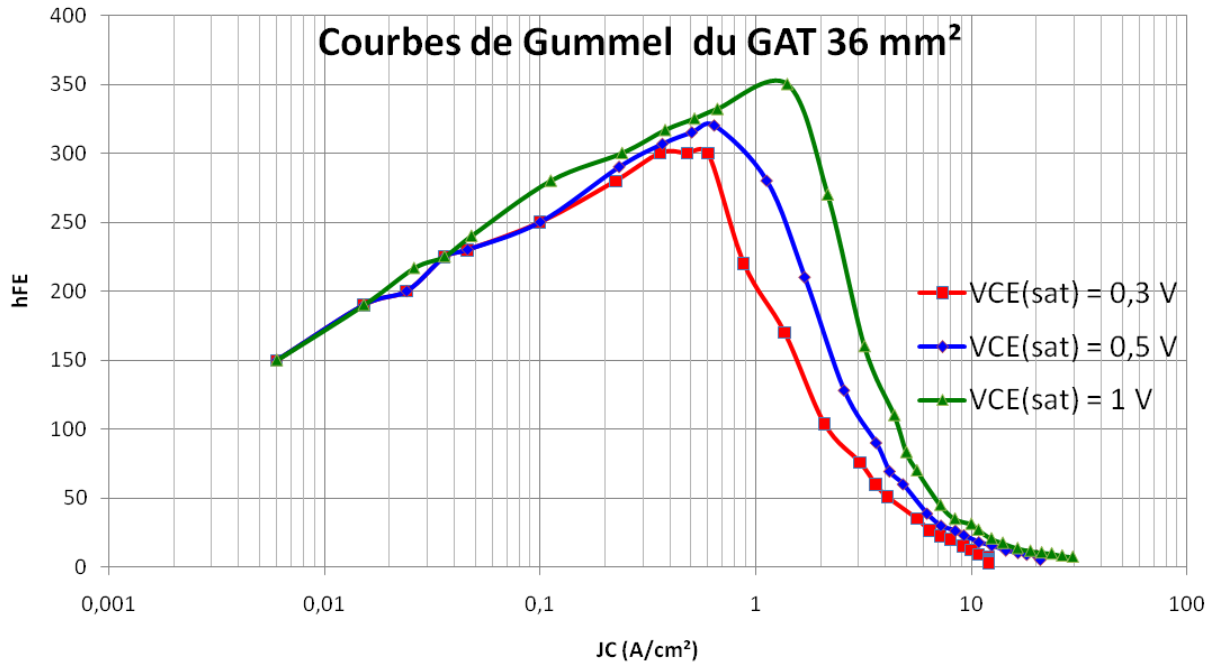
**Figure 3-36 : Évolution du gain en courant ( $h_{FE}$ ) en fonction de la densité de courant de collecteur ( $J_C$ ), pour différentes valeurs de  $V_{CE(sat)}$  pour le transistor GAT 16 mm<sup>2</sup>**

Comme le montre la figure 3-36, les courbes de gain pour le GAT 16 mm<sup>2</sup>, pour  $V_{CE(sat)} = 0,3$  V,  $V_{CE(sat)} = 0,5$  V et  $V_{CE(sat)} = 1$  V, passent toutes par un maximum, pour des valeurs de densité de courant  $J_C$  d'autant plus importantes que la tension  $V_{CE(sat)}$  est grande.

Même constat avec la valeur du gain en courant qui est d'autant plus importante que la chute de tension à l'état passant est élevée ( $h_{FEMAX} = 180$  à  $V_{CE(sat)} = 0,3$  V,  $h_{FEMAX} = 210$  à  $V_{CE(sat)} = 0,5$  V et  $h_{FEMAX} = 230$  à  $V_{CE(sat)} = 1$  V).

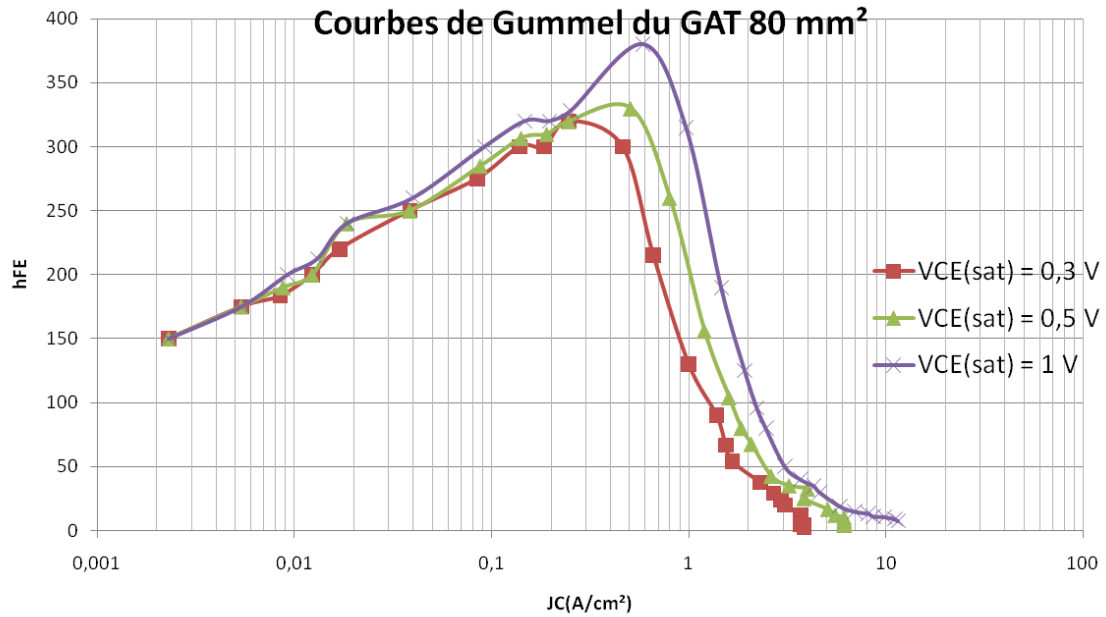
En revanche, pour une densité de courant  $J_C$  inférieure à 0,2 A/cm<sup>2</sup> et supérieure à 20 A/cm<sup>2</sup>, on constate une indépendance du gain  $h_{FE}$  par rapport à  $V_{CE(sat)}$ .

Cependant, le transistor GAT 16mm<sup>2</sup> révèle une hausse du gain par rapport à la structure classique ST1802HI (figure 3-26-b).



**Figure 3-37 : Évolution du gain en courant ( $h_{FE}$ ) en fonction de la densité de courant de collecteur ( $J_C$ ), pour différentes valeurs de  $V_{CE(sat)}$  pour le transistor GAT 36 mm<sup>2</sup>**

La figure 3-37 présente des courbes de Gummel mesurées pour différentes valeurs de tension  $V_{CE}$  aux bornes d'un transistor GAT 36 mm<sup>2</sup>. Les caractéristiques sont analogues à celles de la figure 3-36, avec toutefois des valeurs de gain maximales comprises entre 300 et 350 pour des densités de courant  $J_C$  comprises entre 0,5 A/cm<sup>2</sup> (pour une tension  $V_{CE(sat)} = 0,3$  V) et 1 A/cm<sup>2</sup> (pour  $V_{CE(sat)} = 1$  V). La chute de tension  $V_{CE}$  influe sur la valeur du gain pour une densité de courant de collecteur comprise entre 0,4 A/cm<sup>2</sup> et 15 A/cm<sup>2</sup>. Notons ici que les valeurs de gain du GAT 36 mm<sup>2</sup> sont plus importantes que celles du GAT 16 mm<sup>2</sup> du faite de l'augmentation de la surface active [62].



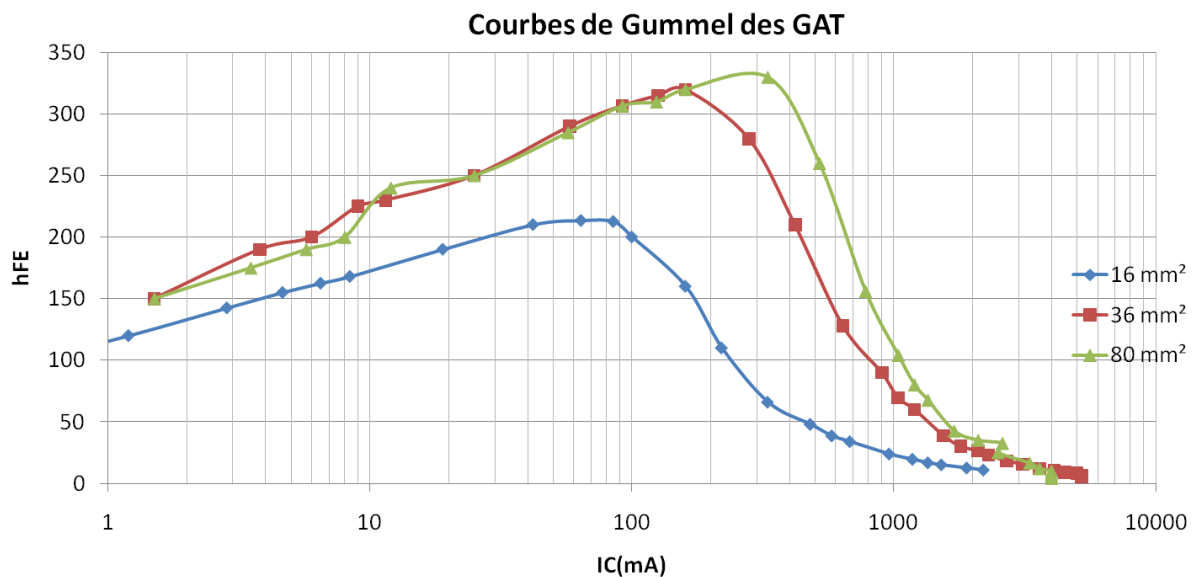
**Figure 3-38 : Évolution du gain en courant ( $h_{FE}$ ) en fonction de la densité de courant de collecteur ( $J_C$ ), pour différentes valeurs de  $V_{CE(sat)}$  pour le transistor GAT 80 mm<sup>2</sup>**

Enfin, à l’instar des figure 3-36 et Figure 3-37, la figure 3-38 présente l’évolution du gain  $h_{FE}$  du GAT 80 mm<sup>2</sup> en fonction du courant de collecteur pour différentes valeurs de tension de saturation  $V_{CE(sat)}$ . Les gains maximums sont tous supérieurs à 300 et tous légèrement supérieurs aux valeurs de gain du GAT 36 mm<sup>2</sup>, à tension  $V_{CE(sat)}$  donnée.

Les courbes de gummel des transistors GAT permettent de comparer plus précisément les gains pour différentes tensions  $V_{CE}$ . Ces courbes de gain augmentent avec la tension  $V_{CE}$ , à fort courant. Ce comportement peut s’expliquer par le fait que, lors de l’augmentation de  $V_{CE}$ , le transistor passe du régime saturé au régime linéaire. Or, le régime linéaire nécessite moins de courant de base du fait de la jonction B–C polarisée en inverse, entraînant ainsi une augmentation du gain. Lorsque le régime linéaire est atteint, le transistor se comporte comme un limiteur de courant avec un gain constant quelle que soit la valeur de  $V_{CE}$ , si celle-ci reste supérieure à  $V_{CE(sat)}$ .

Pour de plus faibles valeurs de densité de courant de collecteur (inférieures à 0,2 A/cm<sup>2</sup>), l’impact de  $V_{CE(sat)}$  est négligeable sur la valeur du gain en courant des transistors GAT. Cela est dû au fait que lorsque le transistor GAT fonctionne à faible densité de courant, celui-ci atteint le régime linéaire à partir d’une tension  $V_{CE(sat)}$  très faible (< 0,3V).

La figure 3-39 compare l'évolution des gains en courant des trois transistors GAT à  $V_{CE(sat)} = 0,5 \text{ V}$ . En effet, nous retrouvons le fait que le GAT le plus petit ( $16 \text{ mm}^2$ ) est moins performant que les deux autres ( $36 \text{ mm}^2$  et  $80 \text{ mm}^2$ ). Ceci est conforme à nos attentes. Néanmoins, on remarque que la puce de dimension intermédiaire ( $36 \text{ mm}^2$ ) est plus performante que la plus grande ( $80 \text{ mm}^2$ ), pour une large gamme de courants de collecteur. Ces résultats ont mené à différentes hypothèses et réflexions (importance des résistances de métallisation, influence des l'assemblage) qui ont été explorées et qui seront présentées dans le chapitre suivant.



**Figure 3-39 : Évolution du gain en courant ( $h_{FE}$ ) en fonction du courant de collecteur ( $I_C$ ), pour différents transistors GAT ( $16, 36$  et  $80 \text{ mm}^2$ ) à  $V_{CE(sat)} = 0,5 \text{ V}$**

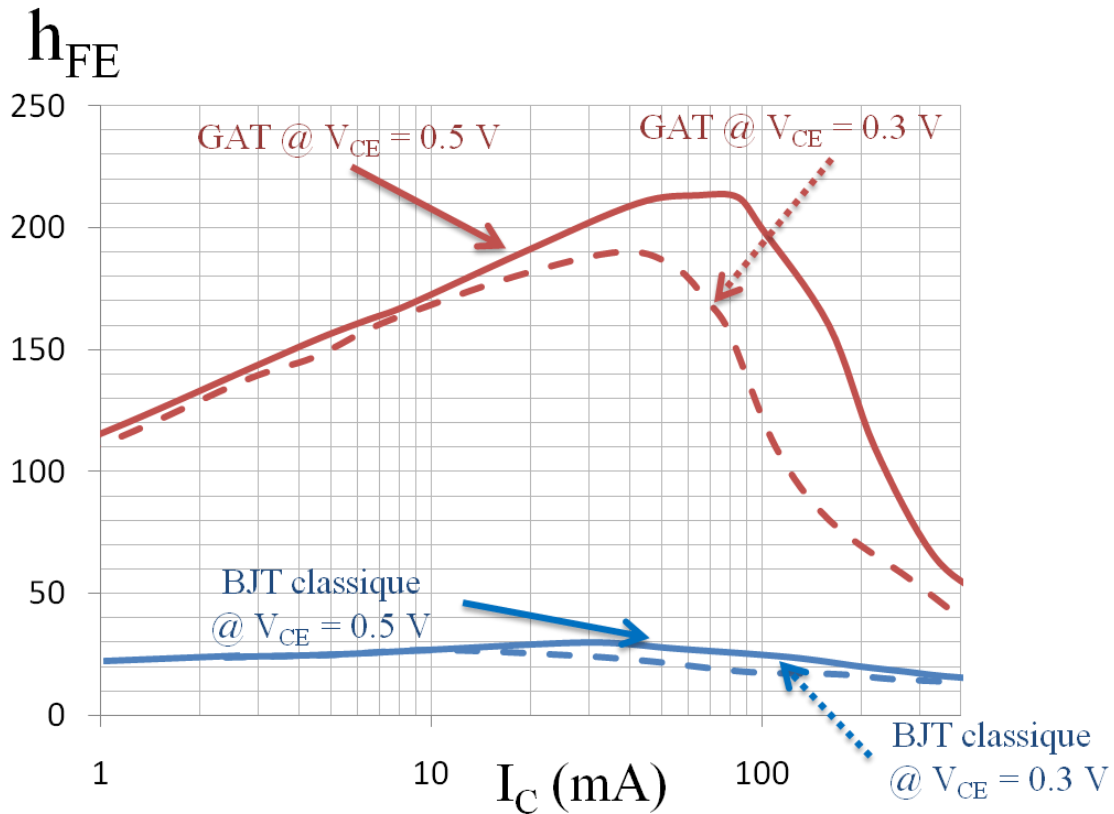
### 3.8 Conclusion

Dans le but de réaliser un interrupteur bidirectionnel en courant et en tension et commandable à l'ouverture et à la fermeture, nous avons développé un transistor bipolaire à fort gain nommé GAT.

L'étude des performances des transistors GAT fabriqués dans le cadre de ce projet nous a montré qu'ils devaient être utilisés avec des densités de courant inférieures à  $10 \text{ A/cm}^2$ , ce qui nous impose un compromis entre le courant de commande ( $I_B$ ), la puissance statique dissipée et la surface de la puce. Ce choix va nous permettre par la suite de dimensionner le circuit de commande et de définir les paramètres thermiques liés à l'utilisation de ce transistor dans une application donnée.



Indépendamment de la tenue en tension des transistors GAT réalisés dans cette étude, de l'ordre de 400 V au lieu des 600 V visés, ces transistors présentent des gains en courant relativement importants dépassant les 300. Ces résultats de caractérisation statique à l'état bloqué et l'état passant ont permis de valider le principe de fonctionnement de la base fine auto-blindée (figure ci-dessous).



**Figure 3-40 : Comparaison du gain en courant du transistor à fort gain (GAT) et du transistor classique (ST1802HI)**

## Quatrième partie

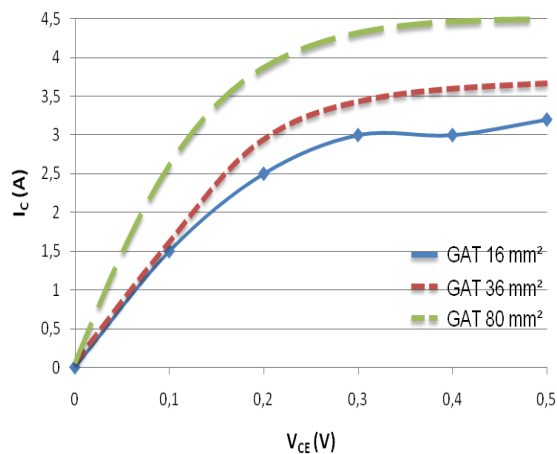
# Etude du phénomène de dépolarisation du transistor GAT

## 4 Etude du phénomène de dépolarisation du transistor GAT

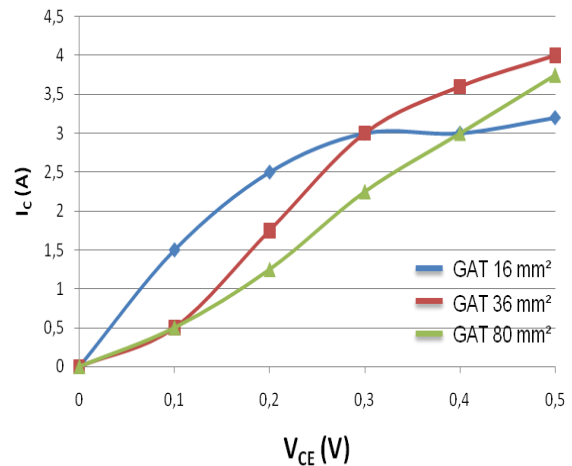
### 4.1 Introduction

Les effets de circulation transversale du courant de base dans les doigts de métallisation de base et le courant d'émetteur à travers les doigts d'émetteur furent vite repérés comme source d'ennuis potentiels, même en régime permanent. Ces courants traversant les résistances de métallisation sont responsables d'un phénomène appelé « dépolarisation ». Nous allons voir au long de ce chapitre l'influence du phénomène de dépolarisation sur le comportement électrique des composants GAT et proposer quelques solutions permettant de réduire l'impact des résistances de métallisation [63].

En analysant les caractéristiques électriques à l'état passant ( $h_{FE}$ ,  $V_{CESAT}$ ,  $I_C$  ...) des trois transistors GAT (16, 36 et 80 mm<sup>2</sup>), on s'aperçoit que l'hypothèse selon laquelle « plus la surface active est importante, plus la densité de courant diminue, plus le gain en courant du transistor augmente », n'est plus valable lorsque ces transistors sont traversés par des courants supérieurs à l'ampère. Cette chute de gain est due à un phénomène de dépolarisation des transistors.



(a)



(b)

**Figure 4-1 : Réseaux de Kellog des transistors GAT (16, 36 et 80 mm<sup>2</sup>) souhaités (a) et obtenus (b)**

Afin d'illustrer ce phénomène, les courbes simulées de Kellog (figure 4-1-a) pour chacun des trois transistors GAT (16, 36 et 80 mm<sup>2</sup>), sont comparées à celles mesurées (figure 4-1-b), pour des courants de base de l'ordre de 400 mA. Nous voyons, figure 4-1.b que pour des tensions collecteur-émetteur inférieures à 0,3 V, le transistor GAT 16 mm<sup>2</sup> permet de faire passer deux fois plus de courant que les transistors GAT 36 et 80 mm<sup>2</sup>. L'explication de ce phénomène pourrait reposer sur l'hypothèse selon laquelle « la métallisation des puces serait à l'origine de la dégradation des performances des GAT 36 et 80 mm<sup>2</sup> ».

Différentes méthodes d'investigation par simulation électrique, par thermographie et via l'étude de l'influence des fils de liaison, seront discutées dans la suite de ce chapitre pour valider cette hypothèse.

## 4.2 Simulations sous SPICE du phénomène de dépolarisation

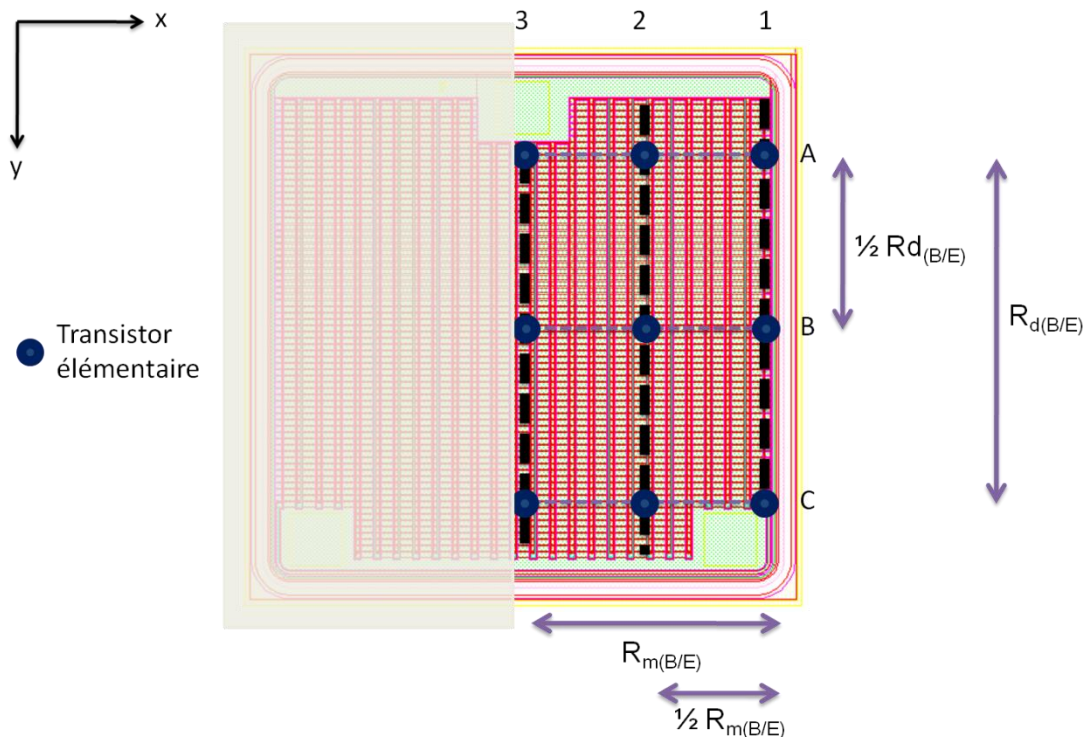
Dans le but de mettre en évidence l'influence des métallisations des puces GAT sur leur comportement électrique, on utilise le logiciel SPICE pour simuler les caractéristiques électriques de ces puces. Ce logiciel permet d'insérer notamment les résistances parasites destinées à simuler les résistances de métallisation des puces.

On prendra comme hypothèse de travail, pour l'étude qui suit, le fonctionnement en régime permanent, ce qui permet d'éliminer les couplages inductifs.

### 4.2.1 Discrétisation du transistor GAT

Nous avons modélisé une puce GAT, composée de milliers de cellules de transistors élémentaires (cf figure-3-15), en la discrétisant en quelques transistors élémentaires. Nous nous sommes focalisés sur la structure du transistor GAT 36 mm<sup>2</sup>.

Compte tenu des symétries, nous avons, dans un premier temps, restreint la modélisation à la moitié de la puce seulement.



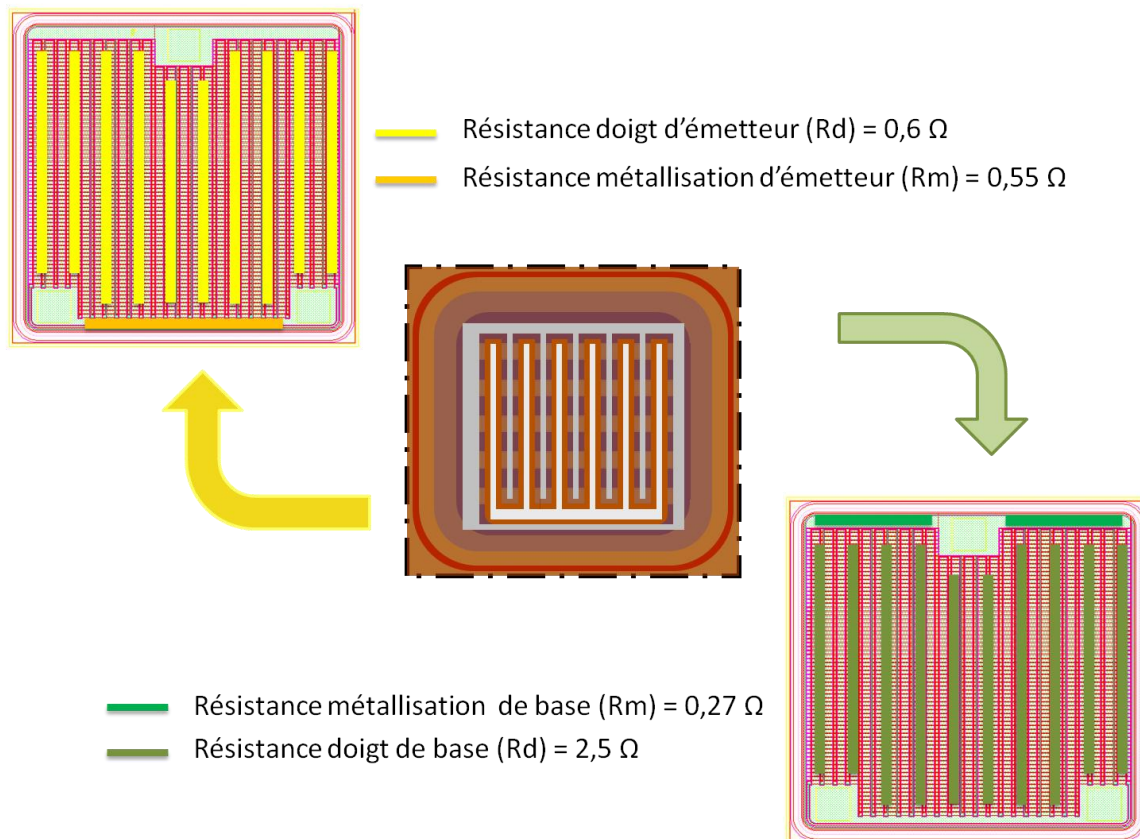
*Figure 4-2 : Modélisation de la puce GAT 36 mm<sup>2</sup> en transistors élémentaires*

### 4.2.2 Définition des résistances de métallisation

La puce GAT 36 mm<sup>2</sup> a été discrétisée en neuf transistors en parallèle, disposés selon le schéma de la figure 4-2. Les chiffres 1, 2 et 3 correspondent aux coordonnées des transistors suivant l'axe x, et les lettres A, B et C suivant l'axe y.

Cette modélisation permettra d'étudier plus simplement l'influence des résistances des métallisations de la base mais aussi de l'émetteur.

Ces métallisations introduisent essentiellement deux types de résistances : les résistances des doigts ( $R_d$ ) d'accès aux cellules élémentaires le long de l'axe x de la puce, et les résistances des plages de reports qui assurent la transmission du courant (tension) entre les différents doigts de métallisation ( $R_m$ ) (figure 4-3).



**Figure 4-3 : Présentation des résistances de métallisation de la puce GAT 36 mm<sup>2</sup>**

Le premier transistor est placé au point le plus proche du plot de reprise de contact de la base (coordonnées : A3 cf figure 4-2), ce qui lui confère une résistance de base nulle et une résistance d'émetteur équivalente à la somme de la résistance de doigt ( $R_d$ ) et de la moitié de la résistance de métallisation de la plage de reports.

Le second transistor est situé au point le plus près du plot de reprise de contact de l'émetteur (coordonnées : C1), ce qui lui confère également une résistance d'émetteur nulle, et une résistance de base équivalente à la somme de la résistance de doigt et de la moitié de la résistance de métallisation de la plage de reports de la base.

Les autres transistors discrétisés sont répartis sur le reste de la surface de la puce selon la matrice de la figure 4-2. Le tableau 4-1 précise les valeurs des résistances d'accès à la base et à l'émetteur de chaque transistor discrétisé. Ces résistances d'accès sont calculées à partir des plots de reprise de contact de base et d'émetteur.

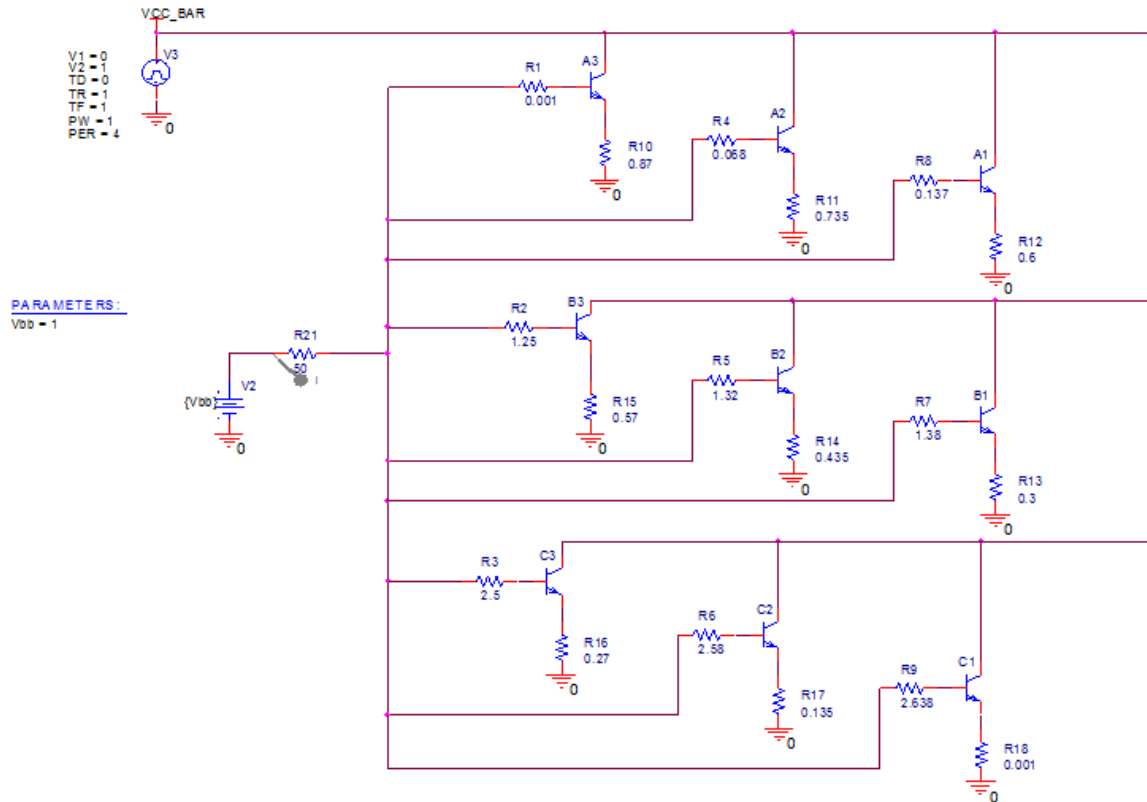
**Tableau 4-1 : Expressions analytiques et valeurs numériques des résistances de métallisation de la base et de l'émetteur des 9 transistors modélisant le GAT 36 mm<sup>2</sup>**

Résistance de la base	Formule analytique	Valeurs numériques (Ω)	Résistance de l'émetteur	Formule analytique	Valeurs numériques (Ω)
RB(A1)	$R_m$	0,137	RE(A1)	$R_d$	0,6
RB(A2)	$R_m/2$	0,068	RE(A2)	$R_d + R_m/2$	0,735
RB(A3)	0	0	RE(A3)	$R_d + R_m$	0,87
RB(B1)	$R_m + R_d/2$	1,38	RE(B1)	$R_d/2$	0,3
RB(B2)	$R_m/2 + R_d/2$	1,32	RE(B2)	$R_d/2 + R_m/2$	0,435
RB(B3)	$R_d/2$	1,25	RE(B3)	$R_d/2 + R_m$	0,57
RB(C1)	$R_m + R_d$	2,638	RE(C1)	0	0
RB(C2)	$R_m/2 + R_d$	2,58	RE(C2)	$R_m/2$	0,135
RB(C3)	$R_d$	2,5	RE(C3)	$R_m$	0,27

### 4.2.3 Elaboration du schéma électrique sous SPICE

#### 4.2.3.1 Performances électriques du transistor GAT

Le schéma électrique équivalent du GAT 36mm<sup>2</sup>, modélisé par neufs transistors et l'ensemble des résistances d'accès, est représenté sur la figure 4-4. On retrouve bien les neufs transistors en parallèle avec pour chacun leurs résistances d'accès à la base et à l'émetteur.

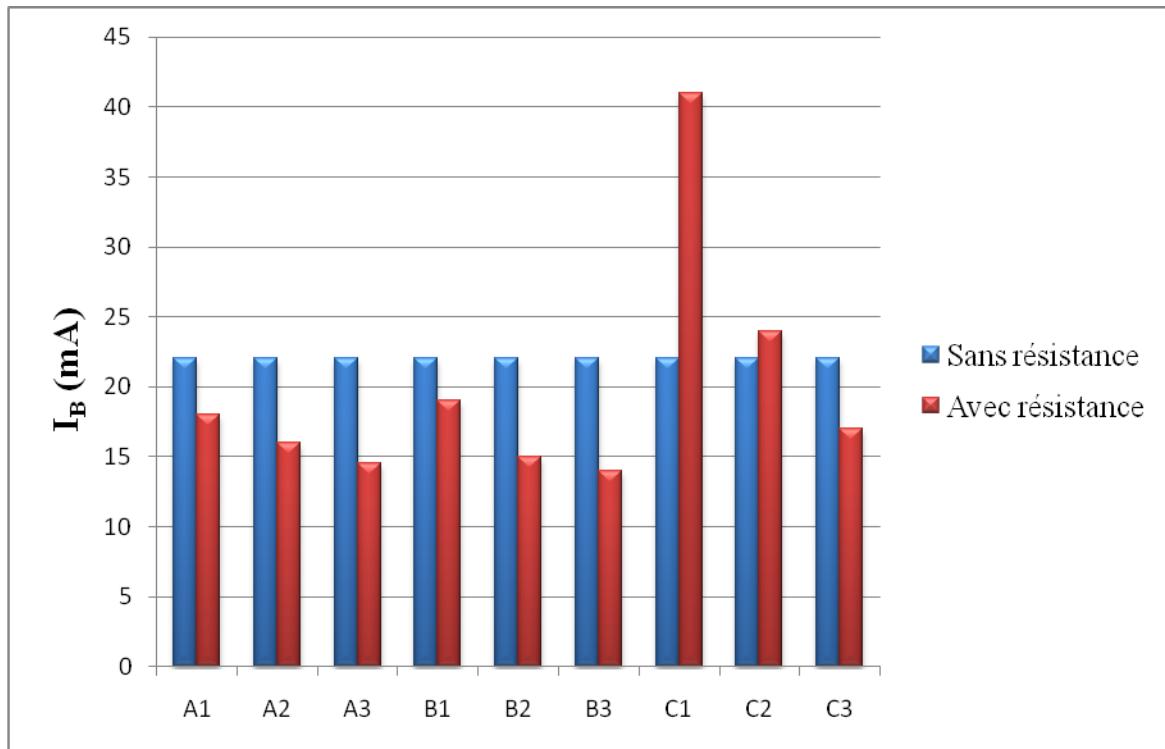


**Figure 4-4 : Schéma électrique sous SPICE pour le circuit sans (a) et avec (b) résistances de métallisation**

Nous avons simulé à l'aide du logiciel SPICE, en utilisant le modèle du transistor GAT (l'obtention de ce modèle est présenté dans le chapitre 5), le fonctionnement du circuit en régime statique, puis tracé les caractéristiques de Kellog pour différentes valeurs de courant de commande comprises entre 0 et 200 mA et différentes valeurs de tension de collecteur, comprises entre 0 et 1 V, avec et sans résistances d'accès.

Les distributions des courants de commande ( $I_B$ ) et de collecteur ( $I_C$ ) dans les neuf transistors modélisant la structure sont représentées sur les figure 4-5 et Figure 4-6.

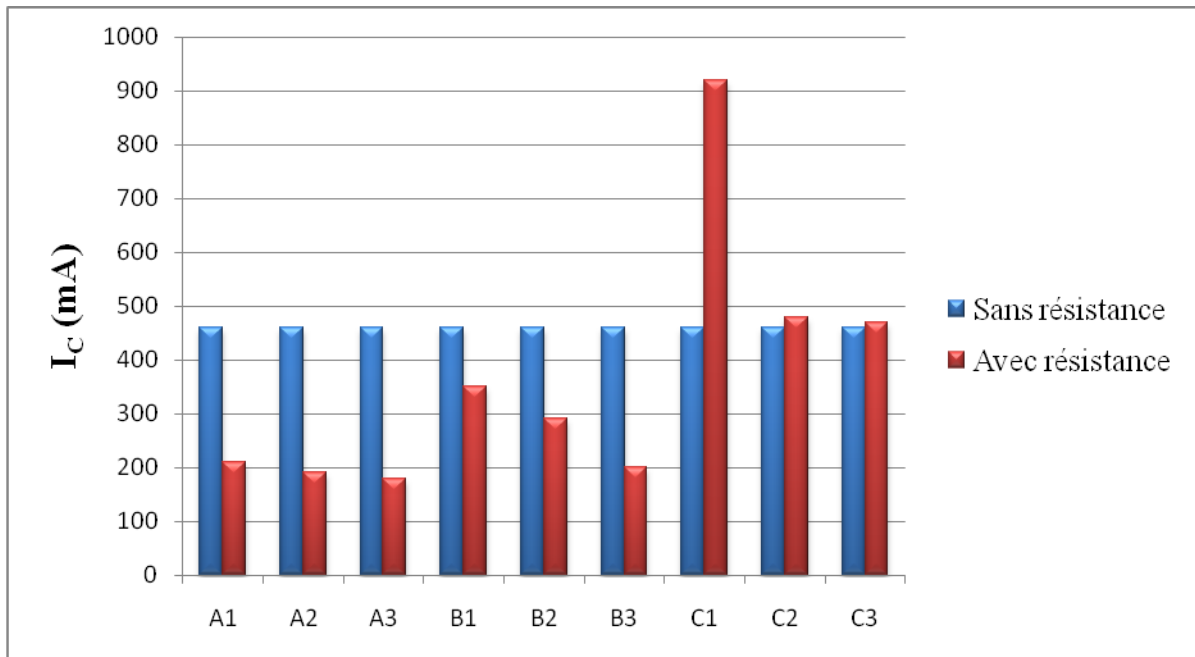




**Figure 4-5 : Distribution des valeurs de courant de base dans chacun des neuf transistors élémentaires sans (a) et avec (b) résistances de métallisation**

En l'absence de résistances d'accès, les courants de commande des transistors élémentaires sont tous identiques, soit un courant de 22 mA par transistor pour un courant total de 200 mA dans l'exemple illustré figure 4-5. Ceci signifie que les transistors élémentaires sont tous sollicités de la même façon permettant ainsi d'activer la totalité de surface de la puce de manière homogène.

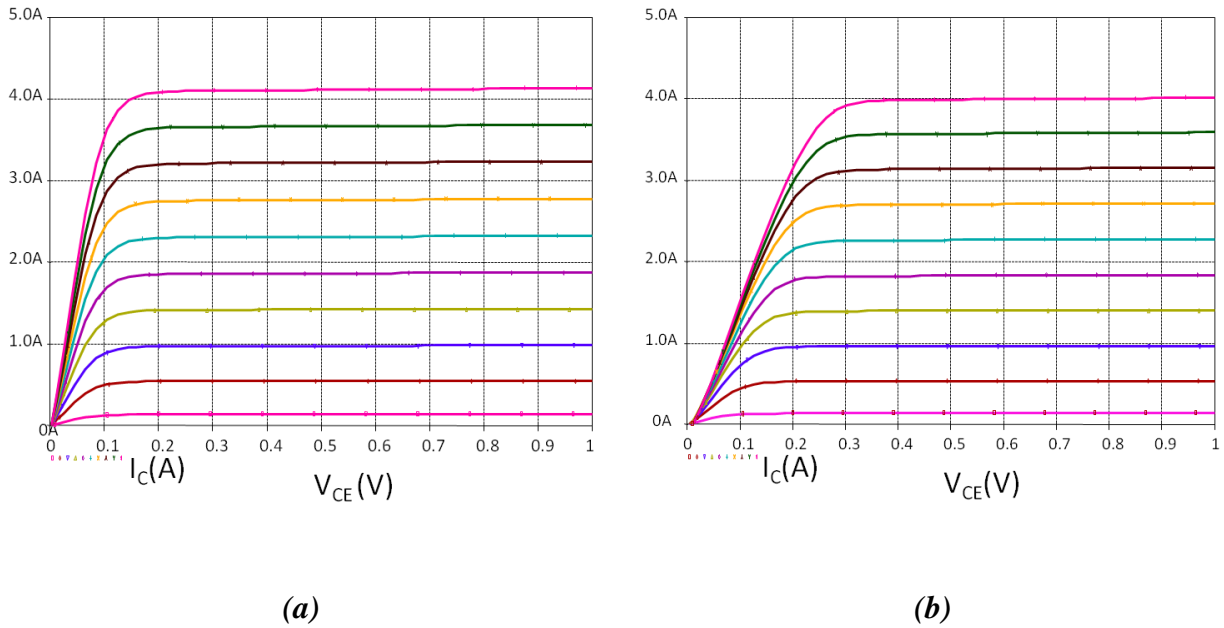
A l'inverse, en présence de résistances d'accès, les courants des bases varient entre 14 et 41 mA. Cependant, le transistor traversé par le courant de base le plus élevé est le transistor C1, alors que sa résistance d'émetteur est nulle et que sa résistance d'accès à la base est la plus élevée. Cette variation de courant de commande des transistors élémentaires signifie que les transistors ne travaillent vraisemblablement pas tous dans le même régime (linéaire, quasi-saturé ou saturé).



**Figure 4-6 : Distribution des valeurs de courant de collecteur dans chacun des neuf transistors élémentaires sans (a) et avec (b) résistances de métallisation**

On retrouve le même type de distribution des valeurs de courant de collecteur, avec et sans résistance d'accès (figure 4-6). Le transistor C1 est traversé par le courant de base et de collecteur le plus fort, à l'inverse du transistor A3 qui se retrouve quant à lui traversé par le courant de collecteur le plus faible malgré un courant de base minimal dans le transistor B3.

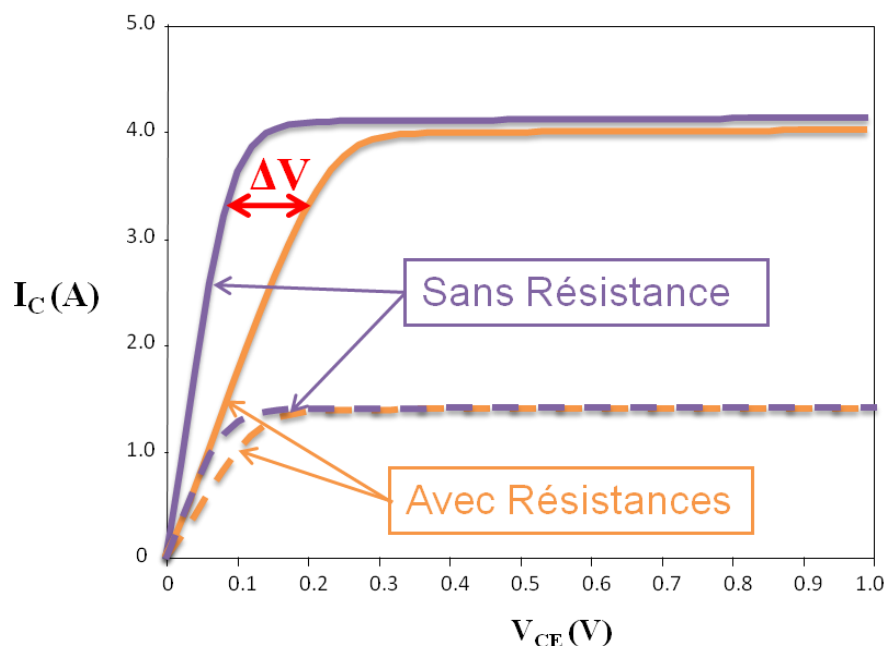
Ceci conduit à conclure qu'il y a un compromis à trouver entre les résistances de bases et d'émetteurs pour équilibrer la distribution des courants de commande entre les transistors élémentaires.



**Figure 4-7 : Réseaux de Kellog sans (a) et avec (b) résistances de métallisation pour différentes valeurs de courant de base comprises entre 0 et 200 mA**

Les figure 4-7-a figure 4-7-b représentent respectivement les réseaux de Kellog du modèle de transistor équivalent de la figure 4-4 en l'absence et en présence de résistances d'accès. Nous voyons que ces résistances d'accès, liées à la nature et à la géométrie des métallisations, jouent un rôle majeur sur les performances du GAT avec notamment des droites de saturation de plus faibles pentes, causant ainsi une perte de gain en courant, mais aussi et surtout une augmentation de la tension  $V_{CE}$  de fonctionnement. Ainsi par exemple, à courants de base identiques, nous atteindrons les 4 A de courant de collecteur sous une tension  $V_{CE}$  de 0,3 V contre 0,15 V en l'absence de résistances, générant ainsi des pertes supplémentaires.

Les caractéristiques de la figure 4-8 résument ce phénomène de dépolarisation influencé par la résistance d'accès des métallisations, avec deux réseaux de courbes (avec et sans résistance de métallisation) : à faible courant  $I_C$  (traits pointillés) et à plus fort courant (traits pleins).



**Figure 4-8 : Influence des résistances de base et d'émetteur des transistors du modèle électrique équivalent du transistor GAT 36 mm<sup>2</sup>, sur l'étalement du régime de saturation**

La quantité  $\Delta V$  traduit l'écart de tension entre les deux configurations (avec et sans résistances de métallisation). Cet écart est d'autant plus important que le courant de collecteur est élevé.

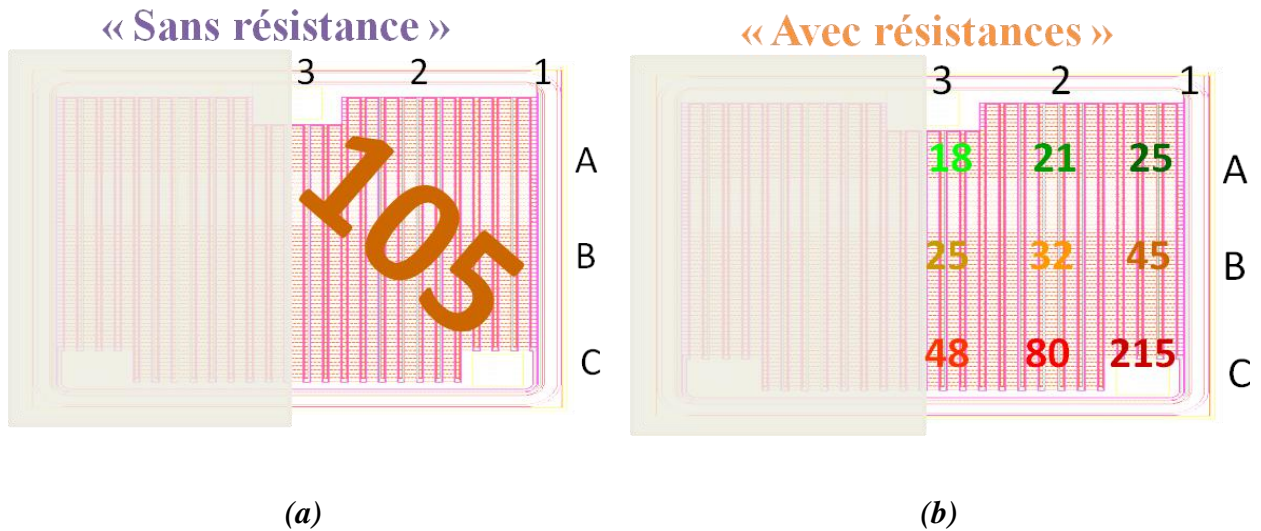
#### 4.2.3.2 Performances thermiques du transistor GAT

Afin de compléter ces résultats de simulation, nous avons effectué le calcul de la puissance statique dissipée dans chaque transistor du modèle SPICE de la figure 4-4, tel que :

$$P = I_B \cdot V_{BE} + I_C \cdot V_{CE} \quad \text{Équation 4-1}$$

Les puissances dissipées sont reportées sur la figure 4-9. L'analyse de ces résultats témoigne que :

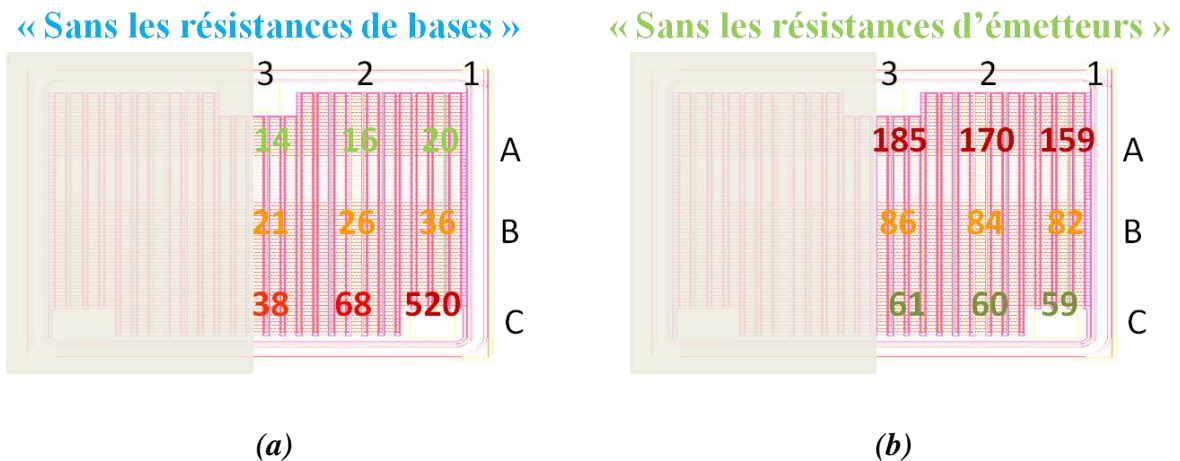
- le transistor sans résistance d'accès présente naturellement une puissance dissipée homogène et équilibrée sur toute la puce.
- Le transistor avec résistance d'accès présente une distribution non uniforme de la puissance dissipée. La puissance dissipée est d'autant plus importante que l'on se rapproche du plot de reprise de contact de l'émetteur. La zone la moins active se trouve sur la région ayant une faible valeur de résistance de métallisation de la base (« A3 »). Ces différences de puissance dissipée sont causées par les dispersions des régimes de fonctionnement d'un transistor élémentaire à l'autre.



**Figure 4-9 : Distribution des puissances dissipées (mW) dans chacun des neuf transistors modélisant le GAT 36mm<sup>2</sup>, sans (a) et avec (b) résistances de métallisation**

Dans le but d'obtenir une meilleure distribution de la puissance au sein de la puce et une surface active équivalente à la surface de puce, il est primordial maintenant de savoir dans quelle mesure chaque résistance d'accès (de base ou d'émetteur) influence la distribution du courant dans la structure.

Pour répondre à cette interrogation, des simulations ont été réalisées en excluant alternativement les résistances de métallisation des bases puis les résistances d'émetteurs (voir figure 4-4). Les puissances dissipées sont distribuées figure 4-10.



**Figure 4-10 : Distribution des puissances dissipées (mW) dans chacun des neuf transistors modélisant le GAT 36mm<sup>2</sup> sans les résistances de bases (a) et sans les résistances d'émetteurs (b)**

L'absence de résistances de métallisation de la base provoque une augmentation importante de la puissance dissipée près de la zone de reprise de contact d'émetteur. A l'inverse, l'absence de résistance d'émetteur entraîne une augmentation de la puissance dissipée à la hauteur de la base.

Ces derniers commentaires témoignent de l'influence des résistances de métallisation de l'émetteur sur le comportement électrique global de la puce par rapport à celle des résistances de métallisation de la base.

Nous avons modélisé un demi transistor GAT 36mm<sup>2</sup> par neuf transistors et leurs résistances d'accès. Les simulations électriques sous SPICE ont permis de mettre en évidence l'influence de ces résistances de métallisation sur le comportement général du transistor.

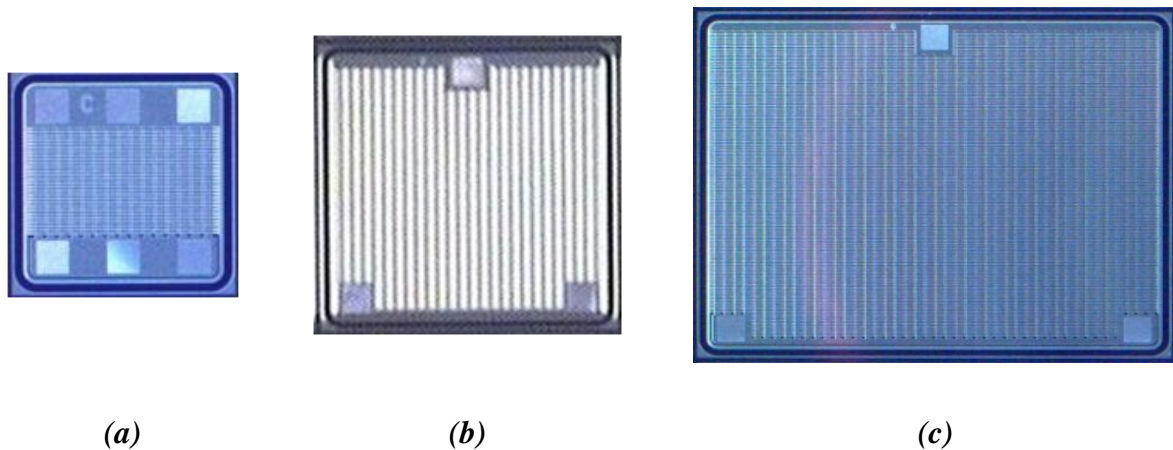
En vue de limiter l'influence des résistances d'accès liées aux lignes de métallisation sur la puce elle-même, nous avons envisagé l'idée de rechercher une manière plus judicieuse de connecter les fils de bonding sur la puce.

### 4.3 Influence des fils de bonding sur la dépolarisation du transistor GAT

Une des pistes explorées, en vue de réduire ces résistances de métallisation, est l'influence des fils de bonding, en fonction de leur positionnement et de leur nombre sur les plages d'accès à la base et l'émetteur, sur le comportement électrique des puces.

### 4.3.1 Réalisation de l'assemblage des puces avec différentes configurations d'interconnexion des fils de bonding

Comme cela est rappelé sur la figure 4-11, les puces M et G ne disposent que d'un seul plot de reprise de contact de base et seulement deux plots pour l'émetteur, contrairement à la puce P qui compte quant à elle trois plots pour la base et trois de plus pour l'émetteur permettant ainsi une caractérisation des performances du transistor GAT à forte densité de courant.

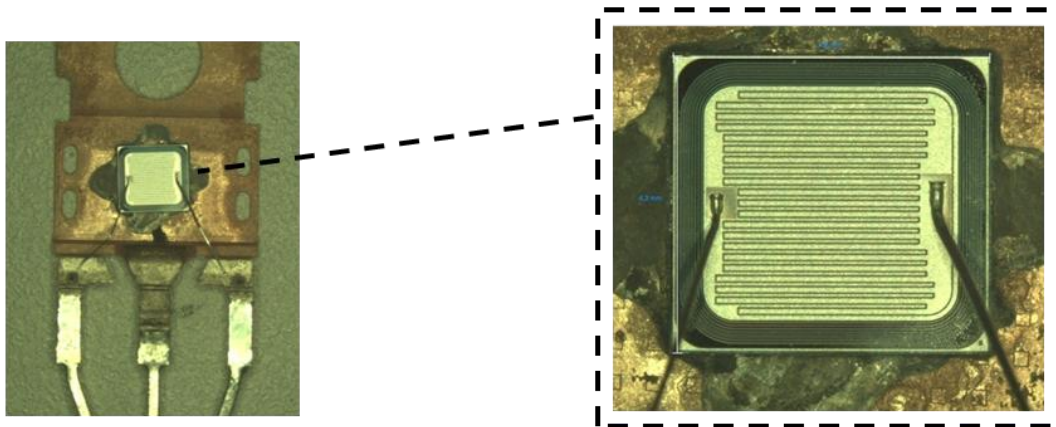


**Figure 4-11 : Images optiques des puces GAT (P pour 16 mm<sup>2</sup> (a), M pour 36 mm<sup>2</sup> (b) et G pour 80 mm<sup>2</sup> (c))**

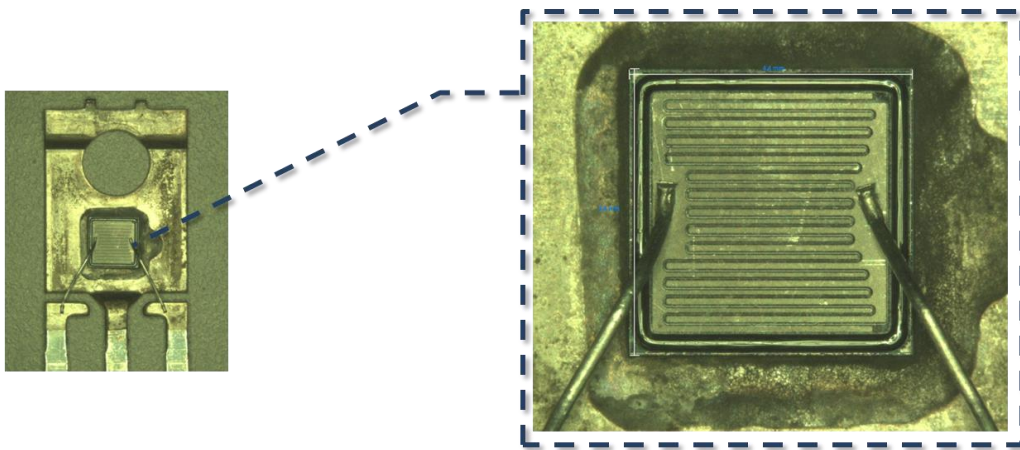
De ce fait, plusieurs configurations d'assemblage des fils de bonding peuvent être envisagées sur les puces GAT 16 mm<sup>2</sup>.

Afin d'avoir une idée sur l'assemblage des puces de transistors bipolaires de puissance, quelques exemples sont représentés sur la figure 4-12 ci-dessous.

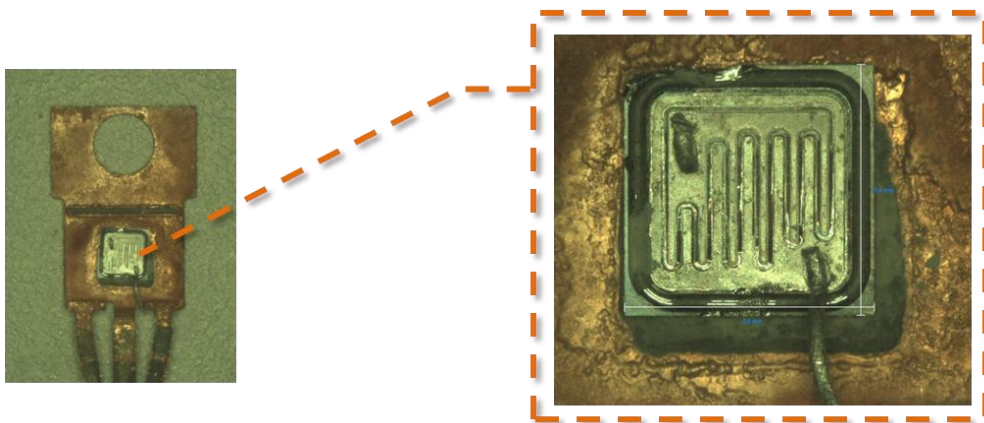




(a)



(b)



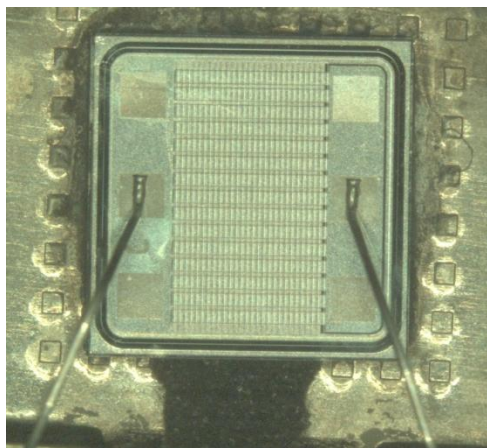
(c)

**Figure 4-12 : Images optiques de transistors bipolaires classiques de puissance (ST1802HI (a), BU508AF (b) et BUV46 (c)) après ouverture chimique**

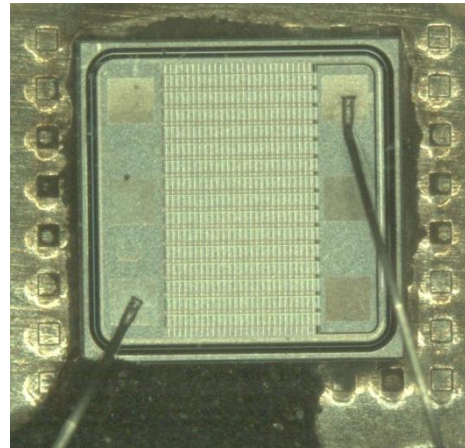


Les deux transistors bipolaires ST1802HI et BU508AF de la figure 4-12 positionnent les fils de bonding de reprise des contacts de base et d'émetteur au milieu de deux cotés opposés de la puce. Dans le cas du transistor BUV46 (figure 4-12-c), les fils de bonding sont situés dans deux coins opposés de la puce.

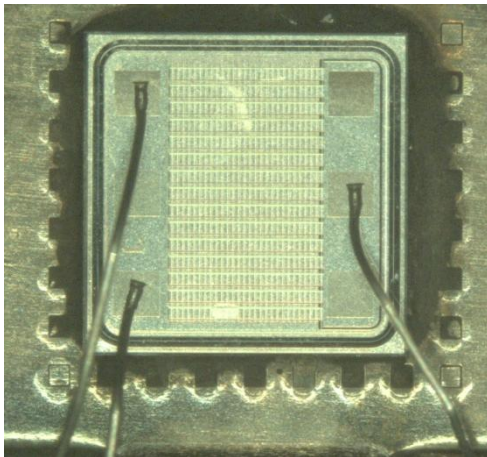
Partant des configurations d'assemblage des transistors bipolaires de puissance décrites précédemment, plusieurs configurations sont explorées sur la puce GAT 16 mm<sup>2</sup>. Ces configurations sont présentées sur la figure 4-13 ci-dessous.



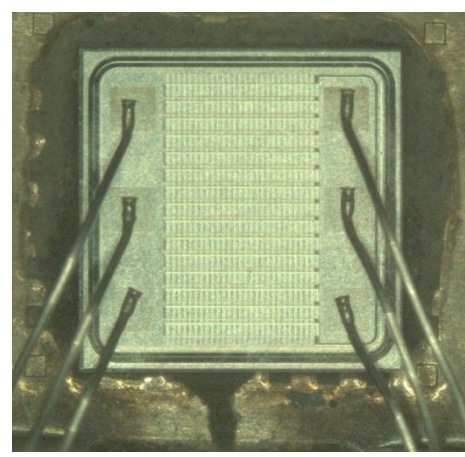
(a)



(b)



(c)



(d)

**Figure 4-13 : Images optiques des configurations de l'assemblage de la puce GAT 16 mm<sup>2</sup>**

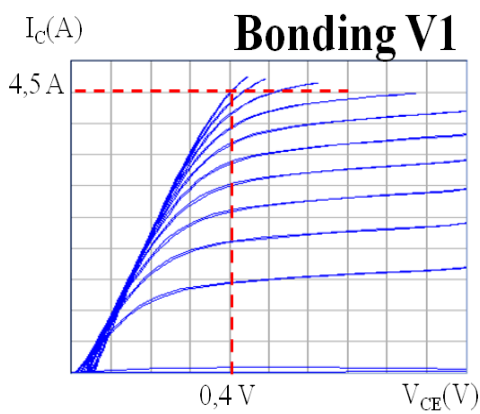
La première version (V1) de l'assemblage correspond à l'image de la figure 4-13-a. Celle-ci possède un fil de bonding pour l'émetteur et un pour la base. Ces deux fils sont brasés de part et d'autre de la puce. Cette configuration correspond à celle que nous avons utilisée jusqu'ici et correspond également à l'assemblage utilisé dans les transistors bipolaires classiques ST1802HI et BU508AF. Nous continuerons par la suite à la considérer comme assemblage de référence par rapport aux configurations suivantes.

La deuxième configuration (V2) (figure 4-13-b) se distingue de la configuration de référence (V1) par le positionnement des fils de bonding dans les deux coins opposés de la puce, comme dans le cas du transistor BUV46. En ajoutant un fil de bonding supplémentaire du côté de la base, on obtient une troisième configuration d'assemblage (V3). Enfin, le dernier assemblage étudié (V4) est réalisé par la mise en place de trois fils de bonding du côté de la base et de trois autres du côté de l'émetteur.

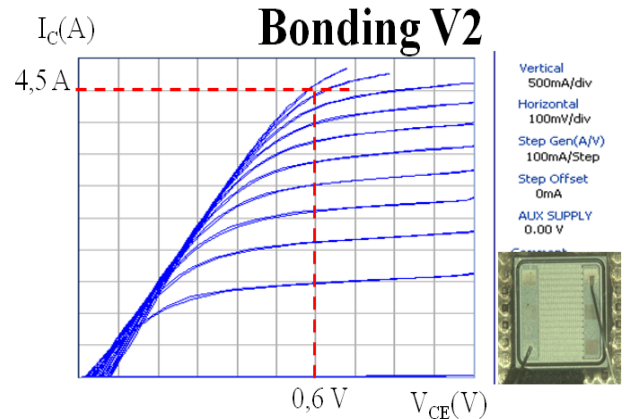
À la suite de ces différents assemblages, nous avons procédé à une nouvelle campagne de caractérisations électriques en régime statique.

#### 4.3.2 Caractérisation des puces GAT 16mm<sup>2</sup> avec différentes configurations de fils de bonding

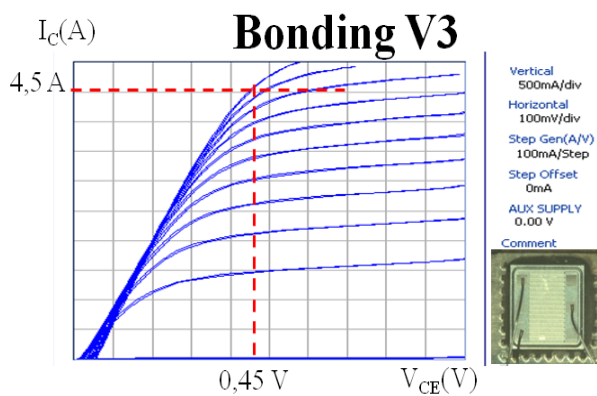
Le tracé des réseaux de courbes de Kellog permet de s'assurer du bon fonctionnement des transistors GAT (V1, V2, V3 et V4), de relever la tension de saturation  $V_{CE(sat)}$  et de comparer leurs performances.



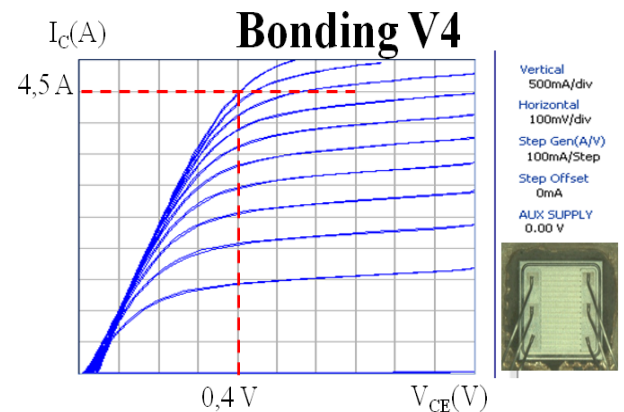
(a)



(b)



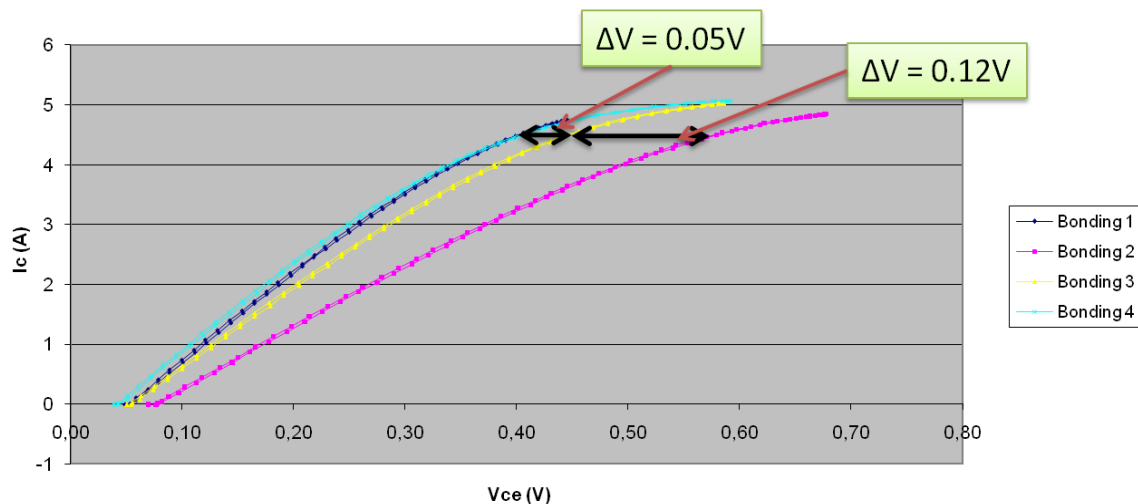
(c)



(d)

**Figure 4-14 : Réseaux de courbes de Kellog pour les transistors GAT V1 (a), V2 (b), V3 (c) et V4 (d)**

Les caractéristiques de la figure 4-14 nous permettent de confirmer l'influence des bondings sur le fonctionnement des transistors bipolaires. Ainsi, nous voyons que les pentes des droites de saturation varient selon les configurations d'assemblage. En effet, une chute de tension de 0,4 V est suffisante pour avoir un courant de collecteur de 4,5 A, à un courant de commande de 1 A, pour les assemblages V1 et V4. Par contre, il faut 0,45 V de  $V_{CE}$  pour l'assemblage V3 et 0,6 V pour V2. Ainsi, plus la pente sera faible, pour un courant de base et un courant de collecteur donnés, et plus la tension  $V_{CE}$  nécessaire sera importante comme le montre la superposition de caractéristiques de la figure ci-dessous.



**Figure 4-15 : Comparaison des caractéristiques  $I_C(V_{CE})$  pour différents bondings pour  $I_B = 1 A$**

Ces variations importantes du courant de collecteur, d'une configuration d'assemblage à une autre, montrent combien le positionnement des plots de reprise de contacts, et donc indirectement la géométrie des doigts de métallisation, impacte les performances du transistor GAT 16mm<sup>2</sup>. Cette influence de la métallisation des structures, à l'origine de l'insertion de résistances de base et d'émetteur, sera d'autant plus critique que la surface active des transistors bipolaires sera grande.

Afin de mieux comprendre l'influence des métallisations sur le fonctionnement des transistors bipolaires, une étude thermographique a été menée sur les assemblages réalisés précédemment.

#### 4.4 Impact du type d'assemblage sur le comportement thermique des transistors

L'assemblage est une étape essentielle dans la fabrication d'un composant de puissance. Cette partie traite de l'influence des résistances de métallisation sur le comportement thermique des transistors bipolaires.

Sur la puce GAT 16 mm<sup>2</sup>, plusieurs configurations d'assemblage ont été réalisées, assurant ainsi différentes valeurs de résistances d'accès vis-à-vis de la base et de l'émetteur.

La technique de mesure proposée est basée sur le principe de la thermographie. Cette méthode nous permettra, à partir des images thermiques, de visualiser les parties actives des puces. Ces images doivent être prises directement à partir de puces nues en fonctionnement.

Ceci implique d'ouvrir les composants sous tests d'une manière non destructive. Plusieurs procédés pour accéder à la puce par la face arrière sont envisageables : ouverture par polissage, ouverture par laser et ouverture par attaque chimique.

On effectuera aussi des analyses thermiques sur la puce GAT 36 mm<sup>2</sup> afin de visualiser l'impact de la dépolarisation sur ces puces.

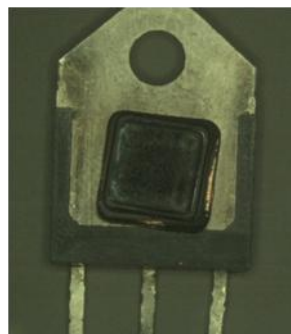
#### 4.4.1 Observation par la face arrière du composant

##### 4.4.1.1 Préparation de l'échantillon

Une première approche consiste à effectuer un polissage localisé sur la face arrière du composant selon les étapes suivantes :

- Polissage du support (frame),
- Amincissement du substrat de silicium par la face arrière de la puce :

Sachant que la puce présente une épaisseur totale de 400 µm et que la zone active du transistor se situe sur une profondeur de 100 µm, l'amincissement est réalisé sur une profondeur de 300 µm, nous permettant ainsi une meilleure observation de la partie active.



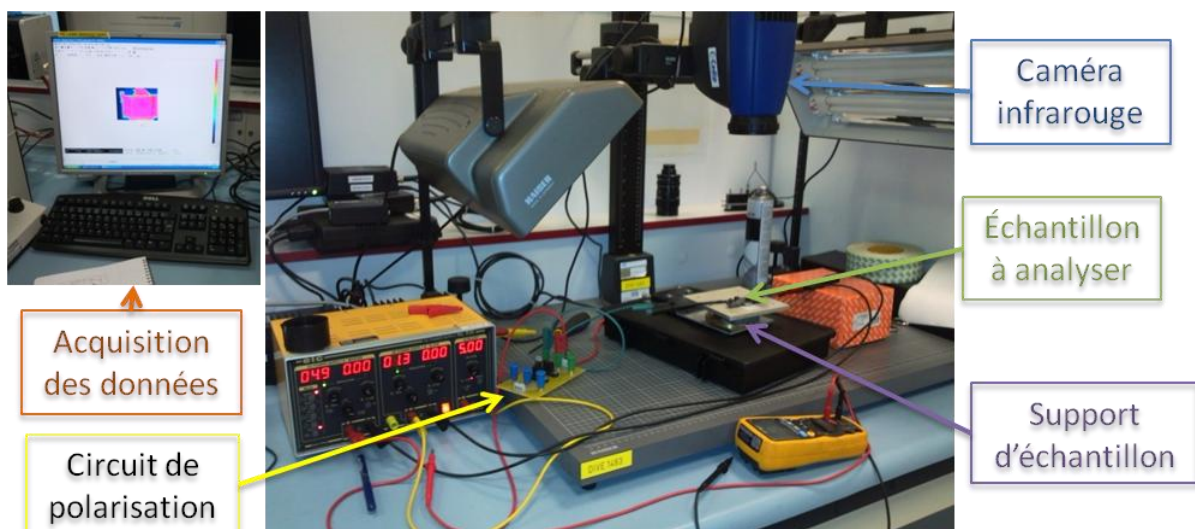
***Figure 4-16 : Image optique du transistor GAT 36 mm<sup>2</sup> après ouverture par polissage de la face arrière***

La figure 4-16 illustre une image d'un transistor GAT 36 mm<sup>2</sup> après ouverture par polissage localisé de la face arrière. Cette technique bénéficie de la maîtrise des profondeurs de polissage et présente l'avantage de préserver les contacts et fils de bonding. En revanche, l'inconvénient est la perte du contact de collecteur. La solution consiste alors à déposer une fine couche de métallisation (Platine) puis de reprendre le contact à l'aide d'une pointe.

La partie suivante décrit le banc de mesures par thermographie avant de présenter les résultats des tests.

#### 4.4.1.2 Description du banc de tests

La conception de la chaîne de mesures est essentielle. C'est elle qui conditionne le bon fonctionnement du banc de mesures, en l'occurrence ici par son aptitude à ne pas subir ni introduire de perturbations thermiques. La mesure de la température doit correspondre à la température générée par le système étudié et non par le milieu extérieur ni même par la chaîne de mesures elle-même.



**Figure 4-17 : Banc de tests thermiques**

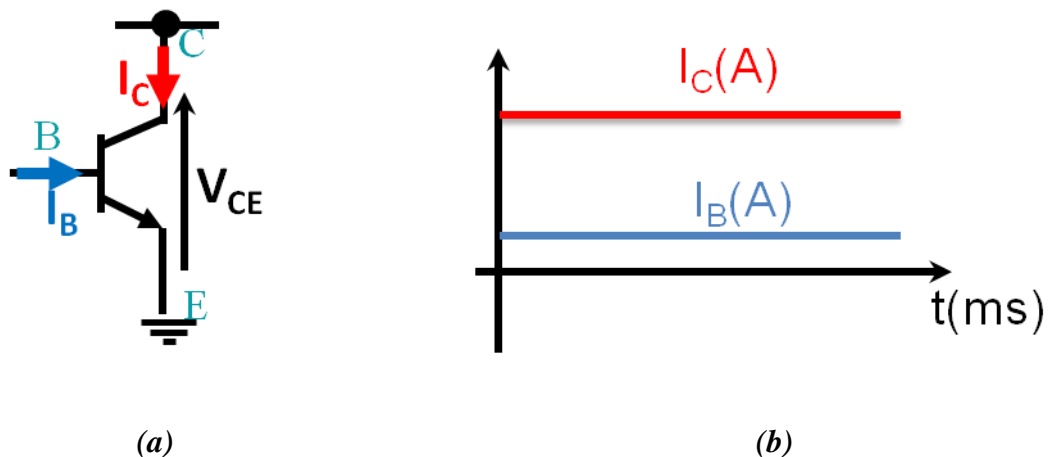
Pour la mesure thermique des transistors bipolaires GAT 16 et 36 mm<sup>2</sup>, on a utilisé une caméra thermique « Caméra infrarouge FLIR Série SC » et son système d'exploitation des données [65]. Le spectre thermique est calculé au moyen d'une « Transformée de Fourier Rapide » (FFT : Fast Fourier Transform) réalisée par le logiciel. Les données sont ensuite récupérées et traitées informatiquement pour obtenir des images de cartographies thermiques.

Avant de réaliser ces tests thermiques, on procède à une correction d'émissivité de l'échantillon sous test. Cette dernière peut être effectuée par uniformisation de l'émissivité grâce à une fine couche de peinture noire déposée sur la totalité de la surface de la puce.



#### 4.4.1.3 Polarisation du transistor GAT sous test

Le circuit de polarisation permet de fixer différents points de fonctionnement du transistor pour lesquels nous obtenons différentes élévations de température à la surface de la puce. Ce circuit utilise des résistances et des potentiomètres qui peuvent générer des ondes thermiques, d'où la nécessité de placer le composant sous test à l'écart de toute source émettrice de chaleur. Le circuit de polarisation utilisé fournit un courant de collecteur allant de 0 à 3 A, un courant de base de l'ordre de 1 A et des tensions de collecteur-émetteur comprises entre 0 et 5 V.



**Figure 4-18 : Les formes d'ondes de courant de commande ( $I_B$ ) et du courant de collecteur du transistor sous test « régime statique »**

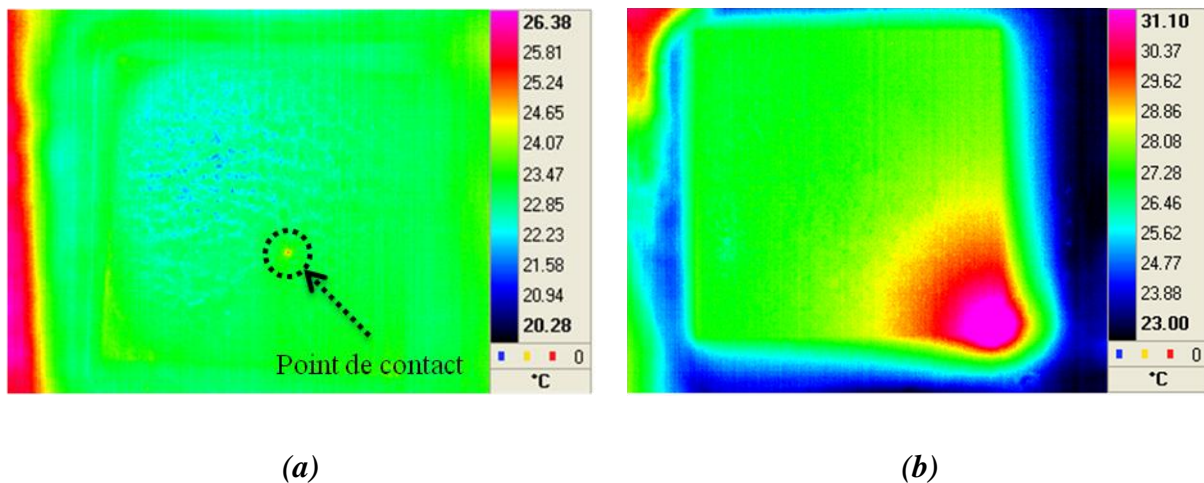
La difficulté consiste à trouver un point de polarisation du composant sous test permettant d'aboutir à une image thermique représentative de la distribution des lignes de courant qui le traversent.

#### 4.4.1.4 Images thermiques de la puce

Après avoir balayé les paramètres de polarisation du transistor sous test, nous avons finalement opté pour les valeurs suivantes :

- $I_C = 1$  A ;
- $I_B = 0,1$  A ;
- $V_{CE} = 1$  V.

Avec ce point de polarisation, on aboutit à des images thermographiques très homogènes vis-à-vis des lignes de courant traversant le transistor sous tests.



**Figure 4-19 : Images thermographiques du transistor GAT en utilisant le port de pointe (a) et la métallisation pour la prise de contact du collecteur (b)**

La figure 4-19-a présente une image thermique du transistor GAT avec une reprise de contact sous pointe du collecteur. La zone rouge sur le coté gauche de la photo (couleur des températures les plus élevées) correspond au support du composant. Le point rouge au centre de la puce coïncide avec le point de contact de la pointe. Hormis ces différents points et zones « chaudes », l'image restituée par la caméra thermique montre néanmoins une distribution de température homogène. La convergence des lignes du courant de collecteur vers le point de contact de la pointe cause un échauffement localisé sur la face arrière de la puce rendant les cartographies inexploitable.

L'image de la figure 4-19-b montre la distribution de la température de la face arrière de la puce après une métallisation platine. Dans ce cas, le point le plus chaud se situe en bas à gauche de la puce. Il reflète notamment la convergence des lignes de courant collecteur vers le plot de prise de contact en face avant.

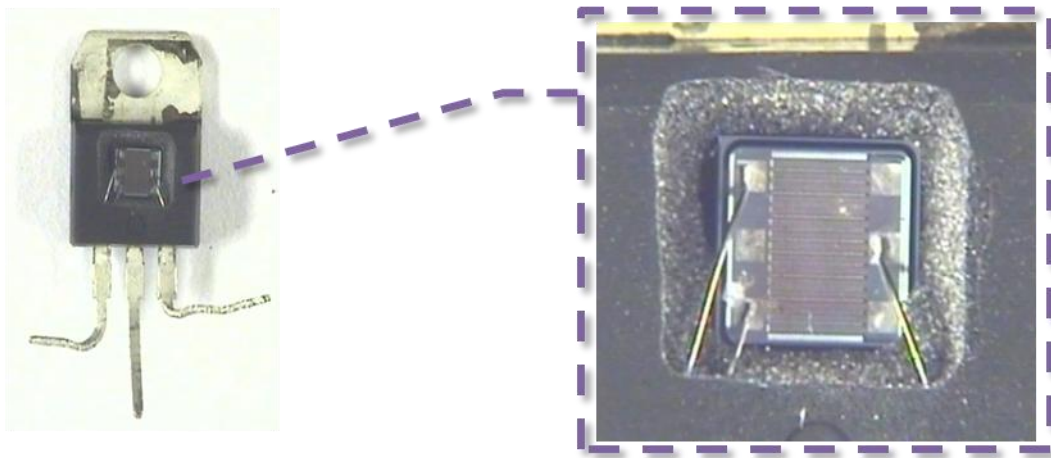
La cartographie thermique de la puce GAT donne une idée de la répartition des lignes de courant. Ces dernières convergent vers le point de contact, engendrant ainsi des échauffements localisés pouvant masquer l'influence de la position des plots de soudure des fils de bonding en face avant et donc nuire à l'étude de l'influence des métallisations sur le comportement électrique du transistor. Nous avons cherché à contourner cette limitation en observant directement l'émetteur des transistors.



## 4.4.2 Observation par la face avant du composant

### 4.4.2.1 Préparation de l'échantillon

Sur les boîtiers du transistor GAT 16 et 36 mm<sup>2</sup>, nous avons procédé localement à l'ouverture chimique d'une fenêtre en face avant. Ce procédé laisse les métallisations intactes. Cela permet de visualiser directement la puce et son assemblage (figure 4-20). Sur cette photographie, on peut observer la face avant de la puce, les plots de reports de la base et de l'émetteur, le support métallique (frame) ainsi que les fils de bonding.

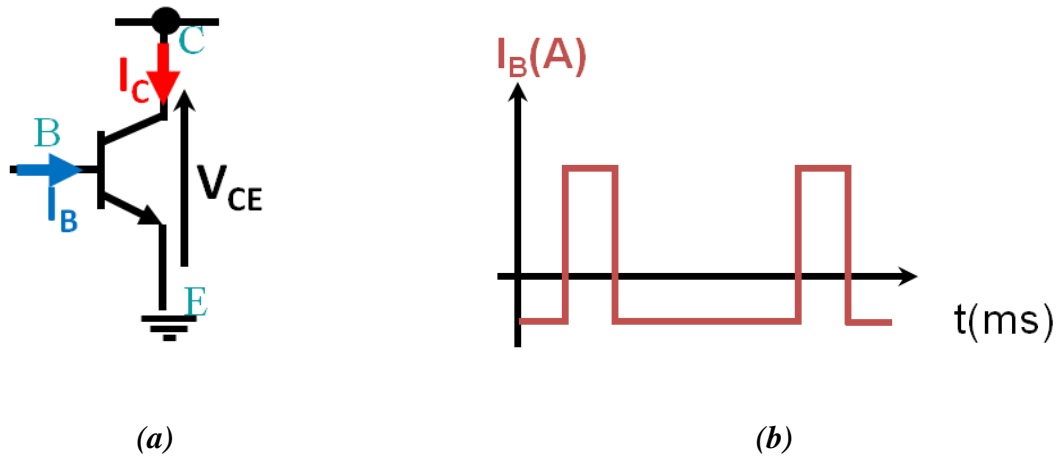


**Figure 4-20 : Image optique du transistor GAT 16 mm<sup>2</sup> après ouverture chimique**

Après l'ouverture chimique, un test électrique du composant a été réalisé afin de s'assurer du bon fonctionnement du transistor. Les résultats du test confirment bien l'intégrité de la puce et de ses métallisations.

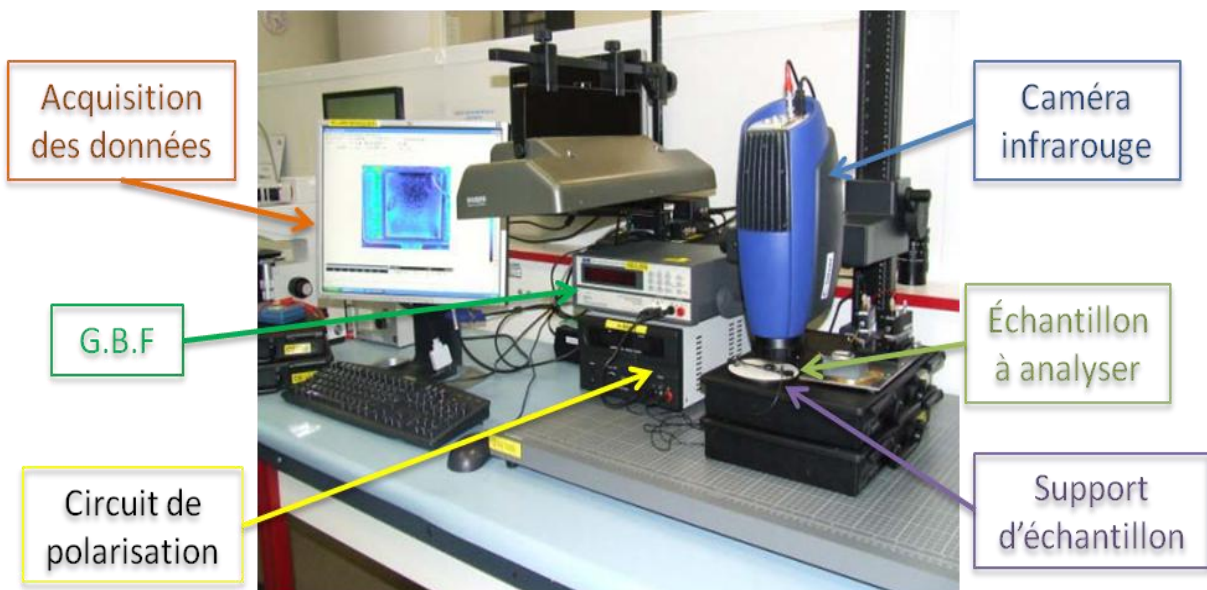
### 4.4.2.2 Description du nouveau banc de tests

L'une des pistes envisagées serait d'améliorer le banc de tests mis en place précédemment. Ainsi, l'objectif poursuivi est la modification du circuit de polarisation en vue de mieux appréhender le comportement thermo-électrique du composant sous tests.



**Figure 4-21 : Les formes d'ondes de courant de commande ( $I_B$ ) appliqué au transistor sous tests « régime dynamique »**

Le circuit de polarisation de la base fournit un courant impulsionnel grâce à un Générateur Basse Fréquence (GBF), faisant ainsi travailler le transistor en mode hacheur. Les paramètres étudiés dans ce cas de figure sont la période ( $T$ ) et le rapport cyclique ( $\alpha$ ) de la commande. L'étude de l'influence de ces deux grandeurs est primordiale pour une visualisation plus précise des échauffements localisés, eux même liés à des densités de courant localement plus importantes dans la puce. En effet, en jouant sur ces paramètres, il est possible de satisfaire le compromis visant à maximiser la réponse thermique liée à la conduction du courant et à minimiser l'impact de la diffusion de la chaleur par conductivité thermique dans le silicium.

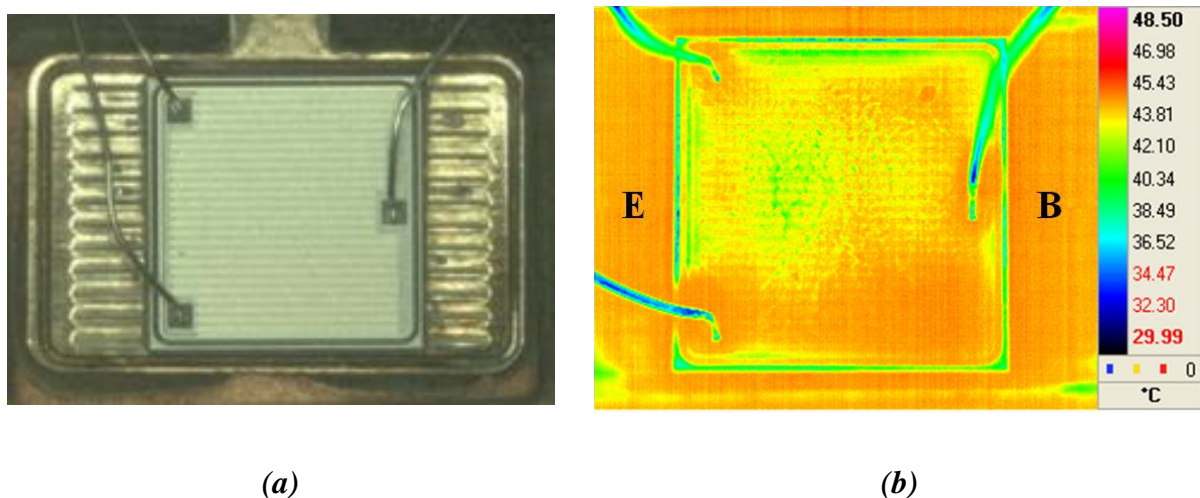


**Figure 4-22 : Banc de tests thermiques en régime dynamique**

#### 4.4.2.3 Comportement électro-thermique de la puce GAT 36 mm<sup>2</sup>

Après avoir fait varier les paramètres électriques de polarisation du transistor sous tests, nous avons finalement retenu les valeurs suivantes :

- $\alpha = 0,25$  ;
- $f = 1/T = 0,2$  Hz ;
- $I_C = 1$  A ;
- $I_B = 0,1$  A ;
- $V_{CE} = 1$  V.



**Figure 4-23 : Images optique (a) et thermique(b) du transistor GAT 36 mm<sup>2</sup>**

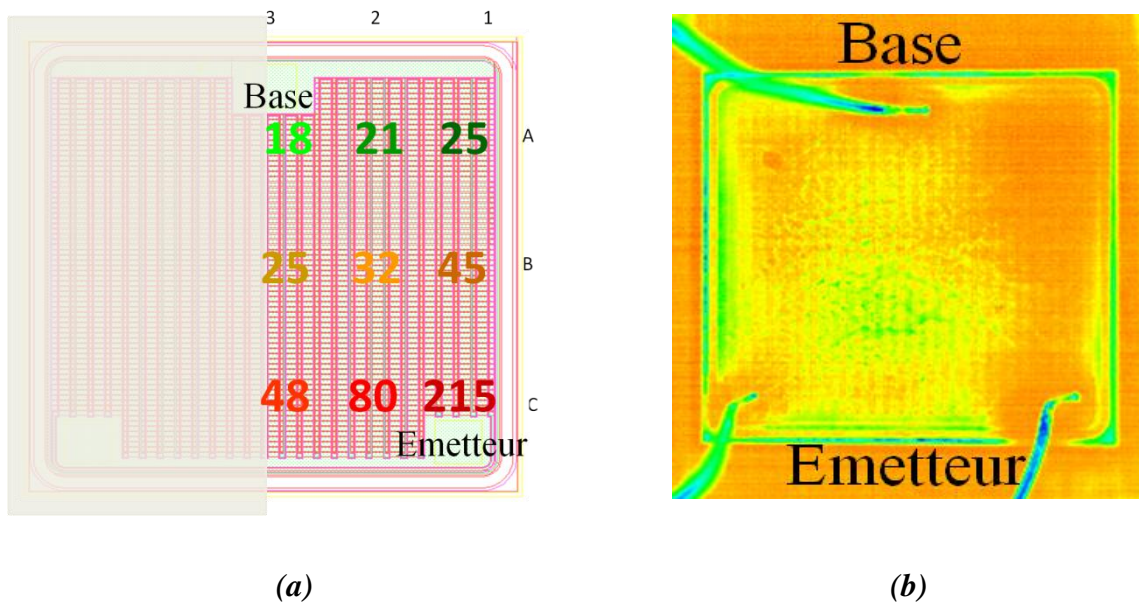
Pour une fréquence de 0,2 Hz et un rapport cyclique de 0,25, nous voyons sur la figure 4-23 que la surface du transistor présente différentes zones de variations de la température, démontrant ainsi l'efficacité de la méthode de mesure pour distinguer les zones d'échauffement liées aux variations de polarisation internes de la puce sous tests.

Les fils de bonding situés du côté gauche de la puce, représentée figure 4-23, correspondent aux fils de reprise de contact de l'émetteur, celui situé à droite correspondant au contact de la base. On remarque tout d'abord que l'élévation de la température est maximale au niveau des zones de reprise de contact (base et émetteur). D'autre part, on constate que la température est plus importante dans l'axe des deux contacts des bondings de l'émetteur. Ceci s'explique par le fait que la densité de courant est la plus importante le long de cet axe et diminue significativement dès lors que l'on s'oriente vers le centre de la puce.

La distribution de la température de la puce montre que sa zone active ne couvre pas la totalité de la surface réelle. Or, la non exploitation de la totalité de la surface réelle, lors du

fonctionnement du transistor GAT, pourrait expliquer la perte des performances des transistors à surfaces importantes.

La figure 4-24 ci-dessous, permet de comparer la cartographie thermique de la puce à la distribution théorique des puissances dissipées dans le modèle de transistor équivalent introduit au paragraphe 4.2.3.



**Figure 4-24 : a) Distribution de puissances dissipées calculées à partir du modèle électrique équivalent du transistor GAT 36mm<sup>2</sup>. b) Cartographie thermique expérimentale du transistor GAT 36mm<sup>2</sup>**

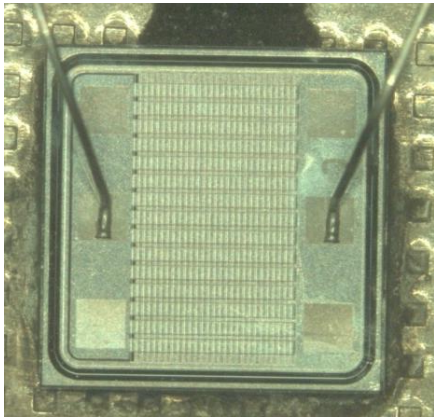
La cartographie de la température dans la puce (figure 4-24-b) reflète la distribution des puissances dissipées obtenues par simulation. Ceci confirme la pertinence du modèle, à neuf transistors, adopté pour rendre compte de l'influence des résistances d'accès liées à la métallisation des doigts de la puce.

Cette cartographie de la température permet de valider les résultats obtenus par simulation confirmant également l'efficacité de cette technique de caractérisation. Nous l'avons appliquée aux quatre configurations d'assemblage du transistor GAT 16 mm<sup>2</sup> discutées précédemment au paragraphe 4.3.1.

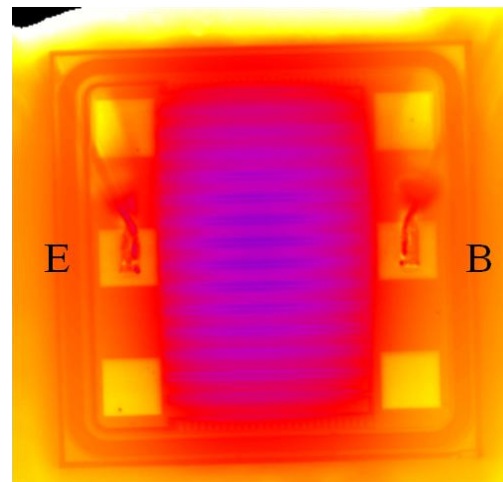
#### 4.4.2.4 Comportement électro-thermique de la puce GAT 16 mm<sup>2</sup> selon différentes configurations d'assemblage

La méthode d'observation par la face avant a été appliquée aux transistors GAT 16 mm<sup>2</sup> avec différentes configurations d'assemblage. Dans chaque cas, les composants sous test sont commandés en régime impulsionnel puis une cartographie thermique est réalisée.

- *Assemblage V1* :



(a)



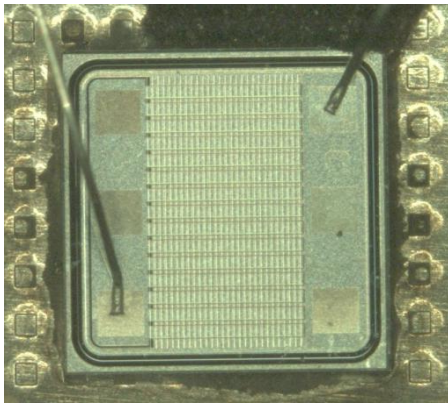
(b)

**Figure 4-25 : Images optiques (a) et thermiques (b) de l'assemblage V1**

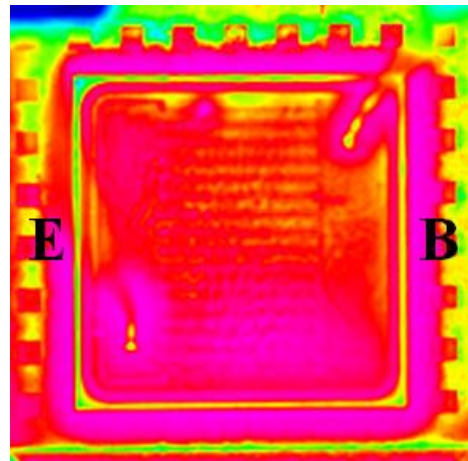
Dans la configuration V1 représentée figure 4-25, le transistor GAT 16 mm<sup>2</sup> présente une distribution homogène de la température en milieu de puce. Les températures les plus élevées apparaissent au centre et surtout au niveau des plots de reprise de contact. Cette élévation de la température est due à l'augmentation des pertes dans les transistors élémentaires proches des plages de report de contact de l'émetteur et de la base.



- *Assemblage V2 :*



(a)

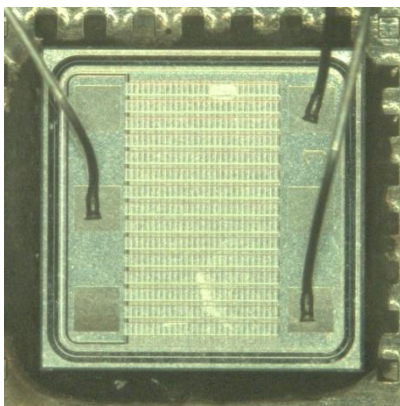


(b)

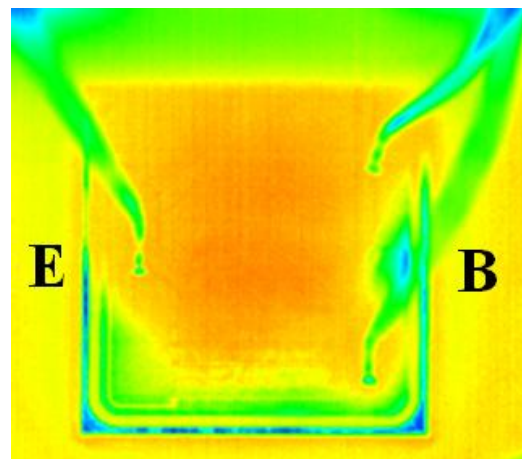
**Figure 4-26 : Images optiques (a) et thermiques (b) de l'assemblage V2**

La deuxième configuration d'assemblage du transistor GAT 16 mm<sup>2</sup> (figure 4-26), avec un fil de bonding de l'émetteur situé à l'opposé de celui de la base, donne lieu à un échauffement plus important du côté de la reprise de contact d'émetteur que du côté du plot de contact de la base. Cependant, la partie active de la puce se situe sur l'axe de la plage de reports de l'émetteur et est sensiblement inférieure à la surface active réelle de la puce.

- *Assemblage V3 :*



(a)



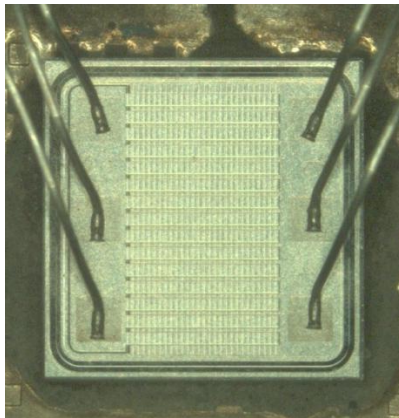
(b)

**Figure 4-27 : Images optiques (a) et thermiques (b) de l'assemblage V3**

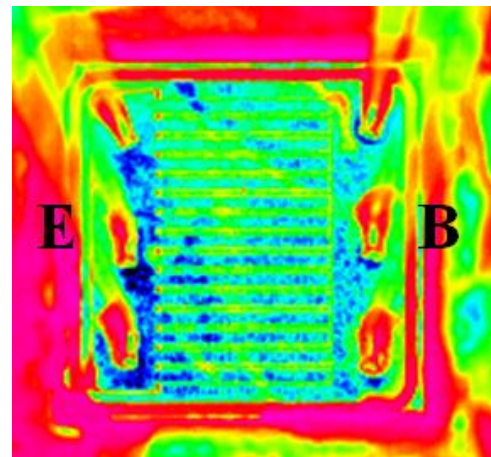
La caractéristique thermique de la troisième configuration d'assemblage de la puce GAT 16 mm<sup>2</sup> (deux fils de bonding pour la base et un pour l'émetteur) est présentée sur la figure 4-27-b.

La température décroît en partant du centre de la puce vers sa périphérie et reste élevée dans la zone la plus proche de la plage de reports de l'émetteur. Au regard du comportement thermique de la puce, les transistors élémentaires les plus sollicités seraient ceux situés dans la partie centrale du composant.

- *Assemblage V4 :*



(a)



(b)

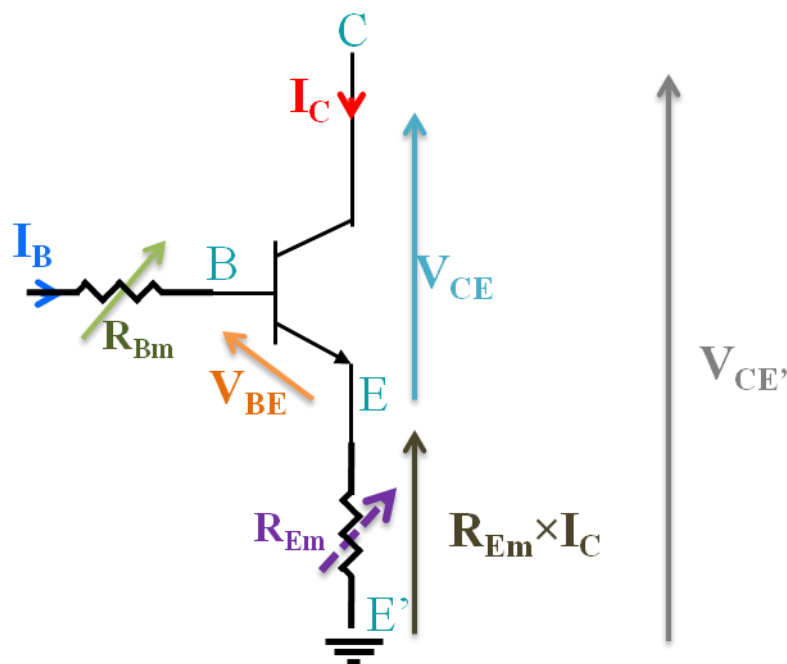
**Figure 4-28 : Images optiques (a) et thermiques (b) de l'assemblage V4**

La figure 4-28-b montre la répartition de la température sur la puce. La puissance dissipée se répartit d'une manière uniforme sur l'intégralité de la puce. Le profil de température de la puce montre que l'écoulement du flux de chaleur se déroule perpendiculairement à l'axe vertical d'alignement des plots de reprise de contact d'émetteur.

La cartographie thermique des différentes configurations d'assemblage (V1, V2, V3 et V4) permet d'appréhender toute l'importance du positionnement des plots de reprise de contact sur les puces reliant les doigts métalliques d'interconnexion aux bases et émetteurs de l'ensemble des transistors élémentaires.

L'analyse des images thermiques des diverses configurations montre que les zones les plus actives de la puce se situent le long des axes verticaux d'alignement des plages de reports des fils de bonding. Ces zones se caractérisent par une très faible résistance de métallisation de l'émetteur due à leur rapprochement de la zone de reprise de contact d'émetteur. Néanmoins, l'hypothèse d'un équilibrage des résistances de métallisation base / émetteur dans l'optique de

répartir uniformément les courants traversant la puce, apparaît ici très discutable dans notre cas de figure.



**Figure 4-29 : Schéma simplifié d'un transistor élémentaire de la puce avec ses résistances d'accès associées**

La faible résistivité du support (frame) sur lequel est brasée la puce permet au collecteur de présenter une très petite résistance de contact. Cette dernière est négligeable devant les résistances de métallisation de la base ( $R_{Bm}$ ) et de l'émetteur ( $R_{Em}$ ). La figure 4-29 représente le schéma électrique simplifié d'un transistor élémentaire de la puce avec ses résistances d'accès parasites de métallisation.

Etant donné que les valeurs des résistances de métallisation de la base et de l'émetteur sont très semblables et que le courant d'émetteur est supérieur au courant de base, la dépolarisation des transistors est d'abord liée à la chute de tension ( $R_{Em} \times I_C$ ) dans les résistances d'émetteur. Ces variations de tension impactent la puissance dissipée dans les transistors élémentaires, ce qui explique pourquoi les zones les plus actives (chaudes) se situent au plus près des zones présentant les résistances de métallisation d'émetteur les plus faibles, en cohérence avec les résultats des caractérisations électriques des quatre configurations (figure 4-15). Une cartographie thermique homogène sur la totalité de la surface du composant est le signe d'une contribution équilibrée de l'ensemble des transistors élémentaires, impliquant ainsi une amélioration du gain en courant du transistor.



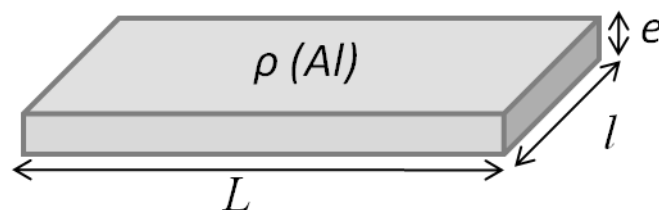
Les simulations électriques, les résultats de caractérisations et les cartographies thermiques des différents assemblages ont permis de confirmer l'influence des métallisations sur les performances des transistors bipolaires développés dans le cadre de cette étude. Le paragraphe suivant aborde différentes solutions visant à réduire ces résistances.

## 4.5 Solutions proposées pour réduire les résistances de métallisation

### 4.5.1 Augmentation de l'épaisseur des métallisations aluminium

L'étape de métallisation précède l'étape de passivation secondaire permettant l'ouverture des plages de reports. Il est possible de faire varier l'épaisseur de la couche de métallisation, sans que cela ne gêne ces étapes de fabrication ultérieures ni n'entraîne de modifications des masques.

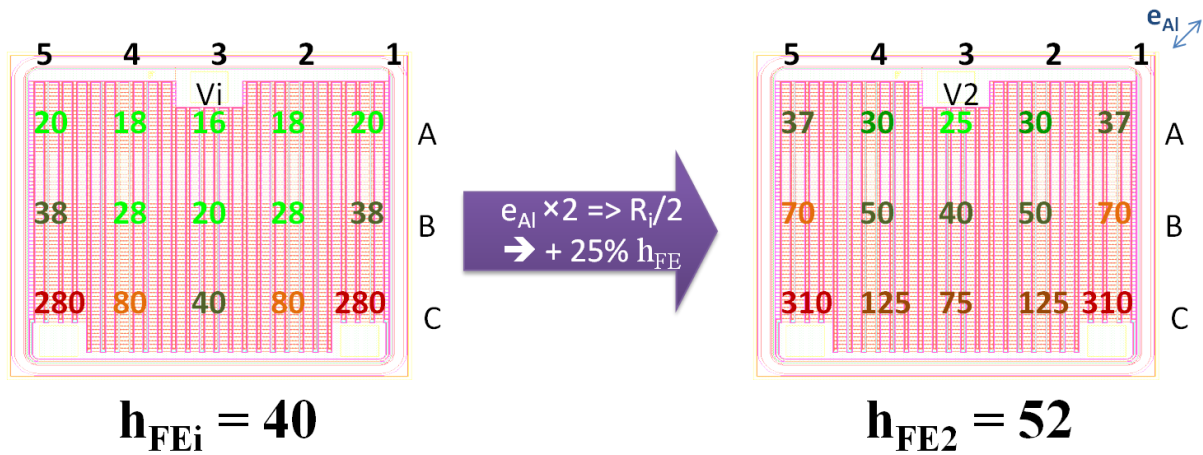
La résistance de métallisation est inversement proportionnelle à l'épaisseur du conducteur, selon l'équation 4-2 :



$$R = \rho \times \frac{L}{l \times e} \quad \text{Équation 4-2}$$

L'épaisseur de la métallisation dépend de la technologie employée. Ainsi par exemple, les techniques de dépôt par pulvérisation ou évaporation d'aluminium ne sont généralement pas utilisées au-delà de 3  $\mu\text{m}$  d'épaisseur.

Pour la réalisation des transistors GAT, l'épaisseur d'aluminium ( $e_{Al}$ ) utilisée dans cette étude ne dépassait pas 1,5  $\mu\text{m}$ . Etant encore en deçà de la limite d'épaisseur autorisée par l'utilisation des équipements, nous avons donc tout d'abord évalué par simulation électrique, l'influence du doublement de l'épaisseur, sur le comportement électrique des transistors.

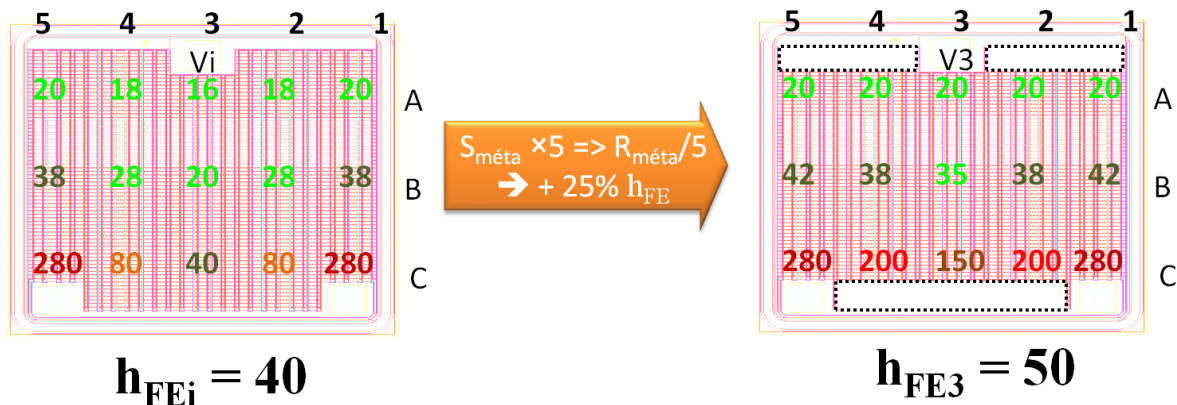


*Figure 4-30 : Comparaison des performances électriques du transistor GAT avec des épaisseurs de métallisation ( $e_{Al}$ ) de  $1,5 \mu m$  ( $Vi$ ) et de  $3 \mu m$  ( $V2$ )*

En passant de  $1,5$  à  $3 \mu m$  d'épaisseur de métallisation d'aluminium ( $e_{Al}$ ), les résistances de métallisation des doigts et des plages de reports diminuent de moitié. La figure 4-30 montre que le doublement de l'épaisseur permettrait, d'améliorer de  $25 \%$  le gain en courant du transistor avec des écarts de puissances dissipées moins importants d'une région à l'autre de la puce, et donc d'apporter une meilleure répartition de puissance entre les transistors élémentaires.

#### 4.5.2 Élargissement des plages de reports

Une deuxième amélioration pourrait consister à élargir les plages de reports de la base et de l'émetteur (figure 4-31-b). Dans le cas du GAT de surface  $36mm^2$ , une telle modification multiplierait par cinq la largeur de la plage de reports coté base, et par cinq celle coté émetteur. Ceci diminuerait de  $80 \%$  la résistance des plages de reports de la base et de l'émetteur.

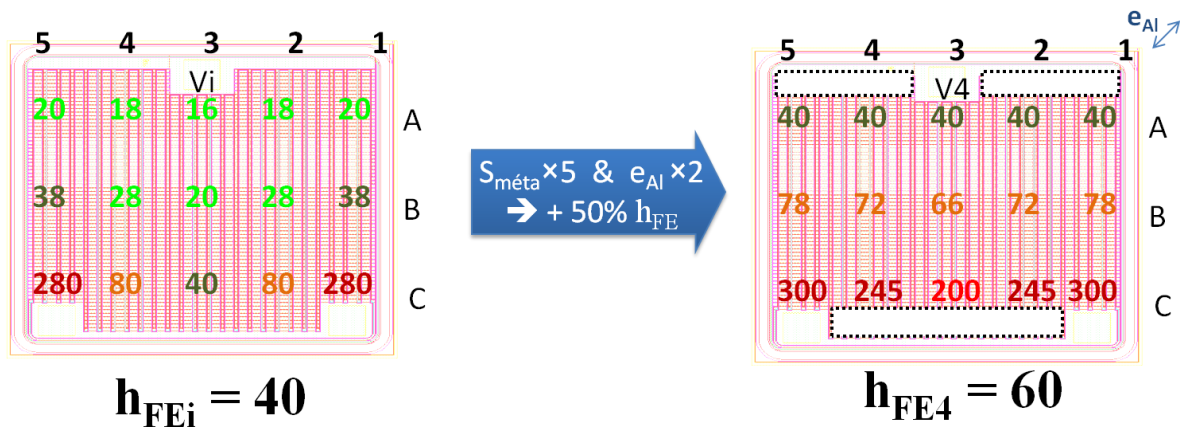


**Figure 4-31 : Comparaison des performances électriques du transistor GAT avant (Vi) et après modification de la surface de la plage de reports (V3)**

Après modification de la surface de la plage de reports, on constate une amélioration du gain en courant de 25 %. Les transistors élémentaires les plus favorisés par l’élargissement des plages de report sont ceux assurant la reprise de contact d’émetteur. En effet, comme on peut le constater sur la figure 4-31, la puissance dissipée par les transistors élémentaires sur l’axe horizontal « C » varie entre 150 et 280 mW. En revanche, on ne discerne pas de changement notable au niveau des transistors des axes horizontaux « A » et « B ».

#### 4.5.3 Augmentation de l’épaisseur des métallisations et élargissement des plages de reports

Nous avons combiné les deux solutions précédentes et procédé à de nouvelles simulations électriques.



**Figure 4-32 : Comparaison des performances électriques du transistor GAT avant (Vi) et après (V4) modification de la surface de la plage de reports et de l'épaisseur des métallisations**

Cette nouvelle configuration (figure 4-32) permet d'augmenter le gain en courant de 50% grâce à une distribution latérale du courant améliorée sur la totalité de la surface de la puce. En revanche, le gradient de puissance reste important entre les deux plots de reprise des contacts de base et d'émetteur, du fait de l'influence des résistances des doigts de métallisation qui demeurent malgré tout encore trop importante, malgré des épaisseurs d'aluminium de 3  $\mu\text{m}$ .

## 4.6 Conclusion

La simulation sous SPICE du circuit électrique équivalent du transistor GAT de surface 36mm<sup>2</sup>, a permis de rendre compte de l'influence des résistances de métallisation sur le comportement électrique global de la puce. Ces simulations nous ont permis, dans un premier temps, de valider l'hypothèse selon laquelle la diminution des performances des transistors GAT de plus grandes tailles, par dépolarisation, pourrait être due à l'influence des métallisations et à la position des plots de reprise de contact.

L'étude de différentes configurations d'assemblage du transistor GAT de plus petite dimension a montré également qu'il souffrait de dépolarisation. Cette dépolarisation est minimisée en utilisant une configuration d'assemblage avec trois fils de bonding sur la base et sur l'émetteur.

Pour compléter cette étude, un banc de tests thermiques a été mis en place. Les cartographies thermiques des différents assemblages confirment que plus les résistances de

métallisation sont réduites, plus la puce présente un profil thermique homogène et plus le gain en courant croît.

D'autres voies restent à explorer pour améliorer la répartition des lignes de courant dans la puce comme par exemple l'élargissement des doigts de métallisation.

Les tests effectués sur ces transistors GAT nous ont tout d'abord permis de valider le bon fonctionnement d'une base fine auto-protégée, devant assurer l'obtention d'un fort gain en courant et d'une tenue en tension élevée. L'étude de la dépolarisation de ces transistors GAT nous a permis d'optimiser l'assemblage des puces avant d'aborder leur utilisation dans la réalisation d'interrupteurs bipolaires bidirectionnels en courant et en tension.

## Cinquième partie

Développement d'une solution innovante à  
transistors bipolaires : IBICOM (**I**nterrupteur  
**B**idirectionnel **COM**mandable)

# 5 Développement d'une solution innovante à transistors bipolaires : IBICOM (**I**nterrupteur **B**idirectionnel **C**OMmandable)

## 5.1 Introduction

Dans la droite ligne de nos développements précédents, ce chapitre sera l'occasion, dans un premier temps, de traiter de la modélisation du transistor bipolaire GAT à notre disposition. Il s'agit d'une étape clé dans la conception de l'interrupteur secteur et de son circuit de commande. Par la suite, on discutera des performances électriques de l'interrupteur à base de transistors GAT, ce dernier fonctionnant à la fois en mode direct et en mode inverse. La solution proposée s'appuie sur la dérivation du courant traversant la diode D2 vers le transistor T2 fonctionnant en mode inverse. Cette solution aboutira à une proposition de structure innovante bidirectionnelle en courant et en tension, commandable à l'ouverture et à la fermeture, minimisant le nombre de composants d'une part, et permettant de dissiper une puissance inférieure à 1 W/A d'autre part.

## 5.2 Modèle électrique statique du transistor GAT

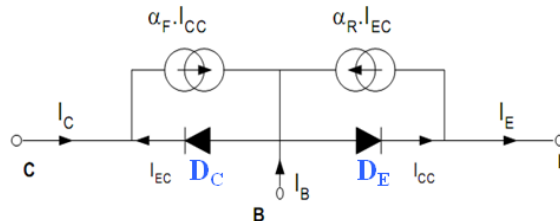
Afin de modéliser le transistor GAT développé au sein de notre laboratoire, on présentera tout d'abord le modèle d'Ebers-Moll qui est le modèle de référence des transistors bipolaires sur lequel nous appuieront tout notre raisonnement de conception de l'interrupteur. Nous entamerons cette étude par l'implémentation et la validation du modèle de Gummel-Poon, approprié au transistor GAT (36mm<sup>2</sup>), utilisé dans les simulations SPICE.

### 5.2.1 Le modèle d'Ebers-Moll

Le transistor bipolaire peut être modélisé par un schéma électrique associant des composants électroniques discrets idéaux (figure 5-1).

Le modèle d'Ebers-Moll (EM), introduit en 1954 [53], est le tout premier modèle électrique performant de transistor bipolaire. Appelé également « modèle de diodes accouplées », il résulte de la superposition des modes de fonctionnement directs (forward) et

inverses (reverse). Le transistor est schématisé par deux sources de courant, placées respectivement entre la base et l'émetteur (jonction BE) et la base et le collecteur (jonction BC) (figure 5-1). Ces deux jonctions sont modélisées par les diodes  $D_E$  et  $D_C$ , chacune en parallèle avec une source de courant.



**Figure 5-1 : Modèle d'Ebers-Moll équivalent pour un transistor bipolaire NPN**

Le modèle d'Ebers-Moll est entièrement défini par trois paramètres : le courant inverse de saturation du transistor ( $I_S$ ), ainsi que les gains statiques en courant en mode direct (forward mode) et inverse (reverse mode). Les courants directs  $I_C$  et inverses  $I_E$  s'expriment comme suit :

$$I_C = I_{SE} \left[ \exp\left(\frac{V_{BE}}{n_E \cdot U_T}\right) - 1 \right] \quad \text{Équation 5-1}$$

$$I_E = I_{SC} \left[ \exp\left(\frac{V_{BC}}{n_C \cdot U_T}\right) - 1 \right] \quad \text{Équation 5-2}$$

Où  $I_{SE}$  et  $I_{SC}$  sont les courants de saturation des diodes  $D_E$  et  $D_C$ , et  $n_E$  et  $n_C$  sont respectivement les coefficients d'idéalité des diodes  $D_E$  et  $D_C$ .

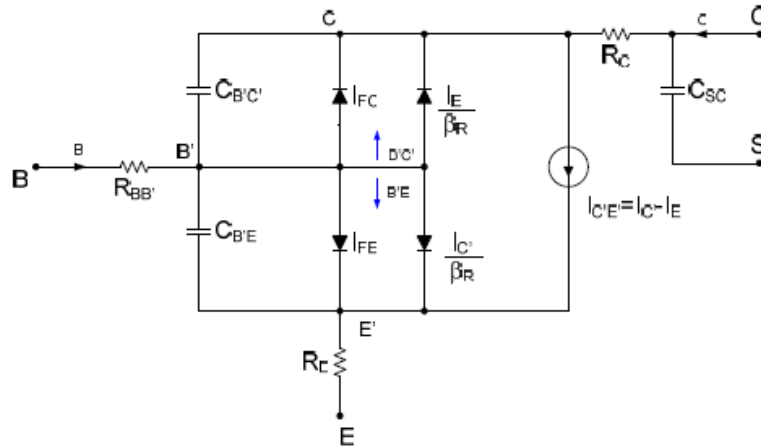
Ce modèle élémentaire, qui a l'avantage d'utiliser un nombre réduit de paramètres, est néanmoins assez limité. En effet, il ne prend pas en compte l'évolution du gain en courant  $h_{FE}$  en fonction de la polarisation BC (effet Early), les courants de fuite, ou encore les effets induits en forte injection, appelés « effets Webster et Kirk » [65]-[66].

### 5.2.2 Modèle de Gummel-Poon de type SPICE

Le modèle de Gummel-Poon, qui date des années 70, est une évolution du modèle d'Ebers-Moll. Celui-ci tient compte des phénomènes physiques secondaires tels que les effets Early,



Webster et Kirk précédemment cités. Ce modèle est largement utilisé dans les simulations de type SPICE.



**Figure 5-2 : Schéma électrique du modèle « grand signal » de Gummel-Poon du transistor bipolaire NPN**

Ce modèle inclut les résistances séries d'accès de la base, du collecteur et de l'émetteur ( $R_{BB'}$ ,  $R_C$ ,  $R_E$ ) [56], les capacités entre le collecteur et le substrat, le collecteur et la base ainsi qu'entre la base et l'émetteur ( $C_{SC}$ ,  $C_{B'C'}$ ,  $C_{B'E'}$ ). Ces paramètres supplémentaires sont déterminants pour pouvoir rendre compte du comportement du transistor dans ses différents modes de fonctionnement, ainsi que de l'évolution du gain en courant.

Les deux diodes supplémentaires modélisent le courant de fuite en prenant en compte les tensions internes du transistor bipolaire.

L'effet Early est caractérisé par un facteur multiplicatif  $F_{VA}$  [67]. Ce dernier est proportionnel au rapport  $V_{BC}/V_{AF}$  ( $V_{AF}$  étant la tension d'Early) tel que:

$$F_{VA} = \left(1 - \frac{V_{B'C'}}{V_{AF}}\right) \text{ avec } I_{C'E'} = (I_C - I_E) \cdot F_{VA} \quad \text{Équation 5-3}$$

Les expressions des courants traversant les deux jonctions sont similaires à celles du modèle d'Ebers-Moll (équation 5-1 et 5-2). Le courant de base s'exprime quant à lui par la relation :

$$I_B = I_{C'} / \beta_F + I_{BErec} + I_{E'} / \beta_R + I_{BCrec} \quad \text{Équation 5-4}$$

Où  $\beta_F$  et  $\beta_R$  présentent respectivement les gains en courant idéaux, en mode direct et en mode inverse.  $I_{BErec}$  et  $I_{BCrec}$  sont respectivement les courants de recombinaison des jonctions BE et BC.

### 5.2.3 Extraction des paramètres du modèle Gummel-Poon de type SPICE

#### 5.2.3.1 Implémentation des paramètres du transistor GAT dans le modèle SPICE

L'extraction des paramètres du modèle, à partir des mesures électriques des transistors GAT, constitue une étude à elle seule [57]. Nous nous contenterons de résumer ici les principales étapes utilisées dans le cadre de notre étude.

La qualité des résultats de simulation du logiciel SPICE dépendra de la qualité des modèles utilisés pour représenter au mieux le fonctionnement des composants non linéaires. Les modèles proposés sont plus ou moins complexes et comportent de nombreux paramètres (une soixantaine pour les transistors bipolaires). Dans une première approche, nous nous contenterons de renseigner uniquement les paramètres les plus importants rappelés dans le tableau suivant [58].

**Tableau 5-1 : Nomenclature des paramètres d'un transistor bipolaire utilisés dans le logiciel SPICE**

IS	Courant de saturation
BF	Le gain de la diode en mode directe
NF	Coefficient d'idéalité de la diode de fuite en directe
VAF	Tension d'Early en directe
IKF	Le courant de coude direct
ISE	Courant de saturation de diode 1 en direct
NE	Coefficient d'idéalité en direct
BR	Le gain de la diode en mode inverse
NR	Coefficient d'idéalité en inverse

VAR	Tension d'Early en inverse
IKR	Le courant de code inverse
ISC	Courant de saturation de diode mode inverse
NC	Coefficient d'idéalité de diode de fuite en inverse
RB	La résistance de base en faible injection
IRB	Le courant de focalisation d'émetteur
RBM	Résistance de base en forte injection
RE	Resistance d'entre de émetteur
RC	Resistance d'entre de collecteur
XCJE	Paramètre entre 0 et 1, il dépend au rapport surface intrinsèque et extrinsèque.
VJE	Potentiel interne de la jonction
MJE	Facteur lie au gradient des profils de dopants
TF	Temps de transition idéal
XTF	Paramètre ajustable du module
VTF	Paramètre ajustable du module
ITF	Paramètre ajustable de module
PTF	Paramètre de module exprimes en degrés
VJC	Potentielle de la jonction BC en polarisation nul
MJC	Vecteur lie au profile de dopants de zone C
XCJC	Paramètre compris entre 1 et 0, il dépend du rapport de la surface intrinsèque $J_{BC}$

TR	Temps de transition idéal
VJS	Le potentiel de la jonction BS en polarisation nul
MJS	Facteur lie au profile dopant
XTB	Un paramètre empirique
EG	Représente un gap d'enverger pour les effets de la température
FC	Coefficient de la capacité de transition

Le choix des valeurs est rendu difficile, non seulement par leur nombre, mais aussi par leurs dépendances mutuelles. Seule une très bonne connaissance des modèles proposés dans SPICE nous permettrait de partir d'un modèle vierge [59]. La solution la plus couramment adoptée consiste à partir d'un modèle de composant existant présentant des caractéristiques similaires au composant que l'on désire implémenter, comme dans l'exemple ci-dessous présentant les paramètres SPICE du composant BU48. Ce transistor présente une tenue en tension de 400 V et un courant de collecteur maximum de 15 A :

```
Model BU48 NPN (Is=743.3f Xti=3 Eg=1.11 Vaf=100 Bf=41.88 Ise=743.3f
Ne=1.171 Ikf=10.06 Nk=.5974 Xtb=1.5 Br=7.434 Isc=4.347p Nc=1.57 Ikr=2.795
Rc=31.86m Cjc=607.3p Mjc=.3333 Vjc=.5 Fc=.5 Cje=1.822n Mje=.3333 Vje=.5
Tr=2.944u Tf=30.09n Itf=106 Xtf=353.7 Vtf=10)
```

Après définition des paramètres de modélisation du transistor, il s'avère nécessaire de les classer afin de faciliter leur obtention. Le tableau 5-2 ci-dessous classe les paramètres du modèle selon leur influence dans les différents modes de fonctionnement.

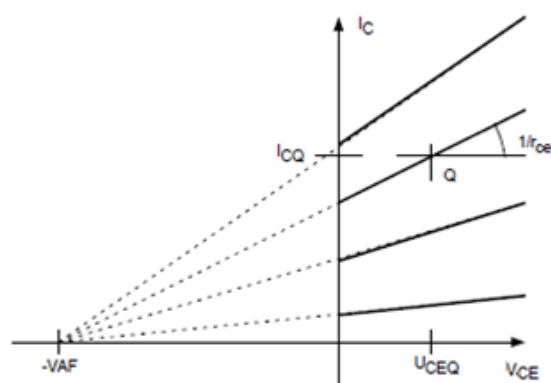
**Tableau 5-2 : Exemple de classification des paramètres d'un transistor bipolaire selon ses modes de fonctionnement**

Caractérisation statique		Caractérisation dynamique
Polarisation directe	Polarisation inverse	
BF, NF, VAF, IKF, ISE, NE	BR, NR, VAR, IKR, ISC, NC	XCJE, VJE, MJE, TF, XTF, VTF, ITF, PTF, VJC, MJC, XCJC, TR, VJS, MJS, XTB, FC
IS, RB, IRB, RBM, RE, RC, EG		

Ces paramètres peuvent être obtenus à partir des caractéristiques statiques non linéaires  $I_C(V_{CE})$ ,  $h_{FE}(I_C)$ ,  $I_C(V_{BE})$  et des réponses temporelles observées lors de commutations du transistor GAT.

### 5.2.3.2 Détermination de la tension d'Early

Le potentiel  $V_{AF}$  dit « potentiel d'Early » ou « tension d'Early » correspond au point d'intersection de la pente des caractéristiques  $I_C(V_{CE})$  et de l'axe de  $V_{CE}$  en fonctionnement direct. En revanche, la tension d'Early en fonctionnement inverse ( $V_{AR}$ ) correspond au point d'intersection de la pente des caractéristiques  $I_E(V_{EC})$  et de l'axe de  $V_{EC}$ .



**Figure 5-3 : Détermination de la tension d'Early**

Si la pente est mesurée en utilisant l'inverse de la résistance différentielle  $r_{ce}$ , on écrit alors que :

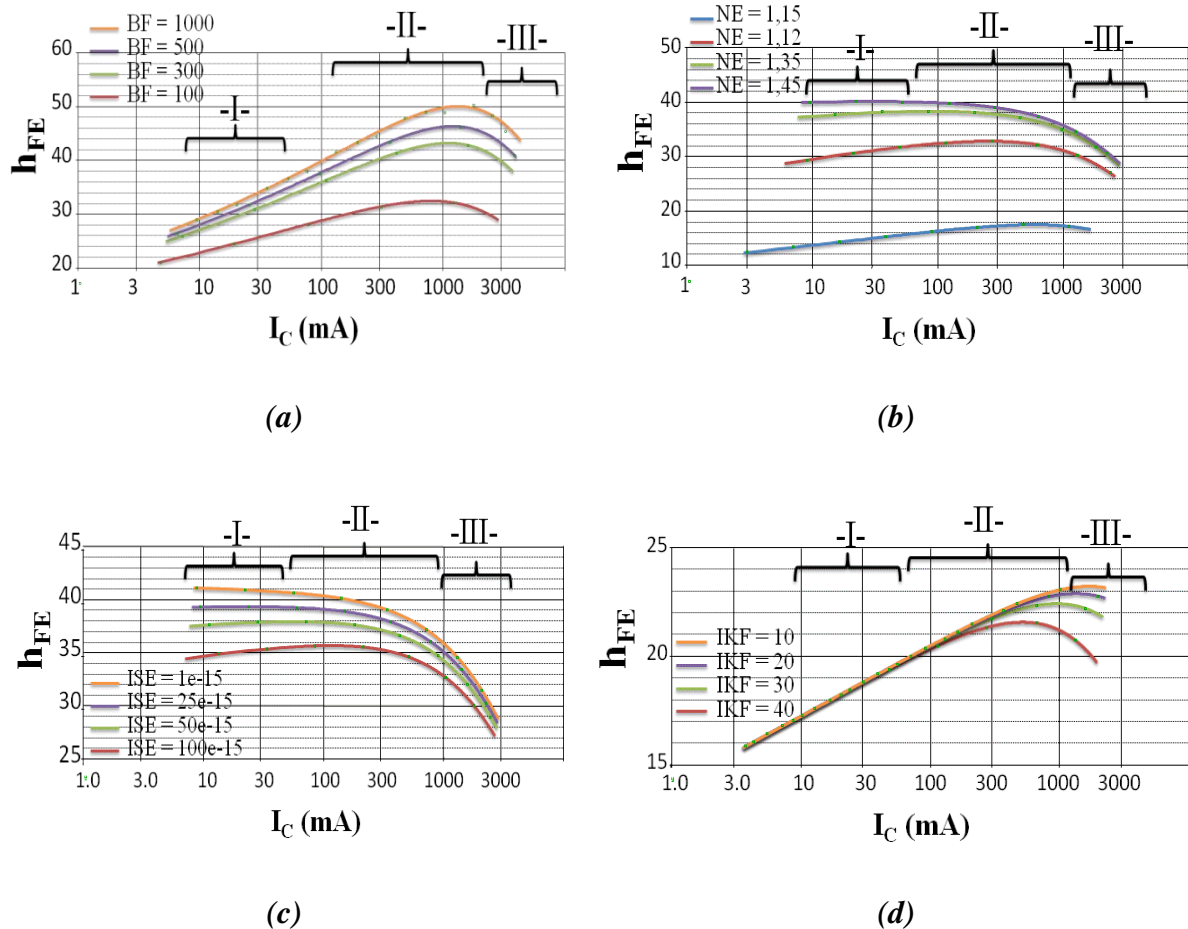
$$V_{AF} = r_{ce} \cdot I_{CQ} - V_{CEQ} \quad \text{Équation 5-5}$$

Les valeurs requises après caractérisation du transistor GAT 36 mm<sup>2</sup> sont :

- VAF = 6 V;
- VAR = 100 V.

### 5.2.3.3 Détermination des paramètres BF, NE, IKF et ISE

Le gain en courant est le paramètre statique le plus important dans les mesures statiques, car ce gain caractérise la fonction propre du transistor : l'amplification en courant.



**Figure 5-4 : Courbes de Gummel lors du fonctionnement direct du transistor. Evolution du gain en fonction des paramètres BF (a), NE (b), ISE (c) et IKF (d) par simulation**

Sur les caractéristiques de la figure 5-4.a, représentant le gain  $h_{FE}$  en fonction du courant de collecteur  $I_C$ , nous pouvons distinguer trois régions pour trois régimes comportementaux :

- **La région -I-** correspond aux faibles courants. Les mécanismes de recombinaison et/ou de génération des courants de fuite dans la base sont prédominants. Les

paramètres influant sur cette partie de caractéristique sont NE et ISE (figure 5-4-b et c).

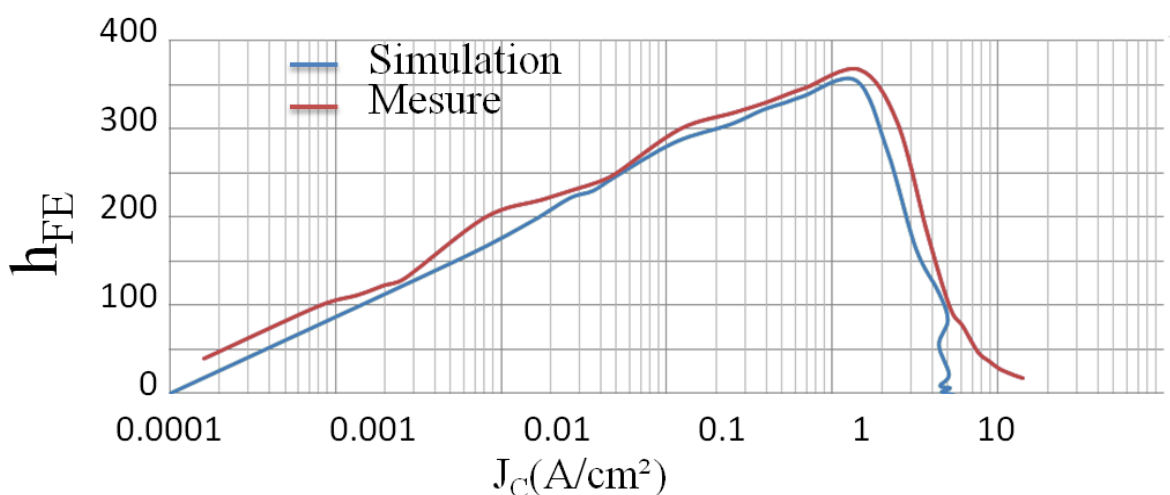
- **La région -II-** : Dans cette zone, le mécanisme de recombinaison des porteurs dans la base devient négligeable et le gain maximum intrinsèque du transistor est atteint. BF correspond au paramètre clé pour la variation du gain maximum (figure 5-4- a).
- **La région -III-** correspond à la situation de forte injection.  $I_C$  devient suffisamment grand pour provoquer la chute du gain  $h_{FE}$ , en particulier par l'intermédiaire des résistances d'accès ou du fait de l'inversion des populations de porteurs dans la base. Le courant de coude direct (IKF) joue un rôle primordial dans cette région.

Dans notre cas, les valeurs permettant de rendre compte des caractéristiques mesurées du transistor GAT sont les suivantes :

- BF=1500 ;
- IKF=1,17;
- ISE=25E-15;
- NE=1,3.

#### 5.2.4 Validation du modèle du transistor GAT

Le comportement statique du composant est décrit par sa caractéristique de sortie ( $h_{FE}=f(J_C)$ ). Nous avons procédé à la comparaison des caractéristiques simulées et mesurées (figure 5-5).



**Figure 5-5 : Comparaison des Courbes de Gummel  
obtenues par simulations et par mesures**

Nous constatons un très bon accord entre les caractéristiques de transfert simulées et mesurées, pour des densités de courants comprises entre 0,01 et 5 A/cm<sup>2</sup>. Un écart important entre les deux courbes apparaît pour des courants plus élevés (>50% à 10 A/cm<sup>2</sup>), du fait des limites de conduction du modèle à ce niveau de courant.

Malgré quelques écarts, entre les résultats de simulations et la mesure (10% au maximum), le modèle reproduit de manière satisfaisante le comportement du transistor dans son domaine de validité et vis-à-vis de l'application visée.

Les valeurs des paramètres retenues du modèle sont répertoriées dans le tableau 5-3 ci-dessous.

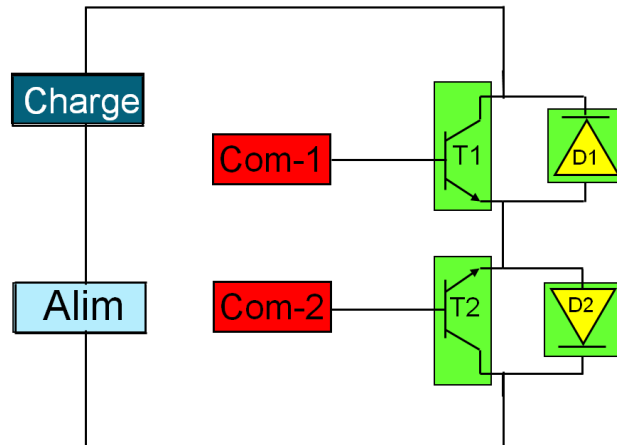
**Tableau 5-3 : Paramètres du modèle du transistor GAT 36 mm<sup>2</sup>**

IS=1.33E-14	BF=1.5000E3	VAF=6	IKF=1.1788	ISE=25E-15	NE=1.3002
BR=31.496	VAR=100	IKR=1.4234	ISC=30.E-15	NC=1.6716	NC=1.6716
NK=.76412	RB=9.6397	RC=.11714	CJE=2.0E-12	CJC=2.0E-12	TF=10.0E-9
XTF=10	VTF=10	ITF=10.000	TR=10.00E-9	XTB=2.5000	

### 5.3 Etude système de l'interrupteur secteur à transistors bipolaires à fort gain

Après avoir présenté le modèle du GAT et validé celui-ci dans le domaine d'utilisation défini au début de ce chapitre, nous allons l'étudier en tant qu'élément de base de l'interrupteur bidirectionnel en courant et en tension, dont le schéma de montage est rappelé figure 5-6 [68]-[[69].





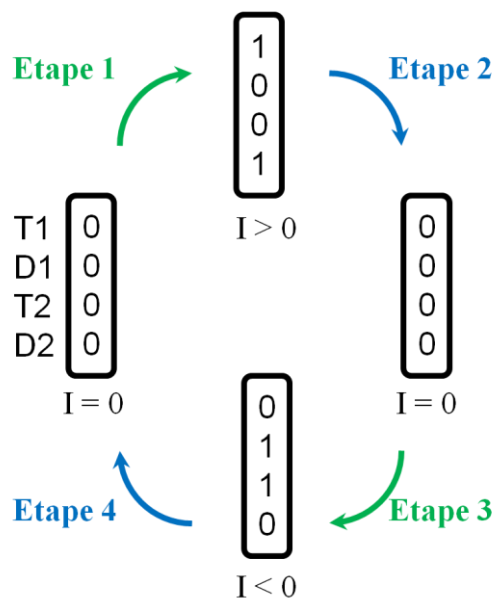
**Figure 5-6 : Interrupteur secteur réalisé par l'association de GAT et de diodes**

Nous nous sommes intéressés par la suite au comportement électrique de cet interrupteur sur charge résistive.

Le schéma de la figure 5-6 est composé d'une alimentation secteur, d'une charge résistive, d'un interrupteur bidirectionnel courant / tension (formé par l'association de deux transistors GAT et de deux diodes) ainsi que de son circuit de commande. L'interrupteur est connecté entre la source et la charge.

La puissance appliquée à la charge peut être contrôlée en faisant varier la valeur efficace de la tension alternative appliquée à la charge.

Le transistor T1 (directement contrôlé par la commande-1 (Com-1)) contrôle la charge AC pendant l'alternance positive, et le transistor T2 (directement contrôlé par la commande-2 (Com-2)) contrôle la charge AC durant l'alternance négative.

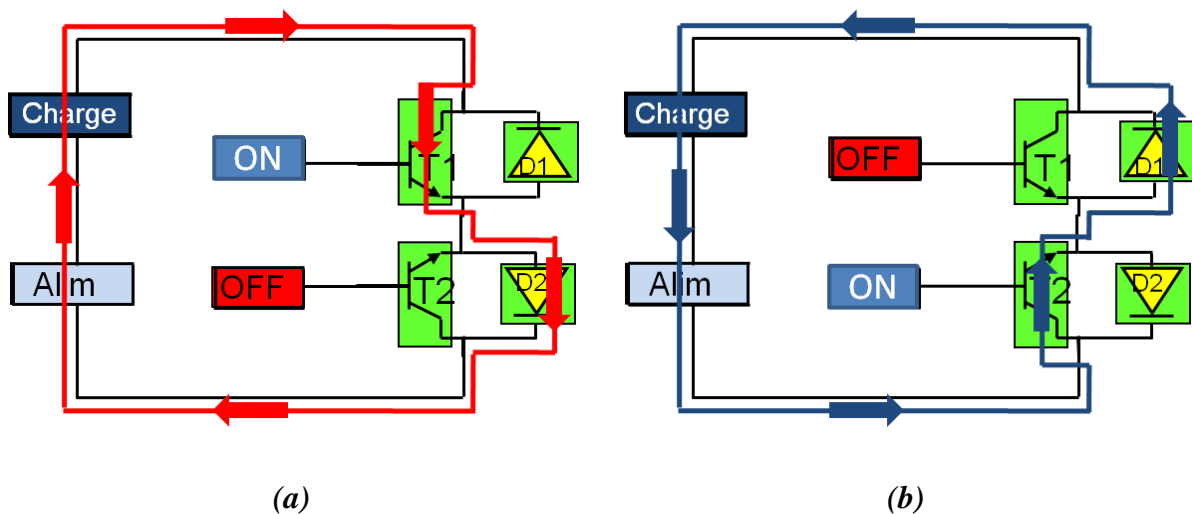


**Figure 5-7 : Les quatre étapes de commutation de l'interrupteur bidirectionnel**

Sur la figure 5-7, l'état « ON » d'un dispositif est indiqué par « 1 » et l'état « OFF » par « 0 ». La séquence de changement d'état de l'interrupteur se compose des quatre étapes suivantes :

- ❖ L'étape 1 consiste à commander le transistor T1 permettant de conduire le courant de charge positif. La diode D2 conduira ce courant par commutation spontanée.
- ❖ L'étape 2 consiste à éteindre le transistor T1, annulant ainsi le courant de charge positif.
- ❖ L'étape 3 consiste à commander le transistor T2 permettant de conduire le courant de charge négatif. La diode D1 conduira ce courant par commutation spontanée.
- ❖ Enfin, l'étape 4 consiste à éteindre le transistor T2 annulant ainsi le courant de charge négatif.

La figure 5-8 résume les différents sens et chemins de circulation du courant en fonction de l'alternance secteur.



**Figure 5-8 : Schéma de circulation du courant en fonction de l'alternance secteur**

Le bilan de puissance de l'ensemble des transistors (T1 & T2) et des diodes (D1 & D2) s'exprime par les relations suivantes.

$$P_{Total} = P_{T1} + P_{D2} \quad \text{Équation 5-6}$$

$$P_{total} = I_B \cdot V_{BE} + I_C \cdot V_{CESAT} + I_C \cdot V_{Diode} \quad \text{Équation 5-7}$$

En s'appuyant sur les résultats de mesures électriques du transistor GAT (paragraphe 3.7.2), on peut ainsi calculer la puissance statique dissipée par les transistors et par les diodes.

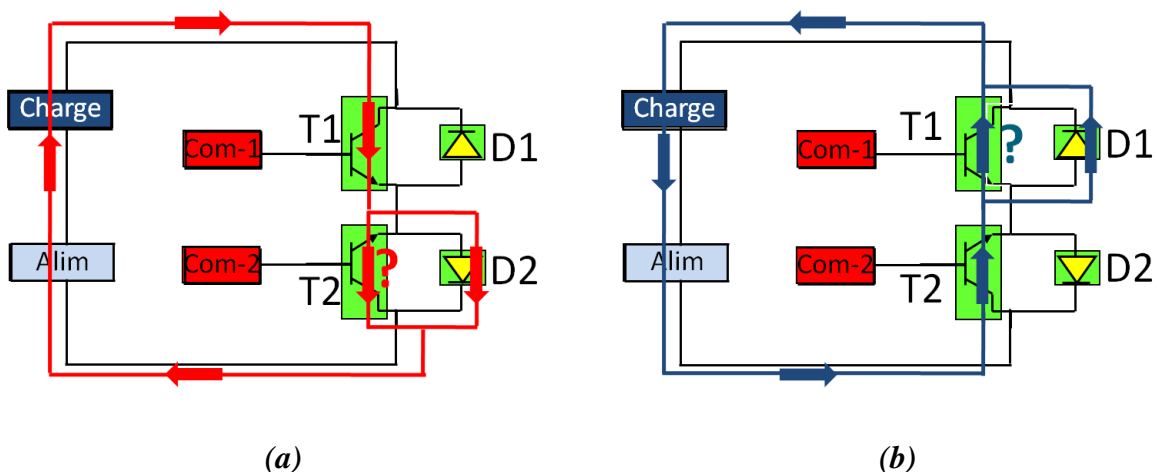
**Tableau 5-4 : Tableau récapitulatif des valeurs des grandeurs utilisées pour le calcul de la puissance statique dissipée par le transistor et par la diode formant l'interrupteur**

$I_C$ (A)	$h_{FE}$	$I_B$ (A)	$V_{CESAT}$ (V)	$V_{BE}$ (V)	$I_D$ (A)	$V_D$ (V)	$P_T$ (W)	$P_D$ (W)	$P_{TT}$ (W)
4,5	20	0,225	0,5	1	4,5	1	2,4	4,5	7

La puissance statique dissipée par les transistors s'élève à 2,4 W. En revanche on trouve 4,5 W de puissance dissipée par les diodes. Ceci impliquera une puissance totale de l'ordre de 7 W (autrement dit 1,5 W/A).

L'avantage des transistors à fort gain est de permettre une commande peu énergivore, et donc une faible dissipation à l'état passant lorsque  $V_{CESAT}$  est inférieure à 0,5V. En revanche, la présence des diodes entraînera toujours une forte dissipation, ce qui rend la structure de la figure 5-6 incapable de satisfaire la condition de limitation de la puissance totale dissipée inférieure à 1 W/A.

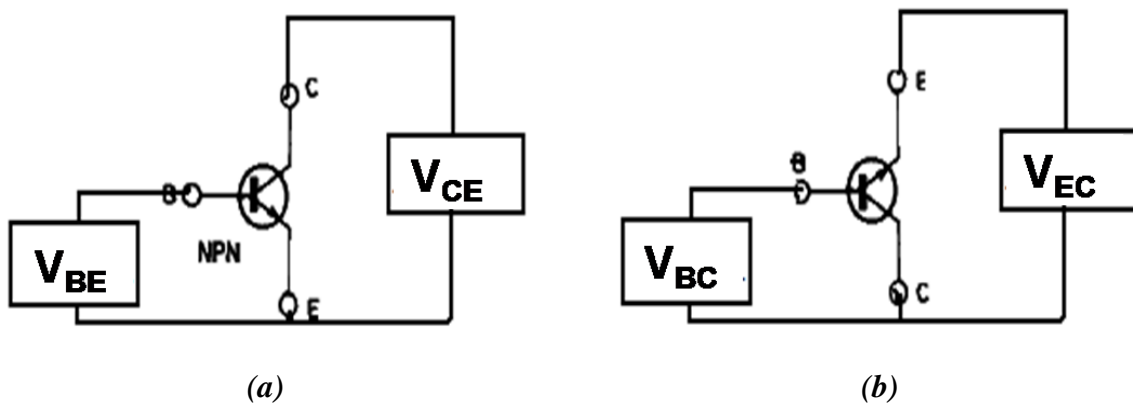
Afin de s'affranchir de la dissipation de puissance dans les diodes, nous avons étudié la possibilité de détourner une partie ou la totalité du courant traversant chaque diode vers le transistor bipolaire monté en antiparallèle, comme cela est représenté sur la figure 5-9.



**Figure 5-9 : Nouvelle configuration de la circulation du courant de charge en alternance positive (a) et en alternance négative (b). Les points d'interrogation présentent la possibilité ou non du passage du courant**

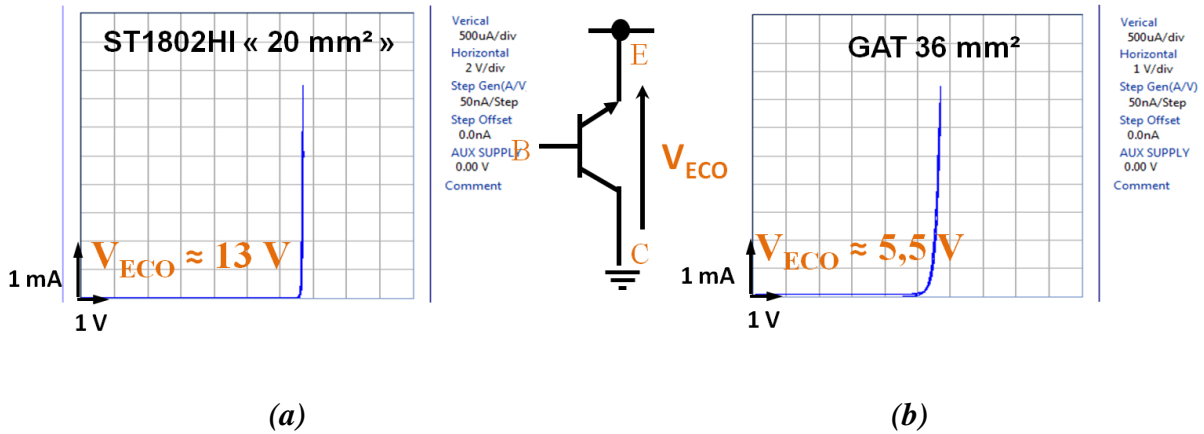
La faisabilité de cette solution réside dans la possibilité de fonctionnement du transistor bipolaire en mode inverse. Bien que le transistor bipolaire soit théoriquement capable de conduire en sens inverse, cette propriété est rarement exploitée du fait de la faible valeur du gain en courant du transistor bipolaire dans ce sens [68]. De même, l'application d'une tension positive entre l'émetteur et le collecteur (tenue en tension inverse) peut être destructrice pour le composant : la faible épaisseur de la couche N de la jonction base-émetteur ne permet pas une tenue d'une tension inverse très importante, comparée à l'épaisseur de la couche N de la jonction collecteur-base.

Une évaluation des performances électriques des transistors bipolaires en mode inverse a été effectuée. La figure 5-10 ci-dessous présente les schémas de montage des expériences réalisées sur un transistor bipolaire classique ST1802HI et un GAT 36 mm<sup>2</sup>.



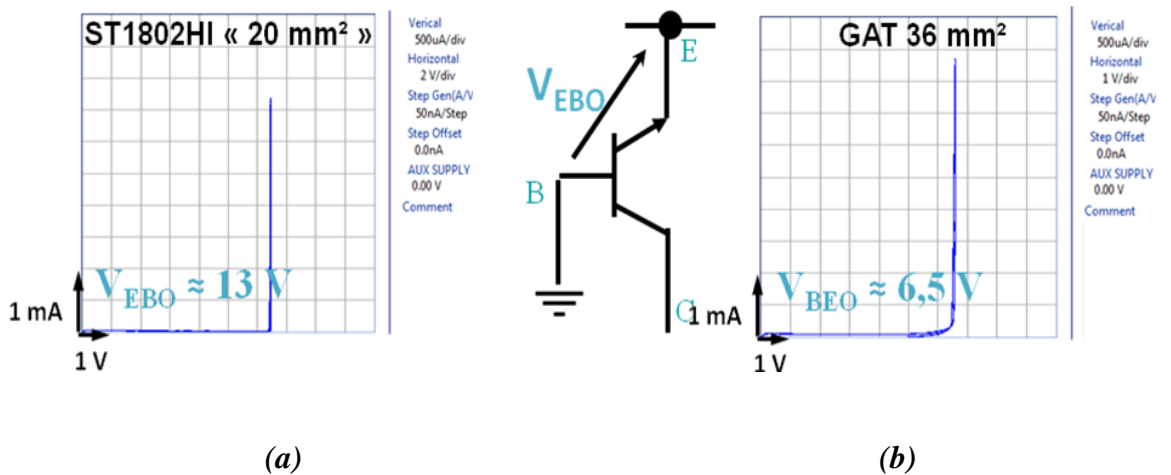
*Figure 5-10 : schéma électrique du circuit de caractérisation du transistor bipolaire en modes direct (a) et inverse (b)*

Le passage en mode de fonctionnement inverse s'obtient en inversant les conditions de polarisation du mode direct. Les électrodes de l'émetteur et du collecteur permutent leurs rôles et la commande du transistor se fait par le biais de la jonction B-C au lieu de B-E en mode normal.



**Figure 5-11 : Tenue en tension inverse ( $V_{ECO}$ ) du ST1802HI (a) et du GAT 36 mm<sup>2</sup> (b)**

La figure 5-11 illustre la tenue en tension inverse ( $V_{ECO}$ ) du ST1802HI et du GAT 36 mm<sup>2</sup>. Le ST1802HI présente une tension  $V_{ECO}$  de l'ordre de 13 V contre 5,5 V seulement pour le GAT 36 mm<sup>2</sup>.



**Figure 5-12 : Tenue en tension inverse ( $V_{EBO}$ ) du ST1802HI (a) et du GAT 36 mm<sup>2</sup> (b)**

Le transistor ST1802HI conserve la même valeur de tenue en tension inverse, que ce soit entre la jonction E-B ou la jonction E-C. Par contre, la tenue en tension inverse ( $V_{EBO}$ ) du GAT 36 mm<sup>2</sup> s'élève à 6,5 V (voir figure 5-12).

En dépit des faibles valeurs des tenues en tensions inverses (de l'ordre de 6 V), l'utilisation du transistor GAT en mode de conduction inverse reste totalement envisageable, en raison de la présence de la diode en anti parallèle entre l'émetteur et le collecteur. Cette dernière assure au transistor une chute de tension à ses bornes en mode de polarisation inverse, ne dépassant pas le volt (conduction spontanée de la diode).

Nous allons maintenant nous intéresser à l'étude des performances en conduction inverse des transistors ST1802HI et le GAT 36 mm<sup>2</sup>.

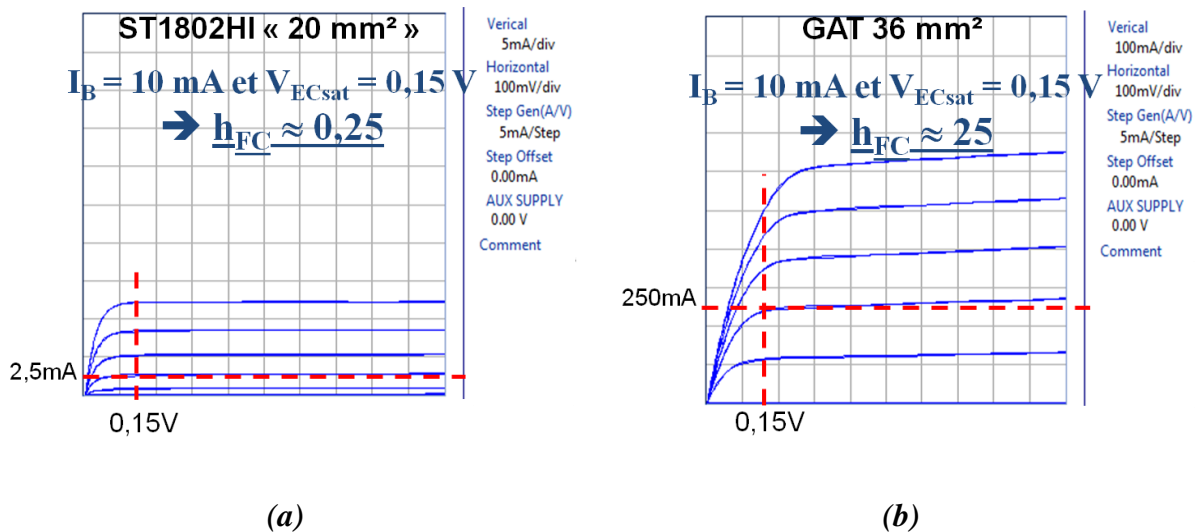


Figure 5-13 : Réseaux de Kellog en mode inverse

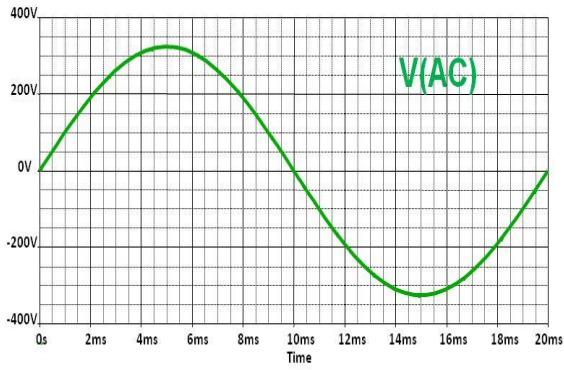
a) du ST1802HI b) GAT 36 mm<sup>2</sup>

Le point de référence permettant de comparer les performances des transistors ST1802HI et du GAT 36 mm<sup>2</sup> est établi pour un courant de base de 10 mA. Contrairement aux 0,3 V de chute de tension habituellement choisis en mode direct, ici, la chute de tension minimale de fonctionnement en mode inverse atteint 0,15 V. Cette valeur est due au comportement linéaire du transistor qui se manifeste à partir de très faibles chutes de tension (0,1 V).

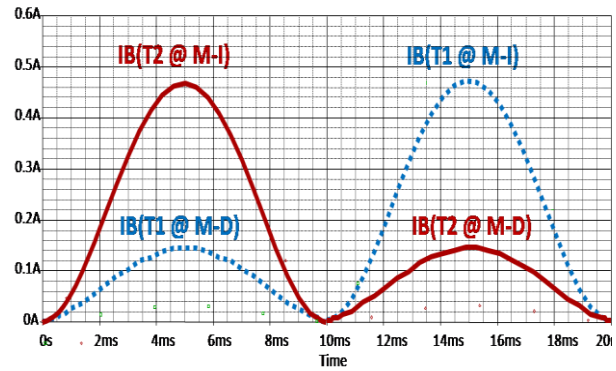
Etant données les faibles valeurs du gain en inverse ( $h_{FC}$ ) du transistor ST1802HI, ce dernier se comporte comme un atténuateur (figure 5-13), l'excluant ainsi de cette application. A l'inverse, le GAT présente un gain relativement élevé ( $h_{FC} > 20$ ), pour les courants avoisinant l'ampère.

Cette caractéristique intéressante de fonctionnement du transistor GAT en mode inverse nous incite à approfondir l'idée de dérivation du courant de la diode vers le transistor.

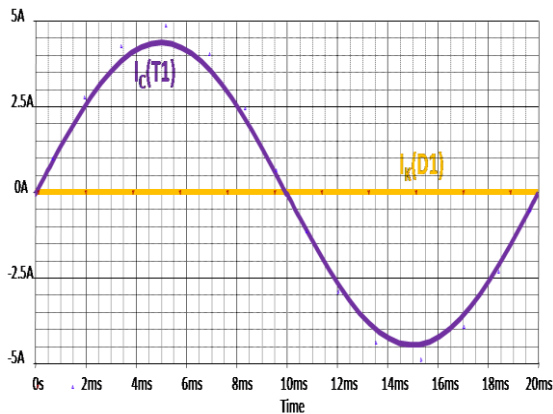
Nous avons repris le schéma de la figure 5-6, et simulé son fonctionnement sur une charge résistive de 1000 W, en forçant les transistors en mode de fonctionnement inverse. Les résultats de simulation sont représentés sur la figure 5-14.



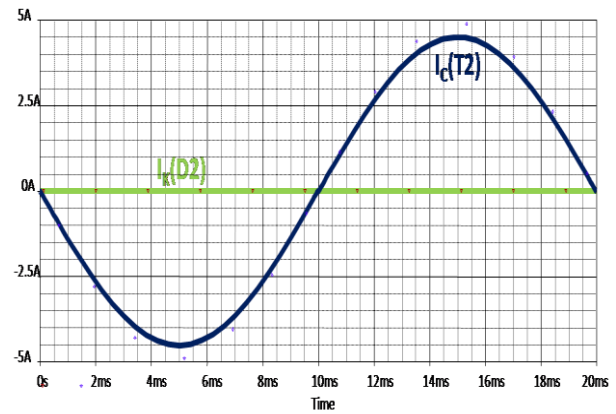
*a : Tension secteur*



*b : Courants de commande*



*c : Courants traversant T1 ( $I_C(T1)$ ) et D1 ( $I_K(D1)$ )*



*d : Courants traversant T1 ( $I_C(T2)$ ) et D1 ( $I_K(D2)$ )*

**Figure 5-14 : Résultats de simulations électriques de l'interrupteur formé par l'association de transistors GAT et de diodes, en déviant le courant de charge dans un transistor GAT fonctionnant en mode inverse**

Pendant la première demi-période de l'alternance secteur [0, 10 ms], le courant de charge traverse le transistor T1 avant d'être dérivé vers le transistor T2, ce qui implique l'annulation du courant traversant la diode D2 (figure 5-14-c-d). En revanche, le courant de commande de base du transistor T2 est relativement important. Ceci est dû à la faible valeur du gain du transistor fonctionnant en mode inverse, comme le montre la figure 5-14-b.

Lors de la seconde demi-période de l'alternance secteur [10ms, 20ms], le courant de charge traverse le transistor T2 avant d'être dérivé vers le transistor T1, évitant ainsi le passage du courant par la diode D1 (figure 5-14-c-d).

Ces résultats de simulations ont permis de valider le principe de l'utilisation du transistor bipolaire en mode inverse dans l'optique de réduire les pertes causées par le passage du courant dans les diodes. En effet, la totalité du courant de charge traverse le premier transistor

fonctionnant en mode direct, avant de traverser le deuxième transistor polarisé en inverse [70].

Pour que cette solution soit énergétiquement intéressante, il est nécessaire d'imposer un courant de commande suffisant pour que le transistor fonctionnant en inverse présente une chute de tension inférieure à 1 V à ses bornes. Cette valeur concorderait ainsi avec la tension de seuil de la diode en anti parallèle. En revanche, le principal inconvénient de cette configuration réside dans la faiblesse du gain des transistors en mode inverse, et donc dans l'utilisation d'un courant de commande relativement important. Dans ce cas de figure, la puissance dissipée par la commande ne peut plus être négligée, et il faut donc l'inclure dans le bilan des puissances dissipées, exprimé par les équations suivantes :

$$P_{Total} = P_{T1} + P_{T2} \quad \text{Équation 5-8}$$

Donc :

$$P_{T1} = [I_B \cdot V_{BE} + I_C \cdot V_{CESAT}]_{T1} \quad P_{T2} = [I_B \cdot V_{BC} + I_E \cdot V_{ECSAT}]_{T2} \quad \text{Équation 5-9}$$

En s'appuyant sur les grandeurs électriques du transistor GAT reportées dans le tableau 5-5 ci-dessous, on calcule la puissance statique dissipée par le transistor fonctionnant en modes direct et inverse.

**Tableau 5-5 : Tableau récapitulatif des valeurs des grandeurs utilisées pour le calcul de la puissance statique dissipée par le transistor en mode direct et inverse formant l'interrupteur**

<b>En mode direct</b>	<b>I<sub>C</sub>(A)</b>	<b>h<sub>FE</sub></b>	<b>I<sub>B</sub>(A)</b>	<b>V<sub>CESAT</sub>(V)</b>	<b>V<sub>BE</sub>(V)</b>	<b>P(W)</b>
	4,5	20	0,225	0,5	1	2,4
<b>En mode inverse</b>	<b>I<sub>C</sub>(A)</b>	<b>h<sub>FC</sub></b>	<b>I<sub>B</sub>(A)</b>	<b>V<sub>CESAT</sub>(V)</b>	<b>V<sub>BE</sub>(V)</b>	<b>P(W)</b>
	4,5	10	0,45	0,3	1	1,8

La puissance statique, dissipée par le transistor fonctionnant en mode direct, s'élève à 2,4 W. En revanche, on relève 1,8 W de puissance dissipée par le transistor fonctionnant en



mode inverse. Ceci implique une puissance dissipée totale par l'interrupteur de l'ordre de 4,2 W, ce qui correspond à 0.94 W/A.

Cette solution originale permet de réduire la puissance dissipée d'un tiers par rapport à la solution classique (transistors GAT + diodes). Ces résultats très encourageants nous incitent à poursuivre notre démarche de réalisation d'un interrupteur à base de transistors à fort gain.

Dans la suite du développement, nous poursuivons notre démarche de réduction du nombre de composants nécessaires au développement de la fonction interrupteur bidirectionnel en courant et en tension commandable à l'ouverture et à la fermeture.

## 5.4 Le rôle des diodes dans la réalisation d'un interrupteur bidirectionnel à transistors GAT.

Comme développé précédemment, nous nous sommes intéressés à la réduction de la chute de tension à l'état passant (puissance statique) de l'interrupteur à base de transistors GAT et de diodes. Jusqu'ici, le transistor bloqué comptait uniquement sur sa diode en antiparallèle pour assurer la bidirectionnalité en courant de l'interrupteur. La solution proposée consiste maintenant à forcer la dérivation du courant vers ce même transistor en l'obligeant à conduire en mode inverse. Cette solution a été validée par des mesures expérimentales ainsi que par des simulations. Les questions qui se posent maintenant sont les suivantes : Est-il nécessaire de conserver ces diodes en antiparallèle ? Peut-on dériver totalement le courant de charge dans le transistor fonctionnant en mode inverse tel que cela est représenté sur la figure 5-15-c ?

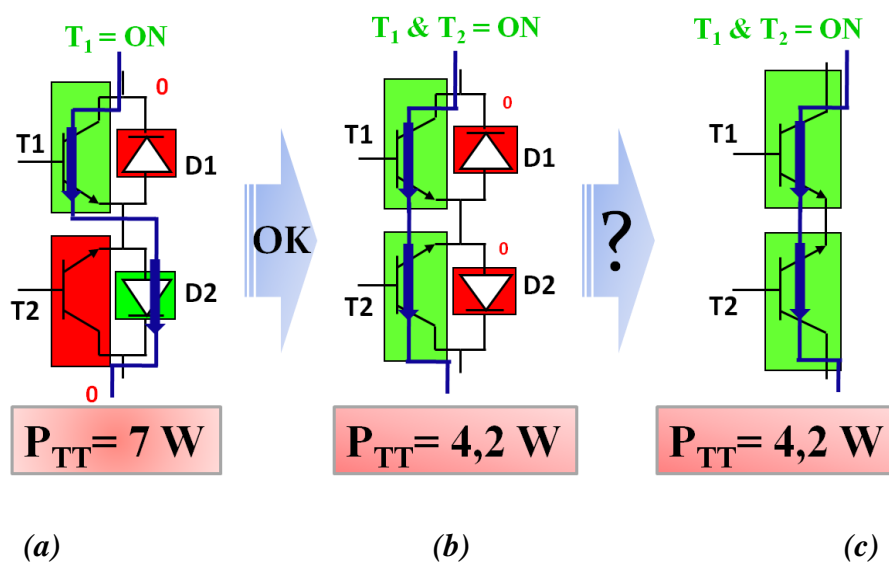
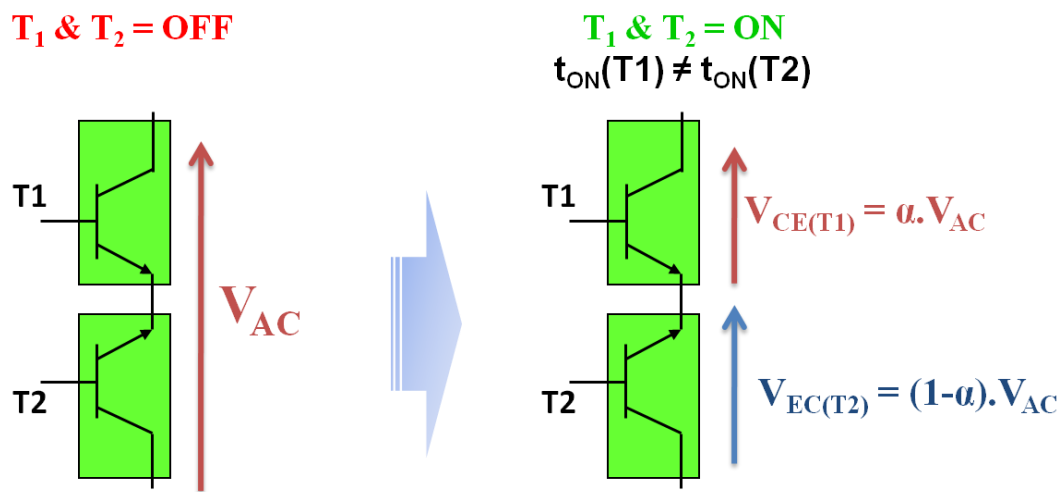


Figure 5-15 : Réalisation d'un interrupteur secteur à transistors GAT

La solution à base de deux transistors GAT présentée sur la figure 5-15-c se distingue par le nombre réduit de composants nécessaires à la réalisation de l'interrupteur secteur. En effet, lorsque l'on commande les deux transistors GAT, l'un en direct et l'autre en inverse, les diodes ne jouent alors plus aucun rôle lors du passage du courant (figure 5-15-b). Ceci nous conduit donc à envisager leur suppression, ce qui faciliterait considérablement l'assemblage en boîtier de cette structure hybride et réduirait le coût de fabrication total de l'interrupteur.

Examinons maintenant le comportement à l'état bloqué de cette solution sans diode.



**Figure 5-16 : Répartition de la tension secteur ( $V_{AC}$ ) entre les deux transistors**

La figure 5-16 illustre la répartition de la tension secteur ( $V_{AC}$ ) entre les deux transistors GAT qui composent l'interrupteur. En cas de décalage de commutation des deux transistors GAT, le transistor  $T2$  peut se retrouver avec une tension importante à ses bornes pendant un bref instant. Sachant que le transistor GAT a une tenue en tension inverse de l'ordre de 5 V, celui-ci sera confronté à des tensions importantes à ses bornes, provoquant ainsi sa mise en conduction par avalanche et sa destruction.

Ce constat nous montre que l'interrupteur formé par l'association en anti-série de deux transistors GAT n'est pas bidirectionnel en tension malgré sa bidirectionnalité en courant.

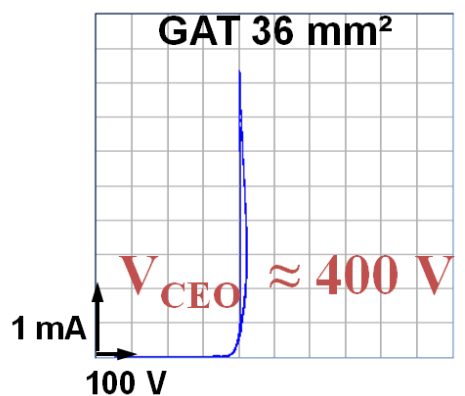
Effectivement, après cette analyse du comportement à l'état bloqué de l'interrupteur, il s'avère que la présence des diodes est indispensable pour éviter le claquage du transistor et garantir ainsi la bidirectionnalité en tension de l'interrupteur.

## 5.5 Réalisation d'un interrupteur bidirectionnel à base de transistors GAT sans diode (interrupteur IBICOM)

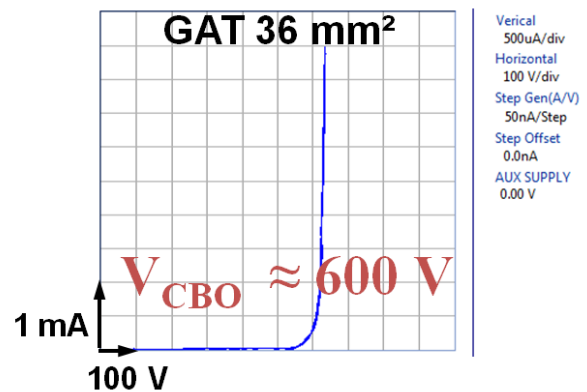
### 5.5.1 Etude statique à l'état bloqué de l'interrupteur bidirectionnel

Dans un premier temps, nous avons étudié les caractéristiques à l'état passant de l'interrupteur réalisé par l'association en anti-série de transistors GAT (sans diode). Puis, dans un second temps, nous nous sommes intéressés à la tenue en tension de cet interrupteur. Etant donné l'enjeu que représente la réduction du nombre de composants en termes d'économie de réalisation, nous nous sommes focalisés sur l'obtention d'une solution permettant la protection du transistor fonctionnant en inverse avec les tensions du réseau alternatif.

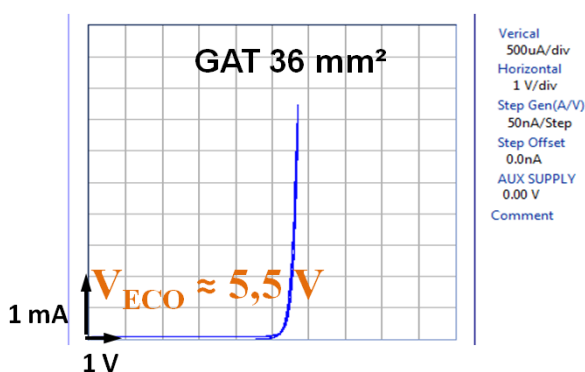
Sur la figure 5-17 nous rappelons les caractéristiques du transistor GAT 36 mm<sup>2</sup> polarisé à l'état bloqué, dans les sens directs et inverses.



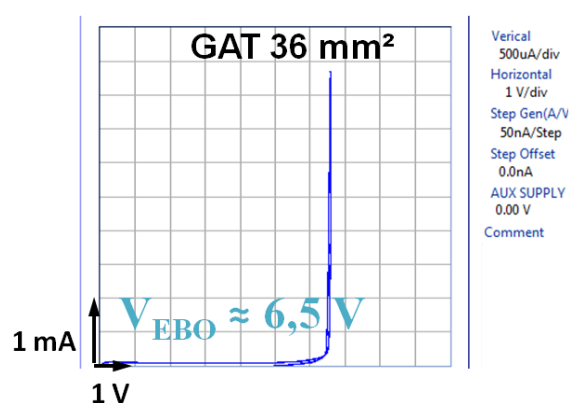
(a)



(b)



(c)

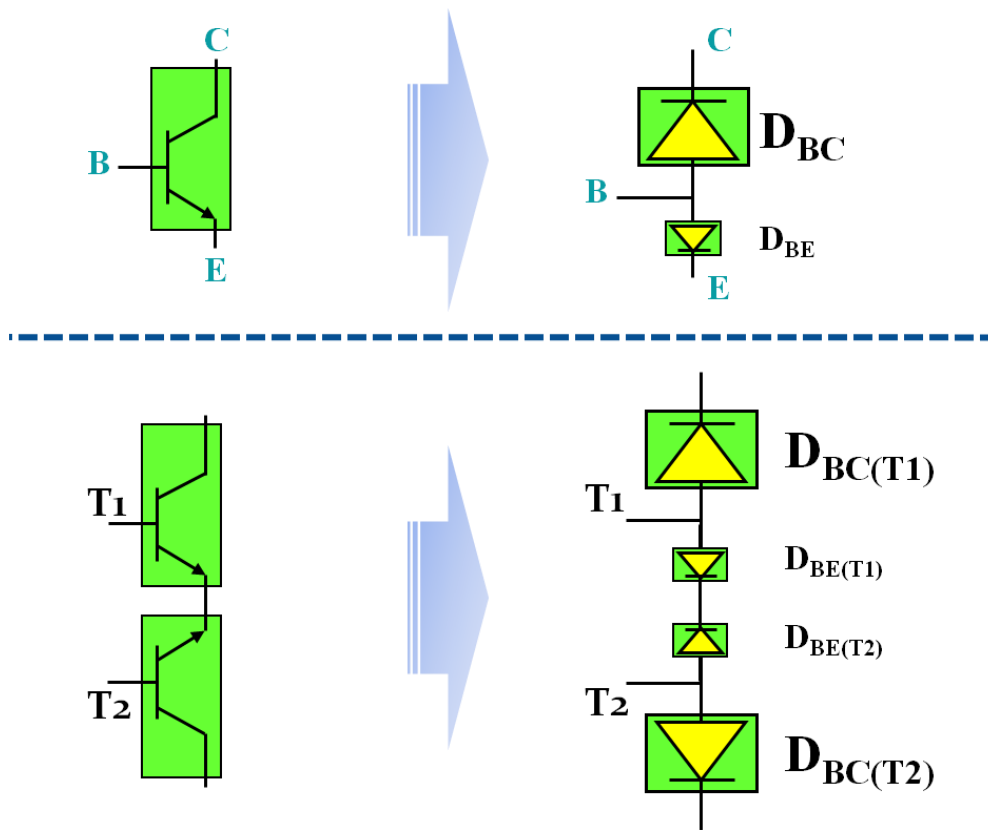


(d)

**Figure 5-17 : Transistor GAT : tenues en tension directe (a et b) et inverse (c et d) des jonctions BE et BC**

La tenue en tension du transistor GAT dans le sens direct est de 400 V contre 5,5 V en inverse. Quant à la jonction base-collecteur, elle peut supporter une tension de l'ordre de 600 V. Néanmoins, la jonction base-émetteur ne peut pas supporter une tension supérieure à 6,5 V.

En considérant le transistor bipolaire par son schéma équivalent composé de deux diodes en anti-série, on peut ainsi analyser plus finement la répartition des tensions entre les différentes jonctions constituant l'interrupteur.



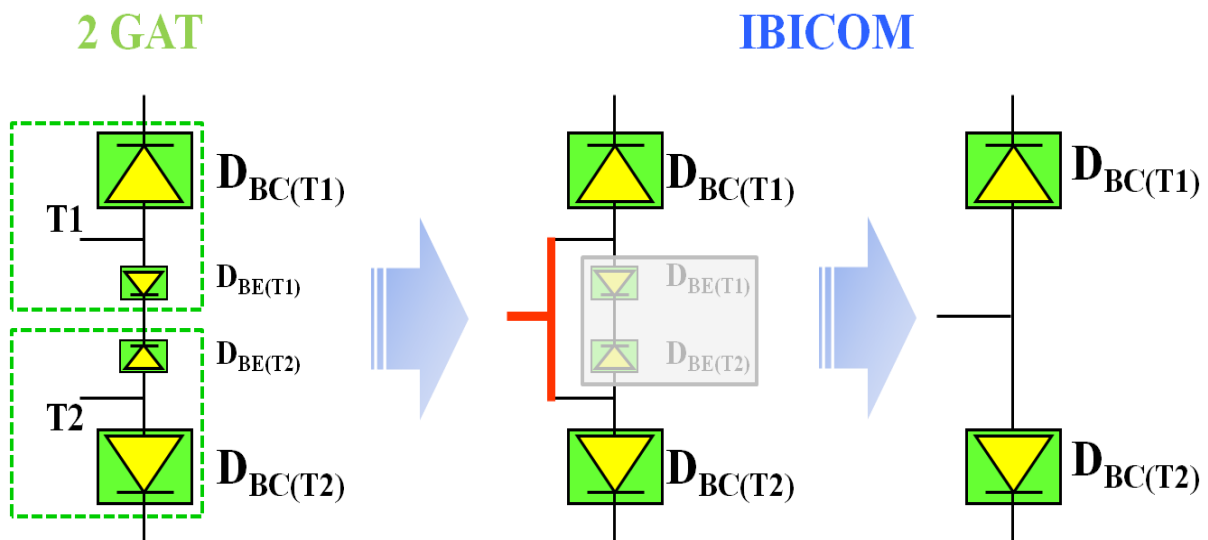
**Figure 5-18 : Schéma équivalent à base de diodes, de l'interrupteur réalisé par l'association en anti-série de deux transistors GAT**

Comme le montre la figure 5-18, le schéma de l'interrupteur à transistors GAT se compose de quatre diodes associées en anti-série. Ces diodes sont schématisées avec deux tailles différentes, les diodes de petites tailles étant représentatives d'une tenue en tension de l'ordre de 6 V ( $D_{BE(T1)}$  et  $D_{BE(T2)}$ ) et celles de plus grandes tailles symbolisant des diodes avec une tenue en tension de 600 V ( $D_{BC(T1)}$  et  $D_{BC(T2)}$ ). Cette représentation de l'interrupteur permet de

comprendre la non bidirectionnalité en tension de l'interrupteur, du fait de la présence des deux jonctions base-émetteur ( $D_{BE}$ ) incapables de supporter la tension du secteur.

Afin de protéger les deux diodes  $D_{BE}$  et de rendre ainsi l'interrupteur bidirectionnel en tension et en courant, nous avons envisagé de les court-circuiter dans le but de les rendre invisibles vis-à-vis du circuit extérieur (figure 5-19).

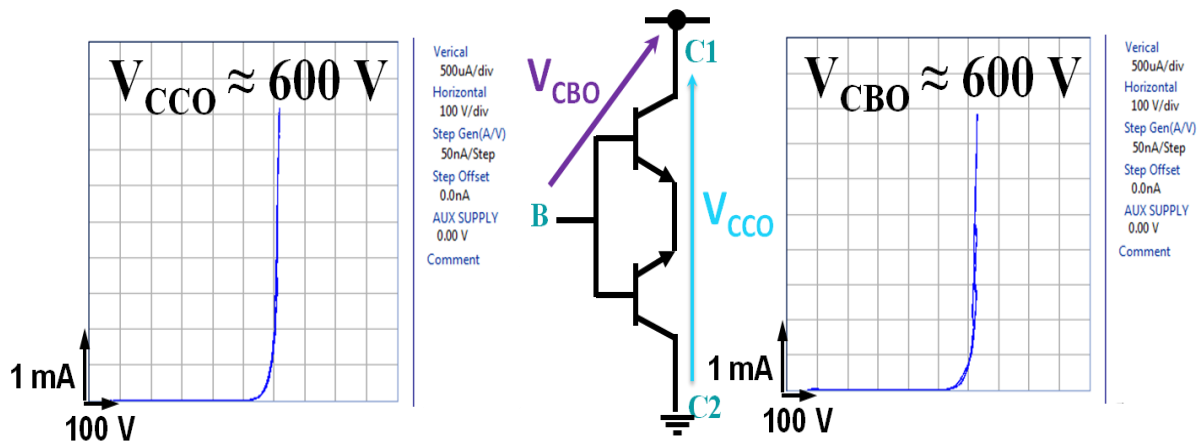
Nous désignerons par la suite cette structure sous le nom d'IBICOM, pour **I**nterrupteur **B**idirectionnel **C**OMmandable.



*Figure 5-19 : Schéma équivalent de l'interrupteur IBICOM.*

*Les diodes  $D_{BE(T1)}$  et  $D_{BE(T2)}$  sont court-circuitées en réunissant les deux commandes des deux transistors GAT*

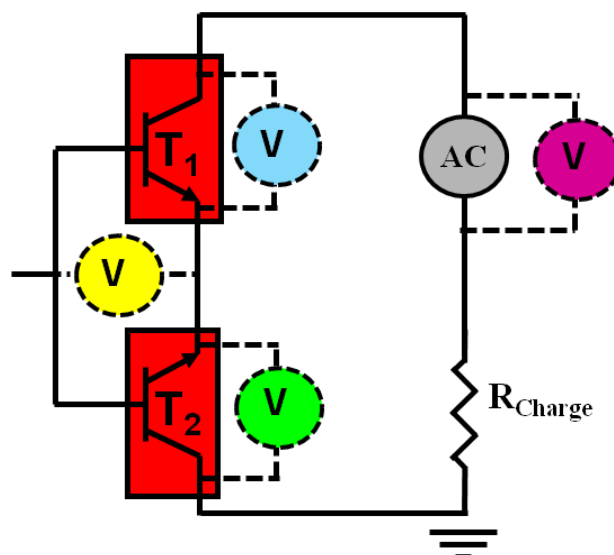
En vue de valider le principe de protection des deux diodes  $D_{BE}$ , nous avons mesuré, dans un premier temps, les caractéristiques de tenue en tension à l'état bloqué de l'interrupteur IBICOM.  $V_{CCO}$  correspond à la tension supportée entre les collecteurs du transistor T1 et T2, et  $V_{CBO}$  à la tension tolérée entre les collecteurs et les bases communes aux deux transistors T1 et T2.



**Figure 5-20 : Tenues en tension de l'interrupteur IBICOM**

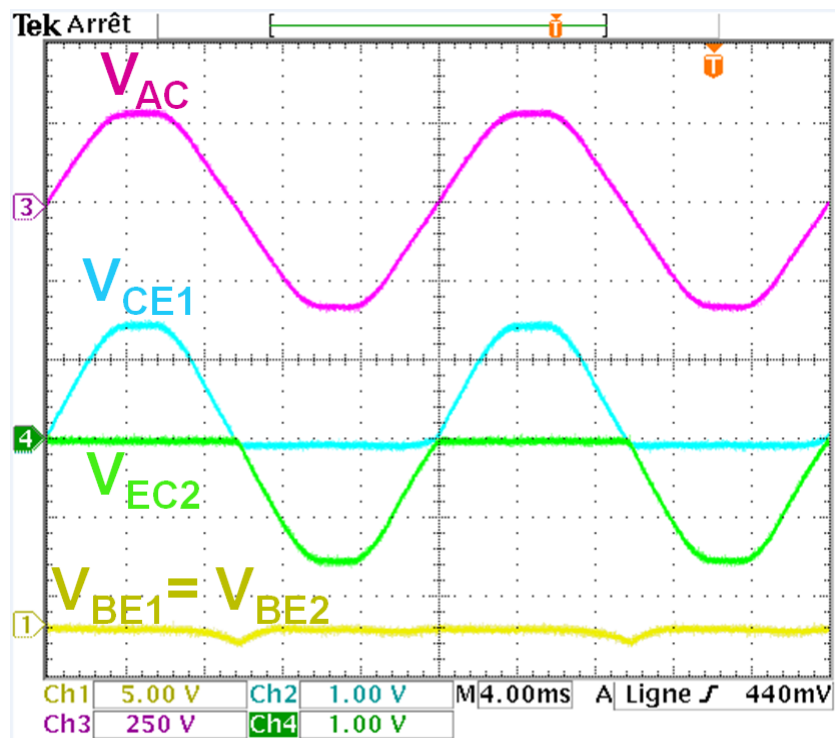
Les résultats des caractérisations statiques révèlent, d'une part, une égalité des tenues en tension  $V_{CCO}$  et  $V_{CBO}$  ( $V_{CCO} = V_{CBO} = 600\text{ V}$ ), et d'autre part, une similitude des tenues en tension de l'interrupteur IBICOM et de la jonction base-collecteur du transistor GAT (Figure 5-17-b).

Pour confirmer le comportement bidirectionnel en tension de l'interrupteur IBICOM, nous l'avons inséré dans le circuit d'alimentation d'une charge résistive de  $150\ \Omega$  par une source de tension alternative (300 V Max / 50 Hz) représentative de la tension secteur. Plusieurs sondes de tension nous ont permis de suivre l'évolution des tensions entre les bornes des deux transistors GAT, comme illustré sur le schéma électrique de la figure 5-21 ci-dessous.



**Figure 5-21 : Schéma électrique des tests de tenues en tension de l'interrupteur IBICOM**

Les tests de tenue en tension ont été effectués en laissant la base de l'interrupteur IBICOM en l'air. Les mesures effectuées sur deux alternances de la tension secteur (40 ms) sont représentées sur l'oscillogramme de la figure 5-22.



**Figure 5-22 : Les formes d'ondes de la source alternative et des différentes tensions de l'interrupteur IBICOM**

La courbe  $V_{AC}$  de la figure 5-22 représente la tension de la source alternative. Les courbes  $V_{CE1}$  et  $V_{EC2}$  correspondent aux tensions aux bornes des transistors T1 et T2 et les courbes  $V_{BE1}$  et  $V_{BE2}$  correspondent aux tensions aux bornes des jonctions base-émetteur des transistors T1 et T2. Nous constatons que la tension  $V_{CE1}$  mesurée aux bornes du transistor T1 est toujours positive pendant l'alternance positive de la tension secteur, et nulle pendant l'alternance négative. Réciproquement, la tension  $V_{EC2}$  mesurée aux bornes du transistor T2 est toujours nulle pendant l'alternance positive et négative pendant l'alternance négative.

En ce qui concerne les tensions  $V_{BE}$  aux bornes des jonctions base-émetteur, celles-ci sont quasiment nulles hormis lors des passages par zéro des alternances positives, avec une légère surtension négative de l'ordre du volt.

Les transistors T1 et T2 constituant l'interrupteur IBICOM se comportent comme un pont redresseur. Lors de l'alternance positive, le transistor T1 supporte la totalité de la tension imposée par la source alternative, protégeant ainsi le transistor T2 vis-à-vis du circuit. Pendant

l'alternance négative, c'est le transistor T2 qui assure la tenue en tension, préservant ainsi totalement le transistor T1. Ainsi, le comportement complémentaire des deux transistors T1 et T2 rend l'interrupteur IBICOM totalement blocable dans les deux sens de polarisation. Ce comportement à l'état bloqué, confirme tout l'intérêt de court-circuiter les deux jonctions base-émetteur, en reliant les deux bases des deux transistors.

Étant donné que la tenue en tension  $V_{CBO}$  de la jonction base-collecteur est supérieure à la tension  $V_{CEO}$  du transistor GAT, et que le blocage de l'interrupteur est assuré par les jonctions base-collecteur des deux transistors, cela nous permet de réaliser un interrupteur secteur (600 V), malgré une tension  $V_{CEO}$  ne dépassant pas 400 V.

Ainsi, nous voyons que le principal critère de sélection des transistors permettant de garantir la tenue en tension de l'interrupteur concerne la tenue en tension inverse de la jonction base-collecteur du transistor GAT.

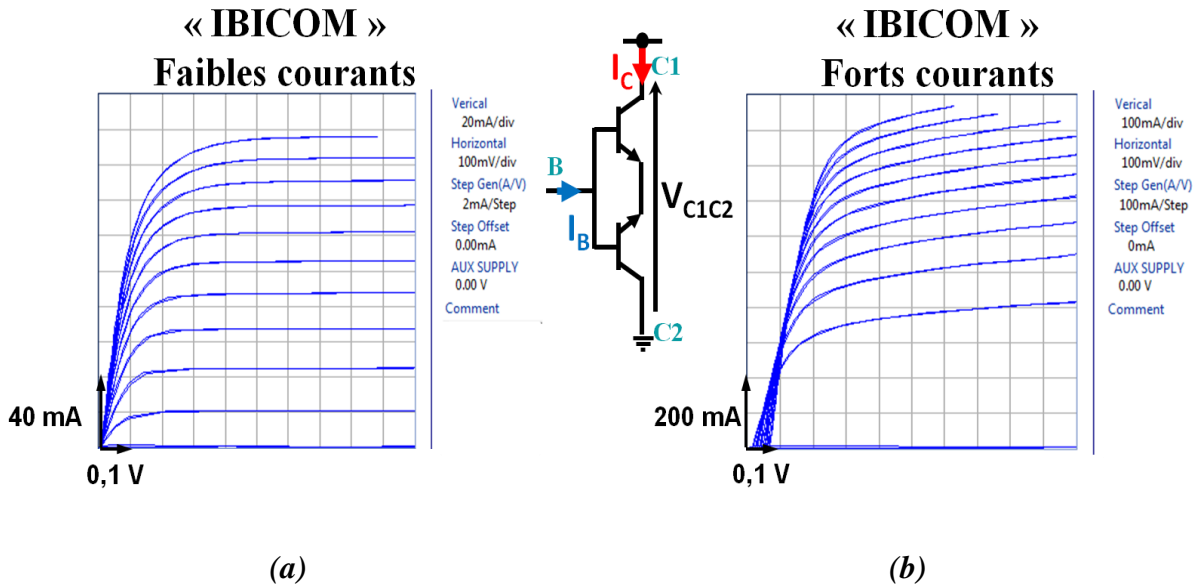
## 5.5.2 Etude statique à l'état passant de l'interrupteur bidirectionnel IBICOM

### 5.5.2.1 Réseau de Kellog

Puisque l'interrupteur IBICOM se caractérise par une structure symétrique, la caractérisation à l'état passant sera indépendante du sens de la polarisation (direct ou inverse).

Les caractéristiques statiques de la figure 5-23 représentent l'évolution du courant traversant l'interrupteur à l'état passant, sur une large plage de courant de base variant dans les intervalles [2 ; 20] mA et [0,1 ; 1] A. Ces mesures ont été réalisées à température ambiante.





**Figure 5-23 : Réseaux de Kellog de l'interrupteur IBICOM à faibles (a) et à forts (b) courants**

L'analyse des caractéristiques de l'interrupteur IBICOM met en évidence la faible valeur de la tension de saturation, de l'ordre de 0,2 V pour les faibles courants de base, ainsi qu'une zone linéaire parfaitement horizontale. Ceci montre la stabilité du gain dans cette gamme de courants.

En forte polarisation, cet interrupteur se caractérise d'une part, par un régime de saturation plus étendu et des valeurs de tensions  $V_{C1C2}$  comprises entre 0 et 0,3 V, et d'autre part, par une zone linéaire relativement inclinée due à l'effet Early.

Ces caractéristiques témoignent tout l'intérêt du choix de la technologie bipolaire d'élaboration de l'interrupteur IBICOM, avec une faible chute de tension à l'état passant aux bornes de l'interrupteur qui pourrait rester inférieure à 0,5 V avec un circuit de commande approprié.

#### 5.5.2.2 Compromis gain direct / gain inverse

Le courant de commande de l'interrupteur IBICOM résulte de la somme des courants de polarisation des deux transistors GAT, l'un fonctionnant en direct avec un courant de base  $I_{B-D}$  et l'autre conduisant en inverse avec un courant  $I_{B-Inv}$ , tous deux définis par :

$$I_{B-D} = I_{Charge} / h_{FE} \qquad \text{Équation 5-10}$$

$$I_{B-Inv} = I_{Charge} / h_{FC}$$

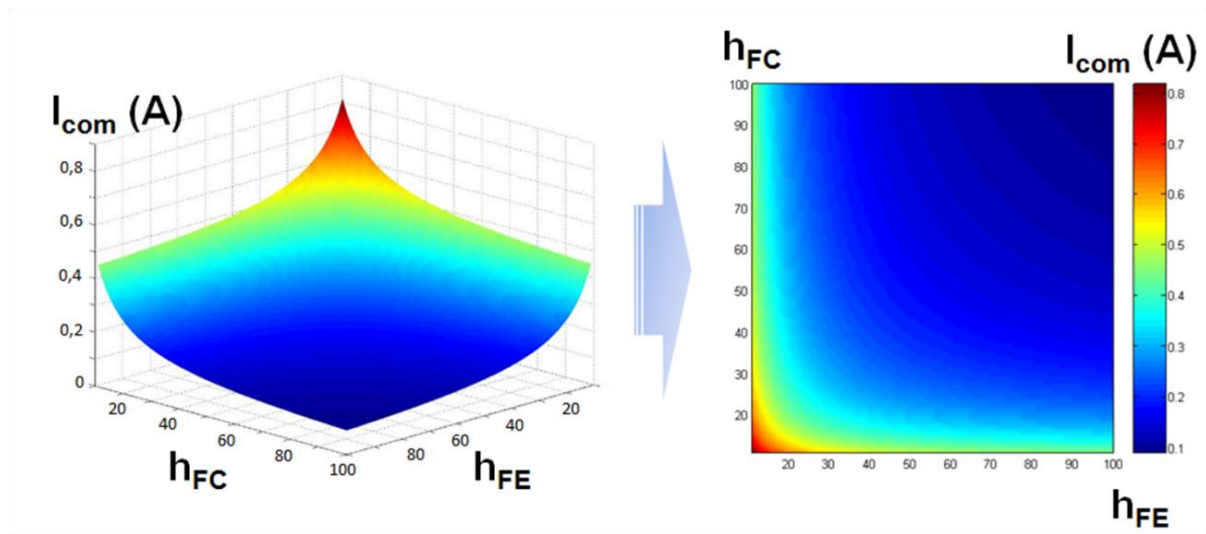
Équation 5-11

Le courant  $I_{com}$  commandant l'interrupteur IBICOM s'écrit donc:

$$I_{com} = I_{Charge} \times (1/h_{FE} + 1/h_{FC})$$

Équation 5-12

La figure 5-24 ci-dessous trace l'évolution du courant de commande en fonction des gains  $h_{FE}$  et  $h_{FC}$ .

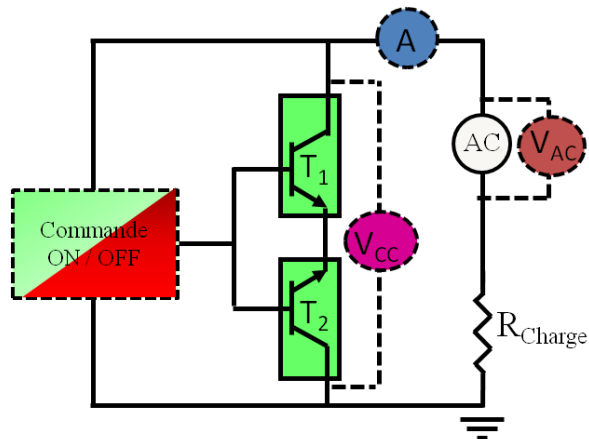


**Figure 5-24 : Variation du courant de commande de l'interrupteur IBICOM en fonction des gains en direct et en inverse des transistors GAT**

En représentant ainsi la variation du courant de commande en fonction des gains en direct et en inverse des deux transistors constituant l'interrupteur, il ressort de la figure 5-24 que l'optimum de courant de commande se situe sur l'axe  $h_{FE} = h_{FC}$ . Ceci implique que cet interrupteur IBICOM nous impose le choix de transistors présentant un bon compromis entre le gain direct et le gain inverse.

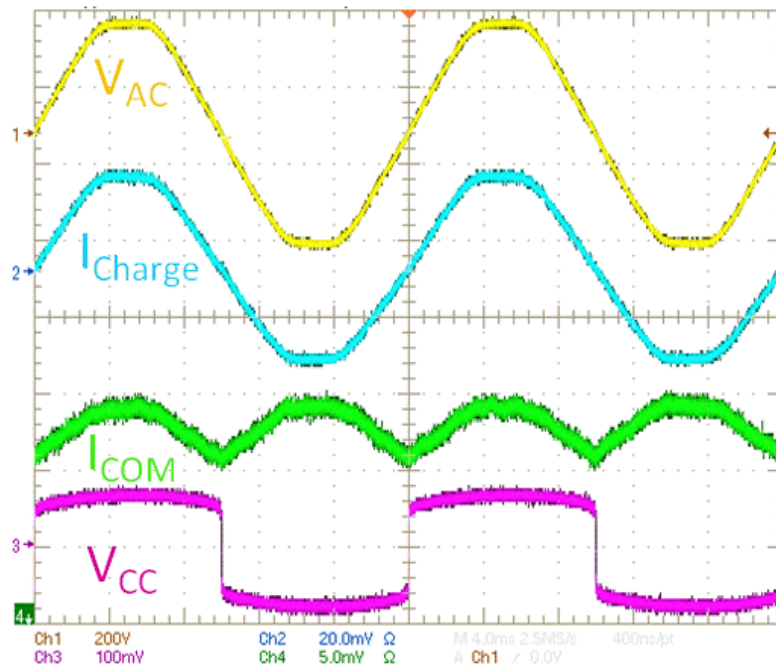
### 5.5.2.3 Tests électriques à la commutation de l'interrupteur IBICOM

Nous avons repris le circuit de test de bidirectionnalité en tension de blocage de l'interrupteur IBICOM (figure 5-21), et lui avons ajouté un circuit de commande afin de procéder à des tests de bidirectionnalité en courant (figure 5-25).



**Figure 5-25 : Schéma électrique des tests de conduction de l'interrupteur IBICOM**

En commande pleine onde, l'ensemble des courants et des tensions mesurés sont représentés sur l'oscillogramme de la figure 5-27.

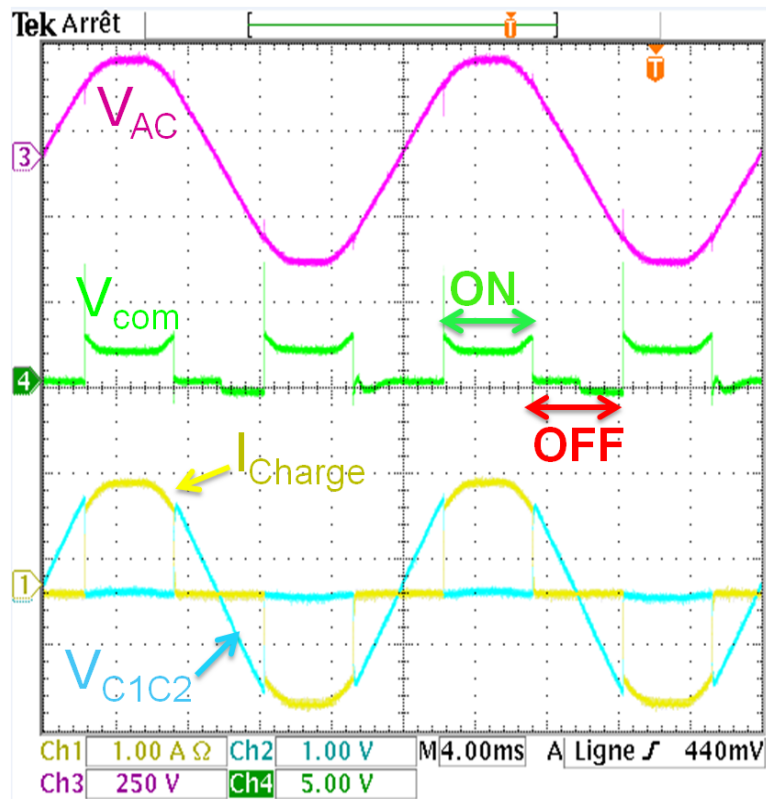


**Figure 5-26 : Formes d'ondes des courants et tensions caractéristiques du fonctionnement de l'interrupteur IBICOM en conduction pleine onde**

La tension  $V_{AC}$  est mesurée aux bornes de la source alternative AC. La tension  $V_{CC}$  représente la tension aux bornes de l'interrupteur IBICOM.  $I_{Charge}$  est le courant traversant la charge résistive ( $R_{Charge}$ ). La caractéristique  $I_{COM}$  reflète le courant appliqué par le circuit de commande. Ce dernier délivre un signal sinusoïdal (redressement double alternances), avec

une période de 10 ms et un rapport cyclique unitaire destinés à permettre la visualisation du fonctionnement de l'interrupteur en conduction.

En mode variation de phase, l'ensemble des courants et des tensions mesurés sont représentés sur l'oscillogramme de la figure 5-27.



**Figure 5-27 : Formes d'ondes des courants et tensions caractéristiques du fonctionnement de l'interrupteur IBICOM à la fermeture et à l'ouverture**

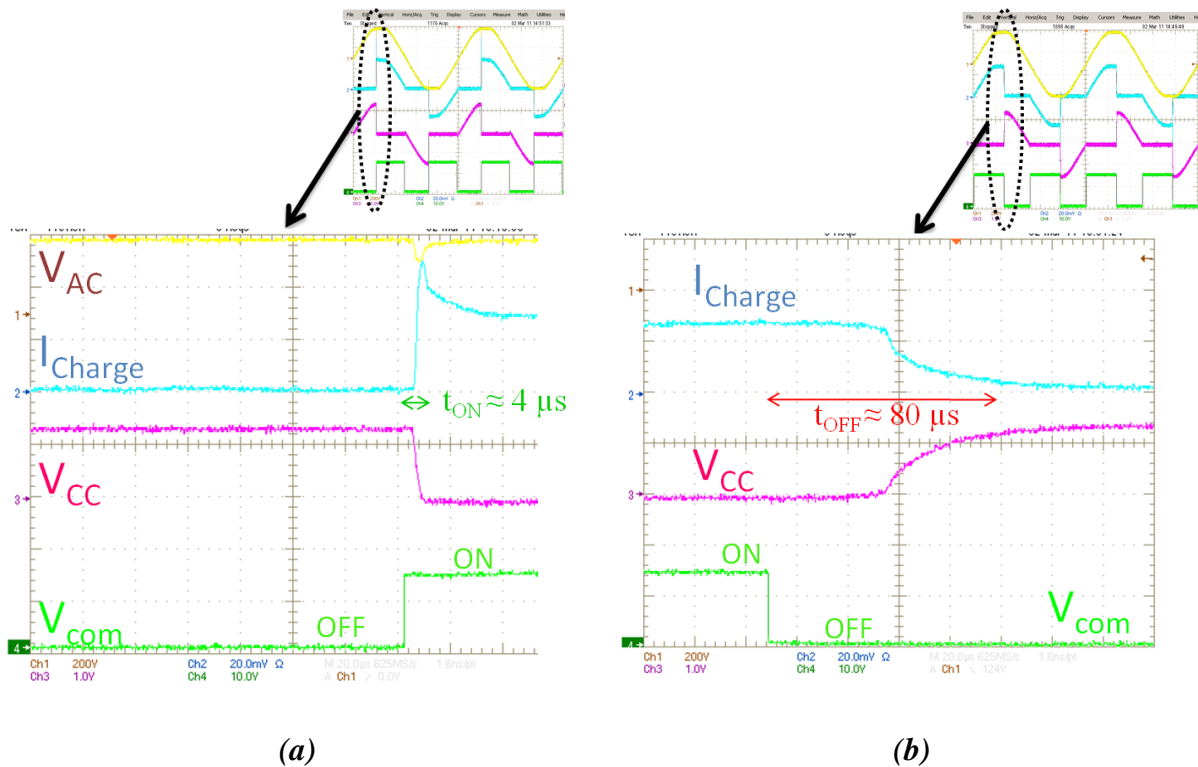
Alors que la tension  $V_{AC}$  est mesurée aux bornes de la source alternative AC, la tension  $V_{C1C2}$  représente la tension aux bornes de l'interrupteur IBICOM.  $I_{Charge}$  est le courant traversant la charge résistive ( $R_{Charge}$ ). Quant à la caractéristique  $V_{COM}$ , elle reflète la tension appliquée par le circuit de commande. Ce circuit délivre un signal carré d'amplitude 2 V, avec une période de 10 ms et un rapport cyclique de 50%, destinés à visualiser le fonctionnement de l'interrupteur, à la fermeture (ON) et à l'ouverture (OFF).

Lorsque la commande est à l'état OFF, la tension  $V_{C1C2}$  aux bornes de l'interrupteur IBICOM est confondue avec le signal de la source AC et aucun courant ne circule dans la charge. En revanche, dès que la commande ON est appliquée, un courant de charge apparaît en suivant l'allure de la tension  $V_{AC}$ , du fait de la nature résistive de la charge, provoquant

ainsi une chute de la tension aux bornes de l'interrupteur IBICOM à des valeurs très faible (proche de un volt).

Ce comportement est vérifié, tant pour les alternances positives que pour les alternances négatives, confirmant ainsi la bidirectionnalité de l'interrupteur en tension et en courant et sa commandabilité à l'ouverture et à la fermeture.

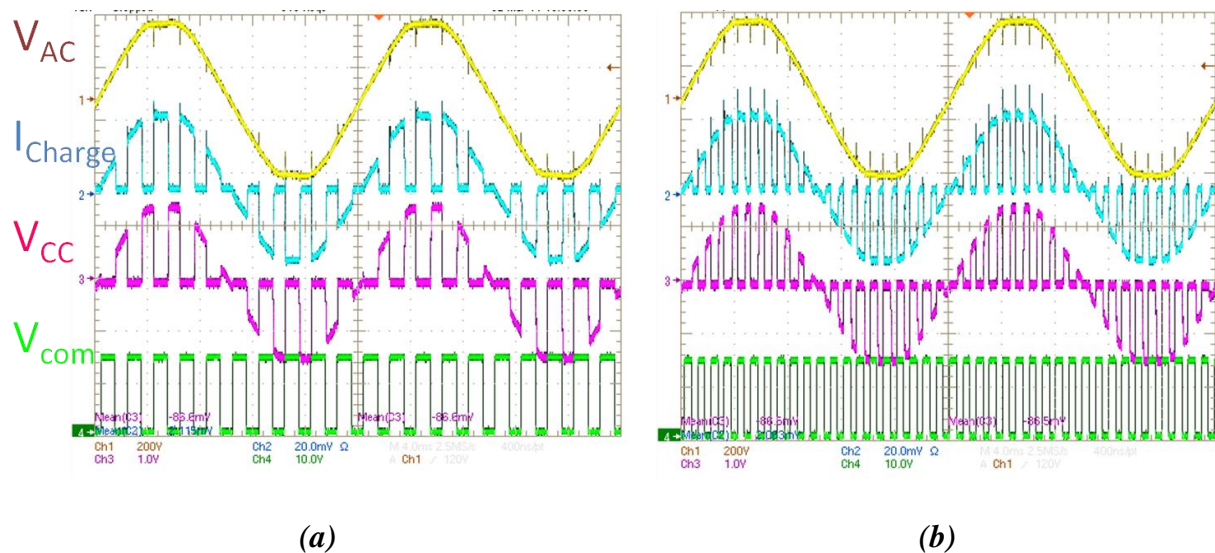
Après avoir validé le comportement de l'interrupteur IBICOM en statique, on a souhaité observer les allures des courants et des tensions lors des commutations. La figure 5-28 illustre les formes d'ondes des courants et tensions caractéristiques du fonctionnement de l'interrupteur IBICOM à l'amorçage et au blocage.



**Figure 5-28 : Formes d'ondes des courants et tensions caractéristiques du fonctionnement de l'interrupteur IBICOM à l'amorçage (a) et au blocage (b)**

La figure 5-28-a montre que l'interrupteur IBICOM présente un temps d'amorçage ( $t_{ON}$ ) de l'ordre de 4  $\mu s$ . En revanche, lors du blocage de l'interrupteur IBICOM ( $t_{OFF}$ ), le courant s'annule après un temps de 80  $\mu s$  (figure 5-28-b). Cette valeur importante du temps de blocage est due à l'absence d'une commande à courant négatif permettant la soustraction rapide des charges de la base de l'interrupteur. Néanmoins, l'allure des courants et tensions de l'interrupteur IBICOM, lors des commutations, est comparable à celle des transistors bipolaires classiques de puissance.

Pour compléter cette étude, nous avons effectué des tests sur le comportement de cet interrupteur pour les applications de type gradateur. En effet, les convertisseurs AC-AC à découpage, sont actuellement pressentis comme les actionneurs majeurs dans les applications de gestion de l'énergie pour les réseaux et l'habitat. Du point de vue du réseau ou de la source d'alimentation, ces structures permettent de réguler le transfert de puissance tout en assurant un prélèvement sinusoïdal du courant induisant ainsi une amélioration du facteur de puissance. Le gradateur à base d'interrupteur IBICOM a été initialement mis en œuvre en discret au sein du Laboratoire de Microélectronique de Puissance de Tours. De ce fait, des commandes de fréquences de 500 Hz et 1 kHz ont été appliquées sur l'interrupteur. Les formes d'ondes des courants et tensions sont présentées sur la figure 5-29.



**Figure 5-29 : Formes d'ondes des courants et tensions caractéristiques du fonctionnement de l'interrupteur IBICOM à 500 Hz (a) et 1 kHz (b)**

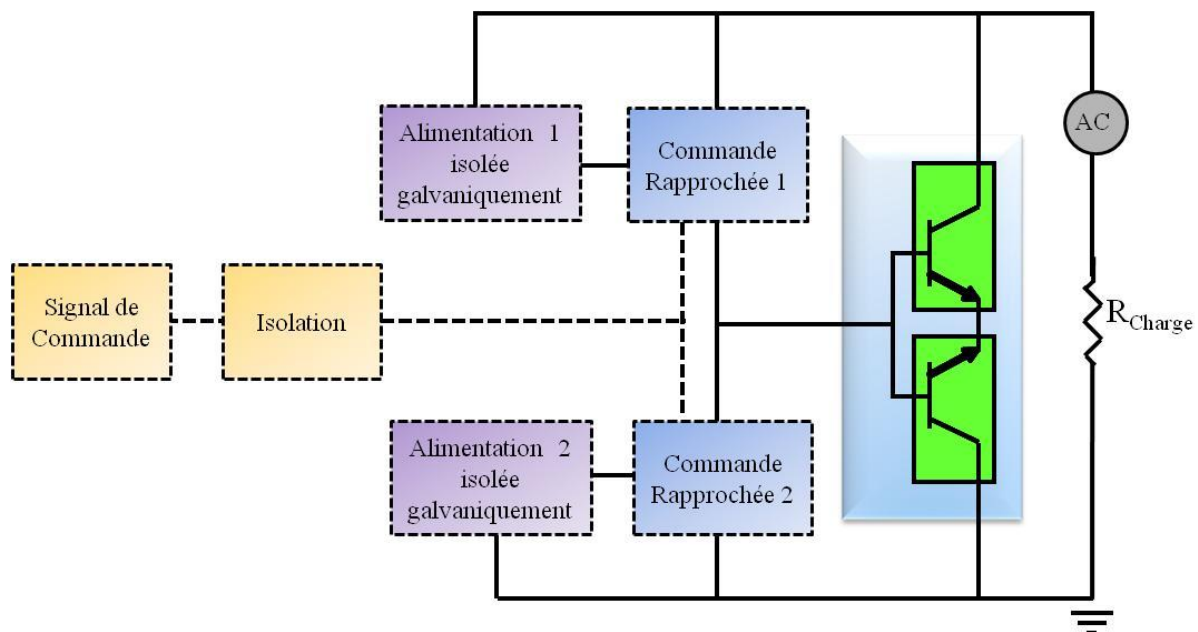
La figure 5-29 donne des formes d'ondes de la tension aux bornes du secteur ( $V_{AC}$ ), de l'interrupteur et de la commande, ainsi que du courant traversant la charge. On distingue clairement l'apparition de sur-courants aux bornes de la charge dus au temps de commutation de l'interrupteur. D'une part, ces sur-courants contraignent les transistors à fonctionner en régime d'avalanche et d'autre part, les surtensions créées, associées au passage d'un fort courant, provoquent de fortes pertes en commutation ce qui empêche la montée en fréquence.



#### 5.5.2.4 Circuit de commande

La commande de l'interrupteur IBICOM se caractérise par le besoin de deux circuits de commande, chacun étant référencé à un potentiel flottant. D'autre part, les commandes rapprochées de ces deux circuits nécessitent deux alimentations isolées l'une de l'autre.

Dans cette partie, nous allons présenter une structure utilisant deux commandes à base de transistors bipolaires pour déceler les problèmes afférant aux commandes des interrupteurs bidirectionnels en courant et en tensions présentant un point unique de commande et deux points de références. Cette description permettra d'appréhender tant les besoins des environnements électroniques à associer aux composants actifs que les caractéristiques qu'ils doivent présenter.

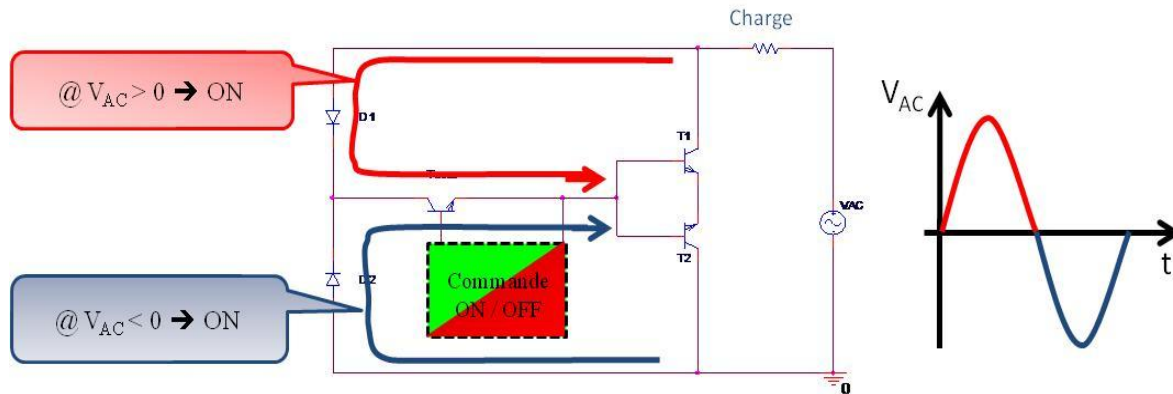


**Figure 5-30 : Topologie de la commande de l'interrupteur IBICOM**

Comme nous l'avons précisé plus haut, la mise en œuvre de l'interrupteur bidirectionnel repose alors sur une double commande. Pour traiter cette problématique, il faut donc deux alimentations indépendantes et isolées pour piloter la structure étudiée. Il en va de même pour la gestion et l'isolation des ordres de commande. Plusieurs dispositifs d'isolation ou d'adaptation des potentiels seront nécessaires pour transmettre les ordres aux différents blocs.

La gestion des commutations, les commandes référencées à des potentiels différents, la gestion des transferts d'ordres, ainsi que les alimentations des différentes fonctions, forment un ensemble volumineux, onéreux qui peut réduire les performances et la fiabilité du système.

Pour remédier à ces contraintes, nous avons développé le circuit de commande présenté sur la figure ci-dessous. Ce circuit a été testé par simulations et par mesures électriques pour réaliser la commande de l'interrupteur IBICOM. Ce dispositif se compose de deux diodes de puissance, d'un transistor GAT et de son circuit de commande.



**Figure 5-31 : Circuit de commande de l'interrupteur IBICOM**

Les deux diodes de puissance D1 et D2 permettent de gérer la circulation du courant nécessaire à la commande de l'interrupteur IBICOM en fonction de l'alternance secteur. Quant au transistor GAT, il commande l'ouverture ou la fermeture de l'interrupteur IBICOM indépendamment de la tension secteur. Outre une plus grande simplicité de réalisation, ce circuit de commande a l'avantage d'utiliser une seule commande rapprochée, une seule alimentation isolée, un nombre réduit de composants mais aussi une énergie moindre, pour commander l'interrupteur.

Nous distinguons bien les gains qui peuvent apparaître si une partie ou l'ensemble de l'énergie nécessaire à la commande de cet interrupteur est fourni par le réseau. Ce principe d'auto-alimentation de l'interrupteur aura pour avantage, d'une part, de simplifier la mise en œuvre de la partie commande, de réduire son volume et son coût de fabrication, et d'autre part, d'alléger les contraintes sur le gain en courant de l'interrupteur IBICOM.

## 5.6 Conclusion

A travers ce chapitre, nous avons implémenté les paramètres du transistor GAT dans le modèle de transistor bipolaire utilisé par le logiciel SPICE. Cela nous a permis de simuler dans un premier temps le fonctionnement d'un interrupteur à base de transistors GAT et de diodes en antiparallèle. L'étude de tous les modes de fonctionnement du transistor GAT, et plus particulièrement du transistor GAT de dimension 36mm<sup>2</sup>, nous a permis de constater que



ces derniers présentaient des caractéristiques de conduction intéressantes en mode inverse. Nous avons montré que l'utilisation de ce mode de fonctionnement permettait de dériver le courant de charge circulant habituellement dans les diodes placées en antiparallèle du circuit interrupteur. Cette dérivation du courant permet de réduire les pertes dissipées dans les diodes. Ceci nous a conduit à étudier l'idée d'un interrupteur innovant bidirectionnel en courant et en tension, composé uniquement de deux transistors, commandable à l'ouverture et à la fermeture et à faible pertes à l'état passant ( $<1 \text{ W/A}$ ). Malgré tout les intérêts que présente cette solution innovante, la faible valeur du gain en courant en mode inverse implique une commande énergivore pour les applications forts courants.

## Conclusion générale

# Conclusion générale

La forte consommation de l'énergie électrique dans l'habitat, liée notamment aux appareils de chauffage et aux appareils électroménagers, a conduit à la création de labels et de directives permettant de mieux sensibiliser, informer et orienter les utilisateurs. Ceci a eu pour conséquence de stimuler l'innovation technologique, et d'amener les fabricants à concevoir des appareils présentant de meilleures performances énergétiques, tout en optimisant les coûts.

Le remplacement de certaines fonctions mécaniques par de l'électronique a d'ores et déjà permis l'élaboration d'équipements plus sophistiqués et plus fiables. En contrepartie, la consommation d'énergie de ces appareils a augmenté, aussi bien en mode « actif » qu'en mode « veille ».

Dans le cadre d'une démarche de conception de nouveaux produits, nous avons exploré les différentes solutions permettant de réduire l'énergie consommée par les appareils électroménagers et plus particulièrement des solutions pour réduire la puissance dissipée dans les interrupteurs électroniques.

Les interrupteurs électroniques fonctionnant sur le réseau alternatif, associés à une commande intelligente, et offrant une possibilité d'interfaçage, permettent un meilleur contrôle de la dépense énergétique. Afin que ces systèmes présentent des rendements les plus élevés possibles, et qu'ils opèrent éventuellement dans des milieux confinés (par exemple encastrés dans les murs), nous avons considéré que ces interrupteurs de puissance devaient satisfaire certaines conditions et notamment être :

- Bidirectionnels en tension et en courant ;
- Capables de supporter au moins une tension de 600 V à l'état bloqué ;
- Commandables à l'ouverture et à la fermeture, pour pouvoir piloter tout type d'applications domestiques ;
- Faiblement dissipatifs. La densité de puissance dissipée devant absolument être inférieure à 1 W/A ;

- Fabriqués en utilisant des étapes technologiques peu coûteuses, afin de faciliter l'intégration de ces fonctions dans les applications grand public.

Les interrupteurs bidirectionnels en courant et en tension d'aujourd'hui résultent de l'association discrète de transistors et de diodes de protection, impliquant l'utilisation de surfaces de silicium importantes. Nous avons montré que bien que ces solutions soient simples à mettre en œuvre, celles-ci présentent des chutes à l'état passant supérieures à 2 volts, portant ainsi la puissance dissipée à des valeurs supérieures à 2 W/A.

Avec l'objectif de développer une solution d'interrupteur électronique monolithique, nous avons, dans un premier temps, été amenés à étudier une solution mettant tout d'abord en œuvre deux transistors MOS en anti-série. À l'état passant, la mise en conduction du transistor, en polarisation inverse afin de court-circuiter sa diode intrinsèque, permet la circulation du courant de charge via le canal de résistance  $R_{DS(ON)}$ , atténuant ainsi la puissance dissipée dans le dispositif. Cette atténuation repose sur un compromis entre la valeur du courant de charge et la résistance à l'état passant du transistor. La valeur de cette résistance étant étroitement liée à la technologie, à la surface et à la température du transistor MOS, celle-ci limite l'efficacité de cette solution.

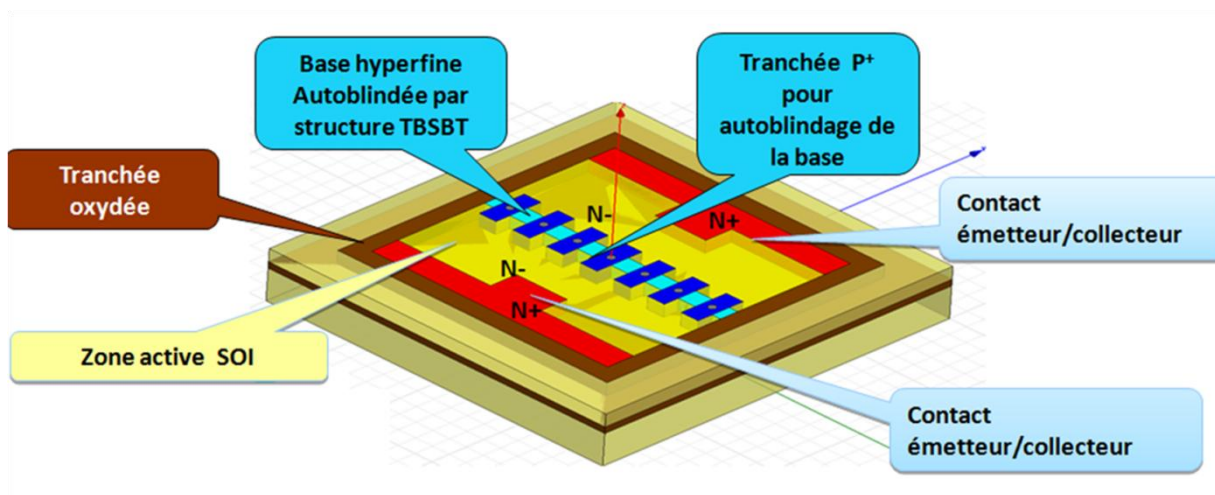
Afin de réduire les pertes en conduction et la puissance de commande, nous avons envisagé d'utiliser un transistor bipolaire de puissance ayant un gain en courant élevé, et notamment des transistors GAT (Gate Associated Transistor) qui présentent un gain en courant important et des chutes de tensions à l'état passant relativement faibles (< 1 V).

La caractérisation des transistors GAT réalisés dans le cadre du projet ISIS (fort gain en courant et faible chute de tension à l'état passant) a révélé l'importance des résistances des métallisations d'accès aux électrodes. En effet, les résistances de métallisation de la base et de l'émetteur de ce transistor GAT jouent un rôle important sur son gain en courant, contrairement aux structures de transistors bipolaires classiques. Nous avons pu associer la diminution du gain dans les transistors GAT comme la résultante d'une dépolarisation des structures élémentaires connectées en parallèle. Pour ce faire, différentes voies ont été étudiées, telles que les simulations SPICE, l'étude de diverses configurations d'assemblage et des cartographies thermiques du transistor GAT. Ces tests nous ont permis de valider l'hypothèse selon laquelle la diminution des performances des transistors GAT de plus grandes tailles, par dépolarisation, pourrait être due à l'influence des métallisations et au positionnement des plots de reprise de contact.

Après avoir implémenté les paramètres du transistor GAT dans le modèle du transistor bipolaire utilisé par le logiciel SPICE, nous avons ensuite simulé le fonctionnement d'un interrupteur à base de transistors GAT et de diodes de protection en antiparallèle. L'étude de tous les modes de fonctionnement du transistor GAT nous a permis de constater que ces derniers présentaient des caractéristiques de conduction intéressantes en mode inverse. Nous avons montré par la simulation et la mesure, que l'utilisation de ce mode de fonctionnement permettait de dériver le courant de charge circulant habituellement dans les diodes de protection placées en antiparallèle. Cette dérivation du courant permet donc de s'affranchir de ces diodes, jusqu'ici source dissipation de puissance importante dans l'interrupteur.

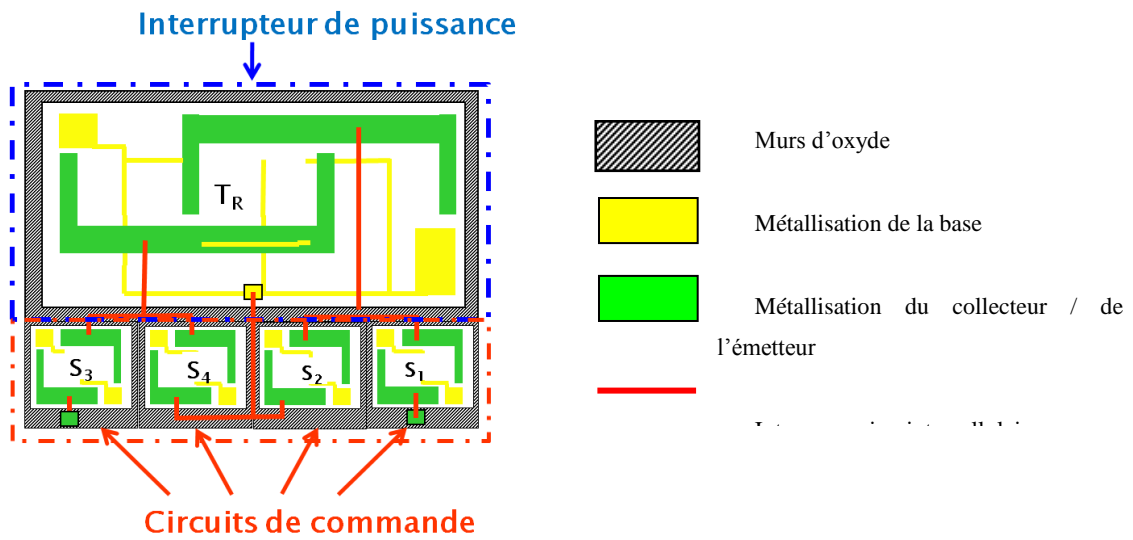
Ces résultats ouvriront la voie sur les points suivants :

- l'amélioration de la densité de courant du transistor bipolaire à fort gain peut être obtenue en réalisant des tranchées relativement fines et profondes. Ceci permet de relever les niveaux de dopage des zones drift, d'augmenter la densité de courant et donc d'augmenter le gain, la contrepartie se situe au niveau de la maîtrise des étapes technologiques pour la réalisation des tranchées ;
- le principe de la base fine autoprotégée étant validé. Ceci a conduit au développement d'une solution d'interrupteur 4 quadrants monolithique utilisant un transistor bipolaire symétrique latéral sur substrat SOI



*Figure 6-1 : Vue en perspective du transistor bipolaire symétrique sur substrat SOI en couche fine*

- en utilisant la technologie SOI, il est envisageable d'intégrer cet interrupteur avec son circuit de commande dont la réalisation s'intégrera sans apporter de surcoût lié à des étapes technologiques supplémentaires



**Figure 6-2 : Exemple schématique d'intégration de circuits de commande**

# Bibliographie

- [1] G. Corre, N. Julien, E. Senn, E. Martin, « Optimisation de la consommation des unités de mémorisation lors de la synthèse d'architecture ». <http://www.asim.lip6.fr/gdrcao/articles/0016-PYEA.pdf>
- [2] F.Heinke and R. Sittig. «The Monolithic Bidirectional Switch (MBS) ». ISPSO, Toulouse. IEEE, 2000.
- [3] C. Rombaut., G. Segulier, « Les convertisseurs de l'électronique de puissance : La conversion alternatif-alternatif », 2éme édition, pp.5-13, Lavoisier – Tec & Doc, 1991.
- [4] R. Ferragut, « Etude des circuits de commande assurant la compatibilité électromagnétique des variateurs de lumière utilisant des interrupteurs à grille isolée : application aux MBS », Université de Tours, 2002.
- [5] T. A. Edison, « Electric Lamp », Patent N°223,898, US Patent Office, 27th January 1880.
- [6] K. Engelhard, « Low voltage tungsten halogen lamps », Electrical World, Vol. 61, N°. 1, January 1996.
- [7] J. HUA, « Low voltage dimming system », 34th Industry Applications Conference, Vol. 3, pp.1700-1704, 1999.
- [8] T.F. WU, T.H. YU, M.C. CHIANG, « Single-Stage Electronic Ballast with Dimming Feature and Unity Power Factor », IEEE Transactions on Power Electronics, Vol. 13, N°. 3, May 1998.
- [9] L. Lejeune, <http://www.histoireinform.com/Histoire/Technologie/Relais/Relais.htm>, 30/12/2009.
- [10] J.-P. LANDRAGIN, Le relais électromécanique a encore de beaux jours devant lui, <http://www.electronique.biz/Pdf/ELM200502010155040.pdf>, 30/12/2009.
- [11] [http://www.sonelec-musique.com/electronique\\_theorie\\_relais.html](http://www.sonelec-musique.com/electronique_theorie_relais.html), 30/12/2009.

- [12] Note d'application, « Solid State Relays vs. Electronical Relays », solid state Opticals Inc, N°040
- [13] G. Templeton, « Using triacs where relays have gone before », Appliance Engineer Magazine, p64-66, Fevrier 1998
- [14] J-P. Caron, J-P. Hautier « Convertisseurs statiques: méthodologie causale de modélisation et de commande », édition technip.
- [15] G. Séguier, « L'électronique de puissance – Les fonctions de base et leurs principales applications », Dunod, Paris, 1998.
- [16] L. Theolier, « Conception de transistors MOS haute tension (1200 Volts) pour l'électronique de puissance », Thèse de l'Université Paul Sabatier de Toulouse, 1er octobre 2008.
- [17] N. Rouger, « Intégration monolithique des fonctions d'interface au sein de composants de puissance à structure verticale, Thèse de l'Institut Polytechnique de Grenoble, 16 Juillet 2008
- [18] J. BAC, « Contribution à l'étude et à la réalisation de commutateurs et de générateurs haute tension transitoires », Thèse de l'Université de Pau, 12 juillet 2005.
- [19] P. ALOISI « Les semiconducteurs de puissance : de la physique du solide aux applications », Editions Ellipses, Collection Technosup – Les cours de Supélec, 320 p., 2001
- [20] P. D. Taylor, « Thyristor design and realization », Wiley, Chichester, 1987.
- [21] J. W. Schwartzberg, « Application of AC Switch Power Electronic Building Blocks in Medium Voltage Static Transfer Switches », Member, IEEE, 2003 IEEE.
- [22] B. J. Baliga, « Power semiconductor devices », pp.322-331, PWS Publishing Company, 1996.
- [23] G. Benabdelaziz, « Réduction de l'énergie de commande des interrupteurs de type TRIAC appliquée aux appareils ménagers », Chapitre 2, pages 54-64, Thèse de l'Université de Tours, 15 Février 2005.



- [24] H. Feral, « Modélisation des couplages électrothermo- fluidiques des composants en boîtier press-pack. Application à l'Integrated Gate Commutated Thyristor 4,5kV - 4kA », Thèse de l'Université de Paul Sabatier de Toulouse, 22 Septembre 2005.
- [25] P. Brosselard, « Conception, Réalisation et Caractérisation d'interrupteurs (thyristors et JFETs) haute tension (5kV) en carbure de silicium », Thèse de l'Université de Lyon, 16 décembre 2004.
- [26] M. Nguyen Dac Binh « Intégration fonctionnelle autour des composants quatre quadrants Avec l'application à la conversion AC/AC », Thèse de l'Université de Grenoble, 06 Mars 2008
- [27] R. PEZZANI et al, « Functional integration of power devices: a new approach », EPE'95, Sevilla, Spain, September 95, vol.2 p219.
- [28] H. Mathieu, « Physique des semi-conducteurs et des composants électroniques », 2001, édition Bordas.
- [29] L.V. PHUNG, « Etude de structures d'interrupteurs integrables bidirectionnels en tension et en courant : le transistor bipolaire symetrique », Thèse de l'Université François – Rabelais, 22 octobre 2010.
- [30] N. Cézac, F. Morancho, P. Rossel, H. Tranduc, A. Peyere, « A new generation of power unipolar devices: the concept of the FLoating Islands MOS Transistor (FLIMOST) » Proceedings ISPSD'2000, Toulouse, pp. 69-72.
- [31] A. Galadi, « Étude des propriétés physiques et nouvelle modélisation SPICE des transistors FLIMOS de puissance », Thèse de l'Université de Paul Sabatier de Toulouse, 25 Juin 2008.
- [32] F. Morancho, « Le transistor MOS de puissance à tranchées : modélisation et limites de performances », Thèse de l'Université de Paul Sabatier de Toulouse, Décembre 1996.
- [33] C. Glaize, F. Forest and F. Charef, « Study of power bidirectional switches using MOS-transistors », Université des Sciences et Techniques du Languedoc, France ENS de Cachan, France.
- [34] F.Heinke and R. Sittig, « The Monolithic Bidirectional Switch (MBS) », ISPSO, Toulouse. IEEE, 2000.

- [35] M. Baus, Md. Zahid Ali, O. Winkler, B. Spangenberg, M. C. Lemme, H. Kurz, «Monolithic Bidirectional Switch (MBS) – A Novel MOS – Based Power Device », Proceedings of EDSSDERC, pp. 473 – 476, 2005.
- [36] M. Baus, B. N. Szafranek, St. Chmielus, M. C. Lemme, B. Hadam, B. Spangenberg, R. Sittig, H. Kurz, « Fabrication of Monolithic Bidirectional Switch (MBS) devices with MOS – controlled emitter structures », ISPSD'06, 2006
- [37] R. Sittig, A. Krysiak, and St.Chmielus, « Monolithic Bidirectional Switches promise superior characteristics », Power Electronics Specialists Conference, PESC IEEE 35th Annual Volume 4, pp. 2977 - 2982, Vol.4, 2004.
- [38] B.Jayant Baliga, « Power Semiconductor Device », pp. 434 – 440, PWS publishing company, Boston, 1996.
- [39] T. L. Skvarenina. « The power electronics handbook ». CRC PRESS, 2002.
- [40] S. Linder, « Power Semiconductors : Physics, Device Structure, Characteristics ». Librairie Polytechnique, 2006.
- [41] Lindemann, « A new IGBT with Reverse Blocking Capability », European Conference on Power Electronics Applications, 2001.
- [42] M. Takei, Y. Harada, and K. Ueno. « 600V-IGBT with Reverse Blocking Capability», International Symposium on Power Semiconductor Devices and ICs, Osaka, 2001.
- [43] M. Takei, T. Naito, and K. Ueno. « The Reverse Blocking IGBT for Matrix Converter with Ultra-Thin Wafer Technology ». IEE Proceedings - Circuits, Devices and Systems - Volume 151, Issue 3, 2004.
- [44] E. Griehl, L. Lorenz, M. Pürshel. « LightMOS a new Power Semiconductor Concept dedicated for Lamp Ballast Application. Industry Applications Conference », 38th IAS Annual Meeting, 2003.
- [45] M. Rahimo, U. Schlapbach, A. Kopta, J. Vobecky, D. Schneider, and A. Baschnagel. « A High Current 3300V Module Employing Reverse Conducting IGBTs Setting a New Benchmark in Output Power Capability ». Power Semiconductor Devices and IC's, ISPSD'08, 20<sup>th</sup> International, 2008.
- [46] P. Friedrichs, « Silicon Carbide Power Device - Status and Upcoming Challenges. Power Electronics and Applications », European Conference on, 2007.

- [47] C. Park, P. L. Chapman, S. H. Rhee, S. J. Hong, X. Zhang, P. T. Krein, K. Kim. « GaN Power Switching Device Growth by Plasma Assisted Molecular Beam Epitaxy. Industry Applications Conference ». 37th IAS Annual Meeting, 2002.
- [48] H. Schneider, J. Achard, and A. Gicquel. « Le Diamant, un Nouveau Matériaux pour l'Électronique de Puissance », SAAEI-EPF Electronique de Puissance du Futur, Toulouse, 2004.
- [49] K. Djellabi, « Propriétés statiques et dynamiques du transistor VDMOS de puissance a miroir de courant », Thèse de l'Université de Paul Sabatier de Toulouse, 28 Janvier 1992.
- [50] M. C. Simas, J. C. Freire, « CAD Tools to Optimize Power MOSFET Performancs Using Channel Reverse Conduction ». IEEE, 1994.
- [51] J.-J. Huselstein, C. Gauthier, C. Glaize, « Use of the MOSFET Channel Reverse Conduction in an Inverter for Suppression of the Integral Diode Recovery Current ». EPE, 1993.
- [52] S. Linder. « Power Semiconductors : Physics, Device Structure, Characteristics » Librairie Polytechnique, 2006.
- [53] H. Matthieu « Physique des semiconducteurs et des composants électroniques », 3éme édition, Paris : Masson, 1996, 580 pages.
- [54] C. Benboujema, A. Shellmanns, L. Venture, T. Lequeu, « Improvement of a bidirectional field effect transistor (FET) switch with less loss », International Symposium on Industrial, Electronics (ISIE'09), Korea, 5-8 juillet 2009, conférence IEEE.
- [55] L. Théolier, C. Benboujema, A. Schellmanns, N. Batut, Y. Raingeaud, J.-B. Quoirin, « BJT Application Expansion by Insertion of Superjunction », The 22<sup>nd</sup> International Symposium on Power Semiconductor Devices and ICs (ISPSD '10) Hiroshima, Japan, 6-10 Juin 2010,
- [56] F. SISCHKA « Gummel-Poon Bipolar Model Description Parameter Extraction », Agilent Technologies GmbH, Munich Gummel-Poon Toolkit B0\_HEADR.WPS le 6 Juillet, 2001.
- [57] B. Ardouin, « Contribution à la Modélisation et à la Caractérisation en Hautes Fréquences des Transistors Bipolaires à Hétérojonction Si/SiGe », Thèse de l'Université de Bordeaux-1, 2001.

- [58] MicroSim Corporation: pSpice Reference Manual, 1997
- [59] D.L. Pulfrey, N.G. Tarr, « Introduction to MicroElectronic Devices », Prentice Hall, 1989.
- [60] S. Jacques, « Étude de la fatigue thermomécanique des composants de puissance de type TRIAC soumis à des cycles actifs de température », Thèse de l'Université François – Rabelais, 8 octobre 2010.
- [61] C. Benboujema, A. Schellmanns, N. Batut, L. Ventura, J.-B. Quoirin, « Characterization of a high gain BJT used in power conversion on AC mains », IEEE Energy Conversion Congress and Exposition (ECCE2010), Atlanta, Georgia, USA, 12-16 September 2010.
- [62] C. Benboujema, S. Jacques, A. Schellmanns, N. Batut, L. Théolier, J.-B. Quoirin, L. Ventura, « Caractérisation d'un transistor bipolaire à fort gain utilisé pour la conversion d'énergie sur le réseau alternatif », 13ème édition de la conférence Électronique de Puissance du Futur (EPF 2010), Saint-Nazaire, France, 30 juin au 2 juillet 2010,
- [63] J. Arnould, P. Merle, « Dispositifs de l'électronique de puissance », Hermes Volume 2.
- [64] <http://www.flir.com/thermography/eurasia/fr/content/?id=11358>
- [65] W.M. Webster, « On the variation of junction transistor gain amplification factor with emitter current », Proceeding of IRE, vol. 42, n°6, p.914, 1954.
- [66] C.T. Kirk, « A theory of transistor cutoff frequency ( $f_T$ ) falloff at high current densities » IEEE Transaction on Electron Device, vol.9, p.164, 1962.
- [67] F .Sischka, « GUMMEL-POON BIPOLAIR MODEL : Model description parameter extraction », Agilent Technologies GmbH, Munich, 2001.
- [68] C. Benboujema, A. Schellmanns, L. Théolier, L. Ventura, « Improvement of a bidirectional switch for electric network », International conference on communication, computer and power (ICCCP'09), Sultana d'Oman, conférence IEEE.
- [69] P. Barrade, « Electronique de puissance: Méthodologie et convertisseurs élémentaires », p. 403, 2006.
- [70] C. Benboujema, A. Shellmanns, N.Batut, J.B. Quoirin, L. Ventura, « Development of a bipolar AC switch with low losses », 13th European Conference on Power Electronics and Applications (EPE'09), Barcelone, Espagne, 08 - 09 septembre 2009, conférence IEEE.





**Chawki BENBOUJEMA**



# **Etude de structures d'interrupteurs 4 quadrants à faibles pertes à base de transistors bipolaires à forts gains**

## **Résumé**

S'inscrivant dans le cadre de la gestion de l'énergie dans l'habitat du programme SESAME du pôle de compétitivité S2E2, l'objectif de cette thèse est d'étudier et de proposer une structure d'interrupteur commandable à l'ouverture et à la fermeture, bidirectionnel en tension et en courant et à faible perte énergétique, destiné à connecter tout type de charges sur le réseau alternatif 230V/50Hz. Il n'existe pas à l'heure actuelle de composants interrupteurs monolithiques de ce type. La première partie du mémoire présente les interrupteurs électroniques existants. La deuxième partie, traite des interrupteurs électroniques à base de transistors MOS et des limites de cette technologie unipolaire en termes de compromis de minimisation de surface de puces et de minimisation de la dissipation de puissance. Nous montrons ensuite que l'on peut repousser ces limites en adoptant des solutions à base de transistors bipolaires de puissances et notamment avec des bases fines autoprotégées (Transistors GAT). Le quatrième chapitre présente les résultats d'une étude des caractéristiques à l'état passant et à l'état bloqué de transistors GAT et valide leur aptitude à fonctionner sur le réseau alternatif. Nous montrons plusieurs voies possibles d'amélioration des caractéristiques de ces transistors avant d'étudier leur comportement dans une fonction interrupteur. Nous terminons ce travail en démontrant l'intérêt de la commande des transistors GAT en mode de conduction inverse, intérêt qui nous conduit ensuite à proposer une structure d'interrupteur totalement novatrice, avec la réduction par deux du nombre de composants et donc une réduction accrue de la puissance dissipée dans l'interrupteur.

**Mots clés :** interrupteur, bidirectionnalité, commandabilité, faibles pertes, réseau alternatif, transistor bipolaire GAT, base fine, autoblindage, commande.

## **Abstract**

As part of the energy management for household appliances of the S2E2 competitive pole SESAME program, the objective of this thesis is to propose a bidirectional switch in current and voltage with full turn-off control and low energy loss, ensuring the control of all loads types connected to the mains. The first part of this thesis presents the advantages and disadvantages of discrete or monolithic switches. In the second part, we were interested in electronic switches composed of MOS transistors. Different associations strategies and controls will be tested to reduce the power dissipation of the switch on the one hand, and facilitate control of the device on the other hand. Then we turned to solutions based on power bipolar transistors. The last one, called GAT distinguished itself by its high current gain and its low voltage drop in the on state. By implementing around the active base heavily doped caissons which create a shielding effect, one can increase the structure performances. After the design of this component in our laboratory, the characteristics of the on state and the off state were improved to validate its functionality in AC mains. The study will then focus on different technologies to confirm its performances. Using low metallization resistance and assembly strategy intelligently defined, it has been demonstrated that the performance of this component can be increased. Finally, we proposed a new switch structure using only two transistors GAT. We show that the interesting GAT reverse mode characteristics permit to deflect the load current flowing in the diodes and delete them. So we reduced the important source of power dissipation in the switch.

**Keywords:** switch, bidirectionality, turn-off control, low losses, AC mains, bipolar transistor, shielding effect, electric simulations, packaging, driver.