

**TEMPORITZADOR  
DIGITAL**

per: Joan Batlle

Publicat a : ANALES DE LA SECCION DE CIENCIAS DEL COLEGIO  
UNIVERSITARIO DE GIRONA.  
Vol.4 ,1979

TEMPORITZADOR  
DIGITAL

per Joan Batlle

RESUM :

Aquest article té caracter purament tecnològic i versa sobre el control del temps. En definitiva, l'article descriu un disseny particular de temporitzador realitzat amb tecnologia integrada, TTL i CMOS alhora, i que té com a caracteristiques relevants la seva precisió i fàcil muntatge pràctic.

SUMMARY :

This article is a technological work on time control sets and presents the design of a timer with integrated TTL and CMOS technology. The relevant characteristics are its easy setting up and high precision.

## TEMPORITZADOR DIGITAL.

La majoria de laboratoris dedicats a la investigació necessiten equips electrònics de precisió i fiables com per exemple els "temporitzadors". Per aquesta raó, exposem a continuació un disseny propi d'un temporitzador de fàcil muntatge, lliure de problemes tècnics i que pot ser d'utilitat en molts casos.

L'equip que analitzarem seguidament permet realitzar temporitzacions de dècima de segon fins a 999.9 seg. L'ampliació d'aquest interval és fàcilment realitzable tant per als dígitos enters com per als decimals. Externament, l'equip disposarà de quatre preselectors corresponents a unitats, desenes, centenes i dècimes, així com de quatre displays que ens indicaran constantment el temps recorregut desde l'inici en forma digital.

Aquest equip electrònic permetrà doncs mantenir en funcionament un determinat dispositiu elèctric per un temps previament seleccionat o bé temporitzar la seva posta en marcha.

El muntatge electrònic consta de 5 etapes bàsiques:

- Font d'alimentació estabilitzada.
- Oscil·lador sincronitzat amb la red d'alimentació.
- Temporització propiament dita.
- Sortida de potència.
- Visualització digital del temps de temporització recorregut.

La FIGURA-1 reproduïx el diagrama en BLOCS de l'aparell.

Anem a fer ara l'anàlisi per separat de cada un d'aquests blocs.

### FONT D'ALIMENTACIÓ. (FIG-2)

La font d'alimentació és un disseny típic amb pont de diodes i amb dues tensions de sortida estabilitzades, una a 12 volts i l'altre a "5" volts. Els 12 volts s'obtenen mitjançant un diode zener i un filtre en pi, mentre que per obtenir els "5" volts utilitzem el circuit integrat 7805. Els "12" volts també podien obtenirse a partir d'un integrat 7812, però l'esquema utilitzat és força més econòmic i més que suficient per alimentar integrats CMOS.

Els "5" volts son necessaris per a l'alimentació dels circuits TTL. De fet podiem haber passat amb una sola font d'alimentació a "5" volts per tot l'equip, però de la forma indicada tenim en certa manera una independència de les alimentacions i a la vegada pot ser interessant disposar de 12 volts si cal excitar algun relé de certa potència.

#### OSCILLADOR. (FIG-3)

La finalitat del circuit oscil·lador és generar un senyal de freqüència estable que pugui ser utilitzat com a base de temps. Una forma pràctica és utilitzar els 50 cecles de la xarxa elèctrica d'alimentació. Així doncs, el circuit oscil·lador també fa ús del pont de diodes aprofitant el senyal doblement rectificat i tallant l'ho mitjançant un diode zener de 12 volts. Obtenim d'aquesta manera un senyal de freqüència 100 cecles /seg. Mitjançant un transistor s'obté fàcilment un senyal quadrat de la mateixa freqüència i perfectament estable electrònicament. Aquests 100 Hz poden permetre realitzar temporitzacions fins a centèsima de segon.

Per descomptat que aquesta base de temps és modificable, si cal servir-se de temps de temporització inferiors. Es recomanable per aquests casos utilitzar oscil·ladors amb cristall de quars i fer les divisions de freqüència oportunes.

#### TEMPORITZADOR PROPIAMENT DIT. (FIG-4)

Ja que volem temporitzacions que, com a màxim, siguin de l'ordre de la dècima de segon, ens cal dividir en primer lloc la nostra freqüència de 100 cecles, per "10". Aquest pas el realitzem amb el primer integrat 4017. Aquest senyal, ja dividit, ataca successivament a integrats del mateix tipus de forma encadenada. De fet, el segon integrat actua de contador de dècimes, el tercer d'unitats, el quart de desenes i l'últim de centenes.

Per entendre bé el funcionament, anem a analitzar una aplicació pràctica.

Suposem que amb els quatre preselectors seleccionem el temps:

374,2 seg.

Aquest temps requereix 3742 impulsos d'un segon de duració. Quan l'integrat I2 hagi contat 3742 impulsos, l'integrat I3 en haurà contat 374, l'integrat I4 en haurà contat 37 i el I5 estarà contant l'impuls número "3".

Si els preseletores están colocats a les posicions 2,4,7 i 3 respectivament les quatre entrades a la porta AND estaràn a nivell "1" i per tant tindrem sortida de senyal que permetrà atacar la part de potència.

Tornant a l'esquema, l'entrada R1 és un reset exterior que permet la posta a zero dels contadors i en definitiva, permet tornar a iniciar el cicle de temporització abans que aquest hagi finalitzat.

#### DISPLAYS. (FIG-5)

Aquesta part del disseny consta de "4" excitadors de displays amb tecnologia TTL que cal alimentar amb "5" volts de tensió perfectament estabilitzada. A més, cal adaptar la tecnologia CMOS utilitzada per als divisors a aquests integrats TTL. Això és degut basicament a que el poc corrent sumministrat per els integrats CMOS no és suficient per atacar integrats TTL. L'acoblament por fer-se mitjançant d'un amplificador Darlington integrat. Un dels displays té punt decimal.

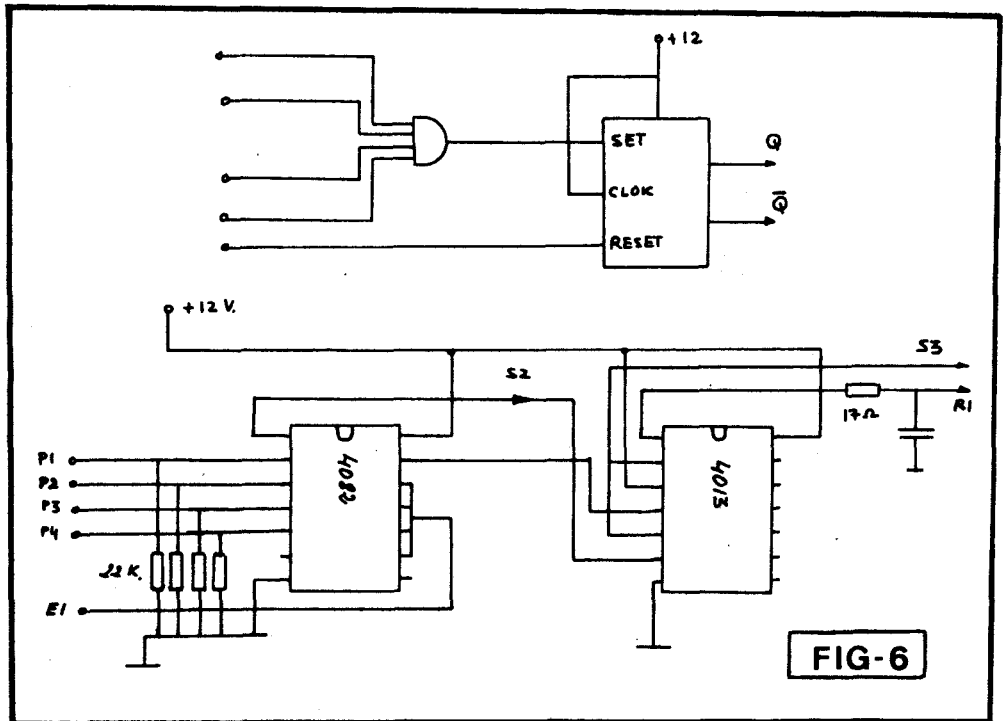
En cas de realitzarse el montatge pràctic, cal tenir en compte la colocació dels displays amb ordre invers al representat al paper.

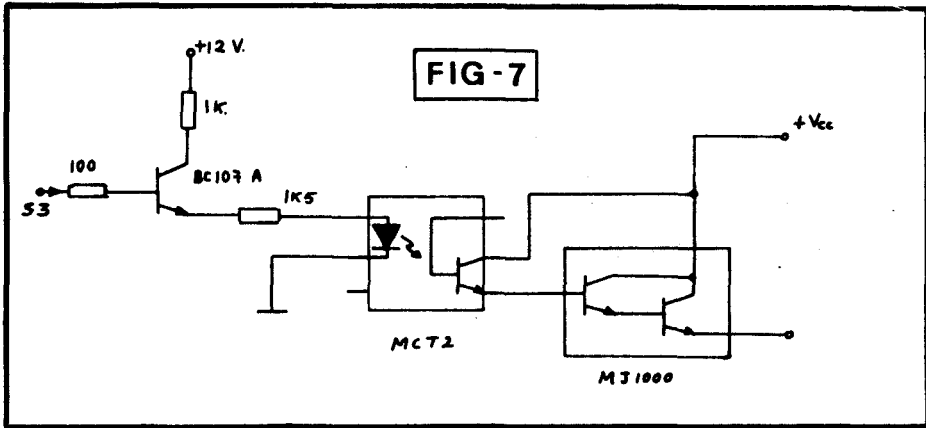
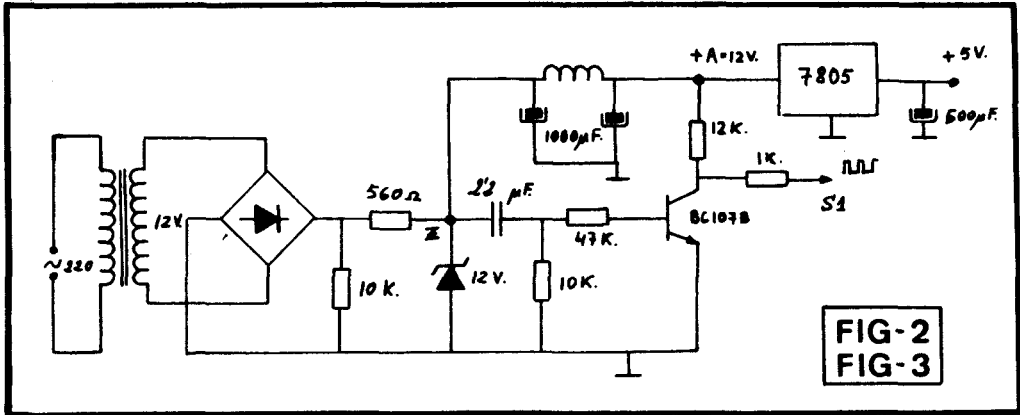
#### RESET EXTERIOR I ACCIONAMENT DE LA PART DE POTENCIA. (FIG-6 i 7 )

Per activar la part de potencia o de control cal que les quatre entrades de la porta AND (4082) estiguin a nivell "1" de tensió. El mes corrent és activar el dispositiu elèctric mitjançant l'accionament d'un relé. Aquest pas el fem a través del optoacoblador MCT2 per aïllar d'aquesta forma els integrats TTL dels transistors que pugui crear la bobina del relé. La senyal de sortida del transistor òptic pot ser amplificada per un darlington, en cas de ser necessari.

De fet, l'optoacoblador és activat a través del Flip-Flop del circuit 4013. Si exteriorment volem parar la conducció del diode fotoemisor, només cal canviar l'estat de la bàscula mitjançant l'entrada E1 i en definitiva donant nivell alt de tensió a l'entrada "reset" de la mateixa bàscula.

Aquesta part de potència és vàlida només per un tipus molt especial d'aplicació. De fet, si el flip-flop comentat té dos estats estables, podem utilitzar-ne un d'ells per activar un tiristor que ens commuti, per exemple, un relé de potencia, i utilitzar l'altre estat del flip-flop per desencebar el tiristor mitjançant l'encebat d'un segon tiristor en antiparal·lel.





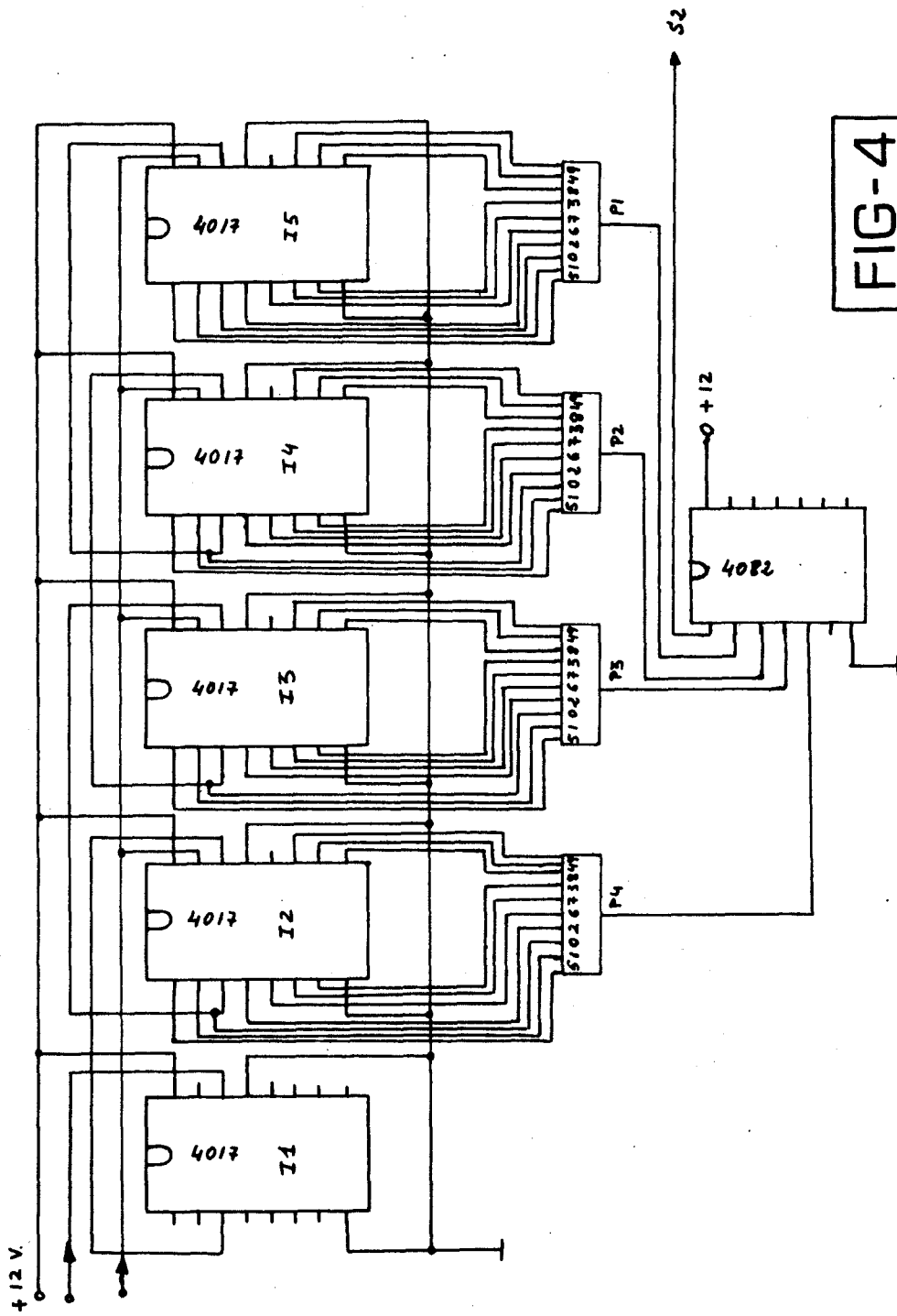
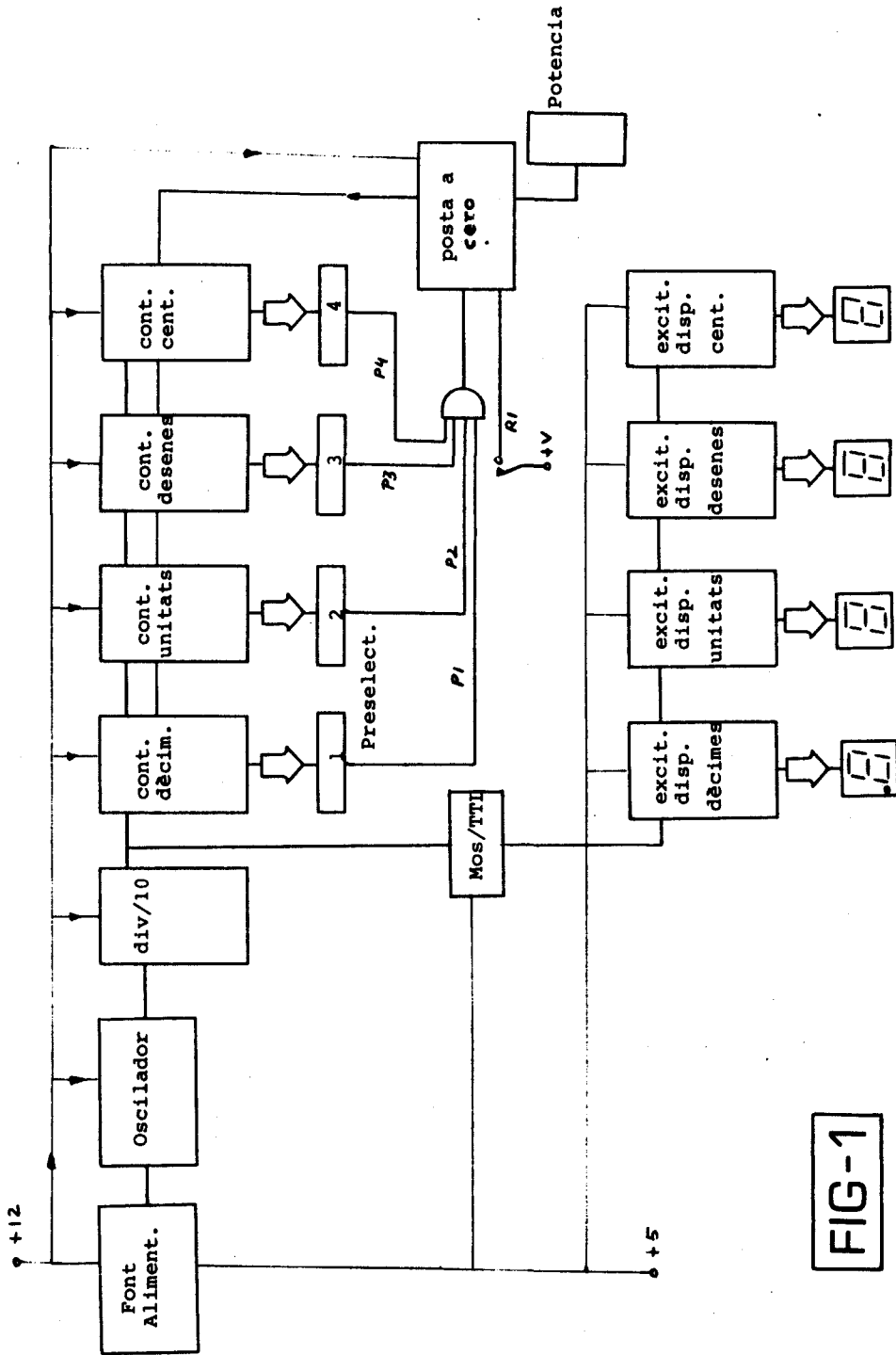


FIG-4





Displays de set segments.

FIG-1

FIG-5

