

ASIC, GaAs!, màgia? Els circuits a mida, evolució i difusió

Guillem Janer Bosch *

Companyia Electrònica de Tècniques Aplicades. COMELTA, S.A., Cerdanyola del Vallès

Introducció

La tecnologia en general, i en particular l'electrònica, descansa sobre uns fonaments de recerca teòrica i experimental molt importants, que es mantenen en l'etapa del desenvolupament sota el distintiu I+D; tanmateix, però —ja sigui per bé o per mal— incideix fortament sobre la societat, el progrés de la qual no hauria estat possible sense l'aplicació de la microelectrònica a les activitats més diverses.

Massa vegades, però, la recerca del nostre país treballa sense pensar que els seus esforços poden tenir una projecció relativament pròxima a la societat. De la recerca a la tecnologia i la seva explotació comercial, hi ha d'haver un continu que, malauradament, a casa nostra presenta interrupcions.

Aquest article es refereix, precisament, a un producte de base fortament científica i d'elevada incidència sobre la societat, amb tecnologia a l'abast i a disposició de les iniciatives més innovadores.

L'acrònim ASIC prové de l'anglès "*Application Specific Integrated Circuit*", i no vol dir ni més ni menys que el que s'expressa en anglès. Es dissenyen per a aplicacions perfectament definides, que no són, de cap manera, adaptables a altres funcions. Es tracta, doncs, d'un component electrònic que no es comercialitza per a tothom, i que és propietat exclusiva de la companyia que l'ha fet dissenyar i construir.

Si bé la introducció d'aquest element no ha significat un avenç científic memorable, ja que la tecnologia ja existia dintre de les cambres blanques dels productors de circuits integrats, sí que ha posat a l'abast de moltes companyies la possessió d'un component exclusiu.

Els avantatges tecnològics, els més remarcables la miniaturització i la fiabilitat, fan possible projectes que abans eren impensables. Els avantatges de màrqueting tecnològic que es desprenen d'una designació personalitzada, amb la referència i el nom de la companyia, col·laboren a incrementar-ne el seu actiu intangible, és a dir, el *know how*, l'experiència, el valor del seu personal, el domini dels recursos, en fi, tot allò que fa que una empresa tingui més prestigi i més valor del que es desprèn de la seva comptabilitat.

* Guillem Janer Bosch (Palma de Mallorca, 1956) és Enginyer Superior de Telecomunicacions (Barcelona, 1980) i des del 1982 treballa a COMELTA, S.A.

Els ASIC poden ser circuits d'alt grau d'integració (VLSI) i, com a tals, gaudeixen dels avantatges de la disminució de longituds físiques internes, és a dir, de capacitats i d'inductàncies associades, i consegüentment, poden treballar a freqüències més altes. També, com ja s'ha apuntat, permeten disminuir el pes i el consum de les aplicacions que els incorporen.

Altres punts forts dels ASIC són d'ordre econòmic i logístic, perquè permeten la reducció dels estocs, dels costos de muntatge i del circuit imprès, ja que es redueix el nombre de components discrets del producte.

En certs sectors és important la protecció anticòpia dels projectes electrònics realitzats amb ASIC, encara que amb temps és difícil escapar-se del que en podríem dir enginyeria inversa. El més habitual és crear una altra caixa negra que a iguals vectors d'entrada respongui amb idèntiques sortides, tot i que en certs casos és ben possible deduir-ne l'estructura lògica a base del decaatge químic i l'observació microscòpica del dau de semiconductor que es vol piratejar, habilitat que, pel gran temps que consumeix, està més a prop de la tècnica artesana i de l'anècdota que no de la microelectrònica.

Fiabilitat

És una de les característiques més notables dels ASIC. Qualitat i fiabilitat són conceptes molt relacionats, però diferents. Per entendre la raó d'aquesta notabilitat en els ASIC, permeteu-me que us parli del concepte "temps mitjà entre fallides" al qual farem referència amb la sigla MTBF (de l'anglès "*Mean Time Between Failures*").

La seva importància és inqüestionable i ens toca a tots de prop. No entrarem en la definició (allò que es dedueix de la traducció literal produeix esgarrifances si ho apliquem a l'electrònica responsable del procés d'aproximació d'un jet del pont aeri, a l'ABS dels frens dels nostre vehicle o fins i tot, encara que en menor grau, a un satèl·lit de comunicacions).

Raons poderoses com la vida i l'economia han fet possible un gran desenvolupament de l'aparell matemàtic i científic que suporten aquests paràmetres de qualitat.

Sense ànim d'aprofundir diríem que, d'una part, la qualitat és una mesura instantània, ens indica si en un moment donat un producte és conforme amb certs criteris establerts, mentre que la fiabilitat, en canvi, és una

Taula d'acrònims

ABS	<i>Anti Blocking System</i>	Sistema antiblocatge de les rodes d'un vehicle
A/D, D/A		Conversió analògica digital i conversió digital analògica, respectivament
ASIC	<i>Application Specific Integrated Circuit</i>	Circuit integrat fet a la mida d'una aplicació
BICMOS	<i>Bipolar-CMOS</i>	Procés mixt que permet integrar en el mateix xip transistors bipolars i CMOS
CBIC	<i>Cell-Based Integrated Circuit</i>	Circuit integrat amb estructura interna celular. A cada cèl·lula li pertany una funció específica
CPU	<i>Central Process Unit</i>	Unitat central de procés
CMOS	<i>Complementary Metal-Oxide Semiconductor</i>	Tecnologia basada en un transistor MOSFET s2 de canal n en sèrie amb un de canal p
ECL	<i>Emitter Coupled Logic</i>	Lògica d'emissor acoblat. Tipus de tecnologia bipolar molt ràpida
EPLD	<i>Electrically Programmable Logic Device</i>	Dispositiu lògic programable amb tecnologia Eprom
ESD	<i>Electrostatic Discharge</i>	Descàrrega electrostàtica
FPGA	<i>Field Programmable Gate Array</i>	Matriu de portes programable per l'usuari
LED	<i>Light Emitting Diode</i>	Díode emissor de llum
MESFET	<i>Metal Gallium Arsenide Field Effect Transistor</i>	Transistor d'efecte camp de Metall-AsGa
MOSFET	<i>Metal-Oxide Field Effect Transistor</i>	Transistor d'efecte camp amb tecnologia MOS
MTBF	<i>Mean Time Between Failures</i>	Temps mitjà entre fallides (acabarà formant part de les característiques d'un producte)
PLD	<i>Programmable Logic Device</i>	Nom molt genèric dels sistemes lògics programables pel mateix usuari
RAM	<i>Random Access Memory</i>	Memòria d'accés aleatori; admet lectura i escriptura de dades a cada posició de la memòria
ROM	<i>Read Only Memory</i>	Memòria només de lectura
TTL	<i>Transistor Transistor Logic</i>	Tecnologia de lògica basada en transistors
VLSI	<i>Very Large Scale Integration</i>	Integració a escala molt gran (és a dir, reunir molts milers de transistors en un sol xip)

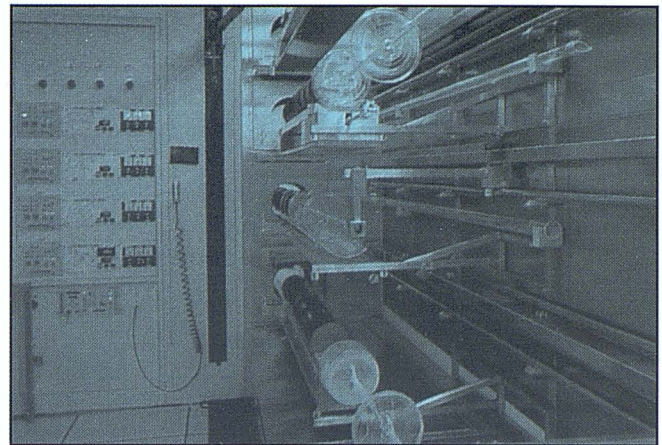
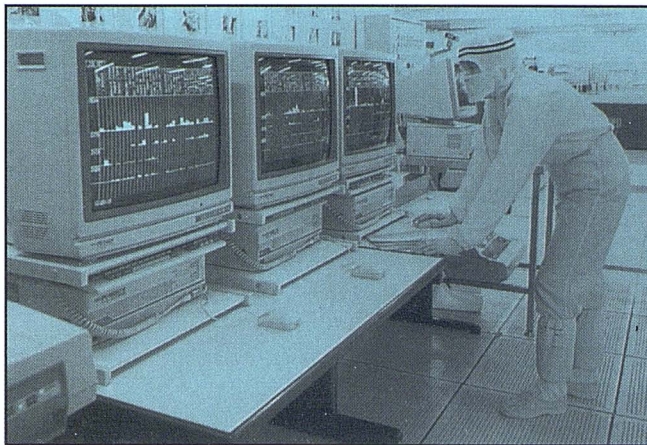


Figura 1: (a) Cambra blanca: Habitació d'accés restringit on es realitzen les fases més delicades del procés de fabricació dels xips. Se'n diu, també, cambra neta, perquè es controla estrictament la quantitat de pols de l'aire per tal d'evitar defectes de fabricació. (b) Purificació d'oblies

mesura a llarg termini i ens indica una expectativa de vida. Intenta respondre la qüestió de quant de temps el producte es mantindrà conforme a un criteri establert.

La corba de vida d'un producte, representada per la taxa de fallides en funció del temps —anomenada *corba de la banyera* pel perfil longitudinal que presenta—, és decreixent per l'esquerra i significa la mortalitat infantil. En la factoria electrònica es minimitzen aquestes fallides prematures muntant només els components supervivents del procés de rodatge accelerat, consistent en sotmetre els components unes hores a l'estufa (*burning*). Aquesta depuració incideix directament sobre els costos de les fallides en el període de garantia i, en una escala més important, per exemple, en l'èxit o el fracàs d'un satèl·lit no reparable.

La part central de la corba, plana o de taxa constant, representa la vida útil del producte. En productes electromecànics aquesta zona és relativament curta.

La zona de la dreta correspon a l'envelliment del producte, quan les fallides són pròpies del desgast o de l'obsolescència.

És clar que darrera de cada fallida hi ha un procés físic o químic que fa perdre característiques al sistema en qüestió, però el seu estudi estadístic és molt revelador i és una eina macroscòpica que permet dirigir i enfocar els estudis microscòpics de la degeneració que acabarà justificant la fallida.

En els sistemes electrònics, les distribucions estadístiques que caracteritzen correlativament els tres períodes comentats són: la de Weibull, l'exponencial i la de Gauss.

La distribució de Weibull és la que caracteritza la fase d'infantesa d'un component. La seva funció de densitat de probabilitat combina una exponencial i una po-

tencial:

$$f(t) = \frac{\beta}{\eta} \left(\frac{t-r}{\eta} \right)^{\beta-1} \exp \left[- \left(\frac{t-r}{\eta} \right)^{\beta} \right]$$

on β , η i r són els paràmetres de forma, d'escala i d'origen, respectivament.

La distribució exponencial és la que permet introduir el concepte de MTBF com l'invers d'una taxa de fallides constant en el temps. Atès que un sistema "sèrie"¹, no disposa d'elements redundants, la taxa de fallides global Γ_{global} és el sumatori de les fallides de les parts:

$$\Gamma_{\text{global}} = \sum \Gamma_{\text{individual}}$$

Així, en l'ASIC, que aporta al producte una important reducció del nombre de components discrets, s'afavoreix clarament la disminució de la taxa de fallides i l'increment de l'MTBF.

La fórmula següent és una aproximació al cost total d'un sistema electrònic reparable. S'hi poden observar les implicacions econòmiques de la fiabilitat, així com del nombre de components equivalents a un ASIC:

$$C_s = n \left(C_u + \frac{C_c}{n} \right) + C_{r1} F + C_{r2} \frac{V}{M}$$

on: C_s és el cost total del sistema, n , el nombre de components, C_u , el cost unitari mitjà, C_c , el cost de suport i compres, C_{r1} , el cost de les reparacions a fàbrica, F , el nombre d'unitats fallides, C_{r2} , el cost de les reparacions a camp, V , la vida esperada i M el MTBF.

¹Des del punt de vista de la fiabilitat, sistema "sèrie" és aquell que falla quan ho fa un dels seus components. Es contraposa a sistema "paralel", o redundat, en el qual si falla un component no implica que falli el sistema (p.e., els sistemes emprats en aviació)

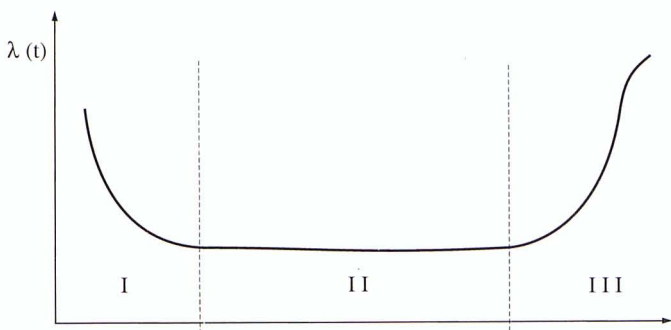


Figura 2: Corba de la taxa de fallides en funció del temps. (I) Infantesa, (II) vida útil i (III) vellesa

Abans de realitzar un ASIC es pot determinar convenientment el seu MTBF o la seva taxa de fallida. Aquesta predicció de fiabilitat es pot resoldre de manera simplificada aplicant la norma americana MIL-HBK-217c. La fiabilitat oferta per les tecnologies madures com la CMOS no és la mateixa que l'obtinguda amb tecnologies "recents" com pot ser l'arseniür de galli (GaAs) i altres.

L'expressió següent indica com predir una taxa de fallida d'un futur ASIC:

$$\lambda_p = \Pi_L \Pi_Q (C_1 \Pi_{t2} + C_2 \Pi_l),$$

on λ_p és la taxa de fallida (nombre de fallides per milió d'hores), Π_L , el factor d'aprenentatge, que varia entre 1 per a dissenys madurs i 10 per a nous dissenys i Π_Q , un factor de qualitat que depèn molt fortament de la classe del dispositiu. Per exemple, a la classe B JAN correspon $\Pi_Q = 2$ i a la classe C JAN, $\Pi_Q = 16$. C_1 i C_2 són dues taxes que depenen de la complexitat. Per a un dispositiu lineal de 28 transistors, per exemple, tenim $C_1 = 0,0071$ i $C_2 = 0,016$. Π_l és un factor que depèn de les condicions de treball de l'aplicació. Per exemple, en un ambient terrestre benigne $\Pi_l = 0,2$, mentre que per a ús en satèl·lits artificials, $\Pi_l = 10$. Finalment, Π_{t2} és un factor d'acceleració per temperatura interna, i per exemple, $\Pi_{t2} = 0,24$ a $T = 35^\circ\text{C}$.

La temperatura fa disminuir ràpidament la fiabilitat, però també permet la realització d'assajos accelerats amb els quals, es poden obtenir en breu temps paràmetres de fiabilitat per mitjà d'una mostra. Per a aquests assajos se segueixen, bàsicament, els models proposats per Eyring, Arrhenius i Mountsinger.

Tipus d'ASIC

Hi ha un tipus de dispositiu, els FPGA (de l'anglès *Field Programmable Gate Array*), i els sistemes de lògica programable (PLD, EPLD, etc.), que no es consideren

ASIC, ja que no surten programats de fàbrica per a una funció concreta. Aquests dispositius arriben verges a l'usuari, que els programa al seu gust mitjançant un aparell programador adequat, fent ús d'ajudes de *software* que corren sobre ordinadors personals. Col·loquialment, tampoc no es considera ASIC un micro-controlador amb programa ROM enregistrat a fàbrica (màscara), ja que l'usuari només hi ha dissenyat el codi màquina per a l'aplicació, i no les estructures de portes i transistors.

Una primera aproximació ens porta a tres tipus d'ASIC:

Els predifosos

Matrius de portes (*gate arrays*), mars de portes (*sea of gates*), matrius lineals (*linear arrays*), que són la versió analògica dels mars de portes. En aquest tipus, la difusió² en les oblies és comuna a tots els ASIC (difusions, polisilici...) i es defineix la funció concreta en les capes superiors, especialment en les metallitzacions. És per això que també se'ls anomena *semicustoms*, i que són més econòmics perquè requereixen menys treball de difusió específica.

Els precaracteritzats

Cèl·lules estàndard (*standard cells*), Polycells, CBIC, ... En el seu disseny poden emprar-se compiladors de silici³ o blocs. En aquests tipus no hi ha cap predifusió, és a dir, es realitzen totalment de nou per a cada aplicació, però sempre a partir de blocs lògics que, en forma de biblioteca, subministra el fabricant. Al dissenyador li està vedat accedir al nivell de transistor i només ho pot fer a nivell de porta, biestable, comptador, memòria intermèdia (*buffer*), RAM, ROM, CPU, CORE⁴, ... En produccions baixes o mitjanes, aquests circuits són més cars que els predifosos; en canvi, per a altes produccions, l'optimització de l'oblia i la mida del xip el fan econòmicament més interessant.

Els fets totalment a mida (*fullcustom*)

Es parteix de zero i es dissenya tot un circuit nou, descendint fins al nivell elèctric o de transistor, si bé en alguns casos es pot emprar un compilador de silici. És l'opció més cara per la incidència de l'elevat nombre de hores-home en la confecció d'un gran nombre de màscares. Per contra, s'optimitza al màxim el material i, per això, és la tècnica emprada per a produccions molt elevades.

²Difusió: Etapa de la fabricació d'un circuit integrat en la qual es generen les zones dopades P i N que constitueixen els transistors

³Compilador de silici: És un software de disseny que alhora és una metodologia de treball. Permet al dissenyador d'un circuit físic treballar el projecte davant la pantalla d'un ordinador, fer les simulacions i enviar el resultat, és a dir, les dades, directament al fabricant mitjançant modem, cinta o disquet

⁴Nom genèric per a designar el nucli lògic d'un xip. Està voltat d'amplificadors d'entrada/sortida, proteccions i altres funcions no específicament lògiques

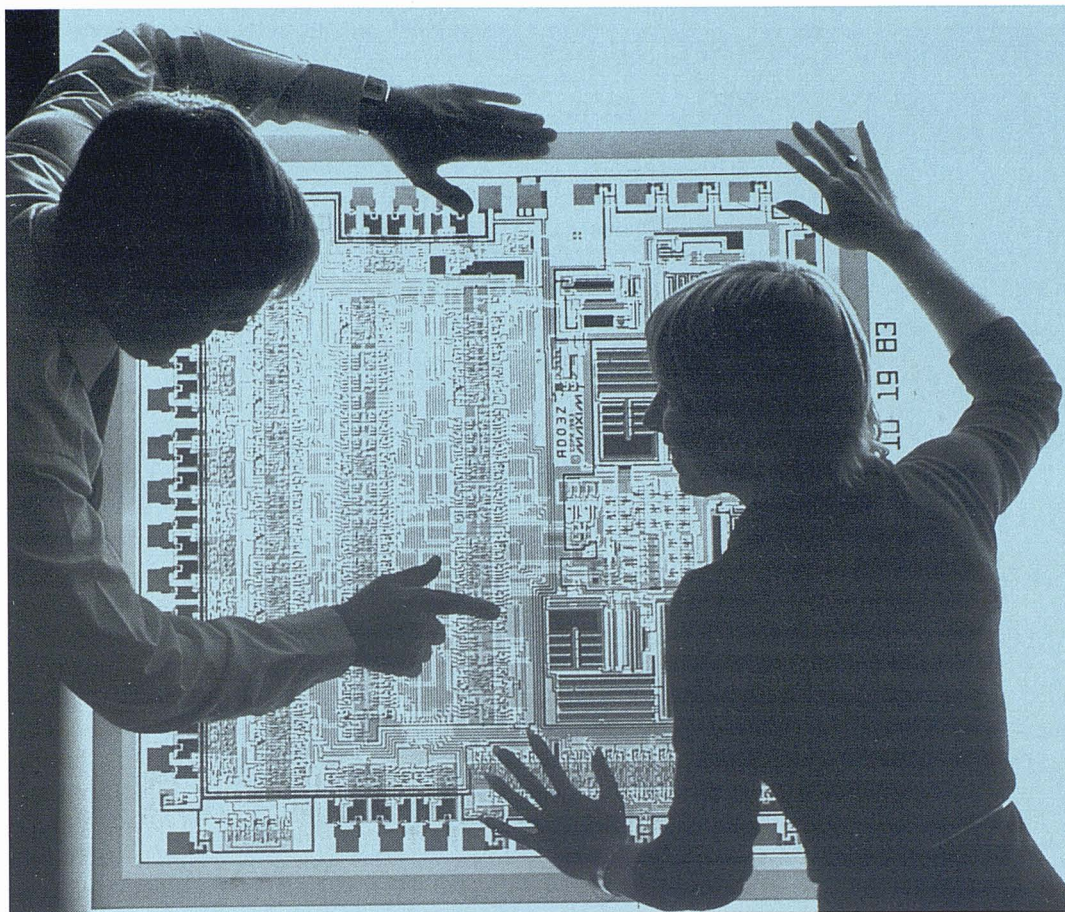


Figura 3: Màscara: Fotolit emprat per a la realització d'una capa en el procés de fabricació d'un circuit integrat

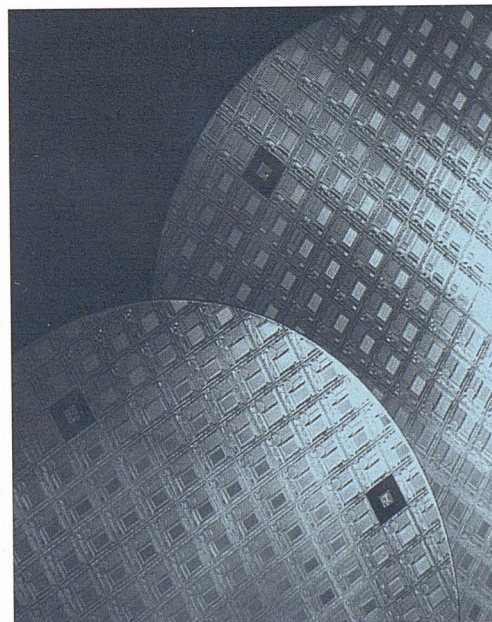
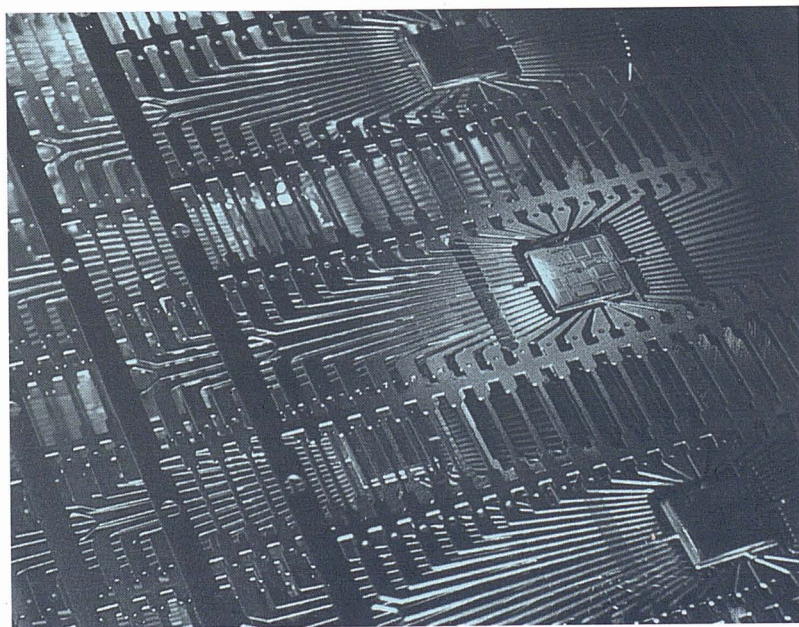


Figura 4: (a) Oblies amb els daus abans de ser tallats. (b) Xips abans de l'encapsulat

Tecnologies

Ens limitarem a comentar les tecnologies més emprades en el dia a dia de la indústria, evitant les tecnologies històriques i les purament experimentals.

CMOS (*Complementary Metal-Oxide Semiconductor*)

És la més emprada una vegada se superaren amb èxit els tres esculls que fins fa poc li hipotecaven el futur: problemes de *latchup* (transistors paràsits) i de *fanout* (nombre d'elements connectables a la sortida), que quasi sempre suposaven la destrucció del component; la vulnerabilitat a càrregues electrostàtiques (ESD); i la compatibilitat amb tecnologies anteriors molt difoses, com la TTL *Transistor Transistor Logic*. L'ús del procés CMOS significa baix consum elèctric i, per tant, alt nivell d'integració i gran immunitat al soroll elèctric. En els ASIC, el TTL pràcticament no s'utilitza.

BICMOS (*Bipolar-CMOS*)

S'empra en aplicacions d'alta velocitat, que és quan la CMOS queda limitada pel seu consum energètic. La frontera entre les dues tecnologies està al voltant dels 100 MHz. Un altre avantatge de la BICMOS és el d'acceptar un *fanout* més elevat.

El BICMOS reuneix els avantatges de la tecnologia bipolar i de la CMOS i s'ha de considerar una bona solució de compromís pels circuits analògics.

ECL (*Emitter Coupled Logic*)

Quan s'ha de treballar a altes freqüències, es pot recórrer a la tecnologia ECL (*Emitter Coupled Logic*), si bé amb inferiors possibilitats d'integració que amb CMOS, a causa de la seva gran dissipació tèrmica. Amb tot, però, en comparació amb la CMOS, el factor multiplicador del preu és més de quatre vegades el factor multiplicador de la freqüència, fet que pot constituir un greu inconvenient per al seu ús.

En el cas d'integració d'elements analògics — operacionals, convertidors A/D i D/A, referències, etc.— continuen tenint avantatges els processos bipolars en permetre millors prestacions en els aspectes de: baixes tensions d'error, més intensitat, convertidors de major resolució, etc.

GaAs (*Gallium arsenide*)

L'arseniür de galli és el semiconductor compost més estudiat i ja a l'abast dels dissenyadors d'ASIC. Tant el silici com el germani són semiconductors situats a la columna IV del sistema periòdic. El silici és el més emprat en el món dels semiconductors, i el germani queda relegat a aplicacions simples i discretes, com alguns díodes, etc. Els díodes que realitzen el procés de detecció d'emissions de ràdio en AM solen ser de germani, a causa de la seva baixa tensió d'"unió".

Per la seva part, l'arseniür de galli es compon de galli (columna III) i d'arsènic (columna V) i, fins fa poc,

només s'emprava en dispositius optoelectrònics del tipus LED (*Light Emitting Diode*). El GaAs convenientment dopat amb àtoms de Si permet crear zones n^+ i n^- i així, formar transistors.

La propietat més rellevant del GaAs és la gran mobilitat intrínseca dels seus electrons, unes 6 vegades superior a les del Si (un valor típic és $\mu_n = 7.000 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ per al GaAs).

Les tecnologies més difoses amb GaAs són la MESFET (*Metal Gallium Arsenide Field Effect Transistor*), la DMESFET (*Depletion MESFET*) i E/D-MESFET (*Enhancement/Depletion MESFET*), que és la que té més futur per a la realització d'ASIC. Els contactes òhmics⁵ a base d'or, tità i platí col·laboren a l'elevat preu d'aquesta tecnologia.

Quan les velocitats que s'exigeixen són superiors a les obtingudes amb la tecnologia ECL, avui disposem d'ASIC de GaAs amb els quals podem arribar a triplicar la freqüència així com implementar portes que, sense càrrega, presenten un retard de només 80 ps i *flip-flops* que basculen a 1,5 GHz.

També el nivell d'integració dels ECL, que com ja s'ha dit queda limitat per la seva gran dissipació de calor, que el pot arribar a destruir i que, en els casos més favorables, obliga a disposar de refrigeradors voluminosos i cars, queda solucionat amb GaAs, que consumeix menys de la meitat i duplica, *grosso modo*, el nivell màxim d'integració.

L'elevada resistència del GaAs a les radiacions exteriors el converteixen en el candidat ideal, en aquest sentit, per ser emprat en satèl·lits i en l'electrònica de centrals nuclears.

Les temperatures màximes a què poden arribar les unions de Si ronden els 150 °C, mentre que el GaAs suporta temperatures compreses entre -200 °C i 300 °C. L'altre punt fort és la possibilitat d'integrar electrònica i òptica en el mateix procés.

Entre els punts debils, ja hem anunciat el seu alt cost —corregible amb el temps— i la seva baixa conductivitat tèrmica, és a dir, la seva alta resistència tèrmica unió-encapsulat.

Per acabar

La vida dels ASIC tot just comença i ja es fa evident la seva ràpida evolució. Aquesta dècada serà la de la consolidació de la tecnologia BICMOS en les gammes de freqüències mitjanes i altes, però sense arribar a substituir totalment la CMOS.

Probablement la tecnologia del GaAs desplaçarà la de l'ECL a mesura que vagi guanyant en maduresa. Ara, ja hi ha estacions de treball —*workstations*— tipus SPARC, amb memòries "cache" de GaAs que permeten aproximar-se a freqüències de 250 MHz.

⁵La connexió mitjançant un fil metàl·lic quasi microscòpic entre el xip i el pin de l'encapsulat

El GaAs permetrà emprendre projectes de gran futur en telecomunicacions en els quals en un sol xip s'hi combinin la lògica, les microones i l'òptica.

És de preveure un aprofundiment en l'estudi d'altres compostos binaris, ternaris i quaternaris a base de fòsfor, galli, arsènic, antimoni i índi. Tot apunta a un gran desenvolupament de la física de l'estat sòlid i de les seves tecnologies associades, que posaran en mans dels dissenyadors potents eines per a la realització de les seves idees.

Per acabar, permeteu-me desvetllar la llicència que m'he permès en posar títol a aquestes línies:

Descendint de la poesia a la prosa, ens trobem amb la matemàtica, la física, l'enginyeria, l'economia, el màrqueting, el mercat, la competència i la realitat industrial i empresarial d'un país. Encara que no ens agradi, hi ha una correlació entre aquests diferents conceptes. El que vull dir és que es parla més dels ASIC que de la pobra realitat que, *de facto*, els sustenta en forma d'aplicacions concretes. Des que existeixen els ASIC, a

la Península Ibèrica no s'han realitzat més que unes quantes dotzenes de circuits (descomptant els experimentals o simplement docents). Hi ha un cert desencís en el mercat de distribució i fins i tot en les multinacionals que hi ha al darrera. Molts projectes es realitzen més pel prestigi del binomi distribuïdor-fabricant, que pels marges que s'obtenen. No s'ha d'oblidar el percentatge de risc que s'assumeix en realitzar una màscara, ja que una imprevisió referent als vectors de test o a un malentès, tot i les preceptives simulacions, poden suposar repetir el procés amb el seu consegüent extracost.

Hi ha plans d'ajut a les empreses per animar-les que realitzin els seus ASIC; concretament, el programa GAME (Grup Activador de la Microelectrònica a Espanya) hi destina importants sumes, que en principi constitueixen una bona solució, encara que artificial, per donar un impuls tecnològic a la indústria; impuls tecnològic que, pel que fa a les paraules ASIC i GaAs, queda una mica a les nostres mans convertir-les en la màgia de la nostra realitat industrial.

Bibliografia recomanada

HASKARD, M. R. i MAY, J. C., *Analog VLSI Desing*, Prentice Hall (Nova York, 1988).

MOLINET, J. L. i ROCKY, M., Aproximación industrial al entorno ASIC, *Revista Española de Electrónica*, **433**, (1990).

MOLINET, J. L., ROCKY, M. i ESQUERDO, E., *ASIC. Guía del usuario y productos disponibles*, COMELTA, S. A. (1991).

MOLINET, J. L., Introducción a las herramientas SW para diseño de circuitos de aplicaciones específicas, *Revista Española de Electrónica*, **406**, (1988).

GNEDENKO, G., BELIAEV, Y. i SOLOVIEV, A., *Méthodes mathématiques en théorie de fiabilité*, MIR (Moscó, 1983).