

DISPOSITIUS ELECTRÒNICS PER COMUNICACIONS

JOSEP CALDERER I CARDONA
Departament d'Enginyeria Electrònica
Universitat Politècnica de Catalunya

INTRODUCCIÓ

Les tecnologies de la informació necessiten processar un nombre cada vegada més gran de dades i per aquesta raó demanen que els circuits electrònics que utilitzen puguin oferir un funcionament cada vegada més ràpid. La recerca de dispositius ràpids esdevé així un punt essencial en la millora de les prestacions dels circuits. En aquesta lliçó presentarem alguns dels darrers avenços aconseguits en aquest terreny.

L'estudi del conjunt dels dispositius emprats en comunicacions és un objectiu massa ambiciós per l'extensió de què disposem i ens hem de limitar a una temàtica més reduïda, que delimitarem tot seguit. Ens interessarem per dispositius actualment utilitzats en circuits integrats de gran escala d'integració i per les innovacions per a millorar-los que es troben en curs de desenvolupament. Exclourem, doncs, tant les famílies de dispositius fotònics i optoelectrònics com els específics per freqüències de microones. Tampoc no ens ocuparem d'aquells que només han estat descrits com a prototips de laboratori. Dels dos grans grups de dispositius - els bipolars i els d'efecte de camp - dedicarem una atenció prioritària als primers. Justificarem aquesta preferència per un seguit de novetats que s'han produït darrerament en aquest camp, prou interessants en opinió de l'autor.

Finalment aclarirem que dels molts paràmetres i figures de mèrit que es poden presentar de les diferents tecnologies ens ocuparem exclusivament de la velocitat que cada estructura pot assolir. Amb aquesta dada sola no n'hi ha prou, òbviament, per a caracteritzar una tecnologia, sinó que cal referir-se també a conceptes com la dissipació de potència o la densitat d'integració. Aquest estudi, però, excedeix de molt el marc de la nostra presentació.

LA FREQUÈNCIA MÀXIMA DE TREBALL D'UN TRANSISTOR BIPOLAR.

El tractament d'un senyal, analògic o digital, en un circuit que inclou transistors implica una variació del punt de repòs d'un o més d'aquests transistors i, per tant, una modificació dels estats de càrrega de les seves capacitats internes. Aquesta modificació no pot ésser instantània i això implica una limitació a la velocitat de funcionament del circuit.

La manera més directa de caracteritzar aquest comportament és analitzar la influència que un augment de la freqüència $f (= \omega/2\pi)$ té sobre el guany de corrent en emissor comú, h_{FE} , del transistor (1). Aquesta anàlisi, feta a partir del model híbrid en π del transistor bipolar, és ben coneguda i condueix a l'expressió:

$$h_{FE} = \frac{\beta_F}{1 + j\omega r_{\pi} (C_{\pi} + C_{\mu})} \quad (1)$$

on β_F és el guany de corrent I_C/I_B en contínua, j la unitat imaginària, r_{π} la resistència d'entrada i les capacitats C_{π} i C_{μ} corresponen a les dues junccions del transistor:

$$C_{\mu} = C_{JBC} \quad (2)$$

(capacitat associada a la zona buida de la juncció col·lectora) i

$$C_{\pi} = C_{JBE} + g_m \tau_F \quad (3)$$

on C_{JBE} és la capacitat de la zona buida de la juncció emissora, g_m la transconductància i τ_F el temps de trànsit dels portadors de corrent a través del dispositiu. El darrer terme de l'equació 3 és la capacitat associada a l'acumulació de portadors lliures. La figura 1 representa esquemàticament l'estructura d'un

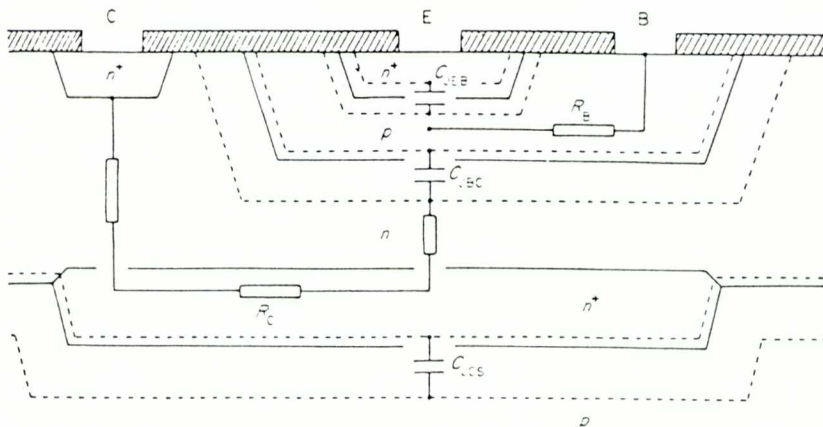


Fig. 1. Estructura d'un transistor bipolar integrat (ref. 5, p. 64).

transistor bipolar amb la localització de les capacitats. Les equacions (1) a (3) tenen una relació addicional:

$$\beta_F = g_m r_\pi \quad (4)$$

El temps de trànsit τ_F és la suma de temps que necessiten els portadors per a travessar cada regió del transistor: zona neutra d'emissor, zona buida de la junció emissora, zona neutra de base i zona buida de la junció col·lectora:

$$\tau_F = \tau_E + \tau_{EBD} + \tau_B + \tau_{CBC} \quad (5)$$

respectivament. Els dos darrers termes són, generalment, dominants.

D'acord amb (1), el guany h_{FE} ha de disminuir a freqüències altes. Per a un valor donat $\omega = \omega_T = 2\pi f_T$ la funció val 1 (guany de 0 dB). De les equacions 1 a 4 podem obtenir aquest valor:

$$2\pi f_T = \left[\tau_F + \frac{kT}{qI_C} (C_{JEB} + C_{JCB}) \right]^{-1} \quad (6)$$

De la quantitat f_T en diem freqüència de tall o producte guany per amplada de banda. La figura 2 representa la forma d'aquesta funció per a diferents nivells de

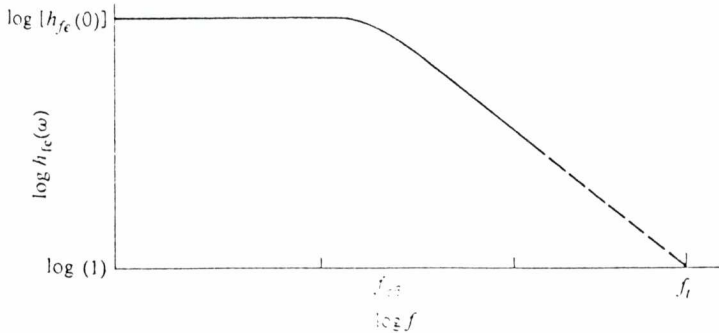


Fig. 2. Variació del guany de corrent en funció de la freqüència (ref. 1, p. 175).

corrent de col·lector I_C . Aquesta corba, i particularment el seu màxim, és una possible manera de caracteritzar el comportament del transistor en alta freqüència.

L'expressió 6 correspon millor a la realitat si tenim en compte que la capacitat C_{JCB} es carrega i descarrega a través d'una regió de col·lector que té una resistència R_C i que, per tant, afegeix una constant de temps $R_C C_{JCB}$ a τ_F :

$$2\pi f_T = \left[\tau_F + R_C C_{JBC} + \frac{kT}{qI_C} (C_{JEB} + C_{JCB}) \right]^{-1} \quad (7)$$

La utilització de f_T com a figura de mèrit de la rapidesa d'un transistor té una utilitat limitada, ja que el càlcul de h_{FE} es fa en condicions de curt-circuit a la sortida, entre emissor i col·lector. Una magnitud diferent, f_{MAX} , ha estat proposada en el seu lloc (2): és la freqüència a la qual el guany de potència és de 0 dB; és:

$$f_{MAX} = \sqrt{\frac{f_T}{8\pi C_{JBC} R_B}} \quad (8)$$

De les expressions 7 i 8 en deduïm que per a augmentar la freqüència màxima de treball d'un transistor cal:

- Reduir tant com sigui possible les capacitats, particularment C_{JCB} .
- Reduir les resistències paràsites, principalment R_B .
- Si aquests factors no són dominants aleshores τ_F és el paràmetre crític.

Aquest paràmetre depèn essencialment de les mobilitats dels portadors de corrent.

Es important notar que tant R_B com C_{JCB} tenen dues parts que corresponen a les dues regions de la base: la intrínseca, que actua en el transport de corrent entre emissor i col·lector, i l'extrínseca, que fa el paper de simple contacte entre la intrínseca i els contactes terminals (figura 3). Els components extrínsecs són paràsits

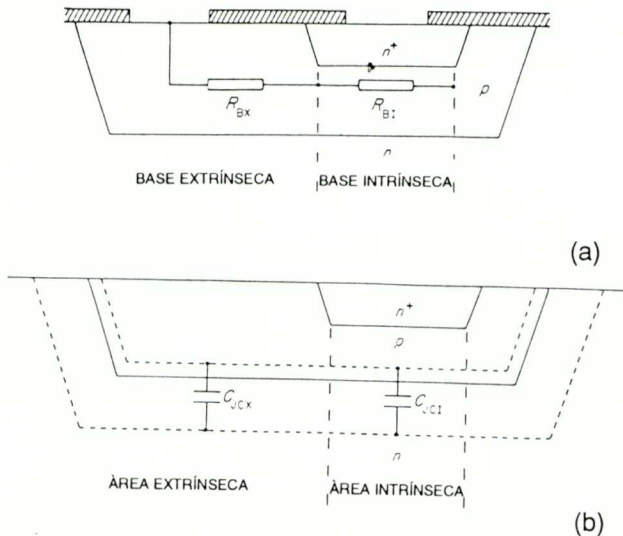


Fig. 3. Components intrínsec i extrínsec de la resistència de base (a) i de la capacitat base-col·lector (b) (ref. 5, pp. 80-83).

en el sentit que no són necessaris per al funcionament físic del dispositiu i llurs característiques depenen essencialment de la tecnologia emprada en la producció del transistor. El disseny de la base resulta, doncs, clau en la rapidesa del transistor resultant.

LIMITACIONS DE FRÈQUÈNCIA EN TECNOLOGIA BIPOLAR

Les portes lògiques formades per transistors que constitueixen els circuits integrats digitals afegeixen elements paràsits als que ja presenten els propis transistors i, per tant, més limitacions a la velocitat. Considerem ara la més ràpida de les famílies lògiques realitzades en silici: la bipolar ECL (*emitter coupled logic*). La figura 4 presenta la porta ECL més simple: un inversor.

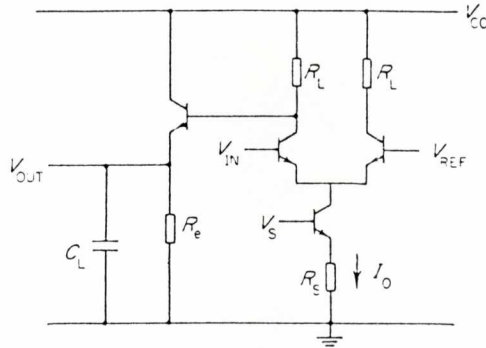


Fig. 4. Port a lògica ECL (ref. 5, p. 175).

Per a avaluar la rapidesa de les portes lògiques és més comú fer servir com a figura de mèrit el temps de propagació entrada-sortida, τ_d , que no les freqüències esmentades més amunt. Entre altres raons τ_d és directament mesurable en un oscil·lador construït mitjançant una anella tancada d'un nombre senar d'inversors. La relació entre f_T i τ_d és complexa perquè en τ_d influeixen valors com R_L o R_E , externs al transistor. En qualsevol cas, un increment de f_T significa sempre una disminució de τ_d .

Una modelació d'una porta com la que estem considerant condueix a una expressió del tipus :

$$\tau_d = \sum_i K_i R_i C_i + \sum_j K_j \tau_j \quad (9)$$

on R_i són les diferents resistències (internes del transistor i externes), C_i les capacitats, τ_j els temps de trànsit i les constants K_i i K_j els pesos relatius dels diferents components.

La taula 1 recull el desenvolupament de l'equació 9 d'acord amb Chor *et al.* (3). Aquesta taula permet d'avaluar quins són els termes més importants en el disseny d'un dispositiu ràpid. Veiem que els factors esmentats en el paràgraf anterior continuen essent els més crítics. Hem d'afegir-hi que un guany elevat fa més fàcil arribar a un compromís entre les diferents variables de disseny.

Taula 1. Termes de l'expressió del temps de retard en una porta lògica ECL. La quantitat F és el valor del ventall de sortida (*fan out*).

Terme	Factor de pes	Terme	Factor de pes	Terme	Factor de pes
τ_F	$0.81+0.39F$	$R_{BX}C_{DE}$	0,96	$R_C C_{DE}$	0,32
$R_{BI}C_{JCI}$	3,41	$R_L C_{JCI}$	$0.87+0.21F$	$R_C C_{JCS}$	0,35
$R_{BI}C_{JCX}$	0,42	$R_L C_{JCX}$	$1.25+0.21F$	$R_E C_{JCI}$	3,25
$R_{BI}C_{JEB}$	0,74	$R_L C_{JEB}$	0,25F	$R_E C_{JCX}$	2,89
$R_{BI}C_{DE}$	0,97	$R_L C_{JCS}$	0,16	$R_E C_{JEB}$	0,29
$R_{BX}C_{JCI}$	3,18	$R_L C_L$	0,30F	$R_E C_{DE}$	0,37
$R_{BX}C_{JCX}$	2,98	$R_C C_{JCI}$	2,65	$R_E C_{JCS}$	0,17
$R_{BX}C_{JEB}$	0,81	$R_C C_{JCX}$	1,67	$R_E C_L$	0,33

La relació entre f_T i τ_d per a diferents tecnologies és representada a la figura 5a (referència 4), mentre que la 5b presenta l'evolució de la tecnologia al llarg d'una dècada.

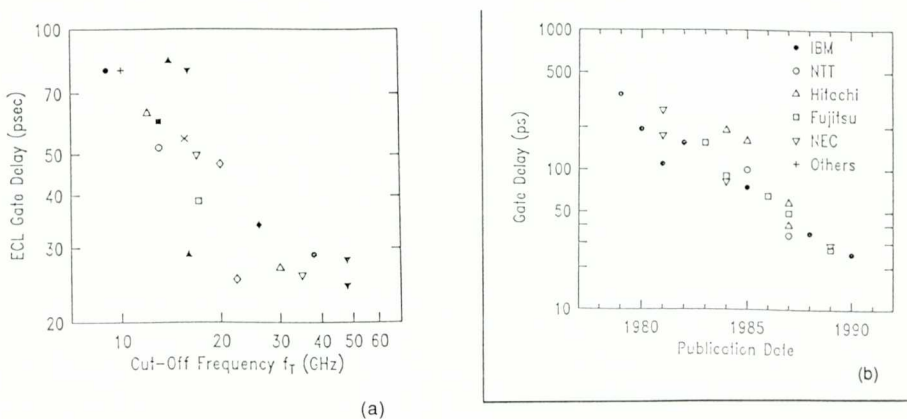


Fig. 5. Temps de propagació en una porta ECL: (a) en funció de la freqüència de tall; (b) evolució de la tecnologia (ref. 4, pp. 2 i 4).

LES TECNOLOGIES BIPOLARS

El transistor bipolar, obtingut per primera vegada el 1947, és, històricament, el primer dispositiu de l'electrònica actual. Les primeres estructures integrades, desenvolupades a partir de 1960, es contrueixen amb transistors bipolars de silici. L'estudi de les limitacions d'aquest dispositiu és doncs un bon punt de partida per a comprendre les diferents tecnologies que s'han desenvolupat precisament per a superar aquestes limitacions. En el panorama tecnològic actual les principals alternatives que hem de considerar són les següents:

1. Tecnologia bipolar integrada "convencional", utilitzada encara en molts circuits integrats, particularment TTL, i que per nosaltres només serà un punt de referència.

2. Transistors bipolars ràpids de silici. La millora es basa en l'aplicació de processos de fabricació més sofisticats que els convencionals.

3. Estructures de materials compostos (heterojuncions), incloent-hi dues famílies:

a) les dels semiconductors III-V, principalment GaAs i compostos relacionats.

b) heterojuncions en silici, de manera particular de Si/SiGe.

En aquests dos casos la millora no va associada únicament amb la tecnologia sino que la física del sistema és diferent.

Cal dir que la llista presentada no s'ha d'entendre pas com una successió històrica. De les famílies de dispositius d'efecte de camp ens n'ocuparem més endavant.

TECNOLOGIA BIPOLAR CONVENCIONAL.

Hem esquematitzat un transistor bipolar integrat típic a la figura 1. Les distribucions d'impureses segons l'eix vertical depenen dels processos emprats per a introduir-les (difusió, implantació iònica), mentre que les transversals són funció bàsicament de la fotolitografia del fabricant. Un conjunt possible de valors en un procés modern és el de la taula 2.

Una modelació del transistor a partir d'aquestes dades (6), i que no presentarem per raons d'extensió, ens dóna com a freqüència de tall f_T el valor de 6,2 GHz. Aquest resultat és més entenedor si separem aquesta quantitat en els seus components, recollits a la taula 3.

Taula 2. Estructura d'un transistor bipolar convencional (5).

Emissor:	profunditat: 0,05 μm dopatge en superfície: $2,5 \times 10^{20} \text{ cm}^{-3}$ perfil: gaussià contacte amb polisilici
Base:	profunditat: 0,23 μm dopatge en superfície: $2 \times 10^{18} \text{ cm}^{-3}$ perfil: gaussià
Col·lector:	epitaxial, dopatge: 10^{16} cm^{-3}

Resolució de la litografia que implica una amplada dels contactes metàl·lics d'1 μm amb una separació entre ells d'1,5 μm .

Taula 3. Components de f_T . En τ_{RE} agrupem els termes que sumem a τ_F en l'equació 7.

$\tau_E = 5,2 \text{ ps}$	$\tau_{EBD} = 1,1 \text{ ps}$	$\tau_B = 5,2 \text{ ps}$	$\tau_{CBD} = 9,3 \text{ ps}$	$\tau_{RE} = 4,7 \text{ ps}$
---------------------------	-------------------------------	---------------------------	-------------------------------	------------------------------

Aquest resultat indica que el factor que és la principal causa de retard és el quart, associat a la capacitat base-col·lector. La reducció d'aquest factor dona naixement a una família tecnològica diferent que presentarem tot seguit.

TECNOLOGIA BIPOLAR AVANÇADA: TRANSISTORS AUTOALINEATS

La reducció del paràmetre esmentat té un condicionant tecnològic important: les dimensions de la regió extrínseca de la base estan determinades per les toleràncies entre contactes metàl·lics imposades per la fotolitografia. Els processos autoalineats pretenen eliminar la necessitat d'un pas de litografia per a obrir els contactes. És una idea semblant a la que ja s'havia dut a la pràctica en tecnologia MOS anteriorment.

Els detalls d'un procés autoalineat són complexos i no entren dins l'objectiu d'aquesta exposició, i més tenint en compte la diversitat de processos que s'ha desenvolupat. La figura 6a recull de manera esquemàtica les característiques essencials d'un d'ells (7). La diferència entre un transistor autoalineat i un de convencional es pot apreciar a la figura 6b (8).

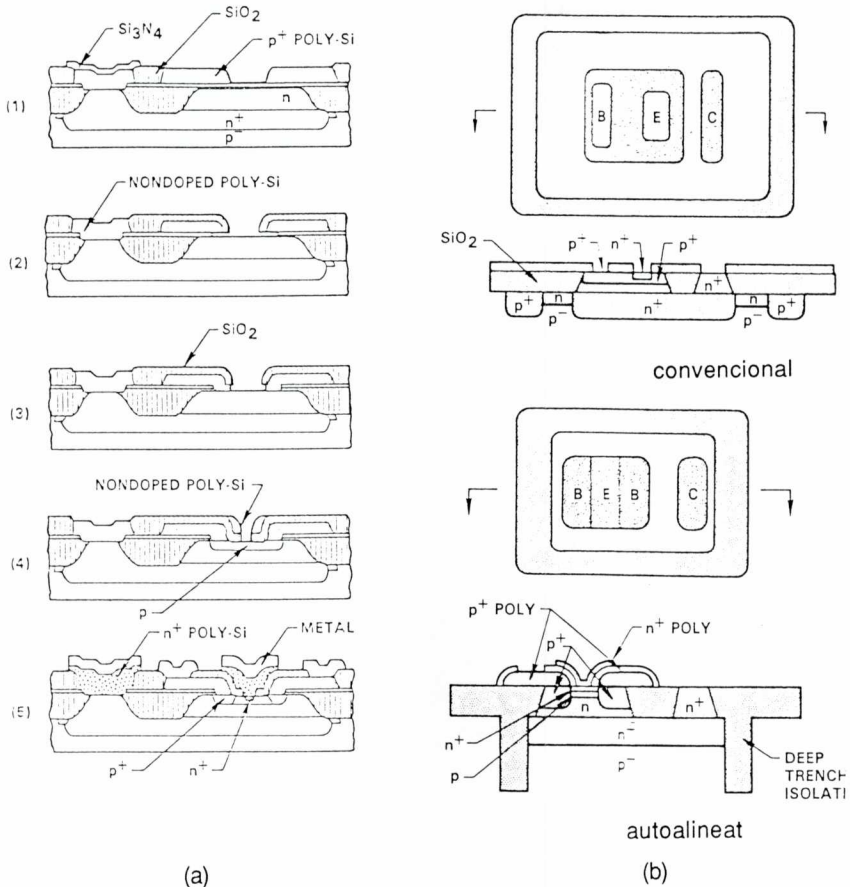


Fig. 6. Transistors bipolars autoalineats: (a) procés de fabricació; (b) comparació amb un transistor convencional (ref. 14, pp. 350-351).

El procés autoalineat aconsegueix una reducció de τ_{CBD} . Aleshores el coll d'ampolla passa als altres termes de la taula 3. En realitat un procés autoalineat només presenta avantatges substancials si va acompanyat d'altres millores tecnològiques, que són:

- reducció de les profunditats de les dues junccions per tal de reduir les quantitats τ_E i τ_B .
- augment del nivell de dopatge de la regió de col·lector a fi d'actuar damunt τ_{RE} .

Si considerem el mateix transistor de la secció anterior, amb la geometria modificada d'acord amb la figura 6b i els paràmetres de la taula 4, aleshores

obtenim un transistor amb una freqüència de tall de 17,5 GHz. Els diferents components del retard es recullen a la taula 5. Aquests valors corresponen a una estructura no optimitzada i per tant és possible arribar a millorar el valor de f_T esmentat.

Taula 4. Modificació de les dades estructurals de la taula 3. Hipòtesi del transistor autoalineat.

Profunditat de l'emisor: 0,01 mm.
 Profunditat de la unió base-col·lector: 0,13 mm.
 Dopatge de la regió epitaxial de col·lector: $3 \times 10^{16} \text{ cm}^{-3}$

Taula 5. Components del temps de propagació en el cas del transistor autoalineat.

$\tau_E = 0,6 \text{ ps}$ $\tau_{EBD} = 0,7 \text{ ps}$ $\tau_B = 2,9 \text{ ps}$ $\tau_{CBD} = 1,7 \text{ ps}$ $\tau_{RE} = 3,2 \text{ ps}$

Per a caracteritzar l'estat de l'art d'aquesta tecnologia ens hem de referir als treballs següents:

- K. Ehringer *et al.* de Siemens han produït transistors amb una freqüència de tall de 35 GHz i un temps de propagació de 24 ps (9).

- Aquests resultats són similars als de T. Shiba *et al.* d'Hitachi que presenten un valor de f_T entre 32 i 38 GHz (10).

- Amb una sofisticació tecnològica addicional, la base epitaxiada, M. Nanba *et al.* d'Hitachi han assolit transistors amb una freqüència de treball màxima de 64 GHz (11).

Precisament aquest darrer treball apunta cap a on, segons que sembla, caldrà adreçar-se per a anar més enllà de les prestacions que ofereixen les tecnologies presentades. Això ho veurem en els dos propers apartats.

ELS TRANSISTORS D'HETEROJUNCIÓ I ELS SEMICONDUCTORS COMPOSTOS III-V

Els contactes entre semiconductors de composició química, i per tant d'estructura de bandes, diferent (heterojuncions) presenta una gamma de possibilitats nova. Per a presentar-la començarem amb un breu resum d'algunes de les propietats d'aquestes juncions.

La figura 7 representa un diagrama de bandes en equilibri d'una de les heterojuncions més ben conegudes: la GaAs/Ga_{1-x}Al_xAs, on 0 < x < 1. En polarització directa cadascuna de les regions serà injectada de portadors

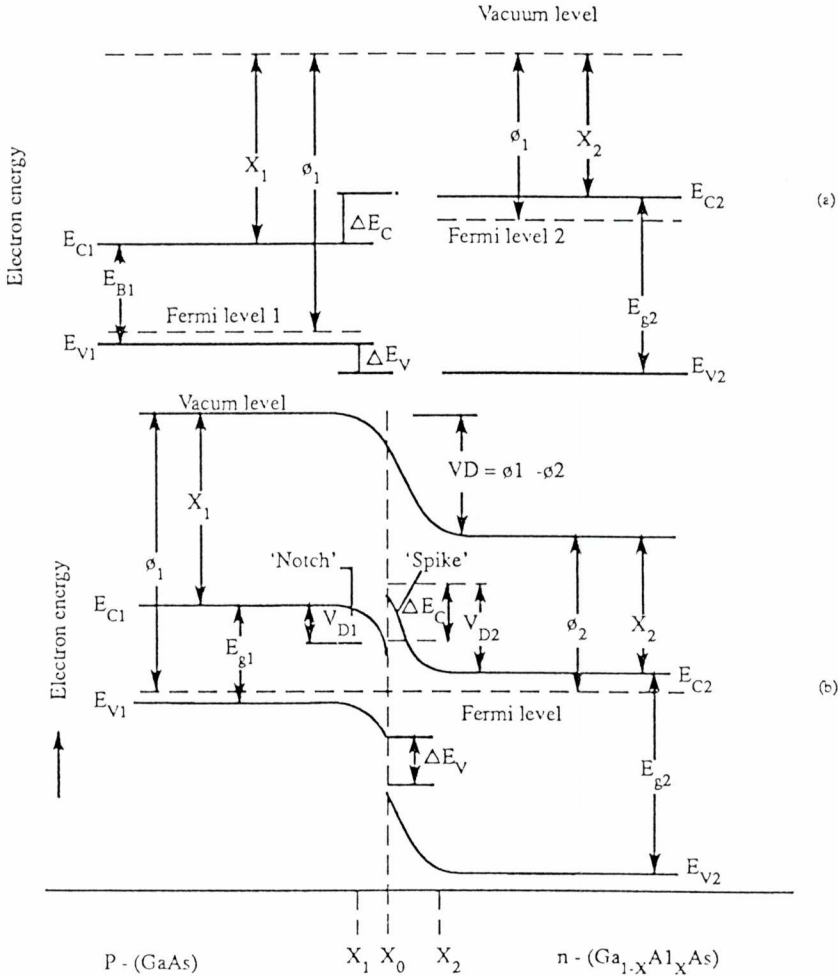


Fig. 7. Diagrama de bandes d'una heterojunció, abans (a) i després (b) de la seva formació (ref. 12 p. 375).

minoritaris en quantitats proporcionals a les respectives concentracions de minoritaris en equilibri. Així resulta que en el cas de la figura el corrent que travessa la junció consistirà – per a valors de x superiors a 0,2 i dopatges ordinaris – essencialment en electrons, que són els minoritaris més nombrosos,

ja que ho són del semiconductor amb la banda prohibida més estreta. En una homojunció hauria calgut que el dopatge de la regió n hagués estat molt més gran que el de la regió p per a poder fer l'afirmació anterior.

Si l'estructura presentada és la junció emissor-base d'un transistor bipolar aleshores resulta que podem treballar amb un dopatge d'emissor petit i un de base gran, amb una doble conseqüència: una reducció de la resistència de base, d'una banda, i, de l'altra, una disminució de la capacitat base-emissor. Aquests dos factors afavoreixen l'obtenció de transistors més ràpids (12).

Perquè una heterojunció funcioni sense problemes cal que hi hagi una continuïtat de l'estructura cristal·lina en passar d'un material a l'altre. Així, doncs, no totes les parelles de semiconductors són adients per a aquesta finalitat. El cas presentat més amunt és un de la família de materials compostos d'elements de la columna III de la taula periòdica (Ga, Al, In) i d'elements de la columna V (P, As). El resultat és una ampla gamma de compostos binaris, ternaris, etc., amb un ampli marge de compatibilitat pel que fa a les xarxes cristal·lines respectives.

Per a la realització d'aquestes estructures han estat desenvolupats diferents processos d'epitàxia (LPCVD, MOCVD, MBE), que constitueixen tecnologies madures però no per això lliures de complexitat. Més recentment aquestes tècniques s'han estès al silici i als seus compostos; ens n'ocuparem més endavant.

El GaAs i compostos relacionats tenen una altra propietat important des del punt de vista electrònic: un valor de la mobilitat dels portadors més gran que la del silici, com ho recull la figura 8 (13), de la qual cosa en resulta una disminució de tots els temps de trànsit.

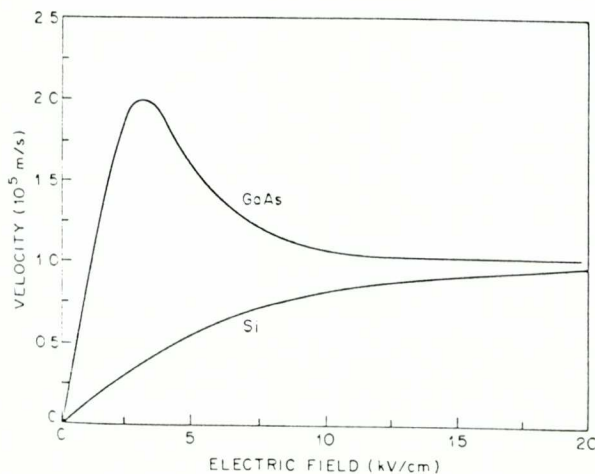


Fig. 8. Comparació de les mobilitats dels electrons en el GaAs i en el Si (ref. 13, p. 123).

Per totes aquestes raons els transistors d'heterojunció (HBT's) dels semiconductors III-V han estat els primers d'ésser desenvolupats. Dues de les estructures bàsiques d'aquests transistors són esquematitzades a les figures 9 i 10 (14, 15). El control de l'amplada de la banda prohibida a través de la composició ha donat lloc a una estratègia de disseny de dispositius coneguda com *enginyeria del gap*. Entre les possibilitats d'aquesta tècnica hi ha la de crear gradients de composició a les diferents regions, particularment a la base, per tal de provocar l'aparició d'un camp elèctric, associat a un pendent de les bandes, que acceleri el pas dels portadors a través del dispositiu (increment de la mobilitat efectiva).

Una modelació d'aquest dispositiu que permeti d'avaluar-ne les prestacions és semblant a la dels transistors d'homojunció, amb la complicació afegida de la diversitat de paràmetres del material segons la regió considerada. Sense entrar en detalls sobre aquest punt recollim l'expressió del guany de corrent d'un transistor d'heterojunció amb la base i l'emissor primis (molt menys profunds que les respectives longituds de difusió dels portadors minoritaris; aquesta hipòtesi es compleix generalment en tecnologies avançades) per a la primera de les estructures presentades:

$$\beta = \frac{D_{nb} W_E N_{de}}{D_{pe} W_B N_{ab}} \exp \frac{\Delta E_v}{kT} \quad (10)$$

on D_{pc} i D_{nb} són les difusivitats dels minoritaris a l'emissor i la base respectivament, W_E i W_B les amplades respectives i N_{de} i N_{ab} les concentracions d'impureses. ΔE_v és el salt d'energia que hi ha a la banda de valència en passar del GaAs al GaAlAs. El factor exponencial és el que diferencia aquesta estructura d'una d'homojunció. Aquest factor val, per a ΔE_v i a temperatura ambient, aproximadament 300 (16). Aquest increment espectacular dona més llibertat a l'hora d'optimitzar altres factors, com és ara el dopatge de la base, que pot ésser molt més elevat i així fer disminuir la resistència de base.

Per a comparar les prestacions d'aquests transistors amb les d'altres que hem vist més amunt, considerem l'exemple de la figura 9. La simulació d'aquesta estructura (6) permet de preveure una freqüència de tall $f_T = 45$ GHz. Els diferents termes de les equacions 5 i 7 apareixen a la taula 6.

Taula 6. Components del temps de propagació en el cas del transistor d'heterojunció de la figura 9.

$\tau_E = 0$	$\tau_{EBD} = 0$	$\tau_B = 1,2$ ps	$\tau_{CBD} = 1,8$ ps	$\tau_{RE} = 0,5$ ps
--------------	------------------	-------------------	-----------------------	----------------------

Layer	Thickness (μm)	Type	Doping	
			Concentration (cm^{-3})	Al mole fraction
Cap	0.1	n^+	1×10^{19}	0
Emitter	0.2	n	8×10^{17}	0.3
Base	0.1	p^+	4×10^{19}	0
Collector	0.5	n	3×10^{16}	0
Sub-collector	0.5	n^+	5×10^{18}	0

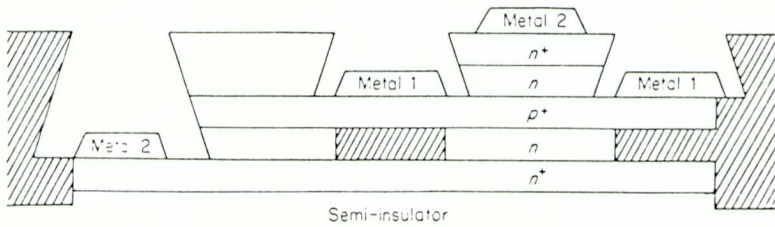


Fig. 9. Transistor bipolar d'heterojunció AlGaAs/GaAs (ref. 5, pp. 164-165).

Per a referir-nos a l'estat de l'art d'aquestes tecnologies recollirem algunes de les dades publicades més recentment. T. Nittono *et al.* (17), de NTT LSI Laboratories, han obtingut HBTs d'AlGaAs/GaAs amb una freqüència de tall mesurada de fins a 103 GHz. Del mateix centre, Y. Matsuoka *et al.* (18) han desenvolupat una estructura semblant amb dopatge gradual a l'emissor i a la

Layer	Composition	Doping (cm^{-3})	Thickness (μm)
Contact	GaInAs	$n=1 \times 10^{19}$	0.15
Emitter	AllnAs	$n=1 \times 10^{19}$	0.1
Emitter	AllnAs	$n=5 \times 10^{17}$	0.15
Spacer	GaInAs	$n=5 \times 10^{17}$	0.02
Base	GaInAs	$p=5 \times 10^{18}$	0.15
Collector	GaInAs	$n=1 \times 10^{16}$	0.6
Subcollector	GaInAs	$n=1 \times 10^{19}$	0.7
Substrate	InP	semi-insulating	

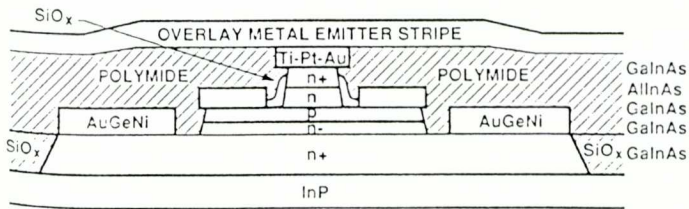


Fig. 10. Transistor bipolar d'heterojunció AllnAs/GaInAs (ref. 14 p. 385).

base (L-HBT) i se li han mesurat freqüències de tall de més de 150 GHz. Finalment M. Hafizi *et al.* (19), de Hughes Research Laboratories, han estudiat HBTs d'InGaAs/InAlAs, amb valors de f_T de fins a 120 GHz.

TRANSISTORS D'HETEROJUNCIÓ: EL SILICI I ELS SEUS ALIATGES

Per a obtenir les elevades velocitats de funcionament que hem trobat en els transistors a base de compostos III-V hem de pagar el preu d'una tecnologia més complexa – i, per tant, més costosa – que la del silici a l'hora que una més gran limitació, per ara, en la densitat d'integració. La idea de reunir els dos grups d'avantatges, velocitat i simplicitat, ha donat lloc recentment als dispositius d'heterojunció a base de silici.

És evident que la gamma d'opcions per a formar compostos que hem trobat en el cas dels materials III-V no és possible amb un element de la columna IV de la taula periòdica com és el silici. Una estricta compatibilitat química i estructural amb el Si hem de buscar-la en el germani i/o el carboni. Els aliatges Si-C tenen una amplada de banda prohibida més gran que la del Si (2,2 eV en el β -SiC) i, per tant, es pot pensar en llur utilitat com a emissors damunt una base de Si. En canvi els compostos Si-Ge tenen el *gap* més petit i, per tant, cal pensar-hi com a materials per a la base, i el Si és un emissor potencial. Les heterojuncions que no respecten la continuïtat cristal·lina són potencialment més nombroses però no han donat fins ara resultats gaire interessants.

El sistema SiC/Si, tot i el seu interès potencial, presenta un problema de resistència d'emissor, R_E , que no ha pogut ésser resolt i que és el principal responsable que la freqüència de tall obtinguda no vagi més enllà dels 24 GHz, valor semblant als que s'han obtingut en transistors d'homojunció de silici autoalineats (20).

Els transistors amb base de Si-Ge i emissor de Si han representat probablement les innovacions més sorprenents d'aquests darrers dos anys pel que fa a assolir velocitats altes de treball en dispositius semiconductors. Des del punt de vista del procediment de fabricació aquesta tecnologia té relació amb la dels semiconductors III-V. La figura 11, que esquematitza un transistor d'aquest tipus, és prou significativa (21): la base de SiGe ha estat obtinguda en aquest cas per epitàxia de feixos moleculars (MBE). La modelació del dispositiu és ben semblant a la dels HBTs de GaAlAs/GaAs.

Entre els resultats obtinguts, el més espectacular és l'obtingut el 1990 per Patton *et al.*, d'I.B.M. que mesuren una f_T de 75 GHz en transistors amb una base epitaxial que conté 7% de Ge. Els temps de trànsit que donen lloc a aquest valor queden reflectits a la taula 7.

Layer	Composition	Doping (cm^{-3})	Thickness (μm)
Contact	Si	$n=1 \times 10^{20}$	0.1
Emitter	Si	$n=5 \times 10^{17}$	0.2
Base	Si 0.8 Ge 0.2	$p=2 \times 10^{18}$	0.08
Collector	Si	$n=3 \times 10^{16}$	0.3
Substrate	Si	$n=2 \times 10^{19}$	1.9

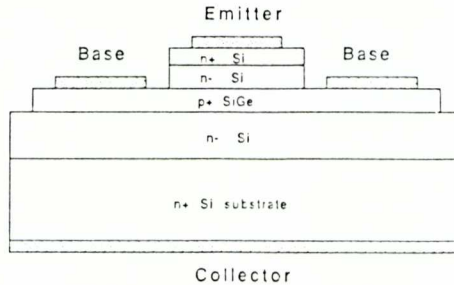


Fig. 11. Transistor bipolar d'heterojunció Si/SiGe (ref. 14 p. 369).

Taula 7. Components del temps de propagació en el cas del transistor d'heterojunció Si/SiGe amb un valor màxim de f_T de 75 GHz.

$$\tau_E = 0,25 \text{ ps} \quad \tau_{\text{EBD}} = 0,5 \text{ ps} \quad \tau_B = 0,75 \text{ ps} \quad \tau_{\text{CBD}} = 0,6 \text{ ps}$$

Aquestes xifres s'han de considerar més com una avaluació de les potencialitats de l'estructura que com un resultat definitiu. En efecte, amb la composició de la base esmentada el valor de R_B resultant és molt elevat i, per tant, f_{max} molt més petit que f_T . Per això recerques més recents – incloent-hi les del mateix grup d'IBM esmentat – s'han orientat cap a estructures amb una base més rica en Ge (21 % en el cas de Gruhe *et al.*, ref. 23) o bé amb base de dopatge gradual (Comfort *et al.*, ref. 24). En tots dos casos f_T no passa gaire de 40 GHz, però el valor de f_{max} és quasi igual.

ELS DISPOSITIUS D'EFECTE DE CAMP I LES SEVES TECNOLOGIES

Les diferents famílies de dispositius d'efecte de camp tenen el mateix fonament físic: la modulació de la conductància d'un canal mitjançant una tensió aplicada a un terminal anomenat porta. El corrent modulat ha de circular al llarg del canal; aquest corrent serveix, normalment, per modificar

l'estat de càrrega d'una altra porta, que actua així com una càrrega capacitiva. La xarxa RC canal-càrrega que en resulta imposa un límit a la velocitat de funcionament del circuit. Examinarem les principals tecnologies d'aquest grup des del punt de vista dels temps de retard que permeten assolir.

LES TECNOLOGIES M.O.S.

El sistema metall-òxid-semiconductor és exclusiu de l'electrònica del silici. El canal, en el silici, i la porta, de metall (en realitat en els transistors actuals el metall ha estat substituït per silici policristal·lí molt dopat), estan separats per un dielèctric que és òxid del propi silici. No ha estat possible, fins ara, obtenir un bon aïllant per oxidació de cap altre semiconductor. La figura 12 representa esquemàticament l'estructura d'un MOSFET (transistor d'efecte de camp MOS).

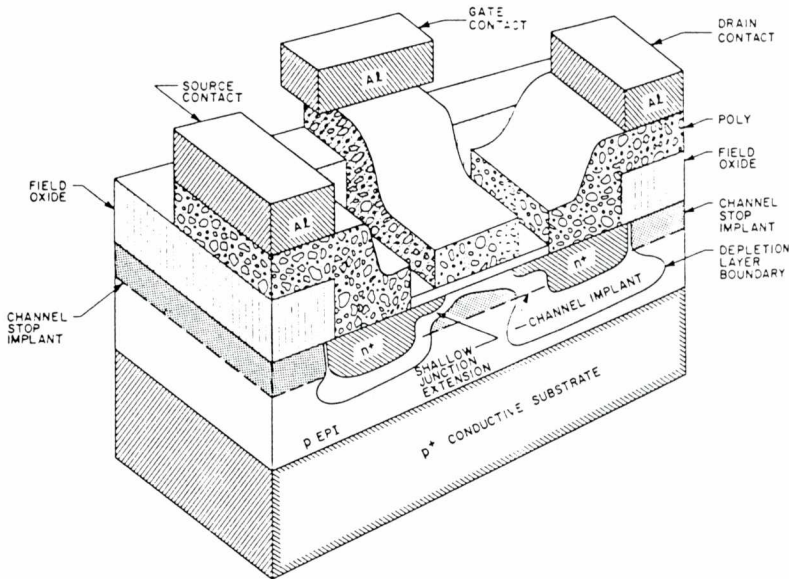


Fig. 12. Estructura d'un transistor MOS (ref. 30, p. 144).

El temps que triga un portador de corrent de mobilitat m a recórrer un canal de llargada l , quan apliquem una tensió V_{DS} entre els seus extrems, és

$$\tau_T = \frac{l^2}{\mu V_{DS}}, \quad (11)$$

que s'anomena temps de trànsit. Si aquest corrent és subministrat per un transistor, la porta del qual suposa una capacitat C_G i ha d'atacar una càrrega de capacitat C_L , aleshores el temps que l'operació implica (temps de commutació) és (25)

$$\tau_s = \tau_T \frac{C_L}{C_G} . \quad (12)$$

A la vista d'aquestes expressions, amb els valors raonables que és possible de trobar (tecnologia d'una micra i 3 o 5 volts d'alimentació), resulten temps de commutació de desenes de picosegons. Com a exemple de resultats obtinguts amb tecnologies avançades que treballen amb llargades de canal de només $0,35 \mu\text{m}$, trobem valors de τ_T de 50 ps en circuits CMOS per lògica ràpida (G. Guegan *et al.* de DTA-LETI, ref. 26). Amb aquesta mateixa tecnologia, Chang, Bavari *et al.* (27, 28), d'IBM, arriben a 38 ps amb un canal de $0,25 \mu\text{m}$ i A. Hori *et al.* (29) de Matsushita, amb $l = 0,2 \mu\text{m}$, a 35 ps.

Les tecnologies MOS tenen un ampli ventall d'aplicacions però no poden competir, per ara, en velocitat amb les altres que presentem aquí. L'alternativa que suposa emprar canals cada vegada més curts té limitacions tecnològiques (resolució de la litografia) i físiques (especialment efectes lligats a camps molt intensos) (30). Un salt qualitatiu només sembla possible treballant amb semiconductors que presenten valors molt més grans de la mobilitat, és a dir els materials III-V.

TRANSISTOR D'EFECTE DE CAMP DE GaAs I MATERIALS AFINS

La impossibilitat d'obtenir un òxid de qualitat en semiconductors diferents del silici fa que no existeixi una tecnologia MOS de semiconductors III-V. Els transistors d'efecte de camp construïts amb aquests materials tenen la porta en contacte amb el canal formant una junció, que pot ser p-n, i donen lloc a la JFET, o metall-semiconductor (també anomenada Schottky), i en resulten els MESFET i els transistors de base permeable (PBTs). Aquesta classificació és una simplificació; la família és més extensa i inclou dispositius més complexos, particularment els que fan ús d'heterojuncions. Entre aquests darrers, és especialment important el grup dels transistors d'alta mobilitat (HEMTs). A fi i efecte de simplificar aquest estudi ens referirem als dos tipus de dispositius que han donat lloc a un nombre més gran de realitzacions de circuits de gran escala d'integració: els MESFET i els HEMT (coneguts també amb altres noms com MODFET i HFET respectivament).

Les estructures bàsiques d'aquests dos dispositius es troben representades a la figura 13. En el MÈSFET el canal és la regió de GaAs dopada. La modulació de la seva amplada s'aconsegueix mitjançant la variació de l'amplada de la zona buida de la junció Schottky controlada per una polarització inversa. Aquest principi de funcionament és comú amb el JFET i el PBT. En canvi en el HEMT l'estructura en heterojunció crea un canal que és una capa de portadors. Els diagrames de bandes de la figura 14 (31), on podem comparar les estructures MÈSFET i HFET, ajuden a entendre aquesta idea.

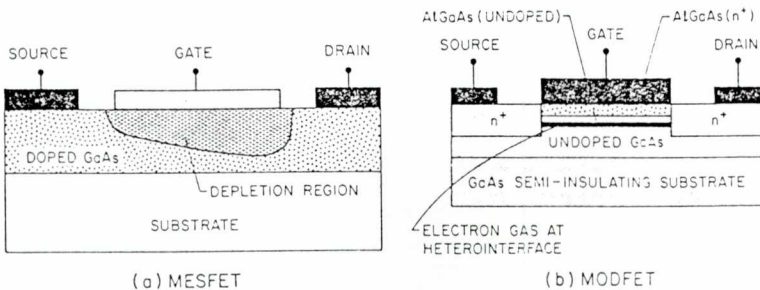


Fig. 13. Esquemes de les estructures d'un MESFET (a) i d'un HEMT (b) (ref. 13, p. 132).

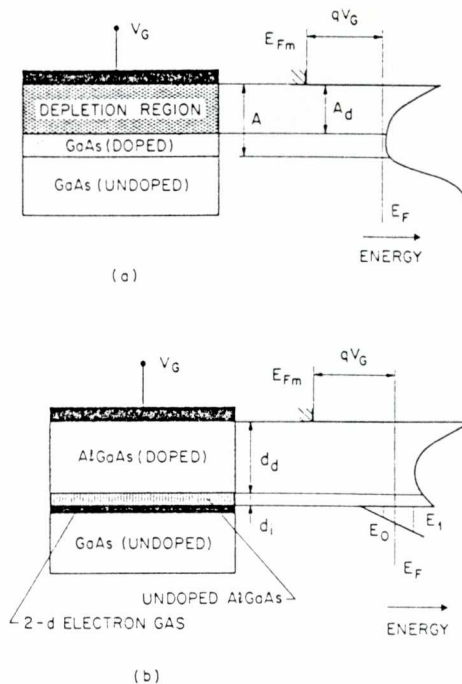


Fig. 14. Diagrames de bandes en un MESFET (a) i en HEMT (b) (ref. 13, p. 134).

En un HEMT el confinament dels portadors a la regió de canal és el resultat de l'estructura de bandes esquematitzada a la figura 14. La polarització aplicada a la porta modifica, per tant, la concentració de portadors en aquesta regió. En equilibri la profunditat de la capa conductora és molt petita (típicament 80 angstrom) i això fa que l'aproximació de massa efectiva (aproximació semiclàssica) només sigui vàlida en el pla paral·lel a la superfície del dispositiu, mentre que en la direcció perpendicular el moviment dels electrons es regeix per lleis quàntiques (gas d'electrons bidimensional o 2-DEG). En estructures AlGaAs/GaAs hi ha dos nivells permesos en la banda de conducció del GaAs (E_0 i E_1 de la figura 14). Els valors de la mobilitat que assoleixen els portadors en el canal d'un HEMT són molt elevats a causa de l'absència de col·lisions amb els àtoms d'impureses dopants. A més aquests valors creixen molt ràpidament a temperatures baixes, ja que en aquestes condicions el *scattering* amb impureses esdevé dominant. Com a resultat el HEMT presenta condicions idònies per a treballar en un entorn criogènic.

Una previsió de les freqüències de tall d'aquests dispositius queda recollida a la figura 15, que les compara amb les de la tecnologia MOS de canal n (32). Els resultats aconseguits publicats en la literatura encaixen força bé amb aquesta previsió. Així citarem els treballs de K. Onodera *et al.*, de NTT

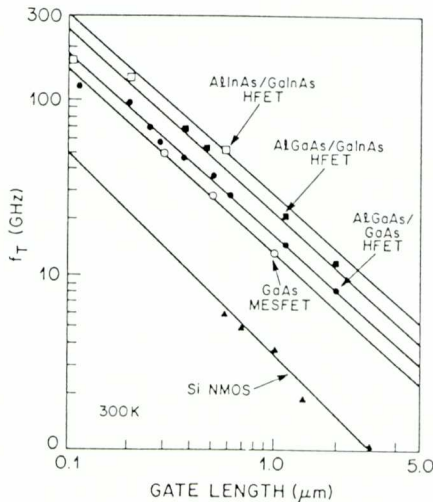


Fig. 15. Relació entre llargada de canal i freqüència de tall en transistor d'efecte de camp (ref. 32, p. 322).

LSI Laboratories (33), que han obtingut MESFETs amb una llargada de canal de $0,35 \mu\text{m}$ i una freqüència de tall de 76 GHz. Per la seva banda L. D. Nguyen *et al.*, de Hughes Research Laboratories (34), han fabricat estructures HEMT amb el sistema AlInAs/GaInAs que presenten una f_T de més de 300 GHz amb una porta autoalineada de només 650 angstrom de llargada.

Tant els MESFET com els HEMT han donat lloc a famílies lògiques. La més popular és la coneguda com a DCFL (*direct-coupled FET logic*), que utilitza parelles de transistors E-D (*enhancement-depletion*, acumulació-buidament) de manera semblant a com ho fa la tecnologia nMOS en silici (35). Això significa que hom ha estat capaç d'obtenir transistors amb tensions de llindar positives i negatives. Els detalls de com aconseguir-ho van més enllà dels límits d'aquest treball.

DISCUSSIÓ I CONCLUSIONS

Al llarg del paràgrafs anteriors s'ha intentat de posar en evidència els principals factors que limiten la velocitat de funcionament dels circuits emprats en el tractament de dades i que són, per tant, un obstacle major en l'increment de l'eficiència dels sistemes electrònics utilitzats en comunicacions. Unes conclusions de tipus general que podem extreure de les tendències que semblen marcar-se en el panorama tecnològic actual queden resumides en els punts següents:

1. El lideratge indiscutible dels semiconductors III-V per a dispositius d'alta velocitat. El nombre de nous conceptes que són capaços de generar aquests materials sembla lluny d'haver-se exhaurit. A tot això cal afegir-hi llur compatibilitat – en principi – amb emissors i detectors de llum integrats en el mateix xip. Les contrapartides provenen de la complexitat de la seva tecnologia, que vol dir que circuits integrats de complexitat relativament inferior resultin a preus més elevats.

2. L'evolució de les tecnologies del silici ha sofert un canvi radical en els darrers anys, que poden suposar un desplaçament del camp d'aplicacions dels III-V cap a freqüències més altes. Els avenços que s'han produït en la compatibilitat de les famílies tecnològiques en silici (per exemple la BiCMOS) poden afavorir l'ús d'aquests circuits en àmbits cada vegada més amplis.

3. L'aparició d'un "hibridació" tecnològica en el sentit que conceptes que han nascut en el marc d'un procés determinat vénen a resoldre problemes plantejats en contextos ben diferents.

4. La reducció de dimensions exigeix nous conceptes en la modelació dels dispositius, incloent-hi efectes físics que en generacions anteriors de dispositius eren de segon ordre. El desenvolupament d'eines de disseny de nous dispositius només serà possible en la mesura en què s'avanci en aquesta modelació.

REFERÈNCIES.

- [1] David J. Roulston: *Bipolar Semiconductor Devices*, McGraw-Hill International Editions, Nova York 1990, p. 175.
- [2] G.W. Taylor i J.G. Simmons: 'Figure merit for integrated bipolar transistors', *Solid State Electronics*, **29**, 941 (1986).
- [3] E.F. Chor, A. Brunnschweiler i P. Ashburn 'A propagation delay expression and its application to the optimization of polysilicon emitter ECL processes', *IEEE Jnl Solid State Circuits*, **SC23**, No.1 (1988).
- [4] Hans Stork 'Advanced Bipolar Devices and Technology' en «Short Course: Bipolar Technology for BiCMOS VLSI», *iedm*, Nova York, desembre, 8, 1991.
- [5] Peter Ashburn: *Design and realization of bipolar transistors*, John Wiley and Sons, Chichester, 1988 pp. 179-181.
- [6] El simulador *BIPOLE* creat per la Universitat de Waterloo, Ontario, Canadà, ha estat utilitzat en aquest cas.
- [7] S. Konaka *et al.* citat per P.M. Ashbeck: *Bipolar Transistors* dins *High-Speed Semiconductor Devices*, S.M. Sze ed., Wiley Interscience, Nova York, 1990, p. 351.
- [8] T.H. Ning i D.D. Tang, citat per P.M. Ashbeck, *op. cit.* p. 350.
- [9] K. Ehninger *et al.*, 'Narrow BF₃ implanted bases for 35 GHz/24 ps high-speed Si bipolar technology', IEEE Electron Devices Meeting (iedm), Washington, desembre, 1991, pp. 16.5.1-16.5.4.
- [10] T. Shiba, 'SPOTEC — A sub 10- μm^2 bipolar transistor structure using fully self-aligned sidewall polycide base technology', IEEE Electron Devices Meeting (iedm), Washington, desembre 1991, pp. 16.4.1-16.4.4.
- [11] M. Nanba, 'A 64 GHz Si Bipolar Transistor Using In-Situ Phosphorus Doped Polysilicon Emitter Technology', IEEE Electron Devices Meeting (iedm), Washington, desembre 1991, pp. 16.1.1-16.1.4.
- [12] A.A. Rezazadeh, *The heterojunction bipolar transistor*, dins *High Speed Digital Electronics*, L.J. Herbst ed., Prentice Hall International, Cambridge 1992, Cap. 14.

- [13] Michael Shur, *Submicron GaAs, AlGaAs/GaAs and AlGaAs/InGaAs Transistors*, dins *Submicron Integrated Circuits*, R.K. Watts ed., Wiley Interscience, Nova York 1989.
- [14] P.M. Ashbeck: *Bipolar Transistors*, dins S.M. Sze *op. cit.*, pp.373 i 385.
- [15] P. Ashburn, *op. cit.* pp.164-165.
- [16] J. Batey i S.L. Wright: 'Energy band alignment in GaAs/GaAlAs heterostructures: the dependence on alloy composition', *J. Appl. Phys.*, **59**, 200 (1986).
- [17] T. Nittono *et al.*, 'Advanced IC fabrication technology using reliable, small-size, and high-speed AlGaAs/GaAs HBT's', IEEE Electron Devices Meeting (iedm), Washington, desembre, 1991, pp. 36.4.1-36.4.4.
- [18] Y. Matsuoka *et al.*, 'Application of AlGaAs/GaAs ballistic collection transistors to multiplexer and preamplifier circuits', IEEE Electron Devices Meeting (iedm), Washington, desembre, 1991, pp. 31.1.1-31.1.4.
- [19] M. Hafizi *et al.*, 'The Effects of Base Dopant Diffusion on DC and RF Characteristics of InGaAs/InAlAs Heterojunction Bipolar Transistors', IEEE Electron Device Letters, vol. 13, març, 1992, pp. 140-142.
- [20] H. Stork, *op. cit.* p. 29.
- [21] P.M. Ashbeck, *op. cit.* p.369.
- [22] G.L. Patton *et al.*, '75 GHz f_T SiGe-Base Heterojunction Bipolar Transistors', IEEE Electron Dev. Lett., **EDL-11**, 171 (1990).
- [23] A. Gruhle *et al.*, 'Mbe-Grown Si/SiGe HBT's with High β , f_T , and f_{max} ', IEEE Electron Dev. Lett., vol 13, abril, 1992, pp. 206-208.
- [24] J.H. Comfort *et al.*, 'Single crystal emitter cap for epitaxial Si- and SiGe-base transistors', IEEE Electron Devices Meeting (iedm), Washington, desembre, 1991, pp. 33.3.1-33.3.4.
- [25] E.J. Zaluska: *CMOS Digital Circuits* dins *VLSI, Circuits and Systems in Silicon*, A. Brown ed. McGraw-Hill, Londres, 1991 pp. 68-69.
- [26] G. Guegan *et al.*, 'A 0.35 μm CMOS process for fast random logic', IEEE Electron Devices Meeting (iedm), Washington, desembre, 1991, pp. 4.6.1- 4.6.4.
- [27] W.-H. Chang *et al.*, 'A High-Performance 0.25 μm CMOS Technology: I-Design and Characterization', IEEE Trans. on Electron Dev., vol. 39, abril, 1992, pp.959-966.
- [28] B. Davari *et al.*, 'A High-Performance 0.25 μm CMOS Technology: II-Technology', IEEE Trans. on Electron Dev., vol. 39, abril, 1992, pp.967-975.
- [29] A. Hori *et al.*, 'A Self-Aligned Pocket Implantation (SPI) Technology for 0.2 μm - Dual Gate CMOS', IEEE Electron Devices Meeting (iedm), Washington, desembre, 1991, pp. 25.2.1- 25.2.4.
- [30] J.R. Brews *et al.*: *The Submicron Silicon MOSFET*, dins *Submicron Integrated Circuits*, R.K. Watts ed., Wiley Interscience, Nova York 1989.

- [31] M. Shur, ref. 13, pp.132-134.
- [32] S.J. Pearton and N.J. Shah: *Heterostructure Field-Effect Transistors*, dins *High-Speed Semiconductor Devices*, S.M. Sze ed., Wiley Interscience,, Nova York, 1990, p. 322.
- [33] K. Onodera *et al.*, 'Ultra-Low-Noise Fully Ion-Implanted GaAs-MESFET with Au/WSiN Refractory Metal Gate', IEEE Electron Devices Meeting (iedm), Washington, desembre 1991, pp. 9.6.1-9.6.4.
- [34] Loi D. Nguyen *et al.*, '650-Å Self-Aligned-Gate Pseudomorphic $\text{Al}_{0.48}\text{In}_{0.52}\text{As}/\text{Ga}_{0.20}\text{In}_{0.80}\text{As}$ High Electron Mobility Transistors', IEEE Electron Dev. Letters, vol. 13, març, 1992, pp. 143-145.
- [35] James Mikkelsen, 'GaAs digital VLSI device and circuit technology', IEEE Electron Devices Meeting (iedm), Washington, desembre, 1991, pp. 9.1.1- 9.1.4.