

**PONTIFICIA UNIVERSIDAD CATÓLICA DEL PERÚ**

**FACULTAD DE CIENCIAS E INGENIERÍA**



**PUCP**

**Estudio del diseño de un amplificador CMOS basado en un par  
diferencial complementario para adquisición de señales neuronales**

**TRABAJO DE INVESTIGACIÓN PARA LA OBTENCIÓN DEL GRADO  
DE BACHILLER EN CIENCIAS CON MENCIÓN EN INGENIERÍA  
ELECTRÓNICA**

**AUTOR**

Diego Alessandro Bravo Pacheco

**ASESOR:**

Julio César Saldaña Pumarica

Lima, noviembre, 2020

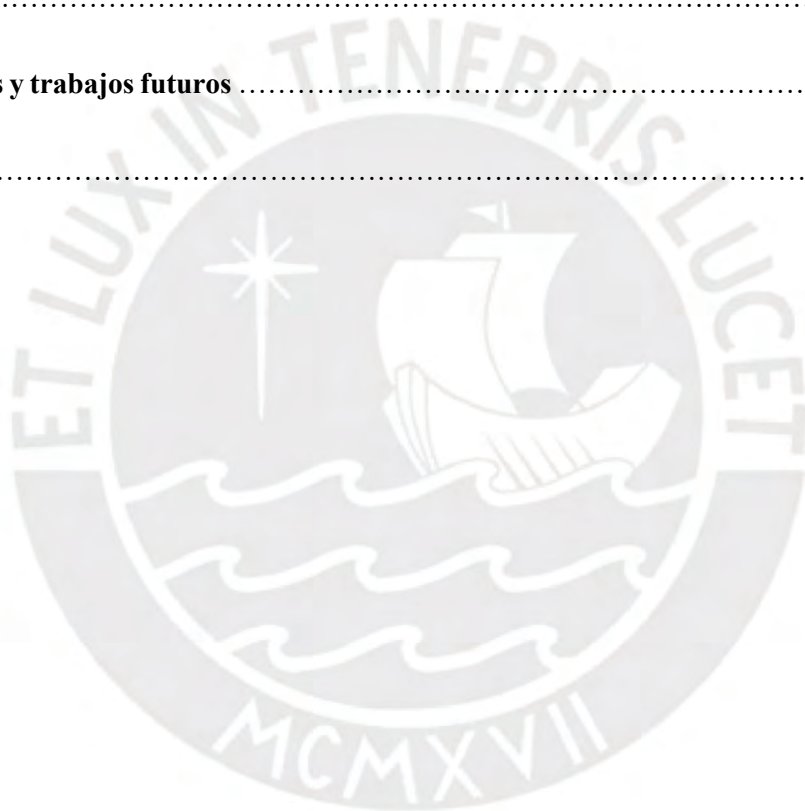
## Resumen

En el presente trabajo de investigación se indican los fundamentos del diseño de un amplificador de instrumentación CMOS de 180 nm basado en un par diferencial complementario en sistemas de adquisición de señales neuronales. Estas señales pueden poseer una magnitud en el rango de microvoltios a decenas de milivoltios, con una frecuencia de hasta 10 KHz. La topología del modelo solución a desarrollar es *fully differential* de dos etapas. Además, es necesario considerar una etapa AC-coupled para reducir el offset del electrodo. Se hace énfasis en el estudio de un amplificador de baja potencia y de bajo ruido referido a la entrada, siendo este último requerimiento crítico según el marco problemático, por lo que los estudios recomiendan un valor menor o igual a  $5 \mu V_{RMS}$ . Bajo estos requerimientos, los lineamientos para la primera etapa del amplificador están basados en un par diferencial complementario. Asimismo, el estudio está orientado a emplearse mediante la tecnología TSMC 180 nm.

# Contenido

<b>Introducción .....</b>	<b>vi</b>
<b>1. Amplificadores de biopotenciales para adquisición de señales neuronales .....</b>	<b>1</b>
1.1. Aplicaciones de los amplificadores de biopotenciales como parte de un sistema .....	1
1.1.1. Estudio y análisis de las señales neuronales .....	1
1.1.2. Estimulación .....	2
1.2. Requerimientos de los amplificadores para adquisición de señales neuronales .....	2
1.2.1. Parámetros que caracterizan a los amplificadores de biopotenciales.....	2
1.2.2. Efecto producido por los electrodos.....	4
1.3. Revisión de los circuitos de amplificación .....	5
1.3.1. Topologías de los amplificadores .....	5
1.3.1.1. Miller OTA .....	5
1.3.1.2. Current mirror OTA .....	5
1.3.1.3. Folded cascode .....	6
1.3.1.4. Telescopic .....	6
1.3.1.5. Differential self-biased OTAs .....	7
1.3.2. Arquitecturas de los sistemas .....	8
1.3.2.1. Open-Loop Amplifiers .....	8
1.3.2.2. Capacitive Feedback Topology .....	8
1.3.2.3. Active Feedback Topology .....	9
1.3.2.4. Pseudo-Resistors .....	9
1.3.3. Discusión .....	10
1.4. Declaración de la problemática .....	11
1.5. Importancia y justificación .....	11
1.6. Objetivos .....	12
1.6.1. Objetivo general .....	12
1.6.2. Objetivos específicos .....	12
<b>2. Amplificadores operacionales CMOS .....</b>	<b>13</b>
2.1. Estudio de un amplificador diferencial .....	13
2.1.1. Análisis en gran señal .....	13
2.1.2. Análisis en pequeña señal .....	14

2.2. Clasificación según el número de etapas .....	15
2.2.1. Amplificadores de una sola etapa .....	15
2.2.2. Amplificadores de dos etapas .....	16
2.3. Clasificación por la forma de conexión de la salida .....	17
2.3.1. Con salida single-ended .....	17
2.3.2. Fully differential .....	18
2.4. Common Mode Feedback (CMFB) en OpAmps .....	19
2.5. Especificaciones de la propuesta solución .....	19
<b>Conclusiones</b> .....	<b>21</b>
<b>Recomendaciones y trabajos futuros</b> .....	<b>22</b>
<b>Bibliografía</b> .....	<b>23</b>



# Índice de figuras

Figura 1. Comunicación entre el amplificador y la interfaz neuronal .....	1
Figura 2. Consideraciones de diseño desde el punto de vista de los electrodos .....	4
Figura 3. Amplificador de 2 etapas con compensación Miller .....	5
Figura 4. Amplificador con espejo de corriente .....	6
Figura 5. Amplificador con cascode plegado .....	6
Figura 6. Amplificador telescópico .....	7
Figura 7. Amplificador diferencial autopolarizado .....	7
Figura 8. Amplificador en lazo abierto .....	8
Figura 9. Amplificador con retroalimentación capacitiva .....	9
Figura 10. Amplificador con retroalimentación activa .....	9
Figura 11. Par diferencial básico .....	14
Figura 12. Modelos de pequeña señal. (a) básico, (b) efecto de modulación de canal representado por una fuente de corriente dependiente, (c) efecto de modulación de canal representado por una resistencia, (d) efecto cuerpo representado por una fuente de corriente dependiente .....	15
Figura 13. Amplificadores diferenciales de una sola etapa .....	16
Figura 14. Bloques de un amplificador de dos etapas .....	16
Figura 15. Amplificador diferencial de dos etapas .....	17
Figura 16. Amplificador diferencial con salida single-ended .....	18
Figura 17. Amplificador fully differential self-biased .....	18
Figura 18. Representación del CMFB .....	19

## Índice de tablas

Tabla 1. Comparación entre trabajos presentados anteriormente .....	10
Tabla 2. Resumen de los requerimientos del presente trabajo .....	20



# Introducción

La integración de la ingeniería con la medicina ha permitido un gran avance en este último. Específicamente, la tecnología permite que estos estudios biológicos continúen desarrollándose y entender el comportamiento del cuerpo humano con una mayor precisión cada vez más. Así, por ejemplo, existen dispositivos médicos implantables en el ámbito neuronal y cardíaco. Actualmente, se hace énfasis en el estudio de estas señales, ya sea por métodos invasivos o no invasivos. La microelectrónica ha permitido la miniaturización de los dispositivos electrónicos, los cuales resaltan cada vez más en estas aplicaciones y con ello, se permite el estudio de estas señales de manera invasiva.

Dentro de este proceso de adquisición de los biopotenciales, existe la etapa de amplificación, la cual es una etapa crítica y depende de su rendimiento para el acondicionamiento de la señal biológica. En resumen, se puede decir que el procesamiento de una señal se da mediante un sistema compuesto principalmente por una etapa de amplificación, filtrado, conversión análogo-digital y transmisión. Sin embargo, este sistema no sería muy eficiente si es que la primera etapa no es diseñada bajo ciertos requerimientos para su correcta adquisición de la señal mediante electrodos, pues estos están directamente conectados al amplificador.

En este trabajo se desarrolla el estudio del diseño de un amplificador de instrumentación CMOS para adquisición de señales neuronales, que emplea una topología *fully differential* de dos etapas, basado en un par diferencial complementario. Para ello, se consideran los requerimientos de un amplificador de biopotenciales y se hace énfasis en obtener un bajo ruido y consumo de potencia.

En el capítulo uno se aborda el tema de amplificadores de biopotenciales para adquisición de señales neuronales. En el capítulo dos se menciona un análisis teórico de la topología *fully differential*. Por último, se indican las conclusiones, recomendaciones y trabajos futuros sobre el tema investigado en este trabajo.

# Capítulo 1

## Amplificadores de biopotenciales para adquisición de señales neuronales

### 1.1. Aplicaciones de los amplificadores de biopotenciales como parte de un sistema

En este trabajo, se han englobado las aplicaciones de los amplificadores de biopotenciales en dos rubros: El estudio y análisis de las señales neuronales y la estimulación, tal como se puede apreciar en la imagen de la figura 1, donde el color rojo representa la etapa de estimulación y el color azul grisáceo representa la etapa de detección.

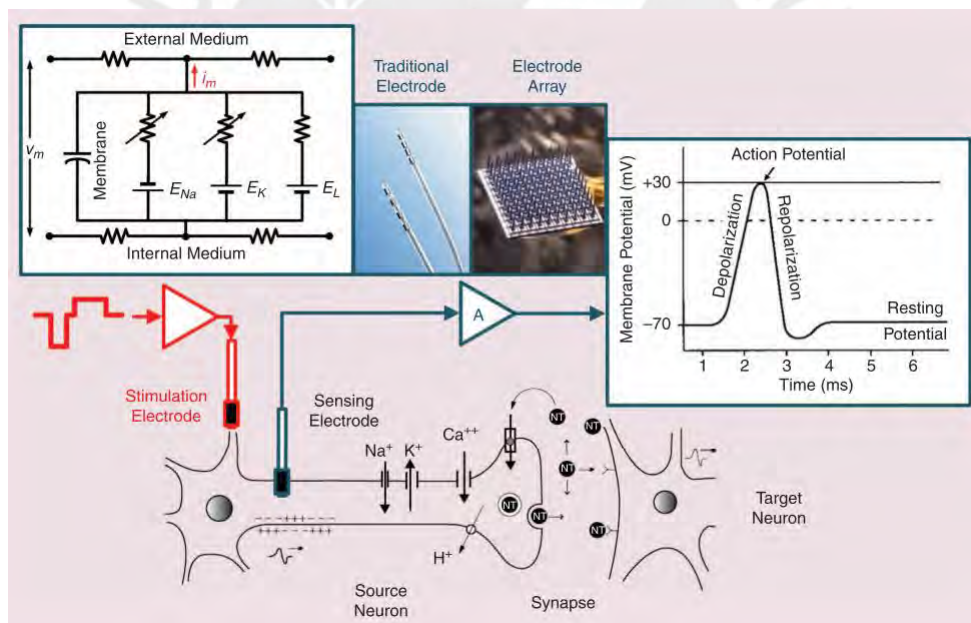


Figura 1. Comunicación entre el amplificador y la interfaz neuronal [1].

#### 1.1.1. Estudio y análisis de las señales neuronales

El entendimiento del cerebro y de las señales neuronales es fundamental para el análisis de su funcionamiento y para un futuro desarrollo de dispositivos médicos implantables frente a alguna enfermedad cerebral. Las señales neuronales se pueden clasificar en: *Action potential* (AP) o



“spikes” y *Local Field Potential* (LFP). Ambas pueden ser registradas mediante los electrodos, los cuales están conectados al amplificador para acondicionar la señal y luego sigue una serie de etapas hasta su posterior transmisión en un dispositivo, en donde se analizan estas señales. Así, la etapa de detección es relevante, pues se espera registrar estas señales y obtener una señal de salida de buena calidad, para su posterior estudio. Algunos proyectos relacionados a la investigación del cerebro y de las señales neuronales junto con alguna interfaz son: *Human Brain Project* y *DARPA SyNAPSE Program*.

### 1.1.2. Estimulación

Para la etapa de estimulación, usualmente se utilizan dos electrodos, donde uno de ellos actúa como referencia y el otro como estimulador. El principal objetivo es la administración de una carga en el tejido que influye en el potencial fuera de la membrana para iniciar el potencial de acción (AP) [1]. La forma de onda de la estimulación generalmente cuenta con dos fases: estimulación y recuperación. Típicamente, se representa el tiempo en el eje x y la corriente en el eje y. Respecto al flujo de carga, su dirección, ya sea dentro o fuera del tejido, determinará el signo positivo o negativo [1]. Un ejemplo de circuito de estimulación que presenta la referencia anterior consiste en generar una corriente de salida mediante resistores conectados a un amplificador, cuya relación determinará la ganancia.

## 1.2. Requerimientos de los amplificadores para adquisición de señales neuronales

### 1.2.1. Parámetros que caracterizan a los amplificadores de biopotenciales

Gain: La ganancia de un amplificador se puede definir como una relación entre una señal de salida y una de entrada. En este caso, una de las más importantes es la ganancia de voltaje ( $A_v = V_{out}/V_{in}$ ). Generalmente, se expresa en decibelios. Es recomendable obtener una ganancia de por lo menos 40 dB según [2].

Linearity: La linealidad es un punto clave en circuito electrónico. Se busca reducir la distorsión no lineal de la señal, que puede ser entendida como una razón entre la variación de la ganancia y la amplitud de la señal de entrada. La realimentación es un método para mejorar la linealidad.

Bandwidth: El ancho de banda se define como el rango de frecuencias en donde la señal presenta una mayor potencia, hasta que caiga en 3 dB. Las señales neuronales contienen información relevante en su espectro que cubre hasta 10 KHz aproximadamente [1].

Noise Efficiency Factor (NEF): El factor de eficiencia de ruido es un parámetro que depende principalmente de la corriente total, el voltaje RMS del ruido referido a la entrada, el ancho de banda y la temperatura. A pesar de sus limitaciones, sigue siendo utilizado para comparar diseños [2]. Se sugiere que este sea un valor de baja magnitud, generalmente se encuentra entre 1 y 4-5 en el estado del arte.

Size: Al tratarse de un dispositivo implantable, el tamaño desempeña un factor importante al momento del diseño del amplificador. Se sugiere que este sea el menor posible, suele ser menor que  $1 \text{ mm}^2$  en los diseños de los amplificadores.

Common Mode Rejection Ratio (CMRR): El factor de rechazo de modo común se puede definir como la razón entre la ganancia diferencial y la ganancia modo común. Generalmente, se expresa en decibelios. Se sugiere que este sea un valor elevado, como mayor a 60 dB, el cual es un valor típico en el estado del arte.

Noise: El ruido es un factor muy importante al momento de trabajar con señales de baja amplitud, puesto que, si el ruido es muy grande, puede ser comparable con la señal deseada. En términos sencillos, se entiende como una señal de interferencia (no deseada) que está presente en la señal de interés y que siempre va a estar presente. En este caso, se analiza el ruido referido a la entrada al momento de realizar comparaciones entre diseños y se espera que este valor sea muy bajo. Para obtener una señal de calidad, se recomienda que el ruido referido a la entrada se encuentre alrededor de  $5 \mu\text{V}_{\text{RMS}}$  [2].

Power consumption: Una baja disipación de potencia es requerido en un amplificador de biopotenciales, puesto que es un dispositivo implantable. Sumado a esto, se considera la disipación de calor, el cual impone un límite en la disipación de potencia en este tipo de dispositivos. Un flujo de calor de  $80 \text{ mW/cm}^2$  es considerado un límite seguro a mantener [2].

### 1.2.2. Efecto producido por los electrodos

En la práctica, los electrodos son empleados para detectar las señales neuronales, como se ve en la siguiente imagen. Usualmente, son de metal y, al ser colocado dentro de un medio fisiológico, ocurre una actividad electroquímica y se formará una interfaz entre dos fases [1].

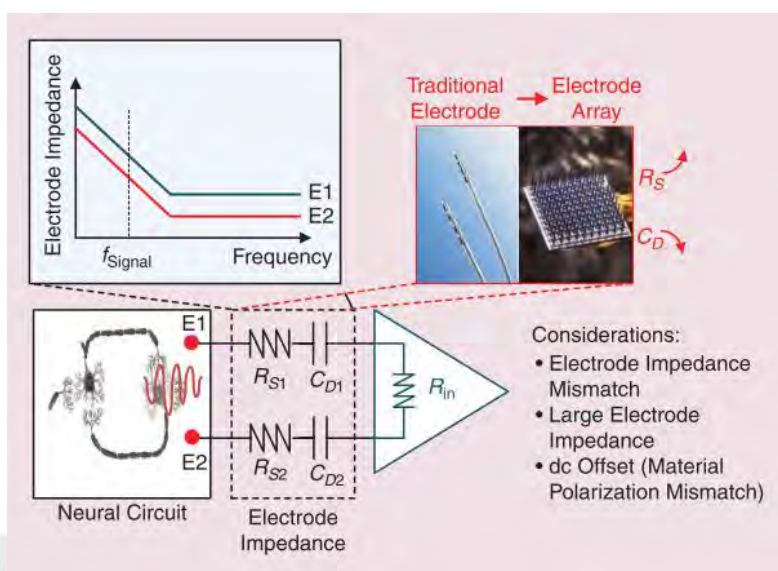


Figura 2. Consideraciones de diseño desde el punto de vista de los electrodos [1].

Estos van conectados a la entrada del amplificador y, al no ser ideales, se debe considerar el efecto que estos producen en el diseño del amplificador. Estos electrodos pueden considerarse eléctricamente como un compuesto de resistencia y condensador y, por lo tanto, presentan una impedancia. La variabilidad en los parámetros de estos puede afectar el registro de las señales neuronales. Asimismo, al ser una impedancia conectada al amplificador, se requiere que la impedancia de entrada del amplificador sea elevada, para reducir su efecto. Otro criterio a considerar es el fenómeno de polarización, que resultará en un offset entre los dos electrodos [1]. Por lo tanto, es importante considerar también reducir este offset. Un último factor a tener en cuenta es el ruido debido al electrodo. Generalmente, el ruido introducido por el electrodo es del orden de decenas de microvoltios y depende de la impedancia del electrodo [3]. Así, el ruido que aporta el amplificador debe ser de una baja magnitud para no afectar la calidad de la señal de salida.

### 1.3. Revisión de los circuitos de amplificación

Para realizar un buen diseño de un amplificador es importante reconocer qué parámetros de diseño se van a priorizar sobre otros, para que el circuito tenga un buen desempeño en estos parámetros. A continuación, se da una breve revisión de las principales topologías y arquitecturas de los amplificadores orientados a la adquisición de señales neuronales propuestas por [2].

#### 1.3.1. Topologías de los amplificadores

##### 1.3.1.1. Two Stage OpAmp with Miller compensation

“La etapa de entrada diferencial produce una ganancia mayor y la etapa de salida produce un rango de voltaje de salida más alto. Por lo general, los transistores PMOS se usan en entrada diferencial, ya que produce un menor ruido flicker en comparación con NMOS” [4]. La compensación de Miller se implementa en el circuito colocando el condensador ( $C_c$ ) de división de polos entre la entrada y la salida de la segunda etapa, como se puede observar en la imagen. El inconveniente que presenta es un mayor consumo de energía [4].

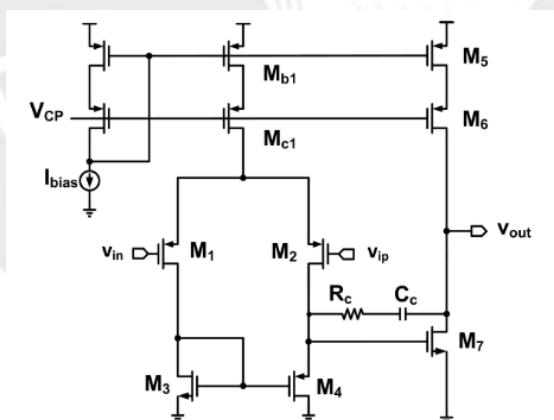


Figura 3. Amplificador de 2 etapas con compensación Miller [2].

##### 1.3.1.2. Current mirror OTA

“Es muy utilizada, pues posee una alta impedancia de entrada, capacidad de multiplicador de transconductancia y bajo consumo de energía” [4]. Se resalta su simplicidad de diseño y produce una alta impedancia de salida. Se considera como una topología de una sola etapa, ya que solo

posee un par de entrada diferencial y las demás estructuras son espejos de corriente [4]. Al ser de una sola etapa, se deduce que no posee una ganancia elevada a comparación de las de dos etapas.

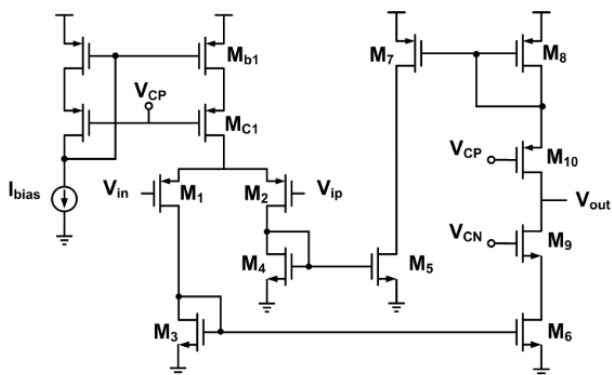


Figura 4. Amplificador con espejo de corriente [2].

### 1.3.1.3. Folded cascode

Las ventajas que presenta esta topología son: bajo ruido, alta ganancia, alto rango de voltaje de salida y también un mejor *Power Supply Rejection Ratio* (PSRR) [4]. Además, aprovecha el aumento de ganancia por la técnica cascode sin perjudicar el rango de entrada de modo común (ICMR). Está compuesto por dos tramos de corriente adicionales y más números de transistores en el circuito, por lo cual, disipa más potencia y se incrementa el ruido total referido a la entrada [4].

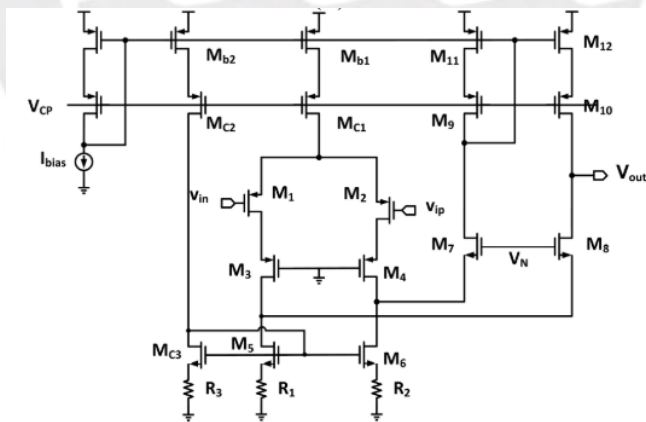


Figura 5. Amplificador con cascode plegado [2].

### 1.3.1.4. Telescopic

Esta topología “compensa la dificultad presente en el amplificador de dos etapas al apilar dos transistores para formar la estructura del cascode” [4]. La estructura que presenta da como

resultado una respuesta de frecuencia más alta y mejor. Además, presenta un mejor consumo de energía; sin embargo, el rango de salida es menor en comparación con otras topologías de amplificadores [4].

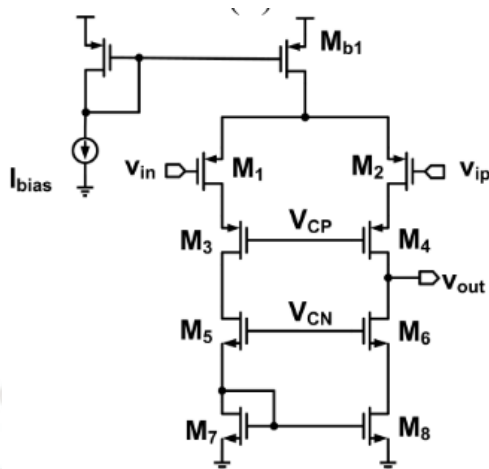


Figura 6. Amplificador telescópico [2].

### 1.3.1.5. Differential self-biased OTAs

Permite que el amplificador funcione a bajo voltaje con un CMRR grande y un área pequeña. Una salida completamente diferencial tiene una gran ventaja sobre una salida de un solo extremo porque tiene un CMRR más grande. Forma parte de una topología con par diferencial complementario. El inconveniente presente es el modo común, aunque existen técnicas para mejorarlo.

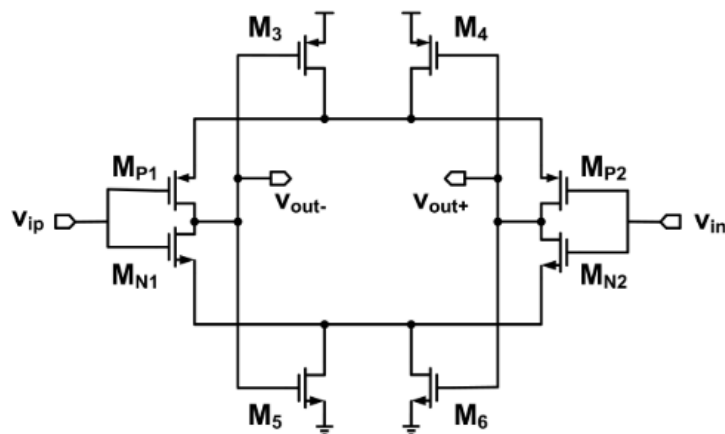


Figura 7. Amplificador diferencial autopolarizado [2].



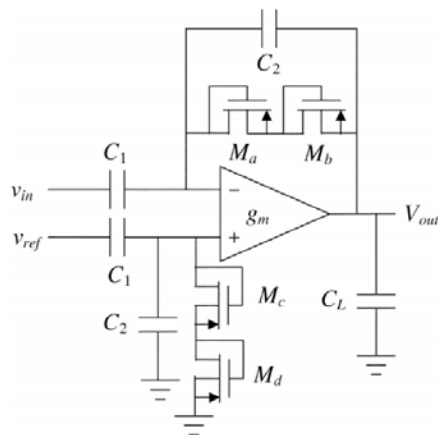


Figura 9. Amplificador con retroalimentación capacitiva [5].

### 1.3.2.3. Active Feedback

Presenta una forma eficiente de extraer componentes de baja frecuencia de la señal de interés y hace que los sistemas sean muy estables, debido a que se filtra un segmento del espectro de señal y se usa como un elemento de cancelación de retroalimentación para suprimir ese componente de señal [2]. Otra ventaja que presenta es un menor tamaño, pues, según [2], se reduce el tamaño del condensador en comparación con la topología de retroalimentación capacitiva.

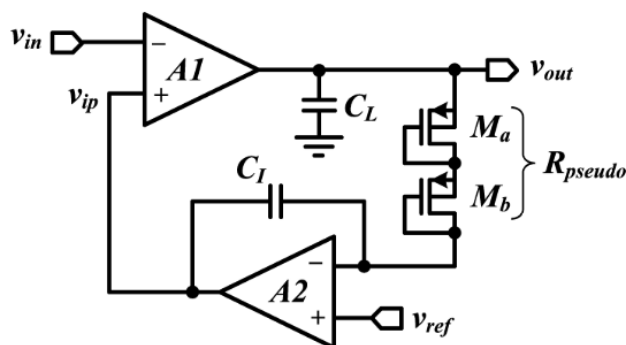


Figura 10. Amplificador con retroalimentación activa [2].

### 1.3.2.4. Pseudo-resistors

Las pseudo-resistencias ofrecen alta impedancia con un menor empleo del espacio, además ofrecen posibilidades de ajuste [2]. Ello se debe a que están conformadas por dos transistores PMOS, como se puede observar en las figuras 9 y 10. Suelen implementarse en las demás arquitecturas para ofrecer valores de resistencias elevados.



### 1.3.3. Discusión

El artículo “A survey of Neural Front End Amplifiers and Their Requirements toward Practical Neural Interfaces” [2] presenta también una recopilación de trabajos anteriores hasta su fecha de publicación (2014), donde destaca la topología/arquitectura empleada. De toda esta recopilación, se escogieron algunos de ellos por presentar un mejor rendimiento a comparación de los anteriores y se añadieron otros estudios sobre diseños de amplificadores de señales neuronales. A continuación, se muestra en la tabla 1 el resumen de las principales características de estos trabajos sobre amplificadores para adquisición de señales neuronales.

Tabla 1. Comparación entre trabajos presentados anteriormente

Author	Chae [3]	Liu [6]	Kmon [7]	Zou [8]	Yin [9]	Lopez [10]	Sepchrian [11]
Year of Publication	2008	2012	2013	2013	2013	2014	2014
Circuit topology/ Architecture	Fully differential self-biased	Fully differential – differential complementary pair	Two stage-folded cascode/ Capacitive feedback	Low noise OTA/ Capacitive feedback multi-stage	Two-stage / Capacitive feedback	Two-stage / Capacitive feedback	Orthogonal current-reuse/ Capacitive feedback
Gain (dB)	40	34/40	48/60	-	46	29.5/72	45.2-59.7
NEF	-	2.59	4.6	1.9	3.3	3.08	4.37
Frequency range (Hz)	0.1-20 k	0.2 – 5.8 k	0.3-9 k	0.001-5.1 k	0.1-7.8 k	0.2-6 k	10.02 k BW
Noise ( $\mu\text{VRMS}$ )	4.9	5.71	5	4	2.83	3.2	3.28
Supply voltage (V)	1.65	1	1.8	1.8	3	1.8	1.8
Supply current ( $\mu\text{A}$ )	-	0.8/0.16	6.1	6.4	20	3.9	2.27
CMRR (dB)	90	>60	48	60+	60	60	76
Power consumption per Ch. (Front-end only) or * entire chip ( $\mu\text{W}$ )	6.7	-	11	11.6	60	7.02	4.1
Area per Ch./ Entire chip ( $\text{mm}^2$ )	1.08 x 0.17	-	0.065/ N/A	N/A/ 28.2	N/A/ (5.2 x 4.9)	0.19/ N/A	0.035/ N/A

Adaptada de [2]

Los trabajos actuales presentan combinaciones de las topologías/arquitecturas mencionadas anteriormente, de acuerdo a los requerimientos de diseño. Además, existe una

innovación en las técnicas para mejorar ciertos parámetros como el ruido, CMRR, potencia o la impedancia de entrada. La importancia de esta revisión es poder entender la estructura básica de un amplificador, para poder luego incluir técnicas para mejorar ciertos parámetros de diseño y los inconvenientes que esto conlleva, pues suele suceder que al implementar un circuito extra para incrementar el CMRR, por ejemplo, se afecta la disipación de potencia y el tamaño. De esta revisión, se adapta la topología *fully differential* de dos etapas por presentar un buen rendimiento.

#### **1.4. Declaración de la problemática**

El uso de dispositivos médicos implantables es fundamental para mejorar la calidad de vida de las personas. Esto conlleva un amplio estudio e incita a mejorar cada vez más las consideraciones de diseño. Dentro de estos dispositivos, se destaca los empleados invasivamente para la adquisición de señales neuronales, ya que, a diferencia de los no invasivos, presenta una mayor fidelidad de la señal que se va a registrar. Uno de los bloques a resaltar en este tipo de sistemas es el de amplificación, puesto que las actividades neuronales varían en el rango de microvoltios a milivoltios y el objetivo es poder amplificar la señal sin que el nivel de ruido presente la afecte considerablemente, para un adecuado registro de esta. Ello es muy importante, puesto que con estas señales se puede entender mejor el comportamiento de nuestro cerebro y su posterior aplicación terapéutica. “El diseño de circuitos es una de las tecnologías clave para el uso de dispositivos médicos implantables. Administrar el consumo de energía y el ruido mientras se cumplen los requisitos específicos de la aplicación es importante para la detección neuronal, y la seguridad es absolutamente esencial para la estimulación” [1]. Desde que se destacó la aplicación de la microelectrónica en el ámbito médico, se han ido mejorando ciertos parámetros de diseño. Sin embargo, continúa siendo un reto en términos de rendimiento, pues resulta complicado mejorar todos los parámetros a la vez y esto exige mejoras en las nuevas arquitecturas.

#### **1.5. Importancia y justificación**

Como se mencionó anteriormente, la etapa de amplificación es muy importante y representa un bloque crítico en el sistema desde la adquisición hasta la transmisión de las señales neuronales. Como tal, debe ser diseñado bajo estrictos parámetros de diseño, pues más allá de límites técnicos que no se deben sobrepasar que impone la electrónica, están presente los límites

presentados por un estudio médico y, por ende, debe cumplir ambas especificaciones por ser un dispositivo que se implanta. En este tipo de aplicaciones existen dos tareas en donde las técnicas analógicas son insustituibles por las digitales: “la amplificación de las débiles señales bioeléctricas a niveles apropiados para ser procesadas y el rechazo a fuentes de interferencia electromagnética (EMI)” [12].

El presente trabajo consiste en el estudio del diseño de un amplificador de instrumentación que forma parte de un sistema de adquisición de señales neuronales. La topología a analizar será *fully differential*, por presentar un carácter robusto frente al ruido de modo común. Además, se debe incluir una etapa AC-Coupled para reducir el offset del electrodo. Se basará en un par diferencial complementario para obtener un mejor rendimiento frente al ruido de los dispositivos internos, puesto que aumenta la transconductancia equivalente del par diferencial. La tecnología empleada será TSMC 180 nm. Esta debe de estar acompañado de un voltaje de alimentación suficiente para poder polarizar los transistores que conforman el amplificador. Por este motivo, se recomienda emplear un voltaje de alimentación de 1.2 V.

## 1.6. Objetivos

### 1.6.1. Objetivo general

- Estudiar los parámetros de diseño más importantes en un amplificador para adquisición de señales neuronales mediante tecnología CMOS de 180 nm para un correcto diseño de este, es decir, obtener el modelo de solución.

### 1.6.2. Objetivos específicos

- Comparar entre las topologías y arquitecturas existentes en el estado del arte, para que el diseño del amplificador pueda cumplir con los requerimientos propuestos.
- Evaluar la metodología de diseño adecuada para poder obtener una buena compensación entre disipación de potencia y ruido.
- Evaluar el uso de pseudoresistores para reducir el área de trabajo en casos de resistencias de valores mayores a 10 M $\Omega$ .

## Capítulo 2

### Amplificadores operacionales CMOS

Los amplificadores operacionales conforman una parte fundamental de varios sistemas analógicos y de señales mixtas, y las complejidades de estos diseños varían de acuerdo a la función que van a cumplir dentro de un sistema [13]. Cuando se desarrolló la tecnología CMOS, esta rápidamente abarcó el mercado digital debido a sus ventajas frente a los dispositivos bipolares y se aplicó esta tecnología al diseño analógico. Se resalta su bajo costo de fabricación y la posibilidad de colocar circuitos analógicos y digitales en un mismo chip [13]. De esta manera, gracias a la escalabilidad de estos dispositivos, se ha impulsado el uso de esta tecnología para su implementación en el diseño de circuitos analógicos, como, por ejemplo, los amplificadores de biopotenciales. En el presente capítulo se definen los conceptos teóricos sobre los amplificadores diferenciales CMOS y la teoría necesaria para su diseño.

#### 2.1. Estudio de un amplificador diferencial

El amplificador diferencial es uno de los circuitos más importantes y su modo de funcionamiento diferencial ha permitido que sea una de las principales opciones al momento de diseñar circuitos de señales mixtas y analógicas de alto rendimiento [13]. Para empezar, una señal diferencial es aquella que se mide entre dos nodos. Los amplificadores neuronales necesitan una topología diferencial, por ello se adhiere el par diferencial convencional como etapa de entrada, para rechazar el ruido de modo común y poseer una mayor robustez frente al ruido de la fuente de alimentación [14].

##### 2.1.1. Análisis en gran señal

Un requerimiento muy importante en el diseño de un circuito analógico es establecer el punto de operación, puesto que el análisis en pequeña señal depende de esta condición. Por ejemplo, para determinar la corriente  $I_{DS}$  en saturación para un NMOS ( $V_{DS} > V_{GS} - V_{TH}$ ) según su modelo simplificado en inversión fuerte se muestra la ecuación 1:

$$I_{DS} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 \dots (1)$$

En la práctica, se conecta una fuente de corriente  $I_{SS}$  para que la corriente de polarización de los dispositivos presente una mínima dependencia en el nivel de modo común (CM) de entrada [13], cuya conexión se representa en la figura 11.

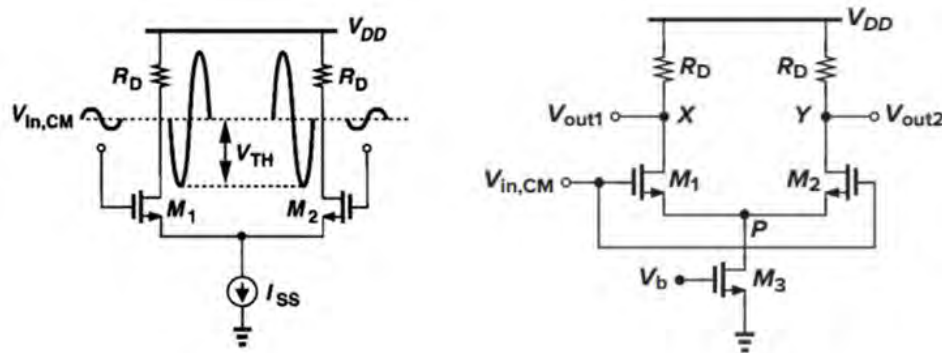


Figura 11. Par diferencial básico. [13].

En la ecuación 1 se puede apreciar la relación que existe entre  $I_{DS}$  y el voltaje  $V_{GS}$  y para el ejemplo del par diferencial básico,  $M_1$  y  $M_2$  deben estar en la región de saturación. Otra relación que se puede obtener del gráfico es que la suma de las corrientes de los transistores  $M_1$  y  $M_2$  debe ser igual a  $I_{SS}$ , representado por el transistor  $M_3$  y que el voltaje de modo común de entrada ( $V_{in,cm}$ ) está conectado en las puertas de  $M_1$  y  $M_2$ . Bajo estas condiciones, se establece que el valor permitido por  $V_{in,cm}$  debe estar acotado según la expresión 2, puesto que, si no está en ese intervalo, los transistores no van a actuar en la región de trabajo deseada [13].

$$V_{GS1} + (V_{GS3} - V_{TH3}) \leq V_{in,cm} \leq \min \left[ V_{DD} - R_D \frac{I_{SS}}{2} + V_{TH}, V_{DD} \right] \dots (2)$$

### 2.1.2. Análisis en pequeña señal

Luego de realizar el procedimiento anterior, se evalúa el análisis en pequeña señal, que nos indica el cambio en la salida cuando se aplica una variación en la entrada, cuya relación determina la ganancia. Para inversión fuerte, se presentan los modelos en pequeña señal en la figura 2, cuya elección del modelo al momento de realizar los cálculos va a ser determinada según cuánta precisión se requiera.

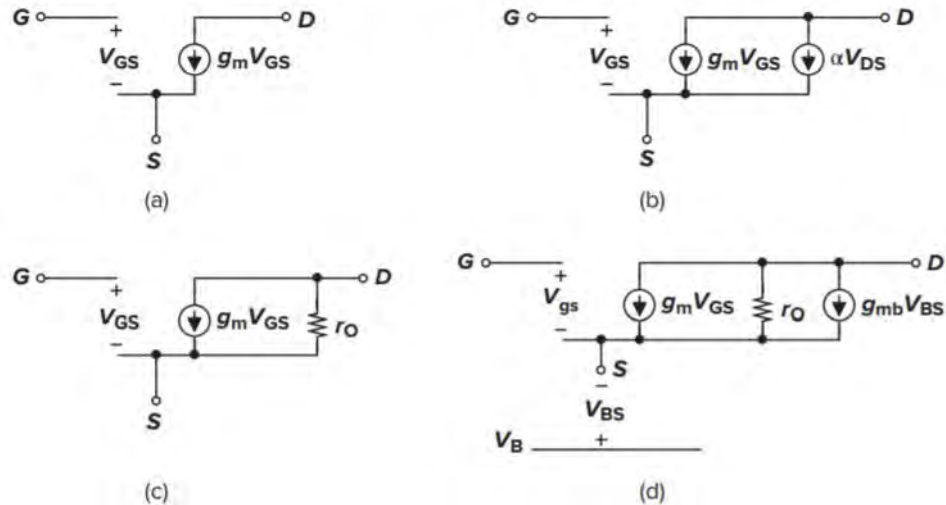


Figura 12. Modelos de pequeña señal. (a) básico, (b) efecto de modulación de canal representado por una fuente de corriente dependiente, (c) efecto de modulación de canal representado por una resistencia, (d) efecto cuerpo representado por una fuente de corriente dependiente [13].

Para el ejemplo del par diferencial básico de la figura 11, si se utiliza el modelo a), el cual es el menos preciso puesto que no considera el efecto de modulación de canal ni el efecto cuerpo, se obtiene una ganancia de voltaje según la ecuación 3, donde  $g_m$  representa la transconductancia.

$$A_v \approx -g_m R_D \dots (3)$$

## 2.2. Clasificación según el número de etapas

### 2.2.1. Amplificadores de una sola etapa

Los amplificadores de una sola etapa pueden poseer salida *single-ended* como en la figura 3 a) o una salida diferencial, como en el caso b). En este caso, los circuitos mostrados sufren de la contribución de ruido por parte de los transistores M1-M4. En las topologías de los amplificadores operaciones, por lo menos cuatro dispositivos contribuyen al ruido de entrada: los dos transistores de entrada (M1 y M2 en la imagen) y los dos transistores que actúan como carga [13].

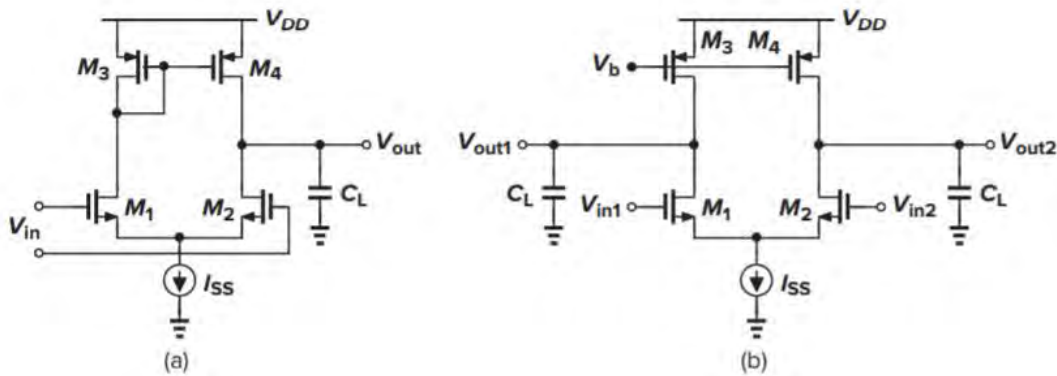


Figura 13. Amplificadores diferenciales de una sola etapa [13].

### 2.2.2. Amplificadores de dos etapas

Los amplificadores de múltiples etapas suelen emplearse cuando los requerimientos de diseño (por ejemplo, ganancia) no se logran con la implementación de una sola etapa. Sin embargo, es común observar en el estado del arte de los amplificadores de biopotenciales aquellos que emplean dos etapas, puesto que el tamaño es uno de los factores críticos en este tipo de aplicaciones. Otro motivo por el cual es poco probable observar más de dos etapas se debe a que “cada etapa de ganancia introduce por lo menos un polo en la función de transferencia de lazo abierto”, lo que resulta complicado asegurar la estabilidad cuando se realice la realimentación [13]. En el caso de una sola etapa, su ganancia está limitada al producto de la transconductancia del par de entrada y la impedancia de salida [13], mientras que, en este caso, las etapas se pueden dividir en funciones específicas, como se ve en la figura 14.

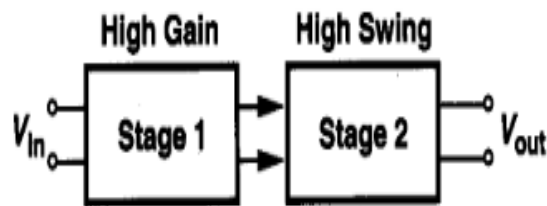


Figura 14. Bloques de un amplificador de dos etapas [13].

En este ejemplo, la primera etapa es de alta ganancia y la segunda permite un mayor rango de voltaje. Así, según este caso, se podría reemplazar la primera etapa con una topología cascode, puesto que incrementa la ganancia; sin embargo, presenta el inconveniente de limitar el rango de

salida y la segunda etapa compensaría este efecto [13]. De esta manera, ambas etapas se complementan para lograr un mejor desempeño, puesto que, en general, la segunda etapa compensa las dificultades de la etapa anterior.

Cada etapa puede ser implementada con cualquier topología (cascodo, espejos de corriente, par diferencial complementario, etc.) que esté de acuerdo a los requerimientos de diseño. Sin embargo, es típico observar una configuración de *common-source* en la segunda etapa, para obtener un mayor rango de salida [13]. En la figura 15, se puede apreciar que la primera etapa está conformada por los transistores M1-M4, y la segunda desde M5-M8.

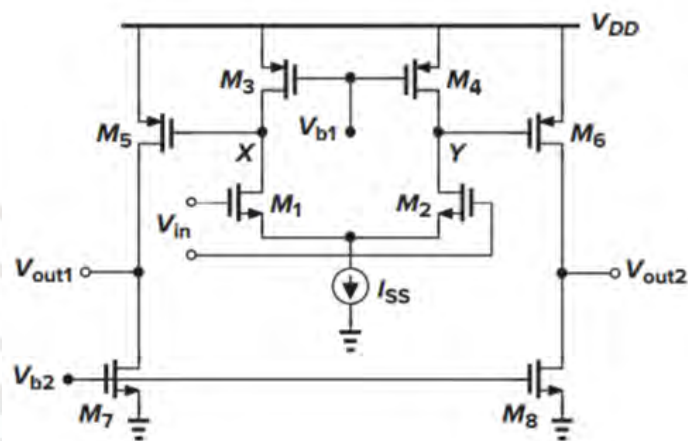


Figura 15. Amplificador diferencial de dos etapas [13].

## 2.3. Clasificación por la forma de conexión de la salida

### 2.3.1. Con salida *single-ended*

Una señal *single-ended* se define como aquella señal que es medida respecto a un potencial fijo, generalmente tierra [13]. En la figura 16 (amplificador de señales neuronales propuesto por R. Harrison) se puede notar que la entrada es diferencial (señales  $V_+$  y  $V_-$ ), pero la salida no lo es. Para este ejemplo, la salida  $V_{out}$  es medida respecto a tierra. En el caso de un amplificador de dos





## 2.4. Common Mode Feedback (CMFB) en OpAmps

Los amplificadores operacionales *fully differential* de gran ganancia requieren un circuito de *common mode feedback* (CMFB). Los “*mismatches*” que pueden existir en el circuito producen que el nivel de modo común disminuya o aumente considerablemente, y si no se emplea un circuito CMFB, el OpAmp puede fallar [13], a excepción de los circuitos autopolarizados. El propósito de este circuito es registrar el nivel CM de las dos salidas y ajustar la corriente del circuito amplificador. Este proceso puede dividirse en tres operaciones, tal como se muestra en la figura 18: registrar el nivel de modo común de salida, comparar este valor con una referencia y retornar este error a la red de polarización del amplificador [13].

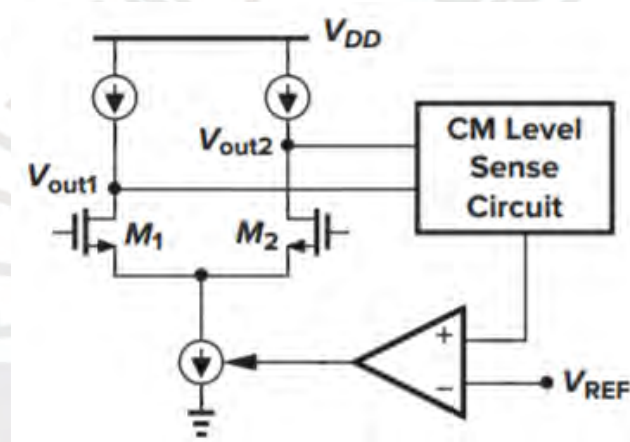


Figura 18. Representación del CMFB [13].

## 2.5. Especificaciones de la propuesta solución

Según lo visto en los capítulos 1 y 2, el presente trabajo de investigación está orientado en el estudio del diseño de un amplificador *fully differential* de dos etapas, cuya primera etapa está conformada por un par diferencial complementario. Se utilizará realimentación capacitiva y el uso de pseudoresistencias, que presenta la ventaja de mostrar una impedancia muy grande, alrededor de los  $M\Omega$ , sin utilizar mucho tamaño a comparación de las clásicas resistencias. Además, se empleará la metodología EKV, ya que esta permite poder trabajar en cualquier nivel de inversión.

Cabe resaltar que se trata de un método invasivo y que se requieren electrodos, los cuales funcionarán como un transductor de entrada. Luego de analizar el estado del arte de los

amplificadores para adquisición de señales neuronales junto con valores recomendados por expertos mostrado en el capítulo 1, se resume en la tabla 2 los valores que se esperan obtener con el diseño.

Tabla 2. Resumen de los requerimientos del trabajo de investigación

<b>Parámetro</b>	<b>Requerimiento</b>
Tecnología	180 nm
Voltaje de alimentación	1.2 V
Ganancia	40 dB
Ancho de banda	10 kHz
Margen de fase	>50°
Potencia	<7 $\mu$ W
Ruido referido a la entrada	$\leq 5 \mu$ VRMS
CMRR	>55 dB
NEF	<5

## Conclusiones

- Como se ha visto en la parte teórica, la topología *fully differential* es muy robusta frente al tema del ruido y esto también se puede evidenciar en los resultados en el estado del arte, por lo que la elección de esta topología para aplicaciones de adquisición de señales neuronales es muy importante, para poder obtener buenos resultados que van de acuerdo a los requerimientos.
- Es factible según el estudio realizado, emplear en la primera etapa el esquema de par diferencial complementario, para poder obtener un bajo ruido referido a la entrada y una baja potencia disipada. Además, para poder maximizar la relación entre la transconductancia y la corriente del transistor, es válido poder trabajar en un nivel de inversión débil, principalmente en la primera etapa, por ser la más crítica. En el diseño, para escoger los transistores se pueden emplear distintas metodologías, como la expresión cuadrática que es la más conocida. No obstante, si se desea enfocar el estudio en los distintos niveles de inversión, el modelo EKV presenta una buena aproximación.
- Otro aspecto relacionado a la disipación de potencia está enfocado en emplear una realimentación capacitiva, puesto que una realimentación resistiva presenta una mayor disipación de potencia. Además, la ganancia deseada en lazo cerrado está definida por la relación de las capacitancias, la cual puede ajustarse al valor deseado. Según [2] una ganancia de 40 dB es suficiente.
- Es importante recalcar que las fórmulas solo brindan una aproximación (la cual puede estar muy cercana del valor ideal o, en algunos casos, suele presentar grandes diferencias) y que es necesario verificar a la par e ir ajustando valores mediante un software para simular, como, por ejemplo, la herramienta Virtuoso de Cadence.

## Recomendaciones y trabajos futuros

- Es importante verificar el diseño luego de ser realizado y considerar que un buen diseño debe responder adecuadamente ante variaciones del proceso. También es recomendable conocer el efecto que presentan las capacitancias parásitas en el diseño de un amplificador, por lo que se debe trabajar con la herramienta de simulación. Un aspecto que podría afectar el desempeño del amplificador es el tema del offset, el cual podría ser mitigado con un circuito adicional, como la técnica de modulación chopper. Se recomienda determinar mediante una evaluación *post-layout* si realmente este valor afecta considerablemente o no, puesto que adicionar un circuito podría influir en mayor disipación de potencia, dependiendo de su complejidad de diseño.
- Como trabajo futuro, podría considerarse la opción de modificar el diseño del circuito del amplificador de señales neuronales, para que este presente un ancho de banda y ganancia programable. De esta manera, el diseño estaría apto para poder trabajar con señales cardíacas también, los cuales existen varios estudios de este tipo de circuitos en estados del arte.

## Bibliografía

- [1] P. Cong, "Neural Interfaces for Implantable Medical Devices: Circuit Design Considerations for Sensing, Stimulation, and Safety," in *IEEE Solid-State Circuits Magazine*, vol. 8, no. 4, pp. 48-56, Fall 2016, doi: 10.1109/MSSC.2016.2573918.
- [2] E. Bharucha, H. Sepehrian, and B. Gosselin, "A Survey of Neural Front End Amplifiers and Their Requirements toward Practical Neural Interfaces," *Journal of Low Power Electronics and Applications*, vol. 4, no. 4, pp. 268–291, Nov. 2014.
- [3] M. Chae, J. Kim and W. Liu, "Fully-differential self-biased bio-potential amplifier," in *Electronics Letters*, vol. 44, no. 24, pp. 1390-1391, 20 November 2008, doi: 10.1049/el:20089097.
- [4] W. M. E. A Wan Jusoh and S. H. Ruslan, "Design and analysis of current mirror OTA in 45 nm and 90 nm CMOS technology for bio-medical application," *Bulletin of Electrical Engineering and Informatics*, vol. 9, no. 1, pp. 221-228, February 2020, doi:[10.11591/eei.v9i1.1860](https://doi.org/10.11591/eei.v9i1.1860)
- [5] R. R. Harrison and C. Charles, "A low-power low-noise CMOS amplifier for neural recording applications," in *IEEE Journal of Solid-State Circuits*, vol. 38, no. 6, pp. 958-965, June 2003, doi: 10.1109/JSSC.2003.811979.
- [6] L. Liu, X. Zou, W. L. Goh, R. Ramamoorthy, G. Dawe and M. Je, "800 nW 43 nV/ $\sqrt{\text{Hz}}$  neural recording amplifier with enhanced noise efficiency factor," in *Electronics Letters*, vol. 48, no. 9, pp. 479-480, 26 April 2012, doi: 10.1049/el.2012.0685.
- [7] P. Kmon and P. Gryboś, "Energy Efficient Low-Noise Multichannel Neural Amplifier in Submicron CMOS Process," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 60, no. 7, pp. 1764-1775, July 2013, doi: 10.1109/TCSI.2012.2230504.

- [8] X. Zou *et al.*, "A 100-Channel 1-mW Implantable Neural Recording IC," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 60, no. 10, pp. 2584-2596, Oct. 2013, doi: 10.1109/TCSI.2013.2249175.
- [9] M. Yin, D. A. Borton, J. Aceros, W. R. Patterson and A. V. Nurmikko, "A 100-Channel Hermetically Sealed Implantable Device for Chronic Wireless Neurosensing Applications," in *IEEE Transactions on Biomedical Circuits and Systems*, vol. 7, no. 2, pp. 115-128, April 2013, doi: 10.1109/TBCAS.2013.2255874.
- [10] C. M. Lopez *et al.*, "An implantable 455-active-electrode 52-channel CMOS neural probe," *2013 IEEE International Solid-State Circuits Conference Digest of Technical Papers*, San Francisco, CA, 2013, pp. 288-289, doi: 10.1109/ISSCC.2013.6487738.
- [11] H. Sepehrian, S. A. Mirbozorgi and B. Gosselin, "A low-power current-reuse analog front-end for multi-channel neural signal recording," *2014 IEEE 12th International New Circuits and Systems Conference (NEWCAS)*, Trois-Rivieres, QC, 2014, pp. 440-443, doi: 10.1109/NEWCAS.2014.6934077.
- [12] E. M. Spinelli, "Amplificadores de instrumentación en aplicaciones biomédicas", tesis doctoral, Univ. Nacional de La Plata, 2007.
- [13] B. Razavi, *Design of Analog CMOS Integrated Circuits*. New York, NY, USA: McGraw-Hill, Inc., 2 ed.
- [14] W. Wattanapanitch, M. Fee and R. Sarpeshkar, "An Energy-Efficient Micropower Neural Recording Amplifier," in *IEEE Transactions on Biomedical Circuits and Systems*, vol. 1, no. 2, pp. 136-147, June 2007, doi: 10.1109/TBCAS.2007.907868.

- [15] S. B. Nerurkar and K. H. Abed, "CMOS fully differential operational transconductance amplifier design for delta-sigma modulators," *IEEE SoutheastCon 2008*, Huntsville, AL, 2008, pp. 52-57, doi: 10.1109/SECON.2008.4494255.







A handwritten signature in blue ink, consisting of several overlapping, stylized loops and lines, enclosed within a thin black rectangular border.