
Systemsimulationen zur funktionalen Verifikation von HF- und Mixed-Signal- Schaltungen

Stefan Joeres



Systemsimulationen zur funktionalen Verifikation von HF- und Mixed-Signal- Schaltungen

Von der Fakultät für Elektrotechnik und Informationstechnik
der Rheinisch-Westfälischen Technischen Hochschule Aachen
zur Erlangung des akademischen Grades eines
Doktors der Ingenieurwissenschaften
genehmigte Dissertation vorgelegt

von
Diplom-Ingenieur Stefan Joeres
aus Mönchengladbach

Berichter:

Prof. Dr. Stefan Heinen

Prof. Dr. Maurits Ortmanns

Tag der mündlichen Prüfung: 19.09.2008

Diese Dissertation ist auf den Internetseiten der Hochschulbibliothek online verfügbar.

Inhaltsverzeichnis

Zusammenfassung	ix
Danksagung	xi
1 Einleitung	1
1.1 Motivation	1
1.2 Vorgehensweise bei der Arbeit	3
2 Grundlagen gängiger Mobilfunkempfängern	5
2.1 Modulationsverfahren	6
2.2 Multiplexverfahren	11
2.3 Empfängerarchitekturen	12
2.4 Senderarchitekturen	15
2.5 Frequenzsynthese	16
2.6 Kalibrierrouninen	17
2.7 Eigenschaften der Frontend Komponenten	17
3 Verifikationsansatz für integrierte Mixed-Signal-Schaltungen	21
3.1 Entwurfsverifikation	21
3.1.1 Verifikation einzelner Komponenten	23
3.1.2 Systemverifikation	24
3.1.3 Erweiterter Verifikationsansatz	25
3.2 Verifikationsaspekte und Ziele	29
4 Simulatoren und Modellierungsdomänen	33
4.1 Simulatortheorie	33
4.1.1 Simulation analoger Schaltungen	36
4.1.2 Ereignis-gesteuerte Simulation	39
4.1.3 Mixed Domain	39
4.1.4 Cosimulation mit externen Simulatoren	40
4.2 Modellierung als äquivalentes Tiefpasssignal	41
4.2.1 Signaltransformationen und Darstellungen	42
4.2.2 Erzeugung äquivalenter Tiefpasssignale	43
4.2.3 Nichtlinearitäten bei Basisbanddarstellung	44
4.2.4 Transformation einer Filterfunktion ins äquivalente Basisband	44
4.2.5 Rauschen	45
4.2.6 Implementierungsmöglichkeiten	46

5	Mathematische Methoden der Modellierung	49
5.1	Nichtlineare Übertragungsglieder	49
5.1.1	Modellierung mit Taylorreihenentwicklung	52
5.1.2	Modellierung mit Saleh Modell	55
5.1.3	Herkoemmliche Bestimmung der Klirrfaktoren	56
5.1.4	Beschränkung bei hohen Eingangsleistungen	60
5.1.5	Angepasste Modellierung durch Entwicklung höherer Ordnung	61
5.2	Frequenzabhängigkeiten	61
5.2.1	Nicht äquidistant abgetastete Filter	63
5.2.2	Komplexwertige Filterfunktionen	65
5.3	Volterra Reihen für gedächtnisbehaftete Nichtlinearitäten (Kombination Frequenzabhängigkeit und Nichtlinearität)	66
5.4	Rauscheinflüsse	67
5.4.1	Rauscharten und Quellen	68
5.4.2	Rauschzahl linearer und nichtlinearer Schaltungsblöcke	69
5.4.3	Rauschen an diskreten Stützstellen	71
5.4.4	Phasenrauschen autonomer Schaltungsblöcke	71
5.4.5	Zusammenfassung der Rauschbetrachtungen	78
5.5	Strukturierte Modellierung der Frontendkomponenten	78
5.5.1	Funktionsbausteine	79
5.5.2	Sub-Blockmodellierung	82
5.6	Ermittlung der Spezifikationen isolierter Bloecke	88
5.6.1	Wiener- und Hammerstein- Modelle	88
5.6.2	Wiener-Hammerstein-Modell mit Frequenzumsetzung	89
5.6.3	Bestimmung der Gedächtniseigenschaften	90
5.7	Ermittlung der Spezifikationen kaskadierter Blöcke	90
5.7.1	Bestimmung der Koeffizienten ohne Frequenzumsetzung	91
5.7.2	Bestimmung der Koeffizienten inkl. Frequenzumsetzung	93
5.7.3	Vergleich der Bestimmungsarten für die Nichtlinearität	94
5.7.4	Bestimmung der Gedächtniseigenschaften kaskadierter Blöcke	96
5.8	Zusammenfassung linearer, frequenzabhängiger Modelle	96
5.9	Analog-Digital Wandler	97
5.9.1	Flash ADC	97
5.9.2	Sigma-Delta ADC	97
6	Ereignis-gesteuerte Modellierung	101
6.1	Bestimmung der nicht-äquidistanten Abtastrate	101
6.2	Zur Genauigkeit von Ereignis-gesteuerten Simulationen	103
6.2.1	Transienter Vergleich der Nichtlinearitäten	103
6.3	Rauschen in Ereignis-gesteuerten Simulationen	105
6.4	Ereignis-gesteuerte Filterfunktionen	111
6.5	Ereignisreduktion	111

7	Verifikationsflow für integrierte SoC Schaltungen	113
7.1	Entwurfsablauf	113
7.2	Partitionierung des Designs	114
7.2.1	Modellunabhängige Schnittstellendefinition	115
7.3	Modell Validierung	116
7.4	Analoge Assertions oder äquivalente Abbildung	117
7.5	Design for Verification	118
8	Implementierungen	119
8.1	Allgemeines Systembeispiel	119
8.1.1	Beschreibung der Implementierung	122
8.1.2	Simulationsergebnisse	128
8.2	Basisbandmodellierungen	130
8.2.1	Modellierung des HF Frontends ohne Bias-Strukturen	131
8.2.2	Basisbandmodellierung eines GSM Receivers	134
8.3	Genauigkeitsvergleich der Ereignis-gesteuerten Modellierung	136
9	Zusammenfassung	139
A	Ausführliche Rechnungen	143
A.1	Nichtlinearitäten	143
A.1.1	Isolierte Blöcke	143
A.1.2	Kaskadierte Blöcke ohne Frequenzumsetzung	150
A.1.3	Kaskadierte Blöcke mit Frequenzumsetzung	151
A.2	Taylorreihenentwicklung des Salehmodells	153
B	Quellcode ausgewählter Modelle	155
	Liste der Veroeffentlichungen	173

Kurzfassung

Bei immer komplexer werdenden integrierten Schaltungen ist der Faktor „Mensch“ die größte unkontrollierbare Fehlerquelle im Entwurfsprozess und somit die Hauptursache für viele Design Iterationen. Die hierdurch auftretenden Verzögerungen im Hinblick auf die Markteinführung eines neuen Produktes, sowie die zusätzlichen Prozess- und Personalkosten verursachen jährlich hohe Gewinneinbußen in der Halbleiterindustrie. Gemäß einer Erhebung von Collett International Research, besteht die Wahrscheinlichkeit einen funktionalen Fehler im Entwurfsprozeß zu begehen ca. 45%. Um diese wahrscheinlichen Fehler im Entwicklungsprozess (z.B. Fehlinterpretation von Spezifikationen, Routing- und Designfehler, Versionsunterschiede,...) frühzeitig erkennen zu können, entwickelt die vorliegende Arbeit eine Methodik, um auf Basis von System-Spezifikationen die Verifikation integrierter Mixed-Signal-Schaltungen auf Toplevel-Ebene - insbesondere des Hochfrequenz-Frontends und der dortigen Nichtidealitäten - zu ermöglichen. An aktuellen Schaltungsbeispielen werden entsprechende Methoden vorgestellt und für die Verifikation hinsichtlich der geforderten Genauigkeits- und Performanceaspekte optimiert.

Um die notwendigen transienten Simulationen zu beschleunigen, werden für die System-Komponenten äquivalente Hochsprachenmodelle in der Beschreibungssprache Verilog-AMS entwickelt, die sich unter Einhaltung festgelegter Toleranzen zu deutlich geringeren Rechenzeiten führen, als dies auf Transistor-Ebene möglich wäre. Die so entwickelten Modelle bilden die HF-Spezifikationen mit größtmöglicher Genauigkeit unter Berücksichtigung des Tradeoffs zwischen Entwurfskomplexität und Simulationszeit Pin-kompatibel ab. Herkömmliche Modellierungs-Verfahren sind vor allem im Bereich der immer wichtiger werdenden Systems-On-Chip unzureichend, um mit den bei diesen Mixed-Signal-Systemen auftretenden hohen Takt- und Trägerfrequenzen, im Vergleich zu den niedrigen Datenraten, das Gesamtsystem verifizieren zu können. Die vorliegende Arbeit befasst sich daher mit den mathematischen Hintergründen, um aus HF-Spezifikationen angepasste und für die Verifikation ausreichende Hochsprachen-Modelle im Passband und äquivalenten Basisband zu entwickeln. Hierbei müssen insbesondere die häufig nur im Frequenzbereich beschriebenen Spezifikationen auf transiente Simulationen abgebildet werden. Unter Berücksichtigung der Eigenheiten, der zur Verfügung stehenden Simulatoren und Modellierungssprachen, erfolgt eine Umsetzung der Erkenntnisse sowohl für ein fiktives Systembeispiel, als auch für reale von Industriepartnern - unter anderem im Rahmen eines BMBF-Förderprojekts - zur Verfügung gestellten Schaltungen.

Im besonderen Fokus steht bei dieser Modellierung die Verwendung Ereignis-gesteuerter Simulatoren und Techniken, die es erlauben eine effizientere Simulation unter Beibehaltung der notwendigen analogen zeitkontinuierlichen Genauigkeit bei gleichzeitiger Erhöhung des Dynamikbereichs der darzustellenden Signale durchzuführen. Für diese Genauigkeitsanforderungen werden mathematische Betrachtungen hinsichtlich der nichtlinearen Schaltungseigenschaften mit Gedächtnis und den spektralen Anforderungen von Hochfrequenzoszillatoren aufgestellt und analytisch sowie simu-

latorisch nachgewiesen. Die hauptsächlich im Frequenzbereich beschriebenen Spezifikationen des HF-Frontends können somit in äquivalente Parameter einer transienten, Ereignis-gesteuerten Simulation im Passband und äquivalenten Basisband umgerechnet werden. Im Gegensatz zu anderen Systemverifikationsansätzen wird hierbei eine schnittstellenkompatible Modellierung angestrebt, die es ermöglicht eine Mixed-Signal-, Mixed-Domain-, Multi-Level-Verifikation auf der finalen Datenbasis durchzuführen, um auch letzte Änderungen unter Zeitdruck vor dem Tape-Out validieren zu können.

Durch die Verwendung der beschriebenen Ereignis-gesteuerten Simulatoren ist eine Entkopplung der verschiedenen zu berechnenden Subsysteme möglich, so dass einzelne hochfrequente Signale die Gesamt-Simulationsperformance nicht negativ beeinflussen. Dies erst ermöglicht eine Simulation auf Toplevel-Ebene in einem annehmbaren Zeitrahmen, die nach Hochrechnungen ansonsten mehrere Wochen benötigen würde, falls diese überhaupt aufgrund der Matrixgröße, der zu lösenden Gleichungssysteme, berechenbar ist. Im Vergleich zu herkömmlichen Simulationsansätzen konnten für isolierte Phasenregelkreise die Simulationszeiten um den Faktor 55 beschleunigt werden. Für vollständige Systeme konnten auf der obersten Ebene des Chipentwurfs Pin-kompatible Simulationszeiten von lediglich 15 min/ms Systemzeit bei vollständiger Abbildung von Rausch-, Nichtlinearitäts- und Gedächtniseffekten erzielt werden. Dies entspricht einem Performancegewinn in der Größenordnung 7900 im Vergleich zu isolierten Transistorlevel-Simulationen der HF Komponenten. Unter Verwendung von Basisbandmodellierungstechniken, welche das hochfrequente Trägersignal analytisch unterdrücken und so die Pin-Kompatibilität verlassen, konnte die Simulationszeit - auf Kosten der Verifikationsmöglichkeiten - in der Größenordnung zehn Millionen verbessert werden. Um bei der für die Verifikation notwendigen, blockweisen Ersetzung der Schaltung durch optimierte Modelle eine an den Schnittstellen äquivalente elektrische Last zu erzeugen, wurden durch den Simulator automatisch einzufügende Verbindungselemente (Connect-Modules) entwickelt, die abhängig von der gewählten Modellierungsmethodik, die Impedanz an den Schnittstellen realisieren.

Die vorliegende Arbeit entstand in enger Zusammenarbeit mit internationalen Halbleiterkonzernen und berücksichtigt neben den wissenschaftlichen Aspekten insbesondere die Anforderungen, die an eine Einführung dieser Methodik in den industriellen Designflow gestellt werden.

Danksagung

Diese Dissertation ist meinen Eltern Erhard und Anita Joeres gewidmet.

Mein Vater ist durch seinen persönlichen Einsatz für unsere Familie immer ein leuchtendes Vorbild für mich geblieben. Meine Mutter brachte mir bei, wieviel Kraft und Willen man im Stande sein kann aufzuwenden, auch wenn manchmal Wege versperrt sind. Herzlich danken möchte ich weiterhin

- meiner Frau Verena, die mir jeden Tag versüsst und mir zeigte, wie wichtig es ist, Abends auch mal die Arbeit beiseite zu legen.
- Professor Dr. Stefan Heinen, für die wertvolle fachliche Betreuung bei der Anfertigung dieser Dissertation, in der er durch zahllose Gespräche und seine Erfahrungsberichte aus der Industrie dazu beitrug, die theoretischen Abläufe auf Ihre Praxisrelevanz zu untersuchen und mir ausreichend Gelegenheit bot mich „freizuschwimmen“.
- Dr.-Ing. Ralf Wunderlich für die organisatorische Betreuung am Lehrstuhl und für die Unterstützung bei der Ausformulierung dieser Arbeit.
- Professor Dr. Maurits Ortmanns für die bereitwillige und zügige Übernahme des Gutachtens.
- meiner Schwiegermutter Erika für die finale Korrektur der Interpunktion.
- meinen Freunden und Tanzpartnerinnen für die zwingend notwendige Abwechslung vom Arbeitsalltag und Ihr Verständnis für die Zeit, in der, durch die Fertigstellung dieser Arbeit, vieles kürzer treten musste.

sowie allen weiteren Personen, die mich im Zusammenhang mit dieser Arbeit fachlich unterstützt, inspiriert und weitergebracht haben, insbesondere

- meinen Kollegen für die fachübergreifende Teilnahme an Forschungsarbeiten und das wunderbare Institutsklima, welches die ein oder andere Arbeitsstunde erleichterte,
- bei den am Lehrstuhl angestellten Studenten, insbesondere bei Dipl.-Ing. Yifan Wang, die mir durch Ihre Zuarbeit im Rahmen von Studien- und Diplomarbeiten einiges an Fleißarbeit abgenommen haben.

Leinfelden-Echterdingen, 20.09.2008

Kapitel 1

Einleitung

„So eine Arbeit wird eigentlich nie fertig, man muß sie für fertig erklären, wenn man nach Zeit und Umständen das möglichste getan hat.“

Johann Wolfgang von Goethe (1749-1832), dt. Dichter.

1.1 Motivation

Analoge Hochfrequenz-Schaltungen, wie sie zum Beispiel in den unter starkem Konkurrenz- und Kostendruck stehenden Mobilfunksegmenten der Halbleiterindustrie verwendet werden, stellen Verifikationsingenieure, im Vergleich zum bereits etablierten Segment der digitalen Verifikation, vor neue Herausforderungen. Während für die regulären, digitalen Schaltungen und den damit verknüpften Verifikations-Konzepten bereits eine Vielzahl an Tools und Methoden für den Schaltungsentwurf existieren, werden die meisten analogen (Sub-) Systeme, aufgrund Ihrer Irregularität und des kontinuierlichen Wert- und Zeitbereichs, heutzutage immer noch nur unzureichend im Gesamtsystem validiert. Dies führt im Wesentlichen dazu, dass die Verifikation einer vollständigen Mixed-Signal-Schaltung vor dem ersten Tape-Out noch in weiter Ferne liegt.

Für die Verifikation von Mixed-Signal-Schaltungen werden aufgrund der Kombination von Digital- und Analogkomponenten transiente Simulationen im Zeitbereich eingesetzt. Die Schrittweite zwischen zwei Stützstellen wird hierbei durch die maximal auftretende Signalfrequenz in der gesamten zu lösenden Matrix bestimmt. Wenige, hochfrequente Signale bestimmen so - auch für die kombinierte Simulation mit zusätzlichen, niederfrequent laufenden Teilen - die zulässige Schrittweite für die Simulation. Während für isolierte HF Komponenten eine solche Simulation, durch die geringe Anzahl an Bauelementen möglich ist, sorgt der häufig größere, niederfrequente Teil dafür, dass die zu lösende Systemmatrix sich erheblich vergrößert und so eine Simulation auf Systemebene aufgrund der großen Matrix und der geringen zulässigen Schrittweite unmöglich ist. Der Schwerpunkt dieser Dissertation liegt auf der Erarbeitung von neuen Konzepten und Methoden zur Verifikation solcher integrierter HF-Analogschaltungen, unter besonderer Berücksichtigung der notwendigen Genauigkeit und Detailtreue für verschiedene Szenarien aus dem Mobilfunkbereich.

Ausgehend von unterschiedlichen Ansätzen für die Simulationsmethoden werden die Ziele, notwendige Modellvarianten sowie Abstrahierungen der realen Gegebenheiten vorgestellt, mit denen eine

hinreichende funktionale Verifikation in einem annehmbaren Zeitrahmen möglich ist. Als funktionale Verifikation wird in diesem Zusammenhang diejenige Validierungsmethodik beschrieben, die ein erfolgreiches Tape-Out mit einem funktionierenden Gesamtsystem ermöglicht (engl. First-Time Right). Die kontinuierliche Weiterentwicklung der EDA-Tools und Sprachen ermöglicht fortwährend neue Simulations- und Abstraktionsmöglichkeiten, die im Rahmen dieser Arbeit auf ihr Verifikationspotential untersucht wurden.

Eine im Jahre 2003 von Collett International Research durchgeführte „IC/ASIC Design Closure“ Studie weist nach, dass eine 45% ige Wahrscheinlichkeit besteht, beim Entwurf eines Systems einen funktionalen Fehler zu begehen ([fBuFb]). Die folgenden Werte und Erläuterungen stammen zum Teil aus einem Bericht von Designers Guide Consulting [KC06] und spiegeln die Bedeutung der funktionalen Verifikation aus finanzieller Sicht eines Unternehmens wieder. Die Kosten, die einer Firma durch einen fehlerhaften Chip (Respin) entstehen, setzen sich demnach zusammen aus

- zusätzlichen Entwicklungskosten ohne Erfahrungsgewinn
- Ertragsverlust
- Verlust von Marktanteilen
- Personalkosten
- Motivationsverlust der Mitarbeiter

Bei einer typischen Iteration wird nur ein Teil der für die Produktion notwendigen Maskensätze zur Erzeugung der Schaltungsstrukturen auf dem Silizium-Wafer verändert. In einer Strukturgröße von 130nm liegen die Kosten für eine Änderung von 3-4 Masken bei ca. \$ 50k-100k. Dieser Wert wird in der Zukunft mit sinkender Strukturgröße noch erheblich ansteigen. Der Zeitbedarf für diesen Respin wird mit ca. 2 bis 3 Monaten angesetzt. Für die folgende Rechnung wird weiterhin angenommen, dass zwei Ingenieure Vollzeit in dieser Phase mit dem Respin beschäftigt sind - dies entspricht Personalkosten von ca. \$ 70k. Zusätzliche acht Support Ingenieure warten auf die Bereitstellung des fertigen Chips (System Designer, Marketing, Produkt Ingenieure). Im Extremfall kostet dies ohne Berücksichtigung einer Änderung der Projektpläne ca. \$ 270k. Mögliche Folgeprojekte, die durch den Respin verzögert werden, lassen sich mit zusätzlichen \$ 130k abschätzen. In Summe entspricht dies einem Mehraufwand von ca. \$ 570k für eine einzelne Design-Iteration. Vor allem für junge Startups, die auf einen einzigen ersten Chip für ein innovatives Produkt setzen, kann dies den finanziellen Ruin bedeuten. Im Geschäft mit integrierten Schaltkreisen hält heutzutage der erste Anbieter, der ein Produkt auf den Markt bringt, auf lange Sicht einen beachtlichen Marktanteil von ca. 50 % . Der zweite Anbieter, obwohl er zu einem günstigeren Preis verkaufen muss, erhält auf Dauer nur noch ca. 25% Marktanteil. Eine Verzögerung bei der Markteinführung um 3 Monate bewirkt somit einen weiteren geschätzten Verlust von ca. \$ 1M und beeinflusst nachhaltig Wachstumspläne, Investitionsmöglichkeiten und Share Holder Value.

Dies kann und soll nur eine grobe Abschätzung der finanziellen Bedeutung der Verifikation darstellen. Industrie und über Förderprojekte auch die Regierungsbehörden der Länder sind an einer Entwicklung neuer Methodiken und Tools für diesen wachstums- und gewinnträchtigen Markt fortwährend interessiert, was sich nicht zuletzt durch die Einrichtung neuer Projekte wie z.B. VeronA [fBuFb] und Leonidas [fBuFa] zeigt. Große Teile dieser Dissertation entstanden durch die Beteiligung am BMBF Förderprojekt VeronA unter dessen Namen auch ein Großteil der Veröffentlichungen erfolgte.

1.2 Vorgehensweise bei der Arbeit

Ausgehend von fertigen Datenbasen mehrerer Industriepartner wurden Methodiken und Modelle entwickelt, um diese bereits fertigen Designs nachträglich zu verifizieren (Bottom-Up Verifikation). Bei der Erarbeitung dieser Modelle wurde darauf geachtet, stets spezifikationsorientiert zu arbeiten, so dass ein Abgleich zwischen Spezifikation (Systementwurf), Modell (Verifikation) und Schaltung (Design) möglich ist. Dies erlaubt es nicht nur Schaltung und Modell gegeneinander zu prüfen, sondern in einem anderen Entwurfsprozess (Top-Down) auch die Interpretation der Spezifikation während der Implementierung zu kontrollieren.

Die Arbeit ist gegliedert in folgende Teilabschnitte:

Nach einer dieser Einleitung folgenden kurzen Beschreibung der Grundlagen der hier betrachteten Hochfrequenz-Übertragungssysteme, werden im dritten Kapitel die dazugehörigen Verifikationsmöglichkeiten und Konzepte erörtert. Die Möglichkeiten der zur Verfügung stehenden unterschiedlichen Simulatoren und Signalrepräsentationen werden im vierten Kapitel dargestellt. Die Modellierung als äquivalentes Tiefpasssignal, welches vor allem im Bereich der Hochfrequenzschaltungen einen großen Zeitgewinn in der Simulation verspricht, wird im letzten Abschnitt dieses Kapitels mit den dabei auftretenden Problemen dargestellt. Die Problematik des Verlustes der Pin-kompatibilität wird angesprochen und entsprechende Anforderungen an die EDA Industrie zur Implementierung neuer Sprachkonstrukte erarbeitet. Um die auf Systemebene beschriebenen Spezifikationen verifizieren zu können, beschreibt das fünfte Kapitel die mathematischen Zusammenhänge zwischen den einzelnen Komponenten des Systems, hinsichtlich der Implementierung unterschiedlicher Nichtidealitäten, wie Nichtlinearität, Frequenzabhängigkeit und Rauscheigenschaften. Besonderes Augenmerk liegt hier auf der Betrachtung von Ereignis-gesteuerten Simulationsmethodiken, die erstmalig die Simulation auf einer pin-kompatiblen Datenbasis in annehmbaren Zeitspannen erlauben und als eigenständiges sechstes Kapitel ausführlich betrachtet werden. Die hierbei zusätzlich auftretenden Effekte, durch Quantisierung der Zeitschritte und den Informationsverlust durch Umgehung der Differentialgleichungen des Systems, werden analytisch betrachtet und durch erste Simulationsergebnisse bestätigt. Mit diesen gesammelten Ergebnissen wird im siebten Kapitel eine Methodik aufgestellt, die eine Zuordnung der Komponenten zu vorher beschriebenen Simulations- und Signaldomänen auf Basis qualitativ und quantitativ beschreibbarer Genauigkeitsanforderungen erlaubt. Eine Betrachtung der Modellerzeugung über eine Aufwandsabschätzung hinsichtlich von Fehlererkennung oder Fehlerabbildung auf die Signale rundet die Implementierung ab, bevor auf die verschiedenen möglichen Designflows, die sich mit den vorgestellten Methoden ergeben, eingegangen wird. Anhand mehrerer Industriebeispiele weist die vorliegende Arbeit die Effizienz der erreichten Modellierungen auf Basis der gewonnen Erkenntnisse im vorletzten Kapitel abschließend nach, bevor eine Zusammenfassung der Ergebnisse diese Dissertation beschließt. Vollständig parametrisierte Modelle zur frühzeitigen Verwendung in einem Top-Down Designentwurf, sowie die entsprechenden Auswerteroutinen und Testszenarios für die beschriebenen Spezifikationsvalidierungen erlauben es, die Ergebnisse der Arbeit auf künftige Entwicklungen anzuwenden.

Kapitel 2

Grundlagen gängiger Mobilfunkempfängern

Die Verifikation dient, wie in der Motivation erläutert, der Kosteneinsparung beim Entwurf von Sende- und Empfangskomponenten. Um für diese Verifikation Meßgrößen zur Kontrolle der Schaltungseigenschaften spezifizieren zu können, werden im Folgenden die üblichen Systeme und Verfahren dargestellt. Die zuverlässige, allgegenwärtige Übermittlung von Informationen spielt hierbei eine immer größer werdende Rolle. Die dadurch zunehmende Zahl an Diensten, Anbietern und Kunden erfordert eine möglichst effektive Nutzung der zur Informationsübertragung nur begrenzt verfügbaren physikalischen Ressourcen. Ein drahtloses Übertragungssystem wie GSM, Bluetooth oder DECT verbindet dabei eine Nachrichtenquelle und eine Nachrichtensenke mit Hilfe einer elektromagnetischen Welle, die vom Sender abgestrahlt und vom Empfänger wieder aufgenommen wird. Endgeräte die sowohl empfangen als auch senden können, werden im englischsprachigen Raum als Transceiver bezeichnet. Ein heutzutage gängiger digitaler Transceiver vereint dabei mehrere Komponenten, die aus einer digitalen Informationsquelle ein über den Kanal möglichst verzerrungsfrei übertragbares analoges Signal erzeugen und wieder in ein für die Senke verwertbares digitales Ausgabe-Format umwandeln. Bei drahtlosen Systemen besteht dies im Allgemeinen aus den separierbaren Komponenten

1. einer Quellenkodierung zur Erzeugung von Informationsbits aus dem Nutzsignal
2. einer Kanalkodierung zur Anpassung des Nutzsignals an die Eigenschaften des physikalischen Übertragungsmediums inkl. DAC
3. einer HF Sendeeinheit
4. dem eigentlichen Kanal¹ inkl. Störquellen
5. einer HF Empfangseinheit
6. der Kanaldekodierung inkl. ADC
7. der Quellendekodierung

Die Quellenkodierung (1) erzeugt dabei gegebenenfalls redundante Bits zur Fehlerkorrektur oder bündelt Informationen eines Bitstroms zu einem Symbol zusammen. Die Kanalkodierung (2) erzeugt aus dem so gewonnenen Nutzsignal (auch Basisbandsignal genannt) eine zur Übertragung

¹Ein Kanal bezeichnet einen Frequenzbereich, also Teilbereich des elektromagnetischen Spektrums, der zur technischen Kommunikation verwendeten elektromagnetischen Wellen [wik].

über den Kanal geeignete Form. Hierfür erfolgt im Regelfall eine Frequenzumsetzung auf eine Frequenz, für die die Übertragungseigenschaften des Kanals und der Sende- und Empfangseinheit möglichst verzerrungs- und dämpfungsfrei sind. Im Folgenden werden diese beiden Komponenten gemeinsam als Modulator oder auch Modulation bezeichnet. Bei einigen Modulationsarten werden die Komponenten (1) und (2) zur besseren Ausnutzung von Schaltungseigenschaften kombiniert und gemeinsam implementiert. Der Kanal beinhaltet, neben der durch das Medium verursachten Dämpfung des Signals, alle Störungen, die durch andere Systeme, Mitbenutzer oder atmosphärische Einflüsse entstehen. Die Dekodierung (Demodulation - Komponenten 6 und 7) erzeugt aus dem gestörten und verzerrten Empfangs-Signal ein für die Informationssenke verwertbares digitales Signal, welches je nach Anwendungsfall eine spezifizierete Bitfehlerrate im Vergleich zum Eingangssignal aufweisen darf.

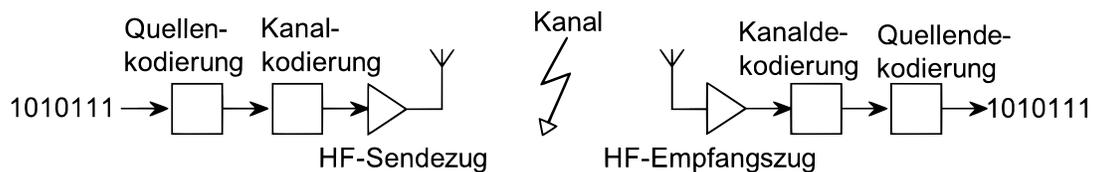


Abbildung 2.1: Darstellung von Sende- und Empfangszug inkl. Kanal.

Quellenkodierung und Kanalkodierung werden in Ihrem grundlegenden Konzept durch die verwendeten Modulations-Standards (z.B. GMSK, QPSK, siehe Kapitel 2.1) fest vorgeschrieben, wohingegen die Schaltungsentwickler bei den HF Sende- und Empfangskomponenten relativ viel Freiheit genießen, solange festgelegte spektrale Eigenschaften des Signals eingehalten werden. Die HF Sendekomponente eines Transceivers hat daher im Wesentlichen zwei primäre Designziele:

- Eine spezifizierete Signalenergie muss verzerrungsarm an den Kanal abgegeben werden.
- Der Energieanteil, der ausserhalb des zugeteilten Frequenzbereichs (Kanal) abgestrahlt wird, muss so gering wie möglich sein.

Der Empfangszweig hat ebenso zwei Designziele :

- Er muss die Möglichkeit bieten sehr kleine Signale in ausreichender Qualität zu empfangen.
- Gleichzeitig müssen Störer ausserhalb des Kanals wirkungsvoll unterdrückt werden.

Alle Eigenschaften von Sende- und Empfangszug müssen dabei selbstverständlich mit einer minimalen Leistungsaufnahme erreicht werden, um mobile Geräte mit langen Laufzeiten zu ermöglichen. Ausgehend von den verschiedenen gewählten Modulationsverfahren des Signals wurden so über die Jahrzehnte hinweg verschiedene Empfangs- und Sendearchitekturen entwickelt, die sich vor allem hinsichtlich ihrer Behandlung der notwendigen Frequenzumsetzung von der Sendefrequenz hinunter ins Basisband unterscheiden.

2.1 Modulationsverfahren

Im Folgenden wird kurz auf die wichtigsten analogen und digitalen Modulationsarten eingegangen, um die Signale der Schaltung zu charakterisieren und die daraus resultierenden Ansprüche an die Verifikation des Sende- und Empfangszweig zu erläutern. Erste Signalkriterien und Standards

verschiedener Systeme, die für eine Verifikation herangezogen werden können, werden erläutert und für eine spätere Berücksichtigung zusammengefasst. Durch eine Modulation des Signals wird, neben der Anpassung des Signals an die Übertragungseigenschaften des Kanals, eine Verrundung der digitalen Datenimpulse der Informationsquelle erreicht, was eine Reduktion der notwendigen Bandbreite für die zu übertragende Datenrate erlaubt. Eine mögliche Erhöhung der effektiven Datenrate durch die Querkodierung in Form von Redundanz zur Fehlerkorrektur wird im Folgenden nicht berücksichtigt und der Begriff Datenrate ambivalent mit der Bitzahl/s am Eingang der Modulation verwendet. „Bandbreite“ bezeichnet hierbei das Frequenzspektrum, welches durch das zu übertragende Signal beansprucht wird. Da ein nicht periodisches Signal immer eine theoretisch unendliche hohe Bandbreite besitzt (vergleiche Theoreme der Fouriertransformation), werden für die praktische Verwendung des Terms „Bandbreite“ in der Literatur verschiedene Näherungen verwendet:

- 3dB - Bandbreite (halbe Leistung, bzw. $\frac{1}{\sqrt{2}}$ fache Spannung)
- Breite des flächengleichen Rechtecks (äquivalente Rauschbandbreite)
- Breite innerhalb der 99% der Leistung übertragen wird (20dB-Bandbreite)
- Breite ausserhalb derer die spektrale Leistungsdichte geringer als „N“ dB ist

Im Rahmen dieser Arbeit wird der Begriff Bandbreite synonym für die 3dB-Bandbreite verwendet. Um diese optimal ausnutzen zu können, werden höherwertige Modulationsverfahren eingesetzt, die eine höhere Datenrate pro Hz Bandbreite ermöglichen, jedoch zusätzlichen Rechenaufwand in der digitalen Vor- und Nachverarbeitung des Signals erfordern, sowie anfälliger für Störeinflüsse sind. In allen Fällen ist die Modulation und Demodulation derjenige Punkt in der Signalübertragungskette, an der die Unterschiede zwischen Analog- und System-(Digital-) Design am deutlichsten erkennbar sind. Während die analogen Komponenten durch Begrifflichkeiten wie Rauschen und Störabstände beschrieben werden, zählt nach der Demodulation nur noch das empfangene digitale Bit, so dass Bit- oder sogar Paketfehlerraten zur Beschreibung der Signalqualität verwendet werden. Eine höherwertige analoge Signalverarbeitung mit geringeren Verzerrungen im Sende- und Empfangszug verbessert die resultierende Fehlerrate des Systems, ohne dass dort die schaltungstechnische Ursache noch zu beobachten wäre. Generell erhöht sich somit bei komplexeren Modulationsarten auch der notwendige Verifikationsaufwand, um ein funktionsfähiges System zu garantieren, erheblich. Am ehesten lässt sich die dazugehörige Entscheidungsgrenze zwischen analogem Wert und zugehörigem digitalen Bit bzw. Symbol anhand eines Konstellationsdiagramms darstellen, das neben den analogen Signalpunkten auch die digitalen Entscheidungsgrenzen darstellt. Dieses Konstellationsdiagramm ist aber nicht für alle zur Verfügung stehenden Modulationsverfahren als Darstellung geeignet. Um für die jeweiligen Modulationsarten die ideale Darstellung zur Verifikation der Empfangs- oder Sendekette zu bestimmen, werden einige der möglichen Modulationsverfahren vorgestellt.

Amplitudenmodulation - ASK

Der einfachste Fall, ein bandbreitenbeschränktes Signal auf eine Trägerfrequenz zu modulieren, besteht in der Multiplikation des Eingangs-Signals mit einem Cosinus der gewünschten Frequenz. Dieses auch als Doppel-Seitenband Modulation (DSB) bekannte Verfahren lässt sich beschreiben durch

$$u_{DSB}(t) = u(t) \cdot \cos(2\pi f_c t) \quad \bullet \quad U_{DSB}(\omega) = \frac{1}{2} \{U(\omega - \omega_c) + U(\omega + \omega_c)\} \quad (2.1)$$

Das digitale Nachrichtensignal ist dabei eine $[1,0]$ Folge ($u(t)$) und das Trägersignal ein Cosinus entsprechend der gewünschten Trägerfrequenz ($\cos(\omega_c t)$).

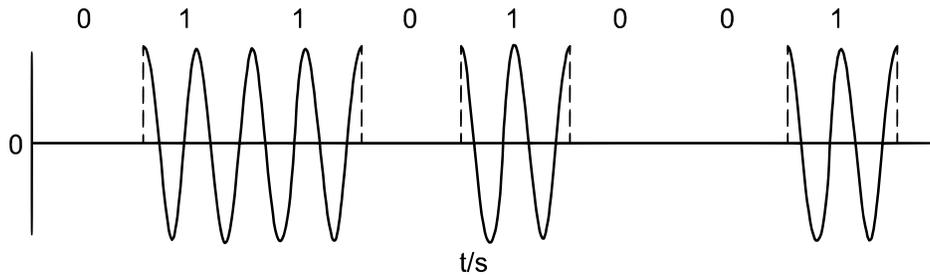


Abbildung 2.2: Transiente Darstellung eines ASK modulierten Signals.

Dieses Verfahren wird heutzutage nur noch auf Grund der sehr einfachen Demodulationsmöglichkeit bei Lang- und Mittelwellensender eingesetzt und ist aufgrund seiner geringen Bandbreiten-Effizienz ansonsten veraltet. Der große Vorteil des amplitudenmodulierenden Verfahren liegt bei der geringen Anfälligkeit gegenüber Störungen der Phasenlage des Signals. Bei einer Verifikation ist somit am Ende der Empfangskette nur die Amplitudendifferenz zwischen einer zu detektierenden logischen 0 und/oder 1 für den Qualitätsmaßstab entscheidend.

Phasenumtastung - PSK

Bei der Phasenumtastung wird die Nutzinformation statt auf die Amplitude auf die Phasenlage des Trägers moduliert. Man erhält als Nachrichtensignal

$$u_{PSK}(t) = A_0 \cdot \cos[2\pi f_c t + \Phi(t)], \quad (2.2)$$

mit $\Phi(t)$ als Träger der Information. Im einfachsten Fall einer zweiphasigen Phasenumtastung lässt sich das Modulationsverfahren vereinfachen zu einer besonderen Form der Amplitudenmodulation mit

$$u_{PSK}(t) = \pm u(t) \cdot A_0 \cdot \cos(2\pi f_c t). \quad (2.3)$$

Für eine Bewertung des Signals ist hier die Phasenlage das einzig relevante Kriterium, solange die Amplitude des Signals für eine Detektion der Phase ausreichend hoch ist.

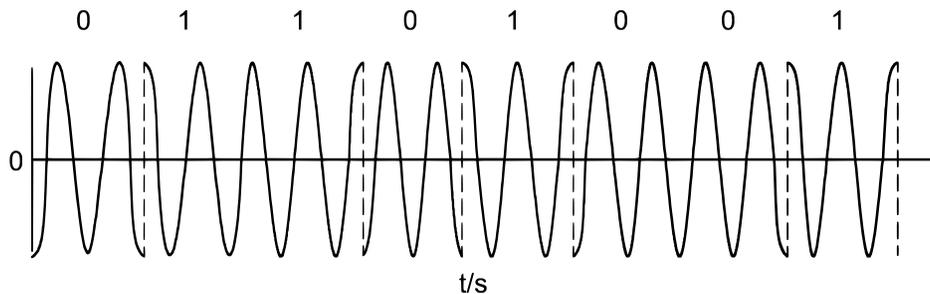


Abbildung 2.3: Transiente Darstellung eines PSK modulierten Signals.

Ebenso wie bei der ASK beträgt die Bandbreiteneffizienz jedoch lediglich $1 \frac{\text{Bit}}{\text{s} \cdot \text{Hz}}$.

Quadraturphasenumtastung - QPSK

Das erste hier betrachtete höherwertige Modulationsverfahren erhöht die Bandbreiteneffizienz im Vergleich zu den beiden Vorhergenannten, indem es den Real- und Imaginärteil der Phasenzustände mit unterschiedlichen Informationen belegt. Dieses auch als IQ Modulation bezeichnete Verfahren verteilt die Informationsbits auf zwei zueinander orthogonale Achsen (In Phase - I, Quadrature Phase - Q). Obwohl beide Signale dieselbe Trägerfrequenz besitzen, lassen sie sich aufgrund der Orthogonalität der verwendeten Mischsignale empfangsseitig wieder trennen und ermöglichen so eine Verdopplung der Übertragungsrate bei gleichbleibender Kanal-Bandbreite. Im Übertragungskanal ergibt sich dann ein in Amplitude und Phase moduliertes Signal, für das gilt

$$u_{QPSK} = A_I \cdot \cos(2\pi f_c t) + A_Q \cdot \sin(2\pi f_c t) = A_0 \cdot \cos[2\pi f_c t + \Phi(t)], \quad (2.4)$$

wobei $\Phi(t)$ die vier diskreten Zustände $0, \frac{\pi}{2}, \pi, \frac{3\pi}{2}$ annimmt.

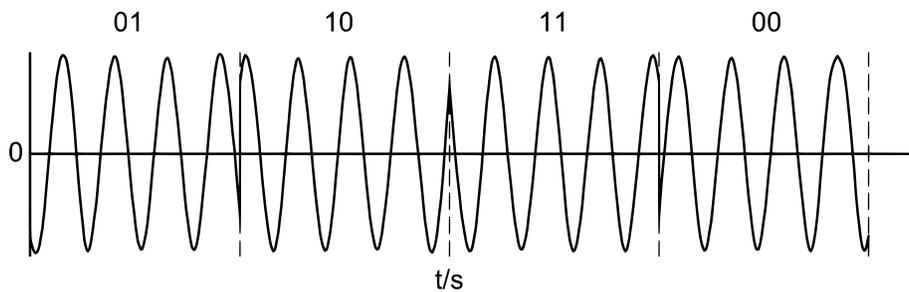


Abbildung 2.4: Transiente Darstellung eines QPSK modulierten Signals.

Quadratur-Amplitudenmodulation - QAM

Während die QPSK, wie in Gleichung 2.4 dargestellt, sich als eine reine Modulation über die Phasenlage des Signals darstellen lässt, ermöglicht eine zusätzliche Variation der Amplitude eine feinere Aufteilung des Konstellationsdiagramm und somit eine höhere Datenrate. Generell gilt auch hier

$$u_{QAM} = A_I(t) \cdot \cos(2\pi f_c) + A_Q(t) \cdot \sin(2\pi f_c) = A(t) \cdot \cos[2\pi f_c + \Phi(t)], \quad (2.5)$$

jedoch sind die möglichen Zustände von $\Phi(t)$ sowie von $A(t)$ abhängig von der Ordnung der Modulation. Bei einer 16-QAM hat $\Phi(t)$ bereits zwölf und $A(t)$ vier verschiedene Zustände.

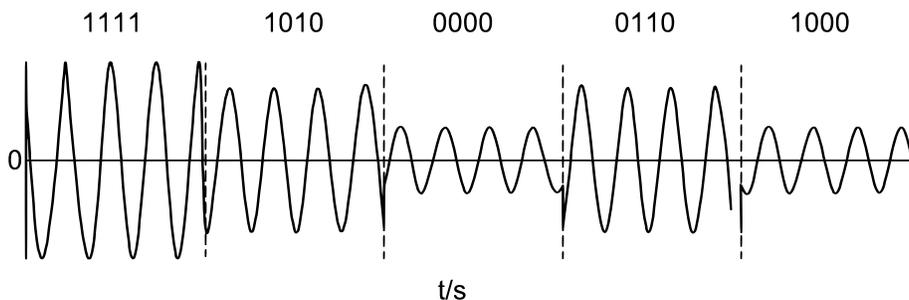


Abbildung 2.5: Transiente Darstellung eines 16QAM modulierten Signals.

Ein Konstellationsdiagramm, welches die empfangenen Daten in Quadratur- und In-Phase als Punkte in der komplexen Ebene darstellt, lässt sich für die visuelle Darstellung der korrekten

Funktionalität eines QAM-Empfängers sehr gut verwenden. Sowohl die Entscheidungsgrenzen für die Symbole, als auch Verzerrungen durch Dämpfung und Rotation sind dort gleichzeitig abbildbar und ermöglichen eine schnelle Eingrenzung von Fehlerquellen der analogen Signalverarbeitung (vergleiche Abbildung 2.6).

Mit steigender Anzahl an Zuständen ($16 \text{ QAM} < 64 \text{ QAM} < 256 \text{ QAM}$) wird die Störanfälligkeit der Übertragung jedoch deutlich vergrößert, da auch geringe Verzerrungen eher zu einer Fehlentscheidung hinsichtlich des empfangenen Bits führen, was sich durch eine falsche Zuordnung zu den Entscheidungsgrenzen im Konstellationsdiagramm darstellen lässt. Das Maß für die Abweichung vom idealen Punkt im Konstellationsdiagramm wird als Fehlervektor (EVM) angegeben.

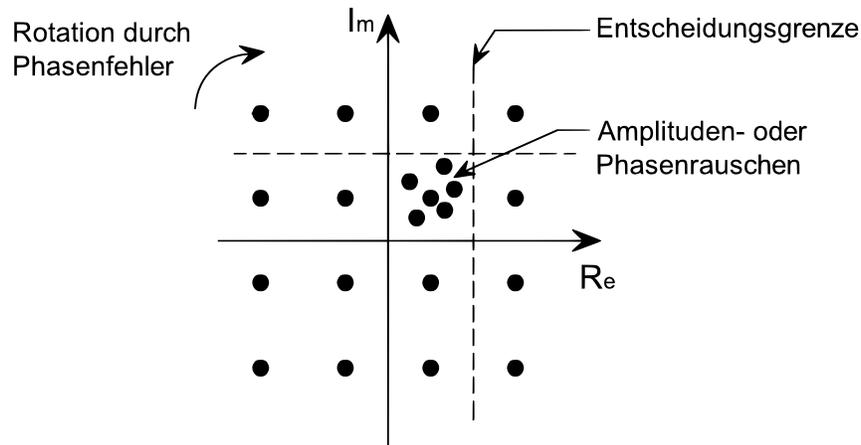


Abbildung 2.6: Konstellationsdiagramm einer 16QAM.

Frequenzumtastung - FSK

Eine einfache und gegen Amplituden- und Phasenfehler störsichere Modulation wird auf Kosten höherer Bandbreite durch Frequenzumtastung erreicht, bei der senderseitig in Abhängigkeit des zu sendenden Datums zwischen zwei verschiedenen Oszillationsfrequenzen umgeschaltet wird. Es gilt :

$$u_{FSK} = A_0 \cdot \cos [2\pi f_c(t)t] \quad (2.6)$$

Der Bandbreitenbedarf dieser Modulationsart ist abhängig von der Geschwindigkeit der Umschaltung zwischen den beiden Oszillationsfrequenzen. Bei der FSK lässt sich ein Konstellationsdiagramm nur über Umwege definieren und kommt im Regelfall selten zum Einsatz.

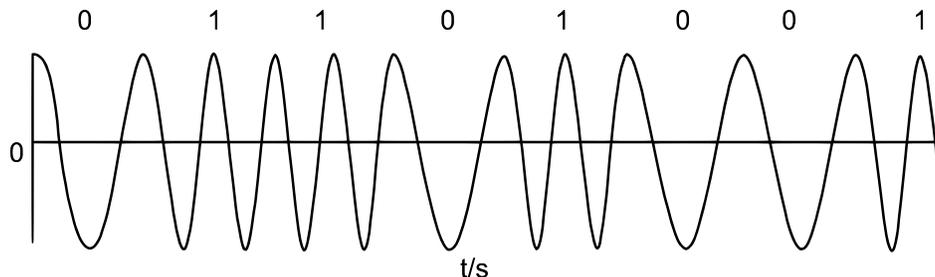


Abbildung 2.7: Transiente Darstellung eines FSK modulierten Signals.

Gaußsche Frequenzumtastung - GFSK

Um das zur Modulation verwendete Basisband-Signal für die Frequenzumtastung in der Bandbreite zu begrenzen, wird im Allgemeinen eine Tiefpassfilterung (Verrundung) der Basisbandsignale durchgeführt. Hierdurch wird bei der Frequenzmodulation die Geschwindigkeit der Umschaltung zwischen den beiden Oszillationsfrequenzen geregelt. Bei Verwendung eines Gauß'schen Tiefpassfilters spricht man hier von einer GFSK. Der notwendige, kleinstmögliche Frequenzhub zur Übertragung von 1 bit pro Symbol beträgt

$$\Delta f = \frac{1}{4T_b} \quad (2.7)$$

mit der Bitdauer T_b . Man spricht in diesem Sonderfall von einer GMSK (Gausschen Minimum Shift Keying). Durch die vorhergehende Filterung der Signale handelt es sich hier erstmals um ein gedächtnisbehaftetes Modulationsverfahren. GMSK ist ein (vor allem bei der Demodulation) aufwändiges Verfahren, welches sich allerdings besonders für energiesparende Übertragung bei stark beschränkter Bandbreite eignet.

Orthogonale Mehrträgermodulation - OFDM

Die OFDM ist ein mehrstufiges Verfahren, bei der das Eingangssignal mit einer hohen Datenrate auf mehrere Teildatenströme mit niedrigeren Datenraten aufgeteilt wird. Diese werden mit den bereits beschriebenen Methodiken (z.B. QPSK) auf einzelne, zueinander orthogonale Subträger moduliert. Die OFDM ist das aufwändigste der beschriebenen Modulationsverfahren und wird bei mobiler Übertragung nur bei großer benötigter Datenrate eingesetzt. Bei Modulation und Demodulation kommen IDFT/FFT Routinen zum Einsatz, die aufgrund der Digitallastigkeit und der Möglichkeit mit Hilfe der digitalen Signalverarbeitung Nicht-Idealitäten im analogen Frontend teilweise zu regeln, für die im Rahmen dieser Arbeit entwickelten Methoden in Zukunft ein ideales Anwendungsfeld darstellen. So ist es zum Beispiel möglich, durch Auswertung der empfangenen Signalqualität, Teilbereiche des verfügbaren OFDM-Spektrums bei schmalbandigen Störern auszublenden und so die Datensicherheit bei der Übertragung auf Kosten einer leicht geringeren Datenrate zu erhöhen. Aufgrund der unterschiedlichen verwendeten Trägerfrequenzen müssen die Auswerteroutinen laufend mit dem empfangenen Datenstrom synchronisiert werden, was häufig durch definierte Zusatzsignale bzw. Pilottöne geschieht.

2.2 Multiplexverfahren

Um mehrere Benutzer identischer Systeme dieselben Modulations-Verfahren innerhalb desselben Sendebereichs gleichzeitig benutzen lassen zu können, existieren verschiedene Methodiken, um die Signale der entsprechenden Sender/Empfänger-Kombinationen zu trennen. Das intuitivste ist das TDMA (Time Division Multiple Access) Verfahren, in dem jedem Nutzer ein individuellender, sich wiederholender Zeitschlitz zugewiesen wird. Während dieser Zeit ist nur ein Benutzer zugelassen. Einen Sonderfall für das TDMA Verfahren stellt CSMA (Carrier Sense Multiple Access) dar. In diesem Verfahren sind die zu verwendenden Zeitschlitz nicht fest vorgegeben, sondern jeder Sender wartet auf einen „freien“ Zeitschlitz im Übertragungsmedium und sendet dann seine Daten. Vor allem für digitale Daten hat sich das CDMA (Code Division Multiple Access) Verfahren durchgesetzt. Hierzu werden die Eingangssignale jeder Quelle mit einem spezifischen Code verschlüsselt. Die verwendeten Codes (z.B. Gold-Codes) sind zueinander orthogonal, so dass eine eindeutige

Sender-/Empfängerzuordnung gewährleistet werden kann. Der Nachteil besteht in einer Reduktion der effektiven Datenrate, da sich die Anzahl der zu sendenden Bits pro Bit Nutzsignal durch die Codierung stark erhöht (Spread Spectrum Sequences). Beim letzten hier zu betrachtenden Verfahren, verwenden die unterschiedlichen Sender und Empfänger verschiedene Trägerfrequenzen und können so mit steilflankigen Filtern sauber voneinander getrennt werden. Dieses als FDMA (Frequency Division Multiple Access) bekannte Verfahren findet mit zunehmender Digitalisierung der Funkssysteme vor allem für schmalbandige Systeme mit schnell wechselnden Frequenzkanälen Anwendung (vergleiche Abbildung 2.8).

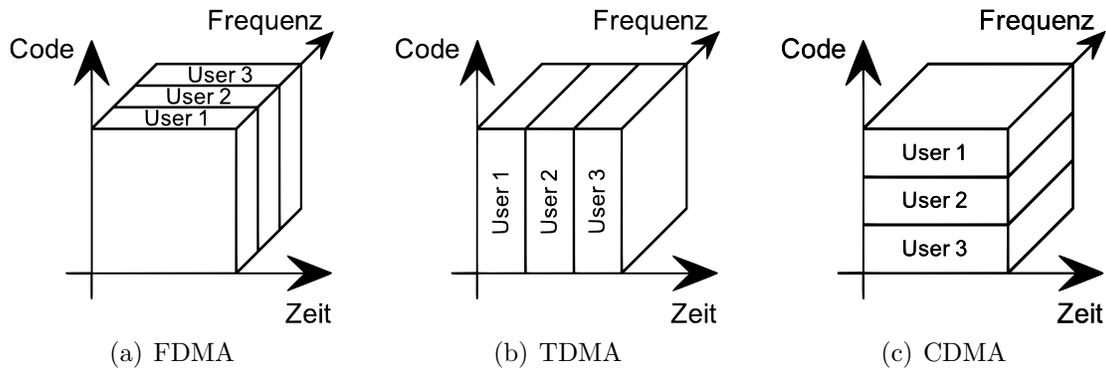


Abbildung 2.8: Darstellung der drei erläuterten Multiplexverfahren.

Modulation und Multiplexing der Signale sind sehr störanfällig und für die Funktionalität des Systems eine wichtige zu verifizierende Komponente, um Übersprechen, Fehler in der Synchronisation oder nicht hinreichende Zeitkonstanten beim Wechsel der Frequenzen und Modi zu entdecken und zu korrigieren. Für weitere Sonderformen der Modulationsverfahren für besondere Anforderungen des Systems (z.B. stetige Phase) wird auf die gängige Literatur verwiesen. Weiterführende Informationen finden sich zum Beispiel in [PS]. Tabelle 2.1 gibt einen Überblick über die in heutigen Funkssystemen verwendeten Standards und Modulationsarten.

System	GSM	UMTS	IEEE 802.11a	Bluetooth	DECT
Frequenz	0.9/1.8 GHz	2 GHz	5 GHz	2.4 GHz	1.9 GHz
Kanalbandbreite	200kHz	5 MHz	20 MHz	1 MHz	1.728 MHz
Multiplexverfahren	TDMA	CDMA	CSMA/CA	CDMA	TDMA
Modulation	GMSK	QPSK	BPSK/QPSK/QAM	GFSK	GFSK
Bit rate	270k	3.84M	5.5 - 54 M	1 M	1.152 M

Tabelle 2.1: Ausgewählte Standards und Modulationsarten.

2.3 Empfängerarchitekturen

Ein großes Problem beim Empfang von Funksignalen stellen die stark unterschiedlichen Leistungspegel in benachbarten Frequenzbändern dar (z.B. schwaches, entferntes GSM Signal bei starkem, lokalem WLAN Signal). Der eigentliche Nutzkanal ist dabei in der Regel sehr schmalbandig gegenüber seiner Trägerfrequenz. Geradeaus-Empfänger, die das empfangene HF Signal sofort Analog-Digital wandeln, sind aufgrund der begrenzten Verfügbarkeit, der auf HF notwendigen schnellen

A/D Wandler mit extrem hohen Dynamik-Bereich, nur selten im Einsatz. Bei der alternativen Verwendung von Überlagerungsempfängern wird die notwendige Filterung und Verstärkung des Signals durch die Verwendung von Zwischenfrequenzen erheblich erleichtert. Diese Überlagerungsempfänger werden hierbei durch ihre unterschiedlichen Frequenzkonzepte unterschieden.

Direktmischende Überlagerungsempfänger - Homodyn Architektur

Bei der Homodyn Architektur (vom griechischen homos = „gleich“) wird das gewünschte Frequenzband durch Verwendung von steilflankigen Filtern (i.d.R. externe SAW- oder Keramik-Filter) vorselektiert, um starke Störer vor den ersten aktiven Komponenten zu unterdrücken. Durch Multiplikation mit einer lokal erzeugten Frequenz f_{LO} , welche identisch („homo“) zu der Trägerfrequenz des Signals ist, wird dieses ins Basisband verschoben und dort weiter ausgewertet (A/D Wandler, akustische Ausgabe, ...). Der große Vorteil der direkt mischenden Empfänger liegt in ihrem einfachen strukturellen Aufbau (vergleiche Abbildung 2.9).

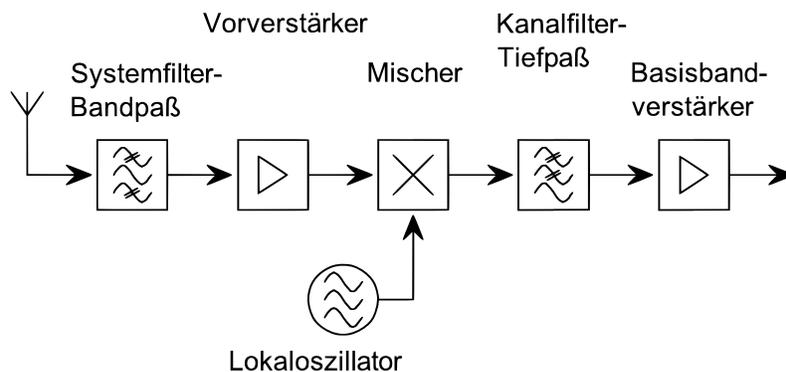


Abbildung 2.9: Direktmischendes Empfänger Frontend.

Vor allem zu Beginn der Entwicklung integrierter Schaltungen, existierten, durch die fehlenden Möglichkeiten der Hochintegration, viele Probleme beim Einsatz von solchen direkt-mischenden Strukturen. Dynamische DC-Offsets, bedingt durch die identische Träger- und Lokaloszillator-Frequenz, welche sich bei einem diskreten Aufbau nur schlecht schirmen lassen, sowie hohe Ansprüche an die Basisbandfilter und an die spektrale Reinheit des hochfrequenten Oszillators, erschwerten kostengünstig realisierbare Implementierungen. In letzter Zeit gewinnt er durch neue technologische Möglichkeiten in der Halbleiterfertigung und die damit höher werdende Integrationsdichte, vor allem hinsichtlich der Integrationsmöglichkeit von HF-Komponenten und durch höherwertige Modulationsverfahren jedoch an Bedeutung.

Empfänger mit Zwischenfrequenz - Heterodyn Architektur

Beim Superheterodyn Empfänger (gebräuchlicher Name für einen Empfänger mit Heterodyn Struktur - engl: Supersonic Heterodyn Receiver) werden im Gegensatz zur Homodyn Architektur zwei getrennte Frequenzumsetzungen eingesetzt, was die Anforderungen an die Trennung der Komponenten entspannt. Das Eingangssignal wird zunächst auf eine erste, hohe Zwischenfrequenz (IF) umgesetzt. Auf dieser Zwischenfrequenz sind die Anforderungen an die Filter und Verstärker einfacher zu handhaben, als dies direkt im Basisband (vergleiche Homodyn Architektur) oder auf der Hochfrequenzseite (Geradeausempfänger) möglich wäre. Problematisch ist die Nutzung

jedoch dadurch, dass im verwendeten Zwischenfrequenzbereich keine unerwünschten Störer auftreten dürfen, die sich mit dem eigentlich Nutzsignal überlagern würden. Mit zunehmender Dichte im Spektrum führt dies zu höheren Anforderungen an die externen System- und Kanalfilter, um Einfaltungen durch z.B. Spiegelfrequenzen von HF und LO Signal, sowie Intermodulationsprodukte zu unterdrücken.

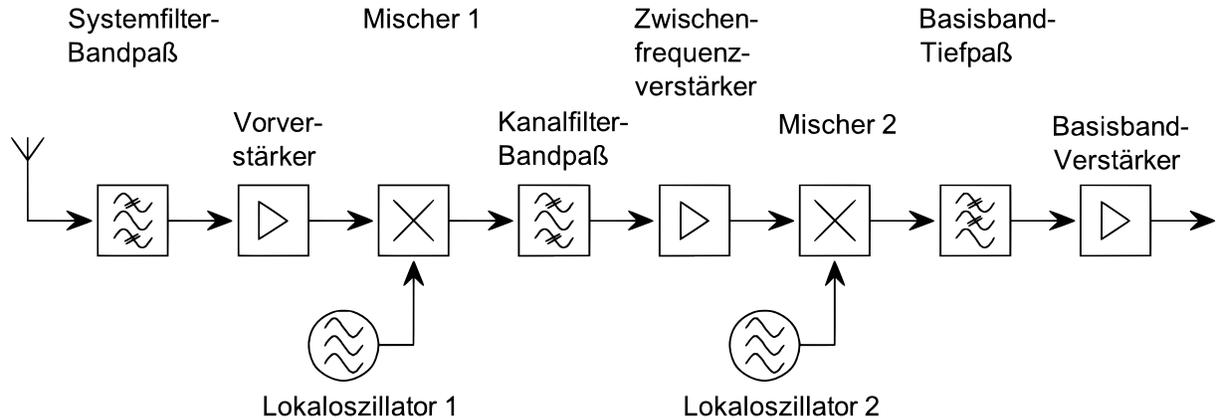


Abbildung 2.10: Superheterodyne Empfänger Struktur.

Die Wahl der zu verwendenden Zwischenfrequenz ist hierbei immer ein Kompromiss, bei dem einige Aspekte berücksichtigt werden müssen. Eine niedrige IF, wie sie aus Gründen der Leistungsaufnahme und der Integrierbarkeit angestrebt ist, bedarf einer sehr schmalbandigen Selektion des Nutzbandes auf der HF Seite, um den Einfluß der Spiegelfrequenzen zu minimieren. Eine höhere IF sorgt jedoch für bessere Eigenschaften hinsichtlich der zu erwartenden DC-Offsets, sowie des Einflusses von $1/f$ Rauschen. Zwei wesentliche Konzepte sind über die Zeit zur Umgehung dieses Problems entwickelt worden. Der Mehrfach-Superhet arbeitet mit mehreren Zwischenfrequenzen, bei denen sukzessive Filterung eine starke Dämpfung der Störer zu Lasten der Fläche und Leistungsaufnahme ermöglicht. Eine Unterdrückung der Spiegelfrequenzen mit Hilfe komplexwertiger Signalverarbeitung erfolgt hingegen bei der heutzutage wichtigen Low-IF Empfängerstruktur.

Low IF Empfänger - Empfänger mit niedriger Zwischenfrequenz

Eine besondere Variante des Superheterodyn Empfängers stellt der Low-IF Empfänger dar (Abbildung 2.11). Die notwendige Spiegelfrequenzunterdrückung erfolgt hierbei unter Verwendung geeigneter komplexwertiger Signalverarbeitung. Durch Multiplikation des Eingangssignals mit zwei um zueinander 90 Grad phasenverschobenen Lokaloszillatoren entsteht im Spektrum ein gerader (cosinusförmiger) sowie ungerader (sinusförmiger) Anteil. Durch Addition dieser komplexwertigen Signale lässt sich die Spiegelfrequenz vollständig unterdrücken. Der große Vorteil dieses Konzepts liegt in der Möglichkeit über die niedrige Zwischenfrequenz die Kanalselektion in Form von aktiven, integrierbaren Filtern realisieren zu können. Höhere Anforderungen und größere Schaltungskomplexität entstehen hingegen durch die Verwendung der komplexwertiger Schaltungen. Für den Empfang von quadratur-modulierten Signalen wie der 16QAM bietet der Low-IF Empfänger bereits inherent die notwendige Struktur um beide Seitenbänder separat empfangen zu können. Im Anschluß an die so gewonnenen Basisband (bzw. Low-IF) Signale erfolgt eine Umsetzung der analogen Daten in eine digitale Form. Auch bei dieser AD-Wandlung existieren verschiedene Konzepte, die teilweise eine zusätzliche Kanalfilterung integrieren, wie sie zum Beispiel in den Arbeiten von Kim et.al. [KJZ⁺07] vorgestellt wird.

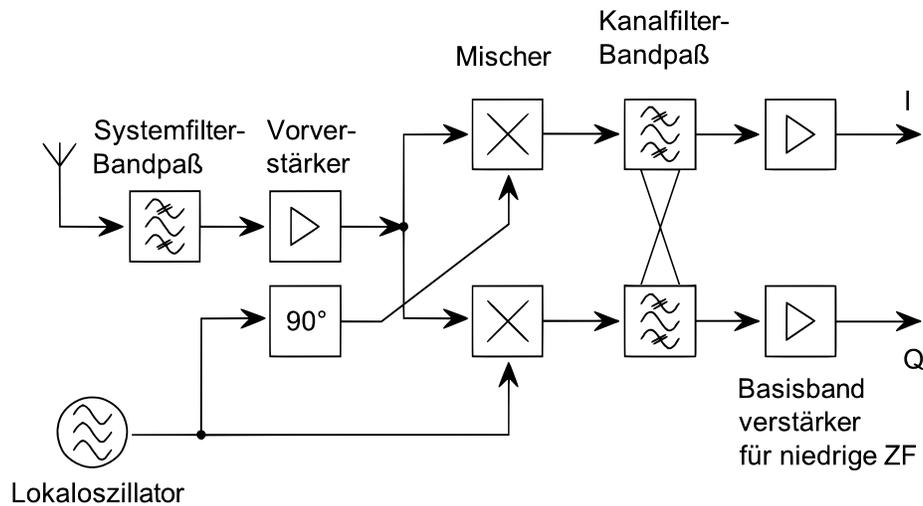


Abbildung 2.11: Empfänger Frontend mit niedriger Zwischenfrequenz.

2.4 Senderarchitekturen

In ähnlicher Weise wie bei den Empfangskonzepten, spielt bei den Sendekonzepten neben dem Einhalten spektraler Anforderungen an das Ausgangssignal, das Aufbringen der Modulationsdaten auf die Trägerfrequenz eine wesentliche Rolle. Hierbei wird generell zwischen Basisband und direktmodulierenden Sendern unterschieden. Bei der Basisband-Modulation erfolgt die Aufprägung der zu übertragenden Daten im Basisband, bevor eine einfache Multiplikation mit der Trägerfrequenz (siehe DSB, ASK-Modulation) diese in das eigentliche Übertragungsband verschiebt. Komplexwertige Modulationen, wie z.B. QAM oder 16 QAM, verwenden zwei prinzipiell verschiedene Methoden, um die unterschiedlichen Phasen- und Amplituden-Zustände, welche sich im Konstellationsdiagramm darstellen lassen, zu erreichen. Bei der IQ Modulation werden die komplexwertigen Daten in In-Phase und Quadratur-Phase direkt auf zwei um 90° zueinander verschobene Träger moduliert, welche nach Addition das HF Signal bilden. Der Nachteil bei dieser Verarbeitung ist die Notwendigkeit zweier HF Oszillatorsignale und Multiplizierer, sowie eines hochfrequenten Signalkombinierers. Die gleiche Modulation kann auch durch eine Umrechnung in Amplitude und Phase erfolgen. Diese, als Polarmodulation bekannte Variante, bringt einige schaltungstechnische Vorteile, da durch die konstante Einhüllende des Eingangssignals auch nicht-lineare (jedoch in ihrer Leistung veränderliche) Leistungsverstärker eingesetzt werden können.

Für die Sendekonzepte von Frequenz-modulierten Signalen werden in der Regel steuerbare Oszillatoren und Regelschleifen (PLLs) verwendet. Gerade eben diese phasengesteuerten Regelkreise erfordern eine präzise Verifikation der Schaltung, um Einschwing- und Umschaltverhalten im Zeitbereich möglichst genau verifizieren zu können. Bei der Verwendung von Fractional N Architekturen, die mit einem zusätzlichen Takt das Teilverhältnis der PLL variieren (siehe Abschnitt 2.5), erzeugt die Taktung der Regelung zusätzliche Frequenzkomponenten, die sich negativ auf die spektrale Reinheit der Ausgangsfrequenz auswirken. Eine Simulation der so zu erwartenden Störer ist für ein hochperformantes System unerlässlich und mit den hier entwickelten Methoden der Ereignis-gesteuerten Simulation effektiv zu handhaben.

2.5 Frequenzsynthese

Für die Frequenzsynthese in integrierten Schaltungen, die zum Beispiel hinsichtlich der Trägerfrequenz oder auch anderer stabiler Takte benötigt werden, sind heutzutage meistens Phasenregelkreise im Einsatz. Eine solche PLL erzeugt mit Hilfe einer Referenzphase und eines steuerbaren Hochfrequenzoszillators im Rahmen einer geschlossenen Regelschleife eine in Abhängigkeit des Referenztaktes stabile Ausgangsphase des HF Oszillators. Durch die Verwendung von hochstabilen Referenztakten, die zum Beispiel mit Hilfe von Quarzen oder Oberflächenresonatoren (FBARs) gewonnen werden können, ist es somit möglich sehr präzise Ausgangsfrequenzen zu erzeugen. Der Phasenregelkreis besteht dabei üblicherweise aus den Komponenten spannungsgesteuerter Hochfrequenzoszillator (VCO), Phasendetektor (PFD), Ladungspumpe (CP), Schleifenfilter (LF) und Frequenzteiler (Abbildung 2.12).

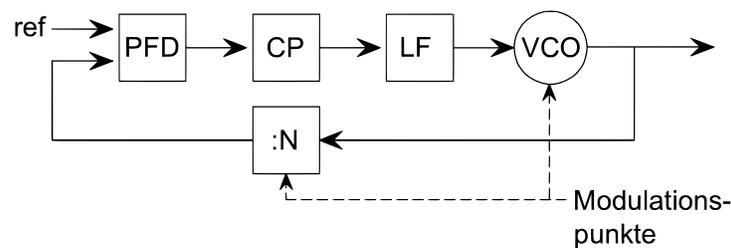


Abbildung 2.12: Phasenregelschleife zur Frequenzsynthese

Aus der dazugehörigen Systemtheorie (z.B. [Bes07]) ist bekannt, dass die Ausgangsfrequenz des Oszillators nach Abklingen des Einschwingvorgangs der Gesetzmässigkeit

$$f_{out} = N \cdot f_{ref} \quad (2.8)$$

folgt. Kritisch sind bei jeder Form der Frequenzerzeugung immer die Charakteristika des Ausgangssignals im Frequenzbereich (Phasenrauschen, Frequenzstabilität), sowie das Einschwingverhalten der Schaltung bei einem Wechsel der Zielfrequenz, wie es zum Beispiel in FDMA Systemen der Fall ist. Diese, im Verhältnis zur Trägerfrequenz langsamen Einschwingvorgänge, lassen sich nur transient simulieren, was bei den hier vorhandenen hohen Frequenzen viele Zeitschritte erfordert, um das Abtasttheorem noch zu erfüllen (siehe auch Kapitel 4). Für die Simulation dieser Phasenregelschleifen stammen die aktuellsten Erkenntnisse hauptsächlich aus Arbeiten von Kundert et.al. ([Kun06c],[Kun06b]), die das Verhalten solcher Mixed-Signal Schaltungen linearisieren und somit zeiteffizient im Phasenbereich abbilden können. Diese Simulation im Phasenbereich verhindert aufgrund der unterschiedlichen Signaldarstellungsmethodik jedoch eine Simulation im Gesamtsystem, da die Schnittstellen als reine Phasendarstellung nicht mit anderen elektrischen Schaltungskomponenten kompatibel sind. Mit Hilfe einer veränderten Simulationsmethodik, die es erlaubt die hochfrequenten von den niederfrequenten Komponenten zu trennen, konnte im Rahmen dieser Arbeit eine deutliche Steigerung der Simulationsgeschwindigkeit bei gleichbleibender Genauigkeit erreicht werden. Während in PLLs zur Erzeugung von Hilfsfrequenzen für den Empfang und die Takterzeugung lediglich eine stabile Ausgangsfrequenz notwendig ist, ist es für die Aufprägung einer Frequenz- oder Phasenmodulation üblich, die geschlossene Regelschleife an verschiedenen Modulationspunkten zu beeinflussen und so die Daten auf die Ausgangsfrequenz und Phasenlage aufzubringen. Je nach Modulationspunkt sind weitere Übertragungseigenschaften der PLL hinsichtlich des Schwingungsverhaltens zu beobachten, so dass eine Verifikation der korrekten Implementierung wesentlich für eine funktionale Überprüfung des gesamten Systems ist. Details zu

möglichen Modulationskonzepten und zugehörigen Kalibrierrouninen für das Verhalten der PLL finden sich zum Beispiel in der Dissertation von Sappok [Sap07], [SJH05].

2.6 Kalibrierrouninen

Bedingt durch Prozesstoleranzen während der Herstellung des integrierten Schaltkreises, ist es notwendig, spezifische Bauteileigenschaften der Schaltungskomponenten durch geeignete Kalibriermethoden zu korrigieren. Kapazitäten (C) und Widerstände (R) variieren in heutigen Prozessen um bis zu $\pm 40\%$. Der bekannteste Vertreter einer Kompensation der Prozesstoleranzen ist der RC-Abgleich, der durch schaltbare Kapazitäten die RC-Zeitkonstante an kritischen Stellen wie Filtern und Oszillatoren auf den Nominalwert korrigiert. Vertauschte Low- und High-Bits bei diesen Kalibrierrouninen und der resultierenden Verdrahtung wären für ein mit ausreichender Performance funktionierendes Gesamtsystem dramatisch, so dass eine Verifikation dieser Algorithmen und Verschaltung im Gesamtentwurf notwendig ist. Wenngleich die Abgleichroutine an sich niederfrequent arbeitet, sind die Auswirkungen auf das hier betrachtete HF Frontend wesentlich und stellen durch die Mixed-Signal Charakteristik einen idealen Anwendungsfall für die hier zu erarbeitenden Methoden dar. Arbeiten zur Verifikation dieser niederfrequenten Komponenten existieren im Rahmen des Förderprojektes VeronA [fBuFb] von Lehmler et.al. [LWAH07] und werden für die später dargestellten Full-Chip-Verifikationen teilweise angewendet.

2.7 Eigenschaften der Frontend Komponenten

Im Folgenden soll für die in den nächsten Kapiteln zu modellierenden Funktionsblöcke erörtert werden, welche grundlegenden Effekte für den Systementwurf wesentlich sind. Auf Basis dieser Zusammenstellung kann dann mit Hilfe einer strukturierten Modellierung das passendste Modell erstellt werden. Die in den drei vorherigen Abschnitten dargelegten Empfangs-, Sende- und Frequenzerzeugungskonzepte werden herangezogen, um verschiedene Klassen von Blöcken zu definieren, die für die HF-Verifikation die kritischen Systemparameter beeinflussen. Dies sind im Einzelfall:

- Verstärker (PA, LNA, VGA)
- Mischer
- Filter
- Oszillatoren
- Frequenzteiler
- AD- und DA-Wandler
- Analoge Bias Strukturen
- Digitale Logikkomponenten

Um die möglichen Verifikationsaspekte darzustellen, werden die System-Komponenten mit Ihren spezifischen Eigenschaften im Folgenden kurz dargestellt.

Verstärker

Verstärker existieren in modernen Transceivern in hauptsächlich drei, in Ihren Anforderungen

sehr unterschiedlichen, Varianten. Alle haben gemeinsam, dass sie in breitbandigen oder schmalbandigen Ausführungen existieren, die jeweils verschiedene Gedächtniseigenschaften und somit eine unterschiedliche Signalverstärkung über den Frequenzbereich besitzen. Als Spezifikationen werden im Regelfall Nichtlinearitäten, Frequenzabhängigkeiten und Rauschzahlen angegeben, die je nach Verwendung des Verstärkers unterschiedlich stark relevant sind. Die mathematischen Hintergründe dieser Kennzahlen finden sich in Kapitel 5.

LNA - Rauscharmer Verstärker (Low Noise Amplifier)

Die erste Komponente in einem Funkempfänger ist in der Regel ein rauscharmer Verstärker, der das durch die Übertragung gestörte und sehr schwache Eingangssignal auf eine für die Weiterverarbeitung geeignete Amplitude verstärkt. Die kritischsten Faktoren bei diesem Verstärker sind die Nichtlinearität und das Eigenrauschen, welches zu einer weiteren Verschlechterung des empfangenen schwachen Signals führt. Die Nichtlinearitäten führen unter dem Einfluß von weiteren (unerwünschten) Eingangssignalen (Störern) zu Intermodulationskomponenten, die sich ins gewünschte Frequenzband des zu empfangenen Signals einfallen können und so das Signal-zu-Rausch Verhältnis verschlechtern.

PA - Leistungsverstärker (Power Amplifier)

Im Gegensatz zu den LNAs spielt bei der letzten Komponente eines Transmitters das Rauschen eine untergeordnete Rolle, da bei den hier zur Verfügung stehenden Signalleistungen das Eigenrauschen nahezu vernachlässigt werden kann. Im Gegensatz dazu sind die Nichtlinearitäten bei einem Leistungsverstärker, in Abhängigkeit seiner Implementierungsvariante, stark bedeutsam für die Performance des Systems und weisen zusätzliche Effekte auf, die bei anderen, lediglich schwachen Nichtlinearitäten (wie bei LNAs) nicht ins Gewicht fallen. So stören bei Leistungsverstärkern weniger die möglichen Intermodulationsprodukte, als viel eher das durch zusätzliche Phasenverzerrungen verbreiterte Spektrum des Ausgangssignals, welches zu Fehlern bei der Einhaltung der vorgeschriebenen spektralen Masken führen kann.

VGA - Verstärker mit variabler Verstärkung (Variable Gain Amplifier)

Verstärker mit veränderlichem Verstärkungsfaktor werden im Frontend in der Regel nach der Frequenzumsetzung eingesetzt, um eine optimale Aussteuerung nachfolgender Komponenten (z.B. Filterstufen, ADCs, ...) zu erlauben. Die Nicht-Idealitäten, die bei den beiden vorherigen Komponenten als kritisch betrachtet wurden, sind hier eher von untergeordnetem Interesse. Durch die große Steuerbarkeit der Verstärkung ist jedoch die mit diesen Komponenten häufig implementierte analog/digitale Regelschleife (AGC) von großem Interesse für die Verifikation.

Mischer

Der Mischer dient der Umsetzung des Informationssignals auf eine andere Frequenz. Bei den meisten Empfangszügen ist der Mischer diejenige Komponente, bei der die Nichtlinearitäten in der Empfangskette den wesentlichen Einfluß ausmachen, da durch den LNA verstärkte, unerwünschte Störer beim Mischer mit der größten Amplitude in Erscheinung treten und so unerwünschte Intermodulationskomponenten erzeugen. Wesentlich für den Mischer sind neben diesen Nichtlinearitäten vor allem der (frequenzabhängige) Konversionsgewinn - entspricht der Verstärkung beim LNA -

sowie der Einfluß des Eigenrauschens auf das Signal-zu-Rausch-Verhältnis (SNR). Bei komplexwertigen Mischern, die aus einem Signal In- und Quadratur-Phase Komponenten erzeugen, sind zusätzlich das Mismatch zwischen den Pfaden in Bezug auf Amplitude und Phase relevant. Eine nichtlineare Verzerrung hat starken Einfluß auf die zu erwartende Signalqualität im Basisband, ebenso wie falsche oder mit harmonischen Verzerrungen vermischte Hilfsfrequenzen. Während bei Low-IF oder Superheterodyn Empfängern in der Regel eine kapazitive Kopplung am Ausgang des Mixers für eine Unterdrückung des entstehenden DC-Offsets sorgt, ist die korrekte Abbildung dessen bei direkt ins Basisband umsetzenden Mischern von wesentlicher Bedeutung für die Signalqualität. Die Spezifikationen, die für den Mischer angegeben werden, sind somit separate Nichtlinearitäten und Frequenzabhängigkeiten der beiden möglichen Pfade (I/Q), sowie Rauscheigenschaften, die das SNR negativ beeinflussen. Die Qualität des Oszillators wird bei der hier verwendeten Methodik direkt im LO-Signal abgebildet und muss daher als Spezifikation für den Mischer nicht berücksichtigt werden. Zur vollständigen Charakterisierung des Mixers ist daher zusätzlich die Abhängigkeit von der Anregung mit Hilfe des LO-Signals zu berücksichtigen.

Filter

Passive Filter werden im Allgemeinen hinreichend durch ihren Frequenzgang und durch das Eigenrauschen, welches stark von der Implementierung abhängig ist, charakterisiert. Neben den reelwertigen Filterarten wie Hoch-, Tief- und Bandpass ist bei komplexwertigen Empfangsstrukturen wie dem Low-IF Empfänger auch eine Polyphasen (Einseiten-Band) Filterung möglich, welche allerdings ebenfalls hinreichend durch den dann komplexwertigen Frequenzgang und das zugehörige Eigenrauschen charakterisiert werden muss. Aktive Filter lassen sich ebenso auf verschiedene Arten charakterisieren. Während für die gesamte Schaltung als Black-Box Darstellung dieselben Angaben wie für passive Filter ausreichend sind, müssen bei einer näheren Betrachtung die schaltungstechnischen Ursachen, wie Treiberfähigkeiten und Offseteigenschaften, der verwendeten Operationsverstärker berücksichtigt werden. Abschnitt 7.2 befasst sich mit diesen Eigenschaften der Partitionierung des Designs für einzelne zu modellierende Komponenten.

Oszillator

Ein Oszillator repräsentiert ein schwingungsfähiges System zur Erzeugung der Frequenzen für die Mischer. Während das Rauschen bei den bisher erläuterten Blöcken die Augenblickscharakteristik des Signals beeinflusst (Amplitudenveränderung), ist bei Oszillatoren (in Abhängigkeit des Modulationsverfahrens) primär die spektrale Reinheit des Ausgangssignals von Bedeutung. Die durch das Rauschen verursachte Amplitudenveränderung des internen Knotens, der zu einem Umkippen des Ausgangssignals führt, erzeugt eine zufällige Variation des Umschaltzeitpunkts und somit eine Veränderung der Phasenlage des Ausgangssignals. Dieser stochastische Prozess wird durch eine Spezifikation des Phasenrauschens oder einer äquivalenten Unschärfe der Periodendauer (Jitter) beschrieben. Je nach verwendetem Oszillatortyp ist die Ausgangsform sinus- oder rechteckförmig und dementsprechend bei der Spezifikation mit anzugeben. Die meisten Oszillatoren sind über ein Eingangssignal in Ihrer Frequenz in einem gewissen Bereich um die Freilauffrequenz regelbar. Im Regelfall besitzen weit durchstimmbare Oszillatoren schlechtere Rauscheigenschaften, da leichte Schwankungen auf der Kontrolleitung bereits zu großen Veränderungen am Ausgang führen. Kapitel 5.4.4 erläutert die mathematischen Hintergründe und möglichen Spezifikationen dieser als Phasenrauschen bezeichneten Schaltungseigenschaft.

Frequenzteiler

Ein Frequenzteiler, oftmals genutzt zur Erzeugung von In- und Quadraturphasekomponente eines Signals, bzw. innerhalb der PLL zur Einstellung des Multiplikators, nutzt eine digitale Kombination von Latches und FlipFlops zur Signalerzeugung. Die Berechnung erfolgt abhängig von einer Signal-Flank am Eingang. Dadurch, dass er primär in hochfrequenten Bereichen zum Einsatz kommt, wird er ebenso wie der Oszillator durch seine Rauscheigenschaften, sowie eine dazugehörige (rauschende) Verzögerung beschrieben.

Analog zu Digital Umsetzer

AD Wandler sind in Ihren Spezifikationen stark von der verwendeten Struktur abhängig (vergleiche Kapitel 5.9). Allen gemeinsam ist, dass sie einen spezifizierten Dynamik-Bereich am analogen Eingang haben und ein digitales Ausgangssignal erzeugen. Spezifiziert wird weiterhin die digitale Bitbreite des Ausgangsworts, die Wert-Codierung, der Zeitbedarf für die Wandlung bzw. die Anzahl der notwendigen Digital-Takte.

Biasing

Bias Strukturen werden verwendet, um Arbeitsbereiche von Komponenten festzulegen, wie zum Beispiel DC Potentiale für Komparatoren oder Arbeitspunkteinstellung von Transistoren. Die Spezifikationen von Bias-Strukturen beziehen sich in der Regel auf rein niederfrequente analoge Signale, wie temperaturstabile Referenzspannungen oder Referenzströme. In der Regel besitzen Bias-Strukturen nur niedrige Frequenzanteile und sind daher hinsichtlich der Simulationsperformance unkritisch. Die Spezifikationen sind stark vom Einsatzbereich abhängig, umfassen in der Regel aber Temperatur-, Last- und Prozesstoleranzen.

Digitale Logik

Komponenten, welche eine digitale Logik realisieren, besitzen eine inherente Verzögerung bei der Ausführung der logischen Funktion. Bei dieser Verarbeitung entstehen neben diesem Delay zusätzliche zeitliche Schwankungen, welche durch ein Timing Jitter bzw. ein Phasenrauschen dargestellt werden können. Digitale Strukturen können entweder synchron (durch einen zentralen Takt getrieben) oder asynchron (Eingangsveränderungsabhängig) implementiert werden. Beide Varianten werden gemeinsam mit den Oszillatorspezifikationen in Kapitel 5.4.4 hinsichtlich der möglichen Spezifikationen erörtert.

Sonstiges

Sonstige Komponenten, die in einem Transceiver unter Umständen verwendet werden, sind zum Beispiel Sensoren, Aktoren oder einzelne rein analoge Komponenten. Die Methodiken, die im Rahmen der strukturierten Modellierung im nächsten Kapitel vorgestellt werden, sind prinzipiell für beliebige Komponenten nutzbar, aus Gründen der Übersichtlichkeit beschränkt sich diese Arbeit jedoch auf die typischen HF Komponenten, wie sie in dem vorliegenden Beispielpfänger verwendet werden.

Kapitel 3

Verifikationsansatz für integrierte Mixed-Signal-Schaltungen

Die DIN EN ISO 8402 definiert Verifikation als „Bestätigen aufgrund einer Untersuchung und durch Bereitstellung eines Nachweises, dass festgelegte Forderungen erfüllt worden sind.“ [wik] oder anders formuliert „Verifikation (von lat. veritas, Wahrheit) ist der Nachweis, das ein vermuteter oder behaupteter Sachverhalt wahr ist.“ [wik]

Auf seiner Keynote anlässlich der BMAS 2007¹ in San Jose verglich Sani R. Nassif von IBM die Verifikation eines vollständigen Chips mit 10^9 Transistoren mit dem Versuch die Länge einer Menschenkette, welche sich an den Händen berühren muss, abzuschätzen. Hierbei müsste für die Gesamtbevölkerung Europas eine statistische Abweichung der Körpergröße von $\pm 50\%$, sowie der Einfluß von Alkoholika auf den Zustand der (stehenden) Personen berücksichtigt werden. Die gewünschte Abschätzung sollte dann nicht nur die Länge der Kette festlegen, sondern auch den Nahrungs- und Getränkebedarf. Ein Vergleich, der die Schwierigkeit, vor der die Verifikationsingenieure heutzutage stehen, bildlich darstellt.

3.1 Entwurfsverifikation

Für integrierte Mixed-Signal-Schaltungen bedeutet eine vollständige Verifikation, bereits vor der Fertigung des Designs in Silizium, die Einhaltung des geforderten Verhalten des Gesamtsystems durch Simulationen der entworfenen Komponenten sicherzustellen. Dies beinhaltet sowohl rein funktionale Prüfungen, als auch Performanceaspekte, die auf grundlegende vor allem nichtlineare und nichtideale Eigenschaften des Systems zurückgreifen, um so ein funktionierendes Silizium-System für auf den Entwurf folgende Hardware Messungen bereitzustellen. Bereits in der frühen Informatik mussten die Algorithmen, die eine Rechenoperation auf die stark begrenzten Kapazitäten eines damaligen Digitalrechners abbildeten, vor der Implementierung verifiziert werden. Während es früher ausreichte diesen als „Validierung“ bezeichneten Vorgang per Hand nachzuvollziehen, bzw. die erfolgten Umrechnungen formal zu beweisen, ist es heutzutage bei immer komplexer werdenden Systemen, steigender Anzahl an Rechenoperationen pro Sekunde und zunehmender Integrationsdichte nicht mehr möglich dies ohne Hinzunahme von speziellen Methodiken und Werk-

¹IEEE Behavioral Modeling and Simulation Conference

zeugen zu erledigen. Durch die größer werdenden Anforderungen muss zudem heutzutage nicht nur lediglich die zugrunde liegende logische Funktion, sondern zunehmend auch das Zeitverhalten des Designs im Digitalentwurf mit einer vorgegebenen Spezifikation verglichen werden, um das Zusammenspiel aller Komponenten zu garantieren. Die Beschreibung der logischen Funktion erfolgt in der Informatik mit Hilfe geeigneter Hochsprachen, wie zum Beispiel C++. Diese Hochsprachen werden anschließend in Hardware- Beschreibungssprachen (z.B. VHDL) übersetzt und schließlich zu digitalen (Grund-) Gattern synthetisiert. Die Funktionalität des so programmierten Entwurfs wird im Anschluß durch aufwändige Simulationen oder formale Verifikation geprüft. Die Beschreibung der zugehörigen Zeitabläufe erfolgt durch Messungen an Prototypen der zur Synthese verwendeten logischen Gatter und durch Abschätzungen des zu erwartenden Verdrahtungsoverheads. Betrachtet man die so realisierte digitale Funktion eines Designs als reinen Zustandsautomat, so ist das Ziel der funktionalen Verifikation, alle erreichbaren Zustände und Übergänge eines Designs auf korrekten Ablauf und Erreichbarkeit zu überprüfen.

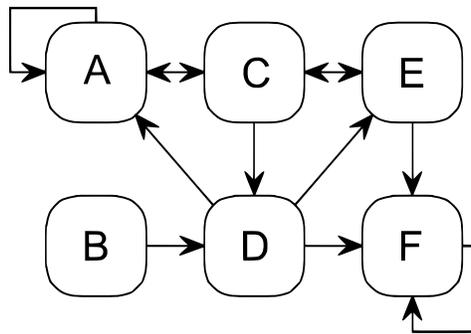


Abbildung 3.1: Zustandsautomat mit unerreichbarem Zustand B und Deadlock F.

Die Sicherstellung der Funktionalität eines Designs ermöglicht es, mit den anschließend produzierten Hardwarekomponenten Messungen durchzuführen, die eine präzise Ermittlung der eigentlichen Performanceeigenschaften gestatten. Eine nicht funktionierende Komponente (zum Beispiel deaktiviert oder falsch angeschlossen) erlaubt in keinster Weise eine Messung, die in irgendeiner Form sinnvolle Ergebnisse hervorbringen könnte. Würde in Abbildung 3.1 für die Funktionalität ein Wechsel in den Zustand B oder F notwendig sein, so würde sich ggf. erst bei der Messung herausstellen, das ersterer nie erreicht und letzterer nie verlassen werden kann und somit keine Messergebnisse ermittelt werden können. In heutigen digitalen Designs ist es aufgrund der Komplexität bereits nicht mehr möglich jeden einzelnen implementierten Zustand explizit gemäß Abbildung 3.1 zu prüfen, da deren Anzahl astronomische Größen aufweist. Für die Verifikation werden daher Testvektoren generiert, die das System in typischen Betriebszuständen repräsentieren. Eine vollständige Verifikation ist mit dieser reduzierten Abdeckung jedoch nicht mehr möglich, so dass sich Fehler einschleichen können, wie der Pentium-Bug von 1994 eindrucksvoll bewiesen hat. Eine Abdeckung des zu verifizierenden Zustandsraums (Coverage) von 90% wird von den meisten Ingenieuren als ausreichend bewertet. Eine Daumenregel besagt, das zur Validierung von 80% der möglichen Zustände lediglich 20% der Zeit notwendig sind, für die verbleibenden 20% jedoch 80% der Zeit veranschlagt werden müssen, so dass hier immer ein Tradeoff zwischen Zeitbedarf der Verifikation und Coverage existiert. Eine weiterführende Forschung und Entwicklung neuer Methoden ist daher von großem industriellem und kommerziellem Interesse begleitet [And05].

Im Gegensatz zu der bisher beschriebenen Validierung eines Digitaldesigns stellt die entsprechende Verifikation eines analogen oder mixed-signal Schaltungsentwurfs die EDA (Electronic Design

Automation) Entwickler und Verifikationsingenieure vor zusätzliche Herausforderungen, die mit verfügbaren Tools und Methodiken aus der Digitale Seite nicht abgedeckt werden können. Die Digitale Verifikation hat als größte Herausforderung die schlichte Dimension der Schaltung und somit die Anzahl an Gattern zu bewältigen. Auf Grund der zunehmenden Komplexität und Integrationsdichte in den letzten Jahren, erfuhr die Design-Automation einen großen Boom, da die erzielten Größenordnungen an Gattern nur noch automatisiert zu handhaben sind. Auf der Ebene eines einzelnen Gatters ist die Problematik hingegen vergleichsweise einfach, da für die digitale Funktionalität nur das Zeitverhalten und die implementierten logischen Grundoperationen überprüft werden müssen. Die Abstraktion und somit die Störanfälligkeit erfolgt bereits vorher bei der Formulierung der Algorithmen und Quantisierungen, die eigentliche Berechnung erfolgt innerhalb der verwendeten Wortbreiten anschließend mathematisch exakt. In der analogen Verifikation hingegen ist es weniger die Anzahl der Schaltungsblöcke, als viel eher deren Komplexität, die die Ingenieure vor neue Herausforderungen bei der automatisierten Verifikation stellt [KC05]. Die analoge Signalverarbeitung muss zu jedem Zeitpunkt mit Ungenauigkeiten und Fehlern (Nichtlinearitäten, Filtereigenschaften, Phasenverzerrungen) agieren. Aufgrund der wert- und zeitkontinuierlichen Struktur, sowie der Irregularität analoger Schaltungen, bei der jeder Transistor sich in einem anderen Betriebszustand befinden kann, sind die entwickelten Tools der digitalen Verifikation nur in sehr beschränktem Maße einsetzbar. Der abzudeckende Zustandsraum der analogen Schaltungen ist erheblich größer und unübersichtlicher, was vor allem auf der Tatsache beruht, dass das Verhalten einer analogen Schaltung keinen einfach zu formulierenden logischen Regeln folgt, sondern über komplexe mathematische Modelle der Bauelemente die Zusammenhänge zwischen Spannungen und Strömen beschreibt. Das Verhalten jedes einzelnen, nicht digital zu abstrahierenden Transistors wird so exemplarisch bei heute aktuellen BSIM4 Modellen durch 281 unabhängige Parameter beschrieben. Mit steigender Integrationsdichte wird dieser fundamentale Unterschied zwischen Analog- und Digitalverifikation zu Lasten der Digitale Seite jedoch in Zukunft geringer, da der Anteil an zu berücksichtigenden Ungenauigkeiten im Digitalentwurf zunimmt (Taktfehler, niedrige Spannungshübe, Glitches, Crosstalk, etc.pp.).

Schreurs [SRVM04] beschreibt in seinen Arbeiten deutlich, dass die EDA-Industrie aktuell das Bottleneck für die angestrebte Mixed-Signal-Simulation und Verifikation darstellt. Viele Punkte werden daher aktuell in Förderprojekten wie VeronA [fBuFb] angesprochen und von Industrie- und Forschungspartnern gemeinsam erarbeitet.

3.1.1 Verifikation einzelner Komponenten

Im Digitalentwurf wird entsprechend der Definition des Algorithmus, die abgeschlossene Programmierung dieser Funktionalität mit den bereits beschriebenen Methoden (Coverage Metrics / Formal Verification) verifiziert. Eine programmgesteuerte Synthese übernimmt häufig die Erstellung der Hardware, aus welcher anschließend die Timing-Spezifikationen ermittelt werden können. Sowohl nach der Synthese als auch nach der Ermittlung der Timing-Spezifikationen ist eine identische Verifikation mit denselben Methoden möglich (Abbildung 3.2 links). Durch die automatische Erzeugung der Komponenten ist eine Verifikation der erstellten Schaltungen gegen die Algorithmen nicht notwendig. Die analoge Schaltungsentwicklung hingegen beinhaltet bereits durch die Entwurfsmethodik während der Implementierung die Verifikation jedes isolierten Schaltungsblocks. Durch fortwährende Simulationen wird hierbei die gewählte analoge (Teil-) Schaltung so dimensioniert, dass die geforderten Block-Spezifikationen eingehalten werden können (Abbildung 3.2).

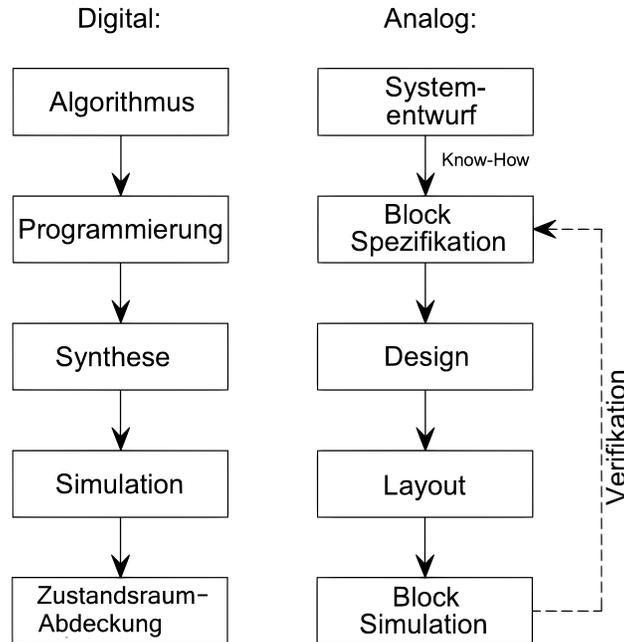


Abbildung 3.2: Herkömmlicher Entwurfsprozess für Digital- und Analogschaltungen.

Das Verhalten einer komplexen Schaltung lässt sich nur schwer vollständig beschreiben, da der mögliche Zustandsraum vor allem bei analogen Komponenten sehr groß ausfällt. Aus diesem Grund wurden für die beobachteten Effekte Spezifikationen entwickelt, die das Verhalten des Schaltungsblocks bei definierten Anregungen, die typische Betriebszustände beschreiben, darstellen. Für den hier betrachteten Verifikationsansatz werden Modell und Schaltung genau dann als äquivalent betrachtet, wenn diese in identischen Simulationsumgebungen identische Werte der Spezifikationen ergeben. Für diese Block-Level-Simulation existieren heutzutage eine Vielzahl an speziell auf bestimmte Anforderungen optimierte Simulationsmethoden, wie PSS, PNoise, AC Analysen und dergleichen. Dies erlaubt eine schnelle Simulation einzelner analoger Baugruppen zur Bestimmung ausgewählter HF Kenngrößen wie Interceptpunkte, Kompressionspunkte, Verstärkungsfaktoren, Rauschbeiträge und dergleichen. Durch die klassische analoge Schaltungsentwicklung ist es somit bereits gegeben, dass eine Schaltung ihre vorher festgelegten Spezifikationen unter den vorgegebenen Randbedingungen einhält. Diese speziellen Simulationsmethodik sind jedoch nur für isolierte Subsysteme anwendbar.

3.1.2 Systemverifikation

Abbildung 3.2 lässt sich entnehmen, dass keine abschließende Verifikation für das aus den einzelnen Komponenten zusammengesetzte Gesamt-System erfolgt. Insbesondere die vorgegebenen Randbedingungen (Impedanzen, Signalstärken, Bias-Strukturen) an den individuellen Blockgrenzen, sowie das korrekte Zusammenspiel aller Komponenten wird somit nicht berücksichtigt. Die zuvor im Entwurf verwendeten HF-Simulationsmethodiken für einzelne Baugruppen sind für eine Systemverifikation nicht geeignet, da für diese individuelle Umstände angenommen werden müssen (Periodizität der Signale, Zeitinvarianz, Linearität,...), welche im Gesamtsystem vor allem in Kombination mit Digitalkomponenten nicht zutreffend sind. Mit der vorliegenden Arbeit sollen Methoden vorgestellt werden, diese Verifikationslücke zu schließen und somit eine Verifikation al-

ler beteiligten Komponenten im Gesamtsystem zu erzielen. Zu diesem Zweck ist die durchgängige Verwendung transienter Simulationen unumgänglich. Um diese Simulationen zu beschleunigen, werden die einzelnen Schaltungen durch äquivalente Hochsprachen-Modelle ersetzt, die sich unter Einhaltung festzulegender Toleranzen erheblich schneller simulieren lassen. Häufig verwendete, stark abstrahierte Beschreibungen der Komponenten (z.B. Verstärkung $A=5$) erlauben lediglich die Verifikation der korrekten Verschaltung der einzelnen Leitungen, ohne Berücksichtigung der Randbedingungen und damit verbundenen parasitären Effekte. Zusätzlich bedarf es großen, bisher nicht bewältigten Aufwands, um die Simulationszeit von HF-Schaltungen in einen akzeptablen Rahmen zu bringen, da die hohen Trägerfrequenzen im Gigahertz Bereich kurze Zeitschritte erfordern, was vergleichsweise lange Rechenzeiten für transiente Simulationen der benötigten Systemzeit im Millisekunden Bereich erfordert. Dies führt das später dargestellte Beispielsystem exemplarisch zu einer zu simulierenden Zyklenanzahl des Systems in der Größenordnung 10^9 . Bisher wurde dies primär durch die Vernachlässigung von HF-Effekten und somit noch abstrakterer Modellierung erzielt (z.B. Phasenmodelle). Die Verifikation war somit begrenzt auf einen stark abstrahierten Signalfluß, ohne die spezifischen Eigenschaften hochfrequenter Mixed-Signal-Schaltungen zu betrachten. Zudem löste sich die Verifikation von der schaltungstechnischen Grundlage, so dass keine durchgängige Kompatibilität respektive Konnektivität gewährleistet werden konnte. Das Zusammenspiel der einzelnen HF-Spezifikationen wird bei solchen Ansätzen nur anhand von Tabellen oder Systemsimulatoren abseits der Schaltungsentwicklung betrachtet, was leicht zu Fehlern, Missinterpretationen, Inkompatibilitäten und Versionsunterschieden im Laufe der Entwicklung führen kann.

Dies stellt den aktuellen Stand der Verifikation dar, wie Sie in Teilbereichen der Industrie derzeit eingeführt wird. Sie beinhaltet keine Abbildung von Nichtlinearitäten, Gedächtnis- bzw. Filtereffekten, Überprüfung der phasenrichtigen Verkopplung komplexwertiger Signale, sowie keine Überprüfung von Systemspezifikationen, wie sie ausgehend von abstrakten Größen wie z.B. Phasenrauschen und Bitfehlerraten für Mixed-Signal-Systeme spezifiziert wird.

3.1.3 Erweiterter Verifikationsansatz

Die vorliegende Arbeit beschäftigt sich mit Modellimplementierungen, um die funktionale Verifikation um zusätzliche Einflüsse zu erweitern, die sich vor allem im HF Bereich durch eine umfangreiche Spezifikation der einzelnen Komponenten definieren lassen. Dies beinhaltet im wesentlichen Nichtlinearitäten, Rauscheinflüsse im Amplituden-, Phasen- und Frequenzbereich, Signalkombinationen, sowie Effekte, die auf Gedächtniseigenschaften der Schaltungsblöcke zurückzuführen sind. Diese Simulationsmethodik kombiniert somit die Systembetrachtung aus Tools, wie zum Beispiel Matlab/ADS mit der Schaltungsentwicklung unter Cadence/Mentor, und ermöglicht es eine ausführbare Spezifikation für das Gesamtsystem zu erstellen. Dies erlaubt dem Designer, den von ihm zu entwerfenden Block im Gesamtkontext des Systems anhand von Spezifikationen, die über die Beschreibung des einzelnen Blocks hinausgehen, zu verifizieren. Mit Hilfe der aus der Digitaltechnik bekannten Verifikationsmethoden können so vollständige Testszenarios erstellt werden, die zusätzlich zu der im Digitalbereich bereits erzielten Coverage die Einflüsse der analogen Komponenten mit einbeziehen. Um den propagierten Ansatz in die bereits bestehenden Flows eines Unternehmen möglichst einfach einfließen lassen zu können, werden zwei prinzipielle Anwendungsmöglichkeiten vorgestellt. Erstere implementiert die Verifikation bereits während des Systementwurfs als Top-Down-Methodik, die andere nur als finale Kontrolle vor dem Tape-out (Bottom-Up). Durch die

verwendeten Modellierungsmethoden können sowohl Analog- als auch Digital- und Systemdesigner größtenteils auf die Ihnen vertrauten Meßgrößen, Spezifikationen und Verfahren zurückgreifen, so dass jeder Designer seine Komponente im Gesamtsystem verifizieren kann. Hierzu lassen sich die zu erstellenden Modelle sowohl mit analogen Signalkomponenten, wie sie zur Ermittlung von Kompressionspunkten und Interceptpunkten notwendig sind, anregen, als auch mit real modulierten Signalen, die eine Auswertung in Form von Konstellationsdiagrammen oder Bitfehlerraten erlauben. Diese hier als erweiterte funktionale Verifikation eingeführte Methodik liefert einen wesentlichen Schritt in die Erstellung einer ausführbaren Spezifikation (executable Specification), die eine einheitliche Schnittstelle zwischen System- und Schaltungsentwicklung schafft und somit die Möglichkeit bietet, einen Schaltungsentwurf vom abstrakten System bis hinunter zum Layout bereits während der Entwicklungsphase kontinuierlich zu verifizieren, und somit neue Optimierungswege, z.B. hinsichtlich der weiteren Digitalisierung der Komponenten, zu erlangen.

Abbildung 3.3 zeigt die von der EDA Firma Cadence implementierte Vorgehensweise zum Umschalten zwischen verschiedenen Implementierungsvarianten. Mit diesem Tool ist es bei der Verwendung Pin-kompatibler Modelle möglich, ohne die Schaltung manuell anzufassen, die Darstellungsform der einzelnen Blöcke auszutauschen. Jeder durch ein Symbol repräsentierte Block kann hier verschiedene Ansichten (Views) enthalten, die für verschiedene Simulationen verwendet werden. Diese unterschiedlichen Views sind hinsichtlich der simulierten Spezifikationen zueinander äquivalent zu halten. So ist es anschließend möglich für lange, transiente Simulationen auf Toplevel-Ebene stark abstrahierte (aber Pin- und Spezifikationskompatible) Modelle zu verwenden, ohne die Konnektivität zu gefährden. Hierzu ist es notwendig Pin- und Symbolkompatible Modelle der verwendeten Schaltungen zu erzeugen. Für unterschiedliche Simulationen, die (zum Beispiel zur Ermittlung der Modellierungsparameter) spezielle Tools und Sprachkonstrukte benötigen, die auf Top-Level nicht zur Verfügung stehen, lassen sich so unterschiedliche Modelle erzeugen. Die Äquivalenz der Modelle zur Schaltung ist vom Designer hierbei stets zu berücksichtigen.

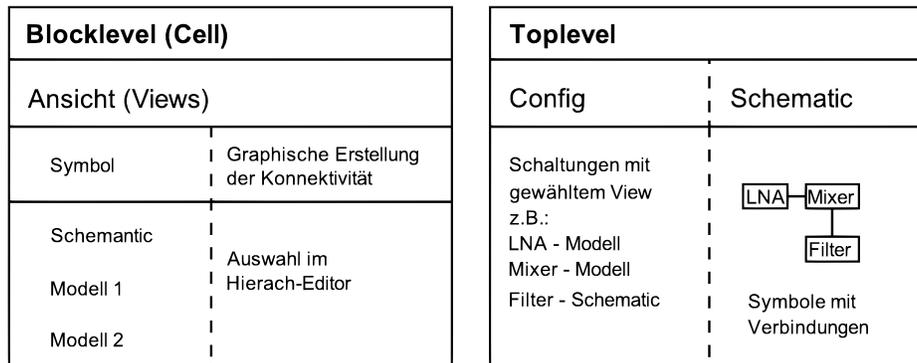


Abbildung 3.3: View Switching mit dem Hierarchy Editor (HED) von Cadence.

Abbildung 3.4 zeigt die im Rahmen dieser Arbeit entwickelte Methodik der funktionalen Verifikation als separate Aufgabe eines Verifikationsteams zur Validierung des fertigen Designs gegen die vorgegebenen System-Spezifikationen vor dem Tape-Out zur Einführung in den Gesamt-Designflow.

Ausgehend von den Spezifikationen einer fertigen Datenbasis werden hierbei Modelle der Sub-Blöcke entwickelt und erst nach Fertigstellung mit den bereits von den Designern implementierten Schaltungen verglichen. Dies ermöglicht eine voneinander unabhängige Interpretation der Spezifikation, die oftmals hilft, Missverständnissen bei der Auslegung der Rahmenbedingungen vorzubeugen. In das Gesamtsystem werden anschließend diese Modelle an Stelle der Schaltungsblöcke

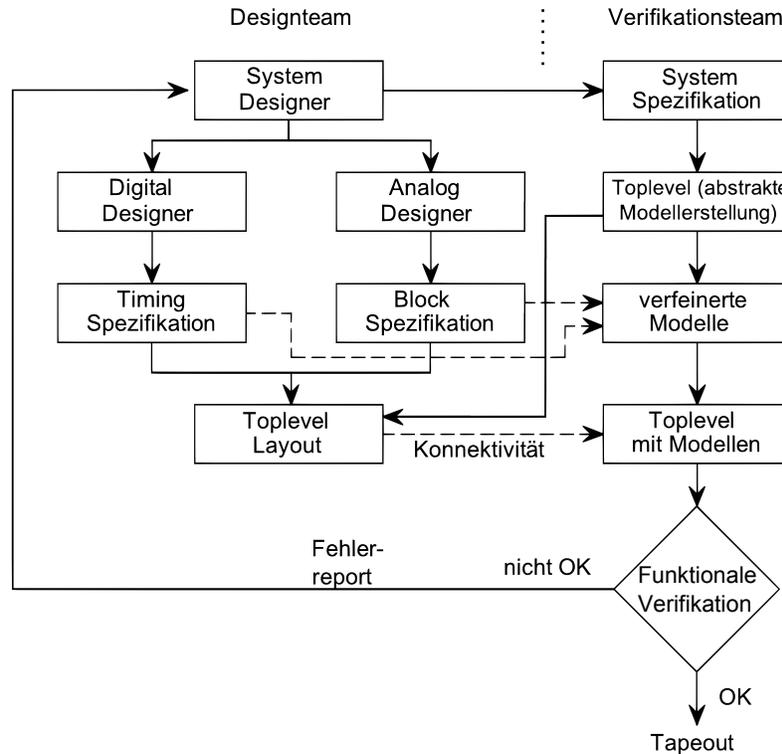


Abbildung 3.4: Funktionale Verifikation als Kontrolle vor dem Tape-Out.

eingesetzt. Die darauf erstmalig im Ganzen mögliche (aufgrund des Zeitbedarfs ansonsten nicht durchführbare) Systemsimulation auf der realen Datenbasis ermöglicht dann eine Verifikation des Gesamtsystems.

Die hier separat beschriebene Aufgabe eines Verifikationsteams lässt sich nach erfolgreicher Einführung in den Design-Flow eines Unternehmens zum Großteil auf die Designer übertragen, da die Wiederverwendbarkeit (Re-Use-Faktor) der Modelle sehr hoch ist. Somit ist es jedem Designer möglich, seinen Schaltungsblock vor dem Einchecken in die entsprechende Datenbasis auf Einhaltung der Spezifikationen im Gesamtsystem zu überprüfen. Abbildung 3.5 und 3.6 zeigen den zugehörigen größten Vorteil dieser integrierten Verifikation als „ausführbare Spezifikation“ im Gesamtsystementwurf. Durch die Möglichkeit sehr viel früher mit der Verifikation zu beginnen und diese parallel zu weiteren Implementierungen der Schaltungen auszuführen, ist ein großer zeitlicher Vorteil und somit ein kürzeres Time-To-Market für das Produkt erzielbar. Zu den Kosten der Verifikation gehört bei der reinen Modellentwicklung eine Abschätzung des Aufwands hinsichtlich der angestrebten Simulationsgenauigkeit, der notwendigen Simulationsdauer und dem Zeitbedarf für die Implementierung (Engineeringkosten). Eine Abschätzung von Kosten im Verhältnis zum Nutzen ist allerdings nicht geschlossen zu realisieren, da die Einführung des Verfahrens auf lange Sicht durch den hohen Re-Use Faktor nicht zu den laufenden Kosten gezählt werden darf. Angesichts der rasanten Entwicklung der Halbleiterbranche, der zunehmenden schaltungstechnischen Komplexität, sowie des Konkurrenzdrucks ist jedoch klar, das „etwas getan werden muss“.

Für die vorliegende Arbeit werden für jeden verwendeten Block auf Basis separater Testbenches eigenständige Spezifikationen definiert, wie sie auch in einem Datenblatt zu finden wären. Sowohl Schaltung als auch Modell werden ausgehend von diesen Angaben implementiert und wechselseitig im Hinblick auf die festgelegten Spezifikationen gegeneinander verifiziert. Um hier konsistent

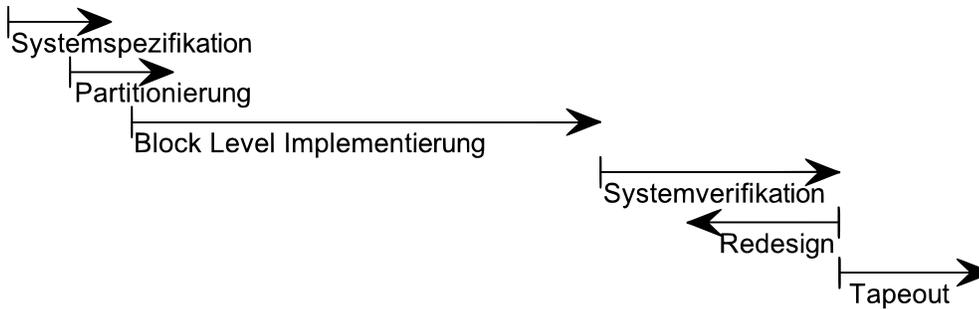


Abbildung 3.5: Projektplan eines Designs zur Einführung der Methodik mit separater Verifikation vor dem Tape-Out.



Abbildung 3.6: Optimierter Projektplan eines Designs mit eingebetteter Verifikation.

zu bleiben, ist es notwendig, dass für beide Varianten identische Testbenches verwendet werden können, was zu einer parallelen Entwicklung verschiedener Klassen von Hochsprachenmodellen führt. Über diese Spezifikation hinausgehende Effekte (z.B. verlassen spezifizierter Betriebsbereiche) werden, wenn möglich an geeigneter Stelle dokumentiert, spielen für den Verifikationsflow aber nur eine untergeordnete Rolle. Für eine spätere Wiederverwendung dieser Modelle ist immer zu berücksichtigen, dass sie auf Grundlage von externen Spezifikationen erstellt wurden und so nur einen Teilbereich der resultierenden Effekte abdecken können - eine ausgiebige Dokumentation sowie eine Analyse der zu erwartenden Effekte ist somit notwendig. Diese Erkenntnis teilt auch Schreurs [SRVM04]. Erreichbarkeitsanalysen, wie sie mit Hilfe von Pareto-Fronten (Graeb, TU München [fBuFb]) durchführbar sind, versprechen hier eine (wenn auch zeitintensive) Möglichkeit, Modell und Schaltung aufs höchste Maß auch ausserhalb von Spezifikationsgrenzen genau miteinander zu vergleichen und so Äquivalenzgarantien geben zu können. Zusätzlich existieren aus der Historie viele, teilweise sehr unterschiedliche Kenngrößen von analogen und digitalen Entwicklern, die sich in Ihrer Art auf einzelne Komponententypen beziehen, im Gesamtzusammenhang aber nicht geschlossen definiert werden können. So werden für einen LNA zum Beispiel vornehmlich die Nichtlinearitäten und Rauscheigenschaften spezifiziert, für einen Oszillator ist die Geschwindigkeit des Umschaltens zwischen verschiedenen Mittenfrequenzen sowie seine spektrale Reinheit (Phasenrauschen) bedeutend, während das Gesamtsystem oft nur in Form von zu erzielenden Bitfehlerraten spezifiziert wird. Alle Nichtidealitäten gemeinsam beeinflussen auf vielfältigem Wege diese resultierende Bitfehlerrate, welche wiederum durch Protokolle und Modulationseigenschaften charakterisiert wird und erst im Digitalen sinnvoll ausgewertet werden kann. Eine hinreichende resultierende Bitfehlerrate ist für eine Gesamtverifikation ausreichend, jedoch lassen sich anhand dieser die Ursachen der möglichen Störung oder ein mögliches Optimierungspotential nicht erkennen. Aus diesem Grund wird in dieser Arbeit eine Methodik erarbeitet, die es ermöglicht auf jedem Level des Systemdesigns eine Verifikation mit den dann zur Verfügung stehenden Mitteln und Simulationsmethodiken zu ermöglichen, welche die realen Signale möglichst akkurat abbildet und so

Effekte beliebiger Ordnung sichtbar macht. Im Verlauf der Entstehung dieser Arbeit wurden aus vielen persönlichen Gesprächen mit Schaltungs- und System-Entwicklern, sowie aus der Literatur (z.B. [CDS06b]), für die zu modellierenden Blöcke diejenigen Aspekte herausgearbeitet, die aus Sicht des Autors für eine Verifikation notwendig und hinreichend sind.

3.2 Verifikationsaspekte und Ziele

Welche Verifikationsmöglichkeiten und Aspekte existieren nun ausgehend von der dargestellten Modellierung? Setzt man aus den vorher beschriebenen Komponenten für den Empfangszug, die Frequenzsynthese und den Sendezug einen Beispieltransceiver gemäß Abbildung 3.7 zusammen, so sollen im Folgenden, die für eine Verifikation möglichen Szenarios und Kernkenngrößen, erörtert werden. Zu dem eigentlich Signalzug gehört hierbei zusätzlich ein digitaler ASIC und analoge, niederfrequente Bias-Strukturen wie Bandgaps, Stromspiegel, Referenzquellen und dergleichen.

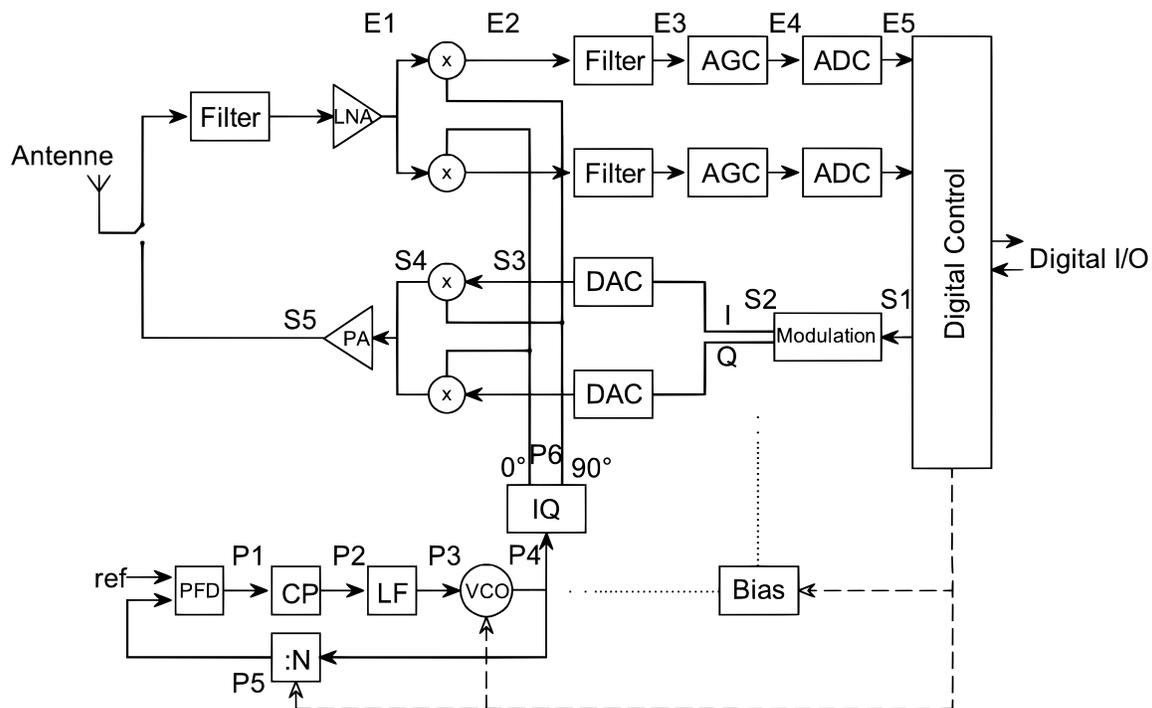


Abbildung 3.7: Fiktives Systembeispiel eines Low-IF Empfängers.

Dieses fiktive System besitze folgende Systemkenngrößen:

- Modulationsart - 16QAM
- Bitrate - 1.6 Mbit/s
- zulässige Bitfehlerrate - 10^{-4}
- 80 Kanäle a 1 MHz Bandbreite
- Frequenzbereich - 1900 bis 1980 MHz

Der wesentliche Punkt für die Verifikation wäre die Bestimmung der Bitfehlerrate am eingezeichneten Punkt E5. Für eine vollständige Verifikation müsste diese für jeden theoretisch erreichbaren

Zustand bestimmt werden. Um eine Bitfehlerrate von 10^{-4} präzise bestimmen zu können, müssen hierfür mindestens 10^5 Bit gesendet und empfangen werden, was einer Systemzeit von mindestens 625 ms pro Simulation entsprechen würde. Ein hinsichtlich der Anzahl möglicher Zustände utopisches Unterfangen. Mit Hilfe der aus der Digitaltechnik bekannten Coverage-Methodiken werden daher typische, grenzwertige Betriebsmodi definiert, die im Zuge einer Verifikation geprüft werden. Dies wären zum Beispiel:

- Einschalten des Receivers und Einlocken der PLL (Zeitbedarf)
- Kanalsprung vom niedrigsten zum höchsten (Zeitbedarf)
- Verhalten des Systems bei einem starker Störer bei $f = 1880\text{MHz}$
- Moduswechsel (z.B. Stromsparmodi - schalten alle Blöcke zum richtigen Zeitpunkt aus und auch wieder ein ?)

Das korrekte Ablufen dieser Simulationen (Ermittlung der angegebenen Systemspezifikationen) beinhaltet dabei alle nichtidealen Eigenschaften der Frontendkomponenten und ermöglicht so eine vollständige funktionale Verifikation mit der angegebenen Abdeckung im Zustandsraum. Sollten bei einzelnen dieser Simulationen Probleme zu Tage treten, so wäre ein erster Schritt der weiteren Diagnostik die einzelnen Subsysteme auf die Einhaltung der gegebenen Subsystem Spezifikationen zu prüfen. Exemplarisch könnte man für Empfangs- und Sendezug, sowie für die Frequenzsynthese folgende Aspekte prüfen:

- Konstellationsdiagramm bzw. EVM an den Punkten E3-E5,S2
- Signalspektrum an den Punkten E1-E5,P4,P6,S3,S4
- Spannungsverlauf auf den Bias-Leitungen, sowie an Punkt P3

Für eine tiefere Verifikation, die jedoch bereits in die Block-Spezifikation eingreift und nur hilft, grobe Fehlinterpretation aufzudecken, wäre eine Überprüfung der Spezifikationen einzelner Komponenten bzw. Kombinationen wie

- Verstärkung (E1-E2,E2-E3,E4-E5,S3-S4...)
- Nichtlinearitäten (E1-E2,E2-E3,S2-S3,S3-S4)
- Frequenzgang (S4,S3,E2,E3,P6)

möglich. All diese Größen werden durch das anliegende Testsignal und die digitale Kontrollogik des Empfängers entsprechend seines Zustands beeinflusst. Fehler in der Ansteuerung (Einschalten/Ausschalten) oder im Biasing lassen sich somit durch nicht einhalten der Spezifikation aufdecken.

Weitere Simulationen, die bisher mittels Überschlags-Berechnungen oder idealisierten Gleichungen in Tabellenkalkulationen (z.B. [GS84]) erfolgten, sind mit der neuen Methodik beispielhaft zusätzlich erstmals simulationstechnisch möglich und bieten neue Möglichkeiten hinsichtlich einer Optimierung. Dies wären zum Beispiel

- resultierende Gesamt-Verzerrung aus Nichtlinearitäts-Kombinationen
- Erhöhung der gesamten Rauschzahl durch einen schlechten Lokaloszillator
- notwendige Auflösung des ADC.

Bisher zum Größtenteil aus Messungen an Prototypen resultierende Kenngrößen, die für eine Gesamt-Charakterisierung des Systems notwendig sind, werden im Rahmen der Verifikation zusätzlich ermittelbar:

- **RF-Sensitivity** Empfindlichkeit des vollständigen Empfängers auf schwache Eingangssignale. Bisher ging die Bestimmung immer von idealen Signalen aus, der Effekt der Modulation wird oft vernachlässigt. Hier sind jetzt reale Simulation mit allen spezifizierten Komponenten möglich.
- **Co-Channel-Interference** Zwei gleiche FM-modulierte Signale mit derselben Trägerfrequenz aber unterschiedlicher Phasenlage beeinflussen sich gegenseitig.
- **Adjacent Channel selectivity** Störende Einfaltung von Nachbarkanälen, bedingt durch einen rauschenden Lokaloszillator.
- **Intermodulation Rejection** Bestimmt die Nichtlinearitätseigenschaften des gesamten Frontends.
- **Blocking** Ein Störer senkt das SNR am Eingang des ADCs unter einen definierten Wert.

Je nach Empfängerstruktur sind weitere Effekte, die sich in obigen Kenngrößen niederschlagen würden, nicht nur anhand ihrer Auswirkungen, sondern auch direkt auf Architekturebene beobachtbar. Die letzten genannten Simulationsmethodiken stehen jedoch nur sekundär im Fokus der funktionalen Verifikation, da die recheneffizienten Modelle, die im Folgenden erstellt werden, sich aufgrund der gemachten Näherungen nur begrenzt zur Ermittlung der realen, physikalisch erreichbaren Performance eignen.

Das folgende Kapitel liefert die theoretischen und mathematischen Grundlagen, auf denen die für die Simulation verwendeten Modelle basieren. Hierzu zählen für das analoge Frontend im wesentlichen die Einflüsse von Nichtlinearitäten, Frequenzabhängigkeiten sowie Rauschprozessen.

Kapitel 4

Simulatoren und Modellierungsdomänen

Zur Abschätzung des späteren Verhaltens eines Schaltungsentwurfs, werden Simulationen eingesetzt, die ausgehend von einer mathematischen Beschreibung der physikalischen Zusammenhänge eine Approximation der Realität erlauben. Die hierzu verwendeten Computer-Programme werden in unterschiedliche Klassen eingeteilt, die je nach Ansatz auf verschiedenen Abstraktionsgraden agieren. Abschnitt 4.1 stellt die unterschiedlichen Simulatortypen mit den dazugehörigen Algorithmen dar.

4.1 Simulatortheorie

Grundsätzlich lassen sich Simulatoren für die hier betrachteten Funkssysteme in vier Klassen einteilen - basierend auf

- fundamentalen physikalischen Gesetzen (Lösung der Maxwell'schen Gleichungen)
- Schaltungstheorie (Spice, Fast-Spice)
- Verhaltensbeschreibungen (Matlab,ADS) und
- Multilevel (hybrid) Ansätze, welche die vorherigen Ansätze kombinieren.

„You cannot solve Maxwell's equations for a CD Player!“ - dieser einfache Satz verdeutlicht das fundamentale Problem bei der Simulation und Verifikation von integrierten Schaltungen mit Hilfe der Maxwell'schen Gleichungen elektromagnetischer Felder. Während die zugrunde liegenden Prinzipien der Schaltungen immer besser untersucht werden (vergleiche aktuelle physikalische Untersuchungen der Transistoren), wird es aufgrund der Dimension immer schwieriger, diese komplexen Zusammenhänge auf nahezu atomarer Ebene für größere Schaltungsblöcke zu simulieren. Im Gegensatz zu Feldsimulatoren, sind Systemensimulatoren wie Matlab [www06], APLAC [APL] oder ADS [ADS] darauf ausgelegt, das Gesamtverhalten einer komplexen Schaltung auf einer höheren Abstraktionsebene zu beschreiben. Die verbreitete Software-Suite Matlab inkl. der Erweiterung Simulink ist ein klassischer Vertreter sogenannter Data-Flow Simulatoren. Er ist spezialisiert auf Vektor/Matrix Operationen und somit in der Lage vollständige Datenpakete effizient zu simulieren, lässt dabei aber die zugrunde liegende Physik ausser acht und verlässt sich ganz auf eine funktionale Beschreibung im zeitdiskreten Bereich. Die in den Tools ADS und APLAC verwendeten Systemensimulatoren, werden hier exemplarisch für die typischen Systemensimulatoren herausgegrif-

fen, in denen Testcases definiert und für jedes Szenario Formeln hergeleitet werden, die für diesen speziellen Testcase das gewünschte Rechenergebnis produzieren. Dies erfolgt in diesen Programmteilen vollkommen losgelöst von einer realen Berechnung der transienten Signalverläufe. So definiert APLAC [Cor99] zum Beispiel für einen rauscharmen Verstärker eine Großsignalverstärkung in Anwesenheit eines Blockers als

$$G(P_{block}) = G_0 - 10 \log \left[1 + 10^{\frac{P_{block} - 1dBCp - 2.525}{10}} \right]. \quad (4.1)$$

Aus der Gleichung ist ersichtlich, dass sich die Kleinsignalverstärkung des Verstärkers G_0 in Abhängigkeit eines anliegenden Blockers der Signal-Stärke P_{block} und des Schaltungsparameters $1dBCp$ verändert. Für die Simulation auf Schaltungsebene ist es für das Modell aber nicht ersichtlich, welche Komponenten des empfangenen Signalgemischs nun der Leistung des Blockers und welche dem eigentlich gewünschten Signal entsprechen. Die Systemsimulatoren setzen für die einzelnen Untersuchungen also Kenntnisse der Signale und Störer voraus, die im Allgemeinen während einer umfassenden Verifikation nicht zur Verfügung stehen. Für die schaltungsnahe Simulation müssen daher andere, allgemeingültige Methoden ohne Vorkenntnisse der Signale zur Beschreibung der Modelleigenschaften entwickelt werden. Die verwendeten Bauelemente werden daher über Differentialgleichungssysteme modelliert und mit Hilfe von Schaltungssimulatoren simuliert. Die angesprochenen EM Simulatoren werden nur eingesetzt, um z.B. Spulen, Kapazitäten oder einzelne Leiterbahnen möglichst präzise zu charakterisieren, und somit die Komponenten für den Schaltungssimulator zur Verfügung zu stellen.

Der bekannteste auf Schaltungstechnik optimierte Vertreter dieser gleichungslösenden Programme ist der Spice-Simulator, der der Klasse der Schaltungssimulatoren auf Bauelement-Ebene seinen Namen gab (Spice-Level). Ursprünglich an der University of California at Berkeley [Spi] entwickelt, hat sich in der Umgangssprache der Begriff „Spice-Level“ als Beschreibung für alle Simulatoren eingebürgert, die auf ähnlichen Modellen der verwendeten Bauelemente beruhen. Als Beispiele seien hier Spice (University of California at Berkeley), Spectre (Cadence Design Systems) sowie Eldo (Mentor Graphics) genannt.

Ein im Entwurfsprozess verwendetes Design-Framework erzeugt ausgehend von einer grafischen Darstellung der Schaltung eine Netzliste, welche alle benötigten Bauelemente, Quellen und Ausgänge der Schaltung enthält. Die dabei typischerweise verwendeten BSIM 3v3 (bzw. BSIM4) Modelle besitzen für Transistoren mittlerweile bis zu 85 (281) unabhängige Parameter. Selbst relativ einfache Komponenten, wie Widerstände, zeigen durch die Verkleinerung der Strukturbreiten ebenfalls mehr als nur rein ohmsches Verhalten und erhöhen somit die Anzahl der zu lösenden Gleichungen drastisch. Zusätzlich zu diesen in Spice-Syntax beschriebenen Bauelementen lassen sich in Mixed-Signal Simulatoren verschiedene Hochsprachen zur analytischen Beschreibung des Verhaltens einzelner Blöcke hinzufügen. Abbildung 4.1 zeigt dies anhand zweier identischer Beschreibungen desselben Blocks. Während auf der linken Seite der klassische Simulationsflow mit Hilfe der Schaltung und der daraus resultierenden Netzliste mit Bauelementen ersichtlich ist, beschreibt der rechte Quelltext das Verhalten der Schaltung analytisch. Diese Netzliste stellt für die Schaltungstheorie die Basis dar, auf derer mit Hilfe der Kirchhoff'schen und Ohm'schen Gesetze die Werte für Spannungen und Ströme in einer Schaltung bestimmt werden können.

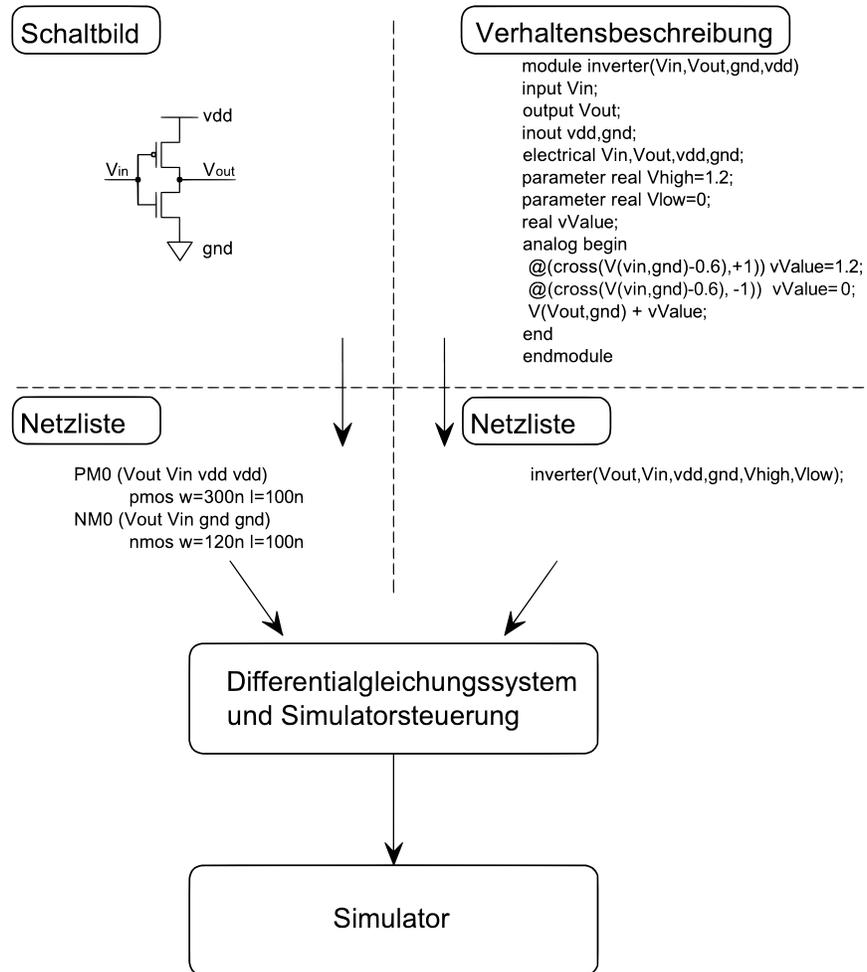


Abbildung 4.1: Funktionsprinzip eines Mixed-Signal-Simulators.

4.1.1 Simulation analoger Schaltungen

Konservative Systeme (bestehend aus elektrischen Knoten) besitzen die beiden Komponenten Potential und Fluß, respektive Spannung und Strom. Für elektrische Systeme wird dies als „analoge“ Domäne bezeichnet. Die beiden Komponenten Spannung und Strom sind hierbei über die Ohm'schen Gleichungen miteinander verkoppelt. In vielen Fällen lässt sich jedoch die Funktionalität eines Systems unter Verwendung von lediglich einer dieser beiden Komponenten beschreiben. Dies ist zum Beispiel an hochohmigen Schnittstellen der Fall, wo ein Spannungswert das Datum trägt und der Strom vernachlässigbar ist. Signale die sich so durch Repräsentation eines Datums darstellen lassen, werden als Data-Flow bezeichnet.

Die klassischen Maschen und Knotengleichungen, die der Simulator ausgehend von der Netzliste aufstellt, werden mit Hilfe eines analogen Solvers unter Verwendung verschiedener Algorithmen gelöst (z.B. Raphson-Newton-Iteration). Abbildung 4.2 zeigt den typischen Ablauf einer transienten Simulation mit Hilfe eines Spice-Simulators. Die Gleichungssysteme, die ausgehend von der Netzliste und Simulatorsteuerung aufgestellt werden, sind für jeden Simulationsschritt explizit zu lösen. Aus später noch zu erläuternden Gründen beschäftigen wir uns an dieser Stelle nur mit transienten Simulationsmethoden. Hierzu erzeugt der Simulatorekern einen initialen Startwert für alle Variablen (Ströme und Spannungen) des Gleichungssystems (1). Für nichtlineare Bauelemente werden lineare Ersatzschaltungen erzeugt, die das Verhalten in einem Kleinsignal-Arbeitsbereich abbilden (2). Mit Hilfe der inneren Schleife wird iterativ die Lösung des aufgestellten Differentialgleichungssystems bestimmt. Je nach Komplexität der Schaltung kann es viele Durchläufe dauern, bis der Simulator eine Lösung findet, die in allen Knoten die Genauigkeitsanforderungen erfüllt (konvergiert). Die äußere Schleife beeinflusst nun den schrittweisen zeitlichen Fortschritt der Simulation. Hierbei ist der Simulator zwingend an die Einhaltung des Abtasttheorems gebunden, um schnelle Signalveränderungen korrekt abzubilden. Die Schrittweite $h(n)$ ist somit eine Funktion der maximal auftretenden Frequenz innerhalb des gesamten Gleichungssystems und wird vom Simulatorekern dynamisch an die Gegebenheiten angepasst. Auch wenn die Qualität dieser Schrittweitenabschätzung immer besser wird, ist vor allem im Bereich der Modellierung durch zusätzliche Simulatorparameter darauf zu achten, dass für intern verwendete hohe Frequenzen, die nicht zwingend im Differentialgleichungssystem auftreten, das Abtasttheorem eingehalten wird (vgl. Kapitel 8). Die Lösung des Gleichungssystems erfolgt durch Aufstellung einer Matrix entsprechend

$$\begin{pmatrix} G_{00} & G_{01} & \dots & G_{0n} \\ G_{10} & G_{11} & \dots & G_{1n} \\ \dots & \dots & \dots & \dots \\ G_{n0} & G_{n1} & \dots & G_{nn} \end{pmatrix} \times \begin{pmatrix} V_0 \\ V_1 \\ \dots \\ V_n \end{pmatrix} = \begin{pmatrix} I_0 \\ I_1 \\ \dots \\ I_n \end{pmatrix} \quad (4.2)$$

oder in Matrizen Schreibweise

$$\underline{G} \cdot \underline{v} = \underline{i}, \quad (4.3)$$

für welche mit Hilfe einer LU-Faktorisierung die Bestimmung der Vektoren erfolgt. Die iterative Berechnung (z.B. mit Hilfe des Gauß-Jordan Algorithmus [wik]), führt bei sehr großen Schaltungen und resultierenden großen Matrizen zu dem erheblichen Zeitbedarf transienter Simulationen.

Funktionale Beschreibungen mit Hilfe von Hochsprachen, wie zum Beispiel Verilog-A, erzeugen in dem Matrixsystem ebenso Maschen und Knoten, wie die in der Netzliste enthaltenen Bauelemente, kommen hierbei jedoch, durch die Möglichkeit abstraktere mathematische Operationen zu verwenden, häufig mit deutlich weniger Aufwand aus, als diese Operationen schaltungstechnisch

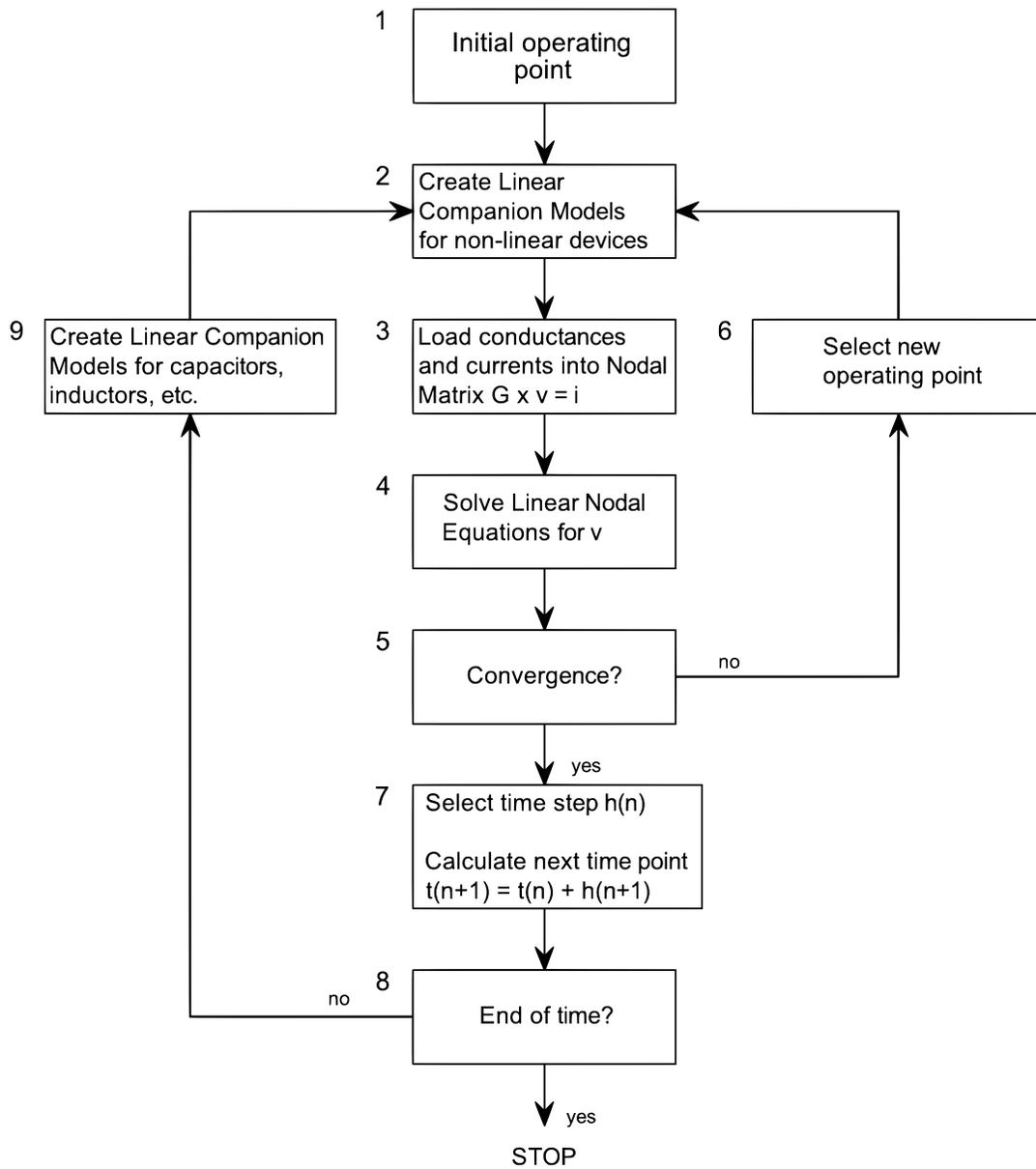


Abbildung 4.2: Raphson-Newton Algorithmus (Quelle: [CDS06a]).

abzubilden benötigen würde. Zusätzlich besitzen Sie die Möglichkeit in Abhängigkeit der Lösung des Differentialgleichungssystem die Simulatorsteuerung zu beeinflussen. Fallunterscheidungen wie if/else Bedingungen führen somit zu weiteren inneren Iterationsschleifen ohne Fortschritt der Simulatorzeit.

Beispiel:

Die Netzliste eines der im Rahmen dieser Arbeit verwendeten LNAs hat (inkl. Testbench und einfachen Bias Strukturen) exemplarisch 155 Knoten, für die 239 Gleichungen gelöst werden müssen. Die Gleichungen werden dabei aus den an einem Knoten angeschlossene Bauelementen erzeugt. Für diese Gleichungen werden hierfür Parameter aus 56 Transistoren, 135 Kapazitäten, 18 Spulen, 120 Widerstände, 13 Dioden, sowie zusätzlichen Komponenten für Signalquellen und Senken verwendet.

Zur Lösung dieses Gleichungssystems existieren aus der Informatik verschiedene Ansätze und Vergleichsmetriken, die jedoch nicht im Fokus dieser Arbeit stehen. Generell gilt es jedoch zu beachten, dass entsprechend der Landau Notation ein vollständig vernetztes Gleichungssystem die theoretische Ordnung $O(n^3)$ besitzt. In der Praxis ist es durch Linearisierungen und verwandte Techniken (z.B. unter zu Hilfenahme schwach besetzter Matrizen) möglich, dies auf etwa $O(n^2)$ zu reduzieren. Dies verdeutlicht den wichtigen Ansatz für die Verifikation die Anzahl notwendiger simultan zu lösender Gleichungen zu reduzieren. Hierbei ist es bei den angestrebten Vereinfachungen wesentlich, die resultierenden Effekte auf Genauigkeit und Simulationsgeschwindigkeit in Hinblick auf das Simulationsziel zu berücksichtigen. Simulatoren wie z.B. Fast-Spice verwenden fortgeschrittene Algorithmen, um die Anzahl der vom Simulator zu lösenden Gleichungen zu reduzieren. So erfordert zum Beispiel die Realisierung eines Transistors als Tabellenmodell erheblich weniger Matrix-Einträge als die „korrekte“ Berechnung mit Hilfe der BSIM-Modelle. Während Spice-Level Simulatoren in jedem Zeitschritt die aus den BSIM Modellen resultierenden Gleichungen vollständig lösen, setzen Fast-Spice Simulatoren auf eine vorherige Lösung der einzelnen Transistor-Gleichungen, die in Form einer Lookup-Table abgelegt wird. Die Berechnung wird dadurch erheblich ungenauer, da nur stückweise Näherungen für die verschiedenen Transistorkennlinien verwendet werden. Der Geschwindigkeitsvorteil, der sich vor allem bei einer großen Anzahl an Transistoren einstellt, ist jedoch erheblich. Durch die geringere Genauigkeit eignen sich Fast-Spice Simulatoren nur für die Berechnung von großen Digitalschaltungen. Die erzielbare Genauigkeit ist für die hier betrachteten hochfrequenten Anlogschaltungen nicht ausreichend. Sowohl Spice als auch Fast-Spice führen vor allem bei einzelnen hochfrequenten Signalen, die möglicherweise nur auf einen kleinen Teil des Systems wirken, zu einer unnötig hohen Rechenlast, da in jedem Zeitschritt das gesamte Gleichungssystem gelöst wird. Erste Ansätze die große System-Matrix in kleinere, voneinander unabhängig lösbare Untermatrizen aufzuspalten existieren, haben aber mit großen Problemen hinsichtlich der Konvergenz zu kämpfen und sind nur mit genauer Kenntnis der Schaltung und Simulatorfunktionalität einsetzbar.

Weitere Simulationsmethodiken wie Periodic-Steady-State oder Envelope Analysen sind in Entwicklung, hinken aber hinsichtlich der Simulationsperformance und Anwendbarkeit auf beliebige Strukturen den hier vorgestellten Modellierungs-Ansätzen hinterher.

4.1.2 Ereignis-gesteuerte Simulation

In der Entwurfsmethodik digitaler Schaltungen werden fast ausschließlich Ereignis-gesteuerte Simulationen verwendet. Die dort aufgestellten Netzlisten werden verwendet, um jedem Knoten eine festgelegte Sensitivitätsliste zuzuweisen. Erzeugt ein Element (Knoten) dieser Sensitivitätsliste ein Ereignis, so wird an allen hierauf sensitiven Elementen eine festgelegte Rechenoperation ausgeführt, welche wiederum zu einer Erzeugung von neuen Ereignissen an den dazugehörigen Ausgangsknoten führt. Der Vorteil ist hierbei, dass nicht in jedem Zeitschritt das vollständige Gleichungssystem gelöst werden muss, sondern lediglich derjenige Teil, der eine Veränderung erfährt. Eine Ereignis-änderung am Eingang „rattert“ dementsprechend durch die Schaltung und löst (möglicherweise) eine Veränderung des Ausgangssignals aus. Bei der Ereignis-gesteuerten Implementierung der analogen HF-Komponenten handelt sich um eine Data-Flow ähnliche Simulation (vergleichbar dem Ansatz von Matlab/Simulink) und nicht um das Lösen von Differentialgleichungen wie bei einem Analogsolver. Zwischen Detektion des Ereignisses am Eingang und dem Auslösen des nächsten berechneten Ereignisses am Ausgang liegt per Definition die Zeitdifferenz $\Delta t = 0$. Geschlossene Schleifen führen somit zu einem Dead-Lock und müssen durch den Benutzer verhindert werden.

Die vorliegende Arbeit befasst sich als erste ihrer Art mit der intensiven Benutzung des Datentyps „wreal“, der mit dem VerilogAMS-Standard eingeführt wurde, bisher aber nur von der EDA-Firma Cadence in ihren Tools implementiert wurde. Dieser Datentyp ermöglicht erstmalig die Verwendung von 32-Bit Gleitkommazahlen für die Ereignis-gesteuerte Simulation, so dass diese auch für wertkontinuierliche Größen verwendet werden kann. Im Vergleich zu analogen Simulationen besitzen die wreal-Datentypen eine identische Amplitudengenauigkeit, werden auf Grund der Ereignis-gesteuerten Modellierung jedoch nur zu diskreten Zeitpunkten ausgewertet. Dadurch dass bei der Data-Flow Simulation keine Matrix-Inversionen verwendet werden müssen, wird der Dynamik Bereich des Simulators im Vergleich zum Newton-Raphson Algorithmus erheblich verbessert. Während dort, aufgrund des verwendeten Iterationsverfahrens, lediglich 40-60 dB für nichtlineare Gleichungssysteme erzielt werden, bieten die Lösung mittels Ereignis-gesteuerter Gleitkommazahlendarstellung einen Dynamik Bereich von bis zu 300 dB [SM97]. Diese diskreten Zeitpunkte sind in aller Regel nicht äquidistant über die Zeit verteilt, so dass neue Verfahren zur Abschätzung des resultierenden Fehlers gefunden werden müssen. Zur Rekonstruktion nicht äquidistant abgetasteter Signale existieren Arbeiten von Sun [SS03], die für die vorliegende Dissertation zur Implementierung in den Hardwarebeschreibungssprachen jedoch zu rechenaufwändig sind. Solche nicht äquidistanten Abtastwerte sind vor allem in der medizinischen Bildverarbeitung bereits gängig [Kan03],[Vai01]. Die dort verwendeten Rekonstruktionsalgorithmen erfordern jedoch eine nicht kausale Signal-Verarbeitung, was für eine transiente Simulation, wie sie hier verwendet wird, nicht realisierbar ist. Alternativen wie FIR Filter mit hoher Ordnung [JL01] kommen für die hier betrachtete Anwendung nur teilweise in Frage, da durch diese die Ereignisrate deutlich erhöht wird.

4.1.3 Mixed Domain

Einige aktuelle Simulatoren (z.B. AMS von Cadence) unterstützen Ereignis-gesteuerte sowie analog implementierte Komponenten zeitgleich in derselben Simulationsumgebung. An den Schnittstellen zwischen den beiden Domänen werden hierfür Transformationseigenschaften der Signale und Simulationsalgorithmen definiert, die eine getrennte Berechnung der beiden Domänen erlauben, jedoch zu festgelegten Zeitpunkten synchronisiert werden.

An der Schnittstelle Analog zu Ereignis-gesteuert wird hierzu genau dann ein Ereignis ausgelöst, wenn der analoge Knoten sich zwischen dem Zeitpunkt t_0 und einem späteren analogen Zeitpunkt t_1 um eine festgelegte Amplitudendifferenz ΔA verändert. An der umgekehrten Schnittstelle Ereignis-gesteuert zu analog, wird immer dann der analoge Wert verändert, wenn ein neues Ereignis erfolgt. Ob dies zu einer neuen analogen Berechnung führt, ist abhängig von der Genauigkeitseinstellung des analogen Simulators. Die Verwendung von Verbindungselementen, die mittels einer amplitudenabhängigen Filterung hier die Anzahl der analogen Zeitschritte zusätzlich reduzieren, wird an dieser Stelle nicht berücksichtigt, sondern erst in Kapitel 6.5 aufgegriffen. Abbildung 4.3 zeigt den Synchronisationsalgorithmus des Mixed-Signal-Simulators AMS von Cadence. Wesentlich gilt hierbei zu beachten, dass der analoge Simulator auch negative Zeitschritte erlaubt (neuerer, feinerer Iterationszyklus), während die digitale Zeitachse nur unidirektional beschriftet werden kann.

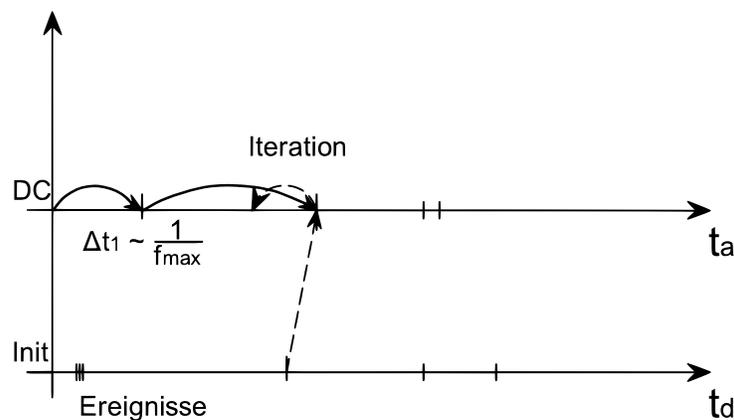


Abbildung 4.3: Synchronisation zwischen analogem und digitalem Solver bei Mixed-Signal Simulationen.

Diese Einschränkung beschränkt die möglichen Implementierungsmöglichkeiten von Ereignis-gesteuerten Filtern hinsichtlich der Kausalität, da keine a posteriori Abschätzungen getroffen werden können, wie sie zum Beispiel in Backward Euler oder Trapez Verfahren notwendig sind.

4.1.4 Cosimulation mit externen Simulatoren

Einige aktuelle Simulatoren unterstützen neben der Möglichkeit in der analogen oder digitalen Domäne zu simulieren, auch die Kopplung mit einem externen Simulator, der sich hinsichtlich der Simulationsmethodik vergleichbar zur digitalen Domäne verhält. Dies ist immer dann sinnvoll, wenn der externe Simulator für die anstehenden Berechnungen so optimiert ist, dass trotz des zusätzlichen Aufwands der zusätzlichen Synchronisation ein Zeitersparnis ermöglicht wird, bzw. eine Vielzahl der notwendigen Modelle bereits existiert und so eine zeitaufwendige Neu-Programmierung oder Umsetzung erspart bleibt. Für die im Rahmen dieser Arbeit behandelten Themen zeigt sich eine Kopplung mit Matlab/Simulink vor allem für die Erzeugung und Auswertung von modulierten Signalen als hilfreich.

4.2 Modellierung als äquivalentes Tiefpassignal

Die Simulatoren behandeln alle in den Gleichungssystemen auftretenden Größen (Signale) als mathematische Größen. Der Benutzer ist in der Lage die Signale, welche nach festgelegten Regeln berechnet werden, jedoch unterschiedlich zu interpretieren. Diese verschiedenen Zustandsräume, in die die Simulationsergebnisse abgebildet werden können, werden genauso wie die digitale oder analoge Darstellung als Domäne bezeichnet. Im Folgenden wird explizit zwischen Simulations-, Signal- und Modelldomäne unterschieden, die richtige Verwendung des Begriffs ergibt sich in der Regel aus dem Zusammenhang. Während im vorherigen Abschnitt auf die verschiedenen Lösungsmöglichkeiten der Gleichungssysteme, sowie dem zeitlichen Ablauf der Simulation eingegangen wurde, beschäftigt sich dieser Teil mit der Interpretation des Signals und mit den daran angeschlossenen Modellen. Unabhängig von der Realisierung als konservatives oder Data-Flow System, sind die Signale unterschiedlich interpretierbar. Die typische „physikalische“ Darstellung der Signale mit allen enthaltenen Frequenzen ist die niedrigste Abstraktionsebene (Passband). Da die Signale und Modelle bei allen Simulationsarten nur zu diskreten Zeitpunkten ausgewertet werden, ist es wichtig, dass das Signal mit einer hinreichenden Überabtastung verarbeitet wird. Diese als Nyquist-Kriterium bezeichnete Bedingung verhindert das Auftreten eines Alias-Effektes und wird vom analogen Simulator durch eine dynamische Schrittweitensteuerung erzielt. Zur akkuraten Abbildung von Filtercharakteristiken und ähnlichen Effekten wird eine Überabtastung $\gg 20$ vorausgesetzt. Dies führt vor allem bei modulierten Hochfrequenz-Signalen, wo ein niederfrequentes Datum (z.B. Bluetooth = 1MHz) auf einem sich schnell verändernden Träger (2.4GHz) aufgeprägt ist, zu einer im Vergleich zur eigentlich Informationsrate immens hohen Überabtastung (hier: $2400 \cdot 20 \approx 50000$).

Ein reelwertiges Zeitsignal ist im Allgemeinen ein in Amplitude und Phase moduliertes Bandpasssignal. In den allermeisten Fällen sind diese im Verhältnis zur Trägerfrequenz als schmalbandig anzunehmen. Das äquivalente Tiefpassignal, in der Literatur auch komplexwertiges Basisband genannt, bezeichnet nun das modulierte Bandpasssignal mit einer Trägerfrequenz von $f = 0$ (vgl. Abbildung 4.4). Durch die Verschiebung ist das resultierende Signal komplexwertig und somit nicht notwendigerweise für positive und negative Frequenzen identisch. Für viele Simulationen

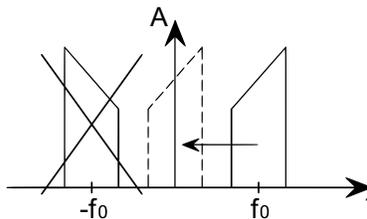


Abbildung 4.4: Verschiebung eines reelwertigen Signals ins Basisband.

ist nur die Verzerrung des eigentlichen Nutzsignals und nicht die Variation des Trägers von Bedeutung. Ein Basisband Modell unterdrückt somit den HF-Träger des modulierten Signals und verwendet nur das eigentliche aufgeprägte Datum zur Signaldarstellung. Somit lässt sich durch die mathematische Umformung

$$\underline{x}_{bb}(t) = x_{HF}(t) \cdot e^{j\omega_0 t} = A(t) \cdot e^{[-j(\omega_0 t + \Phi(t))]} \cdot e^{j\omega_0 t} = A(t) \cdot e^{-j\Phi(t)} \quad (4.4)$$

die Trägerfrequenz herausrechnen. Diese Umrechnung (Neuinterpretation des Signals) ist bei jedem

der verbundenen Modelle zu berücksichtigen, um zur Passbanddarstellung identische Ergebnisse zu produzieren.

Die auf der Trägerfrequenz laufenden Komponenten stellen bei Funksystemen oft nur einen Bruchteil des gesamten Systems dar, so dass durch die Umrechnung die höchste auftretende Frequenz auf die Modulationsrate minimiert werden kann. Vor allem für analoge Simulationen bedeutet dies einen Geschwindigkeitsvorteil, da die im vorherigen Abschnitt dargestellte große Matrix aller Komponenten des Gesamtsystems erheblich seltener gelöst werden muss. Vor allem bei komplexeren Schaltungen ist es für Designer und Verifikationsingenieure sehr umständlich die einheitliche Interpretation des Signals für alle verwendeten Komponenten zu garantieren. Typische frequenzabhängige Komponenten, die oft auf Top- und Sub-Level als AC Kopplung oder gegen Effekte wie Ground Bouncing und Vergleichbares eingesetzt werden, müssen für identische Simulationsergebnisse durch äquivalente Modelle ersetzt werden, die die Frequenzverschiebung des Ursprungssignals berücksichtigen. Neben diesen, durch eine saubere Planung und strukturierte Modellierung des Systems beherrschbaren Problemen, existiert als weiterer, bisher nicht gelöster Nachteil die Notwendigkeit aus einem einzigen hochfrequenten Signal mehrere zusammengehörende komplexwertige Signale gemäß Gleichung 4.4 zu generieren. Aus dem eigentlichen hochfrequenten Trägersignal $x_{HF}(t)$ entstehen so die niederfrequenten Komponenten Amplitude $A(t)$, Phase $\Phi(t)$ und als Zahlenwert die Trägerfrequenz f_0 , welche zwischen den verschiedenen Blöcken verbunden werden müssen. Dies führt zu einem Verlust der Identität zwischen Schaltungsimplementierung und Modell, was für die Verifikation einen erheblichen Nachteil darstellt, da die Verdrahtung der Komponenten nicht mehr umkehrbar eindeutig abgebildet wird. In Systemensimulatoren wie ADS und Matlab, die ohne Bezug zu konservativen Schaltungen in der Lage sind sehr abstrakte Datentypen zu definieren, ist die Verwendung von Basisbandmodellen heutzutage Standard.

Bevor später auf mögliche Implementierungen solcher abstrakter Datentypen in neuen Hochsprachen eingegangen wird, werden zunächst die entsprechenden Gleichungen und Darstellungsmöglichkeiten der Signale analytisch hergeleitet und hinsichtlich des Verifikationspotentials untersucht.

4.2.1 Signaltransformationen und Darstellungen

Ein reelwertiges Signal $x_{HF}(t)$ mit der Bandbreite B und der Mittenfrequenz f_c , für das gilt $f_c > B$, kann dargestellt werden als Kombination aus Amplituden- und Phasenmodulation mit

$$x_{HF}(t) = A(t) \cdot \cos[2\pi f_c t + \Phi(t)]. \quad (4.5)$$

Für eine Beschreibung des Signals mit Hilfe des äquivalenten Tiefpasssignals reicht es dann aus $A(t)$ und $\Phi(t)$ gemeinsam mit der Trägerfrequenz f_c anzugeben. Mit Hilfe des Additionstheorems von cos-Funktionen

$$\cos(a + b) = \cos(a) \cdot \cos(b) - \sin(a) \cdot \sin(b) \quad (4.6)$$

kann diese Darstellung alternativ umgeformt werden, zu zwei zueinander orthogonalen Funktionen der Trägerfrequenz f_c

$$x_{HF}(t) = A(t) \cdot \cos[\Phi(t)] \cdot \cos(2\pi f_c t) - A(t) \cdot \sin[\Phi(t)] \cdot \sin(2\pi f_c t). \quad (4.7)$$

Definiert man nun die Quadraturkomponenten zu

$$I(t) = x_{re}(t) = A(t) \cdot \cos[\Phi(t)] \quad \text{und} \quad (4.8)$$

$$Q(t) = x_{im}(t) = A(t) \cdot \sin[\Phi(t)], \quad (4.9)$$

ergibt sich

$$x_{HF}(t) = x_{re} \cdot \cos(2\pi f_c t) - x_{im} \cdot \sin(2\pi f_c t). \quad (4.10)$$

Fasst man nun die beiden Quadraturkomponenten mit Hilfe der komplexwertigen Schreibweise und den Euler'schen Beziehungen zu einem (komplexwertigen) Signal zusammen, ergibt sich

$$x_{HF}(t) = \Re \left\{ [x_{re}(t) + jx_{im}(t)] \cdot e^{-j2\pi f_c t} \right\} \quad (4.11)$$

$$= \frac{1}{2} \cdot \left\{ [x_{re}(t) + jx_{im}(t)] \cdot e^{-j2\pi f_c t} + [x_{re}(t) - jx_{im}(t)] \cdot e^{-j2\pi f_c t} \right\} \quad (4.12)$$

Das komplexwertige Basisbandsignal, welches unabhängig von der Trägerfrequenz f_c ist, ist somit definiert als

$$\underline{x}_{bb} = x_{re}(t) + jx_{im}(t). \quad (4.13)$$

Eine gleichwertige Darstellung in Polarkoordinaten lässt sich dann erreichen durch Bildung von

$$A(t) = \sqrt{x_{re}^2(t) + x_{im}^2(t)} \quad \text{und} \quad (4.14)$$

$$\Phi(t) = \arctan \left(\frac{x_{im}(t)}{x_{re}(t)} \right). \quad (4.15)$$

Unabhängig von der Darstellungsart benötigen die Basisbanddarstellungen drei Komponenten, um das ursprüngliche Signal vollständig zu beschreiben. Während die Trägerfrequenz für viele Entwürfe als Konstante angenommen werden kann, sind Amplitude/Phase oder Real/Imaginärteil abhängig vom zu übertragenden Datum und müssen zwischen den einzelnen Komponenten verbunden werden.

4.2.2 Erzeugung äquivalenter Tiefpassignale

Ein äquivalentes Tiefpassignal lässt sich in Anlehnung an die analytische Berechnung mit Hilfe eines geeigneten Abwärtswandlers aus einem beliebigem Bandpassignal erzeugen (siehe Abbildung 4.5). Hierzu wird das Signal mit dem Faktor 2 und der Trägerfrequenz $e^{(-j2\pi f_c t)}$ multipliziert, um das Spektrum zu verschieben und gleichzeitig die äquivalente Signalleistung beizubehalten. Die unerwünschte Spiegelfrequenz, die hierbei bei der doppelten Trägerfrequenz erzeugt wird, wird durch das Tiefpassfilter anschließend entfernt.

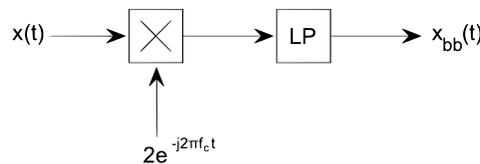


Abbildung 4.5: Erzeugung des äquivalenten Basisbandsignals mit Hilfe eines Abwärtswandlers.

Ein anderer Ansatz benutzt die phasendrehende Eigenschaft der Hilbert Funktion. Es gilt für diese Transformationsvorschrift

$$HT\{a + jb\} = a - jb. \quad (4.16)$$

Für das Basisbandsignal kann man demzufolge auch schreiben

$$x_{HF}(t) = x_{re}(t) \cdot \cos(2\pi f_c t) - x_{im}(t) \cdot \sin(2\pi f_c t) \quad (4.17)$$

$$\underline{x}_{ssb}(t) = (x_{HF}(t) + HT\{x_{HF}(t)\}) \cdot e^{j2\pi f_c t} \quad (4.18)$$

$$\underline{x}_{bb}(t) = \underline{x}_{ssb}(t) \cdot e^{-j2\pi f_c t} = x_{re}(t) + jx_{im}(t). \quad (4.19)$$

4.2.3 Nichtlinearitäten bei Basisbanddarstellung

Die Definitionen und Charakteristika der Nichtlinearitäten werden im folgenden Kapitel über die mathematischen Grundlagen der Modellierung angesprochen. Hinsichtlich der Basisbandmodellierung sei an dieser Stelle nur erwähnt, dass durch die Beibehaltung der Signalleistung sich alle auf Leistungsebene spezifizierten mathematischen Operationen sowohl für das Passband als auch für das äquivalente Basisband verwenden lassen. Besondere Modellvarianten, die komplexwertige Funktionen implementieren, sind im Basisband auf Grund der direkten Verfügbarkeit der In- und Quadraturkomponenten einfacher zu implementieren (vergleiche zum Beispiel Saleh-Modell). Aufgrund der Schmalbandigkeit gegenüber der Trägerfrequenz sind Verzerrungen grundsätzlich als unabhängig von der Modulationsbandbreite anzunehmen.

4.2.4 Transformation einer Filterfunktion ins äquivalente Basisband

Eine Filterfunktion $H(s)$ lässt sich im Zeitbereich als Faltung des Eingangssignals $x(t)$ mit der zur Übertragungsfunktion gehörenden Impulsantwort $h(t)$ beschreiben. Es gilt

$$y(t) = x(t) * h(t). \quad (4.20)$$

Für die Transformation einer analytischen Übertragungsfunktion ins äquivalente Basisband ist es notwendig, die komplexwertigen Faltung zu betrachten. Für ein komplexwertiges Signal \underline{x} ist diese mit der Übertragungsfunktion \underline{h} definiert als

$$\underline{y}(t) = \underline{x}(t) * \underline{h}(t) \quad (4.21)$$

mit

$$\underline{x}(t) = x_{re}(t) + jx_{im}(t) \quad (4.22)$$

$$\text{und } \underline{h}(t) = h_{re}(t) + jh_{im}(t). \quad (4.23)$$

Somit ergibt sich für das Faltungsergebnis

$$y_{re}(t) = x_{re}(t) * h_{re}(t) - x_{im}(t) * h_{im}(t) \quad (4.24)$$

$$\text{und } y_{im}(t) = x_{re}(t) * h_{im}(t) + x_{im}(t) * h_{re}(t). \quad (4.25)$$

Die komplexwertige Impulsantwort $\underline{h}(t)$ lässt sich aus der komplexwertigen Filterfunktion bestimmen durch die Darstellung als

$$\Re \{ \underline{h}(t) \} = h_{re}(t) \quad (4.26)$$

$$\text{und } \Im \{ \underline{h}(t) \} = h_{im}(t) \quad (4.27)$$

Mit diesen Zusammenhängen lässt sich nun ein Filter nach Spezifikation im Frequenzbereich in das äquivalente Basisband transformieren (siehe Abbildung 4.6).

Abgesehen von dieser systemtheoretischen Betrachtung, ist es auf Schaltungsebene oft notwendig Koppelkapazitäten oder Pullup/Pulldown Widerstände durch äquivalente Basisbandkomponenten zu ersetzen. Wird eine Schaltung auf Blocklevel-Ebene ins äquivalente Basisband transformiert

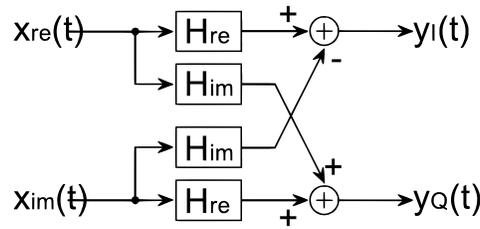


Abbildung 4.6: Darstellung eines äquivalenten Basisbandfilter.

und nur eine Kapazität oder Induktivität übersehen, ist das Simulationsergebnis oftmals fatal fehlerbehaftet. Betrachtet man eine AC Kopplung mit einer einzelnen Serienkapazität, so gilt für die Spannung über dem Kondensator in Abhängigkeit von Zeit und Strom die Gleichung

$$V(t) = \frac{1}{C} \cdot \int_0^t I(t)dt (+V(t_0)). \quad (4.28)$$

Verwendet man für die Spannung $V(t)$ und den Strom $I(t)$ nun eine komplexwertige Darstellung gemäß Gleichung 4.10, so lässt sich dies umformen zu

$$V_{re}(t) \cos(\omega t) - V_{im}(t) \sin(\omega t) = \frac{1}{C} \cdot \left[\int_0^t I_{re}(t) \cos(\omega t) - I_{im}(t) \sin(\omega t) dt \right]. \quad (4.29)$$

Die Integrale lassen sich partiell lösen, so dass sich nach einem Koeffizientenvergleich folgende Gleichungen aufstellen lassen

$$\begin{aligned} V_{re}(t) &= \frac{1}{C} \cdot \int_0^t I_{re}(t) dt - \frac{1}{C} \omega I_{im}(t) \\ V_{im}(t) &= \frac{1}{C} \cdot \int_0^t I_{im}(t) dt + \frac{1}{C} \omega I_{re}(t). \end{aligned} \quad (4.30)$$

Auf Bauelementebene wird somit eine isolierte Serienkapazität transformiert in zwei identische Serien-Kapazitäten sowie frequenzabhängigen Kreuzkopplungen zwischen den In- und Quadraturphasen des äquivalenten Basisbandsignals. Für Induktivitäten wurde eine vergleichbare Rechnung von Jesse Chen in [Che06] veröffentlicht.

4.2.5 Rauschen

Ebenso wie bei den Nichtlinearitäten ist dies ein Vorgriff auf die später zu betrachtenden mathematischen Beschreibungen von Rauscheinflüssen. Betrachten wir die in 4.5 dargestellte Erzeugung des äquivalenten Basisbands mit Hilfe eines Abwärtswandlers, so ergibt sich für eine Passband Rauschleistungsdichte von $N_0/2$ die äquivalente Rauschleistungsdichte am Eingang des Tiefpassfilters des Basisbandmodells von $2N_0$. Dies wird von Jesse Chen in [Che06] ausführlich hergeleitet. Eine analytische Betrachtung führt weiterhin dazu, dass eine Rauschquelle im Passband als identisches additives weißes Rauschen auf jedem Zweig des Basisbands transformiert werden kann. Dies sind zwei statistisch unabhängige Rauschprozesse mit entsprechend verteiltem und mittelwertfreiem Signal. Auf die Erzeugung dieser Rauschprozesse wird in den Abschnitten 5.4 und 6.3 ausführlich eingegangen.

4.2.6 Implementierungsmöglichkeiten

Abbildung 4.7 zeigt die Verbindungen, die entsprechend der im vorherigen Kapitel gemachten Definitionen für einen Schaltungs-Block in Pass- und Basisband notwendig sind.

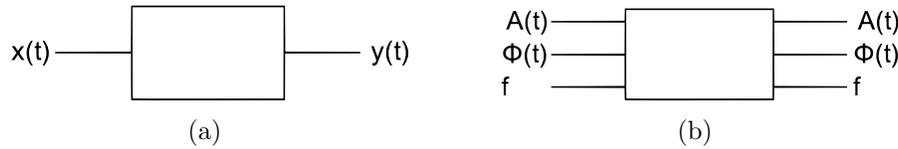


Abbildung 4.7: Blockdarstellung für Pass- (a) und Basisband (b).

Deutlich erkennbar ist der Verlust der Konnektivität durch die unterschiedliche Anzahl an Ein- und Ausgangssignalen. Die im Folgenden verwendete Programmiersprache VerilogAMS unterstützt an dieser Schnittstelle leider keine abstrakten Datenstruktur. Die verwandte Programmiersprache System-Verilog hingegen, bietet die in Listing 4.1 dargestellten Konstrukte, unterstützt jedoch keine analoge Simulationsmethodik.

```

typedef struct {
    real I,Q;
    real frequency;
} ComplexWaveT;
interface ComplexStruct;
    ComplexWaveT ComplexWave;
endinterface : ComplexStruct ;

```

Listing 4.1: Quellcodebeispiel eines abstrakten Datentyps in SystemVerilog.

Aus diesem Grunde wurde im Rahmen dieser Arbeit bei den entsprechenden EDA Tool Herstellern vorgeschlagen, in einer noch in Definition befindlichen zukünftigen Sprache SystemVerilog-AMS, die dargestellten Konstrukte zu berücksichtigen. Unter Verwendung eines objektorientierten Ansatzes gemäß Abbildung 4.8 bei der Erstellung der benötigten Verbindungsmodule zwischen elektrischen und diesen neuen abstrakten Datentypen, liessen sich direkt polymorphe Signale definieren.

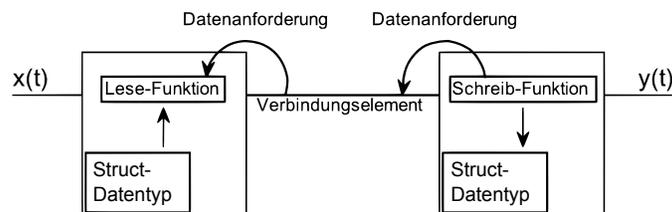


Abbildung 4.8: Objektorientiertes Programmieren in SystemVerilog.

Diese polymorphen Signale erlauben in Abhängigkeit der angeschlossenen Moduldefinition die Übergabe als Pass- oder Basisbandsignal, und ermöglichen so eine optimale Ausnutzung der Simulationsperformance bei gleichzeitiger Sicherstellung einer durchgängigen Konnektivität. Diese Methodik und erste Quelltexte, die isoliert simuliert werden konnten und vielversprechende Performance zeigten, wurden auf der Konferenz IEEE BMAS 2005 in San Jose, USA [JN05] vorgestellt. Listing 4.2 zeigt den Quellcode eines so implementierten Basisband LNA. Listing 4.3 zeigt die Verwendung polymorpher Signale für einen LNA mit Passband Eingang und Basisband Ausgang.

```

module LNA_BB( interface in_port , interface out_port );
[... ]
always @in_port
begin
    out_port.BBout.I= in_port.BBin.I;
    out_port.BBout.Q= in_port.BBin.Q;
    out_port.BBout.frequency = in_port.BBin.frequency ;
end

```

Listing 4.2: Quellcodebeispiel eines rauscharmen Verstärkers in SystemVerilog für eine äquivalente Basisbandimplementierung.

```

module LNA_mixed( interface in_port , interface out_port );
[... ]
parameter fc=2.5G; // Definition for desired carrier
always @in_port
begin
    input_PB=in_port.PBin.Amplitude;
    I = real(exp(j2*pi*fc*$abstime)*(input_PB+HT(input_PB)))...
    // calculations for Passband/Baseband transformation
    Q = ...
    out_port.BBout.I= I;
    out_port.BBout.Q= Q;
    out_port.BBout.frequency = fc ;
end

```

Listing 4.3: Quellcodebeispiel eines rauscharmen Verstärkers in SystemVerilog für eine Implementierung mit Passband Eingang und Basisband Ausgang.

Auf Grund der mangelnden Verfügbarkeit dieser Sprachkonstrukte in den aktuellen Tools, konnten diese Methodiken im weiteren Verlauf der Ausarbeitung der Verifikationsmethodik jedoch leider nicht berücksichtigt werden. Für die im späteren verwendeten differentiellen Systeme wurde zur Erhaltung der Konnektivität das differentielle Leitungspaar als Träger der IQ Signale betrachtet, so dass für die Umrechnung der Komponenten zunächst eine Umwandlung von differentiell zu single ended erfolgen musste.

Kapitel 5

Mathematische Methoden der Modellierung

„Fundamentally, a behavioral model is a set of equations that describes the relationship between the inputs, outputs and internal states of a circuit.“ [SET94]

Um die im vorherigen Kapitel beispielhaft aufgezählten Verifikationsaspekte mit Hilfe der Modelle realitätsnah und recheneffizient abbilden zu können, werden die wesentlichen Eigenschaften der Schaltungsblöcke mit Hilfe mathematischer Beschreibungen realisiert. Diese Beschreibungen haben das Ziel Spezifikationen, die ein entsprechendes Verhalten des Modells in einer definierten Testumgebung beschreiben, so abzubilden, dass Simulationen von Modell und Schaltung in identischer Umgebung diese Anforderungen erfüllen. Der Übersicht halber werden zunächst die Eigenschaften Linearität, Frequenzabhängigkeit und Rauschen in einzelne Modellkomponenten getrennt, um später durch geeignete Kombination dieser Eigenschaften das gewünschte Verhalten in einem Gesamtmodell abzubilden.

5.1 Nichtlineare Übertragungsglieder

Abhängig von der Modulationsart, ist die Linearität oder gewünschte Nichtlinearität der einzelnen Komponenten eine für viele Funkssysteme wesentliche Eigenschaft, da sie den Dynamikbereich, die Sensitivität und die spektralen Eigenschaften des Systems mitbestimmt. In der Literatur wird häufig zwischen schwachen und starken Nichtlinearitäten unterschieden. Harte Aussteuergrenzen, wie sie zum Beispiel bei einem limitierenden Verstärker auftreten, entsprechen hierbei einer starken Nichtlinearität und werden in der Regel über eine abschnittsweise Definition der Übertragungsfunktion implementiert. Schwache Nichtlinearitäten hingegen sind diejenigen Verzerrungen, die nicht zwingend als harte Grenzen der Eingangs-/Ausgangskennlinie erkenntlich sind, sondern sich als Abweichung von der idealen linearen Kennlinie ergeben. Wie sich durch eine Taylorreihenentwicklung zeigen lässt, erzeugen diese bereits zusätzliche (wenn auch leistungsschwache) Frequenzanteile, welche das System stören können. Die meisten realen Systeme erfüllen die Anforderungen an die Linearität meistens nur näherungsweise, d.h. innerhalb bestimmter Aussteuergrenzen.

Die im Folgenden zu erörternden Nichtlinearitäten führen zu vier wesentlichen Effekten beim Empfang von Funksignalen:

- Verstärkungs-Kompression
- Desensitization and Blocking
- Kreuz-Modulation
- Intermodulation (ACPR)

Die Verstärkungs-Kompression (engl. Gain Compression) resultiert aus dem Effekt, dass die Kleinsignalverstärkung eines Schaltungsblocks mit der Leistung des Eingangssignals variiert. Beschrieben wird dieser Effekt durch Angabe des 1dB Kompressionspunkt (s.u.), bei dem die Ausgangsamplitude um 1dB von der idealen linearen Kennlinie abweicht.

Desensitization and Blocking tritt auf, wenn durch nichtlineare Eigenschaften des Schaltungsblocks ein starkes Signal dazu führt, dass ein schwächeres Signal maskiert und somit für den Empfänger unkenntlich gemacht wird. Die Spezifikationen aktueller HF Receiver schreiben mittlerweile vor, dass der Empfänger selbst bei Blockern mit 60–70dB mehr Leistung als das erwünschte Signal noch einwandfrei funktionieren muss (abhängig von den verwendeten Frequenzen!). Als Kenngröße wird die Sensitivity verwendet, die eine Systemgröße darstellt, welche sich nicht direkt als Kennzahl eines einzelnen Blocks abbilden lässt, sondern aus den unterschiedlichen Eigenschaften der kombinierten Blöcke resultiert und somit Systemmessungen oder Systemsimulationen erfordert.

Kreuz-Modulation entsteht auf ähnliche Weise, jedoch wird hierbei die Amplitude des schwachen Signals durch den starken Störer zusätzlich moduliert. Dies tritt vor allem bei Full-Duplex CDMA Systemen auf und resultiert ähnlich wie Desensitization aus dem Zusammenspiel verschiedener kombinierter Block Eigenschaften.

Intermodulation entsteht immer dann, wenn zwei Signale unterschiedlicher Trägerfrequenz auf einen nichtlinearen Block treffen und diesen stark aussteuern. Die so entstehenden Intermodulationsprodukte n-ter Ordnung lassen sich durch den dazugehörigen Interceptpunkt n-ter Ordnung beschreiben (s.u.).

Schwache Nichtlinearitäten werden durch Klirr- oder Verzerrungsfaktoren beschrieben, die sich aus den Interceptpunkten der Übertragungsfunktion herleiten lassen. Zu beachten ist, dass alle folgenden Modellansätze auf einigen idealisierten Annahmen beruhen.

- Das gewählte mathematische Modell beschreibt die nichtlineare Ein-/Ausgangsabbildung exakt genug.
- Diese nichtlineare Abbildung ist insbesondere
 - zeitunabhängig (und damit frequenzunabhängig).
 - unabhängig von weiteren äußeren Faktoren (z.B. Temperatur).

Für lineare Systeme gilt, neben der Tatsache, dass keine neuen Frequenzanteile entstehen, dass sich die Gesamtwirkung als Summe aller Teilwirkungen darstellen lässt (Überlagerungssatz/Superpositionssatz). Ein System mit der zeitabhängigen Eingangsspannung $u_e(t)$, der Ausgangsgröße $u_a(t)$ und der Wirkung $y = f(x)$ lässt sich somit beschreiben als

$$u_a(t) = f\{u_e(t)\}. \quad (5.1)$$

Stellt man die Eingangsspannung als Summe von N Teilspannungen dar

$$u_e(t) = u_0(t) + u_1(t) + \dots + u_N(t) = \sum_{i=0}^N u_i(t), \quad (5.2)$$

so ist die Ausgangsspannung gleich der Summe der Teilwirkungen

$$u_a(t) = f\left\{\sum_{i=0}^N u_i(t)\right\} = \sum_{i=0}^N f\{u_i(t)\}. \quad (5.3)$$

Im Gegensatz hierzu führen nichtlineare Schaltungsblöcke zu zusätzlichen (erwünschten oder auch unerwünschten) Intermodulationsprodukten, die sich nicht durch eine solche Superposition darstellen lassen. Im Allgemeinen werden diese durch inhärent nichtlineare Bauelemente wie Dioden, spannungsabhängigen Rückwirkungskapazitäten von Transistoren oder auch spannungsabhängigen Widerständen verursacht. In der Praxis hat die Auswirkung im Spektrum eine größere Bedeutung als der lineare Zusammenhang der Amplituden, da durch die nichtlinearen Verzerrungen neue, meist störende Spektralanteile entstehen. Im Gegensatz zu Amplitudenfehlern, lassen sich die so entstandenen Spektralanteile häufig nur unzureichend durch eine Nachverarbeitung entfernen, da sie sich nahe dem Signalband befinden können. Eine nichtlineare Abbildung eines Ein- auf ein Ausgangssignal (Abbildung 5.1) wird ebenso wie die lineare Wirkung dargestellt als

$$y(t) = g[x(t)], \quad (5.4)$$

für welche der Superpositionssatz jedoch nicht mehr gültig ist.

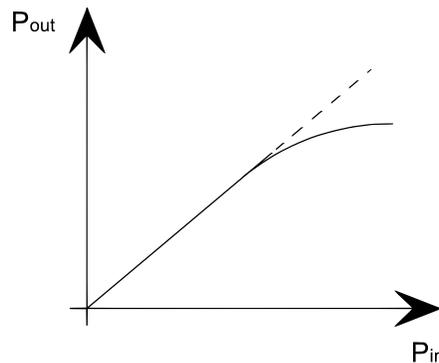


Abbildung 5.1: Typische Nichtlinearitäts Kennlinie.

Diese nichtlineare Funktion g lässt sich hierbei auf verschiedene Arten und Weisen implementieren:

- Tabellendarstellung für eine eindeutige Ein-/Ausgangszuordnung
- Analytisch als
 - Taylorreihenentwicklung
 - Summe von gewichteten Besselfunktionen
 - Saleh-Modell
 - beliebigen anderen Funktionen
- Volterrareihen

Aus Sicht der Verifikation ist eine Tabellenimplementierung (siehe auch Kapitel 7.1) - wie in vielen Veröffentlichungen ([fBuFb],[CDS06a]) angesetzt - hilfreich, verhindert jedoch eine analytische Betrachtung der resultierenden Effekte und erlaubt somit keine systemtheoretische Betrachtung mit veränderlichen Parametrisierungen, wie sie für den praxisnahen Einsatz im Entwurf sinnvoll sind.

Die analytischen Ansätze sind hingegen einfacher zu parametrisieren und basieren meistens auf einer Taylorreihenentwicklung der Übertragungsfunktion. In der Praxis lässt sich die Darstellung über Fourierkoeffizienten am effektivsten einsetzen, da sich die Intermodulationsprodukte direkt ablesen lassen und die zusätzlichen Frequenzanteile aus trigonometrischen Überlegungen (siehe unten) zu bestimmen sind.

Besselfunktionen als Grundlage der Kurvenapproximation werden meistens nur für Sonderfälle verwendet, da die Vorteile gegenüber den Fourierkoeffizienten im Vergleich zum Rechenaufwand nicht überwiegen.

Das Saleh-Modell verwendet eine fraktionale, komplexwertige Funktion, um eine theoretisch unendliche Reihenentwicklung mit beschränktem Koeffizientensatz zu ermöglichen (Abschnitt 5.1.2). Ihre besondere Eigenschaft ist die Tatsache, dass sie durch die komplexwertigen Parameter bereits eine Phasenverzerrung, wie sie zum Beispiel zur Abbildung von Spectral Regrowth in Leistungsverstärkern notwendig ist, berücksichtigt.

Volterra Reihen stellen als Sonderfall gedächtnisbehaftete Nichtlinearitäten dar und werden in Kapitel 5.3 beleuchtet.

Zunächst werden wir im Folgenden die Modellierung als Polynomansatz mit Hilfe der Taylorreihenentwicklung näher betrachten.

5.1.1 Modellierung mit Taylorreihenentwicklung

Die Parameter, die für eine Taylorreihenentwicklung verwendet werden, werden historisch begründet als Klirrfaktoren bezeichnet und sind analytische Größen, deren Werte in der Praxis durch Simulation oder Messung bestimmt werden. Es sind physikalisch nicht real existierende Approximationen des analytisch beschreibbaren Zusammenhangs zwischen Ein- und Ausgangssignal. Insbesondere sind die so ermittelten Funktionen, bei Begrenzung der Reihenentwicklung auf eine endliche Ordnung, nur für Systeme mit schwachen Nichtlinearitäten gültig. Eine eventuelle zusätzliche Frequenzabhängigkeit des Systems ist in Form einer Reihenschaltung mit Filterfunktionen separat zu berücksichtigen (siehe Abschnitt 5.5.2).

Betrachtet man die nichtlineare Übertragungsfunktion $g\{x\}$ als Taylorreihenentwicklung bis zur N-ten Ordnung, so gilt im Zeitbereich:

$$y(t) = g\{x(t)\} = \sum_{n=0}^N \alpha_n x^n(t). \quad (5.5)$$

Transformiert in den Frequenzbereich erhält man direkt:

$$Y(f) = A_0 \delta(f) + \sum_{n=0}^N a_n [X(f)^{n-1} * X(f)]. \quad (5.6)$$

Gleichung 5.6 beschreibt somit, bedingt durch den Faltungsoperator und die Potenz N , die entsprechende Vergrößerung des benötigten Spektrums des Ausgangssignals durch die entstehenden Intermodulationsprodukte.

Die Koeffizienten der Taylorreihenentwicklung α_n werden ausgehend von Gleichung 5.5 bestimmt, nach der für das Ausgangssignal $y(t)$ in Abhängigkeit des Eingangssignals $x(t)$ gilt:

$$y(t) = \alpha_0 + \alpha_1 x(t) - \alpha_2 x^2(t) - \alpha_3 x^3(t) - \dots \quad (5.7)$$

Die unterschiedlichen Vorzeichen im Vergleich zur ursprünglichen Reihenentwicklung verdeutlichen den dämpfenden Einfluß der Koeffizienten ab zweiter Ordnung auf die Kennlinie entsprechend Abbildung 5.1. In der Realität wird diese unendliche Potenzreihenentwicklung auf eine endliche Zahl an Koeffizienten reduziert. Der Einfluß der Reduktion der Anzahl an Koeffizienten auf die abzubildenden Systemparameter wird später beim Vergleich mit realen Schaltungen erörtert. Im Folgenden betrachten wir zunächst nur die Effekte der so definierten Nichtlinearität auf ein Eingangssignal einer einzelnen Frequenz.

Frequenzen bei Einzeltonanregung

Betrachtet man ein Eingangssignal $x(t)$ der Amplitude $A(t)$ und der Frequenz ω_0

$$x(t) = A(t) \cdot \cos(\omega_0 t), \quad (5.8)$$

so erhält man über die Taylorreihenentwicklung der nichtlinearen Übertragungsfunktion am Ausgang des nichtlinearen Schaltungsblocks :

$$y(t) = \alpha_0 + \alpha_1 \cdot A(t) \cdot \cos(\omega_0 t) - \alpha_2 \cdot A^2(t) \cdot \cos^2(\omega_0 t) - \alpha_3 \cdot A^3(t) \cdot \cos^3(\omega_0 t) - \dots \quad (5.9)$$

Mit den allgemeinen Theoremen für trigonometrische Terme

$$\cos^2(x) = \frac{1}{2} [1 + \cos(2x)] \quad (5.10)$$

$$\cos^3(x) = \frac{1}{4} [3\cos(x) + \cos(3x)] \quad (5.11)$$

$$\cos^4(x) = \frac{1}{8} [3 + 4\cos(2x) + \cos(4x)] \quad (5.12)$$

$$\cos^5(x) = \frac{1}{16} [10\cos(x) + 5\cos(3x) + \cos(5x)] \quad (5.13)$$

ergibt sich für das Ausgangssignal bei Betrachtung einer Taylorreihenentwicklung bis zur 5. Ordnung:

$$\begin{aligned} y(t) &= \alpha_0 + \alpha_1 A(t) \cos(\omega_0 t) - \alpha_2 A^2(t) \cos^2(\omega_0 t) - \alpha_3 A^3(t) \cos^3(\omega_0 t) \\ &\quad - \alpha_4 A^4(t) \cos^4(\omega_0 t) - \alpha_5 A^5(t) \cos^5(\omega_0 t) \\ &= \alpha_0 + \alpha_1 A(t) \cos(\omega_0 t) - \alpha_2 A^2(t) \frac{1}{2} [1 + \cos(2\omega_0 t)] - \alpha_3 A^3(t) \frac{1}{4} [3\cos(\omega_0 t) + \cos(3\omega_0 t)] \\ &\quad - \alpha_4 A^4(t) \frac{1}{8} [3 + 4\cos(2\omega_0 t) + \cos(4\omega_0 t)] \\ &\quad - \alpha_5 A^5(t) \frac{1}{16} [10\cos(\omega_0 t) + 5\cos(3\omega_0 t) + \cos(5\omega_0 t)]. \end{aligned} \quad (5.14)$$

Frequenz	Amplitude
0	$\alpha_0 - \frac{1}{2}\alpha_2 A^2(t) - \frac{3}{8}\alpha_4 A^4(t)$
ω_0	$\alpha_1 A(t) - \frac{3}{4}\alpha_3 A(t) - \frac{5}{8}A^5(t)$
$2\omega_0$	$-\frac{1}{2}\alpha_2 A^2(t) - \frac{1}{2}\alpha_4 A^4(t)$
$3\omega_0$	$-\frac{1}{4}\alpha_3 A^3(t) - \frac{5}{16}\alpha_5 A^5(t)$
$4\omega_0$	$-\frac{1}{8}\alpha_4 A^4(t)$
$5\omega_5$	$-\frac{1}{16}\alpha_5 A^5(t)$

Tabelle 5.1: Auszug der Amplituden der Klirrkomponenten bis zur 5. Ordnung bei Einzeltonanregung.

Sortiert man Gleichung 5.14 nach Frequenzanteilen, um einen Überblick über die neu entstandenen Harmonischen zu erhalten, so ergeben sich die Koeffizienten der einzelnen Grundfrequenzen entsprechend Tabelle 5.1. Mit Hinzunahme von Taylorgliedern höherer Ordnung wächst auch die Anzahl der pro Ausgangsfrequenz beteiligten Koeffizienten und somit der benötigte Rechenaufwand rasch an. Wie wir im späteren jedoch zeigen werden, ist eine Modellierung mit der Ordnung

$$O(\max. \text{ spezifizierter Interceptpunkt(IP2,IP3,IP5,...)}+2)$$

notwendig, um eine exakte Abbildung aller zu verifizierenden Spezifikationen zu erreichen.

Frequenzen bei Zweitonanregung

Betrachtet man nun ein System mit zwei Eingangsgrößen $x_1(t)$ und $x_2(t)$ mit unterschiedlichen Trägerfrequenzen ω_1 und ω_2 so gilt¹

$$x(t) = x_1(t) + x_2(t) = A_1 \cos(\omega_1 t) + A_2 \cos(\omega_2 t). \quad (5.15)$$

Dies lässt sich bei gleichen Eingangsleistungen vereinfachen zu

$$x(t) = A [\cos(\omega_1 t) + \cos(\omega_2 t)]. \quad (5.16)$$

Setzt man dies in die Taylorreihenentwicklung der Übertragungsfunktion 5. Ordnung ein, so ergibt sich für die Ausgangsfunktion inklusive der Intermodulationsprodukte der Ausdruck

$$\begin{aligned} y(t) = & \alpha_0 + \alpha_1 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)] - \alpha_2 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)]^2 \\ & - \alpha_3 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)]^3 - \alpha_4 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)]^4 \\ & - \alpha_5 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)]^5. \end{aligned} \quad (5.17)$$

Ausmultipliziert und sortiert nach Frequenzkomponenten (siehe ausführliche Rechnung im Anhang A.11), ergeben sich die in Tabelle 5.2 dargestellten Beiträge. Vergleicht man dies mit Tabelle 5.1, so zeigen sich deutlich mehr Frequenzkomponenten, die aus den Intermodulationsprodukten, die durch die Nichtlinearität aus den zwei Eingangskomponenten entstehen, resultieren. Die genauen Frequenzwerte lassen sich anhand von Tabelle 5.2 nach entsprechender Wahl der Trägerfrequenzen ω_1 und ω_2 bestimmen. Besonders kritisch für die hier betrachteten Funkssysteme sind die neuen Frequenzkomponenten bei $2\omega_1 - \omega_2$ und $\omega_1 - 2\omega_2$, die bei entsprechend eng beieinander liegenden Frequenzen ω_1 und ω_2 nur schwer gefiltert werden können und nachfolgende Blöcke negativ beeinflussen.

¹auf die mögliche Zeitabhängigkeit der Größen A_1, A_2 wird der Übersicht halber verzichtet.

Frequenz	Amplitude
0	$-\frac{3\alpha_4 A_2^4}{8} - \frac{3\alpha_4 A_1^2 A_2^2}{15\alpha_5 A_1 A_2^4} - \frac{\alpha_2 A_2^2}{2} - \frac{3\alpha_4 A_1^4}{15\alpha_5 A_1^3 A_2^2} - \frac{\alpha_2 A_1^2}{2} + \alpha_0$
ω_1	$-\frac{3\alpha_4 A_1^2 A_2^2}{15\alpha_5 A_1^3 A_2^2} - \frac{\alpha_2 A_1^2}{2} + \alpha_1 A_1$
ω_2	$-\frac{3\alpha_4 A_1^2 A_2^2}{15\alpha_5 A_1^3 A_2^2} - \frac{\alpha_2 A_1^2}{2} + \alpha_1 A_2$
$2\omega_1$	$-\frac{3\alpha_4 A_1^2 A_2^2}{8} - \frac{\alpha_4 A_1^4}{4} - \frac{\alpha_2 A_1^2}{2}$
$2\omega_2$	$-\frac{3\alpha_4 A_1^2 A_2^2}{8} - \frac{\alpha_4 A_1^4}{4} - \frac{\alpha_2 A_1^2}{2}$
$\omega_1 \pm \omega_2$	$-\frac{3\alpha_4 A_1 A_2^3}{2} - \frac{3\alpha_4 A_1^3 A_2}{2} - \alpha_2 A_1 A_2$
$2\omega_1 \pm \omega_2$	$-\frac{15\alpha_5 A_1^2 A_2^3}{8} - \frac{5\alpha_5 A_1^4 A_2}{8} - \frac{3\alpha_3 A_1^2 A_2}{4}$
$2\omega_2 \pm \omega_1$	$-\frac{5\alpha_5 A_1 A_2^4}{4} - \frac{15\alpha_5 A_1^3 A_2^2}{8} - \frac{3\alpha_3 A_1 A_2^2}{4}$
...	...

Tabelle 5.2: Auszug der Amplituden der Klirrkomponenten bis zur 5. Ordnung bei Zweitonanregung.

5.1.2 Modellierung mit Saleh Modell

Das Saleh Modell, welches ursprünglich für Travelling-Wave-Tubes (TWT) Verstärker entwickelt wurde, stellt die Übertragungsfunktion in einer komplexwertigen Form dar als

$$y(t) = \frac{\alpha_{r,1} \cdot x(t)}{\beta_{r,2} \cdot x^2(t) + 1} + j \frac{\alpha_{i,1} \cdot x(t)}{\beta_{i,2} \cdot x^2(t) + 1}. \quad (5.18)$$

Betrachtet man statt der komplexwertigen Darstellung nur die Auswirkung auf die Amplitude (ohne Berücksichtigung der Phase), vereinfacht sich dies zu

$$\|y(t)\| = \frac{\alpha_{s,1} \cdot x(t)}{\beta_{s,2} \cdot x^2(t) + 1}. \quad (5.19)$$

Mit Hilfe einer Taylorreihenentwicklung dieser Funktion lässt sich Gleichung 5.19 auch darstellen als

$$\begin{aligned} y(t) &= \sum_{n=0}^{\infty} (-1)^n \cdot \alpha_{s,1} \cdot \beta_{s,2}^n \cdot x^{(n+2)} \\ &= \alpha_{s,1} x - \alpha_{s,1} \beta_{s,2} x^3(t) + \alpha_{s,1} \beta_{s,2}^2 x^5(t) - \alpha_{s,1} \beta_{s,2}^3 x^7(t) + \dots \end{aligned} \quad (5.20)$$

Auf diese Weise lassen sich ausgehend von einem Koeffizientenvergleich mit der vorherigen Entwicklung der Taylorreihe die Faktoren $\alpha_{s,1}$ und $\beta_{s,2}$ bestimmen.

$$\alpha_{s,1} = \alpha_1 = 10^{G/20} \quad (5.21)$$

$$\beta_{s,2} = \frac{\alpha_3}{\alpha_{s,1}} \quad (5.22)$$

Das Saleh-Modell beinhaltet im Gegensatz zu anderen Polynomdarstellungen durch seine komplexwertige Formulierung bereits inherent sowohl AMAM als auch AMPM Verzerrungen. Eine separate Betrachtung der Phasenverzerrung ist somit nicht notwendig. Für eine Zweitonanregung und Beschränkung des Ausgangssignals auf Potenzen der Ordnung 5 ergeben sich die Klirrkomponenten entsprechend Tabelle 5.3. Um die Phasenverzerrung mit zu berücksichtigen, sind die

Frequenz	Amplitude
0	0
ω_1	$\alpha_1 A - \frac{9}{4} \alpha_1 \beta_1 A^3 + \frac{25}{4} \alpha_1 \beta_1^2 A^5$
ω_2	$\alpha_1 A - \frac{9}{4} \alpha_1 \beta_1 A^3 + \frac{25}{4} \alpha_1 \beta_1^2 A^5$
$2\omega_1$	0
$2\omega_2$	0
$\omega_1 \pm \omega_2$	0
$2\omega_1 \pm \omega_2$	$-\frac{3}{4} \alpha_1 \beta_1 A^3 + \frac{25}{8} \alpha_1 \beta_1 A^5$
$\omega_1 \pm 2\omega_2$	$-\frac{3}{4} \alpha_1 \beta_1 A^3 + \frac{25}{8} \alpha_1 \beta_1 A^5$

Tabelle 5.3: Amplituden der Klirrkompnenten des Saleh-Modell bei Taylor-Entwicklung bis zur 5. Ordnung.

komplexwertigen Koeffizienten zu bestimmen. Die Phase folgt dabei der Übertragungsfunktion

$$\Phi[y(t)] = \frac{\alpha_{\phi,s,1} \cdot x^2(t)}{\beta_{\phi,s,2} \cdot x^2(t) + 1}. \quad (5.23)$$

Im Normalfall werden diese Koeffizienten ausgehend von der Phasenverzerrung im 1dB Kompressionspunkt bestimmt, um die Spectral-Regrowth Eigenschaften eines Verstärkers entsprechend an den Grenzen des Betriebsbereich abzubilden. Eine entsprechende Herleitung der Koeffizienten findet sich in der im Rahmen dieser Dissertation entstandenen Diplomarbeit von Sun[SJ07].

5.1.3 Herkömmliche Bestimmung der Klirrfaktoren

Im Folgenden sollen die Klirrfaktoren der Taylorreihenentwicklung $\alpha_0 \dots \alpha_n$ zur Beschreibung der Nichtlinearität bestimmt werden. Sie lassen sich zum Beispiel ausgehend von der Abbildung der Übertragungsfunktion mit Hilfe von geometrischen Annäherungsverfahren bestimmen (Abbildung 5.2). Da diese Kurvenapproximation zu aufwändig und bei beschränkter Ordnung für die resultierenden Effekte zu unspezifisch ist, werden Spezifikationen der Nichtlinearität des HF Schaltungsblocks in Form von Interceptpunkten ermittelt, die die charakteristischen Eigenschaften für die HF Anwendungen beschreiben. Die simulationstechnisch zu bestimmenden Kenngrößen der Nichtlinearität sind hier primär Interceptpunkte bis N-ter Ordnung (IP-N) und der 1 dB Kompressionspunkt (ICP). In herkömmlichen Modellen werden üblicherweise Koeffizienten bis zur 3. Ordnung ermittelt. Wie im Folgenden gezeigt wird, ist eine Erweiterung zur korrekten Abbildung, der von uns gewünschten Spezifikationen, für die erweiterte Verifikation notwendig. Betrachten wir zunächst die Bestimmung der Koeffizienten bei einer Taylorreihenentwicklung bis zur 3. Ordnung. Der Klirrfaktor α_0 lässt sich direkt als DC Offset am Ausgang für kleine Aussteuerungen des Eingangssignals beobachten. Bei typischen AC-Kopplungen in Hochfrequenzschaltungen lässt sich dieser Klirrfaktor ebenso wie weitere, für teils schwach dynamische DC Offsets sorgende, Effekte vernachlässigen. Der Klirrfaktor erster Ordnung (α_1) repräsentiert den linearen Zusammenhang zwischen Ein- und Ausgangsamplitude. Ist dieser Verstärkungsfaktor als Spannungsverstärkung G in dB gegeben, so berechnet sich der Klirrfaktor α_1 zu

$$\alpha_1 = 10^{G/20}. \quad (5.24)$$

Die Interceptpunkte, die zur Bestimmung der weiteren Klirrfaktoren herangezogen werden können, lassen sich ausgehend von einer Kleinsignalanalyse bei Großsignalanregung des Schaltungsblocks

extrapolieren. Für die Bestimmung dieser Effekte werden Zweitton-Messungen eingesetzt, bei der zwei eng im Spektrum benachbarte Signale gleicher Leistung auf den Eingang des Schaltungsblocks gegeben werden. Der Leistungspegel bei dem die Leistung des Intermodulationsproduktes bei der Frequenz $\omega_1 - \omega_2$ (vergleiche Tabelle 5.2) genau der Leistung eines der beiden gemäß der Ordnung des Interceptpunkts linear interpolierten Eingangssignale entspricht, ist definiert als Interceptpunkt 2. Ordnung (IP2). Ebenso wird der Leistungspegel bei dem die Leistung an der Frequenz $2\omega_1 - \omega_2$ genau dem wiederum nun mit 3. Ordnung interpolierten Eingangssignale entspricht als Interceptpunkt 3. Ordnung (IP3) bezeichnet. Interceptpunkte höherer Ordnung werden ähnlich definiert, sind jedoch aufgrund ihrer sehr geringen Einflüsse nur selten von Belang (Abbildung 5.2).

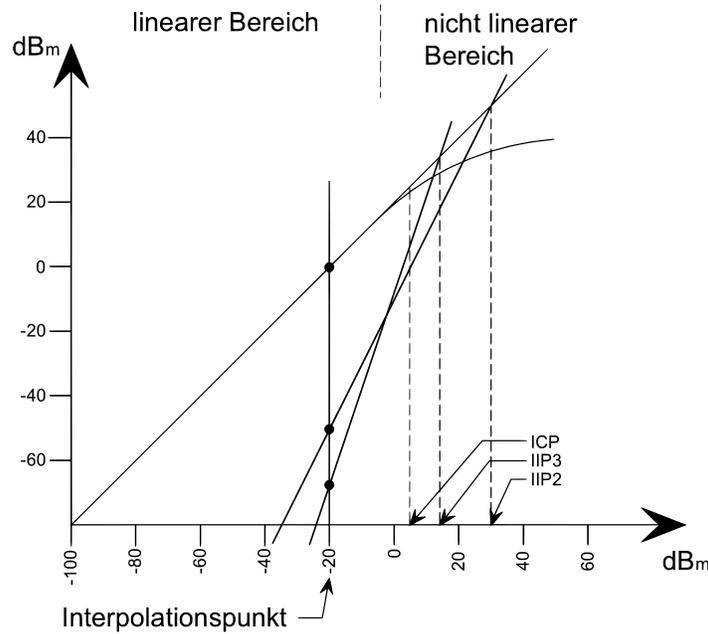


Abbildung 5.2: Definition von Intercept und Kompressionspunkten.

Zwei unterschiedlich starke Eingangssignale lassen sich durch zwei gleichstarke Signale mit dem arithmetischen Mittel der Eingangsleistungen repräsentieren. Dieser Zusammenhang ermöglicht es die Interceptpunkte und somit die nichtlinearen Eigenschaften der Blöcke auch bei vorgeschalteten Frequenzabhängigkeiten präzise zu definieren [Cor99]. Es ist zu beachten, dass die Interceptpunkte, ebenso wie der 1 dB Kompressionspunkt, leistungsbezogene Meßgrößen sind und im Allgemeinen auf 1mW bezogen werden. Für die im Rahmen dieser Arbeit betrachteten Komponenten werden jedoch primär Spannungsverstärkungen und nicht Leistungsverstärkungen als Spezifikation angegeben. Unter der Annahme eines definierten Eingangswiderstands R (entspricht dem Ausgangswiderstand der Quelle bei der Messung) und der Betrachtung in Peak-Sinusoidal Volt lässt sich der Spannungsfaktor $A_{IP_{1,2,3}}$ zur Bestimmung der korrespondierenden Klirrfaktoren der Polynomentwicklung bestimmen. Aus der Definition der Leistung an festgelegten Impedanzen folgt:

$$A_{IP_{1,2,3}} = \sqrt{2 \frac{R}{1000} \cdot 10^{\frac{IP_{dB_{1,2,3}}}{10}}}. \quad (5.25)$$

Interceptpunkt 2. Ordnung - IIP2

Der Interceptpunkt zweiter Ordnung charakterisiert bei direct conversion Receivern die Demodulationseigenschaften ins Basisband. Für alle anderen Systeme spezifiziert er einen zusätzlichen DC

Offset am Ausgang, sowie Leistungskomponenten bei der Summe beider Eingangsfrequenzen. Er ist primär für single ended Systeme kritisch, da bei differentiellen Signalen der DC Offset, der durch die Intermodulationsprodukte erzeugt wird, im Allgemeinen so gering ist, dass er nicht zu einer wesentlichen Bias-Veränderung der nachfolgenden Differenzstufen beiträgt und als Gleichanteil bei Differenzbetrachtung entfällt. Über die Definition des IP2 bei den Frequenzen der Intermodulationsprodukte $\omega_1 \pm \omega_2$ erhält man für hinreichend kleine Signale unter Vernachlässigung des Interpolationsgrundpunkts

$$\alpha_1 A_{IP2} = \alpha_2 \cdot A_1 \cdot A_2. \quad (5.26)$$

Mit gleichen Eingangsleistungen $A_1 = A_2 = A_{IP2}$ gilt dann

$$\alpha_2 = \frac{\alpha_1}{A_{IP2}}. \quad (5.27)$$

Unter Berücksichtigung von Gleichung 5.25 folgt somit

$$\alpha_2 = \frac{10^{G/20}}{\sqrt{2 \frac{R}{1000} \cdot 10^{IP2_{dB}/10}}}. \quad (5.28)$$

Schaltungstechnische Ursachen des IP2 sind gemäß der Arbeiten von Kruth [Kru] zum Beispiel:

- RF to LO (and vice versa) leakage - durch Selbstmischung mit den HF Signalen erzeugte DC Anteile.
- Common-mode excitations - z.B. single ended to differential converters oder Baluns.
- Device-Nonlinearity - quadratische Funktion von CMOS Transistoren.

Interceptpunkt 3. Ordnung - IIP3

Der Interceptpunkt dritter Ordnung charakterisiert maßgeblich die Intermodulationseigenschaften des Systems. Für den zugehörigen Klirrfaktor 3. Ordnung erhält man auf ähnliche Weise wie für den Klirrfaktor 2. Ordnung entsprechend seiner Definition (unter Vernachlässigung von Beiträgen höherer Ordnung zum Interpolationspunkt der Grundwelle)

$$\alpha_1 \cdot A_{IP3} = \frac{3}{4} \alpha_3 \cdot A_{IP3}^3 \quad (5.29)$$

und somit

$$\alpha_3 = \frac{4}{3} \frac{\alpha_1}{A_{IP3}^2}. \quad (5.30)$$

Setzt man erneut die Definition der Amplitudenwerte ein erhält man

$$\alpha_3 = \frac{4}{3} \frac{10^{G/20}}{\sqrt{\left(2 \frac{R}{1000} \cdot 10^{IP3_{dB}/10}\right)^2}}. \quad (5.31)$$

Interceptpunkt 5. Ordnung - IIP5

Der Interceptpunkt fünfter Ordnung verfeinert die auf dem IP3 basierten Angaben und wird äquivalent berechnet. Da der Genauigkeitsgewinn im Hinblick auf die Beschreibung der Nichtlinearität in erster Näherung nur unwesentlich im Vergleich zum Aufwand ist, wird er üblicherweise nicht als Spezifikation angegeben und für die Modellierung nicht berücksichtigt.

1dB Kompressionspunkt - ICP

Der 1 dB Kompressionspunkt repräsentiert einen gemeinsamen Effekt, resultierend aus Beiträgen aller Klirrfaktoren und bezeichnet den Punkt, an dem die Ausgangsleistung eines nichtlinearen Schaltungsblocks um 1dB von der linearen Interpolation der Ausgangsleistung abweicht. Er begrenzt praktisch den Arbeitsbereich des Transceivers in dem dieser linear betrieben werden kann und ist in aller Regel einfacher zu bestimmen als die Interceptpunkte höherer Ordnung, da auf eine fein aufgelöste Berechnung der Leistungen im Frequenzbereich verzichtet werden kann. Für die Umrechnung der Angabe des 1dB Kompressionspunkts in dBm in den Spannungswert A_{ICP} gilt :

$$A_{ICP} = \sqrt{2 \frac{R}{1000} 10^{ICP_{dB}/10}} \quad (5.32)$$

Das ideale Ausgangssignal wäre rein linear verstärkt und entspräche somit

$$A_{lin}(A_{in}) = \alpha_1 A_{in}. \quad (5.33)$$

Gemäß der erfolgten Reihenentwicklung mit Hilfe der Taylor Reihe gilt für das Ausgangssignal eines differentiellen, nichtlinearen Systems 3. Ordnung unter Vernachlässigung des Terms 2. Ordnung:

$$A_{nichtlin}(A_{in}) = \alpha_1 A_{in} - \alpha_3 \frac{3}{4} A_{in}^3. \quad (5.34)$$

Aus der Definition des 1dB Kompressionspunktes gilt dann für die entsprechenden Amplituden in dB im Kompressionspunkt

$$20 \log_{10} [A_{nichtlin}(A_{ICP})] = 20 \log_{10} [A_{lin}(A_{ICP})] - 1. \quad (5.35)$$

Damit folgt

$$\alpha_1 A_{ICP} - \frac{3}{4} \alpha_3 A_{ICP}^3 \approx 0.89 \alpha_1 A_{ICP}. \quad (5.36)$$

$$(5.37)$$

Somit gilt für die Bestimmung des Klirrfaktors α_3 aus der Spezifikation des 1dB Kompressionspunktes:

$$\underline{\underline{\alpha_3}} \approx 0.145 \frac{\alpha_1}{A_{ICP}^2} \quad (5.38)$$

$$= 0.145 \cdot \frac{10^{G/20}}{\sqrt{\left(2 \frac{R}{1000} 10^{ICP/10}\right)^2}}. \quad (5.39)$$

Für den Zusammenhang zwischen ICP und $IP3$ gilt formal bei einer Taylorreihenentwicklung 3. Ordnung :

$$20 \log_{10} \left(\frac{A_{ICP}}{A_{IP3}} \right) = 20 \log_{10} \left(\sqrt{\frac{0.14499}{4/3}} \right) \approx -9.63 \text{ dB}. \quad (5.40)$$

In der Realität weichen die ermittelbaren Spezifikationen jedoch aufgrund von weiteren nicht idealen Effekten von dieser Regel ab. In der Folge dessen bewirken abweichende Spezifikationen von $IP3$ und ICP unterschiedliche Koeffizienten α_3 entsprechend der Bestimmungsgleichung 5.39 oder 5.31. Die Auswirkungen der verschiedenen Koeffizientenermittlungen auf die damit zusammenhängenden Spezifikationen werden in Kapitel 8 beleuchtet.

5.1.4 Beschränkung bei hohen Eingangsleistungen

Bei der gewählten Polynomrepräsentation nimmt die Ausgangsleistung bei steigender Eingangsleistung sehr schnell im Vergleich zur linearen Verstärkung zu. Um zu verhindern, dass das Ausgangssignal hinter dem Kompressionspunkt bei weiter steigendem Eingangssignal beliebig gross wird (Abbildung 5.3), muss eine zusätzliche, durch die Eigenschaften der Schaltung und die Versorgungsspannung gegebene, Limitierung der Ausgangspegel definiert werden.

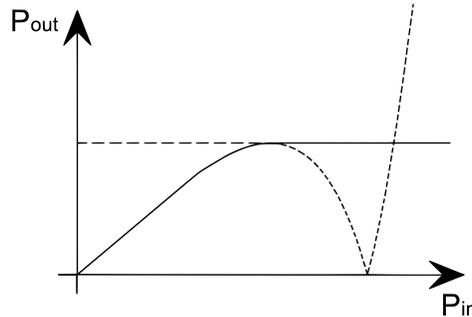


Abbildung 5.3: Limitierung der Ausgangsleistung bei steigender Eingangsleistung (Taylorpolynom).

Unter Vernachlässigung von Termen höherer Ordnung folgt aus dem ursprünglichen Polynomansatz 3. Ordnung für die Maxima der Ausgangsfunktion mit Hilfe der ersten Ableitung

$$\frac{\delta y}{\delta x} = 0 + \alpha_1 - 2\alpha_2 x - 3\alpha_3 x^2. \quad (5.41)$$

Dementsprechend befinden sich diese Maxima der Ausgangsfunktion bei den Eingangswerten

$$x_{limit} = \pm \frac{\sqrt{3\alpha_1\alpha_3 + \alpha_2^2} + \alpha_2}{3\alpha_3} \quad (5.42)$$

Für ein differentielles System, bei dem näherungsweise $\alpha_2 = 0$ gilt, vereinfacht sich dies zu

$$x_{limit} = \pm \sqrt{\frac{\alpha_1}{3\alpha_3}}. \quad (5.43)$$

Dieser Ansatz ist gültig, da der ursprünglich gewählte Polynomansatz ohne Beweis keine weiteren Extrema im eigentlichen Arbeitsbereich aufweist. Die erste (und bei Termen bis 3. Ordnung auch einzige) Nullstelle der Ableitung liegt damit an der Grenze des erlaubten Bereichs. Ohne Nachweis ist die Bestimmung dieses erlaubten Aussteuerbereiches auch für Modelle höherer Ordnung gültig, da weitere Extremwerte mit sinnvollen Klirrfaktoren der höheren Ordnung erst ausserhalb dieses Bereiches zum Tragen kommen.

Im Gegensatz zur Polynomentwicklung benötigt das Saleh Modell aus analytischer Sicht keine Begrenzung der Ausgangsleistung, da es für unendliche hohe Eingangsleistung gegen Null tendiert. Für die realistische Abbildung der Ein-/Ausgangskennlinie ist jedoch eine abschnittsweise Definition an denselben Grenzen wie bei der Taylorreihenentwicklung sinnvoll. Ein Genauigkeitsvergleich der beiden Implementierungen findet sich zum Beispiel in den Arbeiten von Zeng [ZHH⁺05].

Um Unstetigkeiten und damit zusammenhängende Performanceeinbrüche zu vermeiden, wird von vielen Autoren die Verwendung von *tanh*-Funktionen anstelle der abschnittswisen Definition empfohlen. Während diese Meinung generell auch hier geteilt wird, ist es wesentlich, die speziellen Eigenschaften der verwendeten Simulatoren, sowie die erwarteten Signale zu betrachten. Bei dem beabsichtigten Verifikationssimulationen ist das Erreichen der Limitierung des rauscharmen Verstärkers nicht beabsichtigt, wohingegen ein limitierender Verstärker häufig in diesem Bereich betrieben wird. Während bei Erstgenanntem somit auf die rechenzeitintensive *tanh*-Funktion verzichtet werden sollte, ist diese beim zweiten Beispiel zu empfehlen. Entsprechende Beispiele finden sich bei den Implementierungen in Kapitel 8.

5.1.5 Angepasste Modellierung durch Entwicklung höherer Ordnung

In der Realität entsprechen die Mess- und Simulationswerte von ICP und IP3 nicht dem theoretischen Ideal wie in Gleichung 5.40 berechnet. Dies führt dazu, dass bei der Berechnung des Koeffizienten α_3 ausgehend vom ICP und IP3, dieser Koeffizient je nach zu Grunde gelegter Spezifikation, unterschiedliche Werte annimmt. Dies bedeutet eine zum Teil erheblich Abweichung von den eigentlich spezifizierten Nichtlinearitätskenngrößen, so dass eine Anpassung des Modells nur für einen der beiden Parameter möglich ist. Durch die Erweiterung des Modells N-ter Ordnung auf N+2 lässt sich dieser Effekt kompensieren. Für die Angleichung der wesentlichen Spezifikationen IP3 und ICP bedeutet dies eine Erweiterung des Modells auf die Ordnung N=5, ohne separate Angabe eines Interceptpunkts 5. Ordnung. Berechnet man die so resultierenden Frequenzkomponenten analytisch (siehe Anhang A.1.1), so ergibt sich als Bestimmungsgleichung für den Koeffizienten α_3 :

$$\alpha_3 \approx \frac{2}{3} \frac{20 \cdot \alpha_1}{10^{IP3/10}} \quad (5.44)$$

und für den dazugehörigen Koeffizienten α_5 :

$$\alpha_5 \approx \frac{0.16\alpha_1 \left(10^{\frac{IIP3_{dBm}}{10}+1} - 10^{\frac{IIP3_{dBm}}{10} + \frac{19}{20}} + 100 \cdot A_{ICP}^2 \right)}{A_{ICP}^4 10^{\frac{IIP3_{dBm}}{10}}} \quad (5.45)$$

Bedingt durch die unterschiedlichen Ansätze zum Aufstellen der Gleichungssysteme für IP3 und ICP beinhalten diese Formeln den IP3 als Angabe in dBm und die Angabe des ICP als Spannungsgröße. Mit der dazugehörigen Gleichung 5.32 lassen sich diese Größen jedoch ohne weiteres ineinander umformen.

5.2 Frequenzabhängigkeiten

Ein frequenzabhängiges System überträgt das Spektrum eines Signals in Abhängigkeit von der Signalfrequenz mit unterschiedlicher Amplitude. In den nächsten Abschnitten werden die verschiedenen Implementierungsvarianten solcher frequenzabhängiger Strukturen, die später bei den unterschiedlichen Simulatoren Anwendung finden können, erläutert. Auf Schaltungsebene entstehen die Frequenz-Abhängigkeiten eines Systems durch passive RLC-Kombinationen oder aktive Filterschaltungen mit Operationsverstärkern, die einen festgelegten Frequenzgang realisieren (z.B. Abbildung 5.4).

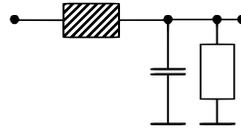


Abbildung 5.4: RLC Filter 2. Ordnung.

Für das dargestellte Filter gilt eine theoretische Übertragungsfunktion von

$$H(s) = \frac{R}{s^2 RLC + sL + R}. \quad (5.46)$$

Zur Einstellung einer beliebigen 3dB Grenzfrequenz f_c lässt sich zum Beispiel folgende Dimensionierung verwenden:

$$R = 707 \quad (5.47)$$

$$L = \frac{1000}{2\pi f_c} \quad (5.48)$$

$$C = \frac{1}{2\pi f_c \cdot 1000}. \quad (5.49)$$

Neben diesen idealen Bauteilen sorgen parasitäre Komponenten, Begrenzungen von Treiberfähigkeiten bei aktiven Filtern, sowie Ein- und Ausgangsimpedanzen eines Schaltungsblocks für zusätzliche ungewollte Frequenzabhängigkeiten. Mit Hilfe einer Kleinsignalanalyse lassen sich die Frequenzgänge aus einer solchen linearen, zeitinvarianten Schaltung extrahieren. Wir betrachten die Schaltungen in diesem Falle bei niedrigen Eingangsleistungen, was es erlaubt, die bereits im vorherigen Kapitel spezifizierten Nichtlinearitäten zu vernachlässigen. Die Zeitabhängigkeit von Frequenzumsetzungen oder Switched-Capacitor (SC) Schaltungen lässt sich durch Wahl einer geeigneten Simulationsmethodik (PSS, HB) zur Ermittlung der Übertragungsfunktion im Folgenden ebenfalls ignorieren. Eine im Frequenzbereich beschreibbare Übertragungsfunktion hat die allgemeine Form

$$H(s) = \frac{b_m s^m + b_{m-1} s^{m-1} + \dots + b_1 s + b_0}{a_n s^n + a_{n-1} s^{n-1} + \dots + a_1 s + a_0} = K \cdot \frac{(s - z_1)(s - z_2) \dots (s - z_m)}{(s - p_1)(s - p_2) \dots (s - p_n)}. \quad (5.50)$$

Die z_i werden als Nullstellen und die p_i als Pole der Übertragungsfunktion bezeichnet. Durch eine Angabe der Koeffizienten z_i, p_i und des Verstärkungsfaktors K , oder der Darstellung als Polynom mit Angabe der Koeffizienten a_i und b_i , wird die Übertragungsfunktion vollständig bestimmt. Die Wahl der Beschreibungsvariante hängt nur von den Möglichkeiten der verwendeten Tools ab. Neben der Möglichkeit den gewollten Frequenzgang einer Schaltung mit Hilfe von 3dB Eckfrequenzen, Filterordnung und Filtertyp zu charakterisieren (klassische Filtertabellen wie Zverev [Zve76]), lässt sich diese bei einfachen Strukturen auch analytisch ausrechnen. Für oben angegebenes passives Filter 2. Ordnung betragen die Pole und Nullstellen exemplarisch

$$z_i = [-] \quad (5.51)$$

$$p_i = \left[0.5 \cdot \frac{L \pm \sqrt{L^2 - 4 \cdot R^2 \cdot L \cdot C}}{R \cdot L \cdot C} \right]. \quad (5.52)$$

Um eine möglichst hohe Genauigkeit abzubilden, werden im Folgenden simulierte Pol-/Nullstellen bzw. eine Approximation derselben aus einer AC Analyse des Systems verwendet, um so auch parasitäre Effekte mit gewünschter Genauigkeit abzubilden.

Digitale (zeit- und wertdiskrete) Systeme implementieren Filterfunktionen ähnlich wie ihre zeitkontinuierlichen Entsprechungen. Mit der Abtastperiode t_s , welche sich als normiertes Verzögerungsglied z^{-1} darstellen lässt, wird eine zeitkontinuierliche Übertragungsfunktion mit unterschiedlichen Transformationsmethoden in ein diskretes Äquivalent übertragen. Als bekannteste Vertreter seien hier nur die Impulsinvarianztransformation, sowie die Laplace-Transformation erwähnt. Sie unterscheiden sich primär hinsichtlich der Näherungen, welche aufgrund der diskretisierten Stützstellen gemacht werden [Ohm99]. Allgemein schreibt man für die Transformation

$$H(s) \circ \bullet H(z), \quad (5.53)$$

mit

$$H(z) = \frac{b_m z^{-m} + b_{m-1} z^{-(m-1)} + \dots + b_1 z^{-1} + b_0}{a_n z^{-n} + a_{n-1} z^{-(n-1)} \dots + a_1 z^{-1} + a_0}. \quad (5.54)$$

Eine Beschreibung über Pol-/Nullstellen ist aufgrund der zur Implementierung verwendeten Signalfußgraphen eher unüblich. Abbildung 5.5 zeigt eine Darstellung des so zu realisierenden zeitdiskreten IIR Filters.

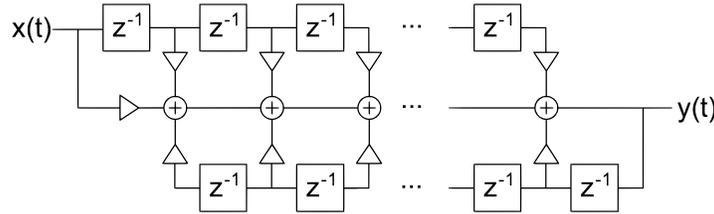


Abbildung 5.5: Darstellung eines IIR Filter.

Diese IIR Filter leiden auf Grund der Rückkopplung massiv unter begrenzten Genauigkeiten der Filterkoeffizienten, was vor allem bei den hier zu betrachtenden hohen Frequenzen mit niedrigen Bandbreiten leicht zu Stabilitätsproblemen führt. Daher werden die IIR Filter nach Möglichkeit durch stabilere, für gleiche Filtersteilheit jedoch höhere Ordnung benötigende, FIR Filter ersetzt (vergleiche Abbildung 5.6), falls der benötigte Frequenzgang dies erlaubt.

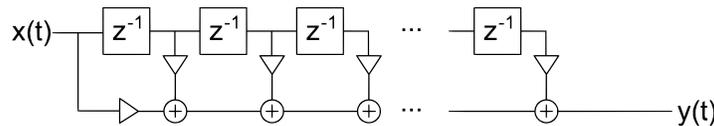


Abbildung 5.6: Darstellung eines FIR Filter.

Bei all diese zeitdiskreten Darstellungen wird eine konstante Abtastperiode t_s vorausgesetzt. Bei klassischen Filterentwürfen soll diese Abtastfrequenz $f_s = \frac{1}{t_s}$ mindestens das 10fache der höchsten auftretenden Signalfrequenz betragen, um Filterflanken noch hinreichend abzubilden und Alias Effekte, die durch die Abtastung entstehen, zu unterbinden.

5.2.1 Nicht äquidistant abgetastete Filter

Die Ereignis-gesteuerte Simulation, welche in Kapitel 4.1.2 eingeführt wird, hat als besondere Eigenschaft, dass die Stützstellen der Signale nicht in einem äquidistant (engl:uniform) abgetas-

teten Raster vorliegen. Dazugehörige nicht-äquidistant (engl:non-uniform) abgetastete Filter sind primär aus der Signal-Rekonstruktion bekannt, wo diese vor allem in der Bildverarbeitung und Medizintechnik zur Hervorhebung oder Dämpfung spezifischer Signaleigenschaften verwendet werden (Kannengiesser [Kan03]). Während dort der Rechenaufwand im Vergleich zur erzielenden Signalgenauigkeit eine eher untergeordnete Rolle spielt, ist die Performance bei der hier betrachteten Verifikation ein wesentlicher Faktor. Durch die Reduktion der Anzahl an Ereignissen zwischen nur schwach veränderlichen Amplitudenwerten, wird eine deutliche Beschleunigung gegenüber äquidistant abgetasteten Signalen (z-Domain-Filter) erzielt, da die Berechnungshäufigkeit signalabhängig gestaltet werden kann. In [Cot90] wird eine Forward-Euler Integration zur Approximation der Filterfunktion verwendet. Für eine Filtergleichung 1. Ordnung, die sich im zeitkontinuierlichen Laplace-Bereich beschreiben lässt als

$$H(s) = \frac{Y(s)}{X(s)} = \frac{b_0 + b_1 s}{a_0 + a_1 s}, \quad (5.55)$$

ergibt sich somit eine Beschreibung im Zeitbereich entsprechend

$$a_0 y(t) + a_1 \dot{y}(t) = b_0 x(t) + b_1 \dot{x}(t). \quad (5.56)$$

Mit den Forward Euler Abschätzungen

$$x(t) = x(t - \Delta t) + \dot{x}(t - \Delta t) \cdot \Delta t \quad (5.57)$$

und

$$y(t) = y(t - \Delta t) + \dot{y}(t - \Delta t) \cdot \Delta t \quad (5.58)$$

gilt dann

$$y(t) = \frac{a_0 \cdot x(t - \Delta t) + a_1 \cdot \dot{x}(t - \Delta t) - b_1 \cdot \dot{y}(t - \Delta t)}{b_0 - \frac{b_1}{\Delta t}}. \quad (5.59)$$

Äquivalent gilt für ein Filter 2. Ordnung gemäß [Cot90]:

$$H(s) = \frac{Y(s)}{X(s)} = \frac{b_0 + b_1 \cdot s + b_2 \cdot s^2}{a_0 + a_1 \cdot s + a_2 \cdot s^2}. \quad (5.60)$$

Im Zeitbereich dargestellt, gilt folgende Differentialgleichung :

$$a_0 y(t) + a_1 \dot{y}(t) + a_2 \ddot{y}(t) = b_0 x(t) + b_1 \dot{x}(t) + b_2 \ddot{x}(t). \quad (5.61)$$

Durch Substitution mit

$$u(t) = \dot{y}(t) \quad (5.62)$$

$$v(t) = \dot{x}(t) \quad (5.63)$$

und Integration auf beiden Seiten, ergibt sich

$$a_0 u(t) + a_1 y(t) + a_2 \dot{y}(t) = b_0 v(t) + b_1 x(t) + b_2 \dot{x}(t). \quad (5.64)$$

Mit den so eingeführten Hilfsvariablen u,v lässt sich äquivalent zum Filter 1. Ordnung mit Hilfe einer Forward-Euler Abschätzung folgende zeitdiskrete Implementierung realisieren :

$$y_n = \frac{\dot{x}_n h_n b_2 + h_n x_n b_1 + h_n v_n b_0 + y_{n-1} a_2 - h_n u_n a_0}{h_n a_1 + a_2}. \quad (5.65)$$

Die Stabilität dieses Verfahrens lässt sich anhand eines Tiefpassfilters 1. Ordnung untersuchen. Für die Impulsantwort eines Tiefpassfilters 1. Ordnung gilt für die Transformation der Sprungantwort in den Zeitbereich

$$H(s) = \frac{1}{s - s_p} \rightarrow h(t) = e^{-s_p t}. \quad (5.66)$$

Transformiert man diese zeitkontinuierliche Funktion nun mit Hilfe des Forward Euler Verfahrens in eine zeitdiskrete Variante, so ergibt sich für den n-ten Zeitschritt :

$$h_n = h_{n-1} - \Delta t \cdot s_p h_{n-1} = (1 - \Delta t \cdot s_p) h_{n-1} = \dots = (1 - \Delta t \cdot s_p)^n h_0 \quad (5.67)$$

Gleichung 5.67 ist somit mindestens für alle $|1 - \Delta t s_p| \leq 1$ stabil, da gilt $\lim_{n \rightarrow \infty} h_n = 0$. Dies lässt sich umformen zu einer Mindestabtastrfrequenz von

$$f_{min} \geq \frac{s_p}{2}, \quad (5.68)$$

was sich mit einer geeigneten Realisierung des Eingangssignals ohne Probleme garantieren lässt. Für die spätere Simulation muss in Betracht gezogen werden, das obwohl die betrachteten Filter als Tiefpass die Amplituden hochfrequenter Signale möglicherweise unter die Signifikanzgrenze drücken, trotzdem pro nicht-äquidistantem Stützwert ein Ausgangs Ereignis erzeugt wird. Eine Methodik, um diese Anzahl der resultierenden Stützstellen an die Filtercharakteristik anzupassen, wird in Kapitel 6.5 vorgestellt.

5.2.2 Komplexwertige Filterfunktionen

In Low-IF Empfängern lassen sich die zueinander orthogonalen Empfangszweige (In- und Quadraturphase) verwenden, um mit Hilfe komplexwertiger Signalverarbeitung eine Ein-Seitenband Filterung (Polyphasen Filter) durchführen.

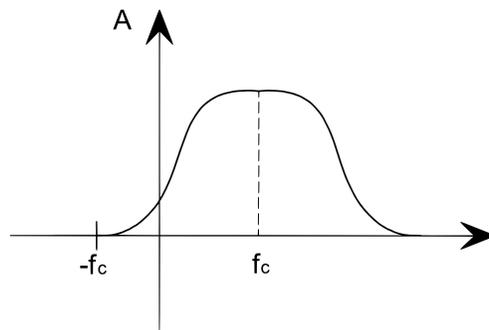


Abbildung 5.7: Darstellung der Übertragungsfunktion eines Polyphasenfilters.

Ausgehend von einer Tiefpass-Bandpass Transformation eines einpoligen Filters, das zu positiver Mittenfrequenz ω_c verschoben wird, gilt für dessen Übertragungsfunktion

$$H_{TP}(\omega) = \frac{1}{1 + j \frac{\omega}{\omega_0}} \rightarrow H_{BP}(\omega) = \frac{1}{1 + j \frac{\omega - \omega_c}{\omega_0}}. \quad (5.69)$$

Diese komplexwertige Filterfunktion lässt aus zwei jeweils reelwertigen Filterfunktionen gemäß

$$R(\omega) = \frac{H_{BP}(\omega) - H_{BP}(\omega)^*}{2} \quad (5.70)$$

und

$$jQ(\omega) = \frac{H_{BP}(\omega) + H_{BP}(\omega)^*}{2} \quad (5.71)$$

als

$$H_{BP}(\omega) = R(\omega) + jQ(\omega) \quad (5.72)$$

realisieren. jQ bezeichnet hierbei die notwendige Kreuzkopplung zwischen In- und Quadraturphase, während R jeweils die reellwertige Filterfunktion innerhalb eines Pfades beschreibt (vergleiche Abbildung 5.8).

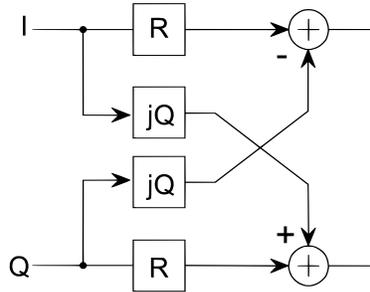


Abbildung 5.8: Polyphasenfilterdarstellung mit reellwertigen Filterfunktion R und jQ .

Mit dieser Struktur sind auch beliebige Mismatch Effekte durch Variation der einzelnen Filter im Modell implementierbar. Für die Filter R und jQ sind die bereits vorher dargelegten Modellierungsmethoden anwendbar.

Für den Entwurf der dazugehörigen Filter und des entsprechenden Modells wurden im Zuge dieser Dissertation Erweiterungen der Sigma-Delta Toolbox von R.Schreier [Sch06] durchgeführt und als Open Source veröffentlicht [JKH07].

5.3 Volterra Reihen für gedächtnisbehaftete Nichtlinearitäten (Kombination Frequenzabhängigkeit und Nichtlinearität)

Volterra Reihen beinhalten als Übertragungsfunktion inherent die Implementierung einer Nichtlinearität mit einer Frequenzabhängigkeit (Gedächtnis). Die im späteren Kapitel 5.5.2 beschriebenen Wiener- Hammerstein Modelle stellen Sonderfälle der vollständigen Volterra Reihenentwicklung dar, welche sich zeitdiskret darstellen lässt als

$$y(n) = \sum_{p=1}^P \sum_{i_1=0}^M \cdots \sum_{i_p=0}^M h_p(i_1, \dots, i_p) \prod_{j=1}^p x(n - i_j). \quad (5.73)$$

In realen Anwendungen wird diese unendliche Reihe auf eine finite nichtlineare Ordnung P und eine finite Gedächtnistiefe M gekürzt. $x(n)$ und $y(n)$ beschreiben dabei den Eingang und den Ausgang des Systems. Die Funktion $h_p(i_1, \dots, i_p)$ wird hierbei als Volterra Kern p 'ter Ordnung bezeichnet.

Nach allgemeiner Ansicht [ZB06] werden die Volterra Modelle aufgrund der notwendigen Zahl der Rechenoperationen bei hohen Abtastraten als nicht tauglich für die Passband-Modellierung betrachtet.

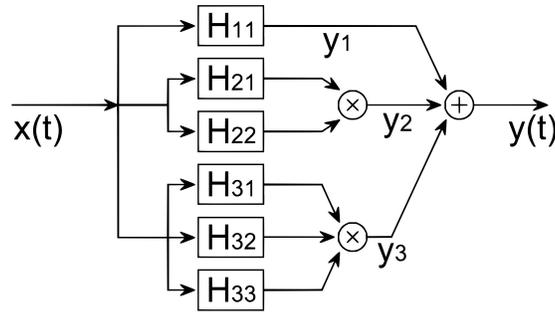


Abbildung 5.9: Darstellung eines Volterra Filters (Quelle [SJ07]).

Im Rahmen dieser Arbeit wird aufgrund der beabsichtigten Verifikation auf eine weiterführende Betrachtung der Volterra Reihen verzichtet. Ausführliche Arbeiten zu anderen Einsatzbereichen der Volterra Theorien existieren von [WS98] und [Sch80].

5.4 Rauscheinflüsse

„Rauschen“ beschreibt eine weitere Eigenschaft analoger Blöcke ein Signal nicht störungsfrei zu verarbeiten. Zusätzlich zu den bereits erwähnten Effekten der Nichtlinearität und der Frequenzabhängigkeit, sorgt Rauschen dafür, dass ein Signal durch zufällige, stochastische Amplituden-Störungen beeinflusst wird. Diese stochastischen Eigenschaften werden üblicherweise durch zwei Beschreibungsgrößen charakterisiert. Die erste beschreibt die Verteilung der Rausch-Leistungsdichte über der Frequenz (Power Spectral Density - PSD), die andere die Wahrscheinlichkeitsdichtefunktion (Probability Density Function - PDF). Für die Rauschleistungsdichte eines Signals $x(t)$ gilt :

$$\text{PSD} : S_x(f) = \lim_{T \rightarrow \infty} \frac{\|X_t(f)\|^2}{T} \quad (5.74)$$

mit

$$X_t(f) = \int_0^T x(t) \cdot e^{-j2\pi ft} dt. \quad (5.75)$$

Für die PSD gelten Begrifflichkeiten wie „weißes Rauschen“ oder „1/f Rauschen“, welches die Verteilung der Signalenergie auf der Frequenzachse bezeichnen. Ein Ohmscher Widerstand hat exemplarisch, die in Abbildung 5.10 dargestellte, weißverteilte Rauschleistungsdichte von $S_x(f) = 4k_B T R$.

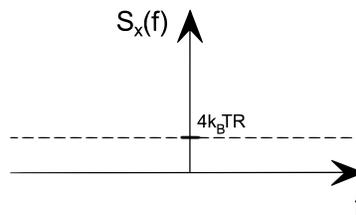


Abbildung 5.10: Weiße, gleichverteilte PSD für einen Ohmschen Widerstand.

Allgemein gilt für die PSD von kaskadierten Systemen die Filtergleichung

$$S_y(f) = S_x(f) \cdot \|H(f)\|^2. \quad (5.76)$$

Die PDF hingegen beschreibt die Wahrscheinlichkeit, dass ein Signal im Bereich $a \dots b$ liegt. Addieren sich viele statistisch unabhängige Rauschquellen zueinander, so hat die resultierende PDF in aller Regel eine Gaußverteilung entsprechend

$$P_x(x) = \frac{1}{\sigma\sqrt{2\pi}} \cdot e^{-\frac{(x-\mu)^2}{2\sigma^2}}. \quad (5.77)$$

Im Gegensatz zur PSD bleibt die PDF auch bei Filterung erhalten, da sie nur Wahrscheinlichkeiten hinsichtlich der Frequenz, unabhängig von der dort auftretenden Amplitude enthält.

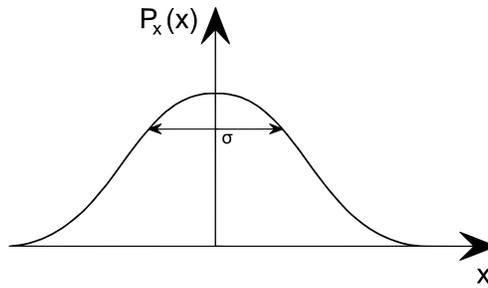


Abbildung 5.11: Gauß'sche Verteilungsfunktion der PDF.

Im Folgenden werden kurz die zu Grunde liegenden Rauscharten mit ihren physikalischen Ursachen erläutert, um anschließend auf die entsprechende Modellierung der resultierenden Effekte, auf das Signal und auf seine Spezifikationen einzugehen.

5.4.1 Rauscharten und Quellen

Weißes Rauschen (Thermisches Rauschen)

Thermisches, Widerstands- oder Johnson-Rauschen hat einen konstanten Spektralverlauf und eine Gauss'sche Amplitudenverteilung. Die Rauschzahl eines Verstärkers resultiert oberhalb einer gewissen Grenzfrequenz (siehe $1/f$ Rauschen) hauptsächlich aus diesem Prozess. Die spektrale Rauschleistungsdichte von thermischem Rauschen pro Hertz Bandbreite an einem Widerstand R beträgt

$$\bar{v}_{white}^2 = 4k_BTR. \quad (5.78)$$

Für eine festgelegte Bandbreite B beträgt die RMS Spannung

$$v_{white,rms} = \sqrt{4k_BTRB}, \quad (5.79)$$

was für die dazugehörige Rauschleistung bedeutet

$$P_{n,white} = 4k_BTRB. \quad (5.80)$$

Schrot Rauschen

Shot-Noise (Schrot Rauschen) resultiert aus der Eigenschaft der Elektronen, Ladung nur in Form von Quanten (also definierten Energiepaketen) tragen zu können [SDM93]. Shot-Noise hat eine Poisson Verteilung mit einer Standardabweichung der Fluktuation des Stroms von

$$\sigma_i = \sqrt{2qI\Delta f}. \quad (5.81)$$

An einem Widerstand der Größe R beträgt die resultierende Rauschleistung

$$P_{n,shot} = 2qI\Delta fR. \quad (5.82)$$

Aufgrund seiner sehr geringen Leistung wird das Schrot Rauschen für die Verifikation nicht näher betrachtet.

Burst-Noise

Burst-Noise (Popcorn-Noise) resultiert vermutlich aus der Eigenschaft von Halbleiterbauelementen, Ladungsträger nur auf spezifischen Energieniveaus halten zu können. Seine Ursachen sind noch nicht genau erforscht, für die hier betrachteten Anwendungen spielt es jedoch ebenso wie das Schrot-Rauschen keine verifikationsrelevante Rolle.

Rosa Rauschen (Flicker-Noise oder 1/f Rauschen)

Flicker-Noise (auch Rosa Rauschen - pink noise - oder 1/f Rauschen genannt) entsteht bei fließenden Strömen, ohne dass die genaue Ursache bisher identifiziert wurde [HLL99]. Theorien schieben die Entstehung jedoch primär auf Unregelmäßigkeiten in der Halbleiterstruktur. In elektronischen Bauteilen stellt es eher ein niederfrequentes Problem dar, da die hochfrequenten Anteile entsprechend der Verteilungsdichtefunktion vom erheblich größeren thermischen Rauschen überschattet werden. In Oszillatoren jedoch, mischt sich dieses 1/f Rauschen hinauf zur Trägerfrequenz, wo es als Phasenrauschen auftritt (vgl. Kapitel 5.4.4). Bei solchen Oszillatoren zeigt sich nahe dem Träger eine Region mit einer Leistung proportional zu $1/\Delta f^3$. Die Eckfrequenz des 1/f Rauschen, ab dem andere Rauschquellen dominieren, liegt typischerweise bei einigen kHz (technologieabhängig). Im Rahmen dieser Arbeit wird das 1/f Rauschen nur hinsichtlich seiner Auswirkungen für Hochfrequenzoszillatoren betrachtet.

5.4.2 Rauschzahl linearer und nichtlinearer Schaltungsblöcke

Das Rauschen von Signal verarbeitenden linearen und nichtlinearen Schaltungsblöcken (sog. „driven“ Blöcke - d.h. insbesondere Blöcke ohne eigenes Oszillationsverhalten) beruht im wesentlichen auf thermischem Rauschen, welches das Signal-zu-Rausch-Verhältnis (SNR) am Ausgang verschlechtert. Charakterisiert wird dies, unabhängig von der Ursache, durch die eingangsbezogene Rauschzahl in dB, für die gilt

$$NF[dB] = 10 \cdot \log_{10} \left(\frac{SNR_{ein}}{SNR_{aus}} \right) = 10 \cdot \log_{10} \left(\frac{\frac{S_{ein}}{N_{ein}}}{\frac{G^2 S_{ein}}{G^2 N_{ein} + N_{aus}}} \right) = 10 \cdot \log_{10} \left(\frac{G^2 N_{ein} + N_{aus}}{G^2 N_{ein}} \right). \quad (5.83)$$

Hierbei entspricht N_{ein} der Rauschleistung am Eingang, N_{aus} der im Block zusätzlich erzeugten Rauschleistung und G der linearen Verstärkung des Blocks. Da die Definition der Rauschzahl abhängig vom SNR ist, lässt sie sich durch eine weiße, gleichverteilte Rauschquelle beschreiben. Eine entsprechende äquivalente Rauschquelle stellt zum Beispiel ein Ohm'scher Widerstand entsprechend Abbildung 5.12 dar.

Die eingangsbezogene Rauschleistungsdichte beträgt dann dementsprechend für eine angepasste Schaltung:

$$PSD_{N,R} = \frac{N_{aus}}{G^2} = (NF - 1) \cdot 4 \cdot k_B \cdot T \cdot R_{in} = R_N \cdot 4 \cdot k_B \cdot T. \quad (5.84)$$

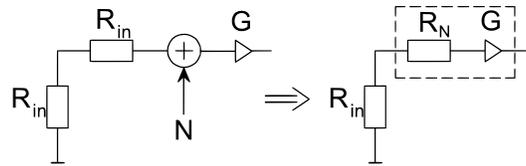


Abbildung 5.12: Umrechnung des Eingangswiderstands zur Rauschquelle.

Hierbei entspricht k_B der Boltzmannkonstante, T der Simulationstemperatur in Grad Kelvin und R_{in} dem Quellenwiderstand der Schaltung, die zur Messung der Rauschzahl verwendet wurde. Dies lässt sich im Spannungsbereich darstellen als Addition eines Zufallsprozesses auf die ideale rauschfreie Übertragungsfunktion des Blocks (vergl. Abbildung 5.13). Auf die Addition eines zusätzlichen rauschenden Stromes, wie für den allgemeinen Fall üblich, wird an dieser Stelle verzichtet.

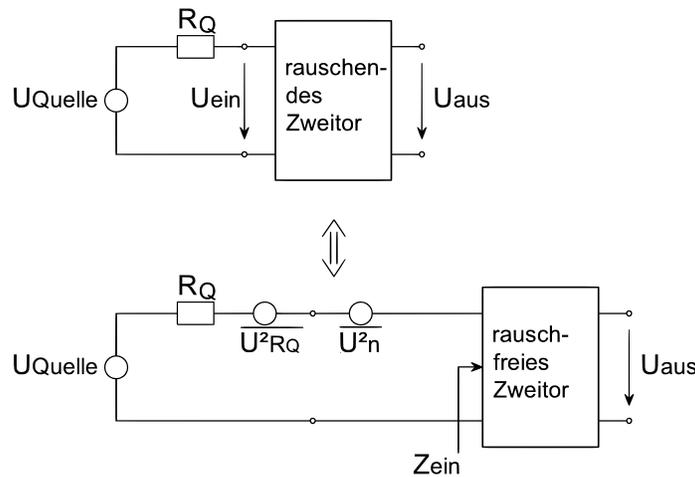


Abbildung 5.13: Umformung eines rauschenden in ein rauschfreies Zweitor.

Bei der Implementierung wird ein idealer Block (z.B. ein Verstärker oder Filter) durch Addition einer weißen Rauschquelle einer der Rauschzahl äquivalenten Spannung zum idealisierten Block beschrieben. Für diese Spannung gilt dann:

$$V_{noise}^2 = PSD_{N,R}. \quad (5.85)$$

Ein solches weißes, gleichverteiltes Rauschen - wie das eines Ohmschen Widerstandes - lässt sich darstellen als mittelwertfreier, stochastischer Gauß-Prozess mit der Standardabweichung σ . Hierbei entspricht σ dem Effektivwert der Rauschspannung. Begrenzt man die Bandbreite des Rauschens auf den Wert B , so gilt für diesen Effektivwert:

$$\sigma = V_{eff} = \sqrt{4k_B \cdot T \cdot R \cdot B}. \quad (5.86)$$

Berechnet man nun eine äquivalente Rauschquelle ausgehend von der ermittelten Rauschzahl eines Schaltungsblocks, so gilt für deren Standardabweichung:

$$\sigma = \sqrt{4k_B \cdot T \cdot R \cdot B \cdot (10^{N_{FaB}/10} - 1)}. \quad (5.87)$$

Kompliziertere korrelierte Rauschprozesse, wie zyklisches stationäres Rauschen [PK00], sind für die hier betrachtete Verifikation nicht von Belang. In allen hier vorgestellten Rechnungen wird vom „Worst-Case“ ausgegangen, wo unkorrelierte Rauschprozesse den schlimmstmöglichen Einfluß auf das Signal haben.

5.4.3 Rauschen an diskreten Stützstellen

Um die so spezifizierten Rauschquellen in einer transienten Simulation abzubilden, muss zu diskreten Zeitpunkten auf einen bis dato idealen Knoten eine Rauschspannung addiert werden. Diese lässt sich entsprechend den Gleichungen aus Abschnitt 5.4.2 implementieren. Um eine zur kontinuierlichen Berechnung äquivalente Rauschleistung zu erzielen, muss die Abtastrate des Signals für die Bestimmung der Rauschbandbreite entsprechend berücksichtigt werden. Es gilt:

$$S(f) = 4 \cdot k_B \cdot T \cdot R, \quad (5.88)$$

$$\sigma^2 = S(f) \cdot B \text{ und} \quad (5.89)$$

$$u(t) = \sigma \cdot N(0, 1). \quad (5.90)$$

$N(0, 1)$ ist hierbei ein idealer, weiß-verteilter Zufallsprozess. Die Berechnung des Zufallsprozesses mit dem zu erwartenden Mittelwert ist im analogen Bereich bei Kleinsignalanalysen, mit Funktionen wie „white_noise“ und dergleichen, Aufgabe des Simulators, so dass von Designerseite kein Eingreifen notwendig ist.

Für diskrete Stützstellen hingegen bietet sich bei einem hinreichend großen Überabtastfaktor an, die notwendige rauschende Bandbreite abzuschätzen. Hierzu wird die Bandbreite, für welche die entsprechende Rauschleistung berechnet werden soll, aus vorhergehenden Stützwerten bestimmt. Es gilt somit für den Rauschprozess:

$$\sigma = \sqrt{4 \cdot k_B \cdot T \cdot R \cdot B_{dyn}} \quad (5.91)$$

mit

$$B_{dyn} = \frac{1}{\Delta t}. \quad (5.92)$$

Betrachtet man diese stochastische Funktion für einen gleichverteilten weißen Rauschprozess, so ergibt sich ein weißes Rauschen bis zur dynamisch ermittelten Bandbreite B_{dyn} , welche bei einem sinnvoll gewählten Überabtastfaktor deutlich über der maximalen Signalfrequenz liegt, so dass dies für eine Verifikation hinreichend ist. Die Vorwärtsschätzung der Steigung für das Newton-Verfahren ist eine zusätzliche Fehlerquelle, die aufgrund der nur unidirektional beschreibbaren digitalen Zeitachse nicht anders realisierbar ist. Durch eine mögliche Faktorisierung und einem bekannten Überabtastfaktor liesse sich die zu erwartende Rauschbandbreite beschränken, dies ist aber hier nicht notwendig. Diese Methodik ist daher für die Verifikation gegenüber denen von [DO02] und [PS96] vorzuziehen.

5.4.4 Phasenrauschen autonomer Schaltungsblöcke

Rauschen in Oszillatoren, die ein Sinus-förmiges Signal ausgeben, erzeugt Amplitudenschwankungen entsprechend den Rauschquellen die in Kapitel 5.4.1 beschrieben wurden (vgl. Abbildung 5.14).

Bei den meisten Anwendungen, die ein oszillierendes Signal benötigen, ist jedoch nicht die Momentan-Amplitude des Ausgangssignals inkl. seinen Störungen maßgebend, sondern dessen spektrale Reinheit ([DMR99],[Dem02],[Dem06],[Sch05],[Gre]). Die Augenblicksfrequenz ist dabei definiert als die

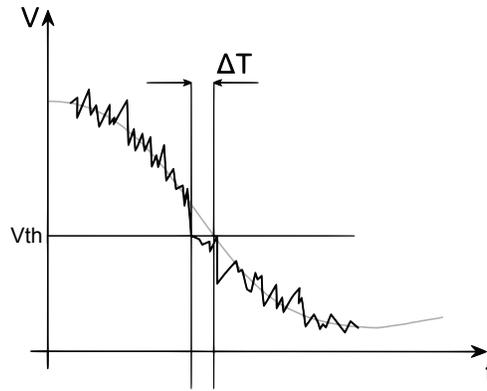
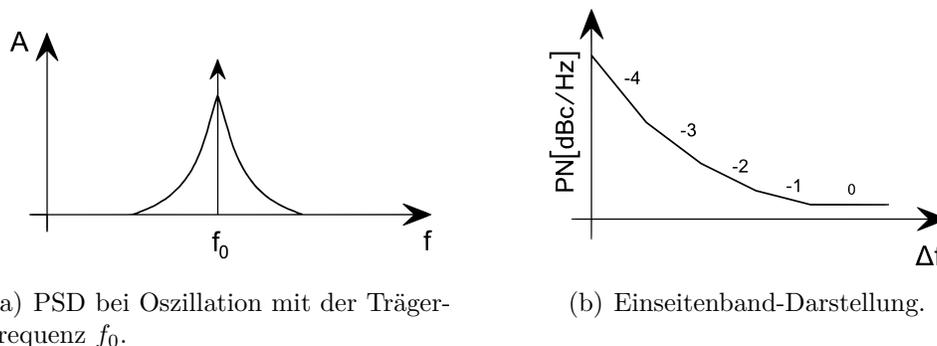


Abbildung 5.14: Störung der Oszillation durch Amplitudenrauschen.

Hälfte des Kehrwerts der Zeitdauer zwischen zwei Nulldurchgängen des Signals. Wird die Amplitude eines Sinus-förmigen Signals durch Rauscheinflüsse nahe des Umschaltzeitpunktes gestört, so verschiebt sich der Nulldurchgang zu positiven oder negativen Werten und variiert somit die Augenblicksfrequenz bzw. Phasenlage. Diese Variation der Dauer der Periode, bzw. die zufällige Fluktuation, welche damit auf die Augenblicksphasenlage eines idealen Referenz-Sinus wirkt, wird allgemein als „Phasenrauschen“ beschrieben. In [Gre] wird eine Methodik beschrieben, um Phasenrauschen des Lokaloszillators in eine äquivalente Rauschzahl für den gesamten Receiver umzurechnen. In der Systemsimulation ist dies eine gängige Methodik, um den Einfluß auf die zu erwartende Performance des Systems bei der initialen Dimensionierung abzuschätzen. Für die hier betrachtete Verifikation ist es aufgrund der vielfältigen Möglichkeiten der Einflüsse höherer Ordnung jedoch nicht sinnvoll, die Simulation auf eine äquivalente Rauschzahl zu reduzieren. Vor allem mögliche Einfaltungen in der Präsenz von Blockern würden ansonsten vernachlässigt. Eine Implementierung der realen Signale, ausgehend von einer transienten Simulation des Phasenrauschens, ist daher angestrebt.

Oszillatoren werden aufgrund der beschriebenen Effekte nicht durch eine Rauschzahl, wie bei nicht-autonomen Schaltungsblöcken, sondern durch die Reinheit Ihres Ausgangsspektrums beschrieben. Betrachtet man die so über den Frequenzbereich verschmierte Signalleistung, ergibt sich als PSD das typische Spektrum eines Oszillators (Abbildung 5.15(a)).



(a) PSD bei Oszillation mit der Trägerfrequenz f_0 .

(b) Einseitenband-Darstellung.

Abbildung 5.15: Darstellung des Phasenrauschens eines Oszillators.

Die PSD über den Abstand zur Träger-Frequenz f_0 aufgetragen, wird als Plot des Phasenrauschens bezeichnet (siehe Abbildung 5.15(b)). Im Allgemeinen ist das Phasenrauschen um die Trägerfre-

quenz f_0 symmetrisch und wird daher nur einseitig dargestellt. Die PSD in dBc/Hz entspricht dabei per Definition der Leistung in 1 Hz Bandbreite, bezogen auf die Leistung der Trägerfrequenz in dB. Diese in Abbildung 5.15(b) dargestellte Funktion wird auch als einseitiges Phasenrauschen (SSB - Single Sideband Phase Noise) $\mathcal{L}(f_m)$ bezeichnet. In Abbildung 5.15(b) lassen sich nun einzelne Bereiche mit unterschiedlichen Steigungen ($0 \hat{=}$ konstant, $\frac{1}{\Delta f} \hat{=}$ -10dB/Dekade, $\frac{1}{\Delta f^2} \hat{=}$ -20dB/Dekade, $\frac{1}{\Delta f^3} \hat{=}$ -30dB/Dekade und $\frac{1}{\Delta f^4} \hat{=}$ -40dB/Dekade) identifizieren, die aus unterschiedlichen Rauscharten resultieren. Diese verschiedenen an der Entstehung des Phasenrauschens beteiligten Prozesse unterscheiden sich vor allem hinsichtlich ihrer Frequenz und Leistung. Weißes Rauschen in einem LC- oder Ring-Oszillator führt hierbei beispielhaft zur $1/\Delta f^2$ Steigung im Diagramm des Phasenrauschens (vgl. Hajimiri [HL98], Razavi [Raz96], Demir [DMR99]), während $\frac{1}{f}$ Rauschen in Halbleiterstrukturen, durch das integrierende Verhalten des Oszillators, im Phasenrauschen zu einer Leistung proportional zu $\frac{1}{\Delta f^3}$ resultiert.

In den Arbeiten von Demir [DMR99],[Dem02],[Dem06],Hajimiri [HLL99],[HL98],Razavi [Raz96], Abidi [Abi06] oder Kundert [Kun06c] wird auf die Berechnung eines zu erwartenden Phasenrauschens ausgehend von Schaltungsparametern und Designkriterien mit Hilfe der beschriebenen Rauschprozesse eingegangen. Im Rahmen dieser Arbeit spielen diese Herleitungen eine untergeordnete Rolle, da wir uns lediglich mit der Verifikation eines Systems unter Einfluß bereits bestimmter Rauscheffekte beschäftigen und nicht mit der eigentlichen schaltungstechnischen Ursache. Um jedoch die Umrechnung der zuvor bestimmten Spezifikationen in für unsere Zwecke besser simulierbare Modelle umzuwandeln, folgt eine verkürzte Darstellung der Bestimmungsmöglichkeiten.

Bestimmung des Phasenrauschens aus den Schaltungsparametern

Abidi leitet anhand eines Ringoszillators eine Beziehung zwischen Design- & Technologieparametern zum resultierenden Phasenrauschen her [Abi06]. Durch weiße Rauschquellen in einer Kettenschaltung von Invertern (Ringoszillator), mit der Gesamtstromaufnahme I , der Versorgungsspannung V_{DD} , sowie den Designparametern γ_N und γ_P entsteht somit am Ausgang ein Phasenrauschen gemäß

$$\mathcal{L}(\Delta f) = \frac{2kT}{I} \left(\frac{\gamma_N + \gamma_P}{V_{DD} - V_t} + \frac{1}{V_{DD}} \right) \cdot \left(\frac{f_0}{\Delta f} \right)^2 \propto \frac{f_0^2}{\Delta f^2}. \quad (5.93)$$

Deutlich ersichtbar ist vor allem, dass das so analytisch bestimmte Phasenrauschen des Ringoszillators sich umgekehrt proportional zum Quadrat des Abstands zur Mittenfrequenz verhält ($\frac{1}{\Delta f^2}$ -Bereich). Die zur Normierung herangezogene mittlere Frequenz der Schwingung beträgt f_0 . In dieser vereinfachten Darstellung werden nur weiße Rauschquellen betrachtet. Im Ergänzung zu den obigen Beziehungen für Ringoszillatoren lässt sich auf ähnliche Weise zeigen (Lee [Lee00],Hajimiri [Haj01]), dass für einen LC-Oszillator unter Berücksichtigung weiterer Rauscharten gilt:

$$\mathcal{L}\{\Delta\omega\} = \frac{2FkT}{P_{sig}} \left[1 + \left(\frac{\omega_0}{2Q\Delta\omega} \right)^2 \right] \left[1 + \frac{\omega_{(1/f^3)}}{\|\Delta\omega\|} \right]. \quad (5.94)$$

Q ist hierbei der unbelastete Qualitätsfaktor des Resonators bei der Frequenz f_0 und F ein schaltungsspezifischer Rauschfaktor. $\omega_{(1/f^3)}$ repräsentiert die Grenze zur Definition des $1/f^3$ Steigungsbereich und repräsentiert somit den zusätzlichen Einfluß des Flicker-Rauschens. Von Godambe [GS97] werden weitere Methoden vorgestellt, die eine analoge Rauschsimulation mit verschiedenen Mismatch-Effekten, ausgehend von der Schaltungstopologie gestatten. Ähnlich wie mit herkömmlichen Transistormodellen (best/worst-Case), erlaubt ein entsprechendes Modell die Abschätzung von verschiedenen starken externen Einflüssen auf das resultierende Phasenrauschen. Vanassche

[VGS02] hingegen vergleicht die verschiedenen verfügbaren Phasenmodellierungsansätze miteinander, ohne jedoch eine Referenz auf Siliziummessungen herzustellen, so dass weiterhin im Einzelfall zu entscheiden ist, welche Modellierungsmethode präzisere Ergebnisse liefert. Ou [OBF⁺02] zeigt in seiner Veröffentlichung, dass die oben beschriebenen Näherungen bei den Rechnungen für das Phasenrauschen in guter Übereinstimmung mit Messungen und Rauschsimulationen sind.

Im Rahmen dieser Arbeiten werden Simulationen durchgeführt, um die so erhaltenen Spezifikationen auf die Modelle abbilden zu können. A priori Wissen, aus einer Abschätzung hinsichtlich des zu erwarteten Rauschens in Abhängigkeit der Schaltungsdimensionierung, ist hierfür dementsprechend nicht notwendig. Um nun die als Modell zu implementierenden Phasenrausch-Spezifikationen aus einer gegebenen Schaltung zu ermitteln, stehen zwei prinzipielle Möglichkeiten zur Verfügung: Kleinsignal-Rausch-Analysen und transiente Großsignal-Analysen.

Bestimmung des Phasenrauschens über eine Kleinsignal-Rausch-Analyse

Heutige HF Simulatoren, wie SpectreRF von Cadence Design Systems [CDS06a], unterstützen eine Vielzahl an Simulationsmöglichkeiten. Neben der klassischen, transienten Großsignalanalyse erfreut vor allem eine Vielzahl an Kleinsignalanalysen durch ihre einfache Bedienung und Handhabung den Analog Designer. Um das Phasenrauschen eines Oszillators zu bestimmen, bietet sich hier eine Kombination aus Periodic Steady State Analysis (zur Bestimmung eines zeitvarianten Arbeitspunktes), sowie einer Kleinsignal-Rauschanalyse (PNoise) an. Mit dieser ist es möglich die im vorherigen Abschnitt angegebenen Ein- oder Zweiseitigen Spektraldichten des Phasenrauschens direkt zu bestimmen. Die PSS eignet sich ebenso wie andere optimierte Verfahren aufgrund Ihrer Methodik nicht für eine Verifikation auf Toplevel-Ebene, weswegen im Folgenden primär transiente Analysen betrachtet werden.

Bestimmung des Phasenrauschens aus einer transienten Simulation

Obgleich transiente Modelle einer Schaltung dem realen Verhalten der Schaltung sehr exakt angepasst werden können, zeigt sich, dass die Simulation unter Berücksichtigung von transienten Rauschquellen sehr umständlich ist. Üblicherweise zeigen Rauschquellen sehr kleine, sich schnell verändernde Amplituden, die eine sehr feine zeitliche Auflösung und Genauigkeit des Simulators bei großem Dynamikbereich erfordern. Diese erforderliche hohe Genauigkeit steht hinsichtlich der Simulationsdauer im genauen Gegensatz zu den notwendigen langen transienten Simulationen, die für eine hinreichende Berechnung des Phasenrauschens bei kleinen Frequenzablagen notwendig sind. Für die Verifikation reicht es hinsichtlich des Phasenrauschens aus, nicht die Amplitudenveränderung zu jedem Zeitpunkt zu betrachten, sondern sich auf die Variation der Umschaltzeitpunkte zu beschränken. Diese Betrachtung als Timing Jitter greift Kapitel 5.4.4 analytisch im Detail auf. Für die graphische Auswertung des Phasenrauschens wird ebenso nicht die transiente Ausgangsspannung eines Knotens verwendet, sondern während der Simulation die jeweiligen Periodendauern ermittelt. Diese Liste an Periodendauern kann anschließend mit Hilfe von Computer-Arithmetik-Programmen, wie z.B. Matlab, über eine PSD-Routine in die Darstellung eines äquivalenten Phasenrauschens transformiert werden.

Phasenrauschen als Timing Jitter

Die zeitliche Unsicherheit zum Umschaltzeitpunkt wird im Zeitbereich als Jitter definiert. Betrachten wir Jitter zunächst an einem Übergang eines Rechtecksignals gemäß Abbildung 5.16. Diese auch

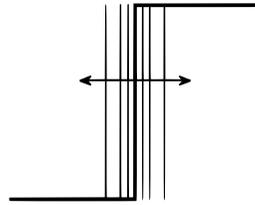


Abbildung 5.16: Timing Jitter eine Flanke

als „Edge to Edge“ Jitter bezeichnete Unsicherheit ist isoliert vor allem für „driven Systems“, also Systeme ohne eigenes Oszillationsverhalten relevant, da es die Unsicherheit der Reaktion auf ein Eingangssignal repräsentiert. Unter der Annahme, dass die zeitliche Unsicherheit gaußverteilt ist (gemäß der PDF aus Abschnitt 5.4), reicht für diese Beschreibung die Angabe von Varianz und Mittelwert für eine Charakterisierung aus. Bei der Modellierung muss die Gauß-Kurve hinsichtlich der negativen Achse beschränkt werden, damit zu keinem Zeitpunkt eine negative und damit nicht kausale Verzögerung auftreten kann.

Betrachten wir die zeitliche Unsicherheit einer größeren Anzahl an aufeinanderfolgenden Flanken, wie sie bei einem Oszillationssignal auftritt, so werden die folgenden Kenngrößen spezifizierbar:

- Edge-to-Edge Jitter (J_{ee}).
- k-cycle Jitter (J_k).
- cycle-to-cycle Jitter (J_{cc}).

Der k-cycle Jitter (Abbildung 5.17(b)) bezeichnet die Varianz der Periodendauer über eine Anzahl von k Perioden. Insbesondere für $k = 1$ vereinfacht sich der k-cycle Jitter zum „cycle-to-cycle“ Jitter, also der zeitlichen Varianz einer einzelnen Periode. Bei Oszillatoren beträgt die Anzahl an Übergängen während einer Periode 2, so das sich ausgehend von der Beschreibung des edge-to-edge Jitter (Abbildung 5.17(a)) ein cycle-to-cycle Jitter mit der Varianz

$$\text{Var}(J_{cc}) = \sqrt{2} \cdot \text{Var}(J_{ee}) \quad (5.95)$$

ergibt.

Für k-Zyklen, wie sie in Frequenzteilern auftreten können, beträgt die resultierende Varianz dementsprechend

$$\text{Var}(J_k) = \sqrt{k} \cdot \text{Var}(J_{cc}). \quad (5.96)$$

Der Timing Jitter als Ursache der Unsicherheit der Periodendauer bei Oszillationssignalen bzw. des Umschaltzeitpunkts bei driven systems kann nun als stochastischer Prozeß modelliert werden. Für diesen stochastischen Prozeß gilt es nun eine Charakterisierung zu finden, die es erlaubt ein Phasenrauschen gemäß Abbildung 5.15(b) vom Frequenzbereich auf den Zeitbereich abzubilden. Wir beschränken uns zunächst auf die Abbildung des $1/f^2$ Bereiches des Phasenrauschens eines Oszillators, welcher für die meisten Anwendungen den kritischsten Fall darstellt, da in den dortigen

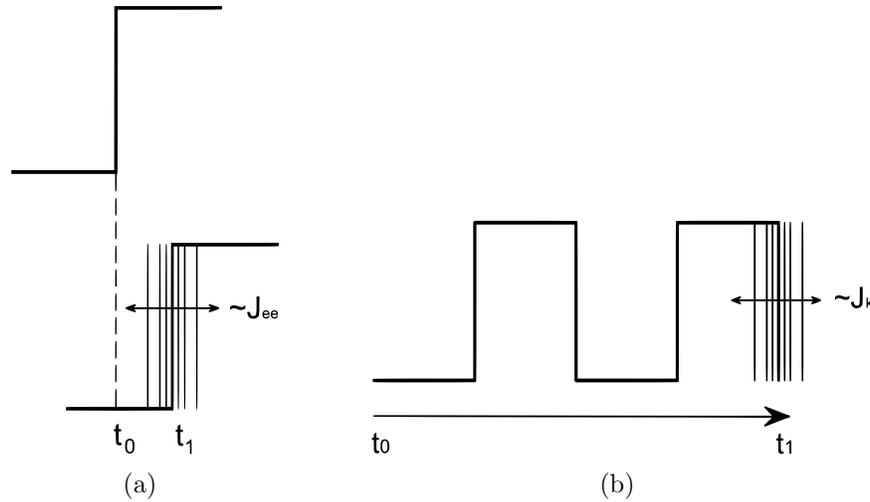


Abbildung 5.17: Grafische Darstellung des Edge-to-Edge (a) und k-cycle (b) Jitter.

Frequenzbereichen Störer auftreten können, die sich in das eigentliche Nutzband hineinmischen. Abidi [Abi06] beschreibt in seinen Veröffentlichungen, als Zusammenfassung der Theorien von Hajimiri und Lee [HLL99], den Timing Jitter als Differenz zwischen zwei Phasenzuständen

$$\tau_i = \frac{1}{2\pi f_0} \cdot [\Phi(t_{i+1}) - \Phi(t_i)] = \frac{1}{2\pi f_0} \Delta\Phi_i. \quad (5.97)$$

$\Delta\Phi_i$ ist eine sich stetig und konstant entwickelnde Variable, d.h. $\Delta\Phi$ lässt sich als Differenz zwischen $t = 0$ und $t = T = 1/f_0$ darstellen. Mit dem Verschiebungssatz der Fouriertransformation folgt demnach für die spektrale Leistungsdichte der Phasendifferenz aus dem Phasenrauschen

$$S_{\Delta\Phi}(f) = S_{\Phi}(f) \cdot \|1 - e^{-j2\pi \frac{f}{f_0}}\|^2 = 4 \cdot S_{\Phi}(f) \cdot \sin^2(\pi f / f_0). \quad (5.98)$$

Gemäß [Sch05] gilt für den Zusammenhang zwischen den PSD von Timing Jitter (S_{τ}) und Phase (S_{Φ})

$$S_{\tau}(f) = \frac{S_{\Delta\Phi}(f)}{(2\pi f_0)^2}. \quad (5.99)$$

Gleichung 5.98 in 5.99 eingesetzt ergibt für die spektrale Leistungsdichte des Jitters

$$S_{\tau}(f) = S_{\Phi}(f) \cdot \frac{\sin^2(\pi f / f_0)}{(\pi f_0)^2}. \quad (5.100)$$

Dies entspricht dem Spektrum von τ abgetastet mit f_0 . Wichtiger als die spektrale Leistungsdichte des Signals ist für die hier betrachteten Anwendungen der mean square Wert σ^2 , der sich für die Modellierung mit Hilfe der Gaußverteilung eignet. Dieser lässt sich unter Zuhilfenahme des Wiener-Khinchime Theorems bestimmen zu

$$\sigma_{\tau}^2 = \int_0^{\infty} S_{\tau}(f) df = \int_0^{\infty} S_{\Phi}(f) \frac{\sin^2(\pi f / f_0)}{(\pi f_0)^2} df. \quad (5.101)$$

Berücksichtigt man nun nur weiße Rauschquellen, so gilt für das SSB Phasenrauschen eines Oszillators mit kleinem Offset Δf gemäß Hajimiri und Lee ([HLL99] und [VAR90])

$$\mathcal{L}(\Delta f) = S_{\Phi}(\Delta f) = \frac{2 \cdot S_{white}}{\Delta f^2}. \quad (5.102)$$

5.101 in 5.102 eingesetzt ergibt

$$\sigma_\tau^2 = \int_0^\infty \frac{2 \cdot S_{white}}{f^2} \cdot \frac{\sin^2(\pi f/f_0)}{(\pi f_0)^2} df \approx \int_0^\infty \frac{2 \cdot S_{white}}{f^2} \cdot \frac{(\pi f/f_0)^2}{(\pi f_0)^2} df = \frac{S_{white}}{f_0^3}. \quad (5.103)$$

Daraus folgt

$$\mathcal{L}(\Delta f) = \sigma_\tau^2 \frac{f_0^3}{\Delta f^2}. \quad (5.104)$$

Kundert [Kun06c] benutzt in seiner Implementierung die etwas andere Herleitung von Demir et Al. ([DMR99],[Dem02]) für einen frei laufenden Oszillator, der nur durch weißes Rauschen gestört wird. Der Wert c entspricht hierbei σ_τ^2 multipliziert mit der Grundfrequenz f_0 .

$$\mathcal{L}(\Delta f) = \frac{c \cdot f_0^2}{c^2 f_0^4 \pi^2 + \Delta f^2} \quad (5.105)$$

Gleichung 5.105 ist ein Lorentzian Prozeß. Für $f_0 \gg c \gg \Delta f$ gilt

$$\mathcal{L}(\Delta f) = \frac{c f_0^2}{\Delta f^2}. \quad (5.106)$$

und somit

$$c = \mathcal{L}(\Delta f) \frac{\Delta f^2}{f_0^2} \quad (5.107)$$

mit

$$PN_{dB} = 10 \cdot \log_{10} \mathcal{L}(\Delta f). \quad (5.108)$$

Die gesuchte Standardabweichung beträgt dann

$$J = \sigma_\tau = \sqrt{\sigma_\tau^2} = \sqrt{\frac{c}{f_0}} = \sqrt{10^{\frac{PN_{dB}}{10}} \cdot \frac{\Delta f^2}{f_0^3}}. \quad (5.109)$$

Wir haben somit eine äquivalente Standardabweichung des Timing Jitters bestimmt, die ausreicht, um ein Phasenrauschen der Steigung $1/f^2$ (resultierend aus weißen Rauschquellen im freilaufenden Oszillator) im Zeitbereich abzubilden.

Die weiteren Steigungsbereiche wie $1/f^3$ und $1/f^4$ lassen sich durch geeignete Integration des Rauschens aus einem zusätzlichen quadratischen Rauschprozess gewinnen (siehe Gleichung 5.94). Für die Abbildung des $1/f^3$ Rauschens im Modell ist es für die hier betrachtete Verifikation ausreichend, die Eckfrequenz des $1/f$ Rauschens entsprechend der Kennlinie des Phasenrauschens anzugeben. Gemäß [Haj01] ist diese Eckfrequenz jedoch geringfügig niedriger als die technologische $1/f$ -Frequenz der Transistoren, so dass von einer Bestimmung ausgehend vom Plot des Phasenrausch-Spektrums angewendet werden sollte. Man erhält somit für die Berechnung der Dauer einer halben Periode:

$$\begin{aligned} J_n &= f(\sigma) \\ \Delta T_{n,1/f^3} &= J_n \cdot f_c \cdot \Delta T_{n-1} + \Delta T_{n-1,1/f^3} \\ \Delta T_n &= \frac{1}{2 \cdot f_{nom}} + J_n + \Delta T_{n,1/f^3}. \end{aligned} \quad (5.110)$$

Diese Darstellung, gemeinsam mit den vorher erörterten Berechnungen, ist ausreichend für eine von einer Simulation oder Messung des Phasenrauschens ausgehende vollständige Modellierung des rauschenden Oszillators. Abbildung 5.18 vergleicht die so gemachten Simulationen mit klassischen Phasenmodellen von Kundert [Kun06c]. Spezifiziert wurde hierfür ein Phasenrauschen von -68dBc/Hz bei einer Ablage von 1MHz, welches nur von weißen Rauschquellen erzeugt wird.

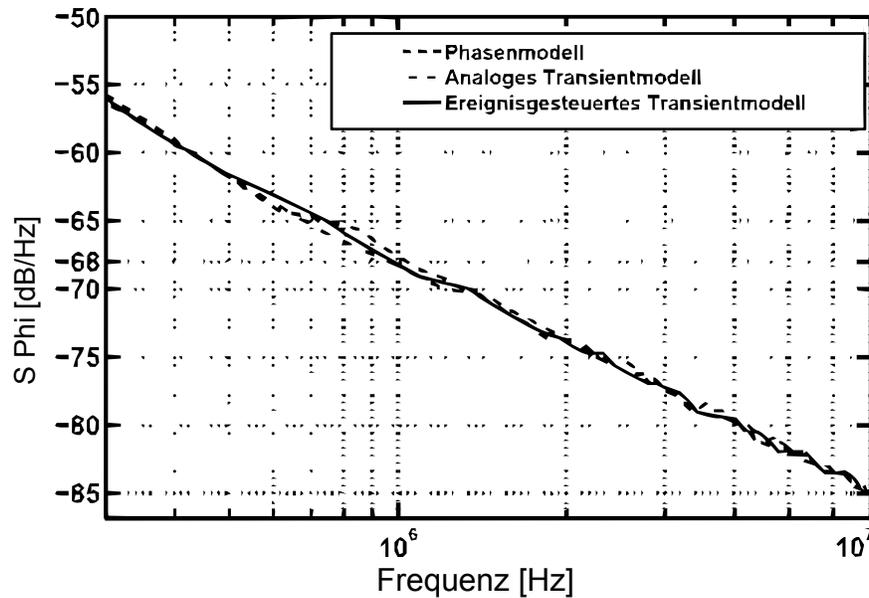


Abbildung 5.18: Vergleich der unterschiedlichen Implementierungsvarianten eines rauschenden Oszillators mit weißen Rauschquellen.

5.4.5 Zusammenfassung der Rauschbetrachtungen

In diesem Abschnitt wurden der Einfluß von Rauschprozessen auf die Amplitude und die Phasenlage von selbstschwingenden Systemen (z.B. Oszillatoren) und driven Systemen (z.B. Frequenzteiler, Buffer) vorgestellt.

Gemäß Gleichung 5.109 bzw. 5.110 lassen sich somit die bestimmten Phasenrauschspezifikationen eines Oszillators auf äquivalente Jittergrößen in Bezug auf die Periodendauer abbilden. Die Implementierung in Modellen wird aus Rechenzeitgründen über diese Periodendauer beschrieben und nicht über eine explizite Berechnung des Umschaltzeitpunkts abhängig von der Phasenlage. Wie später gezeigt wird, ist die Modellierung über die Periodendauer für fast jede Anwendung mit hinreichender Genauigkeit durchführbar.

Berücksichtigt man nun die Eigenschaften eines Simulationssystems, welches nur diskrete Zeitschritte zulässt, so ist die Standardabweichung bzw. Varianz ein Wert, der für eine gegebene Simulationsdauer durch die Quantisierung der Zeitschritte nur näherungsweise erreicht werden kann. Genauere Herleitungen zu diesen Einschränkungen finden sich in Kapitel 6.

5.5 Strukturierte Modellierung der Frontendkomponenten

Unter „strukturierter Modellierung“ verstehen wir die Implementierung der im letzten Kapitel beschriebenen linearen, nichtlinearen, frequenzabhängigen und rauschenden Schaltungseigenschaften mit Hilfe mathematischer Grundkonstrukte, die in geeigneter Weise miteinander verschaltet, die gewünschten Eigenschaften der Schaltung abbilden. Diese Eigenschaften lassen sich zum Teil direkt aus der Schaltungstopologie ermitteln, zum anderen über die für diese Schaltung zu ermittelnden Spezifikationen. Ziel ist es, die Funktionsweise beliebig komplexer Schaltungstopologien mit Hilfe

eines Modells nachzubilden. Die Herausforderung besteht in einer entsprechend den Anforderungen möglichst akuraten aber Simulationsgeschwindigkeits-optimierten Beschreibung der Funktion durch die zur Verfügung stehenden mathematischen Operationen. Diese im Folgenden als „Funktionsbausteine“ benannten Grundoperationen werden zur Modellierung der eigentlichen Schaltung auf verschiedene Arten miteinander kombiniert, um die beabsichtigte Funktion der Schaltung inkl. ihrer Nichtidealitäten möglichst genau zu approximieren. Diese Kombinationen von Funktionsbausteinen werden im Folgenden als „Blocklevel“ bezeichnet (vergleiche Abbildung 5.19).

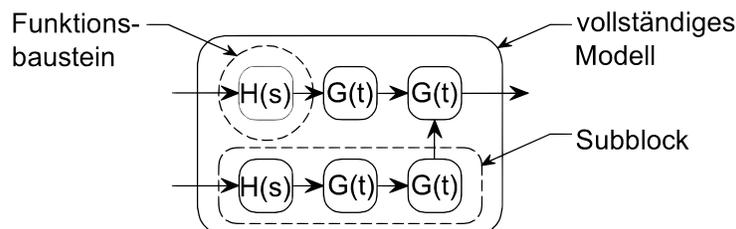


Abbildung 5.19: Definition von Blocklevel und Funktionsbaustein.

In [SPB⁺] und [PJSB] werden Methoden vorgestellt, die mittels komplexerer mathematischer Operationen äquivalente Verhaltensmodelle automatisch aus Schaltungen oder beschreibenden Gleichungen herstellen (Black-Box-Verfahren). Der Nachteil bei dieser sehr abstrakten Form der Modellierung ist der Verlust des analytischen Bezugs zu den beschreibenden Größen wie Interceptpunkte und dergleichen. Der wesentliche Vorteil solcher rein algebraischen Verfahren ist jedoch die Möglichkeit eine Automatisierung der Modellerstellung und die mathematische Optimierung in Bezug auf Rechenzeiten zu erzielen. Diese Modellierungsmethoden bieten sich daher vor allem hinsichtlich einer Bottom-Up Verifikation an. Tools wie Analog Insydes und Ascend ermöglichen hierbei die Erzeugung sequentieller Strukturen, die sich besonders eignen um die entstehenden Modelle zeiteffektiv und numerisch stabil lösen zu können. Erkenntnisse aus diesen Modellierungsansätzen werden nach Möglichkeit auch in den vorliegenden Modellen verwendet, um die Effizienz der Beschreibung der manuell erstellten Modelle zu erhöhen, stehen jedoch nicht im Fokus dieser Ausarbeitung.

5.5.1 Funktionsbausteine

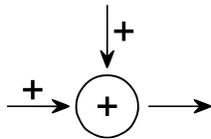
Die im Folgenden beschriebenen Funktionsbausteine müssen bis auf die elektrische Anpassung isoliert vom elektrotechnischem Grundgedanken des Zusammenhangs zwischen Spannung und Strom betrachtet werden. Sie dienen der Abbildung einer komplexen Funktionalität auf einfachere mathematische Zusammenhänge unter Berücksichtigung später zu definierender Genauigkeitsanforderungen. Bei der Modellierung wird zur Abbildung der komplexen Funktionen im Modell daher der funktionale Zusammenhang zwischen Spannung und Strom aufgehoben und durch geeignete Abbildung in Form komplexwertiger Impedanzen am Ein- und Ausgang an die darauf Folgenden zu modellierenden Blöcke angepasst, während die eigentliche Funktionalität als Data-Flow implementiert wird. Generell muss zwischen zwei unterschiedlichen Funktionalitäten unterschieden werden. Ein im Folgenden als kontinuierliche Berechnung (Continuous calculation) beschriebener Funktionsblock wendet eine mathematische Operation auf ein oder mehrere Signale an und gibt entsprechend seiner Berechnungsvorschrift kontinuierlich ein oder mehrere Signale aus. Im Gegensatz dazu existiert die Möglichkeit eine festgelegte Operation auf einem Signal nur unter festgelegten Bedingungen (Assertions) durchzuführen. So lässt sich zum Beispiel der Einfluß der Versorgungsspannung

auf einen Schaltungsblock auf zwei verschiedene Arten implementieren. Bei der kontinuierlichen Berechnung existiert ein funktionaler Zusammenhang zwischen Augenblicks-Versorgungsspannung und Ausgangssignal, wohingegen bei der Assertion nur geprüft wird, ob die Versorgungsspannung innerhalb eines vorgegebenen Bereichs liegt. Verlässt diese Versorgungsspannung den gültigen Bereich, wird eine vorher festgelegte Operation ausgeführt (Warnung, Fehlermeldung, Abschalten des Ausgangssignals...). Oftmals ist diese Beschreibung des Einflusses von Bias- und Versorgungsspannung auf die gewünschte Operation nur sehr schwer und mit großem rechnerischem Aufwand analytisch zu beschreiben. Für die meisten Schaltungen existiert zusätzlich keine festgelegte Spezifikation für die resultierenden Effekte, die anschließend bei einer Verifikation prüfbar wären. Aus diesem Grund ist der Einsatz von Assertions aus Performancegründen in der Regel vorzuziehen, wenngleich er möglicherweise zu einer stärkeren Abstraktion des Modells führt. Beispiele anhand eines rauscharmen Verstärkers finden sich in Kapitel 7 und 8.

Signalkombinationen

Für die Abbildung der Funktionalitäten stehen, neben der reinen Signalmanipulation eines isolierten Signals, vor allem Signal-Kombinationen zur Verfügung, die mehrere transiente Signale miteinander kombinieren. Im wesentlichen sind diese einfach durch drei der vier mathematischen Grundoperationen abzubilden (die Division wird in aller Regel nicht benötigt).

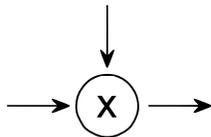
Addition



$$a(t) + b(t)$$

Die Addition als einfachste Grundoperation addiert zwei Signale zu jedem Zeitpunkt aufeinander. In der Modellierung kann es sich hierbei beliebig um Spannungen, Ströme oder abstrakte Datentypen handeln.

Multiplikation



$$a(t) \cdot b(t)$$

Die Multiplikation, die aus zwei Signalen unterschiedlicher Frequenz (ω_1, ω_2) die Mischprodukte bei Summe und Differenz der Frequenzen ($\omega_1 \pm \omega_2$) erzeugt. Bei verschiedenen Abtastzeitpunkten der zu kombinierenden Signale gibt es bei der Implementierung die Möglichkeit die Signale zu interpolieren oder eine Sample-and-Hold Methodik zu verwenden.

Nichtlineare Übertragungsfunktionen



$$f[a(t)]$$

Eine Nichtlineare Übertragungsfunktion erzeugt mit Hilfe der Beschreibung einer Übertragungs-Kennlinie eine eindeutige Zuordnung von Eingangs- zu Ausgangswerten entsprechend Kapitel 5.1. Zur Beschreibung der Kennlinie existieren unterschiedliche Ansätze, die sich hinsichtlich ihrer Implementierbarkeit und Parameterisierbarkeit unterscheiden. Für die Verifikation konzentrieren wir uns auf die Taylorreihenentwicklung gemäß Gleichung 5.111.

$$y = \alpha_0 + \sum_{i=1}^O \alpha_i \cdot x^i \quad (5.111)$$

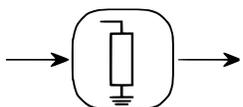
Frequenzabhängigkeit



$$H(s)$$

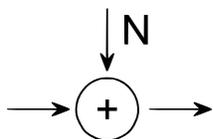
Die Frequenzabhängigkeit wird mit Hilfe der verschiedenen Möglichkeiten entsprechend Kapitel 5.2 implementiert.

Elektrische Anpassung



Bei jeder analogen Schaltung ist die elektrische Anpassung am Ein- und Ausgang der Schaltung zu beachten. Hierfür wird entsprechend den Ohm'schen Gesetzen ein definierter Zusammenhang zwischen Spannung und Strom am Ein- bzw. Ausgang des Modells hergestellt, der von den treibenden Komponenten entsprechend angesteuert werden muss.

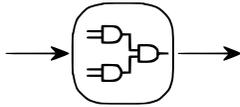
Rauschquellen



$$N(t)$$

Rauschquellen werden abhängig vom gewählten Simulator auf zwei mögliche Arten implementiert. Die eine beinhaltet eine Kleinsignal-Rauschquelle, die andere die Addition von Zufallszahlen entsprechend der Leistung der äquivalenten Rauschquelle wie in Kapitel 5.4 beschrieben.

Logische Funktionen



Zusätzlich zu den oben genannten funktionalen Veränderungen eines Signals, lassen sich durch logische Funktionen weitere Operationen implementieren. Diese logischen Funktionen entspringen der Digitaltechnik und sind in der elektrischen Schaltungstechnik im analogen Bereich kaum implementiert, werden aber für eine effiziente Beschreibung komplexerer Signalzusammenhänge in der Modellierung verwendet. Vor allem Fallunterscheidungen werden für die Bestimmung von Arbeitsbereichen oder Assertions in den folgenden Beschreibungen eingesetzt.

Als rein digitale Blöcke werden weiterhin alljene funktionalen Einheiten betrachtet, die nur über digitale Ein- und Ausgänge verfügen. Als typische Beispiele seien hier Rechenoperationen oder auch vollständige integrierte Regelungsalgorithmen genannt. Digitale Blöcke (abgesehen von Hochfrequenzteilern und dergleichen) werden heutzutage meistens nur noch indirekt entwickelt, das heißt die endgültig zu implementierende Funktion wird vorher durch besser verständliche Hochsprachen formuliert. Diese Hochsprachenmodelle können dann mittels einer Synthese in die eigentlichen Schaltungsblöcke auf Gatterebene überführt werden. Die Synthese selbst ist durch die hohe Verfügbarkeit von entsprechenden Tools sehr stabil geworden (zum Beispiel aus den Hochsprachen Verilog oder VHDL). Eine Verifikation der gesamten Schaltung nach einer funktionierenden Synthese ist im Grunde genommen kaum noch notwendig. Als absolut notwendig zeigt sich jedoch die Prüfung der implementierten Regelungsalgorithmen, die zusätzlich zum Digitalteil auf analoge Blöcke oder Signale zurückgreifen.

Als rein digitale Blöcke werden weiterhin alljene funktionalen Einheiten betrachtet, die nur über digitale Ein- und Ausgänge verfügen. Als typische Beispiele seien hier Rechenoperationen oder auch vollständige integrierte Regelungsalgorithmen genannt. Digitale Blöcke (abgesehen von Hochfrequenzteilern und dergleichen) werden heutzutage meistens nur noch indirekt entwickelt, das heißt die endgültig zu implementierende Funktion wird vorher durch besser verständliche Hochsprachen formuliert. Diese Hochsprachenmodelle können dann mittels einer Synthese in die eigentlichen Schaltungsblöcke auf Gatterebene überführt werden. Die Synthese selbst ist durch die hohe Verfügbarkeit von entsprechenden Tools sehr stabil geworden (zum Beispiel aus den Hochsprachen Verilog oder VHDL). Eine Verifikation der gesamten Schaltung nach einer funktionierenden Synthese ist im Grunde genommen kaum noch notwendig. Als absolut notwendig zeigt sich jedoch die Prüfung der implementierten Regelungsalgorithmen, die zusätzlich zum Digitalteil auf analoge Blöcke oder Signale zurückgreifen.

Kausalitätsbetrachtungen

Kausalität bedeutet, dass die Wirkung eines Systems nicht vor Ihrer Ursache auftreten darf. Diese in der Natur triviale Bedingung, bedarf bei der Modellierung und Verifikation eines komplexen Systems in abstrakten Hochsprachen besonderer Aufmerksamkeit. Beispielhaft ist bei der Implementierung von Gauß-Funktionen als Verzögerung darauf zu achten, dass keine negativen und somit nichtkausalen Werte entstehen. Ein weiteres Beispiel ist der ideale Tiefpass mit seiner rechteckförmigen Durchlasskurve im Frequenzbereich. Die dazugehörige Impulsantwort hat einen $\frac{\sin(x)}{x}$ -förmigen Verlauf und ist somit nicht kausal. Beim Entwurf der entsprechenden Modelle ist auf eine Realisierbarkeit entsprechend dieser Bedingungen zwingend zu achten.

5.5.2 Sub-Blockmodellierung

Aus den im vorherigen Abschnitt definierten Funktionsbausteinen werden die zu modellierenden Schaltungsblöcke zusammengesetzt. Jeder zu modellierende Schaltungsblock wird hierbei durch kombinierte Funktionsbausteine und die dabei erfolgte Abstraktion, nur näherungsweise beschrieben (im Verhältnis zu den simulationstechnischen Möglichkeiten auf Schaltungsebene). Bei der Wahl der Kombination und Struktur der Zusammensetzung ist daher besondere Sorgfalt auf die durch die Näherungen entstehenden zusätzlichen Effekte zu legen, da sie wesentlich zur gewünschten abzubildenden Genauigkeit beitragen.

Im ersten Schritt beschränken wir uns bei der Betrachtung der möglichen Sub-Blöcke auf Kombinationen aus Nichtlinearitäten und Frequenzabhängigkeiten. Dieses nichtlineare und frequenz-

abhängige Übertragungssystem lässt sich als Kombination von Nichtlinearitäten (N - Leistungsabhängigkeit) und linearen Filterfunktionen (H - Frequenzabhängigkeit) darstellen. Aus der Literatur sind für diese Kombinationen z.B. die Wiener und Hammerstein Modelle bekannt. Für die (schnelle) Verifikation ist es notwendig, die Kernkomponenten der einzelnen Schaltungsblöcke zu identifizieren, so dass eine Modellierung erstellt werden kann, die mit möglichst wenigen Rechenoperationen alle notwendigen Effekte berücksichtigt. Die große Herausforderung besteht nun in der möglichst korrekten Modellierung der realen Übertragungsfunktion, im Hinblick auf die abzubildenden Spezifikationen, durch geeignete Approximationen der Nichtlinearität und der Filterfunktion entsprechend des gewählten Modells. Im Gegensatz zu den bisherigen Arbeiten über Modellidentifikation (wie z.B. [Bai98],[CS01],[GMB05],[DS05]) wird in der vorliegenden Arbeit die Modellwahl zum Teil aus der Schaltungstopologie und zum Teil aus Überlegungen hinsichtlich der zu modellierenden Spezifikationen erarbeitet. Unter Berücksichtigung der Annahme, dass Nichtlinearität und Frequenzabhängigkeit voneinander unabhängig sind, ergibt sich für die Relation zwischen Ein- und Ausgangssignal eine mehrdimensionale Übertragungsfunktion basierend auf Leistungs- und Frequenzabhängigkeiten, die durch die Modellierung auf eine kontinuierliche Abbildung transformiert wird.

Es existieren einige Veröffentlichungen wie zum Beispiel [GMB05], die für Spezialanwendungen die möglichen Modellierungsmethoden analysieren. Die dort verwendeten Modelle sind jedoch primär auf Genauigkeit getrimmt und weisen Ordnungen auf ($\gg 15$), die über die hier betrachteten Verifikationsaspekte weit hinausgehen und zu einer unnötigen Erhöhung der Simulationszeit führen würden.

Wiener-Modell

Das sogenannte Wiener Modell basiert auf der Annahme, dass sich die Übertragungsfunktion durch eine simple Serienschaltung von H-N darstellen lässt [Mey99] (Abbildung 5.20). Hierbei werden

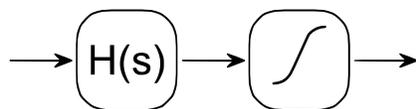


Abbildung 5.20: Wiener Modell

durch die Nichtlinearität zusätzliche Frequenzkomponenten erzeugt (vergleiche Kapitel 5.1), welche durch die nur eingangsseitig vorhandene frequenzabhängige Filterfunktion nicht beeinflusst werden. Die analytische Bestimmung der Spezifikationen der Nichtlinearität für ein solches Wiener-Modell findet sich in Anhang A.1.1.

Hammerstein-Modell

Im Gegensatz zum Wiener-Modell beschreibt das Hammerstein Modell die Übertragungsfunktion durch die Verkettung in der umgekehrten Reihenfolge N-H (Abbildung 5.21). Hierbei wird das resultierende Ausgangssignal der Nichtlinearität gefiltert. Mit einer hinreichend starken Filterung werden also nur im Durchlassbereich liegende Effekte der Nichtlinearität sichtbar. Für den Fall das mehrere komplexere Signale am Eingang angelegt werden, entstehen durch die ungefilterte

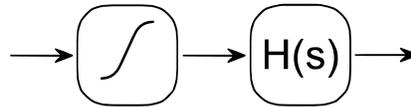


Abbildung 5.21: Hammerstein Modell

Nichtlinearität jedoch (vor allem bei Verkettung mehrere Nichtlinearitäten) nicht absehbar viele Intermodulationsprodukte, die sich unter Umständen in das Signalband hineinfalten. Bei der Bestimmung der Nichtlinearitäts-Parameter ausgehend von 1dB Kompressionspunkt und Interceptpunkt 3. Ordnung verhalten sich Wiener- und Hammerstein-Modell gemäß Gleichung A.23 und A.17 hinsichtlich der Grundfrequenz und der nicht gedämpften Frequenz $2\omega_1 - \omega_2$ identisch. Eine Entscheidung über die beste Modellierungsmethodik ist daher primär unter Berücksichtigung der nachfolgenden oder vorhergehenden Blöcke zu treffen, um Schaltungskombinationen ideal abzubilden.

Wiener-Hammerstein-Modell

Als ebenfalls vielversprechend erwies sich das Wiener-Hammerstein Modell, bei dem einer frequenzabhängigen Übertragungsfunktion gefolgt von einer Nichtlinearität wieder eine frequenzabhängige Funktion folgt (H-N-H). Damit ist es möglich, auch die besonderen Eigenschaften einer



Abbildung 5.22: Wiener - Hammerstein Modell

starken Nichtlinearität (Erzeugung von harmonischen und neuen Frequenzkomponenten) zu berücksichtigen. Die korrekte Aufteilung der Übertragungsfunktion $H(s)$ in den Bereich vor und nach der Nichtlinearität ist in der Regel aber nur durch genaue Schaltungskenntnisse möglich, die im Designablauf oft nicht frühzeitig zur Verfügung stehen. Hinsichtlich der Berechnung der Nichtlinearitätsparameter verhält sich dieses Modell zu den Wiener- & Hammerstein-Varianten identisch.

Wiener-Hammerstein-Modell mit zusätzlicher Frequenzumsetzung

Bei Schaltungen, die eine Frequenzumsetzung bewirken, kommt zur Frequenzabhängigkeit und Nichtlinearität bei der Modellierung die Multiplikation mit einem Trägersignal der beabsichtigten Frequenzdifferenz hinzu. Die Wahl der richtigen Anordnung der einzelnen Blöcke ist hierbei für die Gesamtperformance nicht zu vernachlässigen und ergibt sich aus der Schaltungstopologie, sowie aus den zur Verfügung stehenden Spezifikationen. Analytische Berechnungen der Nichtlinearitätsparameter ausgehend von den verschiedenen Topologien finden sich in Anhang A.1.3.

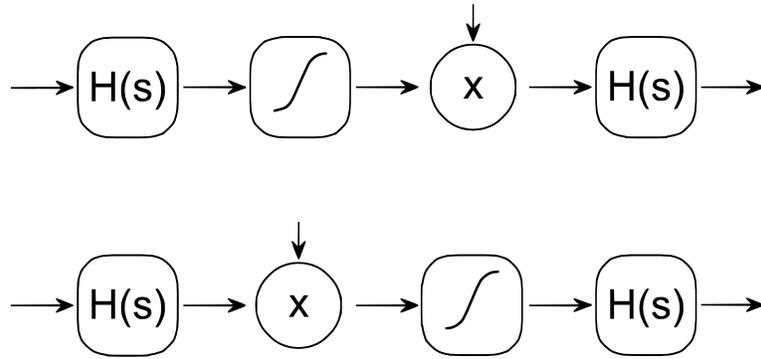


Abbildung 5.23: Wiener - Hammerstein Modell mit Frequenzumsetzung

Einfluss der Form des LO Signals auf die Konversionverstärkung

Im Gegensatz zur Schaltungstechnik, wo das Signal des Lokaloszillators in der Regel zu einer Modulation der Ströme mit Hilfe einer Differenzstufe führt, wird die Umsetzung im Modell mit Hilfe einer Multiplikation durchgeführt. Um die Konversionsverstärkung des Mischers korrekt einzustellen, ist nun zu beachten, dass die resultierende Ausgangsleistung des Modells stark von der verwendeten Form und Amplitude des Lokaloszillator-Signals abhängt, da die Konversionsverstärkung hinsichtlich der resultierenden Grundwelle definiert ist. Für einen sinusförmigen Oszillator-Eingang, der im Frequenzbereich ein nadel-förmiges Spektrum hat, gilt:

$$RF(t) = A_{RF} \cdot \sin(\omega_2 t), \quad (5.112)$$

$$LO(t) = A_{LO} \cdot \sin(\omega_1 t) \text{ und} \quad (5.113)$$

$$\begin{aligned} IF(t) &= RF(t) \cdot LO(t) \\ &= 0.5 \cdot [A_{RF} \cdot A_{LO} \cdot \cos[(\omega_2 - \omega_1)t] - A_{RF} \cdot A_{LO} \cdot \cos[(\omega_2 + \omega_1)t]]. \end{aligned} \quad (5.114)$$

Betrachtet man für den Konversionsgewinn nur die Leistung im niederen Frequenzband, ergibt sich:

$$P = \frac{1}{T} \int_0^T \frac{U(t)^2}{R} dt \quad (5.115)$$

$$\begin{aligned} P_{BB} &= \frac{1}{T} \int_0^T \frac{(0.5 \cdot A_{RF} \cdot A_{LO} \cdot \cos[(\omega_2 - \omega_1)t])^2}{R} dt \\ &= \frac{A_{RF}^2 \cdot A_{LO}^2}{8R}. \end{aligned} \quad (5.116)$$

Normiert man die Leistung im Basisband P_{BB} auf 1, um eine Relation zur eingestellten Verstärkung zu erhalten, so ergibt sich eine normierte notwendige Amplitude für das sinusförmige LO-Signal

von $A_{LO,pp} = 2 \cdot \sqrt{2}$. Betrachtet man dasselbe für ein rechteckförmiges LO-Signal, so ergibt sich:

$$RF(t) = A_{RF} \cdot \sin(\omega_2 t), \quad (5.117)$$

$$\begin{aligned} LO(t) &= A_{LO,pp} \cdot \text{rect}(\omega_1 t) = A_{LO,pp} \cdot \sum_{n=0}^{\infty} \frac{1}{2n+1} \cdot \sin((2n+1)\omega_1 t) \\ &= A_{LO,pp} \cdot \frac{4}{\pi} \cdot \left[\sin(\omega_1 t) + \frac{1}{3} \sin(3\omega_1 t) + \frac{1}{5} \sin(5\omega_1 t) \right] \dots \text{ und} \end{aligned} \quad (5.118)$$

$$\begin{aligned} IF(t) &= LO(t) \cdot RF(t) \\ &= \frac{4}{2\pi} \cdot A_{RF} \cdot A_{LO,pp} \cdot \cos((\omega_2 - \omega_1)t) + \dots \end{aligned} \quad (5.119)$$

Betrachten wir erneut den Konversionsgewinn, so folgt

$$\begin{aligned} P_{BB} &= \frac{1}{T} \int_0^T \frac{\left(\frac{2}{\pi} \cdot A_{RF} \cdot A_{LO,pp} \cdot \cos((\omega_2 - \omega_1)t) \right)^2}{R} dt \\ &= \frac{1}{T} \int_0^T \frac{\left(\frac{4A_{RF}^2 \cdot A_{LO,pp}^2}{2\pi^2} + \frac{A_{RF}^2 \cdot A_{LO,pp}^2 \cdot \cos(2(\omega_2 - \omega_1)t)}{2\pi^2} \right)}{R} dt \\ &= \frac{4A_{RF}^2 \cdot A_{LO,pp}^2}{2R\pi^2} = \frac{2}{R\pi^2} A_{RF}^2 A_{LO,pp}^2. \end{aligned} \quad (5.120)$$

Normieren wir erneut die Leistung P_{BB} auf 1, um die beiden Anregungssignale miteinander zu vergleichen, so ergibt sich eine notwendige Amplitude für das Rechtecksignal von $A_{LO,pp} = \frac{\pi}{\sqrt{2}}$. Der Unterschied in der Verstärkung entspricht für die hier betrachteten Beispiele des rechteck- und sinusförmigen Signals dementsprechend

$$\Delta G = 20 \cdot \log_{10} \left(\frac{A_{LO,pp,sin}}{A_{LO,pp,rect}} \right) = 20 \cdot \log_{10} \left(\frac{2 \cdot \sqrt{2} \cdot \sqrt{2}}{\pi} \right) \approx 2.1 \text{ dB}. \quad (5.121)$$

Die nachfolgenden Berechnungen gehen aufgrund der einfacheren Handhabbarkeit der Frequenzumsetzung immer von einem sinusförmigen LO aus. Die korrespondierenden Verstärkungsfaktoren lassen sich durch obige Umformung für andere Signalformen entsprechend einstellen. Zu beachten ist bei der Implementierung eines nicht sinusförmigen LO's jedoch zusätzlich die in Anhang A.1.3 betrachtete veränderte Berechnung der Nichtlinearitätsfaktoren.

Beschreibung von Blockeigenschaften durch kombinierte Amplituden und Phasen Modulation

Die bisher betrachteten Wiener bzw. Hammerstein Modelle wurden verwendet, um eine nicht-lineare Übertragungscharakteristik der Signalamplitude auf den Ausgang abzubilden. Besonders bei effizienten Leistungsverstärkern existiert neben dieser AMAM Übertragungscharakteristik eine zusätzliche, aus Gedächtniseffekten resultierende Eigenschaft, die die Augenblicks-Phasenlage des Ausgangssignals verzerrt und so zu unerwünschten spektralen Aussendungen bei Nachbarfrequenzen führt (AMPM). Durch die bisher vorgestellten Modellierungsmethoden lassen sich diese nur unzureichend abbilden, da die Modelle keine amplitudenabhängigen Gedächtniseffekte abbilden. Die AMPM bildet genauso wie die AMAM eine nichtlineare Kennlinie vom Eingang (hier: Amplitude)

auf den Ausgang (hier: Augenblicksphase) ab. Daher lassen sich die entwickelten Modelle in abgewandelter Form auch für eine Modellierung der AMPM Charakteristik nutzen und durch Kombination beider Modelle ein entsprechend vollständiges Modell für Leistungsverstärker realisieren. Entsprechend Gleichung 5.122 lässt sich das Übertragungssystem zusammengesetzt aus den beiden nichtlinearen Funktionen g_1 und g_2 darstellen.

$$\begin{aligned} x(t) &= A(t) \cdot e^{j\omega t + \Phi(t)} \\ \rightsquigarrow y(t) &= g[x(t)] \\ &= g_1[A(t)] \cdot e^{(j\omega t + \Phi(t) + g_2[A(t)])} \end{aligned} \quad (5.122)$$

Die Funktion $g_1[A(t)]$ wird im Folgenden als Amplitude-Amplitude (AMAM) Konversion bezeichnet, die Funktion $g_2[A(t)]$ als Amplitude-Phase (AMPM) Konversion. Es ergibt sich also für die leistungsabhängige Modellierung der Nichtlinearität eines Schaltungsblocks eine mögliche Realisierung entsprechend Abbildung 5.24.

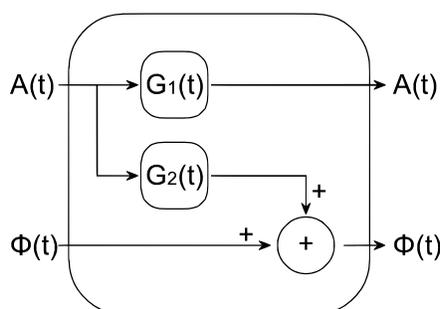


Abbildung 5.24: Modell eines Leistungsverstärkers mit AMAM und AMPM Effekten.

Wie aus diesen Gleichungen und dem Blockschaltbild ersichtlich ist, benötigt man für diese Form der Modellierung eine Information über Amplitude und Phase des Signals. Im Passbandbereich ist in Ermangelung dessen die Beschreibung eher mittels dem äquivalenten System gemäß Abbildung 5.25 üblich. Die amplitudenabhängige Phasenverzerrung wird hierbei über eine variable Verzögerung des Eingangssignals realisiert.

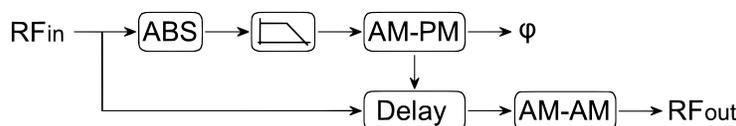


Abbildung 5.25: Passband Modellierung eines Leistungsverstärkers mit AMAM und AMPM Effekten.

Im Basisband-Bereich (siehe Kapitel 4.2) stehen Amplitude und Phase (bzw. I und Q Komponente) direkt zur Verfügung, so dass die Implementierung dort direkt entsprechend Abbildung 5.24 erfolgen kann.

Die Modellierung der zusätzlichen leistungsabhängigen Phasenverzerrung (AMPM) ist weit weniger gut untersucht als die AMAM Modellierung, da sie typischerweise nur bei sehr hohen Aussteuerungen der Bauelemente - wie es zum Beispiel in Leistungsverstärkern der Class B vorkommt - merkbar auftritt. Sie ist in Systemen, in denen eine Phasen (Winkel-) Modulation vorgenommen wird (z.B.

FM, QPSK, 16QAM, vgl. Kapitel 2.1), besonders kritisch. Weitere Ansätze verwenden das bereits vorgestellte Saleh-Modell zur komplexwertigen Beschreibung der Übertragungsfunktion. Da die von uns favorisierten Abbildungen über HF-Spezifikationen dort jedoch nur sehr beschränkt auf die Parameter abgebildet werden können, wird dies hier nicht weiter betrachtet. Im Allgemeinen sind alle diese Modelle nur für schmalbandige Systeme gültig, da die Nichtlinearitäten ansonsten für jede einzelne Trägerfrequenz bzw. für jede Gedächtnistiefe separat bestimmt werden müssten. Dieser Ansatz wird in ähnlicher Form von den Volterra Reihen verfolgt (vergleiche Abbildung 5.9). Wie aber bereits bei der Beschreibung der Filterfunktionen in Abschnitt 5.3 erwähnt, finden diese im Passband-Bereich aufgrund der großen Anzahl an Rechenoperationen aus Performancegründen keine Anwendung.

5.6 Ermittlung der Spezifikationen isolierter Bloecke

Gemäß den in Abschnitt 5.1 aufgestellten Gleichungen lassen sich nichtlineare Übertragungsglieder mit Hilfe verschiedener Abbildungsmethoden beschreiben. Während für Leistungsverstärker häufig Saleh-Modelle verwendet werden, da dort die komplexwertige Implementierung bereits eine leistungsabhängige Phasenverschiebung berücksichtigt, werden die meisten anderen Nichtlinearitäten durch eine Taylorreihenentwicklung mit den zugehörigen Klirrfaktoren $\alpha_0 \dots \alpha_n$ und einer Limitierung der Ausgangsamplitude beschrieben. Die Klirrfaktoren lassen sich ausgehend von unterschiedlichen Spezifikationen der Schaltung bestimmen - wahlweise über den 1dB Kompressionspunkt und/oder über den Interceptpunkt 3. Ordnung. Die Übertragungsfunktion für Taylorreihen-Modelle lautet dann allgemein

$$y(t) = \begin{cases} y_{min}, & \text{für } x \leq x_{min} \\ \alpha_0 + \alpha_1 x(t) - \alpha_2 x^2(t) - \alpha_3 x^3(t) - \alpha_4 x^4(t) - \alpha_5 x^5(t) \dots, & \text{für } x_{min} \leq x \leq x_{max} \\ y_{max}, & \text{für } x \geq x_{max} \end{cases} \quad (5.123)$$

Andere Ansätze wählen statt einer harten Fallunterscheidung eine $\tanh(x)$ Funktion für die Limitierung aus. Dies ist für Simulationsmethodiken, bei denen es auf eine stetige Ableitung ankommt, hilfreich, für die hier betrachtete transiente Verifikation ist die Fallunterscheidung jedoch von der Simulationsgeschwindigkeit her bedeutend schneller. Für die verschiedenen Implementierungsvarianten werden in den nächsten Abschnitten die Implementierungsparameter ausgehend von den Spezifikationen analytisch hergeleitet.

5.6.1 Wiener- und Hammerstein- Modelle

Tabelle 5.4 zeigt die Bestimmungsgleichungen, die ausgehend von den Frequenzentwicklungen aus Abschnitt 5.1.1 aufgestellt wurden.

Klirrfaktor	Quelle/Bedeutung	Gleichung
α_0	DC Offset	k.A.
α_1	lineare Verstärkung	$\alpha_1 = 10^{G/20}$
α_2	ausgehend vom IP2	$\alpha_2 = \frac{\alpha_1}{A_{IP2}}$
α_3	ausgehend vom IP3	$\alpha_3 = \frac{4}{3} \frac{\alpha_1}{A_{IP3}^2}$
α_3	ausgehend vom ICP	$\alpha_3 = 0.1449 \frac{\alpha_1}{A_{ICP}^2}$
α_3	Angepasste Modellierung	siehe Gleichung 5.44
α_5	5. Ordnung (ICP+IP3)	siehe Gleichung 5.45

Tabelle 5.4: Vereinfachte Klirrfaktoren für eine Taylorreihenentwicklung 3. Grades ohne Frequenzumsetzung.

5.6.2 Wiener-Hammerstein-Modell mit Frequenzumsetzung

Die Komponenten bei der Grundfrequenz, die sich bei einer Einzeltonanregung für die beiden Schaltungsvarianten mit einer Taylorentwicklung 3. Ordnung ergeben, sind abhängig von der Implementierungsreihenfolge

$$y_{fund_{HFNH}}(t) = \left[-\frac{9}{32} \alpha_3 A_{LO}^3 A_{RF}^3 + \frac{1}{2} \alpha_1 A_{LO} A_{RF} \right] \cos(t\omega_{RF} - t\omega_{LO}) \quad (5.124)$$

bzw.

$$y_{fund_{HNFH}}(t) = \left[-\frac{3}{8} A_{LO} \alpha_3 A_{RF}^3 + \frac{1}{2} \alpha_1 A_{LO} A_{RF} \right] \cos(t\omega_{RF} - t\omega_{LO}). \quad (5.125)$$

Ein Koeffizientenvergleich hinsichtlich der Amplitude des Lokaloszillator-Signals A_{LO} liefert die Bedingung

$$A_{LO} = \sqrt{\frac{4}{3}}, \quad (5.126)$$

damit die Amplituden der Grundfrequenz und somit des 1 dB Kompressionspunkts bei beiden Varianten und identischen Koeffizienten α_1, α_3 übereinstimmt. Hier ist ersichtlich, dass sich eine einfache Anpassung der Parameter nur bis zu einer Modellierung 3. Ordnung realisieren lässt, da für Gleichungen 5.125 und 5.124 keine von den (bekannten) Koeffizienten α_3, α_5 und der (unbekannten) Eingangsamplitude A_{RF} unabhängige Lösung existiert. Die Anpassung der LO-Amplitude auf diesen Normierungsfaktor muss für die Berechnung des Konversionsgewinn berücksichtigt werden. Bei sinusförmiger LO Ansteuerung beträgt der Konversionsgewinn

$$A_G = \frac{\alpha_1 A_{LO}}{2} = \frac{\alpha_1}{2} \sqrt{\frac{4}{3}} \quad (5.127)$$

und somit wird die Definitionsgleichung von α_1 für diese Implementierung zu

$$\alpha_1 = 2 \cdot \sqrt{\frac{3}{4}} \cdot 10^{G/20}. \quad (5.128)$$

Klirrfaktor	Quelle/Bedeutung	Gleichung
α_0	DC Offset	k.A.
α_1	lineare Verstärkung	$\alpha_1 = 2 \cdot \sqrt{\frac{3}{4}} \cdot 10^{G/20}$
α_2	ausgehend vom IP2	NA
α_3	ausgehend vom IP3 (NF)	$\frac{40\alpha_1}{3 \cdot 10^{-10} \frac{IP3}{IP3}}$
α_3	ausgehend vom IP3 (FN)	$\frac{160\alpha_1}{A_{LO}^2 \cdot 9 \cdot 10^{-10} \frac{IP3}{IP3}}$
α_3	ausgehend vom ICP (NF)	$\alpha_3 = 0.145 \frac{\alpha_1}{A_{ICP}^2}$
α_3	ausgehend vom ICP (FN)	$\alpha_3 = 0.1933 \frac{\alpha_1}{A_{LO}^2 \cdot A_{ICP}^2}$

Tabelle 5.5: Vereinfachte Klirrfaktoren für eine Taylorreihenentwicklung 3. Grades mit Frequenzumsetzung.

5.6.3 Bestimmung der Gedächtniseigenschaften

Zur Bestimmung der Gedächtniseigenschaften der Schaltungsblöcke werden für zeitinvariante Blöcke (z.B. Verstärker, Filter) AC Analysen und für zeitvariante Blöcke (z.B. Mischer, SC Filter) PAC Analysen eingesetzt. Mit Hilfe dieser Simulationen lassen sich in den verfügbaren Tools die Pole und Nullstellen der Übertragungsfunktion bestimmen. Da für einen Designer auf den ersten Blick die relevanten Pole und Nullstellen bei komplexeren Funktionen aber nur schwer abzuschätzen sind, existiert eine einfachere Möglichkeit mit Hilfe der Übertragungskennlinie des Systems eine Approximation mit Hilfe einer weiteren Reihenentwicklung der Funktion zu erzielen. Mit Unterstützung numerischer Simulationstools wie MatlabTM lässt sich so die Ordnung der notwendigen Filterfunktion erheblich reduzieren. Diese Methodik wurde im Rahmen dieser Dissertation als Diplomarbeit von Dipl.-Ing. Yifan Wang [WJ07] implementiert und fließt in die Modelle in Kapitel 8 ein.

5.7 Ermittlung der Spezifikationen kaskadierter Blöcke

Betrachten wir nun zwei kaskadierte Blöcke, die jeder für sich aus den bereits beschriebenen Komponenten Nichtlinearität und Frequenzabhängigkeit bestehen. Ein stark vereinfachtes Ersatzschaltbild eines solchen HF Frontends bestehend aus Verstärker und Mischer zeigt Abbildung 5.26.

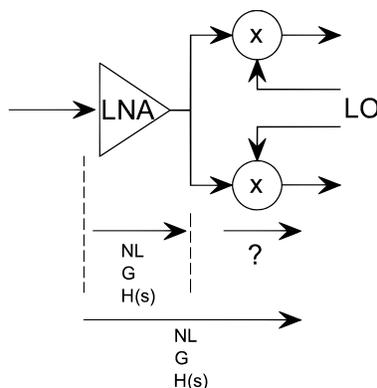


Abbildung 5.26: Kaskadierte Nichtlinearitäten im HF Frontend.

Während hier exemplarisch für den ersten Block separate Testbenches zur isolierten Ermittlung der Spezifikationen existieren, besteht für den zweiten Block keine Möglichkeit diesen getrennt zu simulieren oder zu messen (z.B. fehlende Anpassung, zu geringe Treiberleistung,...). Die Bestimmung der nichtlinearen Eigenschaften eines solchen Blockes lässt sich ausgehend von den Spezifikationen der Nichtlinearität auf unterschiedliche Arten realisieren. Hierzu zählen unter Vernachlässigung der Frequenzumsetzung des zweiten Blocks

1. Vereinfachte Bestimmung über den ICP
2. Analytische Bestimmung über den ICP
3. Analytische Bestimmung über den IP3
4. Vereinfachte Bestimmung über die IP3-Kettenformel

und unter Berücksichtigung der Frequenzumsetzung für die verschiedenen Modell-Möglichen N-FN und N-NF weiterhin

5. Bestimmung über den ICP mit Frequenzumsetzung NFN/NNF
6. Bestimmung über den IP3 mit Frequenzumsetzung NFN/NNF

Die folgenden Unterkapitel leiten für die verschiedenen Möglichkeiten die jeweils resultierenden Bestimmungsgleichungen für die Parameter β_1 und β_3 der zweiten Nichtlinearität her.

5.7.1 Bestimmung der Koeffizienten ohne Frequenzumsetzung

Die lineare Verstärkung β_1 des zweiten Schaltungsblocks lässt sich aus der Verstärkung in dB direkt ermitteln, so das gilt

$$G_2 = G_{System} - G_1 \quad (5.129)$$

$$\beta_1 = 10^{\frac{G_2}{20}}. \quad (5.130)$$

Vereinfachte Bestimmung der Nichtlinearitäts-Koeffizienten über den ICP

Unter der Annahme, dass sich der erste Block streng im linearen Bereich befindet, lässt sich der 1dB Kompressionspunkt des zweiten Blocks aus der Spezifikation des Gesamtsystems abschätzen

durch

$$ICP_{Mixer} = ICP_{System} + G_{LNA}, \quad (5.131)$$

womit für den daraus resultierenden Parameter der zweiten Nichtlinearität β_3 gelten würde:

$$\underline{\underline{\beta_{3SUM} = 0.14499 \cdot \frac{\beta_1}{A_{ICP,Mixer}^2}}}. \quad (5.132)$$

Analytische Bestimmung der Nichtlinearitäts-Koeffizienten über den ICP

Betrachtet man die Auswirkung einer kaskadierten Nichtlinearität ohne Frequenzumsetzung

$$Y(t) = \alpha_1 X(t) - \alpha_2 X^2(t) - \alpha_3 X^3(t) \quad (5.133)$$

$$Z(t) = \beta_1 Y(t) - \beta_2 Y^2(t) - \beta_3 Y^3(t) \quad (5.134)$$

auf ein Eingangssignal der Form

$$X(t) = A_{RF} \cdot \cos(\omega_1 t), \quad (5.135)$$

so folgt unmittelbar über eine Expandierung der Potenzen der Cosinus-Terme am Ausgang für die Grundwelle mit der Frequenz ω_1 :

$$\begin{aligned} Z(t) = & \left(\frac{63}{128} \alpha_3^3 \beta_3 A_{RF}^9 + \frac{105}{64} \alpha_3 \beta_2^2 \beta_3 A_{RF}^7 - \frac{105}{64} \alpha_1 \alpha_3^2 \beta_3 A_{RF}^7 - \frac{15}{8} \alpha_1 \beta_2^2 \beta_3 A_{RF}^5 + \frac{15}{8} \alpha_1^2 \alpha_3 \beta_3 A_{RF}^5 \right. \\ & \left. - \frac{5}{4} \alpha_3 \beta_2^2 A_{RF}^5 - \frac{3}{4} \alpha_1^3 \beta_3 A_{RF}^3 + \frac{3}{2} \alpha_1 \beta_2^2 A_{RF}^3 - \frac{3}{4} \alpha_3 \beta_1 A_{RF}^3 + \alpha_1 \beta_1 A_{RF} \right) \cos(\omega_1 t). \end{aligned} \quad (5.136)$$

Unter der Voraussetzung, dass für die Eingangsamplitude gilt $A_{RF} \ll 1$, so dass Potenzen des Eingangssignals größer 3. Ordnung vernachlässigbar klein werden und einem differentiellen System, für das gilt $\alpha_2 = \beta_2 = 0$, folgt für die Eingangsamplitude im 1 dB Kompressionspunkt:

$$A_{ICP,NN} = \frac{0.380 \sqrt{\alpha_1 \beta_1}}{\sqrt{\alpha_1^3 \beta_3 + \alpha_3 \beta_1}}. \quad (5.137)$$

Die Lösung für den Nichtlinearitätsparameter β_3 der zweiten Nichtlinearität lautet somit ausgehend vom 1dB Kompressionspunkt des Gesamtsystems:

$$\underline{\underline{\beta_{3NN,ICP} = \frac{\frac{1}{3} \beta_1 \left(0.435 \alpha_1 - 3 \alpha_3 A_{ICP}^2 \right)}{\alpha_1^3 A_{ICP}^2}}}. \quad (5.138)$$

Analytische Bestimmung der Nichtlinearitäts-Koeffizienten über den IP3

Über eine Betrachtung der Amplituden von Grundwelle und Intermodulationsprodukt bei einer kaskadierten Reihenentwicklung erhält man für die Bestimmung des Nichtlinearitätsparameter β_3 ausgehend vom Interceptpunkt 3. Ordnung:

$$\underline{\underline{\beta_{3NN,IP3} \approx - \frac{\frac{5}{30} \left(48 \alpha_3 \beta_1 10^{\frac{IP3_{dBm}}{10}} - 640 \alpha_1 \beta_1 \right)}{8 \alpha_1^3 10^{\frac{IP3_{dBm}}{10}}}}}. \quad (5.139)$$

Analytische Bestimmung der Nichtlinearitäts-Koeffizienten über die IP3-Kettenformel

Die letzte Möglichkeit den Nichtlinearitätsparameter ohne Frequenzumsetzungseffekte zu bestimmen, geschieht über die bekannte Kettenformel des IP3

$$\frac{1}{A_{IP3, System}^2} = \frac{1}{A_{IP3, LNA}^2} + \frac{\alpha_{1, LNA}^2}{A_{IP3, Mixer}^2} \quad (5.140)$$

$$A_{IP3, Mixer} = \frac{A_{IP3, LNA} A_{IP3, System} \alpha_1}{\sqrt{A_{IP3, LNA}^2 - A_{IP3, System}^2}}, \quad (5.141)$$

und anschließender Bestimmung von β_3 aus Gleichung 5.31

$$\beta_{3_{NN, Kette}} = \frac{4}{3} \frac{\beta_1}{A_{IP3, Mixer}^2}. \quad (5.142)$$

5.7.2 Bestimmung der Koeffizienten inkl. Frequenzumsetzung

Bedingt durch die Frequenzumsetzung muss der Verstärkungsfaktor β_1 für einen identischen Konversionsgewinn nun berechnet werden zu

$$\beta_1 = 2 \cdot 10^{\frac{G_2}{20}}. \quad (5.143)$$

Analytische Bestimmung der Nichtlinearitäts-Koeffizienten über den ICP mit Frequenzumsetzung

Berücksichtigt man zusätzlich die Frequenzumsetzung im Mischer, so ergeben sich für die Grundwelle in Abhängigkeit der Reihenfolge von Nichtlinearität und Frequenzumsetzung unterschiedliche Gleichungen (siehe Anhang A.1.3). Für den ICP lässt sich erneut ansetzen:

$$10 \cdot \log_{10}(A_{NNF/NFN_{fund}}^2) = 10 \cdot \log_{10}(A_{in}^2) - 1. \quad (5.144)$$

Daraus folgt exemplarisch für den Parameter β_3 der Nichtlinearität für die Implementierungsreihenfolge N-NF:

$$\beta_{3_{NNF, ICP}} = \frac{32\beta_1 \left(-3\alpha_3 A_{ICP}^2 - \frac{2 \cdot 2^{\frac{19}{20}} 5^{\frac{19}{20}}}{5} \alpha_1 + 4\alpha_1 \right)}{3A_{ICP}^2 \left(4\alpha_1 - 3\alpha_3 A_{ICP}^2 \right) \left(7\alpha_3^2 A_{ICP}^4 - 14\alpha_1 \alpha_3 A_{ICP}^2 + 8\alpha_1^2 \right)} \quad (5.145)$$

Äquivalente Rechnungen für andere Implementierungsreihenfolgen finden sich im Anhang A.1.3.

Analytische Bestimmung der Nichtlinearitäts-Koeffizienten über den IP3 mit Frequenzumsetzung

Berechnet man den Nichtlinearitätsparameter β_3 ausgehend von der Spezifikation des Interceptpunkts 3. Ordnung, so gilt für das Intermodulationsprodukt bei $2\omega_2 - \omega_1 - \omega_{LO}$:

N-N-F

$$\begin{aligned}
IM3_{NNF} = & \frac{1323\alpha_3^3\beta_3A_{LO}A_{RF}^9}{64} - \frac{2205\alpha_1\alpha_3^2\beta_3A_{LO}A_{RF}^7}{128} + \frac{75\alpha_1^2\alpha_3\beta_3A_{LO}A_{RF}^5}{16} \\
& - \frac{3\alpha_1^3\beta_3A_{LO}A_{RF}^3}{8} - \frac{3\alpha_3\beta_1A_{LO}A_{RF}^3}{8}
\end{aligned} \tag{5.146}$$

Der NL-Koeffizienten β_3 lässt sich ausgehend von diesen Gleichungen nicht geschlossen berechnen. Für die Bestimmung muss also auf die fehlerbehaftete Bestimmung über den 1dB Kompressionspunkt zurückgegriffen werden. Tabelle 5.9 zeigt den Vergleich mit den so bestimmten Parametern. Für die Bestimmung des Parameter β_3 aus dem Interceptpunkt 3. Ordnung wurden hierfür auf parametrisierte Simulationen zurückgegriffen, um über einen Sweep den optimalen Parameter zu bestimmen, wie er für den 1dB Kompressionspunkt auch analytisch bestimmt werden konnte.

5.7.3 Vergleich der Bestimmungsarten für die Nichtlinearität

Die exemplarisch aus den verfügbaren isolierten Testbenches ermittelbaren Spezifikationen sind in Tabelle 5.6 angegeben.

Block	Verstärkung	Interceptpunkt	Kompressionspunkt
LNA	G_{LNA} (22 dB)	$IIP3_{LNA}$ (-7.85 dBm)	ICP_{LNA} (-16.9 dBm)
Mixer	G_{Mixer} N.A.	$IIP3_{Mixer}$ N.A.	ICP_{Mixer} N.A.
System	G_{System} (44dB)	$IIP3_{System}$ (-20.07 dBm)	ICP_{System} (-31.62 dBm)

Tabelle 5.6: Kenngrößen des Systems mit Beispielwerten.

Tabelle 5.7 zeigt den Einfluß der unterschiedlichen Bestimmungsarten für den Nichtlinearitätsparameter des ersten Blocks (α_3), ausgehend von einer Spezifikation über den 1dB Kompressionspunkt bzw. den Interceptpunkt 3. Ordnung und die Simulationsergebnisse für den so simulierten Interceptpunkt 3. Ordnung, bzw. 1dB Kompressionspunkt.

Berechnungsmethode	α_1	α_3	α_5	IIP3(Δ)	ICP(Δ)
Schaltung	-	-	-	-7.85 dBm	-16.9 dBm
Taylor (ICP)	$10^{G/20} = 12.59$	894.00	-	0.59	-0.03
Taylor (IIP3)	12.59	1023.15	-	0.00	-0.57
Saleh (ICP)	12.59	71.84	-	0.77	0.56
Saleh (IIP3)	12.59	81.27	-	0.23	0.05
Taylor 5. Ordnung	12.59	-1023.15	1126810	0.00	-0.05

Tabelle 5.7: Vergleich der Implementierungen einer einzelnen Nichtlinearität.

Deutlich ersichtlich ist, dass für die hier betrachteten Spezifikationen des 1dB Kompressionspunktes und des Interceptpunkt 3. Ordnung die Taylorreihendarstellung das beste Simulationsergebnis liefert. Die Saleh Modelle können ihre Vorteile erst bei einer fortführenden Betrachtung von Phasenzuständen ausspielen, wie Sie zum Beispiel bei Leistungsverstärkern auftritt. Desweiteren zeigt sich, dass erwartungsgemäß unterschiedliche Optima für die Abweichung hinsichtlich des IP3 und des ICP existieren. Eine Anpassung an den ICP liefert deutlich das bessere Ergebnis hinsichtlich

desselbigen, während eine Berechnung über den IP3 exaktere Simulationsergebnisse hinsichtlich diesem verspricht. Die erweiterte Modellierung mit einem Modell 5. Ordnung, bei dem sowohl ICP als auch IP3 in die Bestimmung der Koeffizienten einfließen, zeigt die beste Übereinstimmung mit den schaltungstechnisch ermittelten Spezifikationen. Bedingt wird dies dadurch, dass die auf Schaltungsebene simulierten Kenngrößen IP3 und ICP von der analytisch herleitbaren Gleichung 5.40 ($IP3 = ICP + 9.63dB$) abweichen. Dies resultiert aus dem komplexen Zusammenspiel der Bauelemente, deren Simulationsgenauigkeit über die Taylorreihenentwicklung 3. Ordnung hinausgeht. Während die Abweichung bei der Betrachtung eines isolierten Blocks unterhalb 1 dB bleibt, verstärkt sich diese Differenz für verkettete Nichtlinearitäten erheblich. Tabelle 5.9 zeigt die Simulationsergebnisse für das Gesamtsystem, ausgehend von zwei Schaltungsblöcken für verschiedene Implementierungs- und Bestimmungsarten der Kenngrößen des Mischers.

Berechnungsmethode	α_1	α_3	β_1	β_3	IIP3 (Δ)	ICP (Δ)
Specs	-	-	-	-	-20.07 dBm	-31.62 dBm
vereinfacht. ICP	12.59	904.35 ∇	12.59	168.77	-2.08	-0.14
Kettenformel IP3*	12.59	1023.15 \diamond	12.59	407.34	-5.85	-3.85
Analytisch ICP/ICP	12.59	904.35 ∇	12.59	161.53 ∇	-1.92	0.07
Analytisch IP3/ICP	12.59	1023.15 \diamond	12.59	160.76 \diamond	-1.91	0.07
Analytisch IP3/IP3	12.59	1023.15 \diamond	12.59	80.12 \diamond	0.95	2.94
Ideal (Sweep)	12.59	1023.15	12.59	101	0	1.98
Ideal (Sweep)	12.59	1023.15	12.59	162	-1.95	0

Tabelle 5.8: Vergleich der Implementierungen ohne Frequenzumsetzung (\diamond :IP3, ∇ : ICP).

Methode	α_1	α_3	β_1	β_3	IIP3 (Δ)	ICP (Δ)
Schaltung	-	-	-	-	-20.07 dBm	-31.62 dBm
N-F-N	12.59	1023.15 \diamond	25.18	213.65 \diamond	0.61	2.67
N-F-N	12.59	904.35 ∇	25.18	435.90 ∇	-2.06	-0.29
N-N-F	12.59	5.Ordnung (Tab.5.7)	21.81	283.36 ∇	-1.37	-0.16
N-N-F	12.59	5. Ordnung (Tab.5.7)	21.81	211.32 \diamond	-0.10	-1.71
N-N-F	12.59	5. Ordnung (Tab.5.7)	5. Ordnung	(∇ \diamond)	0.20	0.00

Tabelle 5.9: Vergleich der Implementierungen mit Frequenzumsetzung. (\diamond :IP3, ∇ : ICP)

Tabelle 5.9 lässt sich entnehmen, dass eine Anpassung an den ICP oder an den IP3 bei entsprechender Modellierung separat sehr gut möglich ist. Eine gleichzeitige Anpassung ist jedoch mit einem Modell 3. Ordnung nicht möglich. Erst die Modellierung 5. Ordnung erlaubt eine gleichzeitige Anpassung an beide gegebenen Spezifikationen, jedoch zeigt sich bei den Rechnungen im Anhang, dass keine geschlossene Lösung zur Bestimmung der Parameter ermittelt werden konnte. Die Parameter wurden für die Modellierung 5. Ordnung ausgehend von umfangreichen parametrischen Simulationen bestimmt. Bei der Modellierung muss also ausgehend vom Verifikationsplans entschieden werden, welche Funktionalität abgebildet werden soll, um die entsprechenden Koeffizienten des Blocks einzustellen. Deutlich sichtbar ist, dass die bisher verwendeten Näherungen ohne Betrachtung der Frequenzumsetzung zu sehr verfälschten Ergebnissen hinsichtlich des IP3 führen. Ebenso zeigt sich, dass eine Implementierung mit der Subblock-Reihenfolge N-N-F eine erheblich bessere Anpassung an die Spezifikationen erlaubt. Dies liegt darin begründet, dass die gewichtete Frequenzumsetzung zu einer linearen Verstärkung, sowohl von den Intermodulationsprodukten 3. Ordnung, als auch der Grundfrequenz führt. In der Schaltungsrealität existiert hier

ein analytisch nicht zu bestimmender Zusammenhang, der bei der von uns verwendeten Methodik durch die Ermittlung der Spezifikationen abgebildet wird.

5.7.4 Bestimmung der Gedächtniseigenschaften kaskadierter Blöcke

Die Verteilung der Gedächtniseigenschaften auf kaskadierte Blöcke erfolgt auf Basis von Schaltungskennnissen und Spezifikationen, die für individuelle Blöcke ermittelt werden können. In den meisten Fällen sind diese ohne Probleme separierbar, da die individuellen Blöcke sich hinsichtlich dieser Gedächtniseigenschaften nicht beeinflussen. Beispiele hierzu finden sich in Kapitel 8.

5.8 Zusammenfassung linearer, frequenzabhängiger Modelle

Für die Modellierung eines Designs ist die korrekte Bestimmung der Modellparameter ein wesentlicher Faktor. Um in der Lage zu sein, die Parameter ausgehend von einer Schaltung extrahieren zu können, ist neben der Identifikation der Blöcke vor allem auch die Identifikation von isoliert spezifizierbaren Schaltungen notwendig. Ausgehend vom Verifikationsplan müssen hierfür Blocklisten erstellt und gepflegt werden, die die ermittelten und mit dem Modell simulierten Spezifikationen repräsentieren. Bei verfügbaren Hardwarekomponenten bietet sich zu den oben betrachteten simulationstechnischen Berechnungen zusätzlich eine meßtechnische Gewinnung der Übertragungsfunktion und Interceptpunkte an, um auch Effekte höherer Ordnung, die durch den Prozeß oder das Layout entstehen, mit abzubilden und in die Simulation mit einzubeziehen (Bottom Up Refinement). Die vorgestellte Methodik der Parameterberechnung der Modelle ist konsistent für beide Verfahren anwendbar. Der Hauptfokus liegt allerdings auf der simulationsbasierten Bestimmung der Komponenten, da im Rahmen dieser Arbeit nicht die maximale Präzision im Vordergrund steht, sondern die möglichst schnelle Verifikation zu einem frühen Zeitpunkt im Designentwurf, an dem noch kein Silizium zur Verfügung steht. Je nach Verifikationsaspekt (z.B. ausgehend von der Modulationsart) ist eine geeignete Berechnung der Parameter entsprechend der angegebenen Tabellen durchzuführen (z.B. ausgehend von IP3 oder ICP), um die erreichbare Genauigkeit zu maximieren.

5.9 Analog-Digital Wandler

Als letzter Block, für den eine separate Betrachtung der Modellierung erfolgt, werden im folgenden kurz die verschiedenen möglichen Ansätze für analog-digital Wandler betrachtet. Vor allem $\Sigma\Delta$ -Wandler, die einen Tradeoff zwischen digitaler Geschwindigkeit und analoger Genauigkeit erlauben, sind für die hier betrachtete Mixed-Level-, Mixed-Domain-Modellierung sehr gut geeignet, um einen enormen Performancevorteil in der Simulation zu erzielen.

5.9.1 Flash ADC

Ein Flash-ADC setzt getrieben von einem digitalen Taktsignal ein analoges Eingangssignal in ein digitales Wort einer spezifizierten Bitbreite um. Hierbei entsteht ein Quantisierungsrauschen, welches üblicherweise mit der Varianz

$$\sigma^2 = \frac{q^2}{12} \quad (5.147)$$

bei gleichmässiger Aussteuerung des gesamten Dynamikbereichs angegeben wird. Die Höhe der Quantisierungsstufe q ist hierbei über den gesamten Bereich als gleichverteilt zu betrachten. Das resultierende Signal zu Rausch Verhältnis lässt sich für eine rein sinus-förmige Anregung mit der bekannten Formel

$$SNR = N \cdot 6.02dB + 1.76dB \quad (5.148)$$

in Abhängigkeit der resultierenden Bit-Anzahl N abschätzen.

Während sich bei den Rauschprozessen bisher primär auf die Betrachtung von Phasenrauschen für HF Oszillatoren beschränkt wurde, werden zum Beispiel in [Smi04] ähnliche Betrachtungen für Phasenrauschen des Takts solcher Abtast-Systeme durchgeführt. Dementsprechend gilt für ein einzelnes, ideales sinusförmiges Signal, welches mit einem gestörten Takt der Mittenfrequenz f_0 und der Standardabweichung σ_t abgetastet wird, ein resultierendes maximales Signal-zu-Rausch-Verhältnis von:

$$SNR = \frac{1}{4\pi^2 f_0^2 \sigma_t^2}. \quad (5.149)$$

[Bra04] hingegen definiert die SNR Limitierung aufgrund von gestörtem Takt als

$$SNR = -20 \log_{10}(2\pi f_{analog} t_{jitterRMS}) \quad (5.150)$$

Gleichung 5.150 lässt sich dementsprechend auch für eine Definition der Anforderungen der Takt-Genauigkeit verwenden. Aus dieser, wie auch aus anderen Quellen ([Unk99],[WS05]), ist ersichtlich, dass bereits einige Vorarbeit für die theoretische Betrachtung dieser komplexen Zusammenhänge existieren, aus Rechenzeitgründen jedoch bisher keine Systemsimulationen durchgeführt wurden. Mit der vorliegenden Arbeit lassen sich zum ersten Mal diese Simulationen in akzeptabler Zeit auf Toplevel-Ebene durchführen.

5.9.2 Sigma-Delta ADC

Abbildung 5.27 zeigt einen Continuous Time Sigma-Delta Modulator (Quelle : [OG06]).

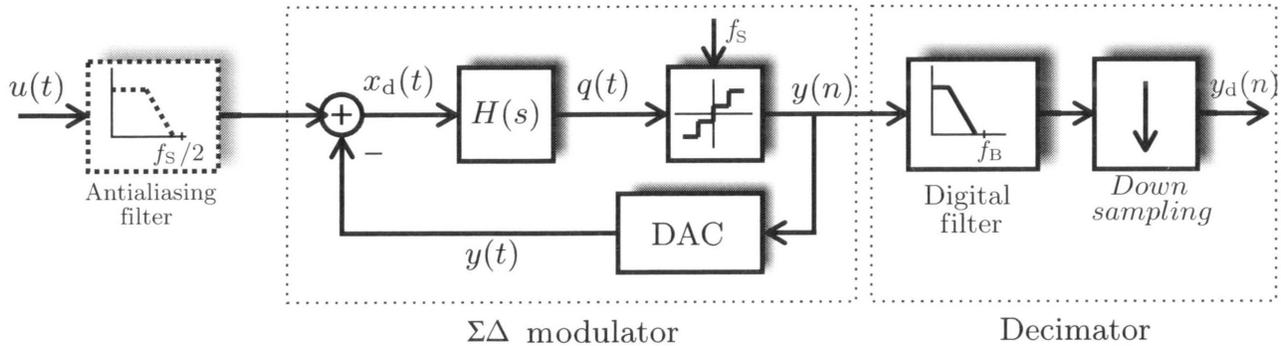


Abbildung 5.27: Zeitkontinuierlicher Sigma-Delta Modulator [OG06].

Ohne auf die funktionalen Details des Wandlers einzugehen, ist ersichtlich, dass er aus den Komponenten

- Filter (hier zeitkontinuierlich)
- Quantisierer (Flash-ADC)
- DAC
- Summationspunkt
- digitaler Nachverarbeitung (Filter, Downsampling)

besteht. All diese Komponenten sind in den vorherigen Kapiteln bereits hinreichend erläutert worden, so dass sich der betrachtete Wandler aus diesen Grundkomponenten zusammensetzen lässt. Durch eine Überabtastung des Signals und die Rückkopplung, wird eine Verschiebung des Quantisierungsrauschens zu hohen Frequenzen erreicht, was es erlaubt, die Gesamtrauschleistung im Frequenzbereich des zu wandelnden Signals deutlich zu reduzieren. Während für den konzeptionellen Entwurf solcher Wandlerkonzepte hinreichend viele Tools existieren ([JKH07],[Sch06]), welche die Systemparameter aufgrund von abstrakten Systemsimulatoren ermitteln, ist eine Überprüfung der resultierenden Gesamtleistung solcher Mixed-Signal-Systeme, bestehend aus analogem Frontend und Wandler, bisher nur selten erfolgt. Für den Entwurf komplexwertiger Wandler, wurde im Rahmen dieser Dissertation eine Weiterentwicklung der Sigma-Delta-Toolbox von R. Schreier ([Sch06]) entwickelt, welche auf der IEEE ECCTD ([JKH07]) veröffentlicht wurde. Die Performance einer Simulation des isolierten Wandlers mit Hilfe von State-Space-Beschreibungen, wie sie dort innerhalb von Matlab verwendet wurde, wird selbst mit den in den späteren Kapiteln vorgestellten Modellierungsmethoden nicht erreicht. Ein Ansatz die partielle Simulation des AD Wandlers als Cosimulation entsprechend Kapitel 4.1.4 auszuführen, scheiterte bisher an der unzureichenden Performance der entsprechend notwendigen Simulatorkopplungen. Mit Hilfe der entwickelten Toolbox, sowie ausgewählten Simulationen auf Basis der vorgestellten Modellierungsmethodik, wurde ein Sigma-Delta Wandler 4. Ordnung realisiert, dessen Rauschformung in Abbildung 5.28 dargestellt ist[KJWH08].

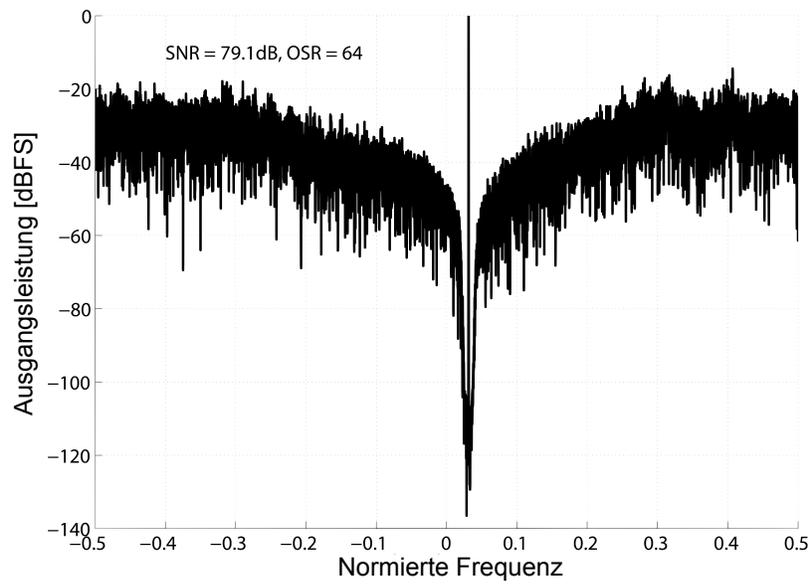


Abbildung 5.28: Rauschformung eines Polyphasen Sigma Delta Wandlers 4. Ordnung.

Kapitel 6

Ereignis-gesteuerte Modellierung

Die Ereignis-gesteuerte Modellierung, deren prinzipielle Methodik in Abschnitt 4.1.2 vorgestellt wurde, soll in diesem Abschnitt näher beleuchtet werden. Insbesondere die Tauglichkeit für die HF Simulation und Verifikation wird anhand von Rechnungen hinsichtlich der Genauigkeit im Vergleich zu anderen Simulationen gezeigt. Besonders hervorzuheben ist bei der Ereignis-gesteuerten Modellierung, dass sie die Möglichkeit bietet, Berechnungen in Abhängigkeit einer Veränderung des Eingangssignals durchzuführen. Dies führt dazu, dass die Signale in einem nicht-äquidistanten Raster abgetastet werden, so dass sich der Zeitpunkt des nächsten Rechenschrittes nicht vorher-sagen lässt. Auf Schaltungsebene werden nicht-äquidistant abgetastete Transceiver in zukünftigen Systemen möglicherweise eine große Rolle spielen, da viele Probleme hinsichtlich der Frequenzband-ausnutzung sich mit nicht-äquidistant abgetasteten Signalen und entsprechender komplexer Signal-nachverarbeitung reduzieren lassen. Vor allem Systeme, die direkt auf HF abtasten, versprechen viele Möglichkeiten in Hinblick auf die Realisierung eines echten „Software Defined Radio“. Die hier vorgestellten Ereignis-gesteuerten Simulationsmethoden lassen sich im Gegensatz zu „klassischen HF-Simulationsmethoden“, wie der PSS, sofort für diese Systeme einsetzen [SS04]. Insbesondere in [SS06] wird eine Empfängerstruktur vorgestellt, die nicht mit klassischen HF Methoden, wie der PSS, simulierbar ist. In der Dissertationsschrift von Eng [Eng07] findet besonders Erwähnung, dass nicht-äquidistante Abtastungen zum alias-free sampling eingesetzt werden können. Inwiefern hier die definierten Spektren der Signale für die Funkausbreitung eingehalten werden, ist nicht Gegenstand der Betrachtung. Zunächst werden die Besonderheiten dieser nicht-äquidistanten Ab-tastung in Hinblick auf die resultierende Abtastrate mit denen einer herkömmlichen Abtastung verglichen, bevor in Abschnitt 6.2 die so erzielbaren Genauigkeiten bei HF Spezifikationen mit zeitkontinuierlichen Simulationen verglichen werden.

6.1 Bestimmung der nicht-äquidistanten Abtastrate

Bei der Umsetzung eines analogen auf ein Ereignis-gesteuertes Signal erfolgt eine Abtastung, welche auf verschiedene Arten und Weisen realisiert werden kann. Im klassischen Fall dient hierzu eine Zeitreferenz (clock), die eine Abtastung in einem festgelegten Zeitraster bewirkt (äquidistante Abtastung). Der große Nachteil dieser Implementierung ist die vom Eingangssignal unabhängige Abtastung. Somit erfolgen alle nachfolgenden Berechnungen unabhängig von einer Veränderung des Eingangssignals zu eben den Abtastzeitpunkten der fixen Zeitreferenz, ohne dass mögliche

Charakteristika des Signals zur Reduktion der Simulationsschritte betrachtet werden. Die Abtastfrequenz muss hierbei mindestens das doppelte der möglichen Eingangsfrequenz betragen (Nyquist-Kriterium). Im Rahmen dieser Arbeit verwenden wir im Gegensatz zu dieser fixen Abtastung die Methodik einer Amplituden-Differenz abhängigen Abtastung. Dies bedeutet, dass das Eingangssignal bei einer Amplitudenveränderung um den Wert ΔA zur Abtastung und zur Auslösung eines zugehörigen Ereignis führt. Das resultierende Signal ist dabei nicht-äquidistant abgetastet. Die resultierenden Abtastzeitpunkte einer möglichen äquidistanten und nicht-äquidistanten Implementierung sind exemplarisch in Abbildung 6.1 anhand eines sinusförmigen Eingangssignals dargestellt.

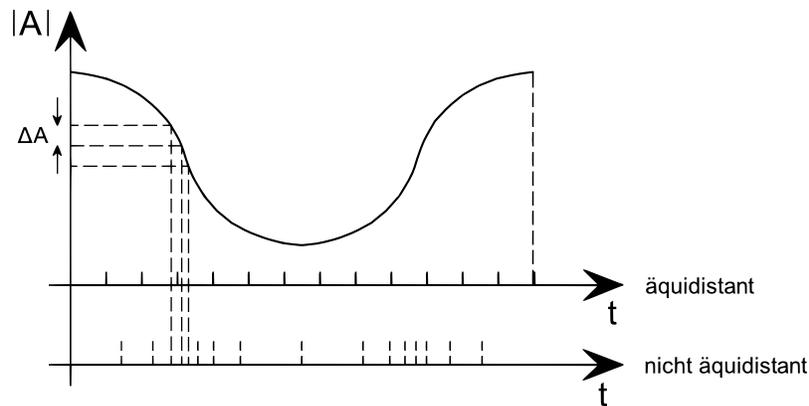


Abbildung 6.1: Äquidistante und nicht-äquidistante Abtastung eines Eingangssignals.

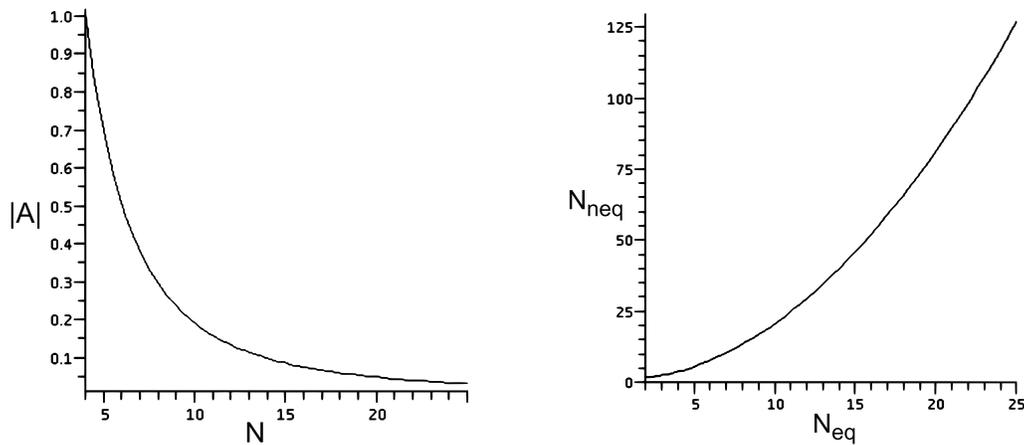
Analytisch betrachtet resultiert bei einer Maximal Amplitude des Signals A_0 und einer zu detektierenden Amplitudendifferenz ΔA_T ein Überabtastfaktor (Abbildung 6.2(a).) von

$$OSR_{nUn} = 4 \cdot \frac{A_0}{\Delta A_T}, \quad (6.1)$$

was im Vergleich zu einer äquidistanten Abtastung mit dem Faktor N bedeutet (vergleiche Abbildung 6.2(b).)

$$OSR_{nUn} = \frac{4}{1 - \cos\left(\frac{2\pi}{N}\right)}. \quad (6.2)$$

Für die Modellimplementierung ist es zur möglichst effektiven Ausnutzung der nicht-äquidistanten Abtastung daher zwingend notwendig, pro Schnittstelle analog/Ereignis-gesteuert passende Genauigkeitsanforderungen an die Amplitude zu definieren, um nicht unnötig viele Ereignisse auszulösen. So ist die zu detektierende Amplitudendifferenz bei sehr kleinen Signalleistungen (z.B. LNA) deutlich niedriger anzusetzen als bei relativ hohen Amplituden (z.B. Full Scale ADC). Eine weiterführende Betrachtung findet sich in der zu dieser Arbeit gehörenden Veröffentlichung [JGH07], in der Methodiken beschrieben werden, um innerhalb des DesignFrameworks II von Cadence mit Hilfe gesondert definierter Verbindungsmodule und zusätzlich definierten Domänen eine solche Anpassung automatisch zu erreichen.



(a) Abtastfaktor in Abhängigkeit der zu detektierenden Amplitudendifferenz.

(b) Nicht-äquidistanter Überabtastfaktor im Vergleich zur äquidistanten Abtastung.

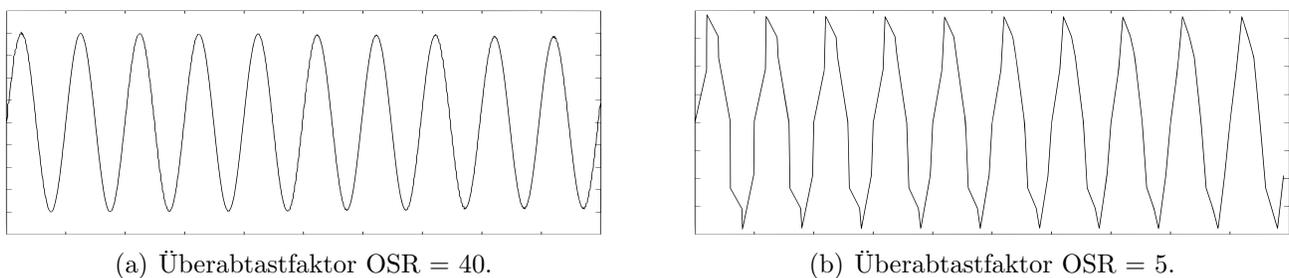
Abbildung 6.2: Eigenschaften der nicht-äquidistanten Abtastung.

6.2 Zur Genauigkeit von Ereignis-gesteuerten Simulationen

Im Folgenden werden Berechnungen angestellt, die die klassischen HF-Spezifikationen mit erreichbaren Resultaten aus Ereignis-gesteuerten Simulationen vergleichen. Besonders die Anzahl der Stützstellen (resultierend aus der äquidistanten oder nicht-äquidistanten Überabtastung) ist hierbei ein kritischer Faktor, sowohl hinsichtlich der Simulationsperformance als auch hinsichtlich der Genauigkeit.

6.2.1 Transienter Vergleich der Nichtlinearitäten

Modelliert man einen rauscharmen Verstärker mit identischen Gleichungen, sowohl für einen analogen Simulator als auch für eine Ereignis-gesteuerte Simulation, so lässt sich die Abhängigkeit der resultierenden Genauigkeit vom verwendeten Überabtastfaktor deutlich darstellen (Abbildung 6.3). Die analoge Simulation liefert als Referenz bei der verwendeten Beispielschaltung einen Interceptpunkt 3. Ordnung von -7.85 dBm und einen 1dB Kompressionspunkt von -16.95 dBm.



(a) Überabtastfaktor $OSR = 40$.

(b) Überabtastfaktor $OSR = 5$.

Abbildung 6.3: Äquidistant abgetastetes Signal $x(t) = \sin(2\pi \cdot 1.00G \cdot t) + \sin(2\pi \cdot 1.01G \cdot t)$ mit verschiedenen Abtastraten.

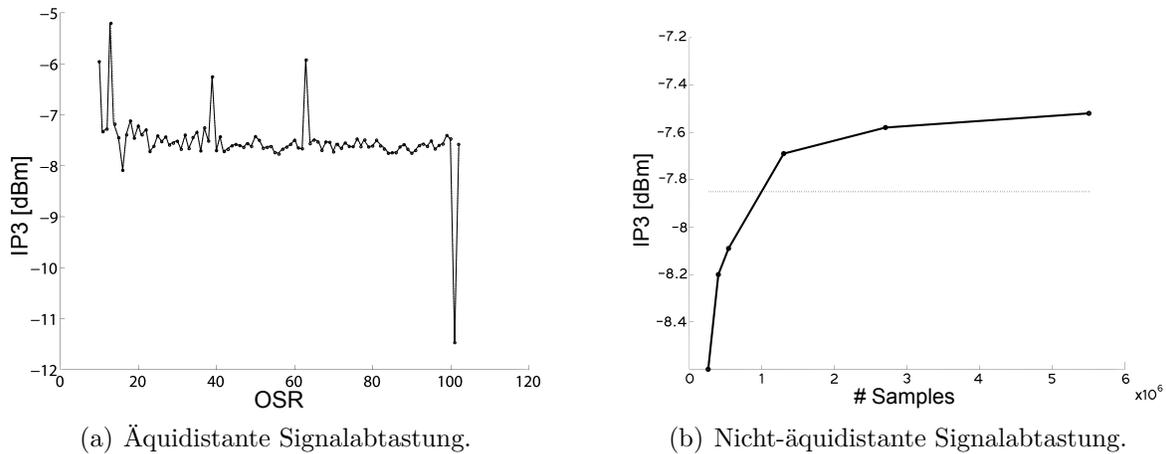


Abbildung 6.4: Genauigkeit der IP3 Bestimmung in Abhängigkeit der Signalabtastung.

Exemplarisch wurde für die Bestimmung des Intermodulationsproduktes hierfür zwei realistische, sinusförmige Testsignale mit Frequenzen von 1.00 GHz und 1.01 GHz bei einer Eingangsleistung von -60 dBm verwendet. Diese Testsignale wurden mit verschiedenen Überabtastfaktoren auf herkömmliche Weise äquidistant abgetastet und als Eingangssignal für die Ereignis-gesteuerte Simulation verwendet. Deutlich ersichtlich ist die kantigere Form des nur gering abgetasteten Sinus in Abbildung 6.3, was sich in einer Verschlechterung des Spektrums darstellen würde. Hinsichtlich des 1 dB Kompressionspunktes zeigen beide Modelle, unabhängig vom Überabtastfaktor, identische Ergebnisse. Abbildung 6.4(a) zeigt hingegen den mit Hilfe einer DFT aus dem transienten Ausgangssignal gewonnenen Interceptpunkt 3. Ordnung für verschiedene Überabtastfaktoren von 5 - 102. Neben dem erwarteten Effekt, dass sich die Genauigkeit mit größer werdendem Überabtastfaktor verbessert (feinere Signaldarstellung), fallen vor allem einige Spitzen auf, die weit ausserhalb des eigentlich erwarteten Signalwertes liegen (Abbildung 6.4(a)). Diese resultieren aus schlecht gewählten Überabtastfaktoren, die bei den Eingangsfrequenzen zu einer Faltung der Signale und somit zu einer falschen DFT Auswertung führen. So ist der Überabtastfaktor 101 bei den gewählten Eingangsfrequenzen 1.00 GHz und 1.01 GHz aufgrund des Vielfachen schlecht gewählt. Bei der Wahl der Überabtastfaktoren ist somit idealerweise ein kleines, nicht vielfaches der Periode zu wählen. Ein Wert von 47 erzielte in den gemachten Simulationen immer ausreichend gute Genauigkeiten. Um diese Fehler zu umgehen, wären auch hier nicht-äquidistant abgetastete Eingangssignale, die einer solchen Einfaltung vorbeugen, hilfreich. Die Auswertung nicht-äquidistant abgetasteter Ausgangssignale im Frequenzbereich ist jedoch mit den zur Verfügung stehenden Hilfsmitteln nur unzureichend, so dass höherwertige Transformationsmethoden, wie zum Beispiel aus den Arbeiten von Kannengiesser [Kan03] oder Eng [Eng07], für eine präzisere Auswertung notwendig werden. Abbildung 6.4(b) zeigt die bestimmten Messgrößen für den Interceptpunkt 3. Ordnung auf Basis einer einfachen DFT für nicht-äquidistant abgetastete Signale. Auf Kosten eines höheren Überabtastfaktors zeigt sich auch hier eine ausreichende Genauigkeit, die bei besserer Wahl der Abtastpunkte jedoch mit Sicherheit gesteigert werden kann. Insbesondere die flachen Verläufe der Sinuskurven werden bei der gewählten Abtastmethodik [JGH07] nur unzureichend erfasst. Bei der äquidistanten Signalabtastung, sind für die dargestellten Frequenzen nur wenige Ereignisse zur Ermittlung der spezifizierten Interceptpunkte notwendig ($1 \mu\text{s}$ Simulationsdauer ≈ 47000 Ereignisse), während die notwendige Anzahl an Rechenschritten für die nicht-äquidistante Abtastung (4×10^6) um den Faktor 100 deutlich darüber lagen.

6.3 Rauschen in Ereignis-gesteuerten Simulationen

Je nach gewünschter Simulationsdomäne lässt sich das in Kapitel 5.4 vorgestellte Rauschen verschiedenartig implementieren. Für eine vollständige Simulation müsste das Rauschen mit seiner maximal auftretenden Bandbreite auf das ursprüngliche Signal moduliert werden. Da die Genauigkeit der Simulationsergebnisse aber nur bis zur maximalen Signalfrequenz (oder eines zusätzlichen Störers) sinnvoll auswertbar sind, ist es hinreichend, das Rauschen nur an den Stützstellen des Signals und somit bis zur maximalen Signalfrequenz aufzuprägen.

Im Folgenden wird gezeigt, welche Genauigkeit für die Implementierung des berechneten Timing Jitters σ_τ notwendig ist, um ein spezifiziertes Phasenrauschen zu erhalten. Es gilt für den Timing Jitter gemäß Gleichung 5.109:

$$c = \frac{10^{PN_{dB}/10} \cdot \Delta f^2}{f_0^2} \text{ und} \quad (6.3)$$

$$\sigma_\tau = \sqrt{\frac{c}{f_0}}. \quad (6.4)$$

Nun wird eine Schrittweitengenauigkeit der zeitlichen Simulation von Δt für die Ereignis-gesteuerte Simulation festgelegt (die verwendete Simulationssoftware unterstützt hier nur die Wahl in ganzen Zehnerpotenzen - 1 fs, 10 fs, 100 fs, etc.pp.). Unter der bereits begründeten Annahme einer Gaußschen Verteilungsfunktion gilt für die Wahrscheinlichkeitsdichte des Timing Jitters :

$$PDF_{Gauss}(\Delta\tau) = \frac{1}{\sqrt{2\pi} \cdot \sigma_\tau} \cdot e^{-\frac{\Delta\tau^2}{2\sigma_\tau^2}}. \quad (6.5)$$

Für die Wahrscheinlichkeit, dass der zufallsverteilte Timing Jitter im Bereich $(i - \frac{1}{2}) \cdot \Delta t$ bis $(i + \frac{1}{2}) \cdot \Delta t$ liegt, folgt dann (vgl. Abbildung 6.5):

$$P_i = \int_{(i-0.5)\cdot\Delta t}^{(i+0.5)\cdot\Delta t} PDF_{Gauss}(x)dx. \quad (6.6)$$

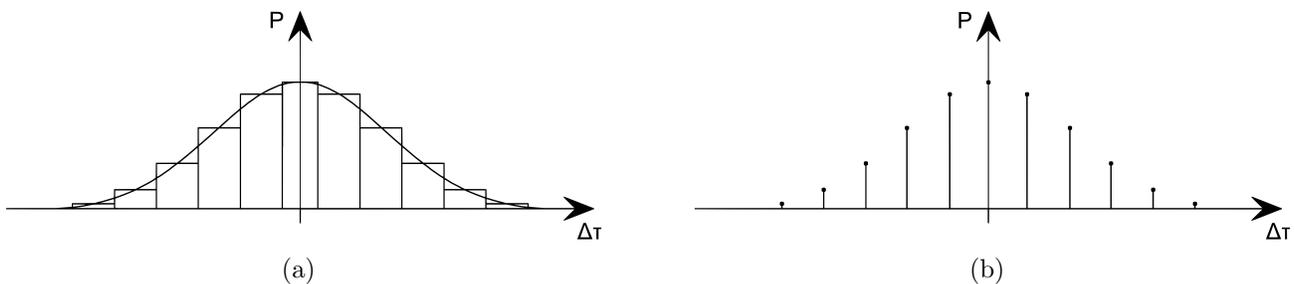


Abbildung 6.5: Gaußverteilung mit Quantisierungseinzeichnung.

Die resultierenden Werte an den Stützstellen i kann man nun als diskret verteilte Wahrscheinlichkeiten auffassen, so dass für die diskrete Varianz für den Bereich von $-N \cdot \sigma$ bis $+N \cdot \sigma$ gilt

$$var_{\tau,Discrete}(\Delta t) = \sum_{i=-\frac{N\cdot\sigma}{\Delta t}}^{+\frac{N\cdot\sigma}{\Delta t}} i^2 \cdot P_i \cdot \Delta t^2. \quad (6.7)$$

Für die so gewonnene Standardabweichung der diskretisierten Zeitschritte gilt

$$\sigma_{\tau,Discrete}(\Delta t) = \sqrt{var_{\tau,Discrete}(\Delta t)}. \quad (6.8)$$

Nach Umstellen der Formeln ergibt sich für das zu erwartende Phasenrauschen bei quantisierten Jitterzuständen

$$PN_{Discrete}(\Delta t) = 10 \cdot \log \left(\frac{\sigma_{\tau,Discrete}^2(\Delta t) \cdot f_0^3}{\Delta f^2} \right) = 20 \cdot \log(\sigma_{\tau,Discrete}(\Delta T)) + 30 \cdot \log(f_0) - 20 \cdot \log(\Delta f). \quad (6.9)$$

Tabelle 6.1 zeigt einen Vergleich für verschiedene σ -Bereiche der Integration der Gaußkurve aus Gleichung 6.7 und dem hieraus berechneten Phasenrauschen aus der diskreten Standardabweichung. Es zeigt sich, dass die gängige Six-Sigma Abschätzung auch hier eine hinreichende Genauigkeit erlaubt.

$N \cdot \sigma$ Range	Diskrete Quantisierung : 100 fs
Sollwert (∞)	-70.00 dBc/Hz
3σ	-70.13 dBc/Hz
5σ	-70.00 dBc/Hz
10σ	-69.99 dBc/Hz

Tabelle 6.1: Genauigkeitsvergleich der Simulationsergebnisse für das Phasenrauschen bei verschiedenen Sigma-Bereiche mit $f_0=1\text{GHz}$ und $PN=-70\text{ dBc/Hz}$ mit 1MHz offset.

Grafik 6.6 zeigt, wie sich die verschiedenen möglichen Quantisierungs-Stufen der Simulatorzeit beim Jitter auf die Frequenzdarstellung auswirken. Aufgetragen ist hier das Histogramm über $1/T$ für jede steigende Flanke.

Für ein zu detektierendes Phasenrauschen von -70 dBc/Hz bei einer Ablage von 1MHz ergibt sich für den Timing Jitter ein Wert von 10ps . Setzt man die Schrittweitengenauigkeit des Simulators nun auf die Werte 1fs , 10fs , 100fs oder 1ps lässt sich bei der Berechnung des resultierenden Phasenrauschens kein Unterschied ausmachen. Bei einer Genauigkeit von 10ps ergibt sich jedoch ein falsch berechnetes Phasenrauschen von -67 dBc/Hz . Bei größeren Schrittweiten ist das Phasenrauschen durch die zeitliche Quantisierung nicht mehr hinreichend zu beobachten und daher nicht zu beurteilen. Tabelle 6.2 zeigt für verschiedene, gängige HF Systeme die Anforderungen an das Phasenrauschen des Oszillators, die Mittenfrequenz und die daraus resultierende Jitter-Spezifikation.

System	Spezifikation	Frequenz	Jitter
GSM/DCS	-141 dBc at 3 MHz	0.9 / 1.8 GHz	9.9 / 3.5 fs
UMTS	-150 dBc at 135 MHz	2 GHz	47.7 fs
WLAN 802.11a	-102 dBc at 1 MHz	5 GHz	22.5 fs
Bluetooth	-105 dBc at 1 MHz	2.4 GHz	47.8 fs
DECT	-99 dBc at 2.2 MHz	1.9 GHz	298.1 fs
GPS	-100 dBc at 1MHz	1.75 GHz	136.6 fs

Tabelle 6.2: Spezifikationen des Phasenrauschens für verschiedene Funkstandards.

Für anspruchsvolle Systeme wie GSM ist der erlaubte Timing-Jitter sehr niedrig. Bei einer Schrittweitengenauigkeit von 1 fs des Digitalsimulators lässt sich dieser nur schlecht darstellen. Aus der

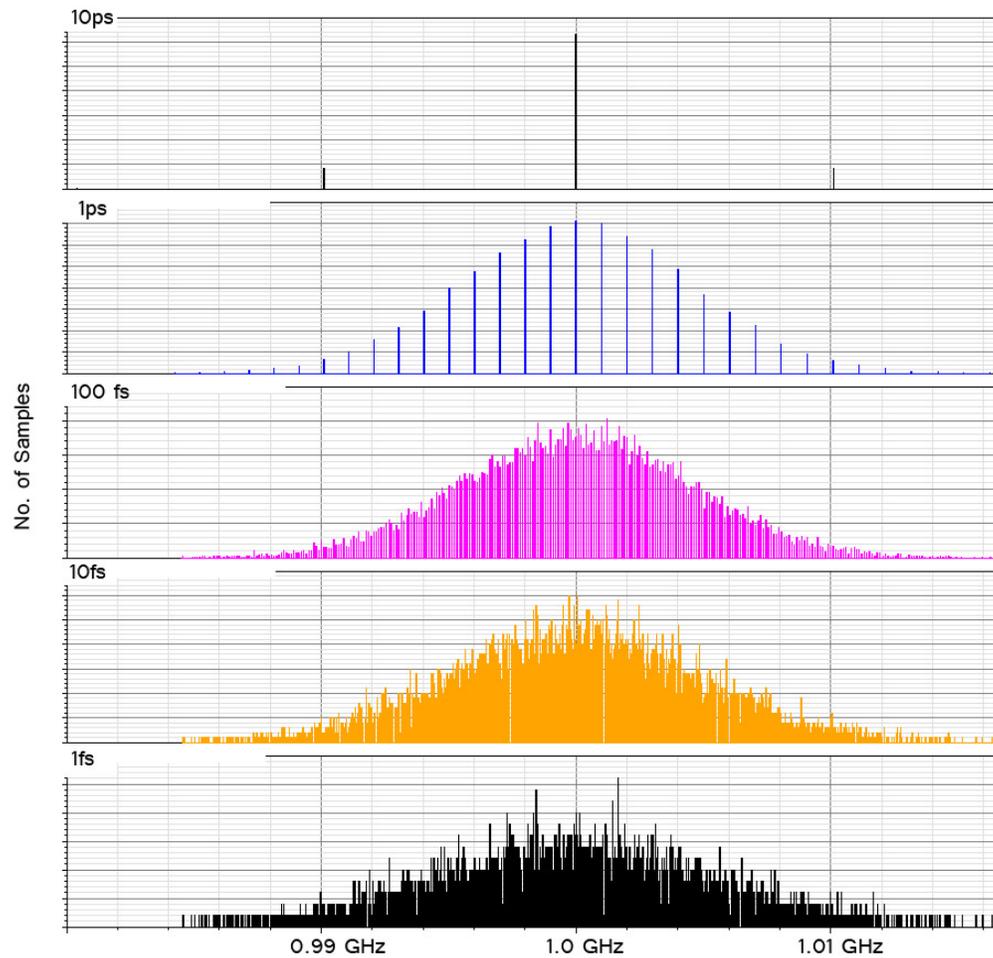


Abbildung 6.6: Histogramm der Augenblicks-Frequenz für verschiedene Quantisierungsstufen des Timing Jitters und als analoger Vergleich.

Informationstheorie ist jedoch bekannt, das sich fraktionale Teile für unendlich lange Simulationszeiten durch Mittelung über viele Perioden annähern lassen. Diese mathematische Konstruktion ist auf Grund der Definition der Spezifikationen zulässig, sollte, um realistische transiente Simulationen zu erlauben, jedoch nicht überstrapaziert werden.

Um die Verhältnisse zwischen Phasenrauschen und Jitter weiter zu verdeutlichen, zeigt Tabelle 6.3 zwei verschiedene Jitter bei unterschiedlichen Phasenrauschenanforderungen und Mittenfrequenzen. Deutlich zu erkennen ist der generelle Zusammenhang mit 20dB pro Dekade zwischen Phasenrauschdefinition in dBc/Hz und Jitter, sowie der nicht lineare Zusammenhang zwischen Jitter und Mittenfrequenz.

PN	800MHz	900MHz	1.8 GHz	1.9 GHz	2GHz	2.4 GHz	5 GHz
-120 at 1MHz	44,2 fs	37,0 fs	13,1 fs	12,1 fs	11,2 fs	8,5 fs	2,8 fs
-100 at 1MHz	441,9 fs	370,4 fs	130,9 fs	120,7 fs	111,8 fs	85,1 fs	28,3 fs

Tabelle 6.3: Berechnete Jitter vs. PN bei verschiedenen Systemen.

Die Bestimmung von Standardabweichung und Mittelwert eines Signals ist bei einer Simulation abhängig von der Simulationsdauer. Im Falle vom Jitter lässt sich dies als Abhängigkeit von der Anzahl der simulierten Perioden interpretieren. Abbildung 6.7 aus [Gru03] zeigt die qualitative, simulationsbedingte Streuung von Mittelwert und Standardabweichung in Abhängigkeit der Anzahl der Ereignisse.

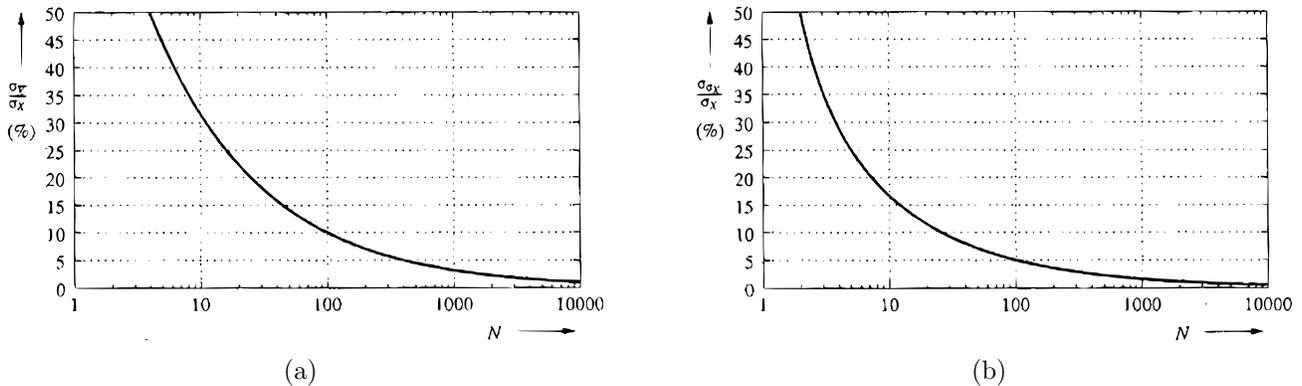


Abbildung 6.7: Simulationsbedingte Streuung von Mittelwert (a) und Standardabweichung (b) [Gru03].

Aus dem zentralen Grenzwertsatz folgt, dass die Varianz des Mittelwerts für eine Anzahl N an statistisch unabhängigen Ereignissen, die jeder für sich einer Gaußverteilung unterliegen, proportional zu der Wurzel des Kehrwerts $1/\sqrt{N}$ ist. Für ein zeitdiskretes Signal $x(k)$, dessen einzelne Werte x_N einer normalverteilten Wahrscheinlichkeitsdichte (mittelwertfrei, Varianz $\sigma^2 = 1$) unterliegen, gilt somit für die Standardabweichung $\sigma(\bar{x})$ des simulierten Mittelwerts $\bar{x}_N = \frac{1}{N} \sum_{k=1}^N x(k)$:

$$\sigma(\bar{x}) \propto \frac{1}{\sqrt{N}} \quad (6.10)$$

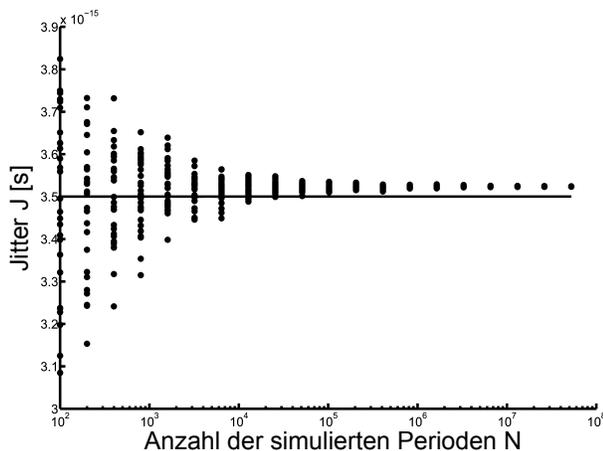
Um dies simulationstechnisch nachzuweisen, wurden $M=100$ gleichartige Versuche mit unterschiedlichen Zufallsprozessen gemacht, um die Standardabweichung des Ausgangssignals näherungsweise

Simulationsdauer in Perioden N	Mittelwert	Standardabweichung
10^0	0.185	0.978
10^1	0.0278	0.298
10^2	0.0012	0.0828
10^3	-0.0023	0.0314
10^4	-0.000971	0.0105
10^5	-0.000233	0.00313
10^6	-0.000126	0.000957

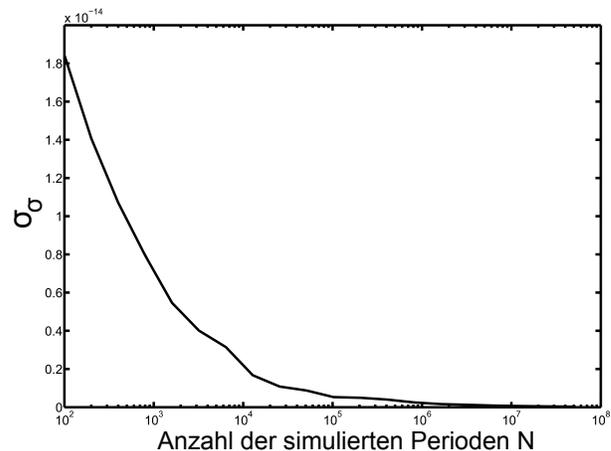
Tabelle 6.4: Genauigkeit von Mittelwert und Standardabweichung des Timing Jitters für verschiedene Simulationsdauern N.

bestimmen zu können. Tabelle 6.4 zeigt die resultierenden Mittelwerte $\bar{x}_{M,N} = \frac{1}{M} \sum_{M=1}^{100} \bar{x}_N$, sowie die Standardabweichung für verschiedene Simulationsdauern N.

Abbildung 6.8(b) stellt die so ermittelte Standardabweichung der simulierten Varianz über die Anzahl der simulierten Perioden dar. Selbst für unendlich lange Simulationszeiten zeigt diese Abbildung, dass dieser Timing-Jitter vom digitalen Simulator nicht exakt abbildbar ist. Dies verdeutlicht das fundamentale Problem bei der Verwendung von quantisierten Zeitschritten, die es nicht erlauben, alle im Frequenzbereich beschriebenen Spezifikationen vollständig abzubilden. Im Folgenden wird gezeigt, wie exakt das Phasenrauschen über eine transiente Simulation bestimmbar ist.



(a)



(b)

Abbildung 6.8: Simulationengenauigkeit des Jitters für verschiedene Zufallsprozesse (a) und über die Anzahl der simulierten Perioden (b) .

Wird der Timing Jitter über eine transiente Simulation von N Zyklen bestimmt, wobei die Zyklen in Ihrer Schrittweite durch die Genauigkeitsdefinition des Simulators quantisiert werden, so lässt sich die Standardabweichung der Periodendauer (σ_J) nur bis zu einer Genauigkeit mit dem Mittelwert $\bar{\sigma}_J$ und der Standardabweichung S_{σ_J} bestimmen. Für die Berechnung des resultierenden Mittelwerts \overline{PN} und der Standardabweichung S_{PN} des Phasenrauschens gilt dann mit Hilfe der Fehlerfortpflanzung:

$$\overline{PN} = 10 \cdot \log_{10} \left(\frac{\bar{\sigma}_J^2 \cdot f_0^3}{\Delta f^2} \right) \quad (6.11)$$

$$\text{und } S_{PN} = \sqrt{\left(\frac{\delta \left(10 \cdot \log_{10} \left(\frac{\bar{\sigma}_J^2 \cdot f_0^3}{\Delta f^2} \right) \right)}{\delta \bar{\sigma}_J} \right)^2} \cdot S_{\sigma_J} = \sqrt{S_{\sigma_J}} \cdot \frac{20}{\bar{\sigma}_J \cdot \ln(10)}. \quad (6.12)$$

Aus dem Zusammenhang zwischen Phasenrauschen und Timing Jitter

$$PN_{dB}(\Delta f) = 20 \cdot \log_{10}(J) - 20 \cdot \log_{10}(\Delta f) + 30 \cdot \log_{10}(f_0) \quad (6.13)$$

lässt sich die erlaubte Abweichung des Timing Jitters berechnen, für dass das resultierende Phasenrauschen um weniger als 3dB variiert :

$$PN_{dB}(\Delta f) \pm 3dB = 20 \cdot \log_{10}(J) + const. \quad (6.14)$$

$$20 \cdot \log_{10}(J + \Delta J) \pm 3dB = 20 \cdot \log_{10}(J) \quad (6.15)$$

$$\Delta J = J \cdot (10^{\pm 3/20} - 1) \quad (6.16)$$

$$\frac{\Delta J}{J} = \{0.4142.. - 0.293\} \quad (6.17)$$

Abbildung 6.9 weist diesen Zusammenhang anhand einer PLL Simulation nach.

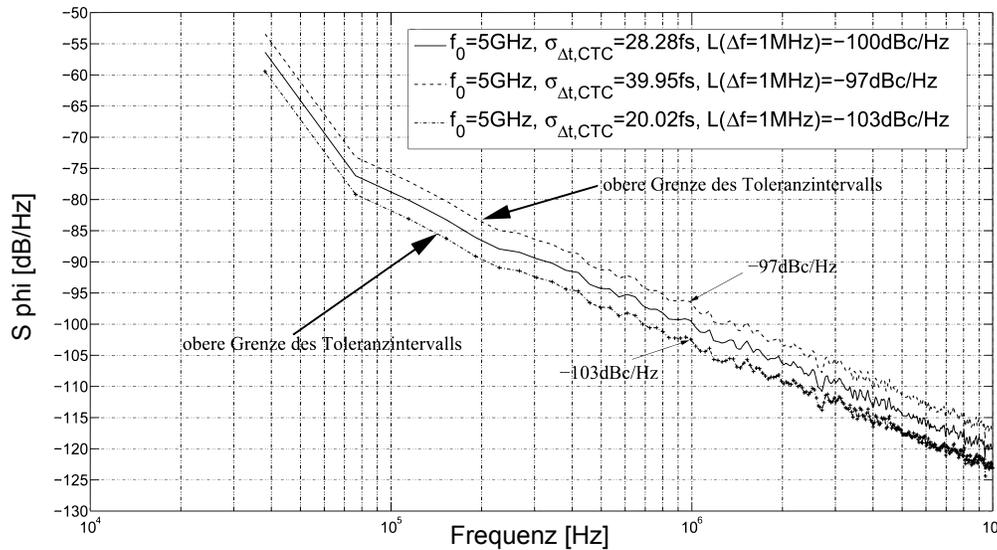


Abbildung 6.9: Bestimmung des Toleranzintervalls von $\pm 3dBc/Hz$ für die Phasenrauschsimulation.

Mit Hilfe dieser Zusammenhänge, lässt sich eine Mindest-Simulationsdauer für die äquivalente Abbildung eines spezifischen Phasenrauschens, bei gewünschter Genauigkeit, Mittenfrequenz und Spezifikation des Phasenrauschens, durch einen quantisierten Timing-Jitter berechnen.

6.4 Ereignis-gesteuerte Filterfunktionen

Bei der Ereignis-gesteuerten Simulation ist die Implementierung einer frequenzabhängigen Übertragungsfunktion vergleichsweise aufwändig. Eine äquivalente Transformation, wie sie bei digitalen Systemen mit der z -Transformation existiert, ist für die hier vorgestellte Ereignis-gesteuerte Simulation, mit Ihren nicht-äquidistanten Abtastzeitpunkten, nicht möglich. Cotrell [Cot90] beschreibt mehrere Methoden, um Übertragungsfunktionen, die im Frequenzbereich beschrieben werden, auf die Ereignis-gesteuerte Simulationsmethodik abzubilden. Die dort vorgestellte Forward Euler Implementierung ist diejenige, welche die besten Performancewerte unter Berücksichtigung der Verifikationsaspekte verspricht. Weitere, höherwertige Ansätze existieren zum Beispiel von Eng [EG07], diese nutzen jedoch in der Regel a priori Informationen des Signals bzw. nicht kausale Filterfunktionen, die im vorliegenden Ansatz nicht zur Verfügung stehen. Exemplarisch wurden hiermit Übertragungsfunktionen 1. und 2. Ordnung gemäß Abschnitt 5.2.1 implementiert. Alle anderen Ordnungen von Filterfunktionen lassen sich unter Zuhilfenahme dieser als Kaskade erstellen. Im Vergleich zur Implementierung als z -Domain Filter, sind erheblich weniger Ereignisse notwendig, was zu einer deutlich schnelleren Simulation führt. Dies ergibt sich direkt aus der Transformationsvorschrift für die Impulsinvarianztransformation und der notwendigen Mindestabtastrate für die Eingangssignale der Ereignis-gesteuerten Filter.

6.5 Ereignisreduktion

Ein wesentlicher Aspekt bei der Ereignis-gesteuerten Simulation ist die Beschränkung der Simulation auf so wenige Ereignisse wie möglich, unter Beibehaltung der mindest notwendigen Abtastrate. Zu diesem Zweck sollten an relevanten Stellen der Schaltung die Anzahl der ausgelösten Ereignisse überprüft und wenn möglich auf ein Minimum reduziert werden. Hierfür wurde für die vorliegenden HF Komponenten folgende Methodik entwickelt: Bei jedem Eingangseignis wird überprüft ob

- eine spezifizierte Amplituden-Differenz zum vorherigen Ereignis existiert
- oder eine festgelegte Zeitspanne zum vorherigen Ausgangseignis überschritten wurde (minimale Abtastfrequenz).

Somit ist es möglich, einen spezifizierten, niedrigen Frequenzbereich unabhängig von seiner Signalstärke zu berücksichtigen, jedoch (hochfrequente) starke Signale, wie z.B. Sprünge oder Einschaltvorgänge, trotzdem nicht zu vernachlässigen. An dieser Stelle ist wesentlich zu erwähnen, dass obwohl hier eine minimale feste Abtastrate definiert wird, dies nicht mit einer äquidistanten Abtastung zu verwechseln ist. Jedes Ereignis, das am Block eintrifft, wird verarbeitet, d.h. Sprung und Stützstellen werden zeitlich exakt abgebildet, ohne dass ein zusätzlicher Quantisierungs-Fehler erzeugt wird ! Zum vergleichbaren Downsampling nicht-äquidistanter Abtastwerte gibt es Arbeiten von z.B. [EG07], die jedoch einen immensen Speicherbedarf aufweisen und daher an dieser Stelle keine Verwendung finden. Für die Auswertung der resultierenden Signale mit Hilfe von Fouriertransformation (FFT,DFT) ist die nachträgliche Erzeugung exakter äquidistanter Stützstellen jedoch von wesentlicher Bedeutung und sollte von EDA Tool Herstellern entsprechend unterstützt werden.

Kapitel 7

Verifikationsflow für integrierte SoC Schaltungen

7.1 Entwurfsablauf

Im Folgenden werden einige typische Entwurfsabläufe, die sich durch verschiedene Schwerpunkte und Ansätze unterscheiden und die Einbindung der Verifikation in diesen Flow beschrieben. In einem Top-Down Entwurf werden, ausgehend von einer abstrakten Block-basierten Beschreibung des Systems, sukzessive die einzelnen Komponenten verfeinert. Erst am Ende des Entwurfs steht somit die Implementierung der dann vollständig beschriebenen Blöcke auf Transistorlevel-Ebene. Während dieser Entwurfsprozeß dem Systemingenieur zu Beginn des Entwurfs die größtmöglichen Freiheiten bei der Verteilung der Spezifikationen erlaubt, ist es wesentlich die Möglichkeiten, die bei der späteren Implementierung existieren, bereits frühzeitig in Betracht zu ziehen um nicht fantastische, unrealistische Systeme zu konstruieren. Ein System, das zu stringente Anforderungen an einzelne Komponenten auf Transistorlevel-Ebene stellt, ist praktisch nicht kostengünstig zu realisieren. Für die Verifikation bietet sich beim Top-Down Entwurf immer eine Simulation auf System-Ebene an, da das System zu einem frühen Zeitpunkt bereits vollständig definiert und mittels einfachen Verhaltensmodellen vollständig simulierbar ist. Diese zunächst einfachen Modelle werden im Laufe der Entwicklung der Verfeinerung der Komponenten angepasst und stellen somit im Idealfall immer eine schneller simulierbare Version des aktuellen Standes der Arbeiten dar. Ausführliche Beschreibungen dieses, vor allem von der EDA Industrie propagierten, Top-Down Ansatzes finden sich in den Arbeiten von Designers Guide Consulting [Kun06a],[Kun03].

Im Gegensatz zum Top-Down Entwurf basiert die Bottom-Up Entwicklung auf der Erfahrung der Transistorlevel Designer, die die Schaltungsblöcke, die für das System wesentlich sind, zunächst auf Transistorbasis implementieren und die erreichbaren Spezifikationen an die Systementwickler weiterreichen, die auf Basis dieser Blöcke das Gesamtsystem gestalten. Für die Verifikation existieren somit bereits zu Beginn der Systementwicklung sehr präzise Beschreibungen der Schaltungen, was jedoch dazu führt, dass für eine Simulation auf Systemebene oft zu viele Aspekte in Betracht gezogen werden, die die Simulation verlangsamen und so den Verifikationsaspekt vernachlässigen.

In den Augen des Autors ist es wesentlich, bereits relativ frühzeitig „Golden Schematics“, wie im Top Down Entwurf zu definieren, also Blockschaltbilder im Design Framework zu erstellen, welche

für das finale Layout verwendet werden. Auf dieser Basis ist es möglich, sehr früh die Pins und Verbindungen zu definieren, so dass die Verifikation einzelner Komponenten im Gesamtsystem erleichtert wird. Dies erfordert eine Kombination aus Bottom-Up und Top-Down Ansatz (Meet in the Middle Approach), da frühzeitig die pro Block benötigten Ein-/Ausgänge definiert werden müssen, was eine Abschätzung der zu erwartenden Schaltungsrealisierung voraussetzt. Dieses Wissen ist bei reinen System-Designern, die bisher ausschließlich in Tools wie Matlab arbeiten, ebenso wenig vorhanden, wie die Kenntnis des Gesamt-Systems für den einzelnen Analog-Designer. Hier ermöglicht eine Systemsimulation mit den im Rahmen dieser Arbeit implementierten Funktionalitäten ein Umdenken im Entwicklungsansatz, da nicht mehr die reine analoge Performance des Schaltungsblocks im Fokus steht, sondern vielmehr die Einbettung in das Gesamtsystem, was durch die Kombination der Expertisen neue Möglichkeiten hinsichtlich der Schaltungs- und System-Optimierung eröffnet.

7.2 Partitionierung des Designs

Zur Verifikation des Gesamtsystems wird, ausgehend von der obersten Ebene der Schaltung, diese sukzessive in einzelne Komponenten und Subsysteme zerlegt. Dies erfolgt bei einem Top-Down Entwurf typischerweise bereits zu Beginn des Entwurfs bei der Konzepterstellung des Systems und beinhaltet dort nur sehr abstrakte Komponenten, die Ihrerseits im Laufe der Entwicklung noch aus weiteren Subblöcken bestehen. Bei einer Bottom-Up Verifikation hingegen, erfolgt die Partitionierung bereits vollständig, abhängig von zur Verfügung stehenden Spezifikationen, Testbenches und Anforderungen an die Verifikationsaufgaben. Die Feinheit der Partitionierung (Granularität) beeinflusst hierbei massivst die zu erwartende Simulationsdauer. In der Regel sind gröbere Granularitäten, aufgrund des reduzierten Funktionsumfangs der Modelle und strukturell einfacherer mathematischer Konstrukte, erheblich schneller zu simulieren, besitzen aber eine geringere Genauigkeit.

Die feinste Partitionierung (abgesehen von EM-Solvern, siehe Kapitel 4) entspricht hierbei dem Transistorlevel Schematic, die Größte entspräche einem einzigen Verhaltensmodell des vollständigen Systems. Für die effektive Verifikation ist es nun von großer Bedeutung, diejenige Partitionierung zu bestimmen, die unter Berücksichtigung von Genauigkeits- und Performanceaspekten für eine gegebene Schaltung am geeignetsten ist. Abbildung 7.1 zeigt hierfür exemplarisch drei mögliche Partitionierungen eines Polyphasenfilters.

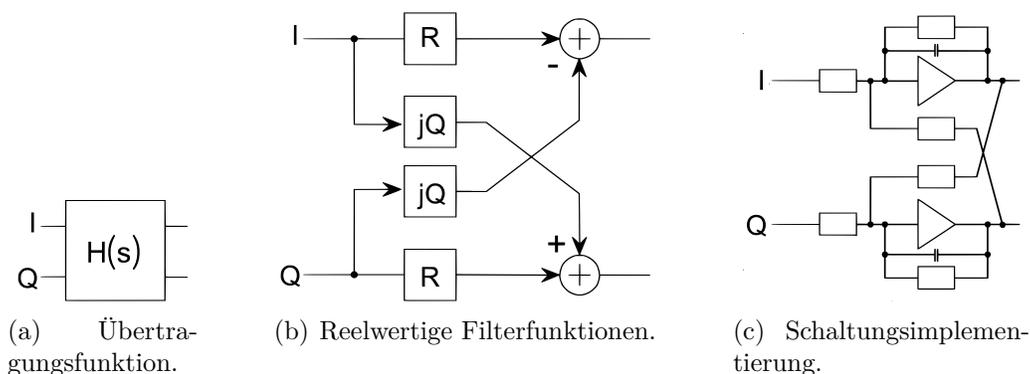


Abbildung 7.1: Partitionierungsmöglichkeiten eines Polyphasenfilters.

Abbildung 7.1(a) stellt die komplexwertige Filterfunktion als einzelne Übertragungsfunktion dar. Dies erlaubt aufgrund des begrenzten Funktionsumfangs der verwendeten Modellierungssprache Verilog-AMS keine Simulation innerhalb des Designframeworks, da keine komplexwertigen Zahlen im Sprachstandard definiert sind. Die Realisierung in Form von reellwertigen Teilfiltern (7.1(b)) ermöglicht mit Hilfe der in Abschnitt 5.2.2 hergeleiteten Formeln eine recheneffiziente Simulation, durch Umrechnung der eigentlichen Filterfunktion in reellwertige Übertragungsfunktionen. Während die beiden ersten Konzepte sehr gut zur Systemdimensionierung geeignet sind, erlaubt erst Partitionierung 7.1(c) eine Implementierung auf Transistorlevel-Ebene. Dort wird nicht die eigentliche Übertragungsfunktion spezifiziert, sondern die zugrunde liegende aktive Schaltung. Dies erfordert unter anderem eine ausführlichere Spezifikation hinsichtlich der dazugehörigen Nicht-idealitäten der Operationsverstärker durch Offseteffekte, Slewrates, begrenzte Verstärkungen und Versorgungsspannungen. Durch die Verwendung der abstrakteren Darstellung (b) gehen zwar bei einer Systemsimulation mögliche Effekte verloren, bei einem guten Entwurf sind z.B. Einflüsse, die auf unzureichend dimensionierte Operationsverstärker zurückzuführen sind, jedoch bereits während der Design-Phase aufgetreten, so dass bei Fertigstellung des Sub-Blocks diese nicht mehr für eine Verifikation relevant sind.

Hinsichtlich der Simulationszeiten ist Partitionierung (b) für eine effiziente Simulation im Gesamtsystem definitiv vorzuziehen. Jeder spezifizierte Sub-Block wird nach der Partitionierung zur Festlegung der Schnittstellen und der Modellstruktur einer Simulationsdomäne zugeordnet. Die Zuordnung erfolgt auf Basis der zu verwendenden Modellierungstechnik, sowie der Schnittstellendefinition. Es existiert generell die Möglichkeit, Modelle in verschiedenen Varianten für unterschiedliche Verifikationsaspekte zu erstellen. Dies sollte durch die Problematik, dass somit verschiedene Versionen existieren und gepflegt werden müssen, jedoch wenn möglich vermieden werden.

7.2.1 Modellunabhängige Schnittstellendefinition

Die Umsetzung von analogen zu Ereignis-gesteuerten Signalen erfordert zusätzliche Rechenschritte, die nach Möglichkeit vermieden werden sollten, so dass eine durchgängige Modellierung mit so wenig Umsetzungen wie möglich erfolgen kann. Bereits bei der Partitionierung des Designs werden an den Schnittstellen der Blöcke somit optimale Signaltypen definiert. Vor allem für hochfrequente Signale ist die Umsetzung zu vermeiden, da durch diese die Gesamtsimulationsperformance so negativ beeinflusst wird, das durch die alternative Modellierungsmethodik im Regelfall kein Vorteil entsteht. Diese für eine hinreichende Performance zu gewährleistende Typkompatibilität stellt eine weitere Anforderung an den Entwurfsprozeß dar, die auch bei der Partitionierung und der Zuordnung zur Simulator-Domäne eine Rolle spielt. Die beschriebene Kopplung von analogen und Ereignis-gesteuerten Schnittstellen beinhaltet im Ansatz keine allgemeingültige Berücksichtigung komplexer Schnittstellenimpedanzen. Um diese trotzdem abzubilden, wurde für die später implementierten Modelle folgende Vorgehensweise verwendet, um eine äquivalente Last, unabhängig von der gewählten Modellierungsvariante zu realisieren:

- Bestimmung der komplexwertigen Eingangsimpedanz Z_{11} über eine S-Parameter Analyse des Schaltungsblocks.
- Bestimmung der (linearen) Übertragungsfunktion mittels einer AC-Analyse.

Für die Bestimmung der komplexwertigen Eingangsimpedanz, wird hierfür ein Port mit einem definierten Innenwiderstand verwendet. Für die hier betrachteten Systeme ist ein Quellenwiderstand

von 50 Ohm üblich. Implementiert man nun eine Ereignis-gesteuerte Variante des Modells, so wird das angepasste Netz auf Toplevel-Ebene mit einem zusätzlichen Parameter (`netDiscipline`) zu versehen. Dies ermöglicht es, während der automatischen Elaboration der Schaltung, an dieser Schnittstelle ein auf den Quellenwiderstand angepasstes Verbindungselement (`Connect-Module`) einzusetzen, was die entsprechenden Eingangsimpedanzen berücksichtigt. Limitiert wird diese Methodik lediglich durch die Anzahl der zu definierenden Verbindungsmodule und deren Komplexität für eine größere Schaltung. Diese Verfahrensweise ermöglicht es, durch die Entkopplung von Last und Übertragungsfunktion, eine von der Last unabhängige Implementierung der Übertragungsfunktion zu realisieren, was beliebige Kombinationen der Schaltung aus verschiedenen Domänen erlaubt. Im Idealfall wird die realisierte Eingangsimpedanz bei der Modellerstellung bereits berücksichtigt und innerhalb des Modells als Pin-Parameter (`Discipline`) angegeben. Dies bewirkt zusätzlich Sicherheit, dass Anpassungseffekte nicht durch mangelnde Spezifikationen und falsch implementierte Modelle übersehen werden. Die Tool-basierte Implementierung dieser Methodik erfolgt in einer zukünftigen Version der Entwicklungsumgebung.

7.3 Modell Validierung

Jedes erstellte Modell ist nach Fertigstellung auf eine realistische Abbildung der vorgegebenen Spezifikation, im Vergleich zu den Ergebnissen der eigentlichen Schaltung, zu prüfen. Hierzu werden zum Schematic identische Testbenches verwendet, so dass Schaltung und Modell in derselben Testumgebung gleiche Simulationsergebnisse liefern sollten. Liefert das Modell im Rahmen eines festgelegten Toleranzbereichs identische Spezifikationen, so gelten Schematic und Modell für diesen Fall als gleichwertig (äquivalent). Die Gültigkeit der Modelle ist jedoch nur auf die so simulierte Spezifikationen und Arbeitsbereiche begrenzt. Für einen Betrieb ausserhalb der Spezifikationsgrenzen, können nur die mathematischen Näherungen, die für die Modellerzeugung verwendet wurden, in Anspruch genommen werden. Ein identisches Verhalten der Schaltung und des Modells ist in anderen Bereichen nicht zwingend gegeben. Folgende Vorgehensweise ist daher für einen Äquivalenzvergleich zwischen Schaltung und Modell notwendig:

- Definition der zu ermittelnden Spezifikationen,
- Simulation der Schaltung zur Bestimmung der Spezifikationen,
- Implementierung der so bestimmten Spezifikationen in das Modell,
- Simulation des Modells in derselben Testbench wie die Schaltung Schematic zu erneuter Bestimmung der Spezifikationen und
- Festlegung der Gültigkeitsbereiche des Modells anhand der Spezifikationstoleranzen.

Webster beschreibt in [WPL⁺04] eine Methodik, um Modell und fertige Hardware mit Hilfe derselben Messinstrumente auf Einhaltung der Spezifikation zu vergleichen. Um für solche Echtzeitmessungen/Simulationen ausreichende Performance zu erzielen, werden Envelope-basierte Methoden eingesetzt, die vergleichbar mit den hier vorgestellten Basisband-Ansätzen arbeiten. Die dort präsentierten Ergebnisse der so bestimmten EVM weichen jedoch zum Teil um $\pm 30\%$ voneinander ab, was die Qualität der Modellierung in Frage stellt. Andere Ansätze mit Hilfe formaler Methoden die erreichbaren Zustandsräume von Modell und Schaltung aufeinander abzubilden, werden zum Beispiel im Rahmen von VeronA von der TUM [Gra07] untersucht, sind jedoch bisher nur für kleine Schaltungen mit einer niedrigen Anzahl an Bauelementen einsetzbar.

7.4 Analoge Assertions oder äquivalente Abbildung

Betrachtet man ein Modell als Black-Box mit mehreren Ein- und Ausgängen, so ist es nicht zwingend notwendig, jeden Einfluß eines Eingangssignal auf den Ausgang abzubilden. So variiert das Ausgangssignal (je nach Schaltungstopologie) oftmals nur minimal in Abhängigkeit der Bias-Signale, solange diese innerhalb eines spezifischen Toleranzbereichs bleiben und zum Beispiel Arbeitspunkte der Transistoren nicht nennenswert verschoben werden. Auf der anderen Seite können Schwankungen auf Bias-Leitungen, für z.B. Referenzströme, direkten Einfluß auf das Signal-zu-Rausch-Verhältnis des Ausgangssignals haben. Um die funktionale Abbildung eines Eingangs auf ein Ausgangssignal abzubilden, wären teilweise sehr aufwändige Berechnungen und Simulationen nötig, die in keinem Verhältnis zum erzielbaren Informationsgewinn für eine gemeinsame Systemsimulation und Verifikation stehen. Es ist oftmals viel eher ausreichend, die zu Grunde liegenden Spezifikationen des Arbeitsbereichs zu definieren und bei Abweichungen von dieser Norm eine Fehlermeldung auszugeben.

Abbildung 7.2 zeigt beispielhaft das so implementierte Modell eines rauscharmen Verstärkers mit funktionalen Abbildungen und den beschriebenen Bereichsüberprüfungen (Assertions). Der Ein-

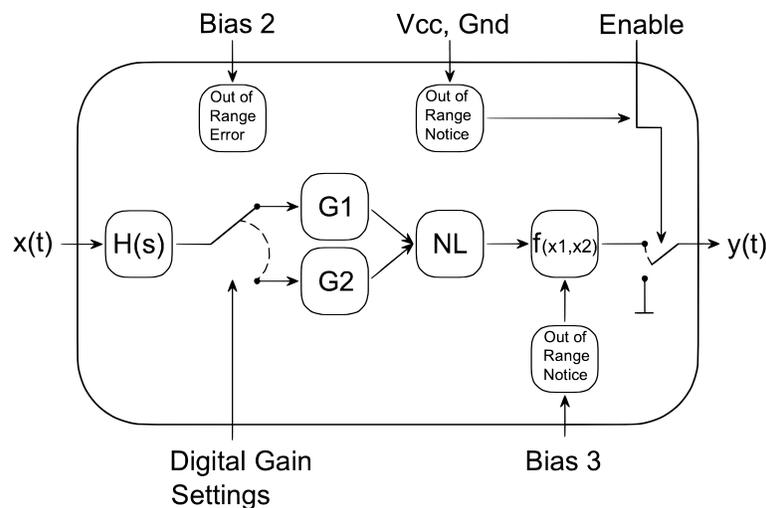


Abbildung 7.2: Funktionale Einheiten eines LNA Modells.

gang $x(t)$ wird hierbei als Data-Flow vollständig funktional auf den Ausgang $y(t)$ abgebildet. Hierbei ermöglichen digitale Kontrolleingänge das Umschalten zwischen verschiedenen Übertragungsfunktionen G . "Bias 2" repräsentiert einen kritischen Systemparameter (z.B. eine Stromquelle), der bei Verlassen des Arbeitsbereiches zum Abbruch der Simulation führt. Die Versorgungsspannung (Vcc, Gnd) hingegen, führt bei Verlassen des Arbeitsbereiches zu einer Warnmeldung und zum Abschalten des Ausgangs. Dies ist zum Beispiel für Bias-Eingänge sinnvoll, die ihrerseits vom Gesamtsystem in verschiedenen Modi (z.B. energieeffizientes Hochfahren des Systems) betrieben werden können und für eine transiente Verifikation beim Hochfahren des Systems durchlaufen werden. Ein funktionaler Einfluß auf das Datensignal ist nicht zu erwarten, wenn der Signalfluß nicht gültig ist (inaktive Komponente). Schwankungen auf der Bias-Leitung ($Bias3$) hingegen werden in diesem Modell direkt funktional (z.B. durch eine Variation der Verstärkung) auf den Ausgang abgebildet. Die dem Modell zu Grunde liegenden Spezifikationen müssen für eine solche Abbildung hinreichend sein, stehen oftmals aber nicht frühzeitig zur Verfügung. Ein detailliertes Wissen über

die Funktionsweise und Aufgabe des Blocks ist somit notwendig, so dass bei der Modellerstellung der entsprechende Schaltungsdesigner hinzugezogen werden sollte. Die Entscheidung, wann eine Fehlermeldung (Assertion) ausgegeben wird oder die Funktionalität implementiert wird, ist von Fall zu Fall sehr unterschiedlich und hängt wesentlich von den zur Verfügung stehenden Spezifikationen, vom Implementierungsaufwand der Abbildung und den Verifikationszielen ab. Werden von vorneherein keine Rauscheffekte für die Verifikation betrachtet, so ist exemplarisch eine Abbildung von leichten Schwankungen der Bias-Leitungen nicht sinnvoll und sollte, um Zeit effizient simulieren zu können, bereits im Ansatz vermieden werden. Es ist also auch für die Entscheidungen Assertions/Funktionalität notwendig, bereits frühzeitig in der Entwicklungsphase von System und Modell die Anforderungen für die Verifikation inkl. der beabsichtigten Testcases festzulegen und als Spezifikation für die Modelle festzuhalten. Eine Verifikation eines nicht im Modell implementierten Features kann nicht zu sinnvollen Ergebnissen führen. Zusätzlich zu den erfolgten Entscheidungen hinsichtlich Assertion/Funktionalität beeinflusst dies auch die Festlegung des Datentyps (digital, analog, wreal) an den Schnittstellen, sowohl für die Implementierungsgenauigkeit als auch für die zu erwartende Simulationsgeschwindigkeit.

7.5 Design for Verification

Für eine wirklich effiziente Nutzung der Verifikation, ist entsprechend der in den vorherigen Abschnitten beschriebenen Strategien, ein Flow zu entwerfen, der auf Basis der Personalressourcen, des Projektstatus sowie des verfügbaren IP die Ansprüche an die Modelle festlegt. Folgende Kriterien sind vom Verifikationsteam zu bearbeiten und möglichst frühzeitig festzulegen:

- Toplevel
 - Festlegung der Testcases für die Verifikation.
 - Funktionale Einheiten nach Domänen partitioniert.
 - Schnittstellen klar spezifiziert.
- Blocklevel
 - klare Spezifikationen der Eigenschaften hinsichtlich
 - * Linearität (Gain)
 - * Nichtlinearität (IP3,ICP)
 - * Rauschen (Phasenoise, Noise Figure)
 - * Frequenzabhängigkeit
 - Modell Validierung
- Simulation auf Toplevel-Ebene (BER)
 - ggf. Debugging mit festgelegten Verifikationsansätzen (EVM,IP3,ICP,...)

Dies erfordert für viele Designer zusätzliche Aufgaben, so dass sie die Erstellung der Modelle und die Überprüfung der Einhaltung der Spezifikationen zwar nicht zwingend selber bearbeiten müssen, jedoch dem Verifikationsingenieur vor allem hinsichtlich der Äquivalenzprüfung Support bedarf. Für die im nächsten Kapitel vorgestellten Implementierungen wurde der so beschriebene Ansatz konsequent umgesetzt.

Kapitel 8

Implementierungen

Das folgende Kapitel soll dazu dienen, die im Laufe dieser Arbeit gemachten Erfahrungen und Hinweise, die sich anders als die bisher erläuterten Modellierungsansätze nicht in Formeln ausdrücken lassen, anhand von Beispielen darzustellen. Hierzu zählen sowohl die Ergebnisse die, hinsichtlich der Partitionierung und Festlegung der Domäne gemacht wurden, als auch erreichte Simulationszeiten und Genauigkeiten. Alle hier dargestellten Modelle wurden in der Hochsprache Verilog-AMS verfasst, die derzeit als einzige die notwendigen Datentypen unterstützt. Im Gegensatz zu anderen verfügbaren Sprachen stellt sie durch die intuitive Syntax der zu beschreibenden analogen Komponenten einen idealen Einstiegspunkt für die Implementierung in einen vollständigen Design Flow dar.

8.1 Allgemeines Systembeispiel

Im ersten Schritt werden die in den vorherigen Kapiteln beschriebenen Methodiken exemplarisch auf ein einfaches, allgemeines Systembeispiel angewendet. Abbildung 8.1 zeigt den hierzu verwendeten HF-Empfangszug.

Die Spezifikationen sind frei gewählt, entsprechen aber üblichen Werten der verwendeten Schaltungen. Folgende Komponenten werden während des Entwurfs der einzelnen analogen Blöcke in der Industrie typischerweise gemeinsam implementiert bzw. spezifiziert und stehen daher als Testbenches für die Modellierung von Sub-Blöcken für die Verifikation zur Verfügung:

- Anpassungs-Netzwerk und LNA
- Anpassungs-Netzwerk, LNA, Mischer und Tiefpassfilter
- Analog-Digital Wandler
- Phasenregelkreis mit
 - spannungsgesteuertem Oszillator
 - Ladungspumpe
 - Schleifenfilter

Für die einzelnen Komponenten werden nun tabellarisch die gewählten Spezifikationen angegeben. Diese entsprechen denen, die zu Rechenzwecken bereits in Kapitel 5 und 6 verwendet wurden.

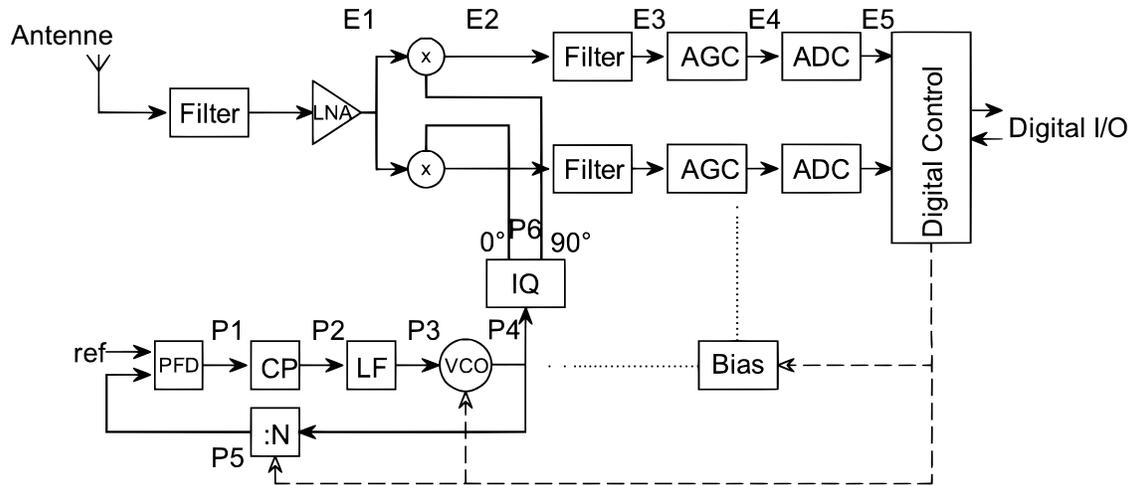


Abbildung 8.1: Allgemeines Systembeispiel eines Empfängers.

LNA

Tabelle 8.1 zeigt die Spezifikationen des rauscharmen Verstärkers inklusive der Anpassung an die Antenne.

Name	Abkürzung	Typische Dimension	Spezifikation
Stromaufnahme	I _{dd}	0.5..10 mA	2mA
Verstärkung	G	1..30 dB	12/22 dB
Rauschzahl	NF	0..10	3 dB
1dB Kompressions Punkt	ICP	-10..0dBm	-16.92 dBm
Interceptpunkt 3. Ordnung	IIP3	-10..+10dBm	-7.85 dBm
Mittelfrequenz	f_c	GHz	2.5 GHz
Bandbreite	BW	MHz	300 MHz
Eingangsimpedanz	R	50/75 Ohm	50 Ohm

Tabelle 8.1: Liste der spezifizierten Parameter des LNA inkl. Matching.

Um die später abgebildeten Quelltexte übersichtlich zu halten, wurde für dieses System auf eine differenzielle Implementierung verzichtet. Trotzdem wird idealisiert von einem Gleichanteil-freien Signal ausgegangen, um nicht Probleme, die schaltungstechnisch über Differenzsignale umgegangen werden, zusätzlich zu erzeugen.

Mischer

Für den Mischer (bzw. in Ermangelung separater Testbenches die Kombination aus Mischer und LNA) werden als Spezifikation die Angaben gemäß Tabelle 8.2 verwendet. Im hier gewählten Beispiel wurde ein Direct-Down Konverter gewählt, der schaltungstechnisch so optimiert sei, dass der Interceptpunkt 2. Ordnung vernachlässigbar hoch liegt. Ein DC Offset sei somit bei dieser Architektur nicht zu berücksichtigen. Deutlich ersichtlich ist, dass einige Spezifikationen nur in

Kombination mit dem LNA ermittelt wurden und so zur Bestimmung der Modellparameter die Gleichungen gemäß Abschnitt 5.7 verwendet werden mussten.

Name	Abkürzung	Typisch	Mischer	Mischer+LNA
Stromaufnahme	I _{dd}	0.5..10 mA	5 mA	7 mA
Konversionsgewinn	G	10..30dB	22 dB	34/44 dB
Rauschzahl	NF	0..10	3 dB	-
1dB Kompressionspunkt	ICP	-10..0 dBm	-	-31.62 dBm
Interceptpunkt 3. Ordnung	IIP3	-10..+10dBm	-	-20.07 dBm
Frequenz	f	500M..5 G	2.51 GHz	-
IQ Amplitude Imbalance		0..1 %	0	-
IQ Phase Imbalance		-5..5 deg	0	-
Bandbreite	B	MHz	10MHz	-

Tabelle 8.2: Spezifikationen des Mixers, bzw. der Kombination aus LNA und Mischer.

Frequenzsynthese

Für eine einfache Phasenregelschleife werden Phasenrauschanforderungen sowie das Hochlaufverhalten bestimmt, die für die verschiedenen Betriebsmodi eingehalten werden müssen. In diesem einfachen Beispiel handelt es sich um eine Integer-N PLL ohne Modulation, da in diesem Schritt nur der Empfangszug implementiert wurde. Die so festgelegten Spezifikationen sind Tabelle 8.3 zu entnehmen.

Name	Abkürzung	Typische Dimension	Spezifikation
Frequenz	f_0	<i>MHz ... GHz</i>	2.457 GHz
Referenz	f_{ref}	<i>kHz ... MHz</i>	13 MHz
Lock Zeit	t_0	<i>μs ... ms</i>	100 μs
Phasenrauschen	PN	-70 ... -140	-95 dBc/Hz @ 1MHz

Tabelle 8.3: Spezifikationen der PLL.

Für die einzelnen Sub-Blöcke der Frequenzsynthese lassen sich nun zusätzliche Anforderungen an die Komponenten herleiten. Für das gewählte Modell wurde der Übersichtlichkeit halber nur die Rauschquellen im Oszillator betrachtet, so dass für diesen sich die weiterführenden Spezifikationen gemäß Tabelle 8.4 ergeben.

Name	Abkürzung	Typische Dimension	Implementiert
Mittelfrequenz	f_0	0.5..5 GHz	4.9 GHz
Ausgangs Spannungshub	V	0.4..3 V	3 V
Steilheit	k_{VCO}	MHz/V	100MHz/V
Phasenrauschen	PN	-70 ... -140 dBc/Hz	-100dBc/Hz @ 1MHz
Leistungsaufnahme	P	0..10mW	9 mW

Tabelle 8.4: Abgeleitete Spezifikationen des spannungsgesteuerten Oszillators.

Beim verwendeten Phasen-Frequenz-Detektor handelt es sich hier um einen idealisierten Tristate-PFD, der eine ebenfalls idealisierte Ladungspumpe ohne Mismatch- und Verzögerungseffekte ansteuert. Der verwendete Integer-Teiler besitzt gemäß Referenz- und Zielfrequenz einen Teilerwert von

$$N = \frac{f_0}{f_{ref}} = 378. \quad (8.1)$$

Dieser Integer-Teilerwert lässt sich mit einem Multi-Modulus Teiler, wie er z.B. von Theil [The02] beschrieben wird, implementieren.

Beschreibung der Verifikationsaspekte

Folgende Spezifikationen sollen während der Verifikation exemplarisch überprüft werden

- Bitfehlerrate im Normalbetrieb
- Bitfehlerrate bei einem starken Störer
- Vollständiges Hochfahren des Empfängers
- Einlockzeit der PLL
- Gesamtverstärkung

Mit diesen fünf Simulationen ist im vorliegenden Beispiel eine fast vollständige Abdeckung des Entwurfsraums möglich, ohne jedoch jede einzelne Spezifikation explizit zu prüfen.

8.1.1 Beschreibung der Implementierung

LNA

Aus Sichtweise der Schaltungsentwickler ist eine realistische Simulation des LNA nur in Kombination mit dem Anpassungsnetzwerk möglich (Abbildung 8.2). Aus diesem Grunde wurde für die Realisierung des gemeinsamen Modells eine Wiener-Architektur entsprechend Kapitel 5.5.2 gewählt.

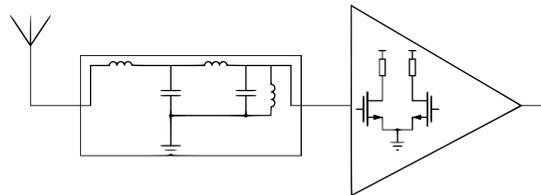


Abbildung 8.2: Schaltungsdarstellung Anpassungsnetzwerk und LNA.

In dem vorliegenden Beispiel wurde eine Ereignis-gesteuerte Modellierungsmethodik gewählt, um das Gesamtsystem inklusive aller verfügbarer Nichtidealitäten simulieren zu können. Da die Komponenten Anpassungsnetzwerk und LNA gemeinsam implementiert werden, wird die Eingangsanpassung in der Bestimmung einer gemeinsamen Frequenzabhängigkeit berücksichtigt. Die Rauschzahl des LNA wird als additives weißes Rauschen gemäß Kapitel 5.4 und Listing 8.1 implementiert.

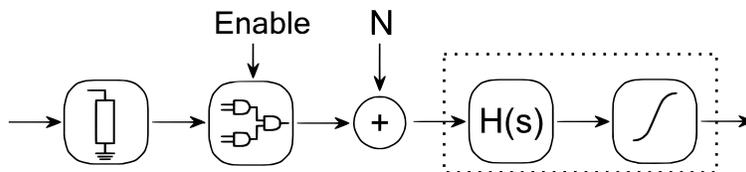


Abbildung 8.3: Modellimplementierung des LNA.

```

// noise source
// timing accuracy 1fs
now=1f*$realtime;
// preserve calculation for iterating time steps (divide by 0)
if((now-last)>0)
begin
    // recalculate Bandwidth to estimate Noise Power
    B=1.0/(now-last);
    sigma=sqrt(4.0*P_K*300*IOresistance*B*(pow(10,NF/10.0)-1));
end
// generate discretized white noise
rand=sigma*$dist_normal(dSeed,0,normalization)/normalization;
// Noisy signal referred to ground
in_noisy = rand+in-V(gnd)
// update time step
last=now;

```

Listing 8.1: Rauschquelle des LNA.

Als zweite Komponente des LNA wurde die erwähnte Frequenzabhängigkeit modelliert, die sich nach Simulation und Berechnung der Pol/Nullstellen (hier vereinfacht dargestellt als Filter 2. Ordnung), gemäß der Ansätze zu nicht-äquidistant abgetasteten Filtern aus Kapitel 5.2 implementieren lässt.

```

// H(s) non equidistant
// timing accuracy 1fs
now=1f*$realtime;
act_in=vin;
diff_time=(last-now);
// preserve filter calculation for iterating time steps (divide by 0)
if (diff_time>0)
begin
    diff_in=(prev_in-act_in)/(diff_time);
    act_out = (1.0/d0)*(n0*act_in+n1*diff_in-d1*prev_out/diff_time)/(1.0-d1/d0*1.0/diff_time);
end
prev_out<=act_out;
prev_in<=act_in;
last<=now;

```

Listing 8.2: Realisierung der Frequenzabhängigkeit des LNA.

Die Limitierung des Eingangspegels zur Realisierung einer Begrenzung des Ausgangssignals durch die fehlerhaften Eigenschaften der Taylorapproximation bei großen Eingangssignalen findet sich in Listing 8.3.

```

inputLimit=sqrt(abs(a1/(3.0*a3)))
if (abs(in_noisy)>inputLimit)
    in_limited = abs(in_noisy)/in*inputLimit-V(gnd);
else
    in_limited = in_noisy-V(gnd)

```

Listing 8.3: Realisierung der Begrenzung im LNA.

Die nichtlinearen Übertragungseigenschaften (Listing 8.4) werden für eine Taylorreihe 5. Ordnung gemäß den Gleichungen aus 5.1 berechnet.

```
// calculate implementation values
a1=pow(10,GaindB/20.0);
AICP=sqrt(2.0*50*0.001*pow(10,ICP/10.0));
a3=-2.0/3.0*a1*20/pow(10,IIP3/10.0);
a5=-0.16*a1*(pow(10,IIP3/10+1)-pow(10,IIP3/10.0+19.0/20.0)+100*AICP*AICP)
    /(-pow(AICP,4)*pow(10,IIP3/10.0));
vout=-V(gnd)+a1*in_limited1-a3*pow(in_limited,3)-a5*pow(in_limited,5);
```

Listing 8.4: Realisierung der nichtlinearen Übertragungsfunktion des LNA.

Alle soeben beschriebenen Berechnungen sind (soweit jedesmal erneut zu berechnen) in folgender Schleife mit einem Abbruchkriterium (enable-Signal) eingebettet, um die Berechnungen nur bei aktivem Schaltungsblock durchzuführen. Dies erlaubt es durch geschickte Wahl der Einschaltzeitpunkte der einzelnen Blöcke die Anzahl der Rechenschritte zu Beginn der Simulation zu reduzieren, so dass z.B. die Signalberechnungen erst nach Abklingen des Einschwingvorgangs der PLL berechnet werden müssen.

```
always @(in)
    begin : calculation
        if (!enable)
            begin
                vout=0;
            disable calculation
            end
        // Noise, Frequency Dependance, Nonlinearity here
    end
end
```

Listing 8.5: Abbildung einer Assertion im LNA.

Die Leistungsaufnahme des Verstärkers wird durch Implementierung eines zusätzlichen Widerstands zwischen Vdd und Gnd beschrieben und als einzige analoge Komponente in Abhängigkeit der Aktivität des Schaltungsblocks implementiert als

```
analog begin
    I(vdd,gnd)<+ PowerConsumption/V(vdd,gnd) ? enable : 0;
end
```

Listing 8.6: Implementierung der Leistungsaufnahme des LNA.

Probleme durch eine mangelnde Versorgungsspannung werden für diese Implementierung nicht funktional abgebildet, sondern nur als Assertion abgefragt und ggf. als Warnmeldung ausgegeben.

```
if (V(vdd)-V(gnd)<minVoltage)
    $monitor("%m_@%g_:_Warning_Voltage_supply_insufficient!", $abstime);
```

Listing 8.7: Abfrage ausreichender Versorgungsspannung für de LNA.

Mischer

Der Mischer wird durch eine kaskadierte Nichtlinearität mit Frequenzumsetzung als Hammerstein Modell mit eingebetteter Multiplikation beschrieben. Es ergibt sich somit für die Berechnung der nichtlinearen Eigenschaften unter Berücksichtigung eines rechteckförmigen Lokaloszillatorsignals und einer Implementierung gemäß Abbildung 8.4 der Quellcode 8.8. Die entsprechenden Assertions für die enable Signale, sowie die Leistungsaufnahme, wurden äquivalent zum bereits beschriebenen

LNA implementiert. Am Ausgang des Mischers ist in der zur Verfügung gestellten Schaltung ein Tiefpass implementiert, der die maximale Ausgangsfrequenz begrenzt.

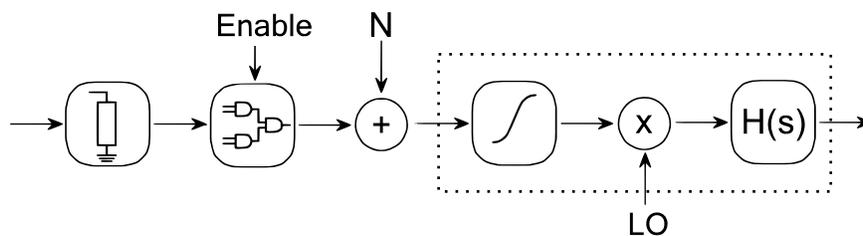


Abbildung 8.4: Modellimplementierung des Mischer.

```
// Calculation of parameters from cascaded specifications
// calculate (supposed) LNA implementation parameters
a1=pow(10, GaindBlna/20.0);
b1=2*sqrt(3.0/4.0)*pow(10, (GaindBsystem-GaindBlna)/20.0);
AICPsystem=sqrt(2*50*0.001*pow(10, ICPsystem/10));
AICPlna=sqrt(2*50*0.001*pow(10, ICPlna/10));
// calculate resulting mixer implementation parameters
a3=0.145*a1/(AICPlna*AICPlna);
b3=32*b1*(-3*a3*pow(AICPsystem,2)-2*pow(2,19.0/20.0)*pow(5,19.0/20.0)/5.0*a1+4*a1)
    /(3*pow(AICPsystem,2)*(4*a1-3*a3*pow(AICPsystem,2))
    *(7*a3*a3*pow(AICPsystem,4)-14*a1*a3*pow(AICPsystem,2)+8*a1*a1));
// output calculation
vout=lo*(-V(gnd))+vin*(b1-b3*vin*vin);
```

Listing 8.8: Berechnung der nichtlinearen Eigenschaften des Mischers.

Die Anzahl der Ereignisse, die am Ausgang des Mischers anliegen, beträgt bei N Eingangssignalen vom LNA und M Ereignissen vom Lokaloszillator M+N. Im vorliegenden Beispiel liegt die ausgangsseitige Ereignisrate somit bei ca. $(2.5G/s \cdot OSR) + (2.5G/s \cdot 2) = 122.5G/s$. Dieser Wert ist für eine erwartete Ausgangsfrequenz von ca. 1.6MHz zu stark überabgetastet, so dass eine Ereignisreduktion, wie sie in Abschnitt 6.5 eingeführt wurde, verwendet wird. Dies dämpft die Anzahl der Ereignisse oberhalb eines Abtastwerts von ca. 20MHz. Sehr starke Störer ab einer spezifizierten Amplitude werden zur Darstellung im Spektrum jedoch trotzdem weitergereicht (siehe Listing 8.9).

```
always @(in)
begin
    // reduction
    if (($abstime-time_old)>(1.0/(2*OSRsignal*f3dBSignal)))
    begin
        vout=in;
        out_old=vout;
        time_old=$abstime;
    end
    // pass strong pulse
    if (abs(in-out_old)>Vth)
    begin
        vout=in;
        out_old=vout;
    end
end
```

Listing 8.9: Reduktion der Ereigniszahl am Ausgang des Mischers.

Teiler

Der Frequenzteiler zur Erzeugung eines Signals mit In- und Quadraturphase ist vergleichbar mit einem flankengesteuerten FlipFlop und dargestellt in Abbildung 8.5 und Quellcode 8.10.

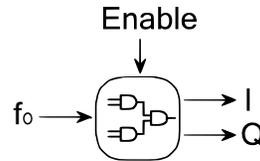


Abbildung 8.5: Digitale Implementierung des I/Q Teilers.

```

input in ;
output outI ,outQ;
wreal in ,outI ,outQ;
assign outI=voutI;
assign outQ=voutQ;
always@( in )
begin
    if (((in>(Vhi-Vlo)/2.0)) && (old_in<(Vhi-Vlo)/2.0))
        if (voutI==0) voutI=1.0;
        else voutI=0.0;
    else
    if (((in<(Vhi-Vlo)/2.0)) && (old_in>(Vhi-Vlo)/2.0))
        if (voutQ==0) voutQ=1.0;
        else voutQ=0.0;
    old_in=in;
end

```

Listing 8.10: Implementierung des Teilers durch 2 zur IQ Generierung.

Die (hier symmetrischen) Schwellenspannungen, die zu einem Umkippen des entsprechenden Ausgangs führen, werden als Parameter über die Werte Vhi bzw. Vlo definiert. Da die Implementierung als wreal-Signale keine Detektion von steigenden oder fallenden Flanken, wie dies bei echten Digital- oder Analog-Signalen mittels **posedge**/**negedge** möglich ist, zulässt, muss zur Implementierung als Ereignis-gesteuerte Funktion auf die Kontrolle von Wert (in) und Vorwert (old_in) zurückgegriffen werden. Aufgrund der nur unidirektional beschreibbaren Achse des digitalen Simulators liegt der Umschaltzeitpunkt so per Definition bei dem späteren Event, was zu einem zusätzlichen leichten Timing Jitter führt.

VCO

Der rauschende, spannungsgesteuerte Oszillator wird über eine Schleife realisiert, deren Periodendauer nach jeder halben Periode unter Berücksichtigung der Berechnungen des Timing-Jitters aus Abschnitt 6.3 neu bestimmt wird. Im Quelltext 8.11 wurden sowohl weißes als auch rosa Rauschen (flicker noise) abgebildet.

```

always begin
    #(next/1f) // quantized half period delay
    dT3_old=dT3;
    n=~n; // output phase change
    c=c_precalc/pow(freq,2);
    accSD=sqrt(c/(2*freq));
    // white noise with discrete normalization
    dT=accSD*$dist_normal(dSeed,0,normalization)/normalization;
    // flicker noise as filtered white noise

```

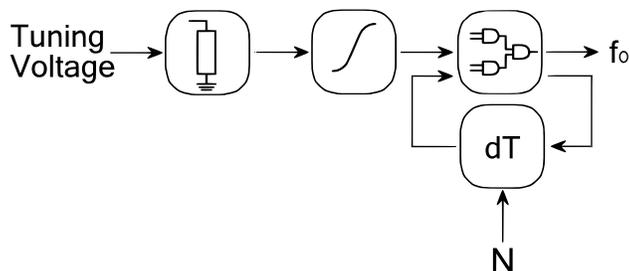


Abbildung 8.6: Modellimplementierung des Oszillator.

```

dT3 = dT*fc*next+dT3_old;
// new delay calculation
next=0.5/freq+dT+dT3;
end

```

Listing 8.11: Implementierung des rauschenden VCO.

Die Berechnung von `c_precalc` braucht nicht zu jedem Zeitpunkt ausgeführt zu werden und wird somit nur einmalig zu Beginn der Simulation berechnet. Ebenfalls dargestellt in Listing 8.12 ist die Implementierung eines Ausgabefiles für die Periodendauer zur besseren Auswertbarkeit in Matlab.

```

initial begin
  c_precalc=pow(10,phase_noise/10.0)*pow(Deltaf,2);
  next=0.5/freq+(initial_phase/360)/freq;
  `ifdef __PHASE_FILE_ENABLE__
    fp=$fopen("/tmp/periods2.m");
  `endif
  prev=0;
  dT3=0;
end

```

Listing 8.12: Initialberechnungen für den rauschenden VCO.

Mit Hilfe der abgebildeten Precompiler-Direktiven wurden bei verschiedenen Verifikationsaspekten die verbesserten Auswerteeigenschaften von Matlab verwendet. Durch das Schreiben der resultierenden Periodendauern in separate Dateien wurde die Auswertung und Darstellung des Phasenrauschens im Vergleich zu den beschränkten Fähigkeiten der im Cadence Design Framework verfügbaren Tools verbessert. Der Quellcode 8.13 zeigt die Routine, die in den ggf. geöffneten Dateien eine Liste der Periodendauern erzeugt.

```

`ifdef __PHASE_FILE_ENABLE__
  if(n==Voutlo)
    begin
      now=$realtime*1f;
      diff=now-prev;
      $fstrobe(fp,"%0.20e",diff);
      prev=$realtime*1f;
    end
  `endif
end

```

Listing 8.13: Implementierung der unterstützten Auswertung mit Matlab.

Schleifenfilter

Das Schleifenfilter der PLL lässt sich zum Beispiel direkt über das Sprachkonstrukt der Laplace-Funktion implementieren (Listing 8.14).

```

analog begin
    V(in , gnd) <+ laplace_nd ( I ( in , gnd ) , { 1 , r * c 2 } , { 0 , ( c 1 + c 2 ) , c 1 * c 2 * r } );
end

```

Listing 8.14: Realisierung des Schleifenfilters als Laplace-Funktion.

Das Problem bei dieser Form der Implementierung ist die fehlende Möglichkeit von Initial-Werten für die Spannung am Punkt „in“ (entspricht der Kontrollspannung des VCO), da die Implementierung der `laplace_nd` Funktion dies nicht vorsieht. Aus diesem Grunde ist es, um die Simulation mit Hilfe von gut gewählten Startwerten zu beschleunigen, oft sinnvoller, das Schleifenfilter direkt aus diskreten Komponenten aufzubauen. Aufgrund der nur sehr niederfrequenten Änderung ist eine Realisierung als Ereignis-gesteuertes Filter in diesem Fall nicht angebracht.

ADC

Für die Implementierung des Analog-Digital Wandlers wurde eine Ereignis-gesteuerte Variante einer analogen Vorlage von Cadence [CDS06a] gewählt.

```

always@(posedge vclk)
begin
    unconverted = vin;
    for (i = ('NUM_ADC_BITS-1); i >= 0 ; i = i - 1)
    begin
        vd[i] = 0;
        if (unconverted > halfref)
        begin
            vd[i] = vlogic_high;
            unconverted = unconverted - halfref;
        end
        else
        begin
            vd[i] = vlogic_low;
        end
        unconverted = unconverted * 2;
    end
end

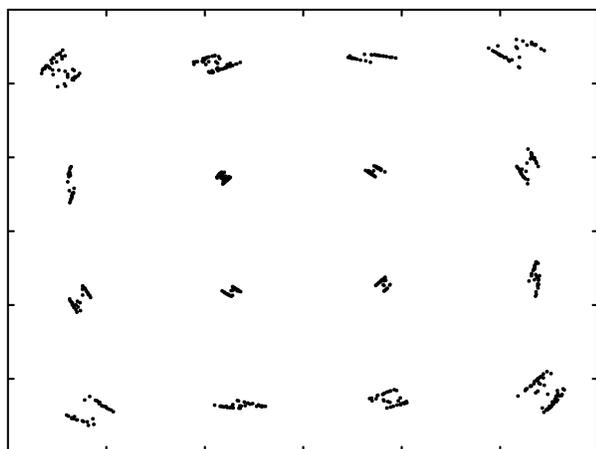
```

Listing 8.15: Realisierung des Ereignis-gesteuerten Flash-ADC.

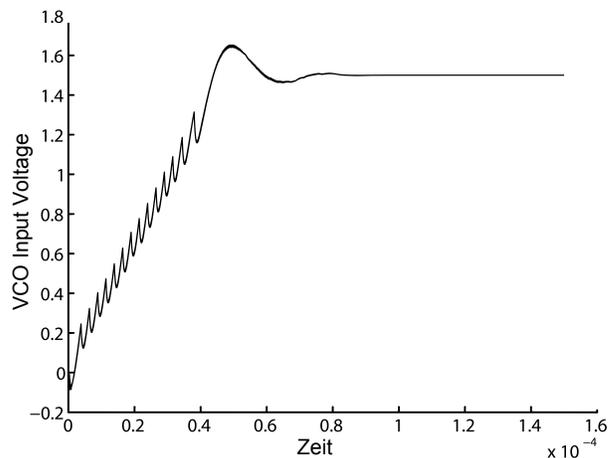
Ein digitaler Takt führt hier zu einer direkten Wandlung mit einer beliebig spezifizierbaren Auflösung, welche wieder über entsprechende Compiler-Direktiven ('NUM_ADC_BITS) festgelegt wird.

8.1.2 Simulationsergebnisse

Die vollständige Testbench mit den angegebenen Ereignis-gesteuerten Modellen war in der Lage ein 1 ms 16 QAM Signal mit einer Datenrate von 1.6 MSymb/s in einer Zeit von 16m 27s auf einem handelsüblichen PC zu simulieren. Die Simulation beinhaltete neben dem dargestellten Frontend auch die digitale Implementierung der Modulation mit Zufallsbitfolgen entsprechend Kapitel 2.1. Abbildung 8.7(a) zeigt das mit der Systemsimulation erzeugte Konstellationsdiagramm der 16 QAM. Bei diesem idealisierten System konnte kein Bitfehler über den gesamten Simulationszeitraum erzeugt werden, was sich auch im gut abgrenzbaren Konstellationsdiagramm zeigt.



(a) 16 QAM Konstellationsdiagramm des Beispielsystems.



(b) Einschwingverhalten des Phasenregelkreises.

Abbildung 8.7: Simulationsergebnisse des Beispielsystems.

Im Laufe der Zusammenstellung des Beispiel-Systems konnten bei längeren Simulationen Bitfehler erkannt werden, die zu festgelegten Zeitpunkten der Simulation wiederkehrend auftraten. Nach eingehender Analyse und Bestimmung der Zeitkonstanten wurde festgestellt, dass diese Bitfehler nicht durch den Empfangszug verursacht wurden, sondern bereits bei der Modulation aufgrund eines Zählerüberlaufs entstanden. Solche Erfahrungen verdeutlichen, dass die Simulation auf Systemebene hilft, Probleme im Entwurfsprozess frühzeitig aufzudecken.

Die isolierte Simulation der implementierten PLL ohne weitere Komponenten konnte sogar in knapp 13 s für $150\mu\text{s}$ Systemzeit durchgeführt werden. Abbildung 8.7(b) zeigt das so gewonnene Einschwingverhalten der Kontrollspannung des VCO, wo nach einer Systemzeit von $100\mu\text{s}$ der Einschwingvorgang des Phasenregelkreises als abgeschlossen betrachtet werden konnte.

Zur akkuraten Bestimmung des Phasenrauschens besser als 1 Promille vom Jitter mussten gemäß Abschnitt 6.3 mindestens 10^6 Perioden simuliert werden. Dies entspricht einer Simulationsdauer von $200\mu\text{s}$ für eine Oszillatorfrequenz von $\approx 5\text{GHz}$. Das so gewonnene Phasenrauschen ist in Abbildung 8.8 dargestellt.

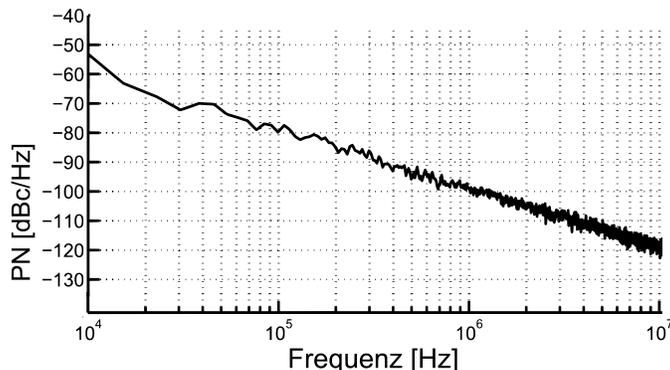
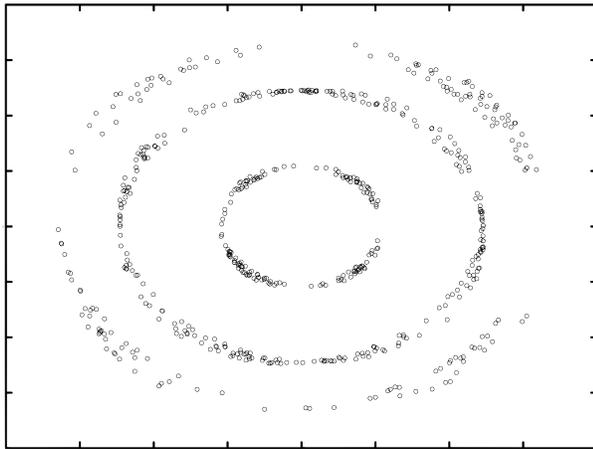


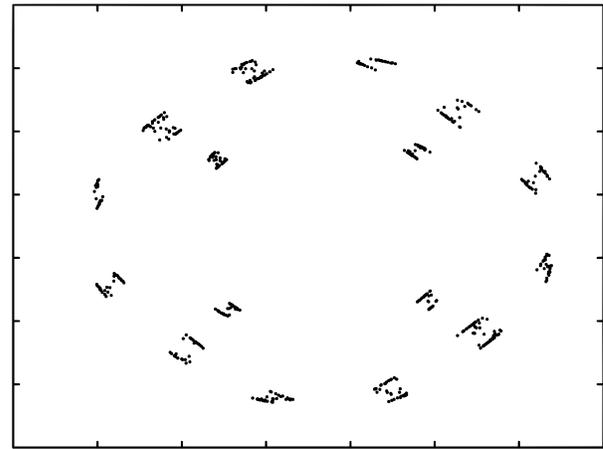
Abbildung 8.8: Phasenrauschen des simulierten VCO mit weißen Rauschquellen.

Durch eine künstliche Verschlechterung des Phasenrauschens (Abbildung 8.9(a)) oder eine Ansteuerung mit einer Leistung oberhalb des 1 dB Kompressionspunktes (Abbildung 8.9(b)) konnten

die jeweiligen Effekte auf das Konstellationsdiagramm deutlich gemacht werden.



(a) Starkes Phasenrauschen des Lokaloszillators.



(b) Nichtlinearitätseffekte.

Abbildung 8.9: Konstellationsdiagramme gestörter 16 QAM Signale.

Tabelle 8.5 zeigt als Referenz die erzielten Simulationsgeschwindigkeiten mit der verwendeten Ereignis-gesteuerten Modellierung.

Simulation	Systemzeit	Simulationsdauer(Ereignisgesteuert)
Verstärkungsbestimmung	$10\mu s$	$3s$
PLL lock	$150\mu s$	$13s$
Phasenrauschen	$150 + 200\mu s$	$25s$
Konstellationsdiagramm	$500\mu s$	$14m27s$
Bitfehlerrate 10^{-4}	$4ms$	$1h$
Bitfehlerrate inkl. Störer	$4ms$	$1h50m$

Tabelle 8.5: Simulationszeiten für das Ereignis-gesteuerte Beispielsystem.

8.2 Basisbandmodellierungen

Für mehrere Industriepartner wurde im Laufe der Entwicklung dieser Arbeit Modellierungen verschiedener Systeme mit unterschiedlichen Modulationsverfahren erstellt. Im Detail handelt es sich hier um Bluetooth-, WLAN- und GSM-Transceiver. Während für diese Systeme zunächst äquivalente Basisbandansätze bevorzugt wurden, zeigte sich im Laufe der Implementierung, dass die Basisbandmodellierung aufgrund der Notwendigkeit des Übergebens von komplexwertigen Signalen, derzeit noch nicht hinreichend von den verfügbaren EDA Tools unterstützt wird. Neuere Sprachen wie System-Verilog versprechen hier interessante Konstrukte um die Konnektivität aufrecht zu erhalten, jedoch stehen diese zum jetzigen Zeitpunkt noch nicht zur Verfügung. Für die dargestellten Arbeiten wurden daher differentielle Leitungen des HF Frontends zweckentfremdet, um für eine festgelegte Trägerfrequenz entsprechend der Darstellung in Kapitel 4.2 die Übertragung von In- und Quadraturphase des äquivalenten Basisbandsignals zu ermöglichen und so das Zusammenspiel der HF-Komponenten inklusive Bias-Strukturen auf Toplevel Ebene zu verifizieren.

8.2.1 Modellierung des HF Frontends ohne Bias-Strukturen

Abbildung 8.10 zeigt das Toplevel des Empfangszugs für einen verwendeten GFSK-Empfänger im Cadence Design Framework.

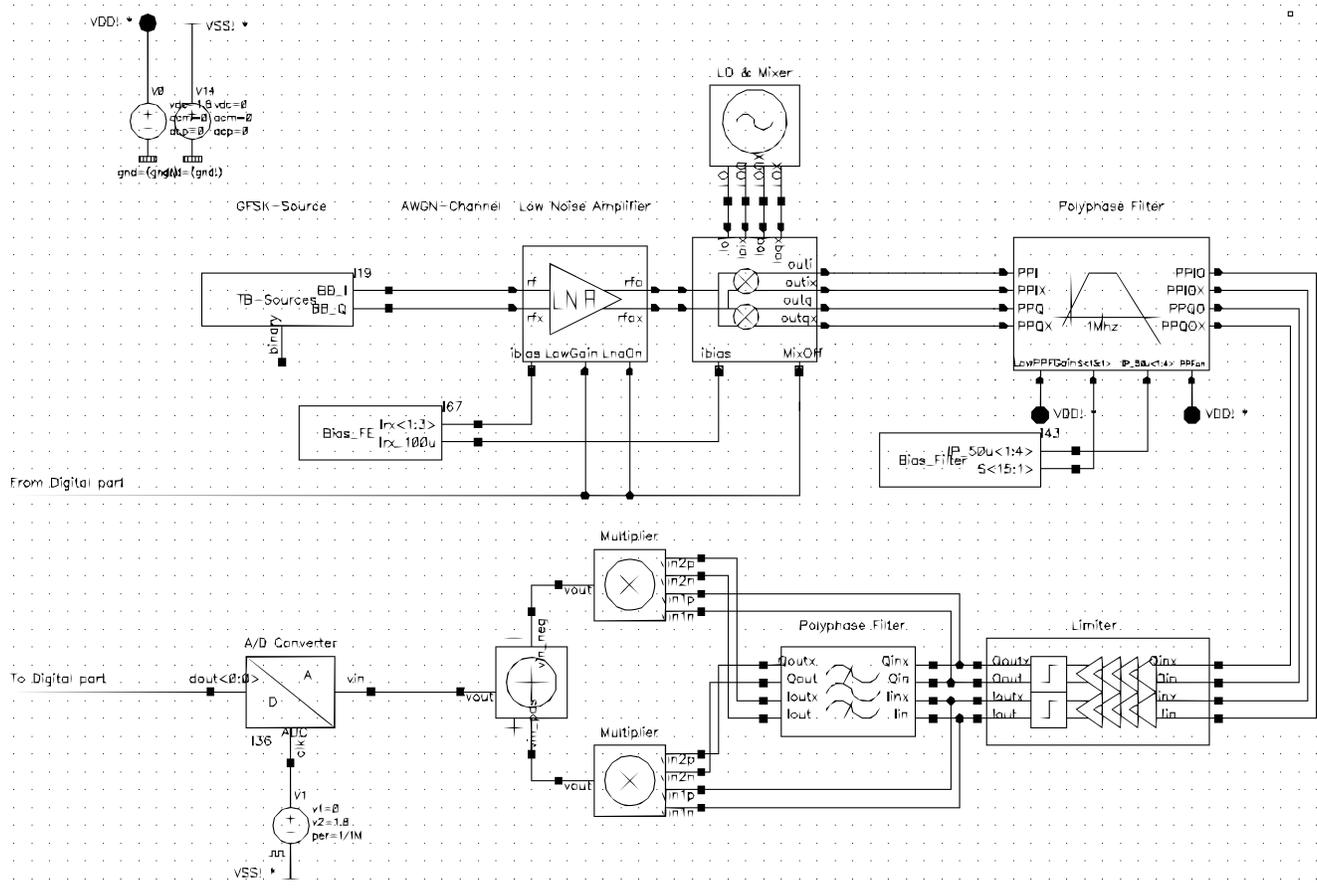


Abbildung 8.10: Differenzieller Beispielpfanzug eines GFSK Receivers (Cadence DF II Snapshot).

Deutlich erkennbar sind die differentiellen Signalzüge, die sich vom Antenneneingang bis zum Demodulator durchziehen, bevor das dann niederfrequente und nicht mehr als äquivalentes Basisband dargestellte Signal A/D gewandelt wird.

Für einen ähnlich strukturieren Low-IF WLAN Receiver wurde exemplarisch eine QPSK Modulation zur transparenten Darstellung der Modellierung eingesetzt. Zur Demonstration des Verifikationsaspekts wurde der Einfluss eines Verdrahtungsfehlers bei der Anbindung des Polyphasenfilters, wie es auch in Abbildung 8.10 eingesetzt wird, gezeigt. Die notwendige richtige Zuordnung der differentiellen Quadraturphasen, sowie der Lokoszillatorsignale an die entsprechenden Mischer, lässt sich anhand des resultierenden Konstellationsdiagramms in Abbildung 8.11 deutlich darstellen.

In Abbildung 8.11(a) ist das ideale Konstellationsdiagramm der Quelle und in (b) der Ausgang für ein korrekt angeschlossenes System dargestellt. Deutlich erkenntlich ist eine leichte Rotation des Diagramms, bedingt durch einen Phasenoffset von Lokoszillator und Sender, sowie nicht opti-

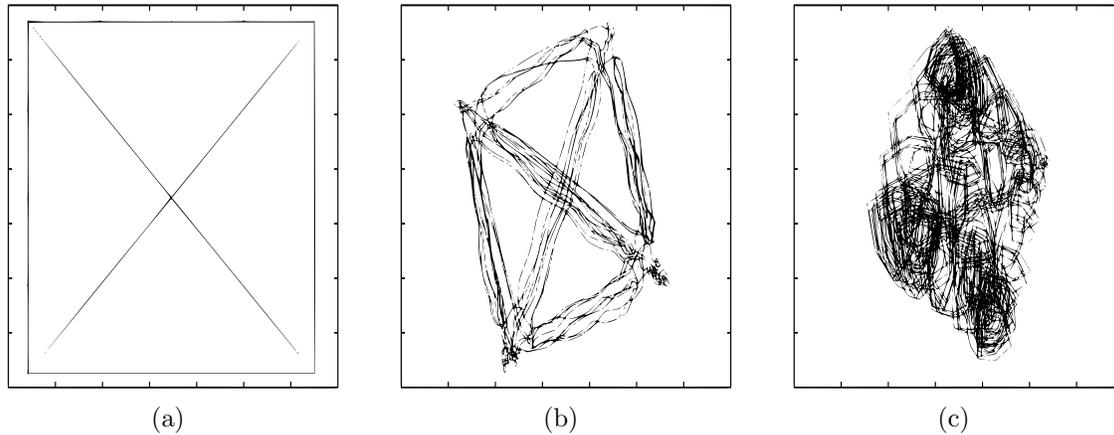


Abbildung 8.11: Konstellations Diagramm (a) mit Übergängen bei richtigem (b) und vertauschtem (c) IQ Pfad (Cadence DF II Snapshot).

male Abtastzeitpunkte bei der AD Wandlung. Fehler in der Ansteuerung des I/Q Kreuzschalters (Vertauschen der Polyphasensignale) führen hingegen zum Diagramm (c), in dem eine korrekte Demodulation nicht mehr erzielbar ist. Die Notwendigkeit solcher zusätzlichen Kreuzschalter im Entwurf, mit denen sich durch digitale Kalibrierung Verdrahtungsfehler auf Kosten der Performance und des Flächenbedarfs beheben lassen, verdeutlicht die Optimierungsmöglichkeiten, die sich durch eine funktionale Verifikation ergeben.

Abbildung 8.12 zeigt das für die Erzeugung der realen Modulationsdaten eines WLAN Systems verwendete Matlab/Simulink Modell. Für die Anbindung an Cadence wurde hier vorerst ein Umweg über PWL-Dateien verwendet, die von den beiden getrennten Simulatoren sequentiell gelesen und geschrieben wurden. Im weiteren Verlauf der Arbeiten wurde eine Cosimulation entsprechend Kapitel 4.1.4 zwischen den beiden Simulatoren verwendet. Die erstellten Arbeiten flossen zum Großteil in einen für die EDA Firma Cadence bearbeiteten Design Flow ein, der mittlerweile entsprechend kommerziell vermarktet wird.

Abbildung 8.13 zeigt das simulierte Ausgangsspektrum des 802.11b Signals aus der Cosimulation zwischen Matlab/Simulink und Cadence AMS.

Tabelle 8.6 zeigt die gesammelten Simulationszeiten für verschiedene Modellierungsvarianten der Schaltung aus Abbildung 8.10 und des Polyphasenfilters.

Modellierung RFFE	Modellierung PPF	Zeitbedarf
Schematic	Schematic	2169702 s
Passband (analog)	Schematic	697431 s
Basisband (analog)	Schematic	7243 s
Basisband (analog)	OPs modelliert	287 s
Basisband (analog)	R/jQ Modell	37 s

Tabelle 8.6: Simulationszeiten für verschiedene Modellierungen des WLAN Receiver.

Deutlich erkennbar ist die Verbesserung der Simulationszeit bei steigendem Abstraktionsgrad der Modelle. Der Kommentar „analog“ bezieht sich darauf, dass keine Ereignis-gesteuerten Ansätze für diese Modellierung verwendet wurden.

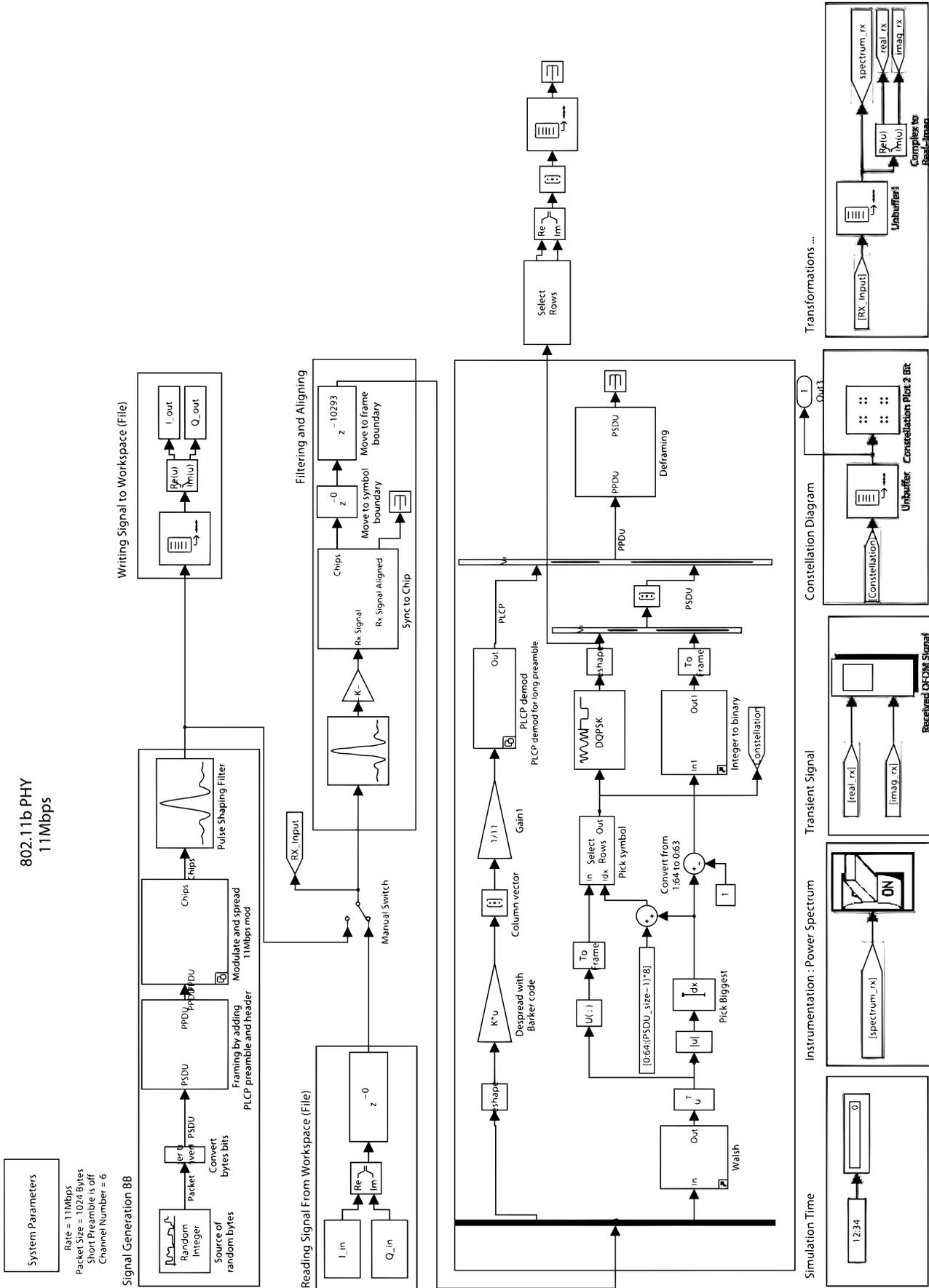


Abbildung 8.12: Erzeugung und Auswertung des 802.11 b Signals unter Matlab/Simulink (Adaptiert von [www06]).

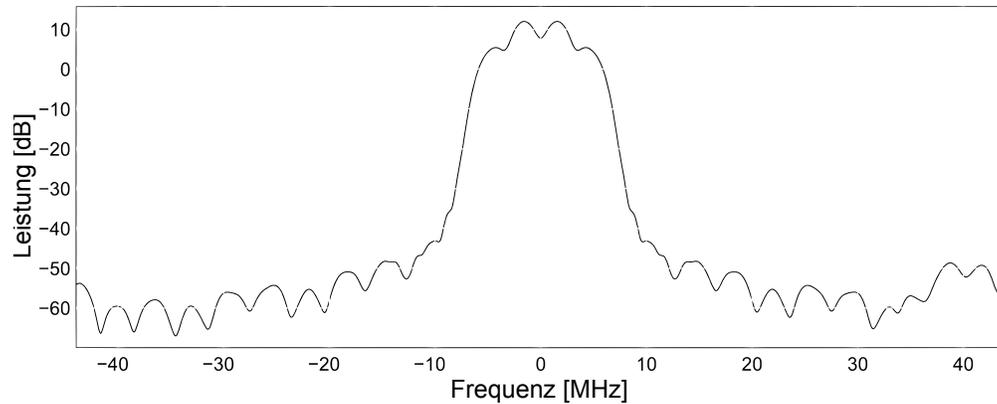


Abbildung 8.13: Darstellung des simulierten Spektrums eines 802.11b Basisband Signals.

8.2.2 Basisbandmodellierung eines GSM Receivers

Ein weiterer im Rahmen der Entstehung dieser Arbeit untersuchter Receiver ist in Abbildung 8.14 dargestellt. Bei diesem GSM Transceiver handelt es sich um ein kommerziell verfügbares System, was sich vor allem durch die umfangreichen Bias und Kontrollleitungen im Vergleich zu der einfacheren Implementierung des vorhergehenden Flow-Beispiels von Cadence zeigt.

Für das zugehörige implementierte Polyphasenfilter, wurden die Operationsverstärker inkl. einfacher Nichtidealitäten wie Slewrates und Spannungsbegrenzungen modelliert. Im Zuge der Entwicklung der Modelle wurde bei der Partitionierung des Polyphasenfilters entsprechend Kapitel 7.2 der Zeitbedarf für eine breitbandige AC Analyse des resultierenden Modells ermittelt. Während sich für eine Simulation auf Transistorlevel mit vollständigen Operationsverstärkern ein Zeitbedarf von 459 s ergab, reduzierte sich dies durch die Verwendung von Operationsverstärkermodellen auf 8.28 s. Dies konnte durch die Verwendung von reellwertigen Filtern entsprechend Abbildung 5.8 auf 5.5 s verkürzt werden, was die bisherigen Ergebnisse bestätigt.

Partitionierung	Zeit [s]
Transistorlevel	459.00 s
Schematic, ideale OPs	8.28 s
Modellierte Übertragungsfunktion	5.50 s

Tabelle 8.7: Simulationszeiten AC Analyse Polyphasenfilter.

Für die Simulation eines vollständigen GSM Bursts von $650\mu\text{s}$ Systemzeit wurde auf Transistorlevel eine Simulationsdauer von ca. 24 Tagen für den vollständigen Empfangszug abgeschätzt. Die Basisband Implementierung benötigte lediglich 49 s. Tabelle 8.8 zeigt die Transistoranzahl, die durch die Modellierung durch eine höhere Abstraktion der Schaltung reduziert werden konnte. Die verbleibenden Transistoren sind für Bias- und Kontrollschaltungen notwendig.

Implementierung	Transistor Zahl	Geschwindigkeit	Simulationsdauer
Transistorlevel	4505	301 ps/s	24 Tage
Basisband	1194	13 $\mu s/s$	49 s

Tabelle 8.8: Simulationszeiten GSM Receiver.

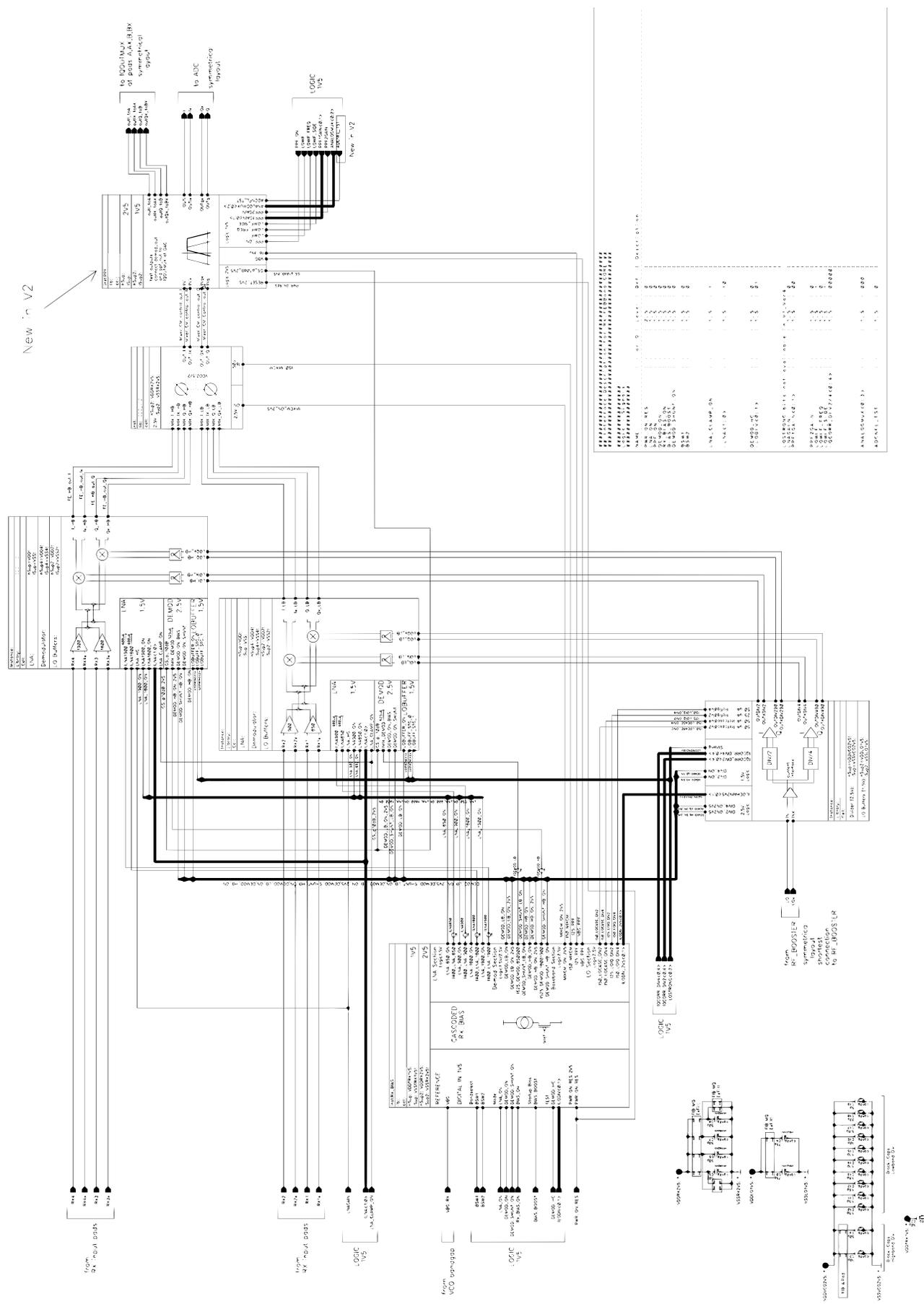


Abbildung 8.14: Empfängerkette eines kommerziellen HF Empfängers.

Betrachtet man die resultierenden transienten Simulationszeiten des Gesamtsystems für verschiedene Modellierungsarten, so zeigt sich gemäß Tabelle 8.9 der erzielbare Performancevorteil.

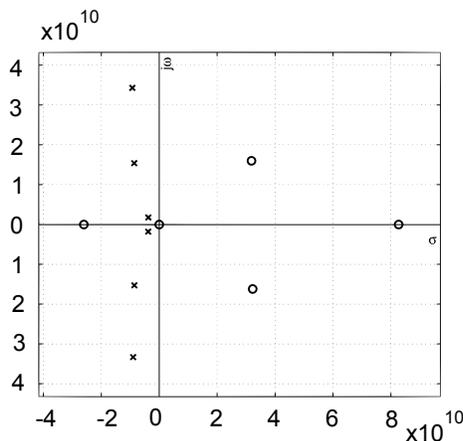
Implementierung RFFE	Bias	ADC	Simulationsdauer
Schematic	Schematic	Schematic	250000000 s
Basisband	Schematic	Schematic	1837853 s
Basisband	Schematic	analog Modell	14923 s
Basisband	Schematic	digital Modell	1004 s
Basisband	Modell	digital Modell	12 s

Tabelle 8.9: Simulationszeiten des vollständigen GSM Empfangszug.

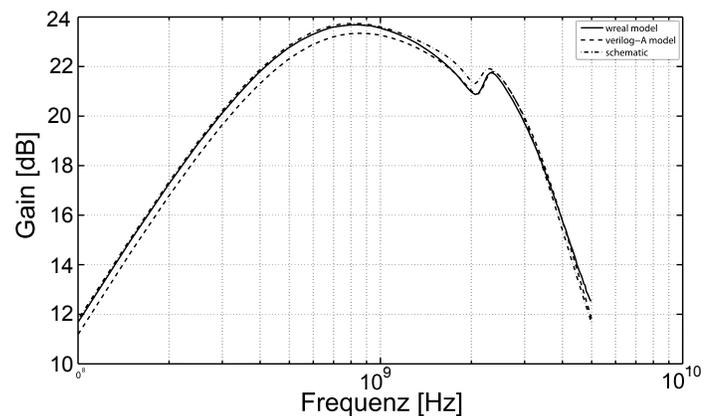
Vor allem die vorletzte Zeile verdeutlicht die Vorteile, die bei einer hier beschriebenen Verifikation hinsichtlich der Performance erzielbar sind. Während kritische niederfrequente Komponenten weiterhin auf Schaltungsebene bleiben, ermöglichen die Basisbandmodellierungen des Hochfrequenz Frontends eine Verifikation in einem annehmbaren Zeitrahmen.

8.3 Genauigkeitsvergleich der Ereignis-gesteuerten Modellierung

Im Rahmen des BMBF Förderprojektes VeronA wurde als letztes darzustellendes Beispiel die Ereignis-gesteuerte Modellierung für einen Bluetooth Transceiver durchgeführt. Aus Verifikationsgründen wurde hier auf die Verwendung von Basisbandmodellen verzichtet, sondern sich rein auf Ereignis-gesteuerte Passband Modelle konzentriert. Dies erlaubte die Pin-kompatible Erstellung von Modellen und Testbenches, um die erfolgten Modellierungen sowohl gegen Transistorlevel Simulationen als auch gegen bereits erfolgte Hardware Messungen zu vergleichen.



(a) Pol-/Nullstellen der Übertragungsfunktion.



(b) Genauigkeitsvergleich für die verschiedenen Simulatorarten.

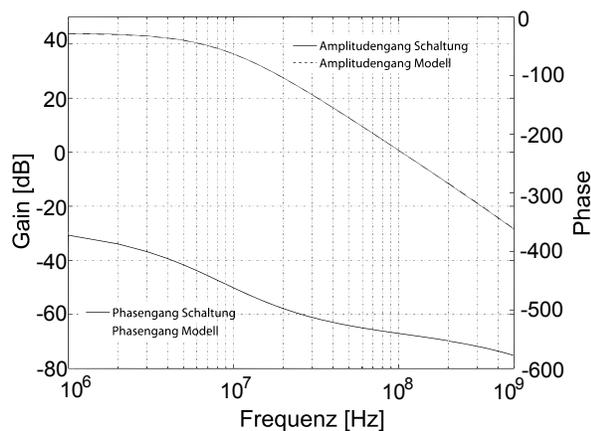
Abbildung 8.15: Darstellung der mittels [WJ07] ermittelten Übertragungsfunktion des rauscharmen Verstärkers und Anpassungsnetzwerk.

Abbildung 8.15(a) zeigt die mit Hilfe der in [WJ07] beschriebenen Approximationsmethodik ermittelten Pol-/Nullstellenpaare für die Implementierung des LNA inkl. Anpassungsnetzwerk an

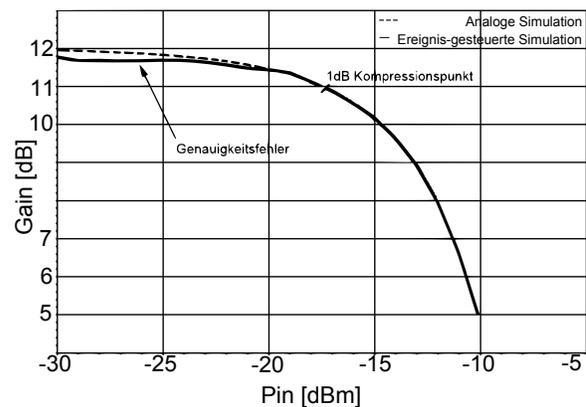
die Antenne. Die so erzielte Genauigkeit mit analogen und Ereignis-gesteuerten Modellen im Vergleich zur Schaltungs-basierten Simulation auf Transistorlevel ist in Abbildung 8.15(b) über den vollständigen Frequenzbereich dargestellt. Während die Übertragungsfunktion im gesamten Frequenzbereich um weniger als $\pm 2dB$ von der Spezifikation abweicht, konnte diese Abweichung im eigentlichen Übertragungsband um 2.45GHz auf $\pm 0.01dB$ optimiert werden.

Ein Vergleich der Genauigkeit eines Subsystems bestehend aus LNA und Mischer zwischen zeigt Darstellung 8.16(a). Dargestellt ist die AC Analyse von Betrag und Phase für eine Ereignis-gesteuerte Simulation und den Schaltungs-basierten Ergebnissen.

Abbildung 8.16(b) zeigt die Simulationengenauigkeit hinsichtlich des 1dB Kompressionspunktes bei identischem analogen Eingangssignal. Für dieses System erfolgte eine amplitudenabhängige Abtastung des Eingangssignals, bei der die Amplitudenschwelle so gewählt wurde, dass im (bekannten) Bereich um den 1dB Kompressionspunkt ein minimaler nicht äquidistanter Überabtastfaktor von 100 entstand. Somit erfolgte eine nur sehr grobe Abtastung bei niedrigeren Eingangsleistungen, was zu der dargestellten Abweichung von der idealen Übertragungsfunktion führt.



(a) Simulationsgenauigkeit Mischer.



(b) Darstellung der Implementierungengenauigkeit hinsichtlich des 1dB Kompressionspunkt.

Abbildung 8.16: Genauigkeitsvergleiche verschiedener Systeme.

Tabelle 8.10 zeigt die erzielbare Genauigkeit und den Zeitbedarf bei der Bestimmung von Interceptpunkt 3. Ordnung und 1 dB Kompressionspunkt bei Verwendung eines idealen Oszillators. Für diese Simulationen wurde auf Taylorreihenentwicklungen höherer Ordnung verzichtet und somit nur Modelle 3. Ordnung verwendet. Deutlich ersichtlich ist der große Performancevorteil der Ereignis-gesteuerten Modellierung bei transienten Simulationen, der hinsichtlich den Genauigkeitsanforderungen einer Verifikation des Gesamtsystems ausreichende Ergebnisse liefert. Die optimierten HF-Simulationsmethodiken (QPSS) weichen sichtlich um einen größeren Faktor von den transienten Simulationen der Nichtlinearität ab. Zur Bestimmung des 1dB Kompressionspunktes reichte es bei der analogen Implementierung der Modelle aus, jeweils nur eine Periode des Signals pro Eingangsleistung zu simulieren, was zu kürzeren Simulationszeiten im Vergleich zu der Ereignis-gesteuerten Implementierung führte, bei welcher zur Sicherstellung des Abklingens aller Einschwingvorgänge über einen größeren Zeitraum simuliert wurde.

Das verwendete System-Beispiel beinhaltet neben einer hochfrequenten Frequenzsynthese auch eine niederfrequente PLL bei 52MHz zur Erzeugung von Referenztakten für die verwendeten Analog-/Digitalwandler und den Logikteil. Die Simulationszeit dieser Regelschleifen als Ereignis-gesteuertes

Simulationsmethodik	Implementierung	Simulationszeit	Abweichung
Transient IP3 2 Tone	Schaltung	14241.4 s	-
Transient IP3 2 Tone	Analog	20.9 s	0.30 dB
Transient IP3 2 Tone	Ereignis-gesteuert	1.8 s	0.5 dB
QPSS IP3 2 Tone	Schaltung	3546 s	1.7 dB
QPSS IP3 2 Tone	Analog	9.6 s	1.5 dB
QPSS ICP 1 Tone	Schaltung	1000.2 s	-
QPSS ICP 1 Tone	Analog	6.6 s	0.7 dB
Transient ICP 1 Tone	Ereignis-gesteuert	105.5 s	0.6 dB

Tabelle 8.10: Performancevergleich der Simulation von LNA und Mischer.

Modell betrug lediglich 28 s im Vergleich zu notwendigen 1544 s bei Verwendung eines herkömmlichen Phasenmodells. Bei identischer Genauigkeit konnte die Simulationsperformance so im Vergleich zu den Ergebnissen von Kundert et.al. um den Faktor 55 gesteigert werden. Abbildung 8.17 zeigt das so erzielte Phasenrauschen der offenen und geschlossenen Regelschleife.

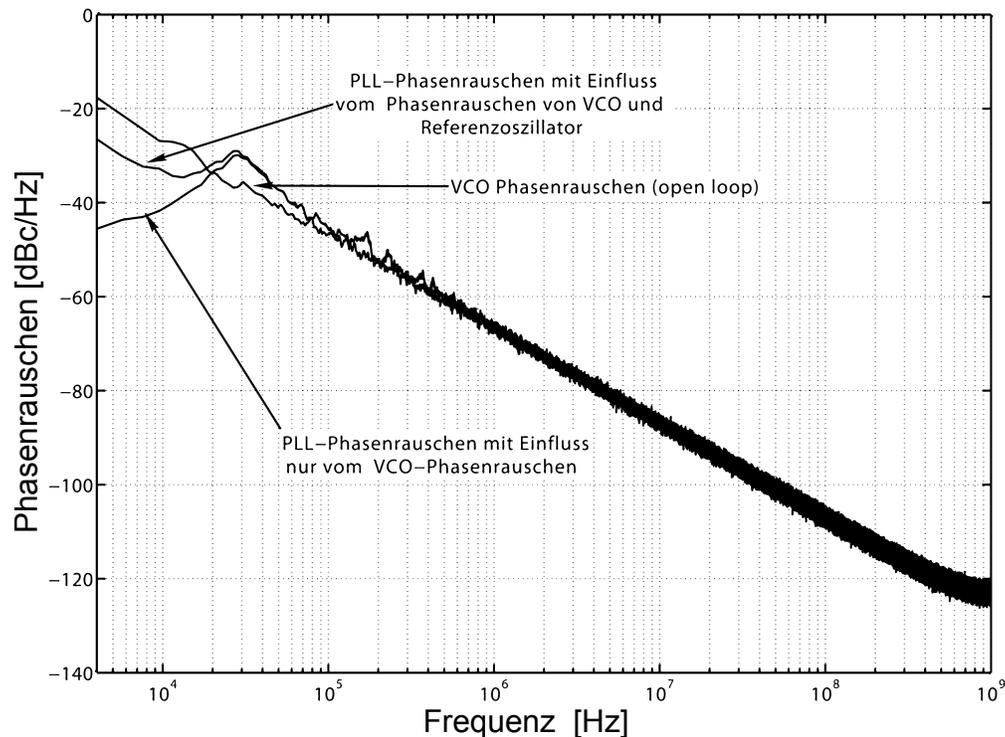


Abbildung 8.17: Simulation der NF PLL inklusive Phasenrauschen

Die so realisierten Implementierungen, der in den vorherigen Kapiteln gemachten Berechnungen, zeigen die Tauglichkeit der gemachten Modellierungsansätze für den Einsatz zur Verifikation des Gesamtsystems auf Toplevelbene.

Kapitel 9

Zusammenfassung

Sicherheit im Automobil und in der Luftfahrt, Zuverlässigkeit von Medizintechnik, sowie Komfort und Funktionsumfang von mobilen Endgeräten sind heutzutage eine Grundvoraussetzung für die gesellschaftliche Akzeptanz technologischer Innovationen. Die steigenden Anforderungen an Qualität, Sicherheit und Leistungsumfang bedürfen immer größerer Anstrengung, um die Funktionstüchtigkeit und Zuverlässigkeit der immer komplexer werdenden Sub-Systeme bis hin zu vollständigen Systems-On-Chip vor der abschließenden, kostenintensiven Fertigung in Silizium zu verifizieren. Der hohe Anspruch dieser Aufgabe wird anhand der Komplexität heutiger Chips deutlich. Mehrere Millionen miteinander verknüpfte Transistoren erzeugen in Zusammenarbeit mit der Peripherie ein komplexes elektrisches Schaltungssystem, welches für ein Funksystem mathematische Systemaspekte, wie Modulations- und Multiplexverfahren, auf ein Datensignal anwendet, um dieses möglichst kosten- und energieeffizient übermitteln zu können. Eine im Jahre 2003 von Collett International Research durchgeführte „IC/ASIC Design Closure“ Studie weist nach, dass eine 45% ige Wahrscheinlichkeit besteht, beim Entwurf eines solchen komplexen Systems einen funktionalen Fehler zu begehen ([fBuFb]). Während für die Verifikation rein digitaler Schaltkreise bereits eine Vielzahl an Tools und Methoden existieren, steckt die Verifikation von HF-Mixed-Signal Schaltkreisen noch in den Kinderschuhen. Die Anforderungen an die Verifikation bestehen hierbei im Wesentlichen in der korrekten Abbildung transienter Signale und auf die bei HF-Komponenten wichtige Abbildung spezifizierter Auswirkungen im Frequenzbereich. Die notwendigen Simulationen sind auf der obersten Ebene des Schaltungsentwurfs bisher nicht durchführbar. Für eine effektive Verifikation auf hoher Abstraktionsebene ist somit eine drastische Verkürzung der Simulationszeit gegenüber der Transistorlevel-Simulation unerlässlich. Hierzu wurde einleitend eine kurze Zusammenfassung der gängigen Sende- und Empfangsarchitekturen für Mobilfunksysteme inkl. einem Ausblick auf zukünftige Entwicklungen gegeben. Dies beinhaltet die für die Verifikation wichtigen Aspekte und darstellbaren Kenngrößen der verschiedenen Modulations- und Multiplexverfahren. Bei gängigen Schaltungssimulatoren besteht die Ursache für die langen Simulationszeiten in der Kombination von der aus dem Gesamtsystem aufgestellten Matrix und der durch die verwendeten Frequenzen vorgegebene minimalen Schrittweite des Simulators (Einhaltung des Abtasttheorems). Die notwendige Lösung des Gleichungssystems erfolgt mittels eines iterativen Verfahrens für die Gesamtmatrix. Gerade bei Mixed-Signal-Systemen mit den dort auftretenden hohen Frequenzen, ist der Funkteil Hauptursache für die rechenzeitintensive und somit langsame Simulation auf Toplevel-Ebene, obwohl die eigentliche Datenrate nur einen Bruchteil der Trägerfrequenz darstellt. Während für isolierte Komponenten optimierte Simulationsmethoden unter Berücksichtigung spezieller Anfor-

derungen existieren, ist deren Einsatz für die Simulation von Systems-On-Chip nicht möglich, da die geforderten Randbedingungen an die Periodizität der Signale nicht für das Gesamtsystem gültig sind. Zur Umgehung dieser Problematik ist im Entwurfsprozeß vieler Systemsimulatoren die Signaldarstellung in Form des äquivalenten Basisband üblich, welches durch die Unterdrückung der Trägerfrequenz hilft die Simulationszeit drastisch zu reduzieren. Bei der Untersuchung hinsichtlich der Verifikationsaspekte zeigt sich jedoch, dass die Pin-Kompatibilität dieser Modelle im Vergleich zur Schaltungsrealisierung mit den heute verfügbaren Modellierungssprachen nicht gegeben ist. Ausgehend von einer Darstellung der implementierbaren Abbildungen von Nichtlinearitäten, Rauscheigenschaften und Frequenzabhängigkeiten für das äquivalente Basisband, wurden für die in Standardisierung befindliche Hochsprache SystemVerilog-AMS Anforderungen aufgestellt, die von den EDA Entwicklern für einen zukünftigen Einsatz dieser Modellierungsmethodik in der Verifikation unabdingbar sind und in Zukunft die Verwendung dieser Abstraktion ermöglichen könnten. Mit Hilfe Zweck-entfremdeter differentiell ausgeführter Signale, konnte die Verwertbarkeit der Modelle anhand von Industriebeispielen nachgewiesen werden. Entsprechende Ansätze floßen in Demonstratoren der EDA Industrie ein.

Um die Verifikation ohne Berücksichtigung des äquivalenten Basisbandes zu beschleunigen, wurde weiterhin ein Ereignis-gesteuerter Modellierungsansatz realisiert, der dazu führt, dass die hochfrequenten Trägersignale von den übrigen niederfrequenten Signalen entkoppelt werden können. Die vom Simulator für die so entkoppelte zeitkontinuierliche Simulation aufgestellte Matrix ist in ihrem Umfang geringer und vor allem durch die Verlagerung der HF-Signale in einen anderen Simulatortyp erheblich seltener zu lösen. Zur möglichst recheneffizienten Interpretation der Signale werden diese im Gegensatz zu traditionellen Discrete-Time-Varianten in Abhängigkeit der Signalamplitude abgetastet, was zu einer Darstellung mit nicht-äquidistanten Stützstellen führt. Dies erforderte, insbesondere bei der ansonsten häufig vernachlässigten Abbildung von Rauscheffekten, neue Modellierungs-Ansätze wie eine dynamische Berechnung der Bandbreite in Abhängigkeit der Abtastzeitpunkte, um Signal und Rausch Leistung konstant zu halten. Bei oszillierenden Systemen wird weniger die rauschende Amplitude als viel eher die hierdurch verursachte Verschiebung des Umschaltzeitpunktes betrachtet, so dass hier eine kombinierte Modellierung von Amplituden- und Phasenrauschen das beste Ergebnis verspricht. Für die Modellierung wurden hier Umrechnungen verwendet, die es erlauben, die im Frequenzbereich spezifizierten Rauscheigenschaften von Oszillatoren auf transient darstellbare Veränderungen der Periodendauern abzubilden. Während diese Methodik von Kundert et. al. für Phasenmodelle bereits verwendet wurde, ist die hier vorgestellte Methodik über Ereignis-gesteuerte Simulatoren die erste bekannte Veröffentlichung zu diesem Thema und erzielt im Vergleich zu der analogen Implementierung der Phasenmodelle eine um den Faktor 55 reduzierte Simulationszeit. Durch die Darstellung im Spannungsbereich statt Phasenbereich können die so entwickelten Modelle wechselseitig mit den dazugehörigen Schaltungen auf Transistorlevelbene ersetzt werden, so dass eine Verifikation einzelner Komponenten auf Schaltungsebene im Gesamtsystem erfolgen kann. Durch die Verwendung des Datentyps `wreal` ist erstmals eine nicht-digitale Abstraktion möglich. Für so realisierte Modellierungen von Phasenregelschleifen konnten im Vergleich mit anderen Simulationsansätzen sehr vielversprechende Ergebnisse erzielt werden, die nicht nur kürzere Simulationszeiten besitzen, sondern vor allem auch eine CoSimulation mit beliebig implementierten Komponenten des Systems erlauben, so dass eine Mixed-Signal-, Mixed-Level-Simulation auf Top-Level-Ebene möglich wird.

Hinsichtlich der Verifikation müssen bei der Modellierung eine Vielzahl an Spezifikationen mit teils sehr unterschiedlichen Anforderungen an die Simulationsumgebung angepasst werden. Die Realisierung der Modelle erfolgte hierbei über die direkte Angabe der zu erzielenden Spezifikationen,

wozu Rechnungen aufgestellt wurden, die mehrere Spezifikationen auf die abhängigen Parameter der Implementierung verteilen. Die so entwickelten Modelle bilden die geforderten Spezifikationen mit höchstmöglicher Genauigkeit in den unterschiedlichen Simulationsarten ab. In den durchgeführten Beispielimplementierungen für Industrie- und Forschungspartner konnten Genauigkeiten von ± 0.6 dB hinsichtlich der spezifizierten Schaltungseigenschaften erzielt werden. Bisher veröffentlichte Arbeiten von z.B. Ou [OBF⁺02] mussten Abweichungen bis zu ± 5 dB tolerieren. Die auf Basis der Spezifikationen entworfenen Algorithmen können hinsichtlich der gemeinsamen Implementierung in einem Modell in unterschiedlicher Reihenfolge kombiniert werden. Ausgehend von einer Betrachtung der bekannten Wiener-/Hammerstein Modelle wurden für die beabsichtigte Verifikation auf Basis des Schaltungsdesigns die jeweils der Topologie entsprechendsten Konzepte ausgewählt und mittels umfangreicher Rechnungen für die Abbildung der Spezifikationen dimensioniert. Dies ermöglicht eine parametrisierbare Darstellung beliebiger Spezifikationen, ohne manuelles Eingreifen des Designers in die Modelle. Insbesondere erfolgte eine Berücksichtigung der bisher selten abgebildeten Frequenzumsetzungseigenschaften von Mischern, um eine der Verifikation genügende Abbildung der spezifizierten Schaltungseigenschaften mit geringen Toleranzen zu erlauben. Ausgehend von den besonderen Industrieforderungen, bei denen eine isolierte Messung bzw. Simulation kaskadierter Blöcke oftmals nicht durchführbar ist, erfolgten diese Berechnungen auch für kaskadierte Blöcke mit gemischten Spezifikationsangaben, wobei hinsichtlich der Verifikation im Frequenzbereich Abweichungen im Vergleich zu gängigen Abschätzungen dokumentiert wurden. Die ausführliche Simulation und Verifikation auf Toplevel-Ebene bildet somit die aus der Kombination der Schaltungsblöcke resultierenden Effekte besser ab, als dies bisher mittels Tabellen möglich war, und ermöglicht so in Zukunft neue Optimierungsmöglichkeiten auf Entwurfsebene. Für die vor allem in Low-IF Empfängern notwendigen komplexwertigen Filter, wurden reelwertige Signalflußgraphen aufgestellt, die eine schnellere Berechnung auf Basis der spezifizierten Übertragungsfunktion erlauben. Vergleiche mit anderen Modellierungsansätzen, die auf einer unterschiedlichen Partitionierung des Designs beruhen, wurden durchgeführt und hinsichtlich der notwendigen Spezifikationen und des Simulationsaufwandes miteinander verglichen. Zur Vervollständigung der Modelle wurden Filter realisiert, die spezifizierte Frequenzabhängigkeiten auf eine zeitdiskrete, nicht-äquidistant abgetastete Zeitachse abbilden. Jedes Eingangs-Ereignis erzeugt bei den bisher betrachteten Modellen die Erzeugung eines Ausgangs-Ereignisses, selbst wenn die Frequenzabhängigkeit die Signalamplitude unter die Signifikanzgrenze drückt. Vor allem bei der Verwendung von Mischer-Strukturen steht die resultierende Anzahl an Ereignissen in keinem Verhältnis zu der eigentlich notwendigen Abtastrate des Datensignals. Um hier die Rechenzeit zu optimieren, wurden Algorithmen zur schnellen Abtastratenreduktion entwickelt, die es erlauben, die notwendige Anzahl an zu verarbeitenden Ereignissen sowohl an die erwartete Bandbreite, als auch an unerwartet starke Störsignale, wie sie bei Einschaltvorgängen auftreten können, abzubilden. Für die Ereignis-gesteuerte Modellierung wurden die möglichen äquidistanten und signal-abhängigen (nicht-äquidistante) Abtastvarianten des Eingangssignals betrachtet, da diese Darstellungen für eine Mixed-Signal-, Mixed-Level-Verifikation von wesentlicher Bedeutung für einen durchgängigen Flow sind. Analog-Digital Wandler, die ebenfalls häufig als Mixed-Signal Systeme ausgeführt sind, runden die Darstellung der im Frontend verwendeten Komponenten ab, so dass eine vollständige Abbildung und Modellierung erfolgt.

Für die auf Toplevel-Ebene durchgeführten Systemsimulationen ist ein hoher Dynamikbereich zur Berechnung der darzustellenden Signale notwendig. Während traditionelle Spice-Simulatoren aufgrund des verwendeten Iterations-Verfahrens lediglich 40-60 dB bei nichtlinearen Modellen aufweisen ([SM97]), ermöglichen die hier vorgestellten Ereignis-gesteuerten Modellierungsmethoden

durch die Verwendung von Fließkommazahlen einen Dynamikbereich größer 280 dB [SJ00]. Beschränkt wird die Genauigkeit hierbei durch die minimale zeitliche Auflösung des Simulators, die derzeit 1 fs beträgt. Dies führt zu einer Begrenzung der abbildbaren Effekte im Bereich des Phasenausbaus, wie mit entsprechenden Berechnungen in Abschnitt 6.3 für verschiedene Anforderungen der Systeme nachgewiesen wurde. Um hier auch zukünftige, noch stärker reglementierte Systeme abbilden zu können, wurde eine entsprechende Empfehlung für die EDA Tool Hersteller formuliert.

Weiterhin zeigte sich im Laufe der Entwicklung, dass für eine funktionale Verifikation nicht notwendigerweise alle theoretisch modellierbaren Eigenschaften der Systeme abgebildet werden müssen. Oft ist es hinreichend, für einen Großteil der Spezifikationen einen Toleranzbereich zu definieren, bei dessen Verlassen eine Warnung oder Fehlermeldung ausgegeben wird. Diese Assertions und deren Einbindung in die Modelle wurden beschrieben, und der Aufwand eine funktionale Abbildungen zu betreiben dargelegt. Zusammengefasst werden diese Ansätze in einer Beschreibung des Begriffs „Design for Verification“, der Regeln darstellt, die ein Entwurfsprozeß für eine optimale Ausnutzung der Verifikationspotentiale befolgen sollte.

Anhand von Berechnungen der Systemeigenschaften und der Ermittlung der Ursachen der langen Simulationszeiten auf Transistorlevel-Ebene, wurden so äquivalente, transient zu simulierende Modelle mit unterschiedlichen Ansätzen entwickelt. Der Fokus dieser Arbeit lag hierbei insbesondere auf einer Senkung der notwendigen Rechenzeit, der leichten Automatisierbarkeit der Methodik und der Wiederverwertbarkeit der zur Verifikation notwendigen Modelle. Durch die Verwendung der beschriebenen Ereignis-gesteuerten Modelle, ist eine Entkopplung der verschiedenen zu berechnenden Sub-Systeme möglich, so dass einzelne, hochfrequente Signale die Gesamt-Simulationsperformance nicht negativ beeinflussen. Dies erst ermöglicht eine Simulation auf Toplevel-Ebene in einem annehmbaren Zeitrahmen, die nach Hochrechnungen ansonsten mehrere Wochen benötigen würde, falls diese überhaupt aufgrund der Matrixgröße der zu lösenden Gleichungssysteme berechenbar wäre. Im Vergleich zu herkömmlichen Simulationsansätzen konnte für isolierte Phasenregelkreise die Simulationszeit um den Faktor 55 beschleunigt werden. Für vollständige Systeme wurden auf der obersten Ebene des Chipentwurfs Pin-kompatible Simulationszeiten von lediglich 15 min/ms Systemzeit bei vollständiger Abbildung von Rausch-, Nichtlinearitäts- und Gedächtniseffekten erzielt. Dies entspricht einem Performancegewinn in der Größenordnung 7900 im Vergleich zu isolierten Transistorlevelsimulationen der HF-Komponenten. Unter Verwendung von Basisband-Modellierungstechniken, welche das hochfrequente Trägersignal analytisch unterdrücken und so die Pin-Kompatibilität verlassen, konnte die Simulationszeit auf Toplevel-Ebene - auf Kosten der Verifikationsmöglichkeiten - in der Größenordnung zehn Millionen verbessert werden.

Durch die Implementierbarkeit in verschiedene Stufen des Entwicklungsprozesses ist es möglich, die so entwickelten Modelle, sowohl für einen Top-Down Entwurf als auch im Rahmen einer Bottom-Up Verifikation zu verwenden, so dass die Einführung in den Design-Flow eines Unternehmens erleichtert wird. Die Verifikation eines vollständigen Transceivers ist bei Verwendung der dargestellten Modellierungstechniken in der notwendigen Genauigkeit auf Toplevel-Ebene innerhalb eines vertretbaren Zeitrahmens durchführbar. Die in der vorliegenden Arbeit entworfenen Methoden sind Schlüsselkomponenten für die angestrebte Gesamtverifikation von Mixed-Signal-Systemen, welche die Zuverlässigkeit und Ausfallsicherheit der Endgeräte erhöht und somit die Akzeptanz der Produkte verbessert.

Anhang A

Ausführliche Rechnungen

A.1 Nichtlinearitäten

A.1.1 Isolierte Blöcke

Anpassung von ICP und IP3 durch Verwendung eines Modells höherer Ordnung

Setzt man für die Nichtlinearität eine Taylorreihenentwicklung 5. Ordnung an, so gilt unter Vernachlässigung der Terme gerader Ordnung (differentielles System):

$$y(t) = \alpha_1 x(t) - \alpha_3 x^3(t) - \alpha_5 x^5(t) \quad (\text{A.1})$$

Mit Hilfe einer Einzeltonanregung ergibt sich aus dem ICP für die Parameter α_3 und α_5 :

$$\alpha_{3,ICP} = - \frac{25\alpha_5 A_{Interp}^4 + 4 \cdot 10^{\frac{19}{20}} \alpha_1 - 40\alpha_1}{30 A_{Interp}^2} \quad (\text{A.2})$$

$$\alpha_{5,ICP} = - \frac{2 \left(15\alpha_3 A_{Interp}^2 + 2 \cdot 10^{\frac{19}{20}} \alpha_1 - 20\alpha_1 \right)}{25 A_{Interp}^4}. \quad (\text{A.3})$$

Mit Hilfe einer Zweitonanregung erhält man für den resultierenden Interceptpunkt 3. Ordnung :

$$\begin{aligned} IIP3[dBm] &= 5 \log_{10} (390.625 \alpha_5^2 A_{Interp}^{10} + 281.25 \alpha_3 \alpha_5 A_{Interp}^8 - 125.0 \alpha_1 \alpha_5 A_{Interp}^6 \\ &\quad + 50.625 \alpha_3^2 A_{Interp}^6 - 45.0 \alpha_1 \alpha_3 A_{Interp}^4 + 10.0 \alpha_1^2 A_{Interp}^2) \\ &\quad - 5 \log_{10} (97.65625 \alpha_5^2 A_{Interp}^{10} + 46.875 \alpha_3 \alpha_5 A_{Interp}^8 + 5.625 \alpha_3^2 A_{Interp}^6) \\ &\quad + 10 \log_{10} (10.0 A_{Interp}^2). \end{aligned} \quad (\text{A.4})$$

Aus dieser Gleichung gewinnt man zwei Bestimmungsformen für den Parameter α_3 :

$$\alpha_{3,IP3,1} = \frac{-\frac{125}{30}\alpha_5 A_{Interp}^2 10^{\frac{IP3}{10}} - \frac{250}{3}\alpha_5 A_{Interp}^4 + \frac{40}{3}\alpha_1}{30A_{Interp}^2 + 10^{\frac{IP3_{dBm}}{10}}} \quad (A.5)$$

bzw.

$$\alpha_{3,IP3,2} = \frac{\frac{125}{30}\alpha_5 A_{Interp}^2 10^{\frac{IP3_{dBm}}{10}} - \frac{250}{3}\alpha_5 A_{Interp}^4 + \frac{40}{3}\alpha_1}{30A_{Interp}^2 - 10^{\frac{IP3_{dBm}}{10}}} \quad (A.6)$$

Für eine Entwicklung 5. Ordnung ist der Koeffizient α_3 negativ und der höherwertige Koeffizient α_5 positiv, so dass für die Parameter folgt :

$$\alpha_3 = \frac{\frac{2}{3}\alpha_1 \left(A_{Interp}^2 10^{\frac{IIP3_{dBm}}{10}+1} - A_{Interp}^2 10^{\frac{IIP3_{dBm}}{10}+\frac{19}{20}} + 20 \cdot 10^{\frac{19}{20}} A_{Interp}^4 - 200 A_{Interp}^4 + 20 A_{ICP}^4 \right)}{A_{ICP}^2 \left(5 A_{Interp}^2 10^{\frac{IIP3_{dBm}}{10}} - A_{ICP}^2 10^{\frac{IIP3_{dBm}}{10}} - 100 A_{Interp}^4 + 30 A_{ICP}^2 A_{Interp}^2 \right)} \quad (A.7)$$

$$\alpha_5 = -\frac{0.16\alpha_1 \left(10^{\frac{IIP3_{dBm}}{10}+1} - 10^{\frac{IIP3_{dBm}}{10}+\frac{19}{20}} + 30 \cdot 10^{\frac{19}{20}} A_{Interp}^2 - 300 A_{Interp}^2 + 100 A_{ICP}^2 \right)}{A_{ICP}^2 \left(5 A_{Interp}^2 10^{\frac{IIP3_{dBm}}{10}} - A_{ICP}^2 10^{\frac{IIP3_{dBm}}{10}} - 100 A_{Interp}^4 + 30 A_{ICP}^2 A_{Interp}^2 \right)} \quad (A.8)$$

Zweitonanregung Nichtlinearität 5. Ordnung

Das Ausgangssignal einer Taylorreihenentwicklung bis zur 5. Ordnung

$$y(t) = \alpha_0 + \alpha_1 x(t) - \alpha_2 x(t)^2 - \alpha_3 x(t)^3 - \alpha_4 x(t)^4 - \alpha_5 x(t)^5 \quad (A.9)$$

bei einer Zweitonanregung mit

$$x(t) = A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t) \quad (A.10)$$

berechnet sich zu

$$\begin{aligned}
y(t) &= \alpha_0 + \alpha_1 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)] - \alpha_2 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)]^2 \\
&\quad - \alpha_3 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)]^3 - \alpha_4 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)]^4 \\
&\quad - \alpha_5 \cdot [A \cdot \cos(\omega_1 t) + A \cdot \cos(\omega_2 t)]^5 \\
&= - \frac{5\alpha_5 \cos(4tw2 + tw1) A^5}{16} - \frac{5\alpha_5 \cos(4tw2 - tw1) A^5}{16} - \frac{5\alpha_5 \cos(3tw2 + 2tw1) A^5}{8} \\
&\quad - \frac{5\alpha_5 \cos(3tw2 - 2tw1) A^5}{8} - \frac{5\alpha_5 \cos(2tw2 + 3tw1) A^5}{8} - \frac{25\alpha_5 \cos(2tw2 + tw1) A^5}{8} \\
&\quad - \frac{25\alpha_5 \cos(2tw2 - tw1) A^5}{8} - \frac{5\alpha_5 \cos(2tw2 - 3tw1) A^5}{8} - \frac{5\alpha_5 \cos(tw2 + 4tw1) A^5}{16} \\
&\quad - \frac{25\alpha_5 \cos(tw2 + 2tw1) A^5}{8} - \frac{25\alpha_5 \cos(tw2 - 2tw1) A^5}{8} - \frac{5\alpha_5 \cos(tw2 - 4tw1) A^5}{16} \\
&\quad - \frac{\alpha_5 \cos(5tw2) A^5}{16} - \frac{25\alpha_5 \cos(3tw2) A^5}{16} - \frac{25\alpha_5 \cos(tw2) A^5}{4} - \frac{\alpha_5 \cos(5tw1) A^5}{16} \\
&\quad - \frac{25\alpha_5 \cos(3tw1) A^5}{16} - \frac{25\alpha_5 \cos(tw1) A^5}{4} - \frac{\alpha_4 \cos(3tw2 + tw1) A^4}{2} \\
&\quad - \frac{\alpha_4 \cos(3tw2 - tw1) A^4}{2} - \frac{3\alpha_4 \cos(2tw2 + 2tw1) A^4}{4} - \frac{3\alpha_4 \cos(2tw2 - 2tw1) A^4}{4} \\
&\quad - \frac{\alpha_4 \cos(tw2 + 3tw1) A^4}{2} - 3\alpha_4 \cos(tw2 + tw1) A^4 - 3\alpha_4 \cos(tw2 - tw1) A^4 \\
&\quad - \frac{\alpha_4 \cos(tw2 - 3tw1) A^4}{2} - \frac{\alpha_4 \cos(4tw2) A^4}{8} - 2\alpha_4 \cos(2tw2) A^4 - \frac{\alpha_4 \cos(4tw1) A^4}{8} \\
&\quad - 2\alpha_4 \cos(2tw1) A^4 - \frac{9\alpha_4 A^4}{4} - \frac{3\alpha_3 \cos(2tw2 + tw1) A^3}{4} - \frac{3\alpha_3 \cos(2tw2 - tw1) A^3}{4} \\
&\quad - \frac{3\alpha_3 \cos(tw2 + 2tw1) A^3}{4} - \frac{3\alpha_3 \cos(tw2 - 2tw1) A^3}{4} - \frac{\alpha_3 \cos(3tw2) A^3}{4} \\
&\quad - \frac{9\alpha_3 \cos(tw2) A^3}{4} - \frac{\alpha_3 \cos(3tw1) A^3}{4} - \frac{9\alpha_3 \cos(tw1) A^3}{4} - \alpha_2 \cos(tw2 + tw1) A^2 \\
&\quad - \alpha_2 \cos(tw2 - tw1) A^2 - \frac{\alpha_2 \cos(2tw2) A^2}{2} - \frac{\alpha_2 \cos(2tw1) A^2}{2} - \alpha_2 A^2 \\
&\quad + \alpha_1 \cos(tw2) A + \alpha_1 \cos(tw1) A + \alpha_0. \tag{A.11}
\end{aligned}$$

Wiener-Modell

Betrachtet man die Bestimmung des 1dB Kompressionspunkts bei einem Wiener-Modell 3.Ordnung gemäß Gleichung 5.5, so ergibt sich für ein Eingangssignal $x(t) = A \cdot \cos(\omega_1 t)$ am Ausgang des Schaltungsblocks

$$y(t) = -\frac{1}{4}\alpha_3 \cos(3\omega_1 t) A^3 - \frac{3}{4}\alpha_3 \cos(\omega_1 t) A^3 - \frac{1}{2}\alpha_2 \cos(2\omega_1 t) A^2 - \frac{1}{2}\alpha_2 A^2 + \alpha_1 \cos(\omega_1 t) A + \alpha_0. \tag{A.12}$$

Bei der für die Bestimmung des 1dB Kompressionspunkts relevanten Grundfrequenz ω_1 gilt somit

$$y_{HN, fund}(t) = \left(-\frac{3}{4}\alpha_3 A^3 + \alpha_1 A \right) \cdot \cos(\omega_1 t). \tag{A.13}$$

Entsprechend der Definition des 1dB Kompressionspunkts folgt

$$10 \cdot \log_{10} \left[\left(-\frac{3}{4} \alpha_3 A^3 + \alpha_1 A \right)^2 \right] = 10 \cdot \log_{10} [(\alpha_1 A)^2] - 1 \text{dB}. \quad (\text{A.14})$$

Aufgelöst nach A

$$A_{ICP,HN} \approx 0.381 \sqrt{\left(\frac{\alpha_1}{\alpha_3} \right)} \quad (\text{A.15})$$

bzw. in dBm

$$ICP_{HN}[\text{dBm}] = 10 \cdot \log_{10} \left(\frac{A_{ICP}^2}{2 \cdot R \cdot 0.001} \right) = 10 \cdot \log_{10} \left(\frac{0.145}{2 \cdot R \cdot 0.001} \cdot \frac{\alpha_1}{\alpha_3} \right). \quad (\text{A.16})$$

Findet für die Grundfrequenz keine Dämpfung durch das Eingangseitige Filter statt, so stimmt dies mit Gleichung 5.39 ein.

Für die Berechnung des IP3 ergibt sich mit Hilfe einer Zweiton-Anregung des nichtlinearen Modells durch $x(t) = A_1 \cdot \cos(\omega_1 t) + A_2 \cdot \cos(\omega_2 t)$:

$$\begin{aligned} y(t) = & -\frac{\alpha_3 \cos(3\omega_1 t) A_1^3}{4} - \frac{\alpha_3 \cos(3\omega_2 t) A_2^3}{4} - \frac{3\alpha_3 \cos(2\omega_2 t + \omega_1 t) A_1 A_2^2}{4} \\ & - \frac{3\alpha_3 \cos(\omega_2 t + 2\omega_1 t) A_1^2 A_2}{4} - \frac{\alpha_2 \cos(2\omega_1 t) A_1^2}{2} - \frac{\alpha_2 \cos(2\omega_2 t) A_2^2}{2} \\ & - \alpha_2 \cos(\omega_2 t + \omega_1 t) A_1 A_2 - \frac{3\alpha_3 \cos(2\omega_2 t - \omega_1 t) A_1 A_2^2}{4} - \frac{3\alpha_3 \cos(\omega_2 t - 2\omega_1 t) A_1^2 A_2}{4} \\ & - \frac{3\alpha_3 \cos(\omega_1 t) A_1 A_2^2}{2} - \frac{3\alpha_3 \cos(\omega_2 t) A_1^2 A_2}{2} - \frac{3\alpha_3 \cos(\omega_1 t) A_1^3}{4} - \frac{3\alpha_3 \cos(\omega_2 t) A_2^3}{4} \\ & + \alpha_1 \cos(\omega_1 t) A_1 + \alpha_1 \cos(\omega_2 t) A_2 - \alpha_2 \cos(\omega_2 t - \omega_1 t) A_1 A_2 - \frac{\alpha_2 A_1^2}{2} - \frac{\alpha_2 A_2^2}{2} + \alpha_0. \end{aligned} \quad (\text{A.17})$$

Somit erhält man für die lineare Leistung der Grundwelle bei $f = \omega_1$:

$$P_{fund} = 10 \cdot \log_{10} \left[\frac{(\alpha_1 A)^2}{R} \right]. \quad (\text{A.18})$$

Für die Leistung des Intermodulationsprodukts bei $f = 2\omega_2 - \omega_1$ gilt dementsprechend:

$$P_{IM3} = 10 \cdot \log_{10} \left[\frac{\left(-\frac{3}{4} \alpha_3 A^3 \right)^2}{R} \right]. \quad (\text{A.19})$$

Unter Vernachlässigung des Beitrags des Interpolationspunkts gilt für die Bestimmung des IP3

$$P_{fund} = P_{IM3} \quad (\text{A.20})$$

und somit

$$A_{IP3} = \frac{2\sqrt{\frac{\alpha_1}{\alpha_3}}}{\sqrt{3}}. \quad (\text{A.21})$$

In dBm folgt demnach:

$$IIP3[dBm] = 10 \cdot \log_{10} \left(\frac{\left(\frac{2\sqrt{\frac{\alpha_1}{\alpha_3}}}{\sqrt{3}} \right)^2}{2 \cdot R \cdot 0.001} \right) = 10 \cdot \log_{10} \left(\frac{\frac{4}{3} \frac{\alpha_1}{\alpha_3}}{2 \cdot R \cdot 0.001} \right). \quad (\text{A.22})$$

Hammerstein-Modell

Bei Einzeltonanregung dämpft das Hammerstein-Modell entsprechend seiner ausgangsseitigen Filterfunktion die Oberwellen bei $n \cdot \omega_0$, die durch die Nichtlinearität entstehen. Hinsichtlich des ICP verhalten sich die beiden Modelle innerhalb des Durchlassbereichs der Filter identisch. Bei Zweitton-Anregung und starker Filterung ausserhalb des Durchlassbereichs (alle Frequenzen die erheblich ausserhalb der Bandbreite liegen werden unendlich stark gedämpft) lässt sich das Ausgangssignal beschreiben durch

$$\begin{aligned} y_{NH}(t) = & - \frac{3\alpha_3 \cos(2\omega_2 t - \omega_1 t) A_1 A_2^2}{4} - \frac{3\alpha_3 \cos(\omega_2 t - 2\omega_1 t) A_1^2 A_2}{4} \\ & - \frac{3\alpha_3 \cos(\omega_1 t) A_1 A_2^2}{2} - \frac{3\alpha_3 \cos(\omega_2 t) A_1^2 A_2}{2} - \frac{3\alpha_3 \cos(\omega_1 t) A_1^3}{4} - \frac{3\alpha_3 \cos(\omega_2 t) A_2^3}{4} \\ & + \alpha_1 \cos(\omega_1 t) A_1 + \alpha_1 \cos(\omega_2 t) A_2. \end{aligned} \quad (\text{A.23})$$

Unter Beachtung der Filtereigenschaften verhalten sich Wiener und Hammerstein-Modell entsprechend Gleichungen A.23, A.22 und A.16 bei Betrachtung des ICP und des IP3 zueinander identisch.

Wiener-Hammerstein-Modell mit Frequenzumsetzung

Betrachtet man das Ausgangsspektrum eines Wiener-Hammerstein Modells mit Frequenzumsetzung bei Einzeltonanregung mit vorgelagerter Multiplikation (H-F-N-H, Abbildung 5.23(b)), so ergibt sich für ein sinusförmiges LO Signal der Frequenz ω_{LO} ein Ausgangsspektrum von

$$\begin{aligned} y_{HFNH}(t) = & - \frac{\alpha_3 A_{LO}^3 A_{RF}^3 \cos(3t\omega_{LO} + 3t\omega_1)}{32} - \frac{3\alpha_3 A_{LO}^3 A_{RF}^3 \cos(3t\omega_{LO} + t\omega_1)}{32} \\ & - \frac{3\alpha_3 A_{LO}^3 A_{RF}^3 \cos(3t\omega_{LO} - t\omega_1)}{32} - \frac{\alpha_3 A_{LO}^3 A_{RF}^3 \cos(3t\omega_{LO} - 3t\omega_1)}{32} \\ & - \frac{3\alpha_3 A_{LO}^3 A_{RF}^3 \cos(t\omega_{LO} + 3t\omega_1)}{32} - \frac{9\alpha_3 A_{LO}^3 A_{RF}^3 \cos(t\omega_{LO} + t\omega_1)}{32} \\ & + \frac{\alpha_1 A_{LO} A_{RF} \cos(t\omega_{LO} + t\omega_1)}{2} - \frac{9\alpha_3 A_{LO}^3 A_{RF}^3 \cos(t\omega_{LO} - t\omega_1)}{32} \\ & + \frac{\alpha_1 A_{LO} A_{RF} \cos(t\omega_{LO} - t\omega_1)}{2} - \frac{3\alpha_3 A_{LO}^3 A_{RF}^3 \cos(t\omega_{LO} - 3t\omega_1)}{32}. \end{aligned} \quad (\text{A.24})$$

Im Gegensatz dazu führt eine Verkettung gemäß Abbildung 5.23(a) also einem Hammerstein Modell mit eingebetteter Multiplikation(H-N-F-H) zu dem Ausgangsspektrum

$$\begin{aligned}
y_{HNFH}(t) = & -\frac{\alpha_3 A_{LO} A_{RF}^3 \cos(t\omega_{LO} + 3t\omega_1)}{8} - \frac{3\alpha_3 A_{LO} A_{RF}^3 \cos(t\omega_{LO} + t\omega_1)}{8} \\
& + \frac{\alpha_1 A_{LO} A_{RF} \cos(t\omega_{LO} + t\omega_1)}{2} - \frac{3\alpha_3 A_{LO} A_{RF}^3 \cos(t\omega_{LO} - t\omega_1)}{8} \\
& + \frac{\alpha_1 A_{LO} A_{RF} \cos(t\omega_{LO} - t\omega_1)}{2} - \frac{\alpha_3 A_{LO} A_{RF}^3 \cos(t\omega_{LO} - 3t\omega_1)}{8}. \tag{A.25}
\end{aligned}$$

Die Komponenten bei der Grundfrequenz die den ICP bestimmen sind dementsprechend

$$y_{fund_{HFNH}}(t) = -\frac{9\alpha_3 A_{LO}^3 A_{RF}^3 \cos(t\omega_{RF} - t\omega_{LO})}{32} + \frac{\alpha_1 A_{LO} A_{RF} \cos(t\omega_{RF} - t\omega_{LO})}{2} \tag{A.26}$$

bzw.

$$y_{fund_{HNFH}}(t) = -\frac{3A_{LO}\alpha_3 A_{RF}^3 \cos(t\omega_{RF} - t\omega_{LO})}{8} + \frac{\alpha_1 A_{LO} A_{RF} \cos(t\omega_{RF} - t\omega_{LO})}{2}. \tag{A.27}$$

Berechnet man hierzu den zu erwartenden 1dB Kompressionspunkt bei der Grundfrequenz $\omega_{RF} - \omega_{LO}$, so ergibt sich exemplarisch für die Implementierung

$$10\log_{10} [A_{fund,[HNFH/HFNH]}^2] = 10\log_{10} \left[\left(\frac{1}{2} \alpha_1 A \right)^2 \right] - 1dB, \tag{A.28}$$

mit der reelwertigen Lösung für den Ansatz 3. Ordnung

$$A_{ICP,HFNH} = \frac{0.4397}{A_{LO}} \sqrt{\frac{\alpha_1}{\alpha_3}} \tag{A.29}$$

bzw.

$$A_{ICP,HNFH} = 0.3808 \sqrt{\frac{\alpha_1}{\alpha_3}}, \tag{A.30}$$

was unter Berücksichtigung der Voraussetzung $A_{LO} = \sqrt{\frac{4}{3}}$ zueinander identisch ist und mit den Gleichungen aus Abschnitt 5.1.3 übereinstimmt. Somit gilt auch hier

$$\underline{\underline{\alpha_{3,HNFH,ICP}}} \approx 0.145 \frac{\alpha_1}{A_{ICP}^2} \tag{A.31}$$

$$= 0.145 \cdot \frac{10^{G/20}}{\left(\sqrt{2 \frac{R}{1000}} 10^{ICP/10^2} \right)}. \tag{A.32}$$

Für eine exakte Berechnung des IP3 muss laut Definition die Leistungen der Grundwelle und des Intermodulationsproduktes bestimmt werden, welche anschließend linear bzw. kubisch interpoliert als Schnittpunkt die Amplitude des IP3 ergeben (Abbildung 5.2).

Für ein Eingangssignal der Form $RF(t) = A_{RF} \cdot (\cos(\omega_1 t) + \cos(\omega_2 t))$ gilt für den Anteil der Grundfrequenz:

H-F-N-H

$$A_{fund,HFNH} = \left(\frac{\alpha_1 A_{LO} A_{RF}}{2} - \frac{27}{32} \alpha_3 A_{RF}^3 A_{LO}^3 \right) \cdot \cos [(\omega_{LO} - \omega_{RF}) t] \quad (\text{A.33})$$

H-N-F-H

$$A_{fund,HNFH} = \left(\frac{\alpha_1 A_{LO} A_{RF}}{2} - \frac{9}{8} \alpha_3 A_{RF}^3 A_{LO} \right) \cos [(\omega_{LO} - \omega_{RF}) t] \quad (\text{A.34})$$

und für das Intermodulationsprodukt 3. Ordnung:

H-F-N-H

$$A_{IM3,HFNH} = \left(\frac{9}{32} \alpha_3 A_{LO}^3 A_{RF}^3 \right) \cos [(\omega_{LO} - 2\omega_1 + \omega_2) t] \quad (\text{A.35})$$

H-N-F-H

$$A_{IM3,HNFH} = \left(\frac{3}{8} \alpha_3 A_{LO} A_{RF}^3 \right) \cos [(\omega_{LO} - 2\omega_1 + \omega_2) t] \quad (\text{A.36})$$

Den daraus resultierenden Intermodulationspunkt 3. Ordnung lässt sich vollständig berechnen aus

$$P_{fund}(A_{fund}) = 10 \cdot \log_{10} \left(\frac{A_{fund}^2}{2 \cdot R \cdot 0.001} \right) \quad (\text{A.37})$$

$$P_{IM3}(A_{IM3}) = 10 \cdot \log_{10} \left(\frac{A_{IM3}^2}{2 \cdot R \cdot 0.001} \right) \quad (\text{A.38})$$

$$(\text{A.39})$$

der Intermodulationspunkt entspricht dann der Lösung der Geradengleichung (vergleiche Abbildung 5.2)

$$IP3 = P_{interp} + \frac{P_{fund}(A_{interp}) - P_{IM3}(A_{interp})}{2} \quad (\text{A.40})$$

mit dem Grundpunkt für die Interpolation der Steigungen

$$P_{interp} = 10 \cdot \log_{10} \left(\frac{A_{interp}}{2 \cdot R \cdot 0.001} \right) \cdot \quad (\text{A.41})$$

bzw. umgeformt

$$IP3 = 10 \cdot \log_{10}(10A_{interp}^2) + 5 \cdot \log_{10}(10A_{fund}^2(A_{interp})) - 5 \cdot \log_{10}(10A_{IM3}^2(A_{interp})) \quad (\text{A.42})$$

$$= 10 \cdot \log_{10}(10) + 10 \cdot \log_{10}(A_{interp}^2) + 10 \cdot \log_{10}(A_{fund}(A_{interp})) - 10 \cdot \log_{10}(A_{IM3}(A_{interp})) \quad (\text{A.43})$$

Somit gilt für den zu erwartenden Intermodulationspunkt 3. Ordnung

$$\begin{aligned} IIP3_{HFNH}[dBm] = & 10 \cdot \log_{10}(10A_{interp}^2) + 5 \cdot \log_{10} \left(10 \cdot \left(-\frac{27}{32} \alpha_3 A_{LO}^3 A_{interp}^3 + \frac{1}{2} \alpha_1 A_{LO} A_{interp} \right)^2 \right) \\ & - 5 \cdot \log_{10} \left(10 \left(\frac{9}{32} \alpha_3 A_{LO}^3 A_{interp}^3 \right)^2 \right) \end{aligned} \quad (\text{A.44})$$

bzw.

$$\begin{aligned} IIP3_{HNFH}[dBm] = & 10 \cdot \log_{10}(10A_{interp}^2) + 5 \cdot \log_{10}(10 \cdot (-\frac{9}{8}\alpha_3 A_{LO}^3 A_{interp}^3 + \frac{1}{2}\alpha_1 A_{LO} A_{interp})^2) \\ & - 5 \cdot \log_{10}(10 \cdot (\frac{9}{8}\alpha_3 A_{LO}^3 A_{interp}^3)^2), \end{aligned} \quad (A.45)$$

woraus für α_3 folgt :

$$\beta_{3IP3,HNFH} = \frac{1}{A_{LO}^2} \cdot \frac{\frac{160}{9}\alpha_1}{30 \cdot A_{interp}^2 + 10 \frac{IIP3}{10}} \quad (A.46)$$

respektive

$$\alpha_{3IP3,HNFH} = \frac{\frac{40}{3}\alpha_1}{30 \cdot A_{interp}^2 + 10 \frac{IIP3}{10}}. \quad (A.47)$$

Die notwendige Normierung der Amplitude des LO Signals auf $A_{LO} = \sqrt{\frac{4}{3}}$ für identische Ergebnisse ist auch hier klar ersichtlich.

A.1.2 Kaskadierte Blöcke ohne Frequenzumsetzung

Analytische Bestimmung der Nichtlinearitäts-Koeffizienten über den ICP

Betrachten wir zunächst die Auswirkung der kaskadierten Nichtlinearität ohne Frequenzumsetzung auf ein Eingangssignal $X(t) = A_{RF} \cdot \cos(\omega_1 t)$:

$$Y(t) = \alpha_1 X(t) - \alpha_2 X^2(t) - \alpha_3 X^3(t) \quad (A.48)$$

$$Z(t) = \beta_1 Y(t) - \beta_2 Y^2(t) - \beta_3 Y^3(t) \quad (A.49)$$

Daraus folgt unmittelbar über eine Expandierung der Potenzen der Cosinus-Terme am Ausgang für die Grundwelle mit der Frequenz ω_1 :

$$\begin{aligned} Z(t) = & (\frac{63}{128}\alpha_3^3\beta_3 A_{RF}^9 + \frac{105}{64}\alpha_3\beta_2^2\beta_3 A_{RF}^7 - \frac{105}{64}\alpha_1\alpha_3^2\beta_3 A_{RF}^7 - \frac{15}{8}\alpha_1\beta_2^2\beta_3 A_{RF}^5 + \frac{15}{8}\alpha_1^2\alpha_3\beta_3 A_{RF}^5 \\ & - \frac{5}{4}\alpha_3\beta_2^2 A_{RF}^5 - \frac{3}{4}\alpha_1^3\beta_3 A_{RF}^3 + \frac{3}{2}\alpha_1\beta_2^2 A_{RF}^3 - \frac{3}{4}\alpha_3\beta_1 A_{RF}^3 + \alpha_1\beta_1 A_{RF}) \cos(\omega_1 t) \end{aligned} \quad (A.50)$$

Unter der Voraussetzung das für die Eingangsamplitude gilt $A \ll 1$, so das Potenzen des Eingangssignals größer 3. Ordnung vernachlässigbar klein werden und zusätzlich ein differentielles System betrachtet wird für das gilt $\alpha_2 = \beta_2 = 0$, folgt für die Eingangsamplitude im 1 dB Kompressionspunkt:

$$A_{ICP,NN} = \frac{0.380\sqrt{\alpha_1\beta_1}}{\sqrt{\alpha_1^3\beta_3 + \alpha_3\beta_1}}. \quad (A.51)$$

Die Lösung für den Nichtlinearitätsparameter β_3 der zweiten Nichtlinearität lautet somit ausgehend vom 1dB Kompressionspunkt des Gesamtsystems:

$$\beta_{3NN,ICP} = \frac{\frac{1}{3}\beta_1 (0.435\alpha_1 - 3\alpha_3 A_{ICP}^2)}{\alpha_1^3 A_{ICP}^2}. \quad (A.52)$$

Analytische Bestimmung der Nichtlinearitäts-Koeffizienten über den IP3

Die Amplitude der Grundfrequenz beträgt bei einer Zweitonanregung der kaskadierten Nichtlinearität

$$A_{NN_{fund}} = \frac{3969\alpha_3^3\beta_3A_{RF}^9}{64} - \frac{3675\alpha_1\alpha_3^2\beta_3A_{RF}^7}{64} + \frac{75\alpha_1^2\alpha_3\beta_3A_{RF}^5}{4} - \frac{9\alpha_1^3\beta_3A_{RF}^3}{4} - \frac{9\alpha_3\beta_1A_{RF}^3}{4} + \alpha_1\beta_1A_{RF}. \quad (\text{A.53})$$

Die Amplitude beim Intermodulationsprodukt liegt entsprechend bei

$$A_{NN_{IM3}} = \frac{1323\alpha_3^3\beta_3A_{RF}^9}{32} - \frac{2205\alpha_1\alpha_3^2\beta_3A_{RF}^7}{64} + \frac{75\alpha_1^2\alpha_3\beta_3A_{RF}^5}{8} - \frac{3\alpha_1^3\beta_3A_{RF}^3}{4} - \frac{3\alpha_3\beta_1A_{RF}^3}{4}. \quad (\text{A.54})$$

Die vollständige Berechnung des IP3 über eine Interpolationspunkt Entwicklung liefert

$$\begin{aligned} IIP3_{NN[dBm]} &= 10 \cdot \log_{10}(10.0A_0^2) \\ &+ 5 \cdot \log_{10}(0.002441A_0^2 \left(-3969\alpha_3^3\beta_3A_0^8 + 3675\alpha_1\alpha_3^2\beta_3A_0^6 - 1200\alpha_1^2\alpha_3\beta_3A_0^4 + 144\alpha_1^3\beta_3A_0^2 + 144\alpha_3\beta_1A_0^2 - 64\alpha_1\beta_1 \right)^2) \\ &- 5 \cdot \log_{10}(0.021973A_0^6 \left(-882\alpha_3^3\beta_3A_0^6 + 735\alpha_1\alpha_3^2A_0^4 - 200\alpha_1^2\alpha_3\beta_3A_0^2 + 16\alpha_1^3\beta_3 + 16\alpha_3\beta_1 \right)^2) \end{aligned} \quad (\text{A.55})$$

Dies kann man für den Nichtlinearitätsparameter β_3 lösen entsprechend

$$\beta_{3_{NN,IP3}} = - \frac{\frac{5}{30} \left(2205\alpha_1\alpha_3^2A_0^4 10^{\frac{IP3_{dBm}}{10}} + 48\alpha_3\beta_1 10^{\frac{IP3_{dBm}}{10}} - 1440\alpha_3\beta_1A_0^2 + 640\alpha_1\beta_1 \right)}{-441\alpha_3^3A_0^6 10^{\frac{IP3_{dBm}}{10}} - 100\alpha_1^2\alpha_3A_0^2 10^{\frac{IP3_{dBm}}{10}} + 8\alpha_1^3 10^{\frac{IP3_{dBm}}{10}} + 6615\alpha_3^3A_0^8 - 6125\alpha_1\alpha_3^2A_0^6 + 2000\alpha_1^2\alpha_3A_0^4 - 240\alpha_1^3A_0^2}} \quad (\text{A.56})$$

oder

$$\beta_{3_{NN,IP3}} = - \frac{\frac{5}{30} \left(2205\alpha_1\alpha_3^2A_0^4 10^{\frac{IP3_{dBm}}{10}} + 48\alpha_3\beta_1 10^{\frac{IP3_{dBm}}{10}} + 1440\alpha_3\beta_1A_0^2 - 640\alpha_1\beta_1 \right)}{-441\alpha_3^3A_0^6 10^{\frac{IP3_{dBm}}{10}} - 100\alpha_1^2\alpha_3A_0^2 10^{\frac{IP3_{dBm}}{10}} + 8\alpha_1^3 10^{\frac{IP3_{dBm}}{10}} - 6615\alpha_3^3A_0^8 + 6125\alpha_1\alpha_3^2A_0^6 - 2000\alpha_1^2\alpha_3A_0^4 + 240\alpha_1^3A_0^2}} \quad (\text{A.57})$$

Von beiden Lösungen kommt unter Berücksichtigung des gewünschten dämpfenden Einflusses des Glieds 3. Ordnung nur letzterer in Betracht. A_0 entspricht hierbei der Amplitude des Fußpunktes der für die Interpolation verwendet wird. Bei hinreichend kleinem A_0 gilt somit Näherungsweise:

$$\beta_{3_{NN,ICP}} \approx - \frac{\frac{5}{30} \left(+48\alpha_3\beta_1 10^{\frac{IP3_{dBm}}{10}} - 640\alpha_1\beta_1 \right)}{8\alpha_1^3 10^{\frac{IP3_{dBm}}{10}}}. \quad (\text{A.58})$$

A.1.3 Kaskadierte Blöcke mit Frequenzumsetzung

Analytische Bestimmung der Nichtlinearitäts-Koeffizienten über den ICP mit Frequenzumsetzung

Für die Grundwelle in Abhängigkeit der Reihenfolge von Nichtlinearität und Frequenzumsetzung ergibt sich:

$$A_{NFN_{fund}} = \frac{189\alpha_3^3\beta_3A_{LO}^3A_{RF}^9}{1024} - \frac{315\alpha_1\alpha_3^2\beta_3A_{LO}^3A_{RF}^7}{512} + \frac{45\alpha_1^2\alpha_3\beta_3A_{LO}^3A_{RF}^5}{64} - \frac{9\alpha_1^3\beta_3A_{LO}^3A_{RF}^3}{32} - \frac{3\alpha_3\beta_1A_{LO}A_{RF}^3}{8} + \frac{\alpha_1\beta_1A_{LO}A_{RF}}{2} \quad (\text{A.59})$$

$$A_{NNF_{fund}} = \frac{63\alpha_3^3\beta_3A_{LO}A_{RF}^9}{256} - \frac{105\alpha_1\alpha_3^2\beta_3A_{LO}A_{RF}^7}{128} + \frac{15\alpha_1^2\alpha_3\beta_3A_{LO}A_{RF}^5}{16} - \frac{3\alpha_1^3\beta_3A_{LO}A_{RF}^3}{8} - \frac{3\alpha_3\beta_1A_{LO}A_{RF}^3}{8} + \frac{\alpha_1\beta_1A_{LO}A_{RF}}{2} \quad (\text{A.60})$$

Hier ist zu beachten, das bedingt durch die Frequenzumsetzung der Verstärkungsfaktor β_1 sich nun berechnet zu

$$\beta_1 = 2 \cdot 10^{\frac{G}{20}}. \quad (\text{A.61})$$

Für die so beschriebene Amplitude der Grundfrequenz und der idealen linearen Verstärkung $A_{lin} = 0.5 \cdot \alpha_1 \cdot \beta_1 \cdot A_{RF} \cdot A_{LO}$ gilt im 1dB Kompressionspunkt:

$$10 \cdot \log_{10}(A_{NNF/NFN_{fund}}^2) = 10 \cdot \log_{10}(A_{lin}^2) - 1 \quad (\text{A.62})$$

Daraus folgt für den Parameter β_3 der Nichtlinearität in Abhängigkeit der Implementierungsreihenfolge:

$$\beta_{3_{NFN,ICP}} = \frac{128\beta_1 \left(-3\alpha_3A_{ICP}^2 - \frac{2 \cdot 2^{\frac{19}{20}} 5^{\frac{19}{20}} \alpha_1}{5} + 4\alpha_1 \right)}{9A_{LO}^2A_{ICP}^2 \left(4\alpha_1 - 3\alpha_3A_{ICP}^2 \right) \left(7\alpha_3^2A_{ICP}^4 - 14\alpha_1\alpha_3A_{ICP}^2 + 8\alpha_1^2 \right)} \quad (\text{A.63})$$

$$\beta_{3_{NNF,ICP}} = \frac{32\beta_1 \left(-3\alpha_3A_{ICP}^2 - \frac{2 \cdot 2^{\frac{19}{20}} 5^{\frac{19}{20}} \alpha_1}{5} + 4\alpha_1 \right)}{3A_{ICP}^2 \left(4\alpha_1 - 3\alpha_3A_{ICP}^2 \right) \left(7\alpha_3^2A_{ICP}^4 - 14\alpha_1\alpha_3A_{ICP}^2 + 8\alpha_1^2 \right)} \quad (\text{A.64})$$

Analytische Bestimmung der Nichtlinearitäts-Koeffizienten über den IP3 mit Frequenzumsetzung

Für die Amplituden der Grundfrequenz gilt bei der verwendeten Zweitonanregung: N-F-N:

$$A_{NFN,fund,two\text{tone}} = \frac{11907\alpha_3^3\beta_3A_{LO}^3A_{RF}^9}{512} - \frac{11025\alpha_1\alpha_3^2\beta_3A_{LO}^3A_{RF}^7}{512} + \frac{225\alpha_1^2\alpha_3\beta_3A_{LO}^3A_{RF}^5}{32} - \frac{27\alpha_1^3\beta_3A_{LO}^3A_{RF}^3}{32} - \frac{9\alpha_3\beta_1A_{LO}A_{RF}^3}{8} + \frac{\alpha_1\beta_1A_{LO}A_{RF}}{2} \quad (\text{A.65})$$

N-N-F:

$$\begin{aligned}
A_{NNF, fund, twotone} = & \frac{3969\alpha_3^3\beta_3A_{LO}A_{RF}^9}{128} - \frac{3675\alpha_1\alpha_3^2\beta_3A_{LO}A_{RF}^7}{128} \\
& + \frac{75\alpha_1^2\alpha_3\beta_3A_{LO}A_{RF}^5}{8} - \frac{9\alpha_1^3\beta_3A_{LO}A_{RF}^3}{8} \\
& - \frac{9\alpha_3\beta_1A_{LO}A_{RF}^3}{8} + \frac{\alpha_1\beta_1A_{LO}A_{RF}}{2}
\end{aligned} \tag{A.66}$$

Berechnet man denselben Nichtlinearitätsparameter ausgehend von der Spezifikation des Interceptpunkts 3. Ordnung so gilt für das Intermodulationsprodukt bei $2\omega_2 - \omega_1 - \omega_{LO}$:

N-F-N

$$\begin{aligned}
IM3_{NFN} = & \frac{3969\alpha_3^3\beta_3A_{LO}^3A_{RF}^9}{256} - \frac{6615\alpha_1\alpha_3^2\beta_3A_{LO}^3A_{RF}^7}{512} + \frac{225\alpha_1^2\alpha_3\beta_3A_{LO}^3A_{RF}^5}{64} \\
& - \frac{9\alpha_1^3\beta_3A_{LO}^3A_{RF}^3}{32} - \frac{3\alpha_3\beta_1A_{LO}A_{RF}^3}{8}
\end{aligned} \tag{A.67}$$

N-N-F

$$\begin{aligned}
IM3_{NNF} = & \frac{1323\alpha_3^3\beta_3A_{LO}A_{RF}^9}{64} - \frac{2205\alpha_1\alpha_3^2\beta_3A_{LO}A_{RF}^7}{128} + \frac{75\alpha_1^2\alpha_3\beta_3A_{LO}A_{RF}^5}{16} \\
& - \frac{3\alpha_1^3\beta_3A_{LO}A_{RF}^3}{8} - \frac{3\alpha_3\beta_1A_{LO}A_{RF}^3}{8}
\end{aligned} \tag{A.68}$$

und somit für die Nichtlinearitäts-Parameter

$$\beta_{3_{NFN}} = \frac{64\beta_1(4\alpha_1 - 3\alpha_3A_{RF}^2)}{9A_{LO}^2A_{RF}^2(-882\alpha_3^3A_{RF}^6 + 735\alpha_1\alpha_3^2A_{RF}^4 - 200\alpha_1^2\alpha_3A_{RF}^2 + 16\alpha_1^3)} \tag{A.69}$$

$$\beta_{3_{NNF}} = \frac{32\beta_1(2\alpha_1 - 3\alpha_3A_{RF}^2)}{3A_{RF}^2(-441\alpha_3^3A_{RF}^6 + 490\alpha_1\alpha_3^2A_{RF}^4 - 200\alpha_1^2\alpha_3A_{RF}^2 + 32\alpha_1^3)} \tag{A.70}$$

A.2 Taylorreihenentwicklung des Salehmodells

Bei einer Zweitonanregung liefert eine Taylorreihenentwicklung 5. Ordnung des ursprünglichen Saleh-Modells folgendes Ausgangssignal :

$$\begin{aligned}
y(t) = & \frac{5\alpha_1\beta_1^2 \cos(4t\omega_2 + t\omega_1) A^5}{16} + \frac{5\alpha_1\beta_1^2 \cos(4t\omega_2 - t\omega_1) A^5}{16} + \frac{5\alpha_1\beta_1^2 \cos(3t\omega_2 + 2t\omega_1) A^5}{8} \\
& + \frac{5\alpha_1\beta_1^2 \cos(3t\omega_2 - 2t\omega_1) A^5}{8} + \frac{5\alpha_1\beta_1^2 \cos(2t\omega_2 + 3t\omega_1) A^5}{8} + \frac{25\alpha_1\beta_1^2 \cos(2t\omega_2 + t\omega_1) A^5}{8} \\
& + \frac{25\alpha_1\beta_1^2 \cos(2t\omega_2 - t\omega_1) A^5}{8} + \frac{5\alpha_1\beta_1^2 \cos(2t\omega_2 - 3t\omega_1) A^5}{8} + \frac{5\alpha_1\beta_1^2 \cos(t\omega_2 + 4t\omega_1) A^5}{16} \\
& + \frac{25\alpha_1\beta_1^2 \cos(t\omega_2 + 2t\omega_1) A^5}{8} + \frac{25\alpha_1\beta_1^2 \cos(t\omega_2 - 2t\omega_1) A^5}{8} + \frac{5\alpha_1\beta_1^2 \cos(t\omega_2 - 4t\omega_1) A^5}{16} \\
& + \frac{\alpha_1\beta_1^2 \cos(5t\omega_2) A^5}{16} + \frac{25\alpha_1\beta_1^2 \cos(3t\omega_2) A^5}{16} + \frac{25\alpha_1\beta_1^2 \cos(t\omega_2) A^5}{4} \\
& + \frac{\alpha_1\beta_1^2 \cos(5t\omega_1) A^5}{16} + \frac{25\alpha_1\beta_1^2 \cos(3t\omega_1) A^5}{16} + \frac{25\alpha_1\beta_1^2 \cos(t\omega_1) A^5}{4} \\
& - \frac{\alpha_1\beta_1 \cos(3t\omega_2) A}{4} - \frac{3\alpha_1\beta_1 \cos(t\omega_2) A}{4} + \alpha_1 \cos(t\omega_2) A - \alpha_1\beta_1 \cos(t\omega_1) A + \alpha_1 \cos(t\omega_1) A
\end{aligned} \tag{A.71}$$

Sortiert nach Frequenzanteilen ergibt sich Tabelle A.1.

Frequenz	Amplitude
0	
ω_1	$\alpha_1 A - \frac{9}{4}\alpha_1\beta_1 A^3 + \frac{25}{4}\alpha_1\beta_1^2 A^5$
ω_2	$\alpha_1 A - \frac{9}{4}\alpha_1\beta_1 A^3 + \frac{25}{4}\alpha_1\beta_1^2 A^5$
$2\omega_1$	0
$2\omega_2$	0
$\omega_1 \pm \omega_2$	0
$2\omega_1 \pm \omega_2$	$-\frac{3}{4}\alpha_1\beta_1 A^3 + \frac{25}{8}\alpha_1\beta_1 A^5$
$\omega_1 \pm 2\omega_2$	$-\frac{3}{4}\alpha_1\beta_1 A^3 + \frac{25}{8}\alpha_1\beta_1 A^5$

Tabelle A.1: Amplituden der Klirrkomponenten des Saleh-Modell bei Taylor-Entwicklung bis zur 5. Ordnung.

Anhang B

Quellcode ausgewählter Modelle

LNA - Ereignis-gesteuert

```
//Verilog-AMS HDL for "Diss_Modelle_Anhang", "LNA_wreal" "verilogams"
`include "constants.vams"
`include "disciplines.vams"
`timescale 1fs/1fs
module LNA_wreal (in,out,gnd);
input in,gnd;
output out;
wreal in,out;
electrical gnd;
[...]
// Parameter Definitions
[...]

// output assignment
assign out=vout;

// initial calculations
initial
begin
  dSeed=1023;
  // calculate implementation parameters a1,a3,a5
  a1=pow(10,GaindB/20.0);
  AICP=sqrt(2.0*50*0.001*pow(10,ICP/10.0));
  a3=-2.0/3.0*a1*20/pow(10,IIP3/10.0);
  a5=-0.16*a1*(pow(10,IIP3/10+1)-pow(10,IIP3/10.0+19.0/20.0)+100*AICP*AICP)
/(-AICP*AICP*AICP*AICP*pow(10,IIP3/10.0));
  inputLimit=sqrt(abs(a1/(3.0*a3)));
  normalization=1e12;
  vout=V(gnd);
  prev_out=0.0;
  prev_in=0.0;
```

```

    prev_time=0.0;
    sigma=sqrt(4.0*'P_K*300*IOresistance*frequency*(pow(10,NF/10.0)-1));
end

// digital calculations
always @(in)
begin : calculation
// break if disabled
if (enable==0) disable calculation;

// noise calculations
now=1f*$realtime;
if((now-last)>0)
begin
    B=1.0/(now-last);
    sigma=sqrt(4.0*'P_K*300*IOresistance*B);
end
rand=sigma*$dist_normal(dSeed,0,normalization)/normalization;

// input limitation
if (abs(in)>inputLimit)
vin=rand + abs(in)/in*inputLimit-V(gnd);
else
    vin = rand+in -V(gnd);

// nonuniform sampled Filter
act_time=$realtime;
act_in=vin;
diff_time=1.0f*(prev_time-act_time);
if (diff_time!=0)
begin
    diff_in=(prev_in-act_in)/(diff_time);
    act_out = (1.0/d0)*(n0*act_in+n1*diff_in-d1*prev_out/diff_time)
    /(1.0-d1/d0*1.0/diff_time);
end
    prev_out<=act_out;
    prev_in<=act_in;
    prev_time<=act_time;

// nonlinearity calculations
vout=-V(gnd)+act_out*(a1+act_out*act_out*(-a3-a5*act_out*act_out));
end

// analog implemented power consumption and supply check
analog begin
if (V(vdd,gnd)<minVoltage)
$monitor("%m @ %g : Warning supply voltage insufficient !",$abstime);
    I(vdd,gnd)<+ PowerConsumption/V(vdd,gnd) ? (enable>1.5) : 0;
end

```

```
endmodule
```

Mischer - Ereignis-gesteuert

```
//Verilog-AMS HDL for "Diss_Modelle_Anhang", "LNA_wreal" "verilogams"
`include "constants.vams"
`include "disciplines.vams"
`timescale 1fs/1fs
module Mixer_wreal (in,lo,out,gnd);
input in,lo,gnd;
output out;
wreal in,lo,out,out_first;
electrical gnd;
[...]
// Parameter Definitions
[...]

// output assignment
assign out_first=act_out;
assign out=vout;

// initial calculations
initial
begin
[...]
end

// digital calculations
always @(in or lo)
begin : calculation
// break if disabled
if (enable==0) disable calculation;

// noise calculations
now=1f*$realtime;
if((now-last)>0)
begin
B=1.0/(now-last);
sigma=sqrt(4.0*`P_K*300*IOresistance*B);
end
rand=sigma*$dist_normal(dSeed,0,normalization)/normalization;

// input limitation
if (abs(in)>inputLimit)
vin=rand + abs(in)/in*inputLimit-V(gnd);
else
vin = rand+in -V(gnd);
// nonlinearity calculations
```

```

out1=lo*(-V(gnd)+vin*(a1-a3*vin*vin));
// nonuniform sampled Filter
act_time=$realtime;
act_in=out1;
diff_time=1.0f*(prev_time-act_time);
if (diff_time!=0)
begin
  diff_in=(prev_in-act_in)/(diff_time);
  act_out = (1.0/d0)*(n0*act_in+n1*diff_in-d1*prev_out/diff_time)
  /(1.0-d1/d0*1.0/diff_time);
end
  prev_out<=act_out;
  prev_in<=act_in;
  prev_time<=act_time;

  // event reduction
always @(out_first)
begin
  // reduction
if (($abstime-time_old)>(1.0/(2*OSRsignal*f3dBSignal )))
begin
  vout=out_first;
  out_old=vout;
  time_old=$abstime;
end
  // pass strong pulse
if (abs(in-out_old)>Vth)
begin
  vout=out_first;
  out_old=vout ;
end
end
end

// analog implemented power consumption and supply check
analog begin
if (V(vdd,gnd)<minVoltage)
$monitor("%m @ %g : Warning supply voltage insufficient !",$abstime);
  I(vdd,gnd)<+ PowerConsumption/V(vdd,gnd) ? (enable>1.5) : 0;
end

endmodule

```

Abkürzungsverzeichnis

ADC	(engl.) Analog Digital Conversion
AGC	(engl.) Adaptive Gain Control
AMAM	Amplitude-Amplitude Modulation
AMPM	Amplitude-Phase Modulation
ASK	(engl.) Amplitude Shift Keying
CDMA	(engl.) Code Division Multiple Access
CP	(engl.) Charge Pump
CSMA	(engl.) Carrier Sense Multiple Access
DFT	(engl.) Discrete Fourier Transformation
DSB	Doppelseitenbandmodulation
EDA	(engl.) Electronic Design Automation
EVM	(engl.) Error Vector Magnitude
FBAR	(engl.) Film Bulk Acoustic Wave Resonator
FDMA	(engl.) Frequency Division Multiple Access
FFT	(engl.) Fast Fourier Transformation
FSK	(engl.) Frequency Shift Keying
GMSK	(engl.) Gausschen Minimum Shift Keying
ICP	(engl.) 1dB Compression Point
IF	(engl.) Intermediate Frequency
IFFT	(engl.) Inverse Fast Fourier Transformation
IIP2	(engl.) Input refered Interceptpoint 2nd order
IIP3	(engl.) Input refered Interceptpoint 3rd order
IIP5	(engl.) Eingangsbezogener Interceptpunkt 5. Ordnung
LF	(engl.) Loop Filter
LNA	(engl.) Low Noise Amplifier
LO	(engl.) Local Oscillator
OFDM	(engl.) Orthogonal Frequency Division Multiplexing
OSR	(engl.) Oversampling Ratio
PA	(engl.) Power Amplifier
PDF	(engl.) Probability Density Function
PFD	(engl.) Phase Frequency Detector
PLL	(engl.) Phase Locked Loop
PNoise	(engl.) Periodic Noise Analysis
PSD	(engl.) Power Spectral Density
PSK	(engl.) Phase Shift Keying
PSS	(engl.) Periodic Steady State Analysis
QAM	(engl.) Quadrature Amplitude Modulation

QPSK	(engl.) Quadrature Phase Shift Keying
SAW	(engl.) Surface Acoustic Wave
SNR	(engl.) Signal to Noise Ratio
TDMA	(engl.) Time Division Multiple Access
VCO	(engl.) Voltage Controlled Oscillator
VGA	(engl.) Variable Gain Amplifier

Abbildungsverzeichnis

2.1	Darstellung von Sende- und Empfangszug inkl. Kanal.	6
2.2	Transiente Darstellung eines ASK modulierten Signals.	8
2.3	Transiente Darstellung eines PSK modulierten Signals.	8
2.4	Transiente Darstellung eines QPSK modulierten Signals.	9
2.5	Transiente Darstellung eines 16QAM modulierten Signals.	9
2.6	Konstellationsdiagramm einer 16QAM.	10
2.7	Transiente Darstellung eines FSK modulierten Signals.	10
2.8	Darstellung der drei erläuterten Multiplexverfahren.	12
2.9	Direktmischendes Empfänger Frontend.	13
2.10	Superheterodyne Empfänger Struktur.	14
2.11	Empfänger Frontend mit niedriger Zwischenfrequenz.	15
2.12	Phasenregelschleife zur Frequenzsynthese	16
3.1	Zustandsautomat mit unerreichbarem Zustand B und Deadlock F.	22
3.2	Herkömmlicher Entwurfsprozess für Digital- und Analogschaltungen.	24
3.3	View Switching mit dem Hierarchy Editor (HED) von Cadence.	26
3.4	Funktionale Verifikation als Kontrolle vor dem Tape-Out.	27
3.5	Projektplan eines Designs zur Einführung der Methodik mit separater Verifikation vor dem Tape-Out.	28
3.6	Optimierter Projektplan eines Designs mit eingebetteter Verifikation.	28
3.7	Fiktives Systembeispiel eines Low-IF Empfängers.	29
4.1	Funktionsprinzip eines Mixed-Signal-Simulators.	35
4.2	Raphson-Newton Algorithmus (Quelle: [CDS06a]).	37

4.3	Synchronisation zwischen analogen und digitalem Solver bei Mixed-Signal Simulationen.	40
4.4	Verschiebung eines reelwertigen Signals ins Basisband.	41
4.5	Erzeugung des äquivalenten Basisbandsignals mit Hilfe eines Abwärtswandlers.	43
4.6	Darstellung eines äquivalenten Basisbandfilter.	45
4.7	Blockdarstellung für Pass- (a) und Basisband (b).	46
4.8	Objektorientiertes Programmieren in SystemVerilog.	46
5.1	Typische Nichtlinearitäts Kennlinie.	51
5.2	Definition von Intercept und Kompressionspunkten.	57
5.3	Limitierung der Ausgangsleistung bei steigender Eingangsleistung (Taylorpolynom).	60
5.4	RLC Filter 2. Ordnung.	62
5.5	Darstellung eines IIR Filter.	63
5.6	Darstellung eines FIR Filter.	63
5.7	Darstellung der Übertragungsfunktion eines Polyphasenfilters.	65
5.8	Polyphasenfilterdarstellung mit reellwertigen Filterfunktion R und jQ.	66
5.9	Darstellung eines Volterra Filters (Quelle [SJ07]).	67
5.10	Weißer, gleichverteilte PSD für einen Ohmschen Widerstand.	67
5.11	Gauß'sche Verteilungsfunktion der PDF.	68
5.12	Umrechnung des Eingangswiderstands zur Rauschquelle.	70
5.13	Umformung eines rauschenden in ein rauschfreies Zweitor.	70
5.14	Störung der Oszillation durch Amplitudenrauschen.	72
5.15	Darstellung des Phasenrauschens eines Oszillators.	72
5.16	Timing Jitter eine Flanke	75
5.17	Grafische Darstellung des Edge-to-Edge (a) und k-cycle (b) Jitter.	76
5.18	Vergleich der unterschiedlichen Implementierungsvarianten eines rauschenden Oszillators mit weißen Rauschquellen.	78
5.19	Definition von Blocklevel und Funktionsbaustein.	79
5.20	Wiener Modell	83
5.21	Hammerstein Modell	84
5.22	Wiener - Hammerstein Modell	84
5.23	Wiener - Hammerstein Modell mit Frequenzumsetzung	85

5.24 Modell eines Leistungsverstärkers mit AMAM und AMPM Effekten. 87

5.25 Passband Modellierung eines Leistungsverstärkers mit AMAM und AMPM Effekten. 87

5.26 Kaskadierte Nichtlinearitäten im HF Frontend. 91

5.27 Zeitkontinuierlicher Sigma-Delta Modulator [OG06]. 98

5.28 Rauschformung eines Polyphasen Sigma Delta Wandlers 4. Ordnung. 99

6.1 Äquidistante und nicht-äquidistante Abtastung eines Eingangssignals. 102

6.2 Eigenschaften der nicht-äquidistanten Abtastung. 103

6.3 Äquidistant abgetastetes Signal $x(t) = \sin(2\pi \cdot 1.00G \cdot t) + \sin(2\pi \cdot 1.01G \cdot t)$ mit verschiedenen Abtastraten. 103

6.4 Genauigkeit der IP3 Bestimmung in Abhängigkeit der Signalabtastung. 104

6.5 Gaußverteilung mit Quantisierungseinzeichnung. 105

6.6 Histogramm der Augenblicks-Frequenz für verschiedene Quantisierungsstufen des Timing Jitters und als analoger Vergleich. 107

6.7 Simulationsbedingte Streuung von Mittelwert (a) und Standardabweichung (b) [Gru03].108

6.8 Simulationsgenauigkeit des Jitters für verschiedene Zufallsprozesse (a) und über die Anzahl der simulierten Perioden (b) 109

6.9 Bestimmung des Toleranzintervalls von $\pm 3dBc/Hz$ für die Phasenrauschsimulation. 110

7.1 Partitionierungsmöglichkeiten eines Polyphasenfilters. 114

7.2 Funktionale Einheiten eines LNA Modells. 117

8.1 Allgemeines Systembeispiel eines Empfängers. 120

8.2 Schaltungsdarstellung Anpassungsnetzwerk und LNA. 122

8.3 Modellimplementierung des LNA. 123

8.4 Modellimplementierung des Mischer. 125

8.5 Digitale Implementierung des I/Q Teilers. 126

8.6 Modellimplementierung des Oszillator. 127

8.7 Simulationsergebnisse des Beispielsystems. 129

8.8 Phasenrauschen des simulierten VCO mit weißen Rauschquellen. 129

8.9 Konstellationsdiagramme gestörter 16 QAM Signale. 130

8.10 Differentieller Beispielpfangszug eines GFSK Receivers (Cadence DF II Snapshot).131

8.11	Konstellations Diagramm (a) mit Übergängen bei richtigem (b) und vertauschtem (c) IQ Pfad (Cadence DF II Snapshot).	132
8.12	Erzeugung und Auswertung des 802.11 b Signals unter Matlab/Simulink (Adaptiert von [www06]).	133
8.13	Darstellung des simulierten Spektrums eines 802.11b Basisband Signals.	134
8.14	Empfängerkette eines kommerziellen HF Empfängers.	135
8.15	Darstellung der mittels [WJ07] ermittelten Übertragungsfunktion des rauscharmen Verstärkers und Anpassungsnetzwerk.	136
8.16	Genauigkeitsvergleiche verschiedener Systeme.	137
8.17	Simulation der NF PLL inklusive Phasenrauschen	138

Tabellenverzeichnis

2.1	Ausgewählte Standards und Modulationsarten.	12
5.1	Auszug der Amplituden der Klirrkomponenten bis zur 5. Ordnung bei Einzeltonanregung.	54
5.2	Auszug der Amplituden der Klirrkomponenten bis zur 5. Ordnung bei Zweitonanregung.	55
5.3	Amplituden der Klirrkomponenten des Saleh-Modell bei Taylor-Entwicklung bis zur 5. Ordnung.	56
5.4	Vereinfachte Klirrfaktoren für eine Taylorreihenentwicklung 3. Grades ohne Frequenzumsetzung.	89
5.5	Vereinfachte Klirrfaktoren für eine Taylorreihenentwicklung 3. Grades mit Frequenzumsetzung.	90
5.6	Kenngrößen des Systems mit Beispielwerten.	94
5.7	Vergleich der Implementierungen einer einzelnen Nichtlinearität.	94
5.8	Vergleich der Implementierungen ohne Frequenzumsetzung (\diamond :IP3, ∇ : ICP).	95
5.9	Vergleich der Implementierungen mit Frequenzumsetzung. (\diamond :IP3, ∇ : ICP)	95
6.1	Genauigkeitsvergleich der Simulationsergebnisse für das Phasenrauschen bei verschiedenen Sigma-Bereiche mit $f_0=1\text{GHz}$ und $\text{PN}=-70\text{ dBc/Hz}$ mit 1MHz offset.	106
6.2	Spezifikationen des Phasenrauschens für verschiedene Funkstandards.	106
6.3	Berechnete Jitter vs. PN bei verschiedenen Systemen.	108
6.4	Genauigkeit von Mittelwert und Standardabweichung des Timing Jitters für verschiedene Simulationsdauern N.	109
8.1	Liste der spezifizierten Parameter des LNA inkl. Matching.	120
8.2	Spezifikationen des Mischers, bzw. der Kombination aus LNA und Mischer.	121
8.3	Spezifikationen der PLL.	121

8.4	Abgeleitete Spezifikationen des spannungsgesteuerten Oszillators.	121
8.5	Simulationszeiten für das Ereignis-gesteuerte Beispielsystem.	130
8.6	Simulationszeiten für verschiedene Modellierungen des WLAN Receiver.	132
8.7	Simulationszeiten AC Analyse Polyphasenfilter.	134
8.8	Simulationszeiten GSM Receiver.	134
8.9	Simulationszeiten des vollständigen GSM Empfangszug.	136
8.10	Performancevergleich der Simulation von LNA und Mischer.	138
A.1	Amplituden der Klirrkomponenten des Saleh-Modell bei Taylor-Entwicklung bis zur 5. Ordnung.	154

Literaturverzeichnis

- [Abi06] Asad Abidi. Phase Noise and Jitter in CMOS Ring Oscillators. *IEEE Journal of Solid-State Circuits*, 2006.
- [ADS] ADS. Advanced Design System Manuals.
- [And05] Thomas L. Anderson. Coverage is the heart of verification. *EE Times, Online Publication*, 2005.
- [APL] APLAC. APLAC System Simulation. *Aplac Solutions Corporation*.
- [Bai98] Er-Wei Bai. An Optimal Two-Stage Identification Algorithm for Hammerstein-Wiener Nonlinear Systems. *Proceedings of the American Control Conference*, 1998.
- [Bes07] Roland E. Best. *Phase-Locked Loops*. McGraw-Hill Professional, 2007.
- [Bra04] Brad Brannon. Understand the effects of clock jitter and phase noise on sampled systems. *Analog Devices Designfeature*, 2004.
- [CDS06a] CDS. Cadence Documentation. *Cadence Design Systems*, 2006.
- [CDS06b] CDS. Cadence RF Kit Version 5.2 Reference Manual. *Cadence Design Systems*, 2006.
- [Che06] Jesse E. Chen. Modeling RF Components. *The Designers Guide Community*, 2006.
- [Cor99] Aplac Solutions Corporation. *APLAC System Simulation Manual Vol.1*. 1999.
- [Cot90] R.A. Cottrell. Event-Driven Behavioural Simulation of Analogue Transfer Functions . *IEEE Proceedings of the European Design Automation Conference*, 1990.
- [CS01] Philippe Crama and Johan Schoukens. Initial Estimates of Wiener and Hammerstein Systems Using Multisine Excitation. *IEEE Transactions on Instrumentation and Measurement*, 2001.
- [Dem02] Alper Demir. Phase Noise and Timing Jitter in Oscillators with Colored-Noise Sources. *IEEE Transactions on Circuits and Systems*, 2002.
- [Dem06] Alper Demir. Computing Timing Jitter From Phase Noise Spectra for Oscillators and Phase-Locked Loops with White and 1/f Noise. *IEEE Transactions on Circuits and Systems*, 2006.

- [DMR99] Alper Demir, Amit Mehrotra, and Jaijeet Roychowdhury. Phase Noise in Oscillators: A Unifying Theory and Numerical Methods for Characterization. *IEEE Transactions on Circuits and Systems*, 1999.
- [DO02] Y. Dong and A. Opal. Time-Domain Thermal Noise Simulation of Switched Capacitor Circuits and Delta-Sigma Modulators. *IEEE Transactions on Computer Aided-Design of Integrated Circuits and Systems*, 2002.
- [DS05] Tadeusz Dobrowiecki and Johan Schoukens. Cascading Wiener-Hammerstein Systems. *IEEE Instrumentation and Measurement Technology Conference*, 2005.
- [EG07] Frida Eng and Fredrik Gustaffson. Downsampling Non-Uniformly Sampled Data. *Technical Reports from Automatic Control at Linköping universitet*, 2007.
- [Eng07] Frida Eng. *Non-Uniform Sampling in Statistical Signal Processing*. PhD thesis, Technical Reports from Automatic Control at Linköping universitet, 2007.
- [fBuFa] Bundesministerium für Bildung und Forschung. Foerderprojekt Leonidas. www.edacentrum.de/leonidas.
- [fBuFb] Bundesministerium für Bildung und Forschung. Foerderprojekt VeronA, FKZ 01 M 3079. www.edacentrum.de/verona.
- [GMB05] P.L. Gilabert, G. Montoro, and E. Bertran. On the Wiener and Hammerstein Models for Power Amplifier Predistortion. *IEEE Microwave Conference Proceedings*, 2005.
- [Gra07] Helmut Graeb. Pareto Optimization of Analog Circuits considering Variability. *IEEE European Conference on Circuit Theory and Design*, 2007.
- [Gre] John Grebenskemper. Locals Oscillator Phase Noise and its Effekt on Receiver Performance. *wj Tech-note*.
- [Gru03] Ulrich Gruenebaum. *Analyse und Simulation von statistischen Einflüssen beim Entwurf monolithisch integrierter Schaltungen*. PhD thesis, Universität Dortmund, 2003.
- [GS84] J. Gavan and M. Shulman. Effects of Desensitization on Mobile Radio Performance. *IEEE Transactions on Vehicular Technology*, 1984.
- [GS97] Nihal Godambe and Richard Shi. Behavioral Level Noise Modeling and Jitter Simulations of Phase-Locked Loops with Faults using VHDL-AMS. *IEEE VLSI Test Symposium*, 1997.
- [Haj01] Ali Hajimiri. Noise in Phase-Locked Loops. *IEEE Southwest Symposium on Mixed-Signal Design*, 2001.
- [HL98] Ali Hajimiri and T.H. Lee. A general theory of phase noise in electrical oscillators. *IEEE Solid State Circuits Conference*, 1998.
- [HLL99] Ali Hajimiri, Sotirios Limotyrakis, and Thomas Lee. *Jitter and Phase Noise in Ring Oscillators*. 1999.

- [JGH07] S. Joeres, H.-W. Groh, and Stefan Heinen. *Event Driven Analog Modeling of RF Frontends*. 2007.
- [JKH07] Stefan Joeres, Song-Bok Kim, and Stefan Heinen. *Simulation of Quadrature-Bandpass Sigma-Delta Analog to Digital Converters using State Space Descriptions*. 2007.
- [JL01] Hakan Johansson and Per Loewenborg. Reconstruction of Nonuniformly Sampled Bandlimited Signals using Digital Fractional Delay Filters. *IEEE Transactions on Signal Processing*, 2001.
- [JN05] S. Joeres and A. Neyer. *SoC pre tape out verification approaches using AMS and System Verilog*. 2005.
- [Kan03] Stephan Kannengiesser. *Generalisierte Bildrekonstruktion für die Magnetresonanz-Bildgebung*. PhD thesis, RWTH Aachen University, 2003.
- [KC05] Ken Kundert and Henry Chang. Top-Down Verification guides Mixed-Signal Designs. *www.planetanalog.com*, 2005.
- [KC06] Ken Kundert and Henry Chang. Newsletters of the Designers Guide Community. *The Designers Guide Community*, 2006.
- [KJWH08] Song-Bok Kim, Stefan Joeres, Ralf Wunderlich, and Stefan Heinen. A Polyphase Filter Design for Continuous-Time Quadrature Bandpass Sigma-Delta Modulators. *IEEE Transactions on Circuits and Systems I, Accepted Paper*, 2008.
- [KJZ⁺07] Song-Bok Kim, Stefan Joeres, N. Zimmermann, M. Robens, R. Wunderlich, and S. Heinen. Continuous-Time Quadrature Bandpass Sigma-Delta Modulator for GPS/Galileo Low-If Receiver. *IEEE International Workshop on Radio-Frequency Integration Technology*, 2007.
- [Kru] Andre Kruth. *Die Auswirkungen fortschreitender Miniaturisierung moderner CMOS Technologien auf den Entwurf analoger HF-Funkempfaengereingangsstufen*. PhD thesis, RWTH Aachen University, Lehrstuhl für Integrierte Analogschaltungen.
- [Kun03] Ken Kundert. Principles of Top-Down Mixed-Signal Design. *Designers Guide Consulting Inc.*, 2003.
- [Kun06a] Ken Kundert. A Formal Top-Down Design Process for Mixed-Signal Circuits. *Designers Guide Consulting Inc.*, 2006.
- [Kun06b] Ken Kundert. Modeling Jitter in PLL-based Frequency Synthesizers. *The Designers Guide Community*, 2006.
- [Kun06c] Ken Kundert. Predicting the Phase Noise and Jitter of PLL-Based Frequency Synthesizers. *The Designers Guide Community*, 2006.
- [Lee00] Thomas H. Lee. Oscillator Phase Noise: A Tutorial. *IEEE Journal of Solid-State Circuits*, 2000.

- [LWAH07] Andreas Lehmler, Juergen Weber, Mario Anton, and Sorin Huss. Verifikation der Testschaltung und Simulation der Pruefvorschrift eines Automotive ICs. *to be published*, 2007.
- [Mey99] Heinrich Meyr. Systemtheorie. *Skript zur Vorlesung an der RWTH Aachen*, 1999.
- [OBF⁺02] Yuxian Ou, Nathen Barton, Radu Fetche, Nilakantan Seshan, Terri Fiez, Un-Ku Moon, and Kartikeya Mayaram. Phase Noise Simulation and Estimation Methods: A Comparative Study. *IEEE Transactions on Circuits and Systems II*, 2002.
- [OG06] Maurits Ortmanns and F. Gerfers. *Continuous-Time Sigma-Delta A/D Conversion*. 2006.
- [Ohm99] Ohm/Lueke. Signaltheorie. *Skript zur Vorlesung an der RWTH Aachen*, 1999.
- [PJSB] Daniel Platte, S. Jing, R. Sommer, and Erich Barke. Using Sequential Equations to Improve Efficiency and Robustness of Analog Behavioral Models.
- [PK00] Joel Phillips and Ken Kundert. An Introduction to Cyclostationary Noise. *The Designers Guide Community*, 2000.
- [PS] John Proakis and Masoud Salehi. *Digital Communications*.
- [PS96] S. Popescu and S. Spanoche. A Noise Modeling Approach for Accurate Time Domain Analysis. *IEEE Semiconductor Conference*, 1996.
- [Raz96] B. Razavi. A study of phase noise in CMOS oscillators. *IEEE Solid State Circuits Conference*, 1996.
- [Sap07] Soeren Sappok. *Digitale Kalibriertechnik für PLL-basierte Modulatoren mit Signalverzerrung*. PhD thesis, RWTH Aachen University, 2007.
- [Sch80] M. Schetzen. *The Volterra and Wiener Theories of Nonlinear Systems*. John Wiley and Sons, 1980.
- [Sch05] Henrik Schulze. Stochastic Models for Phase Noise. *Proceeding of 10th international OFDM-Workshop*, 2005.
- [Sch06] Richard Schreier. Sigma Delta Toolbox. *Matlab Central*, 2006.
- [SDM93] R. Sarpeshkar, T. Delbruck, and C.A. Mead. White Noise in MOS transistors and resistors. *Circuits Devices Mag.*, 1993.
- [SET94] Prasad Subramaniam and Fatehy El-Turky. Behavioral Modeling Techniques for Analog and Mixed-Signal Design. *Proceedings of the IEEE ASIC Conference and Exhibition*, 1994.
- [SJ00] S.L.Loyka and J.R.Mosig. *New Behavioral-Level Simulation Technique for RF/Microwave Applications*. John Wiley and Sons, 2000.
- [SJ07] Guolin Sun and Stefan Joeres. Systementwurf eines Konzepts zur Linearisierung von Leistungsverstärkern basierend auf rueckgekoppelter Vorverzerrung. Master's thesis, RWTH Aachen University, Lehrstuhl für Integrierte Anlogschaltungen, 2007.

- [SJH05] Soeren Sappok, Stefan Joeres, and Stefan Heinen. Step Response Detection Technique for Self-Calibrating Predistortion GFSK SD Modulation Loops. *IEEE Fifth International Conference on Information, Communications and Signal Processing*, 2005.
- [SM97] S.L.Loyka and Vladimir Mordachev. Computer-Aided Nonlinear Simulation at the System Level. *SEMCEI, INCEMIC*, 1997.
- [Smi04] Paul Smith. Little known characteristics of phase noise. *rfdesign.com*, 2004.
- [SPB⁺] Ralf Sommer, Daniel Platte, Jochen Broz, Alexander Dreyer, Thomas Halfmann, and Erich Barke. Automatic Nonlinear Behavioral Model Generation using Sequential Equation Structures.
- [Spi] Spice. Spice Documentation. *EECS Department of the University of California at Berkeley*.
- [SRVM04] D. Schreurs, K.A. Remley, and W. Van Moer. *NVNA users' forum: mission and overview*. 2004.
- [SS03] Yi-Ran Sun and Svante Signell. Algorithms for Nonuniform Bandpass Sampling in Radio Receiver. *Proceedings of the IEEE International Symposium on Circuits and Systems*, 2003.
- [SS04] Yi-Ran Sun and Svante Signell. Effects of Noise and Jitter on Algorithms for Bandpass Sampling in Radio Receivers. *IEEE ISCAS*, 2004.
- [SS06] Yi-Ran Sun and Svante Signell. Generalized Bandpass Sampling with Complex FIR Filtering. *IEEE Asia Pacific Conference on Circuits and Systems*, 2006.
- [The02] Detlev Theil. *Entwicklung eines optimierten Transmitterkonzepts für Bluetooth*. PhD thesis, Universitaet Dortmund, 2002.
- [Unk99] Unknown. The Effects of Phase Noise on High-Order QAM Systems. *www.commsdesign.com*, 1999.
- [Vai01] P. Vaidyanathan. Generalizations of the Sampling Theorem: Seven Decades after Nyquist. *IEEE Transactions on Circuits and Systems*, 2001.
- [VAR90] G. Vendelin, A.Pavio, and U. Rohde. *Microwave Circuit Design*. John Wiley and Sons, 1990.
- [VGS02] Piet Vanassche, Georges Gielen, and Willy Sansen. On the Difference between Two Widely Publicized Methods for Analyzing Oscillator Phase Behavior. *IEEE/ACM International Conference on Computer Aided Design*, 2002.
- [wik] Wikipedia Foundation, www.wikipedia.de.
- [WJ07] Yifan Wang and Stefan Joeres. Frontendmodellierungen von HF Funksystemen für die Full-Chip-Verifikation. Master's thesis, 2007.
- [WPL⁺04] A.P. Webster, J. Paviol, Jiang Liu, H. Arslan, and L.P. Dunleavy. Measurement-based modeling of a 5 GHz WLAN transmitter. *IEEE Radio and Wireless Conference*, pages 403–406, 2004.

- [WS98] P. Wambacq and W. Sansen. *Distortion Analysis of analog integrated Circuits*. Kluwer, 1998.
- [WS05] Khurram Waheed and Robert Staszewski. Time-Domain Behavioral Modeling of a Multi-Gigahertz Digital RF Oscillator using VHDL. *Circuits and Systems*, 2005.
- [www06] www.themathworks.com. Mathworks Matlab. 2006.
- [ZB06] Anding Zhu and Thomas J. Brazil. An Overview of Volterra Series Based Behavioral Modeling of RF/Microwave Power Amplifiers. *Wireless and Microwave Technology Conference*, 2006.
- [ZHH⁺05] Xing-Bin Zeng, Qian-Miao Hu, Jia-Ming He, Qiu-Ping Tu, and Xiao-Jun Yu. High Power RF Amplifiers New Nonlinear Models, 2005.
- [Zve76] A.I. Zverev. *Handbook of filter synthesis*. 1976.

Liste der Veröffentlichungen

- S. Joeres, A. Kruth, O. Meike, G. Ordu, S. Sappok, R. Wunderlich and S. Heinen, Design of a Ring-Oscillator with a Wide Tuning Range in 0.13um CMOS for the use in Global Navigation Satellite Systems, ProRisc 2004
- S. Joeres and S. Heinen, Ringoszillatoren in 0.13um Technologie für die Verwendung in Satellitennavigationssystemen, Analog 2004
- S. Sappok, S. Joeres and S. Heinen, Realisierung eines SD-Einpunkt-Modulators durch spektrale Formung der Schleifenübertragungsfunktion, Analog 2004
- S. Joeres and A. Neyer, Mixed-Mode and Mixed-Domain Modelling and Verification of Radio Frequency Subsystems for SoC-Applications, IEEE BMAS 2005
- A. Neyer, S. Sappok, S. Joeres, A. Kruth, R. Wunderlich and S. Heinen, HDL based Simulation of digital RF Frequency Synthesizers, IEEE BMAS 2005
- S. Sappok, S. Joeres and S. Heinen, Step Response Detection Technique for Self-Calibrating Predistortion GFSK Modulation Loops, IEEE ICICS 2005
- S. Joeres and S. Heinen, Functional Verification of Radio Frequency SoCs using Mixed-Mode and Mixed-Domain Simulations, IEEE BMAS 2006
- S. Joeres and S. Heinen, SoC pre tape out verification approaches using AMS and System-Verilog, CDNLive! 2006
- S. Kim, S. Joeres and S. Heinen, The Design of Continuous-Time Quadrature Bandpass Sigma-Delta modulators for Low-IF Receivers, Workshop Analog 2007
- S. Kim, S. Joeres and S. Heinen, A compensation Method of the Excess Loop Delay in Continuous-Time Complex Sigma-Delta Modulators, IEEE ECCTD 2007
- S. Joeres and S. Heinen, Simulation of Quadrature-Bandpass Sigma-Delta Analog to Digital Converters using State Space Descriptions, IEEE ECCTD 2007
- S. Joeres, H.-W. Groh and S. Heinen, Event Driven Analog Modeling of RF Frontends, IEEE BMAS 2007
- S. Kim, S. Joeres, N. Zimmermann, M. Robens, R. Wunderlich and S. Heinen, Continuous-Time Quadrature Bandpass Sigma-Delta Modulator for a GPS/Galileo Low-IF Receiver, IEEE RFIT 2007
- S. Kim, S. Joeres and S. Heinen, Third-Order Continuous-Time Quadrature Bandpass Sigma-Delta Modulator for GSM/EDGE Low-IF Receiver, Workshop Integrierte Anlogschaltungen 2008
- S. Joeres, H.-W. Groh and S. Heinen, Event gesteuerte Modellierung Analoger Frontends, Analog 2008
- S. Joeres et.al., Verifikationsorientierte Modellierung (VeronA), edaWorkshop2008
- S. Joeres et.al., Multi-Level Verifikation (VeronA), edaWorkshop2008

- S. Kim, S. Joeres, R. Wunderlich and S. Heinen, A Polyphase Filter Design for Continuous-Time Quadrature Bandpass Sigma-Delta Modulators, IEEE Transactions on Circuits and Systems, Accepted as Journal Paper
- S. Kim, S. Joeres, R. Wunderlich and S. Heinen, Effect of Mismatched Loop Delay in Continuous-Time Complex Sigma-Delta Modulators, IEEE Transactions on Circuits and Systems, Accepted as Journal Paper

Lebenslauf

<u>Name</u>	Stefan Joeres
<u>Geburtsdatum</u>	15.04.1977 in Mönchengladbach
<u>Familienstand</u>	seit dem 12.08.2006 verheiratet mit Verena Joeres, geb. Eiers
<u>Schulzeit</u>	
1983 - 1987	Gemeinschaftsgrundschule Beckrath, Mönchengladbach
1987 - 1996	Abitur am Gymnasium Odenkirchen, Mönchengladbach
<u>Zivildienst</u>	
1996 - 1997	Städtische Kliniken, Mönchengladbach
<u>Studium</u>	
1997 - 2004	Diplom in Elektrotechnik und Informationstechnik an der Rheinisch-Westfälischen Technischen Hochschule zu Aachen
<u>Beruf</u>	
1997 - 2001	Studentische Aushilfe, Städtische Kliniken Mönchengladbach
1998 - 1999	HiWi am Lehrstuhl für Technische Informatik, RWTH Aachen
Januar - Mai 2001	Fachpraktikum an der Tokyo Medical and Dental University, Japan Faculty of Electrical Engineering, Department of Artificial Organs Stipendium der Otto-Junkers Stiftung, Aachen
2001 - 2003	HiWi am Lehrstuhl für Allgemeine Elektrotechnik und Datenverarbeitungssysteme, RWTH Aachen
2004	HiWi am Lehrstuhl für Integrierte Analogschaltungen, RWTH Aachen
2004 - 2008	Wissenschaftlicher Mitarbeiter am Lehrstuhl für Integrierte Analogschaltungen, RWTH Aachen