



**Universidad**  
Zaragoza

# Trabajo Fin de Grado

Título:

**Convertidor de potencia bi-direccional basado  
en nuevos dispositivos de tipo GaN**

English title:

**Bidirectional Power Converter based on Wide  
Band-Gap devices**

Autora

**Itziar Jarauta Zarza**

Director

**Carlos Bernal Ruiz**



## Resumen

Este Trabajo Fin de Grado pretende realizar un diseño a medida y el desarrollo de un nuevo procedimiento de caracterización de pérdidas en un convertidor. Se plantea hacer un estudio de pérdidas de potencia y el modelado térmico de diferentes tecnologías de disipación. Para ellos se valoran dos tecnologías de transistores: los dispositivos de Silicio de última generación y la nueva tecnología de Nitruro de Galio (GaN).

Respecto a las tecnologías de disipación, como método de caracterización y modelado de pérdidas se va a implementar el circuito de semipunto en distintas tecnologías: placa de circuito impreso (PCB) en material FR-4 y la nueva tecnología de disipación basada en sustrato aislante sobre aluminio (IMS).

Para la caracterización de pérdidas y la aplicación se van a utilizar unos módulos Power-Blocks, diseñados para el proyecto BaTT-EX, que básicamente constan de un semipunto objeto de estudio para los dispositivos de Silicio.

En dispositivos de Nitruro de Galio no ha sido necesario realizar un diseño propio del semipunto puesto que se han utilizado unas Demo Boards de Efficient Power Conversión (EPC).

Tras este trabajo inicial, se ha desarrollado una metodología para diseñar y construir un banco de ensayos, basado en una configuración de potencia Buck-Boost, dependiente de la aplicación, y obtener así las pérdidas de potencia totales, tanto las pérdidas asociadas a conducción como las de conmutación para cada dispositivo.

Para finalizar se han interpolado los datos obtenidos del banco de ensayo, para disponer de un barrido más completo de datos correspondientes a pérdidas de potencia, y así realizar un modelo matemático de pérdidas, que verifique la metodología utilizada.

## Contenido

Resumen	3
1. Introducción	6
1.1. Antecedentes	6
1.2. Objetivos del proyecto	7
1.3. Cronograma	8
2. Estudio de la técnica	8
2.1. Evolución de los dispositivos en la electrónica	8
2.2. Tecnologías implementadas en transistores	9
2.2.1. Nitruro de Galio (GaN)	9
2.2.2. Silicio (Si)	10
2.3. Pérdidas de potencia en transistores	11
3. Estudio del problema	12
3.1. Diseño del modelo de conocimiento de las pérdidas de potencia	12
3.2. Diseño del semipunto	16
3.2.1. Semipunto con dispositivos de Silicio (Si)	16
3.2.1. Semipunto EPC con dispositivos de Nitruro de Galio (GaN)	18
4. Parte experimental	20
4.1. Ensayos térmicos	20
4.2. Ensayos de pérdidas de potencia totales de la aplicación	30
4.3. Ensayos de conducción	32
4.4. Cálculo de pérdidas por conmutación	33
5. Obtención del modelo matemático	36
6. Verificación del modelo	40
7. Conclusiones	41
7.1. Comparativa entre los diferentes modelos de disipación térmica	42
7.2. Comparativa entre las diferentes tecnologías implementadas en transistores	43
8. Líneas futuras	45
Bibliografía	46
Anexos	48
ANEXO 1: Ensayo de disipación térmica con dispositivos de Silicio	48
ANEXO 2: Ensayo de disipación térmica con dispositivos de Nitruro de Galio	50
ANEXO 3: Ensayo de pérdidas de potencia totales en dispositivos de Silicio	51

ANEXO 4: Ensayo de pérdidas de potencia totales en dispositivos de Nitruro de Galio	53
ANEXO 5: Ensayo de pérdidas de conducción en dispositivos de Silicio	54
ANEXO 6: Ensayo de pérdidas de conducción en dispositivos de Nitruro de Galio	58
ANEXO 7: Tiempos muertos en la conmutación del semipunto	60
ANEXO 8: Ensayo de pérdidas de conmutación en dispositivos de Silicio	61
ANEXO 9: Ensayo de pérdidas de conmutación en dispositivos de Nitruro de Galio	64
ANEXO 10: Cálculo de porcentaje de error del modelo en transistores de Silicio	65
ANEXO 11: Cálculo de porcentaje de error del modelo en transistores de Nitruro de Galio	67
ANEXO 12: Comparativa entre tecnología FR4 e IMS	68

# 1. Introducción

## 1.1. Antecedentes

En este Trabajo Fin de grado se va a abordar el diseño y evaluación de bloques de Electrónica de Potencia. Estos bloques, llamados en el proyecto Powers-Blocks, se van a utilizar simultáneamente en el proyecto de investigación BaTT-Ex en el que está trabajando el grupo de Electrónica de Potencia y Microelectrónica (GEPM) de la Universidad de Zaragoza. Los llamados Powers-Blocks constituyen los semipuentes utilizados en un convertidor bi-direccional de nueva generación.

El proyecto BaTT-Ex (Battery life Extensor), pretende, mediante la división de los sistemas de almacenamiento actuales en dos partes diferentes, mejorar dos aspectos de las instalaciones de telecomunicaciones aisladas de la red eléctrica: el dimensionamiento y buen uso de su sistema de almacenamiento de energía. Una de las aportaciones del proyecto es el desarrollo de nuevas tecnologías de conversión de Electrónica de Potencia en su variante bi-direccional.

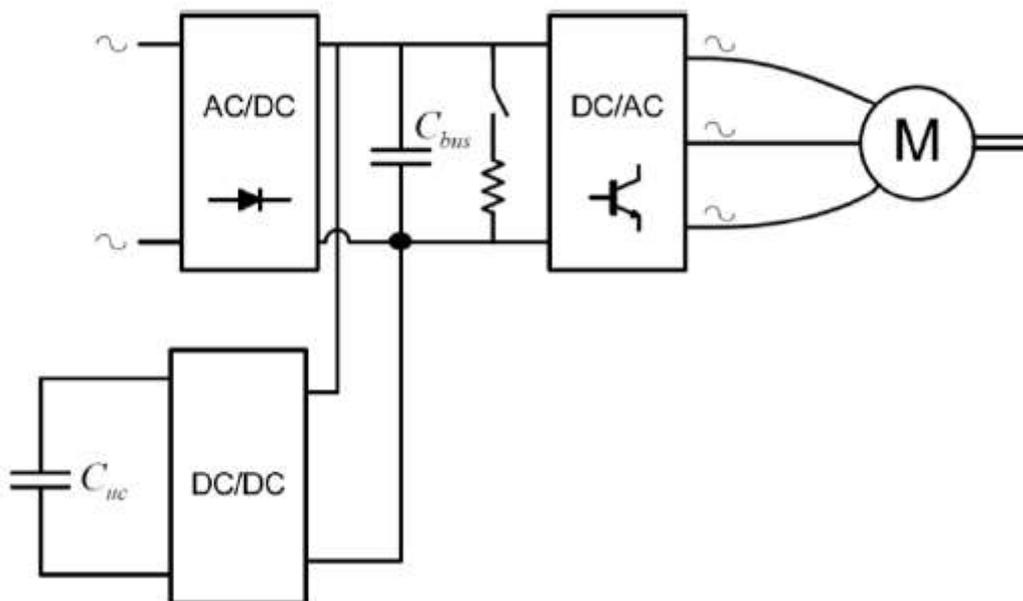


Imagen 1. Esquema del convertidor bi-direccional

Estos sistemas aislados tienden a usar energías renovables, por lo que tienen un grado de incertidumbre alto en la capacidad de generación de energía, la cual fluctúa dependiendo de la climatología. Los consumos en este tipo de sistemas son estables, de forma que se produce un desajuste entre consumo y producción. Por ello se utilizan elementos de almacenamiento monolíticos, principalmente en forma de baterías, como reserva de energía.

Sin embargo, el uso de un único elemento de almacenamiento tiene una problemática asociada, relacionada con los patrones cíclicos a los que se ve sometido además de a fluctuaciones de temperatura no controlables.

BaTT-Ex intenta dar solución a estos problemas mediante el uso de técnicas de hibridación, es decir, de combinación de distintas tecnologías de almacenamiento, cada una especializada en una dinámica de consumo, para ello se utilizan convertidores bi-direccionales [1].



Imagen 2. Proyecto Battex

## 1.2. Objetivos del proyecto

Los principales objetivos de este trabajo Fin de Grado se centran en:

- Establecer una metodología para la medida y estimación de pérdidas de potencia que se producen en transistores, en una aplicación determinada.
- Estudio de distintas tecnologías aplicadas al concepto de disipación térmica, incluyendo la tecnología PCB-FR4 comparada con los nuevos conceptos.
- Análisis de las consecuencias del uso en PCB's de tecnología IMS (*Insulated Metal Substrate*).
- Estudio comparativo entre dispositivos de silicio y de nitruro de galio en cuanto a disipación térmica y pérdidas de potencia se refiere, para la implementación de estos en un convertidor bi-direccional.
- La implementación del control de un semipunte.
- El estudio del comportamiento térmico en circuitos equivalentes calculados a partir del semipunte, para la obtención de un algoritmo que prediga el comportamiento de los transistores en cuanto a pérdidas de energía.
- Obtener un modelo matemático que pueda predecir las pérdidas de potencia en los dispositivos para ciertas aplicaciones.

## 1.3. Cronograma

Para la realización del proyecto se ha seguido la siguiente planificación (Tabla 1 y 2):

	2019							
	Enero	Febrero	Marzo	Abril	Mayo	Junio	Julio	Agosto
Estudio del problema								
Elección de componentes								
Programación de control								
Pruebas experimentales (1)								
Redacción de memoria								

	2019				2020
	Septiembre	Octubre	Noviembre	Diciembre	Enero
Pruebas experimentales (2)					
Obtención modelo mat.					
Resultados y conclusiones					
Redacción de memoria					

Tablas 1 y 2. Cronograma de tiempos

## 2. Estudio de la técnica

En esta parte del proyecto se van a presentar los términos teóricos y tecnologías, que se han considerado importantes para la realización de este Trabajo Fin de Grado.

Empezando por una pequeño preámbulo histórico sobre los transistores, ya que es la tecnología en la que se centra este trabajo. Continuaremos con las tecnologías existentes que se utilizan en estos dispositivos, y se acabará con la explicación del concepto teórico de las pérdidas de potencia que se producen en ellos.

### 2.1. Evolución de los dispositivos en la electrónica

Los transistores nacieron debido a una necesidad técnica, hacer llamadas telefónicas a larga distancia. En 1906 el inventor Lee De Forest desarrolló una lámpara termiónica de tres electrodos (triado). Este invento se colocaba a lo largo de la línea telefónica para amplificar la señal, y realizar llamadas a larga distancia.

Un triado está compuesto principalmente por tres partes:

- Un cátodo que emite electrones.
- Un ánodo que capta los electrones.
- Una rejilla situada entre los dos a la que se puede aplicar tensión.

Su funcionamiento consistía en que variando ligeramente la tensión de la rejilla podemos variar enormemente el flujo de electrones entre el cátodo y el ánodo, en esto consiste la amplificación de la señal eléctrica en la que se ha traducido la señal sonora.

Además, también funcionaba como un rectificador (para convertir corriente alterna en continua).

Este invento fue revolucionario en el mundo de las comunicaciones.

Este triodo tenía el problema de que los tubos de vacío producían mucho calor, necesitaban mucha energía y debían ser reemplazados continuamente. Por lo que se continuó investigando sobre esta tecnología, naciendo así el transistor. En 1947 se construyó el primer transistor de contacto puntual. [2]

El impacto de los transistores fue y es enorme, ha transformado el mundo de la electrónica, y en la actualidad se utiliza para múltiples tareas, como amplificador, oscilador, conmutador o rectificador.

## 2.2. Tecnologías implementadas en transistores

Un transistor es un dispositivo electrónico semiconductor utilizado para entregar una señal de salida en respuesta a una señal de entrada. Cumple funciones de amplificador, oscilador, conmutador o rectificador.

Está compuesto por un sustrato (semiconductor) y tres partes dopadas artificialmente, que forman dos uniones. [3]

En este trabajo Fin de Grado nos vamos a centrar en el sustrato, ya que se va a realizar una comparativa entre dos tecnologías de sustrato; el silicio (Si), que es la tecnología dominante en el mercado y el nitruro de galio (GaN), del que se está investigando en el Grupo de Electrónica de Potencia de la Universidad de Zaragoza y está en desarrollo actualmente.

### 2.2.1. Nitruro de Galio (GaN)

El nitruro de galio es una aleación binaria de semiconductores del III/V (grupo del boro, boroides o boroideos), con una banda prohibida directa. [4]

Se comenzó a utilizar en los años 90 en LED's y en la actualidad se está implementando en otras tecnologías. Es una tecnología emergente que promete revolucionar el ámbito de la Electrónica de Potencia. [5]

Sus principales características son: [6]

- Amplia banda prohibida de los semiconductores de la familia de GaN, dos o tres veces superiores a los semiconductores tradicionales de GaAs y Si, consiguiendo una tensión de ruptura mayor.
- Una Constante dieléctrica un 20% menor que los dispositivos tradicionales, como consecuencia de la elevada energía de gap lo que permite disponer de unas áreas un 20% mayor para una misma impedancia dada, por lo que se pueden alcanzar mayores corrientes y por tanto estarán disponibles mayores potencias de salida.
- Elevada conductividad térmica en contraposición a los semiconductores convencionales, lo que le permite operar a grandes temperaturas. Esto evita la necesidad de disponer de disipadores.
- Elevada tensión de ruptura, consiguiendo una elevada eficiencia que reduce los requerimientos de potencia de los dispositivos, reduciendo así las pérdidas.

- Movilidad de electrones sustancialmente inferior a los semiconductores convencionales lo que imposibilita su uso para muy altas frecuencias, aunque se han podido alcanzar frecuencias de 100 GHz.

La estructura preferida en la implementación de dispositivos rápidos, para tensiones por debajo de 100V, como las que se están valorando en este trabajo, es la de transistor HEMT-FET. En la Tabla 3 se puede observar un resumen de las principales ventajas y desventajas del uso de nitruro de galio en dispositivos electrónicos.

Necesidad	Ventaja del GaN	Prestación
Alta potencia por unidad de anchura de puerta	Gap ancho, alto campo de ruptura eléctrico	Compacidad, altas impedancias de entrada
Alto voltaje de operación	Alto campo de ruptura eléctrica	Elimina/reduce voltaje de conversión para los sistemas comerciales, ya que puede operar a 28V y potencialmente hasta 42V
Alta frecuencia	Alta velocidad del electrón	Ancho de banda, $\mu$ -Wave/mm-Wave
Alta eficiencia	Alto voltaje de operación	Ahorro de potencia, y de sistemas de refrigeración
Bajo ruido	Alta ganancia, alta velocidad	Gran rango dinámico de recepción
Alta temperatura de operación	Gap ancho	Fiable, ahorro en sistemas de refrigeración
Buen disipador térmico	GaN crecido sobre substratos de SiC	Alta potencia con bajas pérdidas por disipación térmica.
Ventajas tecnológicas	Gap directo: adecuado para sistemas ópticos	El desarrollo de la tecnología es paralelo para sistemas opto y electro: se dividen costes de desarrollo

Tabla 3. Ventajas competitivas de los dispositivos de potencia basados en GaN  
Fuente: Tesis Doctoral; Crecimiento y fabricación de transistores HEMT de AlGaIn/GaN por epitaxia de haces moleculares Universidad Politécnica de Madrid.

### 2.2.2. Silicio (Si)

El silicio es un semiconductor, una clase de materiales cuyas propiedades eléctricas difieren de las de los metales y de los aislantes, que presenta muchas ventajas para ser utilizado en dispositivos electrónicos y energéticos.

Actualmente con este, se fabrican los circuitos integrados que hacen funcionar los equipos electrónicos que están presentes en nuestra vida cotidiana vinculados a las tecnologías de la Información y las Comunicaciones.

El silicio es el segundo elemento más abundante de la corteza terrestre, después del oxígeno. Ahora bien, el silicio que se utiliza en los circuitos integrados es muy puro, pero en la naturaleza está mezclado con otros elementos químicos que lo hacen inviable para esas aplicaciones, por lo que se debe de someter a un proceso de purificación algo complejo. [7]

Se utiliza el silicio en la electrónica por varias causas, la primera es debido a que es un material muy abundante y barato. Otro de los motivos que lo hacen ser el elegido es su resistencia a las altas temperaturas, además es un material muy transformable, es decir, podemos conseguir muchas aleaciones con silicio. [8]

Durante los últimos años el silicio ha sido sustituido por el carburo de silicio como base de los semiconductores de potencia, especialmente para tensiones de bloqueo superiores a 500V.

Para la tensión por debajo de 100V que son en las que se está valorando este trabajo, se prefiere la estructura MOSFET. Esta tecnología permite disponer de unos transistores capaces de alcanzar frecuencias de trabajo muy altas, esto es por la velocidad de respuesta de sus portadores, además de que el carburo de silicio tiene una resistencia alta a descargas disruptivas contra los campos eléctricos y las pérdidas de estos componentes son mucho menores que las obtenidas por dispositivos de silicio convencional. [9]

### 2.3. Pérdidas de potencia en transistores

El fundamento principal en el que se va a centrar este Trabajo Fin de Grado es en las pérdidas de potencia que se producen en los transistores y como estimar estas.

Los dispositivos electrónicos no son ideales, en la realidad se producen pérdidas, ya que siempre que existe una convivencia de la tensión con la corriente, se disipa energía en forma de calor.

Las pérdidas de potencia totales que se producen en un transistor cuando este es excitado son esencialmente una suma de las pérdidas que se producen por conducción, y las pérdidas que se producen por el encendido y apagado del dispositivo, que se conocen como pérdidas de conmutación.

En este trabajo Fin de Grado nos vamos a centrar en establecer una metodología para obtener las pérdidas de conducción y de conmutación, de los transistores y así poder caracterizarlos.

Con respecto a las pérdidas de conmutación, cuando un transistor está en saturación o en corte, estas pérdidas son despreciables, sin embargo si tenemos en cuenta los efectos de retardo en conmutación, al cambiar de un estado a otro (encendido, apagado) se produce un pico de potencia disipada, por lo que ya no son despreciables.

Es decir, estas pérdidas se producen cuando un semiconductor pasa del estado de bloqueo a conducción y viceversa. Las transiciones de corriente y tensión en el semiconductor no son instantáneas, ni perfectas, con lo que en cada conmutación se producen unas determinadas pérdidas.

Estas pérdidas se pueden estimar, de la siguiente forma:

$$Pérdidas_{CONDUCCIÓN} (W) = V_{cc} * I_{corte}$$

Las pérdidas aumentan con la frecuencia de trabajo, ya que al aumentar esta también lo hace el número de veces que se produce el cambio de un estado a otro. [10]

Las pérdidas de conducción corresponden a las que se producen en el dispositivo por el hecho de no ser ideal, es decir, tienen una pequeña resistencia interna en la que se va a disipar potencia, ya que cuando el interruptor está cerrado se produce una circulación de corriente. [11]

Estas pérdidas se pueden calcular como:

$$Pérdidas_{CONDUCCIÓN} (W) = R_{DS(ON)} * I_{rms}^2$$

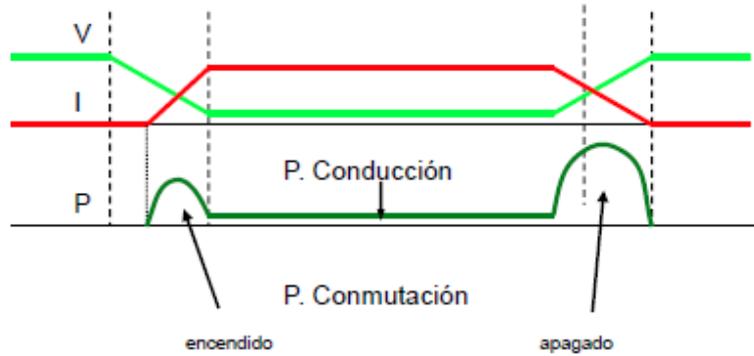


Imagen 3. Pérdidas en conducción y conmutación de dispositivos.  
 Fuente: Universidad Carlos III Madrid  
 'Dispositivos semiconductores para Electrónica de Potencia' [12]

### 3. Estudio del problema

#### 3.1. Diseño del modelo de conocimiento de las pérdidas de potencia

La idea principal de este trabajo es explicar cómo se va a obtener un diseño para calcular el comportamiento de las pérdidas de potencia que se producen por conducción y por conmutación en distintos transistores.

En Teoría de Circuitos se pueden calcular realizando medidas eléctricas clásicas, mediante sensores de tensión y corriente, es decir medir la corriente y la tensión que circulan por el dispositivo, ya que las pérdidas dependen directamente de estas variables.

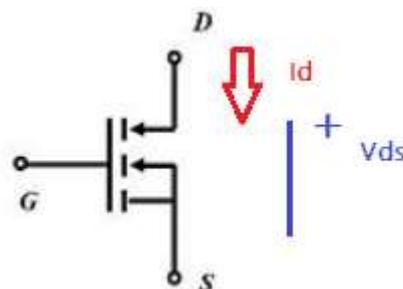


Imagen 4. Esquema eléctrico de un transistor

$$P_T \approx \bar{P}_0 = \frac{1}{T} \int_0^T V_{DS} * I_D dV = \frac{1}{T} \int_0^T P_T(t) dt$$

Este modelo de pérdidas era la única selección en los años 90 cuando los transistores eran lentos, funcionaban con corrientes bajas y las pérdidas eran altas. En la actualidad, con los nuevos transistores, especialmente los basados en tecnologías GaN y SiC, este modelo de pérdidas, basado en medidas eléctricas, no es válido. Actualmente los dispositivos han cambiado

notablemente, los nuevos transistores son pequeños y con encapsulados con tan pocos parásitos que las pérdidas de inserción de las sondas son relevantes. Además, la potencia de pérdidas es pequeña, las corrientes y las tensiones no se pueden medir, los tiempos de conmutación son menores y las frecuencias de operación son altas... entre otras mejoras. Cualquier defecto en el retardo diferencial entre sondas de tensión y corriente (*skew*) tiene un efecto inmenso en la evaluación de rendimiento.

Por este motivo, en el marco de este Trabajo Fin de Grado, se ha desarrollado una nueva metodología para el conocimiento de pérdidas de potencia, es decir, hay cambios en las condiciones de ensayo y propuestas originales en el procedimiento de identificación.

Los nuevos métodos que se vayan a proponer deben cumplir unos requisitos imprescindibles:

- Debe de ser un modelo práctico y útil: es aquel que excita al dispositivo de la forma más próxima a como se va a utilizar, es decir a la aplicación real.
- Además, un modelo de pérdidas debe de medir las pérdidas de forma no invasiva.

Existe un problema para medir las pérdidas de potencia en un dispositivo, como bien hemos dicho anteriormente, hay que excitarlo y por lo tanto por regla general, aparecerá un parásito.

Estos parásitos son difíciles de entender, de medir y alteran el comportamiento de la conmutación. Debido a esto los modelos van a quedar condicionados.

A raíz de este problema tenemos dos interpretaciones posibles:

- Hacer el **modelo independiente de la aplicación**, aunque afecten notablemente estos problemas de parásitos.
- Hacer un **modelo dependiente de la aplicación y no basado en medidas eléctricas**. De este modo, conseguimos evitarnos el problema de parásitos y lograremos entender el impacto del transistor en la aplicación con sus respectivas pérdidas de potencia. En este caso ya no se van a utilizar los criterios eléctricos, ya que no pueden implementarse en nuestra aplicación, concretamente, no podemos medir la intensidad sin interferir en las ondas ya que los transistores que vamos a evaluar son muy rápidos.

Por todo lo anterior el modelo que vamos a utilizar es el modelo inverso. El modelo inverso consiste en extrapolar los resultados de la experimentación a la realidad.

Previamente se va a realizar un modelado térmico que relaciona potencias con temperaturas. Ahora con el modelo inverso midiendo temperaturas vamos a obtener potencias, que con unas condiciones de ensayos determinadas, van a corresponder a las pérdidas de potencia totales del transistor.

Concretamente se va a obtener un modelo térmico para distintos tipos de disipación térmica a una potencia de 2W. Se van a utilizar varios tipos de disipación térmica como puede ser la posición de los Powers-Blocks, la utilización de disipadores térmicos como puede ser un radiador o aprovechar la propia carcasa de la aplicación o la utilización de diferentes tecnologías en PCB's.



Imagen 5. Modelo inverso

Para ello debemos conseguir un punto térmico que haya sido explorado previamente, es decir, que los saltos térmicos no sean ni muy grandes ni muy pequeños. Además, deben de ser datos creíbles, no nos deberemos salir de las condiciones de ensayo que obtendremos en el modelo de pérdidas de potencia.

Con el modelo inverso logramos obtener las pérdidas de potencia totales, las cuales se pueden desglosar en pérdidas del driver, pérdidas por conducción y por conmutación.

$$P_T = P_{DRIVE} + P_{CONDUCCIÓN} + P_{CONMUTACIÓN}$$

Esta fórmula variará dependiendo de la tecnología usada para la PCB, es decir, partimos de la hipótesis de que el FR4 presenta gran resistencia térmica, por lo que no permite la transferencia de calor en sentido horizontal, en cambio la tecnología IMS al tener una alta conductividad homogeneiza la temperatura de la superficie del sustrato.

Por esta razón el modelo térmico de FR4 se tratará por cada transistor (modelo individual).

$$P_{T-FR4} = P_{DRIVE} + P_{1-COND} + P_{1-CONMU}$$

Mientras que en el modelado térmico de IMS se extraerá para el conjunto de semipunto (la temperatura de ambos transistores es prácticamente la misma).

$$P_{T-IMS} = P_{DRIVE} + (P_{1-COND} + P_{2-COND}) + (P_{1-CONMUT} + P_{2-CONMU})$$

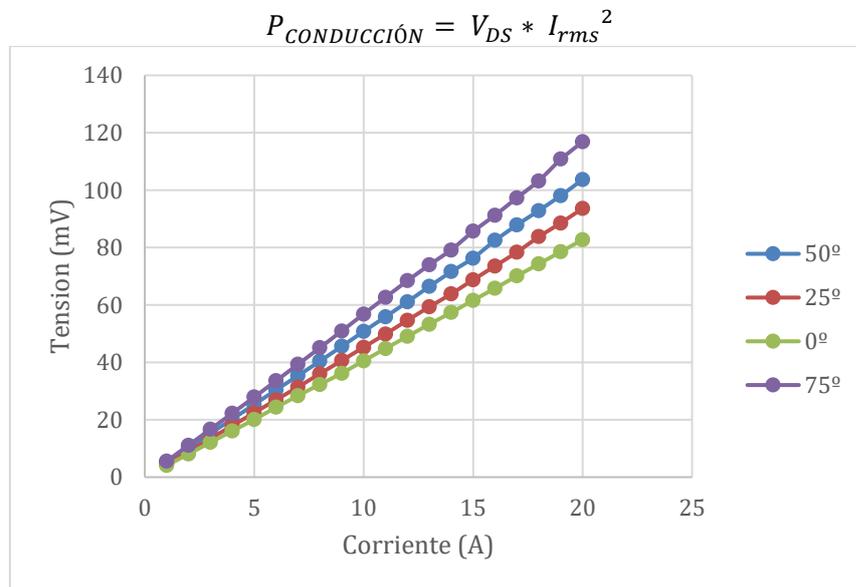
Estas hipótesis de simplificación de cálculo se demostrarán a lo largo de esta memoria.

Se van a reducir las pérdidas de driver a cero.

Calcularemos las pérdidas por conducción, estas pérdidas dependen de la forma de ondas de corrientes y de la resistencia en  $R_{on}$ , que a su vez esta depende de la temperatura, por lo que se va a buscar el cálculo de esta.

Para la obtención de las pérdidas por conducción se puede proceder de dos formas:

- Con una sonda recortadora, podemos medir la tensión de conducción. Una sonda recortadora es un dispositivo que permite medir tensiones altas y a la vez tensiones bajas, ya que tenemos una tensión de alimentación de 100V y una tensión de conducción de 100mV. Estas tensiones tan dispares, un osciloscopio no es capaz de medirlas con exactitud a la vez, mientras que una sonda recortadora sí.
- Experimentalmente, se introduce en una cámara climática las placas, las calentamos, excitamos el transistor y observamos su comportamiento. Vamos a hacer que circule corriente por el transistor en modo on, y a continuación se mide la tensión. Con este procedimiento conseguimos un barrido de datos, con los cuales obtenemos la curva tensión corriente, es decir, las curvas de disipación, y así podremos obtener el valor de la resistencia interna de los dispositivos.



Gráfica 1. Curvas de conducción de un transistor

Nos vamos a decantar por la segunda opción y a través de esta caracterización estática vamos a obtener las pérdidas por conducción.

Una vez obtenidas las pérdidas totales y las de conducción, podemos obtener las de conmutación. Estas pérdidas depende de la frecuencia de conmutación, de  $V_{off}$ , de  $I_{on}$ , de las condiciones previas a la conmutación y de las energías de paso a on y off ( $E_{on}$ ,  $E_{off}$ ), es decir, de cuanta energía se gasta en cada conmutación.

En resumen, se quieren obtener las pérdidas de conmutación a través de la resta de las potencias totales y de conducción, las cuales se va a determinar con dos ensayos.

Después se buscará una herramienta que permita extrapolar los resultados de las pérdidas producidas en estos dispositivos, a otras condiciones de operación u otras aplicaciones; para ello las procesaremos para obtener a través de la herramienta de Matlab un mapa de conocimiento.

Por tanto el objetivo de este procedimiento consiste en obtener un modelo de conocimiento de pérdidas.

## 3.2. Diseño del semipunte

Como se ha comentado se va a realizar una caracterización de pérdidas de potencia dependiente de la aplicación, por lo que lo primero es determinar dicha aplicación.

Se van a utilizar unos módulos Power-Blocks, que básicamente constan de un semipunte que se utilizará en el proyecto BaTT-EX. El objetivo es utilizarlos para implementar un convertidor bidireccional Buck-boost síncrono entrelazado de tres canales, para el intercambio de energía entre baterías (24/48V nominal lado alto, 12/24V nominal lado bajo).

### 3.2.1. Semipunte con dispositivos de Silicio (Si)

El semipunte se ha diseñado para ser utilizado a 200kHz, frecuencia algo elevada pero que permite reducir el tamaño de los componentes magnéticos (bobinas). Como driver se ha seleccionado el dispositivo de STMicroelectronics L6494. **[13]**

Este es un driver de potencia basado en tecnología Bootstrap que incorpora además la posibilidad de generación interna de tiempos muertos, lo que simplifica los requisitos de control del semipunte.

En la siguiente figura se muestra el circuito esquemático del semipunte. Los bloques más significativos son los transistores de potencia que conforman el semipunte, el conjunto de resistencias de activación, el integrado que actúa como circuito driver, y sus elementos de acondicionamiento y configuración, y los conectores.

Dado que la placa está pensada para poder ser fabricada tanto con tecnología tradicional de PCB sobre FR4 a dos caras, como también con tecnología IMS a una cara, no puede haber componentes *through-hole*, ya que en el montaje sobre IMS la capa inferior de aluminio quedaría cortocircuitada. Por ello, todos los componentes, incluidos los conectores, han de ser de montaje superficial.

A continuación se muestran el esquemático del circuito y la PCB realizada para fabricación en FR4 a dos caras:

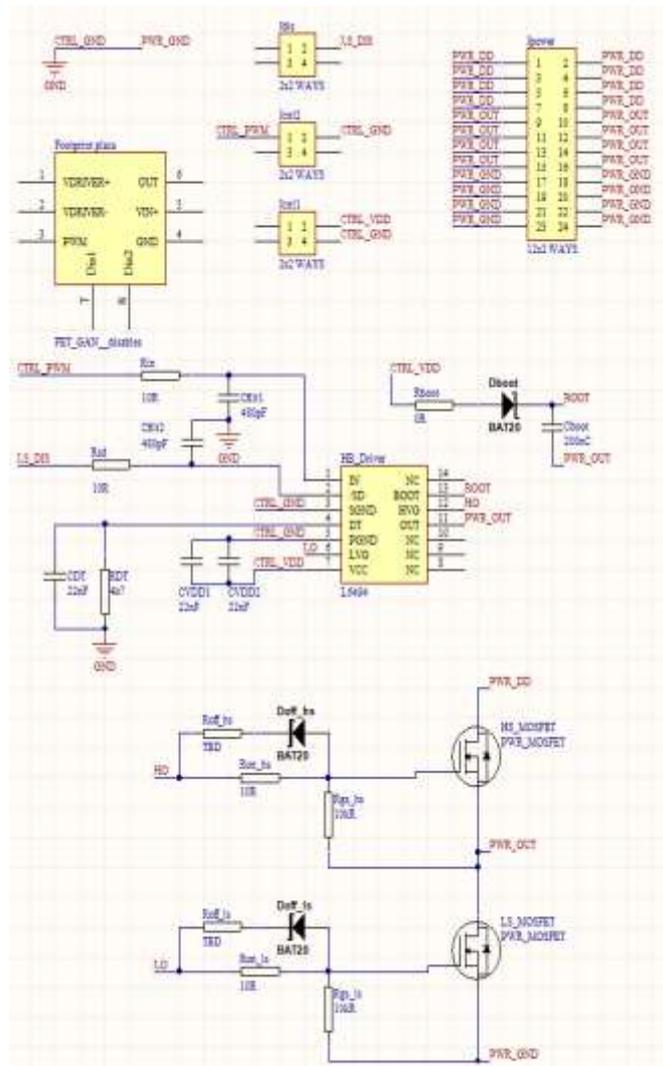


Imagen 6. Esquemático del semipunte

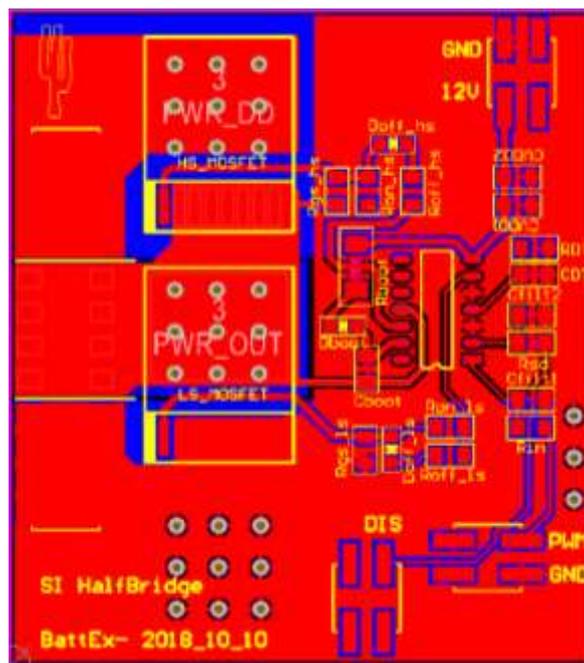


Imagen 7. Layout PCB.

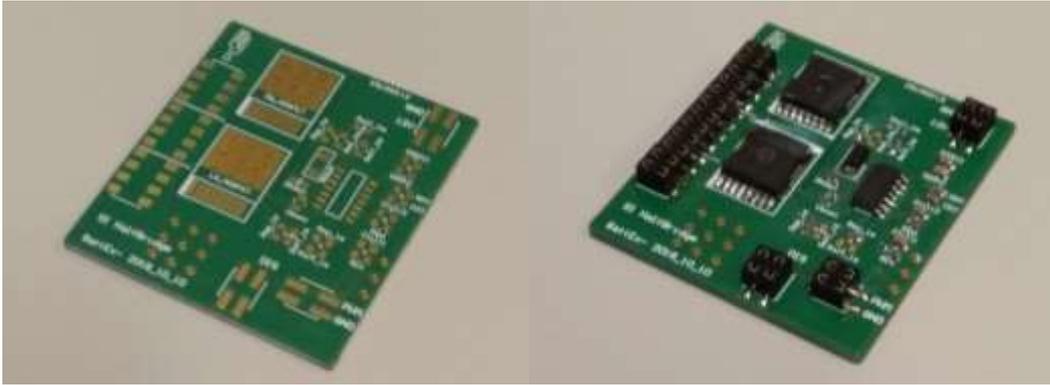


Imagen 8. Fotografías de la PCB final y una vez soldada

### 3.2.1. Semipunte EPC con dispositivos de Nitruro de Galio (GaN)

Para los dispositivos de Nitruro de Galio no ha sido necesario realizar un diseño propio del semipunte puesto que se han utilizado unas Demo Boards de EPC.

Efficient Power Conversion Corporation (EPC) es el proveedor líder de tecnología basada en Nitruro de Galio (GaN), para mejorar la eficiencia de la energía eléctrica. Esta empresa nació de la necesidad de buscar un nuevo material para realizar un mejor aprovechamiento de la energía eléctrica, puesto que el precio de la energía eléctrica es un factor socioeconómico clave. [14]

Esta empresa cuenta con una gran variedad de productos, pero nos hemos centrado en el producto que acata las necesidades del convertidor y el semipunte que sea más similar al que hemos diseñado con Silicio, concretamente se ha utilizado el producto EPC 90 33/60 V.

Se trata de unas Development Boards de un semipunte. En las siguientes figuras se muestran el circuito esquemático del semipunte, con los bloques más significativos como son los transistores, el conjunto de resistencias de activación, el integrado que actúa como circuito driver, y sus elementos de acondicionamiento y configuración, y los conectores.

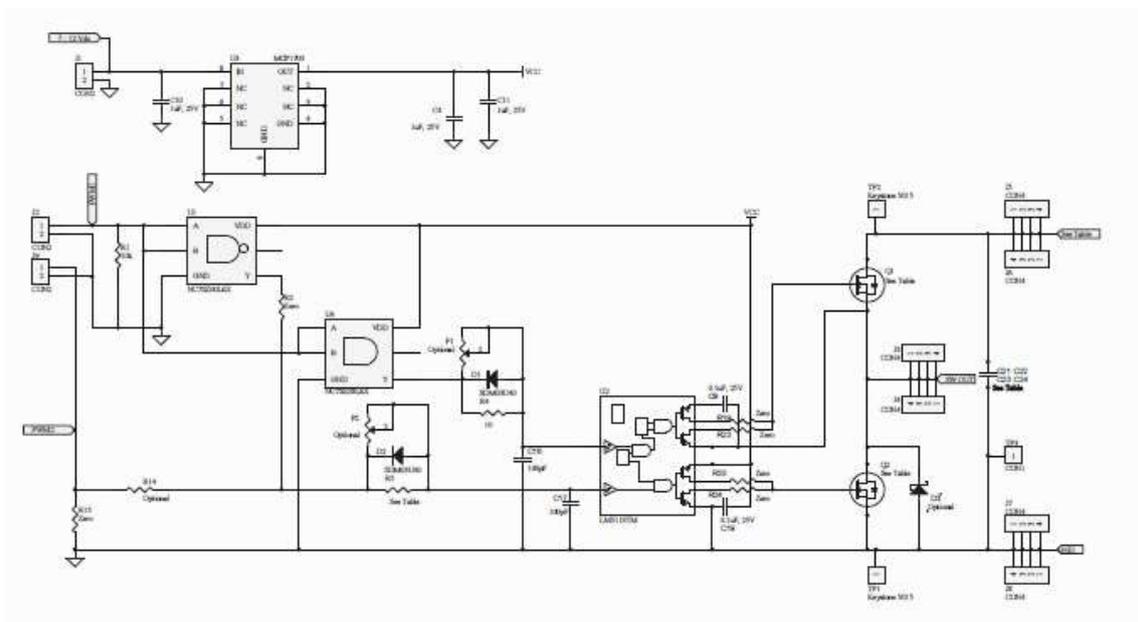


Imagen 9. Esquemático del semipunte

Fuente: web EPC, Schematic EPC 90 22/60

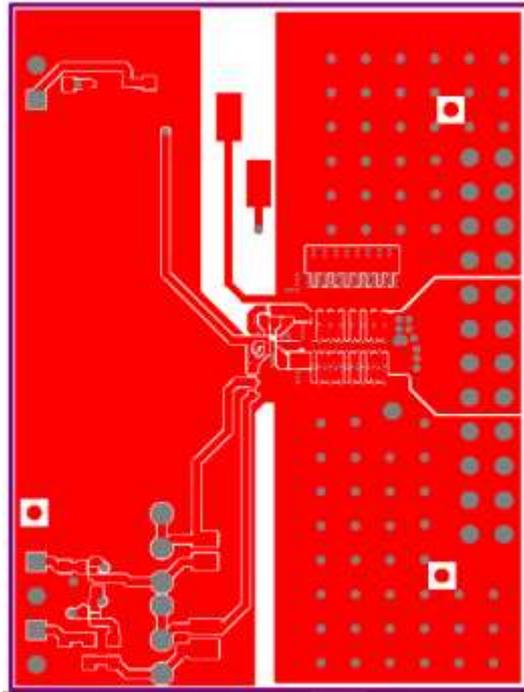


Imagen 10. Layout PCB

Fuente: web EPC, Layout EPC 90 22/60



Imagen 11. Fotografías de la PCB

## 4. Parte experimental

A continuación, se detallan los procedimientos seguidos para la realización de los distintos ensayos necesarios, para caracterizar el modelo de pérdidas de potencia de los diferentes transistores.

### 4.1. Ensayos térmicos

La circulación de corriente por un componente provoca un aumento de la temperatura del cuerpo del mismo que hay que evacuar para evitar dañarlo. Tras un tiempo de funcionamiento, el componente empieza a calentarse, es decir, aumenta su energía térmica, la cual debe salir del interior del componente hacia el ambiente.

Las tres formas básicas de transmisión de calor son: radiación, convección y conducción.

- Radiación: no necesita de un medio material para propagarse, puede hacerlo en el vacío. Todos los cuerpos que estén a una temperatura superior al cero absoluto emiten una radiación térmica.
- Convección: ocurre en fluidos, como el aire y el agua. Un objeto caliente rodeado de aire hace que las capas próximas de aire se calienten, pierdan densidad y se desplacen a niveles superiores. El hueco dejado es ocupado por aire más frío que vuelve a sufrir el mismo efecto, generando así una corriente de convección que facilita el flujo térmico.
- Conducción: se produce al poner en contacto dos cuerpos con temperaturas diferentes, el objeto de mayor temperatura transmite calor al de menor temperatura.

Para estudiar esta disipación térmica existe un modelo eléctrico del conjunto dispositivo-disipador, que consiste en realizar un circuito de resistencias equivalentes que aparecen entre las distintas uniones, ver Imagen 12 y 13.

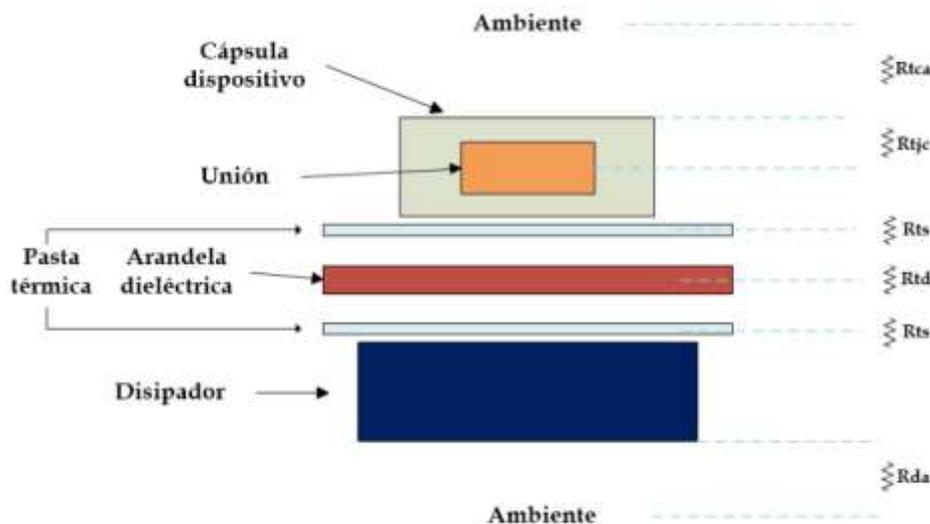


Imagen 12. Modelo eléctrico general de dispositivos

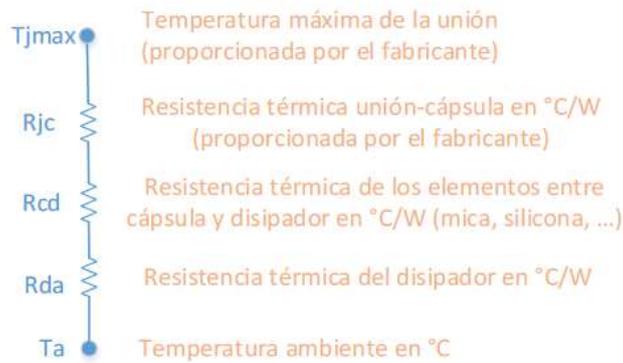


Imagen 13. Modelo de resistencias térmicas

En un dispositivo la temperatura de la unión debe ser inferior a la máxima que nos indica el fabricante, por lo que tenemos la siguiente ecuación:

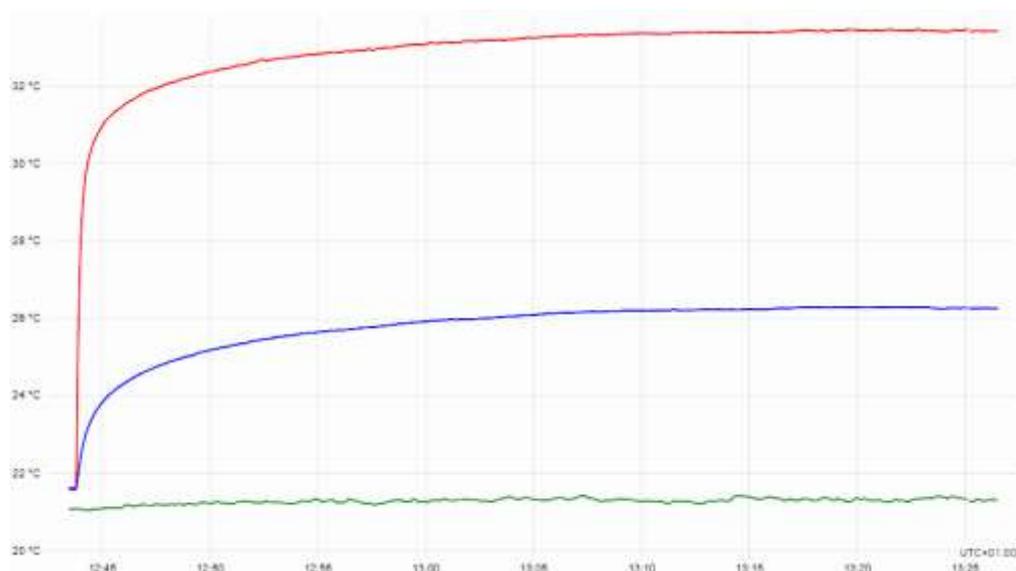
$$T_j \leq T_{jmax} - T_a = w * R_{ja}$$

Donde  $w$  es la potencia disipada por el dispositivo y  $R_{ja}$  es la suma de las resistencias térmicas existentes entre la unión y el ambiente. [15]

Con el fin de caracterizar térmicamente los transistores y determinar las resistencias del circuito térmico formado por las uniones de los transistores con las PCB's se han realizado una serie de ensayos sobre el semipunto desarrollado anteriormente.

Para poder realizar estas pruebas, se han necesitados múltiples ensayos, se ha requerido de la utilización de una cámara climática, con sus correspondientes condiciones de homogeneización, es decir, las medidas realizadas se han hecho cuando el transistor se ha estabilizado térmicamente.

Esto se consigue dejando el transistor funcionar el suficiente tiempo para que entre en régimen permanente, como se puede observar en la gráfica 2, para cada prueba se ha requerido de aproximadamente una 40 minutos de estabilización.



Gráfica 2. Ejemplo de medida de ensayo térmico en dispositivos de Silicio en FR4.

El objetivo de las pruebas es determinar el modelo térmico de distintos montajes con distintos modos de disipación. De tal manera que se puedan determinar las distintas impedancias térmicas [ $^{\circ}\text{C}/\text{W}$ ] existentes entre cada elemento del circuito térmico, y después utilizar esta caracterización para obtener las pérdidas de potencia totales de los transistores con el modelo inverso.

Se han utilizado diferentes tecnologías en cuanto a la PCB se refiere; PCB convencional en FR4 o tecnología IMS, además de distintas formas de disipación térmica. La diferencia a nivel térmico entre ambas opciones es que el FR4 presenta gran resistencia térmica, por lo que no permite la transferencia de calor en sentido horizontal. La opción IMS, al contrario, homogeneiza la temperatura de la superficie del sustrato debido a su alta conductividad.

Por esta razón el modelo térmico de FR4 se tratará por cada transistor (modelo individual) y el modelado térmico de IMS se extraerá para el conjunto de semipunto (ambos transistores).

Estas hipótesis comentadas anteriormente se han comprobado durante la realización de los ensayos térmicos. En la imagen 14 podemos observar a la izquierda una fotografía de la distribución de calor para dispositivos de Silicio en FR4, comprobando que solo se calienta el transistor objeto de estudio. Mientras que en la imagen de la derecha podemos observar que cuando se utiliza la tecnología IMS, se produce una mayor homogeneización de temperatura sobre la placa.

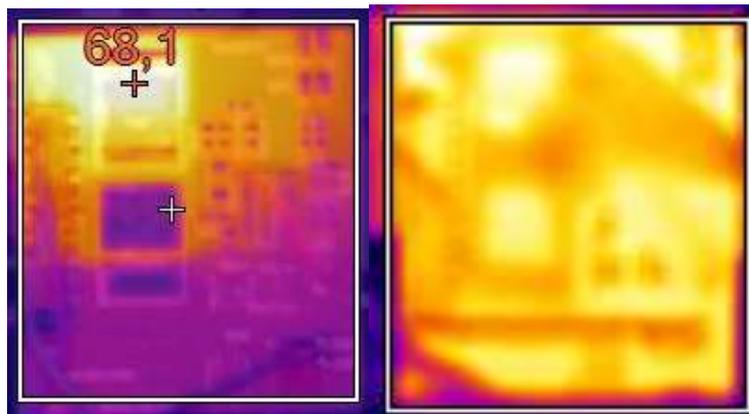


Imagen 14. A la izquierda fotografía con cámara térmica de PCB de FR4, a la derecha fotografía de PCB con IMS.

Dentro de estos ensayos se analizan diferentes conceptos:

- La utilización de transistores de silicio frente a los transistores de GaN (nitruro de galio).
- Distintas tecnologías de disipación térmica: disipación producida en PCB tradicional de sustrato FR4, gracias al encapsulado TOLL, y el mismo encapsulado, pero con PCB realizada con tecnología *Insulated Metal Substrate* (IMS).

En la actualidad se está implantando una nueva técnica para la mejora de la disipación térmica en los circuitos impresos. Que consiste en realizar la PCB sobre un sustrato de aluminio con capas aislantes y conductoras, en vez de sobre plástico.

Es una técnica de refrigeración pasiva, que utiliza fenómenos naturales para enfriar las placas, lo que significa que no necesitan más energía para funcionar, reduciendo el coste. Esta técnica solo permite una capa, se disipa calor por los propios caminos, aumentando la corriente que circula por ellos, aumentando así la eficiencia.

Lo único malo de esta técnica es que el tamaño de los cables de cobre se aumenta notablemente.

Esta tecnología, desarrollada inicialmente para disipación en iluminación LED de potencia, se basa en montar una capa de circuito sobre un sustrato de aluminio, aislado eléctricamente (pero no térmicamente) mediante una capa intermedia de óxido de aluminio. Esto permite una gran capacidad de disipación hacia la parte inferior de la PCB, que puede actuar como radiador, o ser conectada a un radiador adicional mediante un material de interfaz térmico.

Para dichas pruebas se van a realizar distintos montajes, con distintos ensayos:

- Con PCB convencional, se han realizado los siguientes ensayos independientemente del transistor utilizado.
  - PCB al aire, en dos posiciones, placa en vertical y horizontal.
  - PCB a chapa de aluminio con gap-filler térmico.
  - PCB a radiador con gap-filler térmico.
- Con PCB de IMS solo se han podido analizar los transistores de silicio.
  - IMS al aire, en dos posiciones, placa en vertical y horizontal.
  - IMS a chapa de aluminio con gap-filler térmico.
  - IMS a radiador con gap-filler térmico.

Para todas las pruebas con dispositivos de silicio se ha mantenido una carga térmica en los transistores de 2W de potencia disipada, en cambio para los transistores de nitruro de galio se ha mantenido una carga térmica de 1W.

Se va a analizar el comportamiento por separado de ambos transistores del semipunto, ya que su capacidad de disipación puede estar influenciada por asimetrías en el layout. Para ello, se van a soldar dos placas separadas, únicamente con el transistor soldado, y se van a probar ambas independientemente, en el caso de los dispositivos de silicio, en los transistores de nitruro de galio se van a estudiar ambos en conjunto.

Además, para todas las pruebas, la temperatura del transistor ha sido medida con termopares fijados a los puntos necesario con pasta térmica, y procesados los resultados con el programa PicoLog 6. Permite visualizar en tiempo real el desarrollo de la temperatura frente a la variable tiempo.

Debido a la dificultad de una buena fijación del termopar a este encapsulado, también se ha utilizado una cámara de infrarrojos, con la cual se han verificado los valores leídos por los termopares.

Otras consideraciones importantes a tener en cuenta respecto al circuito térmico son:

- Se ha supuesto que la unión (j) y el encapsulado del dispositivo (c) son solidarios térmicamente, lo que equivale a asumir  $R_{j-c} = 0$ .
- Se ha supuesto que la unión (j) y el punto de soldadura (w) también son solidarios térmicamente, por lo que  $R_{j-w} = 0$  (solo necesario para la tecnología IMS).
- Los modelos térmicos expuestos son válidos en el régimen permanente, por lo que se ha esperado a que las temperaturas del conjunto se hayan estabilizado.

A continuación se van a desarrollar de manera general los montajes realizados para cada ensayo, los cuales van a ser los mismos para todos los transistores estudiados.

- **PCB al aire**

La primera prueba consiste en el montaje de la placa de circuito impreso ya sea con tecnología convencional o con IMS, colocada al aire, en posición vertical, ya que será su posición en el prototipo y la disipación depende de la posición.

Se han fijado los termopares en la parte posterior de la PCB y en el encapsulado del transistor, y se necesitará otro para medir la temperatura ambiente.

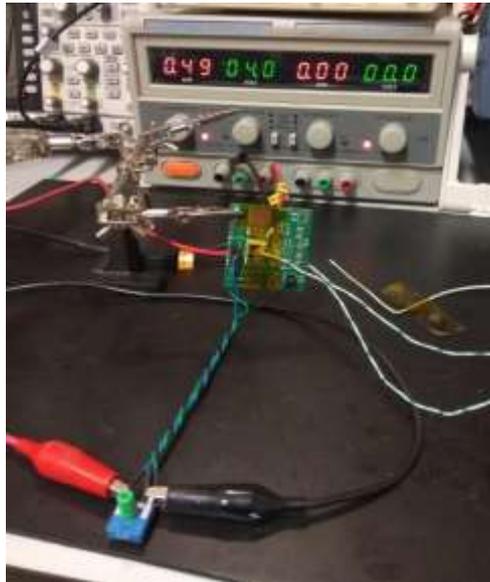


Imagen 15. Ensayo térmico de Silicio al aire

Los circuitos térmicos equivalentes planteados son los siguientes, para PCB convencional y para la tecnología IMS, respectivamente.

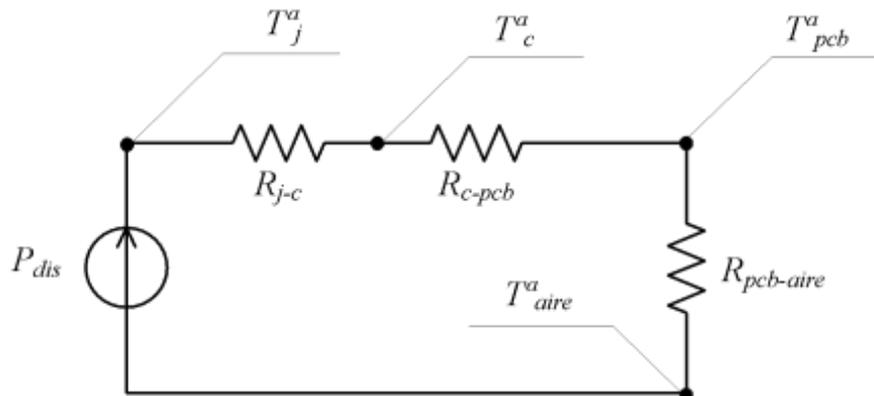


Imagen 16. Esquema eléctrico del ensayo térmico al aire en FR4

Siendo:

- $R_{j-c}$  la resistencia térmica de la unión del dispositivo con el encapsulado.
- $R_{c-PCB}$  la resistencia térmica de la unión del encapsulado con la PCB.
- $R_{PCB-AIRE}$  la resistencia térmica de la unión de la PCB y el aire.
- $T_j^a$  temperatura de la unión del dispositivo.
- $T_c^a$  temperatura del encapsulado.
- $T_{PCB}^a$  temperatura de la placa.
- $T_{aire}^a$  temperatura ambiente.

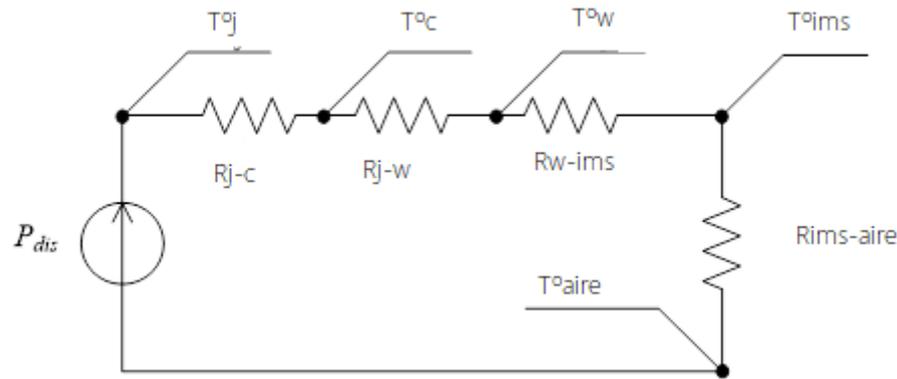


Imagen 17. Esquema eléctrico del ensayo térmico al aire en IMS

Siendo:

- $R_{j-c}$  la resistencia térmica de la unión del dispositivo con el encapsulado.
- $R_{j-w}$  la resistencia térmica de la unión del dispositivo con la soldadura.
- $R_{w-IMS}$  la resistencia térmica de la unión de la soldadura con la PCB de IMS.
- $R_{IMS-AIRE}$  la resistencia térmica de la unión de la PCB de IMS y el aire.
- $T^a_j$  temperatura de la unión del dispositivo.
- $T^a_c$  temperatura del encapsulado.
- $T^a_w$  temperatura de la soldadura.
- $T^a_{IMS}$  temperatura de la placa.
- $T^a_{aire}$  temperatura ambiente.

- **PCB a chapa de aluminio con gap-filler térmico**

Se desea evaluar el concepto de disipación pasiva por carcasa con estos dispositivos, únicamente en los dispositivos de silicio, ya que en los transistores de nitruro de galio no es posible colocar la placa en la chapa por su topología, ya que tiene conectores en la cara inferior de la placa.

Para ello, es necesario fijar la PCB a la carcasa de aluminio del equipo. Para evitar cortocircuitos, se necesita un material de interfaz térmico, fabricado en una matriz compuesta, también conocido como gap filler. [16]

Este material termoconductor cuenta con una conductividad térmica de  $5 \text{ W/m.K}$  y un grosor de un milímetro.

Dado que la superficie de la PCB es de aproximadamente  $4,5 \times 5 \text{ cm}$ , se calcula una resistencia térmica de  $0,089^\circ\text{C/W}$  para el gap-filler.

En este caso contaremos con un termopar midiendo la temperatura ambiente y varios fijados en distintos puntos del montaje, como son el encapsulado y la parte posterior de la carcasa, en este caso por dificultad para medir la temperatura de la parte posterior de la PCB se estimará.

Debido a que en el ensayo anterior se ha calculado la resistencia correspondiente a la unión encapsulado con la PCB y esta permanece invariable, y sabiendo la carga es de 2W, se puede calcular la temperatura de la parte posterior de la PCB, a través de la fórmula siguiente.

$$T_c^a - T_{PCB}^a = P * R_{c-PCB}$$



Imagen 18. Ensayo térmico de Silicio en carcasa

Los circuitos térmicos planteados para ambas tecnologías, PCB convencional e IMS, respectivamente son los siguientes.

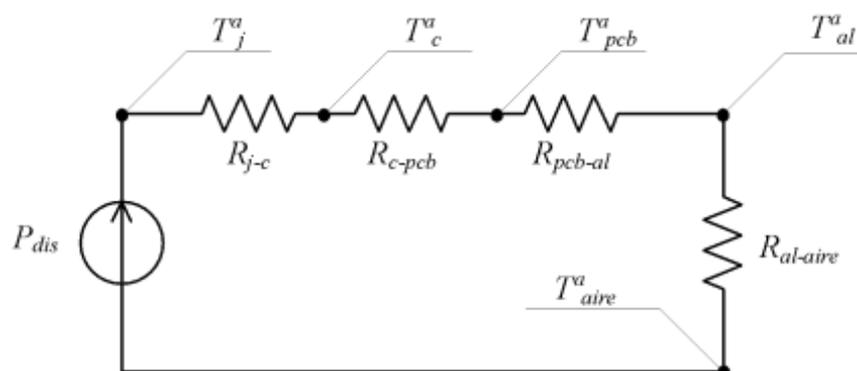


Imagen 19. Esquema eléctrico del ensayo térmico en carcasa en FR.

Siendo:

- $R_{j-c}$  la resistencia térmica de la unión del dispositivo con el encapsulado.
- $R_{c-PCB}$  la resistencia térmica de la unión del encapsulado con la PCB.
- $R_{PCB-AL}$  la resistencia térmica de la unión de la PCB y la chapa de aluminio de la carcasa.
- $R_{AL-AIRE}$  la resistencia térmica de la unión la chapa de aluminio de la carcasa y el ambiente.
- $T_j^a$  temperatura de la unión del dispositivo.
- $T_c^a$  temperatura del encapsulado.
- $T_{PCB}^a$  temperatura de la placa.
- $T_{AL}^a$  temperatura de la carcasa de aluminio.
- $T_{aire}^a$  temperatura ambiente.

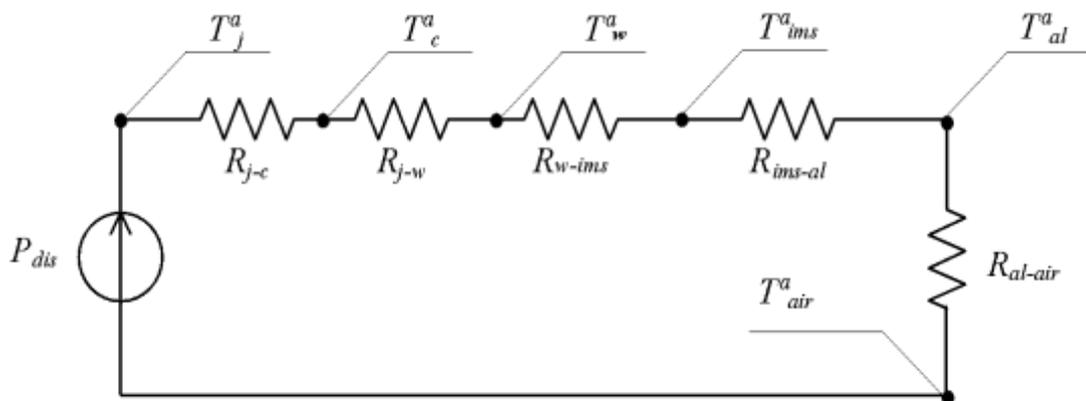


Imagen 20. Esquema eléctrico del ensayo térmico en carcasa en FR4

Siendo:

- $R_{j-c}$  la resistencia térmica de la unión del dispositivo con el encapsulado.
- $R_{j-w}$  la resistencia térmica de la unión del dispositivo con la soldadura.
- $R_{w-IMS}$  la resistencia térmica de la unión de la soldadura con la PCB de IMS.
- $R_{IMS-AL}$  la resistencia térmica de la unión de la PCB de IMS y la carcasa de aluminio.
- $R_{AL-AIRE}$  la resistencia térmica de la unión de la carcasa de aluminio y el aire.
- $T_j^a$  temperatura de la unión del dispositivo.
- $T_c^a$  temperatura del encapsulado.
- $T_w^a$  temperatura de la soldadura.
- $T_{IMS}^a$  temperatura de la placa.
- $T_{AL}^a$  temperatura de la carcasa de aluminio.
- $T_{aire}^a$  temperatura ambiente.

- **PCB a radiador con gap-filler térmico**

Para esta prueba, se ha fijado la PCB a un radiador mediante el mismo gap-filler que en el caso de la carcasa de aluminio ( $4,5 \times 5 \text{ cm}$ ,  $1 \text{ mm}$  grosor,  $5 \text{ W/m.K}$ ).

Este procedimiento únicamente se ha realizado en los dispositivos de silicio, ya que como en el caso anterior no es posible fijar la placa con los transistores de nitruro de galio en un radiador.

Se ha fijado un termopar en el encapsulado del dispositivo, para medir la temperatura que alcanza con la misma carga térmica. Debido a que el radiador tiene aletas por la parte trasera, resulta difícil la colocación de un termopar en dicha cara del radiador. Se ha colocado otro termopar  $1,5 \text{ cm}$  por encima de la PCB, para medir la temperatura del radiador en su cara plana. A través de la cámara termográfica, se medirá del mismo modo la temperatura en la cara posterior.

Además la temperatura de la parte posterior de la PCB, se estima de la misma forma que en el apartado anterior.

En la siguiente fotografía se puede observar el montaje realizado.

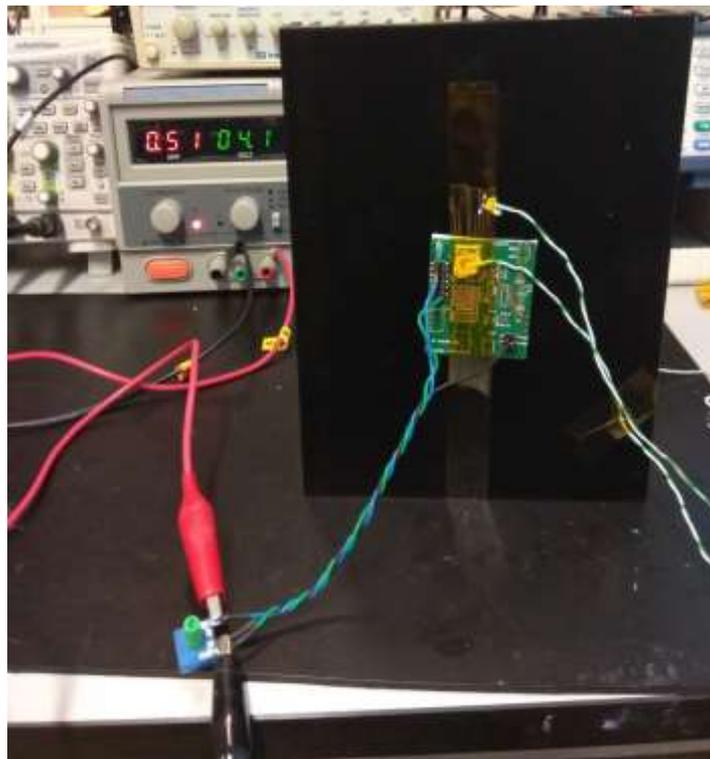


Imagen 21. Ensayo térmico de Silicio en radiador

Los circuitos térmicos planteados para ambas tecnologías, PCB convencional e IMS, son los siguientes, respectivamente.

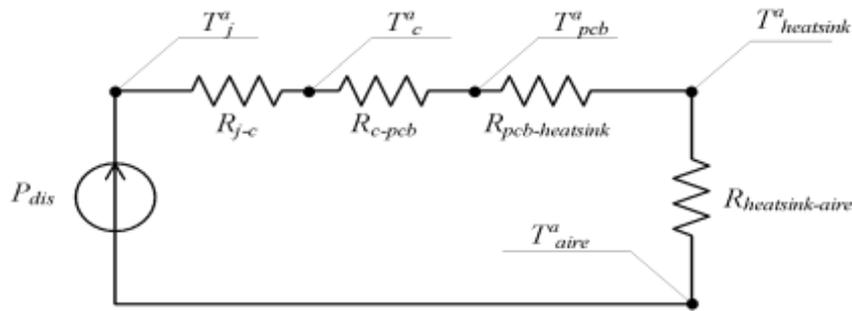


Imagen 22. Esquema eléctrico del ensayo térmico en radiador en FR4

Siendo:

- $R_{j-c}$  la resistencia térmica de la unión del dispositivo con el encapsulado.
- $R_{c-PCB}$  la resistencia térmica de la unión del encapsulado con la PCB.
- $R_{PCB-HEATSINK}$  la resistencia térmica de la unión de la PCB y el radiador utilizado.
- $R_{HEATSINK-AIRE}$  la resistencia térmica de la unión del radiador utilizado y el ambiente.
- $T_j^a$  temperatura de la unión del dispositivo.
- $T_c^a$  temperatura del encapsulado.
- $T_{PCB}^a$  temperatura de la placa.
- $T_{HEATSINK}^a$  temperatura del radiador.
- $T_{aire}^a$  temperatura ambiente

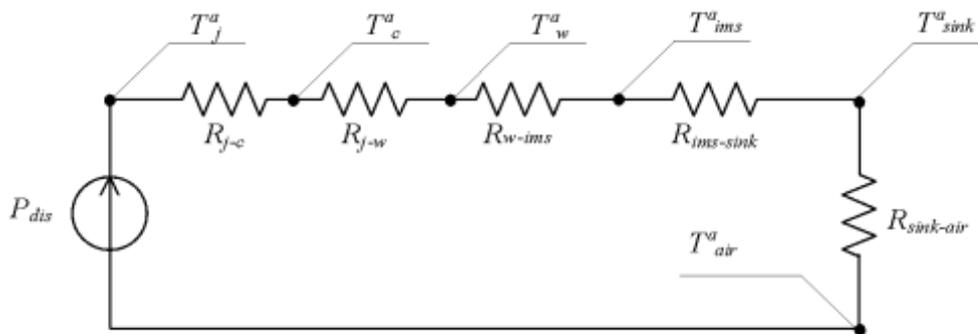


Imagen 23. Esquema eléctrico del ensayo térmico en radiador en IMS

Siendo:

- $R_{j-c}$  la resistencia térmica de la unión del dispositivo con el encapsulado.
- $R_{j-w}$  la resistencia térmica de la unión del dispositivo con la soldadura.
- $R_{w-IMS}$  la resistencia térmica de la unión de la soldadura con la PCB de IMS.
- $R_{IMS-HEATSINK}$  la resistencia térmica de la unión de la PCB de IMS y el radiador.
- $R_{HEATSINK-AIRE}$  la resistencia térmica de la unión del radiador y el aire.
- $T_j^a$  temperatura de la unión del dispositivo.
- $T_c^a$  temperatura del encapsulado.
- $T_w^a$  temperatura de la soldadura.
- $T_{IMS}^a$  temperatura de la placa.
- $T_{HEATSINK}^a$  temperatura del radiador.
- $T_{aire}^a$  temperatura ambiente.

De estos ensayos se han medido unos valores de temperatura determinados, ya bien sea con termopares o con la cámara termográfica. Junto a estimaciones realizadas, han servido para obtener los valores de las resistencias térmicas recogidas en las tablas del **anexo 1 y 2**.

A partir de estos datos, podremos obtener las pérdidas totales de la aplicación para diferentes transistores a través del modelo inverso, procedimiento que se desarrollará en apartados posteriores.

## 4.2. Ensayos de pérdidas de potencia totales de la aplicación

Para estas pruebas se ha utilizado el convertidor bidireccional DC-DC que se emplea en el proyecto BaTT-Ex.

Este convertidor sigue una topología buck-boost, es decir, trabaja como reductor-elevador de tensión. Esta topología está agrupada en la familia de los convertidores bidireccionales DC-DC sin aislamiento, caracterizadas por transformar un voltaje continuo en función de la duración de las conmutaciones de transistores, controlados por una señal cuadrada. [1]

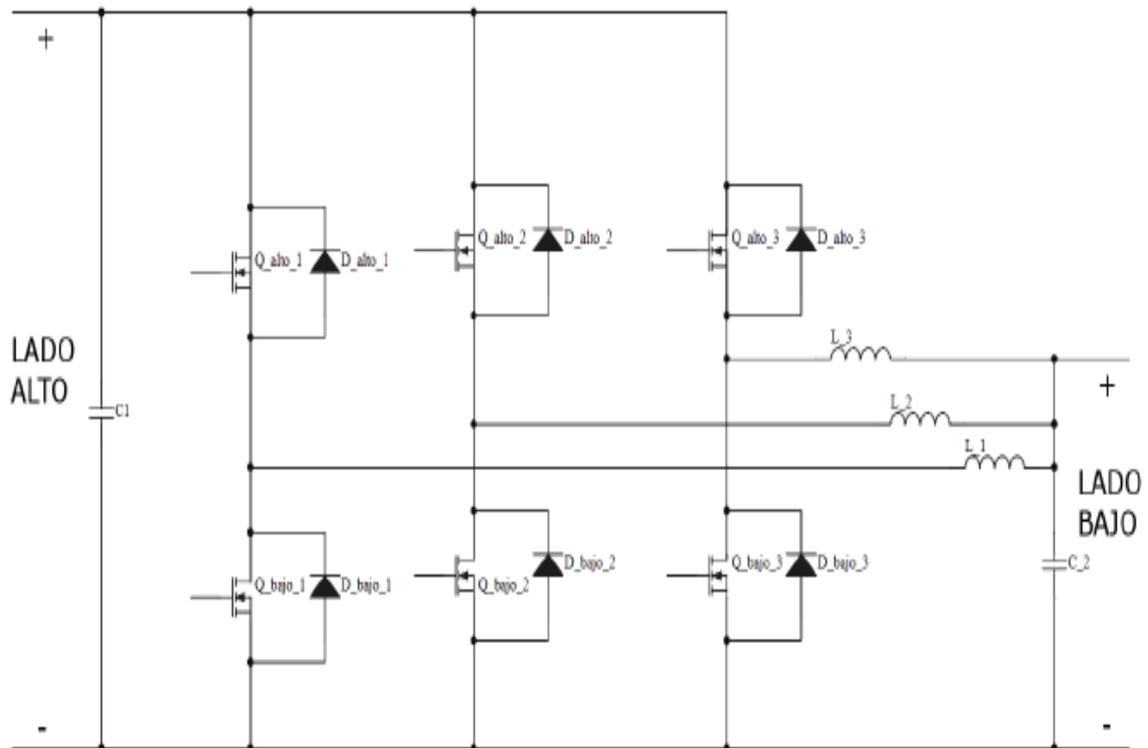


Imagen 24. Esquema eléctrico del convertidor DC-DC. [1]

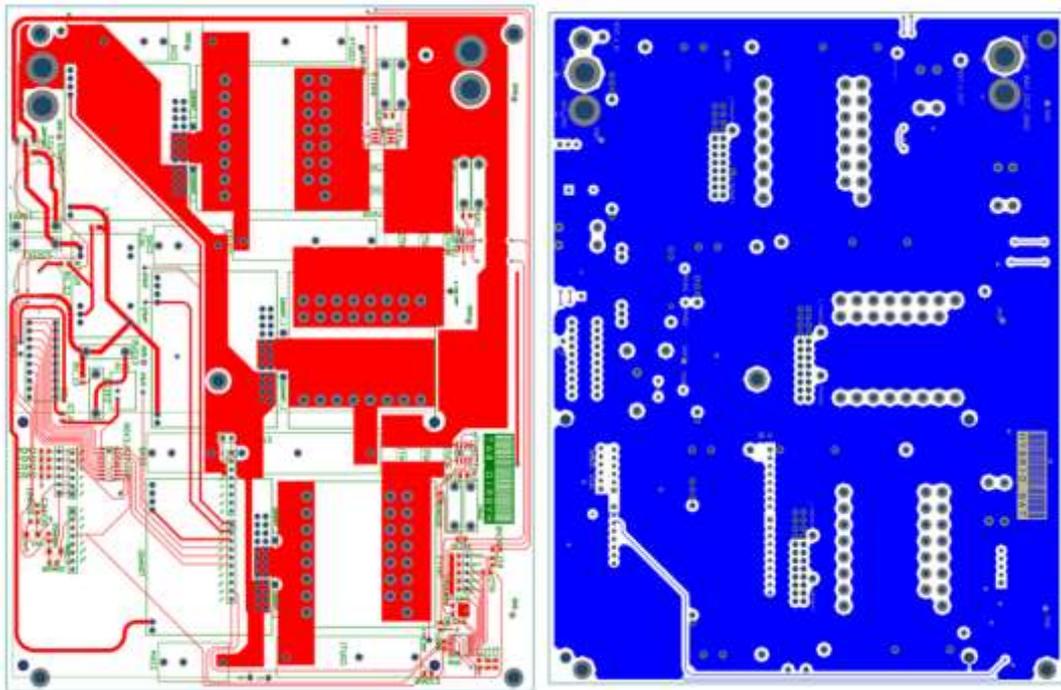


Imagen 25. En rojo la capa top del convertidor en azul la capa bottom del convertidor. [1]



Imagen 26. Fotografía del convertidor final. [1]

En la Imagen 24 se puede observar la estructura del convertidor, está formado por tres ramas, en las que tenemos un convertidor buck-boost en cada una de las ramas. La activación de cada una de las ramas estará desfasada  $120^\circ$  respecto a las otras. Esto permite reducir el rizado de corriente del convertidor, reduciendo la energía que tienen los armónicos. Además, se puede apagar selectivamente cada una de las ramas para conseguir un mínimo de corriente, que evitará operar en modo discontinuo (DCM) con potencias bajas.

Para este ensayo sólo vamos a utilizar una rama del convertidor DC-DC. Se trata de conmutar a corriente constante con el convertidor en la configuración Buck-Boost, una carga resistiva.

Se va a excitar el convertidor y se van a medir a través de termopares, para distintas corrientes (1 - 14A) y tensiones (20 - 40V), las temperaturas que aparecen en el encapsulado y la temperatura ambiente, ya que a través del modelo inverso y con el modelo térmico determinado anteriormente podemos calcular la potencia de pérdidas totales disipada por la rama del convertidor, a través de la fórmula:

$$T_{ENCAPSULADO} - T_{AMBIENTE} = P * R_{eq}$$

Siendo,  $T_{ENCAPSULADO}$  y  $T_{AMBIENTE}$  las temperaturas medidas con termopares durante el ensayo,  $R_{eq}$  la resistencia total del circuito térmico equivalente, calculado anteriormente en los ensayos térmicos y P las pérdidas de potencia totales que se producen en el módulo Power-Blocks.

Los rangos de valores de corrientes y de tensiones ensayados son debidos a las limitaciones del convertidor y de la fuente de alimentación.

Para realizar el modelo térmico se han utilizado tres tipos de disipación, al aire, sobre carcasa de aluminio y sobre radiador, como se ha explicado con anterioridad. Se utilizará un modelo u otro dependiendo de la temperatura alcanzada por el encapsulado del transistor, ya que esta no debe de superar los 70-75°C, debido a que si se supera dicha temperatura podría dañarse el dispositivo, independiente de la tecnología implementada en estos.

Por lo que se empezaran las pruebas con el modelo de la placa al aire, cuando se alcancen temperaturas cercanas a la temperatura límite se cambiará al modelo de carcasa de aluminio, o al modelo con radiador.

Además de comparar tecnologías de los transistores, se quieren comparar distintas técnicas para realizar las placas, ya sea en FR4 convencional o IMS, se va a realizar un ensayo con los transistores de silicio soldados en IMS, ya que con el nitruro de galio no se puede proceder debido a que el fabricante, EPC, todavía no las utiliza.

En este ensayo vamos a tener un ciclo de servicio asimétrico, es decir, las pérdidas no son idénticas, por lo que es muy difícil saber cuántas pérdidas tenemos en cada transistor.

Para simplificar el análisis se ha considerado que se produce un desacoplo independiente, ya que esto no es relevante respecto al modelo de conocimiento de pérdidas de potencia, porque para ambas tecnologías se está procediendo igual.

El resultado de los ensayos de pérdidas totales está recogido en los **anexos 3 y 4**.

### 4.3. Ensayos de conducción

El ensayo para determinar las pérdidas por conducción se basa en el concepto de medidas eléctricas, con el objetivo de obtener la recta de conducción del dispositivo y así determinar el valor de su resistencia interna  $R_{DS(on)}$ , y obtener el valor de las pérdidas por conducción.

$$Pérdidas_{CONDUCCIÓN} (W) = R_{DS(ON)} * I_{rms}^2$$

El ensayo consiste en introducir el dispositivo de estudio en una cámara climática, para conseguir que la temperatura se mantenga estable, excitarlo a través de pulsos con varios valores diferentes de corriente (entre 1-20 A), para que el dispositivo siempre este en modo On (conducción) y no se auto-caliente con el flujo de corriente, y a través de un polímetro de precisión medir la tensión inducida entre el drenador y surtidor, del transistor.

En este ensayo se utilizan pulsos de corriente ya que cuanto más temperatura existe en los transistores, peor es su comportamiento debido al concepto de *self-heating*, que consiste en

el auto-calentamiento y en el cambio de propiedades con la temperatura. Por lo que no nos interesa esperar a que la temperatura se estabilice, sino que nos interesa excitarlo con pequeños pulsos de corriente de 1 segundo de periodo, consiguiendo así evitar que los dispositivos se calienten demasiado.

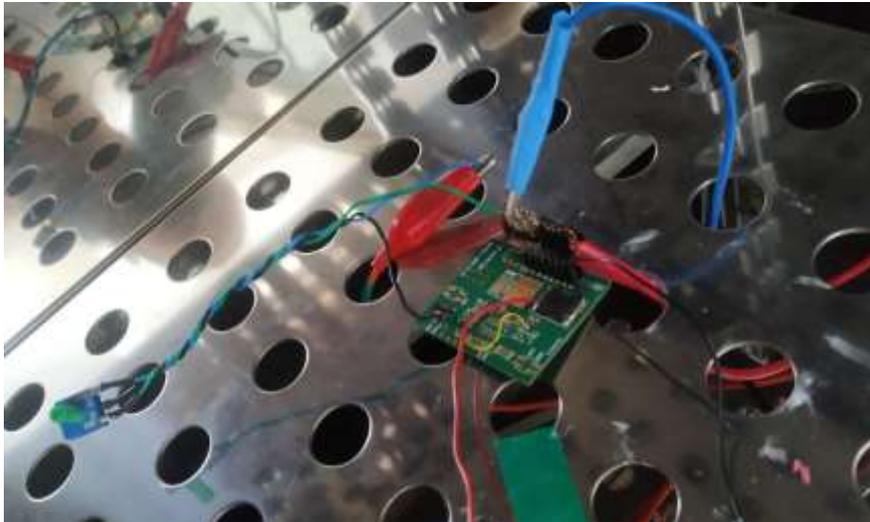


Imagen 27. Ensayo pérdidas de conducción

Se ha decidido realizar los ensayos con diferentes temperaturas, ya que la resistencia interna del dispositivo depende de esta variable. Las temperaturas a ensayar han sido; 0°C, 25°C, 50°C Y 75°C, ya que son temperaturas que se pueden dar en situaciones reales de trabajo.

Para las distintas temperaturas ensayadas, y las mediciones realizadas, podemos obtener la curva de conducción del dispositivo, que relaciona la intensidad introducida con la tensión inducida, y así obtener la resistencia interna del dispositivo  $R_{DS(on)}$ .

Estas curvas de conducción, los valores de  $R_{DS(on)}$  y los valores de las pérdidas por conducción, para distintos transistores se recogen en los **anexos 5 y 6**.

#### 4.4. Cálculo de pérdidas por conmutación

Obtener las pérdidas por conmutación no es tan trivial como realizar una resta, para ello previamente hay que tratar los datos obtenidos en los ensayos.

Primero, a través de los ensayos de pérdidas totales hay que calcular dichas pérdidas como se ha citado anteriormente con la siguiente fórmula.

$$T^a_{ENCAPSULADO} - T^a_{AMBIENTE} = P_{TOTALES} (W) * R_{eq}$$

Siendo  $R_{eq}$  la suma de las resistencias internas del sistema, calculadas en los ensayos térmicos.

Posteriormente hay que calcular las pérdidas por conducción, las cuales se han caracterizado en los ensayo de conducción al obtener el valor de la  $R_{DS(ON)}$ .

$$P_{CONDUCCIÓN} (W) = R_{DS(ON)} * I_{rms}^2$$

Estas no son tan sencillas de calcular como las anteriores, ya que previamente hay que calcular el valor de la corriente eficaz que tenemos en los ensayos de pérdidas totales, para ello hay que conocer la forma de onda de la corriente que pasa por los transistores.

Del convertidor solo se va a utilizar una rama, es decir, un semipunto como se muestra en las imágenes 28 y 29. El objeto de estudio de este circuito es la corriente que circula por los transistores.

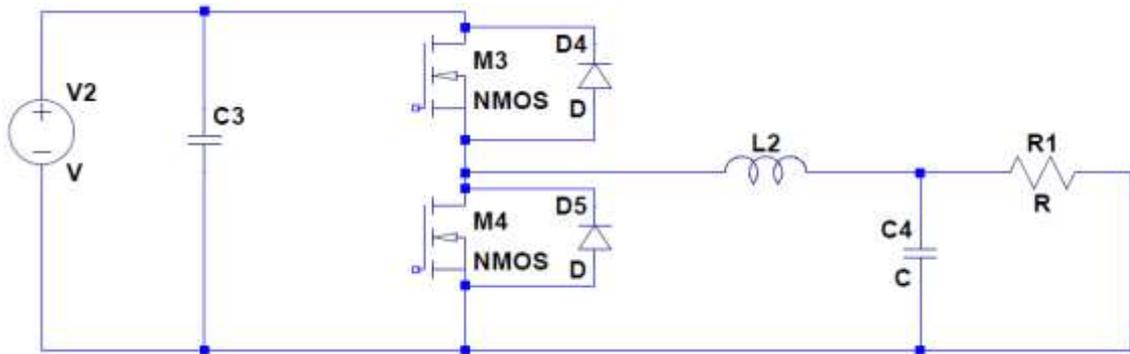


Imagen 28. Esquema del semipunto con dispositivos de Si

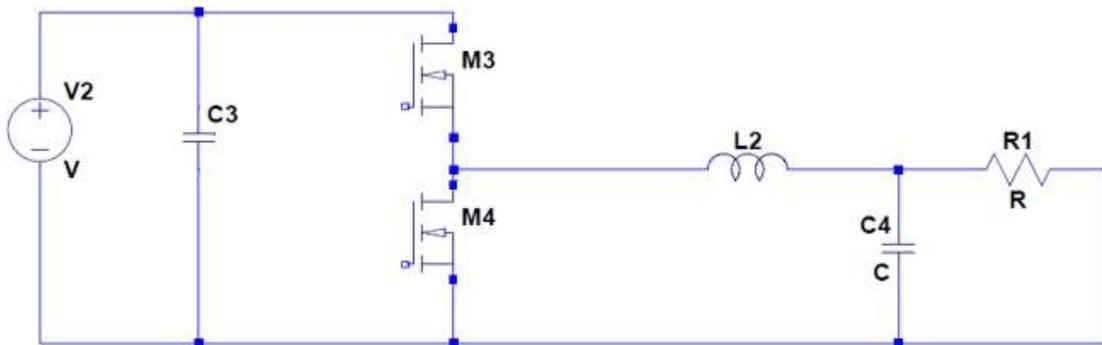
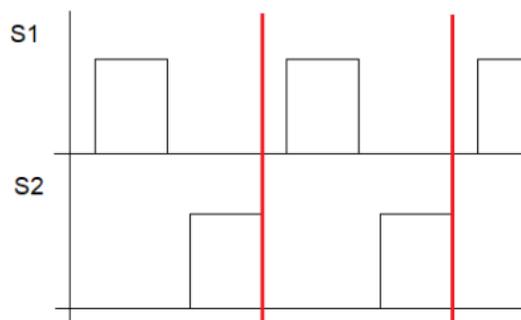


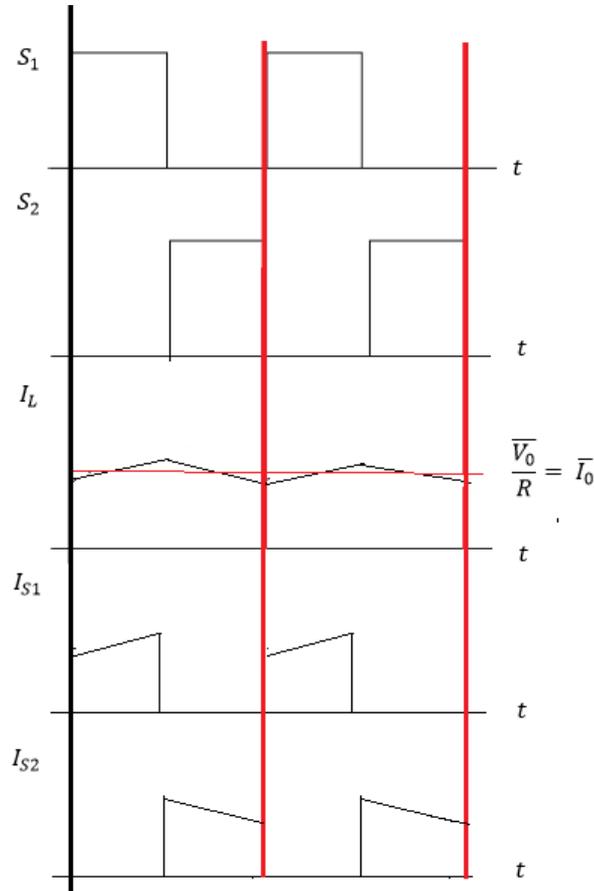
Imagen 29. Esquema del semipunto con dispositivos de GaN

Estudiamos el funcionamiento del semipunto, hay que destacar durante la conmutación de los transistores, se producen una serie de tiempos muertos entre el encendido y apagado de dichos transistores.



Gráfica 3. Encendido y apagado de los transistores del semipunto

Debido a que este tiempo muerto es muy pequeño y a la demostración más teórica del **anexo 7**, estos tiempos muertos se han considera despreciables, por lo que analizando el semipunte tenemos las siguientes formas de ondas.



Gráfica 4. Formas de onda del semipunte

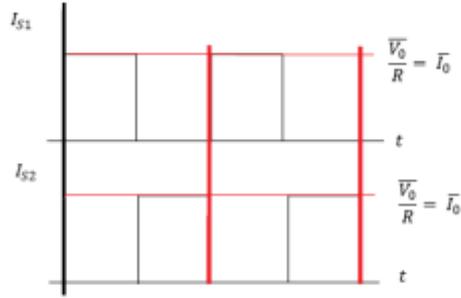
Se debe de tener en cuenta que el valor del rizado de la corriente que circula por la bobina es muy pequeño en comparación con el valor de la corriente de la bobina, esto se debe principalmente a que estamos diseñando en alta frecuencia.

En un convertidor se define el valor del rizado de la corriente como:

$$\Delta I_L \approx \frac{V_{CC} - V_O}{L} * D * T$$

Siendo  $T = \frac{1}{f} = \frac{1}{200kHz} = 5 * 10^{-6}$  por lo que  $\Delta I_L \ll I_L$ , en consecuencia el valor del rizado de la corriente se puede considerar despreciable.

Debido a esto y para simplificar los cálculos la onda de corriente que circula por los transistores tiene la siguiente forma.



Gráfica 5. Forma de onda de las corrientes que circulan por los transistores

Por lo tanto, la corriente que circula por un transistor es una onda cuadrada, para calcular el valor eficaz, realizando la integral de la forma de onda o bien a través de tablas de aproximación de las series de Fourier de formas de onda [25]

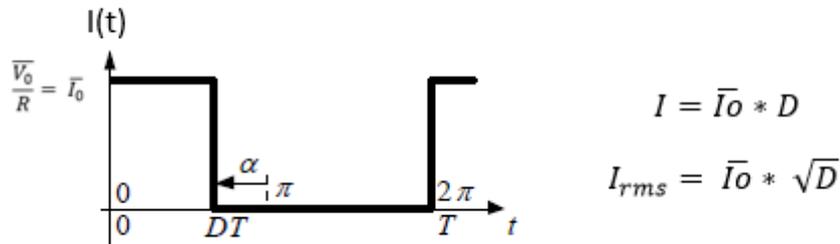


Imagen 30. Cálculo de la corriente eficaz

Esta hipótesis de cálculo es válida para el caso de PCB con FR4, ya que estudiamos los dispositivos de forma individual.

En cambio para estudiar los dispositivos en tecnología IMS se consideran los dos transistores a la vez, por lo que en el cálculo de la corriente eficaz se considera el tiempo de encendidos de ambos dispositivos.

$$I_{rms} = \bar{I}_o * \sqrt{D} + \bar{I}_o * \sqrt{1 - D}$$

Los resultados de estos ensayos de estas pérdidas se recogen en los **anexos 8 y 9**.

## 5. Obtención del modelo matemático

Una vez obtenidos un primer barrido de datos de tensión-corriente-pérdidas de potencia con los ensayos realizados, se procede a interpolar un segundo barrido de datos, para obtener una malla más homogénea de estos parámetros y así encontrar la ecuación matemática que defina el comportamiento de pérdidas de potencia del semipunto.

A través de la herramienta Matlab, se han realizado varias interpolaciones, para averiguar cuál es la óptima, la que mejor se adapta al problema. Algunas de estas interpolaciones para las pérdidas totales quedan reflejadas en las **imágenes 31, 32 y 33** para el silicio y las **imágenes 34, 35 y 36** para el nitruro de galio.

Siendo la interpolación más óptima la imagen 32 para el silicio y la imagen 35 para el nitruro de galio de galio.

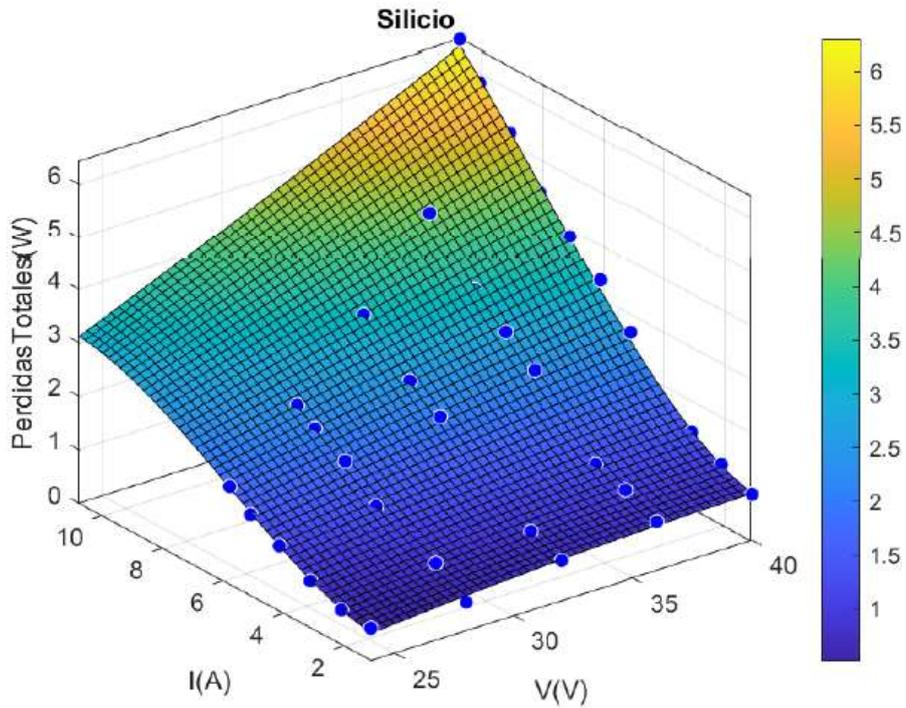


Imagen 31. Primera interpolación polinómica de las pérdidas de potencia totales en Silicio

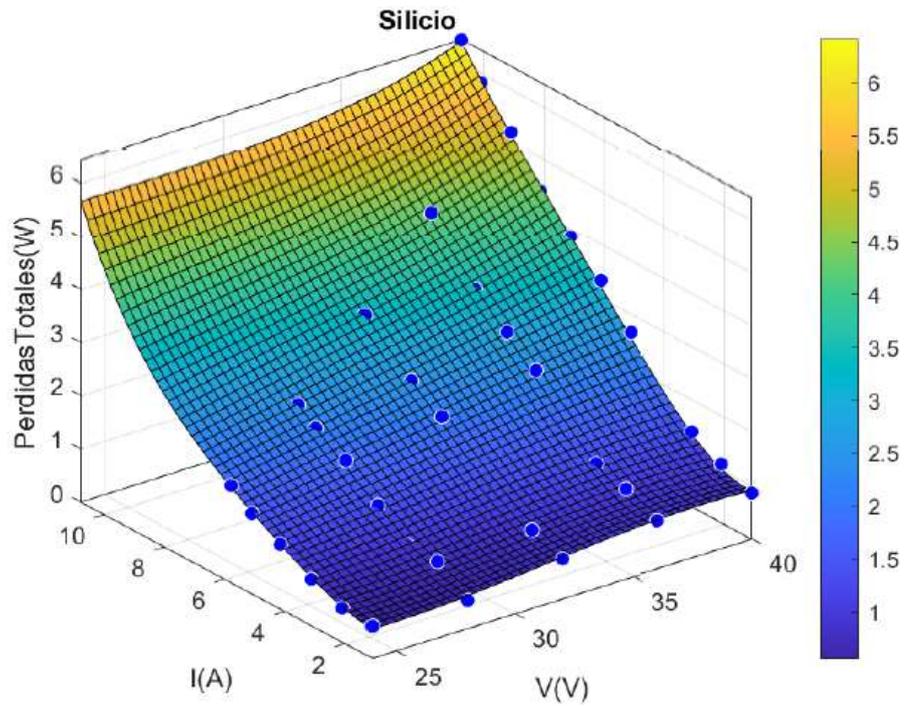


Imagen 32. Segunda interpolación polinómica de las pérdidas de potencia totales en Silicio

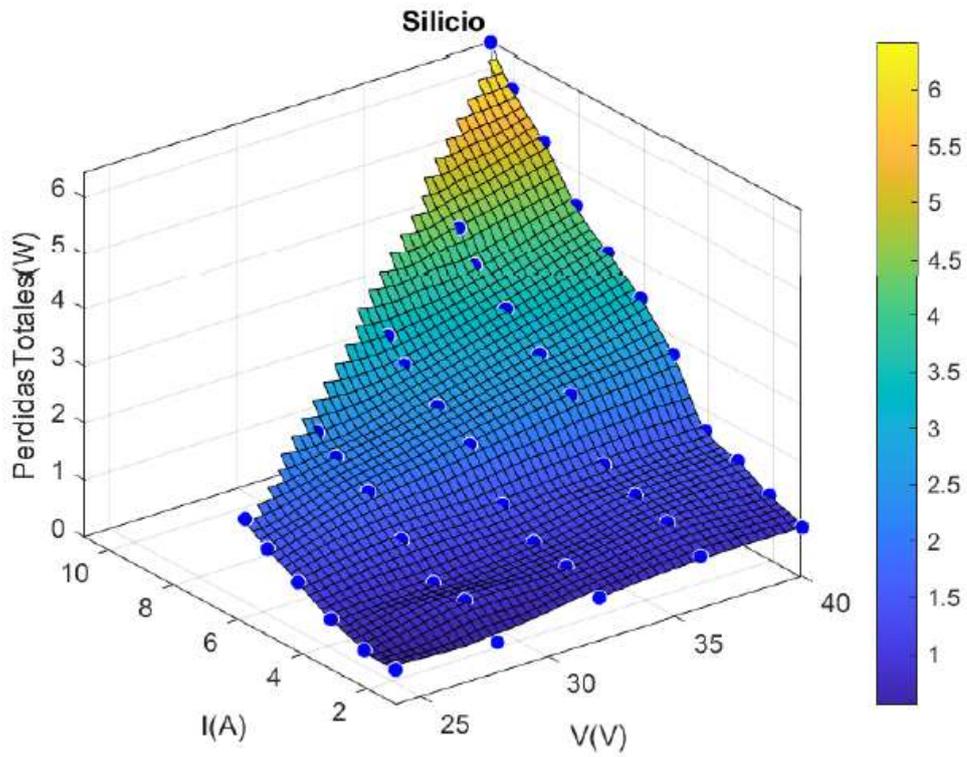


Imagen 33. Interpolación cúbica de las pérdidas de potencia totales en Silicio

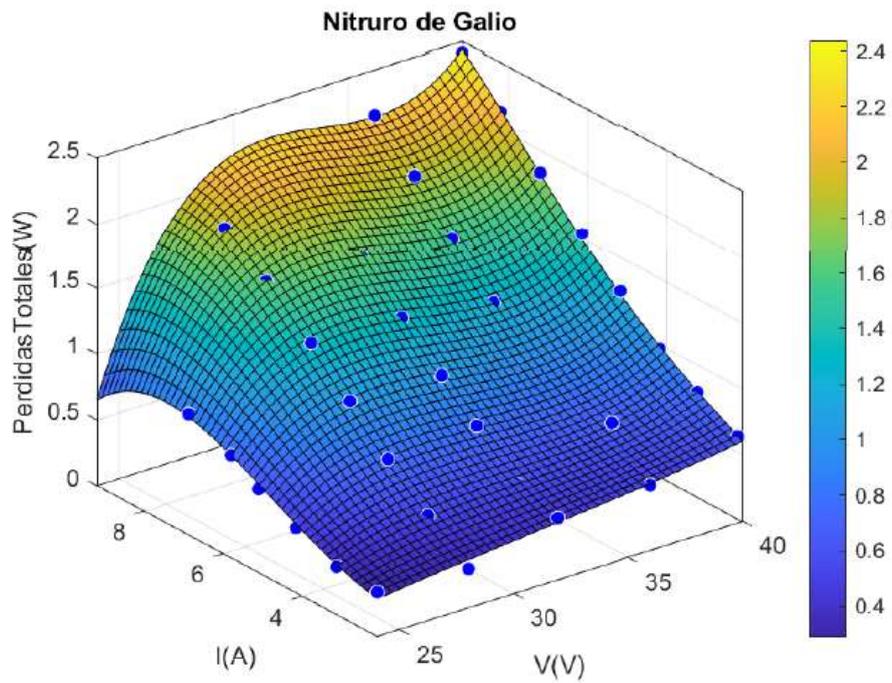


Imagen 34. Primera interpolación polinómica de las pérdidas de potencia totales en Nitruro de Galio

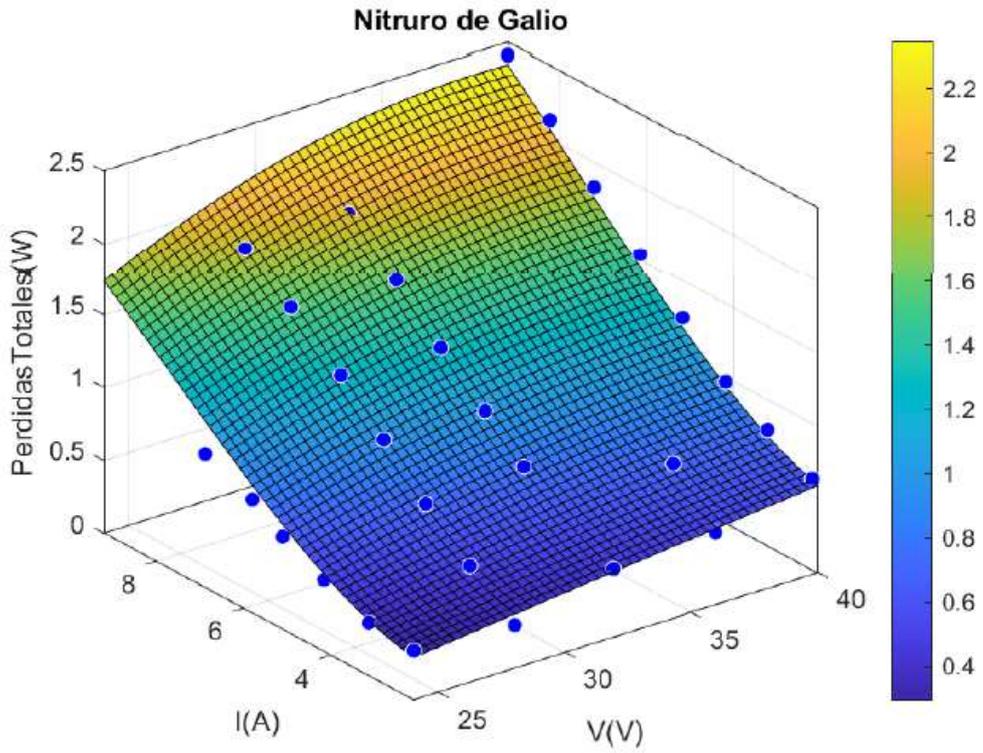


Imagen 35. Segunda interpolación polinómica de las pérdidas de potencia totales en Nitruro de Galio

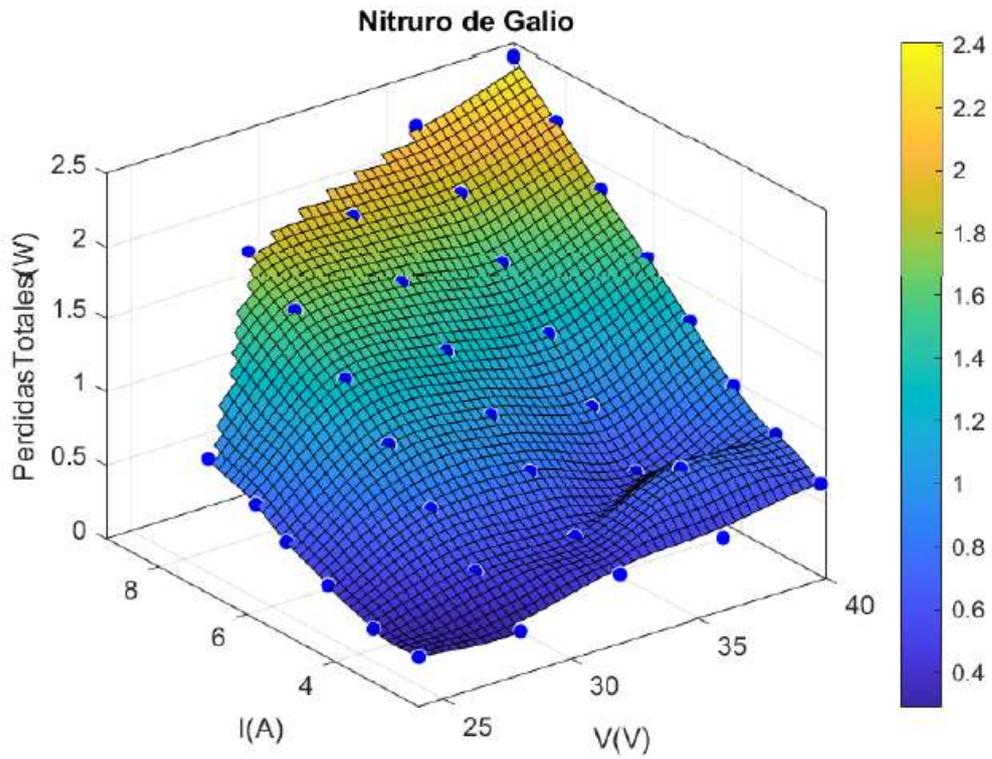


Imagen 36. Interpolación cúbica de las pérdidas de potencia totales en Nitruro de Galio

De estas interpolaciones se pueden obtener los coeficientes de las ecuaciones matemáticas que predicen el comportamiento de las pérdidas totales del dispositivo, siendo la forma de la ecuación:

$$Z(x, y) = p_{00} + p_{10} x + p_{01} y + p_{11} x y + p_{02} y^2$$

Coeficientes de la ecuación de las pérdidas en silicio:

- $p_{00} = 0.3295$
- $p_{10} = 0.003818$
- $p_{01} = -0.1897$
- $p_{11} = 0.01133$
- $p_{02} = 0.02716$

Quedando la ecuación de pérdidas totales, para el silicio:

$$Z(x, y) = 0.3295 + 0.003818 x - 0.1897 y + 0.01133 x y + 0.02716 y^2$$

Coeficientes de la ecuación de las pérdidas de nitruro de galio:

- $p_{00} = -0.4206$
- $p_{10} = 0.01965$
- $p_{01} = 0.03726$
- $p_{11} = 0.00107$
- $p_{02} = 0.01596$

Quedando la ecuación de pérdidas totales, para el nitruro de galio:

$$Z(x, y) = -0.4206 + 0.01965 x + 0.03726 y + 0.00107 x y + 0.01596 y^2$$

Las pérdidas por conducción se pueden obtener a través de la resistencia interna del fabricante por la intensidad objeto de estudio, y las pérdidas de conmutación se puede calcular como la resta de las totales y las de conducción.

## 6. Verificación del modelo

Para comprobar la fiabilidad del modelo obtenido, validando la hipótesis de la regresión experimental, se han realizado dos comprobaciones:

- En la primera de ellas se ha obtenido para cada medida del ensayo de pérdidas totales el porcentaje de error de las pérdidas totales como:

$$\frac{|aprox - exact|}{exact} * 100 (\%)$$

Una vez obtenido el porcentaje de error para cada medida del ensayo de pérdidas totales, se ha calculado la media de todos ellos, obteniendo un valor del 6.42 % para transistores de silicio y del 9.53 % para dispositivos de nitruro de galio.

Quedando estos cálculos reflejados en los **anexos 10 y 11**.

- Además para comprobar la veracidad del modelo se han realizado para cada transistor 4 medidas nuevas en el ensayo de pérdidas totales, se han calculados las pérdidas totales y luego se han obtenido estas con el modelo matemático correspondiente.

Los datos de estos ensayos quedan reflejados en las siguientes tablas, concretamente en la tabla 4 los datos de dispositivos de silicio y en la tabla 5 los datos de los transistores de nitruro de galio:

Tensión (V)	Corriente (A)	$P_{total}$ experimental(W)	$P_{total}$ ecuacion (W)	Error (%)
28	3,29	1,2156	1,1499	5,4001
30	2,16	0,9689	0,8951	7,6116
32	6,258	2,6549	2,597	2,1804
34	7,12	3,3456	3,2282	3,5094

Tabla 4. Datos de los nuevos ensayos de pérdidas totales con dispositivos de Silicio

Tensión (V)	Corriente (A)	$P_{total}$ experimental(W)	$P_{total}$ ecuacion (W)	Error (%)
26	3,11	0,5132	0,447	12,8934
30	2,09	0,4441	0,3835	13,6327
34	4,08	0,9021	0,8136	9,8123
38	5,11	1,2456	1,141	8,3968

Tabla 5. Datos de los nuevos ensayos de pérdidas totales con dispositivos de Nitruro de Galio.

Con estas comprobaciones se puede asegurar la fiabilidad de los modelos matemáticos obtenidos.

## 7. Conclusiones

En este apartado vamos a diferenciar entre las conclusiones de los dos principales objetivos de este Trabajo Fin de Grado:

- La comparación entre los diferentes modelos de disipación térmica estudiados.
- La comparación entre tecnologías en transistores, teniendo como objeto de estudio el silicio y el nitruro de galio.

## 7.1. Comparativa entre los diferentes modelos de disipación térmica

Como se ha explicado en el apartado 4.1 de esta memoria se han realizado ensayos térmicos para determinar la resistencia térmica del semipunto estudiado, y medir las temperaturas que alcanzan los transistores de dicho semipunto, las pérdidas totales dependen de forma directa de estas variables, como se ha expuesto a lo largo de esta memoria

En la Tabla 6 se recogen los valores de resistencia interna y de temperaturas alcanzadas para los distintos sustratos ensayados y para los distintos medios de disipación térmica estudiados.

	Modo de disipación térmica	T° max alcanzada (°C)	Req(°C/W)
FR4	Disipación al aire	68,1	23,15
	Carcasa de aluminio	33,4	6,04
	Radiador	34,6	6,03
IMS	Disipación al aire	42,2	10,93
	Carcasa de aluminio	25,0	2,30
	Radiador	26,3	2,99

Tabla 6. Comparación disipación térmica

En cuanto al tipo de sustrato de la placa utilizada se refiere, con estos datos podemos afirmar que las temperaturas alcanzadas y las resistencias térmicas obtenidas son menores en la tecnología IMS. Las pérdidas de potencia totales de los dispositivos dependen de estas variables, por lo que las pérdidas de potencia producidas serán menores en las placas de IMS respecto del sustrato FR4.

Esto se debe a que el sustrato de aluminio distribuye de forma más homogénea la temperatura que alcanza, mientras que las PCB de FR4 no son capaces de transmitir en calor y el foco de temperatura se produce en el elemento excitado.

Además, también podemos afirmar en cuanto a disipación térmica se refiere, que se alcanzan temperaturas y resistencias térmicas menores cuando se utiliza un elemento externo de disipación térmica, como puede ser un radiador u otro elemento como un ventilador.

Pero en este caso, un radiador no es siempre la única solución, sin añadir ningún elemento externo al sistema, hemos conseguido obtener temperaturas y valores de resistencia parecidos.

Para ello únicamente ha sido necesario el uso de un gap filler, pegando la placa a la carcasa de aluminio del elemento que va integrado el semipunto.

Es decir, se pueden conseguir reducir la temperatura de trabajo y por lo tanto las pérdidas de potencia de nuestros sistemas sin introducir elementos auxiliares y sin costes adicionales excesivos, simplemente estudiando en profundidad la situación objeto de estudio.

En el **anexo 12** se recoge en una tabla de forma visual las pérdidas en dispositivos con FR4 convencional y con IMS.

Las pérdidas de potencia totales producidas en dispositivos de Silicio son menores cuando se utiliza tecnología IMS, debido a la dependencia con la temperatura alcanzada y la resistencia térmica como se ha explicado anteriormente.

En cuanto a pérdidas de conducción se refiere no hay diferencias ya que dependen de la resistencia interna del dispositivo, dato de proveedor.

Por lo que las pérdidas por conmutación también son menores debido a la reducción de las totales.

## 7.2. Comparativa entre las diferentes tecnologías implementadas en transistores

Como se muestra en la tabla 7, las pérdidas de potencia totales disipadas en transistores son menores en dispositivos de tecnología de nitruro de galio.

Esto se debe a que el nitruro de galio tiene una elevada conductividad térmica en contraposición al silicio, lo que le permite trabajar a mayores temperaturas, es decir es capaz de disipar la energía, por lo que las pérdidas totales son menos que en dispositivos clásicos de silicio. Además esta característica hace que se evite la necesidad de disponer de disipadores.

En cuanto a las pérdidas de potencia de conducción, también son menores en dispositivos de nitruro de galio, debido a que los valores de resistencia interna son menores que las resistencias internas de los transistores de silicio.

Para finalizar con respecto a las pérdidas de conmutación, también son menores en dispositivos de nitruro de galio, ya que estas dependen directamente de las pérdidas de potencia totales y de las de conducción.

V (V)	I (A)	P totales		P conducción		P conmutación	
		Si	GaN	Si	GaN	Si	GaN
24V	2,08	0,6499	0,3399	0,0066	0,0047	0,6433	0,3352
	3,11	0,8808	0,3651	0,0219	0,0157	0,8588	0,3494
	4,14	1,2199	0,4949	0,0518	0,037	1,1681	0,4578
	5,09	1,5137	0,6366	0,0962	0,0757	1,4176	0,5608
	5,78	1,8293	0,7811	0,1408	0,1109	1,6885	0,6701
28V	2,11	0,9518	0,2959	0,0059	0,004	0,9459	0,2919
	3,09	0,9564	0,5351	0,0184	0,0134	0,938	0,5216
	4,08	1,4123	0,7987	0,0425	0,0344	1,3698	0,7642
	5,11	1,942	1,0839	0,0834	0,0645	1,8586	1,0194
	6,11	2,2436	1,3659	0,1426	0,1101	2,101	1,2557
	6,69	2,507	1,6511	0,1872	0,1845	2,3199	1,4665
32 V	2,11	0,9784	0,454	0,0051	0,0037	0,9733	0,4578
	3,12	1,0964	0,5434	0,0166	0,0135	1,0798	0,5298
	4,1	1,4622	0,822	0,0423	0,0317	1,4198	0,7903
	5,11	2,2038	1,0587	0,073	0,0564	2,1308	1,0022
	6,12	2,57	1,3331	0,1254	0,0973	2,4446	1,2357
	7,15	2,9793	1,6359	0,1999	0,1548	2,7793	1,481
	7,65	3,3372	1,9269	0,2449	0,2566	3,0923	1,6703
36 V	2,13	1,1827	0,4873	0,0047	0,0032	1,178	0,484
	3,12	1,356	0,8027	0,0166	0,0111	1,3395	0,7915
	4,11	1,5932	0,614	0,0379	0,0262	1,5554	0,5878
	5,13	2,5021	0,8957	0,0737	0,0508	2,4284	0,8449
	6,09	2,9279	1,2304	0,1098	0,086	2,8181	1,1443
	7,14	3,4051	1,5532	0,177	0,1388	3,2282	1,4143
	8,11	3,8923	1,8841	0,2594	0,2174	3,6329	1,6667
	8,61	4,4209	2,17845	0,3103	0,3095	4,1105	1,8688
40 V	2,11	1,1006	0,61877	0,0041	0,0033	1,0965	0,6153
	3,09	1,4059	0,7904	0,0145	0,0116	1,3914	0,7787
	4,1	1,6313	0,9646	0,0338	0,0253	1,5974	0,9392
	5,11	2,6562	1,2451	0,0584	0,0479	2,5978	1,1972
	6,11	3,3306	1,5342	0,0998	0,0801	3,2308	1,454
	7,12	3,8608	1,8285	0,1579	0,1292	3,7029	1,6993
	8,13	4,3911	2,1247	0,2352	0,206	4,1559	1,9186
	9,11	5,1997	2,4085	0,3309	0,2879	4,8688	2,1206

Tabla 7. Comparativa entre dispositivos de Si y GaN en FR4

## 8. Líneas futuras

El objetivo principal de este Trabajo Fin de Grado ha sido diseñar e implementar un modelo de conocimiento de pérdidas de potencia.

Es el inicio de una nueva línea de trabajo para calcular pérdidas en dispositivos que trabajen a alta frecuencia en cualquier aplicación.

Se ha conseguido obtener una metodología ya sea más sencilla o más complicada para caracterizar distintos dispositivos y tener más información sobre estos, ya que los fabricantes de transistores únicamente facilitan una serie de datos, que no refleja cómo se va a comportar ese dispositivo en una aplicación determinada.

Como línea de trabajo futura, se puede plantear a partir del modelo descrito, realizar un estudio de pérdidas de potencia de un puente completo, formado por cuatro transistores.

Del mismo modo este Trabajo Fin de Grado se podría extrapolar para obtener los parámetros de los nuevos dispositivos que están por llegar.

## Bibliografía

- Para la información del proyecto Battex se ha consultado:  
**[1]** Trabajo Fin de Grado Raúl Martín, 'Sistema microcontrolado para la hibridación de baterías'.
- Para la información requerida sobre la evolución de los dispositivos electrónicos:  
**[2]** <https://www.vix.com/es/btg/curiosidades/4175/la-historia-de-los-transistores>
- La información sobre lo que es un transistor y sus partes se ha encontrado en el siguiente enlace:  
**[3]** <https://es.scribd.com/doc/100344975/Transistor-Partes-Caracteristicas-Tipos>
- Para la información sobre transistores de Nitruro de Galio, se han consultado varias plataformas online:  
**[4]** <http://www.inmesol.es/blog/el-nitruro-de-galio-firme-candidato-para-la-electronica-moderna>  
**[5]** <http://www.almexa.com.mx/blog/5-caracteristicas-del-aluminio-para-electronica-que-necesita-conocer/>  
**[6]** Tesis Doctoral; Crecimiento y fabricación de transistores HEMT de AlGaIn/GaN por epitaxia de haces moleculares  
Universidad Politécnica de Madrid
- Para encontrar la información requerido sobre dispositivos de Nitruro de Galio:  
**[7]** <https://blogs.publico.es/ignacio-martil/2016/11/18/silicio-la-materia-prima-de-dos-revoluciones-la-electronica-y-la-energetica/>  
**[8]** <https://hardzone.es/2018/02/24/silicio-fabricar-procesadores/>  
**[9]** Artículo Carburo de silicio, base de los futuros semiconductores de alta potencia  
<https://library.e.abb.com/public/.../37-42m174.pdf>
- Para la búsqueda de información y documentación de las pérdidas de potencia producidas en transistores:  
**[10]** <https://www.uv.es/marinjl/electro/transistores.html>  
**[11]** <http://camiloelectronicapdispo.blogspot.com/2011/12/perdidas-en-conduccion-y-en-conmutacion.html>

[12]<https://www.google.com/url?sa=t&rct=j&q=&esrc=s&source=web&cd=2&ved=2ahUKEwjn5bv4zslhAhVFtHEKHfr4Af0QFjABegQIAhAC&url=http%3A%2F%2Focw.uc3m.es%2Ftecnologia-electronica%2Felectronica-de-potencia%2Fmaterial-de-clase-1%2FMC-F-002.pdf&usg=AOvVaw3vV27eBNjPGJN4UnIkfSTp>

- Las características del driver del semipunto de Silicio se puede consultar el siguiente enlace:

[13]<https://www.st.com/en/power-management/l6494.html>

- Para la búsqueda de un modulo semipunto de Nitruro de Galio en EPC:

[14]<https://epc-co.com/epc>

- Para buscar información sobre disipación térmica se ha consultado el siguiente link:

[15]<http://www.electronicasi.com/enseanzas/electronica-elemental/electronica-basica/disipacion-termica-en-componentes/>

- Apuntes Electrónica digital y de potencia

[16]<https://es.farnell.com/leader-tech-ferrishield/tgf50-07870787-039/thermal-gap-filler-200x200x1mm/dp/2778878>

## Anexos

### ANEXO 1: Ensayo de disipación térmica con dispositivos de Silicio

Con el objetivo de obtener los valores de resistencias internas para su posterior utilización en el modelo inverso y obtener las pérdidas de potencia totales de la aplicación, se han realizado ensayos de disipación térmica.

El procedimiento seguido en estos ensayos es el mencionado en el apartado 4.1 de esta memoria y los resultados obtenidos se exponen a continuación.

En las siguientes tablas se recogen los valores de temperaturas medidos en grados centígrados, en rojo las temperaturas estimadas y los valores de las resistencias internas calculadas, para ambas tecnologías, con dispositivos de silicio.

Medidas y Estimaciones (°C)				
Tª encapsulado	Tª PCB bottom	Tª Carcasa Al bottom	Tª Radiador	Tª Ambiente
68,1	60,7	-	-	20,8
67,3	61,1	-	-	21
33,4	27,2	26,25	-	21,32
34,6	27,2	-	25,1	22,53

Tabla 8. Valores de temperaturas medidas y estimadas en PCB convencional

Resistencias Térmicas (°C/W)					
Renc-pcb	Rpcb-aire	Rpcb-alu	Ralu-aire	Rpcb-sink	Rsink-aire
3,7	19,95	-	-	-	-
3,1	20,05	-	-	-	-
3,1	-	0,475	2,465	-	-
3,7	-			1,05	1,285

Tabla 9. Valores de resistencias calculados en PCB convencional

Medidas y Estimaciones (°C)				
Tª encapsulado	Tª PCB IMS	Tª Carcasa Aluminio bottom	Tª Radiador	Tª Ambiente
42,2	38,83	-	-	20,34
25	21,63	21	-	20,4
26,3	22,93	-	22	20,32

Tabla 10. Valores de temperaturas medidas y estimadas en IMS

<b>Resistencias Térmicas (°C/W)</b>					
<b>Renc-IMS (Rc-IMS)</b>	<b>R IMS-aire</b>	<b>R IMS-Alu</b>	<b>Ralu-aire</b>	<b>R IMS-sink</b>	<b>Rsink- aire</b>
1,685	9,245	-	-	-	-
1,685	-	0,315	0,3	-	-
1,685	-	-	-	0,465	0,84

*Tabla 11. Valores de resistencias calculados en IMS*

## ANEXO 2: Ensayo de disipación térmica con dispositivos de Nitruro de Galio

En la tabla 12 y 13 se recogen los valores de las resistencias internas y de las temperaturas obtenidas en los ensayos de disipación térmica para la tecnología GaN.

Como se ha comentado anteriormente estamos ensayando un módulo Demo Boards, por lo que no se va a poder estudiar en este caso la opción de la tecnología IMS y debido a su topología únicamente se ha a calcular el modelo en posición vertical al aire.

Medidas y Estimaciones (°C)				
T <sup>a</sup> encapsulado	T <sup>a</sup> PCB bottom	T <sup>a</sup> Carcasa Aluminio bottom	T <sup>a</sup> Radiador	T <sup>a</sup> Ambiente
48,1	43,5	-	-	26,3

Tabla 12. Valores de temperaturas medidas

Resistencias Térmicas (°C/W)					
Renc-pcb	Rpcb-aire	Rpcb-alu	Ralu-aire	Rpcb-sink	Rsink-aire
3,83333333	17,2	-	-	-	-

Tabla 13. Valores de resistencias calculados

## ANEXO 3: Ensayo de pérdidas de potencia totales en dispositivos de Silicio

Pérdidas de potencia totales que se producen para ambos sustratos (Tabla 15 y 16).

Tensión (V)	Corriente (A)	Tª case	Tª amb	Req	Ptotal (W)
24 V	1,11	43,4	29,1	23,65	0,6046
	2,08	45,57	30,2	23,65	0,6498
	3,11	51,63	30,8	23,65	0,8807
	4,14	59,95	31,1	23,65	1,2198
	5,09	67	31,2	23,65	1,5137
	5,78	39,32	28,28	6,035	1,8293
28 V	1,1	40,46	28,01	23,65	0,5264
	2,11	51,11	28,6	23,65	0,9517
	3,09	51,52	28,9	23,65	0,9564
	4,08	63,9	30,5	23,65	1,4122
	5,11	39,93	28,21	6,035	1,942
	6,11	42,01	28,47	6,035	2,2435
	6,69	43,74	28,61	6,035	2,507
32 V	1,09	50,03	32,4	23,65	0,7454
	2,11	55,94	32,8	23,65	0,9784
	3,12	58,94	33,01	23,65	1,0964
	4,1	65,52	30,94	23,65	1,4621
	5,11	42,04	28,74	6,035	2,2038
	6,12	44,46	28,95	6,035	2,57
	7,15	47,13	29,15	6,035	2,9792
	7,65	49,49	29,35	6,035	3,3371
36 V	1,1	52,36	31,01	23,65	0,9027
	2,13	59,07	31,1	23,65	1,1826
	3,12	63,15	31,08	23,65	1,356
	4,11	68,89	31,21	23,65	1,5932
	5,13	44,5	29,4	6,035	2,502
	6,09	47,43	29,76	6,035	2,9279
	7,14	50,57	30,02	6,035	3,4051
	8,11	53,84	30,35	6,035	3,8922
	8,61	57,13	30,45	6,035	4,4208
40 V	1,09	51,47	31,12	23,65	0,8604
	2,11	57,2	31,17	23,65	1,1006
	3,09	64,48	31,23	23,65	1,4059
	4,1	69,87	31,29	23,65	1,6312
	5,11	45,45	29,42	6,035	2,6561
	6,11	49,56	29,46	6,035	3,3305
	7,12	52,89	29,59	6,035	3,8608
	8,13	56,11	29,61	6,035	4,391
	9,11	61,1	29,72	6,035	5,1996
	10,11	64,99	29,86	6,035	5,821
	10,76	68,7	29,95	6,035	6,4208

Tabla 14. Resultados de pérdidas de potencia totales en FR4 con dispositivos de Silicio

Tensión (V)	Corriente (A)	Tª case	Tª amb	Req	Ptotal (W)
24 V	1,09	34,35	28,8	10,93	0,5078
	2,06	35,88	29,96	10,93	0,5416
	3,09	39,21	30,01	10,93	0,8417
	4,11	43,53	30,83	10,93	1,1619
	5,08	47,11	30,99	10,93	1,4748
	5,89	51,13	31,06	10,93	1,8362
28 V	1,09	32,23	28,03	10,93	0,3843
	2,06	37,69	28,63	10,93	0,8289
	3,09	38,21	28,96	10,93	0,8463
	4,11	45,75	28,62	10,93	1,5672
	5,08	51,48	28,86	10,93	2,0695
	6,11	57,96	28,99	10,93	2,6505
32 V	6,69	34,17	29,03	2,99	1,7191
	1,09	39,25	31,9	10,93	0,6725
	2,08	42,37	32,01	10,93	0,9478
	3,12	43,41	32,16	10,93	1,0293
	4,09	45,76	32,21	10,93	1,2397
	5,11	52,66	32,36	10,93	1,8573
	6,12	59,41	32,44	10,93	2,4675
	7,12	41,25	29,11	2,99	4,0602
36 V	7,68	43,15	29,19	2,99	4,6689
	1,09	39,68	30,98	10,93	0,796
	2,08	43,02	31,05	10,93	1,0952
	3,12	45,11	31,08	10,93	1,2836
	4,09	48,05	31,11	10,93	1,5499
	5,11	51,86	31,16	10,93	1,8939
	6,12	55,95	31,21	10,93	2,2635
	7,12	61,63	31,52	10,93	2,7548
	8,13	39,92	28,28	2,99	3,893
40 V	8,53	41,79	28,59	2,99	4,4147
	1,11	38,69	31,11	10,93	0,6935
	2,08	41,68	31,36	10,93	0,9442
	3,09	45,85	31,39	10,93	1,323
	4,09	48,58	31,42	10,93	1,57
	5,08	52,23	31,56	10,93	1,8911
	6,12	57,29	31,69	10,93	2,3422
	7,12	61,42	32,02	10,93	2,6898
	8,13	40,73	29,36	2,99	3,8027
	9,16	43,27	29,64	2,99	4,5585
	10,11	45,25	29,86	2,99	5,1472
	10,76	47,36	30,01	2,99	5,8027

Tabla 15. Resultados de pérdidas totales en IMS con dispositivos de Silicio

## ANEXO 4: Ensayo de pérdidas de potencia totales en dispositivos de Nitruro de Galio

Se han realizado los ensayos de pérdidas de potencia totales con dispositivos de nitruro de galio, siguiendo el mismo procedimiento que en el caso anterior.

Tensión (V)	Corriente (A)	Tª case	Tª amb	Req	Ptotal (W)
24 V	2,08	32,55	25,4	21,0333	0,3399
	3,11	33,09	25,41	21,0333	0,3651
	4,14	35,87	25,46	21,0333	0,4949
	5,09	38,98	25,59	21,0333	0,6366
	5,78	42,06	25,63	21,0333	0,7811
	6,86	45,21	25,89	21,0333	0,9185
28 V	2,08	32,085	25,86	21,0333	0,2959
	3,11	37,175	25,92	21,0333	0,53511
	4,12	42,79	25,99	21,0333	0,7987
	5,08	48,89	26,09	21,0333	1,0839
	6,07	54,88	26,15	21,0333	1,3659
	7,21	60,9	26,17	21,0333	1,6511
	8,26	66,16	26,29	21,033	1,8955
32 V	2,13	35,86	26,31	21,0333	0,454
	3,16	37,88	26,45	21,0333	0,5434
	4,19	43,85	26,56	21,0333	0,822
	5,08	48,63	26,36	21,0333	1,0587
	6,09	54,63	26,59	21,0333	1,3331
	7,11	60,86	26,45	21,0333	1,6359
	8,21	67,12	26,59	21,033	1,9269
36 V	2,11	36,26	26,01	21,0333	0,4873
	3,08	39,995	23,11	21,0333	0,8027
	4,09	39,145	26,23	21,0333	0,614
	5,1	45,07	26,23	21,0333	0,8957
	6,08	52,17	26,29	21,0333	1,2304
	7,13	59,03	26,36	21,0333	1,5532
	8,08	66,02	26,39	21,0333	1,8841
	9,09	72,27	26,45	21,0333	2,1784
40 V	2,21	35,465	22,45	21,0333	0,6187
	3,23	39,135	22,51	21,0333	0,7904
	4,19	42,95	22,66	21,0333	0,9646
	5,18	48,97	22,78	21,0333	1,2451
	6,15	55,16	22,89	21,0333	1,5342
	7,21	61,41	22,95	21,0333	1,8285
	8,22	67,77	23,08	21,0333	2,1247
	9,19	73,89	23,23	21,0333	2,4085

Tabla 16. Resultados de pérdidas totales en FR4 con dispositivos de Nitruro de Galio

## ANEXO 5: Ensayo de pérdidas de conducción en dispositivos de Silicio

Como se ha explicado anteriormente en el apartado 3.3 de este Trabajo Fin de Grado se han realizado para los distintos dispositivos ensayos de conducción, con el objetivo de determinar la resistencia interna del dispositivo y así posteriormente poder calcular las pérdidas por conducción que se producen en estos, ya que se encuentran relacionadas a través de la siguiente fórmula.

$$Pérdidas_{CONDUCCIÓN} (W) = R_{DS(ON)} * I_{rms}^2$$

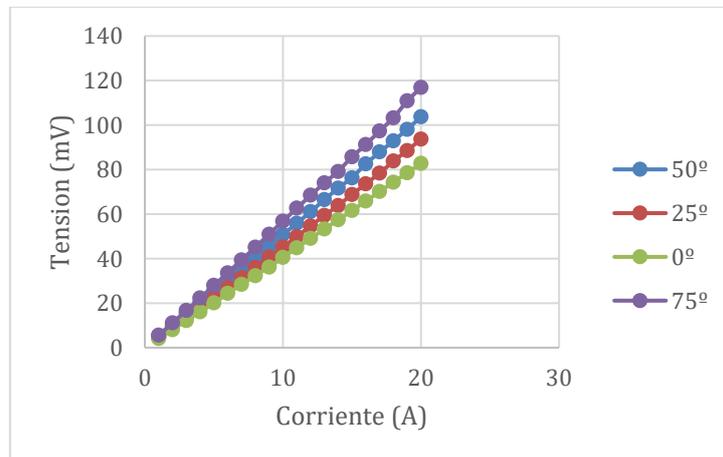
Tras realizar los ensayos a diferentes temperaturas, con PCB convencional de sustrato FR4, se han obtenido los siguientes valores de resistencia interna, recogidos en la tabla siguiente:

TEMPERATURA (°C)	R DS (mΩ)
0	4,1482
25	4,6711
50	5,1787
75	5,8118

Tabla 17. Valores de Resistencia interna en FR4 con dispositivos de Silicio

Consultando las hojas de características del dispositivo IAUT150N10S5N035, de la familia OptiMOS-5 de Infineon, obtenemos un valor de resistencia interna  $R_{DS(on)}$  de 3.5 mΩ, por lo que ya se puede intuir que el valor de la resistencia interna es dependiente de la aplicación.

A continuación, se muestra la gráfica 6 que corresponde a la gráfica de conducción del transistor a distintas temperaturas.



Gráfica 6. Recta de conducción de dispositivos de Silicio en FR4.

Una vez obtenidos los valores de las resistencias internas se pueden calcular las pérdidas por conducción, a través del valor de la corriente eficaz que circula por el dispositivo (Tabla 18).

$$Pérdidas_{CONDUCCIÓN} (W) = R_{DS(ON)} * I_{rms}^2$$

Vcc (V)	Vo (V)	Io (A)	Itran (A)	Tª case	R DS (mΩ)	P cond (W)
24	3,7518	1,11	0,4388	43,4	5,1787	0,0009
	7,0304	2,08	1,1257	45,57	5,1787	0,0065
	10,512	3,11	2,0582	51,63	5,1787	0,0219
	13,993	4,14	3,1612	59,95	5,1787	0,0517
	17,204	5,09	4,3095	67	5,1787	0,0961
	19,536	5,78	5,2148	39,32	5,1787	0,1408
28	3,718	1,1	0,4008	40,46	5,1787	0,0008
	7,1318	2,11	1,0648	51,11	5,1787	0,0058
	10,444	3,09	1,8871	51,52	5,1787	0,0184
	13,79	4,08	2,8633	63,9	5,1787	0,0424
	17,272	5,11	4,0131	39,93	5,1787	0,0834
	20,652	6,11	5,2473	42,01	5,1787	0,1425
	22,612	6,69	6,0119	43,74	5,1787	0,1871
32	3,6842	1,09	0,3698	50,03	5,1787	0,0007
	7,1318	2,11	0,9961	55,94	5,1787	0,0051
	10,546	3,12	1,7910	58,94	5,1787	0,0166
	13,858	4,1	2,6981	65,52	5,8118	0,0423
	17,272	5,11	3,7541	42,04	5,1787	0,0729
	20,686	6,12	4,9205	44,46	5,1787	0,1253
	24,167	7,15	6,2135	47,13	5,1787	0,1999
	25,857	7,65	6,8766	49,49	5,1787	0,2448
36	3,718	1,1	0,3535	52,36	5,1787	0,0006
	7,1994	2,13	0,9525	59,07	5,1787	0,0046
	10,546	3,12	1,6886	63,15	5,8118	0,0165
	13,892	4,11	2,5531	68,89	5,8118	0,0378
	17,339	5,13	3,5602	44,5	5,8118	0,0736
	20,584	6,09	4,6050	47,43	5,1787	0,1098
	24,133	7,14	5,8459	50,57	5,1787	0,1769
	27,412	8,11	7,0768	53,84	5,1787	0,2593
	29,102	8,61	7,7412	57,13	5,1787	0,3103
40	3,6842	1,09	0,3308	51,47	5,1787	0,0005
	7,1318	2,11	0,8909	57,2	5,1787	0,0041
	10,444	3,09	1,5789	64,48	5,8118	0,0144
	13,858	4,1	2,4132	69,87	5,8118	0,0338
	17,272	5,11	3,3578	45,45	5,1787	0,0583
	20,652	6,11	4,3902	49,56	5,1787	0,0998
	24,066	7,12	5,5226	52,89	5,1787	0,1579
	27,479	8,13	6,7385	56,11	5,1787	0,2351
	30,792	9,11	7,9929	61,1	5,1787	0,3308
	34,172	10,11	9,3444	64,99	5,8118	0,5074
	36,369	10,76	10,2599	68,7	5,8118	0,6117

Tabla 18. Valores de las pérdidas por conducción en FR4 con dispositivos de Silicio

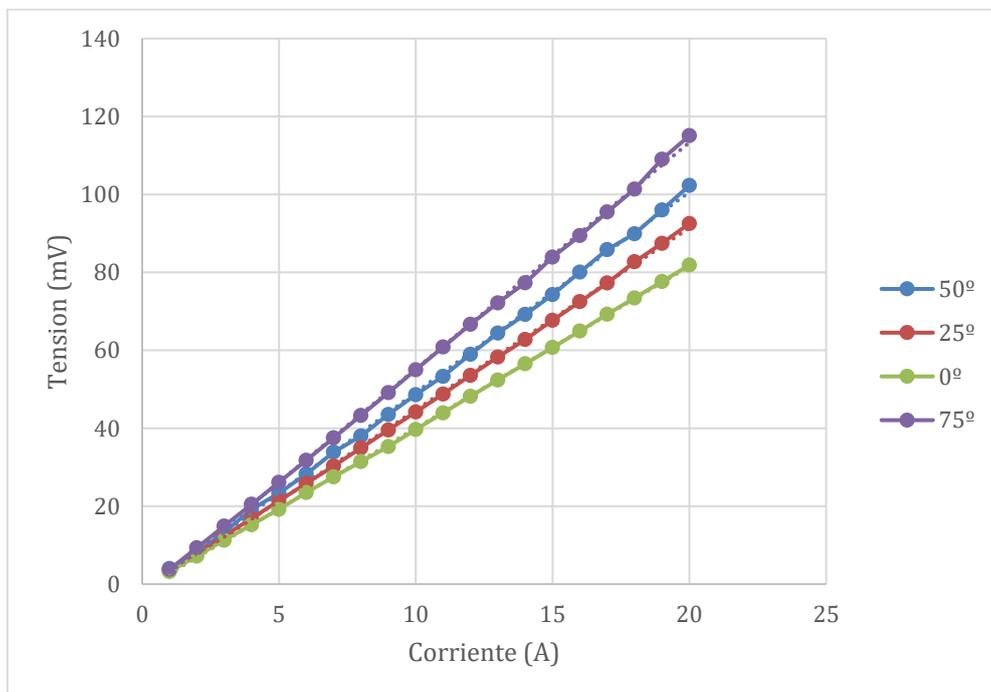
Tras realizar el ensayo con dispositivos de Silicio, en PCB con tecnología IMS, se recogen a continuación; en la Tabla 19; los valores de resistencia interna calculados.

TEMPERATURA (°C)	R <sub>DS</sub> (mΩ)
0	4,1282
25	4,6611
50	5,147
75	5,8018

Tabla 19. Valores de Resistencia interna en IMS con dispositivos de Silicio

Como se ha citado en el apartado anterior, consultando la hoja de características del transistor utilizado, OptiMOS-5 de Infineon, obtenemos un valor de resistencia interna  $R_{DS(on)}$  de 3.5mOhm.

Además se incluye en la gráfica 7, la gráfica de conducción del transistor de Silicio en IMS.



Gráfica 7. Recta de conducción de dispositivos de Silicio en IMS.

Se han calculado las pérdidas por conducción que se producen en el ensayo de pérdidas totales en dispositivos de silicio en IMS (Tabla 20).

Vcc (V)	Vo (V)	Io (A)	Itran (A)	T <sup>a</sup> case	R DS (mΩ)	P cond (W)
24	3,6842	1,09	1,4299	34,35	4,6611	0,0095
	6,9628	2,06	2,8452	35,88	4,6611	0,0377
	10,444	3,09	4,3607	39,21	5,147	0,0979
	13,892	4,11	5,7942	43,53	5,147	0,1728
	17,17	5,08	7,0067	47,11	5,147	0,2527
	19,908	5,89	7,7965	51,13	5,147	0,3129
28	3,6842	1,09	1,4111	32,23	4,6611	0,0093
	6,9628	2,06	2,8129	37,69	4,6611	0,0369
	10,444	3,09	4,3339	38,21	5,147	0,0967
	13,892	4,11	5,8124	45,75	5,147	0,1739
	17,17	5,08	7,1374	51,48	5,147	0,2622
	20,652	6,11	8,3774	57,96	5,147	0,3612
32	22,612	6,69	8,9466	34,17	5,147	0,4120
	3,6842	1,09	1,3952	39,25	5,147	0,0100
	7,0304	2,08	2,8123	42,37	5,147	0,0407
	10,546	3,12	4,3458	43,41	5,147	0,0972
	13,824	4,09	5,7707	45,76	5,147	0,1714
	17,272	5,11	7,2209	52,66	5,147	0,2684
36	20,686	6,12	8,5596	59,41	5,147	0,3771
	24,066	7,12	9,7199	41,25	5,147	0,4863
	25,958	7,68	10,2542	43,15	5,147	0,5412
	3,6842	1,09	1,3814	39,68	5,147	0,0098
	7,0304	2,08	2,7851	43,02	5,147	0,0399
	10,546	3,12	4,3122	45,11	5,147	0,0957
	13,824	4,09	5,7445	48,05	5,147	0,1699
	17,272	5,11	7,2252	51,86	5,147	0,2687
40	20,686	6,12	8,6307	55,95	5,147	0,3834
	24,066	7,12	9,9209	61,63	5,147	0,5066
	27,479	8,13	11,0583	39,92	5,147	0,6294
	28,831	8,53	11,4400	41,79	5,147	0,6736
	3,7518	1,11	1,3966	38,69	5,147	0,0100
	7,0304	2,08	2,7604	41,68	5,147	0,0392
	10,444	3,09	4,2351	45,85	5,147	0,0923
	13,824	4,09	5,7130	48,58	5,147	0,1680
40	17,17	5,08	7,1661	52,23	5,147	0,2643
	20,686	6,12	8,6537	57,29	5,147	0,3854
	24,066	7,12	10,0165	61,42	5,147	0,5164
	27,479	8,13	11,2871	40,73	5,147	0,6557
	30,961	9,16	12,4132	43,27	5,147	0,7931
	34,172	10,11	13,2036	45,25	5,147	0,8973
	36,369	10,76	13,5019	47,36	5,147	0,9383

Tabla 20. Valores de las pérdidas por conducción en IMS con dispositivos de Silicio

## ANEXO 6: Ensayo de pérdidas de conducción en dispositivos de Nitruro de Galio

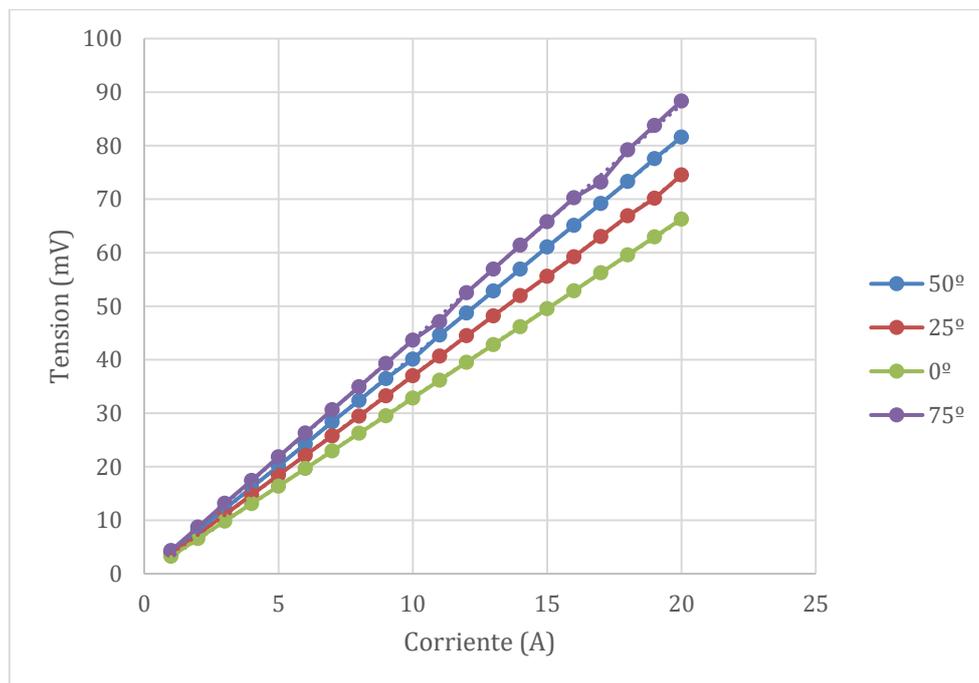
Tras realizar los ensayos a diferentes temperaturas para los dispositivos de nitruro de galio, de acuerdo al procedimiento comentado anteriormente, se han obtenido los valores de resistencia interna, los cuales están recogidos en la tabla 21.

TEMPERATURA (°C)	R <sub>DS</sub> (mΩ)
0	3,3175
25	3,7172
50	4,0851
75	4,3944

Tabla 21. Valores de Resistencia interna en FR4 con dispositivos de Nitruro de Galio

Consultando las hojas de características del dispositivo EPC2020, transistor de la Demo Board EPC 9033, observamos que el fabricante da un valor de resistencia interna  $R_{DS(on)}$  de 2.2 mΩ, por lo que igual que en caso anterior se puede intuir que el valor de la resistencia interna es dependiente de la aplicación y varía con la temperatura.

En la siguiente gráfica 8, se pueden observar las distintas rectas de conducción del dispositivo para diferentes temperaturas.



Gráfica 8. Recta de conducción de dispositivos de Nitruro de Galio en FR4.

Una vez obtenidos los valores de las resistencias internas para el dispositivo de nitruro de galio a distintas temperaturas, se han calculado las pérdidas por conducción que se producen en el ensayo de pérdidas totales (Tabla 22).

Vcc (V)	Vo (V)	Io (A)	Itran (A)	T <sup>a</sup> case	R DS (mΩ)	P cond (W)
24	7,0304	2,08	1,1257	32,55	3,71	0,0047
	10,512	3,11	2,0582	33,09	3,71	0,0157
	13,993	4,14	3,1612	35,87	3,71	0,0370
	17,204	5,09	4,3095	38,98	4,08	0,0757
	19,536	5,78	5,2148	42,06	4,08	0,1109
	23,187	6,86	6,7421	45,21	4,08	0,1854
28	7,0304	2,08	1,0422	32,085	3,71	0,0040
	10,512	3,11	1,9055	37,175	3,71	0,0134
	13,926	4,12	2,9055	42,79	4,08	0,0344
	17,17	5,08	3,9780	48,89	4,08	0,0645
	20,517	6,07	5,1959	54,88	4,08	0,1101
	24,37	7,21	6,7263	60,9	4,08	0,1845
32	27,919	8,26	8,2480	66,16	4,39	0,2986
	7,1994	2,13	1,0103	35,86	3,71	0,0037
	10,681	3,16	1,8256	37,88	4,08	0,0135
	14,162	4,19	2,7874	43,85	4,08	0,0317
	17,17	5,08	3,7211	48,63	4,08	0,0564
	20,584	6,09	4,8843	54,63	4,08	0,0973
36	24,032	7,11	6,1615	60,86	4,08	0,1548
	27,75	8,21	7,6453	67,12	4,39	0,2566
	7,1318	2,11	0,9391	36,26	3,71	0,0032
	10,41	3,08	1,6561	39,995	4,08	0,0111
	13,824	4,09	2,5344	39,145	4,08	0,0262
	17,238	5,1	3,5290	45,07	4,08	0,0508
	20,55	6,08	4,5936	52,17	4,08	0,0860
40	24,099	7,13	5,8336	59,03	4,08	0,1388
	27,31	8,08	7,0375	66,02	4,39	0,2174
	30,724	9,09	8,3975	72,27	4,39	0,3095
	7,4698	2,21	0,9550	35,465	3,71	0,0033
	10,917	3,23	1,6874	39,135	4,08	0,0116
	14,162	4,19	2,4931	42,95	4,08	0,0253
	17,508	5,18	3,4270	48,97	4,08	0,0479
40	20,787	6,15	4,4334	55,16	4,08	0,0801
	24,37	7,21	5,6277	61,41	4,08	0,1292
	27,784	8,22	6,8507	67,77	4,39	0,2060
	31,062	9,19	8,0984	73,89	4,39	0,2879

Tabla 22. Valores de las pérdidas por conducción en FR4 con dispositivos de Nitruro de Galio

## ANEXO 7: Tiempos muertos en la conmutación del semipunte

Los tiempos muertos que se producen en la conmutación del semipunte de silicio se deben principalmente a los diodos de protección que tienen los transistores.

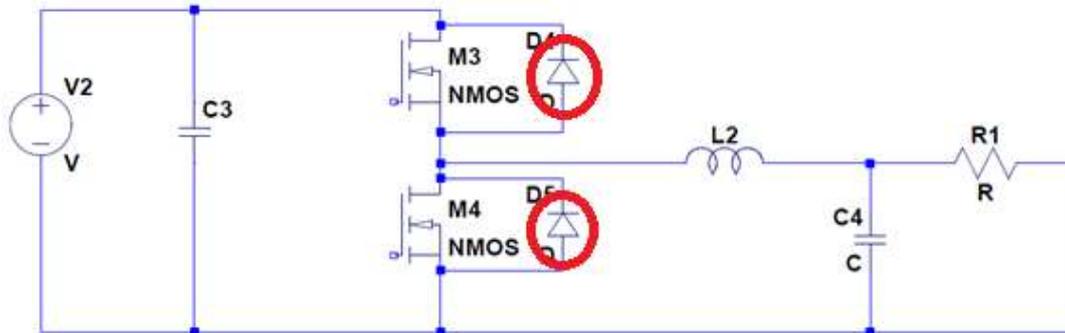


Imagen 37. Esquema del semipunte con dispositivos de Silicio

Por lo que antiguamente en los años 80 utilizaban las curvas de conducción de los diodos para caracterizar y modelar los tiempos muertos de un semipunte.

Con el tiempo esta forma de proceder se ha visto que no es válida ya que realmente no se comporta como un diodo estático, debido a que no llega a producirse la conmutación del dispositivo como tal, es decir, no llega a polarizarse, por lo que no se pueden utilizar las curvas estáticas de estos para caracterizar los tiempos muertos.

Los diodos en realidad se comportan como un almacenamiento de energía, es decir, como una capacidad, por lo que se considera que no se disipa energía.

Por estos motivos no se consideran los tiempos muertos en el análisis.

En el caso de los transistores de GaN, no existen esos diodos por lo que también se puede considerar despreciable los tiempos muertos.

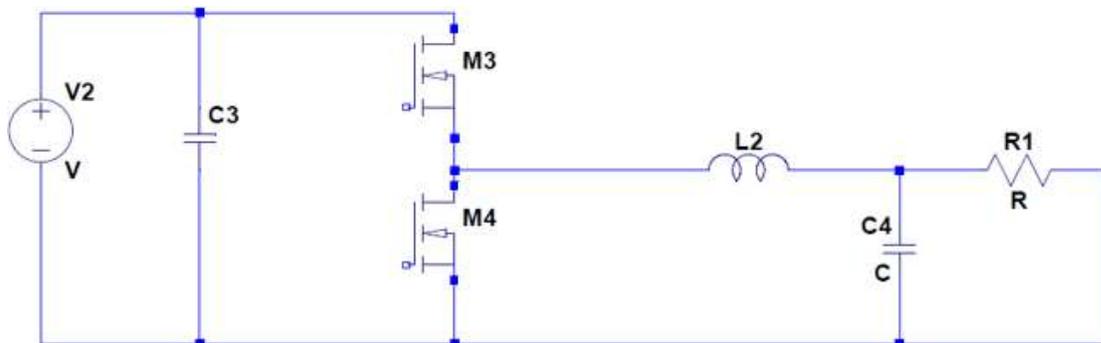


Imagen 38. Esquema del semipunte con dispositivos de GaN

## ANEXO 8: Ensayo de pérdidas de conmutación en dispositivos de Silicio

Vd (V)	Vo (V)	Io (A)	P cond (W)	P total (W)	P conm (W)
24	3,7518	1,11	0,0009	0,6046	0,6036
	7,0304	2,08	0,0065	0,6498	0,6433
	10,512	3,11	0,0219	0,8807	0,8588
	13,993	4,14	0,0517	1,2198	1,1681
	17,204	5,09	0,0961	1,5137	1,4175
	19,536	5,78	0,14083	1,8293	1,6884
28	3,718	1,1	0,0008	0,5264	0,5255
	7,1318	2,11	0,0058	0,9517	0,9459
	10,444	3,09	0,0184	0,9564	0,9380
	13,79	4,08	0,0424	1,4122	1,3698
	17,272	5,11	0,0834	1,9420	1,8585
	20,652	6,11	0,1425	2,2435	2,1009
	22,612	6,69	0,1871	2,5070	2,3198
32	3,6842	1,09	0,0007	0,7454	0,7447
	7,1318	2,11	0,0051	0,9784	0,9732
	10,546	3,12	0,0166	1,0964	1,0797
	13,858	4,1	0,0423	1,4621	1,4198
	17,272	5,11	0,0729	2,2038	2,1308
	20,686	6,12	0,1253	2,5700	2,4446
	24,167	7,15	0,1999	2,9792	2,7793
	25,857	7,65	0,2448	3,3371	3,0923
36	3,718	1,1	0,0006	0,9027	0,9021
	7,1994	2,13	0,0046	1,1826	1,1779
	10,546	3,12	0,0165	1,3560	1,3394
	13,892	4,11	0,0378	1,5932	1,5553
	17,339	5,13	0,0736	2,5020	2,4284
	20,584	6,09	0,1098	2,9279	2,8180
	24,133	7,14	0,1769	3,4051	3,2281
	27,412	8,11	0,2593	3,8922	3,6329
29,102	8,61	0,3103	4,4208	4,1105	
40	3,6842	1,09	0,0005	0,8604	0,8598
	7,1318	2,11	0,0041	1,1006	1,0965
	10,444	3,09	0,0144	1,4059	1,3914
	13,858	4,1	0,0338	1,6312	1,5974
	17,272	5,11	0,0583	2,6561	2,5977
	20,652	6,11	0,0998	3,3305	3,2307
	24,066	7,12	0,1579	3,8608	3,7028
	27,479	8,13	0,2351	4,3910	4,1558
	30,792	9,11	0,3308	5,1996	4,8688
	34,172	10,11	0,5074	5,8210	5,3135
36,369	10,76	0,6117	6,4208	5,8090	

Tabla 23. Valores de las pérdidas por conmutación en FR4 con dispositivos de Silicio

Vcc (V)	Vo (V)	Io (A)	P cond (W)	P total (W)	P conm (W)
24	3,6842	1,09	0,0095	0,5078	0,4982
	6,9628	2,06	0,0377	0,5416	0,5039
	10,444	3,09	0,0979	0,8417	0,7438
	13,892	4,11	0,1728	1,1619	0,9891
	17,17	5,08	0,2527	1,4748	1,2222
	19,908	5,89	0,3129	1,8362	1,5234
28	3,6842	1,09	0,0093	0,3843	0,3750
	6,9628	2,06	0,0369	0,8289	0,7920
	10,444	3,09	0,0967	0,8463	0,7496
	13,892	4,11	0,1739	1,5672	1,3934
	17,17	5,08	0,2622	2,0695	1,8073
	20,652	6,11	0,3612	2,6505	2,2893
32	22,612	6,69	0,4120	1,7191	1,3071
	3,6842	1,09	0,0100	0,6725	0,6624
	7,0304	2,08	0,0407	0,9478	0,9071
	10,546	3,12	0,0972	1,0293	0,9321
	13,824	4,09	0,1714	1,2397	1,0683
	17,272	5,11	0,2684	1,8573	1,5889
	20,686	6,12	0,3771	2,4675	2,0904
	24,066	7,12	0,4863	4,0602	3,5739
25,958	7,68	0,5412	4,6689	4,1277	
36	3,6842	1,09	0,0098	0,7960	0,7862
	7,0304	2,08	0,0399	1,0952	1,0552
	10,546	3,12	0,0957	1,2836	1,1879
	13,824	4,09	0,1699	1,5499	1,3800
	17,272	5,11	0,2687	1,8939	1,6252
	20,686	6,12	0,3834	2,2635	1,8801
	24,066	7,12	0,5066	2,7548	2,2482
	27,479	8,13	0,6294	3,8930	3,2636
28,831	8,53	0,6736	4,4147	3,7411	
40	3,7518	1,11	0,0100	0,6935	0,6835
	7,0304	2,08	0,0392	0,9442	0,9050
	10,444	3,09	0,0923	1,3230	1,2306
	13,824	4,09	0,1680	1,5700	1,4020
	17,17	5,08	0,2643	1,8911	1,6268
	20,686	6,12	0,3854	2,3422	1,9567
	24,066	7,12	0,5164	2,6898	2,1734
	27,479	8,13	0,6557	3,8027	3,1470
	30,961	9,16	0,7931	4,5585	3,7654
	34,172	10,11	0,8973	5,1472	4,2499
36,369	10,76	0,9383	5,8027	4,8644	

Tabla 24. Valores de las pérdidas por conmutación en IMS con dispositivos de Silicio

Se van a calcular las pérdidas por conmutación como la resta entre las pérdidas totales que se producen en el dispositivo y las pérdidas que se producen por conducción.

Para ello contamos con los valores de las pérdidas totales y las pérdidas por conducción, calculadas anteriormente. En la última columna de la tabla 23 se pueden observar los valores de pérdidas por conmutación, en vatios, que se producen en los dispositivos de silicio Optimus 5 en PCB FR4.

En la tabla 24 se recogen las pérdidas que se producen por conmutación en los dispositivos de silicio, pero en PCB de IMS.

## ANEXO 9: Ensayo de pérdidas de conmutación en dispositivos de Nitruro de Galio

A continuación se recogen los valores del ensayo de pérdidas de conmutación en GaN.

Vcc (V)	Vo (V)	Io (A)	P cond (W)	P total (W)	P conm (W)
24	7,0304	2,08	0,0047	0,3399	0,3352
	10,512	3,11	0,0157	0,3651	0,3494
	13,993	4,14	0,0370	0,4949	0,4578
	17,204	5,09	0,0757	0,6366	0,5608
	19,536	5,78	0,1109	0,7811	0,6701
	23,187	6,86	0,1854	0,9185	0,7330
28	7,0304	2,08	0,0040	0,2959	0,2919
	10,512	3,11	0,0134	0,5351	0,5216
	13,926	4,12	0,0344	0,7987	0,7642
	17,17	5,08	0,0645	1,0839	1,0194
	20,517	6,07	0,1101	1,3659	1,2557
	24,37	7,21	0,1845	1,6511	1,4665
32	7,1994	2,13	0,0037	0,4540	0,4502
	10,681	3,16	0,0135	0,5434	0,5298
	14,162	4,19	0,0317	0,8220	0,7903
	17,17	5,08	0,0564	1,0587	1,0022
	20,584	6,09	0,0973	1,3331	1,2357
	24,032	7,11	0,1548	1,6359	1,4810
	27,75	8,21	0,2566	1,9269	1,6703
36	7,1318	2,11	0,0032	0,4873	0,4840
	10,41	3,08	0,0111	0,8027	0,7915
	13,824	4,09	0,0262	0,6140	0,5878
	17,238	5,1	0,0508	0,8957	0,8449
	20,55	6,08	0,0860	1,2304	1,1443
	24,099	7,13	0,1388	1,5532	1,4143
	27,31	8,08	0,2174	1,8841	1,6667
	30,724	9,09	0,3095	2,1784	1,8688
40	7,4698	2,21	0,0033	0,6187	0,6153
	10,917	3,23	0,0116	0,7904	0,7787
	14,162	4,19	0,0253	0,9646	0,9392
	17,508	5,18	0,0479	1,2451	1,1972
	20,787	6,15	0,0801	1,5342	1,4540
	24,37	7,21	0,1292	1,8285	1,6993
	27,784	8,22	0,2060	2,1247	1,9186
	31,062	9,19	0,2879	2,4085	2,1206

Tabla 25. Valores de las pérdidas por conmutación en FR4 con dispositivos de Nitruro de Galio

## ANEXO 10: Cálculo de porcentaje de error del modelo en transistores de Silicio

Tensión (V)	Corriente (A)	Ptotal experimental(W)	Ptotal ecuacion (W)	Error (%)
24	1,09	0,6046	0,543	10,1927
	2,06	0,6498	0,7057	8,5963
	3,09	0,8807	0,9345	6,1034
	4,11	1,2198	1,2178	0,1662
	5,08	1,5137	1,5397	1,7155
	5,89	1,8293	1,8476	1,0012
28	1,09	0,5264	0,6076	15,4369
	2,06	0,9517	0,8143	14,4363
	3,09	0,9564	1,0898	13,9454
	4,11	1,4122	1,4193	0,5042
	5,08	1,942	1,7852	8,0739
	6,11	2,2435	2,2296	0,6224
	6,69	2,507	2,5052	0,0725
32	1,09	0,7454	0,6723	9,805
	2,08	0,9784	0,9287	5,0801
	3,12	1,0964	1,2553	14,5
	4,09	1,4621	1,613	10,3171
	5,11	2,2038	2,0441	7,2427
	6,12	2,57	2,5268	1,6796
	7,12	2,9792	3,0592	2,6855
	7,68	3,3371	3,3812	1,3185
36	1,09	0,9027	0,737	18,3567
	2,08	1,1826	1,0382	12,2094
	3,12	1,356	1,412	4,1319
	4,09	1,5932	1,8136	13,8337
	5,11	2,502	2,291	8,4337
	6,12	2,9279	2,8194	3,7039
	7,12	3,4051	3,3972	0,2316
	8,13	3,8922	4,0359	3,6905
40	8,53	4,4208	4,3042	2,639
	1,11	0,8604	0,8081	6,0776
	2,08	1,1006	1,1478	4,2857
	3,09	1,4059	1,5557	10,6579
	4,09	1,6312	2,0142	23,4771
	5,08	2,6561	2,5217	5,0625
	6,12	3,3305	3,1121	6,5595
	7,12	3,8608	3,7351	3,2535
	8,13	4,391	4,4196	0,6516
	9,16	5,1996	5,1747	0,4791
	10,11	5,821	5,9222	1,7392
10,76	6,4208	6,4619	0,6404	

Tabla 26. Valores del porcentaje de error de pérdidas totales en FR4 con dispositivos de Silicio

En la tabla 26 se recogen los datos de las pérdidas totales obtenidas mediante experimentación, las teóricas calculadas a través de modelo matemático y el porcentaje de error que se producen entre estas dos variables.

## ANEXO 11: Cálculo de porcentaje de error del modelo en transistores de Nitruro de Galio

En este anexo se recoge lo mismo que en el anterior, pero para dispositivos de nitruro de galio, en la tabla 27.

Tensión (V)	Corriente (A)	Ptotal experimental(W)	Ptotal ecuacion (W)	Error (%)
24 V	2,08	0,3399	0,2509	26,1731
	3,11	0,3651	0,4011	9,8526
	4,14	0,4949	0,58511	18,223
	5,09	0,6366	0,7848	23,2873
	5,78	0,7811	0,9479	21,3598
	6,86	0,9185	1,2338	34,3258
28 V	2,08	0,2959	0,3384	14,3628
	3,11	0,5351	0,493	7,8642
	4,12	0,7987	0,6774	15,1833
	5,08	1,0839	0,8829	18,5467
	6,07	1,3659	1,1256	17,5893
	7,21	1,6511	1,4439	12,5525
	8,26	1,8955	1,7737	6,4276
32 V	2,13	0,454	0,4329	4,6553
	3,16	0,5434	0,5935	9,2169
	4,19	0,822	0,7879	4,1419
	5,08	1,0587	0,9832	7,1312
	6,09	1,3331	1,2355	7,3182
	7,11	1,6359	1,5233	6,8826
	8,21	1,9269	1,8709	2,9054
36 V	2,11	0,4873	0,5177	6,2442
	3,08	0,8027	0,6716	16,3393
	4,09	0,614	0,8637	40,6653
	5,1	0,8957	1,0883	21,5107
	6,08	1,2304	1,3375	8,7041
	7,13	1,5532	1,6384	5,4865
	8,08	1,8841	1,941	3,021
	9,09	2,1784	2,2943	5,3218
40 V	2,21	0,6187	0,6202	0,2429
	3,23	0,7904	0,7905	0,0114
	4,19	0,9646	0,981	1,6989
	5,18	1,2451	1,2083	2,9562
	6,15	1,5342	1,4614	4,746
	7,21	1,8285	1,7722	3,075
	8,22	2,1247	2,1018	1,0748
	9,19	2,4085	2,449	1,682

Tabla 27. Valores del porcentaje de error de pérdidas totales en FR4 con dispositivos de Silicio

## ANEXO 12: Comparativa entre tecnología FR4 e IMS

En la tabla 28 se recoge de forma visual los resultados de pérdidas de potencia en dispositivos implementados en FR4 e IMS.

V (V)	I (A)	P totales		P conducción		P conmutación	
		FR4	IMS	FR4	IMS	FR4	IMS
24 V	1,11	0,6047	0,5078	0,001	0,0095	0,6037	0,4982
	2,08	0,6499	0,5416	0,0066	0,0377	0,6433	0,5039
	3,11	0,8808	0,8417	0,0219	0,0979	0,8588	0,7438
	4,14	1,2199	1,1619	0,0518	0,1728	1,1681	0,9891
	5,09	1,5137	1,4748	0,0962	0,2527	1,4176	1,2222
	5,78	1,8293	1,8362	0,1408	0,3129	1,6885	1,5234
28 V	1,1	0,5264	0,3843	0,0008	0,0093	0,5256	0,375
	2,11	0,9518	0,8289	0,0059	0,0369	0,9459	0,792
	3,09	0,9564	0,8463	0,0184	0,0967	0,938	0,7496
	4,08	1,4123	1,5672	0,0425	0,1739	1,3698	1,3934
	5,11	1,942	2,0695	0,0834	0,2622	1,8586	1,8073
	6,11	2,2436	2,6505	0,1426	0,3612	2,101	2,2893
	6,69	2,507	1,7191	0,1872	0,412	2,3199	1,3071
32 V	1,09	0,7455	0,6725	0,0007	0,01	0,7447	0,6624
	2,11	0,9784	0,9478	0,0051	0,0407	0,9733	0,9071
	3,12	1,0964	1,0293	0,0166	0,0972	1,0798	0,9321
	4,1	1,4622	1,2397	0,0423	0,1714	1,4198	1,0683
	5,11	2,2038	1,8573	0,073	0,2684	2,1308	1,5889
	6,12	2,57	2,4675	0,1254	0,3771	2,4446	2,0904
	7,15	2,9793	4,0602	0,1999	0,4863	2,7793	3,5739
	7,65	3,3372	4,6689	0,2449	0,5412	3,0923	4,1277
36 V	1,1	0,9027	0,796	0,0006	0,0098	0,9021	0,7862
	2,13	1,1827	1,0952	0,0047	0,0399	1,178	1,0552
	3,12	1,356	1,2836	0,0166	0,0957	1,3395	1,1879
	4,11	1,5932	1,5499	0,0379	0,1699	1,5554	1,38
	5,13	2,5021	1,8939	0,0737	0,2687	2,4284	1,6252
	6,09	2,9279	2,2635	0,1098	0,3834	2,8181	1,8801
	7,14	3,4051	2,7548	0,177	0,5066	3,2282	2,2482
	8,11	3,8923	3,893	0,2594	0,6294	3,6329	3,2636
	8,61	4,4209	4,4147	0,3103	0,6736	4,1105	3,7411
40 V	1,09	0,8605	0,6935	0,0006	0,01	0,8599	0,6835
	2,11	1,1006	0,9442	0,0041	0,0392	1,0965	0,905
	3,09	1,4059	1,323	0,0145	0,0923	1,3914	1,2306
	4,1	1,6313	1,57	0,0338	0,168	1,5974	1,402
	5,11	2,6562	1,8911	0,0584	0,2643	2,5978	1,6268
	6,11	3,3306	2,3422	0,0998	0,3854	3,2308	1,9567
	7,12	3,8608	2,6898	0,1579	0,5164	3,7029	2,1734
	8,13	4,3911	3,8027	0,2352	0,6557	4,1559	3,147
	9,11	5,1997	4,5585	0,3309	0,7931	4,8688	3,7654
	10,11	5,821	5,1472	0,5075	0,8973	5,3136	4,2499
	10,76	6,4209	5,8027	0,6118	0,9383	5,8091	4,8644

Tabla 28. Comparativa entre tecnología FR4 y IMS