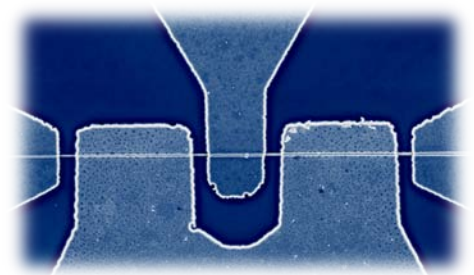




Quoc Thai Do

## **Ein Beitrag zur Entwicklung des $\Omega$ -Gate InAs Nanodraht-Transistors**

---



# **Ein Beitrag zur Entwicklung des $\Omega$ -Gate InAs Nanodraht-Transistors**

Von der Fakultät für Ingenieurwissenschaften der  
Universität Duisburg-Essen  
zur Erlangung des akademischen Grades eines  
Doktors der Naturwissenschaften (Dr.rer. nat.)  
genehmigte Dissertation

von  
Diplom-Physiker  
**Quoc Thai Do**  
aus  
Phan Ri Cua

Referent: Prof. Dr. rer. nat. F.-J. Tegude

Korreferent: Prof. Dr. rer. nat. R. Schmechel

Tag der mündlichen Prüfung: 29.10.2010



# Inhalt

---

1. Einleitung .....	3
2. Theoretische Grundlagen	
2.1. Metall-Isolator-Halbleiter Feldeffekttransistor	
2.1.1. Eindimensionale MIS-Elektrostatik .....	8
2.1.2. MISFET Strom-Spannungs-Charakteristik .....	11
2.1.3. Gleichspannungskenngrößen des MISFETs .....	15
2.2. Nanodraht-Feldeffekttransistor	
2.2.1. Langkanal Koaxial-Gate-MISFET „Charge-Control“-Model .....	17
2.2.2. Aufbau und Funktionsprinzip des InAs $\Omega$ -Gate MISFET .....	20
3. Wachstum von Nanodrähten	
3.1. Vapor-Liquid-Solid Mechanismus	
3.1.1. Funktionsprinzip des Vapor-Liquid-Solid Wachstums .....	25
3.1.2. Die Kinetik des VLS-Wachstums .....	26
3.1.3. Wachstumsordnung von Nanodrähten .....	27
3.2. Wachstum der InAs Nanodrähte	
3.2.1. Metallorganische Gasphasenepitaxie (MOVPE) .....	29
3.2.2. Wachstumsprozess der InAs Nanodrähte .....	30
3.2.3. Strukturelle Eigenschaften von InAs Nanodrähten .....	31
4. Prozesstechnologie	
4.1. Grundlagen der Elektronenstrahlithografie	
4.1.1. Aufbau und Funktionsweise des Rasterelektronenmikroskop .....	34
4.1.2. Elektronenstrahlithografie .....	37
4.2. Abscheiden von $\text{SiN}_x$ mittels PE-CVD	
4.2.1. Aufbau und Funktionsprinzip der PE-CVD Anlage .....	38
4.2.2. Eigenschaften von $\text{SiN}_x$ .....	40
4.3. Abscheiden von MgO mittels MBE	
4.3.1. MBE-Anlage .....	41
4.3.2. Eigenschaften von MgO aus der MBE .....	43
4.4. Herstellung der Nanodraht-FET mit „bottom-up“-Verfahren	
4.4.1. Präparation der Nanodrähten auf das Trägermaterial .....	44
4.4.2. Herstellung der Kontaktstrukturen .....	45
4.4.3. Deposition des Gate-Dielektrikums .....	46
4.4.4. Gate-Prozess .....	47

5. Elektrische Charakterisierung der InAs-Nanodrähte	
5.1 Methoden der Nanodraht Kontaktierung	
5.1.1. Spitzenkontaktierung von Nanostrukturen im Submikrobereich .....	49
5.1.2. Conductive -AFM .....	50
5.1.3. Nanodraht Transmission-Line-Mode (NW-TLM) .....	57
5.1.4. Vierpunktmessung an Nanodrähten .....	65
5.2. Oberflächeneffekte	
5.2.1. Einfluss der Umgebung auf Transporteigenschaften .....	69
5.2.2. Siliziumnitrid Passivierung .....	71
6. Charakterisierung des InAs Nanodraht-FETs	
6.1. Gleichspannungseigenschaften	
6.1.1. Strom-Spannungs-Charakteristik .....	76
6.1.2. Untersuchung zum Einfluss der Strukturparameter .....	83
6.1.3. Unterschwellbereich .....	90
6.1.4. Dual- $\Omega$ G-NW-FET .....	93
6.2. Parameter Modellierung	
6.2.1 Elektronenbeweglichkeit im Kanal von InAs NW-FET .....	94
6.2.2 Vergleich der DC-Charakteristik mit dem analytischen Model .....	96
6.3. Hochfrequenzeigenschaften	
6.3.1. Kleinsignal-Ersatzschaltbild des Transistors .....	97
6.3.2. Streuparameter (S-Parameter) .....	98
6.3.3. HF-Messungen an $\pi$ -Struktur $\Omega$ G-NWFETs .....	100
7. Zusammenfassung .....	105
Anhang .....	107
A. Verwendete Symbole und Abkürzungen	
B. Wachstumsparameter für InAs-NW	
C. InAs-NWFET Prozessprotokoll	
Literatur.....	111
Danksagung.....	117

# Kapitel 1

---

## 1. Einleitung

Wenn die CMOS-Feldeffekttransistoren (*Complementary Metal-Oxide-Silicon*) das moderne digitale Zeitalter der zweiten Hälfte des 20. Jahrhundert einläuteten, so wird mit sehr großer Wahrscheinlichkeit der Nanodraht-Feldeffekttransistor (*Nanowire-Field-Effect-Transistor, NW-FET*) die Entwicklung im 21. Jahrhundert fortsetzen. Die starke Innovationskraft der Mikroelektronik im gesamten Bereich der digitalen Informationstechnik führt zu stetiger Miniaturisierung der auf dem Silizium-Chip basierten MOSFET (*Metal-Oxide-Semiconductor-FET*), der schon heute mit Gatelängen von 60 nm gefertigt wird. Für die Weiterentwicklung dieser Technologie gibt es sehr präzise Vorhersagen („*Moore'sche Regel*“) für die nächsten rund zehn Jahre, in denen Strukturabmessungen bis hinab zu 20 nm erreicht werden sollen [1]. Unterhalb dieser Grenze ergeben sich aber prinzipielle Probleme: Neben den aufwendigen Lithographie Techniken, bei der Realisierung der „*nanoskaligen*“ Transistoren, dominieren zunehmend Quanteneffekte wie z.B. Tunnelprozesse und Energiequantisierung die Funktionalität des Bauelementes. Zusätzlich führt die zunehmende Integrationsdichte der Bauelemente auf dem Chip zu einem dramatischen Anstieg der Abwärme.

In den letzten Jahrzehnten wurden daher neue Wege beschritten, um den o.g. Herausforderungen zu begegnen. Um die aufwendigen lithographischen Prozesse, d.h. das klassische „*Top-Down*“-Verfahren zu umgehen, wurde hier der erfolgversprechende „*Bottom-Up*“-Ansatz angewandt. Durch Anwendung der verschiedenen HL-Wachstumsmechanismen, können Strukturen mit den gewünschten Eigenschaften im Nanometerbereich hergestellt werden. Mit dem sog. „*Stranski-Krastanov*“- Wachstumsverfahren wurden in den letzten Jahren „*selbstorganisierende*“ Quantenpunkte (*Quantum Dots*), die in Halbleiterheterostrukturen eingebettet sind, epitaktisch hergestellt [2]. Aufgrund der quasi-diskreten Energiezustände in diesen Null-dimensionalen Quantenpunkten, sind sie zur Realisierung von optoelektronischen Bauelementen sehr geeignet. Beispielhaft sind hier Halbleiterlaser mit sehr geringen Schwellenstromdichten zu nennen [3]. Darüberhinaus können die Quantenpunkte, bei der Entwicklung von Einzel-Elektronen-Transistoren (*Single Electron Transistor, SET*) eingesetzt werden [4,5]. So können die SET, unter Ausnutzung der Coulomb-Blockade und des Tunnelkontaktes, die Funktionalität des MOSFET im

Nanobereich fortführen. Verglichen mit anderen elektronischen Bauelementen produzieren sie die geringste Wärme, da sowohl der Schaltvorgang als auch die Informationseinheit mit abzählbar vielen Elektronen kodiert wird. Sie sind die ultimative Alternative für die Herstellung von „Low-Power“ Bauelementen mit extrem hohem Integrationspotential.

Allen „*Bottom-Up*“ Prozessen liegen Selbstorganisationsprozesse zugrundet, bei denen ein chemisch-physikalisches System in sein thermodynamisches Gleichgewicht strebt und so Nanostrukturen bildet [6]. Die Formen der Nanostrukturen reichen von nanokristallinen Partikeln [7], Nanoringen oder-Spiralen, bis hin zum Kohlenstoff-Nanoröhrchen (*Carbon Nanotubes, CNT*) [8,9,10], die bekanntesten Vertreter unter der Nanodrähten. So besitzen die metallischen CNTs eine hohe elektrische und thermische Leitfähigkeit, sowie eine hohe Stabilität, dadurch stellen sie sich für leitende Verbindungen innerhalb der Nanoelektronik als ideal dar. Zudem weisen die halbleitenden CNT-FET hohe Stromdichten auf und zeigen die höchste bei Raumtemperatur gemessene Elektronen Beweglichkeit von über  $100.000 \text{ cm}^2/\text{Vs}$  [11]. Dadurch können sich die Elektronen, quasi ballistisch (ohne Streuung) bewegen und sind für Hochleistungstransistoren geeignet, da die entsprechenden Verlustleistungen sehr gering sind. Aufgrund ihrer physikalischen Eigenschaften werden die CNT-FETs derzeit als Nachfolger des MOSFET vorausgesagt.

Verstärkt durch die CNTs hat in den letzten Jahren das Interesse an Nanodrähten, auch bekannt als „*Nanowhisker*“ aus technisch wohlbekanntem elementarem Halbleitermaterialien intensiv zugenommen. Beispielsweise aus der Gruppe IV, Silizium (Si) und Germanium (Ge) [12, 13], sowie aus den III–V Verbindungshalbleitern wie z.B. Galliumarsenid (GaAs) und Indiumarsenid (InAs) oder mit Heteroübergänge InAs/InP [14,15,16] und aus der Gruppe II–VI Zinkoxid (ZnO) [17,18]. Die ersten Versuche mit dem Nanowhiskerwachstum begannen in den 1950er Jahren mit den Arbeiten von Sears [19] und wurden in den 1960ern mit der Entwicklung der Theorie des Vapor-Liquid-Solid (VLS) Wachstumsmechanismus durch Wagner und Ellis erklärt [20]. Hier bildet sich eine metallische Verunreinigung mit dem Halbleiter eines Eutektikums, die bei kontinuierlicher Zufuhr des Halbleiters aus der Gasphase übersättigt. Der Halbleiter kristallisiert in Form eines Nanowhiskers und trägt dabei den Legierungstropfen an seiner Spitze.

Im Gegensatz zu den Kohlenstoffnanoröhrchen bieten die Halbleiternanodrähte zwei wesentliche Vorteile. Erstens ist jeder einzelne Nanodraht nach der Synthese eindeutig mit einer definierten Bandlücke halbleitend. Zweitens können in Halbleiternanodrähten gezielt Heteroübergänge erzeugt werden. Die Nanodrähte können zusätzlich n-oder p-dotiert werden und sind zudem mit den bisherigen halbleitertechnologischen Prozessen kompatibel. Seither

konnte eine Vielzahl von Effekten und Anwendungen demonstriert werden, etwa hochsensible Biosensoren auf Nanodrahtbasis [21,22], Nanodraht-LED mit erhöhter Lichtemissionen [23], sowie elektrisch gepumpte Nanodrahtlaser [24]. Es wurden bereits Logikgatter oder ihre Kombination zu einem Halbaddierer gezeigt [13].

Vor allem aber gilt das vorrangige Interesse den Feldeffekt-Transistoren auf Basis der Nanodrähte. Neben dem Nanodraht-Transistor sind auch die nicht-klassischen CMOS Transistor-Strukturen wie Ultra-Thin Body, Double-Gate-Transistor und Triple-Gate-Transistor (Fin-FET) Gegenstand der weltweiten Forschungsaktivitäten. Solche Gatestrukturen erreichen höhere Steuerwirkung mit Gatelängen unterhalb von 10 nm [25]. Die konsequente Weiterführung des Ansatzes, um die maximale Steuerwirkung zu erreichen, führt über Omega-Gate-Transistor ( $\Omega$ G-FET) [26] bis hin zum Koaxial-Gate-Transistor (KG-FET) [27], bei dem das Gate den gesamten Kanal umschließt. Dies entspricht dem Nanodraht-Transistor.

So hat in den letzten Jahren neben der Entwicklung der CNT-FET auch der NW-FET auf Basis der o.g. Halbleiternanodrähte verstärkt zugenommen. Von allen Halbleitermaterialsystemen sind InAs-Nanodrähte die aussichtsreichsten Kandidaten für einen Nanodraht-Transistor. So besitzt das Material InAs neben InSb die zweit höchste intrinsische Elektronenbeweglichkeit bis  $30.000 \text{ cm}^2/\text{Vs}$ . Daher wurden in der Mikrowellentechnik die klassischen Bauelemente wie High-Electron-Mobility-Transistoren (HEMT) [28] und Resonanz Tunneldioden (RTD) [29] mit InAs/InSb erfolgreich realisiert.

Auch das in der jüngsten Vergangenheit entstandene Gebiet der Spintronik hat das Interesse an InAs-Material gezeigt [30,31]. Die Grundlage hierfür bildet die Kombination von magnetischen Kontakten und Halbleitern mit einer ausreichenden Spinaufspaltung zum Bau eines Spintransistors. Nach der Idee von Datta und Das [32] sollen ferroelektrische Source- und Drain-Kontakte des Transistors spinpolarisierte Elektronen in den Halbleiter injizieren und der Elektronenspin als Ladungsträger über das Gate kontrolliert werden, was zu einer neuen Art der Informationsspeicherung und des Transportes führt. Dazu ist ein niedriger Kontaktwiderstand hilfreich. Geeignet ist InAs, dass aufgrund seines Fermilevel-Pinnings im Leitungsband mit gängigem Metall einen ohmschen Kontakt bildet [33]. Epitaktisches Wachstum von Eisen auf InAs mit 2DEG wurde bereits von mehreren Gruppen veröffentlicht [34,35]. Außerdem ist aufgrund des höheren Rashba-Koeffizienten die Spinaufspaltung größer, als bei anderen III-V Halbleitern (z.B. GaAs), was die Modulation verbessert. Da die freie Weglänge des Spins im eindimensionalen InAs Nanodraht theoretisch 100-mal größer ist



als in anderen Systemen, stellt der InAs-Nanodraht ein aussichtsreiches Materialsystem für einen Spintransistor dar [36].

Weiterhin ist die Integration von Quantenpunkten in Nanodrähten von großem Interesse. Während es beim selbstorganisiertem Wachstum von Quantenpunkten zu einer zufälligen Anordnung und Größenverteilung kommt, führt die Herstellung von Nanodrähten mit eingebetteten Quantenpunkten, an vordefinierten Positionen dagegen zu einem kontrollierten Wachstum. Dadurch wird die Kontaktierung der einzelnen Quantenpunkte vereinfacht. Dieses wurde bereits für Nanodrähte aus InAs von der Arbeitsgruppe um L. Samuelson gezeigt, die einen Einzelelektrontransistor auf Basis eines Nanodrahtes mit eingebetteten Quantenpunkten herstellte [37]. Darüberhinaus könnte die Realisierung von Nanodrähten mit Quantenpunkt-Einzelphotonenquellen [38] oder sogar von Quellen für verschränkte Photonenpaare [39] für die Quantenoptik in greifbare Nähe gerückt sein. Auch die Arbeitsgruppe von L.P. Kouwenhoven in Delft hat vor kurzen einen Suprastrom in einem InAs Nanodraht mit supraleitenden Aluminium Kontakten gemessen [40]. Daraus ergibt sich die Möglichkeit einen *Suprastrom-Transistor* zu bauen. Zusammengefasst ist der InAs Nanodraht-Transistor ein geeignetes Bauelement für die zukünftige „Quantronik“ und „Quantenoptik“.

Die vorliegende Arbeit soll einen Beitrag zur Entwicklung von einzelnen InAs Nanodraht-Transistoren leisten. Gegenüber bisher veröffentlichten Arbeiten [27, 41] werden mit der Herstellung von InAs Omega-Gate-FET's nicht nur die Materialparameter extrahiert, sondern auch ihre Anwendbarkeit als Hochfrequenzbauelement untersucht. Dazu war es notwendig eine ausreichende Anzahl von Nanodraht-Transistoren herzustellen um die elektrischen Eigenschaften, wie den maximalen Sättigungsstrom und die maximale Steilheit, zu optimieren.

Zum allgemeinen Verständnis wird daher zunächst die prinzipielle Funktion des MISFETs sowie das daraus abgeleitete Nanodraht-Transistor-Modell im Kapitel 2 theoretisch beschrieben.

Kapitel 3 und 4 geben einen Überblick über die angewandten Nanotechnologien, angefangen mit dem Wachstum der InAs Nanodrähte über deren Kontaktierung mittels Elektronenstrahlithographie, bis hin zur Herstellung der Transistoren einschließlich der verwendeten Dielektrika.

Sodann erfolgt mit Kapitel 5 die Charakterisierung der einzelnen InAs Nanodrähte für die Bestimmung der wichtigen Materialparameter wie die Dotierkonzentration, die Beweglichkeit, der spezifische Widerstand aus den C-AFM (*Conductive-Atomic Force-*

*Microscope*) und TLM (*Transmissionline-Model*) Messungen. Diese werden anschließend mit der Parameterextraktion aus den hergestellten Transistoren in Kapitel 6 verglichen. Zudem erfolgt eine Charakterisierung der Transistoren in Abhängigkeit der Nanodrahtradien und Dielektrika, sowie Hochfrequenzmessungen mit optimiertem  $\pi$ -Gate Transistordesign.

Abschließend findet eine Gegenüberstellung der experimentellen Ergebnisse mit der analytischen Simulationen statt, was sodann die Resultate für eine Zusammenfassung dieser Arbeit in Kapitel 7 liefert.

# Kapitel 2

---

## 2. Theoretische Grundlagen

### 2.1 Metall-Isolator-Halbleiter Feldeffekttransistor

#### 2.1.1 Eindimensionale MIS-Elektrostatik

Die MIS-Struktur (Metal-Isolator-Semiconductor) bildet die Grundlage für den MIS-Feldeffekttransistor. Die Abbildung 2.1a zeigt die Verhältnisse einer Langkanal MISFET-Struktur im elektrostatischen Gleichgewichtszustand. Unterhalb des Gates wird das Grenzflächenpotential  $\psi_S$  in x-Richtung als konstant angenommen. Bei einer angelegten Spannung  $U_{gs} > 0V$  ( $U_{ds} = 0$ ) zwischen Metall und Halbleiter wird das Energieband um den Betrag  $q\psi_S$  nach unten verschoben (vgl. Abb. 2.1b). Die Gesamtladung  $Q_S(\psi_S)$  (C/cm<sup>2</sup>) im Bereich der angelegten Gatespannung kann durch Lösen der *Poissongleichung* ermittelt werden [42]:

$$\frac{d^2\psi}{dy^2} = -\frac{\rho(y)}{\epsilon_0\epsilon_r}, \quad (2.1)$$

dabei ist  $\rho(y)$  die Ladungsdichte und  $\epsilon_r$  die Permittivitätszahl des Halbleiters. Die Gesamtladung  $Q_S(\psi_S)$  im Halbleiter setzt sich aus zwei Anteilen zusammen: die ortsfesten Raumladungen  $Q_B(\psi_S)$  und die beweglichen Ladungsträger  $Q_i(\psi_S)$  (Elektronen und Löcher), entweder im Bereich der Inversion oder Akkumulation:

$$Q_S(\psi_S) = Q_B(\psi_S) + Q_i(\psi_S). \quad (2.2)$$

Mit der Schottky-Näherung, d.h. unter völliger Verarmung der beweglichen Ladungsträger aus der Raumladungsschicht im Halbleiter ( $Q_i(\psi_S) = 0$ ) ergeben sich für kleine positive  $\psi_S$  ortsfeste Raumladungen nach [42]:

$$Q_S(\psi_S) = -qN_A W_D = -\sqrt{2q\epsilon_r N_A \psi_S}, \quad (2.3)$$

mit  $W_D$  als Ausdehnung der Verarmungszone an der Halbleiteroberfläche und der ortsfesten Akzeptorladung  $N_A$ . Mit größer werdendem  $\psi_S$  gilt an der Grenzfläche des MIS-Übergangs die Ladungsdichte:

$$n(y) = n_0 \cdot e^{\frac{q\psi(y)}{k_B T}} = \frac{n_i^2}{N_A} \cdot e^{\frac{q\psi(y)}{k_B T}} \left[ \frac{1}{\text{cm}^3} \right], \quad (2.4)$$

mit der Elektronen Ladungsträgerdichte  $n_0$  im Gleichgewicht im Innern des Halbleiters und der Boltzmannkonstante  $k_B$ . Die Integration der Ladungsdichte ergibt die Flächenladungsdichte  $n_s$  pro  $\text{cm}^2$ :

$$n_s = \int_0^\infty n(y) dy = \int_0^\infty \frac{n(y)}{d\psi/dy} d\psi \left[ \frac{1}{\text{cm}^2} \right] \quad (2.5)$$

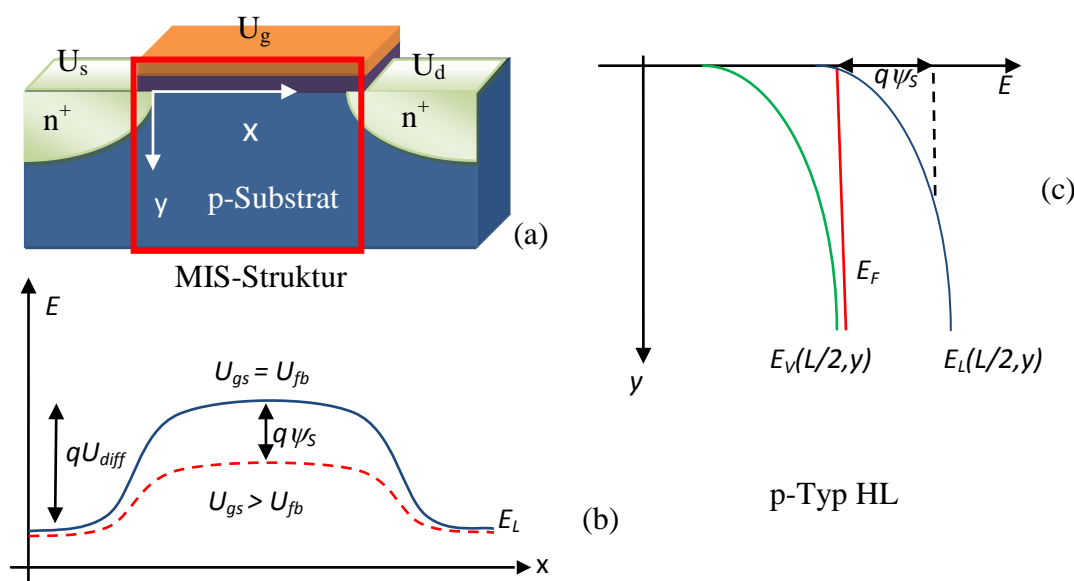


Abb. 2.1: Energieband Diagramm für einen n-Kanal MISFET in Gleichgewichtszustand. (a) MOSFET-Struktur, (b) Leitungsbandkante an der Grenzfläche von Silizium/Isolator  $E_L(x,0)$  entlang der Kanal Source und Drain. (c) Verlauf des Valenz- und Leitungsbandes in der Mitte der Kanals.

Wenn  $n(y)$  schnell abfällt (bei  $y > 0$ ), d.h. die Ladungsträger sind in der Inversionsschicht lokalisiert, kann mit guter Näherung angenommen werden, dass das gesamte Potential über der Verarmungszone abfällt. Diese Annahme wird als „Charge-Sheet-Approximation“ bezeichnet [42]. Mit Hilfe dieser Näherung und dem elektrischen Feld an der Halbleiteroberfläche  $E_S = d\psi/dy$  folgt aus Gleichung (2.5):

$$n_s \cong -\frac{1}{E_S} \int_{\psi_S}^0 \frac{n_i^2}{N_A} \cdot e^{\frac{q\psi}{k_B T}} d\psi = \left( \frac{k_B T}{q E_S} \right) \frac{n_i^2}{N_A} \cdot e^{\frac{q\psi_S}{k_B T}} \quad (2.6)$$

Die bewegliche Ladungsträgerdichte kann somit ausgedrückt werden als:

$$Q_i(\psi_S) = -qn_s(\psi_S) = -q \left( \frac{k_B T}{q E_S} \right) n(0) \equiv -qn(0)W_{inv}, \quad (2.7)$$

wobei  $n(0)$  die Elektronenkonzentration (bei  $y = 0$ ) ist, und  $(k_B T/q E_S)$  als die effektive Dicke  $W_{inv}$  der Inversionsschicht interpretiert werden kann. Solange  $\psi_S < 2 \psi_B$  (Flachbandpotential  $\psi_B$ ) ist, gilt für  $Q_i(\psi_S) \ll Q_B(\psi_S)$ , und für  $Q_B(\psi_S)$  kann Näherungsweise angegeben:

$$Q_S(\psi_S) \approx Q_B(\psi_S) \propto \sqrt{\psi_S}. \quad (2.8a)$$

Wenn  $\psi_S > 2 \psi_B = (2k_B T/q) \ln(N_A/n_i)$ , dann folgt für  $Q_i(\psi_S) \gg Q_B(\psi_S)$  und nach Gl. 2.7 ist

$$Q_S(\psi_S) \propto e^{\frac{q\psi_S}{2k_B T}}. \quad \psi_S > 2\psi_B \quad (2.8b)$$

Desgleichen gilt für  $\psi_S < 0$ : In diesem Fall sammeln sich in diesem „Anreicherungsgebiet“ Löcher an, die hier Majoritätsträger sind. Abbildung 2.2a zeigt qualitativ die bekannte Charakteristik von  $Q_S(\psi_S)$  für die drei Bereiche bei einem p-Typ Halbleiter.

Aus den obigen Definitionen kann nun für die Gatespannung  $U_{gs}$  von  $Q_S(\psi_S)$  auf  $Q_S(U_{gs})$  übertragen werden. Die Gatespannung ist dann wie folgt definiert [42]:

$$U_{gs} = U_{fb} + \psi_S + \Delta U_{iso} = U_{fb} + \psi_S - \frac{Q_S(\psi_S)}{C_{iso}}, \quad (2.9)$$

mit  $C_{iso} = \epsilon_{iso}/t_{iso}$  und der Flachbandspannung  $U_{fb}$  wo die Bandverbiegung Null ist. Die resultierende Charakteristik für  $Q_S(U_{gs})$  ist in Abbildung 2.2b dargestellt. Oberhalb der Schwellenspannung  $U_T$ , wo  $Q_i \gg Q_B$  nimmt  $Q_i(U_{gs})$  mit der Taylor Entwicklung von  $Q_i$  und unter Annahme von  $Q_i(U_T) \cong 0$  folgenden Ausdruck an [43]:

$$Q_i(U_{gs}) \cong -C_{iso}(U_{gs} - U_T) \quad (2.10)$$

Die Schwellenspannung  $U_T$  (engl.: threshold voltage) ist definiert als die Gate-Source Spannung, bei der der Transistor zu leiten beginnt. Bei dieser Spannung entsteht der „Kanal“ von Minoritätsträgern.

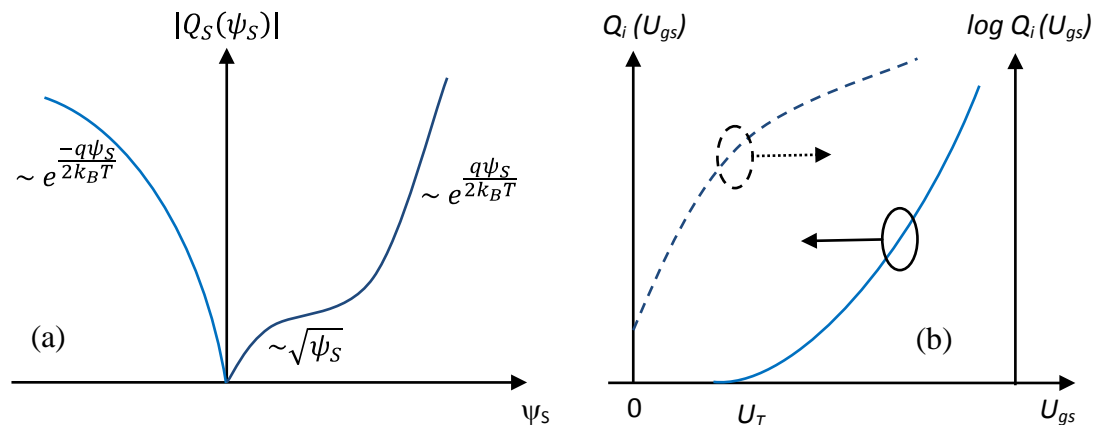


Abb. 2.2 (a) Ladungsdichte in Abhängigkeit des Oberflächenpotentials für einen p-Typ Halbleiter. (b) Ladungsträger in der Inversionsschicht in Abhängigkeit der Gatespannung. Oberhalb von  $U_T$  steigt der Ladungsträger linear mit  $(U_{gs} - U_T)$  und unterhalb von  $U_T$  exponentiell mit  $U_{gs}$  an (gestrichelte Kurve).

### 2.1.2 MISFET Strom-Spannungs-Charakteristik

Ausgehend von der Ladungsdichte  $Q_i(U_{gs}, U_{ds})$  lässt sich die Strom-Spannungs-Charakteristik  $I_{ds}(U_{gs}, U_{ds})$  eines MISFETs herleiten. Die allgemeine Funktionsweise eines Transistors soll hier nicht Erklärungsgegenstand sein, vielmehr soll auf Aspekte eingegangen werden, die für die Funktionalität des Bauelementes von Bedeutung sind. Grundlegendes zum MISFET kann aus [42,44,45] entnommen werden. Eine schematische Darstellung des MIS-Transistors ist in Abbildung 2.3 mit dem zugehörigen Ausgangskennlinienfeld (AKF) abgebildet. Im hier behandelten Fall eines n-Kanal Transistors (p-dotiertes Substrat) kommen gegenüber der Zweipoligen-MIS-Struktur zwei hochdotierte  $n^+$ -Gebiete, Source und Drain, hinzu. Durch Einteilung in zwei Arbeitsbereiche, den sog. „Linear Bereich“ (kleine  $U_{ds}$ ) und den „Sättigung Bereich“ (hohe  $U_{ds}$ ) kann eine einfache analytische Lösung angegeben werden [43].

Der Drain Strom  $I_d$  ist das Produkt der Gesamtladung  $Q_i$  und seiner gemittelten Driftgeschwindigkeit  $\langle v(x) \rangle$  bei gegebener Gateweite  $W_g$ :

$$I_d = -W_g Q_i(x) \cdot \langle v(x) \rangle. \quad (2.11)$$

Bei konstantem Drainstrom im Kanal kann (mit  $x = 0$ )  $Q_i(x)$  mit  $Q_i(0)$  gleichgesetzt werden und es ergibt sich dadurch die Gleichung (2.10):

$$I_d = -W_g Q_i(0) \cdot \langle v(0) \rangle \quad \text{oder} \quad I_d = W_g C_{iso} (U_{gs} - U_T) \cdot \langle v(0) \rangle \quad (2.12)$$

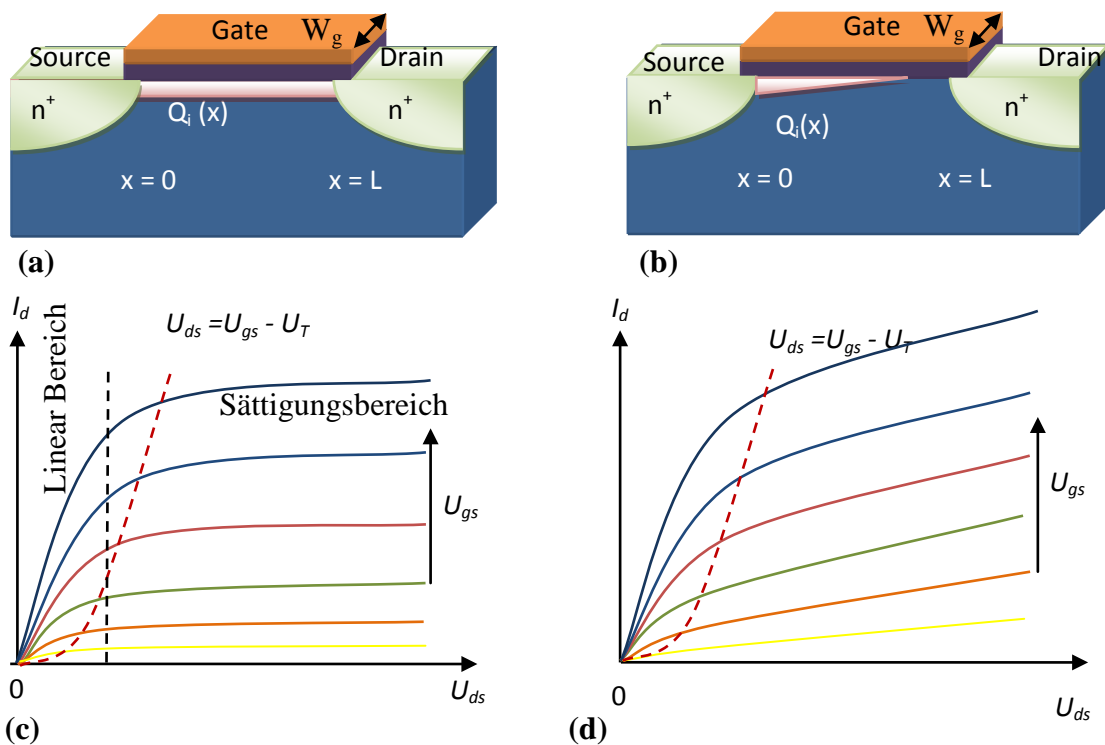


Abb.2.3 Wirkungsbereiche des MISFETs (a) Querschnitt einen MISFET im linearen Bereich (b) Querschnitt im Sättigungsbereich (c) Ausgangskennlinienfeld für den Langkanal (d) Ausgangskennlinienfeld für den Kurzkanal MISFET.

- Im linearen Bereich der  $I_d - U_{ds}$  Charakteristik, in welchem der Potentialabfall linear ist, kann näherungsweise bei konstantem elektrischen Feld  $E_x$  im Kanal angegeben werden:

$$I_d = W_g C_{iso} (U_{gs} - U_T) \mu_{eff} E_x, \quad (2.13)$$

mit  $\mu_{eff}$  als *effektive* Beweglichkeit der Elektronen im Kanal. Mit  $E_x = U_{ds}/L$  ergibt sich so der Drainstrom:

$$I_d = \frac{W_g}{L} C_{iso} \mu_{eff} (U_{gs} - U_T) U_{ds} = \frac{U_{ds}}{R_{ch}}. \quad (2.14)$$

Wie erwartet steigt der Kanal-Widerstand  $R_{ch}$  proportional zur Kanallänge  $L$ . Im linearen Bereich verhält sich der Transistor wie eine Triode (vgl. Abb. 2.3c).

- Im Sättigungsbereich bei  $U_{ds} \gg 0$  wo sich das Potential entlang des Kanals nicht linear verhält und das elektrische Feld  $E_x$  nicht konstant ist, kann mit dem bekannten

„Gradual-Channel-Approximation“ Ansatz [46] die Gleichung (2.10) angepasst werden zu:

$$Q_i(U_{gs}) \cong -C_{iso} (U_{gs} - U_T - U(x)), \quad (2.15)$$

unter der Bedingung dass die Abfallspannung  $U(x)$  im Kanal klein bleibt. Wenn die Drainspannung  $U_d$  steigt wird das Potential zwischen Gate und Substrat an der Drain-Seite reduziert, und die Inversionsschicht erreicht dort die Dicke Null (vgl. Abb. 2.3b). Erreicht  $U(x)$  den Wert,

$$U(x = L) = U_d = (U_{gs} - U_T) = U_{dsat}, \quad (2.16)$$

dann ist  $Q_i(x = L) = 0$  und der Kanal ist abgeschnürt (auch als „pinch-off“ bezeichnet). Bei  $U_{ds} > U_{dsat}$  bleibt der Wert bei  $\approx (U_{gs} - U_T)$  und es kommt zu Kanalverkürzung. Dies hat zur Folge, dass ein Teil des Kanals nicht mehr im Zustand der Inversion, sondern nur noch in dem der Verarmung ist, und somit das elektrische Feld  $E_x(0) \approx (U_{gs} - U_T)/2L$  ist [43]. Für den Sättigungsstrom ergibt sich dann mit Gleichung (2.13):

$$I_{dsat} = \frac{W_g}{2L} C_{iso} \mu_{eff} (U_{gs} - U_T)^2 \quad (2.17)$$

Der Drainstrom ändert sich auch für größere Spannungen  $U_{ds}$  nicht mehr. Wegen des hohen elektrischen Feldes erreichen Elektronen, die aus der Inversionsschicht in diesen Bereich injiziert werden, die Drainseite, so dass der Strom nicht absinkt. Da über den Inversionskanal bis zum Abschnürpunkt immer dieselbe Spannung abfällt, steigt der Strom jedoch auch nicht an. Abbildung 2.3c zeigt das Ausgangskennlinienfeld eines MOSFETs und veranschaulicht die quadratische Beziehung zwischen Sättigungsstrom und -spannung in Abhängigkeit von der Gatespannung.

- ✚ Im Unterschwellbereich (engl. *subthreshold region*), bei  $U_{gs} < U_T$ , wo der Driftstrom klein ist und der Diffusionsstrom überwiegt, verläuft der Drainstrom exponentiell mit  $U_{gs}$  und ist für Kanalspannungen  $U_{ds} > 3k_bT/q$  unabhängig von  $U_{ds}$ . Der Drainstrom ist dann nach [42]:

$$I_d \propto e^{\frac{qU_{gs}}{k_B T}}. \quad (2.18)$$



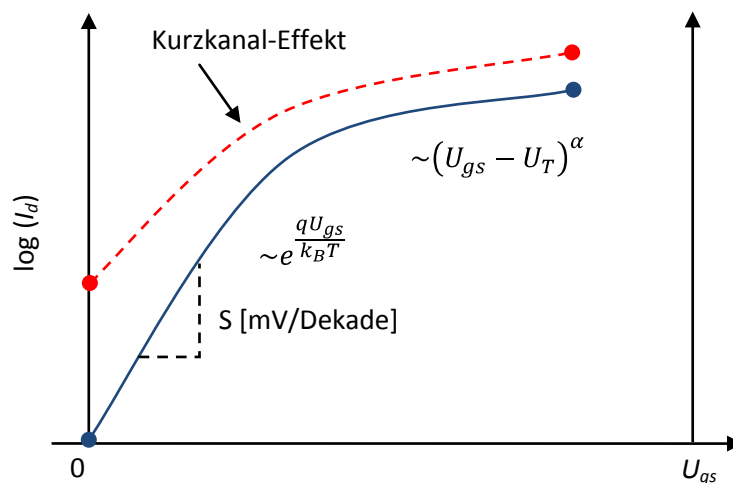


Abb. 2.4 Halblogarithmische Auftragung des Drainstroms über die Gatespannung für verschiedene Einsatzspannungen. Bei Kurzkanallängen verschiebt sich die Schwellspannung und somit auch der *DIBL* Wert.

Bei der Herleitung des Drainstroms für den Langkanal verhält sich die Geschwindigkeit der Ladungsträger  $\langle v \rangle = \mu_{eff} E_x$  proportional zum elektrischen Feld. Aber bei Kurzkanal „nanoskaligen“- MISFETs mit Gatelängen  $L \approx 100$  nm und  $U_{ds} \approx 1$  V sind die elektrischen Felder viel größer als der bekannte Wert von  $10^4$  V/cm beim Langkanal. Die Elektronen Driftgeschwindigkeit erreicht dabei Größenordnungen um  $10^7$  cm/s, der Stromtransport ist nicht mehr stationär und das Sättigungsverhalten ist damit nicht mehr gegeben. Für den Kurzkanal-MISFET ist der Drainstrom nach [42]:

$$I_d \propto (U_{gs} - U_T)^\alpha \quad \text{mit } 1 < \alpha < 2. \quad (2.19)$$

Abbildung 2.3d zeigt das Ausgangskennlinienfeld für einen Kurzkanal-MISFET. Die Transporttheorien für den nanoskaligen MISFET bei hohen elektrischen Feldern bleiben eine schwierige Fragestellung. Im Fall des nicht stationären Transportes (aufgrund der hohen Feldstärken) steigen die Streuprozesse, wodurch die Beweglichkeit sinkt [47]. Wiederum kann es, durch unterschiedliche Relaxationszeiten von Impuls und Energie, zum „Geschwindigkeitsüberschuß“ kommen. Dadurch können die Ladungsträger ein Vielfaches der jeweiligen stationären Driftgeschwindigkeit erreichen [43]. Bei Gatelängen unterhalb von 50 nm kann es zum Übergang vom diffusiven zum ballistischen Transport kommen. Zum ballistischen Nano-MISFET sei auf die angegebene Literatur verwiesen [48, 49 50].

### 2.1.3 Gleichspannungskenngrößen des MISFETs

Zur Beurteilung des Transistorverhaltens werden neben den typischen Ausgangskennlinienfeldern (AKF)  $I_{ds} - U_{ds}$  häufig die Übertragungskennlinienfelder (ÜKF)  $I_{ds} - U_{gs}$  verwendet. Sie geben direkte Informationen über die Kenngrößen des MISFETs, Schwellspannung  $U_T$  und effektive Feld-Beweglichkeit  $\mu_{eff}$  sind direkt aus Gl. (2.14) und (2.17) zu ermitteln. Eine wichtige Kenngrößen des Transistors ist die Steilheit  $g_m$  (engl. *transconductance*), die als Änderung des Drainstromes  $I_d$  mit der Gatespannung  $U_{gs}$  definiert ist:

$$g_m = \left. \frac{\partial I_d}{\partial U_{gs}} \right|_{U_{ds}=\text{Konst.}} \quad (2.20)$$

#### Inverser Unterschwellwert-Anstieg S

Der inverser Unterschwellwert-Anstieg  $S$  [mV/Dekade] (engl. *subthreshold slope*) gibt die Güte eines Transistors an, denn er bestimmt das Schaltverhalten des Bauelements (vgl. Abb. 2.4). Der S-Wert ist für den Bereich der schwachen Inversion definiert und gibt an, um wie viel die Spannung  $U_{gs}$  reduziert werden muss, damit der Drainstrom  $I_d$  um eine Dekade gesenkt wird. Für Source-Drainspannungen größer als einige  $kT/q$  ist der Drainstrom im Unterschwellbereich im Idealfall unabhängig von  $U_{ds}$ , da in diesem Bereich der Ladungsträgertransport hauptsächlich durch Diffusion dominiert wird [42] und somit durch

$$S = \left( \frac{d(\log \cdot I_d)}{dU_{gs}} \right)^{-1} = 2,3 \left[ \frac{dU_{gs}}{d(\ln I_d)} \right] \quad \text{oder} \quad (2.21a)$$

$$S = 2,3 \frac{k_B T}{q} m = 2,3 \frac{k_B T}{q} \left( 1 + \frac{C_{Dit}}{C_{iso}} + \frac{C_D}{C_{iso}} \right) \quad (2.21b)$$

definiert ist. Dieser hängt bei der bisher beschriebenen MISFET-Struktur im Wesentlichen von der Temperatur, von der Gate- ( $C_{iso}$ ) und der Grenzflächen- und Verarmungskapazität ( $C_{Dit}$ ,  $C_D$ ) ab. Wird  $C_{iso}$  groß gegen die Kapazitäten  $C_{Dit}$  und  $C_D$ , so erreicht der S-Wert bei Raumtemperatur das theoretische Limit von 60 mV/Dekade. Der Wert S sollte so klein wie möglich sein um ein möglich hohes Verhältnis von Aus- und An-Zustand ( $I_{on}/I_{off}$ ) des Transistors zu erreichen. Bei Transistoren mit gutem Ausschaltverhalten („*turn-off*“) liegen die Steigungen  $S$  bei 70 bis 100 mV/Dekade [42].

### Drain-Induced Barrier Lowering (DIBL)

Dieser Effekt beschreibt die Abhängigkeit der Schwellenspannung  $U_T$  von der Source-Drain-Spannung  $U_{ds}$ . Die Raumladungszone dehnt sich am Drain mit ansteigender Source-Drain-Spannung aus, da dieser p-n-Übergang in Sperrrichtung geschaltet ist. Dies hat zur Folge, dass ein weiterer, abhängiger Anteil der Raumladungszone unter dem Gate nicht von der Gatespannung kontrolliert wird. Der DIBL kann auch mit Hilfe der Potentialbarriere für die Ladungsträger zwischen Source und Drain am Kanal beschrieben werden. Bei kurzen Kanälen sinkt diese Barriere durch die angelegte Source-Drain-Spannung und die Inversion setzt damit bereits bei geringeren Spannungen  $U_T$  ein (Abb.2.5). Eine Folge des DIBL sind höhere Leckströme (Abb. 2.4 ).

$$DIBL = \frac{\Delta U_{gs}}{\Delta U_{ds}}. \quad (2.22)$$

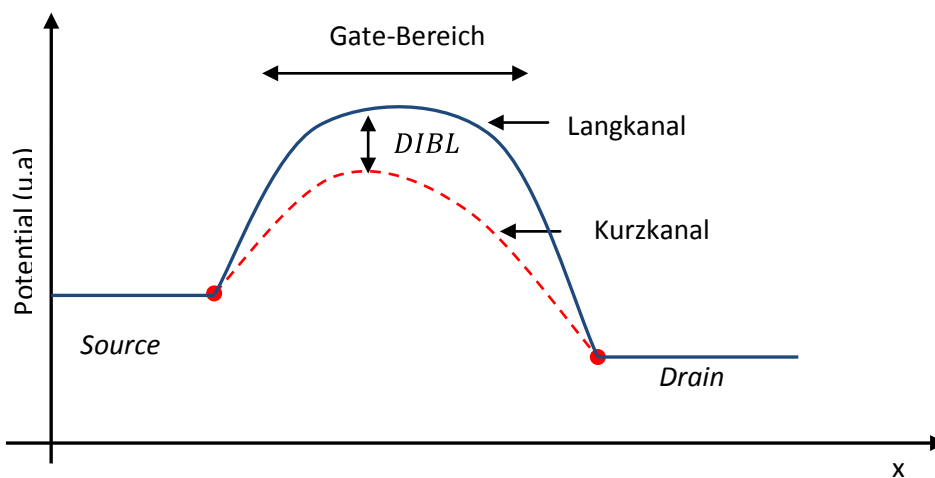


Abb. 2.5 Drain-Induced Barrier Lowering: Die Darstellung betrachtet die Potentialbarriere zwischen Source und Drain, die beim kurzen Kanal durch  $U_{ds}$  abgesenkt wird.

## 2.2 Nanodraht-Feldeffekttransistor

Im Folgenden soll das Modell des Langkanal-Omega-Gate-MISFET für das Material InAs definiert und beschrieben werden. Hierzu wird zuerst das Modell für einen Langkanal-Koaxial-Gate-MISFET hergeleitet. Nach der Ersetzung der Koaxial-Gate-Struktur (KG) durch die Omega-Gate-Struktur ( $\Omega$ G) wird der Aufbau und die Funktionsweise des InAs  $\Omega$ -Gate MISFETs vorgestellt. Bei der Beschreibung des Langkanal-Koaxial-Gate-MISFETs wird das Kompakt Modell von *Iniguez* herangezogen [57]. Das Modell beschreibt den Koaxial-Gate MISFET für einen schwach dotierten Silizium-Nanodraht, sowohl für einen Verarmungs- als auch für einen Anreicherungstyp, als Transportkanal. Der Gültigkeitsbereich des Modells ist auf einen Nanodrahtradius von kleiner 10 nm beschränkt, wobei entweder eine vollständige Verarmung oder Anreicherung als Bedingung gilt. Das Modell kann hier insofern auf InAs-Nanodrähte mit Radien größer 10 nm übertragen werden, da der Elektronen-Transportkanal bei InAs nur in der Anreicherungsschicht an der Oberfläche beschränkt ist. Aufgrund der natürlich hohen Oberflächenzustände bei InAs ist die Fermienergie stark „gepinnt“ und liegt oberhalb des Leitungsbandes (10...15 meV) [33]. Die Krümmung des Leitungsbandes an der Oberfläche ist so stark, dass die Anreicherungsschicht nur im Bereich von einigen Nanometern liegt (Vgl. 2.2.2).

### 2.2.1 Langkanal Koaxial-Gate-MISFET, „Charge-Control“-Model

Die klassischen „*Charge-Control*“-Modelle (CCM) beschreiben die Prinzipien des Langkanals „Single-Gate“ [51,52,53] oder „Double-Gate“ MISFETs [54]. Das Funktionsprinzip des MOSFETs wird dadurch beschrieben, dass die Ladungsträger senkrecht zur Transportebene beschränkt sind und sich in der Transportebene frei bewegen („*Charge-Sheet-Model*“). Dadurch lässt sich die 3D-Poissongleichung auf 2D reduzieren. Mit der „*Gradual-Channel Approximation*“ kann die 2D-Gleichung wiederum auf 1D reduziert werden (vgl. Kap. 2.1). Für den Langkanal Nanodraht-FET wird in Anlehnung das „*Charge-Control*“-Model benutzt um die Strom-Spannung Charakteristik [55,56,57] zu beschreiben.

In Abbildung (2.6) ist der Koaxial-Gate-Transistor schematisch dargestellt. Die Lösung der 3D Poissongleichung liefert den Stromtransport im Nanodraht. Das folgende Koaxial-Gate MOSFET Modell beruht auf *Iniguez* Lösungsansatz [57]. Da es sich bei den *NW-FET* um eine

achsen-symmetrische Kanal-Struktur handelt kann hier als Lösungsansatz die Poissongleichung in zylindrischer Form angegeben werden.

$$\frac{d^2\psi}{dr^2} + \frac{1}{r} \frac{d\psi}{dr} + \frac{1}{z} \frac{d^2\psi}{dz^2} = -\frac{\rho(r,z)}{\epsilon_{InAs}}. \quad (2.23)$$

Weiterhin wird die Annahme gemacht, dass der Potentialgradient im Langkanal NW-FET entlang des Kanals (in z-Richtung) viel kleiner ist als senkrecht zum Kanal (in r-Richtung). Dies ist die sog. „Gradual-Channel Approximation“ von *Pao* und *Sah* [6]. Damit ist es nun möglich die Gl. (2.23) in 1D zu überführen. Somit kann für einen n-Typ Halbleiter, unter Vernachlässigung der Löcherkonzentration, angegeben werden [5]:

$$\frac{d^2\psi}{dr^2} + \frac{1}{r} \frac{d\psi}{dr} = \frac{k_B T}{q} \delta e^{\frac{q(\psi-V)}{k_B T}}, \quad (2.24)$$

mit  $\delta = q^2 n / k_B T \epsilon_{InAs}$  und  $V(z)$  das Quasi-Fermi Potential der Elektronen. Für Gl. (2.24) gilt die Randbedingung:

$$\frac{d\psi}{dr}(r=0) = 0, \quad \psi(r=R) = \psi_S. \quad (2.25)$$

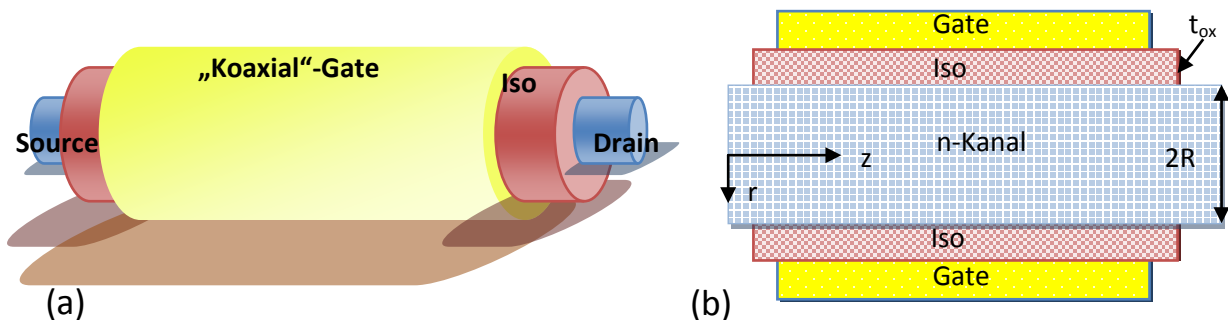


Abb. 2.6 (a) Aufbau eines Nanodraht-Feldeffekt Transistor mit Source, Drain, Gate, und Oxid als Dielektrikum. (b) Querschnitt des Koaxial-Gate-FET für die analytische Beschreibung.

Ist der Stromtransport nur entlang des Kanals beschränkt kann  $V$  als Konstante in r-Richtung angenommen werden; d.h.  $V = V(z)$ . Gleichung (2.24) lässt sich dann mit diesem Ansatz wie folgt lösen:

$$\psi(r) = V(z) + \frac{k_B T}{q} \log \left( \frac{-8B}{\delta(1 + Br^2)^2} \right), \quad (2.26)$$

B ist ähnlich dem Oberflächenpotential  $\psi_S$  und ist mit der zweiten Randbedingung (Gl. 2.25) gekoppelt. Mit der Gesamtladung pro Fläche unter dem Gate (vgl. Gl. 2.10) ergibt sich:

$$Q_i = C_{iso}(U_{gs} - \Delta\varphi - \psi_S), \quad (2.27a)$$

$$C_{iso} = \frac{\varepsilon_{iso}}{R \cdot \ln\left(1 + \frac{t_{iso}}{R}\right)}, \quad (2.27b)$$

mit der Austrittsarbeit-Differenz  $\Delta\varphi$  zwischen Halbleiter und Isolator. Nach dem Gaussschen Satz muss gelten:

$$Q_i = C_{iso}(U_{gs} - \Delta\varphi - \psi_S) = \varepsilon_{InAs} \left. \frac{d\psi}{dr} \right|_{r=R} = -\frac{k_B T \varepsilon_{InAs}}{q} \left( \frac{4BR}{1 + BR^2} \right), \quad (2.28)$$

mit der Konstante  $\beta = 1 + BR^2$  und dem Strukturparameter  $\eta = 4\varepsilon_{InAs}/C_{iso}R$  ergibt sich durch Umformung aus Gl. (2.28):

$$\frac{q(U_{gs} - \Delta\varphi - V)}{k_B T} - \log\left(\frac{8}{\delta R^2}\right) = \log(1 - \beta) - \log(\beta^2) + \eta \left(\frac{1 - \beta}{\beta}\right). \quad (2.29)$$

Demnach ist  $\beta = Q_0/(Q_i + Q_0)$  mit  $Q_0 = (4\varepsilon_{InAs}/R)(k_B T/q)$  und aus der Gl. (2.29) lässt sich dann für das CCM angeben:

$$(U_{gs} - \Delta\varphi - V) - \frac{k_B T}{q} \log\left(\frac{8}{\delta R^2}\right) = \frac{Q_i}{C_{iso}} + \frac{k_B T}{q} \log\left(\frac{Q_i}{Q_0}\right) + \frac{k_B T}{q} \log\left(\frac{Q_i + Q_0}{Q_0}\right). \quad (2.30)$$

Der Drainstrom kann nun mit Hilfe von „Pao und Shah’s double intergral“ [6] angegeben werden als:

$$I_d = \mu_{eff} \frac{2\pi R}{L} \int_0^{V_{ds}} Q(V) dV. \quad (2.31)$$

Für  $dV$  erhalten wir aus Gl. (2.30):

$$dV = \frac{dQ_i}{C_{iso}} + \frac{k_B T}{q} \left( \frac{dQ_i}{Q_i} + \frac{Q_i + Q_0}{Q_0} \right). \quad (2.32)$$

Nach Einsetzen in Gl. (2.31) und mit der Integration von  $Q_s$  bis  $Q_d$  folgt:

$$I_d = \frac{2\pi R}{L} \mu_{eff} \left[ 2 \frac{k_B T}{q} (Q_s - Q_d) + \frac{Q_s^2 - Q_d^2}{2C_{iso}} + \frac{k_B T}{q} Q_0 \log\left(\frac{Q_d + Q_0}{Q_s + Q_0}\right) \right]. \quad (2.33)$$

Ohne den Dritten Term auf der rechte Seite ist die Gleichung (2.33) ähnlich der „Unified-CCM“ Gleichung für den Standard MISFET [7, 1]. Der erste und zweite Term dominiert im Fall der starken bzw. schwachen Inversion. Der dritte Term ist speziell in der Nähe der Schwellspannung von Bedeutung und darf daher nicht vernachlässigt werden. Die Gleichung (2.33) kann allerdings nicht analytisch exakt gelöst werden. Aber durch die Entwicklung von  $Q_i$  oberhalb der Schwellspannung lässt sich eine explizite Lösung angeben. Für eine analytische Lösung für alle Wirkungsbereiche sei auf die nachfolgende Literatur verwiesen [57].

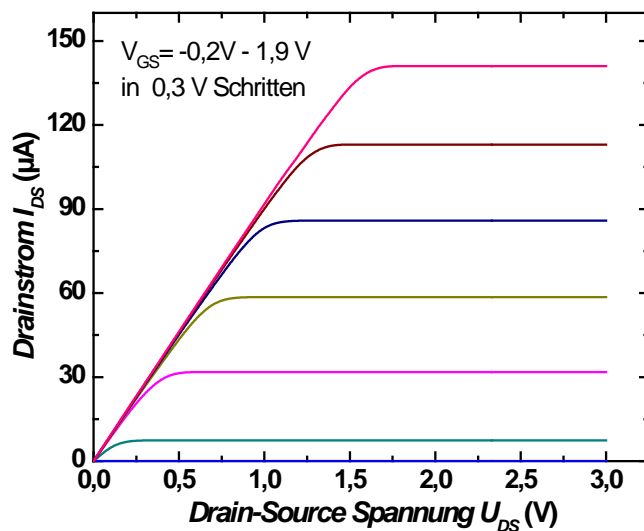


Abb.6.27 Exemplarische AKFs zu Langkanal Koaxial-Gate MISFET „Charge-Control“ - Model mit dem Kapazitätsmodell aus Kapitel 2.2.2.

## 2.2.2 Aufbau und Funktionsprinzip des InAs $\Omega$ -Gate MISFETs

Abbildung 2.8 zeigt schematisch die typische Geometrie des in dieser Arbeit hergestellten Nanodraht-Transistors. Ähnlich der oben beschriebenen Koaxial-Gate-FET Struktur dient bei dem Omega-Gate-FET ( $\Omega$ G-FET) der InAs Nanodraht als Kanal für den Stromtransport. An seinem Ende befinden sich die Source- und Drain-Kontakte. Nachfolgend ist der Nanodraht mit einer Isolatorschicht als Gate-Dielektrikum bedeckt und mittig über dem Dielektrikum befindet sich der Gate-Kontakt. Da der InAs Nanodraht lateral auf einem isolierenden Trägersubstrat liegt, wird automatisch die Omegaform des Gates erzeugt. Im Falle eines n-InAs Nanodrahts wird beim Anlegen einer Source-Drainspannung  $U_{ds} > 0$  ein Strom  $I_{ds}$  durch den Kanal erzeugt. Über das Gate lässt sich, nach dem Prinzip des MOSFETs, der Drainstrom im Kanal steuern. Dennoch unterscheiden sich die Bauelemente vom physikalischen Bild her.

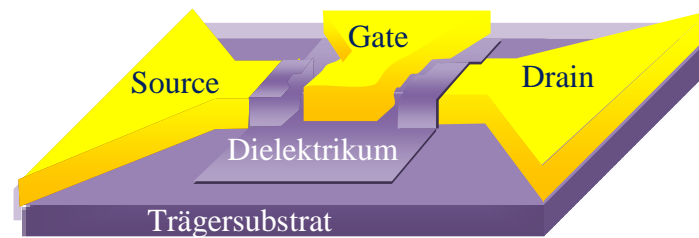


Abb. 2.8 Schematische Aufbau eines Nanodraht- $\Omega$ -Gate-FETs.

In Abbildung 2.9 sind die Bändermodelle für verschiedene Arbeitsbereiche dargestellt. Im ersten Fall (a) bei  $U_{gs} = 0$  sind die Halbleiterbänder am Isolator nicht flach wie sie im idealisierten MOSFET Fall sein sollten, sondern stark nach unten gekrümmt, d.h. im speziellen Fall von InAs bildet sich am MIS-Übergang eine natürliche Anreicherungsschicht. Aufgrund des sogenannten Fermilevel „Pinning“ bei InAs liegt die Fermienergie oberhalb des Leitungsbandes (10...15 meV) [33,58]. Die starke Krümmung des Leitungsbandes führt zur Aufspaltung in Subbänder wodurch die Besetzungszustände senkrecht zu Oberfläche quantisiert sind. Am Isolator-Halbleiter-Übergang entsteht ein zweidimensionales Elektronengas (2DEG). Der Nachweis des 2DEG auf InAs Oberflächen wurde in mehreren Arbeiten erbracht [33,58].

Vergleicht man die Ausdehnung des Kanals beim Nanodraht mit dem Kanal eines 2DEG wie bei Heterostrukturübergängen im HEMTs, so liegen die Radien der verwendeten Nanodrähte im Bereich 15 - 25 nm, ähnlich wie die Kanaldicke beim HEMT [28]. Es können sich daher im gesamten Bereich des Nanodrahtes Quantisierungszustände bilden. Da sich der Kanal im „normally-on“ Zustand befindet, fließt bei  $U_{ds} > 0$  ein Drainstrom (Anreicherung-Typ). Bei angelegter Gatespannung  $U_{gs} > 0$  verbiegen sich die Bänder stärker nach unten, und das 2DEG wird verstärkt in die Anreicherung getrieben.

Mit Hilfe von Gl. (2.30) kann, ähnlich wie beim MOSFET, die  $I_{ds} - V_{ds}$  Charakteristik angegeben werden. Oberhalb der Schwellspannung sind die zwei Logarithmen-Terme auf der rechte Seite der Gl. (2.30) gegenüber dem ersten Term klein und somit vernachlässigbar:

$$(U_{gs} - \Delta\varphi - V) - \frac{k_B T}{q} \log\left(\frac{8}{\delta R^2}\right) \approx \frac{Q_i}{C_{iso}} \quad (2.34a)$$

$$\Leftrightarrow Q_i \approx C_{iso}(U_{gs} - U_T - V), \quad (2.34b)$$



mit  $U_T = \Delta\varphi + (k_B T/q) \log(8/\delta R^2)$ . Gl. (2.34b) entspricht der Gleichung Gl. (2.15) von MOSFET. Daher kann für den NW-FET die analoge Herleitung aus Kapitel 2.1 verwendet werden. Unterhalb der Schwellenspannung  $U_{gs} < U_T$  sind die Energiebänder am Rand nach oben gebogen und der NW-FET befindet sich im Verarmungszustand, d.h. der Transistor ist gesperrt. Der Drainstrom ist ein Diffusionsstrom analog zum MOSFET, er weist wiederum eine exponentielle Strom-Spannungs-Charakteristik auf.

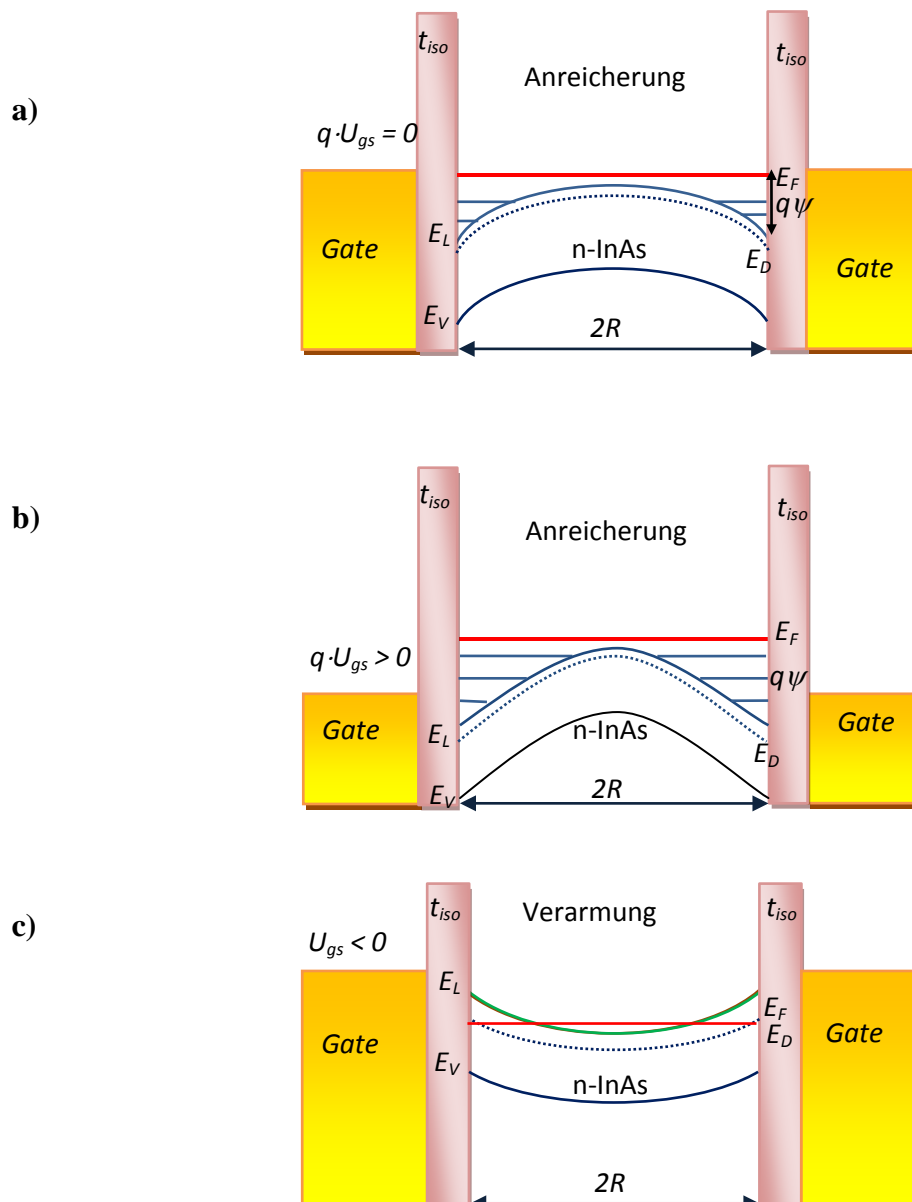


Abb. 2.9 Energiediagramm einer NW-FET bei angelegter Spannung (a)  $U_{gs} = 0$ , schwache Anreicherung (b)  $U_{gs} > 0$  Arbeitspunkt starke Anreicherung (c)  $U_{gs} < 0$  Verarmung.

## Elektronenbeweglichkeit im Kanal

Die Beweglichkeit der Ladungsträger  $\mu$  ist eine wichtige Größe zur Beurteilung des Transistorverhaltens. Die Bestimmung der Beweglichkeit erfolgt bei planaren Schichtsystemen in den meisten Fällen durch die separate Hall-Messung. Da die Hall-Messanordnung bei einem Nanodraht nicht möglich ist, wird ein analytischer Ansatz herangezogen. Für den Drainstrom im linearen Bereich gilt nach Gl. (2.14) und Gl. (2.33):

$$I_d = \frac{2\pi R}{L} \mu C_{\text{iso}} (U_{gs} - U_T) U_{ds} = 2k (U_{gs} - U_T) U_{ds}, \quad (2.35)$$

wobei  $k$ , der sogenannte „Entwurfsparameter“, eine von den Material- und Geometrieigenschaften des NW-FET abhängige, Konstante ist. Bei dieser Näherung werden allerdings keine Grenzflächenzustände berücksichtigt, so dass die Ladungsträgerdichten im Kanal unterschätzt werden, wodurch die Beweglichkeit größer ausfällt als die reale Ladungsträgerbeweglichkeit. Aus der Gl. (2.35) können zwei konventionell verwendete Beweglichkeitsgrößen abgeleitet werden.

### I. Effektive Beweglichkeit

Die effektive Beweglichkeit  $\mu_{\text{eff}}$  wird aus dem AKF entnommen. Für eine konstante Gatespannung  $U_{gs}$  wird die Steigung im linearen Bereich bestimmt; aus Gl. (2.35) folgt dann:

$$\mu_{\text{eff}} := \frac{L}{2\pi R C_{\text{iso}} (U_{gs} - U_T)} \frac{\partial I_d}{\partial U_{ds}}. \quad (2.36)$$

### II. Feldeffekt-Beweglichkeit

Die Feldeffekt-Beweglichkeit  $\mu_{\text{fe}}$  wird aus dem linearen Bereich der ÜKF bei kleiner Drainspannung  $U_{ds}$  bestimmt. Mittels Gl. (2.35) folgt aus der Ableitung nach  $U_{gs}$  die Definition für  $\mu_{\text{fe}}$ :

$$\mu_{\text{fe}} := \frac{L}{2\pi R C_{\text{iso}} U_{ds}} \frac{\partial I_d}{\partial U_{gs}}. \quad (2.37)$$

Die Bestimmung der Beweglichkeit also setzt eine Kenntnis der Kapazität  $C_{\text{iso}}$  voraus. Da in dieser Arbeit die verwendete Kanallänge  $L$  (Abstand zwischen Source-Drain) nicht der

Gatelänge  $L_g$  entspricht, ist die Gesamtkapazität  $C_{iso}$  gleich der Omega-Gate Kapazität  $C_\Omega$  bezogen auf die Gatelänge. Für die Omega-Gate Kapazität  $C_\Omega$  gilt somit [56]:

$$C_\Omega = \frac{\varepsilon_0 \varepsilon_r L_g}{\ln\left(1 + \frac{t_{iso}}{R}\right)}. \quad (2.38a)$$

Somit kann für die Gesamtkapazität pro Einheitsfläche nach Abb. 2.8 angegeben werden:

$$C_{iso} := C = \frac{C_\Omega}{2\pi L_g (R + t_{iso})} = \frac{1}{2\pi (R + t_{iso})} \cdot \frac{\varepsilon_0 \varepsilon_r}{\ln\left(1 + \frac{t_{iso}}{R}\right)}. \quad (2.38b)$$

Im Fall einer Zylinder-Kapazität ist der Koeffizient  $\alpha = 2\pi$ . Beim  $\Omega$ -G ist  $\alpha$  abhängig von der Dielektrikumsdicke. Mit Hilfe der Abb. 2.10 kann für der Koeffizient  $\alpha$  wie folgt definiert werden:

a) Für  $R > t_{iso}$ ,

$$(R + t_{iso}) \cdot \sin\left(\frac{\pi}{2} - \frac{2\pi - \alpha}{2}\right) = (R - t_{iso})$$

$$\Rightarrow \alpha = \pi - 2 \sin^{-1} \frac{R - t_{iso}}{R + t_{iso}} \quad (2.39a)$$

b) Für  $R < t_{iso}$ ,

$$(R + t_{iso}) \cdot \sin\left(\frac{\pi}{2} - \frac{2\pi - \alpha}{2}\right) = (t_{iso} - R)$$

$$\Rightarrow \alpha = \pi - 2 \sin^{-1} \frac{t_{iso} - R}{R + t_{iso}}. \quad (2.39b)$$

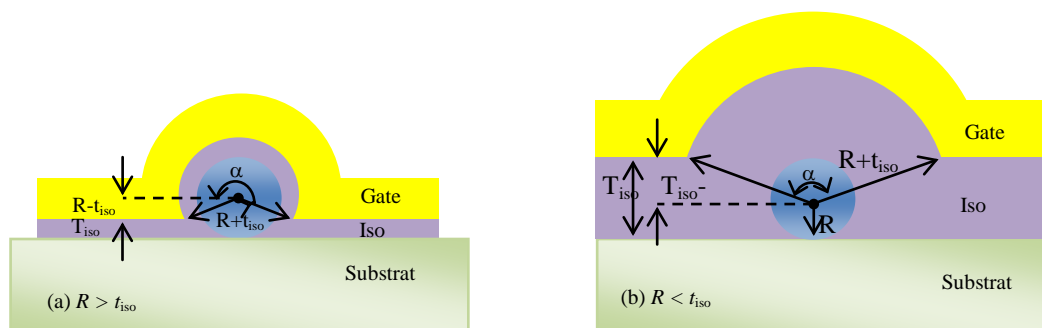


Abb. 2.10 Querschnitt der Omega-Gate-FET. (a) Für die Dielektrikumsdicke kleiner als der Nanodrahtradius und (b) für Dielektrikumsdicke größer als der Nanodrahtradius.

# Kapitel 3

---

## 3. Wachstum von Nanodrähten

In dieser Arbeit wird grundsätzlich nur das Vapor-Liquid Solid (VLS) Verfahren zur Herstellung von Halbleiternanodrähten bzw. (Nano-) Whiskern angewandt. Das Kapitel beschreibt das Funktionsprinzip des Wachstumsprozesses, den Prozessablauf in der MOVPE (Metal Organic Vapor Phase Epitaxie) und die Eigenschaften der resultierenden InAs Nanodrähte.

### 3.1 Vapor-Liquid-Solid Mechanismus

#### 3.1.1 Funktionsprinzip des Vapor-liquid-Solid Wachstums

Die Erforschung des Nanowhisker Wachstums begann in den 50er Jahren. Zunächst nahm man die Schraubenversetzung als bevorzugten Anlagerungspunkt für das Wachstum an [19]. Doch konnte für viele der untersuchten Whisker experimentell keine derartige Versetzung nachgewiesen werden [59]. Erst durch *Wagner* und *Ellis* Modell-Bildung des Vapor-Liquid-Solid (VLS) Mechanismus (1964) [20], welche ohne die Annahme einer Schraubenversetzung auskommt, konnte diese beschrieben werden.

Der Ausgangspunkt des VLS-Mechanismus ist die Anwesenheit einer metallischen Verunreinigung (z.B. Gold) auf einem Halbleitersubstrat (z.B. InAs). Während der Temperaturerhöhung kommt es zur Diffusion des Halbleitermaterials in das Metall, und es entsteht ein Tropfen einer flüssigen Metall-Halbleiter-Legierung auf der Oberfläche des Substrates (Abb.3.1, Schritt1). Die Bildung der Legierung kann auch durch Zufuhr des Halbleiters aus der Gasphase geschehen bzw. unterstützt werden. Das Metall-Halbleiter-Eutektikum befindet sich nun an der Phasengrenze im thermodynamischen Gleichgewicht. Eine weitere Zufuhr des Halbleiters aus der Gasphase führt zur Übersättigung der Legierung (Abb. 3.1, Schritt 2), der überschüssige Halbleiter kristallisiert aus der Lösung in Form eines Nanowhiskers bzw. Nanodrahtes aus und schiebt den flüssigen Tropfen der Metall-Halbleiter-Legierung an seiner Spitze vor sich her (Abb. 3.1, Schritt 3). Neue Experimente haben gezeigt, dass auch nicht metallische Verunreinigungen wie z.B. Oxide das Wachstum von Nanowhiskern unterstützen [60].

Die Zuführung des Halbleiters aus der Gasphase wird am häufigsten über das Verfahren der Chemical Vapor Deposition (CVD) bzw. der Metall Organic Vapour Phase Epitaxie (MOVPE) verwendet, wobei der Halbleiter in Form von Precursormolekülen (z.B. Trimethylindium, TMIIn) vorliegt [61]. Durch Wechsel der Gruppe III- und V-Halbleiterprecursor können mit dem VLS-Wachstum auch Heteroübergänge z.B. InAs/InP hergestellt werden [62]. In jüngster Zeit wurde zunehmend die Molekular Beam Epitaxie (MBE) zum Wachstum von Nanodrähten eingesetzt [63]. Als Kombination beider Wachstumsverfahren kann die Chemical Beam Epitaxie (CBE) oder Gas Source-MBE angesehen werden, bei der ein Precursor-Molekülstrahl das Substrat trifft [64].

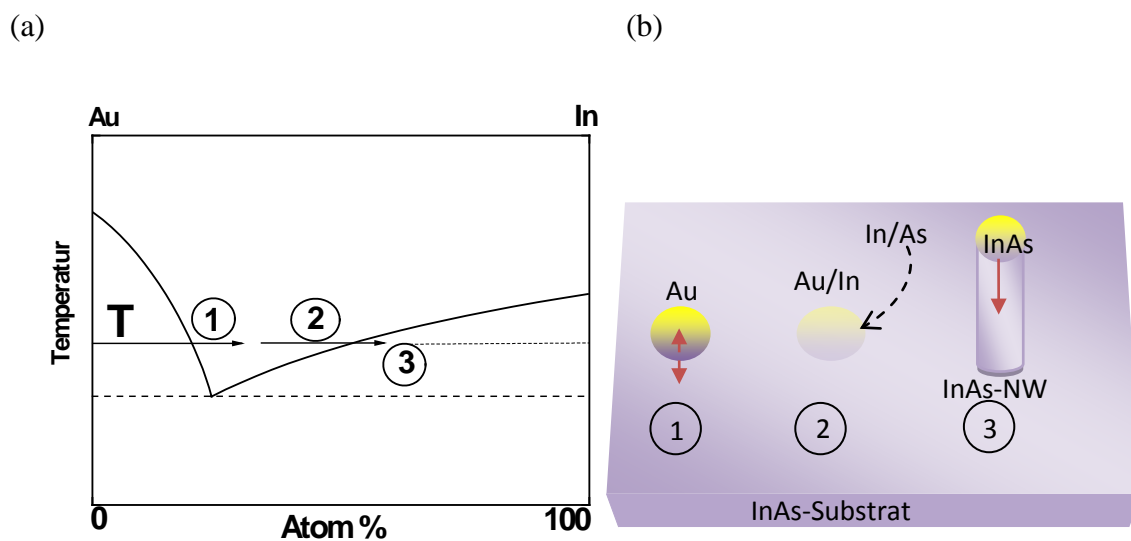


Abb.3.1. Schematische Phasendiagramm (a) und Darstellung (b) des VLS-Mechanismus bei der Temperatur  $T$ : (1) Bildung der Metall-Halbleiter-Legierung durch Interdiffusion (Doppelpfeil), (2) Übersättigung der Legierung durch weitere Zufuhr des Halbleiters aus der Gasphase, (3) Auskristallisation des Halbleiters aus der Übersättigung als Nanodraht.

### 3.1.2 Die Kinetik des VLS-Wachstums

Der Materialtransport des Halbleiters aus der Gasphase über den flüssigen Legierungstropfen zum festen Nanodraht (Vapour-Liquid-Solid) wird über das chemische Potential der jeweiligen Phasen bestimmt. Das chemische Potential  $\mu$  stellt die Änderung der Gibbs freien Energie  $G$  mit der Teilchenzahl  $n$  dar:

$$\mu = \left( \frac{\partial G}{\partial n} \right)_{T,p} . \quad (3.1)$$

Besitzen die in Kontakt stehenden Teilchensysteme unterschiedliche Potentiale kommt es zum Teilchenaustausch der Systeme um so die freie Energie des Gesamtsystems zu verringern. Damit es zum Nanowisker Wachstum kommt, muss das chemische Potential des Precursors aus der Gasphase höher sein als das des Eutektikums, und dieses höher als das des Nanowiskers. Die Differenz des chemischen Potentials zwischen den Precursors mit dem Partialdruck  $p_{HL}$  und dem Eutektikum mit dem Halbleiteranteil  $\beta$ , bei einem Gleichgewichtsdampfdruck  $p_{GG}$ , ist nach [65]:

$$\Delta\mu_0 = k_B T \cdot \ln\left(\frac{p_{HL}}{\beta \cdot p_{GG}}\right). \quad (3.2)$$

Zusätzlich hängt das chemische Potential des Au-Partikels von der Oberflächenkrümmung ab. Je höher die Krümmung, desto höher das chemische Potential des Nanopartikels im Vergleich zum chemischen Potential bei der Krümmung Null  $\mu_0$ . Somit verringert sich die Differenz  $\Delta\mu$  des chemischen Potentials zwischen Gasphase und Tropfen. Im Falle des halbkugelförmigen Legierungstropfens mit dem Durchmesser  $d$ , einer spezifischen Oberflächenenergie  $\alpha$  und dem spezifischen Atomvolumen  $\Omega$  gilt [65]:

$$\Delta\mu = \Delta\mu_0 - \frac{4\Omega\alpha}{d}. \quad (3.3)$$

Dieser sogenannte Gibbs-Thomson-Effekt wurde von Givargizov und Chernow 1973 benutzt, um die geringere Wachstumsrate dünner Nanodrähte im Vergleich zu dickeren Drähten zu erklären [66]. Je höher der Partialdruck des Halbleiters (-Precursors) in der Gasphase, desto höher die Wachstumsrate, und desto kleinere Drähte können wachsen. Dieses vereinfachte Modell ist jedoch nicht allgemeingültig, da andere Prozesse, wie die Oberflächendiffusion und der Selbstoszillationsprozess, den Wachstumsprozess maßgeblich beeinflussen können [65]. Beim Wachstum von InAs-Nanodrähten besteht  $\beta$  aus den Halbleitern Indium und Arsenid die jeweils für sich betrachtet werden müssen. Die Wachstumskinetik für Hetero-Halbleiter ist jedoch nicht Gegenstand dieser Arbeit.

### 3.1.3 Wachstumsordnung von Nanodrähten

Wie in der Einleitung schon erwähnt kann aufgrund der Abmessung der Nanodrähte die Gitterfehleranpassung der NW an das Wachstumssubstrat im Vergleich zu 2D-Wachstum um mehr als eine Größenordnung abweichen. Nach *Ertekin* gibt es einen kritischen Durchmesser

für kohärentes Wachstum der Nanodrähte [109]. Experimente haben gezeigt, dass der kritische Durchmesser bei InAs Nanodraht auf Si (mit 11.6% Gitterfehler) ca. 20 nm ist [110].

Die kristallographische Wachstumsrichtung der Nanodrähte beträgt zumeist  $\langle 111 \rangle$ . Trotzdem wurden aber auch Wachstumsrichtung von  $\langle 110 \rangle$  [67],  $\langle 112 \rangle$  [68] und  $\langle 100 \rangle$  [16] beobachtet. Für die beobachteten Wachstumsrichtungen, insbesondere die Abweichung von der bevorzugten Wachstumsrichtung  $\langle 111 \rangle$  bei dünnen Nanodrähten, werden Oberflächenenergien und Linienspannung an der Kontaktfläche zwischen Legierungstropfen und Nanodraht verantwortlich gemacht [69].

Die mit der VLS-Methode hergestellten Nanodrähte sind von hoher kristalliner Qualität. Bei III-V Verbindungshalbleitern treten Kristalldefekte auf, vor allem Stapelfehler und Zwillinge. Das führt dazu, dass es bei den III-V Nanodrähten zu einem Wechsel zwischen Wurtzit- und Zinkblenden-Struktur kommt [14]. Auffällige Variationen in der Morphologie der Nanodrähte sind das Abknicken („Kinking“) und periodische Durchmesseränderungen während des Wachstums. Für das Abknicken werden laterale Temperaturgradienten [70], geringe V/III-Verhältnisse [71] oder Kristalldefekte, wie Zwillingsgrenzen [72], verantwortlich gemacht. Nach dem Abknicken setzen die Nanodrähte ihr Wachstum zumeist in eine kristallographisch äquivalente Richtung (z.B. von [111] nach  $\bar{1}11$ ) fort. Die periodischen Durchmesseränderungen werden durch eine Instabilität des Wachstumsprozesses und einen dabei auftretenden Selbstoszillationsprozess hervorgerufen [65] und sind ein charakteristisches Merkmal des VLS-Mechanismus.

Die Abmessungen der hergestellten Nanodrähte variieren über viele Größenordnungen, von makroskopischen Drähten mit einem Durchmesser von ca.  $\frac{1}{4}$  mm [20] bis hin zu Drähten mit einem Durchmesser von 3,5 nm [68]. Über ähnlich viele Größenordnung kann sich die Länge der Nanodrähte erstrecken. Das Aspektverhältnisse erreicht dabei Werte bis über 1:1000.

## 3.2. Wachstum der InAs Nanodrähte

### 3.2.1 Metallorganische Gasphasenepitaxie (MOVPE)

Das Wachstum aller InAs Nanodrähte in der vorliegenden Arbeit erfolgte mit der Niederdruck-Metallorganischen Gasphasen-Epitaxie (engl. Low Pressure Metal Organic Vapour Phase Epitaxy, LP-MOVPE). Die MOVPE-Methode wurde 1968 erstmalig von Manasevit für die Herstellung von III/V-Halbleitern angewandt. Heute hat sich das Verfahren als eine Standardmethode für die Kristallzüchtung in der industriellen Anwendung etabliert.

In Abb. 3.2 ist der schematische Aufbau und in Abb.3.3 ein Bild der verwendeten MOVPE-Anlage vom Typ AiX200 der Firma Aixtron dargestellt. Sie wurde für den Einsatz zur

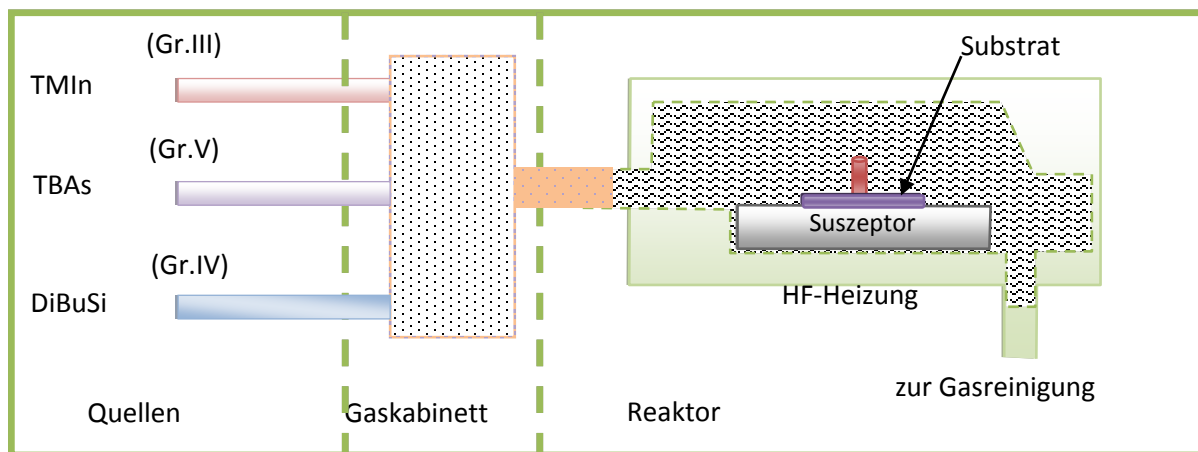


Abb. 3.2 Prinzipieller Aufbau der eingesetzten LP-MOVPE-Anlage. Dabei sind nur die Quellengase für das Wachstum von Si-dotiertes InAs Nanodraht dargestellt.

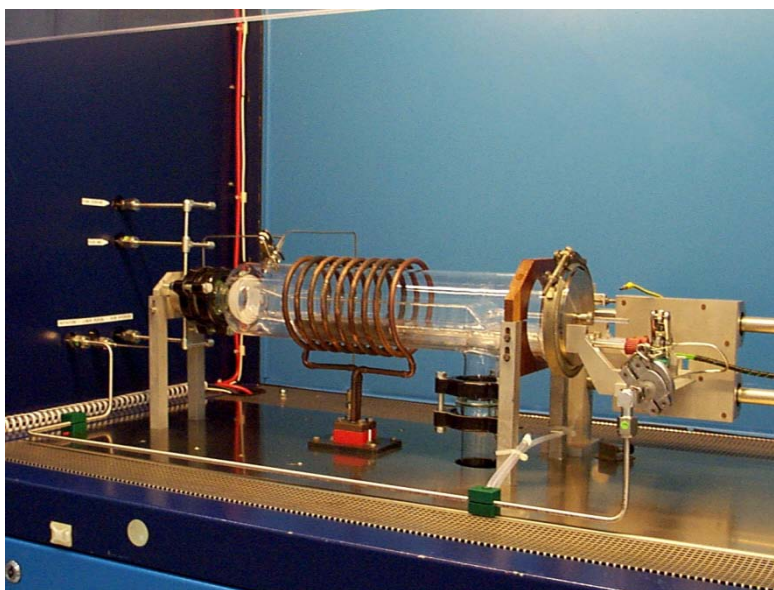


Abb. 3.3 Bild der verwendeten MOVPE-Anlage vom Typ AiX200 der Firma Aixtron.



Herstellung von III/V-Halbleiter Schichten konzipiert. Die Anlage ist im Wesentlichen in zwei Bereiche aufgeteilt. Im sogenannten Gaskabinett werden die Quellenmaterialien, die sich in gasförmigen Zuständen befinden, durch die Trägergase (z.B. Wasserstoff, Stickstoff) zum Wachstumsreaktor transportiert. Über Massenfluss- und Druckregler werden die zum Wachstum benötigten Flüsse des Quellenmaterials eingestellt. Über den mit Infrarotstrahlern beheizten Suszeptor werden die Gase zugeführt wo dann das Wachstum stattfindet. Am Ende des Reaktors werden die Restgase in einem Scrubber zerlegt und neutralisiert [61,73]. Die für das Wachstum der InAs Nanodrähte benutzten Quellen sind in Tabelle 3.1 zusammengefasst.

Element	Quellen	Partialdruck $p_{\text{sat}}$	Formel
In	Trimethylindium (TMIn)	2,3 mbar	$\text{In}(\text{CH}_3)_3$
As	Tertiärbutylarsin (TBAs)	109,3 mbar	$\text{AsH}_2(\text{C}_4\text{H}_9)$
Si	Ditertiärbutylsilan (DitBuSi)	10,5 mbar	$\text{SiH}_2(\text{C}_4\text{H}_9)_2$

Tabelle 3.1. Quellen für Si-dotiertes InAs Nanodraht Wachstum in der MOVPE bei einer Temperatur von 20 °C.

### 3.2.2 Wachstumsprozess der InAs Nanodrähte

Vor dem Beginn des Nanodrahtwachstums werden Au-Partikel auf ein gewähltes Substrat aufgebracht, in vorliegenden Fall wurde vorwiegend (100)- InAs und (111)-orientiertes GaAs verwendet. Bei den Nanopartikeln handelte es sich um Gold(Au)-Partikel, die entweder aus der flüssigen Emulsion oder aus der Gas-Phase (Aerosol) kommen [61]. Für die Herstellung der Bauelemente wurden Au-Nanopartikel mit Durchmessern zwischen 30 – 100 nm benutzt. Die Partikel aus der flüssigen Emulsion wurden auf die InAs Wachstumssubstrate aufgeträufelt und mit einer herkömmlichen Lackschleuder verteilt (Abb. 3.1 b, Schritt 1). Die Proben wurden anschließend im Reaktor der MOVPE-Anlage für 5 Minuten bei 600 °C ausgeheizt, um natürliche Oxide zu entfernen und eine eutektische Verbindung zwischen den Au-Partikeln und dem Substrat zu erzeugen (Abb. 3.1 b, Schritt 2). Bei derart hohen Temperaturen muss zur Stabilisierung der InAs Oberfläche ein Gruppe-V Überschuss herrschen, so dass in diesem Fall Tertiärbutylarsin (TBAs) mit Stickstoff als Trägergas in den Reaktor geleitet wird.

Bei Wachstumstemperatur von 400 °C wurde das Gruppe-III Gas, hier Trimethylindium (TMIn), in den Reaktor zugeführt. Der nun einsetzende Wachstumsvorgang (Abb. 3.1, Schritt

3) erfolgte wie im Kapitel 3.1.1 beschrieben. Die meisten der verwendeten InAs NW wurden bei einem V/III Flussverhältnis von 6 und bei einer Wachstumszeit von 10 Minuten hergestellt. Für eine gezielte n-Dotierung wird zusätzlich Ditertiärbutyilsilan (DitBuSi) eingeleitet. Theoretisch kann durch Änderung des Partialdrucks des Dotiertstoffes die Dotierungskonzentration im Nanodraht eingestellt werden. Die Mechanismen beim Einbau von Dotiertstoffen beim VLS Wachstums sind bisher noch nicht richtig verstanden. Daher wurde für die Dotierungsuntersuchungen von n-InAs NW das Flussverhältnis von IV/III zwischen 0 und 0.25 variiert, um Rückschlüsse auf die Dotierung zu erzielen. Das entspricht beim konventionellen zwei-dimensionalen Wachstum einer Dotierungskonzentration bis zu  $2,3 \cdot 10^{19} \text{ cm}^{-3}$ . Die Untersuchungen zur Dotierungskonzentration in InAs werden im Kapitel 5 und 6 diskutiert. Aktuelle Untersuchungen weisen auf ein Fehlen der VLS Mechanismen beim InAs Wachstum hin, da die Wachstumstemperatur (ca.  $400^\circ\text{C}$ ) unterhalb der Au-In Eutektikumtemperatur (ca.  $455^\circ\text{C}$ ) liegt [19]. Nach Dick et al. unterstützt die Au-Partikel als Festkörper das Wachstum der InAs-NW (Vapour-Solid-Solid, VSS) [74]. Die Abbildung 3.5 zeigt REM-Aufnahmen der Oberfläche eines InAs-Substrats mit InAs Nanodrähten.

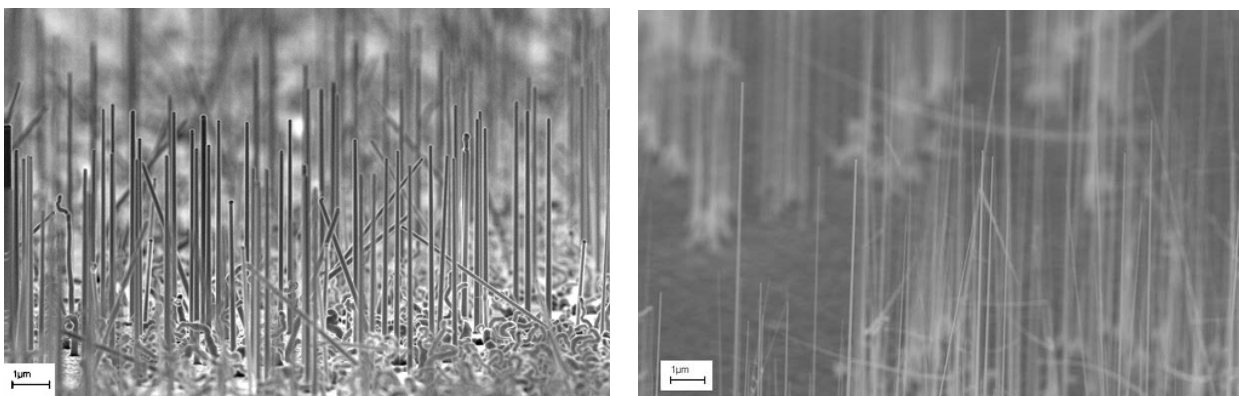


Abb. 3.4 InAs Nanodrähte gewachsen auf: a) (001)-orientiertem InAs-Substrat mit 100 nm Au-Partikel Durchmesser und b) (111)-orientiertem GaAs-Substrat mit 50 nm Au-Partikel Durchmesser.

### 3.2.3 Strukturelle Eigenschaften von InAs Nanodrähten

Die InAs Nanodrähte wurden nach unseren Standardwachstumsparametern (s. Anhang B) hergestellt. Die Wachstumsrate bei InAs beträgt (Abb. 3.5) ca.  $1 \mu\text{m}/\text{min}$ , was sich deutlich von Wachstumsraten der Silizium Nanodrähte ( $1 \mu\text{m}/\text{h}$ ) unterscheidet [12]. Die InAs Nanodrähte zeigen außerdem eindeutig geringere Tapering-Effekte gegenüber GaAs Nanodrähten d.h. weniger 2-dim. Wachstum [16]. Weiterhin zeigt sowohl die REM-

Aufnahme als auch die TEM-Bilder (Abb. 3.5), dass bei einem (100)-orientiertem InAs-Wachstumssubstrat die InAs Nanodrähte sowohl in die  $\langle 111 \rangle$ -Richtungen (abgewinkelt) als auch in  $\langle 100 \rangle$ -Richtung (senkrecht) wachsen. Ursache für die überwiegend bevorzugten  $\langle 100 \rangle$  Wachstumsrichtungen kann die lokale Druckverspannung zwischen Substratoberfläche und InAs NW sein. Diese in  $\langle 001 \rangle$ -Richtung gewachsenen Nanodrähte weisen über die gesamte Länge eine perfekte Zinkblendestruktur auf und haben zudem wenige Defekte in der Kristallstruktur. Drähte, die in  $\langle 111 \rangle$ -Richtung wachsen, wechseln aufgrund häufig auftretender Stapelfehler meist ihre Kristallstruktur zwischen Zinkblende- und Wurtzit-Gitter [74]. Dagegen weisen die auf dem (111)-orientierten GaAs Substrat gewachsenen InAs eindeutig die bevorzugte  $\langle 111 \rangle$  Richtung auf (s. Abb. 3.4b). Vergleicht man die Bilder 3.4a und 3.4b, so sind die Nanodrähte auf GaAs Substrat grundsätzlich länger, was auf ein höhere Wachstumsrate auf GaAs hindeutet. Hier werden Oxide für die Reduzierung der Wachstumsrate verantwortlich gemacht [75].

Die hergestellten Nanodrähte wurden für Transmissionselektronenmikroskop (TEM) Untersuchungen mit dem Skalpell vom Wachstums substrat entfernt und in eine Isopropanol-Lösung eingebracht, und auf einem TEM-Netz aufgebracht. Die Abbildungen (3.5) zeigen die TEM Aufnahmen von einem InAs Nanodraht mit 30 nm Durchmesser Au-Partikel.

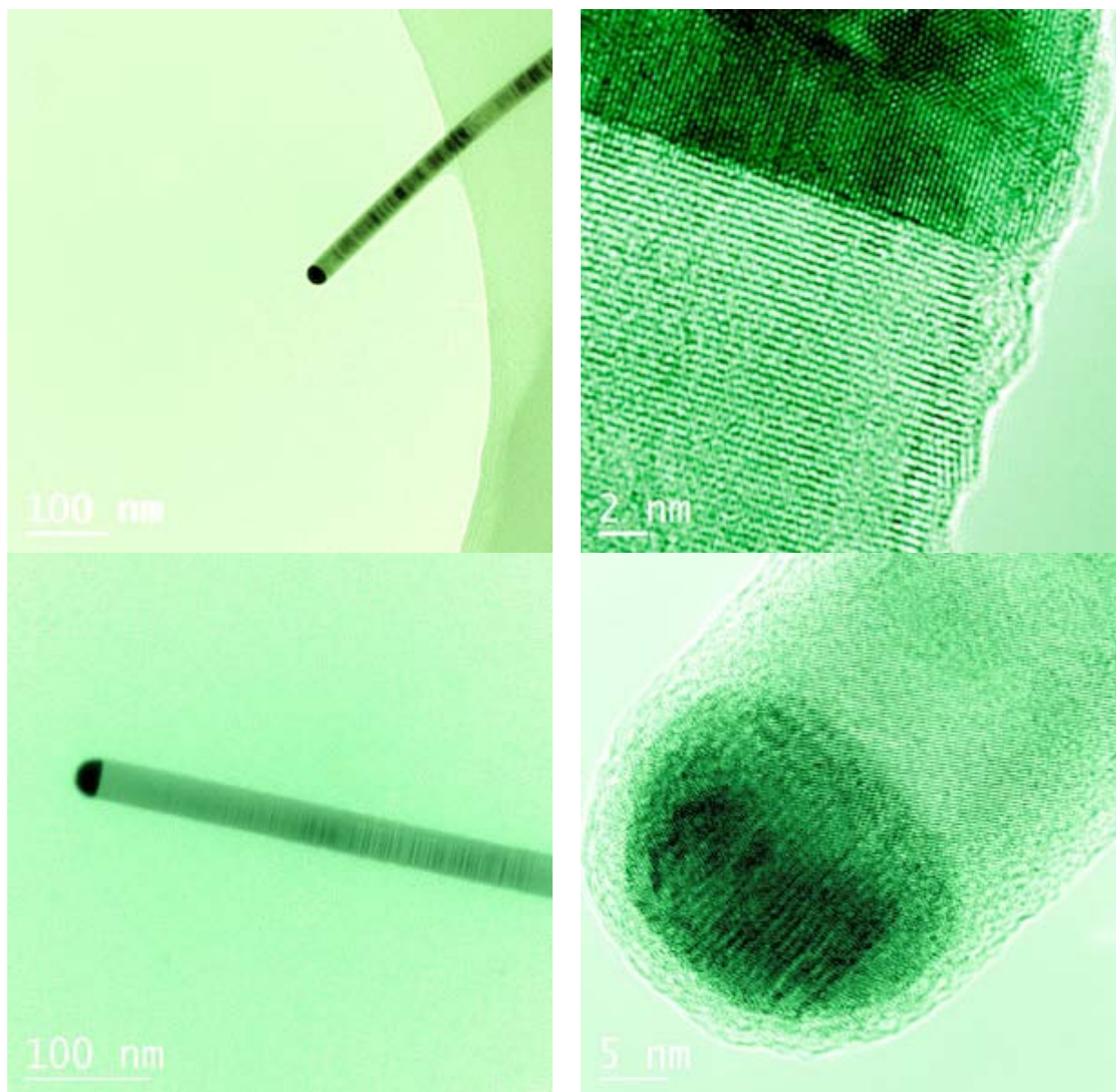


Abb.3.5 TEM-Aufnahmen eines InAs Nanodrahtes mit 30 nm Au-Partikel.

# Kapitel 4

## 4. Prozesstechnologie

### 4.1 Grundlagen der Elektronenstrahlolithografie

Bei der Kontaktierung von zufällig verteilten Nanodrähten bzw. Herstellung von Nanodraht-Transistoren hat sich die „e-beam“ (unter Verwendung des REM) als das geeignetste Werkzeug herausgestellt. Im Vergleich zu den anderen Lithografieverfahren besitzen die Elektronen mit Abstand die kleinste Wellenlänge, wodurch es möglich ist Strukturen im Nanometerbereich zu kontaktieren. Zudem erlaubt das Verfahren die Position der Nanodrähte zu lokalisieren, was diese Kontaktierung erst möglich macht.

#### 4.1.1 Aufbau und Funktionsweise der „e-beam“ mittels des Rasterelektronenmikroskops

Im Institut der Halbleitertechnik/Halbleitertechnologie steht ein Rasterelektronenmikroskop (REM) des Typs Jeol 6400 mit externer Steuerung (Elphy System, Raith) für die Lithografie zur Verfügung [76]. Das Prinzip des Rasterelektronenmikroskopes basiert auf dem, durch einen Ablenkgenerator gesteuerten Beschuss einer Probenoberfläche mit Elektronen nach dem Rasterungsprinzip [77]. Die Wechselwirkung zwischen Elektronen und Probenmaterial resultiert unter anderem aus der Generierung von Sekundärelektronen, die zur Bilderzeugung genutzt werden. Ein Rasterelektronenmikroskop besteht prinzipiell aus den folgenden drei

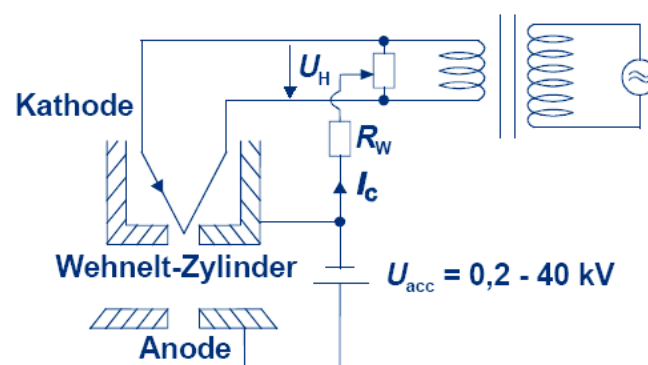


Abb. 4.1: Prinzipieller Aufbau einer Elektronenkanone.

Unterfunktionseinheiten: Elektronenkanone, elektronenoptisches System, Detektor- und Bildverarbeitungssystem. Für den Einsatz als Lithographiegerät bedarf es folgender Erweiterungen: Steuerung der Ablenkspulen für die Belichtung, Ausblendeinrichtung für den Elektronenstrahl und Steuerung für das Verfahren des Probenstriches [78].

Die Anordnung der Elektronenkanone ist wie folgt in Abb. 4.1 dargestellt. Im Kopf des Wehnelt-Zylinders befindet sich eine Glühemissionskathode, in Form eines 0,1  $\mu\text{m}$  dünnen Wolframdrahtes [76], die mittels eines Heiztransformators aufgeheizt wird. Bei einem typischen Druck von circa  $10^{-7}$  mbar erfolgt der Elektronenaustritt aus der Kathode in das Vakuum nach dem Prinzip der Kathodenemission. Dabei wird zwischen thermischer, Schottky- (feldunterstützte, thermische Emission) und der reinen Feldemission unterschieden. Die *Richardson-Dushman* Gleichung beschreibt die dabei entstehende Stromdichte  $j$  [77]:

$$j = A_0 T^2 e^{\frac{\phi}{k_B T}}. \quad (4.1)$$

Dabei beschreibt  $A_0$  die vom Kathodenmaterial abhängige *Richardson* Konstante und  $\phi$  die Austrittsarbeit. Die Stromdichte  $j$  einer Wolfram-Haarnadelkathode erreicht bei einer Arbeitstemperatur von  $T = 2800$  K (Schmelztemperatur  $T_{M, \text{Wolfram}} = 3650$  K) und einer Austrittsarbeit von  $\phi = 4,5$  eV einen Wert von circa  $3 \text{ A/cm}^2$ .

Damit sich eine Elektronenwolke ausbilden kann wird zwischen den Wehnelt-Zylinder und der Kathode eine negative Spannung von circa  $-100$  V angelegt, so dass unmittelbar hinter dem Wehnelt-Zylinder der erste Kreuzungspunkt (*cross over*) der Elektronen mit einem typischen Durchmesser von  $20 - 50 \mu\text{m}$  auftritt. Die Stromdichte  $j$  im Bereich des *cross over* ist örtlich nicht konstant, sondern zeigt ein *Gauß'sches* Profil gemäß [77].

$$j(r) = J_0 e^{-\left(\frac{r}{r_0}\right)^2}, \quad (4.2)$$

dabei ist  $J_0$  die maximale Stromdichte,  $r$  der Radius und  $r_0$  die Standardabweichung. Das *Gauß'sche* Profil resultiert aus dem Temperaturgradienten des Wolfram-Drahtes. Die im Wehnelt-Zylinder entstehende Elektronenwolke wird durch Anlegen einer Beschleunigungsspannung  $U_{\text{acc}}$  (**accelerating voltage**) zwischen Wehnelt-Zylinder und Anode im Bereich von  $0,2$  kV bis  $40$  kV in Richtung der Anode beschleunigt. Aufgrund der Blendenöffnung von Wehnelt-Zylinder und Anode wird die Elektronenwolke auf einem Strahl mit einem Durchmesser von ca.  $20 \mu\text{m}$  fokussiert.



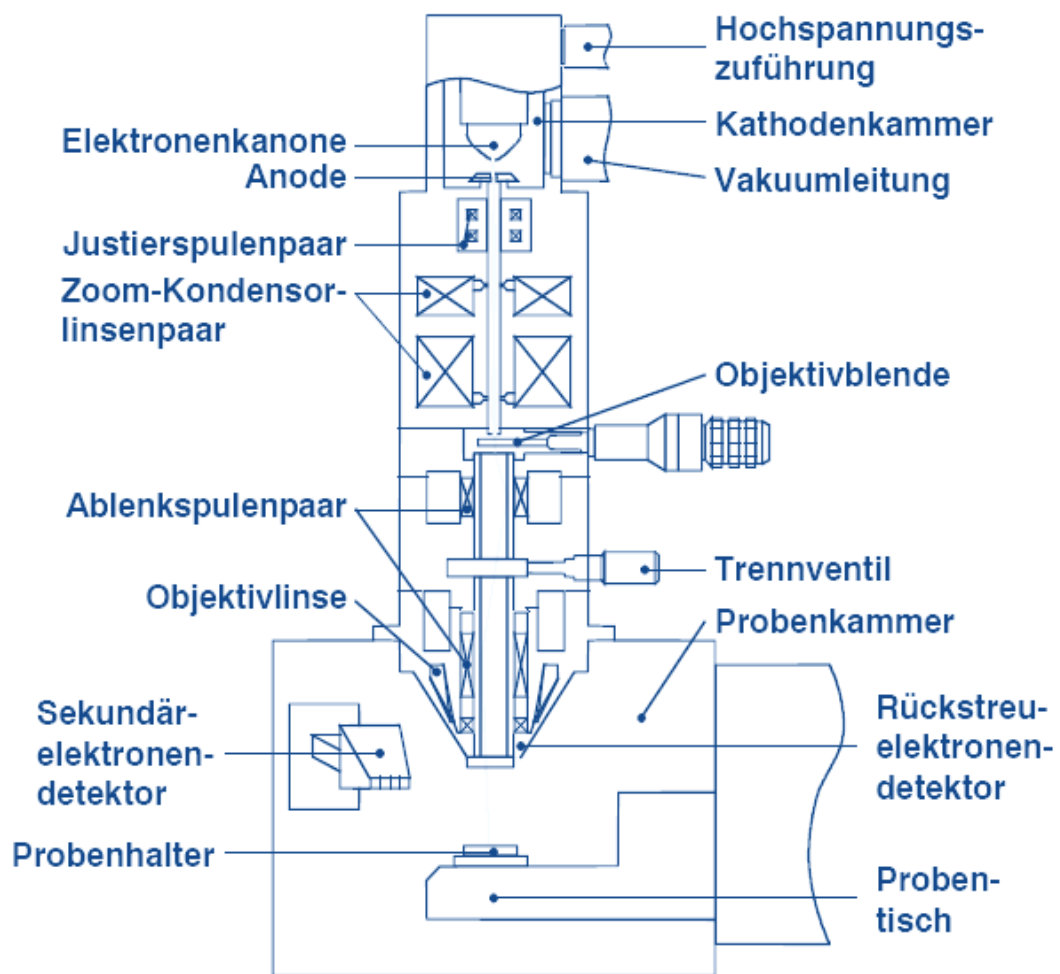


Abb.4.2 Schematischer Aufbau der Elektronensäule des REM JSM 6400.

Nach Austritt des Elektronenstrahls aus der Anode wird er von einem elektronenoptische System erneut gebündelt und so gezielt auf die Probe fokussiert. In Abb. 4.2 ist eine Prinzipskizze des Querschnitts durch die gesamte Elektronensäule des verwendeten REM dargestellt. Das erste Spulenpaar hinter der Anode dient zur Zentrierung des Elektronenstrahles innerhalb der Säule. Die weitere Verkleinerung des Elektronenstrahldurchmessers erfolgt nach Durchlauf durch die Kondensorlinse, mit deren Hilfe auch die Vergrößerung des REM eingestellt wird. Die nachfolgende mechanische Objektivblende ( $50 \mu\text{m} < NA_{\text{mech}} < 170 \mu\text{m}$ ) dient der groben Ausblendung von Randstrahlen. Das darunter liegende Ablenkspulenpaar lenkt den Strahl auf einen Punkt der im Fokus liegenden Probe. Das Spulenpaar ist an einen Ablenkgenerator angeschlossen, der das zeilenweise Abtasten der Probenoberfläche ermöglicht. Die Objektivlinse am Ende der Säule, im Arbeitsabstand  $d_{\text{work}}$  ( $8 \text{ mm} < d_{\text{work}} < 39 \text{ mm}$ ,  $U_{\text{acc}} = 35 \text{ kV}$ ) vor der Probe, reduziert noch einmal den Elektronenstrahldurchmesser, gefolgt von den Fokus- und Stigmatorspulen, wobei

die Stigmatorspule zum Ausgleich von Verzerrungen benötigt wird [77]. Der Hersteller des hier verwendeten REM gibt einen minimal erreichbaren Sondendurchmesser von  $3,5 \text{ nm} < NA_{\text{magn}} < 10 \text{ nm}$  an [76].

Durch inelastische Stöße mit Elektronen aus der Probe erzeugt der **Primärelektronenstrahl (PE)** beim Auftreffen auf die Probenoberfläche **Sekundärelektronen (SE)**, welche die materialspezifische Austrittsarbeit überwinden und den Festkörper verlassen können [77]. Aufgrund der geringen kinetischen Energie ( $< 50 \text{ eV}$ ) und den dementsprechend kurzen Weglängen, die die Sekundärelektronen zurücklegen, können nur die Elektronen aus der Probenoberfläche austreten, die sehr nahe an der Oberfläche entstehen. Mittels eines positiv geladenen Kollektorgitters werden die Sekundärelektronen seitlich oberhalb der Probe in den SE-Detektor gelenkt. Dieses SE-Signal wird einem Videoverstärker zugeführt und anschließend mit Hilfe des o.g. Ablenkgenerators zur synchronen Darstellung der Probe auf einer Bildröhre genutzt.

#### 4.1.2 Elektronenstrahlithografie

Die Nutzung des REM als Lithographiegerät erfordert eine Steuerung der Ablenkspulen, um den Elektronenstrahl entsprechend der lateralen Geometrie (x- und y-Achse) der Strukturen über die Probe zu führen. Mit Hilfe von zwei 16Bit-Digital/Analog-Wandlern (*kurz: D/A-Wandler*) werden die Raster-Ablenkspulen rechnergestützt angesteuert. Die maximale Taktfrequenz für die D/A-Wandlung beträgt  $2,66 \text{ MHz}$ . Hieraus ergibt sich eine minimale Belichtungszeit von  $375 \text{ ns}$  für eine Punktbelichtung [76]. Im Strahlengang des REM's, zwischen Elektronenkanone und erster Justierspule, befindet sich ein Kondensator in Form einer Schlitzblende (Schlitzweite =  $1 \text{ mm}$ ) um den Strahl auf der Probe ein- und auszutasten (*beam blanking*). Desweiteren wurde das REM um einen mittels Laserinterferometrie gesteuerten Tisch erweitert, dessen adressierte Endposition durch analoge, piezoelektrische Sensoren geregelt wird [79]. Das kleinste Inkrement, mit der die Adressierung einer definierten Position erfolgen kann, beträgt  $5 \text{ nm}$ . Beim Lithografieprozess wurde in den meisten Fällen mit einem Schreibfeld der Kantenlänge  $500 \mu\text{m} \times 500 \mu\text{m}$  geschrieben. Dabei konnte durch Experimente ein Fehler von max.  $50 \text{ nm}$  nachgewiesen werden [78].

Die Belichtung von Strukturen innerhalb eines vordefinierten Schreibfeldes wird bei dem hier verwendeten System in vektorieller Form durchgeführt. Bei der vektoriellen Belichtungsart werden die Ein- und Austastsituationen durch eine Logik geeigneter Start- und Endpunkte der



zu belichtenden Strukturen vorgegeben. Jede in sich geschlossene Struktur wird vollständig belichtet. Danach wird der Elektronenstrahl ausgetastet, die Elektronenoptik innerhalb des Schreibfeldes zur nächsten Struktur justiert, und für den neuen Schreibvorgang erneut eingetastet. Im Gegensatz dazu folgt bei der rasterförmigen Austastung die Elektronenoptik Zeilen, die stets eine gesamte Schreibfeldlänge betragen. Nur in den zu belichtenden Bereichen findet ein Eintasten des Elektronenstrahls statt. Alle über Elektronenstrahlithografie hergestellten Strukturen wurden mit einer konstanten Beschleunigungsspannung von 20 kV eingestellt. Der Schreibstrom  $I$  liegt bei ca. 200 pA und wird mit der Dosis von  $200 \mu\text{C}/\text{cm}^2$  geschrieben. Die Schrittweite, der Abstand der einzelnen Pixel untereinander, kann dann zwischen 5 nm und 250 nm betragen.

## 4.2 Abscheidung von $\text{SiN}_x$ mittels PE-CVD

Das Material Siliziumnitrid wird in der Mikroelektronik im großen Umfang als isolierende Schicht eingesetzt. Es dient als Passivierung der Bauelemente gegenüber Umwelteinflüssen (wie Feuchtigkeit) und als Barriere gegen Diffusion von Störstellen. Als Dielektrikum wird es in Bauelemente z.B. DRAM (dynamic random access memory), MISFET oder MIM-Kondensatoren (Metall-Isolator-Metall), verwendet [80].

### 4.2.1 Aufbau und Funktionsprinzip der PE-CVD Anlage

Die Abscheidung von Siliziumnitrid sowohl für die Passivierung als auch Gate-Dielektrikum der Nanodrähte erfolgt mit der plasmaunterstützten Deposition des Quellenmaterials aus der Gasphase (Plasma-Enhanced Chemical Vapor Deposition, PECVD), welches zusätzlich eine ECR-Quelle (Electron Cyclotron Resonanz) nutzt. Die Quellenmaterialien werden in Form von Precursoren bereitgestellt. Bei den sogenannten Remote Plasmen wird der Probenraum vom Plasmaraum getrennt. Zur Ionisierung der Quellmoleküle, wie z.B. Molekularer Stickstoff ( $\text{N}_2$ ), können somit höchste Plasmaleistungen eingesetzt werden, ohne die Probe direkt zu belasten [81]. Der Einsatz von  $\text{N}_2$  ist gegenüber gebräuchlichem Quellgas wie  $\text{NH}_3$  vorteilhaft, weil so eine thermische Desorption von Wasserstoff mittels hoher Substrattemperaturen entfällt [82]. Mit ECR-Anlagen ist es möglich, bei Temperaturen bis hinunter zur Raumtemperatur Schichten guter Qualität herzustellen. Dies ist ein großer Vorteil bei der Herstellung von Bauelementen, da temperaturempfindlicher Fotolack als Maskierung verwendet werden kann [80,83].

Im Wesentlichen besteht die Anlage aus einem Reaktor, der in zwei Bereiche unterteilt ist, die Plasmakammer und die Probenkammer (Abb. 4.3). Über die Plasmakammer wird durch ein Quarzfenster mit einem Magnetron erzeugte Mikrowellen-Energie mit einer Resonanzfrequenz von 2,45 GHz eingekoppelt. Die Leistung kann dabei bis 1500 W eingestellt werden. Mittels Mass-Flow-Controller (MFC) wird das Quellgas hier in Form N<sub>2</sub> eingeleitet und ionisiert. Über zwei Magneten, die sich um die Kammer herum befinden, werden die Ionen und Elektronen auf einer Kreisbahn beschleunigt und in Richtung der Probe geführt. Die aus der beschleunigten Bewegung aufgenommene Energie erreicht im Resonanzfall (nach dem Prinzip der Elektronzyklotron-Resonanz) ihre maximale Energie bei einer magnetischen Flussdichte von B = 87,4 mT. Das Precursor Silan/Helium-Gemisch, bestehend aus 5 % Silan (SiH<sub>4</sub>) und 95% Helium (He), wird dagegen mittels MFC im Bereich der Probenkammer eingeleitet. Aufgrund seines instabilen Zustandes zerfällt SiH<sub>4</sub> hier in seine Bestandteile ohne zusätzlichen Energieaufwand. Über MFC werden die Flüsse der Quellgase eingestellt, was letztlich die Komposition der SiN<sub>x</sub> bestimmt. Die folgenden Gleichungen beschreiben die chemischen Reaktionen bei der Abscheidung von SiN<sub>x</sub>:

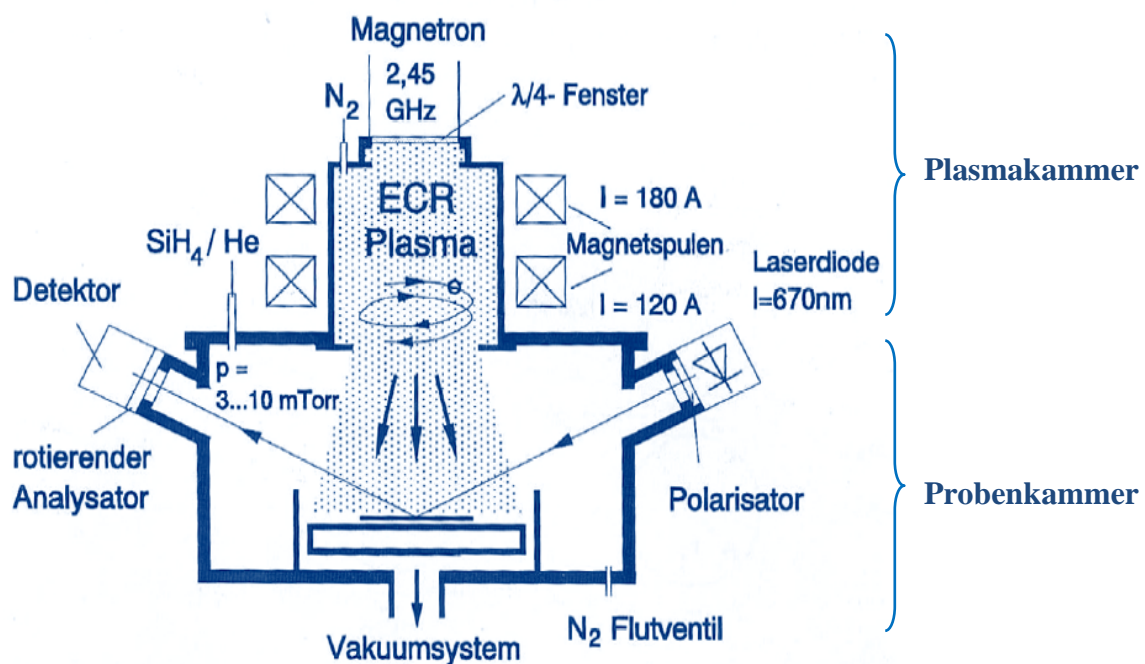
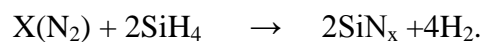
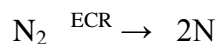


Abb. 4.3 Schematischer Aufbau des Reaktorraums einer ECR-PECVD und eingebautem in-situ Ellipsometer (nach Prost, 1997).

Bei der Herstellung der  $\text{SiN}_x$  Schichten wurde nach einem im Fachgebiet entwickelten optimiertem Standardprozess verfahren [84]. Die Schichtdicken variierten von 300 nm bis 20 nm (vgl. Kap. 6). Die Depositionsparameter sind in der Tabelle 4.1 aufgelistet. Die eingestellte Schichtdicke wurde mit dem Rasterkraftmikroskop (RKM) kontrolliert. Eine zusätzliche Optimierung der  $\text{SiN}_x$ -Schichten erfolgte im Rahmen dieser Arbeit nicht.

Prozessparameter	Wert
<b>Silan-Fluss</b>	90 sccm
<b>Stickstoff-Fluss</b>	5 sccm
<b>Mikrowellenleistung P</b>	180 W
<b>Temperatur T</b>	20 °C
<b>Druck p</b>	$10^{-3}$ mbar
<b>Abscheiderate</b>	6 nm/min

Tabelle.4.1 Depositionsparameter von  $\text{SiN}_x$  .

#### 4.2.2 Eigenschaften von $\text{SiN}_x$

Kristallines Silizium Nitrid ( $\text{Si}_3\text{N}_4$ ) hat ein stöchiometrisches Verhältnis von Silizium zu Stickstoff von 3:4 mit einer Brechzahl von  $n = 2$  [80]. Die Zusammensetzung der verwendeten  $\text{SiN}_x$  wurde im Rahmen dieser Arbeit nicht näher untersucht. Die physikalischen Eigenschaften sind in der Tabelle 4.2 aufgelistet. Optische Eigenschaften sind in folgender Literatur zu finden [80]. Mittels RKM-Messungen wurde die Oberflächenrauigkeit auf Homogenität untersucht. Sowohl bei unstrukturierten Substraten als auch bei mit Photolack bedeckten Substraten weisen die bei RT abgeschiedenen  $\text{SiN}_x$  im Schnitt eine Rauigkeit von 1,5 nm auf, was mit Werten von  $\text{SiN}_x$  aus anderen Arbeiten korrespondiert [85].

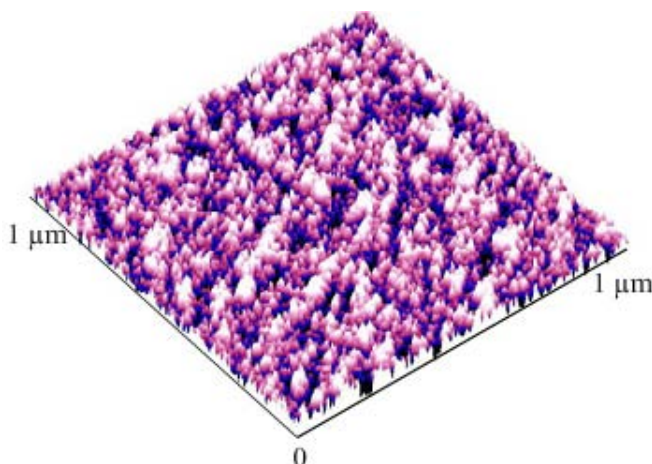


Abb. 4.4 Rasterkraftmikroskop Aufnahme der angewandten  $\text{SiN}_x$ . Die Rauigkeit beträgt 1,54 nm.

Störstellen und Ladungstransport in Siliziumnitrid werden in der Literatur vor allem im Kontext von SONOS (Semiconductor-Oxide-Nitride-Oxide-Semiconductor) und von MNOS (Metal-Nitride-Oxide-Semiconductor) Strukturen behandelt. Kapoor berichtet von fünf wohldefinierten Störstellen-Niveaus, die unterhalb der Leitungsbandkante von  $\text{Si}_3\text{N}_4$  liegen [86]. Dies ist schematisch in Abbildung 4.5 dargestellt. Die Lokalisierung der Niveaus zeigen, dass es für Löcher flachere Störstellen als für Elektronen gibt. Die Störstellendichte liegt im Bereich von  $10^{18} \text{ cm}^{-3}$ .

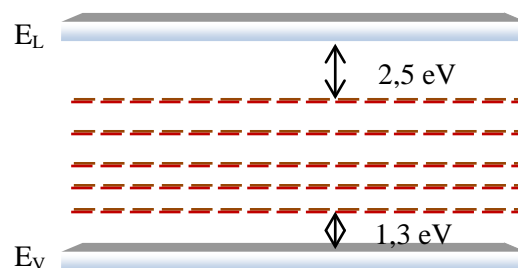


Abb. 4.5 Fünf wohldefinierte Störstellen-Niveaus in Siliziumnitrid (nach Kapoor).

	Bandabstand	$\epsilon_r$	Durchbruchspannung
<b>SiN<sub>x</sub></b>	5,1 eV	7,8	2MV/cm
<b>MgO</b>	7,3 eV	9,8	1,75MV/cm

Tabelle 4.2 Physikalische Eigenschaften von  $\text{SiN}_x$  nach [82] und  $\text{MgO}$  nach [89].

### 4.3 Abscheiden von MgO mittels MBE

#### 4.3.1 MBE-Anlage

Die Abscheidung der Magnesiumoxid-Schicht ( $\text{MgO}$ ) wurde im Fachgruppe Keune der Angewandten Physik mit dem MBE-System durchgeführt (Abb. 4.5) [88]. Es arbeitet mit einem Basisdruck von  $1.4 \times 10^{-10}$  mbar und besteht aus zwei mittels Ventil verbundenen Vakuumkammern. Die Hauptkammer ist eine Aufdampf-Analyse-Kammer und die andere ist eine Schleusenkammer. Über die Schleusenkammer werden die Proben in die Hauptkammer transferiert ohne dass das Ultrahochvakuum in dieser Kammer zerstört wird. Beide Kammern verfügen über einen Manipulator um die Probe zu bewegen. Die Hauptkammer besitzt zusätzlich noch einen Wobbelstick, mit dem die Proben vom einen Manipulator auf den anderen Manipulator umgesetzt werden können. Abgepumpt wird die Hauptkammer mit einer Titansublimationspumpe (TSP) sowie einer UHV-Öldiffusionspumpe mit einer Flüssig-

Stickstoff-Kühlfalle. Der Druck in der Kammer wird mit einem Ionisationsmanometer gemessen. Die Schleusenkammer verfügt über eine Turbomolekularpumpe, die wie die Öldiffusionspumpe eine Drehschieberpumpe als Vorpumpe besitzt. Für das Säubern der Probenoberflächen ist es nötig die verschiedenen Substrate zu heizen und gegebenenfalls mit Argon-Ionen zu sputtern. Das Heizen der Substrate geschieht durch einen mit Strom beheizbaren Manipulator, der die Wärme über den Probenhalter an die Probe abgibt, und einem zusätzlich in der UHV-Kammer angebrachten Strahlenschild, das auch aktiv beheizt werden kann. Zur Bestimmung der Temperatur stehen am Manipulator zwei Thermoelemente und am Strahlenschild ein Thermoelement zur Verfügung. Es handelt sich um K-type (NiCr-Ni) Thermoelemente mit einer Referenztemperatur von 20 °C. Das Sputtern geschieht mit ionisierten Ar-Ionen, die auf die Oberfläche der Probe beschleunigt werden. Dazu wird über einen Gaseinlass Ar in die Kammer geleitet, das dann mit Hilfe einer Sputterkanone ionisiert wird.

Zur Herstellung der dünnen Filme oder Multilagen ist die Kammer mit vier Knudsenzellen und einer Elektronenkanone ausgestattet. Alle Knudsenzellen enthalten Aluminiumoxid Tiegel mit Ausnahme der Terbium-Knudsenzelle, die ein Molybdän Tiegel besitzt. Des Weiteren ist es möglich in dieser Anlage mit der Elektronenkanone MgO zu verdampfen.

Dazu wurde das Material auf ein wassergekühltes Kupferblech gelegt und mit Elektronen beschossen. Zum Verdampfen von MgO wurden kleine Stücke eines gekauften MgO Wafer genommen. Beim Verdampfen von MgO stieg der Druck bis auf  $9,8 \times 10^{-8}$  mbar. Generell wurden Aufdampfzeiten von 0.002 - 0.003 nm/s verwendet. Um die Substrattemperatur während des Aufdampfens variieren zu können ist es möglich wie oben schon erwähnt den Manipulator zu heizen, aber auch über eine flüssige Stickstoff-Kühlung abzukühlen, so dass die Temperatur der Probe beim Aufdampfen von ca. -135°C bis ca. +900°C variiert werden kann. Als Analysegeräte für die aufgedampften Schichten stehen in der Hauptkammer folgende Instrumente zur Verfügung: Ein AES-Halbkugelanalysator, eine AES-Kanone, sowie eine LEED und eine RHEED.

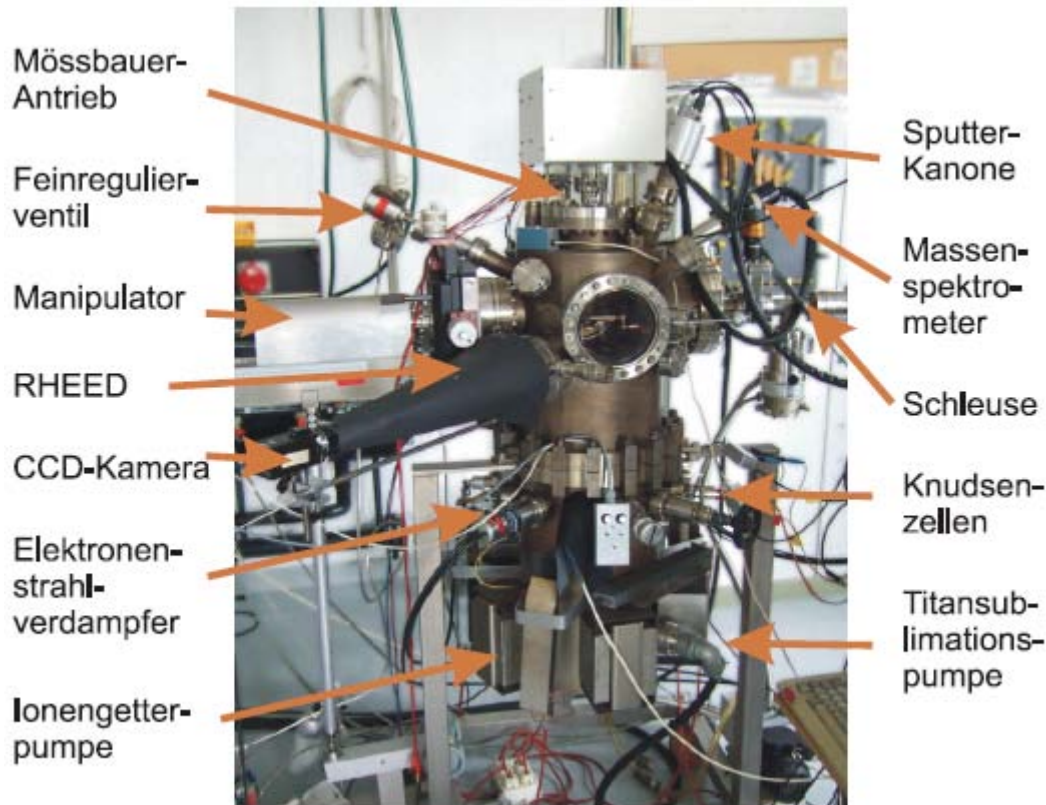


Abb. 4.6 Bild der MBE-Anlage mit den einzelnen Komponenten (nach E. Schuster [88]).

#### 4.3.2 Eigenschaften von Magnesiumoxid (MgO) aus der MBE

Für die hergestellten Transistoren wurde eine Schichtdicke von 10 nm MgO bei Raumtemperatur abgeschieden. Dabei wurde die Probe rotiert, um eine homogene Schichtdicke auf der strukturierten Probe zu erreichen. Unter normalen Bedingungen kristallisiert Magnesiumoxid in der Kochsalz Struktur mit einer Gitterkonstante von 0,421 nm. Trotz seiner Funktion als Isolator (mit der Dielektrizitätskonstante von 9,8), wird MgO aufgrund seiner ungewöhnlichen Eigenschaften wie hoher Bandlücke (7,67 eV) und kleiner Exziton Bindungsenergie ( $< 0,1\text{eV}$ ) den Halbleitern zugeordnet [90]. Auf InAs-Nanodraht wurde eine Gitterfehlpassung von 30 % sehr groß ausfallen. Daher ist es sehr unwahrscheinlich, dass es zu amorphen MgO Bildungen auf InAs kommt. Da die Rauigkeit der MgO Flächen im  $\mu$ -Bereiche aufweisen, war es nicht möglich mit den vorhandenen Analysegeräten in-situ RHEED-Bilder zu machen. Durch die Arbeit von *E. Schuster* [88] konnten RHEED-Reflexe von 0,4 nm MgO auf GaAs(001) bestätigt werden. Neben den streifenförmigen Reflexen sind auch Debye-Scherrer-Ringe zu beobachten, so dass offenbar ein gewisser polykristalliner Anteil (Ringe) und ein epitaktischer MgO(001)-Anteil (Streifen) vorliegen. Die Reflexe sind außerdem sehr breit und deuten auf eine starke Verzerrung des



Gitters hin, da die Gitterfehlpassung zwischen MgO und GaAs mit 25,5% ebenfalls groß ist. Die RKM-Aufnahmen von MgO zeigen ein starkes Inselwachstum mit einer Rauigkeit von 1 nm (Abb. 4.7).

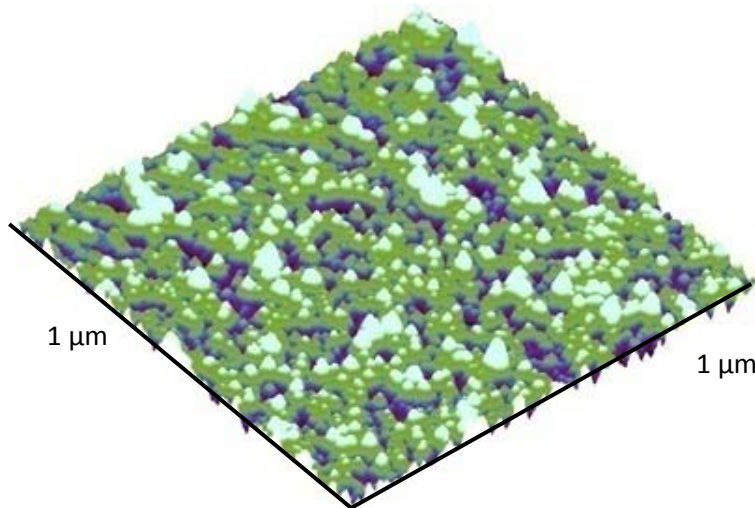


Abb. 4.7 Rasterkraftmikroskop Aufnahme von MgO auf SiN<sub>x</sub>. Die Rauigkeit beträgt 1,54 nm.

## 4.4 Herstellung der Nanodraht-FET mit „bottom-up“-Verfahren

### 4.4.1 Präparation der Nanodrähte auf das Trägermaterial

Ziel der Arbeit ist die systematische Charakterisierung der Nanodrähte bis hin zur Bauelementanwendung. Es erfordert daher einen einheitlichen Prozessablauf, um eine hohe Reproduzierbarkeit für die Untersuchungen bereitzustellen und so zuverlässige Aussagen zu ermöglichen. Die Herstellung der Nanodrahttransistoren beginnt schon bei der Vorbereitung des Ausgangsträgersubstrates. Als Trägermaterial wurde das 2'' Zoll semi-isolierende (100)-Galliumarsenid (SI-GaAs) Wafer ausgewählt. Um die Leckströme des GaAs vom aktiven Bauelement zu isolieren wurde das Substrat mit einer ca. 300 nm dicken SiN<sub>x</sub> Schicht bedeckt. Für die nachfolgenden optischen Lithographie Prozesse wurde das Wafer in 4 Stücke gespalten. Die Herstellung der Kontaktpads und der EBL-Justierkreuze auf einem ¼ 2'' Zoll Wafer erfolgte mittels optischer Kontakt-Lithographie, Aufdampftechnik und „Lift-Off“ Prozess [80]. Die Metallisierung der Kontaktstrukturen bestehen aus Ti/Au (10/200 nm) Schichten. Der ¼ 2'' Wafer wurde wiederum in ca. 1 cm<sup>2</sup> Stücke gespalten. Bei einem Schreibfeld von 500 µm x 500 µm plus die Größe des Kontaktpads befinden sich somit ca. 100 Schreibfelder auf einer 1 cm<sup>2</sup> Probe (Abb.4.8). Diese Kontaktpads sind für „on-Wafer“ Messungen erforderlich. Im Gegensatz zu EBL, mit der die Kontaktpads einzeln geschrieben werden, kann durch den parallelen optischen Lithografieprozess der Arbeitsaufwand enorm reduziert werden.

In dem folgenden Schritt werden die InAs Nanodrähte mit einem Skalpell vom Wachstumssubstrat in Isopropanol hinein abgestreift und danach für eine Minute einer Ultraschallbehandlung ausgesetzt. Die Experimente haben gezeigt, dass dadurch die InAs Drähte weniger Agglomerationen bilden. Mit einer Mikropipette wird nun die InAs-Suspension tropfenweise auf das vorgefertigte ca.  $1 \text{ cm}^2$  Trägersubstrat aufgebracht. Durch langsames Verdunsten des Isopropanolsuspension unter Raumtemperatur wird eine gleichmäßige Verteilung der einzelnen Nanodrähte auf dem Trägersubstrat erreicht. Wird bei der Auftragung der Suspension das Trägersubstrat geheizt, kommt es aufgrund der abrupt verdampfenden Suspension zu starker Agglomeration in Form von Kreisen. Die Flächendichte der InAs NW kann je nach Bedarf variiert werden. Gewöhnlich wird eine Belegungsichte von ca. 5-10 NW pro Schreibfeldflächeneinheit angestrebt (Abb.4.8a).

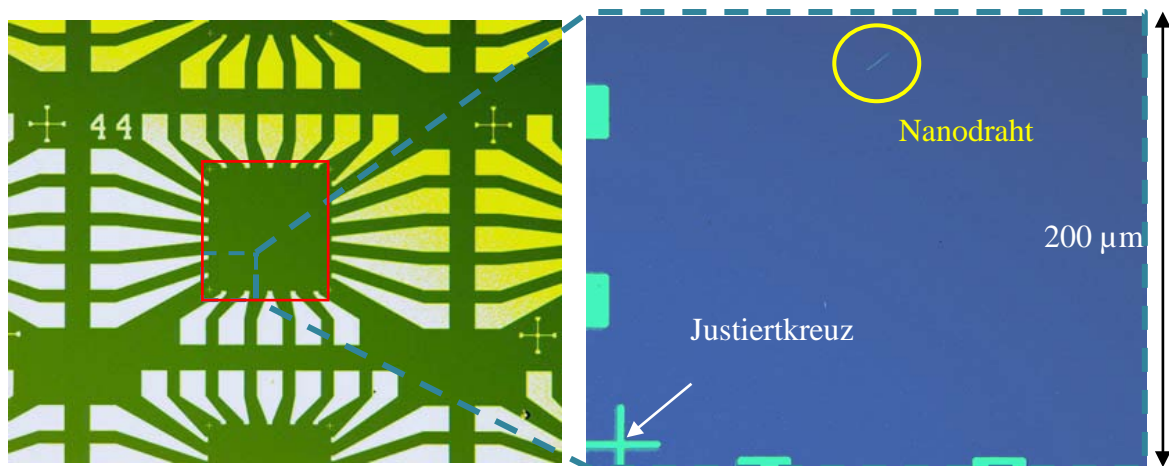


Abb. 4.8 Mit optischer Lithografie hergestellte Template für die Kontaktierung der Nanodrähte. Das rote Quadrat markiert das  $500 \mu\text{m} \times 500 \mu\text{m}$  Schreibfeld.

#### 4.4.2 Herstellung der Kontaktstrukturen

Die eigentlich aufwendige Arbeit beginnt mit der Positionsbestimmung der Nanodrähte innerhalb des Schreibfeldes mit dem REM. Abhängig vom Durchmesser der Nanodrähte ist deren Auffinden eine intensive Suche. Das REM bietet eine gute Auflösung bis auf  $50 \text{ nm}$ . Kontaktiert wurden NW mit Durchmessern von  $150 - 30 \text{ nm}$  und Längen bis zu  $20 \mu\text{m}$ . Desweiteren musste ein Feld von  $500 \mu\text{m} \times 500 \mu\text{m}$  abgetastet werden. Um die Suche zu erleichtern wurde mit Hilfe eines Lichtmikroskops mit  $5000\times$  Vergrößerung die grobe Position der Nanodrähte vorher gekennzeichnet. Unter dem REM werden dann zunächst die lokalen Koordinatensysteme an den Justiertkreuzen des Trägersubstrates festgelegt und anschließend die Nanodrahtenden mit dem Probenstisch angefahren. Somit sind die absoluten



Koordinaten der Nanodrähte innerhalb eines Feldes bestimmt. Die ermittelten Koordinaten der Nanodrähte können dann für die nachfolgenden Prozesse genutzt werden. Im Mittel werden so die Koordinaten von 3 Nanodrähten pro Feld bestimmt. Auf dieser Grundlage werden dann die Entwürfe (Layouts) im GDSII-Standard für die Kontaktierung erstellt. Die Kontaktstrukturen auf einer Probe variieren dabei von Zwei-Punkt Kontakten über TLM-Strukturen bis hin zu NW-FETs.

Nach einem Aceton/Isopropanol Reinigungsschritt wird Positivlack auf die Probe (PMMA 950k, 6% Feststoffgehalt, Dicke 0,7  $\mu\text{m}$ ) aufgeschleudert und bei 170  $^{\circ}\text{C}$ , 10 min. ausgebacken, anschließend mit EBL belichtet und zuletzt entwickelt (vgl. Anhang). Zum Entfernen von Lackresiduen bzw. Oxiden wird vor der konventionellen Metallisierung durch Aufdampftechnik ein Plasma-Reinigungsschritt (25 W, 2 min.) bzw. Ammoniak/Wasser Lösung (1:10) Ätzschritt durchgeführt. Da es sich im ersten Strukturierungsprozess um Ohmsche Kontakte handelt, sowohl für TLM Strukturen als auch Transistoren (Source und Drain), wurden standardmäßig die Metalle Ti/Au aufgedampft, weil Ti/Au eine gute Haftung mit InAs-NWs bildet. Nach anschließendem Lift-Off Prozess wird die Probe für 30 Sekunden bei 300  $^{\circ}\text{C}$  im Lampenlegierofen getempert um den Kontaktwiderstand zu erniedrigen. Aufgrund des Fermi-Level Pinnig im Leitungsband bei InAs zeigen die Kontaktwiderstände trotz unterschiedlicher Kontaktmetalle kaum Varianz (vgl. Kap. 5).

#### 4.4.3 Deposition des Gate-Dielektrikums

In der nächsten Prozessfolge wird für die Transistoren das Gate-Dielektrikum bzw. für die TLM-Strukturen die Passivierungsschicht aufgebracht. Die Untersuchungen der Nanodraht-TLM-Strukturen werden im Kapitel 5 näher erläutert. Für die Herstellung der entsprechenden dielektrischen Schichten sind zwei verschiedene Materialien untersucht worden,  $\text{SiN}_x$  und  $\text{MgO}$ . Die Abscheide Prozesse und Parameter sind in Kapitel. 4.2 und 4.3 beschrieben. Wichtig zu erwähnen ist, dass die beiden Materialien nur bei Raumtemperatur abgeschieden wurden. Dafür wurde wiederholt mittels EBL, wie im Kapitel 4.4.2 beschrieben, eine Maskierung aus Positivlack erzeugt, da nur im Bereich der Nanodrähte die Isolatorschicht abgeschieden werden sollten (Abb. 4.8c) [82]. Die Maskierung ist notwendig, da sonst das Dielektrikum die äußeren Kontaktpads mit bedeckt, und so bei dem Gate-Prozess die Leitungsbahnen von Gate zu Kontaktpads elektrisch isoliert. Im Gegensatz zur Abscheidung von  $\text{SiN}_x$  auf unstrukturierten Proben, kann hierbei aufgrund der hohen Anisotropie des Depositionsprozesses deutlich steilerer Aufwurf an den Lackrändern entstehen (Abb.4.9).

Zwar ist die Gefahr eines Isolatorschichtabrisses bei dem Lift-Off Prozess gering, aber je nach Ausrichtung der hohen Kanten kann es bei dem Gate-Prozess der Transistoren zu einem Metallfilmabriss kommen. Im Laufe der Prozessführung, speziell bei der Herstellung der Hochfrequenz NW-Transistoren, wurde der Einsatz der Maskierung bei der SiN<sub>x</sub> Abscheidung weggelassen, weil die Leitungsbahnen vom aktiven Bauelement zum Kontaktpad wegfallen. Diese Reduzierung um einen Lithographieprozess erspart nicht nur Zeit, sondern verringert auch das Residuen Problem (Fotolack) das beim häufigen Prozessieren entsteht.

#### 4.4.4 Gate-Prozess

Die Realisierung der  $\Omega$ -Gate Kontakte erfolgt auf die gleiche Weise wie die der Source- und Drainkontakte. Auch die Gate-Metallisierung ist identisch (Ti/Au) um die Prozessfolge so einfach wie möglich zu gestalten. Allerdings darf der Widerstand des Gates bei den Transistoren nicht hoch ohmig ausfallen, da der Gatewiderstand einen deutlichen Einfluss auf die Verstärkung bzw. auf ihre Grenzfrequenz hat [77]. Dementsprechend wurden die Abstände zwischen Gate-Source bzw. Gate-Drain relativ zur Gatelänge klein gehalten ( $L_{gs}, L_{gd} < L_g < L_{ds}$ ) um den Drain und Source Widerstand ebenfalls klein zu halten. Die Abstände zwischen Source und Drain variierten von 2  $\mu\text{m}$  bis 6  $\mu\text{m}$ , demgemäß liegen die Gateängen zwischen 1  $\mu\text{m}$  bis 5  $\mu\text{m}$ , was einen Gate-Source bzw. Gate-Drain Abstand von 0,5  $\mu\text{m}$  ausmaß. Gateängen unterhalb von 1  $\mu\text{m}$  zeigen deutlich schlechteres Abschnürverhalten („pinch-off“), weswegen Gate-Längen im unteren Submikronbereich in dieser Arbeit nicht weiter verfolgt wurden (vgl. Kap. 6). Abbildungen 4.9d und 4.9 zeigen das prinzipielle Design sowie die REM-Aufnahmen des Hergestellten NW-Transistors.

Abb. 4. 9 Schematischer Prozessablauf zur Herstellung von Nanodraht-FET.

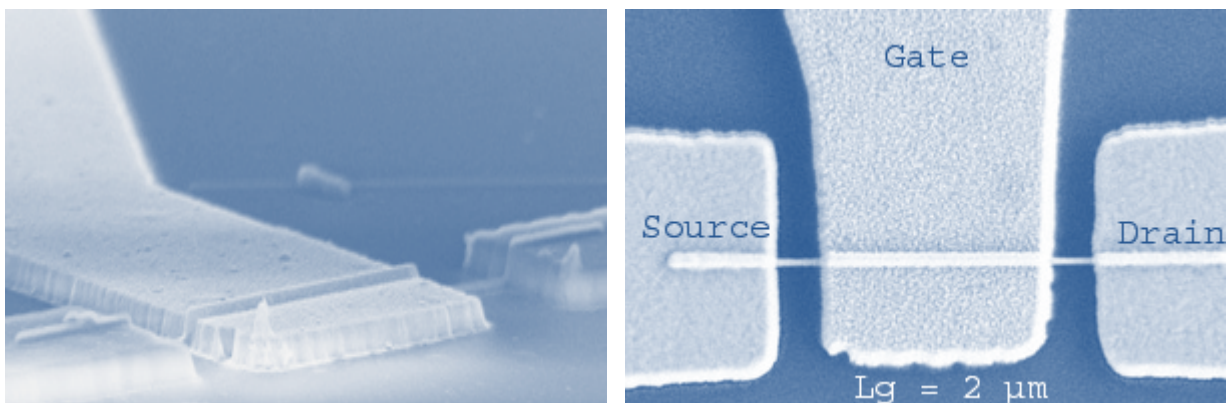
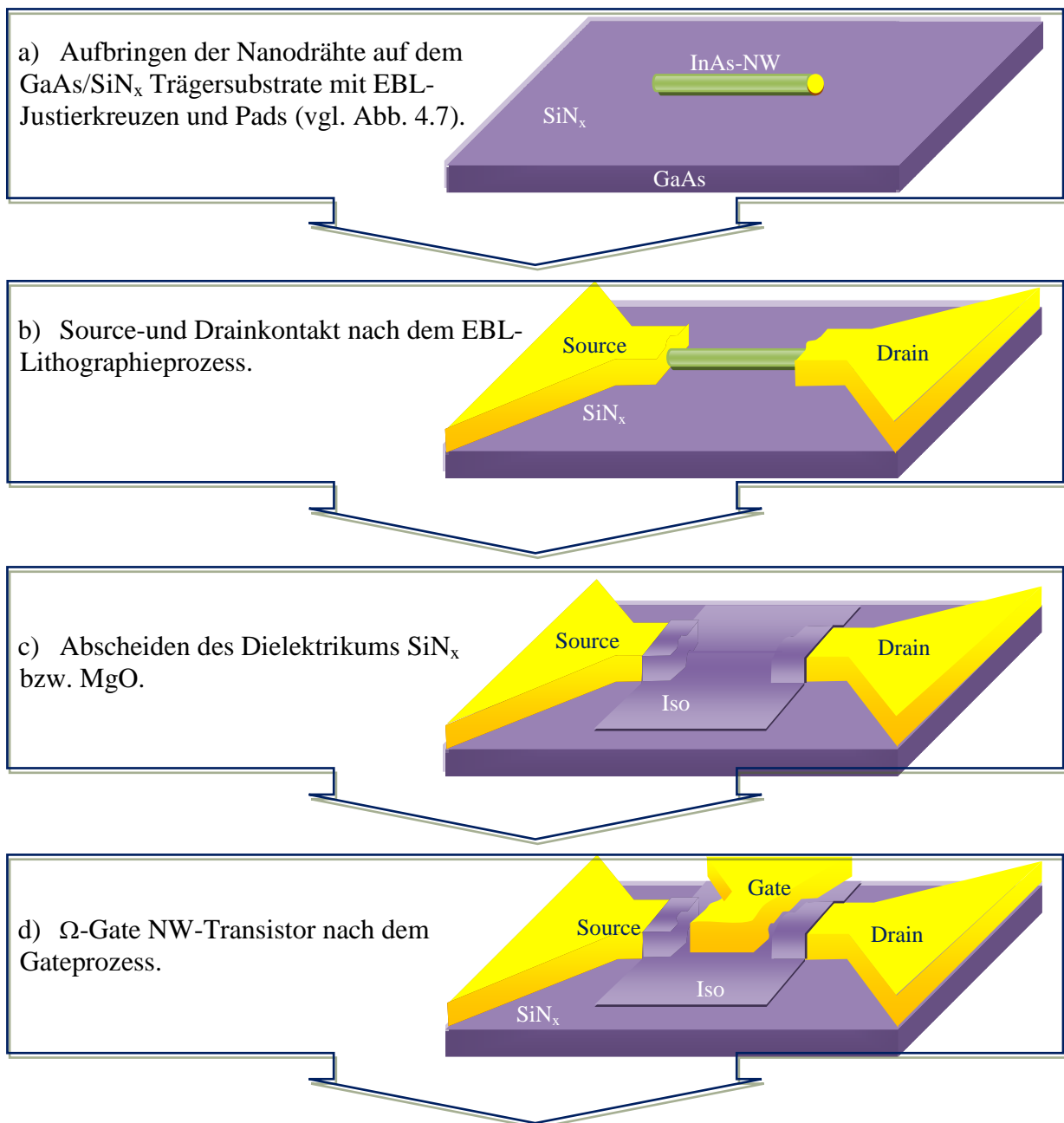


Abb. 4. 10 REM-Bilder von hergestellten Nanodraht-FETs.

# Kapitel 5

---

## 5. Elektrische Charakterisierung der InAs-Nanodrähte

In diesem Kapitel werden die InAs Nanodrähte auf ihre elektrischen Eigenschaften hin untersucht. Die Durchmesser der in dieser Arbeit verwendeten Nanodrähte liegen im Bereich von 30 nm bis 100 nm, so dass die elektronischen Eigenschaften der Nanodrähte noch nicht durch Quantisierungseffekte beeinflusst sind. Die Nanodrähte sollten daher im Wesentlichen die Eigenschaften des Volumenmaterials besitzen. Allerdings ist das Verhältnis der Oberfläche zum Volumen von InAs-NW groß, sodass die Oberflächen-Elektronen-Anreicherung einen wesentlichen Einfluss auf die elektronischen Eigenschaften hat (vgl. Kapitel 2.2.2). Zusätzlich zur direkten Kontaktierung mit dem RKM wurden mit der Elektronenstrahlolithographie Vier-Punkt-Strukturen und Transmissionline-Modes (TLM)-Kontakte auf den Nanodrähten hergestellt. Im Folgenden werden zuerst die angewandten Messmethoden vorgestellt und anschließend die physikalischen Eigenschaften aus den elektrischen Messungen extrahiert. Von grundlegender Bedeutung für die Bauelementanwendung sind Materialparameter wie die Dotierung, der spezifische Widerstand, und ebenso der Kontaktwiderstand von einzelnen InAs-Nanodrähten. Die hier oben genannten physikalischen Kenngrößen weisen trotz sorgfältiger Auswertung eine starke Streuung auf. Die Varianzen der Kenngrößen sind oft innerhalb eines Parameters größer als zwischen den einzelnen Parametergruppen. Nanostrukturen auf ihre physikalischen Kenngrößen zu ermitteln und zu reproduzieren ist und bleibt eine große Herausforderung wie wir in diesem und im nachfolgenden Kapitel sehen werden.

### 5.1 Methoden der Nanodraht Kontaktierung

#### 5.1.1 Spitzenkontaktierung von Nanostrukturen im Submikrobereich

Mit den immer kleiner werdenden elektronischen Bauelementen müssen auch die Hilfsmittel zur Analyse auf immer kleineren Maßstäben einsetzbar werden. Mit herkömmlichen Spitzenmessplätzen beispielsweise werden heutzutage kleinste Bondpads mit Abmessungen von  $50\ \mu\text{m} \times 50\ \mu\text{m}$  zu Testzwecken kontaktiert. Die Erfindung des Rastertunnelmikroskops (STM) durch *Binnig* und *Rohrer* im Jahre 1982 [91] eröffnete eine beispiellos rasante Entwicklung in der Analysetechnik, welche den Nanometer- und Subnanometermaßstab

elektronisch erreichbar und abbildbar macht. Mit der BEEM (engl. *Ballistic Electron Emission Microscopy*) Methode [92] wurde es möglich, die elektronische Struktur bis zu 10 nm unterhalb der freien Oberfläche zu untersuchen. Das Rasterkraftmikroskop (engl. *Atomic Force Microscope*) ist die konsequente Weiterentwicklung des Rastertunnelmikroskops. Durch die Idee eine Biegefeder (engl. *Cantilever*) mit atomar feiner Spitze herzustellen und durch Piezoelemente im Raum zu verfahren konnte nicht nur ein leistungsfähiges Analysegerät, beispielsweise zur Topologiebestimmung etabliert werden, sondern durch die konsequente Weiterentwicklungen ist auch ein, im Nanometermaßstab einsetzbares, Manipulier- und Strukturierungswerkzeug entstanden [93,94]. Durch die Erweiterung des Rasterkraftmikroskops zu einem elektronischen Messinstrument wurde es dann auch möglich, Strukturen im Submikrobereich elektrisch zu vermessen. Hierbei wird unter Ausnutzung der sehr hoch ortsauflösenden Mechanik (wenige 100 pm) des RKMs eine leitfähige Nadel zur elektrischen Kontaktherstellung verwendet. Daraus entstanden in den letzten Jahren Methoden wie *Scanning Capacitance Microscopy* (SCM) [95,96], *Scanning Spreading Resistance Measurements* (SSRM) [97] oder das *Conductive-AFM* [98]. Aufgrund der rasanten nanotechnologischen Entwicklung sind heute schon Rasterkraftmikroskope mit Vier-Punkt Kontakt Spitzen im Submikrobereich im Handel erhältlich [99].

### 5.1.2 Conductive-AFM

Die Strom-Spannungs Messungen an freistehenden Nanodrähten wurden mit einer abgeänderten Form des RKMs von Typ DI 3000 der Firma Veeco durchgeführt [100]. Die Entwicklung und Implementierung der elektrischen Zuleitungen und Steuerungen wurden im Fachgebiet für Halbleitertechnik/Halbleitertechnologie Duisburg durchgeführt. Detaillierter Aufbau und Spezifika des Gerätes können der Diplomarbeit von H. Kreuzsch entnommen werden [101]. Die Abbildung 5.1 zeigt das Prinzip des erweiterten C-AFM. Neben der üblichen Topologie Messung, wurde zusätzlich ein elektrischer Kontakt zwischen RKM-Spitze und Probe gelegt, vergleichbar mit dem Aufbau eines on-Wafer Spitzenmessplatzes. Da aber die RKM-Spitzen Radien im Bereich 10 -100 nm aufweisen, können im Vergleich zum herkömmlichen on-Wafer Spitzenmessplatz auch „nanoskalige“ Strukturen kontaktiert werden. Somit bietet diese Methode den Vorteil die Nanodrähte dabei nicht vom Trägersubstrat entfernen zu müssen. Dadurch lassen sich eventuell strukturelle Beschädigungen beim Entfernen vom Wachstums substrat vermeiden. Der Ablauf der C-AFM Messung erfolgt in 3 Schritten:

- 1) *Abtasten des Nanodrahts*
- 2) *Kontaktierung des Nanodrahts*
- 3) *Aufnahme der Strom-Spannungs Kennlinien*

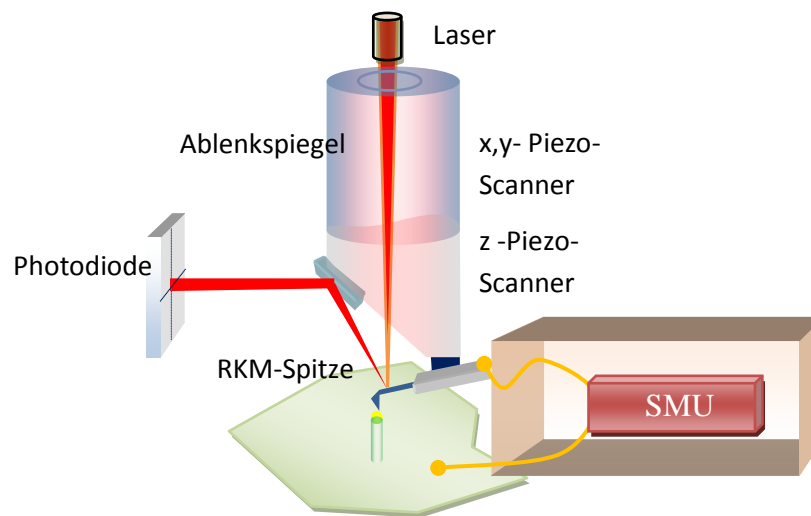


Abb. 5.1 Das Prinzip der C-AFM mit der Erweiterung des RKM DI 3000.

### 1) **Abtasten des Nanodrahts**

Die C-AFM Messungen erfolgte speziell an InAs Nanodrähten die bis zu einer Länge von 700 nm auf n-InAs Substrat gewachsen sind (Abb. 5.2). Die Höhe der Nanodrähte musste im Verhältnis zu den Nanodrähten für die EBL-Kontaktierung relativ klein gehalten werden, da sonst die RKM-Spitze beim Abtasten die NWs verbiegt oder abschneidet. Die Durchmesser der NW lagen bei Größenordnungen von 100 nm, um eine größtmögliche Kontaktfläche zu bieten. Die Nanodrähte weisen starke Tapering-Effekte auf. Das hochdotierte n-InAs Substrat diente gleichzeitig als Rückkontakt (bzw. als zweite Elektrode). Bei der Lokalisierung des NWs wurde die Spitze im Tapping-Modus [102] gefahren um Beschädigungen zu minimieren. Sowohl für die reine Topologie Messung als auch für die  $I-U$  Aufnahme wurde eine Bor-dotierte, mit Diamanten beschichtete Silizium Spitze benutzt. Aufgrund der Diamantenbeschichtung vergrößert sich die AFM-Spitze, von ursprünglich 10 nm, auf einen Durchmesser von ca. 100 nm. Infolgedessen ist

bei der Topologiemessung mit einer verbreiterten Darstellung der Nanostrukturen zu rechnen (Abb.5.2b). Die Spitze besitzt eine hohe Leitfähigkeit und weist im Vergleich zu metallisch beschichteten Spitzen (z.B. mit Chrom-Platin/Iridium oder Titanitrid) eine relativ hohe Festigkeit auf.

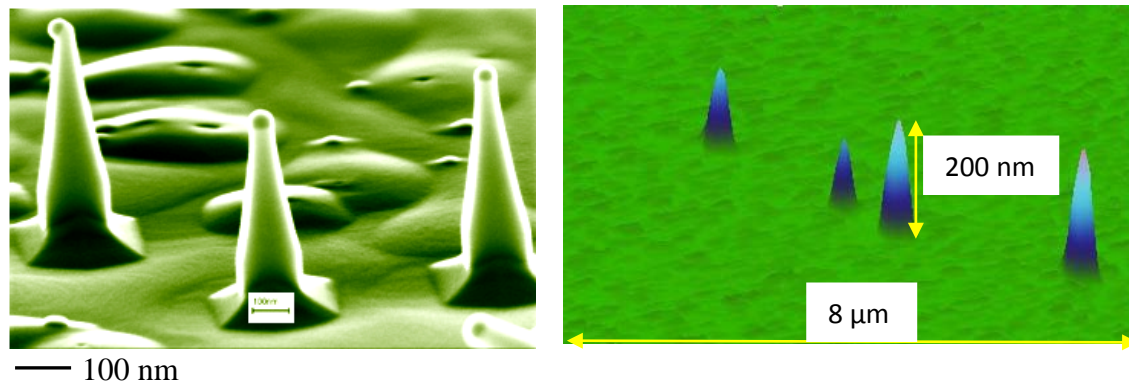


Abb. 5. 2 (a) REM-Aufnahme von InAs-Nanowiskern für C-AFM Messungen. (b) RKM-Aufnahme von InAs-Nanowiskern vor der C-AFM Messung.

## 2) Kontaktierung des Nanodrahtes

Die Kontaktierung erfolgt am Ende der Topologiemessung. Dabei wird die RKM-Spitze im Tapping-Modus auf den gewünschten Kontaktpunkt verfahren und die Spitzenbewegung gestoppt. Im Contact-Modus wird die RKM-Spitze abgesetzt und mit definierter Normalkraft  $F_n$  auf den Au-Partikel des Nanodrahtes gedrückt. Die absolute Andruckkraft der RKM-Spitze wird vor der eigentlichen Kontaktierung für die jeweilige Spitze aus der Kraft-Abstand-Kurve (engl. *Force-Calibration-Modus*) ermittelt [103,101]. Für die Kontaktierung der Nanowisker sind Andruckkräfte zwischen  $0,8 \mu\text{N}$  bis  $1 \mu\text{N}$  geeignet. Hierbei kann die Kraftkonstante der RKM-Federbalken Abweichungen bis zu 20 % verursachen.

## 3) Aufnahme der Strom-Spannungs Kennlinien

Ist die AFM-Spitze positioniert können über eine zweite Steuereinheit die Strom-Spannungs Kennlinien aufgenommen werden. Hierbei ist es erforderlich abhängig von Messzeit und -Zyklus die Andruckkraft zwischen Spitze und Probe nach zu regeln, da es sonst aufgrund der plastischen Verformung des Nanowiskers zum Kontaktverlust kommen kann. Abbildung 5.3 zeigt exemplarisch die  $I-U$  Messungen an den gewachsenen Nanowiskern. Dabei wurde die Spannung in einer Schleife sowohl in positive als auch in



negative Richtung gefahren. Wie man aus den  $I$ - $U$  Kurven entnehmen kann entsteht dabei häufig Hysterese, die aus der Instabilität des Kontaktes herrührt.

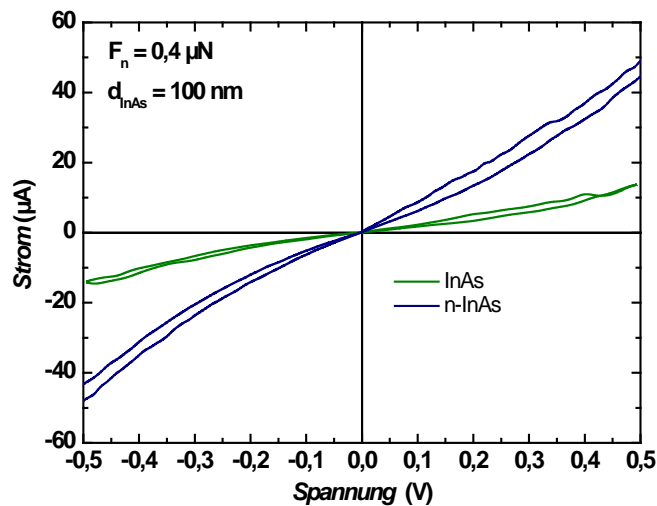


Abb. 5.3 Zweipunkt-Messung mit dem C-AFM an zwei nominell unterschiedlichen InAs-Nanowiskern mit der Länge 407 nm (grün) bzw. 126 nm (blau) bei einer Andruckkraft von  $0,4 \mu\text{N}$ .

Aus den resultierenden  $I$ - $U$  Kennlinien wurden mittels RKM-Geometrie Messungen auf den spezifischen Widerstand der InAs-Nanodrähte geschlossen. Dabei wurde unter Berücksichtigung des Nanowisker Tapering-Effekts der mittlere Radius als die nominelle Querschnittsfläche der NW angenommen. In Abbildung 5.4a sind die spezifischen Widerstände für verschiedene nominell dotierte InAs-NW in Abhängigkeit der NW-Länge aufgetragen. Bei dem VLS-Wachstum der Nanodrähte wurde, einem DiBuSi-Fluss von 0; 5; 10; 15  $\text{ml/min}$  entsprechend, das IV/III Verhältnis von 0; 0,084; 0,2; 0,251 eingestellt. Diese seien hier wie folgt gekennzeichnet: InAs, n-InAs,  $n^+$ -InAs;  $n^{++}$ -InAs. Der für das Wachstum eingestellten Dotierung entspricht gemäß dem planaren Schichtwachstum eine Dotierungskonzentration von  $1 \cdot 10^{16} - 1 \cdot 10^{19} \text{ cm}^{-3}$ .



(a)

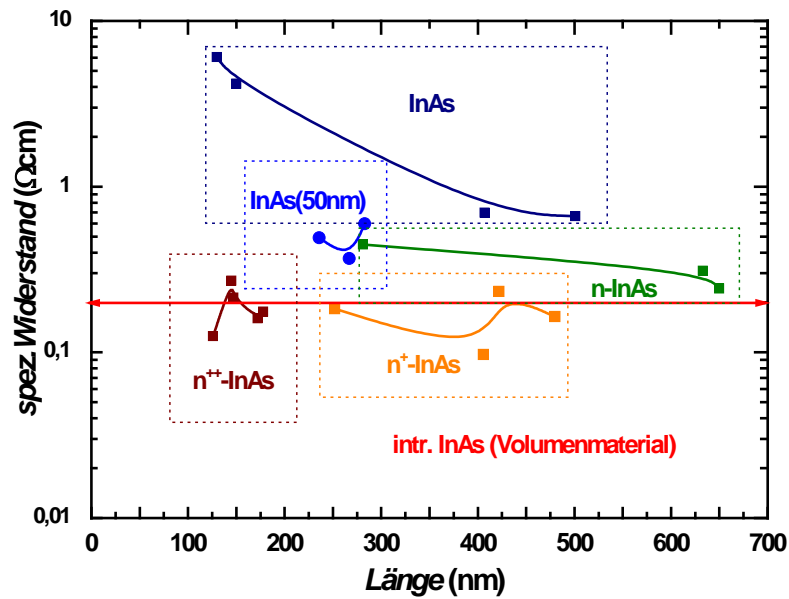
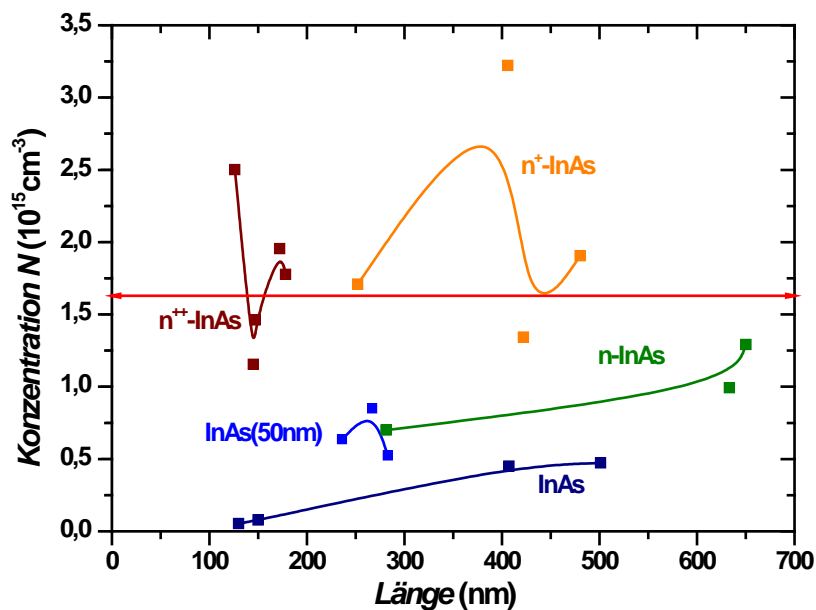


Abb. 5.4 (a) Spezifische Widerstände bzw. (b) Ladungskonzentrationen aufgetragen über den gemessenen Längen der Nanowhisker. Die rote Linie markiert den Wert des intrinsischen InAs Volumenmaterials bei  $1,6 \cdot 10^{15} \text{ cm}^{-3}$  [104].

(b)



Daher sollten sich die spezifischen Widerstände ebenfalls um zwei Größenordnungen unterscheiden. Jedoch ergaben sich aus der C-AFM Messung spezifische Widerstände im Bereich von einigen  $1 \cdot 10^{-1} \Omega\text{cm}$ , also im Bereich des intrinsischen Volumenmaterials von InAs [104]. Aus der bekannten Beziehung (unter Vernachlässigung der Löcherladung):

$$\rho_{\text{InAs}} = \frac{1}{e\mu N}, \quad (5.1)$$

lässt sich die Ladungskonzentration  $N$  unter der Annahme, dass die Beweglichkeit  $\mu$  den Wert  $2 \cdot 10^4 \text{ cm}^2/\text{Vs}$  [104] annimmt, berechnen (Abb. 5.4b). Aus der graphischen Auftragung lässt sich ein mittlerer Wert von  $1 \cdot 10^{15} \text{ cm}^{-3}$  ablesen, vergleichbar mit dem Wert des intrinsischen InAs Volumenmaterials. Dies lässt also die Schlussfolgerung zu, dass entweder der Einbau von Silizium als Dotierung beim VLS-Whiskerwachstum nicht möglich ist, oder aber die C-AFM-Methode unzureichend genau ist. Im Folgenden wird über mögliche Fehlerquellen und Messartefakte des C-AFMs qualitativ diskutiert.

### Diskussion der Messartefakte

Im Vordergrund der elektrischen Untersuchung der Nanowhisker steht die Bestimmung ihrer Dotierungskonzentration, um diese beim Nanowhisker-Wachstum gezielt einzubauen. Die C-AFM Methode ermöglicht eine einfache direkte elektrische Kontaktierung ohne aufwendige Herstellungsprozesse der Kontaktstrukturen. Trotzdem weist diese Art der Kontaktierung einige Grenzen auf, die im Folgenden zu nennen sind.

**Die Andruckkraft** des RKM-Spitze bestimmt das Verhalten des Kontaktes und somit auch den gemessenen Widerstand. Um einen ohmschen Kontakt zwischen Nanowhisker und RKM-Spitze zu erreichen werden Andruckkräfte  $F_n > 0,8 \text{ }\mu\text{N}$  benötigt, wie die experimentellen Ergebnisse in Abbildung 5.5a darstellen. Jedoch hat sich herausgestellt, dass die mechanische Belastbarkeit der Nanowhisker hier an ihre Grenzen stoßen. Die meisten mit  $F_n > 0,8 \text{ }\mu\text{N}$  kontaktierten Nanowhisker wurde dabei plastisch deformiert, so dass die Messungen unbrauchbar sind. Bei  $F_n < 0,8 \text{ }\mu\text{N}$  ist kein ausreichender Kontakt vorhanden und die  $I-U$  Kennlinien zeigen einen instabilen S-förmigen Verlauf. Das Rauschen in den  $I-U$  Kurven deutet auf eine Schwingung der Federbalken hin, was wiederum auf nicht ausreichende Andruckkraft verweist. Bei angelegter Spannung  $> 1,5 \text{ V}$  wird die kritische Feldstärke erreicht und es kommt zum Durchbruch. Die Durchbruchfeldstärke beim InAs liegt in der Größenordnung  $4 \cdot 10^4 \text{ V/cm}$ , was für einen  $5 \cdot 10^{-5} \text{ cm}$  ( $= 0,5 \text{ }\mu\text{m}$ ) langen Nanowhisker eine Durchbruchspannung von  $2 \text{ V}$  bedeutet. Wird die Kontaktfläche mit hohem Strom belastet, wird hohe Widerstandswärme erzeugt. **Die Stromdichten** liegen, bei angenommenem Kontaktflächendurchmesser von  $5 \text{ nm}$  bis  $10 \text{ nm}$  und mit einem  $1 \text{ }\mu\text{A}$  Stromfluss, zwischen  $5,1 \text{ MA/cm}^2$  und  $320 \text{ kA/cm}^2$ . Bei Heizwiderständen betragen die Stromdichten beispielweise

einige  $1 \text{ KA/cm}^2$  und sind somit um einige Größenordnungen kleiner. Die dabei entstehenden Temperaturen führen zu einem Einlegierungsprozess der RKM-Spitze und der Au-Partikel des Nanowhiskers. Bei der Umkehrung der angelegten Spannung zeigt sich dann eine höhere Leitfähigkeit. Dadurch entsteht häufig im Schleifenverlauf der  $I-U$  Kennlinien **Hysterese** wie die Abbildung 5.5b zeigt. Ein weiterer Limitierungsfaktor ist der Widerstand der RKM-Spitze aufgrund der gegebenen Geometrie. So liegt nach Angaben des Herstellers der spezifische Widerstand der diamanten-beschichteten RKM-Spitze bei  $1,2 \cdot 10^{-2} \Omega\text{cm}$ . Hieraus folgt praktisch, dass die Nanowhisker mit spezifischen Widerständen  $< 1,2 \cdot 10^{-2} \Omega\text{cm}$  nicht mehr mit dem C-AFM charakterisiert werden können. Abbildung 5.5c zeigt im Vergleich die Messung an einem n-InAs Substrat mit normalem  $\mu$ -Spitzen Messplatz und C-AFM. Die Widerstände unterscheiden sich um zwei Größenordnungen. Es ist daher anzunehmen, dass bei Halbleitermaterialien wie InAs mit spezifischen Widerständen  $< 1 \cdot 10^{-2} \Omega\text{cm}$  die Nutzung der C-AFM nicht sinnvoll ist. Die mit dem EBL kontaktierten InAs Nanodrähte besitzen in der Tat spez. Widerstände im Bereich  $\ll 1 \cdot 10^{-2} \Omega\text{cm}$  wie im nachfolgenden Unterkapitel gezeigt wird.

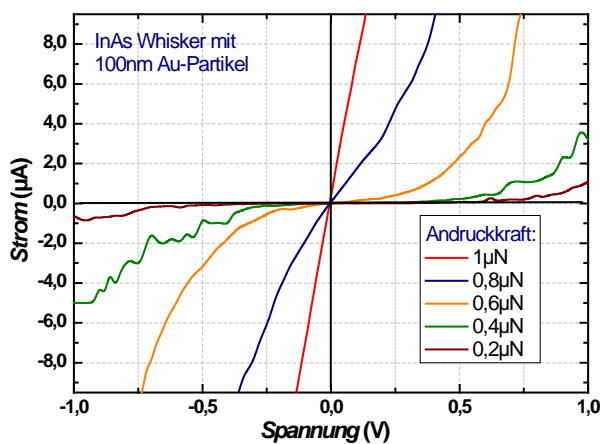
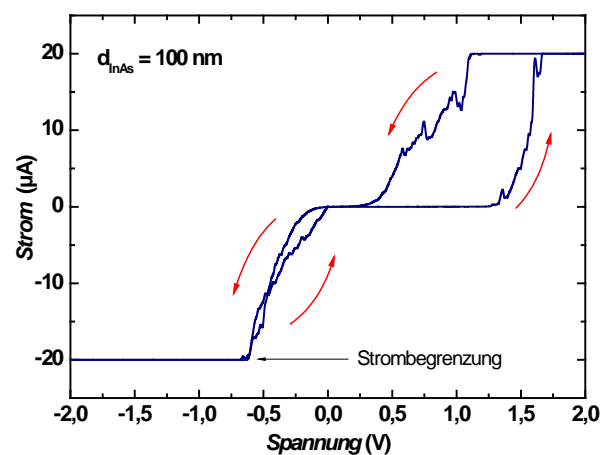


Abb. 5.5b  $I-U$  Kennlinie mit Hysterese-Effekt aufgrund der Durchbruch-Feldstärke.

Abb. 5.5a  $I-U$  Kennlinienfelder von einem InAs Nanowhisker bei unterschiedlicher Andruckkraft.



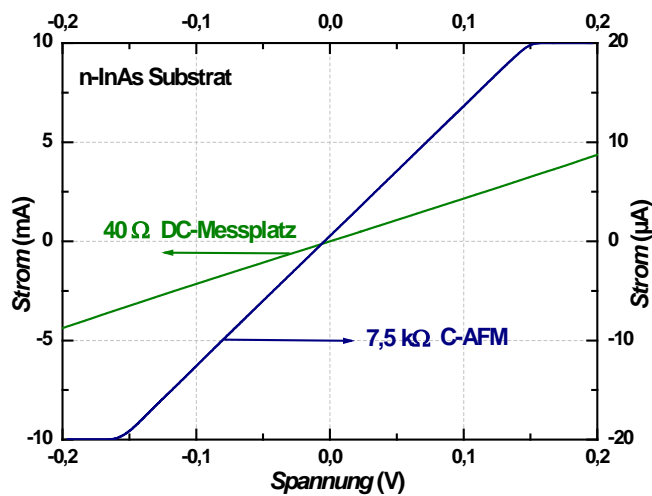


Abb. 5.5c Vergleich zwischen  $\mu$ -Spitzen Messplatz und C-AFM.

### 5.1.3 Nanodraht Transmission-Line-Mode (NW-TLM)

In der Bauelementanwendung ist der Ohmsche Kontakt von grundlegender Bedeutung für eine optimale Funktionalität. Es wird angestrebt, die parasitären Widerstände vom metallischen Zuleitungsbereich bis zum aktiven Bauelement zu minimieren. Der Kontaktwiderstand ergibt sich aus dem Übergang vom eigentlichen Bauelement (Halbleiter) zu den Zuführungsleitungen (Metall). Die Erzeugung der TLM-Kontaktstrukturen ist eine Standardmethode um nicht nur den spezifischen Widerstand des Halbleiters sondern auch den spezifischen Kontaktwiderstand zwischen Metall und Halbleiter zu bestimmen. Das Model wurde durch *Shockley* für lateralen Stromtransport von planaren Halbleiterschichten aufgestellt und von *Berger* weiterentwickelt [105,106]. Dabei wird herkömmlich der spezifische Kontaktwiderstand  $\rho_K$  als kontaktfächenabhängige Größe und der spezifische Schichtwiderstand  $\rho_{HL}$  als längenabhängige Größe definiert:

$$\rho_K = R_K \cdot A_K \quad (5.2a)$$

$$\rho_{HL} = R_{HL} \cdot \frac{A_{HL}}{l}, \quad (5.2b)$$

wobei  $A_K$  die Kontaktfläche von Metall und Halbleiter und  $A_{HL}$  die Querschnittfläche der Halbleiterschicht ist. Aus der obigen Definition wird ersichtlich, dass durch die einfache Variation des Abstandes  $l_i$  bei konstanter Kontaktfläche die Widerstände ermittelt werden können. Es werden einheitliche Kontaktstrukturen bei variierendem Abstand auf einer

planaren Halbleiterschicht in Serie aufgebracht. Abbildung 5.6 zeigt eine solche TLM-Struktur auf planarer Halbleiterschicht.

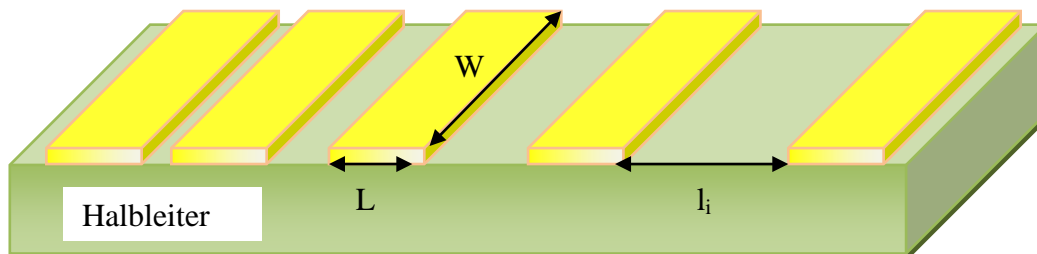


Abb. 5.6 Schematischer Aufbau einer TLM-Struktur auf einer planaren Halbleiterschicht mit dem Abstand  $l_i$  zur Bestimmung des Kontakt- und Schichtwiderstandes.

Der Gesamtwiderstand  $R_g$  in Abhängigkeit des Kontaktabstandes  $l_i$  ergibt sich aus der Widerstandsmessung zwischen den einzelnen Kontakten unter Vernachlässigung der Zuleitungswiderstände in den Meßspitzen:

$$R_g = 2R_k + R_{HI} \frac{l_i}{W}. \quad \text{Gl. (5.3)}$$

Der Gesamtwiderstand  $R_g$  ist als Funktion des Schichtabstandes  $l_i$  in Abb. 5.7 aufgetragen. Aus dem Graph können nun die Werte für den Kontakt- und Schichtwiderstand entnommen werden. Weiterhin gilt für den Kontaktwiderstand  $R_k$  aus der Transportgleichung nach *Berger* [105]:

$$R_k = \frac{R_{HI} L_T}{W} \coth\left(\frac{L}{L_T}\right) \quad (5.4a) \quad \text{und} \quad L_T = \sqrt{\frac{\rho_k}{R_{HI}}}. \quad (5.4b)$$

Die Transferlänge  $L_T$  ist eine spezifische Größe des Kontaktes, sie entspricht dem effektiven, d.h. stromdurchflossenen Bereich des Kontaktes.

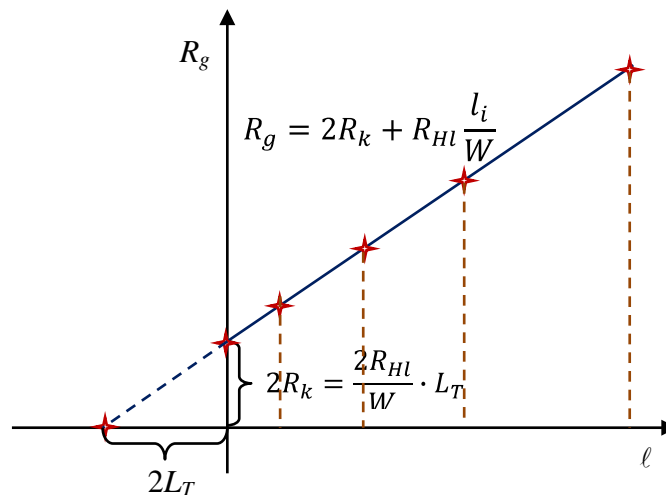


Abb. 5.7 Gesamtwiderstand  $R_g$  als Funktion des Schichtabstandes  $l_i$  zur Bestimmung des Kontaktwiderstandes und der Transferlänge nach *Berger* [106].

Das Transmission-Line-Model wurde von *Money* auf Nanodrähte übertragen [107]. Das Prinzip der NW-TLM Messung ist in der Abbildung 5.8 in Analogie zur planaren Halbleiterschicht für den Nanodraht dargestellt. Die laterale Transportgleichung wird ähnlich wie die Gleichung für planare Schichtsysteme gelöst. Für den Nanodraht ist im Wesentlichen die Kontaktweite durch den Umfang des Drahtes mit der Weite  $W$  zu ersetzen. Nach [107] ergibt sich für die Transferlänge bzw. den Kontaktwiderstand:

$$R_k = \frac{\rho_{NW} \cdot L_T}{\pi r^2} \cdot \coth\left(\frac{L}{L_T}\right) \quad (5.5a) \quad \text{mit} \quad L_T = \sqrt{\frac{2r\rho_k}{3\rho_{NW}}}. \quad (5.5b)$$

Gleichung (5.4a) kann im Grenzfall ( $L \ll 0.5L_T$ ) bzw. ( $L \gg 1.5L_T$ ) vereinfacht werden zu:

$$R_k \approx \frac{\rho_{NW} \cdot L}{\pi r^2} \quad (5.6a) \quad \text{bzw.} \quad R_k \approx \frac{\rho_{NW} \cdot L_T}{\pi r^2}. \quad (5.6b)$$

Demnach ist im zweiten Fall die effektive Kontaktfläche viel kleiner als die definierte Kontaktfläche. Die Transferlängen liegen in Größenordnungen kleiner als  $1\mu\text{m}$  für  $\rho_k \leq 10^{-6}\Omega\text{cm}^2$ .

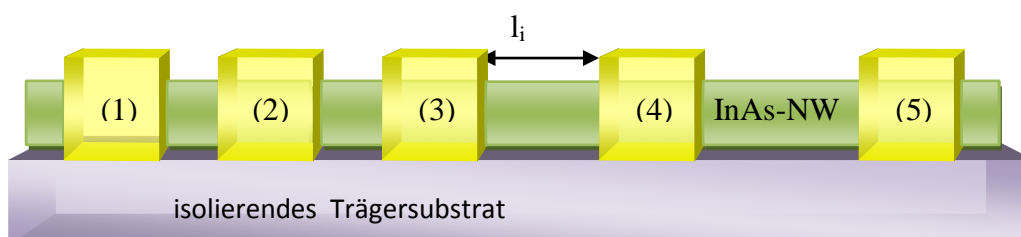


Abb. 5.8 Schematischer Aufbau einer TLM-Struktur auf einem InAs-Nanodraht.

Der Stromtransport beim ohmschen Kontakt von Metall-Halbleiter-Übergängen wird durch thermische Emission, Feld Emission oder durch eine Kombination von beiden beschrieben. Für Kontakte zwischen Metall und hochdotiertem Halbleiter wird der Stromtransport überwiegend durch Tunnelprozesse oder Feld-Emission dominiert. Der spezifische Kontaktwiderstand ist dann exponentiell abhängig von der Barrierenhöhe  $\phi$  und der Dotierungskonzentration des Halbleiters  $N$  [44]:

$$\rho_k \propto \exp\left(\frac{4\pi\phi}{h} \cdot \sqrt{\frac{\epsilon m^*}{N}}\right), \quad (5.7a)$$

dabei ist  $m^*$  die effektive Elektronenmasse im Halbleiter und  $h$  das Plancksche Wirkungsquantum. Die allgemeine Beschreibung des Kontaktwiderstandes für alle Transportmechanismen ist komplex, da die Barrierenhöhe stark von Kontaktmetallen abhängt. Im Fall von InAs ist die Barrierenhöhe negativ aufgrund der Bildung einer natürlichen Anreicherungsschicht zwischen dem Metall/Halbleiter-Übergang. Der exponentielle Faktor von  $\rho_k$  kann daher vernachlässigt werden, und der Kontaktwiderstand entspricht dem Widerstand des Nanodrahtes.

Die Herstellung der Nanodraht-TLM Strukturen erfolgt mit der im Kapitel 4.4 beschriebenen Prozesstechnologie. Dabei wurden die Teststrukturen parallel mit den Nanodraht-Transistoren einschließlich der Passivierung, d.h. die Bedeckung durch das Dielektrikum, mit prozessiert. Die Passivierung der NW-TLM Strukturen dient als Schutzschicht vor Oberflächenreaktionen und als Wärmeleiter für den Nanodraht (vgl. Kapitel 5.2). Die Passivierungsschicht besteht entweder aus  $\text{SiN}_x$  oder MgO. Die Metallisierung für die ohmschen Kontakte der TLM-Strukturen auf InAs-Nanodraht wurde zuletzt auf Ti/Au beschränkt, da sich gezeigt hat, dass andere Metallisierungen wie z.B. Germanium, Nickel oder Aluminium keine großen Unterschiede aufweisen [108, 111]. Der Grund dafür bildet die natürliche Anreicherungsschicht an der InAs-Oberfläche, wie oben schon erwähnt. Trotzdem bedarf es in allen Fällen eines zusätzlichen Temperaturschrittes um die starken Schwankungen der Kontaktwiderstände zu minimieren. Ursache für die große Streuung sind zum einem die gebildete dünne Oxidschicht (1-2 nm) auf der InAs-Nanodrahtoberfläche und zum anderen Photolackresiduen. Um die Zwischenschichten zu entfernen wird daher die InAs-Kontaktfläche direkt vor der Metallisierung für 10 s mit Ammoniaklösung geätzt und nach dem „Lift-Off“-Prozess bei 300 °C für 30 s im RTA getempert. Weitere Anforderungen an

die Kontaktmetallisierung sind eine gute Haftung auf dem Nanodraht-Halbleiter und eine ausreichende Stabilität, damit die Kontaktflächen mit Mess-Spitzen oder aufgebondeten Golddrähten kontaktiert werden können. Kriterium für eine gute Haftung sind Bildungsenthalpien der Verbindung Metall-In und Metall-As, sowie die Fähigkeit der Metallisierung, die oxidierte Halbleiteroberfläche zu reduzieren.

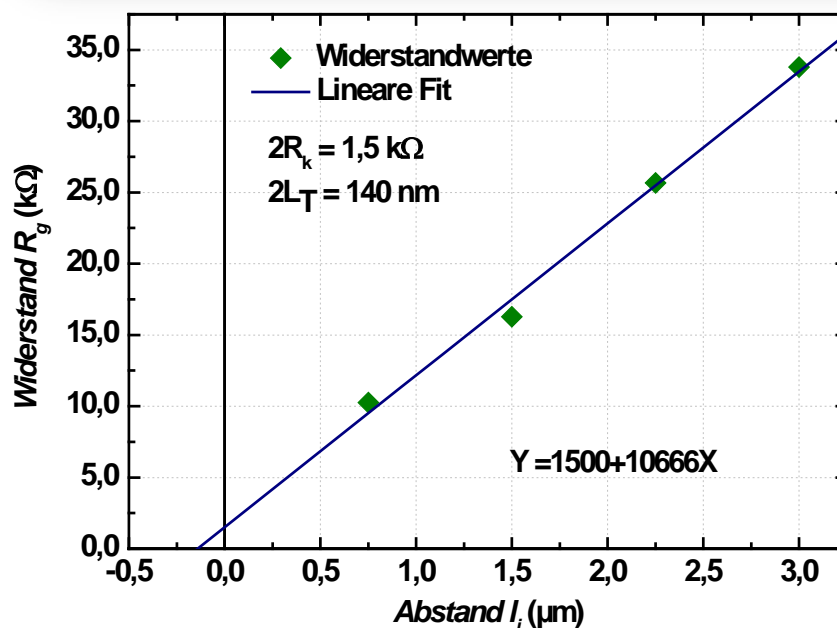
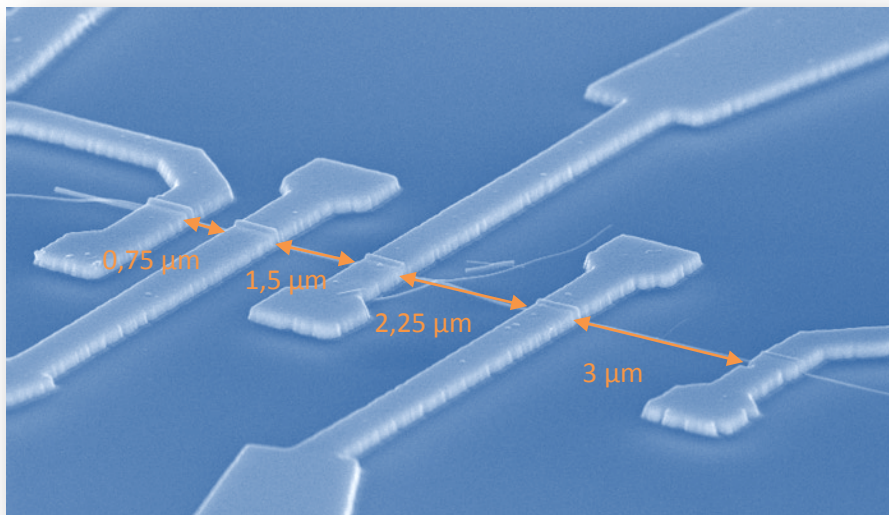


Abb. 5.9 (a) REM-Aufnahme einer Nanodraht-TLM-Kontaktstruktur 50 nm Durchmesser und (b) die zugehörige Funktion aus der Widerstandmessung in Abhängigkeit des Abstandes  $l_i$ .



Die Auswertung der spezifischen Widerstände der Nanodrähte setzt die Kenntnis von deren Radien voraus. Zwar werden die Durchmesser der Nanodrähte mit dem Durchmesser der Nanopartikel beim VLS-Wachstum festgelegt, dennoch treten aufgrund des VLS-Wachstumsmechanismus häufig Schwankungen in den Radien auf. Daher wurden die Radien der kontaktierten Nanodrähte mit dem RKM bzw. REM erneut vermessen. Abbildung 5.9 (a) zeigt exemplarisch die REM-Aufnahme eines hergestellten Nanodrahtes mit TLM-Kontaktstruktur und (b) den Gesamtwiderstand als Funktion des Abstandes.

Durch die ermittelten Widerstandswerte  $R_g$  wurde eine Regressionsgerade gelegt. Aus den beiden Schnittpunkten der Gerade mit den Achsen konnte die Transferlänge  $L_T$  mit 70 nm und der Kontaktwiderstand  $R_k$  mit 0,75 k $\Omega$  ermittelt werden. Aus der Steigung der Geraden  $R_k$  wurde der spezifische Widerstand des Drahtes  $\rho_{InAs}$  zu  $2,09 \cdot 10^{-3} \Omega\text{cm}$  ermittelt. An dieser Stelle kann der spezifische Kontaktwiderstand  $\rho_k$  unter Verwendung der Gleichung 5.5 bestimmt werden. Für den spezifischen Kontaktwiderstand  $\rho_k$  wurde der Zahlenwert  $0,124 \cdot 10^{-6} \Omega\text{cm}^2$  errechnet. Die Größenordnung des berechneten Wertes von  $\rho_{InAs}$  zeugt von einem sehr guten Kontaktverhalten [44,111]. Vergleicht man den mit TLM gemessenen spezifischen Widerstand des nominell undotierten InAs-Nanodrahts mit den C-AFM Daten und dem Literaturwert des intrinsischen InAs Volumenmaterials, so liegt der Wert des Nanodrahts um zwei Größenordnungen niedriger. Ursache für die hohe Leitfähigkeit kann zu einem die hohe Hintergrunddotierung von Kohlenstoff aus dem Precursor beim VLS-Wachstum und zum anderen die Oberflächenpassivierung sein. Der Effekt der Oberflächenpassivierung wird im nachfolgenden Unterkapitel (5.2) näher diskutiert.

Eine der wichtigen Fragestellungen in dieser Arbeit ist die Höhe der InAs Nanodraht Dotierung. Um einen zuverlässigen Datensatz über die spezifischen Größen zu erhalten, wurden ein Vielzahl von NW-TLM-Strukturen mit unterschiedlicher Dotierung hergestellt. Die Ausbeute der verwendbaren NW-TLM-Strukturen war im Vergleich zu planaren TLM-Strukturen niedrig. Viele der prozessierten Strukturen konnten aufgrund von Sprung-, Bruch- und Fehlstellen am Kontakt/Nanodraht-Übergang nicht vermessen werden. Eine massive Materialwanderung konnte auch nach dem Einlegieren der Ohmschen Kontakte beobachtet werden. Die hohen Temperaturen beim Einlegieren verursachen das Verdampfen von Arsen aus dem Nanodraht, was zur deren Verjüngung führte. Das zeigt sich in der Nicht-Linearität und den negativen Kontaktwiderstandswerten der TLM-Widerstandsmessungen [108]. Nach

zahlreichen Prozessen wurde ein verlässlicher Datensatz aus den gemessenen TLM-Strukturen mit linearem Verlauf extrahiert und in Tabelle 5.1 zusammengefasst.

Probennur.	$2 \cdot R_k$ ( $\Omega$ )	$2 \cdot L_T$ ( $\mu\text{m}$ )	$\rho_k$ ( $10^{-6}$ $\Omega\text{cm}^2$ )	$\rho_{\text{InAs}}$ ( $10^{-3}\Omega\text{cm}$ )	$N_D$ ( $10^{18}$ $\text{cm}^{-3}$ )	$1/N^{1/2}$ ( $10^{-9}\text{cm}^{3/2}$ )
M3712a-F07	2943	0,210	0,218	0,97	0,81	1,11
M3712a-F13	3090	0,225	0,246	1,57	0,40	1,59
M3712a-F19	3101	0,237	0,260	0,92	0,68	1,21
M3712b-F06	1500	0,140	0,124	2,09	0,3	1,11
M3712b-F13	2109	0,170	0,211	2,42	0,26	1,59
M3406b-F1	5608	0,840	2,773	2,94	0,21	2,18
M3546a1-F23	5189	0,456	1,393	2,23	0,28	1,89
M3546a1-F24	5347	0,483	1,520	2,17	0,29	1,86
M355a2-F02	3000	1,4	4,30	5,7	0,11	3,02
M355a2-F06o	3000	1,1	3,40	7,6	0,08	3,49
M355a2-F06u	3800	1,2	4,60	8,60	0,07	3,71

Tabelle 5.1 Extrahierte spezifische Größen aus TLM-Messungen mit relativ linearem Zusammenhang.

Aus der Tabelle 5.1 lässt sich entnehmen, dass die ermittelten Kontaktwiderstände von InAs-Nanodrähten im Mittel 2,5 k $\Omega$  aufwiesen. Mit gegebenen Radien liegen die spezifischen Kontaktwiderstände für undotierte bzw. dotierte InAs-Nanodrähte im Bereich  $10^{-6}$   $\Omega\text{cm}^2$  bzw.  $10^{-7}$   $\Omega\text{cm}^2$ . Die grafische Auftragung in Abbildung 5.10 zeigt den Zusammenhang des spezifischen Kontaktwiderstandes mit dem Quadrat der Transferlänge von drei verschiedenen Dotierungsarten für InAs.

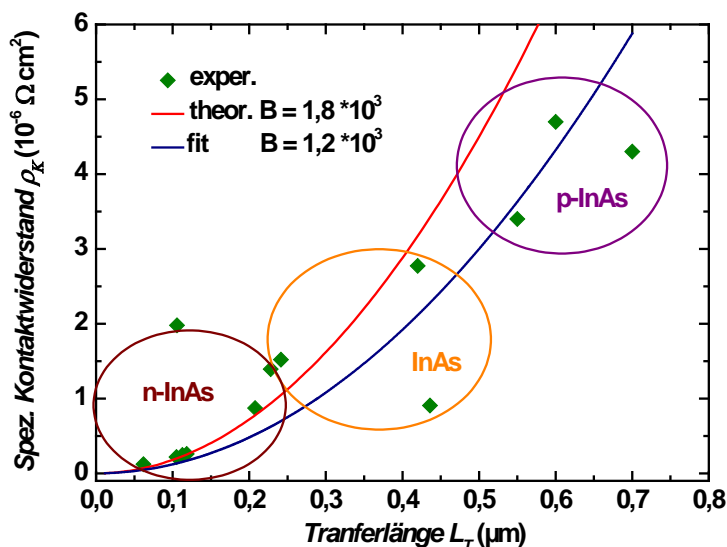


Abb. 5.10 Der spezifische Widerstand als Funktion der Transferlänge. Die rote Kurve kennzeichnet den theor. Verlauf mit der Konstante B aus der Gleichung 5.5b; die Fit-Kurve ist blau dargestellt.

Trotz der bis zu 33% Abweichung zwischen Fitting und theoretischer Kurve zeigt sich doch ein klarer Trendverlauf: ein quadratischer Zusammenhang der Transferlänge mit dem spezifischen Widerstand und somit folgt nach Gl. 5.7a:

$$L_T^2 \propto \rho_k \propto \exp\left(\frac{4\pi\phi}{h} \cdot \sqrt{\frac{\epsilon m^*}{N}}\right). \quad (5.7b)$$

Man erkennt zumindest qualitative den richtigen Verlauf der Transferlänge in Abhängigkeit der Dotierungshöhe. Für n-InAs wurde ein Mittelwert von  $6 \cdot 10^{17} \text{ cm}^{-3}$ , für InAs  $2,6 \cdot 10^{17} \text{ cm}^{-3}$  für p-InAs  $8,6 \cdot 10^{16} \text{ cm}^{-3}$  ermittelt. Aus der halblogarithmischen Auftragung des spez. Kontaktwiderstands lässt sich die Steigung berechnen und somit Rückschlüsse auf die Barrierenhöhe ziehen. Zwar kann wiederum eine Ausgleichsgerade angenähert werden, aber die Streuung in den Messdaten ist zu stark, so dass es wenig Sinn macht die gesuchte Größe hieraus zu ermitteln.

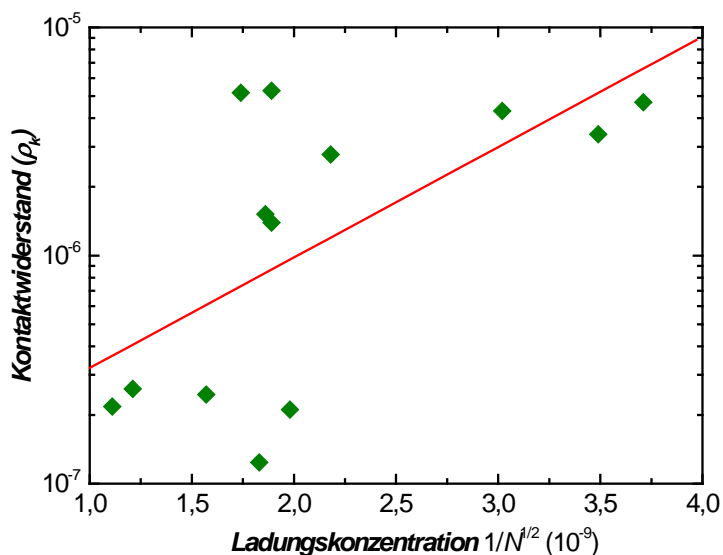


Abb. 5.11 Halblogarithmische Auftragung des spez. Kontaktwiderstands als Funktion der Ladungskonzentration.

Die Ursache für die starke Streuung bei ein und demselben Nanodraht-Wachstumsprozess kann zum einen die Nicht-Reproduzierbarkeit der TLM-Strukturen mit dem „Bottom-Up“ Prozess sowie möglicherweise eine Ungenauigkeit bei der Messung der geometrischen Daten der Nanodrähte sein. Dabei wurden die Messdaten mit starker Nichtlinearität in der TLM-Kennlinie nicht berücksichtigt. Neben den TLM-Strukturen ermöglicht die EBL-

Kontakttechnik auch Vierpunkt-Kontakte auf den Nanodrähten aufzubringen. Somit ist die Vierpunkt-Messung eine zweite Möglichkeit den spezifischen Widerstand von InAs zu ermitteln. Es wurden daher parallel zu TLM-Strukturen auch Vierpunkt-Strukturen hergestellt.

### 5.1.4 Vierpunkt-Messung an Nanodrähten

Die Vierpunktmethode wird gewöhnlich herangezogen, wenn die Proben einerseits niederohmig sind und die Zuleitungswiderstände bzw. Kontaktwiderstände andererseits hochohmig sind. Die prinzipielle Anordnung ist in Abb. 5.9a skizziert. Auf der Probe werden vier Kontakte in gleichmäßigem Abstand  $l_i$  angebracht. Auf den beiden äußeren Kontakten wird ein konstanter Strom eingepreßt und die Spannungsdifferenz wird über den inneren Kontakten gemessen. Mit der Vierpunktmethode kann der Widerstand ortsaufgelöst gemessen werden, wobei der Abstand der Stromkontakte ein Maß für die Grenze der Auflösung ist. Nachteil der Vierpunktmethode ist, dass die Geometrie der Probe berücksichtigt werden muss [112]. Hierfür existieren Geometriefaktoren, mit deren Hilfe der Widerstand aus den Messwerten berechnet werden kann.

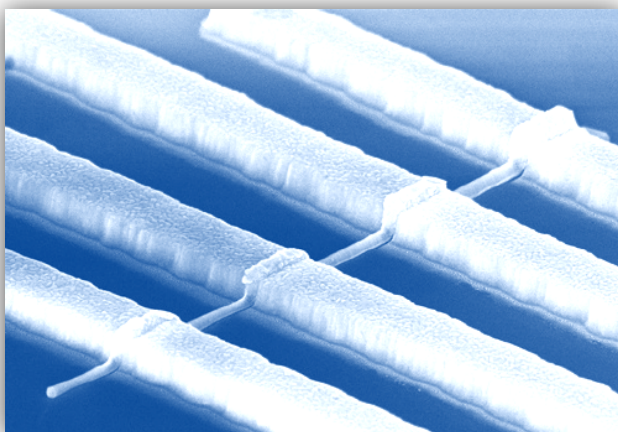
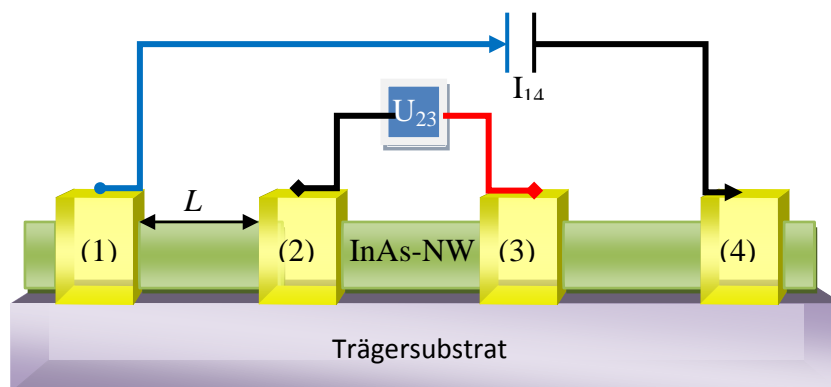


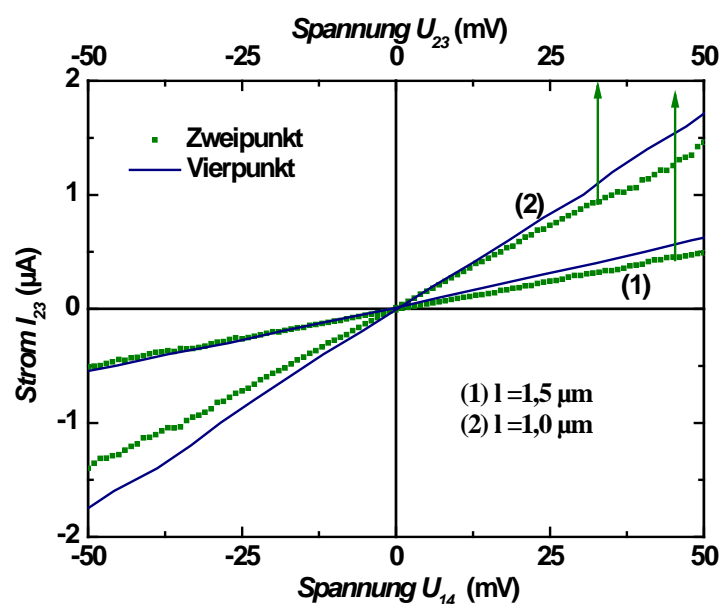
Abb. 5.12 (a) Schematischer Aufbau der Vierpunkt-Messmethode. REM Aufnahme einer mit EBL hergestellten Vierpunkt-Kontaktstruktur auf einem InAs-Nanodraht mit 50 nm Radius im Abstand  $L = 1,5 \mu\text{m}$  und mit einer Kontaktbreite von  $1 \mu\text{m}$ .

Da aber die Nanodrähte aufgrund der nanoskaligen Größe hochohmig sind und die Zuleitungs- und Kontaktwiderstände kleiner ausfallen, ist der Unterschied zwischen Zweipunkt- und Vierpunkt-Messung kaum ausgeprägt [111]. Es wurden Vierpunktstrukturen hergestellt (vgl. 5.9b) und versucht die Differenz zu messen um die Ergebnisse mit der TLM-Methode zu vergleichen. Bei Nanostrukturen weisen die Messgrößen starke statistische Streuungen auf. Anhand der drei Messmethoden kann aber über die Messwerte ein genauere statische Verteilung ausgewertet werden, um auf einer sichere Basis zu stellen. Dabei wurde zusätzlich neben der Vierpunkt-Widerstandsmessung  $R_{4P}$  auch eine Zweipunkt-Widerstandsmessung  $R_{2P}$  durch die inneren Kontakte (2→3) durchgeführt. Der Kontaktwiderstand  $R_k$  kann durch die Subtraktion der Zweipunkt-Messung von der Vierpunkt-Messung bestimmt werden:

$$2R_k = \frac{U_{2 \rightarrow 3}}{I_{2 \rightarrow 3}} - \frac{U_{2 \rightarrow 3}}{I_{1 \rightarrow 4}} = R_{2P} - R_{4P} \quad (5.8)$$

Die Abbildung 5.13 zeigt die  $I$ - $U$  Kennlinien für zwei Vierpunktstrukturen (grüne Kurve: Zweipunktmessung, blaue Kurve: Vierpunktmessung) auf nominell undotierten InAs-NW mit dem Durchmesser von 100 nm. Aus der Differenz der beiden Messungen ergeben sich dann für Struktur (1) bzw. (2) Kontaktwiderstände  $R_k = 6,15 \text{ k}\Omega$  bzw.  $R_k = 3,16 \text{ k}\Omega$ .

Abb. 5.13 Strom-Spannungs-Kennlinien der Zweipunkt (grün)-und Vierpunkt (blaue) von zwei Proben mit dem Abstand  $l = 1,5 \text{ }\mu\text{m}$  bzw.  $1 \text{ }\mu\text{m}$  und  $1 \text{ }\mu\text{m}$  Kontaktbreite.

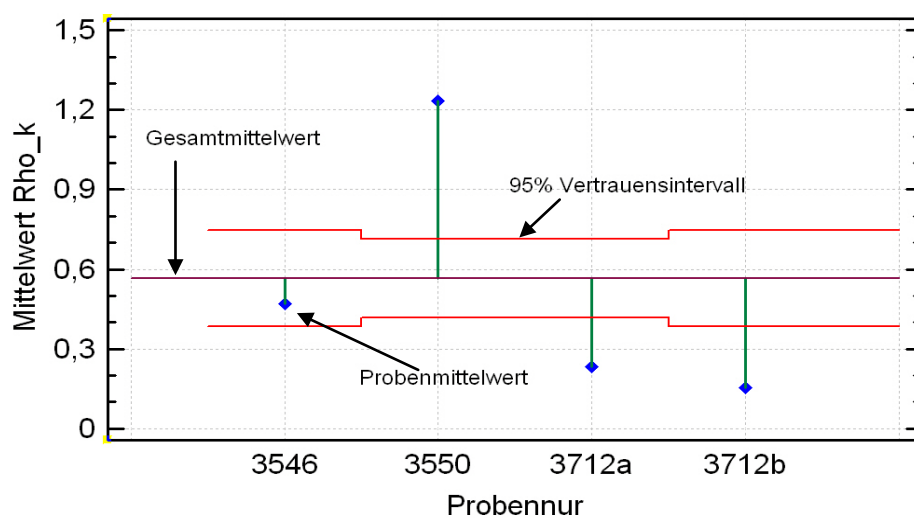


Hieraus wurden nach Gl. 5.2a die spezifischen Kontaktwiderstände  $\rho_k$  zu  $6,4 \cdot 10^{-6} \text{ }\Omega\text{cm}^2$  bzw.  $3,3 \cdot 10^{-6} \text{ }\Omega\text{cm}^2$  ermittelt was mit den TLM-Daten für nominell undotierte InAs Nanodrähte in

etwa übereinstimmt. Doch im Vergleich zu den TLM-Strukturen war die Anzahl der hergestellten funktionierenden VP-Strukturen noch geringer, so dass die VP-Charakterisierung nicht weiter verfolgt und die TLM-Methode vorgezogen wurde.

### Fazit

Die vorgestellten Ergebnisse haben gezeigt, dass es prinzipiell möglich ist, Nanodrähte mit klassischen Messmethoden auf ihre physikalischen Eigenschaften hin zu untersuchen. Jedoch zeigt sich bei der Evaluierung der Ergebnisse die Problematik der Reproduzierbarkeit der untersuchten Kenngrößen, wie in diesem Fall bei der TLM-Messung. Die ermittelten Messwerte in der Tabelle 5.1 werden mittels statistischer Varianzanalyse (ANOVA) miteinander verglichen um so die Wechselwirkungen zwischen den Proben (auch die Einflussgrößen) zu untersuchen.



Parameter	Summe der Abweichungsquadrate	P-Wert (Grenz-Irrtumswahrscheinlichkeit)
zwischen den Proben	2,02379	0,009
innerhalb der Probe	0,0478898	

Abb. 5.14 Varianzanalyse von  $\rho_k$  mittels ANOVA. Bei P-Wert < 0,05: Es bestehen statistisch signifikante Unterschiede zwischen den Einzelnen Proben. Bei P-Wert >> 0,05: Es bestehen keine statistisch signifikante Unterschiede zwischen den Einzelnen Proben.

Abb. 5.14 zeigt als Beispiel den spezifischen Kontaktwiderstand  $\rho_k$ , ausgewertet mittels Varianzanalyse. In der Darstellung kann man gut erkennen, dass die Mittelwerte der Proben signifikant vom Gesamtmittelwert abweichen, außer Probennummer 3546. Die Summe der Abweichungsquadrate von  $\rho_k$  zwischen den Proben zeigen einen statistisch signifikanten Unterschied (P-Wert  $\ll 0,05$ ), wohingegen diese innerhalb der Probe keine signifikanten Unterschiede aufweisen. Die ANOVA Auswertungen für die in der Tabelle aufgeführten Kenngrößen  $R_k$ ,  $L_T$ ,  $\rho$  zeigen dementsprechend signifikante Unterschiede zwischen den Proben. Dagegen weist die Dotierungskonzentration  $N_d$  keinen signifikanten Unterschied auf, weder zwischen den Proben noch innerhalb der Proben selbst. Hieraus wird ersichtlich, dass die n-Dotierung kaum einen Einfluss auf die starke Streuung der Messgrößen hat (Vgl. Kap. 5.2.2). Und da auch die Messdaten innerhalb der Probe statistisch normal verteilt sind, muss hier auf die lithographischen Prozessschritte als Ursache fokussiert werden. Hierbei können die lithographischen Prozessschritte grob in zwei Kriterien unterteilt werden: Nasschemischer Prozess und e-Beam Schritt. Hier kommt zunächst der Verdacht auf, dass beim e-Beam Schritt die Nanodrähte durch den Elektronenbeschuss beschädigt werden (Vgl. Kap. 4.4.2). Da jedoch dieser e-Beam Schritt für alle Proben gleich ist, ist somit die Ursache auf den nasschemischen Prozess reduziert. Der Einfluss der nasschemischen Oberflächenbehandlung (bzw. Reinigung) spielt eine große Rolle bei der ohmschen Kontaktierung, wie wir aus der  $\mu$ -Technologie der Bauelemente her kennen. Abhängig von der Oberflächenreinigung vor der Metallisierung können Kontaktwiderstände von Probe zu Probe stark variieren. Dies ist ein wichtiger Faktor bei der Kontaktierung von Nanostrukturen; im mikroskopischen Bereich besitzt er einen geringeren Einfluss auf die Kontaktwiderstände, umso größer dafür im Submikrobereich. Zudem spielt die Oberflächenbehandlung, wie wir im nachfolgenden Kapitel 5.2.2 sehen werden, eine wesentliche Rolle vor der Passivierung des Nanodrahtes. Dort kann sich der Leitwert bis zu einem Faktor 10 unterscheiden.

Trotz der großen Variationen der Kenngrößen sind die niedrigen spezifischen Kontaktwiderstände im Bereich  $10^{-6} \Omega\text{cm}^2$  bis  $10^{-7} \Omega\text{cm}^2$  und die spezifischen Widerstände im Bereich  $10^{-3} \Omega\text{cm}$  bis  $10^{-4} \Omega\text{cm}$  der Nanodrähte positiv zu bewerten. Die InAs Nanodrähte besitzen nach diesen Ergebnissen die idealen Eigenschaften für Bauelemente im nanoskaligen Bereich.



## 5.2 Oberflächeneffekte

### 5.2.1 Einfluss der Umgebung auf die Transporteigenschaften der NW

Nanostrukturen besitzen neben den Quantisierungseffekten zusätzlich ein hohes Verhältnis von Oberflächen- zu Volumenatomen. Wie oben bereits erwähnt, kommen die Quanteneffekte hier bei den verwendeten Nanodrähten noch nicht zum tragen, aber die Transporteigenschaften des Volumens werden in hohem Maße durch Oberflächeneffekte beeinträchtigt [7, 113]. Es ist daher erforderlich den Einfluss der Oberflächeneffekte auf das Transportverhalten der Nanodrähte zu untersuchen. Für die Untersuchungen wurden auf die Nanodrähte mittels EBL Zweipunkt-Kontakten aufgebracht (Abb. 5.11a), allerdings ohne die Oberfläche zu passivieren. Die  $I$ - $U$  Kennlinie der Probe wurde bei Raumtemperatur und Normaldruck aufgenommen (vgl. Abb.5.15b, grüne Kurve) und danach in eine Vakuumkammer mit eingebauten  $\mu$ -Spitzen-Manipulatoren transferiert. Unter einem Druck von  $5 \cdot 10^{-5}$  mbar und einer Temperatur  $T = 20^\circ\text{C}$  wurde der Widerstand vermessen (rote gestrichelte Kurve) und bei Anwesenheit von Stickstoff erneut vermessen (blaue Kurve). Das Ergebnis der  $I$ - $U$  Messungen ist in der Abbildung 5.11b dargestellt.

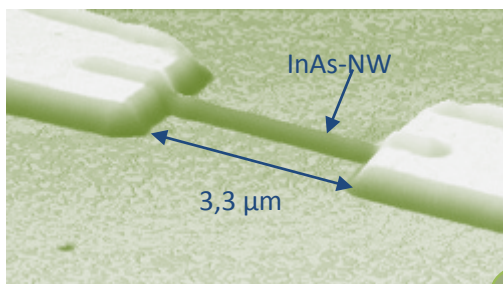
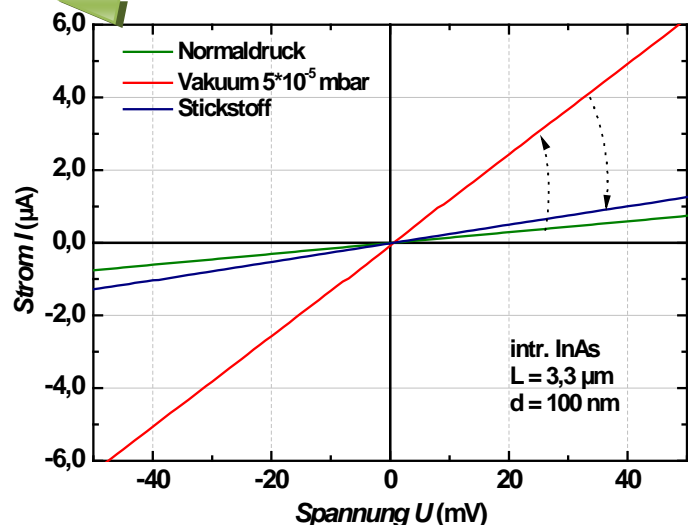


Abb. 5.15 (a) RKM-Aufnahme eines Zweipunkt kontaktierten InAs-Nanodrahts (ohne die Passivierung) mit 100 nm Durchmesser und 3,7  $\mu\text{m}$  Abstand. (b)  $I$ - $U$  Charakteristik bei unterschiedlichen Bedingungen.





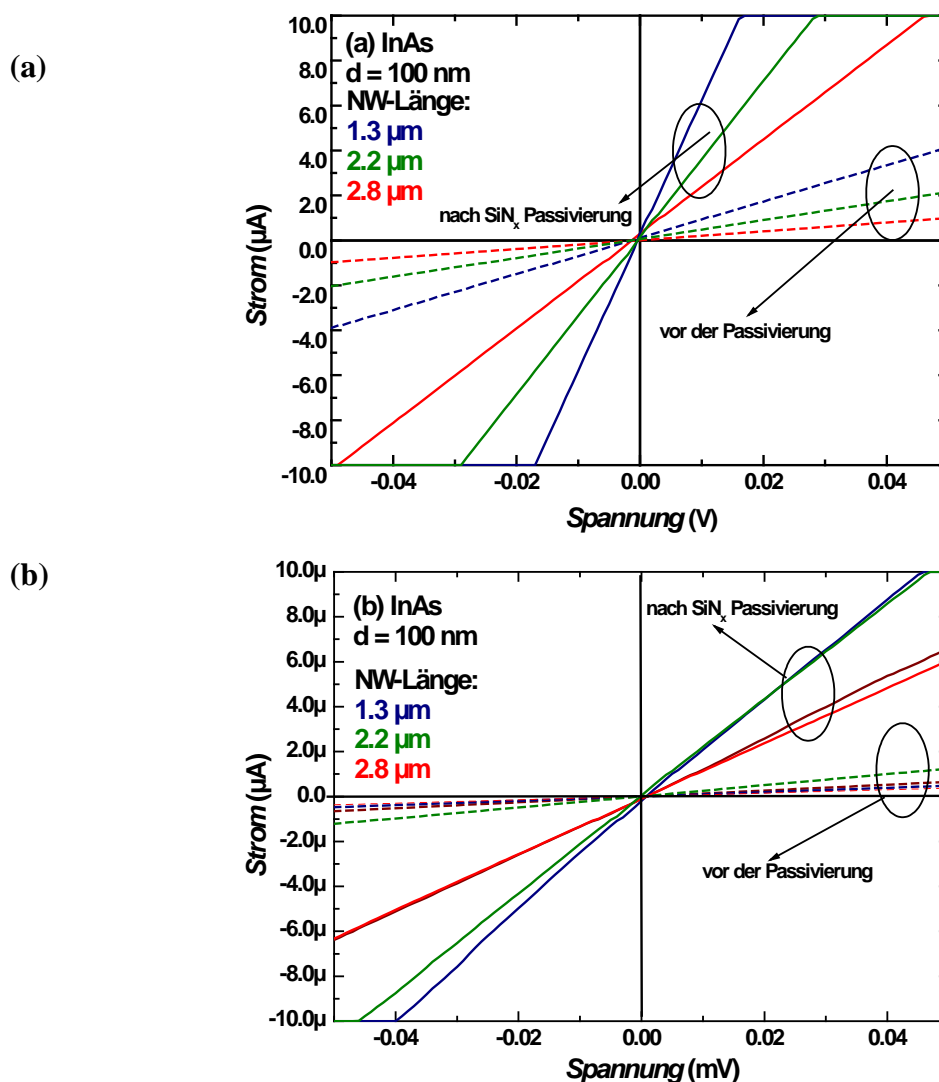
Aus der  $I$ - $U$  Charakteristik berechnet sich die Leitfähigkeit  $\sigma$  für den Nanodraht wie folgt: Bei Atmosphärendruck ergibt sich ein Wert von  $1,24 \cdot 10^{-6}$  S und bei einem Druck von  $5 \cdot 10^{-5}$  mbar ein Wert von  $1,46 \cdot 10^{-5}$  S, der Leitwert erhöht sich also ca. um den Faktor 10. In der Stickstoff Umgebung bei normalem Druck sinkt der Leitwert auf  $2,0 \cdot 10^{-6}$  S ab, hier unterscheidet sich die Leitfähigkeit nur noch um den Faktor 2.

Es ist festzuhalten, dass die Leitwerterhöhung um Faktor 10 im Vergleich zu anderen in der Literatur bisher bekannten Werten ein sehr hoher Faktor ist [114]. Das Resultat zeigt aber auch, dass das Oberflächen-Volumen Verhältnis, das invers proportional mit dem Radius einher geht, nicht mehr vernachlässigt werden kann – es beeinflusst die Probeneigenschaften stark. Gerade diese Eigenschaft wird im Bereich der Sensorik verstärkt genutzt. Nach *Kohl* kann es durch die Anwesenheit von Gasen zu Adsorptionsprozessen auf der Halbleiteroberfläche kommen, welche zu leitfähigkeitsbeeinflussenden Mechanismen führen [113]. Bei der Adsorption von Gasen wird zwischen Physisorption (Dipol-Dipol-Wechselwirkung) und Chemisorption (Ionenbindung) unterschieden. Diese Prozesse spielen in halbleitenden Metalloxiden (z.B.  $\text{SnO}_2$ ,  $\text{ZnO}$ ,  $\text{TiO}_2$ ) eine wesentliche Rolle. Hier soll als Erklärung für diese Oberflächeneffekte die Chemisorption des Sauerstoffdioxids  $\text{O}_2$  auf der InAs-Oberfläche herangezogen werden. Das Adsorbat wird unter Anlegen eine Spannung ionisiert, indem Ladungsträger aus dem Leitungsband extrahiert werden. Unter niedrigem Druck wird die Bedeckung der Sauerstoffatome auf der InAs-Oberfläche reduziert und es werden somit weniger Ladungsträger entzogen. Es kommt zu einem höheren Leitwert bei gleicher angelegter Spannung.

Hieraus ergibt sich die Fragestellung wie sich der Leitwert der Nanodrähte als Funktion der Radien und Temperatur, sowie der spezifischen Gase ändert. Die Problematik war, dass die InAs Nanodrähte aufgrund der Sauerstoffumgebung sehr empfindlich reagierten. Es trat immer wieder auf, dass die freiliegenden InAs-NW, durch Aufladungs- und Entladungseffekte hervorgerufen, beim Auf- und Absetzen der Mess-Spitzen, durchbrannten. Unter dieser Bedingung war es schwierig die Parameteränderungen der Nanodrähte in einem Durchgang zu vermessen. Deshalb bleibt hinsichtlich der NW-FETs die Fragestellung, wie sich die Leitfähigkeit durch  $\text{SiN}_x$  Oberflächenpassivierung der InAs-NW ändert, auch unter dem Aspekt, die Lebensdauer der kontaktierten Nanodrähte bzw. Bauelemente zu erhöhen, was daher im folgenden Unterkapitel beschrieben wird.

### 5.2.2 Siliziumnitrid Passivierung

Die Untersuchungen der mit  $\text{SiN}_x$  passivierten Nanodrähte erfolgten für eine Serie von eingestellten n-Dotierungen. Bei dem VLS-Wachstum der Nanodrähte wurde, einem DiBuSi-Fluss von 0; 5; 10; 15 ml/min entsprechend, das IV/III Verhältnis von 0; 0,084; 0,2; 0,251 eingestellt. Diese seien hier wiederum wie folgt definiert: InAs, n-InAs,  $n^+$ -InAs;  $n^{++}$ -InAs. An den Nanodrähten wurden wiederum, mittels EBL, Kontaktstrukturen angebracht und diese anschließend mit einer 50 nm  $\text{SiN}_x$  Schicht passiviert. Vor und nach der  $\text{SiN}_x$  Oberflächenpassivierung wurden bei Raumtemperatur elektrische Leitfähigkeitsmessungen durchgeführt. Eine gezielte Abstandsänderung zwischen den Zweipunkt-Kontakten wurde eingestellt um die Längensabhängigkeit zu untersuchen. Doch wie schon oben erwähnt, reagieren die unpassivierten InAs-Nanodrähte sehr empfindlich auf die elektrische Messung, so dass während der ersten Messung einige beschädigt wurden. Dadurch konnte nur eine bestimmte Längenverteilung nach der  $\text{SiN}_x$  Passivierung erneut elektrisch vermessen werden. Eine ausgewählte Anzahl der vermessenen Nanodrähte sind in Abb. 5.16 dargestellt.



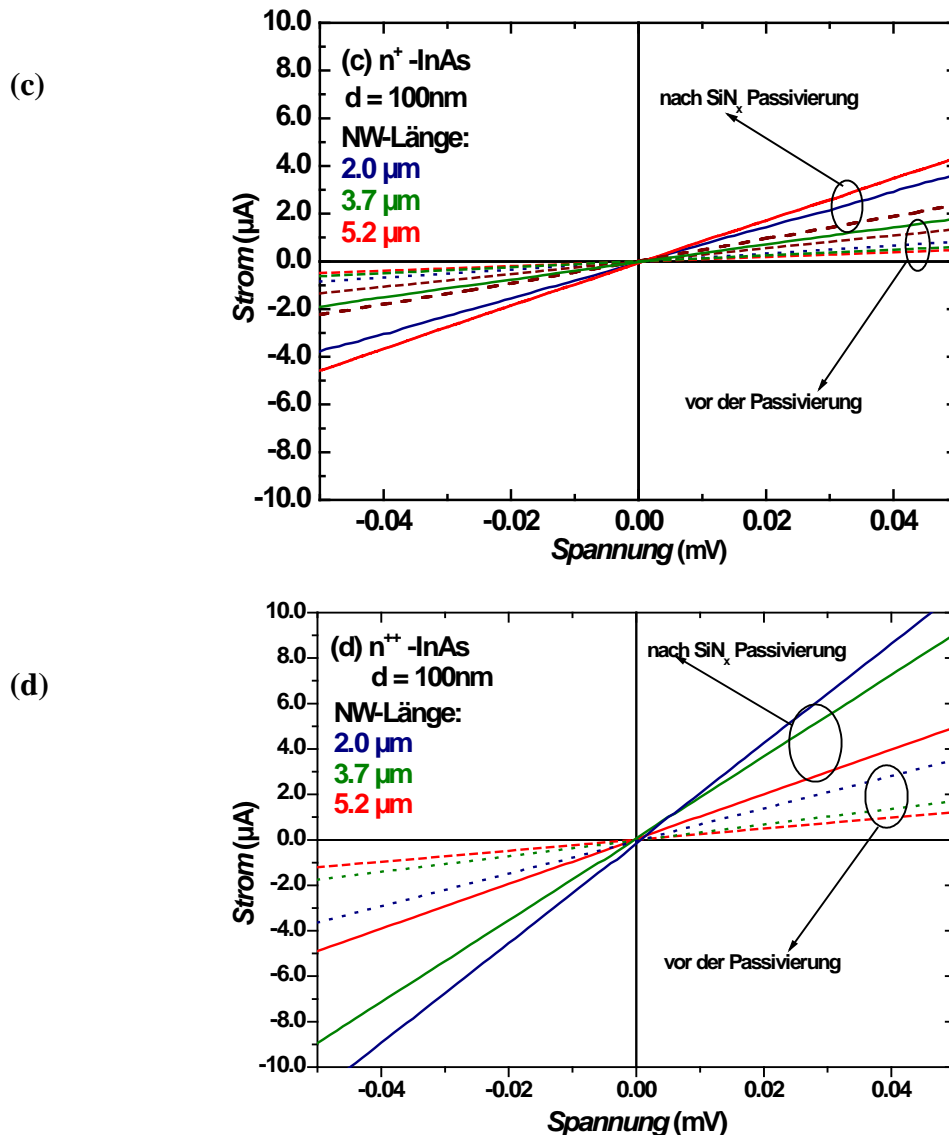


Abb. 5.16 Strom-Spannungs-Kennlinien der unpassivierten bzw. passivierten vier eingestellten Dotierungsflüsse.

Aus der Gegenüberstellung der Messungen kann festgestellt werden, dass durch  $\text{SiN}_x$  Passivierung eine deutliche Leitwerterhöhung bis zu einem Faktor 10 erreicht werden kann. Dieser Faktor ist vergleichbar mit dem ermittelten Wert aus dem vorigen Experiment. Zwar wurden für alle Nanodrähte 50 nm Au-Partikel als Ausgangsradius benutzt, da aber bekanntlich Tapering-Effekte auftreten können, variierten auch hier die Radien der Nanodrähte von 50 nm bis 80 nm. Daher wurden die Nanodrähte mit dem RKM vermessen, und aus den Radien der beiden Enden der Mittelwert gebildet. Hieraus kann nun die Leitfähigkeit  $\sigma$  bzw. der spezifische Widerstand  $\rho$  abgebildet werden. Die berechneten Werte sind als Funktion der Längen in Abb. 5.17 aufgetragen. Im Gegensatz zu den mit  $\text{SiN}_x$  passivierten InAs-Nanodrähten weisen die unpassivierten Nanodrähte eine breite Streuung in

der Leitfähigkeit auf. Die spezifischen Widerstandswerte von einige  $1 \cdot 10^{-3} \Omega\text{cm}$  gleichen den im vorangegangenen Kapitel 5.1 mit TML-Strukturen ermittelten Daten. Allerdings kann die Leitfähigkeitsskalierung mit dem eingestellten Dotierungsfluss nicht in direkten Zusammenhang gebracht werden. Indirekt, über das normierte  $\Delta\sigma$  bzw.  $\Delta\rho$  als Funktion des IV/III Flussverhältnisses, ist dieser Zusammenhang ebenfalls nicht zu erkennen (vgl. Abb. 5.18a). Es ist anzunehmen, dass die Variation des Nanodrahtradius (die normierten Werte  $\Delta\rho/\rho_0$ ) große Varianz zeigen, da der Oberflächeneffekt mit  $1/R$  eingeht. Trotzdem konnte aus der graphischen Auftragung  $\Delta\rho/\rho_0$  als Funktion des Radius (*nicht gezeigt*) kein eindeutiger Zusammenhang hergestellt werden. Wie im Kap. 2.2.2 schon beschrieben, ist bei InAs die Fermilevel-Pinning oberhalb des Leitungsbandes. Der Stromtransport findet vorwiegend in der Anreicherungsschicht der InAs-Oberfläche statt. Es ist daher anzunehmen, dass die Qualität der Oberflächenpassivierung einen stärkeren Einfluß auf die Leitfähigkeit hat, als die eingebaute Dotierung.

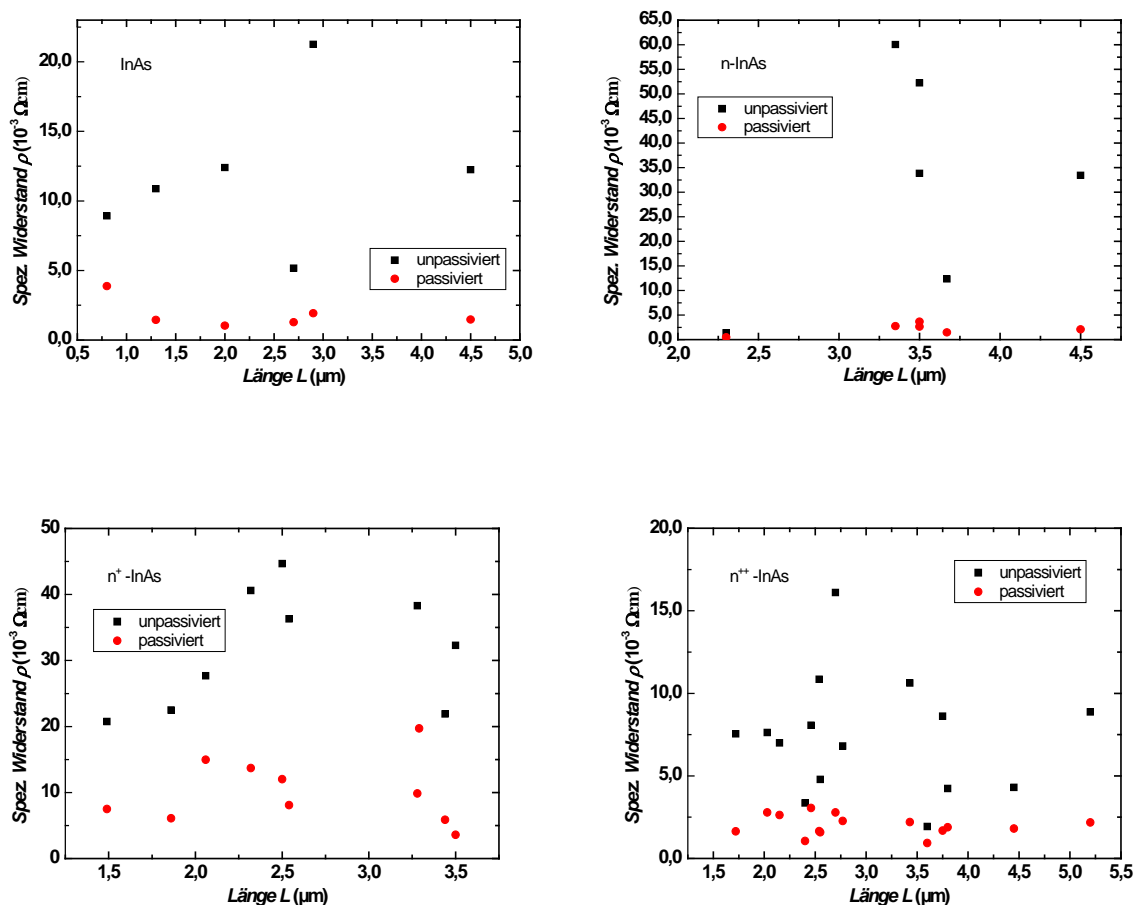


Abb. 5. 17 Vergleich der spezifischen Widerstände vor und nach der  $\text{SiN}_x$  Passivierung.

Aus dem Mittelwert der Leitfähigkeit lässt sich mit der InAs Volumen-Beweglichkeit  $\mu = 2 \cdot 10^4 \text{ cm}^2/\text{Vs}$  die Dotierkonzentration  $N$  abschätzen. Somit kann ein Vergleich zu konventionellen Schichtdaten gezogen werden. Die grafische Auftragung in Abb. 5.18b zeigt sowohl die Mittelwerte der Dotierkonzentration  $N$  für das eingestellte IV/III Verhältnis beim Nanodrahtwachstum als auch die experimentellen Daten beim Konventionellen 2D Wachstum. Während beim 2D Wachstum schon bei einem Flussverhältnis von 0,025 die Dotierkonzentration von  $5 \cdot 10^{18} \text{ cm}^{-3}$  erreicht wird, bleibt die Dotierkonzentration bei einem Flussverhältnis bis zu 0,251 bei einem Wert von einigen  $1 \cdot 10^{17} \text{ cm}^{-3}$  nahezu konstant. Die Höhe der Dotierung liegt bei vergleichbaren Größenordnungen wie die zuvor ermittelten Werte aus den TLM-Messungen. Hieraus kann die Schlussfolgerung gezogen werden, dass eine kontrollierte n-Dotierung mit Si in den InAs Nanodrähten beim VLS-Wachstum auf diesem Wege nicht zu erreichen ist. Der oben ermittelten Dotierung entspricht vielmehr die Hintergrunddotierung von Kohlenstoff in InAs [111].

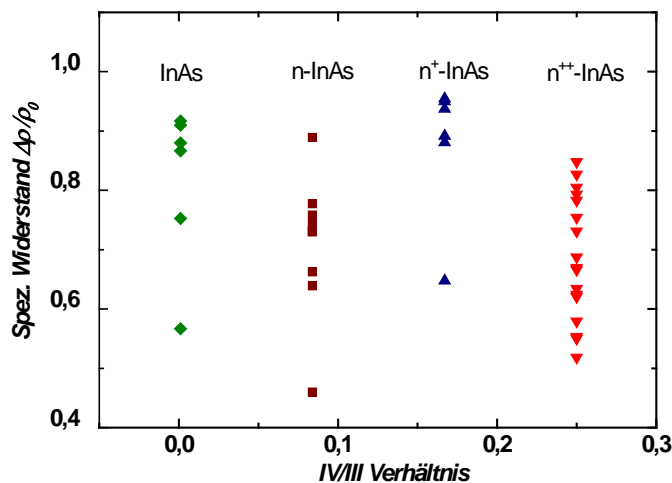
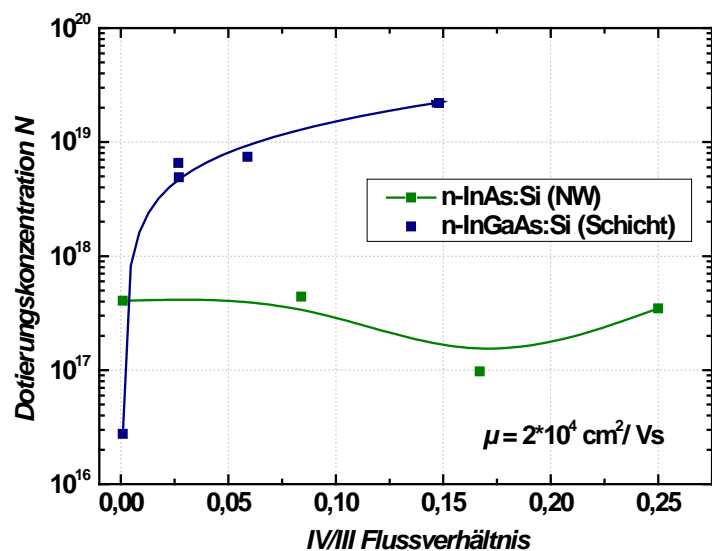


Abb. 5.18 (a) Normierter spez. Widerstandsänderung und (b) Dotierkonzentration als Funktion des IV/III Flussverhältnisses.



## Fazit

Die elektrische Untersuchung der Nanodrähte auf ihre spezifischen Eigenschaften ist und bleibt im Allgemeinen eine große Herausforderung. Aus empirischer Sicht kann gesagt werden, dass trotz unter der Einhaltung der Prozessbedingungen und Kontakttechniken die Charakterisierung der Nanodrähte kaum reproduzierbar ist. Zu stark ist der „bottom-up“-Prozess noch der statistischen Streuung unterworfen [115]. Daher kann eine statistische Aussage nur mit Hilfe einer systematischen Prozessfolge getroffen werden. Letztlich erfordert dies eine große Anzahl von hergestellten Proben. Die in dieser Arbeit angewendeten Kontakt- und Messtechniken haben trotz ihrer Nachteile dennoch gezeigt, dass es prinzipiell möglich ist, die klassischen Messmethoden der Mikrostrukturen auf Nanostrukturen zu übertragen. So konnten die spezifischen Größen der Nanodrähte in verschiedenen Messverfahren unterhalb von 30 % Abweichung ermittelt werden.

Weiterhin konnte die Höhe der Dotierung in InAs ermittelt werden, jedoch war es nicht möglich den Gruppe IV Dotierungsstoff gezielt in InAs zu dotieren. Es ist daher notwendig sich der Fragestellung zuzuwenden auf welchem Wege eine kontrollierte Dotierung beim VLS-Wachstum möglich ist. Hier bedarf es noch weiterer Forschungsarbeit.

Die Zusammenführung der in diesem Kapitel ermittelte Kenngrößen und in Kapitel 4 optimierten „bottom-up“ Kontaktierungsprozess, erlaubt die Herstellung von Nanodraht-Feldeffekttransistoren mit ausgezeichneter Performance.

# Kapitel 6

---

## 6. Charakterisierung des InAs Nanodraht-FETs

Inhalt dieses Kapitels sind Gleichspannungs- (DC) und Hochfrequenzmessungen (HF) an unterschiedlichen Transistorstrukturen. Bei den Gleichspannungsmessungen werden die Omega-Gate-Nanowire-FET ( $\Omega$ G-NWFET) auf DC-Eigenschaften untersucht, wobei die Variationen in den Strukturparametern besondere Berücksichtigung finden. Bei den HF-Messungen werden die Messergebnisse durch deren Anpassung an das Kleinsignal-Model ausgewertet. Wie Kapitel 5 deutlich gemacht hat, erzeugt der lithographische Prozess bei der Kontaktierung der Nanodrähte starke Varianzen in den Kenngrößen von Probe zu Probe. Neben der Oberflächenbehandlung und Passivierung, wird beim Nanodraht-Feldeffekttransistor zusätzlich ein Gate-Prozess benötigt, was die Prozessfähigkeit der Bauelemente bzw. die Reproduzierbarkeit von Ergebnissen noch stärker reduziert. Obwohl die lithografischen Prozesse für die FETs auf der Basis zuverlässiger Prozesse der  $\mu$ -Schaltungen optimieren wurden, streuen die Kenngrößen der InAs-NWFET nach wie vor auffällig stark. Trotz alledem wurde eine große Vielzahl von InAs-NWFETs hergestellt, die eine klare Aussage über deren hohe Performance zulässt.

### 6.1 Gleichspannungseigenschaften

#### 6.1.1 Strom-Spannungs-Charakteristik

Die Messung der Kennlinienfelder und die Bestimmung der Transistorparameter (max. Drainstrom, Steilheit, Abschnürspannung und parasitärer Widerstand) sind für die Charakterisierung eines Transistors von entscheidender Bedeutung. Die Messungen wurden alle „on-Wafer“ am DC-Spitzenmessplatz mit Hilfe des HP-Parameter-Analyser (HP4145 B) durchgeführt. Anhand zwei ausgewählter Single- $\Omega$ G-Transistoren, stellvertretend für  $\text{SiN}_x$  (Abb. 4.9) und MgO (Abb. 6.1) Gate-Dielektrikum, werden die Bauelementparameter extrahiert und diskutiert.

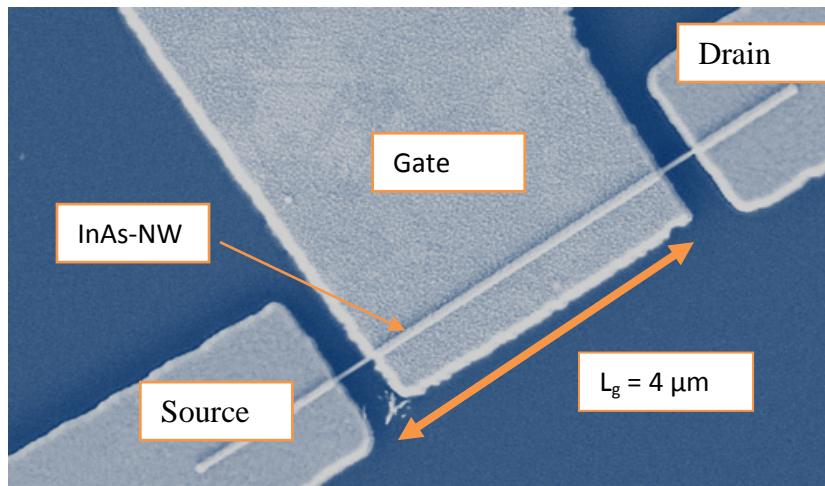


Abb. 6.1 REM-Aufnahme eines InAs  $\Omega$ G-NWFET mit 50 nm Durchmesser. Strukturparameter: 10 nm MgO als Gate-Dielektrikum, 4  $\mu\text{m}$  Gatelänge, 5  $\mu\text{m}$  Source-Drain Abstand.

Abbildung 6.2 zeigt exemplarisch die Ausgangskennlinienfelder  $I_d - U_{ds}$  von NWFETs mit (a) 30 nm  $\text{SiN}_x$  Gate-Dielektrikum bzw. (b) 10 nm MgO Gate-Dielektrikum gemessen bei Raumtemperatur für Gatespannungen  $U_{gs}$  zwischen -0,5 und 1,9 bzw. -1V und 2V. In beiden Fällen weisen die Charakteristiken einen Anlauf- und Sättigungs-Drainstrom auf. Auf der linken Seite bzw. der rechten Seite der Diagramme ist der absolute Drainstrom, bzw. auf den Durchmessern (50 nm) der normierte Drainstrom aufgetragen.

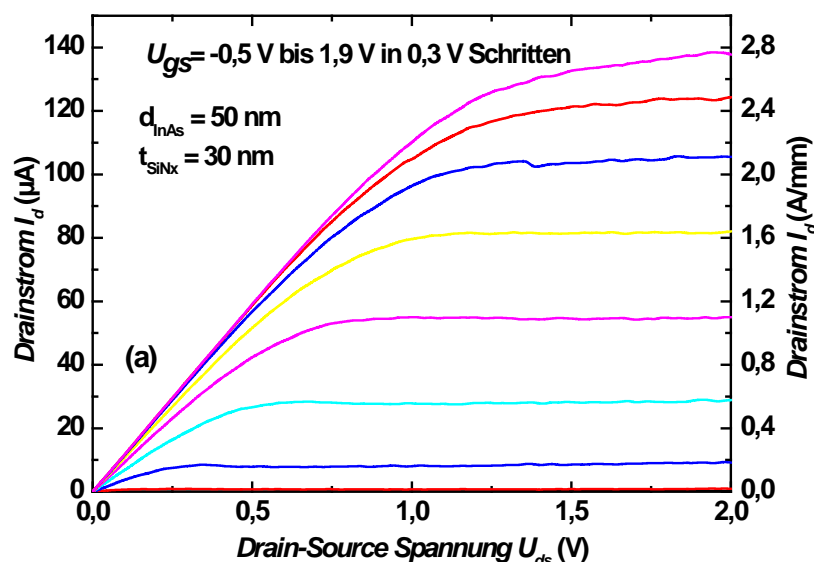


Abb. 6.2 Exemplarische AKFs von Single InAs- $\Omega$ G-NW-FET mit 50 nm Kanal: (a) mit 30 nm  $\text{SiN}_x$  Gate-Dielektrikum und 3  $\mu\text{m}$  Gatelänge bei einem Source-Drain Abstand  $L_{ds} = 6 \mu\text{m}$  bzw.



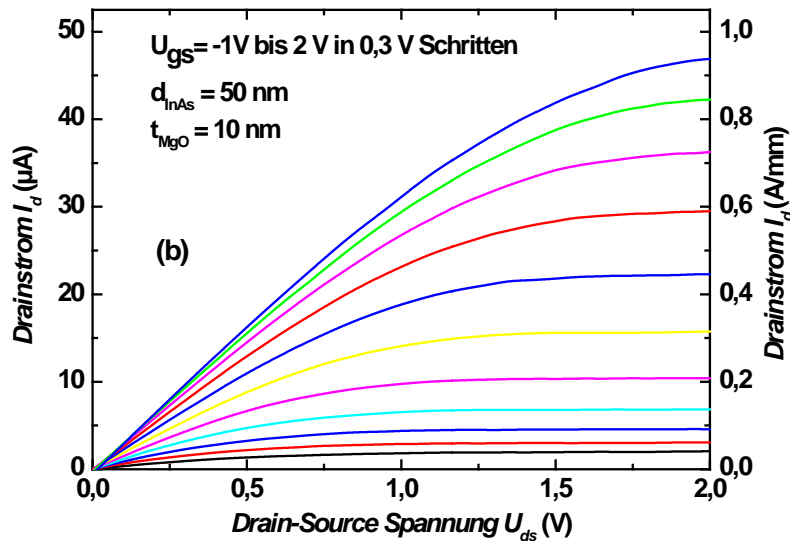


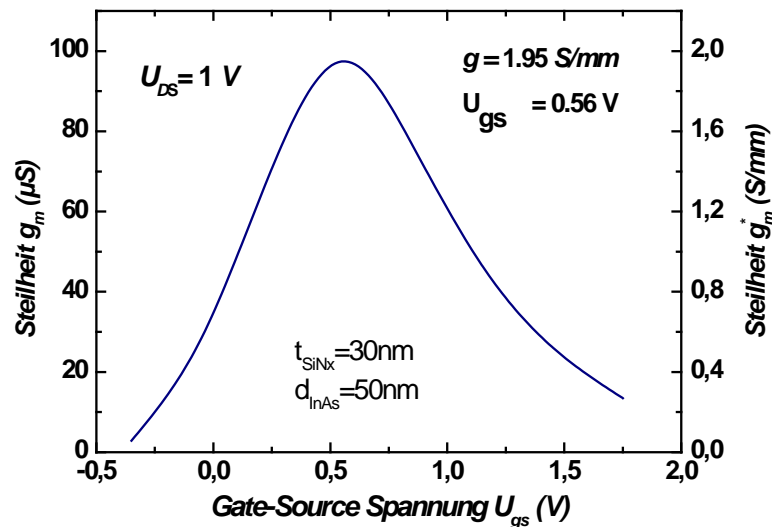
Abb. 6.2 (b)  $10 \text{ nm}$   $\text{MgO}$  Gate-Dielektrikum und  $5 \mu\text{m}$  Gatelänge bei einem Source-Drain Abstand  $L_{ds} = 6 \mu\text{m}$ .

Gemäß der üblichen Normierung auf die Kanalweite sind die Werte für Strom und Steilheit auf den Drahtdurchmesser bezogen, da der Stromfluss auf diesen beschränkt ist [116].

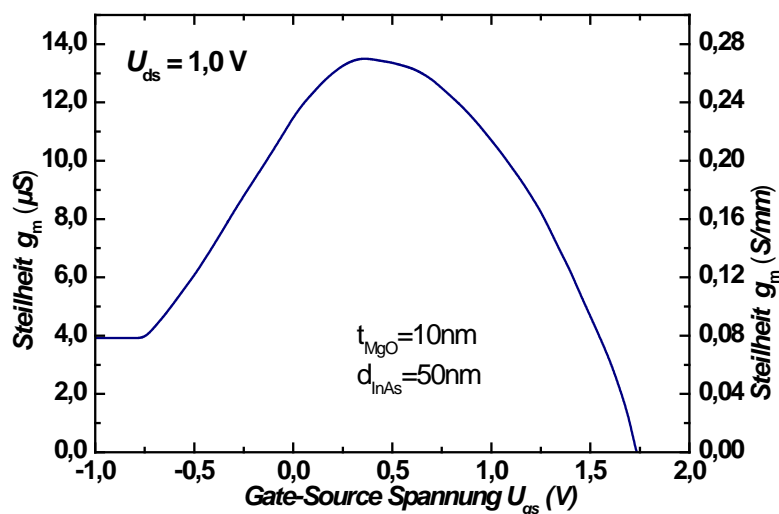
Abb. 6.2a ( $\text{SiN}_x$  Gate-Dielektrikum) weist einen maximalen Drainstrom von  $I_{ds} = 138 \mu\text{A}$  und einen normierten Drainstrom von  $I_{ds}^* = 2,8 \text{ A/mm}$  (bei  $U_{ds} = 1,9 \text{ V}$  und  $U_{gs} = 0,5 \text{ V}$ ) auf. Dementsprechend erreicht die zugehörige normierte Steilheit eine Höhe von  $g_m^* = 1,95 \text{ S/mm}$  (Abb.6.3a), was einen Höchstwert im Bereich der III-V Halbleiter-Feldeffekttransistoren (mit  $\text{InAs}$  als Stromtransportkanal, trotz seiner großen Gatelänge  $L_g = 3 \mu\text{m}$ ) darstellt [26,41,117]. Dagegen zeigt der Transistor mit  $\text{MgO}$  Gate-Dielektrikum einen absoluten Drainstrom  $I_{ds} = 47 \mu\text{A}$  und normierten Drainstrom  $I_{ds}^* = 0,95 \text{ A/mm}$  (bei  $U_{ds} = 2 \text{ V}$ ), was zu einer normierten Steilheit  $g_m^* = 0,27 \text{ S/mm}$  führt. Nach Gl. 2.27b sollte der  $\text{MgO}$ -Transistor mit höherer Dielektrizitätskonstante  $\epsilon_r = 9,8$  (im Vergleich:  $\epsilon_r (\text{SiN}_x) = 7,8$ ) und kleinerem  $t_{\text{iso}}$  (Dielektrikum) eine noch bessere Steilheit liefern [89].

Entgegen der Erwartung liegt die Transistorleistung mit  $\text{MgO}$  Gate-Dielektrikum im Vergleich zu Transistoren mit  $\text{SiN}_x$  Gate-Dielektrikum deutlich niedriger. Die Ursache für diese Diskrepanz wird im nachfolgenden Kapitel behandelt. Weiterhin fällt auf, dass beim  $\text{SiN}_x$ -Transistor der Drainstrom im ÜKF-Diagramm bei gleichen Parametern durchweg kleiner als im zugehörigen AKF ist (vgl. Abb. 6.2a und Abb. 6.4a), während sich der Drainstrom zwischen AKF und ÜKF beim  $\text{MgO}$ -Transistor nur geringfügig unterscheidet. Hierfür wird die hohe Störstellendichte im Siliziumnitrid verantwortlich gemacht [86,87].

(a)

Abb. 6.3 Steilheiten der zugehörigen Transistoren. (a)  $\text{SiN}_x$ -Transistor (b)  $\text{MgO}$ -Transistor.

(b)



Diese werden bei einer Erhöhung der Gate-Source Spannung zunächst umgeladen und verringern dadurch die Steuerungswirkung. Durch Erhöhung der Integrationszeiten kann der Effekt reduziert werden, wie die aufgenommenen ÜKF mit den unterschiedlichen Integrationszeiten in Abbildung 6.5 zeigen. Allerdings wird auch bei langer Integrationszeit der zugehörige Drainstrom des AKFs nicht erreicht. Dagegen zeigen die ÜKF des  $\text{MgO}$ -Transistors bei unterschiedlichen Integrationszeiten nur unter hoher Gate-Source-Spannung einen minimalen Drainstrom Unterschied zu den zugehörigen AKF (Abb. 6.4b). Somit wird die Vermutung bestätigt, dass bei  $\text{SiN}_x$  die Störstellendichte viel größer ist als bei  $\text{MgO}$ .

Umso deutlicher liegen zwischen den Transistoren große Differenzen in der Schwellenspannung  $U_T$ . Während bei  $\text{SiN}_x$  die Schwellenspannung  $U_T = -0,15 \text{ V}$  war, ist beim MgO-Transistor die Schwellenspannung bis  $U_{gs} = -2 \text{ V}$  nicht vorhanden. Aus den ÜKF wurde eine typische Schwellenspannung von  $-1 \text{ V}$  interpoliert. Allgemein zeigen die MgO-Transistoren einen „off“-Strom  $I_d$  von 1 bis  $2 \mu\text{A}$ , was im späteren Unterkapitel näher behandelt wird.

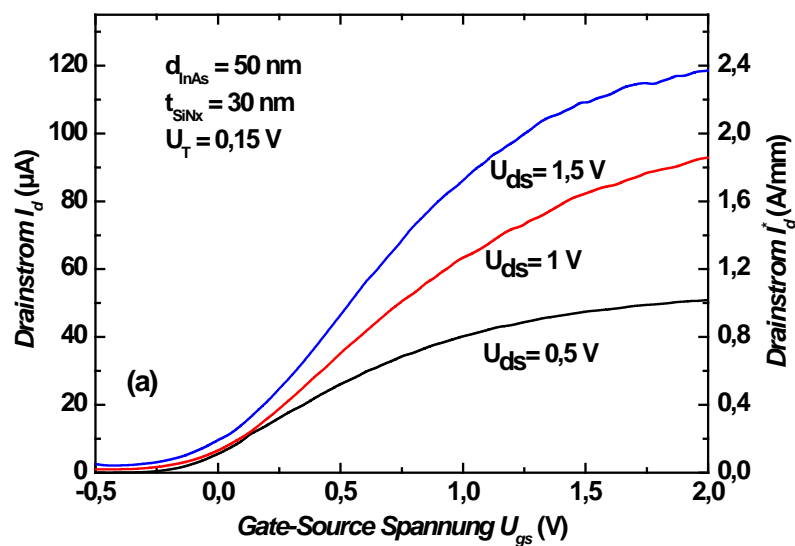
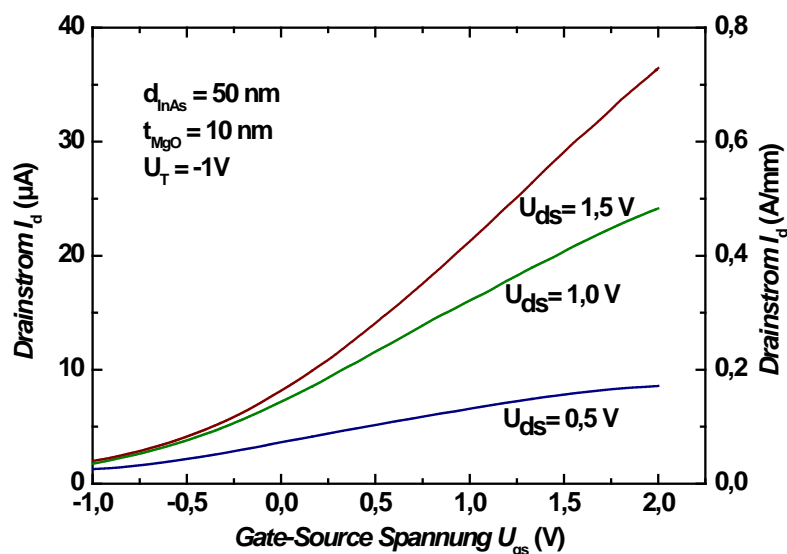


Abb. 6.4 Exemplarische ÜKFs von Single InAs- $\Omega$ -G-NW-FET mit 50 nm Kanal: (a) mit 30 nm  $\text{SiN}_x$  Gate-Dielektrikum und  $3 \mu\text{m}$  Gatelänge bei einem Source-Drain Abstand  $L_{ds} = 6 \mu\text{m}$  bzw. (b) 10 nm MgO Gate-Dielektrikum und  $5 \mu\text{m}$  Gatelänge bei einem Source-Drain Abstand  $L_{ds} = 6 \mu\text{m}$ .



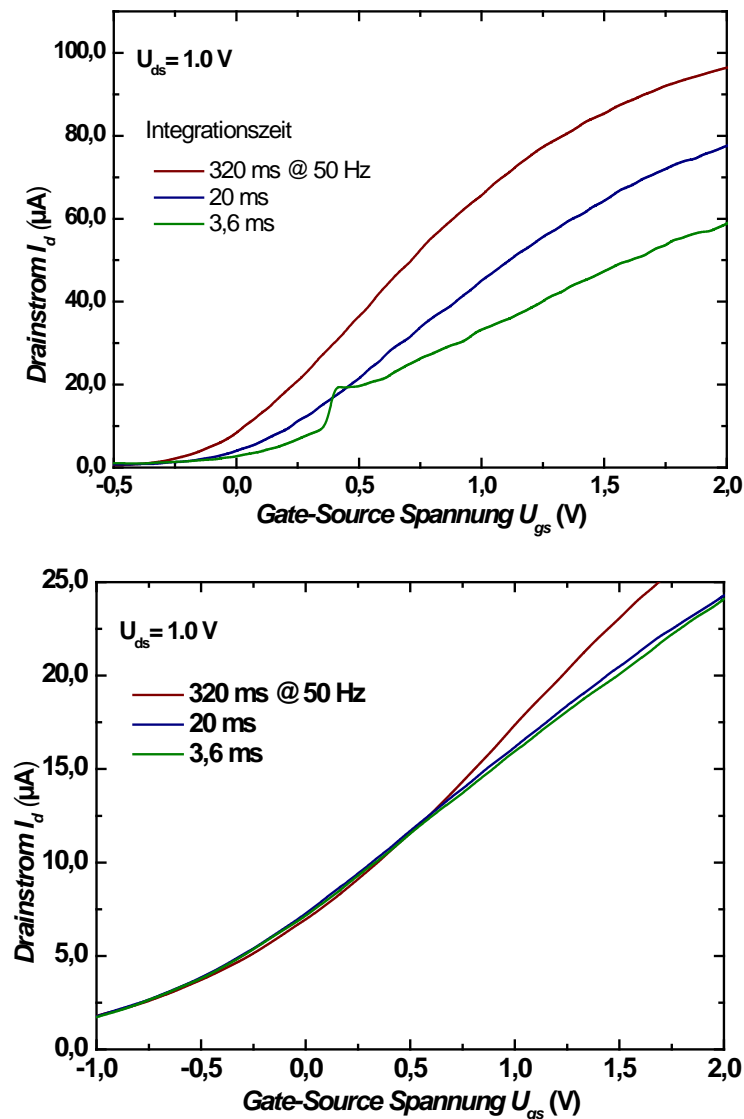


Abb. 6.5 ÜKFs von (a)  $\text{SiN}_x$ -FET und (b) MgO-FET mit unterschiedlichen Integrationszeiten bei 1 V Drainspannung.

Für die folgenden Betrachtungen ist dieser Leckstrom allerdings unbedeutend, da die elektrischen Untersuchungen im linearen Bereich  $U_{ds}$  durchgeführt werden, in welchem der NW-FET als ohmscher Widerstand betrachtet werden kann. Aus Gl. 2.14 kann mittels der Steigung der Kanalwiderstand  $R_{KW}$  bestimmt werden. Abbildung 6.6 zeigt den auf diese Weise berechneten Kanalwiderstand  $R_{KW}$  als Funktion der Gatespannung. Der Drahtwiderstand des  $\text{SiN}_x$ -Transistors fällt exponentiell zwischen -0,5 V und 0,5 V Gatespannung um drei Größenordnungen ab und läuft gegen den asymptotischer Wert von ca. 8 k $\Omega$ . Der Wert ist im Mittel das Zweifache des gemessenen Kontaktwiderstands (vgl.

Kapitel 5). Es ist daher anzunehmen, dass der Kontaktwiderstand und nicht der Kanalwiderstand den Strom limitiert. Hieraus kann geschlossen werden, dass der Source- und Drainwiderstand (s. Kap.6.3, Abb.6.14) praktisch mit dem Kanalwiderstand zusammenfällt, da die Gatelänge  $L_g > 2 \cdot L_{gs}$  ist.

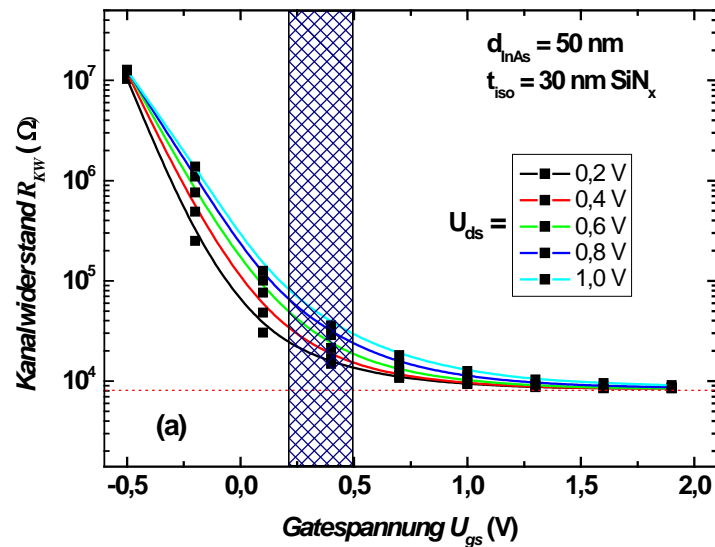
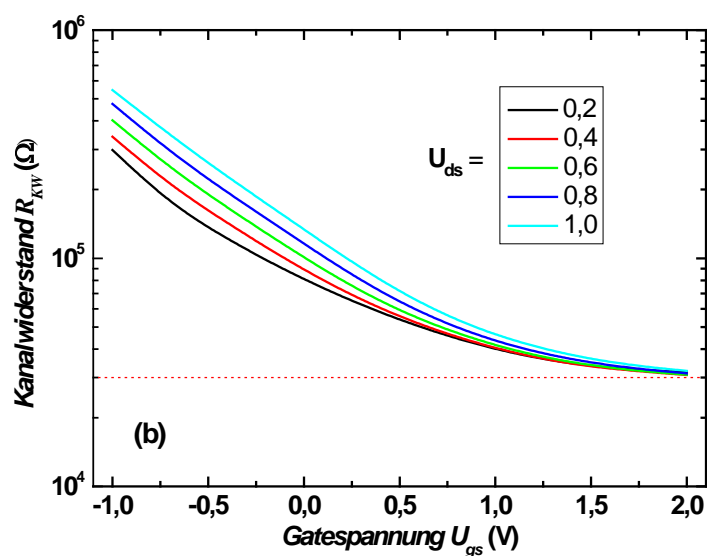


Abb. 6.6 Anlaufwiderstand  $R_{KW}$  als Funktion der Gatespannung extrahiert aus dem linearen Bereich der AKFs. (a)  $SiN_x$ -Transistor, (b)  $MgO$ -Transistor.



Dagegen weist bei dem MgO-Transistor einen schwächeren, exponentiellen Abfall von -1 bis 1,5 V Gatespannung auf, der dann gegen den asymptotischen Gesamtwiderstand von ca. 30 k $\Omega$  sättigt. Das würde bedeuten, dass hier der Kanalwiderstand den Strom begrenzt. Dies lässt sich durch die verringerte Beweglichkeit der Elektronen bei hoher elektrischer Feldstärke ( $>10^6$  V/cm) erklären. Während bei Feldern nahe der Schwellenspannung nach der Mattiesen'schen Regel [44] in der Anreicherungsschicht die Coulomb-Streuung überwiegt, dominiert bei hohen Feldern die Streuung am Dielektrikum-Halbleiter-Übergang.

Der Gesamtwiderstand des MgO-FETs liegt in übereinstimmenden Größenordnungen wie die zuvor in Kapitel 5 ermittelten Widerstandswerte und sind mit den Ergebnissen von der Gruppe Samuelson vergleichbar [41]. Allerdings ergibt sich hieraus die Fragestellung warum der Gesamtwiderstand bzw. der Leitwert bei SiN<sub>x</sub>-FET kleiner als der Kontaktwiderstand ausfällt. Hier wird vermutet, dass das SiN<sub>x</sub> eine verstärkende Wirkung auf die Leitfähigkeitseigenschaften des Nanodrahtes hat. Im nachfolgenden Abschnitt wird dieser Effekt, anhand der Untersuchungen von Strukturparameteränderungen, bestätigt.

### 6.1.2 Untersuchung zum Einfluss der Strukturparameter

Zur Analyse des Einflusses von Parameteränderung auf die Transistoreigenschaften wurden Variationen der Materialeigenschaften (z.B. Dotierung), der Geometrie (Variation der Gatelänge und NW-Radius) und des Dielektrikums (SiN<sub>x</sub> und MgO) der Transistoren vorgenommen. Dabei wurden nicht nur Single- $\Omega$ G-FET Designänderungen, sondern auch Dual- $\Omega$ G-FET und  $\pi$ G-FET Modifikationen (für HF-Messungen) untersucht. Da sich die Dotierung wie in Kapitel 5 gezeigt als schwer einstellbar erwiesen hat, erfolgte die Herstellung der Transistoren mit undotiertem InAs. Es soll an dieser Stelle wiederholt erwähnt werden, dass bei der Herstellung der Transistoren mit dem „Bottom-up“ Prozess die Reproduzierbarkeit noch nicht sichergestellt ist. Auch ohne gezielte Parameteränderungen lassen sich die Messergebnisse der hergestellten Transistoren nicht eindeutig reproduzieren. Daher wurde versucht möglichst viele Parameter konstant zu halten, um die Schwankungen zu minimieren. Obwohl die Messergebnisse statistisch eine breite Verteilung aufweisen, sind Auswertungen dennoch aussagekräftig.

## Variation der Dicke des Gatedielektrikums

Die Gatedielektrikumsdicken wurden bei der verwendeten  $\text{SiN}_x$  von 90 nm und 20 nm variiert. Hierbei wurden nominell InAs-NW mit Durchmessern von 50 nm verwendet [117]. Aufgrund experimenteller Umstände wurden MgO-Transistoren nur mit 10 nm Gatedielektrikumsdicke verwendet und der Durchmesser von 10 nm bis 50 nm variiert. Der Einfluss der Dielektrikumsdicke auf die Steuerfähigkeit und den maximalen Sättigungsstrom ist nach (Gl. 2.33) wesentlich geringer als die der Gatelänge oder des NW-Radius'. Aus den AKF wurden alle Steilheitsmaxima im Sättigungsbereich bei  $U_{ds} = 2$  V extrahiert. In Abb. 6.7 sind die Mittelwerte des Drainstroms und deren Standardabweichung über die  $\text{SiN}_x$ -Dicke aufgetragen (s. auch Tab. 6.1). Hieraus geht hervor, dass die Steuerwirkung einen max. Drainstrom nur bei  $\text{SiN}_x$ -Dicke von 30 nm erreicht werden kann. Darunter tritt keine Stromverstärkung mehr ein.

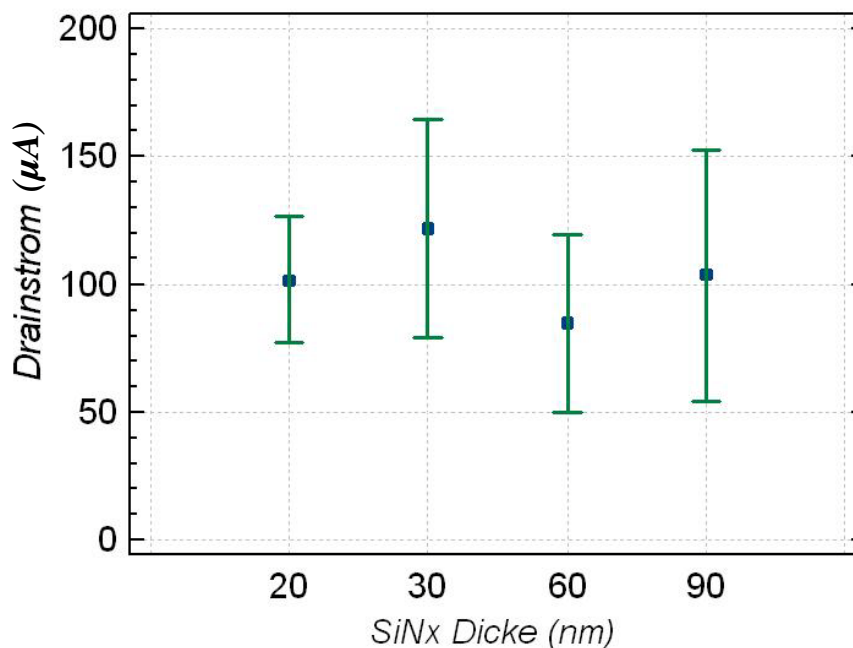


Abb. 6.7 Drainstrom-Mittelwert mit Standardabweichung als Funktion der  $\text{SiN}_x$  Dicke.

$\text{SiN}_x$ (nm)	Anzahl NW-FET	Mittelwert (µA)	Standardabweichung	Minimum (µA)	Maximum (µA)
20	12	101,79	60,3567	23,22	200
30	4	121,967	82,5878	23,16	200,35
60	6	84,8923	44,5625	22,2	147,8
90	3	103,806	12,5778	90,569	115,6

Tab. 6.1 Statistische Übersicht von Drainstrom der hergestellten NW-FETs.

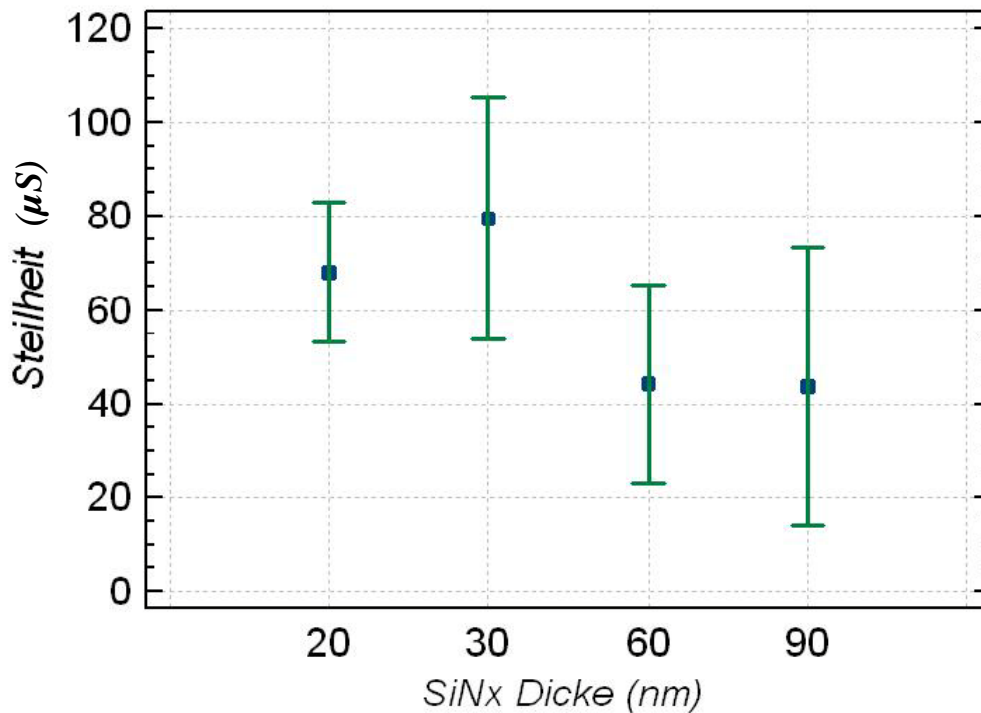


Abb. 6.8 Steilheit-Mittelwert mit Standardabweichung als Funktion der SiN<sub>x</sub> Dicke.

SiN(nm)	Anzahl NW- FET	Mittelwert (μA)	Standardabweichung	Minimum (μA)	Maximum (μA)
20	12	68,1417	40,2838	15,4	<b>133,0</b>
30	4	79,55	43,9156	17,7	119,0
60	6	44,2667	20,2022	19,5	72,5
90	3	43,8	8,54342	34,5	51,3

Tab. 6.2 Statistische Übersicht von Steilheit der hergestellten NW-FETs.

Abb. 6.8 zeigt keine eindeutige Skalierung der Steilheitsmaxima in Abhängigkeit der SiN<sub>x</sub> Gatedielektrikumdicke. Ebenfalls deutlich wird aber auch hier, dass die Mittelwerte der Steilheitsmaxima für die genannten Transistoren bei 30 nm SiN<sub>x</sub>-Dicke ein Maximum erreichen. Aus den Mittelwerten von 90 nm bis 30 nm SiN<sub>x</sub> kann eine tendenzielle Erhöhung der Steilheit abgelesen werden. Bei 20 nm SiN<sub>x</sub>-Dicke fällt das Steilheitsmaxima wieder ab. Für eine bestimmte Gatelänge von 2 μm läßt sich dies noch besser verdeutlichen wie die Steilheitsmaxima bei 30 nm SiN<sub>x</sub>-Dicke die Sättigung eintritt (Abb.6.9). Jedoch ist zu bemerken, dass die normierte Steilheit mit **2,64 S/mm** bei **20 nm** Gatedielektrikum einen Höchstwert erreicht (s. Tab. 6.2), was somit alle bisher für Halbleitertransistoren veröffentlichten Werte übertrifft [41,116,118].



An dieser Stelle sollte erwähnt werden, dass die hier verwendete übliche Normierung für den NW-Transistor kein Analogon zu planaren Transistor ist, da der NW-Durchmesser nicht der Gateweite entspricht. Aufgrund der Abhängigkeit der Steilheit vom Drainstrom und somit auch von der Querschnittsfläche des Nanodrahts würde stattdessen mit der Reduzierung des NW-Durchmessers die absolute Steilheit abnehmen wie die Abb.6.12 verdeutlicht.

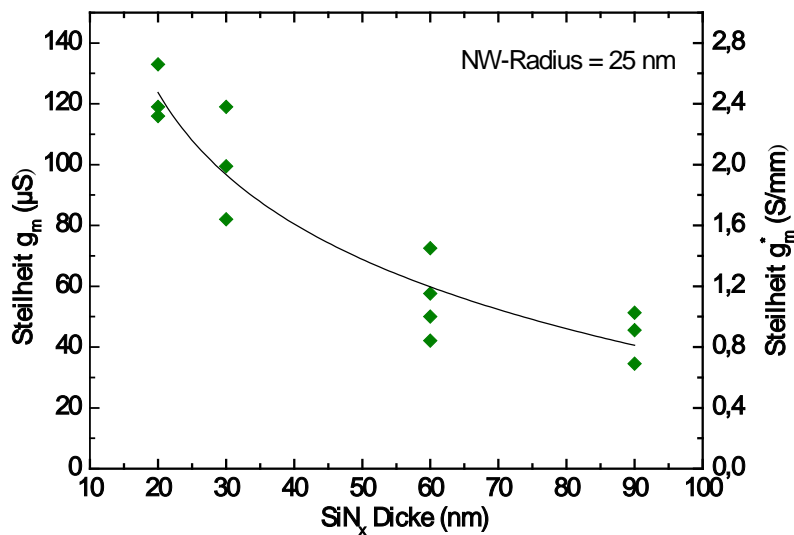


Abb. 6.9 Steilheit als Funktion des SiN<sub>x</sub> Gatedielektrikums .

Offensichtlich treten trotz der Oberflächenpassivierung durch das Dielektrikum große Streuungen auf, deren Ursachen in den Nanodrähten und in der Prozessierung zu sehen sind. Die Nanodrähte wachsen, wie es der Abbildung 2.2 zu entnehmen ist, in verschiedene Kristallrichtungen und weisen daher unterschiedliche Kristalldefekte bzw. Defektdichten auf [22]. Drähte, die in  $\langle 111 \rangle$ -Richtung wachsen, wechseln aufgrund häufig auftretender Stapelfehler ihre Kristallstruktur zwischen Zinkblende- und Wurtzit-Gitter [74]. Nach [119] ergibt sich eine Bandlücken-Differenz von ca. 120 meV zwischen Zinkblenden- und Wurtzit-Gitter des InAs-Nanodrahtes. Bei einer Bandlücke von 0,35 eV bei Zinkblenden-Gitterstruktur ergibt sich eine Erhöhung für das Wurtzit-Gitter von 34%. Nach dem Transferschritt ist die Wachstumsrichtung nicht mehr ersichtlich, so dass nicht alle ausgewählten Nanodrähte die gleiche kristalline Eigenschaften haben. Die Auswirkung auf die Leitfähigkeit der Nanodrähte wurde im Rahmen dieser Arbeit nicht näher untersucht.

## Variation der Gatelänge

Um den Einfluss der Gatelänge zu überprüfen, wurden die maximalen Steilheiten aus den AKF von SiN<sub>x</sub>- und MgO-Transistoren bei  $U_{ds} = 2$  V ausgewertet. Bei den SiN<sub>x</sub>-Transistoren beträgt der Nanodrahtradius 25 nm und die Dielektrikumsdicke 30 nm während bei den MgO-Transistoren der Nanodrahtradius 15 nm und die Dielektrikumsdicke 10 nm zählt.

Da die Abscheidung von MgO maximal für eine Dicke von ca. 10 nm möglich ist (s. Kapitel 4.3.2), wurde bei MgO-Transistoren im Vergleich zu SiN<sub>x</sub>-Transistoren gezielt ein kleinerer Durchmesser ausgewählt, um so das Verhältnis zwischen NW-Radius und Dielektrikumdicke klein zu halten. Damit sollte eine bessere Steuerwirkung erreicht werden.

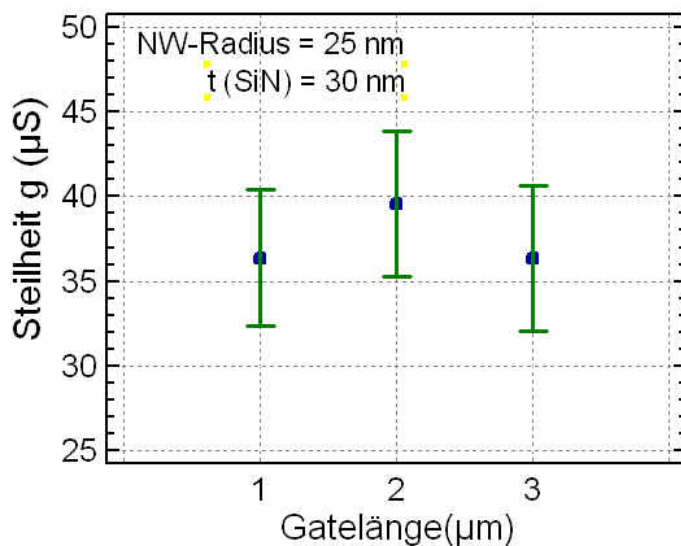


Abb. 6.10 Steilheit-Mittelwert mit Standardabweichung als Funktion der Gatelänge: SiN<sub>x</sub>-Transistoren mit NW-Radius = 25 nm und  $t = 30$  nm.

Gatelänge (μm)	Anzahl NW-FET	Mittelwert (μS)	Standardabweichung	Minimum (μS)	Maximum (μS)
1	8	36.375	8.15418	27.5	49.1
2	7	39.5429	7.14606	30.1	49.0
3	7	36.3571	7.59185	28.0	49.6

Tab. 6.3 Statistische Übersicht von Steilheit der hergestellten NW-FETs.

In Abb. 6.10 und Abb. 6.11 sind die Steilheiten-Mittelwerte als Funktion der Gatelänge für beide Transistortypen aufgetragen. Da die Modelbildung hauptsächlich auf dem Lang-Kanal-MISFET beruht, variierten die Gatelängen von 1 μm bis 4 μm. Die Gate-Source bzw. Gate-Drain Abstände betragen jeweils 0,5 μm. Für SiN<sub>x</sub>-FETs lässt sich die  $1/L_g$  Abhängigkeit der

Steilheit aufgrund der starken Streuung in den Daten nicht beschreiben. Allerdings zeigen die Daten bei SiN<sub>x</sub>- Transistoren ein Steilheitsmaximum bei einer Gatelänge von 2 μm, ähnlich wie bei der Auswertung der Abb.6.8 von oben. Analog zeigt sich bei den MgO-Transistoren zwischen 1 μm und 4 μm Gatelänge ein Steilheitsmaximum bei  $L_g = 3 \mu\text{m}$ . Bei Gatelängen unterhalb von 2 μm wird der „Offset“-Strom (d.h. der Anteil des nicht steuerbare Drainstroms vgl. Kap. 6.1.3) höher, so dass die Steilheit wieder sinkt. Andererseits wird hier die oben angenommene Vermutung nochmal bestätigt, dass offensichtlich der Kanalwiderstand keine Auswirkung auf die Steilheit der Transistoren hat. Hier liegt die Vermutung nahe, dass mit noch kleinerem NW-Radius und Gatelänge oder Dielektrikumsdicke der Offset-Strom minimiert werden kann. Die Steilheitsmaxima würden sich dann zur kleineren Gatelänge bzw. Dielektrikumsdicke verschieben und somit den oben beschriebenen Abhängigkeiten folgen. Aufgrund der technologischen Möglichkeiten (Auflösung des E-Beam) war es nicht möglich Transistoren mit NW-Radius kleiner 10 nm zu erzeugen.

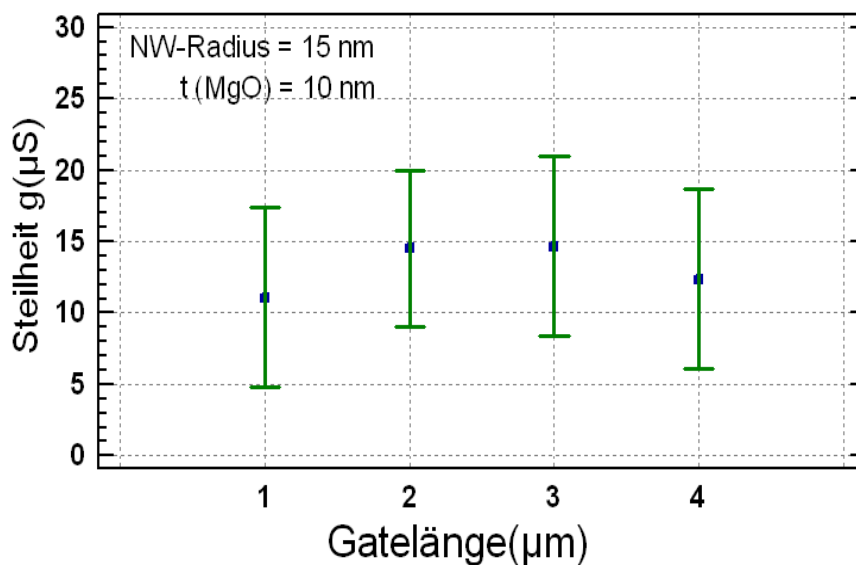


Abb. 6.11 Steilheit-Mittelwert als Funktion der Gatelänge: MgO-Transistoren mit NW-Radius = 15 nm und t = 10 nm.

Gatelänge (μm)	Anzahl NW-FET	Mittelwert (μS)	Standardabweichung	Minimum (μS)	Maximum (μS)
1	3	11.09	5.73936	5.07	16.5
2	4	14.5025	8.57213	6.32	22.3
3	3	14.6667	7.56395	10.2	23.4
4	2	13.35	3.04056	11.2	15.5

Tab. 6.4 Statistische Übersicht von Steilheit der hergestellten NW-FETs.

### Variation der NW-Radien

Nach Gl. 2.33 hat der Nanodrahtradius  $R$  den stärksten Einfluss auf das Verhalten des Transistors, da er linear in den Drainstrom  $I_d$  eingeht. Dazu wurden Nanodrähte zwischen 15 nm und 25 nm Radius ausgewertet. Aufgrund des Tapering-Effekts ergaben sich zufällige Radiusvariationen von 10 nm bis 50 nm. Die Nanodrahtradien der hergestellten Transistoren wurden explizit mit dem REM vermessen. Die Auswertung erfolgte hier im speziellen Fall mit 10 nm MgO-Transistoren für den Drainstrom beim Arbeitspunkt  $U_{ds} = 2$  V und einer Gatespannung  $U_{gs} = 2$  V. Durch eine niedrige Ausbeute konnten hier nicht alle Gatelängenvariationen extrahiert werden, so dass die Gatelänge der auswertbaren Transistoren lediglich im Bereich von 2  $\mu\text{m}$  und 4  $\mu\text{m}$  lagen. Aus vorherigen Gatelängenuntersuchungen lässt sich zwischen 2  $\mu\text{m}$  und 4  $\mu\text{m}$  einen geringeren Einfluss auf den Drainstrom erkennen, so dass in diesem Bereich eine effektive Gatelänge angenommen werden kann. Die Abb. 6.12 zeigt den Drainstrom als Funktion des NW-Radius'. Die experimentellen Daten zeigen, dass der Drainstrom für Radien  $> 30$  nm nicht linear ansteigt, sondern quadratisch wie in einen stromdurchfließenden Draht. Die Steilheit steigt dagegen linear zum NW-Radius (Gl.2.33).

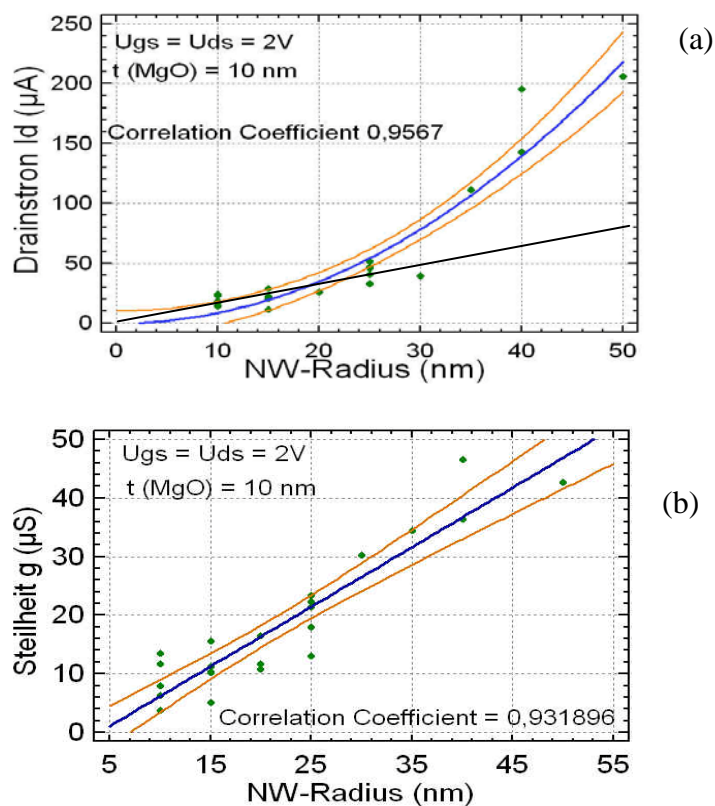


Abb. 6. 12 (a) Drainstrom und (b) Steilheit als Funktion des NW-Radius'.

### 6.1.3 Unterschwellbereich

Aus den, im Kapitel 6.1.1 gezeigten, DC-Charakteristiken der beiden Transistortypen kann, im Unterschwellbereich, die inverse Unterschwellsteigung (*S*-Wert) und DIBL extrahiert werden, um so über das Schaltverhalten der Transistoren Aussagen zu treffen. Der *S*-Wert ist eine charakteristische Größe eines Feldeffekttransistors mit dessen Hilfe man bewerten kann, wie stark der Drainstrom auf eine Änderung der Gatespannung reagiert. Es handelt sich hierbei um die, aus dem logarithmisch aufgetragenen ÜKF ermittelte, reziproke Steigung (vgl. Gl.2.21). In Abbildung 6.13 sind die ÜKF der beiden Transistoren in Halblogarithmen dargestellt. Während der SiN<sub>x</sub>-FET einen *S*-Wert = 167 mV/Dekade, DIBL = 1,5 V/V und einen On-Strom/Off-Strom  $I_{on}/I_{off} \approx 10^3$  aufweist, wurde für den MgO-FET dagegen deutlich abfallende Werte bestimmt (*S*-Wert = 1V/Dekade, DIBL = 10,  $I_{on}/I_{off} < 10$ ). Die Abb. 6.13b zeigt im definierten ausgeschalteten Zustand einen Leckstrom von 2  $\mu$ A, was auf nicht durch das Gate steuerbaren Drainstrom hinweist. Da dieser Leckstrom zu einem Offset des Drainstroms führt und von der Gatespannung in erster Näherung als unabhängig angenommen werden kann, verlaufen die ÜKF weniger steil und somit sind die Unterschwellgrößen deutlich schlechter. Bei den MgO-FETs ist allgemein der Leckstrom so groß ( $> 2 \mu$ A), dass der Unterschwellbereich nicht mehr untersucht werden kann.

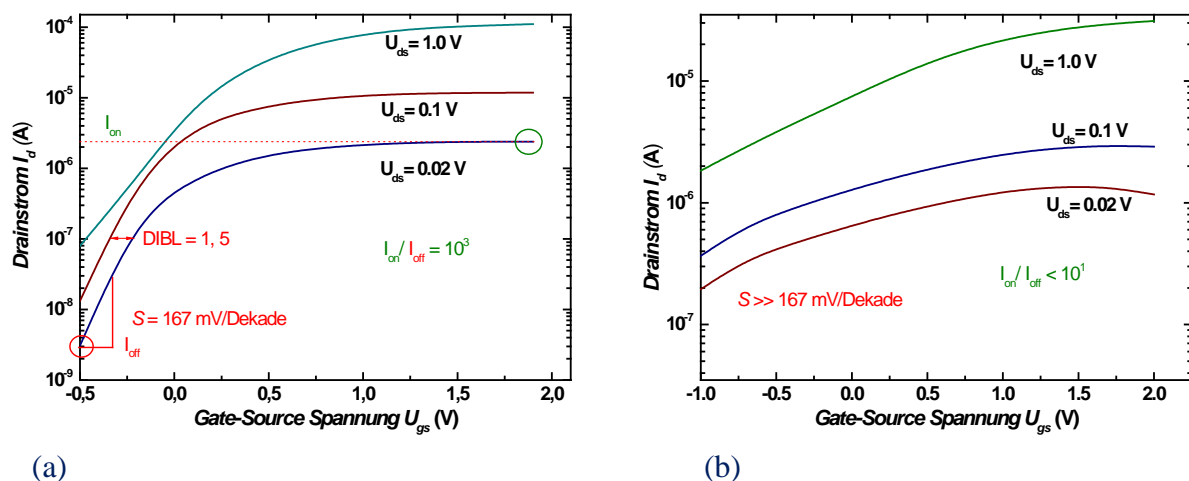


Abb. 6.13 Halblogarithmische Auftragung der ÜKF (a) SiN<sub>x</sub>-FET (b) MgO-FET.

Nach Gl. 2.21 kann einerseits durch Reduzierung der Substratkapazität  $C_{sb}$ ,  $C_{it}$  oder aber durch Erhöhung der Gatekapazität  $C_{gate}$  (d.h. Reduzierung der Gateisolatordicke  $t_{iso}$ ) theoretisch ein S-Wert von  $\approx 60$  mV/Dekade bei Raumtemperatur erreicht werden. Mit einem S-Wert = 167 mV/Dekade folgt aus Gleichung 2.21b für den Body-Koeffizienten  $m \approx 3$ :

$$m \approx 3 \approx \left( 1 + \frac{C_{sb}}{C_{gate}} + \frac{C_{it}}{C_{gate}} \right).$$

Unter der Annahme, dass  $C_{sb}$  bei der Transistorstruktur vernachlässigt werden kann, da der InAs Nanodraht ebenfalls auf einem isolierenden Substrat liegt (in dem Fall ebenso auf  $\text{SiN}_x$ ), ergibt sich für  $C_{it} \approx 2C_{gate}$ . Bei bekannter Gatekapazität können hieraus die Grenzflächenzustände  $D_{it}$  mit der Beziehung  $D_{it} = 2C_{gate}/q$  berechnet werden [120].

In Abbildung 6.14 (a) sind S-Wert und (b) Schwellenspannung in Abhängigkeit der Gatedielektrikumdicke  $\text{SiN}_x$  für nominell 25 nm Radius Nanodrähte aufgetragen. Während bei inverser Unterschwellsteigung unter starker Streuung kaum eine Abhängigkeit von der Dielektrikumdicke zu erkennen ist, zeigt sich für die Schwellenspannung bei geringerer  $\text{SiN}_x$  Dicke eine Verschiebung in positive Spannungsrichtung. Es lässt sich damit erklären, dass die hohen Dichten der Grenzflächenstörstellen einen maßgeblichen Einfluss auf die inverse Unterschwellsteigung haben. Bei 20 nm  $\text{SiN}_x$  Dicke handelt es sich um einen Verarmungstyp-Transistor.

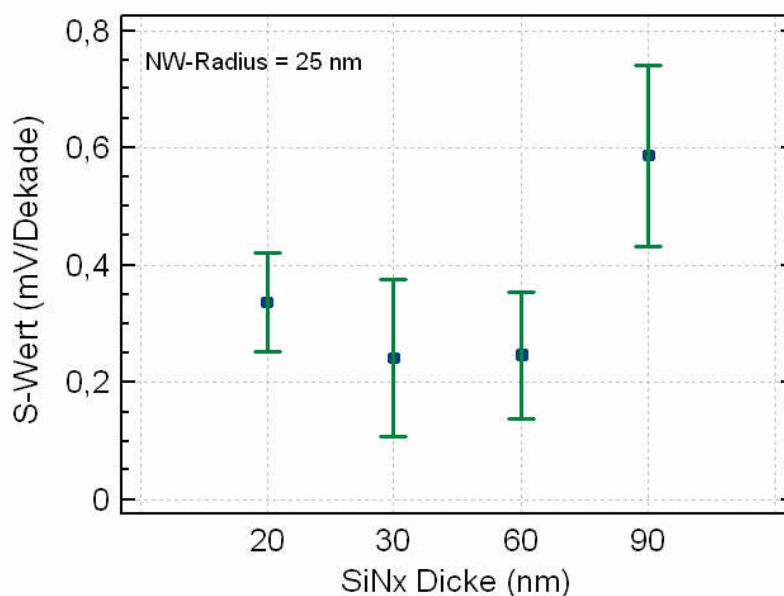


Abb. 6.14 (a) Unterschwellsteigung als Funktion der  $\text{SiN}_x$  Dicke für 25 nm Radius NW-FETs.

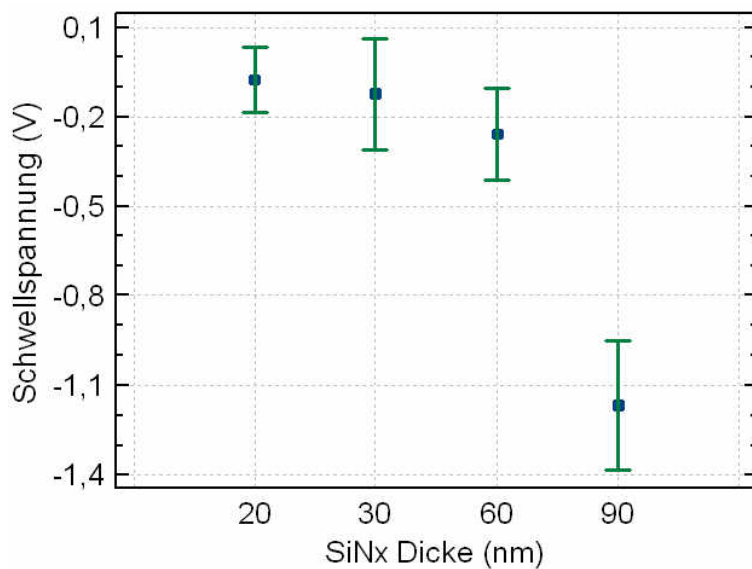


Abb. 6.14 (b) Schwellenspannung als Funktion der SiN<sub>x</sub> Dicke für 25 nm Radius NW-FETs.

Die Abhängigkeit der inversen Unterschwellsteigung von der Gatelänge ist in Abb. 6.14c aufgetragen. Zwar lässt sich aus dem Mittelwert eine Erhöhung der S-Werte zu kleineren Gatelänge erkennen, im Bereich von 1  $\mu\text{m}$  und 2  $\mu\text{m}$  Gatelängen kann jedoch wiederum keine eindeutige Abhängigkeit der S-Werte von der Gatelänge festgestellt werden.

Zusammenfassend kann gesagt werden, dass für den Langkanal SiN<sub>x</sub>-Transistor S-Werte bis 150 mV/Dekade erreicht wurden. Allerdings kann hier durch Strukturänderung und Prozessoptimierung der S-Wert auf den theoretischen Wert von  $\approx 60$  mV/Dekade reduziert werden.

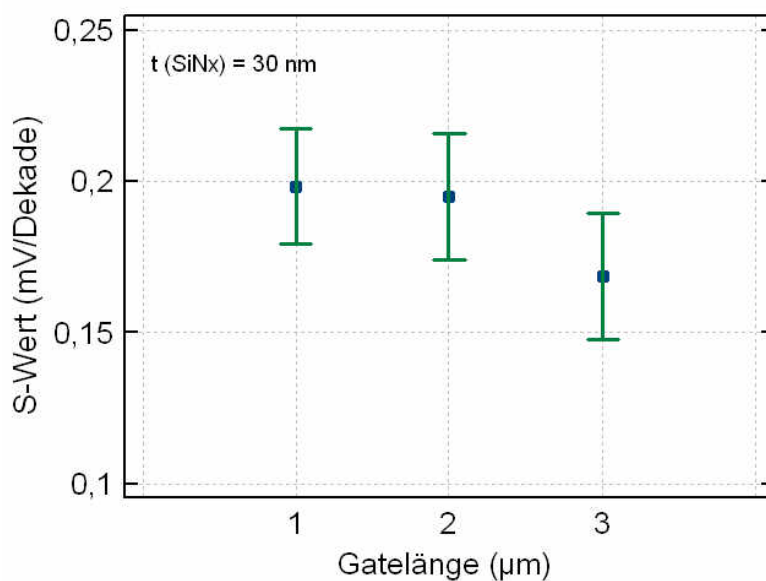


Abb. 6.14(c) Unterschwellsteigung als Funktion der SiN<sub>x</sub> Dicke für 25 nm Radius NW-FETs.



### 6.1.4 Dual- $\Omega$ G-NW-FET

Neben dem Single  $\Omega$ G-Transistor wurden vereinzelt auch Dual- $\Omega$ G-Transistoren hergestellt. Der D $\Omega$ G-Transistor besitzt im Gegensatz zum S $\Omega$ G-Transistor zwei Gateelektroden zwischen Source und Drain. Der Einsatz von D $\Omega$ G-FETs anstelle von S $\Omega$ Gs hat bedeutende Vorteile. So ist z.B. die Rückkopplung vom Ausgang auf den Eingang deutlich geringer, was eine höhere Verstärkung und Stabilität zur Folge hat [121]. Zusätzlich kann durch den D $\Omega$ G-FET eine höhere Verstärkung im Vergleich zum S $\Omega$ G-Transistor eingestellt werden. Zudem kann durch eine Kaskode-ähnliche Anordnung mit Dual-Gatestrukturen der Leckstrom minimiert werden, da die Gates wie „Einschluss“ Potentiale wirken [41]. Die Abb. 6.15 zeigt die REM-Aufnahme eines solchen Dual- $\Omega$ G-Transistors mit  $2 \times 3 \mu\text{m}$  Gatelänge. Die Untersuchungen wurden hier nicht im Detail durchgeführt. Es soll lediglich gezeigt werden, dass durch eine solche Ausführung die Leistung der  $\Omega$ G-Transistoren erhöht werden können.

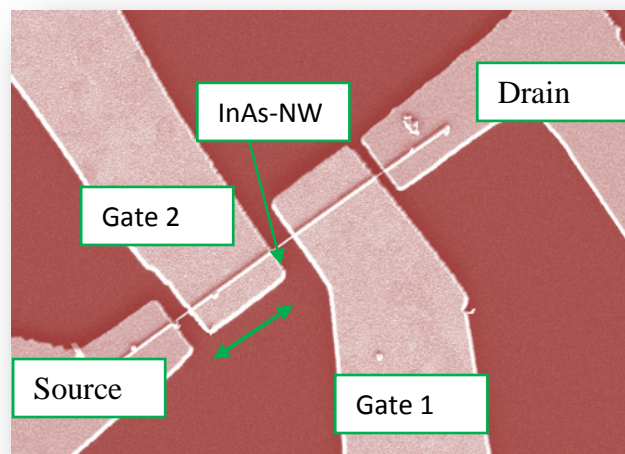


Abb. 6.15 REM-Aufnahme von einem Dual- $\Omega$ G-Transistor mit  $2 \times 3 \mu\text{m}$  Gatelänge.

Aus den Kennlinienfeldern in Abbildung 6.16a erkennt man deutlich eine Erhöhung des Drainstroms bei doppelt angelegter Gatespannung (rote AKF) im Vergleich zu einzeln angelegter Gatespannung (blau Gate 1, grün Gate 2). Desweiteren kann auch aus der Abbildung 6.16 (b) erkennen, dass der Leckstrom beim MgO-Transistor bis auf  $1 \mu\text{A}$  reduziert wird.



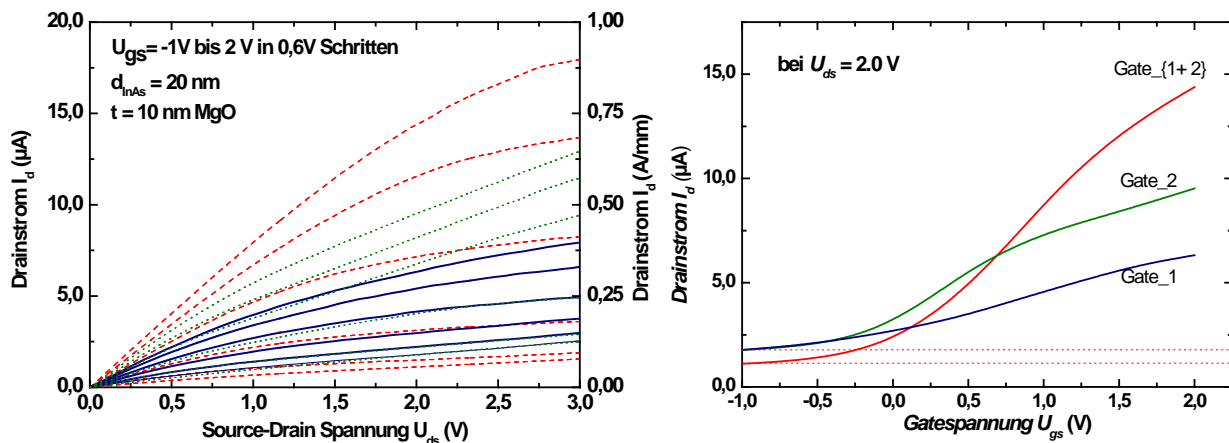


Abb. 6.16 (a) AKF des MgO-Dual- $\Omega$ G-Transistors bei unterschiedlichem Einsatz der Gateelektroden: (rot)  $U_{gs} = 0$  V, (b) ÜKF: (rot)  $U_{ds} (1,2) = 2$  V, (blau)  $U_{ds} (2) = 2$  V und  $U_{gs} (1) = 0$  V, (blau)  $U_{gs} (1) = 2$  V und  $U_{gs} (2) = 0$  V.

## 6.2.2 Parameter Modellierung

### 6.2.1 Elektronenbeweglichkeit im Kanal von InAs NW-FET

Für das Schaltverhalten des Transistors spielt die Elektronenbeweglichkeit eine bedeutende Rolle. Der klassische Weg zur Bestimmung der Beweglichkeit für das Volumenmaterial erfolgt über die Hallmessung. Die Erzeugung der Hall-Kontaktstruktur auf einem Nanodraht ist mit dem derzeitigen Stand der Technik noch nicht möglich. Daher wird hier mit Hilfe der Transistordaten die Beweglichkeit von InAs-NW (Kapitel 2.2) indirekt bestimmt [116, 118]. Im Folgenden wird für die oben genannten  $\text{SiN}_x$ -Transistoren (Abschnitt 6.1.1) aus der Steilheit als Funktion der Gatespannung die Feldeffektive-Beweglichkeit  $\mu_{fe}$  nach Gl. 2.37 im linearen Bereich des Transistors extrahiert.

Das Volumenmaterial InAs besitzt als III/V Halbleiterverbindung die Beweglichkeit im Bereich von  $3 \cdot 10^4$   $\text{cm}^2/\text{Vs}$ . Es ist aber anzunehmen, dass beim InAs-Nanodraht der Elektronentransport hauptsächlich im 2DEG auf der Oberfläche stattfindet. Dadurch wird die Beweglichkeit durch Oberflächenstreuungen stark reduziert [116].

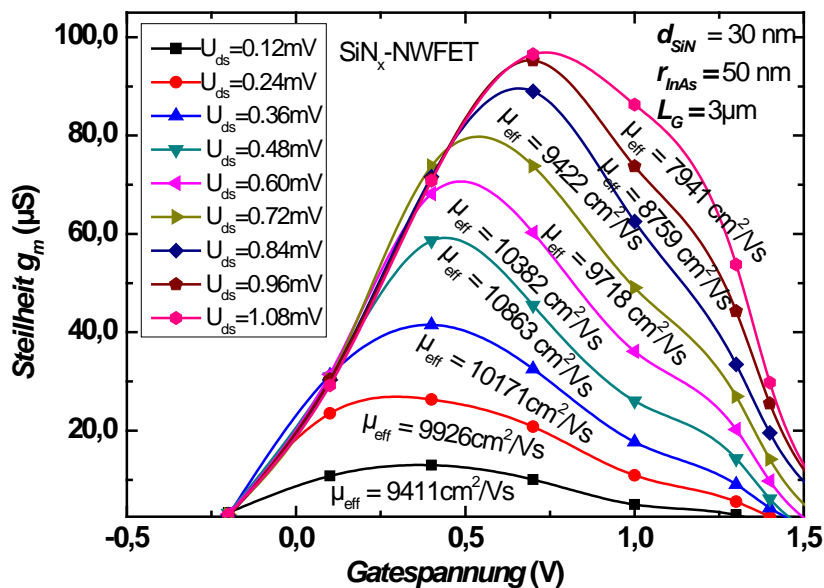


Abb. 6.17 Aus der maximalen Steilheit (SiN<sub>x</sub>-NWFET) im linearen Bereich extrahierte Feldeffektive-Beweglichkeit.

Die Abbildung 6.17 zeigt die Steilheit im linearen Bereich des Transistors und die aus der maximalen Steilheit berechnete Beweglichkeit. Dabei wurde das Kapazitäts-Modell aus Gl. 2.38b verwendet. Mit steigender Source-Drainspannung nimmt die Beweglichkeit aufgrund des zunehmenden Einflusses der Streuung an Oberflächenrauigkeit, Störstellen im SiN<sub>x</sub> und/oder an Phononen ab. Die Streumechanismen weisen eine entsprechende Abhängigkeit vom elektrischen Feld im Kanal auf. Die Beweglichkeit erreicht einen maximalen Wert von 10863 cm<sup>2</sup>/Vs bei  $U_{ds} \approx 0,5 \text{ V}$  und sinkt mit zunehmender Source-Drainspannung. Im Gegensatz zu Silizium besitzen III/V Halbleiter-Volumenmaterialien eine deutlich kleinere Sättigungsfeldstärke, so dass die Beweglichkeit stärker abfällt. Bei  $U_{ds} > 1 \text{ V}$  sättigt der Drainstrom ( $I_d \approx \text{konstant}$ ) und die Beweglichkeit  $\mu$  ist gleich null.

Der hier ermittelte Wert ist im Vergleich zum Wert vom InAs-Volumenmaterial um den Faktor 3 kleiner. Trotzdem ist der hier erreichte Beweglichkeitswert deutlich höher als die in der Literatur veröffentlichten Daten für InAs Nanodrähte, welche im Bereich 3000 – 6000 cm<sup>2</sup>/Vs mit gleichen Radien angegeben werden [41,122]. Ursache für die erzielten, hohen Beweglichkeitswerte können zum einen die beträchtliche Kristallqualität der InAs Nanodrähte

und zum anderen die zusätzlichen Druckverspannungen im InAs Kristallgitter, hervorgerufen durch das Dielektrikum, sein.

## 6.2.2 Vergleich der DC-Charakteristik mit dem analytischen Model

Mit den gegebenen Strukturparametern und der extrahierten Beweglichkeit kann mit Hilfe des aus Kapitel 2.2 beschriebenen Modells das Verhalten der  $\Omega$ G-NWFETs modelliert werden. Der Vergleich zwischen der gemessenen und simulierten Ausgangscharakteristik in Abb. 6.18 zeigt für Gatespannungen im Bereich  $\{0 \text{ V} - 1,5 \text{ V}\}$  sowohl im linearen- als auch im Sättigungsbereich eine gute Übereinstimmung. Außerhalb dieses Spannungsbereichs kann Steilheitskompression, Abschnürverhalten und Ausgangsleitwert nicht übereinstimmend mit den experimentellen Daten wiedergegeben werden. Modelerweiterungen sind notwendig um korrekte Simulationen im gesamten Spannungsbereich zu gewährleisten.

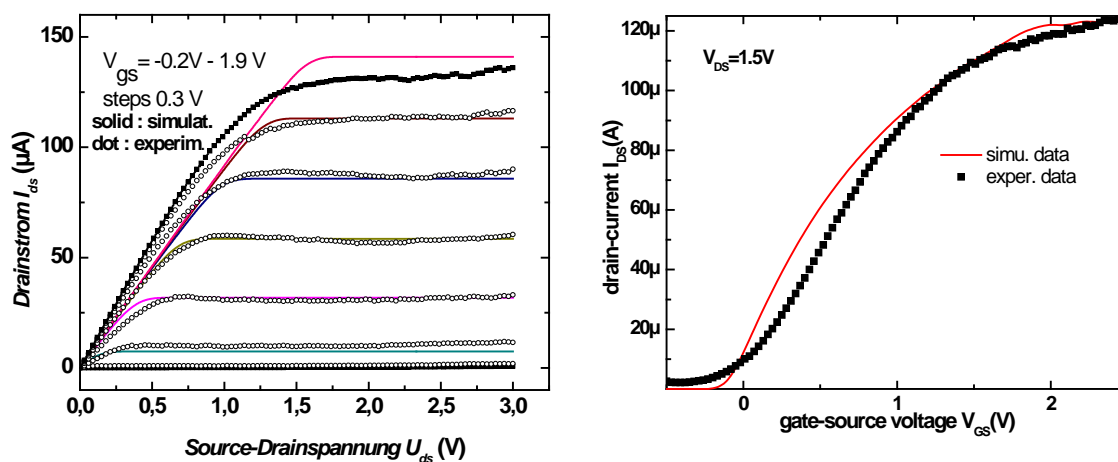


Abb. 6.18 (a) Gemessene und simulierte Ausgangscharakteristik zu Tab. 6.5. (b) Transfercharakteristik.

$\mu = 12.000 \text{ cm}^2/\text{Vs}$	$\psi_S = -0,4 \text{ eV}$	$R_{\text{InAs}} = 25 \text{ nm}$	$t_{\text{SiN}} = 30 \text{ nm}$
$N = 5 \cdot 10^{17}$	$\alpha = 3$	$L_g = 3 \text{ }\mu\text{m}$	$L_{ds} = 5 \text{ }\mu\text{m}$

Tabelle. 6.5 Die Verwendeten physikalischen Größen und Strukturparameter für die Modellierung.

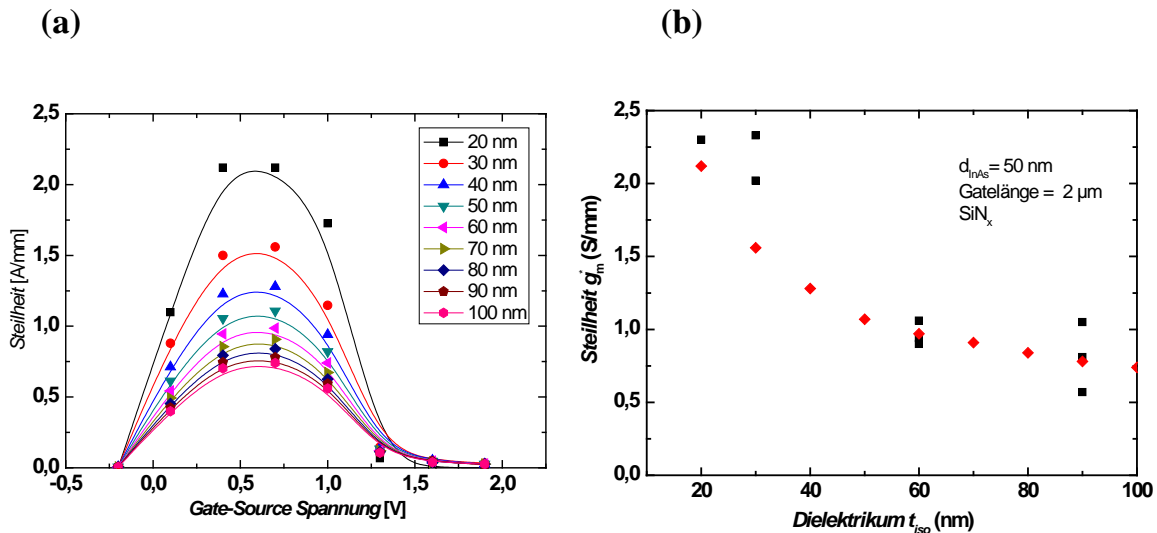


Abb.6.19 (a) Simulierte Steilheit für SiN<sub>x</sub> Dielektrikumsdicke zwischen 20 nm und 100 nm. (b) Vergleich der experimentell ermittelten Steilheit und simulierten Steilheit bei 25 nm Nanodotradius und 2  $\mu$ m Gatelänge.

Für einen Nanodotradius von 25 nm und bei einer Gatelänge von 2  $\mu$ m wurde die Steilheit für SiN<sub>x</sub>-Dicke im Bereich von 20 nm und 100 nm simuliert. Ein Vergleich des Steilheitsmaximums mit den experimentellen Daten zeigt eine gute Übereinstimmung (Abb. 6.19 (b)).

## 6.3 Hochfrequenzeigenschaften

### 6.3.1 Kleinsignal-Ersatzschaltbild des Transistors

Die Hochfrequenzmessung an nanoelektronischen Bauelementen stellt eine große Herausforderung an die Meßtechnik dar. Die Bewertungs- und Vergleichskriterien eines Hochfrequenztransistors sind neben der minimalen Rauschzahl die Grenzfrequenzen für seine Strom- und Leistungsverstärkung. Im Folgenden werden die  $\Omega$ G-FETs auf diese Grenzfrequenzen untersucht. Um den  $\Omega$ G-FET in seinen Hochfrequenzeigenschaften zu verbessern, ist die Korrelation der messtechnisch ermittelten Daten mit den physikalischen Größen des  $\Omega$ G-FETs erforderlich. Aus diesem Grunde kann durch geeignete Wahl ein äquivalentes Kleinsignal-Ersatzschaltbild erstellt werden, das auf den physikalischen Elementen des  $\Omega$ G-FETs beruht. Abbildungen 6.20 zeigt das verwendete Kleinsignal-

Ersatzschaltbild mit der entsprechenden Zuordnung der Elemente zu realen Kapazitäts-, Induktivitäts- und Widerstandskomponenten [123].

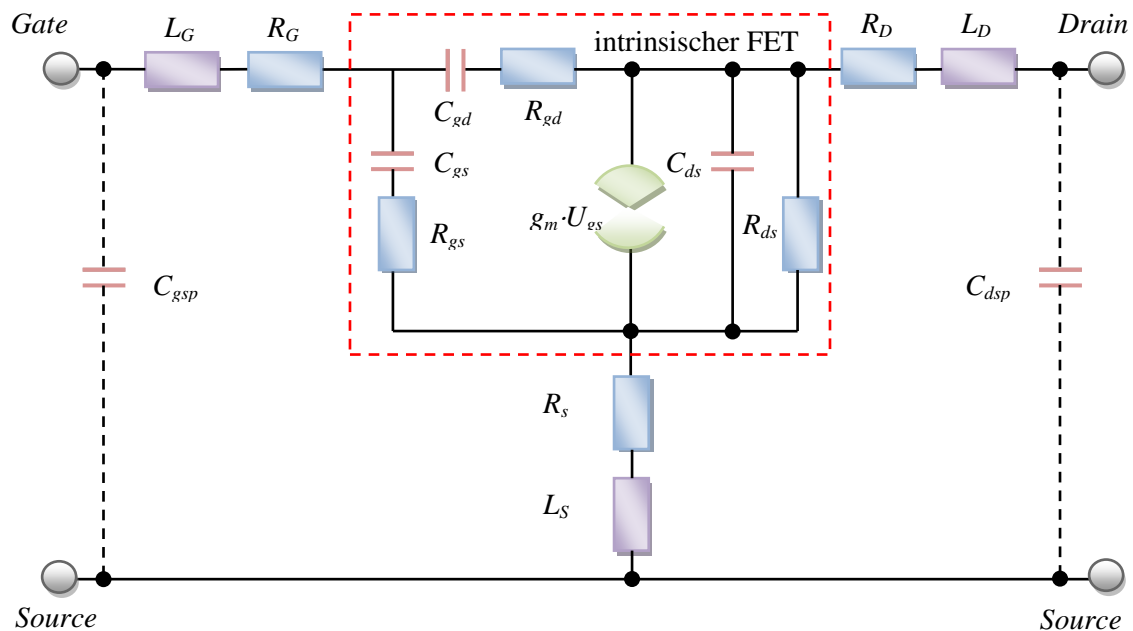


Abb. 6.20 Kleinsignalerersatzschaltbild des Feldeffekttransistors.

Die Werte der einzelnen Ersatzschaltbildelemente lassen sich aus Streuparameter-Messungen an einem Transistor ermitteln, indem die gemessenen Streuparameter den aus dem Ersatzschaltbild berechneten Streuparametern in einem iterativen Verfahren angepasst werden, so dass die Abweichung zwischen gemessenen und berechneten Streuparametern minimal wird. Für eine genaue Beschreibung der physikalischen Bedeutung aller Ersatzschaltbildelemente sei auf die einschlägige Literatur verwiesen [123,124].

### 6.3.2 Die Streuparameter (S-Parameter)

Im HF-Bereich werden zur Beschreibung des Kleinsignalverhaltens der Bauelemente die Streuparameter benutzt, die direkt mit Hilfe von Netzwerkanalysatoren gemessen werden können. Die S-Parameter stellen eine Beziehung zwischen den hin- und rücklaufenden Wellen an den Toren eines Netzwerks dar. Bei Vierpolen erhält man zwei lineare Gleichungen, die einen mathematischen Zusammenhang zwischen den Reflexionsfaktoren ( $S_{11}$ ,  $S_{22}$ ) und den Transmissionsfaktoren ( $S_{12}$ ,  $S_{21}$ ) bildet [123]. Der Aufbau des Messplatzes und der genaue Ablauf des Messvorgangs sind in [125] beschrieben.

Aus den gemessenen Streuparametern lässt sich die maximale stabile Verstärkung (MSG), die maximale verfügbare Verstärkung (MAG), die unilaterale Verstärkung (MUG), der

Stabilitätsfaktor  $k$  und die Stromverstärkung  $h_{21}$  berechnen [124]. Im Folgenden werden die wichtigsten Kenngrößen ohne Herleitung genannt.

**Die Stromverstärkung  $h_{21}$**  ist definiert zu [124]:

$$h_{21} = \left| \frac{-2 \cdot S_{21}}{(1 - S_{11})(1 + S_{22}) + S_{12} \cdot S_{21}} \right|. \quad (6.7)$$

**Die Transitfrequenz  $f_T$** , stellt hierbei die Grenzfrequenz für  $h_{21} = 1$  dar und ist nach [124] definiert zu:

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd} + C_{pad})}. \quad (6.8)$$

Dabei entspricht  $C_{pad}$  der gemeinsamen Padkapazität  $C_{gd}$  und  $C_{gs}$ . Die Beziehung der Transitfrequenz und der Sättigungsgeschwindigkeit als einen weiteren Transportparameter kann unter Annahme der Geschwindigkeitssättigung im Kanal und bei Vernachlässigung der Padkapazitäten angegeben werden zu:

$$f_T = \frac{g_m}{2\pi C_{gs}} = \frac{v_{sat}}{2\pi L_g} = \frac{1}{2\pi\tau_g}, \quad (6.9)$$

und repräsentiert somit den Kehrwert der Laufzeit  $\tau_g$  der Ladungsträger durch den Kanal unterhalb des Gate-Kontakts. Liegt die Transitfrequenz oberhalb des Messbereichs, so kann sie durch eine Extrapolation mit der Steigung  $-20\text{dB/Dekade}$  aus der logarithmischen  $|h_{21}|^2$  Auftragung bestimmt werden.

Die Frequenz, bei der die unilaterale Leistungsverstärkung  $MUG = 1$  ist, wird **maximale Schwingfrequenz  $f_{max}$**  genannt. Sie bestimmt sich aus dem Ersatzschaltbild in Abb. 6.14 zu [124]:

$$f_{max} = \frac{f_T}{2 \cdot \sqrt{\frac{R_g + R_{gs} + R_s}{R_{ds}} + 2\pi f_T R_g C_{gd}}}, \quad (6.10)$$

Aus dieser Gleichung wird deutlich, dass zum Erreichen hoher Grenzfrequenzen viele Parameter optimiert werden müssen. Die exakte Beschreibung der HF-Eigenschaften ist zudem durch die vielen Unbekannten nur bedingt möglich. Auf der anderen Seite kann durch genauere Anpassung der Ersatzschaltbildgrößen ein hohes Maß an Information gewonnen werden.

### 6.3.3 HF-Messungen an $\pi$ -Struktur $\Omega$ G-NWFETs.

Es ist allgemein bekannt, dass aufgrund der im Vergleich zu den intrinsischen NW-Komponenten großen parasitären Kapazitäten durch die Zuleitung und die Kontaktpads, exakte HF-Messungen an NW-Transistoren äußerst schwierig sind. Die NW-Transistoren wurden in einem neuen Layout mit Kontakten in Form von Kopplanarleitungen an die Meßumgebung angepaßt. Dabei wurde der mittlere Kontaktabstand von  $150\ \mu\text{m}$  auf  $50\ \mu\text{m}$  reduziert, um die parasitären Kontaktpad-Kapazitäten zu minimieren Abb. 6.21a. Zusätzlich werden je Nanodraht zwei Gateanschlüsse in Form einer  $\pi$ -Gatestruktur realisiert, so dass effektiv zwei Transistoren parallel geschaltet werden um das Verhältniss von intrinschen zu extrahieren. In der (Abb. 6.21b) ist eine REM-Aufnahme von einem  $\pi$ -Gate Transistor mit  $15\ \text{nm}$  Nanodrahtradius und  $10\ \text{nm}$  MgO-Dielektrikum. Die Gatelänge der parallel geschalteten Transistoren beträgt jeweils  $4\ \mu\text{m}$  und die Abstände zwischen Gate und Source bzw. Gate und Drain betragen  $0,5\ \mu\text{m}$ .

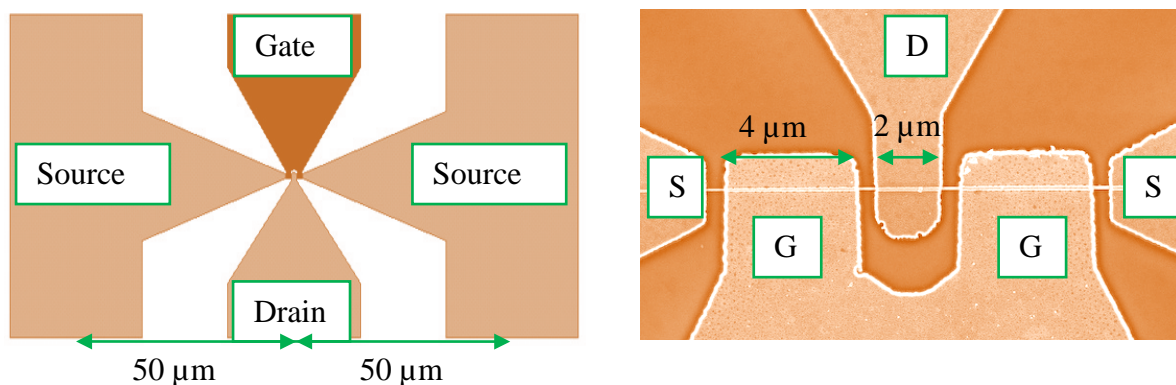


Abb. 6.21 (a)  $\pi$ - Gates-Layout für  $50\ \mu\text{m}$  HF-Messpitze (b) REM-Aufnahme eines  $\pi$ - $\Omega$ G-NWFETs mit  $15\ \text{nm}$  InAs-Nanodrahtradius und  $10\ \text{nm}$  MgO-Dielektrikum.

Die Qualität und Verwertbarkeit der gemessenen S-Parameter ist von mehreren Faktoren abhängig: Zum einem von der Kalibration des Messplatzes und zum anderen von der „de-embedding“-Methode [125]. Bei Hochfrequenzmessungen hat die kapazitive, induktive und ohmsche Wirkung der Messstrukturumgebung einen nicht zu vernachlässigen Einfluss. Im Gegensatz zu DC-Messungen, bei denen diese Effekte kaum Einfluss haben, werden im HF-Bereich spezielle „de-embedding“-Verfahren benötigt, um die S-Parameter des inneren Transistors zu errechnen. Man spricht von „de-embedding“, da der innere Transistor in die genannten äußeren Strukturen „eingebettet“ („embedded“) ist und von diesem rechnerisch befreit, also „de-embedded“ werden soll. Die Referenzebene, die mit der Kalibrierung des

Netzwerkanalysators an den Mess-Spitzen liegt, wird durch das „de-embedding“ bis an die inneren Transistoranschlüsse herangeführt. Zu diesem Zweck wurden die Open- (Leerlauf-) und „Short“- (Kurzschluss-)Strukturen, die die Kontaktflächen und Zuleitungen enthalten, mit auf der Probe hergestellt und vermessen. Hieraus lassen sich die Kapazitäten ( $C_{gsp}$ ,  $C_{gdp}$ ) und Induktivitäten bestimmen (vgl. Tabelle 6.6).

Pads	Induktivität	Widerstand	Laufzeit/Steilheit
$C_{gsp} = 7,17\text{fF}$	$L_G = 42\text{ pH}$	$R_{gs} = 5\text{ k}\Omega$	$\tau = 10\text{ ps}$
$C_{gdp} = 7,29\text{fF}$	$L_S = 8\text{ pH}$	$R_{gd} = 5\text{ }\Omega$	$g_m = 30\text{ }\mu\text{S}$
$L_D = 51\text{ pH}$			

Tabelle. 6.6 Elemente des Kleinsignalschaltbildes.

Die Abb. 6.22 zeigt das AKF des hier untersuchten NW-Transistors mit 10 nm MgO Gatedielektrikum und einem InAs Nanodrahtdurchmesser von  $d = 50\text{ nm}$ . Der Transistor weist eine hohe Stromdichte im Vergleich zu den MgO-Transistoren mit dem DC-Layout auf (Vgl. Kapitel. 6.1). Das Maximum der extrinsischen Steilheit erreicht einem Wert von  $g_m = 30\text{ }\mu\text{S}$  ( $g_m^* = 1,6\text{ S/mm}$ ) einen für die verwendeten Nanodrahtradius (25 nm) guten Wert, der einen funktionierenden  $\Omega\text{G-NWFET}$  widerspiegelt. Andererseits konnte hier wiederum der Offset-Strom bei Verwendung von MgO als Dielektrikum nicht vermieden werden. Durch die zwei parallel geschalteten Gates ist der Offset-Strom von  $15\text{ }\mu\text{A}$  wesentlich größer im Vergleich zu der einzelnen Gatestruktur.

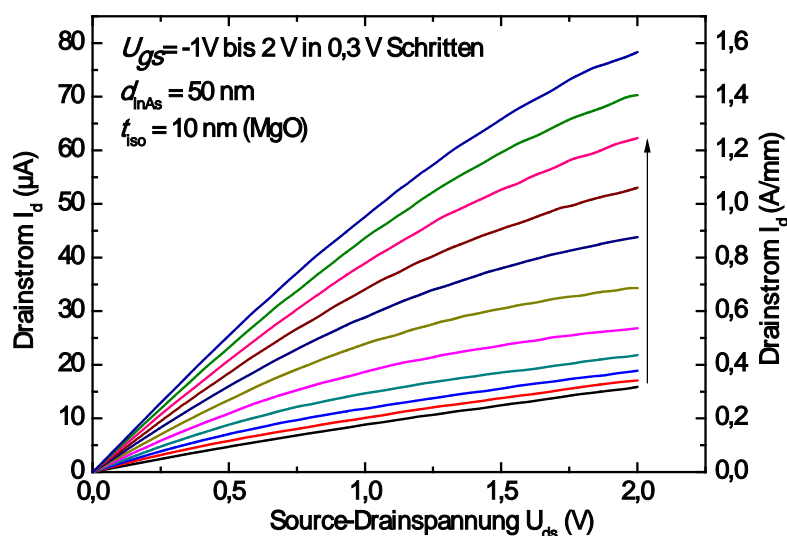


Abb. 6.22 AKF des realisierten  $\pi$ -  $\Omega\text{G-NWFET}$ .  $L_g = 2 \times 2\text{ }\mu\text{m}$ ,  $d=50\text{ nm}$ .



Die HF-Messung erfolgte bei -7db Leistung mit dem Arbeitspunkt  $U_{ds} = 1,75$  V und  $U_{gs} = 2$  V. In Abb 6.23 (a) ist die Stromverstärkung  $h_{21}$  und (b) die maximal verfügbare Verstärkung  $MAG$  über der Frequenz aufgetragen. Die Transitfrequenz erreicht mit einer Höhe von  $f_T \approx 10$  GHz einen bisher kaum gemessene Wert für einzelne InAs NWFETs.

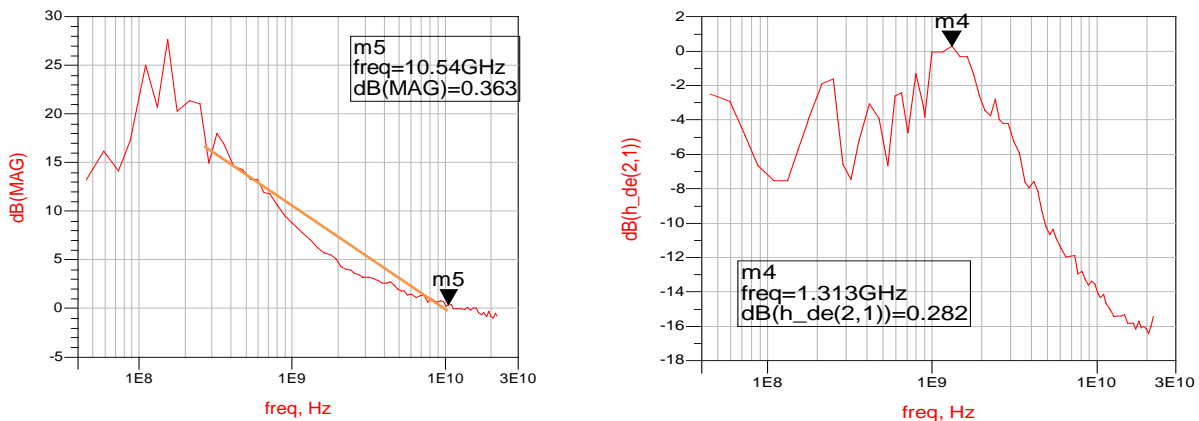
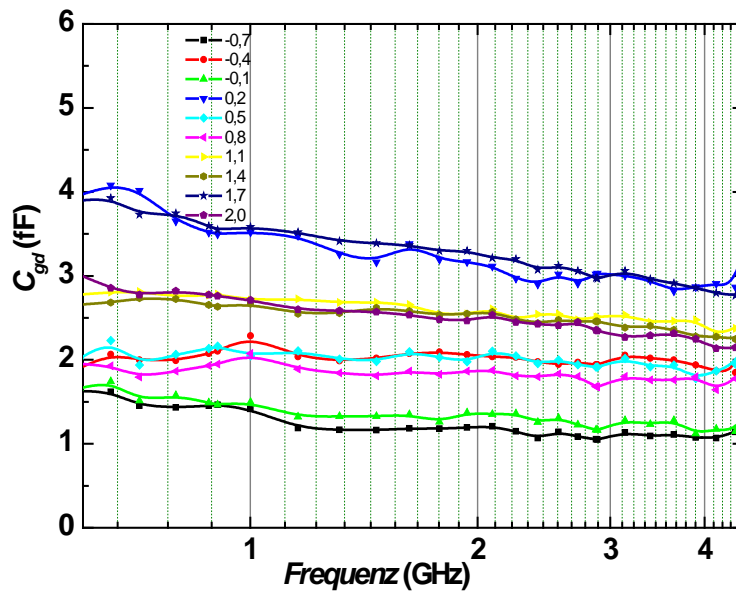
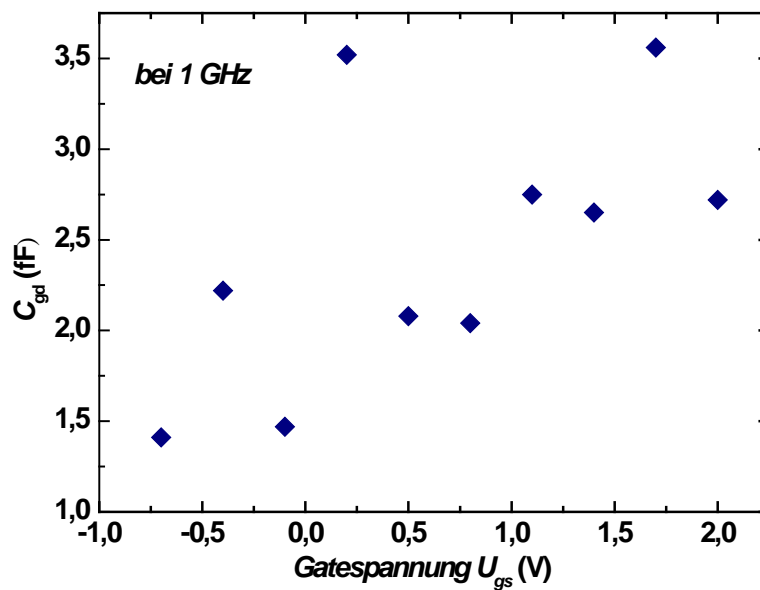


Abb. 6. 23 (a) Darstellung der maximal verfügbaren Verstärkung (b) Stromverstärkung.

Zudem lässt sich aus der Ausgleichsgeraden für  $MAG$  und der Stromverstärkung die bekannte Steigungen  $-10\text{dB/Dekade}$  und  $-20\text{dB/Dekade}$  ablesen. Weiterhin können aus den S-Parameter die Elemente des Kleinsignalschaltbildes abgeleitet werden. Für die Kapazitäten  $C_{gd}$ ,  $C_{gs}$ , wurde im Bereich  $U_{gs} = \{-0,7$  V bis  $2$  V} beim Arbeitspunkt  $U_{ds} = 2$  V extrahiert. Die Abb. 6.24a und 6.24a zeigen die Kapazitäten in Abhängigkeit der Frequenz. Während die  $C_{gd}$  kleiner wird, steigt  $C_{gs}$  bei steigender Frequenz. Mit steigender Gatespannung steigen die Kapazitäten wie erwartet an. Die Kapazität  $C_{gs}$  lässt sich durch eine quadratische Funktion gut annäheren. Dagegen zeigt die Kapazität  $C_{gd}$  ein schwingendes Verhalten im Kurvenverlauf. Die intrinsischen Kapazitäten liegen in der Größenordnung  $3\text{-}4$  fF, wobei der Hinweis wichtig ist, dass sich die „de-embedding“ Prozedur sehr empfindlich auf die Kapazitäten auswirkt.

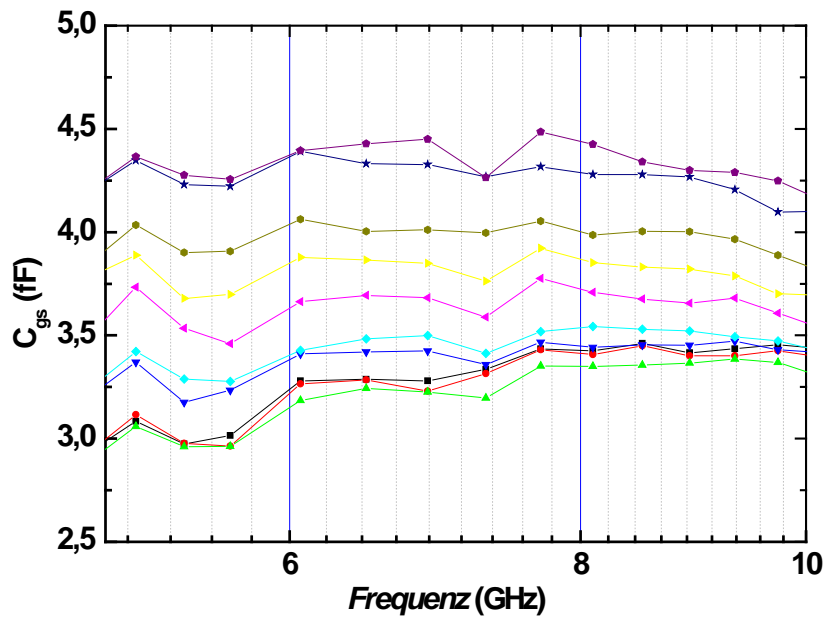


(a)

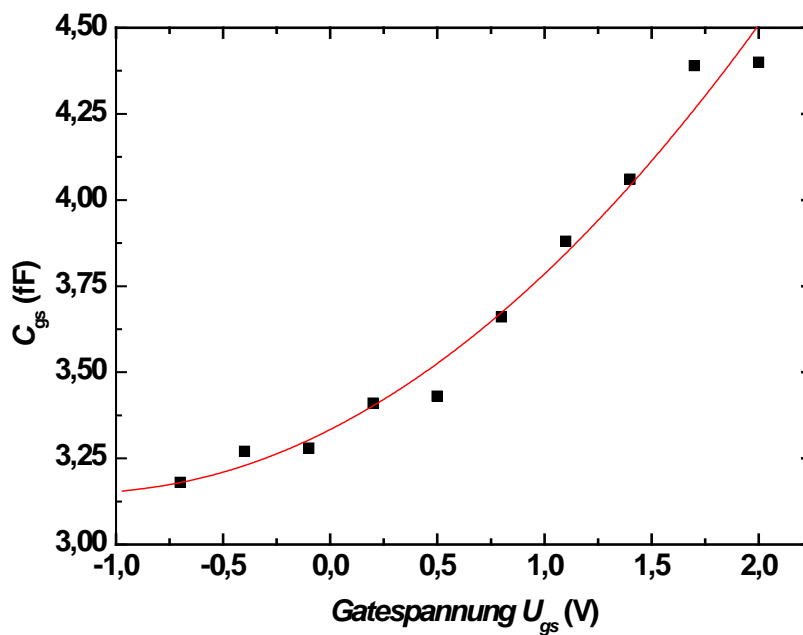


(b)

Abb. 6. 24 (a) Intrinsische Gate-Drain-Kapazität als Funktion der Frequenz für Gatespannung von -0,7 V bis 2 V. (b) Intrinsische Gate-Drain-Kapazität als Funktion der Gatespannung bei 1 GHz.



(a)



(b)

Abb. 6.25 (a) Intrinsische Gate-Source-Kapazität als Funktion der Frequenz für Gatespannung von -0,7 V bis 2 V. (b) Intrinsische Gate-Source-Kapazität als Funktion der Gatespannung bei 6 GHz.

# Kapitel 7

---

## Zusammenfassung

In dieser Arbeit wurden InAs-Nanodrähte auf die elektrischen Eigenschaften hin untersucht. Hierfür war es nötig, sowohl entscheidende Prozessschritte für die Nanostrukturierung bzw. Nanokontaktierung zu entwickeln, als auch diese Prozesse für die Herstellung von Langkanal-InAs- $\Omega$ G-Nanodraht-Transistoren in einen Gesamtprozess zu integrieren.

Das zweite Kapitel ist den theoretischen Grundlagen gewidmet, die zur Beschreibung der Nanodraht-Transistoren notwendig sind. Aufbauend auf dem Iniguez „Charge-Control-Model“ für Koaxial-Gate-MISFET konnte durch die Erweiterung des Kapazitätsmodells der  $\Omega$ -Gate-MISFET beschrieben und Simulationen durchgeführt werden.

Innerhalb der Beschreibung der Technologie wurde auf die notwendigen Prozesse und Techniken zur Kontaktierung der Nanodrähte intensiv eingegangen. Ebenfalls erfolgte eine konkrete Darstellung der Elektronenstrahl-Lithografie und des gesamten Prozessablaufs. Mit der Entwicklung neuer Kontaktierungstechniken konnten die bekannten Vierpunkt- und TLM-Messmethoden auf die freiliegenden Nanodrähte angewandt werden und somit die InAs-Nanodrähte auf ihre elektrischen Eigenschaften hin untersucht werden. Dabei zeigten die InAs-Nanodrähte spezifische Widerstände im Bereich  $10^{-3} \Omega\text{cm}$ , was überzeugend eine hohe kristalline Qualität der InAs-Nanodrähte belegt. Es konnte ebenfalls die **Dotierung** der InAs-Nanodrähte im Bereich von einigen  $10^{17} \text{cm}^{-3}$  ermittelt werden. Weiterhin wurde beobachtet, dass die InAs-Nanodrähte starke Oberflächenleitfähigkeit aufweisen. Durch die  $\text{SiN}_x$ -Passivierung der Nanodrahtoberfläche konnte der Leitwert des Nanodrahtes um den Faktor 10 erhöht werden.

Die Zusammenführung der in dieser Arbeit entwickelten Prozesse mit bereits bestehenden Verfahren, erlaubte die Herstellung von Nanodraht-Transistoren mit hervorragenden elektrischen Eigenschaften für Kanallängen zwischen  $1 \mu\text{m}$  bis  $4 \mu\text{m}$  mit Gateisolatoren bis zu  $10 \text{ nm}$ . In Anbetracht der relativ hohen Gatelängen und dicken Gateisolatoren zeigen die Transistoren trotzdem **Stromdichten bis zu  $10^6 \text{ A/cm}^2$**  bzw.

**Steilheiten bis zu 2,7 S/mm.** Die Skalierbarkeit der NW-FET konnte auch im Zusammenhang mit den Dicken des Gateisolators gezeigt werden. Die **Beweglichkeit** konnte aus dem Transistor von **10.000 cm<sup>2</sup>/Vs** bestimmt werden. Die Anwendbarkeit des benutzten Modells wurde anhand von vergleichenden Messungen an realisierten Nanodraht-Transistoren überprüft. Darüber hinaus zeigen die ersten HF-Messungen an den InAs-Nanodraht-Transistoren hohe **Transistfrequenzen von  $f_T \approx 10$  GHz**. Diese Daten stellen im Vergleich zu entsprechenden Forschungen die bisher veröffentlicht wurden Bestwerte dar. Mit einer Verringerung der Gatelänge und Isolatorstärke können somit Nanodraht-Transistoren realisiert werden, die erheblich bessere Eigenschaften aufweisen als vergleichbare planare Transistoren.

Um das Potential der Nanodraht-Transistoren ausnutzen zu können, müssen diese noch in vielen Punkten verbessert werden: Unterdrückung des Offset-Stroms und somit des S-Wertes, Verringerung des DIBL-Effekts, sowie Minimierung der parasitären Kapazitäten. Diese kann durch die Untersuchung der Störstellen der InAs-Oberfläche und die Optimierung des Gateisolator-Prozesses erreicht werden.

Zusätzlich zu den o.g. technologischen Herausforderungen bedarf es zur Realisierung von elektronischen Logik-Schaltungen mit dem NW-FET der Durchmesser-, Positions- und Längenkontrolle, um so die Reproduzierbarkeit des „Bottom-Up“ Prozesses zu gewährleisten.

# Anhang

---

## A. Verwendete Symbole und Abkürzungen

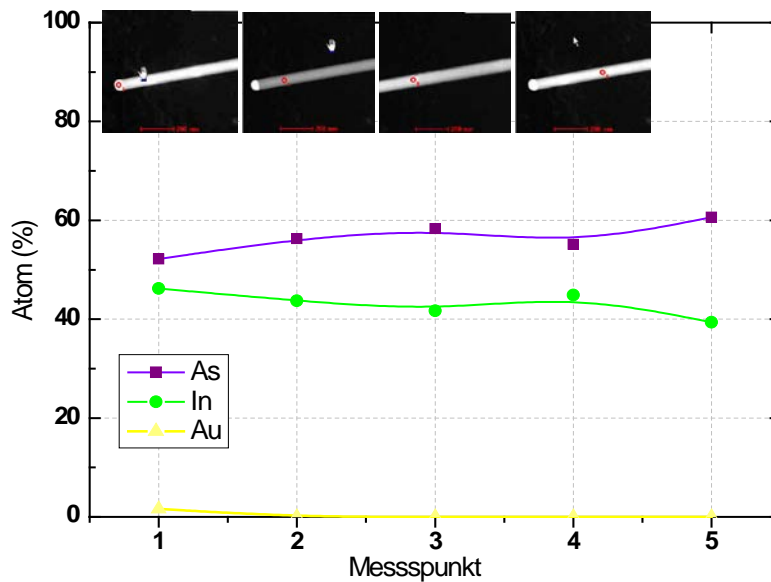
$C$	Kapazität, allgemein
$C_d$	extrinsische Drain Kapazität
$C_{ds}$	intrinsische Drain-Source-Kapazität
$C_g$	extrinsische Gate-Kapazität
$C_{gs}$	intrinsische Gate-Source-Kapazität
$C_{gd}$	intrinsische Gate-Drain-Kapazität
$C_{iso}$	Isolatorkapazität
$C_{pad}$	Padkapazität
$C_\Omega$	Omega-Gate Kapazität
$f_{max}$	maximale Schwingfrequenz
$f_T$	Transitfrequenz
$E_F$	Niveau der Fermi-Energie
$E_L$	Niveau der Leitungsband-Energie
$E_S(y)$	Feldstärke in vertikaler Richtung
$E_V$	Niveau der Valenzband-Energie
$g_m$	Steilheit
$I_d$	Drainstrom
$L$	Kanallänge
$L_D$	extrinsische Drain-Induktivität
$L_G$	extrinsische Gate-Induktivität
$L_S$	extrinsische Source-Induktivität
$L_T$	Transferlänge
$N_A$	Akzeptorladung
$n(y)$	Ladungskonzentration
$n_i$	intrinsische Ladungsträgerdichte
$n_s$	Flächenladungsdichte
$Q_i$	bewegliche Ladungsträger
$Q_S$	Gesamtladung
$Q_B$	ortsfeste Raumladung
$R$	Nanodrahradius
$R_D$	extrinsischer Drain-Widerstand
$R_{ds}$	intrinsischer Drain-Widerstand
$R_G$	extrinsischer Gate-Widerstand
$R_{gd}$	extrinsischer Gate-Drain-Widerstand
$R_{gs}$	extrinsischer Gate-Source-Widerstand
$R_K$	Kontaktwiderstand

$R_{KW}$	Kanalwiderstand
$R_S$	extrinsischer Source-Widerstand
$S$	inverser Unterschwellwert-Anstieg
$U_{fb}$	Flachbandspannung
$U_{gs}$	Gate-Source-Spannung
$U_{ds}$	Drain-Source-Spannung
$U_{fb}$	Gate-Source-Spannung
$U_T$	Schwellenspannung
$W_D$	Verarmungszone
$W_{inv}$	effektive Dicke der Inversionsschicht
$W_g$	Gateweite
$\alpha$	Wirkungsgrad
$\epsilon_r$	Permittivitätszahl
$\phi$	Austrittsarbeit
$k_B$	Boltzmannkonstante
$\mu$	Beweglichkeit allgemein
$\mu_{eff}$	effektive Feldebeweglichkeit
$\rho(y)$	Ladungsdichte
$\psi_B$	Flachbandpotential
$\psi_S$	Grenzflächenpotential
AKF	Ausgangskennlinienfeld
ANOVA	Analysis of Variance
CMOS	Complementary Metal-Oxide Semiconductor
C-AFM	Conductive-Atomic Force Microscope
CBE	Chemical Beam Epitaxie
DΩG	Dual-Omega-Gate
DIBL	Drain-Induced Barrier Lowering
HF	Hochfrequenz
PE-VCD	Plasma-Enhanced Chemical Vapor Deposition
PMMA	Polymethylmethacrylat
MBE	Molecular Beam Epitaxy
MISFET	Metal Isolator Semiconductor Field Effect Transistor
MOVPE	Metal Organic Vapor Phase Epitaxy
NW	Nanowire, Nanowhisker
TBAs	Tertiärbutylarsin
TEM	Transmissionselektronenmikroskop
TLM	Transmissionline-Modell
TMIn	Trimethylindium
ÜKF	Übertragungskennlinienfeld
VLS	Vapor-Liquid-Solid
ΩG-FET	Omega-Gate-Field Effect Transistor

## B. Wachstumsparameter für InAs-NW

	Typ I	Typ II	Indikator
Wachstumssubstrat	(100)-InAs	(111)-GaAs	undotiert
Au-Partikel Durchmesser	50 nm, 30 nm, 20 nm		Isopropal-Lösung
Ausheiztemperatur	600 °C		5 min.
Wachstumstemperatur	400 °C		10 min.
V/III Flussverhältnis	6		InAs
DiBuSi-Fluss	5 ml/min		n-InAs
	10 ml/min		n <sup>+</sup> -InAs
	15 ml/min		n <sup>++</sup> -InAs

## C. EDX Analyse an einem InAs-Nanodraht (D=30 nm).





## A. InAs-NWFET Prozessprotokoll

Prozess	Verlauf	Durchführung
<b>Vorlauf</b>	<b>Trägersubstrat</b>	GaAs-Substrat/SiN <sub>x</sub> (150 nm), Fläche: ca. 1 cm <sup>2</sup> mit e-Beam Justierkreuze und Kontaktpads
	<b>Transferschritt 1</b>	InAs-Nanodrähte vom Wachstums substrat in isopropanol mit einem Skalpell abkratzen
	<b>Transferschritt 2</b>	InAs-Suspension mit einer Mikropipette auf Trägersubstrat aufbringen, trocknen lassen!
	<b>Reinigen</b>	Aceton / Propanol (heiß)
	<b>Koordinaten-Bestimmung</b>	Zuerst optisch, danach e-Beam
	<b>Layout</b>	Raith Elphy Plus Version 4
<b>Ohm-Kontakt</b>	<b>Reinigen</b>	Aceton / Propanol (heiß)
	<b>Belacken</b>	PMMA: ARP 671_06 Schleudern: 50 sec, 5000 U/min Trocknen: 10 min, 170°C Heizplatte
	<b>Belichten</b>	e-Beam: 200 pA, 20 kV
	<b>Entwickeln</b>	60 sec MiBK:Pr 1:3, N <sub>2</sub> Trocknen
	<b>Oxid Reinigen</b>	2 min. 25W O <sub>2</sub> Plasma HCl:DI 1:4 15 sec, N <sub>2</sub> Trocknen
	<b>Metallisierung</b>	Ti/Au 30/300 nm
	<b>Lift-off</b>	Aceton / Propanol (heiß)
<b>Gateisolation</b>	<b>CVD</b>	SiN <sub>x</sub> Deposition 20 nm
	<b>Reinigen</b>	Aceton / Propanol (heiß)
<b>Gate-Kontakt</b>	<b>Belacken</b>	PMMA: ARP 671_06 Schleudern: 50 sec, 5000 U/min Trocknen: 10 min, 170°C Heizplatte
	<b>Belichten</b>	e-Beam: 200 pA, 20 kV
	<b>Entwickeln</b>	60 sec MiBK:Pr 1:3, N <sub>2</sub> Trocknen
	<b>Oxid Reinigung</b>	2 min. 25W O <sub>2</sub> Plasma HCl:DI 1:4 15 sec, N <sub>2</sub> Trocknen
	<b>Metallisierung</b>	Ti/Au 30/300 nm
	<b>Lift-off</b>	Aceton / Propanol (heiß)

# Literatur

---

- [1] International Roadmap for Semiconductors (ITRS 2006), Semiconductor Industry Association.
- [2] P.M. Petroff, A. Lorke, und A. Imanoglu, Expitaxially self-assembled Quantum Dots. *Physics Today*, s. 46, (2001).
- [3] M. Grundmann, Nano-Optoelectronics, *Springer*, Berlin (2002).
- [4] D. Averin und K. Likarew in „Mesoscopic Phenomena in Solids” hrsg. von B. Altshuler, P. Lee und R. Webb, s. 169, *Elsevier*, Amsterdam (1991).
- [5] T. A. Fulton, G. J. Dolan. Observation of single-electron charging effects in small tunnel junctions. *Phys. Rev. Lett.* 59, s. 109, (1987).
- [6] Y. Xia, P. Yang, Y. Sun, Y. Wu, B. Mayers, B. Gates, Y. Yin, F. Kim und H. Yan. One-dimensional nanostructures: synthesis, characterization, and applications. *Adv. Mat.* 15, 353 (2003).
- [7] M. Winterer. Nanocrystalline Ceramics - Synthesis and Structure. vol. 53, *Springer Series in Materials Science*. Springer Heidelberg (2002).
- [8] R. Saito, G. Dresselhaus, and M. S. Dresselhaus. Physical Properties of Carbons Nanotubes. *Imperial College Press*, London, (1998).
- [9] A special issue on carbon nanotubes. *Acc. Chem. Res.*, 36 997, (2002).
- [10] M.P. Anantram und F. Leonard. Physics of carbon nanotube electric devices. *Rep. Prog. Phys.* vol. 69, s. 507-561, (2006).
- [11] S. J. Tans, A. R. M. Verschueren und C. Dekker. Room temperature transistor based on a single carbon nanotube. *Nature*, vol.393, 49 (1998).
- [12] A.M. Morales und C. M. Lieber. A Laser Ablation Method fort he Synthesis of Crystalline Semiconductor Nanowires. *Science*, vol. 279, s. 209, (1998).
- [13] Y. Huang, X. Duan, Y. Cui, L. J. Lauhon, K.-H. Kim und C. M. Lieber. Logic gates and computation from assembled nanowire building blocks. *Science*, vol. 294, s. 1313, (2001).
- [14] K. Hiruma, M. Yazawa, K. Ogawa, K. Haraguchi, M. Koguchi, H. Kakibayashi. Growth and optical properties of nanometer-scale GaAs and InAs whiskers. *J. Appl. Phys.*, vol. 77, s. 447 (1995).
- [15] B.J. Ohlsson, M.T. Björk, A.I. Persson, C. Thelander, L.R. Wallenberg, M.H. Magnussona, K. Deppert, L. Samuelson. Growth and characterization of GaAs and InAs nano-whiskers and InAs/GaAs heterostructures. *Physica E*, vol. 13, s. 1126, (2002).
- [16] V. Khorenko, I. Regolin, S. Neumann, H. Wiggers, W. Prost, and F.-J. Tegude. Photoluminescence of GaAs nanowhiskers grown on Si substrate. *Appl. Phys. Lett.* vol. 85, s. 6407, (2004).
- [17] M. Huang, S. Mao, H. Feick, H. Yan, Y. Wu, H. Kind, E. Weber, R. Russo, and P. Yang. Room-Temperature Ultraviolet Nanowire Nanolasers. *Science*, vol. 292, s. 1897, (2001).
- [18] W. I. Park, D. H. Kim, S. W. Jung, and G.-C. Yi. Metalorganic vapor-phase epitaxial growth of vertically well-aligned ZnO nanorods. *Appl. Phys. Lett.* vol. 80, s. 4232, (2002).
- [19] G. W. Sears. A mechanism of whisker growth. *Acta Metal.* vol. 3, s. 367, (1955).
- [20] R. S. Wagner und W. C. Ellis. Vapor-liquid-solid mechanism of single crystal growth. *Appl. Phys. Lett.* vol. 4, s. 89, (1964).
- [21] J. Hahm and C.M. Lieber. Direct ultrasensitive electrical detection of DNA and DNA sequence variations using nanowire nanosensors. *Nano Lett.*, vol. 4, s. 51, (2004).

- [22] S. Damodaran, S. Vadivelmurugan, Q.-T. Do, C. Heitzinger and G. Klimeck. Investigation of Silicon Nanowire Biosensors Using the 2D Drift-diffusion Model. *NSTI* (2007).
- [23] F. Qian, S. Gradecak, Y. Li, C.-Y. Wen, and C. M. Lieber. Core/Multishell Nanowire Heterostructures as Multicolor, High-Efficiency Light-Emitting Diodes. *Nano Letters*, vol. 5, s. 2287, (2005).
- [24] X. Duan, Y. Huang, R. Agarwal und C. M. Lieber. Single-nanowire electrically driven lasers.
- [25] D. J. Frank, Y.Taur. Design considerations for CMOS near the limits of scaling, *Solid-State Electronics*, vol. 46, s. 315-20, (2002).
- [26] Q.-T. Do, K. Blekker, I. Regolin, W. Prost und F.J. Tegude. High Transconductance MISFET with a Single InAs Nanowire Channel. *IEEE Elec. Dev. Lett.*, vol. 28, s. 682, (2007).
- [27] T. Bryllert, L.-E. Wernersson, L.E. Froberg, L. Samuelson. Vertical high-mobility wrap-gated InAs nanowire Transistor. *IEEE Elec. Dev. Lett.*, vol. 27, s. 323, (2005).
- [28] H.Matsuzaki, T. Maruyama, T. Koasugi, H. Takahashi, M.Tokumitsu, T.Enoki. Lateral Scale Down of InGaAs/InAs Composite-Channel HEMTs With Tungsten-Based Tiered Ohmic Structure for 2-S/mm and 500-GHz  $f_T$ . *IEEE Trans. Elec. Dev.*, vol. 54, s. 378, (2007).
- [29] W. Prost. Resonant tunnelling diodes for digital circuit applications. *Advanced Semiconductor Devices and Microsystems*, The Fourth International Conference on, s. 115, (2002).
- [30] S. A. Wolf, D. D. Awschalom, R. A. Buhrman, J. M. Daughton, S. von Molnar, M. L. Roukes, A. Y. Chtchelkanova, D. M. Treger. Spintronics: A Spin-Based Electronics Vision for the Future. *Science*, vol. 294, s. 1488 (2001).
- [31] R. Winkler und M. Oestreich. Spintronik. *Physik Journal*, vol. 3, s. 39, (2004).
- [32] S. Datta und B. Das. Electronic analog of the electro-optic modulator. *Appl. Phys. Lett.* vol. 56, s. 665, (1990).
- [33] D.C. Tsui. Electron Tunneling and capacitance Studies of a Quantize Accumulation Layer. *Phys. Rev. B*, vol. 8, s. 2657, (1972).
- [34] K. Yoh, H. Ohno, Y. Katano, K. Mukasa, and M. Ramsteiner. Spin injection from a ferromagnetic electrode into InAs surface inversion layer. *J. Crystal Growth*, vol. 251, s. 337, (2003).
- [35] R. Peters, W. Keune, E. Schuster, S. Kashiwada, M. Ferhat und K. Yoh. Nanoscaled Systems studied by Mössbauer Spectroscopy: Fe/Tb Multilayer Contacts on InAs(001). *Superlattices and Microstructures*, vol. 41, s. 81, (2006).
- [36] P. R. Hammar and Mark Johnson, Detection of Spin-Polarized Electrons Injected into a Two-Dimensional Electron Gas. *Physical. Rev. Lett.* 88, No.6 (2002).
- [37] L. Samuelson, M.T. Björk, K. Deppert, M. Larsson, B.J. Ohlsson, N. Panev, A.I. Persson, N. Sköld, C. Thelander, L.R. Wallenberg. Semiconductor nanowires for novel one-dimensional devices. *Physica E*, vol. 51, s. 560, (2004).
- [38] P. Michler, A. Kiraz, C. Becher, W. V. Schoenfeld, P. M. Petroff, L. Zhang, E. Hu und A. Imamoglu. A quantum dot single-photon turnstile device. *Science*, 290, s. 2282, (2000).
- [39] O. Benson, C. Santori, M. Pelton und Y. Yamamoto. Regulated and entangled photons from a single quantum dot. *Phys. Rev. Lett.* 84, s. 2513, (2000).
- [40] Y.-J. Doh, J. A. van Dam, A.L. Roest, E. P. A. M. Bakkers, L.P. Kouwenhoven, S. De Franceschi. Tunable Supercurrent Through Semiconductor Nanowires. *Science*, vol. 309, s. 272, (2005).

- [41] Erik Lind, Ann I. Persson, Lars Samuelson, und Lars-Erik Wernersson. Improved Subthreshold Slope in an InAs Nanowire Heterostructure Field-Effect Transistor. *Nano Letters*, vol. 6, s. 1842, (2006).
- [42] Y. Taur and T. Ning. Fundamentals of Modern VLSI Devices. *Cambridge Univ. Press*, Cambridge U.K., (1998).
- [43] M. Lundstrom and Jing Guo. Nanoscale Transistors: Device Physics, Modeling and Simulation, *Springer*, (2006).
- [44] S. M. Sze. Physics of Semiconductor devices. Wiley & Sons (1981).
- [45] J.-F. Tegude. Technische Elektronisch: Grundlagen der elektronischer Bauelemente und Schaltungen. Vorlesungskript.
- [46] H.C. Pao und C.T. Sah. Effect of diffusion current on Characteristics of Metal-Oxid (Insulator)-Semiconductor Transistors. *Solid-State Electronics*, vol. 9, s. 927, (1966).
- [47] A. Svizhenko, M. Anantram und T. Govindan. The role of scattering in nanotransistors. *IEEE Trans. Elec. Dev.*, vol. 50, s. 1459, (2003).
- [48] K. Natori. Ballistic metal-oxide-semiconductor field effect transistor. *J. Appl. Phys.*, vol. 75, s. 4879, (1994).
- [49] M. Lundstrom und Z. Ren. Essential Physics of Carrier Transport in Nanoscale MOSFETs. *IEEE Trans. Elec. Dev.*, vol 49, s.133, (2002).
- [50] G. Mugnaini and G. Iannaccone. Physics-Based Compact Model of Nanoscale MOSFETs—Part I: Transition From Drift-Diffusion to Ballistic Transport. *IEEE Trans. Elec. Dev.*, vol 52, s.1868, s. 1795, (2005).
- [51] M. S. Shur, T. A. Fjeldly, T. Ytterdal, and K. Lee, “Unified MOSFET model,” *Solid-State Elec.*, vol. 35, s. 1795, (1992).
- [52] B. Iníguez, L. F. Ferreira, B. Gentinne, and D. Flandre, “A physically based C - continuous fully-depleted SOI MOSFET model for analog applications,” *IEEE Trans. Electron Devices*, vol. 43, s. 568, (1996).
- [53] C.-K. Park, C.-Y. Lee, K. Lee, B.-J. Moon, Y. H. Byun, and M. Shur. A unified current-voltage model for long-channel nMOSFETs. *IEEE Trans. Elec. Dev.*, vol. 38, s. 399, (1991).
- [54] Y. Taur, X. Liang, W. Wang, H. Lu. A Continuous, Analytic Drain-Current Model for DG MOSFETs. *IEEE Elec. Dev. Lett.*, vol. 25, s. 107, (2004).
- [55] Te-Kuang Chiang. New Current-Voltage Model for Surrounding-Gate Metal-Oxide-Semiconductor Field Effect Transistors. *J. J. Appl. Phys.*, vol. 44, s. 6446, (2005).
- [56] Jin He, W. Bian, Y. Tao, S. Yang, X. Tang. Analytic Carrier-Based Charge and Capacitance Model for Long-Channel Undoped Surrounding-Gate MOSFETs. *IEEE Trans. Elec. Dev.*, vol. 54, s. 1478, (2007).
- [57] B.Iniguez, D. Jimenez,J. Roig, H. A. Hamid, L. F. Marsal, J. Pallares. Explicit Continuous Model for Long-Channel Undoped Surrounding Gate MOSFETs. *IEEE Trans. Elec. Dev.*, vol. 52, s.1868, (2005).
- [58] L. Ö. Olsson, C. B. M. Andersson, M. C. Hakansson, J. Kanski, L. Ilver, and U. O. Karlsson. Charge Accumulation at InAs Surfaces. *Phys. Rev. Lett.*, vol. 76, s. 3626, (1996).
- [59] E. S. Greiner, J. A. Gutowski und W. C. Ellis. Preparation of silicon ribbons. *J. Appl. Phys.* vol. 32, s. 2489, (1961).
- [60] R.-Q. Zhang, Y. Lifshitz und S.-T. Lee. Oxide-assisted growth of semiconducting nanowires. *Adv. Mater.* **15**(7-8), 635–640 (2003).
- [61] I. Regolin. Diplomarbeit (2004).
- [62] M.T. Björk, B.J. Ohlsson, T. Sass, A.I. Persson, C. Thelander, M.H. Magnusson, K. Deppert, L.R. Wallenberg and L. Samuelson. One-dimensional steeplechase for electrons realized. *Nano Letters*, vol.2, s. 87, 2002.

- [63] L. Schubert, P. Werner, N. D. Zakharov, G. Gerth, F. M. Kolb, L. Long, U. Gösele, T. Y. Tan. Silicon nanowhiskers grown on <111> Si substrates by molecular-beam epitaxy. *Appl. Phys. Lett.* **84**(24), 4968–4970 (2004).
- [64] B. J. Ohlsson, M. T. Björk, M. H. Magnusson, K. Deppert, L. Samuelson und L. R. Wallenberg. Size-, shape-, and position-controlled GaAs nano-whiskers. *Appl. Phys. Lett.* **79**, s. 3335 (2001).
- [65] H. Kohno und S. Takeda. Periodic instability in growth of chains of crystalline silicon nanospheres. *J. Crystal Growth*, vol. 216, s. 185, (2000).
- [66] E. I. Givargizov und A. A. Chernov. Rate of whisker growth by the vapour-liquid-crystal mechanism and the role of surface energy. *Sov. Phys. Crystallogr.*, vol. 18, s. 89, (1973).
- [67] Y. Cui, L. J. Lauhon, M. S. Gudixsen, J. Wang und C. M. Lieber. Diametercontrolled synthesis of single-crystal silicon nanowires. *Appl. Phys. Lett.*, vol. 78, s. 2214, (2001).
- [68] Y. Wu, Y. Cui, L. Huynh, C. J. Barrelet, D. C. Bell und C. M. Lieber. Controlled growth and structures of molecular-scale silicon nanowires. *Nano Lett.*, vol 4, s. 433, (2004).
- [69] V. Schmidt, S. Senz und U. Gösele. Diameter-dependent growth direction of epitaxial silicon nanowires. *Nano Lett.* (2005).
- [70] R. S. Wagner und C. J. Doherty. Mechanism of branching and kinking during VLS crystal growth. *J. Electrochem. Soc.: Solid State Science*, vol. 115, s. 93, (1968).
- [71] Martenson 2003
- [72] Q. Tang, X. Liu, T. I. Kamins, G. S. Solomon und J. S. Harris. Nucleation of Ti-catalyzed self-assembled kinked Si nanowires grown by gas source MBE. *J. Crystal Growth*, vol. 251, s. 662, (2003).
- [73] P. Velling, Doktorarbeit. 2002.
- [74] K.A. Dick, K. Deppert, T. Martensson, B. Mandl, L. Samuelson, W. Seifert. Failure of the Vapor-Liquid-Solid Mechanism in Au-Assisted MOVPE Growth of InAs Nanowires. *Nano Lett.*, vol. 5, s. 761, (2005).
- [75] M. T. Björk, B. J. Ohlsson, T. Sass, A.I. person, C. Thelander, M.H. Magnusson, K. Deppert, L. R. Wallenberg, L. Samuelson. One-dimensional heterostructures in semiconductor nanowhiskers. *Appl. Phys. Lett.*, vol. 80, (2002).
- [76] Produktinformationen der Firma JEOL: Bedienungshandbuch, Rasterelektronenmikroskop. JSM-6400, (1994).
- [77] W. Daumann. InP-Kurzkanal-Heterostruktur-Feldeffekttransistoren mit elektronenstrahldefinierten Gate-Kontakten. Doktorarbeit, (2000).
- [78] L. Reimer. Scanning Electron Microscopy. *Springer Verlag*, Berlin, Heidelberg, (1985).
- [79] C. Van den Berg. Herstellung und Charakterisierung von elektronenstrahlgeschriebenen Mushroom-Gate-Kontakten in InAlAs/InGaAs/InP Single-Gate und Dual-Gate Feldeffekttransistoren. Studienarbeit, Gerhard-Mercator-Universität Duisburg, 1996.
- [80] W. Prost. Technologie der III/V-Halbleiter. Berlin : Springer, 1997. – ISBN 3540628045/ 3540628045 (kart.).
- [81] A. Sherman. Chemical vapor deposition for microelectronics. Noyes Publications, New Jersey (1987).
- [82] A. Wiersch, C. Heedt, S. Schneiders, R. Tilders, F. Buchali, W. Kuebart, W. Prost and F. J. Tegude. Room-temperature deposition of SiN<sub>x</sub> using ECR-PECVD for III/V semiconductor microelectronics in lift-off technique. *Journal of Non-Crystalline Solids*, vol.187, s. 334, (1995).
- [83] S. Matsuo. Microwave Electron Cyclotron Resonance Plasma Chemical Vapour Deposition. Chapter 5 in Schuegraf (1998).
- [84] S. Schneiders. Zum Einfluss der Abscheideparameter auf die dielektrischen Eigenschaften von ECR-PECVD Siliziumnitrid. Technischer Bericht (1994).



- [85] M. P. Besland, M. Lapeyrade, F. Delmotte, G. Hollinger. Interpretation of stress variation in Silicon nitride films deposited by electron cyclotron resonance plasma. *J. vac. Sci. Technol. A*, vol. 22, s. 1962, (2004).
- [86] V.J. Kapoor and S.N.B. Bibyk. The Physics of MOS Insulators. *Pergamon*, Oxford, U.K., 1980.
- [87] Y. Kamigaki, S. Minami, and H. Kato. A new portrayal of electron and hole traps in amorphous silicon nitride. *J. Appl. Phys.*, vol. 68, s. 2211, (1990).
- [88] E. Schuster. Doktorarbeit (2007).
- [89] Y. Irokawa, Y. Nakano, M. Ishiko, T. Kachi, J. Kim and F. Ren, B. P. Gila, A. H. Onstine, C. R. Abernathy, and S. J. Pearton, C.-C. Pan, G.-T. Chen, and J.-I. Chyi. MgO/p-GaN enhancement mode metal-oxide semiconductor field-effect transistors. *Appl. Phys. Lett.*, vol. 84, s. 2919, (2004).
- [90] S. T. Pantelides, D. J. Mickish, A. B. Kunz. Electronic structure and properties of magnesium oxide. *Phys. Rev. B*, vol. 10, s. 5203, (1974).
- [91] G. Binning, H. Rohrer, Ch. Gerber, and E. Weibel. *Phys. Rev. Lett.*, vol. 49, 57, 1982.
- [92] W. J. Kaiser and L. D. Bell. Direct Investigation of Subsurface Interface Electronic Structure by Ballistic-Electron-Emission Microscopy. *Phys. Rev. Lett.*, vol. 60, s. 1406, (1988).
- [93] A. A. Tseng, A. Notargiacomo, T.P. Chen. Nanofabrication by scanning probe microscope lithography: A review. *J. Vac. Sci. Technol. B.*, vol. 23, s. 877, (2005).
- [94] R. J. Colton. Nanoscale measurements and manipulation. *J. Vac. Sci. Technol. B*, vol. 22, s. 1609, (2004).
- [95] D. W. Abraham, C. Williams, J. Slinkman, and H. K. Wickramasinghe. *J. Vac. Sci. Technol. B*, vol. 9, s. 703, (1991).
- [96] C. C. Williams, J. Slinkman, W. P. Hough, and H. K. Wickramasinghe, *J. Vac. Sci. Technol. A*, vol. 8, s. 895, (1990); C. C. Williams, *Annu. Rev. Mater. Sci.* **29**, 471, 1999.
- [97] P. De Wolf, J. Snauwaert, L. Hellemans, T. Clarysse, W. Vandervorst, M. D'Olieslaeger, and D. Quaeynaegens, *J. Vac. Sci. Technol. A* **13**, 1699, 1995;
- [98] S. J. O'Shea, R. M. Atta, M. P. Murrell, M. E. Welland. Conducting atomic microscopy of silicon dioxide breakdown. *J. Vac. Sci. Technol. B*, vol. 13, s. 1945, (1995).
- [99] Y. Ju, B.-F. Ju, M. Saka. Microscopic four-point atomic force microscope probe technique for local electrical measurement. *Rev. Sci. Instr.*, vol. 76, s. 086101-1, (2005).
- [100] Dimension 3000 Instruction Manual Ver.: 4.11. Digital Instruments Veeco Metrology Group.
- [101] H. G. Kreuzsch. Erweiterung eines Rasterkraftmikroskops zur Aufnahme von I/U-Messungen an nanoelektronischen Bauteilen. *Diplomarbeit*, Universität Duisburg-Essen (2004).
- [102] Q.-T. Do. Herstellung von Einzelelektronensystemen durch Strukturierung und Manipulation mit dem Rasterkraftmikroskop. *Diplomarbeit*. Universität Duisburg-Essen, (2002).
- [103] H. w. Schumacher. Nanostrukturierung mit dem Rasterkraftmikroskop: Vom zweidimensionalen Elektronengas zum Einzelelektronentransistor. Hannover, Univ., Diss., (2000).
- [104] O. Madelung. Semiconductors: data Handbook. *Springer*, (2006).
- [105] H. Murrmann und D. Widmann. Messung des Übergangswiderstandes zwischen Metall und Diffusionsschicht in Si-Planarelementen. *Solid-State Elec.* Vol. 12, s. 879, (1969).
- [106] H. H. Berger. Models for contacts to planar devices. *Solid-State Elec.*, vol. 15, s. 145, (1972).

- [107] S. E. Mohny, Y. Wang, M.A. Cabassi, K. K. Lew, S. Dey, J. M. Redwing, T.S. Mayer. Measuring the specific contact resistance of contacts to semiconductor nanowires. *Solid-State Elec.*, vol. 49, s. 227, (2005).
- [108] D. Faber. Ohmsche Kontakte an InAs und GaAs Nanodrähten. *Studienarbeit*, Universität Duisburg-Essen, (2006).
- [109] E. Ertekin, P. A. Greaney, D.C. Chrzan, T. D. Sands. Equilibrium limits of coherency in strained Nanowire heterostructures. *J. Appl. Phys.*, vol. 97, s. 114325, (2005).
- [110] L. C. Chuang, M. Moewe, C. Chase, S. Crankshaw. Critical diameter for III-V nanowires grown on lattice-mismatched substrates. *Appl. Phys. Lett.*, vol. 90, s. 043115, (2007).
- [111] C. Thelander, M. T. Björk, M. W. Larsson, A. E. Hansen, L. R. Wallenberg, L. Samuelson. Electron transport in InAs nanowires and heterostructure nanowire devices. *Solid State communications*, vol. 131, s. 573, (2004).
- [112] D. K. Schroder. Semiconductor Material and Device Characterization. *John Wiley & Son Inc.*, (1990).
- [113] D.Kohl. Semiconductor and Calometric Sensor Devices and Arrays; Handbook of Biosensors and Electronic Noses: Medicine; Food, and the environment. *CRC Press*, (1997).
- [114] D. Kang, J.-H. Ko, E. Bae, J. Hyun, W. Park, B.-K. Kim, J.-J. Kim, C. Lee. Ambient air effects on electrical characteristics of GaP nanowire transistors. *J. App. Phys.*, vol. 96, s. 7574, (2004).
- [115] R. M. Langford, T.-X. Wang, M. Thornton, A. Heidelberg, J. G. Sheridan, W. Blau, R. Leahy. Comparison of different methods to contact nanowires. *J. Vac. Sci. Technol. B*, vol. 24, s. 2306, (2006).
- [116] Y. Cui, Z. Hui, D. Wang, W. U. Wang, C. M. Lieber. High Performance Silicon Nanowire Field Effect Transistors. *Nano Lett.*, vol. 3, s. 149, (2003).
- [117] K. Blekker. Kontaktierung und elektrische Charakterisierung von InAs Nanodrähten. Diplomarbeit, Universität Duisburg-Essen, (2007).
- [118] K. Keem, D.-Y. Jeong, S. Kim, M.-S. Lee, In-S.Yeo, U-In Chung, and J.-T. Moon. Fabrication and Device Characterization of Omega-Shaped-Gate ZnO Nanowire Field-Effect Transistors. *Nano Letters*, vol. 6, s. 1454, (2006).
- [119] J. Trägårdh, A.I. Persson, J.B. Wagner, D. Hessman, L. Samuelson. Measurements of the band gap of wurtzite  $\text{InAs}_{1-x}\text{P}_x$  nanowires using photocurrent spectroscopy. *J. Appl., Phys.* vol. 101, s. 123701, (2007).
- [120] C.N. Berglund. Surface States at Steam Grown Silicon-Silicon Dioxide Interfaces. *IEEE Trans. Elec. Dev.*, vol. 13, s. 70, (1966).
- [121] W. Daumann, P. Ellrodt, W. Brockerhoff, R. Bertenburg, R. Reuter, U. Auer, W. Molls, F.-J. Tegude. InAlIn/InGaAs/InP HFET with Suppressed Impact Ionization Using Dual-Gate Cascode-Devices. *IEEE Elec. Dev. Lett.*, vol. 17, s. 488, (1996).
- [122] X. Zhou, S. A. Dayeh, D. Aplin, D. Wang, and E. T. Yu. Direct observation of ballistic and drift carrier transport regimes in InAs nanowires. *Appl. Phys. Lett.*, vol. 89, s. 053113, (2006).
- [123] M. Berroth, R. Bosch. Broad-Band Determination of the FET Small-Signal Equivalent Circuit. *IEEE Trans. Microwave Theory Tech.*, vol. 38, s. 891, (1990).
- [124] H. Meschede. Hochfrequenzcharakterisierung von Mikrowellentransistoren aus III-V Halbleitermaterial bei Temperaturen im Bereich von 20 K bis 300 K. *Dissertation*, Universität Duisburg, (1993).
- [125] A. Matiss. Doktorarbeit, Universität Duisburg-Essen, (2007).
- [126] M. Lundstrom. Fundamentals of Carrier Transport. 2<sup>nd</sup> Edition, Cambridge, UK: Cambridge University Press, (2000).

## **Danksagung**

Die vorliegende Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Angestellter am Institut der Halbleitertechnik/Halbleitertechnologie der Universität Duisburg-Essen. Diese Schriftliche Formulierung meiner Arbeit bietet mir nicht nur die Möglichkeit, meine interessante interdisziplinäre Arbeit des letzten Jahres zu dokumentieren, sondern eröffnet mir auch vielmehr die Gelegenheit, den Menschen zu danken, die zum Erfolg dieser Arbeit beigetragen haben. Besonderer Dank gilt:

Herrn Prof. Dr. rer. nat. F.-J. Tegude, dem Leiter des Institutes, danke ich für die interessante Aufgabenstellung, die hervorragenden Arbeitsbedingungen am Institut und die Betreuung dieser Arbeit sowie seine stete Diskussionsbereitschaft. Sein uneingeschränktes Vertrauen in meine Person ermöglichte mir einen erfolgreichen Abschluss der vorliegenden Arbeit.

Herrn Dr.-Ing. W. Prost möchte ich ebenfalls für sein Vertrauen und für seine betreuende Unterstützung danken. Seine zahlreichen Ideen und seine lebhaften Anregungen und Diskussionen haben einen großen Anteil am Gelingen dieser Arbeit beigetragen.

Herrn Dipl.-Ing. I. Regolin danke ich für das Wachstum und die Bereitstellung der Nanowiskern, welches aufgrund sehr guter und reproduzierbarer Eigenschaften eine wichtige Voraussetzung zur Durchführung dieser Arbeit war.

Für die Hilfe bei der Durchführung der aufwendigen Probenpräparationen und Messungen bedanke ich mich gerne bei folgenden ehemaligen Studenten, die Wesentlich zu dieser Arbeit beigetragen haben: D. Faber, K. Blekker.

Dankbar bin ich ebenfalls den übrigen Mitgliedern der Arbeitsgruppe für ihre Unterstützung, ihre Hilfsbereitschaft und für die gute Stimmung am Institut.

Der Deutschen Forschungsgemeinschaft danke ich für die Unterstützung der vorliegenden Arbeit im Rahmen des Sonderforschungsbereiches SFB 445 „Nanopartikel aus der Gasphase“.