

並列化Buckコンバータの同期現象の解析

著者	神崎 大飛
出版者	法政大学大学院理工学研究科
雑誌名	法政大学大学院紀要. 理工学・工学研究科編
巻	61
ページ	1-4
発行年	2020-03-24
URL	http://doi.org/10.15002/00022829

並列化 Buck コンバータの同期現象の解析

ANALYSIS OF SYNCHRONIZATION PHENOMENA IN PARALLELED BUCK CONVERTERS

神崎大飛

Hiroataka KANZAKI

指導教員 齋藤利通

法政大学大学院理工学研究科電気電子工学専攻修士課程

This paper studies bifurcation phenomena in a paralleled system of two dc-dc buck converters. A simple current mode threshold switching rule is used for the paralleled connection and the system exhibits synchronization phenomena of periodic orbits. The synchronization phenomena are suitable for current sharing for ripple reduction and fault tolerance. As parameters vary, the synchronization phenomena are changed into various complicated phenomena including chaos. In order to simplify the analysis, we introduce simple piecewise linear model. Using the mapping procedure, we analyze bifurcation from synchronization phenomena to chaos. Presenting a simple test circuit, the typical phenomena are confirmed experimentally.

Key Words : Buck converter, Lissajous' figure, Lorenz plot

1. はじめに

DC/DC コンバータを並列化した系(paralleled system of DC/DC converter : PDC) は、重要なエネルギー供給系として、基礎的なことから応用まで幅広く研究されている[1]-[3]。この系は、適切な制御を施すことにより、多相同期を実現できる。多相同期は、Current Sharing やリップルの削減に適しているため、回路の高効率化に有効である。

特に、Current Sharing は集積回路工学等で重要な低電圧大電流供給に適している。以上のことから、PDC は信頼性や故障耐性の観点から優れている[4]。

一方で、PDC は高次元のスイッチ力学系であり、様々な非線形現象を呈することが知られている。具体例として、分岐現象や Chaos などが挙げられる[5]。PDC が呈するこれらの非線形現象は、DC/DC コンバータ単体が呈するよりも複雑であるため、PDC の非線形現象の解析は重要である。

本章では、Buck コンバータを 2 つ並列化した系が呈する同期現象がパラメータの設定によりどのように変化するかについて考察する。ここでは、並列化 Buck コンバータは Winner-Take-

All(WTA)スイッチングルールに基づいて制御される。この制御は、自動的に 2 相同期を実現する[6]。解析にあたり、本研究ではインダクタの内部抵抗を考慮した区分線形モデルを用いる。解析をより詳細に行うために、本研究ではリサージュ図と Lorenz plot を導入する。これらを用いることにより、同期現象や Chaos などの現象の違いを明確に表すことができる。最後に、簡単な回路を作成し、典型的な現象を確認する。

2. 並列化 Buck コンバータの回路モデル

Fig. 1 に区分線形モデルを示す。j 番目のコンバータはスイッチ S_j とダイオード D_j により 2 つの状態を呈する。スイッチ S_j が ON でダイオード D_j が OFF の時を State1、スイッチ S_j が OFF でダイオード D_j が ON の時を State2 とする。但し、 $j \leq 2$ とする。解析にあたり、時定数 RC がクロック周期 T よりも十分大きいとして、出力を定電圧源 V_0 に置き換える。回路方程式を示す。

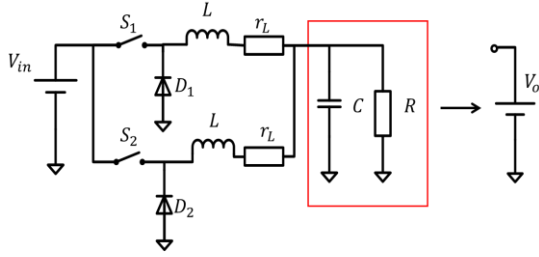


Fig. 1 並列化 Buck コンバータの回路モデル

$$\frac{dx_j}{d\tau} = \begin{cases} a - b - \gamma x_j & \text{for state 1} \\ -b - \gamma x_j & \text{for state 2} \end{cases} \quad (1)$$

(1)式は以下のパラメータにより、無次元化したものである。

$$a = \frac{T}{L_{ref}} V_{in}, \quad b = \frac{T}{L_{ref}} V_o, \quad \gamma = \frac{rT}{L}$$

$$\tau = \frac{t}{T}, \quad x_j = \frac{i_j}{I_{ref}}, \quad X_- = \frac{J_-}{I_{ref}}$$

ただし、 J_- はしきい値電流である。 I_{ref} はダイナミックレンジを決める基準電流である。

この回路は、以下に示すスイッチングルールに従う。

$$\begin{cases} \text{State 1} \rightarrow \text{State 2} & \text{if } i_j \text{ is maximum at } \tau = n \\ \text{State 2} \rightarrow \text{State 1} & \text{if } i_j = J_- \end{cases} \quad (2)$$

仮に、時刻 τ が整数倍に達した際に、ある電流 i_j が片方の値より大きい場合、回路の状態はState 1からState 2に切り替わる。ある i_j が、しきい値に達した時、回路の状態はState 2からState 1に切り替わる。このスイッチングルールはWTAスイッチングルールである。この制御方法は自動で多相同期を実現する。

ここで、2相同期(2-SYN)とその安定性を定義する。

$x \equiv (x_1, x_2)$ とする。以下の条件を満たすとき、 x は周期 $2M$ の2-SYNである。

$$x(\tau + 2M) = x(\tau), \quad x_1(\tau) = x_2(\tau + M) \quad (3)$$

但し、 M は正の整数とする。

State 1からState 2への切り替わりは、周期 $2M$ の間に一度だけ切り替わる。

$x_p \equiv (x_{p1}, x_{p2})$ を2-SYNの周期軌道上の値とする。もし、 $x(\tau)$ に微小な摂動 ϵ が加わった時に $x(\tau)$ が時間の経過に伴って $x_p(\tau)$ に収束するならば、2-SYNは初期値に対して安定であるという。

x_p の近傍での写像とその時の傾きを以下のように定義する。

$$x(n+1) = F(x(n)), \quad DF(x_p) \quad (4)$$

2-SYNが安定になる条件を以下に示す。

$$|DF(x_p)| < 1, \quad |DF(x_p)| = \frac{X_- - P_1}{X_- - P_2} \exp(-2\gamma) \quad (5)$$

典型的なインダクタ電流波形をFig. 2に示す。但し、 b を変数として、その他のパラメータの値は固定した($a = 0.8, \gamma = 0.3, X_- = 0.05$)。Fig. 2(a), (b)は共に周期が2の2-SYNを呈する。パラメータ b の値をこれより小さくしていくと、回路はFig. 2(c)の波形を呈する。この時、インダクタ電流波形は周期が4の2-SYNを呈する。パラメータ b を更に小さくすると、回路のインダクタ電流はFig. 2(d)のような波形となりChaosを呈する。現象をより詳細に解析するために、リサージュ図とLorenz plotを導入する。リサージュ図をFig. 3に示す。Fig. 3(a)から(d)は、Fig. 2(a)から(d)にそれぞれ対応している。

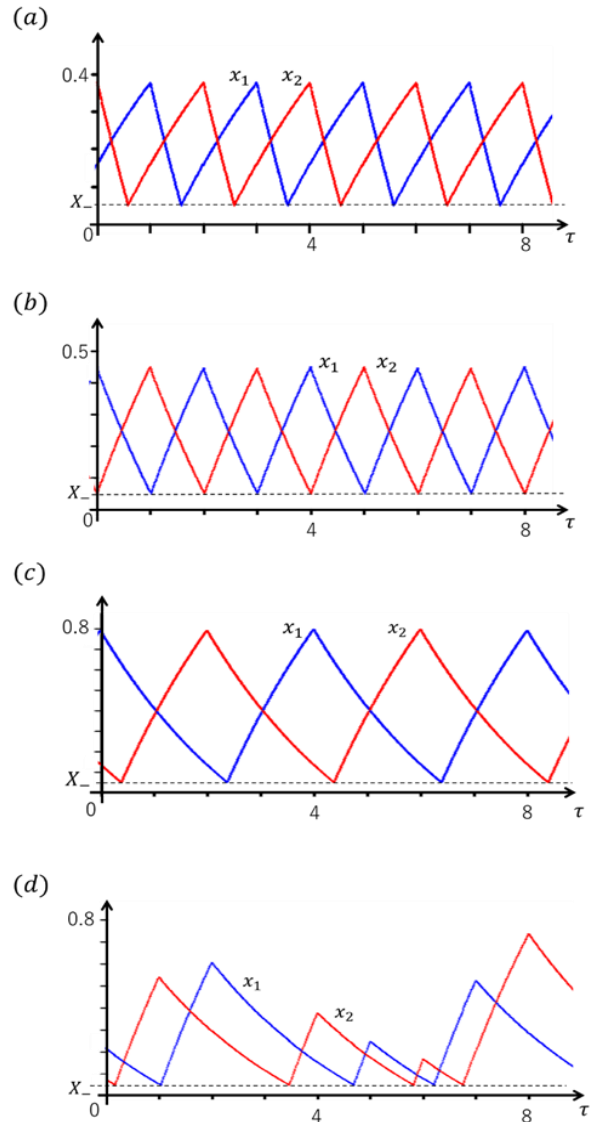


Fig. 2 典型的な電流波形 (a) 2-SYN with period 2 for $b = 0.5$.

(b) 2-SYN with period 2 for $b = 0.2$.

(c) 2-SYN with period 4 for $b = 0.2$.

(d) Chaos for $b = 0.12$

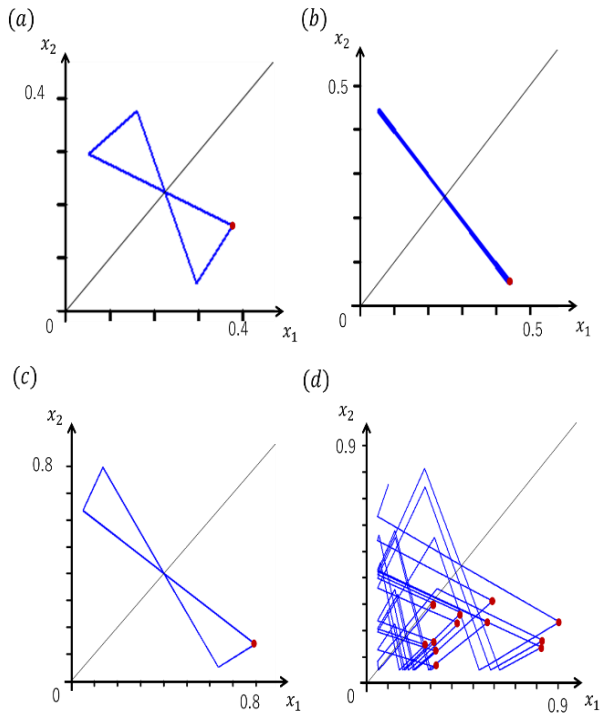


Fig. 3 リサージュ図 (赤い点は Lorenz plot) (a)~(c) はそれぞれ図 4(a)~(c)に対応する.

3. 回路実験

簡単な並列化 Buck コンバータの回路を作成して、回路が呈する現象を確認した. 実験回路図を Fig. 4 に示す.

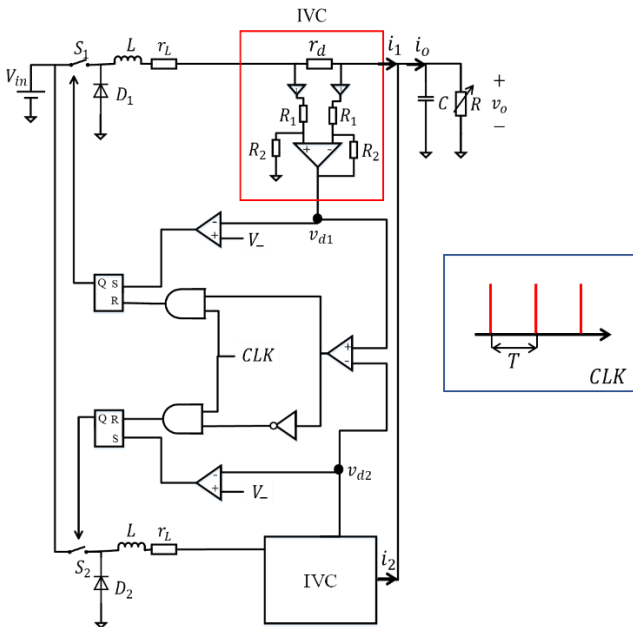


Fig. 4 実験回路図

回路素子の値を以下に示す.

$$\begin{aligned}
 r_d &= 51[\Omega], R_1 = 1[k\Omega], R_2 = 2[k\Omega], L \approx 100[mH], \\
 r_L &\approx 99[\Omega], C = 1[\mu F], V_{in} = 2[V], T = 0.1[ms], \\
 I_{ref} &= 10[mA], J_- \approx 0[A]
 \end{aligned}$$

出力抵抗 R を変化させると、回路は様々な波形を呈した. Fig. 5(a), (b)は典型的な周期が2の2-SYNである. 抵抗 R を減少させると回路はすぐに Chaos を呈した. Fig. 5(d)にその結果を示す. さらに抵抗 R を減少させると回路は Fig. 5(c)に示すように周期が4の2-SYNを呈した.

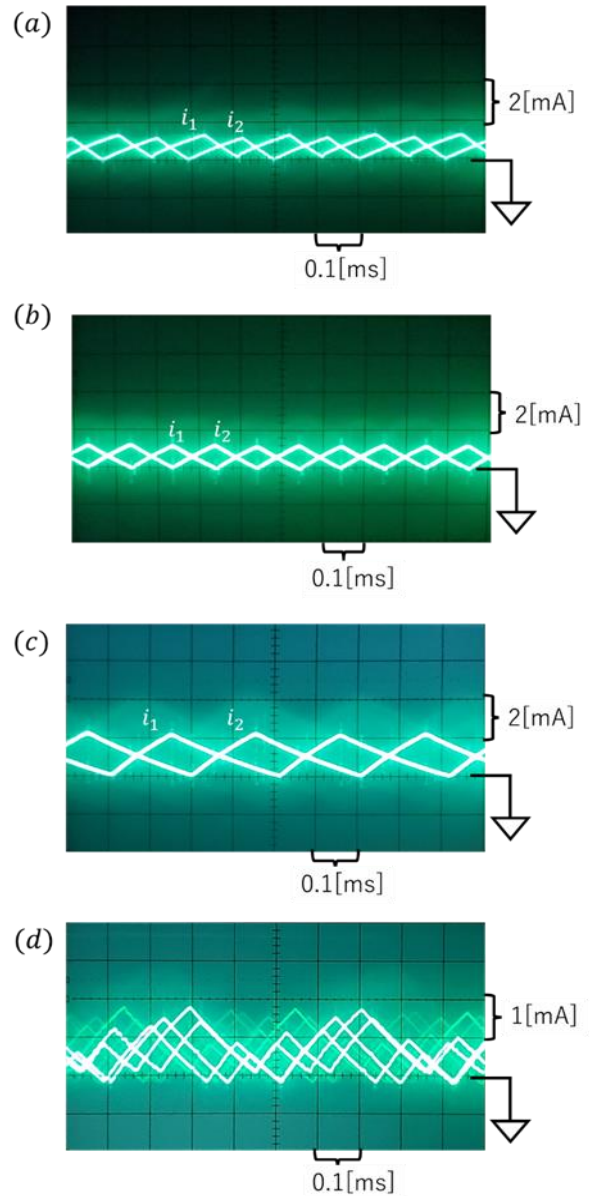


Fig. 5 回路実験による電流波形 (a) 2-SYN with period $2T$ for $R=1[k\Omega]$. (b) 2-SYN with period $2T$ for $R=540[\Omega]$. (c) 2-SYN with period $4T$ for $R=72[\Omega]$. (d) Chaos for $R=360[\Omega]$.

4. むすび

区分線形モデルを用いることで、並列化 Buck コンバータが呈する非線形現象を考察した. 同期現象を呈していた系は、パラメータを変化させることにより、Chaos を呈した. 最後に、回路実験により典型的な現象を確認した.

参考文献

- [1] R. Giral, L. Martinez-Salamero, and S. Singer, Interleaved Converters Operation based on CMC, *IEEE Trans. Power Electron.*, 14, 4, pp.643-652 1999.
- [2] X. Zhou, P. Xu, and F. C. Lee, A novel current sharing control technique for low-voltage high-current voltage regulator module applications, *IEEE Trans. Power Electron*, 15, 6, pp.1153-1162 2000.
- [3] S. Bnerjee and G. C. Verghese, eds., *Nonlinear Phenomena in Power Electronics: Attractors, Bifurcations, Chaos, and Nonlinear Control*, IEEE Press, 2001.
- [4] T. Ohata, S. Kirikawa, and T. Saito, Fault Tolerance of Simplified Parallel Power Converters with Current Sharing Function, *Proc. IEEE APCCAS*, pp. 104-107, 2012.
- [5] Y. Ishikawa and T. Saito, Synchronization and chaos in multiple-input parallel DC-DC converters with WTA Switching, *IEICE Trans. Fundamentals*, E90-A, 6, pp. 1162-1169, 2007
- [6] T. Ohata and T. Saito, Stability Analysis of Multi-Phase Synchronization in Paralleled Buck Converters with Winner-Take-All and Loser-Take-All Switching Rules, *IEEE J. Emerg. Sel. Topics Circuits Syst.*, 5, 3, pp. 345-353, 2015