

# 一种新颖的低温漂高电源抑制比带隙基准源

黄宇鹏<sup>1</sup>, 邢建力<sup>1</sup>, 邢舟<sup>2</sup>, 李德华<sup>1</sup>, 杨斌杰<sup>1</sup>

(1. 厦门大学信息科学与技术学院, 福建 厦门 361005; 2. 厦门理攀半导体有限公司, 福建 厦门 361005)

**摘要:** 介绍了一种基于 0.6  $\mu\text{m}$  BiCMOS 工艺的高阶曲率补偿、高电源抑制比的带隙基准源。利用三极管电流增益的温度特性来实现低温度系数, 并且不需要额外的电路。采用一种新颖的电压预调整器来实现高电源抑制比。结果表明, 该带隙基准源在  $-40\text{ }^{\circ}\text{C} \sim 120\text{ }^{\circ}\text{C}$  内的温度系数为  $2.83 \times 10^{-6}/^{\circ}\text{C}$ , 在低频、100 kHz、1 MHz 处的电源抑制比分别为  $-127$ 、 $-98$ 、 $-67$  dB。最低工作电压为 1.8 V, 在 1.8~3 V 电源电压范围内的线性调整率为  $4 \times 10^{-5}/\text{V}$ , 功耗为 57  $\mu\text{W}$ 。

**关键词:** 指数曲率补偿; 预调整器; 电源抑制比

中图分类号: TN433

文献标识码: A

文章编号: 1004-3365(2018)01-0009-05

DOI: 10.13911/j.cnki.1004-3365.170168

## A Novel Low Temperature Coefficient High PSRR Bandgap Reference

HUANG Yupeng<sup>1</sup>, XING Jianli<sup>1</sup>, XING Zhou<sup>2</sup>, LI Dehua<sup>1</sup>, YANG Binjie<sup>1</sup>

(1. School of Information Science and Technology, Xiamen University, Xiamen, Fujian 361005, P. R. China;

2. Xiamen Rational Semiconductor Co., Ltd., Xiamen, Fujian 361005, P. R. China)

**Abstract:** A high order curvature compensated and high power supply rejection ratio (PSRR) bandgap reference was designed and implemented in a 0.6  $\mu\text{m}$  BiCMOS process. The curvature compensation was achieved by utilizing the temperature characteristics of the bipolar transistor's current gain  $\beta$  without additional complex circuits. Furthermore, a new voltage pre-regulator was used to improve the PSRR. The proposed bandgap reference featured a temperature coefficient of  $2.83 \times 10^{-6}/^{\circ}\text{C}$  at a temperature range from  $-40\text{ }^{\circ}\text{C}$  to  $120\text{ }^{\circ}\text{C}$ , a PSRR of  $-127$  dB,  $-98$  dB,  $-67$  dB at a low frequency, 100 kHz, 1 MHz respectively, a minimum supply voltage of 1.8 V, a line regulation of  $4 \times 10^{-5}/\text{V}$  from 1.8 V to 3 V supply with a power dissipation of 57  $\mu\text{W}$ .

**Key words:** exponential curvature compensation; pre-regulator; PSRR

## 0 引 言

高精度的带隙基准源是模拟和数模混合集成电路中的重要模块之一<sup>[1]</sup>。传统 1 阶曲率补偿的带隙基准源的温度系数为  $2 \times 10^{-5}/^{\circ}\text{C} \sim 6 \times 10^{-5}/^{\circ}\text{C}$ , 不能满足高精度场合的应用需求<sup>[2-4]</sup>。为了降低带隙基准源的温度系数, 人们提出多种高阶曲率补偿技术<sup>[5-7]</sup>, 能够显著降低温度系数, 但需要额外的复杂电路, 消耗更多的功耗和芯片面积。另一方面, 传统

的带隙基准源对电源噪声很敏感。为了更好地抑制电源噪声, 人们提出共源共栅结构来提高电源抑制比(PSRR), 但这种结构难以应用于低电源电压场合。

本文提出一种新颖的带隙基准源电路, 利用三极管电流增益的温度特性和巧妙的电路结构来实现高阶曲率补偿。同时, 采用了一种新颖的电压预调整器, 利用负反馈结构, 使电路能够稳定工作, 并显著提高了电路的电源抑制比。

文章第 1 节主要介绍本文提出的带隙基准源的

收稿日期: 2017-04-24; 定稿日期: 2017-06-21

作者简介: 黄宇鹏(1992-), 男(汉族), 福建福清人, 硕士研究生, 研究方向为模拟集成电路设计。

核心电路与高阶补偿原理；第 2 节对电压预调整器的工作原理进行分析，并且对本文带隙基准源的电源抑制比进行推导和分析；第 3 节给出电路的仿真和测试结果；第 4 节给出结论。

## 1 核心电路设计与分析

三极管的基射极电压是负温度系数的变量<sup>[2]</sup>，热电压是正温度系数的变量。带隙基准电压由加权的三极管基射极电压与热电压相加而成<sup>[3]</sup>。通过调整这两个电压的权重，可以获得低温度系数的带隙基准电压。1 阶曲率补偿带隙基准电压可以表示为：

$$V_{REF}(T) = V_{BE}(T) + MV_T = V_G(T) + \left[ \frac{V_{BE}(T_r) - V_G(T_r)}{T_r} + \frac{Mk}{q} \right] T - (\eta - \delta)V_T \ln \frac{T}{T_r} \quad (1)$$

式中， $M$  是热电压的权重， $V_G(T)$  是硅的带隙电压， $V_T$  是热电压， $\eta$  是一个与温度无关的工艺常数， $\delta$  是集电极电流依赖于温度的指数常数因子， $T_r$  是参考温度。由式(1)可知，通过调整权重  $M$  可获得低温度系数，并且，带隙基准源的温度特性与  $V_G(T)$  关系密切，需要分析  $V_G(T)$  的温度特性。由文献[8]可知， $V_G(T) = a - bT - cT^2$ ，其中， $a$ 、 $b$ 、 $c$  是与温度无关的常数。由于  $\ln(T/T_r) \approx T/T_r - 1$ ，结合式(1)，可得：

$$V_{REF}(T) = a - \left[ (\eta - \delta) \frac{k}{qT_r} + c \right] T^2 + \left[ \frac{V_{BE}(T_r) - V_G(T_r)}{T_r} + \frac{Mk}{q} - b + (\eta - \delta) \frac{k}{q} \right] T \quad (2)$$

由式(2)可知，带隙基准电压与温度呈二次曲线关系<sup>[8]</sup>。

为了降低带隙基准源的温度系数，本文提出一种新颖的带隙基准源电路，采用一种简单的结构就可以实现高阶曲率补偿。带隙基准源的核心电路如图 1 所示。

图 1 中，M9 与 M10 管构成电流镜，流过 M9 与 M10 管的电流相等。流过  $R_1$  的电流是流过  $R_2$  与流入 Q1 管基极的电流之和。该带隙基准源的电压输出是在 Q2 管的发射极上。

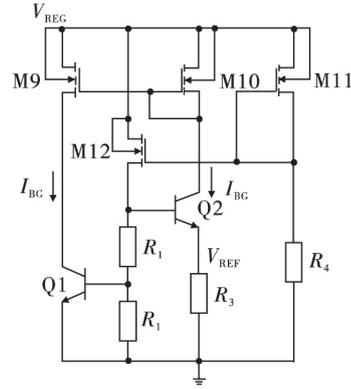


图 1 带隙基准源的核心电路

根据基尔霍夫定律，推导该带隙基准源输出电压  $V_{REF}(T)$  的表达式：

$$V_{REF}(T) = \left[ \frac{V_{BE1}(T)}{R_2} + I_{b1} \right] R_1 + V_{BE1}(T) - V_{BE2}(T) = \Delta V_{BE}(T) + \frac{R_1}{R_2} V_{BE1}(T) + \frac{R_1 V_{REF}(T)}{R_3 [\beta_F(T) + 1]} \quad (3)$$

式中， $I_{b1}$  是 Q1 管的基极电流， $\beta_F(T)$  是 Q1 管的电流增益。式(3)中， $V_{REF}(T)$  与三极管电流增益的关系很密切，有必要研究  $\beta_F(T)$  与温度的具体关系。硅材料的 NPN 三极管的电流增益为<sup>[9]</sup>：

$$\beta_F(T) \approx \beta_{\infty} \exp(-\Delta E/kT) \quad (4)$$

式中， $\beta_{\infty}$  是一个与温度无关的常数；由于发射区是重掺杂， $\Delta E$  是重掺杂发射区禁带宽度的减小量。式(3)中， $\beta_F(T) \gg 1$ ，将式(4)代入式(3)，可得：

$$V_{REF}(T) \approx \frac{R_1}{R_2} \left[ V_{BE1}(T) + \frac{R_2}{R_1} \Delta V_{BE}(T) \right] \times \left[ 1 + \frac{R_1}{R_3 \beta_{\infty}} \exp\left(\frac{\Delta E}{kT}\right) \right] \quad (5)$$

式(5)中， $\Delta V_{BE}(T) + (R_1/R_2)V_{BE1}(T)$  部分对应式(1)中  $V_{BE}(T) + MV_T$  部分。由式(2)可知， $V_{BE1}(T) + (R_2/R_1)\Delta V_{BE}(T)$  是一个关于温度的二次方程，所以将该项表示为关于温度的二次函数  $A + BT + CT^2$ ，其中， $A$ 、 $B$ 、 $C$  是与温度无关的常数。由于  $\Delta E \ll kT$ ，将  $R_1 \exp(\Delta E/kT)/(R_3 \beta_{\infty})$  进行泰勒展开，并结合式(5)，可得：

$$V_{REF}(T) = (A + BT + CT^2)(1 + a_0 + a_1 T^{-1}) = (1 + a_0)(A + BT + CT^2) + (a_1 A T^{-1} + a_1 B + a_1 C T) \quad (6)$$

式中， $a_0$  和  $a_1$  是泰勒展开的系数。

图 2 是  $(1+a_0)(A+BT+CT^2)$  与  $(a_1AT^{-1}+a_1B+a_1CT)$  的曲线示意图。从式(6)和图 2 可以看出,  $(1+a_0)(A+BT+CT^2)$  是 1 阶曲率补偿项, 表现为开口向下的抛物线;  $(a_1AT^{-1}+a_1B+a_1CT)$  是高阶曲率补偿项, 表现为开口向上的抛物线。将这两项相加, 并合理调整电路中  $R_1$ 、 $R_2$  与  $R_3$  的比例, 就可以有效减小带隙基准源的温度系数, 实现高阶曲率补偿。

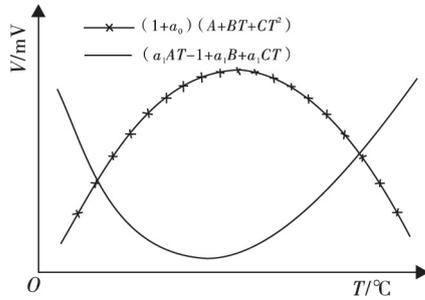


图 2 高阶曲率补偿示意图

## 2 电压预调整器与电源抑制比分析

本文提出的带隙基准源如图 3 所示。利用新颖的电压预调整器来产生一个稳定的节点电压  $V_{REG}$ , 为带隙基准源核心电路提供电压。

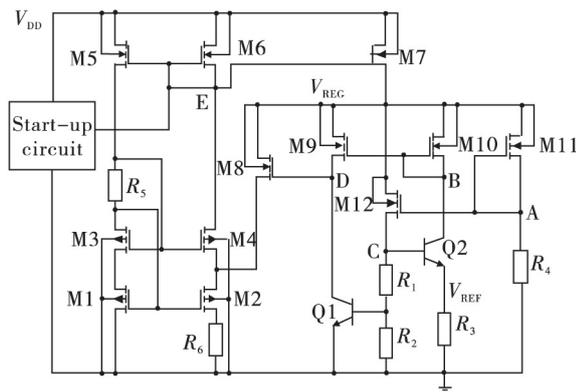


图 3 带隙基准源的完整电路

电压预调整器由  $M1 \sim M8$  管、 $R_5$ 、 $R_6$  构成。利用负反馈结构调整  $V_{REG}$ , 使电路可以稳定工作, 并且使带隙基准源在宽频率范围内保持高电源抑制比。该负反馈作用可以描述为: 当  $V_{REG}$  出现变化时, 流过  $M8$  管的电流随之发生变化, 由于  $M1 \sim M6$  管与  $R_5$ 、 $R_6$  构成一个微电流源, 此时, 流过  $M6$  管的电流随之变化, 这会引引起  $M7$  管栅极电压发生变化, 使  $V_{REG}$  电压重新稳定下来。因此, 带隙基准源核心电路能稳定

工作。

为了分析带隙基准源的电源抑制比, 假设电源电压  $V_{DD}$  有一个电压变化  $V_{dd}$ , 在节点  $V_{REG}$  处, 根据基尔霍夫电流定律, 有:

$$\frac{V_{dd} - V_{reg}}{r_{o7}} - I_{m8} \frac{g_{m7}}{g_{m6}} = I_{m8} + I_{m9} + I_{m10} + I_{m11} + I_{m12} \quad (7)$$

式中,  $V_{reg}$  是节点电压  $V_{REG}$  的变化,  $g_{mi}$  和  $I_{mi}$  分别是晶体管  $M_i$  的跨导和小信号电流,  $r_{oi}$  是晶体管  $M_i$  的小信号电阻。

可以看出, 节点 D 的电压变化远大于节点  $V_{REG}$ 、A、B、C, 所以  $I_{m8}$  远大于  $I_{m9}$ 、 $I_{m10}$ 、 $I_{m11}$ 、 $I_{m12}$ 。忽略  $I_{m9}$ 、 $I_{m10}$ 、 $I_{m11}$ 、 $I_{m12}$ , 并根据式(7), 可以推导得到:

$$\frac{V_{reg}}{V_{dd}} \approx \frac{g_{m6} g_{m11} R_4 (R_1 + R_2)}{g_{m7} g_{m8} g_{mq1} R_2 r_{o7} (r_{o9} \parallel r_{q1})} \quad (8)$$

式中,  $g_{mq1}$  和  $r_{q1}$  分别是三极管  $Q1$  的跨导和小信号输出电阻。设计时,  $M7$  管的跨导远大于  $M6$  管, 而  $g_{m11} R_4$  的值较小, 所以  $V_{reg}/V_{dd}$  是一个很小的值。这说明当电源出现干扰或者噪声时, 节点  $V_{REG}$  的电压变化非常小。因此, 采用电压预调整器后, 带隙基准源的电源抑制比能得到显著提升。为了在高频时保持高电源抑制比, 需要考虑系统环路中的极点。系统环路中存在两个重要的极点, 分别是  $P_D \approx 1 / [(r_{o9} \parallel r_{q1}) C_1]$  和  $P_E \approx g_{m6} / C_2$ 。其中,  $C_1$  和  $C_2$  分别是节点 D 和 E 的对地总电容。通过调整电路的参数, 可以合理分配这两个极点的位置, 使得电路在 1 MHz 时也能保持高电源抑制比。

## 3 电路仿真与测试结果

采用  $0.6 \mu\text{m}$  BiCMOS 工艺设计电路。该带隙基准源是一款芯片中的一个模块, 芯片照片与带隙基准源模块版图如图 4 所示。

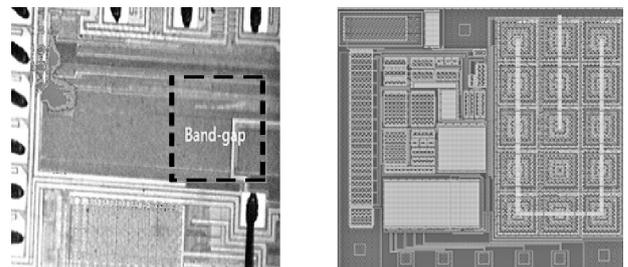


图 4 芯片照片与带隙基准源模块版图

在 $-40\text{ }^{\circ}\text{C}\sim 120\text{ }^{\circ}\text{C}$ 的温度范围内,带隙基准源的输出随温度变化的曲线如图5所示。当电源为 $1.8\text{ V}$ 时,输出电压为 $140\text{ mV}$ ,温度系数为 $1.34\times 10^{-6}/^{\circ}\text{C}$ 。电源电压在 $1.8\sim 3.6\text{ V}$ 范围内变化时,输出电压的线性调整率为 $4\times 10^{-5}/\text{V}$ 。带隙基准源的电源抑制比仿真曲线如图6所示,在低频、 $100\text{ kHz}$ 、 $1\text{ MHz}$ 时的电源抑制比分别为 $-127$ 、 $-98$ 、 $-67\text{ dB}$ 。

该带隙基准源温度特性曲线的测试结果如图7所示。在温度范围为 $-40\text{ }^{\circ}\text{C}\sim 120\text{ }^{\circ}\text{C}$ ,电源电压分别为 $1.8$ 、 $2.4$ 、 $3.6\text{ V}$ 的情况下,平均温度系数为 $2.83\times 10^{-6}/^{\circ}\text{C}$ 。

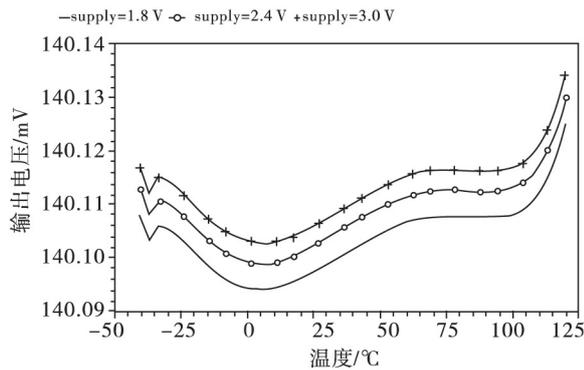


图5 带隙基准源的温度特性仿真曲线

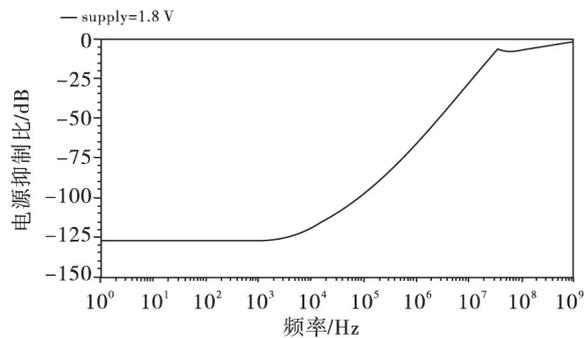


图6 带隙基准源的电源抑制比仿真曲线

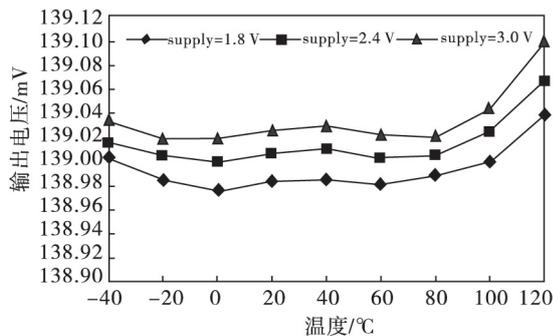


图7 带隙基准源温度特性曲线的测试结果

本文提出的带隙基准源与其他文献中的带隙基准源的性能参数对比如表1所示。可以看出,本文

带隙基准源的温度系数低于文献[10]与文献[11],并且在高频区域,电源抑制比特性明显优于其他文献。

表1 本文与其他文献中带隙基准源的性能参数对比

性能参数	本文	文献[10]	文献[11]
工艺/ $\mu\text{m}$	0.6	0.6	0.5
	BiCMOS	CMOS	BiCMOS
最低电源电压/V	1.8	1.2	1.6
带隙基准输出/mV	139	767	$1\ 285\pm 1.1$
温度范围/ $^{\circ}\text{C}$	$-40\sim 120$	$-40\sim 120$	$-40\sim 100$
温度系数/ ( $\times 10^{-6}\cdot^{\circ}\text{C}^{-1}$ )	2.83	$3.4\sim 6.9$	7.2
PSRR/dB@10 Hz	-127	-84	-70
PSRR/dB@1 MHz	-67	-20	-10
静态电流/ $\mu\text{A}$	32	36	25

## 4 结 论

本文提出了一种高阶曲率补偿、高电源抑制比的带隙基准源,并采用 $0.6\ \mu\text{m}$  BiCMOS工艺进行仿真与实现。利用三极管电流增益的温度特性,并采用了一种新颖的带隙基准电路结构来实现高阶曲率补偿。同时,本文设计的电压预调整器使得带隙基准源从低频到 $1\text{ MHz}$ 均能保持高电源抑制比。最终实现的带隙基准源在 $1.8\text{ V}$ 工作电压下,静态电流为 $32\ \mu\text{A}$ ,在 $-40\text{ }^{\circ}\text{C}\sim 120\text{ }^{\circ}\text{C}$ 的温度范围内,温度系数为 $2.83\times 10^{-6}/^{\circ}\text{C}$ ,在低频、 $100\text{ kHz}$ 、 $1\text{ MHz}$ 时的电源抑制比分别为 $-127$ 、 $-98$ 、 $-67\text{ dB}$ 。本文提出的带隙基准源适用于高精度的应用场合,如电流采样电路、库仑计等。

## 参 考 文 献:

- [1] ANDREOU C M, KOUDOUNAS S, GEORGIU J. A novel wide-temperature-range,  $3.9\text{ ppm}/^{\circ}\text{C}$  CMOS bandgap reference circuit [J]. IEEE J Sol Sta Circ, 2012, 47(2): 574-581.
- [2] TSIVIDIS Y P. Accurate analysis of temperature effects in  $I_c-V_{BE}$  characteristics with application to bandgap reference sources [J]. IEEE J Sol Sta Circ, 1980, 15(6): 1076-1084.

- [3] GRAY P R, MEYER R G, HURST P J, et al. Analysis and design of analog integrated circuits [M]. Hoboken: John Wiley & Sons, Inc., 2001: 62.
- [4] BROKAW A. A simple three-terminal IC bandgap reference [J]. IEEE J Sol Sta Circ, 1974, 9(6): 388-393.
- [5] LEE K K, LANDE T S, HAFLIGER P D. A sub- $\mu$ W, bandgap reference circuit with an inherent curvature-compensation property [J]. IEEE Trans Circ & Syst I: Regu Pap, 2015, 62(1): 1-9.
- [6] LEE I, KIM G, KIM W. Exponential curvature-compensated BiCMOS bandgap references [J]. IEEE J Sol Sta Circ, 1994, 29(11): 1396-1403.
- [7] BOWERS D F, MODICA E J. Curvature-corrected low-noise sub-bandgap reference in 28 nm CMOS technology [J]. Elec Lett, 2014, 50(5): 396-398.
- [8] BLUDAU W, ONTON A, HEINKE W. Temperature dependence of the bandgap of silicon [J]. J Appl Phys, 1974, 45(4): 1846-1848.
- [9] BUHANAN D. Investigation of current-gain temperature dependence in silicon transistors [J]. IEEE Trans Elec Dev, 1969, 16(1): 117-124.
- [10] MA B, YU F. A novel 1.2-V 4.5-ppm/ $^{\circ}$ C curvature-compensated CMOS bandgap reference [J]. IEEE Trans Circ & Syst I: Regu Pap, 2014, 61(4): 1026-1035.
- [11] ZHOU Z K, SHI Y, HUANG Z, et al. A 1.6-V 25-A 5-ppm/ $^{\circ}$ C curvature-compensated bandgap reference [J]. IEEE Trans Circ & Syst I: Regu Pap, 2012, 59(4): 677-684.

(上接第 8 页)

到了明显的提升,并且采用了曲率补偿的方式,使电路的温度系数得到改善。采用 Cadence Spectre 软件对电路进行仿真,得到 0.621 6 V 的基准电压,在频率低于 1 kHz 时, PSRR 为 95.76 dB,在  $-25^{\circ}\text{C}\sim 150^{\circ}\text{C}$  温度范围内,基准输出电压的温度系数为  $2.39\times 10^{-6}/^{\circ}\text{C}$ 。

#### 参 考 文 献:

- [1] ABBASI M U, RAIKOS G, SARASWAT R, et al. A high PSRR, ultra-low power 1.2 V curvature corrected bandgap reference for wearable EEG application [C] // IEEE 13th New CAS. Grenoble, France, 2015: 1-4.
- [2] RAZAVI B. 模拟集成电路设计 [M]. 陈贵灿, 程军, 张瑞智, 等译. 西安: 西安交通大学出版社, 2002: 309-327.
- [3] TSIVIDIS Y P. Accurate analysis of temperature effects in  $I_C-V_{BE}$  characteristics with application to bandgap reference sources [J]. IEEE J Sol Sta Circ, 1980, 15(6): 1076-1084.
- [4] FRANCISCO K R, HORA J A. Very low bandgap voltage reference with high PSRR enhancement stage implemented in 90 nm CMOS process technology for LDO application [C] // IEEE ICEDSA. Kuala Lumpur, Malaysia, 2012: 216-220.
- [5] ZHOU Q, DUAN X, LI H, et al. A high PSRR CMOS bandgap reference for DC-DC converters [C] // Proceed ICECC. Washington D C, USA, 2012: 2941-2944.
- [6] PEREIRA M S, COSTA J E N, SANTOS M, et al. A 1.1  $\mu$ A voltage reference circuit with high PSRR and temperature compensation [C] // Conf Des Circ & Integr Syst. Estoril, Portugal, 2015: 1-4.