João Miguel Pereira de Almeida Plataforma Multi-Rádio para Comunicações Veiculares DSRC 5.9 GHz

"This technology, more than anything else, holds the promise to save lives and prevent injuries."

> Debbie Hersman National Transportation Safety Board Chairwoman



João Miguel Pereira de Almeida

Plataforma Multi-Rádio para Comunicações Veiculares DSRC 5.9 GHz

Dissertação apresentada à Universidade de Aveiro para cumprimento dos requisitos necessários à obtenção do grau de Mestre em Engenharia Electrónica e de Telecomunicações, realizada sob a orientação científica do Professor Doutor Arnaldo Silva Rodrigues de Oliveira, Professor Auxiliar do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro, e do Professor Doutor João Nuno Pimentel da Silva Matos, Professor Associado do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro.

o júri / the jury

presidente / president	Prof. Doutor Nuno Miguel Gonçalves Borges de Carvalho Professor Catedrático da Universidade de Aveiro
vogais / examiners committee	Prof. Doutor Arnaldo Silva Rodrigues de Oliveira Professor Auxiliar da Universidade de Aveiro (orientador)
	Prof. Doutor Pedro Renato Tavares de Pinho Professor Adjunto do Instituto Superior de Engenharia de Lisboa

agradecimentos / acknowledgements

Gostaria de agradecer aos meus orientadores, o professor Arnaldo Oliveira e o professor João Nuno Matos, e também ao professor Joaquim Ferreira pelo apoio, disponibilidade e orientação fornecida ao longo da realização desta dissertação.

Este projeto foi acima de tudo um trabalho de equipa, em que contei com a ajuda de vários investigadores. Muitas das partes do sistema referidas ao longo desta dissertação foram anteriormente desenvolvidas por eles, e muito do trabalho que realizei foi apoiado na sua experiência. O Nelson Cardoso esteve ligado à implementação da camada física em FPGA e ao desenho de hardware da plataforma, o Nuno Almeida foi responsável pelo desenvolvimento dos módulos de RF, o Manuel Ventura desenvolveu a *Lower* MAC em FPGA e parte da cadeia de receção e o Cristóvão Cruz implementou a ligação USB entre a plataforma e o *Single Board Computer* e todo o *software* existente em Linux. Para além das competências técnicas, a minha vontade e motivação para o desenvolvimento deste trabalho foi reforçada pelas excecionais qualidades humanas de cada um.

Queria também agradecer à minha família e amigos, sem os quais nada disto teria sido possível. O meu mais sincero Obrigado.

Palavras-chave

Resumo

Comunicações Veiculares, ITS, DSRC, IEEE 802.11, SDR

A nossa dependência dos veículos e das infraestruturas rodoviárias tem aumentado massivamente ao longo dos últimos anos, bem como os problemas derivados da sua utilização, como por exemplo o consumo de energia, as emissões de CO₂, os acidentes rodoviários e os congestionamentos permanentes.

De modo a resolver este problema, os Sistemas de Transporte Inteligentes têm evoluído rapidamente, com o objetivo de reduzir perdas humanas, económicas e ambientais. As comunicações veiculares sem fios fazem parte desta estratégia, criando um potencial sem precedentes para melhorar a segurança dos veículos e das rodovias. Serviços cooperativos que incluam recolha e aquisição de dados, o seu processamento e comunicação dos mesmos, podem ser usados para prever o que pode falhar no tráfego rodoviário e consequentemente disseminar avisos para prevenir acidentes e melhorar a eficiência do trânsito. Para além das aplicações de segurança, existe também a oportunidade de desenvolver serviços de informação e entretenimento, proporcionando uma melhor experiência de viagem e condução aos utilizadores dos veículos.

Neste trabalho é projetada uma plataforma para comunicação entre veículos e entre estes e as infraestruturas de beira de estrada. Este dispositivo é desenhado de acordo com as normas europeias (ETSI ITS-G5) e americanas (IEEE WAVE), que especificam a utilização da tecnologia DSRC (*Dedicated Short Range Communications*) na banda de frequência dos 5.9 GHz para este tipo de comunicações. De maneira a fornecer serviços de segurança e *infotainment* simultaneamente, a plataforma integra também dois rádios, um dedicado à segurança rodoviária e outro disponível para ser utilizado por todo o tipo de aplicações.

Outro requisito do desenho da plataforma é a de garantir que esta seja aberta, flexível e facilmente reconfigurável, de modo a permitir o desenvolvimento de novas técnicas e protocolos, tais como a diversidade espacial ou mecanismos de tolerância a falhas. Estas propriedades são difíceis de obter nos dispositivos comerciais, tendo sido alcançadas através de um desenho baseado no conceito de *Software Defined Radio* (SDR) e em *hardware* reconfigurável.

Por fim, a plataforma multi-rádio é testada num ambiente laboratorial e os resultados obtidos mostram que se encontra apta para transmitir e receber com uma taxa de erro de pacote reduzida para todas as modulações consideradas obrigatórias pelos *standards*. Por conseguinte, esta plataforma pode ser utilizada como uma ferramenta para investigação e desenvolvimento futuro nesta área.

Keywords

Abstract

Vehicular communications, ITS, DSRC, IEEE 802.11, SDR

Our dependence on vehicles and road infrastructures has grown massively in recent years, as well as the problems arising from its use, such as energy consumption, CO_2 emissions, traffic accidents and permanent congestions. In order to solve this problem, Intelligent Transportation Systems are evolving rapidly, focused on the goal of reducing human, economic and environmental losses. Wireless vehicular communications are part of this strategy, providing an unprecedented potential to improve vehicle and road safety. Cooperative applications with data sensing, acquisition, processing and communication can be used to predict what can go wrong on the roads and consequently disseminate warnings to avoid accidents and improve traffic efficiency. Beyond safety applications, there is also an opportunity to develop information and entertainment services, providing a better driving and riding experience to the vehicle's users.

In this work, a platform for communication among vehicles and between vehicles and roadside infrasctuture is developed. The device is designed in accordance with european (ETSI ITS-G5) and american (IEEE WAVE) standards, which specify that Dedicated Short Range Communications (DSRC) technology in 5.9 GHz frequency band will be used for this type of communications. To provide safety and infotainment services simultaneously, the platform also integrates two radios, one dedicated to road safety and the other to be used in all kind of applications.

Another requirement of the design is that it should provide an open, flexible and easily reconfigurable platform, in order to allow the development of new techniques and protocols, such as spatial diversity or fault tolerance mechanisms. These properties are difficult to obtain in commercial devices, having been achieved through a design based in the Software Defined Radio (SDR) concept and reconfigurable hardware.

Finally, the multi-radio platform is tested in a laboratory environment and the obtained results show that it could transmit and receive with reduced packet error rate for all modulations classified as mandatory by the standards. Therefore, this platform can be used as a framework for future research and development in this area.

Conteúdo

Co	onteí	ido	i
Li	sta d	le Figuras	iii
Li	sta d	le Tabelas	\mathbf{v}
A	cróni	mos	vii
1	Intr	rodução	1
	1.1	Enquadramento	1
	1.2	Motivação	3
	1.3	Objetivos	6
	1.4	Estrutura da dissertação	6
2	Con	aceitos Fundamentais	9
	2.1	Introdução	9
	2.2	Comunicações Veiculares DSRC	9
		2.2.1 Espetro alocado	9
	2.3	<i>Standard</i> IEEE 802.11	10
		2.3.1 Outside the context of a BSS	10
		2.3.2 Protocolo de Acesso ao Meio	11
		2.3.3 Camada física	11
		Clear Channel Assessment	16
	2.4	<i>Standard</i> IEEE 1609.4	17
	2.5	Plataformas COTS e académicas	21
	2.6	Conclusão	23
3	\mathbf{Esp}	ecificação e Desenvolvimento da Plataforma	25
	3.1	Introdução	25
	3.2	Requisitos e Objetivos	25
	3.3	Arquitetura geral do sistema	26
		3.3.1 <i>Smartphone</i>	26
		3.3.2 Single Board Computer	27
		3.3.3 Plataforma Multi-Rádio	27
	3.4	Arquitetura da plataforma multi-rádio	27
		3.4.1 Módulo FPGA	27
		3.4.2 Processador AD/DA	30

		3.4.3 Módulo de RF	31
		3.4.4 Módulo GPS	32
		3.4.5 Circuitos de Proteção e Regulação de Tensões Internas	33
		3.4.6 Interfaces externas	34
	3.5	Camada física digital	35
		3.5.1 Controlo automático de ganho	36
	3.6	Conclusão	38
4	Med	canismos de Seleção de Canal	41
	4.1	Introdução	41
	4.2	Seleção de canal na camada física	42
		4.2.1 Interface com a camada MAC	44
	4.3	Seleção de canal na <i>Lower MAC</i>	44
		4.3.1 Funcionalidades da Lower MAC	44
		4.3.2 Arquitetura geral da <i>Lower MAC</i>	45
		4.3.3 Mudança de canal	45
	4.4	Conclusão	48
5	Test	tes e Resultados	49
	5.1	Introdução	49
	5.2	Consumo energético	49
	5.3	Testes de transmissão	49
		5.3.1 Potência na transmissão	51
		5.3.2 Máscaras Espetrais	51
		5.3.3 Constelações e EVM	51
	5.4	Testes de receção	55
		5.4.1 Sensibilidade	56
	5.5	Taxas de erro	57
	5.6	Conclusão	60
6	Con	nclusões e Trabalho Futuro	61
	6.1	Conclusões	61
	6.2	Trabalho Futuro	62
\mathbf{A}	Des	crição Detalhada do Controlador da Camada Física	65
B	hliog	vrafia	67
	onog		01

Lista de Figuras

Comunicações V2I através de um sistema DSRC da Toyota [3]
Sistema de <i>cruise control</i> cooperativo [4]
Pilha protocolar WAVE (adaptado de [5])
Arquitectura das normas ETSI [9]
Espectro alocado para as comunicações veiculares nos Estados Unidos (em
$M_{\text{construction}}$ de provisio de provisio $M_{\text{construction}}$ $M_{\text{construction}$
Example de avalução de paríodo de hacheff $[6]$
Exemplo de evolução do periodo de <i>backojj</i> [0]
Farametros do mecanismo EDCA [0]. 12 Madala da referência das correctos MAC o DUV [6] 12
Modelo de referencia das camadas MAC e PHY $[0]$
Formato de uma trama PPDU $[0]$
Mascara Espetral Generica [6]
Posicionamento do <i>standard</i> IEEE 1609.4 na pilha protocolar WAVE [8] 17
Modos fundamentais de acesso aos canais: a) contínuo, b) alternado [8] 18
Divisão do segundo UTC e do Sync Interval [8] 19
Divisão do intervalo de guarda ($Guard Interval$) [8]
Modos de operação multi-canal: a) contínuo b) alternado c) imediato d) alar-
$gado [8]. \ldots 20$
Componentes de um sistema de comunicações veiculares num automóvel <i>Toyota</i>
$[20]. \ldots 22$
Arquitetura geral do sistema
Arquitetura da plataforma multi-rádio
Plataforma multi-rádio
Módulo FPGA
Processador AD/DA
Módulo de RF
Arquitetura do módulo de RF
Módulo GPS
Circuito de protecção contra picos de tensão e de corrente [28]
Arquitetura da camada física digital
Cadeia de transmissão digital (Tx Chain)
Cadeia de receção digital (<i>Rx Chain</i>).
Período de atuação do mecanismo de AGC numa trama
Mecanismo de controlo automático de ganho

3.15	Relação entre valor de RSSI e ganho e potência à entrada do LNA [29]	38
4.1	Modo de operação multi-canal simultâneo (situação na Europa).	41
4.2	Máquina de estados simplificada do bloco Hardware & AGC Controller	43
4.3	Arquitetura da LMAC (adaptado de [24])	46
4.4	Campos do registo CHGCHN	47
4.5	Diagrama de estados do bloco ChgChannel_SM	47
5.1	Esquema da montagem laboratorial para realização dos testes de transmissão.	50
5.2	Montagem laboratorial para realização dos testes de transmissão	50
5.3	Potência na transmissão	51
5.4	Transmissão com um nível de potência de 20 dBm (classe de operação C)	52
5.5	Transmissão com um nível de potência de 27 d B m (classe de operação D)	52
5.6	Constelação visualizada no VSA (BPSK 1/2, potência máxima \thickapprox 27 dBm)	54
5.7	Resultados analisados no VSA (BPSK 1/2, potência máxima \thickapprox 27 dBm)	54
5.8	Constelação visualizada no VSA (64 QAM 3/4, potência máxima \thickapprox 27 dBm).	55
5.9	Resultados analisados no VSA (64 QAM 3/4, potência máxima \thickapprox 27 dBm)	55
5.10	Esquema da montagem laboratorial para realização dos testes de receção	56
5.11	Montagem laboratorial para realização dos testes de receção	56
5.12	Montagem laboratorial para medição de taxas de erro	58
A.1	Máquina de estados completa do bloco Hardware & AGC Controller	66

Lista de Tabelas

2.1	Taxas de transmissão possíveis em canais de 10 MHz [5]	14
2.2	Potências máximas de transmissão [6]	15
2.3	Limites de energia das máscaras espetrais [6]	15
3.1	Características da FPGA Spartan 6 XC6SLX150-CSG484 [25]	29
4.1	Programação dos registos do $transceiver$ em função do canal desejado. $\ .\ .$	42
5.1	Consumo energético da plataforma	50
5.2	Medições de EVM para vários níveis de potência e modulações	53
5.3	Sensibilidade da plataforma	57
5.4	Taxas de erro para pacotes de 1000 bytes	58
5.5	Taxas de erro para pacotes de 500 bytes	59
5.6	Taxas de erro para pacotes de 100 bytes	59

Acrónimos

ABS Anti-lock Braking System.
AD/DA Analog-to-Digital/Digital-to-Analog.
ADC Analog-to-Digital Converter.
AGC Automatic Gain Control.
AIFS Arbitrary Inter Frame Space.

B2B Board to Board.
BPSK Binary Phase Shift Keying.
BSM Basic Safety Message.
BSS Basic Service Set.
BSSID BSS Identification.

CAM Cooperative Awareness Message.
CCA Clear Channel Assessment.
CCH Control Channel.
CEP Circular Error Probability.
CEPT European Conference of Postal and Telecommunications Administrations.
CLB Configurable Logic Block.
COTS Commercial Off-The-Shelf.
CRC Cyclic Redundancy Check.
CS Carrier Sense.
CSMA/CA Carrier Sense Multiple Access with Collision Avoidance.
CW Contention Window.

DAC Digital-to-Analog Converter.
DC Direct Current.
DCC Decentralized Congestion Control.
DENM Decentralized Environmental Notification Message.
DSP Digital Signal Processing.
DSRC Dedicated Short Range Communications.
DVB Digital Video Broadcasting.

EDCA Enhanced Distributed Channel Access.
EFC Electronic Fee Collection.
ETSI European Telecommunications Standards Institute.
EVM Error Vector Magnitude.

FCC Federal Communication Comission.

FCS Frame Check Sequence.
FEC Forward Error Correction.
FFT Fast Fourier Transform.
FP7 Seventh Framework Programme.
FPGA Field Programmable Gate Array.

GPIO General-Purpose Input/Output.GPS Global Positioning System.GUI Graphical User Interface.

HEADWAY Highway Environment ADvanced WArning sYstem. **HEV** Hybrid Electric Vehicles.

I/O Input/Output.
I/Q In-phase/Quadrature.
ICSI Intelligent Cooperative Sensing for Improved traffic efficiency.
IEEE Institute of Electrical and Electronics Engineers.
IFFT Inverse Fast Fourier Transform.
IFS Inter Frame Space.
IPv6 Internet Protocol version 6.
ISEL Instituto Superior de Engenharia de Lisboa.
ITS Intelligent Transportation Systems.

JTAG Join Test Action Group.

LLC Logical Link Control. LMAC Lower MAC. LNA Low Noise Amplifier. LTE Long Term Evolution. LTS Long Training Sequences.

MAC Medium Access Control. MIMO Multi-Input-Multi-Output.

NMEA National Marine Electronics Association.

OBD On-Board Diagnostics.
OBU On-Board Unit.
OFDM Orthogonal Frequency Division Multiplexing.
OSI Open Systems Interconnection.

PA Power Amplifier.
PHY Physical Layer.
PLCP Physical Layer Convergence Procedure.
PLL Phase Locked Loop.
PLME PHY Sublayer Management Entity.
PMD Physical Medium Dependent.
PPDU PHY Protocol Data Unit.
PPS Pulse Per Second.

PSDU *PHY Service Data Unit.*

QAM Quadrature Amplitude Modulation. **QoS** Quality of Service. **QPSK** Quadrature Phase Shift Keying.

RAM Random-Access Memory.
RF Radio Frequency.
RMS Root Mean Square.
RSSI Received Signal Strength Indication.
RSU Road Side Unit.

SAE Society of Automotive Engineers.
SBC Single Board Computer.
SCH Service Channel.
SDMA Space-division multiple access.
SDR Software Defined Radio.
SFDR Spurious-Free Dynamic Range.
SIMO Single-Input-Multiple-Output.
SMA SubMiniature version A.
SPI Serial Peripheral Interface.
STS Short Training Sequences.

TCP Transmission Control Protocol. **TDMA** Time Division Multiple Access. **THD** Total Harmonic Distortion. **TTFF** Time To First Fix.

UART Universal Asynchronous Receiver/Transmitter.
UDP User Datagram Protocol.
UMAC Upper MAC.
UP User Priority.
USB Universal Serial Bus.
UTC Universal Coordinated Time.

V2I Vehicle-to-Infrastructure.
V2V Vehicle-to-Vehicle.
VGA Voltage Gain Amplifier.
VHDL VHSIC Hardware Description Language.
VHSIC Very-High-Speed Integrated Circuits.
VSA Vector Signal Analyser.
VSG Vector Signal Generator.

WAVE Wireless Access in Vehicular Environments.WSMP WAVE Short Message Protocol.WSU Wireless Security Unit.

Capítulo 1 Introdução

1.1 Enquadramento

Os avanços tecnológicos têm permitido ao ser humano alcançar objetivos que antes pareciam inatingíveis. Um desafio que tem sido abraçado nas últimas décadas é a eficiência e segurança rodoviária. Este desafio tem-se revelado uma necessidade cada vez mais urgente para as autoridades envolvidas, uma vez que o número de veículos em circulação por todo o mundo não tem parado de aumentar [1], impulsionado principalmente pelo crescimento da população mundial, pelo incremento do poder de compra e da mobilidade das pessoas.

Têm sido realizados esforços na criação de sistemas que permitam tornar os veículos mais cómodos, inteligentes, seguros e eficientes, como é o caso do *airbag*, *Anti-lock Braking System* (ABS), *cruise control, Hybrid Electric Vehicles* (HEV), entre outros. Mais recentemente, foram até alcançados resultados bastante satisfatórios ao nível dos sistemas de condução autónoma [2]. Por outro lado, tem-se também apostado na recolha de informação rodoviária através de infra-estruturas com sensores junto às vias de trânsito, que depois é disseminada através duma rede capaz de gerar por exemplo, mensagens de aviso em placares eletrónicos ou informações de tráfego em *smartphones*, num curto espaço de tempo. Este tipo de sistemas, desenhados com o intuito de contribuir para uma melhor eficiência e prevenção rodoviária, são comumente designados por *Intelligent Transportation Systems* (ITS).

É neste âmbito que se inserem as comunicações veiculares, fornecendo o suporte para a propagação da informação recolhida pelos diversos nós da rede, constituídos pelos veículos, sensores, painéis de sinalização, centros de informação e controlo, etc. Estes nós dividemse em duas categorias: On-Board Units (OBUs) - dispositivos localizados no interior dos veículos - e Road Side Units (RSUs) - unidades fixas em infra-estruturas localizadas na beira das estradas. A comunicação entre veículos e dispositivos instalados nas vias é designada por Vehicle-to-Infrastructure (V2I) e à comunicação entre veículos é dado o nome de Vehicle-to-Vehicle (V2V). Os dispositivos utilizados para realizar este tipo de comunicações sem fios, designadas por Dedicated Short Range Communications (DSRC), possuem um alcance máximo de aproximadamente 1000 m.

As comunicações veiculares possuem então como principais objetivos a segurança dos utilizadores das vias de trânsito, através da redução do número de acidentes, a eficiência do tráfego, com a diminuição dos congestionamentos, e a sustentabilidade energética, por meio da redução das emissões de CO_2 e do desperdício de energia. No entanto, também se prevê que estes sistemas de comunicação possam ser aproveitados para permitir aos utilizadores aceder a



Figura 1.1: Comunicações V2I através de um sistema DSRC da Toyota [3].

aplicações que forneçam outro tipo de informação e entretenimento, normalmente designadas por aplicações de *infotainment*. Este conjunto adicional de serviços pode até mesmo servir para acelerar a taxa de penetração no mercado dos dispositivos que asseguram a troca de informação nas comunicações veiculares, pois poderão fornecer diversas aplicações atrativas para os consumidores.

Existem já algumas ideias e implementações de protocolos e aplicações de segurança e eficiência rodoviária, como é o caso do sistema desenvolvido pela *Toyota* [3] que gera alertas referentes a congestionamentos na estrada e à proximidade de veículos nas interseções (Figura 1.1). Outro exemplo, consiste num sistema de *cruise control* cooperativo (*Cooperative Adaptive Cruise Control*) [4], ou seja, condução de veículos em grupo conforme ilustrado na Figura 1.2. Este sistema permite um aumento da eficiência do tráfego nas estradas, bem como uma redução do consumo de combustível e emissão de CO_2 . Alguns serviços como a cobrança eletrónica de taxas, *Electronic Fee Collection* (EFC), onde se inclui o pagamento automático de portagens, parques de estacionamento e postos de combustíveis, atualmente a operar já através de comunicações de curto alcance DSRC, poderão vir também a ser incorporados nas comunicações veiculares.



Figura 1.2: Sistema de *cruise control* cooperativo [4].

No entanto, muito provavelmente todo o potencial das comunicações veiculares só será

plenamente explorado quando existir um número significativo de veículos equipados com esta tecnologia(OBUs) e dispositivos colocados em infraestruturas (RSUs) a operar em conjunto, permitindo criar e atualizar as aplicações que garantem a segurança e eficiência do tráfego rodoviário, bem como os serviços de *infotainment* que melhor se ajustam aos desejos e interesses dos utilizadores.

O trabalho desenvolvido no âmbito desta dissertação tem o intuito de contribuir para a evolução das comunicações veiculares, através da criação duma plataforma que implementa a camada física de acordo com os últimos *standards* definidos a nível europeu, permitindo a transmissão de informação entre os diversos nós da rede, por intermédio da propagação de sinais de rádio-frequência.

1.2 Motivação

As comunicações veiculares são um tema de investigação recente, envolvido num processo de estandardização ainda não terminado. Uma das pilhas protocolares tem a sua origem nos Estados Unidos da América e é designada por IEEE Wireless Access in Vehicular Environments (WAVE). É baseada no modelo de referência OSI e como tal, possui várias camadas equivalentes ou adaptadas deste (Figura 1.3).



Figura 1.3: Pilha protocolar WAVE (adaptado de [5]).

A camadas física (PHY) e a camada de acesso ao meio (Medium Access Control (MAC))

obedecem à norma IEEE 802.11 - 2012 [6], na qual foi integrada a adenda IEEE 802.11p [7]. Esta adenda foi elaborada para lidar com alguns problemas específicos das redes veiculares, que não são muito comuns nas redes sem fios tradicionais, como os baixos tempos de conectividade e os ambientes extremamente dinâmicos em que estes dispositivos operam. A norma IEEE 1609.4 [8] é uma extensão à camada MAC, e foi criada com o objetivo de descrever a estrutura de suporte ao mecanismo de multi-canal, o qual permite aos equipamentos DSRC aceder aos vários canais alocados às comunicações veiculares. A camada LLC, que possibilita a coexistência de vários protocolos de rede no mesmo sistema e que realiza a interface entre a camada de rede e a camada MAC, é descrita no standard IEEE 802.2. Na pilha IEEE WAVE, esta camada permite a existência simultânea de dois protocolos de rede/transporte distintos. Por um lado, o conjunto TCP/UDP e IPv6 (tradicionalmente utilizados no acesso à internet) permite a transferência de informação não crítica, como é o caso do download de um ficheiro por parte de uma OBU quando se encontra nas imediações de uma RSU. No entanto, devido ao elevado overhead associado a este conjunto de protocolos já existentes, foi desenvolvido o protocolo WAVE Short Message Protocol (WSMP) definido na norma IEEE 1609.3, no qual as tramas possuem um cabeçalho com um tamanho mais reduzido, facilitando a troca de informação de segurança num ambiente em que o número de veículos pode muitas vezes ser elevado. Existe também uma norma relativa aos serviços de segurança (IEEE 1609.2), responsável pela autenticação e encriptação das mensagens. No topo da pilha protocolar encontram-se as aplicações, que irão permitir fazer a interligação com o utilizador e com outros dispositivos, existindo uma distinção entre as aplicações de segurança e as aplicações destinadas à troca de outro tipo de informação.



Figura 1.4: Arquitectura das normas ETSI [9].

Outras normas têm sido desenvolvidas por diversas instituições, como é o caso dos *standards European Telecommunications Standards Institute* (ETSI) aplicáveis na Europa (Figura 1.4). A arquitetura ETSI é bastante similar à pilha protocolar IEEE WAVE, incluindo a norma IEEE 802.11p como uma das tecnologias de suporte da camada de acesso, denominada de ITS-G5. Existem contudo algumas diferenças, como por exemplo a existência de um mecanismo na arquitetura ETSI que permite gerir a ocupação de um canal, através da adaptação de parâmetros de transmissão dos nós da rede, designado por *Decentralized Congestion Control* (DCC). Outro exemplo encontra-se relacionado com o tipo de mensagens de segurança trocadas. Na pilha protocolar WAVE, existe um conjunto básico de mensagens de segurança *Basic Safety Message* (BSM) definido nos standards SAE J2735/J2945.1, enquanto que na arquitetura ETSI existem as mensagens *Cooperative Awareness Message* (CAM), responsáveis pela troca regular de informação do estado de cada estação ITS-G5, e as mensagens *Decentralized Environmental Notification Message* (DENM), geradas aquando a existência de um acontecimento anormal nas vias de trânsito.

No entanto, a elevada quantidade de protocolos desenvolvidos ou ainda em desenvolvimento por diversas organizações de standardização, que servem de suporte aos sistemas de transporte inteligentes (ITS), é prejudicial para a unidade e compatibilidade no funcionamento destes sistemas a nível mundial. Por conseguinte, têm sido realizados esforços de uniformização pelas várias entidades envolvidas no desenvolvimento das normas em questão.

Este projeto consiste no desenvolvimento de uma plataforma DSRC, que permita a implementação de um sistema de comunicações para redes veiculares, disponibilizando o hardware necessário à correta operação de todo o sistema. Por conseguinte, o foco deste trabalho centra-se nas camadas que se encontram num nível mais baixo da pilha protocolar do sistema de comunicações, mais especificamente nas camadas PHY e MAC. Nos protocolos referidos acima das diversas organizações de standardização, todos indicam a norma IEEE 802.11 como referência para a implementação desta parte da stack protocolar. Para além disso, na pilha IEEE WAVE foi desenvolvida uma extensão à camada MAC, presente na norma IEEE 1609.4, e que descreve os mecanismos para comutação entre os vários canais destinados às comunicações veiculares. É definida a existência de um canal de controlo, no qual são trocadas mensagens de segurança e anunciados os conteúdos disponibilizados em cada instante nos restantes canais (canais de serviço). Cada estação toma depois decisões sobre o canal no qual se pretende sintonizar, com base na informação recebida no canal de controlo e segundo um esquema de acesso temporal bem definido e síncrono com a referência Universal Coordinated Time (UTC). No entanto, uma unidade ao abandonar o canal de controlo, deixa de estar disponível para receber mensagens críticas de segurança. Por este motivo, e pelo facto do desempenho associado à utilização dos mecanismos de mudança de canal propostos na norma IEEE 1609.4, não ser o mais apropriado para aplicações de segurança [10], este standard foi tornado opcional. Um consenso tem sido alcançado nos Estados Unidos da América para a utilização dedicada de um canal para o envio de mensagens de segurança, no qual todos os dispositivos se encontram sempre sintonizados [5]. Este consenso já deu origem a uma decisão por parte da Federal Communication Comission (FCC) para a utilização do canal 172, como canal dedicado para a segurança rodoviária, no qual os veículos capazes de realizar comunicações veiculares, são obrigados a ter um rádio continuamente sintonizado [9]. Caso os equipamentos pretendam fornecer também aplicações fora do âmbito da segurança rodoviária, é necessária a presença de outro rádio que implemente a norma IEEE 1609.4. Também na Europa, a organização ETSI definiu como obrigatória a presença de dois rádios físicos nos equipamentos de comunicações veiculares [11].

Por conseguinte, a principal motivação para a realização deste projeto é o desenvolvimento de uma plataforma para comunicações veiculares com dois rádios, de modo a suportar quer aplicações de segurança quer aplicações de *infotainment*. Este trabalho tem como ponto de

partida um protótipo já desenvolvido com apenas um rádio, resultante do projeto *Highway Environment ADvanced WArning sYstem* (HEADWAY), uma parceria entre o Instituto de Telecomunicações - Pólo de Aveiro, Instituto Superior de Engenharia de Lisboa (ISEL) e Brisa Inovação [12]. A plataforma resultante desta dissertação servirá também de suporte ao projeto FP7 *Intelligent Cooperative Sensing for Improved traffic efficiency* (ICSI), realizado em colaboração com vários parceiros europeus [13].

1.3 Objetivos

No âmbito desta dissertação os objetivos traçados foram os seguintes:

- Especificação dos requisitos necessários para a construção da plataforma multi-rádio;
- Organização da arquitetura da plataforma ao nível de diagrama de blocos elementares;
- Projeto físico (seleção dos componentes e desenho do circuito) e montagem da plataforma;
- Definição de um cenário de testes para validação da plataforma;
- Implementação em VHDL dos mecanismos de seleção e mudança de canal, ao nível das camadas MAC e PHY.

1.4 Estrutura da dissertação

Além deste capítulo introdutório, esta dissertação encontra-se organizada nos seguintes capítulos:

- Capítulo 2 Conceitos Fundamentais Neste capítulo é realizada uma descrição dos protocolos e normas relativas às comunicações veiculares, principalmente dos que se encontram mais relacionados com as camadas PHY e MAC das pilhas protocolares dos sistemas de comunicação. São também analisadas algumas das soluções atualmente utilizadas ao nível do *hardware* para a implementação dos equipamentos DSRC.
- Capítulo 3 Especificação e Implementação da Plataforma Neste capítulo são especificados os requisitos necessários à elaboração da plataforma multi-rádio. São também apresentados os principais blocos constituintes da arquitetura proposta, as funções de cada um e as interligações existentes entre eles.
- Capítulo 4 Mecanismos de Seleção de Canal Neste capítulo são descritos os mecanismos implementados que possibilitam a sintonização da plataforma num determinado canal, bem como a comutação entre canais em qualquer instante.
- Capítulo 5 Testes e Resultados Neste capítulo são apresentados os diversos testes realizados à plataforma construída, quer em ambientes laboratoriais quer em cenários de utilização mais real, sendo também analisados os resultados obtidos.

• Capítulo 6 - Conclusões e Trabalho Futuro - Neste capítulo é realizado um resumo do trabalho desenvolvido e um sumário final sobre os resultados alcançados nos testes efetuados. É também apresentado algum do possível trabalho futuro a realizar no âmbito deste projeto.

É também apresentado o seguinte apêndice, disponibilizando informação mais detalhada sobre a implementação do sistema:

• Apêndice A - Descrição Detalhada do Controlador da Camada Física - Neste apêndice é apresentado o diagrama de estados pormenorizado do bloco de controlo da camada física, instanciado em FPGA, através da linguagem de descrição de hardware VHDL.

Capítulo 2

Conceitos Fundamentais

2.1 Introdução

Neste capítulo é realizada uma introdução aos conceitos essenciais relacionados com a área das comunicações veiculares, baseada nos *standards* internacionais mais recentes e na investigação desenvolvida neste domínio. No final, são também apresentadas algumas plataformas comerciais e académicas a operar na banda dos 5.9 GHz, que permitem através da sua análise clarificar a motivação para a realização deste projeto.

2.2 Comunicações Veiculares DSRC

As comunicações veiculares têm sido uma área de grande investigação e desenvolvimento ao longo dos últimos anos, devido às inúmeras potenciais aplicações que daí poderão advir, quer ao nível da segurança nas rodovias, quer ao nível da informação e entretenimento proporcionada aos ocupantes dos veículos. Diferentes requisitos serão impostos pelas várias aplicações, por exemplo serão exigidas baixas latências para as aplicações de segurança, enquanto que as aplicações de *infotainment* necessitarão de um determinado nível de qualidade de serviço (QoS). Como referido anteriormente, apesar de existirem duas arquiteturas distintas já bastante desenvolvidas na Europa (ETSI) e nos Estados Unidos da América (WAVE), ambas possuem como base a norma IEEE 802.11 [6] para a implementação das camadas de mais baixo nível, que dizem respeito à comunicação física propriamente dita e ao acesso ao meio por parte de cada estação da rede. Consequentemente, esta norma estará também na génese de grande parte do trabalho realizado.

2.2.1 Espetro alocado

Apesar da camada física ser a mesma para as arquiteturas referidas, existe uma diferença no espetro reservado pelas autoridades americanas e europeias para as comunicações veiculares. Nos Estados Unidos da América, a FCC reservou 75 MHz de largura de banda para as comunicações rádio dos serviços ITS, ao passo que na Europa foram apenas alocados 50 MHz pelo *European Conference of Postal and Telecommunications Administrations* (CEPT). Ambas as bandas se encontram situadas em torno dos 5.9 GHz (figura 2.1), o que implica que as comunicações veiculares possuam um curto/médio alcance para os níveis de potência permitidos, possibilitando o aproveitamento da divisão espacial (*Space-division multiple ac*-



Figura 2.1: Espectro alocado para as comunicações veiculares nos Estados Unidos (em cima) e na Europa (em baixo) [9].

cess (SDMA)) para melhorar a eficiência no acesso aos canais de rádio. Estas bandas de frequência encontram-se divididas em vários canais de 10 MHz, ao contrário dos cerca de 20 MHz habitualmente utilizados no Wi-Fi, de modo a atenuar o espalhamento provocado pelo efeito de Doppler e a interferência entre símbolos causada pelos fenómenos inerentes ao multipercurso [9]. Um dos canais é designado por canal de controlo (CCH), que na Europa é o canal 180 (centrado nos 5.9 GHz) e nos Estados Unidos da América é o canal 178 (5.89 GHz). Os restantes são denominados de canais de serviço (SCHs), existindo 4 na Europa, divididos em duas bandas distintas. A banda ITS-G5A é dedicada à segurança rodoviária, enquanto que a ITS-G5B se encontra disponível para aplicações ITS de uso geral. Nos Estados Unidos existem 6 canais de serviço, estando o SCH 172 exclusivamente reservado para a troca de mensagens de segurança.

2.3 Standard IEEE 802.11

A norma IEEE 802.11p [7] (cujo título oficial é IEEE 802.11 Amendment 6: Wireless Access in Vehicular Environments), integrada desde 2012 no standard IEEE 802.11 [6], surgiu com o intuito de colmatar certas dificuldades reveladas na adaptação das comunicações sem fios já existentes, aos ambientes veiculares. Este tipo de meio é altamente dinâmico, existindo baixo tempo de conectividade entre os nós, como acontece por exemplo na passagem de uma OBU a uma velocidade elevada, por uma RSU situada na berma de uma auto-estrada. Para além disso, os requisitos na camada física são também mais exigentes, pois ocorrem novos fenómenos como o efeito de Doppler, e acentuam-se outros, como o multi-percurso.

2.3.1 Outside the context of a BSS

Com o objetivo de assegurar as comunicações em ambientes com tempos de conectividade reduzidos, a norma IEEE 802.11p introduziu o conceito de transmissão de informação fora do

contexto de um *Basic Service Set* (BSS), permitindo que uma estação que não é membro de um BSS transmita tramas de dados. Desta forma, a comunicação é realizada imediatamente, evitando a latência inerente à integração de uma estação num BSS, decorrente da necessidade de execução dos procedimentos de associação e autenticação. Para que uma estação realize comunicações nestas condições, basta utilizar o campo BSSID presente nos cabeçalhos das tramas trocadas, com o valor *wildcard* BSSID (todos os bits a '1'). Dado que os mecanismos de segurança presentes numa associação a um BSS, são neste caso eliminados, caso seja necessário a sua implementação, esta tem de ser realizada em camadas de mais alto nível na pilha protocolar.

2.3.2 Protocolo de Acesso ao Meio

A norma IEEE 802.11 estabelece que em cada canal, o acesso ao meio partilhado por cada nó da rede que se encontre numa determinada área, deverá acontecer em intervalos temporais distintos. O mecanismo utilizado na tentativa de alcançar este objetivo é designado de Carrier Sense Multiple Access with Collision Avoidance (CSMA/CA), estando incluindo na camada MAC. Segundo este protocolo de controlo de acesso, cada nó da rede só poderá transmitir uma mensagem caso verifique que o meio se encontra livre (figura 2.2). Se o meio se encontrar ocupado, o nó terá de aguardar um intervalo de tempo fixo Inter Frame Space (IFS) ao qual é somado um período aleatório de *backoff*, para poder transmitir. Caso seja detetada uma transmissão durante este período de espera, o nó irá aguardar pelo fim da transmissão em curso e voltará a realizar o processo referido. Se pelo contrário, o meio se mantiver livre durante o período de IFS + Backoff time, a estação poderá emitir a sua trama assim que este expirar. O valor de Backoff time é escolhido aleatoriamente numa gama de valores entre 0 e Contention Window (CW)-1 com igual probabilidade. Se o intervalo de espera for interrompido durante o período de backoff, o valor decremental em curso será utilizado como o valor de backoff na próxima tentativa de retransmissão (figura 2.3). Cada vez que um tempo de espera é interrompido pela transmissão de outro nó, o valor de CW é multiplicado por 2 de modo a minimizar o congestionamento do meio, até um valor máximo de 255. Após alcançar este valor máximo, assim permanecerá até à execução de um reset despoletado pela transmissão com sucesso da trama em questão ou pelo atingir do limite máximo de tentativas de retransmissão. Este protocolo de acesso ao meio permite também proporcionar qualidade de serviço (QoS) através da utilização do mecanismo Enhanced Distributed Channel Access (EDCA). Neste, as tramas podem ser diferenciadas através de um nível de prioridade User Priority (UP), o que permite que umas mensagens tenham maior probabilidade de ser enviadas em primeiro lugar relativamente a outras. A diferentes prioridades correspondem diferentes valores de Arbitrary Inter Frame Space (AIFS), correspondendo a uma mensagem mais prioritária, um menor intervalo entre tramas. Os valores mínimos e máximos de CW também variam, sendo mais elevados para os níveis de prioridade mais baixos, conforme pode ser observado na figura 2.4. Nesta figura, aCWmin e aCWmax são duas constantes a que correspondem os valores 5 e 1023, respectivamente. Tanto estes valores como os apresentados para AIFSN são em unidades de *slots* temporais, cujo valor é de 13 μ s para canais de 10 MHz.

2.3.3 Camada física

No nível mais baixo da pilha protocolar encontra-se a camada física, responsável por converter as tramas recebidas da camada MAC em sinais de radiofrequência que se propagam



Figura 2.2: Mecanismo de acesso ao meio CSMA/CA [6].



Figura 2.3: Exemplo de evolução do período de *backoff* [6].

AC	CWmin	CWmax	AIFSN	TXOP Limit OFDM/CCK- OFDM PHY
AC_BK	aCWmin	aCWmax	9	0
AC_BE	aCWmin	aCWmax	6	0
AC_VI	(aCWmin+1)/2-1	aCWmin	3	0
AC_VO	(aCWmin+1)/4-1	(aCWmin+1)/2-1	2	0

Figura 2.4: Parâmetros do mecanismo EDCA [6].

através do meio ar. A camada física encontra-se dividida em essencialmente três entidades (Figura 2.5): uma entidade de gestão das funções da camada física *PHY Sublayer Management Entity* (PLME), a função *Physical Medium Dependent* (PMD) e a função *Physical Layer Convergence Procedure* (PLCP).



Figura 2.5: Modelo de referência das camadas MAC e PHY [6].

O sistema PMD é responsável por interagir diretamente com o meio sem fios, estando especificadas diversas alternativas para esta subcamada na norma IEEE 802.11. A opção utilizada no contexto das comunicações veiculares é a técnica Orthogonal Frequency Division Multiplexing (OFDM). Devido à variedade de sistemas PMD possíveis, existe uma função de uniformização (PLCP) que permite realizar a interface entre a camada MAC e a subcamada PMD, proporcionando o mínimo de dependência entre elas.

No processo de transmissão de uma mensagem, a camada PLCP realiza assim uma conversão das tramas provenientes da camada MAC - *PHY Service Data Unit* (PSDU) -, em tramas prontas a converter em símbolos OFDM pela camada PMD - *PHY Protocol Data Unit* (PPDU), através da adição dos campos PLCP *Preamble* e PLCP *header*. Na fase de recepção, o preâmbulo e o cabeçalho da mensagem são utilizados na deteção e descodificação da mesma, de modo a entregar a trama PSDU à camada MAC. O formato de uma trama PPDU, bem com a localização do *payload* constituído pela trama PSDU, são apresentados na figura 2.6.

No início de uma transmissão, a camada MAC, para além da trama propriamente dita, passa à camada física um conjunto de parâmetros, designadamente a potência de transmissão, o tamanho da mensagem e a taxa de transmissão. Estes parâmetros são utilizados pela camada física na construção do PLCP *Header* e no processo de codificação, modulação e emissão da mensagem nas condições desejadas.

O campo PLCP *Preamble* da trama PPDU, constituído pelas *Short Training Sequences* (STS) e *Long Training Sequences* (LTS), é utilizado pelo recetor para sincronização e equalização do sinal. 8 μs após a deteção do início do preâmbulo, o recetor tem de declarar o canal como ocupado, impedindo qualquer tentativa de transmissão. O campo SIGNAL incorpora a informação necessária para a correta desmodulação da trama (campos RATE e LENGTH), sendo por isso constituído por um único símbolo OFDM enviado na modulação mais ro-



Figura 2.6: Formato de uma trama PPDU [6].

busta (BPSK 1/2). Este campo é também importante pelo facto de permitir calcular quanto tempo irá durar a transmissão da mensagem, mesmo que esta não consiga ser descodificada corretamente.

A camada PMD utiliza a técnica OFDM em canais de 10 MHz, como já foi referido anteriormente. São usadas 52 subportadoras (4 das quais são portadoras piloto) espaçadas de 156,25 KHz. Numa dada transmissão, utiliza-se uma de entre 4 constelações possíveis para modular cada subportadora (BPSK, QPSK, 16-QAM e 64-QAM). Para cada uma destas modulações existem também duas taxas de codificação diferentes, que são utilizadas para aumentar o nível de redundância da mensagem, aumentando a probabilidade de uma descodificação correta através do mecanismo de *Forward Error Correction* (FEC) usado. Existem desta forma oito técnicas de modulação distintas, correspondentes a oito taxas de transmissão diferentes, tal como se pode observar na tabela 2.1.

Modulation Technique	Coded Bit Rate (Mbps)	Coding Rate	Data Rate (Mbps)	Data Bits per OFDM Symbol
BPSK	6	1/2	3	24
BPSK	6	3/4	4.5	36
QPSK	12	1/2	6	48
QPSK	12	3/4	9	72
16-QAM	24	1/2	12	96
16-QAM	24	3/4	18	144
64-QAM	36	2/3	24	192
64-QAM	36	3/4	27	216

Tabela 2.1: Taxas de transmissão possíveis em canais de 10 MHz [5].

Quando recebe um pedido de transmissão, a entidade PMD recebe os bits codificados provenientes da camada PLCP e realiza o mapeamento dos bits nos símbolos da constelação requerida pela taxa de transmissão anunciada. Trata também do cálculo da *Inverse Fast Fourier Transform* (IFFT), da inserção dos intervalos de guarda, do processo de *windowing*, da conversão do sinal para *Radio Frequency* (RF) e amplificação do mesmo. Durante uma receção, esta função é responsável pelo mecanismo de controlo automático de ganho, conversão
de RF para banda-base, sincronização e equalização, mapeamento dos símbolos em bits, remoção dos intervalos de guarda e cálculo da *Fast Fourier Transform* (FFT).

Relativamente à potência transmitida pelos rádios dos emissores, foram definidas quatro classes de operação nos Estados Unidos da América. A cada classe corresponde uma potência máxima de transmissão, proporcionando um determinado alcance na transmissão. Os dispositivos a operar na classe A possuem um alcance de 15 metros, na classe B de 100 metros, na classe C de 400 metros e na classe D de 1000 metros. As potências máximas de operação permitidas em cada classe são apresentadas na tabela 2.2. Os rádios inseridos em OBUs deverão operar normalmente na classe C, estando os dispositivos a operar em classe D inseridos nas RSUs.

STA transmit power classification	Maximum STA transmit power (mW)	Maximum permitted EIRP (dBm)
А	1	23
В	10	23
С	100	33
D	760 Note that for this class higher power is permitted as long as the power level is reduced to this level at the antenna input and the emission mask specifications are met.	33 for nongovernment44.8 for government

Tabela 2.2: Potências máximas de transmissão [6].

Encontra-se também associado a cada classe de operação, uma máscara espetral que especifica os limites da energia emitida fora da banda de frequência do canal em utilização. A máscara espetral genérica encontra-se representada na figura 2.7. Os limites desta máscara são cada vez mais apertados, à medida que a potência máxima correspondente a uma determinada classe de operação aumenta. Por conseguinte, a classe D é aquela que possui uma máscara espetral mais restritiva em termos de emissões espúrias. Os limites das várias máscaras espetrais encontram-se descritos na tabela 2.3.

	Permitted power spectral density, dBr									
STA transmit power class	± 4.5 MHz offset (±f1)	± 5.0 MHz offset (±f2)	± 5.5 MHz offset (±f3)	± 10 MHz offset (±f4)	± 15 MHz offset (±f5)					
Class A	0	-10	-20	-28	-40					
Class B	0	-16	-20	-28	-40					
Class C	0	-26	-32	-40	-50					
Class D	0	-35	-45	-55	-65					

Tabela 2.3: Limites de energia das máscaras espetrais [6].



Figura 2.7: Máscara Espetral Genérica [6].

Clear Channel Assessment

Clear Channel Assessment (CCA) é uma função lógica existente na camada física, que determina o estado atual de ocupação do meio *wireless*. A informação disponibilizada por este mecanismo é utilizada para determinar se a cadeia de receção se encontra a descodificar uma trama, ou se o meio se encontra livre quando se deseja realizar a transmissão de um pacote. Por conseguinte, a declaração de meio livre ou de meio ocupado por parte do mecanismo de CCA, constitui um dado essencial fornecido à camada MAC para realização do controlo de acesso ao meio através do mecanismo de CSMA/CA.

Segundo o standard IEEE 802.11, o método de CCA deve indicar meio ocupado sempre que for detetado o início válido de um pacote OFDM, cuja potência na receção seja igual ou superior à sensibilidade mínima definida (-85 dBm para canais de 10 MHz). Esta indicação deve ser efetuada, com uma probabilidade superior a 90 %, durante os primeiros 8 μ s do início de cada pacote, tempo necessário para identificar os primeiros símbolos das STS que fazem parte do preâmbulo de uma trama. Se a porção correspondente ao preâmbulo não for detetada, o mecanismo de CCA deve sinalizar igualmente meio ocupado para qualquer sinal 20 dB acima da sensibilidade mínima, o que corresponde a sinais com uma energia superior a -65 dBm em canais de 10 MHz. A energia existente no canal é reportada através do sinal de *Received Signal Strength Indication* (RSSI).

Se o nível do sinal de RSSI baixar abruptamente antes da receção completa de uma trama, indicando ao mecanismo de CCA que o meio já não se encontra ocupado, uma condição de erro deve ser reportada à camada MAC através da primitiva que sinaliza *Carrier Lost*. Nesta situação, o CCA deve continuar a declarar meio ocupado até ao instante final previsto para a trama que se encontrava a ser recebida. Este cálculo é realizado através da informação presente no campo SIGNAL, sobre o tamanho (LENGTH) e a taxa de codificação (RATE), que permite obter uma estimativa da duração total do pacote.

2.4 Standard IEEE 1609.4

De modo a proporcionar a possibilidade de utilização dos vários canais existentes no espetro alocado por um dispositivo com um único rádio, foi desenvolvida a norma IEEE 1609.4 [8] para os sistemas baseados na pilha protocolar IEEE WAVE. Este *standard* define a operação multi-canal realizada ao nível da camada MAC, tratando-se de uma extensão à camada MAC descrita na norma IEEE 802.11 (figura 2.8).



Figura 2.8: Posicionamento do standard IEEE 1609.4 na pilha protocolar WAVE [8].

A operação multi-canal baseia-se na existência do canal de controlo (*Control Channel* (CCH)) e dos vários canais de serviço (*Service Channel* (SCH)). Inicialmente projetou-se a utilização do canal de controlo para a troca de mensagens de segurança crítica entre veículos e para a difusão das aplicações oferecidas nos vários canais de serviço.

O standard IEEE 1609.4 define a coordenação e sincronização necessárias para que uma estação possa selecionar e comutar entre os vários canais em instantes de tempo bem determinados. Deste modo, o acesso aos canais realiza-se com base em multiplexagem temporal (*Time Division Multiple Access* (TDMA)), sendo possível aos dispositivos intercalar o acesso entre o canal de controlo e os canais de serviço de modo periódico e alternado. Isto permite que um dispositivo WAVE possa receber tanto informação de alta prioridade, relativa à segurança rodoviária, durante o intervalo de tempo em que se encontra no canal de controlo (CCH *interval*), bem como dados provenientes por exemplo de um serviço de *infotainment*, durante o tempo em que se encontra sintonizado num canal de serviço (SCH *interval*). Consequentemente existem dois modos fundamentais de acesso aos canais: o acesso contínuo e o acesso alternado. No modo de acesso contínuo, a estação encontra-se sempre sintonizada no canal de controlo, quer durante o CCH *interval* como também no SCH *interval*. Desta forma, o dispositivo destina-se apenas à troca de informação crítica de modo a proporcionar um aumento da segurança rodoviária. No modo alternado, o dispositivo comuta de forma

periódica entre o canal de controlo e um canal de serviço específico. Estes dois modos de funcionamento podem ser observados na figura 2.9.



Figura 2.9: Modos fundamentais de acesso aos canais: a) contínuo, b) alternado [8].

Os períodos correspondentes a cada CCH *interval* e SCH *interval* são intervalos temporais bem definidos, com uma duração de 50 milissegundos. Desta forma, é possível a um dispositivo a funcionar em modo alternado, aceder ao canal de controlo de 100 em 100 milissegundos para enviar ou receber mensagens de segurança, valor empírico que assegura a existência de tempo de reação suficiente para que um condutor de um veículo consiga prevenir acidentes. No entanto, é necessário garantir que todos os nós da rede comutam para os canais de controlo e serviço simultaneamente. Esta condição é assegurada através do padrão internacional UTC, o qual estabelece o início de cada segundo. A sincronização de cada nó da rede com este padrão, pode ser alcançada independentemente através de um sistema de *Global Positioning System* (GPS), ou caso o dispositivo não se encontre dotado deste sistema, através da troca de mensagens com informação de cariz temporal com outros nós já sincronizados com o UTC.

O standard IEEE 1609.4 divide cada segundo UTC em dez Sync Intervals, cada um deles constituído por um CCH interval em primeiro lugar, seguido de um SCH interval (Figura 2.10). Tanto no início do CCH interval como do SCH interval, existe uma banda de guarda de 4 milissegundos, de modo a garantir que o rádio de cada dispositivo possui tempo suficiente para efetuar a mudança na sintonização do canal, e tendo também em consideração as possíveis imprecisões existentes na sincronização temporal de cada dispositivo. Desta forma, o intervalo de guarda divide-se num período inicial (igual a SyncTolerance/2 = 1ms) em que o dispositivo apenas pode receber mensagens, num intervalo intermédio em que efetivamente ocorre a comutação de canal por parte do rádio (durante MaxChSwitchTime = 2ms no máximo) e em que obviamente o dispositivo não consegue enviar nem receber mensagens, e num período final igual ao inicial (Figura 2.11). O valor de SyncTolerance corresponde à margem temporal concedida na sincronização dos relógios de cada nó, determinando se um dispositivo WAVE se encontra sintonizado com o UTC ou não. Se um dispositivo possuir uma incerteza estimada no seu relógio, superior a SyncTolerance/6, então é considerado não sincronizado com a referência UTC. Se tal acontecer, o dispositivo não pode funcionar no modo de acesso alternado.

Dado que no início de cada CCH *interval* pode existir uma grande quantidade de dispositivos a desejar transmitir informação, estes devem assumir que o meio se encontra ocupado durante todo o intervalo de guarda, de modo a que se garanta a execução do período de



Figura 2.10: Divisão do segundo UTC e do Sync Interval [8].



Figura 2.11: Divisão do intervalo de guarda (*Guard Interval*) [8].

backoff aleatório na tentativa de acesso ao meio através do mecanismo de CSMA/CA.

Para além dos modos de operação multi-canal acima descritos, existem mais duas formas de acesso designadas por acesso imediato e acesso alargado (figura 2.12). No caso da operação no modo imediato, o acesso ao canal de serviço é antecipado relativamente ao SCH *interval*, possibilitando ao dispositivo comutar imediatamente para o canal pretendido, assim que recebe o anúncio do serviço que deseja através do canal de controlo. O acesso alargado possibilita que uma estação permaneça sintonizada num determinado canal de serviço durante mais do que um período de 50 milissegundos de uma forma ininterrupta. Para tal, basta indicar no pedido de mudança de canal, qual o número de intervalos durante os quais deseja permanecer num canal de serviço específico após o CCH *interval*. Estes dois modos de funcionamento podem também ser conjugados, de modo a proporcionar acesso imediato e alargado em simultâneo.

Apesar desta norma possibilitar aos dispositivos com um único rádio, uma forma flexível de acesso ao canal de controlo e aos diversos canais de serviço, vários estudos indicam que a redução da capacidade do canal de controlo para menos de metade em dispositivos que funcionem em modo de alternância entre canais, pode ter consequências nefastas para a troca de mensagens de segurança. O principal efeito negativo é o atraso na transmissão de mensagens críticas, que por vezes pode ser adiada para o CCH *interval* seguinte, ou até mesmo o facto destas poderem ser descartadas devido ao término do limite temporal previsto para a sua transmissão. Esta situação torna-se tanto mais evidente quanto o maior for o número de nós na rede, ou o número de mensagens trocadas entre eles por unidade de tempo. Uma análise do desempenho deste *standard* no que diz respeito ao modelo de comunicação de mensagens de segurança pode ser encontrado em [10] e [14]. Outra consequência nefasta



Figura 2.12: Modos de operação multi-canal: a) contínuo b) alternado c) imediato d) alargado [8].

da redução da capacidade do canal de controlo é o perigo de *starvation* para o tráfego menos prioritário, como é o caso das tramas que anunciam os serviços presentes nos outros canais.

Após a identificação destes problemas, a norma 1609.4 foi tornada opcional e foi apresentada uma solução nos Estados Unidos que propunha a utilização do canal de serviço 172 exclusivamente para troca de mensagens de segurança. Desta forma, os dispositivos WAVE deveriam possuir dois rádios, um deles sempre sintonizado no canal de segurança 172 e o outro a realizar o mecanismo de mudança de canal proposto no *standard* 1609.4. Entretanto, também na Europa, os *standards* ETSI tornaram obrigatória a inclusão de dois rádios nos dispositivos que realizam comunicações, deixando antever que num futuro próximo os dispositivos multirádio serão a opção adotada na generalidade dos países do mundo. Uma discussão acerca das várias alternativas existentes no que diz respeito às opções de sintonização e mudança de canal, quer por parte de dispositivos com um único rádio, quer de dispositivos multi-rádio, tanto na Europa como nos Estados Unidos, assim como alguns problemas associados a cada uma dessas opções, pode ser encontrada em [9].

O consenso em torno da utilização de dispositivos multi-rádio nos cenários de comunicações veiculares futuros, reforça a importância da conceção de um sistema que incorpore esta característica. Dado que um dos principais objetivos deste trabalho é contribuir para o aumento da segurança rodoviária, e uma vez que a opção pela integração de dois rádios se baseia na premissa de que o desempenho na troca de mensagens críticas será aumentado, faz todo o sentido desenvolver uma plataforma que possua um rádio exclusivamente destinados à comunicação de mensagens de segurança, tal como se encontra previsto nas normas internacionais mais recentes.

2.5 Plataformas COTS e académicas

Os conceitos e protocolos anteriormente referidos constituem a base para a realização do projeto definido no âmbito desta dissertação. Este projeto consiste na construção e desenvolvimento de um sistema de comunicações veiculares, estando focado na implementação, teste e validação de uma plataforma física.

Existem já algumas plataformas com um propósito semelhante no mercado, contudo as suas arquiteturas não permitem alcançar os objetivos que motivaram o desenvolvimento deste dispositivo. Pretende-se que esta plataforma faça parte de um sistema completamente aberto e reconfigurável, onde se tem acesso a todos os detalhes de implementação, desde a camada física até ao nível da aplicação. Desta forma é possível acompanhar a constante evolução dos *standards* referidos, e por outro lado desenvolver soluções inovadoras e alternativas no contexto das comunicações veiculares e dos sistemas inteligentes de transportes. Do ponto de vista da investigação científica e tecnológica, esta última possibilidade é deveras importante e atrativa, uma vez que permite a apresentação de novas propostas à comunidade científica, contribuindo para a evolução da segurança e eficiência rodoviária. Estas propostas podem inclusivamente ser validadas em cenários reais dada a existência do hardware necessário.

Algumas das áreas em que poderão surgir contribuições valiosas no âmbito das comunicações veiculares, são por exemplo, o ramo de sistemas de tempo-real, tolerância a faltas, resiliência a ataques, etc. A investigação nestas áreas tem como objetivo comum, o aumento da robustez, confiabilidade, integridade e disponibilidade dos sistemas veiculares no domínio das aplicações de segurança.

De seguida são apresentados alguns exemplos de empresas que produzem sistemas DSRC a operar na banda de frequência dos 5.9 GHz:

- Arada Systems
- Audio Mobil
- Cohda Wireless
- Denso
- *DGE*
- Savari
- Autotalks
- Kapsch Group
- Unex
- Persentech
- *NEC*
- Veniam Works



Figura 2.13: Componentes de um sistema de comunicações veiculares num automóvel *Toyota* [20].

A empresa Arada Systems, bem como muitas outras, utiliza nos seus equipamentos [15] um dispositivo WiFi da marca Atheros para implementação da camada física. As camadas superiores da pilha protocolar são executadas num embedded PC com o sistema operativo Linux. A maioria das soluções incorpora também um recetor GPS para localização e sincronização temporal.

O dispositivo *MK2 WAVE-DSRC Radio* [16] da empresa *Cohda Wireless*, possui inovações significativas ao nível da camada física, designadamente um aumento de desempenho relativamente aos tradicionais chips WiFi [17]. Os módulos de rádio deste equipamento são constituídos por duas antenas, que podem ser utilizadas em simultâneo para uma melhor receção do sinal de rádio-frequência, através do aproveitamento da diversidade espacial existente nos ambientes em que estes dispositivos operam. A utilização destas técnicas permite a obtenção de melhorias significativas nos resultados alcançados nas comunicações.

A empresa *Denso* com os seus dispositivos *Wireless Security Unit* (WSU) e miniWSU, é uma das empresas em que os produtos se encontram num estado de desenvolvimento mais avançado, com testes de campo em ambientes reais e demonstrações realizadas quer no mercado americano como europeu [18][19].

Por outro lado, existem também fabricantes de automóveis a desenvolver dispositivos DSRC 5.9 GHz, para incorporar nos veículos que produzem. Um dos casos mais emblemáticos é a *Toyota*, que já desenvolveu alguns cenários de aplicação real e efetiva das comunicações veiculares, em que os OBUs se encontram plenamente integrados nos veículos (figura 2.13), sendo auxiliados pela informação proveniente de RSUs em situações de congestionamento de tráfego e cruzamentos sem visibilidade [3].

Para além das plataformas comerciais referidas, existem também alguns casos de sistemas desenvolvidos em contexto académico. Em [21] é apresentado um sistema construído com componentes comerciais disponíveis a um preço acessível, validado através de testes realizados em cenários reais de operação. Apesar dos autores desta plataforma considerarem a sua solução aberta e personalizável, uma vez que é possível aceder aos blocos principais do sistema e trocá-los por outros, não é por exemplo permitido alterar nenhum detalhe de operação da camada física, visto esta parte da pilha protocolar ser completamente implementada através de um único componente adquirido no mercado.

Mais dois trabalhos propostos nesta área, apresentam um transmissor [22] e um receptor

[23] implementados de acordo com o *standard* IEEE 802.11p e baseados no conceito de *Software Defined Radio* (SDR). Ambos aproveitam este fator para produzir um sistema flexível e de custo reduzido. A implementação do transmissor assenta na utilização de uma plataforma *open-source* denominada GNURadio, que permite a adoção de uma metodologia de prototipagem rápida, através da integração de ferramentas como o MatLab, possibilitando a criação de blocos das cadeias de transmissão e receção digitais num curto espaço de tempo. Estes blocos são depois facilmente exportados para a plataforma física e validados. O recetor referido é implementado através de um modelo da camada física desenvolvido em *Field Programmable Gate Array* (FPGA), que utiliza um processador SPARC LEON3 de 32-bit sintetizado em hardware programável.

2.6 Conclusão

Neste capítulo foram descritos os conceitos fundamentais relacionados com a operação dos sistemas de comunicação veiculares e foi apresentado o estado-da-arte realizado nesta área, em termos de plataformas de comunicação académicas e à venda no mercado (COTS). Através da análise dos equipamentos existentes, foi explicada a motivação para a realização deste projeto, que deriva da necessidade de desenvolver um sistema de comunicações veiculares flexível, aberto e reconfigurável. Desta forma é possível realizar facilmente modificações e atualizações no sistema desenvolvido, e prôpor alterações que possam contribuir para aumentar o desempenho e fiabilidade deste tipo de comunicações, conduzindo a um incremento da segurança rodoviária proporcionada pelos sistemas de transporte inteligentes.

No capítulo seguinte é apresentado o projeto da plataforma multi-rádio, que se baseou numa versão já existente com um único rádio, desenvolvida anteriormente no âmbito do projeto HEADWAY [12].

Capítulo 3

Especificação e Desenvolvimento da Plataforma

3.1 Introdução

O objetivo deste projeto consiste no desenvolvimento de uma plataforma para comunicações veiculares DSRC, para operação na banda dos 5.9 GHz, que suporte quer os standards europeus (ETSI), quer os norte-americanos (WAVE), e que ao mesmo tempo seja suficientemente flexível e facilmente reconfigurável, de modo a incorporar modificações e atualizações futuras. Pretende-se também que o sistema a implementar tanto possa ser utilizado no interior dos veículos (OBUs) como nas infraestruturas de beira de estrada (RSUs), podendo sofrer pequenas adaptações (como por exemplo, no que diz respeito às antenas utilizadas, aos transformadores para alimentação energética ou a ligação a dispositivos móveis) dependendo da situação em causa.

3.2 Requisitos e Objetivos

Decorrente do objetivo exposto anteriormente, existe um conjunto de requisitos e especificações definido para a arquitetura geral do sistema:

- Elaboração de uma plataforma com dois rádios, de modo a assegurar a operação multicanal simultâneo, tal como definido nos *standards* internacionais mais recentes [6][11];
- Integração de um dispositivo GPS, com o intuito de possibilitar o desenvolvimento de mecanismos de sincronização temporal e localização;
- Desenho da arquitetura do sistema tendo por base os conceitos de *Software Defined Radio* e hardware reconfigurável (FPGA), seguindo as tendências atuais de crescente flexibilidade e reconfiguração dinâmica presentes nos sistemas de rádio;
- Inclusão de uma ligação 3G ou 4G para atualização remota da plataforma e possivelmente para utilização como rede de *backup*;
- Possibilidade de ligação à interface *On-Board Diagnostics* (OBD) presente nos modelos de automóveis mais recentes, permitindo o acesso a informação sobre o estado dos veículos;

- Utilização de um *Single Board Computer* com o sistema operativo Linux para desenvolvimento das camadas superiores da pilha protocolar e dos serviços e aplicações ITS;
- Ligação a um *smartphone* (no caso dos OBUs) para realização da *interface* com o utilizador do sistema e possivelmente para o acesso à rede de 3G ou 4G referida anteriormente.

3.3 Arquitetura geral do sistema

De acordo com os requisitos referidos, definiu-se a arquitetura e as interligações entre os vários componentes presentes na figura 3.1. O sistema de comunicações veiculares desenvolvido é essencialmente constituído por três componentes físicos: um *smartphone*, um *Single Board Computer* e uma plataforma multi-rádio.



Figura 3.1: Arquitetura geral do sistema.

3.3.1 Smartphone

O smartphone é responsável pela interface gráfica com o utilizador (Graphical User Interface (GUI)) e pela ligação a uma rede 3G/4G, e encontra-se ligado por USB ao embedded PC. A ligação a uma rede 3G/4G torna possível o diagnóstico à distância da plataforma e a atualização remota do software presente no Single Board Computer, assim como da configuração existente na FPGA. Por outro lado, possibilita a criação de uma rede redundante para situações em que as comunicações na banda dos 5.9 GHz se encontrem saturadas ou indisponíveis. Por último, ainda poderá permitir o acesso ao serviço eCall, que basicamente consiste na marcação automática do número 112 em situações de emergência.

3.3.2 Single Board Computer

O Single Board Computer baseia-se numa distribuição do sistema operativo Linux e a sua principal funcionalidade é a implementação das camadas superiores da pilha protocolar, nomeadamente desde as aplicações e serviços ITS, passando pelas camadas de rede e LLC, até parte da camada MAC, designada por Upper MAC (UMAC). A divisão da camada MAC em duas partes distintas não se encontra prevista no standard. Todavia, optou-se por separar as operações que exigem uma previsibilidade temporal elevada (ao nível do ciclo de relógio) daquelas que não requerem essa característica. Consequentemente as funcionalidades críticas a nível temporal foram implementadas em hardware (Lower MAC (LMAC)), enquanto que as restantes foram desenvolvidas em software (UMAC) [24]. O Single Board Computer (SBC) escolhido para esta fase de desenvolvimento foi um Raspberry Pi Model B, dado o seu baixo custo e o facto de satisfazer todos os requisitos necessários. Este componente pode ser também responsável, nos casos em que os veículos se encontrem equipados com o sistema OBD, por receber e processar a informação enviada por este, através de um ligação USB ou através dos pinos de General-Purpose Input/Output (GPIO) existentes no Raspberry Pi. O SBC encontra-se também conectado à plataforma multi-rádio, através de uma ligação USB, para envio e receção de dados e configuração ao nível da camada MAC.

3.3.3 Plataforma Multi-Rádio

O desenvolvimento da plataforma multi-rádio é o foco principal desta dissertação, tendo este componente a função de implementar as camadas mais baixas da pilha protocolar, designadamente parte da camada MAC (LMAC) e a camada física, desde a banda base digital até à antena. A ligação USB ao SBC permite o estabelecimento de vários tipos de comunicação entre a FPGA e o sistema operativo, comportando-se a plataforma como um adaptador de rede (DSRC) com interface *Universal Serial Bus* (USB) com um SBC Linux. Neste momento encontram-se implementados por meio de multiplexagem no tempo quatro canais de comunicação independentes sobre a ligação USB: dois *canais* dedicados aos dois rádios DSRC, uma porta COM virtual para receção das tramas provenientes do dispositivo GPS e um *canal* para configuração da FPGA em situações de atualização (remota) do sistema.

3.4 Arquitetura da plataforma multi-rádio

Uma visão mais detalhada da plataforma multi-rádio pode ser obtida nas figuras $3.2 \, e \, 3.3$. Pode-se observar a existência de dois conjuntos semelhantes compostos por um módulo de RF e um conversor *Analog-to-Digital/Digital-to-Analog* (AD/DA), que constituem os dois canais físicos de acesso rádio. Ambos se encontram ligados à FPGA, assim como o módulo GPS. Em termos de ligações ao exterior, para além da porta USB onde se encontra ligado o SBC, é também possível observar uma ligação série e um conjunto de pinos GPIO, que podem ser utilizados livremente. O sistema é alimentado com +5V, sendo as restantes tensões necessárias para o funcionamento do mesmo, geradas internamente.

3.4.1 Módulo FPGA

Um dos blocos essenciais desta plataforma é o módulo TE0630 da Trenz Electronics que incorpora uma FPGA da família Spartan 6 da Xilinx (figura 3.4). Este módulo fazia parte



Figura 3.2: Arquitetura da plataforma multi-rádio.



Figura 3.3: Plataforma multi-rádio.

da versão anterior da plataforma, e incorporava o desenvolvimento inicial da camada física digital e parte da camada MAC. Ao optar-se por manter o mesmo módulo na plataforma multi-rádio, não foi necessário proceder a alterações significativas na instanciação do sistema anteriormente desenvolvido. O modelo da FPGA é o XC6SLX150-CSG484, que possui as características descritas pela tabela 3.1, onde se pode observar por exemplo o número de *Configurable Logic Blocks* (CLBs) *Slices* disponíveis, a capacidade em termos de Block RAM ou o número de pinos de I/O existentes. Este módulo possui também um controlador USB da *Cypress* que permite a troca de dados entre a FPGA e o *Single Board Computer*. Dos 338 pinos de entrada e saída da FPGA, apenas são disponibilizados 110 pelo módulo, através de dois conectores *Board to Board* (B2B). Existem dois osciladores (24 MHz e 100 MHz) integrados no módulo e a gama de tensão de alimentação situa-se entre os 4, 0V e 5, 5V.



Figura 3.4: Módulo FPGA.

A Lower MAC e a camada física digital em banda base foram modeladas recorrendo à linguagem de descrição de hardware VHSIC Hardware Description Language (VHDL) e encontram-se instanciadas na FPGA. Como referido anteriormente, as restantes camadas protocolares encontram-se implementadas no SBC e a comunicação é realizada através de uma ligação USB. Para além do processamento das tramas de dados nas camadas inferiores da pilha protocolar, o módulo FPGA é também responsável pelo controlo e comunicação com os conversores AD/DA, módulo GPS e o Transceiver, Low Noise Amplifier (LNA), Power Amplifier (PA) e RF Switch, presentes nos módulos de RF.

Logic Cells	CLB Slices	CLB Flip-Flops	DSP Slices	Block RAM (Kb)	User I/O
147.443	23.038	184.304	180	4.824	338

Tabela 3.1: Características da FPGA Spartan 6 XC6SLX150-CSG484 [25]	rísticas da FPGA Spartan 6 XC6SLX150-CSG484 [2	5]
---	--	----

O acesso para leitura e escrita dos registos internos do conversor AD/DA é realizado através de uma conexão *Serial Peripheral Interface* (SPI), composta por quatro sinais. Outras funcionalidades do conversor, tais como a gestão de energia, são diretamente controlados por pinos dedicados. De uma forma semelhante, a FPGA configura os registos internos do *transceiver*, existente no módulo de RF, através de outro barramento SPI. Contudo, uma vez que neste caso, apenas existe acesso para escrita, a ligação envolve somente três sinais. Existem também dois sinais, necessários para controlar o LNA, o PA e o RF *Switch*, e que essencialmente realizam a operação de comutação entre o modo de receção e o modo de transmissão. A FPGA pode ser configurada através de um dispositivo de programação da Xilinx com interface Join Test Action Group (JTAG), ou numa situação de power-up ou reset através de uma mémoria Flash. Esta memória Flash pode por sua vez, ser também programada através do conector JTAG ou via USB.

O módulo da FPGA encontra-se conectado ao resto da plataforma através de dois conectores de 80 pinos da *Hirose*. Aos pinos de *Input/Output* (I/O) utilizados (por exemplo, na ligação ao conversor AD/DA) foram adicionadas resistências de baixo valor (33 Ω) em série, com o objetivo de garantir a integridade do sinal e limitar o picos de corrente associados às transições de nível nas pistas digitais.

3.4.2 Processador AD/DA

Na figura 3.1 é possível observar que a plataforma multi-rádio se encontra dividida em dois domínios distintos, o digital e o analógico. O processador AD/DA utilizado, o modelo AD9861 da *Analog Devices* (figura 3.5), realiza a interligação entre esses dois domínios, convertendo os sinais banda base (amostras em fase e quadratura - I/Q) modulados através da técnica OFDM, de digital para analógico durante uma transmissão e de analógico para digital aquando duma receção.



Figura 3.5: Processador AD/DA.

O processador AD9861 inclui duas *Digital-to-Analog Converters* (DACs) configuráveis de 10 bits, desenhadas para operar até ao máximo de 200 Msps na transmissão de dados. No caminho de receção, este componente disponibiliza duas *Analog-to-Digital Converters* (ADCs) de 10 bits que podem funcionar até ao limite de 50 Msps. Um par DAC/ADC é utilizado para converter a componente em fase do sinal OFDM, enquanto que o outro par é usado para realizar a conversão da componente em quadratura. Dado que a largura de banda de cada canal utilizado nas comunicações veiculares é de 10 MHz, a taxa de amostragem mínima requerida é 20 Msps, e portanto existe uma margem disponível relativamente ao limite disponibilizado pelo conversor AD/DA.

A sincronização dos dados entre o conversor e a FPGA é realizada através de um sinal de relógio *single-ended*, gerado pelo AD9861. Este sinal encontra-se ligado a uma entrada global de relógio, aproveitando os recursos existentes na FPGA para garantir um melhor desempenho ao nível das restrições temporais.

A interligação entre o AD/DA e o módulo de RF é estabelecida através de pares de entradas e saídas diferenciais, resultando numa melhor imunidade ao ruído, uma menor distorção harmónica (*Total Harmonic Distortion* (THD)) e um maior *Spurious-Free Dynamic Range* (SFDR), quer para o caminho de receção de sinal como para o caminho de transmissão. A sincronização entre estes dois componentes é garantida por um oscilador de 20 MHz localizado no módulo de RF, assegurando um reduzido valor de *Symbol Clock Error*. Este sinal de relógio é utilizado também para gerar todos os sinais de relógio internos do dispositivo, através de blocos programáveis como circuitos de divisão de frequência, *Phase Locked Loops* (PLLs), *multiplexers*, entre outros.

Este componente inclui também duas ADCs auxiliares de 10 bits que permitem a digitalização do sinal de RSSI e da potência emitida pelo amplificador de potência, ambos provenientes do módulo de RF. O sinal de RSSI é uma medida da energia presente no sinal de rádio recebido e permite calcular a amplificação necessária para uma correta descodificação do mesmo pela cadeia de receção.

Um pormenor importante sobre a integração do conversor AD/DA no sistema é a distribuição de energia, uma vez que este componente integra tanto partes digitais como analógicas. A parte digital é caraterizada por estar sujeita a transições muito rápidas nos seus sinais, que induzem componentes de alta-frequência nas pistas de alimentação. Tipicamente a distribuição espetral deste ruído digital possui uma componente bastante próxima da frequência de relógio do sistema e outras situadas nos harmónicos deste. Para prevenir que este ruído degrade significativamente os sinais do domínio analógico, são utilizadas fontes de alimentação e planos de massa distintos. Como tal, dois reguladores de tensão são usados para gerar os 3,3V necessários, um para a parte digital e outro para a parte analógica. Para além disso, a regulação analógica encontra-se dividida em três ramos, cada um deles com um filtro LC passa-baixo (numa topologia em π) aplicado. As tensões DC filtradas resultantes são distribuídas pelos elementos analógicos do conversor (ADCs, DACs e PLL).

3.4.3 Módulo de RF

O módulo de rádio frequência (figura 3.6) é responsável pela conversão e amplificação dos sinais analógicos *In-phase/Quadrature* (I/Q) em banda base para um sinal eletromagnético na gama dos 5.9 GHz e vice-versa. Este bloco já se encontrava desenvolvido para uma versão anterior da plataforma, portanto a sua conceção não faz parte do trabalho realizado no âmbito desta dissertação. É essencialmente constituído por um *transceiver* (MAX2828), um PA (SE5004L), um LNA (RF5515) e um RF *Switch* (RFSW8000), tal como pode ser observado na figura 3.7.

As principais operações realizadas por este módulo são:

- Conversão do sinal de banda-base para rádio-frequência (*up-conversion*) e de rádiofrequência para banda-base (*down-conversion*) pelo transceiver;
- Amplificação do sinal através do *Power Amplifier*, quando o módulo se encontra no modo de transmissão;
- Amplificação do sinal pelo Low Noise Amplifier, quando o módulo se encontra no modo de receção;
- Estabelecimento dos caminhos de transmissão e receção através do RF Switch;
- Acondicionamento dos sinais diferenciais I/Q, quer na transmissão quer na receção, através do ajuste das gamas de tensão dos sinais entre o AD/DA e o *transceiver*;



Figura 3.6: Módulo de RF.



Figura 3.7: Arquitetura do módulo de RF.

• Acondicionamento dos sinais de RSSI (fornecido pelo transceiver) e de *Power Detector* (fornecido pelo PA).

3.4.4 Módulo GPS

A plataforma multi-rádio incorpora um módulo GPS (figura 3.8), que permite à unidade obter informação sobre a sua localização tri-dimensional e possibilita a sincronização temporal do sistema. O modelo PA6H da *GlobalTop* é um módulo com uma antena cerâmica integrada, possibilitando também a ligação a uma antena externa. A transição entre a utilização da antena integrada e da antena externa é automática, uma vez que o módulo possui um mecanismo que lhe permite detetar quando a antena externa se encontra conectada, passando a receber o sinal proveniente desta. Este módulo carateriza-se por possuir uma elevada sensibilidade (-165 dBm) juntamente com uma taxa de atualização máxima de informação de 10 Hz, um valor de *Time To First Fix* (TTFF) de aproximadamente 35 segundos e um baixo consumo de corrente (25 mA na fase de aquisição de sinal e 20 mA posteriormente).



Figura 3.8: Módulo GPS.

A precisão na posição disponibilizada é inferior a 3 metros, segundo a métrica 50% Circular Error Probability (CEP), o que permite ter uma estimativa bastante rigorosa da localização das unidades (RSUs e OBUs) ao longo das pistas rodoviárias. Estes dados, assim como outra informação relevante (por exemplo, data e hora atualizadas), são fornecidos através de uma interface UART ligada à FPGA, que posteriormente os encaminha para o Single Board Computer via USB. As tramas trocadas nesta interface obedecem ao protocolo NMEA 0183.

Para além de fornecer informação sobre a localização geográfica, o recetor GPS permite também efetuar sincronização temporal com a referência temporal a nível internacional - UTC, uma vez que os satélites artificiais que constituem a rede GPS, possuem relógios atómicos muito precisos. Esta sincronização é necessária, já que os nós das redes veiculares precisam de conhecer os instantes exatos relativos ao envio e receção de mensagens, para evitar interferência entre estações e erros e inconsistências na troca de pacotes. A sincronização através de dispositivos GPS tem sido largamente adotada nas redes celulares (2G, *Wimax*, LTE), *broadcast* de TV (DVB) e em redes de distribuição de energia elétrica (*power-grids*) [26]. O ajuste do relógio do sistema é possível, dado que o módulo GPS disponibiliza, para além da data e hora presentes nas tramas NMEA 0183, um sinal elétrico que indica com muito precisão o início de cada segundo UTC. Este sinal denomina-se 1 *Pulse Per Second* (PPS) e possui um *jitter* de 10 ns RMS, segundo as especificações disponibilizadas no *datasheet* do componente [27]. Recorde-se que, segundo a pilha protocolar WAVE, uma estação não se encontra sincronizada com a rede, se a diferença do relógio do seu sistema para a referência UTC for superior a 333 μ s.

3.4.5 Circuitos de Proteção e Regulação de Tensões Internas

A plataforma multi-rádio foi projetada para ser alimentada a partir de uma tensão regulada de 5 Volt, tal como o *Single Board Computer* utilizado (Raspberry Pi). Por esse motivo, a fonte de alimentação usada pode ser partilhada por ambos os componentes, através de um conector com derivações colocado logo à entrada da plataforma. Apesar da assunção de que a tensão de entrada se encontra devidamente regulada, incluise um circuito integrado (LTC4361) [28] que permite proteger a plataforma contra picos de tensão e também contra picos de corrente através de uma resistência de *sensing* (figura 3.9). Se a tensão de entrada subir acima de 5,8 V, o circuito baixa rapidamente (1 μ s) a tensão na *gate* do transístor M1, colocando a tensão de saída a 0 V.



Figura 3.9: Circuito de protecção contra picos de tensão e de corrente [28].

A proteção contra picos de corrente é realizada através de uma resistência de sensing (R_{SENSE}) colocada à entrada do circuito. A proteção é ativada quando a tensão no pino SENSE é inferior à tensão de entrada em mais do que 50 mV, durante pelo menos 10 μ s. No exemplo da figura, R_{SENSE} possui um valor de $0,025\Omega$, limitando a corrente a 1,5A. Na plataforma utilizou-se uma resistência de $0,015\Omega$, com o objetivo de limitar a corrente a cerca de 3,3A, valor estimado através da soma dos valores requisitados pelos vários componentes que constituem o sistema. Os principais consumidores de energia são os dois módulos de RF, em particular os amplificadores de potência que neles se encontram inseridos.

Após o circuito de proteção, os 5 Volt de tensão são depois distribuídos diretamente para os módulos de RF e FPGA e através de reguladores lineares para os restantes elementos da plataforma. São utilizados 3 reguladores LP38690 que reduzem a tensão de 5V para 3, 3V. Um deles é usado para fornecer energia ao módulo de GPS e a algumas interfaces, bem como à parte digital dos conversores AD/DA. Os outros dois são utilizados para alimentar as partes analógicas de cada um dos dois conversores AD/DA, sendo aplicados filtros LC para reduzir o ruído nas linhas analógicas, tal como referido anteriormente.

3.4.6 Interfaces externas

A plataforma multi-rádio possui várias interfaces externas. Para além da já referida ligação USB ao *Single Board Computer*, que se encontra incluída no módulo FPGA da *Trenz*, existem duas antenas DSRC e uma para o GPS, uma interface UART e pinos de GPIO.

A ligação às antenas é realizada através de conectores SMA. As antenas DSRC tanto

podem ser antenas omnidirecionais, provavelmente mais indicadas para serem integradas nas OBUs, como antenas direcionais, que poderão ser uma solução mais comum nas RSUs.

A interface UART, disponibilizada através de um conector mini-USB e um conversor UART-USB (XR21V1410IL16), pode ser utilizada para um acesso mais direto ao módulo FPGA, recurso importante durante a fase de desenvolvimento, teste e verificação do sistema.

Por fim, estão também disponíveis alguns pinos de GPIO juntamente com alimentação 5V. Esta interface oferece uma ligação suplementar, para adicionar componentes que possam vir a ser necessários introduzir no futuro.

3.5 Camada física digital

A camada física digital tem como papel controlar todo o hardware bem como implementar os mecanismos necessários à codificação e descodificação de informação. Tendo por base o conceito de *Software Defined Radio*, esta foi completamente implementada em FPGA, tornando o sistema flexível e reconfigurável. A camada física apresenta o interface definido pela norma e efetivamente isola as camadas superiores de todos os detalhes específicos do hardware utilizado. A estrutura geral da camada física digital implementada em FPGA pode ser observada na figura 3.10.



Figura 3.10: Arquitetura da camada física digital.

A implementação digital em FPGA da camada física divide-se essencialmente em quatro grandes blocos:

- MAC-PHY Controller Controlador responsável pela interligação da camada física com a camada MAC ao nível da configuração da camada física e do envio e receção de tramas. Realiza também a coordenação entre os modos de transmissão e de receção nos restantes blocos.
- Hardware & AGC Controller Este bloco implementa o controlo e configuração do restante hardware existente na camada física (conversor AD/DA e módulo de RF), realizando por exemplo, o mecanismo de CCA e a operação de controlo automático de ganho Automatic Gain Control (AGC) do transceiver localizado no módulo de RF.
- *Tx Chain* A cadeia de transmissão digital é responsável por adquirir a trama da camada MAC e processá-la de acordo com uma série de operações previstas na norma IEEE 802.11 (figura 3.11), por forma a produzir os símbolos OFDM que serão posteriormente transmitidos pela parte analógica da camada física.
- **Rx Chain** A cadeia de receção digital executa a tarefa de receber as amostras provenientes do conversor AD/DA, detetar a presença de tramas e convertê-las através de um conjunto de procedimentos descritos no *standard* IEEE 802.11 (figura 3.12), em *bitstreams* posteriormente encaminhadas para a camada MAC.

Na figura 3.10 é possível observar também a existência de um bloco denominado AD/DABus Interface, que interage com as cadeias de transmissão e receção digitais. A sua função é multiplexar o acesso destes dois blocos ao barramento de dados do processador AD/DA, permitindo o envio de dados por parte da cadeia de transmissão, quando o sistema se encontra a emitir um pacote, e encaminhando as amostras provenientes do AD/DA para a cadeia de receção, caso contrário.



Figura 3.11: Cadeia de transmissão digital (*Tx Chain*).



Figura 3.12: Cadeia de receção digital (Rx Chain).

3.5.1 Controlo automático de ganho

O mecanismo de controlo automático de ganho (AGC) tem com função ajustar a amplitude do sinal banda-base, que é enviado pelo módulo de RF para o conversor AD/DA, de maneira a alcançar um nível de sinal conveniente para minimizar erros na descodificação da trama. A potência do sinal RF recebido pela antena pode apresentar uma grande flutuação, dependendo de diversos parâmetros como a potência transmitida, as condições do canal e a distância ao transmissor. Sem controlo automático de ganho, o processamento banda-base seria difícil de realizar com sucesso, uma vez que o nível do sinal enviado para a ADC possuiria uma relação direta com o sinal de RF recebido na antena, saturando se a amplitude fosse demasiado alta, ou não sendo detetado se a amplitude fosse demasiado baixa. Para lidar com estas variações na amplitude do sinal, a camada física tem de incorporar o mecanismo de AGC, de modo a garantir que as amplitudes dos sinais nos estágios de processamento banda-base sejam o mais estáveis possíveis.

-					P	LCF	Pre	eam	ble	16+16	= 32µs								
	Sho	rt Pr	eam	ble	10)×1.(6 = 1	16µs	s	Long	Preamble	3.24	+6.4×2 = 16µs		.6+6.4 = 8µs		1.6+6.4 = 8µs		.6+6.4 = 8µs
	_									-						-		-	
t1	t2	t3	t4	t5	t6	t7	t8	t9	t10	GI2	T1		T2	GI	SIGNAL	GI	DATA1	GI	DATA2
◄			_	_		•	•	_	-	•				•		•		_	

Signal Detection and AGC

Figura 3.13: Período de atuação do mecanismo de AGC numa trama.

De acordo com a norma IEEE 802.11, o controlo automático de ganho tem de ser realizado durante a receção dos sete primeiros símbolos que constituem o campo *Short Preamble* de uma trama. Na figura 3.13 é possível observar a duração dos símbolos e campos de uma trama IEEE 802.11 em canais com largura de banda de 10 MHz. A duração dos primeiros sete símbolos é de $11, 2\mu s$. Por conseguinte, a deteção da trama e a operação de controlo automático de ganho têm de ser realizados durante este intervalo de tempo.



Figura 3.14: Mecanismo de controlo automático de ganho.

O algoritmo utilizado para implementar o mecanismo de controlo automático de ganho consiste na leitura do valor de RSSI e posterior ajuste do ganho dos amplificadores existentes no caminho de receção, com base na medida efetuada (figura 3.14).

As medidas do sinal de RSSI são fornecidas pelo *transceiver* (MAX2828) através de um sinal analógico, que após acondicionamento é digitalizado numa das ADCs auxiliares do conversor AD/DA. O valor de RSSI depende do ganho fornecido pelo LNA do *transceiver*. Na

figura 3.15 é possível observar a relação entre a tensão DC, que representa a medida de RSSI, e a potência à entrada do LNA, para três valores diferentes de ganho do LNA (0 dB, 17 dB e 35 dB). A gama dinâmica relativa à leitura do valor de RSSI é de aproximadamente 60 dB. Quando o sistema se encontra em modo de receção e o meio se encontra livre, ou seja, antes do dispositivo começar a receber o início de uma trama, o ganho do LNA encontra-se configurado com o valor máximo, de modo a permitir detetar tramas com níveis de potência tão baixos quanto a sensibilidade do módulo de RF.



Figura 3.15: Relação entre valor de RSSI e ganho e potência à entrada do LNA [29].

Após o meio ser declarado ocupado, o que ocorre assim que o valor medido de RSSI ultrapassa um limite pré-determinado, é efetuado um ajuste grosseiro da amplitude do sinal I/Q, configurando o ganho do LNA com um dos três valores referidos. A escolha deste valor depende igualmente do valor de RSSI lido.

Posteriormente, é realizado um ajuste fino do ganho aplicado ao sinal recebido, através do controlo do *Voltage Gain Amplifier* (VGA) presente à saída do *transceiver*. Este amplificador permite a seleção entre 32 níveis de ganho distintos, de 0 dB a 62 dB, estando os níveis espaçados de 2 em 2 dB.

O algoritmo que realiza o controlo automático de ganho encontra-se implementado em FPGA, no módulo *Hardware & AGC Controller*, e a configuração dos dois amplificadores (LNA e VGA) presentes no *transceiver* é efetuada através da escrita de um registo via SPI.

3.6 Conclusão

Neste capítulo foi apresentada a arquitetura geral da plataforma desenvolvida e os detalhes dos principais blocos que a constituem. A implementação deste sistema teve por base uma plataforma com um único rádio, da qual se herdaram alguns blocos, como por exemplo o módulo de RF e o módulo da FPGA, e da qual foram aproveitadas algumas opções de desenho da plataforma.

No próximo capítulo serão analisadas as contribuições realizadas ao nível dos mecanismos

que permitem a seleção e comutação de canal em cada um dos dispositivos rádio, quer ao nível da camada física, quer ao nível da camada MAC.

Capítulo 4

Mecanismos de Seleção de Canal

4.1 Introdução

Um dos requisitos indicados na fase de especificação da plataforma descrita no capítulo anterior consistia na integração de dois rádios no mesmo dispositivo, de modo a que este pudesse aceder a dois canais de rádio em simultâneo. De acordo com as evoluções mais recentes dos *standards* internacionais, um dos rádios deverá ser utilizado exclusivamente para troca de informação sobre segurança rodoviária, enquanto que o outro terá uma aplicação mais abrangente, incluindo serviços de informação de tráfego e entretenimento. O rádio dedicado às mensagens de segurança encontrar-se-á sempre fixo num canal específico. As perspetivas atuais apontam para que nos Estados Unidos da América, este canal seja o 172, e na Europa seja o 180 (canal de controlo). O outro rádio poderá comutar entre os restantes canais, de acordo com o tipo de serviço que se pretenda disponibilizar ou aceder (figura 4.1).



Figura 4.1: Modo de operação multi-canal simultâneo (situação na Europa).

Para permitir a sintonização de um rádio num determinado canal, é necessário desenvolver mecanismos apropriados em várias camadas da *stack* protocolar. Estes mecanismos devem não só permitir a seleção do canal durante o arranque inicial do dispositivo, mas também a comutação para outro canal durante todo o período de operação do mesmo, assegurando o modo de funcionamento descrito na figura 4.1.

Na descrição seguinte serão detalhados os mecanismos que permitem realizar a mudança e seleção de canal, ao nível das camadas *Lower MAC* e PHY digital, que constituem a parte da pilha protocolar implementada em FPGA através da linguagem de descrição de hardware (VHDL).

4.2 Seleção de canal na camada física

A seleção da banda de frequência em que o rádio se encontra sintonizado, é definida através da configuração do *transceiver* presente no módulo de RF. Este componente é responsável por realizar o *up-conversion* do sinal proveniente do conversor AD/DA e o *down-conversion* do sinal vindo da antena. A conversão de banda-base para RF e vice-versa é realizada através de misturadores alimentados com portadoras geradas por uma PLL. Esta PLL é configurável, permitindo criar sinusoides com diferentes frequências, através da configuração de dois registos do *transceiver (Integer-Divider Ratio e Fractional-Divider Ratio*).

Channels	Frequency Band (MHz)	Central Frequency (MHz)	Integer-Divider Ratio	Fractional-Divider Ratio
172	5855-5865	5860	0x20EA3	0x19994
174	5865 - 5875	5870	0x00EA3	0x33334
175	5865 - 5885	5875	0x00EB3	0x00004
176	5875 - 5885	5880	0x30EB3	0x0CCC4
178	5885 - 5895	5890	0x10EB3	0x26664
180	5895 - 5905	5900	0x00EC3	0x00004
181	5895 - 5915	5905	0x30EC3	0x0CCC4
182	5905 - 5915	5910	0x20EC3	0x19994
184	5915 - 5925	5920	0x00EC3	0x33334

Tabela 4.1: Programação dos registos do transceiver em função do canal desejado.

Na tabela 4.1 são apresentados os valores a enviar no barramento SPI para configurar os dois registos referidos. O *transceiver* pode ser configurado num de nove canais disponíveis, sete canais com uma largura de banda de 10 MHz (172, 174, 176, 178, 180, 182 e 184) e dois canais de 20 MHz (175 e 181). A utilização destes dois últimos foi inicialmente prevista na pilha protocolar WAVE.

A configuração dos dois registos indicados é realizada no arranque do funcionamento do sistema ou quando a camada física digital recebe um pedido de mudança de canal, através de uma primitiva denominada $CHG_CHANNEL_request$. Este mecanismo encontra-se integrado no bloco Hardware & AGC Controller da camada física digital descrita no capítulo anterior.

O pedido de mudança de canal é imediatamente atendido pela camada física, quando o meio se encontra livre ou durante a receção de uma trama, situações em que o módulo Hardware & AGC Controller se encontra a monitorizar a energia do sinal recebido (RSSI), no primeiro caso com o objetivo de identificar o início de uma trama, e no segundo de modo a detetar o seu término. Um pedido de comutação de canal pode também ocorrer durante a transmissão de uma mensagem, contudo nesta situação, é necessário esperar que a parte da trama que já se encontra armazenada na camada física seja enviada para o ar, para depois se proceder à configuração dos registos necessários.



Figura 4.2: Máquina de estados simplificada do bloco Hardware & AGC Controller.

Na figura 4.2 é apresentada uma versão resumida do diagrama de transição de estados que constitui o bloco *Hardware & AGC Controller*, que se encontra implementado em VHDL na FPGA. Um esquema mais completo e pormenorizado pode ser observado no apêndice A. Nesta máquina de estados está incluído o processo descrito de mudança de canal ao nível da

camada física.

4.2.1 Interface com a camada MAC

A articulação da camada física com a camada MAC (mais concretamente com a subcamada denominada Lower MAC), no que diz respeito ao processo de comutação de canal é efetuada através de três sinais: CHG_CHANNEL_request, CHANNEL_NUMBER e CHG_CHANNEL_confirm (figura 3.10). Quando a camada MAC deseja realizar uma mudança do canal de rádio, ativa o sinal CHG_CHANNEL_request, fornecendo em simultâneo o número do canal para o qual pretende comutar, valor enviado no barramento designado por CHANNEL_NUMBER. O sinal CHG_CHANNEL_request deverá ser mantido no nível lógico '1', até que seja recebida uma confirmação proveniente da camada física, indicada através do sinal CHG_CHANNEL_confirm. Esta confirmação só acontece, após a PLL do transceiver ter realizado o lock, o que significa que o módulo de RF já se encontra sintonizado na frequência pretendida.

4.3 Seleção de canal na *Lower MAC*

A *Lower MAC* corresponde à parte da camada MAC que interage diretamente com a camada física, realizando operações de mais baixo nível ou com especificações temporais mais restritas. Por este motivo, encontra-se implementada em FPGA, tal como a camada física digital.

4.3.1 Funcionalidades da Lower MAC

A Lower MAC é responsável por assegurar as seguintes funcionalidades:

- Realizar a interligação com a camada física, de acordo com a norma IEEE 802.11;
- Receber e transmitir tramas de/para a camada física;
- Gerir os bancos de memória onde as tramas devem ser guardadas, quer para transmissão quer para receção;
- Implementar o mecanismo de *Cyclic Redundancy Check* (CRC), calculando e introduzindo o campo *Frame Check Sequence* (FCS) nas tramas para transmissão, e verificando o mesmo campo nas tramas recebidas, com o objetivo de detetar eventuais erros;
- Atualizar os *timers* do sistema: os valores presentes nos *timers* são por exemplo utilizados no *timestamp* das mensagens enviadas e no mecanismo de controlo de acesso ao meio;
- Implementar o mecanismo de CSMA/CA, verificando por exemplo que a transmissão das mensagens só ocorre quando o meio se encontra livre, e após o cumprimento dos tempos de *backoff* e *Inter Frame Space*.

4.3.2 Arquitetura geral da Lower MAC

Para realizar as funções enunciadas, a LMAC encontra-se estruturada de acordo com a arquitetura apresentada na figura 4.3 [24]. Esta é essencialmente constituída por um banco de registos, uma memória e vários blocos de controlo. A interface com a subcamada *Upper MAC* é realizada através do acesso ao banco de registos e à memória RAM, e a interface com a camada física encontra-se implementada conforme descrito no *standard* IEEE 802.11.

O banco de registos, permite à *Upper MAC* controlar a atividade da *Lower MAC* e ler o seu estado. Os registos encontram-se divididos entre registos de controlo e registos de estado. Os registos de controlo permitem à UMAC atuar na LMAC, efetuando diversos pedidos e operações. Por exemplo, o registo TXCTRL permite à UMAC ordenar o envio de uma trama presente numa posição de memória específica, mediante a ativação de uma *flag* no registo. Os registos de estado possibilitam à UMAC verificar o estado de várias funções da LMAC, como por exemplo, a leitura do número de posições de memória livres (registo MEMSTA) ou a disponibilidade da LMAC para transmitir uma trama num dado momento (registo STATUS).

A memória instanciada possui dois portos para leitura e escrita. Um deles é destinado à UMAC, permitindo-lhe ler tramas recebidas pela LMAC e escrever mensagens para posterior envio para a camada física. O outro porto é utilizado pela LMAC para armazenar os pacotes recebidos da PHY e encaminhar as tramas indicadas pela UMAC para a camada física. A memória é dividida em posições de tamanho fixo, podendo conter cada uma delas uma trama. O tamanho de cada posição encontra-se dimensionado para o máximo de *bytes* ocupado por uma trama, e atualmente existem seis posições de memória instanciadas.

Existem também vários módulos que permitem controlar diversas funções. A maior parte deles consiste numa máquina de estados desenhada para realizar uma operação específica. O controlador de memória (MemoryController) é responsável pelo acesso dos restantes blocos às operações de alocação e libertação de posições de memória onde se encontram armazenadas as tramas. As máquinas de controlo de receção e transmissão ($Reception_SM$ e Transmission_SM) interagem com a camada física ao nível do envio e receção de dados, juntamente com os blocos geradores e verificadores do campo FCS ($FCS_Generate$ e FCS_Check). Existe também uma máquina de estados destinada à implementação do mecanismo de controlo de acesso ao meio ($CSMA_SM$) e outro módulo encarregue de atualizar os timers do sistema (Internal Timers).

4.3.3 Mudança de canal

Para além dos blocos referidos, foi necessário introduzir mais um módulo para realizar a operação de comutação de canal ao nível da *Lower MAC* (*ChgChannel_SM*). Este bloco é responsável por enviar um pedido à camada física com o número do canal de rádio para o qual o sistema deve comutar, e aguardar uma confirmação, de acordo com as primitivas descritas anteriormente.

A execução deste módulo é despoletada pela ativação de uma *flag* (CHG_CHN_RQT) no registo número 5 do banco de registos, por parte da *Upper MAC*. Este registo (CHGCHN) possui também um campo (CHG_CHN_NUMBER) destinado ao número do canal, que é escrito em simultâneo com a ativação da *flag* referida (figura 4.4).

O diagrama da máquina de estados que executa o mecanismo de mudança de canal ao nível da *Lower MAC*, pode ser observado na figura 4.5. O módulo *ChgChannel_SM* inicia a sua operação, quando deteta que o valor da *flag* CHGCHN é alterado para o valor lógico '1'. Esta



Figura 4.3: Arquitetura da Lower MAC (adaptado de [24]).

flag corresponde ao sinal *s_changeChannel_request* no diagrama de estados, e desencadeia a transição entre o estado *Idle* e o estado *WaitForTransmissionIdle*. No estado *WaitForTransmissionIdle*, é verificado se não existe nenhuma transmissão em curso. Se existir, é necessário terminá-la, através de ordens de cancelamento enviadas para o módulo que executa a trans-

CHG_CHN _RQT		CHG_CHN_NUMBER<7:0>
31	8	87 (



missão de tramas. Após a confirmação de que (já) não existe nenhuma transmissão a decorrer $(s_transmissionIdle = '1')$, é enviado um pedido de comutação de canal à camada física, com o número do canal de rádio pretendido (armazenado no campo CHG_CHN_NUMBER), a partir do estado ChgChannel. Neste estado, é também executado o reset da máquina de estados do mecanismo de CSMA/CA, repondo as condições iniciais deste módulo para a operação no novo canal. Posteriormente, quando a camada física indicar que o rádio já se encontra sintonizado na frequência requerida, através do sinal $s_PHY_CHG_CHANNEL_confirm$, a máquina transita para o estado TransmissionDisabled. Este estado encontra-se incluído no diagrama, uma vez que o standard IEEE 1609.4 da pilha norte-americana, prevê que após a comutação de canal, o rádio não poderá transmitir nenhuma informação durante um certo período de tempo. Essa condição é cumprida através de uma saída da máquina de estados (mediumBusy-Declared) que se mantêm a '1' durante a permanência neste estado, e que indica ao módulo $CSMA_SM$ que o meio se encontra ocupado. Quando o sinal que assegura o cumprimento do tempo de transmissão inativa após mudança de canal ($s_disableTransmission$), comuta para o valor lógico '0', a máquina de estados retorna ao seu estado inicial.



Figura 4.5: Diagrama de estados do bloco ChgChannel_SM.

4.4 Conclusão

Neste capítulo foi apresentado o trabalho efetuado ao nível dos mecanismos de mudança e seleção de canal, desenvolvidos e validados em hardware reconfigurável (FPGA). Os mecanismos implementados permitem selecionar, em qualquer instante no tempo, o canal de rádio em que cada dispositivo se pretende sintonizar, possibilitando à plataforma com dois rádios a operação simultânea em dois canais distintos. Desta forma, basta replicar a camada física digital e a subcamada LMAC apresentadas anteriormente, e utilizar os mecanismos descritos para sintonizar os dois rádios em bandas de frequência diferentes.

No capítulo subsequente são analisados os resultados decorrentes dos testes realizados ao desempenho da plataforma desenvolvida.

Capítulo 5

Testes e Resultados

5.1 Introdução

Neste capítulo são apresentadas algumas montagens e testes realizados que visam avaliar e validar o sistema desenvolvido.

Em primeiro lugar, são apresentados os valores de potência consumida pela plataforma multi-rádio em diferentes fases de operação. De seguida são avaliados diversos parâmetros de desempenho do sistema, tanto na transmissão como na receção. No modo de transmissão, os resultados recolhidos e analisados são a potência de transmissão alcançada, a conformidade com as máscaras espetrais e medidas de *Error Vector Magnitude* (EVM) nas constelações visualizadas num *Vector Signal Analyser* (VSA). Relativamente ao modo de receção, são apresentadas as medidas de sensibilidade da plataforma através de tramas injetadas a partir de um *Vector Signal Generator* (VSG).

Por último, são apresentados os resultados alcançados em testes de transmissão e receção de pacotes entre duas plataformas, para várias modulações e potências de transmissão.

Todos os testes descritos nas secções seguintes foram realizados para vários canais da banda de frequência destinada às comunicações veiculares. No entanto, dado que os resultados obtidos se revelaram praticamente invariantes em relação ao canal utilizado, são apenas apresentados os dados recolhidos para o canal 180 (canal de controlo nos *standards* ETSI), cuja frequência central se situa nos 5.9 GHz.

5.2 Consumo energético

A potência média consumida pela plataforma foi registada em várias situações distintas. A tabela 5.1 apresenta os valores medidos nos casos em que o sistema se encontra a inicializar, sem receber nem transmitir (CS/CCA), a receber num ou dois canais e a transmitir num ou dois canais à potência máxima. É também mostrado o consumo durante a fase de programação da memória *Flash* que contém a *bitstream* descarregada para a FPGA durante o arranque do sistema.

5.3 Testes de transmissão

A montagem laboratorial que permitiu avaliar alguns parâmetros da plataforma ao nível da transmissão de pacotes, pode ser observada nas figuras 5.1 e 5.2. Um computador foi

Fase de operação	Tensão (V)	Corrente(mA)	Potência média (W)
Inicialização do sistema		540	2.70
CS/CCA		856	4.28
Receber (1 rádio)	5	878	4.39
Receber (2 rádios)		890	4.45
Transmitir (1 rádio)		1270	6.35
Transmitir (2 rádios)		1710	8.55
Programar memória Flash		1280	6.40

Tabela 5.1: Consumo energético da plataforma.

ligado à plataforma multi-rádio, para ordenar o envio de tramas, registando-se os valores de potência à saída de um dos módulos de RF, que se encontrava conectado a um VSA através de um cabo e um atenuador. O nível de potência foi variada através de um programa de testes a correr no computador, que permite enviar para a LMAC a configuração de uma série de parâmetros, e.g. o tempo de *backoff*.



Figura 5.1: Esquema da montagem laboratorial para realização dos testes de transmissão.



Figura 5.2: Montagem laboratorial para realização dos testes de transmissão.
5.3.1 Potência na transmissão

Ao nível da camada física, a potência transmitida para o meio é controlada através da escrita num registo do *transceiver* do módulo de RF. Este registo tem um tamanho de 6 bits, permitindo controlar o nível de potência numa gama de 64 níveis. A figura 5.3 apresenta os valores de potência medidos no VSA, para 17 níveis diferentes configurados no registo do *transceiver*. O valor máximo de potência alcançado pela plataforma durante uma transmissão é de aproximadamente 27 dBm e o valor mínimo é de cerca de -3 dBm.



Figura 5.3: Potência na transmissão.

5.3.2 Máscaras Espetrais

A plataforma cumpre as máscaras espetrais definidas para as classes de operação A, B e C, as quais limitam a potência de transmissão a 0, 10 e 20 dBm, respetivamente. Na figura 5.4 é apresentada a densidade espetral de potência do sinal à saída do módulo de RF (a azul), para uma potência de transmissão de 20 dBm. Este valor corresponde ao limite de operação na classe C, cuja máscara espetral correspondente (a vermelho) se encontra sobreposta na figura. É possível concluir que o sinal emitido se encontra em conformidade com as especificações definidas no *standard* IEEE 802.11 para esta classe de operação.

No entanto, para o nível de potência máximo transmitido pela plataforma (aproximadamente 27 dBm), pertencente à operação na classe D, cujo limite é 28.8 dBm, a máscara espetral é violada (figura 5.5). Por conseguinte, a plataforma não pode ser utilizada nesta classe de operação, visto que não cumpre os requisitos espetrais definidos na norma, para transmissões com um nível de potência acima dos 20 dBm.

5.3.3 Constelações e EVM

Um dos parâmetros importantes na avaliação da qualidade da plataforma na transmissão é a medida de EVM. A fórmula que permite obter uma estimativa desta métrica, segundo o *standard* IEEE 802.11, é apresentada na equação 5.1. Mediram-se valores de EVM para todas as modulações previstas na norma e para três valores de potência distintos, o nível de potência



Figura 5.4: Transmissão com um nível de potência de 20 dBm (classe de operação C).



Figura 5.5: Transmissão com um nível de potência de 27 dBm (classe de operação D).

máximo (27 dBm), o nível mínimo (-3 dBm) e um nível intermédio (11 dBm). Utilizaramse pacotes com um tamanho de 1000 bytes e conteúdo aleatório. Os valores recolhidos são apresentados na tabela 5.2.

$$EVM_{rms}(\%) = 100 * \frac{\sum_{i=1}^{N_f} \sqrt{\frac{\sum_{j=1}^{52} \left[\sum_{k=1}^{52} \left\{ (I(i,j,k) - I_0(i,j,k))^2 + (Q(i,j,k) - Q_0(i,j,k))^2 \right\} \right]}{52 * L_P * P_0}}{N_f}$$
(5.1)

em que

 L_P é o comprimento do pacote;

 \mathbf{N}_f é o número de pacotes utilizados na medida;

 $({\rm I}_0(i,j,k),\,{\rm Q}_0(i,j,k))$ corresponde à representação ideal do símbolo no plano complexo da

i-ésima trama, j-ésimo símbolo OFDM da trama, k-ésima sub-portadora do símbolo OFDM;

(I(i,j,k), Q(i,j,k)) corresponde ao ponto observado do símbolo no plano complexo da i-ésima trama, j-ésimo símbolo OFDM da trama, k-ésima sub-portadora do símbolo OFDM;

Modulação	Taxa de	Potência de	EVM_{rms}	EVM_{rms}
	Codificação	Transmissão (dBm)	Medido (%)	Máximo (%)
		27	11.43	
BPSK	1/2	11	14.63	56.23
		-3	15.31	
		27	11.05	
BPSK	3/4	11	14.08	39.81
		-3	14.61	
		27	10.85	
QPSK	1/2	11	13.59	31.62
		-3	13.99	
		27	10.28	
QPSK	3/4	11	12.94	22.39
		-3	13.13	
		27	10.08	
16-QAM	1/2	11	12.09	15.85
		-3	12.34	
		27	9.22	
16-QAM	3/4	11	11.33	11.22
		-3	11.49	
		27	8.69	
64-QAM	2/3	11	10.73	7.94
		-3	10.52	
		27	8.93	
64-QAM	3/4	11	10.50	5.62
		-3	10.33	

 P_0 é a potência média da constelação.

Tabela 5.2: Medições de EVM para vários níveis de potência e modulações.

Os resultados de EVM obtidos no modo de transmissão da plataforma, permitem concluir que a plataforma cumpre os limites especificados pelo standard, exceto para as três modulações de bitrate mais elevado, nomeadamente 16 QAM com taxa de codificação 3/4, 64 QAM com taxa de codificação 2/3 e 64 QAM com taxa de codificação 3/4.

A título de exemplo, as figuras 5.6 e 5.7 apresentam a constelação e os resultados visualizados no VSA, respetivamente, para a modulação BPSK 1/2 e para o nível de potência máximo (aproximadamente 27 dBm). Todos os parâmetros analisados na figura 5.7 encontram-se dentro dos limites previstos no standard IEEE 802.11.

As figuras 5.8 e 5.9 apresentam a constelação e os resultados visualizados no VSA, respeti-



Figura 5.6: Constelação visualizada no VSA (BPSK 1/2, potência máxima ≈ 27 dBm).

🚱 Sample Rat	e;10 MHz	11	EEE 802.11a				*
Frequency:	5.9 GHz	Signal Lvl Setting	Time/No Samples	50 ms/500	001		
Burst Type:	Direct Link Burst	Modulation:	6 Mbps BPS	No Of	Data Symbols:	1/1366	
CONTINUOUS	TRG : POWER EX	TREF RF			Burst:		3 (3)
		Re	sult Summary				
I		Min	Mean	Limit	Max	Limit	Unit
EVM All Carriers		11.24	11.40	56.23	11.67	56.23	96
		- 18.98	- 18.86	- 5.00	- 18.66	- 5.00	dB
EVM Data Carriers		11.24	11.41	56.23	11.71	56.23	96
		- 18.98	- 18.86	- 5.00	- 18.63	- 5.00	dB
EVM Pilot Carriers		11.11	11.39	39.81	11.85	39.81	96
		- 19.08	- 18.87	- 8.00	- 18.53	- 8.00	dB
IQ Offset		- 16.51	- 16.50	- 15.00	- 16.49	- 15.00	dB
Gain Imbalance	-	- 0.13	- 0.03		0.05		96
		- 0.01	- 0.00		0.00		dB
Quadrature Error		0.10	0.12		0.14		۰
Center Frequency B	Error	49782.14	49784.99	±118000	49787.56	±118000	Hz
Symbol Clock Error	,	8.43	8.45	± 20	8.46	± 20	ppm
Burst Power		27.13	27.14		27.14		dBm
Crest Factor		7.95	8.06		8.18		dB

Figura 5.7: Resultados analisados no VSA (BPSK 1/2, potência máxima ≈ 27 dBm).

vamente, para a modulação 64 QAM 3/4 e para o nível de potência máximo (aproximadamente 27 dBm). Neste caso, alguns dos parâmetros analisados, nomeadamente as medidas de EVM e de I/Q offset, encontram-se acima dos limites especificados pela norma.

Sample Rate; 1)	0 MHz	IE	EE 802.11a		*
Frequency:	5.9 GHz	Signal Lvl Setting	/Ext Att15.7 dBm / 11.32	dB Capt. Time/No Sa	mples 50 ms/500001
Burst Type:	Direct Link Burst	Modulation:	54 Mbps 64 QAM	No Of Data Symb	ols: 1/1366
CONTINUOUS TR	G:POWER E	XT REF RF		Bu	irst: 3 (3)
A Capture Memory	dBm R	tef 25.7 dBm	Att /E130.00 / 0	.00 dB	
40					Mkr1 33.171 dBm @ 0 s
40					4
- 30					
- 20		_			
- 10					
- o					
10		ſ			
-10		ľ			
-20	المحادية أحاديه أسلامه			والقريب العروم لارتقاص وال	a market attended and an and a state
		-			
0.0000			0.000 m a Mirr		E0 0000
Constallation		5.			50.000 ms
B Constellation					Mkr1 I -0.7033 Q 2.7850
7.00		樂漂潘			
		新教教	****		
		× *			
		1. A. A. A.	****		

		2000 - 1316 - 1326 1338 - 136 - 236	್ಯಾಂಡ್ ಮಾಲ್ ಸ್ಟ್ರಾನ್ಸ್ ಸ್ಟ್ರಾನ್ಸ್ (ಮನ್ನು ಹೆಚ್ಚು ಹೊಂಡಿಎಂಬಿಟ್)		
		2 N N N			
		使清晰	*******		
-7.00		·******	* * * *		
		-7.00	7.00)	

Figura 5.8: Constelação visualizada no VSA (64 QAM 3/4, potência máxima ≈ 27 dBm).

🚯 Sample Rate: 10 MHz		IEEE 802.11a				*
Frequency: 5.9 GHz	Signal Lvl Setti	Signal Lvl Setting/Ext Att15.7 dBm/ 11.32 dB Capt. Time/No Samples			50 ms/500001	
Burst Type: Direct Link	Burst Modulation:	54 Mbps 64	QAM NoOf	Data Symbols:	1/1366	
CONTINUOUS TRG : POWER	EXT REF RF		I	Burst:		5 (5)
	R	esult Summary				
1	Min	Mean	Limit	Max	Limit	Unit
EVM All Carriers	8.32	• 8.50	5.62 *	8.74	5.62	96
	- 21.60	• - 21.41	- 25.00 •	- 21.17	- 25.00	dB
EVM Data Carriers	8.41	• 8.55	5.62 *	8.82	5.62	96
	- 21.51	• - 21.36	- 25.00 •	- 21.09	- 25.00	dB
EVM Pilot Carriers	7.13	7.82	39.81	8.45	39.81	96
	- 22.93	- 22.14	- 8.00	- 21.47	- 8.00	dB
IQ Offset	- 15.59	- 15.26	- 15.00 •	- 14.99	- 15.00	dB
Gain Imbalance	- 0.42	- 0.17		- 0.03		%
	- 0.04	- 0.02		- 0.00		dB
Quadrature Error	- 0.01	0.07		0.14		٩
Center Frequency Error	50293.09	50311.23	±118000	50332.87	±118000	Hz
Symbol Clock Error	5.44	7.55	± 20	9.60	± 20	ppm
Burst Power	27.02	27.06		27.09		dBm
Crest Factor	7.57	7.76		7.94		dB

Figura 5.9: Resultados analisados no VSA (64 QAM 3/4, potência máxima \thickapprox 27 dBm).

5.4 Testes de receção

O setup experimental que permitiu realizar a medição de algumas estatísticas de receção da plataforma, pode ser observado nas figuras 5.10 e 5.11. As tramas foram geradas a partir de um Vector Signal Generator, que se encontrava ligado ao conetor SMA de um módulo de RF

da plataforma multi-rádio, através de um cabo. Esta por sua vez, enviava as tramas recebidas e os erros existentes na descodificação para um computador (via USB), que apresentava as estatísticas da receção.



Figura 5.10: Esquema da montagem laboratorial para realização dos testes de receção.



Figura 5.11: Montagem laboratorial para realização dos testes de receção.

5.4.1 Sensibilidade

A sensibilidade do recetor é definida na norma IEEE 802.11 como sendo o nível mínimo de potência medido no conector da antena, que permite uma deteção e descodificação correta de pelo menos 90 % dos pacotes enviados (PSDUs com um tamanho de 1000 *bytes*).

A tabela 5.3 apresenta os valores de sensibilidade medidos para todas as modulações existentes. Para realizar uma comparação, encontram-se também presentes os valores mínimos de sensibilidade definidos pelo *standard* IEEE 802.11.

Os valores de sensibilidade medidos encontram-se acima dos níveis mínimos especificados pela norma, o que significa que a plataforma não possui o desempenho desejado ao nível desta métrica. Contudo, a limitação da sensibilidade nas modulações de menor *bitrate* prende-se não com um aumento da taxa de erro na descodificação das tramas recebidas com um nível de potência inferior, mas com uma diminuição na taxa de deteção das mesmas. Este facto demonstra que o mecanismo de CCA não se encontra implementado totalmente de acordo com a norma, uma vez que no sistema desenvolvido o meio é declarado ocupado quando o valor de RSSI recebido ultrapassa um determinado limite. O *standard* por sua vez, prevê a utilização de uma combinação de dois fatores para verificar se o meio se encontra no estado *busy*: a energia do sinal e a deteção do início de trama. Para níveis de potência superiores a -65 dBm, o meio é declarado ocupado devido à energia do sinal recebido, enquanto que para

Modulação	Taxa de Codificação	Sensibilidade Medida (dBm)	Sensibilidade IEEE 802.11 (dBm)
BPSK	1/2	-72	-85
BPSK	3/4	-72	-84
QPSK	1/2	-72	-82
QPSK	3/4	-72	-80
16-QAM	1/2	-72	-77
16-QAM	3/4	-71	-73
64-QAM	2/3	-64	-69
64-QAM	3/4	-60	-68

Tabela 5.3: Sensibilidade da plataforma.

valores de potência inferiores, a mesma ação é realizada através da deteção do preâmbulo de uma trama.

5.5 Taxas de erro

Para além dos testes realizados para caraterização do desempenho individual da plataforma, foram também efetuadas medidas de taxa de erro na transmissão de pacotes entre duas plataformas. O *setup* laboratorial construído para realização destas medidas pode ser observado na figura 5.12. É constituído por um computador ligado através de uma rede Ethernet a dois Raspberry Pi. Cada um dos Raspberry Pi encontra-se por sua vez conectado a uma plataforma multi-rádio. Nesta experiência, apenas foi utilizado um módulo de RF em cada plataforma, tendo sido interligados através de um atenuador com 60 dB. Os testes foram realizados através de *scripts* executados no computador, que distribuem indicações de injeção de tramas num Raspberry Pi e de recolha de estatísticas de receção no outro.

Nesta fase inicial de testes de comunicação entre plataformas, optou-se pela utilização de um meio estático e mais controlado para a transmissão de dados, com o objetivo de minimizar/eliminar o efeito de fenómenos como o multi-percurso, *fading* e efeito de Doppler, provenientes do dinamismo e diversidade espacial existente na transmissão em meio livre através de antenas em movimento. Por esse motivo, foram utilizados atenuadores para interligar diretamente as duas plataformas.

As taxas de erro na descodificação de pacotes foram auferidas para todas as modulações, tendo-se variado o nível de potência na transmissão e o tamanho da trama de dados enviado. A tabela 5.4 apresenta os valores de *packet error rate* para as diferentes modulações e para 5 níveis de potência na transmissão distintos (-3 dBm, 3 dBm, 10 dBm, 19 dBm e 27 dBm). Tendo em conta que a atenuação existente entre as duas plataformas é de cerca de 60 dB, os níveis de potência na receção correspondentes são aproximadamente iguais a -63 dBm, -57 dBm, -50 dBm, -41 dBm e -33 dBm. Nesta tabela, o pacote de dados enviado possuía um tamanho de 1000 bytes, tendo sido enviadas 10000 tramas em cada teste. As tabelas 5.5 e 5.6 apresentam o mesmo tipo de informação, mas para tramas com um tamanho de 500 e 100 bytes, respetivamente.

Nas medidas realizadas, todas as tramas enviadas foram detetadas. Existem vários tipos de erro possíveis: receção de uma trama com uma modulação não suportada, erro de paridade



Figura 5.12: Montagem laboratorial para medição de taxas de erro.

		Potência transmitida					
Modulação	-3 dBm	$3~\mathrm{dBm}$	10 dBm	$19~\mathrm{dBm}$	27 dBm		
BPSK 1/2	0 %	0 %	0 %	0 %	0 %		
BPSK $3/4$	0 %	0 %	0 %	0 %	0 %		
QPSK $1/2$	0 %	$0 \ \%$	$0 \ \%$	$0 \ \%$	0 %		
QPSK $3/4$	0 %	0 %	0 %	0 %	0 %		
16-QAM 1/2	0 %	0 %	0 %	0 %	0.8~%		
16-QAM 3/4	0.1~%	0.1~%	0.4~%	1.2~%	2.2~%		
64-QAM 2/3	68.6~%	28.0~%	17.5~%	61.6~%	42.8~%		
64-QAM 3/4	98.9~%	82.2~%	87.9~%	99.6~%	84.9~%		
Tabela 5.4: Taxas de erro para pacotes de 1000 bytes.							

no campo *Signal*, perda de sinal antes do momento previsto para o término da trama (*Carrier Lost*) e erro de CRC. Os três primeiros são detetados na camada física, enquanto que o último é analisado na camada MAC. Apesar da variedade de erros existentes, nos testes efetuados apenas foram detetados erros de CRC. Por conseguinte, na apresentação das taxas de erro, estes não são divididos em classes distintas.

Os resultados recolhidos permitem concluir que as taxas de erro na transmissão de pacotes entre duas plataformas num ambiente estático e controlado, são bastante reduzidas para todas as modulações, exceto 64-QAM 2/3 e 64-QAM 3/4. O fato das taxas de erro para tramas moduladas em 64-QAM serem elevadas, pode ser explicado através das medidas de EVM

	Potência transmitida					
Modulação	-3 dBm	$3~\mathrm{dBm}$	10 dBm	$19~\mathrm{dBm}$	27 dBm	
BPSK $1/2$	0 %	0 %	0 %	0 %	0 %	
BPSK $3/4$	0 %	0 %	0 %	0 %	0 %	
QPSK $1/2$	0 %	0 %	0 %	0 %	0 %	
QPSK $3/4$	0 %	0 %	0 %	0 %	0 %	
$16-QAM \ 1/2$	0 %	0 %	0 %	0 %	0.5~%	
$16-QAM \ 3/4$	0 %	0 %	0 %	0.1~%	$1.1 \ \%$	
64-QAM 2/3	31.5~%	15.7~%	12.0~%	28.9~%	26.2~%	
64-QAM $3/4$	77.3~%	43.8~%	36.0~%	75.1~%	50.4~%	

Tabela 5.5: Taxas de erro para pacotes de 500 bytes.

	Potência transmitida					
Modulação	-3 dBm	3 dBm	10 dBm	$19~\mathrm{dBm}$	27 dBm	
BPSK $1/2$	0 %	0 %	0 %	0 %	0 %	
BPSK $3/4$	0 %	0 %	0 %	0 %	0 %	
QPSK 1/2	0 %	0 %	0 %	0 %	0 %	
QPSK $3/4$	0 %	0 %	0 %	0 %	0 %	
$16-QAM \ 1/2$	0~%	$0 \ \%$	0 %	$0 \ \%$	0.4~%	
$16-QAM \ 3/4$	0~%	$0 \ \%$	0 %	$0 \ \%$	0.7~%	
64-QAM 2/3	9.5~%	4.0~%	7.6~%	25.6~%	17.2~%	
64-QAM $3/4$	13.9~%	2.6~%	2.6~%	4.1%	11.2~%	

Tabela 5.6: Taxas de erro para pacotes de 100 bytes.

registadas na transmissão de uma plataforma (tabela 5.2), valores que se encontram acima dos limites estabelecidos pelo *standard* para estas modulações.

Constata-se também que existe uma variação da taxa de erro com a potência emitida, o que também pode ser justificado pela variabilidade do valor de EVM produzido pela plataforma transmissora, para diferentes níveis de potência. Verifica-se igualmente que a taxa de erro diminui com a redução do tamanho do pacote de dados, pois a probabilidade de ocorrência de um ou mais erros na descodificação da informação contida numa trama, é superior para um pacote de maiores dimensões.

Nas estatísticas recolhidas para pacotes de 100 bytes, observa-se um resultado diferente do obtido nas transmissões com um tamanho de trama superior. Para tramas de 500 e 1000 bytes, a taxa de erro aumentava à medida que se aumentava o *bitrate* da trama transmitida. No entanto, para pacotes com 100 bytes de dados, este fenómeno nem sempre se verifica. Por vezes, a taxa de erro na modulação 64 QAM 2/3 é superior à taxa de erro na modulação 64 QAM 3/4. Este resultado pode ser explicado pelo facto de que, apesar da modulação 64 QAM 2/3 possuir maior redundância que a modulação 64 QAM 3/4, é necessário mais um símbolo OFDM para enviar o pacote de 100 bytes modulado em 64 QAM 2/3 do que em 64 QAM 3/4. Para transmitir um pacote de 100 bytes na modulação 64 QAM 2/3 são necessários 5 símbolos OFDM (símbolos relativos ao campo de dados) enquanto que na modulação 64 QAM 3/4 são apenas necessários 4 símbolos. Em pacotes que são representados por um reduzido número de símbolos OFDM, um símbolo de diferença tem uma influência significativa na descodificação correta do pacote. Por conseguinte, para certos níveis de potência verifica-se que o efeito negativo produzido na taxa de erro devido à necessidade de descodificação de um maior número de símbolos OFDM, é superior ao efeito positivo advindo da existência de maior redundância na informação transmitida.

5.6 Conclusão

Ao longo deste capítulo foram apresentados os resultados recolhidos através de testes realizados à plataforma multi-rádio concebida no âmbito desta dissertação. Foi analisado o consumo energético da plataforma, cujo valor máximo se situou por volta dos 8,5 W, e a potência máxima na transmissão, que corresponde a aproximadamente 27 dBm. Foram também avaliados os valores de EVM para vários níveis de potência e modulações, tendo-se apenas registado o não cumprimento dos valores máximos previstos nas normas, para as modulações de *bitrate* mais elevado. Nos testes de receção, verificou-se que a sensibilidade da plataforma se encontra acima do estipulado pelo *standard*. Por último foram também realizados testes de comunicação entre duas plataformas num ambiente controlado, em que se verificou que as taxas de erro são significativas somente nas modulações de 64-QAM.

No capítulo seguinte é realizada uma breve discussão sobre o trabalho realizado e os resultados alcançados. Para além disso, são também identificados os aspetos do sistema que podem ser melhorados e algumas linhas de investigação futura na área das comunicações veiculares, que tirem proveito da plataforma desenvolvida.

Capítulo 6 Conclusões e Trabalho Futuro

6.1 Conclusões

O principal objetivo deste trabalho consistiu no desenvolvimento e implementação de uma plataforma para comunicações veiculares DSRC a operar na banda de frequência dos 5.9 GHz.

Após uma breve introdução acerca da importância das tecnologias ITS, e mais concretamente das comunicações veiculares, na gestão do tráfego e desenvolvimento dos sistemas rodoviários no futuro, são apresentados alguns conceitos fundamentais relativos à comunicação sem fios em ambientes veiculares. Estes conceitos integram as pilhas protocolares dedicadas às comunicações veiculares, tendo sido referidas a *stack* protocolar WAVE desenvolvida nos Estados Unidos da América e ITS-G5 na Europa. Ambas se baseiam na norma IEEE 802.11, relativa à camada física e à subcamada de controlo de acesso ao meio, cujo conteúdo permitiu identificar os requisitos do trabalho a desenvolver.

De seguida, a arquitetura da plataforma foi delineada, tendo por base o conceito de *Software Defined Radio*, com o intuito de aumentar a flexibilidade e facilidade de atualização dos sistema, e requerendo a integração de dois rádios, de modo a proporcionar o acesso simultâneo a aplicações de segurança e *infotainment*. A plataforma construída possibilita a comunicação com um *Single Board Computer* através de uma ligação USB, destinado à execução das camadas protocolares de mais alto nível. Este por sua vez pode ser conectado a um *smartphone*, que realiza a interface com o utilizador, e a outros dispositivos, como por exemplo a uma *pen* 3G ou à interface OBD-II dos automóveis.

Posteriormente, analisou-se o contributo relativo à implementação do sistema em FPGA, detalhando-se os mecanismos desenvolvidos para seleção e comutação de canal de rádio, ao nível das camadas PHY e MAC.

Por fim, descreveram-se os testes realizados para validação da plataforma construída e foram apresentados os resultados alcançados. Em primeiro lugar, foram realizados testes que permitiram caracterizar individualmente as plataformas, através de medidas de potências na transmissão, EVM, conformidade com máscaras espetrais e sensibilidade.

A análise dos resultados recolhidos através destes testes, permite por exemplo concluir que a plataforma se encontra muito próxima de alcançar a potência máxima prevista no *standard* IEEE 802.11 (27 dBm, enquanto que o máximo é 28.8 dBm). Contudo as máscaras espetrais definidas para esta classe de operação (classe D), não são respeitadas pela plataforma na transmissão de dados. Por conseguinte, a plataforma só pode operar segundo as normas, nas classes de operação A, B e C, o que corresponde a uma potência máxima de transmissão de

20 dBm. O requisito de operação na classe D é importante para o caso de uma RSU que pretenda ter um alcance mais elevado.

Relativamente aos níveis de EVM medidos, foi possível constatar que a plataforma cumpre os limites estabelecidos no *standard* para todas as modulações, exceto para as duas codificações de 64-QAM e para certos níveis de potência na modulação 16-QAM 3/4. Contudo, a norma apenas obriga que o sistema suporte transmissão e receção de dados nas modulações BPSK 1/2, QPSK 1/2 e 16-QAM 1/2.

A sensibilidade da plataforma ficou um pouco aquém do exigido pela norma, no entanto os resultados podem ser significativamente melhorados sem recorrer a modificações no desenho do hardware analógico. Isto deve-se ao facto do mecanismo de CCA desenvolvido em FPGA não se encontrar implementado de uma forma totalmente correta.

Por último, foram também realizados testes de transmissão e receção entre duas plataformas num ambiente laboratorial controlado, para várias modulações e níveis de potência. Os dados obtidos demonstram que as plataformas construídas permitem a troca de informação com uma taxa de erro próxima de 0% para todas as modulações, exceto para 64-QAM. Para as duas modulações de *bitrate* mais elevado, as taxas de erro são significativas e variam bastante com o nível de potência envolvido. Estas modulações são mais importantes para utilização em aplicações de *infotainment* com elevado débito de dados, enquanto que as modulações com menor taxa de transmissão e consideradas obrigatórias pelo *standard* são mais indicadas para aplicações de segurança.

Em suma, a plataforma desenvolvida permite cumprir os objetivos para os quais foi desenhada, sendo possível continuar a evoluir o sistema e melhorar alguns aspetos menos positivos revelados pelos testes realizados.

6.2 Trabalho Futuro

Os resultados alcançados permitiram diagnosticar algumas características do sistema que podem ser melhoradas. Um dos pontos mais facilmente identificável é o mecanismo de CCA, que necessita de ser reformulado para permitir aumentar a sensibilidade do sistema. Este terá que ter em consideração não só a energia do sinal recebido, mas também a deteção de início de trama para poder sinalizar a condição de meio ocupado.

Outro fator que necessita ser analisado é a não conformidade das máscaras espetrais para a classe de operação D, que inviabiliza transmissões com os níveis de potência máximos previstos no *standard*, diminuindo o alcance das plataformas. Esta análise deverá ser focada sobretudo no módulo de RF, onde a não linearidade dos componentes pode contribuir significativamente para que este objetivo não seja alcançado. Os valores de EVM, acima dos limites definidos no *standard* para as modulações de *bitrate* mais elevado, podem também ser resultantes do mesmo fenómeno.

Existe igualmente algum trabalho a realizar na integração dos dois rádios para que seja possível aceder em simultâneo a dois canais por parte das aplicações a correr no *Single Board Computer*. Para o efeito, é necessário realizar a replicação integral da camada física digital e da LMAC e multiplexar o acesso à interface USB para os dois rádios. É também importante incluir a informação disponibilizada pelo recetor GPS no funcionamento geral do sistema, de modo a que cada estação se encontre devidamente sincronizada com o tempo UTC.

Apesar de ainda ser possível melhorar os aspetos referidos e tendo por base as conclusões anteriores, a plataforma desenvolvida pode ser utilizada para integração nos automóveis e nas infraestruturas de beira de estrada para realização de comunicações veiculares. Para além disso, pode cumprir outro dos propósitos que motivou o seu desenvolvimento, que foi o facto de se colocar à disposição uma plataforma aberta, flexível e reconfigurável, ao contrário da maioria das plataformas comerciais existentes no mercado, o que permite a sua utilização num contexto de investigação. Este fator permite a modificação da implementação digital e de software existente e a integração de novos mecanismos e protocolos no sistema atual. A título de exemplo, são apresentadas algumas das linhas de investigação possíveis:

- Elaboração de mecanismos que permitam dotar o sistema de características de temporeal, garantindo que o tempo de resposta do sistema não ultrapassa um determinado limite;
- Implementação de mecanismos de tolerância a faltas, através de arquiteturas de redundância e modo falha-silêncio, o que permitiria tornar o sistema mais robusto e fiável;
- Desenvolvimento de técnicas que aproveitem a diversidade espacial, tais como sistemas *Single-Input-Multiple-Output* (SIMO) ou *Multi-Input-Multi-Output* (MIMO), dado a existência de dois rádios integrados em cada dispositivo.

A plataforma desenvolvida foi utilizada num trabalho preliminar sobre mecanismos de tolerância a faltas em sistemas de comunicação veiculares, dando origem à publicação do artigo [30] no Workshop ASCoMS da SAFECOMP 2013.

Apêndice A

Descrição Detalhada do Controlador da Camada Física

Neste apêndice é apresentado o diagrama de transição de estados pormenorizado do bloco Hardware & AGC Controller (figura A.1), implementado ao nível da camada física em FPGA, através da linguagem de descrição de hardware VHDL.



Figura A.1: Máquina de estados completa do bloco Hardware & AGC Controller.

Bibliografia

- [1] Organization of Motor Vehicle Manufacturers. Motorization Rate 2011 Worldwide. http://www.oica.net/category/vehicles-in-use/, November 2013.
- [2] J. Levinson, J. Askeland, J. Becker, J. Dolson, D. Held, S. Kammel, J.Z. Kolter, D. Langer, O. Pink, V. Pratt, M. Sokolsky, G. Stanek, D. Stavens, A. Teichman, M. Werling, and S. Thrun. Towards fully autonomous driving: Systems and algorithms. In 2011 IEEE Intelligent Vehicles Symposium (IV), pages 163–168, 2011.
- [3] Toyota. Vehicle-infrastructure Cooperative Systems that Support Driving. http://www.toyota-global.com/innovation/intelligent_transport_systems/ infrastructure/, November 2013.
- [4] J. Ploeg, B.T.M. Scheepers, E. van Nunen, N. Van de Wouw, and H. Nijmeijer. Design and experimental evaluation of cooperative adaptive cruise control. In 2011 14th International IEEE Conference on Intelligent Transportation Systems (ITSC), pages 260–265, 2011.
- [5] J.B. Kenney. Dedicated Short-Range Communications (DSRC) Standards in the United States. Proceedings of the IEEE, 99(7):1162–1182, 2011.
- [6] IEEE Standard for Information technology–Telecommunications and information exchange between systems Local and metropolitan area networks–Specific requirements Part 11: Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) Specifications. *IEEE Std 802.11-2012 (Revision of IEEE Std 802.11-2007)*, pages 1–2793, 2012.
- [7] IEEE Standard for Information technology– Local and metropolitan area networks– Specific requirements– Part 11: Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) Specifications Amendment 6: Wireless Access in Vehicular Environments. *IEEE Std 802.11p-2010 (Amendment to IEEE Std 802.11-2007 as amended by IEEE Std 802.11k-2008, IEEE Std 802.11r-2008, IEEE Std 802.11y-2008, IEEE Std 802.11n-2009, and IEEE Std 802.11w-2009)*, pages 1–51, 2010.
- [8] IEEE Standard for Wireless Access in Vehicular Environments (WAVE)-Multi-channel Operation. IEEE Std 1609.4-2010 (Revision of IEEE Std 1609.4-2006), pages 1–89, 2011.
- [9] C. Campolo and A. Molinaro. Multichannel communications in vehicular Ad Hoc networks: a survey. *IEEE Communications Magazine*, 51(5):158–169, 2013.

- [10] Kezhu Hong, J.B. Kenney, V. Rai, and K.P. Laberteaux. Evaluation of Multi-Channel Schemes for Vehicular Safety Communications. In 2010 IEEE 71st Vehicular Technology Conference (VTC 2010-Spring), pages 1–5, 2010.
- [11] ETSI. Final draft ETSI ES 202 663 V1.1.0 (2009-11), ETSI Standard, Intelligent Transport Systems (ITS); European profile standard for the physical and medium access control layer of Intelligent Transport Systems operating in the 5 GHz frequency band, November 2011.
- [12] Brisa Inovação. HEADWAY Connecting vehicles and highways. http://www. brisainnovation.com/en/innovation/projects/headway/, November 2013.
- [13] European Consortium. Intelligent Cooperative Sensing for Improved traffic efficiency. http://www.ict-icsi.eu/index.html#.Unz1Ffk5moM/, November 2013.
- [14] S. Gräfling, P. Mahonen, and J. Riihijärvi. Performance evaluation of IEEE 1609 WAVE and IEEE 802.11p for vehicular communications. In 2010 Second International Conference on Ubiquitous and Future Networks (ICUFN), pages 344–348, 2010.
- [15] Arada Systems. High bandwidth application over Wi-fi connection with IEEE 802.11p, and IEEE P1609 (Wave) protocols. http://www.aradasystems.com/pdfs/Arada_IEEE_ WAVE_paper.pdf/, November 2013.
- [16] Cohda Wireless. MK2 WAVE-DSRC Radio. http://www.cohdawireless.com/ product/mk2.html, November 2013.
- [17] Cohda Wireless. Cohda-Enhanced 802.11. http://www.cohdawireless.com/ technology/solution.html, November 2013.
- [18] Denso International. Connected Vehicle Technology. Improving Safety, Efficiency and the Environmental Impact. SEMA 2011. http://www.densomedia-na.com/press_kits/ sema2011/index.html/, November 2013.
- [19] Leinmüller T. Strassberger M. Lasowski, R. OpenWAVE Engine / WSU A Platform For C2C-CC. In 15th World Congress on Intelligent Transport Systems, New York, USA, pages 16–20, 2008.
- [20] Hideki Hada. Intelligent Transportation Systems. Opportunities for Communicationbased Driving Support. Toyota 2011. http://www.toyota.com/csrc/printable/ 9Hada.pdf/, November 2013.
- [21] N. Agafonovs, G. Strazdins, and M. Greitans. Accessible, customizable, highperformance IEEE 802.11p vehicular communication solution. In 2012 The 11th Annual Mediterranean Ad Hoc Networking Workshop (Med-Hoc-Net), pages 127–132, 2012.
- [22] P. Fuxjäger, A. Costantini, D. Valerio, P. Castiglione, G. Zacheo, T. Zemen, and F. Ricciato. IEEE 802.11p Transmission Using GNURadio. In 6th Karlsruhe Workshop on Software Radios, pages 82–86, 2010.
- [23] C. Schmidt-Knorreck, D. Knorreck, and R. Knopp. IEEE 802.11p Receiver Design for Software Defined Radio Platforms. In 2012 15th Euromicro Conference on Digital System Design (DSD), pages 437–444, 2012.

- [24] M. Ventura. Co-projecto em FPGA da MAC IEEE 802.11p para comunicações veiculares. Master's thesis, Universidade de Aveiro, 2011.
- [25] Xilinx. Spartan-6 Family Overview. http://www.xilinx.com/support/ documentation/data_sheets/ds160.pdf, November 2013.
- [26] Zhao DangLi, Hu Yonghui, Zhai HuiSheng, and Ma HongJiao. Satellite common-view technique applied to power grid time synchronization. In 2011 International Conference on Advanced Power System Automation and Protection (APAP), volume 3, pages 2249– 2253, 2011.
- [27] GlobalTop. PA6H GPS Module. http://www.gtop-tech.com/en/product/ PA6H-GPS-Module/MT3339_GPS_Module_04.html, November 2013.
- [28] Linear Techonology. LTC4361 Overvoltage/Overcurrent Protection Controller. http: //cds.linear.com/docs/en/datasheet/436112fb.pdf, November 2013.
- [29] Maxim Integrated. Single-/Dual-Band 802.11a/b/g World-Band Transceiver ICs. http: //datasheets.maximintegrated.com/en/ds/MAX2828-MAX2829.pdf, November 2013.
- [30] Joaquim Ferreira, Arnaldo Oliveira, João Almeida, and Cristóvão Cruz. Fail Silent Road Side Unit for Vehicular Communications. In Proceedings of Workshop ASCoMS (Architecting Safety in Collaborative Mobile Systems) of the 32nd International Conference on Computer Safety, Reliability and Security, Toulouse, France.