

UNIVERSIDADE FEDERAL DE SANTA CATARINA

PROGRAMA DE PÓS GRADUAÇÃO EM ENGENHARIA ELÉTRICA

TÉCNICAS DE COMPENSAÇÃO DIRETA (*FEEDFORWARD*)

EMPREGANDO INTEGRADORES EM CONVERSORES *PWM*

Dissertação submetida à Universidade Federal de Santa Catarina

para obtenção do Grau de Mestre em Engenharia Elétrica

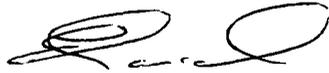
Flabio Alberto Bardemaker Batista

Florianópolis, 1996.

TÉCNICAS DE COMPENSAÇÃO DIRETA (*FEEDFORWARD*)
EMPREGANDO INTEGRADORES EM CONVERSORES *PWM*

FLABIO ALBERTO BARDEMAKER BATISTA

ESTA DISSERTAÇÃO FOI JULGADA ADEQUADA PARA A OBTENÇÃO DO TÍTULO
DE MESTRE EM ENGENHARIA, ESPECIALIDADE ENGENHARIA ELÉTRICA, E
APROVADA EM SUA FORMA FINAL PELO PROGRAMA DE PÓS-GRADUAÇÃO

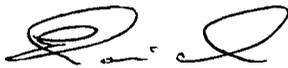


Prof. Enio Valmor Kassick, Dr.
ORIENTADOR



pp. Prof. Adroaldo Raizer, Dr.
Coordenador do Curso de Pós-Graduação
em Engenharia Elétrica

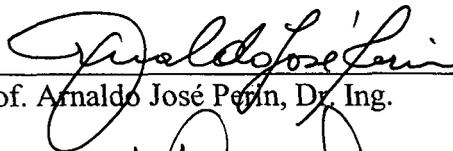
BANCA EXAMINADORA:



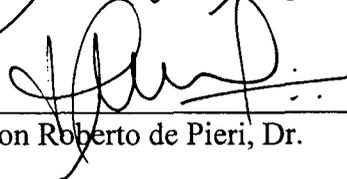
Prof. Enio Valmor Kassick, Dr.



Prof. Ivo Barbi, Dr. Ing.



Prof. Arnaldo José Penn, Dr. Ing.



Prof. Edson Roberto de Pieri, Dr.

SUMÁRIO

Simbologia	iii
Resumo	viii
Abstract	ix
Introdução Geral	1

CAPÍTULO 1: Técnicas de Compensação Direta Aplicadas a Conversores Estáticos

1.1 - Introdução	3
1.2 - Compensação Direta (<i>feedforward</i>).....	3
1.3 - Controle Integral com <i>Reset</i> (<i>One Cycle Control - OCC</i>).....	9
1.4 - Controle Integral Modulado (CIM)	14
1.5 - Controle <i>ASDTIC</i> (<i>Analog Signal to Discrete Time Interval Converter</i>).....	18
1.6 - Operação em <i>DCM</i> : Resultados de simulação.....	22
1.7 - Conclusão	25

CAPÍTULO 2: Análise do Comportamento Estático e Dinâmico dos Controladores *Feedforward*

2.1 - Introdução	26
2.2 - Comportamento Estático	28
2.2.1 - Efeito da queda de tensão na chave principal em condução (<i>DVON</i>)	28
2.2.2 - Efeito da queda de tensão no diodo (<i>DVOFF</i>).....	30
2.2.3 - Efeito do atraso no bloqueio da chave principal (<i>Dtoff</i>)	33
2.3 - Comportamento Dinâmico:	35
2.3.1 - Resposta ao degrau de tensão de entrada e degrau de referência.	35
2.3.2 - Resposta à perturbação senoidal na tensão de entrada.....	37
2.3.3 - Resposta à referência senoidal	39
2.4 - Conclusão	42

CAPÍTULO 3: Rejeição às Perturbações do Sinal de Entrada

3.1 - Introdução	43
3.2 - Fator de rejeição a perturbações para o controle integral com <i>reset</i>	44
3.3 - Fator de rejeição a perturbações para o controle integral modulado	49
3.4 - Fator de rejeição a perturbações para o controle <i>ASDTIC</i>	56
3.5 - Conclusão	62

CAPÍTULO 4: Projetos das Estruturas de Potência e de Comando

4.1 - Introdução	63
4.2 - Estrutura de Potência	63
4.2.1 - Especificações	64
4.2.2 - Parâmetros de saída	64
4.2.3 - Estágio de entrada	65
4.2.4 - Filtro de entrada	66
4.2.5 - Estágio de saída	67
4.2.6 - Esforços nos Semicondutores	71
4.2.7 - Cálculo térmico	72
4.3 - Circuito de Comando	74
4.4 - Conclusão	75

CAPÍTULO 5: Projeto das Malhas de Controle

5.1 - Introdução	76
5.2 - Malha de <i>Feedforward</i>	76
5.3 - Malha de Realimentação	81
5.4 - Estrutura de controle completa	91
5.5 - Conclusão	92

CAPÍTULO 6: Resultados Experimentais

6.1 - Introdução	94
6.2 - Estrutura Implementada	94
6.3 - Funcionamento do Controle integral com <i>reset</i>	96
6.4 - Degrau de referência (<i>OCC</i>)	100
6.5 - Rejeição às perturbações do sinal de entrada	100
6.6 - Conclusão	111

Conclusão Geral	112
-----------------------	-----

Bibliografia	115
--------------------	-----

Anexo A	A-1
---------------	-----

SIMBOLOGIA

ΔI_{in} :	Ondulação da corrente de entrada
ΔV_d :	Queda de tensão nos diodos retificadores:
ΔV_{in} :	Ondulação da tensão de entrada.
ΔV_o :	Ondulação da tensão de saída na frequência de chaveamento
ΔV_{o120} :	Ondulação da tensão de saída na frequência de 120 [Hz].
ΔV_{omax} :	Máxima sobretensão na tensão de saída para degrau de carga de 10 a 100%:
$\theta_{f,k}$:	Ângulo de bloqueio para o k-ésimo período de chaveamento (CIM).
$\theta_{on,k}$:	Ângulo de condução para o k-ésimo período de chaveamento (<i>OCC</i> , <i>ASDTIC</i>).
$\theta_{r,k}$:	Ângulo de entrada em condução para o k-ésimo período de chaveamento (CIM).
ξ :	Erro máximo admitido nos algoritmos de cálculo de harmônicas.
τ :	Constante de tempo do integrador (CIM).
ω_c :	Frequência angular de corte do sistema compensado.
ω_h :	Frequência angular da componente alternada de tensão de entrada.
ω_p :	Frequência angular dos pólos de H(S).
ω_z :	Frequência angular dos zeros de H(S).
ω_{z1}, ω_{z2} :	Frequência angular dos zeros do compensador da malha de realimentação.
ω_{p1}, ω_{p2} :	Frequência angular dos pólos do compensador da malha de realimentação.
a:	Terminal ativo da chave <i>PWM</i> [12].
A:	Ganho de H(S) para $\omega = \omega_c$.
c:	Terminal comum da chave <i>PWM</i> [12].
C,Co:	Capacitor de saída.
Cin:	Capacitor de entrada.
C_n :	Coeficiente de índice n para a decomposição de $F_s(t)$ em série de Fourier.
C_o :	Coeficiente de índice 0 para a decomposição de $F_s(t)$ em série de Fourier.
d, D:	Razão cíclica nominal ou do ponto de operação.
\hat{d} :	Perturbação no sinal da razão cíclica.
D':	Razão cíclica complementar (1-D).
Dr:	Diodo retificador.
Drl:	Diodo de roda livre.
DVON:	Queda de tensão na chave principal em condução.

DVOFF:	Queda de tensão no diodo de roda livre em condução.
Dtoff:	Atraso no bloqueio da chave principal.
f:	freqüência da rede.
fc:	freqüência de corte do sistema compensado.
fh:	Freqüência da componente alternada do sinal de entrada da chave <i>PWM</i> .
fs:	Freqüência de chaveamento.
Fs:	Função de chaveamento.
g:	Sinal de comando da chave <i>PWM</i> .
G:	Terminal de <i>gate</i> do <i>MOSFET</i> .
G(S):	Função de transferência do filtro de saída.
H(S):	Função de transferência do sinal de controle para a tensão de saída do conversor CC-CC.
Gc(S):	Função de transferência do compensador da malha de realimentação.
\hat{i}_a :	Perturbação da corrente do terminal ativo da chave <i>PWM</i> [12].
\hat{i}_c :	Perturbação da corrente do terminal comum da chave <i>PWM</i> [12].
iC(t):	Valor instantâneo da corrente capacitor de saída Co.
ich:	Corrente de pico nos diodos retificadores.
Ic:	Constante usada na modelagem da chave <i>PWM</i> [12].
Ich:	Valor eficaz da componente alternada da corrente de entrada.
Idref:	Valor eficaz da corrente nos diodos retificadores.
Idr _{máx} :	Valor máximo da corrente nos diodos retificadores.
Idr _{med} :	Valor médio da corrente nos diodos retificadores.
Idrl _{ref} :	Valor eficaz da corrente no diodo de roda livre.
Idrl _{máx} :	Valor máximo da corrente no diodo de roda livre.
Idrl _{med} :	Valor médio da corrente no diodo de roda livre.
ids:	Valor eficaz da componente de alta freqüência da corrente que o capacitor fornece ao estágio de saída.
Iin:	Corrente média de entrada.
iL(t):	Valor instantâneo da corrente do indutor de saída Lo.
Io	Corrente nominal de saída.
Is _{ef} :	Valor eficaz da corrente na chave principal.
Is _{máx} :	Valor máximo da corrente na chave principal.
Is _{med} :	Valor médio da corrente na chave principal.
k:	Índice dos períodos de chaveamento ou constante de proporcionalidade ou ganho do compensador.

K_f :	Constante que relaciona f_s e f_h (f_h/f_s).
K_τ :	Constante que relaciona a constante de tempo do integrador (CIM) e o período de chaveamento (τ/T_s).
K_h :	Fator de rejeição a perturbações, relação entre V_{osh} e V_{inh} (V_{osh}/V_{inh}).
L, L_o :	Indutor de saída.
L_e :	Indutor de entrada.
M :	Constante que relaciona f_s e f_h (f_s/f_h).
n :	Índice dos coeficientes da série de Fourier.
p :	Terminal passivo da chave <i>PWM</i> [12].
P_{com} :	Perdas de comutação.
P_{cond} :	Perdas em condução.
P_o :	Potência nominal de saída.
P_{tot} :	Perdas totais.
Q :	Sinal de saída do <i>flip-flop</i> .
\bar{Q} :	Sinal da saída inversora do <i>flip-flop</i> .
R :	Sinal de <i>reset</i> do <i>flip-flop</i> .
$R_{\theta ha}$:	Resistência térmica entre o dissipador e o ambiente.
$R_{\theta ja}$:	Resistência térmica entre a junção e o ambiente.
$R_{\theta jc}$:	Resistência térmica entre a junção e o encapsulamento.
$r_{ds_{on}}$:	Resistência do <i>MOSFET</i> em condução.
r_e :	Resistência equivalente entre os terminais a e p da chave <i>PWM</i> [12].
<i>Reset, reset</i> :	Sinal de <i>reset</i> do integrador.
R_l, R :	Resistência nominal de carga.
r_{se} :	Resistência série equivalente do capacitor de saída.
S :	Chave principal ou sinal <i>set</i> do <i>flip-flop</i> ou terminal <i>source</i> do <i>MOSFET</i> .
t_c :	Intervalo de condução dos diodos retificadores:
t_f :	Tempo de descida da tensão do <i>MOSFET</i> .
$t_{f,k}$:	Instante de bloqueio da chave principal para o k -ésimo período.
T_{jmax} :	Temperatura máxima de junção nos semicondutores.
$t_{m\acute{a}x}$:	Intervalo de tempo para obter o valor máximo da tensão de saída no transitório de carga.
t_{on}, T_{on} :	Intervalo de condução da chave principal.
$t_{on,k}$:	Intervalo de condução da chave principal para o k -ésimo período.
$t_{r,k}$:	Instante de entrada em condução da chave principal para o k -ésimo período.

t_r :	Tempo de subida da tensão do <i>MOSFET</i> .
T_s :	Período de chaveamento.
V_{ac} :	Tensão nominal de entrada, valor eficaz.
V_{acmax} :	Tensão de pico da rede
V_{ap} :	Constante usada na modelagem da chave <i>PWM</i> [12].
\hat{V}_{ap} :	Perturbação na tensão V_{ap} da chave <i>PWM</i> [12].
V_{ccmin} :	Tensão mínima retificada.
V_c :	Sinal de controle da chave <i>PWM</i> .
\hat{V}_c :	Perturbação no sinal de controle da chave <i>PWM</i> .
$V_c(t)$:	Valor instantâneo da tensão do capacitor de saída C_o (ideal).
V_{cp} :	Constante usada na modelagem da chave <i>PWM</i> [12].
\hat{V}_{cp} :	Perturbação na tensão V_{cp} da chave <i>PWM</i> [12].
V_d :	Constante usada na modelagem da chave <i>PWM</i> [12].
$V_{dr_{m\acute{a}x}}$:	Valor máximo da tensão sobre os diodos retificadores.
$V_{drl_{m\acute{a}x}}$:	Valor máximo da tensão sobre o diodo de roda livre.
V_{erro} :	Sinal de erro.
V_f :	Tensão direta do diodo em condução.
$V_{gs(th)}$:	Tensão do <i>MOSFET</i> em condução.
V_{in} :	Nível médio da tensão retificada ou valor médio da tensão de entrada da chave <i>PWM</i> em um período de chaveamento.
\hat{V}_{in} :	Perturbação no sinal de entrada da chave <i>PWM</i> .
V_{in}' :	Amostra da tensão de entrada da chave <i>PWM</i> .
$V_{in_{PU}}$:	Valor médio da tensão de entrada da chave <i>PWM</i> em um período de chaveamento em pu.
V_{inh} uma dada	Amplitude da perturbação senoidal na tensão de entrada da chave <i>PWM</i> em uma dada frequência.
$V_{inh_{PU}}$:	Amplitude da perturbação senoidal na tensão de entrada da chave <i>PWM</i> em uma dada frequência em pu.
V_{int} :	Tensão de saída do integrador.
$V_{in}(t)$:	Valor instantâneo da tensão de entrada da chave <i>PWM</i> .
$V_{int,k}$:	Tensão de saída do integrador no início do k -ésimo período (<i>ASDTIC</i>).
V_m :	Tensão de pico da triangular de comparação ou valor mínimo do sinal de integração para o CIM em regime permanente.
$V_{mf,k}$:	Valor da tensão de saída do integrador e da triangular de comparação no instante da entrada em condução para o k -ésimo período.

$V_{m,r,k}$:	Valor da tensão de saída do integrador e da triangular de comparação no instante do bloqueio para o k -ésimo período.
VM :	Valor máximo do sinal de integração para o CIM em regime permanente.
V_o :	Tensão nominal de saída do conversor CC-CC.
\hat{V}_o :	Perturbação no sinal de saída do conversor CC-CC.
$V_{o_{máx}}$:	Valor máximo da tensão do capacitor C_o no instante inicial do transitório de carga.
V_o' :	Amostra da tensão de saída do conversor CC-CC.
V_{os} :	Valor médio da tensão de saída da chave <i>PWM</i> em um período de chaveamento.
\hat{V}_{os} :	Perturbação no sinal de saída da chave <i>PWM</i> .
V_{os}' :	Amostra da tensão de saída da chave <i>PWM</i> .
V_{osh} :	Amplitude da perturbação senoidal na tensão de saída da chave <i>PWM</i> em uma dada frequência.
$V_{os}(t)$:	Valor instantâneo da tensão de saída da chave <i>PWM</i> .
V_{pk} :	Tensão de retificada pico.
V_{ref} :	Tensão de referência.
\hat{V}_{ref} :	Perturbação no sinal de referência.
$V_{ref_{pu}}$:	Tensão de referência em pu.
$V_{S_{máx}}$:	Valor máximo da tensão sobre a chave principal.

RESUMO

Este trabalho mostra as principais características dos controladores/moduladores *feedforward* aplicados a conversores CC-CC, analisando inicialmente o controle *feedforward* convencional e três variações deste controle que utilizam integradores na implementação da modulação por largura de pulsos (*PWM*). Os controladores *feedforward* estudados trabalham com frequência de chaveamento fixa e são eles: controle integral com *reset* (*One Cycle Control - OCC*), controle integral modulado (*CIM*) e controle *ASDTIC* (*Analog Signal to Discrete Time Interval Converter*).

Estas técnicas são analisadas em vários aspectos, tais como: formas de onda, princípio de funcionamento, comportamento estático e dinâmico, possibilidade de utilização em conversores que operam em condução descontínua (*DCM*) e capacidade de rejeição às perturbações de baixa frequência, sendo esta última característica analisada em maior profundidade. Alguns dos resultados obtidos são verificados em experimentação ou por simulação digital (*PSPICE*).

A implementação de um protótipo utilizando a combinação da malha de *feedforward* com a malha de realimentação foi realizada para avaliar o efeito da combinação destas duas malhas na atenuação da ondulação do sinal de saída do conversor.

Palavras-Chave: conversores CC-CC, controladores *feedforward*, rejeição às perturbações.

ABSTRACT

This work shows the main characteristics of feedforward controllers/modulators used in DC-DC converters. Initially, the conventional feedforward control and three variations of this control method, which use integrators for implementing pulse-width modulation (PWM) are analyzed. The feedforward controllers here presented work with fixed switching frequency. They are: One Cycle Control (OCC), Modulated Integral Control (CIM) and ASDTIC (Analog Signal to Discrete Time Interval Converter) control.

These techniques are studied regarding different aspects, such as: waveforms, static and dynamic behavior, ability to be adapted to converters operating in discontinuous conduction mode (DCM), and the ability to reject low frequency perturbations. A great emphasis was given to the last aspect. Some of the results are verified by experimentation and/or numerical simulation (through the program PSPICE).

A prototype was implemented in order to evaluate the effects of combining the feedforward loop and the feedback loop on the attenuation of output ripple.

Key words: DC-DC converters, feedforward controllers, rejection of perturbations.

INTRODUÇÃO GERAL

A compensação direta (*feedforward*) caracteriza-se por ter uma maior habilidade de rejeição de perturbações (harmônicas) da tensão presente na entrada dos conversores CC-CC, quando comparada com o controle por realimentação, além de apresentar boa resposta dinâmica às perturbações do sinal de entrada e de possuir poucos blocos construtivos, o que simplifica sua implementação.

Uma das maiores utilizações deste controle é requerida quando é necessário diminuir o efeito provocado na saída dos conversores de potência pela ondulação de baixa frequência dos retificadores à diodo que são utilizados como entrada para estes conversores CC-CC.

Na operação em malha aberta, esta ondulação aparece de forma significativa na saída dos conversores; em aplicações como fontes de alimentação CC-CC utilizadas em sistemas de telecomunicações, estas ondulações podem provocar ruídos desagradáveis, sendo por isso rigorosas as especificações relativas ao conteúdo harmônico permitido (tolerado) da tensão de saída em baixas frequências para estes conversores.

Existem circuitos integrados próprios para a modulação *PWM* que utilizam o controle *feedforward* convencional [1]; na literatura técnica, vários outros moduladores *feedforward* são propostos. Na referência [2] são citadas duas técnicas que utilizam o controle da razão cíclica utilizando integradores para implementação de controladores *feedforward* que trabalham com frequência fixa, onde é possível reduzir os erros introduzidos devidos às não idealidades das chaves semicondutoras, mantendo as vantagens da compensação direta convencional.

Na referência [3] é apresentado o controle integral com *reset*, citado em [2], e descritas algumas de suas principais características. A referência [4] faz uma análise de vários controladores que utilizam integradores nos controladores *feedforward*, acrescentando o controle ASDTIC aos controladores que trabalham com frequência fixa.

Este trabalho é baseado principalmente nestas três referências [2], [3] e [4], com a atenção voltada para a operação em frequência de chaveamento fixa, realizando uma análise teórica mais detalhada e comprovando alguns destes resultados por simulação e/ou experimentação.

O presente estudo destas técnicas, observa as suas principais características, sendo que a característica em que aprofundou-se mais intensamente foi a questão relativa à rejeição às perturbações de baixa frequência. Também foram analisados os fundamentos destas técnicas de controle/modulação, quanto à interpretação física, ao comportamento estático e dinâmico, quanto às formas de onda e também é avaliada a influência destes compensadores como pré-reguladores combinados com estágios de realimentação da tensão de saída de conversores CC-CC.

O comportamento do conversor, operando em condução descontínua (*DCM*), quando controlado/modulado pelas técnicas em estudo foi avaliado para verificar quais destes métodos possibilita seguir o sinal de referência independente do modo de condução do conversor.

Para observar algumas destas características, foi implementado um protótipo em laboratório utilizando o conversor *buck*.

Este estudo foi feito da forma mais geral possível para que este conhecimento possa ser adaptado e estendido a outros tipos de conversores.

A apresentação deste trabalho é feita em seis (6) capítulos, da seguinte forma:

No capítulo 1 as técnicas de controle/modulação *feedforward* são apresentadas, sendo descritos seus princípios básicos e mostradas as principais formas de onda teóricas e aquelas obtidas em simulação; No capítulo 2 analisa-se o comportamento estático e dinâmico dos moduladores *feedforward*, comparando os moduladores quando sujeitos à perturbações senoidais ou em degrau (resposta dinâmica) e verificando o efeito das imperfeições dos componentes semicondutores no sinal de saída dos sistemas que utilizam estes controladores.

A resposta em frequência, ou seja, a capacidade de rejeição às perturbações dos sinais de entrada dos controladores *feedforward* é avaliada no capítulo 3. No capítulo 4 é escolhido um destes moduladores em função da análise das características citadas nos capítulos anteriores, sendo determinados os parâmetros das estruturas de potência e comando a serem implementadas no protótipo.

Descreve-se o projeto e a implementação das malhas de controle no capítulo 5 e no capítulo 6 são mostrados resultados experimentais que tem como objetivo verificar algumas das características estudadas. Após a apresentação dos capítulos são feitas observações e comentários conclusivos sobre os resultados alcançados. No anexo A são apresentadas listagens dos programas de cálculo do fator de rejeição às perturbações do sinal de entrada.

CAPÍTULO 1

TÉCNICAS DE COMPENSAÇÃO DIRETA APLICADAS A CONVERSORES ESTÁTICOS

1.1 - Introdução

Quando um distúrbio age sobre um processo, transcorre um certo tempo antes que qualquer efeito possa ser detectado na saída. Se for medido o próprio distúrbio ao invés da resposta ao distúrbio, então uma ação corretiva pode ser tomada rapidamente, mais cedo, e pode-se esperar um resultado melhor. Este é o princípio básico da compensação direta (*feedforward*) [5].

Neste capítulo são analisados os princípios básicos do controle *feedforward* convencional e três variações deste controle/modulação. Os controladores estudados operam com frequência de chaveamento fixa e são aplicados a conversores que operam em condução contínua (*CCM*).

Na última seção deste capítulo a utilização destes controladores em conversores que operam em condução descontínua (*DCM*) é verificada por simulação.

1.2 - Compensação Direta (*feedforward*)

No controle direto da razão cíclica utilizando a modulação por largura de pulso (*PWM*), a tensão de controle (V_c) é comparada com uma dente de serra de amplitude constante (V_m) e frequência $f_s = 1/T_s$ para gerar pulsos de comando com razão cíclica $d = V_c/V_m$, conforme mostrado na Figura 1.1.

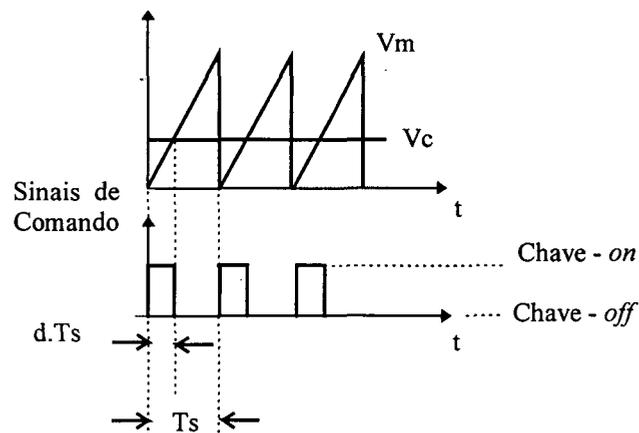


Figura 1.1 - Controle direto da razão cíclica - formas de onda.

Desta forma resultam as relações da expressão (1.1) para a chave *PWM* mostrada na Figura 1.2 [6]:

$$V_{os} = d \cdot V_{in} \quad (1.1)$$

sendo:

V_{os} : valor médio da tensão de saída em um ciclo de chaveamento.

V_{in} : valor médio da tensão de entrada em um ciclo de chaveamento.

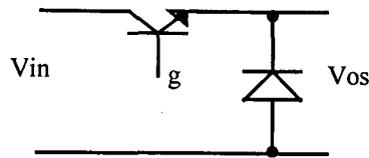


Figura 1.2 - chave *PWM*.

Têm-se ainda $d = V_c/V_m$, onde verifica-se a dependência de V_{os} tanto de V_c como de V_m . Isto ajuda a explicar porque na saída dos conversores CC-CC surge a ondulação em baixa frequência; no caso do retificador monofásico de onda completa esta ondulação tem maior amplitude em uma frequência igual ao dobro da frequência da rede que está presente na entrada dos retificadores.

Se a amplitude da dente de serra for variável e proporcional à V_{in} , V_{os} será independente de V_{in} :

$$V_m = k \cdot V_{in} \quad (1.2)$$

$$d = \frac{V_c}{k \cdot V_{in}} \quad (1.3)$$

$$V_{os} = d \cdot V_{in} = \frac{V_c}{k \cdot V_{in}} \cdot V_{in} = \frac{V_c}{k} \quad (1.4)$$

Isto significa que a tensão de saída é exclusivamente proporcional ao sinal de controle. Na Figura 1.3 observa-se que uma variação de V_m para V_m' implica em uma variação de d para d' , mantido o mesmo sinal de controle.

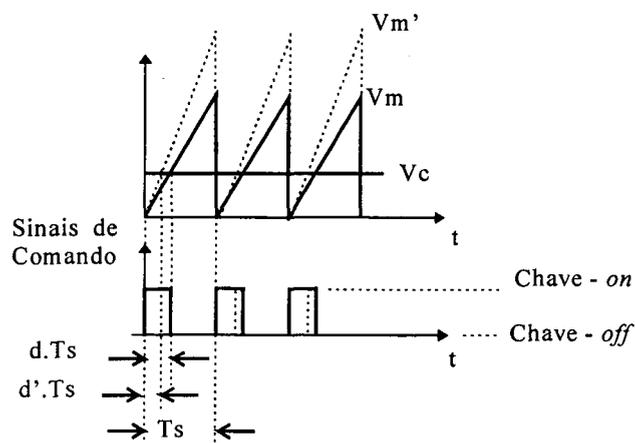


Figura 1.3 - Compensação direta - formas de onda, $V_m = k \cdot V_{in}$.

Uma forma de tornar V_m proporcional a V_{in} e às suas variações, é fazer com que a cada novo ciclo:

$$V_m = \frac{k}{T_S} \int_{t-T_S}^t V_{in}(t). dt \quad (1.5)$$

Como $V_{in}(t)$ é aproximadamente constante no período de chaveamento, fica satisfeita a relação da expressão (1.2). Estas relações são de fácil implementação, podendo ser utilizada a estrutura de controle/modulação da Figura 1.4.

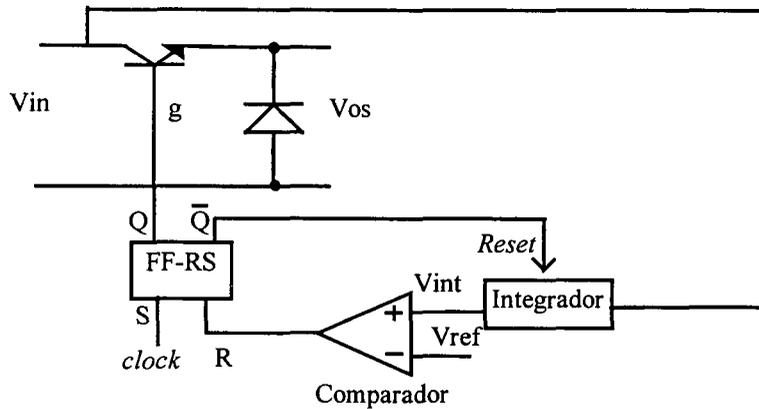


Figura 1.4 - Compensação direta - estrutura de controle/modulação.

As principais formas de onda teóricas para esta configuração são mostradas na Figura 1.6 e verificadas por simulação (PSPICE [7]) do circuito da Figura 1.5 com os parâmetros relacionados na Tabela 1.1 e as formas de onda mostradas nas Figuras 1.7 e 1.8 .

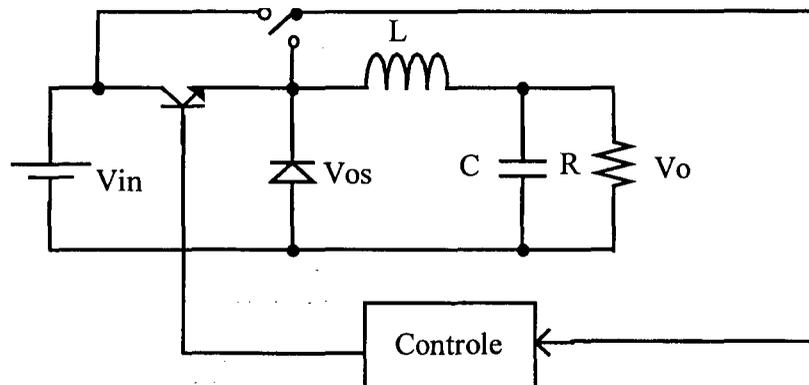


Figura 1.5 - Conversor buck .

$V_{in} = 200$ [V]	$V_o = 60$ [V]
$f_s = 30$ [kHz]	$R = 9,8$ [Ω]
$C = 15,66$ [μ F]	$L = 653,9$ [μ H]

Tabela 1.1 - Conversor buck - parâmetros utilizados em simulação.

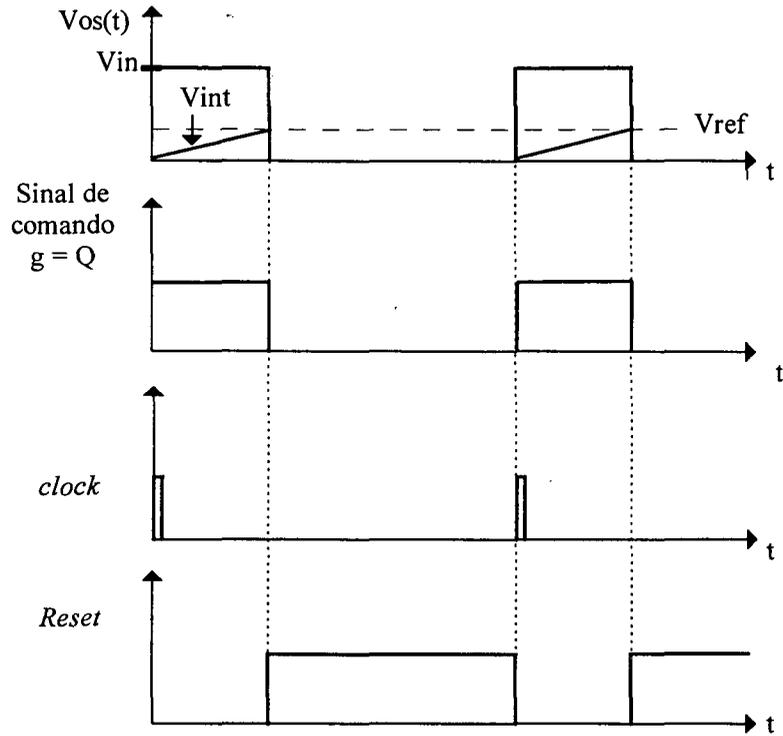


Figura 1.6 - Compensação direta - formas de onda teóricas.

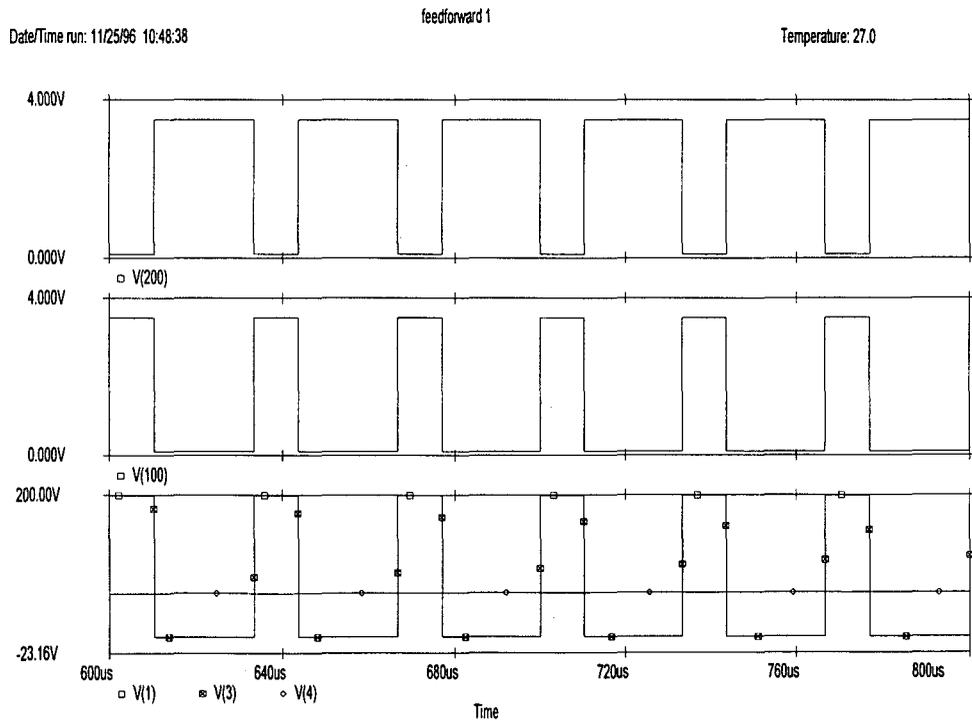


Figura 1.7 - Compensação direta - reset $V(200)$; tensão de comando $V(100)$; tensão de entrada $V(1)$; tensão V_{os} $V(3)$; tensão de saída $V(4)$.

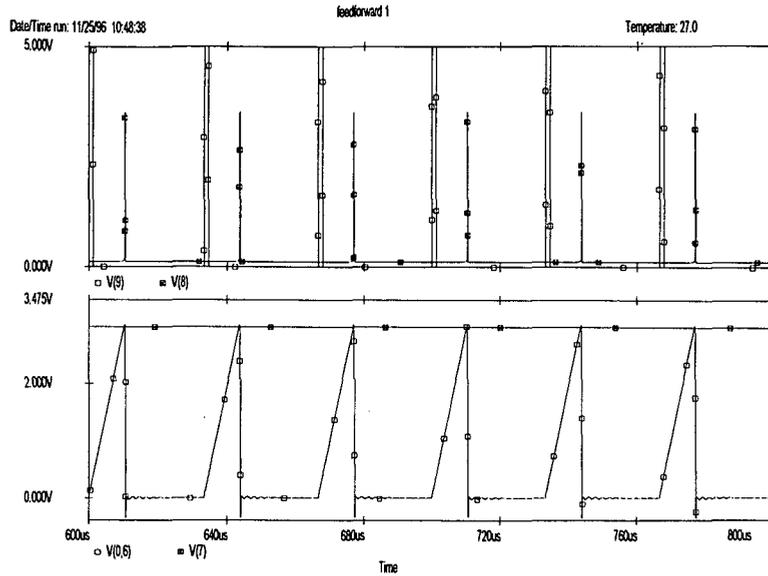


Figura 1.8 - Compensação direta - reset do flip-flop R $V(8)$; set do flip-flop S $V(9)$; tensão do integrador V_{int} $V(0,6)$; tensão de referência V_{ref} $V(7)$.

Como o sinal de amostragem (V_{in}) é tomado antes da chave PWM e o integrador está “resetado” durante todo o tempo em que a chave não está conduzindo, observa-se que com esta configuração de controle os erros devidos as não idealidades das chaves não são evitados. Nas Figuras 1.6, 1.7 e 1.8 têm-se a concordância entre os sinais teóricos e de simulação.

Outro modo de implementar este controle é utilizar a configuração mostrada na Figura 1.9, com o *reset* do integrador sendo feito com um pulso estreito no momento em que a chave é comandada para conduzir.

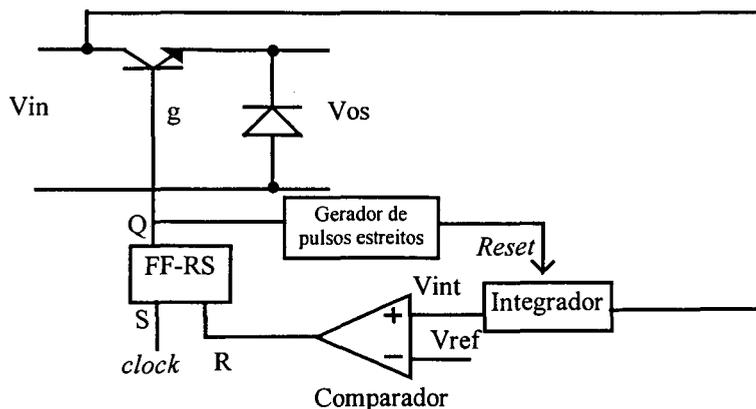


Figura 1.9 - Compensação direta - estrutura de controle/modulação.

As principais formas de onda teóricas para esta configuração são mostradas na Figura 1.10 e verificadas por simulação do circuito da Figura 1.5 com os parâmetros relacionados na Tabela 1.1 e as formas de onda mostradas nas Figuras 1.11 e 1.12 .

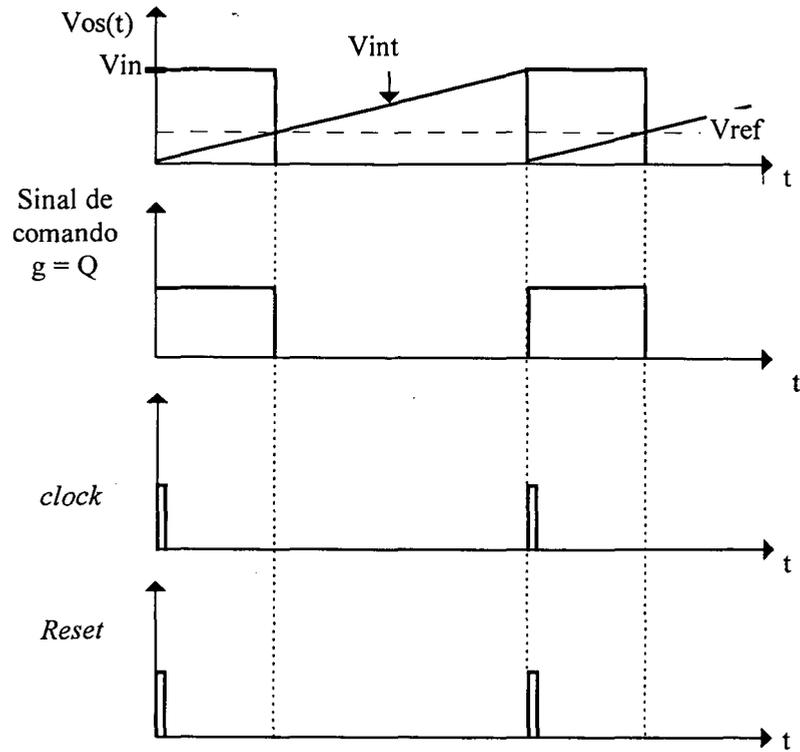


Figura 1.10 - Compensação direta - formas de onda teóricas.

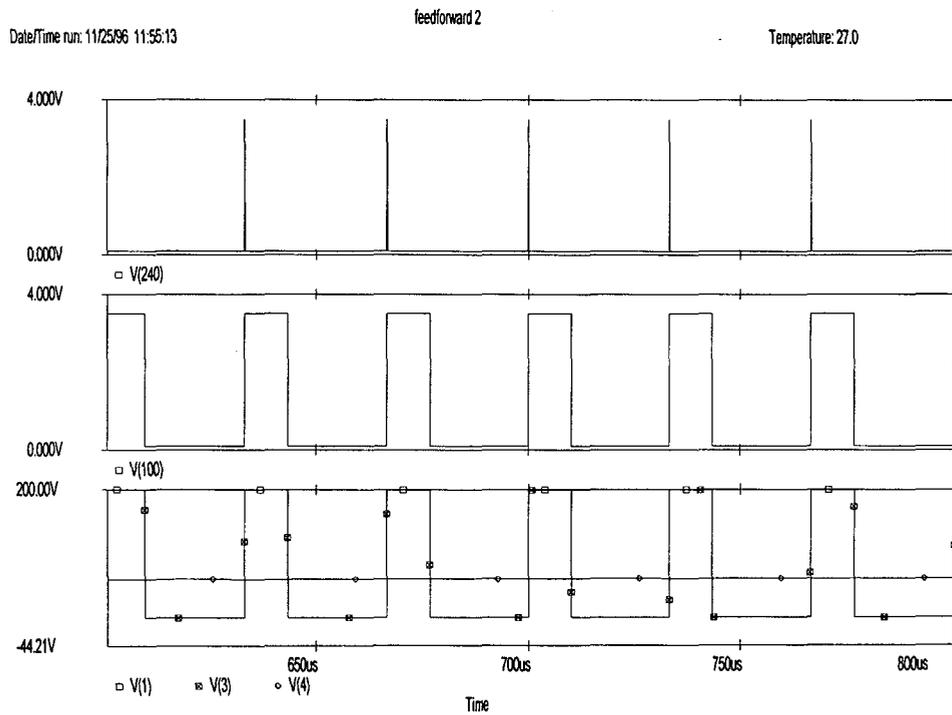


Figura 1.11 - Compensação direta - reset V(240); tensão de comando V(100); tensão de entrada V(1); tensão Vos V(3); tensão de saída V(4).

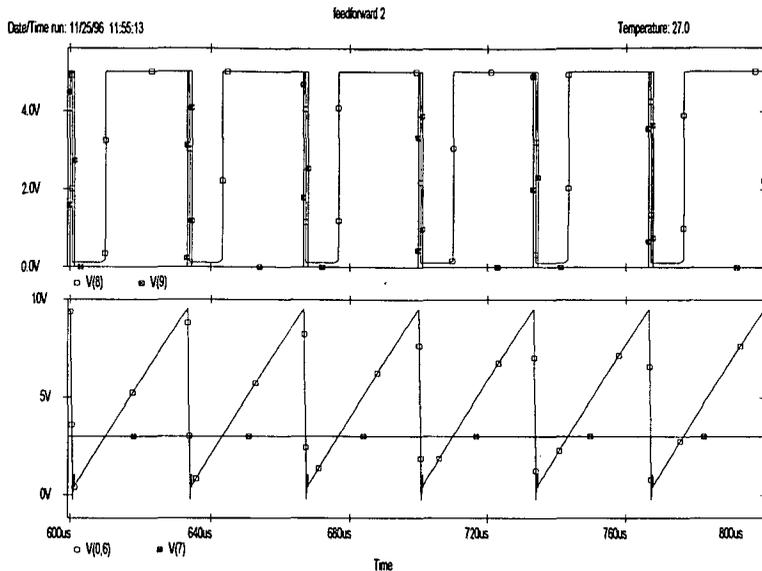


Figura 1.12 - Compensação direta -R V(8); S V(9); Vint V(0,6); Vref V(7).

Como o integrador é “resetado” no início do período de chaveamento, observa-se que com esta configuração de controle os erros devidos à queda de tensão em condução do diodo de roda livre e ao intervalo de bloqueio da chave principal não são evitados. Nas Figuras 1.10, 1.11 e 1.12 têm-se a concordância entre os sinais teóricos e de simulação.

1.3 - Controle Integral com Reset (One Cycle Control - OCC)

Se ao invés de integrar a tensão de entrada, for integrada a tensão Vos, serão considerados no valor médio da tensão de saída as quedas de tensão da chave [3].

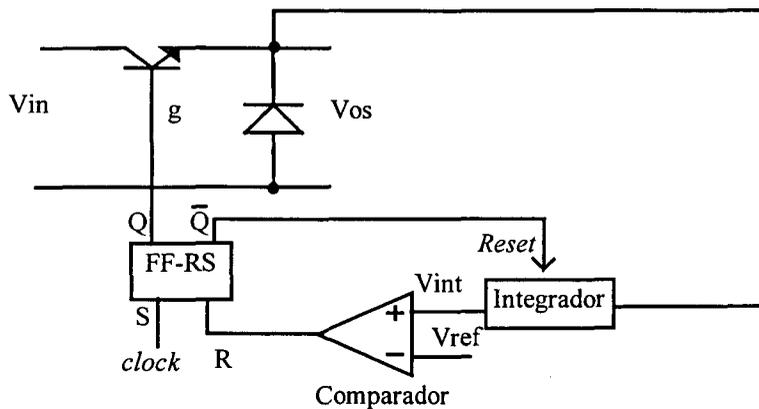


Figura 1.13 - OCC - Estrutura de controle/modulação.

Desta forma a tensão de saída da chave PWM é controlada de forma que seja igual ao valor médio da variável controlada no período de chaveamento que é dado conforme a expressão (1.6).

$$V_{os} = \frac{1}{T_s} \cdot \int_0^{T_s} V_{os}(t) \cdot dt \tag{1.6}$$

Se for considerada a chave *PWM* ideal, resulta:

$$V_{os} = \frac{1}{T_s} \int_0^{d \cdot T_s} V_{in}(t) \cdot dt = V_{ref} \quad (1.7)$$

Com o controle proposto na Figura 1.13 determina-se o valor da razão cíclica d através da expressão (1.7).

O controle integral com *reset* apresenta as seguintes características:

- A inclinação de V_{int} é diretamente proporcional à tensão da fonte, pois podem ser tomadas as mesmas considerações da análise da expressão (1.5) ;
- O valor da razão cíclica é independente dos ciclos anteriores devido à presença do circuito de *reset* do integrador;
- A dinâmica do conversor é independente do filtro de entrada, pois o circuito de controle simplifica a modelagem do conversor implementando a relação da expressão (1.7), ficando a dinâmica do conversor dependente somente da parte posterior à chave *PWM*.

As principais formas de onda para esta configuração, considerando uma chave ideal são mostradas na Figura 1.14 e comprovadas por simulação do circuito da Figura 1.5 (Tabela 1.1), nas Figuras 1.15 e 1.16.

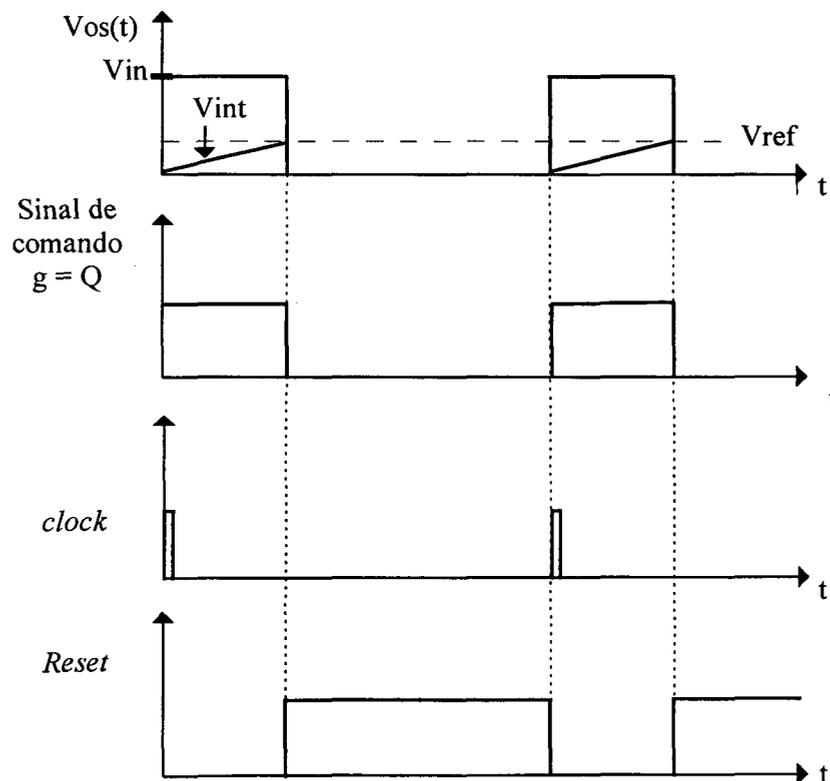


Figura 1.14 - OCC - formas de onda teóricas.

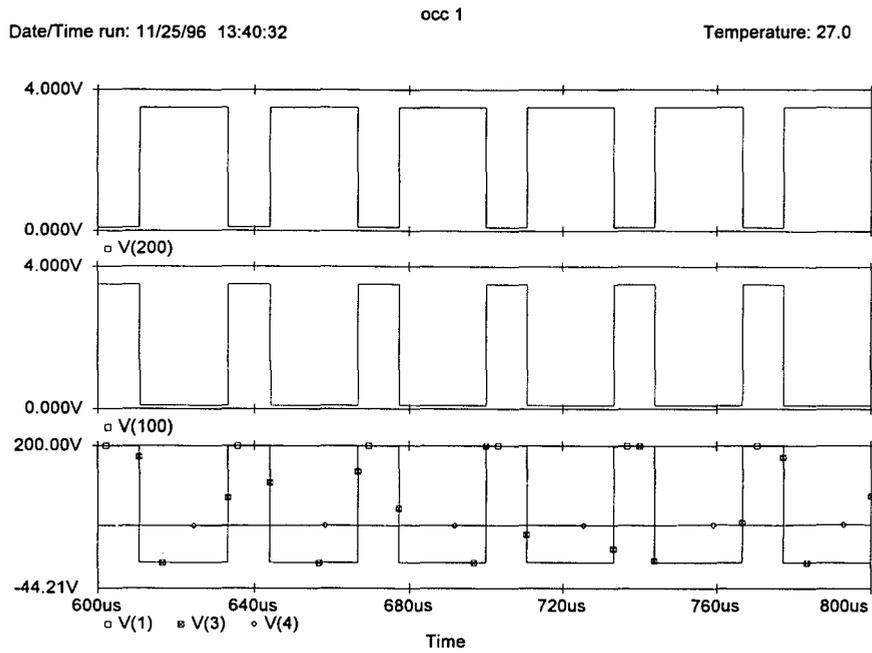


Figura 1.15 - OCC - reset $V(200)$; tensão de comando $V(100)$; tensão de entrada $V(1)$; tensão $V(3)$; tensão de saída $V(4)$.

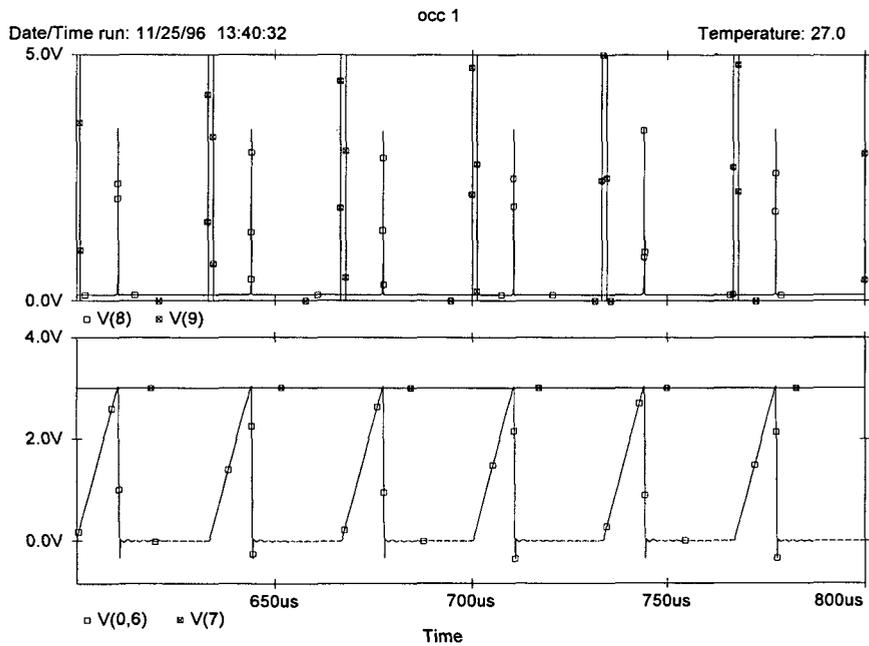


Figura 1.16 - OCC -R $V(8)$; S $V(9)$; Vint $V(0,6)$; Vref $V(7)$.

Considerando-se um pequeno pulso de *reset* do integrador conforme mostrado na Figura 1.17 no momento em que a chave é desligada ($V_{int} = V_{ref}$), verifica-se que os erros devidos à resistência de condução das chaves, ao transitório de entrada em condução, ao transitório de bloqueio e à queda de tensão em condução dos diodos são eliminados.

Entretanto, o efeito do atraso no bloqueio da chave só é compensado (parcialmente) se o intervalo de *reset* for significativamente menor que o intervalo de bloqueio da chave principal. Se o *reset* do integrador for implementado conforme a Figura 1.14, somente o efeito da queda de tensão em condução da chave principal será compensado.

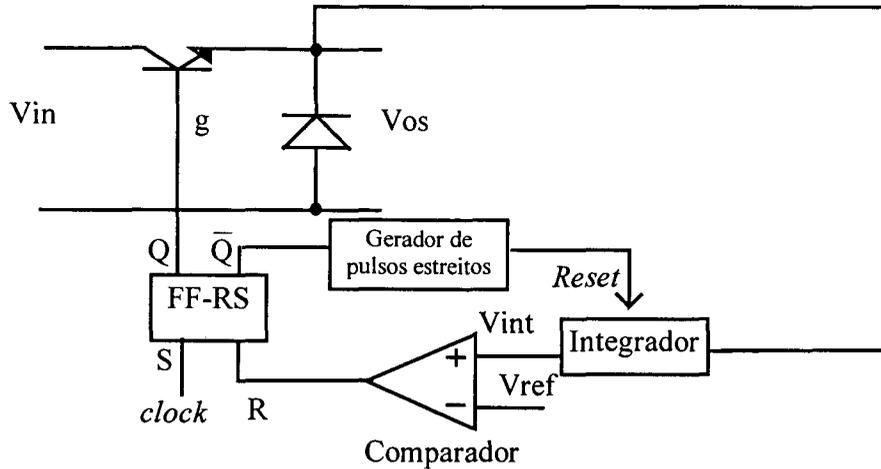


Figura 1.17 - OCC - estrutura de controle/modulação.

Com esta estrutura obtêm-se as formas de onda mostradas na Figura 1.18 que foram verificadas em simulação (Figuras 1.19 e 1.20).

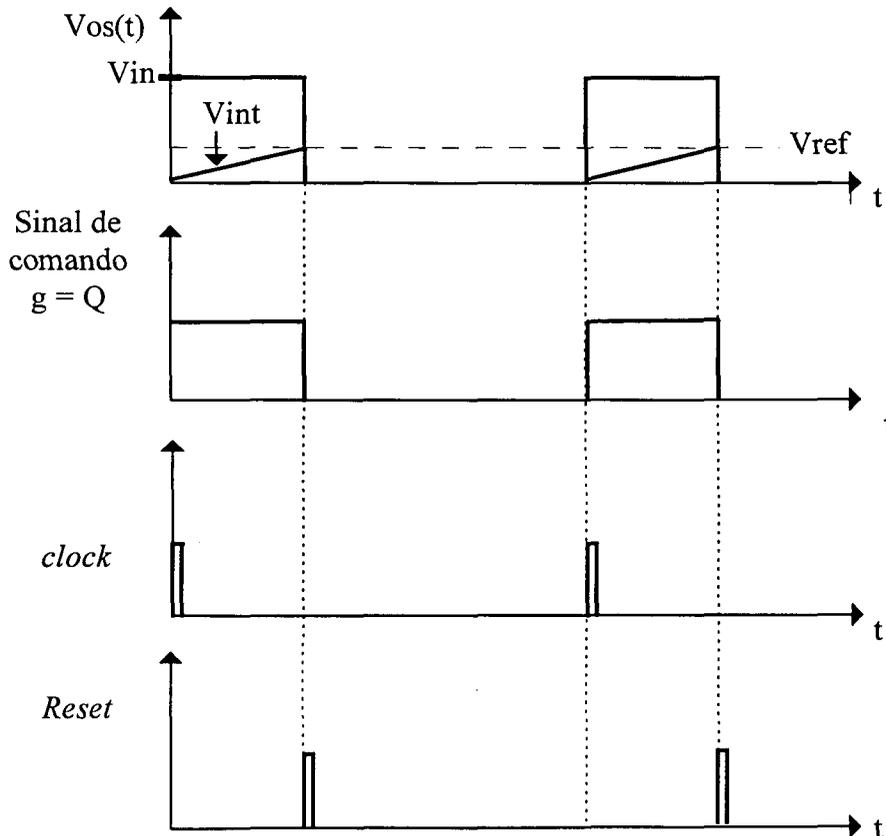


Figura 1.18 - OCC - formas de onda teóricas.

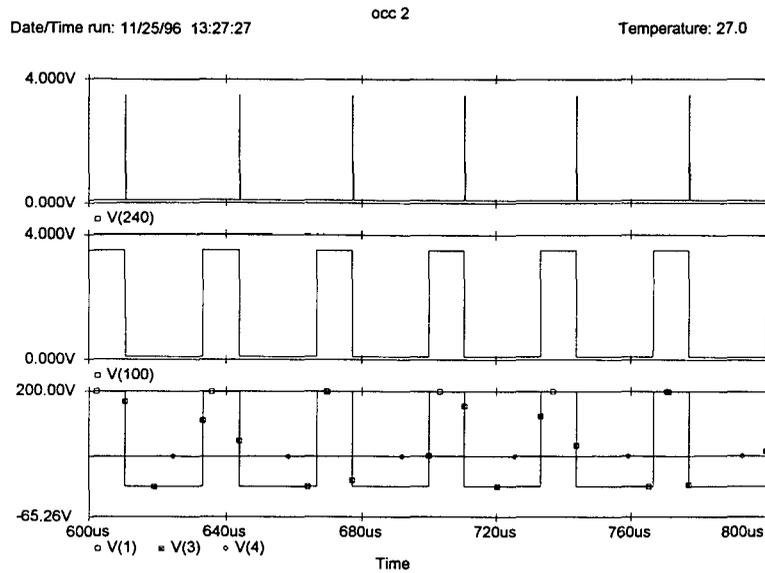


Figura 1.19 - OCC - reset $V(240)$; tensão de comando $V(100)$; tensão de entrada $V(1)$; tensão $V(3)$; tensão de saída $V(4)$.

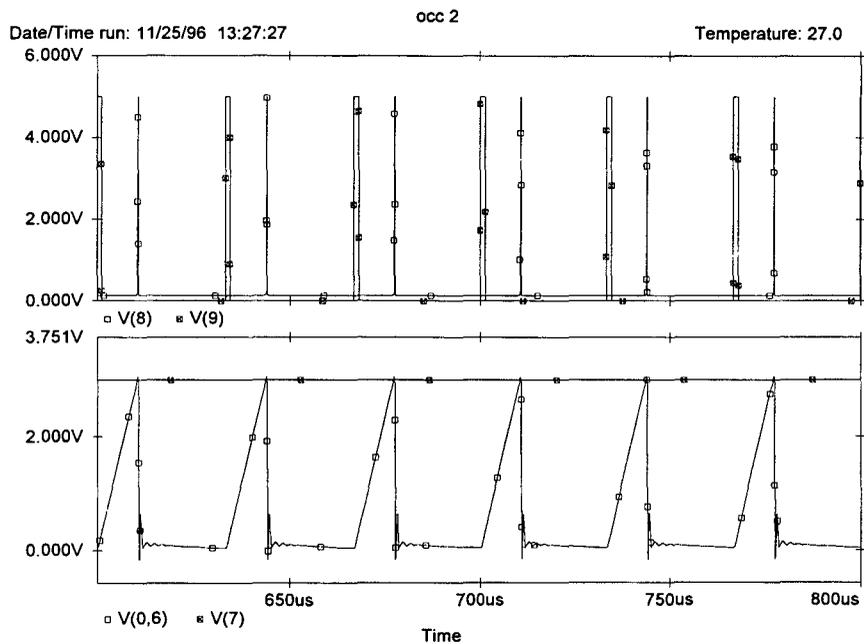


Figura 1.20 - OCC -R $V(8)$; S $V(9)$; V_{int} $V(0,6)$; V_{ref} $V(7)$.

Na operação em condução descontínua o controle integral com *reset* é possível desde que o *reset* do integrador seja feito com um pulso de duração menor que o tempo de extinção da corrente de carga (Figura 1.21), pois neste caso a parcela de tempo em que a corrente é zero e a tensão $V_{os}(t)$ é igual à V_o é considerada no cálculo do valor médio de V_{os} .

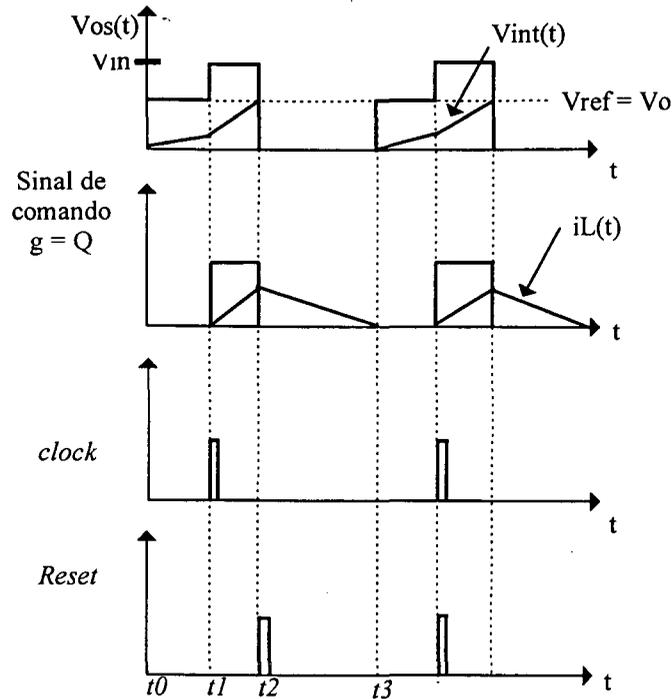


Figura 1.21 - OCC - formas de onda para DCM.

Considerando uma chave ideal e $V_{in}(t) = V_{in}$ (cte.), a expressão (1.8) caracteriza este tipo de operação.

$$V_{ref} = k \cdot \left(\int_{t_0}^{t_1} V_o \cdot dt + \int_{t_1}^{t_2} V_{in} \cdot dt \right) \quad (1.8)$$

1.4 - Controle Integral Modulado (CIM)

Outra forma de controlar a chave *PWM* é modular o sinal de erro ($V_o - V_{ref}$) através da comparação entre uma triangular simétrica de frequência constante e o sinal de saída do integrador, como mostrado na Figura 1.22; quando o sinal de saída do integrador for menor que a triangular, a chave conduz, caso contrário ela é bloqueada [2].

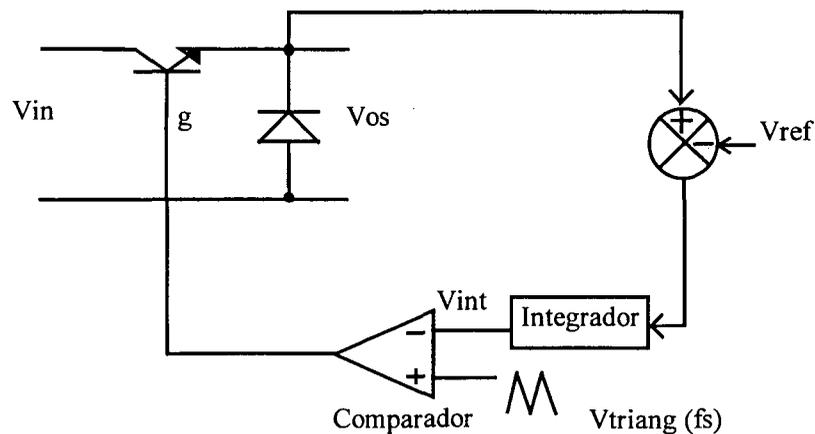


Figura 1.22 - CIM - Estrutura de controle.

Assim, obtêm-se as formas de onda da Figura 1.23, que foram verificadas por simulação do circuito da Figura 1.5 (Tabela 1.1), com os resultados mostrados nas Figuras 1.24 e 1.25.

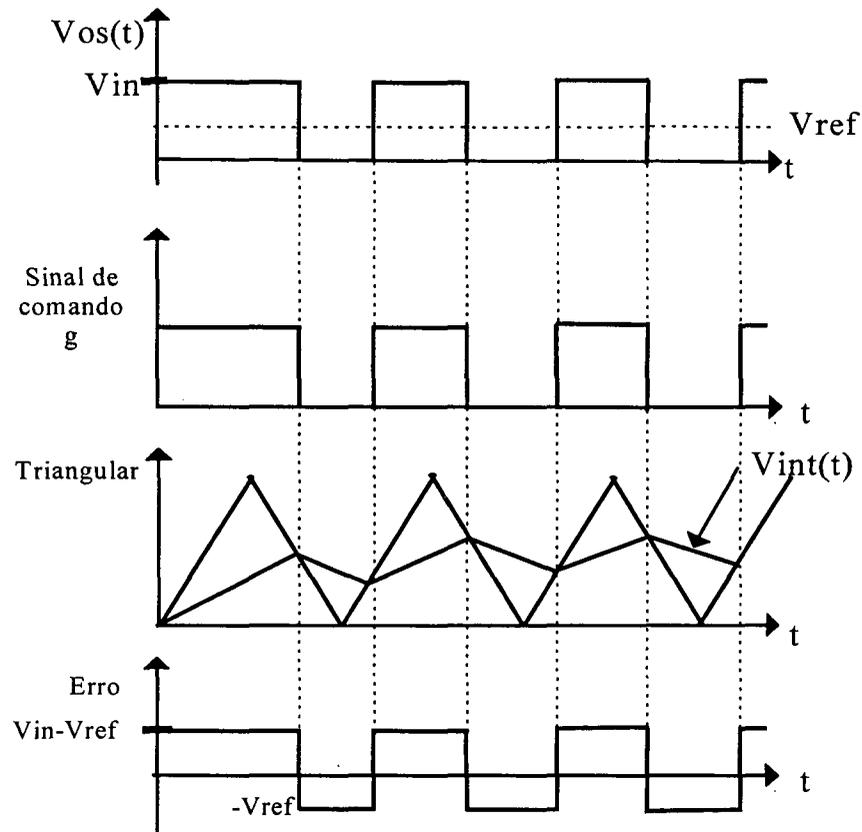


Figura 1.23 - CIM - Principais formas de onda teóricas.

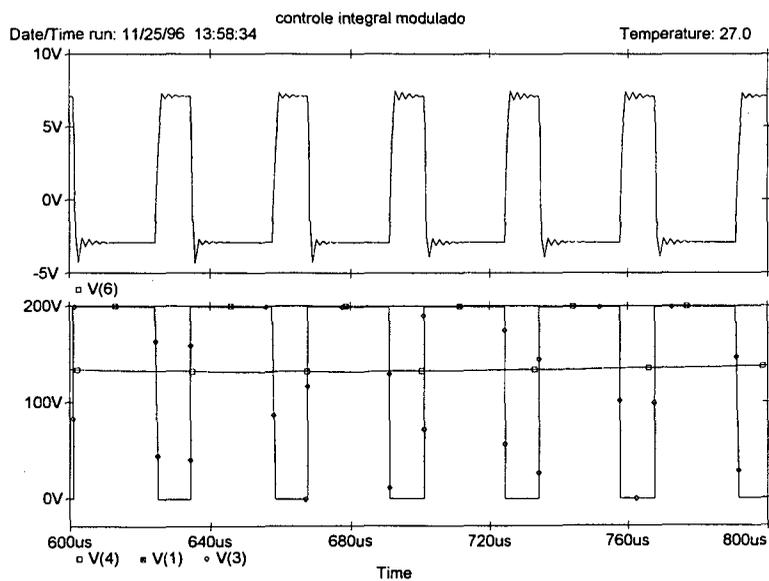


Figura 1.24 - CIM - Sinal de erro $V(6)$; tensão de entrada $V(1)$; tensão V_{os} $V(3)$; tensão de saída $V(4)$.

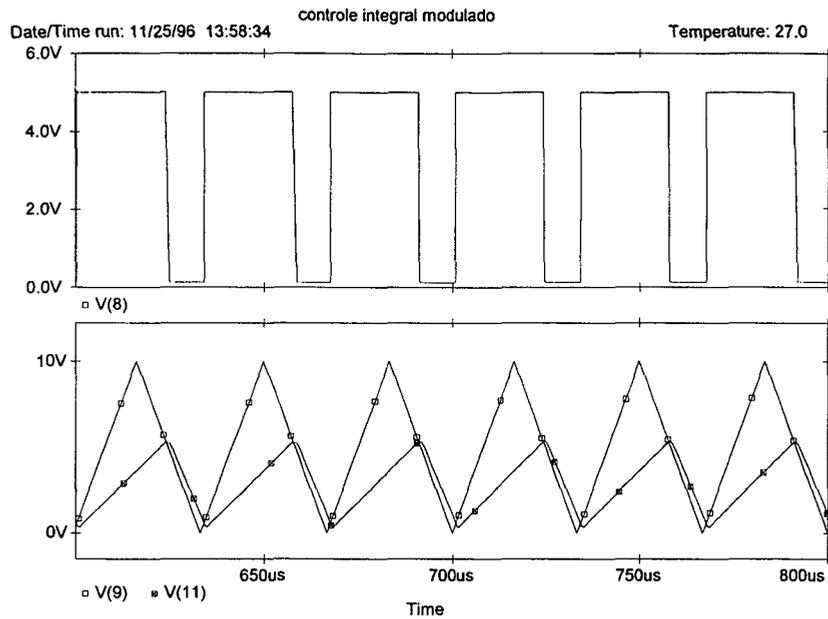


Figura 1.25 - CIM - Sinal de comando $V(8)$; Triangular $V(9)$; Vint $V(11)$.

Com isso, na operação em regime permanente tem-se o comportamento regido pelas expressões (1.9) e (1.10), conforme observado na Figura 1.26.

$$VM = Vm + \frac{1}{\tau} \int_0^{T_{on}} (Vos(t) - Vref).dt = Vm + \frac{1}{\tau} \int_0^{T_{on}} Vos(t).dt - \frac{Vref}{\tau} \cdot T_{on} \quad (1.9)$$

$$Vm = VM + \frac{1}{\tau} \int_{T_{on}}^{T_s} (Vos(t) - Vref).dt = VM + \frac{1}{\tau} \int_{T_{on}}^{T_s} Vos(t).dt - \frac{Vref}{\tau} \cdot (T_s - T_{on}) \quad (1.10)$$

onde τ é a constante de tempo do integrador.

Substituindo (1.10) em (1.9):

$$Vref = \frac{1}{T_s} \cdot \left(\int_0^{T_{on}} Vos(t).dt + \int_{T_{on}}^{T_s} Vos(t).dt \right) = Vos \quad (1.11)$$

Desta forma este tipo de modulação garante que em regime permanente o valor médio de Vos é igual à $Vref$.

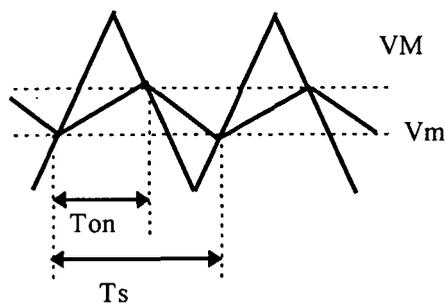


Figura 1.26 - CIM - Principais formas de onda em regime permanente.

A observação das formas de onda da Figura 1.23 impõe as seguintes restrições para o funcionamento do controle integral modulado [2]:

$$\frac{\tau}{T_s} \geq \frac{d}{2} \quad (1.12)$$

$$\frac{\tau}{T_s} \geq \frac{1-d}{2} \quad (1.13)$$

Estas restrições são derivadas das relações possíveis entre as inclinações da triangular de comparação e do sinal de saída do integrador para o funcionamento do circuito de acordo com as lógicas de comparação. Se o modulador operar com razão cíclica superior à estipulada pelas expressões (1.12) e (1.13) o sistema será divergente não apresentando erro nulo [2].

É possível utilizar esta técnica em conversores que operam em condução descontínua (*DCM*), já que o integrador garante erro nulo em regime permanente, ou seja, independente da forma de onda da tensão de saída da chave PWM, seu valor médio segue a referência. As formas de onda esperadas para a operação em *DCM* são as da Figura 1.27:

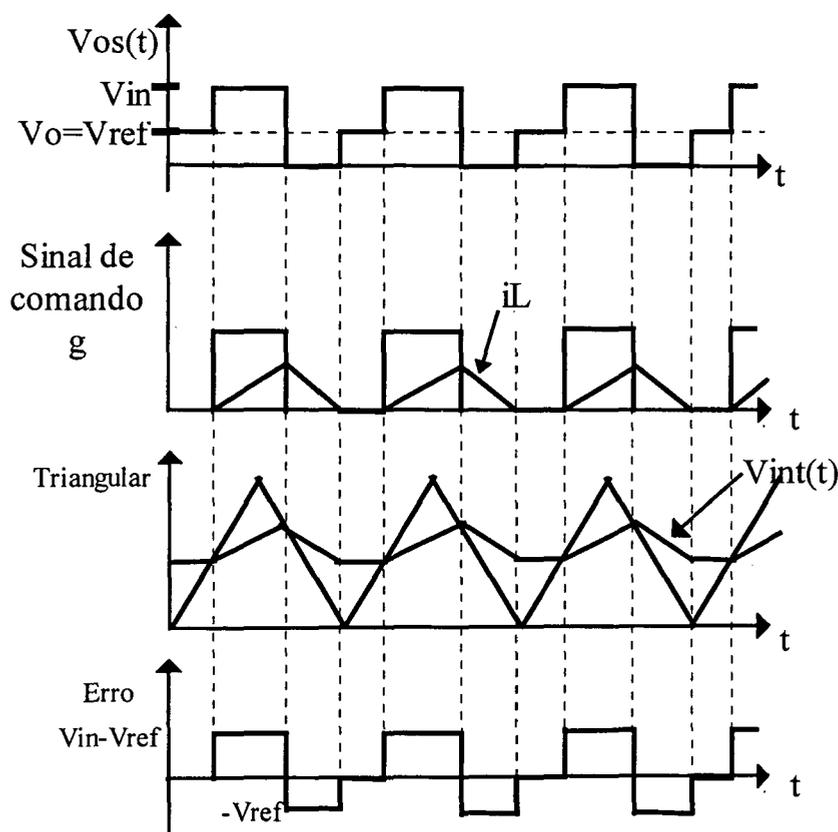


Figura 1.27 - CIM - Principais formas de onda para DCM.

1.5 - CONTROLE ASDTIC (ANALOG SIGNAL TO DISCRETE TIME INTERVAL CONVERTER) - (frequência constante)

O modulador *feedforward ASDTIC* (foi mantida a expressão no original pois não foi encontrada na literatura técnica em português uma expressão consolidada para a designação deste tipo de controle/modulação), operando com frequência de chaveamento constante é representado pela Figura 1.28 [4].

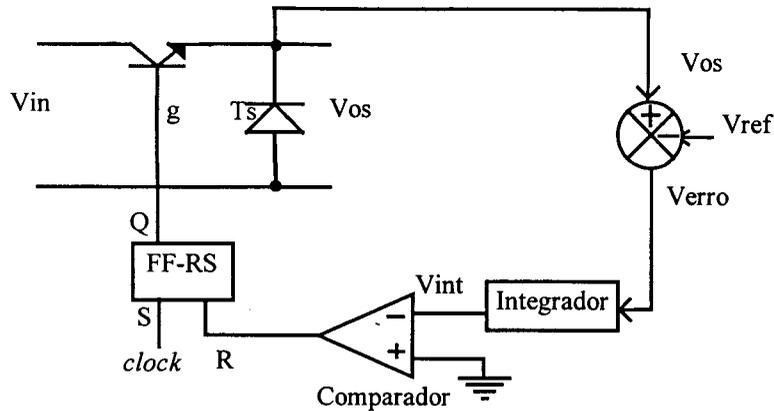


Figura 1.28 - ASDTIC - Estrutura de controle.

A integral (integrador inversor) do erro é comparada com o nível zero e, quando este valor é atingido, o *flip-flop* é “resetado”. Um pulso de frequência f_s é utilizado para ligar o *flip-flop* no início de cada período de chaveamento.

As principais formas de onda são mostradas na Figura 1.29 e verificadas por simulação do circuito da Figura 5.1 (Tabela 1.1) e pelos resultados mostrados na Figuras 1.30 e 1.31.

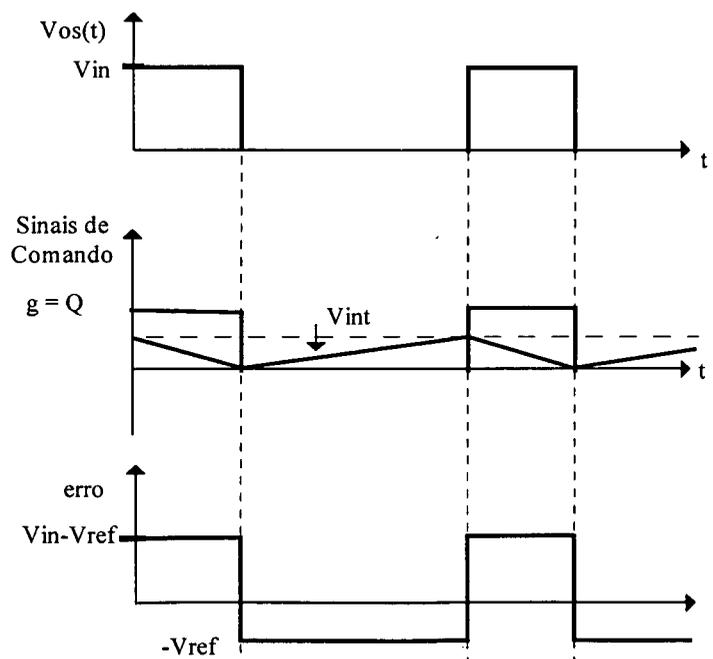


Figura 1.29 - ASDTIC - Principais formas de onda teóricas.

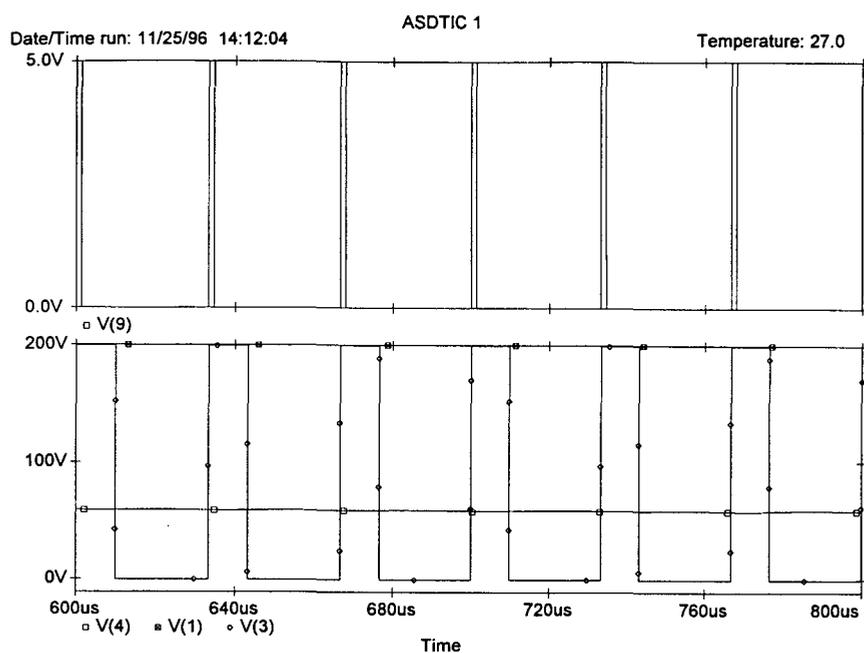


Figura 1.30 - ASDTIC - sinal set do flip-flop S V(9); tensão de entrada V(1); tensão Vos V(3); tensão de saída V(4).

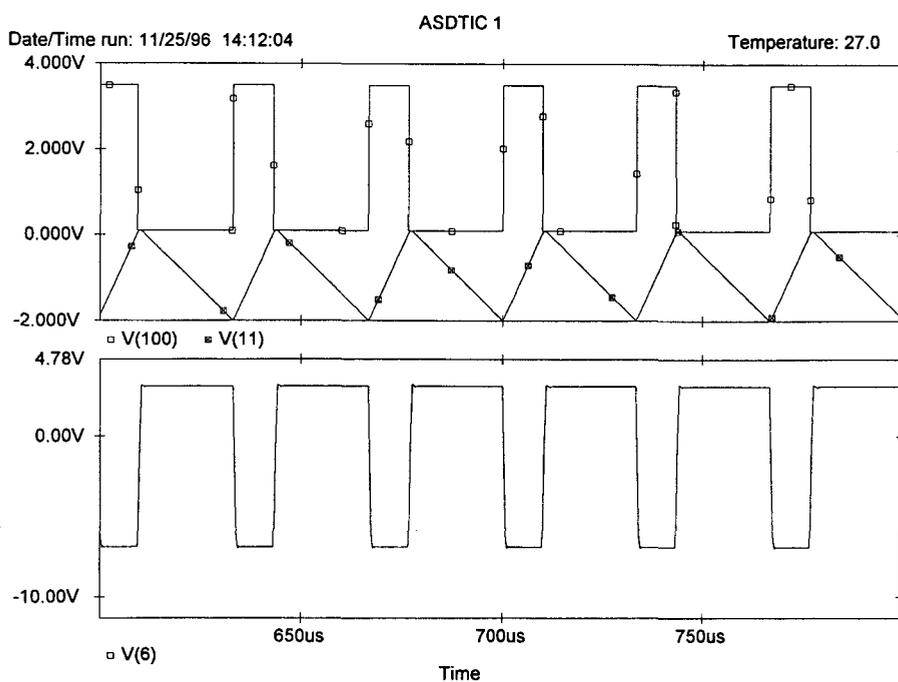


Figura 1.31 - ASDTIC - Sinal de erro V(6); tensão de comando V(100); tensão do integrador Vint V(11).

Na operação em regime permanente a tensão de saída do integrador tem o comportamento conforme a Figura 1.32.

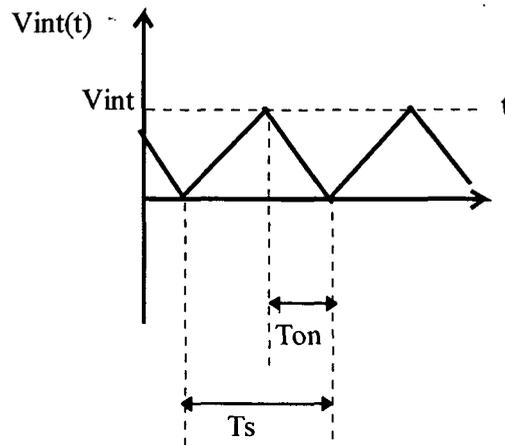


Figura 1.32 - ASDTIC - Sinal de saída do integrador em regime permanente.

Para o intervalo $0 < t < t_{on}$, têm-se:

$$-V_{int} = \frac{1}{T_s} \int_0^{t_{on}} (V_{os}(t) - V_{ref}) \cdot dt \quad (1.14)$$

E para o intervalo $t_{on} < t < T_s$:

$$V_{int} = \frac{1}{T_s} \int_{t_{on}}^{T_s} (V_{os}(t) - V_{ref}) \cdot dt \quad (1.15)$$

Substituindo a expressão (1.15) na expressão (1.14) têm-se:

$$\frac{1}{T_s} \int_0^{T_s} V_{os}(t) dt = V_{ref} \quad (1.16)$$

Analisando o funcionamento do circuito observa-se que, como a constante de tempo do integrador é igual a $1/T_s$, se o modulador operar com razão cíclica igual a 0,5 o sistema apresentará oscilações subharmônicas como mostrado na Figura 1.33, com a operação em uma frequência menor que a frequência de chaveamento original, sendo que o valor médio do sinal de saída da chave *PWM* no período desta frequência segue o sinal de referência.

Se o sistema operar com valores maiores que 0,5 o sistema tornar-se-á instável (Figura 1.34), com a razão cíclica não convergindo para um valor definido, embora o valor médio do sinal de saída da chave *PWM* em determinados períodos (frequência variável) siga o sinal de referência. Estas considerações são feitas pelo criador deste método, e são detalhadas nas referências [3] e [4].

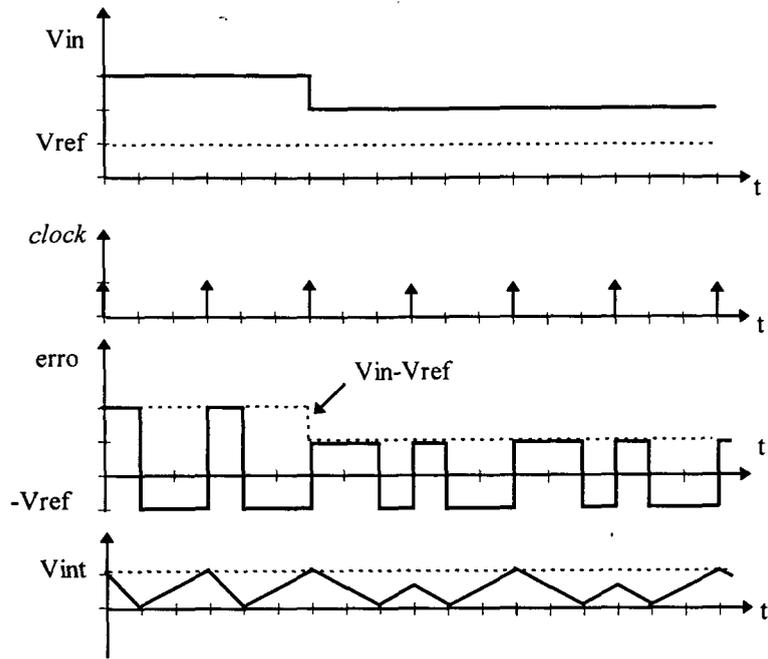


Figura 1.33 - ASDTIC - Operação com $d = 0,5$.

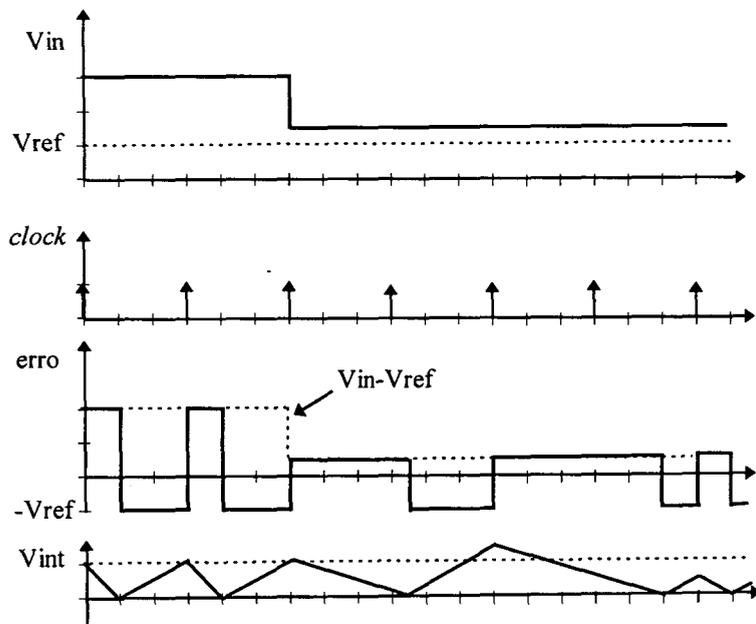


Figura 1.34 - ASDTIC - Operação com $d > 0,5$.

Logo, a operação em condução descontínua para o controle *ASDTIC* também é possível, já que o integrador garante erro de regime permanente nulo. As formas de onda esperadas para a operação em *DCM* são as da Figura 1.35.

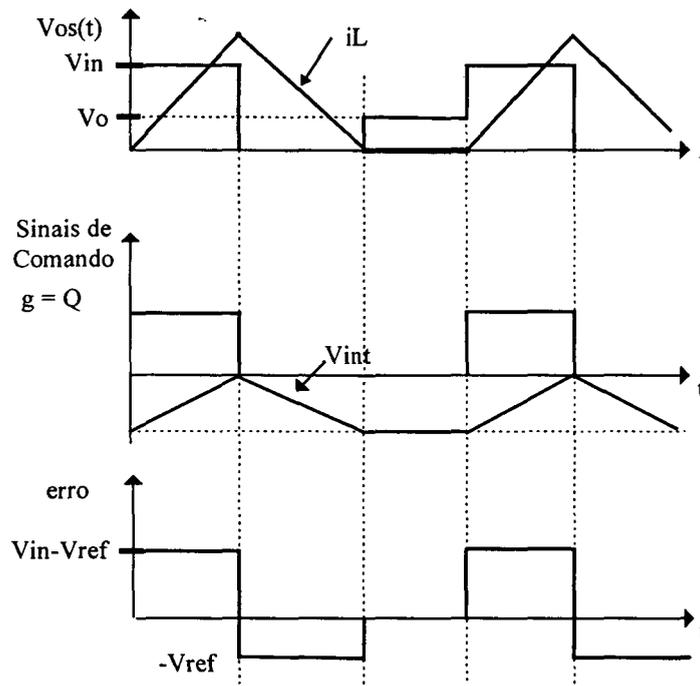


Figura 1.35 - ASDTIC - Principais formas de onda para DCM.

1.6 - Operação em DCM : Resultados de simulação

Para verificar o comportamento das quatro técnicas sendo utilizadas em conversores que operam em DCM, foi simulado o circuito da Figura 1.36 com o conversor *buck* operando em condução descontínua e utilizando os seguintes parâmetros:

$$V_{in} = 14 \text{ [V];}$$

$$L = 0,12 \text{ [mH];}$$

$$C = 30 \text{ [\mu F];}$$

$$f_s = 30 \text{ [kHz];}$$

$$V_{ref} = 6 \text{ [V];}$$

$$R = 25 \text{ [\Omega].}$$

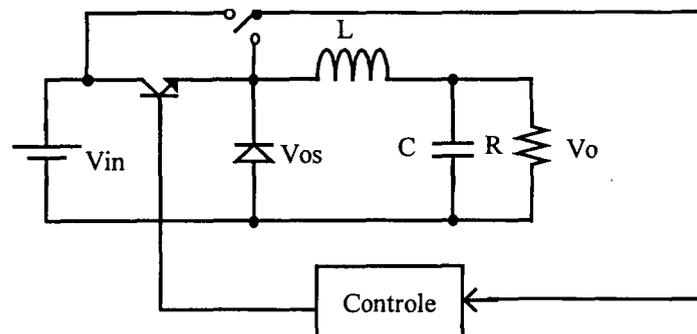


Figura 1.36 - Conversor buck .

As principais formas de onda obtidas nestas simulações, para os quatro moduladores estudados, são mostradas nas Figuras 1.37, 1.38, 1.39 e 1.40.

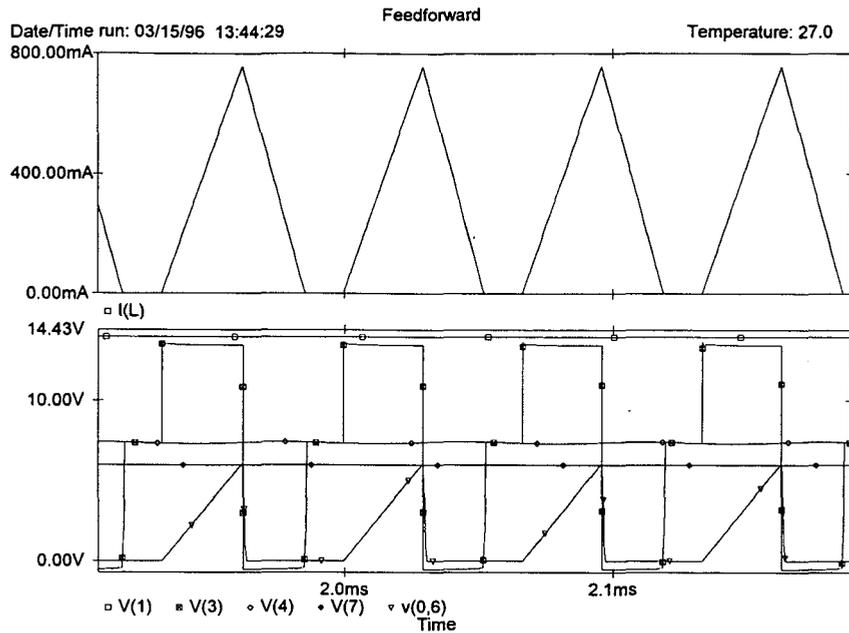


Figura 1.37 - Feedforward, operação em DCM.

$v(1)$ Tensão de entrada (V_{in}), $v(3)$ Tensão do diodo (V_{os}), $v(6)$ Tensão do integrador (V_{int}),
 $v(4)$ Tensão de saída (V_o), $v(7)$ Tensão de referência (V_{ref}).

Observa-se que com a utilização desta configuração de controle a tensão de saída não segue o sinal de referência na operação em DCM.

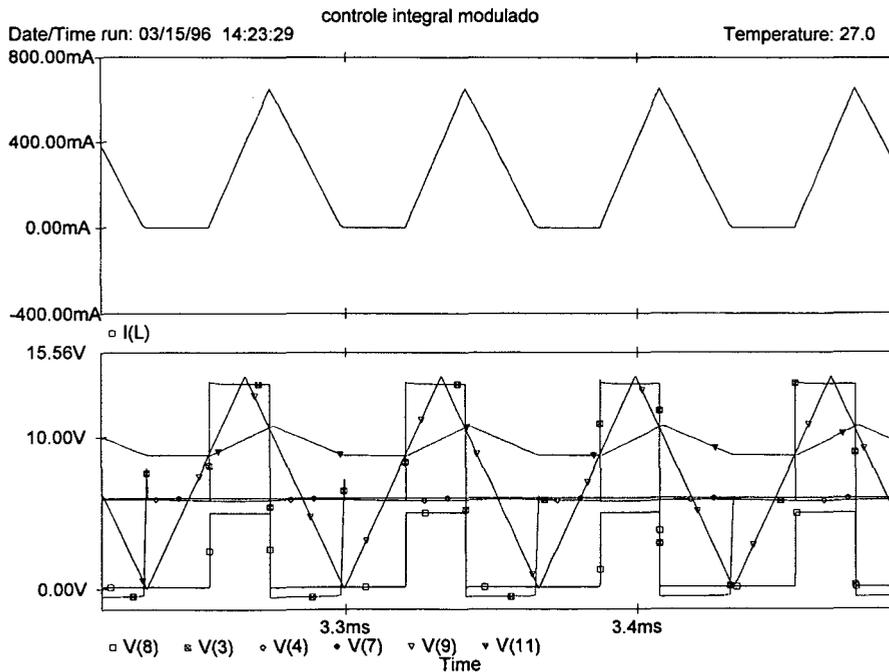


Figura 1.38 - CIM, operação em DCM, $v(3)$ Tensão do diodo (V_{os}), $v(9)$ Tensão de saída do integrador (V_{int}), $v(4)$ Tensão de saída $v(8)$ Tensão de comando da chave principal, $v(7)$ Tensão de referência, $v(11)$ Triangular.

Com a utilização desta configuração de controle a tensão de saída segue o sinal de referência na operação em *DCM*, com as de formas de onda comprovando o funcionamento mostrado na Figura 1.27.

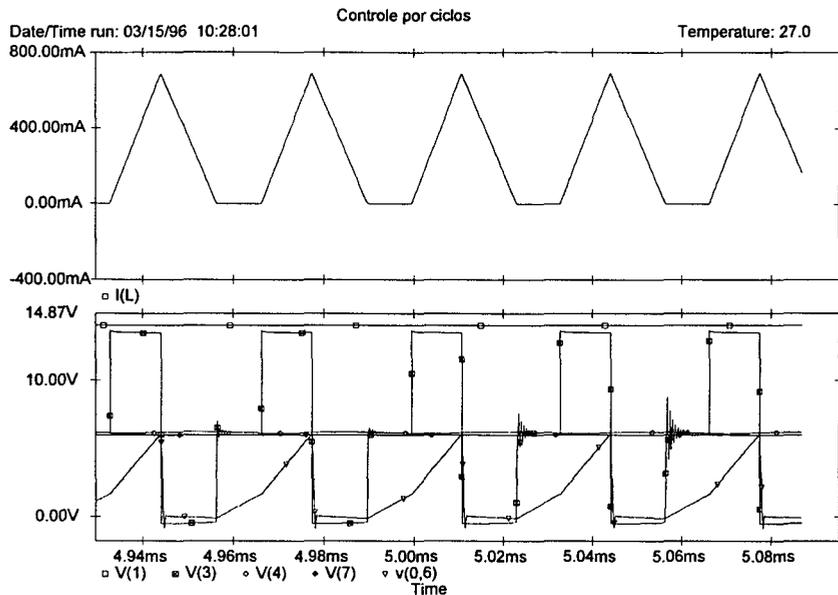


Figura 1.39 - OCC, operação em DCM.

$v(1)$ Tensão de entrada (V_{in}), $v(3)$ Tensão do diodo (V_{os}), $v(6)$ Tensão do integrador (V_{int}), $v(4)$ Tensão de saída (V_o), $v(7)$ Tensão de referência (V_{ref}).

Com a utilização desta configuração de controle a tensão de saída segue o sinal de referência na operação em *DCM*, com as de formas de onda comprovando o funcionamento mostrado na Figura 1.21.

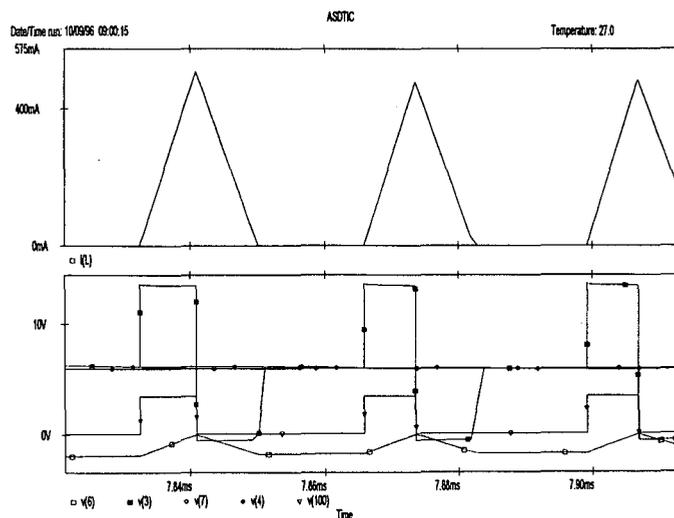


Figura 1.40 - ASDTIC, operação em DCM.

$v(3)$ Tensão do diodo (V_{os}), $v(6)$ Tensão do integrador (V_{int}), $v(100)$ tensão de comando $v(4)$ Tensão de saída (V_o), $v(7)$ Tensão de referência (V_{ref}).

Com a utilização desta configuração de controle a tensão de saída segue o sinal de referência na operação em *DCM*, com as de formas de onda comprovando o funcionamento mostrado na Figura 1.35.

1.7 - Conclusão

Quatro tipos de controladores *feedforward* foram analisados, sendo apresentados seus princípios básicos de funcionamento, equações características e principais formas de onda.

A análise dos resultados da seção 1.6 mostra que é possível utilizar estes moduladores em conversores que operam em *DCM* pois estes mantêm o valor médio da tensão de saída da chave *PWM* independente do modo de operação do conversor. Este princípio só não é válido para o controle *feedforward* convencional que, quando operando em *DCM* apresenta um erro no valor médio que é dependente da corrente de carga do conversor.

CAPÍTULO 2

ANÁLISE DO COMPORTAMENTO ESTÁTICO E DINÂMICO DOS CONTROLADORES FEEDFORWARD

2.1 - Introdução

As técnicas de controle/modulação *feedforward* apresentadas no capítulo 1 apresentam respostas diferentes quanto aos erros provocados pelas não idealidades dos dispositivos semicondutores (comportamento estático) e quanto à sua dinâmica (comportamento dinâmico). As estruturas aqui analisadas são as das Figuras 1.4, 1.17, 1.21 e 1.28; respectivamente associadas a cada tipo de controlador aqui rerepresentadas sob nova numeração (2.1, 2.2, 2.3 e 2.4) para facilitar o acompanhamento da leitura.

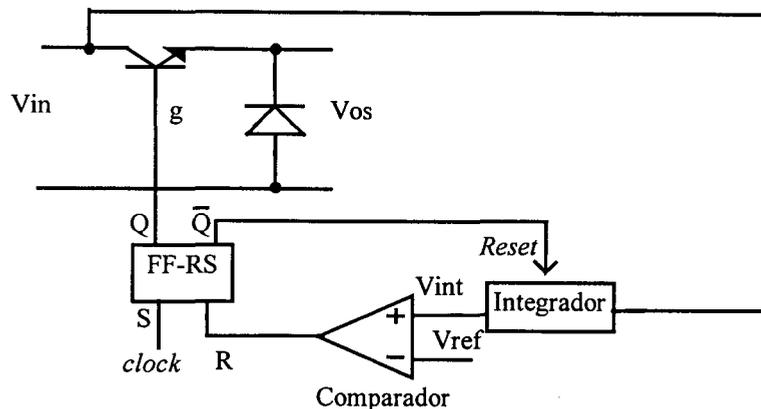


Figura 2.1 - Compensação direta - estrutura de controle/modulação.

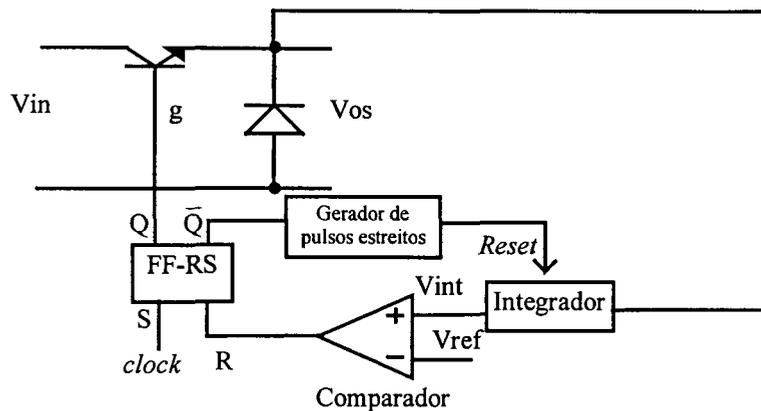


Figura 2.2 - OCC - estrutura de controle/modulação.

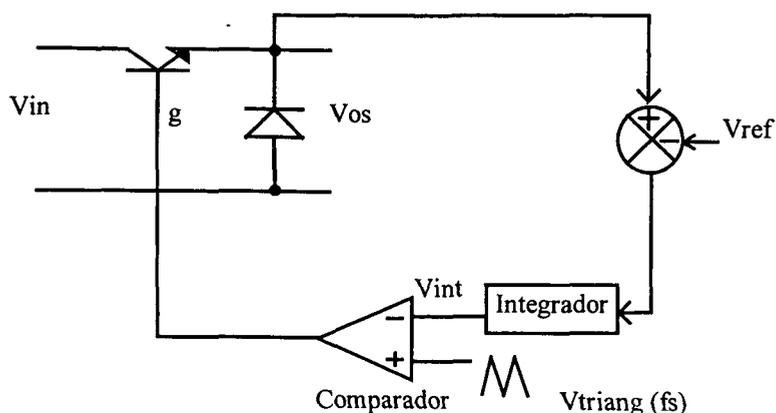


Figura 2.3 CIM - Estrutura de controle.

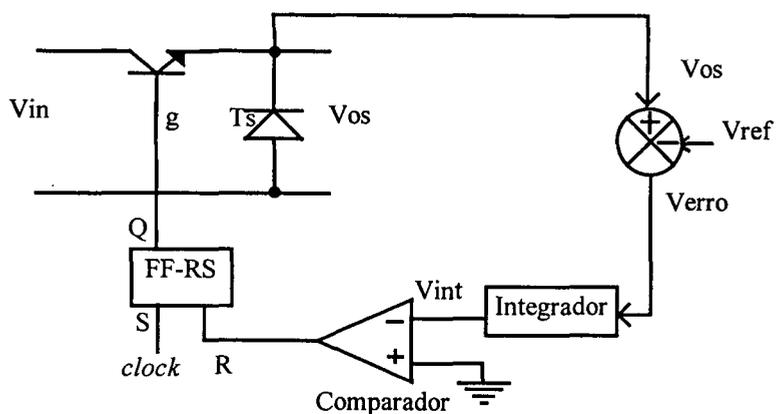


Figura 2.4 - ASDTIC - Estrutura de controle.

A variável que caracteriza os efeitos citados anteriormente é o valor médio da tensão de saída da chave *PWM* (ideal) em cada ciclo de chaveamento; este valor é “plotado” em todos os ciclos de chaveamento juntamente com o sinal de referência. Nos programas utilizados para o cálculo deste valor médio foram utilizadas as expressões características de cada controlador e suas lógicas de funcionamento, a chave *PWM* foi considerada ideal, sendo possível incluir algumas não idealidades separadamente.

Para verificação de algumas destas características dos quatro tipos de controle/modulação, estes são analisados nos seguintes aspectos:

- Comportamento Estático (resposta aos efeitos de não idealidades dos componentes semicondutores): queda de tensão na chave principal em condução (*DVON*), queda de tensão no diodo (*DVOFF*) e atraso no bloqueio da chave principal (*Dtoff*);
- Comportamento Dinâmico: resposta ao degrau (na referência e na tensão de entrada) e resposta à perturbação senoidal (na referência e na tensão de entrada) .

2.2 - Comportamento Estático:

2.2.1 - Efeito da queda de tensão na chave principal em condução (DVON)

Para analisar o efeito da queda de tensão na chave principal em condução foram realizadas simulações considerando todos os aspectos dos quatro controladores ideais. A única não idealidade da chave *PWM* é considerar uma queda de tensão de 1 [V] quando esta está em condução. À entrada da chave *PWM* foi aplicada uma tensão de 10 [V] e o sinal de referência é de 4 [V].

As Figuras 2.5-2.8 mostram as respostas à este efeito; observa-se que os controladores CIM ($\tau = 0,4.T_s$) e *ASDTIC* apresentam erros no transitório de partida, mas apresentam erro nulo em regime permanente. Já o controle *feedforward* convencional apresenta um erro constante no sinal de saída devido à esta não idealidade. O modulador *OCC* foi implementado com um *reset* instantâneo do integrador (ideal) no instante que a chave principal é comandada para bloquear.

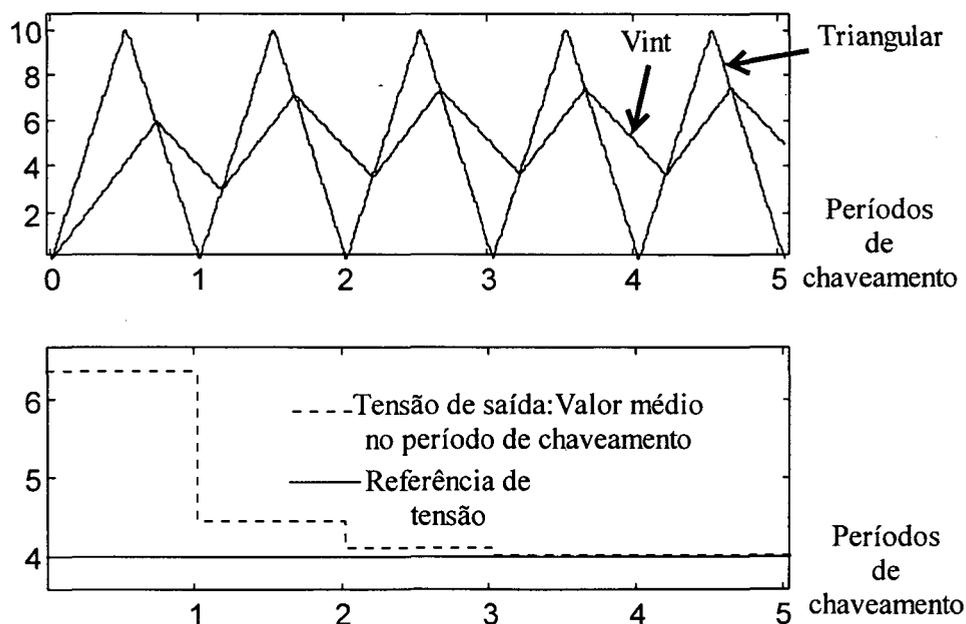


Figura 2.5 - CIM ($DVON=1$), referência de 4 [V], $V_{in} = 10$ [V].

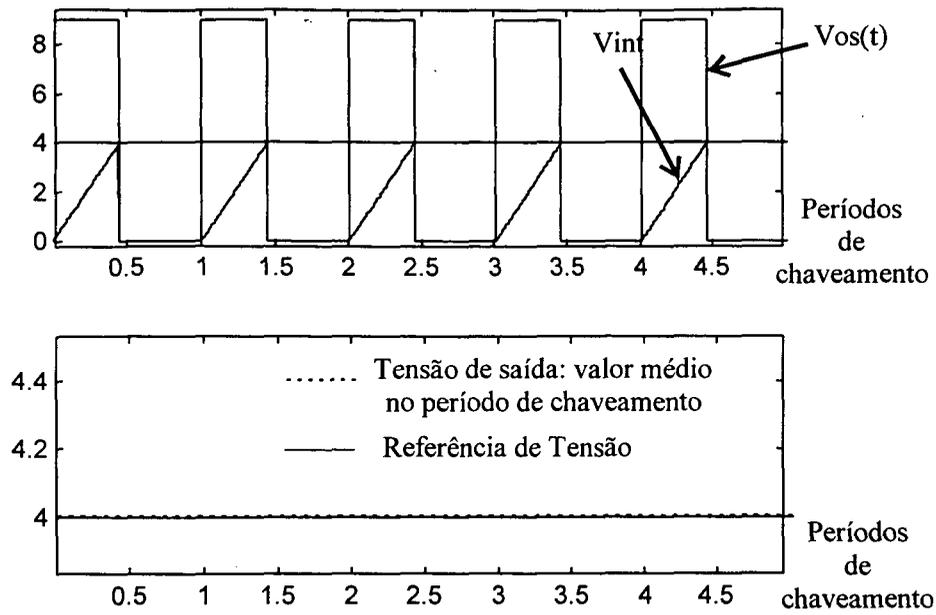


Figura 2.6 - OCC ($DVON=1$), referência de 4 [V], $V_{in} = 10$ [V].

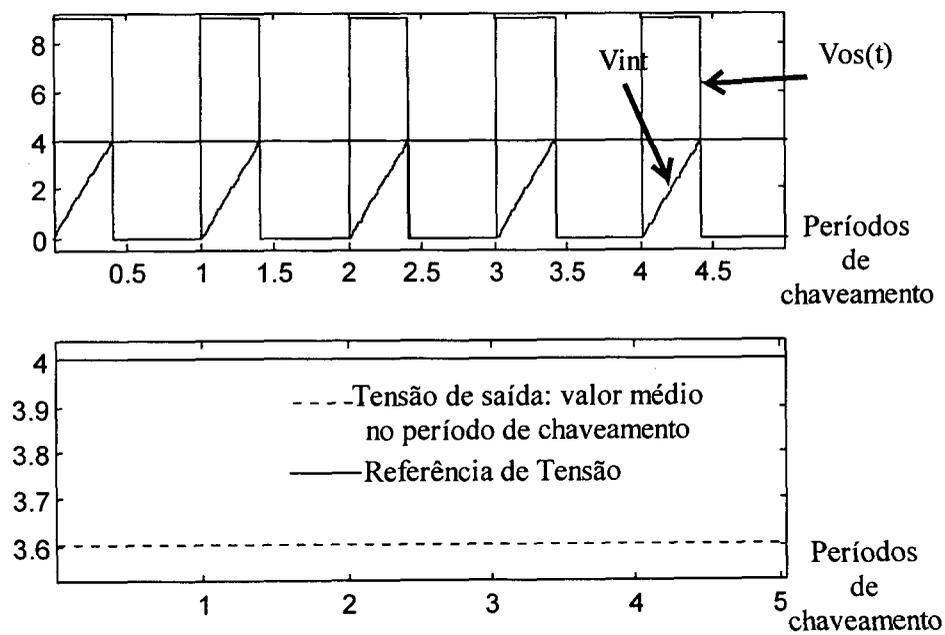


Figura 2.7 - Feedforward convencional ($DVON=1$), referência de 4 [V], $V_{in} = 10$ [V].

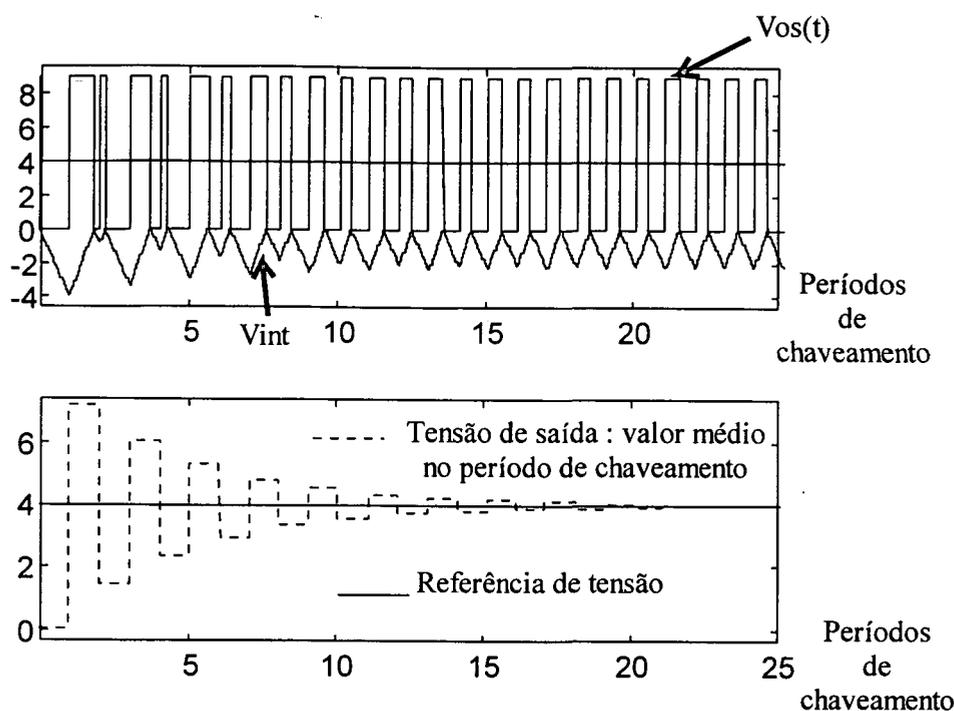


Figura 2.8 - ASDTIC ($DVON=1$), referência de 4 [V], $V_{in} = 10$ [V].

2.2.2 - Efeito da queda de tensão no diodo (DVOFF)

Para analisar o efeito da queda de tensão no diodo em condução foram realizadas simulações considerando todos os aspectos dos quatro controladores ideais, e a única não idealidade da chave *PWM* é considerar uma queda de tensão de 0,7 [V] quando o diodo está conduzindo. À entrada da chave *PWM* foi aplicado uma tensão de 10 [V] e o sinal de referência é de 4 [V].

As Figuras 2.9-2.12 mostram as respostas à este efeito. Observa-se que os controladores CIM ($\tau = 0,4.T_s$) e *ASDTIC* apresentam erros no transitório de partida, mas apresentam erro nulo em regime permanente. Já o controle *feedforward* convencional apresenta um erro constante no sinal de saída devido à esta não idealidade. O modulador *OCC* foi implementado com um *reset* instantâneo do integrador (ideal) no instante que a chave principal é comandada para bloquear; com isso o intervalo de condução do diodo é considerado no sinal V_{int} .

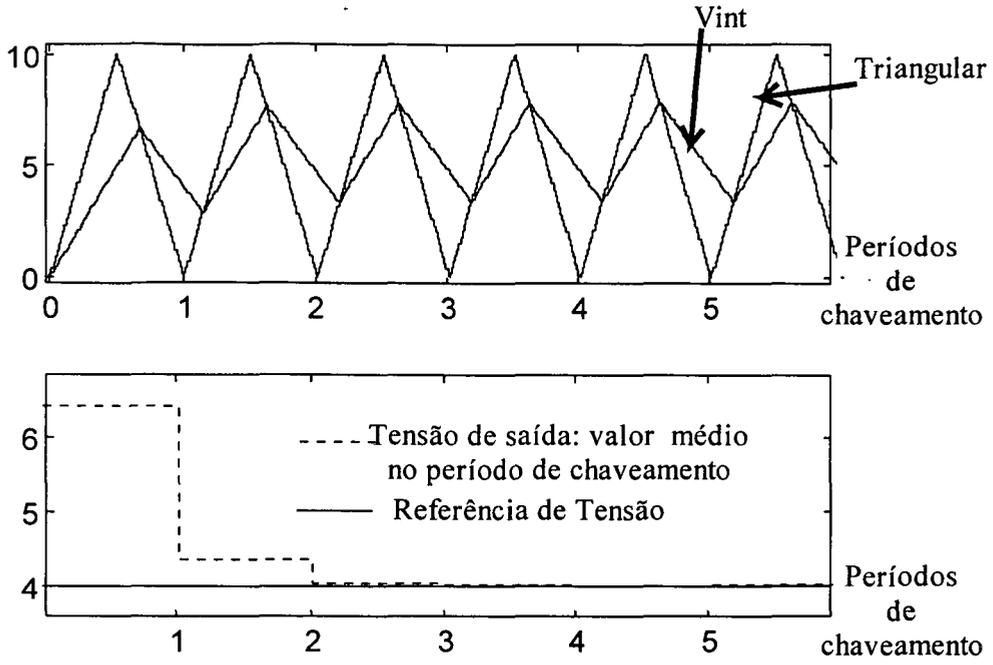


Figura 2.9 - CIM ($DV_{OFF} = .7$), referência de 4 [V], $V_{in} = 10$ [V].

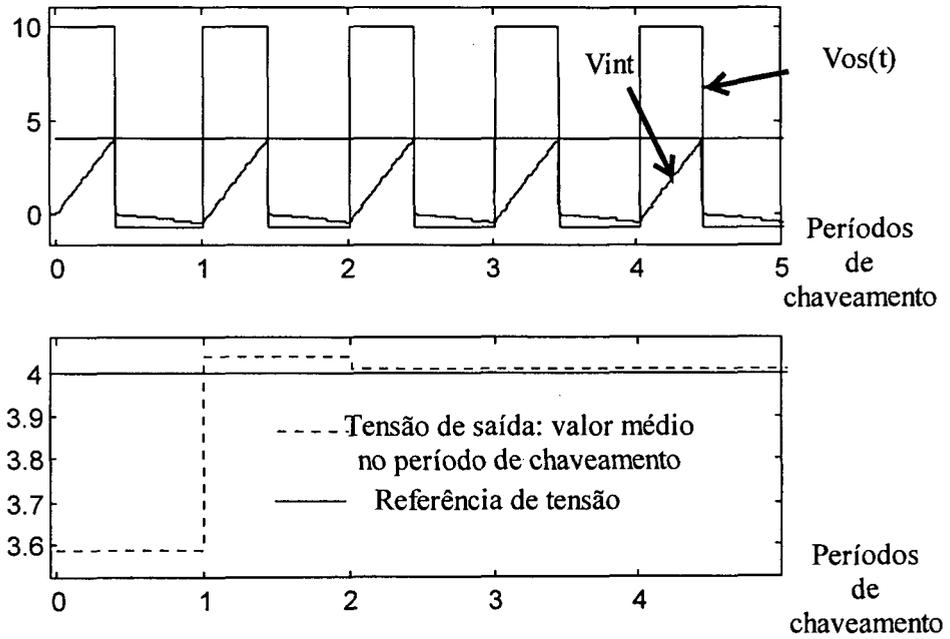


Figura 2.10 - OCC ($DV_{OFF} = .7$), referência de 4 [V], $V_{in} = 10$ [V].

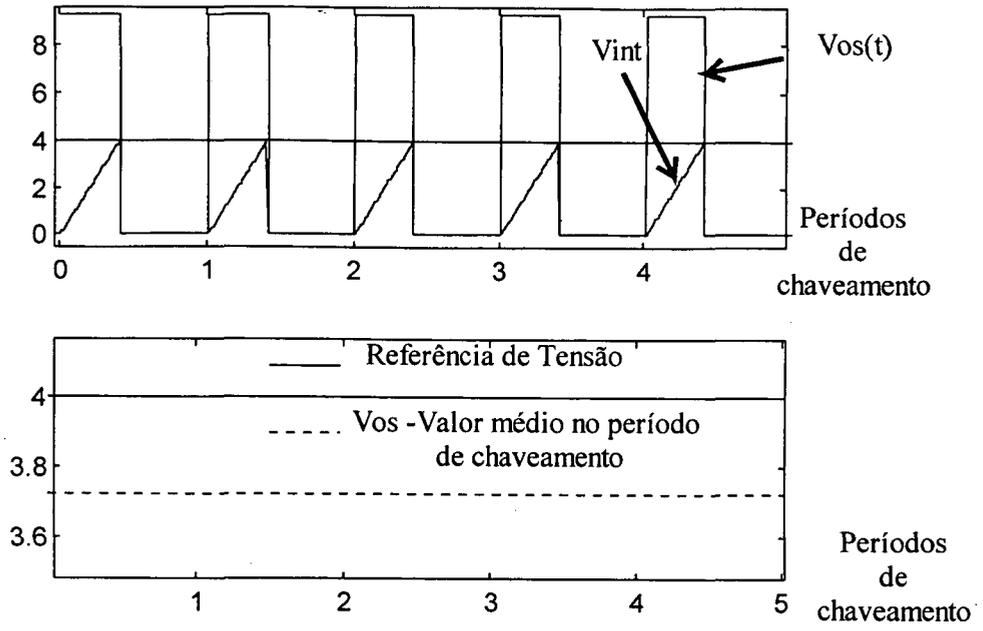


Figura 2.11 - Feedforward convencional ($DVOFF = .7$), referência de 4 [V], $V_{in} = 10$ [V].

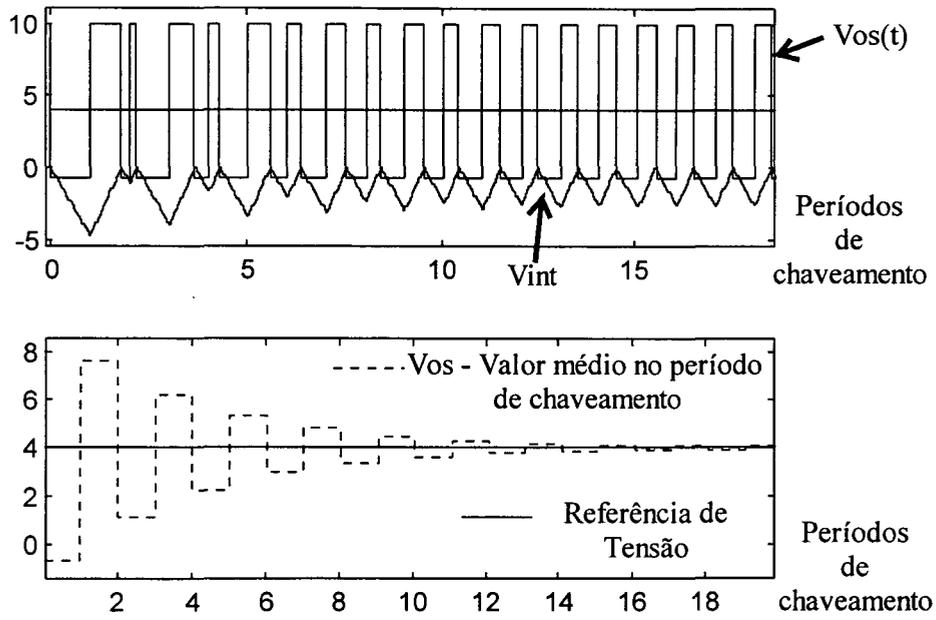


Figura 2.12 - ASDTIC ($DVOFF = .7$), referência de 4 [V], $V_{in} = 10$ [V].

2.2.3 - Efeito do atraso no bloqueio da chave principal (Dtoff) .

Para analisar o efeito do atraso no bloqueio da chave principal foram realizadas simulações considerando todos os aspectos dos quatro controladores ideais. A única não idealidade da chave *PWM* é considerar que o bloqueio se dá somente após um período equivalente a 5% do período de chaveamento a partir do instante que a chave recebe o comando para parar de conduzir. À entrada da chave *PWM* foi aplicado uma tensão de 10 [V] e o sinal de referência é de 4 [V].

As Figuras 2.13-2.16 mostram as respostas à este efeito. Observa-se que os controladores CIM ($\tau = 0,4.T_s$) e *ASDTIC* apresentam erros no transitório de partida, mas apresentam erro nulo em regime permanente. Já o controle *feedforward* convencional apresenta um erro constante no sinal de saída devido à esta não idealidade. O modulador *OCC* foi implementado com um *reset* instantâneo do integrador (ideal) no instante que a chave principal é comandada para bloquear, com isso o intervalo do atraso no bloqueio é considerado no sinal V_{int} .

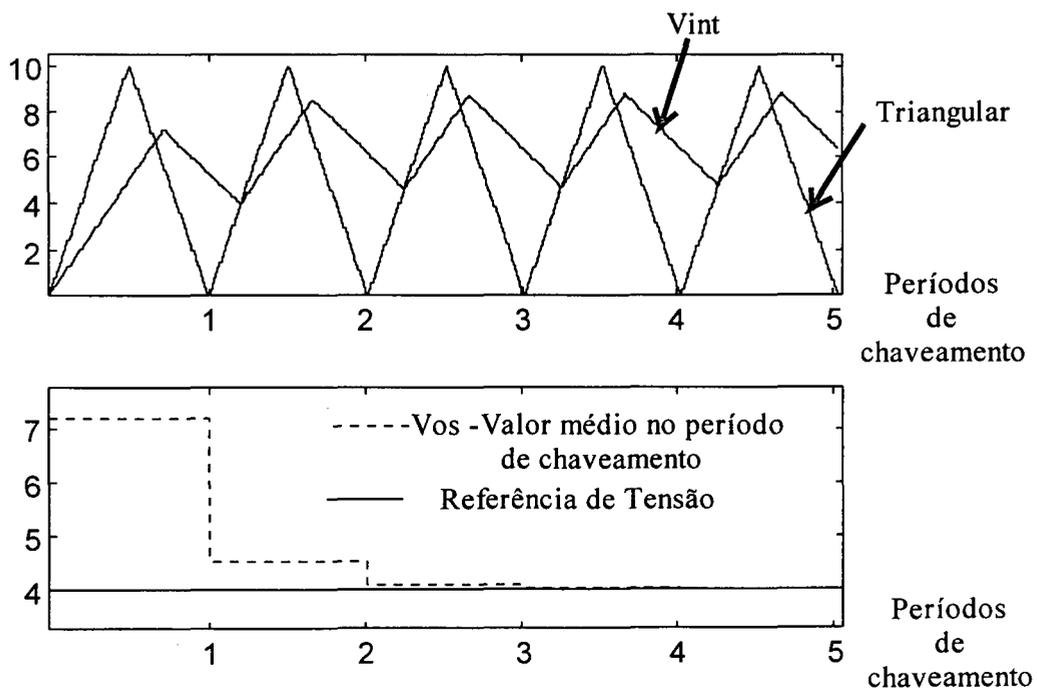


Figura 2.13 - CIM ($D_{toff} = 5\%$ de T_s), referência de 4 [V], $V_{in} = 10$ [V].

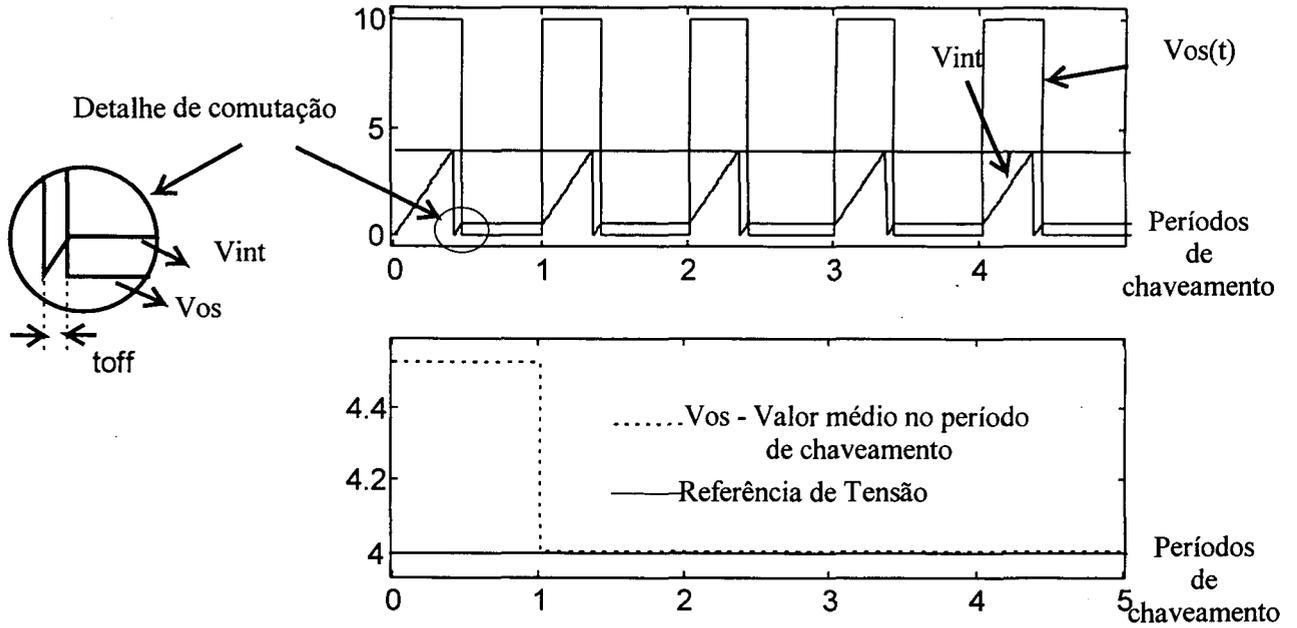


Figura 2.14 - OCC ($D_{toff} = 5\%$ de T_s), referência de 4 [V], $V_{in} = 10$ [V].

O detalhe de comutação mostra que se o *reset* for feito em um intervalo bem menor que o tempo de comutação, a tensão da chave *PWM* neste intervalo será considerada no valor médio da tensão de saída.

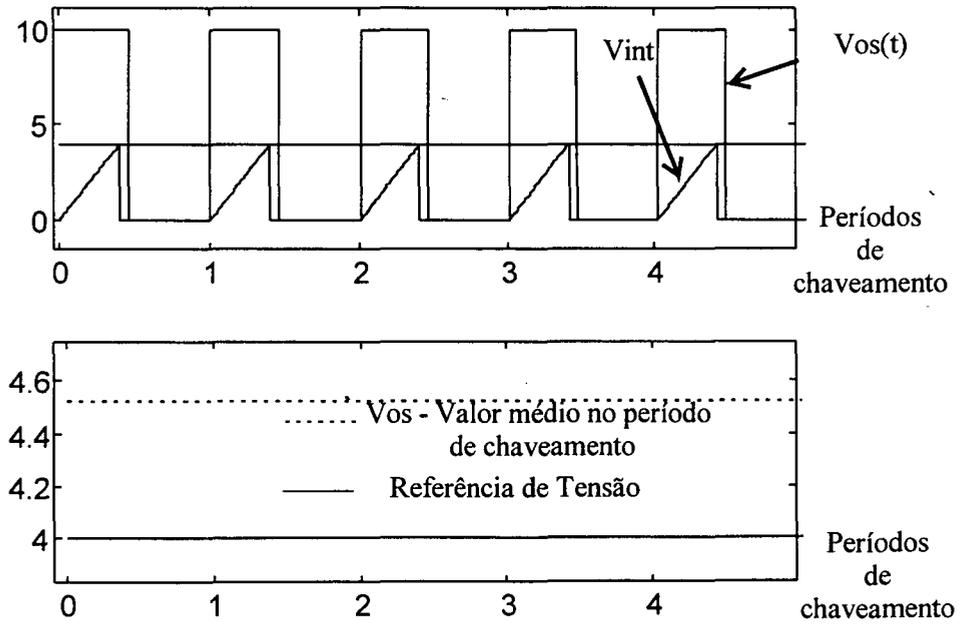


Figura 2.15 - Feedforward convencional ($D_{toff} = 5\%$ de T_s), referência de 4 [V], $V_{in} = 10$ [V].

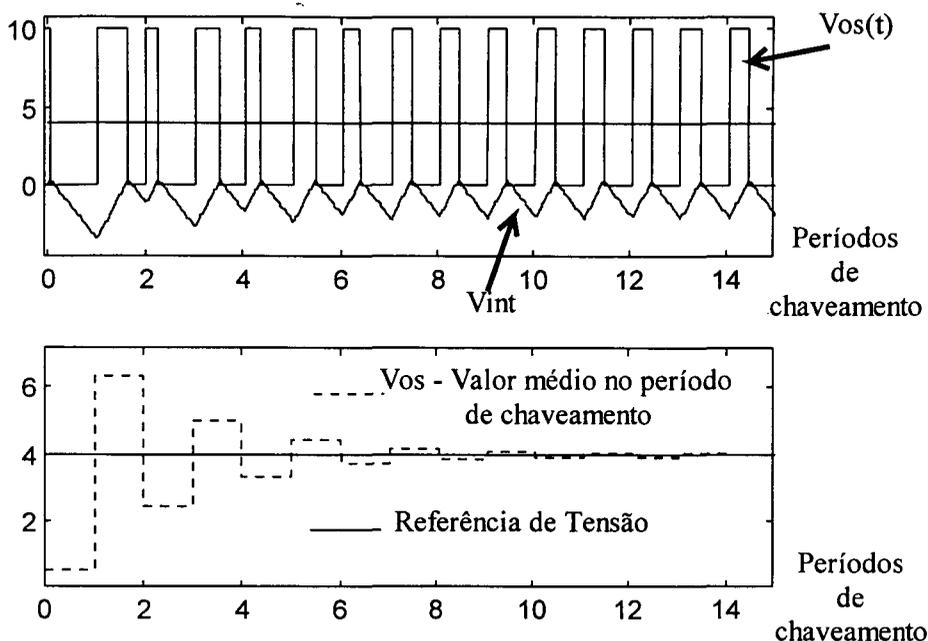


Figura 2.16 - ASDTIC ($D_{toff} = 5\%$ de T_s), referência de 4 [V], $V_{in} = 10$ [V].

2.3 - Comportamento Dinâmico:

2.3.1 - Resposta ao degrau de tensão de entrada (transitório de partida) e degrau de referência.

Para analisar a resposta ao degrau de tensão de entrada e ao degrau de referência foram realizadas simulações considerando a chave *PWM* e todos os aspectos dos quatro controladores ideais. À entrada da chave *PWM* foi aplicado um degrau de tensão de 0 à 10 [V] (transitório de partida) no início do intervalo de simulação e o sinal de referência é variado de 3 à 4,5 [V] na metade do intervalo de simulação.

As Figuras 2.17-2.20 mostram as respostas à estes efeitos. Observa-se que os controladores CIM ($\tau = 0,3.T_s$) e *ASDTIC* apresentam uma evolução lenta no transitório de partida (perturbação do sinal de entrada) e na resposta ao degrau de referência, sendo que o controlador *ASDTIC* apresenta uma resposta mais lenta para os dois casos. Os outros dois controladores respondem à estas perturbações em um ciclo de chaveamento. O modulador *OCC* foi implementado com um *reset* instantâneo do integrador (ideal) no instante em que a chave principal é comandada para bloquear.

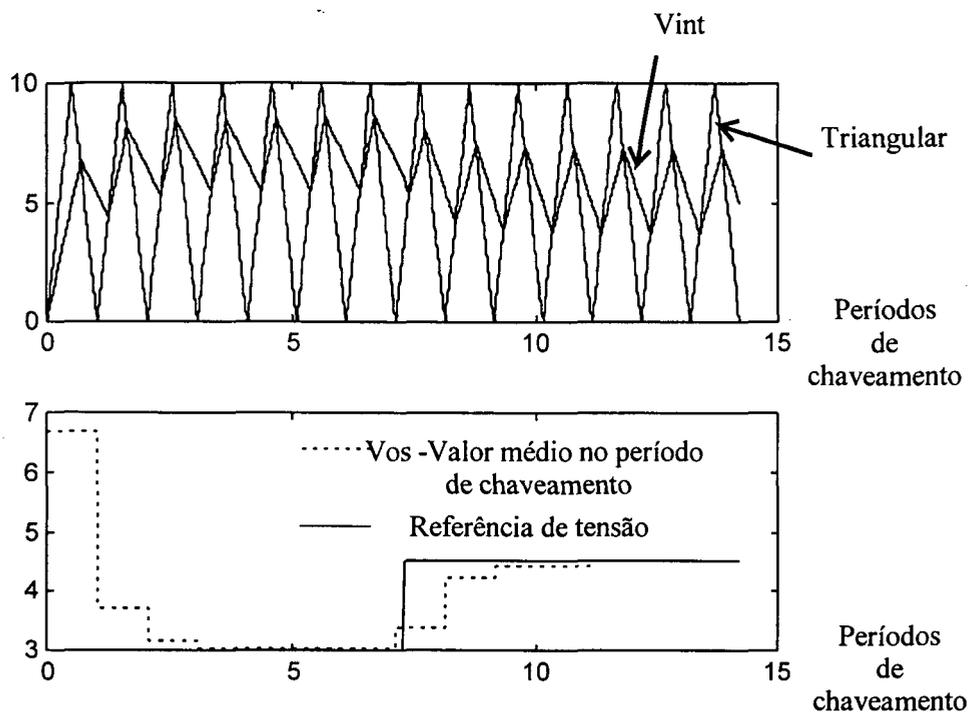


Figura 2.17 - CIM, degrau referência de 3 a 4,5 [V], $\tau = 0,3.T_s$, $V_{in} = 10$ [V].

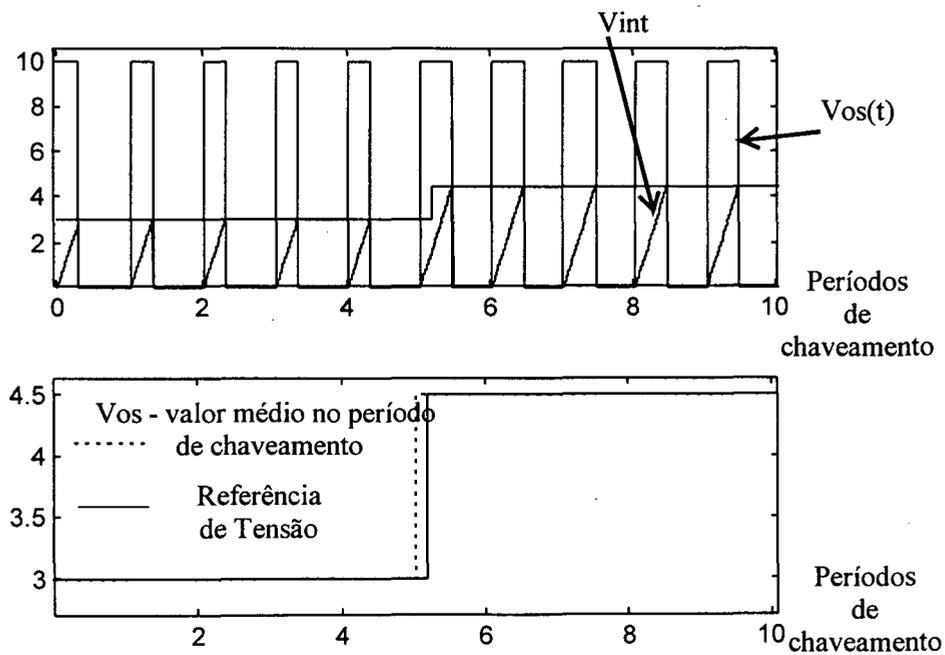


Figura 2.18 - OCC, degrau referência de 3 a 4,5 [V], $V_{in} = 10$ [V].

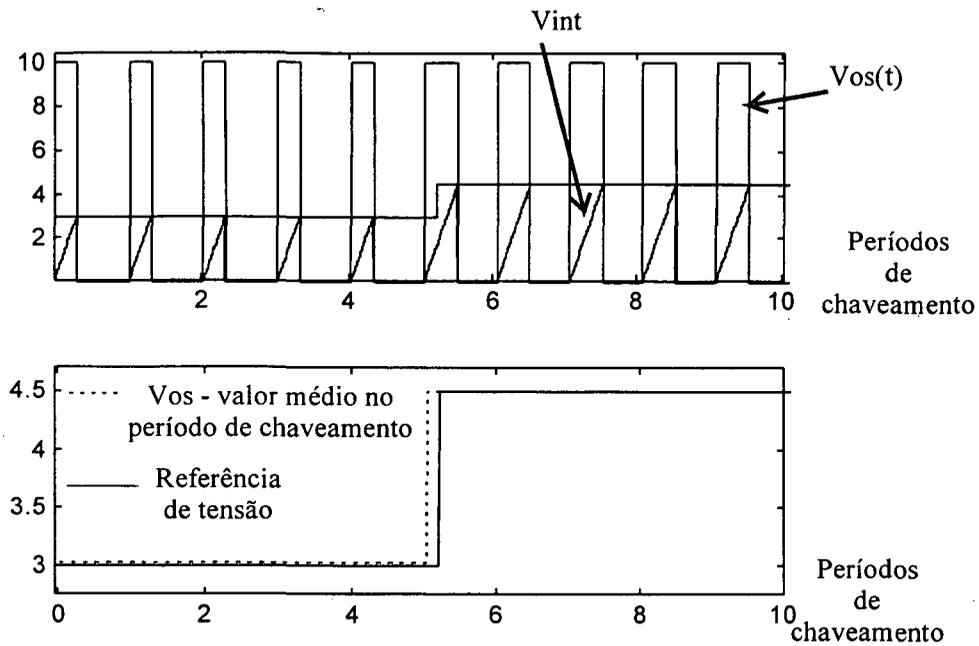


Figura 2.19 - Feedforward convencional, degrau referência de 3 a 4,5 [V], $V_{in} = 10$ [V].

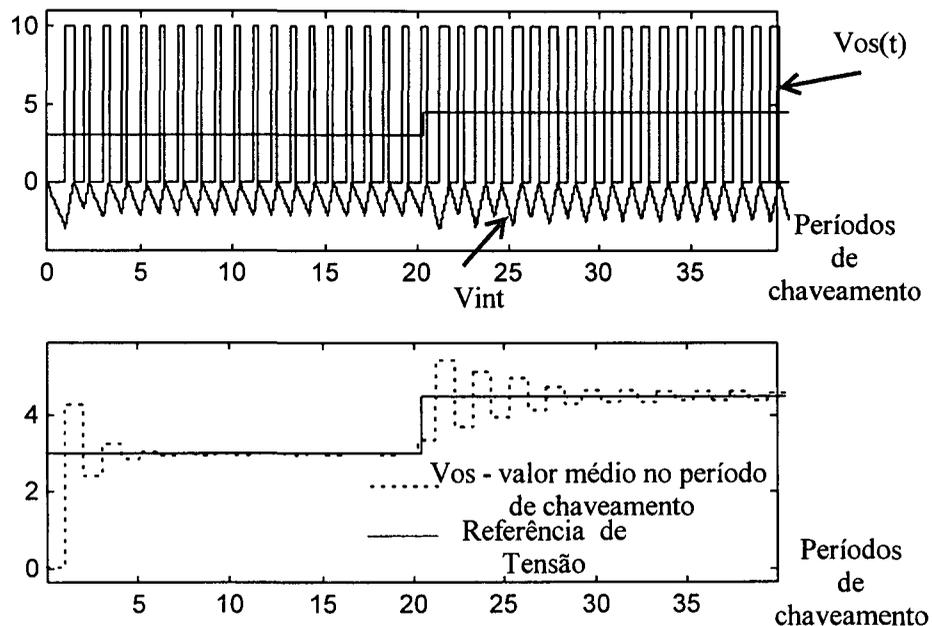


Figura 2.20 - ASDTIC, degrau referência de 3 a 4,5 [V], $V_{in} = 10$ [V].

2.3.2 - Resposta à perturbação senoidal na tensão de entrada

Para analisar a resposta à perturbação senoidal na tensão de entrada foram realizadas simulações considerando a chave *PWM* e todos os aspectos dos quatro controladores ideais. À entrada da chave *PWM* foi aplicado um sinal contínuo com uma perturbação senoidal da forma $V_{in} = 10 + \text{sen}(3 \cdot 2 \cdot \pi \cdot (1/T_{\text{simulação}}) \cdot t)$ [V] e a referência foi mantida em 4 [V].

As Figuras 2.21-2.24 mostram as respostas à esta perturbação. Observa-se que os controladores CIM ($\tau = 0,4.T_s$) e *ASDTIC* apresentam uma evolução lenta no transitório de partida e erros nos valores instantâneos, porém os valores de erro em regime permanente são nulos. Os outros dois controladores adaptam a razão cíclica em um período de chaveamento de forma a manter constante o valor médio da tensão de saída da chave *PWM*. O modulador *OCC* foi implementado com um *reset* instantâneo do integrador (ideal) no instante que a chave principal é comandada para bloquear.

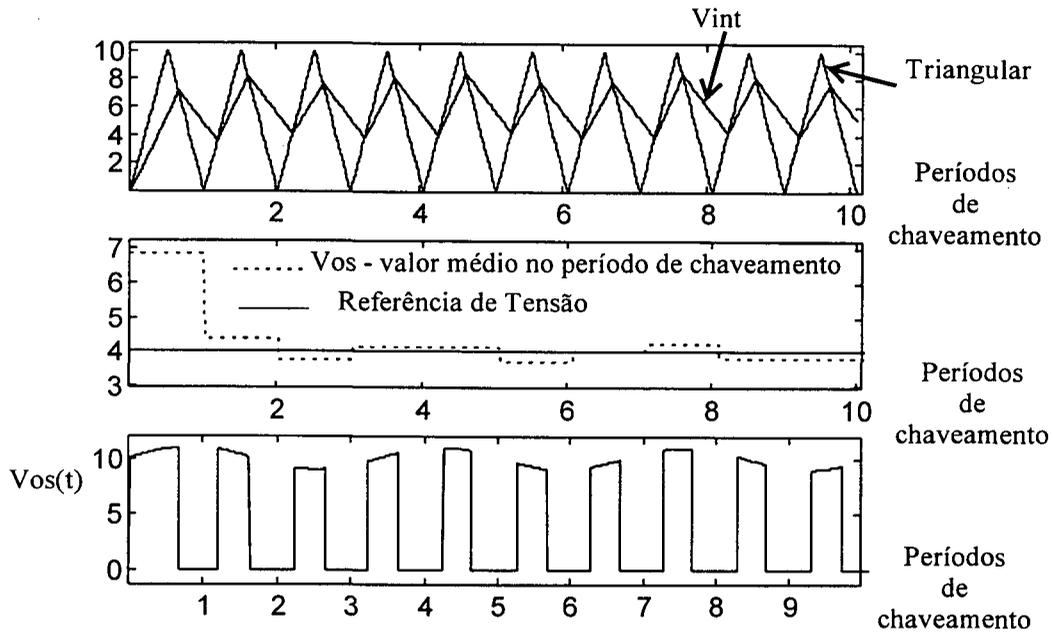


Figura 2.21 - CIM referência de 4 [V], $V_{in} = 10 + \text{sen}(3 \cdot 2 \cdot \pi \cdot (1/T_{\text{simulação}}) \cdot t)$ [V].

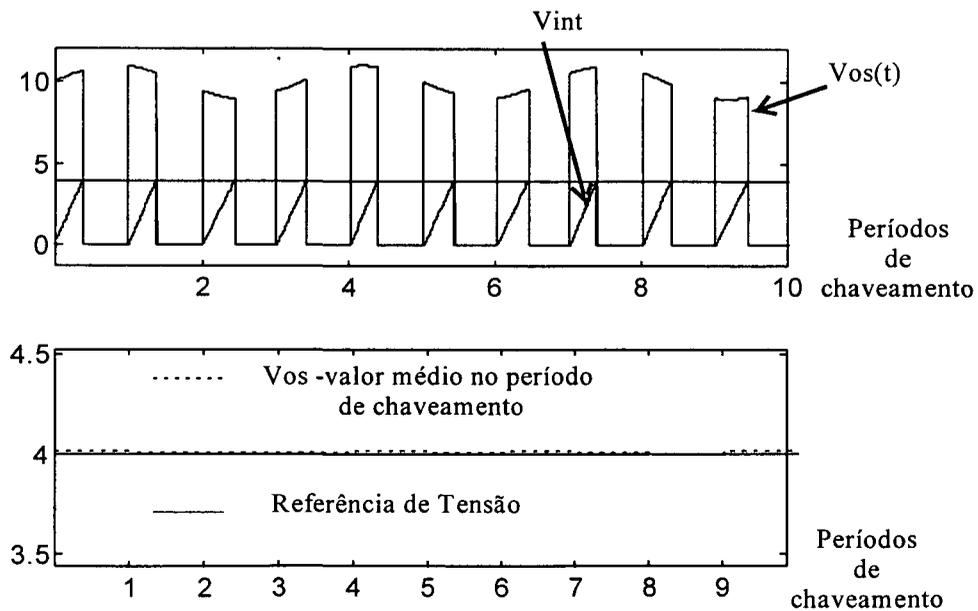


Figura 2.22 - OCC - referência de 4 [V], $V_{in} = 10 + \text{sen}(3 \cdot 2 \cdot \pi \cdot (1/T_{\text{simulação}}) \cdot t)$ [V].

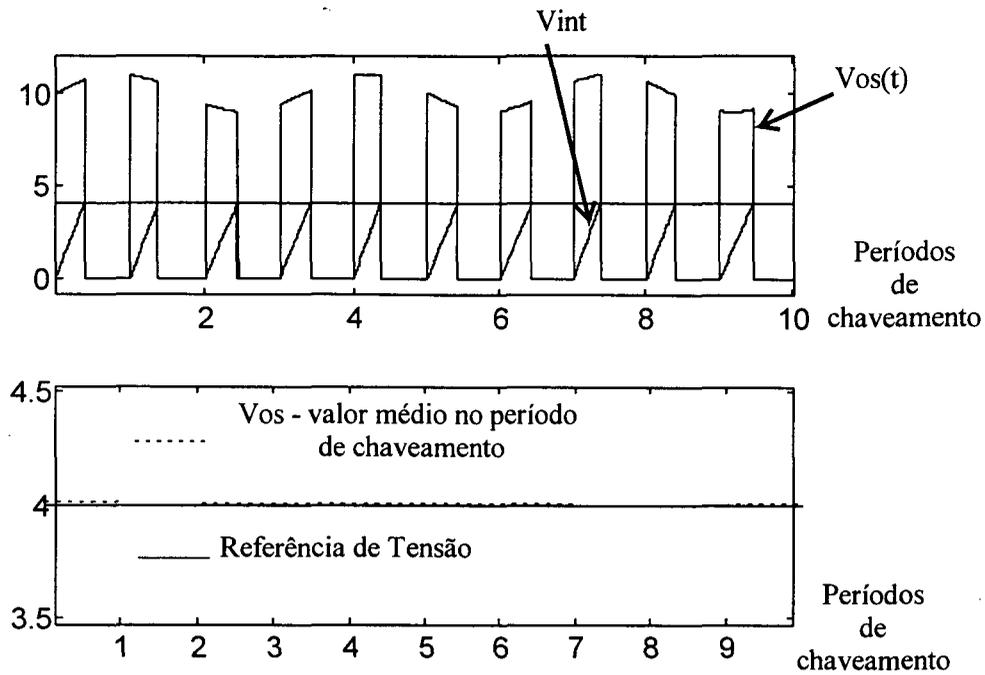


Figura 2.23 - Feedforward convencional, referência de 4 [V],

$$V_{in} = 10 + \text{sen}(3 \cdot 2 \cdot \pi \cdot (1/T_{\text{simulação}}) \cdot t) \text{ [V]}.$$

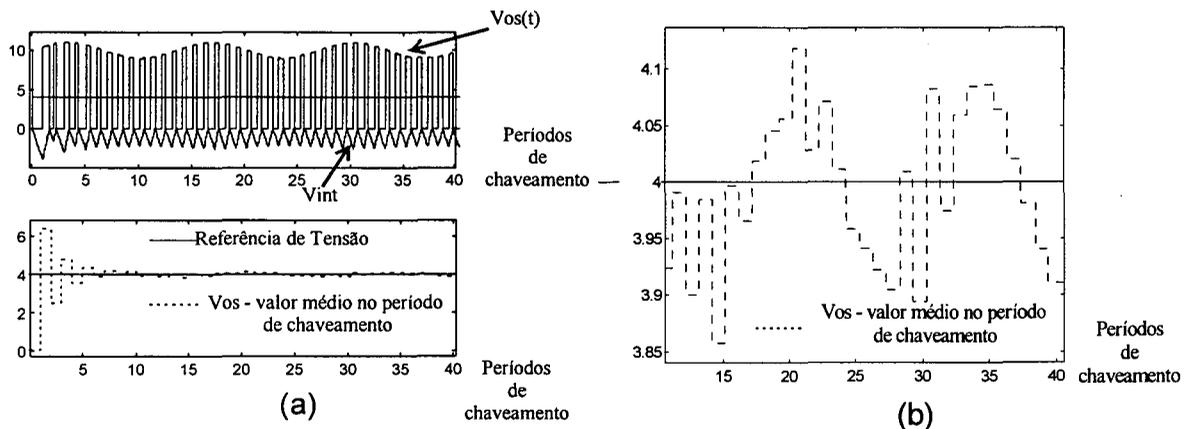


Figura 2.24 - ASDTIC, referência de 4 [V], $V_{in} = 10 + \text{sen}(3 \cdot 2 \cdot \pi \cdot (1/T_{\text{simulação}}) \cdot t) \text{ [V]}$.

2.3.3 - Resposta à referência senoidal

Para analisar a resposta à perturbação senoidal no sinal de referência foram realizadas simulações considerando a chave *PWM* e todos os aspectos dos quatro controladores ideais. À entrada da chave *PWM* foi aplicado um sinal contínuo de 10 [V] com o sinal de referência da forma $V_{ref} = 4 + 0,5 \cdot \text{sen}(2 \cdot \pi \cdot (0,2/T_s) \cdot t) \text{ [V]}$.

As Figuras 2.25-2.28 mostram as respostas à esta perturbação. Observa-se que os controladores CIM ($\tau = 0,4 \cdot T_s$) e *ASDTIC* apresentam uma evolução lenta no transitório de

partida sendo que o sinal de saída da chave *PWM* segue a senóide de referência com um atraso.

Os outros dois controladores adaptam a razão cíclica em um período de chaveamento de forma que valor médio da tensão de saída da chave *PWM* siga a senóide de referência. O modulador *OCC* foi implementado com um *reset* instantâneo do integrador (ideal) no instante que a chave principal é comandada para bloquear.

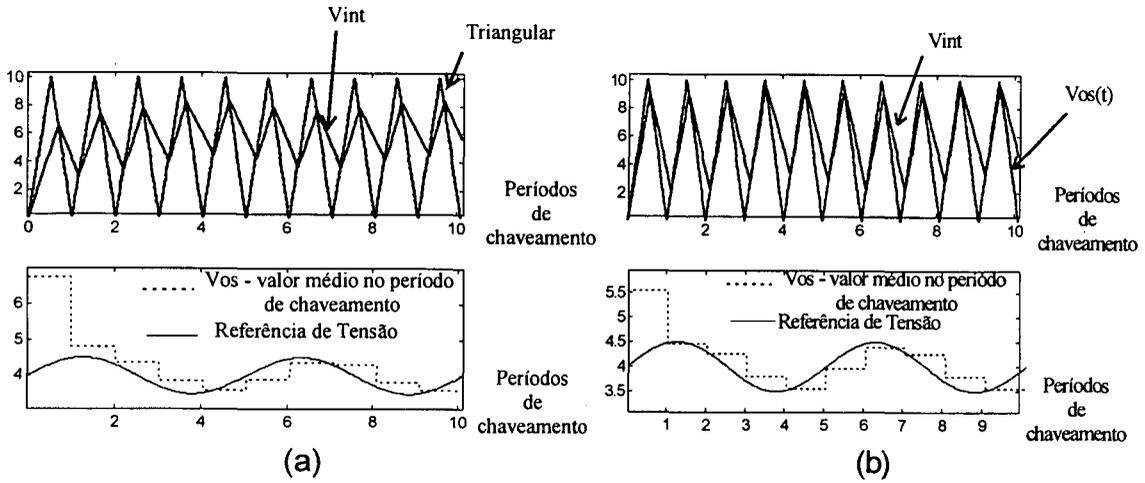


Figura 2.25 - CIM referência de $4 + 0,5 \cdot \text{sen}(2 \cdot \pi \cdot (0,2/T_s) \cdot t)$ [V], $V_{in} = 10$ [V]. (a) $\tau = 0,4$
 (b) $\tau = 0,24$.

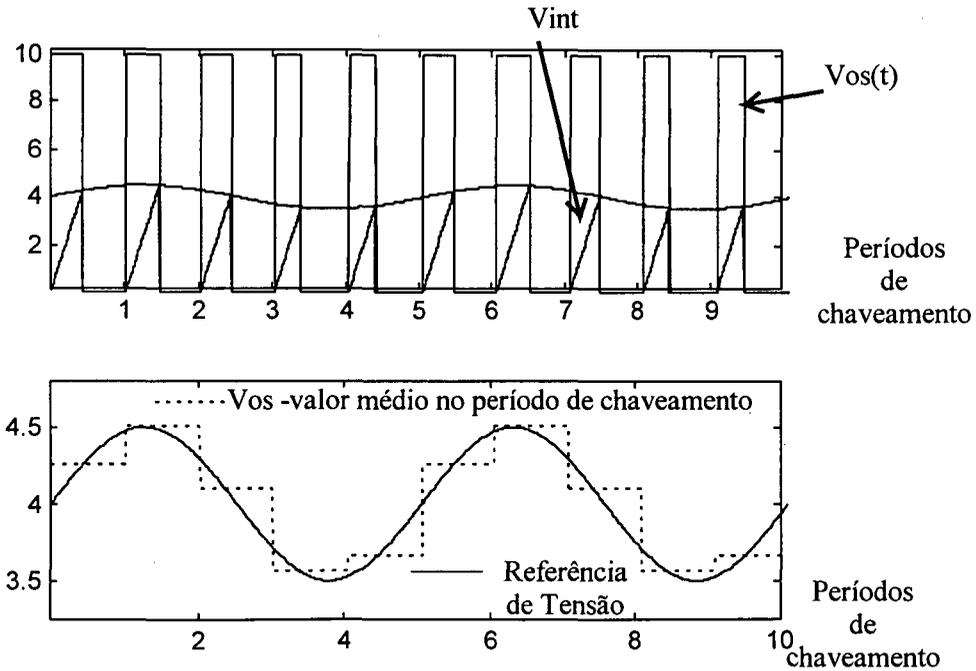


Figura 2.26 - OCC - referência de $4 + 0,5 \cdot \text{sen}(2 \cdot \pi \cdot (0,2/T_s) \cdot t)$ [V], $V_{in} = 10$ [V].

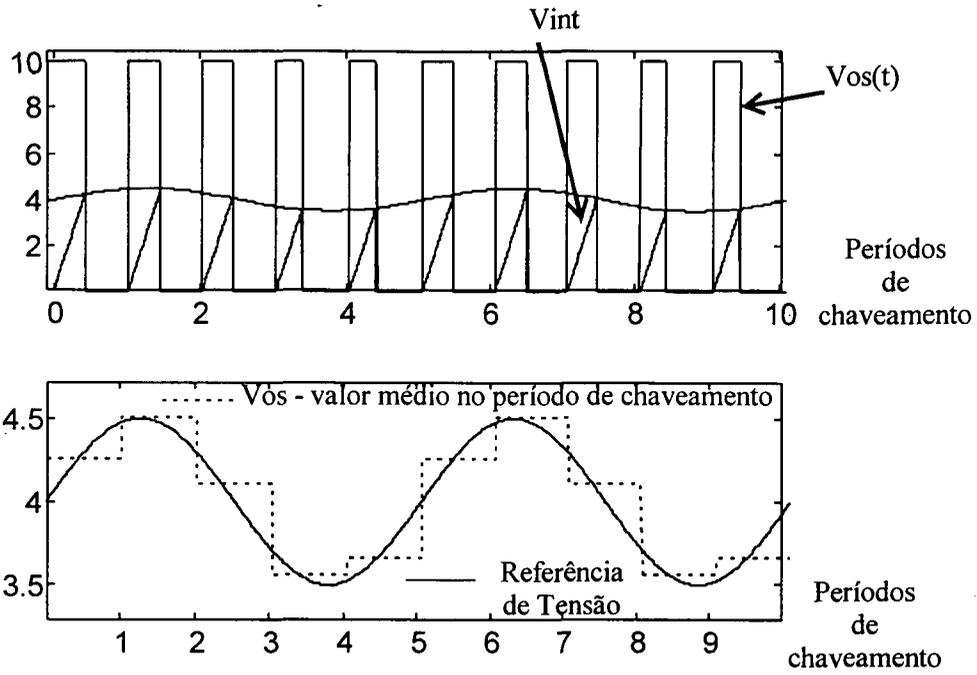


Figura 2.27 - Feedforward convencional,

referência de $4 + 0,5 \cdot \text{sen}(2 \cdot \pi \cdot (0,2/T_s) \cdot t)$ [V], $V_{in} = 10$ [V].

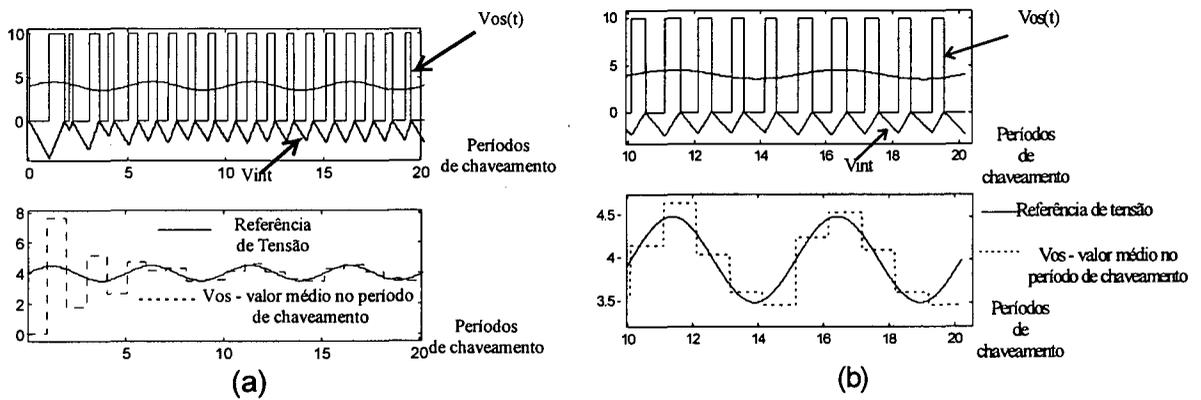


Figura 2.28 - ASDTIC, referência de $4 + 0,5 \cdot \text{sen}(2 \cdot \pi \cdot (0,2/T_s) \cdot t)$ [V],

$V_{in} = 10$ [V].

2.4 - Conclusão

O comportamento estático e dinâmico dos controladores *feedforward* pode ser avaliado sendo que cada efeito foi aplicado separadamente em todos os controladores.

Com exceção do controle *feedforward* convencional os controladores compensam os efeitos das não idealidades dos dispositivos semicondutores, sendo que o controle integral com *reset* consegue corrigir todos os efeitos se o *reset* do integrador for implementado com um pulso extremamente estreito aplicado no momento em que a chave *PWM* é comandada para parar de conduzir.

Os controladores que utilizam *reset* do integrador (*OCC* e *feedforward* convencional) apresentam melhor dinâmica (resposta em um período de chaveamento). O CIM possui comportamento dinâmico dependente da constante de tempo do integrador. Quanto menor esta constante, mais rápida será a resposta; entretanto, a escolha desta constante é limitada pelas restrições mostradas no capítulo 1.

CAPÍTULO 3

REJEIÇÃO ÀS PERTURBAÇÕES DO SINAL DE ENTRADA

3.1 - Introdução

Neste capítulo analisa-se a capacidade de rejeição às perturbações do sinal de entrada da chave PWM, utilizando os controladores *feedforward* estudados nos capítulos anteriores.

Para verificar a dependência da rejeição às perturbações da tensão de entrada em relação à frequência destas perturbações e à frequência de chaveamento e avaliar a capacidade de rejeição às perturbações do controle integral com *reset*, do controle integral modulado e do controle *ASDTIC* utilizou-se o fator de rejeição a perturbações definido conforme a expressão (3.1).

$$K_h = \frac{V_{osh}}{V_{inh}} \quad (3.1)$$

sendo:

V_{inh}: amplitude da perturbação senoidal na tensão de entrada em uma dada frequência

V_{osh}: amplitude da perturbação senoidal na tensão de saída para a mesma frequência

Para o cálculo do fator de rejeição a perturbações utilizou-se o algoritmo proposto na referência [2]. Como este algoritmo considera a chave *PWM* ideal, considera-se que as formas de onda do controle *feedforward* convencional e do controle integral com *reset* sejam iguais, já que quando a chave principal conduz $V_{os} = V_{in}$ e quando o diodo de roda livre conduz $V_{os} = 0$.

Com isso, os dois tipos de controle/modulação apresentam a mesma capacidade de rejeição a perturbações. Desta forma, o algoritmo foi aplicado para os controladores *OCC*, *CIM* e *ASDTIC*.

3.2 - Fator de rejeição a perturbações para o controle integral com reset

Considerando que a chave *PWM* seja ideal, que a tensão de entrada da chave controlada seja da forma $V_{in}(t) = V_{in} + V_{inh} \cdot \text{sen}(\omega_h \cdot t)$ e que a frequência da perturbação na tensão de entrada seja um múltiplo inteiro da frequência de chaveamento ($M = f_s / f_h$), utilizando o controle integral com *reset* (Figura 3.1) obtêm-se as formas de onda das Figuras 3.2 e 3.3.

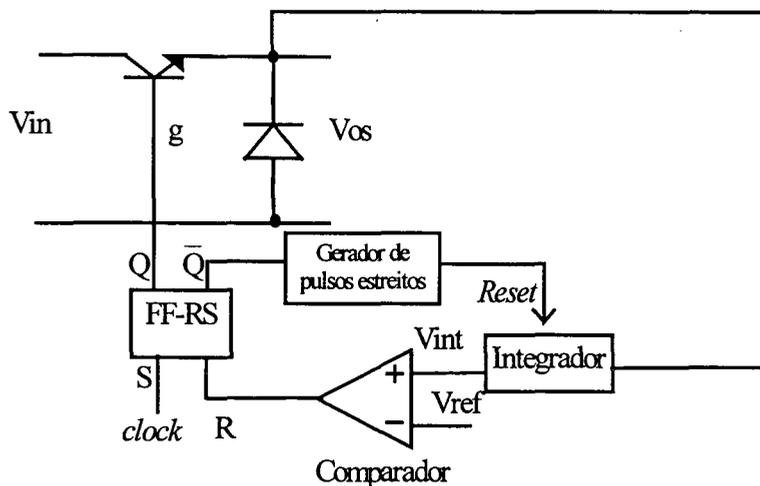


Figura 3.1 - OCC - estrutura de controle/modulação.

A função $F_s(t)$ é a função de chaveamento (Figura 3.2) que comanda a chave a ser controlada, sendo que:

$$V_{os}(t) = V_{in}(t) \cdot F_s(t) \quad (3.2)$$

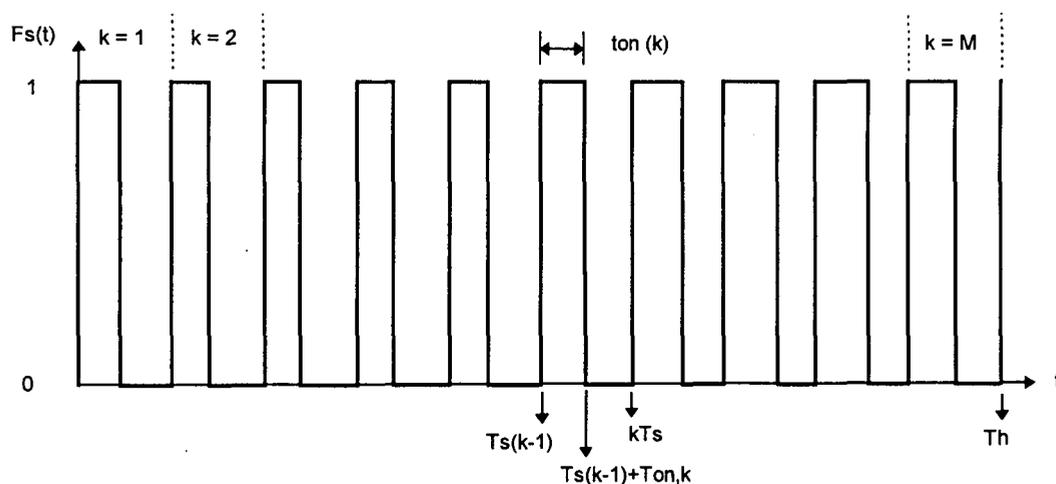


Figura 3.2 - Função de chaveamento, controle integral com reset.

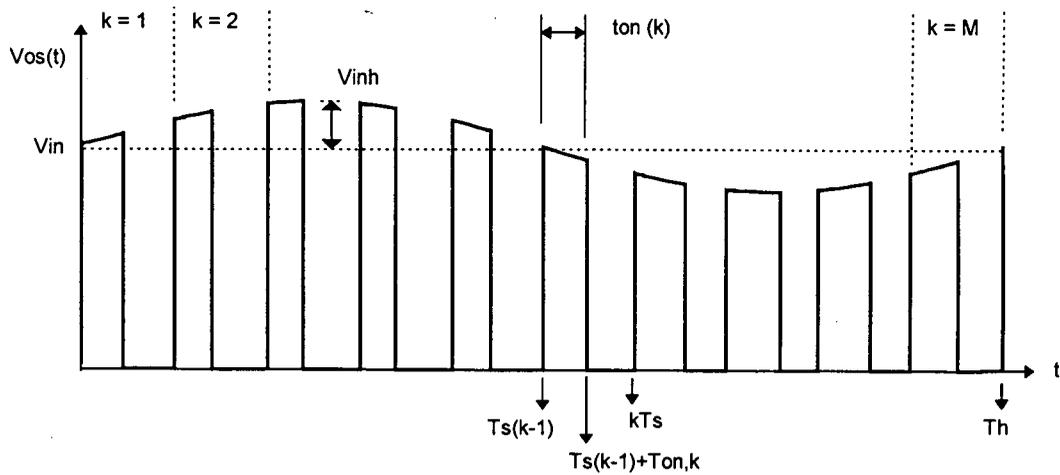


Figura 3.3- Tensão de saída da chave comandada, controle integral com reset.

A função de chaveamento é obtida a partir da forma complexa da série de Fourier conforme a expressão (3.3).

$$F_s(t) = C_0 + \sum_{\substack{n=-\infty \\ n \neq 0}}^{n=\infty} C_n \cdot e^{i \cdot n \cdot \omega_h t} \quad (3.3)$$

onde:

$$C_0 = \frac{1}{2 \cdot \pi \cdot M} \sum_{k=1}^M \theta_{on,k} \quad (3.4)$$

$$C_n = \frac{1}{2 \cdot \pi \cdot M} \sum_{k=1}^M (e^{-i \cdot n \cdot k_f \cdot \theta_{on,k}} - 1) \cdot e^{-i \cdot n \cdot 2 \cdot \pi \cdot (k-1) \cdot k_f} \quad (3.5)$$

$$k_f = \frac{1}{M} = \frac{f_h}{f_s} \quad (3.6)$$

$\theta_{on,k} = t_{on,k} \cdot 2 \cdot \pi \cdot f_s$ é o ângulo de condução do k-ésimo período.

Os ângulos $\theta_{on,k}$ são encontrados a partir da solução da equação característica (3.7).

$$V_{REF} = \frac{1}{T_S} \int_{T_S \cdot (k-1)}^{T_S \cdot (k-1) + t_{on,k}} (V_{in} + V_{inh} \cdot \text{sen}(\omega_h \cdot t)) dt \quad (3.7)$$

Do que resulta:

$$\theta_{on,k} = \frac{2 \cdot \pi \cdot V_{ref}}{V_{in}} + \frac{V_{inh}}{k_f \cdot V_{in}} \cdot \left[\cos(2 \cdot \pi \cdot k_f \cdot (k-1) + k_f \cdot \theta_{on,k}) - \cos(2 \cdot \pi \cdot k_f \cdot (k-1)) \right] \quad (3.8)$$

Esta equação não permite solução algébrica, somente solução numérica (método de Newton).

Substituindo os ângulos $\theta_{on,k}$ nas expressões (3.3) e (3.2) é possível calcular a fator de rejeição a perturbações utilizando a transformada rápida de Fourier (*FFT*).

O algoritmo para encontrar o fator Kh pode ser representado pelo fluxograma da Figura 3.4:

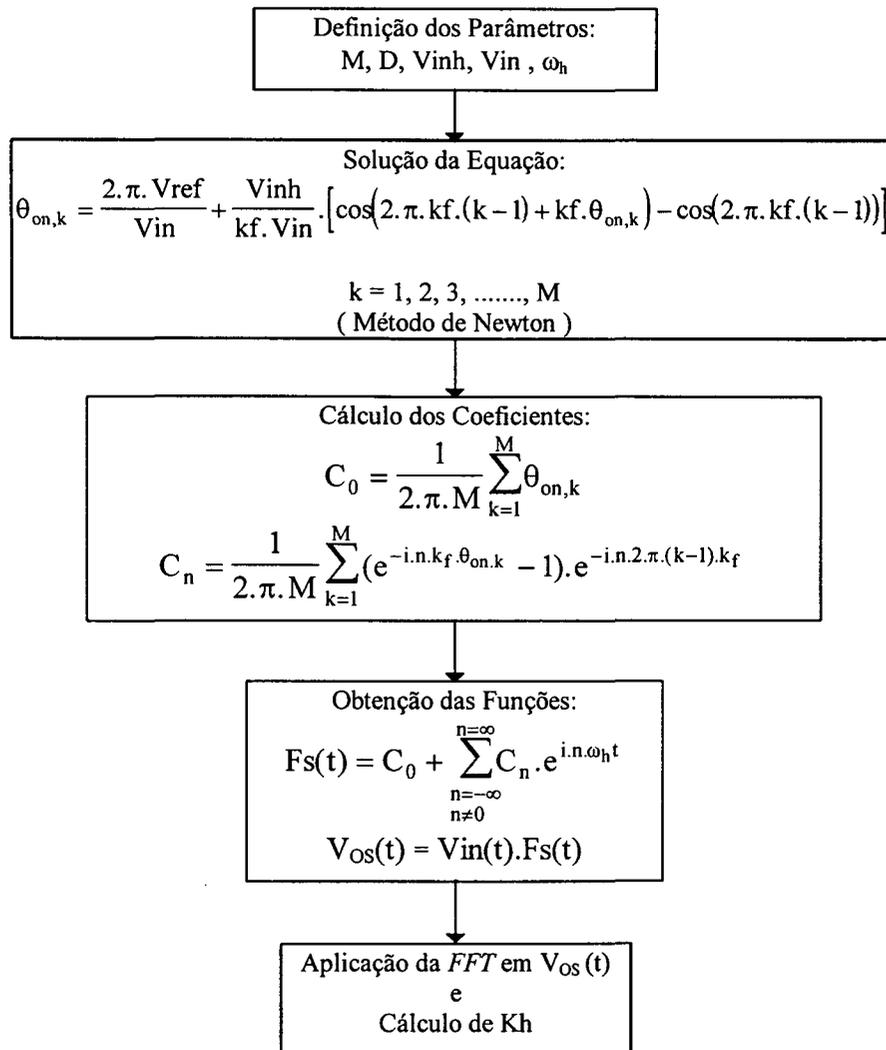


Figura 3.4- Fluxograma para o cálculo de Kh .

O algoritmo proposto, foi implementado no *software* MATLAB [8] e os resultados (teóricos) são mostrados na Tabela 3.1 e na Figura 3.6. A listagem do programa de cálculo está no anexo A.1.

M	D = 0,3	D = 0,5	D = 0,7
5	-24,97	-16,15	-10,40
10	-30,96	-22,10	-16,28
20	-36,97	-28,11	-22,27
30	-40,50	-31,62	-25,78
40	-42,99	-34,12	-28,28
50	-44,93	-36,06	-30,21

Tabela 3.1- Kh - Fator de rejeição a perturbações em dB.

Para verificar estes resultados foi simulado (PSPICE) o circuito da Figura 3.5 com o conversor *buck* tendo os seguintes parâmetros:

$$V_{in} = 200 \text{ [V];}$$

$$V_{sh} = 10 \text{ [V];}$$

$$L = 653,59 \text{ [\mu H];}$$

$$C = 15,66 \text{ [\mu F];}$$

$$f_s = 30 \text{ [kHz];}$$

$$R = 9,8 \text{ [\Omega].}$$

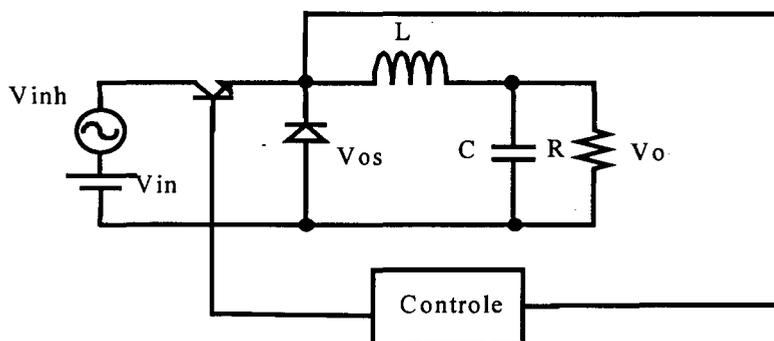


Figura 3.5 - Conversor buck.

Os resultados destas simulações são mostrados na Tabela 3.2 e na Figura 3.6 juntamente com os resultados teóricos.

M	D = 0,3	D = 0,5	D = 0,7
5	0,705	1,728	3,729
10	0,383	0,868	1,711
20	0,238	0,448	0,888
30	0,140	0,210	0,574
40	0,084	0,233	0,480
50	0,122	0,195	0,446

Tabela 3.2 - Resultados de simulação - Componentes da tensão Vos na frequência da perturbação [V].

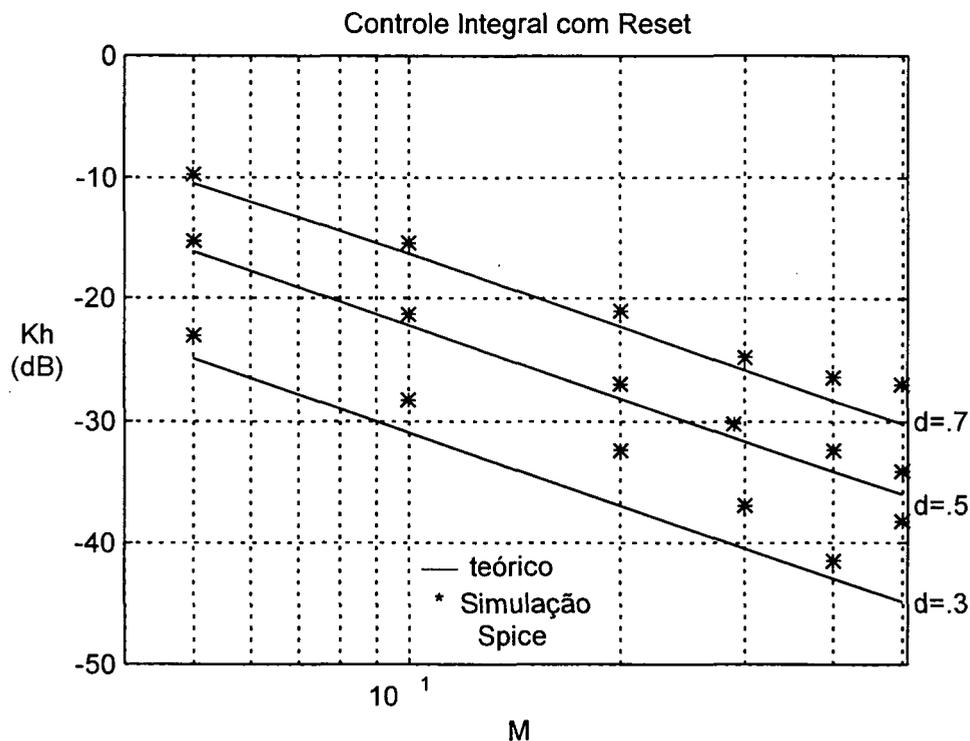


Figura 3.6 - Fator de rejeição a perturbações em função de d e M .

O comportamento do fator de rejeição a perturbações frente a variações na razão cíclica pode ser observado pelos dados da Tabela 3.3, correspondentes ao cálculo de K_h para alguns valores de d , mantido $M = 5$.

$K_h(\text{dB})$	-44,02	-31,99	-24,97	-19,99	-16,15	-13,03	-10,40	-8,44	-6,16
d	0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9

Tabela 3.3 - Fator de rejeição a perturbações em função de d .

A interpolação dos pontos da Tabela 3.3 pode ser aproximada pela expressão (3.9).

$$K_h = \frac{\pi \cdot d^2}{M} \quad (3.9)$$

O comportamento $1/M$ é verificado pela análise da Figura 3.6.

Os valores da Tabela 3.3 são “plotados” juntamente com os obtidos através da expressão (3.9) na Figura 3.7

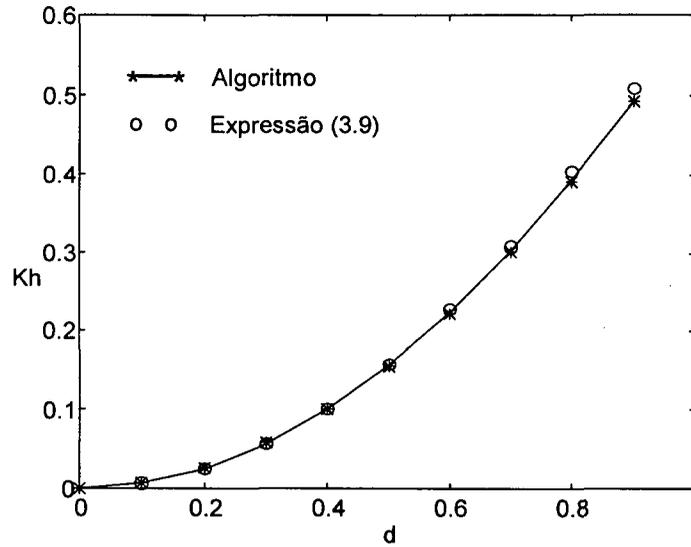


Figura 3.7 - Fator de rejeição a perturbações em função da razão cíclica, para $M=5$.

3.3 - Fator de rejeição a perturbações para o controle integral modulado

Tomando as considerações já feitas para o controle integral com *reset*, utilizando o controle integral modulado (Figura 3.8) obtêm-se as formas de onda das Figuras 3.9, 3.10 e 3.11.

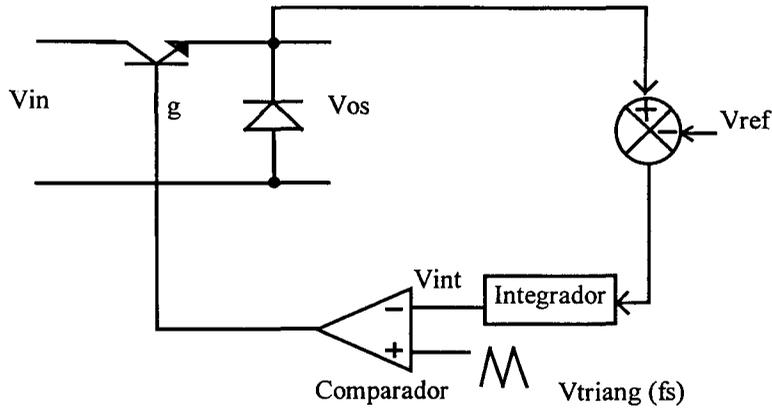


Figura 3.8 - CIM - Estrutura de controle

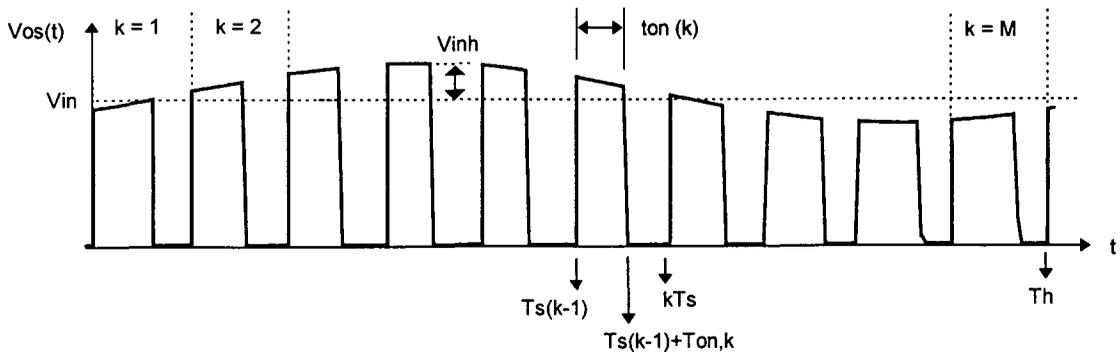


Figura 3.9 - Tensão de saída da chave comandada, controle integral modulado.

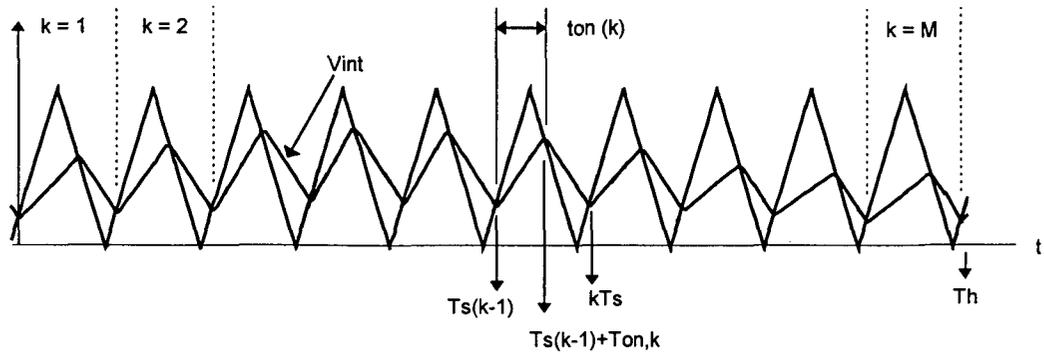


Figura 3.10 - Integral do erro (V_{int}) e triangular de comparação.

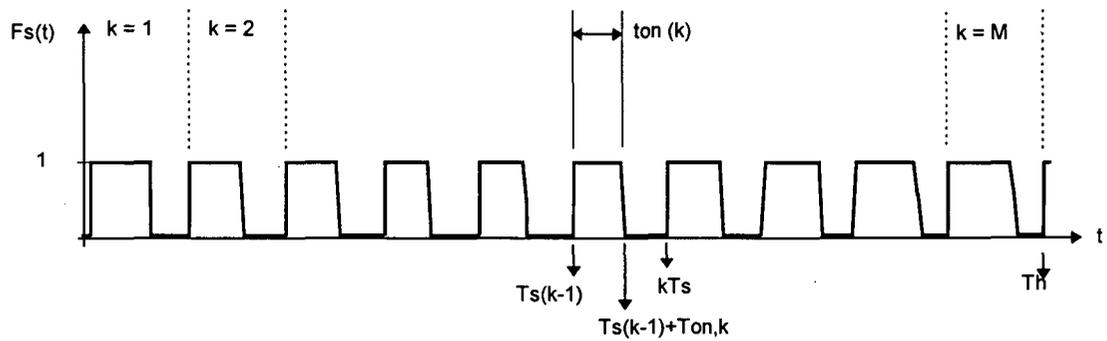


Figura 3.11 - Função de chaveamento, controle integral modulado.

A função de chaveamento também é obtida a partir da forma complexa da série de Fourier conforme a expressão (3.10).

$$F_s(t) = C_0 + \sum_{\substack{n=-\infty \\ n \neq 0 \\ n=\infty}} C_n \cdot e^{i \cdot n \cdot \omega_h t} \quad (3.10)$$

onde:

$$C_0 = \frac{1}{2 \cdot \pi \cdot M} \sum_{k=1}^M (\theta_{f,k} - \theta_{r,k}) \quad (3.11)$$

$$C_n = \frac{1}{2 \cdot \pi \cdot M} \sum_{k=1}^M (e^{-i \cdot n \cdot k_f \cdot \theta_{f,k}} - e^{-i \cdot n \cdot k_f \cdot \theta_{r,k}}) \cdot e^{-i \cdot n \cdot 2 \cdot \pi \cdot (k-1) \cdot k_f} \quad (3.12)$$

$$k_f = \frac{1}{M} = \frac{f_h}{f_s} \quad (3.13)$$

$$k_\tau = \frac{\tau}{T_s} \quad (3.14)$$

$\theta_{r,k} = t_{r,k} \cdot 2 \cdot \pi \cdot f_s$ é o ângulo de entrada em condução do k-ésimo período; ocorre quando da primeira interseção da portadora (triangular) com o sinal de modulação (V_{in}) neste período.

$\theta_{f,k} = t_{f,k} \cdot 2 \cdot \pi \cdot f_s$ é o ângulo de bloqueio do k-ésimo período; ocorre quando da segunda interseção da portadora (triangular) com o sinal de modulação (V_{in}) neste período.

Estes instantes podem ser observados na Figura 3.10 para todos os M períodos de chaveamento e analisados em detalhe para um período k qualquer na Figura 3.12. Desta Figura podem ser obtidas as relações das expressões (3.18) e (3.19).

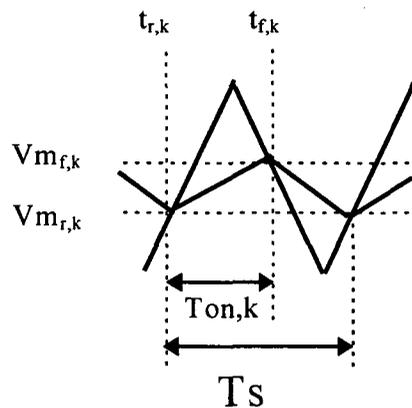


Figura 3.12- k-ésimo período de chaveamento, instantes $t_{r,k}$ e $t_{f,k}$.

Para facilitar o equacionamento os valores das tensões são tomados em pu com base V_{in} conforme as expressões (3.15) à (3.17).

$$V_{in_{PU}} = \quad (3.15)$$

$$V_{inh_{PU}} = \frac{V_{inh}}{V_{in}} \quad (3.16)$$

$$V_{ref_{PU}} = \frac{V_{ref}}{V_{in}} \quad (3.17)$$

$$V_{m_{r,k}} = \frac{\theta_{r,k}}{\pi} \quad (3.18)$$

$$V_{m_{f,k}} = 2 - \frac{\theta_{f,k}}{\pi} \quad (3.19)$$

Os ângulos $\theta_{r,k}$ e $\theta_{f,k}$ são encontrados da seguinte forma:

Atribui-se um valor inicial para $\theta_{r,k}$ ($k = 1$) e calcula-se $V_{m_{r,1}}$ (expressão (3.18)).

Com a expressão (3.21) obtida da expressão (3.20) obtêm-se $\theta_{f,1}$ através de uma solução numérica (método de Newton).

$$Vm_{f,k} = 2 - \frac{\theta_{f,k}}{\pi} = Vm_{r,k} + \frac{1}{\tau} \cdot \int_{T_{s,(k+1)+tr,k}}^{T_{s,(k+1)+tf,k}} (1 + Vinh_{PU} \cdot \text{sen}(\omega_h t) - Vref_{PU}) \cdot dt \quad (3.20)$$

$$\theta_{f,k} = \frac{2 \cdot \pi \cdot kf \cdot k_{\tau} \cdot (2 - Vm_{r,k}) + \theta_{r,k} \cdot kf \cdot (1 - Vref_{PU}) + Vinh_{PU} \cdot [\cos(kf \cdot (\theta_{f,k} + 2 \cdot \pi(k-1))) - \cos(kf \cdot (\theta_{r,k} + 2 \cdot \pi(k-1)))]}{kf \cdot (2 \cdot k_{\tau} - Vref_{PU})} \quad (3.21)$$

O valor de $Vm_{f,k}$ é calculado com a expressão (3.19).

O próximo ângulo de entrada em condução $\theta_{r,k+1}$ é encontrado utilizando a expressão (3.21) obtida da expressão (3.22).

$$Vm_{r,k+1} = \frac{\theta_{r,k+1}}{\pi} = Vm_{f,k} + \frac{1}{\tau} \cdot \int_{tf,k}^{T_{s+tr,k+1}} (-Vref_{PU}) \cdot dt \quad (3.22)$$

$$\theta_{r,k+1} = \frac{2 \cdot \pi \cdot k_{\tau} \cdot Vm_{f,k} - Vref_{PU} \cdot (2 \cdot \pi - \theta_{f,k})}{2 \cdot k_{\tau} - Vref_{PU}} \quad (3.23)$$

Com a expressão (3.17) calcula-se $Vm_{r,k+1}$.

Este processo é realizado para todos os k períodos até que seja encontrado o ângulo $\theta_{r,M+1}$, então este valor é comparado com $\theta_{r,1}$. Caso o valor não atenda uma determinada precisão (ξ) atribui-se para $\theta_{r,1}$ o valor médio $\theta_{r,1} = \frac{\theta_{r,1} + \theta_{r,M+1}}{2}$ e repete-se o processo até a convergência.

Substituindo os ângulos $\theta_{r,k}$ e $\theta_{f,k}$ nas expressões (3.10) e (3.2) é possível calcular o fator de rejeição a perturbações utilizando a transformada rápida de Fourier (*FFT*).

O algoritmo para encontrar o fator Kh pode ser representado pelo fluxograma da Figura 3.13.

O algoritmo proposto, foi implementado no *software* MATLAB e os resultados (teóricos) são mostrados na Tabela 3.4 e na Figura 3.14. A listagem do programa de cálculo está no anexo A.2.

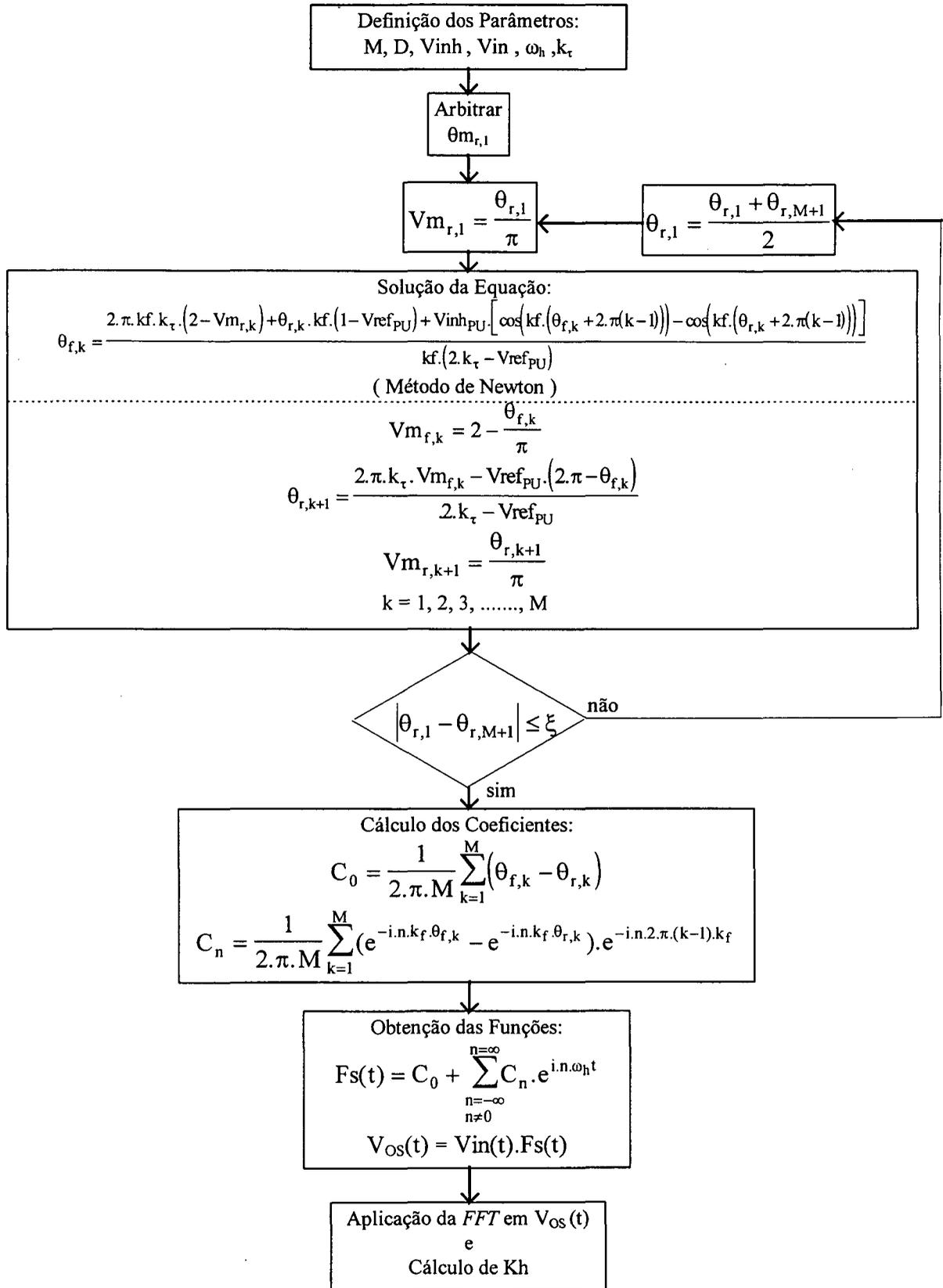


Figura 3.13 - Fluxograma para o cálculo de kh.

M	D = 0,3	D = 0,5	D = 0,7
5	-17,11	-12,71	-9,52
10	-22,61	-18,19	-15,20
20	-28,50	-24,07	-21,13
30	-31,99	-27,56	-24,63
40	-34,48	-30,05	-27,12
50	-36,42	-31,98	-29,06

Tabela 3.4 - K_h - Fator de rejeição a perturbações em dB, $k_\tau = 0,4$.

Para verificar estes resultados foi simulado (PSPICE) o circuito da Figura 3.5 com o conversor *buck* tendo os mesmos parâmetros que no caso anterior e uma constante de tempo do integrador $\tau = 0,4.T_s$ ($k_\tau = 0,4$).

Os resultados destas simulações são mostrados na Tabela 3.5 e na Figura 3.14 juntamente com os resultados teóricos.

M	D = 0,3	D = 0,5	D = 0,7
5	1,400	2,365	3,445
10	0,742	1,295	1,688
20	0,397	0,655	0,873
30	0,319	0,468	0,626
40	0,225	0,365	0,467
50	0,140	0,229	0,328

Tabela 3.5 - Resultados de simulação - Componentes da tensão V_{os} na frequência da perturbação [V].

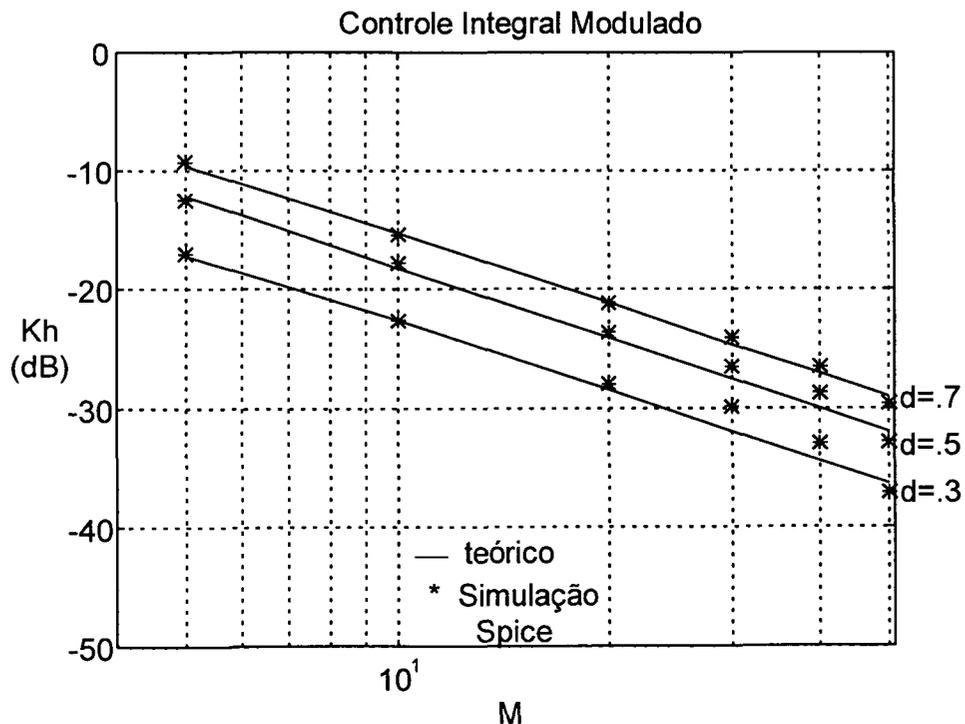


Figura 3.14 - K_h - Fator de rejeição a perturbações em função de d e M .

O comportamento do fator de rejeição a perturbações frente a variações na razão cíclica e da constante de tempo do integrador pode ser observado pelos dados da Tabela 3.6 e 3.7, respectivamente. Os resultados são correspondentes ao cálculo de K_h para alguns valores de d ou k_τ , mantido $M = 5$.

$K_h(\text{dB})$	-17,11	-12,71	-9,52
d	0,3	0,5	0,7

Tabela 3.6 - Fator de rejeição a perturbações em função de d .

$K_h(\text{dB})$	-14,77	-12,71	-11,27	-10,23	-9,44	-8,85	-8,39
k_τ	0,3	0,4	0,5	0,6	0,7	0,8	0,9

Tabela 3.7 - Fator de rejeição a perturbações em função de k_τ .

A interpolação dos pontos da Tabela 3.6 e 3.7 pode ser aproximada pela expressão (3.24).

$$K_h = \frac{d \cdot (-\pi \cdot k_\tau^2 + (2 \cdot \pi + 1) \cdot k_\tau)}{M} \quad (3.24)$$

O comportamento $1/M$ é verificado pela análise da Figura 3.14.

Os valores da Tabela 3.6 e 3.7 são “plotados” juntamente com os obtidos através da expressão (3.24) na Figura 3.15.

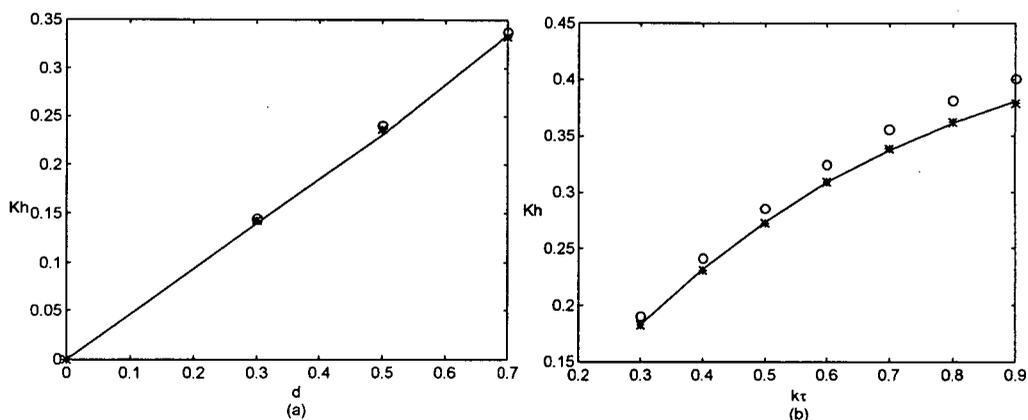


Figura 3.15 - Fator de rejeição : (a) variações de d ; (b) variações de k_τ .

3.4 - Fator de rejeição a perturbações para o controle ASDTIC

Tomando as considerações já feitas para o controle integral com *reset*, utilizando o controle *ASDTIC* (Figura 3.16) obtêm-se as formas de onda mostradas nas Figuras 3.17, 3.18 e 3.19.

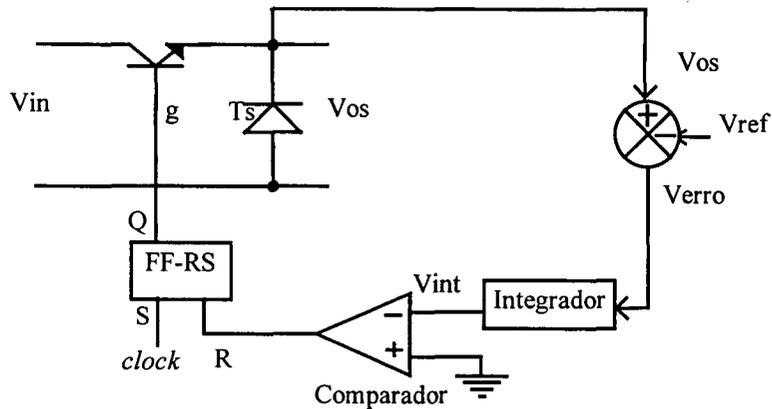


Figura 3.16 - ASDTIC - Estrutura de controle.

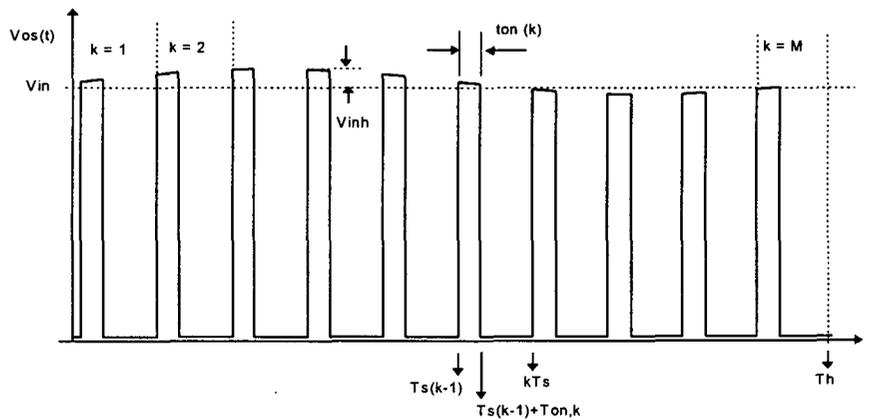


Figura 3.17 - Tensão de saída da chave comandada, ASDTIC.

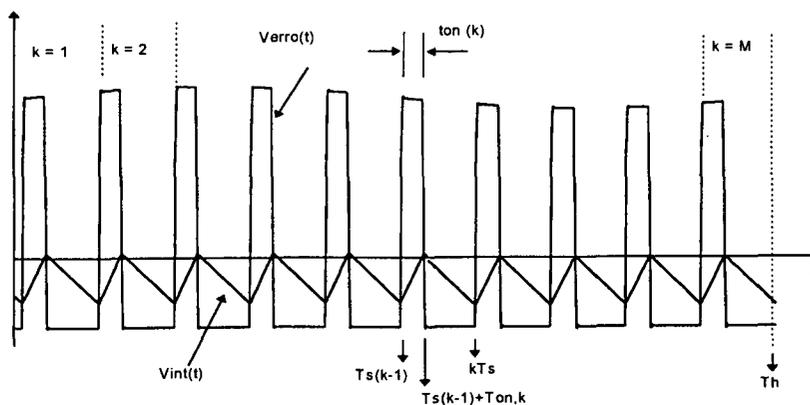


Figura 3.18 - Sinal de erro e integral do erro, ASDTIC.

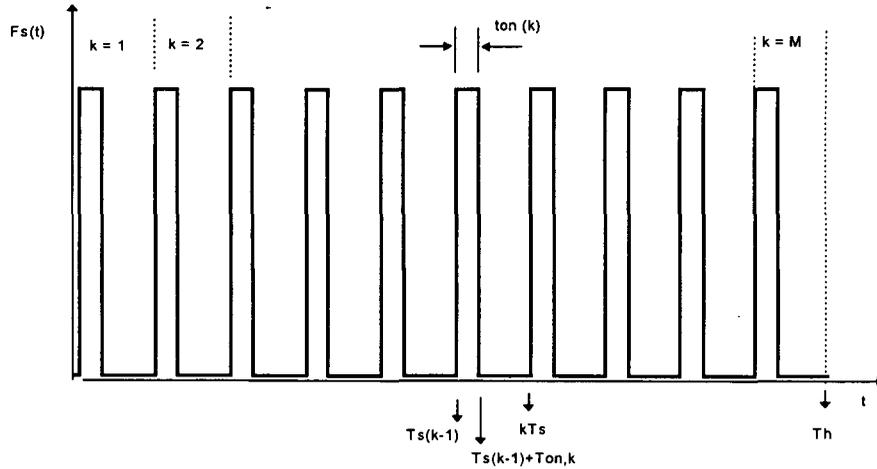


Figura 3.19 - Função de chaveamento, ASDTIC.

A função de chaveamento também é obtida a partir da forma complexa da série de Fourier conforme a expressão (3.25).

$$F_s(t) = C_0 + \sum_{\substack{n=-\infty \\ n \neq 0}}^{n=\infty} C_n \cdot e^{i.n.\omega_h t} \quad (3.25)$$

onde:

$$C_0 = \frac{1}{2.\pi.M} \sum_{k=1}^M \theta_{on,k} \quad (3.26)$$

$$C_n = \frac{1}{2.\pi.M} \sum_{k=1}^M (e^{-i.n.k_f.\theta_{on,k}} - 1) \cdot e^{-i.n.2.\pi.(k-1).k_f} \quad (3.27)$$

$$k_f = \frac{1}{M} = \frac{f_h}{f_s} \quad (3.28)$$

$\theta_{on,k} = t_{on,k} \cdot 2.\pi.f_s$ é o ângulo de condução do k-ésimo período.

Em cada período, $V_{int,k}$ é o valor de saída do integrador no instante em que a chave *PWM* é comandada para conduzir. Os valores de $t_{on,k}$ e $V_{int,k}$ podem ser observados com detalhe na Figura 3.20 para um período genérico de chaveamento.

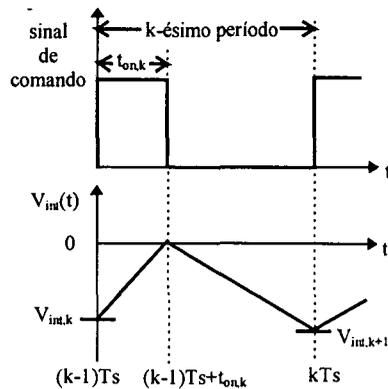


Figura 3.20 - k -ésimo período de chaveamento, $t_{on,k}$ e $V_{int,k}$.

A expressão (3.29) caracteriza o comportamento da tensão de saída do integrador no instante $t_{on,k}$.

$$0 = V_{int,k} + \frac{1}{T_S} \int_{T_S(k-1)}^{T_S(k-1)+t_{on,k}} (V_{in} + V_{inh} \cdot \text{sen}(\omega_h \cdot t)) dt \quad (3.29)$$

Resolvendo a equação (3.29) para $\theta_{on,k}$ têm-se:

$$\theta_{on,k} = \frac{-2 \cdot \pi \cdot k \cdot \tau \cdot V_{int,k}}{V_{in} - V_{ref}} + \frac{V_{inh}}{kf(V_{in} - V_{ref})} \cdot \left[\cos(2 \cdot \pi \cdot kf \cdot (k-1) + kf \cdot \theta_{on,k}) - \cos(2 \cdot \pi \cdot kf \cdot (k-1)) \right] \quad (3.30)$$

O valor de $V_{int,k}$ para o próximo período é encontrado através da relação (3.31).

$$V_{int,k+1} = \frac{1}{T_S} \cdot \int_{(k-1)T_S+t_{on,k}}^{T_S} (-V_{ref}) \cdot dt = V_{ref} \left(\frac{\theta_{on,k}}{2 \cdot \pi} - 1 \right) \quad (3.31)$$

Os ângulos $\theta_{on,k}$ são encontrados da seguinte forma:

Atribui-se um valor inicial para $V_{int,k}$ ($k = 1$) e utilizando-se a expressão (3.30) obtêm-se $\theta_{on,k}$ através de solução numérica (método de Newton).

Com a expressão (3.31) calcula-se $V_{int,k+1}$. Este processo é realizado para todos os M períodos até que seja encontrado o valor $V_{int,M+1}$ e este valor é então comparado com $V_{int,1}$; caso o valor não atenda uma determinada precisão (ξ) atribui-se para $V_{int,1}$ o valor médio

$$V_{int,1} = \frac{V_{int,1} + V_{int,M+1}}{2} \text{ e repete-se o processo até a convergência.}$$

Substituindo os ângulos $\theta_{on,k}$ nas expressões (3.27) e (3.26) é possível calcular a fator de rejeição a perturbações utilizando a transformada rápida de Fourier (*FFT*).

O algoritmo para encontrar o fator K_h pode ser representado pelo fluxograma da Figura 3.21.

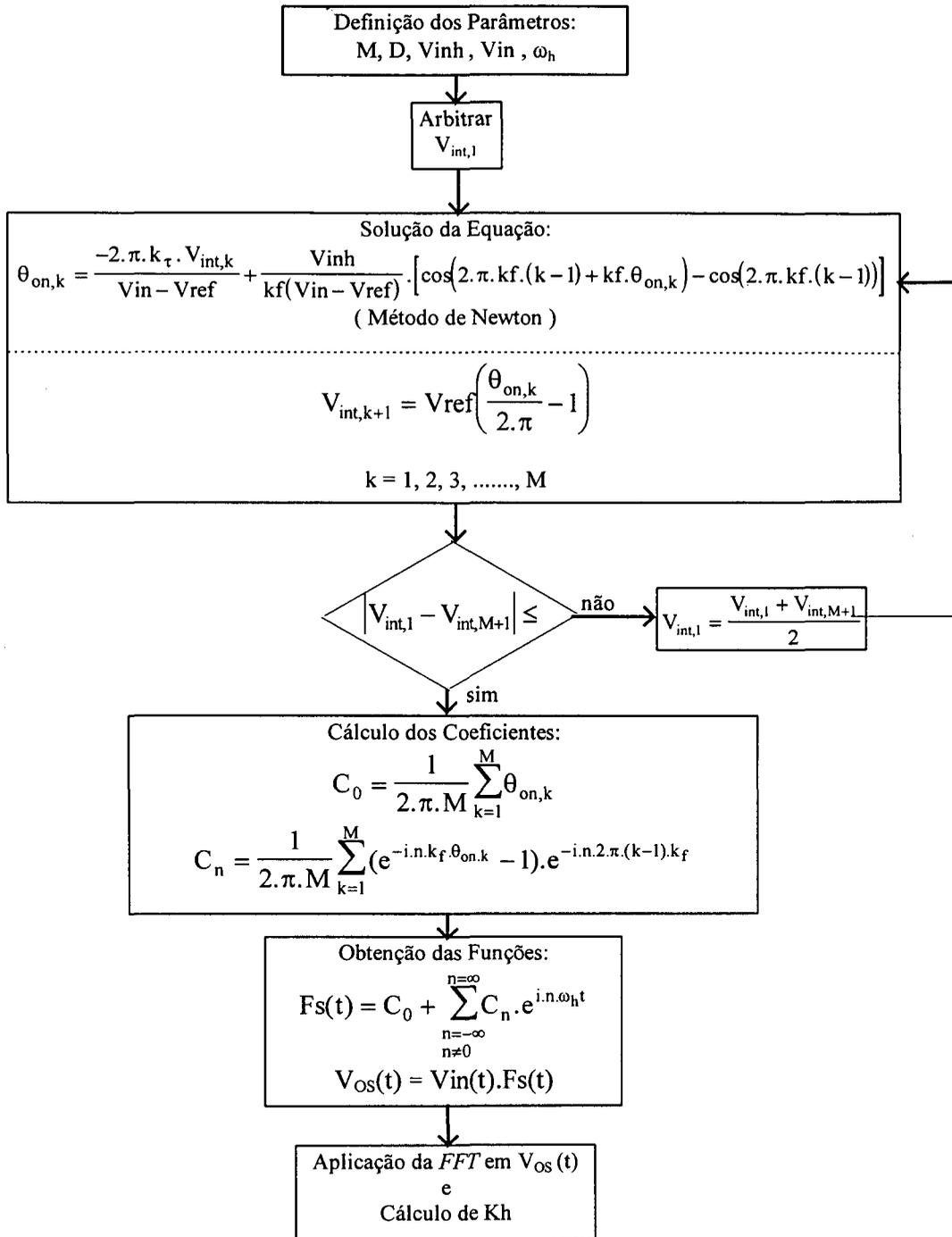


Figura 3.21 - Fluxograma para o cálculo de K_h .

O algoritmo proposto, foi implementado no *software* MATLAB e os resultados (teóricos) são mostrados na Tabela 3.8 e na Figura 3.21. A listagem do programa de cálculo está no anexo A.3.

M	D = 0,3
5	-22,56
10	-30,33
20	-36,82
30	-40,43
40	-42,95
50	-44,91

Tabela 3.8 - Fator de rejeição a perturbações em dB.

Para verificar estes resultados foi simulado (PSPICE) o circuito da Figura 3.5 com o conversor *buck* tendo os mesmos parâmetros que nos casos anteriores .

Os resultados destas simulações são mostrados na Tabela 3.9 e na Figura 3.22 juntamente com os resultados teóricos.

M	D = 0,3
5	0,496
10	0,137
20	0,085
30	0,029
40	0,040
50	0,077

Tabela 3.9 - Resultados de simulação - Componentes da tensão Vos na frequência da perturbação [V].

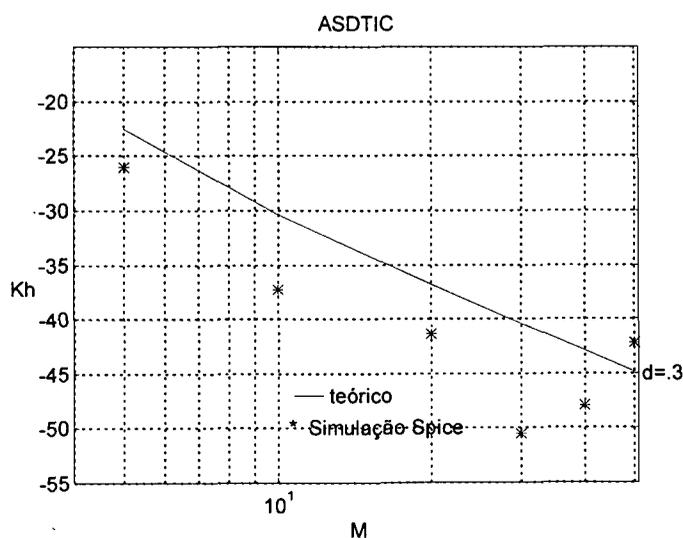


Figura 3.22- Fator de rejeição a perturbações em função de d e M .

O comportamento do fator de rejeição a perturbações frente a variações na razão cíclica pode ser observado pelos dados da Tabela 3.10, correspondente ao cálculo de K_h para alguns valores de d , mantido $M = 5$.

$K_h(\text{dB})$	-42.03	-29.74	-22.56	-17.55
d	0,1	0,2	0,3	0,4

Tabela 3.10 - Fator de rejeição a perturbações em função de d .

A interpolação dos pontos da Tabela 3.10 pode ser aproximada pela expressão (3.32).

$$K_h = \frac{(\pi + 1) \cdot d^2}{M} \quad (3.32)$$

Os valores da Tabela 3.10 são “plotados” juntamente com os obtidos através da expressão (3.32) na Figura 3.23.

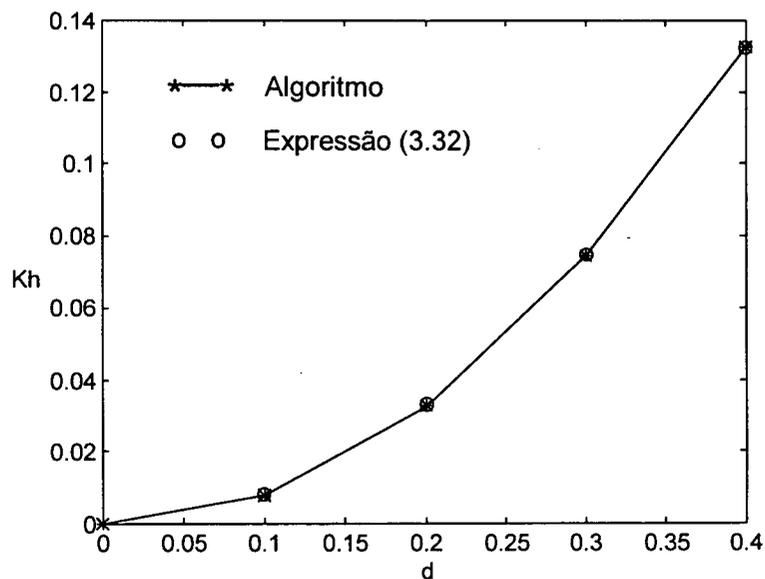


Figura 3.23 - Fator de rejeição a perturbações em função da razão cíclica.

3.5 - Conclusão

As Figuras 3.5 (*OCC*) e 3.12 (*CIM*) mostram que a capacidade de rejeição a perturbações aumenta com o aumento da relação entre as frequências (M), para uma mesma razão cíclica; isso ocorre com uma taxa de -20 dB/década. O *OCC* apresenta um melhor desempenho quando comparado com o *CIM*, nas mesmas condições (d e M).

Mantendo-se a relação entre frequências constante e variando a razão cíclica, observa-se que quanto mais esta diminui, melhor é a rejeição obtida. As expressões obtidas por interpolação aproximam este comportamento.

No *CIM*, observa-se que com um menor valor de k_r melhor é a capacidade de rejeição a perturbações, entretanto deve-se observar as restrições citadas no capítulo 1 para a escolha da constante de tempo do integrador.

Foi implementado um método para análise da capacidade de rejeição às perturbações do sinal de entrada da chave *PWM*, sendo este aplicado aos diferentes tipos de controle, com a verificação destes resultados por simulação digital.

Para o controle *ASDTIC* observa-se diferenças entre os resultados teóricos e de simulação, não podendo ser feita uma comparação de desempenho com os outros métodos.

Entretanto, observa-se que os parâmetros d e M influenciam de maneira semelhante em todos os métodos.

As expressões obtidas por interpolação mostram aproximadamente como os principais parâmetros influenciam na capacidade de rejeição a perturbações e podem ser utilizadas em uma primeira iteração para o projeto de um conversor.

CAPÍTULO 4

PROJETOS DAS ESTRUTURAS DE POTÊNCIA E DE COMANDO

4.1 - Introdução

Através da análise das características dos controladores/moduladores *feedforward* (capítulos 1, 2 e 3) optou-se pela implementação de um protótipo com o conversor *buck* (Figura 4.1) utilizando o controle integral com *reset*, pois este apresenta grande capacidade de rejeição às perturbações de baixa frequência, resposta dinâmica rápida às perturbações de entrada ou de referência e tem a possibilidade de corrigir os erros devidos às não idealidades dos dispositivos semicondutores.

Este capítulo mostra as etapas realizadas para o projeto da estrutura de potência e do circuito de comando.

4.2 - Estrutura de Potência

A estrutura básica de potência utilizada é mostrada na Figura 4.1.

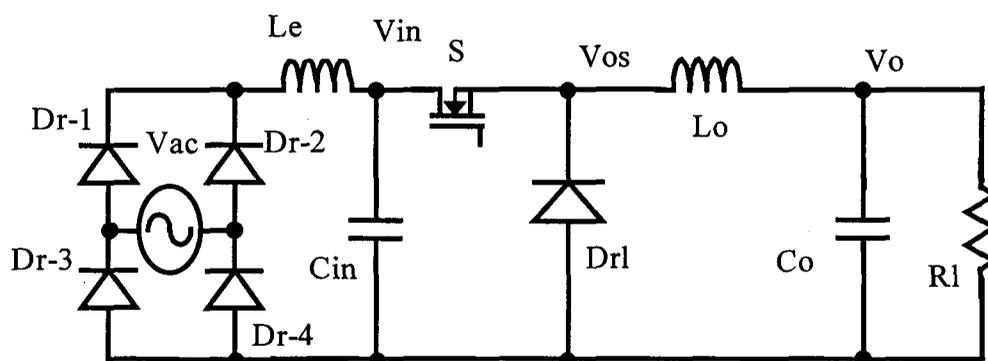


Figura 4.1 - Conversor buck - estrutura de potência.

O protótipo implementado tem como objetivo básico verificar os conceitos básicos estudados para os controladores *feedforward*, principalmente no que diz respeito a rejeição da ondulação de baixa frequência em V_{in} .

4.2.1 - Especificações:

As especificações para a estrutura de potência são as seguintes:

- Potência nominal de saída:

$$P_o = 288 \text{ [W]};$$

- Tensão nominal de saída:

$$V_o = 48 \text{ [V]};$$

- Tensão nominal de entrada:

$$V_{ca} = 110 \text{ [V}_{\text{rms}}\text{]};$$

freqüência da rede: $f = 60 \text{ [Hz]}$;

- Ondulação da tensão de saída na freqüência de chaveamento:

$$\Delta V_o = 50 \text{ [mV]};$$

- Ondulação da tensão de saída na freqüência de 120 [Hz]:

$$\Delta V_{o120} = 2 \text{ [mV]};$$

- Ondulação da tensão de entrada:

$$\Delta V_{in} = 10\%, \text{ [V}_{\text{pp}}\text{]};$$

- Ondulação da corrente de entrada

$$\Delta I_{in} = 20\%;$$

- Máxima sobretensão na tensão de saída para degrau de carga de 10 a 100%:

$$\Delta V_{o\text{max}} = 1 \text{ [V]};$$

4.2.2 - Parâmetros de saída:

- Corrente nominal de saída:

$$I_o = \frac{P_o}{V_o} = 6 \text{ [A]}; \quad (4.1)$$

- Resistência nominal de carga:

$$R_l = \frac{V_o}{I_o} = 8 \text{ [\Omega]}; \quad (4.2)$$

4.2.3 - Estágio de entrada.

Os parâmetros do estágio de entrada foram calculados conforme metodologia proposta na referência [9].

- Queda de tensão nos diodos retificadores:

$$\Delta V_d = 0,7 \text{ [V];}$$

- Tensão de pico da rede:

$$V_{ca \text{ max}} = \sqrt{2} V_{ca} = 155,6 \text{ [V];} \quad (4.3)$$

- Tensão de retificada pico:

$$V_{pk} = V_{ac \text{ max}} - 2\Delta V_d = 154 \text{ [V];} \quad (4.4)$$

- Nível médio da tensão retificada

$$V_{in} = \left(1 - \frac{\Delta V_{in}}{2}\right) V_{pk} = 146,4 \text{ [V];} \quad (4.5)$$

- Corrente média de entrada:

$$I_{in} = \frac{P_{in}}{V_{cc}} = 1,96 \text{ [A];} \quad (4.6)$$

- Tensão mínima retificada:

$$V_{cc \text{ min}} = (1 - \Delta V_{in}) V_{pk} = 138,7 \text{ [V];} \quad (4.7)$$

- Capacitor de entrada:

$$C_{in} = \frac{P_{in}}{f(V_{pk}^2 - V_{cc \text{ min}}^2)} = 1063 \text{ [\mu F];} \quad (4.8)$$

O valor comercial utilizado foi de um capacitor eletrolítico de 1000 μF , 250 V da série 84900 da Siemens.

- Intervalo de condução dos diodos retificadores:

$$t_c = \frac{\arccos\left(\frac{V_{cc \text{ min}}}{V_{pk}}\right)}{2 \cdot \pi \cdot f} = 1,2 \text{ [ms];} \quad (4.9)$$

- Corrente de pico nos diodos retificadores:

$$i_{ch} = \frac{C_{in}(V_{pk} - V_{ccmin})}{t_c} = 12,88 \text{ [A]}; \quad (4.10)$$

- Valor eficaz da componente alternada da corrente de entrada:

$$I_{ch} = i_{ch} \cdot \sqrt{2 \cdot t_c \cdot f - (2 \cdot t_c \cdot f)^2} = 4,52 \text{ [A]}; \quad (4.11)$$

- Valor eficaz da componente de alta frequência da corrente que o capacitor fornece ao estágio de saída:

$$i_{dis} = \frac{P_{in}}{V_{ccmin}} = 2,07 \text{ [A]}; \quad (4.12)$$

- Razão cíclica nominal:

$$d = \frac{V_o}{V_{cc}} = 0,33; \quad (4.13)$$

- Frequência de chaveamento:

Optou-se por trabalhar com uma frequência de chaveamento de 30 [kHz] (acima da frequência de audio).

Desta forma para uma razão cíclica de 0,3 têm-se uma atenuação de -58,91 dB (valor teórico) para a frequência de 120 [Hz].

Com isso espera-se que a especificação da ondulação em 120 [Hz] não seja atendida só com a malha de *feedforward*, pois espera-se uma ondulação de 5,7 [V] no sinal de entrada para essa frequência resultando em uma ondulação 6,45 [mV] na saída da chave *PWM* em 120 [Hz].

4.2.4 - Filtro de entrada.

O filtro de entrada é composto pelo capacitor C_{in} e o indutor L_e . O capacitor C_{in} foi projetado visando diminuir a ondulação da tensão de entrada em baixas frequências.

Se este capacitor fosse projetado visando diminuir a ondulação da tensão de entrada em altas frequências ter-se-ia a relação da expressão (4.14) [10].

$$C_{in} = \frac{I_o}{4 \cdot f_s \cdot (\Delta V_{in} \cdot V_{cc})} = 3,14 \text{ [\mu F]}; \quad (4.14)$$

O indutor de entrada relacionado a este capacitor é calculado pela expressão (4.15).

$$L_e = \frac{I_o}{31.f_s^2.C_{in}.(I_{in}.\Delta I_{in})} = 160 [\mu H]; \quad (4.15)$$

Como o capacitor utilizado é definido pela ondulação em baixas frequências pode-se utilizar um indutor de valor muito menor. Entretanto optou-se por utilizar o valor dado pela expressão (4.15) pois além de diminuir a ondulação da corrente de entrada, este indutor limita o pico de corrente nos diodos retificadores no transitório de carga do capacitor C_{in} .

4.2.5 - Estágio de saída.

Indutor de saída:

$$L_o = \frac{V_{cc}}{4.f_s.(I_o.\Delta I_o)} = 1 [mH]; \quad (4.16)$$

-Capacitor de saída:

O dimensionamento do capacitor de saída leva em consideração três aspectos principais: a ondulação da tensão de saída na frequência de chaveamento, ondulação da tensão de saída devido à resistência série equivalente do capacitor de saída e o sobre-sinal máximo para um degrau de carga de 10 à 100%.

- Primeiro aspecto: a expressão (4.17) mostra a relação que deve ser satisfeita para que o primeiro aspecto seja satisfeito.

$$C_o = \frac{V_{cc}}{31.L_o.f_s^2.\Delta V_o} \quad (4.17)$$

- Segundo aspecto: a expressão (4.18) mostra a relação que deve ser satisfeita para que o segundo aspecto seja satisfeito.

$$r_{se_MAX} = \frac{\Delta V_o}{I_o.\Delta I_o} \quad (4.18)$$

- Terceiro aspecto: Para atender este aspecto, realizou-se a análise que segue:

Considera-se como pior caso o degrau de carga de 100 para 10% de carga, pois neste caso o sistema (filtro de saída) está com o máximo de energia armazenada, provocando uma maior sobretensão no capacitor de saída.

Como não é possível encontrar a função de transferência \hat{V}_o/\hat{R}_l , para que sejam analisados os efeitos de um degrau de carga na tensão de saída, foi realizada a análise do circuito chaveado através da solução das equações diferenciais características deste sistema.

Com a presença da malha de realimentação verifica-se que no momento do transitório a chave *PWM* fica desligada e o diodo de roda livre permanece em condução. A Figura 4.2 representa o circuito equivalente utilizado para esta análise.

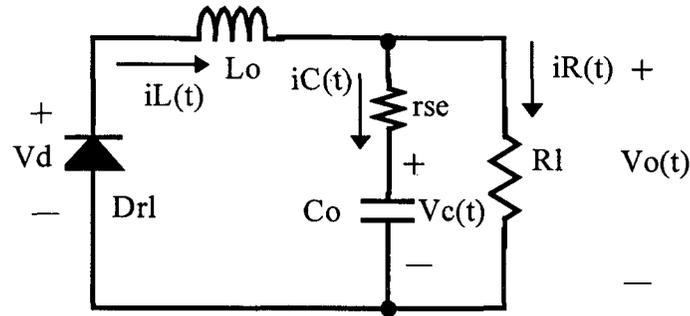


Figura 4.2 - Conversor buck - circuito equivalente para transitório de carga.

Para a análise deste circuito foram consideradas as condições iniciais relativas ao funcionamento do circuito com carga nominal ($R_l = 8 \text{ } [\Omega]$) e tomados os valores médios das variáveis de estado como condições iniciais.

$$V_c(0) = V_o;$$

$$i_L(0) = I_o;$$

No momento do início do transitório de carga a resistência de carga muda para $R_l = 80 \text{ } [\Omega]$ e instantaneamente a corrente do capacitor fica definida pela expressão (4.19).

$$i_C(0) = I_o - \frac{V_o(0)}{R_l} \quad (4.19)$$

$$V_o(0) = i_C(0) \cdot r_{se} + V_c(0) \quad (4.20)$$

Então, a tensão de saída fica definida pela expressão (4.21):

$$V_o(0) = \frac{V_o + r_{se} \cdot I_o}{1 + \frac{r_{se}}{R_l}} \quad (4.21)$$

A equação que caracteriza o comportamento da tensão $V_c(t)$ do capacitor (parcela ideal do capacitor) a partir deste momento, é dada pelas expressões (4.22), (4.23) e (4.24).

$$Co \left(1 + \frac{rse}{Rl} \right) \frac{d^2 Vc(t)}{dt^2} + \left(\frac{1}{Rl} + \frac{rse \cdot Co}{Lo} \right) \frac{dVc(t)}{dt} + \frac{Vc(t)}{Lo} = -\frac{Vd}{Lo} \quad (4.22)$$

$$Vc(0) = Vo \quad (4.23)$$

$$\left. \frac{dVc(t)}{dt} \right|_{t=0} = \frac{iC(0)}{Co} \quad (4.24)$$

Encontrando $Vc(t)$ também é possível achar $iC(t)$ e $Vo(t)$:

$$iC(t) = Co \cdot \frac{dVc(t)}{dt} \quad (4.25)$$

$$Vo(t) = Vc(t) + iC(t) \cdot rse \quad (4.26)$$

Derivando a expressão (4.26) e igualando-a à zero determina-se o tempo em que ocorre o valor máximo da tensão de saída. Substituindo este valor pode-se encontrar o valor do capacitor que satisfaça os três aspectos citados anteriormente através de um método iterativo.

Optou-se por utilizar dois capacitores em paralelo de 220 [μ F], 63 [V], da serie HFC da Icotron, com uma impedância de 0,03 [Ω] na frequência de 30 [kHz] (valor estimado em curvas fornecidas pelos fabricante).

Os valores esperados para o transitório de carga, quando utiliza-se os parâmetros calculados nesta seção são dados a seguir:

Valor da tensão de saída no instante inicial do transitório de carga:

$$Vo(0) = 48,08 \text{ [V]};$$

Valor máximo da tensão de saída no transitório de carga:

$$Vo_{\text{máx}} = 48,68 \text{ [V]};$$

Intervalo de tempo para obter o valor máximo da tensão de saída no transitório de carga:

$$t_{\text{máx}} = 104 \text{ [\mu s]};$$

Estes valores são comprovados por simulação (Figura 4.3) com o circuito da Figura 4.1 utilizando uma malha de realimentação (detalhada no capítulo 5).

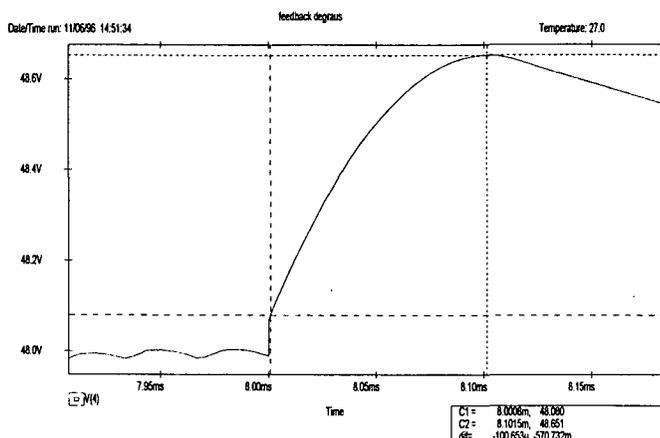


Figura 4.3 - Tensão de saída no transitório de carga.

Independente da malha de realimentação utilizada, a ação do sistema de controle é desligar a chave *PWM*, deixando que a tensão de saída e a corrente no indutor L_o evoluam sem chaveamento até o fim do transitório de carga, quando a malha de realimentação recomeça a atuar, como mostrado na Figura 4.4.

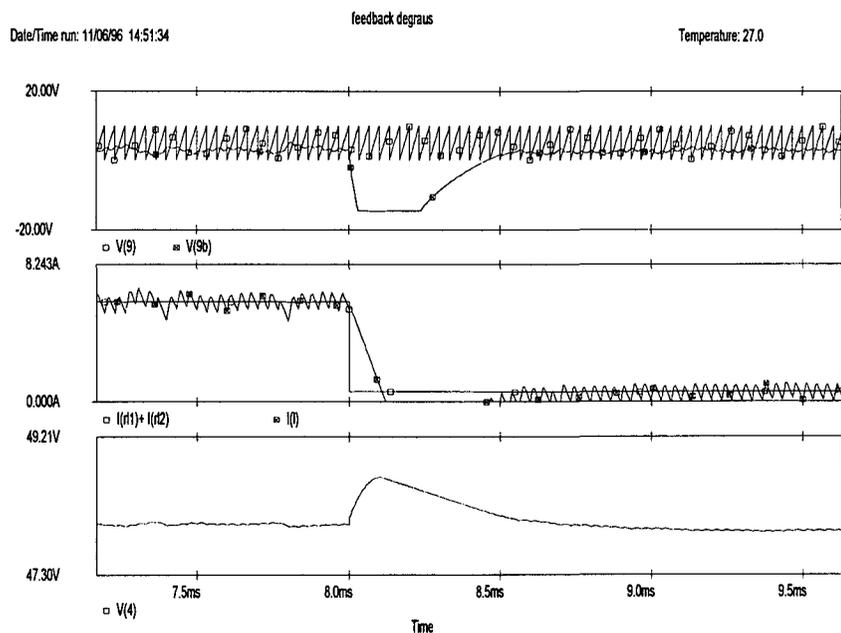


Figura 4.4 - $V(9)$ Triangular de comparação; $V(9b)$ Sinal de controle; $I(r11)+I(r12)$ Corrente de carga; $I(l)$ Corrente no indutor de saída; $V(4)$ Tensão de saída.

4.2.6 - Esforços nos Semicondutores

Diodo de roda livre (Drl):

- Tensão máxima:

$$V_{drl_{max}} = V_{acmax} = 155,56 \text{ [V]}; \quad (4.27)$$

- Corrente eficaz:

$$I_{drl_{ef}} = I_o \cdot \sqrt{1-d} = 4,92 \text{ [A]}; \quad (4.28)$$

- Corrente média:

$$I_{drl_{med}} = I_o \cdot (1-d) = 4,03 \text{ [A]}; \quad (4.29)$$

- Corrente eficaz:

$$I_{drl_{max}} = I_o \cdot \left(1 + \frac{\Delta I_o}{2}\right) = 6,25 \text{ [A]}; \quad (4.30)$$

Os diodo utilizado foi o MUR840.

Chave principal (S):

- Tensão máxima:

$$V_{s_{max}} = V_{acmax} = 155,56 \text{ [V]}; \quad (4.31)$$

- Corrente eficaz:

$$I_{s_{ef}} = I_o \cdot \sqrt{d} = 3,43 \text{ [A]}; \quad (4.32)$$

- Corrente média:

$$I_{s_{med}} = I_o \cdot d = 1,96 \text{ [A]}; \quad (4.33)$$

- Corrente eficaz:

$$I_{s_{max}} = I_o \cdot \left(1 + \frac{\Delta I_o}{2}\right) = 6,25 \text{ [A]}; \quad (4.34)$$

Foi escolhido o *MOSFET* IRF-740.

Diodos retificadores (Dr):

- Tensão máxima:

$$V_{dr_{max}} = V_{acmax} = 155,56 \text{ [V]}; \quad (4.35)$$

- Corrente eficaz:

$$I_{dr_{ef}} = i_{ch} \cdot \sqrt{t_c \cdot f} = 3,45 \text{ [A]}; \quad (4.36)$$

- Corrente média:

$$I_{dr_{med}} = \frac{P_{in}}{2 \cdot V_{ccmin}} = 1,03 \text{ [A]}; \quad (4.37)$$

- Corrente eficaz:

$$I_{dr_{max}} = 2 \cdot i_{ch} = 25,77 \text{ [A]}; \quad (4.38)$$

Os diodos utilizados foram os SK3/G (Semikron).

4.2.7 - Cálculo térmico

O cálculo das perdas nos semicondutores e o dimensionamento da resistência térmica máxima do dissipador foram feitos utilizando os seguintes dados:

IRF-740:

$$T_{jmax} = 150 \text{ [}^\circ\text{C/W]};$$

$$R\theta_{jc} = 1 \text{ [}^\circ\text{C/W]};$$

$$R\theta_{ja} = 62,5 \text{ [}^\circ\text{C/W]};$$

$$V_{gs(th)} = 4 \text{ [V]};$$

$$r_{ds(on)} = 0,55 \text{ [}\Omega\text{]};$$

$$t_r = 15 \text{ [ns]};$$

$$t_f = 35 \text{ [ns]}.$$

MUR-840:

$$R\theta_{jc} = 2 \text{ [}^\circ\text{C/W]};$$

$$T_{jmax} = 175 \text{ [}^\circ\text{C]};$$

$$V_f = 1,3 \text{ [V]};$$

A potência dissipada com corrente média de 4 [A] é de 3,8 [W] segundo curvas fornecidas pelo fabricante..

Perdas no *MOSFET*:

- Perdas em condução:

$$P_{\text{cond}} = d \cdot r_{\text{ds(on)}} \cdot I_o^2 = 6,33 \text{ [W]}; \quad (4.39)$$

- Perdas de comutação:

$$P_{\text{com}} = \frac{f_s}{2} (t_r + t_f) \cdot I_o \cdot V_{\text{dson}} = 0,67 \text{ [W]}; \quad (4.40)$$

- Perdas totais:

$$P_{\text{tot}} = P_{\text{cond}} + P_{\text{com}} = 7 \text{ [W]}. \quad (4.41)$$

A Figura 4.5 mostra o modelo elétrico equivalente do sistema térmico envolvendo os semicondutores de potência e o dissipador.

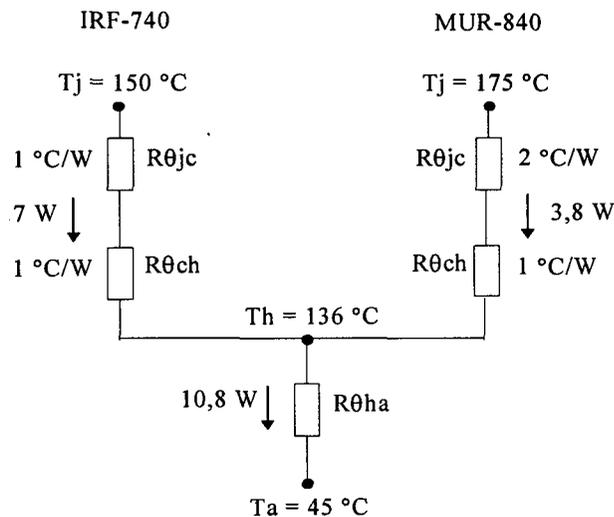


Figura 4.5 - Modelo elétrico equivalente do sistema térmico.

Considerando a temperatura ambiente de 45 °C , para que a temperatura de junção dos semicondutores não ultrapasse o valor máximo permitido, deve-se manter a temperatura máxima do dissipador em 136 °C . Desta forma a resistência térmica máxima do dissipador é dada pela expressão (4.42).

$$R_{\theta ha} = \frac{T_j - T_h}{P} = 8,4 \text{ °C/W} \quad (4.42)$$

4.3 - Circuito de Comando

A estrutura de comando (Figura 4.6) utiliza um transformador de pulsos para isolar o sinal lógico de comando (Q) do sinal aplicado ao *gate* do *MOSFET*, tomando como base uma estrutura proposta na referência [11].

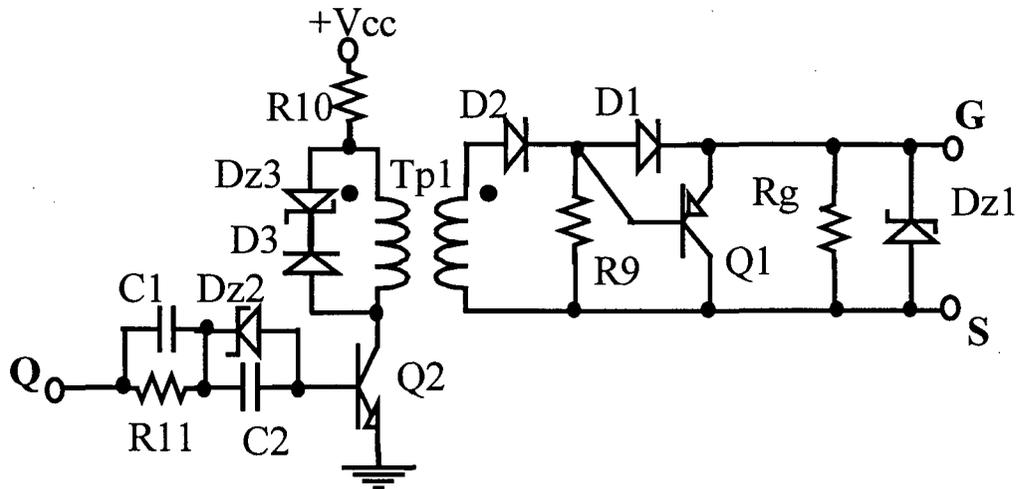


Figura 4.6 - Circuito de comando.

No transformador de pulsos Tp1 foi utilizado o núcleo NT-15 da Thornton, com 40 espiras nos enrolamentos primário e secundário. Os outros componentes utilizados no circuito de comando são especificados na Tabela 4.1.

C1	33 [pF]	Q2	2N2222
C2	1 [nF]	D2	1N4148
R11	6,8 [kΩ]	R9	1 [kΩ]
Dz2	B2X79C2V7- 2,7 [V]	D1	1N4148
D3	1N4148	Q1	2N2907
Dz3	1N965 - 15 [V]	Rg	1 [kΩ]
R10	18 [Ω], ½ [W]	Dz1	1N966 - 16 [V]

Tabela 4.1 - Componentes usados no circuito de comando.

4.4 - Conclusão

Os parâmetros da estrutura de potência foram definidos considerando algumas simplificações, como por exemplo um rendimento de 100%. Estas simplificações foram feitas porque o objetivo principal deste estudo é a análise das estruturas de controle e não o funcionamento da estrutura de potência (já dominado).

Alguns dos cálculos realizados servem para dar uma ordem de grandeza das variáveis envolvidas, sendo que o dimensionamento dos semicondutores foi feito com uma margem de folga para compensar tais simplificações.

As especificações do circuito de potência também levaram em consideração os níveis dos sinais de potência e a frequência de chaveamento de forma que a influência da estrutura de potência no sistema de controle e de comando seja reduzida viabilizando o estudo das características dos controladores.

O fator determinante para a escolha dos parâmetros do filtro de saída foi a variação máxima da tensão de saída no transitório de carga. Isto é devido ao fato de que a estrutura de potência escolhida não permite que a energia armazenada no indutor de saída seja transferida para outra parte do sistema que não seja o capacitor da saída.

Neste transitório, a ação esperada pela estrutura de controle é impedir o fluxo de potência da entrada para a saída, durante este transitório, como visto na Figura 4.4.

CAPÍTULO 5

PROJETO DAS MALHAS DE CONTROLE

5.1 - Introdução

Com a operação do conversor utilizando somente a malha de *feedforward* espera-se (capítulo 4) que as especificações para a ondulação em 120 [Hz] não sejam totalmente atendidas; desta forma verifica-se a necessidade da utilização de uma malha de realimentação. Além disso a malha de *feedforward* não é sensível à perturbações de carga ou elementos parasitas à jusante da chave *PWM*, sendo isto devido ao fato de que o controlador *feedforward* não tem como sinal de entrada a tensão de saída do conversor CC-CC e sim a tensão de entrada deste conversor.

Este capítulo demonstra como estas malhas foram projetadas e implementadas. Também é feita a análise de algumas características do controlador da malha de realimentação projetado de acordo com os procedimentos clássicos que utilizam o diagrama de Bode e a alocação de pólos e zeros [1].

5.2 - Malha de *Feedforward*

As características do controlador/modulador *feedforward* são definidas pela frequência de chaveamento e a razão cíclica. Estes parâmetros definem a capacidade de rejeição às perturbações de baixa frequência deste controlador.

O controlador OCC analisado nos capítulos anteriores possui como blocos básicos um integrador com *reset*, um comparador e um *flip-flop*. Um circuito para gerar pulsos estreitos [12] também foi implementado para que o reset do integrador tenha pouca duração, desta forma os efeitos das não idealidades da chave *PWM* são compensados.

O circuito utilizado para a implementação deste controlador é mostrado na Figura 5.1

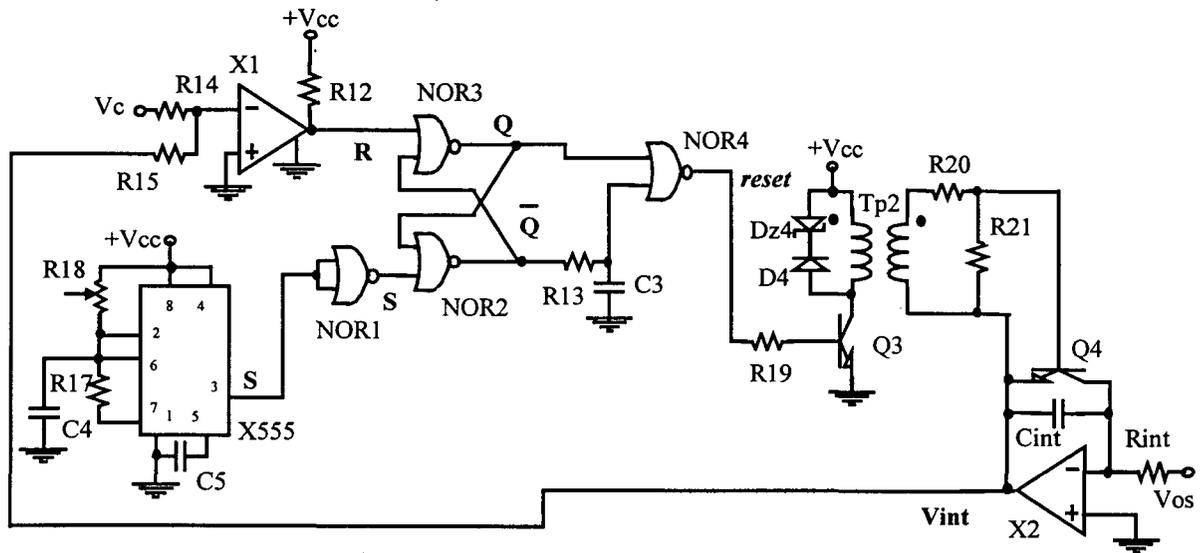


Figura 5.1 - Circuito utilizado na implementação da malha de feedforward.

O oscilador LM555 gera pulsos na frequência de chaveamento, este período é definido por C4 e R18 (variável).

No início de cada período a saída do *flip-flop* (Q) é levada a nível lógico 1, sendo este o sinal de controle da chave principal que é aplicado no circuito de comando. O *flip-flop* foi implementado com portas lógicas (NOR2 e NOR3).

O circuito gerador de pulsos estreitos é composto por NOR4, R13 e C3, gerando um pulso com a largura definida por R13 e C3 quando da subida do sinal \bar{Q} , ou seja, enviando o sinal de reset do integrador no instante em que a chave principal é bloqueada.

X1 compara o sinal de saída do integrador com o sinal de referência quando utiliza-se somente a malha de *feedforward*; quando utiliza-se as duas malhas, a saída do integrador é comparada com a saída do compensador da malha de realimentação. A saída do comparador é utilizada como *reset* do *flip-flop*.

O integrador foi implementado com um amplificador operacional, sendo que o *reset* do capacitor do integrador é feito pelo transistor Q4 que tem o comando isolado por Tp2, já que o sinal *reset* não possui a mesma referência que o sinal aplicado a base de Q4. Se este sinal fosse aplicado diretamente à base de Q4 ter-se-ia um comportamento diferente do desejado, com Q4 conduzindo em instantes diferentes dos relacionados ao sinal *reset*, isso ocorre porque o integrador opera como inversor.

O integrador integra uma amostra do sinal V_{os} com uma constante de tempo definida por Cint e Rint igual ao período de chaveamento.

No transformador de pulsos Tp2 foi utilizado o núcleo NT-10 da Thornton, com 5 espiras nos enrolamentos primário e secundário. Os outros componentes utilizados para a implementação do OCC são especificados na Tabela 5.1.

X1	LM311	R12	680 [Ω]
X2	TL082/1	R13, R20	6,8 [k Ω]
NOR1, 2, 3 e 4	CD4001	R14, R15	56 [k Ω]
X555	LM555	R17, R21	1,8 [k Ω]
Q3, Q4	2N2222	R18	1 [M Ω]
D4	1N4148	R19	1,5 [k Ω]
Dz4	16V	C3	82 [pF]
Rint	100 [k Ω]	C4	330 [pF]
Cint	330 [pF]	C5	10 [nF]

Tabela 5.1 - Componentes usados na malha de *feedforward*.

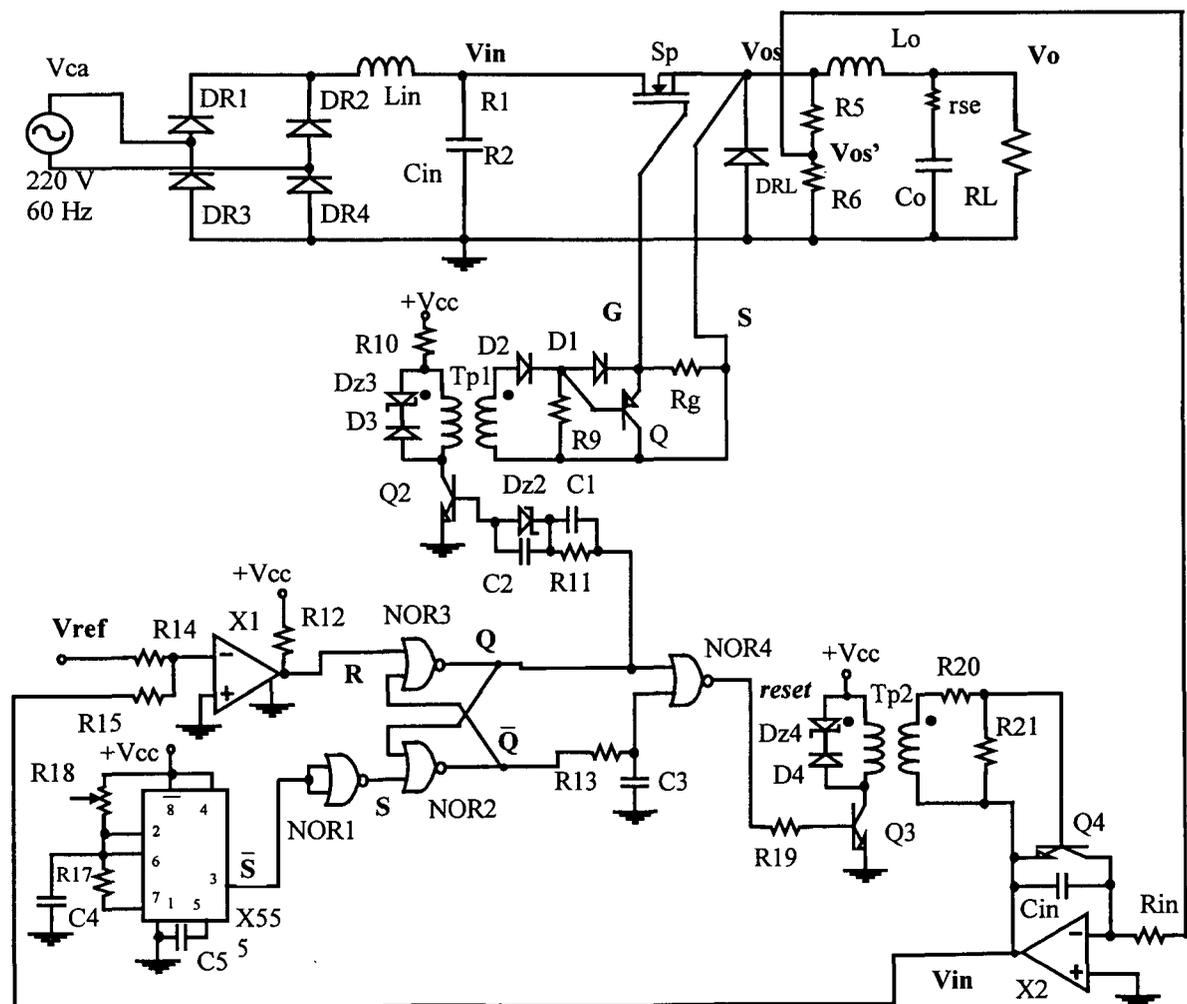


Figura 5.2 - Conversor buck - esquema elétrico utilizado para simulação.

O funcionamento deste controlador, juntamente com as estruturas de potência e de comando foi verificado através da simulação destas estruturas utilizado-se os modelos dos componentes (PSPICE) o mais próximo possível dos componentes a serem utilizados na implementação do protótipo (Figura 5.2).

Os resultados destas simulações são mostrados nas Figuras 5.3, 5.4 e 5.5.

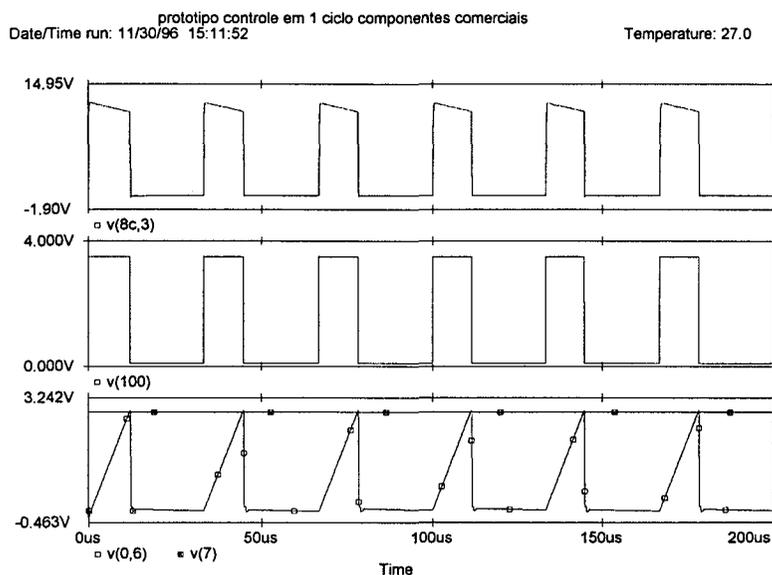


Figura 5.3 - OCC - sinal de comando do MOSFET [V_{gs} -v(8c,3)]; referência [V_{ref} -v(7)]; sinal de controle [Q -v(100)]; Tensão do integrador [V_{int} -v(0,6)].

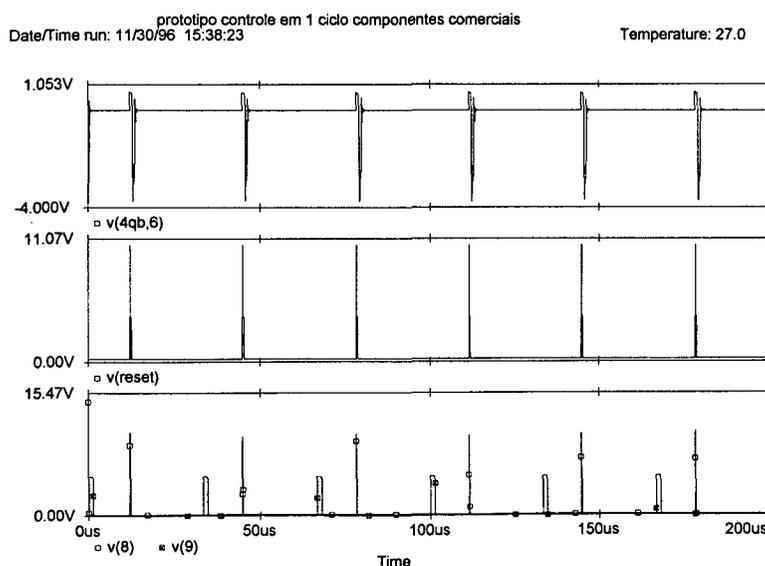


Figura 5.4 - OCC - sinal de comando de Q4 [$v(4qb,6)$]; reset [reset-v(reset)]; sinal R [R -v(8)]; sinal S [S -v(9)].

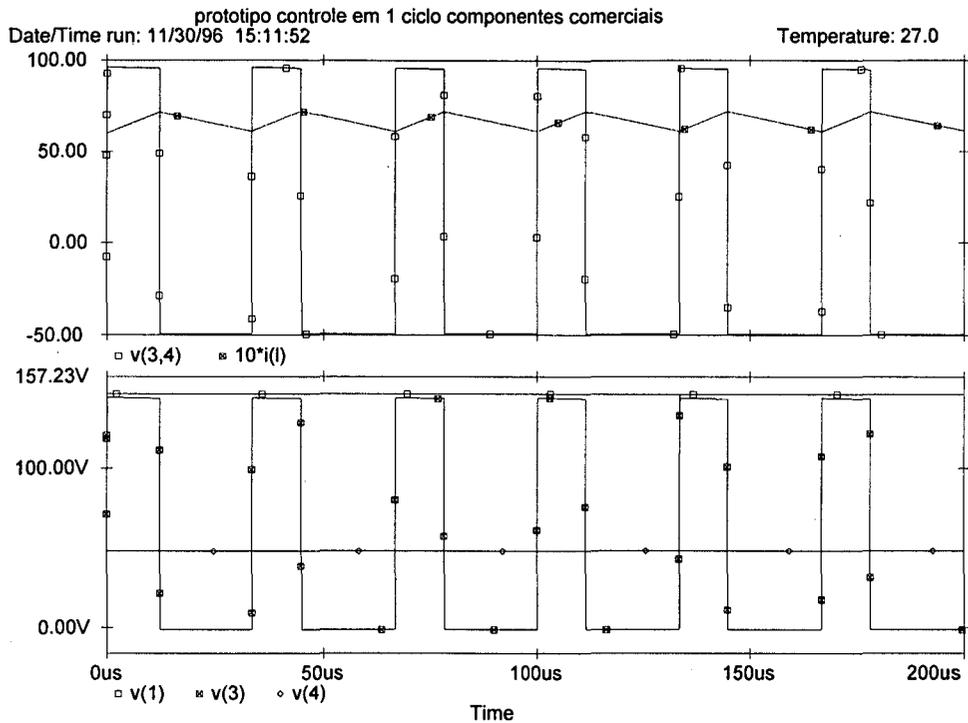


Figura 5.5 - OCC - tensão em L_o [$v(3,4)$]; corrente em L_o [$i(l)$]; tensão de saída [$V_o-v(4)$]; tensão de entrada [$V_{in}-v(1)$]; tensão no diodo de roda livre [$V_{os}-v(3)$].

Os resultados obtidos por simulação mostrados nas Figuras 5.3, 5.4 e 5.5 estão de acordo com os resultados teóricos obtidos no capítulo 1 e confirmam o funcionamento das estruturas analisadas.

Um circuito alternativo para a implementação do integrador com *reset* é mostrado na Figura 5.6.

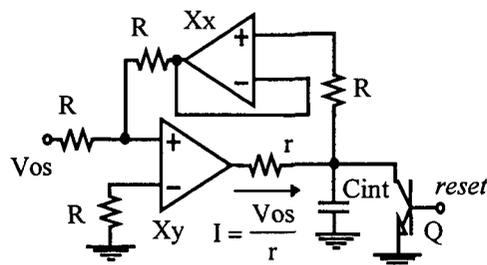


Figura 5.6 - Circuito alternativo para a implementação do integrador com *reset*.

Este circuito também possibilita a integração de tensões positivas e negativas e o sinal de *reset* do capacitor não necessita de isolamento, entretanto, são necessários dois

amplificadores operacionais. Para a utilização desta configuração é necessário adequar a lógica de funcionamento desta parte do circuito ao resto do sistema (integrador não inversor).

Optou-se pela utilização da estrutura da Figura 5.1 por apresentar um melhor desempenho (formas de onda) e por possibilitar a utilização de um menor número de componentes.

5.3 - Malha de Realimentação

No projeto da malha de realimentação utilizou-se o modelo de pequenos sinais da chave *PWM* [6] mostrado na Figura 5.7, seguindo as relações das expressões (5.1), (5.2) e (5.3).

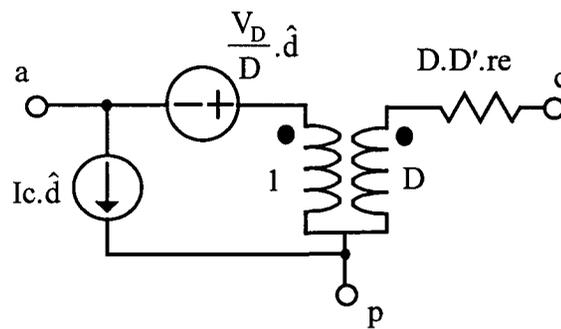


Figura 5.7 - Modelo de pequenos sinais da chave *PWM*.

$$\hat{i}_a = D \cdot \hat{i}_c + I_c \cdot \hat{d} \quad (5.1)$$

$$\hat{V}_{ap} = \frac{\hat{V}_{cp}}{D} + \hat{i}_c \cdot re \cdot D' - V_D \cdot \frac{\hat{d}}{D} \quad (5.2)$$

$$V_D = V_{ap} + I_c \cdot (D - D') \cdot re \quad (5.3)$$

As variáveis em letras maiúsculas caracterizam as grandezas do ponto de operação e as grandezas com “ ^ ” caracterizam perturbações destas variáveis em torno do ponto de operação.

Desprezando a resistência série do capacitor C_{in} tem-se o diagrama de blocos da Figura 5.8.

Como a malha de realimentação é implementada juntamente com a malha de *feedforward*, considerou-se $\hat{V}_{in} = 0$ e adotou-se a amplitude da triangular de comparação com valor constante de 10 [V].

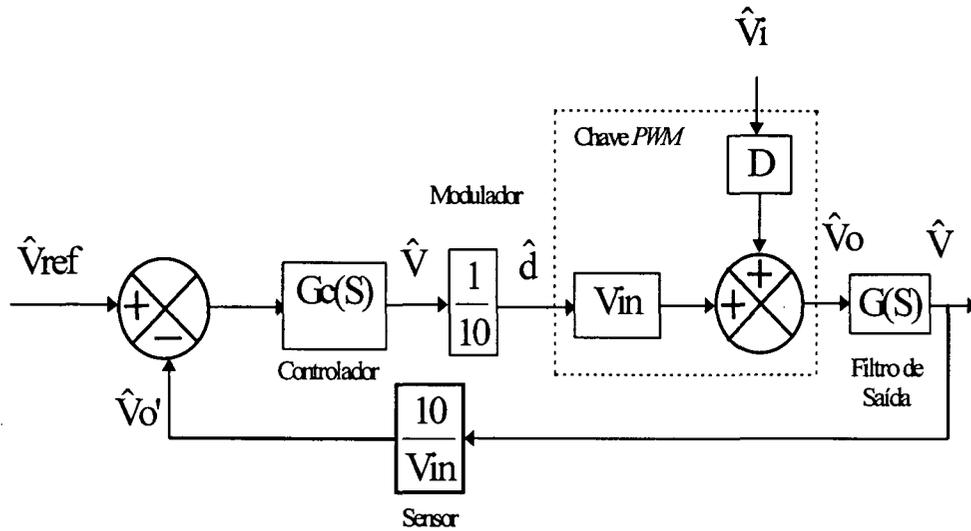


Figura 5.8 - Diagrama de blocos.

A função de transferência do modulador foi obtida através da análise da Figura 5.9.

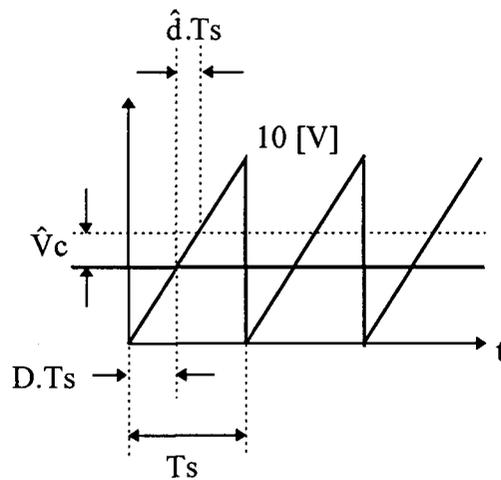


Figura 5.9 - Modulador.

Considerando pequenas as perturbações, pode-se tomar relações lineares e desta forma é obtida a expressão (5.4) que caracteriza a função de transferência do modulador.

$$\frac{10}{T_s} = \frac{\hat{V}_c}{\hat{d}.T_s} \quad (5.4)$$

O bloco $G(s)$ caracteriza a função de transferência do filtro de saída e a resistência de carga como mostrado na Figura 5.10, sendo que esta função é dada pela expressão (5.5). Os parâmetros utilizados para o projeto do compensador foram definidos no capítulo 4 e são os seguintes:

$$L_o = 1 \text{ [mH];}$$

$$C_o = 440 \text{ [\mu F];}$$

$$R_l = 8 \text{ [\Omega];}$$

$$r_{se} = 15 \text{ [m}\Omega\text{];}$$

$$f_s = 30 \text{ [kHz];}$$

$$d = 0,33.$$

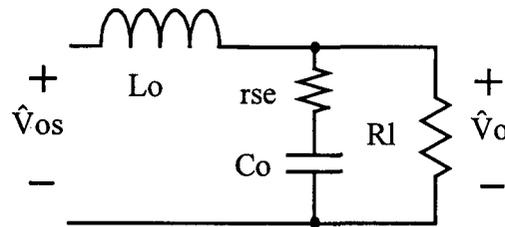


Figura 5.10 - Filtro de saída e a resistência de carga.

$$G(S) = \frac{\hat{V}_o}{\hat{V}_{os}} = \frac{r_{se} \cdot C_o \cdot S}{S^2 L_o \cdot C_o \cdot \left(\frac{r_{se}}{R_l} + 1 \right) + S \cdot \left(\frac{L_o}{R_l} + r_{se} \cdot C_o \right) + 1} \quad (5.5)$$

Os sensores foram implementados através de divisores resistivos com ganhos de $10/V_{in}$ para amostrar os sinais do circuito de potência a serem utilizados no circuito de controle.

No projeto do controlador considera-se que as perturbações devidas ao sinal de entrada são nulas, com isso utilizou-se a função de transferência em laço aberto ($H(S)$) do sinal controle (\hat{V}_c) para a amostra da tensão de saída (\hat{V}_o'), já que estes são os sinais relacionados ao controlador, juntamente com o sinal de referência, ou seja, utiliza-se a função que relaciona a saída com a razão cíclica que é definida pelo modulador e o sinal de controle. Esta função de transferência é mostrada na expressão (5.6).

$$H(S) = \frac{\hat{V}_o'}{\hat{V}_c} = \frac{1}{10} \cdot V_{in} \cdot G(s) \cdot \frac{10}{V_{in}} = \frac{r_{se} \cdot C_o \cdot S}{S^2 L_o \cdot C_o \cdot \left(\frac{r_{se}}{R_l} + 1 \right) + S \cdot \left(\frac{L_o}{R_l} + r_{se} \cdot C_o \right) + 1} \quad (5.6)$$

O diagrama de Bode desta função de transferência é mostrado na Figura 5.11, onde observa-se a presença de dois pólos complexos na frequência de 1506 [rad/s] (ω_p) e um zero na frequência de $1,51 \cdot 10^5 \text{ [rad/s]}$ (ω_z).

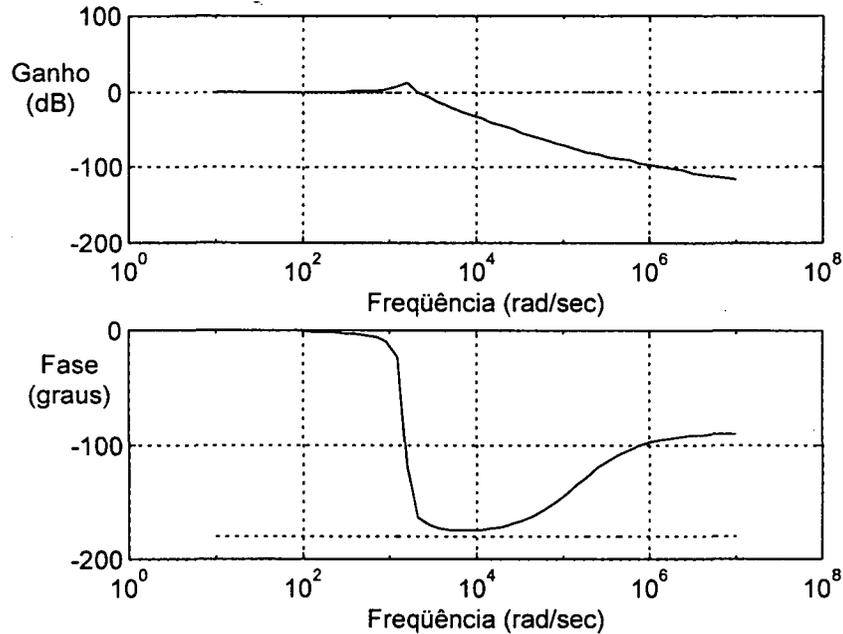


Figura 5.11 - Diagrama de Bode de $H(S)$.

O controlador implementado foi o de dois pólos e dois zeros (PID), sendo que isto foi feito segundo metodologia proposta na referência [1]. O objetivo deste projeto é fazer com que o comportamento do sistema se aproxime do comportamento de um sistema de primeira ordem com o diagrama de ganho da função de transferência de laço aberto sendo uma reta com uma inclinação de -20 dB/década passando pela frequência de corte definida em projeto (filtro passa-baixa).

A função de transferência do compensador é dada pela expressão (5.7)

$$G_c(S) = k \cdot \frac{(S + \omega z_1) \cdot (S + \omega z_2)}{S \cdot (S + \omega p_2)} \quad (5.7)$$

Considera-se a frequência de corte do sistema compensado em $\frac{1}{4}$ da frequência de chaveamento (o limite teórico permitido é $f_s/2$).

$$f_c = \frac{f_s}{4} = 7, \text{ [kHz]} \quad (5.8)$$

$$\omega_c = 2 \cdot \pi \cdot f_c = 47124 \text{ [rad/s]} \quad (5.9)$$

Determina-se o ganho (A) da função $H(S)$ para esta frequência.

$$A = 59,4 \text{ [dB]} \quad (5.10)$$

Aloca-se os zeros do compensador para compensar os pólos de $H(S)$.

$$\omega z_1 = \omega z_2 = \omega p = 1506 \text{ [rad/s]} \quad (5.11)$$

Coloca-se um pólo na origem para garantir erro nulo em regime permanente e um alto ganho em baixas frequências.

O outro pólo do compensador é colocado em uma frequência igual a cinco vezes a frequência dos pólos da função $H(S)$.

$$\omega_{p2} = 5 \cdot \omega_p = 7539 \text{ [rad/s]} \quad (5.12)$$

Para que a frequência de corte seja igual à estipulada, é necessário que o ganho de $G_c(S)$ nesta frequência seja igual ao módulo do ganho de $H(S)$ na mesma frequência. Assim, como o ganho de $G_c(S)$ para frequências maiores que ω_{p2} é A , então o ganho k é dado pela expressão (5.13).

$$k = 10^{\frac{|A|}{20}} = 934 \quad (5.13)$$

A Figura 5.12 mostra os diagramas de Bode de $H(S)$ e $G_c(S)$, onde observa-se que o módulo do ganho das duas funções é o mesmo na frequência de corte. Na Figura 5.13 têm-se a composição dos dois diagramas, onde observa-se pelo diagrama da função de laço aberto ($G_c(S) \cdot H(S)$) que o sistema aproxima-se de um sistema de primeira ordem.

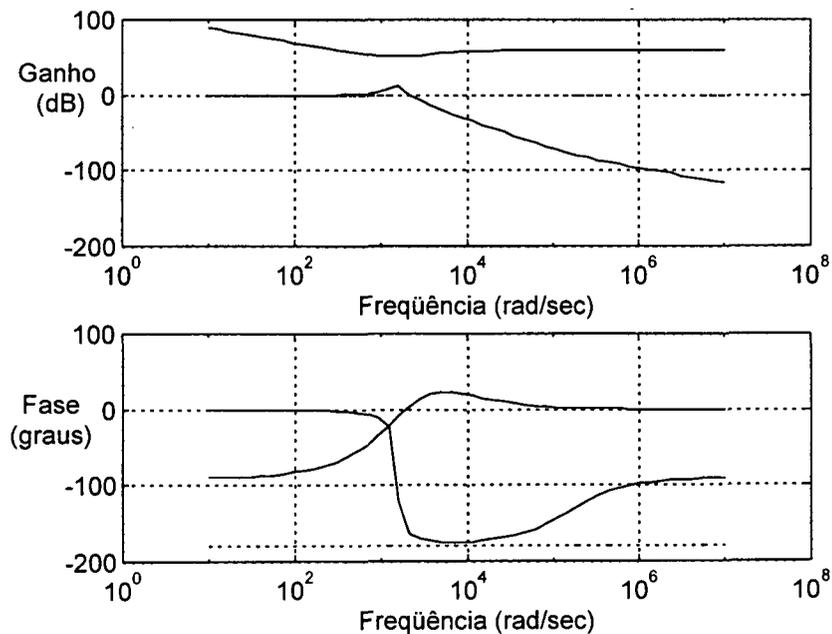


Figura 5.12 - Diagramas de Bode de $H(S)$ e $G_c(S)$.

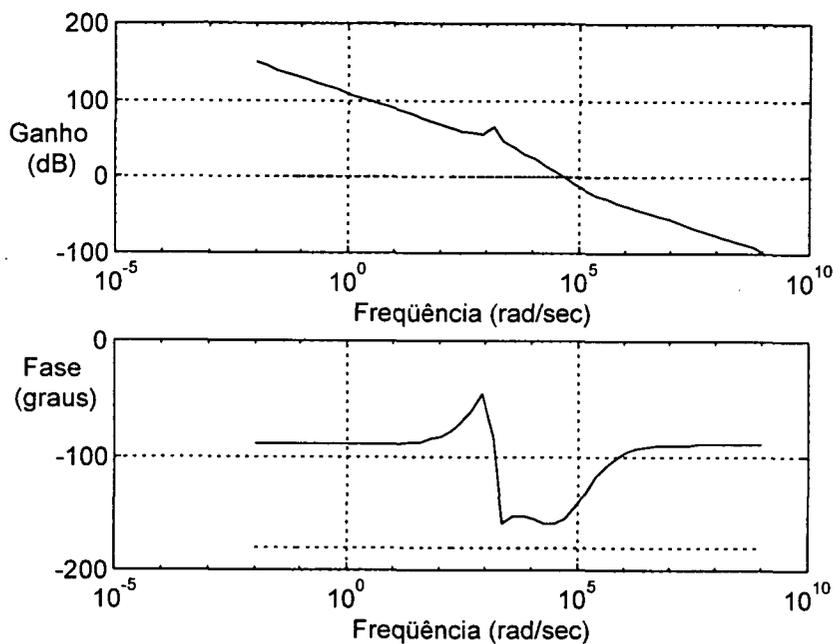


Figura 5.13 - Diagrama de Bode da função de transferência de laço aberto.

Pelo diagrama de Bode da função de transferência de laço aberto (FTLA) verifica-se que o sistema tem uma margem de fase de $21,5^\circ$.

No diagrama de Bode da função de malha fechada da Figura 5.14 observa-se a característica de filtro passa baixa, sendo que o sistema começa a atenuar o sinal de entrada a partir da frequência de corte projetada.

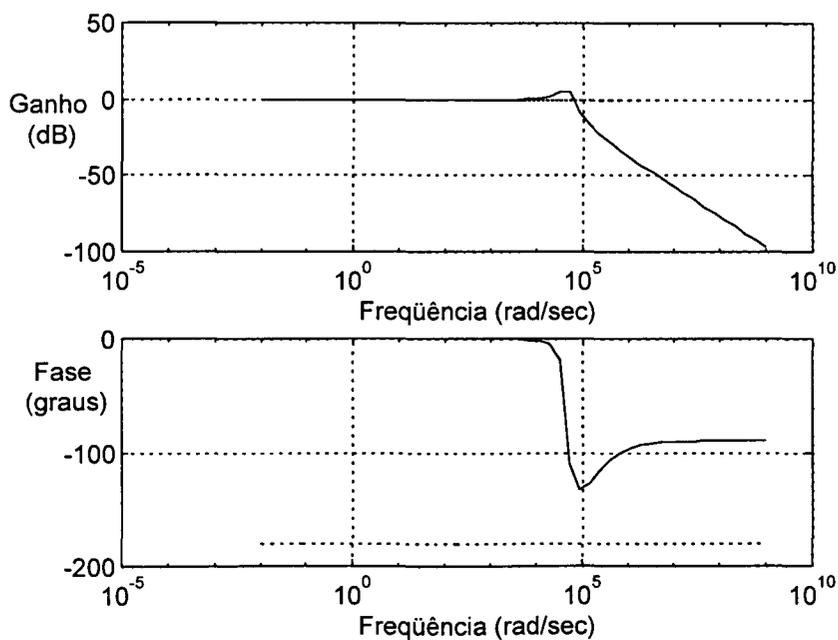


Figura 5.14 - Diagrama de Bode da função de transferência de malha fechada.

Na implementação do controlador projetado utiliza-se o circuito da Figura 5.15, sendo que a função de transferência do compensador referente a expressão (5.5) é dada pela expressão (5.14).

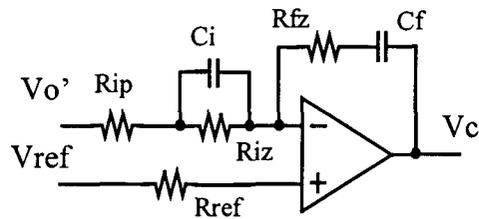


Figura 5.15 - Circuito utilizado para a implementação do compensador.

$$G_c(S) = \frac{R_{fz} \left(S + \frac{1}{C_f \cdot R_{fz}} \right) \left(S + \frac{1}{R_{iz} \cdot C_i} \right)}{R_{ip} \cdot S \cdot \left(S + \frac{R_{iz} + R_{ip}}{C_i \cdot R_{ip} \cdot R_{iz}} \right)} \quad (5.14)$$

Este circuito implementa a função do compensador e aplica o sinal de comando para o ponto de operação, sendo que na saída do amplificador operacional (TL082) aparece um sinal contínuo (ponto de operação) mais o sinal do erro compensado como mostrado na expressão (5.15).

$$V_c + \hat{V}_c = V_{ref} + G_c(S) \cdot (V_{ref} - V_{o'}) \quad (5.15)$$

Comparando as expressões (5.5) e (5.14) determina-se os valores dos componentes a serem utilizados no circuito da Figura 5.15. Desta forma atribuiu-se o valor de 47 [kΩ] para Riz e os outros valores foram calculados pelas relações das expressões citadas. Sendo que os valores comerciais utilizados são os seguintes:

$$C_i = 15 \text{ [nF];}$$

$$R_{fz} = 10 \text{ [M}\Omega\text{];}$$

$$C_f = 56 \text{ [pF];}$$

$$R_{ref} = 56 \text{ [k}\Omega\text{];}$$

$$R_{ip} = 12 \text{ [k}\Omega\text{].}$$

Com o objetivo de analisar a capacidade de rejeição às perturbações de entrada do compensador de realimentação, considerou-se o conversor utilizando somente este compensador, verificando assim, o comportamento deste controlador quando o sistema está

sujeito à perturbações do sinal de entrada considera-se a perturbação em V_{ref} igual à zero e a perturbação em V_{in} diferente de zero; desta forma, reorganizando o diagrama da Figura 5.8 obtêm-se o diagrama de blocos da Figura 5.16. Obtêm-se a função de transferência $G_v(S)$ que relaciona as perturbações nos sinais V_{in} e V_o , sendo dada pela expressão (5.16).

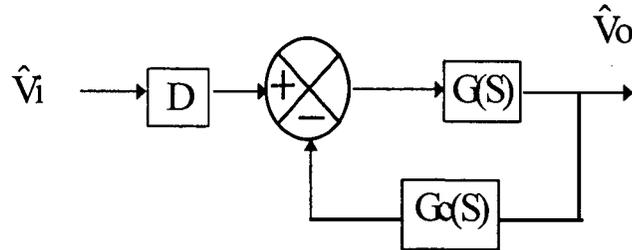


Figura 5.16 - Diagrama de blocos.

$$G_v(S) = \frac{\hat{V}_o}{\hat{V}_{in}} = D \cdot \frac{G(S)}{1 + G(S) \cdot G_c(S)} \quad (5.16)$$

O diagrama de bode desta função é mostrado na Figura 5.17, onde observa-se que para uma frequência de 120 [Hz] têm-se uma atenuação de 61,9 [dB].

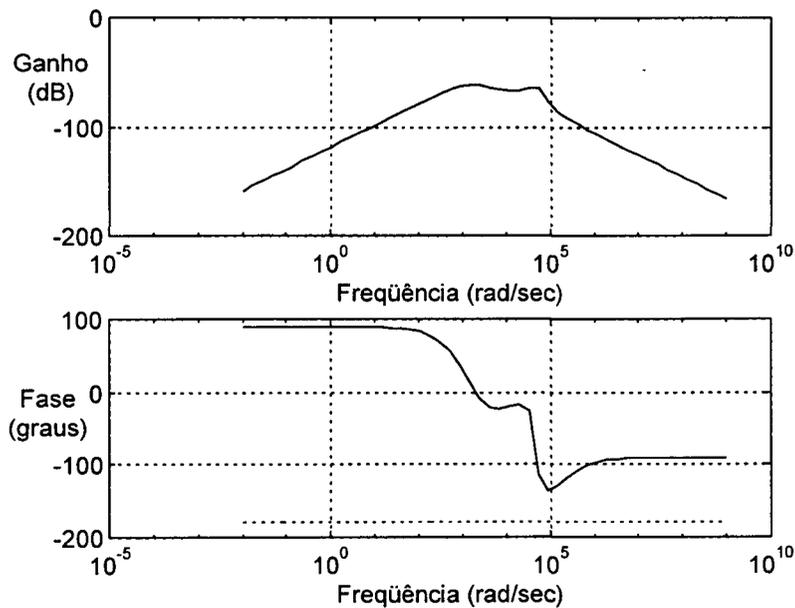


Figura 5.17 - Diagrama de Bode para $G_v(S)$.

Esta grande atenuação é esperada, pois analisando a expressão (5.16) observa-se que o termo $G(S) \cdot G_c(S)$ é a função de transferência de laço aberto ($G(S) = H(S)$) que possui elevado ganho nesta frequência, justificando esta consideração de projeto. Para aumentar esta atenuação deve-se elevar o ganho em baixas frequências da FTLA, seja pelo aumento da

frequência de chaveamento, seja pela modificação da posição dos pólos e zeros do compensador.

O segundo pólo do compensador tem a função de anular o zero de $H(S)$ devido à rse do capacitor de saída. Se a posição deste pólo fosse a mesma do zero de $H(S)$ ter-se-ia um sistema mais próximo da característica de filtro passa baixa desejada (Figura 5.18).

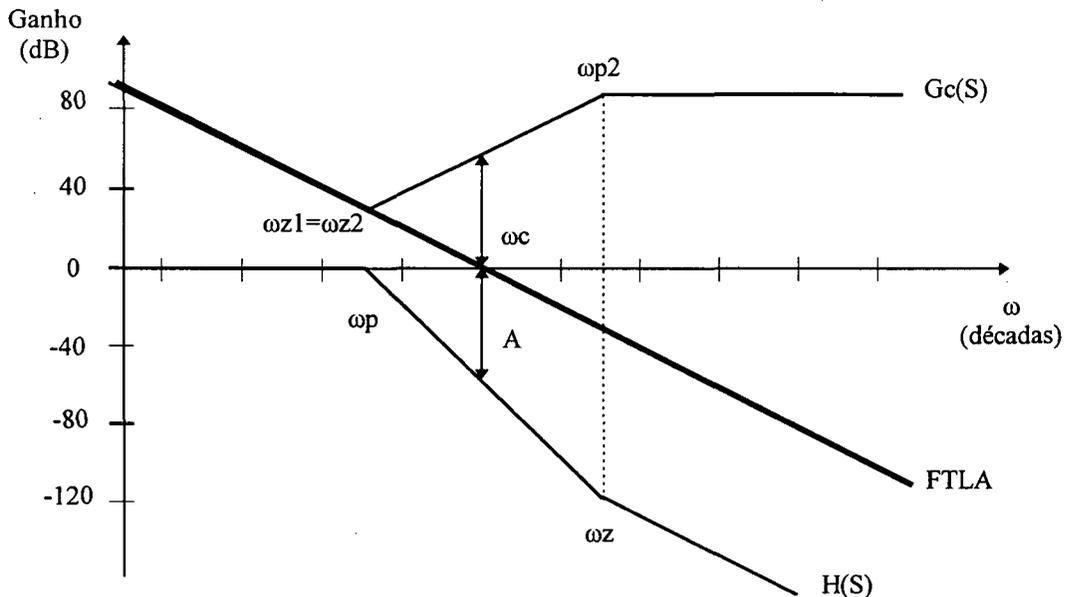


Figura 5.18 - Diagrama de Ganho para compensação ideal.

Entretanto, a metodologia de projeto é justificada, pois colocando o segundo pólo do compensador em uma frequência $\omega_{p2} = 5 \cdot \omega_p$ (que geralmente é menor que ω_z) têm-se uma segurança para o efeito do envelhecimento do capacitor que faz com que haja um aumento da rse do mesmo, deslocando a posição de ω_z para a esquerda. Este projeto também faz com que aumente a atenuação do sistema em altas frequências e o ganho em baixas frequências, para uma mesma frequência de corte de projeto, como visto na Figura 5.19.

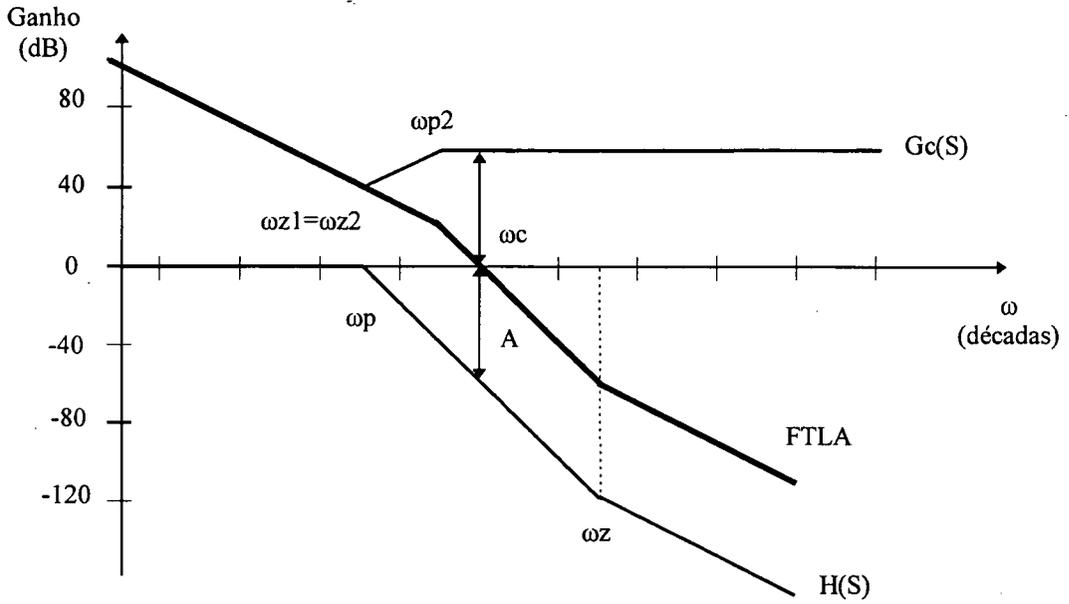


Figura 5.19 - Diagrama de Ganho para compensação proposta.

Se o projeto for feito conforme indicado na Figura 5.18 pode-se observar que o aumento da rse pode provocar efeitos indesejáveis como a diminuição do ganho em altas frequências ou mesmo aumentar a frequência de corte, o que põe em risco a controlabilidade do sistema, pois a frequência de corte aproxima-se da frequência de chaveamento.

Estes efeitos podem ser observados na Figura 5.20.

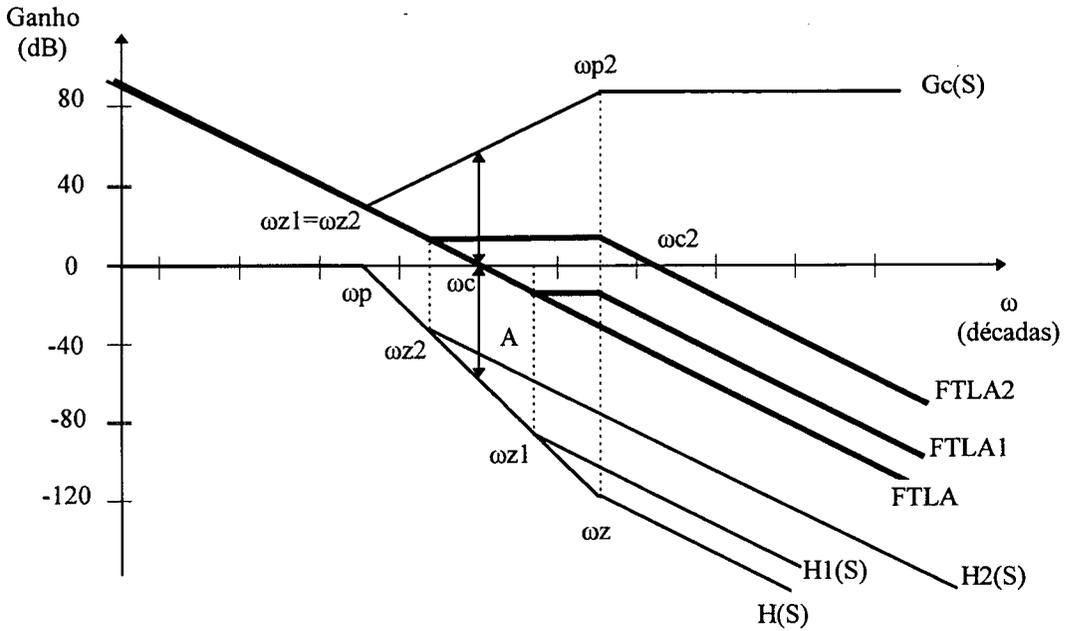


Figura 5.20 - Efeitos das variações da rse.

A mudança da frequência do zero de $H(S)$ de ω_z para ω_{z1} muda o diagrama de ganho do sistema controlado para $H1(S)$, resultando na mudança do diagrama de ganho do sistema compensado de FTLA para FTLA1, que mostra uma menor atenuação em altas frequências.

A mudança da frequência do zero de $H(S)$ de ω_z para ω_{z2} muda o diagrama de ganho do sistema controlado para $H2(S)$, resultando na mudança do diagrama de ganho do sistema compensado de FTLA para FTLA2, o que aproxima a frequência de corte da frequência de chaveamento.

5.4 - Estrutura de controle completa

A estrutura de controle completa é mostrada no diagrama de blocos da Figura 5.21.

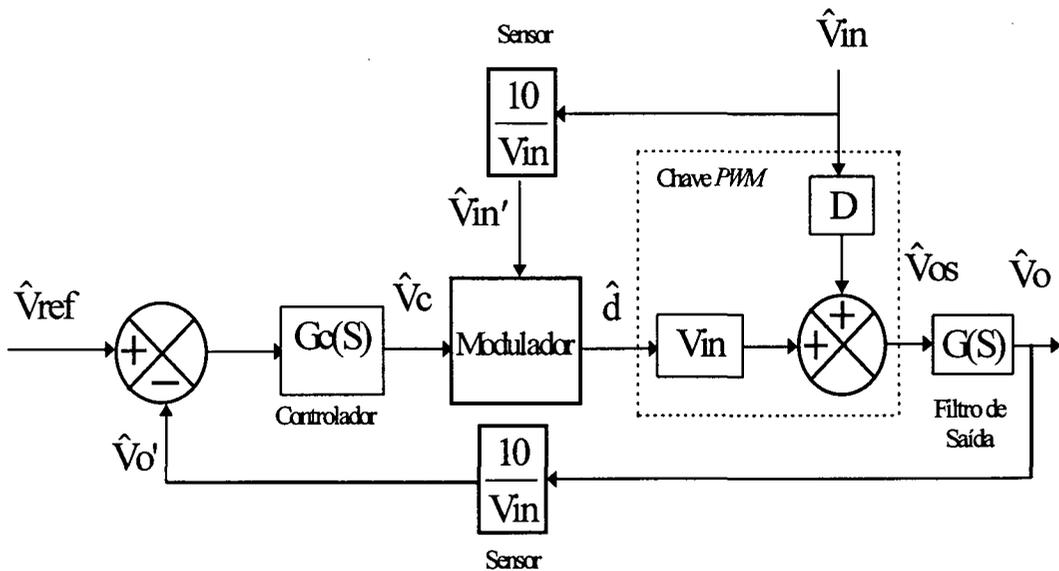


Figura 5.21 - Diagrama de blocos da estrutura de controle completa.

Um modelo para o controlador *feedforward* (OCC) pode ser obtido através da análise da expressão característica deste controle (5.17)

$$V_{os} = \frac{1}{T_s} \int_0^{d \cdot T_s} V_{in}(t) \cdot dt = V_{ref} \quad (5.17)$$

Considerando perturbações nos sinais de referência e de entrada temos uma perturbação na razão cíclica (\hat{d}) e as relações mostradas na expressão (5.18)

$$V_{ref} + \hat{V}_{ref} = \frac{1}{T_s} \int_0^{(D+\hat{d}) \cdot T_s} (V_{in} + \hat{V}_{in}) \cdot dt \quad (5.18)$$

Como $V_{ref} = D \cdot V_{in}$ e $\hat{V}_{in} \cdot \hat{d} \approx 0$, pode-se adotar as relações da expressão (5.19) para caracterizar o funcionamento da malha de *feedforward*.

$$\hat{d} = \frac{D}{V_{in}} \cdot \hat{V}_{in} + \frac{1}{V_{in}} \hat{V}_{ref} \quad (5.19)$$

Utilizando somente a malha de *feedforward* ($\hat{V}_{ref} = 0$) têm-se o diagrama de blocos mostrado na Figura 5.22.

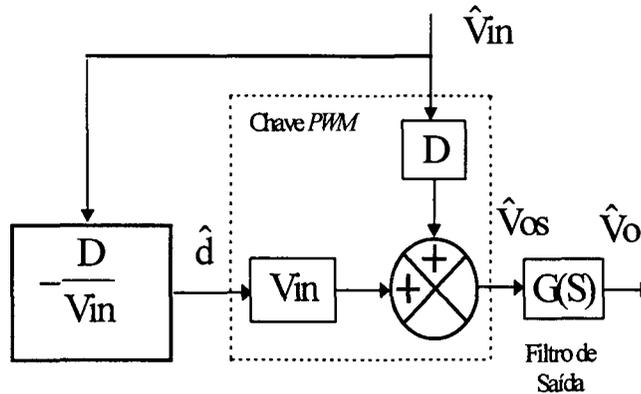


Figura 5.22 - Diagrama de blocos do controle *feedforward*.

Pela análise do diagrama da Figura 5.22 verifica-se que o efeito da perturbação do sinal de entrada na saída da chave PWM é nulo ($\hat{V}_{os} = 0$), o que é a característica desejada para o controle *feedforward*. Entretanto, este modelo não representa as características dinâmicas e de resposta em frequência estudadas nos capítulos 2 e 3.

Desta forma não é possível utilizar este modelo no diagrama completo do sistema para analisar o resultado da operação conjunta das duas malhas.

5.5 - Conclusão

A implementação da malha de *feedforward* é simples, sendo poucos os blocos construtivos utilizados nesta implementação. Com isso o número de componentes utilizados para este fim é reduzido, não comprometendo a confiabilidade do sistema. Estes blocos estão presentes em quase todos os controladores *feedforward* estudados. A implementação dos outros controladores *feedforward* pode ser feita de forma análoga.

A malha de realimentação implementada possui grande capacidade de rejeição às perturbações de baixa frequência do sinal de entrada, entretanto paga-se o preço de trabalhar com uma margem de fase reduzida.

O diagrama de ganho da FTLA mostra que o sistema compensado não é exatamente igual ao sistema desejado (sistema de primeira ordem), isso ocorre porque não é possível cancelar completamente os pólos (complexos) e zeros do sistema a ser controlado implementando pólos e zeros reais com componentes eletrônicos (resistores e capacitores).

Como não foi obtido um modelo que represente fielmente as características dinâmicas e de resposta em frequência do modulador *feedforward*, não é possível prever através de uma análise teórica o resultado da iteração entre as duas malhas.

CAPÍTULO 6

RESULTADOS EXPERIMENTAIS

6.1 - Introdução

Neste capítulo serão mostrados os resultados experimentais de um protótipo baseado nas estruturas projetadas nos capítulos 4 e 5. O objetivo principal desta experimentação é o de verificar os resultados teóricos estudados, analisando o funcionamento dos controladores quanto as formas de onda esperadas e a amplitude das oscilações de baixa frequência da tensão de saída do conversor.

Para a análise da amplitude das oscilações de baixa frequência da tensão de saída do conversor os resultados experimentais foram armazenados em arquivos de dados (.dat) e posteriormente analisados no *software* DSN [13].

6.2 - Estrutura Implementada

O conversor implementado utiliza as estruturas de potência e comando com os parâmetros definidos no capítulo 4. Para possibilitar variações na estrutura de controle foram adicionados três *jumpers* (J1, J2 e J3) às malhas de controle definidas no capítulo 5, sendo que estes podem assumir as posições da Figura 6.1.

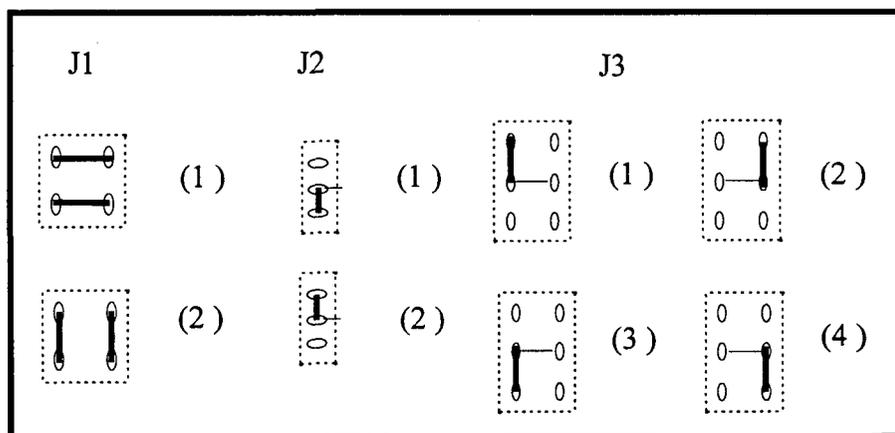


Figura 6.1 - Posições para os jumpers J1, J2 e J3.

Desta forma o esquema elétrico completo do conversor *buck* implementado é mostrado na Figura 6.2.

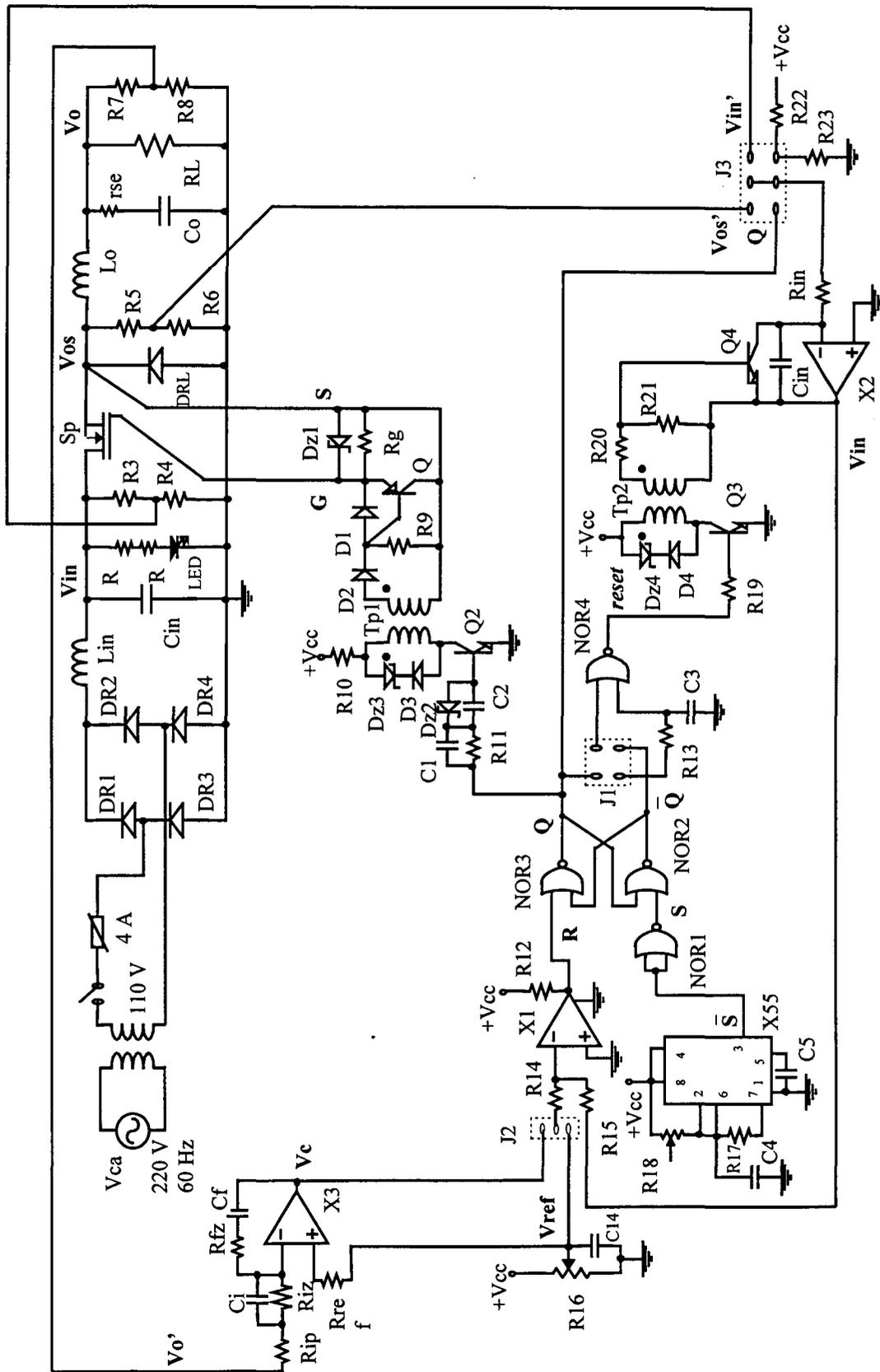


Figura 6.2 - Conversor buck - esquema elétrico completo.

Com J1 na posição 1 têm-se o *reset* de Cin dado no instante da subida de \bar{Q} e na posição 2 têm-se o *reset* de Cin dado no instante da subida de Q.

Com J2 na posição 1 o sinal de referência é aplicado ao comparador, desta forma o conversor opera sem a malha de realimentação (*feedback*). Na posição 2 o sinal Vc é aplicado ao comparador, atuando a malha de realimentação.

Com J3 na posição 1 o sinal Q é integrado, servindo para o funcionamento de teste do circuito do controle OCC. Se J3 estiver na posição 2, a amostra de Vos está sendo integrada e o controle OCC está atuando, sendo que nestes dois casos J1 deve estar na posição 1.

Colocando J3 na posição 3, um sinal de 10 [V] gerado a partir de +Vcc (15 [V]) e do divisor resistivo de R22 e R23 é integrado gerando uma triangular de amplitude fixa.

Com J3 na posição 4, a amostra de Vin está sendo integrada e o controle *feedforward* convencional está atuando. Nos dois últimos casos, J1 deve estar na posição 2.

O circuito de *soft-start* é composto por +Vcc, C14 e R16.

6.3 - Funcionamento do Controle integral com *reset*

As formas de onda aqui apresentadas tem o objetivo de verificar as características de funcionamento do controle integral com *reset*. As aquisições das formas de onda foram feitas aos pares para que se tenha um noção da seqüência dos eventos. As Figuras 6.3 à 6.8 mostram estes resultados.

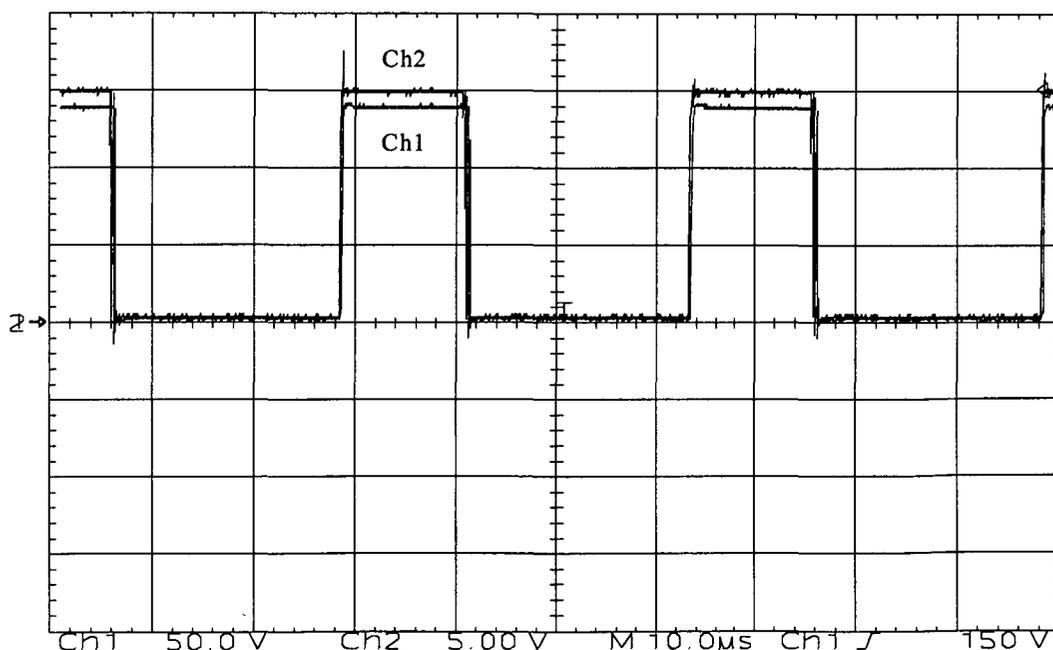


Figura 6.3 - Tensão do diodo (Vos-Ch1), Tensão de comando (Q-Ch2).

Na Figura 6.3 observa-se que o sinal V_{os} segue o sinal de comando.

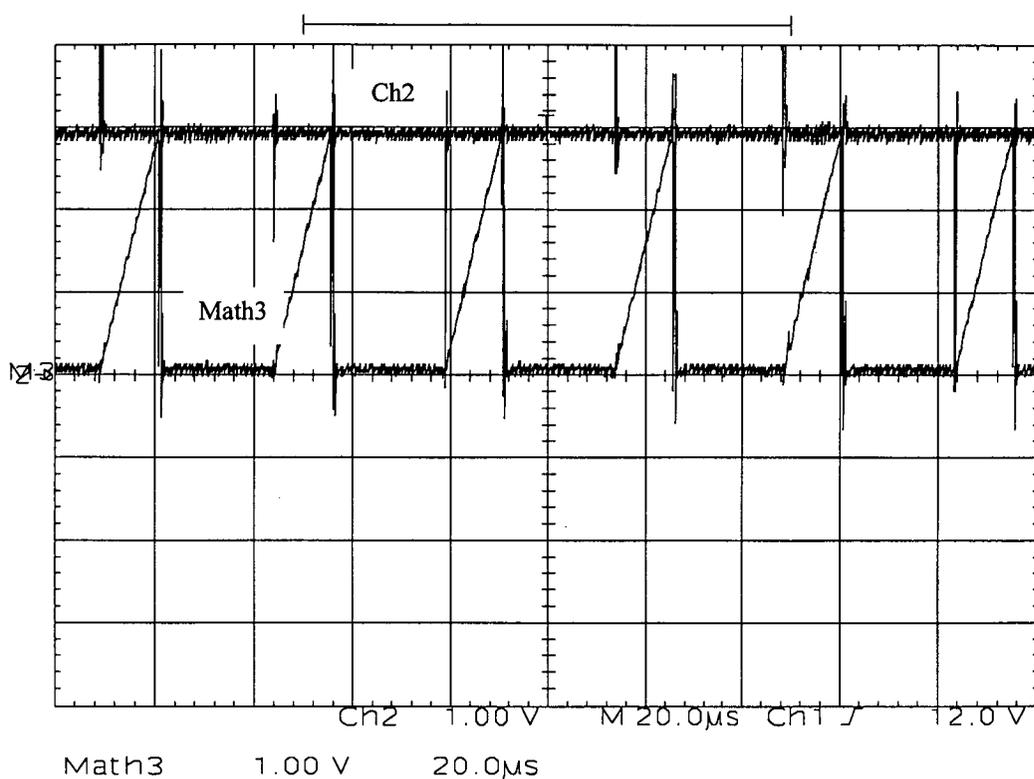


Figura 6.4 - Tensão do integrador (V_{int} -Math3), Tensão de referência (V_{ref} -Ch2).

Nesta Figura verifica-se que, quando o sinal do integrador atinge o nível de referência, o integrador é “resetado”.

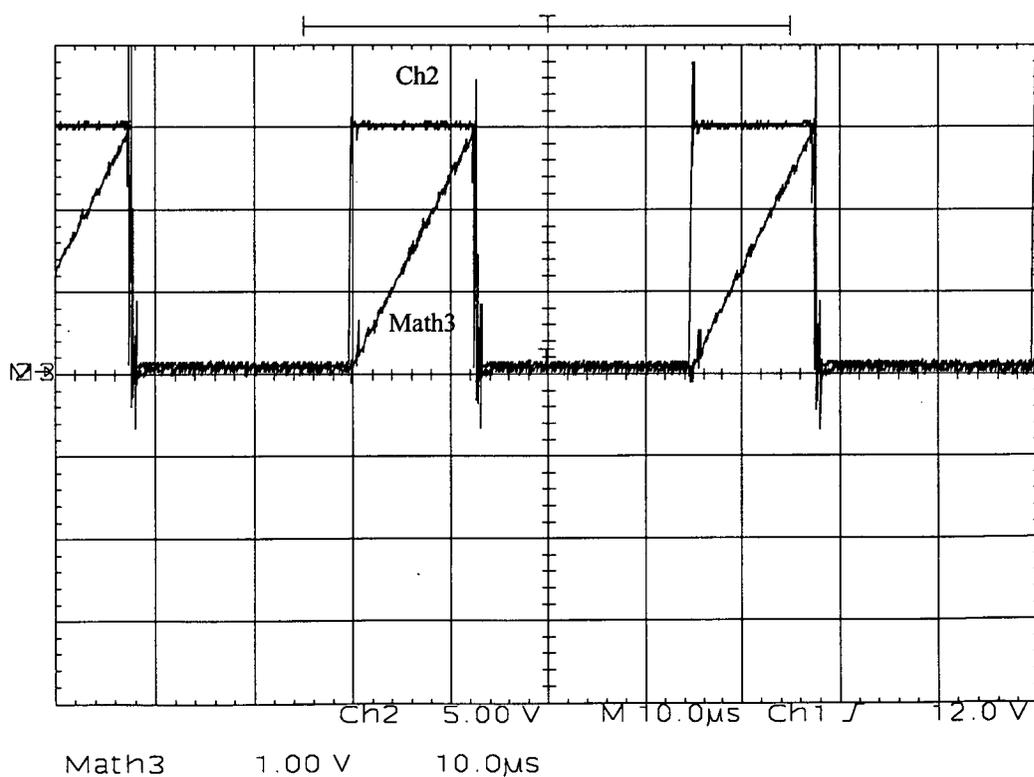


Figura 6.5 - Tensão do integrador (V_{int} -Math3), Tensão de comando (Q -Ch2).

A Figura 6.5 mostra a evolução dos sinais de comando e V_{int} .

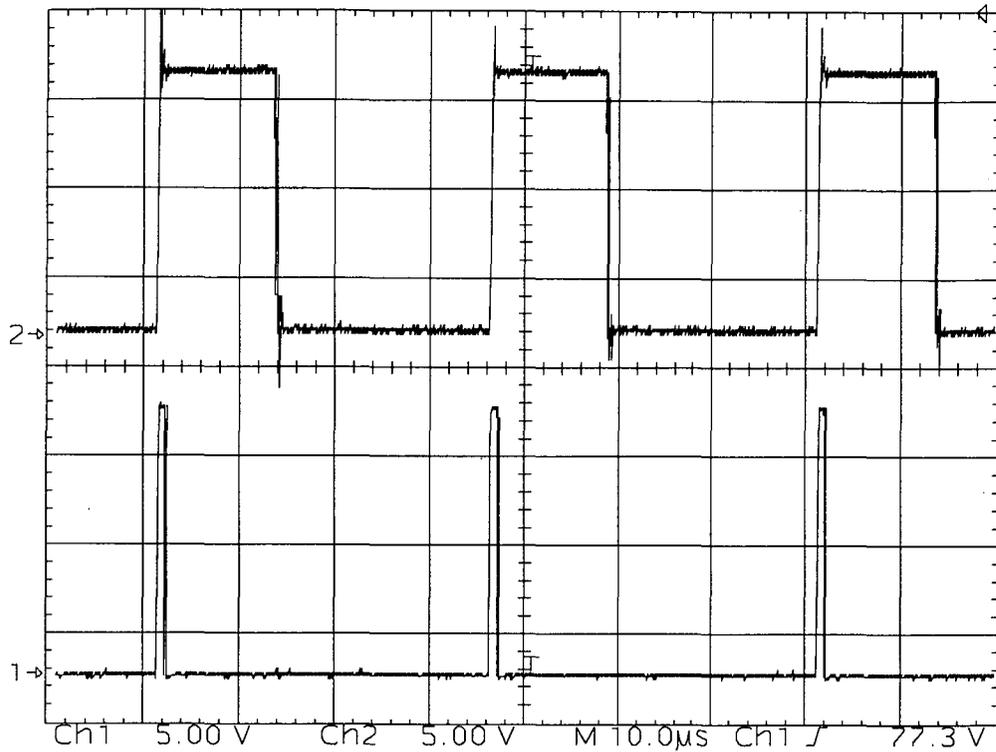


Figura 6.6 - Sinal Set (S-Ch1), Tensão de comando (Q-Ch2).

A Figura 6.6 mostra que no instante da subida do sinal Set, a chave é comandada para conduzir.

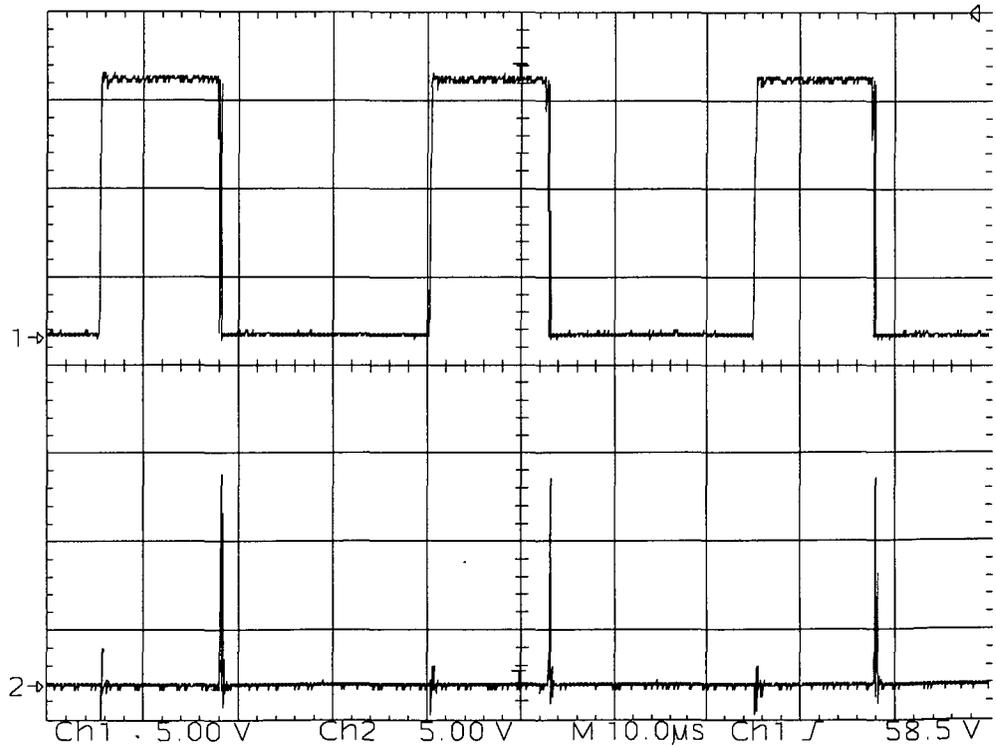


Figura 6.7 - Sinal reset (reset-Ch1), Tensão de comando (Q-Ch2).

A Figura 6.7 mostra que no instante em que ocorre o *reset* do integrador, a chave é comandada para bloquear.

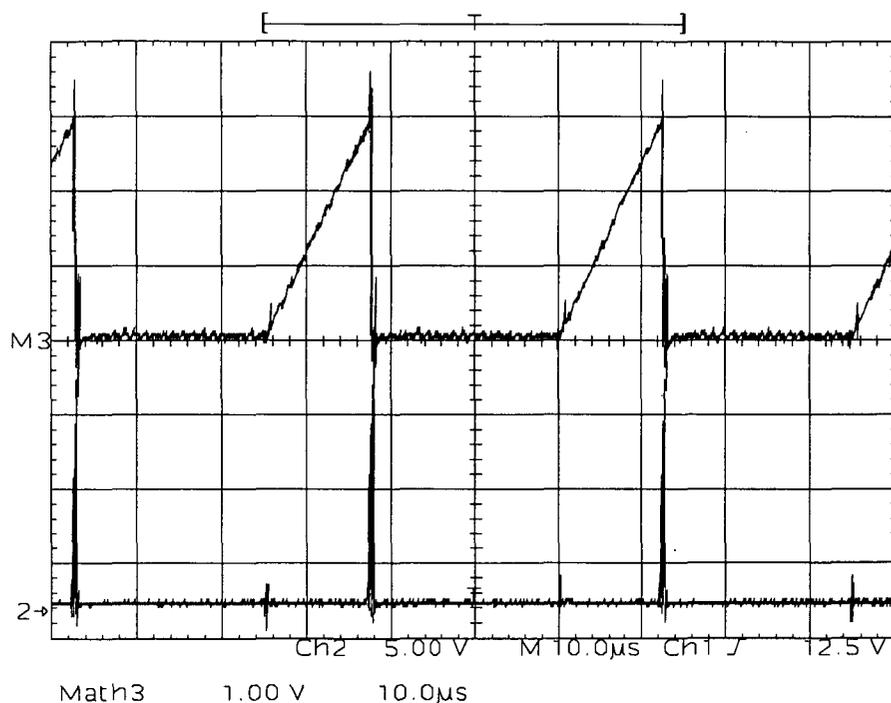


Figura 6.8 - Sinal Reset (reset-Ch1), Tensão do integrador (Vint-Math3).

A Figura 6.8 mostra as formas de ondas que caracterizam o *reset* do integrador.

As formas de onda obtidas nestas Figuras demonstram que a seqüência dos eventos corresponde à seqüência da análise teórica (capítulo 1), validando assim, a utilização do circuito proposto para a implementação da malha de *feedforward* (capítulo 4).

6.4 - Degrau de referência (OCC)

A Figura 6.9 mostra a resposta do controlador (OCC) para um degrau de referência de 1,5 [V] à 2,5 [V], onde observa-se que a razão cíclica ajusta-se em um período de chaveamento.

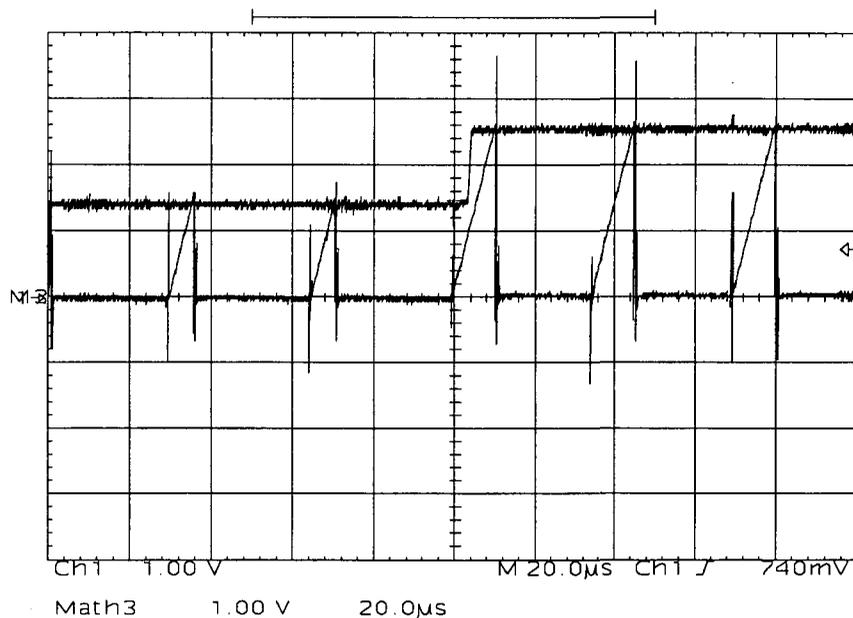


Figura 6.9 - Tensão de Referência (V_{ref} -Ch1), Tensão do integrador (V_{int} -Math3).

Este ensaio comprova uma das características do comportamento dinâmico do controlador *feedforward*, uma perturbação semelhante à esta pode ocorrer quando utiliza-se uma malha de realimentação com ganho elevado e ocorre um transitório abrupto de carga.

Perturbações do tipo degrau não ocorrem na tensão de entrada do conversor CC-CC, pois a presença do capacitor do filtro de entrada que impede que ocorram variações brutas deste sinal, sendo assim, mesmo com grandes variações da tensão da rede, a ação do controlador será feita gradativamente. Desta forma não foram feitos ensaios relativos à perturbações do tipo degrau para a tensão de entrada, entretanto, espera-se (capítulo 2) que as variações do sinal de entrada sejam corrigidas em um período de chaveamento.

6.5 - Rejeição às perturbações do sinal de entrada

As formas de onda mostradas nas Figuras 6.10 e 6.11 mostram as diferenças da ondulação da tensão de saída do conversor quando este opera em malha aberta e quando opera com o controlador *feedforward* (OCC). Observa-se que para a mesma ondulação na tensão de entrada, têm-se um efeito significativamente melhor quando utiliza-se a malha de *feedforward*.

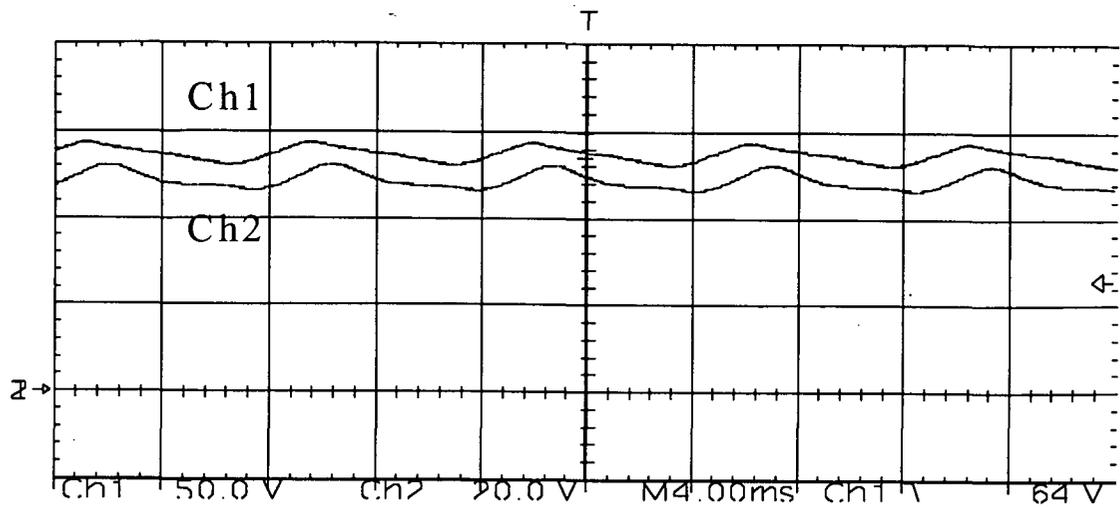


Figura 6.10 - Malha aberta : Tensão de Entrada (V_{in} -Ch1-50V/div), Tensão de Saída (V_o -Ch2-20V/div).

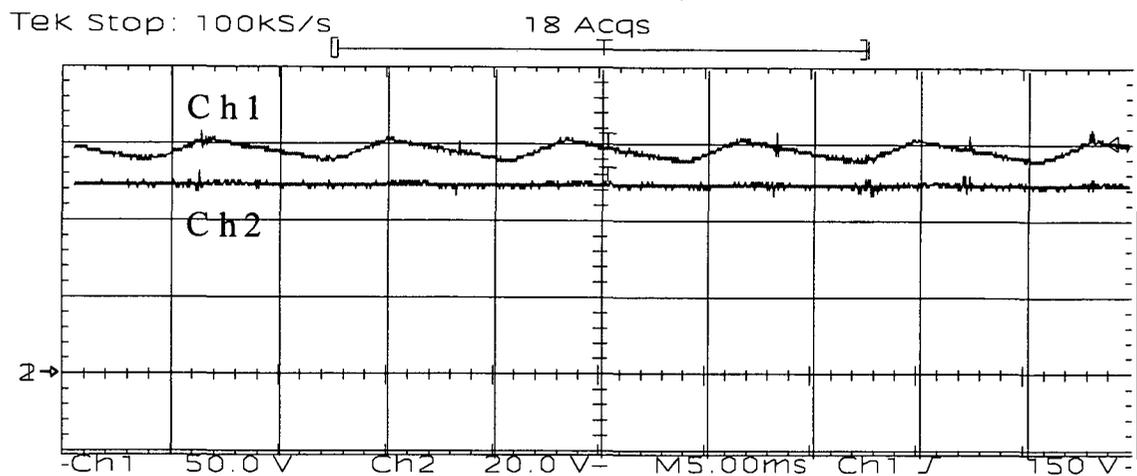


Figura 6.11 - OCC : Tensão de Entrada (V_{in} -Ch1-50V/div), Tensão de Saída (V_o -Ch2-20V/div).

Utilizando várias configurações de controle obtêm-se os resultados mostrados na Tabela 6.1 e na Figura 6.12 para o conversor operando em condições nominais.

configuração de controle	V_{in} (120 [Hz])	V_o (120 [Hz])
- Controle integral com <i>reset</i> (OCC)	5,36 [V]	166[mV]
- Controle integral com <i>reset</i> + <i>feedback</i>	5,65	9,6[mV]
- <i>Feedback</i>	5,68 [V]	4,1[mV]
- <i>Feedback</i> + <i>Feedforward</i> convencional	5,68 [V]	7,9[mV]
- <i>Feedforward</i>	5,49 [V]	44[mV]
- Malha aberta	5,26 [V]	2,3[V]

Tabela 6.1 - Amplitude da componente alternada na frequência de 120 [Hz] das tensões de entrada e saída.

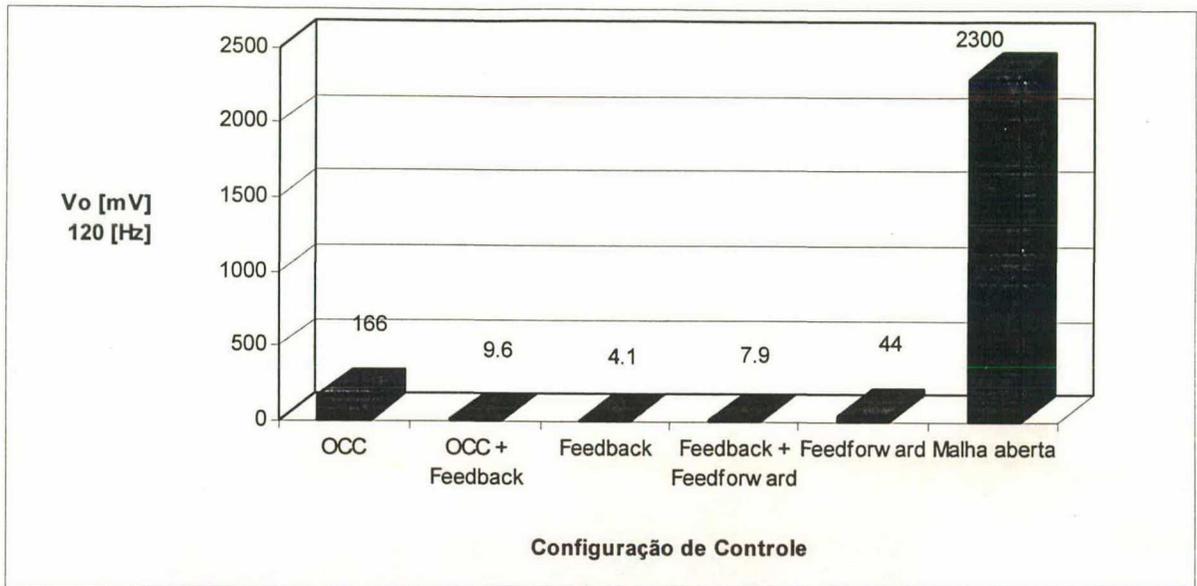


Figura 6.12 - Amplitude da componente alternada de V_o na frequência de 120 [Hz] para as configurações implementadas.

A análise destes resultados mostra que existem diferenças entre os resultados obtidos experimentalmente e os resultados teóricos esperados para os controladores *feedforward*, já que as amplitudes das oscilações da tensão de saída quando o conversor opera com o controle integral com *reset* e com o controle *feedforward* convencional são diferentes e maiores que os resultados teóricos esperados para os dois casos. Os resultados teóricos esperados para os dois casos são da ordem de 10 [mV].

Para a operação do conversor utilizando somente a malha de realimentação obteve-se uma atenuação de 62,8 [dB], sendo que o resultado teórico previsto era de 61,9 [dB].

Na operação conjunta das malhas de realimentação e *feedforward* pode-se observar que a atenuação conseguida é menor do que na operação isolada do controlador de realimentação. Ou seja, a operação conjunta destes controladores está degradando o desempenho do sistema, se comparado com a utilização isolada da malha de realimentação. Desta forma, a utilização das duas malhas veio a fazer com que as especificações da amplitude da ondulação na frequência de 120 [Hz] não fossem atendidas, contrariando as expectativas “intuitivas”.

Para analisar as diferenças entre os resultados teóricos e experimentais obtidos com o controlador *OCC*, foram feitas simulações com as estruturas de potência, comando e controle completas, utilizando os modelos das bibliotecas do PSPICE mais próximos dos utilizados

experimentalmente. As exceções foram os diodos retificadores que foram considerados ideais e o circuito de *clock* (LM555) que foi implementado com a função *pulse*.

Estas simulações mais realistas foram comparadas com simulações totalmente idealizadas ou com apenas alguns dos blocos (chave *PWM*, comando, *reset*, etc.) idealizados de forma que o efeito de cada uma das combinações possa ser analisado separadamente. Os resultados destas simulações são apresentados na Tabela 6.2.

Característica	Vo - 120 [Hz]	Vo - DC	Vin - DC	Vin - 120 [Hz]
Tudo ideal	13 [mV]	51 [V]	153[V]	5,7[V]
Nada ideal	224 [mV]	50[V]	153[V]	5,7[V]
Comparador ideal	184 [mV]	50[V]	153[V]	5,7[V]
Comando ideal	44 [mV]	50[V]	153[V]	5,7[V]
Reset ideal	59 [mV]	46[V]	153[V]	4,8[V]
Chave PWM ideal	49 [mV]	50[V]	153[V]	5,4[V]
Tudo ideal menos chave PWM	12 [mV]	51,7 [V]	153 [V]	5,89 [V]
Tudo ideal menos comando	14 [mV]	51,7 [V]	153 [V]	5,7 [V]

Tabela 6.2 - Resultados de Simulação: Amplitude da componente alternada na frequência de 120 [Hz].

Analisando os resultados da Tabela 6.2 observa-se que os resultados da simulação idealizada concordam com os teóricos e os resultados da simulação mais realista se aproximam dos resultados experimentais; idealizando a chave PWM e o circuito de controle isoladamente obtêm-se resultados mais próximos dos teóricos.

Entretanto, considerando (isoladamente) somente estas duas partes não ideais, têm-se uma amplitude da componente alternada na frequência de 120 [Hz] semelhante ao valor teórico. Com isso, pode-se supor que o que degrada o desempenho do controlador em sua capacidade de rejeição à estas ondulações é a operação conjunta entre a chave *PWM* e seu comando não idealizado.

Com o objetivo de verificar estas suposições foram feitos dois experimentos com os resultados mostrados nas Tabelas 6.3 e 6.4.

No primeiro experimento foi inserido um resistor entre o cátodo do diodo DZ1 e o *gate* do *MOSFET* com o objetivo de modificar os tempos de comutação do *MOSFET* (t_r e t_f),

verificando assim, como atrasos no circuito de comando repercutem na amplitude da componente alternada de baixa frequência da tensão de saída.

Rg	tr (ns)	tf (ns)	Vin - DC	Vo - DC	Vin - 120 [Hz]	Vo - 120 [Hz]
zero	95	61	139,3 [V]	48,33 [V]	5,3 [V]	131 [mV]
15 Ω	101	73	135,9 [V]	48,66 [V]	5,8 [V]	195 [mV]
33 Ω	106	94	138,5 [V]	49,22 [V]	5,7 [V]	145 [mV]
62 Ω	129	145	135,8 [V]	49,13 [V]	5,9 [V]	159 [mV]
82 Ω	145	179	136,5 [V]	49,18 [V]	5,9 [V]	159 [mV]

Tabela 6.3 - Influência da variação do resistor de gate (Rg) na componente alternada de Vo na frequência de 120 [Hz].

Embora os tempos de comutação tenham aumentado significativamente, a amplitude da componente alternada na frequência de 120 [Hz] observada para estas variações sofreu mudanças reduzidas que não podem comprovar uma tendência no comportamento do sistema.

No segundo experimento, a frequência de chaveamento foi modificada, mantendo-se o circuito de comando original; desta forma a relação entre os tempos de comutação e o período de chaveamento varia e pode-se ter uma noção de como as não idealidades da chave *PWM* influenciam nas oscilações da tensão de saída.

Frequência	Múltiplo (M)	Vin - DC	Vo - DC	Vin - 120 [Hz]	Vo - 120 [HZ]
36,9 [kHz]	307	135 [V]	48 [V]	5,64 [V]	179 [mV]
30 [kHz]	250	139 [V]	48,3 [V]	5,3 [V]	132 [mV]
25,2 [kHz]	210	135 [V]	48 [V]	5,7 [V]	159 [mV]
20,2 [kHz]	168	136 [V]	45,5 [V]	5,0 [V]	459 [mV]

Tabela 6.4 - Influência da variação da frequência de chaveamento na componente alternada de Vo na frequência de 120 [Hz].

Com a diminuição da frequência de chaveamento obteve-se variações não lineares para as ondulações da tensão de saída e com o aumento desta frequência a amplitude da componente alternada na frequência de 120 [Hz] aumentou; estes resultados discordam dos esperados teoricamente, contudo, têm-se o efeito da relação entre os tempos de comutação e chaveamento que não foi incluído na análise teórica.

Espera-se (intuitivamente) que este efeito venha a aumentar a amplitude da componente alternada na frequência de 120 [Hz] da tensão de saída com o aumento de

freqüência de chaveamento. Como os efeitos agem em sentidos opostos e os resultados obtidos não mostram uma tendência explícita, não foi possível obter uma regra geral para analisar a influência da composição de todos os efeitos envolvidos.

Para analisar o efeito da combinação das malhas de *feedforward* e de realimentação foram projetados três compensadores para a malha de realimentação, com suas características principais mostradas na Tabela 6.5.

	Compensador 1	Compensador 2	Compensador 3
Margem de fase [°]	20	57	60
Freqüência de corte	fs/4	fs/8	fs/15
Ganho em 120 [Hz] (malha fechada)	-61,9 [dB]	-40,3 [dB]	-34,24 [dB]
Ci [F]	15n	15n	15n
Rip [Ω]	12k	2,2k	2,2k
Rfz [Ω]	10M	680k	330k
Cf [F]	56p	1n	1,8n
Rref [Ω]	56k	47k	47k
Riz [Ω]	47k	47k	47k

Tabela 6.5 - Características dos compensadores para a malha de realimentação.

Dois experimentos foram realizados utilizando estes compensadores e os resultados destes experimentos são mostrados nas Tabelas 6.6 a 6.10 e nas Figuras 6.13 e 6.14 para os diferentes compensadores e diferentes configurações de controle.

1° Experimento:

Compensador 1

	Vin - DC	Vin - 120 [Hz]	Vo - DC	Vo - 120 [Hz]
<i>OCC</i>	139,6 [V]	5,4 [V]	48,65 [V]	96,95 [mV]
<i>OCC + feedback</i>	138,5 [V]	5,7 [V]	49,33 [V]	24,85 [mV]
<i>Feedback</i>	138,9 [V]	5,65 [V]	49,32 [V]	7,83 [mV]
<i>Feedforward + feedback</i>	138,4 [V]	5,68 [V]	49,35 [V]	6,58 [mV]
<i>Feedforward</i>	138,8 [V]	5,37 [V]	48,66 [V]	79,83 [mV]

Tabela 6.6 - 1° Experimento - Amplitude da componente alternada na freqüência de 120 [Hz] para operação com o compensador 1.

Compensador 2

	Vin - DC	Vin - 120 [Hz]	Vo - DC	Vo - 120 [Hz]
<i>OCC</i>	138,42 [V]	5,96 [V]	50,48 [V]	149 [mV]
<i>OCC + feedback</i>	137,6 [V]	6,23 [V]	50,26 [V]	46,51 [mV]
<i>Feedback</i>	138,55 [V]	5,73 [V]	50,26 [V]	52 [mV]
<i>Feedforward + Feedback</i>	139,14 [V]	5,8 [V]	50,29 [V]	36,2 [mV]
<i>Feedforward</i>	138,7 [V]	5,48 [V]	48,57 [V]	80,57 [mV]

Tabela 6.7 - 1º Experimento - Amplitude da componente alternada na frequência de 120 [Hz] para operação com o compensador 2.

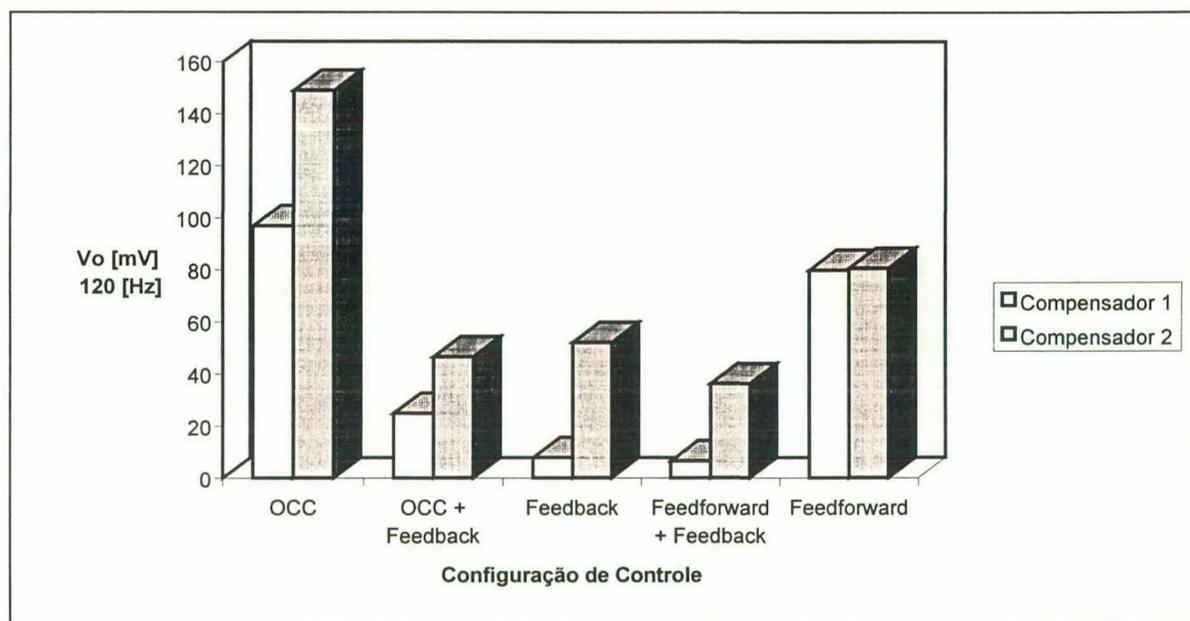


Figura 6.13 - Amplitude da componente alternada de Vo na frequência de 120 [Hz] para o primeiro experimento.

2° Experimento:

Compensador 1

	Vin - DC	Vin - 120 [Hz]	Vo - DC	Vo - 120 [Hz]
<i>OCC</i>	138,31 [V]	5,8 [V]	49,49 [V]	121,4 [mV]
<i>OCC + feedback</i>	137,7 [V]	5,88 [V]	49,23 [V]	9,51 [mV]

Tabela 6.8 - 2° Experimento - Amplitude da componente alternada na frequência de 120 [Hz] para operação com o compensador 1.

Compensador 2

	Vin - DC	Vin - 120 [Hz]	Vo - DC	Vo - 120 [Hz]
<i>OCC</i>	139,2 [V]	5,86 [V]	49,92 [V]	145 [mV]
<i>OCC + feedback</i>	139,5 [V]	5,76 [V]	49,71 [V]	24,63 [mV]
<i>feedback</i>	140,5 [V]	5,48 [V]	49,68 [V]	48,18 [mV]
<i>feedforward + feedback</i>	138,4 [V]	6,14 [V]	49,68 [V]	34,7 [mV]
<i>feedforward</i>	137,7 [V]	5,8 [V]	48,44 [V]	68,61 [mV]

Tabela 6.9 - 2° Experimento - Amplitude da componente alternada na frequência de 120 [Hz] para operação com o compensador 2.

Compensador 3

	Vin - DC	Vin - 120 [Hz]	Vo - DC	Vo - 120 [Hz]
<i>OCC</i>	137,8 [V]	5,9 [V]	49,75 [V]	151 [mV]
<i>OCC + feedback</i>	137 [V]	5,89 [V]	49,53 [V]	15,21 [mV]
<i>feedback</i>	138,2 [V]	5,78 [V]	49,53 [V]	98,8 [mV]
<i>feedforward + feedback</i>	137,8 [V]	5,73 [V]	49,53 [V]	28,7 [mV]
<i>feedforward</i>	137,9 [V]	5,66 [V]	48,46 [V]	82,7 [mV]

Tabela 6.10 - 2° Experimento - Amplitude da componente alternada na frequência de 120 [Hz] para operação com o compensador 3.

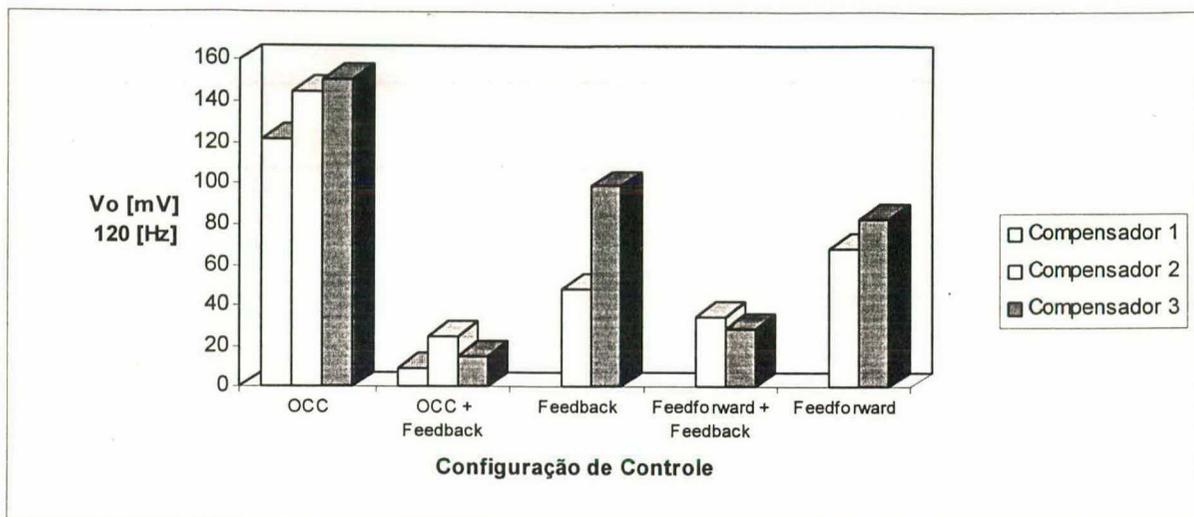


Figura 6.14 - Amplitude da componente alternada de V_o na frequência de 120 [Hz] para o segundo experimento.

Estes resultados são coerentes com os obtidos anteriormente para a operação isolada dos controladores *feedforward*. Quando utiliza-se somente o controlador de realimentação os resultados são próximos dos esperados teoricamente.

Os resultados com a operação conjunta das duas malhas são diferentes para cada tipo de compensador e observa-se que quanto menor for a capacidade de rejeição às perturbações de entrada da malha de realimentação maior será a contribuição das malhas de *feedforward* para a rejeição às perturbações de baixa frequência, quando utiliza-se as duas malhas.

As Figuras 6.15 a 6.19 mostram a comparação entre os sinais de entrada e os sinais de comparação com a triangular (sinal de controle) quando utiliza-se o controle por realimentação e quando utiliza-se as duas malhas de controle (*OCC* e *feedback*) para dois compensadores diferentes na malha de realimentação (compensadores 2 e 3).

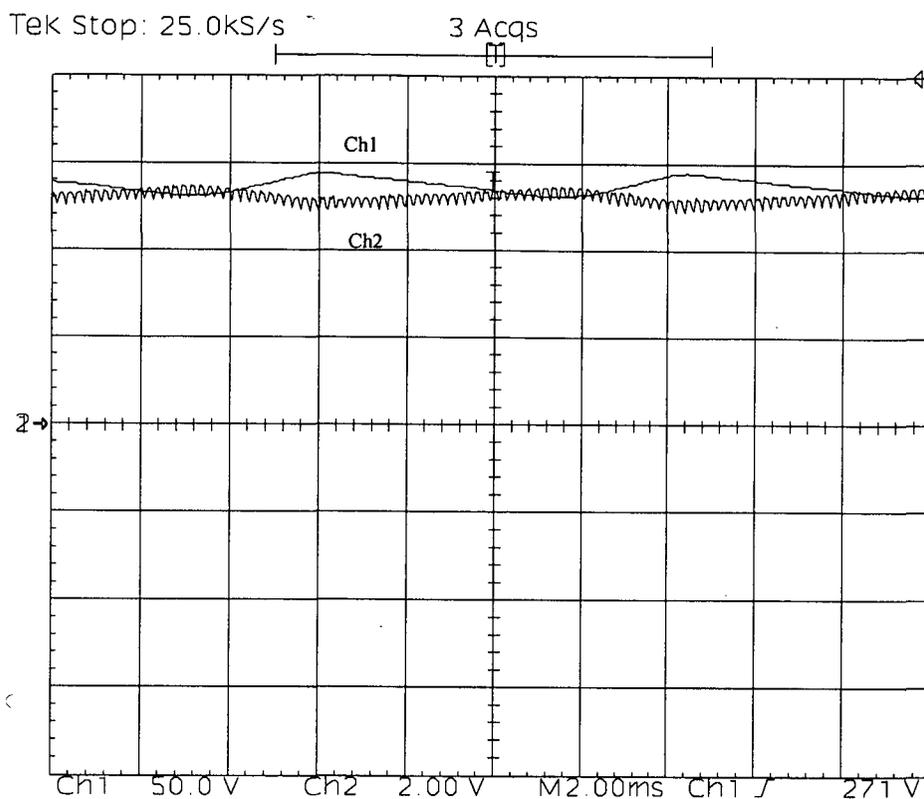


Figura 6.15 - Compensador 2 - Feedback : Tensão de Entrada (V_{in} -Ch1-50V/div),

Tensão de controle (V_c -Ch2-2V/div).

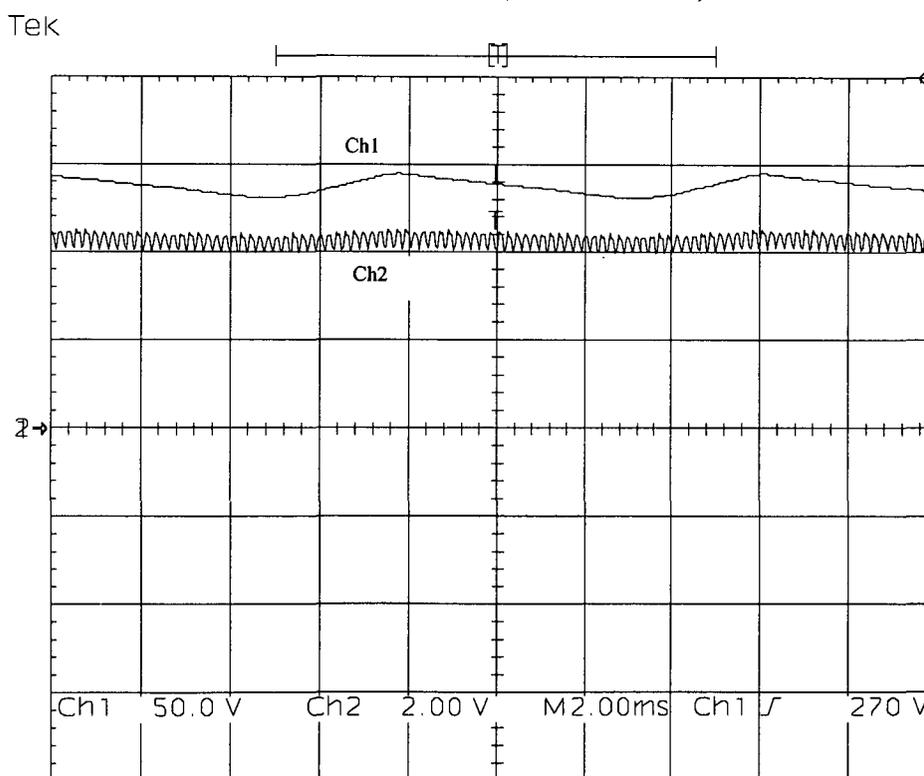


Figura 6.16 - Compensador 2 - OCC + Feedback : Tensão de Entrada (V_{in} -Ch1-50V/div),

Tensão de controle (V_c -Ch2-2V/div).

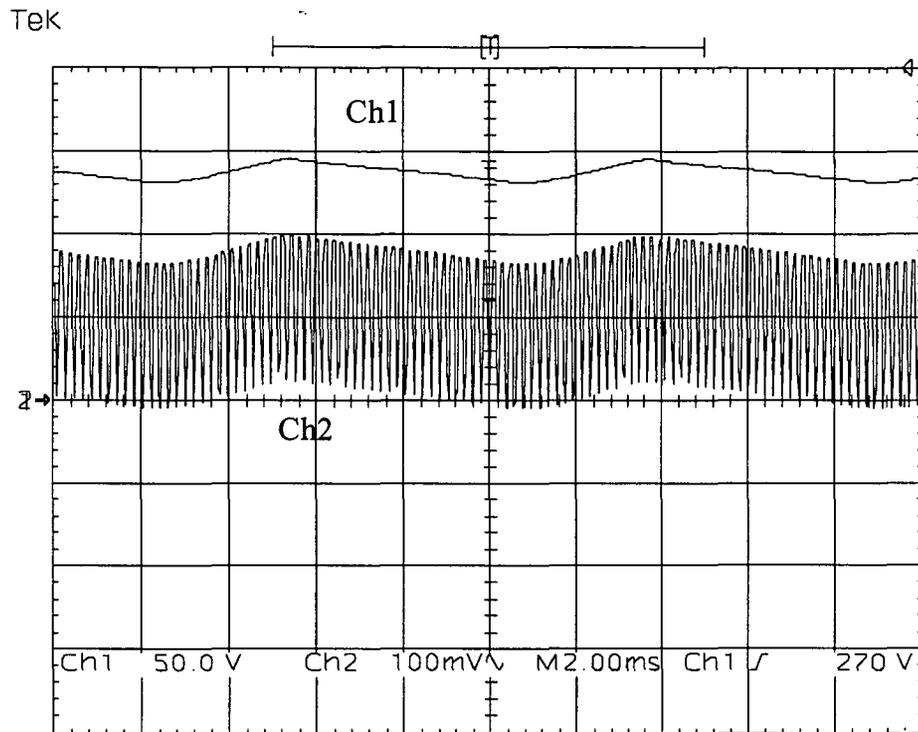


Figura 6.17 - Compensador 2 - OCC + Feedback : Tensão de Entrada (V_{in} -Ch1-50V/div), Detalhe da tensão de controle (V_c -Ch2-2V/div).

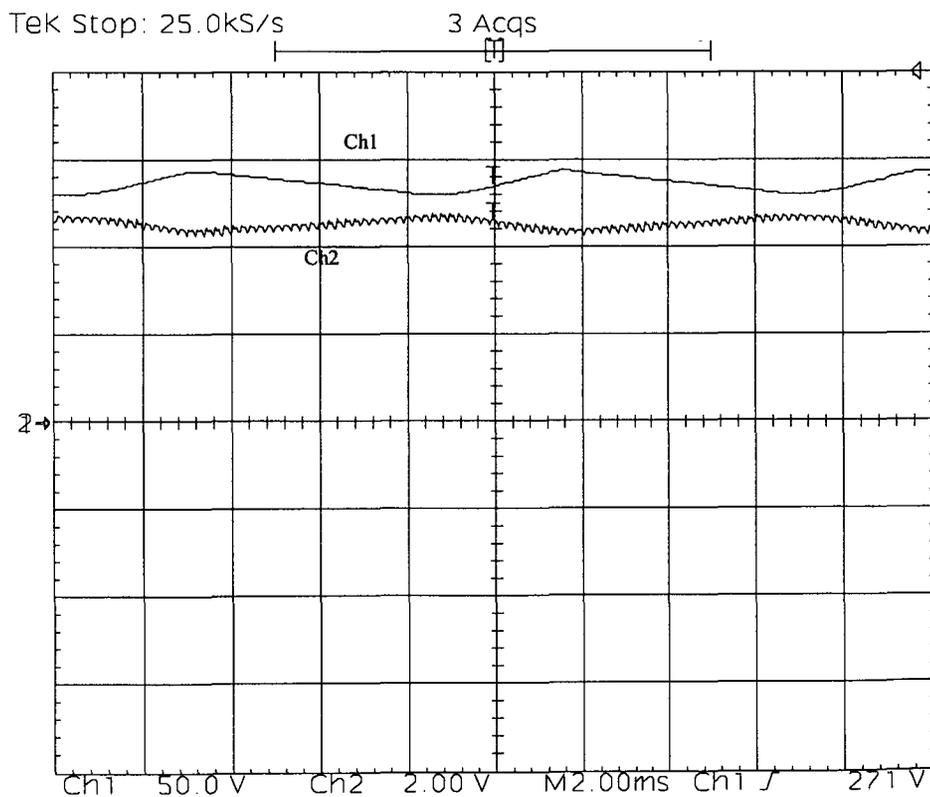


Figura 6.18 - Compensador 3 - Feedback : Tensão de Entrada (V_{in} -Ch1-50V/div), Tensão de controle (V_c -Ch2-2V/div).

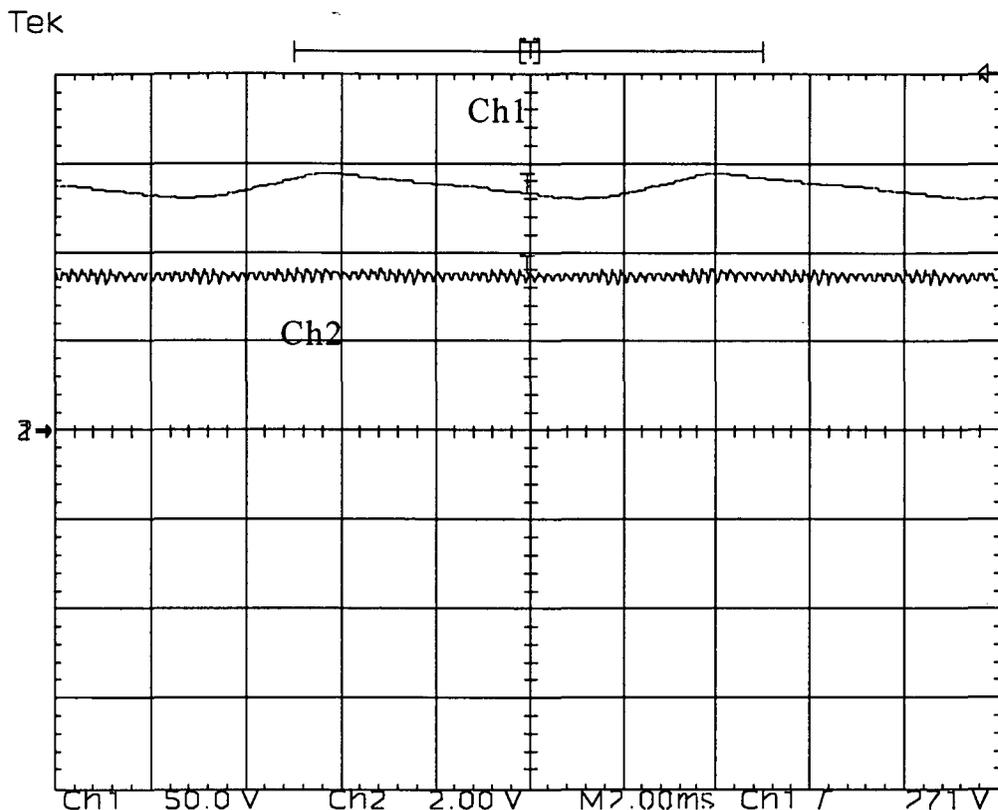


Figura 6.19 - Compensador 3 - OCC + Feedback : Tensão de Entrada (V_{in} -Ch1-50V/div), Tensão de controle (V_c -Ch2-2V/div).

Com a malha de realimentação (Figuras 6.15 e 6.18) o sinal de controle se opõe à perturbação de entrada com uma pequena defasagem para os dois tipos de compensadores [14]; já para a operação das duas malhas este sinal é praticamente constante (Figuras 6.16 e 6.19) possuindo uma pequena componente em fase com o sinal de entrada que só pode ser percebida no detalhe (Figura 6.17).

6.4 - Conclusão

As diferenças entre os resultados teóricos e práticos que caracterizam a capacidade de rejeição às perturbações de baixa frequência dos controladores feedforward, não invalidam a afirmação relativa à sensibilidade destes controladores à estas perturbações. Isto pode ser visto pelas diferenças constatadas nas Figuras 6.10 e 6.11, sendo que os resultados teóricos mostram uma tendência para o comportamento do sistema, como e quais variáveis podem influenciar nestes resultados.

Os resultados experimentais apresentados na primeira parte deste capítulo comprovam as formas de onda esperadas teoricamente e ratificam a utilização do circuito proposto no capítulo 4.

CONCLUSÃO GERAL

Foram obtidos resultados teóricos que descrevem os princípios de funcionamento e avaliam as principais características dos controladores *feedforward* (aplicados no controle/modulação de conversores CC-CC *PWM*) estudados, verificando a influência das principais variáveis que determinam o desempenho destes sistemas. Alguns destes resultados foram comparados com resultados obtidos através de simulações, sendo desta forma comprovados os princípios de funcionamento destes controladores.

Pela análise teórica verifica-se que, em relação às características estáticas, os controladores CIM (Controle Integral Modulado) e *ASDTIC* (*Analog Signal to Discrete Time Interval Converter*) possuem a capacidade de corrigir os efeitos provocados por não idealidades nos dispositivos semicondutores; isto é devido ao fato de que estes controladores utilizam um sinal de integração contínuo no tempo. Com relação a este aspecto, o controle *OCC* (*One Cycle Control* - Controle integral com *reset*) corrige estes efeitos, mas alguns destes efeitos só são corrigidos se o *reset* do integrador for implementado tomando-se certos cuidados citados ao longo do capítulo 1.

A resposta dinâmica dos controladores *feedforward* convencional e *OCC* é melhor, se comparada com os outros moduladores estudados, isso é devido à presença dos circuitos de *reset* que anulam os efeitos do sinal do integrador remanescentes dos ciclos anteriores, fazendo com que a dinâmica do sistema dependa apenas da evolução das grandezas do sistema no período atual. Com isso, estes dois controladores proporcionam uma melhor regulação de linha, quando comparados com os outros moduladores *feedforward*. Entretanto, como estes moduladores monitoram os sinais de entrada, a utilização de qualquer um destes controladores melhora a regulação de linha. Este é um diferencial em relação à utilização isolada de controladores realimentados (que utilizam somente malha de *feedback*).

As técnicas de controle *feedforward* diferenciadas do controle *feedforward* convencional possibilitam a utilização destes controladores em conversores que operam em *DCM*, sendo que o valor médio de saída da chave *PWM* continua seguindo o sinal de referência. Isto é devido ao fato de que possuem um integrador e monitoram o sinal de saída da chave *PWM*, ao invés do sinal de entrada da mesma. Isto permite que estes controladores sejam utilizados onde as variações de carga modifiquem o modo de operação do conversor.

O principal enfoque foi dado à característica de rejeição às perturbações de baixa frequência, sendo implementados algoritmos que possibilitam analisar esta capacidade, verificando-se a influência da frequência de chaveamento, da razão cíclica utilizada e de outros parâmetros característicos dos controladores. Desta análise teórica verifica-se que, dentre os controladores estudados, o controle *feedforward* convencional e o controle integral com *reset* possuem maior capacidade de rejeição às perturbações de baixas frequências.

A estrutura implementada permite comprovar o princípio de funcionamento dos controladores *feedforward* que foram utilizados na experimentação, validando a utilização das estruturas projetadas no capítulo 5. As diferenças encontradas entre os resultados experimentais e teóricos não invalidam a afirmação relativa à sensibilidade destes controladores às perturbações de baixas frequências, como demonstrado ao longo do capítulo 6. Fatores que causam influência nestas diferenças são as simplificações adotadas para a obtenção dos resultados teóricos, podendo também influir neste aspecto o fato de que a chave *PWM* corresponde a um elemento não linear.

Não foi encontrado um modelo que representasse fielmente as características dinâmicas e de resposta em frequência dos controladores *feedforward*; desta forma não foi possível analisar teoricamente os resultados da combinação das malhas de realimentação e de *feedforward*. Os resultados experimentais mostram que o efeito da composição destas duas malhas, quando analisa-se a rejeição às perturbações do sinal de entrada, leva à respostas que não se sobrepõem linearmente.

Quando a malha de realimentação possui grande capacidade de rejeição às perturbações do sinal de entrada, verifica-se que o efeito desta não é melhorado com a inclusão da malha de *feedforward*, relativamente a esta característica, ainda no que concerne as respostas estática (*OCC*) e dinâmica (regulação de linha) obtêm-se uma melhora no desempenho.

Quando a capacidade de rejeição às perturbações de baixa frequência do sinal de entrada da malha de realimentação é pequena, a atenuação conjunta das malhas de *feedforward* e de realimentação resulta em melhora do desempenho também na atenuação destas perturbações.

Na malha de realimentação projetada no capítulo 6 têm-se uma grande capacidade de rejeição destas perturbações, entretanto, a margem de fase obtida com este projeto foi pequena. Se o projeto desta malha considerasse uma menor capacidade de rejeição e uma

margem de fase maior, a utilização da malha de *feedforward* poderia contribuir para a rejeição às perturbações do sinal de entrada e o sistema tornar-se-ia mais robusto.

Não houve um completo atendimento das especificações de projeto (sendo que este não era o objetivo principal deste trabalho) e optou-se por analisar as características dos controladores estudados ao invés de modificar estas para o atendimento das especificações iniciais. Se forem variadas a frequência de chaveamento e a razão cíclica utilizada, acredita-se que as características especificadas possam ser atendidas.

Como complementação deste trabalho, sugere-se a investigação de ferramentas de modelagem que possibilitem analisar os controladores *feedforward* e com isso, propor modificações que venham a melhorar o desempenho destes controladores. Com estes modelos poderia ser feita a análise de estabilidade destes controladores quando inseridos em sistemas complexos. Também poderia ser realizado um estudo sobre a rejeição às perturbações do sinal de entrada destes controladores operando em *DCM*.

Os controladores estudados utilizam o princípio do controle *feedforward*, entretanto, à medida que eles são utilizados em sistemas mais complexos, onde a chave *PWM* fica mais afastada do sinal de entrada, esta característica vai se degradando, ficando estes controladores no meio termo entre o controlador por realimentação e o controlador *feedforward*.

Como foi dito anteriormente a atenção principal deste trabalho foi dada à rejeição às perturbações de baixa frequência do sinal de entrada; entretanto várias outras características destes controladores/moduladores podem ser exploradas [15-25], como na aplicação em conversores com correção de fator de potência, inversores, etc. Realizando simulações com o conversor *buck* 3I [26] utilizando o controle integral com *reset* verifica-se que a modelagem deste conversor pode ser simplificada. Analisando a resposta deste sistema à perturbações em degrau da tensão de entrada, pode-se utilizar um modelo caracterizado apenas pelos parâmetros do filtro de saída.

BIBLIOGRAFIA

- [1] UNITRODE CORPORATION, "Unitrode Switching Regulated Power Supply Design Seminar Manual", MA 1984.
- [2] JIN H., JOOS G., PANDE M., and ZIOGAS P. D., "Feedforward Techniques Using Integral Duty-Cycle Control", IEEE Power Electronics Specialists Conference, 1992, pp. 370-377.
- [3] SMEDLEY K. M. and CUK S., "One-Cycle Control of Switching Converters", IEEE Trans. on Power Electron.", vol. 10, no. 6, pp. 625-633, Nov. 1995.
- [4] SMEDLEY K. M., "Integrators in Pulse Width Modulation", IEEE Power Electronics Specialists Conference, 1996, pp. 773-761.
- [5] OGATA K., "Engenharia de Controle Moderno", Editora Prentice/Hall do Brasil LTDA., RJ, 1982.
- [6] VORPÉRIAN, V., "Simplified Analysis of PWM Converters Using the Model of PWM Switch. Part I: Continuous Conduction", Proceedings of the VPEC seminar, Blacksburg, VA, pp 1-9, 1989.
- [7] MICROSIM CORPORATION, "Pspice Circuit Analysis User's Guide", Version 5.0. USA, Julho, 1991.
- [8] MATLAB User's Guide. Version 4.0, August, 1992.
- [9] BARBI, I., "Projetos de Fontes Chaveadas", LAMEP-UFSC, Publicação Interna, 1990.
- [10] BARBI, I., "Apostila de Eletrônica de Potência II", Curso de Pós Graduação em Engenharia Elétrica. Circulação Interna, 1991.
- [11] PERIN, A. J., "Estudo e Desenvolvimento de Circuitos de Comando com Isolamento para Conversores de Alta Frequência", Relatório Interno, INEP/UFSC, 1994.
- [12] HOROWITZ, P. and HILL, W., "The art of Electronics", Cambridge University Press, 1989.
- [13] Programa de Desenho e Tratamento de Curvas. Manual de Utilização. LEEI/ENSEEIH, Toulouse-França. Tradução: LAMEP/EEL/CTC/UFSC. Publicação Interna.
- [14] DESCHAMPS, E. e KASSICK, E. V. "Atenuação da Ondulação de Baixa Frequência na Tensão de Saída de Conversores CC-CC", SEP'96 INEP-UFSC, Nov. 96, Florianópolis-SC, Brasil.

- [15] HONG J., MACSMOVIC, D., ERICKON, R. W. and KHAN, I. "Half-Cycle Control of the Parallel Resonant Converter Operated as a High Power Factor Rectifier", IEEE Transactions on Power Electronics Vol. 10, N. 1, January 1995.
- [16] LAI, Z. and SMEDLEY, K. M. "A Low Distortion Switching Audio Power Amplifier", IEEE Power Electronics Specialists Conference, 1995, pp. 174-180.
- [17] SANTI, E. and CUK, S. "Modeling off one-cycle controlled switching converter", Intelec'92, pp. 131-138, Oct. 1992.
- [18] TANG, W.; LEE, F. C.; RIDLEY, R. B. and COHEM, I. "Charge Control: Modeling, Analysis and Design", IEEE Power Electronics Specialists Conference, 1992, pp. 503-511.
- [19] SMEDLEY, K. M. and CUK, S. "Dynamics of One-Cycle Controlled Cuk Converters", IEEE Trans. Power Electron., vol. 10, no. 6, pp. 634-640, Nov. 1995.
- [20] LAI, Z. and SMEDLEY, K. M. "A New Extension of One-Cycle Control and its Application to Switching Power Amplifiers", IEEE Power Electronics Conference and Exposition - ASPEC'95, Dallas, TX, vol. 2, pp. 826-831, Feb. 5-9, 1995.
- [21] LAI, Z. and SMEDLEY, K. M., "Time Quality One-Cycle Control for Power Factor Correctors", APEC'96. Eleventh Annual Applied Power Electronics Conference and Exposition. conference Proceedings 1996.
- [22] JIN, H.; JOOS, G. and PANDE, M. "Modulated Integral Control Technique for compensating Switch Delays and Non-Ideal DC Bus in Three Phase Voltage Source Inverters", APEC'93, pp. 1222-1227.
- [23] BOOST, M. A. and P. D ZIOGAS., "State-of-the-Art Carrier PWM Techniques: A Critical Evaluation", IEEE Transactions on Industrial Applications Vol. 24, N. 2, March/April 1988, pp 271-280.
- [24] ENJETI, P. and SHIREEN, W., "A New Technique to Reject DC-Link Voltage Ripple for Inverters Operating on Programmable PWM Waveforms", IEEE Transactions on Power Electronics Vol. 7, N. 1, January 1992, pp. 171-180.
- [25] JOOS, G.; ZIOGAS, P. D. and VICENTI, D., "A Model Reference Adaptive PWM Technique", IEEE Transactions on Power Electronics Vol. 5, N. 4, October 1990, pp. 485-494.
- [26] BRAGA, H. e BARBI, I., "Um Conversor Buck de 4,5 kW Implementado com 3 IGBT's Utilizando uma Nova Técnica de Paralelismo", SEP'95, INEP-UFSC, Agosto, 1995, Florianópolis-SC, Brasil.

ANEXO A

LISTAGEM DOS PROGRAMAS DE CÁLCULO DO FATOR DE REJEIÇÃO ÀS PERTURBAÇÕES DO SINAL DE ENTRADA

A.1 - Controle Integral com Reset

```

clear
format long
vs=10;
vsh=vs/100*5;
d=input('d ? ');
m=input('m ? ');
fs=30e3;
ts=1/fs;
fh=fs/m;
th=1/fh;
wh=2*pi*fh;
kf=1/m;
vref=d*vs;
%-----
% calculo do angulo tetaonk
for k=1:m;
tetaonzero=2*pi*d;
tetaerro=pi;
    while abs(tetaerro)>pi/10000,
fxo(k)=2*pi*vref/vs+vsh/(kf*vs)*(cos(2*pi*kf*(k-1)+kf*tetaonzero)-cos(2*pi*kf*(k-1)))-tetaonzero;
flinhaxo(k)=-1*vsh/(vs)*(sin(2*pi*kf*(k-1)+kf*tetaonzero))-1;
tetaon(k)=tetaonzero-fxo(k)/flinhaxo(k);
tetaerro=tetaon(k)-tetaonzero;
tetaonzero=tetaon(k);
    end
    end

%-----
% calculo de czero
soma1=0;
for k=1:m,
soma1=soma1+tetaon(k);
end
czero=1/(2*pi*m)*soma1;
%-----
%calculo de vsdt
th=1/fh;
divisor=(200*m);
divisor=nextpow2(divisor-1);
divisor=2^divisor;
deltat=th/divisor;
t=0:deltat:th;
    for j=1:length(t),
        vsdt(j)=vs+vsh*sin(wh*t(j));
    end

%-----
%calculo de cn
infinito=1000;
infneg=-1*infinito:-1;

```

```

infpos=1:infinito;
n=[infneg infpos];
for in=1:length(n),
soma2=0;
    for k=1:m,
        soma2=soma2+(exp(-1*i*n(in)*kf*tetaon(k))-1)*exp(-1*i*n(in)*2*pi*(k-1)*kf);
    end
    c(in)=1/(-2*i*pi*n(in))*soma2;
end
%-----
%calculo do somatorio de -inf a +inf como f(t)
for it=1:length(t),
    soma3=0;
    for in=1:length(n),
        soma3=soma3+c(in)*exp(i*n(in)*wh*t(it));
    end
    fdt(it)=soma3+czero;
end
%-----
    for j=1:length(t),
        vosdt(j)=vsdt(j)*fdt(j);
    end
%-----
plot(t,fdt)
pause
plot(t,vsdt,t,vosdt)
pause
%-----
% coef fourier
n=length(t);
n=nextpow2(n-1);
n=2^n;
ta=t(2)-t(1);
fa=1/ta;
y=fft(vosdt,n);
ampl=abs(y)/(n);
ampl=ampl*2;
ampl(1)=ampl(1)/2;
freq=fa/(n)*(0:(n/2-1));
plot(freq(1:10),ampl(1:10),'*')
kh=20*log10(abs(ampl(2)))/vsh);
amplitude=ampl(2)
medio=ampl(1)
frequencia=freq(2)
kh=kh

```

A.2 - Controle Integral Modulado

```

clear
format long
vs=10;
vsh=vs/100*5;
d=input('d ? ');
m=input('m ? ');
fs=30e3;
ts=1/fs;
fh=fs/m;
th=1/fh;
wh=2*pi*fh;
kf=1/m;
vref=d*vs;
ktau=input('ktau ? ');
%-----
% valores em pu
vrefpu=vref/vs;
vshpu=vsh/vs;
%-----
% calculo dos angulos tetark e tetafk
tetarzero=pi*d;
vmrzero=tetarzero/pi;
tetaerro=pi;
vmr(1)=vmrzero;
tetar(1)=tetarzero;
while abs(tetaerro)>pi/1e9,
    for k=1:m;
        %-----
        % algoritimo de newton
tetafzero=pi*d;
tetaerro2=pi;
while abs(tetaerro2)>pi/1e9,
    fxok=-tetafzero+(2*pi*kf*ktau*(2-vmr(k))+tetar(k)*kf*(1-vrefpu)+vshpu*(cos(kf*(tetafzero+2*pi*(k-1)))-
    cos(kf*(tetar(k)+2*pi*(k-1)))))/(kf*(2*ktau+1-vrefpu));
    flinhaxok=-1+(vshpu*kf*(-1*sin(kf*(tetafzero+2*pi*(k-1)))))/(kf*(2*ktau+1-vrefpu));
    tetafk=tetafzero-fxok/flinhaxok;
    tetaerro2=tetafk-tetafzero;
    tetafzero=tetafk;
end
tetaf(k)=tetafk;
%-----
vmf(k)=2-tetaf(k)/pi;
tetar(k+1)=(2*pi*ktau*vmf(k)-vrefpu*(2*pi-tetaf(k)))/(2*ktau+vrefpu);
vmr(k+1)=tetar(k+1)/pi;
    end %for
tetaerro=tetar(m+1)-tetar(1);
tetar(1)=(tetar(m+1)+tetar(1))/2;
vmr(1)=tetar(1)/pi;
end
%-----
%teste
tetar(1)=(tetar(m+1)+tetar(1))/2;
vmr(1)=tetar(1)/pi;
%-----
% calculo de czero

```

```

soma1=0;
for k=1:m,
soma1=soma1+(tetaf(k)-tetar(k));
end
czero=1/(2*pi*m)*soma1;
%-----
%calculo de vsdt
th=1/fh;
divisor=(200*m);
divisor=nextpow2(divisor-1);
divisor=2^divisor;
deltat=th/divisor;
t=0:deltat:th;
    for j=1:length(t),
        vsdt(j)=vs+vsh*sin(wh*t(j));
    end
%-----
%calculo de cn
infinito=1000;
infneg=-1*infinito:-1;
infpos=1:infinito;
n=[infneg infpos];
for in=1:length(n),
soma2=0;
    for k=1:m,
        soma2=soma2+(exp(-1*i*n(in)*kf*tetaf(k))-exp(-1*i*n(in)*kf*tetar(k)))*exp(-1*i*n(in)*2*pi*(k-1)*kf);
    end
    c(in)=1/(-2*i*pi*n(in))*soma2;
end
%-----
%calculo do somatorio de -inf a +inf como f(t)
for it=1:length(t),
    soma3=0;
    for in=1:length(n),
        soma3=soma3+c(in)*exp(i*n(in)*wh*t(it));
    end
    fdt(it)=soma3+czero;
end
%-----
    for j=1:length(t),
        vosdt(j)=vsdt(j)*fdt(j);
    end
plot(t,fdt)
pause
plot(t,vsdt,t,vosdt)
pause
%-----
% coef fourier
n=length(t);
n=nextpow2(n-1);
n=2^n;
ta=t(2)-t(1);
fa=1/ta;
y=fft(vosdt,n);
ampl=abs(y)/(n);
ampl=ampl*2;
ampl(1)=ampl(1)/2;
freq=fa/n*(0:(n/2-1));
plot(freq(1:10),ampl(1:10),'*')

```

```

kh=20*log10(abs(ampl(2))/vsh);
amplitude=ampl(2)
medio=ampl(1)
frequencia=freq(2)
kh=kh

```

A.3 - Controle ASDTIC

```

clear
format long
vs=10;
vsh=vs/100*5;
d=input('d ? ');
m=input('m ? ');
fs=30e3;
ts=1/fs;
fh=fs/m;
th=1/fh;
wh=2*pi*fh;
kf=1/m;
vref=d*vs;
%ktau=0.4;
ktau=1;
%-----
% calculo do angulo tetaonk
vint1=vs-vref;
tetaerro=pi;
vint(1)=vint1;
while abs(tetaerro)>pi/1e9,
    for k=1:m;
        %-----
        % algoritimo de newton
tetaonzero=2*pi*d;
tetaerro2=pi;
while abs(tetaerro2)>pi/10000,
    fxok=-2*pi*ktau*vint(k)/(vs-vref)+vsh/(kf*(vs-vref))*(cos(2*pi*kf*(k-1)+kf*tetaonzero)-cos(2*pi*kf*(k-1)))-
tetaonzero;
    flinhaxok=-1*vsh/(vs-vref)*(sin(2*pi*kf*(k-1)+kf*tetaonzero))-1;
    tetaonk=tetaonzero-fxok/flinhaxok;
    tetaerro2=tetaonk-tetaonzero;
    tetaonzero=tetaonk;
end
    tetaon(k)=tetaonk;
    %-----
    vint(k+1)=-1*vref*(1-(tetaon(k)/(2*pi)));
    end %for
tetaerro=vint(m+1)-vint(1);
vint(1)=(vint(m+1)+vint(1))/2;
end
%-----
% calculo de czero
soma1=0;
for k=1:m,
    soma1=soma1+tetaon(k);
end
czero=1/(2*pi*m)*soma1;
%-----
%calculo de vsdt
th=1/fh;

```

```

divisor=(200*m);
divisor=nextpow2(divisor-1);
divisor=2^divisor;
deltat=th/divisor;
t=0:deltat:th;
    for j=1:length(t),
        vsdt(j)=vs+vsh*sin(wh*t(j));
    end
%-----
%calculo de cn
infinito=1000;
infneg=-1*infinito:-1;
infpos=1:infinito;
n=[infneg infpos];
for in=1:length(n),
soma2=0;
    for k=1:m,
        soma2=soma2+(exp(-1*i*n(in)*kf*tetaon(k))-1)*exp(-1*i*n(in)*2*pi*(k-1)*kf);
    end
    c(in)=1/(-2*i*pi*n(in))*soma2;
end
%-----
%calculo do somatorio de -inf a +inf como f(t)
for it=1:length(t),
    soma3=0;
    for in=1:length(n),
        soma3=soma3+c(in)*exp(i*n(in)*wh*t(it));
    end
fdt(it)=soma3+czero;
end
%-----
    for j=1:length(t),
        vosdt(j)=vsdt(j)*fdt(j);
    end
%-----
plot(t,fdt)
pause
plot(t,vsdt,t,vosdt)
pause
%-----
% coef fourier
n=length(t);
n=nextpow2(n-1);
n=2^n;
ta=t(2)-t(1);
fa=1/ta;
y=fft(vosdt,n);
ampl=abs(y)/(n);
ampl=ampl*2;
ampl(1)=ampl(1)/2;
freq=fa/n*(0:(n/2-1));
plot(freq(1:10),ampl(1:10),'*')
kh=20*log10(abs(ampl(2)))/vsh;
amplitude=ampl(2)
medio=ampl(1)
frequencia=freq(2)
kh=kh

```