

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

**COMANDO E CONTROLE DIGITAL, COM DSP, DE UM
RETIFICADOR TRIFÁSICO, VISANDO MAXIMIZAÇÃO DO
FATOR DE POTÊNCIA**

**DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA CATARINA
PARA A OBTENÇÃO DO GRAU DE MESTRE EM ENGENHARIA ELÉTRICA**

SAMIR AHMAD MUSSA

FLORIANÓPOLIS, DEZEMBRO DE 1994

**COMANDO E CONTROLE DIGITAL, COM DSP, DE UM
RETIFICADOR TRIFÁSICO, VISANDO MAXIMIZAÇÃO DO
FATOR DE POTÊNCIA**

SAMIR AHMAD MUSSA

ESTA DISSERTAÇÃO FOI JULGADA ADEQUADA PARA A OBTENÇÃO DO TÍTULO DE MESTRE EM ENGENHARIA, ESPECIALIDADE ENGENHARIA ELÉTRICA E APROVADA NA SUA FORMA FINAL PELO CURSO DE PÓS-GRADUAÇÃO DA UNIVERSIDADE FEDERAL DE SANTA CATARINA.




Prof. Hari Bruno Mohr, Dr.
Orientador



Prof. Enio Valmor Kassick, Dr.
**Coordenador do curso de Pós-Graduação em
Engenharia Elétrica**

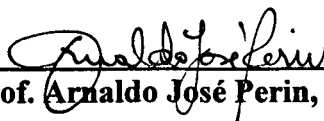
BANCA EXAMINADORA:



Prof. Hari Bruno Mohr, Dr.



Prof. Ivo Barbi, Dr. Ing.



Prof. Arnaldo José Perin, Dr. Ing.

Ao meu querido irmão Taicir, e a Gláucia,
saudades permanecerão
aos quais dedico todo o meu esforço na conclusão desta dissertação

A minha esposa Dora

A meu filho Samir Júnior

A meus pais Ahmad e Alba Maria ,e meus irmãos

AGRADECIMENTOS

Ao professor Hari Bruno Mohr pela orientação e amizade indispensáveis durante a elaboração deste trabalho.

Ao professor Ivo Barbi pela co-orientação e notória dedicação ao ensino e à pesquisa em eletrônica de potência.

Ao Professor Ewaldo Luiz de Mattos Mehl pela amizade e discussões as quais contribuíram no desenvolvimento deste trabalho.

Ao professor Marco Valério Miorim Villaça pelas correções que facilitaram a conclusão deste trabalho.

À Universidade Federal de Santa Catarina e ao CNPq, pelo apoio institucional e financeiro.

Aos demais professores do LAMEP os quais contribuíram no desenvolvimento deste trabalho.

Aos meus colegas do curso de pós-graduação pela amizade, experiência transmitida e incentivo durante o curso.

Aos Técnicos do LAMEP, pois facilitaram a conclusão deste trabalho.

A meus pais Ahmad e Alba Maria, pela educação e condições dignas oferecidas ao longo da minha vida, aos quais tudo devo.

SUMÁRIO

RESUMO	VIII
ABSTRACT	IX
SIMBOLOGIA.....	X
INTRODUÇÃO GERAL.....	XIII

CAPÍTULO I - SISTEMA DE CONTROLE DIGITAL MICROPROCESSADO

1.1 - Introdução	1
1.2 - Aspectos gerais	1
1.2.1 - Vantagens e Desvantagens	3
1.3 - Processador Digital de Sinal	4
1.3.1 - Introdução	4
1.3.2 - Características.....	5
1.3.3 - Operação Serial.....	6
1.3.4 - Mapa de Memória.....	10
1.3.5 - Operações do Timer.....	13
1.3.6 - Interrupções	14
1.4 - Conclusão	17

CAPÍTULO II - ESTRUTURA RETIFICADORA COMANDADA PELO DSP

2.1 - Introdução	18
2.2 - Fator de Potência em cargas Lineares e Não-Lineares.....	18
2.3 - Retificador Trifásico Básico	22
2.4 - Estrutura Proposta com o Comando Digital.....	24
2.4.1 - Operação Básica	25
2.4.2 - Característica de Saída do Conversor	26
2.4.3 - Especificações Gerais	29
2.5 - Descrição do Comando Digital do Retificador	29
2.6 - Funções do DSP no comando	31
2.7 - Conclusão	32

CAPÍTULO III - IMPLEMENTAÇÃO DO CIRCUITO DE COMANDO

3.1 - Introdução	33
3.2 - Comando dos Interruptores Auxiliares	33
3.3 - Circuito de Sincronismo com a Rede	34
3.4 - Circuito de Drive e Geração dos Comandos.....	36
3.4.1 - Operação Básica	38
3.4.2 - Envio do Comando para os Interruptores	40
3.5 - Circuito de Amostragem da Tensão na Carga	42
3.6 - Circuito Isolador Adaptador	44
3.7 - Diagrama Completo da Interface	48
3.8 - Conclusão.....	49

CAPÍTULO IV - O SOFTWARE DE CONTROLE

4.1 - Introdução	50
4.2 - Rotina Principal	50
4.3 - Rotina de Detecção da Passagem por Zero da Rede.....	51
4.4 - Rotina de Comando dos MOSFET.....	53
4.5 - Rotina de Conversão A/D	55
4.6 - Rotina de Controle Tipo PID digital	58
4.7 - Conclusão.....	63

CAPÍTULO V - RESULTADOS EXPERIMENTAIS

5.1 - Introdução	64
5.2 - Principais Resultados.....	64
5.2.1 - Sinal de Sincronismo	65
5.2.2 - Pulsos de Comando	65
5.2.3 - Tensão e corrente de Fase.....	67
5.2.4 - Ação do Controle.....	68
5.3 - Conclusão.....	72

CONCLUSÃO GERAL.....	73
-----------------------------	-----------

APÊNDICE - Programa de Controle e Comando	75
--	-----------

REFERÊNCIAS BIBLIOGRÁFICAS.....	81
--	-----------

RESUMO

Este trabalho apresenta a proposta de um sistema de comando e controle digital baseado no DSP (Processador Digital de Sinal), visando monitorar e controlar a tensão de saída de um conversor AC-DC trifásico, com o objetivo de maximizar o fator de potência através da regulação da tensão de saída do conversor. A variável de controle do conversor é a tensão DC na carga, cuja regulação é obtida através da atuação apropriada no ângulo de condução de três interruptores semicondutores auxiliares bidirecionais em corrente. O DSP tem a função de gerar e determinar o valor deste ângulo com o intuito de obter correção do fator de potência. O resultado final, obtido pela atuação do controle, é um conversor AC-DC com alto fator de potência e tensão de saída regulada em uma grande faixa de excursão da potência de saída.

ABSTRACT

This work proposes a digital control system using Digital Signal Processors (DSP's) to monitor and control the output voltage from a triphase AC-DC converter. The system aims to maximize the power factor by regulating the converter output voltage. The control variable is the load DC voltage, which is regulated by the conducting angle of three solid state bidirectional switches. The value of this angle is determined and generated by the DSP, providing power factor correction. The final result, obtained from the control system, is an AC-DC converter with high power factor and stabilized output voltage within a wide range of output power.

SIMBOLOGIA

ω	Frequência angular
ϕ	ângulo de deslocamento entre a tensão e a corrente senoidal
α	ângulo de condução dos MOSFETs
A/D	Conversor analógico-digital
AC	Corrente alternada senoidal
Alfa	ângulo de condução dos MOSFETs
C1	Parâmetro do compensador PID
C2	Parâmetro do compensador PID
C3	Parâmetro do compensador PID
CAT	Circuito de amostragem da tensão na carga
CDI	Circuito de drive dos interruptores
CIA	Circuito de isolamento e adaptador
CLC	Circuito de lógica e controle
CLOCKOUT1	Saída do sinal de "clock" do DSP
CONF	Instrução para configuração da memória
$\cos\phi$	Fator de deslocamento
CSR	Circuito de sincronismo com a rede
D/A	Conversor digital-analógico
DC	Corrente contínua
DINT	Instrução para desabilitar as interrupções
DP	Registrador ponteiro para página de memória
DR	Sinal de dados recebidos pela porta serial
DRR	Registrador de dados na recepção serial
DSP	Processador Digital de Sinal
DX	Sinal de dados transmitidos pela porta serial
DXR	Registrador de dados na transmissão serial
$e(n)$	Amostra do n-ésimo erro
$e(t)$	Sinal de erro
EINT	Instrução para habilitar as interrupções
EPROM	Memória somente de leitura, apagável
FP	Fator de potência
FSR	Sinal de sincronismo para recepção de dados
FSX	Sinal de sincronismo para transmissão de dados
I_0	Valor inicial da integral do erro

I_f	Valor eficaz da corrente
$I_{f(n)}$	Valor eficaz da n-ésima componente harmônica da corrente
I_m	Amplitude da corrente senoidal
I_n	Valor da integral do erro para a n-ésima amostra
IMR	Registrador máscara de interrupção
INTO	Interrupção externa do DSP
INT1	Interrupção externa do DSP
LATCH	Registradores de armazenamento de dados
MOSFET	Metal-oxide-semiconductor field-effect transistor
Q3	Saída da Latch 74374
P	Potência ativa
PID	Controlador proporcional integral derivativo
PRD	Registrador de período do "Timer"
PWM	Modulação por largura de pulso
R/C	Pino de entrada para controle do conversor AD574A
RAM	Memória de acesso aleatório
Ref	Valor numérico que representa a tensão de referência na carga
RINT	Interrupção interna devido a recepção de dados
Ro	Valor da resistência de carga
ROM	Memória somente de leitura
RSR	Registrador de deslocamento na recepção de dados
S	Potência aparente
Sa	Interruptor na fase A
Sb	Interruptor na fase B
Sc	Interruptor na fase C
ST0	Registrador de "Status" do TMS320C26
ST1	Registrador de "Status" do TMS320C26
STS	Pino de saída do conversor AD574A, "Status"
t	tempo
T	Período
T_d	Constante de tempo derivativo
TDH	Taxa de distorção harmônica de um sinal periódico
T_i	Constante de tempo de integração
TIM	Registrador do "Timer"
TMS320C26	Processador Digital de Sinal da "Texas Instruments"
$U(n)$	Valor de saída do controlador
Va	Tensão da fase A

Vb	Tensão da fase B
Vc	Tensão da fase C
V_f	Valor eficaz da tensão
Vin	Tensão eficaz de entrada do conversor AC/DC
V_m	Amplitude da tensão senoidal
Vout	Tensão de saída do conversor
VR0	Amostra da tensão de saída do conversor AC/DC
XINT	Interrupção interna devido a transmissão de dados
XRS	Registrador de deslocamento na transmissão de dados

INTRODUÇÃO GERAL

Recentemente, observou-se um avanço considerável da eletrônica de potência, não se medindo esforços para o desenvolvimento e aperfeiçoamento de novas técnicas, surgindo, a cada dia, idéias inovadoras que revolucionam e motivam o estudo de novas estruturas. Surgem comandos e controles mais eficientes, aliados ao desenvolvimento de novos componentes semicondutores e novas técnicas de controle para o comando destes conversores.

O avanço da eletrônica de potência tem propiciado uma contribuição em diversos setores da atividade humana, onde as necessidades do mercado consumidor têm se tornado cada vez mais exigentes. Este crescimento tem ocasionado o aparecimento de equipamentos nas mais variadas aplicações, conjuntamente, a presença destes tem causado transtornos à rede pública de alimentação, referentes ao fator de potência apresentado por estas estruturas. Esforços são feitos para minimizar a distorção harmônica da corrente absorvida e elevar o fator de potência destes equipamentos, que hoje também sofrem imposição legal, sendo cada vez mais rígidas as normas de fabricação de conversores estáticos. Face a este problema, a proposta apresentada é a correção do fator de potência de uma estrutura comumente empregada. Trata-se do comando e controle de um retificador trifásico de alta potência, cuja topologia permite a maximização do fator de potência.

Com o avanço da sofisticação dos conversores, também houve um aumento da complexidade do comando destas estruturas, sendo necessário implementar leis de controle mais elaboradas e sofisticadas. Com o aparecimento de microcontroladores mais poderosos, observa-se, na literatura, uma tendência cada vez maior em empregar estes elementos no projeto de comandos, onde a flexibilidade de implementação de rotinas de controle torna-se um atrativo. Menciona-se ainda, a facilidade de implementação de rotinas de diagnósticos e monitoração, sendo possível informar ao usuário as condições de seu sistema, podendo-se atuar no sentido de prevenção e detecção de possíveis falhas, ou, ainda, utilizar as informações para o aperfeiçoamento do produto.

Acreditando no avanço nesta direção e na possibilidade de contribuição, este trabalho dedicou esforços no estudo e implementação de um sistema de comando e controle digital baseado em um microcontrolador, mais especificamente no processador digital de sinal (DSP). A função do DSP é controlar um conversor AC-DC com a finalidade de maximizar o fator de potência desta estrutura.

Inicialmente, no capítulo I são discutidos aspectos gerais de sistemas de controle digital microprocessados, vantagens e desvantagens do emprego de microcontroladores no comando e controle das estruturas de potência. Na seqüência, descreve-se as características básicas de um processador digital de sinal, elemento utilizado na implementação do sistema de controle.

No capítulo II é apresentado o conversor com a estrutura de comando digital responsável pelo seu controle, descrevendo a operação do conversor, a forma dos pulsos de comando e as funções a serem desempenhadas pelo DSP.

No capítulo III é mostrado como foram implementados os circuitos responsáveis pela estrutura de comando, tais como: circuito de sincronismo, de amostragem da tensão na carga e de seleção dos interruptores.

O capítulo IV é dedicado ao software desenvolvido, apresentando cada uma das rotinas responsáveis pela operação do sistema de controle, enfatizando o desenvolvimento das rotinas de conversão A/D, do controlador proporcional integral derivativo e a rotina do comando dos interruptores auxiliares.

No capítulo V são mostrados os resultados experimentais obtidos pelo ensaio de um protótipo em laboratório, comprovando a operação do comando digital proposto.

CAPÍTULO I

SISTEMAS DE CONTROLE DIGITAL MICROPROCESSADO

1.1 - Introdução

Este capítulo trata dos aspectos gerais do controle digital microprocessado, suas vantagens e desvantagens na implementação de circuitos de comando e controle baseados em microprocessadores, bem como as aplicações mais evidenciadas na literatura. Descreve-se ainda aspectos mais específicos do processador digital de sinal, elemento central do trabalho desenvolvido.

1.2 - Aspectos Gerais

Em eletrônica de potência, têm sido utilizados circuitos de controle e de geração de comando basicamente analógicos e com algumas variações analógico-digitais, por serem estas alternativas que apresentam características favoráveis ao que diz respeito à velocidade e custo. Outro aspecto, é a disponibilidade no mercado de circuitos integrados dedicados, largamente utilizados e de comprovada eficiência, que facilitam as implementações.

Com o avanço no desenvolvimento de microprocessadores e microcontroladores, técnicas de comando e controle através de sistemas digitais microprocessados tornaram-se mais viáveis. Porém, depara-se com o problema da velocidade, pois algoritmos de controle, para serem implementados digitalmente, consomem muitos passos de programação e, por possuírem baixas frequências de operação, estes componentes gastam muito tempo de processamento. Estes dispositivos apresentam certas limitações na aplicação em eletrônica de potência, especialmente em estruturas onde a velocidade da tomada de decisões no controle e geração de comandos pode ser extremamente decisiva.

Apesar destas limitações, muitos pesquisadores têm investido em controle digital microprocessado, cuja aplicação é das mais variadas, destacando-se sua utilização em algumas áreas de eletrônica de potência, tais como: controle de inversores e de retificadores, acionamento elétrico, UPS (Uninterruptible Power Supply), monitoramento de estruturas, correção de fator de potência, etc...[6 -20]

O desenvolvimento de microcontroladores de alta performance com frequência de operação maiores ("*clock*") possibilita a implementação de algoritmos sofisticados com menor tempo de processamento. Desta forma, a questão da velocidade não tem causado tantos problemas.

Recentemente com o uso do processador digital de sinal (DSP), cujo desenvolvimento microeletrônico procura uma otimização de hardware e software visando a obter um processador com um conjunto de instruções que agilizem a programação, serão necessárias menos instruções para o desenvolvimento de algoritmos de controle, facilitando e dando maior velocidade ao controle digital.

Em projetos de circuitos analógico-digitais para o comando de estruturas, estes são formados por conjuntos de blocos individuais, tais como flip-flops, amplificadores operacionais, geradores de função, contadores e latch, cada qual realizando uma função, cujo conjunto determina o fluxo de operação desejado. Cada aplicação requer um projeto único, sendo que existem pequenas similaridades entre um e outro projeto destinados ao comando de estruturas semelhantes. Uma vez implementados estes circuitos, para desempenhar certas funções, alterações na filosofia de comando requerem mudanças no projeto, muitas vezes existindo a necessidade de troca de componentes.

No entanto, o desenvolvimento de circuitos microprocessados pode se tornar um controle de propósito geral, que facilmente se adaptará a uma grande variedade de aplicações, com o mínimo de modificações a nível de circuito. Cada aplicação individual necessitará de simples alterações na programação. Cabe salientar que microcontroladores não são solução para tudo; deve ser feita uma análise do que é necessário, e muitas vezes a opção a ser tomada é por comandos analógico-digitais sem microcontroladores. O fato é que com o advento de

microcontroladores cada vez mais sofisticados, tornou-se muito atraente a utilização desta enorme potencialidade que vem sendo oferecida por este clone de componentes eletrônicos disponíveis no mercado.

É evidente o avanço tecnológico no campo digital. Existem hoje controladores que incorporam uma variedade de facilidades, incluindo em uma única pastilha conversores A/D e D/A, contadores, gerador PWM, EPROM, RAM, portas paralelas e seriais. Com todas estas características disponíveis, a questão crucial seria tirar proveito destas vantagens, incorporando o microcontrolador nos comandos analógicos e analógico-digitais, conseguindo tirar maior proveito das características de cada um, não esquecendo os méritos individuais, que serão decisivos na escolha de um ou outro, ou mesmo de ambos.

1.2.1 - Vantagens e Desvantagens

Pode-se destacar algumas vantagens e desvantagens mais significativas da utilização de microcontroladores no processo de construção de circuitos de controle e comando em eletrônica de potência [5].

As principais vantagens do emprego de microcontroladores são:

a) Reduzido custo de hardware

Na implementação de leis de controle sofisticadas, sem a utilização do microcontrolador, seriam demandadas uma grande quantidade e variedade de componentes eletrônicos.

b) Imunidade a ruído é maior

Como é necessário um menor número de componentes, o circuito fica bastante reduzido, sendo que há um melhor acoplamento já que as ligações são mais curtas. Também, salienta-se, que os microcontroladores incorporam muitos elementos internos os quais dispensam a utilização de circuitos externos, tais como: temporizador, conversores A/D e D/A, portas seriais, portas paralelas, gerador PWM, etc...

c) Fácil incorporação de diagnósticos e partida suave

Devido à flexibilidade da programação, torna-se fácil adicionar este tipo de rotina. As mesmas rotinas implementadas analogicamente consumiriam um bom número de componentes e levariam um espaço de tempo maior na implementação

d) Integridade dos dados

Como se tratam de dados digitais, uma vez sob processamento, os dados mantêm-se íntegros. No caso de circuitos analógicos, parâmetros podem ser alterados, por exemplo, sob efeito da temperatura.

As principais desvantagens de um circuito de controle digital microprocessado são:

a) Velocidade

O controle digital microprocessado é mais lento que os analógicos, porém o avanço é considerável nesta direção.

b) Software

É necessário o conhecimento completo do microcontrolador a ser utilizado, sendo que a programação pode se tornar uma tarefa exaustiva, especialmente se desenvolvida em linguagem assembly.

1.3 - Processador Digital de Sinal

1.3.1- Introdução

O processador digital de sinal é um componente eletrônico que combina a alta velocidade de processamento com a capacidade numérica dos processadores. Nos últimos anos, tem sido largamente utilizado no controle de estruturas que requeiram algoritmos sofisticados e velocidade de processamento [8-12], [14-18], [20]. Destaca-se, também, sua utilização em outras áreas, como: instrumentação, telecomunicações, robótica, medicina, etc...

Entre os disponíveis no mercado, neste item será descrito o *TMS320C26* da *TEXAS INSTRUMENTS*, que é um processador digital de sinal ("*DSP-Digital signal processing*"), suas características básicas e arquitetura. A escolha deste componente da família TMS320 está ligada ao fato da disponibilidade e a sua incidência de uso por pesquisadores [8-12], [14-18], [20].

O *TMS320C26* é um processador de sinal de alta performance, unindo características que o tornam um elemento poderoso no controle e comando de estruturas em eletrônica de potência.

1.3.2 - Características

O DSP é um componente eletrônico que incorpora várias características que o tornam flexível no desenvolvimento de interfaces, sendo seu conjunto de instruções otimizado para o desenvolvimento de algoritmos de controle. Funções sofisticadas implementadas em hardware substituem a necessidade de extensa programação.

Entre várias destas características são destacadas algumas referentes ao *TMS320C26BFL*, conforme segue:

- Ciclo de instrução de 100ns
- Memória de Dados e/ou Programas interna configurável de 1568 palavras
- Memória de Dados e/ou Programas de até 128 K de palavras
- Memória ROM interna de 256 Palavras
- 16 canais de entrada e saída
- Instruções e dados de 16 bits
- Acumulador de 32 bits
- Instruções de multiplicação e acumulação em um único ciclo de máquina
- Instruções de lógica e manipulação de bits
- Instrução de repetição racionalizando o uso da memória
- Temporizador de 16 bits programável
- 3 interrupções externas mascaráveis

- Geração de Clock Interno
- Pino de saída de sinalização programável (Latch)
- Instrução de salto controlado por pino de entrada
- Porta de comunicação serial.
- 8 registradores auxiliares.

1.3.3 - Operação Serial

O DSP possui uma porta serial que permite a comunicação com dispositivos externos, como conversores seriais A/D e D/A, microcontroladores, microcomputadores, etc...

A figura 1.1 mostra o diagrama de blocos da porta serial do *TMS320C26*. Seis(6) são os sinais externos responsáveis pela composição da estrutura de comunicação serial, cada um correspondendo a um pino no DSP. Estes sinais são disponíveis externamente, conforme número do pino mostrado na figura 1.1.

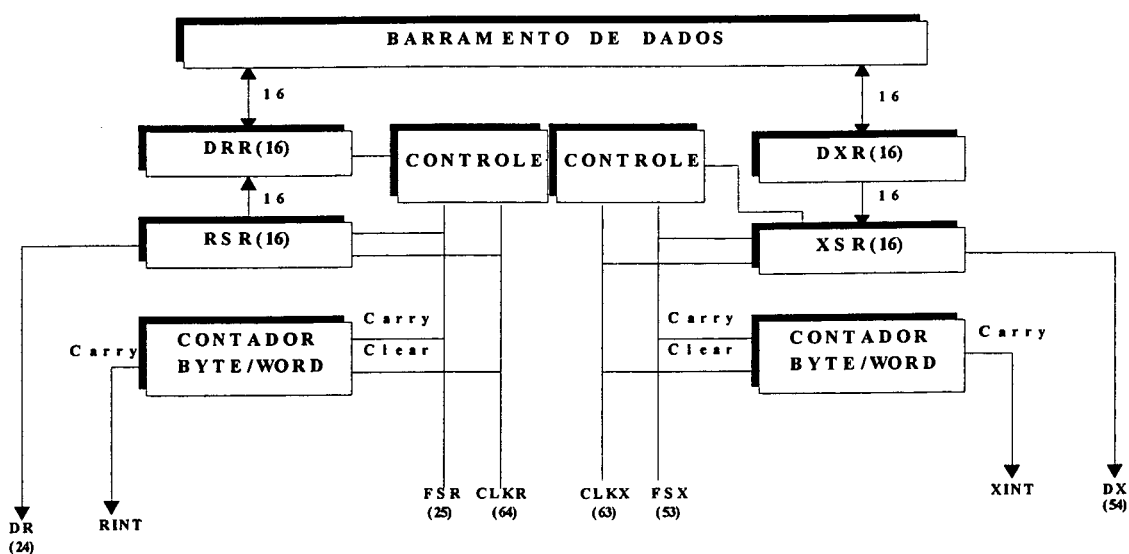


Fig. 1.1 - Diagrama de blocos da porta serial.

Além destes pinos de entrada e saída disponíveis, existem alguns bits no registrador de "status" do DSP e registradores que controlam a operação da porta serial. Através destes, pode-se programar a operação da mesma, adaptando-se às necessidades de projeto. O nome e a descrição de cada um é mostrado na tabela 1.1.

BITS	
FO	- Formato da palavra (8 ou 16 bits)
TXM	- Modo de transmissão
FSM	- Sincronismo
PINOS	
CLKX	- Sinal de clock para transmissão
CLKR	- Sinal de clock para recepção
DX	- Sinal de dados transmitido pela serial
DR	- Sinal de dados recebidos pela serial
FSX	- Sinal de sincronismo para transmissão
FSR	- Sinal de sincronismo para recepção
REGISTRADORES	
DXR	- Registrador de dados na transmissão
DRR	- Registrador de dados na recepção
XRS	- Registrador de deslocamento na transmissão
RSR	- Registrador de deslocamento na recepção

Tabela 1.1 - Bits, Pinos e registradores da porta serial.

A operação de transmissão ou recepção podem ser efetuadas com dados de 8 ou 16 bits, dependendo da informação armazenada no bit de controle FO. O modo de transmissão (BIT TXM) e o sincronismo (BIT FSM) também podem ser controlados através de software.

Estes bits de controle encontram-se no registrador de "status" *ST1*, que é um registrador de 16 bits, onde são armazenados dados que informam sobre o estado de operação do DSP. É mostrado na figura 1.2 o registrador *ST1* e a posição de cada um dos bits de controle da porta serial.

15	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARB	CNFO	TC	SXM	C	1	CNF1	HM	FSM	XF	FO	TXM	PM		

Bit 2: TXM ⇒ Modo de transmissão.

Bit 3: FO ⇒ Tamanho da palavra (8 ou 16 bits).

Bit 5: FSM ⇒ Sincronismo.

Fig. 1.2 - Registrador de Status ST1 do DSP.

Os bits de controle (bits 2,3 e 5) podem assumir dois estados, 0 ou 1, dependendo da configuração desejada. É através das informações armazenadas nestes bits, por meio de programação, que se estabelece a maneira como será feita a comunicação serial de dados, sendo possível configurá-la dentro das características disponíveis. A tabela 1.2 descreve os possíveis modos de operação da porta serial.

BIT TXM

TXM=1 ⇒ Configura FSX (Sinal de sincronismo para transmissão) como saída. Quando o dado a ser transmitido for colocado no registrador DXR, FSX produz um pulso e a transmissão é iniciada no pino DX.

TXM=0 ⇒ O pino FSX é configurado como entrada. A transmissão inicia através de um sinal aplicado ao pino FSX. Com isso o sincronismo de transmissão pode ser feito externamente.

BIT FSM

FSM=1 ⇒ A operação da porta serial é iniciada através de um sinal de entrada nos pinos FSX/FSR.

FSM=0 ⇒ A porta serial opera de forma contínua, os dados são enviados ou recebidos um após o outro.

BIT FO

FO=1 ⇒ Os dados a serem recebidos ou transmitidos serão de 8 Bits.

FO=0 ⇒ Os dados transmitidos ou recebidos serão de 16 Bits.

Tabela 1.2 - Configuração dos bits de controle da porta serial.

Para se alterar o valor dos bits de controle da porta serial, é necessário enviar instruções ao DSP, instruções estas que atuam na modificação dos bits da tabela 1.2. As instruções disponíveis ao programador são mostrados na tabela 1.3.

FORT - Altera o tamanho da palavra a ser transmitida, "0" 16 bits ou "1" 8 bits.
RFSM - Reseta o bit FSM do registrador de status ST1.
SFSM - Seta o bit FSM do registrador de status ST1.
RTXM - Reseta o bit TXM do registrador de status ST1.
STXM - Seta o bit TXM do registrador de status ST1.

Tabela 1.3 - Instruções que atuam na modificação dos bits de controle da porta serial.

Com esta disponibilidade de programação, a porta serial do DSP pode operar de diversas formas, adaptando-se facilmente a algum dispositivo externo, podendo operar de forma contínua com ou sem sinal de sincronismo. A comunicação via porta serial processa-se, em linhas gerais, conforme se descreve a seguir.

Operação de transmissão de dados:

Inicia quando o dado que se deseja transmitir é escrito no registrador DXR. Imediatamente, o sinal no pino FSX vai a nível lógico baixo e o dado começa a ser transmitido, sendo o primeiro bit a ser transmitido o mais significativo (MSB). Quando todos os bits forem transmitidos, uma interrupção interna (XINT) é gerada, indicando fim de transmissão. Quando a porta serial não estiver mais transmitindo, o pino DX do TMS320C26 é colocado no estado de alta-impedância.

Operação de recepção de dados:

É iniciada com um pulso de sincronismo no pino FSR, podendo então receber o dado via pino DR. Após concluída a recepção, uma interrupção interna é gerada (RINT) e o conteúdo do registrador RSR é transferido para DRR. Os dados vindos do pino DR são, primeiramente,

colocados em RSR. A porta serial do TMS320C26 é dita duplamente buferizada devido a utilização de dois registradores, tanto na recepção, como na transmissão.

A velocidade máxima com que os dados podem ser transmitidos ou recebidos é de 5 MHz.

1.3.4 - Mapa de Memória

O *TM320C26* contém um total de 1568 palavras de 16 bits de RAM interna, sendo este total dividido em quatro (4) blocos (B0, B1, B2 e B3), conforme mostra a tabela abaixo.

B0 - 512 x 16 bits (<i>dados/programa</i>)
B1 - 512 x 16 bits (<i>dados/programa</i>)
B3 - 512 x 16 bits (<i>dados/programa</i>)
B2 - 32 x 16 bits (<i>dados</i>)

Os blocos B0, B1 e B3 podem ser configurados como memória de dados ou programa através da instrução CONF (*constante*, $0 \leq \text{constante} \leq 3$). A instrução CONF altera os bits CNF0 e CNF1 do registrador de "status" ST1. Pode-se ter quatro possibilidades de configuração. A figura 1.3 mostra as combinações de configuração da memória aceitas pelo DSP.

15	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ARB	CNFO	TC	SXM	C	1	CNF1	HM	FSM	XF	FO	TXM	PM		

Registrador de Status ST1

CNF1	CNF0	B0	B1	B2	B3
0	0	Dados	Dados	Dados	Dados
0	1	Programa	Dados	Dados	Dados
1	0	Programa	Programa	Dados	Dados
1	1	Programa	Programa	Dados	Programa

Fig. 1.3 - Configuração de memória do DSP.

O DSP pode endereçar até 64 K de palavras como memória de dados e 64 K de palavras como memória de programas, divididas em 512 páginas, sendo cada uma correspondente a 128 palavras. O endereçamento pode ser feito de maneira direta, indireta ou imediata. Para acessar uma posição de memória diretamente, está disponível um registrador que é um ponteiro para a página de memória com a qual deseja-se trabalhar. Este registrador DP(8-0) é de nove (9) bits, podendo, assim, ter-se acesso às 512 páginas ($2^9 = 512$), sendo cada página de 128 Palavras. Isto resulta num total de 64 K de palavras (512×128 Palavras = 64 K de palavras).

Dependendo do valor atribuído à instrução CONF($0 \leq \text{constante} \leq 3$), os endereços físicos de memória variam. A tabela 1.4 mostra o mapa completo de memória do TMS320C26, para cada um dos valores permitidos pela instrução CONF.

CONF = 0				
Bloco	Tipo	Pagina	Endereço Decimal	Endereço Hexa
Reg. Memória	on-chip	0	0 - 5	0000H - 0005H
B2	Dados	0	96 - 127	0060H - 00F7H
B0	Dados	4-7	512 - 1023	0200H - 03FFH
B1	Dados	8-11	1024 - 1535	0400H - 05FFH
B3	Dados	12-15	1536 - 2047	0600H - 07FFH
Memória Externa	Dados	16-511	2048 - 65535	0800H - FFFFH
Memória Externa	Prog.	End. 1000H - FFFFH		

CONF = 1				
Bloco	Tipo	Pagina	Endereço Decimal	Endereço Hexa
Reg. Memória	on-chip	0	0 - 5	0000H - 0005H
B2	Dados	0	96 - 127	0060H - 00F7H
B0	Prog.	500-503	64000 - 64511	FA00H - FBFFH
B1	Dados	8-11	1024 - 1535	0400H - 05FFH
B3	Dados	12-15	1536 - 2047	0600H - 07FFH
Memória Externa	Dados	16-511	2048 - 65535	0800H - FFFFH
Memória Externa	Prog.	End. 1000H - F9FFH : FC00H - FFFFH		

CONF = 2				
Bloco	Tipo	Pagina	Endereço Decimal	Endereço Hexa
Reg. Memória	on-chip	0	0 - 5	0000H - 0005H
B2	Dados	0	96 - 127	0060H - 00F7H
B0	Prog.	500-503	64000 - 64511	FA00H - FBFFH
B1	Prog.	504-507	64512 - 65023	FC00H - FDFFH
B3	Dados	12-15	1536 - 2047	0600H - 07FFH
Memória Externa	Dados	16-511	2048 - 65535	0800H - FFFFH
Memória Externa	Prog.	End. 1000H - F9FFH : FE00H - FFFFH		

CONF = 3				
Bloco	Tipo	Pagina	Endereço Decimal	Endereço Hexa
Reg. Memória	on-chip	0	0 - 5	0000H - 0005H
B2	Dados	0	96 - 127	0060H - 00F7H
B0	Prog.	500-503	64000 - 64511	FA00H - FBFFH
B1	Prog.	504-507	64512 - 65023	FC00H - FDFFH
B3	Prog.	508-511	65024 - 65535	FE00H - FFFFH
Memória Externa	Dados	16-511	2048 - 65535	0800H - FFFFH
Memória Externa	Prog.	End. 1000H - F9FFH		

Tabela 1.4 - Mapa de memória do TMS320C26.

A página zero(0), que corresponde aos endereços de 0 á 5, é reservada aos registradores mapeados em memória. A tabela 1.5 mostra estes registradores com sua respectiva localização e função.

Além disto, o TMS320C26 possui uma ROM de 256x16 bits e uma pilha de 8x16 bits.

Registrador	Endereço	Definição
DRR(15-0)	0	Registrador de recepção de dados da porta serial.
DXR(15-0)	1	Registrador de transmissão de dados da porta serial.
TIM(15-0)	2	Registrador de Timer.
PRD(15-0)	3	Registrador de Período, para recarga do Timer.
IMR(5-0)	4	Registrador máscara de interrupção.
GREG(7-0)	5	Registrador para alocação de memória global

Tabela 1.5 - Registradores mapeados em memória.

1.3.5 - Operações do TIMER

O TMS320C26 possui um contador de 16 bits interno associado a uma interrupção, realizando várias funções em intervalos de tempo regulares. A figura 1.4 mostra a estrutura interna do "Timer" a nível de blocos.

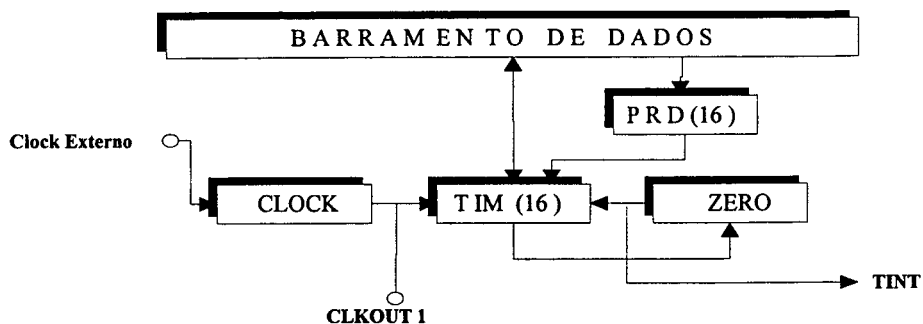


Fig. 1.4 - Diagrama de blocos da estrutura interna do "Timer".

O "Timer" é um contador regressivo que decrementa continuamente a cada sinal do CLKOUT1 (frequência do clock de entrada do DSP dividido por quatro). São dois registradores que o controlam, o registrador TIM e o PRD. Estes são mapeados em memória conforme tabela abaixo:

TIM - Registrador de Timer - End. 02H - 16 bits
PRD - Registrador de período - End. 03H - 16 bits

O valor máximo de contagem é 0FFFFH. O registrador TIM contém o valor a ser contado, e a cada ciclo do sinal CLKOUT1 o TIM é decrementado de um. O registrador PRD, localizado na posição de memória 03H, contém o valor de partida da contagem. Quando TIM decrementar até zero, é gerada uma interrupção interna TINT que avisa o DSP do final da contagem. No ciclo seguinte, o conteúdo do PRD é transferido para o registrador TIM, fazendo com que o contador recomece a contar. Se o valor do registrador PRD não for alterado, o

contador terá sempre o mesmo valor de contagem e será automaticamente recarregado cada vez que atingir o valor zero.

Pode-se ler o conteúdo ou escrever nos registradores TIM e PRD em qualquer ciclo, sendo possível, monitorar o contador lendo o registrador TIM ou alterar o valor do PRD, sem perturbar a contagem de tempo corrente. Com isso, é possível estabelecer, antecipadamente, um novo valor de contagem, sem interferir no valor atual do "Timer". Enquanto estiver na contagem de um valor, pode-se carregar o registrador PRD com um novo valor, que será colocado no TIM após o término da contagem.

Se ambos, PRD e TIM, são carregados com um novo valor de período, o contador começa a decrementar o novo período, sem gerar uma interrupção.

Quando ocorre um RESET (Inicialização do DSP), o TIM e PRD são inicializados no valor máximo (0FFFFH). Se o "Timer" não for usado, TINT (Interrupção gerada internamente) pode ser mascarado e o registrador de período PRD poderá ser utilizado como uma localização de memória de propósito geral.

1.3.6 - Interrupções

As interrupções disponíveis no TMS320C26 são oito (8), sendo três mascaráveis de uso externo, quatro geradas internamente e uma externa, responsável pela inicialização do processador.

A informação de que ocorreu uma interrupção é armazenada no registrador de "flag" de interrupção (IFR - 6 bits). Este registrador é setado por interrupções externas INT(2-0) e internas RINT, XINT e TINT.

Cada pedido de interrupção é armazenada no registrador IFR até serem reconhecidos e, então, automaticamente limpas pelo sinal de IACK (reconhecimento interrupção) ou RS (reset). Não existem instruções para leitura ou escrita no IFR, este registrador serve para informar ao DSP da ocorrência de um pedido de interrupção.

O *TMS320C26* tem um registrador de máscara de interrupção (IMR - 16 bits), mapeado em memória, para mascarar interrupções internas e externas, conforme mostra a figura 1.5.

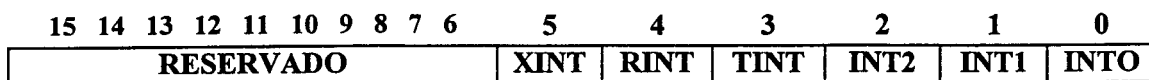


Fig. 1.5 - Registrador de Máscara de interrupção (IMR).

Há um bit para cada interrupção no registrador IMR que habilita a interrupção correspondente, desde que o processador esteja habilitado a receber interrupções. Uma vez definida a máscara para as interrupções, o DSP pode ser habilitado ou não a aceitar estas interrupções. Isto é conseguido resetando o nono bit (INTM) do registrador de status *STO*. Usando a instrução *EINT* (habilita interrupção) o bit INTM do registrador de "status" *STO* é resetado (INTM=0), por outro lado, o uso da instrução *DINT* (desabilita interrupção) seta INTM. Observe tabela abaixo:

INTM - Bit 9 do STO
INTM = 0 ⇒ Todas interrupções desmascaradas são habilitadas.
INTM = 1 ⇒ Todas interrupções mascaráveis são desabilitadas.

As interrupções são priorizadas, isto equivale a dizer que elas possuem prioridades no que diz respeito ao atendimento, sendo primeiramente atendida a de mais alta prioridade. A tabela 1.6 mostra todas as interrupções com sua localização na memória, bem como a prioridade de cada uma.

Interrupção	Localização	Prioridade	Função.
RS	0h	1(mais alta)	Sinal de Reset externo.
INT0	2h	2	Interrupção de uso externo #0.
INT1	4h	3	Interrupção de uso externo #1.
INT2	6h	4	Interrupção de uso externo #2.
	8 - 17h		Localização reservada.
TINT	18h	5	Interrupção interna do timer.
RINT	1Ah	6	Interrupção de recepção da porta serial.
XINT	1Ch	7	Interrupção de transmissão da porta serial.
TRAP	1Eh	Não Priorizada	Interrupção por software.

Tabela 1.6 - Prioridades e Localização das Interrupções

As interrupções, quando geradas e atendidas, causam um desvio na execução normal do programa. Cada uma possui um endereço, conforme mostra a tabela 1.6. Quando uma interrupção for atendida, o programa é desviado para o endereço respectivo. Este endereço é fixo e diferente para cada interrupção.

Porém, ao ser desviado para um dos endereços contidos na tabela 1.6, o conteúdo destes endereços contém uma instrução de desvio para uma posição de memória RAM. É nesta posição de memória que deve ser colocado o endereço da rotina de serviço de interrupção, que será a rotina que atenderá a interrupção em questão.

A rotina de serviço de interrupção é um programa que deverá ser executado por ocasião de uma interrupção.

Quando ocorre uma interrupção, o "*flag*" correspondente é setado no registrador de "*flag*" de interrupção (IFR). Se o bit correspondente no registrador da máscara de interrupção (IMR) está setado e as interrupções estão habilitadas (INTM=0), o processo de interrupção é iniciado.

Quando o vetor de interrupção é carregado no PC (registrador contador de programa - indica a posição atual de execução do programa) as interrupções são desabilitadas (INTM=1). Desde que desabilitadas, um processo de interrupção que for encaminhado não será atendido, exceto se a rotina de serviço de interrupção reabilitá-las, ou seja, dentro da própria rotina deverá existir um comando da habilitação (EINT). No final da rotina de serviço de interrupção um comando de retorno deverá ser executado, a fim de que o programa possa seguir sua execução normal, do ponto onde foi interrompido para o atendimento de uma interrupção.

Quando for necessário habilitar alguma das interrupções, deve-se seguir os seguintes procedimentos:

- Setar o bit, que corresponde a interrupção a ser habilitada, no registrador máscara de interrupção (IMR - End. 04H).

- Executar uma instrução EINT (habilita interrupções), com isso, ao receber um pedido de interrupção, o DSP será interrompido na sua execução normal do programa, desviando-se para a rotina de serviço de interrupção.

1.7 - Conclusão

Foram aqui destacados alguns dos aspectos mais importantes que motivam a utilização de técnicas digitais microprocessadas. Vantagens e desvantagens mais significantes foram citadas, contudo, sempre atentando-se às necessidades de cada conversor, cujas peculiaridades definirão a opção mais sensata. Custo, velocidade, facilidade de implementação, disponibilidade de componentes e confiabilidade são elementos de fundamental importância e decisivos na escolha da técnica de comando e controle mais adequada.

Introduziram-se, também, algumas das características mais importantes do processador digital de sinal, o qual foi utilizado na implementação do comando e controle do retificador. Salientou-se sua arquitetura e destacou-se a estrutura funcional da memória, interrupções, contador e porta serial, que objetivam facilitar o melhor entendimento dos capítulos seguintes, onde estas características serão utilizadas.

CAPÍTULO II

ESTRUTURA RETIFICADORA COMANDADA PELO DSP

1.1 - Introdução

Neste capítulo é realizada a descrição do conversor, apresentando seu circuito completo e suas características básicas de operação e funcionamento. Em seguida, passa-se a descrever o aspecto do comando da estrutura, onde será mostrada, a nível de blocos, a proposta de um sistema digital baseado no processador digital de sinal responsável pelo comando e controle do conversor.

A estrutura a ser controlada digitalmente é um retificador trifásico de onda completa a diodos com um filtro indutivo colocado em série com cada uma das fases. São acrescentados, também, três interruptores semicondutores auxiliares em série com cada um dos indutores, com o objetivo de efetuar a correção do fator de potência. O comando digital baseado no DSP (Processador digital de sinal) tem por finalidade gerar os sinais de comando dos três interruptores, objetivando maximizar o fator de potência através da regulação da tensão na carga. Serão detalhados alguns aspectos de funcionamento da estrutura, bem como a função do processador digital de sinal, tecendo-se também alguns comentários e definições sobre fator de potência e distorção harmônica de corrente para cargas não-lineares alimentadas pela rede comercial de fornecimento de energia elétrica.

2.2 - Fator de Potência em cargas Lineares e Não-Lineares

A proposta de maximização do fator de potência de uma estrutura retificadora trifásica através de comando digital é o tema central deste trabalho. Com isso cabe salientar algumas definições comumente aceitas no estudo do fator de potência para cargas lineares e não-

lineares. Serão colocadas, neste item, considerações sobre o fator de potência comumente empregadas na literatura [22],[23].

Se uma fonte de tensão senoidal, pode-se citar a rede de alimentação comercial, alimentar uma carga com características lineares, a corrente que flui por este elemento terá a forma senoidal. Da mesma forma, se à carga conectada à fonte de tensão senoidal for não-linear, esta absorve da rede de alimentação correntes de forma distorcida, não acompanhando mais uma função senoidal. Exemplificando graficamente, a figura 2.1 mostra a forma de onda de uma fonte de tensão senoidal, onde admiti-se estar alimentando uma carga linear genérica qualquer. Com isso uma corrente senoidal será drenada da rede de alimentação e, também, a corrente drenada por uma suposta carga não-linear, onde a forma de onda da corrente não se apresenta senoidal.

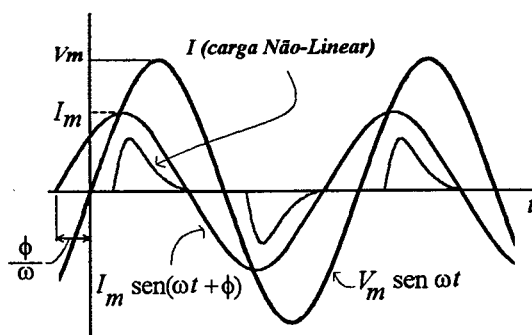


Fig. 2.1 - Tensão e corrente através de uma carga linear e não-linear.

A forma de onda da corrente devido a uma carga não-linear conectada à fonte de alimentação, sendo um sinal periódico, pode ser expresso sob a forma de um somatório de sinais senoidais, através de uma Série de Fourier. As componentes deste somatório são as harmônicas, que na determinação do fator de potência devem ser observadas.

Algumas definições empregadas na literatura relativas ao fator de potência serão descritas a seguir:

- **Fator de deslocamento** : É o co-seno do ângulo de defasagem entre uma tensão senoidal pura, ou sua componente fundamental, e a componente fundamental da corrente.

- **Taxa de distorção harmônica (TDH)**: É a razão entre o valor médio quadrático do conteúdo harmônico de um sinal e o valor médio quadrático da componente fundamental. A equação (2.1) exprime matematicamente esta colocação.

$$TDH = \frac{\sqrt{\sum_{n=2}^{\infty} I_{f(n)}^2}}{I_{f1}} \quad (2.1)$$

Fator de Potência: Definido como sendo a razão da potência ativa (P) em Watts e a potência aparente (S) em volt-ampères (VA). Para cargas lineares o fator de potência é o próprio fator de deslocamento.

Através das definições acima, chega-se a uma expressão para o fator de potência para cargas não-lineares, como segue:

A potência ativa suprida pela rede à carga é expressa pela equação (2.2).

$$P = V_f \cdot I_{f1} \cdot \cos\phi \quad (2.2)$$

A potência aparente total é representada pela equação (2.3)

$$S = V_f \cdot I_f \quad (2.3)$$

Através da definição de fator de potência dada acima, pode-se representá-lo matematicamente através da equação (2.4)

$$FP = \frac{P}{S} \quad (2.4)$$

Substituindo (2.2) e (2.3) em (2.4), resulta:

$$FP = \frac{V_f \cdot I_{f1} \cdot \cos\phi}{V_f \cdot I_f} \quad (2.5)$$

$$FP = \frac{I_{f1}}{I_f} \cos\phi \quad (2.6)$$

Nas equações (2.5) e (2.6), I_f e I_{f1} são a corrente de fase eficaz e a corrente eficaz da primeira componente harmônica, respectivamente.

A corrente de fase eficaz é definida conforme equação (2.7).

$$I_f = \sqrt{I_{f1}^2 + \sum_{n=2}^{\infty} I_{f(n)}^2} \quad (2.7)$$

Substituindo a equação (2.7) em (2.6), resulta em:

$$FP = \frac{\cos\phi}{\sqrt{1 + \frac{\sum_{n=2}^{\infty} I_{f(n)}^2}{I_{f1}^2}}} \quad (2.8)$$

Aplicando-se a definição de Taxa de Distorção Harmônica (TDH), representada na equação (2.1), na equação (2.8), tem-se:

$$FP = \frac{\cos\phi}{\sqrt{1 + TDH^2}} \quad (2.9)$$

A expressão (2.9) define o fator de potência para elementos não-lineares. Se a carga for linear, o fator de potência é dado pelo fator de deslocamento. A mesma expressão demonstra, também, que o fator de potência para cargas não-lineares sofre influência da taxa de distorção harmônica (TDH).

2.3 - Retificador Trifásico Básico

Neste item será tratado um conversor bastante conhecido, limitando-se a uma breve apresentação, que servirá como ponto de partida para a colocação da proposta de um conversor controlado digitalmente.

É apresentado na figura 2.2 o circuito de um retificador trifásico de onda completa a diodos com filtro capacitivo. A rede trifásica é representada por V_a , V_b e V_c com o neutro N e a carga R_o . C_o representa o filtro de saída. O capacitor C_o , colocado em paralelo com a carga, serve para reduzir as ondulações da tensão na saída. Devido à introdução deste filtro, a corrente absorvida pelo conversor é de forma descontínua, resultando, teoricamente, num baixo fator de potência na ordem de 0.7 e distorção harmônica total na ordem de 92% [21]. Neste tipo de retificador os diodos da ponte conduzem por um intervalo de 120° . No intervalo inicial, relativo a 0° - 30° , e no intervalo correspondente a 150° - 180° , encontram-se bloqueados.

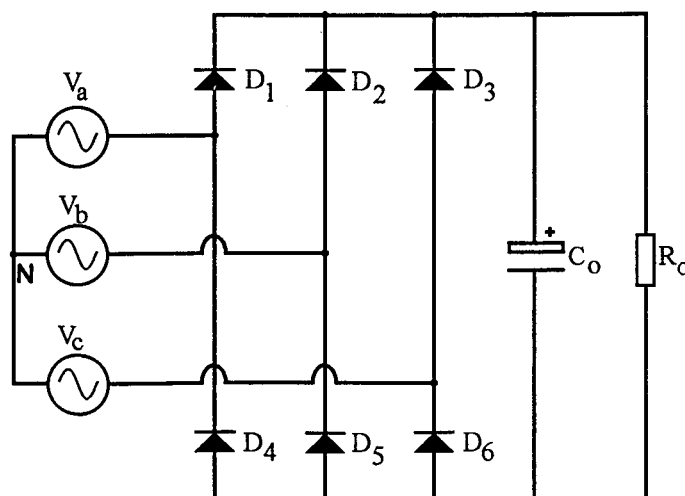


Fig. 2.2 - Retificador trifásico básico.

A figura 2.3 mostra a tensão e a corrente de fase, onde fica evidente a forma não senoidal da corrente, existindo intervalos onde a corrente é zero. No intuito de maximizar o fator de potência desta estrutura, é necessário que a corrente de fase assemelhe-se à forma senoidal, conseguindo assim baixa taxa de distorção harmônica (TDH). O ângulo de defasagem entre a tensão da rede e a componente fundamental da corrente também deverá ser pequeno, pois ambos contribuem na determinação do fator de potência (equação 2.9).

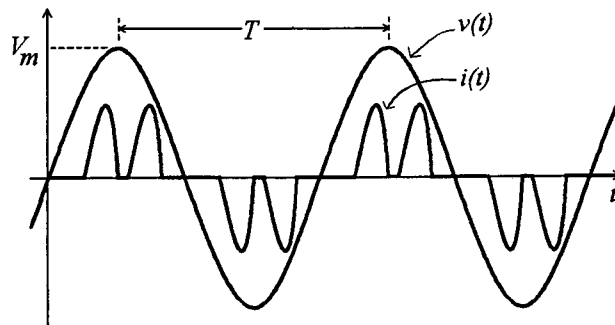


Fig. 2.3 Tensão e corrente de fase do retificador.

Muitas alternativas têm sido propostas por acadêmicos e engenheiros a fim de maximizar o fator de potência apresentado pelo retificador trifásico básico. Não é pretensão deste trabalho apresentar soluções de correção de fator de potência em estruturas retificadoras trifásicas, mas sim calcado em uma destas alternativas, que será descrita no próximo item, propor e implementar um comando digital microprocessado com o propósito de maximizar o fator de potência desta estrutura, valendo-se, para isto, de técnicas digitais de geração de comando e controle.

2.4 - Estrutura Proposta com o Comando Digital

Será apresentado, neste item, o conversor AC-DC que será comandado digitalmente, implementado de tal forma a se ter um alto fator de potência. A concepção do projeto deste conversor permite controlá-lo através de interruptores auxiliares que são acionados em baixa frequência. O controle sobre o chaveamento destes interruptores dá a possibilidade da correção do fator de potência e uma pré-regulação da tensão na carga. A figura 2.4 mostra a estrutura retificadora com o diagrama de blocos simplificado do circuito digital, responsável pelo comando dos interruptores S_a , S_b e S_c .

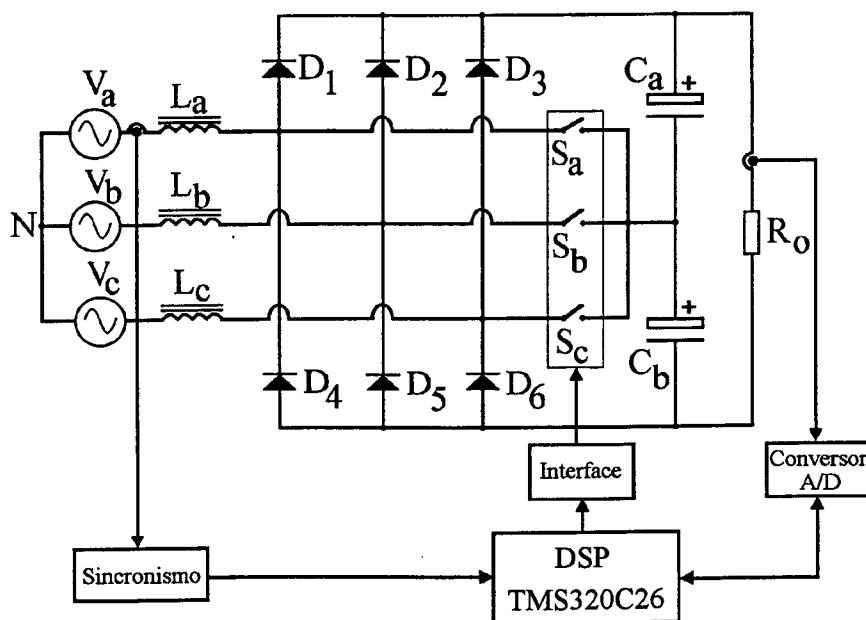


Fig. 2.4 - Retificador trifásico com circuito de comando e controle digital.

Com relação ao retificador básico mostrado no item 2.3, foram adicionados indutores em cada uma das fases e, em série com estes, foram conectados interruptores semicondutores (S_a , S_b e S_c) cujo ponto comum é o nó central entre os capacitores C_a e C_b .

2.4.1 - Operação Básica

A figura 2.5 mostra as formas de onda típicas da corrente de entrada em uma das fases e da respectiva tensão para o retificador trifásico proposto na figura 2.4.

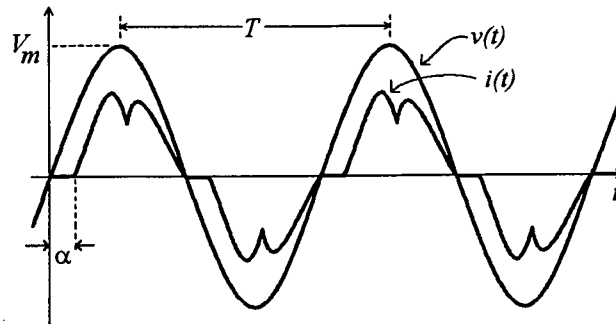


Fig. 2.5 - Tensão e corrente de entrada típicas de um retificador trifásico com indutores nas linhas de entrada.

A introdução de filtros indutivos faz com que os diodos da ponte retificadora conduzam por mais tempo, devido ao atraso da corrente provocado pela colocação dos indutores, sendo que o bloqueio pode ocorrer em qualquer ponto do intervalo entre 150° - 180° . No intervalo inicial (α), correspondente a 0° - 30° , os diodos da ponte ainda se encontram bloqueados. Com a introdução dos interruptores auxiliares é possível criar um caminho alternativo para circular a corrente de fase neste intervalo inicial.

A tentativa é de fazer circular corrente durante um intervalo máximo de tempo, correspondente a todo um semi-ciclo. Com isto, pretende-se aproximar a forma de onda da corrente de fase a de uma senóide, de tal forma a se obter uma baixa taxa de distorção harmônica total e um pequeno ângulo de defasagem da componente fundamental da corrente em relação a da tensão e como consequência, um elevado fator de potência.[21]

Estes interruptores são colocados em estado de condução por um intervalo de tempo que corresponde a um ângulo que pode variar desde zero graus (0°) a trinta graus (30°) do período da rede, justamente no intervalo onde os diodos da ponte encontram-se bloqueados.

2.4.2 - Característica de Saída do Conversor

Através de ensaios realizados no laboratório, para um protótipo de 6 KW com tensão de entrada fase-neutro 127 V, foram traçados gráficos relativos à tensão de saída do conversor em função da potência e do ângulo de condução dos interruptores, obtendo-se a característica de saída deste conversor.

O gráfico da figura 2.6 mostra a característica da saída do conversor, em função da razão entre a tensão média de saída V_{out} e a tensão de fase V_{in} (127 V). Com o aumento da corrente de carga esta relação diminui, o que equivale a uma diminuição da tensão de saída V_{out} . Aumentando-se o ângulo de condução dos interruptores para uma mesma carga, há um aumento na relação V_{out}/V_{in} , fazendo com que a tensão de saída V_{out} aumente, visto que supõe-se constante a tensão de fase V_{in} .

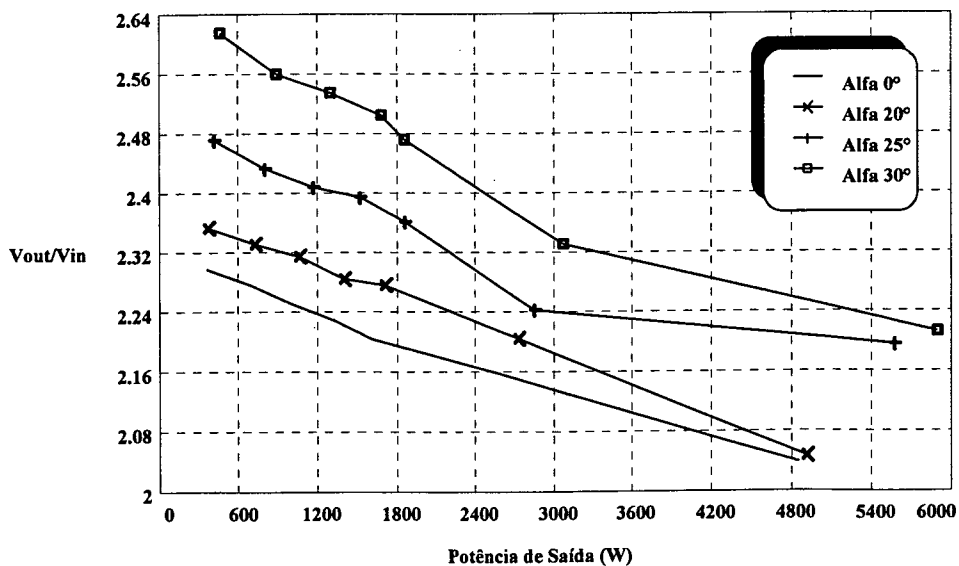


Fig. 2.6 - Característica de saída do conversor.

Analisando a característica de saída do retificador mostrado na figura 2.6, verifica-se um comportamento aproximadamente linear da tensão média de saída com relação a uma variação de carga, mantendo-se constante a tensão de fase na entrada do retificador e indutância do filtro.

Com o aumento do ângulo de condução dos interruptores auxiliares, a tensão de saída eleva-se, isto decorre da energia armazenada no indutor que posteriormente é transferida à carga, fazendo com que a tensão aumente. A quantidade de energia que é transferida à carga é diretamente proporcional ao tempo em que os interruptores permanecerem conduzindo.

Monitorando a tensão na carga, pode-se determinar o ângulo de disparo dos interruptores de maneira a regular a tensão de saída. Dependendo do nível de tensão que se deseja regular, o conversor pode operar com tensão constante praticamente em toda faixa de operação.

Admitindo-se, a título de exemplo, que se deseja manter a tensão de saída do retificador em 285 V DC. Supondo-se a tensão de fase constante no valor de 127 V, a relação V_{out}/V_{in} fica sendo:

$$\frac{V_{out}}{V_{in}} = \frac{285}{127} \cong 2,24 \quad (2.9)$$

Observando o gráfico da figura 2.6, pode-se conseguir a relação (2.9) variando o ângulo Alfa, ou seja, à medida que a potência de saída aumenta, o ângulo Alfa deverá aumentar, transferindo-se maior energia à carga e, conseqüentemente, compensando a queda natural da tensão na saída. Esta razão entre V_{out} e V_{in} igual a 2,24 pode ser mantida para uma grande faixa de operação do conversor, conforme pode ser verificado acompanhando o gráfico da característica de saída do conversor.

Para o mesmo protótipo de 6 KW, também foi traçada a característica do fator de potência. A figura 2.7 mostra o fator de potência desta estrutura para alguns ângulos de condução dos interruptores. Um fator de potência alto é obtido em função do ângulo alfa utilizado. Para

cargas menores, o valor do ângulo de condução deve ser menor para se obter fator de potência elevado. Para se manter um alto fator de potência para potências maiores de saída, o ângulo deve ser aumentado, conforme mostra a figura 2.7.

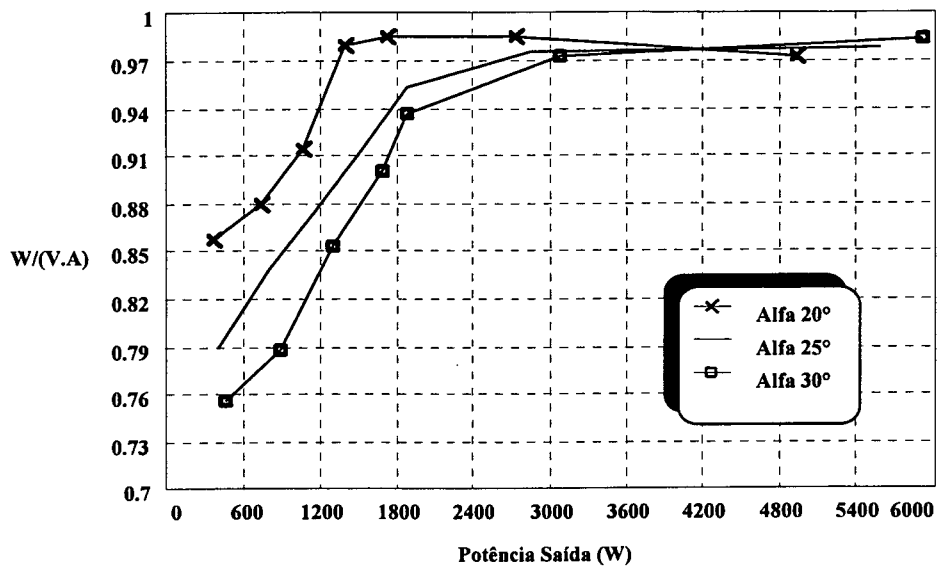


Fig. 2.7 - Fator de potência em função da carga.

Pode-se observar através das figuras 2.6 e 2.7, que a tensão de saída e o fator de potência estão intimamente ligados e dependentes do ângulo de condução dos interruptores. Na tentativa de manter a tensão regulada, o fator de potência também é favorecido, atuando-se no ângulo de condução dos interruptores, no intuito de regular a tensão na carga automaticamente, mantém-se elevado o fator de potência da estrutura. Com esta característica favorável, pode-se obter um retificador trifásico com tensão de saída regulada e elevado fator de potência, sem a necessidade de comando e controle sofisticados, simplesmente regulando a tensão de saída do retificador através do controle automático do ângulo de condução dos interruptores.

2.2.3 - Especificações Gerais

O protótipo do retificador trifásico a diodo, cujo controle é o tema apresentado neste trabalho, possui as seguintes especificações básicas de projeto:

Potência de saída:	P = 6000 W
Tensão de entrada de fase:	V_f = 127 V , 60 Hz
Tensão de saída regulada:	V_o = 285 V
Indutância do filtro:	4 mH

2.5 - Descrição do Comando Digital do Retificador

Este item visa a tornar familiar os elementos, a nível de blocos, da estrutura de comando digital, descrevendo a responsabilidade de cada um na composição do comando e controle do retificador.

A implementação do comando do retificador é dividida em blocos funcionais, cada um responsável pela passagem de informações ao processador digital de sinal (DSP), a fim de se realizar a operação desejada no controle da estrutura.

A figura 2.8 mostra o diagrama de blocos do comando digital, composto pelos seguintes blocos:

- *Processador digital de sinal (DSP).*

É o coração do sistema de comando e controle. É responsável pelos cálculos e decisões, seleção dos interruptores , geração do ângulo de disparo e a lei de controle.

- Circuito de sincronismo com a rede (CSR).

Este circuito monitora a tensão em uma das fases, detectando o exato instante onde a tensão desta fase passar por zero, avisando o DSP do momento correto da ordem de condução dos interruptores.

- Circuito de amostragem da tensão na carga (CAT).

É composto basicamente por um conversor analógico-digital, que transforma a tensão na carga em um valor digital, que posteriormente será tratado pelo DSP.

- Circuito de lógica e controle (CLC).

Através do circuito de lógica e controle, o DSP controla toda a operação de comando da estrutura, selecionando os interruptores a serem comandados, acionando o conversor A/D, enviando sinal de bloqueio para os interruptores. É a interface do DSP com os circuitos que compõem o comando do conversor.

- Circuito de drive dos interruptores (CDI).

Este circuito é responsável pela entrada em condução e bloqueio dos interruptores. Para isolar os sinais de comando do estágio de potência, utilizou-se isolador ótico.

- Circuito isolador e adaptador (CIA).

A tensão de saída do retificador, que será amostrada pelo conversor A/D, é uma tensão elevada, fazendo-se necessário uma adaptação deste valor para níveis admissíveis pelo conversor A/D utilizado. A função deste circuito é adaptar o valor da tensão na carga aos níveis de operação do conversor analógico-digital e, também, propiciar o isolamento entre a tensão na carga e o A/D, para isso foi utilizado um isolador ótico.

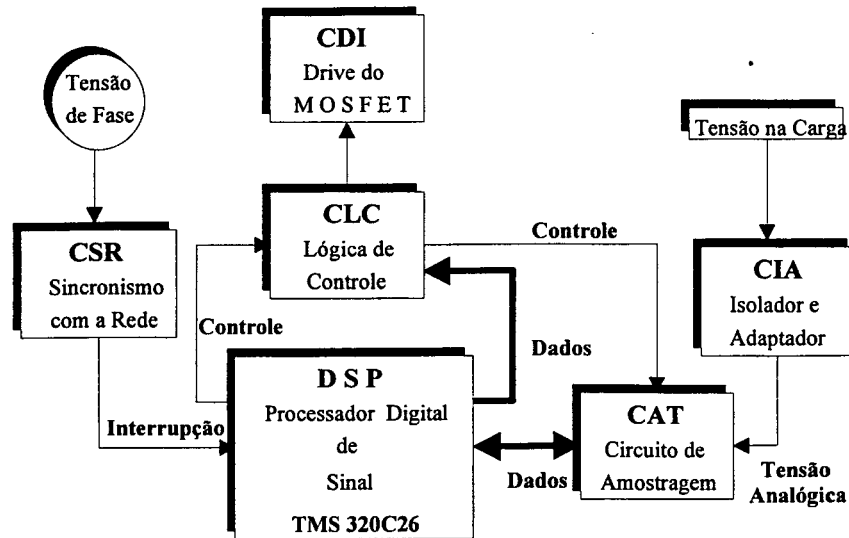


Fig. 2.8 - Diagrama de blocos do comando digital.

2.3 - Funções do DSP no Comando

O circuito de comando da estrutura de potência é baseado no DSP, estando sob sua responsabilidade o controle geral do circuito de comando. O objetivo é enviar pulsos de comando a três interruptores, cada um localizado em uma das fases. Na pretensão de maximizar o fator de potência é feita a regulação da tensão na carga através da variação da largura destes pulsos. Para obter este resultado de controle desejado, o DSP tem por finalidade desempenhar as seguintes funções:

- Determinar a largura dos pulsos de comando.
- Determinar o instante de disparo para cada um dos interruptores.
- Limitar a largura dos pulsos de comando entre 0° e 30° .
- Determinar os instantes da passagem por zero das fases sem monitoração.
- Efetuar a leitura da tensão na carga.
- Executar os cálculos do controlador PID digital.

Em resumo, o DSP deverá calcular corretamente a largura do pulso de comando, já que este determina o valor da tensão na carga e, conseqüentemente, o fator de potência. A largura do pulso é o ângulo de condução dos interruptores, a precisão com que se consegue variá-lo é de fundamental importância no ajuste da tensão de saída desejada.

O ângulo de disparo é gerado pelo contador interno do DSP, que é um contador decrescente, sendo que a cada 100ns ele é decrementado de um. Quando a contagem chegar a zero, uma interrupção é gerada, avisando o processador do término da contagem. O ângulo depende exclusivamente do valor que o contador deverá contar.

O valor colocado no contador deverá representar uma largura de pulso correspondente a um ângulo de 0° até 30° do período da rede (16,67ms), para o ângulo máximo de condução, que corresponde a um período de tempo de 1,3889ms (30°), o valor da contagem será 13.889 (1,3889ms/100ns).

Devido ao fato da contagem efetuar-se em pequenos intervalos de tempo (100ns), consegue-se uma boa precisão deste ângulo, podendo-se variá-lo em incrementos de $0^\circ 0' 7,78''$, ou seja, na faixa de 0° a 30° , o ângulo pode ser dividido por 13.889, podendo assim, ser incrementado ou decrementado em intervalos pequenos.

2.4 - Conclusão

Foi apresentado neste capítulo o conversor que se deseja controlar, o qual trata-se de um retificador trifásico a diodos com filtros indutivos associados a sua entrada. O objetivo é maximizar o fator de potência através da regulação da tensão na carga num determinado valor. Para alcançar este objetivo, o DSP comandará três interruptores semicondutores, cuja largura do pulso de comando determinará o valor da tensão na carga. Associa-se ao DSP outros circuitos, responsáveis por informações necessárias a tomada de decisões para o correto comando dos interruptores. O resultado final pretendido é um retificador com alto fator de potência e tensão de saída regulada.

CAPÍTULO III

IMPLEMENTAÇÃO DO CIRCUITO DE COMANDO

3.1 - Introdução

A proposta deste trabalho é o desenvolvimento e implementação de um comando digital microprocessado, possibilitando a maximização do fator de potência da estrutura retificadora trifásica a diodos a qual foi apresentada no capítulo anterior. Este capítulo vai tratar do circuito de comando dos interruptores auxiliares do retificador, descrevendo a forma como devem ser gerados os pulsos de comando, mostrando como foram implementados cada um dos circuitos responsáveis pela estrutura do comando, bem como a lógica de controle digital desenvolvida.

3.2 - Comando dos Interruptores Auxiliares

A variável de controle da estrutura de potência é a tensão DC na carga. A atuação apropriada no ângulo de condução dos três interruptores auxiliares permitirá incrementar o fator de potência do retificador. O que será apresentado neste item é a forma como devem ser gerados os pulsos de comando para cada interruptor, objetivando maximizar o fator de potência.

Os sinais de comando dos interruptores auxiliares são pulsos cuja largura deve variar de um ângulo entre 0° a 30° do período da rede de alimentação (1/60Hz). Estes pulsos devem ser sincronizados com a passagem por zero da tensão de fase a qual o interruptor esta associado.

A figura 3.1 mostra o formato dos pulsos de comando, sendo que a tensão na carga determina o valor adequado deste ângulo (α), visto que, a pretensão de conseguir um alto fator de potência está ligada ao controle da tensão na carga, conforme descrito no capítulo II.

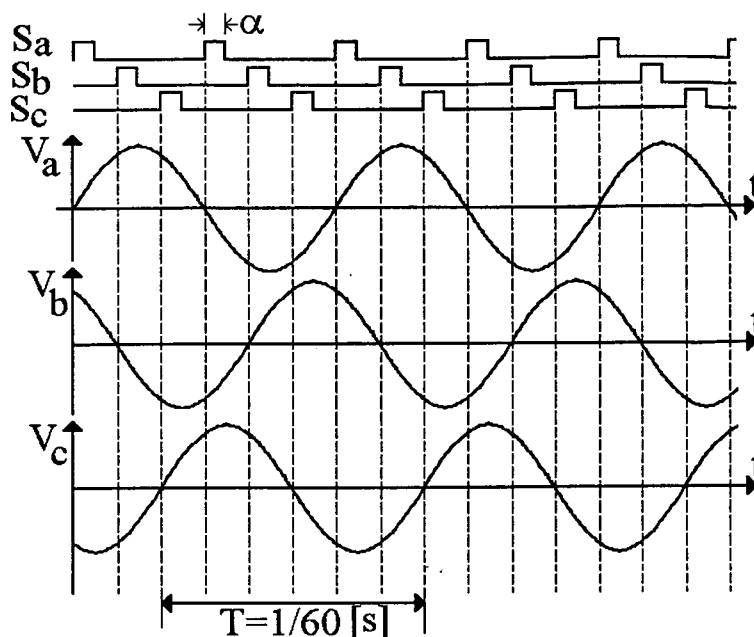


Fig. 3.1 - Pulsos de comando para os interruptores S_a , S_b e S_c .

A responsabilidade do controle digital é reproduzir os pulsos de comando mostrados na figura 3.1, além disto, o DSP terá que determinar a largura dos pulsos de comando, em função da tensão de saída, que devem iniciar sempre na passagem por zero da respectiva fase.

3.3 - Circuito de Sincronismo com a Rede

Os pulsos de comando de cada interruptor são enviados quando a tensão de fase, à qual o mesmo está conectado, atingir zero. Este instante é determinado através do circuito da figura 3.2, que tem por finalidade obter o sincronismo do sinal de comando dos interruptores com a passagem por zero da rede de alimentação. O circuito usa um comparador *LM311* para produzir um pulso que servirá para gerar um pedido de interrupção externa no DSP.

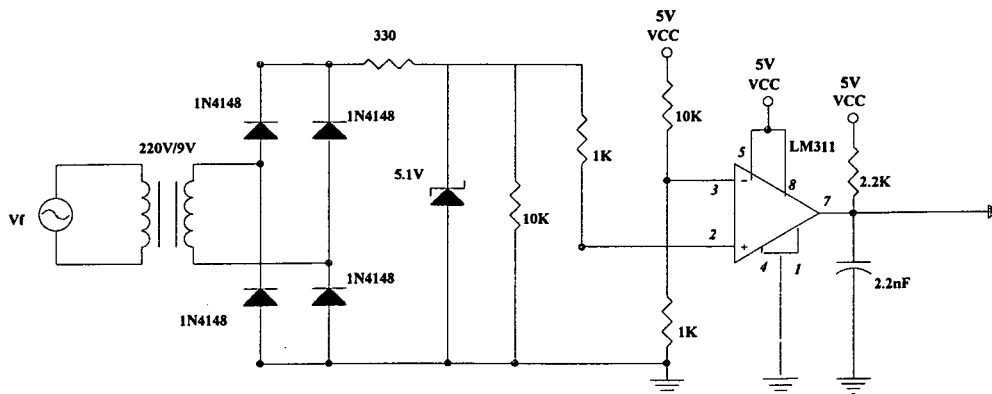


Fig. 3.2 - Circuito de Sincronismo.

A fonte V_f representa a tensão em uma das fases de entrada do retificador. A tensão do secundário do transformador é retificada e aplicada à entrada não inversora (pino 2) do *LM311*, que é comparada com um nível de tensão próximo de zero, injetado na entrada inversora (pino 3).

Quando a tensão da rede for menor que este nível, a saída do *LM311* terá nível de tensão zero, por outro lado se o sinal da rede for maior, o comparador apresenta-se saturado positivamente. A saída do *LM311*, que corresponde ao pino 7, permanece constantemente em nível alto (5 V), exceto no instante onde a tensão da rede ficar próxima a zero. Com isso, tem-se a geração de um pulso próximo ao instante da passagem por zero da rede. A figura 3.3 mostra o sinal de saída do comparador, observa-se que a geração do pulso tem início antes do exato instante da passagem por zero da tensão da rede. É feito um ajuste por software, gerando-se um tempo morto, de tal forma que o interruptor localizado na fase monitorada seja comandado a conduzir no instante em que a tensão efetivamente atingir zero (representado na figura 3.3 por "Zero").

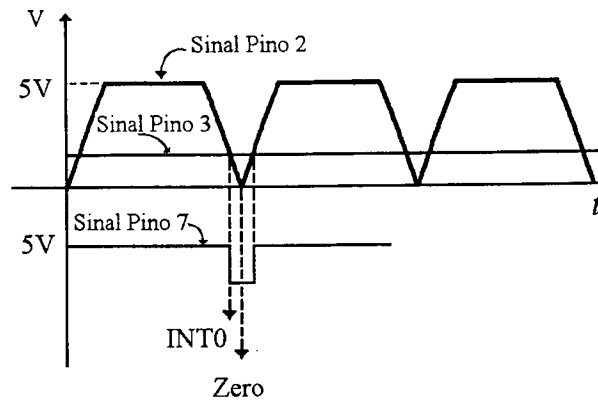


Fig. 3.3 - Sinal na saída do comparador (pino 7).

Este sinal, que é obtido a cada passagem por zero da tensão de fase, está conectado ao pino 20 (INT0) do DSP, gerando um pedido de interrupção no DSP. Esta interrupção avisa o microcontrolador da passagem por zero da tensão de fase. A interrupção utilizada é INT0. Quando o DSP (*TMS320C26*) recebe um pedido de interrupção via INT, o programa é desviado para a rotina de serviço de interrupção, que identifica o interruptor a ser comandado, bem como a largura do pulso de comando. Foi utilizado um circuito de sincronismo para monitorar a tensão em uma das fases e os pulsos de comando para as outras duas fases do sistema trifásico de entrada do retificador são sincronizados por software, conforme será tratado no próximo item.

3.4 - Circuito de Drive e Geração dos Comandos

Este circuito produzirá os sinais de comando para os interruptores, cujas formas ficaram estabelecidas na figura 3.1 (Pulsos de Comando para os Interruptores Sa, Sb e Sc).

O circuito da figura 3.4 é responsável pela geração dos pulsos de comando dos interruptores. O interruptor a ser comandado é um *MOSFET* tipo *IRF740*. Os componentes mais importantes empregados na implementação deste circuito foram: Buffer inversores (7416),

portas OU (7432) e latch (74374). O comando está isolado do circuito de potência através de optoacopladores *TIL111*, cada qual alimentado individualmente com uma tensão $V_{cc}=15V$.

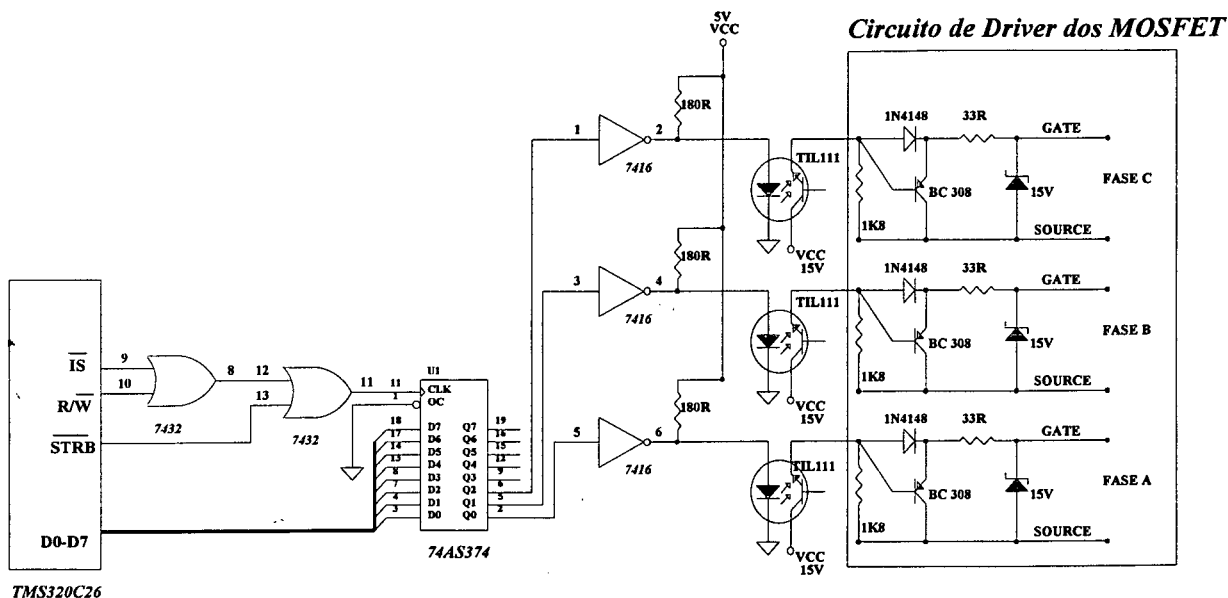


Fig. 3.4 - Circuito de drive e seleção dos MOSFET.

São três os interruptores a serem comandados, cada um relativo a uma fase, conforme mostra a figura 3.4. Estes interruptores devem ser bidirecionais em corrente, pois devem permitir a passagem da mesma nos dois semi-ciclos da tensão de fase. Para conseguir esta bidirecionalidade, os interruptores foram construídos usando-se um *MOSFET* inserido em uma ponte de quatro diodos, conforme mostra a figura 3.5. Estes interruptores conduzirão num determinado espaço de tempo que vai de zero (0) a trinta (30) graus da tensão de fase. A frequência da rede é 60Hz e isto equivale a um período de condução para os *MOSFET* entre os intervalos de tempo de 0s à 1,389 ms (30°).

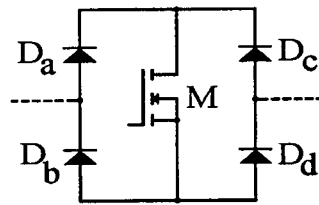


Fig. 3.5 - Circuito de um dos interruptores.

3.4.1 - Operação Básica

O circuito de drive e geração dos comandos funciona da seguinte maneira:

O DSP fica em estado de espera aguardando um pedido de interrupção externa via pino 20 (INT0), quando isto ocorrer, indica que a tensão da fase que estiver sendo monitorada pelo circuito da figura 3.2, atingiu tensão zero. Assim que esta interrupção é reconhecida pelo processador, imediatamente o programa é desviado para a rotina de serviço de interrupção.

Esta rotina faz com que o *MOSFET*, que se encontra na fase que atingiu tensão zero, seja comandado a conduzir. Neste momento, o contador interno do DSP começa a contar o tempo relativo ao ângulo de disparo previamente determinado e armazenado em uma posição de memória.

O DSP aguarda o término da contagem, e quando isto ocorrer, é gerada uma interrupção interna, avisando-o que o contador chegou a zero. Neste instante é enviado, via porta de saída, um sinal de bloqueio ao respectivo *MOSFET*.

O instante de disparo dos outros dois *MOSFET* é determinado por software, já que foi utilizado apenas um circuito de sincronismo. A figura 3.6 mostra os pulsos de comando que devem ser enviados aos *MOSFET* localizados em cada uma das três fases.

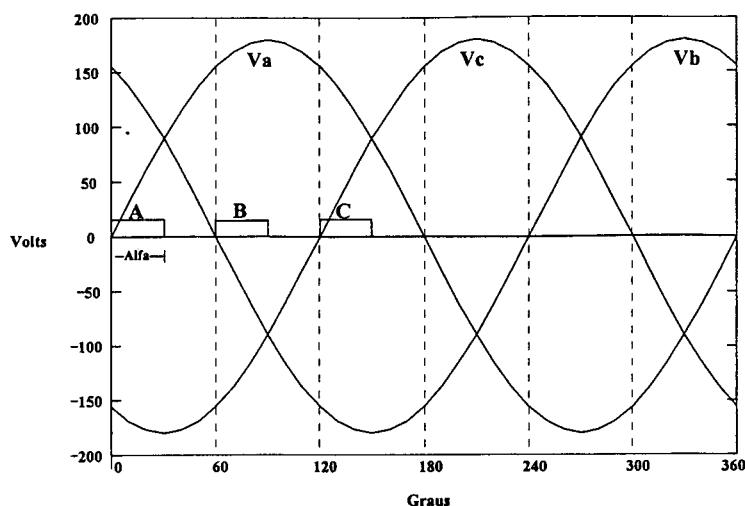


Fig. 3.6 - Pulsos de comando para cada um dos MOSFET.

Quando a tensão na fase A atingir zero, isto indica que a fase B terá sua tensão igual a zero num ângulo de 60 graus a partir deste, ou seja, como a frequência é 60Hz, isto levará 2,7778 ms. Basta então o timer contar este tempo e, após o fim da contagem, enviar o comando para a fase B. O mesmo ocorre com a Fase C que vai atingir o valor nulo a 60 graus da fase B.

Como o contador está ocupado na contagem de um valor, que representa a largura do pulso de comando (alfa) da fase A, não é necessário inicializar o contador com o valor relativo ao ângulo de 60°, que seria a posição onde a fase B vai atingir tensão nula, pois como o timer já contou um valor alfa que vai de 0 a 30 graus, basta fazer o timer contar a diferença (60 - Alfa), ou seja, quanto falta para os 60 graus. O mesmo procedimento é tomado quando o pulso de comando deve ser enviado para a fase C.

Com isso, tem-se uma economia de circuito necessária para sincronismo dos sinais de comando. Em uma das fases é feita a detecção da passagem por zero da tensão, a cada 180 graus os pulsos são novamente sincronizados com esta tensão de fase, fazendo com que o erro causado pelo software de sincronismo das outras duas fase não se propague.

3.4.2 Envio do Comando para os Interruptores

Uma vez detectada a passagem por zero da tensão de uma das fases, ou mesmo identificando-se por software que uma das fases atingiu tensão zero, cabe agora enviar um pulso de comando para o *gatilho* do *MOSFET* associado à fase cuja tensão é zero. Para identificar cada um dos três interruptores, foi atribuído um valor que o identifica, em função da saída da "*LATCH*" 74374. Na figura 3.4, cada um dos drives do *MOSFET* é conectado em uma das oito saídas da 74374. A seleção dos interruptores é feita mediante o envio de um dado para a "*LATCH*". A tabela 1.1 mostra o valor utilizado que identifica cada um dos *MOSFET*.

D7	D6	D5	D4	D3	D2	D1	D0	COMANDO	VALOR DECIMAL
X	X	X	X	1	1	1	0	Condução MOSFET fase A	14
X	X	X	X	1	1	0	1	Condução MOSFET fase B	13
X	X	X	X	1	0	1	1	Condução MOSFET fase C	11
X	X	X	X	1	1	1	1	Bloqueio dos MOSFETs	15

Tabela 1.1 - Lógica de seleção dos MOSFETs.

Para enviar um sinal de gatilho para um dos *MOSFET*, é executada uma instrução tipo **OUT** *dma,PA*. Esta instrução envia um dado de 16 bits, localizado em uma posição de memória (*dma*), para o endereço da porta especificada em *PA*. Quando executada uma instrução deste tipo, o DSP gera sinais de controle que são utilizados na implementação de uma lógica responsável pelo envio do dado disponível no barramento de dados ao *LATCH 74374*. Os sinais de controle utilizados foram o IS (Sinal que indica acesso de entrada/saída), STRB (Sinal de Strobe) e R/W (Sinal de leitura e escrita). A posição de memória *dma* deverá conter um valor que identifica o *MOSFET* que se deseja comandar, conforme a tabela 1.1. O diagrama de tempo dos sinais utilizados é mostrado na figura 3.7.

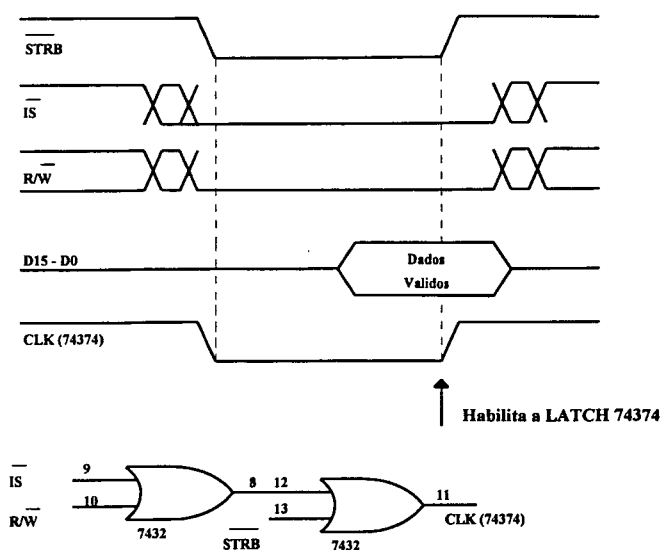


Fig. 3.7 - Digrama de tempo dos sinais utilizados na lógica de comando.

Foram utilizadas duas portas **OU** para formar a lógica de habilitação da **74374**, conforme mostra a figura 3.7, permitindo obter o sinal **CLK (74374)** que irá habilitar a transferência de um dado colocado na entrada da **LATCH** para a saída. Esta habilitação é feita na transição de zero para um e, pode-se observar na figura acima, que quando ocorrer esta transição, o dado encontra-se válido no barramento de dados do DSP. Assim, o valor colocado no barramento determinará o estado das saídas da **LATCH**.

O bloqueio dos **MOSFET** é feito através de um **OUT 15d**, com isto a saída da **LATCH**, na qual estão conectados os drive de comando dos **MOSFET**, é levada a nível alto, logo na saída do inversor (7416) tem-se nível baixo, fazendo com que o "led" do optoacoplador (TIL111) esteja sob tensão zero, não podendo então, excitar o fototransistor, que permanecerá aberto, não impondo tensão de gatilho nos **MOSFET**.

3.5 - Circuito de Amostragem da Tensão na Carga

A função deste circuito é obter uma amostra da tensão na carga e convertê-la num valor que será lido pelo DSP. A figura 3.8 mostra o circuito, composto por um conversor *A/D* de 12-bits tipo *AD574A* com tempo médio de conversão de $35\mu\text{s}$, dois *BUFFER 74ALS244*, um circuito de isolamento e adaptação da tensão na carga e a lógica de controle e habilitação do conversor *A/D*.

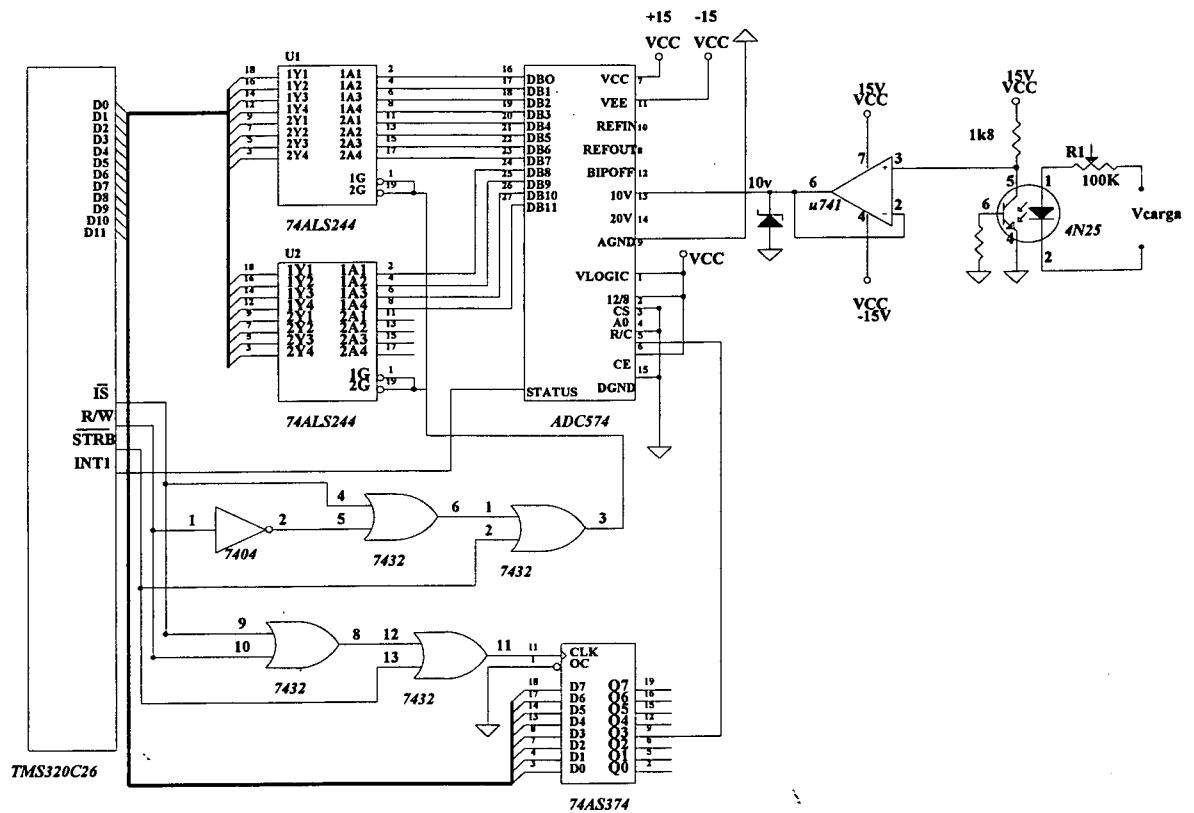


Fig. 3.8 - Circuito de amostragem da tensão na carga.

A conversão é controlada pelo sinal aplicado ao pino 5 (R/C) do *AD574A*, o qual é oriundo da saída *Q3* da *LATCH 74374*. Foram utilizados duas portas *OU* e uma inversora para a

lógica de leitura do dado convertido. A tabela abaixo mostra o funcionamento do conversor em relação ao sinal aplicado à entrada *R/C* do conversor *A/D*.

<i>CE</i>	<i>CS</i>	<i>R/C</i>	<i>12/8</i>	<i>A0</i>	<i>OPERAÇÃO</i>
1	0	0	X	0	Inicia conversão de 12-bits
1	0	1	1	X	Habilita saída dos dados da conversão

Quando *R/C* for colocado em nível alto, o valor da conversão torna-se disponível no barramento de saída do *AD574A*, se o sinal no pino *R/C* estiver em nível baixo, é iniciada uma nova conversão. No diagrama de tempo da figura 3.9 são mostrados os sinais gerados para operação do conversor.

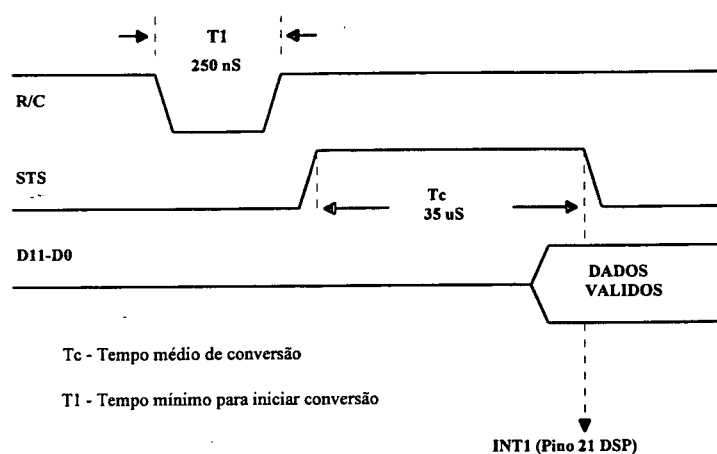


Fig. 3.9 - Diagrama de tempos do conversor A/D

Para iniciar a conversão de um valor analógico aplicado à entrada (10V) do *AD574A*, a saída *Q3* da *LATCH* deverá estar em nível baixo (0) por um tempo mínimo de 250 ns, sendo este tempo gerado por software. Depois de gerado este pulso, a conversão é iniciada. O sinal aplicado na entrada *R/C* do conversor é levado a nível alto, com isto após concluída a conversão, o sinal *STS* vai a nível lógico baixo, provocando um pedido de interrupção no DSP via entrada *INT1*. Assim que este pedido de interrupção é reconhecido, o microcontrolador terá disponível para leitura o dado já convertido e colocado no barramento do *AD574A*. Basta efetuar uma

operação de leitura (IN), que o dado poderá ser lido e armazenado pelo DSP. Este valor de tensão convertido e lido é a variável de controle da estrutura de potência, que através de uma rotina de controle determinará o valor do ângulo alfa (α) de disparo dos *MOSFET*.

3.6 - Circuito Isolador Adaptador

A tensão de saída do conversor pode variar aproximadamente de 280V à 340V, conforme gráfico da figura 2.6 (Característica de Saída do conversor). Foi utilizado o pino (13) de entrada do conversor *AD574A*, que permite a tensão máxima de 10V, com isso, faz-se necessário adaptar o valor de tensão da carga a níveis suportáveis pelo conversor A/D, ou seja, a tensão analógica de entrada no pino (13) pode variar entre 0V a 10V. Utilizou-se um optoisolador tipo *4N25* em conjunto com um amplificador operacional *741* funcionando como buffer. Com isso, obtém-se um isolamento da tensão na carga e uma adaptação de nível do sinal.

Pode-se conseguir uma característica de saída praticamente linear do optoacoplador *4N25*, desde que este seja polarizado adequadamente. Com o circuito mostrado na figura 3.10 foram feitos ensaio em diversos pontos de polarização. Variou-se a tensão de entrada V_{in} , verificando-se o comportamento da tensão de saída V_{out} . Atuando nos resistores variáveis R1 e R2 obtém-se pontos de operação diferentes do *4N25*. Para alguns valores comerciais dos resistores R1 e R2 foram levantados a curva característica do optoisolador ($V_{in} \times V_{out}$), conforme mostrado no gráfico da figura 3.11.

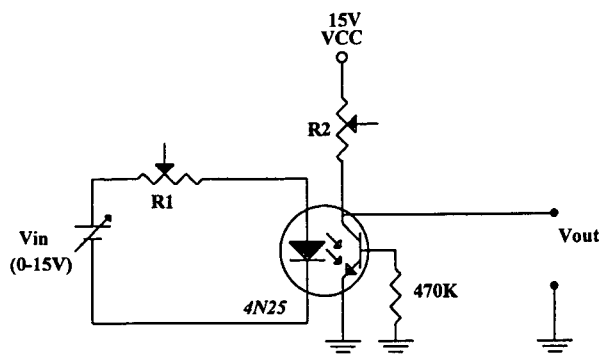


Fig. 3.10 - Circuito básico para teste optoacoplador.

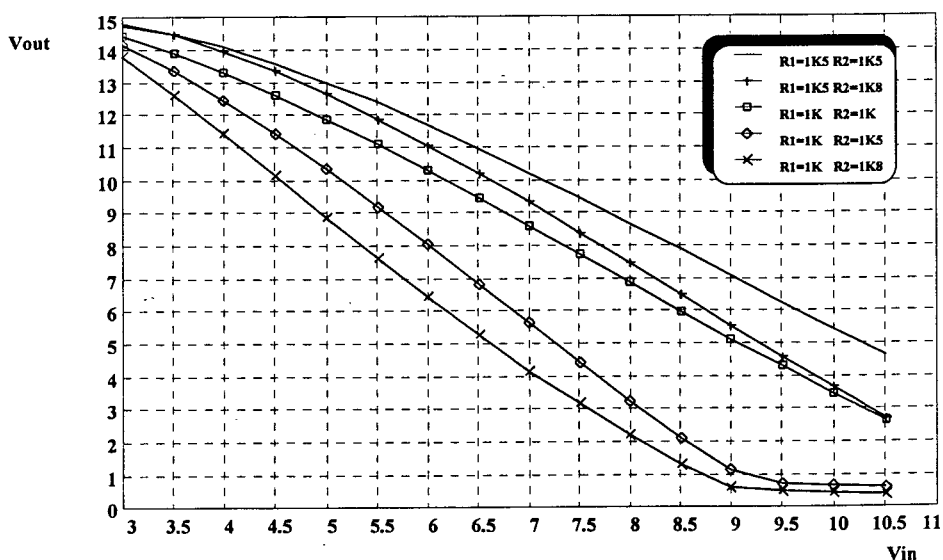


Fig. 3.11 - Curvas característica do 4N25.

Conforme mostra a figura 3.11, foi escolhido um ponto de polarização na região mais linear do 4N25, de tal forma a cobrir uma faixa ampla de operação do conversor AD574A. Optou-se pela curva característica onde os resistores $R1=1K$ e $R2=1K8$ foram ensaiados. Esta curva de polarização é destacada na figura 3.12, onde se determina os limites úteis que serão utilizados no circuito de amostragem da tensão de saída do retificador trifásico.

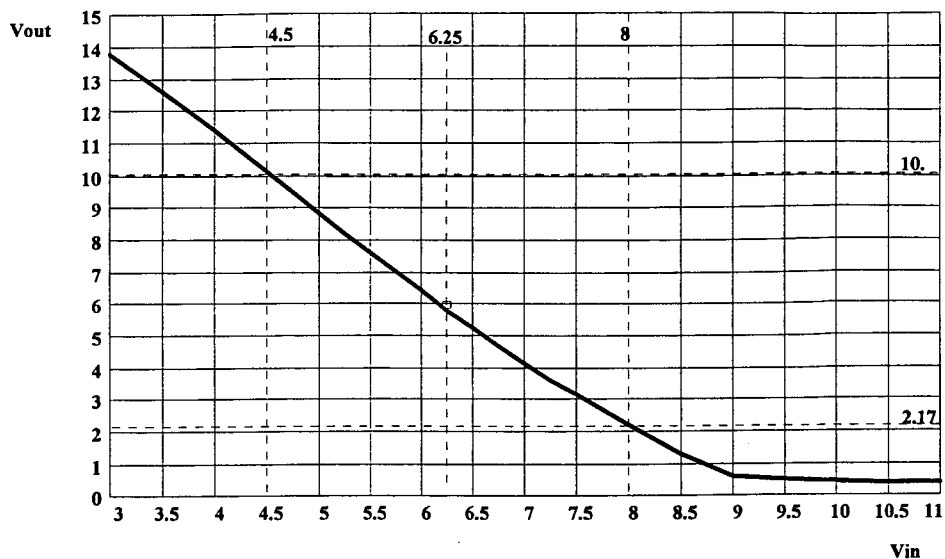


Fig. 3.12 - Característica do 4N25 para o ponto de polarização onde $R1=1K$ e $R2=1K8$

Variando-se a tensão V_{in} entre os limites de 4,5 e 8 V, a tensão na saída (V_{out}) do 4N25 varia, aproximadamente, de 10V a 2.17 V. Ajusta-se o resistor $R1$ (Figura 3.8) de tal maneira que a tensão de saída do retificador, correspondente ao valor que se deseja regular, corresponda a um ponto no centro da reta (6.25 V) entre os valores acima mencionados. Com isso para variações de carga maiores ou menores, tem-se o valor de saída (V_{out}) do optoacoplador 4N25 dentro dos limites de operação do conversor A/D (0 - 10V).

Para o ponto de operação escolhido, a figura 3.13 mostra os valores que representam a tensão de entrada no conversor A/D (V_{ad}) em função da variação de tensão na carga (V_{R0}). Observa-se que para variações de tensão de carga, a tensão na saída do 4N25, que será aplicada à entrada analógica do AD574A, encontra-se dentro da faixa de conversão (0 - 10V).

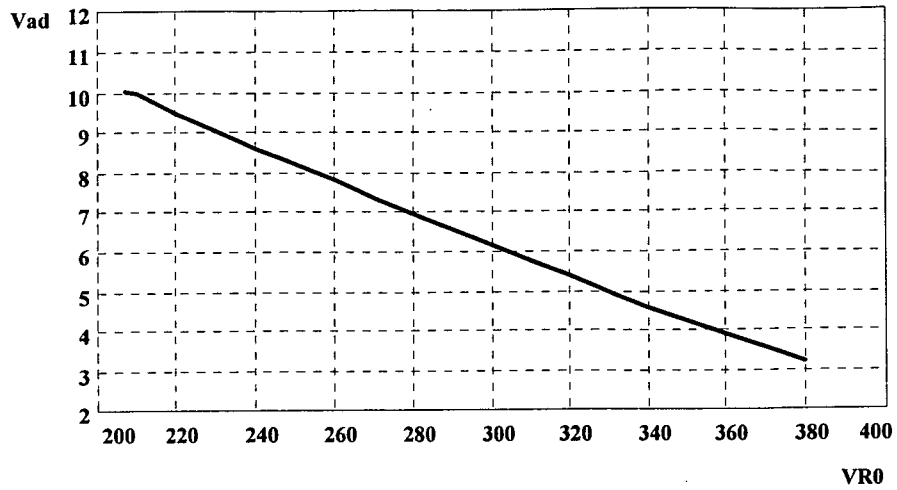


Fig. 3.13 - Tensão lida pelo A/D x Tensão na carga.

A figura 3.14 apresenta o valor lido pelo conversor A/D e convertido em decimal (VC) em função da tensão na carga (VR0). Para obter a regulação da tensão de saída, o valor da tensão a ser mantida na saída do retificador é convertido e armazenado na memória, tendo-se este valor como a tensão de referência a ser seguida pelo controle do ângulo de disparo dos *MOSFETs* do retificador trifásico.

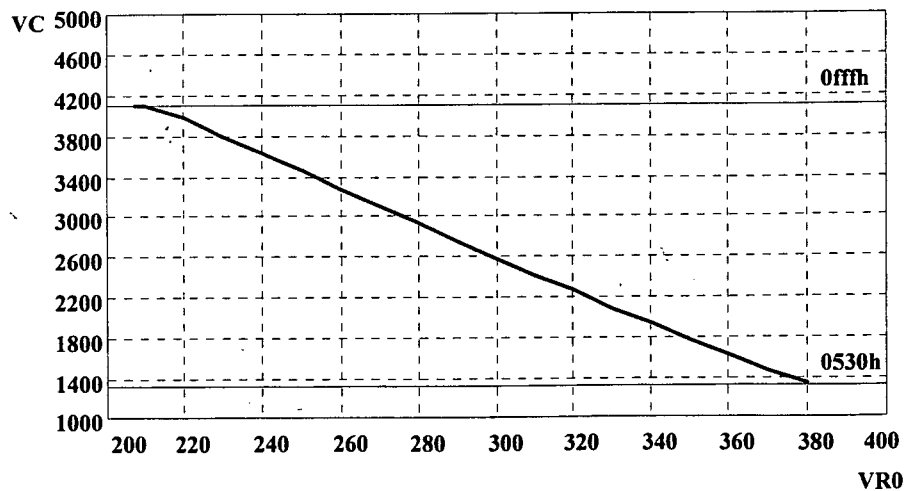


Fig. 3.14 - Valor da conversão em decimal x Tensão na carga.

3.7 - Diagrama Completo da Interface

A fim de dar uma visão global do circuito de comando e controle, é mostrado na figura 3.15 o diagrama completo deste circuito, onde é mostrada a especificação de cada componente utilizado na implementação.

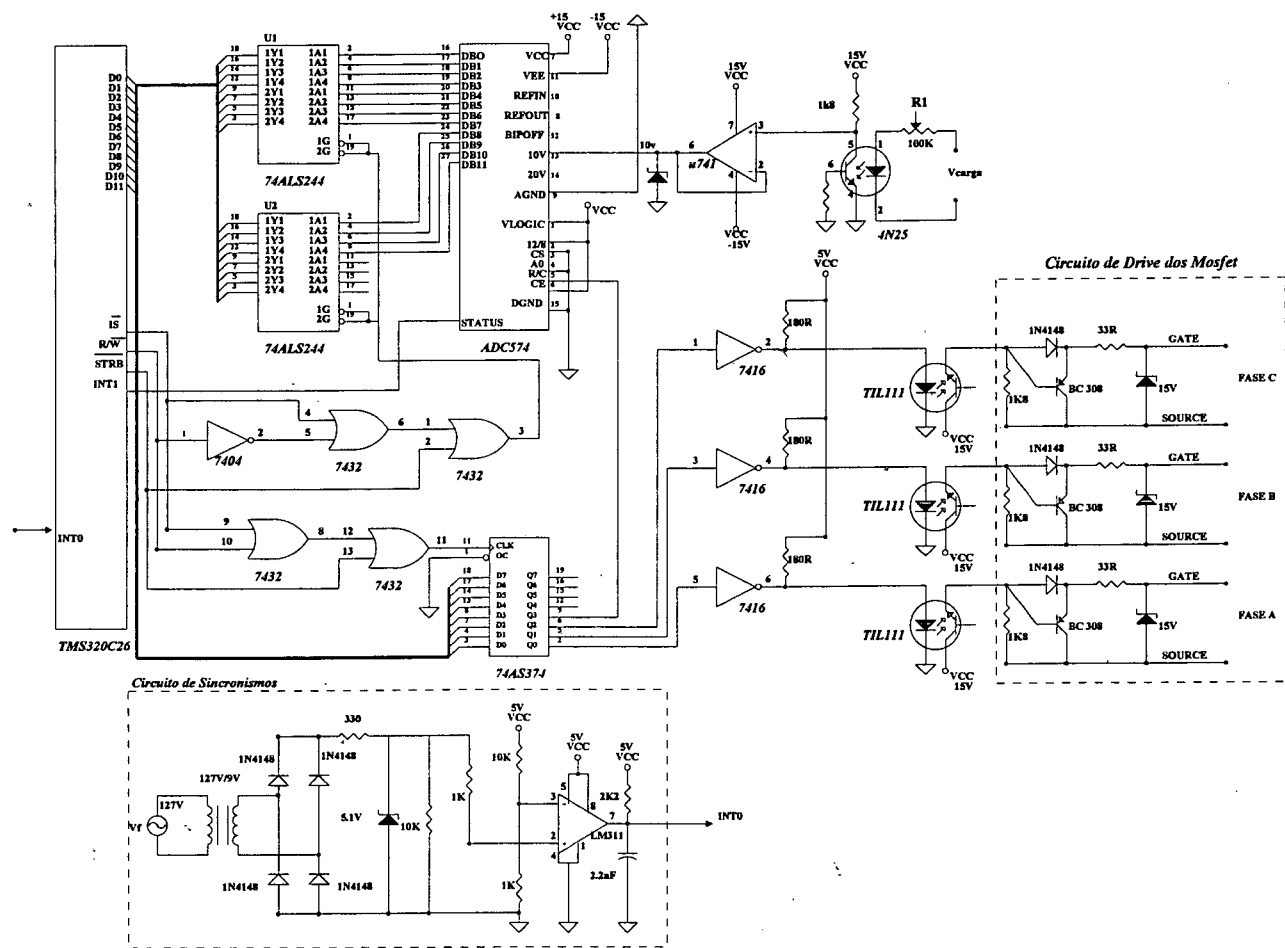


Fig. 3.15 Diagrama completo do circuito de comando e controle.

3.8 - Conclusão

Neste capítulo foram mostrados os circuitos que formam a estrutura de comando e controle do retificador trifásico, sendo descritos a forma dos pulsos de comando dos MOSFET, os circuitos de leitura de tensão e sincronismo, bem como a lógica de operação destes circuitos.

Os circuitos foram desenvolvidos de maneira simples e utilizam poucos componentes. Verificou-se que eles desempenharam satisfatoriamente suas funções, não apresentando resultados inesperados de operação.

CAPÍTULO IV

O SOFTWARE DE CONTROLE

4.1 - Introdução

Neste capítulo serão apresentadas as rotinas desenvolvidas no *TMS320C26* para maximizar o fator de potência do retificador trifásico a diodos através do controle e envio de pulsos de comandos aos *MOSFETs*. Estas rotinas foram desenvolvidas em linguagem assembler e carregadas no DSP a partir de um microcomputador conectado via porta serial. O programa é enviado ao DSP através de um ambiente de desenvolvimento para este fim, podendo ser avaliado o desempenho das rotinas através do computador, como a situação dos registradores, registradores de status, conteúdo da memória, etc.. O software é composto por um programa principal e diversos subprogramas.

4.2 - Rotina Principal

O controle geral da estrutura de potência é feita através do processamento de uma rotina principal, que é responsável pela inicialização de todas as variáveis do sistema, como a configuração dos vetores de interrupção utilizados, as constantes de ganho do controlador PID, o valor de referência da tensão na saída do retificador e os valores que identificam cada um dos *MOSFETs*, enfim, esta rotina prepara o sistema para a operação de comando e controle, que é efetuado ao longo da execução dos subprogramas.

O diagrama de blocos da figura 4.1 mostra o programa principal com os respectivos subprogramas.

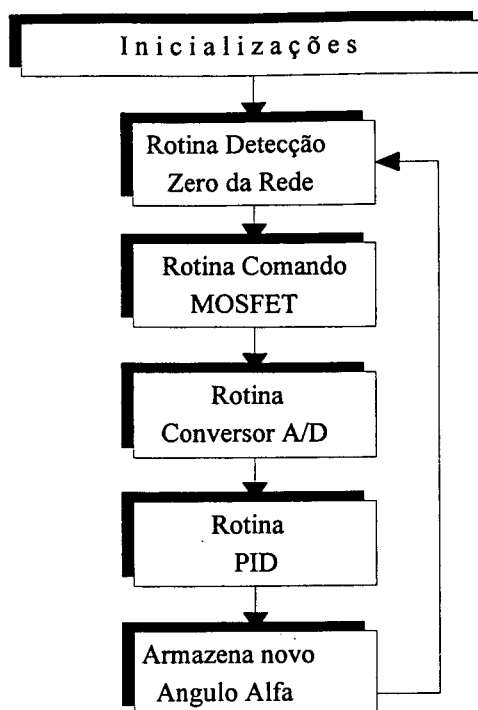


Fig. 4.1 - Fluxograma do programa principal.

Após concluída as devidas inicializações, o DSP começa a executar os subprogramas conforme mostra o diagrama da figura 4.1, cada um destes é responsável pela passagem de informações ao DSP, com o intuito de efetuar a correção do Fator de Potência. Nos ítems que seguem, serão detalhadas a descrição de operação de cada um dos blocos que compõem a rotina principal.

4.3 - Rotina de Detecção da Passagem por Zero da Rede

Esta rotina é responsável por receber a informação da passagem por zero da tensão de uma das fases. O DSP fica em estado de espera, aguardando uma interrupção via INTO, que vai determinar o exato instante em que a fase que estiver sendo monitorada passa por zero. Podendo assim, determinar o interruptor que vai receber o pulso de comando. O diagrama de blocos desta rotina é mostrado na figura 4.2.

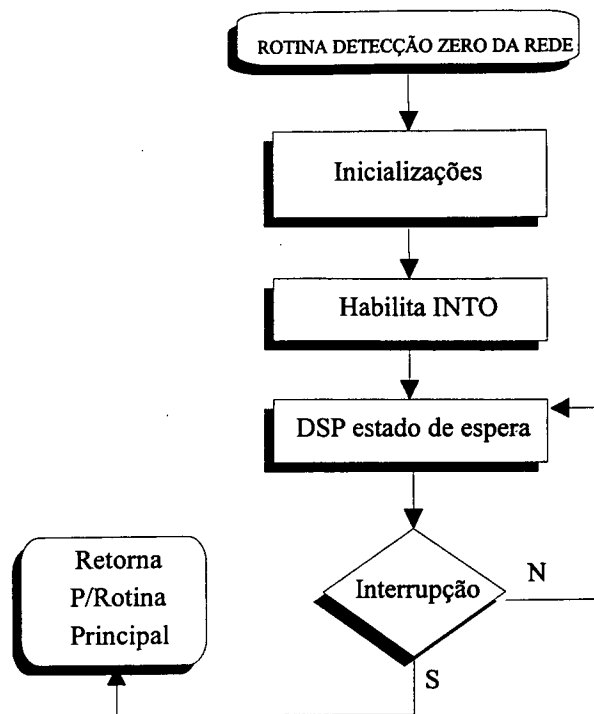


Fig. 4.2 - Fluxograma da rotina detecção zero da rede.

A rotina inicia preparando o dado que será enviado a *LATCH*, relativo ao *MOSFET* localizado na fase em monitoração, em seguida, a máscara de interrupção, fazendo com que somente a interrupção externa INTO seja habilitada, ou seja, o DSP vai aguardar um pedido de interrupção através de um sinal aplicado ao pino 20 (INTO), sinal este derivado do circuito de sincronismo, mostrado na figura 3.2 do capítulo III. O programa desenvolvido é apresentado abaixo.

Rotina detecção passagem por zero da rede.

```

zac
lack      11111110b      ; Valor relativo ao comando do MOSFET da fase
                               monitorada.

ldpk      B1
sac1      GATE
ldpk      0
lack      5H              ; Seta a máscara de interrupção INTO (0 0 0 1 0 1).
sac1      IMR             ; Transfere nova máscara para IMR(0 0 0 1 0 1).
  
```

ldpk *B1*
idle

; *Aguarda interrupção via INTO.*

4.4 - Rotina de Comando dos MOSFET

Esta rotina serve para determinar a seqüência de comando dos interruptores. Um dos *MOSFETs* é comandado pela detecção da passagem por zero, nas outras fases o comando é enviado mediante cálculo do instante de sua passagem por zero, já que, como as fases estão defasadas de um valor conhecido (120°), é possível determinar este instante. A figura 4.3 mostra o diagrama de blocos desta rotina.

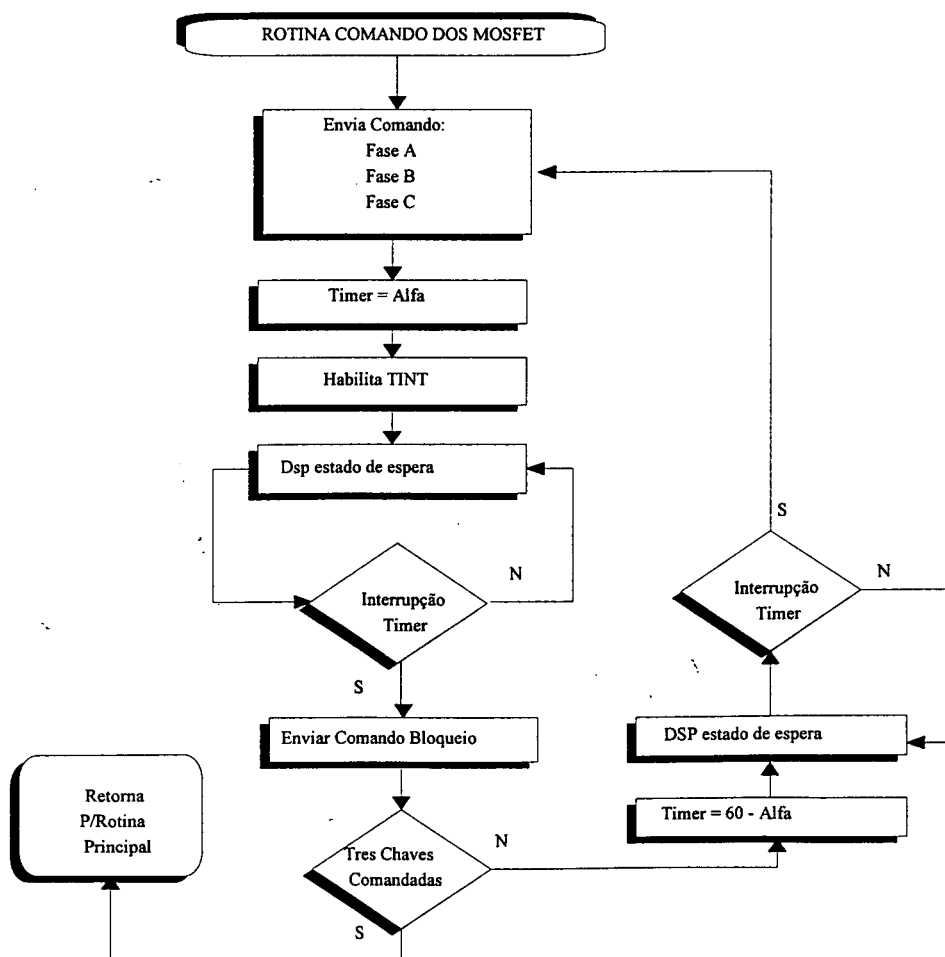


Fig. 4.3 - Fluxograma da rotina de comando dos MOSFET.

Uma vez que o DSP recebeu um pedido de interrupção através da detecção da passagem por zero de uma das fases, o programa passa a executar a *Rotina Comando dos MOSFETs*. Admitindo que a fase monitorada seja a fase A, o DSP enviará um sinal de *gatilho* ao *MOSFET* localizado nesta fase. Imediatamente, o contador interno inicia a contagem do ângulo alfa de disparo, aguardando então, o término da contagem para o envio de um sinal de bloqueio ao *MOSFET* que está em condução. Uma vez encerrado o comando para o *MOSFET* da fase A, o contador é novamente solicitado, agora para determinar o instante que a fase B vai ter tensão nula. Quando isto ocorrer, é enviado um sinal de *gatilho* para o *MOSFET* localizado na fase B. Estas operações são repetidas até que os três *MOSFETs* sejam comandados. A rotina desenvolvida, responsável pelo envio dos comandos aos *MOSFETs*, é apresentada abaixo.

```
;  
; Rotina de Comando dos MOSFETs  
;
```

```
;  
; _____ Comando MOSFET Fase A
```

```

out      GATE,0h      ; Envia o sinal de comando para o MOSFET.
lac      UN           ; UN = Ângulo de disparo MOSFET.
ldpk     0
sac1     PRD          ; Carrega o contador do Timer com o valor do
sac1     TIM          ; ângulo de disparo dos MOSFET (UN).
lack     0Ch         ; Habilita interrupção TINT (Timer).
sac1     IMR          ;
call     NEXT        ; Rotina valor da contagem = 60° - alfa
ldpk     B1
eint
idle
out
lack     1111101b    ; Prepara comando para MOSFET Fase B
sac1     GATE
lac      UN           ; Carrega ângulo de disparo.
eint     ; Timer contando 60°- alfa
idle     ; Aguarda TINT, para disparo próximo MOSFET.
```

; _____ *Comando MOSFET Fase B*

```

out      GATE,0h      ; Envia o sinal de comando para o MOSFET.
ldpk     0
sacl     PRD          ; Carrega o contador do Timer com o valor do
sacl     TIM          ; ângulo de disparo dos MOSFET (UN).
call     NEXT
ldpk     B1
eint
idle
out      BLOQ,0      ; Envia sinal de bloqueio para o MOSFET Fase B.
lack     11111101b   ; Prepara comando para MOSFET Fase C
sacl     GATE
lac      UN
eint
idle     ; Aguarda TINT, para disparo próximo MOSFET.

```

; _____ *Comando MOSFET Fase C*

```

out      GATE,0h      ; Envia o sinal de comando para o MOSFET.
ldpk     0
sacl     PRD          ; Carrega o contador do Timer com o valor do
sacl     TIM          ; ângulo de disparo dos MOSFET (UN).
eint
ldpk     0
lalk     0xffffh
sacl     PRD
ldpk     B1
idle     ; Aguarda TINT, para bloqueio MOSFET.
out      1h,0        ; Envia sinal de bloqueio para o MOSFET fase A.
B        Principal   ; Retorna para Rotina Principal.

```

4.5 - Rotina Conversão A/D

Esta rotina é responsável pelo controle do conversor analógico-digital, enviando sinais de início de conversão e leitura dos dados convertidos. É gerado um pulso baixo para dar início à conversão. Após iniciada esta operação, o DSP aguarda uma interrupção externa via INT1, oriunda do conversor A/D, que indica final de conversão e disponibilidade do dado para leitura. A figura 4.4 mostra o diagrama de blocos desta rotina.

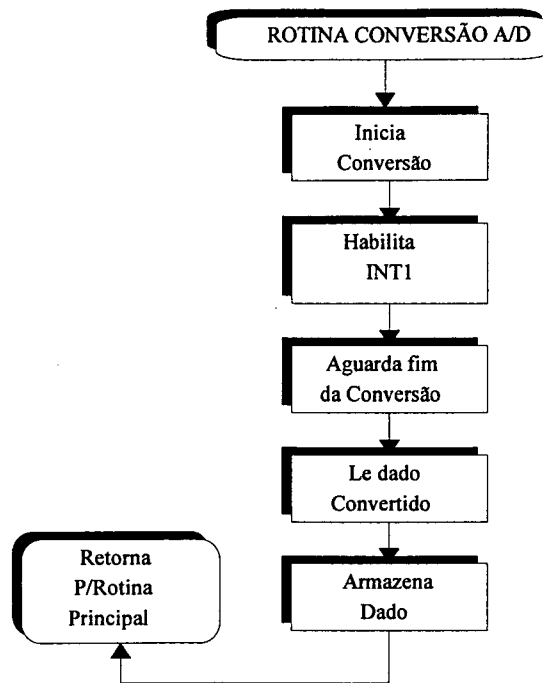


Fig. 4.4 - Fluxograma da Rotina Conversão A/D

O controle do conversor *AD574A* é feito por sinais enviados ao pino *R/C (5)*, para dar início à conversão, de um valor analógico aplicado à entrada do conversor, é gerado um pulso baixo de largura mínima *250 ns* através de instruções *OUT* enviadas pelo DSP. O pulso é gerado da seguinte maneira:

- Uma instrução *OUT dma,(PA)* é executada de tal forma que a saída *Q3* da *LATCH 74374* seja colocada em nível baixo.

- Após decorrido um tempo mínimo de *250 ns*, este tempo é gerado executando instruções do tipo *NOP*, outra instrução *OUT dma,(PA)* é executada, desta vez fazendo com que a saída *Q3* da *LATCH* seja colada em nível alto, gerando-se, assim, um pulso, como mostra a figura 3.9.

Uma vez iniciada a conversão, a interrupção externa *INT1* é habilitada, tornando possível através do sinal de saída do *AD574A (STATUS - Pino 28)* avisar o DSP do término da conversão. O sinal de *STATUS* vai a nível lógico baixo sempre que ocorrer o término da

conversão. Com este procedimento, a tensão na carga do retificador é convertida num valor numérico, obtendo-se uma amostra da tensão no momento em que o conversor A/D for instruído a iniciar a conversão, já que a tensão de saída do retificador está constantemente aplicada ao pino de entrada do conversor *AD574A*. A listagem abaixo mostra o programa desenvolvido para o controle do conversor analógico-digital.

```

;
; Rotina de conversão A/D
;
; Envia sinal R/C para iniciar a conversão

lac      BLOQ      ; ACC=conteúdo 0401h.
andk    11110111b ; ACC= ACC and f7h.
sacl    01         ; Transfere ACC para 0401h.
out     BLOQ,0h   ; Inicia conversão, R/C colocado baixo.
ork     00001000b ; ACC= ACC or 8h.
sacl    01         ; Transfere ACC para 0401h
nop
nop
out     BLOQ,0h   ; R/C e alto, quando encerrada a conversão
; o valor e colocado disponível no barramento
; do A/D
; Apartir deste ponto teremos o tempo decorri-
; do para termino da conversão (15us a 35us)
;
; Aguarda final da conversão via INT1.

ldpk    0
nop
nop
nop
nop
lack    06h       ; Habilita INT1,INT2,TINT
sacl    IMR       ; Transfere nova máscara.
eint
idle
; Aguarda interrupção via INT1, que indica fim conversão.
lack    05h       ; Máscara INT1
sacl    IMR       ; Transfere nova máscara
ldpk    8
ret     ; Retorna Programa Principal.

```

4.6 - Rotina de Controle tipo PID Digital

O sistema de controle é o elemento mais importante no comando dos *MOSFETs* do retificador trifásico. Ele é responsável por manter regulada a tensão na carga através da atuação no valor do ângulo alfa de condução dos *MOSFET*. Quando ocorrer variações de carga, o controle deverá atuar no sentido de aumentar ou diminuir o valor do ângulo, de tal forma que a tensão de saída do retificador permanece inalterada.

O tipo de controlador a ser utilizado é o controlador Proporcional-Integral-Diferencial (*PID*), já largamente utilizado e referenciado na literatura de controle clássico. A figura 4.5 mostra o sistema de controle de responsabilidade do DSP.

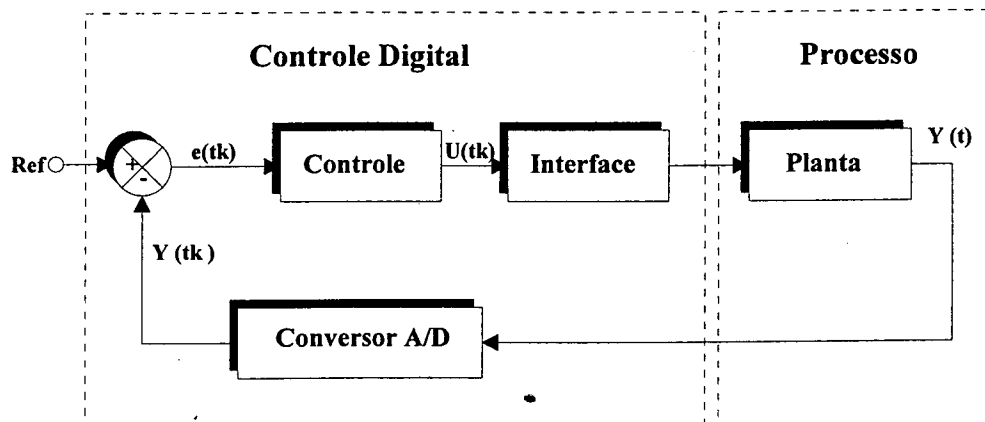


Fig. 4.5 - Sistema de Controle Microprocessado.

O bloco *Planta* representa o retificador, cuja saída $Y(t)$ é um sinal contínuo no tempo, que representa a tensão na carga. Este valor é amostrado pelo conversor A/D e convertido num valor discreto $Y(tk)$. Este valor $Y(tk)$ é comparado com uma referência (valor numérico que representa a tensão a ser mantida na saída do retificador) e processado por intermédio de um algoritmo de controle. A saída $U(tk)$ do bloco de *Controle* é um valor que incrementará ou

decrementará o ângulo atual de disparo dos *MOSFETs*, sempre tentando manter a tensão de saída do retificador trifásico regulada em um valor predeterminado.

O bloco de *Controle* representa o *PID* implementado através de software, um compensador deste tipo tem a seguinte representação no domínio do tempo:

$$U(t) = K_p \left[e(t) + \frac{1}{T_i} \int_0^t e(t) dt + T_d \frac{de(t)}{dt} \right] \quad (4.1)$$

Onde:

K_p = Ganho proporcional.

T_i = Constante de tempo da Integral.

T_d = Constante de tempo da Diferencial.

Convém lembrar que microprocessadores tratam de valores discretos no tempo. Neste caso a tensão na carga é discretizada através de amostras de tensão obtidas pelo conversor A/D, assim, será necessário aproximar cada um dos termos da expressão (4.1) usando valores amostrados de $e(t)$. O primeiro termo da expressão não muda, simplesmente substitui-se $e(t)$ por $e(nT)$, onde T representa o período de amostragem da tensão.

O termo diferencial pode ser aproximado da seguinte forma:

$$\left. \frac{de(t)}{dt} \right|_{t=nT} = \frac{e(nT) - e((n-1)T)}{T} = \frac{e_n - e_{n-1}}{T} \quad (4.2)$$

T = Período de Amostragem.

Por aproximação retangular, pode-se transformar o termo integral da expressão (4.1), ficando desta forma:

$$\int_0^t e(t)dt = I_o + \int_0^{nT} e(t)dt = I_o + \sum_{k=1}^n e(kT)$$

$$I_n = I_o + \sum_{k=1}^n e(kT) \quad (4.3)$$

$$I_n = I_{n-1} + Te(nT)$$

$I_n = \text{Valor da Integral do erro para } n\text{-ésima amostra.}$

Utilizando estas aproximações, o compensador PID terá a seguinte forma:

$$U(n) = K_p \left[e_n \left(1 + \frac{T_d}{T} + \frac{T}{T_i} \right) - e_{n-1} \frac{T_d}{T} + \frac{I_{n-1}}{T_i} \right] \quad (4.4)$$

Para se determinar a integral do erro para a amostra " n ", seria necessário fazer a integração completa até a amostra " n ", porém como já se tem calculado até o termo " $n-1$ " da integração, usa-se o artifício matemático de subtrair da equação (4.4) o termo $U(n-1)$, sendo que este termo é definido como:

$$U(n-1) = K_p \left[e_{n-1} \left(1 + \frac{T_d}{T} + \frac{T}{T_i} \right) - e_{n-2} \frac{T_d}{T} + \frac{I_{n-2}}{T_i} \right] \quad (4.5)$$

Fazendo a diferença da equação (4.4) e (4.5) e algumas manipulações algébricas, tem-se:

$$U(n) = U(n-1) + K_p [e_n \cdot C_1 - e_{n-1} \cdot C_2 + e_{n-2} \cdot C_3] \quad (4.6)$$

Onde:

$$C_1 = \left(1 + \frac{T_d}{T} + \frac{T}{T_i} \right)$$

$$C_2 = \left(1 + \frac{2T_d}{T} \right)$$

$$C_3 = \left(\frac{T_d}{T} \right)$$

A equação (4.6) representa um controlador PID digital que foi implementado para o controle da tensão na carga do retificador. A figura 4.6 mostra o diagrama de blocos do controlador PID implementado.

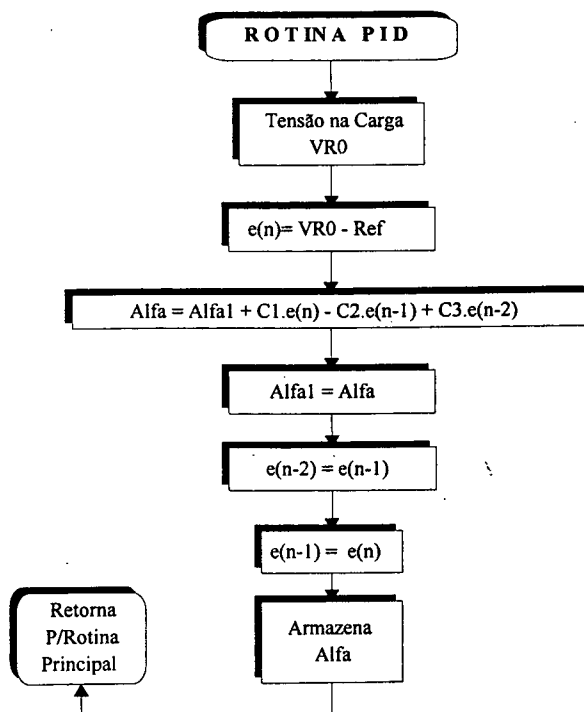


Fig. 4.6 - Fluxograma da rotina PID.

O valor da tensão na carga (VRO) é amostrado e convertido num valor decimal, que é armazenado em uma posição de memória através da *rotina conversão A/D*. A rotina do PID determina o erro através da diferença entre o valor atual da tensão na carga (VRO) e um valor de referência (Ref), que representa a tensão a ser regulada na carga. A Ref é um valor numérico previamente armazenado em memória. Após determinado o valor do erro, o algoritmo de controle do PID digital é executado, calculando o valor do ângulo de disparo dos *MOSFETs* (Alfa), no intuito de corrigir possíveis desvios da tensão na carga do retificador, com relação a uma tensão de referência. Como consequência natural, o fator de potência da estrutura tenderá a maximização.

O programa listado abaixo, mostra a rotina do controlador PID que foi desenvolvida em assembler para o DSP.

PID:

```

zac
ldpk    B1           ; Pagina de dados (0400h)
lac     REF         ; ACCL=REF
sub     VRO         ; ACCL=REF-VRO , ACCL=erro.
sacl    E0          ; Armazena o erro corrente.
lac     UN          ; ACCL=Alfa.
lt      E2          ;
mpy     K2          ; P=C3.e(n-2)
ltd     E1          ; ACC=U(n-1)+K2.e(n-2)
mpy     K1          ; P=C2.e(n-1)
ltd     E0          ; ACC=U(n-1)+C2.e(n-1)+C3.e(n-2)
mpy     K0          ; P=C1.e(n)
apac    E0          ; ACC=U(n-1)+C1.e(n)+C2.e(n-1)+C3.e(n-2)
sacl    UN          ; Armazena novo valor de Alfa (UN).
ret     E0          ; Retorna programa Principal.

```

4.5 - Conclusão

Este capítulo tratou do aspecto programação do sistema de controle digital, mostrando os diagramas de bloco e como foram implementadas as rotinas. Estas são responsáveis pela operação de todo o sistema desenvolvido para controlar o ângulo de disparo dos MOSFETs.

As rotinas mostraram-se de fácil implementação. Devido ao conjunto de instruções bastante flexível do DSP, foram necessários poucos passos de programação para o desenvolvimento das rotinas utilizadas no comando da estrutura. Muitas das instruções utilizadas são executadas em apenas um ciclo de máquina. Com isto, podem ser implementadas rotinas complexas sem comprometer o tempo de processamento. O controle PID via software foi bastante simples de ser implementado e pode ser utilizado em outras estruturas de potência que necessitam controlar uma variável de saída.

CAPÍTULO V

RESULTADOS EXPERIMENTAIS

5.1 - Introdução

Neste capítulo são apresentados os resultados experimentais obtidos no ensaio do protótipo do retificador trifásico mais a estrutura de comando e controle digital microprocessado, baseado no projeto proposto no capítulo II.

Os resultados obtidos em laboratório comprovam a atuação do controle digital com o objetivo de maximizar o fator de potência do retificador. São mostradas as formas de onda mais relevantes, como a tensão e corrente de fase do retificador, bem com os sinais de comando para os *MOSFETs* e o resultado da atuação do controle neste conversor, onde mantém-se regulada a tensão na carga com o propósito de incrementar o fator de potência.

5.2 - Principais Resultados

Os resultados apresentados referem-se ao circuito de comando e controle do retificador, mostrando os pulsos gerados para comandar os *MOSFETs*, os sinais de sincronismo obtidos a cada passagem por zero da tensão de fase onde houve o monitoramento e a modificação causada na corrente de fase pelo chaveamento dos indutores, onde fica visível a contribuição na melhoria do fator de potência. O ponto central do circuito de comando é a ação do controlador PID, onde é mostrada a tensão na saída do retificador submetido a variação de carga, demonstrando o desempenho do controle no sentido de manter a tensão de saída regulada.

5.2.1 - Sinal de Sincronismo

Este sinal é gerado pelo circuito de sincronismo colocado em uma das fases. No instante em que a tensão atingir zero, um pulso é gerado e aplicado ao pino INTO do DSP, efetuando um pedido de interrupção externo, a fim de obter o sincronismo do pulso de comando do MOSFET com a passagem por zero da tensão de fase. A figura 5.1 mostra o pulso gerado para o sincronismo e a tensão de comparação que é aplicada no comparador LM311 do circuito de sincronismo.

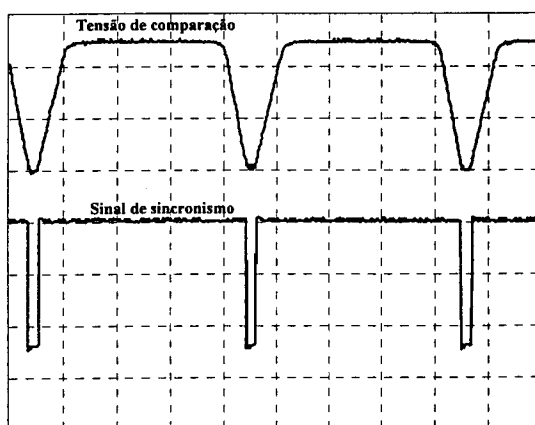


Fig. 5.1 - Sinal de sincronismo e tensão na entrada do comparador (pino 2).

*Escalas: Tensão = 2V/div
Sinal = 2V/div
Tempo = 2ms/div*

Os pulsos são produzidos no instante em que a tensão comparada aproxima-se de zero, conforme é mostrado na figura 5.1,

5.2.2 - Pulsos de Comando

A figura 5.2 mostra os pulsos de comando enviados ao interruptor localizado na fase monitorada. Os pulsos são gerados a cada 180° da tensão da fase, correspondendo ao instante da passagem por zero desta tensão.

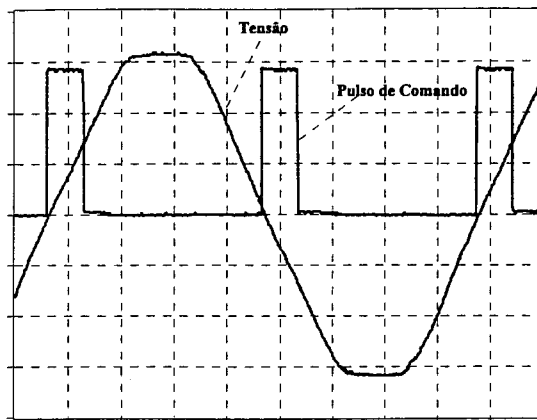


Fig. 5.2 - Pulsos de comando sincronizado com a tensão de fase.

Escalas: Tensão = 50 V/div

Pulso = 5 V/div

Tempo = 2ms/div

Os pulsos de comando gerados para as duas fases sem monitoração no instante da passagem por zero, são sincronizados por software. Isto é mostrado na figura 5.3, onde foi colocado como referência a tensão na fase A, sendo que a fase B e a fase C não aparecem na figura, somente os pulsos de comando relativos a cada fase.

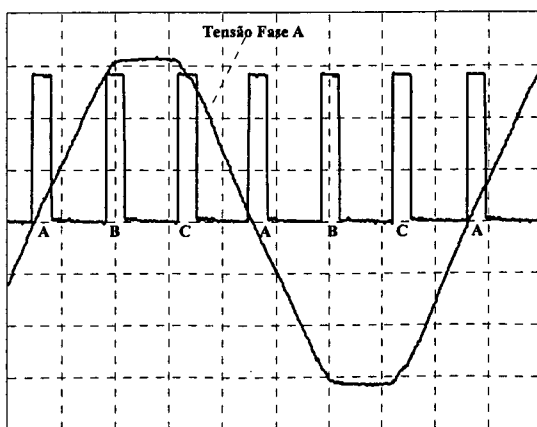


Fig. 5.3 - Pulsos de comando sincronizado com a tensão de cada uma das fases.

Escalas: Tensão = 50 V/div

Pulso = 5 V/div

Tempo = 2ms/div

Observando a figura 5.3, nota-se que entre dois pulsos gerados para a fase A se encontram os das fases B e C respectivamente, sendo defasados entre si de 60° , coincidindo com a passagem por zero de suas respectivas fases.

5.2.3 - Tensão e Corrente de Fase

As formas de onda da tensão de fase na entrada do retificador e a corrente drenada da rede de alimentação trifásica são mostradas na figura 5.4, onde se pode visualizar a contribuição na forma de onda da corrente de fase no sentido de aproximá-la à forma senoidal, obtendo-se incremento no fator de potência da estrutura. São mostrados a corrente de fase sem o chaveamento dos indutores e para a mesma situação quando ocorre atuação do controle sob a estrutura de potência. A tensão de saída do retificador foi regulada para atingir 310 V, sendo o ângulo de disparo dos *MOSFETs* ajustado em aproximadamente 28° .

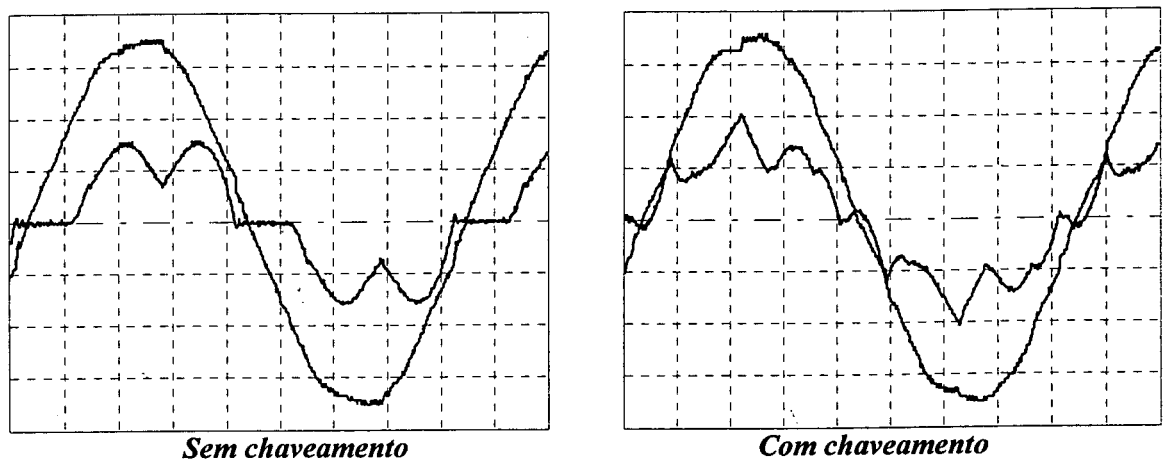


Fig. 5.4 - Tensão fase-neutro e corrente de entrada para uma potência de saída de 1,8KW.

Escalas: Tensão = 50V/div

Corrente = 5A/div

Tempo = 2ms/div

A gráfico da figura 5.5 mostra a tensão de fase na entrada do retificador e a corrente em um dos *MOSFETs*. Pode-se observar que a forma de onda da corrente que circula sobre o

MOSFET inicia na passagem por zero da tensão de fase, ou seja, ele é comandado a conduzir sincronizado com o zero da tensão de fase.

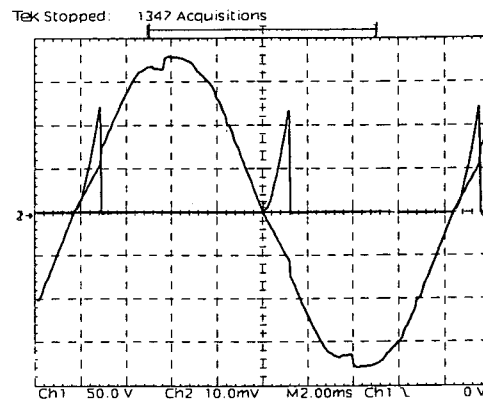


Fig. 5.5 - Tensão de fase e corrente sobre o MOSFET para potência de saída 0,8KW.

Escala: Tensão = 50V/div

Corrente = 2A/div

Tempo = 2ms/div

5.2.4 - Ação do Controle

O circuito de controle implementado deverá ser capaz de manter a tensão de saída do retificador regulada para variações na carga. Através de uma malha de tensão, são monitoradas as variações na tensão de saída do conversor, permitindo o controle desta tensão em um valor pré-determinado. Este valor de tensão de referência é seguido pela ação do controle até onde a variação no ângulo de condução dos *MOSFETs* permitir. Na característica de saída deste conversor, que foi apresentado no capítulo II, observa-se que dependendo do valor da tensão na carga que se pretende regular, o conversor terá regulação de tensão numa ampla faixa de variação da potência de saída. Foram feitos ensaios a fim de manter a tensão regulada em 285 V. Este valor foi escolhido em função da característica de saída do conversor, onde é possível ter uma grande excursão na variação da potência de saída, mantendo-se a tensão regulada.

A fim de observar a ação do controle sob variação de carga, o conversor foi ensaiado em baixa potência por questão de segurança e para facilitar perturbações intencionais na carga. A saída foi regulada numa tensão de 310 V, esta tensão para baixas potência localiza-se no centro

das retas da característica de saída, permitindo que uma variação na carga possa ser regulada pela atuação no ângulo de disparo dos MOSFETs.

A figura 5.6 mostra o gráfico da característica de saída do conversor, onde é traçado a tensão de saída do conversor (V_{out}) em função do ângulo de disparo dos MOSFET. Mostra, também, a tensão na carga quando da atuação do controle, para toda faixa de operação da potência de saída.

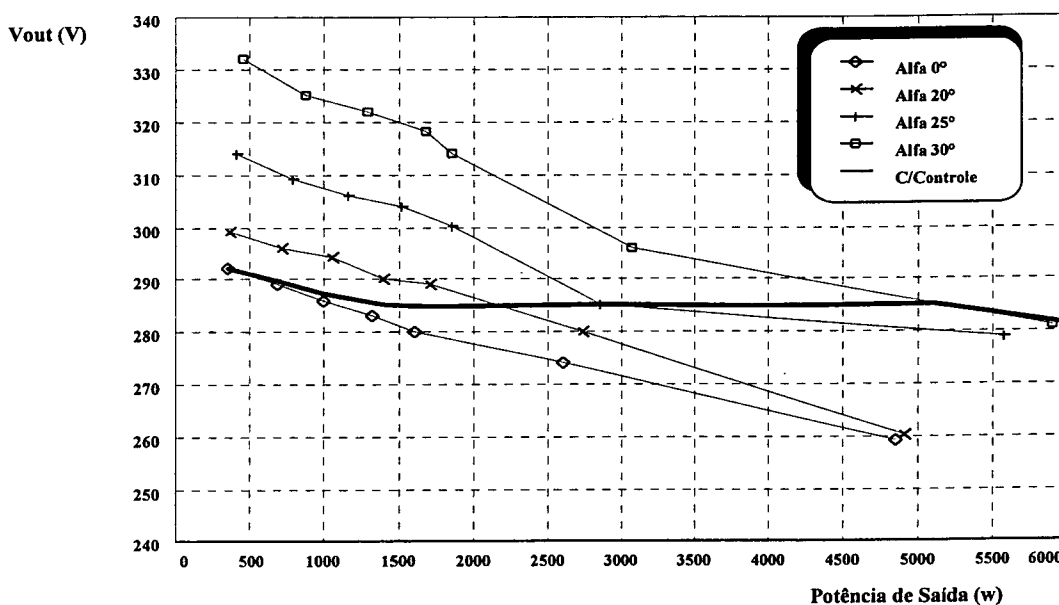


Fig. 5.6 - Característica de saída do conversor e tensão de saída regulada em 285 Vcc.

A figura 5.7 mostra o "Fator de Potência" $W/(V.A)$ em função da potência de saída apresentado pelo retificador, para uma tensão de regulação 285 V, onde se verifica que o "fator de potência" permanece acima de 0,97 para potências de saída acima de 1,5 KW.

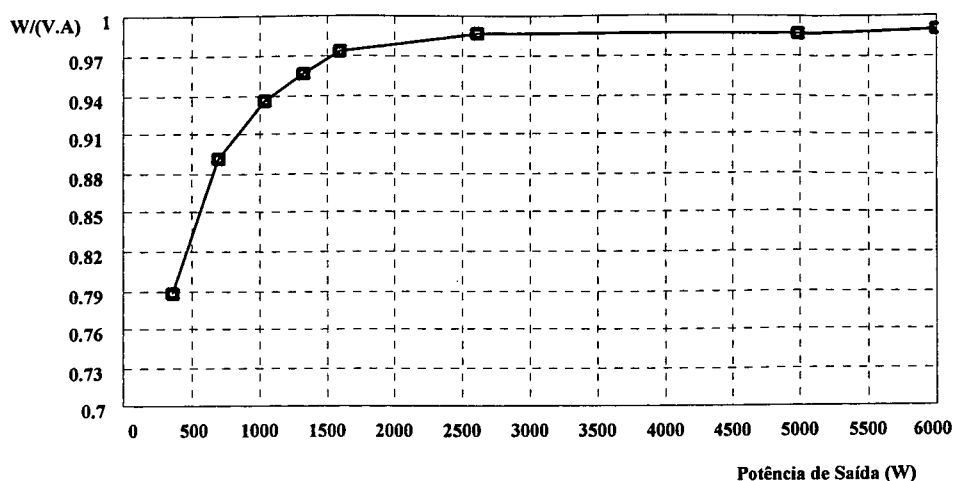


Fig. 5.7 - "Fator de potência" em função da potência de saída.

Conforme citado, ao se manter a tensão de saída do retificador regulada, automaticamente o fator de potência da estrutura é maximizado, conforme mostram as figuras 5.6 e 5.7.

Foram obtidos resultados referentes à ação do controlador PID. O ganho do controlador foi ajustado em laboratório a fim de obter estabilidade no controle sem ocorrência de "overshoot". Alguns valores foram testados e obtidas aquisições referentes à atuação do controle.

A figura 5.8 mostra o conversor operando para uma potência de 350W. A tensão na carga é 290V para um ângulo de disparo dos *MOSFET* de 0° . Num dado instante, o controle é ativado mediante alimentação dos drive dos *MOSFETs*, a tensão na saída do retificador atinge o valor que foi ajustado em 310 V. Após decorrido um certo tempo, o controle foi novamente desativado, mostrando que o nível de tensão retorna ao valor anterior, ou seja, 290V.

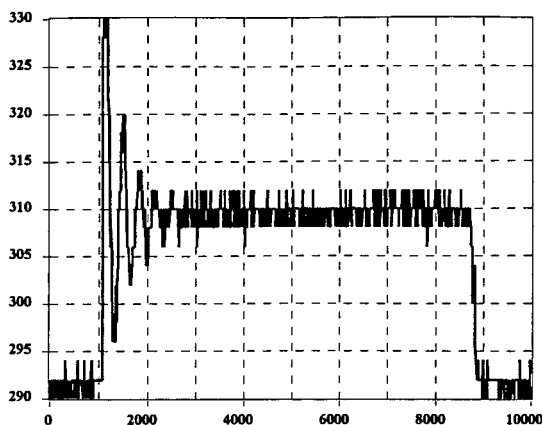


Fig. 5.8 - Tensão na carga sob atuação do controle, $K_p=1$.
Escalas: Horizontal = ms.
Vertical = Volts.

O gráfico da figura 5.9 mostra a mesma situação da figura 5.8, porém o ganho K_p foi diminuído para 0,7. Nota-se um aumento no tempo de estabilização na tensão de saída. Para ambos os casos verifica-se a ocorrência de "*overshoot*".

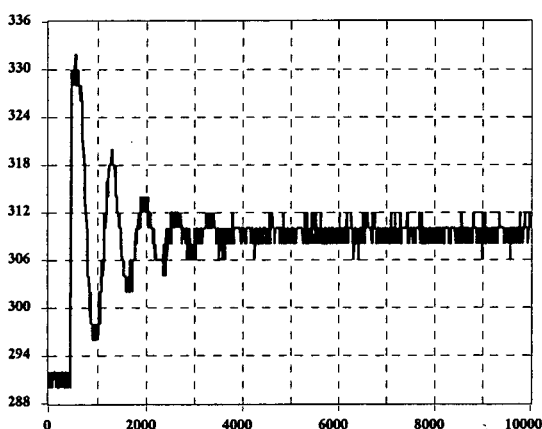
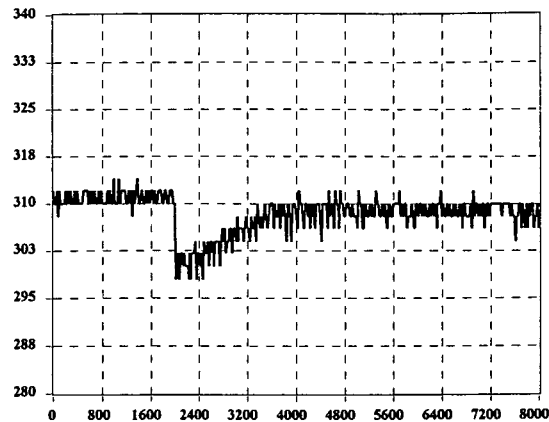


Fig. 5.9 - Tensão na carga sob atuação do controle, $K_p=0,7$.
Escalas: Horizontal = ms.
Vertical = Volts.

Foram efetuados vários testes, variando-se o ganho do controlador e obteve-se bons resultados para certos valores do ganho, onde a ocorrência de oscilações foram eliminadas. Entre os ensaios realizados, a figura 5.10 mostra uma situação onde a potência de saída do retificador é 450W, quando há um súbito aumento de carga, mostrando que, a tensão que fora regulada para

310 V, diminuiu. O controle atua sobre o ângulo de disparo dos *MOSFETs* para corrigir o valor da tensão, elevando-a ao valor inicial.



*Fig. 5.10 - Ação do controle à aumento de carga, $K_p=0,55$.
Escala: Horizontal = ms.
Vertical = Volts.*

5.3 Conclusão

O objetivo de controlar o retificador trifásico, que é a maximização do fator de potência, é conseguido regulando-se a tensão de saída do retificador. Pode-se observar que o controle desempenhou a função de manter a tensão regulada num determinado ponto, sendo o "overshoot" dependente do ganho utilizado. O ajuste do controlador foi feito de maneira experimental, através de ensaios no laboratório, devido ao fato de não se dispor da função de transferência do retificador trifásico. Foram feitas simulações, verificando-se o comportamento do conversor a fim de ter um ponto de partida para o ajuste do controle, através de variações no ganho do controlador. Tentou-se encontrar um ponto onde o sistema se comportasse de maneira mais estável. Como mostram os gráficos discutidos anteriormente, o objetivo de regulação da tensão na carga foi atingido, sendo que o conversor foi ensaiado para toda faixa de operação sob ação do controle (figura 5.6) e ficando demonstrado que no intuito de regular a tensão de saída do conversor o fator de potência da estrutura é maximizado (Figura 5.7).

CONCLUSÃO GERAL

Desenvolveu-se um sistema de controle digital utilizando o DSP, que visa a maximizar o fator de potência de um retificador trifásico, através do controle automático do ângulo de condução de três interruptores associados à estrutura. Um conjunto de circuitos digitais e analógicos foram implementados dando corpo ao trabalho final do sistema de comando, cuja função principal a ser desempenhada é manter a tensão DC de saída do retificador regulada. Atingindo-se este objetivo, naturalmente consegue-se uma adaptação automática à característica de elevado fator de potência. Esta característica surpreendente e favorável, inerente à topologia do retificador utilizado, facilitou o desenvolvimento do controle, pois tendo em vista manter a tensão de saída constante tem-se um incremento no fator de potência.

O compensador utilizado foi um PID digital, cujos parâmetros relativos ao ganho foram ajustados em laboratório, mostrando-se um comportamento estável para variações súbitas de carga, sem apresentar "overshoot", dependendo do valor do ganho K_p .

O componente central do sistema de comando e controle é um processador digital de sinal (DSP). A utilização deste componente foi importante no aspecto da compreensão de suas características, vantagens e desvantagens, onde se destacam a velocidade de processamento e um conjunto de instruções flexível, provando ser um elemento bastante versátil e poderoso, podendo ser utilizado no controle de outras estruturas em eletrônica de potência.

Dentro da proposta deste trabalho, os resultados do controle no retificador trifásico demonstram que a atuação no ângulo de condução dos interruptores propicia um elevado fator de potência e regulação da tensão na carga. Este fato pode ser conveniente na utilização deste retificador para alimentar estágios DC-DC.

A utilização deste sistema digital de controle, baseado no DSP, facilita a inclusão de rotinas de diagnósticos e monitoramento, que possibilitam a passagem de informações instantaneamente ao usuário, através de circuitos de interface homem-máquina. Desta forma, pode-se prevenir falhas e proteger o equipamento, evitando que operações inadequadas, por parte do operador venham a danificar o equipamento ou mesmo causar danos ao usuário.

Informações relevantes ao sistema, poderiam ser passadas, via porta serial, a microcomputadores, facilitando a manutenção do equipamento por parte dos técnicos e engenheiros. Na indústria, a implementação destas características deve passar por uma análise de custo-benefício, ou seja, dependendo da aplicação, justifica-se ou não o acréscimo do custo relativo a inclusão de diagnósticos e monitoramento e, também, do tempo de desenvolvimento.

Na continuidade desse trabalho, sugere-se o equacionamento do circuito de potência, com o objetivo de obter as equações características do seu funcionamento, possibilitando o desenvolvimento de um sistema de controle calcado em modelos matemáticos. Este estudo pode propiciar uma melhor compreensão do funcionamento do retificador, podendo controlá-lo de maneira mais eficiente. O entendimento e o equacionamento dos mecanismos envolvidos na correção do fator de potência do retificador trifásico poderiam trazer a relação matemática que existe entre a corrente de entrada e o ângulo de condução dos interruptores. Assim, pode-se obter elevado fator de potência investigando não mais a tensão de saída do retificador, mas sim a própria corrente de entrada. Aproveitando a velocidade de processamento do DSP, poderia ser feita um análise harmônica da corrente de fase na entrada do retificador, através de uma série de Fourier em tempo real, podendo-se determinar o valor do ângulo no intuito de diminuir a TDH e aumentar o fator de deslocamento. Trata-se de uma proposta onde o controle se tornaria bastante complexo, talvez obtendo-se resultados não muito diferente do obtido pela simples regulação da tensão na saída do retificador, mesmo assim, coloca-se esta sugestão para futuras investigações.

APÊNDICE

PROGRAMA COMPLETO DO COMANDO E CONTROLE

```
;  
; _____  
; Arquivo: 3FASE.ASM.  
;  
; Função :  
;     Software de comando e controle do Retificador Trifásico; Gera os pulsos de  
;     comando para os MOSFET; Calculo do controlador PID digital; Determina o valor  
;     do ângulo de condução dos MOSFET; Amostragem da tensão na carga.  
;  
; Autor : Samir Ahmad Mussa  
; Data  : Setembro 1994  
; _____  
;  
; _____  
; Configuração de Memória:  
;  
;     CONF=1 ⇒      B2 - Dados - Usado DSKD (0060H-007FH)-32 Words  
;                   B1 - Dados - Livre (0400h-05FFh)-512 Words  
;                   B0 - Prog. - Livre (FA00h-FBFFH)-512 Words  
;                   B3 - Dados - Livre (0600h-07FFH)-512 Words  
; _____  
;  
; _____  
; Registadores mapeados em memória  
  
DRR      .set      0      ; Endereço dos registradores mapeados em memória.  
DXR      .set      1  
TIM      .set      2  
PRD      .set      3  
IMR      .set      4  
GREG     .set      5  
;  
; _____  
;  
; _____  
; Endereço das variáveis na memória  
  
UN       .set 0410H      ; Valor ângulo ALFA.  
E0       .set 0411H      ; Erro, atual.  
E1       .set 0412H      ; Erro, anterior.
```

```

E2      .set 0413H      ; Erro, ultimo.
K0      .set 0414H      ; Ganho C1
K1      .set 0415H      ; Ganho C2
K2      .set 0416H      ; Ganho C2
REF     .set 0417H      ; Valor de referência da Tensão na carga.
VRO     .set 0402H      ; Valor amostrado da tensão na carga.
GATE    .set 0400H      ; Palavra de comando de disparo.
BLOQ    .set 0401H      ; Palavra de comando de bloqueio.
GR60    .set 0x6C82H    ; 60 graus.
B1      .set 0400H      ; Endereço pagina de dados.
FLAG    .set 0403H      ; Define velocidade da atuação do PID
MAXALFA .set 0x3641H    ; Máximo ângulo de disparo MOSFET.

```

; Tabela de vetores secundaria localizada em RAM B0

```

.PS     0fA02H
B       START0 ;INT0      Jump para rotina de Interrupção.
B       START1 ;INT1
B       START2 ;INT2
B       STARTT ;TINT
B       STARTR ;RINT
B       STARTX ;XINT

```

; Conteúdo das variáveis de Memória

```

.DS     0400h
.WORD   000000001111110b,111111111111111b,0h,08h
.DS     0410H
.WORD   01364H
.INT    0,0,0,1254,-1792,640
.WORD   0960H
.DS     0420H
.WORD   0900H,0

```

; Início do Programa

```

.PS     0xFB00
.entry
conf    1
dint
LOOP:   zac
lack    11111110b
ldpk    B1
sac1    0
ldpk    0
lack    5H      ; Seta a máscara de interrupção INT0 (0 0 0 1 0 1).
sac1    IMR     ; Transfere nova máscara para IMR(0 0 0 1 0 1).
idle

```

; Comando MOSFET Fase A

```

out      GATE,0h      ; Envia o sinal de comando para o MOSFET.
lac      UN           ; ALFA = Ângulo de disparo MOSFET.
ldpk     0
sac1     PRD          ; Carrega o contador do timer com o valor do
sac1     TIM          ; ângulo de disparo dos MOSFET (alfa).
lack     0Ch         ; (1100)
sac1     IMR
call     NEXT
ldpk     B1
eint
idle
out      BLOQ,0       ; Envia sinal de bloqueio para o MOSFET fase A.
lack     1111101b    ; Prepara comando para MOSFET fase B
sac1     0
lac      UN           ; Carrega ângulo de disparo.
eint
idle     ; Espera TINT, para disparo próximo MOSFET.

```

; Comando MOSFET Fase B

```

out      GATE,0H      ; Envia o sinal de comando para o MOSFET.
ldpk     0
sac1     PRD          ; Carrega o contador do timer com o valor do
sac1     TIM          ; ângulo de disparo dos MOSFET (alfa).
call     NEXT
ldpk     B1
eint
idle     ; Espera TINT, para bloqueio MOSFET.
out      BLOQ,0       ; Envia sinal de bloqueio para o MOSFET fase A.
lack     11111011b   ; Prepara comando para MOSFET fase C
sac1     0
lac      UN
eint
idle     ; Espera TINT, para disparo próximo MOSFET.

```

; Comando MOSFET Fase C

```

out      GATE,0H      ; Envia o sinal de comando para o MOSFET.
ldpk     0
sac1     PRD          ; Carrega o contador do timer com o valor do
sac1     TIM          ; ângulo de disparo dos MOSFET (alfa).
lalk     0xffffh
sac      PRD          ; Carrega o contador do timer com o valor do
ldpk     B1

```

```

eint
idle                ; Aguarda TINT, para bloqueio MOSFET.
out                 BLOQ,0 ; Envia sinal de bloqueio para o MOSFET fase A.
lac                 FLAG
subk                01h
sacl                FLAG
bgz                 LOOP ; Atraso na atuação do comando
lack                08h
sacl                FLAG

CALL                ADCONV ; Rotina conversão A/D
in                  02,0H ; Faz leitura da conversão e Põe em 0402h.
CALL                PID ; Rotina controlador digital PID.
b                   LOOP

```

; Rotina NEXT

```

NEXT:   lalk        GR60
        subs        PRD ; ACCL=GR60-PRD ; ACCL=60-ALFA.
        sacl        PRD ; Novo valor para o próximo TIMER.
        ret

START0: ret
START1: ret
START2: ret
STARTT: ret
STARTR: ret
STARTX: ret

```

; Rotina do controlador PID

```

PID:
zac
ldpk        08H ; Pagina de dados (0400h)
lac         REF ; ACCL=REF
sub         VRO ; ACCL=REF-VRO (erro)
sacl        E0 ; Armazena erro corrente
lac         UN,9 ; ACC=Alfa.
lt          E2 ;
mpy         K2 ; P=C3.e(n-2)
ltd         E1 ; ACC=U(n-1)+K2.e(n-2)
mpy         K1 ; P=C2.e(n-1)
ltd         E0 ; ACC=U(n-1)+C2.e(n-1)+C3.e(n-2)
mpy         K0 ; P=C1.e(n)
apac        ; ACC=U(n-1)+C1.e(n)+C2.e(n-1)+C3.e(n-2)
rptk        8H
sfr
blez        X

```

```

    sacl    UN          ; Limita valor máximo para Alfa.
    lalk    MAXALFA
    sub     UN
    blez    Y
    ret
X:  Lack    02H        ; Limita valor mínimo para Alfa.
    sacl    UN
    ret
Y:  lalk    MAXALFA
    sacl    UN
    ret

```

;

; Rotina de conversão A/D

ADCONV:

;

; Envia sinal R/C para o conversor iniciar a conversão.

;

```

    lac     01          ; ACC=conteudo 0400h
    andk    11110111b  ; ACC= ACC and f7h
    sacl    01          ; transfere ACC para 0400h
    out     01h,0h     ; inicia conversão, R/C e baixo
    ork     00001000b ; ACC= ACC or 8h
    sacl    01          ; Transfere ACC para 0400h
    nop
    nop
    nop
    out     01h,0h;    ; R/C e alto, quando encerrada a conversão
                                ; o valor e colocado disponível no barramento
                                ; do A/D.
                                ; Apartir deste ponto teremos o tempo decorri-
                                ; do para termino da conversão (15us a 35us)

```

;

; Aguarda final da conversão, via INT1 será recebido aviso de termino

; Afim de ler valor convertido.

;

```

    ldpk    0
    nop
    nop          ; Gera estado de espera de 400ns
    nop
    nop
    lack    06h     ; Habilita INT1,INT2,TINT
    sacl    IMR     ; Transfere nova máscara.
    nop
    nop
    nop

```

```
nop
eint
idle ; Aguarda interrupção via INT1, que indica fim
idle ; conversão.
lack 05h; ; Máscara INT1
sac1 IMR ; Transfere nova máscara
nop ; Gera estado de espera.
nop
nop
ldpk B1
ret
```

BIBLIOGRAFIA

- [1] *TMS320C2X User's Guide*, Digital Signal Processing Products, Texas Instruments Inc., 1993.
- [2] *TMS320 Family Development Support Reference Guide*, Digital Signal Processing Products, Texas Instruments Inc., 1993.
- [3] *Linear Circuits, Data conversion, DSP Analog Interface, and Video Interface Data Book Volume 2*, Linear Products, Texas Instruments Inc., 1992.
- [4] *TMS320C2X DSP Starter Kit User's Guide*, Microprocessor Development Systems, Texas Instruments Inc., 1993.
- [5] DANIEL S. QUERY and GARY TESCHER, "Advantages of Microprocessors Versus Discrete Digital Electronics in Appliance Controls," *IEEE Trans. Industry Applications*, Vol. 26, No. 6, November/December 1990, pp. 1131-1138.
- [6] Yoichi Ito , Yuichiro Kanno e Shoichi Kawauchi, "Source Voltage Sensor-Less Digital Control Using Observer for PWM Converter," *PESC 94*, Vol. I, pp. 160-165.
- [7] Navid R. Zargari e Geza Joos, "A Three-Phase Current-Source Type PWM Rectifier With Feed-Forward Compensation of Input Displacement Factor," *PESC 94*, Vol. I, pp. 363-368.
- [8] Xiao Wang e Boon-Teck Ooi, "Real-Time Multi-DSP Control of Three Phase Current-Source Unity Power Factor PWM Rectifier," *PESC 92*, Vol. II-A, pp. 1376-1383.
- [9] Atsuo Kawamura e Tomiki Yokoyama, "Comparison of Five Different Approaches for Real Time Digital Feedback Control of PWM Inverters," *IAS 90*, Vol. II, pp. 1005-1011
- [10] Atsuo Kawamura e Kiyoshi Ishihara, "Real Time Digital Feedback Control of Three Phase PWM Inverter With Quick Transient Response Suitable for Uninterruptible Power Supply," *IAS 88*, Vol. I, pp. 728-734
- [11] J.A.A. Wijntjens, J.L. Duarte e J. Rozenboom, "A Microprocessor-Based Controlled Boost Converter to Obtain Good Input and Output Performance Parameters," *EPE The European Power Electronics Association*, pp. 24-29, 1993.
- [12] Silva Hiti, Vlatko Vlatkovic, Dusan Borojevic e Fred C. Lee, "A New Control Algorithm for Three-Phase PWM Buck Rectifier with Input Displacement Factor Compensation," *PESC 93*, pp. 648-654.
- [13] Noll, Vadir, "Sistema de Controle e Monitoração de um Banco de Baterias por Meio de Microcontrolador," *Dissertação de Mestrado - LAMEP - UFSC - 1993*.

- [14] J. Sun, S. Beineke e H. Grotstollen, "DSP-Based Real-Time Harmonic Elimination of PWM Inverters," *PESC 94*, Vol. I, pp. 679-695.
- [15] M. Sprague e R. Krishnan, "A high Performance DSP Based System Architecture for Motor Drive Control," *PESC 94*, Vol. II, pp. 1257-1262.
- [16] K.T. Chau e C.C. Chan, "Real-Time Implementation of an On-Line Trained Neural Network Controller for Power Electronics Converters," *PESC 94*, Vol. I, pp. 321-327.
- [17] S. Meshkat e Alex Tessarolo, "Sensorless Brushless DC Motor Using DSPs and Kalman Filtering," *PCIM Europe, Intelligent Motion*, May/June 1994, pp. 114-119.
- [18] Han-Ju Cha, Shin-Sup Kim, Min-Gu Kang e Yong-Ho Chung, "Real-Time Digital Control of PWM Inverter with PI Compensator for Uninterruptible Power Supply," *IECON'90*, Vol. II, pp. 1124-1128.
- [19] P. Doulai e G. Ledwich, "Microcontroller-Based Strategy for Reactive Power Control and Distortion Compensation," *IEEE PROCEEDINGS*, Vol. 137, Pt. B, No. 6, November 1990, pp. 364-372.
- [20] Vlatko Vlatkovic e Dusan Borojevic, "Digital-Signal-Processor-Based Control of Three-Phase, Space Vector Modulated Converters," *IEEE 1993*, pp. 888-894.
- [21] Cruz, Cícero M.T., "Retificador Trifásico a Diodo, de Baixo Custo, com Correção de Fator de Potência," *Dissertação de Mestrado - LAMEP - UFSC - 1993*.
- [22] Lorenzo Cividino, "Power Factor, Harmonic Distortion; Causes, Effects and Considerations," *IEEE INTELEC 1992*, PP. 506-513.
- [23] John E. Mitchell, "Distortion Factor: The "NEW" Problem of Power Factor," *IEEE 1992*, PP. 514-516.
- [24] MEHL, Ewaldo Luiz M., "Correção do Fator de Potência de Retificadores Trifásicos para Fontes de Alimentação," *Projeto de Tese de Doutorado aprovada em Exame de Qualificação LAMEP - UFSC - 1994*.