

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

Paulo Márcio Moreira e Silva

**PROJETO E CARACTERIZAÇÃO DE AMPLIFICADORES DE
BAIXO RUÍDO EM 2,4 GHZ**

Florianópolis

2012

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

Paulo Márcio Moreira e Silva

**PROJETO E CARACTERIZAÇÃO DE AMPLIFICADORES DE
BAIXO RUÍDO EM 2,4 GHz**

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do grau de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Fernando Rangel de Sousa

Florianópolis

2012

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Silva, Paulo Marcio Moreira e
Projeto e Caracterização de Amplificadores de Baixo Ruído
em 2,4 GHz [dissertação] / Paulo Marcio Moreira e Silva ;
orientador, Fernando Rangel de Sousa - Florianópolis, SC,
2012.

132 p. ; 21cm

Dissertação (mestrado) - Universidade Federal de Santa
Catarina, Centro Tecnológico. Programa de Pós-Graduação em
Engenharia Elétrica.

Inclui referências

1. Engenharia Elétrica. 2. Radiofrequência. 3. Medida
de ruído em radiofrequência. 4. Amplificadores de baixo
ruído. I. Sousa, Fernando Rangel de . II. Universidade
Federal de Santa Catarina. Programa de Pós-Graduação em
Engenharia Elétrica. III. Título.

Paulo Márcio Moreira e Silva

**PROJETO E CARACTERIZAÇÃO DE AMPLIFICADORES DE
BAIXO RUÍDO EM 2,4 GHZ**

Esta Dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.

Florianópolis, 01/06/2012.

Patrick Kuo Peng, Dr.
Coordenador do Curso

Banca Examinadora:

Fernando Rangel de Sousa, Dr.
Orientador

Adroaldo Raizer, Dr., UFSC

Carlos Galup-Montoro, Dr., UFSC

Robson Nunes de Lima, Dr., UFBA

Paulo Augusto Dal Fabbro, Dr., Chipus

William Prodanov, Dr., Chipus

Dedico este trabalho aos meus pais e à minhas irmãs.

AGRADECIMENTOS

Primeiramente gostaria de agradecer ao professor Fernando Rangel por toda orientação, pela disponibilidade de resolver minhas dúvidas e pela boa vontade nas revisões deste trabalho.

Gostaria de agradecer também ao professor Aldebaro Klautau pela indicação à uma bolsa de pesquisas em uma universidade do exterior. Sou grato também ao professor Bernard Huyart da *Télécom ParisTech* que me recebeu nessa instituição. Seus ensinamentos foram valiosos para minha formação e compreensão mais profunda sobre projetos e testes em radiofrequência.

Gostaria de agradecer os membros da banca examinadora Adroaldo Raizer, Carlos Galup-Montoro, Paulo Augusto Dal Fabbro, Robson Nunes de Lima e William Prodanov pelos preciosos conselhos e correções da dissertação.

Agradeço à MOSIS pela fabricação dos protótipos dos LNAs junto à IBM.

Agradeço também aos amigos, aos colegas de mestrado e laboratório pela ajuda e companhia durante todo tempo que estivemos em contato.

Não posso esquecer de mencionar a ajuda da Floripa-DH e do projeto NAMITEC pela compra de componentes necessários para as medições realizadas nos circuitos projetados. Também não posso deixar de mencionar minha gratidão ao CNPq pela bolsa que recebi.

RESUMO

Esta dissertação está centrada em amplificadores de baixo ruído (LNAs) e pode ser dividida em três partes.

Na primeira parte é feita uma introdução de LNAs em tecnologia CMOS que é seguida por um levantamento do estado da arte desses amplificadores.

Na segunda parte deste trabalho é feita uma revisão sobre figura de ruído cuja definição é válida para um sistema, circuito ou dispositivo. Após essa revisão apresenta-se uma análise da figura de ruído em quadripolos em que são derivadas equações usadas em projetos de LNAs, mostra-se também o método Y usado para caracterização da figura de ruído de um quadripolo qualquer. Após esse estudo finaliza-se a segunda parte da dissertação com um estudo de caso sobre medidas *on-chip* usando um transistor.

Na última parte da dissertação apresenta-se o LNA em um sistema de recepção de sinais, logo em seguida são mostradas duas configurações básicas para amplificadores: a configuração do transistor de entrada configurado em fonte comum e outra com configuração em porta comum. Dessa forma, a fim de introduzir o leitor no projeto de LNAs, são derivados os parâmetros básicos de desempenho desses amplificadores para cada configuração do transistor de entrada mostrada. Após essa etapa, com intuito de validar os conceitos aprendidos, são projetados três LNAs com comprimento de canal de $0,18\ \mu\text{m}$ e com especificações distintas. Um LNA possui restrição de tensão, outro tem restrição de consumo e o último amplificador é projetado especialmente para operar em um receptor *ZigBee*. São apresentados também os resultados experimentais dos LNAs com restrição de tensão e consumo.

Palavras-chave: LNA, amplificadores de baixo ruído, amplificadores CMOS, RF, medidas de figura de ruído, LNA de baixa tensão, LNA de baixo consumo.

ABSTRACT

This dissertation is centered in low noise amplifiers (LNAs) and it can be divided in three parts.

In the first part it is made an introduction of LNAs in a CMOS technology and it is followed by a study of the state-of-art of these amplifiers.

In the second part of this work it is done a review on noise figure whose definition is valid for a system, circuit or device. After this review it is presented a noise figure analysis in fourpoles which the derived equations are used in LNA's design, it is also shown the Y-factor method for noise figure extraction of any fourpole. Thereafter the second part is finished with a case of study about on chip measurements using a transistor.

In the last part of the dissertation it is presented a LNA placed in a signal receiver system, then it is shown two amplifiers basic configurations: a configuration using the input transistor in common source and a second one using it in a common gate configuration. Thereby, with means to introduce the reader on LNA's design, the basic parameters of performance of these amplifiers are derived for each shown configuration of the input transistor. Hereafter, with means to validate the learned concepts, it is designed three LNAs with channel length of 0,18 μm and with different specifications. One LNA has voltage restrictions, another has a power consumption restriction and the last amplifier is designed specially to operate in a ZigBee receiver. It is also presented the voltage and power restricted LNA's experimental results.

Keywords: LNA, Low noise amplifiers, CMOS amplifier, RF, noise figure measurements, low voltage LNA, low power LNA.

LISTA DE FIGURAS

1	Rede para cálculo do ruído térmico de um resistor.	34
2	Quadripolos considerando um circuito com ruído.	35
3	Componentes para medida usando fator Y.	39
4	Sistema para medição com o DUT.	40
5	Definição dos coeficientes de reflexão.	41
6	Transistor MESFET de GaAs em uma estação micro-provadora.	43
7	Resposta DC do transistor MESFET em teste.	43
8	Medidas de parâmetros S.	44
9	Ganhos de inserção e disponível do DUT.	45
10	Espectro de saída para medição da figura de ruído usando o fator Y.	45
11	Figura de ruído do DUT.	46
12	Conexão de um sintetizador de impedâncias no circuito de testes.	47
13	Pontos medidos de Γ_S em 2,42 GHz.	47
14	Configuração para medidas no chip.	48
15	Valores da impedância da fonte e da figura de ruído do DUT pela variação da posição do <i>tuner</i>	49
16	Comportamento da figura de ruído do transistor <i>versus</i> a impedância da fonte em 2,42 GHz.	50
17	Representação simplificada de um receptor de radiofrequência.	53
18	Relação sinal ruído observada na entrada e saída de um amplificador típico.	55
19	Configurações básicas para amplificação.	56
20	Esquemático de um LNA fonte comum.	59
21	Circuito equivalente para adaptação indutiva.	60
22	Representação em pequenos sinais do LNA fonte comum com adaptação indutiva.	62
23	Representação do ruído no transistor configurado como fonte comum em um quadripolo.	63
24	Pequenos sinais do transistor em porta comum com fonte de sinais, adaptação e carga.	66
25	Representação do ruído no transistor configurado como porta comum em um quadripolo.	68
26	Transistor MOS com carga indutiva.	71
27	LNA de baixa tensão configurado como “ <i>folded cascode</i> ”.	73

28	Frequência de transição do transistor <i>versus</i> o nível de inversão na tecnologia ibm 0,18.	75
29	Estrutura de teste para extração da resposta AC do LNA.	77
30	Resposta de pequenos sinais do LNA de baixa tensão projetado.	79
31	Coefficiente de transmissão direta com dados do esquemático, e do layout.	80
32	Parâmetros S usando o <i>layout</i>	80
33	Resposta do LNA de baixa tensão à variação da potência de entrada de um sinal em 2,4 GHz e o seu termo de intermodulação de terceira ordem em 2,42 GHz.	81
34	Figura de ruído com dados do esquemático e do <i>layout</i>	82
35	<i>Layout</i> do LNA de baixa tensão.	84
36	LNA de baixa tensão em uma estação micro-provadora.	85
37	Comparação entre valores esperados e os medidos do amplificador de baixa tensão.	86
37	Comparação entre valores esperados e os medidos do amplificador de baixa tensão (continuação).	87
38	Teste de linearidade com um tom em 2,4 GHz.	88
39	Comparação entre a figura de ruído medida e a esperada do LNA de baixa tensão.	88
40	Configurações em fonte comum para amplificação.	91
41	Esquemático do LNA de baixo consumo.	92
42	Circuitos equivalentes de cada estágio de amplificação do LNA de baixo consumo.	93
43	Resposta de pequenos sinais do LNA de baixo consumo projetado.	97
44	Parâmetro S21 do LNA de baixo consumo com dados do esquemático, e do <i>layout</i>	98
45	Impedância equivalente no nó x usando os parâmetros do esquemático.	98
46	Figura de ruído do LNA de baixo consumo.	99
47	Resposta do LNA de baixo consumo à variação da potência de entrada de um sinal em 2,4 GHz e o seu termo de intermodulação de terceira ordem em 2,42 GHz.	99
48	<i>Layout</i> do LNA de baixo consumo.	101
49	LNA de baixo consumo em uma estação micro-provadora. ...	102
50	Comparação entre valores esperados e os medidos do amplificador de baixo consumo.	103

50	Comparação entre valores esperados e os medidos do amplificador de baixo consumo (continuação).	104
51	Teste de linearidade para o amplificador de baixo consumo com um tom em 2,4 GHz.	105
52	Comparação entre a figura de ruído medida e a esperada do LNA de baixo consumo.	105
53	Receptor <i>ZigBee</i> proposto.	106
54	Impedância de entrada da carga do LNA.	107
55	Esquemático do LNA fonte e porta comum.	108
56	Circuitos equivalentes do amplificador diferencial apresentado.	110
57	Frequência de transição versus o nível de inversão na tecnologia xFAB 0,18.	111
58	Fontes de ruído de um amplificador em porta comum considerando que a fonte de corrente DC é substituída por um transistor.	112
59	Estrutura de teste para simulação da resposta AC do LNA diferencial.	113
60	Módulo do ganho de tensão do LNA.	114
61	Figura de ruído do LNA fonte e porta comum.	115
62	Resposta de pequenos sinais da reflexão na entrada do LNA fonte e porta comum.	116
63	Coefficiente de transmissão reverso do LNA.	117
64	Teste de linearidade para o caso de alto ganho.	117
65	Ondas incidentes e refletidas em um circuito de duas portas.	130
66	Padrões para calibração no <i>chip</i> e ponteiras coplanares.	132

LISTA DE TABELAS

1	Parâmetros de ruído do transistor em 2,42 GHz.	50
2	Especificações do LNA.	73
3	Característica dos transistores MOS usados.	74
4	Parâmetros dos componentes do LNA de baixa tensão.	78
5	Resposta à variação estatística de processo e casamento dos parâmetros do LNA de baixa tensão para 100 rodadas.	82
6	Consumo de circuitos receptores <i>front-end</i> de RF.	89
7	Especificações do LNA.	90
8	Parâmetros dos componentes do LNA de baixo consumo.	95
9	Resposta à variação estatística de processo e casamento dos parâmetros dos componentes do LNA de baixo consumo para 100 rodadas.	100
10	Especificações do LNA para o receptor <i>ZigBee</i>	106
11	Características dos transistores MOS usados.	111
12	Componentes e parâmetros do LNA fonte e porta comum.	114
13	Resposta à variação estatística de processo e casamento dos parâmetros dos componentes do LNA fonte e porta comum com os modos de alto e baixo ganho para 100 rodadas.	118
14	Comparação do desempenho de LNAs de baixa tensão.	120
15	Comparação do desempenho de LNAs de baixo consumo.	120
16	Comparação entre LNAs diferenciais e com variação de ganho.	121

LISTA DE SIGLAS

- AC Corrente alternada.
- Banda ISM Banda Industrial, Científica, e Médica.
- DC Corrente direta.
- DUT Dispositivo sob teste ou *Device under test* em inglês.
- ENR Fator de excesso de ruído ou *Excess Noise Ratio* em inglês.
- FET Transistor de Efeito de Campo ou *Field Effect Transistor* em inglês.
- FOM Figura de mérito ou *Figure of merit* em inglês.
- GND Potencial de terra.
- GSM Sistema Global de Comunicações Móveis ou *Global System for Mobile Communications* em inglês.
- INCT Instituto Nacional de Ciência e Tecnologia.
- LNA Amplificador de Baixo Ruído ou *Low Noise Amplifier* em inglês.
- LT Linha de transmissão.
- MESFET *Metal-semiconductor field-effect-transistor*.
- NAMITEC INCT de Sistemas Micro e Nanoeletrônicos.
- RF Radiofrequência.
- SFDR Faixa dinâmica livre de sinais espúrios ou *Spurious-free dynamic range* em inglês.
- UFRN Universidade Federal do Rio Grande do Norte.
- UICM Modelo unificado de controle por corrente ou *Unified current control model* em inglês.
- VDD Tensão de alimentação.

LISTA DE SÍMBOLOS

SNR_i	Razão sinal ruído na entrada.
SNR_o	Razão sinal ruído na saída.
F	Figura de ruído.
G	Ganho de potência
S	Potência de sinal.
N	Potência de ruído.
\bar{e}_n	Tensão média de ruído.
e_n^2	Valor médio quadrático da tensão de ruído.
k	Constante de Boltzmann.
Δf	Faixa de frequência.
T	Temperatura ambiente em Kelvin.
T_0	Temperatura ambiente em 290k.
T_a	Temperatura de ruído adicionado.
i_n	Corrente de ruído.
e_n	Tensão de ruído.
Y_f	Admitância de fonte.
i_{cor}	Corrente de ruído correlacionada.
i_u	Corrente de ruído não correlacionada.
Y_{cor}	Admitância de correlação.
R_n	Resistência de ruído associada à e_n .
G_u	Condutância de ruído devido à parte não correlacionada de i_n .
G_f	Condutância de ruído da fonte.
B_f	Susceptância de fonte.
G_{cor}	Condutância devido à corrente de ruído correlacionada i_{cor} .
F_{\min}	Figura de ruído mínima.
Γ_{opt}	Coefficiente de reflexão ótimo.
Z_0	Impedância característica.
T_H	Temperatura de ruído quando a fonte de ruído está ligada.
T_C	Temperatura de ruído quando a fonte de ruído está desligada.
Y	Fator para medida de figura de ruído.
N_2	Potência de ruído medida com a fonte de ruído ligada.
N_1	Potência de ruído medida com a fonte de ruído desligada.
F_2	Figura de ruído gerada pelos dispositivos após o DUT.
G_{DUT}	Ganho de potência do DUT.
G_{ins}	Ganho de inserção.
G_A	Ganho de potência disponível.
I_{DS}	Corrente de dreno.

g_{mg}	Transcondutância de porta do transistor.
V_{GS}	Diferença de tensão entre porta e fonte.
<i>tuner</i>	Sintetizador de impedâncias em RF.
F_a	Ruído adicionado pelo sistema
P_{IIP3}	Potência de entrada no ponto de interceptação de terceira ordem.
RF_{in}	Entrada de sinais de radiofrequência.
RF_{out}	Saída de sinais de radiofrequência.
Z_{tk}	Impedância equivalente dos componentes ativos ou passivos conectados ao dreno do transistor.
Z_{in}	Impedância de entrada.
g_{ms}	Transcondutância de fonte do transistor.
v_{in}	Tensão de entrada.
ω_T	Frequência angular de transição.
C_{gs}	Capacitância entre porta e fonte do transistor.
L_s	Indutor na fonte do transistor.
v_f	Tensão da fonte de sinais.
ω_0	Frequência angular de interesse.
i_{in}	Corrente de entrada proveniente da fonte de sinais.
Q_{in}	Fator de qualidade na entrada do circuito.
G_m	Transcondutância total.
i_{out}	Corrente de saída.
P_{avf}	Potência disponível da fonte de sinais.
P_{out}	Potência fornecida para a carga.
$\frac{R_L}{}$	Resistência de carga.
$\overline{i_d^2}$	Corrente associada ao ruído térmico de canal do transistor.
g_{ms}	Transcondutância de fonte.
$\frac{\gamma}{}$	Coefficiente de excesso de ruído do transistor.
$\overline{i_g^2}$	Corrente associada ao ruído induzido na porta do transistor.
δ	Coefficiente de ruído de porta.
c	Coefficiente de correlação entre o ruído térmico de dreno e o induzido na porta do transistor.
n	Fator de inclinação do transistor MOS.
F_{CS}	Figura de ruído produzida pelo transistor configurado em fonte comum.
F_{CG}	Figura de ruído produzida pelo transistor configurado em porta comum.
i_f	Nível de inversão.
I_S	Corrente específica do transistor.
W	Largura de canal do transistor.
L	Comprimento de canal do transistor.

C'_{ox}	Capacitância de óxido por unidade de área.
P_{IIP3}	Ponto de interceptação de terceira ordem.
σ	Desvio padrão.
C_C	Capacitor cruzado
C_{GG}	Capacitância equivalente vista da porta do transistor
V_{T0}	Tensão de limiar.

SUMÁRIO

1 INTRODUÇÃO	29
1.1 LEVANTAMENTO DO ESTADO DA ARTE DE LNAS	30
1.2 ESCOPO DA DISSERTAÇÃO	31
2 MEDIDAS DE FIGURA DE RUÍDO	33
2.1 REVISÃO DE FIGURA DE RUÍDO	33
2.2 FIGURA DE RUÍDO EM QUADRIPOLOS	34
2.3 MÉTODO DO FATOR Y PARA MEDIDAS DE FIGURA DE RUÍDO.....	37
2.4 MEDIDAS E EXTRAÇÃO DE PARÂMETROS DE RUÍDO DE UM TRANSISTOR	42
2.4.1 Extração dos parâmetros de ruído do transistor	46
2.5 CONCLUSÃO	51
3 AMPLIFICADORES DE BAIXO RUÍDO	53
3.1 CONFIGURAÇÕES BÁSICAS DE LNAS	56
3.2 CONFIGURAÇÃO FONTE COMUM	56
3.2.1 Adaptação de impedâncias do estágio em fonte comum ...	57
3.2.2 Derivação do ganho de potência do estágio em fonte comum	58
3.2.3 Figura de ruído do estágio em fonte comum	61
3.3 CONFIGURAÇÃO PORTA COMUM	66
3.3.1 Adaptação de impedâncias do estágio em porta comum ...	66
3.3.2 Derivação do ganho de potência do estágio em fonte comum	67
3.3.3 Figura de ruído do estágio em porta comum	67
3.4 CONCLUSÃO	69
4 PROJETOS DE LNAS	71
4.1 LNA DE BAIXA TENSÃO	71
4.1.1 Projeto de um LNA de baixa tensão	72
4.1.1.1 Resultados de Simulação	77
4.1.1.2 Resultados de Experimentais do LNA de baixa tensão ...	85
4.2 LNA DE BAIXO CONSUMO	89
4.2.1 Projeto do LNA de baixo consumo	89
4.2.1.1 Resultados de Simulação	95
4.2.1.2 Resultados de Experimentais do LNA de Baixo Consumo .	102
4.3 AMPLIFICADOR FONTE E PORTA COMUM	106
4.3.1 Projeto do LNA fonte e porta comum	109
4.3.1.1 Resultados de Simulação	113
4.4 CONCLUSÃO	118
5 CONCLUSÃO DO TRABALHO	119

Referências	128
Anexo A – Medidas usando parâmetros S	129
A.1 MUDANÇA DO PLANO DE REFERÊNCIA	131

1 INTRODUÇÃO

Desde 1958, quando Jack Kilby projetou e caracterizou um oscilador de deslocamento de fase com oscilação em 1,3 MHz, desenvolvido em uma fatia de silício, o circuito integrado tem passado por um processo de inovação tecnológica, com grandes avanços de escala e de desempenho [1].

Uma amostra da capacidade de integração dos circuitos integrados em tecnologia CMOS pode ser visto em [2], no qual é apresentado um SoC (*system-on-a-chip*) que integra as partes de RF (Radiofrequência), analógica, e de processamento em banda básica em um único circuito integrado (CI). Segundo os autores, esse SoC é empregado em um modelo de aparelho celular que, por conta de seu nível de integração, bateu recorde na velocidade de produção de 10 milhões de unidades. Ainda é comentado, no mesmo artigo, que em 2013 espera-se uma venda de 1,2 bilhões de telefones móveis, cujos componentes semicondutores terão valor aproximado de 20 bilhões de dólares. Apesar desse potencial econômico, os fabricantes de CIs enfrentam desafios principalmente na redução dos custos dos circuitos. Pois há uma queda natural do valor de venda prevista para os componentes de RF de aproximadamente 6,9% no período de 2009-2015 (ainda citado em [2]). Dessa forma, o interesse em sistemas totalmente integrados visados para redução dos custos na produção é crescente.

A referência [2] apresenta um SoC para celular operando em quatro bandas GSM distintas (GSM850, GSM900, DCS1800, e PCS1900). Para o circuito receptor a 3GPP dita que para essas bandas a sensibilidade deve ser menor que -102 dBm como pode ser verificado em [3]. Como é visto nos capítulos posteriores, o valor da sensibilidade em um receptor é controlado majoritariamente pelo LNA (Amplificador de Baixo Ruído ou *Low Noise Amplifier* em inglês). porta comum.

Esse LNA configurado na topologia em porta comum ou mesmo em fonte comum pode ser usado nas mais variadas aplicações que envolvem comunicação em radiofrequência. Ele está presente em redes sem fio, em sistemas de comunicações por satélites, em aparelhos celulares, em redes de sensores, enfim, o LNA é encontrado na maioria dos receptores de RF. A sua principal função é amplificar o sinal de RF captado pela antena, e idealmente, ele não deve degradar sua relação sinal-ruído. Justamente por isso, como é visto posteriormente, esse amplificador é encontrado como uns dos primeiros blocos de um receptor.

1.1 LEVANTAMENTO DO ESTADO DA ARTE DE LNAs

Os circuitos integrados de RF mais antigos operando na banda de interesse do trabalho apresentado nesta dissertação foram concebidos a partir da década de 80, e [4] pode ser tomado como referência. Antes desse trabalho os autores afirmam que os amplificadores não possuíam baixa figura de ruído (< 3 dB), baixo consumo de potência (< 150 mW), e nem largura de banda suficiente para aplicações em VHF-UHF. Nesse artigo é apresentado um amplificador de dois estágios com transistores FET de Arseneto de Gálio (GaAs) com comprimento de canal de $1 \mu\text{m}$. A figura de ruído obtida é menor que 3 dB com ganho de 16 dB na faixa de 9 MHz a 3,9 GHz. O consumo obtido é de 170 mW, chegando a 120 mW com uso de indutores externos. O circuito ocupa uma área de $0,96 \text{ mm}^2$.

Naquele mesmo ano, há registros de LNAs de desempenho satisfatório (para a época) para os sistemas de televisão via satélite. A proposta de [5] é construir LNAs de preço aceitável e em larga escala com circuitos em GaAs que mostraram-se promissores. Nesse trabalho os autores apresentaram um amplificador com figura de ruído igual a 3,4 dB e com ganho de 20 dB em 12 GHz. Nesse artigo o LNA é composto de três estágios de amplificação com o transistor configurado em fonte comum e consome cerca de 100 mW com área de $4,5 \text{ mm}^2$.

Já os LNAs feitos em tecnologia CMOS começam a ser interessantes e possíveis substitutos de circuitos em GaAs em meados dos anos 90 com destaque para o trabalho de [6]. Segundo o autor, nessa época, o projeto de um circuito de baixo custo, baixo consumo, menor tamanho, e menor peso era desejado devido à expansão de serviços sem fio comerciais e pessoais. Historicamente esses requisitos seriam cumpridos por circuitos em tecnologia bipolar ou de GaAs. Entretanto [6] aponta que o uso da tecnologia CMOS seria interessante devido ao fato dela ser compatível com tecnologias digitais mais complexas e, se o dispositivo fosse rápido o bastante, ele poderia ser usado em RF. Assim, nesse artigo o autor projeta um LNA em 900 MHz com ganho de 15 dB e figura de ruído de 2,2 dB usando uma tecnologia com comprimento de canal de $0,5 \mu\text{m}$. O consumo do circuito é de 20 mW em uma topologia com configuração de reuso de corrente e ocupa uma área de $0,28 \text{ mm}^2$.

Desde então, cresce o interesse em LNAs usando tecnologia CMOS. Com a redução do comprimento de canal dos transistores os amplificadores possuem melhor desempenho como visto em [7] e [8], e em 2005, os circuitos de RF em CMOS são usados para aplicações em faixa larga [9].

Um trabalho mais recente usando tecnologia CMOS de 90nm e que merece destaque pelo seu desempenho em ruído é apresentado em [10]. Nesse trabalho é projetado um LNA que não é totalmente integrado, pois possui indutores externos. Entretanto ele possui uma figura de ruído menor que 0,2 dB em frequências entre 800MHz e 1400MHz. Basicamente o circuito utiliza dois transistores em cascata, com o transistor da entrada configurado em fonte comum. Para obter esse desempenho, a resistência equivalente da fonte é aumentada de 50Ω para 85Ω, e o indutor na entrada do circuito é externo. A tensão de alimentação é de 1V e o consumo total do circuito é de 43mW. Apesar do consumo elevado, em comparação com outros amplificadores CMOS, esse circuito pode ser utilizado em aplicações de rádio astronomia como é sugerido pelos autores.

Um LNA diferencial que utiliza os transistores de entrada configurados em porta comum e representa o estado da arte para essa configuração é apresentado por [11]. Esse amplificador reutiliza os conceitos de realimentação negativa feita por capacitores cruzados, desenvolvidos em [12], com objetivo de diminuir o ruído gerado pelo estágio em porta comum. Além disso esse LNA utiliza o conceito de realimentação positiva desenvolvido em [13] a fim de conseguir aumentar o ganho do amplificador. A contribuição do trabalho de [11] é a substituição dos indutores, que servem como alta impedância em RF na fonte dos transistores de entrada, por transistores nMOS. Esses transistores são acoplados também à entrada e criam mais um *loop* de realimentação positiva. Assim o LNA proposto, feito em tecnologia CMOS de 90nm, tem uma figura de ruído entre 1,85 dB e 2,35 dB em frequências entre 100MHz e 1770MHz, com ganho de tensão de 23 dB. O circuito consome 2,8mW e ocupa uma área ativa de 0,03 mm².

1.2 ESCOPO DA DISSERTAÇÃO

Esta dissertação baseia-se em LNAs que operam na banda ISM (*industrial, scientific, and medical*) centrada em 2,45GHz com 100MHz de largura [14]. Entre os aparelhos que operam nessa banda destacam-se a rede Wi-Fi (*IEEE 802.11b/g/n*), os equipamentos *ZigBee*, *Bluetooth*, e os dispositivos de identificação por radiofrequência (RFID).

Os circuitos CMOS feitos neste trabalho usam tecnologias com comprimento mínimo de canal de 0,18μm. Por esse motivo, a tarefa de projetar um circuito com melhor desempenho que os feitos usando tecnologias de 90nm ou de 65nm pode ser mais árdua. Contudo, busca-se projetar circuitos

de baixo ruído com restrições de consumo e tensão, pois essa área mostra-se promissora, já que até o momento, e pelo conhecimento do autor, existem poucos projetos relevantes sobre o assunto.

No quesito formação, é procurado abranger todas as fases que compõem o processo de desenvolvimento de CIs de RF, desde as especificações até as questões experimentais. Estão apresentados no capítulo 2 uma descrição do ruído em um quadripolo, o método Y para medida da figura de ruído, e um exemplo de extração dos parâmetros de ruído de um transistor. Para introduzir o leitor sobre projetos de LNAs, são mostradas e derivadas no capítulo 3 as equações básicas de desempenho em um circuito com transistores CMOS. Já no capítulo 4 são projetados três LNAs: um com restrição de tensão, outro com limite de consumo, e finalmente um direcionado para um receptor *ZigBee*.

2 MEDIDAS DE FIGURA DE RUÍDO

Indubitavelmente, como pode ser visto nos capítulos posteriores, um dos principais parâmetros de um LNA é a sua figura de ruído. Por isso, antes de começar a análise desses amplificadores inicia-se este capítulo com uma revisão de figura de ruído, faz-se sua análise em quadripolos e finalmente conclui-se o capítulo com a apresentação de um método de caracterização e de medidas da figura de ruído feitas no *chip*.

2.1 REVISÃO DE FIGURA DE RUÍDO

Acima da temperatura de 0K, devido à energia térmica, os elétrons movem-se de forma aleatória. Assim, são geradas flutuações espontâneas de corrente ou tensão, chamadas de ruído, no sinal processado [15]. A figura de ruído por sua vez é comumente usada para quantificar o ruído adicionado por um dispositivo. Ela é definida como a razão sinal ruído na entrada (SNR_i) dividida pela razão sinal ruído na saída (SNR_o) de um dispositivo, circuito, ou sistema e pode ser escrita como [16]:

$$F = \frac{SNR_i}{SNR_o} = \frac{S_i/N_i}{S_o/N_o} = \frac{S_i/N_i}{GS_i/(GN_i + N_a)} = \frac{N_a + GN_i}{GN_i} = \frac{N_{o(total)}}{N_{o(fonte)}}, \quad (1)$$

onde F é a figura de ruído, G é o ganho de potência, S e N são as potências de sinal e ruído, o índice a indica o ruído adicionado pelo dispositivo e os índices i e o indicam entrada e saída, respectivamente.

Usando o circuito da Figura 1 pode-se calcular a potência de ruído fornecida para carga como:

$$N = \frac{R_L \overline{e_n^2}}{(R_n + R_L)^2}, \quad (2)$$

onde $\overline{e_n}$ é a tensão média de ruído e, por sua vez, $\overline{e_n^2}$ é o seu valor médio quadrático.

Com $R_n = R_L$ tem-se que $N = \overline{e_n^2}/(4R_n)$. Essa última igualdade é conhecida como potência de ruído disponível e é independente da impedância do circuito no qual o gerador é conectado [16]. Considerando ruído branco tem-

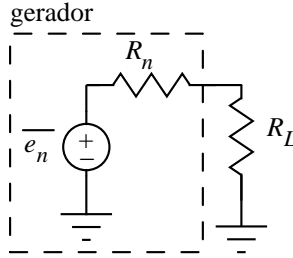


Figura 1: Rede para cálculo do ruído térmico de um resistor.

se que $N = kT\Delta f$ e é válida a seguinte igualdade:

$$N = kT\Delta f = \frac{\overline{e_n^2}}{4R_n}. \quad (3)$$

Então:

$$\overline{e_n^2} = 4kTR_n\Delta f, \quad (4)$$

onde k é a constante de Boltzmann, Δf é a faixa de frequência escolhida e T é a temperatura ambiente. Ao utilizar o que é visto na equação (3) na equação (1) obtém-se que:

$$F = \frac{N_a + GkT_0\Delta f}{GkT_0\Delta f}, \quad (5)$$

onde T_0 é a temperatura ambiente definida em 290K. Se:

$$N_a = (F - 1)GkT_0\Delta f, \quad (6)$$

pode-se reescrever a equação (6) em função da temperatura de ruído adicionado (T_a)¹ como:

$$T_a = (F - 1)T_0. \quad (7)$$

2.2 FIGURA DE RUÍDO EM QUADRIPOLOS

Já que a figura de ruído depende apenas da razão entre as relações de sinal ruído da entrada e saída, o ruído interno do quadripolo da Figura 2a pode

¹A temperatura de ruído é pouco usada para caracterizar LNAs mas tem uso comum na caracterização de antenas e de fontes de ruído. Vale lembrar que ela não é a temperatura física do dispositivo e sim a temperatura equivalente a qual é responsável por uma potência de ruído N_a .

ser trasladado para entrada e/ou saída do circuito, como mostrado em [17]. Mas, por simplicidade, pode-se representar as fontes de ruído na entrada do dispositivo, por uma fonte de corrente i_n e outra de tensão e_n , como é visto na Figura 2b. Percebe-se também na Figura 2 uma fonte de sinais i_f ² com admitância equivalente Y_f ($Y_f = G_f + jB_f$) na entrada dos quadripolos.

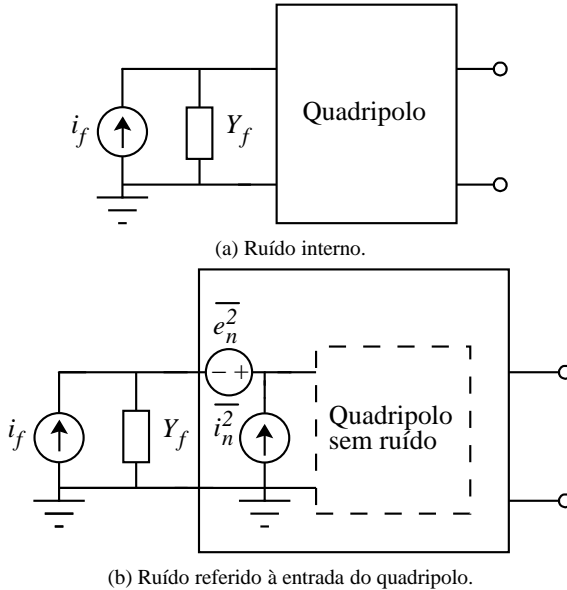


Figura 2: Quadripolos considerando um circuito com ruído.

Pode-se calcular a figura de ruído do quadripolo apresentado da seguinte maneira:

$$F = \frac{N_o(\text{total})}{N_o(\text{fonte})} = \frac{\overline{|i_f|^2} + \overline{|e_n Y_f + i_n|^2}}{\overline{|i_f|^2}}, \quad (8)$$

onde é suposta uma correlação entre as fontes de ruído do quadripolo. Dessa forma, se a corrente de ruído é dividida em uma parte correlacionada com e_n denominada de i_{cor} e outra não correlacionada, i_u , tem-se que a figura de

²Atenção para não confundir a corrente da fonte de sinais com nível de inversão direto do transistor que é mencionado nos capítulos posteriores.

ruído fica reescrita da seguinte forma:

$$F = 1 + \frac{\overline{|i_u|^2} + \overline{|e_n Y_f + i_{cor}|^2}}{\overline{|i_f|^2}}. \quad (9)$$

Assim, se $i_{cor} = e_n Y_{cor}$ (onde $Y_{cor} = G_{cor} + jB_{cor}$) pode-se reescrever (9) como:

$$F = 1 + \frac{G_u + R_n |Y_f + Y_{cor}|^2}{G_f}, \quad (10)$$

onde R_n é a resistência de ruído associada à e_n , G_u é a condutância de ruído devido à parte não correlacionada de i_n e G_f é definido como a condutância de ruído da fonte. Pode-se relacioná-las com a equação (4) e equacioná-las da seguinte forma [18]:

$$R_n = \frac{\overline{e_n^2}}{4kT\Delta f}, \quad (11)$$

$$G_u = \frac{\overline{i_u^2}}{4kT\Delta f}, \quad (12)$$

e

$$G_f = \frac{\overline{i_f^2}}{4kT\Delta f}. \quad (13)$$

Quando se calcula o mínimo da equação (10) com relação à susceptância de fonte B_f tem-se que:

$$B_{f_{opt}} = -B_{cor}. \quad (14)$$

Da mesma forma, o mínimo com relação à condutância de fonte pode ser dado por:

$$G_{f_{opt}} = \sqrt{\frac{G_u}{R_n} + G_{cor}^2}. \quad (15)$$

Assim a admitância ótima de fonte, ignorando o índice f por uniformidade de notação com outros trabalhos, é escrita como:

$$Y_{opt} = G_{opt} + jB_{opt}. \quad (16)$$

Ao substituir a admitância ótima de fonte na equação (10), tem-se que a figura

de ruído mínima é calculada como:

$$F_{\min} = 1 + 2R_n(G_{\text{opt}} + G_{\text{cor}}), \quad (17)$$

onde G_{cor} é a condutância devido à corrente de ruído correlacionada i_{cor} e F_{\min} é a figura de ruído mínima. Quando se resolve a equação (15) para G_u , utiliza-se o que foi encontrado nas equações (14) e (17) e realiza-se a substituição na equação (10), tem-se que:

$$F = F_{\min} + \frac{R_n}{G_f} |Y_f - Y_{\text{opt}}|^2. \quad (18)$$

Assim, pode-se concluir que se for sintetizada uma admitância de fonte igual à admitância ótima de um dispositivo, trabalha-se com sua figura de ruído mínima. Normalmente os parâmetros de ruído de um dispositivo são informados de acordo com essa equação por F_{\min} , R_n e Y_{opt} ou por F_{\min} , R_n , e Γ_{opt} ³.

É bastante comum projetar um LNA com transistores discretos usando esses parâmetros, pois eles são fornecidos juntamente com os parâmetros S dos dispositivos. O mesmo método serve para os transistores integrados e, através de pesquisas em manuais das fábricas, percebe-se que os parâmetros de ruído de um transistor integrado são medidos para ajustar e/ou validar seu modelo com relação ao ruído.

2.3 MÉTODO DO FATOR Y PARA MEDIDAS DE FIGURA DE RUÍDO

Para fazer medidas da figura de ruído e a extração dos parâmetros de ruído de um circuito, a técnica que utiliza o fator Y é escolhida. Os principais componentes usados nesse método são mostrados na Figura 3a. São vistos nessa figura uma fonte de ruído, um circulator, um pré-amplificador e um analisador de espectro. O grupo composto pelo pré-amplificador e o analisador de espectro adicionam ruído ao sinal antes de sua detecção e então, é necessário um passo de calibração para retirar o efeito desses dispositivos.

O método Y utiliza uma fonte de ruído com circuito equivalente mostrado na Figura 3b. Essa fonte é composta por uma chave, um diodo avalanche e sua saída possui um atenuador feito por uma rede resistiva. Quando a chave é fechada o diodo é polarizado em sua região de ruptura e produz um ruído

³O coeficiente de reflexão ótimo é calculado como: $\Gamma_{\text{opt}} = (Z_{\text{opt}} - Z_0)/(Z_{\text{opt}} + Z_0)$, onde Z_0 é a impedância característica do sistema [19].

com espectro semelhante ao do ruído branco [20]. Já a rede resistiva é usada para atenuar o ruído gerado pelo diodo e para adaptar impedância de saída da fonte com o estágio seguinte.

Normalmente, as fontes de ruído de faixa larga possuem uma pequena densidade espectral. A fonte de ruído 346B da *Agilent* usada para fazer as medidas neste trabalho, por exemplo, possui potência de saída em torno de -56dBm na banda de 10MHz a 18GHz [21], ou seja, a densidade espectral é menor que $-150\text{dBm} - \text{Hz}$. Assim, o uso de um pré-amplificador é aconselhável para amplificar o sinal da fonte de ruído e, dessa forma, ele pode ser detectado pelo analisador de espectro. O uso do pre-amp também faz com que a incerteza na medida feita pelo analisador de espectro seja reduzida por conta da redução de sua contribuição para a figura de ruído no sistema.

A fonte de ruído é caracterizada pela relação entre o ruído produzido quando sua chave está ligada e desligada. Essa relação é conhecida por *ENR* (*Excess Noise Ratio*), seu valor é fornecido pelo fabricante e pode-se equacioná-la como:

$$ENR = \frac{T_H - T_C}{T_0}, \quad (19)$$

onde T_H e T_C são as temperaturas de ruído quando a fonte está ligada e desligada, respectivamente.

Quando se conecta o dispositivo sob teste (DUT) como mostrado na Figura 4a e sua resposta é linear com a variação da potência de ruído na entrada como na Figura 4b, pode-se equacionar a variação da potência de saída em função da temperatura de ruído como:

$$\frac{\partial N}{\partial T} = kG\Delta f = \frac{N_2 - N_1}{T_H - T_C}. \quad (20)$$

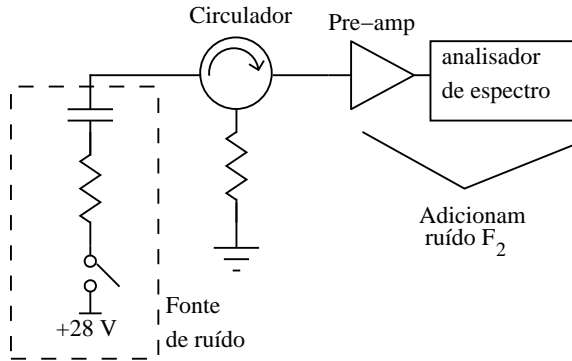
Se $T_C = T_0$, a equação (5) pode ser reescrita da seguinte forma:

$$F_T = \frac{N_a + kGT_C\Delta f}{kGT_C\Delta f} = \frac{N_1}{kGT_C\Delta f}. \quad (21)$$

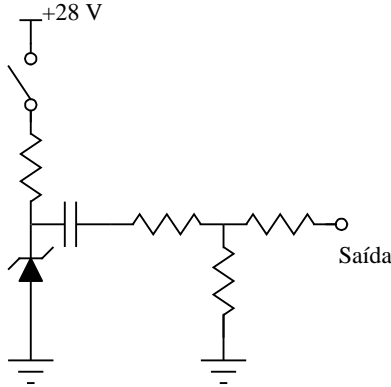
Sabe-se de [22] que o fator Y é calculado da seguinte maneira:

$$Y = \frac{N_2}{N_1}. \quad (22)$$

Onde N_2 é a potência de ruído medida com a fonte de ruído ligada e N_1 é a potência de ruído medida com a fonte de ruído desligada. Assim, usando a



(a) Processo de calibração.



(b) Esquemático equivalente de uma fonte de ruído.

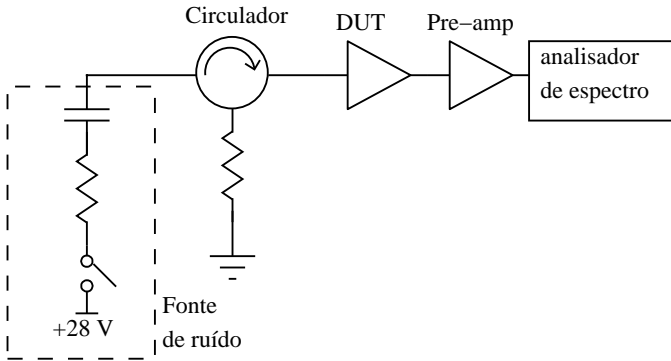
Figura 3: Componentes para medida usando fator Y .

definição de ENR e quando se substitui (20) em (21) tem-se que a figura de ruído total fica dada por:

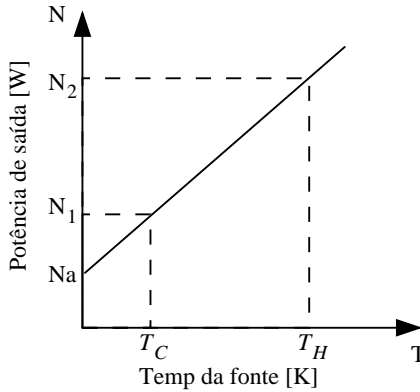
$$F_T = \frac{ENR}{Y - 1}. \quad (23)$$

Dessa forma, a figura de ruído do DUT pode ser calculada usando a equação de Friis [16] para estágios em cascata como:

$$F_{DUT} = F_T - \left(\frac{F_2 - 1}{G_{DUT}} \right). \quad (24)$$



(a) Etapa de medição com o DUT.



(b) Resposta necessária para utilizar o fator Y.

Figura 4: Sistema para medição com o DUT.

Onde F_2 é a figura de ruído gerada pelos dispositivos após o DUT e G_{DUT} é o seu ganho de potência.

Quando o DUT está adaptado com os equipamentos de medição, seu ganho de potência é igual ao ganho de inserção (G_{ins}) e pode ser calculado como ⁴:

$$G_{ins} = \frac{N'_2 - N'_1}{N_2 - N_1}, \quad (25)$$

⁴Para definições de ganho de potência [19] ou [23] podem ser consultados.

onde o apóstrofe indica potência de saída com o DUT ⁵. Se equação (25) for isolada para o ganho do dispositivo, é visto que $G_{ins} = G_{DUT}$. Dessa forma o ganho de inserção, como o próprio nome diz, quantifica o ganho que é adicionado na rede por um dispositivo.

Existem equipamentos (medidores de figura de ruído ou softwares de analisadores de espectro) que fornecem a leitura direta da figura de ruído sem a análise dos parâmetros S do DUT. Nesse caso a figura de ruído do dispositivo é calculada pela equação (24) usando o ganho de inserção. Vale enfatizar que essa figura de ruído encontrada só é válida se o dispositivo estiver adaptado com os equipamentos de medição.

Para considerar o efeito da desadaptação de impedâncias, o ganho de potência disponível (G_A) deve ser usado. Esse tipo de ganho é definido como a razão da potência disponível para a rede (saída) pela potência disponível da fonte de sinais. Onde, por exemplo, a potência disponível para a rede é a potência transmitida à uma carga adaptada em que $\Gamma_L = \Gamma_{out}^*$ [19]. Ou seja, o ganho de potência disponível supõe que os estágios anterior e posterior ao DUT possuem impedância igual ao complexo conjugado das impedâncias de entrada e saída do dispositivo, respectivamente. Para esclarecer o comentado, as definições dos coeficientes de reflexão são ilustradas na Figura 5.

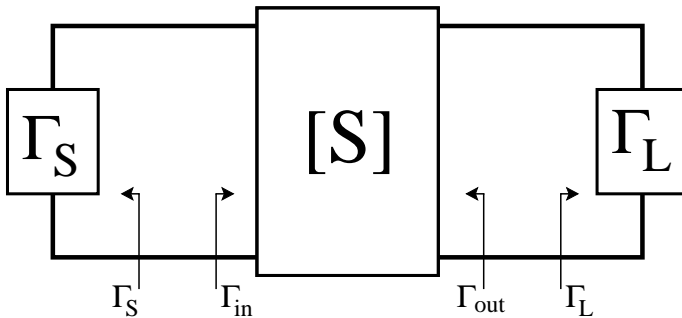


Figura 5: Definição dos coeficientes de reflexão.

O comitê de padronização, na época o *IRE (Institute of Radio Engineers)*, aceitou a recomendação de Friis de basear a figura de ruído na potência disponível, pois esse parâmetro pode ser relacionado diretamente com uma fonte de ruído como, por exemplo, um resistor [20]. O ganho de potência disponível pode ser calculado como:

⁵Recapitulando, N_1 e N_2 são as potências de ruído medidas sem o DUT com a fonte de ruído desligada e ligada, respectivamente

$$G_A = |S_{21}|^2 \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_S S_{11}|^2 (1 - |\Gamma_{out}|^2)}, \quad (26)$$

com

$$\Gamma_{out} = S_{22} + \frac{S_{12} S_{21} \Gamma_S}{1 - S_{11} \Gamma_S}. \quad (27)$$

Nesse ponto, justifica-se o uso de um circulator configurado como mostrado na Figura 4a. Esse dispositivo é usado pois a fonte de ruído muda o valor de sua impedância de saída entre os modos em que ela está ligada e desligada. Dessa forma, como é necessário um valor fixo de Γ_S para o cálculo do ganho disponível, deve-se usar um circulator ou isolador entre a fonte de ruído e o DUT.

2.4 MEDIDAS E EXTRAÇÃO DE PARÂMETROS DE RUÍDO DE UM TRANSISTOR

A fim de validar os conceitos apresentados, foi feito um estágio na *Télécom ParisTech* onde o principal objetivo era a medida da figura de ruído de circuitos integrados. Por isso, está representado nesta seção, de forma resumida, o que foi feito para caracterização no *chip* dos parâmetros de um transistor de radiofrequência.

Um transistor MESFET de GaAs é visto na Figura 6 em uma estação micro-provadora para testes. Nela, os *pads* nomeados como S1 e S2, conectam a porta e o dreno do dispositivo, respectivamente. O restante dos *pads* servem para referência das ponteiros e para aterramento do terminal de fonte do transistor.

O comportamento DC é a primeira característica medida do transistor como mostrado na Figura 7. Nela são plotadas a corrente de dreno, I_{DS} e a transcondutância de porta do transistor, g_{mg} , versus a diferença de tensão entre a porta e a fonte do transistor V_{GS} .

Para todos testes AC o ponto de operação com $V_{DS} = 5\text{V}$ e $V_{GS} = -0,5\text{V}$ é escolhido. Os parâmetros S são medidos de acordo com o esquemático mostrado na Figura 8a. Onde a porta do transistor é conectada ao terminal 1 do analisador de redes e o dreno é conectado ao terminal 2. Ao analisar a resposta do transistor na Figura 8b percebe-se que, no intervalo de frequências medido, há um coeficiente de transmissão maior que 5 dB e uma isolamento entre a saída e entrada maior que 20 dB. Entretanto esses terminais do transistor estão desadaptados com a impedância característica do analisa-

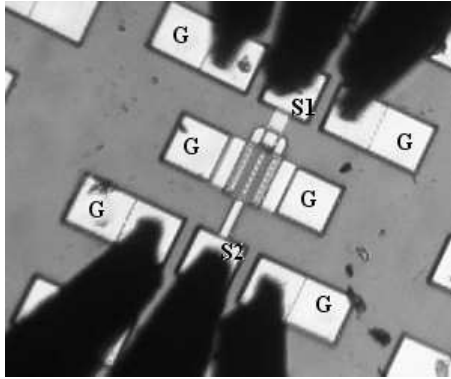


Figura 6: Transistor MESFET de GaAs em uma estação micro-provadora.

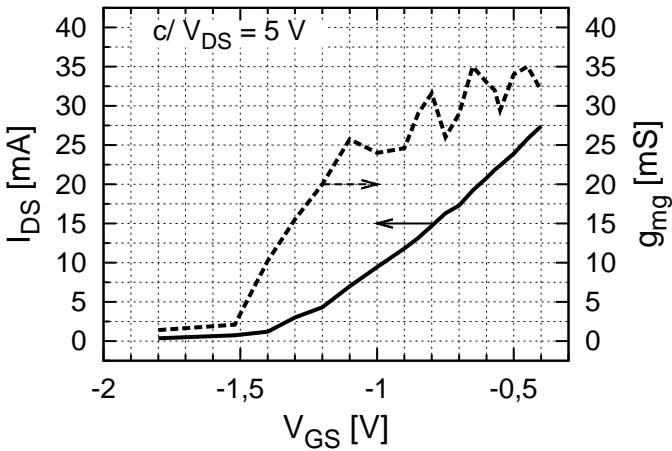
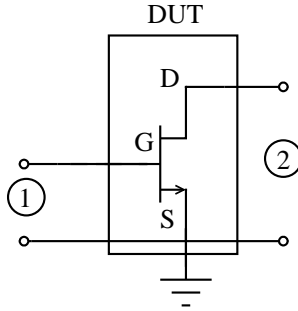


Figura 7: Resposta DC do transistor MESFET em teste.

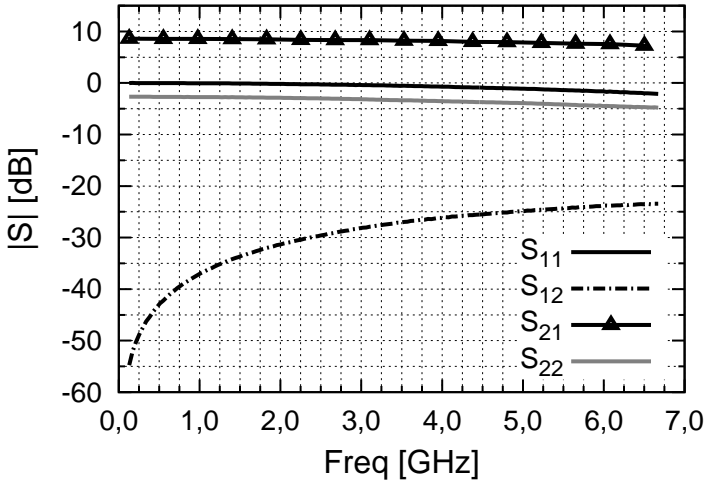
dor de redes como é visto em S_{11} e em S_{22} .

Pode ser visto na Figura 9 uma comparação entre o ganho disponível e o ganho de inserção. Nela, percebe-se que há uma diferença significativa entre os dois ganhos do transistor testado.

O espectro da potência de saída, medido com uma resolução de banda



(a) Configuração para medida dos parâmetros S.



(b) Resposta dos parâmetros S do transistor MESFET em teste.

Figura 8: Medidas de parâmetros S.

de 1 MHz, usando os circuitos de teste das Figuras (3a) e (4a) pode ser visto na Figura 10. Já sua figura de ruído⁶ usando a definição de ganho disponível é encontrada na Figura 11.

⁶A figura de ruído apresentada como NF é calculada simplesmente por: $NF = 10 \log(F)$. Percebe-se que há apenas uma variação de módulo entre os termos, por isso, não se considera nenhuma diferença na nomenclatura entre F e NF .

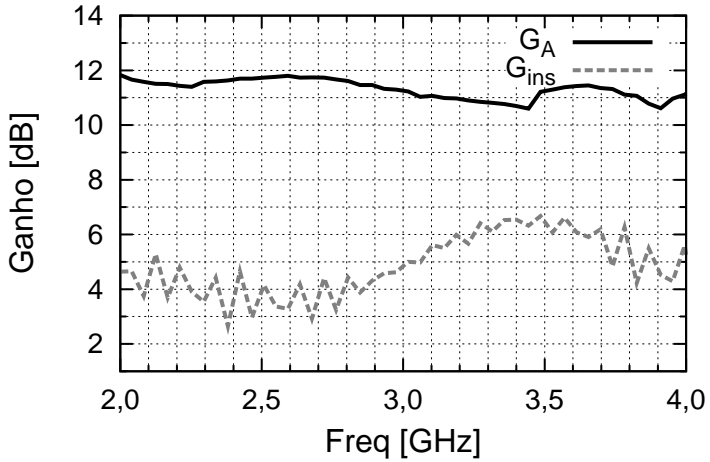


Figura 9: Ganhos de inserção e disponível do DUT.

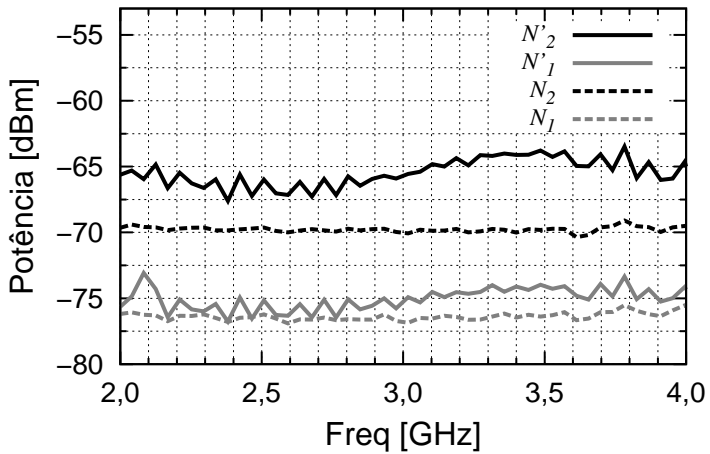


Figura 10: Espectro de saída para medição da figura de ruído usando o fator Y.

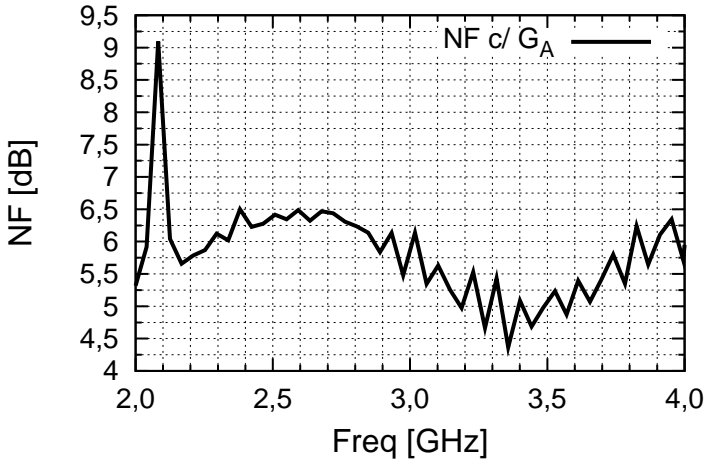


Figura 11: Figura de ruído do DUT.

2.4.1 Extração dos parâmetros de ruído do transistor

Somente uma medida da figura de ruído não é suficiente para determinar os quatro parâmetros de ruído do DUT. Se a admitância de fonte é variada e a figura de ruído é medida para cada caso, com pelo menos quatro medições os parâmetros de ruído do DUT são encontrados pela equação (18). Mas, devido à erros nas medições da figura de ruído e da admitância de fonte, mais medidas devem ser feitas [24].

Para variar a admitância da fonte, um sintetizador de impedâncias em RF (ou *tuner*) é utilizado como ilustrado na Figura 12. Para cada posição do *tuner* é necessário saber os parâmetros S dos componentes anteriores ao DUT e após o circulador (*tuner*, cabos, ponteiras, *bias tees*, etc) a fim de retirar seu efeito no cálculo da figura de ruído do DUT. Para calculá-los, a equação (27) pode ser usada e como o sistema é passivo é necessário medir o coeficiente de reflexão na porta de saída para três cargas distintas.

Para o cálculo do ganho disponível do DUT, deve-se medir também, para cada posição do sintetizador de impedâncias, o coeficiente de reflexão visto da fonte do dispositivo chamado de Γ_S na Figura 12. Os pontos tomados

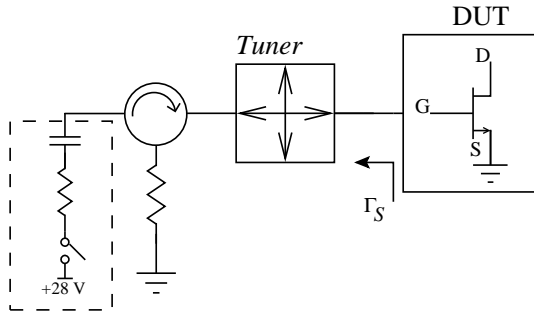


Figura 12: Conexão de um sintetizador de impedâncias no circuito de testes.

para Γ_S em 2,42 GHz são vistos no ábaco de Smith na Figura 13.

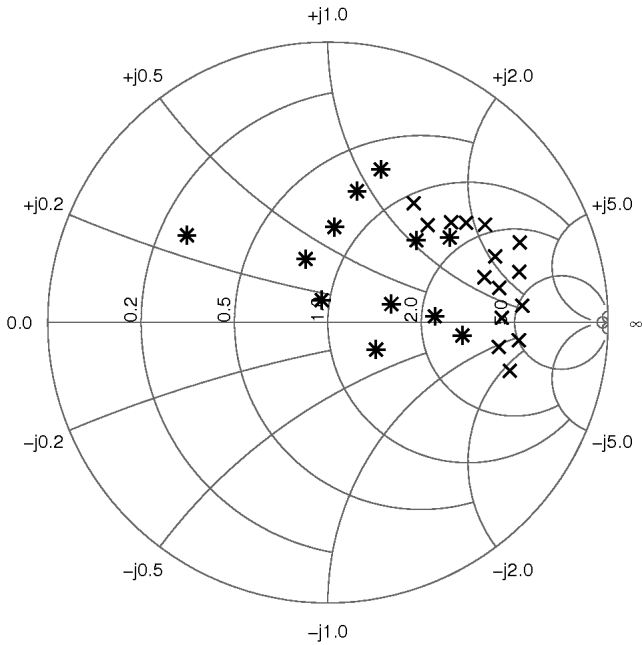


Figura 13: Pontos medidos de Γ_S em 2,42 GHz.

Finalmente, para medir a figura de ruído do DUT para cada posição

do *tuner* são usadas as configurações das Figuras 3a e 14. Percebe-se que antes e após o DUT há duas ponteiras que fazem acesso aos seus terminais. Elas e o circuito de polarização e inserção de sinais AC (ou *bias tee*) também influenciam no ruído total e seu efeito deve ser retirado.

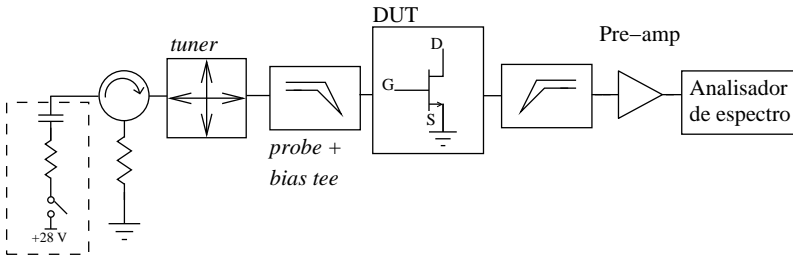
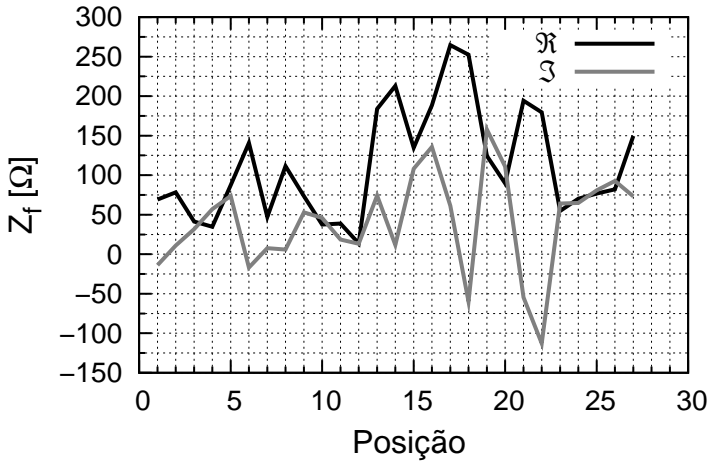


Figura 14: Configuração para medidas no chip.

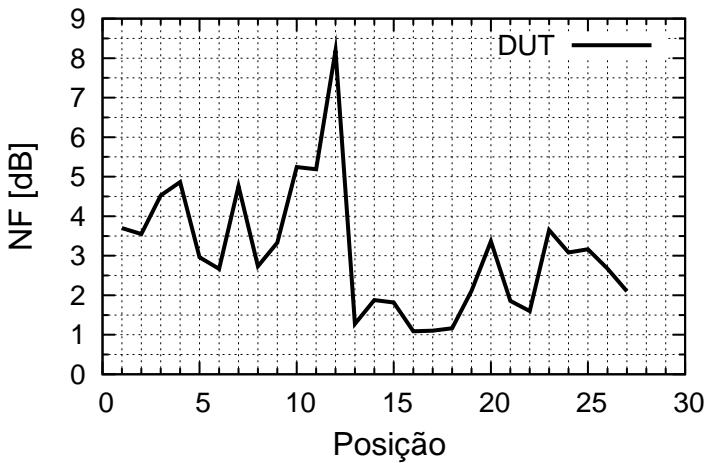
A impedância de fonte vista pelo DUT à cada posição do sintetizador é plotada na Figura 15a. Nela, percebe-se que há uma variação na parte real da fonte de 10Ω a 260Ω enquanto a parte imaginária possui um comportamento tanto indutivo quanto capacitivo. A figura de ruído do transistor versus a variação da posição do *tuner* em $2,42\text{ GHz}$ é ilustrada na Figura 15b. Nota-se que dependendo da impedância de entrada, a figura de ruído do dispositivo varia de 1 dB a 8 dB .

Ao usar os dados obtidos da figura de ruído e resolver a equação (18), encontram-se os parâmetros de ruído do transistor mostrados na tabela 1. Na segunda coluna, eles são calculados usando os pontos marcados com um asterisco na carta de Smith da Figura 13, e na terceira coluna, eles são obtidos usando todos os pontos medidos. Percebe-se que os primeiros parâmetros informam a localização da impedância ótima do transistor. Assim, as próximas medidas são feitas para impedâncias de fonte mais próximas à impedância ótima, respeitando os limites de síntese do *tuner*.

Pelo valor encontrado para $|\Gamma_{\text{opt}}|$ nota-se que a impedância ótima de fonte é alta e dificilmente será sintetizada em um projeto. Isso acontece pois o transistor em teste é projetado para operar em frequências mais elevadas. Entretanto isso não invalida as medidas e nem os métodos utilizados para extração dos parâmetros de ruído do dispositivo.



(a) Valores de impedância de fonte.



(b) Figura de ruído em 2,42 GHz.

Figura 15: Valores da impedância da fonte e da figura de ruído do DUT pela variação da posição do *tuner*.

Tabela 1: Parâmetros de ruído do transistor em 2,42GHz.

Parâmetro	*	* + ×
NF_{\min} [dB]	1,04	0,45
$R_n/50$	1,52	1,57
$ \Gamma_{\text{opt}} $	1	0,99
$\angle\Gamma_{\text{opt}}$ [°]	6,59	3,58

Assim, com os parâmetros de ruído conhecidos, é possível estimar qual a figura de ruído do DUT para qualquer impedância de fonte como é ilustrado na Figura 16.

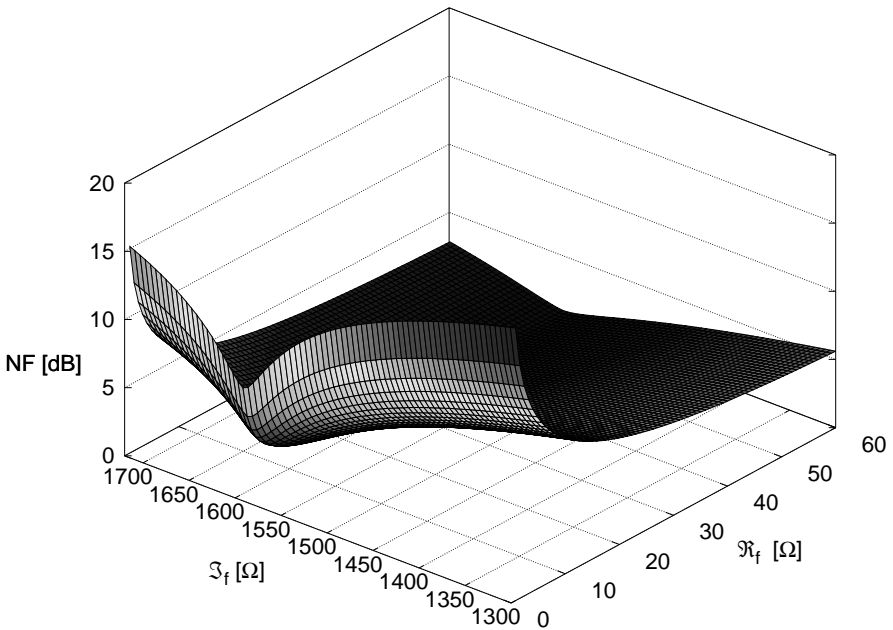


Figura 16: Comportamento da figura de ruído do transistor *versus* a impedância da fonte em 2,42GHz.

2.5 CONCLUSÃO

Durante este capítulo são mostrados conceitos de figura de ruído em quadripolos e em seguida é apresentado o método Y, comumente usado para esse tipo de caracterização. Com intuito de utilizar o que é mostrado são medidos os parâmetros de ruído em um transistor integrado. Dessa forma aprende-se como deve ser feita a caracterização de um LNA integrado, pois seus principais parâmetros como o comportamento DC, os parâmetros S e a figura de ruído são extraídos diretamente do *chip*. Vale ressaltar que quando as medidas são feitas no circuito integrado, as influências de componentes parasitas devido ao encapsulamento são evitadas.

Como referências adicionais para medidas da figura de ruído os manuais das empresas que fabricam as fontes de ruído e os equipamentos de medição devem ser consultados, entre eles destacam-se [25] e [26].

3 AMPLIFICADORES DE BAIXO RUÍDO

Em um receptor de radiofrequência típico o sinal é recebido pela antena e filtrado para a banda de interesse. Em seguida, ele passa pelo amplificador de baixo ruído, que o amplifica, adiciona pouco ruído, e o distorce o mínimo possível. Após a amplificação o sinal passa por um filtro que minimiza o efeito da frequência imagem quando há conversão heterodínia. Esse filtro pode ser substituído por circuitos que utilizam arquiteturas como a *Hartley* ou a *Weaver* que cancelam o efeito da frequência imagem [27]. Em sequência, o sinal é transladado para frequências intermediárias ou para a banda base e segue para processamento. Todo processo simplificado de recepção de sinais pode ser visto no diagrama de blocos da Figura 17.

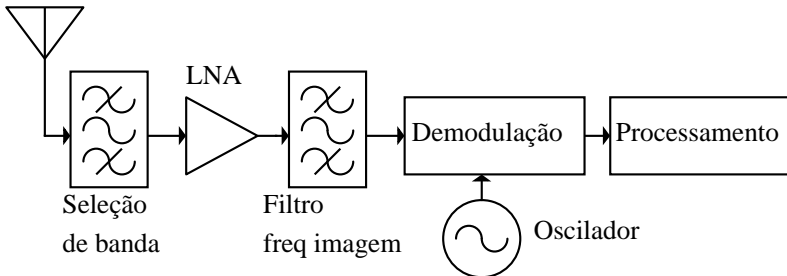


Figura 17: Representação simplificada de um receptor de radiofrequência.

Para determinar a sensibilidade do receptor, ou seja, o menor sinal em sua entrada possível de ser detectado, a densidade espectral da potência de ruído da fonte de sinais (P_{fonte}) mais o ruído adicionado pelo sistema (F_a) devem ser levados em conta. A sensibilidade depende também da relação sinal ruído mínima (SNR_{min}) necessária para detecção do sinal, ou para cumprir um determinado desempenho como, por exemplo, uma taxa de erro de *bit* menor que 10^{-3} . Assim ela pode ser escrita como [28]:

$$\text{Sensibilidade} = P_{\text{fonte}} \Delta f F_a SNR_{\text{min}}. \quad (28)$$

Em que o produto $P_{\text{fonte}} \Delta f F_a$ é conhecido como chão de ruído na saída do sistema.

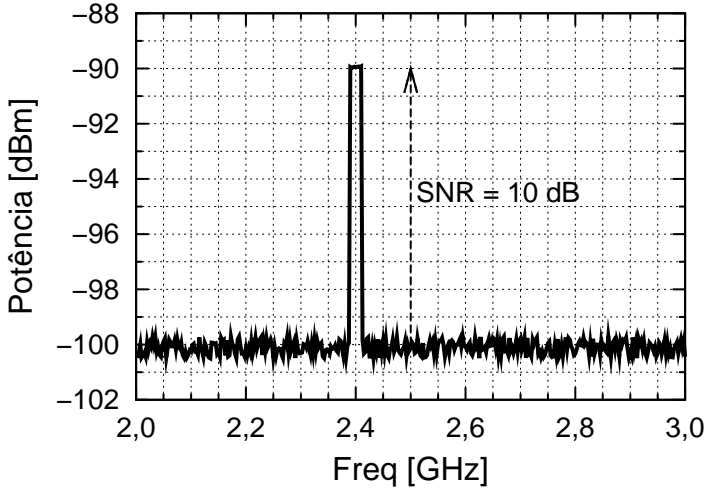
Outro parâmetro que caracteriza os receptores é a faixa dinâmica livre de sinais espúrios, ou SFDR (*spurious-free dynamic range*), que informa a faixa da potência mínima de sinal em que ele é detectável até a máxima

potência livre de distorções. Esse parâmetro pode ser calculado como [27]:

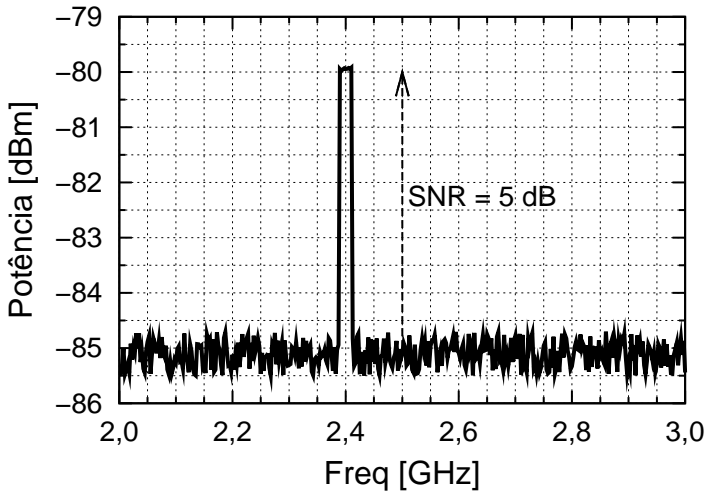
$$\text{SFDR}_{[\text{dB}]} = \frac{2(P_{\text{IIP3}} - F)}{3} - \text{SNR}_{\text{min}}, \quad (29)$$

onde P_{IIP3} é a potência de entrada no ponto de interceptação de terceira ordem e, nesse caso, $F = -174 \text{ dBm} + NF_a + 10 \log \Delta f$.

A partir das equações (28) e (29) percebe-se que a figura de ruído do sistema merece destaque no projeto de um receptor. Como o LNA é um dos primeiros blocos na recepção, ele tem controle da figura de ruído total do sistema a partir de sua figura de ruído e de seu ganho. Idealmente um LNA amplificaria o sinal da mesma forma que o ruído e manteria a saída com a mesma relação de sinal ruído da entrada. Entretanto, como o LNA possui elementos que adicionam ruído ao sinal, a relação sinal ruído na saída do amplificador é reduzida como mostrado na Figura 18 para um sinal em 2,4GHz.



(a) Sinal na entrada do amplificador.



(b) Sinal na saída do amplificador.

Figura 18: Relação sinal ruído observada na entrada e saída de um amplificador típico.

3.1 CONFIGURAÇÕES BÁSICAS DE LNAs

Como comentado anteriormente, uma parte deste trabalho dedica-se ao projeto de LNAs integrados, e os transistores MOS são usados devido à sua alta capacidade de integração, são disponíveis para aplicações comerciais e são adequados para uso em aplicações de RF como é citado no capítulo 1.

São mostradas, na Figura 19, duas configurações básicas de amplificadores usando transistores nMOS. O amplificador na Figura 19a é configurado como fonte comum, ou seja, ele utiliza a porta do transistor como entrada para os sinais representada por RF_{in} e, para saída representada por RF_{out} , o dreno.

Já o transistor configurado como porta comum é visto na Figura 19b. Os componentes ativos ou passivos conectados ao dreno do transistor, representados por Z_{tk} , podem ser os mesmos que são utilizados na configuração fonte comum. A diferença é que, na configuração básica em porta comum, é necessário utilizar uma fonte de corrente, que deve apresentar uma impedância maior que a impedância de entrada do transistor.

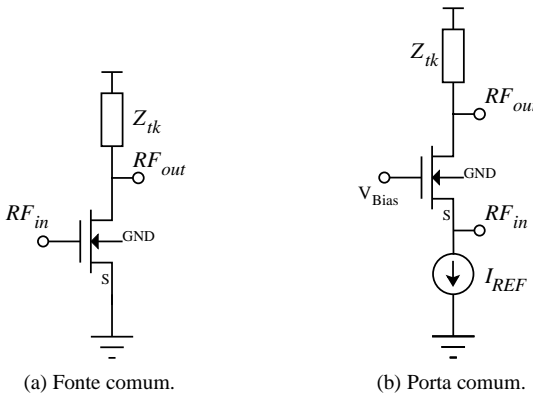


Figura 19: Configurações básicas para amplificação.

3.2 CONFIGURAÇÃO FONTE COMUM

A fim de introduzir o leitor no projeto de LNAs configurados em fonte comum, são introduzidos e derivados nesta seção os parâmetros básicos de desempenho desses amplificadores.

3.2.1 Adaptação de impedâncias do estágio em fonte comum

Um dos primeiros tópicos que deve ser entendido quando se discute sobre LNAs é a adaptação de impedâncias na entrada do circuito. Ela visa maximizar a transferência de potência entre os estágios e conseqüentemente minimiza a reflexão para o estágio anterior [23]. Pode-se imaginar uma adaptação com degeneração de fonte resistiva e com a cancelamento da parte imaginária feita por um indutor em série com a porta do transistor. Porém, esse arranjo não é interessante pois o resistor deve ter o mesmo valor da impedância característica da fonte de sinais e a parte imaginária vista pela porta do transistor pode possuir módulo elevado. Ademais, o resistor adicional contribui para o aumento da figura de ruído do LNA. A solução para a adaptação, que é amplamente utilizada quando se deseja um LNA com o transistor configurado em fonte comum, é mostrada na Figura 20a.

Para estimar a impedância de entrada (Z_{in}) do LNA em fonte comum com adaptação indutiva, procede-se com a análise do circuito equivalente apresentado na Figura 20b. Dessa forma calcula-se v_s como:

$$v_s = i_{in} \frac{\left(\omega^2 L_s^2 - \frac{g_{mg} L_s}{C_{gs}} \right) (g_{ms} - g_{mg}) + j\omega \left(L_s - \frac{g_{mg}}{\omega^2 C_{gs}} \right)}{1 + [\omega L_s (g_{ms} - g_{mg})]^2}, \quad (30)$$

onde g_{ms} é a transcondutância de fonte do transistor. Já a tensão de entrada (v_{in}) pode ser equacionada por:

$$v_{in} = i_{in} j\omega \left(L_g + L_s + \frac{-1}{\omega^2 C_{gs}} \right) + j\omega L_s \left[g_{mg} \frac{i_{in}}{j\omega C_{gs}} + v_s (g_{mg} - g_{ms}) \right]. \quad (31)$$

Assim a impedância de entrada pode ser escrita como:

$$Z_{in} = \frac{v_{in}}{i_{in}} = j\omega \left(L_g + L_s + \frac{-1}{\omega^2 C_{gs}} \right) + \left[\frac{g_{mg} L_s}{C_{gs}} + j\omega L_s \frac{v_s}{i_{in}} (g_{mg} - g_{ms}) \right], \quad (32)$$

com:

$$j\omega L_s \frac{v_s}{i_{in}} = L_s \frac{\left(-\omega^2 L_s + \frac{g_{mg}}{C_{gs}} \right) + j\omega \left(\omega^2 L_s^2 - \frac{g_{mg} L_s}{C_{gs}} \right) (g_{ms} - g_{mg})}{1 + [\omega L_s (g_{ms} - g_{mg})]^2}. \quad (33)$$

Nota-se que a equação (32) é pouco intuitiva, entretanto a aproximação feita

na equação (34) pode ser usada. Nela é considerado que o termo apresentado na equação (33) é reduzido devido ao valor de L_s que vale normalmente unidades de nH, à frequência utilizada no trabalho (2,4 GHz) e à multiplicação por $(g_{mg} - g_{ms})$ no cálculo da impedância de entrada. Então aproxima-se Z_{in} por:

$$Z_{in} \cong \frac{g_{mg}L_s}{C_{gs}} + j\omega \left(L_g + L_s - \frac{1}{\omega^2 C_{gs}} \right) \cong \omega_T L_s + j\omega \left(L_g + L_s - \frac{1}{\omega^2 C_{gs}} \right), \quad (34)$$

onde ω_T é definido como a frequência angular de transição em que o ganho de corrente AC com saída em curto circuito vale 1 e pode ser aproximado por g_{mg}/C_{gs} [29]. Percebe-se pela equação (34) que é sintetizada, na entrada do circuito, uma impedância com parte real devido ao conjunto entre a transcondutância da fonte do transistor, a capacitância C_{gs} e o indutor L_s .

Esse tipo de adaptação com indutores pode ser usado em LNA integrados, porém é necessário dispor de indutores caracterizados na frequência de interesse. O mesmo vale para o fio de conexão entre a pastilha de silício e o encapsulamento (*bondwire*) que pode implementar os indutores parcial ou integralmente.

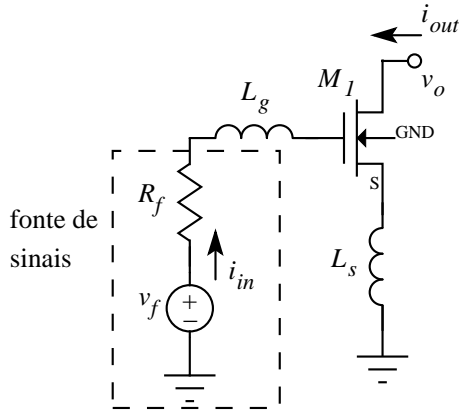
3.2.2 Derivação do ganho de potência do estágio em fonte comum

Pode-se usar um circuito equivalente para representar a impedância de entrada do circuito da Figura 20a como é mostrado na Figura 21 [30]. Percebe-se que é formado um circuito série RLC marcado pela linha pontilhada.

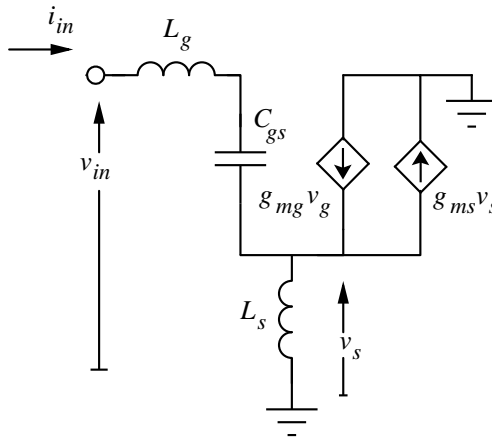
A tensão em C_{gs} em função da tensão de entrada v_f , na frequência angular ω_0 em que a parte imaginária da impedância de entrada é nula, pode ser escrita como:

$$v_{C_{gs}} = \frac{1}{j\omega_0 C_{gs}} i_{in} = \frac{1}{j\omega_0 C_{gs}} \frac{v_f}{\left(R_f + \frac{g_{mg}L_s}{C_{gs}} \right)}, \quad (35)$$

onde i_{in} é a corrente de entrada proveniente da fonte de sinais. Se para adaptação de impedâncias na entrada do circuito $\frac{g_{mg}L_s}{C_{gs}}$ for igual a R_f a equação



(a) LNA fonte comum com adaptação indutiva.



(b) Representação em pequenos sinais do LNA fonte comum com adaptação indutiva.

Figura 20: Esquemático de um LNA fonte comum.

(35) fica da seguinte forma:

$$v_{C_{gs}} = -jQ_{in} \frac{v_f}{2}, \quad (36)$$

onde Q_{in} representa o fator de qualidade na entrada do circuito e pode ser

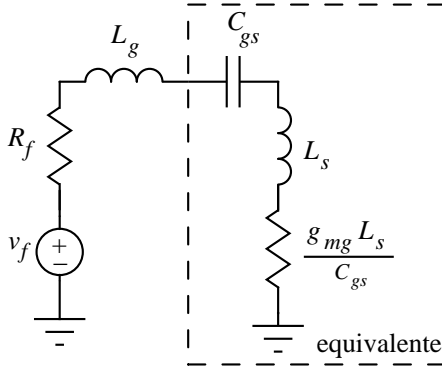


Figura 21: Circuito equivalente para adaptação indutiva.

calculado por:

$$Q_{in} = \frac{1}{\omega_0 C_{gs} R_f} = \frac{1}{\omega_0 g_m L_s}. \quad (37)$$

Assim, a tensão v_{gs} é $Q_{in}/2$ vezes a tensão v_f . Já a transcondutância total G_m pode ser equacionada como [31]:

$$G_m = \left. \frac{i_{out}}{v_f} \right|_{v_o=0} = g_m \frac{Q_{in}}{2} = \frac{g_m}{2\omega_0 C_{gs} R_f} \cong \frac{1}{2R_f} \frac{\omega_T}{\omega_0}, \quad (38)$$

onde i_{out} é a corrente de saída e pode ser vista na Figura 20a.

Normalmente, em radiofrequência, o sinal recebido é retratado por sua potência em dBm¹. Assim, para o cálculo do ganho de potência do LNA, primeiramente calcula-se a potência disponível da fonte de sinais, P_{avf} . Considerando a adaptação de impedâncias na entrada do circuito, tem-se que:

$$P_{avf} = \frac{v_f^2}{4R_f}, \quad (39)$$

e

$$i_{in} = \frac{v_f}{2R_f} = \sqrt{\frac{P_{avf}}{R_f}}. \quad (40)$$

¹ dBm = $10 \log \left(\frac{P}{1 \text{mW}} \right)$.

Pela definição da corrente de saída tem-se que:

$$|i_{out}| = |i_{in}| \frac{\omega_T}{\omega_0}. \quad (41)$$

Para a potência fornecida para a carga, P_{out} , considera-se também que a saída está adaptada para a resistência de carga R_L . Ou seja, devido à adaptação a corrente de saída é reduzida pela metade. Então pode-se escrever P_{out} da seguinte forma:

$$P_{out} = R_L \left(\frac{i_{out}}{2} \right)^2. \quad (42)$$

Usando as equações (40) e (41) na equação (42) tem-se que o ganho de potência é equacionado como:

$$G = \frac{P_{out}}{P_{avf}} = \frac{R_L}{4R_f} \left(\frac{\omega_T}{\omega_0} \right)^2. \quad (43)$$

3.2.3 Figura de ruído do estágio em fonte comum

Para o cálculo da figura de ruído, o modelo de pequenos sinais ilustrado na Figura 22 com as fontes de ruído explicitadas pode ser considerado.

As fontes denominadas por $\overline{v_f^2}$ e $\overline{v_g^2}$ representam o valor médio quadrático do ruído da fonte de sinais e do indutor L_g , respectivamente. Já a corrente $\overline{i_d^2}$ está associada ao ruído térmico de canal ² e pode ser equacionada como [33]:

$$\overline{i_d^2} = 4kT\Delta f \gamma g_{ms}. \quad (44)$$

onde g_{ms} é a transcondutância de fonte e γ é o coeficiente de excesso de ruído do transistor MOS. Esse parâmetro tem valor próximo à unidade e, neste trabalho, é usado que $\gamma = 2/3$. A referência [34] pode ser consultada para mais informações sobre γ . A corrente de ruído na porta do transistor $\overline{i_g^2}$ é devida à indução capacitiva do ruído térmico de canal. Pode-se calculá-la da seguinte maneira:

$$\overline{i_g^2} = 4kT\Delta f \delta g_g, \quad (45)$$

²Neste trabalho são considerados apenas o efeito do ruído térmico de canal e o ruído térmico induzido na porta. Para mais informações sobre ruído em transistores MOS [32] pode ser consultado.

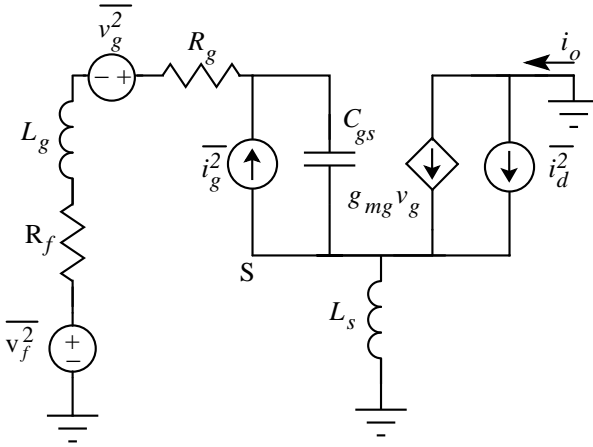


Figura 22: Representação em pequenos sinais do LNA fonte comum com adaptação indutiva.

com g_g [33]:

$$g_g = \frac{\omega^2 C_{gs}^2}{5g_{ms}}. \quad (46)$$

Neste trabalho δ é o coeficiente do ruído de porta e é considerado que $\delta = 2\gamma$ [18].

Normalmente o indutor L_s , para sintetizar um termo real igual a 50Ω , assume valores baixos menores que 1 nH [31]. Então, com 1 nH e em $2,4\text{ GHz}$ sua reatância vale 15Ω . Assim, como o valor da degeneração de fonte é baixo, e por simplicidade, deriva-se a figura de ruído sem considerar o efeito de L_s como é mostrado na Figura 23. Esse modelo considera que o ruído está, no primeiro momento, dentro do quadripolo como na Figura 23a, e no segundo momento, ele é referido à entrada do bloco como na Figura 23b [17]. Desse modo usa-se o que é feito no capítulo anterior como visto na Figura 2.

Para curto-circuito e circuito aberto na entrada dos dois circuitos da Figura 23, obtêm-se e_n e i_n em função dos parâmetros de ruído do transistor quando se iguala as correntes de curto, i_o . Onde:

$$e_n = \frac{i_d}{g_{mg}}, \quad (47)$$

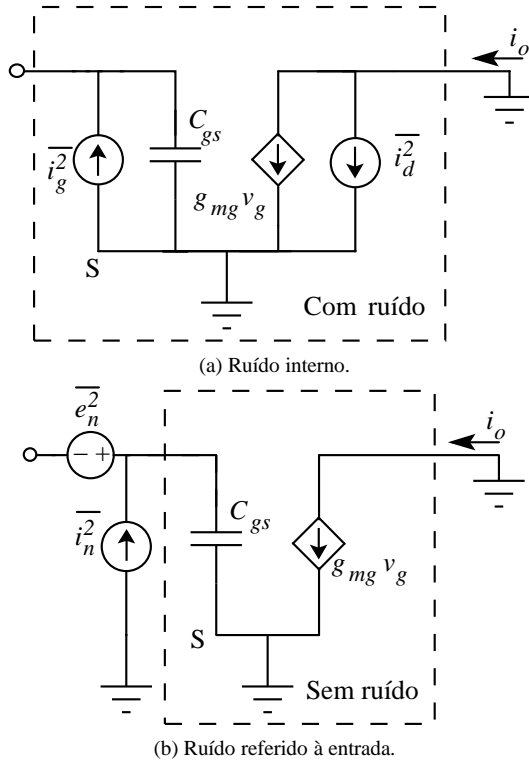


Figura 23: Representação do ruído no transistor configurado como fonte comum em um quadripolo.

e

$$i_n = \frac{i_d S C_{gs}}{g_{mg}} + i_g. \quad (48)$$

Observando (47) e (48) percebe-se que os dois termos são parcialmente correlacionados, pois o primeiro termo de i_n é correlacionado com e_n , mas o segundo termo é parcialmente correlacionado com essa fonte. Para proceder com a análise da figura de ruído, deve-se usar o coeficiente de correlação entre o ruído térmico de canal e o induzido na porta, chamado por c , e definido como [35]:

$$c = \frac{\overline{i_g^* i_d}}{\sqrt{\overline{i_g^2}} \sqrt{\overline{i_d^2}}}. \quad (49)$$

A admitância de correlação é definida como [17]:

$$Y_{\text{cor}} = \frac{\overline{i_n e_n^*}}{e_n^2}. \quad (50)$$

Assim, primeiramente escreve-se que:

$$\overline{i_n e_n^*} = \left(\frac{\overline{i_d} s C_{gs}}{g_{mg}} + \overline{i_g} \right) \frac{\overline{i_d^*}}{g_{mg}} = \frac{\overline{i_d i_d^*} s C_{gs}}{g_{mg}^2} + \frac{\overline{i_g i_d^*}}{g_{mg}}. \quad (51)$$

Sabendo que $\overline{i_g i_d^*} = (\overline{i_g^* i_d})^*$ reescreve-se a equação (51) como:

$$\overline{i_n e_n^*} = \frac{\overline{i_d i_d^*} s C_{gs}}{g_{mg}^2} + \frac{c^* \sqrt{\overline{i_g^2}} \sqrt{\overline{i_d^2}}}{g_{mg}}. \quad (52)$$

Quando se substitui (52), (47) e (48) em (50) tem-se que:

$$Y_{\text{cor}} = j\omega_0 C_{gs} - j|c|g_{mg} \frac{\sqrt{\overline{i_g^2}}}{\sqrt{\overline{i_d^2}}} \cong j\omega_0 C_{gs} \left(1 - \frac{|c|}{n} \sqrt{\frac{\delta}{5\gamma}} \right), \quad (53)$$

onde c tem valor puramente imaginário [35], n é definido como fator de inclinação do transistor MOS e se o transistor possui canal longo e opera na saturação pode-se dizer que $g_{mg} \cong g_{ms}/n$ [33]. Nota-se também, na equação (53), que há somente a susceptância de correlação B_c , pois como não é considerado nenhum componente resistivo na entrada do dispositivo, a condutância de correlação G_c vale 0. A variável R_n por sua vez pode ser calculada diretamente por (47) como:

$$R_n = \frac{\overline{e_n^2}}{4kT\Delta f} \cong \frac{\gamma n}{g_{mg}}. \quad (54)$$

Usando a definição do coeficiente de correlação pode-se escrever o ruído in-

duzido na porta por [18]:

$$\overline{i_g^2} = \overline{i_{gc} + i_{gu}}^2 = 4kT\Delta f \delta g_g |c|^2 + 4kT\Delta f \delta g_g (1 - |c|^2). \quad (55)$$

Como afirmado no capítulo anterior, G_u é a condutância de ruído devido à parte não correlacionada de i_n , e para esse caso ela é relacionada com o segundo termo de $\overline{i_g^2}$ na equação (55). Assim, G_u fica da seguinte forma:

$$G_u = \frac{\delta \omega_0^2 C_{gs}^2 (1 - |c|^2)}{5g_{ms}}. \quad (56)$$

Se a equação (15) é usada para calcular valor de G_{opt} com os parâmetros já obtidos e se for usada a equação (17), pode-se calcular a figura de ruído mínima por:

$$F_{min} = 1 + 2 \frac{\omega_0 C_{gs}}{g_{mg}} \sqrt{\frac{1 - |c|^2}{5}} \delta \gamma \cong 1 + 2 \frac{\omega_0}{\omega_T} \sqrt{\frac{1 - |c|^2}{5}} \delta \gamma. \quad (57)$$

A admitância ótima de fonte pode ser encontrada substituindo os parâmetros de ruído dados pelas equações (53), (54) e (56) nas equações (14) e (15). Assim, a figura de ruído total produzida pelo transistor em fonte comum F_{CS} fica dependente de sua admitância de entrada e pode ser escrita como:

$$\begin{aligned} F_{CS} &= F_{min} + \frac{R_n}{G_f} |Y_f - Y_{opt}|^2 \\ &\cong F_{min} + \frac{\gamma n}{g_{mg}} \frac{1}{G_f} \left| Y_f - \frac{\omega_0 C_{gs}}{n} \left[\sqrt{\frac{1 - |c|^2}{5}} \frac{\delta}{\gamma} - j \left(n - |c| \sqrt{\frac{\delta}{5\gamma}} \right) \right] \right|^2. \end{aligned} \quad (58)$$

A adaptação para ruído consiste simplesmente em sintetizar uma admitância de fonte que anule o segundo termo da equação (58). Normalmente quando um LNA é projetado pode-se adaptá-lo para ruído, potência, ou pode ser feita uma ponderação entre os dois.

3.3 CONFIGURAÇÃO PORTA COMUM

Do mesmo modo feito anteriormente, introduz-se nesta seção as derivações dos parâmetros básicos de desempenho dos amplificadores de baixo ruído configurados em porta comum.

3.3.1 Adaptação de impedâncias do estágio em porta comum

O modelo de pequenos sinais do transistor configurado em porta comum está representado na Figura 24 e inclui a fonte de sinais e a adaptação de impedâncias na saída.

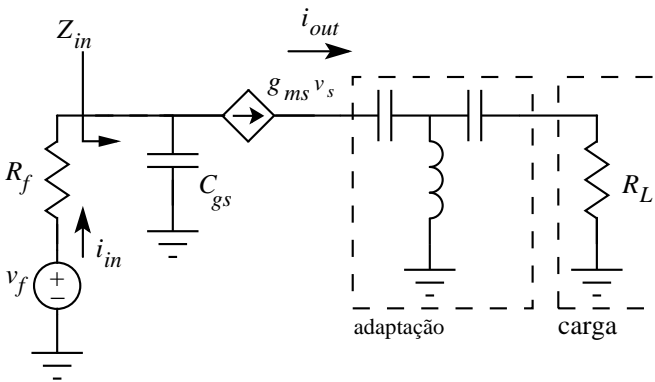


Figura 24: Pequenos sinais do transistor em porta comum com fonte de sinais, adaptação e carga.

A impedância de entrada pode ser calculada da seguinte forma:

$$Z_{in} = \frac{1}{g_{ms}} // \frac{1}{j\omega C_{gs}} \cong \frac{\frac{1}{g_{ms}} \left(1 - j\frac{\omega}{n\omega_T}\right)}{\left(\frac{\omega}{n\omega_T}\right)^2 + 1}. \quad (59)$$

Se a frequência de transição é elevada tem-se que:

$$Z_{in} \cong \frac{1}{g_{ms}}. \quad (60)$$

De modo que a impedância na entrada do circuito pode ser aproximada à impedância equivalente da fonte de sinais sem o uso de indutores.

3.3.2 Derivação do ganho de potência do estágio em fonte comum

A potência disponível da fonte tem o mesmo valor calculado anteriormente para a configuração fonte comum dada pela equação (39). A corrente de saída i_{out} , se o efeito capacitivo na entrada é irrelevante, é igual à corrente de entrada e é calculada como:

$$i_{out} = i_{in} = \frac{v_f}{2R_f} = \sqrt{\frac{P_{in}}{R_f}}. \quad (61)$$

Então, usando a equação (42) o ganho de potência vale:

$$G = \frac{R_L}{4R_f}. \quad (62)$$

onde é considerado que a corrente de saída é dividida pela metade por conta da adaptação.

Conclui-se que quando o amplificador está configurado em porta comum, está adaptado tanto na entrada quanto na saída e se $R_L = R_f$, o ganho de potência vale 1/4. Uma alternativa para elevar o seu valor é o aumento da carga e a outra é desadaptar o dispositivo na entrada a partir do aumento da transcondutância de fonte. Dessa forma, o ganho de tensão ³ pode ser calculado como:

$$A_v = \frac{R_L g_{ms}}{R_f g_{ms} + 1}. \quad (63)$$

3.3.3 Figura de ruído do estágio em porta comum

É necessário saber qual o comportamento da figura de ruído ao se utilizar o transistor em porta comum. Na Figura 25 está representado o modelo de pequenos sinais que é analisado.

Ao repetir o mesmo método feito na configuração fonte comum para

³Ou ganho de potência se for considerado um ganho de corrente unitário sem adaptação de impedâncias na saída do circuito.

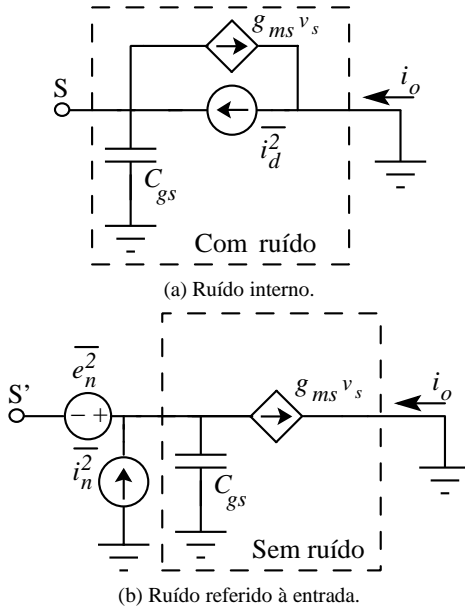


Figura 25: Representação do ruído no transistor configurado como porta comum em um quadripolo.

colocar e_n e i_n em função dos parâmetros de ruído do transistor, tem-se que:

$$e_n = -\frac{i_d}{g_{ms}}, \quad (64)$$

e

$$i_n = -\frac{i_d s C_{gs}}{g_{ms}}. \quad (65)$$

Pelas equações (64) e (65) percebe-se que as duas fontes estão correlacionadas. Esse resultado é esperado já que a porta do transistor é colocada em um terra AC e qualquer efeito resistivo que ela possui é desconsiderado. Pode-se calcular R_n usando a equação (11). Dessa forma:

$$R_n = \frac{\gamma}{g_{ms}}, \quad (66)$$

ou seja, esse parâmetro é controlado pela condutância de canal e seu valor é modulado pelo fator de excesso de ruído do transistor.

A admitância de correlação por sua vez pode ser calculada pela equação (50) e assim, $G_{cor} = 0$ e $B_{cor} = \omega C_{gs}$. Dessa forma, pelas equações (14) e (15) encontra-se que $B_{opt} = -\omega C_{gs}$ e $G_{opt} = 0$. Consequentemente, pela equação (17), $F_{min} = 1$. Ao utilizar a equação (18) tem-se que a figura de ruído do estágio em porta comum, F_{CG} , pode ser escrita por:

$$F_{CG} = F_{min} + R_n \frac{|Y_f - Y_{opt}|^2}{G_f} = 1 + \frac{\gamma}{g_{ms}} \frac{|Y_f + j\omega C_{gs}|^2}{G_f}. \quad (67)$$

Se for sintetizada uma admitância de fonte que anule a parte imaginária do segundo termo da equação (67) e com $g_{ms} = 1/R_f$, a figura de ruído do estágio em fonte comum pode ser aproximada por $10 \log(1 + \gamma) = 2,2 \text{ dB}$ como em [31].

3.4 CONCLUSÃO

Neste capítulo são compiladas e derivadas equações de projeto, que são baseadas principalmente na análise de pequenos sinais do transistor MOS para o projeto de um LNA.

Conclui-se ao analisar o estágio em fonte comum que a frequência de transição do transistor é fundamental para seu projeto. E, para um LNA esse parâmetro é importante principalmente para sua figura de ruído, pois a relação entre ω_0 e ω_T está presente em F_{min} que não pode ser anulado pela admitância da fonte. Dessa forma, em tecnologias com largura de canal mais reduzida, espera-se um desempenho de ruído menor, como visto no trabalho de [10].

Já para o estágio configurado em porta comum a frequência de transição do transistor tem um papel secundário no projeto do LNA. Prova disso é que os trabalhos do estado da arte para essa topologia possuem uma figura de ruído relativamente elevada (próximas à 2,2 dB), como pode ser visto em [11].

Entretanto, as duas topologias devem ser consideradas em um projeto quando se escolhe o transistor de entrada, pois cada uma possui vantagens sobre a outra. Como exemplo adicional, pode-se dizer que a faixa de frequência para adaptação de impedâncias, na entrada do circuito, é mais larga na topologia em porta comum. Mas o ganho de potência é menor para esse caso se $\omega_T > \omega_0$ ⁴.

⁴Usando as equações (43) e (62).

4 PROJETOS DE LNAs

Após a análise das configurações básicas dos LNAs, e com intenção de solidificar os conhecimentos obtidos, três desses amplificadores são projetados neste capítulo. Dois deles usam o transistor de entrada configurado em fonte comum e o último LNA utiliza uma topologia que trabalha com o dispositivo configurado em fonte e porta comum. Para a simulação do comportamento dos transistores, são usados os modelos BSIM3v3.2.4 fornecidos pelas fábricas.

4.1 LNA DE BAIXA TENSÃO

Para o projeto de um LNA em baixa tensão, usando transistores típicos, primeiramente é necessário assegurar que eles estejam saturados. Caso contrário o desempenho do circuito é prejudicado. Portanto, a menor tensão entre dreno e fonte, V_{DS} , em um transistor deve ser aproximadamente 100 mV [33]. De forma que se for necessário um amplificador com essa tensão de alimentação, descartam-se topologias que utilizam transistores empilhados. Assim a configuração mostrada na Figura 26 é adequada, pois há uma diferença de tensão entre dreno e fonte do transistor que é igual à tensão de alimentação se Z_{tk} tem caráter puramente indutivo.

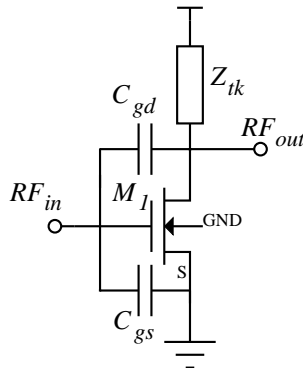


Figura 26: Transistor MOS com carga indutiva.

A impedância de entrada Z_{in} pode ser encontrada como:

$$Z_{in} = \frac{1}{j\omega C_{gs}} // \frac{1}{j\omega C_{gd}(1 - A_v)}, \quad (68)$$

considerando $A_v \cong -g_{mg}j\omega Z_{tk}$:

$$Z_{in} = \frac{1}{j\omega C_{gs}} // \frac{-j}{\omega C_{gd} + \omega g_{md} Z_{tk}}. \quad (69)$$

Desenvolvendo a parte real de (69) com $Z_{tk} = R_s + jX_s$ tem-se que:

$$\Re(Z_{in}) = \frac{-\omega g_{mg} X_s}{[\omega(C_{gd} + g_{mg} R_s)]^2 + (\omega g_{mg} X_s)^2}. \quad (70)$$

Ou seja, a configuração mostrada na Figura 26 não é incondicionalmente estável já que é formada uma impedância real negativa na entrada do circuito [36]. Mesmo com a adaptação de impedâncias feito por indutâncias pode haver, na entrada do LNA, uma impedância real negativa abaixo da frequência de trabalho f_0 . Dessa forma, quando R_s tem seu valor aumentado, a parte real e negativa da impedância de entrada diminui seu valor em módulo. Assim quando se propõe um estágio configurado como porta comum conectado ao dreno de M_1 , além do aumento da isolamento entre a entrada e a saída, aumenta-se também a estabilidade do circuito.

4.1.1 Projeto de um LNA de baixa tensão

Para o projeto de um LNA de baixa tensão a topologia da Figura 27 foi adotada.

Percebe-se que o esquemático está dividido em 3 partes. A parte *I* contém o a estrutura básica do LNA em fonte comum com adaptação indutiva. A diferença é que nessa parte a impedância Z_{tk} é substituída pelo indutor L_1 e R_1 é usado com fim de polarização DC. Já na parte *II*, nota-se que o transistor M_2 é configurado em porta comum para aumentar a isolamento entre a entrada e saída de sinais. Finalmente, os elementos passivos em *III* são projetados para realizar a adaptação de impedâncias vista no dreno de M_2 e o próximo estágio após o LNA, adicionalmente, o indutor L_2 é usado para polarização de M_2 .

Para projetar o circuito apresentado, são mostradas na tabela 2 as especificações do LNA desejado.

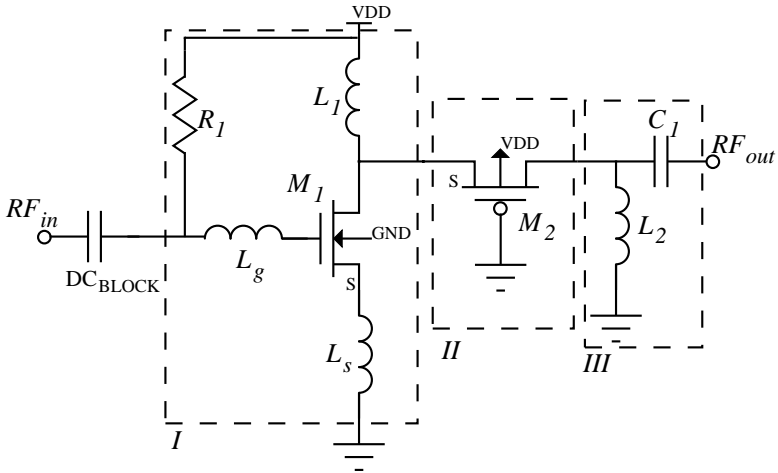


Figura 27: LNA de baixa tensão configurado como “folded cascode”.

Tabela 2: Especificações do LNA.

Espec.	Valor
Tecnologia	ibm 0,18 μm
VDD	Menor tensão possível
Ganho de potência ^a	> 10 dB
Banda	80 MHz centro em 2,44 GHz
$ S_{11} $	< -10 dB
$ S_{12} $	< -20 dB
$ S_{22} $	< -10 dB
NF	< 2 dB

^aPara o caso em que o circuito está adaptado na entrada e saída, o ganho de potência G é igual a $|S_{21}|^2$ [19]. Assim, $G_{\text{dB}} = |S_{21}|_{\text{dB}}$.

A caracterização DC dos transistores de RF presente na tabela 3 é feita em transistores com comprimento de canal de 0,18 μm e largura total de 30 μm (960 nm \times 32 *fingers*¹). A frequência de transição, f_T , versus o nível de inversão, i_f , para o nMOS é obtida e mostrada na Figura 28. Vale lembrar que o nível de inversão é definido como a corrente direta, I_f , normalizada

¹O uso dos *fingers* (interdigitação da porta do transistor) tem intenção de reduzir a resistência parasita da porta do transistor e minimizar o ruído térmico induzido no canal [37].

pela corrente específica, I_S , do transistor e pode ser escrito como:

$$i_f = \frac{I_F}{I_S}, \quad (71)$$

onde:

$$I_S = \frac{W}{L} \mu n C'_{ox} \frac{\phi_T^2}{2}, \quad (72)$$

onde W e L são a largura e o comprimento de canal do transistor, respectivamente. Para mais informações sobre modelo do transistor utilizado neste trabalho, recomenda-se uma consulta em [33] ou em [38].

Tabela 3: Característica dos transistores MOS usados.

Parâmetro	nMOS	pMOS
I_{SH} [nA]	150	24
$ V_{T0} $ [V]	0,53	0,42
t_{ox} [nm]	4,45	4,6

Para o dimensionamento dos componentes, primeiro é selecionado um nível de inversão em que M_1 está com $f_T \cong 10f_0$. Assim, tem-se um ganho de potência de 14dB pela equação (43) com $R_f = R_L$. A tensão V_{GS} de M_1 , aproximando para um transistor de canal longo, pode ser calculada usando o UICM (modelo unificado de controle por corrente) de [33] por:

$$V_P - V_S = \phi_t \left[\sqrt{1 + i_f} - 2 + \ln(\sqrt{1 + i_f} - 1) \right]. \quad (73)$$

Em que a aproximação linear de V_P pode ser escrita por:

$$V_P = \frac{V_G - V_{T0}}{n}, \quad (74)$$

dessa forma se $i_f = 13$ escolhido pela Figura 28 e $n = 1,2$, tem-se que $V_{GS} \cong 0,6V$. Então estabelece-se que $VDD \cong 0,6V$.

Um elemento que merece destaque no projeto de um LNA fonte comum integrado é o fator de qualidade do indutor L_g . Pois, na tecnologia utilizada, ele apresenta um valor máximo em torno de 10. Supõe-se que um indutor de 10nH seja suficiente para adaptar a entrada do LNA, dessa forma com $Q = 10$ em 2,4GHz tem-se uma resistência série R_g igual a 15Ω . Então

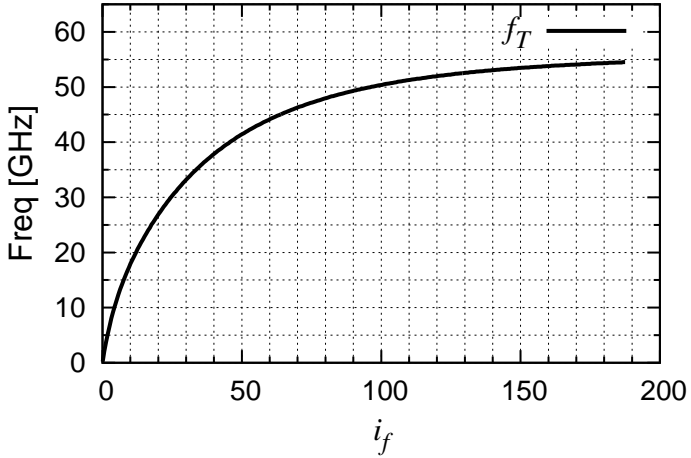
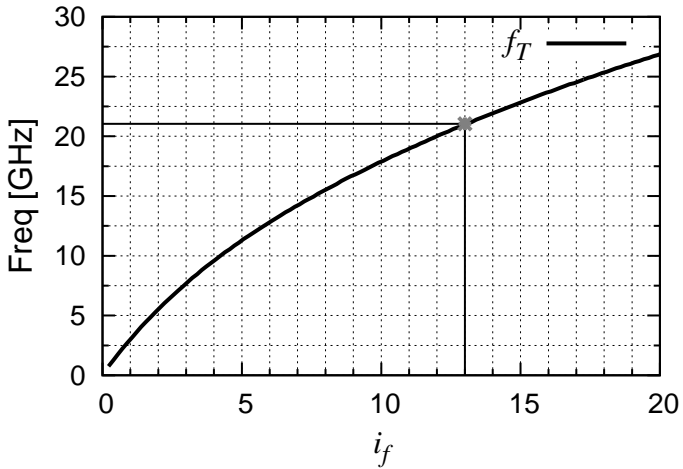
(a) f_T do transistor.(b) f_T em detalhe.

Figura 28: Frequência de transição do transistor *versus* o nível de inversão na tecnologia ibm 0,18.

a figura de ruído produzida por esse indutor usando $R_f = 50\ \Omega$ vale:

$$F_{L_g} = 1 + \frac{R_g}{R_f} = 1,3, \quad (75)$$

ou 1,1 dB, ou seja, mais de 80% do ruído total que deve ser gerado pelo LNA. Assim, para diminuir a figura de ruído gerada por R_g , a indutância equivalente deve ser reduzida. Considerando uma figura de ruído máxima para esse indutor igual a 0,5 dB, com $Q = 10$, e em 2,4 GHz, tem-se que $L_g = 4$ nH. Dessa forma, para o cancelamento da parte imaginária da impedância de entrada do LNA, a capacitância C_{gs} deve ter um valor elevado. Assim, com $L_s = 0,3$ nH (escolhido para que a parte real da impedância de entrada seja $50\ \Omega$) tem-se que $C_{gs} = 1/(\omega_0^2(L_s + L_g)) = 1$ pF.

Como o transistor nMOS tem $t_{ox} = 4,45$ nm sua capacitância de óxido por unidade de área, C'_{ox} , vale:

$$C'_{ox} = \frac{\epsilon_{ox}}{t_{ox}} = \frac{3,9 \times 8,85 \times 10^{-12}}{4,45 \times 10^{-9}} = 7,7 \text{ fF}/\mu\text{m}^2. \quad (76)$$

Usando $C_{gs} \cong \frac{2}{3}WLC'_{ox}$ em inversão forte e considerando o comprimento de canal mínimo, obtêm-se uma largura de 1 mm. Se esse valor for dividido em 64 *fingers* tem-se que $W_1 = 17\ \mu\text{m}$.

Como o consumo de corrente não é considerado um fator limitante no projeto deste LNA, a largura encontrada para o transistor em fonte comum é usada. Desse modo, a transcondutância de porta do transistor é elevada² e reduz efeito de R_n na figura de ruído do transistor, como pode ser visto na equação (54). Essa figura de ruído pode ser estimada considerando que $\gamma = 2/3$, $\delta = 4/3$, e $|c| = 0,4$. Substituindo os valores encontrados na equação (58), tem-se que $NF_{\min} = 0,34$ dB e $NF_{CS} = 0,51$ dB. Juntamente com L_g calcula-se uma figura de ruído total de 0,92 dB.

E, para M_2 , é considerado que sua transcondutância deve ser 30 mS para sintetizar uma resistência vista de sua fonte com valor relativamente baixo. Considerando que o circuito está adaptado na entrada e na saída do LNA, o ganho de tensão total pode ser calculado por:

$$A_{v_i} \cong -G_{m_{M_1}} R_L. \quad (77)$$

Para $R_L = 50\ \Omega$ e para $f_T \cong 10f_0$, o módulo do ganho de tensão vale 5 ou

²A transcondutância de porta do transistor MOS pode ser escrita da seguinte forma: $g_{m_g} \cong \frac{2I_C}{n\phi_T} (\sqrt{1+i_f} - 1)$.

14dB, e por sua vez, o ganho de potência vale 25 ou 14dB³.

4.1.1.1 Resultados de Simulação

O sistema AC feito para caracterizar a resposta do LNA é ilustrado na Figura 29, e a impedância equivalente da fonte de sinais vale 50Ω .

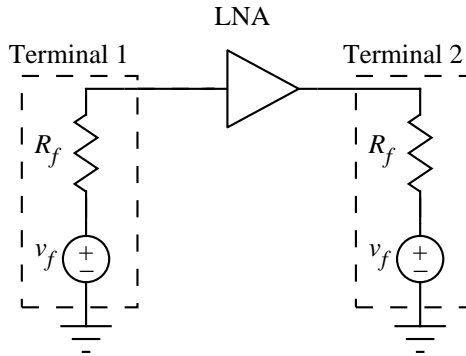


Figura 29: Estrutura de teste para extração da resposta AC do LNA.

Estão representados na tabela 4 os valores dos componentes do LNA proposto. Após simulações da impedância equivalente na porta de M_1 , nota-se que o valor atribuído para a capacitância equivalente é mais elevado que o estimado. Isso acontece devido ao fato de ter sido considerado apenas C_{gs} e devido ao efeito de capacitâncias extrínsecas ao transistor. Assim, a largura do dispositivo deve ser diminuída para ser usado o mesmo indutor L_g calculado anteriormente. O nível de inversão de M_1 igual a 20 permite que sua frequência de transição seja de aproximadamente 27GHz. Já o indutor L_s é aumentado para aproximar a parte real da impedância de entrada à 50Ω . O indutor L_1 é calculado para ressonar com a capacitância C_{gs} de M_2 e seu valor é ajustado por simulação. O indutor L_2 juntamente com o capacitor C_1 são escolhidos para realizar adaptação de impedâncias através do ábaco de Smith.

A resposta dos parâmetros S do circuito é simulada de 2GHz a 3GHz e é mostrada nas Figuras 30 e 31. Além de ser mostrado o módulo da reflexão

³O fato de ter o mesmo valor em dB para os dois ganhos acontece quando a impedância da fonte é a mesma que a impedância de carga, e quando há adaptação de impedâncias na saída do circuito.

Tabela 4: Parâmetros dos componentes do LNA de baixa tensão.

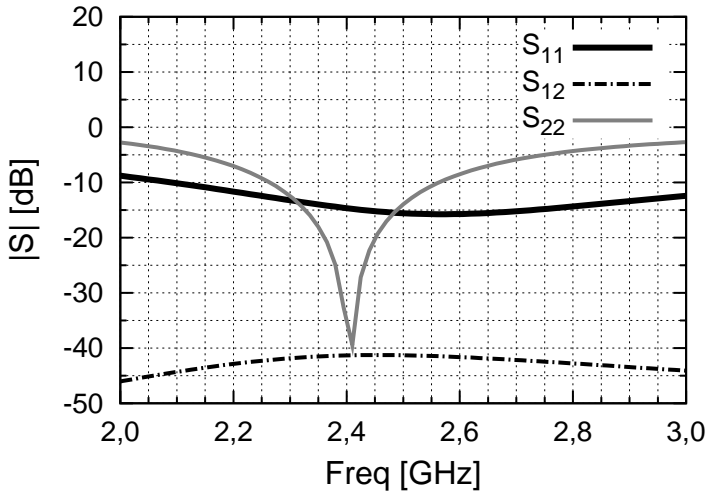
Parâmetro	Estimado	Valor final
$W_1 (W_2)$ [μm]	17 (9,6)	7,5 (9,6)
<i>fingers</i> de $W_1 (W_2)$	64	32
Transistores múltiplos de $M_1 (M_2)$	0 (0)	1 (1)
Corrente $M_1 (M_2)$ [mA]	11	7,8 (2,1)
$i_f M_1 (M_2)$	13 (30)	20 (25)
$L_g (L_s)$ [nH]	4 (0,3)	4,2 (0,45)
$L_1 (L_2)$ [nH]	8 (x)	6,1 (3,7)
C_1 (DC _{Block}) [pF]	x	0,58 (22)
C_{DES} [pF]	x	100 e 30

na entrada do circuito, representada por S_{11} na Figura 30a, sua magnitude e fase podem ser vistas no ábaco de Smith da Figura 30b, simulado de 1 GHz a 4 GHz. Nessa última figura, as frequências maiores que 2,4 GHz estão acima do marcador como é esperado para um circuito RLC série. No mesmo ábaco também é plotado o coeficiente de reflexão igual a 0,31 que delimita o ponto de reflexão de -10 dB. Assim, constata-se que a impedância de entrada não está totalmente adaptada com a impedância característica da fonte, pois a parte real do coeficiente de reflexão na entrada é menor que R_f . Essa característica leva a concluir que a degeneração da fonte do transistor por L_s não é alta e/ou que a transcondutância de M_1 não está sobredimensionada. Dessa forma, pode-se concluir que esse nível de desadaptação fixado para a entrada do circuito não inviabiliza o projeto, pois a reflexão na entrada está de acordo com o que é especificado.

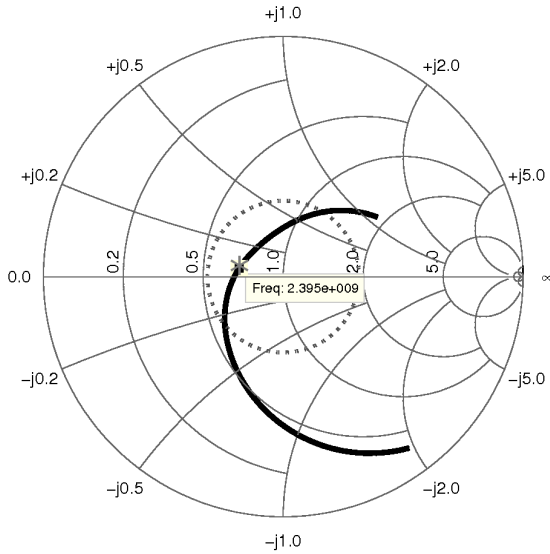
A reflexão na saída, representada por S_{22} , também está conforme as especificações na banda de interesse, mas tem um comportamento de faixa estreita dominado pelo fator de qualidade de L_2 . Assim, para validar a adaptação na saída, uma análise que varia parâmetros de processo e casamento do circuito é necessária.

A resposta do coeficiente de transmissão direto, S_{21} , é apresentada na Figura 31, com resultados de simulação com e sem os parasitas do *layout*. Percebe-se que há uma diferença de 1,5 dB entre os dois e o ganho na banda de 80 MHz é maior que 10 dB. O restante dos parâmetros S, com os parasitas, estão representados na Figura 32. A partir dessa figura é possível notar que há pouca diferença entre esses parâmetros quando o esquemático e o *layout* são simulados.

O teste de dois tons com frequências em 2,4 GHz e 2,41 GHz, que leva



(a) Parâmetros S usando o esquemático.

(b) S_{11} ilustrado no ábaco de Smith.**Figura 30: Resposta de pequenos sinais do LNA de baixa tensão projetado.**

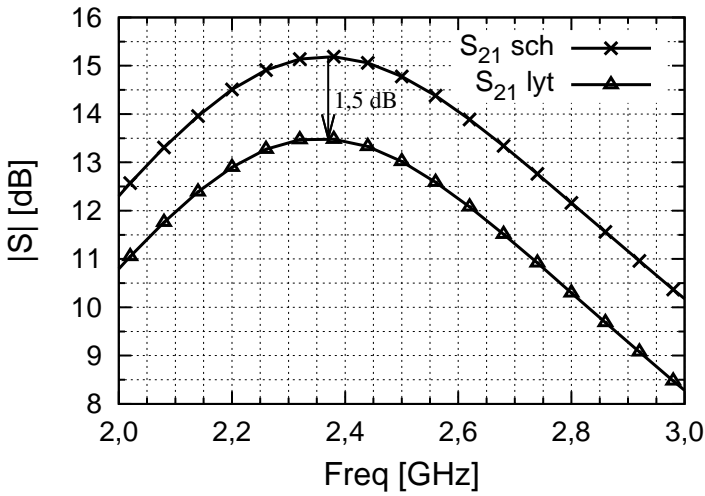


Figura 31: Coeficiente de transmissão direta com dados do esquemático, e do layout.

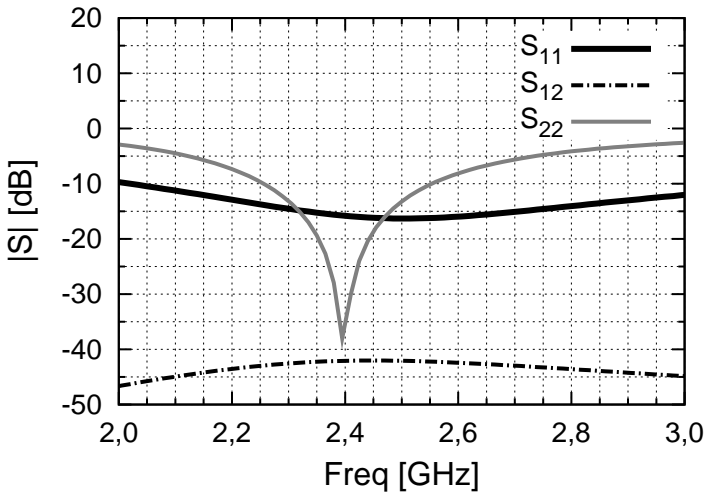


Figura 32: Parâmetros S usando o layout.

em conta os parasitas extraídos do *layout*, pode ser visto na Figura 33. A partir dessa simulação é possível estimar o ponto de interceptação de terceira ordem (P_{IIP3}) em $-5,6$ dBm. Esse parâmetro é usado para caracterizar circuitos de radiofrequência como pode ser visto, por exemplo, em [27] e [28].

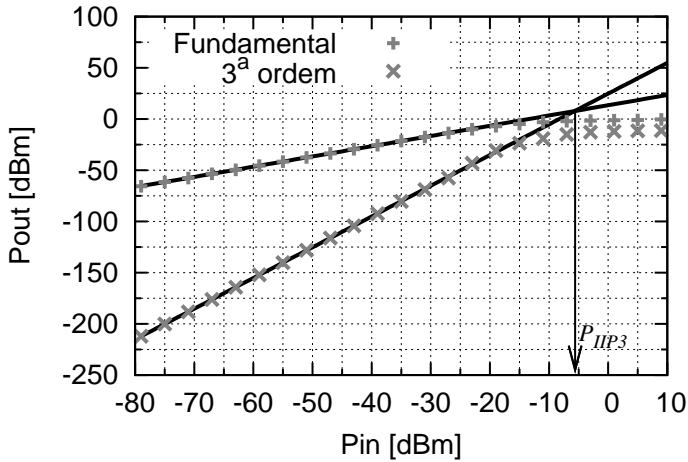


Figura 33: Resposta do LNA de baixa tensão à variação da potência de entrada de um sinal em 2,4 GHz e o seu termo de intermodulação de terceira ordem em 2,42 GHz.

Já a figura de ruído simulada é mostrada na Figura 34. Nessa figura, percebe-se uma degradação de 0,6 dB com o que é calculado no projeto quando se simula o esquemático. Explica-se essa degradação de desempenho pelo fato de serem inseridos na simulação efeitos parasitas do transistor que não são considerados em uma aproximação de primeira ordem. E percebe-se também uma diferença de 0,3 dB no valor da figura de ruído quando os parasitas do *layout* são levados em conta. Como a divergência do *layout* é pequena e todos os parâmetros passam nas especificações, o *layout* é validado.

Para verificar a robustez do circuito a tabela 5 que contém seu desempenho quando há variação no processo e no casamento dos componentes pode ser verificada. Para cada especificação tem-se o valor médio das amostras e o desvio padrão (σ). Percebe-se nessa tabela, que usando a simulação com os parasitas, as especificações estão de acordo com o pedido com exceção da figura de ruído. De fato, das 100 rodadas, esse é único parâmetro que sai dos

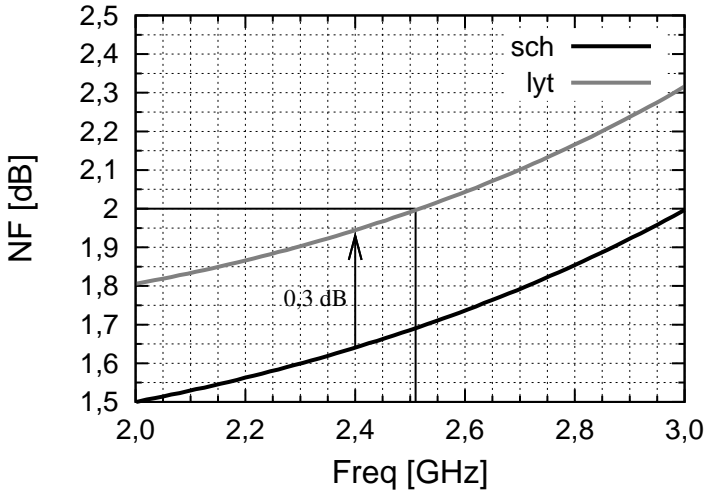


Figura 34: Figura de ruído com dados do esquemático e do layout.

limites, e há um excesso de ruído de aproximadamente 0,3 dB. Para reduzi-lo seria necessário um aumento da frequência de transição de M_1 . Essa opção não é interessante já que ela aumentaria a tensão mínima e o consumo do circuito.

Tabela 5: Resposta à variação estatística de processo e casamento dos parâmetros do LNA de baixa tensão para 100 rodadas.

Frequência [GHz]	2,4		2,48	
Espec.	Média	(1 σ)	Média	(1 σ)
$ S_{11} $ [dB]	-13,7	1,58	-14,5	1,38
$ S_{12} $ [dB]	-41	1,34	-41,74	1,53
$ S_{21} $ [dB]	11,4	0,87	11,44	0,87
$ S_{22} $ [dB]	-26,8	6,25	-14,7	2,63
NF [dB]	2,15	0,1	2,19	0,1
P_{IIP3} [dBm]	-4,65	1,27	x	x

O layout do LNA de baixa tensão é apresentado na Figura 35 com área de $0,61 \text{ mm}^2$. Nesse layout, os capacitores C_{DES} são conectados entre VDD e GND a fim de minimizar qualquer ruído vindo da conexão entre os pads e a fonte de alimentação. E, para que o projeto seja compatível com ponteiros

coplanares, os *pads* de entrada e saída de sinais são colocados entre outros dois *pads* com potencial de terra.

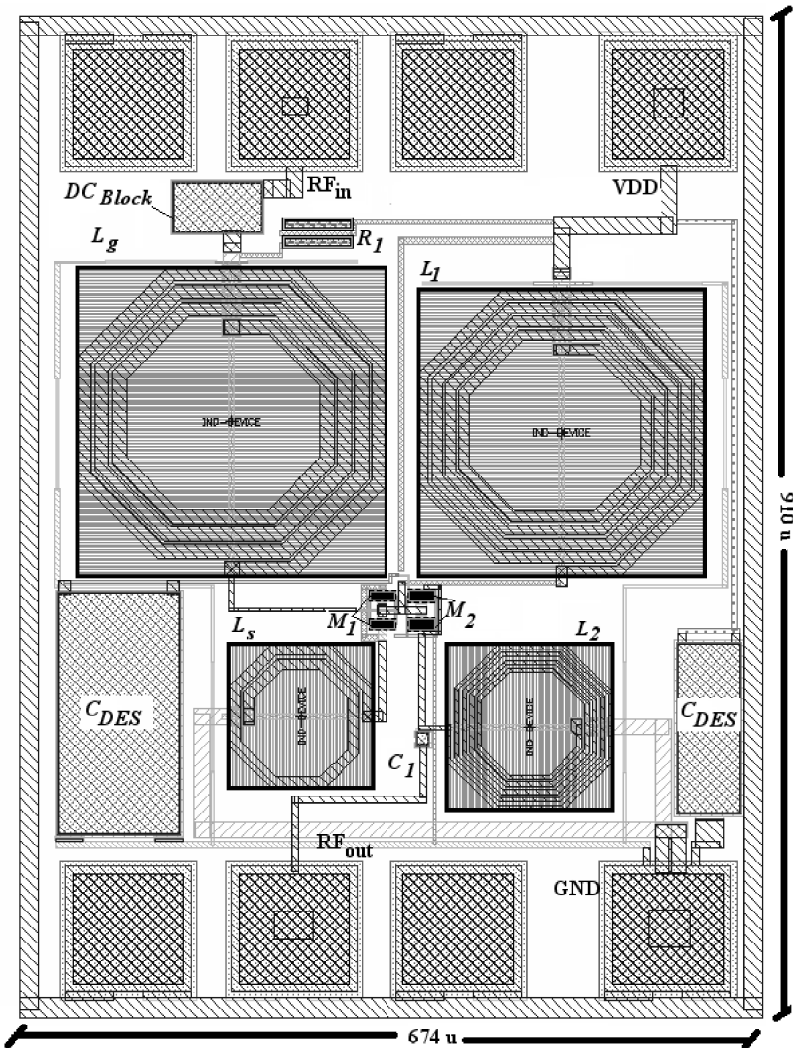


Figura 35: Layout do LNA de baixa tensão.

4.1.1.2 Resultados de Experimentais do LNA de baixa tensão

O amplificador de baixa tensão em teste pode ser visto em uma estação micro-provadora na Figura 36.

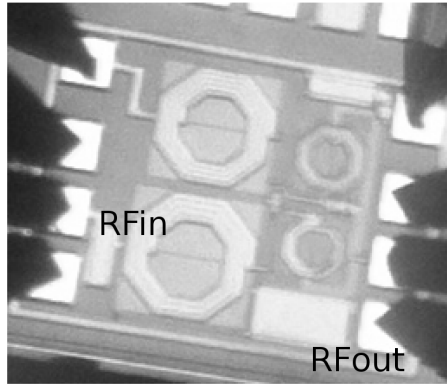


Figura 36: LNA de baixa tensão em uma estação micro-provadora.

A comparação dos parâmetros S obtidos experimentalmente com os estimados pelo simulador, pode ser vista na Figura 37 em que as curvas com marcadores representam os valores medidos. Percebe-se que o obtido em S_{11} e S_{22} está de acordo com o esperado em 2,4GHz, entretanto o mesmo não pode ser afirmado com S_{21} e S_{12} que possuíram divergências de 4 e 16dB, respectivamente. O consumo de corrente obtido é de 9,8mA (com consumo aproximado de 6mW) e aproxima-se dos 10mA esperados na simulação.

A resposta do LNA para um tom na entrada do circuito com frequência de 2,4GHz pode ser vista na Figura 38. A partir desse teste tem-se que $P_{1IP1} = -12,1$ dBm e consequentemente pode-se estimar P_{1IP3} em $-2,4$ dBm [39], que é 3 dB maior que o esperado.

Por fim é apresentada uma comparação entre os valores medidos da figura de ruído e o esperado pelas simulações na Figura 39. As curvas de incerteza foram obtidas através da incerteza da fonte de ruído e a partir da curva suavizada da figura de ruído.

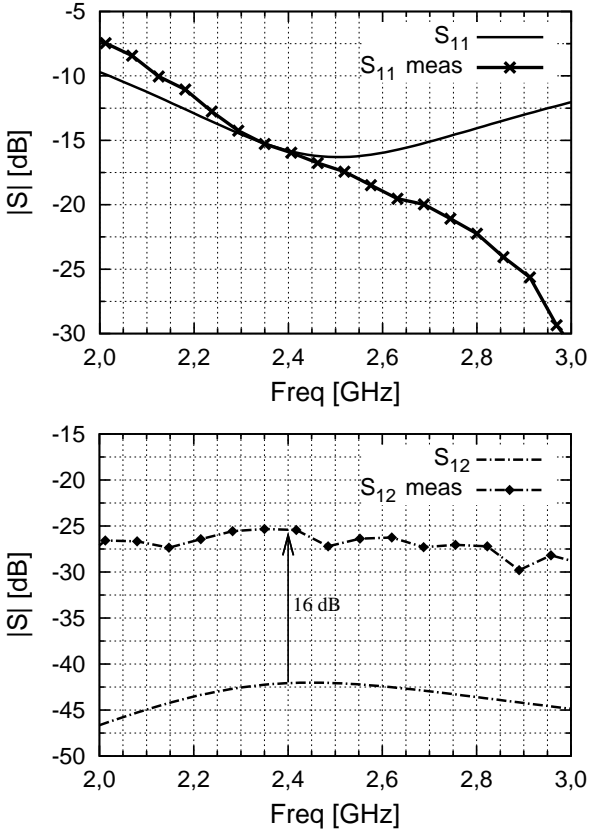


Figura 37: Comparação entre valores esperados e os medidos do amplificador de baixa tensão.

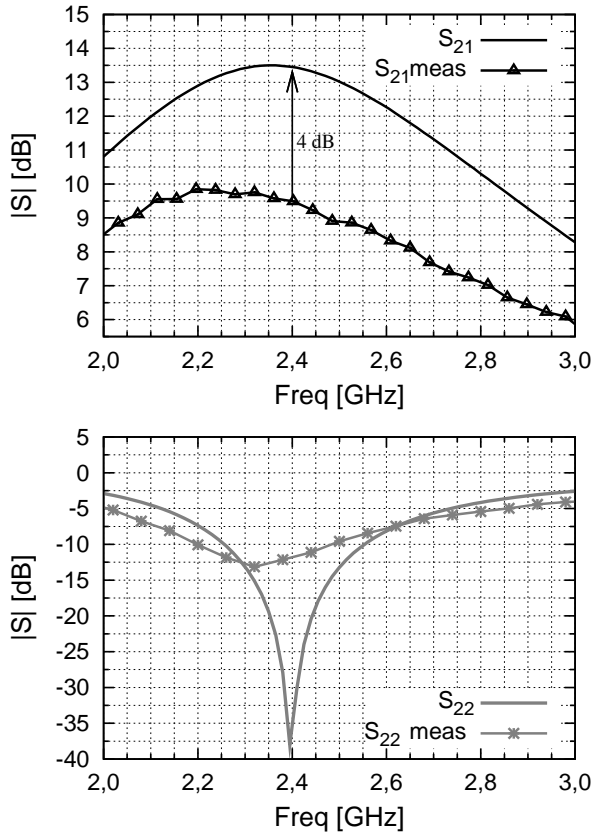


Figura 37: Comparação entre valores esperados e os medidos do amplificador de baixa tensão (continuação).

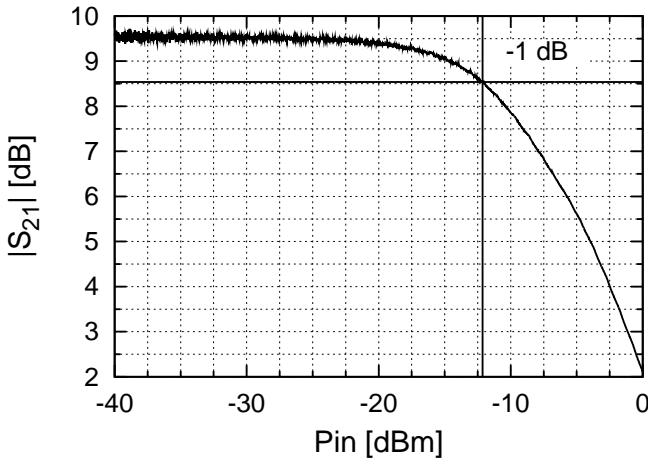


Figura 38: Teste de linearidade com um tom em 2,4GHz.

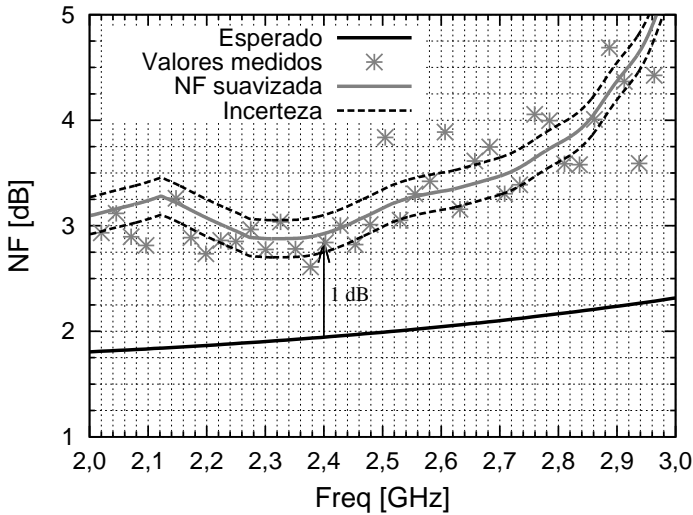


Figura 39: Comparação entre a figura de ruído medida e a esperada do LNA de baixa tensão.

4.2 LNA DE BAIXO CONSUMO

Em aplicações móveis o usuário, na maioria dos casos, deseja que a bateria de seu dispositivo dure por um longo tempo. Pensando nesse aspecto, o padrão *ZigBee* (IEEE 802.15.4 modificado) dita que seus equipamentos devem ter vida útil de bateria de pelo menos cinco anos [40]. De forma que para ter um produto de RF certificado nesse padrão, ou em qualquer outro que tenha objetivo de maximizar o tempo de uso da bateria, seu projeto deve ser focado em baixo consumo. São apresentados na tabela 6 o consumo de receptores *front-end* de RF projetados para operação em baixa potência. Percebe-se nessa tabela que o LNA consome cerca de 20 a 30% do consumo total.

Tabela 6: Consumo de circuitos receptores *front-end* de RF.

Espec.	[41]	[42]	[43]
Tecnologia	0,18 μm	0,18 μm	90 nm
Tensão [V]	1,2	1,8	1,2
Consumo LNA [mW]	1,92	6,12	1,44
Consumo total [mW]	8,4	21 ^a	4,7
Consumo LNA/total [%]	22,8	29	30

^aConta com um VCO.

Em [43] é feito um receptor *front-end* de RF, especificamente para *ZigBee*. Usando esse receptor uma bateria de dióxido de manganês com capacidade de 150mAh e com consumo constante do *front-end* de 4 mA, descarregaria em aproximadamente 24h de acordo com [44]. Ou seja, se a parte de RF está ativada, o tempo de bateria não é suficiente para ser usado no *ZigBee*. Por isso esse padrão deve ser munido de sistemas de gerenciamento de energia que habilitam os módulos somente quando é necessário.

4.2.1 Projeto do LNA de baixo consumo

É desejado que o LNA de baixo consumo projetado tenha um consumo menor que o obtido por [43]. Se o consumo de potência desse amplificador reduzisse para 1 mW a potência total fornecida para o receptor apresentado diminuiria 10%. Assim, são resumidas na tabela 7 as especificações do LNA desejado.

Antes do LNA de baixa potência ser apresentado, são mostradas na Figura 40 duas configurações típicas com o transistor da entrada de RF em

Tabela 7: Especificações do LNA.

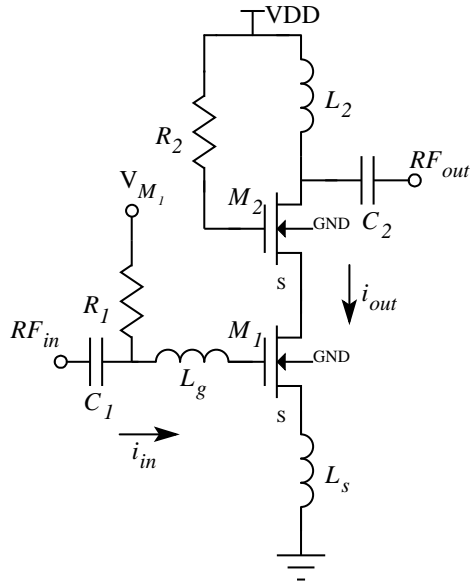
Espec.	Valor
Tecnologia	ibm0,18 μm
Ganho de potência	> 10 dB
Banda	80 MHz centro em 2,44 GHz
$ S_{11} $	< -10 dB
$ S_{12} $	< -20 dB
$ S_{22} $	< -10 dB
NF	< 2 dB
Consumo	\leq 1 mW

fonte comum. Nessa figura, os resistores R_1 e R_2 servem para polarização DC, enquanto os indutores numerados ressonam com a capacitância equivalente dos nós onde são usados. Percebe-se na Figura 40a que M_1 é responsável pela amplificação de i_{in} , M_2 é utilizado para aumentar a isolamento entre a saída e entrada, e a corrente DC é a mesma para os dois transistores. Já na Figura 40b a corrente DC é distinta para os transistores, mas a corrente i_{in} é amplificada por dois estágios. Os capacitores numerados servem para bloqueio da tensão DC e funcionam como um curto circuito AC.

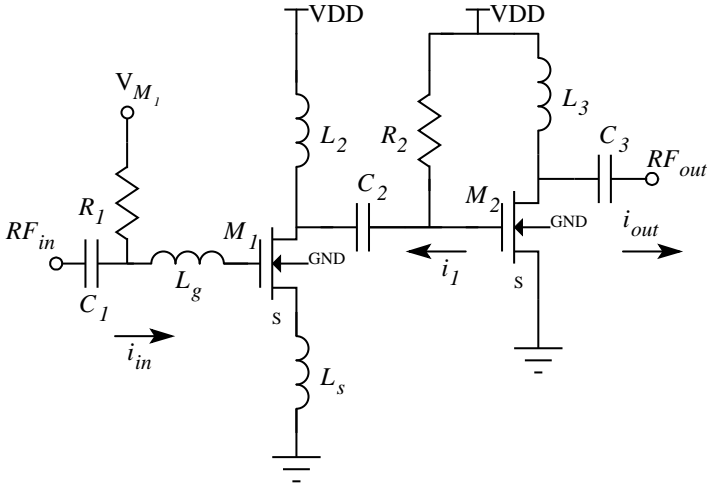
O esquemático do amplificador de baixo consumo adotado é apresentado na Figura 41. O circuito apresentado é conhecido por LNA com reuso de corrente [45], pois a corrente contínua I_{DC} é a mesma para os transistores. Entretanto as correntes alternadas i_1 e i_{out} , apresentam valores e caminhos distintos no circuito. Ou seja, esse esquemático reutiliza os conceitos do amplificador da Figura 40a para consumo, e usa a amplificação em dois estágios como ilustrado na Figura 40b.

Para esclarecimento do funcionamento desse LNA de baixo consumo, os circuitos equivalentes da Figura 42 podem ser usados. Dessa forma, quando o LNA está sintonizado na frequência de interesse, o primeiro estágio em fonte comum amplifica a corrente de entrada i_{in} para i_1 . L_1 ressona com a capacitância em x, e a resistência equivalente R_{eq} do circuito RLC formado depende do fator de qualidade dos componentes utilizados. Já que os capacitores numerados são curtos AC, a queda de tensão v_x gerada por i_1 em R_{eq} é a mesma tensão v_{gs} de M_2 , e assim, $i_{out} = g_{m2}v_{gs2}$.

Como visto anteriormente, o indutor L_g pode ser responsável por uma figura de ruído elevada produzida pelo amplificador. Então para reduzir o consumo e ainda realizar a adaptação de impedâncias com um valor baixo de L_g , o capacitor C_M é usado. Já C_G tem o objetivo de reduzir a indutância de L_1 . Se é usado 1 V para a tensão de alimentação tem-se o suficiente para



(a) Um estágio em fonte comum.



(b) Dois estágios em fonte comum.

Figura 40: Configurações em fonte comum para amplificação.

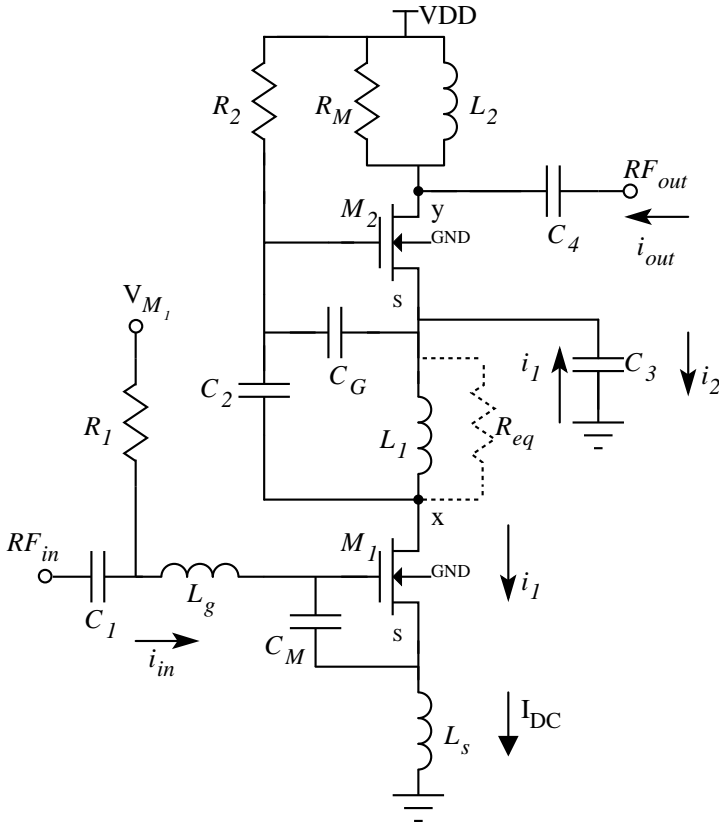


Figura 41: Esquemático do LNA de baixo consumo.

manter os transistores M_1 e M_2 em saturação, assim a corrente DC por esses elementos deve ser de 1 mA.

O ganho de tensão quando uma carga $R_L = R_M$ é inserida pode ser calculado como:

$$A_v = \frac{v_o}{v_f} = \frac{Q_{in}}{4} g_{m1} g_{m2} R_{eq} R_L = \frac{1}{4\omega_0 L_s} g_{m2} R_{eq} R_L. \quad (78)$$

Assim, para $L_s = 1$ nH, $g_{m2} = 15$ mS, e $R_{eq} = 500 \Omega$ ($R_{eq} \cong Q_{L1}^2 R_{sL1}$) tem-se um ganho de tensão de 15,6 dB em 2,4 GHz. Já a corrente de saída é

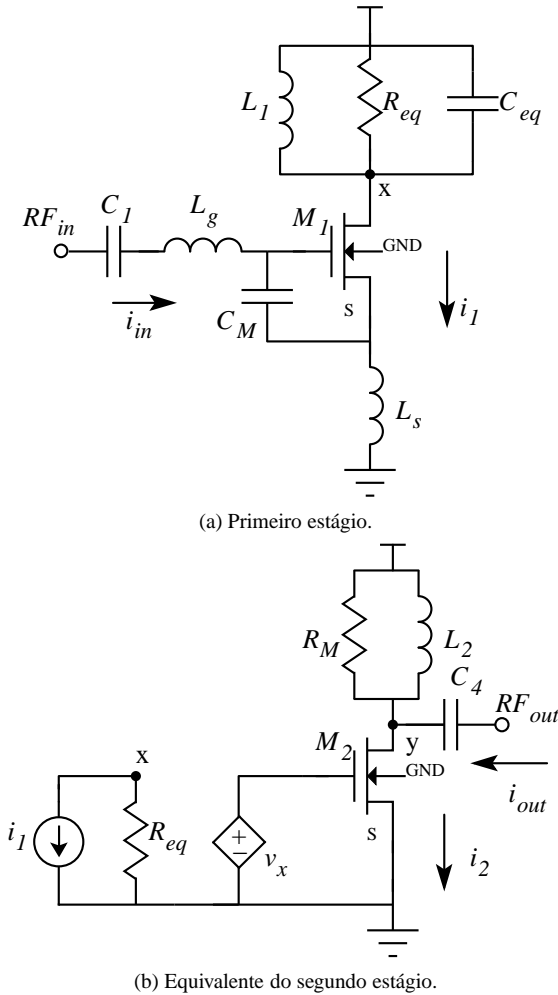


Figura 42: Circuitos equivalentes de cada estágio de amplificação do LNA de baixo consumo.

calculada como:

$$i_{out}|_{v_o=0} = g_{mg2} R_{eq} \frac{g_{mg1}}{\omega_0 (C_M + C_{gs1})} i_{in}. \quad (79)$$

Para $g_{mg1} = 15 \text{ mS}$, tem-se que $W_1 = 60 \mu\text{m}$ com $L = 0,18 \mu\text{m}$. Com o valor

de g_{mg2} e de sua corrente de dreno, acha-se que $W_2 = 67 \mu\text{m}$. O ganho de potência pode ser calculado multiplicando os ganhos de tensão e corrente obtidos nas equações (78) e (79). Usando $C_{gs1} = 55 \text{ fF}$, e $C_M = 0,4 \text{ pF}$ tem-se um ganho de potência que pode ser escrito como:

$$G = \frac{g_{mg1} R_L}{4(C_M + C_{gs1}) L_s} \left(\frac{g_{mg2} R_{eq}}{\omega_0} \right)^2. \quad (80)$$

Assim, com os valores até aqui obtidos G vale 20 dB.

Já a figura de ruído mínima de M_1 pode ser calculada como:

$$F_{\min M1} = 1 + 2 \frac{\omega_0 (C_M + C_{gs1})}{g_{mg1}} \sqrt{\frac{1 - |c|^2}{5}} \delta \gamma = 1,37. \quad (81)$$

O que equivale a 1,37 dB. Sem C_M a figura de ruído mínima de M_1 seria de 0,2 dB entretanto, para cancelar a parte imaginária da impedância de entrada, L_g teria um valor aproximado de 80 nH com $L_s = 1 \text{ nH}$. Para esse valor e com $Q = 10$ tem-se que $R_g = 122 \Omega$ em 2,4 GHz. Essa resistência sozinha produziria uma figura de ruído de 5,3 dB que por si só não é interessante para um LNA. Assim a adição de C_M é necessária e apesar de aumentar a figura de ruído produzida por M_1 , o capacitor serve para diminuir a figura de ruído total do LNA. Além do mais, como no projeto pode-se variar C_M e L_g , é possível trabalhar com a figura de ruído mínima produzida por M_1 . Nesse caso, a figura de ruído considerando M_1 e L_g seria:

$$F_1 = F_{L_g} + \frac{F_{\min M1} - 1}{F_{L_g}^{-1}} = 1 + \frac{5}{50} + \frac{(1,37 - 1)55}{50} = 1,5. \quad (82)$$

Para incluir o efeito de M_2 , considera-se que sua frequência de transição tem valor elevado, pois a capacitância vista na porta desse transistor vale zero na ressonância. Assim, $F_{\min M2} = 0$ e usando (58) tem-se que:

$$F_{M2} \cong 1 + \frac{\gamma m}{g_{mg}} \frac{1}{G_f} |G_f|^2. \quad (83)$$

Com os valores obtidos $F_{M2} = 1,088$ ou 0,37 dB onde $G_f = 1/500 \text{ S}$. Para estimar o ganho de potência do primeiro estágio pode-se reescrever a equação (43) como:

$$G_1 = \frac{R_{eq}}{2R_f} \left(\frac{g_{mg}}{\omega_0 (C_{gs} + C_M)} \right)^2. \quad (84)$$

Assim $G_1 \cong 24$ então a figura de ruído total estimada fica calculada como:

$$F_T = F_1 + \frac{F_{M2} - 1}{G_1 F_{L_g}^{-1}} = 1,5 + \frac{(1,088 - 1)55}{24 \times 50} \cong 1,5 \quad (85)$$

ou 1,78 dB.

Para estimar L_1 a capacitância C_{gs2} pode ser considerada dominante. Assim se $C_{gs2} \cong 0,6$ pF (aproximado para o transistor em inversão forte e saturado), calcula-se que $L_1 = 72$ nH. Dessa forma, usa-se o capacitor C_G com valor de 0,6 pF e tem-se que $L_1 = 7,8$ nH.

Considera-se que $g_{ds2} = 1$ mS, e que a resistência paralela de L_2 vale 500Ω assim, calcula-se R_M para condição de adaptação na saída em $58,8 \Omega$.

4.2.1.1 Resultados de Simulação

O circuito montado para testes AC deste LNA é o mesmo apresentado na Figura 29.

Estão apresentados na tabela 8 os valores dos componentes do LNA. Nota-se que as dimensões de M_1 e M_2 assim como a corrente de dreno dos transistores são aumentadas para um aumento de suas transcondutâncias. É visto também que o indutor L_s tem sua indutância aumentada pois a parte real estimada encontra-se aproximadamente em 30Ω .

Tabela 8: Parâmetros dos componentes do LNA de baixo consumo.

Parâmetro	Estimado	Valor final
$W_1 (W_2)$ [μm]	3,75 (4,1)	4,8 (7,2)
<i>fingers</i> de $M_1 (M_2)$	8	8
Transistores múltiplos de $M_1 (M_2)$	1 (1)	1 (1)
Corrente M_1 [mA]	1	1,1
g_{mg} de $M_1 (M_2)$ [mS]	15 (15)	16,7 (19,4)
$L_g (L_s)$ [nH]	4 (1)	4,7 (2,3)
$L_1 (L_2)$ [nH]	7,8 (x)	5,8 (5,6)
$C_1 - C_2 - C_3 - C_4$ [pF]	x	20 - 25 - 27 - 10
R_M [Ω]	58,8	66
$C_M (C_G)$ [pF]	0,4 (0,6)	0,38 (0,26)
C_{DES} [pF]	x	73

A resposta dos parâmetros S são mostradas nas Figuras 43 e 44.

Percebe-se na Figura 43b que em 2,4 GHz a impedância de entrada tem comportamento capacitivo. Isso é feito para minimizar a indutância equivalente de L_g e não invalida a adaptação na entrada já que, nessa frequência, tem-se $|S_{11}| = -15,5$ dB. A impedância de saída tem comportamento de faixa larga como mostrado na Figura 43a, pois foi optado utilizar um resistor na saída do LNA. A isolamento entre entrada e saída é alta pois, quando coloca-se um sinal na saída, uma parte passa por g_{ds2} e encontra o terra AC. A outra parte que passa por C_{gd2} divide sua corrente por R_{eq} , g_{ds1} , e C_{gd1} . Quando o sinal está na porta de M_1 sua corrente ainda é dividida pela metade nas frequências em que há casamento de impedâncias para finalmente alcançar a fonte de sinais na entrada.

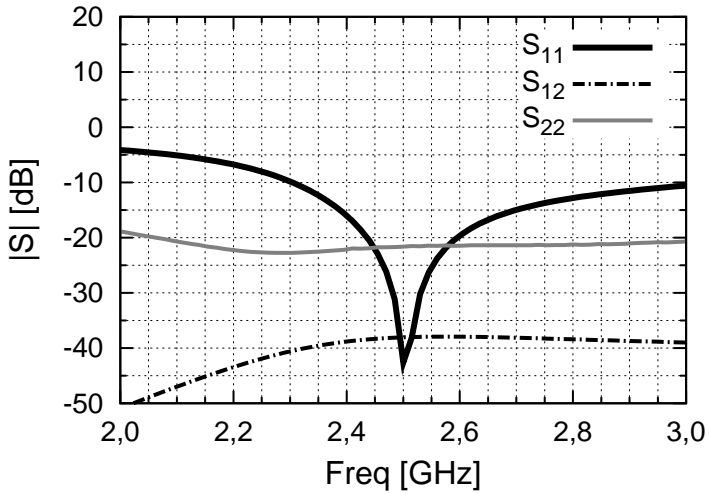
O coeficiente de transmissão direta é mostrado na Figura 44. Nela plota-se a resposta do LNA usando o esquemático e o simulado com a extração de parasitas presentes no *layout*. Apesar de ter sido feito um *layout* em que o sinal de RF está no nível de metal mais elevado, houve ainda uma perda de 3 dB em $|S_{21}|$.

A Figura 45 contém o comportamento da impedância no nó x quando a frequência de análise é variada. Nessa figura, a parte real possui um valor menor que o estimado anteriormente na ressonância, pois o efeito de g_{ds1} é adicionado com valor de aproximadamente 1 mS. Assim, na ressonância, $R_{eq} \cong 330 \Omega$. Na simulação do esquemático dessa impedância, a ressonância está em uma frequência mais elevada do que a desejada por conta da exclusão dos parasitas do *layout*.

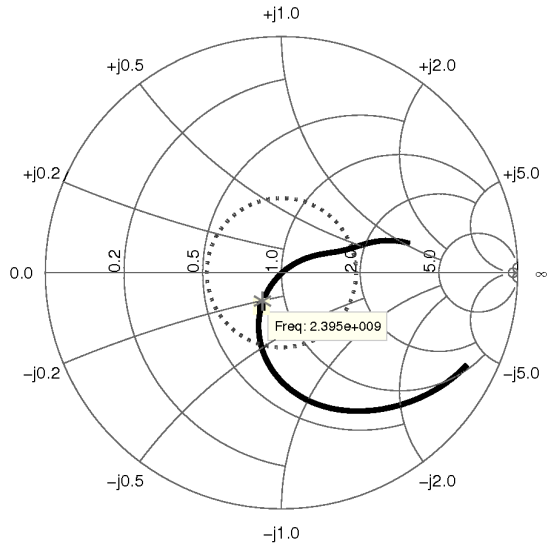
A figura de ruído é mostrada na Figura 46, onde é possível ver que o ruído produzido pelo amplificador, considerando os parasitas do *layout* na linha preta, é maior que o ruído do esquemático em 0,4 dB. Percebe-se também que é sintetizada uma impedância de fonte próxima da impedância ótima de ruído, pois há uma diferença menor que 0,2 dB entre a figura de ruído mínima representada pelo símbolo x e a produzida pelo LNA dentro da banda de interesse.

O teste de dois tons com frequências em 2,4 GHz e 2,41 GHz, que leva em conta os parasitas extraídos do *layout*, é visto na Figura 47. A partir dessa simulação é possível estimar o ponto de interceptação de terceira ordem com potência na entrada igual a $-18,7$ dBm.

A resposta à variação de processo e de casamento dos parâmetros do circuito proposto, com 100 rodadas distintas, é apresentada na tabela 9. Com essa análise o valor absoluto de S_{21} , na banda de interesse, tem um mínimo de 5,5 dB e para cerca de 20% das amostras está entre esse valor e 9 dB. É sabido que esse ganho pode ser aumentado substituindo R_M por uma rede



(a) Parâmetros S do LNA de baixo consumo com o efeito de parasitas do layout.

(b) S₁₁ no ábaco de Smith.**Figura 43: Resposta de pequenos sinais do LNA de baixo consumo projetado.**

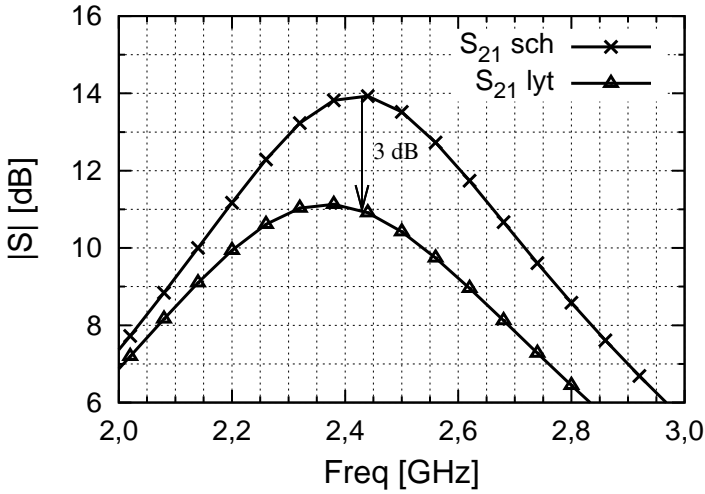


Figura 44: Parâmetro S_{21} do LNA de baixo consumo com dados do esquemático, e do layout.

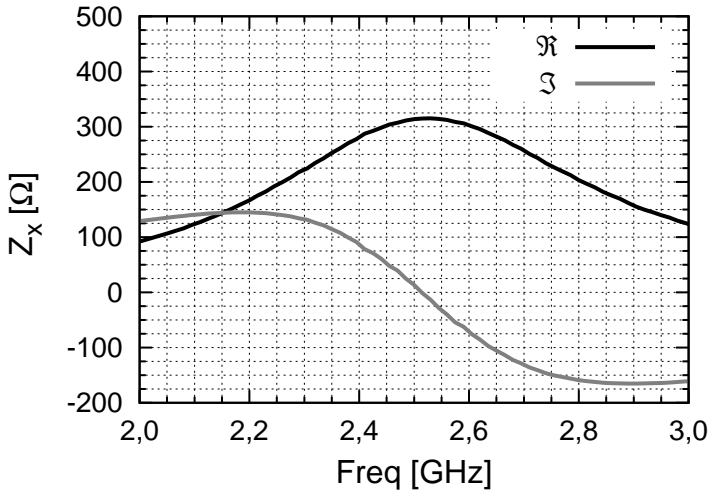


Figura 45: Impedância equivalente no nó x usando os parâmetros do esquemático.

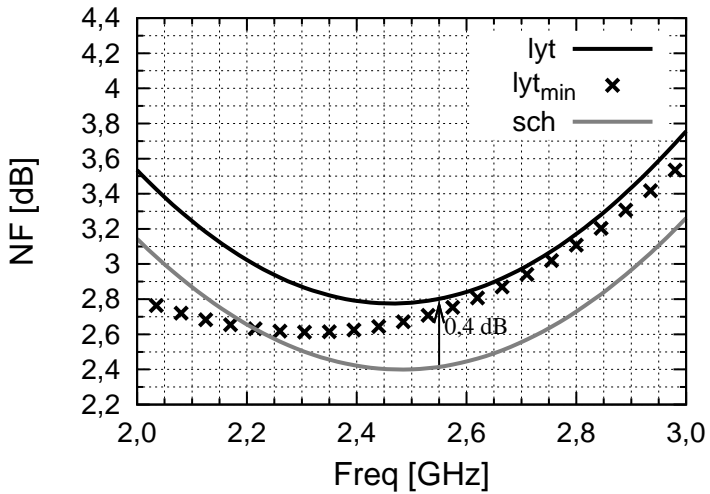


Figura 46: Figura de ruído do LNA de baixo consumo.

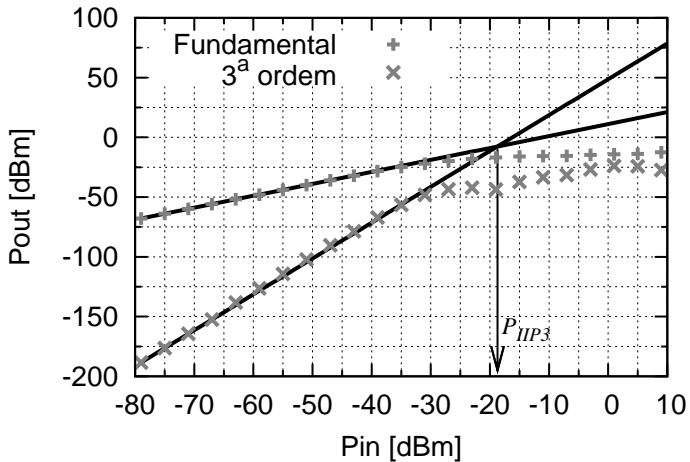


Figura 47: Resposta do LNA de baixo consumo à variação da potência de entrada de um sinal em 2,4 GHz e o seu termo de intermodulação de terceira ordem em 2,42 GHz.

de adaptação como feito no projeto do LNA em baixa tensão. Mas como o LNA projetado possui uma área relativamente elevada por conta do uso de indutores, capacitores, e *pads* opta-se em manter a adaptação na saída com um resistor. A figura de ruído mesmo com a impedância da fonte sendo próxima da impedância ótima de ruído do LNA é maior que 2 dB para todas rodadas. Para reduzir o valor apresentado sem mudar o consumo do amplificador os transistores empregados devem ser trocados. Pois o dispositivo usado apesar de ser caracterizado para RF não é otimizado para altas frequências, porque suas conexões com a fonte e o dreno são feitas com metais de níveis baixos, aumentando o valor dos parasitas. Simulações com outros transistores que realizam interconexões com níveis mais elevados mostram uma redução da figura de ruído de pelo menos 0,5 dB para este projeto. Esses transistores não são usados no trabalho somente por questão de compatibilidade com o *kit* disponibilizado pela fábrica. Já S_{11} está conforme a especificação, pois seu maior valor nas 100 amostras é de -11 dB em 2,4 GHz. E, de acordo com a variação estatística, o restante dos parâmetros S estão de acordo com o que é especificado. O ponto de P_{IP3} pode ser considerado baixo, mas como o LNA é um dos primeiros estágios de recepção a linearidade desse bloco não é dominante em um circuito receptor [27]. A média do consumo por sua vez está em 1,1 mW e o desvio padrão simulado vale 0,24 mW.

Tabela 9: Resposta à variação estatística de processo e casamento dos parâmetros dos componentes do LNA de baixo consumo para 100 rodadas.

Frequência [GHz]	2,4		2,48	
	Média	(1 σ)	Média	(1 σ)
Espec.				
$ S_{11} $ [dB]	-16	2,49	-28	6,7
$ S_{12} $ [dB]	-38	0,39	-38	0,39
$ S_{21} $ [dB]	10,9	1,78	10,43	1,74
$ S_{22} $ [dB]	-22	1,4	-22	1,4
NF [dB]	2,8	0,2	2,8	0,2
P_{IP3} [dBm]	-19,46	0,7	x	x

O *layout* final do LNA de baixo consumo é apresentado na Figura 48.

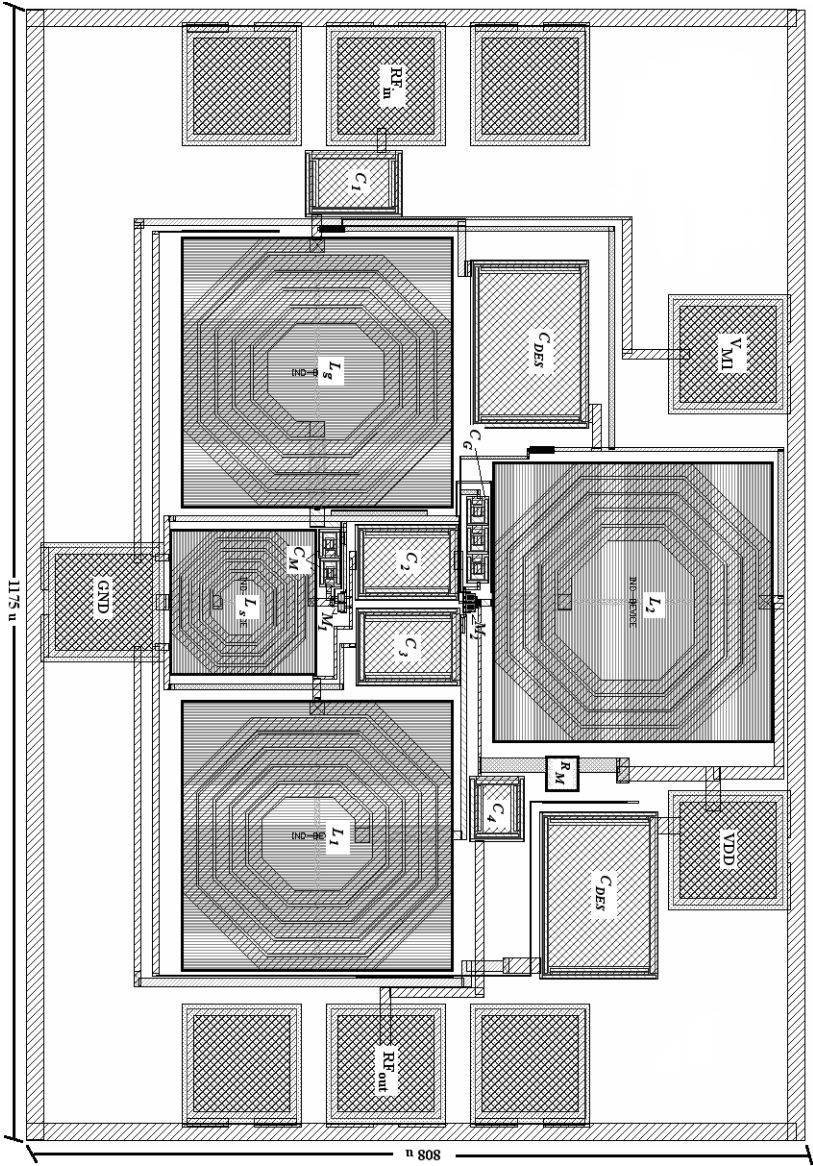


Figura 48: *Layout* do LNA de baixo consumo.

4.2.1.2 Resultados de Experimentais do LNA de Baixo Consumo

O amplificador de baixo consumo em teste pode ser visto em uma estação micro-provadora na Figura 49.

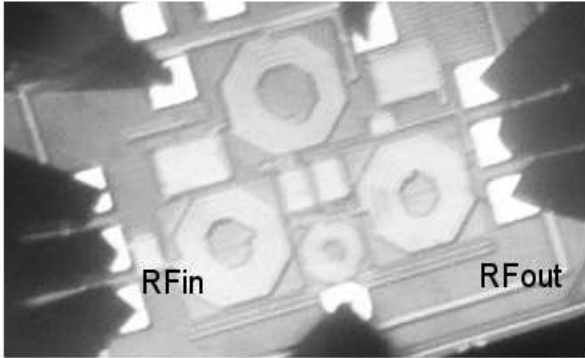


Figura 49: LNA de baixo consumo em uma estação micro-provadora.

A comparação das curvas obtidas experimentalmente com as obtidas pelo simulador pode ser vista na Figura 50, onde as curvas com marcadores representam os valores medidos. O consumo de corrente obtido é de 1,1 mA e de potência igual a 1,1 mW o mesmo esperado na simulação. Entretanto, percebe-se que $|S_{21}|$ sofre um desvio de desempenho, e apesar de ser esperado que esse parâmetro possua valores menores que 9 dB para 20% dos casos, a resposta do circuito testado é a próxima do valor medido em outras amostras. Dessa forma observa-se o mesmo efeito visto no amplificador de baixa tensão. Nota-se também que a variação de $|S_{12}|$ está maior que o previsto na análise estatística em aproximadamente 15 dB em 2,4 GHz.

A resposta do LNA para um tom na entrada do circuito com frequência de 2,4 GHz pode ser vista na Figura 51. A partir desse teste tem-se que $P_{IIP1} = -23,9$ dBm e conseqüentemente pode-se estimar P_{IIP3} em $-14,24$ dBm, que é aproximadamente 4 dB maior que o esperado.

E por fim é apresentada a comparação entre a figura de ruído medida e a esperada na Figura 52.

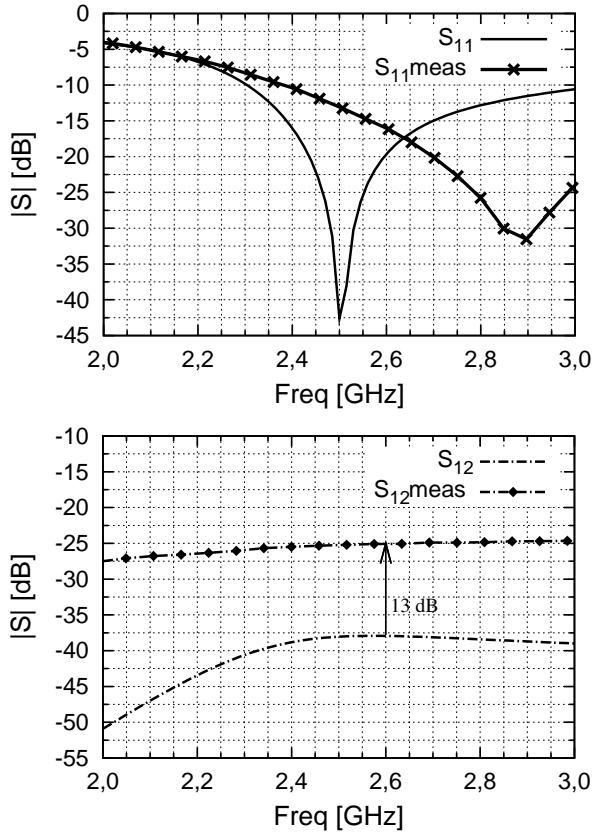


Figura 50: Comparação entre valores esperados e os medidos do amplificador de baixo consumo.

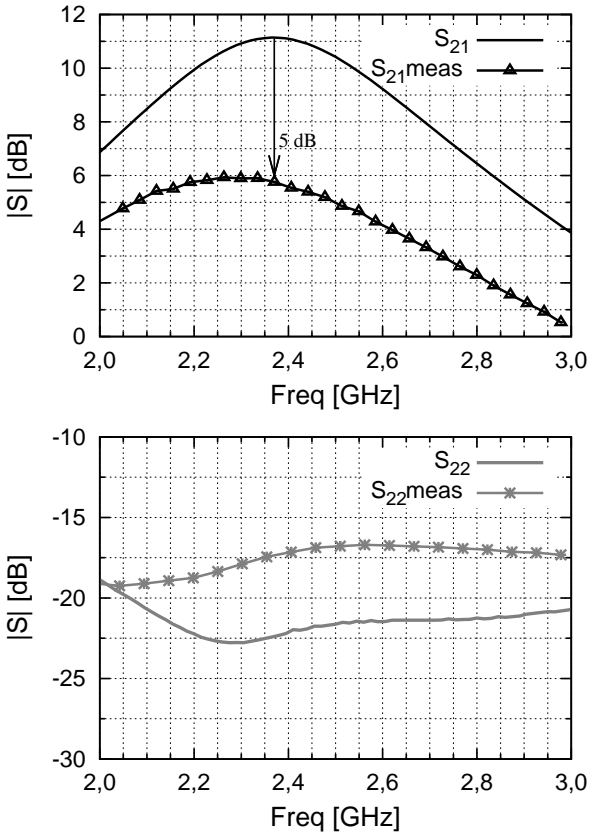


Figura 50: Comparação entre valores esperados e os medidos do amplificador de baixo consumo (continuação).

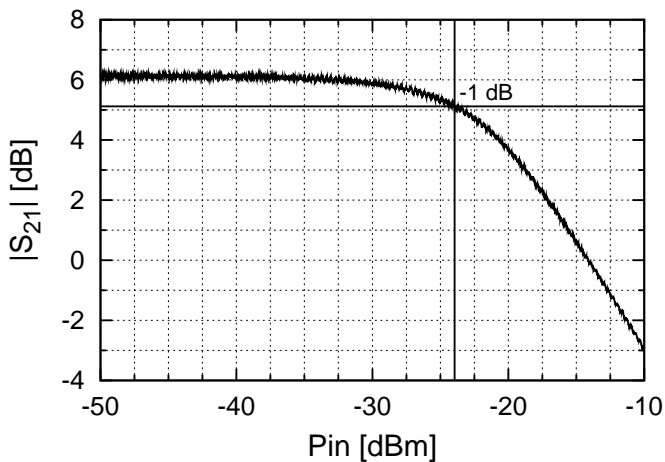


Figura 51: Teste de linearidade para o amplificador de baixo consumo com um tom em 2,4 GHz.

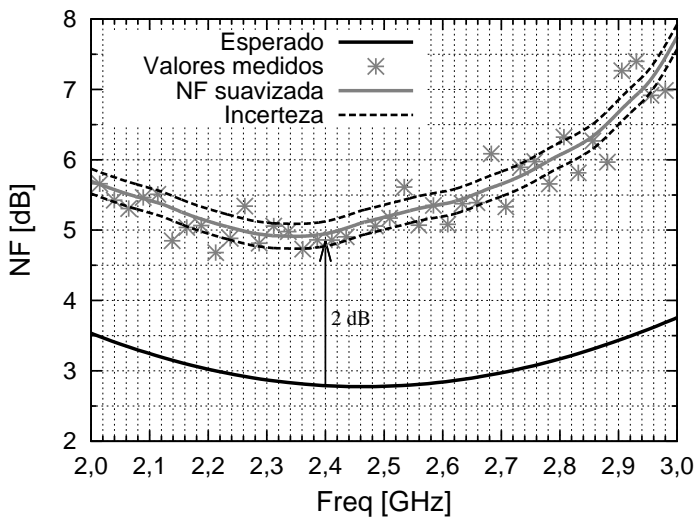


Figura 52: Comparação entre a figura de ruído medida e a esperada do LNA de baixo consumo.

4.3 AMPLIFICADOR FONTE E PORTA COMUM

Esta seção foca no projeto de um LNA para um receptor *ZigBee*. Esse LNA está contido na atividade A2.4 do NAMITEC (INCT de Sistemas Micro e Nanoeletrônicos) em que é proposto um receptor em conjunto com pesquisadores da UFRN. Dessa forma, está representado na Figura 53 o esquemático simplificado do sistema receptor que o LNA faz parte. Nota-se que o amplificador possui dois modos de ganho que são trocados de acordo com o nível do sinal na entrada do receptor.

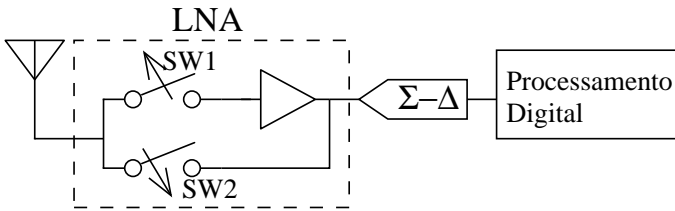


Figura 53: Receptor *ZigBee* proposto.

As especificações de desempenho do LNA apresentadas na tabela 10 são calculadas considerando os requisitos do protocolo *ZigBee* e uma versão do conversor sigma-delta feita em outra tecnologia. Nessa tabela percebe-se que o LNA deve trocar o modo de alto ganho (AG) para o de baixo ganho (BG) quando a potência de sinal em sua entrada é maior que -65 dBm.

Tabela 10: Especificações do LNA para o receptor *ZigBee*.

Especificação	Alto Ganho (AG)	Baixo Ganho (BG)
Ganho de Tensão [dB]	20	0
Banda	80 MHz @ 2,442 GHz	
Troca de ganho [dBm]	-65	
Figura de ruído [dB]	$< 3,5$	< 8
$ S_{11} $ [dB]	< -10	
P_{IIP3} [dBm]	> -13	
Tipo de saída	Diferencial	
Tecnologia	xFAB 0,18 μ m	

Para o projeto, é necessário conhecer o comportamento da impedância de entrada do conversor sigma-delta. Uma simulação prévia dessa carga mostra que ela possui as mesmas características de um circuito tanque, com

um valor real na ressonância em torno de 2,2 k Ω , como é visto na Figura 54.

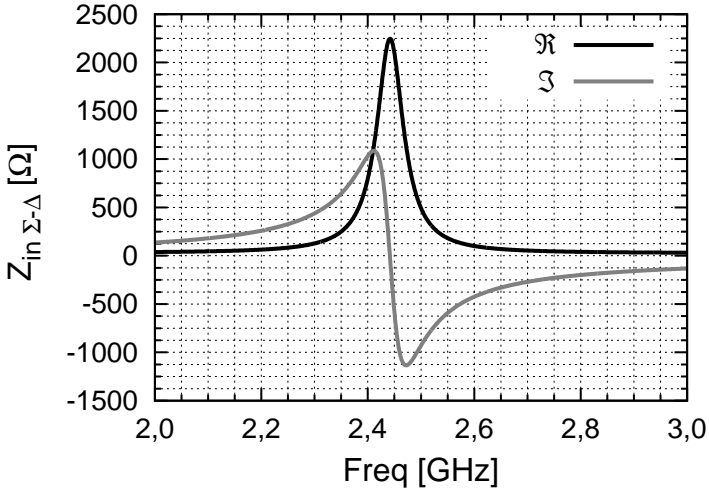
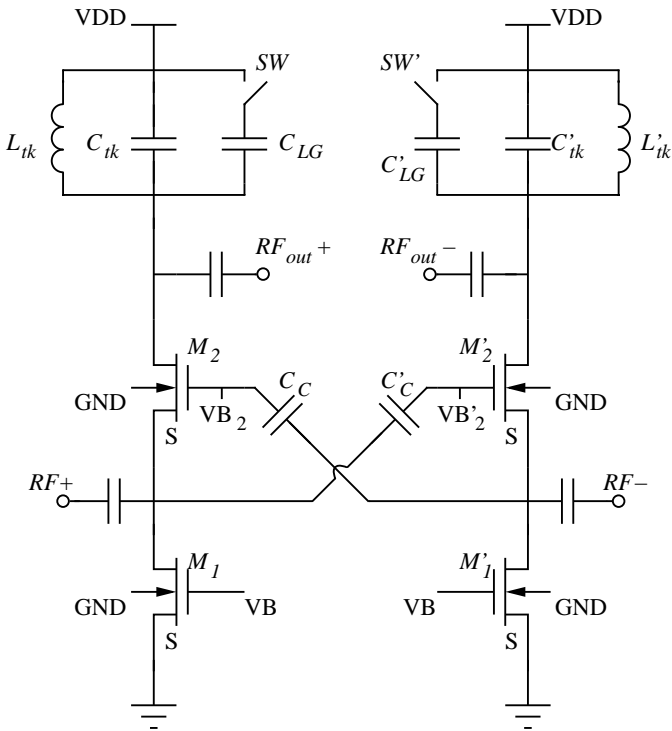


Figura 54: Impedância de entrada da carga do LNA.

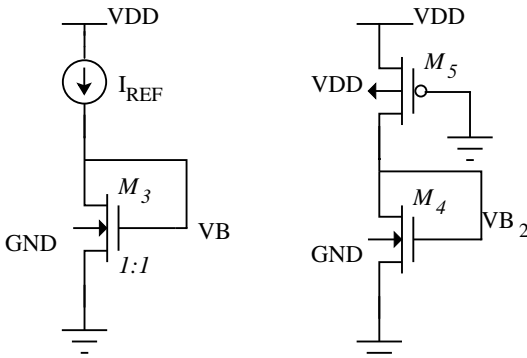
Como as especificações de ruído são pouco restritivas e a tecnologia possui poucos indutores caracterizados, a topologia usando o transistor na entrada configurado como porta comum é considerada. Entretanto só o uso do amplificador nessa configuração apresenta pouco controle da figura de ruído e não possui saída diferencial. Dessa forma, um circuito baseado no que é proposto por [12], e que cumpre esses requisitos é apresentado na Figura 55. A partir desse esquemático, nota-se que M_2 está configurado como porta e fonte comum. Isso é feito graças ao acoplamento de um sinal complementar ao sinal de sua fonte no terminal de porta pelos capacitores cruzados C_C . Lembra-se também que a chave SW , feita por transistores pMOS, varia a frequência de ressonância do tanque LC quando é ligada ou desligada.

O circuito equivalente de pequenos sinais para um transistor em baixas frequências com o gerador de sinais na entrada e com carga na saída, pode ser representado pela Figura 56b. Assim, parte real da impedância para cada entrada do circuito pode ser escrita por:

$$\Re_{in} = \frac{1}{g_{ms2} + Ag_{mg2}} \cong \frac{1}{g_{ms2}(1 + A/n)}. \quad (86)$$



(a) Esquemático de um LNA fonte e porta comum.



(b) Circuito de polarização.

Figura 55: Esquemático do LNA fonte e porta comum.

Em que o coeficiente A é dado pela divisão de tensão capacitiva entre C_C e a capacitância equivalente vista da porta do transistor C_{GG} e pode ser escrita como [46]:

$$A = \frac{C_C}{C_C + C_{GG}}. \quad (87)$$

Já a tensão em uma saída é calculada por:

$$v_{out} = (g_{ms2}v_{s2} + g_{mg2}v_{g2})R_L. \quad (88)$$

Quando se supõe que o amplificador está adaptado com a fonte de sinais, tem-se que:

$$v_{out} = \left(g_{ms2} \frac{v_f}{2} + g_{mg2} A \frac{v_f}{2} \right) R_L. \quad (89)$$

Assim, o ganho de tensão do amplificador proposto pode ser calculado como:

$$A_v \cong \frac{g_{ms2}R_L}{2} \left(1 + \frac{A}{n} \right). \quad (90)$$

Se n e A tenderem à unidade, o ganho de tensão dessa configuração é o dobro com relação ao transistor em porta comum.

Similarmente, se a corrente de ruído de porta do transistor é desprezada, a figura de ruído gerada por M_2 pode ser aproximada usando a equação (67) por:

$$F_2 \cong 1 + \frac{\gamma}{g_{ms2} + A g_{mg2}} \frac{1}{R_f}. \quad (91)$$

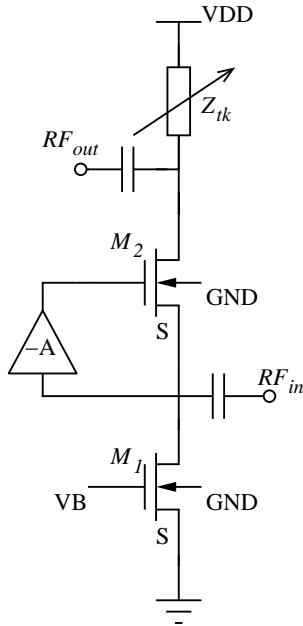
Então, se $g_{ms2} = 1/R_f$ a figura de ruído pode ser escrita como:

$$F_2 \cong 1 + \frac{\gamma}{1 + A/n}. \quad (92)$$

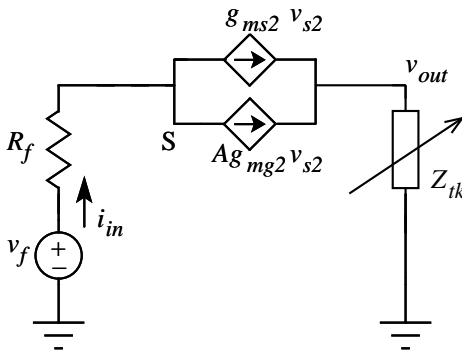
A última suposição não garante adaptação ótima de impedâncias dada pela equação (86), mas tem a vantagem de minimizar o ruído gerado por M_2 apenas com o aumento de A .

4.3.1 Projeto do LNA fonte e porta comum

Estão apresentados na Tabela 11 as características DC dos transistores MOS utilizados na tecnologia 0,18 da xFAB, com largura de $100\mu\text{m}$ ($10\mu\text{m} \times 10$ fingers) e com comprimento mínimo de canal.



(a) Circuito equivalente com entrada e saída única.



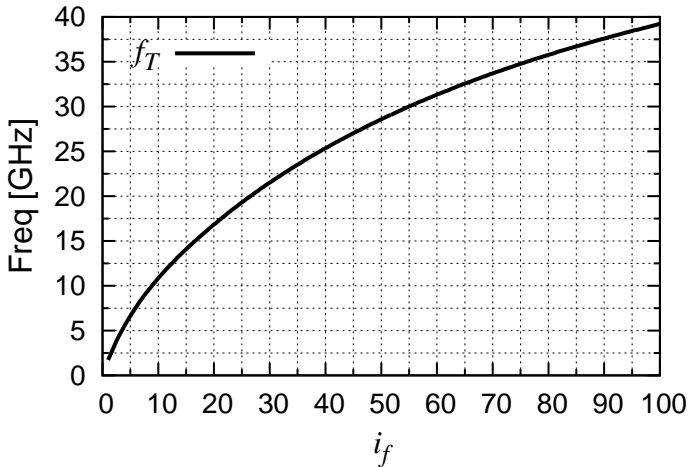
(b) Circuito equivalente com um transistor em pequenos sinais e baixas frequências.

Figura 56: Circuitos equivalentes do amplificador diferencial apresentado.

Tabela 11: Características dos transistores MOS usados.

Parâmetro	nMOS	pMOS
I_{SH} [nA]	100	40
$ V_{T0} $ [V]	0,65	0,67
t_{ox} [nm]	4	3,8

O comportamento da f_T do transistor com comprimento de canal de $0,18\mu\text{m}$ é apresentado na Figura 57. A fim de minimizar os efeitos não-quase-estáticos, escolhe-se $i_{f2} = 30$ pois com esse nível de inversão tem-se que $f_T \cong 10f_0$. Assim com $g_{ms2} = 20\text{ mS}$ encontra-se $W_2 = 99\mu\text{m}$ com canal mínimo e $I_{DS} = 1,6\text{ mA}$.

**Figura 57: Frequência de transição versus o nível de inversão na tecnologia xFAB 0,18.**

O indutor usado no circuito tanque do projeto tem uma indutância equivalente de 4 nH em $2,4\text{ GHz}$ e um fator de qualidade de $14,3$. Dessa forma, a resistência paralela equivalente vale 866Ω . Então se uma carga de $2\text{ k}\Omega$ é usada, a impedância na ressonância do circuito tanque vista pelo dreno dos transistores vale 605Ω . E, considerando $g_{ds2} = 1\text{ mS}$ a carga equivalente vale 375Ω . Assim usando a equação (90) pode-se estimar o ganho diferencial em $22,8\text{ dB}$ considerando $A = 1$, $n = 1$, e $g_{ms2} = 20\text{ mS}$.

Deve-se entender o comportamento da figura de ruído quando M_1 é

inserido no circuito. Assim, ao utilizar o mesmo método usado na configuração em porta comum, pode-se calcular a figura de ruído usando o modelo de baixas frequências da Figura 58 por:

$$F = 1 + \frac{\gamma_2}{g_{ms2}R_f} + \left(\gamma_1 g_{ms1} + \frac{\gamma_2}{g_{ms2}} g_{ds1}^2 \right) R_f, \quad (93)$$

onde assume-se que a fonte de corrente foi substituída por um transistor, e que a corrente de ruído do canal de M_1 não é correlacionada com a produzida por M_2 .

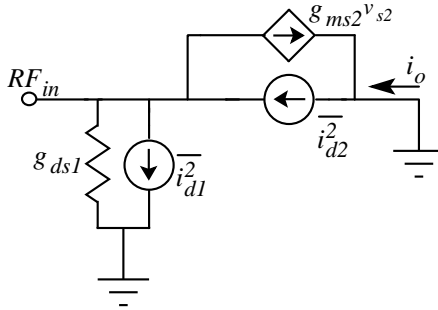


Figura 58: Fontes de ruído de um amplificador em porta comum considerando que a fonte de corrente DC é substituída por um transistor.

Pela equação (93) nota-se que a figura de ruído do circuito é proporcional à g_{ms1} e à g_{ds1} . Assim, para reduzi-la, esses dois parâmetros devem ser minimizados. Como M_1 deve possuir característica de uma fonte de corrente, g_{ds1} pode ser diminuído. Dessa forma, o comprimento de canal desse transistor é elevada para $0,3 \mu\text{m}$. Supondo que a queda de tensão em M_2 é igual a $1,6 \text{ V}$ tem-se $0,2 \text{ V}$ para manter M_1 em saturação. Dessa forma, o nível de inversão máximo desse transistor está em torno de 24 e estima-se W_{M1} em $200 \mu\text{m}$.

Como há $0,2 \text{ V}$ na fonte de M_2 calcula-se, usando o UICM, $V_{GS2} \cong 1 \text{ V}$. Assim, o nível de inversão de M_4 vale 39, e usando $I_{DS4} = 800 \mu\text{A}$ com $L_4 = 0,3 \mu\text{m}$, estima-se W_4 com $61 \mu\text{m}$. Para dimensionar M_5 , calcula-se $i_{f5} = 660$ e se for usado canal mínimo $W_5 = 5,6 \mu\text{m}$.

O capacitor C_{tk} pode ser estimado pela capacitância C_{gd2} . Com os valores já estimados, $C_{gd2} \cong 66 \text{ fF}$ assim para ressonar com o indutor de 4 nH em $2,4 \text{ GHz}$ C_{tk} deve ser igual a 1 pF . Considerando um ganho de tensão

diferencial de 100 tem-se que o ganho de cada ramo vale 50. Dessa forma, se a corrente no modo de baixo ganho é reduzida pela metade, tem-se um ganho de 35. Assim a impedância do tanque no modo de baixo ganho deve ser aproximadamente 35 vezes menor que a obtida no modo de alto ganho. Então $C_{LG} = 1/(\omega_0 866/35) = 2,6 \text{ pF}$. Inicialmente supõe-se que $C_C = 10 \times C_{gs2} = 1 \text{ pF}$, dessa forma $A = 0,9$.

4.3.1.1 Resultados de Simulação

O circuito de testes AC usado para extrair a resposta do LNA é ilustrado na Figura 59. A impedância equivalente da fonte de entrada é de 50Ω e a da carga do LNA é de $2 \text{ k}\Omega$. O circuito que transforma a entrada desbalanceada em balanceada (*balun*) é considerado ideal.

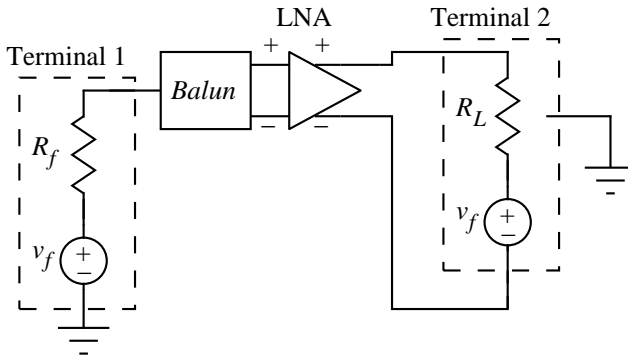


Figura 59: Estrutura de teste para simulação da resposta AC do LNA diferencial.

Estão representados na tabela 12 os valores dos componentes e parâmetros do LNA fonte e porta comum. O comprimento do transistor M_2 é aumentado pois, com o valor estimado, a figura de ruído ultrapassa os limites do projeto considerando os parasitas do *layout*. De forma que quando W_2 é aumentado sem variação de I_{REF} , aumenta-se também sua transcondutância, e conseqüentemente reduz-se o ruído produzido. O valor final de M_1 é encontrado por simulação DC do circuito em que $V_{DS1} = V_{DSsat1} + 1,5\phi_t$. O transistor M_4 é ajustado para os valores de tensão DC obtidos assim como as dimensões do transistor M_5 são encontradas.

O ganho de tensão em dB para os dois modos de operação do LNA é

Tabela 12: Componentes e parâmetros do LNA fonte e porta comum.

Parâmetro	Estimado	Valor final
$W_2 (W_1)$ [μm]	3,1 (16,6)	4,8 (7,2)
$L_2 (L_1)$ [μm]	0,18 (0,3)	0,18 (0,3)
<i>fingers</i> de $M_2 (M_1)$	16 (6)	16 (6)
Múltiplos de $M_2 (M_1)$	1 (1)	1 (1)
$W_4 (W_5)$ [μm]	10 (0,93)	0,6 (1,8)
$L_4 (L_5)$ [μm]	0,3 (0,18)	0,3 (0,18)
<i>fingers</i> de $M_4 (M_5)$	6 (6)	6 (6)
$C_{tk} (C_{LG})$ [pF]	1 (2,6)	0,38 (2,2)
C_C [pF]	1,0	0,5
Corrente em AG (BG) de I_{REF} [mA]	1,6 (0,8)	1,5 (0,75)

visto na Figura 60. Nota-se que na simulação com os parasitas a ressonância está na banda de interesse no ponto de alto ganho, mas nessas frequências o ganho é 2 dB menor que o obtido pelo esquemático.

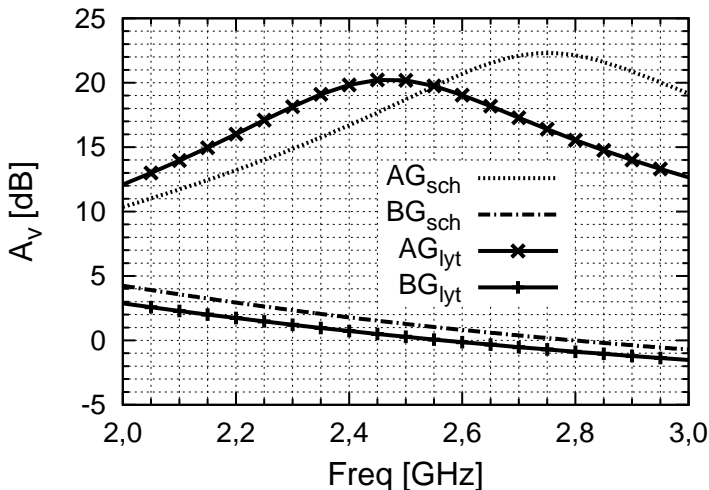


Figura 60: Módulo do ganho de tensão do LNA.

A figura de ruído do amplificador por sua vez pode ser vista na Figura 61. Nela a diferença entre os dois parâmetros está próxima à 1 dB.

Já a reflexão na entrada do LNA, considerando os parasitas do circuito,

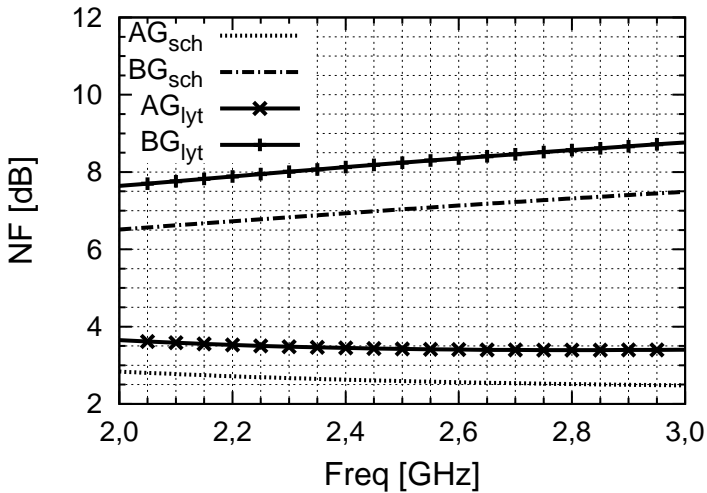


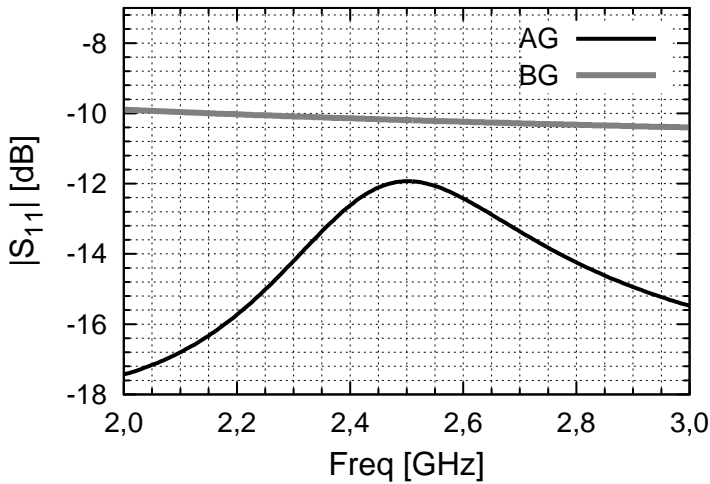
Figura 61: Figura de ruído do LNA fonte e porta comum.

pode ser vista na Figura 62a, e percebe-se que nos dois casos de ganho ela está conforme o especificado. Ainda é possível ver na Figura 62b a representação da impedância de entrada no ábaco de Smith. Nota-se que elas estão dentro da linha pontilhada que marca o ponto de -10 dB e é possível perceber também que a parte real das impedâncias é maior que $50\ \Omega$. Isso mostra que a transcondutância dos transistores é suficiente para cumprir com o critério de ganho, figura de ruído, e adaptação na entrada sem necessidade do aumento desse parâmetro.

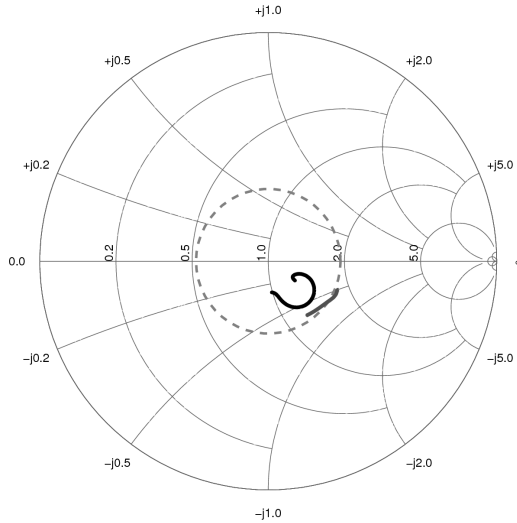
A isolamento entre entrada e saída é apresentada na Figura 63. É visto que quando o amplificador está no modo de baixo ganho a saída é mais isolada da entrada em cerca de 20 dB . Isso acontece porque, nesse caso, o circuito tanque possui uma impedância baixa em f_0 .

Por fim, a linearidade do amplificador em alto ganho pode ser caracterizada pela curva mostrada na Figura 64. Nela nota-se que P_{IIP3} é simulado contando com parasitas do *layout* vale $11,6\text{ dBm}$.

Para verificar a robustez do circuito, a tabela 13 que contém seu desempenho quando há variação no processo e no casamento dos componentes, pode ser verificada. Rigorosamente a figura de ruído no modo de baixo ganho é o único parâmetro que está fora das especificações. Ela possui divergência da média dos valores simulados com parasitas de $0,14\text{ dB}$.



(a) Módulo da reflexão.



(b) Reflexão ilustrada no ábaco de Smith.

Figura 62: Resposta de pequenos sinais da reflexão na entrada do LNA fonte e porta comum.

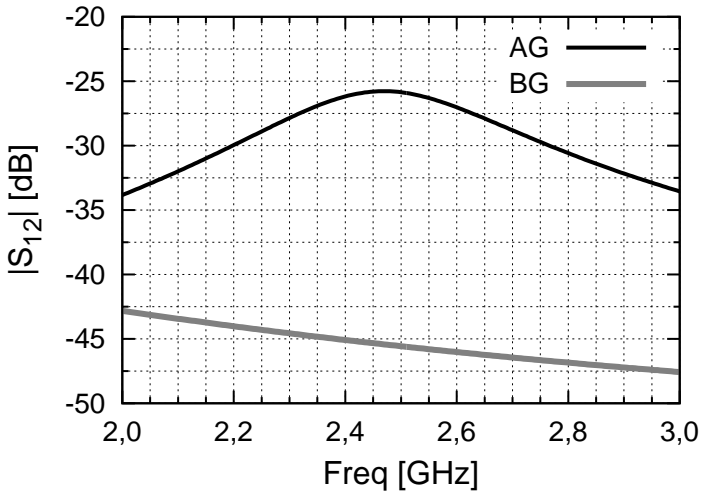


Figura 63: Coeficiente de transmissão reverso do LNA.

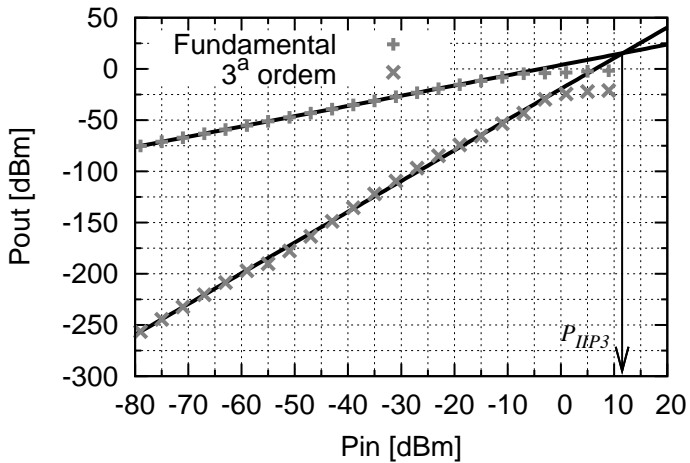


Figura 64: Teste de linearidade para o caso de alto ganho.

Tabela 13: Resposta à variação estatística de processo e casamento dos parâmetros dos componentes do LNA fonte e porta comum com os modos de alto e baixo ganho para 100 rodadas.

Frequência [GHz]	2,4		2,48	
Espec.	Média	(1 σ)	Média	(1 σ)
AG (BG) $ S_{11} $ [dB]	-12,6 (-10, 12)	0,12 (0,13)	-11,96 (-10, 16)	0,13 (0,12)
AG (BG) $ A_v $ [dB]	19,83 (0,7)	0,12 (0,17)	19,54 (0,42)	0,12 (0,17)
AG (BG) NF [dB]	3,44 (8, 14)	0,02 (0,08)	3,42 (8,2)	0,02 (0,8)
AG (BG) $ S_{12} $ [dB]	-26,2 (-45, 12)	0,67 (0,27)	-25,82 (-45,5)	0,15 (0,26)
P_{IIP3} [dBm]	11,59 (-2,4)	1,03 (0,06)	x	x

4.4 CONCLUSÃO

Neste capítulo mostra-se o projeto de três LNAS com diferentes especificações, e dessa forma são consolidados os conhecimentos obtidos nos últimos capítulos.

Como os amplificadores projetados usando a tecnologia 0,18 da IBM foram entregues a tempo, são incluídos os resultados das medidas dos parâmetros S na dissertação. Pode-se afirmar, a partir dessas medições, que as adaptações da entrada e saída e o consumo estão conforme o esperado. Entretanto os coeficientes de transmissão direta e reversa possuem uma discrepância com o simulado. Uma possível explicação para esse fato pode ser um aumento da condutância entre dreno e fonte ou entre dreno e porta dos transistores em 2,4GHz. Diferentemente do esperado, os indutores usados não mostraram uma variação significativa em seus valores, pois a frequência de ganho máximo e a adaptação na entrada aproximam-se do previsto nas simulações.

5 CONCLUSÃO DO TRABALHO

Durante a apresentação da dissertação é apresentado um método conveniente para extração da figura de ruído de um quadripolo qualquer. Dependendo das exigências de desempenho do circuito, uma medida de ruído é suficiente para sua caracterização. Entretanto se é necessário obter de forma precisa a figura de ruído, como no caso da caracterização de transistores e de LNAs, mais medidas devem ser feitas. Apesar de ser um método de extração mais demorado, as redundâncias minimizam os erros de medição e de precisão dos instrumentos. A vantagem desse tipo de medida é clara comercialmente, pois se a resposta do equipamento é melhorada o seu preço de venda é automaticamente maior.

A partir dos conhecimentos obtidos pela caracterização da figura de ruído do transistor, são derivadas e compiladas as principais equações de desempenho de LNAs básicos configurados em fonte e porta comum. E, para consolidar o que é visto, três amplificadores são projetados para operar em 2,4GHz.

Nesta etapa podem ser feitas comparações entre os circuitos projetados e outros publicados. Assim, são apresentados na tabela 14 o LNA de baixa tensão proposto e outros LNAs que possuem o mesmo propósito. As referências [47] e [48] utilizam a mesma configuração usada nesta dissertação, porém [47] usa uma tecnologia com comprimento de canal de 90nm. Já os amplificadores de [48] e [49] polarizam o *bulk* do transistor nMOS para reduzir sua tensão de limiar V_{T0} .

Percebe-se através da figura de mérito usada para comparar os amplificadores que o LNA projetado está de acordo com outros amplificadores mesmo usando transistores nMOS típicos.

Já a tabela 15 possui os resultados do LNA de baixo consumo proposto neste trabalho e de outros LNAs publicados. O amplificador de [50] usa transistores nMOS e pMOS na entrada do circuito configurados em porta comum e também utiliza o conceito de reuso de corrente DC. Já o trabalho de [45] possui a mesma topologia do projeto apresentado. A referência [51] por sua vez, apresenta um amplificador de faixa larga com polarização do *bulk* dos transistores nMOS.

O LNA de baixo consumo possui uma figura de mérito baixa por conta do valor de P_{IIP3} . Entretanto, em comparação com os outros amplificadores nas simulações, a relação entre consumo obtido e a figura de ruído é satisfatória para 2,4GHz.

Finalmente a tabela 16 que compara os LNAs que possuem semelhan-

Tabela 14: Comparação do desempenho de LNAs de baixa tensão.

Espec.	[47]	[48]	[49]	Este Trabalho	
Tecnologia	90nm	0,18 μm	0,18 μm	0,18 μm	
Tensão [V]	0,6	0,5	0,6	0,6	
Consumo [mW]	1,8	2,5	7,1	6	
Frequência [GHz]	1,5	1,5	20,5	2,4	
Dados experimentais	Não	Não	Sim	Não	Sim
S ₁₁ [dB]	-53	-9,5	$\cong -10$	-15,7	-16
S ₁₂ [dB]	-44	x	x	-42	-25,4
S ₂₁ [dB]	17	22	13,5	13,4	9,58
S ₂₂ [dB]	-42	-9,5	$\cong -12$	-38	-12
NF [dB]	1,9	1,9	4,1	1,9	2,83
P _{IIP3} [dBm]	-13	-12,5	-6,2	-5,67	-2,47
FOM ^a	2,3	x	5,7	2,63	1,94
Área [mm ²]	0,33 (sem pads)	x	0,55	0,61	

^aFigura de mérito para auxiliar na comparação dos LNAs. Pode ser calculada como indicado em [45]:
$$\text{FOM} = \frac{S_{21}[\text{dB}]P_{IIP3}[\text{mW}]}{\text{Consumo}[\text{mW}](NF[\text{dB}]-1)} \frac{\text{Freq}[\text{GHz}]}{\text{Área}[\text{mm}^2]}$$
.

Tabela 15: Comparação do desempenho de LNAs de baixo consumo.

Espec.	[50]	[45]	[51]	Este Trabalho	
Tecnologia	0,18 μm				
Tensão [V]	1,5	1	1	1	
Consumo [mW]	0,21	1,81	4,5	1,1	
Frequência [GHz]	2,2	2,8-3,3	3-6,5	2,4	
Dados experimentais	Sim	Sim	Sim	Não	Sim
S ₁₁ [dB]	< -10	-11,1	< -12	-15,5	-10,5
S ₁₂ [dB]	x	< -20	< -50	-38,8	-25,5
S ₂₁ [dB]	13,9	15,2	16	11,1	5,67
S ₂₂ [dB]	x	faixa estreita	< -15	-22	-17,12
NF [dB]	5,14	3,01	1,9-3,4	2,8	4,78
P _{IIP3} [dBm]	-9,3	-10,8	-13@4GHz	-18,7	-14,24
FOM	2,75	2,77	0,76 @ 4 GHz	0,19	0,13
Área [mm ²]	1,5	0,37	0,62	0,95	

gas com o LNA fonte e porta comum projetado na dissertação é apresentada. A referência [52] utiliza uma topologia que no mesmo nó de entrada a amplificação é feita por dois transistores nMOS em que um é configurado como fonte comum e outro em porta comum. Do modo que o amplificador é apresentado, os autores demonstram que a topologia é capaz de minimizar o ruído produzido pelos transistores, e ao mesmo tempo esse LNA funciona como um

balun convertendo o sinal de entrada desbalanceado em balanceado. Já [53] utiliza praticamente a mesma topologia utilizada neste trabalho. O trabalho de [54] é usado para comparação por conta de sua variação de ganho. Basicamente nesse trabalho são usados dois estágios fonte comum em cascata, e o ganho é controlado pela corrente fornecida aos transistores.

Tabela 16: Comparação entre LNAs diferenciais e com variação de ganho.

Parâmetro	[52]	[53]	[54]	Este trabalho
Tecnologia CMOS	65 nm	0,35 μm	0,18 μm	0,18 μm
Saída Balanceada	Sim	Sim	Não	Sim
Tensão [V]	1,8	1,2	1,8	1,8
Frequência [GHz]	0,2-5,2	2,2	2,0-3,5	2,44
Dados experimentais	Sim	Sim	Sim	Não
Ganho [dB]	13-15,6 ^a	8,6	26,2 / 12,5	20,1/-0,52 ^a
<i>NF</i> [dB]	< 3,5	1,82	2,9 / 7,4	3,43 / 8,17
$ S_{11} $ [dB]	-15	<-13	<-10 / >-10	-12,2 / -10,16
P_{III3} [dBm]	> 0	-2,5	-8 / 0	11,59 / -2,4
Corrente no núcleo de RF [mA]	x	2x4,5	10,6 / 11	2x1,5 / 2x0,75
Consumo total (núcleo de RF) [mW]	21 (14)	(16,2)	19,08	11,1 / 6,9 (5,4) / (2,7)
FOM	x	0,6	0,2	22 (-0,01)
Área [mm ²]	x	1,3	1,16	1,27

^aGanho de tensão.

É importante lembrar que devido à singularidade da carga do LNA fonte e porta comum proposto, a figura de mérito que compara os amplificadores não deve ser usada sozinha como um fator para comparação entre os LNAs apresentados.

Como sugestão de trabalhos futuros sobre esses amplificadores pode-se projetar novamente os circuitos feitos na IBM para compensar as discrepâncias obtidas experimentalmente. Pode-se fazer também estudos de topologias de banda larga, diferenciais e com baixo consumo. É importante ter em mente também que os amplificadores podem ser encapsulados para testes após uma análise e extração dos parâmetros do encapsulamento. Dessa forma, os custos com equipamentos para caracterização feita no *chip* são reduzidos.

REFERÊNCIAS

- [1] KILBY, J. S. Turning Potential Into Realities: The Invention of the Integrated Circuit. *Nobel Lecture*, p. 474–485, 2000.
- [2] DARABI, H. et al. A Quad-Band GSM/GPRS/EDGE SoC in 65 nm CMOS. *IEEE Journal of Solid-State Circuits*, v. 46, n. 4, p. 870–882, abr. 2011. ISSN 0018-9200.
- [3] 3GPP. *ETSI TS 145 005 V4.19.0*. 2010. 109 p. Disponível em: <www.3gpp.org/ftp/Specs/html-info/45005.htm>. Acesso em: 10 abr. 2012.
- [4] HONJO, K. et al. Low-Noise Low Power Dissipation GaAs Monolithic Broad-Band Amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, v. 31, n. 5, p. 412–417, maio 1983. ISSN 0018-9480.
- [5] HORI, S. et al. GaAs Monolithic MIC's for Direct Broadcast Satellite Receivers. *IEEE Transactions on Microwave Theory and Techniques*, v. 31, n. 12, p. 1089–1096, dez. 1983. ISSN 0018-9480.
- [6] KARANICOLAS, A. A 2.7 V 900 MHz CMOS LNA and Mixer. *IEEE Journal of Solid-State Circuits*, v. 31, n. 12, p. 1939–1944, 1996. ISSN 00189200.
- [7] ORSATTI, P.; PIAZZA, F. GSM transceiver front-end circuits in 0.25- μ m CMOS. *IEEE Journal of Solid-State Circuits*, v. 34, n. 3, p. 292–303, mar. 1999. ISSN 00189200.
- [8] EL-GAMAL, M.; LEE, K.; TSANG, T. Very low-voltage (0.8 V) CMOS receiver frontend for 5 GHz RF applications. *IEE Proceedings - Circuits, Devices and Systems*, v. 149, n. 5-6, p. 355, 2002. ISSN 13502409.
- [9] KANG, M.-S. et al. An ultra-wideband CMOS low noise amplifier for 3-5-GHz UWB system. *IEEE Journal of Solid-State Circuits*, v. 40, n. 2, p. 544–547, fev. 2005. ISSN 0018-9200.
- [10] BELOSTOTSKI, L.; HASLETT, J. W. Sub-0.2 dB Noise Figure Wideband Room-Temperature CMOS LNA With Non-50 Ohms Signal-Source Impedance. *IEEE Journal of Solid-State Circuits*, v. 42, n. 11, p. 2492–2502, nov. 2007. ISSN 0018-9200.

- [11] SOBHY, E. A. et al. A 2.8-mW Sub-2-dB Noise-Figure Inductorless Wideband CMOS LNA Employing Multiple Feedback. *IEEE Transactions on Microwave Theory and Techniques*, v. 59, n. 12, p. 3154–3161, dez. 2011. ISSN 0018-9480.
- [12] ZHUO, W. et al. Using capacitive cross-coupling technique in RF low noise amplifiers and down-conversion mixer design. In: *Solid-State Circuits Conference, 2000. ESSCIRC '00. Proceedings of the 26th European*. [S.l.: s.n.], 2000. p. 1–4.
- [13] LASKAR, J. A 3.6mW differential common-gate CMOS LNA with positive-negative feedback. In: *2009 IEEE International Solid-State Circuits Conference - Digest of Technical Papers*. [S.l.]: IEEE, 2009. p. 218–219,219a. ISBN 978-1-4244-3458-9.
- [14] GPO, U. *Code of Federal Regulations 47 (Telecommunication)*. 2005. 935 p. Disponível em: <<http://www.gpo.gov/fdsys/pkg/CFR-2005-title47-vol1/content-detail.html>>. Acesso em: 1 mar. 2012.
- [15] SZE, S. M.; NG, K. K. *Physics of Semiconductor Devices*. [S.l.]: Wiley-Blackwell (an imprint of John Wiley & Sons Ltd). ISBN 0471143235.
- [16] FRIIS, H. Noise Figures of Radio Receivers. *Proceedings of the IRE*, v. 32, n. 7, p. 419–422, jul. 1944. ISSN 0096-8390.
- [17] ROTHE, H.; DAHLKE, W. Theory of Noisy Fourpoles. *Proceedings of the IRE*, v. 44, n. 6, p. 811–818, jun. 1956. ISSN 0096-8390.
- [18] LEE, T. H. *The Design of CMOS Radio-Frequency Integrated Circuits, Second Edition*. [S.l.]: Cambridge University Press, 2003. 816 p. ISBN 0521835399.
- [19] GONZALEZ, G. *Microwave Transistor Amplifiers: Analysis and Design*. [S.l.]: Prentice Hall, 1996. 506 p. ISBN 0132543354.
- [20] LEE, T. H. *Planar Microwave Engineering: A Practical Guide to Theory, Measurement, and Circuits*. [S.l.]: Cambridge University Press, 2004. 880 p. ISBN 0521835267.
- [21] TECHNOLOGIES, A. *Operating and Service Manual Agilent 346A/B/C Noise Source*. Disponível em: <cp.literature.agilent.com/litweb/pdf/00346-90139.pdf>. Acesso em: 2 fev. 2012.

- [22] ADLER, R. et al. Description of the noise performance of amplifiers and receiving systems. *Proceedings of the IEEE*, v. 51, n. 3, p. 436–442, 1963. ISSN 0018-9219.
- [23] POZAR, D. M. *Microwave and Rf Design of Wireless Systems*. [S.l.]: Wiley; First edition, 2000. 366 p. ISBN 0471322822.
- [24] LANE, R. The determination of device noise parameters. *Proceedings of the IEEE*, v. 57, n. 8, p. 1461–1462, 1969. ISSN 0018-9219.
- [25] TECHNOLOGIES, A. 10 Hints for Making Successful Noise Figure Measurements. Disponível em: <cp.literature.agilent.com/litweb/pdf/5980-0288E.pdf>. Acesso em: 2 fev. 2012.
- [26] TECHNOLOGIES, A. High-Accuracy Noise Figure Measurements Using the PNA-X Series Network Analyzer. Disponível em: <cp.literature.agilent.com/litweb/pdf/5990-5800EN.pdf>. Acesso em: 8 mar. 2012.
- [27] RAZAVI, B. *RF Microelectronics*. [S.l.]: Prentice Hall; 1 edition, 1997. 352 p. ISBN 0138875715.
- [28] ROGERS, J. W. M.; PLETT, C. *Radio Frequency Integrated Circuit Design*. [S.l.]: Artech House Publishers, 2010. 513 p. ISBN 1607839792.
- [29] STEININGER, J. Understanding wide-band MOS transistors. *IEEE Circuits and Devices Magazine*, v. 6, n. 3, p. 26–31, maio 1990. ISSN 8755-3996.
- [30] NIKNEJAD, A. M. *Electromagnetics for High-Speed Analog and Digital Communication Circuits*. [S.l.]: Cambridge University Press; First edition, 2007. 464 p. ISBN 0521853508.
- [31] SHAEFFER, D.; LEE, T. A 1.5-V, 1.5-GHz CMOS Low Noise Amplifier. *IEEE Journal of Solid-State Circuits*, v. 32, n. 5, p. 745–759, maio 1997. ISSN 00189200.
- [32] SCHOLTEN, A. et al. Noise modeling for RF CMOS circuit simulation. *IEEE Transactions on Electron Devices*, v. 50, n. 3, p. 618–632, mar. 2003. ISSN 0018-9383.

- [33] SCHNEIDER, M. C.; GALUP-MONTORO, C. *CMOS Analog Design Using All-Region MOSFET Modeling*. [S.l.]: Cambridge University Press, 2010. 504 p. ISBN 052111036X.
- [34] HAN, K.; SHIN, H.; LEE, K. Analytical Drain Thermal Noise Current Model Valid for Deep Submicron MOSFETs. *IEEE Transactions on Electron Devices*, v. 51, n. 2, p. 261–269, fev. 2004. ISSN 0018-9383.
- [35] Van Der Ziel, a. Gate noise in field effect transistors at moderately high frequencies. *Proceedings of the IEEE*, n. 3, p. 461–467. ISSN 0018-9219.
- [36] NGUYEN, N.; MEYER, R. Start-up and frequency stability in high-frequency oscillators. *IEEE Journal of Solid-State Circuits*, v. 27, n. 5, p. 810–820, maio 1992. ISSN 00189200.
- [37] ABIDI, A. Gigahertz transresistance amplifiers in fine line NMOS. *IEEE Journal of Solid-State Circuits*, v. 19, n. 6, p. 986–994, dez. 1984. ISSN 0018-9200.
- [38] CUNHA, A.; SCHNEIDER, M.; GALUP-MONTORO, C. An MOS transistor model for analog circuit design. *IEEE Journal of Solid-State Circuits*, v. 33, n. 10, p. 1510–1519, 1998. ISSN 00189200.
- [39] ROGERS, J.; PLETT, C. *Radio Frequency Integrated Circuit Design (Microwave Library)*. [S.l.]: Artech House, 2003. 436 p. ISBN 9781580535021.
- [40] ALLIANCE, Z. *ZigBee Specification (Features At-A-Glance)*. 2007. Disponível em: <<https://docs.zigbee.org/zigbee-docs/dcn/07-5299-.pdf>>. Acesso em: 20 fev. 2012.
- [41] KWON, I.; SONG, S.; KO, J. A 1.2-V 8-mW 2.4-GHz CMOS RF Receiver IC for Low Power WPAN. In: *2006 IEEE Sarnoff Symposium*. [S.l.]: IEEE, 2006. p. 1–4. ISBN 978-1-4244-0002-7.
- [42] JHON, H.-S. et al. 2.4 GHz ISM-Band Receiver Design in a 0.18 um Mixed Signal CMOS Process. *IEEE Microwave and Wireless Components Letters*, v. 17, n. 10, p. 736–738, out. 2007. ISSN 1531-1309.
- [43] FIORELLI, R. et al. 2.4-GHz single-ended input low-power low-voltage active front-end for ZigBee applications in 90 nm CMOS. In: *2011 20th European Conference on Circuit Theory and Design (ECCTD)*. [S.l.]: IEEE, 2011. p. 829–832. ISBN 978-1-4577-0617-2.

- [44] DURACELL. *Lithium/Manganese Dioxide Battery (DL2025)*. 1997. Disponível em: <www.duracell.com/en-US/Global-Technical-Content-Library/Product-Data-Sheets.aspx>. Acesso em: 8 mar. 2012.
- [45] WEI, M.-D.; CHANG, S.-F.; LIU, Y.-C. A Low-Power Ultra-Compact CMOS LNA with Shunt-Resonating Current-Reused Topology. In: *2008 European Microwave Integrated Circuit Conference*. [S.l.]: IEEE, 2008. p. 350–353. ISBN 978-2-87487-007-1.
- [46] ZHUO, W. et al. A capacitor cross-coupled common-gate low-noise amplifier. *IEEE Transactions on Circuits and Systems II: Express Briefs*, v. 52, n. 12, p. 875–879, dez. 2005. ISSN 1057-7130.
- [47] GRADZKI, J.; BOREJKO, T.; PLESKACZ, W. A. Low voltage LNA implementations in 90 nm CMOS technology for multistandard GNSS. In: *2009 12th International Symposium on Design and Diagnostics of Electronic Circuits & Systems*. [S.l.]: IEEE, 2009. p. 78–83. ISBN 978-1-4244-3341-4.
- [48] KARGARAN, E. et al. An ultra low voltage ultra high gain CMOS LNA using forward body biasing technique. In: *2011 IEEE 54th International Midwest Symposium on Circuits and Systems (MWSCAS)*. [S.l.]: IEEE, 2011. p. 1–4. ISBN 978-1-61284-856-3.
- [49] WANG, T.-P. A Low-Voltage Low-Power K-Band CMOS LNA Using DC-Current-Path Split Technology. *IEEE Microwave and Wireless Components Letters*, v. 20, n. 9, p. 519–521, set. 2010. ISSN 1531-1309.
- [50] JEONG, C. J. et al. A 1.5V, 140 uA CMOS ultra-low power common-gate LNA. In: *2011 IEEE Radio Frequency Integrated Circuits Symposium*. [S.l.]: IEEE, 2011. p. 1–4. ISBN 978-1-4244-8293-1.
- [51] LI, C.-M. et al. A Low-Power Self-Forward-Body-Bias CMOS LNA for 3 - 6.5 GHz UWB Receivers. *IEEE Microwave and Wireless Components Letters*, v. 20, n. 2, p. 100–102, fev. 2010. ISSN 1531-1309.
- [52] BLAAKMEER, S. C. et al. Wideband Balun-LNA With Simultaneous Output Balancing, Noise-Canceling and Distortion-Canceling. *IEEE Journal of Solid-State Circuits*, v. 43, n. 6, p. 1341–1350, jun. 2008. ISSN 0018-9200.

-
- [53] FAN, X.; ZHANG, H.; SANCHEZ-SINENCIO, E. A Noise Reduction and Linearity Improvement Technique for a Differential Cascode LNA. *IEEE Journal of Solid-State Circuits*, v. 43, n. 3, p. 588–599, mar. 2008. ISSN 0018-9200.
- [54] PARK, B.; JUNG, J. A High Dynamic Range Wide-band Switched Gain Controlled LNA in 0.18 um CMOS. In: *Microwave Conference Proceedings (APMC), 2010 Asia-Pacific*. Yokohama: [s.n.], 2010. p. 366–369.
- [55] WARTENBERG, S. A. *RF Measurements of Die and Packages*. [S.l.]: Artech Print on Demand, 2002. 272 p. ISBN 158053273X.

ANEXO A – MEDIDAS USANDO PARÂMETROS S

Neste capítulo anexo são mostrados de forma resumida desenvolvimentos, e equações previamente derivadas em [19] sobre parâmetros S e suas aplicações.

Os parâmetros S são usados em radiofrequência pois não se deve usar cargas como um curto circuito, ou circuito aberto como usado para medidas dos parâmetros ABCD, y , ou h , já que elas podem levar um circuito ativo a oscilar. Assim, os parâmetros S utilizam conceito de ondas incidentes e refletidas considerando uma carga fixa para caracterizar um sistema.

Pode-se escrever a tensão em qualquer ponto x de uma linha de transmissão (LT) como:

$$V(x) = Ae^{-j\beta x} + Be^{j\beta x}, \quad (94)$$

onde β é a constante de propagação da onda, e as constantes A e B são geralmente números complexos. Pode ser mostrado que o primeiro termo de (94) representa uma tensão que está direcionada para a carga ($V^+(x)$) e que o segundo termo está direcionado para a fonte de sinais ($V^-(x)$). Relacionam-se os parâmetros $a(x)$ e $b(x)$ com essas tensões da seguinte forma:

$$a(x) = \frac{V^+(x)}{\sqrt{Z_0}}, \quad (95)$$

e

$$b(x) = \frac{V^-(x)}{\sqrt{Z_0}}. \quad (96)$$

Os parâmetros S para um circuito de duas portas são relacionados com $a(x)$ e $b(x)$ da seguinte forma matricial:

$$\begin{bmatrix} b_1(l_1) \\ b_2(l_2) \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} a_1(l_1) \\ a_2(l_2) \end{bmatrix}, \quad (97)$$

onde $a_1(l_1)$, $a_2(l_2)$, $b_1(l_1)$, e $b_2(l_2)$ são os valores das ondas incidentes e refletidas na entrada ($x_1 = l_1$) e a saída ($x_2 = l_2$) de um circuito de duas portas como ilustrado na Figura 65.

Como exemplo, S_{12} é obtido quando é inserido um sinal $a_2(l_2)$ e medido o respectivo $b_1(l_1)$. Assim, para medir esse parâmetro, uma carga devidamente adaptada com a linha de transmissão, e uma fonte de sinais são inseridas nas portas 1 e 2, respectivamente.

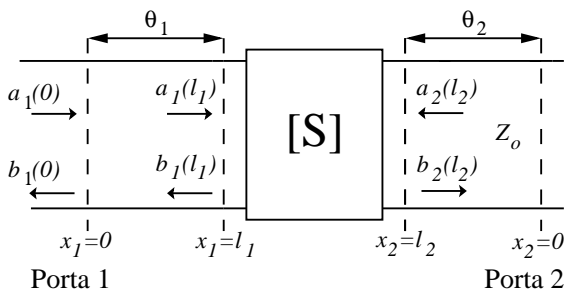


Figura 65: Ondas incidentes e refletidas em um circuito de duas portas.

Os parâmetros T são outros parâmetros usados para caracterização de circuitos de RF. Esse parâmetro, em um circuito de duas portas, é relacionado com $a(x)$ e $b(x)$ da seguinte forma:

$$\begin{bmatrix} a_1(l_1) \\ b_1(l_1) \end{bmatrix} = \begin{bmatrix} T_{11} & T_{12} \\ T_{21} & T_{22} \end{bmatrix} \begin{bmatrix} b_2(l_2) \\ a_2(l_2) \end{bmatrix}. \quad (98)$$

Para determinar a relação entre os parâmetros S e T é necessário analisar as equações (97) e (98). S_{11} , por exemplo, é determinado quando se compara as duas equações com $a_2(l_2) = 0$. Assim, pode-se relacionar a matriz S com a T da seguinte forma:

$$\begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} = \begin{bmatrix} \frac{T_{21}}{T_{11}} & T_{22} - \frac{T_{21}T_{12}}{T_{11}} \\ \frac{1}{T_{11}} & -\frac{T_{12}}{T_{11}} \end{bmatrix}. \quad (99)$$

É fácil mostrar que para estágios em cascata, a matriz T resultante é a multiplicação da matriz T de cada estágio. Então, essa propriedade torna-se útil quando se deseja retirar o efeito de um componente parasita, ou quando se deseja um único bloco com a resposta equivalente de todos circuitos em cascata.

A.1 MUDANÇA DO PLANO DE REFERÊNCIA

Em uma LT, as ondas incidentes e refletidas no ponto $x_p = 0$ em qualquer porta p podem ser escritas com relação ao defasamento angular θ_p como:

$$\begin{aligned} a_p(0) &= a_p(l_p)e^{-j\theta_p} \\ b_p(0) &= b_p(l_p)e^{j\theta_p} \end{aligned} \quad (100)$$

E resulta na seguinte matriz:

$$\begin{bmatrix} b_1(0) \\ b_2(0) \end{bmatrix} = \begin{bmatrix} S_{11}e^{-j2\theta_1} & S_{12}e^{-j(\theta_1+\theta_2)} \\ S_{21}e^{-j(\theta_1+\theta_2)} & S_{22}e^{-j2\theta_2} \end{bmatrix} \begin{bmatrix} a_1(0) \\ a_2(0) \end{bmatrix}. \quad (101)$$

De forma que os parâmetros S' medidos no ponto $x_p = 0$ podem ser escritos por:

$$\begin{bmatrix} S'_{11} & S'_{12} \\ S'_{21} & S'_{22} \end{bmatrix} = \begin{bmatrix} S_{11}e^{-j2\theta_1} & S_{12}e^{-j(\theta_1+\theta_2)} \\ S_{21}e^{-j(\theta_1+\theta_2)} & S_{22}e^{-j2\theta_2} \end{bmatrix}. \quad (102)$$

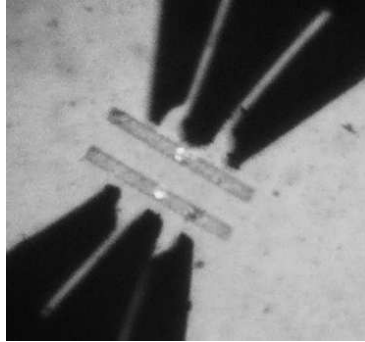
Ou seja, o plano de referência pode ser mudado sabendo apenas o defasamento θ_p em uma linha sem perdas.

Considerando uma linha com perdas o método utilizado para mudar o plano de referência consiste em determinar seus parâmetros S por cargas conhecidas. Utilizando a equação (27) e três cargas devidamente caracterizadas é possível obter os parâmetros S de uma linha. Dessa forma, utilizando parâmetros T é possível excluir o efeito da LT. Para medidas de duas portas é necessário adicionar um curto circuito entre as linhas para determinar a resposta da transmissão em cada sentido. As equações completas para mudança de referência em duas portas podem ser encontradas em [55]. Esse método descrito é conhecido por SOLT, e utiliza os padrões de curto, aberto, carga, e de linhas em curto (*through*) que são vistos na Figura 66. Vale lembrar que fabricante deve informar os parasitas de cada padrão para que a calibração possa ser feita corretamente.

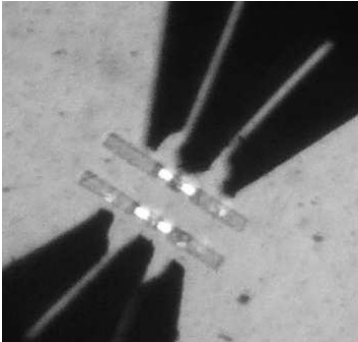
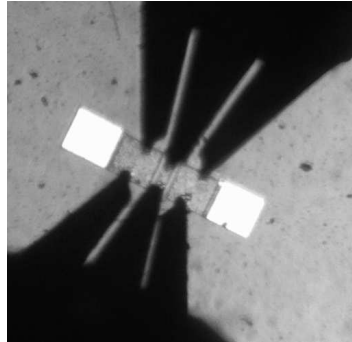
Para testes feitos no *chip* é comum que o usuário não saiba se a calibração foi bem sucedida, pois no momento da medida as ponteiros podem estar mal conectadas com os padrões. Para verificar se a calibração está conforme, um teste com uma LT em aberto é suficiente para medidas em uma porta. Assim, a impedância medida deve ser alta, e a variação de fase irá ser dependente da frequência utilizada e do comprimento da linha como visto na equação (102) para S'_{11} e S'_{22} . Por fim, após o teste em cada porta, não deve



(a) Aberto.



(b) Curto.

(c) Carga de 50Ω .(d) *Through*.**Figura 66: Padrões para calibração no *chip* e ponteiros coplanares.**

haver perdas maiores que as da LT nos módulos de S'_{12} ou de S'_{21} .