

## Resum

En el present projecte final de carrera s'ha treballat en l'aplicació de la modulació *Selective Harmonic Elimination* en inversors de tres nivells de la topologia *Neutral Point Clamped*.

La modulació *Selective Harmonic Elimination* s'empra en convertidors que processen altes potències, això limita la freqüència de commutació dels transistors per evitar al màxim possible les pèrdues per commutació, mantenint, a la vegada, el compromís d'obtenir una ona de tensió alterna a la sortida de l'inversor amb un baix contingut harmònic.

El quid de la modulació rau en generar una ona semi-quadrada a la sortida de l'inversor on els instants de commutació d'aquesta permeten eliminar els harmònics desitjats, que normalment són els de més baix ordre, per facilitar el disseny del filtre de sortida del convertidor.

La implementació de la modulació s'ha dut a terme sobre una plataforma experimental present en els laboratoris del Grup de Recerca en Electrònica de Potència, usada en anteriors projectes. Aquesta es compon de dos convertidors de tres nivells de la topologia Neutral-Point-Clamped en configuració back-to-back, dels quals només s'utilitza l'etapa inversora d'aquests, juntament amb els equips necessaris per al control dels convertidors i monitoratge dels senyals elèctrics desitjats.

L'objectiu principal proposat és l'obtenció d'una ona de tensió a la sortida de l'inversor on els harmònics 5, 7, 11 i 13 s'hagin eliminat mitjançant aquesta modulació.

El projecte es desglossa en les següents parts. Inicialment es realitza un estudi matemàtic de la modulació *Selective Harmonic Elimination*, adaptada al cas particular de l'inversor utilitzat, trobant-se diferents conjunts de solucions (angles de commutació) per a assolir la cancel·lació de els harmònics prèviament seleccionats. Es realitzen simulacions per estudiar el comportament teòric de les tensions a la sortida de l'inversor. Com a pas previ a la realització de les proves experimentals s'ha adaptat la plataforma experimental a les necessitats del projecte. Finalment, s'han realitzat proves experimentals que ens permeten comparar el comportament teòric de les tensions amb el seu comportament real.

Comparant els resultats experimentals amb les simulacions realitzades es pot concloure que la modulació funciona correctament sobre l'inversor, acomplint-se l'objectiu principal del projecte.





# Sumari

<b>Resum</b>	<b>1</b>
<b>Sumari</b>	<b>3</b>
<b>Glossaris</b>	<b>9</b>
Glossari de termes.....	9
Glossari de senyals .....	10
Glossari de variables .....	10
<b>1. Prefaci</b>	<b>12</b>
1.1.Origen del projecte .....	12
<b>2. Introducció</b>	<b>13</b>
2.1.Objectius del projecte .....	13
2.2.Abast del projecte .....	13
<b>3. Descripció del Sistema.</b>	<b>15</b>
3.1.Conjunt .....	15
3.2.Armari del convertidor.....	17
3.2.1.Inversor de 3 nivells. ....	18
3.2.2.Placa UP2 d'Altera (FPGA) .....	21
3.2.3.Placa de connexions digitals .....	22
3.3.Centre de control (PC).....	24
3.3.1.dSpace .....	24
<b>4. Descripció de la modulació SHE.</b>	<b>27</b>
4.1.Introducció .....	27
4.2.Model Teòric. ....	27
4.2.1.Model matemàtic .....	29



4.3.Mètodes de càlcul.....	31
4.3.1.Justificació i mètode escollit.....	33
4.3.2.Newton-Raphson.....	34
4.4.Obtenció dels angles per a l'eliminació de diferents jocs d'harmònics.....	38
<b>5. Programació del control</b> .....	<b>42</b>
5.1.Interacció dSpace – FPGA.....	42
5.1.1..Solució adoptada.....	43
5.2.Programació de la dSpace.....	45
5.2.1.Subsistema SHE.....	46
5.2.2.Subsistema Transmissió.....	47
<b>6. Comparació dels resultats simulats amb els reals. Càrrega resistiva.</b> .....	<b>48</b>
6.1.Paràmetres d'assaig.....	49
6.2.Resultats obtinguts.....	51
6.3.Observacions i conclusions.....	55
<b>Conclusions</b> .....	<b>57</b>
<b>Agraïments</b> .....	<b>59</b>
<b>Bibliografia</b> .....	<b>61</b>
Referències bibliogràfiques.....	61
Bibliografia complementària.....	63



## VOLUM II – Annexos

<b>Glossari</b>	<b>5</b>
Glossari de termes .....	5
Glossari de senyals .....	6
Glossari de variables .....	6
<b>A. Implementació de l'algorisme de Newton-Raphson usant MATLAB per al càlcul de jocs d'angles.</b>	<b>9</b>
<b>B. Programació dSpace</b>	<b>13</b>
B.1.Bloc SHE main .....	15
B.2.Control On/Off .....	31
B.3.Detectar Transicions .....	32
B.4.Bloc Transmissió / Triggered .....	33
<b>C. Programació FPGA</b>	<b>41</b>
C.1.Especificacions .....	41
C.2.Disseny .....	41
C.2.1.Delay Lectura .....	43
C.2.2.Sep_var_dq .....	44
C.2.3.Bloc Timing .....	47
C.2.4.Completa Estats .....	48
C.2.5.Autòmat Transicions .....	50
C.2.6.Gestió de les interrupcions .....	55
C.3.Assignacions dels senyals als ports de la FPGA .....	56
<b>D. Interfície d'usuari (Control Desk)</b>	<b>58</b>



<b>E. Models de simulació amb Simulink</b>	<b>59</b>
E.1. Model base, components ideals	59
E.2. Model amb dues fonts de corrent contínua per a VpO i VnO	61
E.3. Model amb dues fonts de contínua i inductàncies del filtre saturables	62
E.4. Model quasi-real dissenyat amb SimPowerSystems	64
E.5. Càlcul de les FFTs i distorsió harmònica	65
E.5.1. Bloc FFT de la llibreria SimPowerSystems	65
E.5.2. Interfície gràfica per a la visualització dels resultats	67
<b>F. Detecció de les causes que provoquen la presència d'harmònics inesperats.</b>	<b>68</b>
F.1. Presentació de les mesures	70
F.1.1. Formes d'ona en funció del temps	70
F.1.2. Anàlisi freqüencial	73
F.1.3. Observacions i primeres conclusions	75
F.2. Estudi de les possibles causes	75
F.2.1. Comprovació de l'exactitud en les commutacions	75
F.2.2. Comprovació del correcte desfasament entre les ones de tensió de les tres fases	77
F.2.3. Realització de simulacions considerant inductàncies saturables. Comparacions amb mesures reals	78
F.2.4. Efecte del Sampling Time de la simulació en el càlcul de la FFT per part del Simulink	79
<b>G. Investigació sobre l'activació fortuïta dels senyals d'alarma.</b>	<b>81</b>
G.1. Estudi del blindatge dels cables dels drivers	81
G.1.1. Pràctiques aconsellables per a reduir el soroll electromagnètic	85



G.2.Estudi de les connexions relacionades amb els senyals d'error de driver.....	87
<b>H. Estudi econòmic</b> .....	<b>88</b>
H.1.Recursos humans .....	88
H.2.Amortització dels equips .....	89
H.2.1.Hardware i altres equips. ....	89
H.2.2.Software .....	90
H.2.3.Cost dels equips i el software .....	90
H.3.Despeses indirectes.....	90
H.4.Cost total de projecte .....	90
<b>I. Impacte ambiental</b> .....	<b>92</b>
<b>J. Fulls de característiques dels components.</b> .....	<b>93</b>
J.1.Font d'alimentació NPL65 de Artesyn Technologies, per la placa de comunicacions digitals. ....	94
J.2.Placa dSpace 1103. Detalls tècnics.....	97
J.3.FPGA EPF10K70 de la família FLEX 10K d'Altera.....	103
J.4.IGBTs SKM 100 (configuracions GB, GAL i GAR) de Semikron.....	111
J.5.Drivers dels IGBTs SKHI 10 de Semikron.....	117
<b>K. Suport Informàtic</b> .....	<b>126</b>







## Glossaris

Per a simplificar el text de la memòria i dels annexos, algunes expressions redundants s'han reduït a les seves sigles.

### Glossari de termes

C <sub>1</sub> , C <sub>2</sub>	→	Condensadors del bus de contínua.
CA	→	Corrent Altern.
CC	→	Corrent Continu.
DEE	→	Departament d'Electrònica de Potència.
DSP	→	Digital Signal Processor (Processador de Senyals Digitals).
E/S	→	Entrada / Sortida
EAB	→	Embedded Array Block (Bloc de Matrius Programables).
FACTS	→	Flexible Alternating Current Transmission System (Sistema Flexible de Transmissió de Corrent Altern)
FFT	→	Fast Fourier Transform, (Transformada Ràpida de Fourier).
FPGA	→	Field-Programmable Gate Array,
G-N	→	(mètode de) Gauss Newton.
GREP	→	Grup de Recerca en Electrònica de Potència.
IGBT	→	Insulated Gate Bipolar Transistor, (Transistor Bipolar de Porta Aïllada)
ISA	→	Industry Standard Architecture Arquitectura Estàndard de la Indústria).
LE	→	Logic Element (Element Lògic).
N-R	→	(mètode de) Newton Raphson.
NPC	→	Neutral Point Clamped
PPC	→	PowerPC.
PSO	→	Particle Swarm Optimization (mètode d'Optimització per Eixam de Partícules).
SHD	→	Selective Harmonic Distortion. Són les amplituds percentuals dels harmònics individuals en un senyal ( $100 \times V_{\text{harmònic}} / V_{\text{fonamental}}$ ).
SHE	→	Selective Harmonic Elimination (Eliminació Selectiva d'Harmònics).
SRAM	→	Static Random Access Memory (Memòria Estàtica d'Accés Aleatori).
THD	→	Total Harmonic Distortion (Distorsió Harmònica Total).



UPS → Uninterruptible Power Supply (Font d'Energia Ininterrompuda)

## Glossari de senyals

$V_{nO}$  → Tensió continua negativa equivalent a  $V_{pn} / 2$ .

$V_{pn}$  → Tensió del bus de continua.

$V_{pO}$  → Tensió continua positiva equivalent a  $V_{pn} / 2$ .

$V_{x'N}$  → Tensió alterna a la sortida de l'inversor, després del filtre, de la fase  $x$  respecte el punt neutre de la càrrega (connexió en estrella), on  $x$  equival a qualsevol de les tres fases de tensió alterna ( $a, b, i c$ ).

$V_{x'y'}$  → Tensió alterna entre les fases  $x$  i  $y$  a la sortida de l'inversor, després del filtre, on  $x$  i  $y$  equivalen a qualsevol de les tres fases de tensió alterna ( $a, b, i c$ ), amb  $x \neq y$ .

$V_{xN}$  → Tensió alterna a la sortida de l'inversor, de la fase  $x$  respecte el punt neutre de la càrrega (connexió de estrella), on  $x$  equival a qualsevol de les tres fases de tensió alterna ( $a, b, i c$ ).

$V_{xO}$  → Tensió alterna a la sortida de l'inversor, de la fase  $x$  respecte el punt neutre  $O$  del bus de contínua, on  $x$  equival a qualsevol de les tres fases de tensió alterna ( $a, b, i c$ ).

$V_{xy}$  → Tensió alterna entre les fases  $x$  i  $y$  a la sortida de l'inversor, on  $x$  i  $y$  equivalen a qualsevol de les tres fases de tensió alterna ( $a, b, i c$ ), amb  $x \neq y$ .

## Glossari de variables

$a_n, b_n$  → Coeficients de Fourier.

$M$  → Nombre d'angles / commutacions per quart de període de la tensió de fase a la sortida de l'inversor respecte el punt  $O$ .

$m$  → Índex de modulació de l'amplitud de la component fonamental de la tensió de fase a la sortida de l'inversor respecte el punt  $O$

$N_h$  → Nombre d'harmònics eliminats de la tensió de fase a la sortida de l'inversor respecte el punt  $O$

$n_i$  → Índex de l'harmònic  $i$ .

$\alpha_i$  → Angle de la commutació  $i$  situat en el primer quart de període de la tensió de fase a la sortida de l'inversor respecte el punt  $O$ .



$S_1, S_{22}, S_{11}, S_2$		Variables d'estat dels commutadors del model real del circuit del convertidor.
$S_3, S_{44}, S_{33}, S_4$	→	$S_1$ és la variable de l'interruptor de la fase a connectat al nivell màxim de tensió.
$S_5, S_{66}, S_{55}, S_6$		
$S_{ap}, S_{ao}, S_{an}$		Variables d'estat dels commutadors del model equivalent del circuit del convertidor.
$S_{bp}, S_{bo}, S_{bn}$	→	
$S_{cp}, S_{co}, S_{cn}$		



# 1. Prefaci

## 1.1. Origen del projecte

El present projecte s'emmarca dins de les investigacions dutes a terme pel Grup de Recerca en Electrònica de Potència (GREP) dins del Departament d'Enginyeria Electrònica (DEE). Aquestes s'enfoquen en l'aplicació dels convertidors electrònics de potència, concretament els convertidors multinivell, en les energies renovables, principalment l'energia eòlica i l'energia solar fotovoltaica.

Aquest projecte neix de la necessitat d'ampliar coneixements en les diferents modulacions aplicables en inversors multinivell, buscant concretament, la millora de la qualitat de la potència elèctrica obtinguda als generadors d'alta potència.



## 2. Introducció

### 2.1. Objectius del projecte

Els objectius a assolir en el projecte són dos: Realitzar la implementació de la modulació SHE en un convertidor NPC de tres nivells, en llaç obert, tal que s'obtingui uns voltatges a la sortida d'aquest, on uns harmònics seleccionats es trobin cancel·lats. També s'ha realitzat un estudi del soroll elèctric en certes vies de comunicació de dades, per tal de depurar uns errors detectats en els senyals d'error del convertidor.

### 2.2. Abast del projecte

L'abast del projecte es defineix en els següents punts:

- Estudi de les equacions implicades en la modulació SHE (*Selective Harmonic Elimination*), tal que es defineixi un sistema d'equacions preparat per a resoldre els instants de transició de nivell a l'ona de sortida de l'inversor (incògnites del sistema).
- Creació d'una rutina per a l'obtenció i exploració de diferents resultats obtinguts de les equacions definides en el punt anterior, i selecció de les millors solucions, segons el criteri del menor THD (distorsió harmònica total).
- Simulació de la modulació SHE sobre un model teòric de l'inversor.
- Implementació de la modulació SHE a l'equip experimental.
- Comprovació dels correcte funcionament de la modulació.

En cap moment entra dins de l'abast d'aquest projecte comparar la modulació SHE amb altres existents per a convertidors NPC de tres nivells.





## 3. Descripció del Sistema.

### 3.1. Conjunt

L'equip que s'ha fet servir per l'obtenció dels resultats experimentals del present projecte final de carrera, forma part d'una plataforma d'emulació eòlica amb un convertidor de potència de quatre quadrants. Aquest equip s'ha fet servir per a la realització de diferents projectes finals de carrera [1] [2] i per a l'obtenció de resultats experimentals de la recerca que es realitza en el GREP [3], [4] i [5].

A la [Fig. 3.1.](#) es pot veure quin són els elements que conformen la plataforma d'emulació eòlica. Els elements (3) i (4) no s'usen en el present projecte. La seva funció és la de generar energia elèctrica amb un generador síncron (4), a partir de la força motriu extreta del motor d'imants permanents (4), controlat per l'inversor *back-to-back* comercial *Simovert* (3).

L'armari dels convertidors ([Fig. 3.2.](#)), conté un convertidor de quatre quadrants *back-to-back*, construït en anteriors projectes [1] i [2], Per aquest projecte, tan sols s'ha usat un dels dos convertidors que conformen el *back-to-back*, concretament el superior. No s'ha escollit aquest per cap raó concreta, qualsevol dels dos pot funcionar com a inversor o rectificador.

En la configuració actual, el convertidor passa a ser un inversor de dos quadrants podent entregar potència activa, i reactiva de forma limitada gràcies als condensadors del bus de CC.



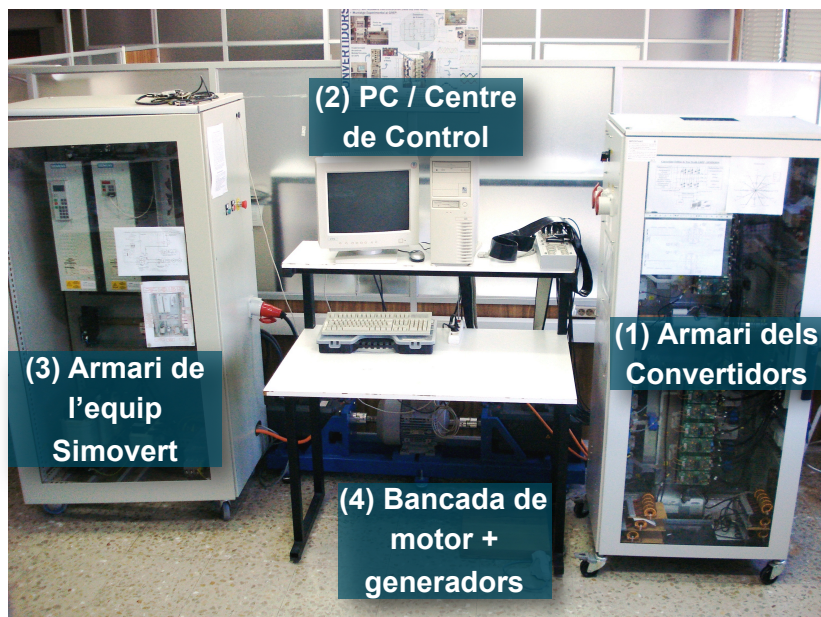


Fig 3.1. Elements de la plataforma d'emulació eòlica. Fotografia cedida per A. Calle.





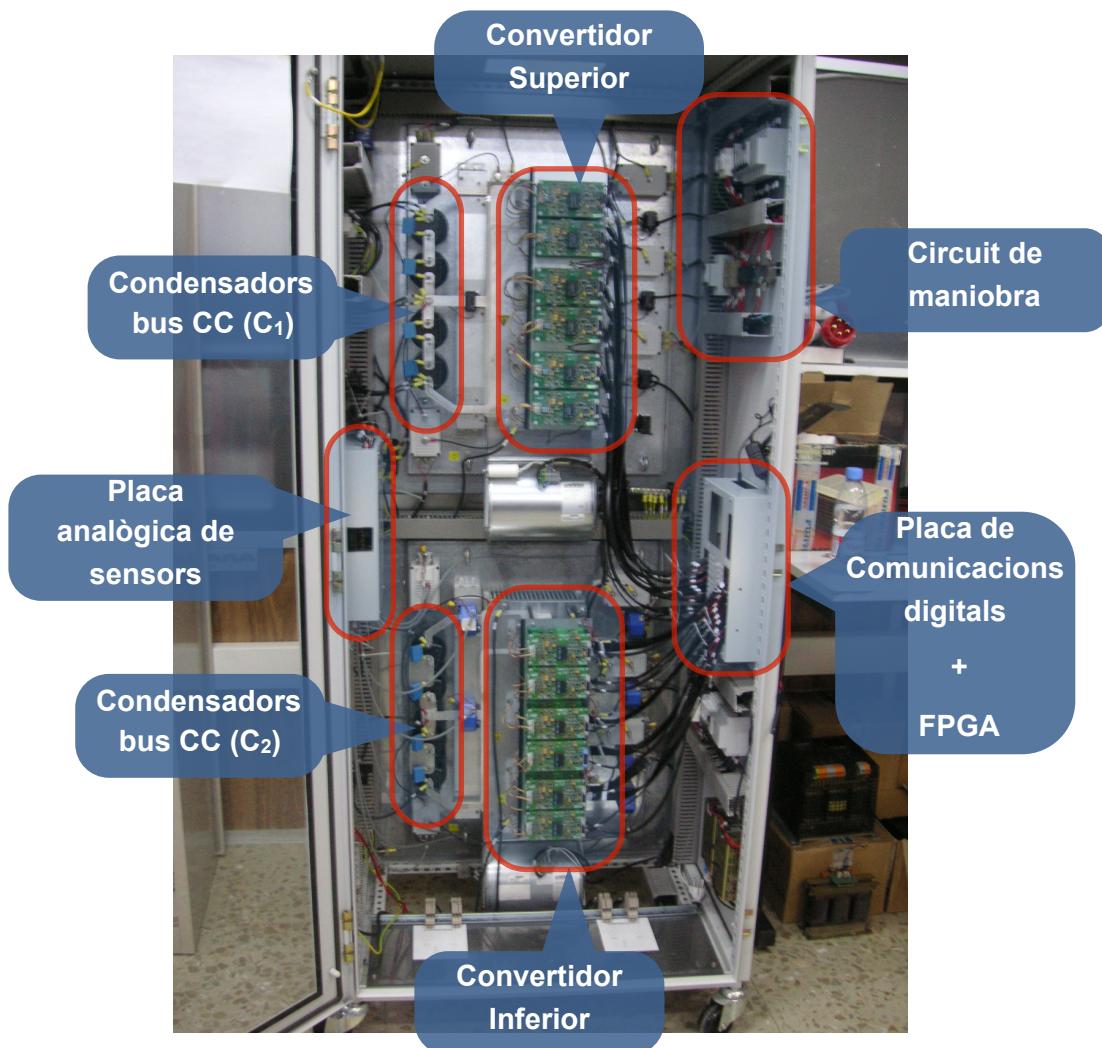


Fig 3.2. Contingut de l'armari dels convertidors. Fotografia cedida per A. Calle.

A la [Fig. 3.3](#), es mostra un esquema on s'indiquen les relacions entre els diferents subsistemes emprats en el projecte.

El centre de control del sistema s'allotja al PC. Amb aquest, mitjançant el programari adequat, es programen els diferents subsistemes involucrats en el control. A més, s'ha dissenyat una interfície d'usuari amb la qual es podran modificar paràmetres i monitoritzar senyals de l'inversor en temps real.

### 3.2. Armari del convertidor

A l'armari s'allotgen tots els components específics de la transmissió de potència i control de l'inversor, a més dels circuits de protecció, de maniobra i d'aturada d'emergència, i els connectors amb l'exterior.



### 3.2.1. Inversor de 3 nivells.

#### Hardware

Els dos inversors es componen de 12 IGBTs cadascun, models SKM 100 GB/GAL/GAR de la marca *Semikron*. Per a maniobrar-los s'usen 12 *drivers*, un per cada IGBT, model SKHI 10, també de la casa *Semikron*. Els IGBTs van muntats sobre dissipadors, amb refrigeració natural o forçada, mitjançant ventiladors, seleccionable per l'usuari.

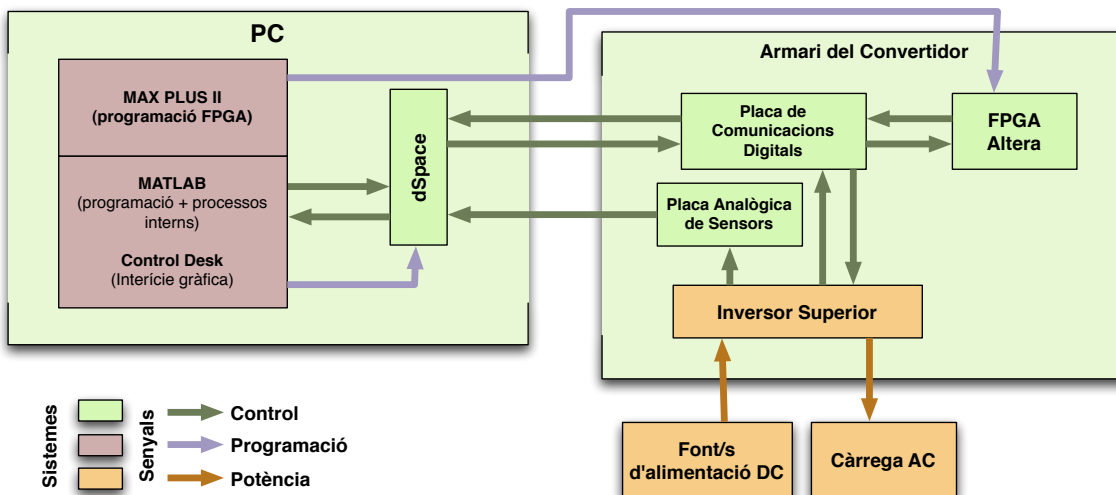


Fig 3.3. Diagrama de blocs del sistema.

#### Topologia

La topologia d'inversor trifàsic que s'ha fet servir, és coneguda com a *Neutral Point Clamped* (NPC), una de les més àmpliament utilitzades en l'àmbit dels convertidors de tres nivells. Es tracta d'un cas particular de la topologia multinivell anomenada *Diode Clamped*.

El disseny de la topologia permet obtenir voltatges alterns de tres nivells a cada fase de sortida a partir d'una única font de tensió contínua, commutant en les seqüències adequades els quatre transistors de cada branca.

A la [Fig. 3.4](#) es mostra un model equivalent del circuit del convertidor ([Fig. 3.5](#)) on els transistors es simplifiquen per commutadors de 3 posicions, per així ajudar a la comprensió del seu funcionament. Cadascuna de les tres fases de sortida es poden connectar a un dels tres nivells del bus de continua en cada instant.

El punt O està connectat al bus de continua entre els dos condensadors  $C_1$  i  $C_2$ , que formen un divisor de tensió, aconseguint un nivell de tensió extra (de forma addicional als nivells existents en els punts P i N), equivalent a la meitat de la tensió  $V_{pn}$ , sempre que es mantingui constant i equilibrada la tensió en els dos condensadors.



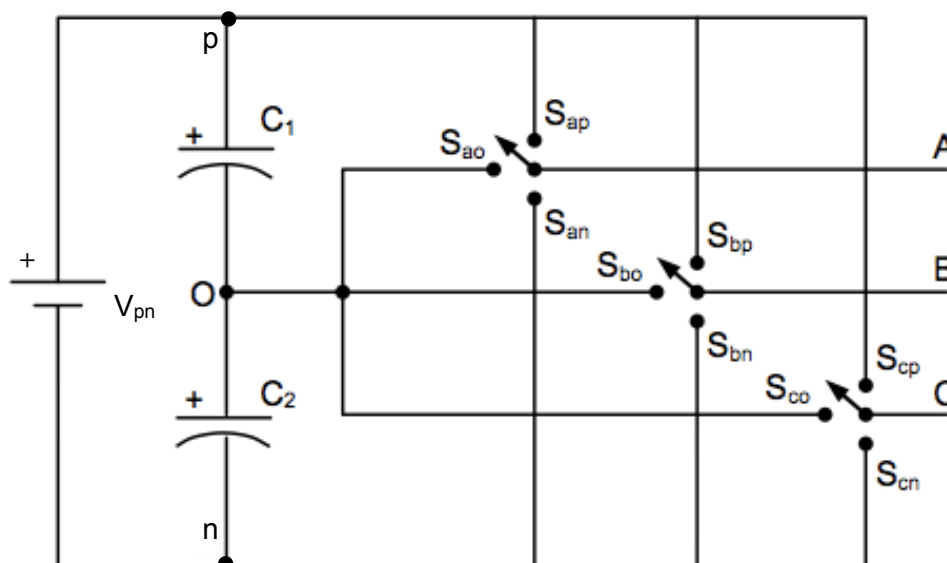


Fig 3.4. Model equivalent en commutadors de tres posicions del convertidor de tres nivells amb topologia NPC.

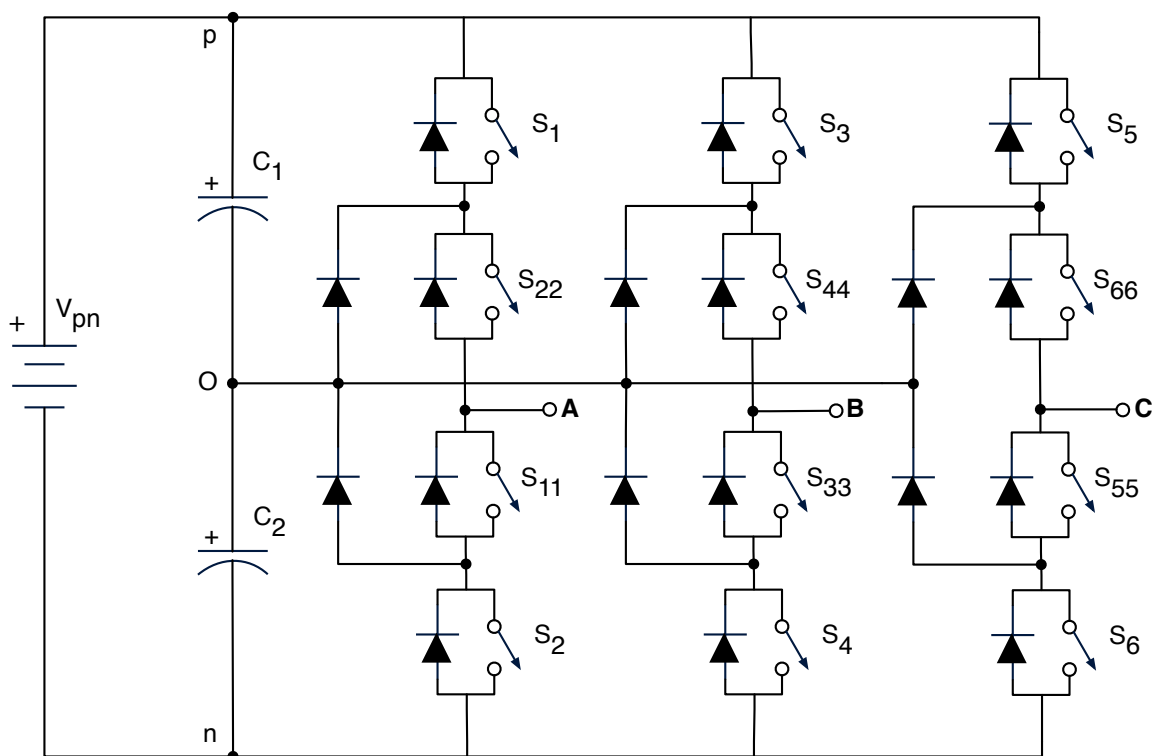


Fig 3.5. Circuit d'un convertidor NPC de 3 nivells.

Per enumerar els estats en els que el convertidor es pot posicionar, cal definir les funcions de commutació  $S_{xy}$  (Eq. 3.1.) juntament amb les restriccions de funcionament, basant-nos en l'esquema simplificat de la Fig. 3.4.



Les funcions d'estat (tres per commutador) són:

$$S_{xy} = \begin{cases} 1, \text{ si la fase } x \text{ es connecta al punt } y \\ 0, \text{ en cas contrari} \end{cases}$$

Eq. 3.1.

$$x \in \{a, b, c\}$$

$$y \in \{p, o, n\}$$

Les restriccions es defineixen per a evitar les combinacions de connexió dels commutadors que puguin provocar un curtcircuit entre els punts  $p$  i  $n$  (Eq. 3.2), o que qualsevol de les tres fases romangui flotant, sense connectar-se a cap dels tres nivells de voltatge (Eq. 3.3).

$$S_{xp} + S_{xo} + S_{xn} \leq 1$$

Eq. 3.2.

$$S_{xp} + S_{xo} + S_{xn} > 0$$

Eq. 3.3.

Resolent el sistema format per les dues anteriors restriccions, es té:

$$S_{xp} + S_{xo} + S_{xn} = 1$$

Eq. 3.4.

Tenint en compte la combinatòria formada per les equacions d'estat (Eq. 3.1) i les restriccions per a les tres fases (Eq. 3.4), es pot calcular que el nombre d'estats possibles del convertidor són  $3^3$ .

Per últim, al sistema d'equacions Eq. 3.5, es relacionen les variables d'estat establertes per al circuit simplificat ( $S_{xy}$ ) i les variables d'estat per al circuit real (Fig. 3.5), que es defineixen com a  $S_j$ ,  $S_{jj}$ ,  $S_k$  i  $S_{kk}$ .

$$\begin{cases} S_{xp} = S_j \cdot S_{jj} \\ S_{xo} = S_{jj} \cdot S_{kk} \\ S_{xn} = S_k \cdot S_{kk} \end{cases}$$

Eq. 3.5.

$$x \in \{a, b, c\}$$

$$j \in \{1, 3, 5\}$$

$$k \in \{2, 4, 6\}$$



Cal notar que les equacions són vàlides per a fases equivalents, és a dir:

$$\begin{aligned}x &= 'a' \rightarrow j = 1, k = 2 \\x &= 'b' \rightarrow j = 3, k = 4 \\x &= 'c' \rightarrow j = 5, k = 6\end{aligned}$$

Eq. 3.6.

### 3.2.2. Placa UP2 d'Altera (FPGA)

La placa UP2 (Fig. 3.6.) és un circuit imprès que incorpora dos circuits integrats que desenvolupen les funcions d'un dispositiu lògic programable. El disseny és d'Altera i està pensada per a ús en l'àmbit universitari.

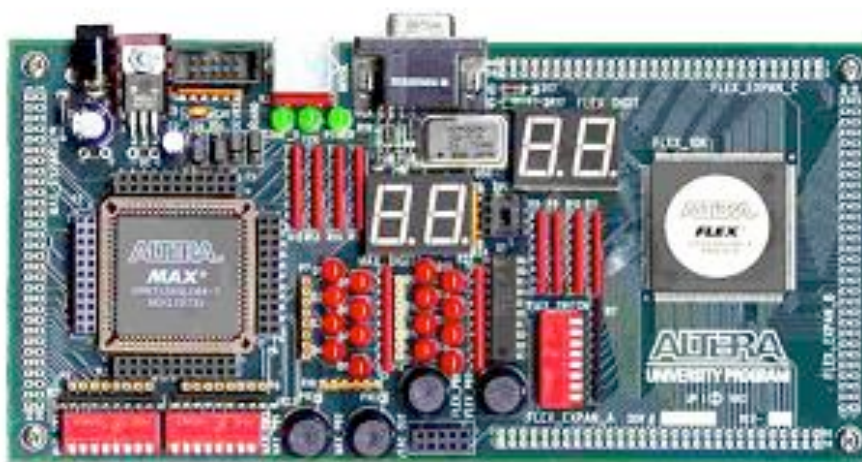


Fig 3.6. Aspecte general de la placa UP2 Education Board d'Altera.

El fet que sigui un dispositiu lògic programable permet a l'usuari programar-la per a desenvolupar qualsevol funció desitjada, sempre a nivell digital, ja que aquesta placa no incorpora entrades analògiques ni convertidors analògics/digitals. Aquesta placa s'encarrega de les funcions de post-processat dels senyals rebuts de la dSpace, que controlen l'activació dels IGBTs a partir de dels seus corresponents *drivers*.

#### **Hardware**

La placa UP2 incorpora dos dispositius programables, l'EPM7128S de la família MAX (PLD) i l'EPF10K70 de la família FLEX10K (FPGA), comandats per un oscil·lador de 25.125 MHz.

Com les funcions que s'han de portar a terme amb la placa UP2 no requereixen de gaire potència de càlcul només s'usa un dels dos circuits integrats de la FPGA, concretament l'EPF10K70.



L'EPF10K70 està basat en la tecnologia SRAM, té un encapsulat de 240 pins i conté 70.000 portes lògiques, 3.744 elements lògics (*Logic Element*, LE) i 9 blocs de matrius programables (*Embedded Array Block*, EAB).

Cal notar que degut a la tecnologia SRAM de la FPGA, aquesta s'ha de programar cada cop que s'interromp l'alimentació de la placa. Aquest fet no suposa cap inconvenient, ja que totes les proves que s'han realitzat han estat sempre supervisades i de curta durada.

La programació dels dispositius es realitza mitjançant un connector JTAG que es connecta al PC pel port paral·lel.

### Software

El *MAX PLUS II Baseline v10.2* i el *Quartus II 8.1. Web Edition*<sup>1</sup> formen part del programari que s'ha emprat per al disseny dels circuits combinacionals i seqüencials (disposats de forma modular i jeràrquica) que defineixen el funcionament de la FPGA, així com per a dur a terme la programació d'aquesta (bolcat de codi). El primer s'ha usat principalment per a la programació de la FPGA (el PC del laboratori no és prou potent per a les versions més modernes) i el segon per a l'etapa de disseny.

Els dissenys a programar en el dispositiu es poden introduir per mitjà d'esquemàtics o amb diferents llenguatges de descripció de *hardware*, com poden ser el VHDL, AHDL o Verilog.

### 3.2.3. Placa de connexions digitals

La placa de connexions digitals ([Fig 3.7.](#)), dissenyada i modificada en anteriors projectes, és el nexa d'unió per a les comunicacions entre la dSpace, la FPGA i els *drivers* dels IGBTs. Els detalls d'aquestes connexions són els següents:

- **dSpace** → **FPGA**: Enviament dels senyals que indiquen a quin nivell de voltatge s'ha de connectar cada branca, en aquell instant. També es transmeten senyals de control relatius a l'ordre d'encesa i apagada del convertidor, i al valor del *Blanking Time*.
- **FPGA** → **dSpace**: Senyals d'error relatius al mal funcionament dels IGBTs o *drivers*, o indicadors d'una tramesa incorrecta rebuda anteriorment.
- **FPGA** → **Drivers IGBTs**: Senyals de commutació per als dotze IGBTs.

---

<sup>1</sup> Nota: No s'ha fet servir una versió més actual d'aquest programa, ja que la distribució 8.1 *Web Edition* és la darrera que permet treballar amb la placa UP2. Les versions posteriors del programa no la incorporen a la llista de dispositius compatibles.



- **Drivers IGBTs** → **FPGA**: Senyals d'error relatius al mal funcionament dels IGBTs o bé dels *drivers*.

Aquesta placa s'alimenta a +15 V mitjançant dues fonts d'alimentació NPL65 de *Artesyn Technologies*, amb les quals s'alimenten els *drivers* a través dels mateixos cables de comunicació, i a més s'extreuen +5 V mitjançant un circuit regulador de tensió, per alimentar els *buffers* TTL que adequen els senyals que s'envien als *drivers*.

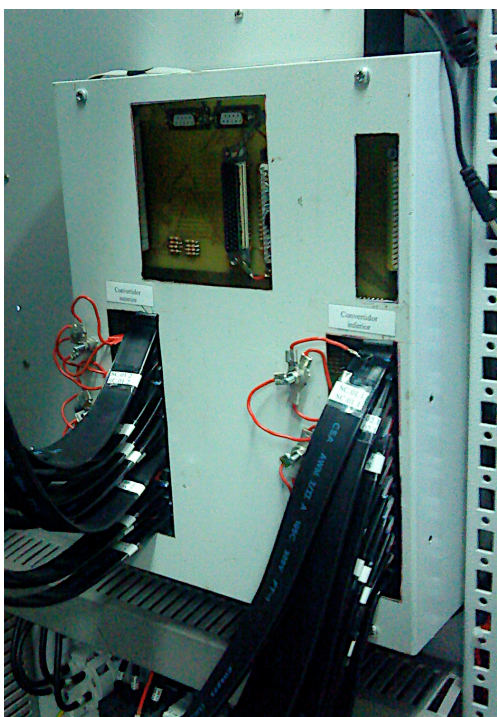


Fig 3.7. Placa de connexions digitals (dins la caixa), cables de comunicació amb els drivers, i al centre, connector per a la comunicació amb la dSpace. A sota de la placa hi ha la FPGA.

Cal mencionar que a l'anterior projecte [2], es va detectar un mal funcionament quan es feien servir els dos convertidors (configuració *back-to-back*), degut a una connexió incorrecta dels senyals dels drivers de la placa de connexions digitals cap a la FPGA. Per a esmenar-ho, es va portar a terme una reparació que reconduïx els pins adjudicats al convertidor que no funcionava cap un connector alternatiu connectat a entrades lliures de la FPGA.

Durant la realització de les proves experimentals del present projecte, es va detectar una activació esporàdica i arbitrària del senyal d'error de *drivers* no atribuïble al mal funcionament d'aquests. Per aquesta raó es va realitzar un estudi per determinar-ne les causes ([Annex G.](#)). La conclusió a la que es va arribar és que la reparació que es va realitzar presenta un error en un dels senyals d'error dels *drivers* i, per tant, es aconsella redissenyar la placa de connexions esmenant les connexions errònies que s'arrosseguen d'anteriors projectes.



### 3.3. Centre de control (PC)

L'ordinador és un PC genèric, que funciona amb un processador *Pentium II* a 300 MHz i *Windows 98*. El sistema no s'ha actualitzat (té més de 10 anys) ja que l'interfície de la *dSpace* cap al PC és del tipus *ISA bus (Industry Standard Architecture)*, i ja no es fabriquen plaques mares amb aquest tipus de bus.

#### 3.3.1. dSpace

La placa *dSpace* ([Fig. 3.8.](#)), és un circuit imprès controlat per un *PowerPC* (PPC), que s'integra dins el propi PC (mitjançant un bus *ISA*) i que concentra les funcions de càlcul de tot el sistema.

##### **Hardware**

La placa *dSpace* usada (DS1103) conté dos processadors DSPs (*Digital Signal Processor*); Un *master*, model *PowerPC 604e* i un esclau, model TMS320F240 de *Texas Instruments*.

A la [Fig. 3.9](#) es pot veure un diagrama de blocs on es mostra l'estructura interna i els perifèrics de la *dSpace 1103*. Com es pot veure, disposa de moltes entrades/sortides (E/S) i funcions internes, però per al present projecte tan sols s'usaran les E/S digitals del *Master PPC*, i les E/S d'interrupció.



Fig 3.8. Aspecte exterior de la *dSpace 1103*.





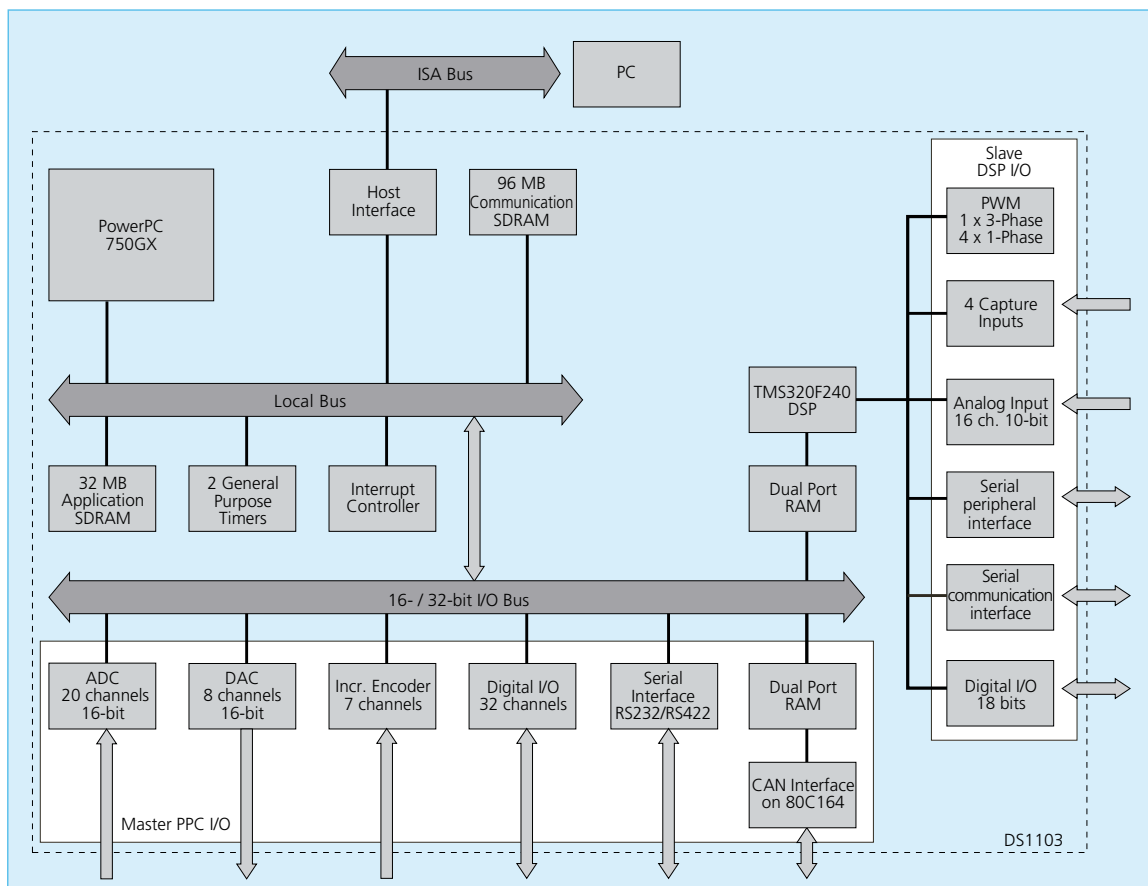


Fig 3.9. Diagrama de blocs de l'estructura interna de la placa dSpace 1103

### Software

El programari involucrat en la programació i interacció en temps real amb la dSpace, es pot dividir en tres blocs, cadascun amb un paper específic.

- **MATLAB – Simulink:** Aquest software de programació d'alt nivell, permet de elaborar programes de forma intuïtiva mitjançant diagrames de blocs (Simulink) i codi simplificat. A més permet la realització de simulacions basades en un model de l'inversor, permetent estudiar el comportament d'aquest i ajustar els paràmetres de control, abans de les proves experimentals. A més, es disposen d'una gran quantitat de funcions incorporades (els *Toolboxes* i *Blocksets*), que faciliten i simplifiquen la programació.
- **Real-Time Workshop:** Compilador incorporat al MATLAB, que tradueix la programació implementada en Simulink a codi C, compatible amb la dSpace. Per executar-lo, s'usa la funció *Build*, accessible des de la barra de menú del Simulink.



- **Control Desk:** *Software* que permet el disseny d'interfícies per a l'usuari, usant quadres de text (d'edició i informatius), gràfics, indicadors, etc. S'usa per a la monitoratge en temps real de diferents variables del programa de control que s'executa a la dSpace. També permet que l'usuari modifiqui de forma interactiva diferents variables de control, sense necessitat de tornar a programar la targeta de control.



## 4. Descripció de la modulació SHE.

### 4.1. Introducció

Els convertidors usats amb motors de mitja i alta potència, fonts d'energia ininterrompudes (UPS) i sistemes flexibles de transmissió de corrent altern (FACTS) d'alta potència, necessiten commutadors que puguin suportar altes tensions i corrents. Per reduir les pèrdues de commutació inherents dels semiconductors d'alta potència, cal generar tensions alternes de baixa freqüència a la sortida de l'inversor, eliminant un cert nombre d'harmònics inferiors per a obtenir un baix contingut harmònic.

La modulació SHE, estudiada en aquest projecte, permet assolir aquest objectiu definint un sistema d'equacions que relaciona els instants de transició, amb l'amplitud dels harmònics individuals, amb l'objectiu de calcular els valors dels angles que eliminen els harmònics desitjats.

El sistema d'equacions definit és transcendent<sup>1</sup> i no lineal i està basat en la teoria de les sèries de Fourier.

Per a la resolució dels instants de transició, existeixen una gran varietat de mètodes de càlcul (numèrics i genètics) que permeten assolir grups de solucions per a diferents grups d'harmònics eliminats (el nombre d'aquests és proporcional al nombre de commutacions per període de xarxa) amb diferents precisions i velocitats de càlcul.

### 4.2. Model Teòric.

A les figures [4.1](#) i [4.2](#) es poden veure les formes d'ona genèrica i els paràmetres que conformen la modulació SHE. La primera figura correspon al cas on el nombre de polsos és parell i la segona senar.

Les transicions en un període de xarxa s'efectuen en els angles:

$$\left\{ \alpha_1, \dots, \alpha_M, (\pi - \alpha_M), \dots, (\pi - \alpha_1), \right. \\ \left. (\pi + \alpha_1), \dots, (\pi + \alpha_M), (2\pi - \alpha_M), \dots, (2\pi - \alpha_1) \right\}$$

Eq. 4.1.

On:

- **M** = Nombre d'angles/commutacions per quart de període.

<sup>1</sup> Equacions que no es poden definir mitjançant polinomis. i.e. Eq. trigonomètrica, exponencial, logarítmica...



Observant qualsevol de les dues ones mostrades a les [figures 4.1. i 4.2.](#) es constaten dues propietats de simetria:

- Simetria de quart d'ona
- Simetria de mitja ona

Gràcies a aquestes dues propietats, només és necessari conèixer els angles del primer semiperíode, per a definir l'ona.

La simetria de mitja ona provoca la cancel·lació dels harmònics parells.

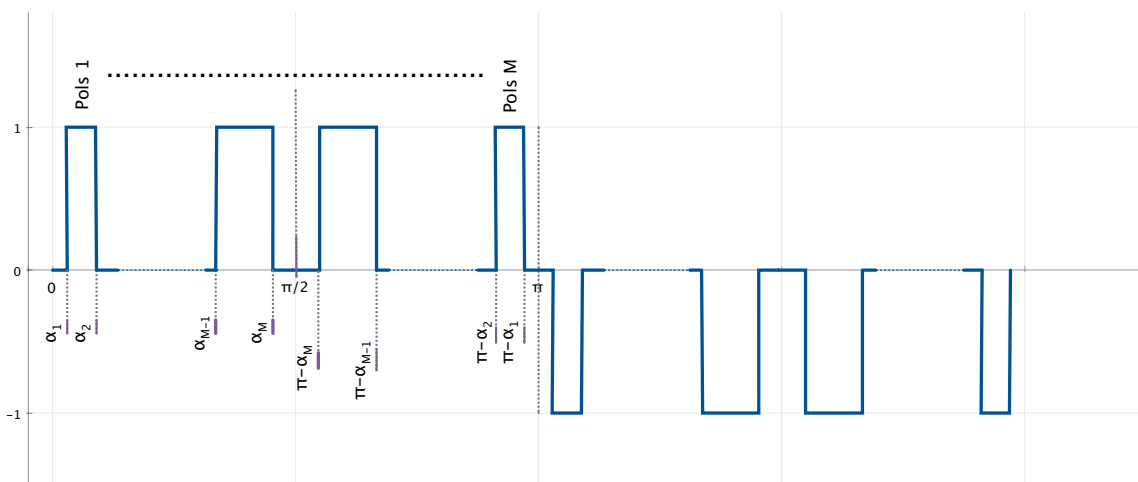


Fig 4.1. Forma d'ona genèrica d'un inversor de tres nivells en la modulació SHE amb un nombre de polsos parell.

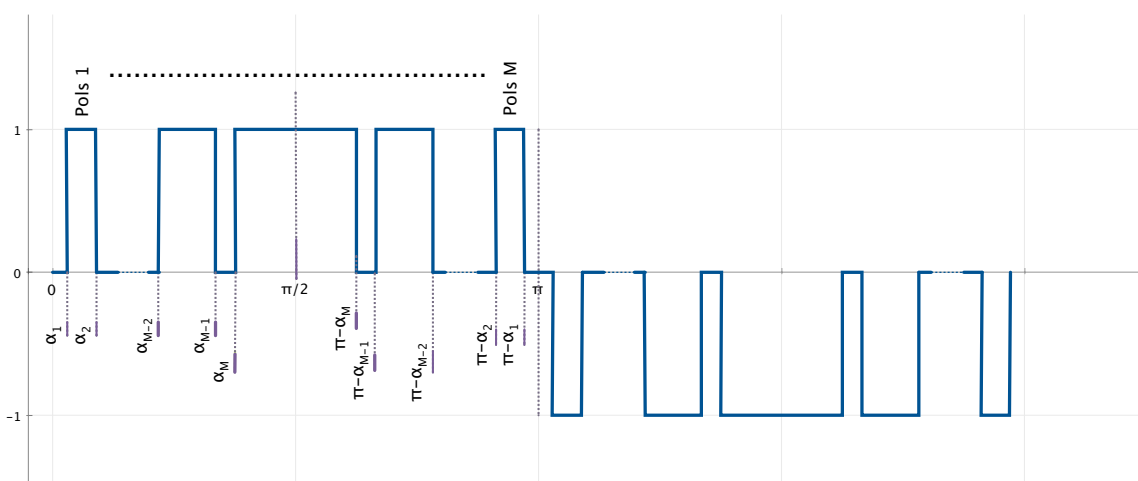


Fig 4.2. Forma d'ona genèrica d'un inversor de tres nivells en la modulació SHE amb un nombre de polsos senar.



Per cada període de xarxa es té:

- Nombre d'angles/commutacions =  $4 \cdot M$
- Nombre de polsos =  $2 \cdot M$
- Freqüència de commutació<sup>1</sup> =  $2 \cdot M \cdot f_{\text{sortida}} = 2 \cdot M \cdot 50 \text{ Hz}$

Com es pot apreciar a les figures anteriors, el nombre de polsos presents en un semiperíode de xarxa coincideix amb el nombre d'angles per quart de període ( $M$ ).

#### 4.2.1. Model matemàtic

La modulació SHE té un estret lligam amb la transformada de Fourier degut a les manipulacions que s'han de realitzar als harmònics.

Tal com defineixen Patel & Hoft a [6], l'equació de l'ona genèrica de la modulació SHE, en funció del temps, es pot expressar com:

$$v(\omega t) = \sum_{n=1}^{\infty} (a_n \cdot \sin(n \cdot \omega t) + b_n \cdot \cos(n \cdot \omega t))$$

Eq. 4.2.

$$\begin{cases} a_n = \frac{1}{\pi} \int_0^{2\pi} v(\omega t) \cdot \sin(n\omega t) d(\omega t) \\ b_n = \frac{1}{\pi} \int_0^{2\pi} v(\omega t) \cdot \cos(n\omega t) d(\omega t) \end{cases}$$

Eq. 4.3.

On:

- $\mathbf{n} = (n_1, n_2, \dots, n_M)$ , conjunt d'harmònics de l'ona.
- $\mathbf{a}_n, \mathbf{b}_n$ : Coeficients de Fourier. Equivalen al valor de pic de les ones de cada harmònic respecte a la tensió  $V_{pn}/2$  (en tant per u)

<sup>1</sup> És la freqüència de commutació mitja per a un període de la freqüència de sortida (50 Hz)



Aplicant la propietat de simetria de quart d'ona [6], els coeficients de la sèrie de Fourier prenen diferents equacions segons si l'harmònic és parell o senar.

$$\begin{cases} a_n = \frac{4}{\pi} \int_0^{\frac{\pi}{2}} v(\omega t) \cdot \sin(n\omega t) d(\omega t) & \text{per a harmònics senars} \\ a_n = 0 & \text{per a harmònics parells} \end{cases}$$

Eq. 4.4.

$$b_n = 0, \text{ per a tots els harmònics}$$

Eq. 4.5.

A partir de la Fig. 4.1, es desenvolupa l'equació d'  $a_n$  tal que sigui una suma de les integrals de  $v(\omega t) \cdot \sin(n\omega t)$ , en els intervals de cada pols en el primer quart d'ona.

$$\begin{cases} a_n = \frac{4}{\pi} \left[ \int_{\alpha_1}^{\alpha_2} 1 \cdot \sin(n\omega t) d(\omega t) + \dots + \int_{\alpha_M}^{\frac{\pi}{2}} 1 \cdot \sin(n\omega t) d(\omega t) \right] = \frac{4}{n\pi} \sum_{k=1}^M (-1)^{k+1} \cdot \cos(n \cdot \alpha_k) & M \text{ senar} \\ a_n = \frac{4}{\pi} \left[ \int_{\alpha_1}^{\alpha_2} 1 \cdot \sin(n\omega t) d(\omega t) + \dots + \int_{\alpha_{M-1}}^{\alpha_M} 1 \cdot \sin(n\omega t) d(\omega t) \right] = \frac{4}{n\pi} \sum_{k=1}^M (-1)^{k+1} \cdot \cos(n \cdot \alpha_k) & M \text{ parell} \end{cases}$$

Eq. 4.6.

Doncs, tant per M senar o parell, i  $n$ 's senars, es té:

$$a_n = \frac{4}{n\pi} \sum_{k=1}^M (-1)^{k+1} \cdot \cos(n \cdot \alpha_k)$$

Eq. 4.7.

Observant de nou l'equació de l'ona,  $v(\omega t)$  (Eq. 4.2.), es constata que els coeficients  $a_n$  representen l'amplitud de cada harmònic  $n_i$ . Doncs, si es vol controlar l'amplitud de l'harmònic fonamental ( $n_1$ ), anul·lant a la vegada els harmònics desitjats ( $n_2 \dots n_M$ ), cal resoldre els angles ( $\alpha_1 \dots \alpha_M$ ) que compleixen el sistema d'equacions següent:

$$\begin{cases} f_1(\vec{\alpha}) = \frac{4}{\pi} \cdot \sum_{k=1}^M (-1)^{k+1} \cos(\alpha_k) = m \cdot \frac{4}{\pi} \\ f_2(\vec{\alpha}) = \frac{4}{\pi \cdot n_2} \cdot \sum_{k=1}^M (-1)^{k+1} \cos(n_2 \cdot \alpha_k) = 0 \\ \vdots \\ f_M(\vec{\alpha}) = \frac{4}{\pi \cdot n_M} \cdot \sum_{k=1}^M (-1)^{k+1} \cos(n_M \cdot \alpha_k) = 0 \end{cases}$$

Eq. 4.8.



On els paràmetres són:

- $m = [0...1] \in \mathbb{R}$ , índex de modulació de la component fonamental respecte al màxim assolible si l'ona fos un senyal quadrat (veure [Eq. 4.9.](#)).
- $n_i = \{n_2, \dots, n_M\} \in \{3,5,7, \dots, \infty\}$ , índex dels possibles harmònics (senars) a eliminar.  $n_1$  correspon a l'índex de la component fonamental i equival a 1.

I les variables:

- $\vec{\alpha} = \{\alpha_1, \dots, \alpha_M\} \in \mathbb{R}^+ \leq \pi/2$ , angles de commutació en el primer quart de període.

L'[Eq. 4.9.](#) mostra el càlcul del voltatge de pic de la component fonamental per a un valor de  $m$  determinat.

$$V_{1pic} = \frac{4}{\pi} \cdot \frac{V_{pn}}{2} \cdot m$$

Eq. 4.9.

També es constata que per eliminar  $N_h$  harmònics i controlar la fonamental, cal trobar els  $M = N_h + 1$  angles que siguin factibles.

### 4.3. Mètodes de càlcul

El sistema d'equacions presentat anteriorment és no lineal i transcendental (amb equacions que no es poden definir mitjançant polinomis), per tant és necessari resoldre'l amb mètodes de càlcul iteratius.

La complexitat de les equacions, sobretot quan s'amplia el nombre d'harmònics a eliminar o el nombre de nivells del convertidor (inversors multinivell), fa que no es pugui trobar solucions a aquestes en alguns punts associats a l'índex de modulació. A la literatura científica existeix un gran nombre de treballs ([7] – [14]) dedicats a l'estudi, anàlisi i comparació de diferents mètodes de càlcul per resoldre les equacions anteriors i trobar els diferents angles de commutació.

Analitzant els diferents mètodes de resolució que es poden trobar a la literatura, es pot observar que aquests es poden classificar en dos grups principals:

- Resolució de les equacions mitjançant mètodes lineals.
- Resolució de les equacions no lineals com si es tractes d'un problema d'optimització.

Dins del primer grup es poden trobar els següents mètodes de resolució:



### **Newton-Raphson (N-R).**

Partint d'uns angles inicials arbitraris, es linealitzava la funció i es calculava el punt de coincidència entre la recta i el valor objectiu de la funció. El procés es repetia iterativament fins que el punt calculat s'aproxima, amb la tolerància desitjada, al valor objectiu.

L'adquisició de solucions factibles depèn fortament dels angles de partida, degut als problemes de divergència a causa de la no linealitat, accentuats conforme s'incrementa el nombre d'harmònics eliminats.

D'entre el conjunt de solucions obtingudes, s'han de triar les que provoquin un nivell de distorsió harmònica (THD) menor.

L'avantatge davant d'altres mètodes, és la rapidesa en els càlculs.

### **Gauss-Newton (G-N).**

Semblant al mètode de N-R, s'usa específicament per a resoldre sistemes no lineals de mínims quadrats.

MATLAB incorpora la funció *fso/ve*, que permet resoldre problemes no lineals usant el mètode de G-N junt amb una cerca de línia quadràtica i cúbica dels resultats.

### **Teoria Matemàtica de les Resultants.**

Usada principalment en inversors multinivell, es basa en la teoria matemàtica de polinomis resultants, que és un procés sistemàtic per a trobar les arrels de sistemes polinomials.

El procediment es basa en convertir les equacions trigonomètriques en incògnites i fent servir identitats trigonomètriques per a simplificar certes expressions.

Encara que aquest mètode és complex i requereix d'un elevat temps de càlcul, permet trobar totes les solucions factibles dins dels rang especificat de mòduls de la component fonamental.

Dins del segon grup es poden trobar els següents mètodes de resolució:

### **Algorisme de Cerca Evolutiva i Algorisme Genètic.**

Els algorismes evolutius són uns mètodes d'optimització basats en els postulats de l'evolució biològica. En ells es manté un conjunt d'entitats que representen possibles solucions, les quals es creuen i competeixen entre elles, tal que les més aptes són capaces de d'imposar-se al llarg del temps, evolucionant cap a millors solucions a cada iteració.





### **Particle Swarm Optimization (Optimització per eixam de partícules, PSO).**

L'algorisme PSO, optimitza un problema fixant una població de solucions candidates, desplaçant-les al voltant de l'espai de cerca mitjançant fórmules matemàtiques simples. Aquests desplaçaments es regeixen per les millors posicions trobades en l'espai de cerca. Els espais de cerca es van actualitzant conforme es troben noves i millors posicions.

En els càlculs del PSO no s'usa el gradient del problema optimitzat, com en el mètode de N-R, i per tant, no és necessari que el problema sigui diferenciable. Això permet la resolució per part d'aquest algorisme de problemes que són particularment sorollosos, irregulars i canviants respecte al temps.

Aquests algorismes es poden aplicar a qualsevol topologia, sense importar el nombre de nivells, ja que no són necessàries extenses expressions analítiques, com és dóna en el cas dels mètodes del primer grup. A més permeten tant eliminar com minimitzar l'amplitud dels harmònics seleccionats.

Sintetitzant, els avantatges del primer grup de mètodes són la seva rapidesa en la cerca de solucions tot i que, quan es trobin solucions no factibles, no es proposarà cap solució òptima que minimitzi la funció. A més, sempre cal un joc de solucions inicials per a començar els càlculs, ja que aquest influeix fortament en l'èxit a l'hora de trobar solucions factibles.

Per altra banda les particularitats del segon grup són la seva complexitat en la cerca de punts factibles, que permet la no necessitat de solucions inicials, i la cerca de la millor solució (minimització) a expenses d'un elevat temps de càlcul.

#### **4.3.1. Justificació i mètode escollit.**

L'objectiu principal del projecte és la implementació de la modulació SHE a l'inversor NPC descrit anteriorment, quedant en un punt secundari l'obtenció de tensions de sortida amb un contingut harmònic excepcionalment baix, per a un ampli rang de mòduls.

Per tant, l'exploració d'altres solucions que millorin els resultats presents, s'ha buscat que sigui simple i de fàcil implementació en MATLAB. Considerant aquestes premisses, s'han descartat els mètodes del segon grup, per ser massa complexes en la seva implementació en MATLAB. D'entre els mètodes del primer grup, s'ha escollit el de Newton-Raphson degut a que es disposava amb anterioritat del codi necessari per a la seva execució en MATLAB, per gentilesa de Samir Kouro de Ryerson University (Toronto, Ontario, Canadà).



### 4.3.2. Newton-Raphson.

Com s'ha introduït en l'apartat anterior, el mètode de N-R permet trobar les solucions (sempre que existeixin, siguin factibles o no) d'un sistema d'equacions no lineals. El procediment, extret de [7, p. 48], consisteix en l'aproximació cap al punt on es troba la solució, linealitzant les equacions en el punt trobat a la iteració anterior, per a calcular els de la següent iteració.

A la [Fig. 4.3](#) es pot veure un exemple de quin és el camí que es segueix a la resolució amb el mètode de N-R, per a una funció d'una sola variable. Els punts equivalen a les solucions trobades a cada iteració.

Partint d'un punt intermedi (o d'una solució inicial)  $(x^u, f(x^u))$ , es linealitzava l'equació per a trobar el punt d'intersecció entre la recta tangent al punt, i el valor objectiu de la funció ( $k$ ), és a dir  $(x^{u+1}, k)$ . El següent punt de la iteració serà  $(x^{u+1}, f(x^{u+1}))$ . El procés es va repetint fins que s'aconsegueix una solució aproximada.

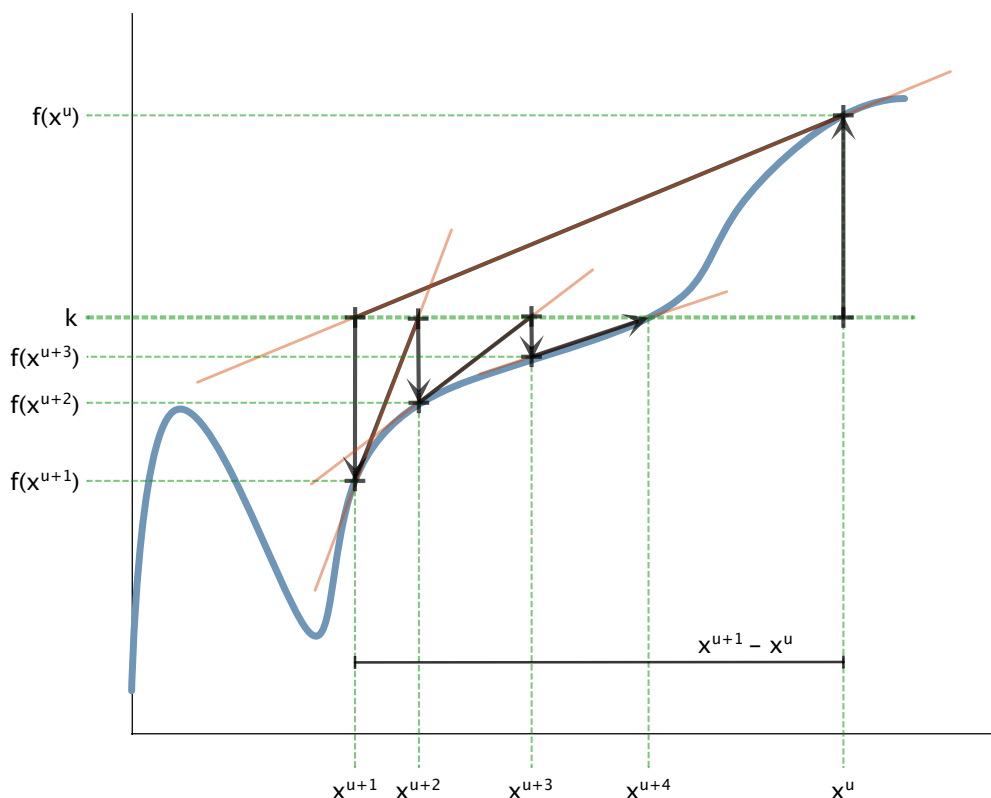


Fig 4.3. Exemple de l'aproximació a la solució d'una equació no lineal d'una sola variable usant el mètode de N-R.



Particularitzant pel cas present, i partint del sistema d'equacions [Eq. 4.8.](#), aquest es simplifica escrivint-lo en format vectorial<sup>1</sup>, tal que:

$$F(\alpha) = K \quad \text{Eq. 4.10.}$$

On:

$$\begin{aligned} F(\alpha) &= [f_1(\alpha), f_2(\alpha), \dots, f_M(\alpha)]^T && \text{vector d' } M \times 1 \\ \alpha &= [\alpha_1, \alpha_2, \dots, \alpha_M]^T && \text{vector d' } M \times 1 \\ K &= [m \ 0 \ \dots \ 0]^T, && \text{vector d' } M \times 1 \end{aligned}$$

Els passos que es segueixen en el mètode de N-R són els següents:

- I) Proposar una solució inicial  $\alpha^u$ , per a  $u = 0$  (iteració inicial).
- II) Calcular el valor de  $F^u$ .

$$F^u = F(\alpha^u) \quad \text{Eq. 4.11.}$$

- III) Linealitzar l'[Eq. 4.10.](#) a  $\alpha^u$ .

$$F^u + J^u d\alpha^u = K \quad \text{Eq. 4.12.}$$

On  $J$  és la matriu jacobiana de les funcions  $f_i$  respecte a les variables del vector  $\alpha$

$$J^u = \left[ \frac{\partial \mathbf{f}}{\partial \alpha} \right]^u = \begin{bmatrix} \frac{\partial f_1}{\partial \alpha_1} & \frac{\partial f_1}{\partial \alpha_2} & \dots & \frac{\partial f_1}{\partial \alpha_M} \\ \frac{\partial f_2}{\partial \alpha_1} & \frac{\partial f_2}{\partial \alpha_2} & \dots & \frac{\partial f_2}{\partial \alpha_M} \\ \vdots & \vdots & \ddots & \vdots \\ \frac{\partial f_M}{\partial \alpha_1} & \frac{\partial f_M}{\partial \alpha_2} & \dots & \frac{\partial f_M}{\partial \alpha_M} \end{bmatrix}^u, \quad \text{matriu d' } M \times M \quad \text{Eq. 4.13.}$$

En definitiva, cada element de la matriu  $J$ , serà el resultat de la següent equació:

$$\left. \frac{\partial f_i}{\partial \alpha} \right|_{\alpha_j, n_i} = \left. \frac{\partial f_i}{\partial \alpha} \left[ \sum_{k=1}^M (-1)^{k+1} \cos(n_i \cdot \alpha_k) \right] \right|_{\alpha_j, n_i} = (-1)^j \cdot n_i \cdot \sin(n_i \alpha_j) \quad \text{Eq. 4.14.}$$

<sup>1</sup> Per comoditat, s'ha usat una lletra majúscula per a la representació d'un vector, en comptes de la més comuna fletxa ( $\rightarrow$ ) utilitzada anteriorment.



files,  $i = 1, 2, \dots, M$   
 columnes,  $j = 1, 2, \dots, M$

Eq. 4.15.

IV) Solucionar  $d\alpha^u$  de l'[Eq. 4.12](#).

$$d\alpha^u = (J^u)^{-1} \cdot (K - F^u)$$

Eq. 4.16.

V) Obtenir els valors de  $\alpha$  de la següent iteració (u+1).

$$\alpha^{u+1} = \alpha^u + d\alpha^u$$

Eq. 4.17.

VI) Iniciar la següent iteració en el pas II) i repetir el procés, fins que s'aconsegueixi una solució aproximada, tal que:

$$\sum |F^u - K| \leq error_{min}$$

Eq. 4.18.

On  $error_{min}$  és la tolerància que es desitja al càlcul de la funció objectiu.

Tots aquests passos s'il·lustren en el diagrama de flux de la [Fig. 4.4](#).



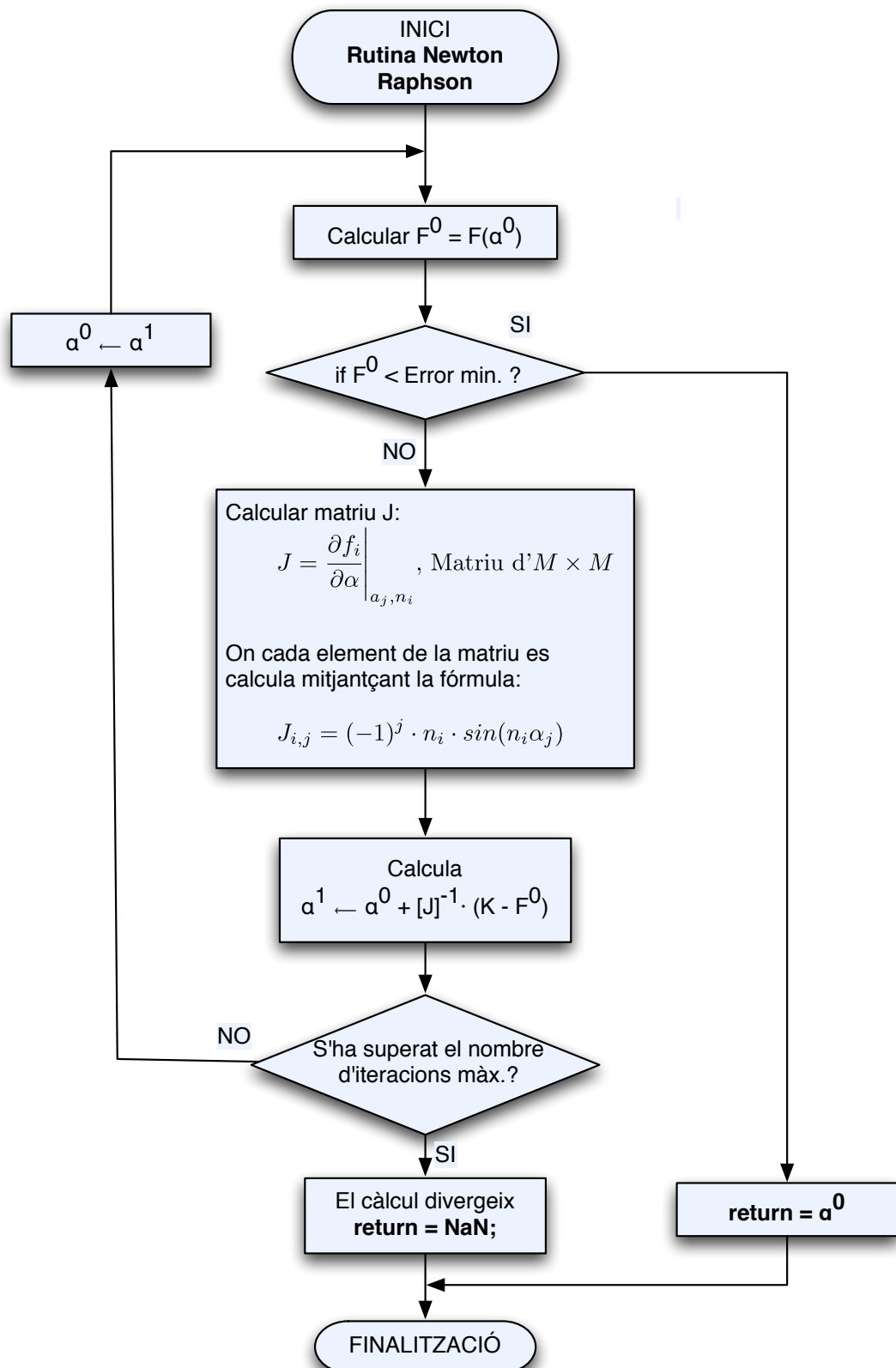


Fig 4.4. Diagrama de flux de l'algorisme emprat per a la cerca de solucions per a cada mòdul de la component fonamental desitjat.



#### 4.4. Obtenció dels angles per a l'eliminació de diferents jocs d'harmònics.

L'algorisme N-R s'ha implementat creant un programa en MATLAB. A l'[Annex A](#), es mostren diversos diagrames de fluxos detallant el funcionament del programa. Aquest s'encarrega de trobar solucions factibles (angles), sempre que existeixin, en diferents conjunts d'harmònics eliminats, a partir de les solucions inicials i el rang de mòduls de la component fonamental, definits per l'usuari.

La principal dificultat per a obtenir les solucions factibles rau en la introducció dels angles inicials que, a més de ser factibles, resultin en un recorregut de les solucions per als diferents mòduls absent de divergències.

A causa d'aquesta particularitat, s'han realitzat un important nombre de proves fins a trobar un joc d'angles que satisfés les condicions d'un baix contingut harmònic i un índex de modulació de la component fonamental assolible màxim.

A les figures [4.5.](#), [4.7.](#) i [4.9.](#) es mostren tres dels resultats obtinguts per a diferents jocs d'harmònics eliminats, angles de partida i rangs de l'índex de modulació de la component fonamental. En les figures consecutives ([4.6.](#), [4.8.](#) i [4.10.](#)) es mostren les amplituds respecte el bus de contínua (a, FFT) i respecte a la component fonamental (b, SHD), a més del THD (b, en blau).

Com es pot comprovar, els millors resultats (figures [4.5.](#) i [4.6.](#)) s'obtenen per al joc d'harmònics eliminats i angles de partida mostrats a la [Taula 4.1.](#), on s'assoleix un THD mínim del 36.1 % a  $V_{x0}$  i un mòdul de la component fonamental màxim de 0.915 (veure [Eq. 4.9.](#) per a conèixer l'amplitud del voltatge corresponent).

Harmònics eliminats	5, 7, 11 i 13
Angles de partida (mòdul de l'1 %)	49.9°, 50.1°, 69.9°, 70.1°, 89.9°

Taula 4.1. Dades usades per al càlcul dels angles que aporten un menor contingut harmònic.

La taula amb els valors de tots els angles de transició, per als diferents índexs de modulació de la component fonamental, es pot trobar al codi de la funció *AngulosN5\_C.c.*, a l'[Annex B](#).

Com a conclusió de l'estudi de les possibles solucions, s'han detectat varies particularitats que s'enumeren a continuació:

- Encara que s'augmenti el nombre d'harmònics eliminats, el THD rarament disminueix per sota del 35 %.



- S'ha pogut notar que els harmònics 13<sup>è</sup> i 17<sup>è</sup> són els més difícils de cancel·lar (no es troben solucions factibles en cap dels índexs de modulació), sobretot quan es prova d'eliminar-los de forma conjunta.
- Si el nombre d'harmònics eliminats és parell, el rang d'índexs de modulació de la component fonamental on es troben solucions factibles sol ser major que en el cas on aquest nombre és senar.
- Independentment del nombre d'harmònics a eliminar, la principal dificultat rau en trobar un conjunt de solucions factibles per a valors superiors de l'índex de modulació de la component fonamental de 0.5.

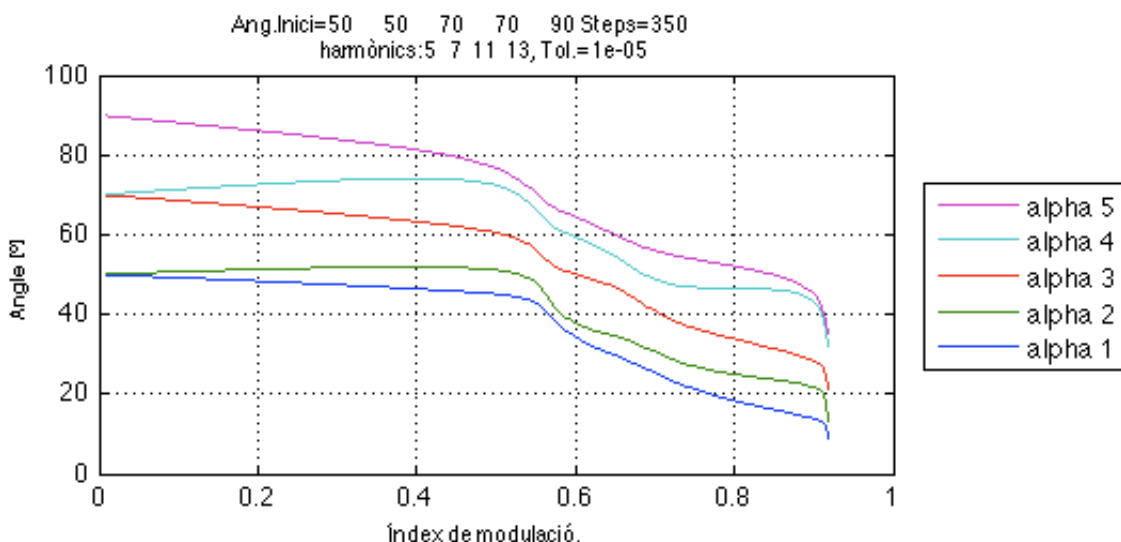


Fig 4.5. Angles calculats per eliminar els harmònics 5, 7, 11 i 13, partint de la solució inicial {49.9, 50.1, 69.9, 70.1, 89.9}, per al rang de mòdul de la fonamental [0.01, ..., 0.91] dividit en 350 passos i una tolerància de 1E-05.

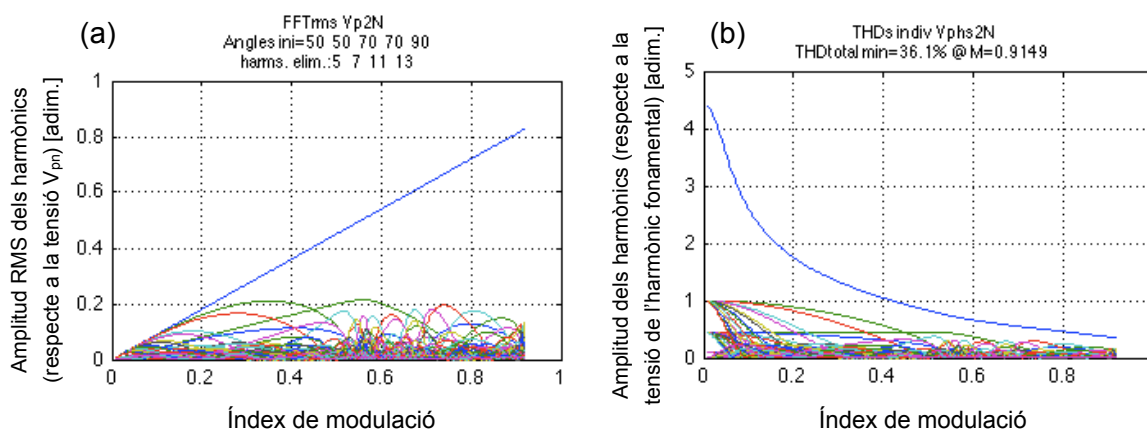


Fig 4.6. FFT (a), THD (b, blau) i SHDs (b, resta colors), tots en tant per ú, per als angles que eliminen els harmònics 5, 7, 11 i 13. El THD mínim assolit és de 36.1 %.



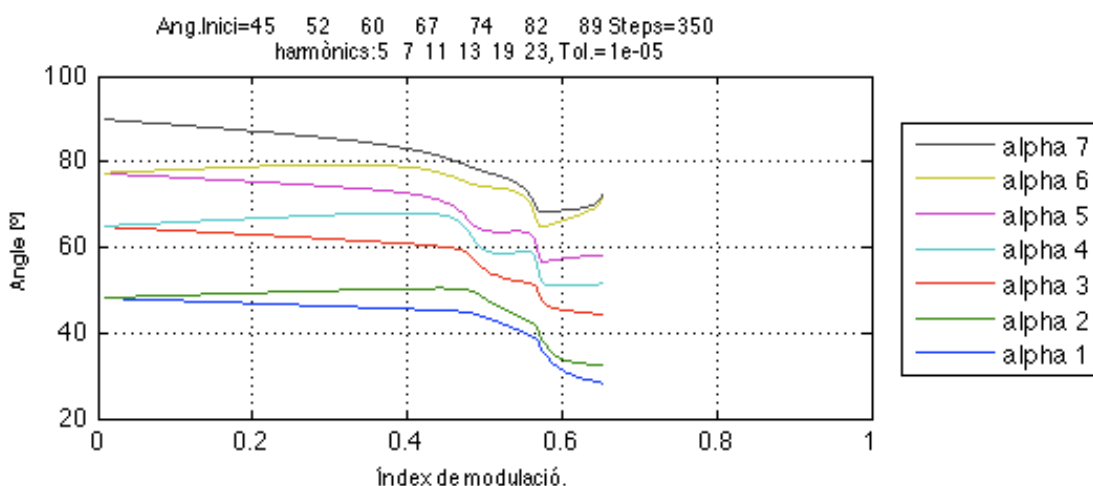


Fig 4.7. Angles calculats per eliminar els harmònics 5, 7, 11, 13, 19 i 23, partint de la solució inicial {45, 52, 67, 74, 89}, per al rang de mòdul de la fonamental [0.01, ..., 0.65] dividit en 350 passos i una tolerància de 1E-05.

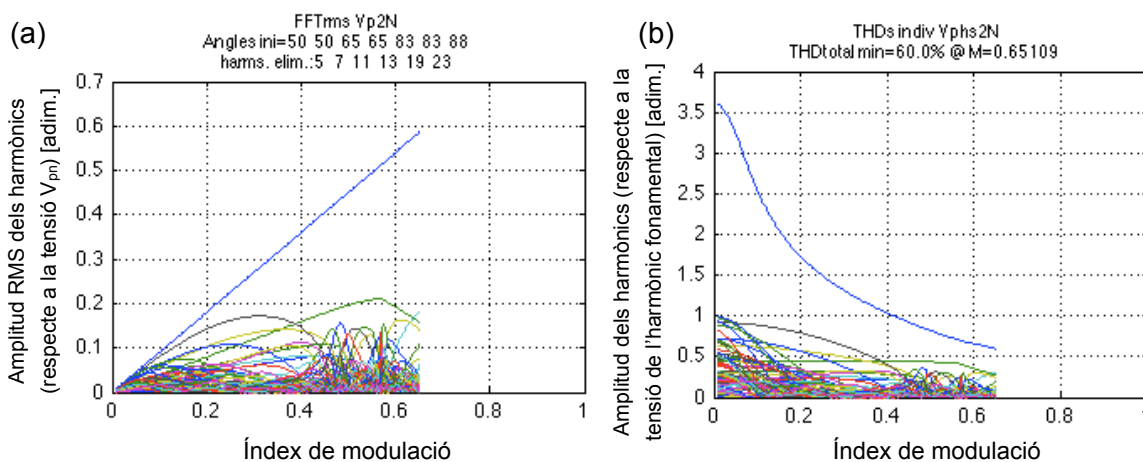


Fig 4.8. FFT (a), THD (b, blau) i SHDs (b, resta colors), tots en tant per ú, per als angles que eliminen els harmònics 5, 7, 11, 13, 19 i 23. El THD mínim assolit és de 60 %.





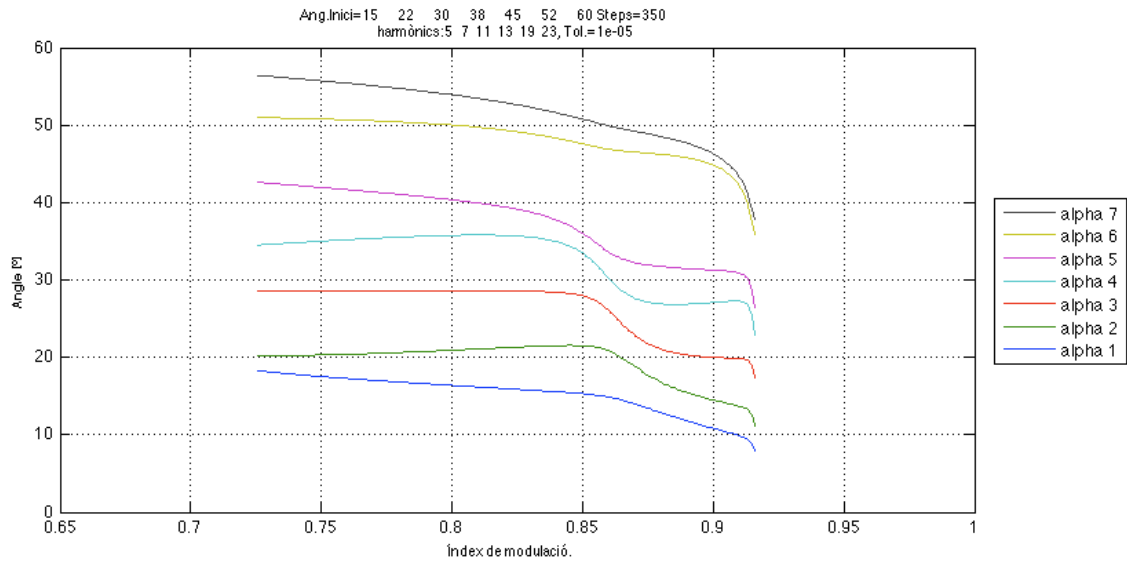


Fig 4.9. Angles calculats per eliminar els harmònics 5, 7, 11, 13, 19 i 23, partint de la solució inicial {15, 22, 30, 45, 60}, per al rang de mòdul de la fonamental [0.73, ..., 0.91] dividit en 350 passos i una tolerància de 1E-05.

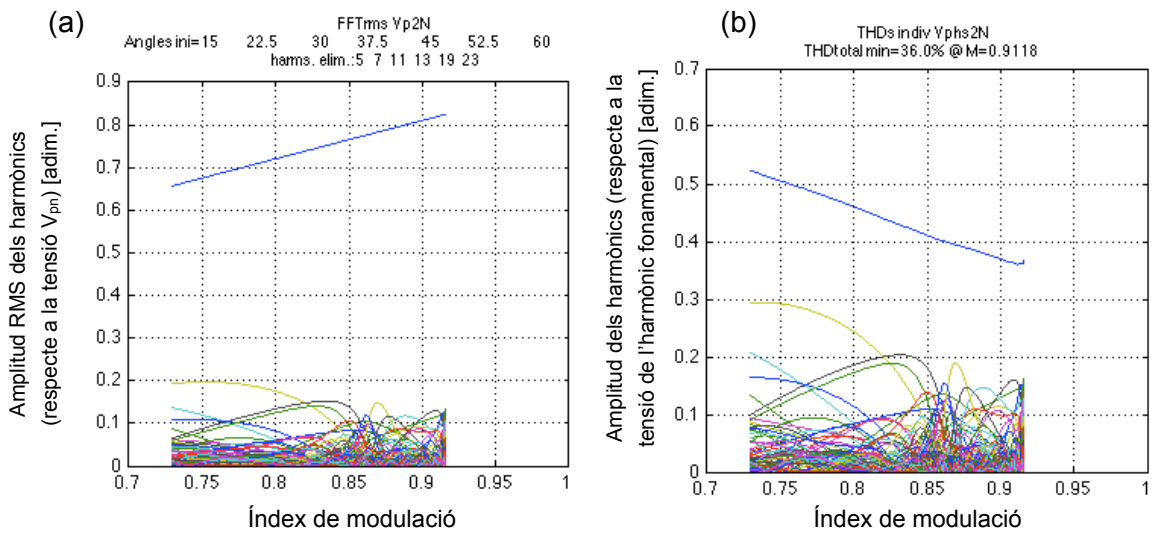


Fig 4.10. FFT (a), THD (b, blau) i SHDs (b, resta colors), tots en tant per ú, per als angles que eliminen els harmònics 5, 7, 11, 13, 19 i 23. El THD mínim assolit és de 36.1 %.



## 5. Programació del control

Com s'ha mencionat a l'apartat [3.2](#), el control de l'inversor es duu a terme en tres nivells diferenciats:

- **PC:** És on s'executa el programari que conté la interfície home-màquina (HMI) que permet ajustar els paràmetres de control.
- **Targeta dSpace:** Instal·lada al PC però amb un processador independent (PowerPC), és on s'executa en temps real i de forma determinista, el programa de control. Aquest s'ha creat conjuntament amb mòduls Simulink, codi MATLAB i C.
- **Targeta FPGA:** S'encarrega d'enviar els senyals d'accionament dels commutadors als drivers d'aquests, a l'instant adequat i segons la informació rebuda des de la dSpace. El llenguatge usat per a programar la FPGA és VHDL.

### 5.1. Interacció dSpace – FPGA

Abans de crear els programes per a la dSpace i la FPGA, cal decidir com interaccionaran entre elles, és a dir, quina informació es transmetran (en un sentit o potser en ambdós), així com cada quan i com.

Existeixen diverses respostes per a aquestes qüestions. Tot seguit s'enumeren algunes de les solucions que es van pensar en el moment del disseny:

- **Solució 1:** Enviament dels angles de commutació per al període de xarxa següent a la transmissió, des de la dSpace a la FPGA. És necessari un senyal addicional per indicar a la FPGA quan ocorre l'inici del període de xarxa.
- **Solució 2:** La FPGA conté en memòria una taula amb els valors dels angles per diferents valors de l'índex de modulació ( $m$ ). Així, la dSpace envia a la FPGA l'índex  $m$  resultant del control. L'actualització de l'ona amb el nou mòdul pot ocórrer instantàniament o a l'inici del següent període de xarxa.
- **Solució 3:** L'estat instantani dels convertidors s'envia des de la dSpace cap a la FPGA cada cop que alguna branca del convertidor canvia d'estat.

En la primera solució les dades enviades són nombres reals i, per tant, cal algun tipus de codificació per transmetre'ls en els 32 bits (menys els bits de control) del bus de dades. La codificació comporta una pèrdua de precisió en el valor dels angles que rep la



FPGA. Degut a això, es produeix un error en la coincidència dels instants de commutació reals respecte als teòrics, provocant l'aparició d'harmònics no desitjats.

La segona solució no presenta el mateix problema de pèrdua de precisió, ja que el compilador per a la FPGA permet introduir nombres reals que es codifiquen amb una alta precisió.

Tanmateix, resulta molt més complexe afegir una taula amb els angles a la FPGA, que fer-ho a la dSpace mitjançant el MATLAB. És per aquesta raó que s'ha escollit la tercera solució. A més, la complexitat de la rutina de transmissió (escrita en C per a la dSpace) es redueix respecte a la necessària per a la primera solució, on s'ha d'afegir una funció per a codificar els angles amb només 32 bits sense perdre precisió.

### 5.1.1. Solució adoptada

A la [Fig 5.1](#), es mostren els senyals que comparteixen la FPGA i la dSpace, especificant el sentit d'enviament de les dades.

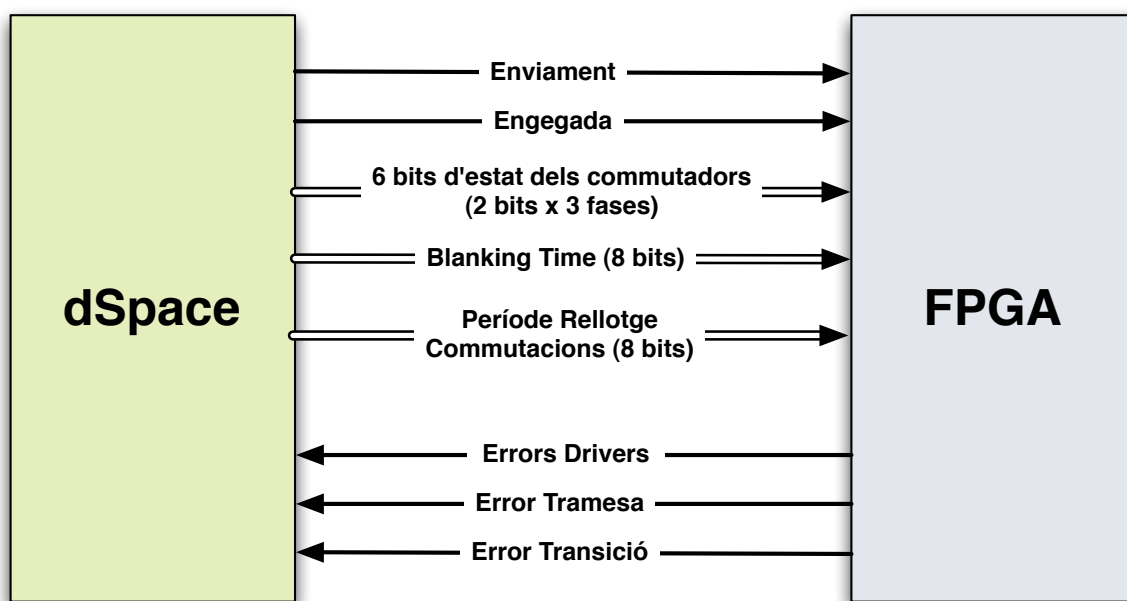


Fig 5.1. Senyals emprats a les transmissions entre dSpace i FPGA.



A continuació es descriuen els diferents senyals de la [Fig 5.1](#).

- **Enviament:** El flanc de pujada indica a la FPGA que pot llegir les noves dades del bus. S'activa quan la dSpace detecta que l'estat de qualsevol de les fases ha variat.
- **Enggada:** Senyal de lògica positiva que comanda l'encesa del convertidor.
- **Bits d'estat:** El convertidor està format per 12 commutadors (4 commutadors a cada fase), però el total d'estats possibles de cada fase es pot codificar amb 2 bits (veure [Annex C.](#)). Així, només són necessaris 6 bits per a la representació dels estats de les tres fases del convertidor.
- **Blanking Time:** Indica a la FPGA quin és el temps que ha d'esperar per estabilitzar el canvi d'un IGBT per poder accionar el següent segons l'ordre preestablert en les transicions d'estat.
- **Període Rellotge Commutacions:** Marca quin és el període del rellotge emprat a la FPGA per a comandar les commutacions dels IGBTs (en endavant anomenat *Rellotge Commutacions* o *Clk\_ST*).
- **Error Drivers:** Senyal que indica l'activació d'algun dels senyals d'alarma (per curtcircuit de l'IGBT o fallada de l'alimentació dels *drivers*) dels 6 *drivers* dels IGBTs.
- **Error Tramesa:** S'activa quan es detecten dades incoherents a la transmissió.
- **Error Transició:** S'activa quan la FPGA detecta alguna transició de P a N o viceversa. Aquestes transicions no estan permeses (veure [subapartat C.2.5](#) dels annexos).

A la [Fig. 5.2](#) es pot veure amb detall en quins instants es transmeten les dades. Cal notar que la transició real dels commutadors es produeix amb un retard respecte a la que ocorre en el programa de la dSpace, degut a la falta de sincronització entre la dSpace i la FPGA. Aquest retard és insignificant degut a que el rellotge de la FPGA que comanda les commutacions, pot arribar a funcionar a freqüències pròximes a la del rellotge intern (25.125 MHz). La freqüència d'aquest rellotge s'escull des de la interfície d'usuari.



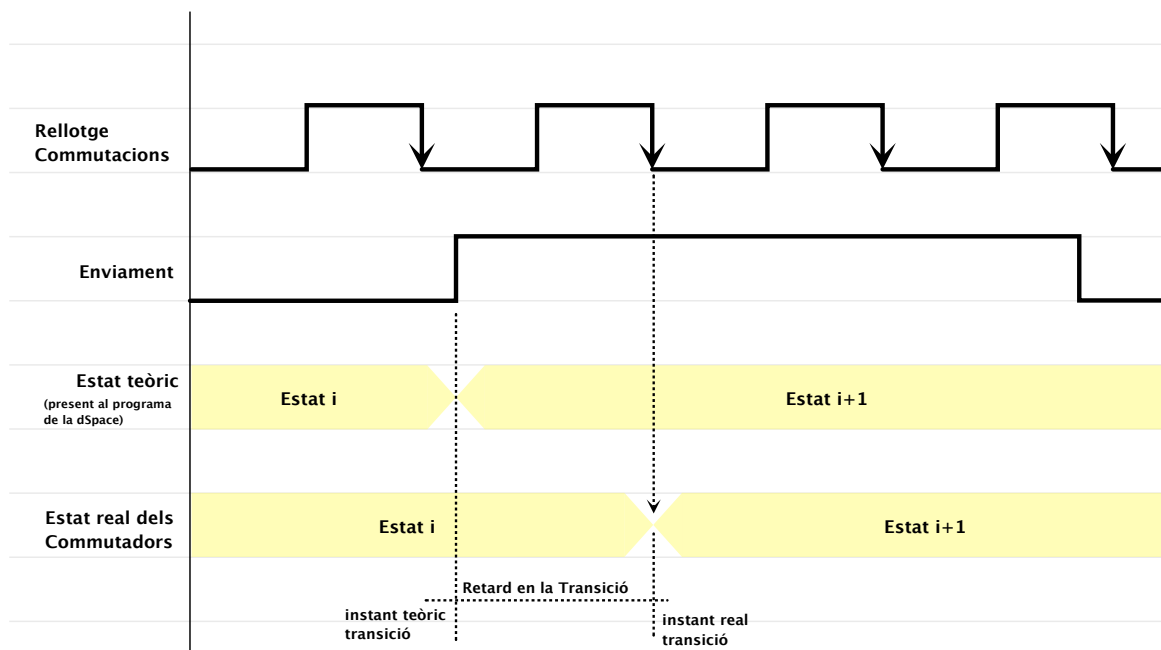


Fig 5.2. Diagrama temporal on es mostren les evolucions dels senyals entre la dSpace i la FPGA.

Tot seguit es descriu breument el programa que s'executa a la dSpace que compleix les especificacions anomenades anteriorment. La descripció de la programació de la FPGA, pel paper secundari que realitza aquesta en el funcionament del convertidor, s'ha relegat al [capítol C](#) dels annexos.

## 5.2. Programació de la dSpace

La dSpace disposa d'un processador on es pot executar codi independentment de la càrrega de feina del PC. La funció d'aquest codi serà l'execució del control i la gestió de les comunicacions amb la FPGA.

La programació de la dSpace s'ha fet mitjançant blocs de Simulink (versió 5.0.), inclòs a la *suite* de MATLAB v6.5. *release* 13. També s'ha fet servir codi C per a implementar funcions específiques, com el programa de transmissió de dades.

A la [Fig. 5.3](#), es pot veure l'estructura superior del programa realitzat amb blocs de Simulink.



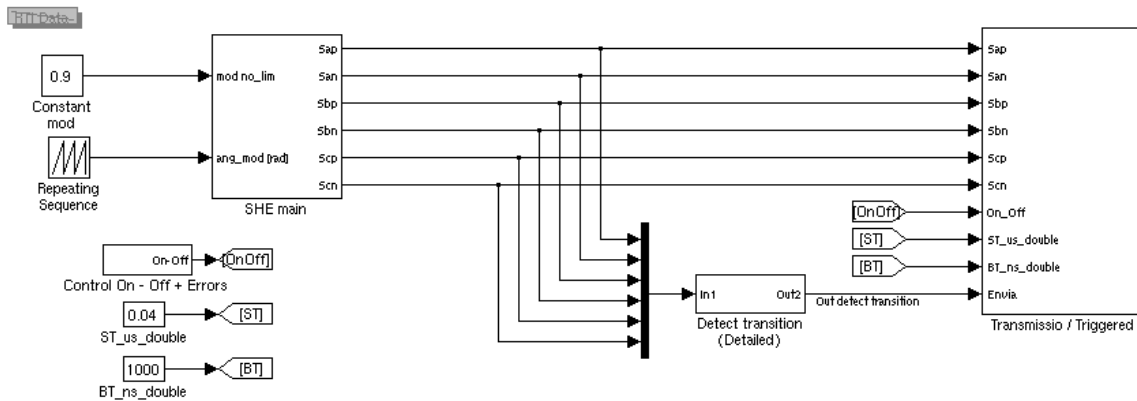


Fig 5.3.: Esquema general del model en anell obert en Simulink.

A continuació es descriuen els diferents blocs que componen el programa de la dSpace.

### 5.2.1. Subsistema SHE

El cor del programa resideix en el subsistema SHE, que genera l'estat codificat dels commutadors (veure [subapartat C.2.4.](#) dels annexos) en funció de l'ona de dent de serra (amb una freqüència de 50 Hz), de l'índex de modulació i de la taula amb els angles calculats *offline*, segons s'ha descrit a l'[apartat 4.4.](#)

Cal notar que tan sols es fan servir com a sortida els estats dels commutadors que es connecten als nivells 'p' i 'n' ( $S_k$ , on  $k \in \{1, 2, 3, 4, 5, 6\}$ ). Així es minimitza la quantitat de dades a enviar cap a la FPGA. Els estats dels commutadors que es connecten a 'O' ( $S_{jj}$ , on  $j \in \{1, 2, 3, 4, 5, 6\}$ ) s'obtenen a la FPGA a partir dels valors de  $S_{xp}$ ,  $S_{xn}$  i  $On\_Off$ , segons la [Taula 5.1.](#)

On/Off	$S_{xp}$	$S_{xn}$	S1	S22	S11	S2	Connexió a
0	x	x	0	0	0	0	Tots oberts
1	1	0	1	1	0	0	p
1	0	0	0	1	1	0	O
1	0	1	0	0	1	1	n
1	1	1	Estat Anterior				

Taula 5.1.: Taula de la veritat amb la codificació dels estats dels commutadors.

A l'[annex C.](#), es poden trobar tots els detalls d'aquesta programació, així com la forma d'enviar els senyals d'accionament dels *drivers* dels IGBTs per a cada estat de connexió



## 5.2.2. Subsistema Transmissió

La funció en C *transmissió.c* (compilada<sup>1</sup> en una llibreria *DLL*) selecciona les dades a enviar segons l'estat d'encesa/apagada del convertidor. En el primer cas (convertidor encès) s'envien els estats codificats dels commutadors i en el segon (convertidor apagat), els valors del període del *Rellojge Commutacions* i el *Blanking Time*. El valor del senyal d'engegada (0 o 1, per indicar apagada o funcionament, respectivament) sempre s'envia.

Les dades s'escriuen en els 32 bits del bus paral·lel destinats a E/S digitals. Aquests 32 bits s'agrupen en 4 *bytes* fent servir funcions predefinides del *Blockset* de la *dSpace*. Per una descripció detallada de la distribució dels 32 bits en els diferents *bytes* del port paral·lel d'E/S consultar [l'annex C](#).

La transmissió s'efectua seguint els cronogrames de les figures [5.4. i 5.5.](#), segons sigui l'estat del senyal d'engegada del convertidor:

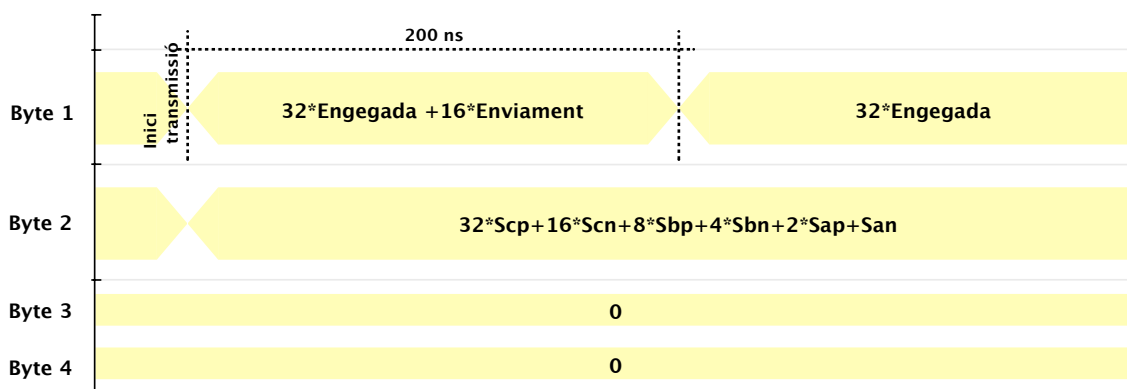


Fig 5.4.: Cronograma de la transmissió a nivell dels bytes del bus (32 bits). Convertidor engegat.

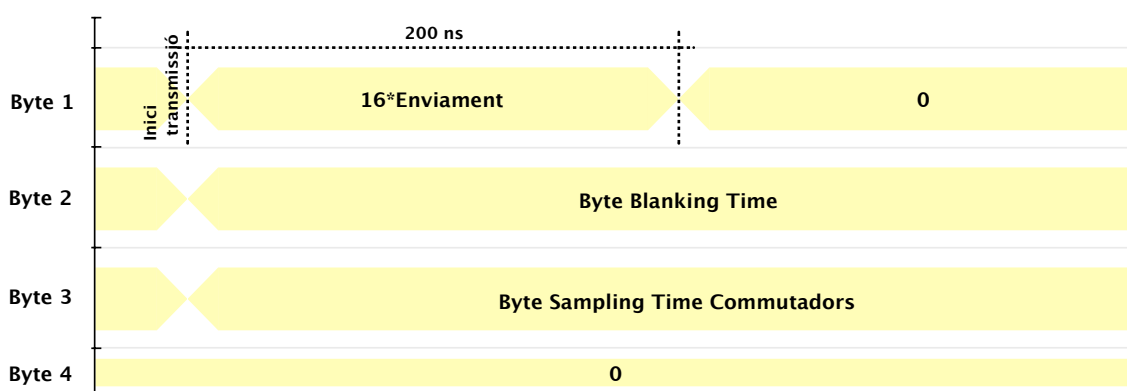


Fig 5.5.: Cronograma de la transmissió a nivell dels bytes del bus (32 bits). Convertidor apagat.

<sup>1</sup> Per a la compilació s'usa la funció MEX del MATLAB, escrivint:  
`>> mex transmissio.c`



## 6. Comparació dels resultats simulats amb els reals. Càrrega resistiva.

Per a estimar l'efectivitat de la modulació SHE en el convertidor NPC, s'ha decidit comparar els resultats obtinguts a les simulacions amb les mesures experimentals realitzades al convertidor.

S'han fixat dos criteris de comparació:

- Amplitud dels 50 primers harmònics no parells i de la component fonamental.
- Valor del THD (*Total Harmonic Distortion*) i SHD (*Selective Harmonic Distortion*). Les equacions per a calcular cadascun d'aquests dos paràmetres són:

$$THD = \frac{\sqrt{\sum_{i=2}^{nh} V_i}}{V_1}$$

Eq. 6.1.

$$SHD_i = \frac{V_i}{V_1}$$

Eq. 6.2.

El model emprat en el Simulink no contempla les pèrdues als commutadors (tant de commutació com de conducció), les de la font d'alimentació, ni les resistències internes dels condensadors. En canvi, si es tenen en compte la resistència intrínseca del filtre inductiu, per ser un valor que es pot mesurar i implementar amb facilitat.

El model usat es mostra a la [Fig. 6.1](#). A l'[Annex E](#), se'n detalla el funcionament.

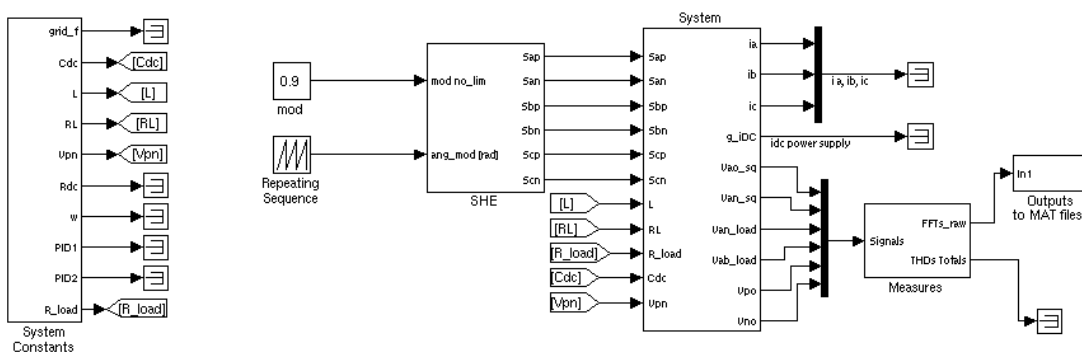


Fig 6.1.: Model de Simulink usat per a la simulació del sistema i l'obtenció de l'FFT (fitxer *SHE\_NPC\_RL.mdl*).





Els paràmetres propis de la simulació i del càlcul de les FFTs ([subapartat E.5.1.](#) dels annexos) es mostren a continuació.

- **Sampling Time simulació:** Temps entre els càlculs del Simulink.
- **Solver Simulink:** Mètode de resolució d'equacions diferencials usat.
- **Sampling Time FFT:** En el *Function Block* "FFT", dins del block *Mesures*, és el període de mostreig del senyal per al càlcul de l'FFT. Ha de ser un múltiple del *Sampling Time* de la simulació.
- **Freqüència Fonamental FFT:** 50 Hz.
- **Nombre d' Harmònics càlcul FFT ( $N_h$ ):** És el nombre d'harmònics retornats pel *Function Block FFT*.

## 6.1. Paràmetres d'assaig

A la [Fig 6.2.](#) es mostra a la configuració del convertidor emprada en les proves experimentals i en les simulacions, a més dels senyals considerats rellevants (en blau) i que s'han capturat i processat per a obtenir els resultats.

Les taules [6.1.](#), [6.2](#) i [6.3](#) mostren els valors dels paràmetres implicats en la configuració de les simulacions i les proves experimentals.

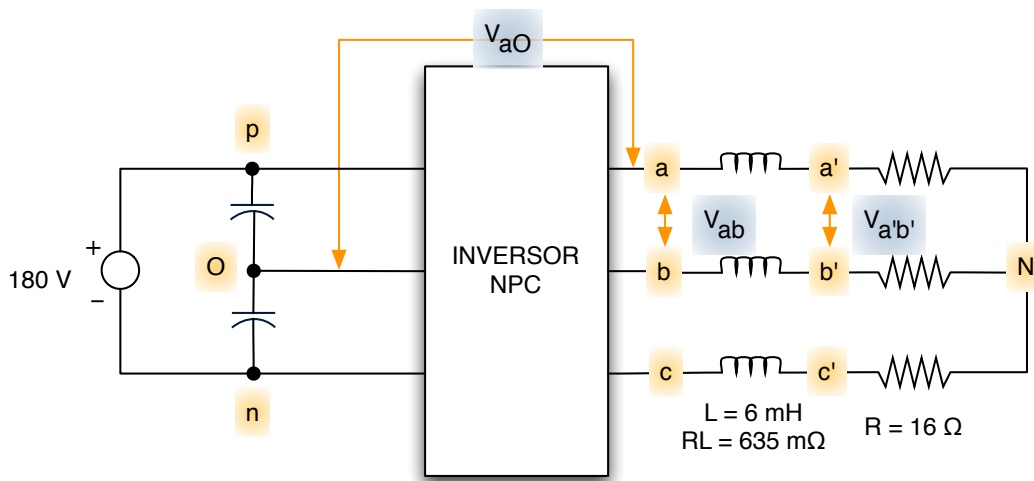


Fig 6.2.: Configuració del circuit de l'inversor NPC de tres nivells emprada en simulacions i proves experimentals.



	Model simulació
DC link voltage	180 V
DC link capacitance ( $C_1 + C_2$ )	3.3 mF
R Load	16 $\Omega$
L filter Inductance	6 mH
L filter Resistance	635 m $\Omega$

Taula 6.1.: Constants elèctriques de la simulació.

	Valors
<i>Sampling Time</i> Simulació	5 $\mu$ s (Fixed-Step)
Solver Simulink	ode1 (Euler)
<i>Sampling Time</i> FFT	50 $\mu$ s
Freqüència fonamental FFT	50 Hz
Nombre d'harmònics FFT	200

Taula 6.2.: Paràmetres de la simulació.

	valor
Índex de modulació de l'amplitud de la component fonamental	0.9
<i>Sampling Time</i> FPGA	40 ns
<i>Blanking Time</i>	1 $\mu$ s
<i>Sampling Time</i> dSpace	20 $\mu$ s

Taula 6.3.: Valors dels paràmetres del sistema usats en les proves experimentals.



## 6.2. Resultats obtinguts

Les formes d'ona en funció del temps dels senyals rellevants en el circuit, es mostren a la [Fig. 6.3.](#) per a les simulacions, i a les figures [6.4.](#) i [6.5.](#) per a les proves experimentals.

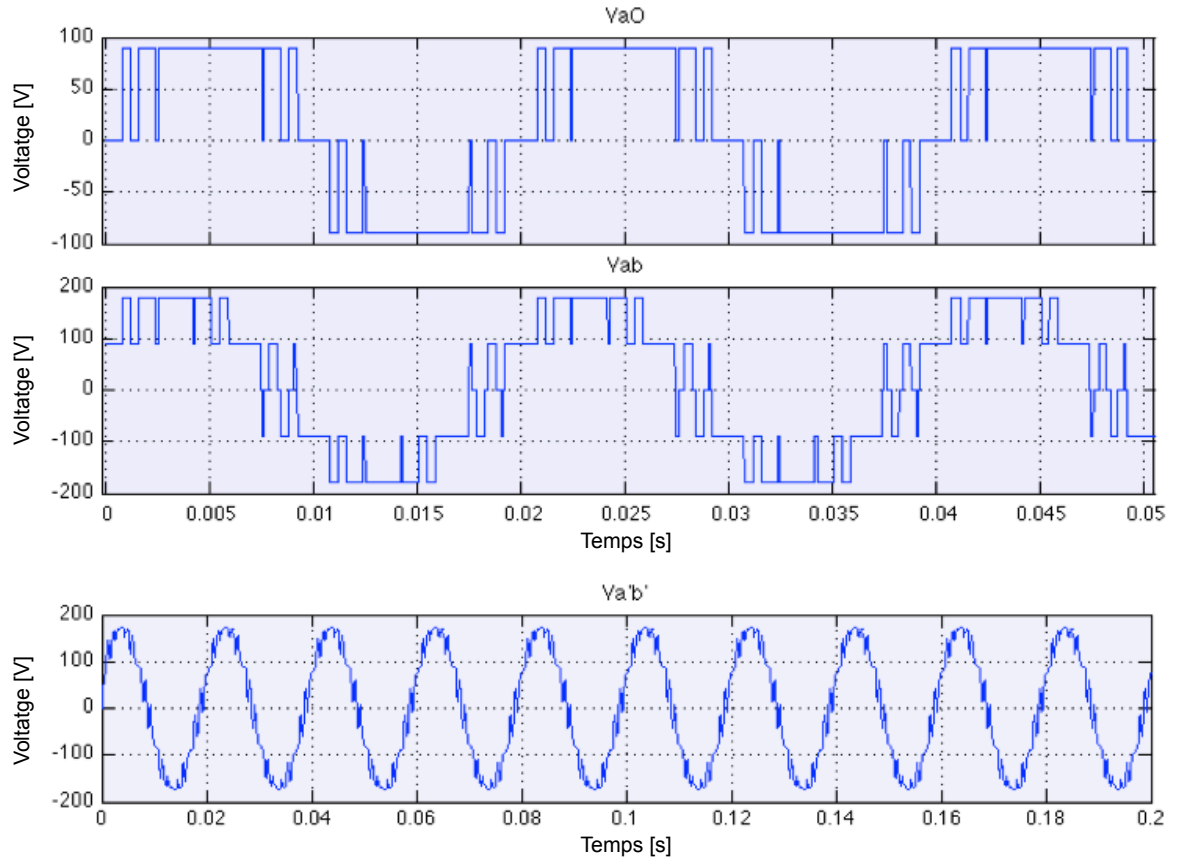


Fig 6.3.: Resultats de les simulacions amb el model SHE\_NPC\_RL. Voltatges de fase-punt O, fase-fase a la sortida de l'inversor i fase-fase després del filtre de sortida (de dalt a baix).



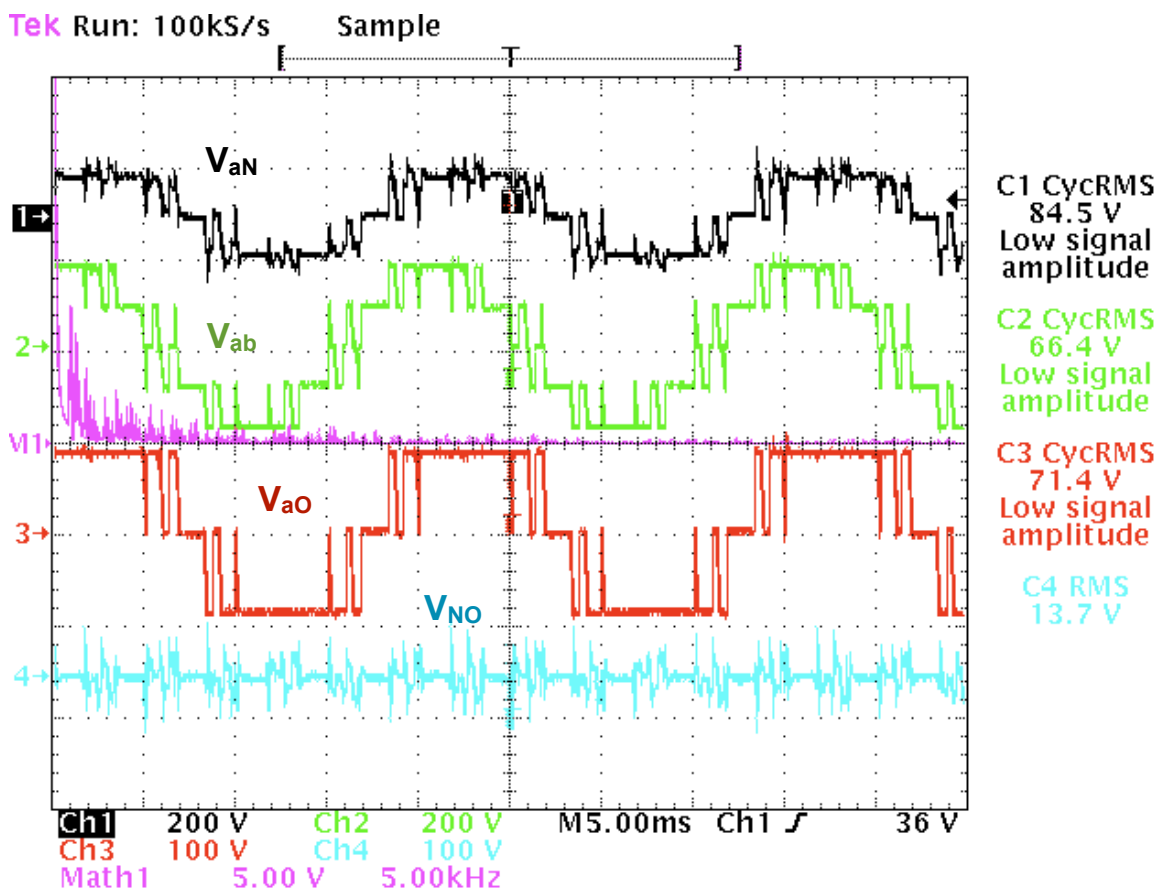


Fig 6.4.: Captures de l'oscil·loscopi.  $V_{aN}$  (Ch1),  $V_{ab}$  (Ch2),  $V_{aO}$  (Ch3) i  $V_{NO}$  (Ch4).

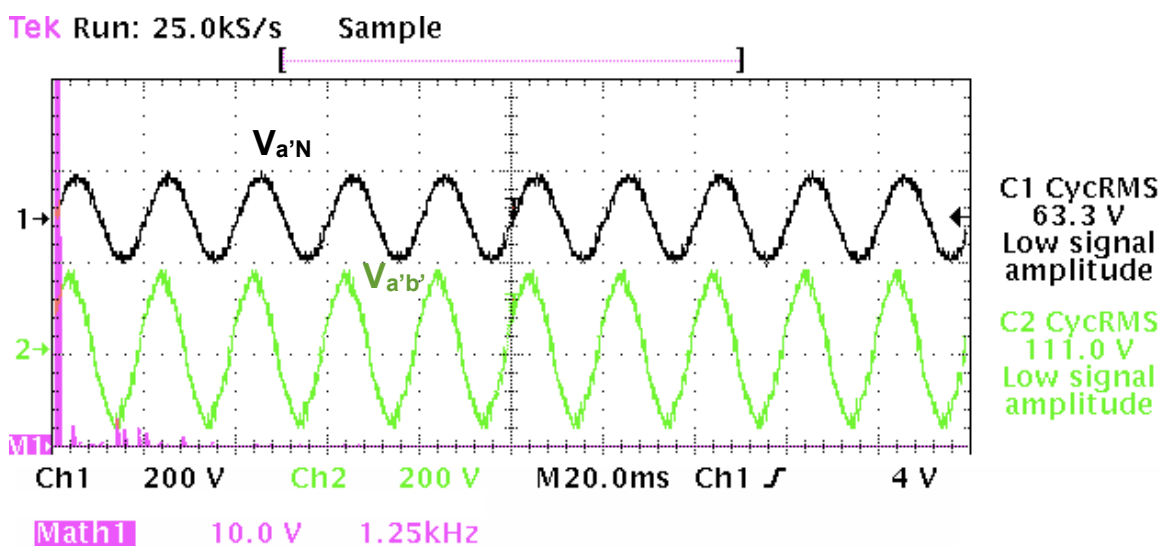


Fig 6.5.: Captures de l'oscil·loscopi. Formes d'ona de  $V_{a'N}$  (Ch1) i  $V_{a'b'}$  (Ch2).



Els gràfics de la [Fig. 6.6](#) i [6.7](#) mostren les amplituds dels harmònics corresponents al voltatge de pic (FFT) i respecte a la component fonamental (SHD), respectivament, per a les tensions  $V_{aO}$ ,  $V_{ab}$  i  $V_{a'b'}$ , obtingudes en les simulacions (blau) i en les proves experimentals (vermell).

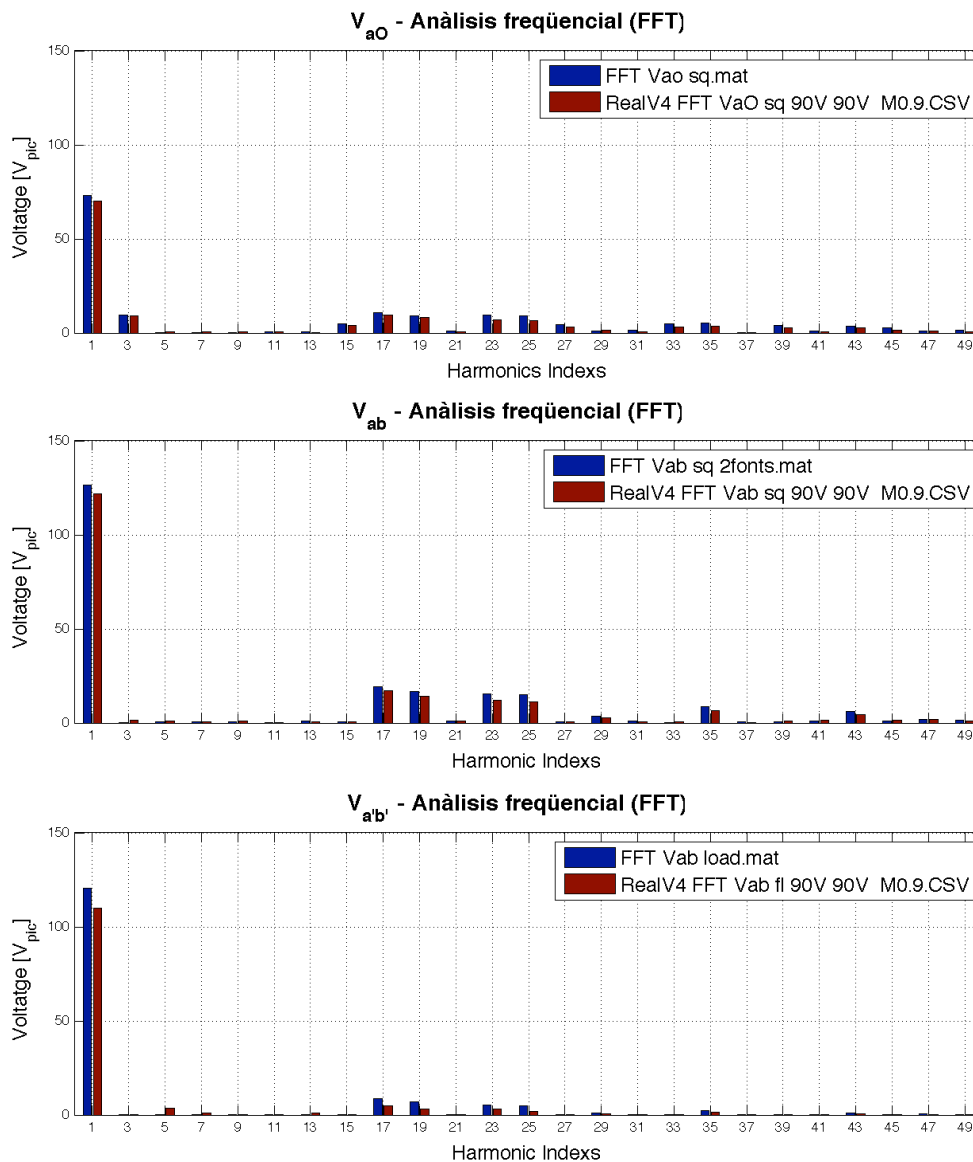


Fig 6.6.: Gràfics de les FFTs amb els valors de les amplituds dels harmònics, en volts, per als senyals  $V_{aO}$ ,  $V_{ab}$  i  $V_{a'b'}$ , obtinguts de les simulacions (blau, esquerra) i de les proves experimentals (vermell, dreta).



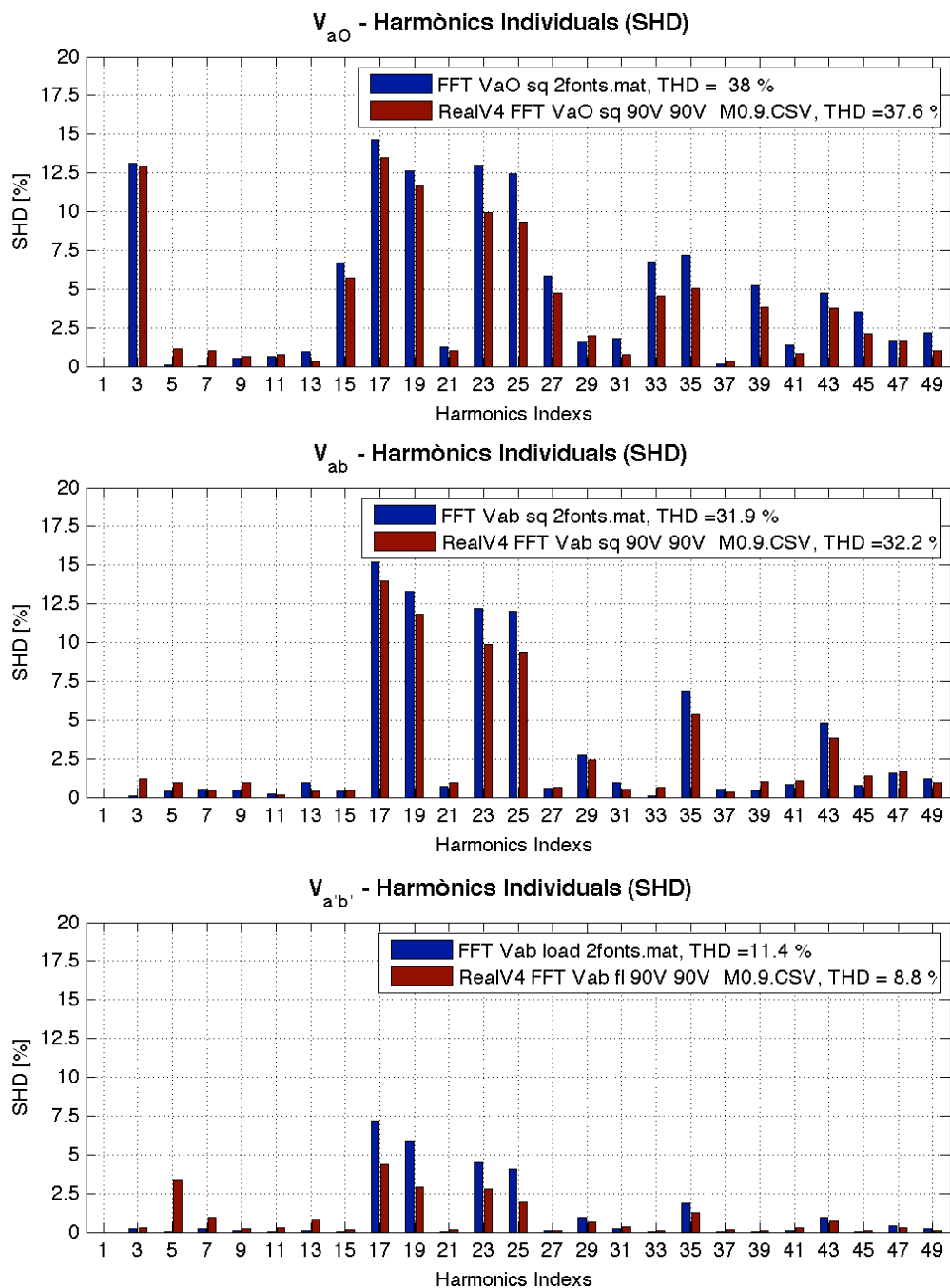


Fig 6.7.: Gràfics dels SHDs amb les amplituds dels harmònics respecte a la component fonamental dels senyals V<sub>ao</sub> V<sub>ab</sub> i V<sub>a'b'</sub>, obtinguts de les simulacions (blau, esquerra) i de les proves experimentals (vermell, dreta).



### 6.3. Observacions i conclusions

Es pot comprovar que les formes d'ona en funció del temps, obtingudes a la sortida de l'inversor ( $V_{x0}$  i  $V_{xy}$ ), són semblants a les obtingudes a les simulacions. Els gràfics amb els espectres freqüencials de cada cas així ho corroboren, mostrant inclús un menor contingut harmònic a freqüències per sobre dels 850 Hz (harmònic 17<sup>è</sup>). També cal notar que l'amplitud dels harmònics cancel·lats es pràcticament nul·la en les proves experimentals, assolint així el propòsit de la modulació.

Per tant, es pot afirmar que l'inversor funciona correctament fins al punt de connexió del conjunt filtre/càrrega.

Tot i així, quan s'observa l'amplitud dels harmònics respecte a la component fonamental (SHDs) de les formes d'ona a la càrrega ( $V_{xy}$ ), es veu una discordança entre els resultats de les simulacions i els de les proves experimentals, exactament en l'amplitud dels harmònics eliminats (5, 7, 11 i 13). Per aquesta raó, s'ha realitzat un estudi per investigar les possibles causes d'aquest fenomen. Aquest es desenvolupa a l'[Annex F](#).







## Conclusions

En el present projecte s'ha realitzat la implementació de la modulació SHE en un convertidor CC/CA NPC de tres nivells. La conclusió principal a la que s'ha arribat, tenint en compte els resultats obtinguts en els experiments realitzats, és el correcte funcionament de la modulació sobre l'inversor, acomplint així els objectius proposats inicialment.

Els punts més destacables en la realització del projecte són els següents:

- S'ha realitzat un estudi matemàtic de la modulació SHE per tal d'entendre els sistemes d'equacions no lineals implicats, que defineixen el contingut harmònic de l'ona respecte als angles de commutació de nivell d'aquesta.
- S'ha desenvolupat un programa en MATLAB per tal de trobar jocs d'angles que eliminin grups d'harmònics desitjats, per a un determinat rang de valors de l'índex de modulació de la component fonamental de la tensió de sortida del convertidor, de forma senzilla i ràpida per a l'usuari. El cor del programa resideix en l'algorisme de N-R, pensat per a la resolució numèrica de sistemes no lineals.
- S'han dissenyat els programes necessaris per a la dSpace i FPGA, a fi d'implementar la modulació SHE a l'inversor present al laboratori del GREP.
- S'ha millorat el protocol de comunicacions entre la dSpace i la FPGA heretat d'anteriors projectes, a fi de que consumeixi un temps de processat menor del processador de la dSpace.
- S'han comparat els resultats experimentals amb els de les simulacions, per tal de verificar el comportament de l'inversor, basant l'estudi en els espectres freqüencials de les ones de tensió alterna a la sortida de l'inversor. Els resultats obtinguts han sigut satisfactoris.
- S'ha realitzat un estudi del soroll electromagnètic en els cables de comunicació del circuit, per tal de determinar la seva possible relació amb l'activació arbitrària d'un senyal d'alarma. Els resultats han estat negatius, l'acoblament de soroll és insignificant.
- Seguint el punt anterior, s'ha optat per enfocar l'estudi en comprovar les connexions dels cables implicats en el senyal d'alarma, obtenint resultats positius, gràcies a la detecció d'una connexió errònia.



Com a proposta d'aspectes a millorar del sistema en el futur, es poden mencionar els següents punts:

- Dissenyar un llaç de control per tal de connectar l'inversor a la xarxa.
- Realitzar un llaç de control secundari per tal d'equilibrar el punt neutre O.
- Alimentar l'inversor mitjançant el segon convertidor ubicat a l'armari, com a rectificador actiu, i així obtenir una topologia *back-to-back* llesta per a funcionar amb l'emulador eòlic.
- Redissenyar i elaborar una placa de comunicacions digitals nova per tal de reconduir les pistes amb connexions errònies.

La realització del present projecte ha aportat els següents aspectes a la formació acadèmica del projectista:

- S'ha aprofundit en l'ús de MATLAB per al tractament de dades, la resolució d'equacions no lineals i la creació d'interfícies d'usuari
- S'ha aprofundit en el coneixement de la FPGA, el seu comportament i la seva programació.
- S'ha après a fer servir la placa dSPACE pel control de convertidors de potència, adquirint-se coneixement de les seves funcionalitats i de la seva programació, mitjançant l'entorn gràfic Simulink del paquet matemàtic MATLAB i el llenguatge de programació C.
- S'ha estudiat la topologia NPC per primer cop (no s'imparteix en cap de les assignatures de l'especialització en electrònica).
- S'han après quines són les diferents fonts de soroll elèctric així com els possibles acoblaments d'aquest en equips electrònics, a més de les diferents tècniques i bones pràctiques per evitar o atenuar la presència d'aquest en cables de transmissió de dades i plaques de circuit imprès.



## Agraïments

M'agradaria agrair la col·laboració inestimable dels meus dos directors, Alejandro Calle i Josep Bordonau, per la seva dedicació, energies i entusiasme durant la realització d'aquest projecte.

També vull donar les gràcies a la resta de companys del GREP; En Salvador Alepuz, Joan Nicolás, Sergi Busquets, Miquel Verdaguer i Xavier Andreu, així com en Samir Kouro de Ryerson University, pels seus suggeriments i solucions que m'han proporcionat davant dels problemes que han anat sorgint en el transcurs del projecte.

Finalment vull tenir unes paraules d'agraïment per la meva família, amics i en especial a l'Eva, pel seu suport emocional en els moments difícils, i al meu pare Lluís per a realitzar l'enquadernació del PFC.

A tots moltes gràcies.





## Bibliografia

### Referències bibliogràfiques

- [1] ORTEGA, J. D.; *Emulador experimental de un sistema aerogenerador con tecnología multinivel*; Barcelona, Projecte Final de Carrera ETSEIB, 2005.
- [2] CALLE, A.; *Emulador d'un sistema eòlic connectat a la xarxa elèctrica amb tecnologia back-to-back de tres nivells*; Barcelona, Projecte Final de Carrera ETSEIB, 2009.
- [3] ALEPUZ, S.; BUSQUETS-MONGE, S.; BORDONAU, J.; MARTINEZ-VELASCO, J.A.; SILVA, C.A.; PONTT, J.; RODRIGUEZ, J.; *Control Strategies Based on Symmetrical Components for Grid-Connected Converters Under Voltage Dips*. Industrial Electronics, IEEE Transactions on. Volume: 56 , Issue: 6, Publication Year: 2009 , Page(s): 2162 - 2173 ,
- [4] ALEPUZ, S.; CALLE, A.; BUSQUETS-MONGE, S.; BORDONAU, J.; KOURO, S.; BIN WU.; *Control scheme for low voltage ride-through compliance in back-to-back NPC converter based wind power systems*, Industrial Electronics (ISIE), 2010 , IEEE International Symposium on. 4-7 July 2010
- [5] CALLE, A.; ROCABERT, J.; BUSQUETS-MONGE, S.; BORDONAU, J.; ALEPUZ, S.; PERACAULA, J.; *Three-level three-phase neutral-point-clamped back-to-back converter applied to a wind emulator*. Power Electronics and Applications, 2009. EPE '09. 13th, European Conference on. Publication Year: 2009 , Page(s): 1 - 10.
- [6] PATEL, H. & HOFT, R.: *Generalized Techniques of Harmonic Elimination and Voltage Control in Thyristor Inverters: Part I - Harmonic Elimination*. IEEE Transactions on Industry Applications, Vol. IA-9, No. 3, May/June 1973.
- [7] SIRISUKPRASERT S, *Optimized Harmonic Stepped-Waveform for Multilevel Inverter*, M.Sc. Thesis, Department of Electrical and Computer Engineering, Virginia Polytechnic Institute and State University (Virginia Tech), September 1999.
- [8] AKBARI H, GHAREHPETIAN G.B. *Harmonic Distortion Minimization in Multilevel Converters for a Wide Range of Modulation Indexes*, ACEMP'07 and ELECTROMOTION'07 Joint meeting, 10-12 September 2007 Bodrum Turkey.



[9] TIANHAO TANG, JINGANG HAN, XINYUAN TAN. *Selective Harmonic Elimination for a Cascade Multilevel Inverter*, 2006 IEEE International Symposium on Industrial Electronics, Vol. 2, July 2006

[10] CHIASSEON J.N, TOLBERT L.M, MCKENZIE K.J, ZHONG DU. *Elimination of harmonics in a multilevel converter using the theory of symmetric polynomials and resultants*, IEEE Transactions on Control Systems Technology, Volume 13, Issue 2, Mar 2005

[11] HOSSEINI AGHDAM M.G, FATHI S.H, GHAREHPETIAN G.B, *Elimination of Harmonics in a Multi-Level Inverter with Unequal DC Sources Using the Homotopy Algorithm* IEEE International Symposium on Industrial Electronics, 2007, ISIE 2007, 4-7 June 2007

[12] OZPINECI B, TOLBERT L.M, CHIASSEON J.N. *Harmonic optimization of multilevel converters using genetic algorithms*, IEEE Power Electronics Letters, Volume 3, Issue 3, Sept. 2005.

[13] A. KASHEFI KAVIANI, S.H. FATHI, N. FAROKHNIA, A. JAHANBANI ARDAKANI, *PSO, an effective tool for harmonics elimination and optimization in multi-level inverters*, Industrial Electronics and Applications, May 2009. 4th IEEE Conference.

[14] BARKATI S, BAGHLI L, BERKOUK E.M, BOUCHERIT M., *Harmonic elimination in diode-clamped multilevel inverter using evolutionary algorithms*, Electr. Power Syst. Res. (2008), doi:10.1016/j.epsr.2008.03.010.

[15] DSPACE FAQ; *Handling Overrun Situations*; FAQ Version: 1 / 2010-12-29, [www.dspace.de/shared/support/faqpdf/FAQ242.pdf](http://www.dspace.de/shared/support/faqpdf/FAQ242.pdf), 28 de octubre de 2010 0:00

[16] OTT, HENRY W.; *Noise Reduction Techniques in Electrical Systems*; Ed. John Wiley & Sons, New York, 1988.

[17] FUNDACIÓN ECOLOGÍA Y DESARROLLO Y ACCIÓNATURA; *Cálculo de emisiones por consumo eléctrico*. Barcelona, 2010.

[<http://www.ceroco2.org/calcular/calculadora1/default.aspx>, 9 de Febrer de 2010]



## Bibliografia complementària

Altres continguts relacionats amb la modulació SHE, altres modulacions emprades en inversors de tres nivells i l'ús de la dSpace i el MATLAB.

HOLMES, D. GRAHAME, LIPO, THOMAS A.; *Pulse Width Modulation for Power Converters, Principles and practice*; Piscataway, NJ; IEEE Press Series on Power Engineering; p. 396–410.

RASHID, MUHAMMAD H.; *Power Electronics Handbook*; San Diego, California; Academic Press; p. 237

BOIX, ORIOL, *et. al.*; *Tecnología Eléctrica*; Barcelona, Ediciones CEYSA, 2002.

AKIRA, N., ISAO, T., AKAGI, H.; *A New Neutral-Point-Clamped PWM Inverter*; IEEE Transactions on Industry Applications; Vol. 1A-17(5), 1981.

S. BUSQUETS-MONGE, S. SOMAVILLA, J. BORDONAU, D. BOROYEVICH, *A Novel Modulation for the Comprehensible Neutral-Point Balancing in the Three Level NPC Inverter with Minimum Output Switching-Frequency Ripple*, IEEE Power Electronics Specialists Conference, 2004.

LI, L., *et al.*: *Multilevel Selective Harmonic Elimination PWM Technique in Series-Connected Voltage Inverters*, IEEE Transactions on Industry Applications, Vol. 36, No. 1, January/February 2000.

DSPACE; *DS1103, Hardware Reference*; Alemanya; dSPACE 2003.

DSPACE; *RTlib Reference*; Alemanya; dSPACE 2003.

DSPACE; *ControlDesk, Experiment Guide*; Alemanya; dSPACE 2001.

GILABERT, A., *Seminario dSPACE*, Barcelona, Grup de Recerca en Electrònica de Potència, Departament d'Enginyeria Electrònica; ETSEIB, 2003.

UNIVERSITY PROGRAM DESIGN LABORATORY PACKAGE; *User Guide*; Altera, 2001.

MATHWORKS, INC., *La edición de estudiante de Simulink*, Madrid, Prentice Hall, 1998.

MATHWORKS INC., THE; *Support*; [<http://www.mathworks.com/support/>]

