

SOBRE LA DIAGRAMABILIDAD DE SISTEMAS DE TIEMPO REAL HIBRIDOS

M. Zambón y J. Santos

Dep. Ing. Eléctrica, Instituto de Ciencias e Ingeniería en Computación
Universidad Nacional del Sur - 8000 Bahía Blanca - Argentina

Palabras claves: Tiempo Real Duro, Tiempo Real Blando, Sistemas Híbridos, Diagramabilidad

Resumen

Pese a que en la mayoría de los sistemas reales coexisten tareas de tiempo real blando y duro, al momento de estudiar su diagramabilidad, suele tratárselas separadamente. En el presente trabajo se estudia la diagramabilidad de un sistema de tiempo real híbrido compuesto por tareas esporádicas de tiempo real duro (alarmas) y periódicas de tiempo real blando, en un ambiente multitarea-monoprocesador. Las primeras fueron simuladas en un hardware desarrollado al efecto. Las tareas periódicas blandas fueron simuladas por software. El ambiente elegido es un sistema operativo en modo protegido desarrollado sobre un microprocesador 80386DX de Intel.

SOBRE LA DIAGRAMABILIDAD DE SISTEMAS DE TIEMPO REAL HIBRIDOS

Resumen

Pese a que en la mayoría de los sistemas reales coexisten tareas de tiempo real blando y duro, al momento de estudiar su diagramabilidad, suele tratárselas separadamente. En el presente trabajo se estudia la diagramabilidad de un sistema de tiempo real híbrido compuesto por tareas esporádicas de tiempo real duro (alarmas) y periódicas de tiempo real blando, en un ambiente multitarea-monoprocesador. Las primeras fueron simuladas en un hardware desarrollado al efecto. Las tareas periódicas blandas fueron simuladas por software. El ambiente elegido es un sistema operativo en modo protegido desarrollado sobre un microprocesador 80386DX de Intel.

1. Introducción

Se dice que un sistema es de tiempo real cuando sus resultados no sólo deben ser correctos desde un punto de vista aritmético-lógico, sino que además deben producirse antes de un determinado instante, llamado vencimiento [1]. Si el sistema no tolera ninguna pérdida de vencimiento, se dice de Tiempo Real Duro. En este caso, la pérdida de algún vencimiento puede dar lugar a consecuencias catastróficas. Si se pueden perder algunos vencimientos, se dice que es de Tiempo Real Blando. En realidad, en un mismo sistema suelen coexistir tareas de tiempo real duro y de tiempo real blando, aunque la bibliografía del tema, al momento de estudiar su diagramabilidad, generalmente las trata independientemente. Un sistema de tiempo real se dice diagramable cuando puede atender a todas sus tareas sin perder vencimientos.

De acuerdo a la frecuencia de arribo, las tareas se pueden clasificar en:

- *periódicas*: Poseen una frecuencia de arribo constante; generalmente sus vencimientos son iguales a los períodos
- *semiesporádicas*: Se producen con cierta frecuencia irregular. Pese a que su período no es constante, poseen un mínimo tiempo de intearribo predecible.
- *esporádicas*: Ocurren excepcionalmente. Sus vencimientos son, en general, muy cortos. Este tipo de tareas son casi siempre de tiempo real duro (v.g. alarmas como el recalentamiento de un reactor en una central nuclear). Cuando ocurren, conducen a menudo a la detención del sistema controlado.

En este trabajo analizaremos un sistema híbrido compuesto por tareas periódicas de tiempo real blando que ocasionalmente son bloqueadas por tareas esporádicas de tiempo real duro. Cuando esto ocurre, las tareas esporádicas deben ser atendidas inmediatamente, lo que puede llevar a la pérdida de vencimientos en las tareas periódicas. Las tareas esporádicas, en cambio, al ser de tiempo real duro, no pueden perder vencimientos. El objetivo de este estudio es obtener información experimental acerca de la ocurrencia estadística de pérdidas de vencimientos en función del tamaño de la ranura.

El resto del trabajo se organiza como sigue: En la Sección 2 se hace una introducción a la diagramabilidad de sistemas de tiempo real. En la Sección 3 se describe el banco experimental utilizado para simular las tareas esporádicas. En la Sección 4 se describe el problema y cómo fue atacado. En la Sección 5 se exponen y analizan los resultados obtenidos experimentalmente. Finalmente, en la Sección 6, se presentan las conclusiones.

2. Diagramabilidad de sistemas de Tiempo Real

Dado un sistema de n tareas podemos definir un conjunto de reglas, denominado *disciplina de prioridades*, que establece una relación de precedencia lineal en la atención a cada tarea. Este orden establecido es llamado *pila de prioridades* [2]. Si la pila de prioridades es

creada durante la inicialización del sistema y luego permanece inalterada se dice que la disciplina de prioridades es *estática*. Si, en cambio, esta pila de prioridades varía con el tiempo, decimos que la disciplina de prioridades es *dinámica*. Ejemplos de disciplinas de prioridades dinámicas son la *Rueda Cíclica Justa* (también denominada Fair Round Robin) y el *Menor Tiempo a la Crisis* (LTC). En la primera, la tarea que es atendida pasa a ocupar el último lugar en la pila de prioridades mientras que las otras ascienden una posición. En LTC las tareas que están más próximas a sus vencimientos tienen preferencia al momento de la atención.

Un caso particular de disciplina de prioridades estática lo constituye la disciplina de *Períodos Monotónicos Crecientes* (PMC), en la cual la máxima prioridad es asignada a la tarea que posee el menor período. Se puede demostrar que esta disciplina de prioridades es óptima en el sentido que si un sistema cualquiera es diagramable bajo alguna disciplina de prioridades fijas, entonces también lo es por PMC [3]. Esta disciplina de prioridades ha sido adoptada por el Departamento de Defensa de Estados Unidos y aceptado como norma *de facto* por empresas como Honeywell, IBM, Boeing, General Electric, NASA, etc.

En lo que resta del presente trabajo, sin pérdida de generalidad, consideraremos las siguientes suposiciones como válidas:

1. El tiempo es ranurado. Esto significa que existen unidades atómicas de tiempo denominadas *ranuras*. El tiempo de ranura, simbolizado T_r , se toma como unidad de tiempo. Las ranuras son notadas 1, 2, ...
2. Los períodos son múltiplos enteros del tiempo de ranura
3. Los vencimientos de las tareas son iguales a los respectivos períodos
4. En el instante inicial de nuestro análisis se da la peor condición de carga posible cuando las tareas son independientes entre sí, esto es, una generación simultánea de todas las tareas del sistema.

Consideremos un sistema $S(n)$ de n tareas, cada una de ellas caracterizada por su período T_i , su vencimiento D_i y el tiempo de ejecución C_i , todos expresados en ranuras. Mientras sean aplicables las suposiciones arriba mencionadas, se puede establecer [2] un método sistemático para determinar si un sistema es diagramable por PMC. El Método de las Ranuras Vacías dice que el sistema es diagramable sí y sólo sí, para $1 < i < n$:

$$\sum_{h=1}^{i-1} C_h / T_h < 1$$

$$T_i \geq e_{C_i, (i-1)} = \text{menor } t \text{ tal que } t = C_i + \sum_{h=1}^{i-1} C_h \left\lceil \frac{t}{T_h} \right\rceil$$

En esencia, lo que expresan las fórmulas es que al sistema de $(n-1)$ tareas puede incorporársele una i -ésima tarea si el sistema es no saturado y, luego de atender los requerimientos de las tareas de mayor prioridad, quedan C_i ranuras libres. Cuando una tarea no concluye su ejecución antes del vencimiento, se dice que *entró en crisis*, o que *se produjo una crisis en el sistema*.

3. Banco Experimental de Tiempo Real

El *Banco de Ensayo de Tiempo Real* [4] es la base física sobre la cual se desarrollaron los ensayos que conforman el núcleo del presente trabajo. El banco está conformado por seis motores de corriente continua, cada uno de los cuales posee adosado un índice que se mueve entre dos sensores ópticos a cada uno de los cuales se encuentra asociado un segundo par, denominado *fin de carrera*. El primer sensor simula la generación de una tarea, que debe ser atendida antes que el índice sea detectado por el fin de carrera. Por lo tanto, el tiempo de

vencimiento estará dado por el tiempo que tarda el índice en desplazarse entre el sensor y el fin de carrera. Como debido a la inercia de cada motor, la velocidad variable y otros factores estocásticos, se habría hecho muy complejo el desarrollo de la ecuación exacta que rige el movimiento de cada motor, definimos como crisis, o pérdida del vencimiento para un motor, a la activación del fin de carrera *sin que el motor haya recibido la orden de cambiar el giro*, es decir, sin que la tarea que atiende al motor correspondiente haya seteado el bit de cambio de sentido.

Los motores están alimentados por medio de reguladores serie LM317, que permiten una tensión regulada variable de salida. El manejo de los motores se realiza mediante una llave en configuración “H”, que permite invertir la tensión en la bobina del motor y por lo tanto su sentido de giro. La lógica utilizada para manejar el puente de transistores es TTL de colector abierto.

Los cables que transportan la señal de los sensores son cables de cobre blindados, con el blindaje puesto a tierra en el extremo que llega a una placa de paso, a partir de la cual las señales son transportadas a la plaqueta de control mediante un cable plano. En la placa de control tanto la entrada proveniente de los sensores como las salidas que son llevadas hacia la computadora están aisladas por compuertas inversoras Schmitt Trigger. Los flip-flops utilizados tienen, tanto en sus entradas de reloj como en sus salidas, capacitores destinados a filtrar el ruido. Todas estas medidas de protección, que en su conjunto lograron una buena inmunidad al ruido, se efectuaron a expensas de una degradación en la velocidad de respuesta de la lógica, que de todas maneras es despreciable con respecto a las constantes de tiempo mecánicas del sistema.

Las señales de los sensores que indican la inversión de giro se mezclan en un circuito lógico para llegar a la PC o al dispositivo controlador como una única señal. Los fines de carrera se mezclan en un circuito lógico similar. Las señales de los sensores y de los fines de carrera están intersectadas con el sentido de giro del motor para impedir activaciones espúreas. Tanto las señales de los sensores como las de los fines de carrera actúan sobre el reloj de un flip-flop del tipo D, que es el encargado de conservar la información. Una vez que la PC o el dispositivo controlador leen el estado del flip-flop, éste puede ser reseteado nuevamente. A continuación se muestra esquemáticamente el circuito lógico encargado de la adaptación de las señales provenientes de los sensores.

La comunicación del Banco con la computadora se realiza a través de una placa de Entrada/Salida Diot 48, que tiene tres puertos de entrada de 8 bits cada uno y tres de salida también de 8 bits. Además posee un Timer 8253 y un par de entradas para manejo de interrupciones.

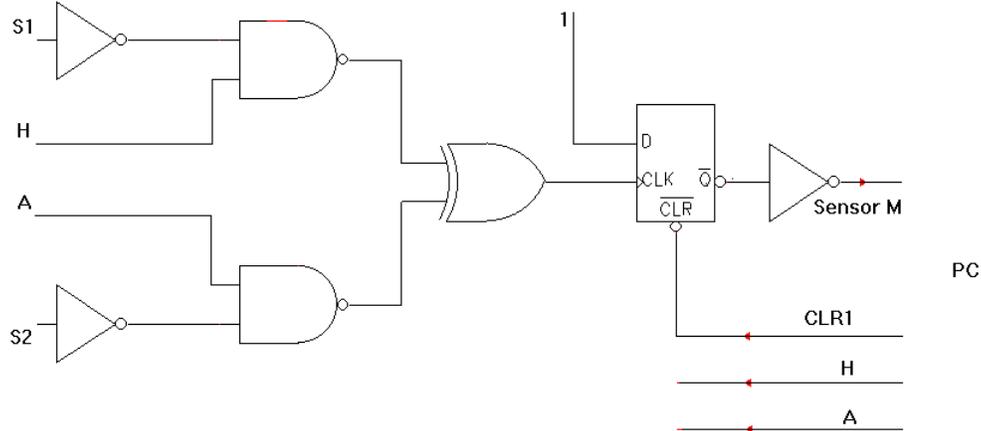


Fig. 1. S1, S2 simbolizan los sensores. H y A, los sentidos de giro

4. Planteo del problema.

El objetivo de este trabajo es estudiar la diagramabilidad de un conjunto de tareas periódicas de tiempo real blando y esporádicas de tiempo real duro. Para ello se trabajó en un ambiente multitareas provisto por un sistema operativo que opera en modo protegido sobre una computadora Intel 80386DX [4]. El sistema operativo fue desarrollado íntegramente en el Laboratorio de Sistemas Digitales de la Universidad Nacional del Sur [5].

Decimos que una tarea es *generada* o *arriba* cuando entra en la pila de prioridades y reclama el uso del procesador para poder ser ejecutada. Las tareas periódicas son generadas por el reloj interno de la PC y consisten en ciclos ociosos, de una ranura de duración. Las tareas esporádicas son generadas en el Banco de Tiempo Real descrito en la sección anterior. El sistema operativo consta de un *despachador* que decide, de acuerdo a la prioridad de cada tarea, cuál de ellas será ejecutada, produciéndose una conmutación a la tarea elegida. En este punto es conveniente hacer una aclaración: Aparentemente, al estar los sensores ubicados en una posición fija, se podría asumir que estas tareas son periódicas. Sin embargo, la suposición de las mismas como esporádicas se basa en las siguientes consideraciones:

- Los mínimos tiempos inter-arribo de estas tareas son mucho mayores que los de las tareas generadas por el timer de la PC
- Los vencimientos son mucho menores que los intervalos interarribo.
- Debido a la inercia mecánica de los motores, éstos se encuentran buena parte del tiempo frenando o acelerando, lo que produce variaciones no sistemáticas en las velocidades de los motores, y por lo tanto, un *jitter* tanto en los tiempos interarribo como en los tiempos de vencimiento, equivalente a varias ranuras.

Por todo lo expuesto podemos considerar las tareas generadas por los motores como esporádicas y nos referiremos a las mismas como *alarmas*, aún en los casos en que los tiempos de vencimiento de estas tareas sean comparables a los períodos de las tareas periódicas. El conjunto de alarmas constituye el subsistema de tiempo real duro.

En realidad la generación de tareas por el timer de la PC también posee un *jitter*, pero éste es varios órdenes de magnitud menor que el de las tareas simuladas por los motores. El *jitter* de las tareas generadas por el timer de la PC se debe a que el microprocesador es interrumpido para realizar algunas acciones internas de mayor prioridad, como por ejemplo, el refresco de la

memoria dinámica. Este conjunto de tareas periódicas constituye el subsistema de tiempo real blando.

Variando las velocidades de los motores y los períodos de las tareas del subsistema blando se obtuvieron cinco configuraciones diferentes. Las mismas fueron ensayadas [5] obteniéndose curvas que representan la ocurrencia estadística de vencimientos de tiempo real blando para diferentes tiempos de ranuras. En todo el estudio se acepta como hipótesis que las tareas, tanto las duras simuladas por los motores como las blandas simuladas por software, son de ejecución unitaria. Esto significa que la tarea puede ser ejecutada en una ranura igual al mínimo tiempo de ranura estudiado y, con más razón, en una ranura más grande. Dado que el tiempo de ejecución de la tarea en sí debe ser postulado como constante, es evidente que a tiempos mayores de ranura el factor de utilización disminuirá. El problema de optimización del mismo escapa al presente trabajo.

Para cada configuración se determinó:

- a) La máxima ranura para la cual el sistema es diagramable en forma absoluta (es decir, no se producen vencimientos de tiempo real duro ni blando). Este valor fue simbolizado $máx T_{BD}$
- b) La máxima ranura para la cual el sistema sería diagramable si el subsistema duro fuera vacío, a la que denominamos $máx T_B$
- c) La máxima ranura para la cual el sistema duro/blando no sufre vencimientos de tiempo real duro, simbolizada como $máx T_D$.

El primero de estos dos parámetros depende de todas las tareas del sistema, mientras que $máx T_B$ depende únicamente de los períodos del del subsistema de TRB. El valor de $máx T_D$ está determinado únicamente por los vencimientos y mínimos tiempos interarribo del subsistema de TRD. Este último valor no es influenciado por las tareas del subsistema de tiempo real blando por ser éstas de menor prioridad que las alarmas.

Debe tenerse en cuenta que los mínimos tiempos interarribo y los vencimientos de las alarmas son generalmente mayores que los períodos de las tareas periódicas. Sin embargo, como son tareas de tiempo real duro, deben tener preferencia por sobre estas últimas al momento de necesitar atención, debido a lo cual sus prioridades deben ser mayores. Por lo tanto, la disciplina de prioridades implementada es Vencimientos Monotónicos Crecientes, asignando prioridades más altas a las tareas del subsistema duro y luego agregando las tareas de TRB, en las cuales el vencimiento es igual al período. Sobre el conjunto de tareas así ordenado, se procede a aplicar el método de las ranuras vacías en la forma conocida para estudiar su diagramabilidad.

Para formar la pila de prioridades de las tareas, se procedió a medir los períodos y vencimientos de cada uno de los motores al comienzo de las mediciones correspondientes a cada configuración, con la ayuda de un analizador lógico. Con los valores obtenidos de estas mediciones y una configuración arbitraria para las tareas del subsistema blando, se calcularon los tiempos de ranura máximos arriba mencionados, y se ordenó la pila de prioridades del sistema.

5. Resultados obtenidos

A continuación se detallan, para cada configuración, los tiempos de vencimientos y mínimos tiempos interarribo de las tareas del subsistema duro, y los períodos de las tareas del subsistema blando, todos medidos en números de ciclos de reloj, y sus equivalentes en microsegundos. También se incluyen los valores de los tiempos de ranura relevantes en ciclos, sus equivalentes en microsegundos y la relación entre los valores de $máx T_{BD}$, $máx T_B$ y $máx T_D$. El valor utilizado para calcular las ranuras máximas, que es el que se expresa en estas tablas, corresponde al mínimo valor obtenido.

Configuración 1

	Ciclos	μseg		Ciclos	μseg
Per. T 1	3000	2514	Venc. M5	21835	18300
Per. T 2	4500	3771	Venc. M6	73977	62000
Per. T 3	6000	5028	MTI M1	406874	341000
Per. T 4	1500	1257	MTI M2	387783	325000
Venc. M1	63835	53500	MT M3	292329	245000
Venc. M2	28278	23700	MTI M4	260829	218600
Venc. M3	34721	29100	MTIM5	125284	105000
Venc. M4	28040	23500	MTI M6	469397	393400

máx T_{BD}: 215 ciclos = 180μseg

máx T_B: 600 ciclos = 502μseg = 2,79 * máx T_{BD}

máx T_D: 7000 ciclos = 5920 μseg = 32,5 * máx T_{BD}

Configuración 2

	Ciclos	μseg		Ciclos	μseg
Per. T 1	8000	1257	Venc. M5	21835	18300
Per. T 2	9000	2514	Venc. M6	73977	62000
Per. T 3	10000	3771	MTI M1	406874	341000
Per. T 4	7000	5028	MTI M2	387783	325000
Venc. M1	63835	53500	MTI M3	292329	245000
Venc. M2	39375	33000	MTI M4	260829	218600
Venc. M3	34721	29100	MTI M5	125284	105000
Venc. M4	28040	23500	MTI M6	469397	393400

máx T_{BD}: 769 ciclos = 644μseg

máx T_B: 1750 ciclos = 1466μseg = 2,275 * máx T_{BD}

máx T_D: 7875 ciclos = 6600μseg = 10, 24 * máx T_{BD}

Configuración 3

	Ciclos	μseg		Ciclos	μseg
Per. T 1	14000	1257	Venc. M5	21835	18300
Per. T 2	16000	2514	Venc. M6	73977	62000
Per. T 3	18000	3771	MTI M1	406874	341000
Per. T 4	12000	5028	MTI M2	*	*
Venc. M1	63835	53500	MTI M3	292329	245000
Venc. M2	*	*	MTI M4	260829	218600
Venc. M3	34721	29100	MTI M5	125284	105000
Venc. M4	28040	23500	MTI M6	469397	393400

máx T_{BD}: 1500 ciclos = 1257μseg

máx T_B: 3000 ciclos = 2514μseg = 2 * máx T_{BD}

máx T_D: 8670 ciclos = 7266μseg = 5,78 * máx T_{BD}

Configuración 4

	Ciclos	μseg		Ciclos	μseg
Per. T 1	21000	15085	Venc. M5	21835	18300
Per. T 2	24000	17600	Venc. M6	73977	62000
Per. T 3	27000	20114	MTI M1	406874	341000
Per. T 4	18000	22628	MTI M2	*	*
Venc. M1	63835	53500	MTI M3	292329	245000
Venc. M2	*	*	MTI M4	260829	218600
Venc. M3	34721	29100	MTI M5	125284	105000
Venc. M4	28040	23500	MTI M6	469397	393400

máx T_{BD}: 2250 ciclos = 1885μseg

máx T_B: 4500 ciclos = 3771μseg = 2 * máx T_{BD}

máx T_D: 8670 ciclos = 7266μseg = 3,85 * máx T_{BD}

Configuración 5

	Ciclos	μseg		Ciclos	μseg
Per. T 1	28000	1257	Venc. M5	22074	18500
Per. T 2	32000	2514	Venc. M6	38420	32200
Per. T 3	36000	3771	MTI M1	406874	341000
Per. T 4	24000	5028	MTI M2	*	*
Venc. M1	78153	65500	MTI M3	292329	245000
Venc. M2	*	*	MTI M4	260829	218600
Venc. M3	34721	29100	MTI M5	125284	105000
Venc. M4	23267	19500	MTI M6	469397	393400

$$\text{máx } T_{BD}: 3000 \text{ ciclos} = 2514\mu\text{seg}$$

$$\text{máx } T_B: 6000 \text{ ciclos} = 5028\mu\text{seg} = 2 * \text{máx } T_{BD}$$

$$\text{máx } T_D: 7680 \text{ ciclos} = 6436\mu\text{seg} = 2,56 * \text{máx } T_{BD}$$

Los valores de la ranura máxima fueron obtenidos aplicando el Método de las Ranuras Vacías, considerando el tiempo interarribo de las alarmas mucho mayores que los períodos de las tareas blandas. Los valores de los $\text{máx } T_{BD}$ para cada configuración se obtuvieron también por el Método de las Ranuras Vacías, pero sin tener en cuenta la existencia de alarmas. Con ello se puede determinar cuándo las tareas del subsistema de tiempo real blando pierden su diagramabilidad únicamente por retardos provocados por tareas del subsistema duro y cuándo lo hacen porque el sistema sería no diagramable aún sin la influencia del subsistema duro. A partir de estos datos se pudieron obtener, en forma experimental, las relaciones entre los tiempos de ranura (relativos a la ranura máxima de TRB) y la probabilidad de existencia de crisis de tiempo real blando.

Para cada una de las configuraciones se realizaron ensayos variando el tiempo de ranura entre $\text{máx } T_B$ y $\text{máx } T_{BD}$ y registrando el número de vencimientos de tiempo real blando que ocurría para una cantidad fija de mediciones. Para cada tiempo de ranura, en una configuración dada, se realizaron entre 5 y 10 ensayos para cada punto. Los promedios obtenidos dieron lugar a las curvas que se presentan en esta sección. En ellos se representa el número de pérdidas de vencimientos por ranura en función de la relación $T_r / \text{máx } T_{BD}$. Como se puede observar, la probabilidad de ocurrencia de una crisis crece a medida que se aumenta el tamaño de la ranura, aproximándose a 1 para ranuras muy grandes.

En algunos gráficos, se observa que ocurre más de una crisis por ranura. Esto se debe a que más de una tarea entra en crisis en una misma ranura. En particular, en la configuración 1, hay regiones donde el tamaño de ranura es mayor que el período de algunas tareas del subsistema blando. Esto ayuda a que ya en el comienzo de la ranura siguiente a la generación inicial, se produzcan crisis simultáneas (Figura 2). Sin embargo, estas zonas son irrelevantes a efectos prácticos y fueron consideradas sólo a efectos de hallar el valor de $\text{máx } T_{BD}$. También debemos hacer notar que las zonas en donde la probabilidad de ocurrencia de crisis se aproxima a la unidad no son de nuestro interés.

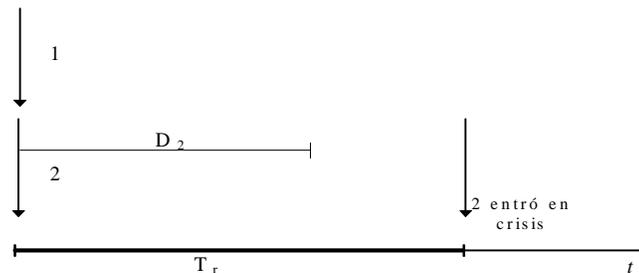
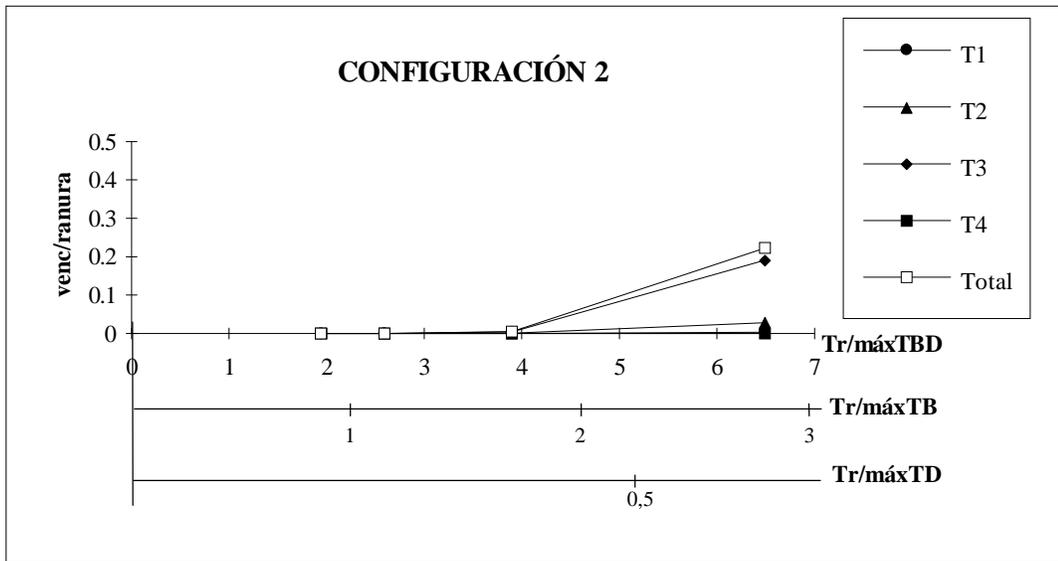
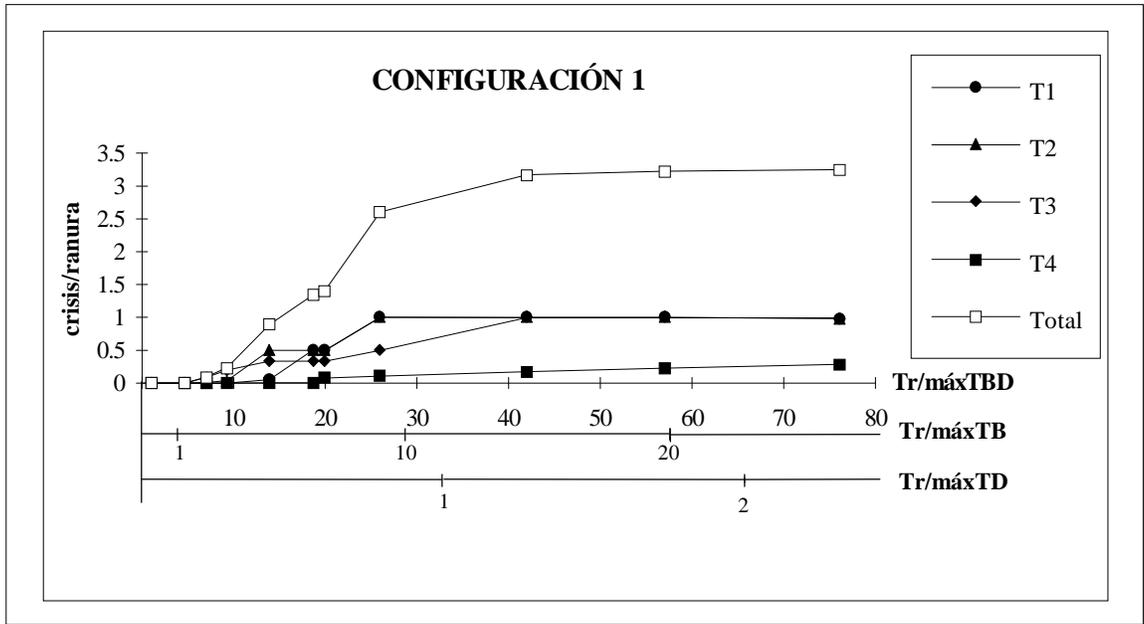
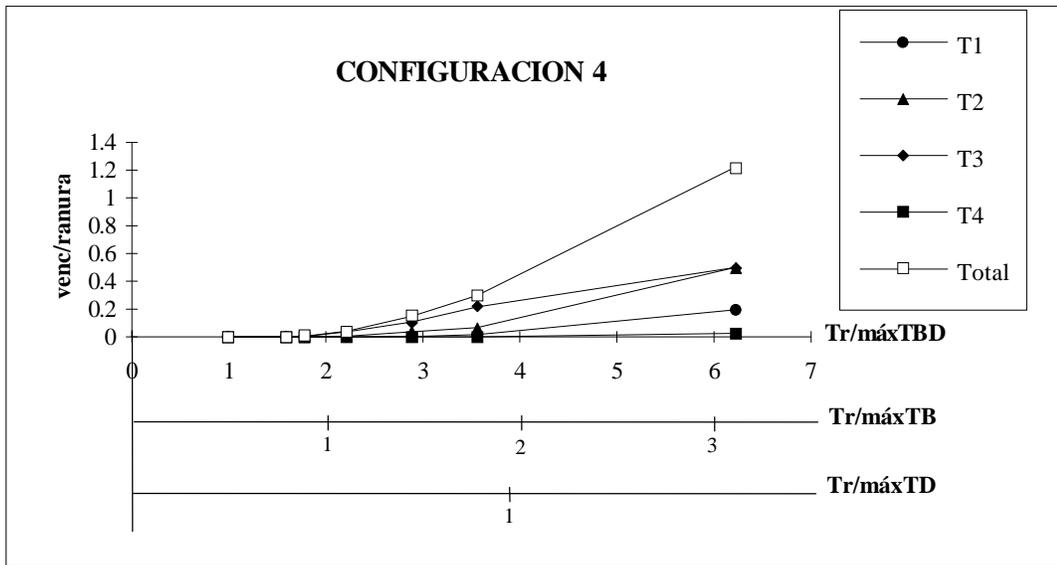
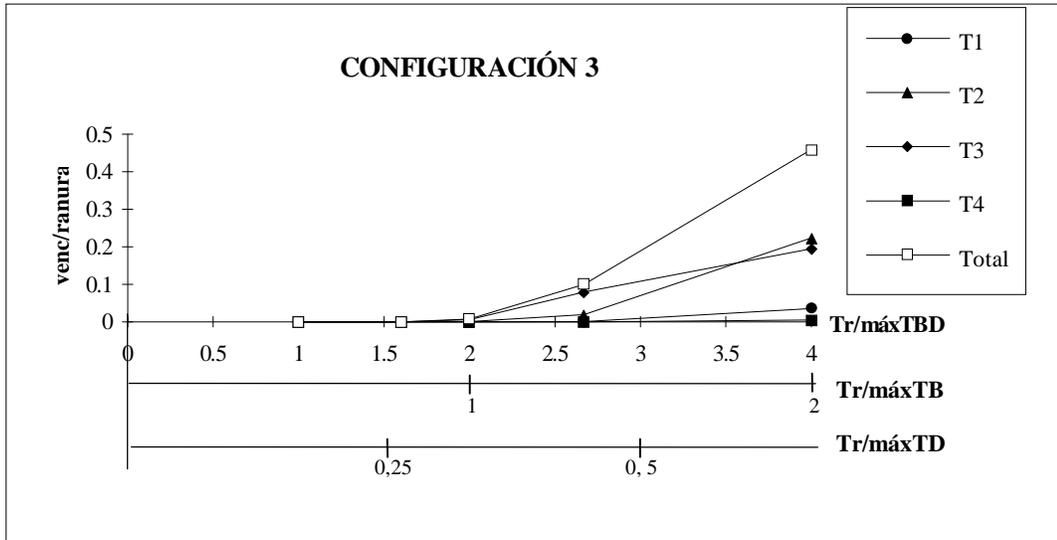
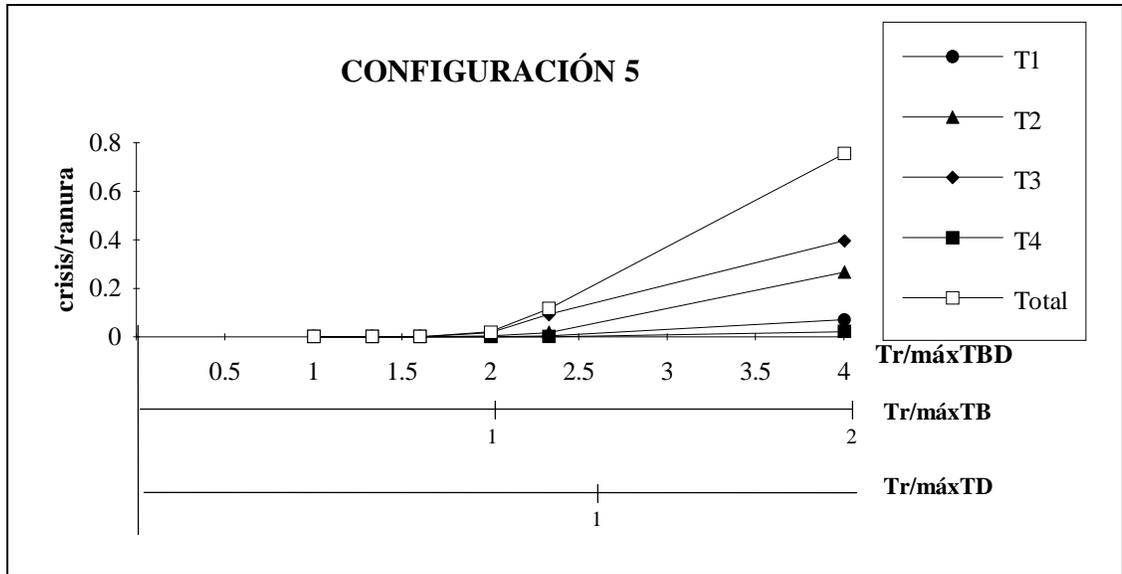


Figura 1: Como el tiempo de ranura es mayor que el vencimiento de las tareas 1 y 2, en la ranura siguiente a la generación simultánea, la tarea 2 entró en crisis.

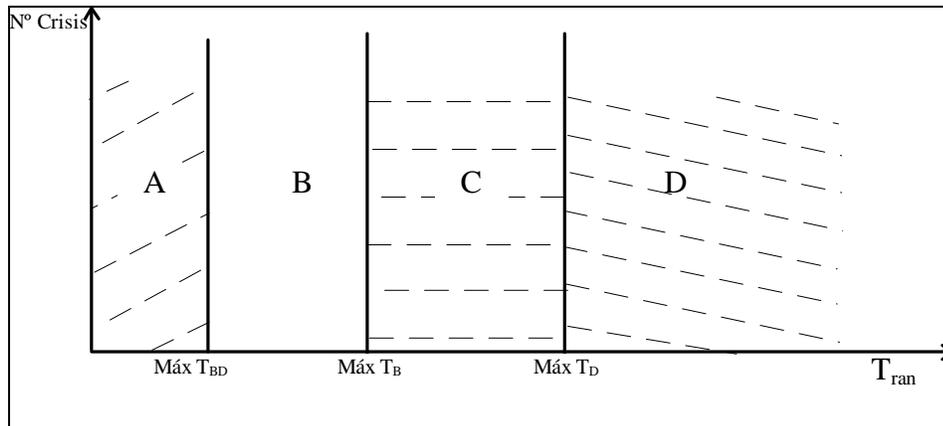






En los gráficos obtenidos de las mediciones se pueden diferenciar cuatro zonas, que analizaremos a continuación, de acuerdo al tipo y cantidad de vencimientos perdidos.

Esas cuatro zonas se muestran esquemáticamente en la siguiente figura.



Zona A: Cuando el tiempo de ranura es menor que $máx T_{BD}$ el sistema completo (subsistemas de tiempo real duro y blando) es diagramable. En esta zona no se pierde ningún tipo de vencimientos, y existe una gran cantidad de ranuras libres, que depende de la cantidad de tareas del subsistema duro que afecten al sistema y de su mínimo tiempo de activación, además del número y período de tareas del subsistema blando.

Zona B: Si el tiempo de ranura es mayor que $máx T_{BD}$, pero menor que $máx T_B$ el conjunto de tareas blandas aislado es diagramable, pero deja de serlo cuando intervienen las alarmas. Esta zona es la que más nos interesa analizar. En ella sólo se producen crisis de tiempo real blando, debido únicamente a la interferencia provocada por el subsistema duro. Las crisis (o pérdidas de vencimientos) son muy pocas debido a que las alarmas son esporádicas, y el espaciado mínimo de activación es muy grande. Sin embargo, para saber cuán tolerante es el sistema a las alarmas, deberíamos cotejar el número de crisis por la cantidad de veces que se activan las tareas del subsistema duro. Para ilustrar mejor este concepto veamos un ejemplo: En la configuración 5, para un tiempo de ranura de 6000 ciclos, la cantidad de crisis promedio por ensayo que ocurren en todas las tareas es de 1237,9. Considerando que el ensayo duró 59650

ranuras (casi 300 segundos), esto hace un promedio de ocurrencia de crisis por ranura de 2%, lo que puede parecer una relación bastante baja. Sin embargo, en ese mismo intervalo se produjeron aproximadamente 6350 activaciones de tareas del subsistema duro. Este número surge de estimar el número de activaciones de cada tarea a partir de los tiempos de interarribo promedio (Tabla 1). Esto quiere decir que el 20% de las activaciones de tareas del subsistema de tiempo real duro dará como resultado una crisis de tiempo real blando. Como vemos, cotejando el número de crisis con el número de activaciones del subsistema duro, aquél aumenta en un factor de 10.

Motor	Tiempo Interarribo	Nº de activaciones	Motor	Tiempo Interarribo	Nº de activaciones
1	355666 μ seg	844	4	221420 μ seg	1355
2	*	*	5	120000 μ seg	2500
3	258714 μ seg	1160	6	589900 μ seg	508

Tabla 1. Número de activaciones de las tareas esporádicas en la configuración 5.

Zona C: Aumentando el tiempo de ranura aún más (entre $máx T_B$ y $máx T_D$), el sistema perdería su diagramabilidad aunque el subsistema duro fuera vacío. El número de crisis aumenta considerablemente debido a que a la cantidad de pérdidas de vencimientos provocados por las alarmas se suman las provocadas por el propio conjunto de tareas de tiempo real blando. Al tener estas últimas períodos mucho menores, aumentará la cantidad de crisis en forma notable. Este rango de tamaños de ranura ya no es aplicable en la práctica.

Zona D: A partir de $máx T_D$ comienzan a entrar en crisis las tareas del subsistema duro. En esta zona el sistema no cumple con ninguna de las condiciones temporales.

6. Conclusiones

En un sistema compuesto por tareas de tiempo real duro y tareas de tiempo real blando, estas últimas deben ser postergadas para poder atender a las primeras. En casos extremos se puede tolerar la pérdida de vencimientos de tiempo real blando, pero las tareas de tiempo real duro no pueden perder ningún vencimiento. En el presente trabajo se diseñó un sistema compuesto por un subconjunto de tareas esporádicas de tiempo real duro y un subconjunto de tareas periódicas de tiempo real blando, y se ensayó bajo distintas condiciones de períodos de las tareas del subconjunto de TRB y mínimos tiempos de interarribo en las tareas del subconjunto de TRD, para estudiar su comportamiento.

Para lograr estos objetivos, se diseñó un banco de ensayos de tiempo real y se realizó un diagramador en un sistema operativo multitareas desarrollado en el Laboratorio de Sistemas Digitales. Se ensayaron cinco configuraciones diferentes, en cada una de las cuales se verificó experimentalmente la diagramabilidad bajo un rango de tiempos de ranuras variando desde el máximo tamaño de ranura para el cual el sistema es diagramable hasta aquél para el cual las tareas del subsistema de TRD comienzan a perder vencimientos.

Analizando las curvas obtenidas se observan cuatro zonas a medida que aumenta el tamaño de ranura. En la primera de ellas no se producen vencimientos de ningún tipo. En una segunda zona, con tiempo de ranura mayor a un valor al que denominamos $máx T_{BD}$, las tareas de tiempo real blando se ven postergadas por las tareas del subsistema duro, y ocasionalmente se pierden algunos vencimientos blandos. Si se aumenta el tamaño de ranura aún más, se entra en una tercera zona, en la cual el subsistema de tiempo real blando es no diagramable, es decir que se pierden vencimientos aún sin la interferencia de las tareas del subsistema duro. Por último,

para tamaños de ranura mayores a la máxima ranura de TRD, denominada $máx T_D$ comienzan a entrar en crisis las tareas de TRD.

Para conocer la tolerancia a las fallas del sistema con ranuras mayores que la máxima ranura para la cual el sistema es diagramable, no alcanza con medir la ocurrencia estadística de crisis en un intervalo de tiempo. Además hay que analizar este valor a la luz de la cantidad de activaciones de alarmas que se producen en ese intervalo, para saber qué posibilidad hay de que una activación produzca una crisis.

Estos resultados son válidos para el caso estudiado, en el cual las tareas del subsistema blando poseen períodos menores que las de tiempo real duro, pero estas últimas poseen prioridades mayores. La pila de prioridades se armó colocando en el tope de la misma a las tareas del subsistema duro, ordenadas por vencimientos decrecientes, y debajo de éstas a las tareas del subsistema blando, ordenadas por PMC.

Bibliografía:

1. Liu C, Land J., Layland W., "Scheduling algorithms for multiprogramming in a hard real-time environment", *J. A.C.M.*, Vol. 19, N°1 (1973), págs. 46-61.
2. Santos J., Gastaminza, M.L., Orozco, J., Picardi D., Alimenti O., "Priorities and protocols in hard real-time LANs: Implementing a crisis-free system", *Computer Communications*, Vol. 14 N° 9 (1991) págs 507-514.
3. Stankovic J.A., "A serious problem for the next-generation systems", *IEEE Computer*, Vol. 21 N° 10 (1988) págs. 10-19.
4. Tissot, C. "Proyecto: Despachador de tareas en un 80386DX", *Departamento de Ingeniería Eléctrica, Universidad Nacional del Sur*, 1994.
5. Zambón, Marcelo. "Proyecto: Diagramación de tareas periódicas de tiempo real blando y esporádicas de tiempo real duro", *Departamento de Ingeniería Eléctrica, Universidad Nacional del Sur*, 1997.