



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공학박사 학위논문

비대칭 혼합 MMC 토폴로지를 이용한  
양극 HVDC 시스템의 분석 및 제어

Analysis and Control of Bipolar HVDC Transmission System  
Based on Asymmetric Mixed MMC Topology

2017 년 8 월

서울대학교 대학원

전기·컴퓨터공학부

정재정

비대칭 혼합 MMC 토폴로지를 이용한  
양극 HVDC 시스템의 분석 및 제어

지도 교수 설 승 기

이 논문을 공학박사 학위논문으로 제출함  
2017 년 8 월

서울대학교 대학원  
전기·컴퓨터공학부  
정 재 정

정재정의 공학박사 학위논문을 인준함  
2017 년 8 월

위 원 장 \_\_\_\_\_ (인)

부위원장 \_\_\_\_\_ (인)

위 원 \_\_\_\_\_ (인)

위 원 \_\_\_\_\_ (인)

위 원 \_\_\_\_\_ (인)

## 초 록

최근 세계적으로 국가간, 그리고 지역간의 에너지 교환량이 늘어남에 따라 대규모 장거리 전력 전송에 대한 요구가 급증하고 있다. 또한, 풍력 및 태양광 등에 의한 발전 시스템이 대규모, 집단화 됨에 따라 신재생 발전 단지로부터 대도시 전력 소비처에 대한 전력 전송에 대한 필요성도 증대되고 있다. 이러한 요구와 필요성에 따라 고압 직류(high voltage DC; HVDC)송전 시스템이 대규모로 설치되고 있으며, 관련 기술이 비약적으로 발전되어 왔다.

본 논문에서는 양극 (bipolar) HVDC 시스템을 구성하는 컨버터로서 경제적이고 합리적인 회로방식으로 검토되고 있는 비대칭 혼합 MMC (asymmetric mixed MMC) 회로를 소개하고 그 적용 가능성을 검토하였다. 최근 HVDC 시스템의 송전 직류 송압 요구에 의해, 가공선로를 통한 효율적인 전력 전송에 대한 관심이 높아지고 있다.

따라서, 본 논문에서는 가공 선로에서 빈번한 직류단 사고 발생에 대한 대처 능력을 가지는 대표적인 MMC 회로들 간의 비교와 분석을 수행하고, 그 결과 비대칭 혼합 MMC 회로가 직류단 사고 대처 능력뿐만 아니라 비용 및 효율 등의 경제성과 컨버터 내부 에너지 균형 등에 있어서 상대적으로 가장 합리적인 회로라는 것을 확인하였다. 또한, 본 회로의 정상운전과 사고운전 제어 알고리즘을 제시하고 제안하였다. 직류단 사고 시에는 직류단 전압이 불안정하거나 그 크기가 매우 작으므로 일반적인 컨버터 내부 에너지 제어에 이용하기가 어렵다. 따라서, 본 논문에서는 전압 주입법과 전류 주입법을 제안하여, 사고 상황에서도 유연한 연속 운전이 가능하도록 하였다.

본 논문에서는 여러 HVDC 계통 형태들 중에 대칭 단극 구조를 제외한 비대칭 단극 구조와 양극 구조에 본 회로를 적용하였다. 대칭 단극 구조에서는 비대칭 혼합 MMC 의 회로적 특성에 의하여, 직류단 사고 시에 교류단 과전압이 발생할 수 있다. 본 논문에서는 이 현상에 대한 해석과 분석을 새로이 수행하였고, 시뮬레이션과 실험으로 확인하였다.

비대칭 혼합 MMC 회로는 DC fault ride-through 능력을 보유하며, 넓은 직류단 전압 합성 범위를 가지므로 직류단 사고 대처에 매우 유연하다. 또한, 교류단과 직류단의 제어가 독립적으로 이루어질 수 있으므로, 사고 후에도 빠른 회복과 재기동이 가능하다. 이를 바탕으로 비대칭 단극 및 양극 HVDC 구조에 본 회로를 적용한다. 특히, 양극 HVDC 시스템은 양극 전압형 HVDC 와 양극 하이브리드 HVDC 형태의 두가지 형태로 본 회로를 적용하여 시뮬레이션을 수행하였고, 직류단 사고 상황에서 본 회로가 가지는 직류단 사고 대처 능력의 유연성을 확인하고 타당성을 검증하였다.

또한, MMC 회로의 운영 손실과 시스템 비용 저감을 위하여 HVDC 전송 시스템에서 교류 읍셋 전압 주입 가능성을 교류 및 직류 계통에 미치는 영향의 관점에서 새로이 분석하였고, 이론적 해석과 함께 시뮬레이션과 실험을 통하여 확인하였다.

마지막으로, 비대칭 혼합 MMC 회로의 축소 모델을 제작하여 실험을 수행하였다. 암당 셀 개수가 6 개인 실험장치 2 대를 제작하여 비대칭 단극, 양극 전압형, 그리고 양극 하이브리드 HVDC 형태를 구성하였다. 이를 통하여, 비대칭 혼합 MMC 회로의 적용 타당성을 실험적으로 검증하였다.

**주요어:** 멀티터미널 HVDC, 모듈형 다단 컨버터, 양극 HVDC 시스템,  
비대칭 혼합 MMC 토폴로지, 고전압 직류 송전 시스템

**학 번:** 2013-30261

# 목 차

<b>1. 서 론</b> .....	<b>1</b>
<b>1.1. 연구의 배경</b> .....	<b>1</b>
1.1.1. 전압형 고전압 직류 전력전송 시스템.....	1
1.1.2. 모듈형 다단 컨버터 시스템.....	5
1.1.3. 멀티터미널 HVDC 전력전송 시스템과 계통구조.....	7
<b>1.2. 연구의 목적</b> .....	<b>13</b>
<b>1.3. 논문의 구성</b> .....	<b>15</b>
<b>2. 모듈형 다단 컨버터의 기본 원리와 그 제어</b> .....	<b>17</b>
2.1. 모듈형 다단 컨버터 (MMC) 모델링.....	20
2.1.1. MMC의 교류 계통 전류에 관한 모델링.....	24
2.1.2. MMC의 직류 계통 전류에 관한 모델링.....	27
2.1.3. MMC의 순환전류에 관한 모델링.....	29
<b>2.2. 모듈형 다단 컨버터(MMC)의 제어법</b> .....	<b>33</b>
2.2.1. MMC의 전체 캐패시터 에너지 제어.....	34
2.2.2. MMC의 각 상의 레그 캐패시터 에너지 제어.....	37
2.2.3. MMC의 상단 및 하단 암 캐패시터 에너지 제어.....	40
2.3. MMC 전체 제어기 구조.....	47
2.4. 교류 계통 전압 불평형을 고려한 MMC 균형 제어.....	50
<b>3. 양극 HVDC 전송을 위한 MMC 전력변환 시스템</b> .....	<b>58</b>
3.1. 직류단 사고 대처 방법과 MMC 회로방식 비교.....	60

3.1.1.	대칭 암 구조를 가지는 MMC 전력변환 장치.....	68
3.1.2.	비대칭 암 구조를 가지는 MMC 전력변환 장치.....	79
3.1.3.	직류단 전압 합성의 관점에서 Asymm.<II>와 Symm.<V>의 비교.....	93
3.2.	MMC 전력변환 시스템 요약 비교.....	111
<b>4.</b>	<b>HVDC 전송 시스템을 위한 ASYM-MMC 전력 변환 시스템.....</b>	<b>114</b>
4.1.	비대칭 단극 전압형 HVDC 전송 시스템 .....	114
4.1.1.	ASYM-MMC의 정상운전 제어.....	114
4.1.2.	ASYM-MMC의 사고 운전 제어.....	120
4.1.2.1.	ASYM-MMC의 사고 대처 운전 알고리즘.....	121
4.1.2.2.	ASYM-MMC의 사고 시 균형 제어 알고리즘.....	125
4.1.3.	ASYM-MMC 시뮬레이션.....	130
4.1.4.	ASYM-MMC의 대칭 단극 시스템 적용.....	135
4.2.	양극 전압형 HVDC 전송 시스템 .....	148
4.2.1.	양극 전압형 HVDC 전송 시스템을 위한 ASYM-MMC 시스템 구성 .....	148
4.2.2.	컨버터 측 교류단 사고 시 서브모듈 과전압 현상 비교 분석 .....	151
4.2.3.	ASYM-MMC 기반의 양극 전압형 HVDC 시스템 시뮬레이션 .....	172
4.3.	양극 하이브리드 HVDC 전송 시스템 .....	188



4.3.1.	하이브리드 HVDC 전송 시스템의 원리와 ASYM-MMC의 적용 .....	188
4.3.2.	ASYM-MMC 기반의 양극 하이브리드 HVDC 시스템 시뮬레이션 .....	192
<b>5.</b>	<b>양극 HVDC 전송 시스템을 위한 ASYM-MMC의 실험 결과 .....</b>	<b>201</b>
5.1.	ASYM-MMC의 사고 시 균형 제어 알고리즘 검증 .....	201
5.2.	ASYM-MMC를 이용한 양극 전압형 HVDC 축소 실험 .....	212
5.3.	ASYM-MMC를 이용한 양극 하이브리드 HVDC 축소 실험 .....	220
<b>6.</b>	<b>MMC의 최적 설계를 위한 읍셋 전압 주입 .....</b>	<b>228</b>
6.1.	MMC의 읍셋 전압 주입에 따른 효과 .....	228
6.2.	MMC의 읍셋 전압 주입 가능성 검토 .....	239
6.3.	MMC의 읍셋 전압 주입 시뮬레이션 및 실험 결과 .....	249
6.3.1.	MMC 읍셋 전압 주입 시뮬레이션 결과 .....	249
6.3.2.	MMC 읍셋 전압 주입 실험 결과 .....	255
<b>7.</b>	<b>결론 및 향후 과제 .....</b>	<b>258</b>
7.1.	연구 결과 .....	258
7.2.	향후 과제 .....	262
<b>부    록 A.</b>	<b>PSIM 시뮬레이션 제정수 .....</b>	<b>264</b>
<b>부    록 B.</b>	<b>PSCAD 시뮬레이션 제정수 .....</b>	<b>268</b>
<b>부    록 C.</b>	<b>축소 실험세트 제정수 .....</b>	<b>273</b>
<b>참고 문헌</b> .....	<b>275</b>	
<b>Abstract</b> .....	<b>286</b>	

## 표 목차

표 3-1 HBSM 의 동작 표.....	61
표 3-2 Symm.<II>의 서브모듈 회로의 동작 표.....	71
표 3-3 Symm.<III>의 서브모듈 회로의 동작 표.....	72
표 3-4 Symm.<IV>의 서브모듈 회로의 동작 표.....	74
표 3-5 Symm.<V>의 서브모듈 회로의 동작 표.....	75
표 3-6 Symm.<VI>의 서브모듈 회로의 동작 표.....	77
표 3-7 UFBSM 의 동작 표.....	82
표 3-8 MMC 전력변환 시스템 비교 요약 표 .....	113
표 6-1 시뮬레이션에 사용한 SPR 의 제정수 표 .....	249
표 6-2 시뮬레이션에 사용한 zig-zag 변압기의 제정수 표.....	251
표 6-3 축소 실험에 사용한 SPR 의 제정수 표 .....	255
표 A-1 ASYM-MMC 시스템 시뮬레이션에 사용된 제정수 .....	264
표 A-2 컨버터 측 교류단 사고 시뮬레이션에 사용된 제정수.....	265
표 A-3 하이브리드 HVDC 시뮬레이션에 사용된 제정수 .....	266
표 B-1 양극 전압형 HVDC 시뮬레이션에 사용된 제정수.....	269
표 B-2 진도-제주 HVDC#2 시스템의 고전압 케이블(HV Cable) 제정수.....	270
표 B-3 진도-제주 HVDC#2 시스템의 금속귀로 케이블(MV Cable) 제정수 .....	270
표 B-4 양극 하이브리드 HVDC 시뮬레이션에 사용된 제정수.....	272
표 C-1 단극 HVDC 시스템을 위한 축소 실험에 사용된 제정수.....	274

## 그림 목차

그림 1.1. 비대칭 단극 HVDC 계통 시스템의 구성.....	8
그림 1.2. 대칭 단극 HVDC 계통 시스템의 구성.....	9
그림 1.3. 양극 HVDC 계통 시스템의 구성.....	11
그림 1.4. 단극 및 양극 HVDC 시스템이 혼합된 계통 구성도.....	12
그림 2.1. MMC 의 구조.....	18
그림 2.2. MMC 의 기본 회로 개념도.....	20
그림 2.3. MMC 회로 모델링[36]. .....	23
그림 2.4. MMC 교류 계통 단 전류 분석을 위한 회로 모델링[36].....	24
그림 2.5. 교류 계통 단에서 바라본 MMC 등가회로 모델링[36].....	26
그림 2.6. MMC 직류 계통 단 전류 분석을 위한 회로 모델링[36].....	27
그림 2.7. 직류 계통 단에서 바라본 MMC 등가회로 모델링[36].....	28
그림 2.8. MMC 순환전류 분석을 위한 회로 모델링[36]. .....	30
그림 2.9. 순환전류 측면에서 보는 MMC 등가회로 모델링[36].....	31
그림 2.10. MMC 전체 캐패시터 에너지 제어의 원리[36]. (a) Voltage regulation 모드, (b) Power dispatch 모드.....	35
그림 2.11. MMC 전체 캐패시터 에너지 제어기 블록 다이어그램[36]:.....	36
그림 2.12. 3 상 레그 간 캐패시터 에너지 균형을 위한 직류 순환전류와 전력 흐름[36]. .....	38
그림 2.13. 3 상 레그 캐패시터 에너지 균형 제어를 위한 제어 블록도[36]. .....	39

그림 2.14. 상단 암과 하단 암의 캐패시터 에너지 균형을 위한 정상분 순환전류와 전력 흐름의 원리[36].	42
그림 2.15. 상단 암과 하단 암의 캐패시터 에너지 균형을 위한 역상분 순환전류와 전력 흐름의 원리[36].	43
그림 2.16. 상단 암과 하단 암의 캐패시터 에너지 균형 제어 블록도[36]:	45
그림 2.17. MMC 전체 제어기 블록도[36].	47
그림 2.18. 순환전류 제어를 위한 정지좌포계 dq 성분을 이용한 순환전류 성분 제어기 블록도[36]: (a) 레그 캐패시터 에너지 균형 제어기. (b) 상/하단 암 캐패시터 에너지 균형 제어기. (c) PIR 순환전류 제어기.	49
그림 2.19. 교류 계통 불평형을 고려한 MMC 균형 제어 블록도.	51
그림 2.20. 계통 불평형을 고려한 암 에너지 균형 제어 블록도.	57
그림 3.1. HBSM-MMC 의 서브모듈 회로 구성.	60
그림 3.2. 직류단 사고 시, 게이팅 차단 모드(blocking mode) 후의 HBSM-MMC 등가 회로도.	62
그림 3.3. DC fault blocking 의 두 가지 방식: (a) 교류 전류가 0 이 아닌 경우, (b) 교류 전류가 0 인 경우.	65
그림 3.4. DC fault ride through 방식.	66
그림 3.5. 대칭 암 구조를 가지는 MMC 전력변환 장치.	68
그림 3.6. Symm.<I>의 서브모듈 회로 구성.	69
그림 3.7. Symm.<II>의 서브모듈 회로 구성.	70
그림 3.8. Symm.<III>의 서브모듈 회로 구성.	72
그림 3.9. Symm.<IV>의 서브모듈 회로 구성.	73

그림 3.10. Symm.<V>의 서브모듈 회로 구성.....	75
그림 3.11. Symm.<VI>의 서브모듈 회로 구성.....	77
그림 3.12. 비대칭 암 구조를 가지는 MMC 전력변환 장치.....	79
그림 3.13. 회로방식 Asymm.<I>의 회로 구성도.....	81
그림 3.14. UFBSM 회로 구성도.....	82
그림 3.15. 직류단 사고 시 회로방식 Asymm.<I>의 등가 회로도.....	84
그림 3.16. 회로방식 Asymm.<II>의 회로 구성도.....	88
그림 3.17. 회로방식 Asymm.<II>의 등가 회로.....	89
그림 3.18. 회로방식 Symm.<V>의 회로 구성도.....	94
그림 3.19. 회로방식 Symm.<V>의 등가 회로.....	95
그림 3.20. 직류단 전압이 정격 전압의 절반의 값을 가지는 경우의 MMC 상단 및 하단 암 전압 합성 개념도. (a) Symm.<V>, (b) Asymm.<II>.....	97
그림 3.21. 직류단 전압이 정격 전압보다 낮은 값을 가지는 경우, FBSM 으로 이루어진 상단 암 전압과 상단 암 전류 파형(pf=1.0)과 상단 암 전력 변화. .....	99
그림 3.22. 지상 (lagging) 역률과 직류단 전압에 따른 FBSM 과 HBSM 간의 에너지 차이.....	101
그림 3.23. 진상 (leading) 역률과 직류단 전압에 따른 FBSM 과 HBSM 간의 에너지 차이.....	101
그림 3.24. 직류단 전압을 1p.u.에서 0.35p.u 로 낮추었을 때, Symm.<V>의 시뮬레이션 결과 파형.....	104
그림 3.25. 그림 3.22 의 1.6 초에서 1.7 초 사이의 확대 파형.....	106

그림 3.26. 직류단 전압을 1p.u.에서 0.25p.u 로 낮추었을 때, Symm.<V>의 시뮬레이션 결과 파형.....	108
그림 3.27. 직류단 전압을 1p.u.에서 0.25p.u 로 낮추었을 때, Asymm.<II>의 시뮬레이션 결과 파형.....	109
그림 4.1. ASYM-MMC 의 등가 회로도.....	115
그림 4.2. ASYM-MMC 의 전체 캐패시터 에너지 제어기 블록 다이어그램: ...	117
그림 4.3. ASYM-MMC 의 3 상 레그 캐패시터 에너지 균형 제어를 위한 제어 블록도.....	118
그림 4.4. ASYM-MMC 의 상단 암과 하단 암의 캐패시터 에너지 공통 오차 제어기.....	119
그림 4.5. DC FRT 를 위한 제어 시퀀스 흐름도(flow chart).....	122
그림 4.6. 직류단 사고 시, 전압 주입법을 이용한 ASYM-MMC 의 레그 캐패시터 에너지 균형 제어: (a) 에너지 교환 원리. (b) 제어 블록 다이어그램.....	127
그림 4.7. 직류단 사고 시, 전류 주입법을 이용한 ASYM-MMC 의 레그 캐패시터 에너지 균형 제어: (a) 에너지 교환 원리. (b) 제어 블록 다이어그램.....	129
그림 4.8. ASYM-MMC 시뮬레이션 회로도.....	130
그림 4.9. 직류단 사고 시, 전압 주입법을 이용한 균형 제어 결과 파형.....	131
그림 4.10. 직류단 사고 시, 전류 주입법을 이용한 균형 제어 결과 파형.....	132
그림 4.11. 직류 성분만 고려한 ASYM-MMC 기반 대칭 단극 PTP HVDC 시스템 등가 모델링.....	136

그림 4.12. ASYM-MMC 기반 대칭 단극 PTP HVDC 시스템의 사고 시 직류 성분만 고려한 등가 모델링.....	137
그림 4.13. MATLAB 을 이용한 직류단 사고 시 직류단 양과 음의 전압 파형.....	142
그림 4.14. 직류단 사고 시 직류단 양과 음의 전압 파형과 접지 시스템에 걸리는 영상분 전압의 PSIM 시뮬레이션 결과 파형.....	143
그림 4.15. 접지 시스템의 임피던스 비율에 따른 직류단 사고 시 직류단 양과 음의 전압 파형.....	145
그림 4.16. 직류단 사고 시 직류단 전압 파형과 접지 대비 $u$ -상의 교류 전압의 실험 결과 파형.....	146
그림 4.17. 양극 전압형 HVDC 전송 시스템의 구조도.....	148
그림 4.18. 교류단 busbar 사고 개념도. (a) $w$ 상 접지 사고 예시. (b) 등가 회로도.....	152
그림 4.19. 컨버터 측 교류단 사고 시, 게이팅 차단 모드 이후의 HBSM-MMC 등가 회로도.....	154
그림 4.20. 컨버터 측 교류단 사고 시뮬레이션 회로도.....	155
그림 4.21. HBSM-MMC 의 $w$ 상 접지 사고 시뮬레이션 결과 파형.....	158
그림 4.22. 컨버터 측 교류단 사고 시, 게이팅 차단 모드 이후의 SYM-MMC 등가 회로도.....	159
그림 4.23. SYM-MMC 의 $w$ 상 접지 사고 시뮬레이션 결과 파형.....	162

그림 4.24. 컨버터 측 교류단 사고 시, 게이팅 차단 모드 이후의 ASYM-MMC 등가 회로도 (Case I). (a) 양의 극(positive pole)을 위한 회로. (b) 음의 극(negative pole)을 위한 회로.....	165
그림 4.25. ASYM-MMC 의 $w$ 상 접지 사고 시뮬레이션 결과 파형 (Case I)...	166
그림 4.26. 컨버터 측 교류단 사고 시, 게이팅 차단 모드 이후의 ASYM-MMC 등가 회로도 (Case II). (a) 양의 극(positive pole)을 위한 회로. (b) 음의 극(negative pole)을 위한 회로.....	169
그림 4.27. ASYM-MMC 의 $w$ 상 접지 사고 시뮬레이션 결과 파형 (Case II)...	170
그림 4.28. ASYM-MMC 을 적용한 양극 전압형 HVDC 시뮬레이션 회로도...	173
그림 4.29. 시뮬레이션에 사용된 진도-제주 2 기 전류형 HVDC 시스템 개념도. .....	174
그림 4.30. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우 양의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.....	177
그림 4.31. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우 양의 극 power dispatcher ASYM-MMC 의 시뮬레이션 결과 파형.....	178
그림 4.32. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우 음의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.....	179
그림 4.33. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우 음의 극 power dispatcher ASYM-MMC 의 시뮬레이션 결과 파형.....	180
그림 4.34. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우 도체 귀로 선의 전류와 양의 극 고전압 케이블 전류.....	181



그림 4.35. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우 양의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.....	183
그림 4.36. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우 양의 극 power dispatcher ASYM-MMC 의 시뮬레이션 결과 파형.....	184
그림 4.37. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우 음의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.....	185
그림 4.38. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우 음의 극 power dispatcher ASYM-MMC 의 시뮬레이션 결과 파형.....	186
그림 4.39. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우 도체 귀로 선의 전류와 양의 극 고전압 케이블 전류.....	187
그림 4.40. MMC 를 적용한 단극 Hybrid HVDC 시스템의 회로 구성도.....	190
그림 4.41. 양극 하이브리드 HVDC 전송 시스템의 구조도.....	192
그림 4.42. 직류단 사고 발생 및 회복 시 양의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.....	195
그림 4.43. 직류단 사고 발생 및 회복 시 양의 극 LCC 의 시뮬레이션 결과 파형.....	196
그림 4.44. 직류단 사고 발생 및 회복 시 음의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.....	197
그림 4.45. 직류단 사고 발생 및 회복 시 음의 극 LCC 의 시뮬레이션 결과 파형.....	198
그림 4.46. 직류단 사고 발생 및 회복 시 도체 귀로 선의 전류와 양의 극 고전압 케이블 전류.....	199

그림 5.1. 축소 실험에 사용된 비대칭 단극 ASYM-MMC 시스템 회로도. ....	201
그림 5.2. 사고 시 레그 에너지를 제어하지 않은 경우의 실험 결과. ....	202
그림 5.3. 사고 시 전압 주입법을 적용한 경우 3상 레그 에너지. ....	203
그림 5.4. 사고 시 전압 주입법을 적용한 경우, 상단 및 하단 암 캐패시터 평균 전압. ....	204
그림 5.5. 사고 시 전압 주입법을 적용한 경우, 계통 전압과 전류. ....	205
그림 5.6. 사고 시 전압 주입법을 적용한 경우, 계통 전류 및 윗셋 전압(common mode voltage). ....	206
그림 5.7. 사고 시 전류 주입법을 적용한 경우, 3상 레그 에너지 결과. ....	208
그림 5.8. 사고 시 전류 주입법을 적용한 경우, 상단 및 하단 암 캐패시터 평균 전압. ....	209
그림 5.9. 사고 시 전류 주입법을 적용한 경우, 주입 역상분 전류. ....	210
그림 5.10. 축소 실험에 사용된 ASYM-MMC 를 이용한 양극 전송 시스템 회로도. ....	212
그림 5.11. 양의 극 직류단 사고 시 양극 전압형 시스템의 직류단 전압. ....	213
그림 5.12. 양의 극 직류단 사고 시 양극 전압형 시스템의 직류단 전류. ....	214
그림 5.13. 양의 극 직류단 사고 시 양극 전압형 시스템의 교류단 dq 전류. ....	215
그림 5.14. 양의 극 직류단 사고 시 양극 전압형 시스템의 교류단 3상 전류. .....	216
그림 5.15. 양의 극 직류단 사고가 지속되는 경우의 양극 전압형 시스템의 직류단 전압, 전류. ....	217

그림 5.16. 양의 극 직류단 사고 시 양극 하이브리드 시스템의 직류단 전압. .....	221
그림 5.17. 양의 직류단 사고 시 양극 하이브리드 시스템의 직류단 전류.....	222
그림 5.18. 양의 극의 직류단 사고 시 양극 하이브리드 시스템의 교류단 dq 전류.....	223
그림 5.19. 양의 극 직류단 사고 시 양극 하이브리드 시스템의 교류단 3상 전류.....	224
그림 5.20. 양의 극 직류단 사고가 지속되는 경우의 양극 하이브리드 시스템의 직류단 전압, 전류.....	225
그림 6.1. 전압형 컨버터 회로의 전압 및 전류 관계도.....	228
그림 6.2. 윗셋 전압 적용 여부에 따른 특성 비교. (a) 전압 및 전류 능력 변화. (b) P-Q 능력 곡선 변화.....	229
그림 6.3. 윗셋 전압 주입 여부에 따른 2주기 동안의 상단 및 하단 암 에너지 변화.....	234
그림 6.4. 윗셋 전압 주입 여부에 따른 2주기 동안의 레그 에너지 변화.....	237
그림 6.5. HVDC 시스템의 대표적인 접지 시스템 회로도. (a) star-point reactor 접지 시스템. (b) zig-zag 변압기 접지 시스템. ....	240
그림 6.6. 접지 시스템을 고려한 MMC 회로 모델링.....	242
그림 6.7. 교류 단에서 보는 MMC 등가 회로.....	243
그림 6.8. SRP 접지 시스템 및 주입 윗셋 전압을 고려한 MMC 교류단 등가 모델링.....	243

그림 6.9. 영상분만 고려한 MMC 교류단 등가 모델링(a)과 단선 형태의 간략화된 등가회로(b).....	244
그림 6.10. 교류 영상분만 고려한 point-to-point MMC HVDC 시스템의 등가 모델링.....	246
그림 6.11. 교류 영상분만 고려한 point-to-point MMC HVDC 의 간략화된 등가 모델링(a)과 단선 형태의 등가 모델링(b).....	247
그림 6.12. Star-point reactor 접지 시스템 사용 시의 옅셋 전압 주입 시뮬레이션 결과 파형.....	250
그림 6.13. Zig-zag 변압기를 이용한 접지 시스템 사용시의 옅셋 전압 주입 시뮬레이션 결과 파형(NGR 을 달지 않은 경우).....	252
그림 6.14. Zig-zag 변압기를 이용한 접지 시스템 사용시의 옅셋 전압 주입 시뮬레이션 결과 파형(NGR 을 단 경우).....	253
그림 6.15. 실험에 사용된 SPR 모의 접지 시스템.....	255
그림 6.16. SPR 모의 접지 시스템을 적용한 옅셋 전압 주입 축소 실험 결과. .....	256
그림 A.1. ASYM-MMC 시뮬레이션 회로도.....	264
그림 A.2. 컨버터 측 교류단 사고 시뮬레이션 회로도.....	265
그림 A.3. 대칭 단극 하이브리드 HVDC 시스템 시뮬레이션 회로도.....	266
그림 B.1. 양극 전압형 HVDC 전송 시스템의 시뮬레이션 회로도.....	268
그림 B.2. HVDC 전송 라인의 집중 정수 회로 등가 모델.....	269
그림 B.3. 양극 하이브리드 HVDC 시스템 시뮬레이션 회로도.....	271
그림 C.1. 단극 HVDC 시스템을 위한 축소 실험 세트.....	273

그림 C.2. 단극 HVDC 시스템을 위한 축소 실험 회로도.....	273
--	-----

# 1. 서 론

## 1.1. 연구의 배경

### 1.1.1. 전압형 고전압 직류 전력전송 시스템

발전단지에서 부하단지로의 대용량 전력 전송의 문제는 전력 공학에서 주요한 연구 분야 중 하나이다. 도시화로 인한 전력 부하 집중화로 장거리 대용량 전력 전송이 필수적이므로 그에 따른 많은 연구가 진행되어 왔다. 전력 산업 발전 초창기 시절에는 에디슨(Tomas Alva Edison, 1847-1931)이 발전에서 송전까지를 완전한 직류 시스템으로 하자는 주장을 하였고, 반면 웨스팅하우스(George Westinghouse, 1846-1914)는 교류 시스템의 타당성을 주장하였다. 결국, 교류 시스템의 경제적이고 기술적인 장점들, 변압기에 의한 전압의 손쉬운 승압과 강압, 3 상 유도 전동기에 의한 효율적이고 신뢰할 수 있는 기계적 구동력의 확보, 사고 시 차단용 용이성 등의 장점들에 의해 지난 100 여년 전부터 현재까지 교류 시스템이 전 세계의 전력전송 시스템의 지배적 위치에 있게 되었다. 따라서, 현재의 교류 시스템에서, 발전(generation) 단계와 전압 변환의 측면에서, 교류 시스템은 직류 시스템보다 더 유리하는 것은 자명한 사실이다. 하지만, 송전 단계에서, 특히 장거리 송전에 있어서 직류는 교류에 비해 월등하게 유리하다[1-7]. 대표적으로 직류 송전 시스템은 교류에 비해 3 가지의 장점을 가진다. (1) 교류 송전 시스템의 경우, 지중매설 또는 해저 송전 케이블에서 무효전력이 급증하여 송전 거리가 늘어 남에 따라 송전 효율이 급격히 나빠지는 문제가 발생한다. 이로 인해 지중매설 또는 해저 송전 케이블의 경우 송전 거리가 수십 km 이내로 제한 된다. 또한

동일한 전송 선로를 이용하는 경우에 HVDC 가 HVAC 에 비해 약 3 배 이상의 대단위 전력전송이 가능하다. 이러한 이유로 장거리 간 고효율 전력 전송을 위해서는 고압 직류(High Voltage DC; HVDC) 송전 기술이 최적의 대안으로 생각되고 있다. 현재, 전력 전송 선로의 길이가 가공선의 경우 약 200km 이상, 지중선 또는 해저 케이블인 경우 20km 이상의 경우에 HVAC 보다 HVDC 가 경제적으로 더 유리하다고 알려져 있다. (2) 전력전자 및 현대 제어 기술의 발전에 따라 밸브(valve) 제어를 통해 수 밀리 초 단위의 매우 빠른 대규모 전력 제어가 가능하다. (3) 또한, 서로 다른 주파수의 교류 전력 계통의 연계, 또는 같은 주파수의 송전 계통 시스템이라 하더라도 안정도 개선과 무효 전력 제어를 위해서 HVDC 에 의한 교류 계통의 연계가 가장 경제적이고 효율적인 방법으로 검토되고 있다. 교류송전만으로도 충분했던 지역에서도 전력수요가 폭발적으로 증가해 초고압 직류 송전이 요구되고 있는 실정이기도 하다. 또 급증하는 민원으로 가공 송전 선로의 설치가 어려워지고 있어 이에 대한 대안으로 HVDC 를 이용하는 지중매설이 유력하게 검토되고 있다.

기본적으로 HVDC 기술은 고압 반도체 소자와 이를 응용하는 전력전자 기술에 근거하며, 많은 연구가 진행되어 왔다[8-12]. HVDC 송전 시스템은 크게 전류형 HVDC 와 전압형 HVDC 로 나뉜다. 1954 년에 스웨덴 본토와 고틀란드 섬을 연결하는 20MW 급 전류형 HVDC 시스템이 처음으로 상용화에 성공하였고 이로부터 전류형 HVDC 는 현재 충분히 검증된 기술로 높은 신뢰성을 가지고 있는 것으로 알려져 있다. 따라서, 현재 운영되는 전압형 HVDC 에 비해 전류형 HVDC 시스템의 전력전송 용량이 매우 크다. 하지만 이는 주로 자체 소호(turn off) 능력이 없는 사이리스터(Thyristor)를 이용하여

구성된 회로 방식으로 교류 전압에 의존적으로 구동되기 때문에 전류형 HVDC 와 연결된 교류 시스템에 대한 제약이 따른다. 즉, 전류형 HVDC 는 상당량의 무효전력을 소비하므로 약한 계통(weak grid)에서는 낮은 신뢰성을 가진다. 따라서, 교류 시스템의 강도(stiffness)를 고려하여야 한다. 또한, 전력 전송 방향을 반대로 바꾸기 위해서는 직류 단 전압의 역전이 필요하므로 시스템의 극성 또한 바뀌어야 한다. 이는 직류 단이 케이블로 이루어질 경우 비용을 증가시킨다.

이에 비해, 자기 소호가 가능한 스위치를 사용한 컨버터는 HVDC 시스템을 위한 새로운 컨버터 형태이다. 이러한 컨버터는 전압형 컨버터라고 불리는데, 이는 주로 IGBT (Insulated Gate Bipolar Transistor)로 이루어진다. 전압형 컨버터는 턴-온과 턴-오프가 가능한 전력용 반도체 스위치를 이용하므로, 펄스폭변조(PWM; Pulse Width Modulation)를 이용하여 출력의 진폭과 위상을 조절할 수 있으므로 유효 및 무효전력 제어뿐만 아니라, 전압 및 주파수 제어가 가능하다. 현재, 선진사의 전압형 HVDC 시스템은 대표적으로 ABB 사의 HVDC Light 와 Siemens 사의 HVDC Plus, 그리고 GE/Alstom 사의 MonSin 등이 있다. 전압형 컨버터는 1997 년에 HVDC 시스템에 적용되기 시작하였고, 하나의 컨버터 시스템의 전송 전압의 크기와 전송 용량도 점점 증가하고 있다. 최초의 전압형 시스템은 수 kHz 의 높은 스위칭의 PWM 을 이용한 2 레벨 또는 3 레벨 전압형 시스템이었다. 따라서 2~3%의 높은 컨버터 손실을 가지며, 전체 DC 링크 전압을 스위칭하므로 높은 dv/dt 를 가진다. 최근의 산업계에서는 새로운 세대의 전압형 컨버터 시스템인 모듈형 다단 컨버터(MMC; Modular Multilevel Converter)를 전압형 HVDC 시스템에



도입하였다[13-16]. 첫 상용 시스템인 Trans Bay Cable 프로젝트는 Siemens 가 미국에 설치한 400MW/±200kV MMC 시스템으로서 2010 년부터 운영하였다. 이러한 MMC 는 1%이하의 손실과 매우 작은 AC 단 필터 사이즈를 가지거나, 또는 필터가 불필요하다는 장점이 있다. 전류형 HVDC 시스템과 마찬가지로 전압형 시스템은 네트워크 간의 안정된 전력 변환이 가능하다. 전압형 시스템은 유효 및 무효전력의 독립적 공급이 가능하므로 약한 계통(weak grid) 뿐만 아니라, 수동 교류 회로망 (passive AC network)에도 연결이 가능하다. 또한, 전력 전송 방향을 반대로 바꾸기 위해서는 직류 단 전류의 역전만이 필요하므로 직류 단 전압의 극성이 바뀌지 않는다. 이는 직류 단이 케이블로 이루어질 경우 앞서 언급한 전류형 시스템에 비해 케이블 비용이 대폭 절감된다는 매우 좋은 장점을 낳는다. 본 논문에서는 모듈형 다단 컨버터인 MMC 에 대한 연구에 초점을 두고, 이에 대한 심도 있는 논의를 진행하고자 한다.

### 1.1.2. 모듈형 다단 컨버터 시스템

모듈형 다단 컨버터(Modular Multilevel Converter; MMC)는 수 많은 전압 레벨을 가지는 전압원 컨버터 중의 하나로써, HVDC 전송 시스템을 위한 매우 큰 잠재적 가능성이 있는 컨버터 시스템이라 할 수 있다. 하프-브릿지(half-bridge) 셀을 이용한 MMC는 Marquardt 등에 의해 고안 되었다[13-15]. MMC는 다음과 같은 장점 및 특징이 있다[22]. 첫째, MMC의 압은 서브모듈 셀의 직렬 연결로 이루어져 있으므로, 손쉽게 출력 전압 레벨을 높일 수 있어서 직류단이 수 십 kV에서 수 백 kV에 이르는 송전급 전압 및 배전급 고전압에 적용이 용이하다. 일반적으로 송배전급 MMC는 수 십~수 백 개의 셀이 직렬 연결되는 구조를 가지므로, 시스템의 스위칭 주파수는 출력 주파수 부근까지 낮출 수 있으며, 이러한 경우에도 출력 전압 파형의 고조파 함유율은 매우 낮다[21]. 따라서, 교류 단에 수동 필터(passive filter)의 크기를 2-레벨 또는 3-레벨 컨버터에 비해 대폭 줄일 수 있거나, 필터를 설치하지 않아도 된다. 또한, 시스템을 이루는 각 셀은 동일한 모듈 구조를 가지므로, 구조의 유연성을 가지며, 각 셀의 양산을 통하여 전체 컨버터 시스템의 가격을 줄일 수 있다. 또한, 모듈 구조로 인해 유지 보수 측면에서도 유리하다. 둘째, MMC의 등가적인 직류 링크 캐패시터는 서브모듈에 분산 설치되므로, 2-레벨 또는 3-레벨 전압형 컨버터에서 초래될 수 있는 소자 단락 시 단일화 또는 집중된 직류단 캐패시터에 발생할 수 있는 여러 사고 가능성으로부터 비교적 자유로울 수 있다. 셋째, 여러 개의 서브모듈 셀이 직렬 연결된 구조이므로, 같은 출력 전압 품질을 유지하는 종래의 PWM 전압형 컨버터에 비해 PWM 캐리어 주파수가 대폭 낮아질 수 있으며 대개의 송전급 MMC에서는

PWM 없이도 정밀한 교류 출력 전압합성이 가능하다. 스위칭 주파수가 대폭 낮아지므로 각 서브모듈을 이루는 전력 스위치 소자에서 발생하는 스위칭 손실을 대폭 저감 할 수 있다. 넷째, 서브모듈 셀의 고장 발생 시, 해당 고장 셀만 우회(bypass)시켜 출력 전압 제어에서 탈락 시킴으로써, 전체 시스템에 큰 영향없이 연속적인 정상 운전이 가능하다. 다섯째, 일반적인 MMC 는 직렬연결 H-브릿지 컨버터(cascaded H-bridge converter; CHB converter)와 형태는 비슷하지만, 각 셀에 독립된 직류단 전원이 존재하지 않는다. 따라서, 특수한 형태의 변압기가 필요하지 않고, 교류단에 상용 변압기를 사용할 수 있으므로 컨버터 시스템의 비용과 무게 및 크기를 대폭 줄일 수 있다.

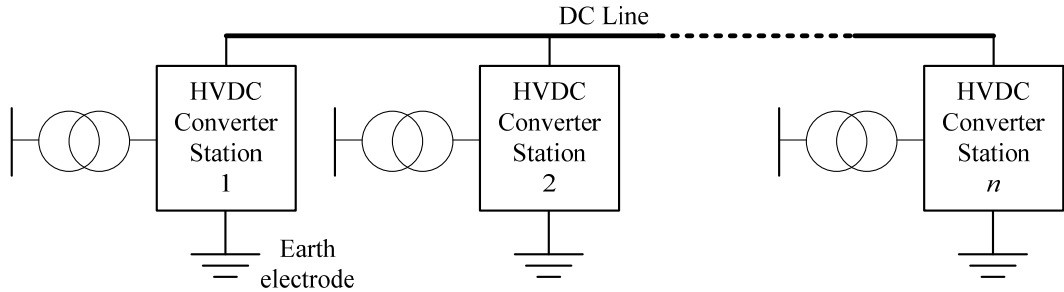
HVDC 등의 고전압 분야의 적용에 있어서, 기존의 전류원 컨버터나 2-레벨 또는 3-레벨 컨버터가 멀티 레벨 컨버터로 대체되고 있으며, 특히 위와 같은 장점 및 특성들에 의하여, MMC 를 이용한 멀티레벨 시스템이 주목 받고 있다. 또한, 앞서 언급한 MMC 의 저비용 및 경량화에 주목하여, MMC 는 배전급 전압(medium voltage)에 적용되거나, 전기 추진 선박 등의 전동기 구동분야로의 적용 가능성이 검토되기도 한다..

하지만, MMC 는 컨버터의 구조적인 특성으로 인해 기존의 2-레벨 컨버터에 비해 복잡한 제어가 필요하다는 단점이 있다. 안정적인 시스템의 구동을 위해 각 암의 캐패시터들이 가지는 에너지 균형과 각 암 내의 서브모듈 셀들의 캐패시터 전압 균형을 맞추기 위한 제어가 필요하다. 또한, 각 암에 흐르는 암 전류의 크기를 줄이는 노력도 필요하다.

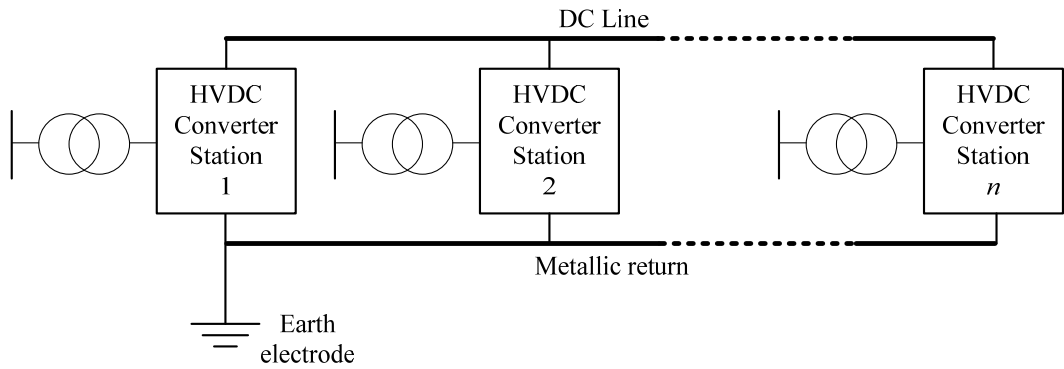
### 1.1.3. 멀티터미널 HVDC 전력전송 시스템과 계통구조

국가 간, 지역 간의 에너지 거래 및 교환 량이 증대됨에 따라 새로운 전력의 흐름의 형태가 생겨나고, 신 재생 에너지의 집중화 현상도 생겨나고 있다. 따라서, 직류 송전 시스템이 확대되고, 지역간 연계가 활성화됨에 따라 멀티터미널 HVDC(Multi-terminal HVDC; MTDC) 시스템이 대규모 전력을 전송하는데 매우 중요한 역할을 할 것으로 예상된다. 종래의 전류형 HVDC 멀티터미널 시스템은 전력 흐름의 방향을 바꾸기 위해서는 컨버터의 터미널 전압의 극성을 반전시켜야 하므로 이는 터미널에 연결되어 있는 모든 직류 전압의 극성이 바뀌게 된다. 이러한 멀티터미널 제어의 어려움 때문에 전류형 HVDC 송전 시스템에서 멀티터미널 전력전송은 많은 어려움에 직면하게 된다. 캐나다의 Hydro-Quebec 과 미국의 New England 를 잇는 3 터미널의 MTDC(1990)[19]와 이탈리아 본토와 Sardinia 섬을 잇는 HVDC 에 프랑스의 Corsica 섬의 터미널이 추가로 연결된 MTDC(1988)[20] 시스템은 유지보수를 통해 개선되어 현재까지도 운영 중에 있다. 또한, 최근에는 인도의 NEA(Northeast-Agra) MTDC 프로젝트(2016)가 진행되었다[18]. 이는 최초의  $\pm 800\text{kV}/6000\text{MW}$  UHVDC(Ultra High Voltage Direct Current) 멀티터미널 시스템이다. 이는 2 개의 송전 스테이션(rectifier station)을 가지고 있는 형태로, 인도 북동 지역의 Assam 시와 Alipurduar 시의 수력발전 전력을 Agra 시에 공급하기 위한 시스템이다. Agra 시에는 두 개의 병렬 터미널을 가지는 수전 스테이션(inverter station)이 존재한다.

HVDC 시스템은 그림 1.1~1.4 에 보인 바와 같이 단극(monopolar) 구조와 양극(bipolar) 구조, 그리고 두 형태를 결합한 구조로 분류할 수 있다[3-4, 17].



(a) 대지 귀로 형태의 비대칭 단극 시스템.



(b) 도체 귀로 형태의 비대칭 단극 시스템.

그림 1.1. 비대칭 단극 HVDC 계통 시스템의 구성.

(1) 대지 귀로 형태의 비대칭 단극 시스템(asymmetric monopole system with earth return): 가장 단순한 형태의 HVDC 시스템으로 그림 1.1(a)와 같이 컨버터의 터미널이 접지와 하나의 전위를 가지는 도선으로 연결되어 있는 구조이다. 따라서, 접지 전극(earth electrode)은 연속적인 전체 직류 전류를 흘릴 수 있도록 설계되어야 한다. 케이블 전송 시스템에서 케이블의 가격이 전체 HVDC 시스템의 비용에서 차지하는 부분이 매우 크므로 대지 귀로

형태의 비대칭 단극 시스템은 단선을 사용하므로 비용 측면에서 매우 유리하다. 하지만, 대지를 통한 연속적인 전류의 흐름은 생태 환경 문제를 야기할 수 있으므로 환경 및 정치적인 이유에서 설치에 많은 제약을 받는다.

(2) 도체 귀로 형태의 비대칭 단극 시스템(asymmetric monopole system with metallic return): 앞서 언급한 대지 귀로 형태 시스템에서 접지로의 연속적인 전류 흐름으로 인한 악영향을 피하기 위해서 대부분의 새로운 비대칭 단극 시스템은 그림 1.1(b)와 같이, 도체 귀로 방식을 택하고 있다. 따라서 모든 컨버터들의 중성 전위는 저 전위 도선으로 연결되어 있으며 그 중 하나의 터미널이 접지에 연결되어 있는 구조이다. 이러한 경우에는 중성 케이블이나 도체 귀로 도선이 중성 전위를 가지며, 이는 도선의 전압강하와 사고와 같은 비정상 운전 조건에서 전압 상승을 충분히 견딜 수 있게 설계되어야 한다. 위에서 언급한 대지 귀로 방식에 비하여 도체 귀로 방식은 상대적으로 큰 저항 성분을 가지므로 전송 손실이 더 크다.

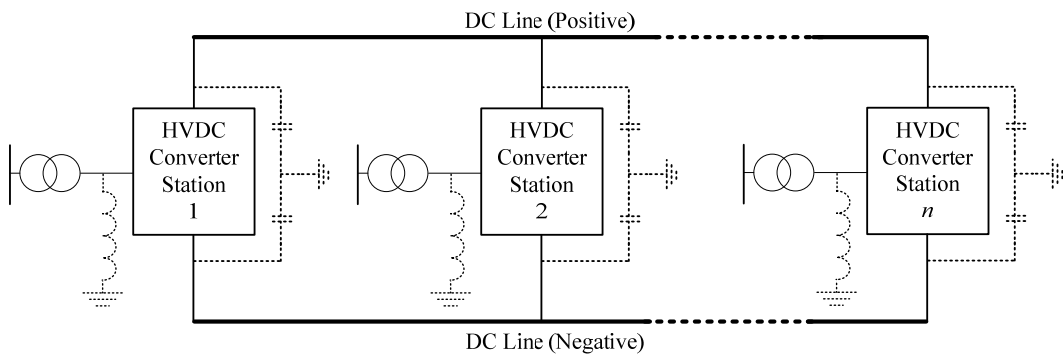


그림 1.2. 대칭 단극 HVDC 계통 시스템의 구성.

(3) 대칭 단극 시스템(symmetric monopole grid): 직류 단 터미널 극성이 양극성(bipole)을 가지는 형태로 전류형 HVDC 에서도 사용되지만, 전압형 HVDC 시스템에서 주로 사용되는 방식이다. 그림 1.2 와 같이, 컨버터의 DC 단은 크기가 같고, 정 반대의 극성을 가지는 높은 전위의 도선에 연결되어 있다. 다양한 방법으로 접지 전위를 결정할 수 있는데, 대표적으로 그림 1.2 에서와 같이 직류 단의 DC 캐패시터의 중성점으로 접지 전위를 잡거나, 컨버터의 교류 단에 높은 임피던스를 가지는 리액터(reactor)를 달거나[23-25], 그리고 양 극의 DC 단과 접지 사이에 매우 큰 저항을 연결할 수 있다. 이 접지 방식은 정상 운전시에 접지로 전류가 흐르지 않는다. 따라서, 직류 단의 양의 극성을 가지는 도선과 음의 극성을 가지는 도선에 흐르는 전류는 독립적으로 제어할 수 없다. 즉, 양의 극성을 가지는 도선에 흐르는 전류의 크기와 음의 극성을 가지는 도선에 흐르는 전류의 크기는 같다. 따라서, 하나의 도선이 고장 상태에 들어가면, 고장이 없는 나머지 도선으로 송전 시스템을 운영할 수가 없다는 단점이 있다. 이는 뒤에 설명할 양극 시스템(bipolar system) 형태와 가장 큰 차이점이다. 현재까지 대다수의 전압형 HVDC 시스템의 형태는 대칭 단극 시스템으로 이루어져 있다.

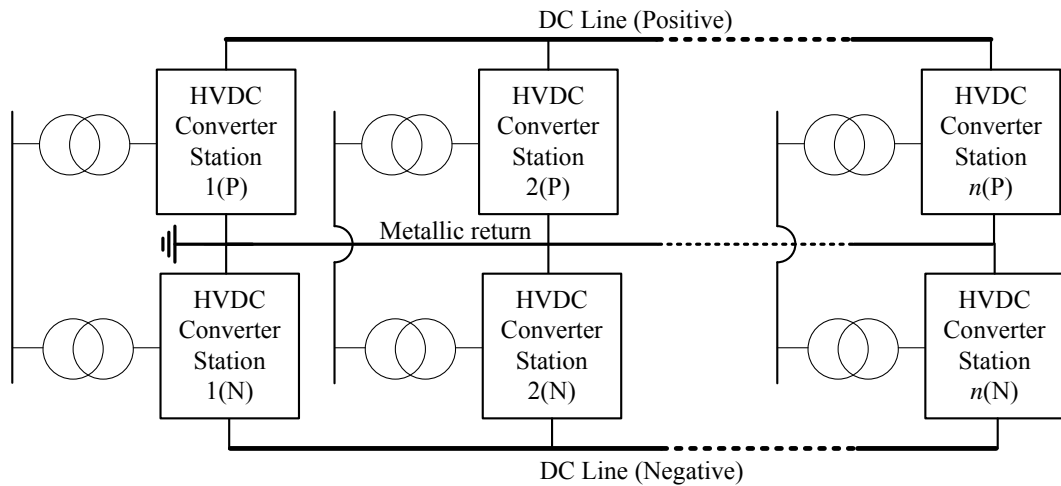


그림 1.3. 양극 HVDC 계통 시스템의 구성.

(4) 양극 HVDC 그리드(bipolar HVDC grid): HVDC 그리드가 단극 시스템으로 구성된다면, 컨버터의 전력 공급의 정지는 해당 터미널이 공급하는 전력이 0으로 떨어짐을 의미한다. 따라서, 그리드의 단전을 막기 위해서는 일반적으로 전력 흐름을 우회하는 형태로 전력 공급을 유지해야 하나, 극단적인 상황에서는 그리드가 각각 따로 끊어지는 전력 고립이 생기게 된다. 양극 HVDC 그리드는 하나의 HVDC 터미널에 2개의 컨버터를 사용하는 구조로서 시스템의 신뢰성과 안정성을 크게 향상시킬 수 있다. 하나의 컨버터가 단전의 상황에 놓이거나, 고 전위 도선에 사고가 발생하여도 전력 송전을 이어나갈 수 있다. 하나의 극이 정지하는 경우에는 저 전위의 중성 도선이 귀로 경로로 운영되어야 한다. 일반적인 양극 시스템은 두 극의 직류 전압과 전류 정격이 동일하다. 정상 운전 시에 두 극의 직류 전류는 동일하게 제어되므로 중성 전류는 흐르지 않는다. 한편, 도체 귀로의 경우에는 한 쪽



양극 컨버터의 중성단에 견고하게 접지되어야 한다. 왜냐하면, 귀로 도선의 저항 성분이 대지 귀로의 저항 성분에 비해 크기 때문에 도체 귀로 선에 전압이 걸리게 되면 접지를 통하여 직류 전류가 흐를 수 있기 때문이다.

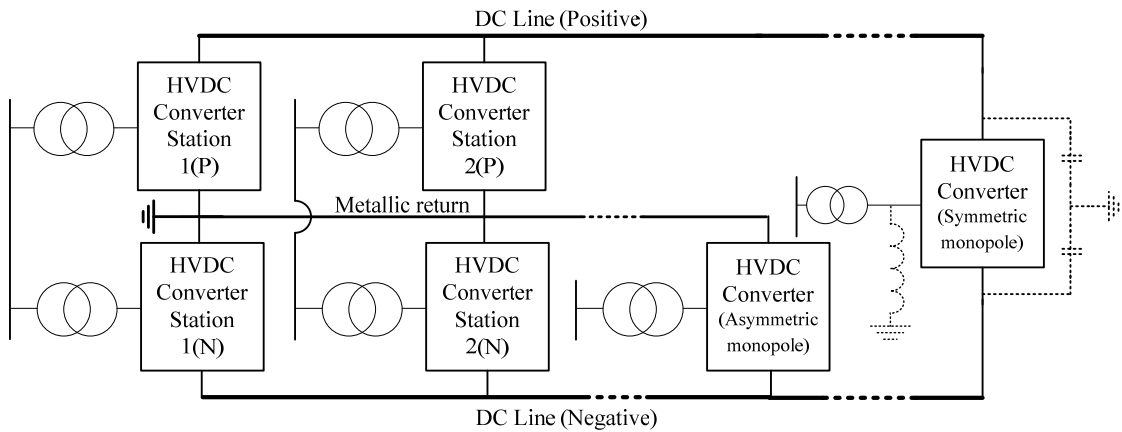


그림 1.4. 단극 및 양극 HVDC 시스템이 혼합된 계통 구성도.

(5) 단극과 양극 HVDC 시스템의 혼합 그리드 구조: (4)에서 설명한 양극 HVDC 시스템 중, 도체 귀로 방식을 이용한 양극 HVDC 시스템은 미래 MTDC 그리드로서 매우 가능성이 큰 형태이다. 그림 1.4 와 같이, 비대칭 단극 시스템과 대칭 단극 시스템 모두 양극 HVDC 그리드에 연결이 가능하다. 비대칭 단극 시스템은 양극 HVDC 의 시스템과 기본 구성적인 면에서 동일하므로 혼합 구조에서 대칭 단극 시스템에 비해 사고에 대한 대처가 유연하다.

## 1.2. 연구의 목적

본 논문에서는 양극 (bipolar) HVDC 시스템을 위한 비대칭 혼합 MMC (asymmetric mixed MMC) 회로의 적합성을 검토하고, HVDC 시스템 형태에 따른 본 회로의 분석 및 제어 방법을 제안하는 것을 목표로 한다. 앞에서 언급했듯이, 대규모 전력 전송과 전력 망 연계를 위하여 멀티 터미널 HVDC 시스템에 대한 관심이 증가하고 있다. 여러 가지 멀티 터미널 HVDC 시스템의 형태 중, 양극 HVDC 시스템은 하나의 HVDC 터미널에 두 개의 컨버터를 사용하는 구조로서 시스템의 신뢰성과 안정성을 크게 향상시킬 수 있다. 또한, 양극 시스템은 단극 시스템과의 연결이 가능하여 멀티 터미널 HVDC의 확장에 유리하며, 동일 량의 전력전송에 있어 직류단 전압의 승압이 용이하여 전송 효율을 높일 수 있다. 직류단 전송 전압을 높임으로써 지중 케이블보다 가공선로를 통한 전력전송이 효율적이거나, 가공선로의 경우 직류단 사고 대처가 매우 중요하다. 따라서, HVDC 전력변환 장치는 사고 시 직류 및 교류 계통단과 컨버터 자체에 발생할 수 있는 사고 영향을 최소화할 수 있는 기능을 가져야 한다. 또한, 사고 복구 시에 빠른 회복 능력으로 정상운전 상태로 신속히 복귀할 수 있어야 한다.

따라서, 본 연구에서는 양극 HVDC 전송 시스템을 위한 여러 MMC 전력변환 시스템들에 대한 비교와 함께 비대칭 혼합 MMC 회로의 타당성에 대하여 논의하였다. 또한, 본 회로의 정상운전 및 사고운전 알고리즘을 기술하였으며, 이를 통하여 비대칭 혼합 MMC 회로를 단극 및 양극 HVDC 시스템뿐만 아니라, 하이브리드 HVDC 시스템에 적용하였다. 본 회로의 정상운전 및 사고 대처를 위한 알고리즘의 성능을 확인하기 위하여, 이론적인

해석과 함께 실제 시스템을 기반으로 한 컴퓨터 시뮬레이션을 수행하였다. 그리고, 실제 제작된 축소모델 시스템인 2 개의 7 레벨 MMC 를 양극 시스템으로 구성하여 제안된 방법의 타당성을 검증하였다. 또한, 본 회로의 운영 손실과 시스템 비용의 저감을 위하여 HVDC 전송 시스템에서의 교류 윗 전압 주입 가능성을 교류 및 직류 계통에 미치는 영향에 대한 관점에서 분석하였으며, 분석 결과를 시뮬레이션과 축소모델을 이용한 실험으로 검증하였다.

### 1.3. 논문의 구성

본 논문은 다음과 같이 구성되어 있다.

1 장에서는 전압형 고전압 직류 전송 시스템 기술의 배경과 직류 전송을 위한 모듈형 다단 컨버터 시스템에 대하여 간략하게 기술하고, 멀티터미널 전압형 고전압 직류 전송 시스템과 계통 구조에 대해서 비교하고 고찰한다. 또한, 본 논문의 연구 목적을 기술한다.

2 장에서는 본 연구에 앞서 MMC 시스템의 전반적인 이해를 돕기 위하여 MMC 의 모델링 및 기본적인 제어와 균형 제어에 대해서 설명한다. 또한, 교류 계통 전압 불평형을 고려한 MMC 제어에 대해서도 논의한다.

3 장에서는 양극 HVDC 전송시스템을 위한 MMC 전력 변환 시스템들에 대해서 비교 검토한다. 시스템의 비용 및 손실, 그리고 직류단 사고 대처능력을 기준으로 하여 대표적인 10 가지 MMC 토폴로지들에 대하여 비교 분석을 수행한다. 그 중 가능성이 있는 두 가지 회로에 대한 비교를 직류단 전압 합성의 관점에서 시스템 불평형 현상을 기준으로 분석하였다.

4 장에서는 3 장을 바탕으로 비대칭 단극 및 양극 HVDC 시스템을 위한 최적의 MMC 회로에 대한 정상운전 및 사고시 운전 제어 방법에 대하여 제안한다. 또한, 여러 HVDC 계통 형태들 중에 대칭 단극 구조에서는 본 회로의 회로적 특성에 의한 한계를 직류단 사고 상황을 가정하여 해석하고 분석한다. 그리고, 양극 구성에 있어서 서브모듈의 최적 배치에 대해서 논의한다. 이를 바탕으로 비대칭 단극 및 양극, 그리고 하이브리드 HVDC 시스템에 대한 본 회로의 적용에 대하여 분석하고 시뮬레이션으로 검증한다.

5 장에서는 본 회로를 실제 제작된 2 개의 축소모델 7 레벨 MMC 를 이용하여, 단극 및 양극, 그리고 하이브리드 HVDC 시스템을 구성하여 회로를 검증하고 그 제어 알고리즘을 검증한다.

6 장에서는 본 회로의 운영 손실과 시스템 비용의 저감을 위하여 HVDC 전송 시스템에서의 교류 윗셋 전압 주입 가능성을 분석한다. 또한, 본 회로의 적용 타당성과 정상운전 및 사고 대처를 위한 알고리즘의 성능과 윗셋 전압 주입 가능성은 이론적인 해석과 함께, 컴퓨터 시뮬레이션과 축소모델 실험 등을 통하여 검증한다.

7 장에서는 본 논문의 연구 결과 및 향후 과제에 대하여 기술한다.

## 2. 모듈형 다단 컨버터의 기본 원리와 그 제어

모듈형 다단 컨버터(Modular Multilevel Converter; MMC)는 직렬 연결형 H-브릿지 인버터(Cascaded H-Bridge; CHB)처럼 모듈의 직렬 연결을 이용하여 출력 교류 전원을 만든다는 점에서 그 형태가 비슷하나, 독립된 직류단 전원이 따로 존재하지 않고, 특수한 형태의 변압기가 아닌 상용 교류 변압기를 사용한다는 데서 그 차이점을 가진다. MMC 는 주로 2 레벨 컨버터를 이용한 모듈화 구조를 갖는다. 이는 산업계 표준 부품, 즉 대량 생산되고 신뢰성이 검증된 부품을 사용할 수 있게 하며 이로 인해 상대적으로 높은 신뢰성과 적은 유지 보수 비용을 갖게 되며, 비교적 적은 노력으로도 대용량 고전압으로의 확장이 용이하다는 여러 장점들이 가능하게 한다. 또한 각 셀의 고장 시, 고장 셀을 우회(bypass)시킴으로써 고장에도 불구하고 줄어든 출력으로 연속적인 운전이 가능하다. 또 고전압에 적용하기 위해 통상 수십 ~ 수백 개의 셀들이 직렬 연결되므로 MMC 는 자연적으로 매우 많은 전압 레벨을 갖게 된다. 따라서 작은 스위칭 주파수로도 매우 낮은 전고조파 왜율(THD)을 갖는 전압을 합성할 수 있다. 많은 전압 레벨로 인해 각 셀이 갖는 전압 및 전류 상승률은, 교류 출력이 고전압임에도 불구하고 여타의 중성점 연결(Neutral Point Clamped; NPC) 인버터 형태의 멀티 레벨 인버터에 비해서도 상대적으로 매우 낮으므로 거의 정현파 형태의 교류 전압 및 전류를 갖게 되어 일반 표준 교류 변압기의 적용이 가능하다. 이러한 적은 스위칭 손실과 일반 표준 교류 변압기의 사용 가능성, 높은 신뢰성 등의 이유로 전압원 컨버터를 이용한 HVDC 송전 시스템은 능동 소자의 직/병렬 연결을 통한 2 레벨 컨버터에서 MMC 를 이용한 시스템으로 대체되고 있다.

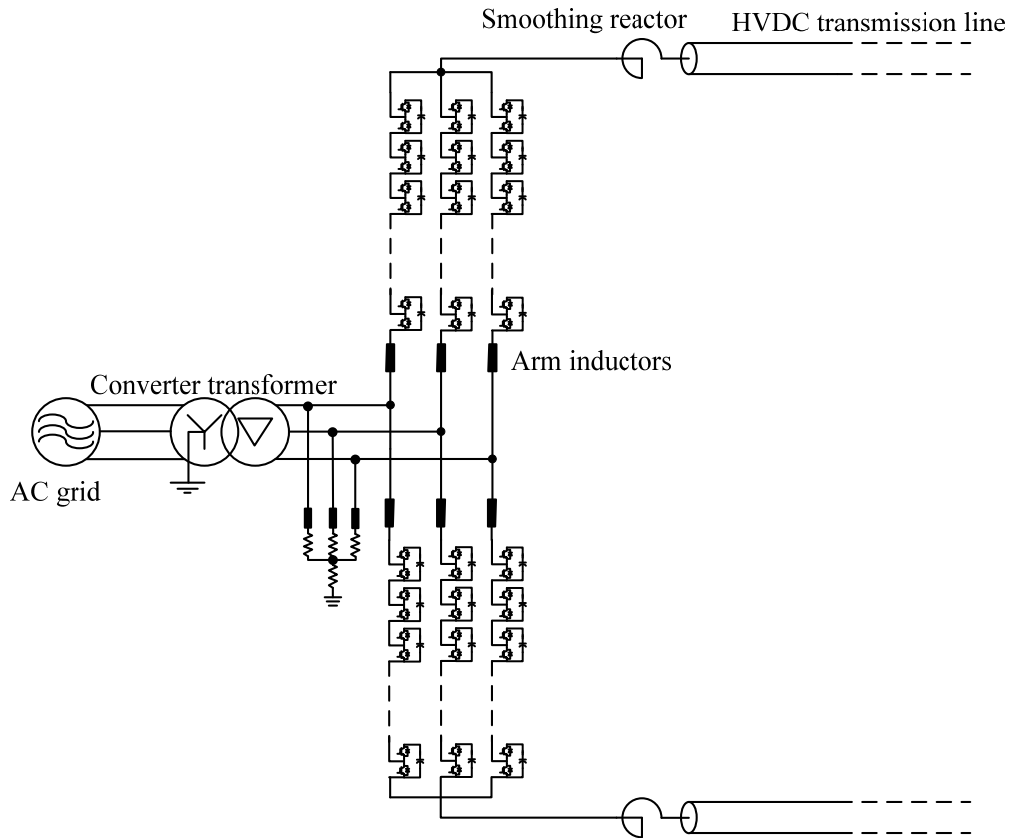


그림 2.1. MMC 의 구조.

그림 2.1 은 하나의 직류 입력으로부터 3 상 교류 출력을 갖는 MMC 시스템에 대한 개략도이다. 여기서 셀(Cell)이라고 불리는 최소 단위 서브모듈(submodule)은 대표적으로 하프-브릿지 (Half-bridge)회로나 풀-브릿지(Full-bridge) 회로와 직류단 캐패시터의 병렬 연결로 이루어져 있으며, 초기 셀 모듈에서는 손실이 가장 낮은 하프-브릿지 서브모듈 기반 MMC 시스템을 일반적으로 사용하였다. 하지만, 고전압 직류 차단기의 신뢰성

문제와 높은 가격으로 인해 셀 모듈의 형태는 다양하게 연구되고 있다. 본 장에서는 하프-브릿지 셀을 가정하여 MMC의 기본 구성과 그 제어방법에 대하여 서술한다. N 개의 셀이 직렬 연결되어 하나의 암(Arm)을 구성하는데, 각 암에는 사고 시 전류의 급격한 증가를 막기 위한 암 인덕터가 하나씩 존재한다. 상단 암과 하단 암이 하나의 레그(Leg)를 구성하며, 레그의 양끝은 직류 입력 부에, 상단 암과 하단 암이 만나는 레그의 중점은 교류 출력 부에 연결된다.

MMC는 수 많은 모듈로 구성되어 있기 때문에, 시스템의 여유율(redundancy)을 쉽게 높일 수 있고 표준 모듈을 직렬 연결한 형태로 인해 확장성(scalability)이 좋다. 각 Arm이 합성하는 전압은 각 모듈의 전압 합성의 합으로 결정된다. 각 모듈은 스위칭 상태에 따라 다양한 전압을 합성할 수 있다.

MMC의 제어는 직접변조제어(direct modulation control)와 간접변조제어(indirect modulation control)로 크게 나뉜다[35-36]. 본 논문에서는 MMC의 변조제어 기법으로 많은 연구들[26-36]에서 심도 있게 다루어져 왔으며, 시뮬레이션 및 실험적으로 그 타당성이 검증되고, 제어적으로 우수한 특성을 나타내는 간접변조제어를 사용한다. 따라서, 본 논문의 본론으로 들어가기에 앞서, 선행 연구로서 간접변조제어에 대하여 본 장에서 기술한다.



## 2.1. 모듈형 다단 컨버터 (MMC) 모델링

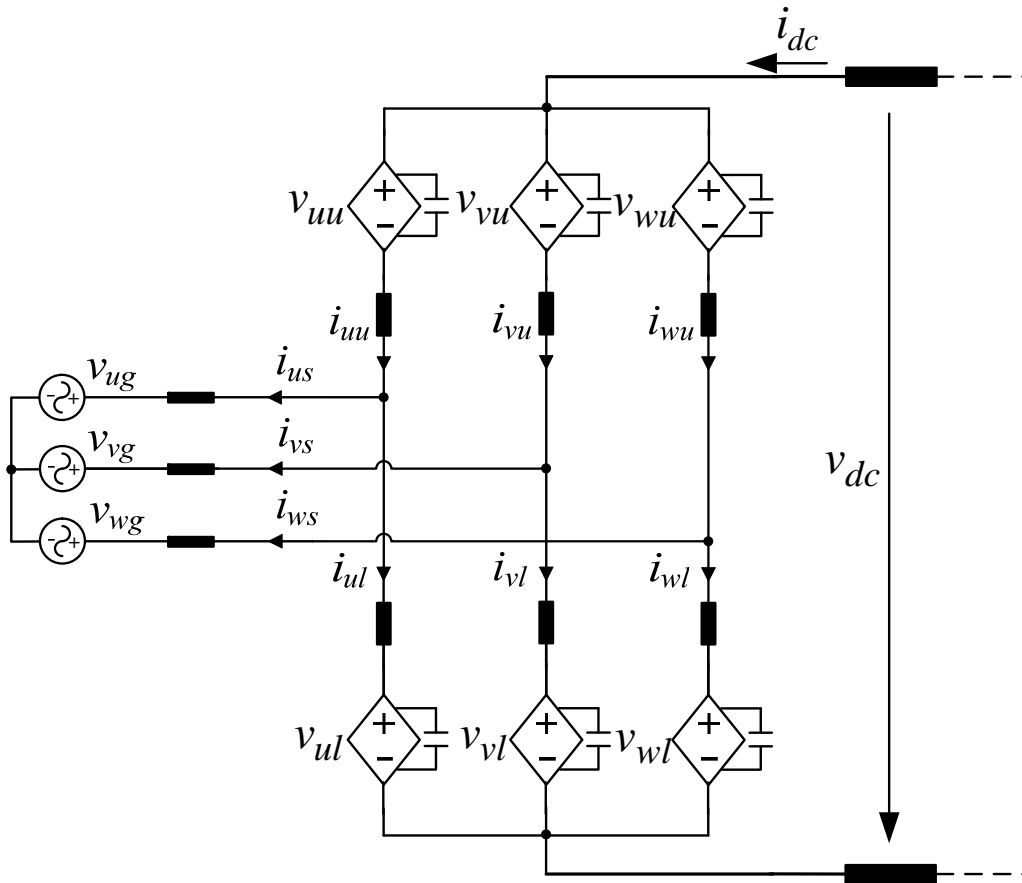


그림 2.2. MMC의 기본 회로 개념도.

그림 2.2 는 각 암(Arm)을 1 개의 컨버터로 치환한 MMC 모델을 나타낸다. 3 상 교류 전원과 1 개의 직류단을 연결하는 MMC 는 일반적으로 6 개의 Arm 으로 구성되어 있으며, 각 Arm 은 컨버터 모듈이 직렬로 연결된다. 만약, 각 Arm 내부의 컨버터 모듈 간의 에너지가 균형되게 제어 된다고 가정하면, 각 Arm 은 그림 2.2 에서 보인 것처럼 1 개의 등가 컨버터 모듈로 치환해서

생각할 수 있다. 각 Arm 은 적절한 전압을 합성함으로써, 교류 전원단의 전류 및 직류단의 전류를 제어할 수 있으며, 동시에 MMC 내부의 수많은 모듈에 포함된 캐패시터의 에너지를 일정하게 유지할 수 있어야 한다. U, V, W 로 표시된 3 상 중 임의의 하나의 상을 x 상이라고 할 때, 키르히호프(Kirchhoff)의 법칙에 따라 직류 단에서 교류 단으로의 x 상의 회로 방정식은 (2.1)과 (2.2)와 같이 나타낼 수 있다.

$$V_{dc} / 2 - v_{xu} - (sL_o + R_o)i_{xu} - (sL_s + R_s)(i_{xu} - i_{xl}) - v_{xg} = 0. \quad (2.1)$$

$$-V_{dc} / 2 + v_{xl} + (sL_o + R_o)i_{xl} - (sL_s + R_s)(i_{xu} - i_{xl}) - v_{xg} = 0. \quad (2.2)$$

여기서,  $V_{dc}$  는 직류단 전압을 나타내고,  $v_{xu}$ ,  $v_{xl}$  은 각각 상단 암과 하단 암의 순시적인 컨버터 합성전압이며,  $i_{xu}$ ,  $i_{xl}$  은 각각 상단 암과 하단 암 전류를 나타낸다.  $L_o$  와  $R_o$  는 각 암의 등가 인덕턴스와 등가 저항을 의미하며, 모든 암에서 동일한 값을 가진다고 가정한다.

x 상의 레그전류(leg current)는  $i_{xo}$  라고 표기하며, (2.3)과 같이 x 상의 상단 암과 하단 암 전류의 평균으로 정의한다. 또한, 계통 상 전류는 x 상의 상단 암전류에서 하단 암 전류를 뺀 값으로 정의한다.

$$\begin{cases} i_{xo} = \frac{i_{xu} + i_{xl}}{2} \\ i_{xs} = i_{xu} - i_{xl} \end{cases}. \quad (2.3)$$

식 (2.1)과 (2.2)를 더하여, x 상의 상 전류에 관한 (2.4)를 얻을 수 있다. 한편, 두 식의 차는 (2.5)와 같이 x 상의 레그 전류에 관한 식이 된다.

$$-\frac{(v_{xu} - v_{xl})}{2} = v_{xg} + \left( \frac{sL_o + R_o}{2} \right) i_{xs} + (sL_s + R_s) i_{xs}. \quad (2.4)$$

$$\frac{V_{dc} - (v_{xu} + v_{xl})}{2} = (sL_o + R_o)i_{xo}. \quad (2.5)$$

식(2.4)에서 보듯이, 교류 계통에서 바라보는 등가 임피던스는 계통 임피던스와 암 임피던스의 절반의 값의 합이다. 따라서 MMC의 출력 EMF( $v_{xs}$ )는 (2.6)과 같이 나타낼 수 있다.

$$v_{xs} = -\frac{(v_{xu} - v_{xl})}{2}. \quad (2.6)$$

식 (2.5)의 왼쪽 항은 레그 전류를 독립적으로 제어하는 전압에 해당하는 식을 나타내고 있으며, 이를 (2.7)과 같이 정의하고, 본 논문에서는 레그 내부 전압(leg internal voltage)라고 명명한다.

$$v_{xo} = \frac{V_{dc} - (v_{xu} + v_{xl})}{2}. \quad (2.7)$$

따라서, (2.4)와 (2.5)는 (2.6)과 (2.7)의 정의에 의해, 다음과 같이 나타낼 수 있다.

$$v_{xs} - v_{xg} = \left( \frac{sL_o + R_o}{2} \right) i_{xs} + (sL_s + R_s) i_{xs}. \quad (2.8)$$

$$v_{xo} = (sL_o + R_o) i_{xo}. \quad (2.9)$$

또한, (2.6)과 (2.7)에 의해, 상단 암과 하단 암의 출력전압은 다음과 같이 나타낼 수 있다.

$$v_{xu} = \frac{V_{dc}}{2} - v_{xs} - v_{xo}. \quad (2.10)$$

$$v_{xl} = \frac{V_{dc}}{2} + v_{xs} - v_{xo}. \quad (2.11)$$

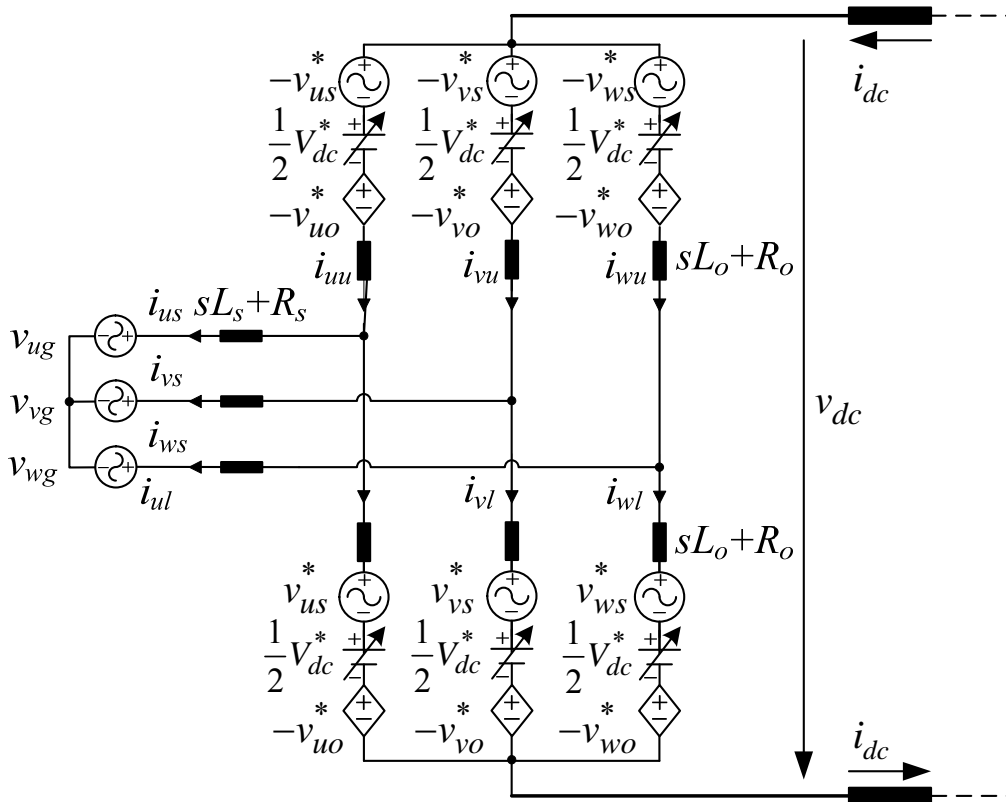


그림 2.3. MMC 회로 모델링[36].

그림 2.3 는 모듈형 다단 컨버터의 회로를 앞서 정리한 식들에 의해서 제어적 관점에서 모델링한 그림이다. 이를 바탕으로 MMC 회로를 교류 단 계통전류에 관한 회로, 직류 단 전류에 관한 회로, 그리고 순환전류에 관한 회로로 독립적으로 나누어 분석할 수 있다. 각 암의 출력할 수 있는 지령 전압은 직류단 전압 지령과 출력 EMF 지령, 그리고 레그 내부 전압 지령의 합으로 이루어진다. 따라서, 지령의 합은 암의 서브모듈의 형태에 따라 암이 합성할 수 있는 전압 범위 내에 있어야 한다.

2.1.1. MMC의 교류 계통 전류에 관한 모델링

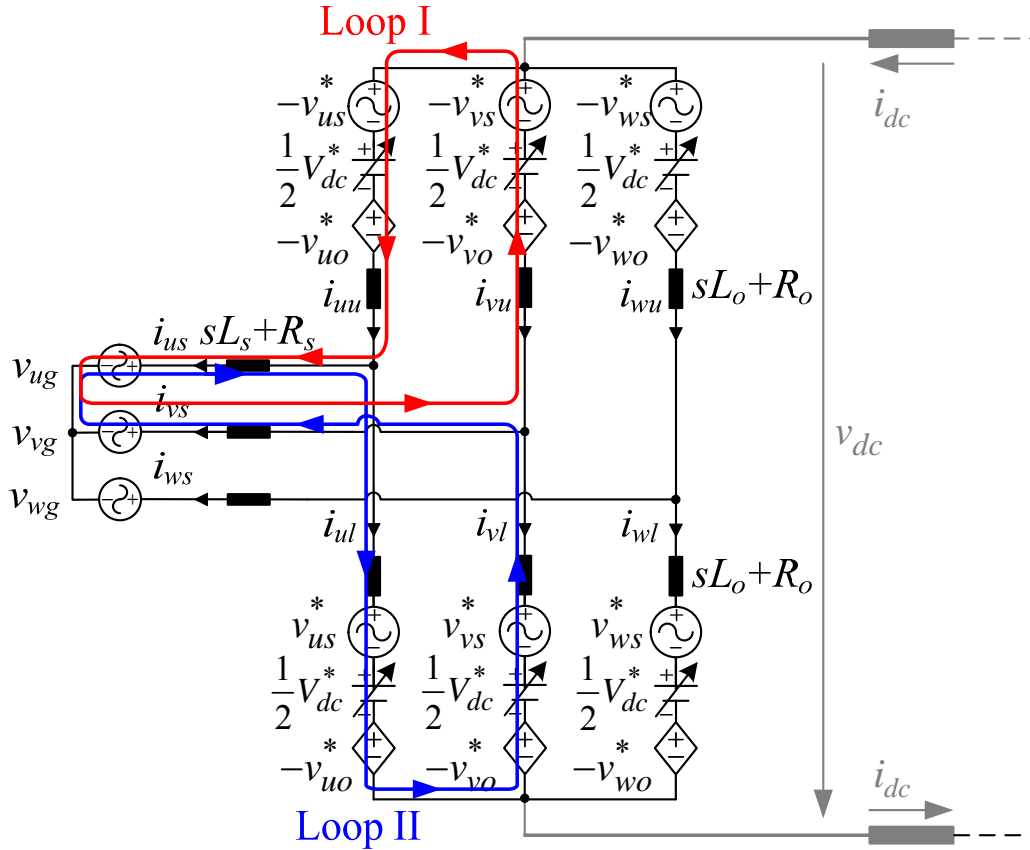


그림 2.4. MMC 교류 계통 단 전류 분석을 위한 회로 모델링[36].

분석을 위해, 그림 2.4 에서 u 상과 v 상에 관해서 키르히호프 회로 방정식을 나타내면 다음과 같다.

$$\begin{cases} (-v_{us}^* + V_{dc}^*/2 - v_{uo}^*) + (L_o \frac{d}{dt} + R_o)i_{uu} + (L_s \frac{d}{dt} + R_s)i_{us} + v_{ug} \\ -(-v_{vs}^* + V_{dc}^*/2 - v_{vo}^*) - (L_o \frac{d}{dt} + R_o)i_{vu} - (L_s \frac{d}{dt} + R_s)i_{vs} - v_{vg} = 0. \end{cases} \quad (2.12)$$

$$\begin{cases} (v_{us}^* + V_{dc}^* / 2 - v_{uo}^*) + (L_o \frac{d}{dt} + R_o)i_{ul} - (L_s \frac{d}{dt} + R_s)i_{us} - v_{ug} \\ -(v_{vs}^* + V_{dc}^* / 2 - v_{vo}^*) - (L_o \frac{d}{dt} + R_o)i_{vl} + (L_s \frac{d}{dt} + R_s)i_{vs} + v_{vg} = 0. \end{cases} \quad (2.13)$$

식 (2.12)와 식 (2.13)은 다음 두 식과 같이 정리할 수 있다. 아래 식들에서 볼 수 있듯이, 암의 직류 단 전압 지령( $v_{dc}^*$ )과 레그 내부 전압 지령( $v_{xo}^*$ )은 소거된다.

$$\begin{cases} -v_{us}^* + (L_o \frac{d}{dt} + R_o)(i_{us} / 2) + (L_s \frac{d}{dt} + R_s)i_{us} + v_{ug} \\ -(-v_{vs}^*) - (L_o \frac{d}{dt} + R_o)(i_{vs} / 2) - (L_s \frac{d}{dt} + R_s)i_{vs} - v_{vg} = 0. \end{cases} \quad (2.14)$$

$$\begin{cases} v_{us}^* + (L_o \frac{d}{dt} + R_o)(-i_{us} / 2) - (L_s \frac{d}{dt} + R_s)i_{us} - v_{ug} \\ -(v_{vs}^*) - (L_o \frac{d}{dt} + R_o)(-i_{vs} / 2) + (L_s \frac{d}{dt} + R_s)i_{vs} + v_{vg} = 0. \end{cases} \quad (2.15)$$

식 (2.14)와 (2.15), 그리고 v 상과 w 상의 관계와 w 상과 u 상의 관계에 의한 대칭성으로 MMC의 교류 계통 단에서 바라본 MMC의 등가 회로는 그림 2.5(a)와 같이 나타낼 수 있으며, 이를 그림 2.5(b)와 같이, 더욱 간략화된 회로로 나타낼 수 있다.

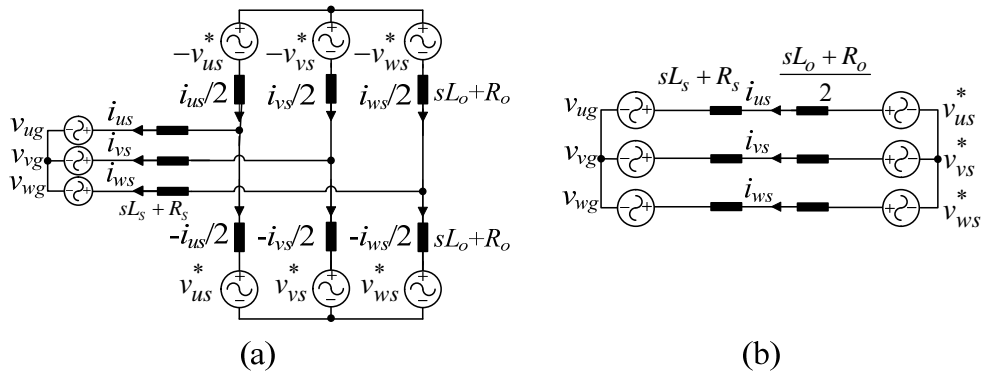


그림 2.5. 교류 계통 단에서 바라본 MMC 등가회로 모델링[36].

2.1.2. MMC의 직류 계통 전류에 관한 모델링

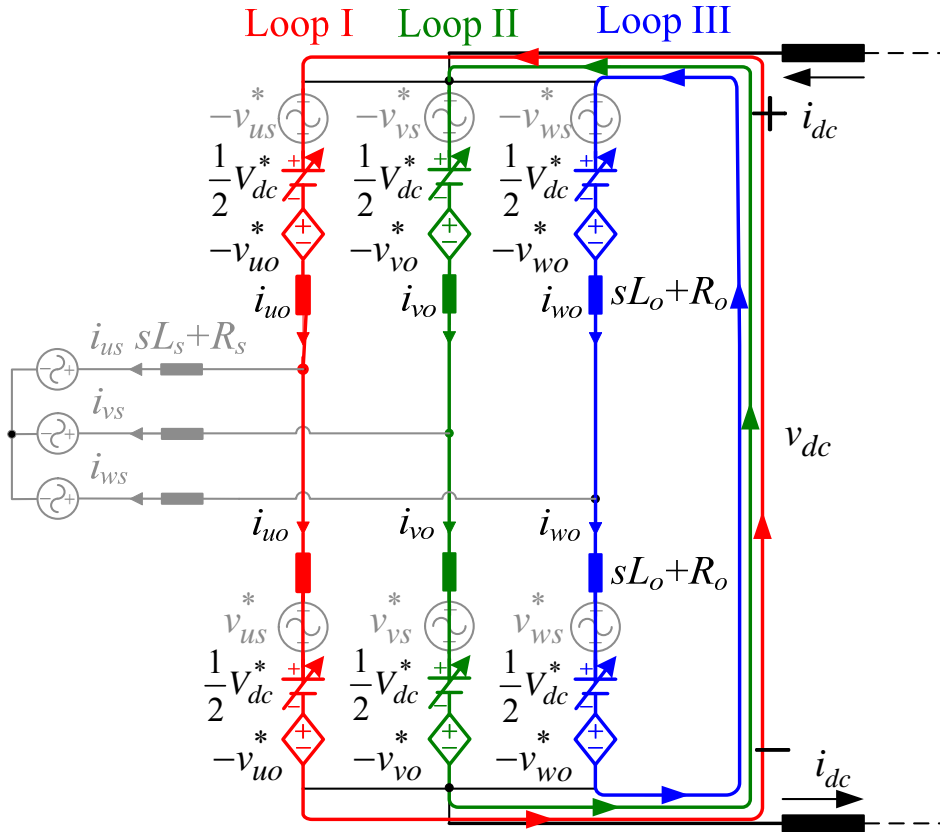


그림 2.6. MMC 직류 계통 단 전류 분석을 위한 회로 모델링[36].

그림 2.6은 MMC 직류 계통 단 전류 분석을 위한 회로 모델링이다. 그림에 표시된 루프 1, 2, 3에 관해서 키르히호프 방정식을 나타내면 다음과 같다.

$$(-v_{us}^* + \frac{V_{dc}^*}{2} - v_{uo}^*) + (L_o \frac{d}{dt} + R_o)(i_{uu} + i_{ul}) + (v_{us}^* + \frac{V_{dc}^*}{2} - v_{uo}^*) = v_{dc}. \quad (2.16)$$

$$(-v_{vs}^* + \frac{V_{dc}^*}{2} - v_{vo}^*) + (L_o \frac{d}{dt} + R_o)(i_{vu} + i_{vl}) + (v_{vs}^* + \frac{V_{dc}^*}{2} - v_{vo}^*) = v_{dc}. \quad (2.17)$$



$$(-v_{ws}^* + \frac{V_{dc}^*}{2} - v_{wo}^*) + (L_o \frac{d}{dt} + R_o)(i_{wu} + i_{wl}) + (v_{ws}^* + \frac{V_{dc}^*}{2} - v_{wo}^*) = v_{dc}. \quad (2.18)$$

위의 식 (2.16), (2.17), (2.18)을 모두 더하면, 다음과 같이 순시적인 직류단 전압 방정식을 얻을 수 있다.

$$v_{dc} = V_{dc}^* + 2(R_o + L_o \frac{d}{dt})\left(\frac{i_{dc}}{3}\right) - \frac{2}{3}(v_{uo}^* + v_{vo}^* + v_{wo}^*). \quad (2.19)$$

위 식에서 보듯이, 직류 단 전압은 암에서 합성하는 직류 단 전압 지령과 직류단 전류, 그리고 3 상 레그 내부 전압의 합으로 나타남을 알 수 있다. 식 (2.19)에 따라서, 직류 단 전류에 관한 회로는 그림 2.7(a)와 같이 나타낼 수 있고, 그림 2.7(b)와 같이 간략화할 수 있다. 식 (2.19)와 그림 2.7 에서 보듯이, 3 상 레그 내부 전압의 합을 0 이 되게 제어한다면, MMC 는 그림 2.7(b)에 나타난 바와 같이 기준 직류 전압을 제어함으로써 매우 뛰어난 직류단 출력 전압 제어 특성을 가질 수 있음을 알 수 있고, 제 3 절에서 이를 위한 구체적인 제어 방법을 기술한다.

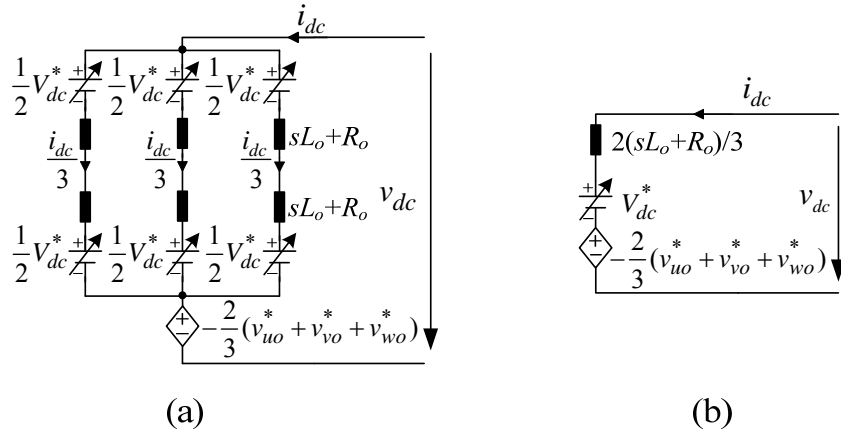


그림 2.7. 직류 계통 단에서 바라본 MMC 등가회로 모델링[36].

### 2.1.3. MMC의 순환전류에 관한 모델링

식 (2.19)를 (2.16), (2.17), (2.18)에 대입하여 정리하면, 각각 (2.20), (2.21), (2.22)와 같다.

$$(L_o \frac{d}{dt} + R_o)(i_{uo} - \frac{i_{dc}}{3}) = (v_{uo}^* - \frac{v_{uo}^* + v_{vo}^* + v_{wo}^*}{3}). \quad (2.20)$$

$$(L_o \frac{d}{dt} + R_o)(i_{vo} - \frac{i_{dc}}{3}) = (v_{vo}^* - \frac{v_{uo}^* + v_{vo}^* + v_{wo}^*}{3}). \quad (2.21)$$

$$(L_o \frac{d}{dt} + R_o)(i_{wo} - \frac{i_{dc}}{3}) = (v_{wo}^* - \frac{v_{uo}^* + v_{vo}^* + v_{wo}^*}{3}). \quad (2.22)$$

위 세 식에서 보듯이, 레그 전류는 DC 단 전류, 레그 내부 전압, 그리고, 3상 레그 내부 전압의 합 성분(common mode component of three phase leg internal voltages)에 영향을 받는다.  $x$ 상 순환전류( $i_{xo,cir}$ )는 레그 전류에서 DC 단 전류의 평균값을 뺀 값으로 (2.23)과 같이 정의된다. DC 단 전류는 3상 각 레그에 동일하게 흐르므로 DC 단 전류의 평균값은  $i_{dc}/3$ 이다.

$$i_{xo,cir} = i_{xo} - \frac{i_{dc}}{3}. \quad (2.23)$$

따라서, 식 (2.20), (2.21), (2.22)는 다음과 같이 순환전류 정의를 이용하여 다시 나타낼 수 있다.

$$(L_o \frac{d}{dt} + R_o)i_{uo,cir} = (v_{uo}^* - \frac{v_{uo}^* + v_{vo}^* + v_{wo}^*}{3}). \quad (2.24)$$

$$(L_o \frac{d}{dt} + R_o)i_{vo,cir} = (v_{vo}^* - \frac{v_{uo}^* + v_{vo}^* + v_{wo}^*}{3}). \quad (2.25)$$

$$(L_o \frac{d}{dt} + R_o)i_{wo,cir} = (v_{wo}^* - \frac{v_{uo}^* + v_{vo}^* + v_{wo}^*}{3}). \quad (2.26)$$

3 상 MMC 에서 3 상 레그 전류의 합은 키르히호프 법칙에 의해 직류단 전류이다. 따라서 3 상 순환전류의 합은 식 (2.27)과 같이 0 이다.

$$i_{uo,cir} + i_{vo,cir} + i_{wo,cir} = 0. \quad (2.27)$$

식 (2.27)은 순환전류는 그림 2.8 과 같이, MMC 의 교류단이나 직류단에 흐르지 않고, MMC 내부로만 흐른다는 것을 수식적으로 보이고 있다.

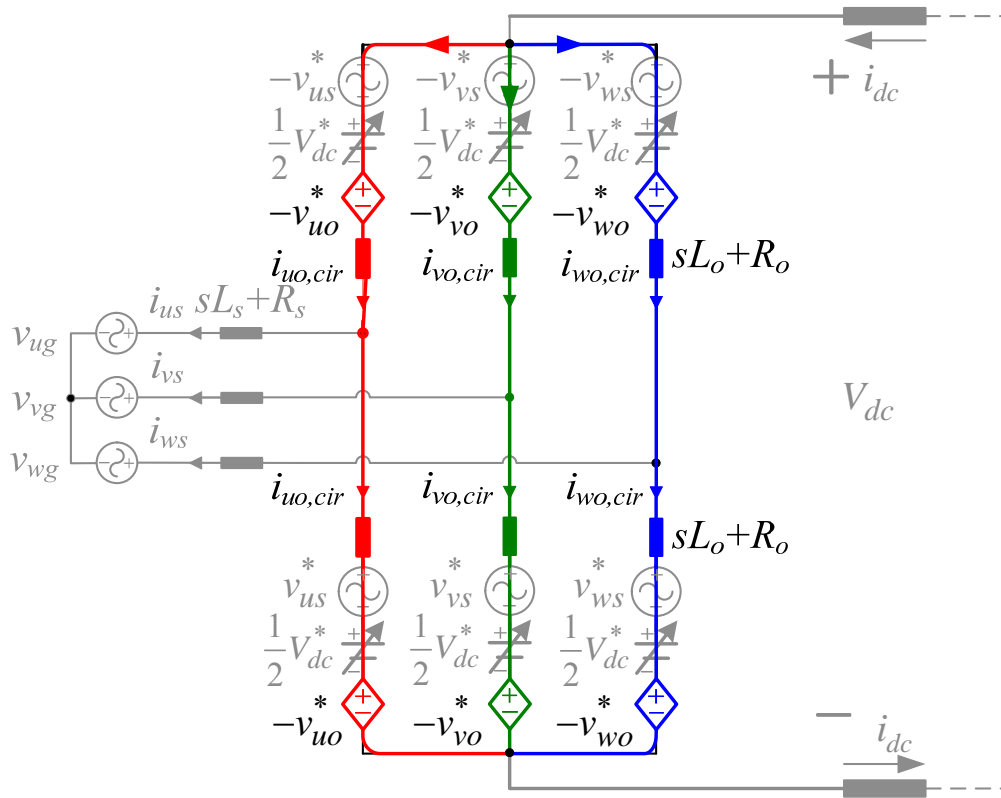


그림 2.8. MMC 순환전류 분석을 위한 회로 모델링[36].

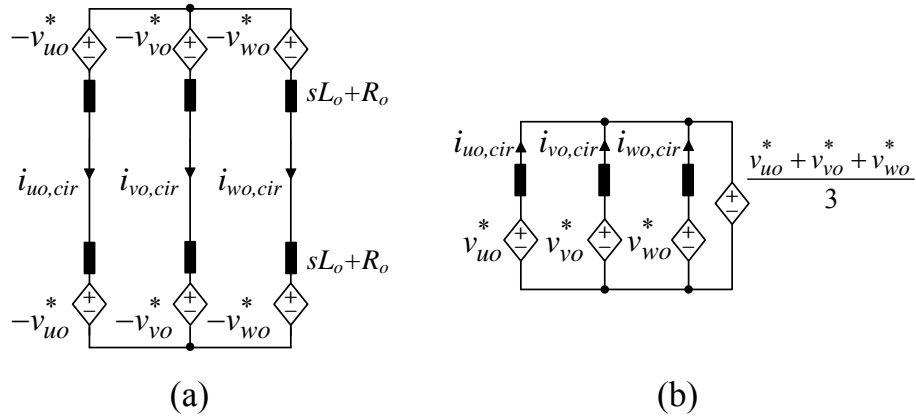


그림 2.9. 순환전류 측면에서 보는 MMC 등가회로 모델링[36].

HVDC 전송 시스템에서 직류단 전류는 전력 전송량에 따라 정해지는 값이므로 3 상 레그 전류를 제어한다는 것은 3 상 순환전류를 제어한다는 것과 동일하다. 식 (2.24)에서 (2.27)를 통하여, 그림 2.9(a)와 같이 순환전류 측면에서 보는 MMC 등가회로를 모델링할 수 있다. 또한, 이를 그림 2.9(b)와 같이 간략화된 회로로 나타낼 수 있다.

3 상 레그 내부 전압의 평균 값을 식 (2.28)과 같이 정의한다.

$$v_{xo,com}^* = \frac{v_{uo}^* + v_{vo}^* + v_{wo}^*}{3}. \quad (2.28)$$

그림 2.7 에서 알 수 있듯이, 레그 내부 전압의 합으로 이루어지는  $v_{xo,com}^*$  은 순시적인 직류단 전압에 영향을 미친다. 또한 그림 2.9 에서 보듯이, 순환전류 발생에도 영향을 미친다. 따라서,  $v_{xo,com}^*$  는 작지 않은 직류 값을 가지며 누적이 된다면 시스템은 불안정해진다. 따라서, 직류단이 강한 직류 계통이 아닌 일반적인 HVDC 라인에 연결되어 있다면  $v_{xo,com}^*$  성분은 0 으로

제어되어야 한다. 암 캐패시터 에너지 제어가  $v_{xo,com}^*$  를 0 으로 제어한다면 교류 단 계통 전류제어, 직류 단 전류제어, 그리고 암 캐패시터 에너지 제어는 제어적으로 완벽히 분리되어 독립적인 제어가 가능하다. 이러한 독립적인 제어는 제어기 간의 간섭이 없으므로 동특성이 매우 뛰어나다.

## 2.2. 모듈형 다단 컨버터(MMC)의 제어법

모듈형 다단 컨버터(MMC)의 암 캐패시터 에너지 제어는 MMC 운용에 필요한 가장 중요한 제어 중 하나이다. 교류 계통 단이나 직류 단에서 컨버터로 들어오는 유효전력을 시스템 내부적으로 흐르는 순환전류를 이용하여, 6 개의 컨버터 암에 에너지를 적절하게 분배하는 것을 암 캐패시터 에너지 제어의 기본 원리로 한다. 암 캐패시터 에너지 제어의 주 목표는 식 (2.29)와 같이, 6 개의 암의 전체 캐패시터 에너지를 정격 값으로 일정하게 유지하는 것이다.

$$\begin{cases} E_{uu} = E_{arm}^* \\ E_{ul} = E_{arm}^* \\ E_{vu} = E_{arm}^* \\ E_{vl} = E_{arm}^* \\ E_{wu} = E_{arm}^* \\ E_{wl} = E_{arm}^* \end{cases} \quad (2.29)$$

식 (2.29)는 수학적으로 다음 6 개의 수식과 동치이다.

$$E_{total} = \sum_{x=u,v,w} E_{xu} + E_{xl} = 6E_{arm}^*. \quad (2.30)$$

$$E_u^\Sigma = E_{uu} + E_{ul} = E_v^\Sigma = E_{vu} + E_{vl}. \quad (2.31)$$

$$E_v^\Sigma = E_{vu} + E_{vl} = E_w^\Sigma = E_{wu} + E_{wl}. \quad (2.32)$$

$$E_u^\Delta = E_{uu} - E_{ul} = 0. \quad (2.33)$$

$$E_v^\Delta = E_{vu} - E_{vl} = 0. \quad (2.34)$$

$$E_w^\Delta = E_{wu} - E_{wl} = 0. \quad (2.35)$$

식 (2.30)은 MMC 의 전체 캐패시터 에너지의 합을 제어하기 위한 물리량이며, (2.31)과 (2.32)는 각 상의 레그 에너지의 합을 모두 동일하게 제어하기 위한 물리량이며, (2.33), (2.34), (2.35)는 각 상의 상단 암과 하단 암의 에너지를 동일하게 제어하기 위한 물리량이다.

### 2.2.1. MMC 의 전체 캐패시터 에너지 제어

각 상의 캐패시터에 흐르는 전력은 다음의 수식과 같이 표시될 수 있다.

$$P_u^\Sigma = \frac{dE_u^\Sigma}{dt} = V_{dc}^* i_{uo} - v_{us}^* i_{us} - 2v_{uo}^* i_{uo} \approx V_{dc}^* i_{uo} - v_{us}^* i_{us}. \quad (2.36)$$

$$P_v^\Sigma = \frac{dE_v^\Sigma}{dt} = V_{dc}^* i_{vo} - v_{vs}^* i_{vs} - 2v_{vo}^* i_{vo} \approx V_{dc}^* i_{vo} - v_{vs}^* i_{vs}. \quad (2.37)$$

$$P_w^\Sigma = \frac{dE_w^\Sigma}{dt} = V_{dc}^* i_{wo} - v_{ws}^* i_{ws} - 2v_{wo}^* i_{wo} \approx V_{dc}^* i_{wo} - v_{ws}^* i_{ws}. \quad (2.38)$$

위의 세 식들의 합은 MMC 의 전체 캐패시터에 흐르는 전력이며, (2.39)와 같다.

$$P_{u,v,w}^\Sigma = V_{dc}^* i_{dc} - (v_{us}^* i_{us} + v_{vs}^* i_{vs} + v_{ws}^* i_{ws}). \quad (2.39)$$

식 (2.39)에 따르면, 직류 단 전력과 교류 단 전력의 차이가 MMC 의 캐패시터로 유입되는 전력임을 알 수 있다.

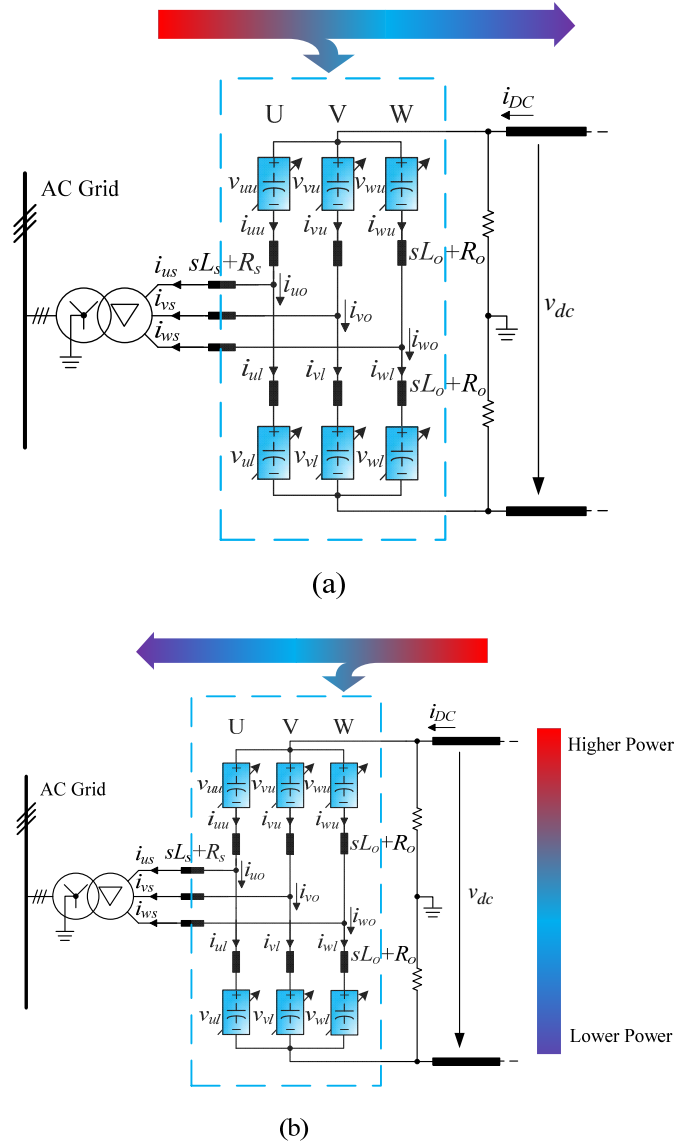


그림 2.10. MMC 전체 캐패시터 에너지 제어의 원리[36].

(a) Voltage regulation 모드, (b) Power dispatch 모드.



MMC 가 직류 전압 제어(voltage regulation) 모드로 동작한다면, MMC 시스템은 DC 전압을 제어하게 되고, MMC 의 캐패시터 에너지는 교류 단의 유효전력으로 제어된다. 이는 그림 2.10(a)와 같다. 한편, MMC 가 급전(power dispatch) 모드로 동작한다면, MMC 의 캐패시터 에너지는 직류 단의 유효전력으로 제어된다. 이는 직류 단 전류제어를 통해 이루어지며, 그림 2.10(b)와 같다.

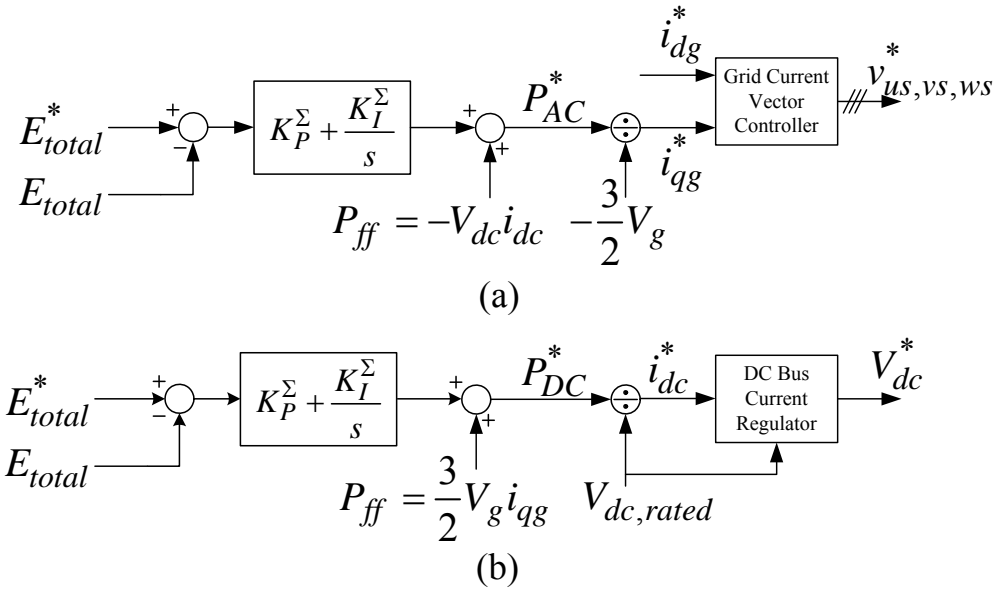


그림 2.11. MMC 전체 캐패시터 에너지 제어기 블록 다이어그램[36]:

(a) 직류 전압 제어 모드, (b) 급전 모드.

직류 전압 제어 모드 및 급전 모드의 전체 캐패시터 에너지 제어기의 블록 다이어그램은 그림 2.11 과 같다. 본 논문에서의 계통 전압 벡터는 회전 좌표의 q 축에 동기화하였다. 따라서, d 축 전류는 무효전력 공급을 위한 전류 성분이고, q 축 전류는 유효전력 공급을 위한 전류 성분이다.

## 2.2.2. MMC의 각 상의 레그 캐패시터 에너지 제어

일반적인 직류 전송 단에 연결된 MMC에서 3상 레그 캐패시터 에너지 균형제어는 교류 계통과 직류 단 전류제어에 영향을 미치지 않아야 한다. 따라서, 앞서 언급한 컨버터 내부의 순환전류에 의한 전력 교환이 이루어져야 한다. 즉, 식 (2.23)에서 정의된 순환전류는 교류 계통과 직류 단 전류와 분리된 독립적인 전류로 이를 이용한 3상 레그 캐패시터 에너지 균형제어를 본 절에서 기술하고자 한다.

각 3상 레그의 전력은 식 (2.36), (2.37), (2.38)과 순환전류 식 (2.23)에 의해서, 순환전류를 포함한 각 상 레그 전력으로 나타내면 다음과 같다.

$$P_u^\Sigma = \frac{dE_u^\Sigma}{dt} = \left( V_{dc}^* \frac{i_{dc}}{3} - v_{us}^* i_{us} \right) + V_{dc}^* i_{uo,cir}. \quad (2.40)$$

$$P_v^\Sigma = \frac{dE_v^\Sigma}{dt} = \left( V_{dc}^* \frac{i_{dc}}{3} - v_{vs}^* i_{vs} \right) + V_{dc}^* i_{vo,cir}. \quad (2.41)$$

$$P_w^\Sigma = \frac{dE_w^\Sigma}{dt} = \left( V_{dc}^* \frac{i_{dc}}{3} - v_{ws}^* i_{ws} \right) + V_{dc}^* i_{wo,cir}. \quad (2.42)$$

식 (2.40), (2.41), (2.42)의 오른쪽 첫 번째 두 항은 교류와 직류 단 사이의 전력 전송량과 앞 절의 전체 캐패시터 에너지 제어에 의해 정해지는 값이다. 계통이 평형이고, 정상상태에서는 컨버터의 전체 캐패시터 에너지를 위한 전력 유입이 거의 없으므로, 오른쪽 첫 번째 두 항은 상쇄되어 거의 0이 된다. 식 (2.40), (2.41), (2.42)의 마지막 세 번째 항은  $V_{dc}^* i_{xo,cir}$  이므로, 각 상에 유의미한 전력을 전달하기 위해서는 순환전류 값을 직류 성분으로 제어하여야 한다. 또한, 식 (2.27)과 같이, 3상 순환전류의 합은 0이므로, 레그 캐패시터

에너지 제어를 위해 주입되는 순환전류의 직류 성분의 합은 0 이다.  $x$  상의 순환전류 직류 성분을  $i_{xo,cirDC}$  라 할 때, 식 (2.43)과 같이, (2.40), (2.41), (2.42)의 오른쪽 세 번째 항의 합은 0 이다. 따라서, 그림 2.12 와 같이, 전체 에너지 유입 없이, 레그 간에 에너지 교환만이 일어남을 알 수 있다.

$$V_{dc}^* i_{uo,cirDC} + V_{dc}^* i_{vo,cirDC} + V_{dc}^* i_{wo,cirDC} = 0. \quad (2.43)$$

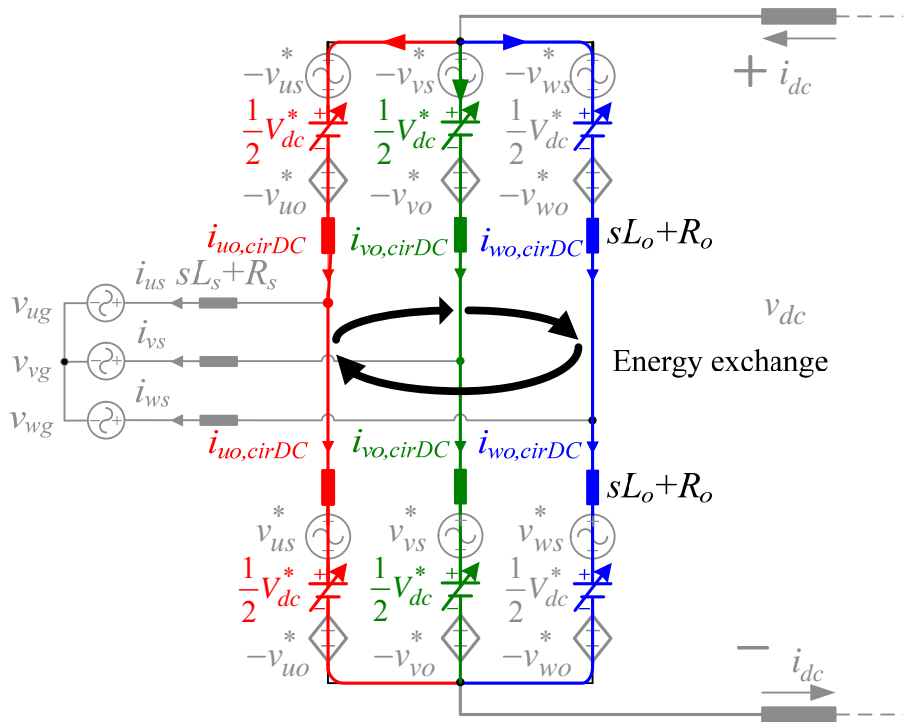


그림 2.12. 3상 레그 간 캐패시터 에너지 균형을 위한 직류 순환전류와 전력 흐름[36].

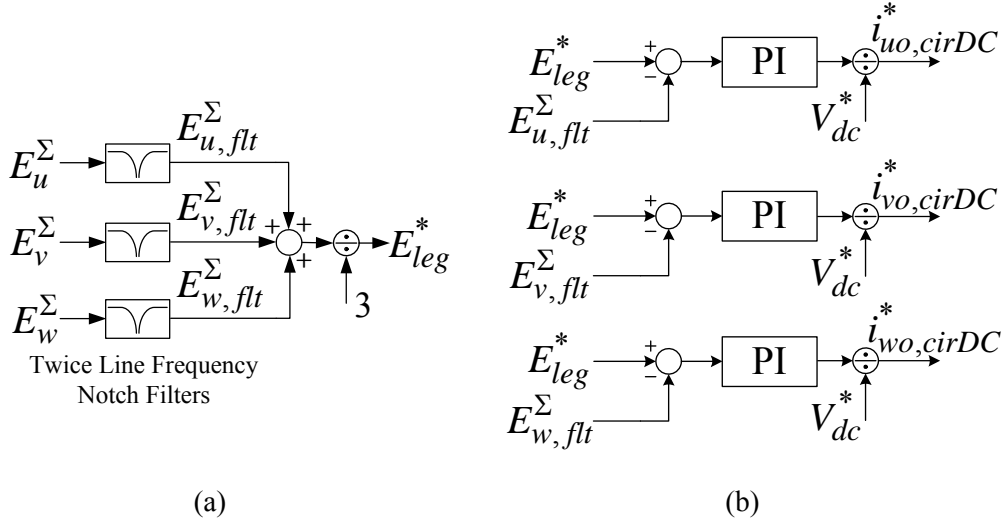


그림 2.13.3 상 레그 캐패시터 에너지 균형 제어를 위한 제어 블록도[36].

레그 캐패시터 에너지 균형 제어를 위한 제어 블록도는 그림 2.13 과 같다. 레그 캐패시터 에너지 지령은 매 샘플링 주기마다 업데이트(update) 되며, 그림 2.13(a)와 같이, 3 상 레그 캐패시터 에너지의 평균값으로 생성된다. 각 상의 레그 캐패시터 에너지는 기본파의 2 고조파 성분을 크게 가지므로, 그림 2.13(a)와 같이 2 고조파 노치(notch) 필터를 도입하여 직류 성분만 제어하도록 하였다. 레그 캐패시터 에너지 지령은 3 상 레그 캐패시터 에너지 평균값으로 실시간으로 계산되므로 식 (2.44)와 같이, 그림 2.13(b)의 제어기의 입력 오차(error)의 합은 항상 0 이다.

$$\left(E_{leg}^* - E_{u,flt}^\Sigma\right) + \left(E_{leg}^* - E_{v,flt}^\Sigma\right) + \left(E_{leg}^* - E_{w,flt}^\Sigma\right) = 0. \quad (2.44)$$

식 (2.44)는 제어기의 출력인 순환전류의 직류성분의 합이 본질적으로 0 이 됨을 의미한다. 따라서, 직류 순환전류를 발생시키는 레그 내부 전압(leg

internal voltage)의 3 상 합도 (2.45)와 같이 0 이다. 따라서,  $v_{xo,com}^*$  에 의해 발생할 수 있는 직류 단 제어의 동특성 저하나 안정도 문제가 근본적으로 일어나지 않는다.

$$\sum_{x=u,v,w} i_{xo,cirDC}^* = 0 \Rightarrow \sum_{x=u,v,w} v_{xo,DC}^* = 0. \quad (2.45)$$

### 2.2.3. MMC 의 상단 및 하단 암 캐패시터 에너지 제어

각 상의 상단 암과 하단 암에 들어가는 전력의 차이는 다음과 같이 수식화할 수 있다.

$$P_u^\Delta = \frac{dE_u^\Delta}{dt} = \frac{1}{2}V_{dc}^*i_{us} - 2v_{us}^*i_{uo} - v_{uo}^*i_{us} \approx \frac{1}{2}V_{dc}^*i_{us} - 2v_{us}^*\frac{i_{dc}}{3} - 2v_{us}^*i_{uo,cir}. \quad (2.46)$$

$$P_v^\Delta = \frac{dE_v^\Delta}{dt} = \frac{1}{2}V_{dc}^*i_{vs} - 2v_{vs}^*i_{vo} - v_{vo}^*i_{vs} \approx \frac{1}{2}V_{dc}^*i_{vs} - 2v_{vs}^*\frac{i_{dc}}{3} - 2v_{vs}^*i_{vo,cir}. \quad (2.47)$$

$$P_w^\Delta = \frac{dE_w^\Delta}{dt} = \frac{1}{2}V_{dc}^*i_{ws} - 2v_{ws}^*i_{wo} - v_{wo}^*i_{ws} \approx \frac{1}{2}V_{dc}^*i_{ws} - 2v_{ws}^*\frac{i_{dc}}{3} - 2v_{ws}^*i_{wo,cir}. \quad (2.48)$$

식 (2.46), (2.47), (2.48)의 오른쪽 첫 두 항은 기본파 주기 당 평균값이 0 이므로, 직류 성분을 생성하지 않는다. 따라서 세 식의 오른쪽 마지막 항을 이용하여 각 상의 상단 암과 하단 암 캐패시터 에너지 차이를 보상할 수 있다. 3 상의 상단 암과 하단 암의 캐패시터 에너지 차이를 제어하므로, 3 의 자유도(degree of freedom)가  $P_u^\Delta$ ,  $P_v^\Delta$ ,  $P_w^\Delta$  를 독립적으로 제어하기 위해 필요하다. 따라서, [35-36]에서는 정상분 순환전류와 역상분 순환전류를

도입하였다. MMC 의 3 상 출력 EMF 를 (2.49)와 같이 나타내었다. 또한, 출력 EMF 의 공간 벡터는 (2.50)과 같이 표현할 수 있다.

$$\begin{cases} v_{us}^* = V_{ms} \cos(\omega_o t + \varphi) \\ v_{vs}^* = V_{ms} \cos(\omega_o t + \varphi - 2\pi / 3) . \\ v_{ws}^* = V_{ms} \cos(\omega_o t + \varphi + 2\pi / 3) \end{cases} \quad (2.49)$$

$$\mathbf{V}_s = V_{ms} e^{j(\omega_o t + \varphi)} . \quad (2.50)$$

만약 MMC 내부에 주입되는 정상분 순환전류를 (2.51)과 같이 정의하면, (2.46), (2.47), (2.48)은 (2.49)와 (2.51)에 의해 (2.52)와 같이 도출된다.

$$\begin{cases} i_{uo,cirAC,pos}^* = I_{cirAC,pos} \cos(\omega_o t + \varphi_{pos}) \\ i_{vo,cirAC,pos}^* = I_{cirAC,pos} \cos(\omega_o t + \varphi_{pos} - 2\pi / 3) . \\ i_{wo,cirAC,pos}^* = I_{cirAC,pos} \cos(\omega_o t + \varphi_{pos} + 2\pi / 3) \end{cases} \quad (2.51)$$

$$\begin{cases} P_{u,pos}^\Delta = -V_{ms} I_{cirAC,pos} \cos(\varphi - \varphi_{pos}) \\ P_{v,pos}^\Delta = -V_{ms} I_{cirAC,pos} \cos(\varphi - \varphi_{pos}) . \\ P_{w,pos}^\Delta = -V_{ms} I_{cirAC,pos} \cos(\varphi - \varphi_{pos}) \end{cases} \quad (2.52)$$

식 (2.52)에서 알 수 있듯이, 정상분 순환전류는 상단 암과 하단 암 전력 차이에 모든 상에 같은 양으로 영향을 미친다. 즉, 정상분 순환전류는 그림 2.14 와 같이, 3 상의 상단 암과 하단 암의 캐패시터 에너지의 공통 오차(common error)를 없애도록 제어한다.

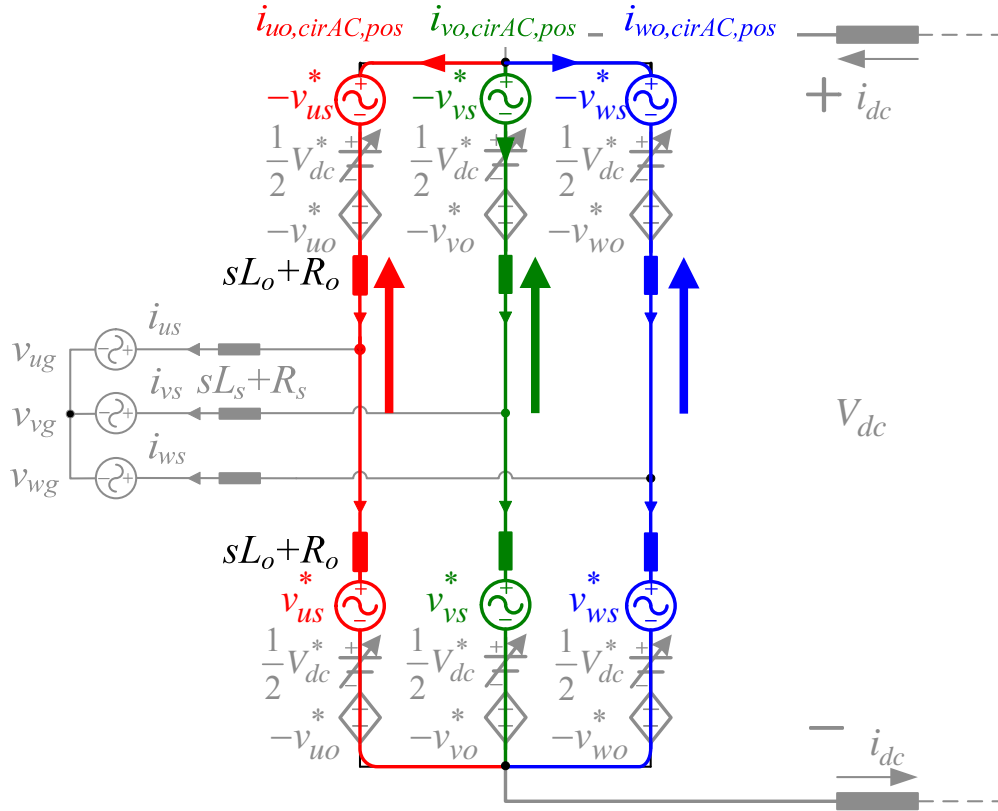


그림 2.14. 상단 암과 하단 암의 캐패시터 에너지를 위한 정상분 순환전류와 전력 흐름의 원리[36].

한편, 식 (2.53)과 같이 역상분 순환전류가 MMC 내부에 주입된다면, 식 (2.46), (2.47), (2.48)은 (2.49)와 (2.53)에 의해 (2.54)와 같이 도출된다.

$$\begin{cases} i_{uo,cirAC,neg}^* = I_{cirAC,neg} \cos(\omega_o t + \varphi_{neg}) \\ i_{vo,cirAC,neg}^* = I_{cirAC,neg} \cos(\omega_o t + \varphi_{neg} + 2\pi / 3) \\ i_{wo,cirAC,neg}^* = I_{cirAC,neg} \cos(\omega_o t + \varphi_{neg} - 2\pi / 3) \end{cases} \quad (2.53)$$

$$\begin{cases} P_{u,neg}^{\Delta} = -V_{ms} I_{cirAC,neg} \cos(\varphi_{neg} - \varphi) \\ P_{v,neg}^{\Delta} = -V_{ms} I_{cirAC,neg} \cos(\varphi_{neg} - \varphi - 2\pi / 3) . \\ P_{w,neg}^{\Delta} = -V_{ms} I_{cirAC,neg} \cos(\varphi_{neg} - \varphi + 2\pi / 3) \end{cases} \quad (2.54)$$

식 (2.54)에서 주입된 역상분 순환전류는  $P_u^{\Delta}$ ,  $P_v^{\Delta}$ ,  $P_w^{\Delta}$ 의 3 상간의 전력 차이를 제어한다. 즉, 그림 2.15 와 같이 역상분 순환전류는 상단 암 및 하단 암 캐패시터 에너지의 각 상들 간의 차등 오차(differential error)를 없애도록 제어한다.

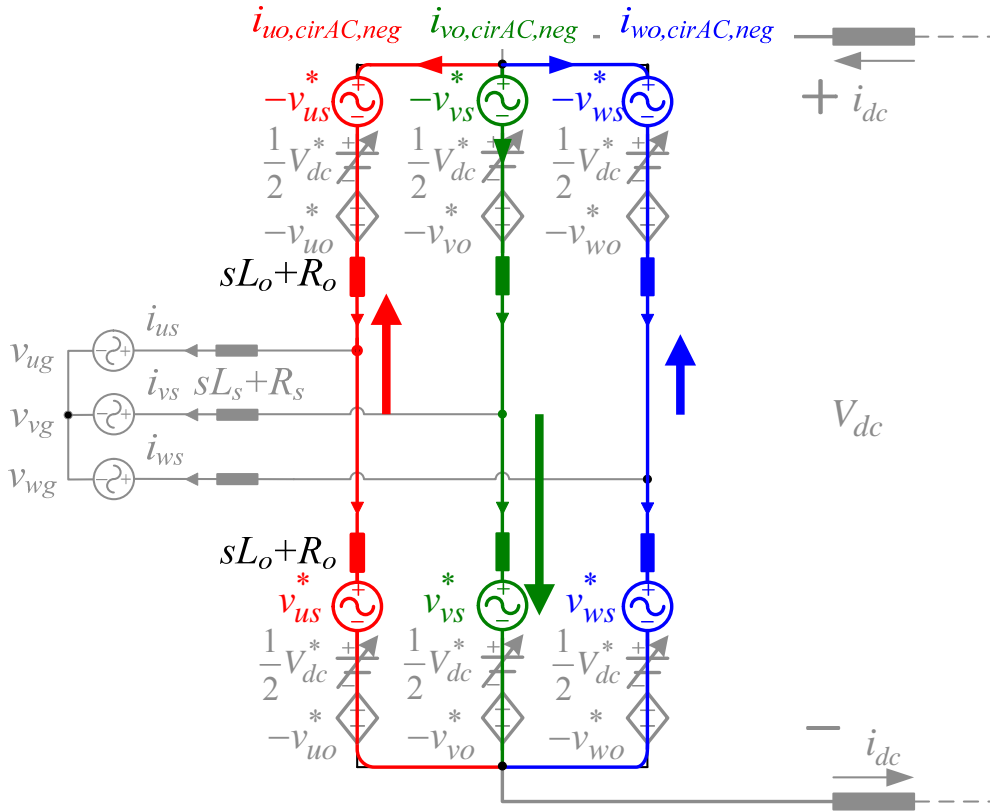


그림 2.15. 상단 암과 하단 암의 캐패시터 에너지를 위한 역상분 순환전류와 전력 흐름의 원리[36].



즉, 순환전류의 정상분과 역상분은 3 상의 상단 암과 하단 암의 캐패시터 에너지 차이를 보상한다. 식 (2.52)와 (2.54)에서 보듯이, 정상분 순환전류가 MMC 의 출력 EMF 와 동상으로 제어될 때( $\varphi_{pos} = \varphi$ ), 상단 암과 하단 암의 캐패시터 에너지 차이를 보상하기 위해 필요한 3 개의 자유도 확보는  $I_{cirAC,pos}$ ,  $I_{cirAC,neg}$ ,  $\varphi_{neg}$  의 독립적 제어에 의해서 이루어진다. 따라서, 식 (2.55)와 같이 정상분 순환전류의 크기( $I_{cirAC,pos}$ )는 상단 암과 하단 암의 공통 오차(common error)를 없애도록 제어하며, 역상분 순환전류의 크기( $I_{cirAC,neg}$ )와 위상각( $\varphi_{neg}$ )은 상단 암 및 하단 암 캐패시터 에너지의 각 상들 간의 차등 오차(differential error)를 없애도록 제어한다.

$$\begin{cases} P_{com}^{\Delta} = \frac{dE_{com}^{\Delta}}{dt} = \frac{d}{dt} \left\{ \frac{1}{3} (E_u^{\Delta} + E_v^{\Delta} + E_w^{\Delta}) \right\} = -V_{ms} I_{cirAC,pos} \\ P_d^{\Delta} = \frac{dE_d^{\Delta}}{dt} = \frac{d}{dt} \left( \frac{2}{3} E_u^{\Delta} - \frac{1}{3} E_v^{\Delta} - \frac{1}{3} E_w^{\Delta} \right) = -V_{ms} I_{cirAC,neg} \cos(\varphi_{neg} - \varphi). \\ P_q^{\Delta} = \frac{dE_q^{\Delta}}{dt} = \frac{d}{dt} \left( \frac{\sqrt{3}}{3} E_v^{\Delta} - \frac{\sqrt{3}}{3} E_w^{\Delta} \right) = -V_{ms} I_{cirAC,neg} \sin(\varphi_{neg} - \varphi) \end{cases} \quad (2.55)$$

상단 암과 하단 암의 캐패시터 에너지 균형제어를 위한 순환전류는 기본과 정상분과 역상분의 성분으로 제어되므로 3 상 순환전류의 합은 0 이며, 순환전류제어를 위한 3 상 레그 내부 전압의 합도 0 이 된다. 따라서, 식 (2.45)와 함께 순환전류의 AC 성분도 본질적으로 3 상의 합이 0 이며, 레그 내부 전압의 합도 0 이 된다. 결론적으로 3 상의 순환전류의 모든 성분의 합이 0 이며, 레그 내부 전압의 합도 0 이므로,  $v_{xo,com}^*$  에 의해 발생할 수 있는 직류 단 제어의 동특성 저하나 안정도 문제가 근본적으로 일어나지 않는다. 또한,

MMC의 AC 단 제어와 DC 단 제어, 그리고 순환전류에 의한 MMC 내부 균형 제어가 모두 독립적으로 분리되어 제어될 수 있다.

$$\sum_{x=u,v,w} i_{xo,cirAC}^* = 0 \Rightarrow \sum_{x=u,v,w} v_{xo,AC}^* = 0. \quad (2.56)$$

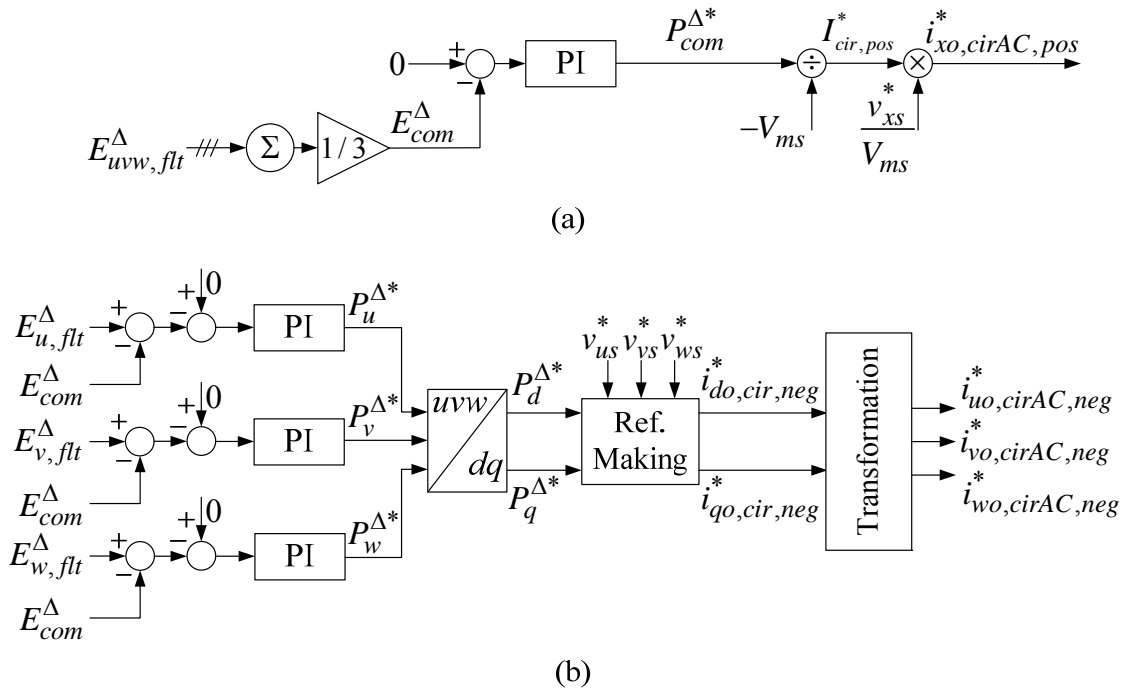


그림 2.16. 상단 암과 하단 암의 캐패시터 에너지 균형 제어 블록도[36]:

(a) 에너지 공통 오차 제어기. (b) 에너지 차등 오차 제어기.

위의 상단 암과 하단 암 에너지 차이를 보상하는 순환전류를 제어 하기 위하여 그림 2.16 과 같이 제어기를 구성할 수 있다. 캐패시터 전압의 기본과 성분으로 인해, 상단 암과 하단 암의 에너지 차이는 기본과 성분을 포함하므로 기본과 노치필터로 기본과 성분을 제거한 뒤 제어되어야 한다.

역상분 순환전류 지령을 생성하기 위해서 필요한 그림 2.16(b)의 지령 생성 블록(reference making block)과 좌표 변환 블록(transformation block)은 각각 식 (2.57)과 (2.58)과 같은 연산을 수행한다.

$$i_{do,cirAC,neg}^* + j i_{qo,cirAC,neg}^* = \frac{P_d^{\Delta*} + jP_q^{\Delta*}}{-V_{ms}} e^{j(\omega_o t + \varphi)} = \frac{P_d^{\Delta*} + jP_q^{\Delta*}}{-V_{ms}^2} \mathbf{V}_s. \quad (2.57)$$

$$\begin{bmatrix} i_{uo,cirAC,neg}^* \\ i_{vo,cirAC,neg}^* \\ i_{wo,cirAC,neg}^* \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} i_{do,cirAC,neg}^* \\ i_{qo,cirAC,neg}^* \end{bmatrix}. \quad (2.58)$$

### 2.3. MMC 전체 제어기 구조

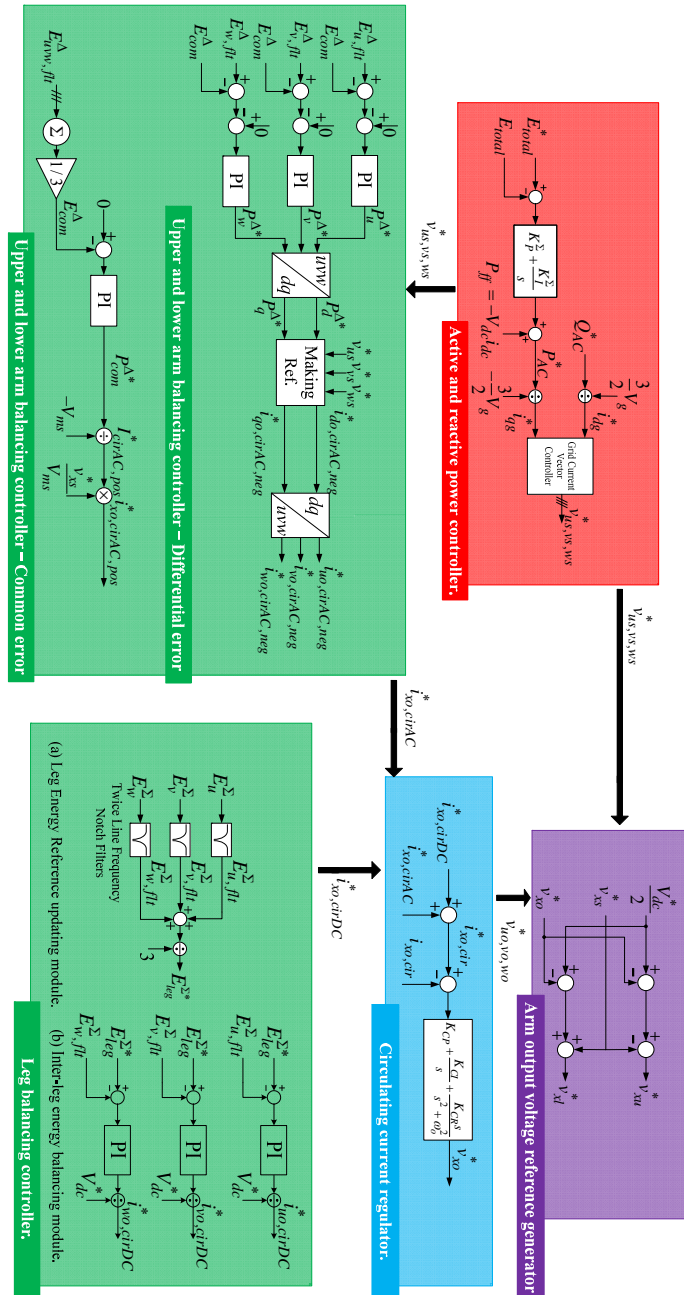


그림 2.17. MMC 전체 제어기 블록도[36].

그림 2.17 은 직류단 전압 제어 (voltage regulation) 모드로 동작하는 MMC 전체 제어기 블록도를 나타낸다. 만약, MMC 가 급전 (power dispatch) 모드로 동작한다면, 그림 2.11 에 따라 유효/무효 전력 제어기와 암 출력 전압 합성기를 변경하면 된다. MMC 가 직류단 전압 제어 모드로 동작하는 경우, 암 출력전압은 직류단 전압 지령, 유효 및 무효 전력 제어를 포함한 MMC 전체 캐패시터 에너지 제어기의 출력인 MMC 출력 EMF 지령, 그리고 내부 캐패시터 에너지 제어기의 출력인 순환 전류 제어기 레그 내부 전압 지령으로 합성된다. 한편, MMC 가 급전 모드로 동작하는 경우, 암 출력전압은 MMC 전체 캐패시터 에너지 제어 (유효 전력 공급을 위한 전향 보상항 (feedforward)을 포함)를 위한 직류 단 전류를 생성하기 위한 직류 단 전압 지령과 내부 캐패시터 에너지 제어기의 출력인 순환전류 제어기 레그 내부 전압 지령으로 합성된다. 또한, 급전 모드의 MMC 의 교류 단 유효/무효 전력 제어를 위한 상 전류 제어기의 출력인 MMC 출력 EMF 지령을 포함한다.

레그 에너지 및 상/하단 암 에너지 제어를 위한 순환전류 제어는 각 제어기에서 직류 및 교류 순환전류 지령을 받아 비례-적분-공진(Proportional-Integral-Resonant; PIR) 제어기로 이루어진 순환전류 제어기를 통하여 레그 내부 전압 지령을 생성한다. 전압 및 전류 센서의 측정 오차나 EMI 노이즈, 디지털 제어기의 정밀도 차이 등에 의한 실질적인 제어 오차 등에 의하여 레그 내부 전압의 합이 실제로 0 이 아닌 작은 값을 가질 수가 있다. 따라서 이러한 문제로 인해, 그림 2.18 과 같이 정지 좌표계 3 상 PIR 제어기가 아닌,

정지 좌표계 dq 성분으로 PIR 제어를 함으로써, 제어되는 레그 내부 전압의 합이 0 이 되도록 한다.

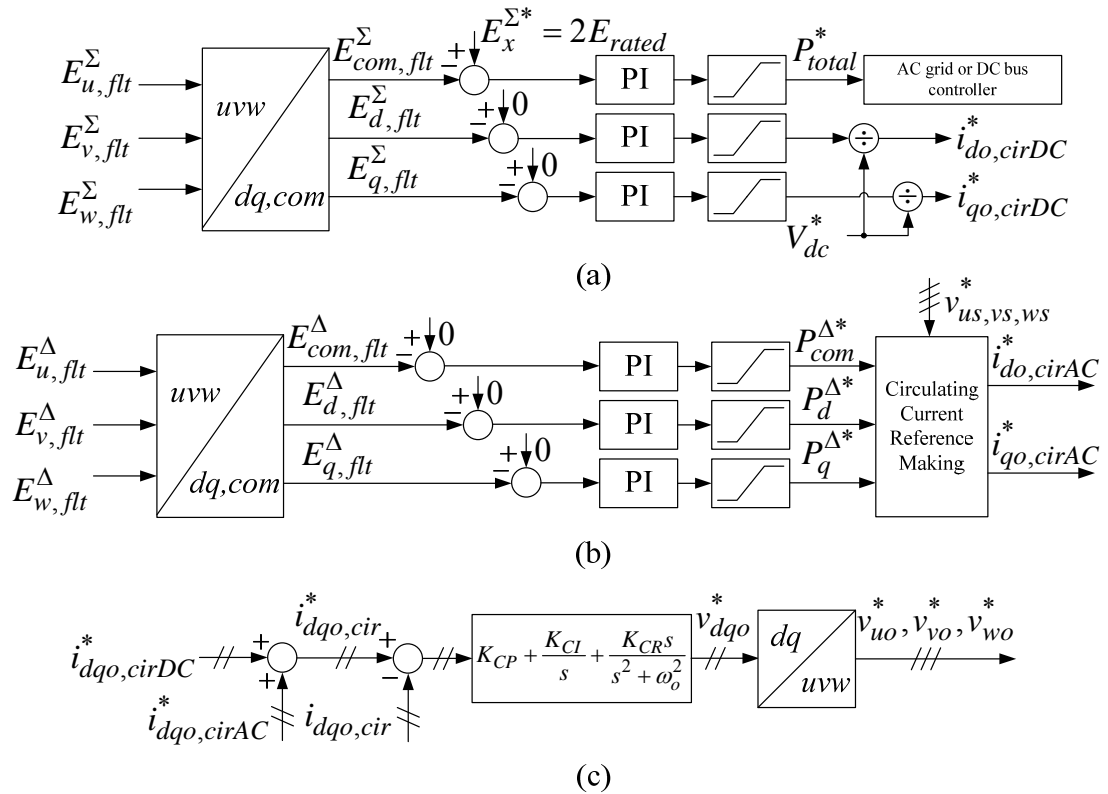


그림 2.18. 순환전류 제어를 위한 정지좌표계 dq 성분을 이용한 순환전류 성분 제어기 블록도[36]: (a) 레그 캐패시터 에너지 균형 제어기. (b) 상/하단 암 캐패시터 에너지 균형 제어기. (c) PIR 순환전류 제어기.

## 2.4. 교류 계통 전압 불평형을 고려한 MMC 균형 제어

교류 단 계통의 단상 지락 (single line to ground; SLG) 사고는 가장 자주 발생하는 교류 계통 운영 시 사고 중 하나이다. 교류 계통의 단상 지락 사고 중에도 HVDC 전력 전송은 연속적으로 유지될 수 있어야 한다[39]. 이러한 단상 지락 사고를 포함하는 계통 불평형 시 계통 전압은 정상분 외에 역상분과 영상분을 가진다. 컨버터 단 교류 단과 교류 계통 사이에는 일반적으로 Wye-Delta 변압기가 존재하므로, 영상분은 컨버터 단 교류 단에 보이지 않는다. MMC 는 교류 단 제어를 독립적으로 할 수 있으므로, 불평형 전압에 의한 불평형 전류를 억제할 수 있으며 이는 역상분 상전류 제어기에 의해 이루어진다. 따라서, MMC 의 출력 EMF 는 역상분 상전류 제어기에 의한 역상분 전압을 포함한다. 이는 MMC 균형제어를 위한 순환전류 지령 계산에 오차를 발생시키므로, 균형제어의 동특성을 저하시키게 된다. 따라서, 본 절에서는 [38]에서 제안한 교류 계통 전압 불평형을 고려한 MMC 에너지 균형제어에 대하여 기술한다.

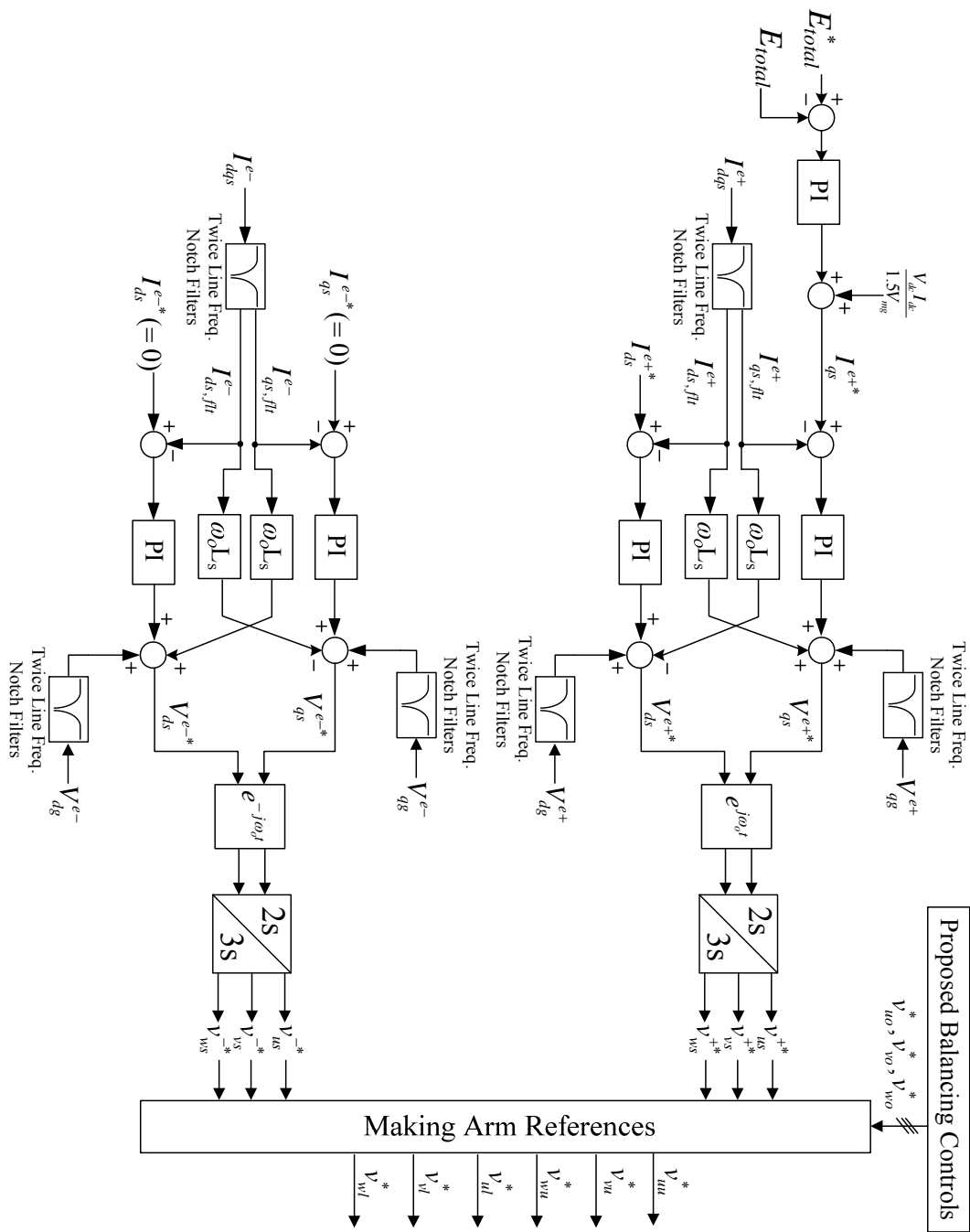


그림 2.19. 교류 계통 불평형을 고려한 MMC 균형 제어 블록도.



그림 2.19 는 계통 불평형을 고려한 MMC 의 교류단 전류 제어기와 MMC 암 전압 지령 합성에 관한 블록도를 나타내며, 여기서는 직류단 전압제어기 모드를 가진 MMC 를 하나의 예로 제시하였다[37]. 정상분 계통 전류 제어기는 그림 2.19 에서 보듯이, 정상분 방향 회전 좌표계를 이용한 dq 동기 좌표계를 기준으로 구성되어 있다. 정상분 계통 전류 제어기에서 역상분 전류 성분은 계통 기본파 주파수의 2 고조파 성분으로 나타나게 되므로 2 고조파 노치 필터에 의해 제거되어 정상분 계통 전류 제어기의 입력은 직류 성분으로 제어된다. 한편, 역상분 계통 전류 제어기는 역상분 방향 회전 좌표계를 이용한 dq 동기 좌표계를 기준으로 구성되어 있다. 역상분 계통 전류 제어기에서 정상분 전류 성분은 계통 기본파 주파수의 2 고조파 성분으로 나타나게 되므로 2 고조파 노치 필터에 의해 제거되어 역상분 계통 전류 제어기의 입력은 직류 성분으로 제어된다. 계통 전류 평형 제어, 즉 역상분 전류 성분 억제 를 위하여 역상분 계통 전류 제어기의 지령은 0 으로 설정하였다. 따라서, 정상분 전류제어기는 MMC 의 정상분 출력 EMF 만을 생성하고, 역상분 전류제어기는 역상분 출력 EMF 를 생성한다. 앞의 2.1 절에서 기술하였듯이, 교류 단의 MMC 제어는 직류 단 제어와 독립적으로 분리되어 있으나, 내부 에너지 제어를 위한 순환전류 제어는 교류 단 전압이 변경되면 순환전류 지령이 바뀌므로, 계통의 불평형 성분을 고려할 필요가 있다. 2.2.2 절에서 보듯이, 레그 에너지 제어에는 직류단 전압과 순환전류의 직류 성분이 균형제어를 위한 전력을 생성한다. 따라서, 계통의 불평형 성분이 레그 에너지 제어에 미치는 영향은 없다. 하지만, 2.2.3 절의 상단 암과 하단 암

간의 에너지 차이 제어에는 계통의 교류 성분과 계통 주파수의 순환전류 교류 성분이 균형제어를 위한 전력을 생성하므로, 계통의 불평형 성분을 고려하여야 한다.

계통 불평형 상황에서 MMC 가 그림 2.19 의 계통 상 전류 제어를 수행한다고 가정할 때, MMC 의 출력 EMF 는 (2.59), (2.60)과 같이 각각 정상분 성분과 역상분 성분으로 나뉜다.

$$\begin{cases} v_{us}^{+*} = V_{ms}^+ \sin(\omega_o t + \phi_v^+) \\ v_{vs}^{+*} = V_{ms}^+ \sin(\omega_o t + \phi_v^+ - 2\pi / 3) \\ v_{ws}^{+*} = V_{ms}^+ \sin(\omega_o t + \phi_v^+ + 2\pi / 3) \end{cases} \quad (2.59)$$

$$\begin{cases} v_{us}^{-*} = V_{ms}^- \sin(\omega_o t + \phi_v^-) \\ v_{vs}^{-*} = V_{ms}^- \sin(\omega_o t + \phi_v^- + 2\pi / 3) \\ v_{ws}^{-*} = V_{ms}^- \sin(\omega_o t + \phi_v^- - 2\pi / 3) \end{cases} \quad (2.60)$$

주입하는 순환전류는 (2.61)과 (2.62)와 같이, 각각 정상분과 역상분으로 나타낼 수 있다.

$$\begin{cases} i_{uo,cirAC}^{+*} = I_{cirAC}^+ \sin(\omega_o t + \phi_i^+) \\ i_{vs,cirAC}^{+*} = I_{cirAC}^+ \sin(\omega_o t + \phi_i^+ - 2\pi / 3) \\ i_{ws,cirAC}^{+*} = I_{cirAC}^+ \sin(\omega_o t + \phi_i^+ + 2\pi / 3) \end{cases} \quad (2.61)$$

$$\begin{cases} i_{uo,cirAC}^{-*} = I_{cirAC}^- \sin(\omega_o t + \phi_i^-) \\ i_{vs,cirAC}^{-*} = I_{cirAC}^- \sin(\omega_o t + \phi_i^- + 2\pi / 3) \\ i_{ws,cirAC}^{-*} = I_{cirAC}^- \sin(\omega_o t + \phi_i^- - 2\pi / 3) \end{cases} \quad (2.62)$$

따라서, MMC 의 출력 EMF 와 순환전류의 관계에 의해, 상단 암과 하단 암 사이의 균형제어를 위한 전력은 (2.63)과 같이 정상분 전압과 정상분 전류에 의한 전력과 (2.64)와 같이 정상분 전압과 역상분 전류에 의한 전력, (2.65)와

같이 역상분 전압과 정상분 전류에 의한 전력, 그리고 (2.66)과 같이 역상분 전압과 역상분 전류에 의한 전력으로 구분할 수 있다.

$$\begin{cases} P_u^{++\Delta} = -2v_{us}^{+*}i_{uo,cirAC}^{+*} \\ P_v^{++\Delta} = -2v_{vs}^{+*}i_{vo,cirAC}^{+*} \\ P_w^{++\Delta} = -2v_{ws}^{+*}i_{wo,cirAC}^{+*} \end{cases} \Bigg|_{DC} = \begin{cases} = -V_{ms}^+ I_{cirAC}^+ \cos(\phi_v^+ - \phi_i^+) \\ = -V_{ms}^+ I_{cirAC}^+ \cos(\phi_v^+ - \phi_i^+) \\ = -V_{ms}^+ I_{cirAC}^+ \cos(\phi_v^+ - \phi_i^+) \end{cases} . \quad (2.63)$$

$$\begin{cases} P_u^{+-\Delta} = -2v_{us}^{+*}i_{uo,cirAC}^{-*} \\ P_v^{+-\Delta} = -2v_{vs}^{+*}i_{vo,cirAC}^{-*} \\ P_w^{+-\Delta} = -2v_{ws}^{+*}i_{wo,cirAC}^{-*} \end{cases} \Bigg|_{DC} = \begin{cases} = -V_{ms}^+ I_{cirAC}^- \cos(\phi_v^+ - \phi_i^-) \\ = -V_{ms}^+ I_{cirAC}^- \cos(\phi_v^+ - \phi_i^- + 2\pi/3) \\ = -V_{ms}^+ I_{cirAC}^- \cos(\phi_v^+ - \phi_i^- - 2\pi/3) \end{cases} . \quad (2.64)$$

$$\begin{cases} P_u^{-+\Delta} = -2v_{us}^{-*}i_{uo,cirAC}^{+*} \\ P_v^{-+\Delta} = -2v_{vs}^{-*}i_{vo,cirAC}^{+*} \\ P_w^{-+\Delta} = -2v_{ws}^{-*}i_{wo,cirAC}^{+*} \end{cases} \Bigg|_{DC} = \begin{cases} = -V_{ms}^- I_{cirAC}^+ \cos(\phi_v^- - \phi_i^+) \\ = -V_{ms}^- I_{cirAC}^+ \cos(\phi_v^- - \phi_i^+ - 2\pi/3) \\ = -V_{ms}^- I_{cirAC}^+ \cos(\phi_v^- - \phi_i^+ + 2\pi/3) \end{cases} . \quad (2.65)$$

$$\begin{cases} P_u^{--\Delta} = -2v_{us}^{-*}i_{uo,cirAC}^{-*} \\ P_v^{--\Delta} = -2v_{vs}^{-*}i_{vo,cirAC}^{-*} \\ P_w^{--\Delta} = -2v_{ws}^{-*}i_{wo,cirAC}^{-*} \end{cases} \Bigg|_{DC} = \begin{cases} = -V_{ms}^- I_{cirAC}^- \cos(\phi_v^- - \phi_i^-) \\ = -V_{ms}^- I_{cirAC}^- \cos(\phi_v^- - \phi_i^-) \\ = -V_{ms}^- I_{cirAC}^- \cos(\phi_v^- - \phi_i^-) \end{cases} . \quad (2.66)$$

식 (2.61)의 정상분 순환전류의 위상각이 MMC 출력 EMF의 위상각과 일치하도록 제어할 경우( $\phi_v^+ = \phi_i^+$ ), (2.63)에서 (2.66)에 의해,  $I_{cirAC}^+$ ,  $I_{cirAC}^-$ ,  $\phi_i^-$ 는 상단 과 하단 암의 캐패시터 에너지 차이를 제어할 수 있는 3개의 자유도를 제공한다. 식 (2.63)에서 (2.66)은 정지좌표계 dq0에 의해서 식 (2.67)에서 (2.69)와 같이 나타낼 수 있다.

$$\begin{aligned}
P_{com}^{\Delta} &= \frac{dE_{com}^{\Delta}}{dt} = \frac{d}{dt} \left\{ \frac{1}{3} (E_u^{\Delta} + E_v^{\Delta} + E_w^{\Delta}) \right\} \\
&= \frac{1}{3} (P_u^{++\Delta} + P_u^{--\Delta} + P_v^{++\Delta} + P_v^{--\Delta} + P_w^{++\Delta} + P_w^{--\Delta}) \\
&= -V_{ms}^+ I_{cirAC}^+ \cos(\phi_v^+ - \phi_i^+) - V_{ms}^- I_{cirAC}^- \cos(\phi_v^- - \phi_i^-) \\
&= -(V_{ms,d}^{e+} I_{cirAC,d}^{e+} + V_{ms,q}^{e+} I_{cirAC,q}^{e+} + V_{ms,d}^{e-} I_{cirAC,d}^{e-} + V_{ms,q}^{e-} I_{cirAC,q}^{e-}).
\end{aligned} \tag{2.67}$$

$$\begin{aligned}
P_d^{\Delta} &= \frac{dE_d^{\Delta}}{dt} = \frac{d}{dt} \left( \frac{2}{3} E_u^{\Delta} - \frac{1}{3} E_v^{\Delta} - \frac{1}{3} E_w^{\Delta} \right) \\
&= \frac{2}{3} (P_u^{+-\Delta} + P_u^{-+\Delta}) - \frac{1}{3} (P_v^{+-\Delta} + P_v^{-+\Delta}) - \frac{1}{3} (P_w^{+-\Delta} + P_w^{-+\Delta}) \\
&= -V_{ms}^+ I_{cirAC}^- \cos(\phi_i^- - \phi_v^+) - V_{ms}^- I_{cirAC}^+ \cos(\phi_v^- - \phi_i^+) \\
&= -(V_{ms,d}^{e+} I_{cirAC,d}^{e-} + V_{ms,q}^{e+} I_{cirAC,q}^{e-} + V_{ms,d}^{e-} I_{cirAC,d}^{e+} + V_{ms,q}^{e-} I_{cirAC,q}^{e+}).
\end{aligned} \tag{2.68}$$

$$\begin{aligned}
P_q^{\Delta} &= \frac{dE_q^{\Delta}}{dt} = \frac{d}{dt} \left( \frac{\sqrt{3}}{3} E_v^{\Delta} - \frac{\sqrt{3}}{3} E_w^{\Delta} \right) \\
&= \frac{\sqrt{3}}{3} (P_v^{+-\Delta} + P_v^{-+\Delta}) - \frac{\sqrt{3}}{3} (P_w^{+-\Delta} + P_w^{-+\Delta}) \\
&= -V_{ms}^+ I_{cirAC}^- \sin(\phi_i^- - \phi_v^+) - V_{ms}^- I_{cirAC}^+ \sin(\phi_v^- - \phi_i^+) \\
&= -(-V_{ms,q}^{e+} I_{cirAC,q}^{e-} + V_{ms,d}^{e+} I_{cirAC,d}^{e-} + V_{ms,q}^{e-} I_{cirAC,q}^{e+} - V_{ms,d}^{e-} I_{cirAC,d}^{e+}).
\end{aligned} \tag{2.69}$$

식 (2.67), (2.68), (2.69)와 2.2.3 절의 (2.55)를 비교하였을 때, MMC 출력 EMF 의 역상분은  $P_{com}^{\Delta}$ ,  $P_d^{\Delta}$ ,  $P_q^{\Delta}$  에 외란 성분을 생성한다. 한편, 계통 평형 상태에서는 식 (2.67), (2.68), (2.69)에서 MMC 출력 EMF 의 역상분 성분이 0 이 되므로, 식 (2.55)와 동일한 식이 됨을 알 수 있다. 따라서 역상분 전압 성분을 고려한 전력 식으로부터 순환전류의 일반적인 해를 도출할 수 있다. 수식의 간략화를 위해서 q 축 동기 좌표계가 MMC 출력 EMF 의 정상분 공간 벡터와

일치시켜  $V_{ms,d}^{e+} = 0$  으로 제어한다고 가정한다. 따라서, 식 (2.67), (2.68), (2.69)는 식 (2.70)과 같이 행렬(matrix) 형태로 다시 나타낼 수 있다.

$$\begin{bmatrix} P_{com}^{\Delta} \\ P_d^{\Delta} \\ P_q^{\Delta} \end{bmatrix} = - \begin{bmatrix} V_{ms,q}^{e+} & V_{ms,d}^{e-} & V_{ms,q}^{e-} \\ V_{ms,q}^{e-} & 0 & V_{ms,q}^{e+} \\ -V_{ms,d}^{e-} & -V_{ms,q}^{e+} & 0 \end{bmatrix} \begin{bmatrix} I_{cirAC,q}^{e+} \\ I_{cirAC,d}^{e-} \\ I_{cirAC,q}^{e-} \end{bmatrix}. \quad (2.70)$$

즉, 식 (2.70)에 따라 상단 암과 하단 암의 캐패시터 에너지 차이를 MMC 출력 EMF 와 순환전류의 곱의 전력으로 보상할 수 있으므로, 보상해야 될 전력을 제어기의 지령인  $P_{com}^{\Delta*}$ ,  $P_d^{\Delta*}$ ,  $P_q^{\Delta*}$  로 각각 나타내었을 때, 식 (2.70)의 역행렬 계산을 이용하여 MMC 출력 EMF 의 역상분 성분을 고려한 순환전류 지령을 식 (2.71)과 같이 계산할 수 있다. 또한, 식 (2.71)의 행렬식(determinant)은 (2.72)와 같다.

$$\begin{bmatrix} I_{cirAC,d}^{e+*} \\ I_{cirAC,d}^{e-*} \\ I_{cirAC,q}^{e-*} \end{bmatrix} = \frac{1}{D} \begin{bmatrix} (V_{ms,q}^{e+})^2 & -V_{ms,q}^{e+} V_{ms,d}^{e-} & -V_{ms,q}^{e+} V_{ms,q}^{e-} \\ -V_{ms,q}^{e+} V_{ms,q}^{e-} & V_{ms,d}^{e-} V_{ms,q}^{e-} & (V_{ms,q}^{e+})^2 - (V_{ms,d}^{e-})^2 \\ V_{ms,q}^{e+} V_{ms,d}^{e-} & (V_{ms,q}^{e-})^2 - (V_{ms,q}^{e+})^2 & -V_{ms,d}^{e-} V_{ms,q}^{e-} \end{bmatrix} \begin{bmatrix} P_{com}^{\Delta*} \\ P_d^{\Delta*} \\ P_q^{\Delta*} \end{bmatrix}. \quad (2.71)$$

$$D = V_{ms,q}^{e+} \left\{ (V_{ms,q}^{e+})^2 - (V_{ms,d}^{e-})^2 - (V_{ms,q}^{e-})^2 \right\}. \quad (2.72)$$

앞서, 설명한 것과 마찬가지로, 계통 평형 상태일 때, MMC 의 출력 EMF 는 역상분 성분을 가지지 않으므로,  $V_{ms,d}^{e-} = V_{ms,q}^{e-} = 0$  이며, 이를 식 (2.71)에 대입하면, 대각 행렬(diagonal matrix) 형태가 되며 식 (2.55)와 일치함을 알 수 있다.

따라서, 제안된 벨런싱 제어기는 그림 2.20 과 같다. 제안된 제어기를 사용함으로써 계통 불평형 상황에서 균형제어를 위한 순환전류 지령을

정확하게 계산할 수 있으므로, 역상분 출력 전압에 의한 불균형 해소 전력 왜곡을 없앨 수 있다.

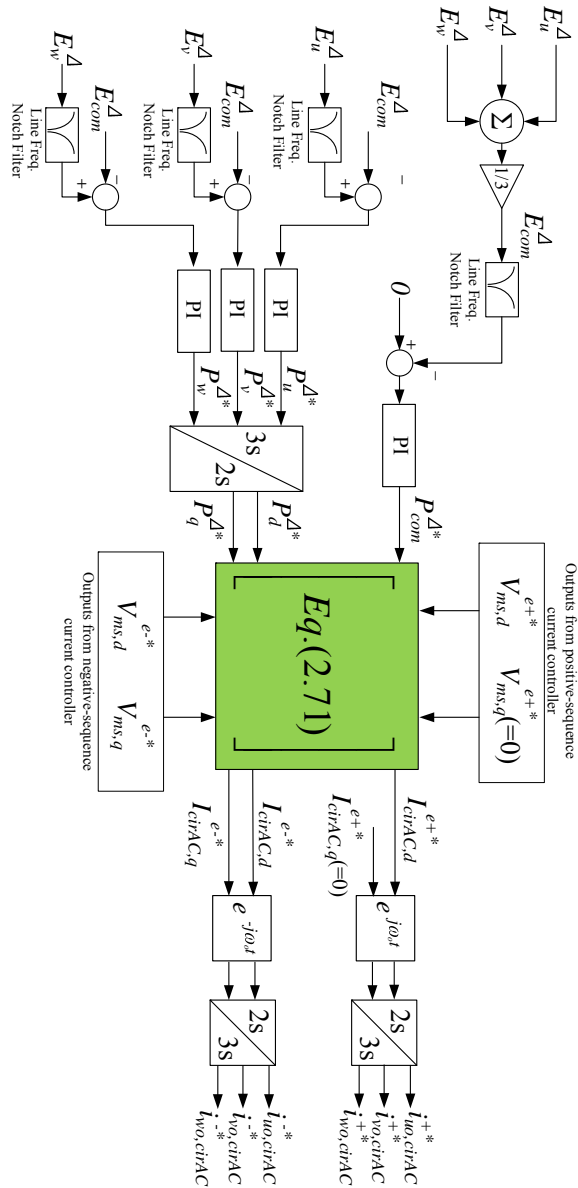


그림 2.20. 계통 불평형을 고려한 압 에너지 균형 제어 블록도.

### 3. 양극 HVDC 전송을 위한 MMC 전력변환 시스템

고압 전력 케이블은 최근 전력 수요량의 증가에 따른 송전 용량의 대용량화, 전력공급의 신뢰성 향상, 고도의 안정성, 도시 미관상 전력망의 지중화에 대한 요구로 그 수요가 증대되고 있으며, 그 중 XLPE (cross-linked polyethylene) 절연 케이블은 용이한 취급성, 간단한 접속 및 보수, 우수한 전기적 특성 등의 장점으로 폭넓게 사용 되고 있다. 이에 따라 XLPE 절연 케이블의 고전압화가 추구하고 있다. 그러나 아직은 XLPE 의 제한된 전압 크기로, 가공선에 비해서 낮은 절연 능력을 가진다. 이는 HVDC 시스템의 전송 전압의 크기를 제한한다. 즉, 일반적인 전압형 HVDC 시스템은 전류형에 비해 직류 단 사고에 매우 취약하므로 케이블에 의한 전력 전송이 선호되지만, 전력수요가 증가되고 교류 계통에서 직류 계통으로 시스템 형태가 옮겨감에 따라, HVDC 전송의 수요가 증대되므로 전송 전압의 승압이 필요하다. 또한, 케이블 매설이 환경적으로 불가능하거나, 매설이 불필요한 경우, 그리고 비용적인 문제가 더 중요한 경우에는 가공선로를 통한 전력전송이 효율적이다. 가공선로의 경우에는 직류 단 사고에 대한 대처가 매우 중요한데, 직류 단 사고 대처 방안으로는 단순히 직류 단 사고를 교류 단과 분리시켜 직류 단 사고 전류의 과급 저지를 위한 DC fault blocking 방식과 직류 단 사고 상황 중에도 교류 단 전압 제어와 무효전력 공급이 가능한 DC fault ride through(FRT) 방식을 이용한 연속적인 운전 방식이 있다. 특히, 약한 계통(weak grid)이나 수동 교류 회로망(passive AC network)에 연결이 유리하다는 장점이 있는 전압형 HVDC 시스템에서는 직류 단 사고 시에 DC FRT 능력은 매우 중요한 요소이다.

따라서, 직류 단 사고에 용이하게 대처할 수 있는 전압형 컨버터 시스템의 FRT 능력 확보 필요성이 대두되고 있다.

본 장에서는 양극(bipolar) HVDC 전송 시스템을 위한 MMC 전력 변환 시스템에 대하여 논의한다. 3.1 절에서는 양극 시스템의 기본이 되는 단극(monopolar) HVDC 시스템을 위한 대표적인 MMC 전력변환 장치들에 대해서 비교하고, 직류 단 사고에 대처하는 각각의 컨버터 동작 원리를 서술한다. 3.2 절에서는 3.1 절에서 비교한 MMC 전력변환 시스템들 중 회로방식(Topology) IV 를 단극 HVDC 전송 시스템에 적용하여 분석한다. 3.3 절에서는 양극 전압형 시스템을 가정한 회로방식 IV 적용에 대하여 논의한다. 마지막으로, 3.4 절에서는 전류형과 전압형 HVDC 가 혼합된 하이브리드 HVDC 시스템에서 회로방식 IV 의 적용에 대하여 논의한다.



### 3.1. 직류단 사고 대처 방법과 MMC 회로방식 비교

3.1 절에서는 단극 HVDC 전송 시스템을 가정한 대표적인 MMC 전력변환 시스템들에 대해서 논의한다. 양극 HVDC 시스템에 대한 수월한 논의 전개를 위하여, 직류단의 저 전위에 접지하는 비대칭 단극 시스템을 가정하였으나 기본 원리와 구조는 대칭 단극 시스템에도 동일하게 적용될 수 있다.

MMC 전력변환 시스템은 하프-브릿지 회로 기반으로 이루어진 HBSM-MMC 시스템이 최초로 고안되어 기본 형태로 발전되어 왔다. HBSM 을 가지는 MMC 는 그림 3.1 과 같이 각 암(arm)은 단극 출력 전압을 합성할 수 있는 하프-브릿지 서브모듈 (half bridge submodule; HBSM) 로 이루어져 있다.

HBSM 회로의 스위칭 상태와 서브모듈 전류에 따른 출력 합성 전압은 표 3.1 과와 같다.

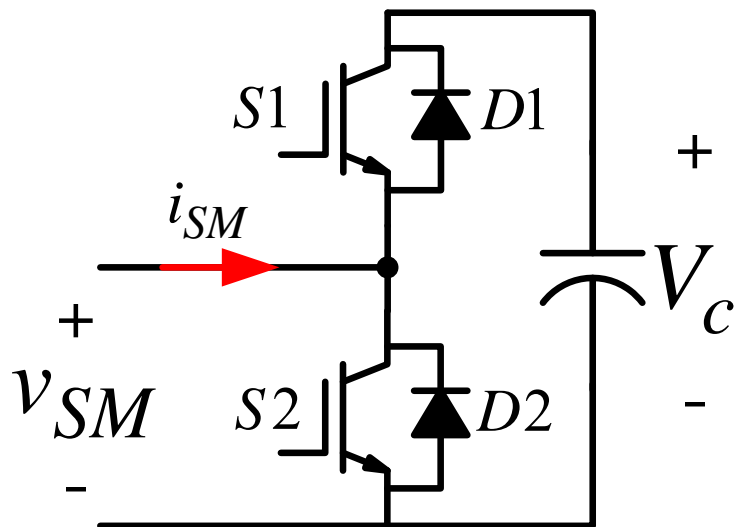


그림 3.1. HBSM-MMC 의 서브모듈 회로 구성.

표 3-1 HBSM 의 동작 표

	S1	S2	$i_{SM}$	$v_{SM}$
Normal mode	1	0	$\pm$	$V_c$
	0	1	$\pm$	0
Block mode	0	0	+	$V_c$
	0	0	-	0

현재 다양한 형태의 서브모듈을 가지는 MMC 들이 연구되고 있는데, 이러한 연구들의 큰 출발점은 직류단 사고에 대한 MMC 시스템의 사고 대처 능력의 필요성 때문이다.

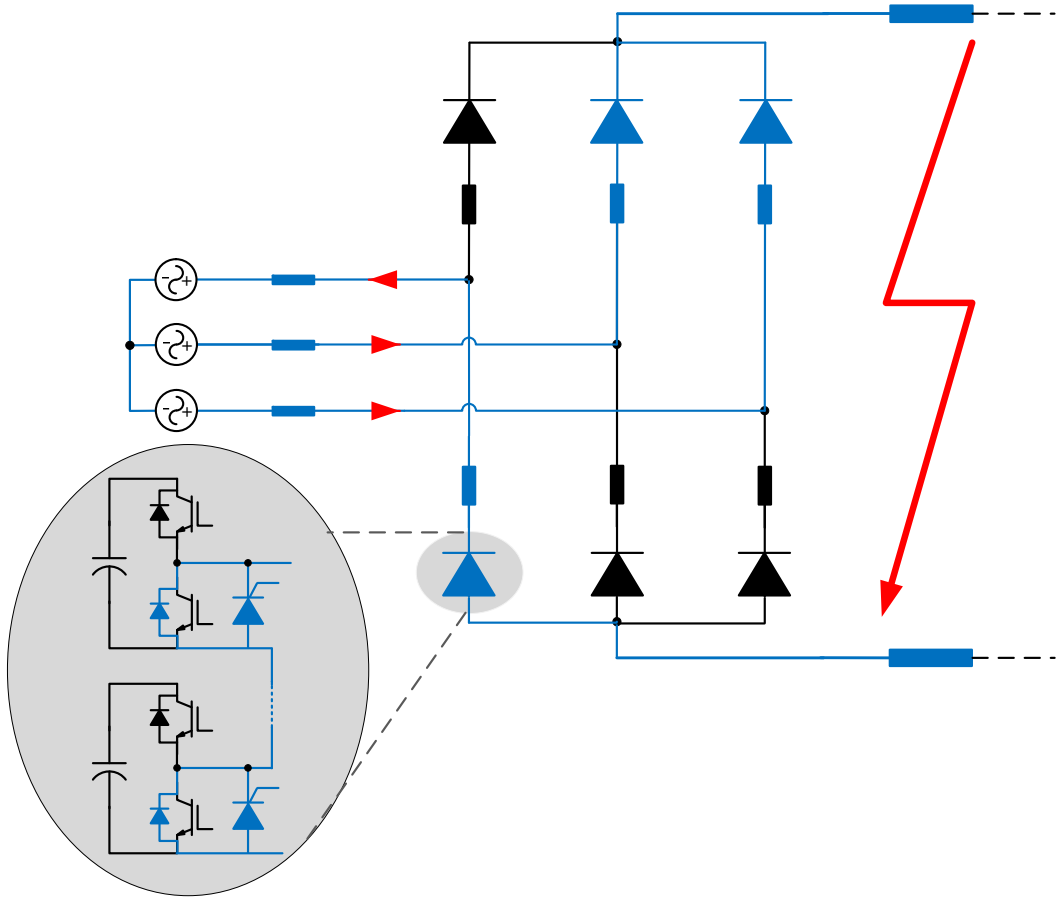


그림 3.2. 직류단 사고 시, 게이팅 차단 모드(blocking mode) 후의 HBSM-MMC 등가 회로도.

HBSM 기반 단극 MMC 시스템은 직류 단 사고 시, 각 암의 출력 가능한 최소 전압이 0 이므로 MMC 출력 EMF 를 합성하기 위한 자유도는 존재하지 않는다. 따라서, 직류단 단락 사고 시에 HBSM-MMC 는 제어를 통하여 사고 대처를 위한 Fault Ride Through(FRT)가 어렵다. 따라서, 사고시에는 모든 서브모듈 셀의 게이팅이 차단된다. 게이팅 차단 후에는 그림 3.2 와 같이,

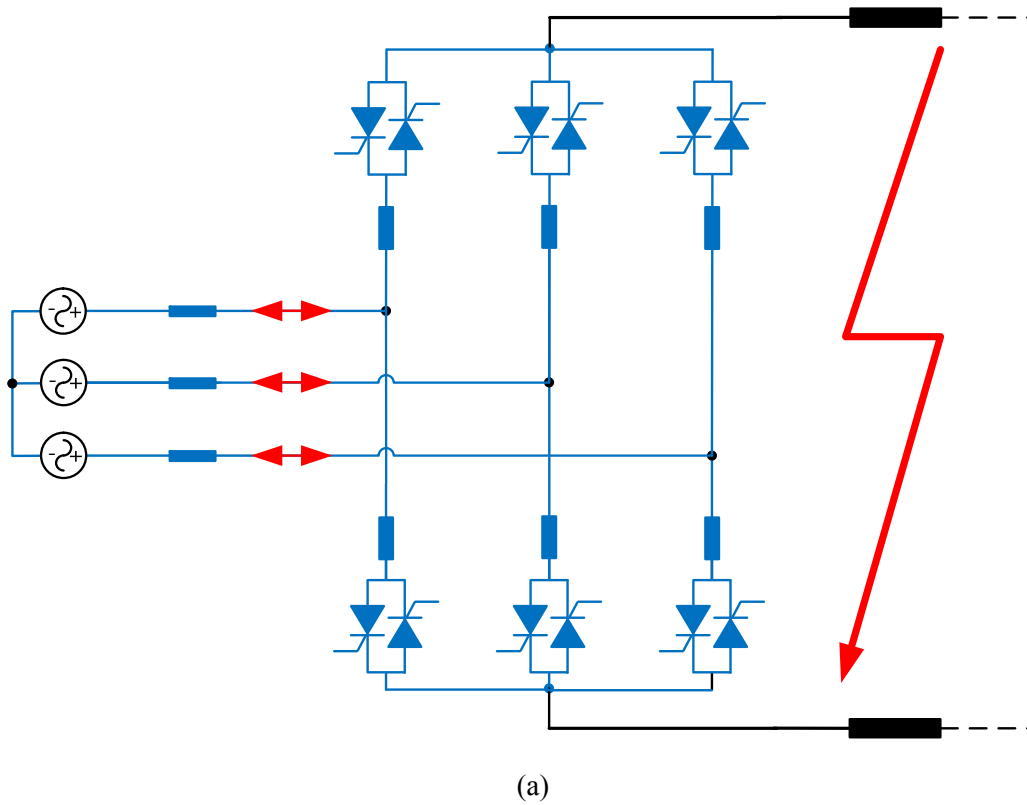
등가적으로 다이오드 정류기 회로로 동작하므로 사고 전류의 역제가 어렵다[40]. 즉, 직류단 단락 사고 시에 직류단 전압이 순간적으로 0이 되거나 작은 값을 가지므로 교류단과 직류단의 전압 차이에 의하여 다이오드가 도통되어 교류단 전류가 직류단으로 흘러 들어간다.

직류단에 직류 차단기(DC circuit breaker; DCCB)를 설치하여 사고 전류를 억제할 수 있으나, DCCB에 대한 기술이 아직 신뢰성과 경제성의 측면에서 한계가 존재한다[41,43-47]. 따라서, 직류단 사고 해소를 위해서는 교류 차단기(AC circuit breaker; ACCB)를 작동시키는 것이 가장 직접적이고 간단한 방법이다[42].

하지만, 일반적으로 교류단 회로 차단기(ACCB)의 사고 시 차단 동작 응답 속도가 느리므로 ACCB의 동작 전에 서브모듈의 전력 스위치에 이미 순간적으로 많은 전류가 흐르게 되고 이는 사고 전류가 하프-브릿지를 구성하는 스위치의 역 병렬 다이오드(anti-parallel diode)인 환류 다이오드(freewheeling diode)로 모두 흐르게 되므로, 서브모듈의 영구적 고장을 발생시켜 사고 해소 후 재기동이 불가능할 수 있다. 그림 3.2의 서브모듈 회로에서 보듯이, 단일 사이리스터를 하프-브릿지 회로의 아래 스위치와 병렬로 달아서 사고 순간의 서지 전류(surge current)와 대부분의 사고 전류를 사이리스터로 흐르게 하여 서브모듈의 반도체 스위치를 보호한다. 하지만, 이 방법으로 역 병렬 다이오드는 보호할 수 있으나 교류 단 전류가 직류 단으로 흘러 들어가는 문제는 해결하지 못하므로, 직류단에 많은 전류가 흘러 사고 전류 해소를 방해하고 지연시킨다. 따라서, 직류단 사고에 대한 MMC

시스템의 사고 대처의 가장 큰 목표는 직류단 사고 시에 MMC 시스템 자체를 보호하고, 교류단 전류가 직류단으로 흘러 들어가지 않게 하는 것이다.

사고 대처 방법은 DC fault blocking 방식[51-55,58]과 DC fault ride through (FRT) 방식[48-50,57,59-65]의 두 가지로 나눌 수 있다.



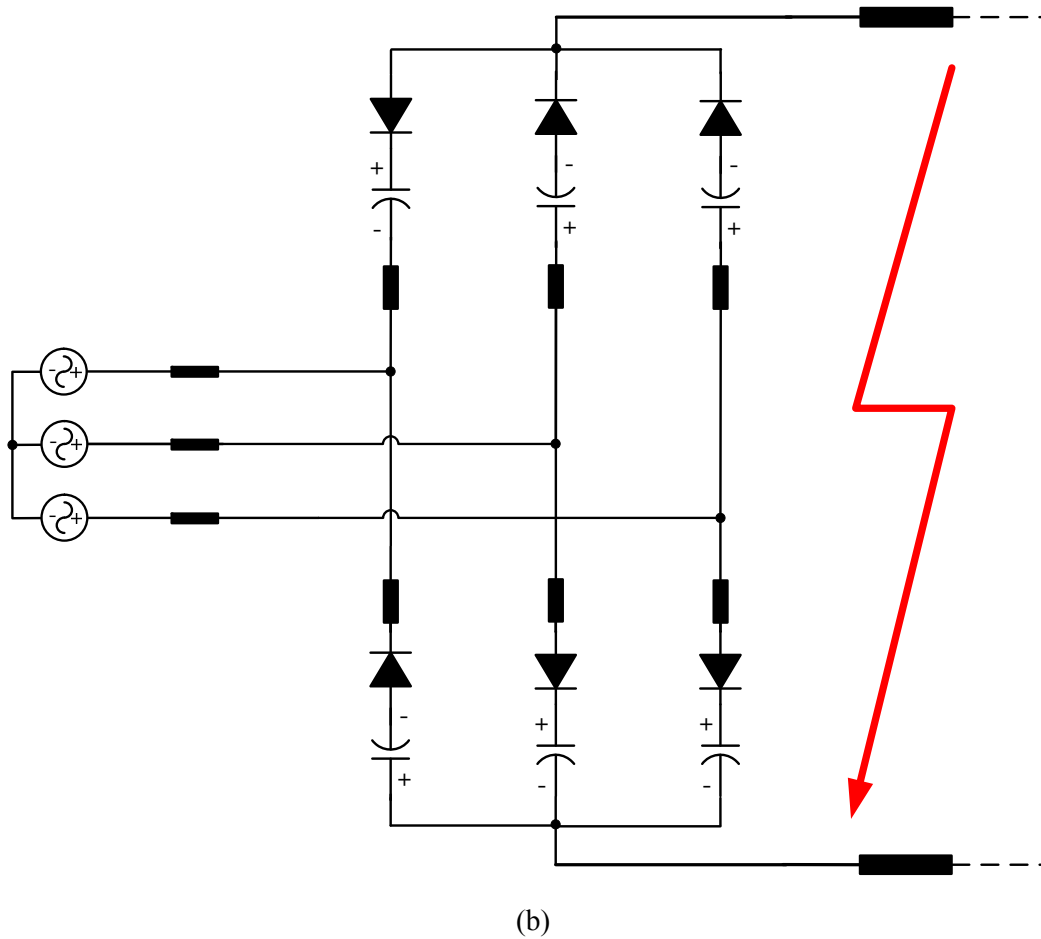


그림 3.3. DC fault blocking 의 두 가지 방식:

(a) 교류 전류가 0 이 아닌 경우, (b) 교류 전류가 0 인 경우.

1) DC fault blocking 방식: DC fault blocking 의 목표는 사고 시에 직류단으로 흘러 들어가는 교류 전류를 차단하는 것이다. 이를 위해서 크게 두 가지 방식이 있는데, 하나는 그림 3.3(a)와 같이, 사고 시에 교류단에 낮은 임피던스 통로를 만들어 컨버터를 통해 직류단으로 교류 전류가 흘러 들어가지 않게 하는 방법이다. 다른 하나는 그림 3.3(b)와 같이, 게이팅 차단 시 암의

서브모듈의 스위치 역 병렬 다이오드(환류 다이오드)와 캐패시터 전압에 의한 역 전압을 이용하여 교류단 전류를 저지하는 방법이다. 두 방법 모두 직류단 사고 시에 MMC의 게이팅을 모두 차단하여 교류 전류가 직류단에 과급되는 현상을 저지하는 방식이다. 이 방식을 적용하면 사고 시에 교류 및 직류단의 제어 능력은 상실된다. 이는 사고해소 후 재기동을 지연 시키며, 특히 교류단이 약계통(weak grid)에 연결될 경우 STATCOM(static compensator) 동작이 불가능하므로 사고시 교류단 전압제어 및 무효전력제어가 불가능하다는 단점이 있다.

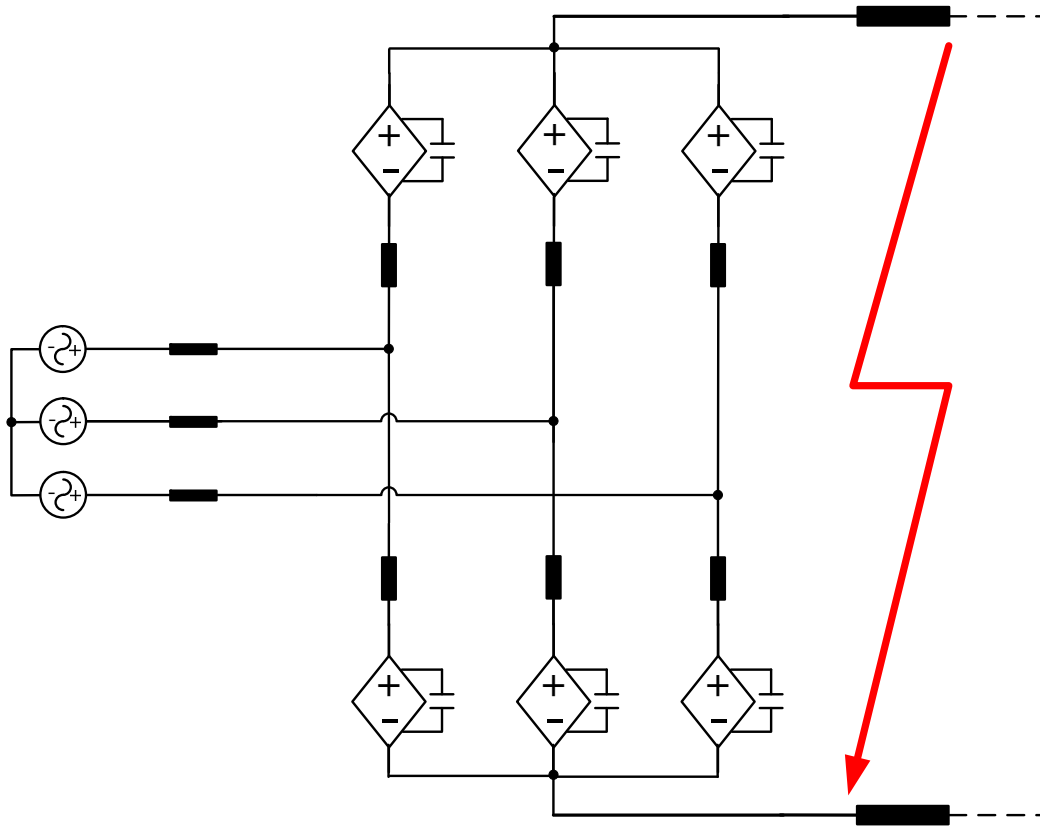


그림 3.4. DC fault ride through 방식.

2) DC fault ride through(FRT) 방식: 이러한 DC fault blocking 방법의 문제점을 보완하면서 동시에 전압형 HVDC 시스템의 장점을 살리기 위해 능동적인 DC FRT 를 위한 회로방식들이 연구되어 왔다. 기본적으로 DC FRT 방식은 직류단 사고 시에 직류단 사고 전류를 제어하여 급격한 전류의 증가를 억제하고, 교류단 무효전력 제어도 연속적으로 가능해야 한다. 또한, 사고 시에도 MMC 시스템 자체의 전체 에너지 제어 및 균형제어가 가능하여, 사고 해소 후에 신속한 재기동이 가능하여야 한다. 이를 위하여 MMC 시스템은 직류단 전압 합성 범위가 최소한 정격에서 0V 까지 확보되어야 하는 동시에 교류단 전압이 합성될 수 있도록 암 전압 합성이 가능해야 한다. 이러한 기능이 가능한 대표적 회로방식으로는 풀-브릿지 (full-bridge)회로의 서브모듈을 기반으로 하는 FBSM(full-bridge submodule) MMC 가 있다[48-50]. FBSM-MMC 는 교류단과 직류단 전압을 독립적으로 제어할 수 있으며, 특히 직류단 전압을 양의 정격 전압에서 음의 정격 전압까지 제어할 수 있으므로 매우 넓은 직류단 전압 제어 영역을 가진다. 하지만, HBSM-MMC 에 비해 서브모듈 내에 두 배수의 전력 스위치를 필요로 한다는 단점이 있다. 이는 MMC 시스템의 가격 증가뿐만 아니라, 정상 운전시에도 암 전류가 두 배수의 전력 스위치를 지나므로 도통 손실이 증가하여 운전 효율 면에서도 매우 불리하다. 따라서 MMC 의 사고 시 대처를 고려하는 동시에 비용과 손실적인 면을 고려한 최적의 회로방식 개발에 대한 연구가 많이 진행되어 왔다.



3.1.1. 대칭 암 구조를 가지는 MMC 전력변환 장치

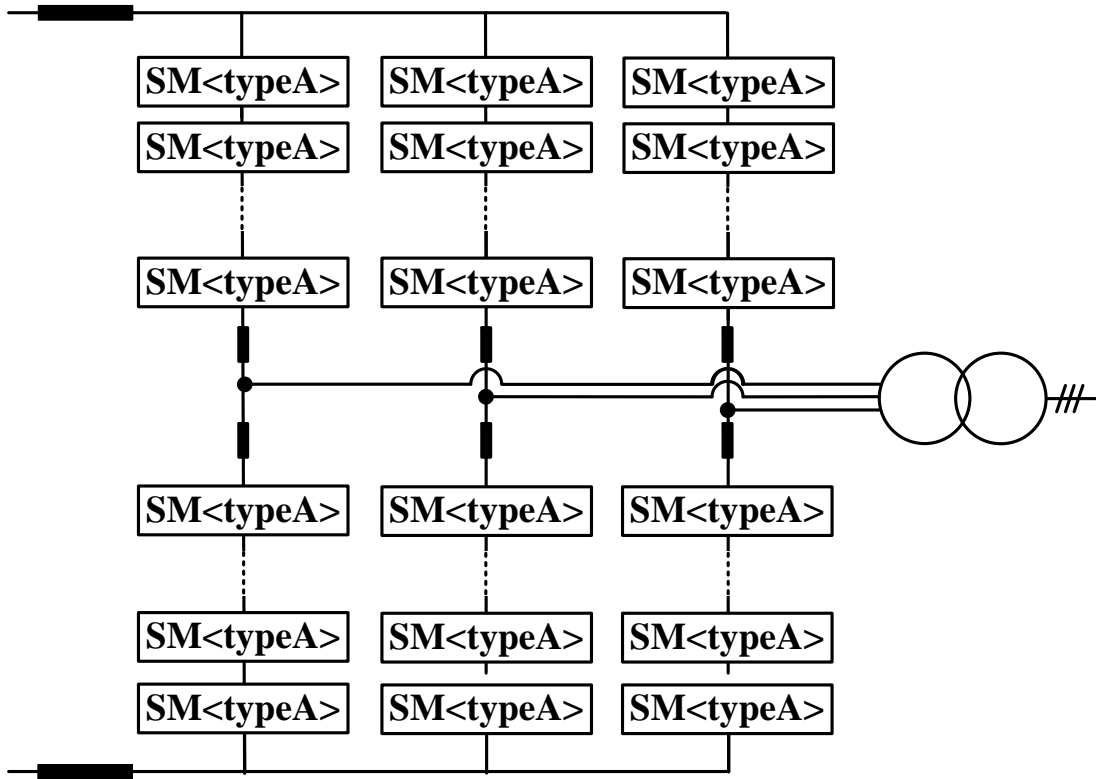


그림 3.5. 대칭 암 구조를 가지는 MMC 전력변환 장치.

본 절에서는 그림 3.5 와 같이, MMC 의 상단 암과 하단 암의 서브모듈 형태가 동일한 구조를 가지는 MMC 전력변환 장치에 대하여 비교 검토한다. 본 절에서 다루는 회로방식은 대칭(symmetric) 암 구조를 가지므로 “Symm.<#>”으로 명명하여 여러 회로방식을 구분하였다.

1) 회로방식 Symm.<I>:

Symm.<I>은 그림 3.6 과 같이, HBSM 의 하단 스위치에 두 개의 사이리스터를 서로 반대 방향으로 하단 전력 스위치에 병렬 연결하여 추가한 회로 구조를 가지는 MMC 회로방식이다[51].

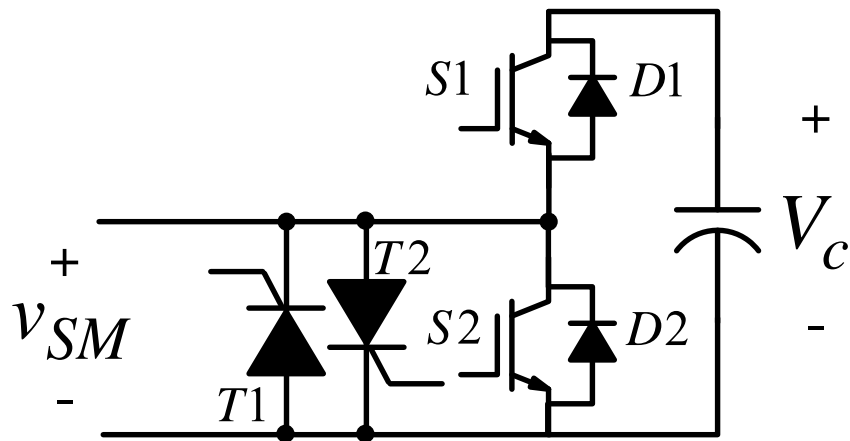


그림 3.6. Symm.<I>의 서브모듈 회로 구성.

직류단 사고를 감지하면 서브모듈의 전력 스위치의 게이팅을 차단함과 동시에 두개의 병렬 사이리스터(T1, T2)를 턴온(turn-on) 시켜 교류단 전류를 사이리스터를 통해 흐르게 한다. 이는 그림 3.3(a)와 같은 방식으로 교류단 전류가 직류단에 영향을 주지 않도록 한다. 이 방식은 모든 서브모듈에 두개의 병렬 사이리스터를 추가하여야 하므로 회로 복잡성을 증가시키고, 사이리스터 게이팅 동기화가 필요하다는 단점이 있다. 이를 보완하기 위해, 셀에 사이리스터를 달지 않고, MMC 의 교류단에 직접 사이리스터를 달아 사고 시에 낮은 임피던스 통로를 만들어서 전류를 우회하는 방법도 있다[52].

회로방식 Symm.<I>는 DC fault blocking 은 가능하나, STATCOM 모드 동작이 불가능할 뿐만 아니라 낮은 임피던스 통로로 인해 교류 측에 매우 큰 전류가 흘러서 특히, 약한 교류 계통 단에는 치명적인 영향을 미칠 수 있다는 단점이 있다.

2) 회로방식 Symm.<II>:

회로방식 Symm.<II>는 그림 3.7 과 같이, 두 개의 직렬 연결된 HBSM 에 하나의 전력 스위치와 두 개의 다이오드를 추가한 구조이며, CDSM-MMC (clamp double submodule MMC)라고 불린다[53-56].

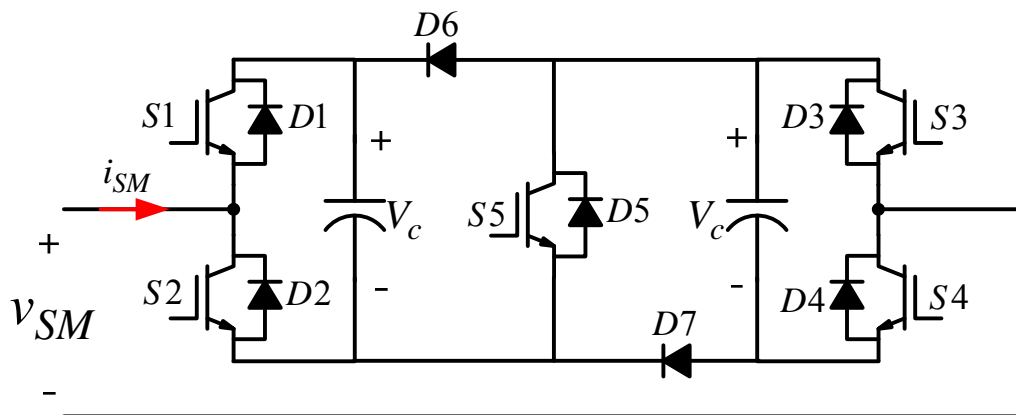


그림 3.7. Symm.<II>의 서브모듈 회로 구성.

표 3-2 Symm.<II>의 서브모듈 회로의 동작 표

	S1	S2	S3	S4	S5	$i_{SM}$	$v_{SM}$
Normal mode	1	0	0	1	1	$\pm$	$2V_c$
	1	0	1	0	1	$\pm$	$V_c$
	0	1	0	1	1	$\pm$	$V_c$
	0	1	1	0	1	$\pm$	0
Block mode	0	0	0	0	0	+	$2V_c$
	0	0	0	0	0	-	$-V_c$

정상 운전 시에는 S5 를 턴온 시키므로, 추가로 연결된 두 개의 다이오드는 캐패시터 전압에 의해 도통되지 않으므로 직렬 연결된 두 개의 HBSM 과 같다. 따라서, HBSM-MMC 와 동일하게 동작하며, S5 에 의한 손실이 추가 된다. 직류단 사고 시에는 S5 를 턴오프(turn-off) 시킨다. 이 경우 표 3-2 와 같이, 전류 방향에 의하여 캐패시터 전압이 서브모듈 출력 단에 걸리므로 교류단 전류를 0 으로 만들 수 있다. 회로방식 Symm.<II>는 DC fault blocking 은 가능하나 DC FRT 는 불가능하다. 한편, [56]에서는 직류단 pole-to-pole 사고 시에 Symm.<II>의 STATCOM 모드 동작 알고리즘을 제안하였다. 하지만, 사고 시에 STATCOM 동작을 수행함과 동시에 교류단 전류가 직류단으로 흘러 들어가는 문제가 발생한다. 따라서, 완전한 DC FRT 가 불가능하므로, 실제 시스템에 대한 적용에 한계가 있어, 본 논문에서는 DC fault blocking 만 가능한 것으로 분류한다.

3) 회로방식 Symm.<III> & Symm.<IV>:

회로방식 Symm.<III>는 그림 3.8 과 같이, 두 개의 직렬 연결된 HBSM 에 두 개의 전력 스위치를 추가한 구조이며, CCSM-MMC (cross connected submodule MMC)라고 불린다[57-58].

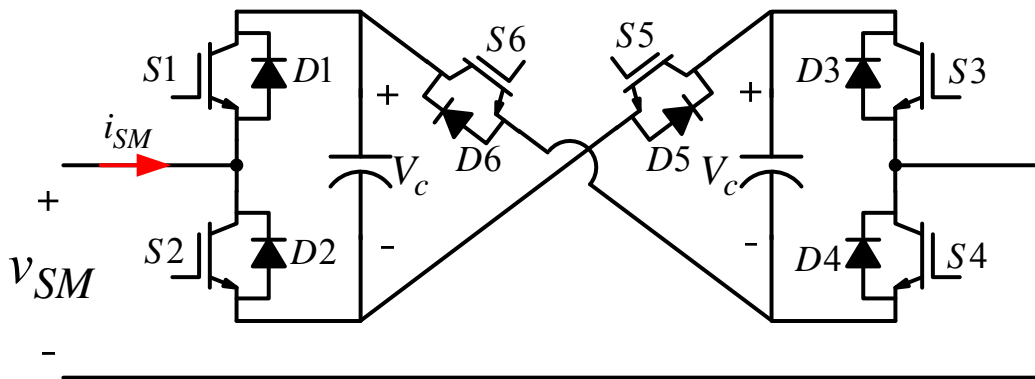


그림 3.8. Symm.<III>의 서브모듈 회로 구성.

표 3-3 Symm.<III>의 서브모듈 회로의 동작 표

	S1	S2	S3	S4	S5	S6	$i_{SM}$	$v_{SM}$
Normal mode	1	0	1	0	1	0	$\pm$	$V_c$
	1	0	1	0	0	1	$\pm$	$-V_c$
	1	0	0	1	1	0	$\pm$	$2V_c$
	1	0	0	1	0	1	$\pm$	0
	0	1	1	0	1	0	$\pm$	0
	0	1	1	0	0	1	$\pm$	$-2V_c$
	0	1	0	1	1	0	$\pm$	$V_c$
	0	1	0	1	0	1	$\pm$	$-V_c$

Block	0	0	0	0	0	0	+	$2V_c$
mode	0	0	0	0	0	0	-	$-2V_c$

정상 운전 시에는 서브모듈의 출력 전압이 5 개의 레벨, 즉  $\pm 2V_c$ ,  $\pm V_c$ , 0 의 전압을 가진다. 또한, S5 와 S6 전력 스위치를 포함하여 모든 게이팅이 차단되면, 표 3-3 과 같이, 서브모듈 캐패시터 전압에 의해 역전압이 걸리므로 그림 3.3(b)의 원리에 의해 교류단 사고 전류를 차단한다. 또, 표 3-3 에서 보듯이, 서브모듈의 합성 전압 범위가 FBSM-MMC 와 같으므로 직류단 사고 시에도 STATCOM 운전이 가능하다. 따라서, 교류단 제어뿐만 아니라, 직류단 제어도 가능하므로 DC FRT 가 가능한 회로방식이다. 하지만, 추가로 연결한 S5 와 S6 전력 스위치에는 서브모듈 캐패시터 전압의 2 배가 걸리므로, HBSM-MMC 의 전력 스위치 내압의 2 배를 가지는 스위치를 사용하여야 한다는 단점이 있다.

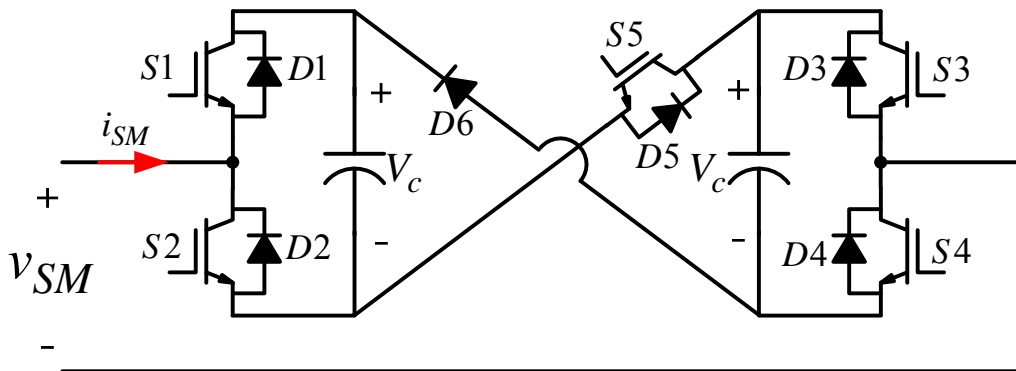


그림 3.9. Symm.<IV>의 서브모듈 회로 구성.

표 3-4 Symm.<IV>의 서브모듈 회로의 동작 표

	S1	S2	S3	S4	S5	$i_{SM}$	$v_{SM}$
Normal mode	1	0	1	0	1	$\pm$	$V_c$
	1	0	0	1	1	$\pm$	$2V_c$
	0	1	1	0	1	$\pm$	0
	0	1	0	1	1	$\pm$	$V_c$
Block mode	0	0	0	0	0	+	$2V_c$
	0	0	0	0	0	-	$-2V_c$

또한, 그림 3.9 에서 보듯이, Symm.<IV>는 Symm.<III>의 간략화된 회로이며, 3LCC-MMC (3-level cross connected MMC)라고 불린다[58]. 즉, 전력 스위치 S6 대신에 다이오드(D6)가 연결되어 있는 구조이다. 정상 운전 시에는 서브모듈의 출력 전압이 3 개의 레벨, 즉  $2V_c$ ,  $V_c$ , 0 의 전압을 가진다. 직류단 사고 시에는 S5 전력 스위치가 턴 오프 되며, 이는 표 3-4 와 같이, 전류 방향에 의하여 캐패시터 전압이 서브모듈 출력 단에 걸리므로 교류단 전류를 0 으로 만들 수 있다. 회로방식 Symm.<IV>는 DC fault blocking 은 가능하나 DC FRT 는 불가능하다. Symm.<III>과 마찬가지로, 추가로 연결한 S5 와 D6 에는 서브모듈 캐패시터 전압의 2 배가 걸리므로, HBSM-MMC 의 전력 스위치 내압의 2 배를 가지는 다이오드와 전력 스위치를 사용하여야 한다는 단점이 여전히 존재한다.

4) 회로방식 Symm.<V> & Symm.<VI>:

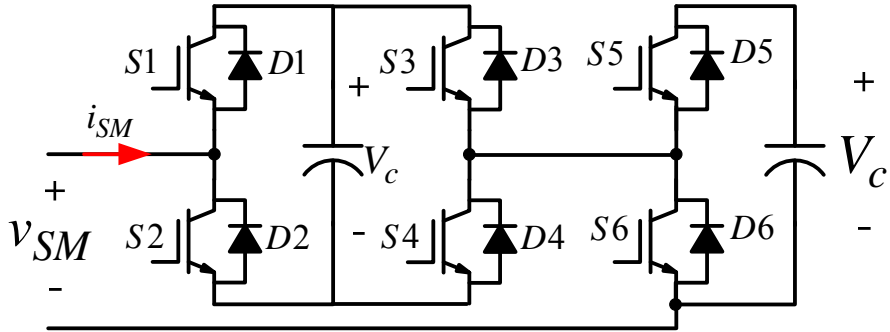


그림 3.10. Symm.<V>의 서브모듈 회로 구성.

표 3-5 Symm.<V>의 서브모듈 회로의 동작 표

	S1	S2	S3	S4	S5	S6	$i_{SM}$	$v_{SM}$
Normal mode	1	0	1	0	1	0	$\pm$	$V_c$
	1	0	1	0	0	1	$\pm$	0
	1	0	0	1	1	0	$\pm$	$2V_c$
	1	0	0	1	0	1	$\pm$	$V_c$
	0	1	1	0	1	0	$\pm$	0
	0	1	1	0	0	1	$\pm$	$-V_c$
	0	1	0	1	1	0	$\pm$	$V_c$
Block mode	0	0	0	0	0	0	+	$2V_c$
	0	0	0	0	0	0	-	$-V_c$



회로방식 Symm.<V>는 그림 3.10 과 같이, 하나의 암에 HBSM 과 FBSM 을 1:1 의 비율로 섞은 구조이며, hybrid MMC[59-63] 또는 SYM-MMC(SYmmetric Mixed MMC)[64, 87-88]라 불린다. 즉, 직렬 연결된 HBSM 과 FBSM 을 하나의 서브모듈 셀로 간주한다. 이 회로방식은 스위치 소자의 개수가 가장 적고 손실이 낮지만 직류단 사고 대처가 어려운 HBSM-MMC 와 DC FRT 가 가능하지만 소자의 개수가 HBSM 에 2 배이며 손실이 큰 FBSM-MMC 의 장점을 합하여 절충한 시스템이다. Symm.<V>의 출력 전압은  $2V_c$ ,  $V_c$ ,  $0$ ,  $-V_c$  의 4 개의 레벨의 전압을 가진다. 따라서, 직류단 전압 합성 범위가 정격에서 0 까지 확보되는 동시에 교류단 전압 합성이 가능하므로 직류단 사고 시 STATCOM 모드로 동작이 가능하며, DC FRT 능력을 가진다. 하지만, 직류단 합성 전압이 정격과 0 사이에 위치하면 각 암내의 HBSM 과 FBSM 의 캐패시터 전압에 불평형이 생기는 문제점이 있다. 이 현상에 대한 고찰은 3.1.2 절에서 자세하게 다룬다. 참고문헌 [62]에서는 이러한 문제를 해결하기 위해서 각 암의 HBSM 개수와 FBSM 개수의 비율을 조정하여 HBSM 과 FBSM 사이의 캐패시터 전압 불평형을 해소하였다. 이 방식은 암내의 FBSM 개수의 비율을 늘려 암전압이 음의 값을 출력할 때 생기는 전압 불평형을 FBSM 간의 에너지 교환으로 보상하는 방법이다. 하지만, 이 방식은 FBSM 이 증가된 만큼 스위치 소자를 증가시켜야 하므로, 비용과 손실 면에서 불리하다.

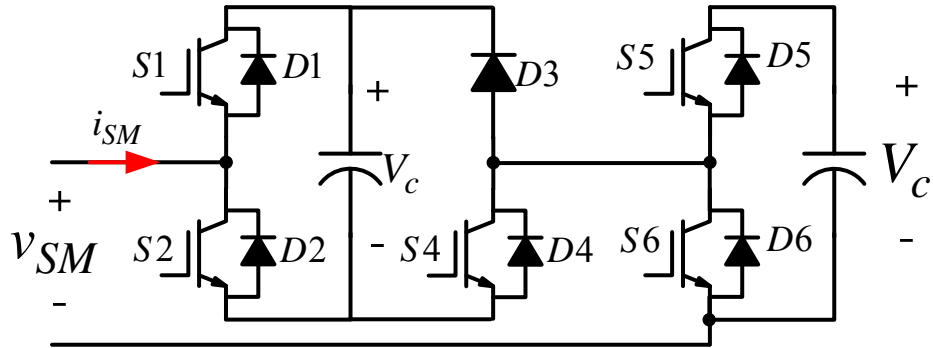


그림 3.11. Symm.<VI>의 서브모듈 회로 구성.

표 3-6 Symm.<VI>의 서브모듈 회로의 동작 표

	S1	S2	S4	S5	S6	$i_{SM}$	$v_{SM}$
Normal mode	1	0	1	1	0	$\pm$	$2V_c$
	1	0	1	0	1	$\pm$	$V_c$
	0	1	1	1	0	$\pm$	$V_c$
	0	1	1	0	1	$\pm$	0
Block mode	0	0	0	0	0	+	$2V_c$
	0	0	0	0	0	-	$-V_c$

또한, 그림 3.11 에서 보듯이, Symm.<VI>는 Symm.<V>의 간략화된 회로이며, UHS-MMC (Unipolar FBSM-based Hybrid-SM MMC) 라고 불린다[58]. 즉, Symm.<V>의 FBSM 전력 스위치 중 하나인 S3 대신에 다이오드(D3)가 연결되어 있는 구조이다. 정상 운전 시에는 서브모듈의 출력 전압이 3 개의

레벨, 즉  $2V_c$ ,  $V_c$ ,  $0$  의 전압을 가진다. 스위칭 상태와 서브모듈 전류에 따른 출력 합성 전압은 표 3-6 와 같다.

직류단 사고 시에 다이오드로 사고 전류가 흐르며, 표 3-6 과 같이, 전류 방향에 의하여 캐패시터 전압이 서브모듈 출력 단에 걸리므로 교류단 전류를  $0$  으로 만들 수 있다. 회로방식 Symm.<VI>는 DC fault blocking 은 가능하나 DC FRT 는 불가능하다.

### 3.1.2. 비대칭 암 구조를 가지는 MMC 전력변환 장치

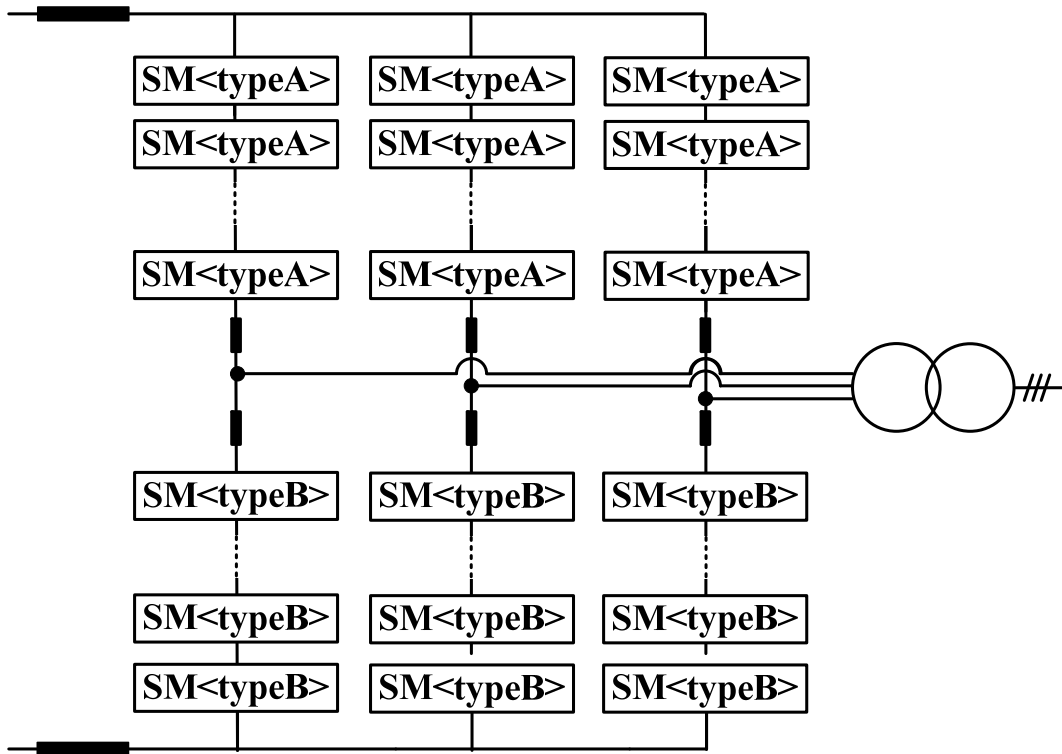


그림 3.12. 비대칭 암 구조를 가지는 MMC 전력변환 장치.

본 절에서는 그림 3.12 와 같이, MMC 의 상단 암과 하단 암의 서브모듈 형태가 각각 다른 구조를 가지는 MMC 전력변환 장치에 대하여 비교 검토한다. 본 절에서 다루는 회로방식은 비대칭(asymmetric) 암 구조를 가지므로 “Asymm.<#>”으로 명명하여 여러 회로방식을 구분하였다. 비대칭 암 구조를 가지는 MMC 전력변환 장치는 3.1.1 절에서 언급한 대칭 암 구조를 가지는 MMC 의 단점을 극복하는 형태로 발전되었다. 비용과 손실을

최소화하기 위해서 하나의 레그 내의 하나의 암은 HBSM 으로 구성하고 나머지 하나의 암을 앞 절에서 언급한 응용 서브모듈 회로방식으로 구성한다. DC FRT 가 가능한 회로방식이면서 가장 비용과 손실 면에서 유리하다고 판단되는 Symm.<V>와 Symm.<VI>의 서브모듈 회로방식을 이용한 두 가지 비대칭 암 구조를 가지는 MMC 전력변환 시스템을 비교하고 분석하였다. 또한, 이후 논의의 편의를 위하여, Asymm.<I>과 Asymm.<II>는 비대칭 단극 HVDC 전송 시스템에 적용하는 것으로 가정하였다.

1) 회로방식 Asymm.<I>:

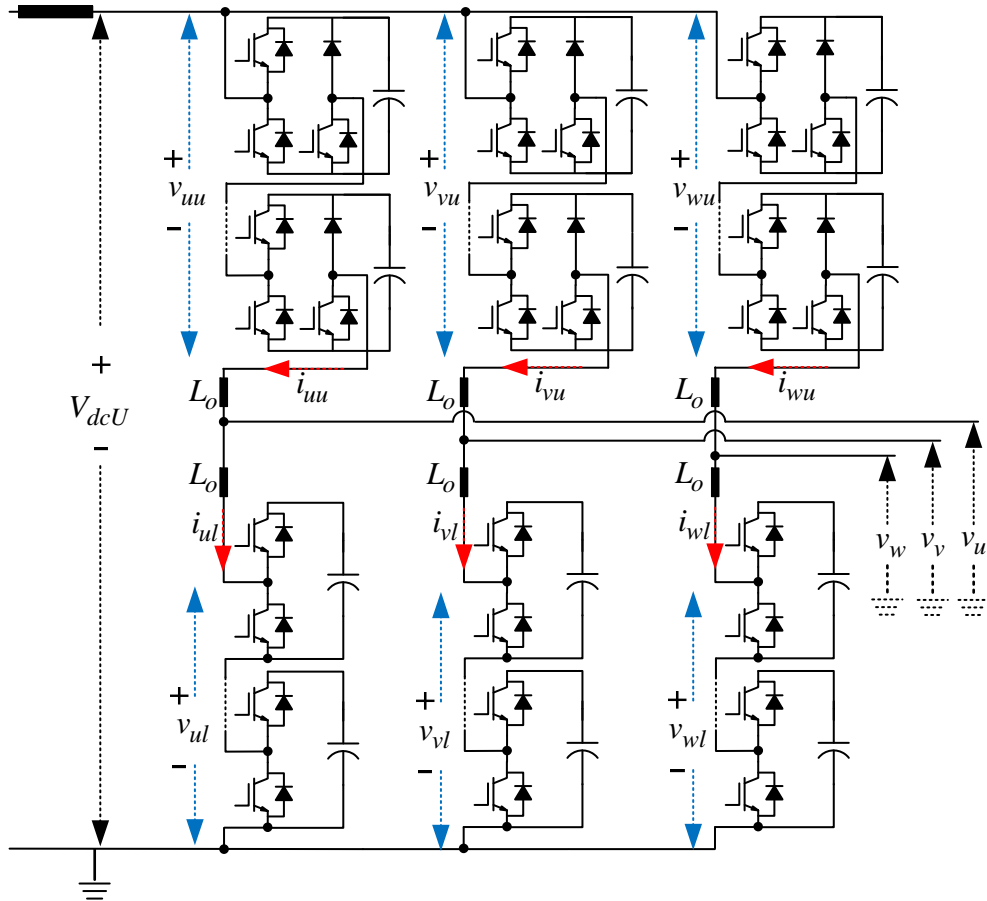


그림 3.13. 회로방식 Asymm.<I>의 회로 구성도.

회로방식 Asymm.<I>의 회로 구성은 그림 3.13 과 같이, 하나의 암은 HBSM 으로 이루어지고, 다른 하나의 암은 Symm.<VI>의 서브모듈에서 간략화된 FBSM 부분인 그림 3.14 의 모듈로 이루어진다. 논외 전개의 편의를 위하여 그림 3.14 의 모듈을 단극 전압 전파 브릿지 서브모듈 (unipolar voltage

full bridge submodule; UFBSM)이라고 명명한다[65]. 또한, Asymm.<I>의 회로는 UHA-MMC(UFBSM-based Hybrid-Arm MMC)라 불리기도 한다[65].

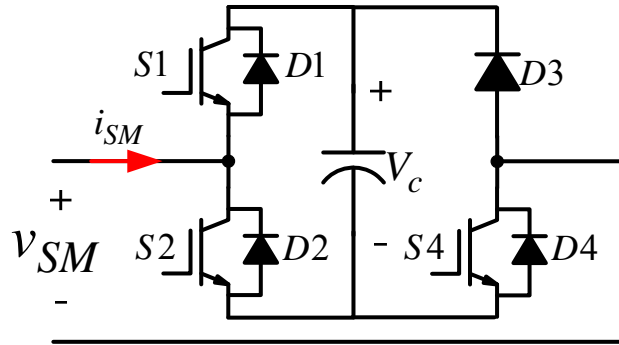


그림 3.14. UFBSM 회로 구성도.

표 3-7 UFBSM의 동작 표

	S1	S2	S4	$i_{SM}$	$v_{SM}$
Normal mode	1	0	1	$\pm$	$V_c$
	0	1	1	$\pm$	0
Block mode	0	0	0	+	$V_c$
	0	0	0	-	$-V_c$

비대칭 단극 HVDC 시스템과 양극 HVDC 시스템은 직류 단을 기준으로 접지 단은 HBSM으로 이루어진 암이 연결되고, 고전압 단은 UFBSM으로 이루어진 암이 연결된다[65].

Asymm.<I> MMC 시스템의 기본 동작원리는 다음과 같다. 정상 운전 시에 UFBSM은 HBSM으로 동작하므로 그림 3.14의 S4는 항상 켜진 상태로

유지된다. 따라서, 정상운전 동작은 3.1.1 절의 HBSM-MMC 의 동작과 동일하다. 상단 암과 하단 암의 전압 방정식은 다음과 같다.

$$\begin{cases} L_0 \frac{di_{xu}}{dt} + v_{xu} = \frac{V_{dc}U}{2} \\ L_0 \frac{di_{xl}}{dt} + v_{xl} = \frac{V_{dc}U}{2} \end{cases} \quad (3.1)$$

$$\begin{cases} v_{xu} = \frac{V_{dc}U}{2} - v_{xs} + v_{xo} \\ v_{xl} = \frac{V_{dc}U}{2} + v_{xs} + v_{xo} \end{cases} \quad (3.2)$$

$$v_{xs} = v_x - \frac{V_{dc}U}{2} \quad (3.3)$$

비대칭 암 회로방식 Asymm.<I>은 대칭 암 회로방식인 Symm.<VI>가 DC FRT 능력을 보유하고 있지 않은 것과 달리, 직류 단 사고 시 사고 전류 차단이 가능하고, 사고 시에 STATCOM 으로 동작하여 교류 계통을 제어하여 사고 시에도 교류 단 전압을 유지할 수 있다. 즉, 직류 단 사고 시, Asymm.<I>은 상단 암 전류와 직류 단 사고 전류를 해소하기 위해서 상단 암 서브모듈의 게이팅을 차단한다 (block mode). 동시에, 하단 암 전류를 제어하여 교류 단 계통을 지원하기 위해 무효전력을 공급한다. 그림 3.15 는 Asymm.<I>의 직류 단 사고 시 제어 원리를 나타내는 등가 회로도이다.



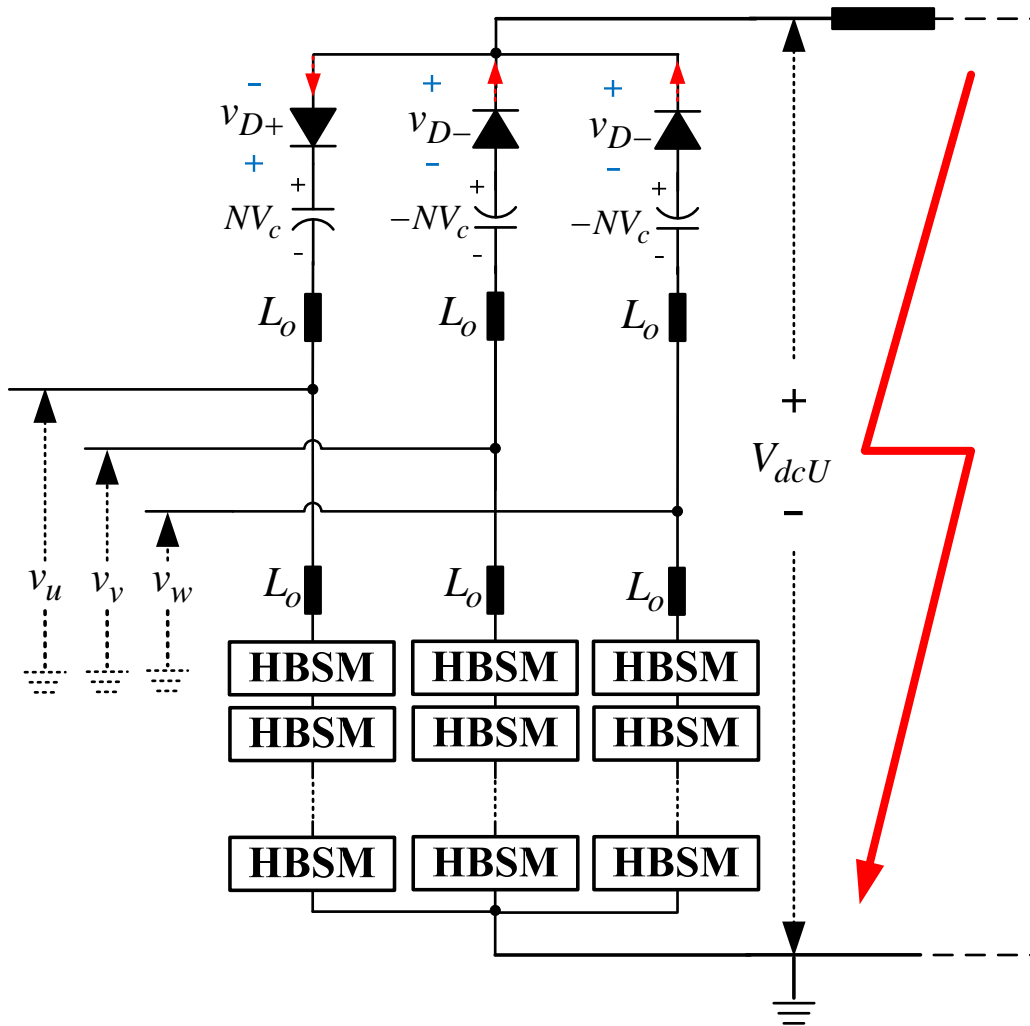


그림 3.15. 직류단 사고 시 회로방식 Asymm.<I>의 등가 회로도.

상단 암의 서브모듈 셀이 게이팅 차단 되었을 때, 서브모듈이 생성하는 전압은 Asymm.<I>의 다이오드에 의해서 상단 암 전류의 방향에 따라 식 (3.4)와 같이 결정된다. 이는 표 3-7 을 따른다. 여기서,  $V_c$  는 서브모듈 셀 캐패시터 정격 전압이고, 사고 시의 직류 단 전압은 0 으로 가정한다( $V_{dcU} \approx 0$ ).

$$v_{xu} = \begin{cases} NV_c, & \text{when } i_{xu} > 0 \\ -NV_c, & \text{when } i_{xu} < 0 \end{cases} \quad (3.4)$$

만약, 서브모듈의 여유(redundancy) 모듈이 존재하지 않는다고 가정하면 (3.4)는 다음과 같이 나타낼 수 있다.

$$v_{xu} = \begin{cases} NV_c = V_{dcU}^{rated}, & \text{when } i_{xu} > 0 \\ -NV_c = -V_{dcU}^{rated}, & \text{when } i_{xu} < 0 \end{cases} \quad (3.5)$$

따라서, 사고 발생 시, 직류 단에서 보는 MMC 전압 방정식은 다음과 같다.

$$\begin{cases} L_0 \frac{di_{xu}}{dt} + V_{dcU} + L_0 \frac{di_{xl}}{dt} + v_{xl} = 0, & \text{when } i_{xu} > 0 \\ L_0 \frac{di_{xu}}{dt} - V_{dcU} + L_0 \frac{di_{xl}}{dt} + v_{xl} = 0, & \text{when } i_{xu} < 0 \end{cases} \quad (3.6)$$

$$\Leftrightarrow \begin{cases} L_0 \frac{di_{xu}}{dt} + V_{dcU} + L_0 \frac{di_{xl}}{dt} + \left( \frac{V_{dcU}}{2} + v_{xs} \right) = 0, & \text{when } i_{xu} > 0 \\ L_0 \frac{di_{xu}}{dt} - V_{dcU} + L_0 \frac{di_{xl}}{dt} + \left( \frac{V_{dcU}}{2} + v_{xs} \right) = 0, & \text{when } i_{xu} < 0 \end{cases}$$

하단 암의 전류는 게이팅이 유지되어 제어되고 있으므로 하단 암의 전류에 의해서 하단 암 인덕터에 걸리는 전압의 크기는 상단 암에 비해서 매우 작다. 따라서 (3.6)을 아래와 같이 다시 나타낼 수 있다.

$$\begin{cases} L_0 \frac{di_{xu}}{dt} = -\frac{3}{2}V_{dcU} - v_{xs} < 0, & \text{when } i_{xu} > 0 \\ L_0 \frac{di_{xu}}{dt} = \frac{1}{2}V_{dcU} - v_{xs} > 0, & \text{when } i_{xu} < 0 \end{cases} \quad (3.7)$$

식 (3.7)에서와 같이, 사고 시 상단 암 서브모듈 셀 컨버터 게이팅을 차단하면, 상단 암 전류의 방향에 관계없이, 암 전류의 크기는 감소한다는

것을 알 수 있다. 사고 전류 해소 후, 상단 암 전류가 0 이 되면서 서브모듈의 다이오드의 전류 도통이 차단되고, 다이오드에 걸리는 전압은 다음과 같다.

$$\begin{cases} v_{D+} = \frac{3}{2}V_{dc}U + v_{xs} > 0 \\ v_{D-} = \frac{1}{2}V_{dc}U - v_{xs} > 0 \end{cases} \quad (3.8)$$

다이오드에 걸리는 전압이 항상 양이므로 사고 전류 해소 후에는 다이오드에 의해서 재 도통 되지 않으므로, 암 전류가 지속적으로 차단됨을 알 수 있다.

한편, 그림 3.15 에서 하단 암은 HBSM 셀을 기반으로 하는 MMC-STATCOM 으로 동작한다[66]. Asymm.<I> MMC 시스템의 하단 암을 이용한 STATCOM 형태는 Y 결선 형태를 가지므로 Y 결선의 중성단 전압을 조절하여 암 간의 에너지 불균형을 해소할 수 있다[67-71]. 하단 암의 직류 단이 접지에 연결되어 있으므로, 이는 상단 암의 다이오드에 걸리는 전압을 변화시킨다.

앞서 설명하였듯이, 회로방식 Asymm.<I>은 정상운전 모드와 사고운전 모드가 구분되어 동작한다. 즉, MMC 가 정상운전 모드로 동작 중에 직류단 사고가 검출되면, MMC 의 UFBSM 의 게이팅이 차단됨과 동시에 사고운전 모드로 변경된다. 따라서, 정상운전 모드와 사고운전 모드가 개별적인 제어에 의해 이루어지므로, 직류단 전압은 정격전압과 직류단 사고 전압만 가지게 되고, 직류단 전압을 정격 전압과 영 전압 사이의 연속적인 값으로 제어하기가 어렵다. 따라서, 사고 발생시에 직류단 사고 전류 억제를 위한 능동적인 제어가 어려우며, 사고 회복 시에도 전력전송 재확립 과정에서 직류선로에 진행파(travelling wave)를 방지하기 위하여 직류단 전압을 일정한

기울기(ramp)로 서서히 증가시키기는 어렵다[48]. 가공선로를 이용한 HVDC 전력전송 시스템을 가정하였을 때, 악천후(惡天候)나 대기 오염 등에 의해 직류단 절연레벨이 낮아질 경우 직류단 전압을 정격보다 낮추어 제어 할 필요가 있다. 또한, 선로의 제빙(除氷, de-ice)를 위해 전압을 낮추고 전류를 크게 흘릴 필요가 있으며, 그와 동시에 STATCOM 제어가 가능해야 한다[72-74]. 그리고, 전류형 HVDC 와 전압형 HVDC 인버터의 결합인 하이브리드 HVDC 시스템의 경우에 전송 전력 조정을 위해서 일반적으로 전압형 HVDC 의 전압을 조정하므로 MMC 의 직류단 전압 제어 가능 범위가 넓을 필요가 있다. 하이브리드 HVDC 시스템에 관해서는 4.3 절에서 보다 자세히 다룬다. 따라서, Asymm.<I>은 DC FRT 는 가능하지만, 직류단 전압 합성 범위에 제한을 가진다는 단점으로 인해 운용상에 여러 제약이 있을 수 있다.

2) 회로방식 Asymm.<II>:

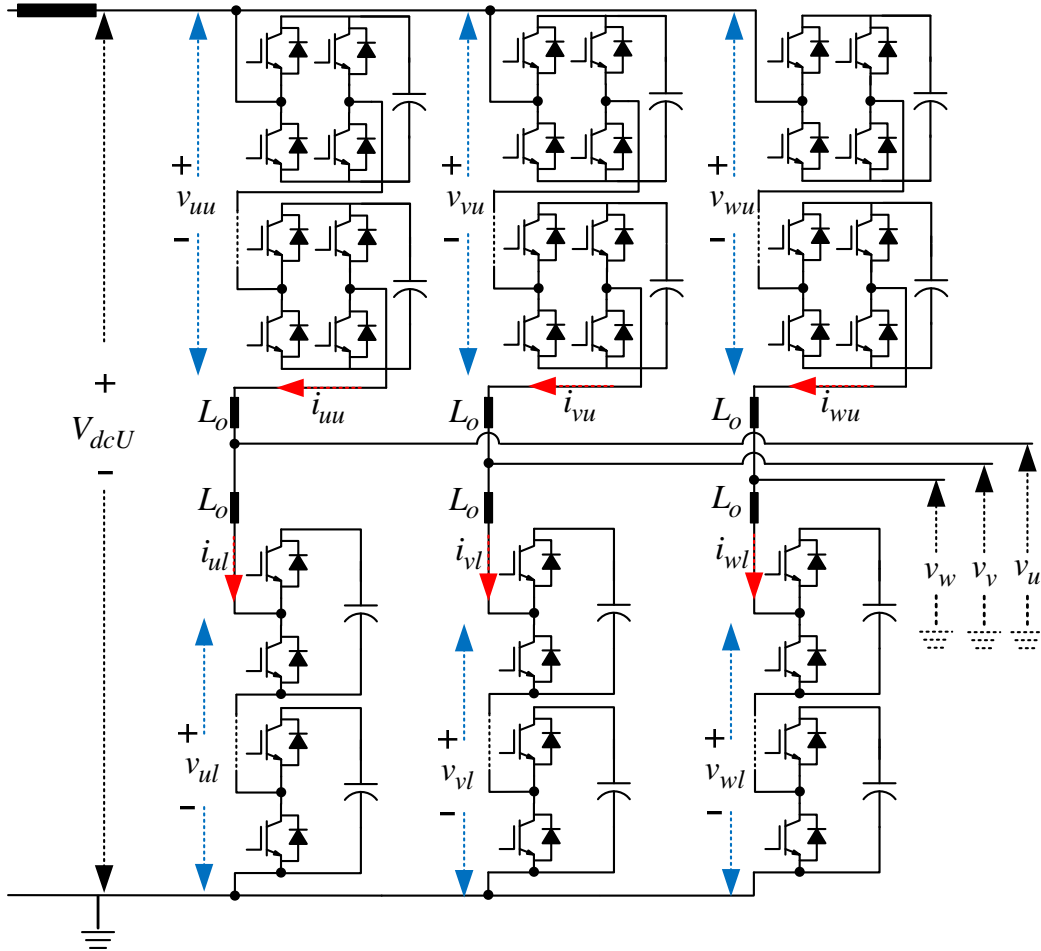


그림 3.16. 회로방식 Asymm.<II>의 회로 구성도.

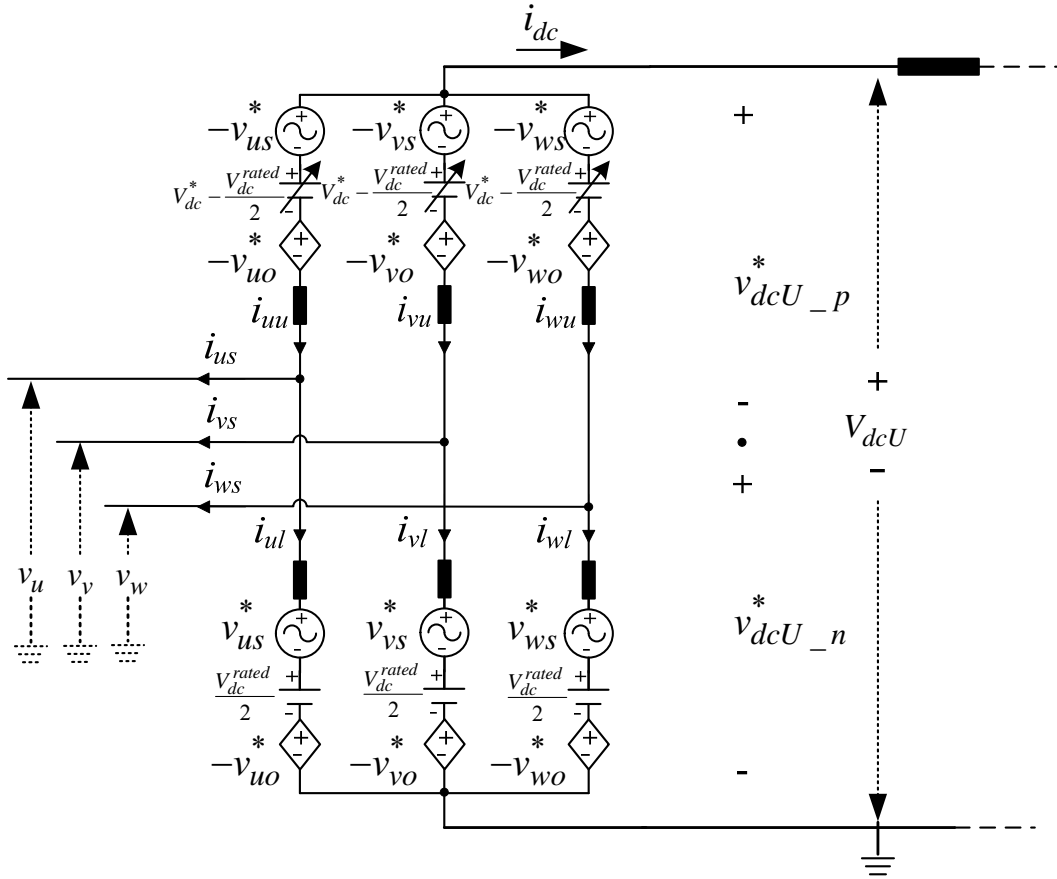


그림 3.17. 회로방식 Asymm.<II>의 등가 회로.

회로방식 Asymm.<II>의 회로 구성은 그림 3.16 과 같이, 하나의 암은 HBSM 으로 이루어지고, 다른 하나의 암은 FBSM 으로 이루어진다[64, 79, 87-88]. 따라서, Asymm.<II>는 ASYM-MMC(ASYmmetric Mixed MMC)라 불린다[64, 87-88]. Asymm.<II>의 대표적인 비교대상이 되는 회로방식은 대칭 암 회로방식 Symm.<V>이다. 대칭 암 회로방식 Symm.<V>와 비대칭 암 회로방식

Asymm.<II>는 HBSM 과 FBSM 의 개수는 같지만, 하나의 레그에 HBSM 과 FBSM 의 배치를 달리한다는 차이점이 있다.

Asymm.<II> MMC 시스템의 기본 동작원리는 다음과 같다. 정상 운전 시에 FBSM 은 HBSM 으로 동작하므로 3.1.1 의 HBSM-MMC 의 동작과 동일하다. 상단 암과 하단 암의 전압 방정식은 다음과 같다.

$$\begin{cases} L_0 \frac{di_{xu}}{dt} + v_{xu} = \frac{V_{dcU}}{2} \\ L_0 \frac{di_{xl}}{dt} + v_{xl} = \frac{V_{dcU}}{2} \end{cases} \quad (3.9)$$

$$\begin{cases} v_{xu} = \frac{V_{dcU}}{2} - v_{xs} + v_{xo} \\ v_{xl} = \frac{V_{dcU}}{2} + v_{xs} + v_{xo} \end{cases} \quad (3.10)$$

$$v_{xs} = v_x - \frac{V_{dcU}}{2} \quad (3.11)$$

Asymm.<II> MMC 시스템의 직류단 사고 시 동작원리는 다음과 같다. 그림 3.17 에서 보듯이, 상단 암은 FBSM 으로 이루어지므로 암이 출력할 수 있는 전압 범위가  $-NV_c \leq v_{xu} \leq NV_c$  이다. 하단 암은 HBSM 으로 이루어지므로 암이 출력할 수 있는 전압 범위가  $0 \leq v_{xl} \leq NV_c$  이다. 직류단 사고 시에 STATCOM 모드 동작이 가능한 DC FRT 를 위해서는 암이 교류단 전압을 충분히 합성할 수 있어야 한다. 따라서, 상단 암과 하단 암의 출력 전압을 다음과 같이 나타낼 수 있다.

$$v_{xu}^* = \left( V_{dcU}^* - \frac{V_{dcU}^{rated}}{2} \right) - v_{xs}^* - v_{xo}^* \quad (3.12)$$

$$v_{xl}^* = \frac{V_{dcU}^{rated}}{2} + v_{xs}^* - v_{xo}^* \quad (3.13)$$

직류단 사고로 인해서 직류단 전압이 0V ( $V_{dcU} = 0V$ )라고 가정하면, 직류단 사고 전류를 억제하기 위해서 MMC 가 출력하는 직류단 전압 또한 0V ( $V_{dcU}^* = 0V$ )로 제어한다. 따라서, (3.12)와 (3.13)의 상단 압과 하단 압 전압은 다음과 같이 제어된다.

$$v_{xu}^* = -\frac{V_{dcU}^{rated}}{2} - v_{xs}^* - v_{xo}^* \quad (3.14)$$

$$v_{xl}^* = \frac{V_{dcU}^{rated}}{2} + v_{xs}^* - v_{xo}^* \quad (3.15)$$

앞 절에서 살펴 보았듯이, 회로방식 Asymm.<I>은 정상운전 모드와 사고운전 모드가 구분되어 동작한다. 따라서, 정상운전 모드와 사고운전 모드가 개별적인 제어에 의해 이루어지므로, 직류단 전압은 정격전압과 직류단 사고전압만 가지게 되고, 직류단 전압을 정격 전압과 영 전압 사이의 연속적인 값으로 제어하기가 어렵고, 직류단 전압 합성 범위에 제한을 가진다는 단점이 있다. 하지만, 회로방식 Asymm.<II>는 직류단 전압을 정격 전압과 영 전압 사이에서 연속적인 전압 값으로 합성이 가능하다.

ABB 사(社)에서 MMC 의 교류 및 직류단 사고 시 과전압 현상을 최소화할 수 있는 회로로 본 회로 방식을 제안하였다[79]. 하지만, 직류단 사고 시 단순히 DC fault blocking 만 고려하였으며, DC FRT 와 사고 시 STATCOM 운영에 관해서는 고려되지 않았다. 즉, Asymm.<II>에 대한 구체적인 제어에



관해서는 다루지 않았으며, 사고 시 게이팅을 차단한 후 시스템의 반응 양상에 대해서만 기술하였다.

본 논문과 [64, 87-88]에서는  $Symm.<V>$ 의 직류단 전압 합성의 관점에서 단점을 극복하는 형태로 본 회로 방식의 타당성을 검증하였다. 이에 관한 내용은 3.1.3 절에서 자세하게 다룬다.  $Asymm.<II>$ 는 시스템의 불평형 현상 없이, 직류단 전압 합성 범위가 넓고 연속적이므로, 앞 절에서 언급한 기후 조건이나 제빙의 목적, 그리고 하이브리드 HVDC 시스템의 전력전송량 제어에 유리하다는 장점을 가진다. 본 논문에서는  $Asymm.<II>$ 의 비대칭 단극 전압형, 양극 전압형, 그리고 양극 하이브리드 HVDC 시스템에 적용하여 회로의 타당성을 살펴본다. 또한, 직류단 사고 시의 시스템 균형 제어 알고리즘 제안 및 사고 회복 시퀀스를 통한 직류 계통 안정화를 꾀하였다. 이에 관한 내용은 4 장에서 제안하고 시뮬레이션을 통하여 확인하였으며, 5 장에서 실험으로 검증하였다.

### 3.1.3. 직류단 전압 합성의 관점에서 Asymm.<II>와 Symm.<V>의 비교

한편, Asymm.<II>와의 비교 대상이 되는 대칭 압 구조를 가지는 Symm.<V> 회로방식의 경우에도 직류단 전압을 정격 전압과 영 전압 사이에서 연속적인 전압 값으로 합성이 가능하다. 하지만, 직류단 전압이 정격 전압과 영 전압 사이의 값을 가지는 경우에 유효 및 무효 전력 제어가 이루어지면, 시스템 내부의 에너지에 불평형이 생긴다. 본 절에서는 이에 대한 고찰을 통하여 Asymm.<II>과 Symm.<V>를 비교한다.

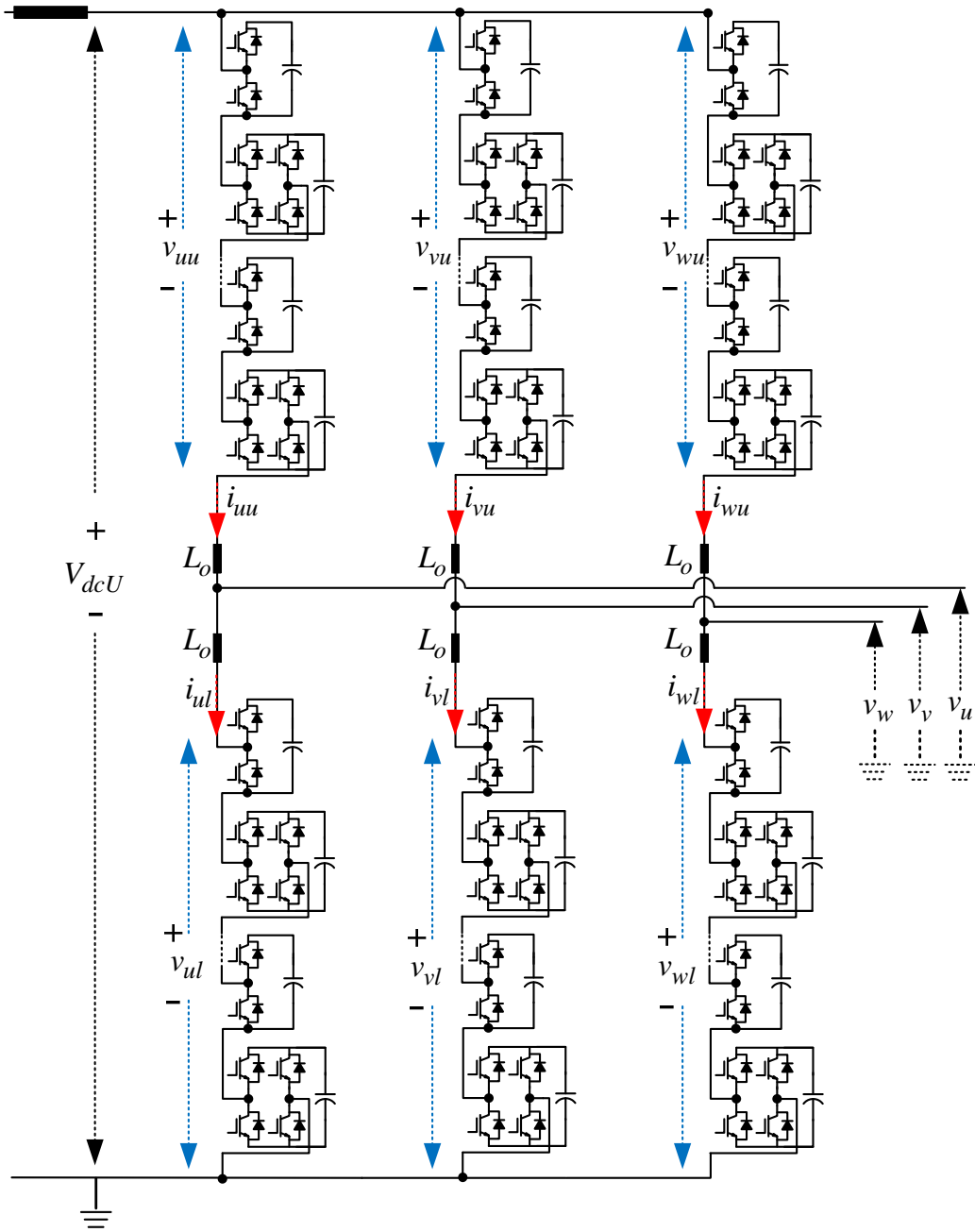


그림 3.18. 회로방식 Symm.<V>의 회로 구성도.

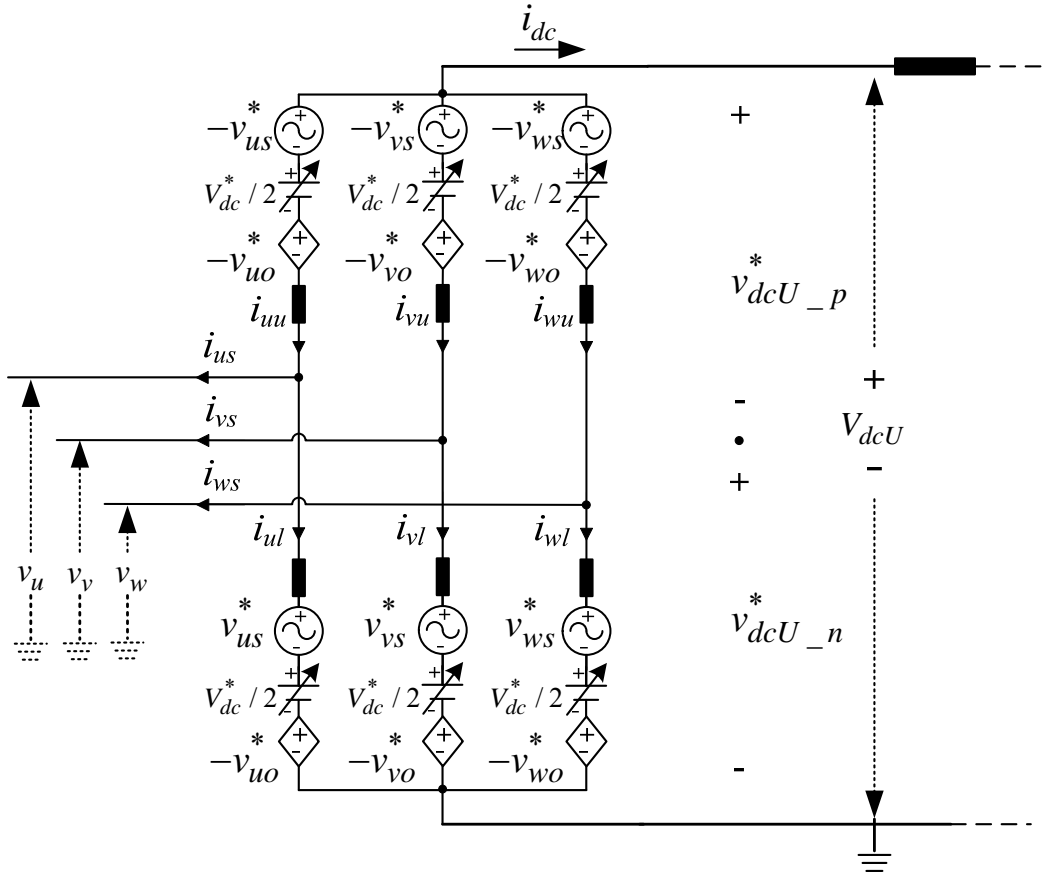


그림 3.19. 회로방식 Symm.<V>의 등가 회로.

Symm.<V> MMC 시스템의 기본 동작원리는 다음과 같다. 상단 암과 하단 암의 전압 방정식은 다음 식과 같다.

$$v_{xu}^* = \frac{V_{dc}U}{2} - v_{xs}^* - v_{xo}^* \quad (3.16)$$

$$v_{xl}^* = \frac{V_{dc}U}{2} + v_{xs}^* - v_{xo}^* \quad (3.17)$$

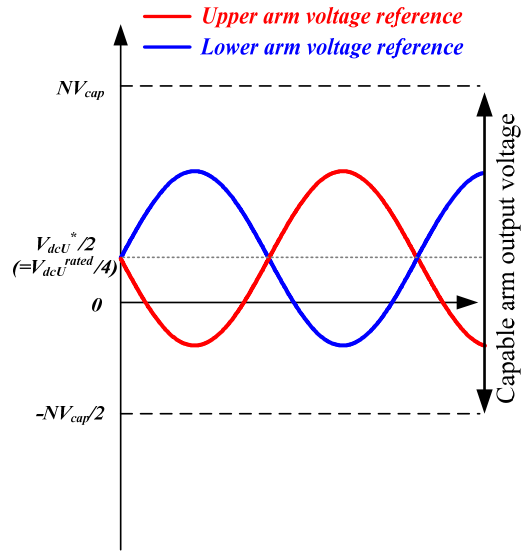
정상 운전 시에 FBSM 은 HBSM 으로 동작하므로 3.1.1 의 HBSM-MMC 의 동작과 동일( $V_{dcU}^* = V_{dcU}^{rated}$ )하다. 한편, Symm.<V> MMC 시스템의 직류단 사고 시 동작원리는 다음과 같다. 그림 3.18 에서 보듯이, 상단 암과 하단 암은 HBSM 과 FBSM 이 같은 개수로 이루어지므로 암이 출력할 수 있는 전압 범위가 모두  $-\frac{NV_c}{2} \leq v_{xu} \leq NV_c$  이다. 직류단 사고 시에 STATCOM 모드 동작이 가능한 DC FRT 를 위해서는 출력해야 하는 암 전압이 암이 출력 가능한 전압 범위 내에 있으므로 충분히 합성 가능하다.

직류단 사고로 인해서 직류단 전압이 0V ( $V_{dcU} = 0V$ )라고 가정하면, 직류단 사고 전류를 억제하기 위해서 MMC 가 출력하는 직류단 전압 또한 0V ( $V_{dcU}^* = 0V$ )로 제어한다. 따라서, (3.16)와 (3.17)의 상단 암과 하단 암 전압은 다음과 같이 제어된다.

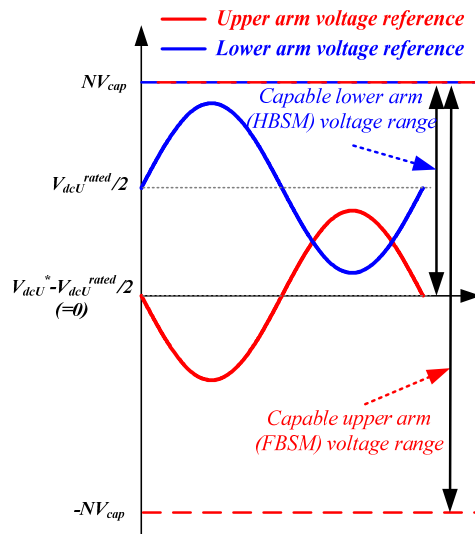
$$v_{xu}^* = -v_{xs}^* - v_{xo}^* \quad (3.18)$$

$$v_{xl}^* = v_{xs}^* - v_{xo}^* \quad (3.19)$$

Symm.<V> 회로방식의 직류단 출력 전압이 정격 전압과 영 전압 사이의 값을 가지는 경우에 암 출력 전압과 암 전류를 그림 3.20 에 나타내었다. 이 그림에서는 직류단 전압이 정격 전압의 절반 인 경우( $V_{dcU}^* = V_{dcU}^{rated} / 2$ )를 가정하였다.



(a)



(b)

그림 3.20. 직류단 전압이 정격 전압의 절반의 값을 가지는 경우의 MMC 상단 및 하단 암 전압 합성 개념도. (a) Symm.<V>, (b) Asymm.<II>.

직류단 전압이 정격보다 낮으므로, 그림 3.20 과 같이 상단 및 하단 암 전압 지령을 나타낼 수 있다.  $\text{Symm.}\langle V \rangle$ 의 경우, (3.16)와 (3.17)과 같이 상단 및 하단 암 전압 지령은 직류단 전압 크기를 포함한다. 따라서, 직류단 전압이 정격보다 낮아지면서 그림 3.20(a)와 같이, 암 전압은 한 주기 내에 음의 값을 가지는 구간이 존재한다. 암 전압이 양인 구간에서는 모든 서브모듈이 HBSM 와 동일하게 운전된다. 따라서, 모든 셀이 캐패시터 전압에 따라서 동등하게 정렬되고 선택되어 운전된다. 한편, 암 전압이 음인 구간에서는 모든 HBSM 은 영 전압을 출력하고 FBSM 은 지령 값에 따라 음의 전압을 출력한다. 따라서, 암 전압이 음인 구간에서 HBSM 과 FBSM 사이에 동작 불평형이 발생한다.

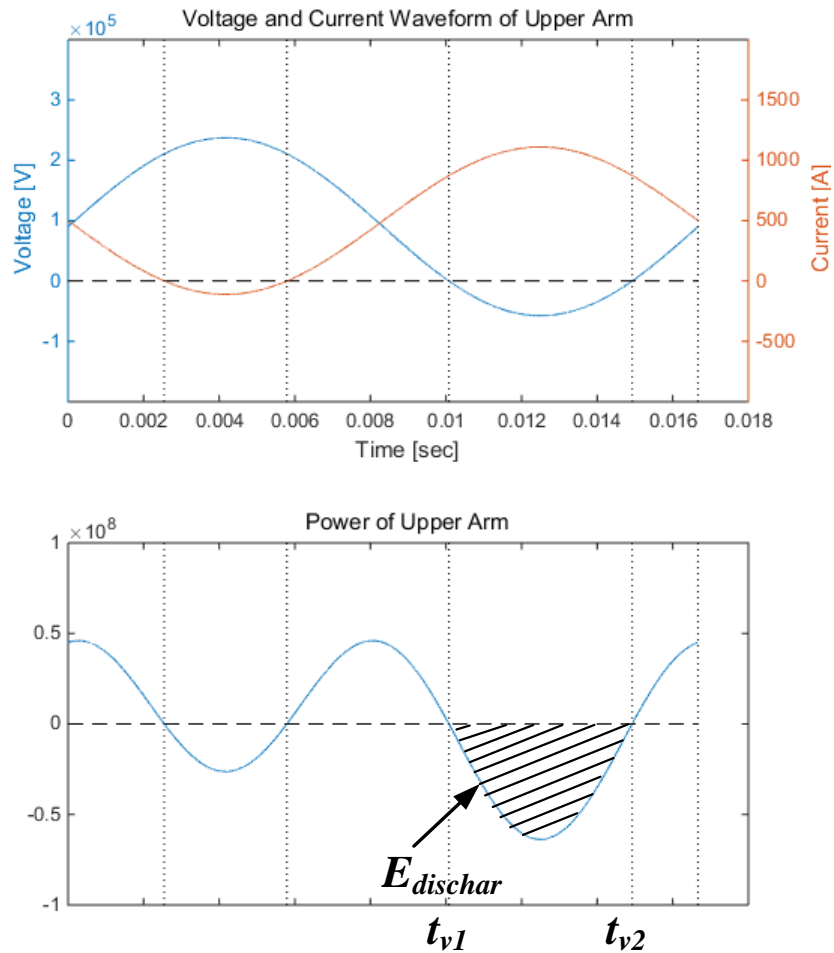


그림 3.21. 직류단 전압이 정격 전압보다 낮은 값을 가지는 경우, FBSM 으로 이루어진 상단 암 전압과 상단 암 전류 파형(pf=1.0)과 상단 암 전력 변화.

그림 3.21 은 직류단 전압이 정격 전압보다 낮은 값을 가지는 경우에, 상단 암 전압과 상단 암 전류 파형을 나타낸 그림이며 역률(power factor; pf)을 1 로 가정하였다. 상단 암 전압이 음의 구간을 가지는 경우는 (3.16)-(3.17)에서



직류단 전압 출력을 위한  $V_{dcU}^*/2$  의 값이 MMC 출력 EMF 전압의 피크 값( $V_{xs\_peak}^*$ )보다 작은 경우( $V_{dcU}^*/2 < V_{xs\_peak}^*$ )이다. 그림 3.21 의  $t_{v1}$  에서  $t_{v2}$  구간인 음의 암 전압 합성 구간에서는 암 전류가 양이므로 FBSM 의 셀 캐패시터는 항상 방전한다. 그림 3.21 의 아래 파형은 상단 암 전압과 전류에 따른 상단 암의 전력을 나타낸 것이다. 양의 전력을 가지는 구간은 암 에너지는 충전되고 음의 전력을 가지는 구간에서는 암 에너지가 방전된다. 암 전압 지령이 양인 구간에서는 모든 셀이 동등하게 정렬되고 선택되어 전압 합성이 이루어지므로 순환전류에 의해서 레그와 암 간에 에너지 이동을 통하여 균형적으로 제어된다. 하지만, 암 전압이 음인 구간에서는 하나의 암 내의 FBSM 과 HBSM 간에 에너지 불균형이 일어나게 되는데, 그 구간에서 HBSM 은 영 전압을 출력하므로 캐패시터로 흘러 들어가는 전력이 없기 때문에 캐패시터 전압의 변화가 거의 없지만, FBSM 은 전압을 합성하므로 캐패시터로 흘러 들어가는 전력이 존재하며 그 구간 동안의 방전에너지는  $E_{dischar}$  이다. 따라서,  $E_{dischar}$  만큼의 방전 에너지는 상단 암 내의 FBSM 방전량에 해당한다.  $Symm.<V>$  회로방식의 모든 암에 위와 같은 불평형 현상이 발생하며,  $Symm.<V>$ 가 전력 방향이 반대방향인 정류기 모드(rectifier mode)로 동작한다면, 반대로 FBSM 의 충전으로 인한 불평형이 발생한다. 암 전압의 음의 구간이 더 커지고, 암 전류의 크기가 더 커질수록  $Symm.<V>$ 의 이러한 에너지 불평형 현상은 심화된다.

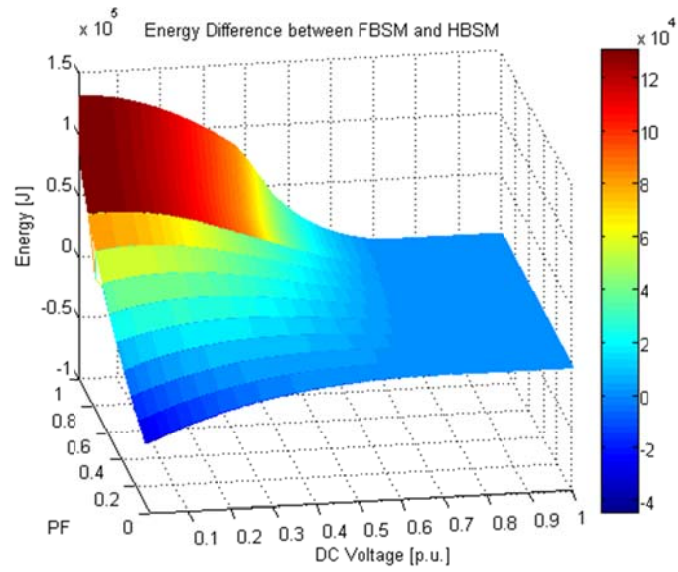


그림 3.22. 지상 (lagging) 역률과 직류단 전압에 따른 FBSM 과 HBSM 간의 에너지 차이.

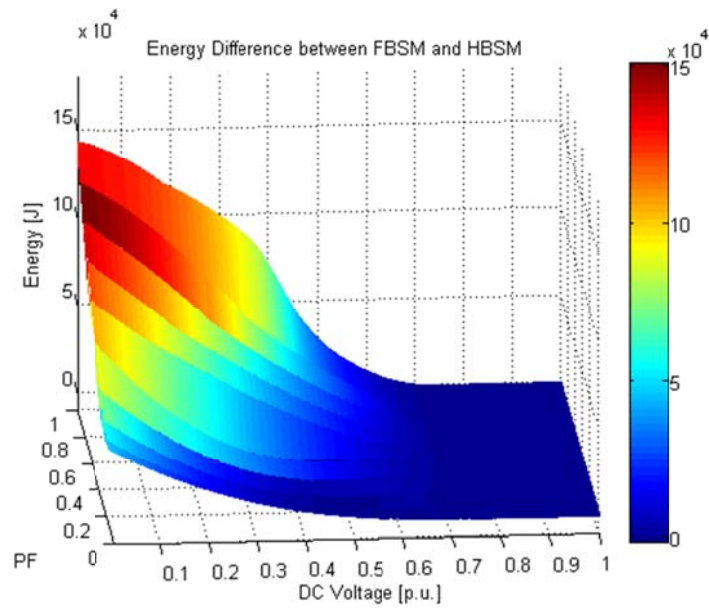


그림 3.23. 진상 (leading) 역률과 직류단 전압에 따른 FBSM 과 HBSM 간의 에너지 차이.

그림 3.22 와 그림 3.23 은 Symm.<V>의 전 범위 운전 에 따른 불평형 정도를 나타내기 위해, MMC 의 역률과 직류단 전압에 따른 FBSM 과 HBSM 간의 에너지 차이를 시뮬레이션한 결과를 나타낸다. 시뮬레이션은 부록 A 의 암 당 216 개의 서브모듈 셀로 구성된 600MW MMC 시스템의 제정수를 기반으로 MATLAB 을 이용하여 수행하였다. 그림 3.22 는 지상(lagging) 역률을 가정하였고, 그림 3.23 은 진상(leading) 역률을 가정하였다. 최대 13% 이상의 FBSM 과 HBSM 간의 에너지 불균형이 발생함을 알 수 있다. 본 시뮬레이션은 직류단 전압 정격이 400kV 이고, 직류단 전류 정격이 1.5kA 인 조건을 가정하였으나, 직류단 정격이 증가할수록 암 전류의 크기가 증가하므로 불균형은 심화된다.

또한, Symm.<V> 회로는 FBSM 과 HBSM 간에 열적 불균형이 발생할 수 밖에 없다. 암 전압이 음인 구간 동안 FBSM 이 충전 또는 방전만 되었으므로, 암 전압이 양 인 구간에서 HBSM 과 FBSM 이 동등한 전압합성 과정을 거칠 때에도 상대적으로 전압이 낮은 FBSM 이 선택되어 전압 합성이 일어난다. 따라서, FBSM 의 스위칭 횟수가 HBSM 에 비해 상대적으로 많아지므로, 손실이 FBSM 에 집중되어 서브모듈 간 온도 분포의 비대칭성이 나타난다.

서브모듈 셀의 전압 맥동과 캐패시터의 용량은 MMC 시스템에서 매우 중요한 요소이다. 이러한 불평형 현상을 최소화하기 위해서 캐패시터의 용량을 증가 시킬 경우에는 시스템 전체의 비용과 크기를 증가시킨다. 또한, [62]에서는 하나의 암 내에 FBSM 개수의 비율을 증가시켰는데, 이 또한 시스템의 비용과 손실을 증가시키는 단점이 있다.

하지만, Asymm.<II> 회로의 경우에는 하나의 암이 동일한 형태의 서브모듈 회로로 이루어져 있기 때문에, 전압 합성 시에 동등하게 정렬되고 선택되므로 서브모듈 간에 불평형이 발생하지 않는다.

Symm.<V>의 불평형 발생 현상을 확인하고 Asymm.<II>와 불평형 현상을 비교하기 위하여 시뮬레이션을 수행하였다. 시뮬레이션은 암 당 216 개의 서브모듈 셀로 구성된 MMC 시스템을 PSIM 으로 모의하였으며, 400kV 직류단 전압을 가지는 600MW 단극 HVDC 시스템이다. 자세한 시스템 정수들은 부록 A 에 기술하였다.

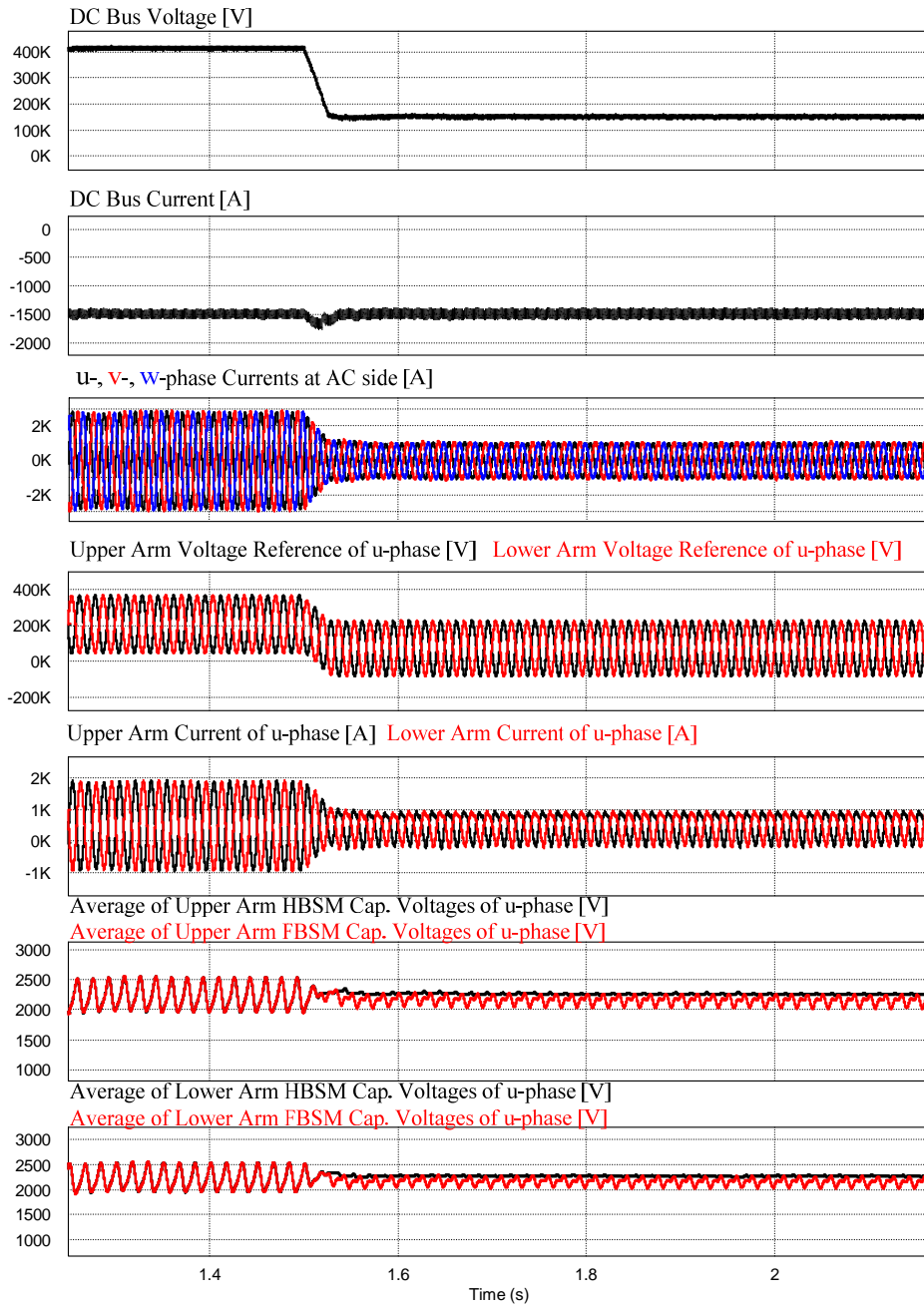


그림 3.24. 직류단 전압을 1p.u.에서 0.35p.u로 낮추었을 때, Symm.<V>의 시뮬레이션 결과 파형.

그림 3.24 는 직류단 전압을 1.5 초에서 400kV(1p.u.)에서 140kV(0.35p.u.)로 낮추었을 때,  $\text{Symm.}\langle V \rangle$ 의 시뮬레이션 결과를 나타낸다. DC 전류는 1500A 로 일정하게 제어되고 있으므로 1.5 초 이후, 직류단 전압이 감소되면서 그림 3.24 의 3 번째 파형인 교류단 전류의 크기가 직류단 전압에 비례하여 감소한다. 그림 3.24 의 4 번째 파형은 u-상의 상단 및 하단 암의 암 전압 지령을 나타낸다. 상단 암과 하단 암의 암 전압 지령의 직류 성분은 직류 단 전압 지령의 절반 값을 가지므로 (3.16)-(3.17)과 같이, 200kV 에서 70kV 로 변하는 것을 확인할 수 있다. 6 번째와 7 번째 파형은 u-상의 각 암 내의 HBSM 과 FBSM 전압의 평균을 각각 나타낸 그림이다. 직류단 전압이 정격인 400kV 일 때, HBSM 과 FBSM 의 전압 불평형은 존재하지 않으며, 모든 서브모듈 셀의 전압은 평형상태의 정격 값을 가지며 잘 제어된다. 하지만, 직류단 전압이 140kV 로 낮아지면서, HBSM 과 FBSM 전압 사이에 불평형이 생기는 것을 확인할 수 있다.

그림 3.25 는 전압 불평형을 보다 자세히 확인하기 위하여, 앞의 그림 3.24 의 1.6 초에서 1.7 초 구간을 확대한 파형이다. 그림 3.25 에서 보듯이, 암 전압 지령이 음인 구간으로 진입하는 동시에 FBSM 과 HBSM 의 사이의 전압 차이가 벌어지기 시작한다. 암 전압이 음의 값을 가지는 동안에 암 전류가 양의 값을 가지므로 FBSM 에 들어가는 전력은 음의 값을 가진다. 따라서, FBSM 의 전압은 방전만 일어나게 된다. 암 전압 지령이 다시 양인 구간으로 진입하면, 모든 서브모듈 셀은 동등하게 정렬되고 선택되므로 다시 셀 간 균형제어에 의해서 FBSM 과 HBSM 사이의 전압 차이가 보상된다. 즉, 이러한 셀 불평형은 하나의 주기 동안 반복된다.

만약에  $Symm.<V>$ 가 정류모드(rectifier mode)로 역률 1에 가깝게 동작한다면, 암 전압이 음인 경우에 암 전류가 음의 값을 가지므로 FBSM이 그 구간에서 충전만 일어나게 되는 형태로 FBSM과 HBSM 간 전압 불평형이 발생한다.

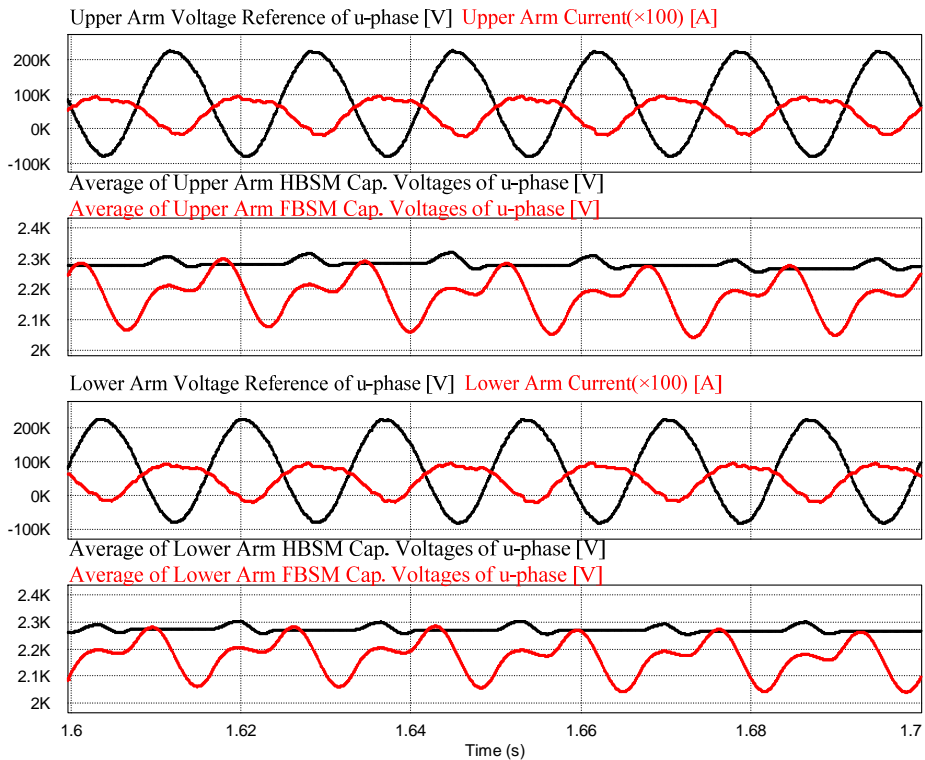


그림 3.25. 그림 3.22의 1.6 초에서 1.7 초 사이의 확대 파형.

그림 3.26은 직류단 전압을 400kV(1p.u.)에서 100kV(0.25p.u.)로 낮추었을 때,  $Symm.<V>$ 의 시뮬레이션 결과를 나타낸다. 직류단 전압을 0.25p.u.까지 낮춤으로써, 암 전압이 음인 구간이 더 커지게 된다. 따라서, FBSM과 HBSM 사이의 불평형이 심화되고, 암 전압이 양인 구간에서 FBSM과 HBSM 사이의

불평형 보상이 한 주기 내에서 충분히 이루어지지 못하므로, 그림 3.26 과 같이 Symm.<V> 시스템의 FBSM 의 캐패시터 전압이 발산하게 된다. 이러한 현상은 Symm.<V> 전력변환 시스템이 직류단 전압 제어 시, 매우 낮은 안정도를 가진다는 것을 보여주고 있으며, 이를 방지하기 위해서 서브모듈 셀의 캐패시터의 크기를 키워야 하는 등의 비용 증가 문제로 귀결된다.



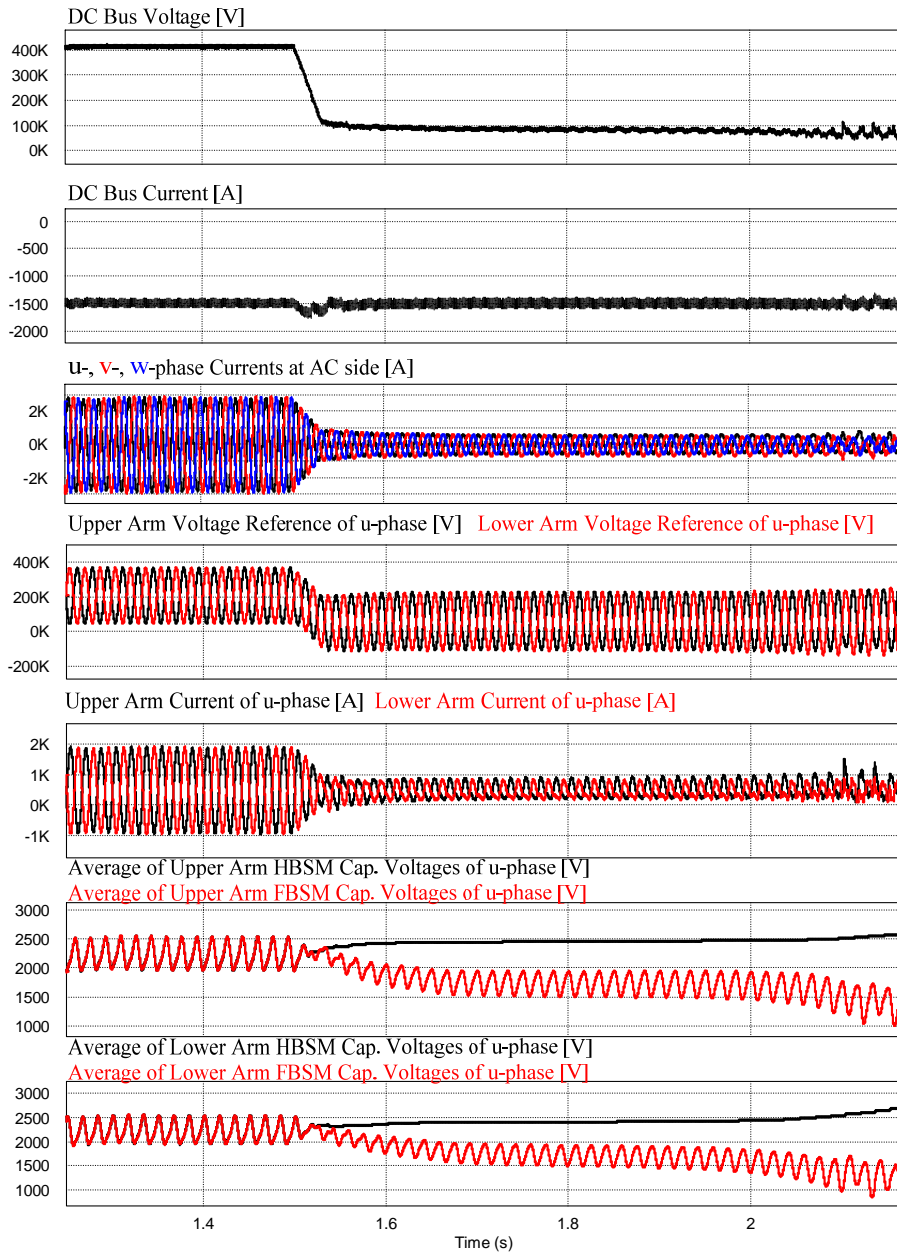


그림 3.26. 직류단 전압을 1p.u.에서 0.25p.u 로 낮추었을 때, Symm.<V>의  
시뮬레이션 결과 파형.

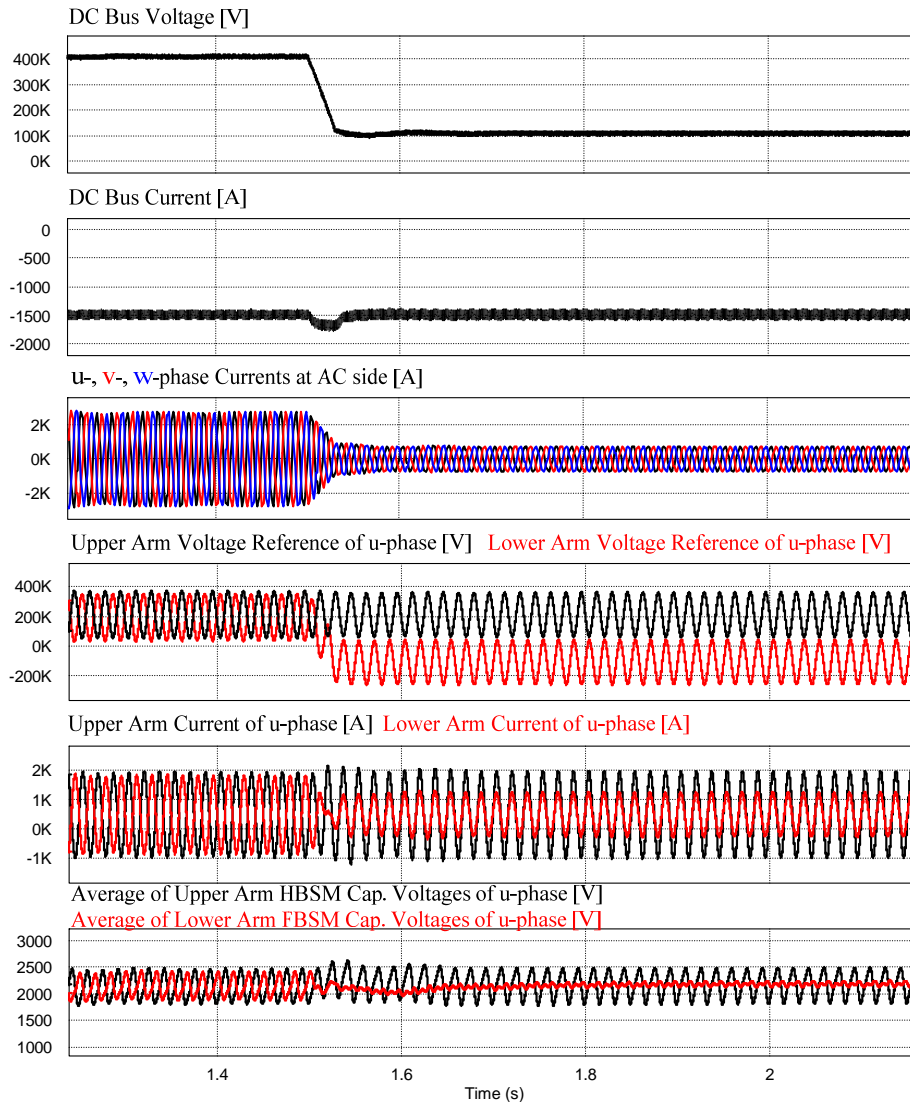


그림 3.27. 직류단 전압을 1p.u.에서 0.25p.u 로 낮추었을 때, Asymm.<II>의 시뮬레이션 결과 파형.

한편, 그림 3.27 은 Asymm.<II>의 시뮬레이션 결과를 나타낸다. 시뮬레이션은 그림 3.26 의 Symm.<V>와 동일한 직류단 전압 제어 조건에서 수행되었다. 그림 3.27 의 4 번째 파형인 상단 및 하단 암의 전압지령은

(3.12)와 (3.13)를 따르므로, HBSM 으로 이루어진 암의 전압 지령의 직류 성분은 정격 직류단 전압의 절반으로 일정하고, FBSM 의 암 전압 지령의 직류 성분이 조절되어 원하는 직류단 전압을 출력한다. 6 번째 파형인 FBSM 과 HBSM 의 셀 캐패시터 전압의 평균 값에서 보듯이, 두 값의 직류 성분이 동일하게 잘 제어됨을 확인할 수 있다. 따라서, 직류 전압이 0.25p.u.를 출력할 때의  $Symm.<V>$ 가 발산하는 결과와 달리,  $Asymm.<II>$ 는 낮은 직류 전압 출력에도 안정된 운영이 가능하므로, 직류단 전압 크기의 전 영역 운전이 가능하다는 것을 확인할 수 있다.

### 3.2. MMC 전력변환 시스템 요약 비교

본 절에서는 비대칭 단극 및 양극 HVDC 시스템에 적용 가능한 최적의 MMC 회로방식을 검토하기 위하여, 3.1 절에서 논의한 MMC 전력변환 시스템들에 대한 비교를 수행한다. 3 절에서는 현재까지 연구된 MMC 전력변환 회로방식 중, 대표적인 10 개의 회로방식에 대한 비교를 표 3-8 과 같이 정리하여 나타내었다. 첫 번째 비교 항목은 초기 MMC 모델인 HBSM-MMC 를 기준으로 하여 다른 회로방식들에서 추가되는 반도체 개수이다. 개수는 하나의 암 당 평균적인 개수로 나타내었고, 스위치와 역 병렬 다이오드를 하나의 IGBT 로 나타내었다. 여기서 Symm.<III>의 경우, 추가로 연결한 전력 스위치에는 서브모듈 캐패시터 전압의 2 배가 걸리므로, HBSM-MMC 의 전력 스위치 내압의 2 배를 가지는 스위치를 사용하여야 한다는 단점이 있다. 두 번째 비교 항목은 전력변환 시스템 운전의 대부분의 시간을 차지하는 정상상태 운전 중 컨버터 암 전류가 흐르는 반도체 개수를 비교하였다. 마찬가지로, 하나의 암 당 평균적인 개수로 나타내었다. 직류 송전에 사용 되는 MMC 는 수백개의 서브모듈로 구성되어 매우 낮은 주파수의 스위칭 주파수를 가지므로 도통 손실이 컨버터 손실의 대부분을 차지한다. 따라서, 정상 동작 시 도통하는 반도체 개수의 비교는 손실과 관련이 있는 값이다. 여기서, IGBT 와 클램프 다이오드(clamp diode)는 구분하지 않고 개수를 비교하였다. 세 번째 비교 항목은 직류단 사고 시 사고 전류 억제 가능 여부를 정리하였다. 네 번째 비교 항목은 직류단 사고 시 STATCOM 모드로 동작하여 교류 계통에 무효전력을 공급하여 교류단 전압 제어가 가능한지 여부를 비교하였다. 참고문헌 [56]에서 Symm.<II>의 STATCOM 모드 동작을

제안하였으나, STATCOM 동작을 수행함과 동시에 교류단 전류가 직류단으로 흘러 들어가는 문제가 발생하므로 실제 시스템 적용에 있어 STATCOM 동작은 불완전(imperfect)하다. 다섯 번째 비교 항목은 직류단 전압의 저 전압 모드 운전 가능 여부를 비교하였다. Symm.<V>는 3.1.2 에서 언급하였듯이, 서브모듈간 에너지 불평형이 발생하므로 불완전하다. 마지막으로 직류단 사고 후, 정상 운전 복귀 동작 시 특성을 비교하였다. DC fault blocking 만 가능한 회로방식은 사고 시에 일반적으로 컨버터의 게이팅이 차단되고, 교류 차단기가 동작하므로 시스템 재 기동 절차가 복잡하고 느리다. 하지만, FRT 가 가능한 회로방식은 사고 시 교류단을 차단하지 않아도 되므로, 사고 복구 동작 절차가 비교적 간단하고 빠르다. 한편, 사고 회복 시 전력전송 재확립 과정에서 직류 선로에 진행파(travelling wave)를 방지하기 위하여 직류단 전압을 일정한 기울기(ramp)로 서서히 증가시키는 것이 유리하다[48]. 따라서, 사고 회복 시에는 직류단 저 전압 운전이 가능한 회로방식이 사고 회복 시 장점을 가진다. Asymm.<I>의 경우, 직류단 사고 시에 FRT 가 가능하지만, UFBSM 은 게이팅 차단된 상태에서 HBSM 만 동작하므로, 사고 회복 후 재 기동 과정이 상대적으로 복잡하고 회복시간이 느릴 수 있다는 단점을 가진다.

표 3-8 에 정리된 비교를 통하여, 본 논문에서는 Asymm.<II>가 비대칭 단극 및 양극 HVDC 전력전송을 위해 비교한 여러 전력변환 시스템 중 상대적으로 가장 경제적이고 가능성 있는 회로방식이라고 할 수 있다.

표 3-8 MMC 전력변환 시스템 비교 요약 표

MMC Type	Classic Topology		Symmetric Arm Topology						Asymmetric Arm Topology	
	HBSM-MMC	FBSM-MMC	Symm.-<I>	Symm.-<II> CDSM-MMC	Symm.-<III> CCSM-MMC	Symm.-<IV> 3ICC-MMC	Symm.-<V> SYM-MMC	Symm.-<VI> UHS-MMC	Asymm.-<I> UHA-MMC	Asymm.-<II> ASYM-MMC
Extra semiconductors compared with HBSM-MMC (average number per arm) MMC (#IGBT means IGBT with anti-parallel diode)		2N IGBTs	2N thyristors	0.5N IGBTs + N diodes	N IGBTs (which should have twice collector-to-emitter voltage)	0.5N IGBTs + 0.5N diodes	N IGBTs	0.5N IGBTs + 0.5N diodes	0.5N IGBTs + N diodes	N IGBTs + N diodes
Semiconductors in current path (average number per arm)	N	2N	N	1.5N	1.5N	1.5N	1.5N	1.5N	1.5N	1.5N
DC fault blocking capability	No	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes	Yes
DC FRT capability (STATCOM mode)	No	Yes	No	No	Yes	No	Yes	No	Yes	Yes
Low Voltage Operation	No	Yes	No	No	Yes	No	<b>Imperfect</b>	No	No	Yes
Post Fault Characteristic	Not Good (complex)	Good (fast dynamics & flexible)	Not Good (complex)	Not Good (complex)	Good (fast dynamics & flexible)	Not Good (complex)	Imperfect (simple, but not flexible)	Not Good (complex)	Not Good (complex)	Good (fast dynamics & flexible)

## 4. HVDC 전송 시스템을 위한 ASYM-MMC 전력 변환 시스템

### 4.1. 비대칭 단극 전압형 HVDC 전송 시스템

#### 4.1.1. ASYM-MMC의 정상운전 제어

정격 직류 전압 조건에서 ASYM-MMC의 정상 운전 시, FBSM으로 이루어진 암이 HBSM으로 이루어진 암과 동일하게 동작하므로 2절에서 기술한 HBSM-MMC 모델링 및 제어와 동일하다. 하지만, ASYM-MMC는 0p.u.에서 1p.u.의 연속적인 직류단 전압 출력이 가능하므로, 이를 고려한 정상운전 제어 알고리즘의 제시가 필요하다. 편의를 위하여, 그림 3.17을 그림 4.1과 같이 다시 나타내었다. 직류단 혹은 MMC 교류 출력단의 중성점 전위를 기준으로 하여 직류단의 전압을 상단과 하단 암 측의 전압으로 나누면, 그림 4.1에서  $v_{dcU\_p}$ 와  $v_{dcU\_n}$ 과 같고, (4.1)을 만족한다.

$$V_{dcU} = v_{dcU\_p} + v_{dcU\_n} \quad (4.1)$$

따라서, (3.12)와 (3.13)의 암 전압 지령의 직류 성분은 (4.2)와 같이 나타낼 수 있고, (4.3)와 (4.4)는 암 전압 지령을 (4.2)에 의해 다시 나타낸 것이다.

$$\begin{cases} v_{dcU\_p}^* = V_{dcU}^* - \frac{V_{dcU}^{rated}}{2} \\ v_{dcU\_n}^* = \frac{V_{dcU}^{rated}}{2} \end{cases} \quad (4.2)$$

$$v_{xu}^* = \left( V_{dcU}^* - \frac{V_{dcU}^{rated}}{2} \right) - v_{xs}^* - v_{xo}^* = v_{dcU\_p}^* - v_{xs}^* - v_{xo}^* \quad (4.3)$$

$$v_{xl}^* = \frac{V_{dc}^{rated}}{2} + v_{xs}^* - v_{xo}^* = v_{dcU\_n}^* + v_{xs}^* - v_{xo}^* \quad (4.4)$$

식 (4.3)과 (4.4)에 의하여 MMC 의 교류단과 직류단 제어를 수행하며, 이는 일반적인 MMC 제어와 동일하다. 한편, 암의 캐패시터 에너지 제어는 MMC 의 회로 방식에 따라 차이를 가진다.

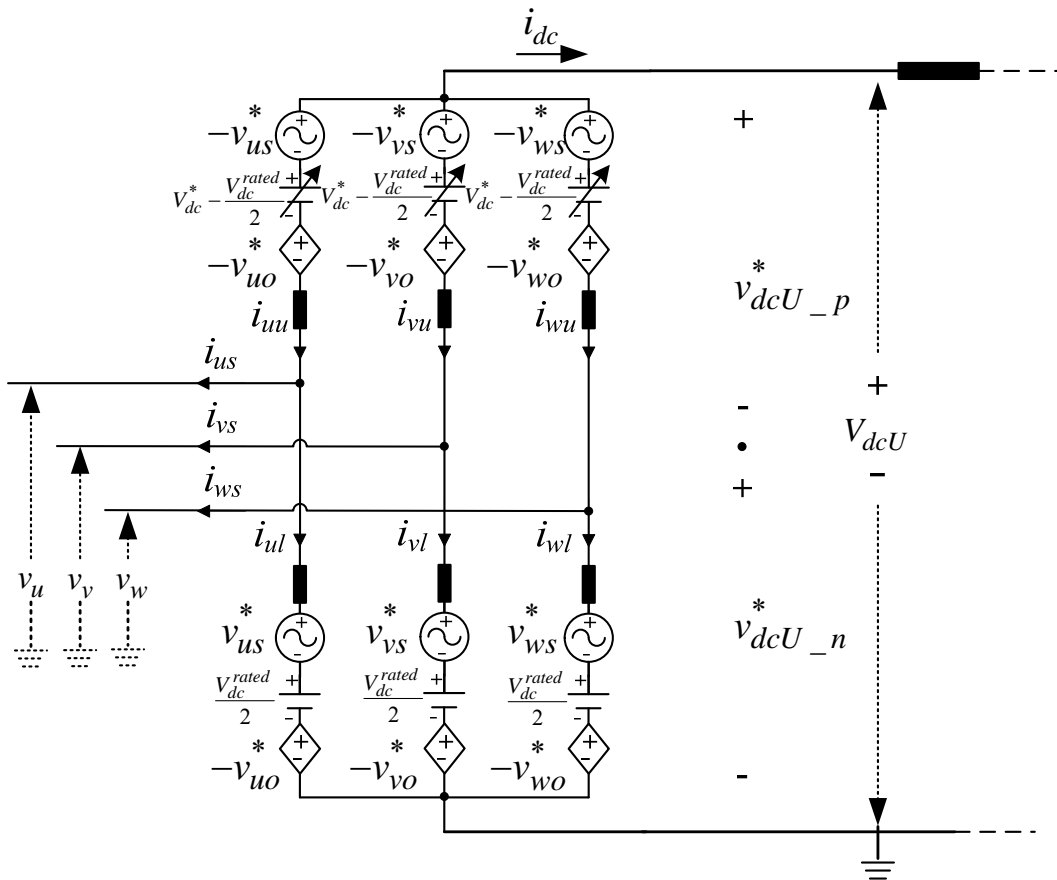


그림 4.1. ASYM-MMC 의 등가 회로도.

암 캐패시터 에너지 제어는 2.2 절에서와 같이, 전체 캐패시터 에너지 제어와 레그 캐패시터 에너지 제어, 그리고 상단 및 하단 암 캐패시터 에너지



제어로 나눌 수 있다.  $x$  상의 상단 암과 하단 암에 유입되는 전력의 합과 차의 직류 성분은 (4.5), (4.6)과 같이 나타낼 수 있다.

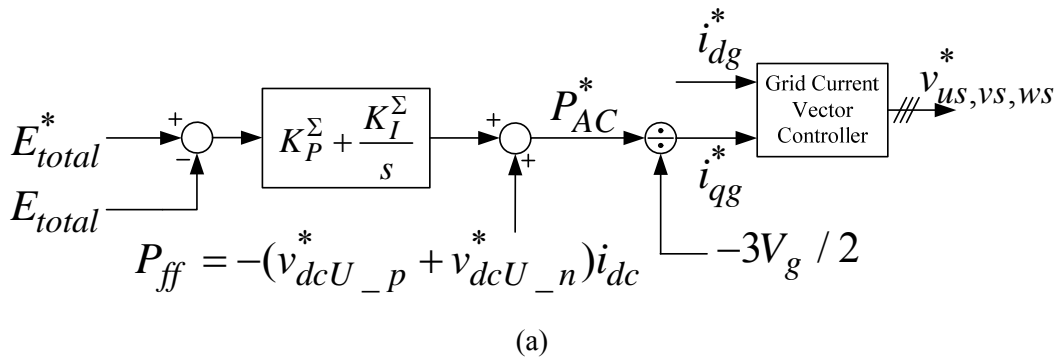
$$P_x^\Sigma \Big|_{DC} = (P_{xu} + P_{xl}) \Big|_{DC} = \frac{dE_x^\Sigma}{dt} \Big|_{DC} = \frac{d(E_{xu} + E_{xl})}{dt} \Big|_{DC} \quad (4.5)$$

$$\approx (v_{dcU\_p}^* + v_{dcU\_n}^*)(i_{xo,cir} + i_{dc}) - v_{xs}^* i_{xs}$$

$$P_x^\Delta \Big|_{DC} = (P_{xu} - P_{xl}) \Big|_{DC} = \frac{dE_u^\Delta}{dt} \Big|_{DC} = \frac{d(E_{xu} - E_{xl})}{dt} \Big|_{DC} \quad (4.6)$$

$$\approx -2v_{us}^* i_{uo,cir} + (v_{dcU\_p}^* - v_{dcU\_n}^*) i_{dc} / 3.$$

직류 전압 제어 모드 및 급전 모드의 전체 캐패시터 에너지 제어기의 블록 다이어그램은 그림 4.2 와 같다. 직류 전압 제어로 인한 지령 값의 변화를 고려하였으며, 계통 전압 벡터는 회전 좌표의  $q$  축에 동기화하였다. 따라서,  $d$  축 전류는 무효전력 공급을 위한 전류 성분이고,  $q$  축 전류는 유효전력 공급을 위한 전류 성분이다.



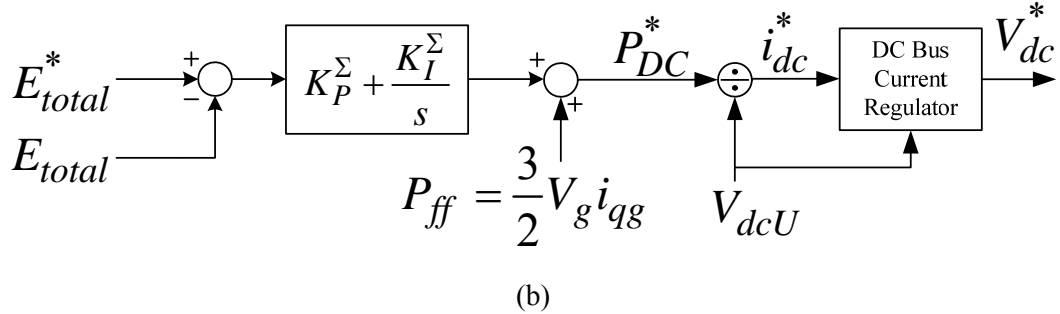


그림 4.2. ASYM-MMC의 전체 캐패시터 에너지 제어기 블록 다이어그램:  
 (a) 직류 전압 제어(Voltage regulation) 모드, (b) 급전(Power dispatch) 모드.

여섯 개의 암 사이의 캐패시터 에너지의 균형제어는 3상 레그 간, 각 상의 상단과 하단 암 간 에너지 균형을 목표로 한다. 식 (4.5)에서 보듯이, 순환전류를 직류 성분으로 제어함으로써 각 상의 레그 간에 전력을 교환할 수 있다. 3상 레그 간 캐패시터 에너지 균형을 제어를 위한 제어 블록도는 그림 4.3과 같다.

3상 레그 캐패시터 에너지의 평균 값은 실시간으로 계산되며, 3상 레그 캐패시터 에너지의 평균값을 동일하게 제어하기 위해서 MMC 내부의 순환전류의 직류 성분으로 제어된다. 2고조파 노치(notch) 필터는 레그 캐패시터 에너지  $E_x^\Sigma$ 에 존재하는 상당량의 2고조파 성분의 맥동 에너지를 제어기에서 제외하고 직류 성분만 제어하기 위함이다.

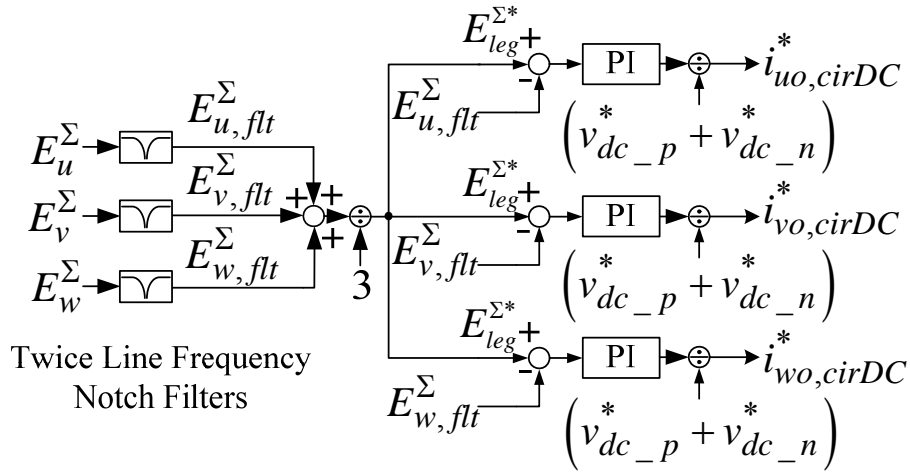


그림 4.3. ASYM-MMC 의 3 상 레그 캐패시터 에너지 균형 제어를 위한 제어 블록도.

2.2.3 절에서 기술하였듯이, 정상분 순환전류는 상단 암과 하단 암 전력 차이에 모든 상에 같은 양으로 영향을 미친다. 즉, 정상분 순환전류는 3 상의 상단 암과 하단 암의 캐패시터 에너지의 공통 오차(common error)를 없애도록 제어한다. 하지만, 식 (4.6)에서 보듯이, ASYM-MMC 는 직류단 전압 변동 제어 시에,  $v_{dcU\_p}$  와  $v_{dcU\_n}$  의 값이 다르므로 이에 대한 고려를 제어기에 반영하여야 한다. 그림 4.4 에서 보듯이, 상단과 하단 암의 직류단 전압 값의 차이를 제어기의 전향 보상 항으로 설정하여 제어 동특성을 향상시켰다.

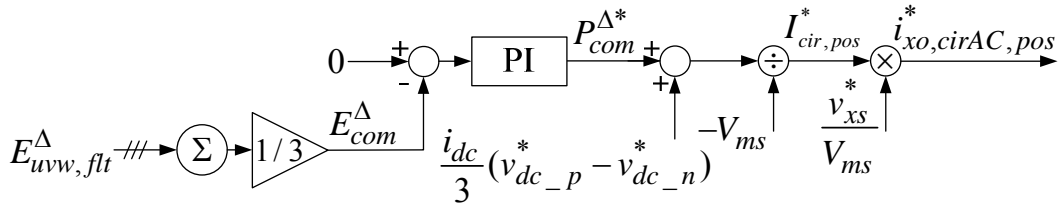


그림 4.4. ASYM-MMC 의 상단 암과 하단 암의  
캐패시터 에너지 공통 오차 제어기.

한편, 2.2.3 절에서 기술한 상단 암과 하단 암의 캐패시터 에너지의 차등 오차(differential error) 보상을 위한 역상분 순환전류 제어기는 기존의 MMC 제어와 동일하다. 따라서, 에너지 차등 오차 제어기는 그림 2.16(b)와 같다.

#### 4.1.2. ASYM-MMC 의 사고 운전 제어

가공 선로에서 특히 문제가 되는 직류단 사고 시 사고 대처 운전 알고리즘은 HVDC 시스템에서, 그리고 특히 멀티터미널 HVDC 시스템에서 가장 중요한 고려 요소들 중 하나이다. 직류단 사고 대처는 사고 분리(isolation)와 해소(clearance)를 고려한 전략을 가져야 한다. 직류 사고에 관한 내재적인 차단 능력을 보유하지 않은 기존의 MMC 토폴로지는 사고 분리를 위하여 교류 차단기(ACCB) 또는 직류 차단기(DCCB)를 필요로 한다[40,77-78]. ACCB 자체의 느린 기계적 응답 속도로 인해, 사고 계통으로부터의 큰 사고 전류를 컨버터 자체가 견뎌야 하며, 특히 이는 멀티터미널 시스템에서는 더욱 심각하다. 컨버터와 직류 라인 사고를 물리적으로 끊을 수 있는 DCCB 로는 기계적 직류 차단기(mechanical DCCB), 반도체 직류 차단기(solid-state DCCB), 그리고, 하이브리드 직류 차단기(hybrid DCCB) 등이 있다. 하지만, 이 차단기들은 대표적으로 각각 느린 동특성, 큰 도통 손실, 고 비용의 문제들을 가지고 있다[43-45].

3.1 절에서 기술한 DC fault blocking 방식을 가진 MMC 시스템은 교류 단으로 인한 사고 전류를 방지하고 외부의 차단기 없이 직류 사고를 교류 단에서 분리할 수 있다. 하지만 사고 동안에 컨버터는 교류 계통에 대한 제어와 지원이 불가능하다. 따라서, 특히 이 시스템들은 교류 계통이 약한 계통일 경우 매우 불리하다. 이러한 DC fault blocking 방식을 가진 MMC 시스템의 한계를 극복하기 위해서 FRT 기능을 구비하기 위한 방법들이 연구되어 왔다[80-81].

사고의 대부분이 즉시 복구가 되지 않는 영구적(permanent)인 사고 형태를 주로 가지는 케이블 사고와 달리, 가공 선로의 사고는 대다수의 경우가 영속성이 없는 (nonpermanent) 사고이다. 이러한 가공 선로의 사고는 선로의 설치 환경적 특성상 낙뢰(落雷, lightning strike)나 부러진 나뭇가지, 나무 덩굴 등의 여러 가지 물리적인 원인으로 섬락(閃絡, flashover)이나 전압 강하가 일어나며, 이는 일반적으로 사고 발생 후 짧은 시간 내에 해소된다. 이러한 빈번한 직류단 사고 발생으로 인한 전력 전송의 중단을 막기위해서 컨버터 시스템의 자체적인 FRT 기능의 구비는 매우 중요하다. ASYM-MMC 는 FRT 기능을 가지는 토폴로지 중 하나로서 그 형태와 기능에 대해서 3 절에서 심도 있게 다루었다.

#### 4.1.2.1. ASYM-MMC 의 사고 대처 운전 알고리즘

ASYM-MMC 는 FRT 기능을 구비하고 있으며, 넓은 직류단 전압 합성 범위를 가지므로 직류단 사고에 대해 유연하게 대처할 수 있다. 즉, 직류단 사고 시에 직류단 전압 및 전류 제어와 교류단 전압 및 무효전력 제어를 독립적으로 수행할 수 있다. 따라서, 교류 계통 제어뿐만 아니라, 빠른 사고 회복과 재기동이 가능하다. 본 논문에서는 사고 시에 ASYM-MMC 기반 HVDC 시스템의 FRT 를 위한 제어 시퀀스를 그림 4.5 와 같이 3 가지의 단계로 설정하였다[75-76].

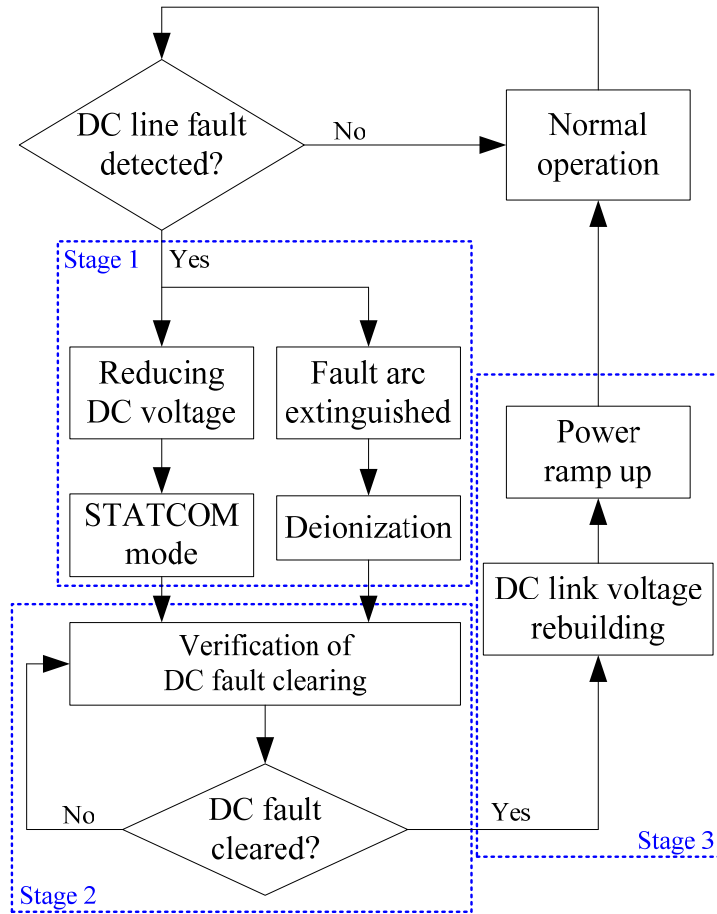


그림 4.5. DC FRT 를 위한 제어 시퀀스 흐름도(flow chart).

1) 1 단계(Stage 1):

직류 송전선의 사고 시, 직류단 전압은 즉시 붕괴된다. ASYM-MMC 는 사고 시에 컨버터의 전압 여유율을 이용하여 직류단 전압 극성을 반대로 출력함으로써 사고 전류와 아크 해소를 능동적으로 수행할 수도 있다. 사고 시에는 유효 전력 전송이 불가능하므로, 계통의 유효전류 성분을 0 으로 제어해야 한다( $i_{qs}^* = 0$ ). 한편, 계통 무효전류 성분은 정상상태와 같은 값을

가지도록 제어되거나 교류 계통 전압 지원을 위하여 새로운 어떠한 값으로 설정되어 제어될 수 있다. 일반적으로 가공 선로의 경우 대부분 직류 계통 사고가 영속적이지 않은 일시적인 형태로 발생하기 때문에, 컨버터 시스템이 주어진 사고 제어 시퀀스를 가지고 그에 따라 자동적으로 복구되어야 한다. 만약, 케이블로 이루어진 HVDC 전송 시스템인 경우 직류 사고가 해소되어 복구되지 않는 경우에도 필요 시 ASYM-MMC 는 교류 계통을 위한 STATCOM 으로 지속적인 운영될 수 있다.

### 2) 2 단계(Stage 2):

사고 발생 후, 사고 부위의 아크(arc)가 소멸되고 이온화 되었던 공기가 절연회복(deionization)을 이루면 시스템은 다시 정상 운영을 위해서 직류단 전압의 회복이 필요하다. 사고 발생 시 일정 시간이 지나면, 컨버터의 직류단 전압을 작은 값을 가지도록 제어하여 사고 해소 여부를 판단한다. 낮은 직류단 전압을 인가하였을 때, 직류단 전류의 크기와 증가율을 판별하여 사고 회복 시에는 시스템 재확립 및 정상 운전 단계로 전환하고, 사고 전류가 지속될 경우에는 일정 시간 뒤에 다시 2 단계 과정을 재 수행한다.

### 3) 3 단계(Stage 3):

재 기동 과정에서 직류단 전압을 정격 전압으로 회복하여야 하는데, 그 과정에서 직류 선로에 진행파 (travelling wave)의 발생을 방지하기 위하여 직류단 전압을 0V 에서부터 정격까지 기울기(ramp)를 주어 서서히 올리는 것이 바람직하다[48, 82]. ASYM-MMC 는 직류단 전압 합성 범위 내 모든 전압에서 안정된 합성이 가능하므로, 재 기동 과정에서도 제어 자유도가 높다. 이러한 ASYM-MMC 의 특성은 케이블의 전압 회복시에 발생할 수 있는



과전압 현상 및 절연파괴 등을 방지하고, 멀티터미널 HVDC 를 구성하는 컨버터로서 많은 장점을 가진다.

#### 4.1.2.2. ASYM-MMC 의 사고 시 균형 제어 알고리즘

본 절에서는 직류단 사고 시에 ASYM-MMC 제어에 대하여 논의한다. 먼저, ASYM-MMC 시스템의 균형 제어에 대하여 기술한다. 직류단 사고 시에는 직류단 전압이 0 이거나 정격 값에 비해 매우 작은 값을 가지므로 직류단 전압 성분을 이용하는 균형 제어가 제대로 이루어지지 않는다. 식 (4.5)에서 보듯이, 레그 캐패시터 에너지 균형 제어는 직류단 전압을 이용하여 직류 성분의 순환전류를 제어하여 불균형 보상 전력을 생성하므로, 직류단 사고 시에는 이를 대체할 수 있는 제어 방법이 필요하다. 본 절에서는 사고 시 레그 캐패시터 에너지 균형 제어를 위하여 전압 주입법과 전류 주입법의 두 가지 제어 방법을 제안한다.

##### 1) 전압 주입법:

전압 주입법은 MMC 교류 출력 전압에 윗셋 전압을 인가하는 방법이다. 주입하는 윗셋 전압을 (4.7)과 같이 나타낼 수 있다. 사고 시에 교류단에 무효전력을 공급한다고 가정하면, 상 전류는 (4.8)과 같다.

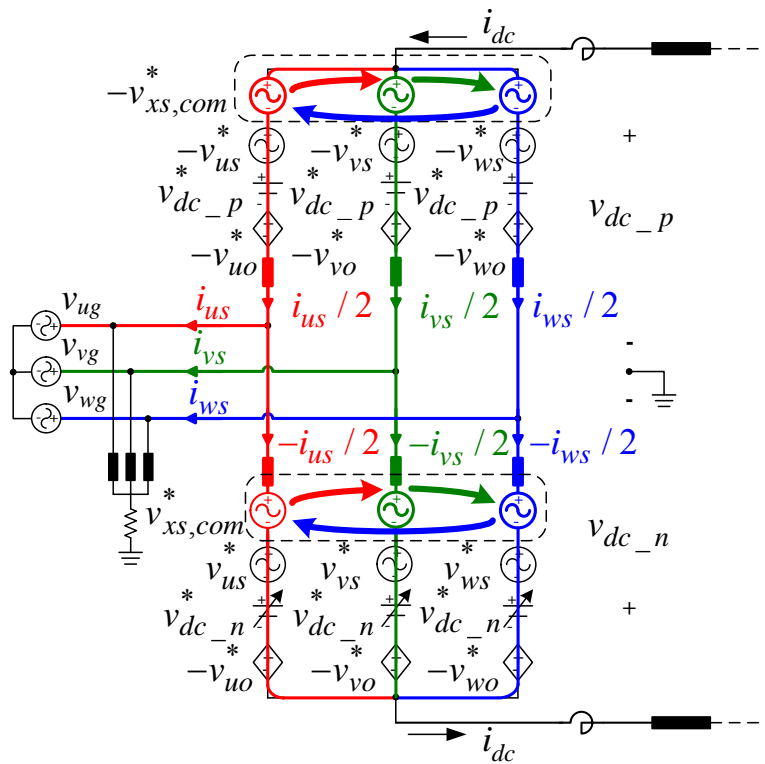
$$v_{xs,com}^* = V_{com} \sin(\omega t + \alpha). \quad (4.7)$$

$$\begin{cases} i_{us} = I_s \sin(\omega t + \varphi) \\ i_{vs} = I_s \sin(\omega t + \varphi - \frac{2\pi}{3}) \\ i_{ws} = I_s \sin(\omega t + \varphi + \frac{2\pi}{3}) \end{cases}. \quad (4.8)$$

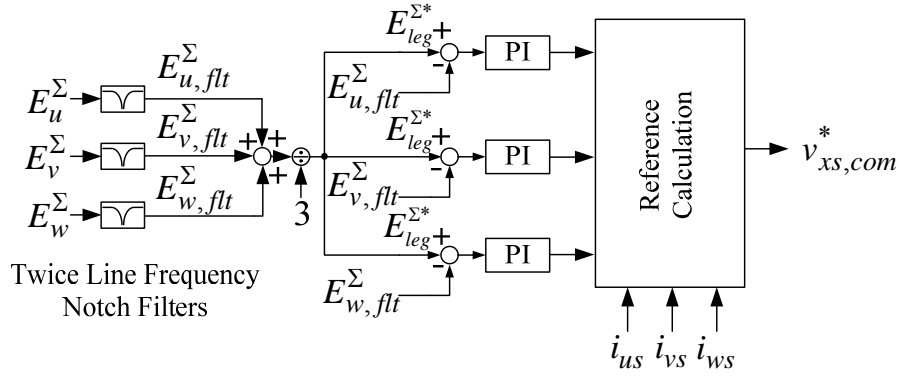
식 (4.5)에 의해, 주입한 윗셋 전압과 상 전류가 만드는 전력은 (4.9)와 같다.

$$\begin{cases} P_{u,V\_inj}^\Sigma = \frac{1}{2} V_{com} I_s \cos(\varphi - \alpha) \\ P_{v,V\_inj}^\Sigma = \frac{1}{2} V_{com} I_s \cos(\varphi - \alpha - \frac{2\pi}{3}) \\ P_{w,V\_inj}^\Sigma = \frac{1}{2} V_{com} I_s \cos(\varphi - \alpha + \frac{2\pi}{3}) \end{cases} \quad (4.9)$$

따라서,  $V_{com}$  과  $\alpha$  를 제어하여, 레그 간 캐패시터 에너지를 교환할 수 있다. 식 (4.9)의 전력에 의해서 그림 4.6(a)와 같이 레그 간 에너지 교환이 일어난다. 이러한 육상 전압 주입법을 이용한 레그 캐패시터 에너지 균형제어 방법의 블록도를 그림 4.6(b)에 나타내었다.



(a)



(b)

그림 4.6. 직류단 사고 시, 전압 주입법을 이용한 ASYM-MMC의 레그 캐패시터 에너지 균형 제어:  
(a) 에너지 교환 원리. (b) 제어 블록 다이어그램

2) 전류 주입법:

전류 주입법은 교류단에 역상분 전류를 주입하여 레그 간 캐패시터 에너지 균형을 이루는 제어 방법이다. 주입하는 역상분 전류는 (4.10)과 같다.

$$\begin{cases} i_{us,neg} = I_{s,neg} \sin(\omega t + \beta) \\ i_{vs,neg} = I_{s,neg} \sin(\omega t + \beta + \frac{2\pi}{3}) \\ i_{ws,neg} = I_{s,neg} \sin(\omega t + \beta - \frac{2\pi}{3}) \end{cases} \quad (4.10)$$

계통 전압은 (4.11)과 같이 나타낼 수 있다. 제어의 기준 각은 계통 전압에 대한 PLL(Phase Locked Loop)을 통하여 결정한다.

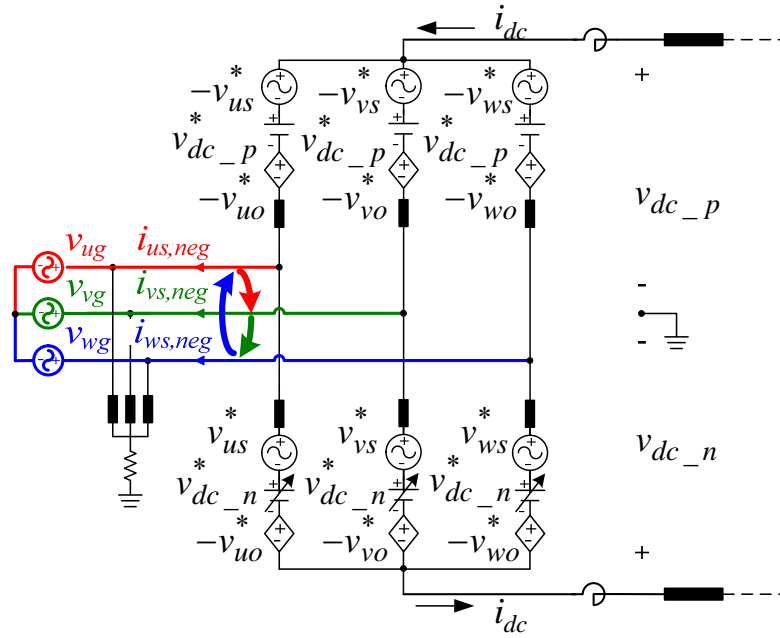
$$\begin{cases} v_{ug} = V_g \sin(\omega t) \\ v_{vg} = V_g \sin(\omega t - \frac{2\pi}{3}) \\ v_{wg} = V_g \sin(\omega t + \frac{2\pi}{3}) \end{cases} \quad (4.11)$$

식 (4.5)에 의해, 주입한 역상분 전류와 계통 전압이 만드는 전력은 (4.12)와 같다.

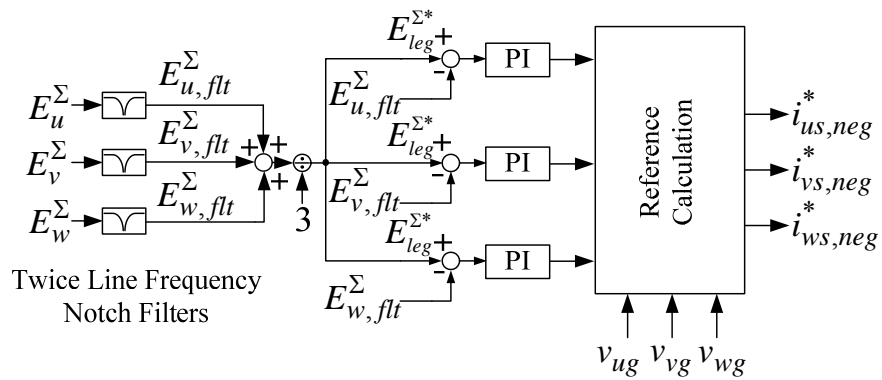
$$\begin{cases} P_{u,C\_inj}^{\Sigma} = \frac{1}{2} V_g I_{s,neg} \cos(\varphi - \beta) \\ P_{v,C\_inj}^{\Sigma} = \frac{1}{2} V_g I_{s,neg} \cos(\varphi - \beta - \frac{2\pi}{3}) \\ P_{w,C\_inj}^{\Sigma} = \frac{1}{2} V_g I_{s,neg} \cos(\varphi - \beta + \frac{2\pi}{3}) \end{cases} \quad (4.12)$$

따라서,  $I_{s,neg}$  와  $\beta$  를 제어하여, 레그 간 캐패시터 에너지를 교환할 수 있다.

식 (4.12)의 전력에 의해서 그림 4.7(a)와 같이 레그 간 에너지 교환이 일어난다. 이러한 역상분 전류 주입법을 이용한 레그 캐패시터 에너지 균형 제어 블록도를 그림 4.7(b)에 나타내었다.



(a)



(b)

그림 4.7. 직류단 사고 시, 전류 주입법을 이용한 ASYM-MMC의 레그 캐패시터 에너지 균형 제어: (a) 에너지 교환 원리. (b) 제어 블록 다이어그램

### 4.1.3. ASYM-MMC 시뮬레이션

ASYM-MMC의 제어 알고리즘을 검증하기 위하여 그림 4.8과 같이, 400MW MMC 시스템을 가정한 PSIM 시뮬레이션을 수행하였다. 본 시뮬레이션에서는 상단 암이 FBSM으로, 하단 암이 HBSM으로 이루어진 ASYM-MMC를 모의하였다. 시뮬레이션에 사용된 MMC 제정수는 부록 A.1과 같다.

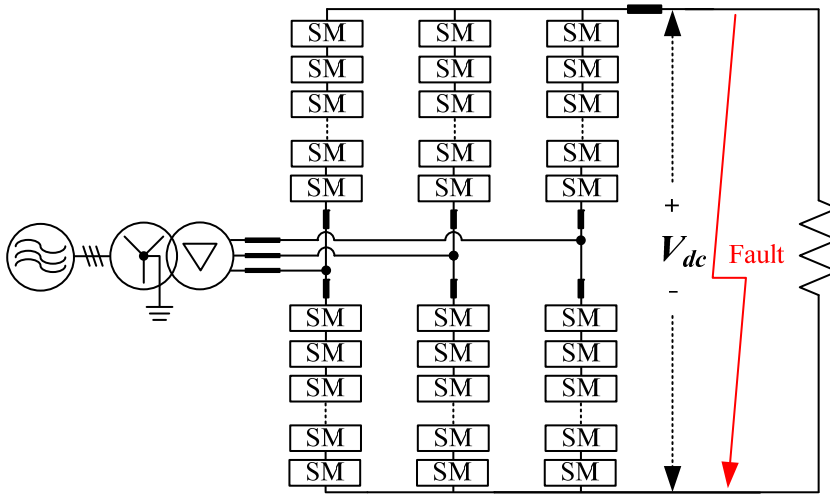


그림 4.8. ASYM-MMC 시뮬레이션 회로도.

ASYM-MMC의 정상운전 제어는 4.1.1절에서 언급하였듯이, 3상 레그 캐패시터 에너지 균형 제어의 전항 보상항 계산 외에는 HBSM-MMC의 제어와 동일하므로 2절의 제어 알고리즘을 따른다. 따라서, 본 절에서 수행한 시뮬레이션은 ASYM-MMC의 사고 시 균형 제어에 관하여 다룬다. 직류단 사고가 2초 시점에서 발생하는 것으로 모의하였으며, 직류단 전압이 0인 상황에서의 레그 균형 제어를 위하여 4.1.2.2절의 전압 주입법과 전류 주입법의 두 가지 알고리즘을 각각 적용하였다.

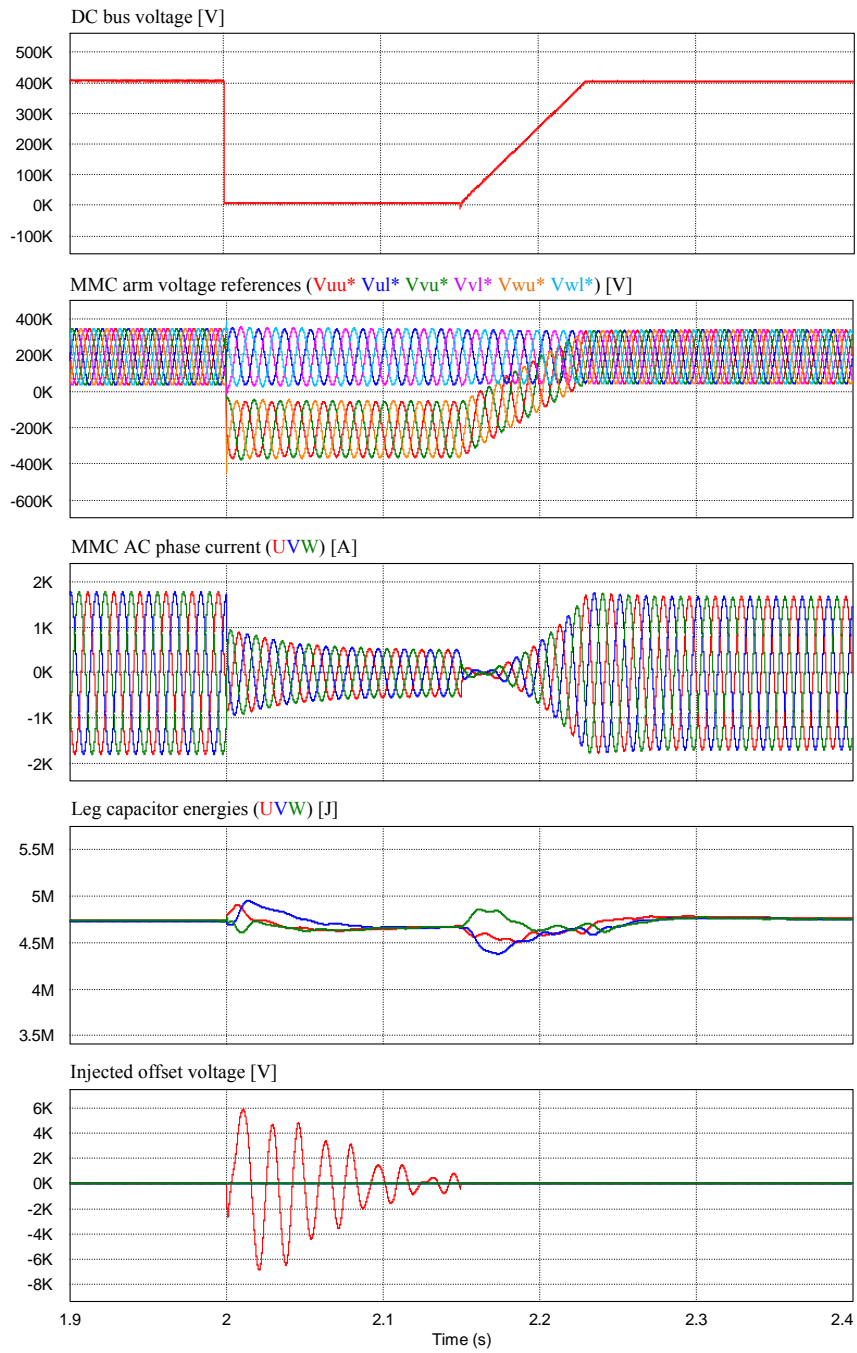


그림 4.9. 직류단 사고 시, 전압 주입법을 이용한 균형 제어 결과 파형.



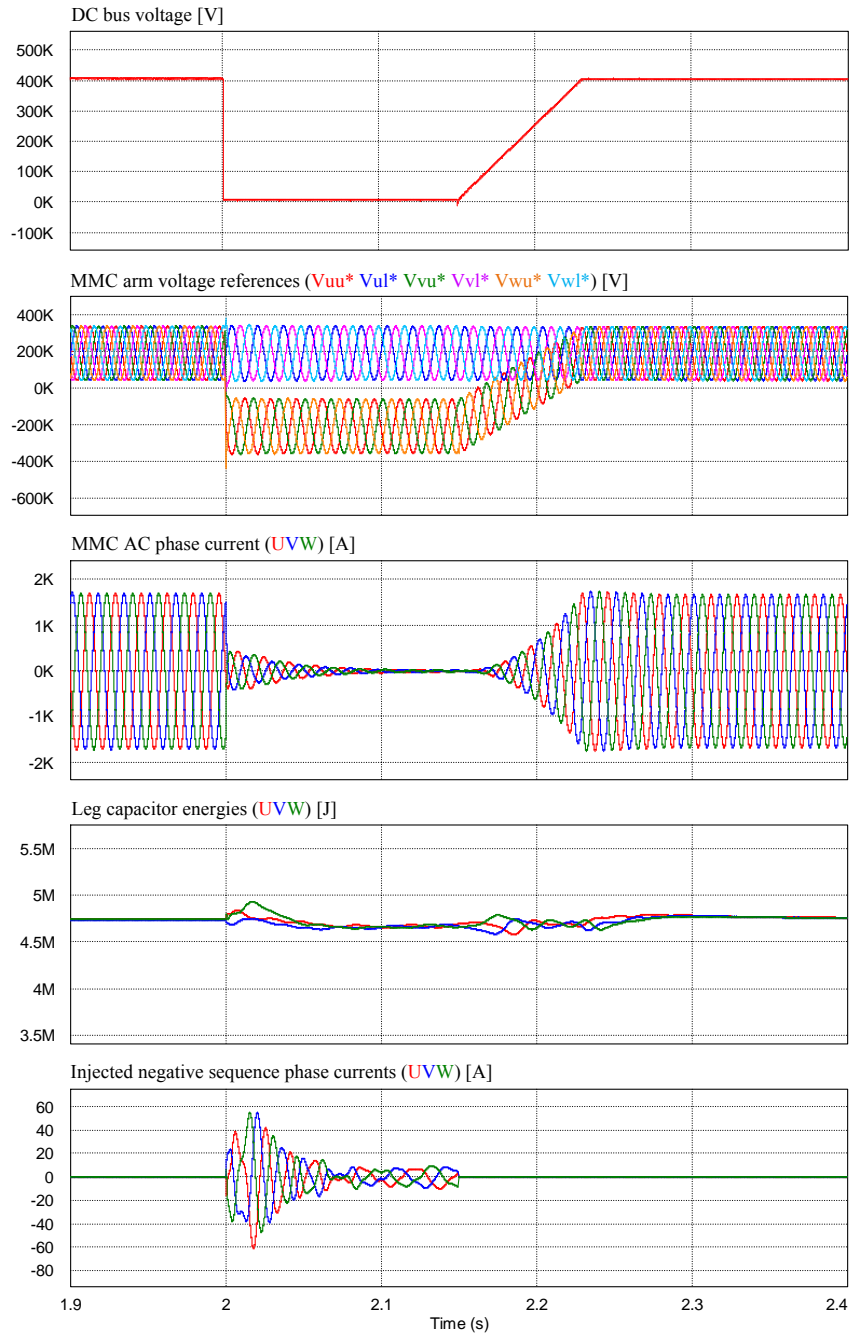


그림 4.10. 직류단 사고 시, 전류 주입법을 이용한 균형 제어 결과 파형.

그림 4.9 는 직류단 사고 시 전압 주입법을 이용한 균형 제어 결과 파형을 나타낸다. 그림 4.9 의 첫번째 파형은 직류단 전압을 나타낸다. 2 초에서 직류단 사고로 인해서 직류단 전압이 0 으로 강하하므로, MMC 의 직류단 전압도 0 으로 제어된다. MMC 의  $x$  상 상단 암 전압 지령( $V_{xu}^*$ )과 하단 암 전압 지령( $V_{xl}^*$ ) 파형에서 보듯이, FBSM 으로 이루어진 상단 암 전압 지령의 직류 성분이 가변하여 전체 직류단 전압을 조절한다. 즉, 직류단 전압이 0 인 경우에, 상단 암의 전압 지령의 직류 성분은 -200kV 의 값을 가지고, 고정 값을 가지는 하단 암 전압 지령의 직류 성분은 200kV 이다. 전압 주입법을 이용한 레그 균형 제어 알고리즘에서는 상 전류와 주입한 윗셋 전압이 생성하는 전력을 레그 간 에너지 균형 제어에 이용한다. 직류단 사고 시에는 유효전력 전송량이 거의 0 이므로 주된 상 전류 성분은 무효전력 성분이다. 그림 4.9 의 세번째 파형에서 보듯이, 직류단 사고 시에 500A 의 무효전류( $d$  축 전류)를 주입하였다. 여기에 윗셋 전압을 마지막 파형과 같이 주입하여 레그 간 균형 제어를 꾀하였다. 네번째 파형은 레그 캐패시터 에너지를 나타내고 있으며, 파형에서 보듯이 직류단 사고시에 허용하는 범위 내의 에너지 리플 성분을 가지며 레그 캐패시터 에너지가 잘 제어됨을 볼 수 있다.

한편, 그림 4.10 은 직류단 사고 시 전류 주입법을 이용한 균형 제어 결과 파형을 나타낸다. 전류 주입법을 이용한 레그 균형 제어 알고리즘에서는 계통 전압과 주입한 상전류의 역상분 성분이 생성하는 전력을 레그 간 에너지 균형 제어에 이용한다. 역상분 성분으로 인한 유효전력 발생은 MMC 의 전체 제어기에서 정상분 유효 전류로 보상되며, 역상분 성분으로 인한 상단 및 하단 암 불균형은 순환전류의 교류 성분으로 보상된다. 사고 시에는 유효전력

전송 성분이 매우 작기 때문에 MMC 의 자체 손실로 인한 불균형 성분만 보상하면 되므로 보상해야 하는 에너지 크기가 작으며, 교류 계통 전압이 상대적으로 큰 값을 가지므로 일반적으로 주입해야 하는 역상분 상전류의 크기는 계통에 큰 영향을 미치지 않는다. 그림 4.10 의 세번째 파형에서 보듯이, 전류 주입법에서는 계통 상전류 성분을 이용하지 않으므로 무효전력의 주입이 필요 없다. 그림 4.10 의 마지막 파형은 주입된 역상분 상전류를 나타내고 있다. 직류단 사고 순간의 과도 상태에서는 정격의 4% 이하의 역상분 상전류가 주입되고 있으며, 과도 상태가 끝난 2.07 초 이후에서는 정격의 0.7%이하의 역상분 상전류가 주입됨을 알 수 있다. 네번째 파형은 레그 캐패시터 에너지를 나타내고 있으며, 파형에서 보듯이 직류단 사고시에 허용하는 범위 내의 에너지 리플 성분을 가지며 잘 제어됨을 볼 수 있다.

따라서, 직류단 사고 시에 교류 계통 전압 상황 및 무효전력 공급 여부 등에 따라 전압 주입법과 전류 주입법 중 유리한 균형 제어 알고리즘을 선택하여 사용할 수 있다.

#### 4.1.4. ASYM-MMC 의 대칭 단극 시스템 적용

본 논문에서 분석한 ASYM-MMC 는 비대칭 단극 (symmetric monopole) HVDC 시스템에 대한 적용을 가정하였다. 본 절에서는 현재 전압형 point-to-point (PTP) HVDC 시스템으로 주로 운영되고 있는 대칭 단극 시스템에 대한 ASYM-MMC 적용 가능성에 관해서 고찰한다. 대칭 단극 시스템은 1.1.3 절에서 기술하였듯이, 직류단 터미널 극성이 양극성을 가지는 형태로, 컨버터의 직류단은 크기가 같고 정 반대의 전압 극성을 가지는 도선으로 구성된다. ASYM-MMC 는 4.1.1 절의 운영 및 제어 원리에서 볼 수 있듯이, 직류단 전압제어 시에 상단 및 하단 암 전압 지령의 직류 성분이 서로 다른 값을 가진다. 따라서, ASYM-MMC 와 대칭 암 구조를 가지는 MMC 전력변환 회로 간의 PTP HVDC 시스템 구성은 본질적인 문제들을 가지고 있다. 특히, 직류단 저전압 운전 또는 직류단 사고 시에 ASYM-MMC 의 상/하단 암 직류 성분의 비대칭으로 인한 절연 문제 등을 발생 시킬 수 있다. 하지만, ASYM-MMC 간의 PTP HVDC 시스템 구성은 접지 전위를 기준으로 상단 및 하단 암 전압의 직류 성분을 동일하게 제어할 수 있다. 즉, 대칭 단극 시스템에서 서로 연결되는 양 측의 ASYM-MMC 시스템의 상단 암과 하단 암의 서브모듈 형태를 서로 같게 배치 시키면, 직류 성분의 비대칭은 문제가 되지 않을 수 있다. 본 절에서는 이러한 서브모듈 배치를 가지는 ASYM-MMC 기반 대칭 단극 PTP HVDC 시스템의 타당성에 관하여 직류단 사고 상황을 가정하여 고찰한다.

그림 4.11 은 직류 성분만 고려한 ASYM-MMC 기반 대칭 단극 PTP HVDC 시스템 등가 모델링을 나타낸다. 상단 암은 FBSM 으로, 하단 암은 HBSM 으로

이루어진 구조를 가정하였다. 각 암 임피던스( $Z_o$ )는 그림 4.11의 등가회로 상에서  $Z_o/3$ 으로 나타난다. 접지 시스템은 star-point reactor (SPR) 접지 시스템[25]을 가정하였다. 접지 시스템의 임피던스( $Z_{spr}$ )는 (4.13)과 같이 나타낼 수 있다.

$$Z_{spr} = R_{spr} + j\omega L_{spr}. \quad (4.13)$$

$Z_l$ 은 직류단 라인의 저항과 인덕터 성분의 임피던스를 의미하고,  $C_{line}$ 은 직류단 라인의 캐패시턴스를 의미한다.

$$Z_l = R_l + j\omega L_l. \quad (4.14)$$

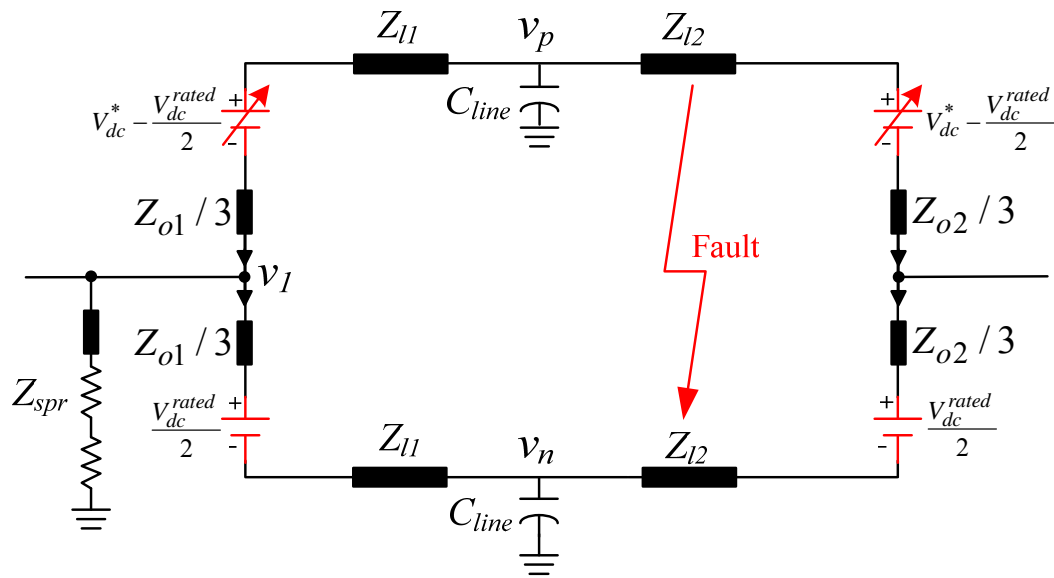


그림 4.11. 직류 성분만 고려한 ASYM-MMC 기반  
대칭 단극 PTP HVDC 시스템 등가 모델링.

직류단 사고 시의 회로의 반응 특성을 살펴보기 위하여, 그림 4.11 와 같이 직류단 사고를 가정하였고, 사고 시 등가회로를 그림 4.12 와 같이 나타내었다.

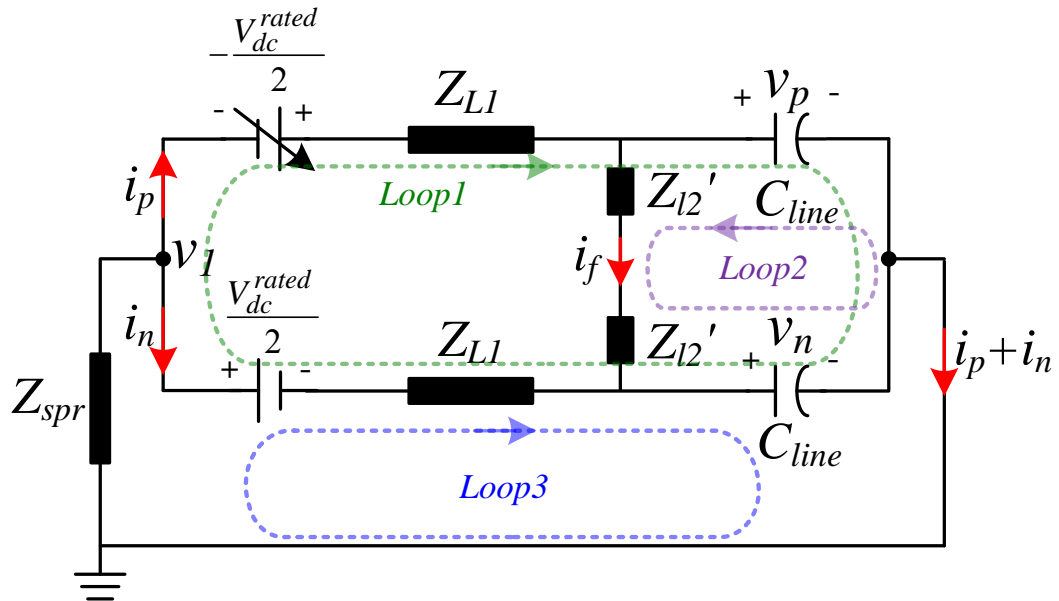


그림 4.12. ASYM-MMC 기반 대칭 단극 PTP HVDC 시스템의 사고 시 직류 성분만 고려한 등가 모델링.

사고 시에 사고 지점을 기준으로 한 등가 라인 임피던스를  $Z_{l2}$  으로 나타내었다.  $Z_{L1}$  은 (4.15)와 같이, 라인 임피던스와 암 임피던스를 더한 값으로 나타낼 수 있다.

$$Z_{L1} = Z_{o1} / 3 + Z_{l1} = R_{L1} + j\omega L_{L1}. \quad (4.15)$$

또한, MMC 의 사고 검출로 인해, FBSM 으로 이루어진 상단 암의 출력 전압의 직류 성분은  $-V_{dc}^{rated} / 2$  로 제어된다. 그림 4.12 의 회로를 기반으로

라플라스 변환 (Laplace transformation)과 키르히 호프 법칙 (Kirchhoff's law)을 이용하여 회로의 과도 변화 특성을 살펴본다. 그림 4.12 의 Loop1, Loop2, Loop3 에 의하여, 각각 (4.16), (4.17), (4.18)의 라플라스 방정식을 얻을 수 있다.

$$\frac{1}{s} \frac{V_{dc}^{rated}}{2} + (R_{L1} + sL_{L1})I_p(s) + V_p(s) = \frac{1}{s} \frac{V_{dc}^{rated}}{2} + (R_{L1} + sL_{L1})I_n(s) + V_n(s). \quad (4.16)$$

$$2Z'_{l2}I_f(s) = V_p(s) - V_n(s). \quad (4.17)$$

$$\begin{cases} \frac{1}{s} \frac{V_{dc}^{rated}}{2} + (R_{L1} + sL_{L1})I_p(s) + V_p(s) = -Z_{spr}(I_p(s) + I_n(s)) \\ \frac{1}{s} \frac{V_{dc}^{rated}}{2} + (R_{L1} + sL_{L1})I_n(s) + V_n(s) = -Z_{spr}(I_p(s) + I_n(s)) \end{cases} \quad (4.18)$$

$$\Leftrightarrow (V_p(s) + V_n(s)) = -(2Z_{spr} + (R_{L1} + sL_{L1}))(I_p(s) + I_n(s)) - \frac{1}{s} V_{dc}^{rated}.$$

캐패시터 전압과 전류에 관한 라플라스 변환 식은 (4.19)와 같다. 캐패시터 전압의 초기 값은 사고 이전의 정상상태 값이므로 두 캐패시터의 초기 전압 값은  $V_{dc}^{rated} / 2$  와 같다.

$$\begin{cases} I_p(s) - I_f(s) = sC_{line}V_p(s) - C_{line}v_p(0^-) = sC_{line}V_p(s) - \frac{V_{dc}^{rated}}{2}C_{line} \\ I_n(s) + I_f(s) = sC_{line}V_n(s) - C_{line}v_n(0^-) = sC_{line}V_n(s) + \frac{V_{dc}^{rated}}{2}C_{line} \end{cases}. \quad (4.19)$$

식 (4.16)-(4.19)의 4 개의 식을 이용하여, 행렬(matrix) 형태로 정리하면 (4.20)과 같다. 여기서, 계산의 편의를 위하여 사고 지점의 라인 임피던스를  $Z'_{l2} = kZ_{L1}$ 로 가정하였다.

$$\begin{bmatrix} sC_{line} + \frac{1+k}{k} \frac{1}{R_{L1} + sL_{L1}} & -sC_{line} - \frac{1+k}{k} \frac{1}{R_{L1} + sL_{L1}} \\ sC_{line} + \frac{1}{2R_{spr} + s2L_{spr}} & sC_{line} + \frac{1}{2R_{spr} + s2L_{spr}} \end{bmatrix} \begin{bmatrix} V_p(s) \\ V_n(s) \end{bmatrix} = \begin{bmatrix} C_{line} V_{dc}^{rated} \\ \frac{1}{s} \frac{V_{dc}^{rated}}{2Z_{spr} + (R_{L1} + sL_{L1})} \end{bmatrix}. \quad (4.20)$$

식 (4.20)에 역행렬을 취하여, 양과 음의 직류단 라인의 캐패시터 전압은 (4.21)과 같이 구할 수 있다.

$$\begin{bmatrix} V_p(s) \\ V_n(s) \end{bmatrix} = \frac{1}{2} V_{dc}^{rated} \begin{bmatrix} \frac{k(R_{L1} + sL_{L1})}{sC_{line}k(R_{L1} + sL_{L1}) + (1+k)} & \frac{2R_{spr} + s2L_{spr}}{1 + s2R_{spr}C_{line} + s^2 2L_{spr}C_{line}} \\ -\frac{k(R_{L1} + sL_{L1})}{sC_{line}k(R_{L1} + sL_{L1}) + (1+k)} & \frac{2R_{spr} + s2L_{spr}}{1 + s2R_{spr}C_{line} + s^2 2L_{spr}C_{line}} \end{bmatrix} \begin{bmatrix} C_{line} \\ -\frac{1}{s(2R_{spr} + s2L_{spr})} \end{bmatrix}. \quad (4.21)$$

식 (4.21)을 이용하여, 양과 음의 직류단 라인의 캐패시터 전압은 각각 (4.22)와 (4.23)과 같이 정리할 수 있고, 수식에 사용된 상수는 (4.24), (4.25)와 같이 정의하였다.



$$\begin{aligned}
V_p(s) &= \frac{1}{2} V_{dc}^{rated} \left\{ \frac{kC_{line}(R_{L1} + sL_{L1})}{skC_{line}(R_{L1} + sL_{L1}) + (1+k)} - \frac{1}{s(1 + s2R_{spr}C_{line} + s^2 2L_{spr}C_{line})} \right\} \\
&= \frac{1}{2} V_{dc}^{rated} \left\{ \frac{s + \frac{R_{L1}}{2L_{L1}}}{\left(s + \frac{R_{L1}}{2L_{L1}}\right)^2 + \frac{1+k}{kC_{line}L_{L1}} - \left(\frac{R_{L1}}{2L_{L1}}\right)^2} + \frac{R_{L1}}{2L_{L1}\sqrt{kC_{line}L_{L1}} - \left(\frac{R_{L1}}{2L_{L1}}\right)^2} \frac{\sqrt{\frac{1+k}{kC_{line}L_{L1}} - \left(\frac{R_{L1}}{2L_{L1}}\right)^2}}{\left(s + \frac{R_{L1}}{2L_{L1}}\right)^2 + \frac{1+k}{kC_{line}L_{L1}} - \left(\frac{R_{L1}}{2L_{L1}}\right)^2} \right. \\
&\quad \left. - \frac{\left(\frac{1}{\sqrt{2L_{spr}C_{line}}}\right)^2}{s\left(s^2 + s\frac{R_{spr}\sqrt{2C_{line}}}{\sqrt{L_{spr}}} \frac{1}{\sqrt{2L_{spr}C_{line}}} + \left(\frac{1}{\sqrt{2L_{spr}C_{line}}}\right)^2\right)} \right\} \\
&= \frac{1}{2} V_{dc}^{rated} \left\{ \frac{s + \alpha_n^L}{\left(s + \alpha_n^L\right)^2 + \left(\omega_n^L\right)^2} + \frac{R_{L1}}{2L_{L1}\omega_n^L} \frac{\omega_n^L}{\left(s + \alpha_n^L\right)^2 + \left(\omega_n^L\right)^2} - \frac{\left(\omega_n^{spr}\right)^2}{s\left(s^2 + 2\zeta_n^{spr}\omega_n^{spr}s + \left(\omega_n^{spr}\right)^2\right)} \right\}.
\end{aligned} \tag{4.22}$$

$$\begin{aligned}
V_n(s) &= -\frac{1}{2} V_{dc}^{rated} \left\{ \frac{kC_{line}(R_{L1} + sL_{L1})}{skC_{line}(R_{L1} + sL_{L1}) + (1+k)} + \frac{1}{s(1 + s2R_{spr}C_{line} + s^2 2L_{spr}C_{line})} \right\} \\
&= -\frac{1}{2} V_{dc}^{rated} \left\{ \frac{s + \alpha_n^L}{\left(s + \alpha_n^L\right)^2 + \left(\omega_n^L\right)^2} + \frac{R_{L1}}{2L_{L1}\omega_n^L} \frac{\omega_n^L}{\left(s + \alpha_n^L\right)^2 + \left(\omega_n^L\right)^2} + \frac{\left(\omega_n^{spr}\right)^2}{s\left(s^2 + 2\zeta_n^{spr}\omega_n^{spr}s + \left(\omega_n^{spr}\right)^2\right)} \right\}.
\end{aligned} \tag{4.23}$$

$$\begin{cases} \alpha_n^L = \frac{R_{L1}}{2L_{L1}} \\ \omega_n^L = \sqrt{\frac{1+k}{kC_{line}L_{L1}} - \left(\frac{R_{L1}}{2L_{L1}}\right)^2} = \sqrt{\frac{1+k}{kC_{line}L_{L1}} - (\alpha_n^L)^2} \end{cases} \quad (4.24)$$

$$\begin{cases} \omega_n^{spr} = \frac{1}{\sqrt{2L_{spr}C_{line}}} \\ \zeta_n^{spr} = \frac{R_{spr}\sqrt{2C_{line}}}{2\sqrt{L_{spr}}} \end{cases} \quad (4.25)$$

식 (4.22)와 (4.23)을 라플라스 역변환 (Laplace inverse transformation)을 이용하여, 시간 영역(time domain)의 식으로 나타내면 각각 (4.26)과 (4.27)과 같다.

$$v_p(t) = \frac{1}{2}V_{dc}^{rated} \left\{ \begin{aligned} & \left[ e^{-\alpha_n^L t} \cos(\omega_n^L t) + \frac{R_{L1}}{2L_{L1}\omega_n^L} e^{-\alpha_n^L t} \sin(\omega_n^L t) \right] \\ & - \left[ 1 - \frac{1}{\sqrt{1 - (\zeta_n^{spr})^2}} e^{-\zeta_n^{spr} \omega_n^{spr} t} \sin(\omega_n^{spr} \sqrt{1 - (\zeta_n^{spr})^2} t + \varphi^{spr}) \right] \end{aligned} \right\} \quad (4.26)$$

$$v_n(t) = -\frac{1}{2}V_{dc}^{rated} \left\{ \begin{aligned} & \left[ e^{-\alpha_n^L t} \cos(\omega_n^L t) + \frac{R_{L1}}{2L_{L1}\omega_n^L} e^{-\alpha_n^L t} \sin(\omega_n^L t) \right] \\ & + \left[ 1 - \frac{1}{\sqrt{1 - (\zeta_n^{spr})^2}} e^{-\zeta_n^{spr} \omega_n^{spr} t} \sin(\omega_n^{spr} \sqrt{1 - (\zeta_n^{spr})^2} t + \varphi^{spr}) \right] \end{aligned} \right\} \quad (4.27)$$

위의 수식의 검증을 위하여 MATLAB 을 이용하여 도시한 그래프와 PSIM 시뮬레이션 결과와 비교하였다. 파라미터는 부록 A 의 파라미터를 이용하였다.

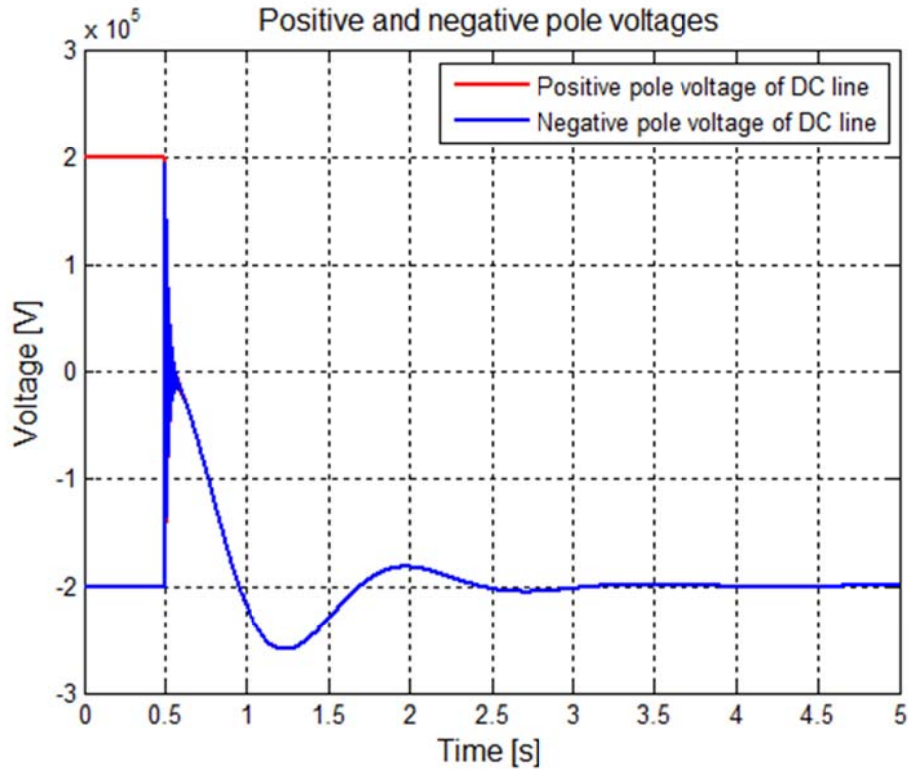


그림 4.13. MATLAB 을 이용한 직류단 사고 시 직류단 양과 음의 전압 파형.

그림 4.13 은 (4.26)과 (4.27)의 결과 식을 이용하여 MATLAB 으로 도시한 결과이다. 0.5 초에 직류단 pole-to-pole 사고가 발생하면, 순간적으로 직류라인의 캐패시터 전압은 Loop2 를 통하여 방전하여 모두 0V 가 된다. 이후, 접지 시스템에 의한 Loop 3 을 통하여 양과 음의 직류단 라인의 캐패시터 전압이  $-V_{dc}^{rated} / 2$  의 값으로 수렴한다. 수렴 값은 ASYM-MMC 의 상/하단 암의 직류 성분 값이다.

수식의 검증을 위하여, 그림 4.14 와 같이, PSIM 시뮬레이션을 수행하였다.

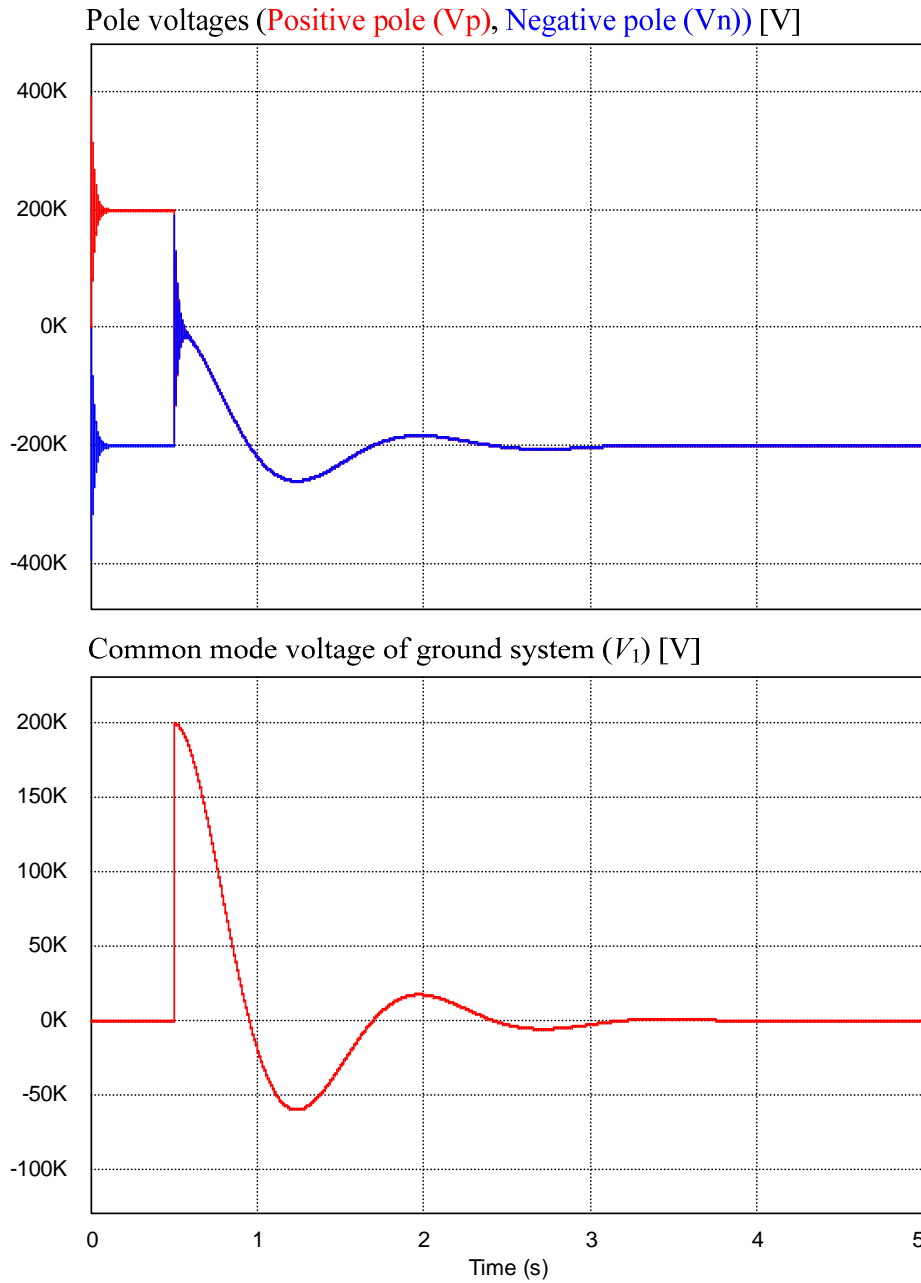


그림 4.14. 직류단 사고 시 직류단 양과 음의 전압 파형과 접지 시스템에 걸리는 영상분 전압의 PSIM 시뮬레이션 결과 파형.

그림 4.14 의 첫번째 파형은 직류단 사고 시 직류단의 양과 음의 전압 파형을 나타낸다. 이 파형에서 보듯이, 등가 회로에 기반하여 수식으로 검증한 그림 4.13 과 매우 유사하므로, (4.26)과 (4.27)의 타당성을 확인할 수 있다. 그림 4.14 의 두번째 파형은 접지 시스템에 인가되는 전압을 나타내고, 이는 그림 4.11 과 그림 4.12 의  $v_1$  을 의미한다. 이는 변압기에 걸리는 전압의 영상분이다. 식 (4.26)과 (4.27)에서 알 수 있듯이, 0.5 초에 캐패시터 전압이 Loop2 에 의해서 방전되고, 이후 접지 시스템의 임피던스에 의하여 캐패시터 전압 변동의 특성이 결정된다. 라인 캐패시터 전압에 의하여 MMC 시스템의 접지 시스템에 영상분 전압이 걸리게 되고, 이는 MMC 교류단의 변압기의 영상분 전압으로 나타난다. 그림 4.14 의 두번째 파형에서 알 수 있듯이, 라인 캐패시터 전압이 0V 으로 방전되는 순간, 변압기에 인가되는 영상분 전압의 최대 값은 직류단 전압의 절반( $V_{dc}^{rated} / 2$ )으로 이는 시스템 절연에 악영향을 미친다.

접지 시스템의 임피던스 값을 변화시켜가며, (4.26)과 (4.27)을 MATLAB 을 이용하여 도시하면 그림 4.15 와 같다. Transbay cable 에 사용된 star-point reactor 접지 시스템을 기준으로 임피던스의 비율에 따라 도시하였다. 그림에서 확인할 수 있듯이, 접지 시스템의 임피던스의 크기에 따라 감쇠 형태가 달라지고, 이는 변압기에 인가되는 영상분 전압 값과 동일하다. 한편, 라인 캐패시터의 순간적인 방전에 의한, 변압기에 나타나는 영상분 성분( $v_1$ )의 최대 값은 접지 시스템의 임피던스 비율에 관계없이, 직류단 전압의 절반 값을 가진다는 것을 확인할 수 있다.

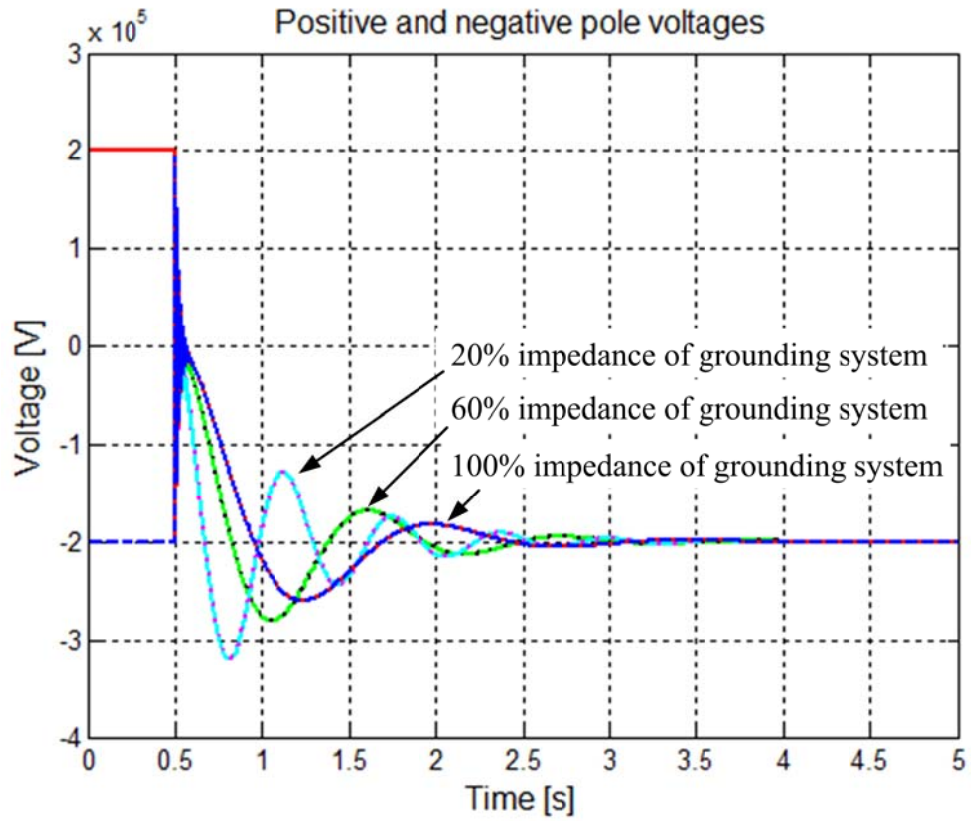


그림 4.15. 접지 시스템의 임피던스 비율에 따른 직류단 사고 시 직류단 양과 음의 전압 파형.

또한, ASYM-MMC 기반 대칭 단극 PTP HVDC 시스템의 직류단 사고 상황을 가정 한 회로 반응 특성을 실험적으로 확인하였다. 실험에 사용한 MMC 제정수는 부록 C에 표시한 바와 같다.

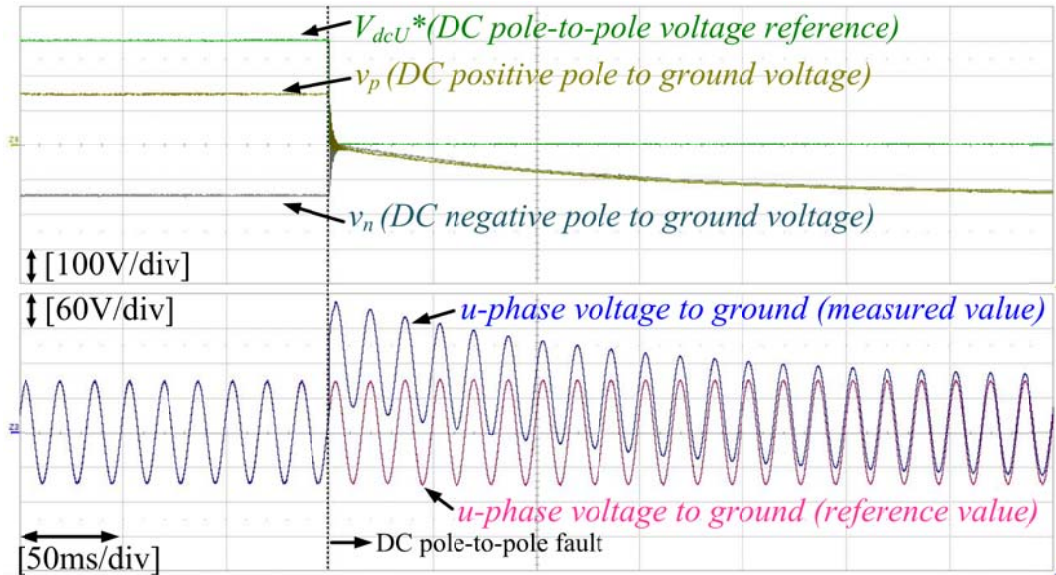


그림 4.16. 직류단 사고 시 직류단 전압 파형과  
 접지 대비  $u$ -상의 교류 전압의 실험 결과 파형.

그림 4.16 에서 보듯이, 직류단 사고 발생 시점에서 직류 라인의 캐패시터 전압이 Loop2 에 의해서 방전되고, 이후 접지 시스템의 임피던스에 의하여 양과 음의 라인의 캐패시터 전압이  $-150V(-V_{dc}^{rated} / 2)$ 로 수렴한다. 이러한 라인 캐패시터 전압에 의하여 MMC 시스템의 접지 시스템에 영상분 전압이 나타나게 되고, 이는 그림 4.16 의 아래 파형인 접지 대비  $u$ -상의 교류 전압을 통해 확인할 수 있다. 접지 대비  $u$ -상의 교류 전압의 영상분 전압 성분은 사고 직후에  $150V(V_{dc}^{rated} / 2)$ 의 값을 가지며, 라인의 캐패시터 전압에 변동에 따라, 다시 정상상태로 수렴한다. 이러한 교류 전압의 영상분 성분은 교류 계통과 MMC 의 교류단 사이의 변압기의 영상분 전위로 나타나며, 이는 절연에 악영향을 미친다.

본 절에서 분석한 ASYM-MMC 기반 대칭 단극 PTP HVDC 시스템은 ASYM-MMC 의 양과 음의 극의 직류 성분의 비대칭성으로 인해, 사고 시에 시스템의 안정성 저하와 절연 비용의 증가를 발생시킬 수 있다. 즉, ASYM-MMC 회로는 대칭 단극 HVDC 전송 시스템 적용에 있어 불리하다. 한편, 비대칭 단극 시스템과 양극 시스템은 시스템 구조상 접지 시스템이 직류단에 위치하고 있으므로, ASYM-MMC 의 양과 음의 극의 직류 성분의 비대칭성이 교류와 직류 계통에 나타나지 않는다. 따라서, 본 논문에서는 ASYM-MMC 회로의 비대칭 단극 시스템과 양극 시스템에 대한 적용을 가정하고 그에 초점을 두어 논의를 진행한다.



## 4.2. 양극 전압형 HVDC 전송 시스템

### 4.2.1. 양극 전압형 HVDC 전송 시스템을 위한 ASYM-MMC 시스템 구성

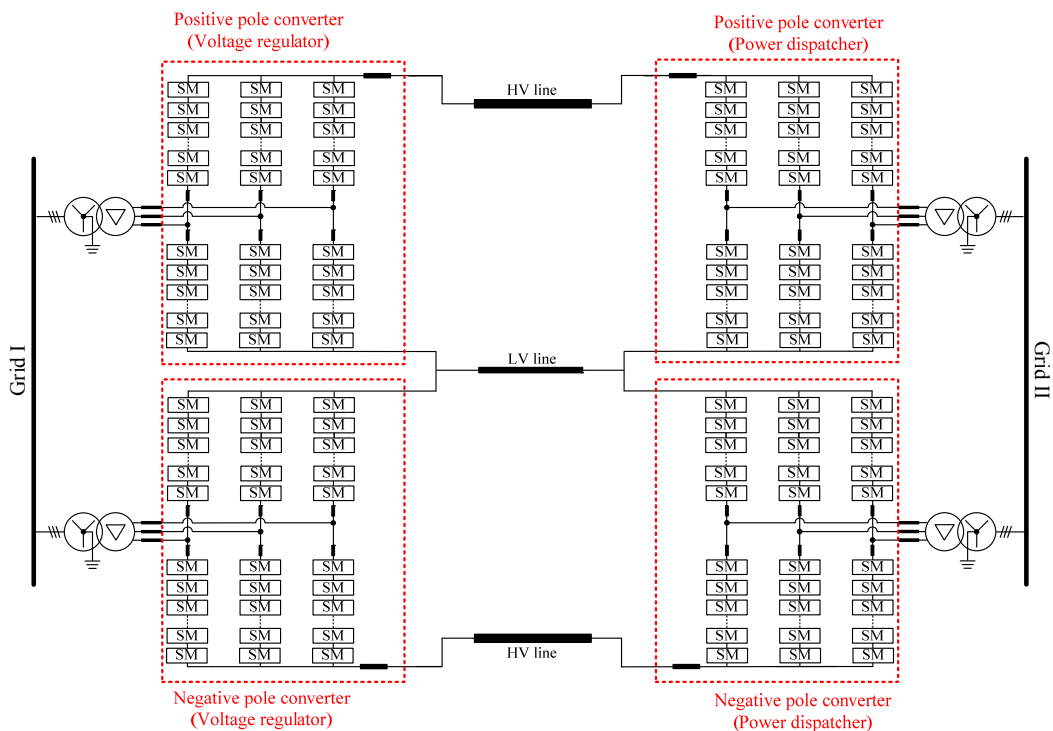


그림 4.17. 양극 전압형 HVDC 전송 시스템의 구조도.

본 절에서는 그림 4.17의 양극 전압형 HVDC 전송 시스템을 목표로 한 ASYM-MMC 토폴로지의 적용에 대하여 간략하게 기술한다. 그림 4.17은 양극 전압형 HVDC 전송 시스템의 구조도를 나타낸다. 왼쪽의 MMC 2기는 직류단 전압을 합성하는 직류단 전압 제어 시스템(voltage regulator)으로 동작하며,

오른쪽의 MMC 2기는 요구 전력을 공급하는 급전 시스템(power dispatcher)으로 동작한다. 또한, 각각의 시스템은 접지를 기준으로 양의 전위를 가지는 극(positive pole)의 MMC 와 접지를 기준으로 음의 전위를 가지는 극(negative pole)의 MMC 로 이루어져 있다.

DC FRT 가 가능한 ASYM-MMC 를 양극 전압형 HVDC 시스템에 사용함으로써, 직류단 Pole-to-Ground 사고 시에 사고가 발생한 극의 ASYM-MMC 가 사고 모드로 동작하면서 STATCOM 기능을 통해 교류 계통에 무효전력을 공급하면, 나머지 정상 동작하는 극의 컨버터가 감당해야 할 무효전력 크기를 줄일 수 있다. 따라서, 사고로 인한 단극 운전 시에 해당 극의 전력전송 용량을 더 효율적으로 관리할 수 있다.

ASYM-MMC 는 원리적으로 상단과 하단 암의 서브모듈 형태가 다르다. 따라서, 서브모듈의 배치에 관한 합리적인 검토가 필요하다.

본 논문에서의 ASYM-MMC 서브모듈 배치는 다음과 같다. 양극 중에 접지를 기준으로 양의 전위를 가지는 극(positive pole)의 ASYM-MMC 는 상단 암을 FBSM 으로 하단 암을 HBSM 으로 구성하고, 양극 중에 접지를 기준으로 음의 전위를 가지는 극(negative pole)의 ASYM-MMC 는 상단 암을 HBSM 으로 하단 암을 FBSM 으로 구성한다.

이러한 구조로 인해서 네 개의 교류단 변압기들에 걸리는 직류 전압(DC bias voltage in AC transformer)은 (4.4)와 같은 HBSM 의 출력 특성에 따라, 직류단 전압 변경 시에도 고정된 직류 성분의 값을 가진다는 장점이 있다. 또한, 이러한 구조는 교류단의 2 차 측(컨버터 측)의 사고에 따른 컨버터

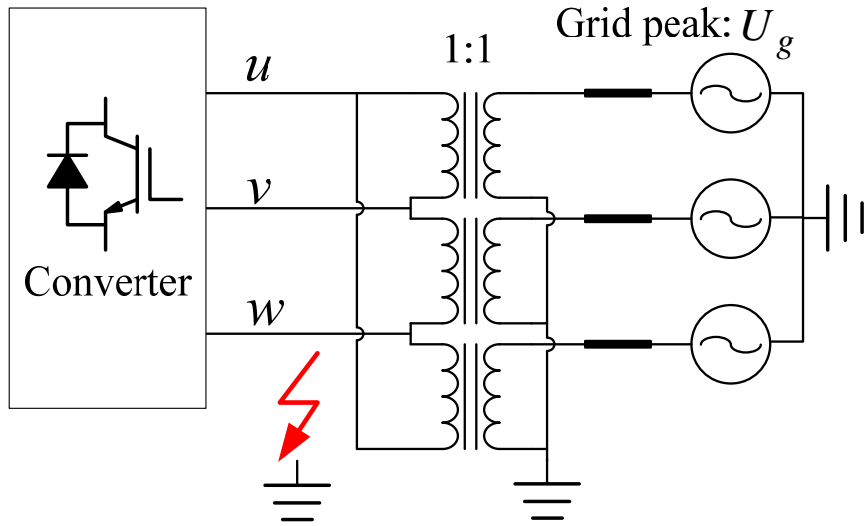
게이팅 차단 시, 사고로 인한 서브모듈 내 소자에 걸리는 과전압 문제를 최소화 할 수 있다는 장점을 가진다[79]. 이는 4.2.2 절에서 자세하게 다룬다.

#### 4.2.2. 컨버터 측 교류단 사고 시 서브모듈 과전압 현상 비교 분석

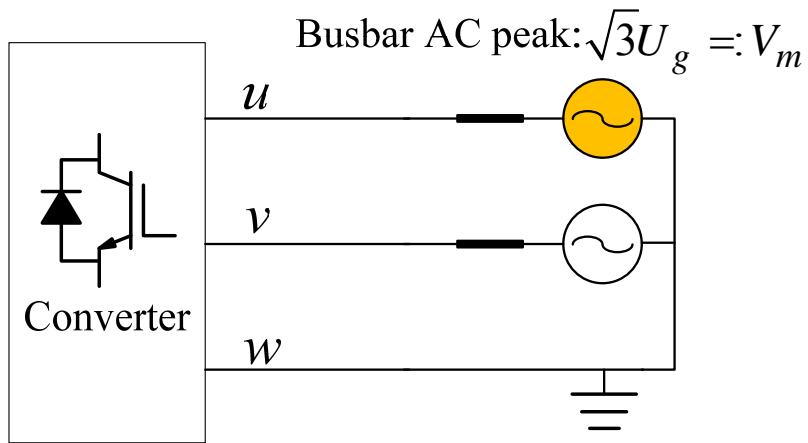
본 절에서는 양극 전압형 HVDC 전송 시스템을 위한 논의에 앞서, 본 논문에서 주목하는 양극 전압형 HVDC 시스템을 가정한 ASYM-MMC 의 구조에 대하여 검토한다. 4.2.1 절에서 언급하였듯이, ASYM-MMC 의 상단 및 하단 암은 각각 단일 HBSM 과 단일 FBSM 들로 이루어지므로, 서브모듈의 배치에 관한 합리적인 검토가 필요하다. 본 절에서는 [79]에서 논의한 컨버터 측 교류단 사고 시를 고려한 최적의 ASYM-MMC 의 서브모듈 배치에 대하여 기술한다.

교류단 사고에 대한 Fault Ride-Through (FRT) 방법은 2.4 절에서 제안하고 기술하였다. 하지만, 교류 계통의 송전 및 배전 라인의 사고가 아닌 컨버터 측 교류단 사고(또는 busbar fault)는 심각한 사고이므로, 영속적 사고(permanent fault)로 분류되며 이러한 사고에 대해서는 일반적으로 FRT 보다는 시스템의 정지 후 사고 복구가 이루어진다.

일반적으로 HVDC 시스템의 교류단 변압기의 1 차측(교류 계통 측)의 중성점은 접지되어 있다. 그림 4.18 에서 보듯이,  $w$  상이 단상 접지 사고가 발생하면 그와 동시에  $u$  상과  $v$  상의 전압은 변압기에 의해서 선간 전압을 가지게 된다. 즉, 사고 시에 컨버터 측 교류 전압의 최대치는 (4.28)과 같이 나타낼 수 있다. 분석의 편의를 위하여 변압기의 변압 비는 1:1 로 가정한다.



(a)



(b)

그림 4.18. 교류단 busbar 사고 개념도.

(a) w 상 접지 사고 예시. (b) 등가 회로도.

$$\begin{cases} V_{u\_peak} = \sqrt{3}U_g \\ V_{v\_peak} = \sqrt{3}U_g \\ V_{w\_peak} = 0 \end{cases} \quad (4.28)$$

컨버터 측 교류단 사고 감지 후, 수 ms 내에 컨버터의 게이팅은 차단 되고, 이후 수십 ms (약 3~5cycle) 내에 교류 차단기(ACCB)가 작동한다. 따라서, 컨버터의 사고 보호(fault protection)를 위하여 교류단 사고를 고려한 시스템 파라미터 설계가 필요하고, 본 절에서는 본 논문에서 이러한 설계 관점에서 중점적인 비교 대상인 두 시스템인 HBSM-MMC, SYM-MMC 와 ASYM-MMC 와의 파라미터에 대한 비교 분석을 수행한다. 또한, ASYM-MMC 의 양극 HVDC 시스템에 대한 적용에 있어서 FBSM 과 HBSM 의 상단 암과 하단 암 배치에 대하여 비교하여, 최적의 시스템 구성에 대하여 기술한다.

1) HBSM-MMC:

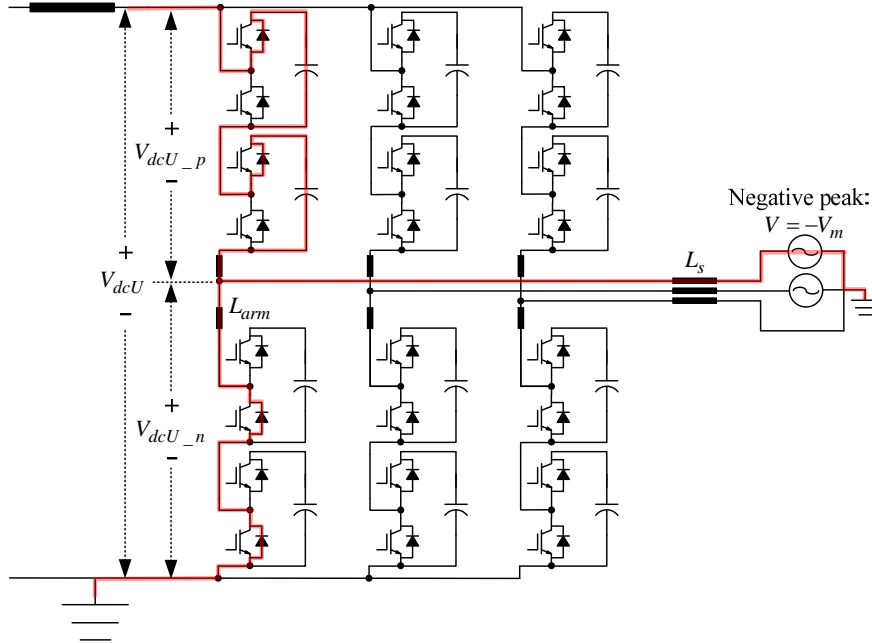


그림 4.19. 컨버터 측 교류단 사고 시,  
게이팅 차단 모드 이후의 HBSM-MMC 등가 회로도.

사고 후 게이팅이 차단되면, 그림 4.19 에서와 같이 교류단 전압이 음의 최대 값을 가질 때, 하단 암 내의 HBSM 의 사이리스터와 IGBT 의 역병렬 다이오드를 통하여 큰 전류가 흐른다. 이 사고 전류는 오로지 회로의 임피던스 크기에 의해서만 제한된다. 이때의 하단 암에 걸리는 전압( $V_{dcU_n}$ )은 (4.29)와 같이 근사하여 나타낼 수 있다. 또한, 직류단 전압은 정격으로 유지되고 있으므로, 상단 암 전압은 (4.30)과 같이 직류단 전압에서 하단 암 전압을 뺀 값이다.

$$V_{dcU\_n} \approx -V_m \frac{L_{arm}}{L_s + L_{arm}}. \quad (4.29)$$

$$V_{dcU\_p} \approx V_{dcU} + V_m \frac{L_{arm}}{L_s + L_{arm}}. \quad (4.30)$$

식 (4.29)와 (4.30)에서 보듯이, 암 임피던스(  $L_{arm}$  )와 교류단 등가 임피던스(  $L_s$  )에 의해서 상단 및 하단 암에 걸리는 전압의 크기가 달라진다. 상단 암에 걸리는 암 전압의 크기를 줄여서 과전압 현상을 최소화하기 위해서는 암 인덕턴스의 크기를 교류단 등가 임피던스에 비하여 작게 설계하여야 한다. 하지만, HBSM-MMC 의 경우에는 컨버터 자체의 직류단 사고 대처 능력이 부족하므로 암 인덕턴스의 크기를 줄이게 되면 직류단 사고 전류 억제 등에 불리하다는 단점이 있다.

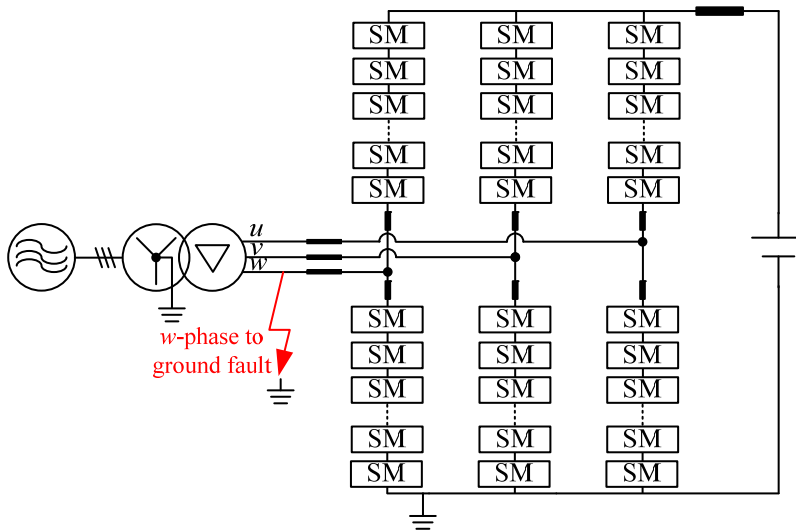


그림 4.20. 컨버터 측 교류단 사고 시뮬레이션 회로도.

검증을 위해, PSIM 시뮬레이션을 수행하였다. 암 당 6 개의 서브모듈을 가지는 HBSM-MMC 을 모의하였다. 시뮬레이션 제정수는 부록 A.2 에 표시한



바와 같다. 그림 4.20 과 같이, 컨버터 측 교류단 중  $w$  상의 접지 사고를 모의하였다. 부록 A.2 의 제정수와 같이, 직류단 전압은 10kV 이고, MMC 교류단 선간 전압 rms 는 50kV 이다. 0.2 초에서  $w$  상 접지 사고가 발생하고, 1ms 이후에 컨버터의 게이팅이 차단된다. 사고 발생 이후 3 cycle 이 지난 시점에서 교류차단기(ACCB)가 작동하여 교류단을 분리한다고 가정하였다.

그림 4.21 은 HBSM-MMC 의 컨버터 측 교류단의  $w$  상 접지 사고를 모의한 시뮬레이션 결과 파형이다. 사고 후 교류단이 분리되기 전까지 MMC 측 교류단 전압과 교류단 전압에 의한 캐패시터 전압의 변화를 고찰한다. 사고가 발생하면, 그림 4.18 과 (4.28)과 같이 사고가 발생하지 않은 계통의 상전압은  $\sqrt{3}$  배 증가한다. 따라서,  $u, v$  상의 접지에 대한 전압은 그림 4.21 의 두번째 파형과 같이,  $70.7kV(= 50kV \times \sqrt{3})$  의 상전압 최대치를 가진다. 교류단과 직류단의 전위차에 의해서 그림 4.19 와 같이, 하단 암의 전류는 캐패시터를 지나지 않고 다이오드를 통하여 흐르므로 하단 암의 캐패시터 전압의 변화는 거의 없다. 한편, 상단 암의 전류는 캐패시터를 지나므로 상단 암의 캐패시터를 충전시킨다. 상단 암에 걸리는 최대 전압은 (4.30)과 같고, 이는 6 개의 서브모듈 캐패시터에 걸리므로 그림 4.21 의 네번째 파형과 같이,  $u$  상의 상단 암의 캐패시터 전압은 (4.31)에 의하여, 22.56kV 의 값을 가진다. 이는 셀 캐패시터 정격 전압의 1.35 배의 값에 해당된다. 본 시뮬레이션에서는 편의를 위하여 부록 A.2 에서와 같이  $L_{arm}$  과  $L_s$  의 값을 동일하게 설정하였다.

$$\begin{aligned}
v_{HBSM}^{upper} &\approx V_{dcU\_p} / N \\
&= \left( V_{dcU} + V_m \frac{L_{arm}}{L_s + L_{arm}} \right) / N \quad . \quad (4.31) \\
&= \left( 100 + 70.7 \times \frac{1}{2} \right) / 6 = 22.56[kV]
\end{aligned}$$

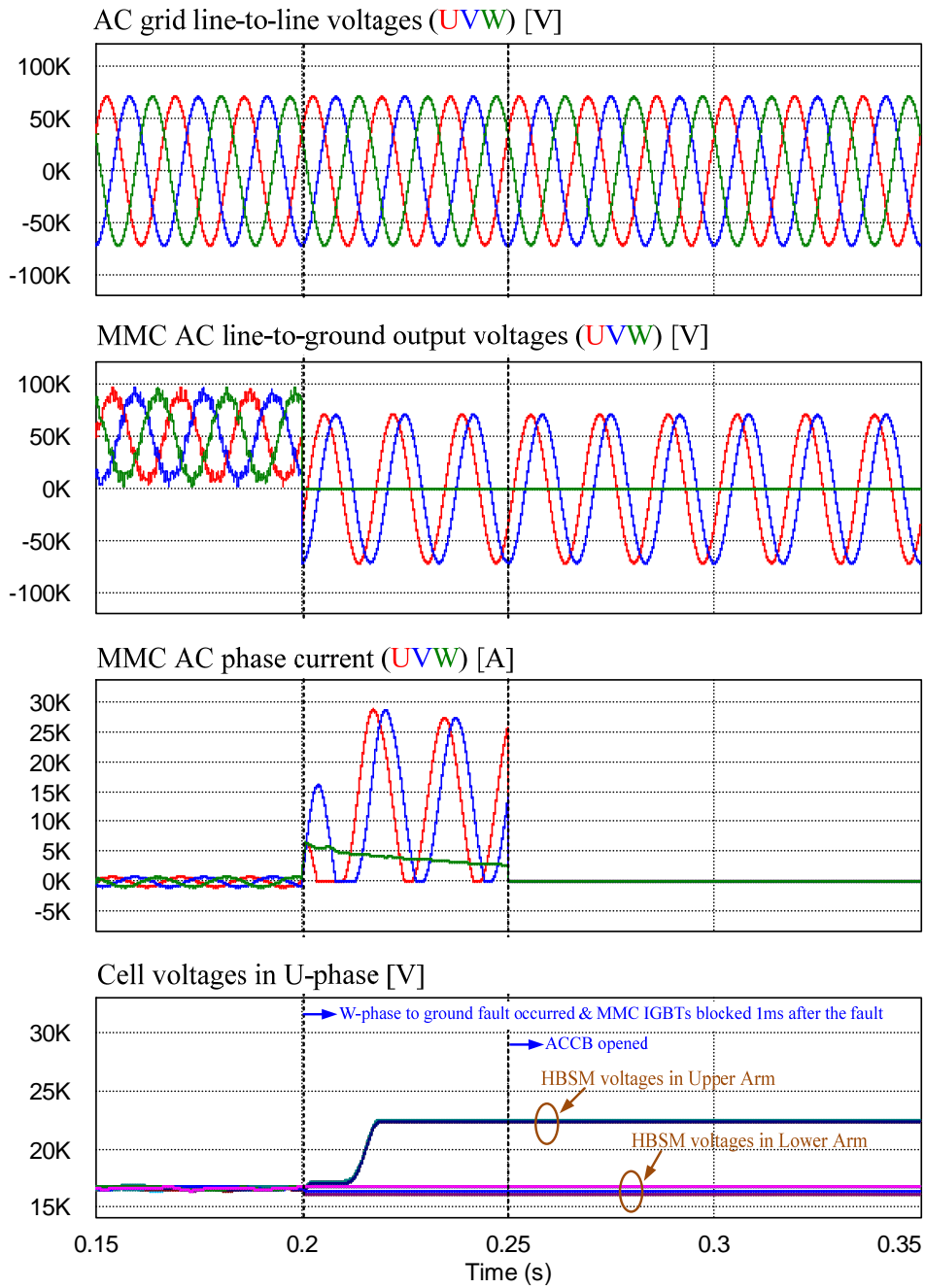


그림 4.21. HBSM-MMC의  $w$ 상 접지 사고 시뮬레이션 결과 파형.

2) SYM-MMC:

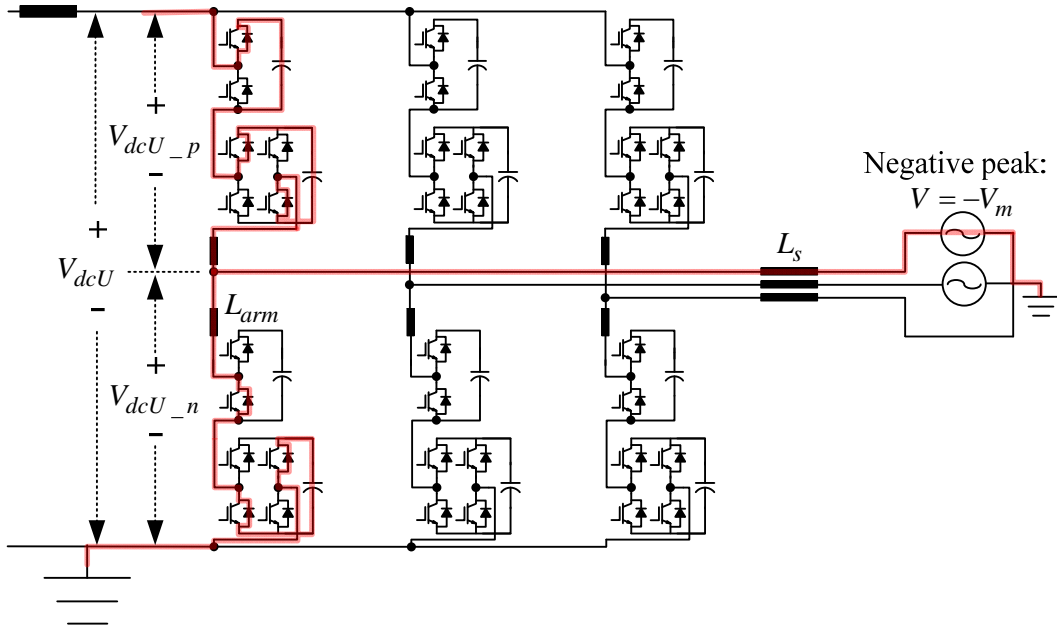


그림 4.22. 컨버터 측 교류단 사고 시,  
게이팅 차단 모드 이후의 SYM-MMC 등가 회로도.

사고 후 게이팅이 차단되면, 그림 4.22 에서와 같이 교류단 전압이 음의 최대 값을 가질 때, 하단 암 전류가 흘러서 하단 암의 FBSM 의 캐패시터로 유입되고 FBSM 의 캐패시터 전압의 합이 (4.32)와 같이  $V_m$  의 값을 가진다. 또한, 직류단 전압은 정격으로 유지되고 있으므로, 상단 암 전압은 (4.33)과 같이 직류단 전압에서 하단 암 전압을 뺀 값이다.

$$V_{dcU\_n} \approx -V_m. \quad (4.32)$$

$$V_{dcU\_p} \approx V_{dcU} + V_m. \quad (4.33)$$

식 (4.33)에서 보듯이, 상단 암에 걸리는 전압은 직류단 전압에  $V_m$  을 더한 값을 가지게 되고, 이는 (4.28)과 같이 정상상태 교류 전압의  $\sqrt{3}$  배의 값을 가진다. 이는 앞서 언급한 HBSM-MMC 와 비교했을 때, 서브모듈의 캐패시터에 걸리는 전압의 크기가  $\frac{V_{dcU} + V_m}{V_{dcU} + V_m \frac{L_{arm}}{L_s + L_{arm}}}$  배로 증가한 것으로,

과전압 문제를 야기한다는 단점이 있다.

그림 4.23 은 SYM-MMC 의 컨버터 측 교류단의  $w$  상 접지 사고를 모의한 시뮬레이션 결과 파형이다. 사고 후 교류단이 분리되기 전까지 MMC 측 교류단 전압과 교류단 전압에 의한 캐패시터 전압의 변화를 고찰한다. 그림 4.23 의 두번째 파형과 같이,  $70.7\text{kV}(= 50\text{kV} \times \sqrt{3})$  의 상전압 최대치를 가진다. 따라서, 교류단과 직류단의 전위차에 의해서 그림 4.22 와 같이, 하단 암 전류는 FBSM 의 캐패시터를 지나고 (4.32)의 전압으로 충전된다. 한편, 상단 암의 전류는 FBSM 과 HBSM 의 모든 서브모듈의 캐패시터를 지나고 (4.33)의 전압으로 충전된다.

하단 암에 걸리는 전압인 (4.32)는 3 개의 FBSM 의 캐패시터에만 걸리므로 (4.34)에 의하여  $23.57\text{kV}$  의 값을 가지고, 이는 셀 캐패시터 정격 전압의 1.41 배의 값을 가진다. 하단 암 전류는 HBSM 의 캐패시터를 지나지 않고 다이오드로 도통하므로 HBSM 캐패시터 전압의 변화는 거의 없다. 한편, 상단 암에 걸리는 전압인 (4.33)은 6 개의 모든 캐패시터에 걸리므로 (4.35)에 의하여  $28.45\text{kV}$  의 값을 가지고, 이는 셀 캐패시터 정격 전압의 1.71 배의 값을 가진다. 이러한 설명은 그림 4.23 의 네번째 시뮬레이션 결과 파형과 일치한다.

$$\begin{aligned}
v_{FBSM}^{lower} &\approx -V_{dcU\_n} / N_{FBSM} \\
&= V_m / N_{FBSM} \\
&= 70.7 / 3 = 23.57[kV]
\end{aligned}
\tag{4.34}$$

$$\begin{aligned}
v_{FBSM}^{upper} &\approx v_{HBSM}^{upper} \\
&\approx V_{dcU\_p} / N \\
&= (V_{dcU} + V_m) / N \\
&= (100 + 70.7) / 6 = 28.45[kV]
\end{aligned}
\tag{4.35}$$

사고 시에 충전되는 전압은 시스템의 전압 변조 지수(modulation index; MI)에 의하여 결정된다. 전압 변조 지수가 높을수록 사고 시 충전되는 전압의 크기가 커진다. 본 시뮬레이션의 MI는 0.82로 설정하였다.

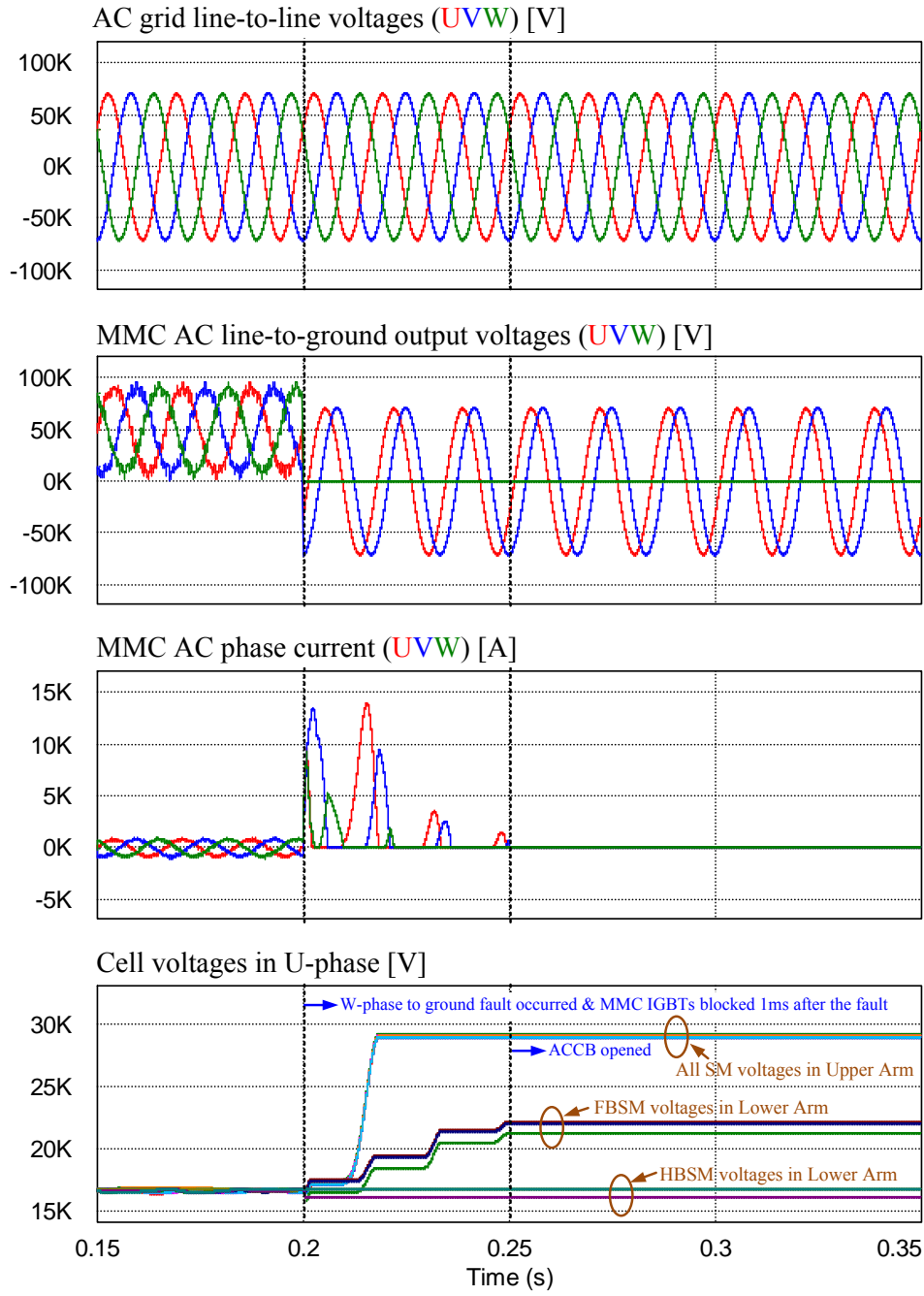


그림 4.23. SYM-MMC의 w상 접지 사고 시뮬레이션 결과 파형.

### 3) ASYM-MMC:

3-1) Case I (접지점 쪽의 암에 FBSM, 고압단 쪽의 암에 HBSM 을 배치하는 구조):

그림 4.24 는 양극 중에 접지를 기준으로 양의 전위를 가지는 극(positive pole)의 ASYM-MMC 는 상단 암이 HBSM 으로 하단 암이 FBSM 으로 이루어져 있다. 한편, 양극 중에 접지를 기준으로 음의 전위를 가지는 극(negative pole)의 ASYM-MMC 는 상단 암이 FBSM 으로, 하단 암이 HBSM 으로 이루어져 있다.

그림 4.24(a)는 양 극(positive pole)에 사용되는 ASYM-MMC 의 회로이다. 사고 후 게이팅이 차단되면, 그림 4.24(a)와 같이 교류단 전압이 음의 최대 값을 가질 때, 하단 암 내의 FBSM 의 캐패시터 전압의 합에 의해 사고 암

전류가 차단된다( $V_m < \sum_i^N v_{FBSMi}^{lower}$ ). 따라서, 다이오드의 역전압에 의해서 하단 암에 걸리는 최대 전압은 (4.36)과 같다. 또한, 직류단 전압은 정격으로 유지되고 있으므로, 상단 암 전압은 (4.37)과 같이 직류단 전압에 하단 암 전압을 뺀 값이다.

$$V_{dcU\_n} \approx -V_m. \quad (4.36)$$

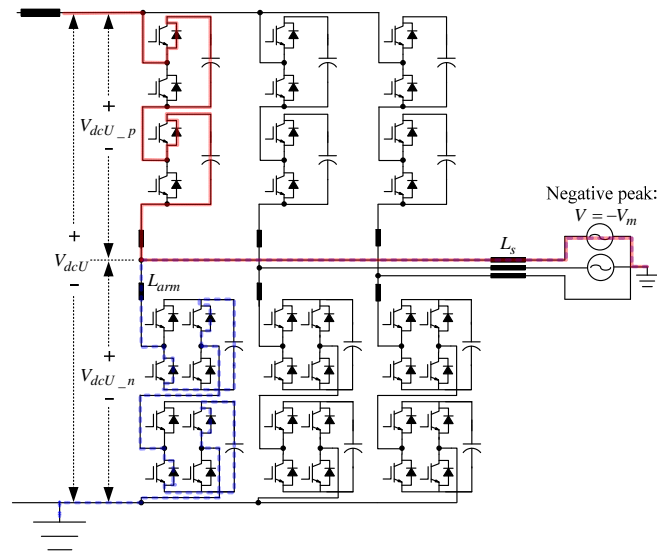
$$V_{dcU\_p} \approx V_{dcU} + V_m. \quad (4.37)$$

한편, 그림 4.24(b)는 음 극(negative pole)에 사용되는 ASYM-MMC 회로이다. 접지를 기준으로 양 극의 ASYM-MMC 와 대칭적인 구조이므로 그림 4.24(b)에 표시한 사고 암 전류의 흐름으로 볼 때, 양 극의 ASYM-MMC 와 원리가 동일하다.

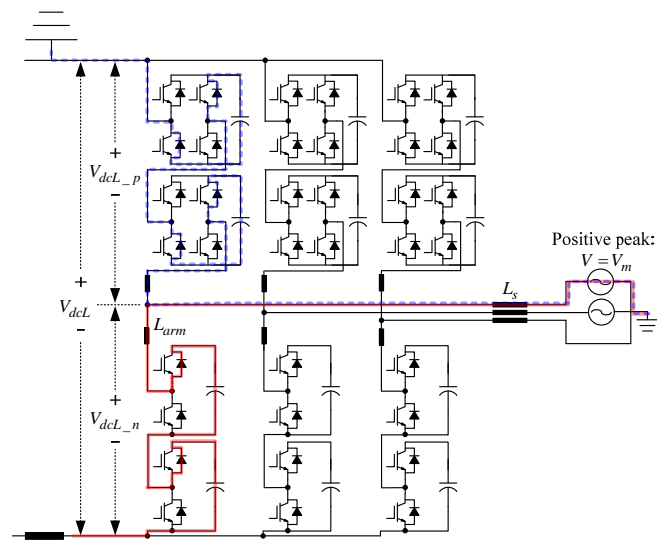


그림 4.25 는 그림 4.24(a)의 ASYM-MMC 의 컨버터 측 교류단의  $w$  상 접지 사고를 모의한 시뮬레이션 결과 파형이다. 사고 후 교류단이 분리되기 전까지 MMC 측 교류단 전압과 교류단 전압에 의한 캐패시터 전압의 변화를 고찰한다. 하단 암 내의 FBSM 의 캐패시터 전압의 합에 의하여 사고 전류가 차단되므로 하단 암의 캐패시터 전압의 변동은 거의 없다. 한편, 상단 암의 전류는 캐패시터를 지나므로 상단 암의 캐패시터를 충전시킨다. 상단 암에 걸리는 최대 전압은 (4.38)과 같고, 이는 6 개의 서브모듈 캐패시터에 걸리므로 그림 4.25 의 네번째 파형과 같이,  $u$  상의 상단 암의 캐패시터 전압은 (4.38)에 의하여, 28.45kV 의 값을 가진다. 이는 셀 캐패시터 정격 전압의 1.71 배의 값에 해당한다.

$$\begin{aligned}
 v_{HBSM}^{upper} & \approx V_{dcU\_p} / N \\
 & = (V_{dcU} + V_m) / N \\
 & = (100 + 70.7) / 6 = 28.45[kV]
 \end{aligned} \tag{4.38}$$



(a)



(b)

그림 4.24. 컨버터 측 교류단 사고 시, 게이팅 차단 모드 이후의 ASYM-MMC 등가 회로도 (Case I).

(a) 양의 극(positive pole)을 위한 회로. (b) 음의 극(negative pole)을 위한 회로.

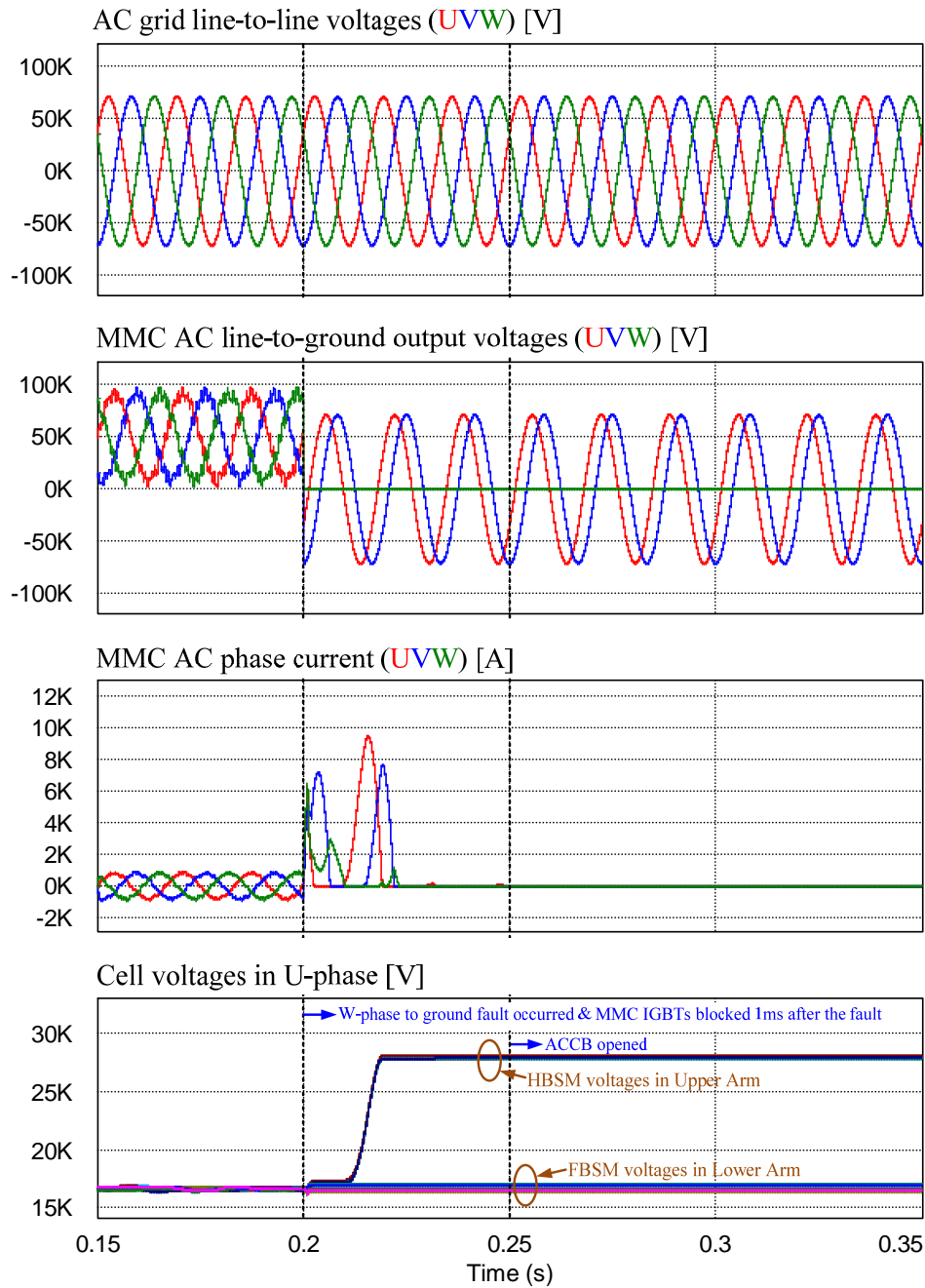


그림 4.25. ASYM-MMC 의  $w$  상 접지 사고 시뮬레이션 결과 파형 (Case I).

3-2) Case II (접지점 쪽의 암에 HBSM, 고압단 쪽의 암에 FBSM 을 배치하는 구조):

그림 4.26 은 양극 중에 접지를 기준으로 양의 전위를 가지는 극(positive pole)의 ASYM-MMC 는 상단 암이 FBSM 으로 하단 암이 HBSM 으로 이루어져 있다. 한편, 양극 중에 접지를 기준으로 음의 전위를 가지는 극(negative pole)의 ASYM-MMC 는 상단 암이 HBSM 으로, 하단 암이 FBSM 으로 이루어져 있다.

그림 4.26(a)는 양 극(positive pole)에 사용되는 ASYM-MMC 의 회로이다. 사고 후 게이팅이 차단되면, 그림 4.26(a)와 같이 교류단 전압이 음의 최대 값을 가질 때, 하단 암 내의 HBSM 의 사이리스터와 IGBT 의 역병렬 다이오드를 통하여 큰 전류가 흐른다. 이 사고 전류는 단지 회로의 임피던스 크기에 의해서만 제한될 수 있다. 이때의 하단 암에 걸리는 전압( $V_{dcU\_n}$ )은 (4.39)와 같이 근사하여 나타낼 수 있다. 또한, 직류단 전압은 정격으로 유지되고 있으므로, 상단 암 전압은 (4.40)과 같이 직류단 전압에서 하단 암 전압을 뺀 값이다.

$$V_{dcU\_n} \approx -V_m \frac{L_{arm}}{L_s + L_{arm}}. \quad (4.39)$$

$$V_{dcU\_p} \approx V_{dcU} + V_m \frac{L_{arm}}{L_s + L_{arm}}. \quad (4.40)$$

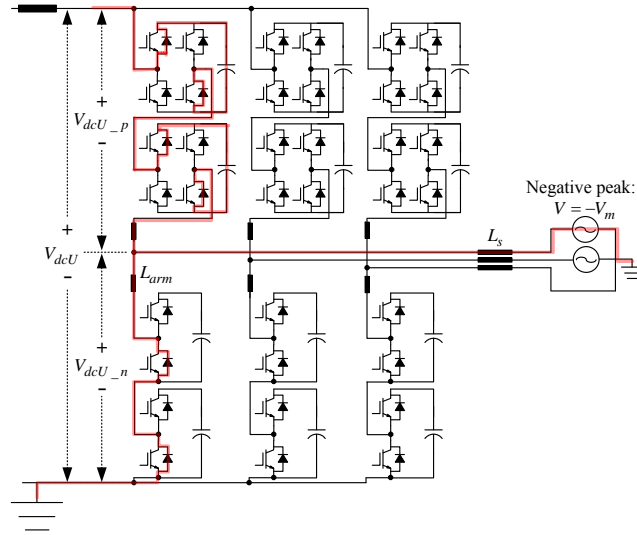
식 (4.39)와 (4.40)에서 보듯이, 암 임피던스( $L_{arm}$ )와 교류단 등가 임피던스( $L_s$ )에 의해서 상단 및 하단 암에 걸리는 전압의 크기가 달라진다. 이 값들은 HBSM-MMC 의 (4.29) 및 (4.30)과 동일하다.

한편, 그림 4.26(b)는 음 극(negative pole)에 사용되는 ASYM-MMC 회로이다. 접지를 기준으로 양 극의 ASYM-MMC 와 대칭적인 구조이므로 그림 4.26(b)에

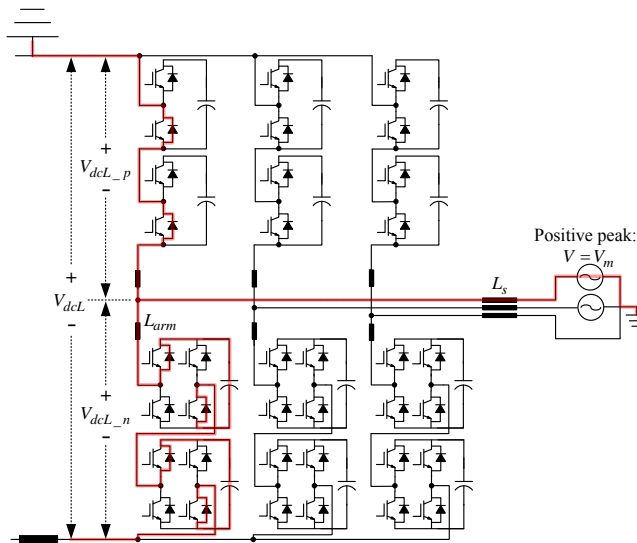
표시한 사고 암 전류의 흐름으로 볼 때, 양 극의 ASYM-MMC 와 원리가 동일하다.

그림 4.27 은 그림 4.26 의 ASYM-MMC 의 컨버터 측 교류단의  $w$  상 접지 사고를 모의한 시뮬레이션 결과 파형이다. 사고 후 교류단이 분리되기 전까지 MMC 측 교류단 전압과 교류단 전압에 의한 캐패시터 전압의 변화를 고찰한다. 교류단과 직류단의 전위차에 의해서 그림 4.26 과 같이, 하단 암의 전류는 캐패시터를 지나지 않고 다이오드를 통하여 흐르므로 하단 암의 캐패시터 전압의 변화는 거의 없다. 한편, 상단 암의 전류는 캐패시터를 지나므로 상단 암의 캐패시터를 충전시킨다. 상단 암에 걸리는 최대 전압은 (4.40)과 같고, 이는 6 개의 서브모듈 캐패시터에 걸리므로 그림 4.27 의 네번째 파형과 같이,  $u$  상의 상단 암의 캐패시터 전압은 (4.41)에 의하여, 22.56kV 의 값을 가진다. 이는 셀 캐패시터 정격 전압의 1.35 배의 값을 가진다. 본 시뮬레이션에서는 편의를 위하여 부록 A.2 에서와 같이  $L_{arm}$  과  $L_s$  의 값을 동일하게 설정하였다.

$$\begin{aligned}
 v_{FBSM}^{upper} &\approx V_{dcU\_p} / N \\
 &= \left( V_{dcU} + V_m \frac{L_{arm}}{L_s + L_{arm}} \right) / N \quad . \quad (4.41) \\
 &= \left( 100 + 70.7 \times \frac{1}{2} \right) / 6 = 22.56[kV]
 \end{aligned}$$



(a)



(b)

그림 4.26. 컨버터 측 교류단 사고 시, 게이팅 차단 모드 이후의 ASYM-MMC 등가 회로도 (Case II).

(a) 양의 극(positive pole)을 위한 회로. (b) 음의 극(negative pole)을 위한 회로.

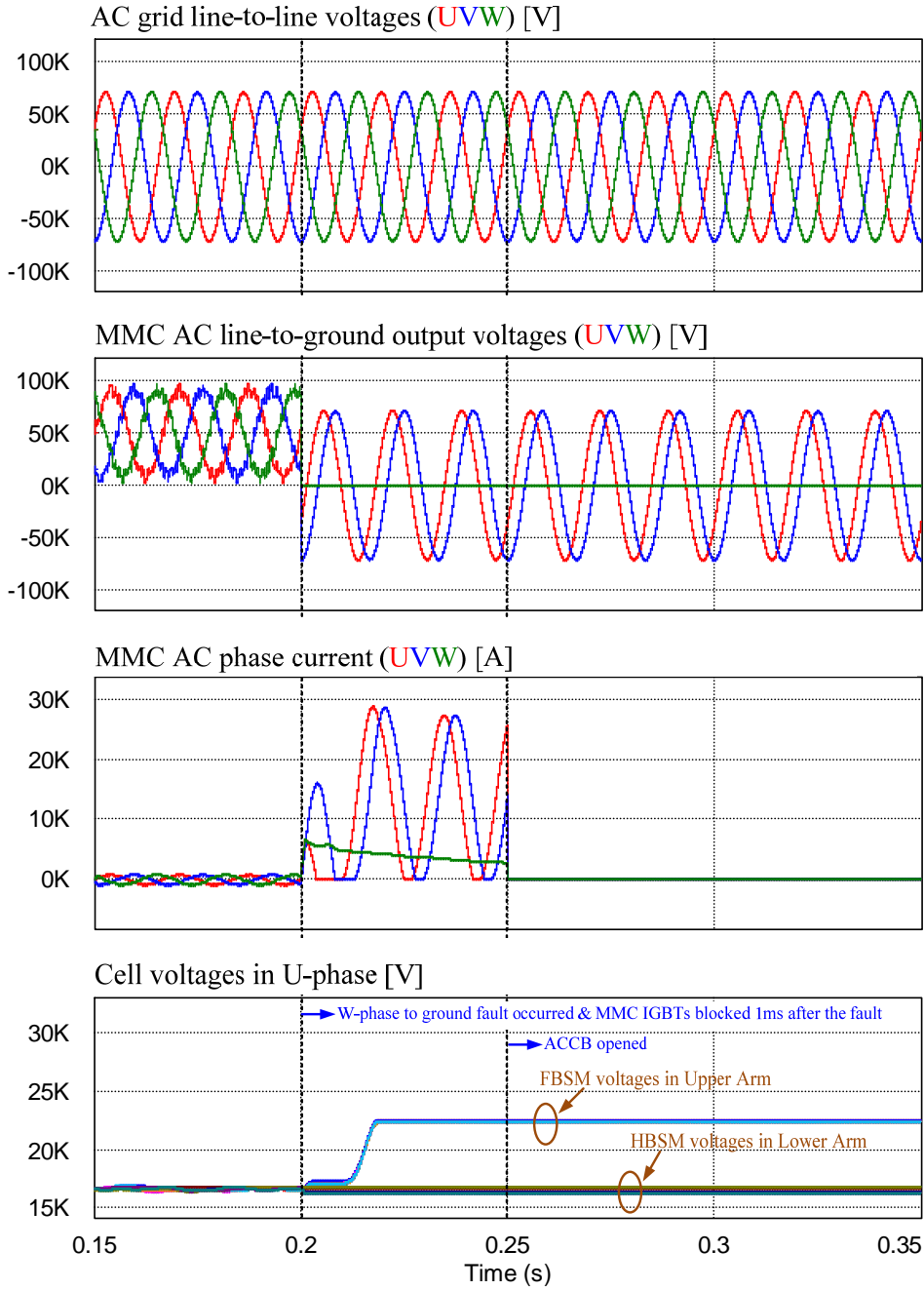


그림 4.27. ASYM-MMC의  $w$ 상 접지 사고 시뮬레이션 결과 파형 (Case II).

ASYM-MMC의 양극 구조 중 Case I과 Case II를 비교하였을 때, 컨버터 측 교류단 사고 시에 Case II의 구조가 사고 보호 측면에서 매우 유리하다. Case I의 경우에는 사고 시에 순간적으로 충전되는 캐패시터 전압이 기준 전압의 2배 가까운 값을 가지므로 MMC 설계 시 비용 증가를 유발한다. 따라서, ASYM-MMC는 Case II의 구조인 접지점 쪽의 암에 HBSM, 고압단 쪽의 암에 FBSM을 배치하는 것이 합리적인 구성이라 할 수 있다.

또, ASYM-MMC는 HBSM-MMC와 달리 컨버터 자체의 직류단 사고 대처 능력이 존재하므로 암 인덕턴스의 크기를 최소화할 수 있다. 따라서, 상단 암에 걸리는 암 전압의 크기를 줄여서 과전압 현상을 더욱 완화시킬 수 있다는 추가적인 장점이 있다. 즉, 암 임피던스( $L_{arm}$ )가 교류단 등가 임피던스( $L_s$ )에 비해 상대적으로 작은 값을 가지도록 설계할 수 있으므로 (4.39)와 (4.40)에 의해 상단 암에 걸리는 전압을 최소화 할 수 있다. 이는 본 절의 시뮬레이션 조건 ( $L_{arm} = L_s$ )에 비해서 상단 암의 캐패시터 전압에 충전되는 전압의 크기를 큰 폭으로 줄일 수 있다. 이러한 점에서 ASYM-MMC가 사고 보호 측면에서 매우 유리하다.

또한, 앞에서 언급한 SYM-MMC와 비교했을 때에도, 서브모듈 캐패시터의 과전압 크기가 작으며, 마찬가지로 ASYM-MMC의 암 인덕턴스의 크기를 최소화함으로써 컨버터의 사고 보호 측면에서 더욱 유리하다. 따라서, 이후 단극 및 양극 HVDC에 대한 논의는 ASYM-MMC의 Case II의 배치를 따른다.



### 4.2.3. ASYM-MMC 기반의 양극 전압형 HVDC 시스템 시뮬레이션

본 절에서는 직류단 사고를 가정한 PSCAD 시뮬레이션을 통하여, 사고 제어에 관해서 논의하고 검증한다. 4.2.2 절에서 논의한 결과로, 그림 4.28 은 양극 중에 접지를 기준으로 양의 전위를 가지는 극(positive pole)의 ASYM-MMC 는 상단 암이 FBSM 으로 하단 암이 HBSM 으로 이루어져 있다. 한편, 양극 중에 접지를 기준으로 음의 전위를 가지는 극(negative pole)의 ASYM-MMC 는 상단 암이 HBSM 으로 하단 암이 FBSM 으로 이루어져 있다. 그림 4.28 에서 하나의 단극 시스템은 200MW 의 정격 전력 전송능력을 가지므로, 양극 전압형 HVDC 시스템은 총 400MW 의 정격 전력 전송능력을 가진다. 본 논문의 양극 HVDC 시스템 시뮬레이션은 그림 4.29 와 같이, 도체 귀로 방식을 사용하는 진도-제주 2 기 전류형 HVDC 시스템을 기반으로 한다. 진도-제주 HVDC #2 의 교류 계통과 HVDC 케이블 라인의 제정수를 동일하게 사용하고, 전류형 컨버터만 ASYM-MMC 로 대체하여 PSCAD 시뮬레이션을 수행하였다. ASYM-MMC 와 직류 라인의 제정수는 부록 B.1 에 기술하였다. 본 시뮬레이션에서는 HVDC 라인이 부록의 그림 B.2 와 같이 집중 정수 회로(lumped constant circuit)의 형태로 시뮬레이션 되었다. 만약, 실제 라인에 가깝게 분포 정수 회로(distributed constant circuit)로 시뮬레이션을 수행하였다면 컨버터의 사고 시 동작 특성에 의해 전송 선로에 고주파의 진행파가 발생할 수 있다. 본 논문에서는 컨버터의 동작 특성에 집중하여 논의를 전개하였으므로, 편의상 집중 정수 회로를 이용하여 시뮬레이션 하였다.

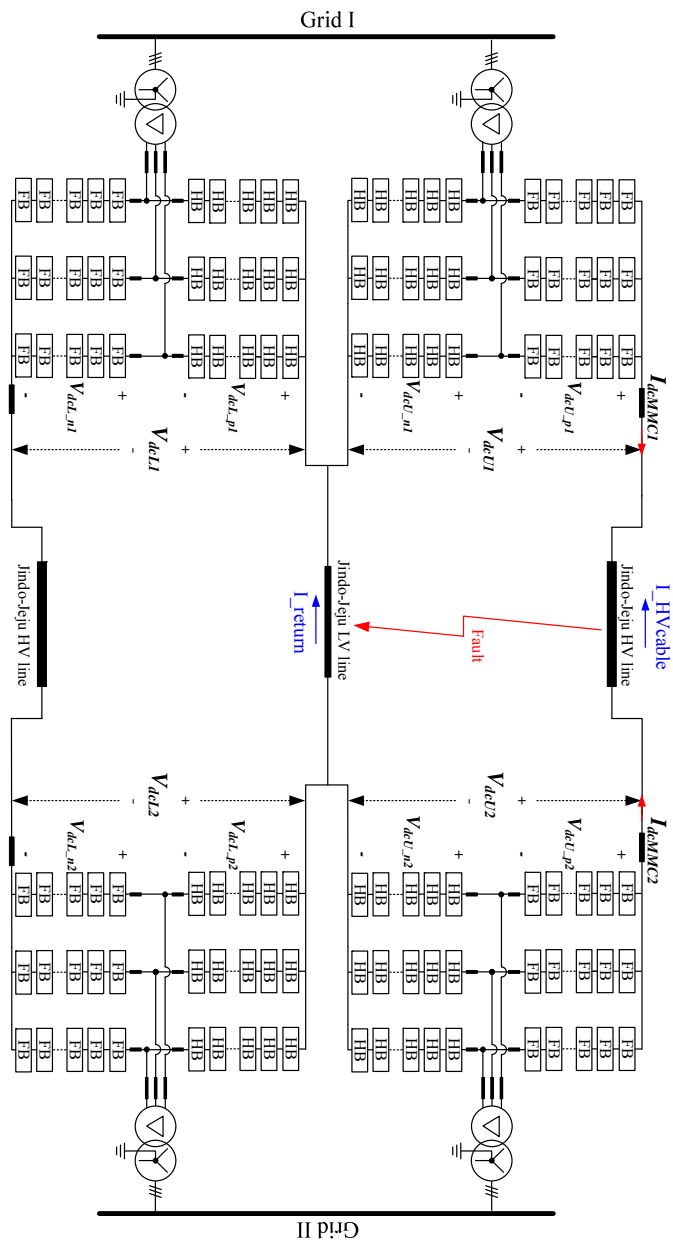


그림 4.28. ASYM-MMC 을 적용한 양극 전압형 HVDC 시뮬레이션 회로도.

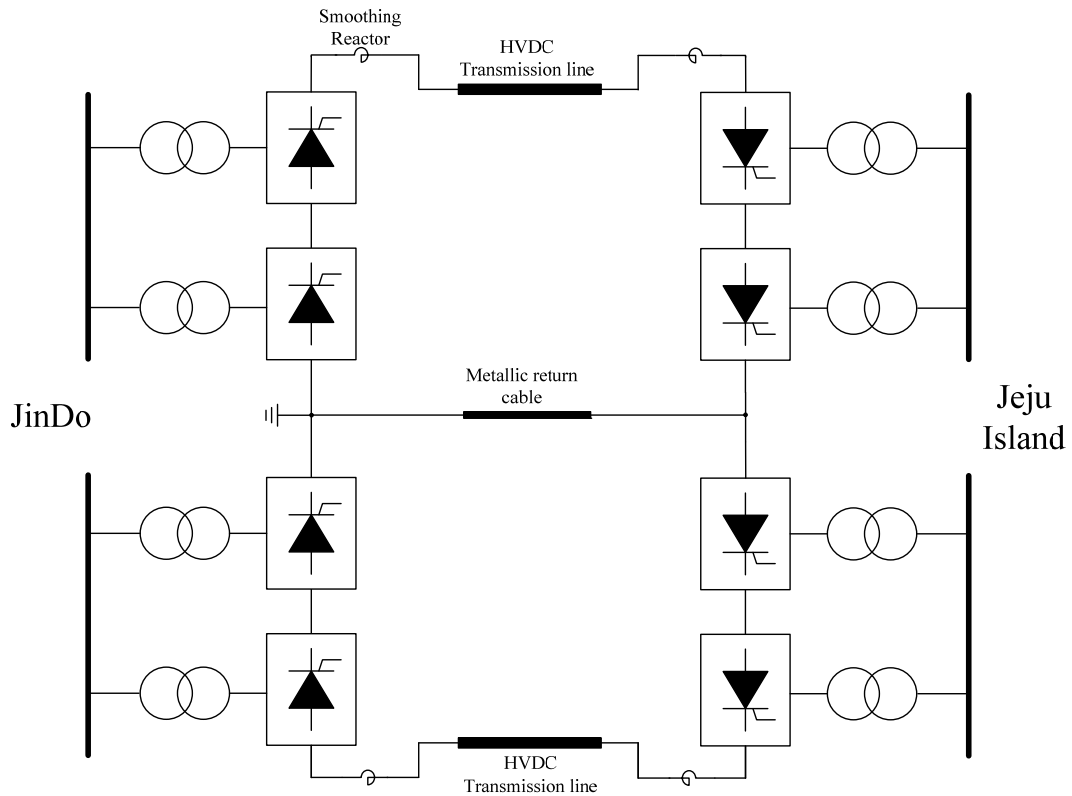


그림 4.29. 시뮬레이션에 사용된  
진도-제주 2기 전류형 HVDC 시스템 개념도.

양극 전압형 HVDC 시뮬레이션은 직류단 사고 상황을 모의하여 수행하였다. 사고 발생 후, 사고 부위의 아크(arc)가 소멸되고 이온화 되었던 공기가 절연회복(deionization)을 이루는 시간은 일반적으로 약 300ms 이고[81], 본 시뮬레이션에서도 300ms 로 가정하였다. 또한, 직류단 사고는 컨버터의 직류단 전류의 크기를 측정하여 일정한 크기 이상의 전류를 검출하면 사고로 판단한다. 본 시뮬레이션에서는 사고 판별 기준 전류를 1.25kA 로 설정하였다.

재 기동 과정에서는 직류단 전압의 진행과 발생 가능성을 확인하기 위하여, 직류단 전압 합성을 계단(step)과 경사(ramp)의 두 가지 형태로 회복하였다. 경사(ramp) 형태의 직류단 전압 회복에 걸리는 시간은 150ms 로 설정하였다[81]. 이러한 시뮬레이션을 통하여 직류단 사고 대처 능력에 있어서 ASYM-MMC 가 우수함을 확인하고자 한다.

본 시뮬레이션에서는 양극 중 양의 극(positive pole)의 직류단 사고를 모의하였다. 1.5 초 시점에서 직류단 사고를 모의하였으며, 직류단 사고 발생 시에 직류단 사고 전류를 검출하면 직류 전압 제어를 수행하는 MMC (voltage regulator)는 직류단 전압을 0V 로 합성하고, 급전 모드로 동작하는 MMC (power dispatcher)는 직류단 전류 지령을 0 으로 제어하여 직류단 사고 전류를 억제한다. 다음으로는 서로 다른 2 가지 형태의 직류단 사고 회복 동작을 모의하여, 그에 따른 시뮬레이션 결과 파형을 비교하고 고찰한다.

각 파형들의 범례(legend)는 다음과 같이 표기하였다. U, V, W 의 3 상으로 이루어진 MMC 단 교류 상전압은 ( $V_{us}$ ,  $V_{vs}$ ,  $V_{ws}$ )로 표기하였으며, MMC 교류 상전류는 ( $I_{us}$ ,  $I_{vs}$ ,  $I_{ws}$ )로, MMC 상단 암전류는 ( $I_{uu}$ ,  $I_{vu}$ ,  $I_{wu}$ ), 하단 암전류는 ( $I_{ul}$ ,  $I_{vl}$ ,  $I_{wl}$ ), 상단 암 전압지령은 ( $V_{uu}^*$ ,  $V_{vu}^*$ ,  $V_{wu}^*$ ), 하단 암 전압 지령은 ( $V_{ul}^*$ ,  $V_{vl}^*$ ,  $V_{wl}^*$ )으로, 양의 극 직류단 전압은  $V_{dcU}$ , 음의 극 직류단 전압은  $V_{dcL}$  로, 직류 단 전류는  $I_{dc}$  로 나타내었다. 그리고, 도체 귀로선의 전류는  $I_{return}$ , 양의 극 고전압 케이블의 전류는  $I_{HVcable}$  로 나타내었다.

본 절에서의 모든 시뮬레이션은 양의 극과 음의 극의 전력 전송량이 모두 정격 전력인 200MW 이며, 양극 전압형 HVDC 시스템 전체의 전력 전송량은 400MW 로 진도-제주 HVDC #2 의 정격 전력 전송량과 같다.

1) 직류단 사고 회복 시 직류단 전압이 계단(step) 형태로 회복하는 경우:

시뮬레이션 결과를 그림 4.30 에서 그림 4.34 까지의 파형들로 나타내었다. 그림 4.30 과 그림 4.31 은 각각 양의 극의 직류 전압 제어 시스템(voltage regulator)과 급전 시스템(power dispatcher)의 결과 파형을 나타내며, 그림 4.32 와 그림 4.33 은 각각 음의 극의 직류 전압 제어 시스템과 급전 시스템의 시뮬레이션 결과 파형을 나타낸다. 그림 4.34 는 그림 4.28 에서 표시한 바와 같이, 도체 귀로 선의 전류와 양의 극 고전압 케이블 전류 파형을 나타낸다.

직류단 사고 회복 시에 직류단 전압이 계단 형태로 회복하는 경우에 그림 4.30 과 그림 4.31 의 직류단 전압과 전류 파형에서 알 수 있듯이, 양의 극의 두 직류단에 과도 현상이 발생한다. 이는 직류단에 진행과 발생 등의 문제를 야기할 수 있다. 또한, 그림 4.32 와 그림 4.33 에서 확인할 수 있듯이, 전압 회복 시의 양의 극의 심각한 과도 현상이 음의 극에도 파급되는 것을 알 수 있다.

이러한 회복 특성은 3 절에서 기술한 Symm.<I>, Symm.<II> (CDSM-MMC), Symm.<IV> (3LCC-MMC), Symm.<VI> (UHS-MMC), Asymm.<I> (UHA-MMC) 토폴로지를 적용한 시스템에서 나타날 수 있다. 이 5 가지의 토폴로지는 사고 시 차단된 게이팅이 직류단 전압 회복 과정에서 해제되어 순간적으로 게이팅이 인가되므로 회복 시 직류단 전압이 계단 형태로 회복되며, 이는 시뮬레이션 결과와 같이 과도특성이 좋지 않다. 이를 방지하기 위한 보완 알고리즘이 필요하며, 이는 제어의 복잡도를 증가시키거나 사고 회복 시간을 지연시킬 수 있다.

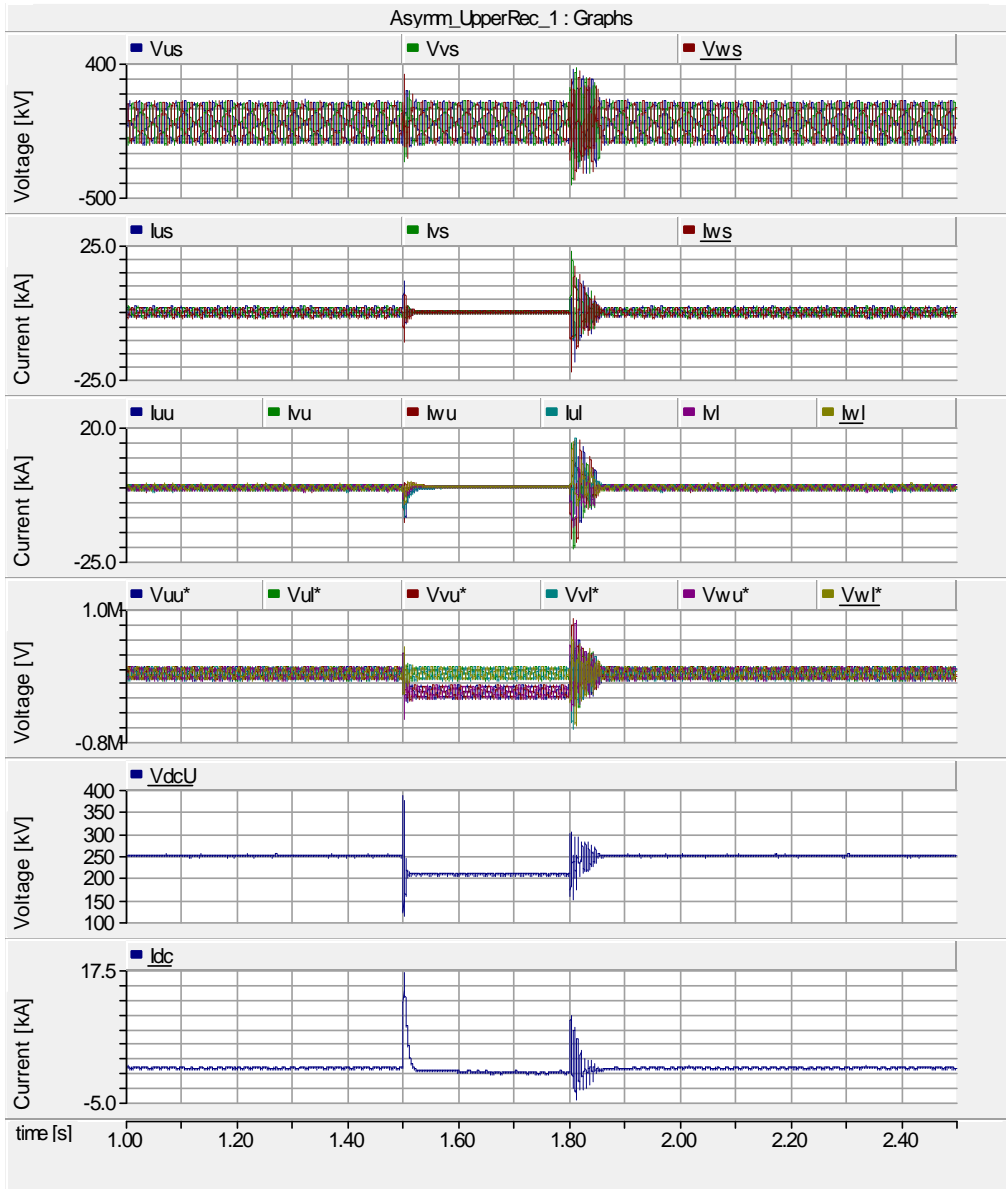


그림 4.30. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우 양의 극 voltage regulator ASYM-MMC의 시뮬레이션 결과 파형.

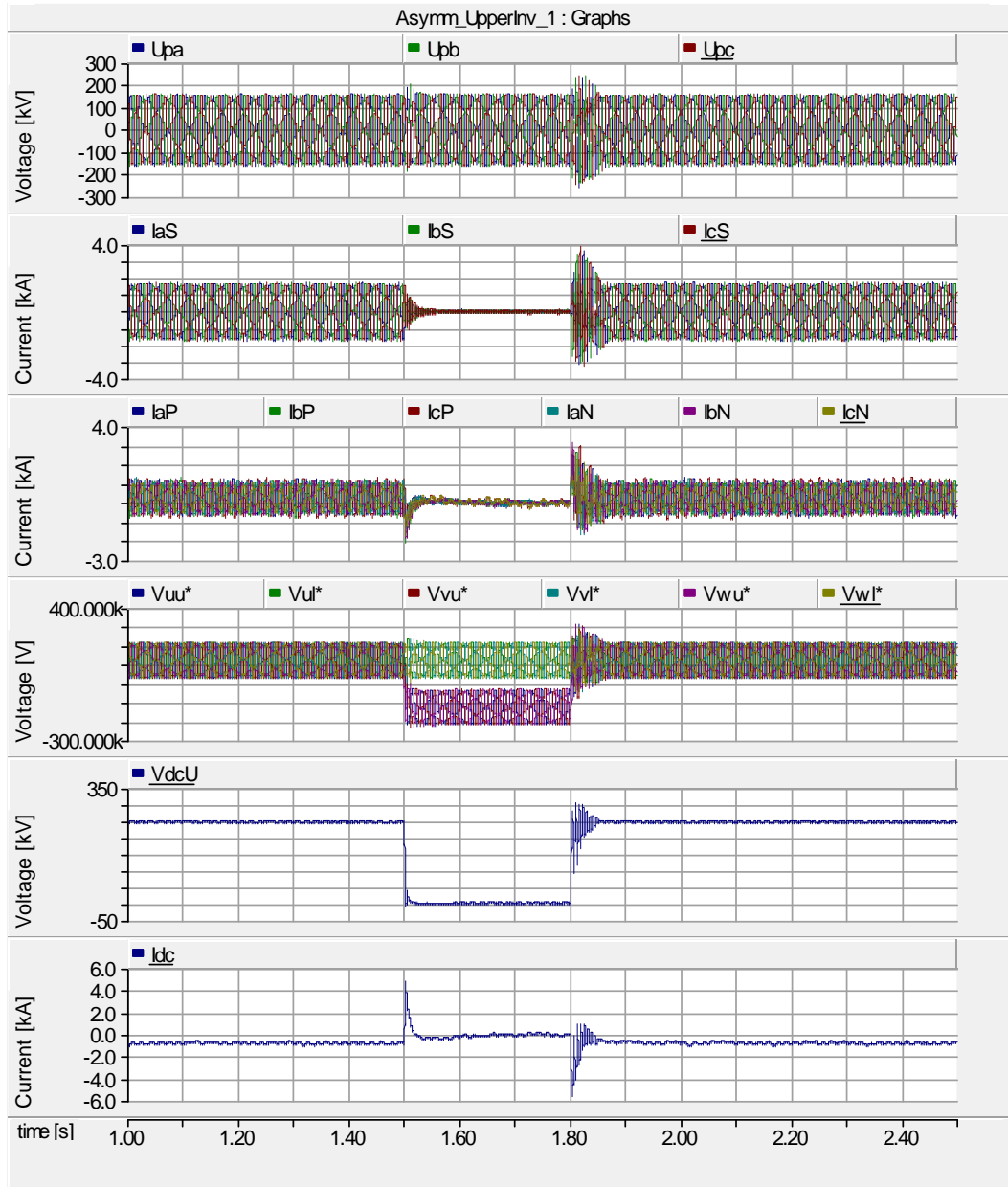


그림 4.31. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우 양의 극 power dispatcher ASYM-MMC의 시뮬레이션 결과 파형.

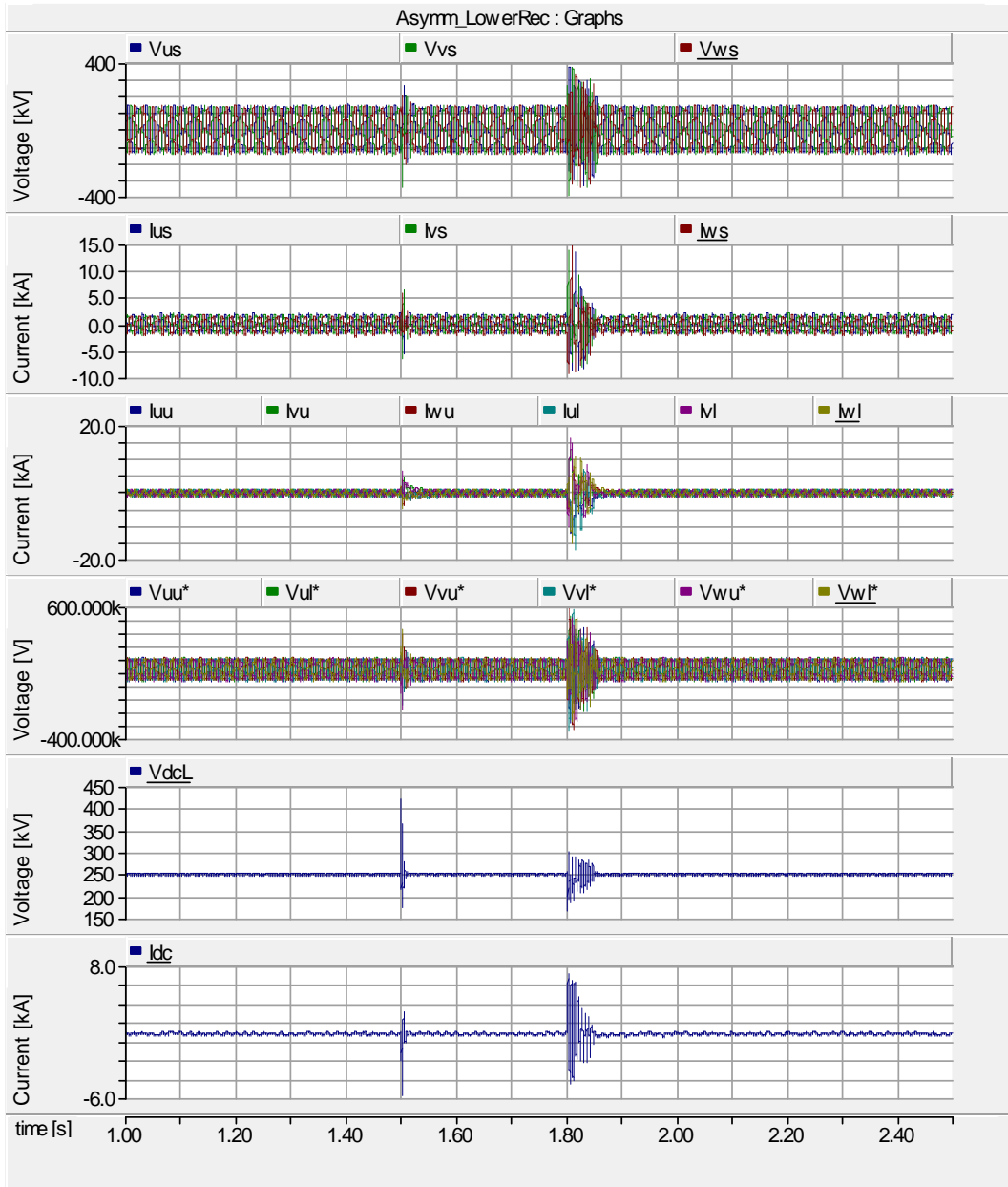


그림 4.32. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우  
 음의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.



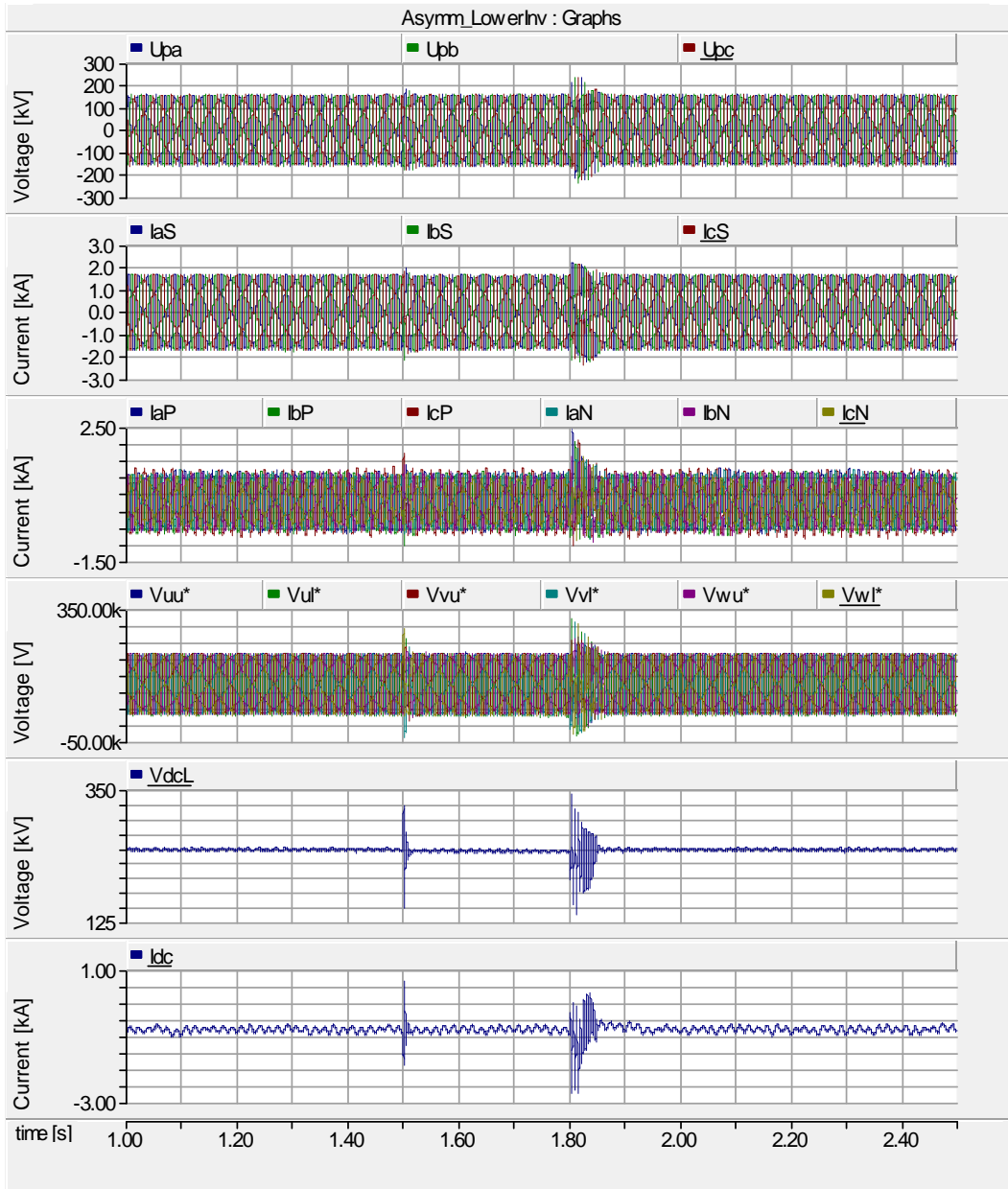


그림 4.33. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우  
 음의 극 power dispatcher ASYM-MMC 의 시뮬레이션 결과 파형.

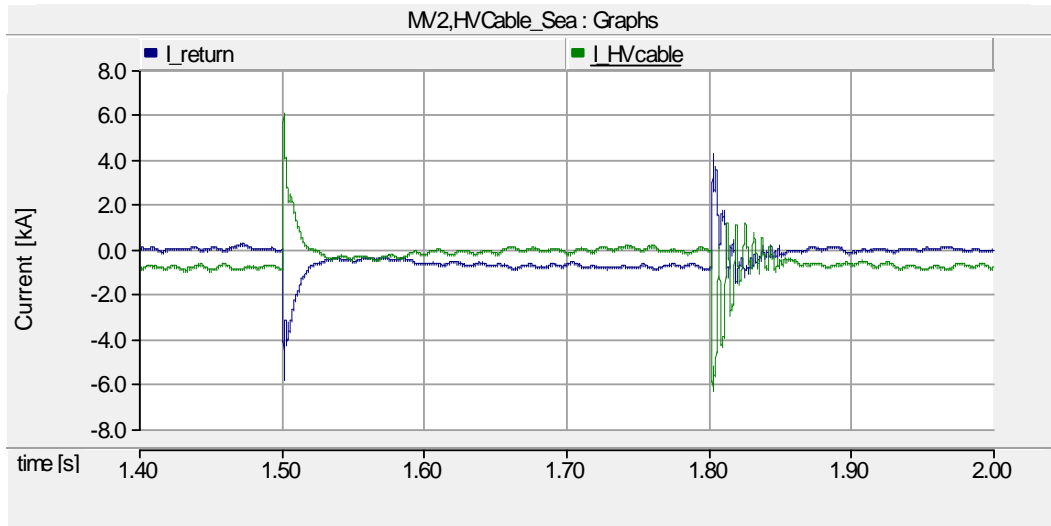


그림 4.34. 직류단 사고 회복 시 전압이 계단 형태로 회복하는 경우  
도체 귀로 선의 전류와 양의 극 고전압 케이블 전류.

2) 직류단 사고 회복 시 직류단 전압이 경사(ramp) 형태로 회복하는 경우:

시뮬레이션 결과를 그림 4.35 에서 그림 4.39 까지의 파형들로 나타내었다. 그림 4.35 와 그림 4.36 은 각각 양의 극의 직류 전압 제어 시스템(voltage regulator)과 급전 시스템(power dispatcher)의 결과 파형을 나타내며, 그림 4.37 과 그림 4.38 은 각각 음의 극의 직류 전압 제어 시스템과 급전 시스템의 결과 파형을 나타낸다. 그림 4.39 는 그림 4.28 에서 표시한 바와 같이, 도체 귀로 선의 전류와 양의 극 고전압 케이블 전류 파형을 나타낸다.

직류단 사고 회복 시에 직류단 전압이 경사 형태로 회복하는 경우에 그림 4.35 와 그림 4.36 의 직류단 전압과 전류 파형에서 알 수 있듯이, 양의 극의 두 직류단에 과도 현상이 발생하지 않는다. 이는 직류 라인에 진행과 발생 등의 문제를 야기하지 않으므로 안정되게 전압을 회복할 수 있다. 또한, 그림

4.37 과 그림 4.38 에서 확인할 수 있듯이, 전압 회복 시에 사고가 발생하지 않은 음의 극 시스템들은 양의 극으로부터 과급되는 외란이 없이 전력을 전송할 수 있다. 이러한 사고 시 동작 특성으로 인하여 HVDC 선진사(先進社)들은 FBSM-MMC 와 같은 DC FRT 능력과 동시에 사고 회복 특성이 좋은 전력변환 회로를 요구하고 있다[82].

이러한 회복 특성은 3 절에서 기술한  $\text{Symm.}\langle\text{III}\rangle$  (CCSM-MMC),  $\text{Symm.}\langle\text{V}\rangle$  (SYM-MMC),  $\text{Asymm.}\langle\text{II}\rangle$  (ASYM-MMC) 토폴로지를 적용한 시스템에서 가능하다. 이 3 가지의 토폴로지는 직류단 전압 합성 범위가 유연하므로 과도 특성이 좋으며, 사고 회복이 빠르다. 하지만,  $\text{Symm.}\langle\text{V}\rangle$ 는 3.1.2 절에서 분석하였듯이, 내부 에너지 불균형 문제로 인해 직류단 전압 합성에 제약을 가진다. 따라서, 본 시뮬레이션을 통하여 사고 대처 특성이 우수하고 비용적으로 가장 유리한  $\text{Asymm.}\langle\text{II}\rangle$  (ASYM-MMC)의 타당성을 확인할 수 있다.

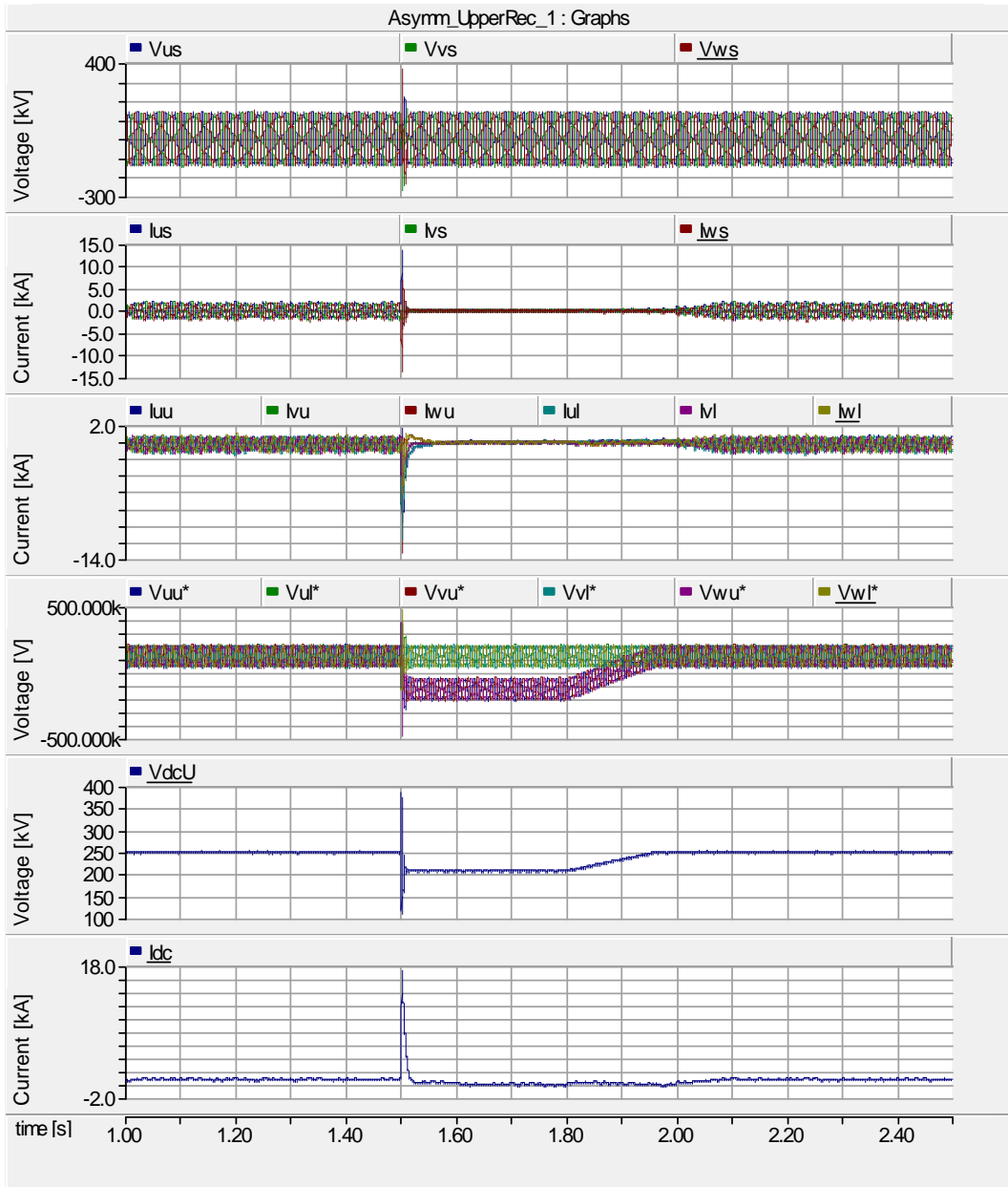


그림 4.35. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우 양의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.

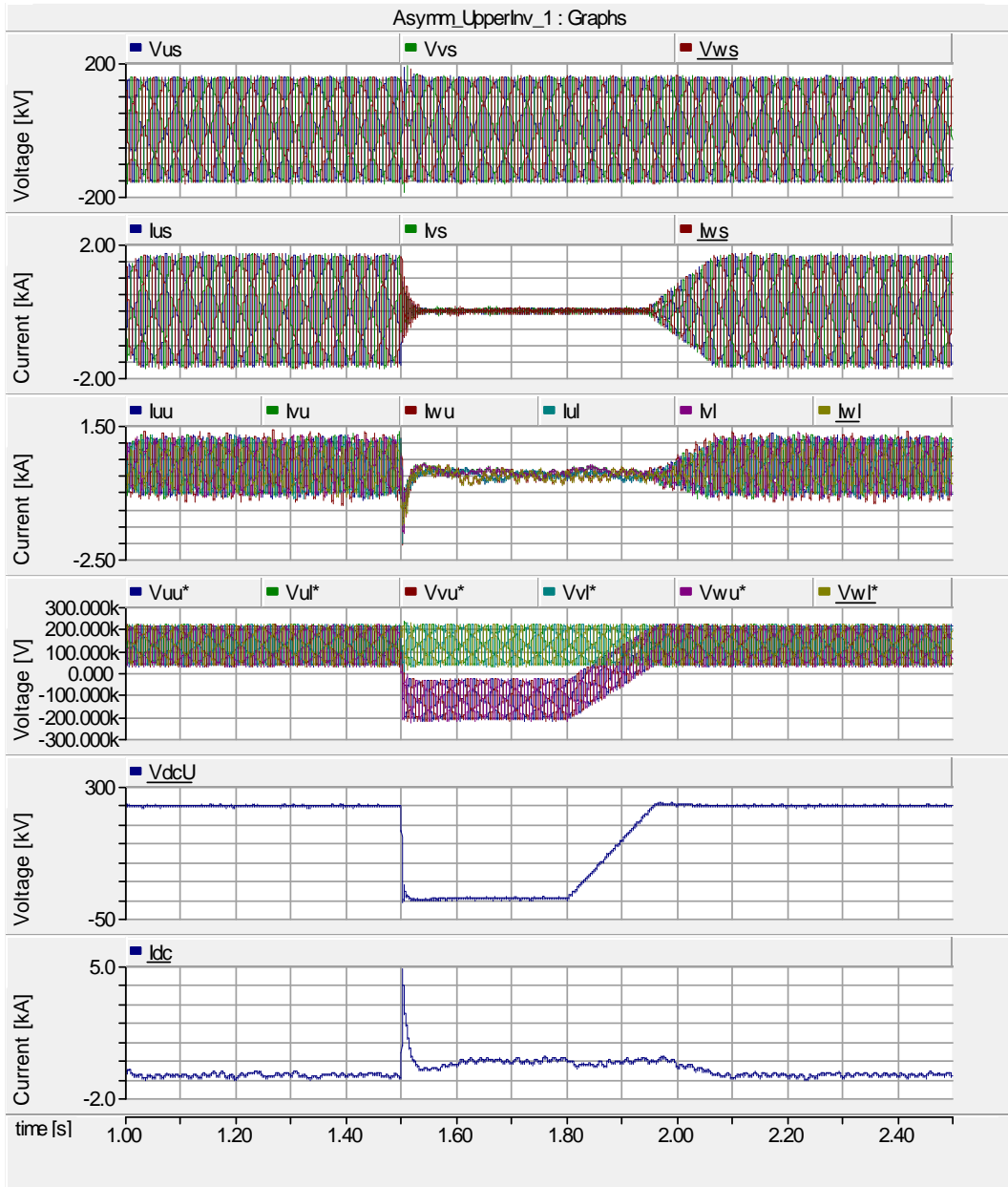


그림 4.36. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우 양의 극 power dispatcher ASYM-MMC 의 시뮬레이션 결과 파형.

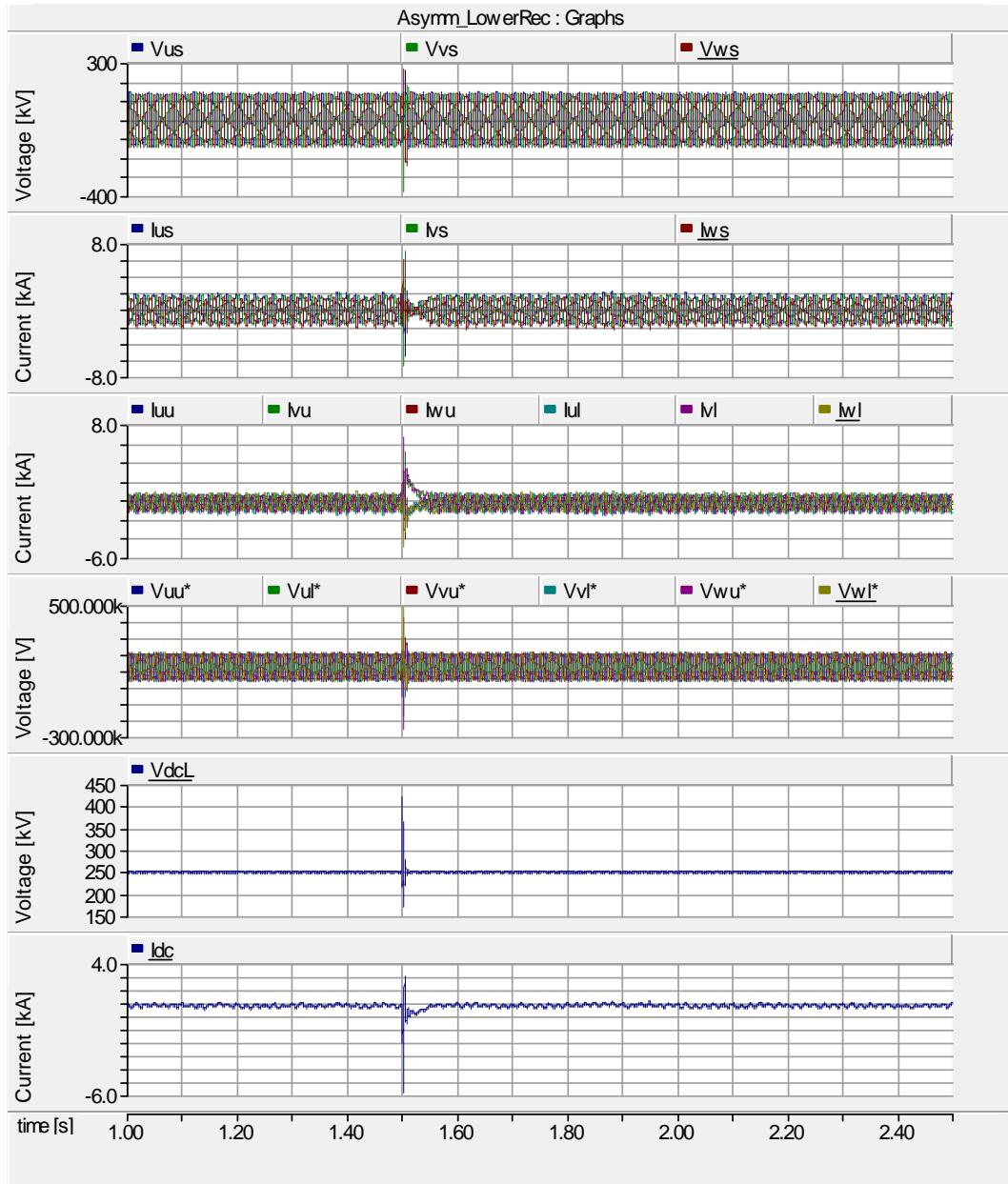


그림 4.37. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우  
 음의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.

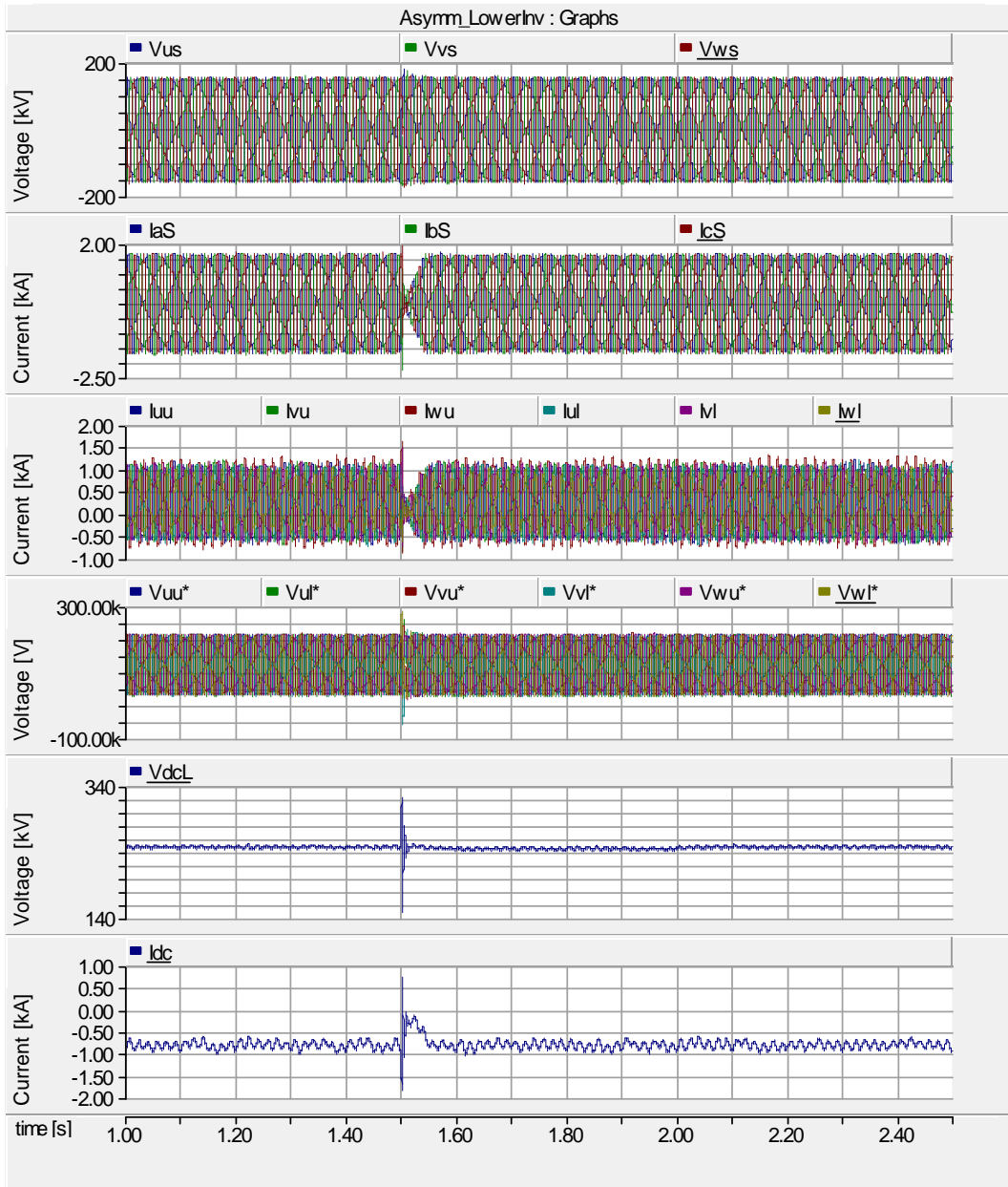


그림 4.38. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우  
 음의 극 power dispatcher ASYM-MMC 의 시뮬레이션 결과 파형.

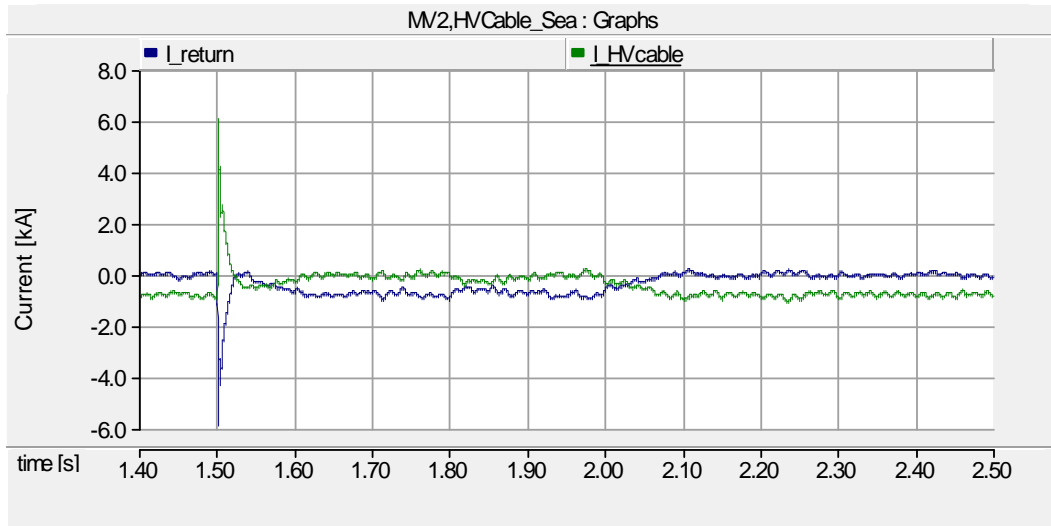


그림 4.39. 직류단 사고 회복 시 전압이 경사 형태로 회복하는 경우  
도체 귀로 선의 전류와 양의 극 고전압 케이블 전류.



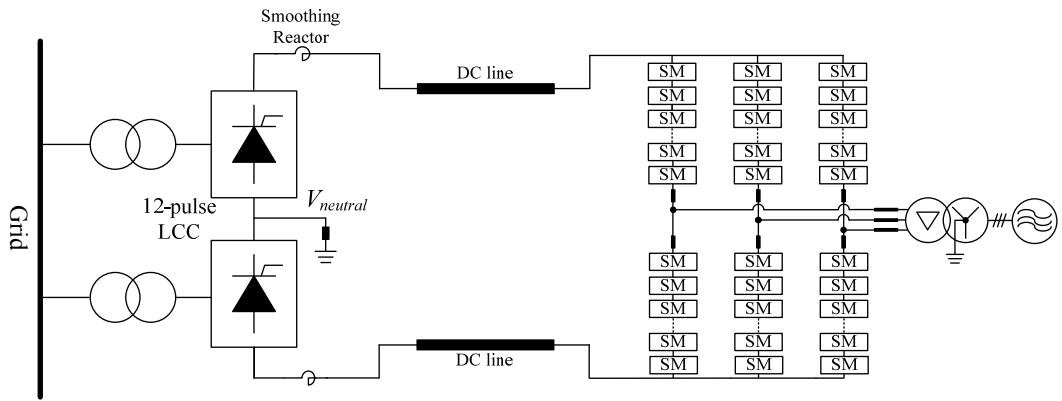
### 4.3. 양극 하이브리드 HVDC 전송 시스템

#### 4.3.1. 하이브리드 HVDC 전송 시스템의 원리와 ASYMM- MMC 의 적용

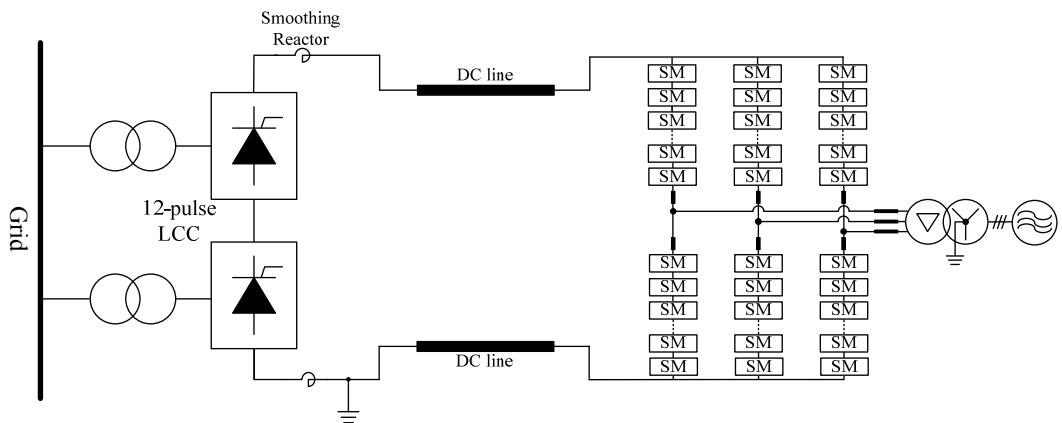
전류형 컨버터 간의 전력 전송 또는 전압형 컨버터 간의 전력 전송만을 기반으로 한 HVDC 시스템 외에도 전류형 컨버터(Line Commutated Converter, LCC)와 전압형 컨버터(Voltage Sourced Converter, VSC) 간의 하이브리드 HVDC 에 대한 연구도 진행되어왔다[83-86].

일반적으로 송전 시스템에서는 강한 계통(strong grid)으로부터 분산된 지역의 부하로 전력을 전달한다. 이러한 경우에 송전 단 스테이션의 부지확보문제 또는 사고 시 자체 기동 능력(black start)은 중요한 요소가 아니며, 효율과 정격 용량 등이 고려되어야 한다. 따라서 이러한 송전 단 컨버터는 기술의 성숙도가 높고 효율이 뛰어난 전류형 HVDC 시스템을 사용하는 것이 유리할 수 있다. 하지만 수전 단이 도심 지역 또는 해상에 위치하거나 수동 부하를 구동하는 경우라면 설치 면적이 작고 자체 기동 능력을 가진 전압형 HVDC 시스템을 사용하는 것이 좋다. 따라서 송전 단의 LCC 와 수전 단의 VSC 가 결합된 하이브리드 구조를 사용할 수 있다. 즉, 송전 단에는 높은 효율과 큰 정격용량을 가진 전류형 HVDC 를, 분산된 수전 단에는 중 전력(medium power)의 전압형 HVDC 를 사용하여 하이브리드 HVDC 송전 시스템을 구성할 수 있다. 한편, 신재생 에너지 연계 시스템에서는 발전된 전력을 전압형인 송전 단으로부터 전류형의 수전 단으로 보내기도 한다[83-84].

일반적인 하이브리드 HVDC 시스템의 원리는 다음과 같다. 전류형인 LCC-HVDC 시스템은 DC 단 전류를 일정하게 제어하고, 전압형인 VSC-HVDC 시스템은 DC 단 전송전력을 조정하기 위해 DC 단 전압을 제어한다. VSC는 자기소호(self-extinction) 기능이 있기 때문에, AC 계통에 독립적으로 전압과 주파수 안정도를 유지할 수 있다. 즉, 유효 및 무효 전력을 독립적으로 제어할 수 있으므로, AC 계통으로 무효전력을 공급받을 필요가 없으며, 오히려 AC 계통에 무효전력 공급을 위한 STATCOM 으로의 기능도 가질 수 있다. 따라서, 사고 시에도 AC 계통의 전압과 전력 각의 안정도를 매우 향상시킬 수 있으며, 사고 후 빠르게 정상상태로 복귀할 수 있다. 따라서, 하이브리드 HVDC 전력 전송 시스템을 구현함으로써, AC 계통의 강건도 및 계통 망의 상황에 따라 유연하게 직류 송전 망을 구성할 수 있으며, 전류형 HVDC 를 포함한 멀티터미널 HVDC 구축에 이점을 가진다.



(a)



(b)

그림 4.40. MMC 를 적용한 단극 Hybrid HVDC 시스템의 회로 구성도.

(a) 대칭 단극 시스템. (b) 비대칭 단극 시스템.

대칭 단극 하이브리드 HVDC 송전시스템의 기본 구조는 그림 4.40(a)와 같으며, 비대칭 단극 하이브리드 HVDC 송전시스템 구조는 그림 4.40(b)와 같다. 대칭 단극 전압형 HVDC 시스템에서의 ASYM-MMC 적용은 직류단 pole-to-ground 사고 시에 접지와 컨버터 사이에 직류 성분의 common mode

전압을 발생시킨다. 이는 시스템 절연에 나쁜 영향을 미치므로 ASYM-MMC 를 대칭 단극 전압형 시스템에 적용하는 것은 불리하다. 따라서, 4.1 절에서는 비대칭 단극 시스템만 다루었고, 4.2 절의 양극 시스템은 비대칭 단극 시스템이 접지를 기준으로 대칭인 형태이므로 ASYM-MMC 의 적용에 문제가 없다. 한편, 일반적으로 하이브리드 HVDC 시스템의 전류형 컨버터는 직류단 일정 전류 제어를 수행하며, 전압형 컨버터가 직류단 전압 제어를 수행한다. 따라서, 직류단 전압은 전압 제어를 수행하는 전압형 컨버터에 의존하므로 ASYM-MMC 의 적용은 비대칭 단극 뿐만 아니라 대칭 단극 하이브리드 HVDC 송전시스템에도 적용 가능하다.

4.3.2. ASYM-MMC 기반의 양극 하이브리드 HVDC 시스템 시뮬레이션

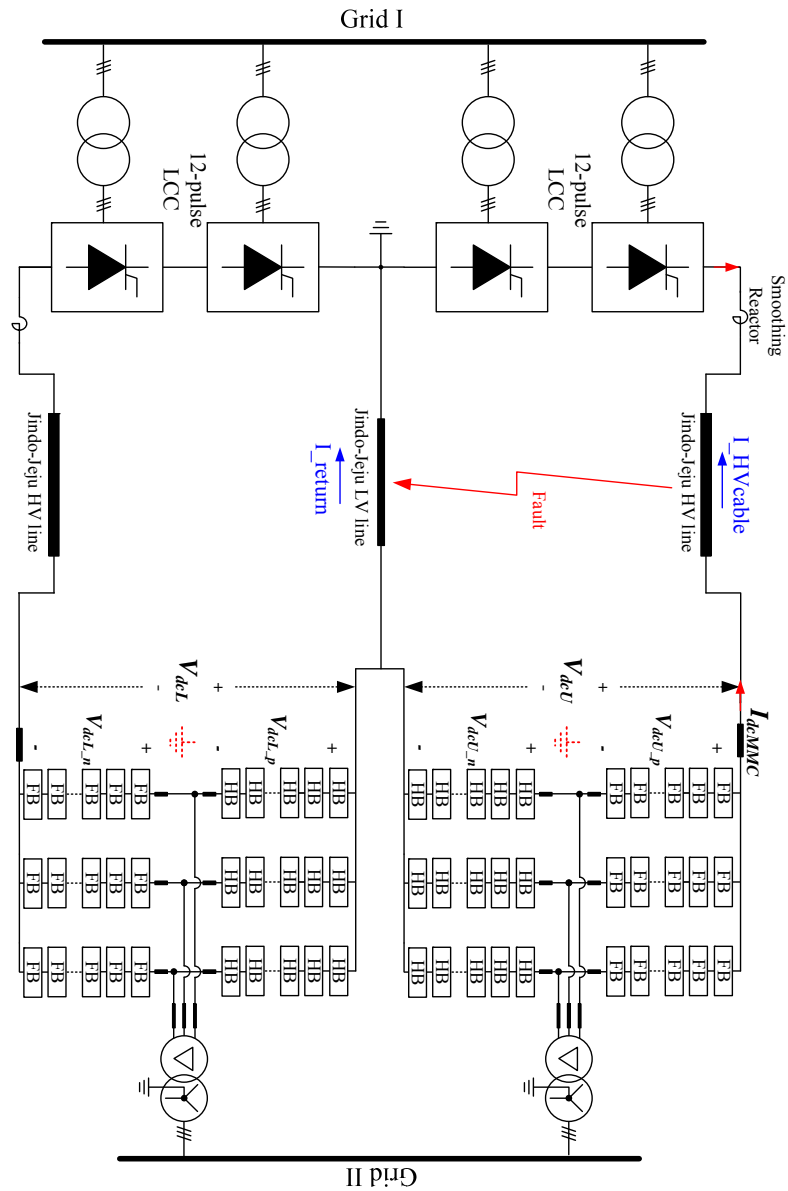


그림 4.41. 양극 하이브리드 HVDC 전송 시스템의 구조도.

본 절에서는 직류단 사고를 가정한 PSCAD 시뮬레이션을 통하여, 사고 제어에 관해서 논의하고 검증한다. 4.2.2 절에서 논의한 결과로, 그림 4.41 은 ASYM-MMC 는 접지 쪽의 암은 HBSM 으로, 고압 단 쪽은 FBSM 으로 이루어져 있다. 그림 4.41 의 하나의 단극 시스템은 200MW 의 정격 전력 전송능력을 가지므로, 양극 하이브리드 HVDC 시스템은 총 400MW 의 정격 전력 전송능력을 가진다. 본 논문의 양극 HVDC 시스템 시뮬레이션은 그림 4.41 과 같이, 도체 귀로 방식을 사용하는 진도-제주 2 기 전류형 HVDC 시스템을 기반으로 한다. 강 계통(strong grid)인 진도 쪽은 전류형으로 구성하였으며, 상대적으로 약 계통(weak grid)인 제주는 전압형으로 구성하였다. 진도-제주 HVDC #2 의 교류 계통과 HVDC 케이블 라인의 제정수를 동일하게 사용하여 PSCAD 시뮬레이션을 수행하였다. 시뮬레이션 제정수는 부록 B.2 에 기술하였다. 본 논문에서는 컨버터의 동작 특성에 집중하여 논의를 전개하였으므로, 부록의 그림 B.2 와 같은 집중 정수 회로를 이용하여 HVDC 라인을 구성하고 시뮬레이션 하였다.

본 절에서는 4.2.3 절과 마찬가지로 직류단 사고 상황을 모의하였다. 사고 발생 후, 사고 부위의 아크(arc)가 소멸되고 이온화되었던 공기가 절연회복(deionization)을 이루는 시간은 일반적으로 약 300ms 정도 이므로[81], 본 시뮬레이션에서도 300ms 로 가정하였다. 또한, 직류단 사고의 경우, 컨버터의 직류단 전류의 크기를 측정하여 일정한 크기 이상의 전류를 검출하면 사고로 판단한다. 본 시뮬레이션에서는 사고 판별 기준 전류를 1.25kA 로 설정하였다. 또한, 재 기동 과정에서 직류단 전압을 경사(ramp)

형태로 합성하였으며, 직류단 전압 회복에 걸리는 시간은 150ms 로 설정하였다[81].

본 시뮬레이션에서는 양극 중 양의 극(positive pole)의 직류단 사고를 모의하였다. 1.5 초 시점에서 직류단 사고를 모의하였으며, 직류단 사고 발생 시에 직류단 사고 전류를 검출하면 직류 전압 제어를 수행하는 MMC (voltage regulator)는 직류단 전압을 0V 로 합성하고, 급전 모드로 동작하는 LCC 는 사고와 상관없이 일정 전류 제어를 수행한다.

각 파형들의 범례(legend)는 다음과 같이 표기하였다. U, V, W 의 3 상으로 이루어진 MMC 단 교류 상전압은 ( $V_{us}$ ,  $V_{vs}$ ,  $V_{ws}$ )로 표기하였으며, MMC 교류 상전류는 ( $I_{us}$ ,  $I_{vs}$ ,  $I_{ws}$ )로, MMC 상단 암전류는 ( $I_{uu}$ ,  $I_{vu}$ ,  $I_{wu}$ ), 하단 암전류는 ( $I_{ul}$ ,  $I_{vl}$ ,  $I_{wl}$ ), 상단 암 전압 지령은 ( $V_{uu}^*$ ,  $V_{vu}^*$ ,  $V_{wu}^*$ ), 하단 암 전압 지령은 ( $V_{ul}^*$ ,  $V_{vl}^*$ ,  $V_{wl}^*$ )으로, 양의 극 직류 단 전압은  $V_{dcU}$ , 음의 극 직류 단 전압은  $V_{dcL}$  로, 직류 단 전류는  $I_{dc}$  로 나타내었다. 또한, LCC 의 계통 전압은  $Lcc\_grid\_voltage$  로, LCC 계통 전류는  $Lcc\_grid\_current$  로 나타내었다. 그리고, 도체 귀로선의 전류는  $I_{return}$ , 양의 극 고전압 케이블의 전류는  $I_{HVcable}$  로 나타내었다.

본 절에서의 모든 시뮬레이션은 양의 극과 음의 극의 전력 전송량이 모두 정격 전력인 200MW 이며, 양극 하이브리드 HVDC 시스템 전체의 전력 전송량은 400MW 로 진도-제주 HVDC #2 의 정격 전력 전송량과 같다.

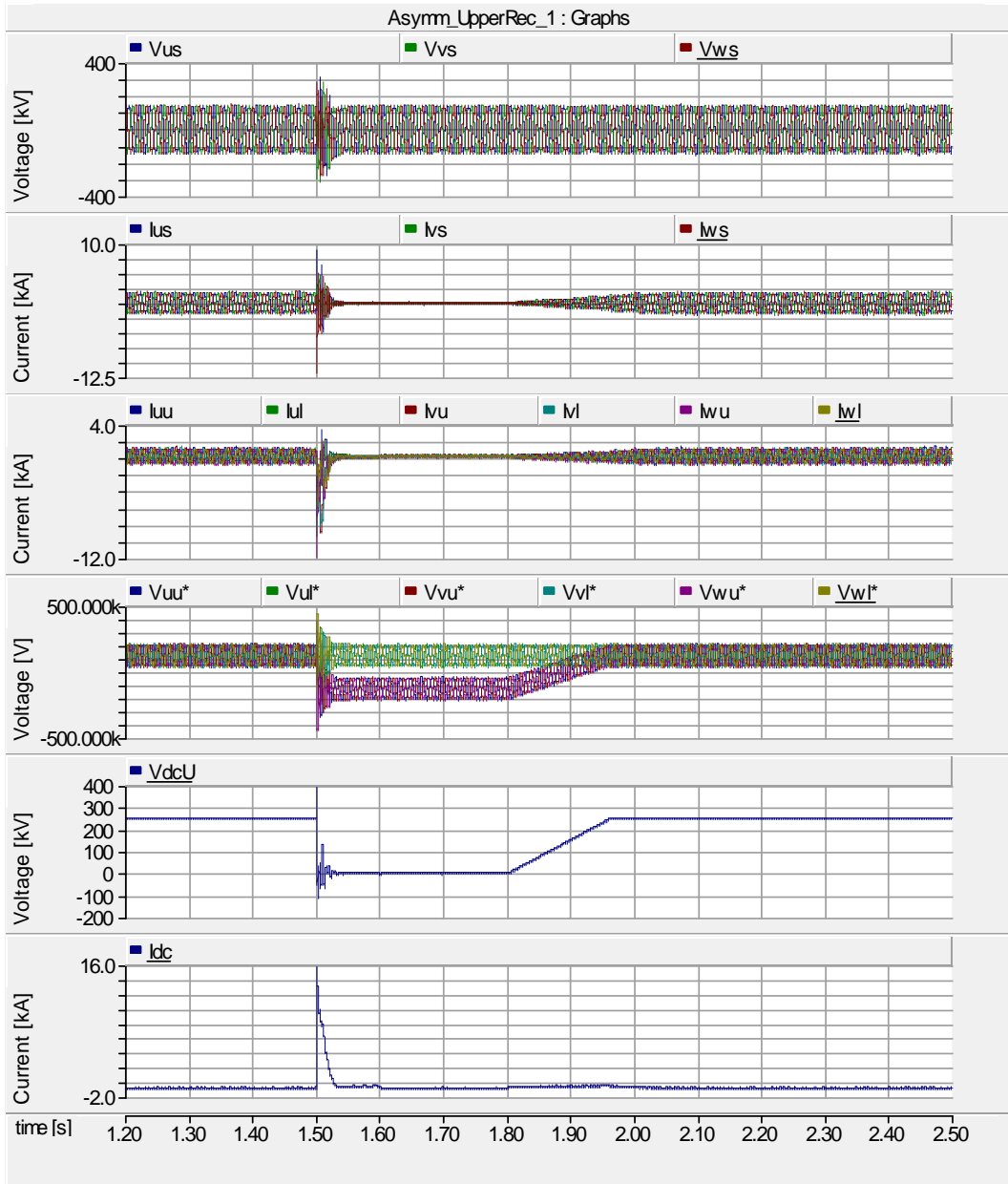


그림 4.42. 직류단 사고 발생 및 회복 시

양의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.



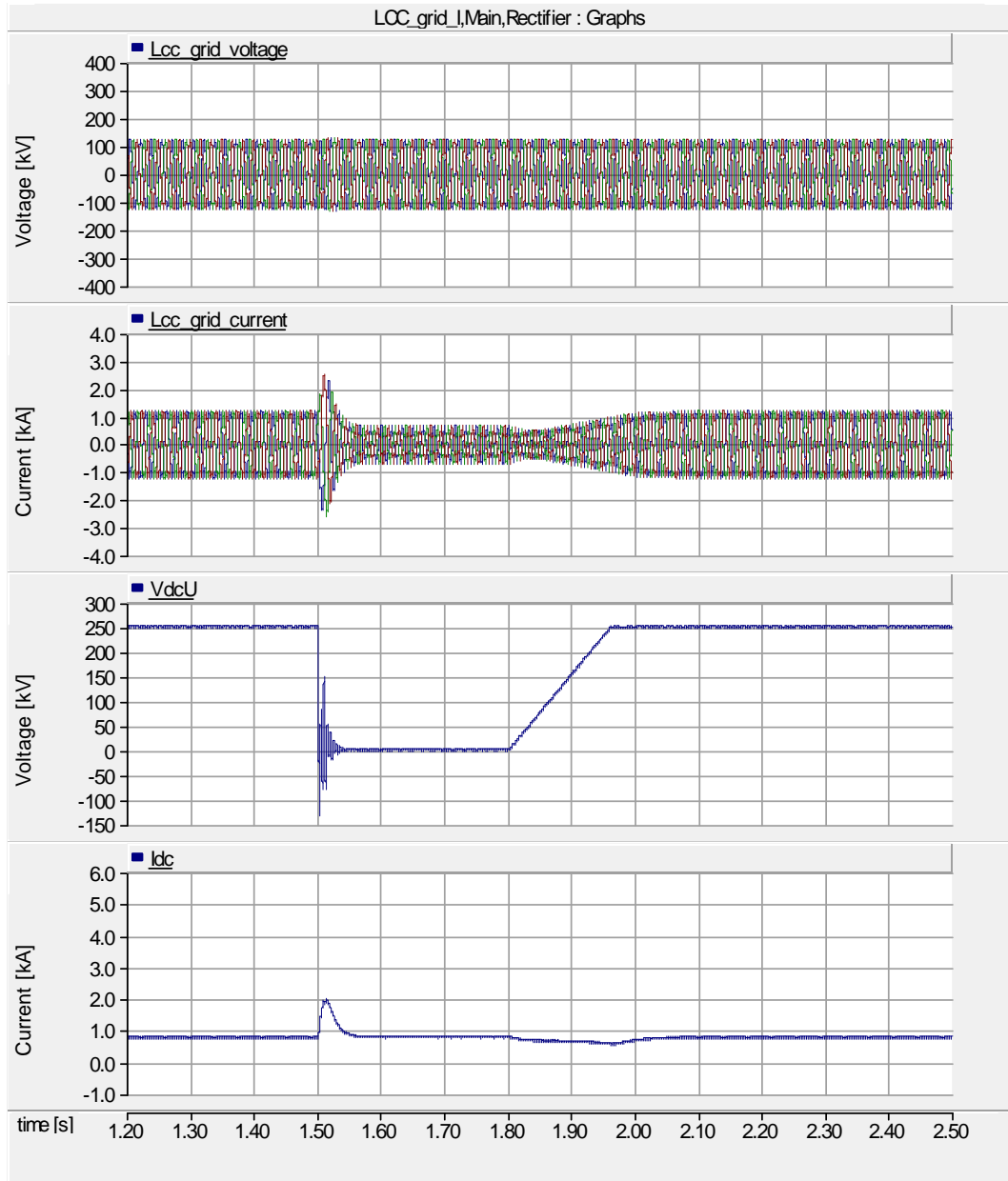


그림 4.43. 직류단 사고 발생 및 회복 시  
양의 극 LCC의 시뮬레이션 결과 파형.

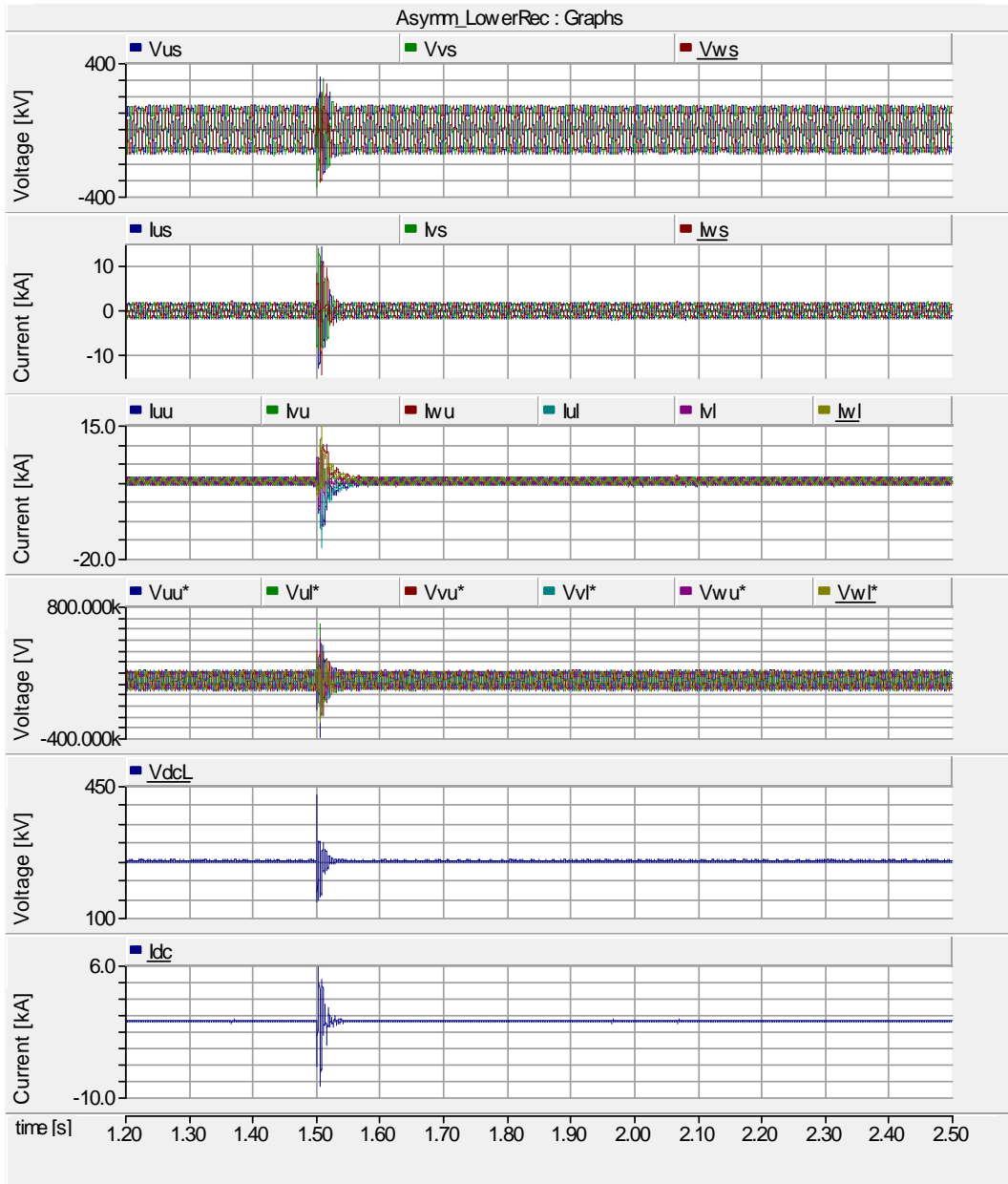


그림 4.44. 직류단 사고 발생 및 회복 시

음의 극 voltage regulator ASYM-MMC 의 시뮬레이션 결과 파형.

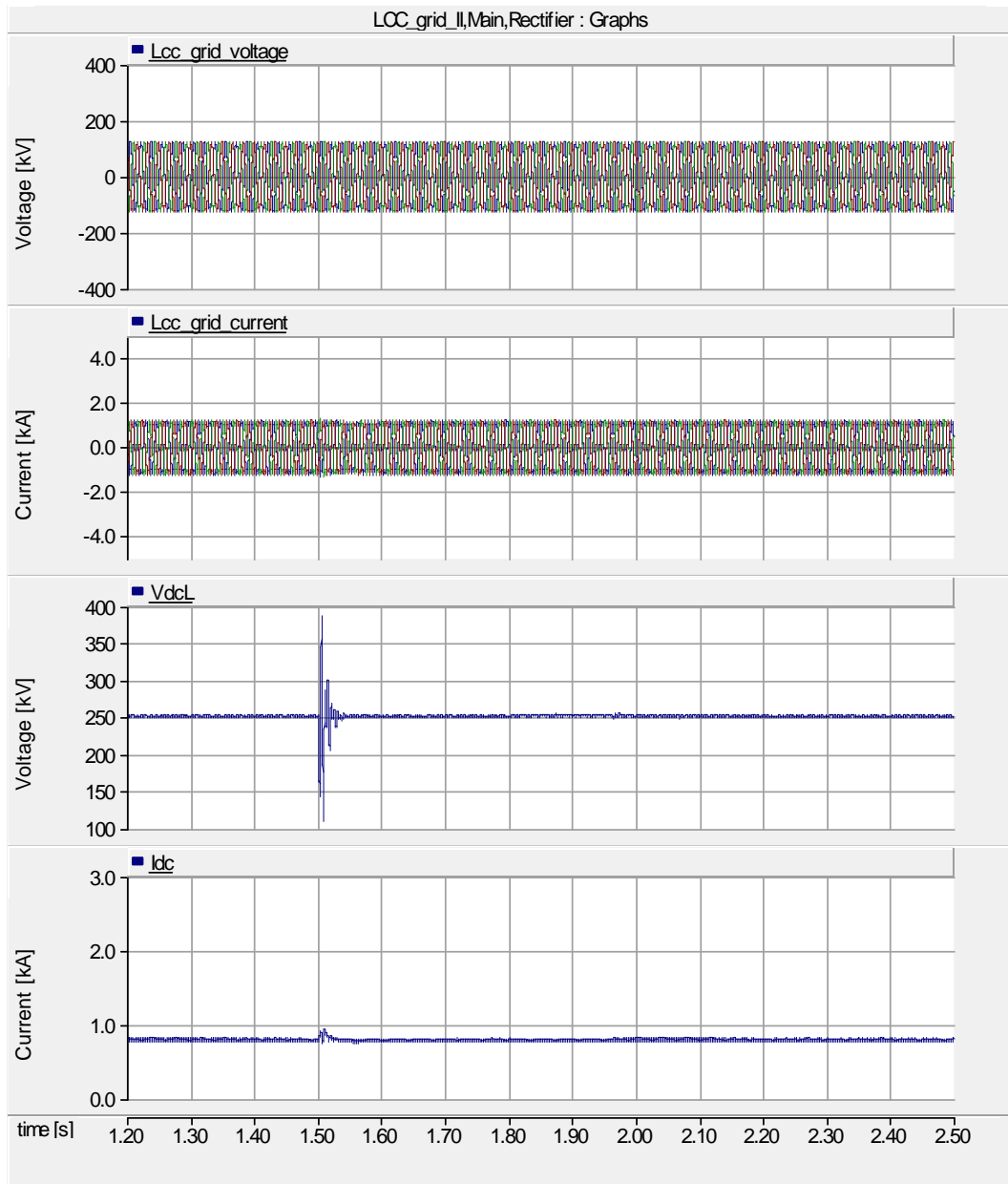


그림 4.45. 직류단 사고 발생 및 회복 시  
음의 극 LCC의 시뮬레이션 결과 파형.

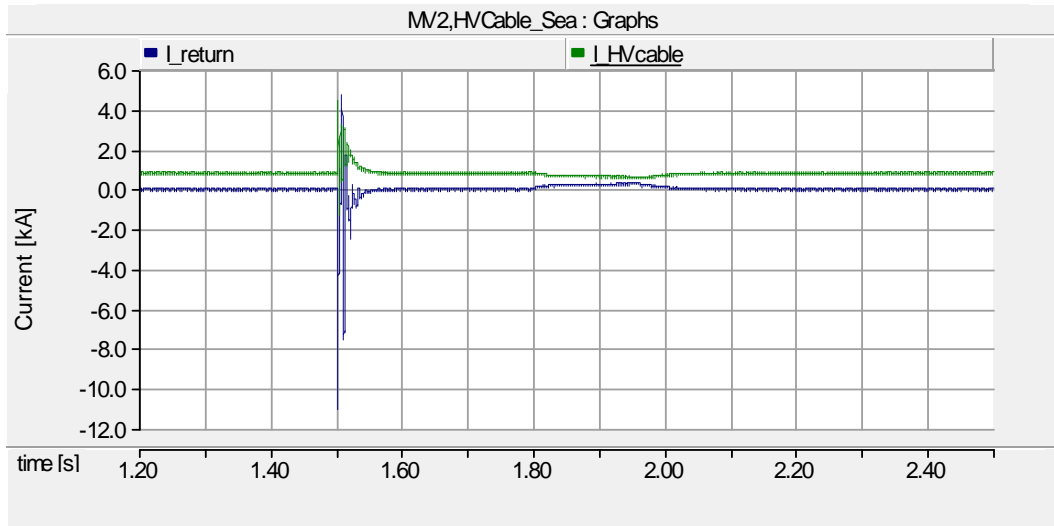


그림 4.46. 직류단 사고 발생 및 회복 시  
도체 귀로 선의 전류와 양의 극 고전압 케이블 전류.

시뮬레이션 결과를 그림 4.42 에서 그림 4.46 까지의 파형들로 나타내었다. 그림 4.42 와 그림 4.43 은 각각 양의 극의 직류 전압 제어(voltage regulation) 모드로 동작하는 MMC 시스템과 LCC 시스템의 결과 파형을 나타내며, 그림 4.44 와 그림 4.45 는 각각 음의 극의 직류 전압 제어 MMC 시스템과 LCC 시스템의 결과 파형을 나타낸다. 그림 4.46 은 그림 4.41 에서 표시한 바와 같이, 도체 귀로 선의 전류와 양의 극 고전압 케이블 전류 파형을 나타낸다.

직류단 사고 회복 시에 직류단 전압이 경사 형태로 회복하는 경우에 그림 4.42 와 그림 4.43 의 직류단 전압과 전류 파형에서 알 수 있듯이, 양의 극의 두 직류단에 과도 현상이 발생하지 않는다. 이는 직류 라인에 진행과 발생 등의 문제를 야기하지 않으므로 안정되게 전압을 회복할 수 있다. 또한, 그림 4.44 와 그림 4.45 에서 확인할 수 있듯이, 전압 회복 시에 사고가 발생하지

않은 음의 극 시스템들은 양의 극으로부터 파급되는 외란 없이 전력을 전송할 수 있다. 또한, 그림 4.46 에서 확인할 수 있듯이, 전류형 HVDC 는 일정 전류 제어를 수행하므로 사고 시에도 항상 일정 전류가 고압 단 케이블로 흐르는 것을 확인할 수 있다.

본 시뮬레이션 결과로 알 수 있듯이, ASYM-MMC 는 양극 하이브리드 HVDC 시스템에 대한 적용에 있어서 사고 대처 특성이 우수하고 비용적으로 가장 유리하다는 것을 확인할 수 있다.

## 5. 양극 HVDC 전송 시스템을 위한 ASYM-MMC 의 실험 결과

본 장에서는 ASYM-MMC 의 사고 대처 동작을 확인하기 위하여 축소 모델을 제작하고 축소 실험을 통해 그 동작을 검증하였다. 실험에 사용된 하나의 축소 실험 세트는 정격 용량을 9kVA 로 설계하였으며, 암 당 6 개의 서브모듈을 가지므로 총 36 개의 서브모듈로 이루어져 있다. MMC 의 교류단 선간 rms 전압은 110V 이며, 직류단 전압은 300V 로 설정하였다. 실험에 사용된 MMC 제정수는 부록 C 와 같다. 양극 전압형 및 하이브리드 HVDC 를 모의하기 위해서 위의 MMC 축소 실험 세트 2 개를 이용하여 직류단 전압을  $\pm 300V$  로 설정하여 실험을 수행하였다.

### 5.1. ASYM-MMC 의 사고 시 균형 제어 알고리즘 검증

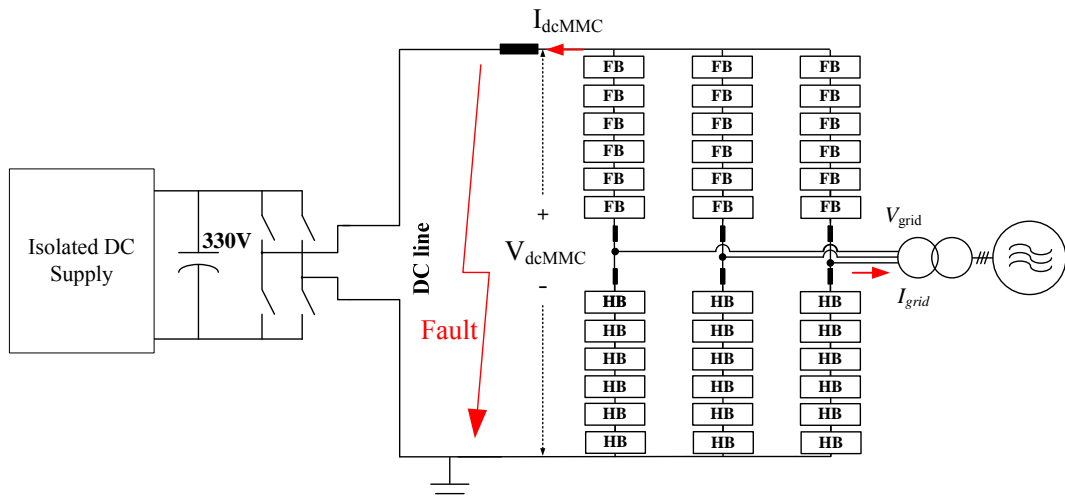


그림 5.1. 축소 실험에 사용된 비대칭 단극 ASYM-MMC 시스템 회로도.

그림 5.1 은 축소 실험에 사용된 비대칭 단극 ASYM-MMC 시스템 회로도를 나타낸다. MMC 는 전압제어 모드로 동작하며, 반대쪽은 풀-브릿지 회로로 구성하여 급전 모드로 동작한다. 그림 5.2 는 직류단 사고시에 제안한 레그 에너지 제어기를 적용하지 않은 경우의 결과 파형을 나타낸다. 그림에서 보듯이, 사고 시에 직류단 전압이 0V 가 되면서 정상운전 균형제어기가 동작하지 않으므로, 3 상 레그 에너지에 불평형이 발생하는 것을 볼 수 있다.

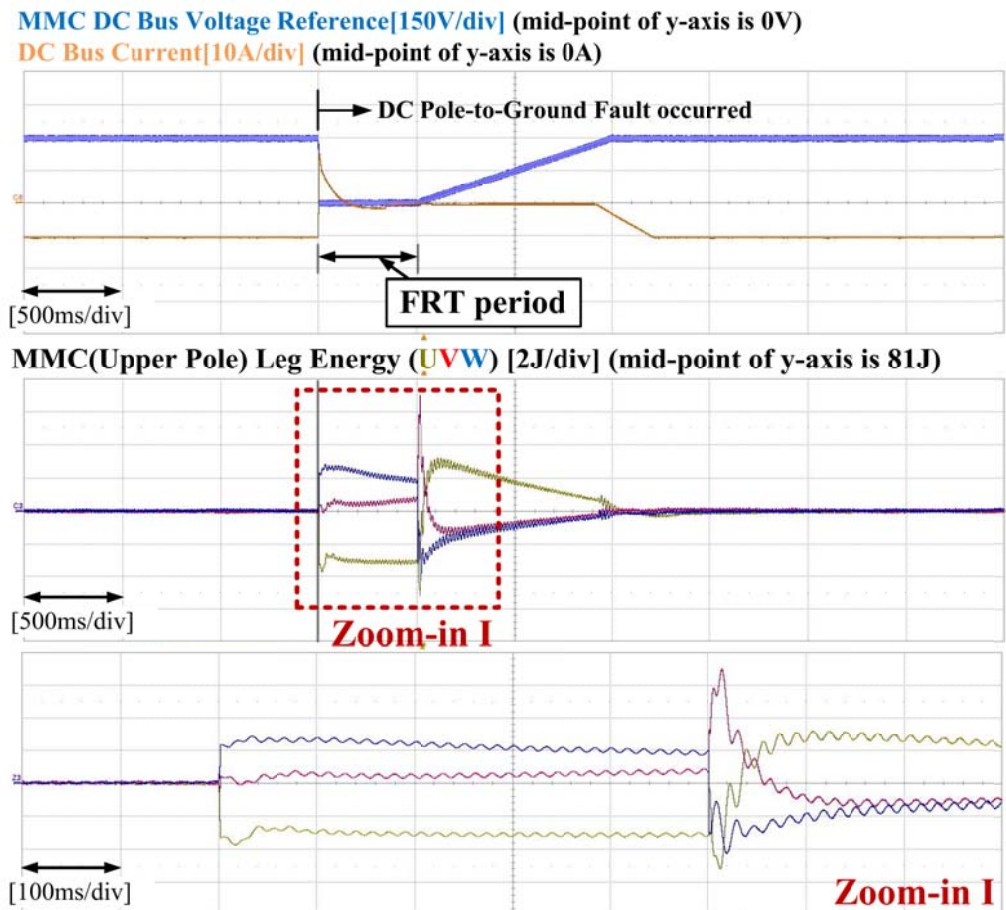


그림 5.2. 사고 시 레그 에너지를 제어하지 않은 경우의 실험 결과

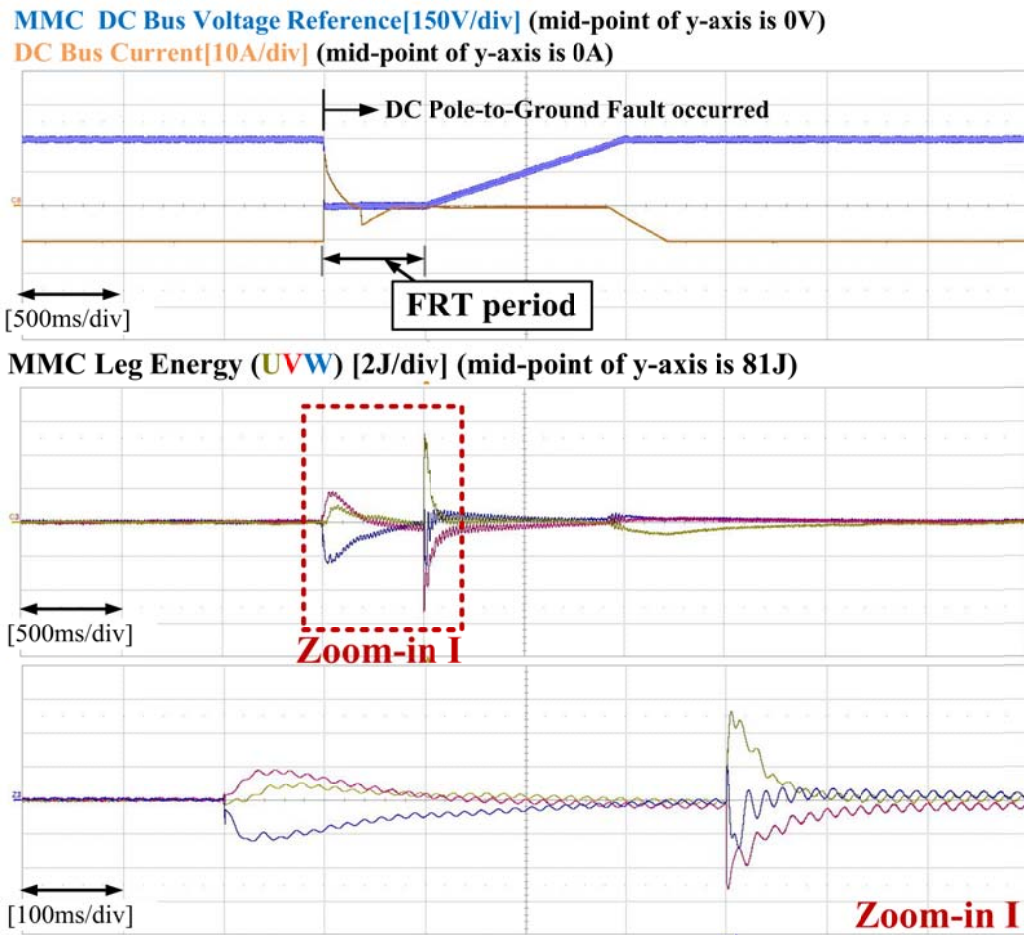


그림 5.3. 사고 시 전압 주입법을 적용한 경우 3상 레그 에너지.



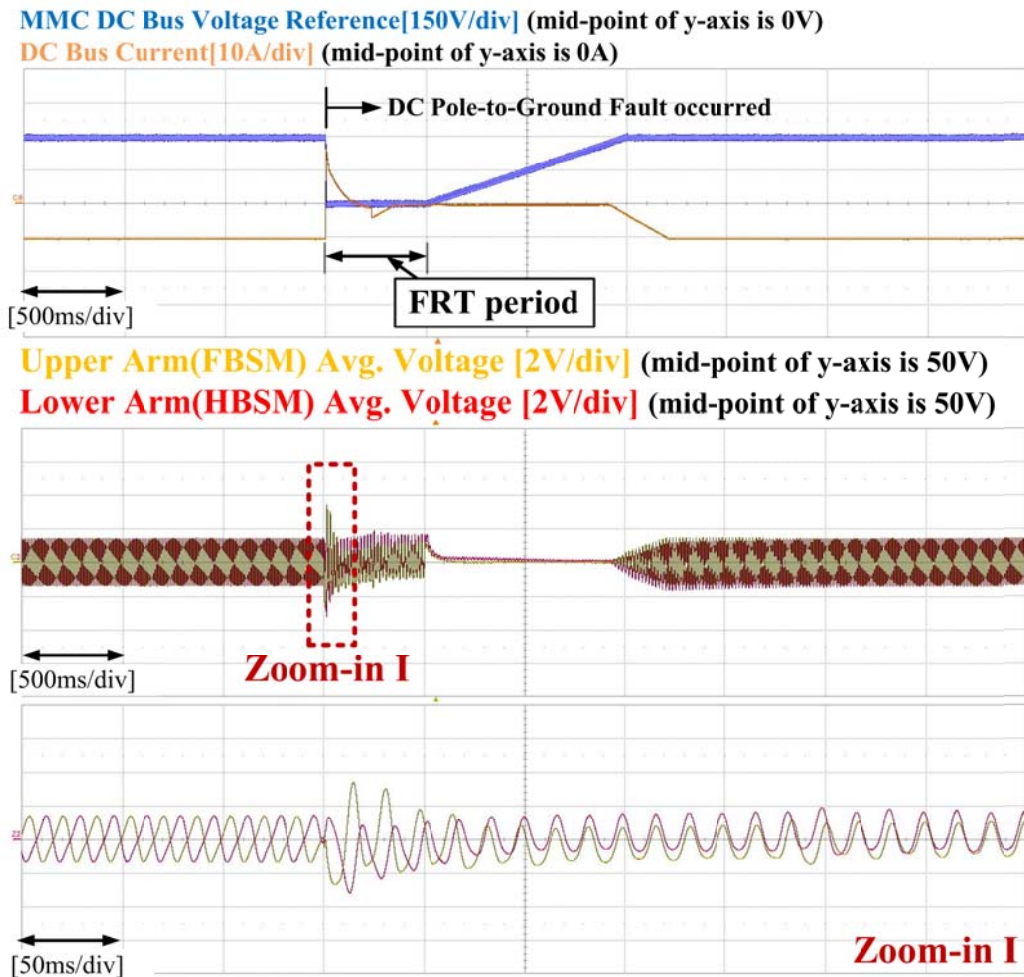


그림 5.4. 사고 시 전압 주입법을 적용한 경우,  
 상단 및 하단 암 캐패시터 평균 전압.

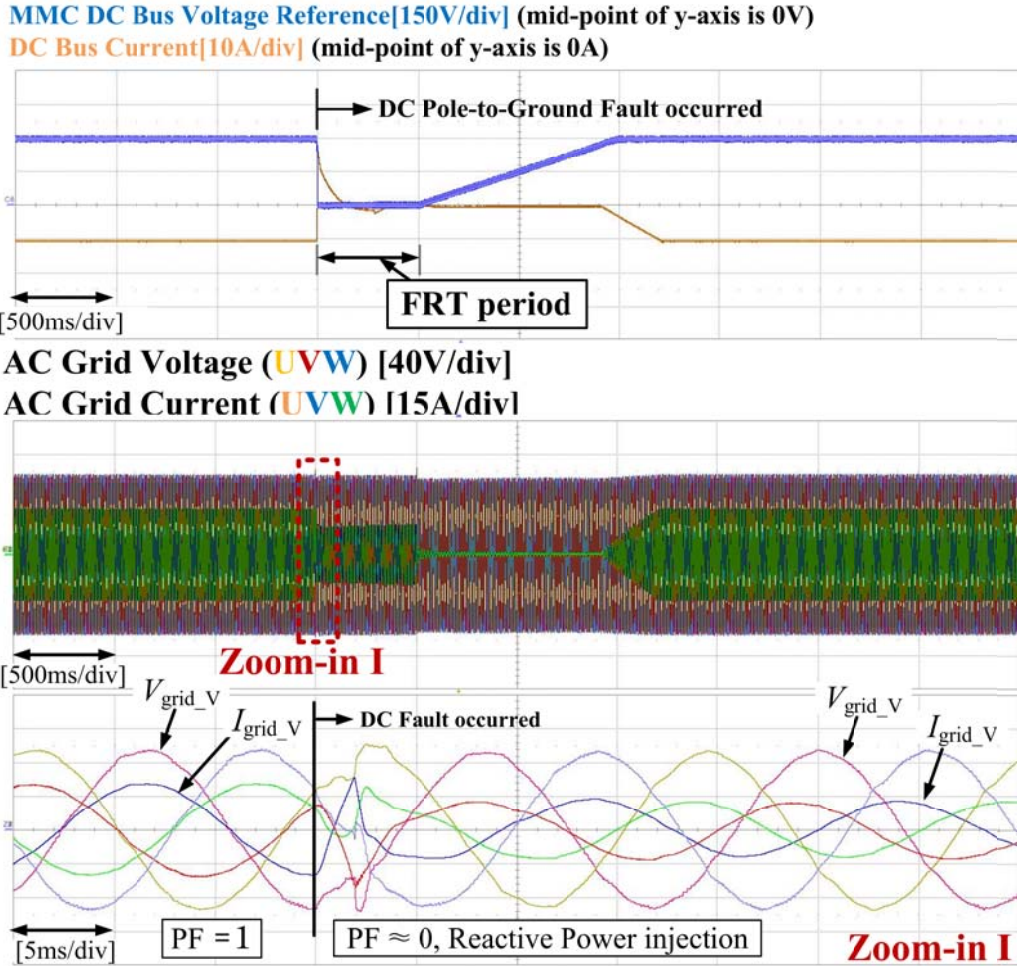


그림 5.5. 사고 시 전압 주입법을 적용한 경우, 계통 전압과 전류.

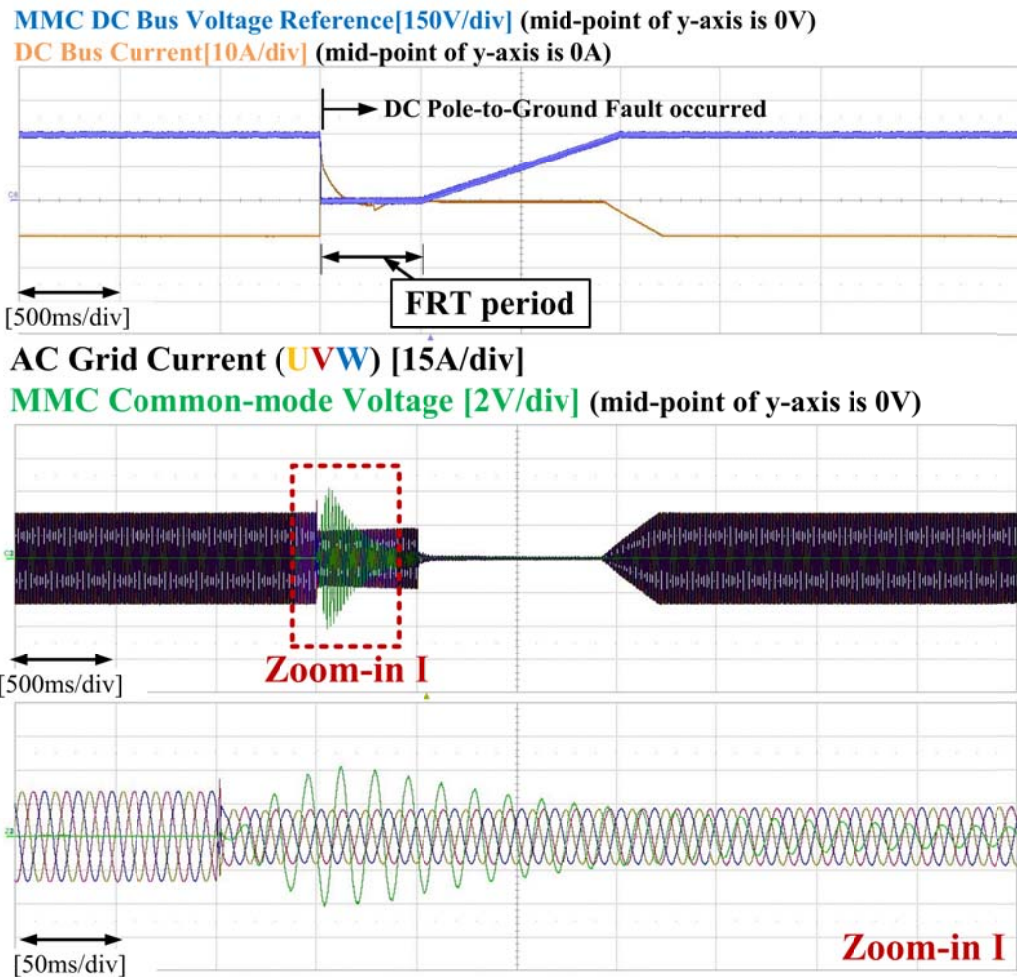


그림 5.6. 사고 시 전압 주입법을 적용한 경우, 계통 전류 및 읍셋 전압(common mode voltage).

그림 5.3 에서 그림 5.6 은 직류단 사고 시 전압 주입법을 이용한 균형 제어 실험 결과 파형이다. 그림 5.3 에서 보듯이, 사고 시에 4.1.2.2 절의 전압 주입법을 이용한 3 상 레그 에너지 균형제어기가 동작하게 되면, 레그 에너지 불평형이 해소됨을 확인할 수 있다. 그림 5.4 는 상단 및 하단 암 캐패시터 평균전압 파형을 나타낸다. 사고 순간에 최대 54V 의 셀 캐패시터 전압을 가지며, 이는 셀 캐패시터 정격 전압의 10%이하로 허용 전압 범위 내의 값이다. 과도 구간을 지나면 균형 제어기에 의해서 사고 시에도 캐패시터 전압은 정상 운전시의 값을 가진다. 전압 주입법을 이용한 레그 균형 제어 알고리즘에서는 상 전류와 주입한 윗셋 전압이 생성하는 전력을 레그 간 에너지 균형 제어에 이용한다. 직류단 사고 시에는 유효전력 전송량이 거의 0 이므로 주된 상 전류 성분은 무효전력 성분이다. 그림 5.5 는 계통 전압과 전류 파형을 나타낸다. 그림에서 보듯이, 정상상태에서는 역률(power factor, PF)이 1 에 가깝게 제어되지만, 직류단 사고 시에는 유효전류는 0A 에 가깝고, 약 14A 의 무효전류(d 축 전류)만 주입하였다. 여기에 윗셋 전압을 그림 5.6 의 파형과 같이 주입하여 레그 간 균형제어를 꾀하였다. 윗셋 전압은 최대 4V 의 피크 값을 가지므로 허용하는 전압 범위의 암 전압 합성이 가능하다.

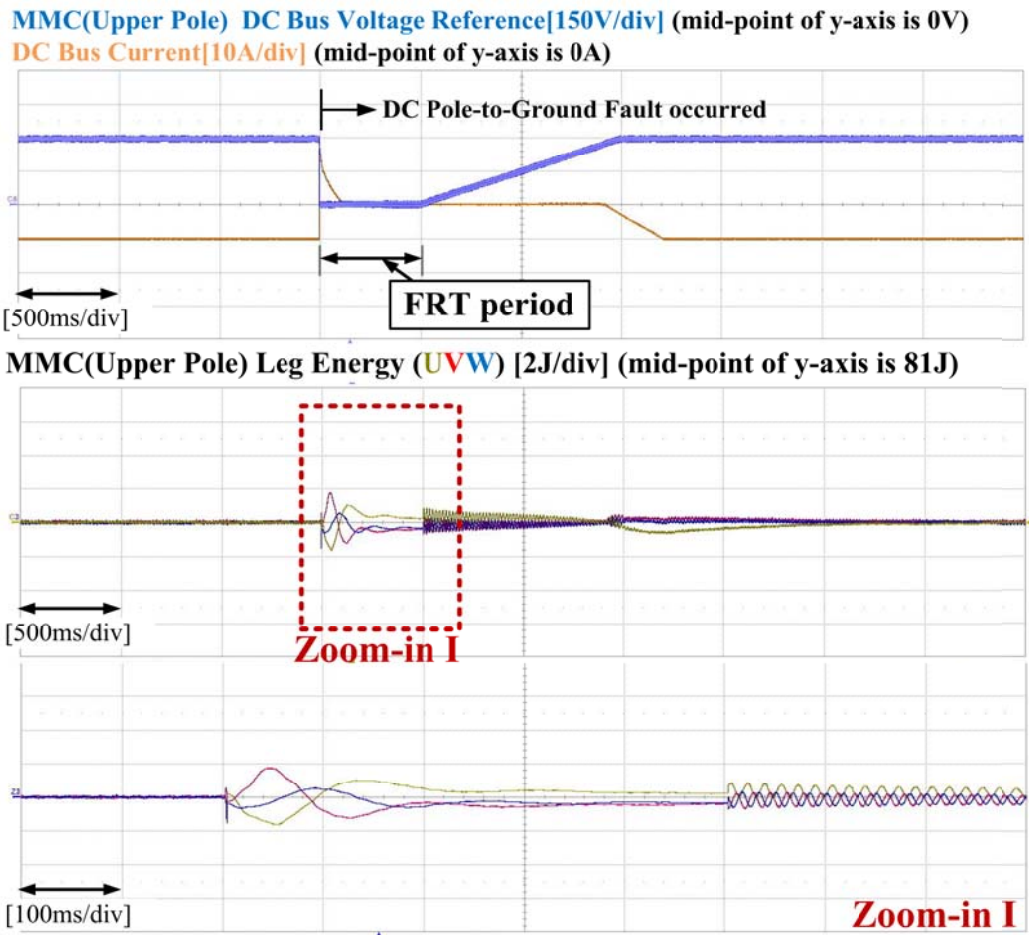


그림 5.7. 사고 시 전류 주입법을 적용한 경우, 3상 레그 에너지 결과.

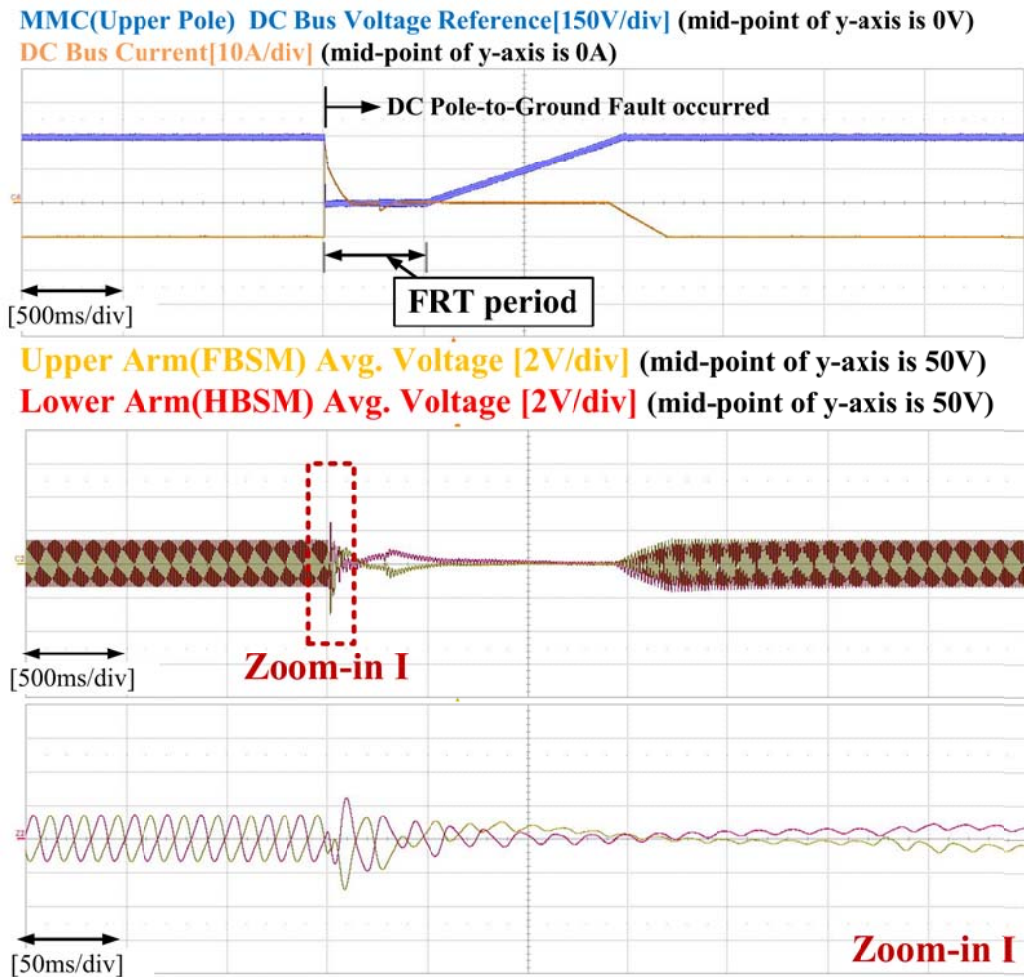


그림 5.8. 사고 시 전류 주입법을 적용한 경우,  
 상단 및 하단 암 캐패시터 평균 전압.



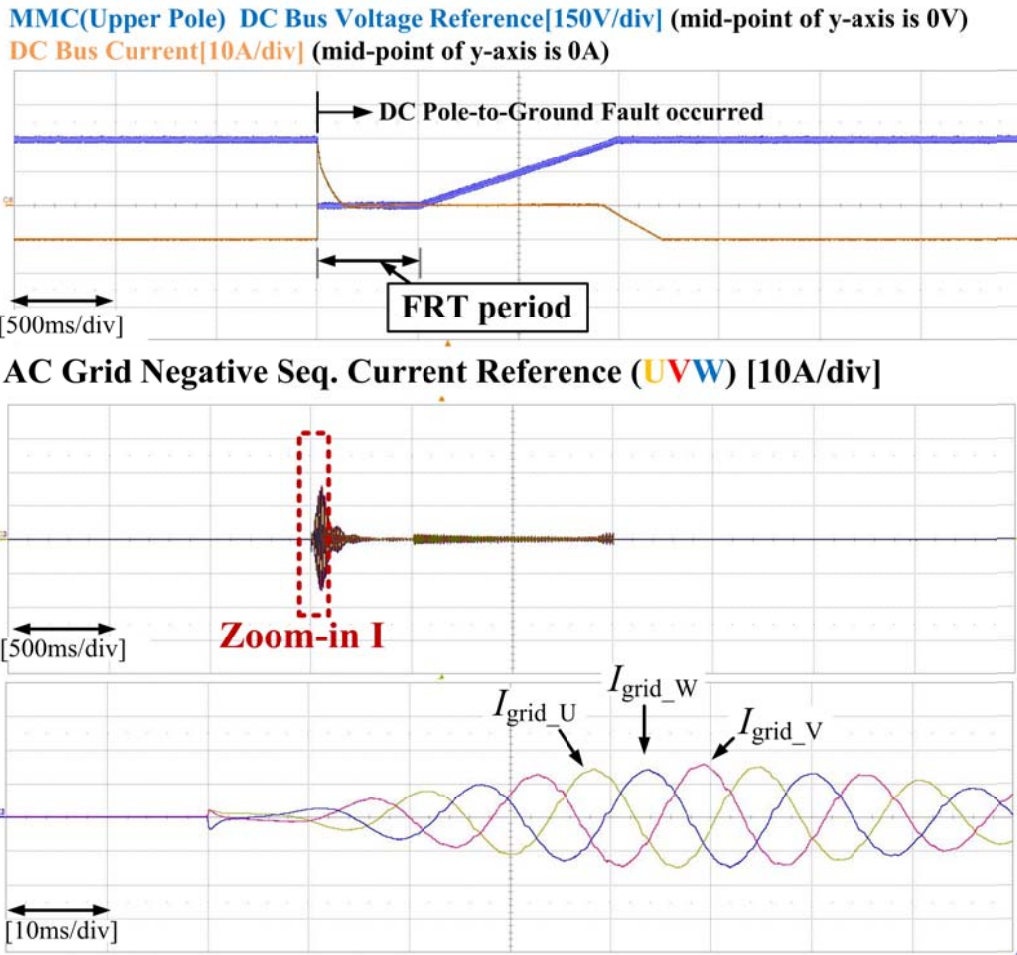


그림 5.9. 사고 시 전류 주입법을 적용한 경우, 주입 역상분 전류.

그림 5.7 에서 그림 5.9 는 직류단 사고 시 전류 주입법을 이용한 균형 제어 실험 결과 파형이다. 그림 5.7 에서 보듯이, 사고 시에 4.1.2.2 절의 전류 주입법을 이용한 3 상 레그 에너지 균형제어기가 동작하게 되면, 레그 에너지 불평형이 해소됨을 확인할 수 있다. 그림 5.8 은 상단 및 하단 암 캐패시터 평균전압 파형을 나타낸다. 사고 순간에 최대 53V 의 셀 캐패시터 전압을 가지며, 이는 셀 캐패시터 정격 전압의 10%이하로 허용 전압 범위 내의 값이다. 과도 구간을 지나면 균형 제어기에 의해서 사고 시에도 캐패시터 전압은 정상 운전시의 직류 값을 가진다. 전류 주입법에서는 전압 주입법과 달리, 무효전력 공급이 필요 없으므로 캐패시터 리플은 거의 보이지 않는다. 전류 주입법을 이용한 레그 균형 제어 알고리즘에서는 계통 전압과 주입한 상전류의 역상분 성분이 생성하는 전력을 레그 간 에너지 균형 제어에 이용한다. 따라서, 역상분 전류를 그림 5.9 의 파형과 같이 주입하여 레그 간 균형제어를 꾀하였다. 역상분 전류는 최대 15A 의 피크 값을 가지는 것을 볼 수 있다.

본 절의 실험 결과들을 통해, 사고 시 균형제어기의 유효성을 검증하였다. 직류단 사고 시에는 교류 계통 전압 상황 및 무효전력 공급 여부 등에 따라 전압 주입법과 전류 주입법 중 유리한 균형 제어 알고리즘을 선택하여 사용할 수 있다.



## 5.2. ASYM-MMC 를 이용한 양극 전압형 HVDC 축소 실험

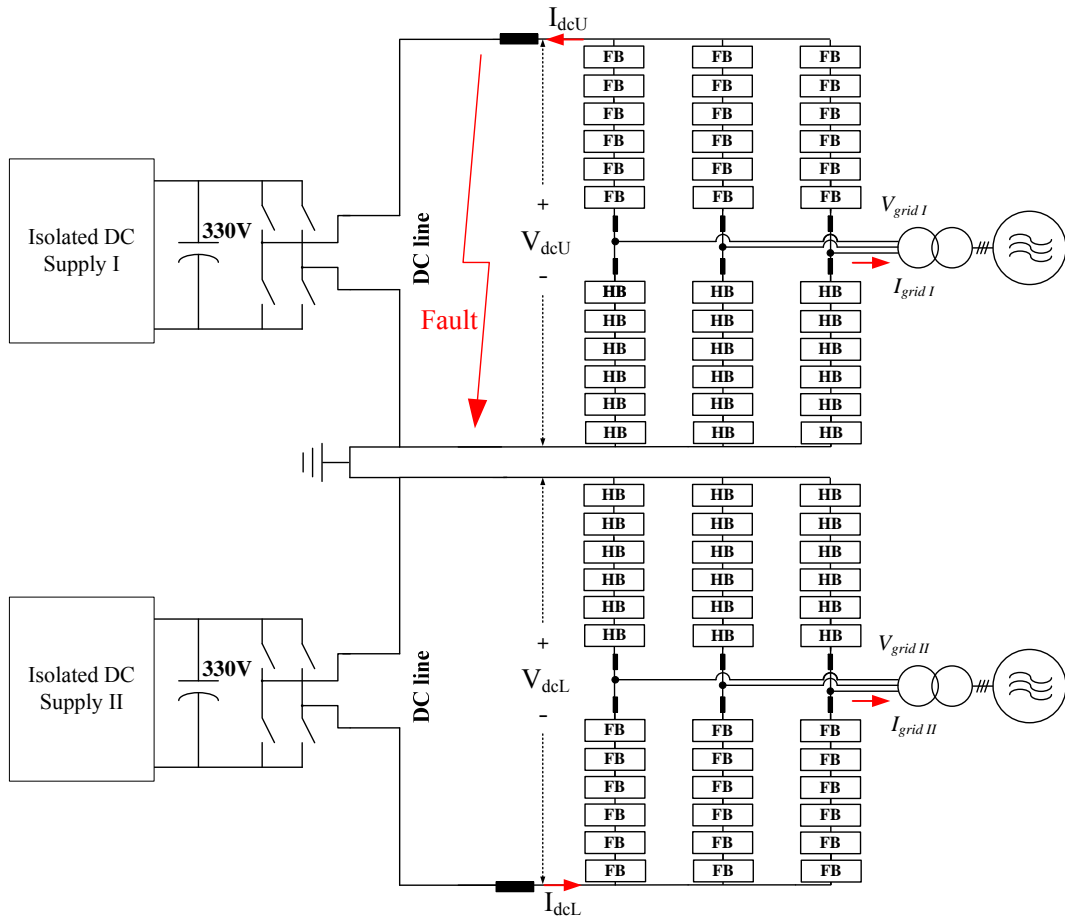


그림 5.10. 축소 실험에 사용된 ASYM-MMC 를 이용한 양극 전압형 HVDC 전압형 양극 전송 시스템 회로도.

그림 5.10 은 축소 실험에 사용된 ASYM-MMC 를 이용한 양극 전압형 HVDC 전압형 양극 전송 시스템의 회로이다. MMC 는 전압제어 모드로 동작하며, 반대쪽은 풀-브릿지 회로로 구성하여 급전 모드로 동작한다. 하나의 MMC 당 300V 의 직류단 전압을 합성하므로, 총 600V( $\pm 300V$ )의 직류단 전압을 가진다. 본

절에서는 그림 5.10 과 같이, 양의 극 (positive pole)에 직류단 사고를 모의하여 실험을 수행하였다.

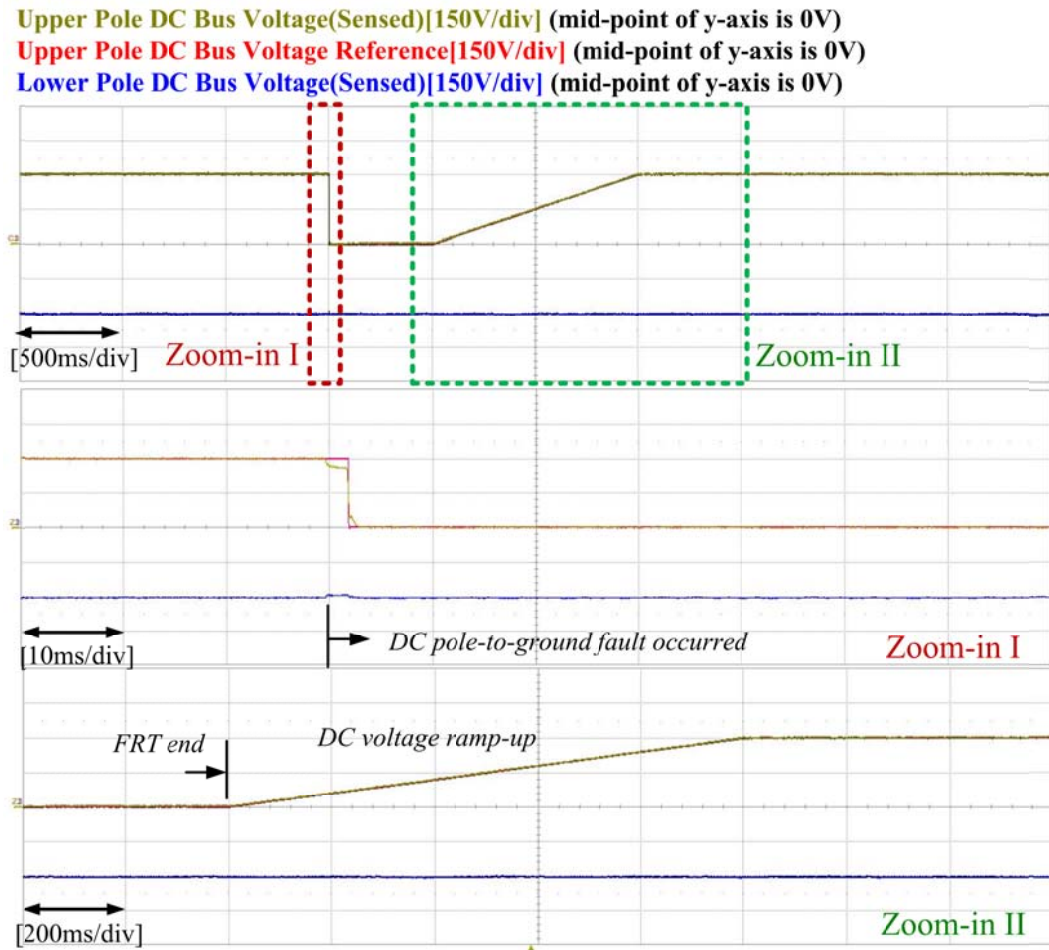


그림 5.11. 양의 극 직류단 사고 시 양극 전압형 시스템의 직류단 전압.

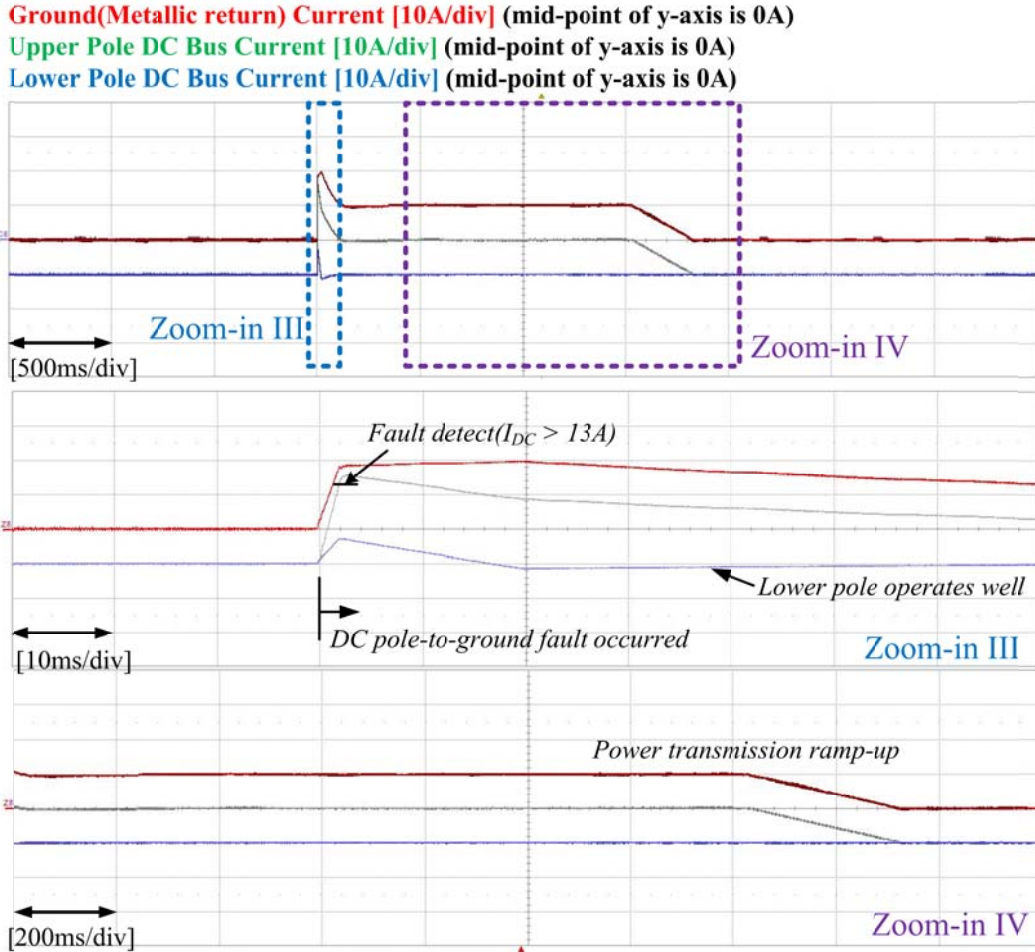


그림 5.12. 양의 극 직류단 사고 시 양극 전압형 시스템의 직류단 전류.

[\*] SRF: Synchronous Reference Frame.

MMC(Upper Pole) DC Bus Voltage Reference[150V/div] (mid-point of y-axis is 0V)

DC Bus Current[10A/div] (mid-point of y-axis is 0A)

AC grid D-axis current Ref. in SRF [10A/div] (mid-point of y-axis is 0A)

AC grid Q-axis current Ref. in SRF [10A/div] (mid-point of y-axis is 0A)

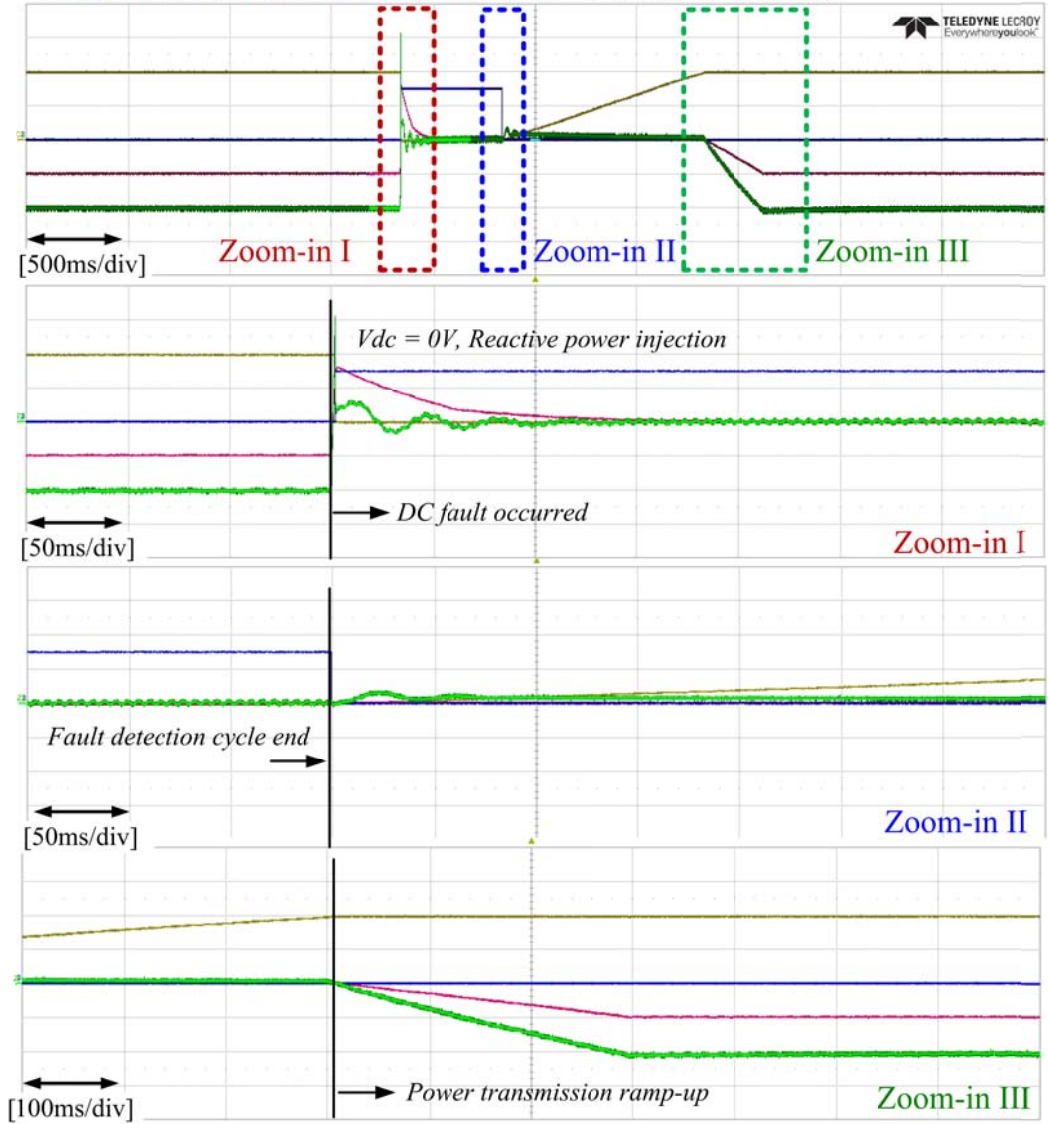


그림 5.13. 양의 극 직류단 사고 시 양극 전압형 시스템의 교류단 dq 전류.

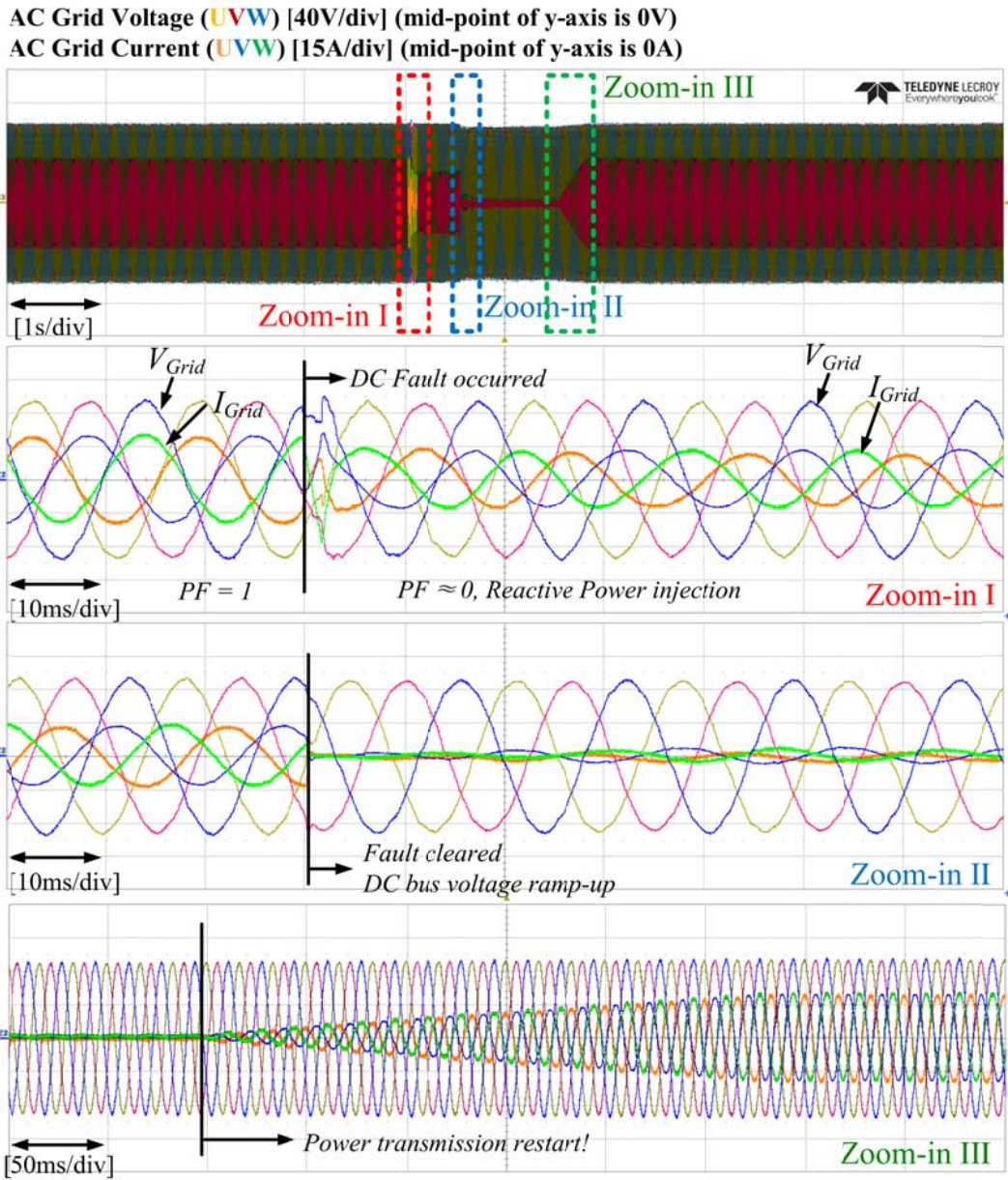


그림 5.14. 양의 극 직류단 사고 시 양극 전압형 시스템의 교류단 3상 전류.



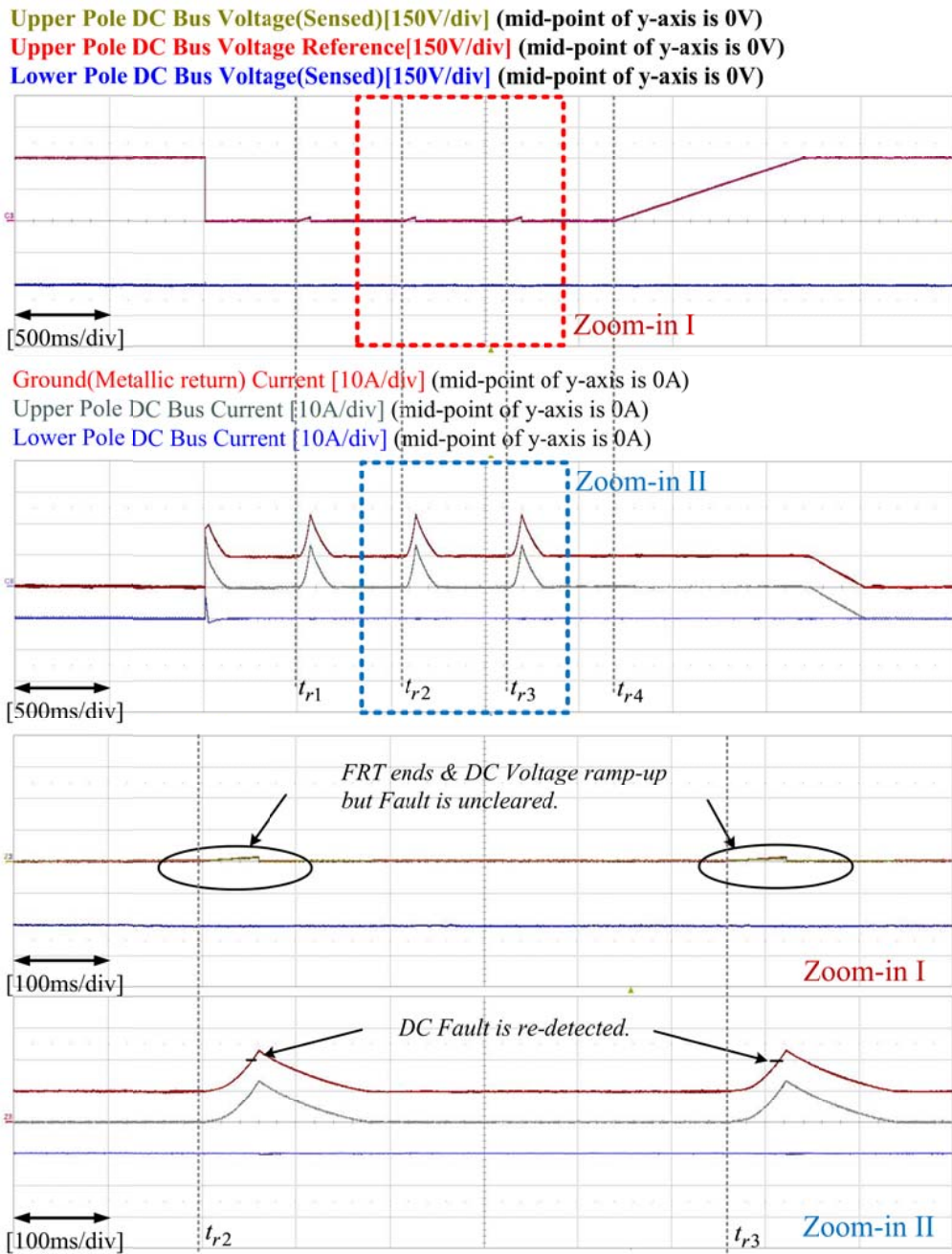


그림 5.15. 양의 극 직류단 사고가 지속되는 경우의 양극 전압형 시스템의 직류단 전압, 전류.

그림 5.11 은 양의 극 직류단 사고 시의 ASYM-MMC 를 이용한 양극 전압형 HVDC 축소 실험 결과 중 직류단 전압 파형을 나타낸다. 사고와 동시에 직류단 전압은 0V 로 제어된다. 사고 발생 후, 사고 부위의 아크(arc)가 소멸되고 이온화되었던 공기가 절연회복(deionization)을 이루는 시간을 500ms 로 설정하였다. 이후 직류단 전압 재확립을 위해서 경사를 가지며 직류단 전압을 서서히 올린다. 그림 5.12 는 직류단 전류 파형을 나타낸다. 직류단 사고는 컨버터의 직류단 전류의 크기를 측정하여 일정한 크기 이상의 전류를 검출하면 사고로 판단한다. 본 실험에서는 사고 판별 기준 전류를 13A 로 설정하였다. 양의 극에 사고가 발생하면 양의 극은 전력 전송량이 0 이되고 사고가 발생하지 않은 음의 극은 전력 전송을 지속한다. 따라서, 전체 전력 전송량은 절반으로 줄어들게 되고, 그림 5.12 에서 보듯이, 음의 극의 직류단 전류는 도체 귀로선을 통하여 흐른다. 사고가 해소되어 양의 극이 정상운전을 시작하면 직류단 전류는 양의 극과 음의 극의 직류단 라인으로 흐르며, 도체 귀로선에는 전류가 거의 흐르지 않는다. 그림 5.13 은 교류단 dq 전류 파형을 나타내며, 5.14 는 교류단 3 상 전류 파형을 나타낸다. 사고가 발생하면 유효전력 전송이 불가능하게 되고, MMC 는 교류 계통의 전압 확립에 도움을 주기 위하여 STATCOM 으로 동작할 수 있다. 그림에서 보듯이, 사고 동안에 무효전류(d 축 전류)를 주입하였으며, 전압 재확립 과정 이전까지 이러한 무효전류의 주입은 지속된다. 그림 5.15 는 양의 극 직류단 사고가 지속되는 경우의 직류단 전압과 전류 파형을 나타낸다. 이는 4.1.2.1 절의 그림 4.5 의 순서도를 따른다. 사고 발생 후 500ms 가 지나면 전압 재확립 과정을 시작하는데, 사고가 해소되지 않고 지속되고 있다면 작은

직류전압 인가에도 직류 전류가 크게 흐르게 되고, 이는 사고 전류 재검출로 간주되어 다시 사고 대처 동작 알고리즘이 동작하게 된다. 이를 통하여 제안된 DC FRT 를 위한 제어 시퀀스가 잘 동작함을 확인할 수 있다. 그림에서 나타낸 바와 같이 ASYM-MMC 를 이용한 양극 전압형 HVDC 축소 실험을 통하여, 회로의 동작과 제어 알고리즘의 타당성을 검증하였다.



### 5.3. ASYM-MMC 를 이용한 양극 하이브리드 HVDC 축소 실험

축소 실험에 사용된 ASYM-MMC 를 이용한 양극 전압형 HVDC 전송 시스템의 회로는 그림 5.10 과 동일하다. 그림 5.10 의 풀-브릿지 컨버터는 전류형 HVDC 동작과 유사하게 정상운전뿐만 아니라 사고운전 시에도 직류단 전류를 일정하게 제어하도록 모의하였고, MMC 는 전압제어 모드로 동작한다. 하나의 MMC 당 300V 의 직류단 전압을 합성하므로, 총 600V( $\pm 300$ V)의 직류단 전압을 가진다. 본 절에서는 그림 5.10 과 같이, 양의 극 (positive pole)에 직류단 사고를 모의하여 실험을 수행하였다.

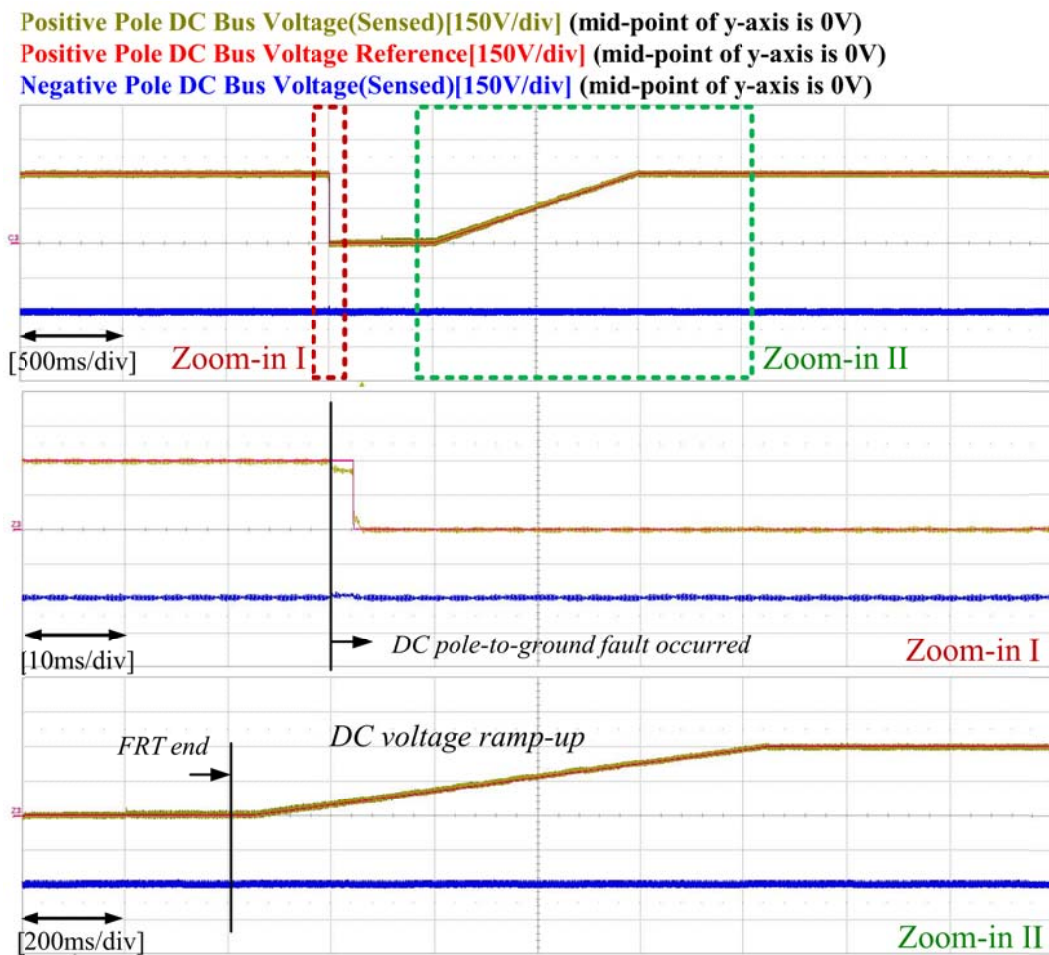


그림 5.16. 양의 극 직류단 사고 시 양극 하이브리드 시스템의 직류단 전압.

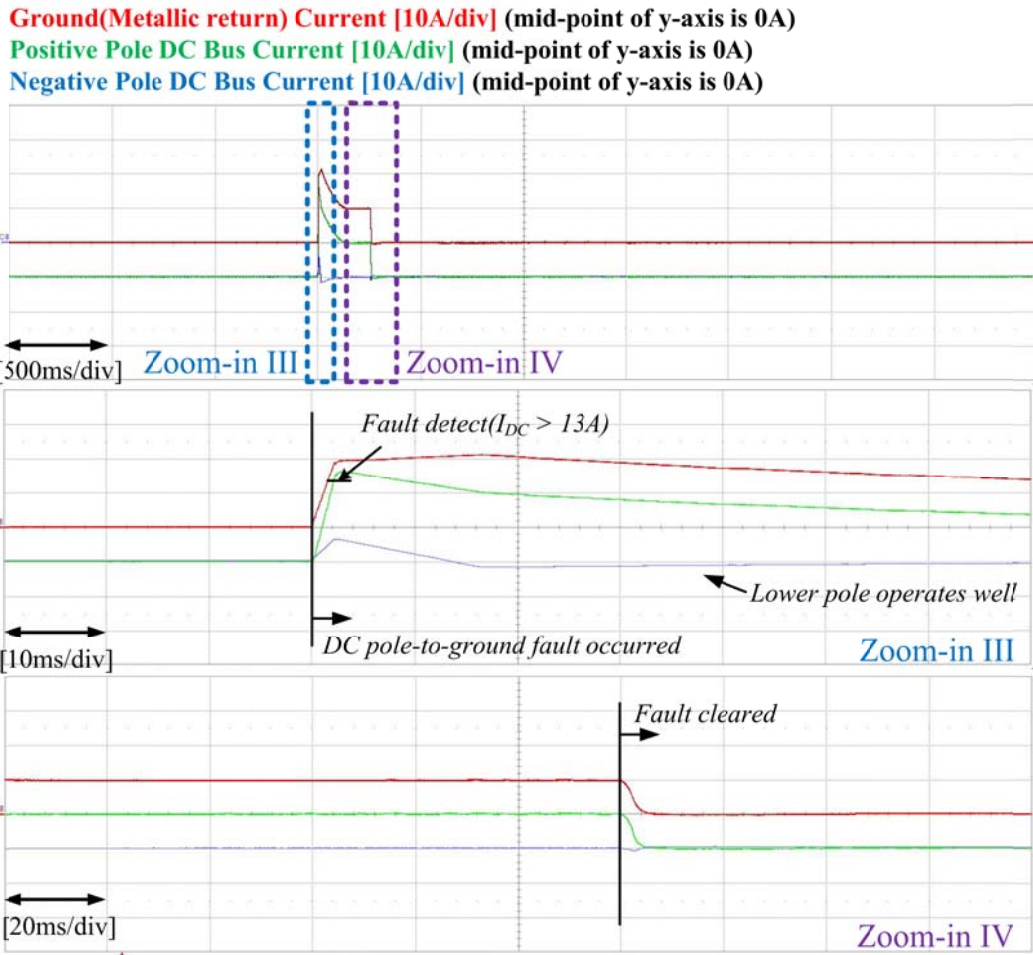


그림 5.17. 양의 직류단 사고 시 양극 하이브리드 시스템의 직류단 전류.

[\*] SRF: Synchronous Reference Frame.

Positive Pole DC Bus Voltage Reference[150V/div] (mid-point of y-axis is 0V)

DC Bus Current[10A/div] (mid-point of y-axis is 0A)

AC grid D-axis Current Ref. in SRF [10A/div] (mid-point of y-axis is 0A)

AC grid Q-axis Current Ref. in SRF [10A/div] (mid-point of y-axis is 0A)

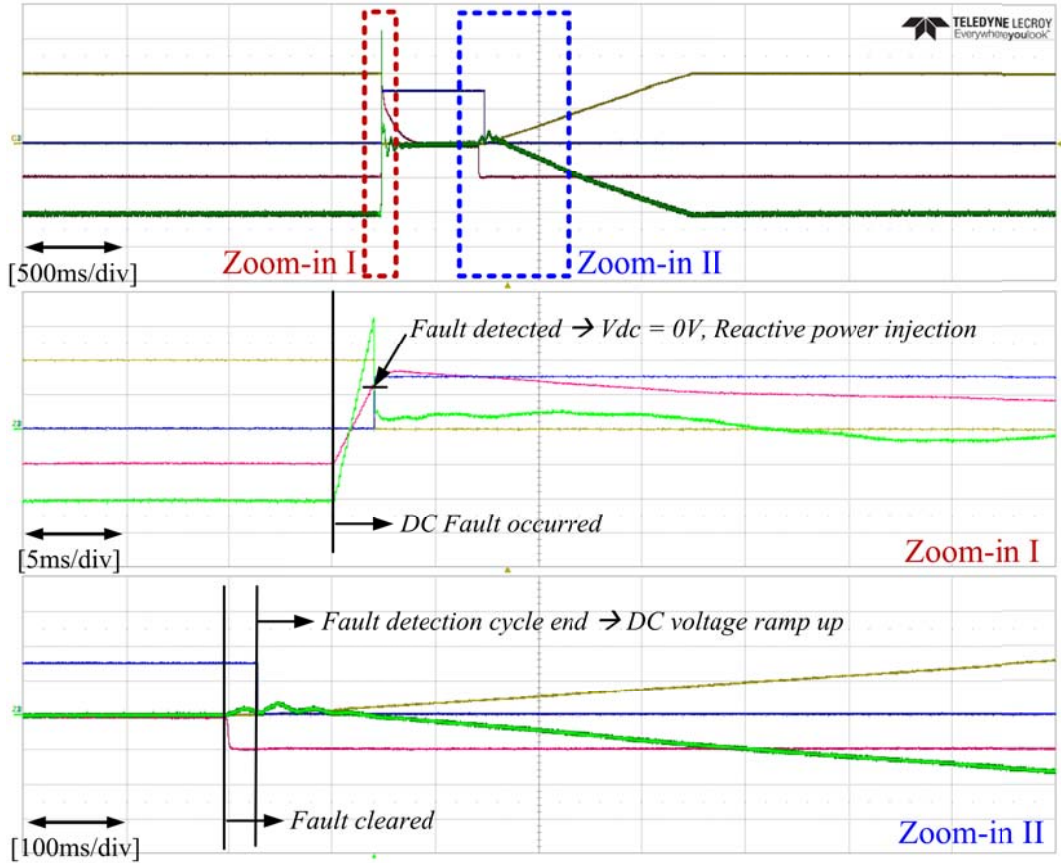


그림 5.18. 양의 극의 직류단 사고 시  
양극 하이브리드 시스템의 교류단 dq 전류.

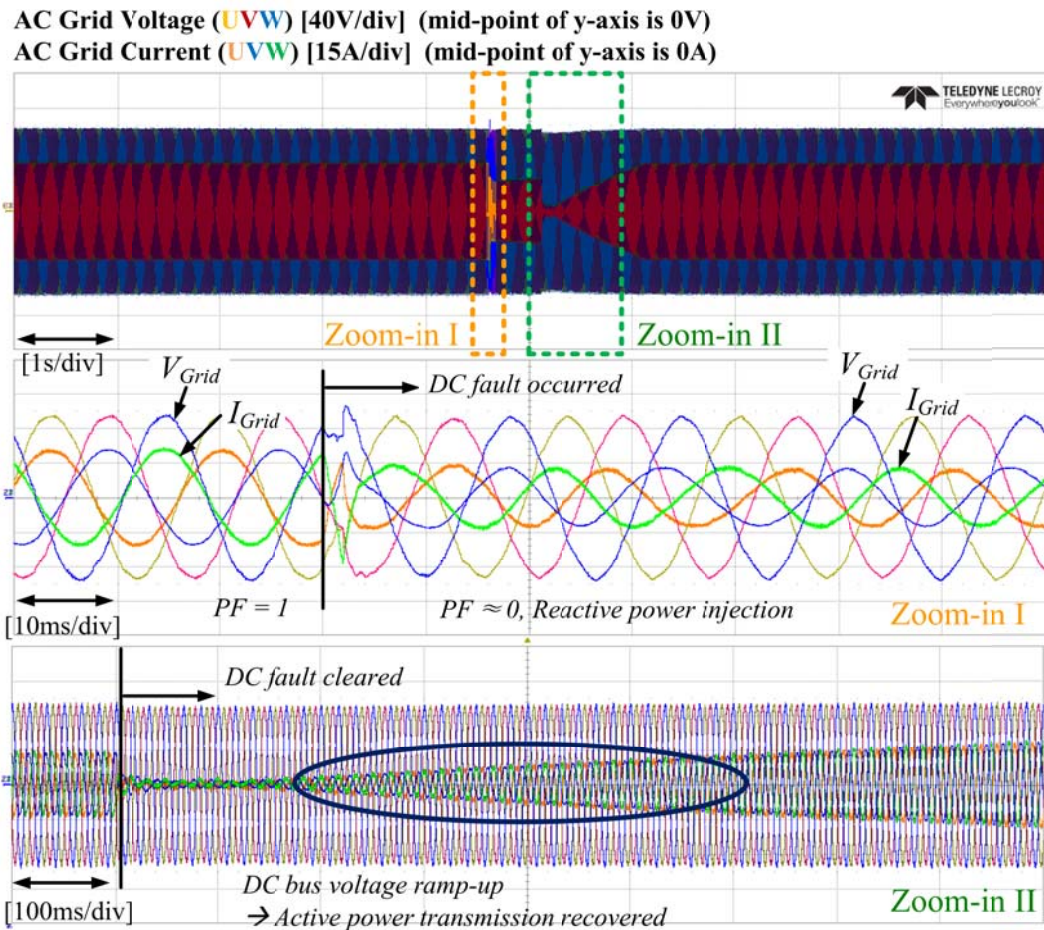


그림 5.19. 양의 극 직류단 사고 시  
 양극 하이브리드 시스템의 교류단 3상 전류.



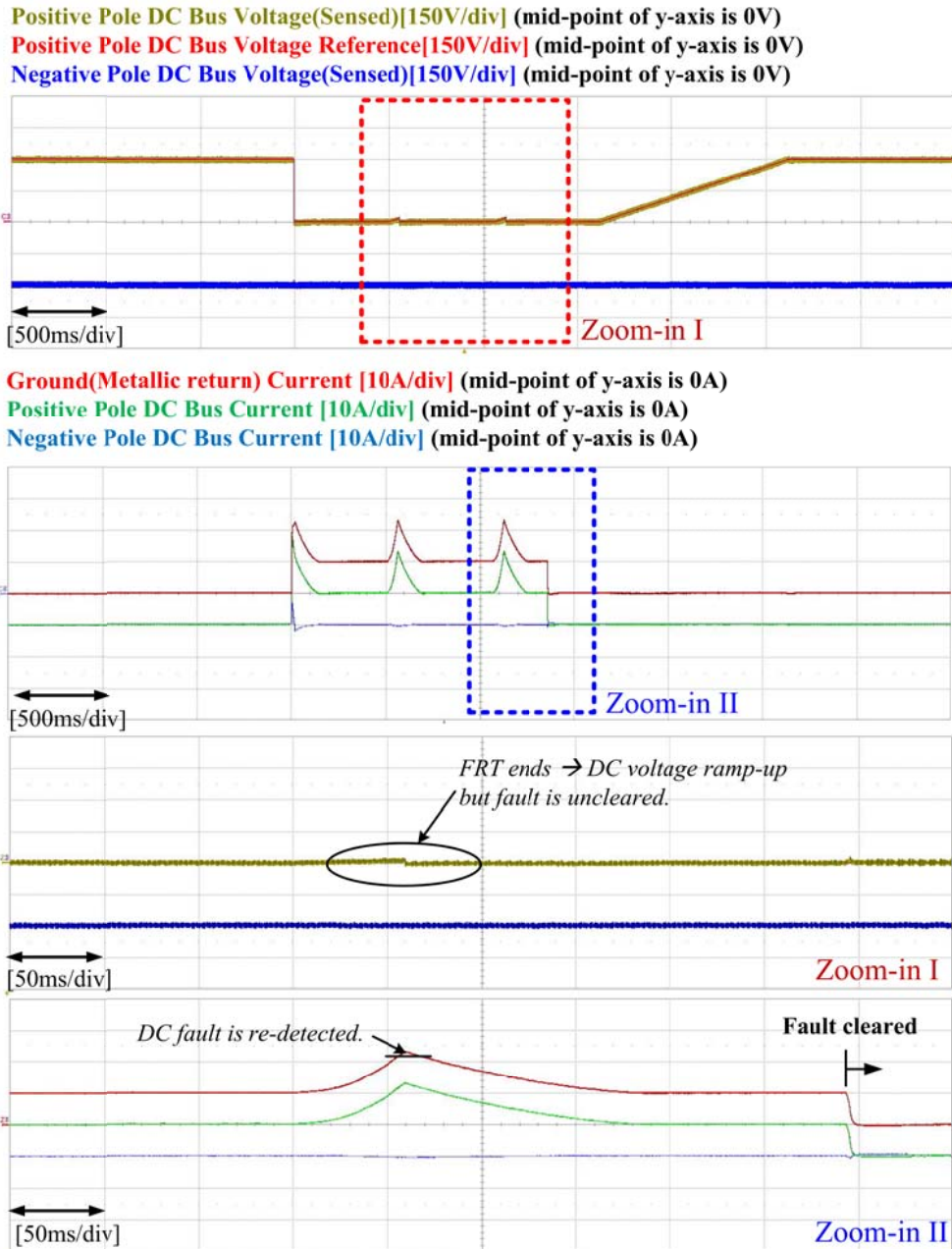


그림 5.20. 양의 극 직류단 사고가 지속되는 경우의 양극 하이브리드 시스템의 직류단 전압, 전류.

그림 5.16 은 양의 극 직류단 사고 시의 ASYM-MMC 를 이용한 양극 하이브리드 HVDC 축소 실험 결과 중 직류단 전압 파형을 나타낸다. 사고와 동시에 직류단 전압은 0V 로 제어된다. 5.2 절과 마찬가지로 사고 발생 후 아크(arc) 소멸과 절연회복(deionization) 시간을 500ms 로 설정하였다. 이후 직류단 전압 재확립을 위해서 경사를 가지며 직류단 전압을 서서히 올린다. 그림 5.17 은 직류단 전류 파형을 나타낸다. 직류단 사고는 컨버터의 직류단 전류의 크기를 측정하여 일정한 크기 이상의 전류를 검출하면 사고로 판단한다. 본 실험에서는 사고 판별 기준 전류를 13A 로 설정하였다. 5.2 절의 양극 전압형 시스템과의 차이는 전류형 HVDC 의 동작 알고리즘과 관계가 있다. 전류형 HVDC 의 사고 동작 알고리즘 중 하나로, 사고 시에도 직류 전류를 일정 값으로 제어하는 것으로 가정하였다. 그림 5.17 의 녹색 파형인 양의 극 직류단 전류는 MMC 의 직류단 전류로, 사고가 약 250ms 정도 지속되고 해소된 상황에서 직류단 전압이 0V 로 제어되는 동안에도 MMC 직류단 전류는 정상운전시의 값으로 일정하게 흐르고 있다. 그림 5.17 에서 보듯이, 사고 순간 동안만 도체 귀로선으로 전류가 흐르고, 그 이후에서는 양의 극의 직류 라인으로 전류가 흐른다. 한편, 양의 극에 직류 전류는 흐르지만 전압이 0V 이므로, 전력 전송량이 0 이 되고 사고가 발생하지 않은 음의 극은 전력 전송을 지속한다. 따라서, 전체 전력 전송량은 절반으로 줄어든다. 그림 5.18 은 교류단 dq 전류 파형을 나타내며, 5.19 는 교류단 3 상 전류 파형을 나타낸다. 사고가 발생하면 유효전력 전송이 불가능하게 되고, MMC 는 교류 계통을 위해 STATCOM 으로 동작할 수 있다. 그림에서 보듯이, 사고 동안에 무효전류(d 축 전류)를 주입하였으며, 전압 재확립 과정 이전까지

전류 주입은 지속된다. 그림 5.20 은 양의 극 직류단 사고가 지속되는 경우의 직류단 전압과 전류 파형을 나타낸다. 이는 4.1.2.1 절의 그림 4.5 의 순서도를 따른다. 사고 발생 후 500ms 가 지나면 전압 재확립 과정을 시작하는데, 사고가 해소되지 않고 지속되고 있다면 작은 직류 전압 인가에도 직류 전류가 크게 흐르게 되고, 이는 사고 전류 재검출로 간주되어 다시 사고 대처 동작 알고리즘이 동작하게 된다. 이를 통하여 제안된 DC FRT 를 위한 제어 시퀀스가 잘 동작함을 확인할 수 있다. ASYM-MMC 를 이용한 양극 하이브리드 HVDC 축소 실험을 통하여, ASYM-MMC 회로와 제어 알고리즘의 타당성을 검증하였다.



## 6. MMC의 최적 설계를 위한 윗셋 전압 주입

### 6.1. MMC의 윗셋 전압 주입에 따른 효과

전압형 컨버터의 경우, 자체적으로 윗셋 및 무효전력 제어가 가능하다. 이상적인 경우, 컨버터의 P-Q 능력 곡선은 원의 형태를 가지며 전 영역에서 운전이 가능하다. 하지만, 실제의 경우 시스템 설계치 내에서 역률에 따라 그 범위가 제한된다. 그림 6.1의 전압과 전류의 관계에 따라, 식 (6.1)은 컨버터의 교류 전압 합성 제약 조건으로, 능력 곡선에서 컨버터의 무효전력 공급 능력 제한에 원인이 된다.

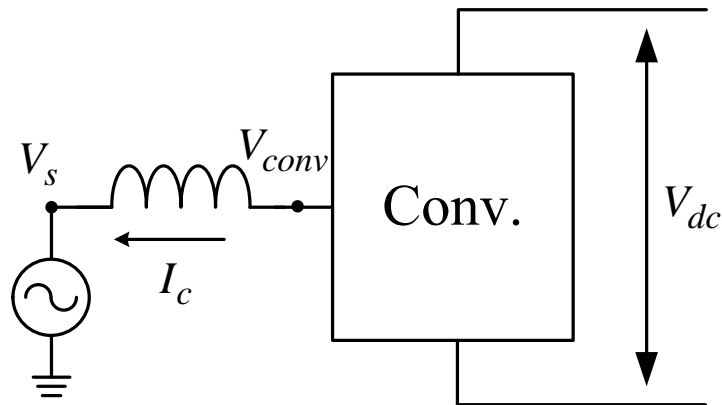


그림 6.1. 전압형 컨버터 회로의 전압 및 전류 관계도.

$$|V_{conv}| \leq \frac{V_{dc}}{2}. \quad (6.1)$$

컨버터 제어 시, 3 고조파 윗셋 전압 주입은 직류단 전압 이용률을 높이기 위한 방법으로 널리 사용되고 있다. 즉, 윗셋 전압 주입 시, 컨버터는 주어진 직류단 전압으로 보다 큰 교류 출력 EMF 전압을 합성할 수 있다. 따라서, P-Q

능력 곡선 상에서 (6.1)의  $V_{dc}$ 의 크기가 커지는 것과 등가이다. 그림 6.2(a)와 같이,  $V_{dc}$ 의 값이  $V_{dc0}$ 에서  $V_{dc1}$ 로 크기가 증가하는 것으로 표현할 수 있다. 그림 6.2에서 보듯이, 윗셋 전압 주입을 하지 않은 경우(파란색 점선)에 비해 주입하는 경우(붉은 색 실선)에 공급 가능한 무효 전력의 크기가 증가하는 것을 알 수 있다.

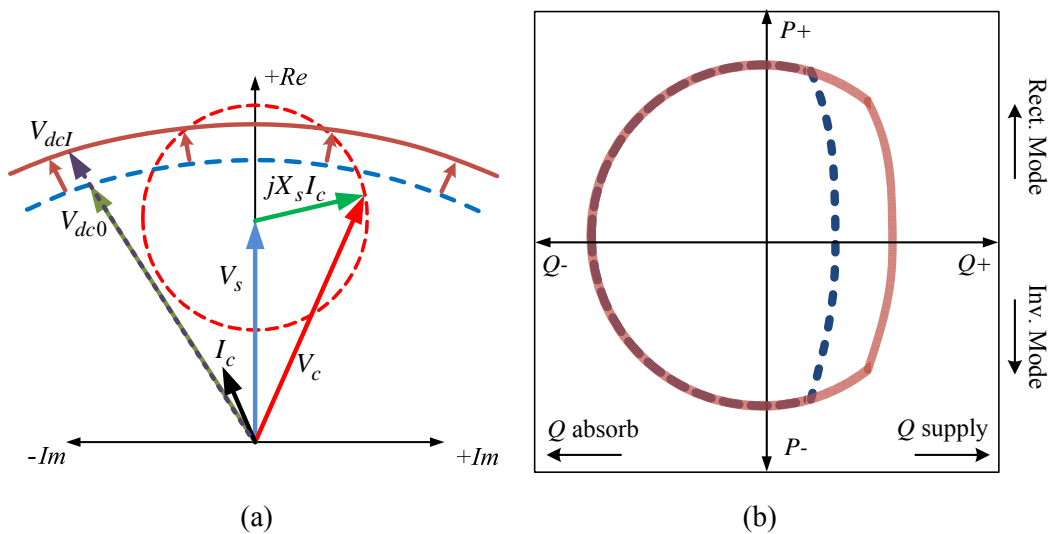


그림 6.2. 윗셋 전압 적용 여부에 따른 특성 비교.

(a) 전압 및 전류 능력 변화. (b) P-Q 능력 곡선 변화

MMC에 있어서도 윗셋 전압 주입법은 동일한 효과를 가진다. 초기 MMC 제어방법에서도 공간벡터 변조법(space vector modulation; SVM)을 적용하여 3 고조파 윗셋 주입법을 구현하였다[14]. [80, 91]에서는 HBSM-MMC의 직류단 사고로 인한 서브모듈 직류단 전압 강하 시에 윗셋 전압 주입을 적용하여 연속적인 운전을 제안하였다. 한편, [89, 91]에서는 윗셋 전압 주입을 가정하여 교류단 평형 및 불평형 상황에서 MMC의 동특성에 대하여 논의하였다.

[90]에서는 MMC 시스템의 손실과 서브모듈의 캐패시터의 크기를 고려하여, 3 고조파 윗셋 전압 주입 적용에 대해서 분석하였다. 직류단 전압 이용률의 증가로 인한 직류단 전압 크기의 감소는 직류단 전류의 크기를 증가시키므로 HVDC 전송 시스템의 직류 송전 손실을 높인다. 따라서, 3 고조파 윗셋 전압 주입을 적용하였을 때, 직류단 전압 크기 감소보다는 직류단 전압은 고정시키고, 교류 계통과 컨버터 교류 단 사이의 변압기의 변압 비를 높이는 것이 컨버터의 손실 측면에서 유리하다[90]. 본 절에서는 MMC 기반 HVDC 시스템에서, 3 고조파 윗셋 전압 주입이 MMC 시스템에 미치는 영향에 대해서 기술한다. 직류단 전압의 변화는 없으므로, 암 당 서브모듈의 개수는 동일하다고 가정하여 논의를 진행한다.

MMC의 암 전압 지령의 컨버터 출력 EMF는 (6.2)와 같이, 3 고조파 윗셋 전압( $v_{sn}$ )이 추가된 형태로 나타난다.

$$\begin{cases} v_{xuSVM} = \frac{V_{dc}U}{2} - (v_{xs} + v_{sn}) + v_{xo} \\ v_{xlSVM} = \frac{V_{dc}U}{2} + (v_{xs} + v_{sn}) + v_{xo} \end{cases} \quad (6.2)$$

SVM 방식을 적용하였다고 가정하면, 전압 이용률이  $\sqrt{3}/2$ 에서 1로 증가하였으므로, MMC의 상전류는 (6.3)과 같다. 여기서,  $I_{m0}$ 는 정현파 전압 변조 (sinusoidal modulation) 방식을 사용하였을 경우의 전류 진폭의 크기 (amplitude)를 나타내고,  $\varphi$ 는 상전압과 상전류의 위상각을 나타낸다.

$$i_{xsSVM} = \frac{\sqrt{3}}{2} I_{m0} \sin(\omega t - \varphi). \quad (6.3)$$

식 (6.3)에서 보듯이, 전류의 크기는 SVM 을 적용하지 않았을 때에 비해, 약 13.4% 감소하는 것을 알 수 있다. 즉, MMC 의 윗전압 주입으로 인한 컨버터 교류단 전압 크기의 증가는 상 전류의 크기를 감소시키며, 암 전류의 크기 또한 줄어든다. 따라서, 컨버터 내부의 도통 손실이 줄어들고, 냉각 시스템의 용량도 줄일 수 있다는 것은 자명하다.

따라서, 윗전압 주입이 MMC 에 미치는 특수한 영향을 살펴보기 위하여 서브모듈 캐패시터 용량 설계와 순환 전류 제어를 위한 레그 내부 전압(leg internal voltage)에 대하여 [91-92]을 참조하여 기술한다.

1) 서브모듈 캐패시터 용량 설계에 미치는 영향:

분석을 위하여, (6.2)를 직류단 전압( $V_{dcU}$ )과 기본파 전압 변조 지수( $m_0$ ), SVM 의 윗전압 변조 지수( $m_{SV}$ )로 다시 나타내면, (6.4)와 같다. 여기서, 캐패시터 균형제어를 위한 레그 내부 전압( $v_{xo}$ )은 생략한다.

$$\begin{aligned}
 & \begin{cases} v_{xuSVM} = \frac{V_{dcU}}{2} - (v_{xs} + v_{sn}) \\ v_{xlSVM} = \frac{V_{dcU}}{2} + (v_{xs} + v_{sn}) \end{cases} \\
 & = \begin{cases} v_{xuSVM} = \frac{V_{dcU}}{2} - \frac{V_{dcU}}{\sqrt{3}}(m_0 \sin \omega t + m_{SV} \sin 3\omega t) \\ v_{xlSVM} = \frac{V_{dcU}}{2} + \frac{V_{dcU}}{\sqrt{3}}(m_0 \sin \omega t + m_{SV} \sin 3\omega t) \end{cases} \quad (6.4) \\
 & = \begin{cases} v_{xuSVM} = \frac{V_{dcU}}{2} \left( 1 - \frac{2}{\sqrt{3}} m_0 \sin \omega t - \frac{2}{\sqrt{3}} m_{SV} \sin 3\omega t \right) \\ v_{xlSVM} = \frac{V_{dcU}}{2} \left( 1 + \frac{2}{\sqrt{3}} m_0 \sin \omega t + \frac{2}{\sqrt{3}} m_{SV} \sin 3\omega t \right) \end{cases}
 \end{aligned}$$

한편, 교류단 전력과 직류단 전력이 동일하다는 (6.5)와 (6.3)에 따라, 암 전류는 (6.6)와 같이 나타낼 수 있다.

$$\begin{aligned} V_{dcU} i_{dc} &= \frac{3}{2} V_{m0} I_{m0} \cos \varphi = \frac{3}{2} m_0 \frac{V_{DC}}{2} I_{m0} \cos \varphi \\ \Rightarrow I_{m0} &= \frac{4i_{dc}}{3m_0 \cos \varphi}. \end{aligned} \quad (6.5)$$

$$\begin{aligned} \begin{cases} i_{xuSVM} = \frac{i_{dc}}{3} + \frac{1}{2} i_{xsSVM} \\ i_{xlSVM} = \frac{i_{dc}}{3} - \frac{1}{2} i_{xsSVM} \end{cases} \\ = \begin{cases} i_{xuSVM} = \frac{i_{dc}}{3} \left( 1 + \frac{\sqrt{3}}{m_0 \cos \varphi} \sin(\omega t - \varphi) \right) \\ i_{xlSVM} = \frac{i_{dc}}{3} \left( 1 - \frac{\sqrt{3}}{m_0 \cos \varphi} \sin(\omega t - \varphi) \right) \end{cases}. \end{aligned} \quad (6.6)$$

따라서, (6.4)과 (6.6)에 의해, 상단 암과 하단 암의 기본과 주기의 에너지 변화를 나타낼 수 있다.

$$\begin{aligned} \Delta E_{xu}^{SVM}(\omega t) &= \frac{1}{\omega} \int_0^{\omega t} v_{xuSVM} i_{xuSVM} d(\omega t) \\ &= \frac{V_{dcU} i_{dc}}{6\omega} \int_0^{\omega t} \left( 1 - \frac{2}{\sqrt{3}} m_0 \sin \omega t - \frac{2}{\sqrt{3}} m_{sv} \sin 3\omega t \right) \left( 1 + \frac{\sqrt{3}}{m_0 \cos \varphi} \sin(\omega t - \varphi) \right) d(\omega t) \\ &= \frac{V_{dcU} i_{dc}}{6\omega} \int_0^{\omega t} \left( \begin{aligned} &1 + \frac{\sqrt{3}}{m_0 \cos \varphi} \sin(\omega t - \varphi) - \frac{2}{\sqrt{3}} m_0 \sin \omega t - \frac{2}{\cos \varphi} \sin \omega t \sin(\omega t - \varphi) \\ & - \frac{2}{\sqrt{3}} m_{sv} \sin 3\omega t - \frac{2m_{sv}}{m_0 \cos \varphi} \sin 3\omega t \sin(\omega t - \varphi) \end{aligned} \right) d(\omega t) \\ &= \frac{V_{dcU} i_{dc}}{6\omega} \left\{ \begin{aligned} &-\frac{\sqrt{3}}{m_0 \cos \varphi} [\cos(\omega t - \varphi) - \cos \varphi] + \frac{2}{\sqrt{3}} m_0 [\cos \omega t - 1] + \frac{1}{2 \cos \varphi} [\sin(2\omega t - \varphi) + \sin \varphi] \\ & - \frac{2}{\sqrt{3}} m_{sv} \left[ -\frac{1}{3} (\cos(3\omega t) - 1) + \frac{\sqrt{3}}{2m_0 \cos \varphi} \left[ \frac{1}{2} \sin(2\omega t + \varphi) - \frac{1}{4} \sin(4\omega t - \varphi) - \frac{3}{4} \sin \varphi \right] \right] \end{aligned} \right\}. \end{aligned} \quad (6.7)$$

$$\begin{aligned}
\Delta E_{xl}^{SVM}(\omega t) &= \frac{1}{\omega} \int_0^{\omega t} v_{xlSVM} i_{xlSVM} d(\omega t) \\
&= \frac{V_{dcU} i_{dc}}{6\omega} \int_0^{\omega t} \left( 1 + \frac{2}{\sqrt{3}} m_0 \sin \omega t + \frac{2}{\sqrt{3}} m_{SV} \sin 3\omega t \right) \left( 1 - \frac{\sqrt{3}}{m_0 \cos \varphi} \sin(\omega t - \varphi) \right) d(\omega t) \\
&= \frac{V_{dcU} i_{dc}}{6\omega} \int_0^{\omega t} \left( 1 - \frac{\sqrt{3}}{m_0 \cos \varphi} \sin(\omega t - \varphi) + \frac{2}{\sqrt{3}} m_0 \sin \omega t - \frac{2}{\cos \varphi} \sin \omega t \sin(\omega t - \varphi) \right. \\
&\quad \left. + \frac{2}{\sqrt{3}} m_{SV} \sin 3\omega t - \frac{2m_{SV}}{m_0 \cos \varphi} \sin 3\omega t \sin(\omega t - \varphi) \right) d(\omega t) \\
&= \frac{V_{dcU} i_{dc}}{6\omega} \left\{ \frac{\sqrt{3}}{m_0 \cos \varphi} [\cos(\omega t - \varphi) - \cos \varphi] - \frac{2}{\sqrt{3}} m_0 [\cos \omega t - 1] + \frac{1}{2 \cos \varphi} [\sin(2\omega t - \varphi) + \sin \varphi] \right. \\
&\quad \left. + \frac{2}{\sqrt{3}} m_{SV} \left[ -\frac{1}{3} (\cos(3\omega t) - 1) - \frac{\sqrt{3}}{2m_0 \cos \varphi} \left[ \frac{1}{2} \sin(2\omega t + \varphi) - \frac{1}{4} \sin(4\omega t - \varphi) - \frac{3}{4} \sin \varphi \right] \right] \right\}. \tag{6.8}
\end{aligned}$$

또한, 비교를 위해 윗셋 전압 주입이 없는 경우( $m_{SV} = 0$ )의 상단 암과 하단 암의 기본파 주기의 에너지 변화를 (6.7)과 (6.8)을 이용하여, 다음과 같이 나타낼 수 있다.

$$\begin{aligned}
\Delta E_{xu}^0(\omega t) &= \frac{1}{\omega} \int_0^{\omega t} v_{xu} i_{xu} d(\omega t) \\
&= \frac{V_{dcU} i_{dc}}{6\omega} \left\{ -\frac{2}{m_0 \cos \varphi} [\cos(\omega t - \varphi) - \cos \varphi] + m_0 [\cos \omega t - 1] + \frac{1}{2 \cos \varphi} [\sin(2\omega t - \varphi) + \sin \varphi] \right\}. \tag{6.9}
\end{aligned}$$

$$\begin{aligned}
\Delta E_{xl}^0(\omega t) &= \frac{1}{\omega} \int_0^{\omega t} v_{xl} i_{xl} d(\omega t) \\
&= \frac{V_{dcU} i_{dc}}{6\omega} \left\{ +\frac{2}{m_0 \cos \varphi} [\cos(\omega t - \varphi) - \cos \varphi] - m_0 [\cos \omega t - 1] + \frac{1}{2 \cos \varphi} [\sin(2\omega t - \varphi) + \sin \varphi] \right\}. \tag{6.10}
\end{aligned}$$

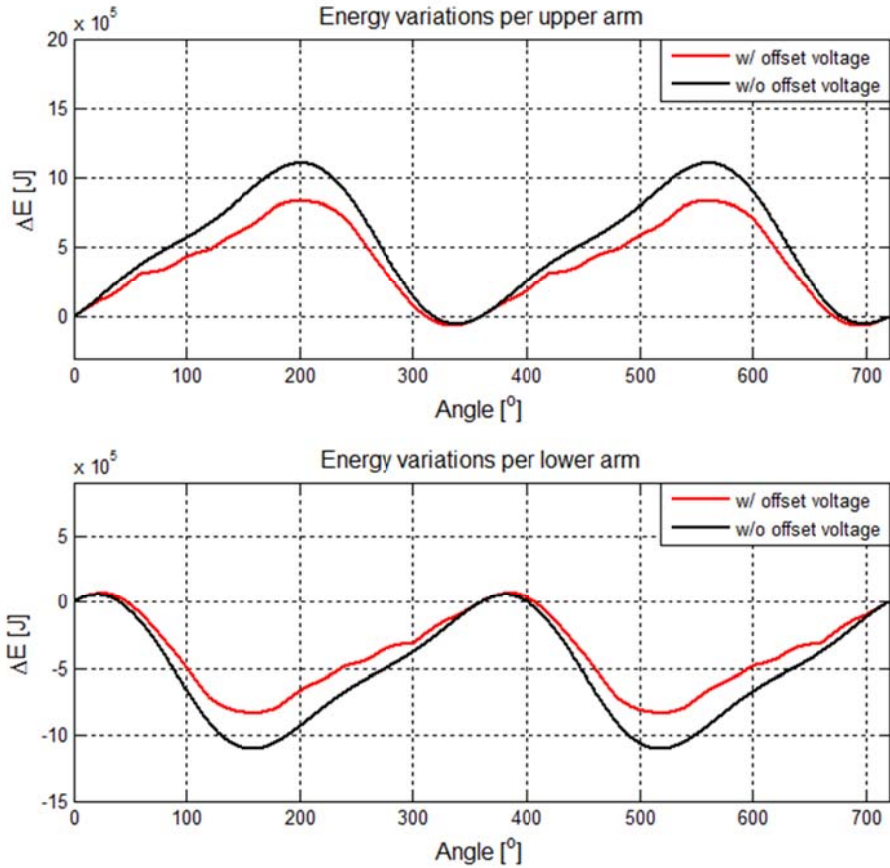


그림 6.3. 옵셋 전압 주입 여부에 따른

2 주기 동안의 상단 및 하단 암 에너지 변화.

참고문헌 [90, 92]에 따라, 부록 A 의 시뮬레이션 제정수를 바탕으로 시뮬레이션을 수행한 결과를 그림 6.3 에서 나타내고 있다. 옵셋 전압을 주입하지 않은 경우의 첨두 간(peak-to-peak) 에너지 변화량은 1.16MJ 이며, SVM 을 이용한 옵셋 전압 주입의 경우에는 첨두 간 에너지 변화량은 0.89MJ 이다. 따라서, 서브모듈 전압 맥동의 관점에서 서브 모듈의 캐패시터의

값은 SVM 을 이용하여 육섯 전압을 주입하였을 때, 약 23% 줄일 수 있다는 결론이 나온다.

2) 레그 내부 전압 크기에 미치는 영향:

각 암의 내부의 서브모듈 캐패시터 전압은 정렬(sorting) 알고리즘에 의하여 모든 전압이 균형 제어된다고 가정했을 때, 각 암의 저장되는 에너지는 다음과 같다. 이는 상단 및 하단 암 모두 같은 식을 가진다.  $\bar{V}_c$  와  $\Delta\bar{v}_c$  는 각각 각 암의 셀 전압의 평균 값과 셀 전압 변동의 평균 값을 나타낸다.

$$E_{arm} = \frac{1}{2} NC_{cell} (\bar{V}_c + \Delta\bar{v}_c)^2 \approx \frac{1}{2} NC_{cell} \left( \frac{V_{dcU}}{N} + \Delta\bar{v}_c \right)^2. \quad (6.11)$$

암 에너지 변동에 관한 식은 (6.11)과 같이 근사할 수 있다.

$$\Delta E_{arm} = NC_{cell} \left( \frac{V_{dcU}}{N} + \Delta\bar{v}_c \right) \Delta\bar{v}_c \approx C_{cell} V_{dcU} \Delta\bar{v}_c. \quad (6.12)$$

식 (6.12)을 이용하여, (6.4)을 다시 나타내면 다음과 같다.

$$\begin{cases} v_{xuSVM} = \frac{1}{2} \left( 1 - \frac{2}{\sqrt{3}} m_0 \sin \omega t - \frac{2}{\sqrt{3}} m_{SV} \sin 3\omega t \right) (V_{dcU} + N \Delta\bar{v}_{cu}) \\ v_{xlSVM} = \frac{1}{2} \left( 1 + \frac{2}{\sqrt{3}} m_0 \sin \omega t + \frac{2}{\sqrt{3}} m_{SV} \sin 3\omega t \right) (V_{dcU} + N \Delta\bar{v}_{cl}) \end{cases} \quad (6.13)$$

$$= \begin{cases} v_{xuSVM} = \frac{1}{2} \left( 1 - \frac{2}{\sqrt{3}} m_0 \sin \omega t - \frac{2}{\sqrt{3}} m_{SV} \sin 3\omega t \right) \left( V_{dcU} + N \frac{\Delta E_{xu}}{C_{cell} V_{dcU}} \right) \\ v_{xlSVM} = \frac{1}{2} \left( 1 + \frac{2}{\sqrt{3}} m_0 \sin \omega t + \frac{2}{\sqrt{3}} m_{SV} \sin 3\omega t \right) \left( V_{dcU} + N \frac{\Delta E_{xl}}{C_{cell} V_{dcU}} \right) \end{cases}$$

식 (6.13)의 상/하단 암 전압의 합을 정리하면 (6.14)과 같다.



$$v_{xuSVM} + v_{xlSVM} = V_{dcU} + \frac{N}{2C_{cell}V_{dcU}}(\Delta E_{xu} + \Delta E_{xl}) - \frac{N}{\sqrt{3}} \frac{(m_0 \sin \omega t + m_{SV} \sin 3\omega t)}{C_{cell}V_{dcU}}(\Delta E_{xu} - \Delta E_{xl}). \quad (6.14)$$

식 (6.14)에서 세 번째 항은 상/하단 암의 캐패시터 에너지 변동의 차이를 나타내므로, 이는 첫 번째와 두 번째 항에 비해 무시할 수 있는 항이다. 따라서, 두 번째 항은 상/하단 암의 캐패시터 에너지 변동의 합에 관한 식이므로, 레그의 에너지 맥동 성분으로 인한 직류단 전압에 미치는 영향을 나타내고 있다.

$$v_{xo} = \frac{N}{2C_{cell}V_{dcU}}(\Delta E_{xu} + \Delta E_{xl}). \quad (6.15)$$

본 논문의 2 장에서 언급한 직접변조제어 (direct modulation control) 방식의 경우, 식 (6.15)의 전압 성분은 암 인덕터에 의해서 순환 전류를 발생시켜 에너지 균형을 이루게 된다. 따라서, 이 값이 작을수록 좋으며, 마찬가지로 간접변조제어 (indirect modulation control) 방식의 경우에도 (6.15)의 값이 작을수록 균형제어를 위한 레그 내부 전압 합성에 유리하다. 따라서, 윙셋 전압을 주입하는 경우의 상단 암과 하단 암의 에너지 맥동 성분은 (6.7)과 (6.8)에 의해 다음과 같이 나타낼 수 있다.

$$\Delta E_{xu}^{SVM} + \Delta E_{xl}^{SVM} = \frac{V_{dcU} i_{dc}}{6\omega} \left\{ \begin{array}{l} \frac{1}{\cos \varphi} [\sin(2\omega t - \varphi) + \sin \varphi] \\ -\frac{2m_{SV}}{m_0 \cos \varphi} \left[ \frac{1}{2} \sin(2\omega t + \varphi) - \frac{1}{4} \sin(4\omega t - \varphi) - \frac{3}{4} \sin \varphi \right] \end{array} \right\}. \quad (6.16)$$

한편, 비교를 위해 윙셋 전압 주입이 없는 경우( $m_{SV} = 0$ )의 상단 암과 하단 암의 에너지 맥동 성분은 (6.9)과 (6.10)에 의하여, (6.17)와 같이 나타낼 수 있다.

$$\Delta E_{xu}^0 + \Delta E_{xl}^0 = \frac{V_{dc} U_{dc} i_{dc}}{6\omega \cos \varphi} [\sin(2\omega t - \varphi) + \sin \varphi]. \quad (6.17)$$

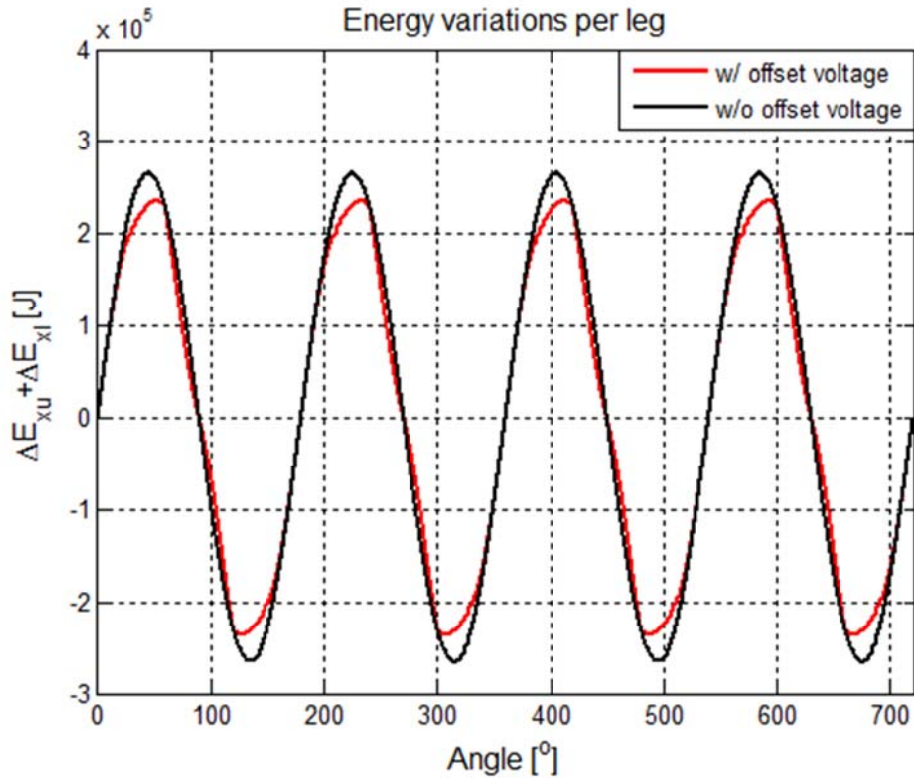


그림 6.4. 육상 전압 주입 여부에 따른 2 주기 동안의 레그 에너지 변화.

그림 6.4 는 참고문헌 [90, 92]에 따라, 부록 A 의 시뮬레이션 제정수를 바탕으로 (6.16)와 (6.17)의 레그 에너지 맥동을 나타내고 있다. 육상 전압을 주입하지 않은 경우의 첨두 간(peak-to-peak) 에너지 변화량은 0.53MJ 이며, SVM 을 이용한 육상 전압 주입의 경우에는 첨두 간 에너지 변화량은 0.47MJ 이다. 따라서, SVM 을 이용하여 육상 전압을 주입하였을 때, 레그 에너지의 맥동은 주입하지 않았을 때에 비해, 약 23% 줄일 수 있다는 결론이

나온다. 즉, 시스템의 균형제어에도 옅셋 전압을 주입하는 것이 유리하다는 것을 시뮬레이션을 통해 확인할 수 있다.

## 6.2. MMC의 옹셋 전압 주입 가능성 검토

본 절에서는 HVDC 전송 시스템에서의 MMC 옹셋 전압 주입의 가능성을 교류 및 직류 단 계통에 미칠 수 있는 영향의 관점에서 회로적으로 검토하고 시뮬레이션과 실험으로 검증하고 분석한다.

주입한 옹셋 전압에 의한 영상분 전압이 MMC 교류 출력 단(교류 계통과 컨버터 사이의 변압기의 2 차단)에 나타날 경우에는 문제가 없지만, 직류 단에 나타날 경우, 접지 전압 대비 직류 단의 극(pole) 전압이 주입한 영상분의 크기와 주파수로 성분을 가지며 흔들리게 된다. 이는 직류 라인의 절연 문제와 무효 전력 소모, 그리고 누설 전류 등 시스템 운전과 직류 계통에 악영향을 미칠 수 있다. 이러한 경우에는 HVDC 송전 시스템을 위한 MMC에 옹셋 전압 주입은 현실적으로 어려움이 존재한다. 따라서, 옹셋 전압 주입 가능성에 대한 검토가 이루어져야 한다.

식 (6.2)와 같이, 상단 및 하단 암에 주입되는 3 고조파 옹셋 전압 성분은 같은 크기의 반대 부호를 가지므로 MMC 시스템의 직류 단 전압( $V_{dc}$ )에는 보이지 않는다. 따라서, 1.1.3 절에서 언급한 HVDC 계통 구조 중 비대칭 단극 시스템과 양극 시스템에서는 접지가 직류 단 도선에 존재하므로, 주입한 옹셋 전압으로 인한 영상분이 직류단에 나타나지 않고 교류단 변압기의 2 차단에 나타나는 것은 자명하다.

한편, 대칭 단극 시스템은 접지가 그림 1.2와 같이 교류단의 큰 임피던스를 가지고 존재하거나 직류 단의 중성점에 존재한다. 따라서, 대칭 단극 시스템은 양과 음의 두 극성(polarity)을 가지는 도선으로 구성되므로, 각 도선과 접지 사이에는 주입 영상분이 존재할 수 있으므로 이에 대한 검토가 필수적이다.

대칭 단극 HVDC 시스템에서 일반적으로 사용되는 접지 시스템은 교류 단에 연결되는 star-point reactor (SPR) 접지 시스템[25]과 zig-zag 변압기를 이용한 접지 시스템[23]이 있다.

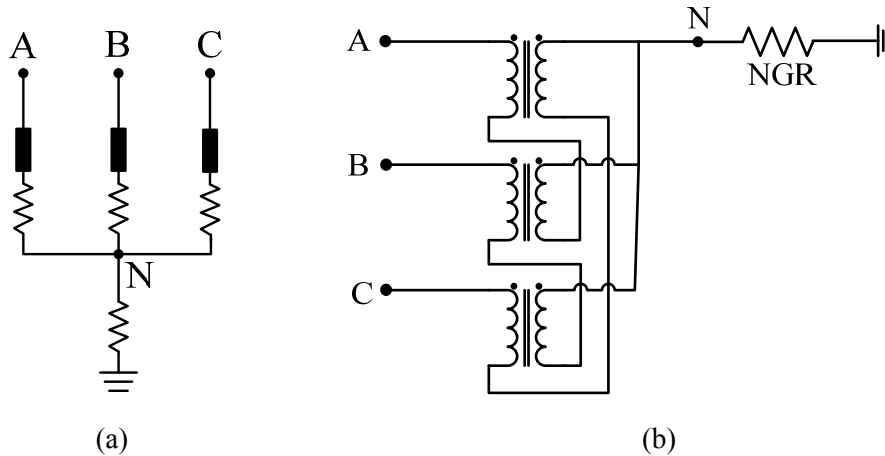


그림 6.5. HVDC 시스템의 대표적인 접지 시스템 회로도.

(a) star-point reactor 접지 시스템. (b) zig-zag 변압기 접지 시스템.

그림 6.5(a)는 SIEMENS 사의 star-point reactor 접지 시스템의 회로도이다. 이 접지 시스템을 구성하는 인덕터는 매우 큰 값을 가지므로, 교류 전류에 대해서는 매우 큰 임피던스를 가지고, 직류 전류에 대해서는 상대적으로 작은 임피던스를 가진다. 따라서, star-point reactor 접지 방식은 간단하고 경제적인 접지 시스템이다.

그림 6.5(b)는 zig-zag 변압기 접지 시스템 회로도를 나타낸다. 일반적으로 zig-zag 결선 방식을 적용하는 변압기의 목적은 계통에서 중성점을 구할 수 없을 때 사용하며, 접지용으로 주로 사용된다. 또한, zig-zag 결선 방식을 이용하여 3 상 4 선식 계통에서의 중성선의 영상분 고조파 전류를 억제하기

위하여 사용되기도 한다. Zig-zag 변압기는 기본과 정상분과 역상분에 대해서는 여자 임피던스가 보이게 된다. 일반적으로 단상 변압기의 정격 여자 전류가 정격 전류의 약 1%의 값을 가질 때, 여자 임피던스의 크기는 정격 임피던스의 약 100 배의 크기를 가진다. 이를 이용하여 zig-zag 변압기를 결합하게 될 경우, 변압기의 각 상에는 단상 변압기에 걸리는 전압의  $\sqrt{3}$  배 큰 전압이 걸리게 되고, 이로부터 전체 zig-zag 변압기의 정상분 및 역상분 임피던스의 크기가 각각 정격 임피던스의 300 배의 값을 가진다는 것을 알 수 있다. 한편, 영상분 임피던스의 경우, 영상분 전류에 의해 발생하는 각 변압기의 기자력이 서로 상쇄되는 방향으로 작용하기 때문에 누설 임피던스만이 보이게 된다. 일반적으로 변압기의 누설 임피던스의 크기는 정격 임피던스의 0.1~0.2 배로 매우 작은 값을 가진다[23]. 그림 6.12 에서 중성 접지 저항(neutral grounding resistor; NGR)은 3 상 전력 계통에 지락 사고 등이 발생하였을 경우에 지락 전류를 제한하거나 전선로의 대지 전위 상승 등을 억제하기 위한 장치이다. 또한, 육상 전압 주입의 관점에서도 NGR 의 값이 작으면 접지 시스템의 영상분 임피던스가 매우 작으므로 전압 주입 성분이 직류단에 나타나게 된다. 이러한 관점에서 볼 때, NGR 값의 설계는 매우 중요하다.

Zig-zag 변압기를 이용한 접지 시스템에서 NGR 을 다는 경우에는 회로적인 특성이 star-point reactor 와 유사하므로, 본 절에서는 대칭 단극 HVDC 시스템에서 대표적으로 사용되는 SPR 접지 시스템을 가정하여 논의를 진행한다.

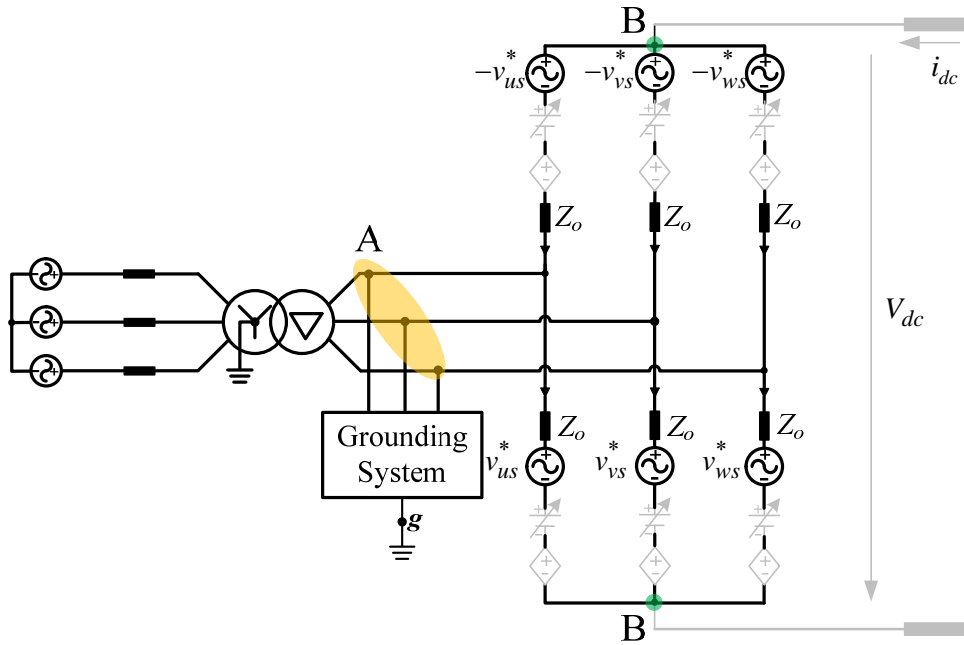


그림 6.6. 접지 시스템을 고려한 MMC 회로 모델링.

그림 6.6 은 교류 계통 및 접지 시스템을 고려한 MMC 시스템 모델링을 나타낸다. 이를 교류 계통 단 기준의 등가회로로 나타내면 그림 6.7 과 같다. 이는 2.1 절에서 기술한 간접변조제어에 의한 교류 단, 직류 단, 그리고 컨버터 내부 단 독립제어에 의한 교류 단 등가 회로이다. 교류 단에서 보는 MMC 등가회로는 그림 6.7 에서 보듯이, MMC 의 출력 EMF 전압에 의한 등가 전압원과 교류 단 등가 암 임피던스로 구성된다. MMC 의 직류 단 두 도선은 등가회로의 'B' 지점에 해당한다.

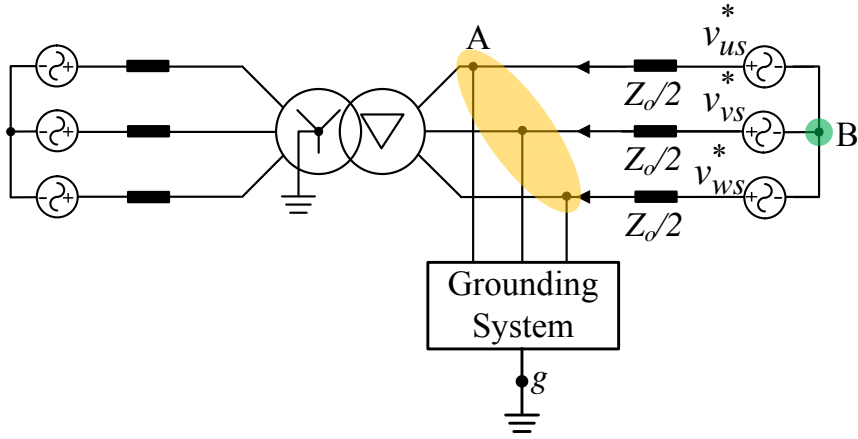


그림 6.7. 교류 단에서 보는 MMC 등가 회로.

그림 6.8 은 SPR 을 접지 시스템으로 적용하여 읍셋 전압을 주입한 교류단 등가 회로이다. 주입된 읍셋 전압은 영상분 전압으로 각 상에 모두 동일하게 존재한다.

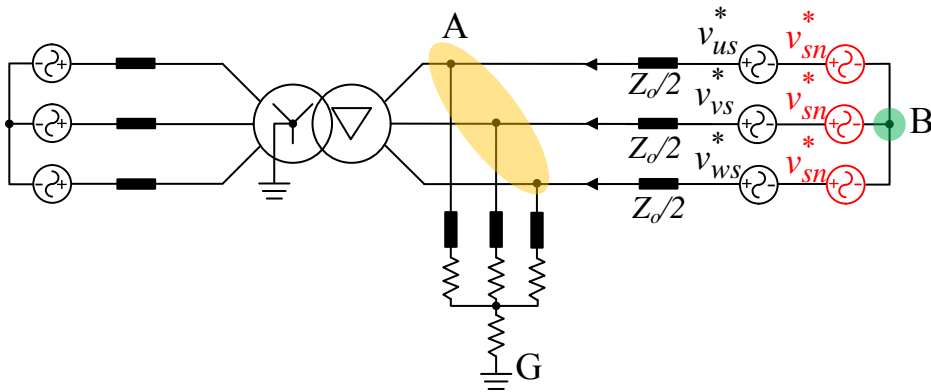


그림 6.8. SRP 접지 시스템 및 주입 읍셋 전압을 고려한 MMC 교류단 등가 모델링.



주입한 영상분에 의한 영향을 살펴보기 위해, 그림 6.9 는 영상분만 고려한 등가회로를 나타내고 있다. 그림 6.9(a)와 같이, 변압기 2 차측의 델타 권선의 경우 영상분 전압에 대하여 여자 되지 않으므로 개방(open)된 형태로 보이게 된다. 그림 6.9(b)는 간략화된 등가회로로 3 상에 존재하는 임피던스들이 각각 병렬 구조로 인해 1/3 의 크기로 표현된다.

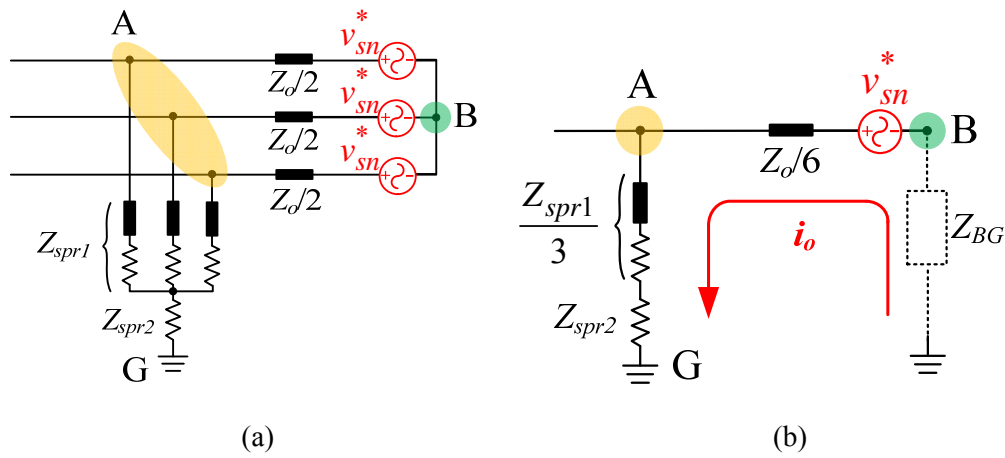


그림 6.9. 영상분만 고려한 MMC 교류단 등가 모델링(a)과 단선 형태의 간략화된 등가회로(b).

그림 6.9(b)의 ‘B’ 노드는 등가적으로 접지와 직류 라인의 임피던스를 가진다. 그 임피던스를  $Z_{BG}$  라고 하면, MMC 교류단 ‘A’ 노드의 영상분 전압인  $v_{AG,0}$  와 직류단 ‘B’ 노드의 영상분 전압인  $v_{BG,0}$  의 전압은 각각 (6.18)과 (6.19)와 같이 계산된다. SPR 접지 시스템의 임피던스( $Z_{spr}$ )는 그림 6.9 에 의해서 (6.20)과 같다.

$$v_{AG,0} = \frac{Z_{spr}}{Z_{spr} + Z_o / 6 + Z_{BG}} v_{sn}^* \approx v_{sn}^* \quad (6.18)$$

$$v_{BG,0} = -\frac{Z_{BG}}{Z_{spr} + Z_o / 6 + Z_{BG}} v_{sn}^* \approx 0. \quad (6.19)$$

$$Z_{spr} = \frac{Z_{spr1}}{3} + Z_{spr2}. \quad (6.20)$$

SPR의 임피던스는 직류 라인의 임피던스에 비해 매우 큰 값을 가지므로[25, 93], (6.18)과 같이 MMC 교류단에 주입한 윗셋 전압 성분이 나타나게 되고, (6.19)와 같이 직류단에는 나타나지 않는다. 만약 직류단 pole 과 접지 사이에 케이블이나 가공 선로에 의한 누설 캐패시터가 존재하지 않거나 그 값이 매우 작다면, 또는 SPR 접지 시스템이 매우 큰 영상분 임피던스를 가지지 않는다면, 주입한 윗셋 전압은 직류단에 나타나게 된다. 직류단에 나타나는 윗셋 전압은 직류 라인의 절연 문제와 무효 전력 소모, 그리고 누설 전류 등 시스템 운전과 직류 계통에 악영향을 미칠 수 있다. 특히, zig-zag 변압기를 이용한 접지 시스템의 경우[23]에는 접지 시스템에 중성 접지 저항(NGR)을 상당히 큰 값으로 설계하지 않는다면, 윗셋 전압 주입 시에 직류단 pole 과 접지 사이의 누설 캐패시터스로 인하여 누설 전류가 상당한 양으로 흐르게 되므로 중성 접지 저항의 설계에 이를 고려하여야 한다.

한편, 주파수가 다른 교류 계통의 연결이나 교류 계통 분리(isolation) 등의 목적으로 사용되는 back-to-back(BTB) HVDC 시스템의 경우, 양쪽 MMC의 직류단이 근접한 형태로 부스바로 연결된다. 이러한 BTB 시스템의 경우, 직류단과 접지점 사이의 임피던스가 매우 크므로 앞의 분석과 같이, 주입한 윗셋 전압이 직류단의 pole-to-ground 전압으로 나타날 수 있다. 따라서, BTB 시스템의 경우 이를 고려하여 접지 시스템 형태와 위치, 제정수 설계와 운영 조건 등에 대해서 충분한 검토가 이루어져야 한다.

본 논문에서는 point-to-point HVDC 전송 시스템을 가정하여 논의를 진행하므로 가공 선로 또는 지중 매설 케이블의 임피던스를 고려하여 윗셋 전압의 영향을 살펴보고 MMC의 비용 및 운영 손실 저감을 위한 윗셋 전압 주입 가능성에 대해서 검토하였다.

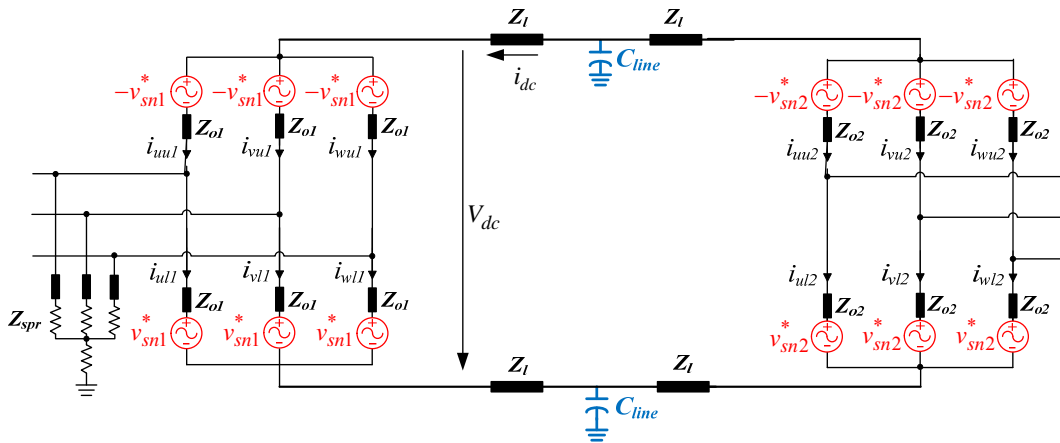
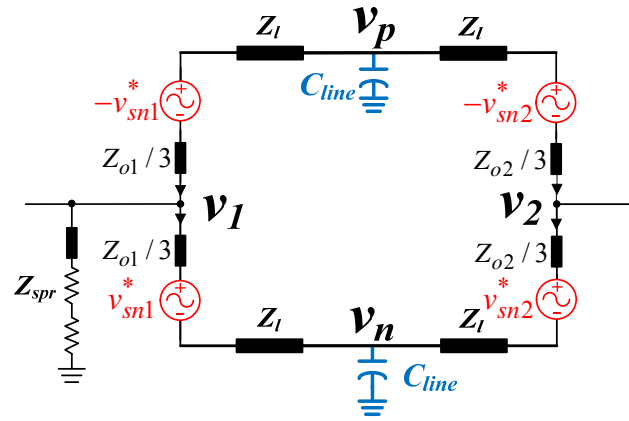


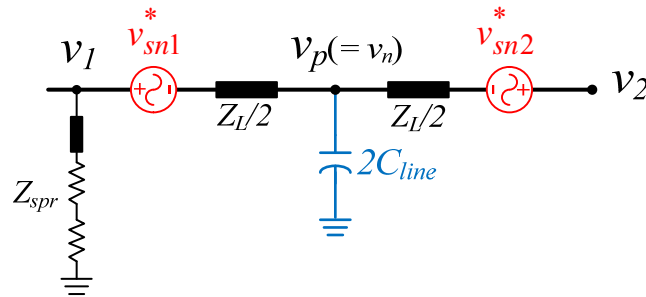
그림 6.10. 교류 영상분만 고려한 point-to-point MMC HVDC 시스템의 등가 모델링.

그림 6.10은 point-to-point MMC HVDC 시스템에서 교류 영상분 및 송전선의 누설 캐패시턴스를 고려한 등가회로를 나타낸다. 통상 송전선의 임피던스를 인덕터, 캐패시터, 저항의 집중 정수 회로(lumped constant circuit)로 표현하였다. 집중 정수 회로는 분포 정수 회로(distributed constant circuit)의 근사형태로, 주입 주파수가 3 고조파의 저주파이므로 본 절의 분석에 타당한 모델이라 할 수 있다. 그림 6.9와 같은 방식으로, 그림 6.11(a)는 교류 영상분만 고려한 point-to-point MMC HVDC의 간략화된 등가모델링을 나타내고, 그림 6.11(b)는 이의 단선 형태의 등가 모델링을 나타낸다. 그림 6.11에서  $v_1$ 과  $v_2$ 는 각각

양측 MMC 의 교류 영상분 전압을 나타내고,  $v_p$  와  $v_n$  은 각각 양의 극과 음의 극의 직류단 pole-to-ground 전압을 나타낸다.



(a)



(b)

그림 6.11. 교류 영상분만 고려한 point-to-point MMC HVDC 의 간략화된 등가 모델링(a)과 단선 형태의 등가 모델링(b).

이를 바탕으로 각 노드의 전압을 주입한 육섯 전압의 관계 식으로 나타내면 (6.21)-(6.23)과 같다. 여기서 직류 라인의 임피던스는 (6.24)-(6.26)과 같이 정리할 수 있다.

$$v_1 = \frac{2Z_{spr}}{Z_L + Z_C + 2Z_{spr}} v_{sn1}^* \approx v_{sn1}^* \quad (6.21)$$

$$v_p = v_n = \frac{-Z_C}{Z_L + Z_C + 2Z_{spr}} v_{sn1}^* \approx 0. \quad (6.22)$$

$$v_2 = v_{sn2}^* - \frac{Z_C}{Z_L + Z_C + 2Z_{spr}} v_{sn1}^* \approx v_{sn2}^* \quad (6.23)$$

$$Z_l = Z_{smooth} + Z_{line}. \quad (6.24)$$

$$Z_L = Z_o / 3 + Z_l. \quad (6.25)$$

$$Z_C = 1 / (j\omega C_{line}). \quad (6.26)$$

식 (6.22)에서 보듯이, 직류 라인의 누설 캐패시턴스 성분과 상대적으로 매우 큰 임피던스를 가지는 접지 시스템에 의해서 ( $Z_{spr} \gg Z_C$ ) 직류단의 pole-to-ground 전압에 주입한 읍셋 전압이 나타나지 않게 되고, (6.21)과 (6.23)에서와 같이 교류단에 나타나게 되는 것을 알 수 있다. 만약, 누설 캐패시터의 영향을 고려하지 않는다면,  $Z_C$  는 무한대의 값을 가지며, 주입한 읍셋 전압은 직류단에 그대로 나타나게 된다. 일반적으로 송전 선로의 임피던스는 접지 시스템의 임피던스보다 매우 작으므로, 회로적인 분석을 통한 결과, 읍셋 전압 주입은 직류단에 영향을 거의 미치지 않는다는 것을 알 수 있다.

### 6.3. MMC의 옹셋 전압 주입 시뮬레이션 및 실험 결과

#### 6.3.1. MMC 옹셋 전압 주입 시뮬레이션 결과

옹셋 전압 주입 가능성과 관련된 해석의 타당성을 검증하기 위해 시뮬레이션을 수행하였다. 부록 A의 제정수를 이용하여, point-to-point MMC HVDC 시뮬레이션을 수행하였다.

접지 시스템은 star-point reactor (SPR)와 zig-zag 변압기의 두 가지로 구성하여 시뮬레이션을 수행하였다. 먼저 SPR 시스템의 제정수는 표 6.1과 같다.

표 6-1 시뮬레이션에 사용한 SPR의 제정수 표

Quantity	Values
Inductance of $Z_{spr1}$	6500 H
Resistance of $Z_{spr1}$	7700 $\Omega$
Resistance of $Z_{spr2}$	4000 $\Omega$

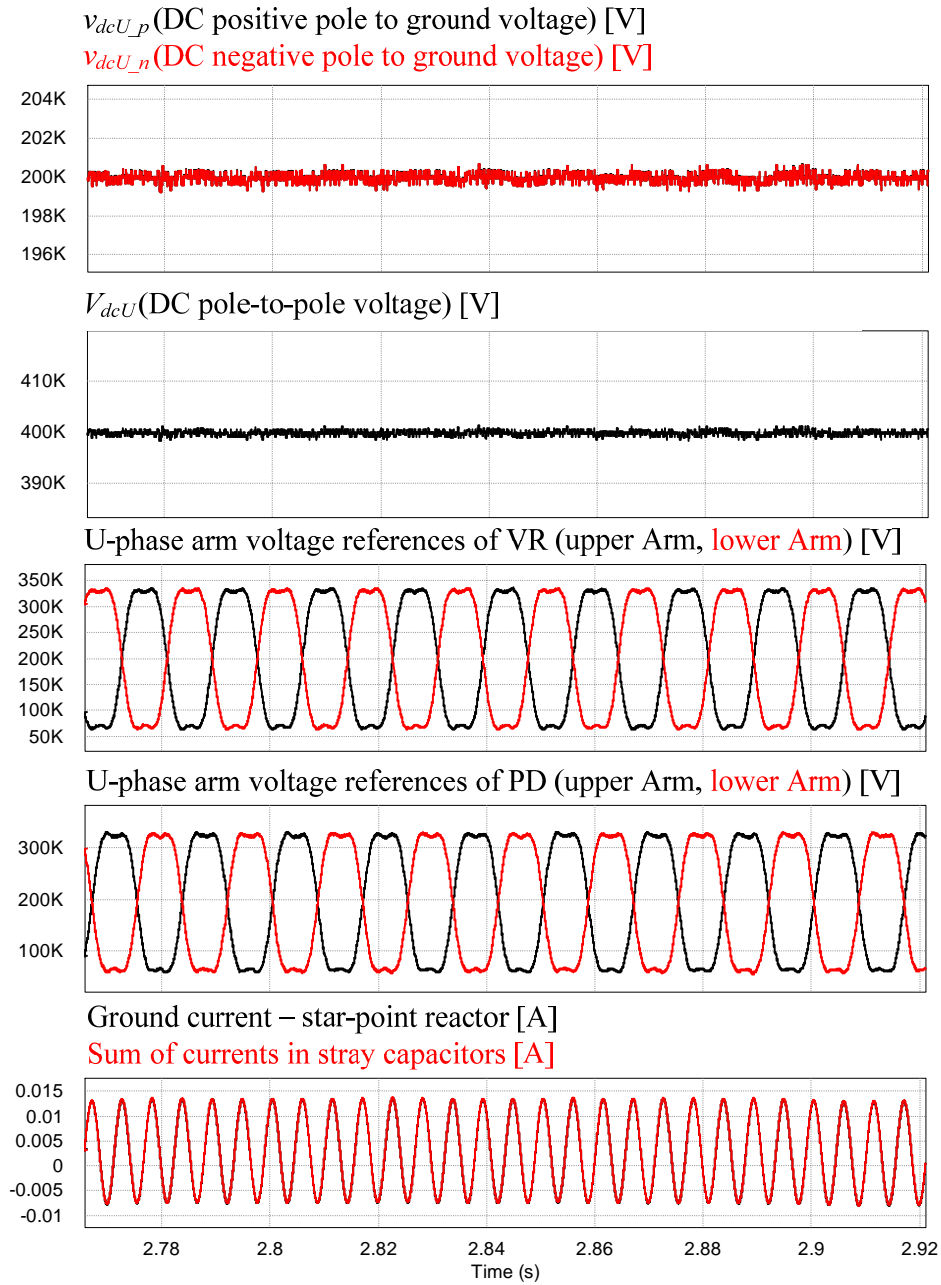


그림 6.12. Star-point reactor 접지 시스템 사용 시의  
 읍셋 전압 주입 시뮬레이션 결과 파형.

그림 6.12 는 star-point reactor 접지 시스템 사용 시의 윗셋 전압 주입 시뮬레이션 결과 파형이다. 그림 6.12 의 첫 번째 파형과 두 번째 파형은 각각 직류단의 pole-to-ground 전압과 pole-to-pole 전압을 나타낸다. 6.2 절에서 분석하였듯이, pole-to-pole 전압뿐만 아니라 pole-to-ground 전압에서도 주입한 3 고조파 전압이 나타나지 않는다. 세 번째와 네 번째 파형은 각각 직류단 전압 제어 시스템(voltage regulator; VR)으로 동작하는 MMC 와 급전 시스템(power dispatcher; PD)으로 동작하는 MMC 의  $u$  상 암 전압 지령 파형을 나타낸다. 양 쪽 모두 3 고조파를 주입하였기 때문에 기본파 교류 사인파 전압의 피크 부분이 깎인 모양으로 나타나는 것을 확인할 수 있다. 마지막 파형은 송전선로의 누설 캐패시턴스로 모델링된 캐패시터에 흐르는 전류의 합과 star-point reactor 를 통해 접지로 흐르는 전류 파형을 도시한 것이다. 두 전류가 완전히 일치하며, 그 주파수는 기본파 주파수의 3 배인 180Hz 의 주파수를 가지는 것을 확인할 수 있다.

다음으로는 zig-zag 변압기를 이용한 접지를 HVDC 시스템에 적용하여 시뮬레이션을 수행하였다. Zig-zag 변압기 접지 시스템의 제정수는 표 6.2 와 같다.

표 6-2 시뮬레이션에 사용한 zig-zag 변압기의 제정수 표

Quantity	Values
Rated power of transformer	4 MVA
Excitation impedance (single transformer)	722.03 mH
Leakage impedance (single transformer)	6.8 $\Omega$ / 108.3 mH



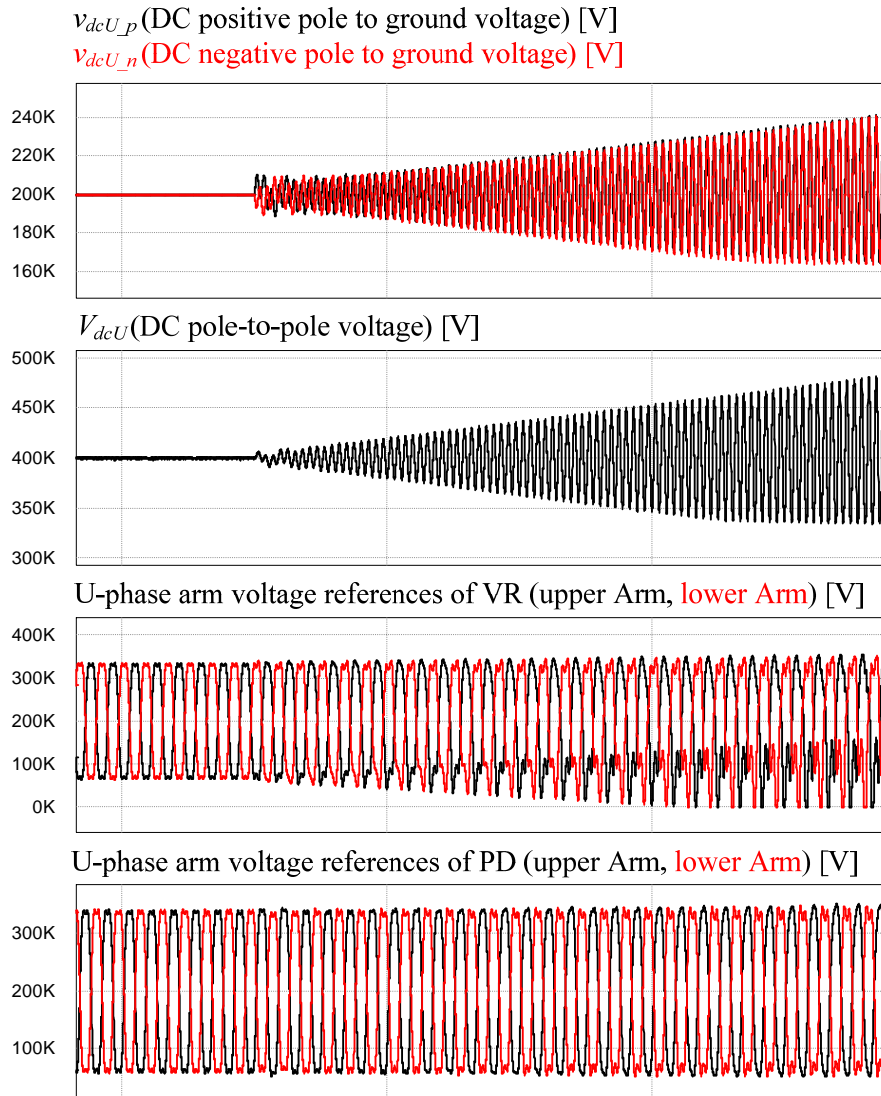


그림 6.13. Zig-zag 변압기를 이용한 접지 시스템 사용시의  
 읍셋 전압 주입 시뮬레이션 결과 파형(NGR 을 달지 않은 경우).

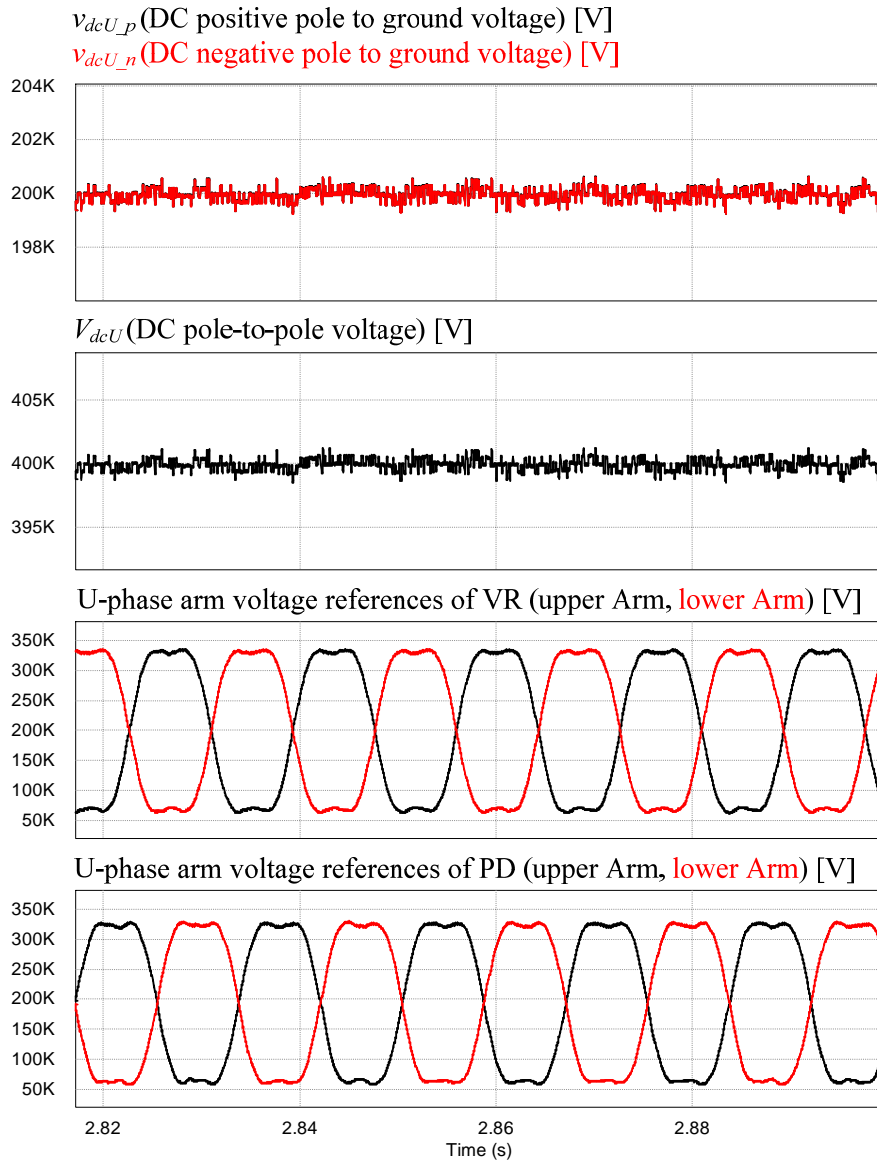


그림 6.14. Zig-zag 변압기를 이용한 접지 시스템 사용시의  
 읍셋 전압 주입 시뮬레이션 결과 파형(NGR 을 단 경우).

그림 6.13 은 NGR 을 달지 않고 zig-zag 변압기만 사용한 시뮬레이션 결과 파형을 나타낸다. 앞서 분석한 바와 같이, 영상분 임피던스는 변압기의 누설 임피던스의 값을 가지므로 매우 작다. 그림 6.13 의 첫 번째 파형에서 보듯이, 주입한 옅색 전압은 직류단의 pole-to-ground 전압에 나타나게 된다. 이는 MMC 의 불안정한 동작의 원인이 되므로, 시간이 지남에 따라 VR 축의 암 전압이 점차 발산하게 되고 실제 시스템에서는 절연과괴를 야기시킬 수 있다.

그림 6.14 는 NGR 을 단 경우의 시뮬레이션 결과 파형이다. 그림 6.14 의 첫 번째 파형과 두 번째 파형은 각각 직류단의 pole-to-ground 전압과 pole-to-pole 전압을 나타낸다. 결과 파형에서 보듯이, pole-to-pole 전압뿐만 아니라 pole-to-ground 전압에서도 주입한 3 고조파 전압이 나타나지 않는다. 세 번째와 네 번째 파형은 각각 VR 로 동작하는 MMC 와 PD 로 동작하는 MMC 의  $u$  상 암 전압 지령 파형을 나타낸다. 양 쪽 모두 3 고조파를 주입하였기 때문에 기본파 교류 사인파 전압의 피크 부분이 깎인 모양으로 나타나는 것을 확인할 수 있다. 따라서, NGR 을 단 경우의 파형은 star-point reactor 의 결과 파형과 유사하며, 옅색 전압주입을 위해서는 적절한 값의 NGR 의 설계가 매우 중요하다. 즉, zig-zag 변압기를 이용해 접지된 경우 그 자체의 영상분 임피던스가 매우 작기 때문에 zig-zag 변압기의 중성점과 접지 사이에 추가적인 NGR 을 달아주어야 안정적인 3 고조파 주입이 가능하다는 것을 시뮬레이션으로 확인하였다.

### 6.3.2. MMC 읍셋 전압 주입 실험 결과

읍셋 전압 주입 가능성과 관련된 해석의 타당성을 검증하기 위해 부록 C의 MMC 시스템을 이용하여, 축소 실험을 수행하였다.



그림 6.15. 실험에 사용된 SPR 모의 접지 시스템.

표 6-3 축소 실험에 사용한 SPR의 제정수 표

Quantity	Values
$Z_{spr1}$	150 k $\Omega$
$Z_{spr2}$	200 $\Omega$

실제 SPR 접지 시스템을 모의하기 위하여, 축소실험에서는 그림 6.15와 같이, 고압 저항을 이용하였다. 실험에 사용된 접지 시스템 제정수는 표 6.3과

같다. 접지 시스템의 값은 Transbay cable project [93]에 사용된 SPR 시스템의 값을 참고하여, 단위법(per unit)을 이용하여 기준 임피던스 (base impedance)를 기준으로 설계하였다.

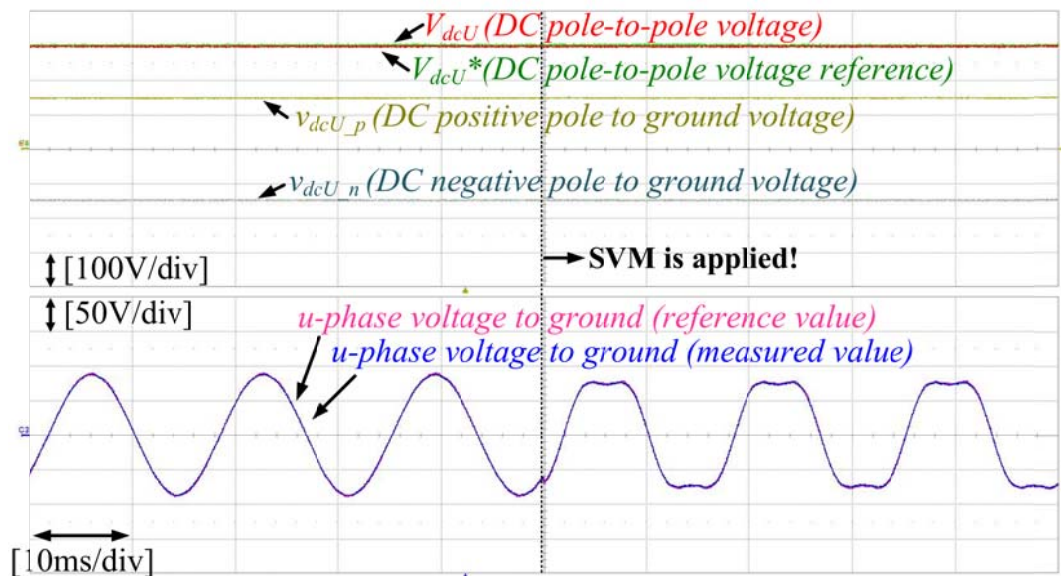


그림 6.16. SPR 모의 접지 시스템을 적용한 육상 전압 주입 축소 실험 결과.

그림 6.16 은 SPR 모의 접지 시스템 MMC 축소 실험 세트에 적용한 후, 육상 전압 주입 전후의 실험 결과 파형이다. 그림에서 접지 대비  $u$ -상의 교류 전압 파형에서 알 수 있듯이, 공간벡터 변조법(space vector modulation; SVM)을 적용하면 전압 파형에 3 고조파 성분이 포함되는 것을 확인할 수 있다. 한편, 직류단 양의 극과 음의 극의 pole-to-ground 전압에서 보듯이, 주입한 3 고조파 전압이 직류단에 나타나지 않으며, 따라서 pole-to-pole 전압에서도 주입 전압 성분이 나타나지 않는다.

즉, MMC 회로의 운영 손실과 시스템 비용의 저감을 위해 교류 윗셋 전압을 주입할 경우 매우 큰 임피던스를 이용한 접지 시스템에 의해서 주입 전압이 직류 계통에 미치는 영향은 매우 작으므로, HVDC 시스템 운영에 있어서 안정적인 3 고조파 주입이 가능하다는 것을 축소 실험으로도 확인하였다.

## 7. 결론 및 향후 과제

본 논문에서는 차세대 전력망으로 평가되는 HVDC 전력전송 시스템을 위한 핵심 요소 기술로써 모듈형 멀티레벨 컨버터 기반의 전력변환 시스템 회로에 대하여 논의하였다. HVDC의 효율적인 송전을 위한 직류단 전압의 승압 요구와 독립 HVDC 시스템 간의 멀티터미널 연계에 따라, 다양한 HVDC 계통 시스템의 형태가 연구되고 있다. 이러한 요구 조건을 기준으로 경제적이고 합리적인 회로 방식으로 검토되고 있는 ASYM-MMC 회로를 제시하고 그 적용 가능성을 검토하였다. 그리고, ASYM-MMC의 정상운전과 사고운전 제어 알고리즘을 제안하였다. 또한, 여러 대표적인 모듈형 멀티레벨 컨버터와의 비교 분석을 진행하였고, ASYM-MMC 회로의 동작 및 장점을 시뮬레이션과 축소 실험을 통하여 검증하였다. 마지막으로, MMC의 운영 손실과 시스템 비용 저감을 위하여 HVDC 전송 시스템에서의 교류 읍셋 전압 주입 가능성을 교류 및 직류 계통에 미치는 영향에 대한 관점에서 분석하였으며, 분석 결과를 시뮬레이션과 축소모델 실험으로 검증하였다. 본 장에서는 논문의 연구 결과와 향후 과제에 대해 기술한다.

### 7.1. 연구 결과

본 연구의 결과를 요약하면 다음과 같다.

첫째, 모듈형 다단 컨버터(MMC)의 기본 원리와 그 제어에 관해서 기술하였다. MMC는 많은 서브모듈 셀의 직렬연결로 이루어져 있고, 각

서브모듈은 독립적인 전원을 가지지 않는다. 따라서, 교류 및 직류단 제어 외에 서브모듈 내의 캐패시터 전압 유지를 위한 제어가 필수적이다. 먼저, 교류 및 직류 계통 전류 관점의 모델링과 순환전류에 관한 모델링을 통하여, 교류단과 직류단, 그리고 컨버터 내부 에너지 균형을 위한 제어를 분리하여 독립적인 제어를 할 수 있는 기반을 마련하였다. 이 세가지 모델링을 바탕으로 MMC의 기본적인 제어방법에 관하여 기술하였다.

또한, 교류 계통 사고를 포함하는 교류 계통 전압 불평형 상황에 대처할 수 있는 MMC 제어방법을 제시하였다. 이는 계통 평형 상황을 포함하는 제어방법으로 기존의 MMC 제어보다 더 확장된 제어방법이라 할 수 있다.

둘째, 양극 (bipolar) HVDC 전력전송 시스템을 위한 대표적인 MMC 전력변환 시스템 간의 비교를 통하여, ASYM-MMC 회로의 HVDC 시스템에 대한 적합성을 검토하였다. HVDC 송전 시스템의 송전 직류 승압 요구에 의한 양극 HVDC 시스템의 필요성이 대두되고 있는 동시에, 높은 전압으로 인해 가공선로를 통한 효율적인 전력 전송에 대한 관심이 높아지고 있다. 본 논문에서는 HVDC 전송 시스템을 위한 대표적인 전력변환 시스템 간에, 비용 및 효율 등의 경제성과 직류단 사고 대처 능력, 컨버터 내부 에너지 균형 등을 기준으로 비교 및 분석하였다. 회로 형태를 대칭 암 구조를 가지는 시스템과 비대칭 암 구조를 가지는 시스템으로 분류하여 비교하였으며, 비교 결과 ASYM-MMC 회로가 비대칭 단극 뿐만 아니라 양극 HVDC 시스템의 적용에 있어서 상대적으로 가장 경제적이고 가능성 있는 토폴로지라는 것을 확인하였다.



셋째, ASYM-MMC 회로를 다양한 HVDC 계통 시스템에 적용하여, 본 회로의 타당성을 검증하였다. 본 회로를 일반적인 HVDC 계통 구조인 비대칭 단극 전압형 HVDC, 양극 전압형 HVDC, 하이브리드 HVDC 전송 시스템에 적용하였다.

먼저, 단극 전압형 HVDC 적용을 가정하여 본 회로의 정상운전 및 사고운전 제어 알고리즘을 제시하였다. 특히, 직류단 사고 시에 직류단 전압의 크기가 매우 작으므로 컨버터 내부 에너지 제어의 변경이 필요하다. 따라서, 본 논문에서는 전압 주입법과 전류 주입법을 제안하여, 사고 상황에서도 유연한 연속 운전이 가능하도록 하였다.

그리고, 여러 HVDC 계통 형태들 중에 대칭 단극 구조를 가정한 본 회로의 적용에 대하여 분석하였다. 대칭 단극 구조에서는 ASYM-MMC 의 회로적 특성에 의하여, 직류단 사고 시에 교류단 과전압이 발생할 수 있다. 따라서, 이 현상에 대한 해석과 분석을 새로이 수행하였고, 시뮬레이션과 실험으로 확인하였다.

다음으로, 양극 전압형 HVDC 시스템에 본 회로를 적용하였다. 적용에 앞서 컨버터 측 교류단 사고 시를 고려하여 최적의 서브모듈 배치에 대하여 검토하였다. 또한, ASYM-MMC 는 DC fault ride-through 능력을 보유하며, 넓은 직류단 전압 합성 범위를 가지므로 직류단 사고 대처에 매우 유연하다. 즉, 직류단 사고 시에 직류단 전압 및 전류제어와 교류단 전압 및 무효전력 제어를 독립적으로 수행할 수 있으므로, 교류 계통 제어뿐만 아니라, 빠른 사고 회복과 재기동이 가능하다. 현재, 진도와 제주 사이를 연결하는 전류형

HVDC 2 기의 전송 시스템의 실제 제정수를 이용하여 양극 전압형 HVDC 시뮬레이션을 수행하였고, 직류단 사고 상황에서 본 회로가 가지는 직류단 사고 대처 능력의 유연성을 확인하였다.

그리고, 전류형 컨버터와 전압형 컨버터 간의 하이브리드 HVDC 에 대한 본 회로의 적용에 관한 연구도 진행하였다. 마찬가지로 진도-제주 HVDC 2 기 모델을 이용하였으며, 직류단 사고를 모의하여 본 회로 적용에 대한 타당성을 검증하였다.

또한, 본 논문에서는 ASYM-MMC 전력변환 회로의 축소 모델을 제작하여 실험을 수행하였다. 암 당 셀의 개수가 6 개인 실험 장치 2 대를 제작하여 단극 HVDC, 양극 전압형 HVDC, 그리고 양극 하이브리드 HVDC 형태를 구성하였다. 이를 통하여, ASYM-MMC 회로의 적용 타당성을 실험적으로도 검증하였다.

마지막으로, MMC 회로의 운영 손실과 시스템 비용의 저감을 위하여 HVDC 전송 시스템에서의 교류 읍셋 전압 주입 가능성을 교류 및 직류 계통에 미치는 영향에 대한 관점에서 분석하였다. 읍셋 전압 주입 가능성은 이론적인 해석과 함께, 컴퓨터 시뮬레이션과 축소모델 실험 등을 통하여 검증하였다.

## 7.2. 향후 과제

본 연구의 향후과제로는 다음과 같은 연구 주제가 진행되어야 할 것으로 생각된다.

(1) 본 논문에서는 Point-to-Point HVDC 시스템을 가정하여, ASYM-MMC의 운전 성능을 검증하였다. ASYM-MMC 시스템은 양극 HVDC 시스템을 기반으로 하는 멀티터미널 HVDC 그리드에서 적용 가능성이 큰 회로로서 이에 대한 추가 연구가 필요하다. HVDC 시스템이 점차 멀티터미널화되면서, 사고 처리에 관한 연구가 많이 진행되고 있다. ASYM-MMC는 사고 시에 컨버터의 전압 여유율을 이용하여 직류단 전압 극성을 반대로 출력함으로써 사고 전류와 아크 해소를 능동적으로 수행할 수 있으며, 사고 회복 시에 전압 회복 상승률을 유연하게 조절할 수 있다. 이러한 장점은 멀티터미널 HVDC를 구성하는 컨버터에서 매우 중요하게 작용하므로, ASYM-MMC를 멀티터미널 시스템에의 적용 및 검증에 대한 연구가 필요하다.

(2) 본 논문에서 다룬 양극 HVDC 시스템은 2개의 비대칭 단극 HVDC 시스템으로 구성된다. 이러한 양극 시스템의 비대칭 단극 HVDC 시스템들 간의 정상 및 사고 운전 모드에서 협조 제어에 대한 연구가 필요하다. 특히, 본 논문에서 주목하고 있는 직류단 pole-to-ground 사고 시에 각 단극 시스템의 전력 제어 방법에 대한 연구가 진행되어야 한다. 직류단 사고시에 사고 모드의 단극 시스템 컨버터는 STATCOM 모드로 동작이 가능하다. 따라서,

STATCOM 모드의 컨버터가 정상 모드의 컨버터가 공급하는 무효전력에 관하여 협조함으로써, 정상 모드의 단극 HVDC 시스템의 전력 공급 능력의 증대가 가능할 것으로 예상된다. 또한, 통신 사고에 대처한 안정적인 운영 전략 수립에 대한 연구도 필요하다.

(3) 본 논문에서는 ASYM-MMC 는 다른 토폴로지와의 정성적인 비교를 통하여 컨버터의 손실에 대하여 간략하게 언급하였다. 컨버터 손실에 대해서 정상 운전 조건만 고려하였으며, 사고 모드 동작 시를 가정한 손실에 대한 논의는 없다. 특히, 전압형과 전류형의 혼합 구조인 하이브리드 HVDC 시스템에서는 사고 시에도 직류단 전류가 정격 범위로 흐를 수 있다. ASYM-MMC 는 컨버터 자체의 비대칭성으로 인해, 각 암 출력 전압의 직류 성분이 0 이 아니므로 사고 모드에서 손실에 대한 추가 분석이 필요하다. 일반적으로 사고 동작 모드로 동작하는 기간은 정상 운전 모드로 동작하는 기간에 비해 매우 짧으므로 시스템 전체적인 운영 손실에 미치는 영향은 작으나, 이에 대한 분석과 다른 회로와의 비교는 ASYM-MMC 회로의 특성을 분석하는데 의미가 있을 것으로 예상된다.

## 부 록 A. PSIM 시뮬레이션 제정수

### A.1. ASYM-MMC 시스템 시뮬레이션

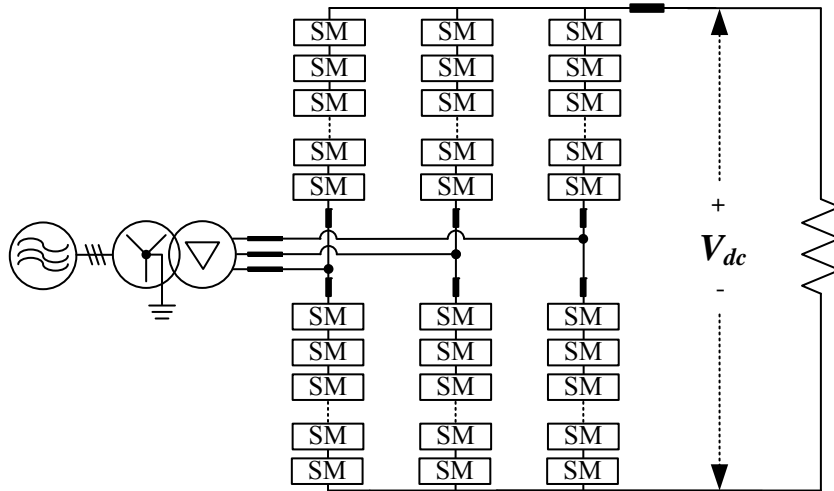


그림 A.1. ASYM-MMC 시뮬레이션 회로도.

표 A-1 ASYM-MMC 시스템 시뮬레이션에 사용된 제정수

Quantity	Values
Number of submodules per one arm	216
Rated module capacitor voltage	2.2 kV
DC bus voltage	400 kV
Capacitance of module capacitor	4.5 mF
Inductance of arm inductor	15 mH
Resistance of arm inductor	367.0 mΩ

Sampling frequency	10 kHz
Rated MMC AC output voltage (line-to-line rms)	180.5 kV

### A.2. 컨버터 측 교류단 사고 (busbar fault) 시뮬레이션

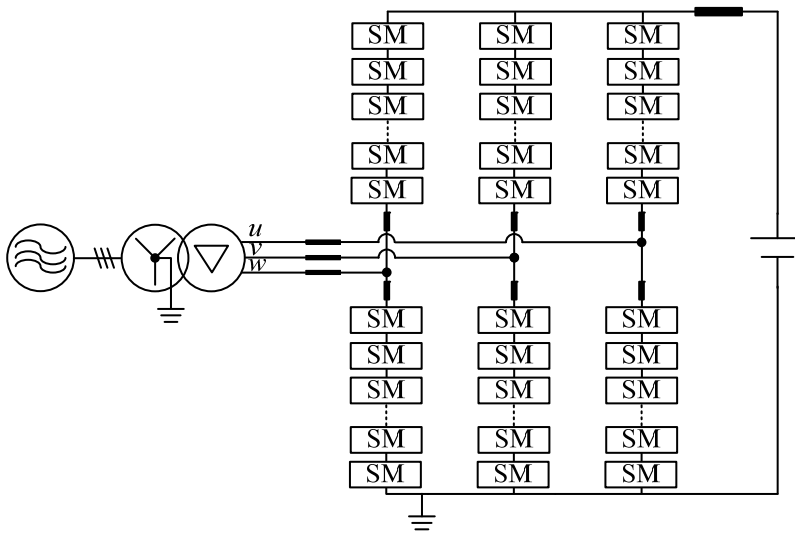


그림 A.2. 컨버터 측 교류단 사고 시뮬레이션 회로도.

표 A-2 컨버터 측 교류단 사고 시뮬레이션에 사용된 제정수

Quantity	Values
Number of submodules per one arm	6
Rated module capacitor voltage	16.67 kV
DC bus voltage	100 kV
Capacitance of module capacitor	4.5 mF
Inductance of arm inductor	3.6 mH

AC equivalent inductance	3.6 mH
Sampling frequency	10 kHz
Rated MMC AC output voltage (line-to-line rms)	50 kV
Line-to-line voltage ratio of transformer (primary : secondary)	1:1

### A.3. 하이브리드 HVDC 시스템 시뮬레이션

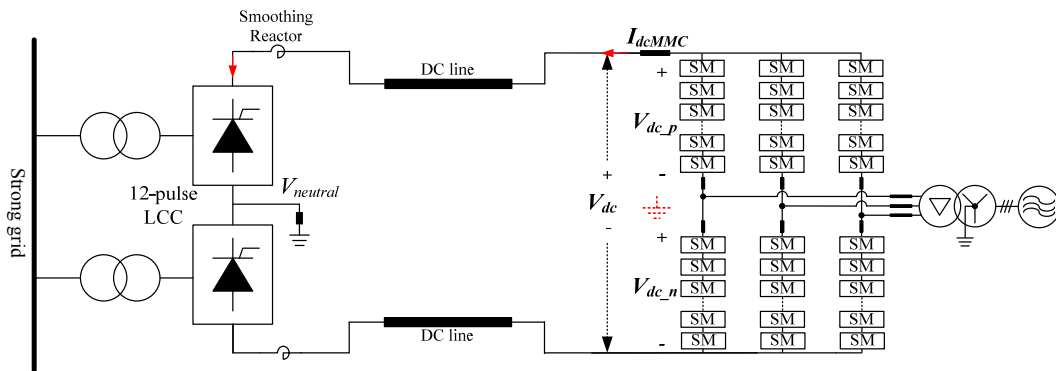


그림 A.3. 대칭 단극 하이브리드 HVDC 시스템 시뮬레이션 회로도.

표 A-3 하이브리드 HVDC 시뮬레이션에 사용된 제정수

	Quantity	Values
LCC side (1 pole)	Grid line-to-line voltage	144kV
	Leakage inductance of transformer	13.8 mH (0.15p.u.)
	Inductance of smoothing reactor	150 mH
MMC side	Number of submodules per one arm	216

(1 pole)	Rated module capacitor voltage	2.2 kV
	Capacitance of module capacitor	4.5 mF
	Inductance of arm inductor	15 mH
	Resistance of arm inductor	367.0 mΩ
	Sampling frequency	10 kHz
	Rated MMC AC output voltage (line-to-line rms)	180.5 kV
DC line	Rated DC bus voltage	400 kV
	Rated DC bus current	1.5 kA
	Transmission line inductance	20 mH



## 부 록 B. PSCAD 시뮬레이션 제정수

### B.1. 양극 전압형 HVDC 시스템 시뮬레이션

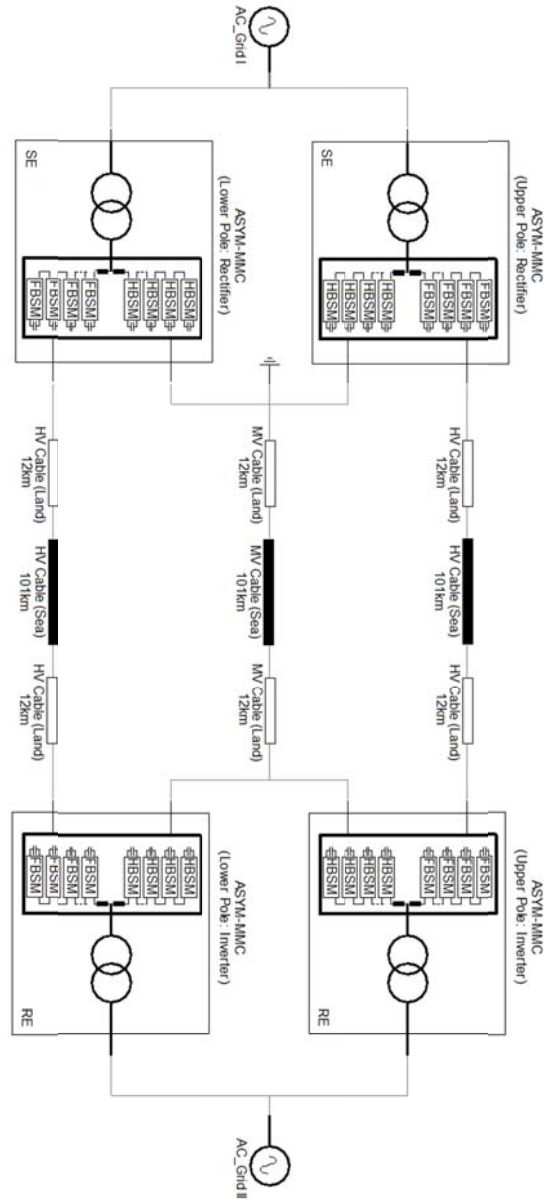


그림 B.1. 양극 전압형 HVDC 전송 시스템의 시뮬레이션 회로도.

표 B-1 양극 전압형 HVDC 시뮬레이션에 사용된 제정수

	Quantity	Values
MMC side (1 pole)	Rated power of MMC	200 MW
	Number of submodules per one arm	130
	Rated module capacitor voltage	2.2 kV
	Rated DC bus voltage	250 kV
	Capacitance of module capacitor	4.5 mF
	Inductance of arm inductor	10 mH
	Resistance of arm inductor	100 mΩ
	Sampling frequency	3.125 kHz
	AC grid side voltage (primary side of Tr.) (line-to-line rms)	154 kV
	AC converter side voltage (secondary side of Tr.) (line-to-line rms)	123 kV

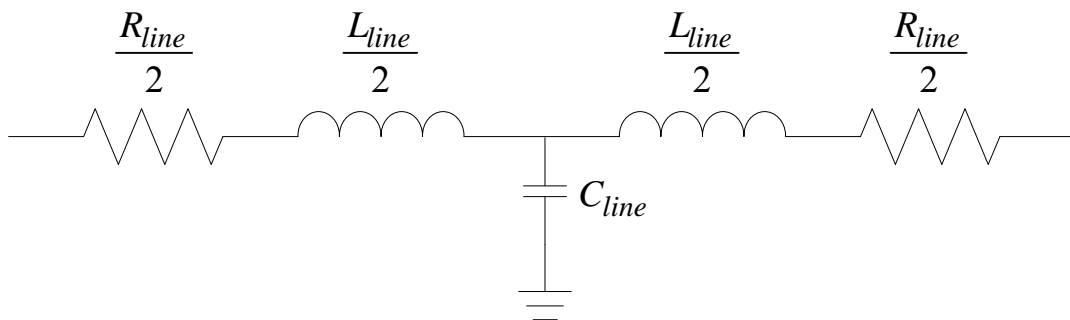


그림 B.2. HVDC 전송 라인의 집중 정수 회로 등가 모델.

표 B-2 진도-제주 HVDC#2 시스템의 고전압 케이블(HV Cable) 제정수

		$R_{line} [\Omega]$	$L_{line} [mH]$	$C_{line} [\mu F]$
진도	HV Cable (Land) 12km	0.2112	1.494	10.8
바다	HV Cable (Sea) 101km	2.02	13.191	43.43
제주	HV Cable (Land) 12km	0.2112	1.494	10.8

표 B-3 진도-제주 HVDC#2 시스템의 금속귀로 케이블(MV Cable) 제정수

		$R_{line} [\Omega]$	$L_{line} [mH]$	$C_{line} [\mu F]$
진도	HV Cable (Land) 12km	0.3396	1.085	2.52
바다	HV Cable (Sea) 101km	2.858	9.13	21.21
제주	HV Cable (Land) 12km	0.3396	1.085	2.52

## B.2. 양극 하이브리드 HVDC 시스템 시뮬레이션

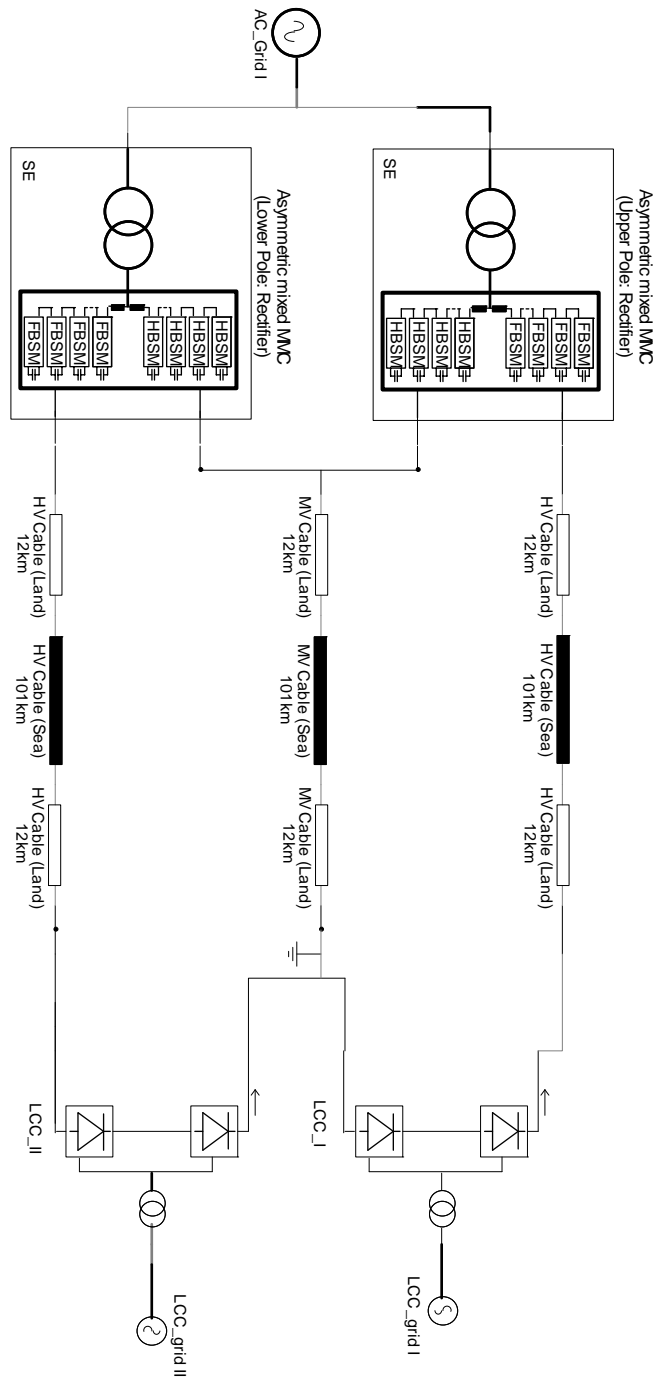


그림 B.3. 양극 하이브리드 HVDC 시스템 시뮬레이션 회로도.

표 B-4 양극 하이브리드 HVDC 시뮬레이션에 사용된 제정수

	Quantity	Values
MMC side (1 pole)	Rated power of MMC	200 MW
	Number of submodules per one arm	130
	Rated module capacitor voltage	2.2 kV
	Rated DC bus voltage	250 kV
	Capacitance of module capacitor	4.5 mF
	Inductance of arm inductor	10 mH
	Resistance of arm inductor	100 mΩ
	Sampling frequency	3.125 kHz
	AC grid side voltage (primary side of Tr.) (line-to-line rms)	154 kV
	AC converter side voltage (secondary side of Tr.) (line-to-line rms)	123 kV
	LCC side (1 pole)	AC grid side voltage (primary side of Tr.) (line-to-line rms)
AC converter side voltage (secondary side of Tr.) (line-to-line rms)		123kV
Inductance of smoothing reactor		500 mH

## 부 록 C. 축소 실험세트 제정수

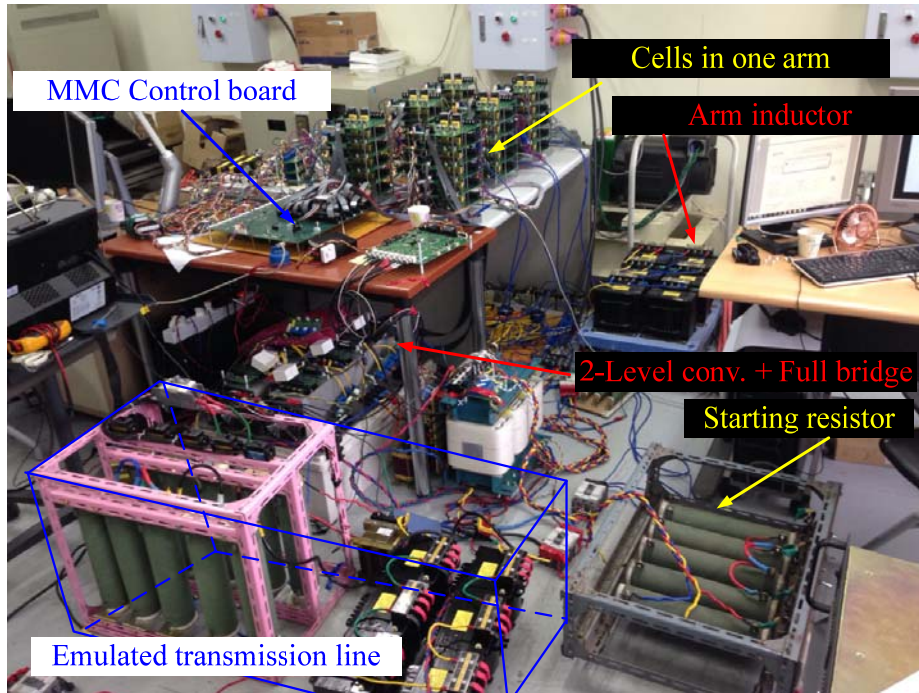


그림 C.1. 단극 HVDC 시스템을 위한 축소 실험 세트.

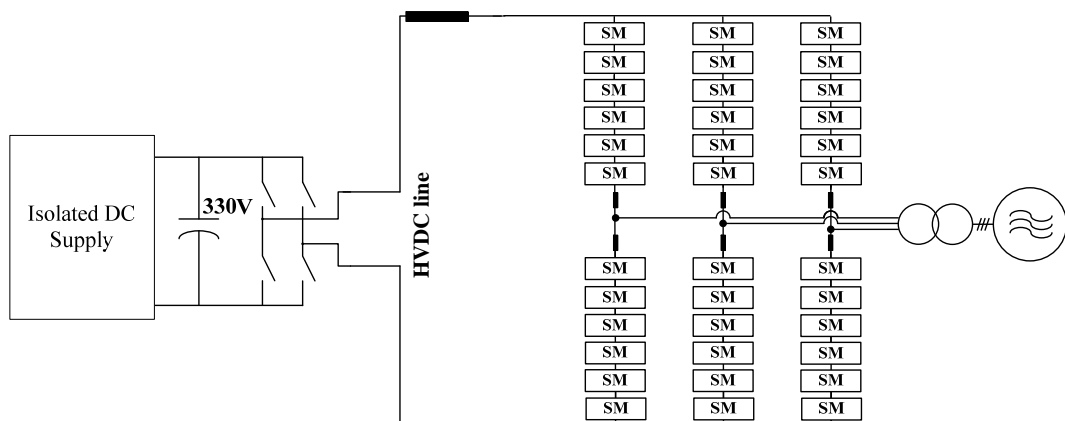


그림 C.2. 단극 HVDC 시스템을 위한 축소 실험 회로도.

표 C-1 단극 HVDC 시스템을 위한 축소 실험에 사용된 제정수

Quantity	Values
Transmission line inductance	20 mH
Transmission line resistance	0.5 $\Omega$
Transmission line capacitance	1.5 $\mu$ F
Number of full-bridge modules per Arm	6
Rated DC bus voltage	300 V
Rated DC bus current	30 A
Rated module capacitor voltage	50 V
Capacitance of module capacitor	5.4 mF
Inductance of arm inductor	4 mH
Resistance of arm inductor	5 m $\Omega$
Sampling frequency (MMC)	10.0 kHz
Rated MMC output voltage (line-to-line rms)	110 V

## 참고 문헌

- [1] Xi-Fan Wang, Yonghua Song, and Malcolm Irving. *Modern power systems analysis*. Springer Science & Business Media, 2010.
- [2] Arrillaga, Jos, Yong He Liu, and Neville R. Watson. *Flexible power transmission: the HVDC options*. John Wiley & Sons, 2007.
- [3] Chaudhuri, Nilanjan, et al. *Multi-terminal direct-current grids: Modeling, analysis, and control*. John Wiley & Sons, 2014.
- [4] Eremia, Mircea, Chen-Ching Liu, and Abdel-Aty Edris. *Advanced Solutions in Power Systems: HVDC, FACTS, and Artificial Intelligence*. John Wiley & Sons, 2016.
- [5] Beck, Günther, et al. "Global blackouts—Lessons learned." *Power-Gen Europe*. Vol. 28. 2005.
- [6] Breuer, W., D. Retzmann, and K. Uecker. "Highly Efficient Solutions for Smart and Bulk Power Transmission of “Green Energy”." *21th World Energy Congress, Montreal*. 2010.
- [7] Aredes, Mauricio, et al. "Going the distance." *IEEE Industrial Electronics Magazine* 5.1 (2011): 36-48.
- [8] Padiyar, K. R. *HVDC power transmission systems: technology and system interactions*. New Age International, 1990.
- [9] Hingorani, Narain G. "High-voltage DC transmission: a power electronics



- workhorse." *IEEE spectrum* 33.4 (1996): 63-72.
- [10] Arrillaga, Jos. *High voltage direct current transmission*. No. 29. Iet, 1998.
- [11] E. I. Carroll, "Power electronics for very high power applications," in *Power Engineering Journal*, vol. 13, no. 2, pp. 81-87, April 1999.
- [12] M. P. Bahrman and B. K. Johnson, "The ABCs of HVDC transmission technologies," in *IEEE Power and Energy Magazine*, vol. 5, no. 2, pp. 32-44, March-April 2007.
- [13] R. Marquardt, "Current rectification circuit for voltage source inverters with separate energy stores replaces phase blocks with energy storing capacitors," German Patent (DE10103031A1), 25 July 2002.
- [14] A. Lesnicar and R. Marquardt, "An innovative modular multilevel converter topology suitable for a wide power range," *2003 IEEE Bologna Power Tech Conference Proceedings*, Vol.3, pp. 6, Bologna 2003.
- [15] R. Marquardt and A. Lesnicar, "A new modular voltage source inverter topology," *Eur. Power Electron. Conf.*, pp. 1-10, 2003.
- [16] R. Adapa, "High-Wire Act: HVdc Technology: The State of the Art," in *IEEE Power and Energy Magazine*, vol. 10, no. 6, pp. 18-29, Nov.-Dec. 2012.
- [17] *Cigré Working Group B4.52, "HVDC Grid Feasibility Study," 2013.*
- [18] N. Kumar, R. Kumar, M. S. Rao, M. M. Goswami, B. B. Mukherjee, and O. Chandy, "Commissioning Experience and Challenges of World's First 800 kV, 6000 MW NER – Agra Multi terminal HVDC System", in *CIGRÉ Session*, Paris (France), 2016.
- [19] G. Morin, L. X. Bui, S. Casoria and J. Reeve, "Modeling of the Hydro-Quebec-New England HVDC system and digital controls with EMTP," in *IEEE*

- Transactions on Power Delivery*, vol. 8, no. 2, pp. 559-566, Apr 1993.
- [20] V. C. Billon, J. P. Taisne, V. Arcidiacono and F. Mazzoldi, "The Corsican tapping: from design to commissioning tests of the third terminal of the Sardinia-Corsica-Italy HVDC," in *IEEE Transactions on Power Delivery*, vol. 4, no. 1, pp. 794-799, Jan 1989.
- [21] 이학준, VSC-HVDC 적용을 위한 모듈형 멀티레벨 컨버터의 스위칭 주파수 저감을 위한 연구, 서울대학교 박사 학위논문, 2013.
- [22] 정재정, 가변속 교류 전동기 구동을 위한 Modular Multilevel Converter의 셀 캐패시터 전압 맥동 저감 제어에 관한 연구, 서울대학교 석사 학위논문, 2013.
- [23] H. Wang, G. Tang, Z. He, and J. Yang, "Efficient grounding for modular multilevel HVDC converters (MMC) on the AC side," *IEEE Trans. Power Deliv.*, vol. 29, no. 3, pp. 1262–1272, 2014.
- [24] L. Tang and B. T. Ooi, "Managing zero sequence in voltage source converter," in *Proc. Ind. Appl. Soc. Conf. Rec.*, vol. 2, pp. 2186–2192, 2002.
- [25] A. Christoph, D. Mike, H. Volker, and W. Thomas, "Star Point Reactor," Germany International Patent WO 2011/006796 A2, Jan. 20, 2011.
- [26] Tu, Qingrui, Zheng Xu, and Lie Xu. "Reduced switching-frequency modulation and circulating current suppression for modular multilevel converters." *Power Delivery, IEEE Transactions on* 26.3 (2011): 2009-2017.
- [27] Bergna, Gilbert, et al. "An energy-based controller for HVDC modular multilevel converter in decoupled double synchronous reference frame for voltage oscillation reduction." *Industrial Electronics, IEEE Transactions on* 60.6 (2013): 2360-2371.
- [28] Bergna, Gilbert, et al. "A generalized power control approach in abc frame for modular multilevel converter hvdc links based on mathematical optimization."

- (2013): 1-9.
- [29] Antonopoulos, Antonios, Lennart Angquist, and H-P. Nee. "On dynamics and voltage control of the modular multilevel converter." *Power Electronics and Applications*, 2009. EPE'09. 13th European Conference on. IEEE, 2009.
- [30] Fan, S, et al. "An improved control system for modular multilevel converters with new modulation strategy and voltage balancing control." *Power Electronics, IEEE Transactions on*, 2014.
- [31] Angquist, Lennart, et al. "Open-loop control of modular multilevel converters using estimation of stored energy." *Industry Applications, IEEE Transactions on* 47.6 (2011): 2516-2524.
- [32] Harnefors, Lennart, et al. "Dynamic analysis of modular multilevel converters." *Industrial Electronics, IEEE Transactions on* 60.7 (2013): 2526-2537.
- [33] Antonopoulos, Antonios, et al. "Global asymptotic stability of modular multilevel converters." (2014): 1-1.
- [34] Harnefors, Lennart, et al. "Global Asymptotic Stability of Current-Controlled Modular Multilevel Converters." (2014): 1-1.
- [35] S. Cui, S. Kim, J. J. Jung and S. K. Sul, "A comprehensive cell capacitor energy control strategy of a modular multilevel converter (MMC) without a stiff DC bus voltage source," 2014 IEEE Applied Power Electronics Conference and Exposition - APEC 2014, Fort Worth, TX, 2014, pp. 602-609.
- [36] Shenghui Cui, *Modeling and Control of Modular Multilevel Voltage Source Converters for HVDC Application with Generalized DC Bus*, M.S Thesis, 2014.
- [37] M. Guan and Z. Xu, "Modeling and Control of a Modular Multilevel Converter-Based HVDC System Under Unbalanced Grid Conditions," in *IEEE Transactions on Power Electronics*, vol. 27, no. 12, pp. 4858-4867, Dec. 2012.

- [38] J. J. Jung, Shenghui Cui, S. Kim and S. K. Sul, "A cell capacitor energy balancing control of Modular Multilevel Converter considering the unbalanced AC grid conditions," *2014 International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA)*, Hiroshima, 2014, pp. 1268-1275.
- [39] Siemens, "HVDC PLUS – Basics and Principle of Operation", Siemens, 2008.
- [40] J. Yang, J. E. Fletcher, and J. O'Reilly, "Short-circuit and ground fault analyses and location in VSC-based dc network cables," *IEEE Trans. Ind. Electron.*, vol. 59, no. 10, pp. 3827–3837, Oct. 2012.
- [41] C. M. Franck, "HVDC circuit breakers: A review identifying future research needs," *IEEE Trans. Power Del.*, vol. 26, no. 2, pp. 998–1007, Apr. 2011.
- [42] J. Candelaria and J.-D. Park, "VSC-HVDC system protection: A review of current methods," in *Proc. Conf. PSCE*, 2011, pp. 1–7.
- [43] R. Kapoor, A. Shukla, and G. Demetriades, "State of art of power electronics in circuit breaker technology," in *Energy Conversion Congress and Exposition (ECCE), 2012 IEEE*, 2012, pp. 615-622.
- [44] C. Gerster, "Fast high-power/high-voltage switch using series-connected IGBTs with active gate-controlled voltage-balancing," in *Applied Power Electronics Conference and Exposition, 1994. APEC '94. Conference Proceedings 1994.*, Ninth Annual, 1994, pp. 469-472 vol.1.
- [45] J. M. Meyer and A. Rufer, "A DC hybrid circuit breaker with ultra-fast contact opening and integrated gate-commutated thyristors (IGCTs)," *Power Delivery, IEEE Transactions on*, vol. 21, pp. 646-651, 2006.
- [46] P. Shihong and T. M. Jahns, "Flexible dv/dt and di/dt control method for insulated gate power switches," *Industry Applications, IEEE Transactions on*, vol. 39, pp. 657-664, 2003.

- [47] H. Kuhn and D. Schroder, "A new validated physically based IGCT model for circuit simulation of snubberless and series operation," *Industry Applications, IEEE Transactions on*, vol. 38, pp. 1606-1612, 2002.
- [48] Siemens: 'Power markets in transition – new HVDC solutions for the power grids of the future', 2013
- [49] Adam G., Davidson I.: 'Robust and generic control of full-bridge modular multilevel converter high-voltage DC transmission systems', *IEEE Trans. Power Deliv.*, 2015, PP, p. 1
- [50] V. Staudt *et al.*, "Short-circuit protection in DC ship grids based on MMC with full-bridge modules," *2015 International Conference on Electrical Systems for Aircraft, Railway, Ship Propulsion and Road Vehicles (ESARS)*, Aachen, 2015, pp. 1-5.
- [51] X. Li, Q. Song, W. Liu, H. Rao, S. Xu and L. Li, "Protection of Nonpermanent Faults on DC Overhead Lines in MMC-Based HVDC Systems," in *IEEE Transactions on Power Delivery*, vol. 28, no. 1, pp. 483-490, Jan. 2013.
- [52] A. A. Elserougi, A. S. Abdel-Khalik, A. M. Massoud and S. Ahmed, "A New Protection Scheme for HVDC Converters Against DC-Side Faults With Current Suppression Capability," in *IEEE Transactions on Power Delivery*, vol. 29, no. 4, pp. 1569-1577, Aug. 2014.
- [53] R. Marquardt, "Modular Multilevel Converter: An universal concept for HVDC-Networks and extended DC-Bus-applications," *The 2010 International Power Electronics Conference - ECCE ASIA -*, Sapporo, 2010, pp. 502-507.
- [54] R. Marquardt, "Modular multilevel converter topologies with DC-short circuit current limitation", *2011 IEEE Eighth Int. Conf. on Power Electronics and ECCE Asia (ICPE & ECCE)*, pp. 1425–1431, 2011.
- [55] Yinglin X., Zheng X., Geng T., "Self-start control with grouping sequentially

- precharge for the C-MMC-based HVDC system”, *IEEE Trans. Power Deliv.*, 29, pp. 187–198, 2014.
- [56] Yu X., Wei Y., Jiang Q. “STATCOM operation scheme of the CDSM-MMC during a pole-to-pole DC fault”, *IEEE Trans. Power Deliv.*, PP, p. 1., 2015.
- [57] A. Nami, L. Wang, F. Dijkhuizen and A. Shukla, "Five level cross connected cell for cascaded converters," *2013 15th European Conference on Power Electronics and Applications (EPE)*, Lille, 2013, pp. 1-9.
- [58] J. Qin, M. Saeedifard, A. Rockhill and R. Zhou, "Hybrid Design of Modular Multilevel Converters for HVDC Systems Based on Various Submodule Circuits," in *IEEE Transactions on Power Delivery*, vol. 30, no. 1, pp. 385-394, Feb. 2015.
- [59] S. Inoue, and S. Katoh, “Modular multilevel converter with DC fault protection,” in *U.S. Patent*, US20130148392, 2013.
- [60] S. Norrga, “Modified voltage source converter structure,” in *U.S. Patent*, US 20120195084, 2012.
- [61] M. Davis, H. Gambach, “Method for eliminating a fault on a high-voltage dc line, system for transmitting an electric current via a high-voltage dc line, and converter,” in *U.S. Patent*, US 20130308235, 2013.
- [62] R. Zeng, L. Xu, L. Yao, and B. W. Williams, “Design and operation of a hybrid modular multilevel converter,” in *IEEE Trans. on Power Electronics*, vol. 30, pp. 1137-1146, 2015.
- [63] S. Cui and S. K. Sul, "A Comprehensive DC Short-Circuit Fault Ride Through Strategy of Hybrid Modular Multilevel Converters (MMCs) for Overhead Line Transmission," in *IEEE Transactions on Power Electronics*, vol. 31, no. 11, pp. 7780-7796, Nov. 2016.
- [64] J.-J. Jung and S.-K. Sul, “Principle and Comparison of Modular Multilevel

- Converters for LCC-VSC Hybrid HVDC Transmission System,” *International High Voltage Direct Current 2015 CONFERENCE*, Seoul, Korea, Oct. 2015.
- [65] X. Yu, Y. Wei, Q. Jiang, X. Xie, Y. Liu and K. Wang, "A Novel Hybrid-Arm Bipolar MMC Topology With DC Fault Ride-Through Capability," in *IEEE Trans. on Power Deliv.*, vol. 32, no. 3, pp. 1404-1413, June 2017.
- [66] H. M. P. and M. T. Bina, "A Transformerless Medium-Voltage STATCOM Topology Based on Extended Modular Multilevel Converters," in *IEEE Transactions on Power Electronics*, vol. 26, no. 5, pp. 1534-1545, May 2011.
- [67] D. Lu, H. Hu, Y. Xing, X. He, K. Sun and J. Yao, "Studies on the clustered voltage balancing mechanism for cascaded H-bridge STATCOM," *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Long Beach, CA, 2016, pp. 2194-2199.
- [68] H.-C. Chen, P.-H. Wu, C.-T. Lee, C.-W. Wang, C.-H. Yang, and P.-T. Cheng, "Zero-Sequence Voltage Injection for DC Capacitor Voltage Balancing Control of the Star-Connected Cascaded H-Bridge PWM Converter Under Unbalanced Grid," in *Industry Applications, IEEE Transactions on* , vol.51, no.6, pp.4584-4594, Nov.-Dec. 2015.
- [69] H. Akagi, S. Inoue and T. Yoshii, "Control and performance of a transformerless cascade PWM STATCOM with star configuration." *Industry Applications, IEEE Transactions on* 43.4 (2007): 1041-1049.
- [70] J. Yutaka Ota, Y. Shibano, and H. Akagi, "A phase-shifted pwm dstatcom using a modular multilevel cascade converter (ssbc); part ii: Zero-voltage-ride-through capability," *IEEE Transactions on Ind. Appl.*, vol. 51, no. 1, pp. 289–296, Jan 2015.
- [71] Q. Song and W. Liu, "Control of a cascade statcom with star configuration under unbalanced conditions," *IEEE Transactions on Power Electro.*, vol. 24, no. 1, pp.

45–58, Jan 2009.

- [72] H. Mei and J. Liu, "A novel dc ice-melting equipment based on modular multilevel cascade converter," *Autom. Elect. Power Syst.*, vol. 37, no. 16, pp. 96–102, 2013.
- [73] Y. Guo, J. Xu, C. Guo, C. Zhao, C. Fu, Y. Zhou, and S. Xu, "Control of full-bridge modular multilevel converter for dc ice-melting application," in *Proc. 11th IET Int. Conf. AC DC Power Transmiss.*, 2015, pp. 1–8.
- [74] B. Li, S. Shi, D. Xu and W. Wang, "Control and Analysis of the Modular Multilevel DC De-Icer With STATCOM Functionality," in *IEEE Transactions on Industrial Electronics*, vol. 63, no. 9, pp. 5465-5476, Sept. 2016.
- [75] Z. He, R. Zeng, and J. Hu, "DC fault ride-through of MMCs for HVDC systems: a review," *J. Eng.*, vol. 1, no. 1, pp. 1–11, 2009.
- [76] R. Zeng, L. Xu, L. Yao, and D. J. Morrow, "Precharging and dc fault ride-Through of hybrid MMC-based HVDC systems," *IEEE Trans. Power Deliv.*, vol. 30, no. 3, pp. 1298–1306, 2015.
- [77] L. Tang and B. T. Ooi, "Locating and Isolating DC Faults in Multi-Terminal DC Systems," in *IEEE Transactions on Power Delivery*, vol. 22, no. 3, pp. 1877-1884, July 2007.
- [78] X. Chen, C. Zhao and C. Cao, "Research on the fault characteristics of HVDC based on modular multilevel converter," *2011 IEEE Electrical Power and Energy Conference*, Winnipeg, MB, 2011, pp. 91-96.
- [79] A. Nami, J. Liang, F. Dijkhuizen and P. Lundberg, "Analysis of modular multilevel converters with DC short circuit fault blocking capability in bipolar HVDC transmission systems," *2015 17th European Conference on Power Electronics and Applications (EPE'15 ECCE-Europe)*, Geneva, pp. 1-10, Sept., 2015.
- [80] G. P. Adam, R. Li, D. Holliday, S. Finney, L. Xu, B.W Williams, R. Uda, K.



- Kuroda, R. Yamamoto, and H. Ito, "Continued operation of multi-terminal HVDC networks based on modular multilevel converters," *Cigré International Symposium*. 2014.
- [81] A. Hassanpoor, Y. j. Häfner, A. Nami and K. Vinothkumar, "Cost-effective solutions for handling dc faults in VSC HVDC transmission," *2016 18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe)*, Karlsruhe, 2016, pp. 1-7.
- [82] J. Dorn, M. Pohl, D. Retzmann and F. Schettler, "Transformation of the Energy System in Germany - Enhancement of System Stability by Integration of innovative Multilevel HVDC in the AC Grid," *International ETG-Congress 2013; Symposium I: Security in Critical Infrastructures Today*, Berlin, Germany, 2013, pp. 1-6.
- [83] X. Chen et al., "Integrating wind farm to the grid using hybrid multiterminal HVDC technology," *IEEE Trans. Ind. Appl.*, vol. 47, no. 2, pp. 965–972, 2011.
- [84] C. Li, S. Member, P. Zhan, J. Wen, and M. Yao, "Offshore Wind Farm Integration and Frequency Support Control Utilizing Hybrid Multiterminal HVDC Transmission," *IEEE Trans. Ind. Appl.*, vol. 50, no. 4, pp. 2788–2797, 2014.
- [85] Z. Zhang, Z. Xu, Y. Xue, and G. Tang, "DC-Side Harmonic Currents Calculation and DC-Loop Resonance Analysis for an LCC-MMC Hybrid HVDC Transmission System," *IEEE Trans. Power Deliv.*, vol. 30, no. 2, pp. 642–651, 2015.
- [86] R. Zeng, L. Xu, L. Yao, S. J. Finney, and Y. Wang, "Hybrid HVDC for integrating wind farms with special consideration on commutation failure," *IEEE Trans. Power Deliv.*, vol. 31, no. 2, pp. 789–797, 2016.
- [87] J.-J. Jung, S. Cui, and S.-K. Sul, "A new topology of multilevel VSC converter for hybrid HVDC transmission system," *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Long Beach, CA, pp. 2620-2628, Mar. 2016.

- [88] J.-J. Jung, S. Cui, J. H. Lee and S. K. Sul, "A New Topology of Multilevel VSC Converter for a Hybrid HVDC Transmission System," in *IEEE Transactions on Power Electronics*, vol. 32, no. 6, pp. 4199-4209, June 2017.
- [89] M. Saeedifard and R. Iravani, "Dynamic Performance of a Modular Multilevel Back-to-Back HVDC System," in *IEEE Transactions on Power Delivery*, vol. 25, no. 4, pp. 2903-2912, Oct. 2010.
- [90] R. Li, J. E. Fletcher and B. W. Williams, "Influence of third harmonic injection on modular multilevel converter -based high-voltage direct current transmission systems," in *IET Generation, Transmission & Distribution*, vol. 10, no. 11, pp. 2764-2770, 2016.
- [91] K. H. Ahmed and G. P. Adam, "New modified staircase modulation and capacitor balancing strategy of 21-level modular multilevel converter for HVDC transmission systems," *7th IET International Conference on Power Electronics, Machines and Drives (PEMD 2014)*, Manchester, 2014, pp. 1-6.
- [92] R. Li, J. E. Fletcher, L. Xu, D. Holliday and B. W. Williams, "A Hybrid Modular Multilevel Converter With Novel Three-Level Cells for DC Fault Blocking Capability," in *IEEE Transactions on Power Delivery*, vol. 30, no. 4, pp. 2017-2026, Aug. 2015.
- [93] SIEMENS, "VSC HVDC Transbay Cable Project Technical Report," May. 2007.

## Abstract

With an ever growing population and rapid urbanization, the electricity demand in urban areas has risen significantly over several decades. As more people are becoming aware of environmental issues, the renewable energy technology has been dramatically developed and increased. The renewable energy generations like hydro, wind, solar and waves are normally not located close to the place of the consumption. Therefore, the technology to connect mass amounts of renewable energy through long distance transmission cable to load centers is very important. According to such demands and needs, a high voltage DC (HVDC) technology has been rapidly developed and HVDC transmission system has been widely installed. The advantage of HVDC is that long distance transmission is more efficient because of no charging current to the capacitance of a transmission line contrast to the alternating voltage like HVAC.

Recently, the DC voltage of the newly constructed HVDC systems has been increased remarkably. Therefore, the overhead transmission line is more suitable because of easier insulation of the cable compared to underground cable. However, the ability of DC fault management is essential to VSC, because the overhead line is liable to hazards from lightning discharges.

In this thesis, based on the detailed comparisons among several multilevel VSC converters for HVDC transmission system, a promising asymmetric mixed MMC (ASYM-MMC) topology is introduced due to the cost saving, less loss, DC fault ride-through capability, and free and quick DC bus voltage regulation. And, this thesis includes overall control algorithm that covers the AC and DC output components as well as inner energy balancing of ASYM-MMC. Especially, the control algorithms under fault situation have been proposed to deal with the black starting and DC fault ride through.

Through the algorithms, ASYM-MMC topology could be applied to converter systems for asymmetric monopole, bipole, and hybrid HVDC transmission systems.

To demonstrate the validity of the topology, the theoretical analysis and realization with simulations have been performed. Furthermore, the availability of modified modulation scheme using AC offset voltage injection method has been analyzed in the view point of its effects on AC and DC grids.

Finally, to verify the feasibility of the ASYM-MMC circuit and its control scheme, the full scaled computer simulation studies and experimental results with a scaled version of the ASYM-MMC in laboratory have been provided.

**Keywords: Multi-terminal HVDC transmission system, Modular multilevel converter, bipolar HVDC system, Asymmetric mixed MMC, DC fault ride through**

**Student Number: 2013-30261**