



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공학석사 학위논문

나노와이어 FET 스위치 Array 기반
인공망막 자극기 구동 회로 설계 및
rd1 mouse 를 이용한 *in vitro* 실험 검증

Current Stimulator IC for Retinal Prosthesis

Using Nanowire FET Switch Array

and *in vitro* Experiment with rd1 Mouse

2015 년 2 월

서울대학교 대학원

전기컴퓨터공학부

오 성 진

나노와이어 FET 스위치 Array 기반
인공망막 자극기 구동 회로 설계 및
rd1 mouse 를 이용한 *in vitro* 실험 검증

Current Stimulator IC for Retinal Prosthesis
Using Nanowire FET Switch Array
and *in vitro* Experiment with rd1 Mouse

지도 교수 조 동 일

이 논문을 공학석사 학위논문으로 제출함
2015 년 2 월

서울대학교 대학원
전기컴퓨터공학부
오 성 진

오성진의 공학석사 학위논문을 인준함
2015 년 2 월

위 원 장 _____ 전 국 진 (인)

부위원장 _____ 조 동 일 (인)

위 원 _____ 서 중 모 (인)

초 록

망막 색소 변성 (Retinitis pigmentosa) 및 노인성 황반 변성 (Age-related macular degeneration) 은 난치성 망막 변성 질환으로서 발병 후 수 년 내에 시력을 완전히 상실하게 한다. 이러한 망막 변성 질환을 치료하기 위해 전기 자극으로 시각 신경 신호를 발생시키는 인공망막 장치가 개발되어 왔다. 최근에는 세계 각지의 연구 그룹에서 자극 해상도를 1,000 픽셀 이상으로 높여 보다 뚜렷한 시각 정보를 전달하려는 시도를 하고 있다. 그러나 기존의 one-to-one interconnection 방식으로 전극과 자극기 회로를 연결할 경우, 배선이 복잡해져 유연한 인공망막 장치를 개발하기 어렵다. 이에 따라 본 연구진에서는 32×32 픽셀의 나노와이어 field-effect transistor (FET) 스위치 array 를 이용하여 배선의 복잡성을 줄인 고해상도 인공망막 장치를 개발하고 있다. 본 논문에서는 나노와이어 FET 스위치 기반의 인공망막 자극기 구동을 위한 자극기 회로에 대해 다루고 있다. 본 자극기 회로는 12 V 의 자극 전압을 사용하여, $0 \sim 100 \mu\text{A}$ 의 자극 전류를 주입할 수 있도록 설계하였다. 또한 나노와이어 FET 스위치 기반의 인공망막 자극 시스템 구동을 위한 디지털 인터페이스 회로를 포함하고 있다. 본 자극기 회로는 12 V 의 고전압 자극을 인가하기 위해 $0.35 \mu\text{m}$ bipolar-CMOS

(Complementary Metal-Oxide-Semiconductor)-DMOS (Double Diffused Metal-Oxide-Semiconductor) 공정을 이용하여 제작하였다. 자극기 회로의 기능 검증을 위해 전류 주입 실험 및 *in vitro* 실험을 진행하였다. 전류 주입 실험 결과 입력 신호에 따라 자극 전류의 세기가 적절히 변화하였으며, 시뮬레이션과 5% 내외의 오차를 보였다. 또한 *in vitro* 실험을 통해 전류 자극 세기에 따라 신경 반응이 조절되는 유효한 신경 자극을 인가할 수 있음을 확인하였다.

주요어 : 인공망막, 망막보철, 자극기 회로, 고해상도, 나노와이어

FET

학 번 : 2013-20827

목 차

제 1 장 서 론	1
제 1 절 연구의 배경	1
제 1 항 망막 변성 질환	1
제 2 항 시각 보철의 종류	5
제 3 항 인공망막 장치의 분류	7
제 4 항 인공망막 장치 연구 동향	12
제 5 항 고해상도 인공망막 자극기 개발의 필요성	15
제 6 항 고해상도 자극을 위한 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템	17
제 2 장 본 론	19
제 1 절 설계 개념	19
제 1 항 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템의 동작 개념	19
제 2 항 나노와이어 FET 스위치 array 기반 인공망막 자극기 회로의 동작 조건	21
제 2 절 설계 및 시뮬레이션	25
제 1 항 자극기 회로 전체 구성	25
제 2 항 Analog block 설계	27
제 3 항 Digital block 설계	36

제 4 항 Layout.....	43
제 3 절 시스템 구현	45
제 1 항 자극 시스템 구현을 위한 PCB 제작.....	45
제 4 절 실험 및 검증.....	48
제 1 항 전기적 특성 평가.....	48
제 2 항 <i>in vitro</i> 동물 실험	56
제 3 장 결 론	65
제 1 절 자극기 회로의 기능성 평가.....	65
제 2 절 향후 계획.....	67
참고문헌	68
ABSTRACT.....	74

표 목차

표 1.1: 망막 색소 변성증 (RP) 및 노인성 황반 변성증 (ARMD)	4
표 1.2: 영상 정보를 획득하는 방법에 따른 인공망막 장치의 분류 및 장단점.....	10
표 1.3: 자극 전극의 망막 내 삽입 위치에 따른 인공망막 장치의 분류 및 장단점	10
표 1.4: 영상 정보 획득 방식에 따른 인공망막 자극기 개발 현황 분류	13
표 1.5: 생체 실험 등의 가시적 성과를 거둔 인공망막 자극기 회로 개발 현황 분류.....	14
표 1.6: 나노와이어 FET 스위치 array 기반 인공망막 자극기 회로의 동작 조건.....	24

그림 목차

그림 1.1: 망막의 시신경 세포층 구조	2
그림 1.2: 망막에서의 시신경 신호 발생 경로	2
그림 1.3: 인공망막을 이용한 망막 보철의 개념도	6
그림 1.4: 망막 내 자극 전극의 세 가지 삽입 위치	11
그림 1.5: Pixel 수에 따른 이미지 변환 결과.....	16
그림 1.6: 자극기 회로와 전극 간 배선 방법.....	16
그림 1.7: 나노와이어 FET 스위치 내장형 MEA 개념도	18
그림 1.8: 유연한 기판 상에 제작된 나노와이어 FET 스위치 내장형 MEA	18
그림 2.1: 나노와이어 FET 스위치 array 내장형 MEA 구성 ...	20
그림 2.2: 나노와이어 FET 스위치를 통한 자극 전류 주입 방법	20
그림 2.3: Biphasic current stimulator 구조 및 전압 강하	22
그림 2.4: 나노와이어 FET 스위치 array 기반 인공망막 자극기 회로 및 시스템 block diagram.....	26
그림 2.5: Current mode bandgap reference 회로도	29
그림 2.6: Bandgap reference 에 사용된 self-biased two stage op-amp 회로도.....	29
그림 2.7: Start-up 회로 동작 시뮬레이션 결과.....	30

그림 2.8: 출력 전압의 온도 보상 기능 시뮬레이션 결과.....	30
그림 2.9: Biphasic current stimulator 회로도	32
그림 2.10: Voltage-controlled current source 에 사용된 p-input folded cascade amp 회로도	33
그림 2.11: Biphasic current stimulator 를 통한 charge balanced biphasic current 발생 시뮬레이션 결과...	33
그림 2.12: Gain controller 회로도.....	35
그림 2.13: 입력 전압에 따른 자극 전류 amplitude 변화 시뮬레이션 결과.....	35
그림 2.14: Clock generator 회로도.....	37
그림 2.15: Row selector 회로도	39
그림 2.16: 5-bit synchronous up-counter 시뮬레이션 결과 .	40
그림 2.17: Row selector 시뮬레이션 결과.....	40
그림 2.18: Stimulator control signal generator 회로도.....	42
그림 2.19: Stimulator control signal generator 시뮬레이션 결과	42
그림 2.20: 자극기 회로 top routing 결과	44
그림 2.21: Block 별 layout 결과	44
그림 3.1: 나노와이어 FET 스위치 array 기반 인공망막 자극기 회로 PCB.....	46

그림 3.2: 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템 구성	47
그림 4.1: 전기적 특성 평가에 사용된 소자 및 impedance model	48
그림 4.2: Biphasic current 파형 측정 결과	49
그림 4.3: 자극 전류 측정용 biphasic current stimulator.....	51
그림 4.4: 입력 신호에 따른 자극 전류 센싱 전압 변화.....	51
그림 4.5: Gain 별 입력 전압에 따른 자극 전류 amplitude 변화 측정 결과	53
그림 4.6: Scan signal 측정 결과.....	55
그림 4.7: SRC, SNK signal 측정 결과.....	55
그림 4.8: Array 동작 기능 검증을 위한 3 × 3 LED array 구성	55
그림 4.9: 자극기 회로를 이용한 LED array 점등 실험 결과....	55
그림 4.10: <i>In vitro</i> 실험을 위한 전류 자극 시스템 구성.....	56
그림 4.11: <i>In vitro</i> 실험용으로 제작된 2차원 Pt-b MEA.....	58
그림 4.12: 2차원 Pt-b 전극의 직경 별 impedance 측정 결과	58
그림 4.13: 2차원 Pt-b MEA 에 부착된 rd1 mouse 망막 조직	59

그림 4.14: RGC 의 PSTH 추출 결과	61
그림 4.15: Patch 별 전류 자극에 의해 유발된 neural spike 개수 평균	63
그림 4.16: 총 3 patch 의 전류 자극에 의해 유발된 neural spike 개수 평균	63
그림 4.17: Patch 별 normalized intensity	64
그림 4.18: 총 3 patch 의 normalized intensity 평균	64

제 1 장 서 론

제 1 절 연구의 배경

제 1 항 망막 변성 질환

인간의 안구로 입사된 빛 자극은 각막, 수정체, 유리체를 지나 안구 후면에 위치한 망막에 도달하게 된다. 망막은 Muller 세포 층 (Muller cell layer), 신경절 세포 층 (Ganglion cell layer), 양극 세포 층 (Bipolar cell layer), 광수용체 층 (Photoreceptor cell layer), 맥락막 (Choroid), 공막 (Sclera) 의 6층 구조로 되어있으며, 이 중 망막 후면의 광수용체 층에 분포한 광수용세포 (Photoreceptor) 를 통해 빛 자극이 전기적인 시신경 신호로 변환된다 (그림 1.1) [1]. 광수용체 층에서 발생한 시신경 신호는 망막 전면의 세포 층으로 점차 전달되어, 양극 세포층과 신경절 세포 층을 거쳐 시신경 원판 (Optic disk) 을 통해 시신경 다발로 전달된다. 이 후 시신경 다발 통해 대뇌에 위치한 시각피질 (Visual cortex) 에 시신경 신호가 도달함으로써 시각 정보를 인지하게 된다. 안구에 입사된 빛 자극이 시신경 다발로 전달되는 과정이 그림 1.2 에 표현이 되어 있다.

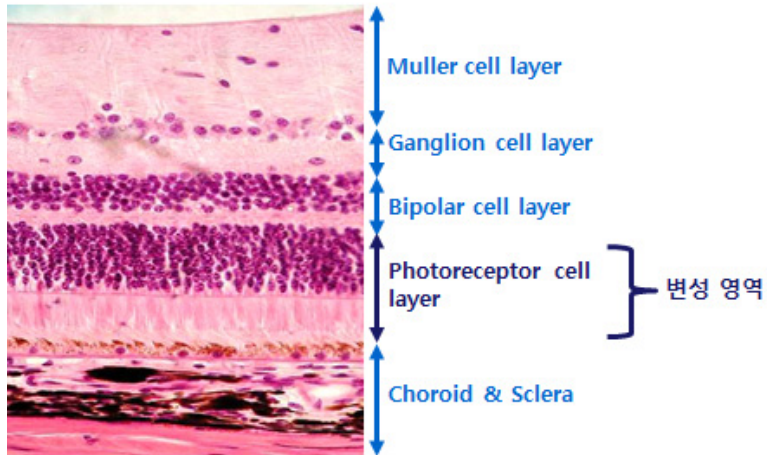


그림 1.1: 망막의 시신경 세포층 구조

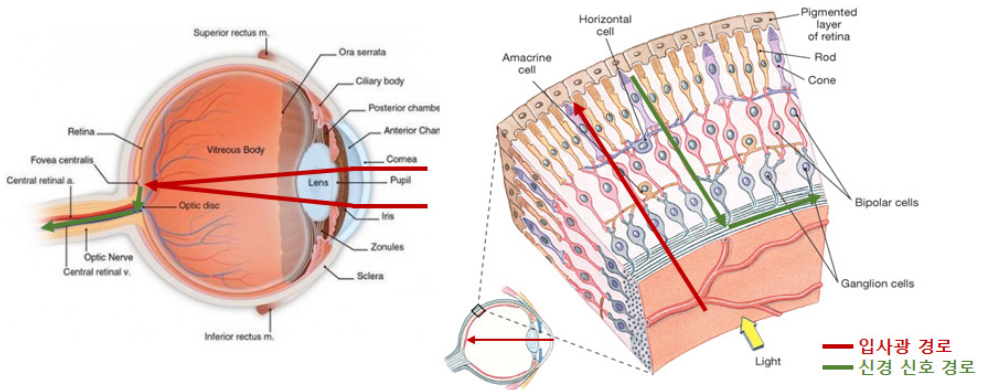


그림 1.2: 망막에서의 시신경 신호 발생 경로

따라서 이러한 시각 인지 과정에서 가장 중요한 역할을 담당하는 것은 망막의 광수용체 층이라고 할 수 있다. 망막 변성 질환은 망막의 광수용체 층에 위치한 광수용세포의 변성에 의해 망막에 입사된 빛을 제대로 인식하지 못하게 되는 질병을 의미한다. 망막 변성 질환의 종류로는 크게 망막 색소 변성증 (RP; Retinitis pigmentosa)과 노인성 황반 변성증 (ARMD; Age-related macular degeneration) 의 두 가지가 있다 (표 1.1). 망막 색소 변성증은 유전성 질환의 일종으로서, 약 4,000명 중 1명 꼴로 발생한다 [2]. 망막 색소 변성증에 걸린 환자는 연령이 높아짐에 따라 점차 망막 주변부의 광수용세포부터 변성되기 시작하여, 주변부 시력부터 손실하게 된다. 노인성 황반 변성증은 주로 당뇨병과 같은 각종 질병의 합병증으로 발생하며, 직접적인 원인으로는 안구의 노화에 따라 맥락막에 신생 혈관이 비정상적으로 자라는 현상인 맥락막 혈관신생 (Choroidal neovascularization) 이 주로 지목되고 있다. 통계에 따르면 65세 이상 노인의 5% 가 이 질환에 의해 시력 손실을 겪고 있으며, 망막 중심부의 광수용세포부터 변성되기 시작하여 중심부 시력을 먼저 손실하게 된다 [3].

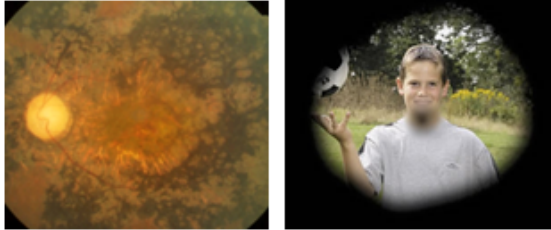
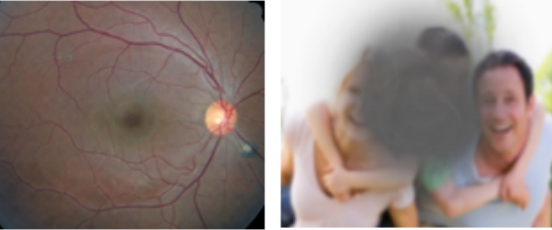
	Retinitis Pigmentosa (RP)	Age-Related Macular Degeneration (ARMD)
발병률	1/4000	65세 이상 노인의 5 %
발병원인	유전질환	당뇨병 등의 합병증
특징	 <p>주변부 시력부터 손실</p>	 <p>중심부 시력부터 손실</p>

표 1.1: 망막 색소 변성증 (RP) 및 노인성 황반 변성증 (ARMD)

제 2 항 시각 보철의 종류

제 1 항에서 설명한 바와 같이 망막 변성 질환에 걸리게 되면 주변부 혹은 중심부 시력부터 손실되어, 결국에는 시력을 완전히 상실하여 장애를 겪게 된다. 이와 같은 망막 변성 질환을 치료하기 위해 망막 변성을 억제하는 약품의 개발 및 유전자 치료 기법 등이 꾸준히 연구되어 왔으나, 시력 손실의 속도를 늦추는 정도의 효과를 내는 것에 그치고 있다. 이에 따라 의공학 분야에서는 시각 보철 (Visual prosthesis) 장치를 이용하여 망막 변성 질환으로 손상된 시력을 회복시키고자 하는 연구를 진행해왔다.

시각 보철 장치 중 가장 대표적인 것은 인공망막 장치를 이용한 망막 보철 (Retinal prosthesis) 이다 (그림 1.3). 비록 망막 변성 질환에 의해 망막 내 광수용세포는 손상을 입지만, 이 외 신경절 세포 층과 양극 세포 층에 위치한 ganglion cell 및 inner nuclear cell 과 같은 일부 신경 세포들은 질환의 발생 후에도 수 년간 제 기능을 유지한다는 연구 결과가 있다 [4-7]. 이에 따라 인공망막 장치는 부분적으로 기능이 보존된 이들 시신경 세포에 인위적으로 전기 자극을 인가하여 시신경을 발생시키는 역할을 수행한다.

망막 보철 이외의 다른 시각 보철 방법으로는 대뇌

시각피질을 전기적으로 자극하는 intra cortical prosthesis 나 안구에서 대뇌 시각피질로 연결되는 시신경 다발을 자극하는 optic nerve prosthesis 등이 있다 [8-9]. 그러나 망막 보철에 비해 이들 방식의 경우 수술이 복잡하고 신경계를 직접 조절하는 만큼 위험성이 크기 때문에 망막 보철에 비해 연구가 활발히 이루어지지 않는 못하고 있다 [10].

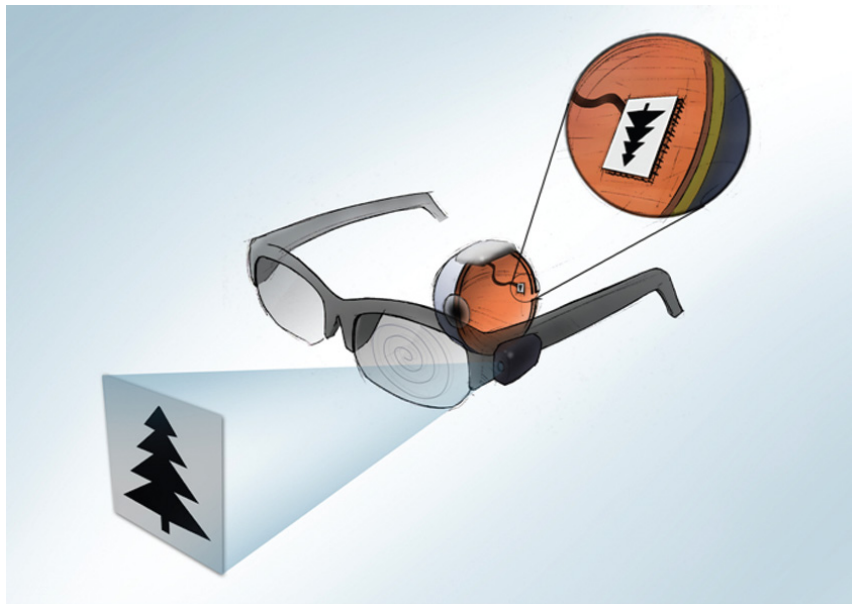


그림 1.3: 인공망막을 이용한 망막 보철의 개념도

제 3 항 인공망막 장치의 분류

현재 세계 각지의 연구 그룹에서 개발되고 있는 인공망막 장치는 크게 몇 가지의 분류로 나눌 수 있다. 우선 영상 정보를 획득하는 방법에 따라 카메라와 같은 외부 영상 장치를 사용하는 경우와 체내에 삽입된 photodiode 나 photoresistor 와 같은 광수용기 (photodetector) 를 이용하는 경우로 나뉜다 (표 1.2).

카메라와 같은 외부 영상 장치를 이용하는 경우에는 빛을 감지하기 위한 회로가 체내에 삽입될 필요가 없기 때문에 수술 영역이 비교적 작아서 감염이 최소화되는 장점이 있다. 실제 이와 같은 형태의 인공망막 장치 중 대부분은 안구 내에 전기 자극을 인가하기 위한 미세 전극 array (Microelectrode array (MEA)) 만 삽입하면 되는 경우에 해당한다. 또한 외부 영상 장치를 사용하여 빛을 감지할 경우, 감지된 빛으로부터 변환된 전기 신호의 증폭이 용이하여 전기 자극의 세기를 쉽게 증가시킬 수 있는 장점이 있다. 즉, 충분한 전기 자극을 인가할 수 있어서 시각 자극의 성공률이 높은 장점이 있다. 하지만 외부 기기와 체내에 이식되는 내부 기기 사이의 데이터 및 전력 전송이 필요하여 복잡한 데이터 무선 전송 기술이 필요하다 [11]. 또한 해상도 상승에 따라 망막 내에 삽입된 자극 전극 array 와 망막 외부에 위치한 자극기 회로 간의 연결이 복잡해진다.

이에 반해 photodetector 를 체내에 삽입하는 경우에는 내외부 기기 간의 데이터 및 전력 전송의 복잡성이 줄어들고, 자극 전극과 photodetector 사이의 연결이 간단하여 배선 문제가 최소화되는 장점이 있다. 또한 이러한 형태의 인공망막 자극기는 망막에 입사되는 빛을 인식하여야 하기 때문에 망막 후면의 광수용체 층에 주로 이식된다. 따라서 아직 변성이 이루어지지 않은 일부 광수용세포에 먼저 전기 자극을 인가하게 되어 보다 자연스러운 시신경 신호의 전달이 가능한 장점이 있다. 다만 자극 전극 이외에 photodetector 등 다른 구조체가 추가적으로 안구 내에 이식되기 때문에 수술 영역이 넓고, 감염 확률이 높다는 단점이 있다. 또한 photodiode 등의 일반적인 photodetector 는 안구에 입사되는 빛 자극만으로는 충분한 자극 전류를 생성할 수 없기 때문에 photodetector 에서 발생한 광전류를 증폭시킬 수 있는 자극기 회로가 추가적으로 구성되어야 한다.

두 번째 분류는 자극 전극의 망막 내 삽입 위치에 따른 분류이다 (표 1.3). 자극 전극을 삽입하는 방식은 epiretinal, subretinal, suprachoroidal implant 의 세 가지로 나뉜다 [12]. 그림 1.4 는 각 전극 삽입 위치를 나타내고 있다.

전 세계적으로 볼 때 세 방식 중 epiretinal implant 방식이 가장 많이 사용되고 있는데, 그 이유는 수술 난이도가 낮을 뿐만

아니라, ganglion cell 에 직접 전기 자극 (Direct stimulation) 을 가할 수 있어서 자극의 threshold 가 낮은 장점이 있기 때문이다. 다만 정상적인 시각 전달 방향과 반대로 망막 전면에서 후면으로 자극이 전달된다는 단점이 있다.

Subretinal implant 는 망막 후면을 절개하여 광수용체 층에 전극이 닿도록 이식하는 방식으로, 자극 threshold 가 매우 낮고 정상적인 신경 전달과 같은 방향으로 전기 자극이 전달된다는 장점이 있다. 전극이 삽입되는 위치의 특성 때문에 photodetector 를 이용하는 인공망막 자극기는 모두 subretinal implant 방식을 사용한다. 그러나 망막 후면이 매우 연약하기 때문에 수술 난이도가 매우 높은 어려움이 있다.

Suprachoroidal implant 는 안구 후면에 자극 전극을 삽입하는 방식으로 망막 절개를 하지 않기 때문에 수술이 매우 용이하다는 장점이 있다. 다만 망막까지 전기 자극이 전달되기 위해서는 자극의 세기가 높아야 되는 단점이 존재한다.

	외부 영상 장치 사용	Photodiode array 사용
장점	<ul style="list-style-type: none"> - 수술영역 감소로 인한 감염 최소화 - 충분한 전기 자극 인가 	<ul style="list-style-type: none"> - 잔여 신경을 통해 보다 자연스러운 자극 인가 - 내외부 기기 간 데이터 전송 최소화 - 배선 문제 최소화
단점	<ul style="list-style-type: none"> - 내외부 기기 간 복잡한 데이터 전송 - 해상도 상승에 따른 배선의 복잡성 증가 	<ul style="list-style-type: none"> - 높은 감염 확률 - Photodiode 만으로는 충분한 자극 전류를 생성할 수 없음

표 1.2: 영상 정보를 획득하는 방법에 따른 인공망막 장치의 분류 및 장단점

	Epiretinal implant	Subretinal implant	Suprachoroidal implant
장점	<ul style="list-style-type: none"> - 낮은 수술 난이도 - 낮은 자극 threshold 	<ul style="list-style-type: none"> - 매우 낮은 자극 threshold - 정상적인 신경 전달 방향으로 전기 자극이 전달됨 	<ul style="list-style-type: none"> - 매우 낮은 수술 난이도
단점	<ul style="list-style-type: none"> - 정상적인 신경 전달 방향과 반대 방향으로 전기 자극이 전달됨 	<ul style="list-style-type: none"> - 높은 수술 난이도 	<ul style="list-style-type: none"> - 높은 자극 threshold

표 1.3: 자극 전극의 망막 내 삽입 위치에 따른 인공망막 장치의 분류 및 장단점

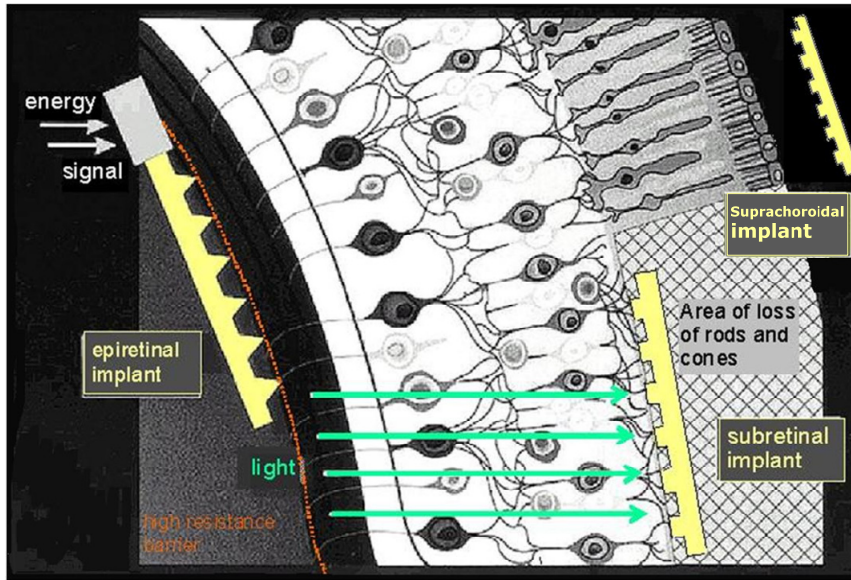


그림 1.4: 망막 내 자극 전극의 세 가지 삽입 위치

제 4 항 인공망막 장치 연구 동향

전 세계적으로 약 20 여개 연구 그룹에서 인공망막 장치를 개발하려는 연구를 진행하고 있다 [8]. 이들 연구 그룹 중 가시적인 연구 개발 성과를 낸 그룹을 영상 정보를 획득하는 방식에 따라 분류하였다 (표 1.4) [13-16]. 외부 영상 장치를 이용하여 영상 정보를 획득하고, 체내 이식된 미세 전극 array 를 이용하여 전기 자극을 인가하는 그룹이 많은 수를 차지함을 알 수 있다. 이 외 CMOS photodiode 를 이용하는 경우가 일부 있으며, 본 연구 그룹을 비롯하여 일부 연구 그룹에서는 유연한 특성을 갖춘 나노와이어 photodetector 를 이용한 장치의 개발도 진행되어 왔다.

인공망막 자극기 회로에 대해서는 생체 실험 등의 가시적 성과를 거둔 연구진을 대상으로 연구 동향을 정리하였다 (표 1.5) [17-21]. Epiretinal implant 방식으로 외부 영상 장치를 이용하는 대표적인 그룹인 미국의 Second sight 에서는 점차 자극 채널 수를 늘려 자극 해상도를 높이려는 추세에 있다. Photodiode 를 사용하는 대표적인 연구 그룹인 독일의 Retina Implant AG 의 자극기 회로의 경우, 자극기 회로 내에 CMOS photodiode 가 내장되어 있어 완성된 자극기로 동작할 수 있다.

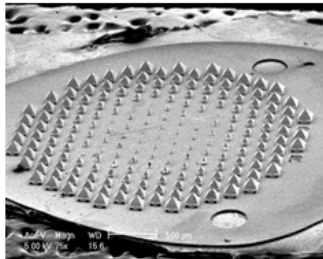
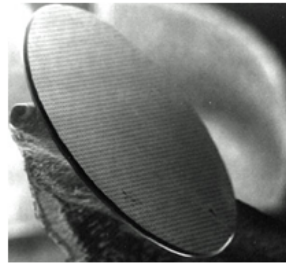
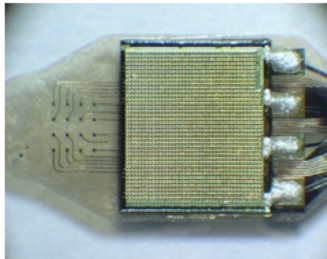
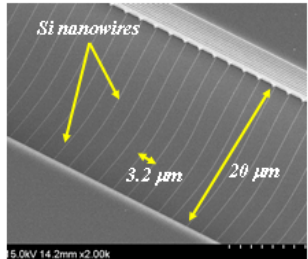
외부 영상 장치	Photodiode array	외부 전원 공급을 받는 photodiode array	나노와이어 photodetector
<ul style="list-style-type: none"> • Second Sight (USA) • MEEI-MIT (USA) • Osaka Univ. (Japan) • UNSW (Australia) • SNU (Korea) 	<ul style="list-style-type: none"> • Optobionics (USA) 	<ul style="list-style-type: none"> • Retina Implant AG (Germany) 	<ul style="list-style-type: none"> • SNU (Korea) • UCSD (USA)
<ul style="list-style-type: none"> • 외부 영상 장치 사용 • 내외부 기기 간 데이터 및 전력 전송 필요 • 유연한 기판 상의 미세 전극 array 사용 (직경: $\sim 130 \mu\text{A}$) • Epiretinal or suprachoroidal implant 	<ul style="list-style-type: none"> • ASR (Artificial Silicon Retina) • 순수 photocurrent 로 자극 (Photovoltaic mode) • 외부 전원 없음 • Photocurrent 만으로는 신경 자극이 어려움 • Subretinal implant 	<ul style="list-style-type: none"> • MPDA (Microphotodiode Array) (1500 pixels) • 외부에서 전원을 공급하여 photocurrent 를 증폭 • Subretinal implant 	<ul style="list-style-type: none"> • 감광성의 나노와이어 photodetector 사용 • 유연한 기판 상에 이식 가능한 photodetector • 저조도에서 높은 감광성 보장 • Subretinal implant
			

표 1.4: 영상 정보 획득 방식에 따른 인공망막 자극기 개발 현황 분류

Group	Second sight (1)	Second sight (2)	Boston	Retina Implant AG	NAIST
Chip Size	5.3 mm x 5.1 mm	4.5 mm x 3.1 mm	5 mm x 5 mm	3 mm x 3.5 mm	400 um x 400 um
채널 수	256	512	256	1600	1
전력 전송 방법	RF	RF	RF	Cable	Cable
자극 전류/전압 범위	3~500 uA	0~50 uA	0~127 uA	≥ 1.9 V	0~1 mA
공정	0.18um High Voltage Process (1.8V/32V)	65nm (1.2V/2.5V)	0.18um High Voltage Process (1.8V/20V)	0.35um (5V)	0.35um (5V)
전원 전압	±1.8V/±12V	±1.3V/±2.5V	±4V, ±8V	±2V	5V
전력 소모	-	-	0.1 mW (Standby)	1.6 mW (Average)	-
자극방식	Epireitnal	Epiretinal	Subretinal	Subretinal	Subretinal
특징	Charge balance 확보	자극 전류 pulse self-calibration	Charge balance 확보	AC / DC Power 혼용	넓은 자극 범위 (Multi point 자극)

표 1.5: 생체 실험 등의 가시적 성과를 거둔 인공망막 자극기 회로 개발 현황 분류

제 5 항 고해상도 인공망막 자극기 개발의 필요성

최근 인공망막 자극기 개발과 관련된 연구 분야에서는 자극 픽셀 수를 약 1,000 개 이상으로 늘려 고해상도의 시각 정보를 전달하려는 노력이 일고 있다. 이는 기존 연구 결과에 따라 환자들이 문장을 읽고, 도움 없이 실내 공간을 돌아다니며, 얼굴을 인식하는 등의 기초적인 일상 생활을 영위하기 위해서는 약 1,000 픽셀 정도가 필요하기 때문이다 [22-23]. 그림 1.5 에 나와있는 바와 같이 대략적인 형상을 확인하기 위해서는 32×32 픽셀 array 가 필요하다.

그러나 외부 영상 장치를 사용하는 인공망막 자극기의 경우, 픽셀 수를 증가시킴에 따라 자극기 회로와 전극 간의 연결을 위한 배선이 매우 복잡해지는 문제가 발생할 수 있다. 특히 일반적으로 사용되는 one-to-one interconnection 을 이용할 경우, 배선 개수가 전극 개수와 같으므로 1,000 픽셀 이상의 고해상도 자극에서는 배선이 매우 복잡해지고 배선 부분의 두께가 두꺼워져 유연한 특성의 자극기를 만들기 어렵다 (그림 1.6 (a)) [24]. 이러한 배선의 복잡성 문제를 해결하기 위해 제시되는 방안은 크게 두 가지가 있다. 첫 번째는 Multiplexer (MUX) 회로를 사용하여 배선 개수를 지수적으로 감소시키는 방법 (그림 1.6 (b)) 이며, 두 번째는 photodetector 를 사용하여 체내와

체외부에 위치한 기기간 배선의 문제를 없애는 방식이다. 본 연구 그룹에서는 MUX 를 만들어 배선의 복잡성을 간소화하는 방법을 선택하여 진행하고 있다.

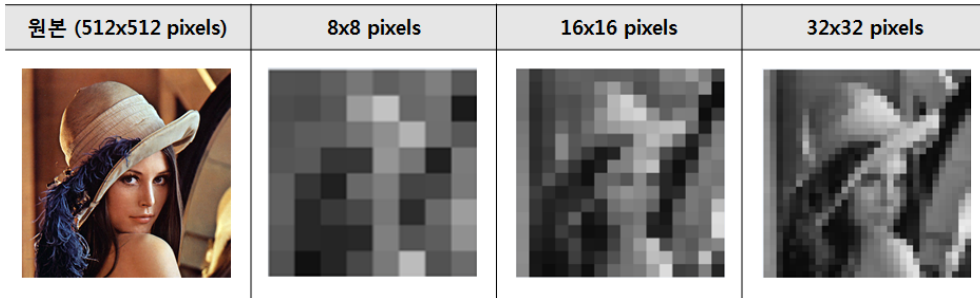


그림 1.5: Pixel 수에 따른 이미지 변환 결과

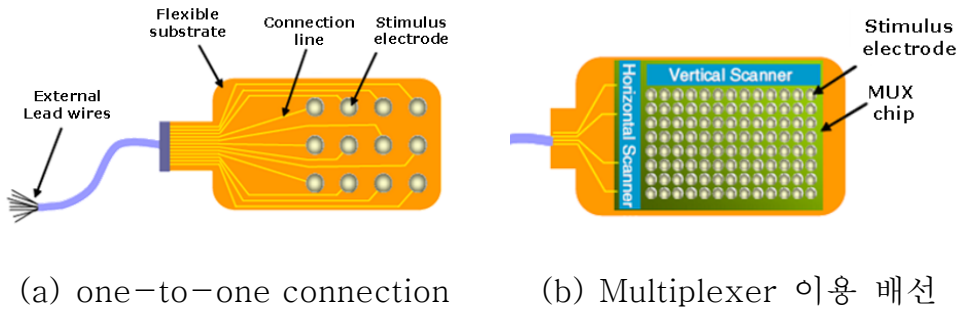


그림 1.6: 자극기 회로와 전극 간 배선 방법

제 6 항 고해상도 자극을 위한 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템

1,000 픽셀 이상의 고해상도 망막 자극을 위해서는 MUX 회로를 사용하거나 photodetector 를 사용하여야 한다. 이와 관련하여 본 연구 그룹에서는 유연한 기판 상에 이식이 가능한 나노와이어 FET 스위치를 이용하여 나노와이어 FET 스위치와 미세 전극이 결합된 형태의 고해상도 인공망막 자극 전극 array 를 개발하였다 (그림 1.7, 1.8) [25].

본 자극 전극 array 는 총 32×32 픽셀로 구성되어 있으며, 총 65개의 wire 만 사용하도록 설계되어 있어서 일반적인 one-to-one interconnection 과 비교하여 약 94% 의 배선을 감소시켰다. 또한 polyimide 재질의 기판 상에 유연하게 구부러질 수 있는 나노와이어 소자를 제작하였기 때문에 장치의 유연성이 확보되어 있다.

그러나 본 자극 전극 array 는 체내 삽입이 되는 전극 부분일 뿐, 이를 구동시키기 위해 자극 전류를 생성하고 동작을 관리하는 인터페이스 모듈이 구현되지 못하였다. 이에 따라 본 논문에서는 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템을 완성하기 위한 자극기 회로의 개발에 대해 다루고자 한다.

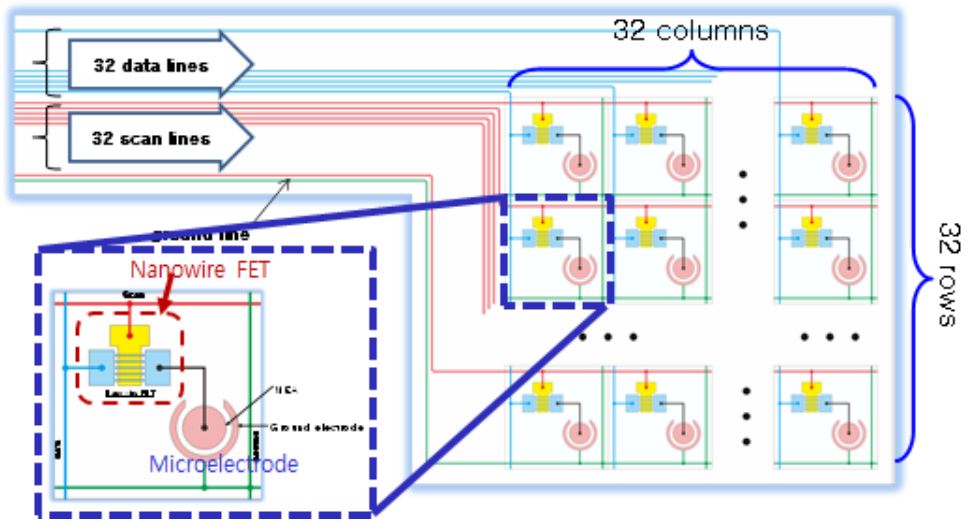


그림 1.7: 나노와이어 FET 스위치 내장형 MEA 개념도

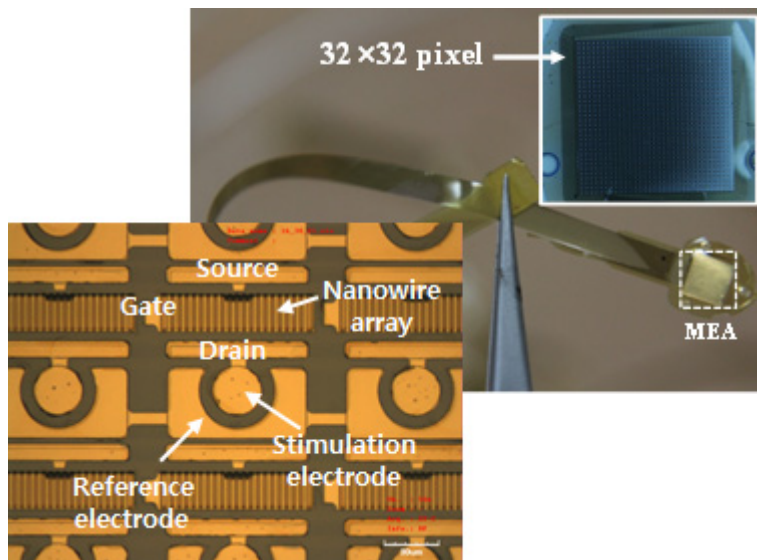


그림 1.8: 유연한 기판 상에 제작된 나노와이어 FET 스위치
내장형 MEA

제 2 장 본 론

제 1 절 설계 개념

제 1 항 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템의 동작 개념

자극기 구동 회로 설계에 앞서 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템의 동작 개념을 분석하였다. 현재 본 연구 그룹에서 개발 중인 나노와이어 FET 스위치 array 는 총 1,024 개 (32×32 배열) 의 나노와이어 FET 스위치 pixel 로 구성되어 있다 (그림 2.1). 각 row 마다 32개의 pixel 이 있고, 자극 전류를 1회 주입할 때 1개의 row 에 있는 32개의 pixel 을 통해 서로 다른 32개의 전류 자극이 인가된다. 선택된 row 에만 자극 전류가 주입되도록 하기 위해서 선택된 row 에 있는 32개의 나노와이어 FET 스위치는 on 상태이어야 하며 (그림 2.2), 나머지 나노와이어 FET 스위치들은 모두 off 상태를 유지하여야 한다.

이를 위해 스위치 on/off 신호를 발생시키는 ‘Row selector’ 회로가 설계되어야 한다. 이때 횡 방향으로의 순차적인 시각 정보 전송을 위해 총 32개의 row 를 순차적으로 선택해야 하므로 row selector 회로를 counter 형태로 설계하여야 한다. 또한 1회 자극 시 32개의 pixel 에 독립적으로 발생하는 자극 전류를 주입해야

하기 때문에 자극기 회로 내에 32 채널의 독립적인 current stimulator IC 가 설계되어야 한다.

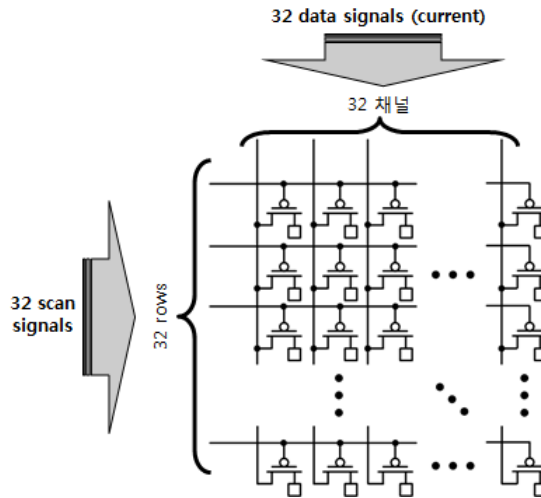


그림 2.1: 나노와이어 FET 스위치 array 내장형 MEA 구성

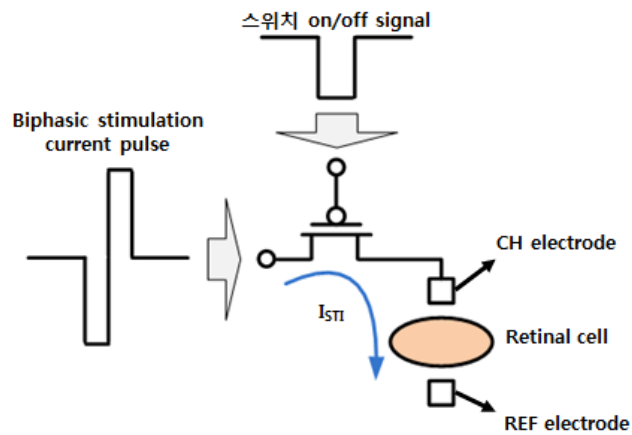


그림 2.2: 나노와이어 FET 스위치를 통한 자극 전류 주입 방법

제 2 항 나노와이어 FET 스위치 array 기반 인공망막 자극기 회로의 동작 조건

자극기 회로의 상세 설계 조건을 수립하기 위해 망막 시세포 자극을 위한 생리학적 조건 및 나노와이어 FET 스위치의 전기적 동작 조건에 대해 분석하였다.

원활한 망막 시세포 자극을 위해 목표 주입 전하량을 0 ~ 100 nC 으로 설정하였다. 또한 각 phase 의 전류 pulse width 를 1 ms 로 정하였다. 이에 따라 자극 전류의 범위는 0 ~ 100 μ A 로 설정하였다.

자극 전압을 정하기 위해서는 biphasic current stimulator 에서 발생하는 전압 강하와 나노와이어 FET 스위치 소자, 전극, 망막 세포에서 발생하는 전압 강하를 고려하여야 한다. 본 회로에 사용될 biphasic current stimulator 는 그림 2.3 과 같은 구조를 사용하고 있다. 우선 회로 하단의 자극 전류 생성을 위한 전류원 회로에서 2 V 의 전압 강하가 발생할 것으로 예상하였다. 나노와이어 FET 스위치의 경우, 기 제작된 스위치 단위 소자의 on resistance 가 약 25 ~ 47 k Ω 으로 측정되었기 때문에 약 50 k Ω 의 on resistance 를 가질 것으로 가정하여, 최대 100 μ A 의 전류가 주입될 때 5 V 의 전압 강하가 발생할 것으로 예상하였다. 본 자극 시스템에서 사용될 전극은 Pt-black 재질의

2차원 전극으로서 직경 $150 \mu\text{m}$ 기준으로 계산하였다. 본 연구 그룹에서 MEMS 공정을 이용하여 제작한 직경 $150 \mu\text{m}$ Pt-black 전극의 경우, double layer capacitance 가 28 nF 으로 측정되었다. 실제 나노와이어 FET 스위치 소자에 사용될 Pt-black 전극의 직경은 $130 \mu\text{m}$ 이며, 전극 면적과 impedance 간의 반비례 관계를 고려할 때, 대략 20 nF 의 double layer capacitance 를 가질 것으로 예상된다. 이에 따라 최대 100 nC 의 전하를 주입한다면 전극과 망막 조직 사이에서 5 V 의 전압 강하가 발생할 것으로 예상된다. 위에서 계산한 전압 강하를 모두 합하면 총 12 V 가 되며, 이에 따라 본 자극기 회로 중 자극 전류를 주입하는 부분은 12 V 의 고전원 전압을 사용하도록 설계하였다. 이를 위해 본 자극기 회로는 $0.35 \mu\text{m}$ Bipolar-CMOS-LDMOS (BCDMOS) 공정을 이용하여 제작되었다.

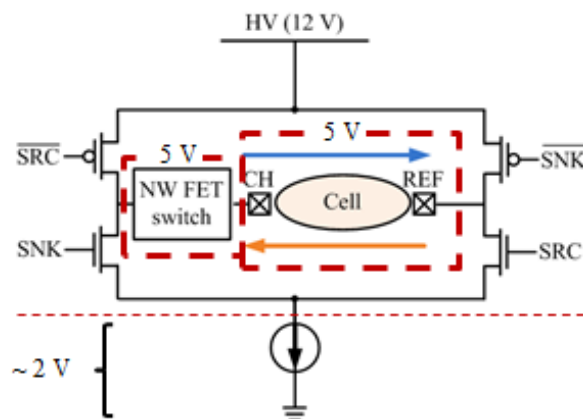


그림 2.3: Biphasic current stimulator 구조 및 전압 강하

각 1 ms 의 pulse width 를 갖는 biphasic 자극 전류를 사용하기 때문에 자극 1회 당 총 2 ms 의 시간이 필요하다. 이에 따라 각 row 를 선택하는 시간 또한 2 ms 이며, 총 32 row 이므로 전체 pixel 을 한 차례 자극하기 위해서는 64 ms 의 시간이 필요하다. 따라서 자극 주파수는 15.6 Hz 로 계산되었다.

나노와이어 FET 스위치를 on/off 하는 전압은 각 0 V, 12 V 이다. 우선 위에 설명된 바와 같이 자극 전류 주입부의 전원 전압이 12 V 이므로 나노와이어 FET 스위치 양단에 최대 12 V 의 전압이 인가될 수 있다. 이에 따라 on/off 전압을 0 ~ 12 V 로 설정하였다. 또한 현재 제작 중인 나노와이어 FET 스위치는 P-type 의 나노와이어 채널을 사용하는 소자로서, 동작 특성이 P-channel MOSFET 과 유사하다 [26]. 이에 따라 depletion mode 의 소자 특성에 맞춰 0 V 일 때 스위치가 켜지고, 12 V 일 때 스위치가 꺼지도록 설계하였다.

동작 조건	목표 level
주입 전하량	0 ~ 100 nC
Pulse duration	1 ms
자극 전류	0 ~ 100 μ A
자극 전압	12 V
자극 주파수	15.6 Hz
스위치 on / off 전압	0V / 12V

표 2.1: 나노와이어 FET 스위치 array 기반 인공망막 자극기 회로의 동작 조건

제 2 절 설계 및 시뮬레이션

제 1 항 자극기 회로 전체 구성

나노와이어 FET 스위치 array 기반 인공망막 자극기 회로 및 주변 시스템의 전체적인 구성을 block diagram 으로 나타내었다. (그림 2.4) 전체적인 시스템은 외부 영상 장치 및 영상 데이터 발생부, 자극기 회로, 나노와이어 FET 스위치 array 소자의 세 부분으로 나뉜다.

자극기 회로 내의 Biphasic current stimulator 회로에서는 외부 영상 장치 및 영상 데이터 발생부에서 생성된 32 개의 영상 정보 데이터를 전송 받으며, 이에 비례하는 세기의 자극 전류를 발생시킨다. 총 32 채널의 biphasic current stimulator 회로가 집적되어 있으며, 발생한 자극 전류는 나노와이어 FET 스위치 array 내에 위치한 각 FET 의 source 로 전달되어 자극 전극에 도달하게 된다.

이 외 row selector 및 stimulator control signal generator 등으로 구성된 디지털 인터페이스 회로에서는 16 MHz 의 주파수를 갖는 system clock 을 입력으로 받아 적절한 디지털 구동 신호를 발생시킨다. 특히 row selector 에서는 자극 전류를 주입하는 row 를 선택하기 위해 32 bit 의 scan signal 을 발생시킨다.

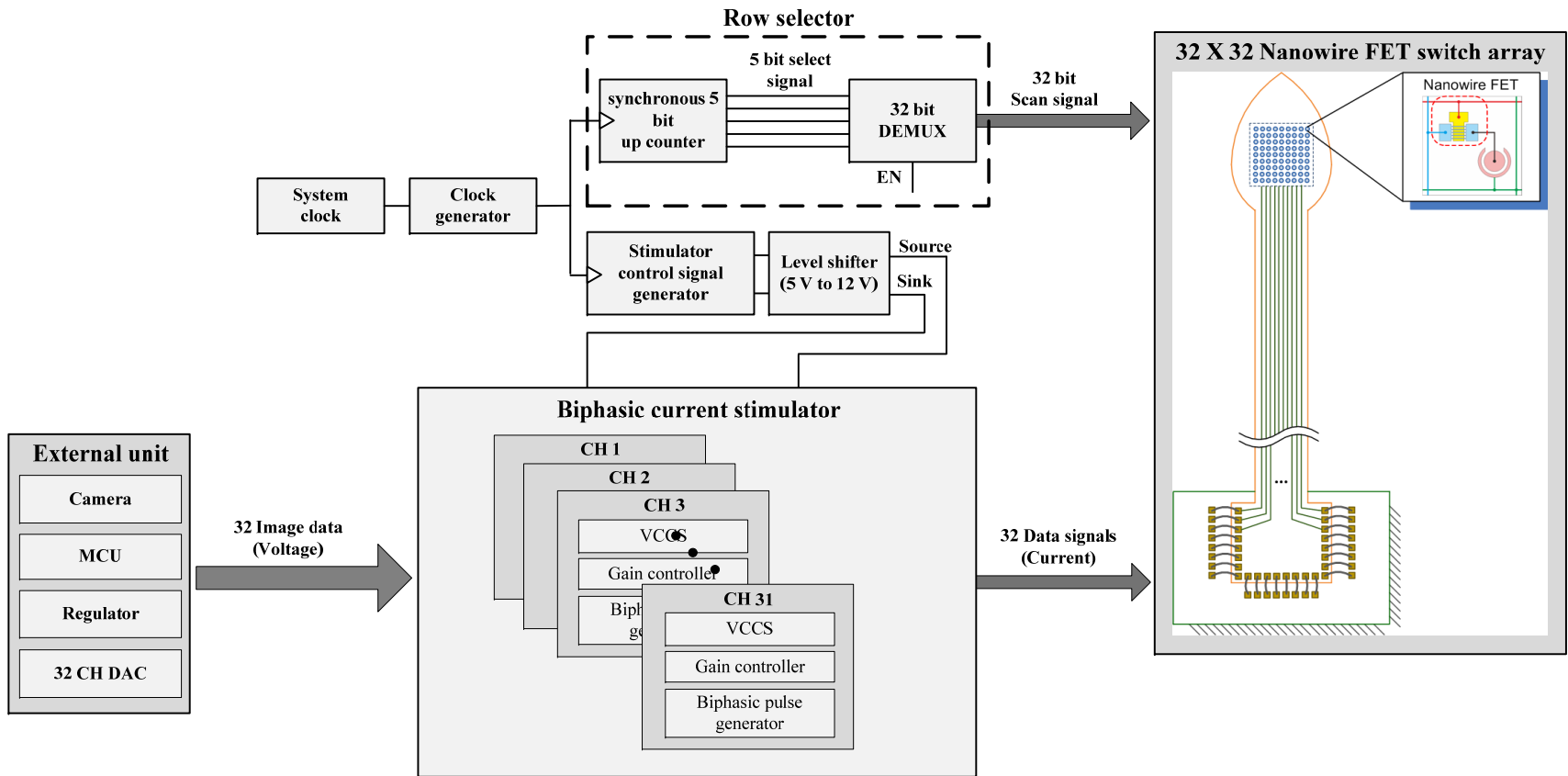


그림 2.4: 나노와이어 FET 스위치 array 기반 인공망막 자극기 회로 및 시스템 전체 block diagram

제 2 항 Analog block 설계

본 자극기 회로의 analog block 은 회로의 전체적인 동작을 위한 bias 회로와 32 채널의 biphasic current stimulator 회로로 구성되어 있다.

Bias 회로는 current mode 의 bandgap reference 회로를 사용하여 physical design 시 발생할 수 있는 parasitic 저항 및 capacitor 에 의한 bias level 오차를 최소화시켰다 [27]. 설계된 current mode bandgap reference 회로는 크게 bandgap reference core, 32 채널 bias current 단, Start-up 회로로 구성되어 있다 (그림 2.5). Bias 회로의 모든 구성 요소는 5 V 전원 전압 기준으로 설계되었다. Bandgap reference core 의 operational amplifier (op-amp) 는 self-biased two stage amplifier 를 사용하였다 (그림 2.6) [28]. 이는 bandgap reference core 양 단의 미세한 전압 차이를 충분히 높은 DC 전압으로 증폭시키는 과정에서 two stage op-amp 의 충분한 gain 이 필요하기 때문이다. Bandgap reference core 에서 생성된 reference 전류는 2단의 고충실도 wide swing current mirror 구조를 거쳐 32 채널 bias current 단에 복제된다. 32 개의 bias current 는 각 $20 \mu\text{A}$ 의 amplitude 를 가지며, 각 biphasic current stimulator 회로의 구동을 위해 사용된다.

마지막으로 PMOS load 와 NMOS 스위치 2개가 결합된 형태의 start-up 회로가 wide swing current mirror 구조에 연결되어 있어서, turn-on 이후 feedback 을 통해 적절한 bias 전압에 도달하도록 유도한다. Start-up 회로의 동작과 bandgap reference 의 고유 특성인 출력 전압의 온도 보상 기능을 시뮬레이션을 통해 확인하였다 (그림 2.7, 2.8).

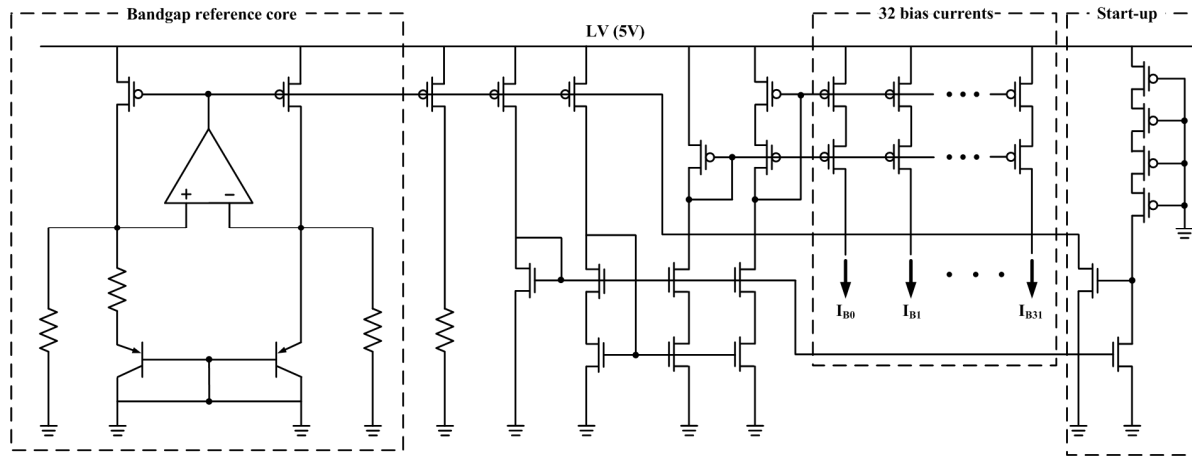


그림 2.5: Current mode bandgap reference 회로도

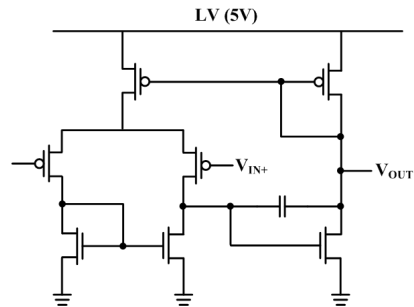


그림 2.6: Bandgap reference 에 사용된 self-biased two stage op-amp 회로도

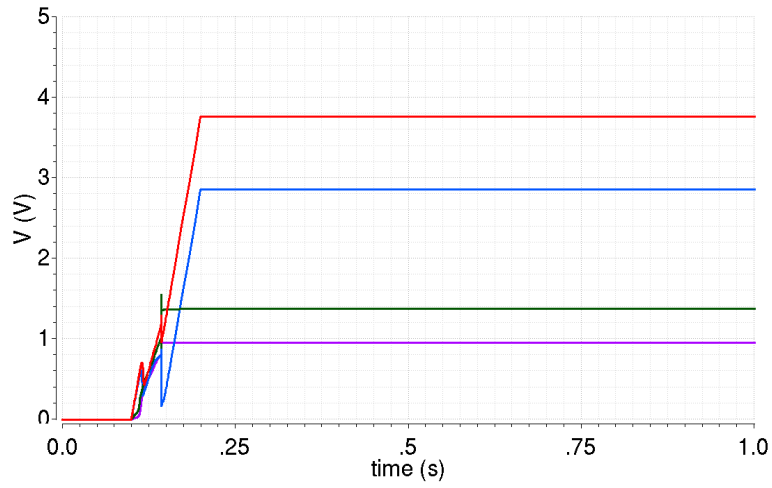


그림 2.7: Start-up 회로 동작 시뮬레이션 결과

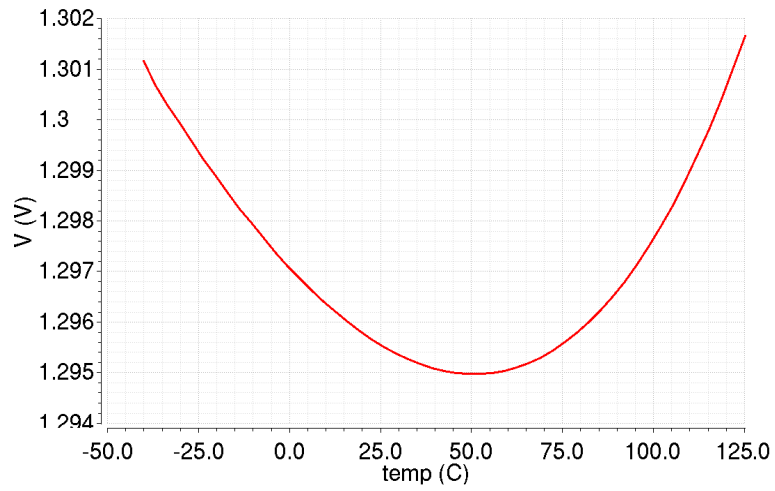


그림 2.8: 출력 전압의 온도 보상 기능 시뮬레이션 결과

다음으로 32 채널의 biphasic current stimulator 회로를 설계하였다. 각 biphasic current stimulator 회로는 voltage-controlled current source (VCCS) 와 biphasic pulse generator 가 연결된 구조를 갖는다 (그림 2.9) [29-30]. VCCS 의 op-amp 는 p-input folded cascade op-amp 를 사용하여, 입력 전압이 0 V 일 때부터 자극 전류를 생성할 수 있도록 설계하였다 (그림 2.10). VCCS 내부에 자극 전류의 amplitude 를 조절할 수 있는 gain controller 를 집적하여, 사용자 편의에 따른 자극 세기 조절이 가능하도록 설계하였다. 본 biphasic current stimulator 회로는 직경 150 μm 이하의 미세 전극을 통해 충분한 전하량을 주입할 수 있도록 하기 위해 12 V 고전압 자극을 구현할 수 있도록 설계를 진행하였다. 또한 고충실도의 2단 wide swing current mirror 구조를 사용하여 VCCS 에서 발생한 전류를 biphasic pulse generator 에 전달하였다. Biphasic pulse generator 에서는 digital block 의 stimulator control signal generator 에서 공급되는 SRC, SNK 신호에 따라 biphasic current 의 방향을 조절한다. SRC 신호가 high 이고 SNK 신호가 low 일 때는 자극 전류가 채널 전극에서 reference 전극으로 전달 (Anodic current stimulation) 되고, SRC 신호가 low 이고 SNK 신호가 high 일 때는 이와 반대 방향으로 자극 전류가 전달

(Cathodic current stimulation) 된다. 또한 biphasic pulse generator 하단에 연결된 단일 current mirror 에 따라 자극 전류가 공급되기 때문에 biphasic 자극 전류의 amplitude 가 서로 같게 유지된다. 따라서 anodic 및 cathodic 자극 전류의 pulse duration 이 같다면, charge balance 를 보장할 수 있다. 또한 전체 32 channel 중 마지막 biphasic current stimulator 회로에는 자극 전류의 세기를 측정할 수 있는 sensor 회로를 추가로 설계하여, 자극 전류 값을 정량적으로 측정할 수 있게 하였다. Biphasic current stimulator 회로에서 발생한 charge balanced biphasic current 의 시뮬레이션 결과가 그림 2.11 에 표시되어 있다.

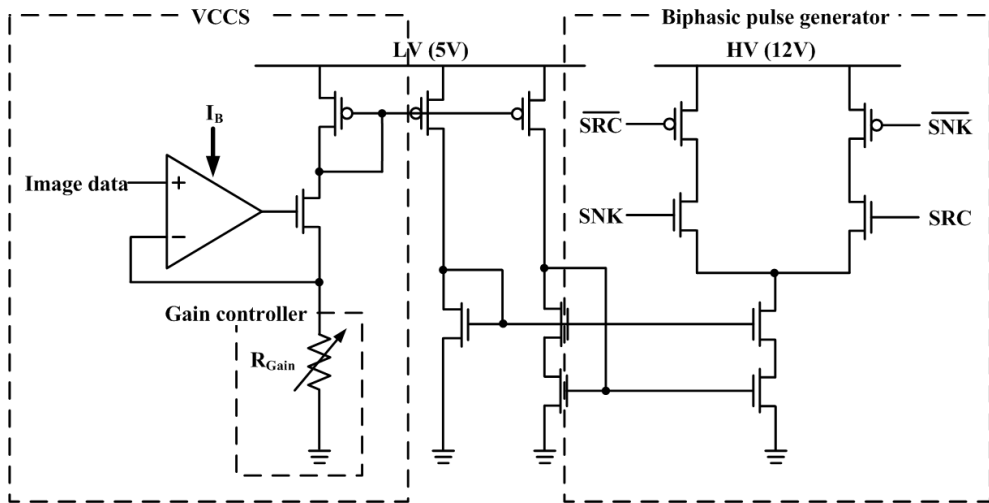


그림 2.9: Biphasic current stimulator 회로도

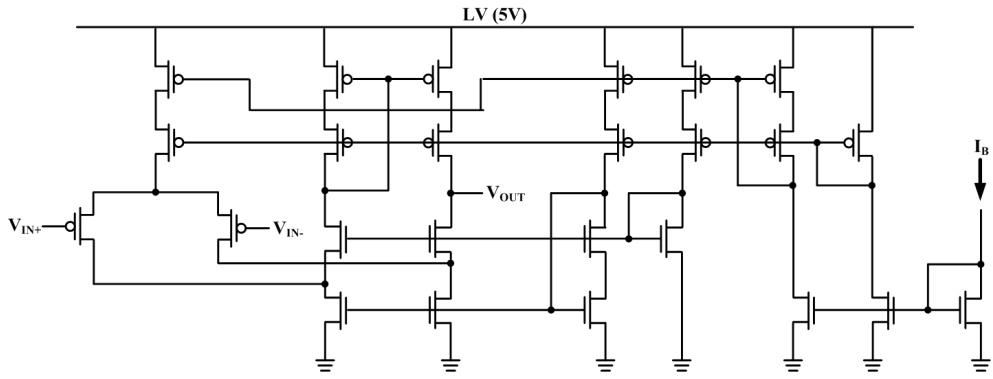


그림 2.10: Voltage-controlled current source 에 사용된
p-input folded cascade amp 회로도

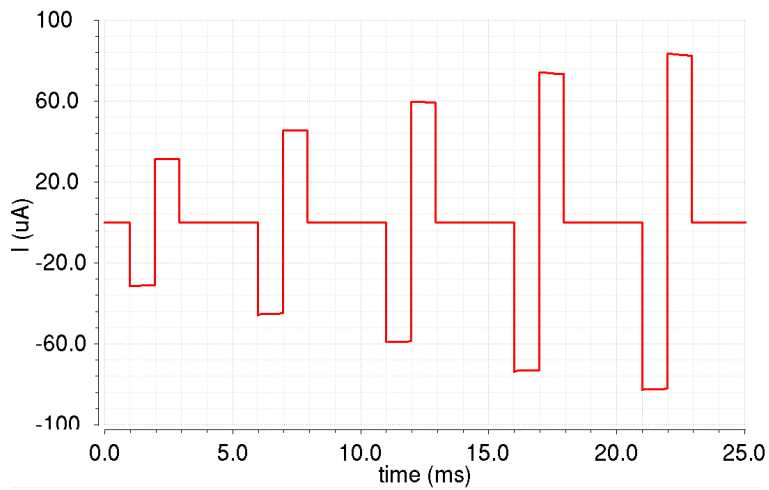


그림 2.11: Biphasic current stimulator 를 통한
charge balanced biphasic current 발생 시뮬레이션 결과

Biphasic current stimulator 의 sub-block 인 gain controller 는 VCCS 에서 transconductance 를 결정하는 변수인 R_{Gain} 의 저항값을 조절하는 역할을 한다. 4-to-1 MUX 를 이용하여, 2-bit 의 $Gain_{SEL}$ 신호에 따라 30 k Ω , 45 k Ω , 60 k Ω , 15 k Ω 의 네 가지 저항 중 한 가지가 선택되는 구조로 설계하였다 (그림 2.12). R_{Gain} 이 커질수록 VCCS 의 transconductance 가 커져 더욱 강한 자극 전류가 발생하며, 기본 모드 (0 ~ 100 μ A 범위의 자극 전류 생성) 는 R_{Gain} 이 30 k Ω 일 때이다. 각 모드 별로 VCCS 의 입력 전압에 따라 생성되는 자극 전류의 진폭을 시뮬레이션을 통해 측정한 결과를 그래프로 표시하였다 (그림 2.13).

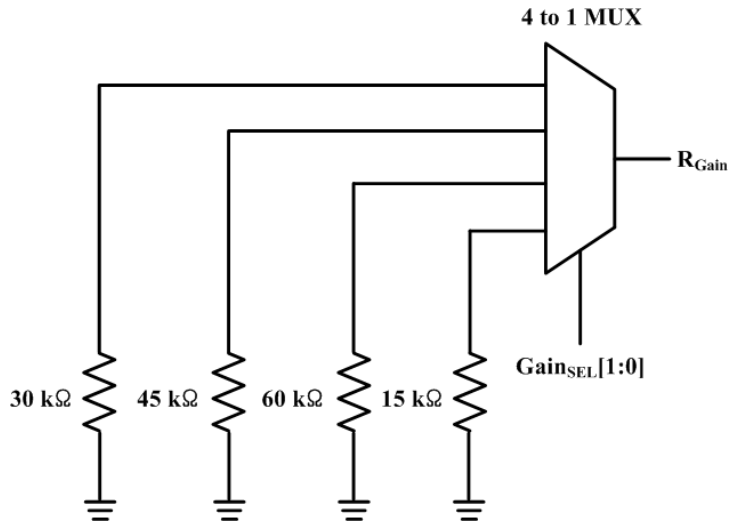


그림 2.12: Gain controller 회로도

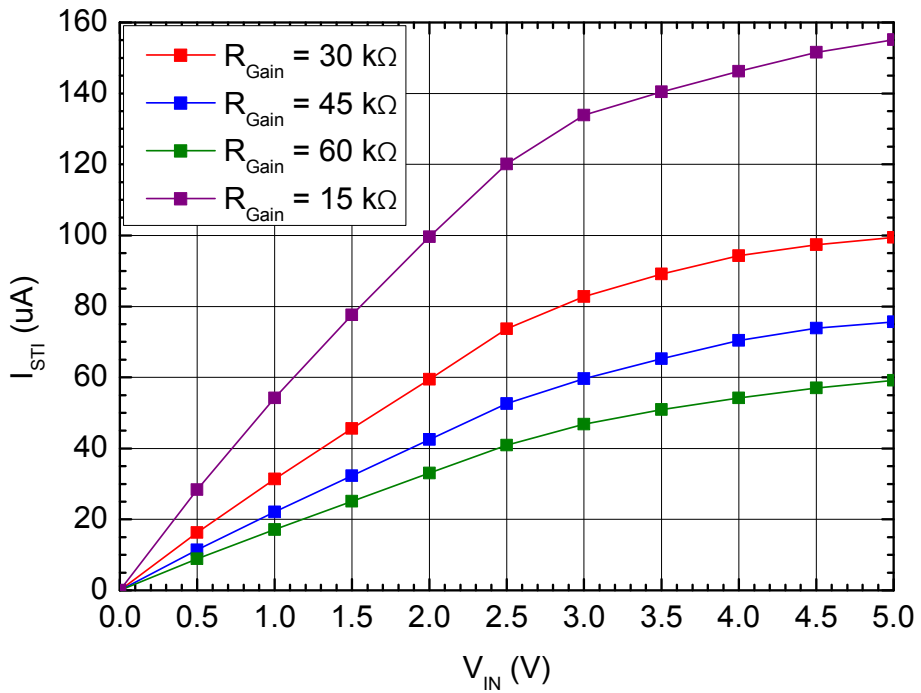


그림 2.13: 입력 전압에 따른 자극 전류 amplitude 변화

시뮬레이션 결과

제 3 항 Digital block 설계

본 자극기 회로에서는 clock generator, row selector, stimulator control signal generator 의 세 가지 digital block 이 사용된다. 각 block 에서 사용하는 clock 주파수가 서로 다르기 때문에 system clock (16 MHz) 으로부터 만들어진 clock 을 사용하여 동작하도록 설계되어 있다.

Clock generator 는 16 MHz 의 system clock 을 변형하여 각 block 에서 필요한 clock 을 공급하는 역할을 한다. 구성은 총 15개의 frequency divider 를 직렬로 연결한 형태이며, 각 frequency divider 는 D flip-flop 의 inverted output 을 input 에 연결한 형태이다 (그림 2.14). 10번째 frequency divider 의 출력이 stimulator control signal generator 에 사용되는 clock 인 CLK_{STI} (15.6 kHz) 이고, 15번째 frequency divider 의 출력이 row selector 에 사용되는 clock 인 CLK_{SEL} (490 Hz) 이다. CLK_{STI} 와 CLK_{SEL} 이 발생하는 출력단에는 buffer 를 연결하여 clock 신호의 안정성을 확보하였다.

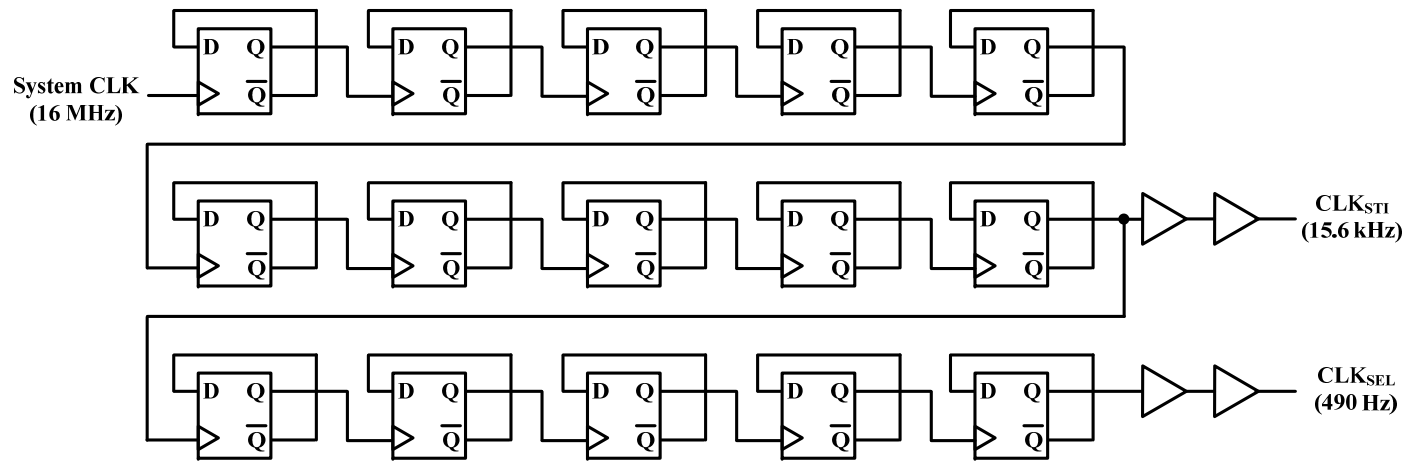


그림 2.14: Clock generator 회로도

Row selector 에서는 32 개의 row 를 순차적으로 turn on 시키기 위한 32-bit 의 scan signal 을 생성하도록 설계하였다. 490 Hz 주파수 (CLK_{SEL})로 동작하는 5-bit synchronous up-counter 와 1-to-32 DEMUX 로 구성되어 있다 (그림 2.15). 5-bit synchronous up-counter 의 출력을 1-to-32 DEMUX 의 control signal 로 사용하여, 각 scan signal 이 2.048 ms 의 duration 을 가지도록 하였다. 총 32개 row 를 1회 선택하기 위해서는 65.5 ms 의 시간이 필요하며, 이에 따라 본 자극기는 15.3 Hz 의 자극 주파수를 갖게 된다. 나노와이어 FET 스위치 소자를 조절하기 위해서는 12 V 의 신호가 필요하므로 1-to-32 DEMUX 의 각 출력에는 5 V 신호를 12 V 로 증폭시키는 level shifter 회로를 연결하였다 (그림 2.15). 이 때 나노와이어 FET 가 depletion 모드 의 성질을 가지고 있기 때문에 scan signal 은 inverting 되어야 하며, 이를 위해 level shifter 의 출력 중 inverting output 을 선택하였다. Row selector 회로의 동작 시뮬레이션 결과는 그림 2.16 와 2.17 에 표시되어 있다.

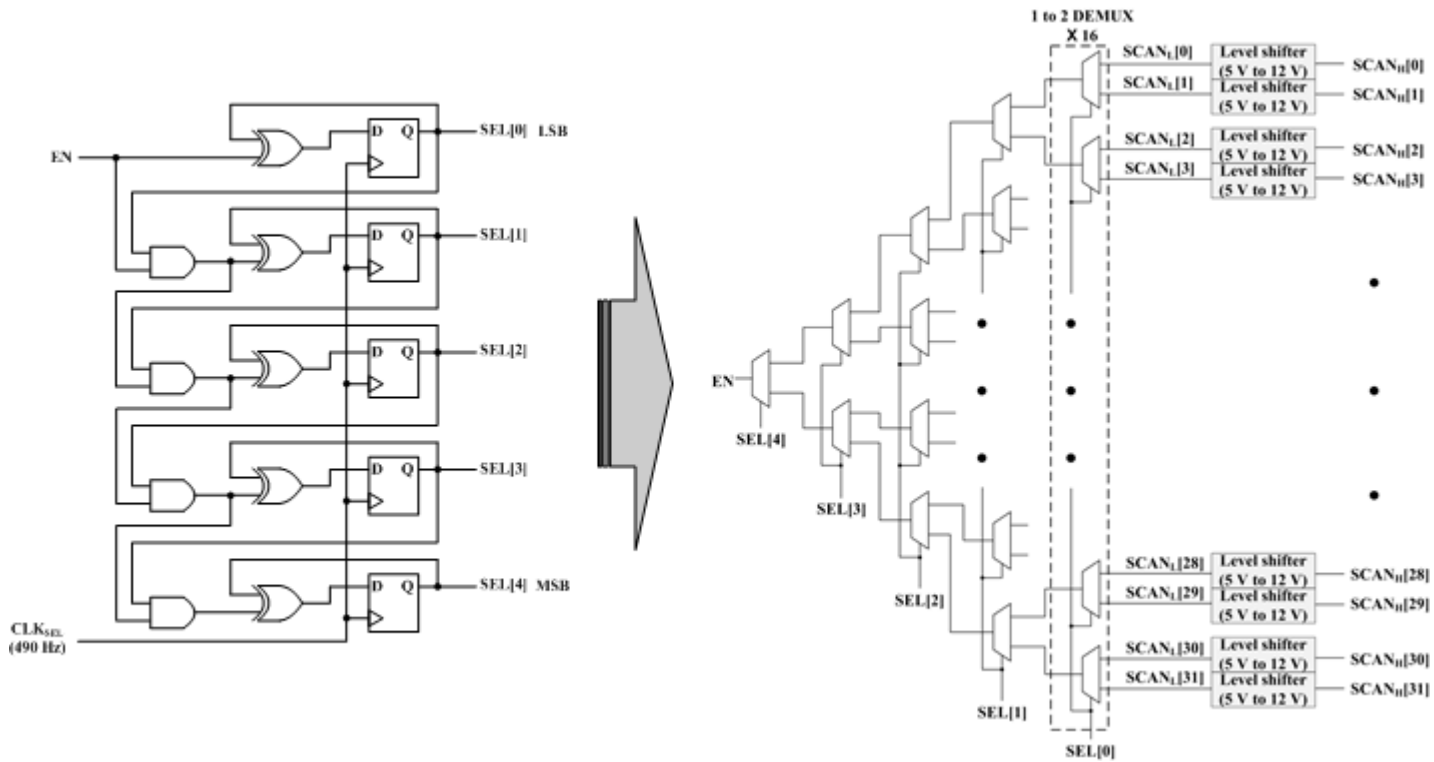


그림 2.15: Row selector 회로도

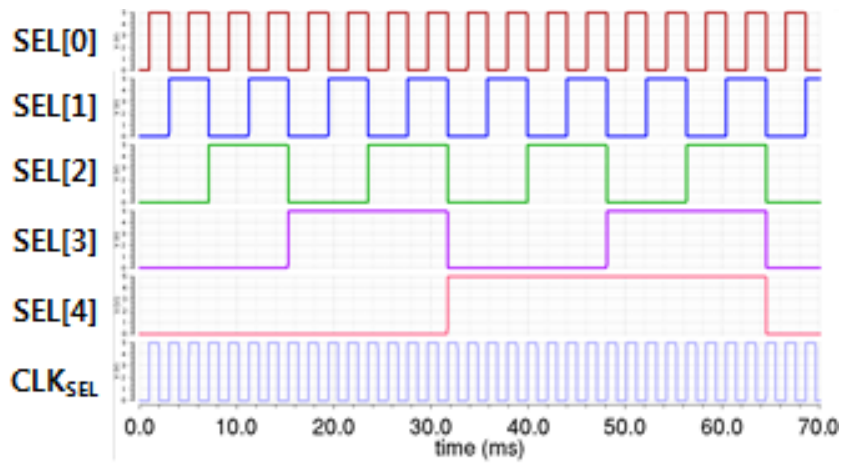


그림 2.16: 5-bit synchronous up-counter 시뮬레이션 결과

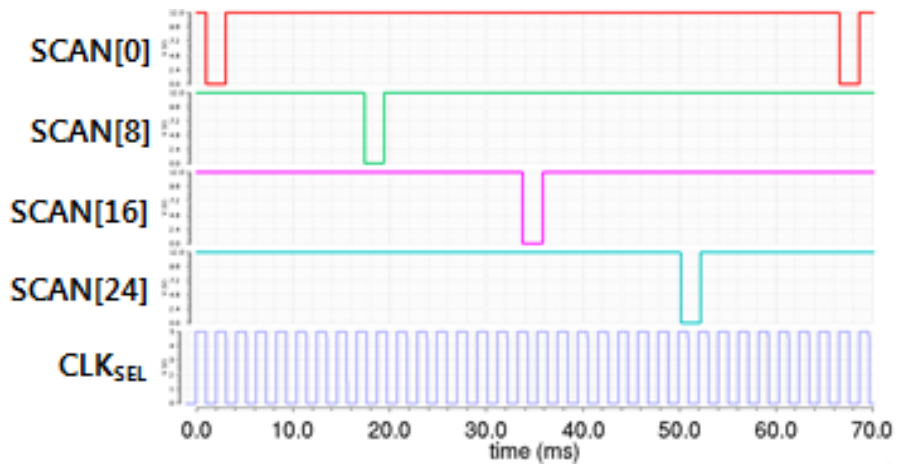


그림 2.17: Row selector 시뮬레이션 결과

Stimulator control signal generator에서는 biphasic pulse generator를 조절하기 위한 SRC 및 SNK signal을 생성한다. 각 신호의 duration은 $960\ \mu\text{s}$ 로 고정되어 있으며 서로의 순서를 바꿀 수 있도록 설계하였다. Stimulator control signal generator에서 사용하는 clock은 $15.6\ \text{kHz}$ 의 CLK_{STI} 이며, 5-bit synchronous up-counter와 각종 logic gate, biphasic sequence controller로 구성되어 있다 (그림 2.18). 5-bit synchronous up-counter의 출력 신호에 따라 logic gate에서 SRC, SNK의 값이 결정된다. Logic gate 출력에는 buffer를 연결하여 SRC, SNK 신호의 안정성을 확보하였다. 또한 biphasic 자극 전류 pulse의 순서를 조절할 수 있도록 하기 위해 2-to-1 MUX와 5 V to 12 V level shifter로 구성된 biphasic sequence controller를 설계하였다. 2-to-1 MUX의 control signal인 SEQ_{CTRL} 신호에 따라 biphasic current pulse의 순서 (anodic-cathodic 혹은 cathodic-anodic sequence)가 결정된다. Biphasic pulse generator가 12 V의 전원 전압 하에 설계되었기 때문에 이에 맞게 SRC, SNK signal의 amplitude를 조절하기 위해 5 V to 12 V level shifter가 사용되었다. 그림 2.19는 stimulator control signal generator의 동작 시뮬레이션 결과이다.

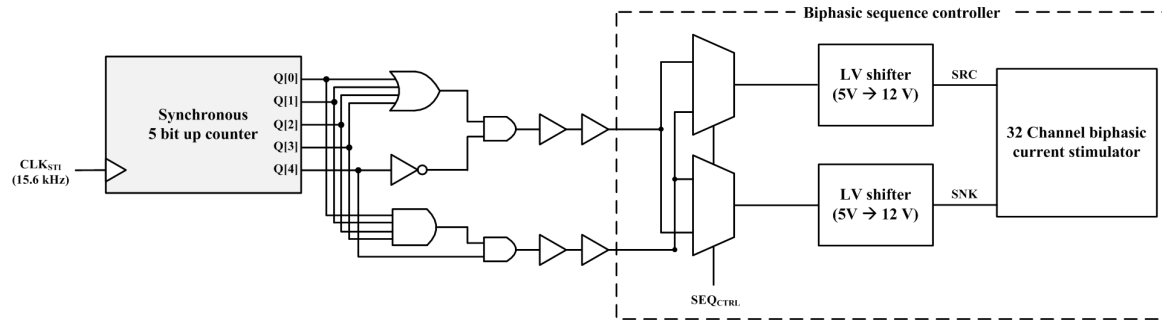
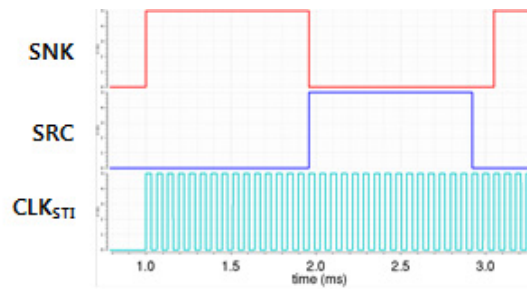
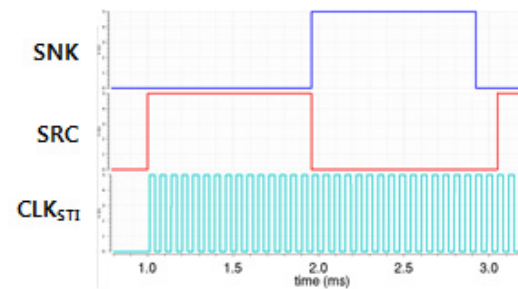


그림 2.18: Stimulator control signal generator 회로도



(a) Cathodic-anodic sequence



(b) Anodic-cathodic sequence

그림 2.19: Stimulator control signal generator 시뮬레이션 결과

제 4 항 Layout

본 자극기 회로는 총 $2.5 \text{ mm} \times 2.5 \text{ mm}$ 크기의 영역 내에 설계되었다. Physical design 을 위해 사용된 공정은 동부 Hi-Tek 의 $0.35 \mu\text{m}$ 2-poly/4-metal BCDMOS 공정이다. 사용된 전원 전압은 5 V 와 12 V 로서, biphasic current stimulator 에만 12 V 의 고전압 공정을 사용하여 설계를 진행하였다. 총 pin 수는 135 pin 으로 data input (41 pin), data output (78 pin), 전원 공급 (16 pin) 으로 구성되어 있다. 특히 전원 공급을 위한 pad pin 은 chip 의 각 테두리에 4 개씩 배치하여, 전원 전압의 대칭성 및 전력의 안정적 공급을 도모하였다.

자극기 회로 전체의 layout 결과는 그림 2.20 에 나타나있다. 크게 current bias, row selector, stimulator control signal generator, clock generator, 32 channel biphasic current stimulator 로 구성되어 있음을 알 수 있다. Data input pin 이 회로의 좌측에 집중되어 있는 관계로, 각종 인터페이스 block 들이 회로의 좌측에 배치되었다. 32 channel biphasic current stimulator 의 경우, 4×8 의 배열로 배치하여 chip 크기를 최적화하였다. 각 block 별 layout 결과는 그림 2.21 에 표시되어 있다.

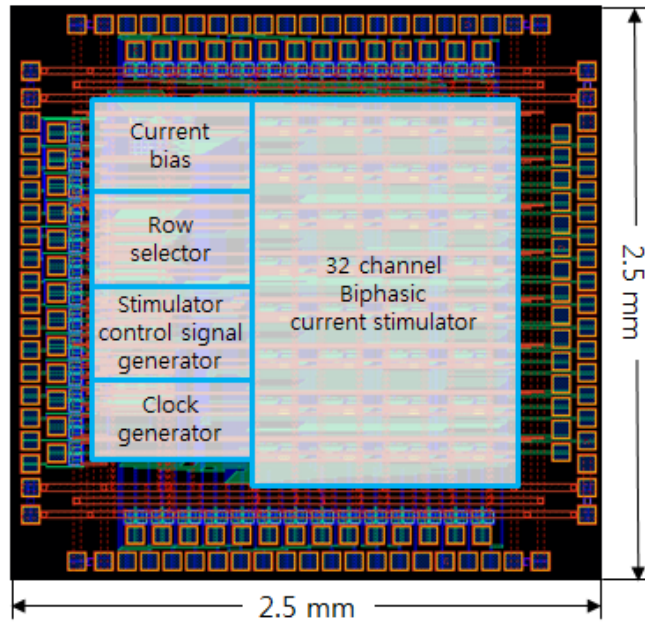


그림 2.20: 자극기 회로 top routing 결과

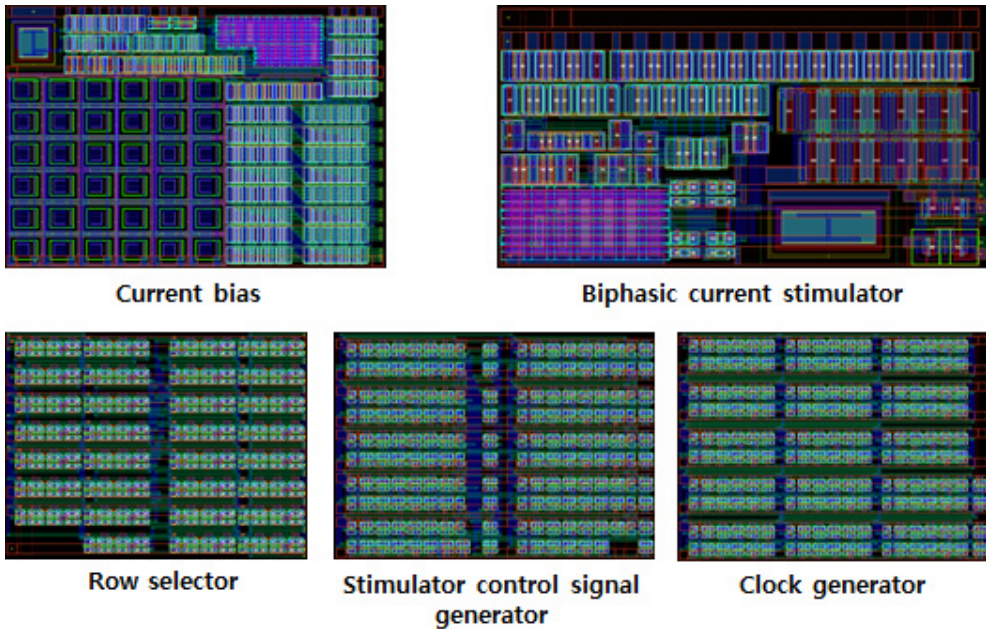


그림 2.21: Block 별 layout 결과

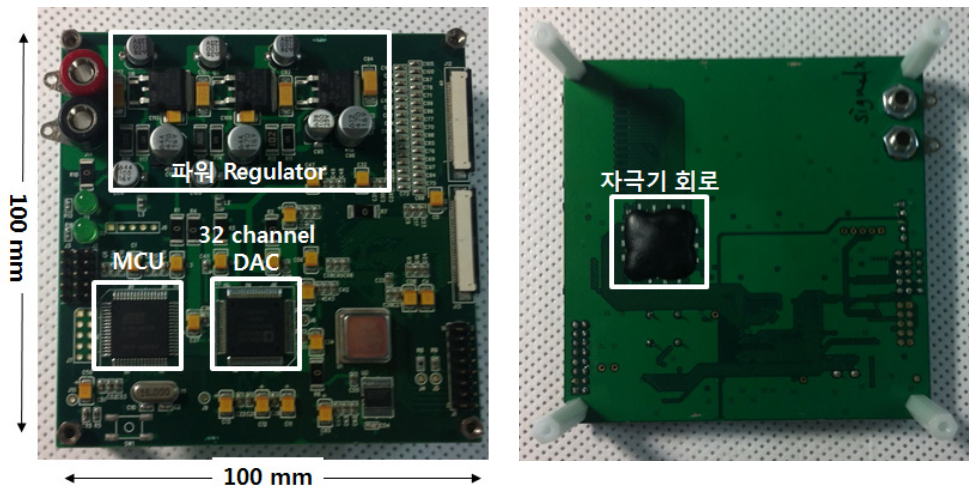
제 3 절 시스템 통합

제 1 항 자극 시스템 구현을 위한 PCB 제작

설계한 자극기 회로의 구동 및 이외 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템을 구현하는 다른 부분들을 포함한 시스템 통합을 위해, PCB 를 제작하였다.

우선 자극기 회로를 구동하기 위한 PCB 는 100 mm × 100 mm 의 크기에 제작되었다. PCB 는 크게 파워 regulator, MCU, 32 channel DAC, 자극기 회로, FPC connector 의 5개 부분으로 구성된다 (그림 3.1). 이 중 MCU 및 32 channel DAC 의 디지털 회로는 3.3 V 의 전원 전압을 사용하고, 32 channel DAC 의 아날로그 회로와 자극기 회로에서는 5 V 의 전압을 사용한다. 따라서 자극 전압 12 V 를 비롯하여, 3.3 V 와 5 V 의 전원 전압이 추가로 공급되어야 한다. 이에 따라 PCB 상단에 위치한 파워 regulator 회로에서 LDO regulator 를 이용하여, 외부에서 공급되는 12 V 단일 전원으로부터 3.3 V 와 5 V 전원 전압을 추가로 생성하도록 설계하였다. 자극기 회로는 PCB 후면에 위치하게 하여 PCB 의 면적을 줄이고, 와이어본딩 등의 작업을 수월하게 하였다. 외부 카메라 모듈과의 통신을 위해 UART 통신이 가능하도록 설계하였으며, MCU 에서 자극기 회로 및 32 channel DAC 의 control signal 을 생성할 수 있도록

프로그래밍을 하기 위해 JTAG 케이블의 연결이 가능하도록 설계하였다. FPC connector 는 나노와이어 FET 스위치 array 와 data 통신 및 전력 전송을 하기 위해 PCB 상에 집적하였다. 이외 나노와이어 FET 스위치 array 부착용 PCB 를 제작하여, 자극기 회로 PCB 와 FPC 케이블을 통해 data 통신 및 전력 수신이 가능하도록 하였다.



(a) PCB 전면

(b) PCB 후면

그림 3.1: 나노와이어 FET 스위치 array 기반 인공망막 자극기 회로 PCB

그림 3.2 는 설계된 자극기 회로를 이용한 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템의 전체적인 모습이다. 자극기 회로 PCB 에 외부 카메라 모듈이 UART 통신 케이블로 연결이 되어 있으며, 나노와이어 FET 스위치 array 부착용 PCB 와는 FPC 케이블로 연결되어 있다. 다만 현재 나노와이어 FET 스위치가 CMOS 회로와 호환이 가능하도록 특성을 개선하는 공정을 진행 중에 있어서, 완성된 나노와이어 FET 스위치 array 소자를 부착하지는 못하였다.

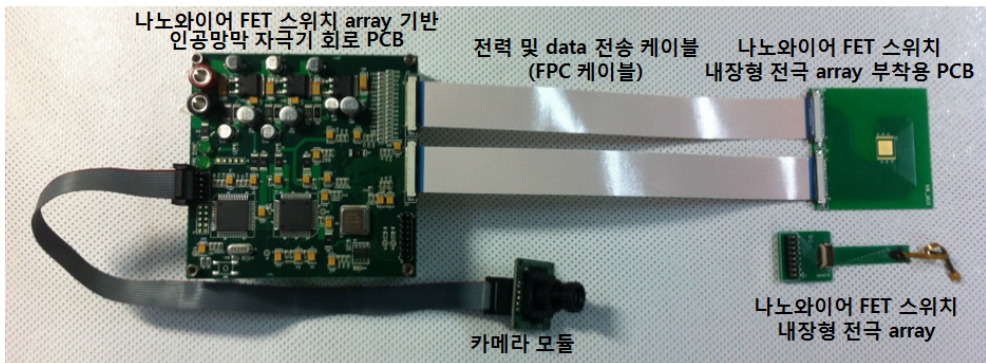


그림 3.2: 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템 구성

제 4 절 실험 및 검증

제 1 항 전기적 특성 평가

자극기 회로의 정상적인 동작 여부 및 동작 성능을 측정하기 위해, 전기적 특성 평가를 진행하였다. 특성 평가는 크게 아날로그 회로 부분과 디지털 회로 부분을 나눠 진행하였다. 아직 나노와이어 FET 스위치 소자의 특성 개선이 충분히 이루어지지 못한 관계로 상용 MOSFET 소자 (Si6433BDQ) 를 대신 사용하였으며, 2차원 Pt-b 전극과 망막 조직의 impedance 를 three-element circuit model 을 통해 모델링하여 실험을 진행하였다 (그림 4.1) [31]. Three-element circuit model 에서 double layer capacitance (C_F) 는 20 nF, Faradaic charge transfer (R_P) 는 10 M Ω , Tissue resistance (R_U) 는 10 k Ω 으로 설정하였다. 이는 MEMS 공정을 통해 실제로 제작한 2차원 Pt-b 전극의 impedance 측정 결과와 일반적인 망막 조직의 impedance 를 반영하여 설정한 결과이다.

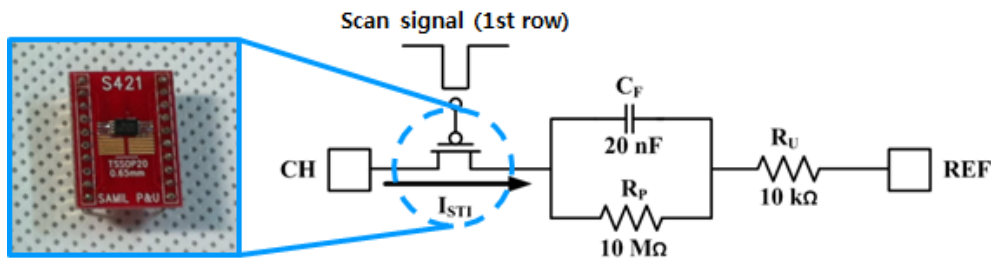


그림 4.1: 전기적 특성 평가에 사용된 소자 및 impedance model

우선 이와 같이 자극기 회로와 전극 사이에 FET 스위치를 삽입한 구조를 통해서도 biphasic current 가 정상적으로 발생하는 지 확인하였다. 그 결과 SRC, SNK signal 의 발생에 맞춰 biphasic current 가 제대로 생성됨을 확인하였고, 각 phase 의 pulse width 는 $960 \mu\text{s}$ 인 것으로 측정되었다 (그림 4.2).

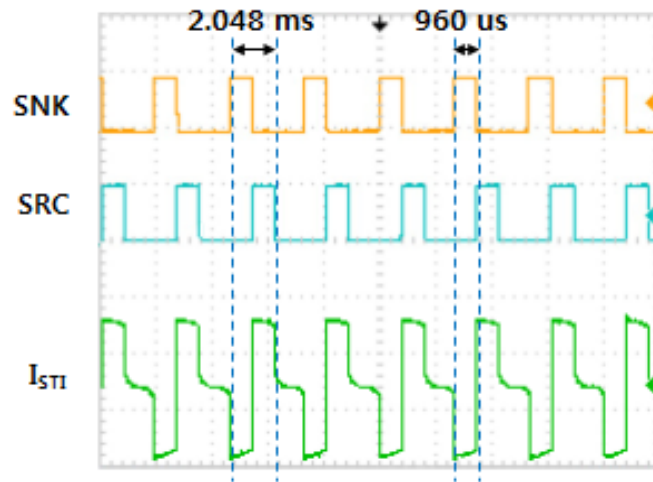


그림 4.2: Biphasic current 파형 측정 결과

다음은 자극 전류의 세기가 설계한 것과 유사하게 조절되는 지 확인하였다. 자극 전류의 세기는 마지막 32 번째 channel 의 biphasic current stimulator 회로에 설계된 센서 회로를 통해 측정하였다 (그림 4.3). 전류를 전압으로 전환하기 위한 R_{Sensor} 는 $10\text{ k}\Omega$ 으로 설정하여, $0 \sim 100\ \mu\text{A}$ 의 전류에 대해 $0 \sim 1\text{ V}$ 의 전압이 측정되도록 하였다. 자극 전류의 생성 gain 을 고정한 상태에서 MCU 를 통해 32 channel DAC 의 출력을 임의로 조정하였을 때 자극 전류가 얼마나 생기는 지 확인하는 방식으로 측정을 진행하였다. 그 결과 다음과 같이 input data signal 이 증가함에 따라 자극 전류를 센싱한 전압 (V_{Sensor}) 도 증가하는 것을 확인하였으며 (그림 4.4), 이를 정량적으로 역산하여 각 자극 전류 생성 gain 별로 자극 전류의 세기를 측정하였다 (그림 4.5). 그 결과 시뮬레이션에 비해 약 5 % 내외의 오차를 보였으며, 이는 각종 parasitic impedance 성분에 의한 전류 leakage 및 추가적인 전압 강하로 인해 발생한 것으로 판단된다.

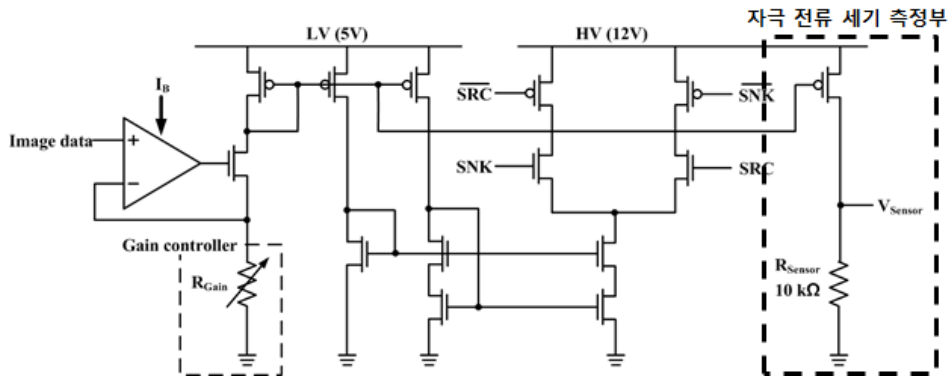


그림 4.3: 자극 전류 측정용 biphasic current stimulator

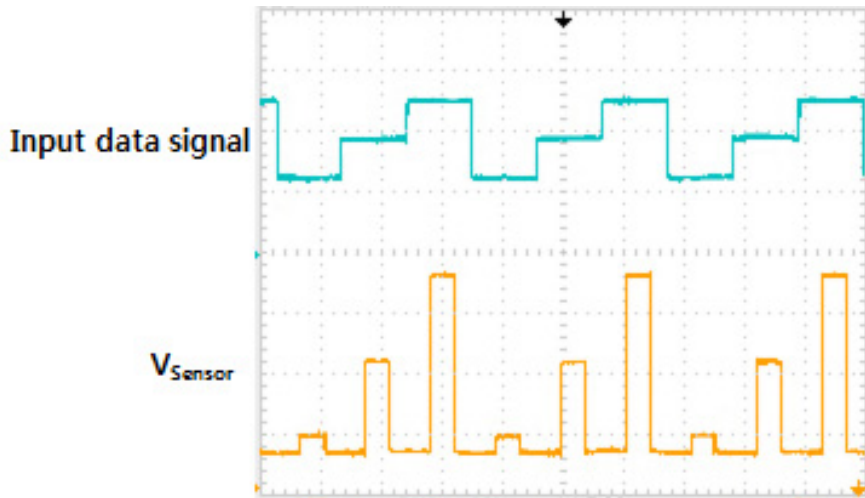
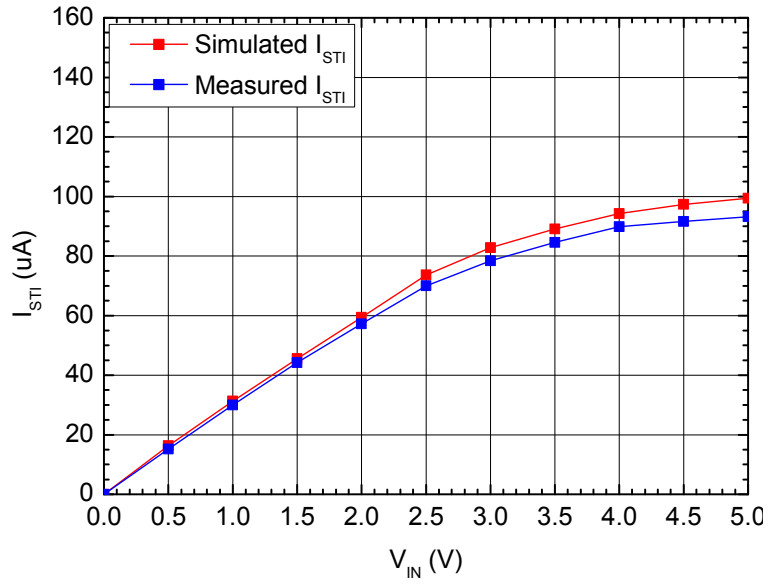
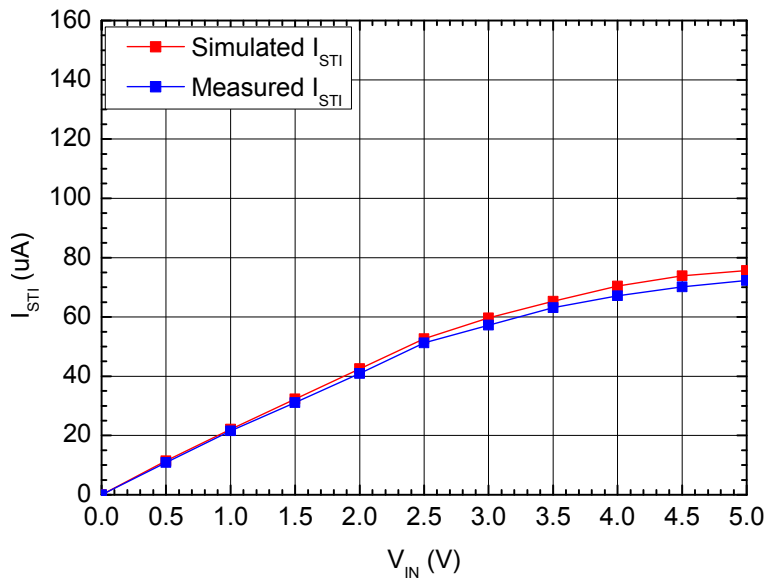


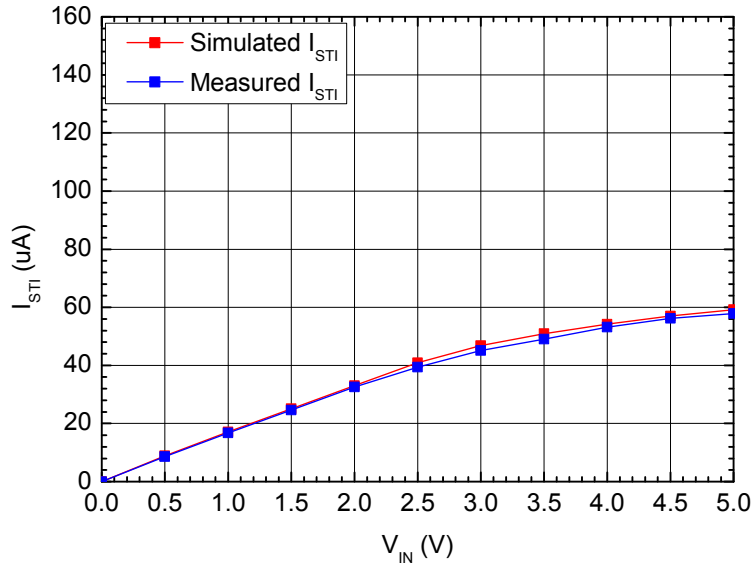
그림 4.4: 입력 신호에 따른 자극 전류 센싱 전압 변화



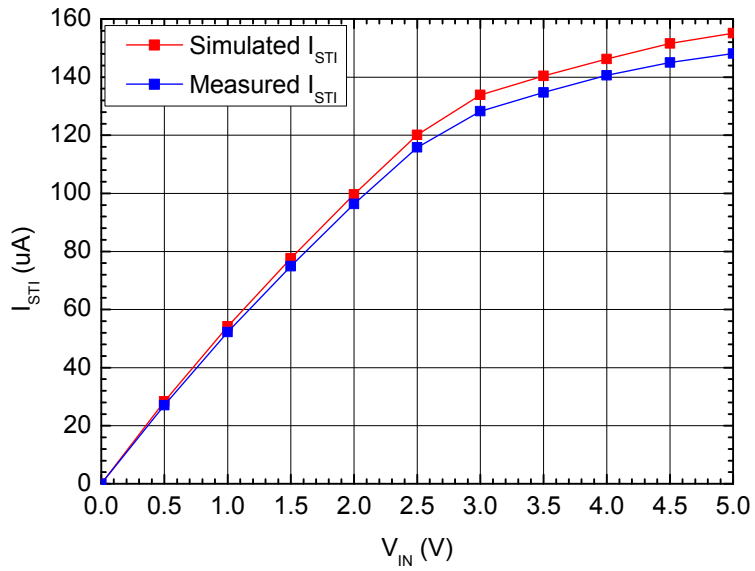
(a) $R_{Gain} = 30 \text{ k}\Omega$



(b) $R_{Gain} = 45 \text{ k}\Omega$



(c) $R_{Gain} = 60 \text{ k}\Omega$



(d) $R_{Gain} = 15 \text{ k}\Omega$

그림 4.5: Gain 별 입력 전압에 따른 자극 전류 amplitude 변화

측정 결과

다음으로는 디지털 인터페이스 회로에 대한 동작 측정 실험을 진행하였다. 16 MHz 의 system clock 을 입력으로 받아, row selector 와 stimulator control signal generator 에서 정상적인 출력 신호가 생성되는지 확인하였다. 우선 row selector 에서는 설계한 바와 마찬가지로 490 Hz 의 clock (CLK_{SEL}) 을 기준으로 2.048 ms duration 의 scan signal 을 순차적으로 발생시킴을 확인하였다 (그림 4.6). 또한 같은 scan signal 이 65.5 ms 마다 반복적으로 발생하여, 약 15.3 Hz 의 자극 주파수를 갖게 됨을 알 수 있다. Stimulator control signal generator 에서는 cathodic-anodic sequence 로 설정한 상태에서 15.6 kHz 의 clock (CLK_{STI}) 을 기준으로 960 μ s duration 의 SNK 및 SRC 신호를 순차적으로 발생시키는 것을 확인하였다 (그림 4.7). 또한 이들 신호가 2.048 ms 주기로 반복적으로 발생하는 것을 확인하였고, scan signal 의 발생 시간 내에 정확히 발생하는 것을 확인하였다.

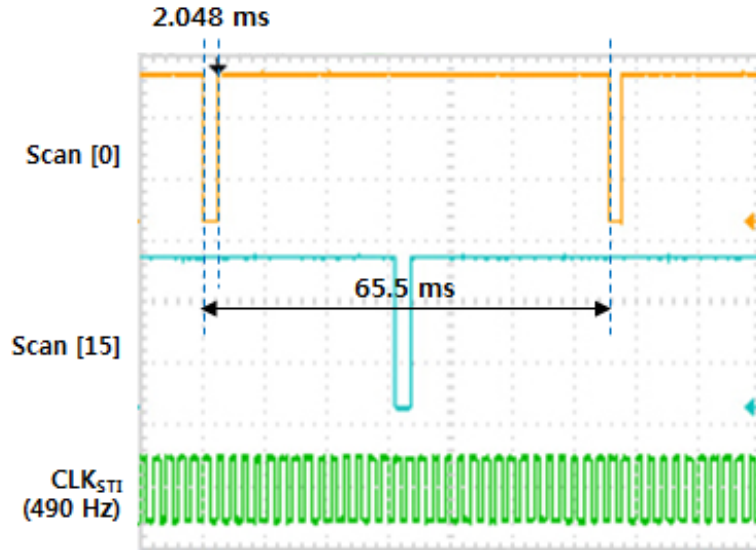


그림 4.6: Scan signal 측정 결과

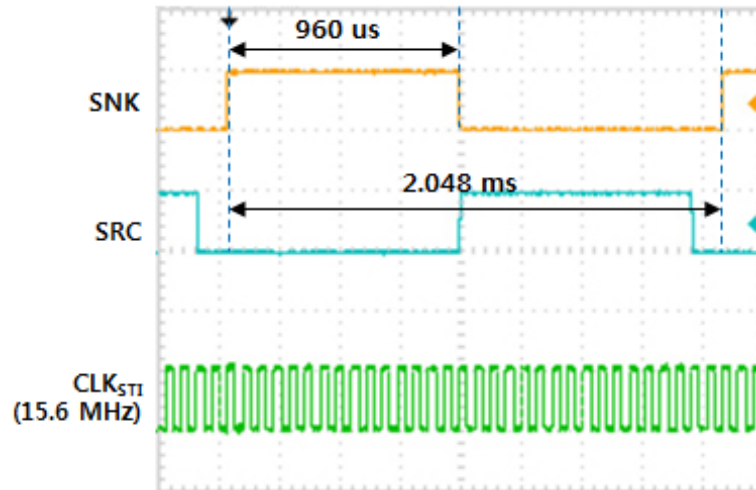
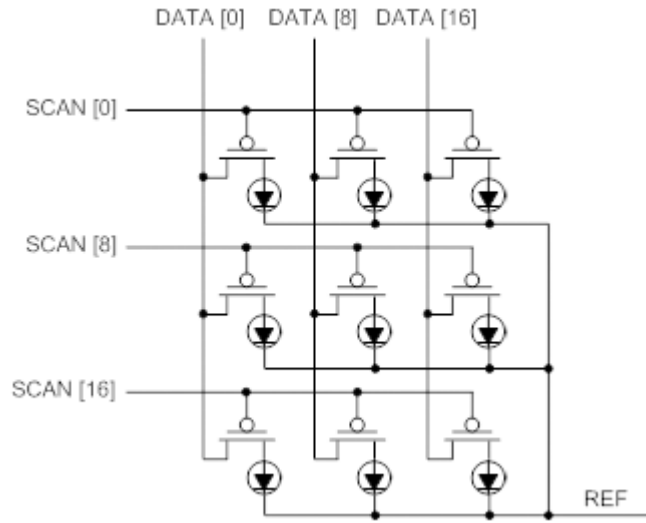
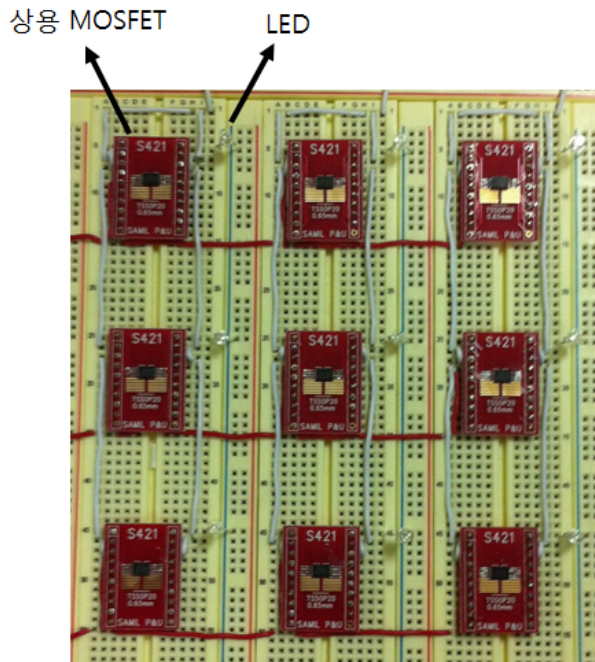


그림 4.7: SRC, SNK signal 측정 결과

개발된 자극기 회로의 array 동작 기능을 검증하기 위해 LED array 를 점등하는 실험을 진행하였다. 실험을 위해 3×3 크기의 LED array 를 제작하였다 (그림 4.8). 각 pixel 에는 나노와이어 FET 스위치 대응의 상용 P-MOSFET 소자와 LED 를 연결하였다. 자극기 회로에서 발생하는 Scan signal 을 MOSFET 의 gate 에 연결하여, MOSFET 의 on/off 를 조절하였다. 또한 Data signal 을 MOSFET 의 source 에 연결하여, MOSFET 이 on 되었을 때 LED 를 점등하기 위한 자극 전류가 주입되도록 하였다. 실험에서는 Scan signal 과 Data signal 을 조절하여 특정 row 의 pixel 을 선택하여 LED 를 점등하도록 하였다. 실험 결과 그림 4.9 와 같이 Scan signal 및 Data signal 에 따라 LED 가 선택적으로 점등됨을 확인하였다.

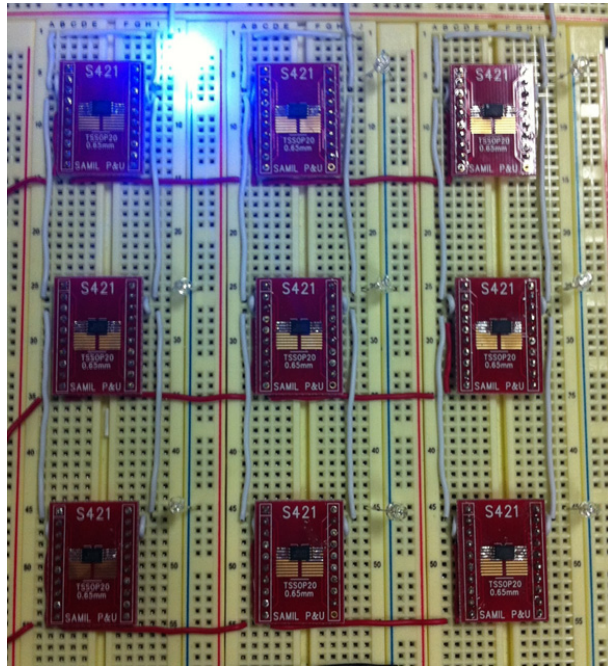


(a) Array 동작 기능 검증을 위한 3 × 3 LED array 회로도

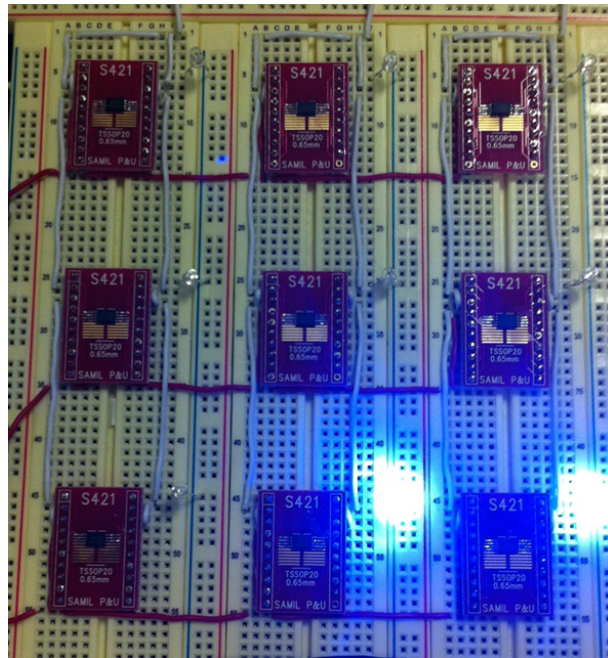


(b) Bread board 상에 구현된 3 × 3 LED array

그림 4.8: Array 동작 기능 검증을 위한 3 × 3 LED array 구성



(a) 첫 번째 row 의 첫 번째 LED 를 점등한 경우



(b) 세 번째 row 의 두 번째 및 세 번째 LED 를 점등한 경우

그림 4.9: 자극기 회로를 이용한 LED array 점등 실험 결과

제 2 항 *in vitro* 동물 실험

설계한 자극기 회로를 포함한 자극 시스템이 정상적으로 생체의 신경 반응을 유발할 수 있는지 검증하기 위해 *in vitro* 동물 실험을 진행하였다. Rd1 mouse 의 retinal ganglion cell (RGC) 에 설계한 자극기 및 자극 시스템을 이용해 전류 자극을 가하여, 적절한 신경 반응을 유발할 수 있는 지 확인하였다. 전류 자극을 위한 자극 시스템은 설계한 자극기 회로가 부착된 PCB, 나노와이어 FET 스위치를 대체하는 상용 MOSFET 소자 (Si6433BDQ), MEMS 전극으로 제작된 2차원 Pt-b 전극으로 구성되었다 (그림 4.10).

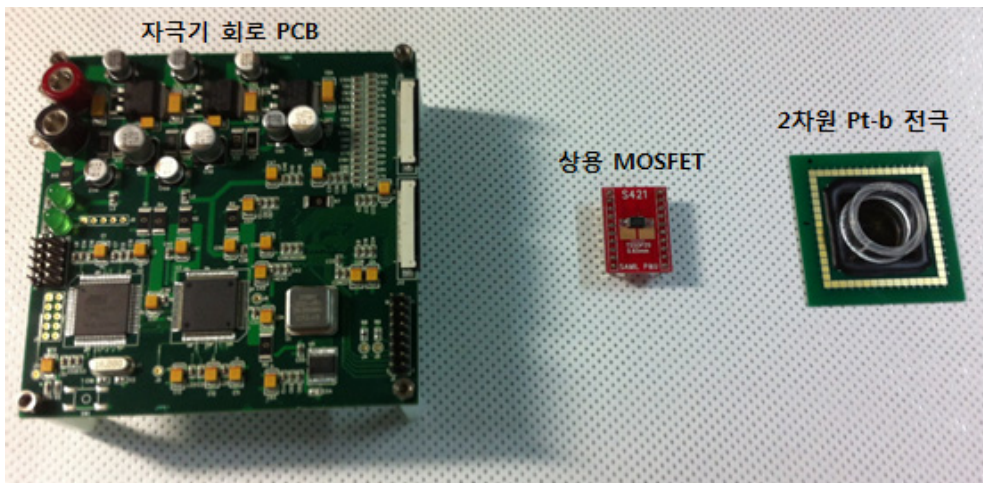


그림 4.10: *In vitro* 실험을 위한 전류 자극 시스템 구성

2차원 Pt-b 전극은 서울대학교 반도체공동연구소와 한국전자부품연구원 (KETI) 에서 제작되었다. 공정 과정은 다음과 같다. 우선 glass 웨이퍼에 metal sputter 를 이용하여 Ti/Au 를 1000 Å 두께로 증착한 후, MEA 와 pad 및 연결 도선부를 제외한 나머지 부분을 wet etch 로 제거한다. 이후 생체 적합한 물질로서 세포와 접착 능력이 우수한 특성을 가지는 SU-8 을 도포 및 패터닝하여, 전극과 pad 부분만 open 시키고 나머지 부분은 passivation 시킨다. 이 위에 Au 도금을 진행한 후, Pt-b 도금을 20 mA 전류로 180 초 동안 진행한다. Pt-b 도금에 앞서 Au 도금을 진행하는 이유는 Pt-b 가 Au 층을 소모하며 전극 표면에 도포되기 때문이다. 제작된 2차원 Pt-b 전극의 현미경 사진이 그림 4.11 에 표시되어 있다. 또한 2차원 Pt-b 전극의 직경 별 impedance 측정 결과가 그림 4.12 에 표시되어 있다.

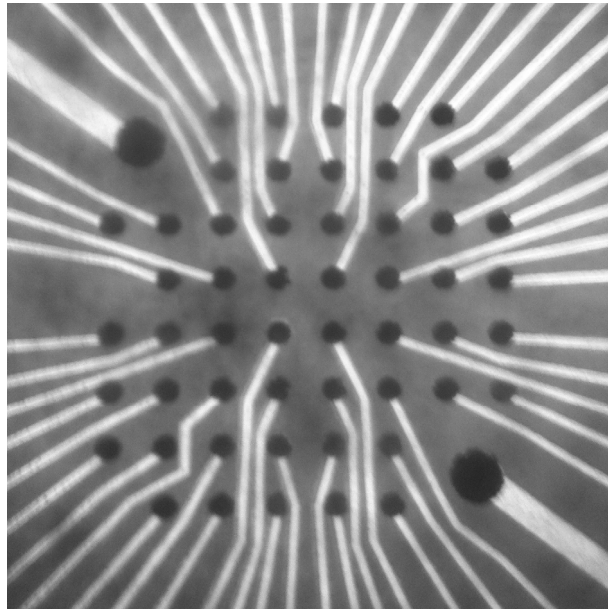


그림 4.11: *In vitro* 실험용으로 제작된 2차원 Pt-b MEA

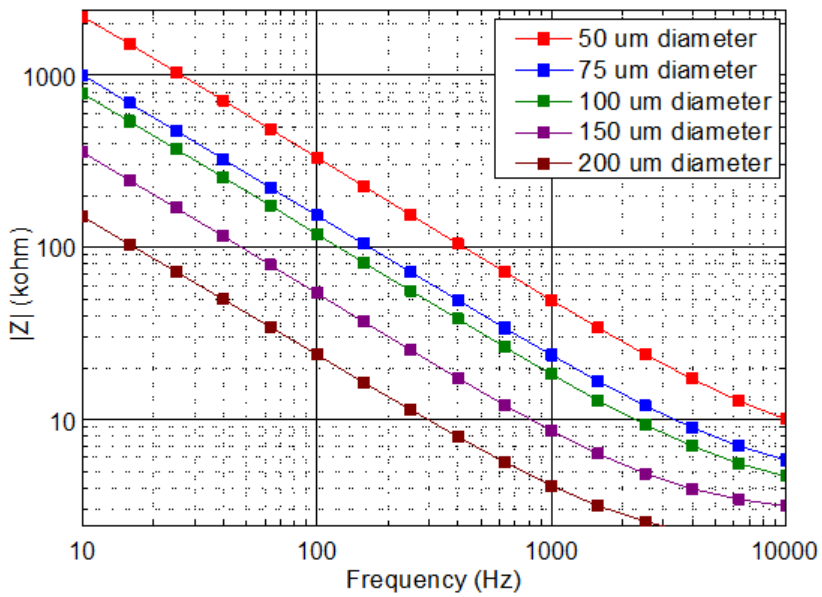


그림 4.12: 2차원 Pt-b 전극의 직경 별 impedance 측정 결과

실험을 위해 유전적으로 망막 시세포가 변성된 rd1 mouse 의 망막이 사용되었다. 우선 rd1 mouse 의 안구를 적출한 후, 망막 층을 분리해낸다. 분리된 망막 층을 적절한 크기의 patch 로 잘라내어 2차원 Pt-b 전극 위에 부착한다 (그림 4.13). SU-8 과 세포 간의 접착력이 우수하기 때문에 별도의 접착제를 사용하지 않아도 부착이 잘 됨을 확인하였다 [32]. 이 후 산소가 공급되는 cerebrospinal 용액 (CSF) 을 전극에 투여하여 적출된 망막 조직의 괴사를 방지하였다.

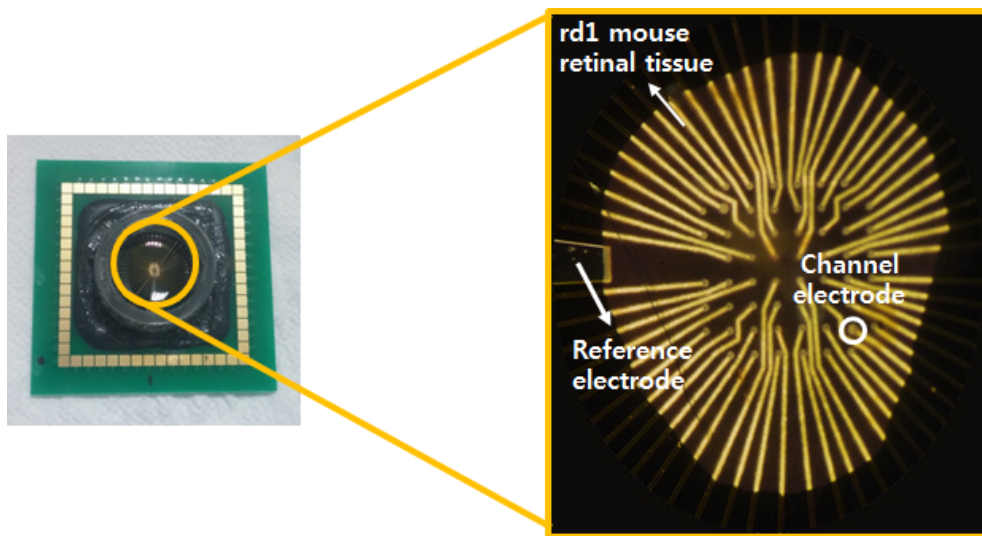


그림 4.13: 2차원 Pt-b MEA 에 부착된 rd1 mouse 망막 조직

실험은 총 3개의 서로 다른 patch 에 대해 진행하였으며, 10 ~ 100 μA 의 전류 자극을 인가하였다. 전류 자극 형태는 monopolar stimulation 으로, cathodic-anodic sequence 의 biphasic square pulse 를 주입하였다. 자극 전류를 주입한 channel electrode 의 위치는 그림 4.13 에 표시되어 있다. Pulse duration 은 설계한 바에 따라 각 phase 당 960 μs 이다. scan signal 로 FET 스위치를 on/off 하여 1초에 1회 자극을 인가하였으며, 주입 전류 세기 별로 50회씩 반복 자극 실험을 진행하였다. MEA 를 통해 recording 된 신호는 독일 Multi Channel Systems GmbH 의 MEA 60 recording system 을 이용하여 진행하였다.

실험 결과 분석은 1회 자극 당 유발된 neural spike 개수의 평균을 계산하는 방식으로 진행하였다. 즉, MEA 내의 channel 전극을 제외한 recording 전극을 통해 기록된 neural spike 개수의 자극 전후 차의 평균을 계산하였다. RGC 를 자극하는 실험이기 때문에 망막 후면의 bipolar cell 및 photoreceptor layer 에서 반사되어 발생하는 신경 신호를 배제하기 위해 자극 전후 100 ms 의 짧은 시간 내에 발생한 neural spike 에 대해서만 분석을 진행하였다.

The average # of evoked neural spikes per stimulation

$$= \frac{\# \text{ of spikes in } 100 \text{ ms after stimulation} - \# \text{ of spikes in } 100 \text{ ms before stimulation}}{\# \text{ of stimulations}}$$

분석을 위해 spike sorting software 인 Offline Sorter (미국 Plexon Inc.) 를 사용하였으며, 이 후 Post-stimulus time histogram (PSTH) 의 추출을 위해 Neuroexplorer (미국 Nex Technologies) 를 사용하였다 [33]. 이 과정에서 자극 전후 100 ms 의 neural spike 개수의 차이가 200% 이하인 세포는 전기 자극에 의해 신경 반응이 뚜렷이 발생하지 않은 것으로 판단하여, 분석 대상에서 제외하였다. 또한 자극 세기와 신경 반응의 상관관계가 뚜렷한 세포를 선택적으로 분석하였다. 그 결과 첫 번째 patch 에서는 총 74 개, 두 번째 patch 에서는 총 62 개, 세 번째 patch 에서는 총 40 개의 RGC 를 대상으로 정량적 신경 반응 분석을 진행하였다. 그림 4.14 은 일부 RGC 의 PSTH 추출 결과이다.

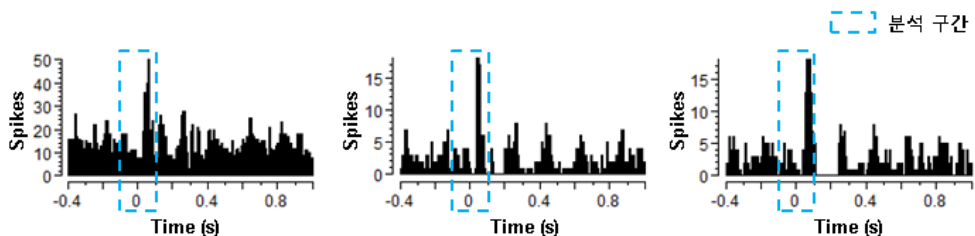


그림 4.14: RGC 의 PSTH 추출 결과

분석 결과 그림 4.15 와 같이 주입 전하량이 증가할수록 전기 자극에 의해 유발되었다고 판단되는 neural spike 의 개수가 점차 증가하는 것을 확인하였다. 다만 patch 간의 전기 자극 threshold 편차가 심하여, 전체적인 경향성은 확인하였으나 patch 간 평균의 신뢰도는 비교적 낮은 편이다 (그림 4.16). 이러한 문제점을 해결하기 위해 각 patch 별로 10 nC 의 자극 전하를 주입 (자극 전류: 10 μ A) 할 때 유발되는 neural spike 의 개수를 1 로 정하여, 10 ~ 100 nC 을 주입할 때 유발되는 neural spike 개수의 이에 대한 상대 비율을 계산하는 방식으로 normalized stimulation intensity 를 계산하였다.

$$\text{Normalized stimulation intensity} = \frac{\text{The average \# of evoked spikes when 10 nC ~ 100 nC is injected}}{\text{The average \# of evoked spikes when 10 nC is injected}}$$

Normalized stimulation intensity 를 이용하여 실험 결과를 다시 분석한 결과 patch 간의 편차를 줄일 수 있었다 (그림 4.17). 또한 patch 간 평균의 신뢰도를 높여, 자극 전하량에 대한 neural spike 유발 정도의 정량적인 비교가 가능하게 되었다 (그림 4.18). 분석 결과 10 nC 을 주입할 때에 비해 100 nC 을 주입하였을 때 대략 10 배의 neural spike 가 유발되었으며, neural spike 의 유발 정도가 주입 전하량이 증가함에 따라 함께 증가하는 경향을 보였다.

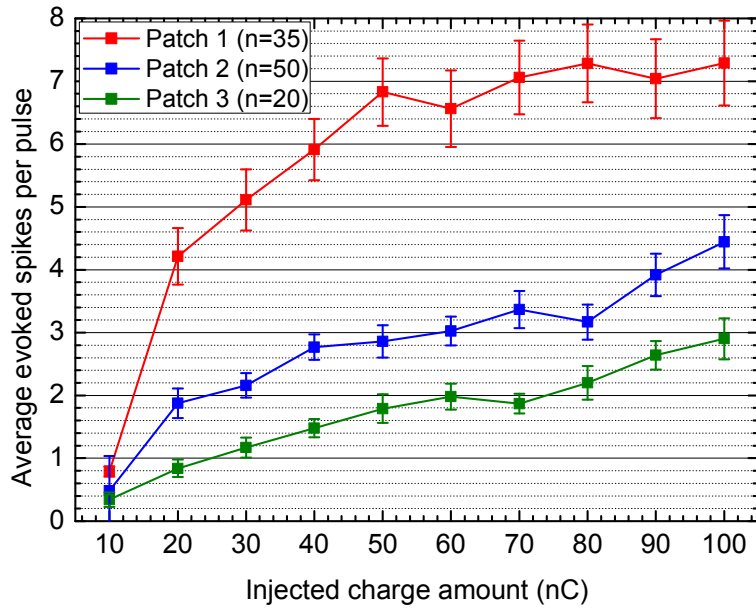


그림 4.15: Patch 별 전류 자극에 의해 유발된 neural spike
개수 평균

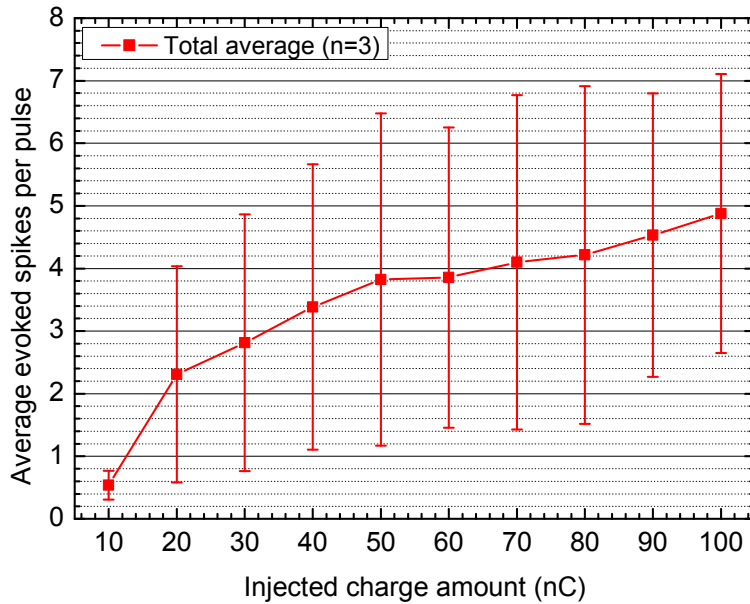


그림 4.16: 총 3 patch 의 전류 자극에 의해 유발된 neural spike
개수 평균

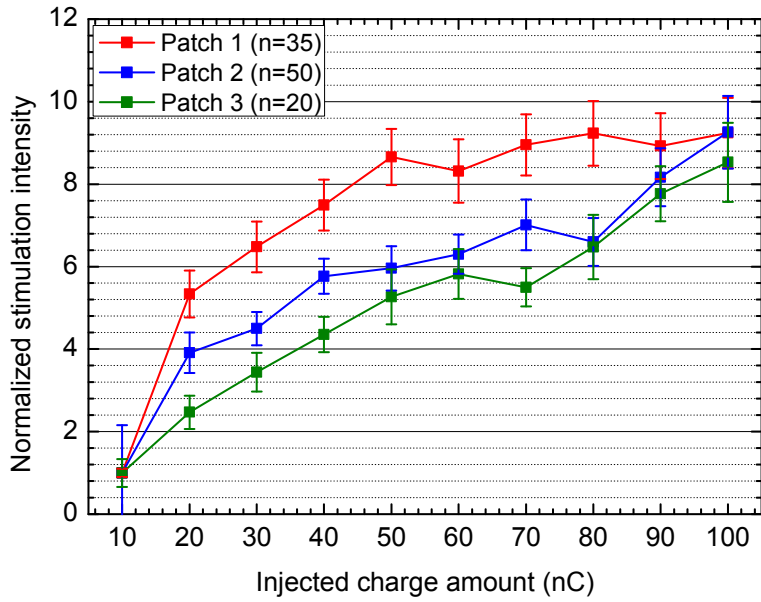


그림 4.17: Patch 별 normalized intensity

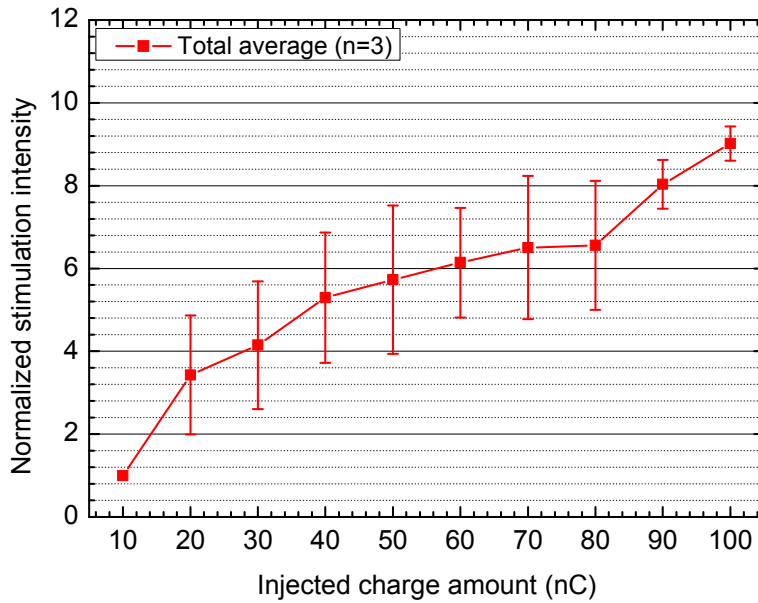


그림 4.18: 총 3 patch 의 normalized intensity 평균

제 3 장 결 론

제 1 절 자극기 회로의 기능성 평가

본 논문에서는 나노와이어 FET 스위치 기반의 인공망막 자극 시스템 구현을 위해 자극기 회로를 설계하고, 전기적 특성 및 생체 자극 특성을 평가하였다. 본 자극기 회로는 나노와이어 FET 스위치의 동작 조건을 고려하여 설계하였다.

자극기 회로의 전기적 특성을 평가한 결과, 설계한 사항에 맞춰 아날로그 및 디지털 회로가 정상적으로 동작함을 확인하였다. 32-bit scan signal 및 SRC, SNK signal 등의 디지털 신호가 정확한 타이밍에 발생함을 확인하였고, biphasic current 또한 정상적으로 발생함을 확인하였다. 이 외 자극 전류 amplitude 의 gain control, biphasic sequence control 등의 부가적 기능 또한 확인하였다. 자극 전류 amplitude 의 경우 시뮬레이션과의 오차가 5 % 이내로 측정되었으며, 설계 시 주안점을 두었던 고충실도 biphasic current 제작에 성공하였다.

설계한 자극기 회로의 생체 자극 유효성을 확인하기 위해 진행한 *in vitro* 동물 실험의 결과, 본 자극기 회로를 통해 유의한 신경 반응을 유발할 수 있었다. 또한 자극 전하의 주입량이 늘어남에 따라 neural spike 의 유발 정도가 증가하는 경향을 관찰하였다. 향후 나노와이어 FET 스위치 소자의 개발이

완료되면, 본 논문의 자극기 회로를 이용하여 나노와이어 FET 스위치 array 기반 인공망막 자극 시스템의 통합이 가능할 것으로 예상된다.

제 2 절 향후 계획

본 논문에서는 나노와이어 FET 스위치 기반의 인공망막 자극 시스템 구현을 위한 자극기 회로의 설계 및 실험적 검증에 다루고 있다. 자극 시스템에 필요한 주요 구성 요소 중, 자극기 회로와 2차원 Pt-b 전극은 개발이 되었지만, 가장 중요한 구성 요소라고 할 수 있는 나노와이어 FET 스위치 소자의 개발이 완전치 못한 상황이다. 현재 본 논문에서 설계한 자극기 회로의 동작 조건에 부합하는 특성을 갖는 나노와이어 FET 스위치 소자를 제작하기 위한 개량 공정이 진행 중에 있으며, 가까운 시일 내에 적합한 특성의 나노와이어 FET 스위치 소자를 개발할 수 있을 것으로 예상된다. 이에 따라 향후 실제 나노와이어 FET 스위치 소자를 이용한 전기적 특성 평가 실험 및 *in vitro* 동물 실험을 추가 진행할 예정이다. 특히 *in vitro* 동물 실험에서는 나노와이어 FET 단위 소자를 이용한 단일 채널 자극 실험뿐 아니라, 나노와이어 FET 스위치 array 를 이용한 다채널 동시 자극 및 순차적 자극 실험을 진행하여 본 자극 시스템의 정상적 구동 및 생체 자극 유효성을 검증할 계획이다.

참고 문헌

- [1] A. Santos, M. S. Humayun, E. de Juan, Jr., R. J. Greenburg, M. J. Marsh, I. B. Klock, and A. H. Milam, “Preservation of the inner retina in retinitis pigmentosa: A morphometric analysis,” *Archives of Ophthalmology*, vol. 115, no. 4, pp. 511–515, Apr. 1997.
- [2] E. L. Berson, “Retinitis pigmentosa: Unfolding its mystery,” *Proceedings of the National Academy of Sciences of the United States of America*, vol. 93, pp. 4526-4528, May, 1996.
- [3] D. S. Friedman, B. J. O’Colmain, B. Munoz, S. C. Tomany, C. McCarthy, P. T. de Jong, B. Nemesure, P. Mitchell, J. Kempen, and N. Congdon, “Prevalence of age-related macular degeneration in the united states,” *Archives of Ophthalmology*, vol. 122, pp. 564–572, Apr. 2004.
- [4] B. W. Jones and R. E. Marc, “Retinal remodeling during retinal degeneration,” *Experimental Eye Research*, vol. 81, pp. 123–137, Aug. 2005.
- [5] R. E. Marc, B. W. Jones, C. B. Watt, and E. Strettoi, “Neural remodeling in retinal degeneration,” *Progress in Retinal and Eye Research*, vol. 22, pp. 607–655, Sep. 2003.
- [6] B. W. Jones and R. E. Marc, “Retinal remodeling during retinal degeneration,” *Experimental Eye Research*, vol. 81, pp. 123–137, Aug. 2005.
- [7] R. E. Marc, B. W. Jones, C. B. Watt, and E. Strettoi, “Neural remodeling in retinal degeneration,” *Progress in Retinal and Eye Research*, vol. 22, pp. 607–655, Sep. 2003.

- [8] D. D. Zhou and R. J. Greenberg, "Microelectronic visual prostheses," in *Implantable Neural Prostheses I: Devices and Applications*, New York, NY, USA: Springer, 2009, pp. 1–42.
- [9] M. Piedade, J. Gerald, L. A. Sousa, G. Tavares, and P. Tomas, "Visual neuroprosthesis: A non invasive system for stimulating the cortex," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 52, no. 12, pp. 2648–2662, Dec. 2005.
- [10] J. Seo, K. Kim, Y. Goo, K. Park, S. Kim, D. Cho, and H. Chung, "Vision rehabilitation by electrical retinal stimulation: Review of microelectrode approaches," *Sensors and Materials*, vol. 24, no. 4, pp. 153–164, Apr. 2012.
- [11] T. T. Kien, T. Maul, and A. Bargiela, "A review of retinal prosthesis approaches," *International Journal of Modern Physics: Conference Series*, vol. 09, pp. 209-231,
- [12] J. D. Weiland and M. S. Humayun, "Retinal prosthesis," *IEEE Transactions on Biomedical Engineering*, vol. 61, no. 5, pp. 1412-1424, May 2014.
- [13] K. Koo, S. Lee, S. Bae, J. Seo, H. Chung, and D. Cho, "Arrowhead-shaped microelectrodes fabricated on a flexible substrate for enhancing the spherical conformity of retinal prostheses," *Journal of Microelectromechanical Systems*, vol. 20, pp. 251-259, 2011.
- [14] A. Y. Chow, V. Y. Chow, K. H. Packo, J. S. Pollack, G. A. Peyman, and R. Schuchard, "The artificial silicon retina microchip for the treatment of vision loss from retinitis pigmentosa," *Archives of Ophthalmology*, vol. 122, pp. 460-469, Apr. 2004.

- [15] E. Zrenner, K. U. Bartz-Schmidt, H. Benav, D. Besch, A. Bruckmann, V. P. Gabel, F. Gekeler, U. Greppmaier, A. Harscher, S. Kibbel, J. Koch, A. Kusnyerik, T. Peters, K. Stingl, H. Sachs, A. Stett, P. Szurman, B. Wilhelm, and R. Wilke, "Subretinal electronic chips allow blind patients to read letters and combine them to words," *Proceedings of the Royal Society B: Biological Sciences*, vol. 278, pp. 1489–1497, May 2011.
- [16] S. Lee, S. Jung, S. Park, J. Ahn, S. Hong, H. Yoo, M. Lee, and D. Cho, "Fabrication and evaluation of silicon nanowire photodetectors on flexible substrate for retinal prosthetic system," *Sensors and Materials*, vol. 24, no. 4, pp. 205-220, Apr. 2012.
- [17] K. Chen, Z. Yang, L. Hoang, J. D. Weiland, M. Humayun, and W. Liu, "An integrated 256-channel epiretinal prosthesis," *IEEE Journal of Solid-State Circuits*, vol. 45, no. 9, pp. 1946-1956, Sept. 2010.
- [18] M. Monge, M. Raj, M. Honarvar-Nazari, H. Chang, Y. Zhao, J. Weiland, M. S. Humayun, Y. Tai, A. Emami-Neyestanak, "A fully intraocular 0.0169 mm²/pixel 512-channel self-calibrating epiretinal prosthesis in 65nm CMOS," *Proc. IEEE International Solid-State Circuits Conference Digest of Technical Papers (ISSCC)*, 2013, pp. 296–297.
- [19] D. B. Shire, W. Ellersick, S. K. Kelly, P. Doyle, A. Priplata, W. Drohan, O. Mendoza, M. Gingerich, B. McKee, J. L. Wyatt, and J. F. Rizzo, "ASIC design and data communications for the Boston retinal prosthesis," *34th Annual International Conference of the IEEE Engineering in Medicine and Biology Society (EMBC 2012)*, pp. 292–295, San Diego, USA, Aug. 28-Sep.1, 2012.

- [20] A. Rothermel, L. Liu, N. P. Aryan, M. Fischer, J. Wuenschmann, S. Kibbel, and A. Harscher, "A CMOS chip with active pixel array and specific test features for subretinal implantation," *IEEE Journal of Solid-State Circuits*, vol. 44, no. 1, pp. 290–300, Jan. 2009.
- [21] T. Tokuda, K. Hiyama, S. Sawamura, K. Sasagawa, Y. Terasawa, K. Nishida, Y. Kitaguchi, T. Fujikado, Y. Tano, and J. Ohta, "CMOS-based multichip networked flexible retinal stimulator designed for image-based retinal prosthesis," *IEEE Transactions on Circuits and Systems*, vol. 56, no. 11, pp. 2577–2585, Nov. 2009.
- [22] K. Cha, K. Horch, and R. A. Normann, "Simulation of a phosphene-based visual field: Visual acuity in a pixelized vision system," *Annals of Biomedical Engineering*, vol. 20, pp. 439–449, Jul. 1992.
- [23] K. Cha, K. Horch, and R. A. Normann, "Reading speed with a pixelized vision system," *Journal of the Optical Society of America A*, vol. 9, no. 5, pp. 673–677, May 1992.
- [24] J. Ohta, T. Tokuda, K. Kagawa, S. Sugitani, M. Taniyama, A. Uehara, Y. Terasawa, K. Nakauchi, T. Fujikado, and Y. Tano, "Laboratory investigation of microelectronics-based stimulators for large-scale suprachoroidal transretinal stimulation," *Journal of Neural Engineering*, vol. 4, pp. 85-91, 2007.
- [25] S. Lee, S. Jung, J. Ahn, H. Yoo, S. Oh, and D. Cho, "Microelectrode array with integrated nanowire FET switches for high-resolution retinal prosthetic systems," *Journal of Micromechanics and Microengineering*, vol. 24, pp. 1-13, June 2014.
- [26] S. Jung, S. Lee, S. Park, J. Ahn, H. Yoo, S. Oh, and D. Cho, "A novel nanowire retinal prosthetic system with built-in photodetectors and current amplification circuits," *3rd Nanotoday Conference (Nanotoday 2013)*, p. 260, Singapore, Dec. 8-11, 2013.

- [27] H. Banda, H. Shiga, A. Umezawa, T. Miyaba, T. Tanzawa, S. Atsumi, and K. Sakui, "A CMOS bandgap references with sub-1-V operation," *IEEE Journal of Solid-state Circuits*, vol. 34, pp.670-673, May 1999.
- [28] X. Wang, S. Zhong, Q. Zhao, and R. Qu, "Low power current mode bandgap reference circuit with CMOS process," *IEEE International Conference on Semiconductor Electronics (ICSE)*, pp. 100-103, Melaka, Malaysia, June 28-30, 2010.
- [29] H. Ko, S. Lee, J. Ahn, S. Hong, H. Yoo, S. Jung, S. Park, and D. Cho, "Current stimulator IC with adaptive supply regulator for visual prostheses," *Journal of Biomedical Nanotechnology*, vol. 9, no,6, pp. 992-997, June 2013.
- [30] J. Ahn, S. Lee, S. Hong, H. Yoo, S. Jung, S. Park, H. Ko, and D. Cho, "Multi-channel stimulator IC using a channel sharing method for retinal prostheses," *Journal of Biomedical Nanotechnology*, vol. 9, pp. 621–625, Nov. 2013.
- [31] S. Shah, A. Hines, D. Zhou, R. J. Greenberg, M. S. Humayun, and J. D. Weiland, "Electrical properties of retinal-electrode interface," *Journal of Neural Engineering*, vol. 4, pp. S24-S29, 2007.
- [32] Y. Wang, M. Bachman, C. E. Sims, G. P. Li, and N. L. Allbritton, "Simple photografting method to chemically modify and micropattern the surface of SU-8 photoresist," *Langmuir*, vol. 22, pp. 2719–2725, Feb. 2006.
- [33] Y. Goo, J. Yee, S. Lee, Y. Nam, S. Ryu, and K. Kim, "Retinal ganglion cell responses to voltage and current stimulation in wild-type and rd1 mouse retinas," *Journal of Neural Engineering*, vol. 8, pp. 1–12, 2011.

Abstract

Current Stimulator IC for Retinal Prosthesis Using Nanowire FET Switch Array and *in vitro* Experiment with rd1 Mouse

Sungjin Oh

Department of Electrical Engineering & Computer Science

The Graduate School

Seoul National University

Retina pigmentosa (RP) and Age-related macular degeneration (ARMD) are incurable retinal degenerative diseases that cause vision loss in several years after disease onset. Retinal prosthetic devices using electrical stimulations have been developed to restore vision of people blinded from the RP and ARMD. Recently, many research efforts have been tried to achieve a high-spatial resolution with more than 1,000 pixels. However, it is difficult to achieve the high-spatial resolution with the conventional one-to-one interconnection method that requires excessive wiring complexities. In our research group, a high-resolution retinal prosthetic system using a nanowire field-effect transistor (FET) switch integrated 32×32 microelectrode array (MEA) has been developed to resolve the wiring problem. In this paper, a current stimulator integrated circuit (IC) to operate the nanowire FET switch integrated MEA is presented. The stimulator circuit generates a biphasic stimulation current in a range of 0 to 100 μA using a high stimulation voltage of 12 V. The digital interface circuits are also integrated in the stimulator IC to operate the MEA. For the high voltage stimulation of 12 V, the stimulator IC is fabricated using a 0.35 μm bipolar-CMOS (Complementary Metal-Oxid-Semiconductor)-DMOS (Double

Diffused Metal-Oxide-Semiconductor) process. Experimental results show that the amplitude of the stimulation current is properly modulated according to the level of the input signal. Errors between the measured current amplitudes and the simulated levels are approximately 5%. An *in vitro* experiment is also conducted to evaluate the neural stimulating function of the fabricated stimulator IC. In the *in vitro* experiment, the neural responses are successfully evoked by the current stimulation from the stimulator IC.

Keywords : Artificial retina, Retinal prosthesis, Stimulator circuit, High-resolution, Nanowire FET

Student Number : 2013-20827