



## 저작자표시 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.
- 이차적 저작물을 작성할 수 있습니다.
- 이 저작물을 영리 목적으로 이용할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#) 

공학박사학위논문

**VSC-HVDC 적용을 위한  
모듈형 멀티레벨 컨버터의  
스위칭 주파수 저감을 위한 연구**

**A Switching Frequency Reduction Strategy of  
Modular Multilevel Converter for VSC-HVDC**

2013년 8월

서울대학교 대학원  
전기 컴퓨터 공학부  
이 학 준

공학박사학위논문

**VSC-HVDC 적용을 위한  
모듈형 멀티레벨 컨버터의  
스위칭 주파수 저감을 위한 연구**

**A Switching Frequency Reduction Strategy of  
Modular Multilevel Converter for VSC-HVDC**

2013년 8월

서울대학교 대학원  
전기 컴퓨터 공학부  
이 학 준

**VSC-HVDC 적용을 위한  
모듈형 멀티레벨 컨버터의  
스위칭 주파수 저감을 위한 연구**

**A Switching Frequency Reduction Strategy of  
Modular Multilevel Converter for VSC-HVDC**

지도교수 설 승 기

이 논문을 공학박사 학위논문으로 제출함

2013년 8월

서울대학교 대학원

전기 컴퓨터 공학부

이 학 준

이학준의 공학박사 학위 논문으로 인준함

2013년 8월

위 원 장 : \_\_\_\_\_  
부위원장 : \_\_\_\_\_  
위 원 : \_\_\_\_\_  
위 원 : \_\_\_\_\_  
위 원 : \_\_\_\_\_

# 초록

본 논문에서는 모듈형 멀티레벨 컨버터가 고압 직류 전송 시스템에 적용될 때, 필수적으로 요구되는 스위칭 저감 방법을 제안한다. 모듈형 멀티레벨 컨버터는 경제성 및 동작의 연속성을 보장하는 모듈화 구조를 극대화시킨 시스템으로 현재 주요 제조사에 의해 상용화되어 고압 직류 전송 시스템에 실제 적용되고 있다. 모듈형 멀티레벨 컨버터는 직류단 전압에 비례하여 셀의 개수가 증가하기 때문에 고압 직류 전송 시스템의 운전 효율을 높이기 위해서 평균 스위칭 주파수를 낮추는 방법이 필수적이다.

본 논문에서는 개별 셀 캐패시터 전압 정보를 이용한 새로운 전압 합성 방법을 제안한다. 고압 직류 전송 시스템에 적용되는 모듈형 멀티레벨 컨버터는 운전 효율을 위해 낮은 스위칭 주파수에서 동작해야 한다. 하지만, 스위칭 주파수가 낮아질수록 셀 캐패시터 전압 맥동이 증가하여, 기존 전압 합성 방법을 사용할 경우 그 전압 합성 오차가 커지게 된다. 이를 위해 본 논문에서는 스위칭 주파수에 영향을 받지 않는 전압 합성 방법을 제안한다.

스위칭 주파수가 감소할수록 개별 셀 캐패시터 전압의 맥동은 증가하게 된다. 이를 억제하기 위해서 큰 용량의 셀 캐패시터가 사용되어야 한다. 이는 전체적인 초기 구성 비용의 증가를 의미하므로 본 논문에서는 별도의 2고조파 순환 전류 주입을 제안한다.

본 논문에서는 모듈형 멀티레벨 컨버터의 전도 손실과 스위칭 손실을 구하기 위한 방법을 제안한다. 손실 분석을 통해 모의한 모듈형 멀티레벨 컨버터

의 효율, 스위칭 주파수 및 셀 캐패시터 용량을 선정하였다. 또한, 제안한 2고조파 순환 전류 주입 방법으로 인한 손실이 기존 방법과 큰 차이를 보이지 않음을 확인하였다. 모의한 시스템에 제안한 2고조파 순환 전류 주입을 사용할 때, 기존 방법보다 0.05 % 감소된 99.25 % 의 효율로 운전하면서 33 %의 셀 캐패시터 용량이 저감될 수 있음을 보였다.

제안된 방법들의 유효함을 입증하기 위해 400kV의 직류단 전압, 암 당 셀의 개수가 220개인 400MVA 모듈형 멀티레벨 컨버터를 모의하여 결과를 분석하였다, 또한 암 당 셀의 개수가 6 개인 축소형 실험 장치를 이용하여 제안된 방법들의 결과를 분석하여 그 타당성을 실험적으로도 검증하였다.

주요어: HVDC, 모듈형 멀티레벨 컨버터, MMC, 스위칭 주파수 저감,  
Modular Multilevel Converter

학 번: 2009-30206

# 목차

초록 .....	i
목차 .....	iii
<b>제 1 장 서론 .....</b>	<b>1</b>
1.1 연구 배경.....	1
1.2 연구 목적.....	6
1.3 논문의 구성 .....	7
<b>제 2 장 모듈형 멀티레벨 컨버터 .....</b>	<b>9</b>
2.1 대표적인 멀티레벨 컨버터 .....	11
2.1.1 NPC 컨버터 .....	11
2.1.2 FC 컨버터.....	14
2.2 모듈형 멀티레벨 컨버터(Modular Multilevel Converter; MMC) .....	19
2.2.1 MMC의 구조.....	21
2.2.2 하위 모듈(sub module)의 구성 및 동작.....	25
2.2.3 MMC 시스템의 모델링 .....	38
2.2 MMC 시스템의 전압 지령 생성.....	43
2.3.1 극 전압 합성을 위한 전압 지령 생성.....	43
2.3.2 순환 전류 제어를 위한 암 공통 전압 지령 생성 .....	44
2.3.3 상 하단 암 전압 지령 생성.....	45
<b>제 3 장 모듈형 멀티레벨 컨버터의 제어 방법.....</b>	<b>48</b>

3.1 MMC 제어기 설계.....	48
3.1.1 암 캐패시터 전력 분석.....	48
3.1.2 레그 평균 전압 제어기.....	51
3.1.3 암 균형 전압 제어기 설계.....	54
3.1.4 순환 전류 제어기 설계.....	58
3.1.5 부하 전류 제어기 설계.....	63
3.2 전압 합성 방법 및 셀 간 균형 제어.....	67
3.2.1 위상 천이 PWM (phase-shifted PWM; PSPWM).....	67
3.2.2 레벨천이 PWM (level-shifted PWM; LSPWM).....	69
3.2.3 PWM 방법에 따른 선간 전압 고조파 특성 비교.....	73
3.3 셀 캐패시터 전압 맥동 저감 제어.....	79
3.3.1 2고조파 순환 전류 주입을 통한 전압 맥동 저감 제어.....	79
3.3.2 고주파 옵셋 전압 및 순환 전류 주입.....	88

## **제 4 장 HVDC 시스템 적용을 위한 모듈형 멀티레벨 컨버터의 스위칭 저감 및 전압 합성 방법.....95**

4.1 전압 변조 방법.....	96
4.1.1 선택적 고조파 제거(SHE) 변조 방법.....	97
4.1.2 근사 계단 변조(NLM) 방법.....	105
4.2 스위칭 주파수 저감 방법.....	108
4.2.1 스위칭 주파수 저감 방법 검증을 위한 개별 셀 캐패시터 전하량 계산.....	108
4.2.2 가상 캐패시터 전압을 이용한 스위칭 주파수 저감 방법.....	111
4.3 셀의 최대 전압 저감 방법.....	123
4.3.1 2고조파 순환 전류 주입.....	127
4.3.2 가상 전압을 활용한 최대 전압 변동량 저감을 위한 방법.....	135
4.4 제안 전압 합성 방법.....	141
4.4.1 제안 전압 합성 방법.....	141
4.4.2 개별 셀 사고 시, 제안 전압 합성 방법의 동작.....	151



4.5	모의 실험 결과 .....	157
<b>제 5 장</b>	<b>실험 결과.....</b>	<b>185</b>
5.1	실험 장치의 구성 .....	185
5.2	제안 스위칭 주파수 저감 방법 검증 .....	189
5.3	제안 전압 합성 방법 검증 .....	191
5.4	제안한 셀 캐패시터 최대 전압 저감 방법 검증 .....	204
5.5	손실 분석.....	211
<b>제 6 장</b>	<b>HVDC 시스템 운용을 위한 모듈형 멀티레벨 컨버터의 스위칭 주파수 및 셀 캐패시터 용량 선정</b>	<b>217</b>
6.1	MMC의 손실 계산 방법.....	217
6.1.1	전도 손실 계산 방법.....	217
6.1.2	스위칭 손실 계산 방법.....	221
6.1.3	셀 캐패시터의 손실.....	226
6.1.4	게이트 드라이버(gate drive)의 손실 .....	227
6.2	셀 캐패시터 전압 맥동 저감 방법에 따른 손실 분석 .....	230
6.3	MMC의 동작 스위칭 주파수 및 셀 캐패시터 용량 선 정.....	249
<b>제 7 장</b>	<b>결론 및 향후 과제.....</b>	<b>257</b>
7.1	연구 결과.....	257
7.2	향후 과제.....	261
	<b>참고 문헌 .....</b>	<b>266</b>
	<b>ABSTRACT .....</b>	<b>280</b>



# 그림 목차

그림 2.1 2레벨 VSC-HVDC 구조.....	10
그림 2.2 NPC 컨버터의 한 레그.....	12
그림 2.3 FC 컨버터의 한 레그.....	16
그림 2.4 다중 셀을 이용한 3레벨 FC 컨버터의 한 레그.....	17
그림 2.5 $n$ 레벨 컨버터 한 레그의 개념적 구성도 [88]......	21
그림 2.6 분리된 전압원을 갖는 $n$ 레벨 컨버터 한 레그의 개념적 구성도.....	22
그림 2.7 MMC 한 레그의 구성도.....	23
그림 2.8 3상 MMC 시스템의 구성도.....	24
그림 2.9 2개의 출력단(port)을 갖는 하위 모듈.....	25
그림 2.10 $n$ 레벨 컨버터를 이용한 셀의 구성도.....	26
그림 2.11 2 레벨 컨버터를 이용한 셀 구성 방법.....	27
그림 2.12 NPC 컨버터를 이용한 셀 구성 방법.....	28
그림 2.13 FC 컨버터를 이용한 셀 구성 방법.....	29
그림 2.14 하프 브릿지 셀로 구성된 MMC의 초기 충전 시 상단 암 회로 동작. .....	32
그림 2.15 풀 브릿지 셀로 구성된 MMC의 초기 충전 시 상단 암 회로 동작.....	35
그림 2.16 3 상 MMC 시스템의 모델링.....	39
그림 2.17 일반적인 MMC 시스템의 모델링.....	39
그림 2.18 탭 인덕터를 이용한 교류 출력단 구성.....	42
그림 2.19 하프 브릿지 셀로 구성된 MMC의 암 출력 전압.....	46

그림 2.20 폴 브릿지 셀로 구성된 MMC의 암 출력 전압.....	47
그림 3.1 레그 평균 전압 제어기 블록도.....	54
그림 3.2 암 균형 전압 제어기 블록도.....	58
그림 3.3 순환 전류 제어기 블록도.....	60
그림 3.4 전체 제어기 블록도.....	62
그림 3.5 3상 평형 전기 회로.....	63
그림 3.6 부하 전류 제어기의 블록도.....	66
그림 3.7 위상 천이 PWM 사용 시, 개별 셀 간의 전압 균형을 위한 셀 전압 제어기.....	68
그림 3.8 레벨 천이 PWM 사용 시, 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도.....	72
그림 3.9 위상천이 PWM의 삼각 반송파와 출력 선간 전압 및 주파수 스펙트 럼.....	75
그림 3.10 APOD-PWM의 삼각 반송파와 출력 선간 전압 및 주파수 스펙트럼. .....	76
그림 3.11 POD-PWM의 삼각 반송파와 출력 선간 전압 및 주파수 스펙트럼..	77
그림 3.12 PD-PWM의 삼각 반송파와 출력 선간 전압 및 주파수 스펙트럼.....	78
그림 3.13 2 고조파 순환 전류 주입 시, 전압 변조 지수와 위상각에 따른 정규 화된 에너지 맥동 $U_{xp}$ .....	85
그림 3.14 전압 변조 지수에 따른 정규화된 2고조파 순환 전류 크기.....	86
그림 3.15 2고조파 순환 전류 가중치에 따른 정규화된 2고조파 순환 전류 크기 및 정규화된 에너지 맥동 $U_{xp}$ .....	87

그림 4.1 멀티레벨 컨버터의 전압 변조 방법 구분표 [110].	96
그림 4.2 MMC의 상 하단 암 출력 전압(N=8).	98
그림 4.3 한 암 $k$ 번째 셀의 출력 전압 파형.	99
그림 4.4 동일한 스위칭 구간을 갖는 스위칭 패턴 형태.	103
그림 4.5 전압 정렬 시 각 셀의 배치.	112
그림 4.6 스위칭 상태 변화 개념도 ( $m=1$ 인 경우의 예).	113
그림 4.7 가상 전압을 사용할 경우, 스위칭 상태 변화 개념도 ( $m=2$ 인 경우의 예).	116
그림 4.8 옅색 전압 값에 따른 평균 스위칭 주파수 변화.	120
그림 4.9 평균 스위칭 주파수에 따른 셀 캐패시터의 최대 전하량.	123
그림 4.10 전압 변조 지수와 위상각에 따른 정규화된 암 에너지 침투치 $U_{xP}^{\max}$ .	124
그림 4.11 직류 순환 전류 사용 시, 위상각 및 평균 스위칭 주파수에 따른 정규화된 셀 캐패시터의 최대 전하량.	126
그림 4.12 직류 순환 전류 사용 시, 평균 스위칭 주파수(50 ~ 1000 Hz)에 따른 정규화된 셀 캐패시터의 최대 전하량.	126
그림 4.13 전압 변조 지수와 위상각에 따른 정규화된 암 에너지 침투치 $U_{xP}^{\max}$ .	127
그림 4.14 2 고조파 순환 전류 가중치와 위상각에 따른 정규화된 최대 암 전류 크기.	129
그림 4.15 2 고조파 순환 전류 가중치에 따른 정규화된 최대 암 전류 크기(위상각 0 rad).	130

그림 4.16 2고조파 순환 전류 주입( $k=1$ ) 시, 위상각 및 평균 스위칭 주파수에 따른 정규화된 셀 캐패시터의 최대 전하량.....	131
그림 4.17 2고조파 순환 전류 주입( $k=1$ )과 직류 순환 전류 경우의 셀 캐패시터 최대 전하량의 스위칭 주파수 구간별 비교.....	132
그림 4.18 2고조파 순환 전류 주입( $k=1$ ) 시, 시간에 따른 정규화된 셀 캐패시터의 전하량 맥동 파형.....	134
그림 4.19 옹셋 전하량 값 차이에 따른 평균 스위칭 주파수 변화.....	137
그림 4.20 2고조파 순환 전류 주입 시, 차등 옹셋 값 적용 유무에 따른 셀 캐패시터 최대 전하량의 스위칭 주파수 구간별 비교.....	138
그림 4.21 2 차등 옹셋 적용 유무에 따른, 시간에 대한 정규화된 셀 캐패시터의 전하량 맥동 파형 (80 Hz의 평균 스위칭 주파수).....	140
그림 4.22 NLM 방법 및 스위칭 주파수 저감 방법 사용 시, 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(셀 평균 전압 이용). ....	142
그림 4.23 NLM 방법 및 스위칭 주파수 저감 방법 사용 시, 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(직류단 전압 이용). ....	143
그림 4.24 레벨 천이 PWM 방법 및 스위칭 주파수 저감 방법 사용 시, 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(제안 방법). ...	149
그림 4.25 NLM 방법 및 스위칭 주파수 저감 방법 사용 시, 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(제안 방법). ....	150
그림 4.26 고장 셀을 고려한 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(직류단 전압 이용). ....	153
그림 4.27 고장 셀을 고려한 상단 암 개별 셀 간의 전압 균형 및 전압 합성을	

위한 순서도(셀 캐패시터 평균 전압 이용).....	155
그림 4.28 고장 셀을 고려한 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(제안 전압 합성 방법).....	156
그림 4.29 HVDC 시스템 모의 실험 구성도.....	159
그림 4.30 옅색 전압 값에 따른 평균 스위칭 주파수 변화 추이.....	160
그림 4.31 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력 파형(평균 스위칭 주파수 1 kHz). ....	162
그림 4.32 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력 파형(평균 스위칭 주파수 500 Hz). ....	163
그림 4.33 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력 파형(평균 스위칭 주파수 100 Hz). ....	164
그림 4.34 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력 간 오차 파형(평균 스위칭 주파수 1 kHz).....	165
그림 4.35 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력 간 오차 파형(평균 스위칭 주파수 500 Hz).....	166
그림 4.36 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력 간 오차 파형(평균 스위칭 주파수 100 Hz).....	167
그림 4.37 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류 파형(평균 스위칭 주파수 1 kHz). ....	169
그림 4.38 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류 파형(평균 스위칭 주파수 500 Hz). ....	170
그림 4.39 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류	

파형(평균 스위칭 주파수 100 Hz).....	171
그림 4.40 전압 합성 방법에 따른 상전류 전고조파 왜곡율.....	172
그림 4.41 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류 파형(평균 스위칭 주파수 100 Hz, 등가 인덕턴스 15 mH).....	174
그림 4.42 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류 파형(평균 스위칭 주파수 100 Hz, 등가 인덕턴스 25 mH).....	175
그림 4.43 전압 합성 방법에 따른 상전류 전고조파 왜곡율.....	176
그림 4.44 스위칭 주파수 변화에 대한 d, q축 전류의 응답(직류단 전압을 이용 한 전압 합성 방법). .....	177
그림 4.45 스위칭 주파수 변화에 대한 d, q축 전류의 응답(셀 캐패시터 평균 전압을 이용한 전압 합성 방법). .....	177
그림 4.46 스위칭 주파수 변화에 대한 d, q축 전류의 응답(제안 전압 합성 방 법). .....	178
그림 4.47 2고조파 순환 전류 가중치, $k$ 에 따른 한 레그의 440 개 셀 캐패시터 전압 파형(평균 스위칭 주파수 1kHz). .....	179
그림 4.48 2고조파 순환 전류 가중치, $k$ 에 따른 한 레그의 440 개 셀 캐패시터 전압 파형(평균 스위칭 주파수 300 Hz).....	180
그림 4.49 2고조파 순환 전류 가중치, $k$ 에 따른 한 레그의 440 개 셀 캐패시터 전압 파형(평균 스위칭 주파수 100 Hz).....	181
그림 4.50 단상 전력 보상 시의 상 하단 암 전류, 순환 전류, 상전류 파형..	182
그림 4.51 차등 옵셋 적용 따른 한 레그의 440 개 셀 캐패시터 전압 파형(평 균 스위칭 주파수 70 Hz).....	183



그림 4.52 평균 스위칭 주파수에 대한 셀 캐패시터의 최대 전압.....	184
그림 5.1 암 당 셀의 개수가 6인 MMC 실험 세트.....	186
그림 5.2 실험에 사용된 MMC의 셀 (하프 브릿지 회로). ....	187
그림 5.3 실험에 사용된 제어 보드.....	187
그림 5.4 실험 장치 구성도.....	188
그림 5.5 옅색 전압 값에 따른 평균 스위칭 주파수 변화 추이.....	190
그림 5.6 u 상 한 셀의 스위칭 파형.....	191
그림 5.7 실험 장치 구성도.....	192
그림 5.8 상전압 지령, 출력 전압 및 전압 합성 오차 (직류단 전압을 이용한 전압 합성 방법). ....	193
그림 5.9 상전압 지령, 출력 전압 및 전압 합성 오차 (셀 평균 전압을 이용한 전압 합성 방법). ....	196
그림 5.10 상전압 지령, 출력 전압 및 전압 합성 오차 (제안한 전압 합성 방 법). ....	198
그림 5.11 셀 평균 전압을 이용한 전압 합성 방법과 제안 방법의 전압 합성 오차 비교 (평균 스위칭 주파수: 150 Hz). ....	199
그림 5.12 전압 합성 방법에 따른 상전압 지령 및 상전류 파형 (평균 스위칭 주파수: 1 kHz).....	200
그림 5.13 전압 합성 방법에 따른 상전압 지령 및 상전류 파형 (평균 스위칭 주파수: 150 Hz).....	201
그림 5.14 합성 방법에 따른 상전압 전류 간 위상차 및 상전류 실효치.....	203
그림 5.15 상 하단 암 전류, 순환 전류 및 상 전류 파형.....	205

그림 5.16	순환 전류 직류 제어 시, 상단 암 4개의 셀 캐패시터 전압 파형.	206
그림 5.17	단상 전력 보상 시, 상단 암 4개의 셀 캐패시터 전압 파형.....	207
그림 5.18	각 방법에 따른 한 암 4개의 셀 캐패시터 전압 파형 (평균 스위칭 주파수 150 Hz).....	209
그림 5.19	각 방법에 따른 한 암 4개의 셀 캐패시터 전압 파형 (평균 스위칭 주파수 150 Hz).....	210
그림 5.20	평균 스위칭 주파수에 대한 셀 캐패시터의 최대 전압.....	211
그림 5.21	평균 스위칭 주파수에 대한 손실 및 효율.....	212
그림 5.22	평균 스위칭 주파수에 대한 스위칭 손실.....	212
그림 5.23	손실 분석을 위해 사용된 MOSFET, 다이오드의 도통 전압.....	214
그림 5.24	2고조파 순환 전류 주입 유무에 따른 각종 손실.....	216
그림 6.1	IGBT의 기생 캐패시턴스.....	228
그림 6.2	턴 온 시, IGBT의 게이트 전하량 파형.....	229
그림 6.3	손실 분석을 위해 사용된 IGBT의 스위칭 손실.....	231
그림 6.4	손실 분석을 위해 사용된 IGBT, 다이오드의 도통 전압.....	232
그림 6.5	2고조파 순환 전류 주입 유무에 따른 암 전류 파형.....	235
그림 6.6	도통 전류 증가에 따른 도통 시 on 저항.....	236
그림 6.7	2고조파 순환 전류 주입 가중치에 따른 전도 손실.....	238
그림 6.8	2고조파 순환 전류 주입 가중치 및 위상각에 따른 전도 손실.....	239
그림 6.9	2고조파 순환 전류 주입 유무에 따른 스위칭 손실.....	241
그림 6.10	2고조파 순환 전류 주입 가중치에 따른 전도 손실.....	244
그림 6.11	2고조파 순환 전류 주입 가중치 및 위상각에 따른 캐패시터 손실.	

.....	245
그림 6.12 평균 스위칭 주파수에 대한 한 암의 게이트 드라이버 손실.....	246
그림 6.13 평균 스위칭 주파수에 대한 손실 전력(위상각 0 rad).....	247
그림 6.14 2고조파 순환 전류 주입 유무에 따른 전체 손실 전력 비교.....	249
그림 6.15 순환 전류 직류 제어 시, 전체 효율 대비 최대 전압 변동량.....	250
그림 6.16 2고조파 순환 전류 주입 시, 전체 효율 대비 최대 전압 변동량....	252
그림 6.17 2고조파 순환 전류 주입 시, 전체 효율 대비 최대 전압 변동량....	253
그림 6.18 2고조파 순환 전류 주입 시, 차등 옵셋 값 적용 유무에 따른 전체 효율 대비 최대 전압 변동량.....	255

# 표 목차

표 2.3.3 레벨 NPC 컨버터의 스위칭 상태에 따른 극 전압 및 캐패시터 전류. .....	17
표 2.4. 5레벨 NPC 컨버터의 스위칭 상태에 따른 극 전압 및 캐패시터 전류.	18
표 2.5 초기 충전 시, 암 전류 방향에 따른 캐패시터 충전 방전.....	31
표 2.6 스위치 상태에 따른 출력 전압 및 암 전류 방향에 따른 캐패시터 충전 방전.....	33
표 2.7 초기 충전 시, 암 전류 방향에 따른 캐패시터 충전 방전.....	34
표 2.8 스위치 상태에 따른 출력 전압 및 암 전류 방향에 따른 캐패시터 충전 방전.....	36
표 4.1 모의 실험에 사용된 MMC 제정수와 전원 계통 .....	158
표 5.1 실험에 사용된 MMC의 제정수 .....	188
표 6.1 스위치 상태 변화 및 암 전류에 따른 도통 전압.....	219
표 6.2 스위치 상태 변화 및 암 전류에 따른 스위칭 손실.....	223

# 제 1 장 서론

## 1.1 연구 배경

지난 10여년간, 각종 환경 규제와 국제 유가 불안정 등의 이유로 신재생 에너지원에 대한 관심이 증대되고 있다. 특히 가장 경제적이고 현실적인 에너지원으로 떠오르고 있는 풍력과 태양광 발전의 경우, 그 수요의 증가로 발전 단지가 지속적으로 건설되고 있다. 이러한 발전 단지는 에너지원인 풍량과 광량이 우수한 곳에 점차 대형화되고 집중화되어 건설되고 있으며, 이러한 지역들은 대부분 인구 밀집 지역이 아닌 사막과 해상 또는 계곡 등에 위치한다. 미국의 경우 국내 전력 수요의 충당을 위해 서부의 광량을 이용한 태양광 발전과 중부의 양질의 풍력 발전에 대한 개발을 계획하고 있으며, 유럽의 경우 신재생 에너지를 이용한 국내 전력 수요 충당뿐 아니라 국가 간의 상호간 전력 유통에 따른 경제적인 이익을 추구하기 위해 계통 연계를 추진하고 있다. 특히, 유럽 연합에서는 중동 및 북부 아프리카의 우수한 광량을 이용하여 아프리카 쪽의 필요 전력을 공급하고 잉여 전력을 유럽 각국에 전송할 계획 또한 진행되고 있는 등, 관련 연구가 활발히 진행되고 있다 [1]-[4]. 발전 단지가 집중화되고 대형화됨으로써 발전 단지는 점차 실 수요자로부터 먼 거리에 위치하게 되는 데, 이러한 대용량의 전력을 안정적이고 지속적으로 공급하기 위해서는 효율적인 전력 전송 시스템이 필수적이다.

전력 전송 시 손실을 최소화하기 위해 발전 단지의 대용량 전력은 고압 전

송 시스템을 이용하여 수요지 근처까지 수송된다. 이러한 고압 전송 시스템은 크게 고압 교류 전송(High Voltage AC transmission; HVAC) 과 고압 직류 전송(High Voltage DC transmission; HVDC) 으로 구분된다. HVAC의 경우, 한 세기 이상 동안 전력 전송의 근간이 되었던 기술이지만, 전송 선로의 길이가 길어질수록 경제성과 기술적인 측면에서 여러 가지 문제가 존재한다. 대용량의 전력의 전송을 위한 지중매설 또는 해저 송전 케이블의 장거리화는 무효전력에 의한 부가의 손실을 발생시키며 이러한 무효 전력을 보상하기 위한 별도의 장치가 필요하고, 충전 전류 증가로 인한 케이블의 단면적 증가를 야기시킨다. 또한 HVDC는 단순히 한 쌍의 전송 선로가 필요한 반면, HVAC는 3상 선로가 사용되며 동일한 용량의 전력을 전송할 경우, HVDC 케이블은 HVAC 케이블보다 작은 단면적, 가벼운 무게, 적은 손실을 갖는다 [5]. 이에 더해 최근 활발히 진행되고 있는 대륙 간 전력 전송 또는 분산된 신재생 에너지 발전 단지의 전력 연계를 위해서는 교류 전력 계통 간 동기화가 필수이며 연계 시 병목(bottleneck) 방지와 신뢰성 향상 측면에서 HVDC는 HVAC보다 유리한 장점을 가진다 [6], [7]. 이러한 이유로 장거리 간 고효율 전력 전송을 위해서는 HVDC 이 최적의 대안으로 생각되고 있다 [11].

HVDC 기술에 대한 연구는 1930, 1940년 대 초반부터 이루어졌고 1954년 스웨덴 본토와 고틀랜드(Gotland) 섬을 연결하는 20MW 급 전류형 HVDC 시스템이 처음으로 상용화에 성공하였다. 이후, 1,440 MW 급 1,360 km 송전 선로를 갖는 Pacific Intertie HVDC 시스템부터 이타이푸(Itaipu)와 상파울루(São Paulo)를 연결하는 6,300 MW,  $\pm 600$  kV HVDC 시스템, Xiangjiaba 댐과 상하이를 연결하는 중국의  $\pm 800$  kV DC, 2,071 km, 6400 MW 급 HVDC 시스템 등에 이르기 까지 수

많은 HVDC 시스템이 상용화되고 있다 [8]-[10]. 이러한 HVDC 제반 기술은 고압 반도체 소자와 이를 응용하는 전력 전자 기술에 근거한다. HVDC 기술에 관하여 초기 전류형 컨버터부터 최근의 전압형 컨버터까지 많은 연구가 진행되어 왔다 [12]-[24].

HVDC 송전 시스템에는 크게 2가지의 기본 기술이 이용된다 [22]. 전류원 컨버터(line-commutated Current Source Converter; LCCSC, CSC)와 전압원 컨버터(self-commutated Voltage Source Converter; VSC) 가 그것이다 [25], [26].

CSC-HVDC 는 달리 HVDC “classic” 이라 칭해지며, 그 동안의 축적된 연구와 경험으로 인해 완숙한(mature) 기술이라 불리는 다이리스터(thyristor)를 사용한 타려식(line-commutated) 전류원 컨버터를 이용한다. CSC-HVDC는 항상 지상(lagging) 전류로 동작하며 이로 인해 유효 전력의 50~60%의 무효 전력 보상을 필요로 한다. 이를 위해 컨버터 입력 측에는 큰 병렬 캐패시터 뱅크(shunt capacitor bank)와 교류 필터(AC filter)가 주로 사용된다. 또한 CSC-HVDC는 전류(轉流; commutation)를 위해 상대적으로 내부 임피던스가 작은 강한 계통(strong grid)을 필요로 하며, 전압 변동 및 컨버터의 안정적인 동작을 위해서 컨버터 연결 부의 3상 단락 용량은 컨버터 용량의 최소 2배 이상이 되어야 한다 [22], [27]. CSC-HVDC에서는 연결되는 교류단의 고조파 특성 및 직류단 전류 특성을 위해 12-pulse형태의 컨버터가 주로 사용된다. 이 때, 직렬 연결된 CSC 특성으로 인해 컨버터 측에 연결된 변압기에 직류 전압이 인가(DC bias)되며 이러한 DC bias로 인한 절연 문제로 인해 특수한 변압기가 사용된다 [27]-[29]. 하지만 이런 단점들에도 불구하고, 작은 동작 스위칭 주파수로 인한 적은 손실과 다이리스트의 큰 항복 전압과 전류 용량 및 직렬 연결의 용이성

으로 CSC-HVDC는 매우 긴 전송 선로를 갖는 초 고압(ultra high voltage DC; UHVDC) 시스템에서는 여전히 유일한 해결책으로 알려져 있다 [30].

VSC-HVDC는 CSC-HVDC의 단점을 보완하기 위해 발전된 기술이다. 1990년 대 말에 HVDC “Light”로 소개된 VSC-HVDC는 2-level 컨버터로 자기 소호(turn-off)가 가능한 자려 식(self-commutated) 스위칭 소자인 IGBT(Insulated Gate Bipolar Transistor) 밸브로 구성되어 있다. 따라서 계통 단과 독립적으로 유, 무효 전력의 제어가 가능하며 계통 임피던스에 영향을 받지 않으므로 내부 임피던스가 큰, 즉 단락 용량이 적은 약한 계통(weak grid)에도 적용 가능하다. 자기 소호가 가능한 자려 방식이므로 계통 외란에 의한 전류 실패가 일어나지 않고, 최소 단락 용량에 제한이 존재하지 않는다. 계통의 기본파 주파수보다 훨씬 큰 스위칭 주파수를 갖는 펄스 폭 변조(Pulse Width Modulation; PWM) 방식을 채용하여 기존 CSC-HVDC 보다 빠른 동특성을 가지며 PWM의 저차 고조파 제거 특성을 이용하여 교류단 및 직류단의 필터 크기를 축소시킬 수 있다. 또한, CSC-HVDC는 자체 기동(black start)이 불가능한 반면 VSC-HVDC는 자체 기동이 가능하고 DC-bias를 견디기 위한 특수한 절연이 필요 없는 교류 변압기의 사용이 가능하다는 장점을 갖고 있다. 하지만, IGBT의 직렬 연결로 인한 구현의 복잡성과 PWM 방식으로 인한 높은 스위칭 주파수로 인한 스위칭 손실은 전체 시스템 효율과 가격에 영향을 미치게 되어 일정 용량 이상의 HVDC 시스템에는 적용이 힘들다는 단점이 존재한다. 또한, 2-레벨 컨버터의 큰 직류 전압과 높은 스위칭 주파수는 별도의 EMC(electromagnetic compatibility), EMI(electromagnetic interference)를 야기시키며 높은 dv/dt로 인한 변압기의 절연 문제 및 PWM에 의한 고조파 억제를 위한 부가의 필터가 필요



하다는 단점이 있다 [22], [25], [31].

이러한 문제점들을 극복하고자 멀티레벨(multilevel) 컨버터를 응용한 HVDC 기술이 제안되었다. 특히, 2002년 독일의 R. Marquardt가 제안한 모듈형 멀티레벨 컨버터(Modular Multilevel Converter; MMC)는 HVDC의 적용에 있어서 새로운, 그리고 가능성이 큰 회로 방식으로 각광받고 있다 [32]-[36]. MMC는 셀(cell)의 수에 따라 전압 레벨이 정해지므로 저 전압 정격을 갖는 스위칭 소자를 이용하여 배전급 고전압(medium voltage) 뿐만 아니라 송전용 고전압(high voltage)까지 적용할 수 있는 회로 구성이 가능하며 특히 50, 60Hz와 연계되는 HVDC 적용에 특히 유리한 장점이 있다. MMC는 그 특성상, 일반적으로 매우 많은 전압 레벨을 가지므로 계통의 기본파 주파수와 동일한 낮은 스위칭 주파수로 시스템을 구동하여도 출력 교류 파형이 정현적(sinusoidal)이 되므로 매우 낮은 전 고조파 왜곡율(Total Harmonic Distortion; THD)을 가진다. 따라서, 스위칭 손실 최소화가 가능하므로 전류형 HVDC에 비하여 전압원 HVDC의 단점으로 인식되던 손실 과다 문제도 MMC의 기술 개발을 통하여 획기적으로 개선되고 있다. 하지만, MMC 시스템은 그 전류의 크기가 증가할수록 셀 캐패시터의 전압 맥동이 증가하게 된다. 특히, 스위칭 손실 감소를 위해 낮은 스위칭 주파수로 운전할 경우, 셀 캐패시터에 전류가 도통하는 구간이 증가하게 되므로 셀 캐패시터의 최대 전압은 스위칭 주파수가 감소할수록 증가하게 된다. 즉, MMC 시스템의 스위칭 손실 감소는 셀 캐패시터 용량 증가와 상반 관계(trade-off)를 갖게됨을 의미한다. HVDC 시스템의 경우, 대용량 대전류의 특징을 갖게 되므로 이러한 셀 캐패시터 전압 맥동은 단점으로 존재한다. 한편, MMC는 각 셀의 고장 시 해당 고장 셀을 우회(bypass)시킴으로써 동작의 연속

성을 기대할 수 있으며, 암 인덕터를 이용하여 급격한 사고 전류의 증가를 막는 등 사고에 대한 유연한 대처가 가능하다. 이와 같은 회로 방식의 HVDC 송전 기술은 현재 Siemens(HVDC Plus), ABB(HVDC Light), Alstom(HVDC MaxSine)등의 기업에서 상용화 되어 실제 적용되고 있다 [27], [37], [38].

## 1.2 연구 목적

본 논문은 HVDC 시스템에 적용되는 MMC의 제어 및 설계 방법에 대한 제안을 목표로 한다. 앞에서 언급했듯이 MMC 시스템의 경우, 직류단 전압에 비례하여 셀의 수가 증가하기 때문에 HVDC 시스템에 적용되는 MMC 시스템은 그 셀의 수가 수 백 ~ 수 천 개이다. 이와 같은 구조를 갖는 HVDC 시스템의 경우, 전체 효율에 있어서 그 스위칭 손실은 매우 큰 부분을 차지한다. 따라서, HVDC 시스템 효율적인 운용을 위해서는 MMC 시스템의 평균 스위칭 주파수를 낮추는 방법이 필수적이다. 본 연구에서는 스위칭 주파수 저감 운전을 위해 실제 전압이 아닌 가상 전압을 활용한 정렬 방식을 제안한다.

제안 방법을 이용하여 스위칭 주파수 저감 운전을 수행할 경우, 스위칭 주파수가 낮아질수록 개별 셀의 전압 맥동은 커지게 되므로 셀의 평균 전압과 개별 셀 전압간의 격차가 커지게 된다. 이 경우, 암 전압 지령과 실제 합성되는 전압 사이에 오차가 존재하게 된다. 이를 위해 본 연구에서는 그 오차를 최소화하기 위해 개별 셀 전압을 이용한 전압 합성 방법을 제안한다. 제안된 방법을 통해 낮은 스위칭 주파수와 적은 인덕턴스로도 제어 동특성 향상 및 상전류 THD를 대폭 감소시킬 수 있다.

또한, 스위칭 주파수 저감 운전 시, 개별 셀 전압 맥동이 증가하기 때문에 스위칭 주파수가 낮아질수록 셀 캐패시터의 용량은 증가되어야 하므로, 전체적인 초기 구성 비용이 증가하게 된다. 본 연구에서는 이와 같은 문제를 해결하기 위해 별도의 2고조파 순환 전류 주입을 제안하고, 전체 손실을 분석하여 해당 방법의 타당함을 증명한다. 2고조파 순환 전류 주입 시, 손실 대비 캐패시터 전압 맥동을 이용하여 MMC 시스템의 적정 스위칭 주파수와 캐패시터 용량을 설계한다.

모의 실험 및 실제 제작된 7 레벨 MMC를 이용한 실험을 이용하여 제안된 방법의 타당성을 검증한다.

### 1.3 논문의 구성

본 논문은 다음과 같이 구성되어 있다.

1장에서는 HVDC 전송 기술의 배경에 대해 간략하게 기술하고 연구의 목적을 기술한다.

2장에서는 기존의 HVDC 시스템 적용을 위한 멀티레벨 컨버터에 관한 연구에 대해 언급하고 MMC의 구조에 대해 설명한다. 또한 MMC의 여러 가지 셀 구성 방법에 대해 언급한 후, 회로를 분석하여 MMC의 모델링에 대해 설명한다. 이를 바탕으로 MMC 구동을 위한 전압 지령 생성 방법에 대해 논의한다.

3장에서는 MMC의 제어기 설계에 대해 제안하고 설명한다. MMC 구동의 핵심이 되는 암(arm) 전류 제어기, 평균 전압 제어기 및 암 간 전압 균형 제어기에 대해 설명하고 전압 합성 방법에 따른 셀 간 전압 균형 제어에 대해 언급

한다. 또, 셀 캐패시터의 전압 맥동 저감 제어를 위한 2 고조파 순환 전류 주입 및 육섯 전압 주입에 대해 설명한다.

4장에서는 MMC의 HVDC 시스템 적용을 위한 전압 변조 방법에 대해 설명하고 스위칭 저감을 위한 제어 방법을 제안한다. 또한 스위칭 저감 제어 시 발생하는 전압 합성 오차를 해결하기 위한 방법에 대해 설명한다.

5장에서는 제안된 스위칭 저감 방법 및 전압 합성 방법, 전압 맥동 저감 방법을 실제 제작된 7 레벨 MMC를 이용한 실험을 이용하여 검증한다.

6장에서는 MMC를 구성하는 암 인덕터와 셀 캐패시터 설계에 대해 설명한다. 특히 셀 캐패시터 설계를 위해서 MMC의 전도 손실 및 스위칭 손실에 대해 분석한 후, 손실 및 캐패시터 전압 맥동을 고려한 설계 방법을 제안한다.

7장에서는 본 논문의 연구 결과 및 향후 과제에 대하여 기술한다.

## 제 2 장 모듈형 멀티레벨 컨버터

기존의 2레벨 VSC-HVDC는 그림 2.1의 형태를 갖는다. 그림 2.1의 각 스위치는 많은 수의 직렬 연결된 IGBT와 병렬 다이오드로 구성되어 있으며, 동기화된 스위칭 동작을 위해서는 별도의 복잡한 구현 과정이 필요하다. 기본적으로 펄스 폭 변조(Pulse Width Modulation; PWM) 방법을 이용하므로 계통 주파수보다 훨씬 큰 스위칭 주파수에 해당하는 고조파 성분이 직류단과 계통 쪽에 존재하게 된다. 또한 전압 변조 시 순간 전압은 2레벨 특성 상, 송전 직류 전압의 크기를 가지면서 합성된다. 이러한 높은 전압 변화율로 인해 송전 단에 해당하는 직류단 뿐만 아니라 계통과 연결되는 교류 단 측에 큰 필터가 사용되고 계통 연계를 위한 변압기 역시 고주파 전압 전류를 고려하여 설계된다. 그리고 전압 변조를 위해서는 계통 기본파 주파수보다 높은 스위칭 주파수가 필요한데 이로 인한 스위칭 손실은 전체 시스템 효율과 초기 설치 비용 등에 영향을 미쳐 일정 용량 이상의 시스템에는 적용이 힘들다.

산업계에서 중 전압(medium voltage; MV) 대 전력(high power)의 적용을 위해 스위칭 소자의 전압 제한을 극복하고자 멀티레벨 컨버터에 관한 연구가 수십 년간 활발히 진행되어왔다 [39]-[42]. 높은 전압 출력 수를 갖는 멀티레벨 컨버터의 특성으로 인해 낮은 스위칭 주파수로도 순간 전압과 상 전류의 전 고조파 왜곡율(Total Harmonic Distortion; THD)을 크게 감소시킬 수 있다. 이는 곧 적은 스위칭 손실 및 필터의 크기 감소와 낮은 전압 변화율(dv/dt)를 뜻하므로 VSC-HVDC 시스템의 적용을 위한 연구 또한 진행되었다 [43]-[67].

본 장에서는 먼저 VSC-HVDC 시스템 적용을 위해 연구되었던 대표적인 멀티레벨 컨버터인 NPC(Neutral Point Clamped) 컨버터와 FC(Flying Capacitor) 컨버터의 구조와 특징에 대해 간단히 기술한다. 여기에 더해 본 논문의 중점이 되는 모듈형 멀티레벨 컨버터(Modular Multilevel Converter; MMC)의 구조 및 특징에 대해 자세히 기술한다.

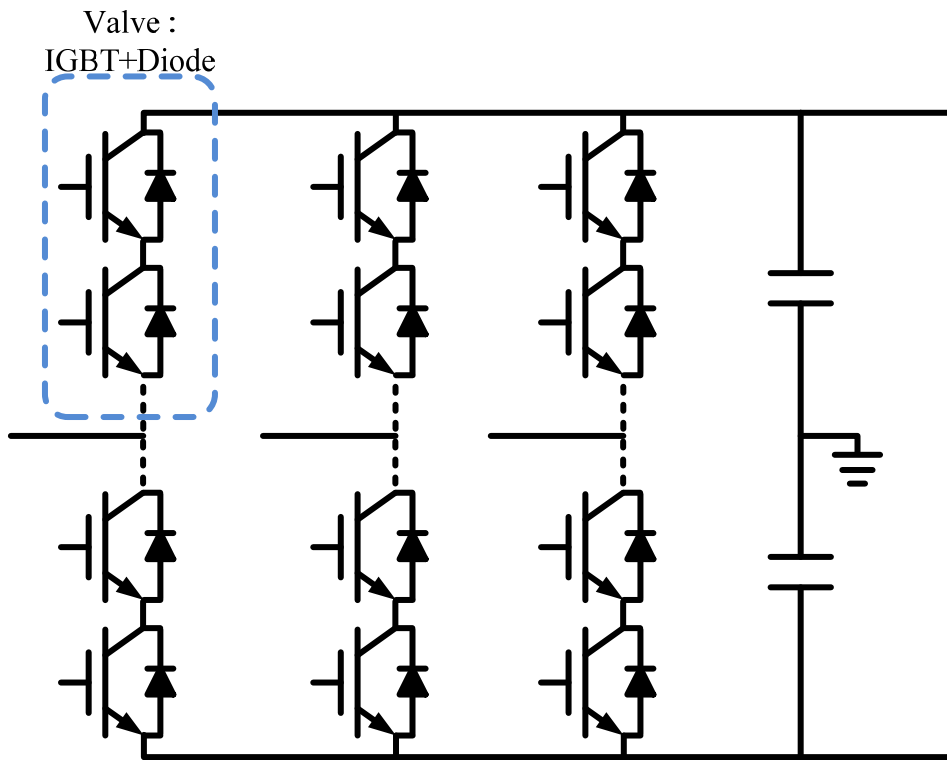


그림 2.1 2레벨 VSC-HVDC 구조.

## 2.1 대표적인 멀티레벨 컨버터

### 2.1.1 NPC 컨버터

NPC 컨버터, 혹은 다이오드 클램프 형(diode-clamped) 컨버터는 1980년 초기 [68]-[70]에서 처음 소개된 이후, 산업계에서 널리 사용되었고 이를 이용한 HVDC 시스템 역시 연구되었다 [53], [57], [66]. 그림 2.2 에 기본적인 3 레벨, 5 레벨 NPC 컨버터 한 레그(leg)의 구조를 나타내었다. 모든 다이오드(diode)와 스위칭 소자는 동일한 내압(blocking voltage)를 갖고 있다고 가정하였다. 하나의 레그를 구성하는 스위치의 개수를 증가시키고 부가적으로 다이오드가 삽입되어 스위칭 상태에 따라 연속적인 전류 경로를 제공하도록 레그가 구성된다. 또한 직류단 캐패시터는 다수의 캐패시터를 직렬로 연결하여 전체 직류단 전압을 세분화 하여 다수의 출력 전압을 제공하도록 구성되어 있다.  $n$  레벨 NPC 컨버터를 구성할 경우, 동일한 내압을 갖는 캐패시터, 다이오드와 스위칭 소자를 사용한다면 스위칭 소자의 개수는  $2(n-1)$ , 직류 단 캐패시터의 개수는  $(n-1)$ , 다이오드의 개수는  $(n-1)(n-2)$  이다.

$n$  레벨 NPC 컨버터를 구성하는 각 캐패시터는 전체 직류 단 전압을  $V_{dc}$  라 가정할 경우,  $V_{dc}/n$  의 전압을 지녀야 한다. 각각의 극 전압을 나타내는 스위칭 상태 조합을 스위칭 함수  $S_x$  로 정의하고,  $-V_{dc}/2$  의 극 전압을 갖는 스위칭 상태를 '0' 으로,  $V_{dc}/2$  의 극 전압을 갖는 스위칭 상태를 ' $n-1$ ' 로 정의하였다. 하나의 레그를 구성하는 각 스위치의 온/오프(on/off) 상태를  $S_{xk}$  로 표시하였으며,  $S_{xk}=1$ 이면 스위치가 온(On)된 상태를  $S_{xk}=0$ 이면 해

당 스위치가 오프(Off)된 상태를 의미한다.  $S_{xk}$  는  $\overline{S_{xk}}$  와 상보적 (complementary)으로 동작하고,  $k=1,2,\dots,n$  으로 주어진다. 그림 2.2의 3, 5레벨 NPC 컨버터의 극 전압은 스위치들의 온/오프에 따라 표 2.1, 2.2와 같이 나타난다.

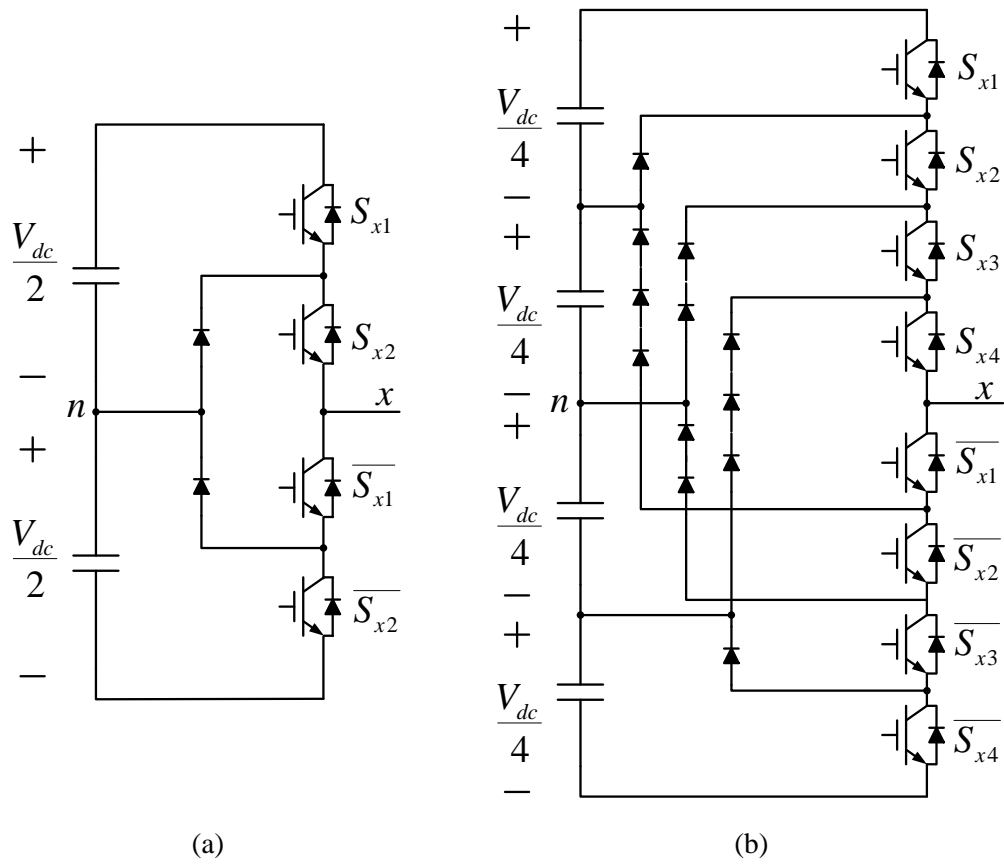


그림 2.2 NPC 컨버터의 한 레그.

(a) 3 레벨, (b) 5 레벨.



표 2.1.3 레벨 NPC 컨버터의 스위칭 상태에 따른 극 전압.

$S_x$	스위칭 상태		$V_{xn}$
	$S_{x1}$	$S_{x2}$	
0	0	0	$-V_{dc} / 2$
1	0	1	0
2	1	1	$V_{dc} / 2$

표 2.2.5 레벨 NPC 컨버터의 스위칭 상태에 따른 극 전압.

$S_x$	스위칭 상태				$V_{xn}$
	$S_{x1}$	$S_{x2}$	$S_{x3}$	$S_{x4}$	
0	0	0	0	0	$-V_{dc} / 2$
1	0	0	0	1	$-V_{dc} / 4$
2	0	0	1	1	0
3	0	1	1	1	$V_{dc} / 4$
4	1	1	1	1	$V_{dc} / 2$

NPC 컨버터의 가장 큰 구조적 문제점은 전력 소자 간의 손실이 균등하지 않아 각 스위칭 소자가 비대칭적인 접합 부 온도(junction temperature) 를 갖는다는 데에 있다. 이는 곧 각 스위칭 소자가 서로 다른 안전 운전 영역(Safe Operation Area; SOA)를 갖는다는 것을 뜻하므로 소자의 정격보다 부하를 경감(derating)시켜 사용해야 하는 단점이 있다. 또한, 직류 단을 구성하는 각 캐패시터 간의 전압 균형 제어가 선행되어야 하는 데, 이를 위해서는 복잡한 제어

기법이 필요하다. 한 편, 이 문제를 해결하기 위해 클램핑 다이오드 대신 스위칭 소자를 사용하여 중성점으로 흘러 들어가는 전류를 제어할 수 있는 ANPC(Active NPC) 구조가 연구되었다 [71]. 특히, VSC-HVDC 적용을 위해서는 위에서 언급한 문제점들은 시스템 구성에 매우 치명적으로 작용한다. 이를 위해 VSC-HVDC 적용을 위한 ANPC 컨버터에 관한 연구도 진행되었다 [67].

### 2.1.2 FC 컨버터

Meynard와 Foch에 의해 소개된 FC 컨버터는 NPC 컨버터에 비해 조금 더 모듈(module)화를 갖는 구조로 다중 셀 (multi-cell) 개념으로 구성되어 전체 직류 단 전압의 중성점과의 클램핑(clamping)이 필요 없는 멀티레벨 컨버터이다 [72]-[74]. FC 컨버터는 이러한 모듈화 구조로 인해 VSC-HVDC 적용을 위한 컨버터로서 NPC 컨버터에 비해 더 많은 연구가 이루어졌다 [55], [58]-[60], [65]. 모든 다이오드(diode)와 스위칭 소자 및 플라잉 캐패시터가 동일한 내압(blocking voltage)를 갖고 있다고 가정하였을 때, 그림 2.3 과 같이 기본적인 3레벨, 5레벨 FC 컨버터 한 레그의 구조를 나타낼 수 있다. FC 컨버터는 그림 2.4와 같이 다중 셀 구조로 다시 표현할 수 있다. 그림에서 볼 수 있듯이, 전압 증가분(voltage step)은 직류 단 전압과 도통되는 플라잉 캐패시터 전압 간의 차이로 결정된다.  $n$  레벨 FC 컨버터를 구성할 경우, 동일한 내압을 갖는 캐패시터와 스위칭 소자를 사용한다면 스위칭 소자의 개수는  $2(n-1)$ , 직류 단 캐패시터의 개수는  $(n-1)$ , 플라잉 캐패시터의 개수는  $(n-1)(n-2)/2$  이다.

NPC 컨버터와 같이  $n$  레벨 FC 컨버터의 각각의 극 전압을 나타내는 스위

치 상태 조합을 스위칭 함수  $S_x$  로 정의하고,  $-V_{dc}/2$  의 극 전압을 갖는 스위칭 상태를 '0' 으로,  $V_{dc}/2$  의 극 전압을 갖는 스위칭 상태를 ' $n-1$ ' 로 정의하였다. 마찬가지로 하나의 레그를 구성하는 각 스위치의 온/오프(on/off) 상태를  $S_{xk}$  로 표시하였으며,  $S_{xk}=1$  이면 스위치가 온(On)된 상태를  $S_{xk}=0$  이면 해당 스위치가 오프(Off)된 상태를 의미한다. 이를 이용하여 표 2.3, 2.4에서 3, 5레벨 FC 컨버터의 극 전압 합성을 위한 스위칭 상태 및 플라잉 캐패시터에 흐르는 전류를 나타내었다. 표에서 볼 수 있듯이, 중복(redundant) 스위칭 상태가 존재하며 이 때, 각 플라잉 캐패시터에 흐르는 전류는 서로 다른 극성을 갖는 것을 확인할 수 있다. 이 중복 스위칭 상태는 각 플라잉 캐패시터의 충·방전 선택을 가능하게 하고, 이를 이용하여 캐패시터 전압 균형 제어를 할 수 있다. 또한 이러한 특징을 이용하여 NPC 컨버터와 달리 스위칭 소자의 손실을 균등하게 만들 수 있다.

하지만, 플라잉 캐패시터의 초기 충전 문제와 균형 제어를 위한 제어의 복잡성 및 많은 수의 캐패시터는 FC 컨버터의 가장 큰 문제점이다. 또한 부하 전류가 매 스위칭 상태마다 각 플라잉 캐패시터를 도통하게 되는데 그로 인한 맥동 전압은 스위칭 상태가 유지되는 기간이 길어질수록 증가된다. 따라서 플라잉 캐패시터의 필요 용량은 스위칭 주파수에 반비례하여 증가한다. 이는 시스템의 효율이 플라잉 캐패시터로 인한 가격 상승과 상반 관계(trade-off)를 갖는 것을 의미한다 [75].

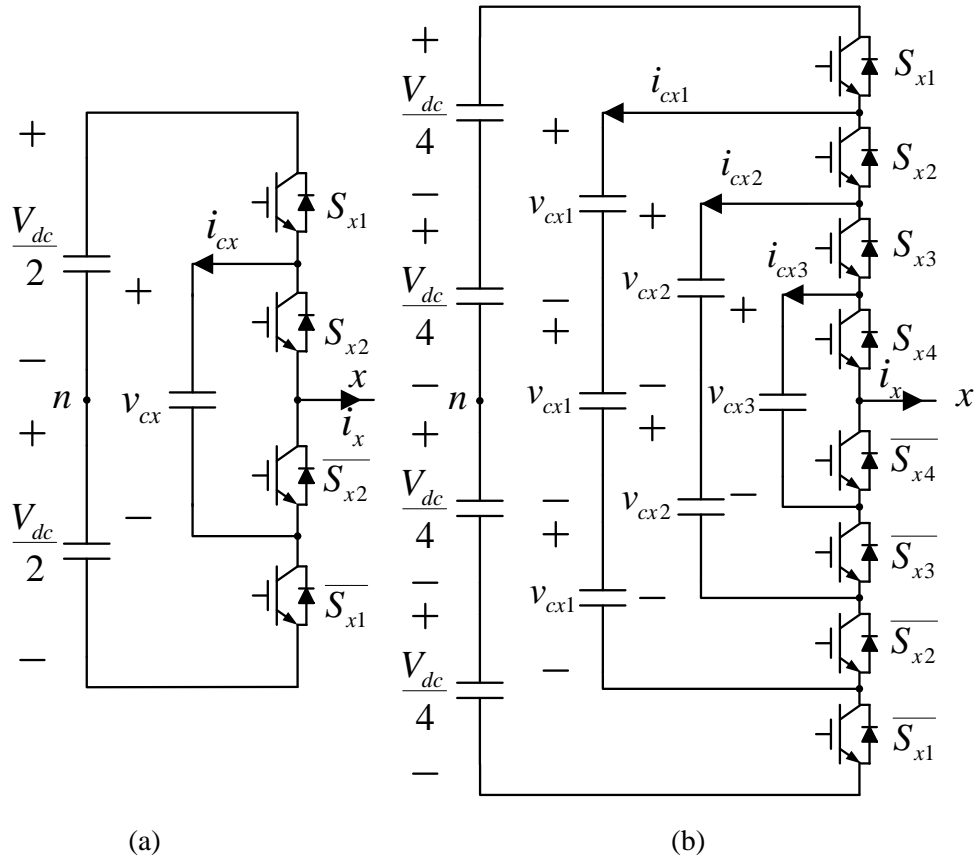


그림 2.3 FC 컨버터의 한 레그.

(a) 3 레벨, (b) 5 레벨.

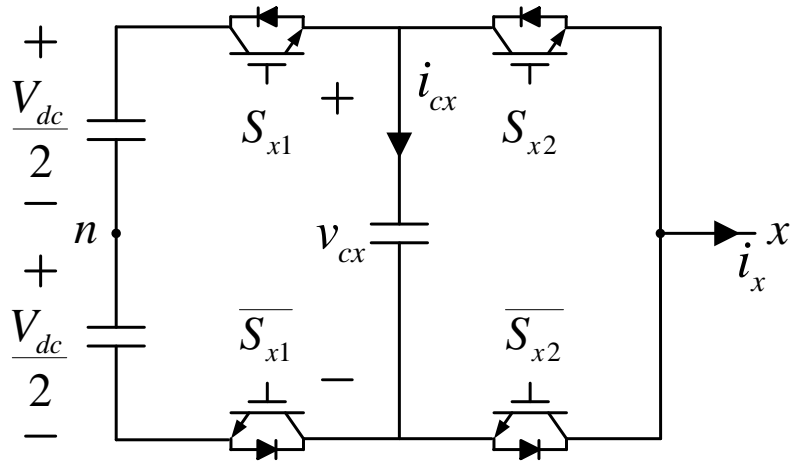


그림 2.4 다중 셀을 이용한 3레벨 FC 컨버터의 한 레그.

표 2.3.3 레벨 NPC 컨버터의 스위칭 상태에 따른 극 전압 및 캐패시터 전류.

$S_x$	스위칭 상태		$v_{xn}$	캐패시터 전류
	$S_{x1}$	$S_{x2}$		$i_{cx}$
0	0	0	$-V_{dc}/2$	0
1	0	1	0	$-i_x$
	1	0		$i_x$
2	1	1	$V_{dc}/2$	0

표 2.4. 5레벨 NPC 컨버터의 스위칭 상태에 따른 극 전압 및 캐패시터 전류.

$S_x$	스위칭 상태				$v_{xn}$	캐패시터 전류		
	$S_{x1}$	$S_{x2}$	$S_{x3}$	$S_{x4}$		$i_{cx1}$	$i_{cx2}$	$i_{cx3}$
0	0	0	0	0	$-V_{dc} / 2$	0	0	0
1	0	0	0	1	$-V_{dc} / 4$	0	0	$-i_x$
	0	0	1	0		0	$-i_x$	$i_x$
	0	1	0	0		$-i_x$	$i_x$	0
	1	0	0	0		$i_x$	0	0
2	0	0	1	1	0	0	$-i_x$	0
	0	1	0	1		$-i_x$	$i_x$	$-i_x$
	1	0	0	1		$i_x$	0	$-i_x$
	0	1	1	0		$-i_x$	0	$i_x$
	1	0	1	0		$i_x$	$-i_x$	$i_x$
	1	1	0	0		0	$i_x$	0
3	0	1	1	1	$V_{dc} / 4$	$-i_x$	0	0
	1	0	1	1		$i_x$	$-i_x$	0
	1	1	0	1		0	$i_x$	$-i_x$
	1	1	1	0		0	0	$i_x$
4	1	1	1	1	$V_{dc} / 2$	0	0	0

## 2.2 모듈형 멀티레벨 컨버터(Modular Multilevel Converter; MMC)

VSC-HVDC 시스템 적용을 위해 앞에서 소개한 멀티레벨 컨버터의 가장 큰 단점은 모듈화 구조가 아닌 것에 있다. NPC 컨버터는 모듈화 구조를 가질 수 없다. FC 컨버터는 NPC 컨버터에 비해 그림 2.4처럼 좀 더 모듈화 구조의 가능성을 갖지만 각 스위칭 소자가 플라잉 캐패시터와 연결되어 있어 포유 인덕턴스(stray inductance)로 인해 셀 간 연계가 매우 어려워 사용될 수 있는 레벨에 한계가 존재하고, 사고 시 대처에 문제점이 존재해 정확한 모듈화 구조라 하기 어렵다.

VSC-HVDC 시스템 적용 시, 모듈화를 통하여 전력변환 장치를 구성할 경우, 시스템의 여유율(redundancy)이 증대되고, 확장성(scalability) 및 구조의 유연성(flexibility)을 갖게 된다. 시스템의 여유율이란, 하나의 모듈이 고장(fault) 상태가 되더라도 나머지 정상 동작을 하는 모듈로 연속적인 운전이 가능함을 의미한다. 또한, 시스템의 확장성이란 저압의 전력변환 장치 모듈을 직렬 연결하여 고압(High Voltage; HV)에 적용이 용이함을 의미한다. 이러한 구조는 저가의 저압의 전력용 반도체 소자의 이용을 가능하게 하여, 경제성 측면에서 유리할 뿐 아니라, 합성되는 출력 전압의 변화를 작게 할 수 있기 때문에 출력 전압의 고조파 저감 측면에서도 유리하여 추가적인 필터가 불필요하게 된다.

이러한 여유율, 확장성 및 구조의 유연성 측면에서 2000년 초반에 등장한 모듈형 다단 컨버터(Modular Multilevel Converter; MMC)는 VSC-HVDC 시스템 적용을 위한 가장 적당한 전력 변환 회로로써 고려되고 있으며 [32]-[36], [76],

[77], 주요 HVDC 제조사(Siemens, ABB, Alstom)에 의해 개발 및 실제 적용 중에 있다 [27], [37], [38]. 참고 문헌 [78]-[81]에서 MMC의 주요 특징이 다루어졌으며, [81], [82]에서는 그 확장성과 구조적 유연성 측면에서의 장점에 대해 소개가 이루어졌다.

MMC는 다음과 같은 장점 및 특징이 있다. 첫째, 하위 모듈(sub module; SM)의 직렬 연결로 손쉽게 전압 레벨을 높일 수 있어서 수 십 kV에서 수 백 kV에 이르는 송·배전급 고전압에 적용이 용이하다. 모듈화 구조를 가지므로 이는 산업계 표준 부품, 즉 대량 생산되고 신뢰성이 검증된 부품을 사용할 수 있게 하며 이로 인해 상대적으로 높은 신뢰성과 적은 유지 보수 비용을 갖게 되어 비교적 적은 노력으로도 대용량 고전압으로의 확장이 용이한 구조의 유연성을 가진다. 둘째, 통상 수 십~ 수 백 개의 하위 모듈이 직렬 연결되어 한 레그를 구성하므로, 각 모듈의 평균 스위칭 주파수가 낮더라도 높은 전압 출력 레벨로 인해 출력 전압의 고조파 함유율이 매우 낮아진다. 따라서, 낮은 스위칭 손실로 높은 효율로의 운전이 가능함과 동시에 계통과 연계되는 교류 출력 단에 수동 필터(passive filter)를 대폭 줄이거나 없앨 수 있다. 셋째, 높은 전압 레벨로 인해 단위 시간당 전압 및 전류 상승률( $dv/dt$ ,  $di/dt$ )은 교류 출력이 고전압임에도 불구하고 상대적으로 매우 낮으므로 거의 정현파 형태의 교류 전압 전류를 갖게 되어 일반 표준 교류 변압기의 적용이 가능하다. 넷째, 각 하위 모듈 고장 시, 해당 고장 모듈만 우회(bypass)시킴으로써 전체 시스템에 큰 영향을 주지 않고, 연속적인 정상 운전이 가능하다.



### 2.2.1 MMC의 구조

그림 2.5(a)는 극 전압(pole voltage)이  $n$  개의 레벨을 갖는  $n$  레벨 컨버터의 간단한 형태를 개념적으로 보여주고 있다.  $n$  레벨의 출력 극 전압을 갖고 ‘ $x$ ’를 출력단으로 하는 레그 한 개의 극 전압  $V_{xn}$ 은 스위칭 함수  $S_x$ 에 따라 (2.1)과 같이 나타낼 수 있다. 여기서 스위칭 함수는 출력단 ‘ $x$ ’가 연결되는 점 (node)을 의미한다.

$$V_{xn} = \frac{V_{dc}}{(n-1)} \left( S_x - \frac{(n-1)}{2} \right), \quad S_x = 0, 1, \dots, n-1 \quad (2.1)$$

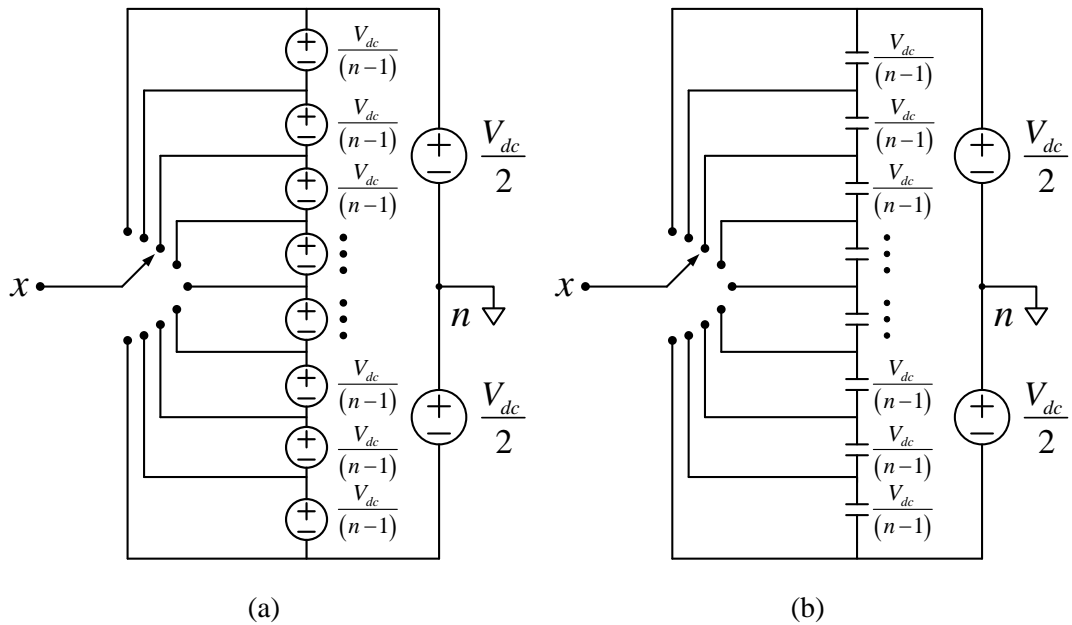


그림 2.5  $n$  레벨 컨버터 한 레그의 개념적 구성도 [88].

(a) 독립된 전압원, (b) 캐패시터 전압.

이러한 일반적인  $n$  레벨 컨버터에서 각 전압원을 에너지 원인 캐패시터로 표현하면 그림 2.5 (b)와 같다. MMC는 이러한 2.5와 같이 표현된 일반적인  $n$  레벨 컨버터를 그림 2.6과 같이 스위칭 함수와 분리된 전압원으로 변형시킬 수 있다는 데서 착안을 한 전력 변환 회로이다 [37].

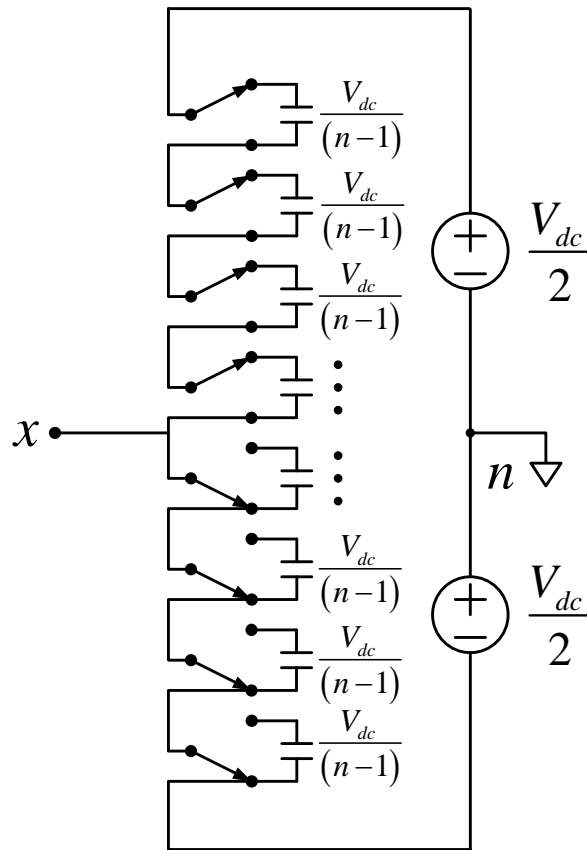


그림 2.6 분리된 전압원을 갖는  $n$  레벨 컨버터 한 레그의 개념적 구성도.

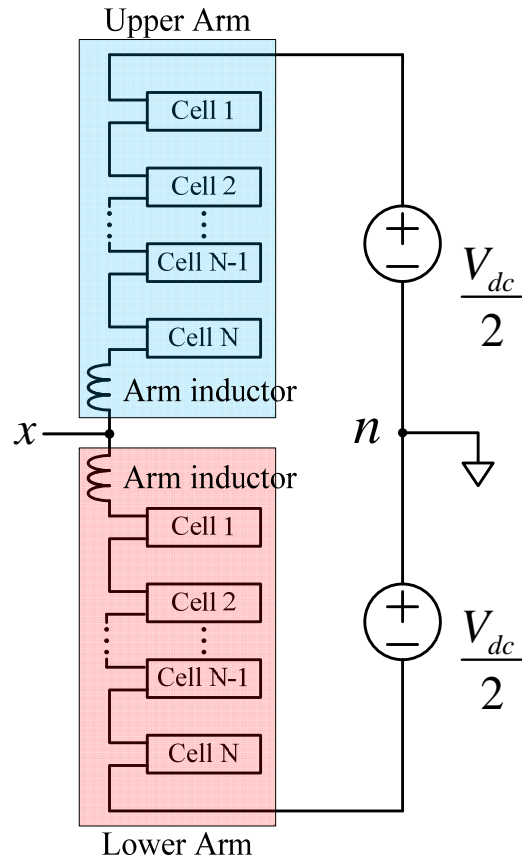


그림 2.7 MMC 한 레그의 구성도.

그림 2.7 은 MMC 시스템의 한 레그 회로 구성에 대한 개략도이다. 그림 2.7 에서 셀(cell) 혹은 하위 모듈이라 불리는 최소 단위 모듈  $n$  개가 직렬 연결되어 하나의 암(arm)을 구성한다. 본 논문에서는 이러한 하위 모듈을 셀이라 지칭하기로 한다. 이러한 최소 단위 모듈을 구성하기 위한 회로는 다음 절에서 자세히 설명하도록 한다. 셀의 직류단 전압의 공칭(nominal) 값은 전체 직류 단 전압을  $N$  등분한 전압이며, 한 암에서 출력되는 전압은 각 셀에서 출력되는 전압의 합과 같다. 출력단 ‘x’를 중심으로 2개의 암이 연결되어 하나에

레그를 구성하게 되는 데 각 암에는 전체 직류 단 전압원과 각 셀 간의 전압원, 출력 단의 전압원과 각 셀 간의 전압원의 충돌을 방지하기 위해 인덕터(inductor)가 추가로 구성되어야 한다. 이를 본 논문에서는 암 인덕터(arm inductor)라 명명한다. 이러한 암 인덕터의 존재로 인해 MMC 시스템의 각 셀은 동일한 전류원을 공유할 수 있게 되며, 또한 암 인덕터는 전체 직류 단의 단락(short-circuit) 사고 시, 암에 흐르는 단락 전류의 급격한 증가를 방지하는 역할을 한다.

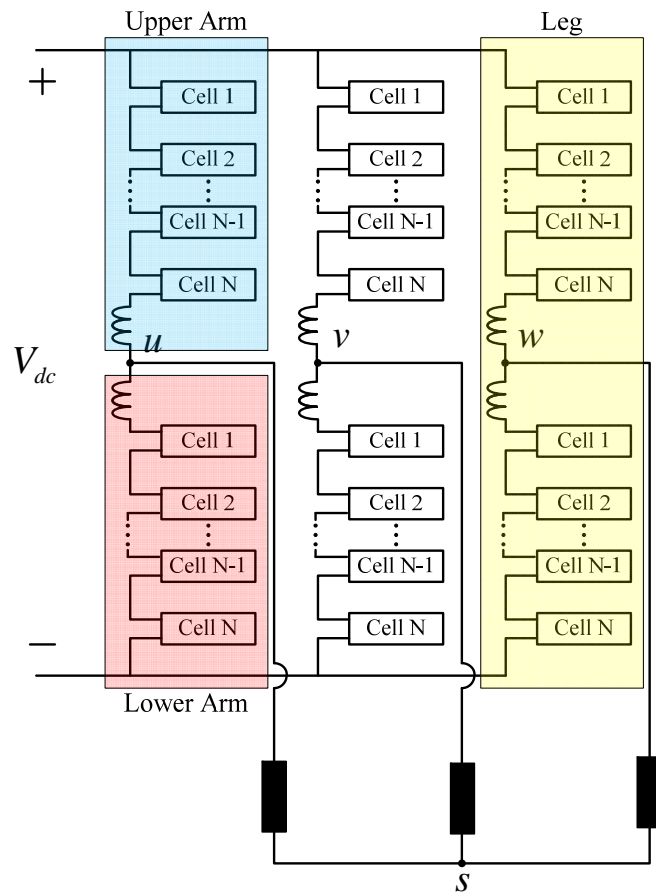


그림 2.8 3상 MMC 시스템의 구성도.

그림 2.7 에서 구성된 레그 3개를 병렬 연결하여 그림 2.8 과 같이 하나의 직류 입력으로부터 3상 교류 출력을 갖는 MMC 시스템을 구성할 수 있다. 입·출력은 직류단 ( $V_{dc}$ )과 3상 교류단 ( $v_u, v_v, v_w$ )으로 구성되어 있다. VSC-HVDC 적용을 위해서 두 개의 MMC는 백투백(Back-to-Back) 형태로 연결된다.

### 2.2.2 하위 모듈(sub module)의 구성 및 동작

MMC의 하위 모듈, 즉 셀은 독립된 직류 단 전원에서부터 스위칭 소자를 이용하여 단극(unipolar) 혹은 양극(bipolar) 출력 전압을 합성할 수 있는 모든 형태의 전력 변환 장치를 이용하여 구성할 수 있다. 그림 2.5 의  $n$  레벨 컨버터를 예로 할 경우, 단극 출력 전압을 합성하기 위해서는  $n$  레벨 컨버터 한 레그가 필요하며, 양극 출력 전압 합성을 위해서는  $n$  레벨 컨버터 2개의 레그가 필요하다. 2개의 출력단(port)을 각각  $x, y$  로 정의한 하위 모듈을 그림 2.9 와 같이 표현하면, 이와 같은 셀의 구성은 그림 2.10 과 같이 표현할 수 있다.

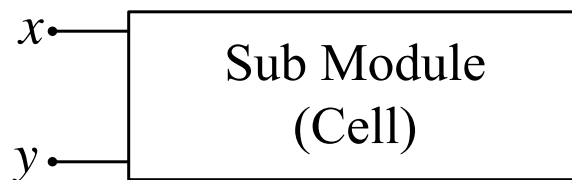
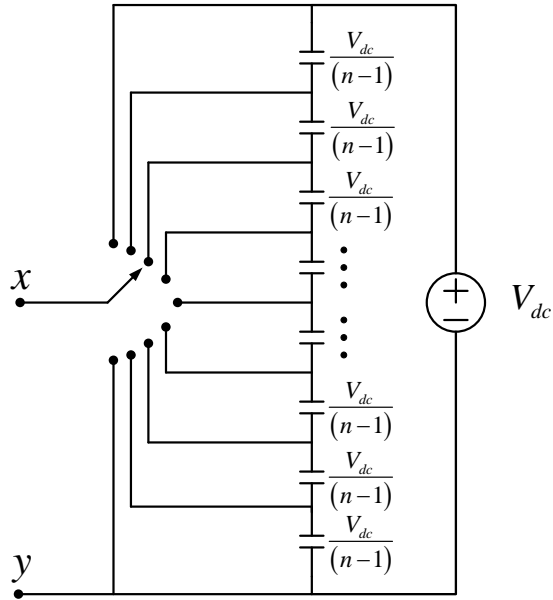
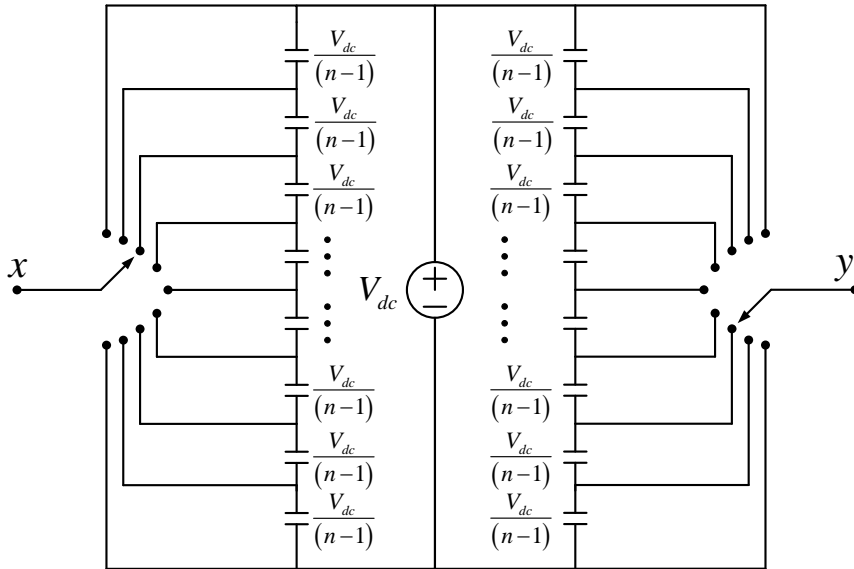


그림 2.9 2개의 출력단(port)을 갖는 하위 모듈.



(a)



(b)

그림 2.10  $n$  레벨 컨버터를 이용한 셀의 구성도.

(a) 단극 출력 전압을 갖는 셀 구성, (b) 양극 출력 전압을 갖는 셀 구성.

셀의 구성을 위해 가장 간단한 구조인 2 레벨 컨버터의 레그를 이용한 회로 구성은 [32]에서 제안되었다. 멀티레벨 컨버터의 레그를 이용한 회로 구성은 [83]에서 FC 컨버터를 이용하는 방법을 제안하였고, [84]에서 NPC 컨버터를 이용한 방법을 제안되었다.

2 레벨 컨버터의 레그를 이용할 때, 그림 2.11 (a) 는 단극 출력 전압, 그림 2.11 (b) 는 양극 출력 전압을 갖는 구조를 나타낸다. 즉, 그림 2.11 (a) 는 하프-브릿지(Half-bridge) 회로를 뜻하고, 그림 2.11 (b) 는 풀-브릿지(Full-bridge) 회로를 나타낸다. 마찬가지로 3 레벨 NPC 컨버터의 레그를 이용할 경우의 셀 구성도를 그림 2.12 에, 3 레벨 FC 컨버터의 레그를 이용할 경우의 셀 구성도를 그림 2.13에 나타내었다.

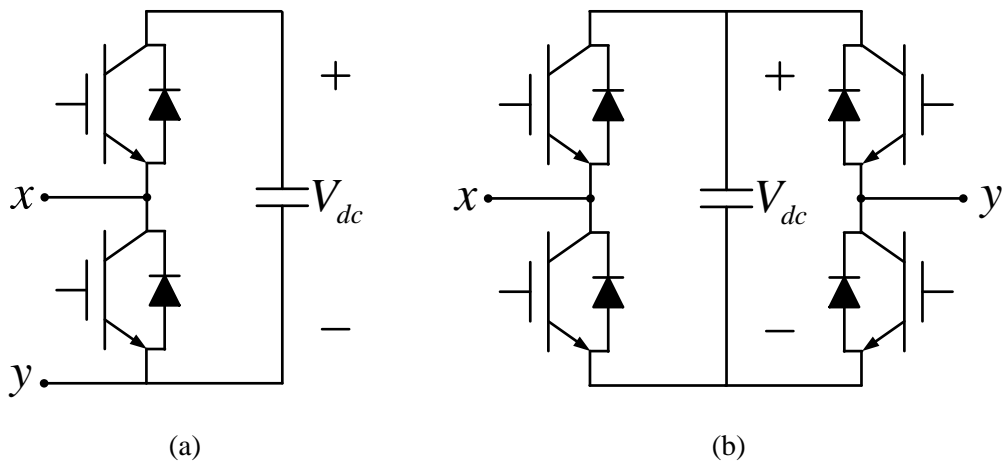


그림 2.11 2 레벨 컨버터를 이용한 셀 구성 방법.

(a) 단극 출력 전압을 갖는 셀 구성, (b) 양극 출력 전압을 갖는 셀 구성.

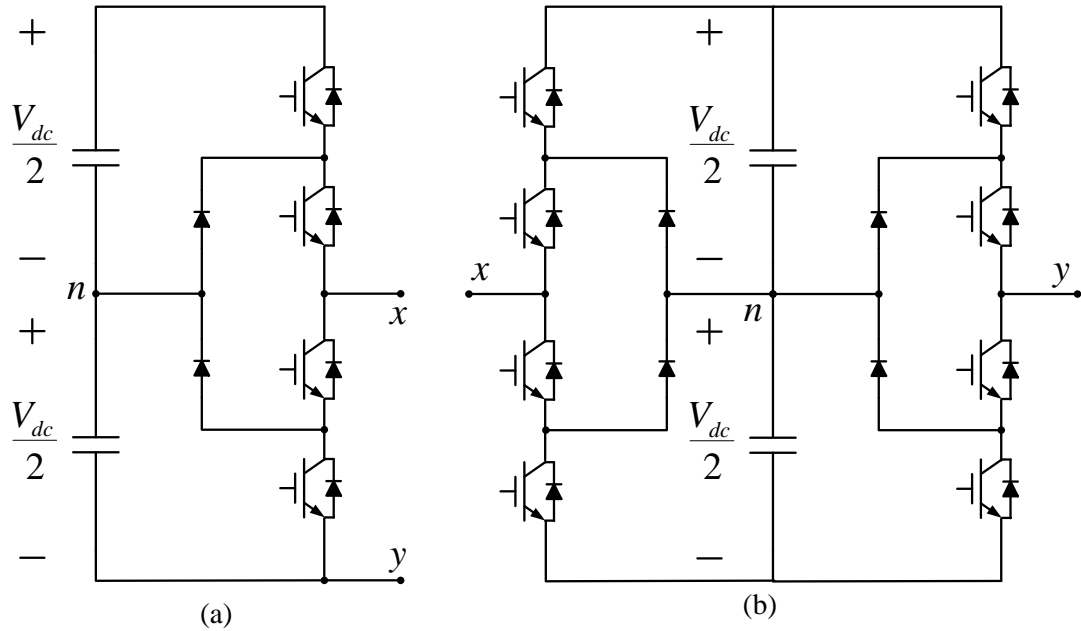
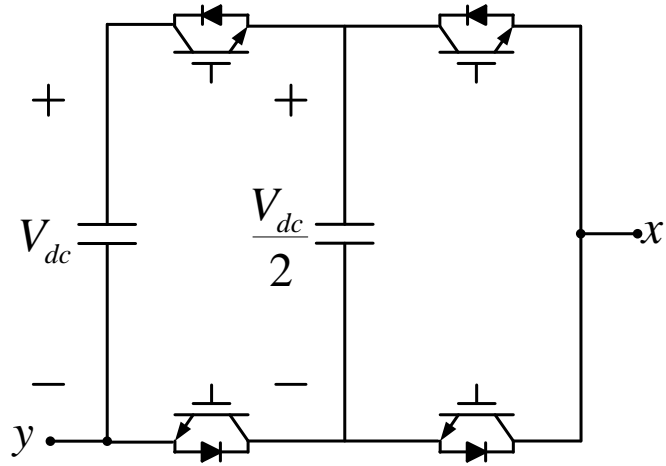


그림 2.12 NPC 컨버터를 이용한 셀 구성 방법.

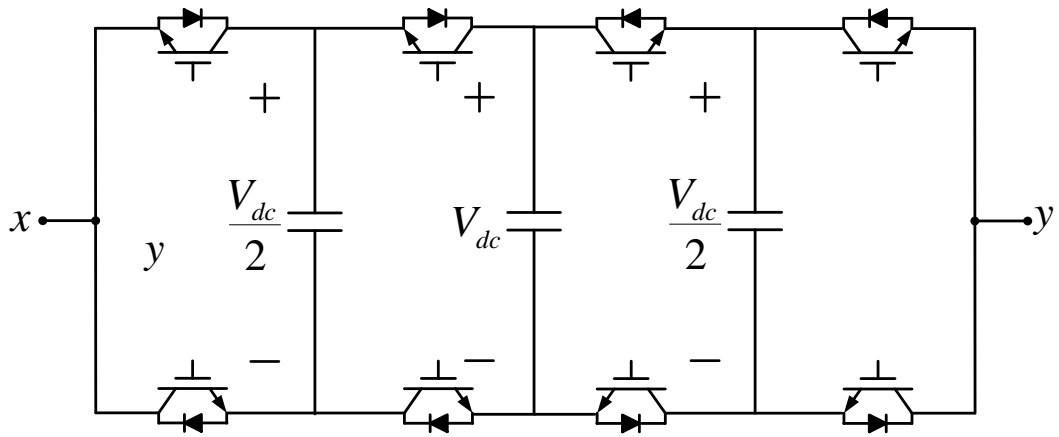
(a) 단극 출력 전압을 갖는 셀 구성, (b) 양극 출력 전압을 갖는 셀 구성.

단위 모듈을  $n$  레벨 컨버터를 이용하여 구성할 경우, 암 당 셀의 개수가  $N$  인 MMC의 출력 전압 레벨은  $(n-1)N+1$  이 되므로 그만큼 고조파 저감에 유리하다. 하지만 많은 수의 스위칭 소자와 다이오드 또는 별도의 플라잉 캐패시터는 시스템 구축 비용 측면 및 전도 손실(conduction loss) 증가로 인한 전체 시스템 효율 저하를 야기시킨다.





(a)



(b)

그림 2.13 FC 컨버터를 이용한 셀 구성 방법.

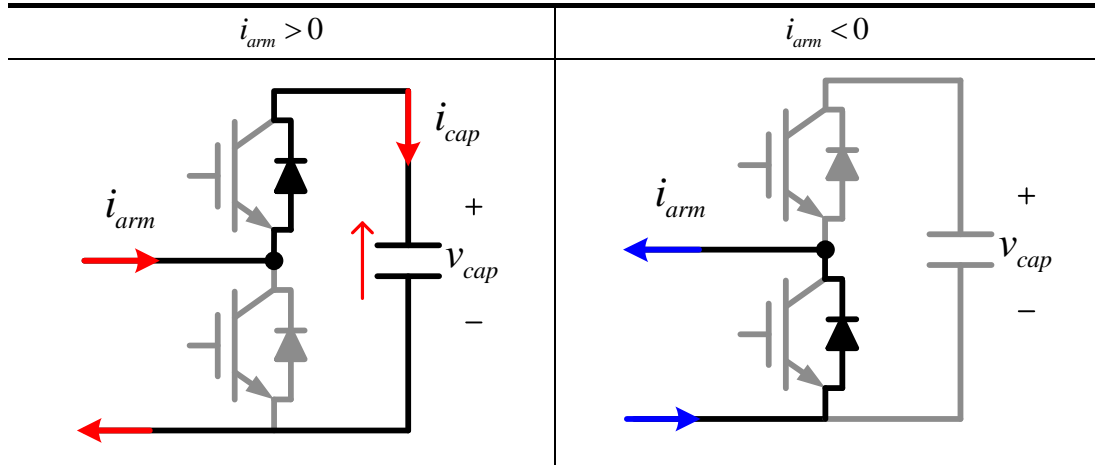
(a) 단극 출력 전압을 갖는 셀 구성, (b) 양극 출력 전압을 갖는 셀 구성.

[46]-[47]에서는 같은 출력 전압 레벨을 갖는 MMC 시스템에서 단위 모듈을 2레벨 컨버터, NPC 컨버터, FC 컨버터로 구성할 경우, 장단점에 대해 비교하였

다. 같은 전압 정격을 갖는 스위칭 소자를 사용할 경우, FC 컨버터가 다른 회로보다 유리하다는 결론을 얻었지만, 이러한 멀티레벨 컨버터 구조는 2.1절에서 언급한 문제점을 가지고 있다. 이로 인해, 주요 HVDC 제조사에 의해 실제 시스템에 적용되는 MMC 시스템은 주로 2레벨 컨버터를 이용한 셀 구성을 기본으로 한다.

단극 출력 전압을 갖는 셀의 경우 직류 단 단락 사고 시, 직류 단 전압을 0으로 제어함과 동시에 계통 교류 전압도 0이 되므로 암 전류의 발산을 제어할 수 없는 반면, 양극 출력 전압을 갖는 셀의 경우 직류 단 단락 사고 시, 직류 단 전압을 0으로 제어함과 동시에 계통 교류 전압을 생성할 수 있으므로 암 전류의 발산을 막을 수 있다. 하지만 양극 출력 전압을 갖는 셀은 2개의 레그를 사용하므로 초기 충전 시 별도의 과정을 거쳐야 하고 스위칭 소자 개수의 증가로 인한 전도 손실 및 스위칭 손실이 증가한다는 단점이 있다. 현재 Siemens(HVDC Plus), ABB(HVDC Light)는 단극 출력 전압을 갖는 하프-브릿지 회로를 사용하며 Alstom(HVDC MaxSine)은 양극 출력 전압을 갖는 풀-브릿지 회로를 사용하고 있다 [27], [37], [38].

표 2.5 초기 충전 시, 암 전류 방향에 따른 캐패시터 충전 방향.



단극 출력 전압을 갖는 하프-브릿지 셀의 경우, 셀이 스위칭 동작을 하지 않는 상태인 초기 충전 시, 전류 방향에 따른 셀의 캐패시터 충전 경로와 MMC의 회로 동작을 각각 표 2.5 와 그림 2.14 에 표현하였다. 출력 단 선간 전압의 절대값이  $N$ 개의 직렬 연결된 셀 캐패시터 전압 보다 클 경우, 상단 다이오드가 도통되어 셀 캐패시터가 충전되고, 나머지  $N$  개의 셀은 하단 다이오드가 도통되어 전류가 셀 캐패시터를 우회하게 되므로 해당 셀의 캐패시터 충전은 이루어지지 않는다. 따라서 각 셀 캐패시터는 선간 전압의 최대값을  $N$ 으로 나눈 전압으로 충전된다. 만약 직류단 전압을 선간 전압의 최대값으로 사용하면 이 경우 별도의 승압(boost) 과정은 필요치 않게 된다.

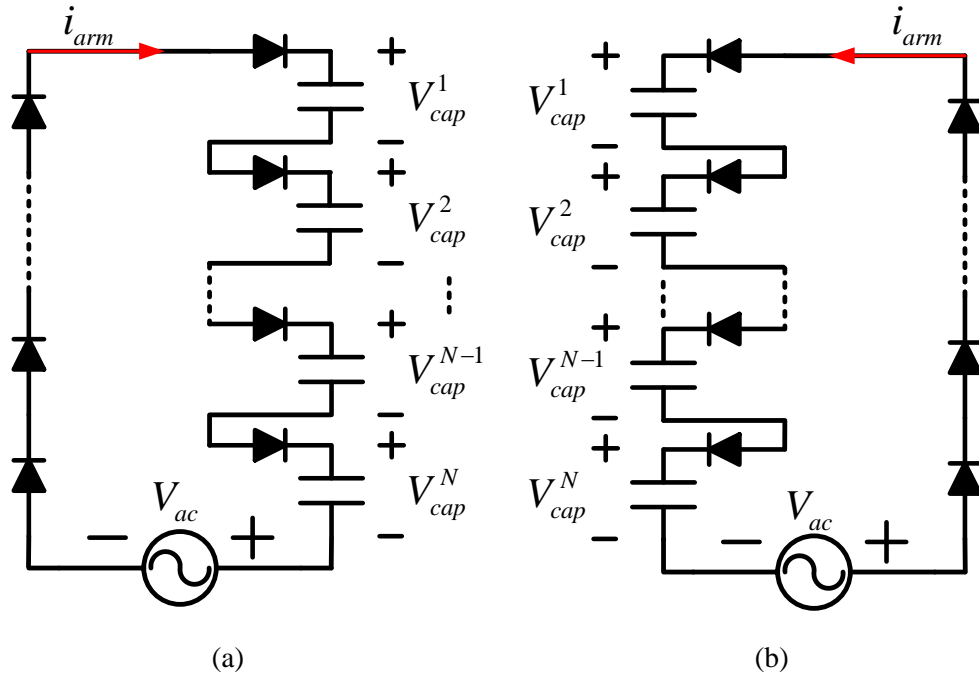


그림 2.14 하프 브릿지 셀로 구성된 MMC의 초기 충전 시 상단 암 회로 동작.

- (a) 음의 순간 전압 절대값이  $N$ 개의 셀 캐패시터 전압 합보다 큰 경우,
- (b) 양의 순간 전압 절대값이  $N$ 개의 셀 캐패시터 전압 합보다 큰 경우.

하프 브릿지 셀에서 각 스위치 상태와 암 전류의 방향에 따른 캐패시터 충전 방전 및 출력 전압은 표 2.6과 같다. 하프-브릿지 회로를 구성하는 스위치는 서로 상보적(complementary)으로 동작하며 스위칭 함수( $S$ )가 0인 경우, 하프-브릿지 회로의 하단 스위치가 켜지고 출력 전압은 0이 된다. 이때의 암 전류는 셀 캐패시터를 통과하지 않기 때문에, 셀 캐패시터 전압에 영향을 주지 않는다. 스위칭 함수( $S$ )가 1인 경우, 하프-브릿지 회로의 상단 스위치가 켜지고 셀 캐패시터 전압이 출력된다. 암 전류는 셀 캐패시터를 통과하기 때문에, 그 부

호가 양일 때는 캐패시터 에너지를 증가시켜 셀 캐패시터 전압이 증가하게 된다. 반대로 암 전류의 부호가 음일 때는 캐패시터 에너지를 감소시켜 셀 캐패시터 전압이 감소한다. 단극 전압을 출력할 수 있으므로 하프 브릿지 셀의 경우, 암 당 셀의 개수가  $N$ 인 MMC 시스템에서 한 암이 출력할 수 있는 최대 전압은  $N \cdot v_{cap}$  이며, 최소 전압은 0 이다.

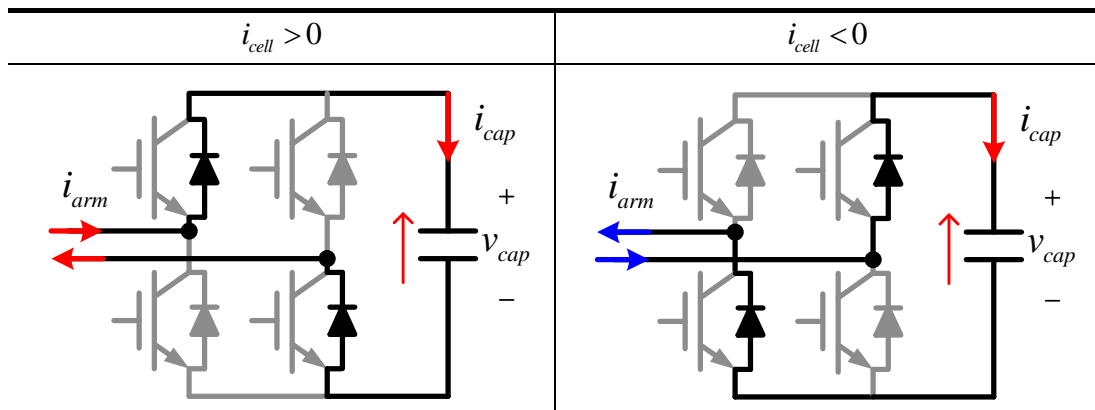
표 2.6 스위치 상태에 따른 출력 전압 및 암 전류 방향에 따른 캐패시터 충전 방전.

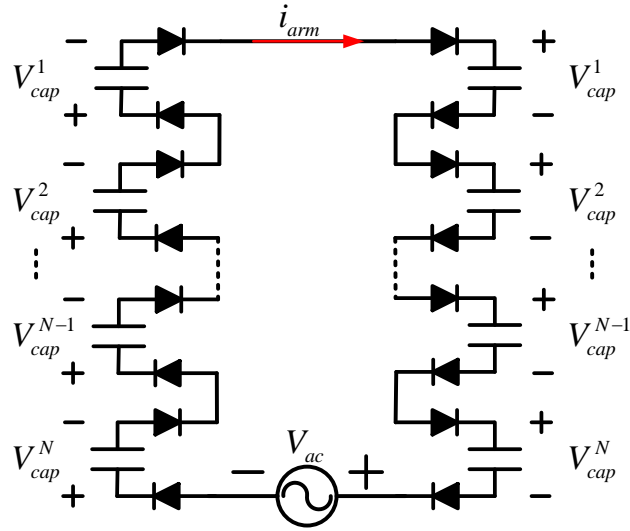
	$i_{arm} > 0$	$i_{arm} < 0$	출력 전압
$S = 0$			0
$S = 1$			$v_{cap}$

양극 출력 전압을 갖는 풀-브릿지 셀의 경우, 셀이 스위칭 동작을 하지 않

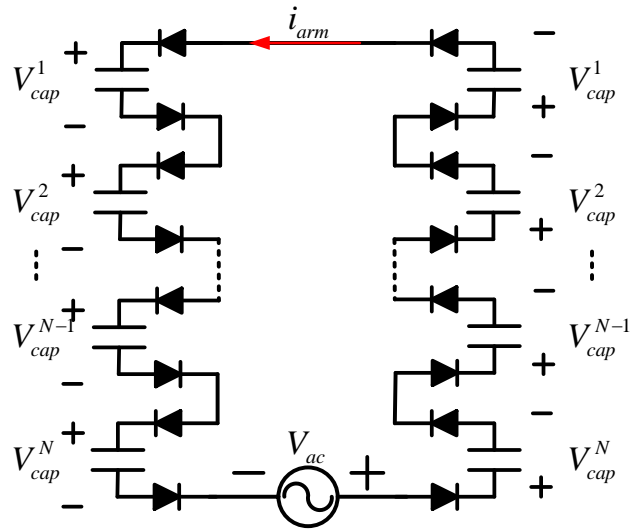
는 상태인 초기 충전 시, 전류 방향에 따른 셀의 캐패시터 충전 경로와 MMC의 회로 동작을 각각 표 2.7 과 그림 2.15 에 표현하였다. 전류 방향과 관계없이 다이오드가 도통되어 항상 셀의 캐패시터를 충전하게 되므로 출력 단 선간 전압의 절대값이  $2N$ 개의 직렬 연결된 셀 캐패시터 전압 보다 클 경우, 셀 캐패시터가 충전 되는 것을 확인할 수 있다. 따라서 각 셀은 선간 전압의 최대값을  $2N$ 으로 나눈 전압으로 충전된다. 따라서, 만약 직류단 전압을 선간 전압의 최대값으로 사용한다면 이 경우 각 셀 캐패시터 전압을  $V_{dc} / N$  으로 승압해야 하는 과정이 별도로 필요하게 된다.

표 2.7 초기 충전 시, 암 전류 방향에 따른 캐패시터 충전 경로.





(a)



(b)

그림 2.15 풀 브릿지 셀로 구성된 MMC의 초기 충전 시 상단 암 회로 동작.

(a) 음의 선간 전압 절대값이  $2N$ 개의 셀 캐패시터 전압 합보다 큰 경우,

(b) 양의 선간 전압 절대값이  $2N$ 개의 셀 캐패시터 전압 합보다 큰 경우.

표 2.8 스위치 상태에 따른 출력 전압 및 암 전류 방향에 따른 캐패시터 충전 방향.

	$i_{arm} > 0$	$i_{arm} < 0$	출력 전압
$S_a S_b = 00$			0
$S_a S_b = 01$			$-v_{cap}$
$S_a S_b = 10$			$v_{cap}$
$S_a S_b = 11$			0



양극 출력 전압을 갖는 풀-브릿지 셀의 스위칭 함수 ( $s_a s_b = 00, 01, 10, 11$ )와 암 전류의 방향에 따른 셀 캐패시터 충전 방전 및 출력 전압은 표 2.8 과 같다. 각 레그의 스위칭 함수를  $s_a, s_b$  라고 정의할 때, 암 전류의 방향에 상관없이 스위칭 함수가 00, 11일 경우 출력 전압은 0으로, 해당 셀은 우회되어 캐패시터 충전 방전은 발생하지 않는다. 하지만 스위칭 함수가 10일 때는 출력 전압이  $v_{cap}$ , 스위칭 함수가 01일 때는 출력 전압이  $-v_{cap}$  이 되는데, 암 전류의 방향에 따라서 캐패시터 충전 방전이 결정된다. 암 전류 방향이 양이고, 스위칭 함수가 01일 때 캐패시터는 방전, 스위칭 함수가 10일 때 캐패시터는 충전된다. 반대로 암 전류 방향이 음이고, 스위칭 함수가 01일 때 캐패시터는 충전, 스위칭 함수가 10일 때 캐패시터는 방전된다. 양극 전압을 출력할 수 있으므로 하프 브릿지 셀의 경우, 암 당 셀의 개수가  $N$ 인 MMC 시스템에서 한 암이 출력할 수 있는 최대 전압은  $N \cdot v_{cap}$  이며, 최소 전압은  $-N \cdot v_{cap}$  이다.

위의 결과를 종합할 때, 셀 캐패시터의 충전 방전량은 스위칭 함수, 즉 통류율 (duty ratio) 및 암 전류에 의해 결정되며 이는 입력 전력이 캐패시터 전력을 나타냄을 의미한다. 하프 브릿지 셀의 경우, 통류율을  $D$ , 평균 출력 전압을  $v_{cell}$ , 암 전류를  $i_{arm}$ , 셀 캐패시터 전압을  $v_{cap}$ , 평균 셀 캐패시터 전류를  $i_{cap}$  이라 표현할 때, 출력 전압 및 캐패시터 전류는 다음과 같다.

$$v_{cell} = D \cdot v_{cap} \cdot \tag{2.2}$$

$$i_{cap} = D \cdot i_{arm} \cdot \tag{2.3}$$

따라서 셀의 캐패시터 전력은 다음과 같다.

$$v_{cap} i_{cap} = v_{cell} i_{arm} \cdot \tag{2.4}$$

풀 브릿지 셀의 경우, 양 전압을 출력하는 통류 구간을  $D_1$ , 음 전압을 출력하는 통류구간을  $D_2$ 라 표현할 때, 출력 전압, 캐패시터 전류 및 셀의 캐패시터 전력은 다음과 같다.

$$v_{cell} = (D_1 - D_2) \cdot v_{cap} \quad (2.5)$$

$$i_{cap} = (D_1 - D_2) \cdot i_{arm} \quad (2.6)$$

$$v_{cap} i_{cap} = v_{cell} i_{arm} \quad (2.7)$$

위 식은 풀 브릿지 셀이 하프 브릿지 셀보다 스위칭으로 인한 캐패시터 맥동은 감소시킬 수 있지만, 평균 전력 맥동은 감소시킬 수 없음을 의미한다.

### 2.2.3 MMC 시스템의 모델링

MMC 시스템은 그림 2.16과 같이 표현될 수 있다. 그림 2.16에서  $n$ 은 직류단의 가상 중성점,  $s$ 는 3상 교류 시스템의 중성점,  $u, v, w$ 는 각 레그의 출력 기준점을 나타낸다. 그리고  $v_{dc}$ 는 직류단 전압,  $i_{dc}$ 는 직류단 전류를 나타내며,  $(v_{up}, v_{vp}, v_{wp})$ 는 각 상의 상단 암에서 합성되는 출력 전압을  $(v_{uN}, v_{vN}, v_{wN})$ 는 각 상의 하단 암에서 합성되는 출력 전압으로 정의된다. 또한,  $(i_{uu}, i_{vu}, i_{wu})$ 는 상단 암에 흐르는 암 전류,  $(i_{ul}, i_{vl}, i_{wl})$ 는 하단 암에 흐르는 암 전류를 의미하고  $(i_{us}, i_{vs}, i_{ws})$ 는 3상 교류 전류로 정의된다. 이를 바탕으로  $x$  상 ( $x = u, v, \text{or } w$ )의 레그에 대한 일반적인 MMC 시스템의 모델링을 그림 2.17과 같이 표현할 수 있다.

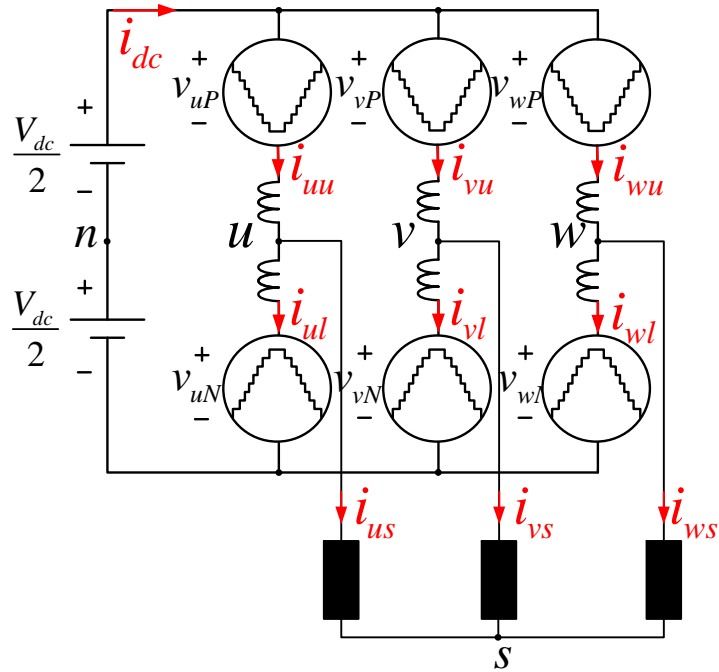


그림 2.163 상 MMC 시스템의 모델링.

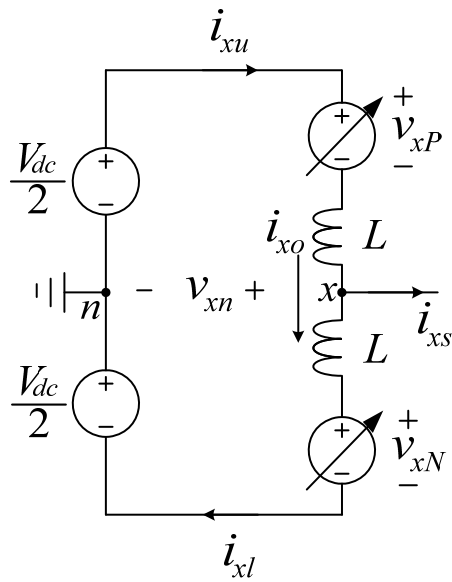


그림 2.17 일반적인 MMC 시스템의 모델링.

그림 2.7에서  $v_{xP}, v_{xN}$  은 각각  $x$ 상의 상, 하단 암의 출력 합성 전압을 나타내며,  $i_{xu}, i_{xl}$  은  $x$ 상의 상, 하단 암 전류를 의미한다. 또한,  $i_{xs}$  는  $x$ 상의 전류를  $i_{xo}$  는  $x$ 상의 상 하단 암에 공통으로 흐르는 순환 전류를 의미하며  $v_{xn}$  은 출력 단과 직류단 가상 중성점 간의 전위 차, 극 전압으로 정의된다. 위 그림을 이용하면 (2.8)~(2.11)과 같은 전류 방정식을 유도할 수 있다.

$$i_{xs} = i_{xu} - i_{xl}. \quad (2.8)$$

$$i_{xo} = \frac{i_{xu} + i_{xl}}{2}. \quad (2.9)$$

$$i_{xu} = \frac{1}{2}i_{xs} + i_{xo}. \quad (2.10)$$

$$i_{xl} = -\frac{1}{2}i_{xs} + i_{xo}. \quad (2.11)$$

또한 간단한 키르히호프의 전압 법칙(Kirchhoff's Voltage Law; KVL) 을 사용하여, (2.12), (2.13) 과 같은 전압 방정식을 유도할 수 있다.

$$-\frac{V_{dc}}{2} + v_{xUL} + v_{xP} + v_{xn} = 0. \quad (2.12)$$

$$\frac{V_{dc}}{2} - v_{xLL} - v_{xN} + v_{xn} = 0. \quad (2.13)$$

여기서,  $v_{xUL}$  은 상단 암의 인덕터에 인가되는 전압,  $v_{xLL}$  은 하단 암의 인덕터에 인가되는 전압을 의미한다.

암 인덕터의 저항과 인덕턴스를  $R_o, L_o$  로 나타내면, 암 인덕터 전압은 (2.14), (2.15)와 같이 표현할 수 있다.

$$v_{xuL} = R_o i_{xu} + L_o \frac{d}{dt} i_{xu}. \quad (2.14)$$

$$v_{xlL} = R_o i_{xl} + L_o \frac{d}{dt} i_{xl}. \quad (2.15)$$

순환 전류와 합성 전압의 관계는 (2.12) 와 (2.13)의 차와 (2.14), (2.15)를 이  
용하면 (2.16)과 같다.

$$\left( R_o + L_o \frac{d}{dt} \right) (i_{xu} + i_{xl}) = V_{dc} - (v_{xP} + v_{xN}). \quad (2.16)$$

위 식을 (2.9)를 이용하여 정리하면 (2.17)과 같다.

$$V_{dc} - (v_{xP} + v_{xN}) = 2 \left( R_o + L_o \frac{d}{dt} \right) i_{xo}. \quad (2.17)$$

한 편, 극 전압과 합성 전압의 관계는 (2.12), (2.13)의 합과 (2.14), (2.15)을 이  
용하여 (2.18) 로 표현 가능하다.

$$v_{xn} = -\frac{v_{xP} - v_{xN}}{2} - \frac{1}{2} \left( R_o + L_o \frac{d}{dt} \right) (i_{xu} - i_{xl}). \quad (2.18)$$

위 식에 (2.8)을 대입하면 (2.19)와 같이 유도할 수 있다.

$$v_{xn} = -\frac{v_{xP} - v_{xN}}{2} - \frac{1}{2} \left( R_o + L_o \frac{d}{dt} \right) i_{xy}. \quad (2.19)$$

식 (2.19)로부터, 실제 합성되는 극 전압에는 암 인덕터에 의한 전압 강하가  
존재함을 알 수 있다. 그로 인해 교류 출력 전압을 제어하기 위한 직류 단 전  
압 여유분이 부족해질 수 있는 가능성이 있다. 이러한 암 인덕턴스에 의한 전  
압 강하 성분을 줄이기 위해 탭 인덕터가 사용되기도 한다 [86]. 그림 2.18은  
탭 인덕터를 사용하였을 때의 상호 자속 효과를 닷 컨벤션(dot convention)을  
이용하여 나타낸 그림이다 [87].

탭 인덕터를 사용하여 중간 탭을 교류 출력단과 연결 하여 사용할 경우, 자기 결합(magnetic coupling) 효과로 인해 상호 인덕턴스(mutual inductance)가 자기 인덕턴스(self-inductance)를 감소시키는 방향으로 작용하게 된다.

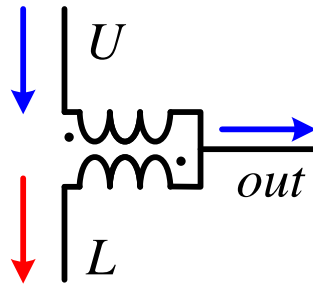


그림 2.18 탭 인덕터를 이용한 교류 출력단 구성.

(2.14), (2.15)를 상호 인덕턴스,  $L_m$  와 자기 인덕턴스,  $L_s$  로 표현하면 (2.20), (2.21)과 같고 이를 극 전압에 대해 정리하면 (2.22)와 같다. 식 (2.22)를 통해, 탭 인덕터를 사용할 경우 암 인덕터에 의한 전압 강하가 상당히 줄어들 것임을 예상할 수 있다.

$$v_{xuL} = R_o i_{xu} + L_m \frac{d}{dt} i_{xl} + L_s \frac{d}{dt} i_{xu} \quad (2.20)$$

$$v_{xlL} = R_o i_{xl} + L_m \frac{d}{dt} i_{xu} + L_s \frac{d}{dt} i_{xl} \quad (2.21)$$

$$v_{xm} = -\frac{v_{xP} - v_{xN}}{2} - \frac{1}{2} R_o i_{xs} - \frac{1}{2} (L_s - L_m) \frac{d}{dt} i_{xs} \quad (2.22)$$

## 2.2 MMC 시스템의 전압 지령 생성

2.3.3에서 언급한 모델링을 바탕으로 MMC 시스템의 구동을 위한 적절한 전압 지령 생성 방법을 유도할 수 있다. 첫 번째로 3상 시스템을 구동하기 위한 극 전압 지령 생성 방법과 두 번째로 순환 전류를 제어하기 위한 전압 지령 생성 방법을 본 절에서 언급한다.

### 2.3.1 극 전압 합성을 위한 전압 지령 생성

식 (2.19)로부터, 상전압 지령을  $v_{xs}^*$ 로 가정할 시, 이를 합성하기 위한 전압 지령은 만약 특별하게 탭 인덕터를 사용하지 않는다고 가정하였을 경우, 암 인덕터에 의한 전압 강하 성분을 고려해야 한다. 이를 상전압 지령 기준치,  $v_{xs}^{**}$ , 와 영상분(zero phase sequence component) 전압 혹은 공통 모드(common mode) 전압이라 불리는 오프셋(offset) 전압 지령  $v_{sn}^*$ 을 사용하여 다음과 같이 나타낼 수 있다.

$$v_{sn}^* = -\frac{v_{xP} - v_{xN}}{2}. \quad (2.23)$$

$$v_{xn}^* = v_{xs}^{**} + v_{sn}^*. \quad (2.24)$$

$$v_{xs}^{**} = v_{xs}^* + \frac{1}{2} \left( R_o + L_o \frac{d}{dt} \right) i_{xs}. \quad (2.25)$$

이를 (2.17)에 대입하면 다음과 같다.

$$v_{xn}^* = v_{xs}^* + v_{sn}^*. \quad (2.26)$$

즉, 상 하단 암에서 합성되는 극 전압은 상전압 지령과 오프셋 전압 지령의 합으로 표시됨을 확인할 수 있다. 이를 바탕으로 상전압을 합성하기 위한 극 전압을 다음과 같이 상 하단 암의 전압 지령으로 인가해야 함을 알 수 있다.

$$v_{xP}^* \Big|_{pole} = -v_{xN}^*. \quad (2.27)$$

$$v_{xN}^* \Big|_{pole} = v_{xN}^*. \quad (2.28)$$

만약, 상 하단에서 합성되는 전압이 실제 지령 전압과 같다면 (2.23)이 만족됨을 확인할 수 있다. 식 (2.27), (2.28)에 의해 합성되는 극 전압 지령은 상 하단 암의 합성되는 전압 차에 의해서만 결정되므로 순환 전류에는 영향을 미치지 않는다.

### 2.3.2 순환 전류 제어를 위한 암 공통 전압 지령 생성

식 (2.14)~(2.17) 로 부터 순환 전류를 결정하는 전압은 상 하단 암 인덕터 전압의 합에 의해 결정되는 것을 알 수 있다. 따라서, 다음과 같이 순환 전류 제어를 위한 전압 지령  $v_{xo}^*$  를 정의할 수 있다.

$$v_{xo}^* = \left( R_o + L_o \frac{d}{dt} \right) i_{xo}. \quad (2.29)$$

본 논문에서는 위 전압 지령을 간단히 암 공통 전압(arm common mode voltage)으로 정의한다. 식 (2.29)를 (2.17)에 대입하면 (2.30)과 같다.

$$v_{xo}^* = \frac{V_{dc}}{2} - \frac{(v_{xP} + v_{xN})}{2}. \quad (2.30)$$

식 (2.30)에서 암 공통 전압은 직류단 전압과 상 하단 암의 합성되는 전압 간의 차이에 의해서만 발생하며, 이는 극 전압에 영향을 미치지 않는다. 순환 전류 제어를 위한 전압 지령을 만족하기 위해 각 암에는 다음과 같은 전압 지령이 인가되어야 한다.



$$v_{xP}^* \Big|_{common} = \frac{V_{dc}}{2} - v_{xo}^* . \quad (2.31)$$

$$v_{xN}^* \Big|_{common} = \frac{V_{dc}}{2} - v_{xo}^* . \quad (2.32)$$

마찬가지로, 상 하단 암에서 합성되는 전압이 실제 지령 전압과 같다면 (2.30)이 만족됨을 확인할 수 있다.

### 2.3.3 상 하단 암 전압 지령 생성

2.4.1과 2.4.2에서 볼 수 있듯이, 극 전압 지령은 상 하단 암의 합성 전압의 차에 의해 결정되고, 암 공통 전압은 상 하단 암의 합성 전압의 합에 의해서만 결정된다. 따라서, 각 지령은 독립적으로 동작하며 상호 간섭을 일으키지 않는다. 이를 중첩(superposition) 하여 (2.33), (2.34)와 같이 상 하단 암의 전압 지령을 정의할 수 있다.

$$v_{xP}^* = v_{xP}^* \Big|_{pole} + v_{xP}^* \Big|_{common} = \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* . \quad (2.33)$$

$$v_{xN}^* = v_{xN}^* \Big|_{pole} + v_{xN}^* \Big|_{common} = \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* . \quad (2.34)$$

이러한 전체 전압 지령 생성 방법으로부터 직류단 단락 사고 시, 단극 출력 전압을 갖는 셀을 기본 하위 모듈로 하는 구성과 양극 출력 전압을 갖는 셀을 기본 하위 모듈로 하는 구성 간의 사고 대처를 위한 차이점을 설명할 수 있다. 직류단 단락 사고 시, 순환 전류의 발산을 막기 위해 암 공통 전압 지령  $v_{xo}^*$ 는 0이 되어야 한다. 이 때, 계통 교류 전압을 출력하기 위해서 상 하단 암은 각각  $-v_{xn}^*$  와  $v_{xn}^*$  을 동시에 합성할 수 있어야 한다. 암 당 셀의 개수가  $N$ 인

MMC 시스템에서 단극 출력 전압을 갖는 셀의 경우, 출력 가능한 최소 전압이 0 이므로 극 전압을 합성하기 위한 자유도(degree of freedom)는 존재하지 않는다. 즉, 그림 2.19와 같이 극 전압 출력은 항상 0이 된다. 하지만 양극 출력 전압을 갖는 셀의 경우, 출력 가능한 최소 전압은  $-N \cdot v_{cap}$  으로 음의 전압을 합성할 수 있는 자유도가 존재하여 직류 단 단락 사고 시에도 그림 2.20과 같이 교류 전압을 출력할 수 있다.

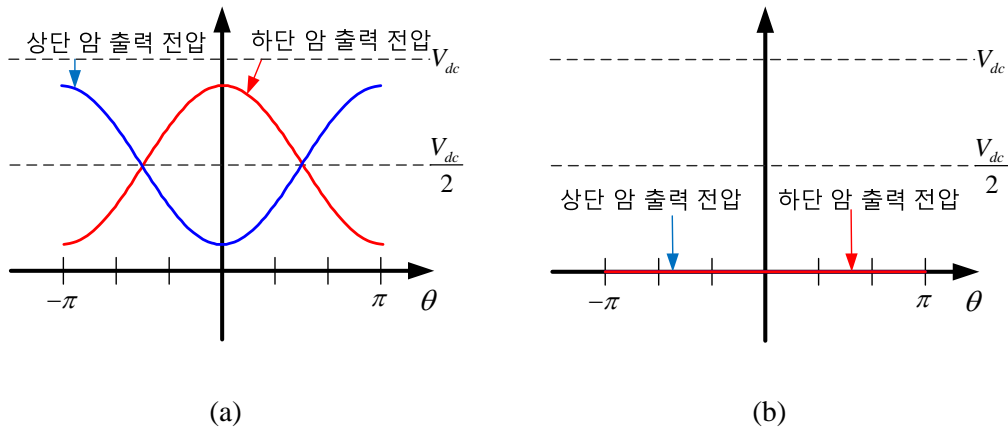


그림 2.19 하프 브릿지 셀로 구성된 MMC의 암 출력 전압.

(a) 정상 동작 시, (b) 직류단 단락 사고 시.

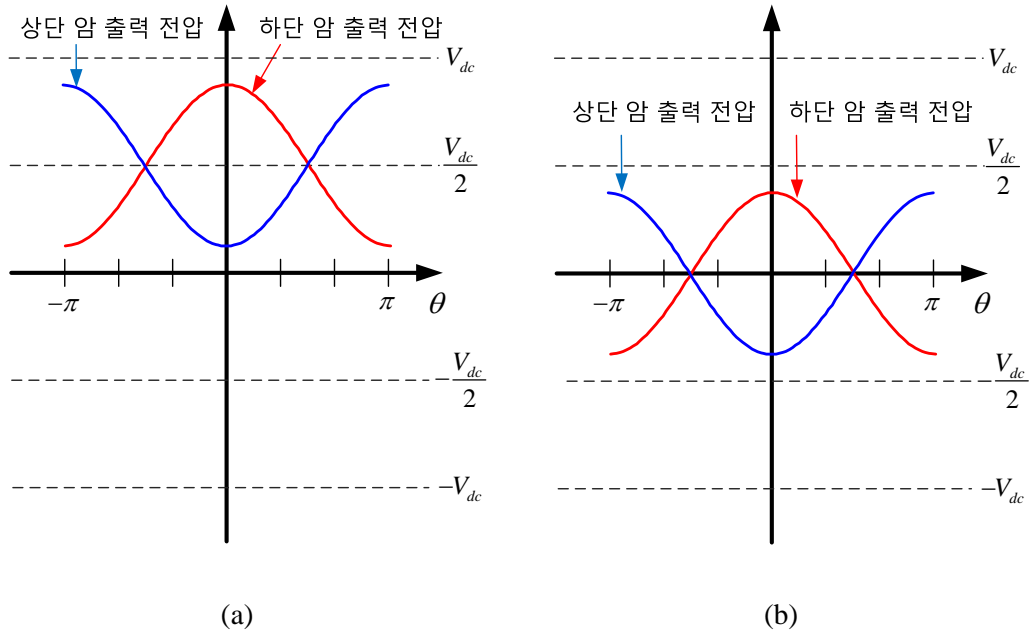


그림 2.20 풀 브릿지 셀로 구성된 MMC의 암 출력 전압.  
 (a) 정상 동작 시, (b) 직류단 단락 사고 시.

## 제 3 장 모듈형 멀티레벨 컨버터의 제어 방법

MMC 시스템은 직렬 연결된 셀로 구성되는 분리된 전압원 형태를 갖고 있다. 해당 셀의 캐패시터는 전압을 일정하게 유지하기 위한 별도의 다른 독립적인 전류원을 갖고 있지 않기 때문에 셀 캐패시터 전압 유지를 위한 제어가 필수적이다. 이를 위해서 먼저 직류단 입력 전력과 교류단 출력 전력 간의 균형 제어가 이루어져야 하고, 상단 암 셀의 캐패시터 전압과 하단 암 셀의 캐패시터 전압 간의 균형이 필요하다. 또한 입 출력 간의 균형과 상 하단 암간의 균형이 이루어져 있어도 각 암은 셀들의 직렬 연결로 이루어져 있으므로 각 셀 캐패시터 전압 간의 균형 제어가 추가로 필요하다. 이를 위해 본 장에서는 상 하단 암의 평균 전력 맥동을 분석하여 전압 균형 제어 방법을 소개하고 전압 합성 방법에 따른 개별 셀 캐패시터 전압 균형 방법에 대해 논한다.

### 3.1 MMC 제어기 설계

#### 3.1.1 암 캐패시터 전력 분석

각 암의 셀 캐패시터 순시 전력은 해당 셀에 인가되는 전압 지령과 암 전류의 곱에 의해 유도될 수 있다. 그리고, 각 암의 순시 전력은 해당 암의 셀 캐패시터 순시 전력의 합이다. 먼저, 암 당  $N$ 개의 셀을 갖는 MMC 시스템의 상단 암 캐패시터의 순시 전력,  $P_{xp}$ 는 (3.1)과 같이 각 셀 캐패시터 전력의 합으로 나타낼 수 있다.

$$P_{xP} = \sum_{i=1}^N v_{cu}^i i_{cu}^i. \quad (3.1)$$

그림 2.8과 같이,  $v_{cu}^i$  는  $x$ 상의 상단 암  $i$ 번째 셀의 캐패시터 전압,  $i_{cu}^i$  는 상단 암  $i$ 번째 셀의 캐패시터 전류를 의미한다. 한편, 해당 셀에서 합성하는 전압과 셀 캐패시터 전류는 통류율(duty ratio)을 이용하여 구할 수 있다. 식 (2.2)-(2.7)로부터 셀 캐패시터의 순시 전력은 하프 브리지 셀, 풀 브릿지 셀과 관계없이 셀 출력 전압과 암 전류의 곱으로 나타낼 수 있음을 알 수 있다.  $x$ 상 상단 암  $i$ 번째 셀의 출력 전압을  $v_{xPi}$  이라 놓고, 통류율을  $D_{xPi}$  라 놓으면 다음과 같다. 하프 브릿지 셀의 경우,  $D_{xPi}$  는 양 전압을 출력하는 통류 구간이며 풀 브릿지 셀의 경우,  $D_{xPi}$  는 양 전압을 출력하는 통류 구간과 음 전압을 출력하는 통류 구간의 차이이다.

$$v_{xPi} = D_{xPi} v_{cu}^i. \quad (3.2)$$

$$i_{cu}^i = D_{xPi} i_{xu}^i. \quad (3.3)$$

식 (3.2), (3.3)을 (3.1)에 대입하면, (3.4)와 같다.

$$P_{xP} = i_{xu} \sum_{i=1}^N v_{xPi}. \quad (3.4)$$

만약 암 전압 지령이 정확하게 합성된다면,  $\sum_{i=1}^N v_{xPi}$  는 상단 암의 각 셀 출력 전압의 합, 즉 상단 암의 전압지령을 의미하므로, (3.5)와 같이 나타낼 수 있다.

$$P_{xP} = i_{xu} \sum_{i=1}^N v_{xPi} = v_{xP}^* i_{xu}. \quad (3.5)$$

상단 암과 마찬가지로, 하단 암의 캐패시터 전력은 (3.6)과 같이 유도된다.

$$P_{xN} = i_{xl} \sum_{i=1}^N v_{xNi} = v_{xN}^* i_{xl}. \quad (3.6)$$

식 (3.5)와 (3.6)에 (2.33), (2.34)를 대입하면, 상·하단 암 캐패시터 전력은 각각 (3.7), (3.8)과 같이 표현 가능하다.

$$P_{xP} = v_{xP}^* i_{xu} = \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right) \left( i_{xo} + \frac{1}{2} i_{xs} \right). \quad (3.7)$$

$$P_{xN} = v_{xN}^* i_{xl} = \left( \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* \right) \left( i_{xo} - \frac{1}{2} i_{xs} \right). \quad (3.8)$$

이 때, 상 하단 암 캐패시터 전력의 합, 즉 전체 레그의 캐패시터 전력을 표시하면 (3.9)와 같다.

$$P_{leg}^x = P_{xP} + P_{xN} = V_{dc} i_{xo} - v_{xn}^* i_{xs} - 2v_{xo}^* i_{xo}. \quad (3.9)$$

$P_{leg}^x$ 는  $x$ 상의 레그 캐패시터 전력을 의미한다. 이 전력 성분은 직류 단 입력 전력과 교류 단 출력 전력 간의 전력 차를 의미한다. 이 값이 직류 값을 갖는다면 전체 레그 캐패시터 전압은 발산(diverge)하게 되어 지속적인 운전이 불가능하다.

한 편, 상단 암과 하단 암의 순시 전력의 차는 (3.10)과 같다.

$$P_{diff}^x = P_{xP} - P_{xN} = \frac{1}{2} V_{dc} i_{xs} - 2v_{xn}^* i_{xo} - v_{xo}^* i_{xs}. \quad (3.10)$$

상단 암과 하단 암의 순시 전력의 차를 의미하는  $P_{diff}^x$ 가 직류 성분을 가질 경우, 상 하단 캐패시터 전압의 차는 지속적으로 벌어지게 된다. 이상적인 경우, 상 전류는 특정 주파수를 가진 교류 성분이므로 정상 상태에서  $P_{diff}^x$ 는 직류 값을 가지지 않는다. 하지만 전압 합성의 오차, 스위칭 소자의 전압 강하 불균형 등의 여러 현실적인 문제로 인해 작은 직류 값을 가질 수 있는 가능성이 존재한다. 이로 인해 상 하단 암의 전압이 발산할 가능성이 있으므로 상 하단 암의 전력 차이를 보상하기 위한 제어기의 설계가 필요하다.

### 3.1.2 레그 평균 전압 제어기

상 하단 암의 셀 캐패시터 전압 합의 직류 평균 값은 항상 직류단 전압과 같거나 커야 한다. 이를 위해 직류단 입력 전력과 교류단 출력 전력은 균형을 이뤄야 하며 이러한 균형 제어를 위하여 순환 전류를 이용한 전압 제어기의 설계가 필수이다. 본 논문에서는 이러한 전압 제어기를 레그 평균 전압 제어기라 정의한다.

상 하단 암 캐패시터 전력의 합, 즉 전체 레그의 캐패시터 전력은 (3.9)와 같고, 암 공통 전압 성분을 무시할 때, (3.11)과 같이 나타낼 수 있다.

$$P_{leg}^x = P_{xP} + P_{xN} \approx V_{dc} i_{xo} - v_{xn}^* i_{xs}. \quad (3.11)$$

식 (3.10)으로부터 순환 전류의 직류 성분이 전체 레그 캐패시터 전압을 조절할 수 있다는 사실을 알 수 있다. 즉, 순환 전류  $i_{xo}$ 를 이용하여 (3.10)의 직류 값을 0으로 만든다면 상 하단 암 캐패시터 전압의 합의 직류 성분은 일정하게 유지되어 발산하지 않는다.

순환 전류를 이용하여 레그 캐패시터 전력을 제어하기 위해서는 단상 순시 전력 성분을 보상하거나 그 직류 성분을 제거해주어야 한다. 단상 순시 전력 성분인  $v_{xn}^* i_{xs}$ 를 (3.12)와 같이 완벽하게 보상할 경우, 즉, 순환 전류를 직류 성분과 2고조파 성분을 주입한다면 (3.11)의 레그 캐패시터 전력을 0으로 할 수 있다.

$$i_{xo} = \frac{v_{xn}^* i_{xs}}{V_{dc}}. \quad (3.12)$$

또한 (2.26)에서의 옵셋 전압  $v_{sn}^*$ 을 0일 때,  $v_{xn}^* = v_{xs}^{**} = V_m \cos \theta_s$ 으로 정의하고, 상 전압과의 위상 차이가  $\phi$ 인 상 전류를  $i_{xs} = I_m \cos(\theta_s - \phi)$ 와 같이 정의하

면 단상 순시 전력은 (3.13)과 같다. 따라서 (3.14)와 같이 직류 성분을 보상할 경우 레그 캐패시터 전력은 2고조파의 맥동 성분이 존재하게 된다. 이러한 맥동 성분은 전체 전압 맥동에 영향을 미치게 되는데 이에 관해서는 3.3에서 자세히 설명한다.

$$v_{xs}^* i_{xs} = \frac{1}{2} V_m I_m \cos \phi + \frac{1}{2} V_m I_m \cos(2\theta_s - \phi). \quad (3.13)$$

$$i_{xo} = \frac{1}{2V_{dc}} V_m I_m \cos \phi. \quad (3.14)$$

제어기를 설계하기 위해서 순환 전류에 의해 결정되는 레그 순시 전력을 (3.15)와 같이 정의하면, 이를 이용하여 제어기 출력,  $i_{xo}^*$ , 을 정의할 수 있다.

$$P_{leg}^* = V_{dc} i_{xo}^*. \quad (3.15)$$

전체 레그 에너지는 (3.16)과 같다. 여기서  $C_{cell}$ 은 개별 셀의 캐패시터의 크기를 의미하며, 모든 셀의 캐패시턴스는 동일하다고 가정한다.

$$E_{leg} = \frac{1}{2} C_{cell} \left( \sum_{i=1}^N (v_{cu}^i)^2 + \sum_{i=1}^N (v_{cl}^i)^2 \right). \quad (3.16)$$

이 때, 각 셀의 전압 지령을  $v_c^*$ 로 가정하였을 때, 레그 에너지 지령은 (3.17)과 같다.

$$E_{leg}^* = 2N \frac{1}{2} C_{cell} v_c^{*2} = N C_{cell} v_c^{*2}. \quad (3.17)$$

따라서 간단한 비례 적분(proportional and integral; PI) 제어기를 레그 평균 전압 제어기로 사용할 때, 다음과 같은 관계가 성립한다.

$$P_{leg}^* = V_{dc} i_{xo}^* = \frac{d}{dt} E_{leg} = \left[ K_{VP} (E_{leg}^* - E_{leg}) + K_{VI} \int (E_{leg}^* - E_{leg}) dt \right]. \quad (3.18)$$

식 (3.18)을 라플라스(Laplace) 변환하여 레그 에너지 지령에 대한 레그 에너지



지의 전달 함수(transfer function)를 구하면 다음과 같다.

$$\frac{E_{leg}}{E_{leg}^*} = \frac{K_{VP}s + K_{VI}}{s^2 + K_{VP}s + K_{VI}} = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}. \quad (3.19)$$

$\omega_n$  은 자연 비감쇠 주파수(natural undamped frequency)이고  $\zeta$  는 감쇠비(damping ratio)이다.

이 때, 비례 적분 제어기의 이득은 다음과 같다.

$$K_{VP} = 2\zeta\omega_n. \quad (3.20)$$

$$K_{VI} = \omega_n^2. \quad (3.21)$$

레그 평균 전압 제어기의 블록도는 그림 3.1과 같이 나타낼 수 있다. 여기서 전향 보상(feed-forward) 항은 (3.12)에 근거하여 (3.22)와 같이 설정하거나, 직류 성분만 보상하기 위해 설정할 수 있다.

$$P_{leg}^{ff} = v_{xn}^* i_{xs}. \quad (3.22)$$

전체 직류단 전력은 3상 평형 부하를 가정할 때, (3.23)과 같이 계산할 수 있다.

$$\begin{aligned} V_{dc} i_{dc} &= v_{un}^* i_{as} + v_{vn}^* i_{bs} + v_{wn}^* i_{cs} \\ &= \frac{3}{2} V_m I_m \cos \phi + \frac{1}{2} V_m I_m \left( \cos(2\theta_s - \phi) + \cos\left(2\theta_s - \phi - \frac{2}{3}\pi\right) + \cos\left(2\theta_s - \phi + \frac{2}{3}\pi\right) \right). \quad (3.23) \\ &= \frac{3}{2} V_m I_m \cos \phi \end{aligned}$$

따라서 직류단 전류를 각 레그가 동일하게 공유한다고 가정하면 (3.14)에 근거하여 전향 보상 항을 (3.24) 와 같이 설정할 수 있다.

$$P_{leg}^{ff} = \frac{1}{3} V_{dc} i_{dc} = \frac{1}{3} (v_{un}^* i_{as} + v_{vn}^* i_{bs} + v_{wn}^* i_{cs}). \quad (3.24)$$

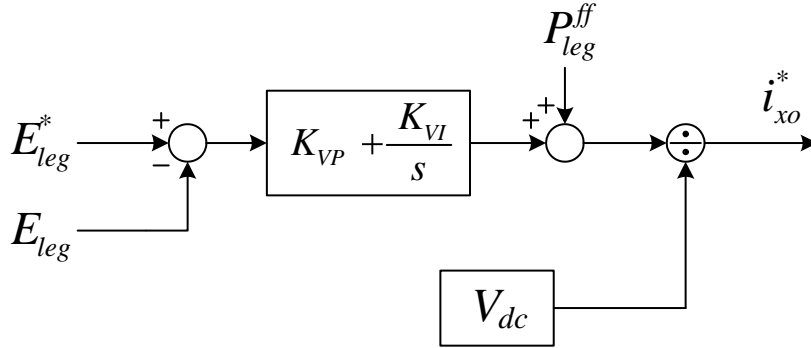


그림 3.1 레그 평균 전압 제어기 블록도.

### 3.1.3 암 균형 전압 제어기 설계

상 하단 암 캐패시터 전력 차를 표시한 (3.10)을 읍셋 전압을 포함한 형태로 다시 표현하면 다음과 같다.

$$P_{diff}^x = P_{xP} - P_{xN} = \frac{1}{2}V_{dc}i_{xs} - 2v_{xs}^{**}i_{xo} - 2v_{sn}^*i_{xo} - v_{xo}^*i_{xs}. \quad (3.25)$$

위 식에서  $\frac{1}{2}V_{dc}i_{xs}$  는  $i_{xs}$  가 기본파 주파수 갖는 교류 성분이므로 이로 인한 전력 맥동은 기본파 주파수를 갖는 교류 성분이다. 레그 평균 전압 제어기에 서 순환 전류  $i_{xo}$  는 직류 또는 직류와 2고조파 성분을 갖는다. 따라서  $2v_{xs}^{**}i_{xo}$  와  $v_{xo}^*i_{xs}$  는 기본파와 3고조파 성분을 갖게 된다. 이와 같이 이상적인 경우,  $P_{diff}^x$  는 직류 성분을 가지지 않는다.

하지만 각 셀의 제정수(parameter) 오차나 결선의 포유(stray) 인덕턴스 등으로 인한 상·하단 암의 비 대칭성 같은 여러 현실적인 문제로  $P_{diff}^x$  에는 작은 직류 성분이 존재할 가능성이 있다. 따라서 암 간 전력 차의 직류 성분을 없

애기 위해 암 균형 전압 제어기는 이 직류 값을 보상하기 위해 동작해야 한다.

이러한 직류 성분을 보상하기 위해서는 육섯 전압과 상 전압을 이용하는 방법을 생각할 수 있다. 육섯 전압은 선간 전압에 영향을 미치지 않으므로 별도의 제어 변수로 볼 수 있다. 순환 전류  $i_{xo}$  는 직류 또는 직류와 2고조파 성분을 갖게 되므로 육섯 전압을 직류로 주입할 경우,  $2v_{sn}^* i_{xo}$  를 이용하여 암 간 전력 차의 직류 성분을 보상할 수 있다. 또는 기본파 주파수와 다른 주파수 성분을 갖는 육섯 전압을 주입하고 육섯 전압과 같은 주파수 성분을 갖는 순환 전류를 주입하여 이에 의해 생기는 직류 전력을 이용할 수 있다. 이 부분에 대해서는 3.3에서 좀 더 자세히 다룬다. 하지만, 육섯 전압을 주입할 경우 해당 전압은 공통 모드 전압으로 나타나기 때문에 시스템에 악영향을 미칠 수 있으므로 본 논문은 상 전압을 이용하는 제어 방법을 소개한다. 육섯 전압을 0이라 가정하면 식 (3.25)는 다음과 같이 다시 쓸 수 있다.

$$P_{diff}^x = P_{xp} - P_{xN} = \frac{1}{2} V_{dc} i_{xs} - 2v_{xs}^{**} i_{xo} - v_{xo}^* i_{xs}. \quad (3.26)$$

식 (3.26)에서 제어 변수는 순환 전류 성분 또는 암 인덕터 전압 성분이다.  $v_{xo}^* i_{xs}$  에서, 암 공통 전압  $v_{xo}^*$  는 제어를 통해 조절 가능한 값이고,  $i_{xs}$  은 항상 기본파 교류 성분을 가진다. 이 항에서 직류 값이 만들어지기 위해서는  $v_{xo}^*$  에 기본파 교류 성분이 있을 때만 가능하다. 출력 상 전압  $v_{xs}^{**}$  는 항상 기본파 교류 성분만을 가지므로,  $2v_{xs}^{**} i_{xo}$  에서 에너지 차이를 만드는 직류 값이 존재하기 위해서는  $i_{xo}$  가 기본파 성분을 가질 때만 가능하다. 여기서  $i_{xo}$  와  $v_{xo}^*$  는 위상 차만 다를 뿐 동일한 주파수를 가지므로,  $i_{xo}$  나  $v_{xo}^*$  가 기본 파를 가질 때 상단 암과 하단 암에 에너지 차이가 발생한다. 즉, 상단 암과 하단 암 사이에 전압

불균형이 존재할 때, 출력 상 전압이나 출력 상 전류와 동기 시켜 순환 전류 또는 암 공통 전압에 기본 파 성분을 만든다면, 상 하단 암 캐패시터의 전압 불균형을 없앨 수 있다.

직류 또는 직류 및 2고조파 성분을 갖는 순환 전류를  $i_{xo1}$  이라 정의하고  $v_{xs}^{**}$  와 동일한 주파수를 갖는 순환 전류 성분  $i_{xo2}$  라 정의하면  $i_{xo} = i_{xo1} + i_{xo2}$  이다. 이를 (3.26)에 대입하면 다음과 같다.

$$P_{diff}^x = \frac{1}{2} V_{dc} i_{xs} - 2v_{xs}^{**} i_{xo1} - 2v_{xs}^{**} i_{xo2} - v_{xo}^* i_{xs}. \quad (3.27)$$

$i_{xo2}$  가  $v_{xs}^{**}$  와 동일한 주파수를 갖기 때문에  $-2v_{xs}^{**} i_{xo2} - v_{xo}^* i_{xs}$  는 직류 성분을 갖게 된다. 식 (3.27)의 오른쪽 두 번째, 세 번째 항  $-2v_{xs}^{**} i_{xo2} - v_{xo}^* i_{xs}$  로부터 상 전압과 상 전류 모두 암 균형 제어기에 사용할 수 있으므로 [89]에서는 이를 이용한 암 균형 제어기를 제안하였다. 하지만  $v_{xo}^*$  를 이용하기 위해서는 항상 부하 전류가 존재해야 하므로 본 논문에서는  $-2v_{xs}^{**} i_{xo2}$  를 이용한 암 균형 전압 제어기를 제안한다.  $v_{xs}^{**} = V_m \cos \theta_s$  이고,  $i_{xo2} = I_{xo2} \cos \theta_s$  라 정의하면,  $-2v_{xs}^{**} i_{xo2}$  는 다음과 같다.

$$-2v_{xs}^{**} i_{xo2} = -V_m I_{xo2} - V_m I_{xo2} \cos(2\theta_s). \quad (3.28)$$

(3.28)을 바탕으로 제어기를 설계하기 위해서 암 균형 전압 제어기의 출력을 (3.29)와 같이 가정한다.

$$P_{diff}^* = V_m I_{xo2}. \quad (3.29)$$

.상단 암 에너지,  $E_{upper}$  는 (3.30), 하단 암 에너지,  $E_{lower}$  는 (3.31)과 같이 표현할 수 있으며, 이 때 상 하단 암의 에너지 차이,  $E_{diff}$  는 (3.32)와 같이 나타

낼 수 있다.

$$E_{upper} = \frac{1}{2} C_{cell} \sum_i^N (v_{cu}^i)^2. \quad (3.30)$$

$$E_{lower} = \frac{1}{2} C_{cell} \sum_i^N (v_{cl}^i)^2. \quad (3.31)$$

$$E_{diff} = E_{upper} - E_{lower} = \frac{1}{2} C_{cell} \left\{ \sum_i^N (v_{cu}^i)^2 - \sum_i^N (v_{cl}^i)^2 \right\}. \quad (3.32)$$

따라서 간단한 비례 적분(proportional and integral; PI) 제어기를 레그 평균 전압 제어기로 사용할 때, 다음과 같은 관계가 성립한다.

$$P_{diff}^* = V_m I_{xo2} = \frac{d}{dt} E_{diff} = \left[ K_{BP} (E_{diff}^* - E_{diff}) + K_{BI} \int (E_{diff}^* - E_{diff}) dt \right]. \quad (3.33)$$

식 (3.33)을 라플라스 변환하여 암 에너지 차이 지령에 대한 암 에너지 차이의 전달 함수를 구하면 다음과 같다.

$$\frac{E_{diff}}{E_{diff}^*} = \frac{K_{BP}s + K_{BI}}{s^2 + K_{BP}s + K_{BI}} = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}. \quad (3.34)$$

이 때, 비례 적분 제어기의 이득은 다음과 같이 설정할 수 있으며, 암 간 에너지 차가 없도록 제어해야 하므로 상·하단 에너지 차이의 지령  $E_{diff}^*$  는 0이 되어야 한다.

$$K_{BP} = 2\zeta\omega_n. \quad (3.35)$$

$$K_{BI} = \omega_n^2. \quad (3.36)$$

한 편, 앞에서 언급했듯이 상·하단 암 전력 차에는 필연적으로 기본파 주파수 맥동 성분이 지배적으로 존재하게 된다. 따라서 이로 인한 영향을 줄이기 위해 암 균형 전압 제어기 출력 부에 기본파 성분의 통과를 막는 대역 소거 필터(Band Stop Filter; BSF)를 사용한다.

암 균형 전압 제어기의 블록도는 그림 3.2와 같이 나타낼 수 있다. 그림 3.2에서 볼 수 있듯이, 제어기 출력을 순환 전류 기본파 성분과 크기로 환산하기 위해 상 전압 지령의 크기로 나누었고, 이를 상 전압 지령과 동기화 시키기 위해 상 전압 지령을 그 크기로 나눈 값과 곱하여 기본파 순환 전류 지령  $i_{xo2}^*$ 이 생성된다.

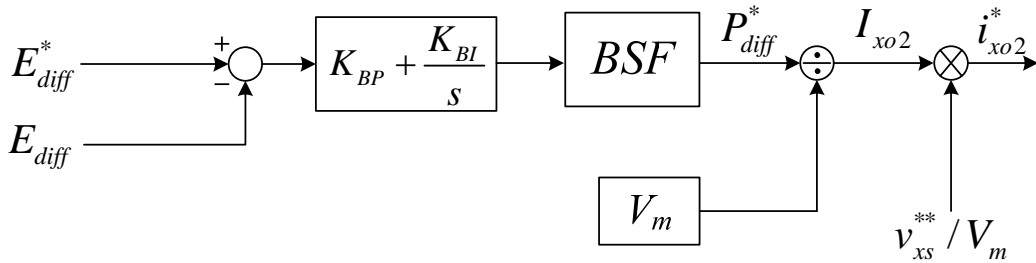


그림 3.2 암 균형 전압 제어기 블록도.

### 3.1.4 순환 전류 제어기 설계

순환 전류를 원하는 값으로 제어하기 위해서는 (2.31), (2.32)와 같은 전압 지령을 인가해야 한다. 이를 통해 암 공통 전압을 이용하여 (2.29)와 같이 암 인덕터 양단에 순환 전류 성분만큼의 전압을 인가해 줄 수 있으며, 이는 곧 순환 전류를 제어 할 수 있음을 뜻한다. (2.29)를 다시 쓰면 다음과 같다.

$$v_{xo}^* = \left( R_o + L_o \frac{d}{dt} \right) i_{xo}. \quad (2.29)$$

식 (2.29)에서 볼 수 있듯이, 순환 전류를 합성하기 위한 암 인덕터 전압의 동특성은 간단한 저항, 인덕터 부하와 같다.

한 편, 레그 평균 전압 제어기에서 출력되는 순환 전류 지령은 직류 또는 직류 및 2고조파 성분을 갖는다. 또한, 암 균형 전압 제어기에서는 기본파 성분을 가지는 순환 전류 지령을 출력한다. 따라서 각 지령 성분에 대한 정상 상태 오차를 제거하기 위해서는 특정 주파수에 대해 무한대의 이득을 갖는 제어기를 사용해야 한다. 즉, 직류 성분을 제어하기 위해서는 비례 적분 제어기를 사용해야 하고 기본파 및 2고조파 순환 전류를 제어하기 위해서는 비례 공진(proportional and resonant; PR) 제어기를 사용해야 한다. 종합하면 전체 순환 전류 제어를 위해서는 비례 적분 공진 제어기를 사용해야 함을 알 수 있다. 라플라스 변환을 이용하여 개루프(open-loop) 전달 함수를 구하면 (3.37)과 같고 순환 전류 지령에 대한 순환 전류의 폐루프 전달 함수는 (3.38)과 같다.

$$v_{xo}^* = \left( K_{pc} + \frac{K_{ic}}{s} + \frac{K_{rc}s}{s^2 + \omega_s^2} + \frac{K_{rc2}s}{s^2 + 4\omega_s^2} \right) (i_{xo}^* - i_{xo}). \quad (3.37)$$

$$\frac{i_{xo}}{i_{xo}^*} = \frac{G_c(s)}{sL_o + R_s + G_c(s)}. \quad (3.38)$$

여기서,

$$G_c(s) = K_{pc} + \frac{K_{ic}}{s} + \frac{K_{rc}s}{s^2 + \omega_s^2} + \frac{K_{rc2}s}{s^2 + 4\omega_s^2}. \quad (3.39)$$

이며,  $\omega_s$  는 기본파 주파수를 의미한다.

순환 전류를 직류로 제어할 때, 공진 제어기 부분에서 2고조파 성분을 생략 가능하다. 하지만, 전압 변조 방법에 따라 원치 않는 순환 전류의 고조파 성분이 생길 수 있다. 앞서 언급했듯이 캐패시터의 평균 전압에는 2고조파의 전력 맥동 성분이 존재하고 전압 변조 방법에 따라 암 공통 전압 합성에 2 고조파의 전압 외란 성분이 보일 수 있으므로 이러한 순환 전류 고조파 성분은 2고

조파가 지배적이다 [90]. 이러한 원치 않는 순환 전류는 전체 전압 맥동에 악 영향을 미치므로 전압 변조 방법과 관계없이 2고조파 순환 전류 억제를 위해 여러 가지 연구가 진행되었다 [91]-[93]. 본 논문에서는 순환 전류를 직류로 제어 시에도 공진 제어기를 이용하여 2고조파 성분을 억제하기 위해 (3.39)와 동일한 제어기를 사용한다. 그림 3.3은 이러한 순환 전류 제어기를 나타낸 블록도이다. 여기서 만약 순환 전류를 직류로 제어한다면 2고조파 공진 제어 부분의 순환 전류 지령은 0이 되어 2고조파 순환 전류 억제 제어를 하게 된다.

그림 3.4에 레그 평균 전압 제어기, 암 균형 전압 제어기 및 순환 전류 제어기의 전체 제어기 블록도를 도시하였다.

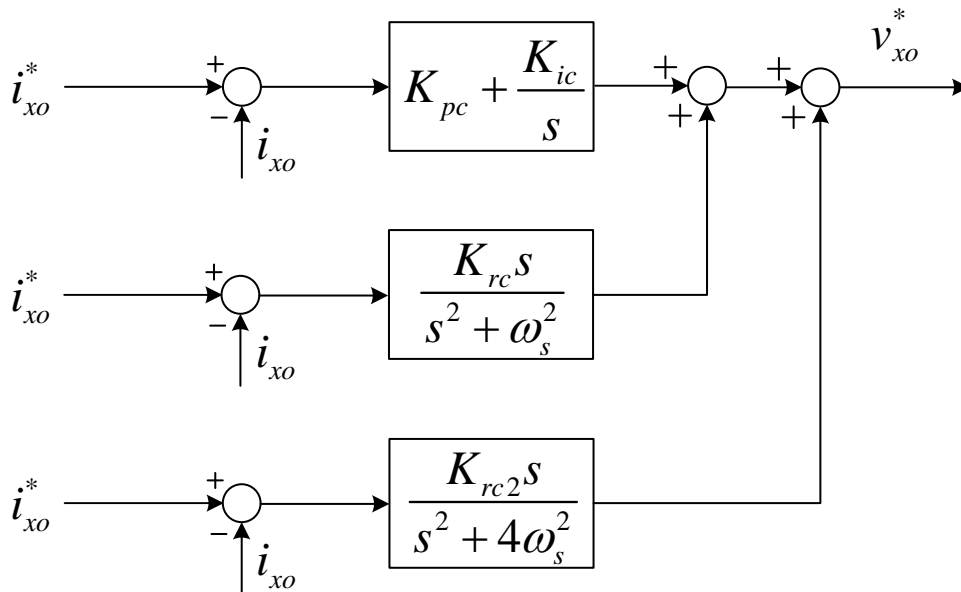


그림 3.3 순환 전류 제어기 블록도.

한 편, 샘플링에 의한 영향으로 공진 제어기에서 무한대의 이득을 가지는



공진 주파수가 바뀔 수 있다. 이를 위해 공진 제어기의 적절한 이산화 작업을 위해 [94]에서 소개되고 분석된 방법 중, 이산 시간 영역에서도 공진 주파수에 변화가 없고 안정도(stability)가 우수한 임펄스 불변법(impulse invariant) 방식을 사용한다.

$$R(z) = Z \left\{ L^{-1} \left( \frac{s}{s^2 + \omega_k^2} \right) \right\} = T_s \frac{1 - z^{-1} \cos(\omega_k T_s)}{1 - 2z^{-1} \cos(\omega_k T_s) + z^{-2}}. \quad (3.40)$$

여기서  $T_s$ 는 제어기의 샘플링 주기를 의미한다.

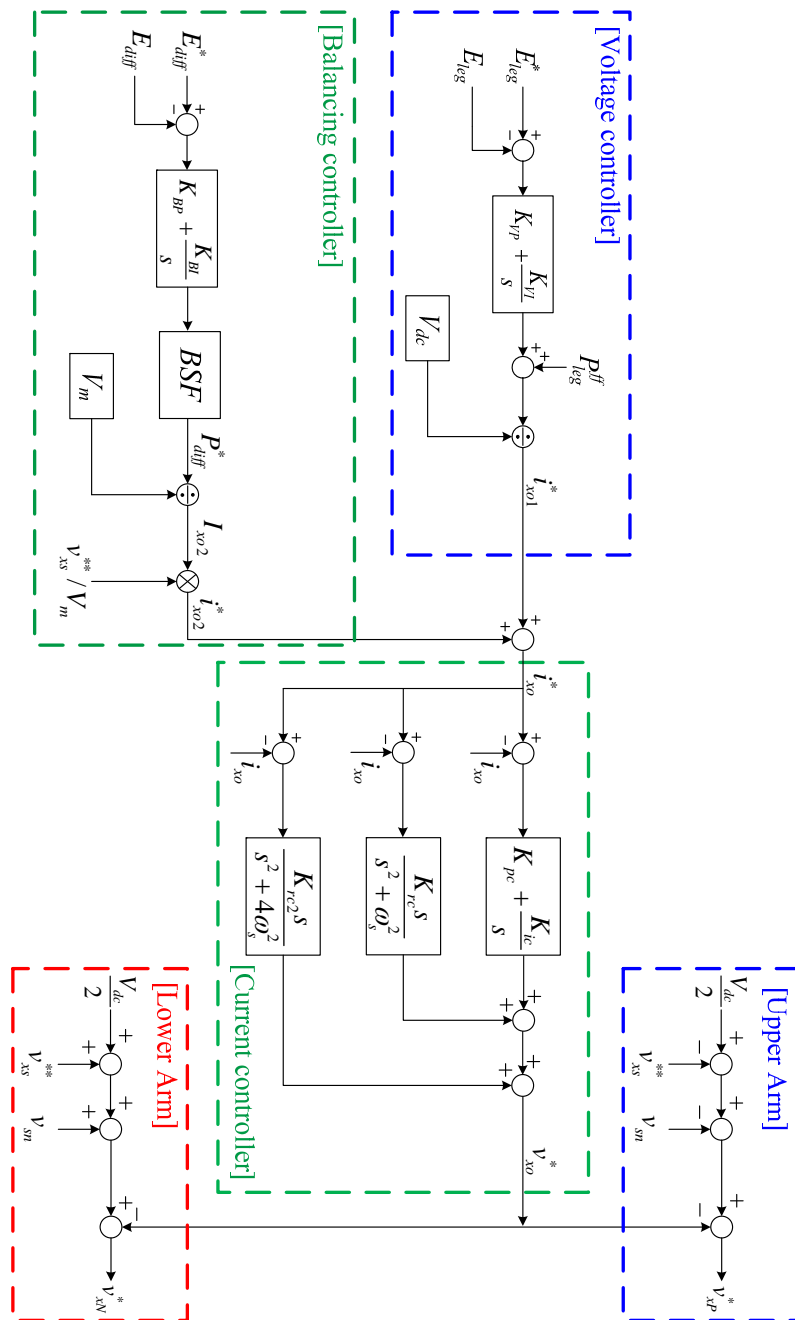


그림 3.4 전체 제어기 블록도.

### 3.1.5 부하 전류 제어기 설계

부하의 전류 제어는 d-q 동기 좌표계 상에서 비례 적분 제어기를 통해 이루어진다 [95], [96]. 이 방식을 이용하면 3상 좌표계 상의 교류 변수를 d-q 동기 좌표계 상의 직류로 변환하여 제어할 수 있어서 구현이 간단하고 정상 상태 오차를 없앨 수 있어 교류 전류제어기로 널리 사용되고 있다.

MMC 시스템 출력에 일반적인 3상 평형 부하가 연결된다고 가정하면, 부하는 그림 3.5와 같이 표현될 수 있다. 그림 3.5에서 부하는 3상 전압원과 인덕턴스, 저항으로 구성되어 있다.

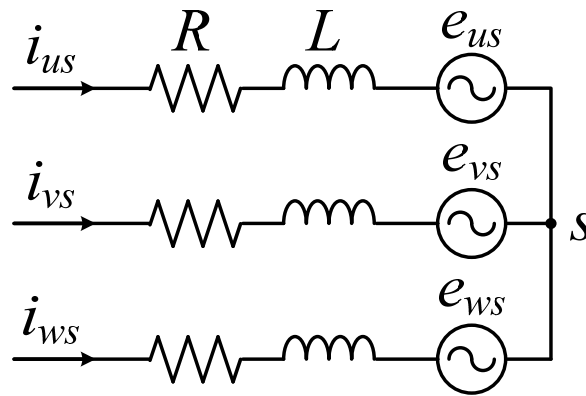


그림 3.5 3상 평형 전기 회로.

MMC 시스템의 출력 상 전압은 다음과 같은  $u, v, w$  상에서의 전압 방정식으로 나타낼 수 있다.

$$\begin{aligned}
v_{us} &= Ri_{us} + L \frac{d}{dt} i_{us} + e_{us} \\
v_{vs} &= Ri_{vs} + L \frac{d}{dt} i_{vs} + e_{vs} \\
v_{ws} &= Ri_{ws} + L \frac{d}{dt} i_{ws} + e_{ws}
\end{aligned} \tag{3.41}$$

한 편, (2.19)에서 볼 수 있듯이 MMC 시스템에서 암 인덕터에 의한 성분이 출력 교류 전압에 영향을 주므로 이를 고려하여 제어기를 설계해야 한다.

MMC의 전압 지령이 실제 합성되는 전압과 같다고 가정하면 (2.25)로부터 다음과 같이 유도할 수 있다.

$$\begin{aligned}
v_{us}^{**} &= v_{us}^* + \frac{1}{2} \left( R_o + L_o \frac{d}{dt} \right) i_{us} = \left( R + \frac{1}{2} R_o \right) i_{us} + \left( L + \frac{1}{2} L_o \right) \frac{d}{dt} i_{us} + e_{us} \\
v_{vs}^{**} &= v_{vs}^* + \frac{1}{2} \left( R_o + L_o \frac{d}{dt} \right) i_{vs} = \left( R + \frac{1}{2} R_o \right) i_{vs} + \left( L + \frac{1}{2} L_o \right) \frac{d}{dt} i_{vs} + e_{vs} \\
v_{ws}^{**} &= v_{ws}^* + \frac{1}{2} \left( R_o + L_o \frac{d}{dt} \right) i_{ws} = \left( R + \frac{1}{2} R_o \right) i_{ws} + \left( L + \frac{1}{2} L_o \right) \frac{d}{dt} i_{ws} + e_{ws}
\end{aligned} \tag{3.42}$$

좌표 변환을 이용하여 전압식 (3.42)를 d-q 동기 좌표계로 변환하면 (3.43)과 같이 나타낼 수 있다.

$$\begin{aligned}
v_{ds}^{e**} &= \left( R + \frac{1}{2} R_o \right) i_{ds}^e + \left( L + \frac{1}{2} L_o \right) \frac{d}{dt} i_{ds}^e - \omega_s \left( L + \frac{1}{2} L_o \right) i_{qs}^e + e_{ds}^e \\
v_{qs}^{e**} &= \left( R + \frac{1}{2} R_o \right) i_{qs}^e + \left( L + \frac{1}{2} L_o \right) \frac{d}{dt} i_{qs}^e + \omega_s \left( L + \frac{1}{2} L_o \right) i_{ds}^e + e_{qs}^e
\end{aligned} \tag{3.43}$$

여기서  $v_{ds}^{e**}$ ,  $v_{qs}^{e**}$  는 MMC에서 만들어 지는 동기 좌표계 d-q 축 전압 지령,  $i_{ds}^e$ ,  $i_{qs}^e$  는 동기 좌표계 d-q 축 전류,  $e_{ds}^e$ ,  $e_{qs}^e$  는 동기 좌표계 d-q 축 역기전력을 나타내고  $\omega_s$  는 부하의 각 주파수를 나타낸다.

만약  $u$ ,  $v$ ,  $w$  상 역기전력이 (3.44)로 표시될 수 있다고 가정하면,  $e_{ds}^e$ ,  $e_{qs}^e$  는

(3.45)와 같다. 여기서  $E$ 는 부하 역기전력의 크기를 의미한다.

$$\begin{aligned} e_{us} &= -E \sin(\omega_s t) \\ e_{vs} &= -E \sin\left(\omega_s t - \frac{2}{3}\pi\right) \\ e_{ws} &= -E \sin\left(\omega_s t + \frac{2}{3}\pi\right) \end{aligned} \quad (3.44)$$

$$\begin{aligned} e_{ds}^e &= 0 \\ e_{qs}^e &= E \end{aligned} \quad (3.45)$$

부하 전류는 동기 d-q 좌표계 상에서의 비례 적분 제어기를 이용하여 제어한다. (3.45)를 행렬과 라플라스 변환을 이용하면 다음과 같이 표현 가능하다.

$$\begin{bmatrix} v_{ds}^{e**} \\ v_{qs}^{e**} \end{bmatrix} = \begin{bmatrix} \left(R + \frac{1}{2}R_o\right) + s\left(L + \frac{1}{2}L_o\right) & -\omega_s\left(L + \frac{1}{2}L_o\right) \\ \omega_s\left(L + \frac{1}{2}L_o\right) & \left(R + \frac{1}{2}R_o\right) + s\left(L + \frac{1}{2}L_o\right) \end{bmatrix} \begin{bmatrix} i_{ds}^e \\ i_{qs}^e \end{bmatrix} + \begin{bmatrix} e_{ds}^e \\ e_{qs}^e \end{bmatrix}. \quad (3.46)$$

비례 적분 제어기를 사용할 때, 전압 지령은 다음과 같이 표현할 수 있다.

$$\begin{aligned} \begin{bmatrix} v_{ds}^{e**} \\ v_{qs}^{e**} \end{bmatrix} &= \begin{bmatrix} K_{pd} + \frac{K_{id}}{s} & 0 \\ 0 & K_{pq} + \frac{K_{iq}}{s} \end{bmatrix} \begin{bmatrix} i_{ds}^{e*} - i_{ds}^e \\ i_{qs}^{e*} - i_{qs}^e \end{bmatrix} + \begin{bmatrix} v_{ds\_ff}^e \\ v_{qs\_ff}^e \end{bmatrix} \\ &= \begin{bmatrix} \left(R + \frac{1}{2}R_o\right) + s\left(L + \frac{1}{2}L_o\right) & -\omega_s\left(L + \frac{1}{2}L_o\right) \\ \omega_s\left(L + \frac{1}{2}L_o\right) & \left(R + \frac{1}{2}R_o\right) + s\left(L + \frac{1}{2}L_o\right) \end{bmatrix} \begin{bmatrix} i_{ds}^e \\ i_{qs}^e \end{bmatrix} + \begin{bmatrix} e_{ds}^e \\ e_{qs}^e \end{bmatrix} \end{aligned} \quad (3.47)$$

여기서  $v_{ds\_ff}^e$ ,  $v_{qs\_ff}^e$ 는 제어기의 전향 보상항을 나타내며 상호 간섭항 및 역기전력 성분을 보상하기 위해 다음과 같이 나타낼 수 있다.

$$\mathbf{v}_{dq_{s\_ff}}^e = \begin{bmatrix} v_{ds\_ff}^e \\ v_{qs\_ff}^e \end{bmatrix} = \begin{bmatrix} 0 & -\omega_s \left( L + \frac{1}{2} L_o \right) \\ \omega_s \left( L + \frac{1}{2} L_o \right) & 0 \end{bmatrix} \begin{bmatrix} i_{ds}^e \\ i_{qs}^e \end{bmatrix} + \begin{bmatrix} e_{ds}^e \\ e_{qs}^e \end{bmatrix}. \quad (3.48)$$

이 때, 비례 이득과 적분 이득을 (3.49)와 같이 설정하면, 폐루프 전달 함수는 (3.50)과 같은 1차 저역 통과 필터(Low Pass Filter; LPF)의 형태로 설계 가능하다.

$$\mathbf{K}_{Pdq} = \begin{bmatrix} K_{pd} & 0 \\ 0 & K_{pd} \end{bmatrix} = \begin{bmatrix} \left( L + \frac{1}{2} L_o \right) \omega_{cc} & 0 \\ 0 & \left( L + \frac{1}{2} L_o \right) \omega_{cc} \end{bmatrix} \quad (3.49)$$

$$\mathbf{K}_{Idq} = \begin{bmatrix} K_{id} & 0 \\ 0 & K_{id} \end{bmatrix} = \begin{bmatrix} \left( R + \frac{1}{2} R_o \right) \omega_{cc} & 0 \\ 0 & \left( R + \frac{1}{2} R_o \right) \omega_{cc} \end{bmatrix}$$

$$\begin{bmatrix} i_{ds}^e \\ i_{qs}^e \end{bmatrix} = \begin{bmatrix} \frac{\omega_{cc}}{s + \omega_{cc}} & 0 \\ 0 & \frac{\omega_{cc}}{s + \omega_{cc}} \end{bmatrix} \begin{bmatrix} i_{ds}^{e*} \\ i_{qs}^{e*} \end{bmatrix}. \quad (3.50)$$

여기서,  $\omega_{cc}$  는 부하 전류 제어기의 차단 주파수이다.

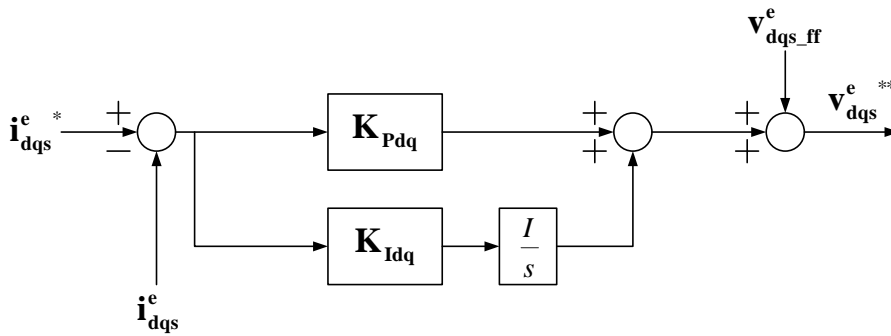


그림 3.6 부하 전류 제어기의 블록도.

그림 3.6에 부하 전류 제어기의 비례 적분 제어 구성도를 도시하였다. 위와 같이 제어를 할 경우, MMC의 암 인덕터에 의한 전압 강하를 고려하여 전압 지령을 만들 수 있다.

## 3.2 전압 합성 방법 및 셀 간 균형 제어

암 캐패시터의 전력 방정식을 이용하여 3.1절에서 논의된 레그 평균 전압 제어기는 전체 셀 캐패시터 전압의 합을 일정하게 유지하게 만들고 암 균형 전압 제어기는 상단 암 캐패시터 전압의 합과 하단 암 캐패시터 전압의 합의 직류 성분을 동일하게 만든다. 하지만 이 같은 제어기는 셀 캐패시터 전압의 합을 기준으로 하기 때문에 각 셀 캐패시터 전압이 일정함을 의미하진 않는다. 본 절에서는 각 셀 캐패시터 전압을 동일하게 유지하기 위한 방법을 소개한다. 이를 셀 간 균형 제어라 명명하며 셀 간 균형 제어는 전압 합성 방법에 따라 그 제어 방법이 달라진다. 이를 분석하기 위해 본 절에서는 하프 브릿지 셀을 이용한 MMC 시스템에 대한 전압 합성 방법 및 셀 간 균형 제어에 대해 다루도록 한다.

### 3.2.1 위상 천이 PWM (phase-shifted PWM; PSPWM)

한 암에  $N$ 개의 셀이 존재하는 MMC시스템은 암 당  $N$  개의 삼각 반송파 (triangular carrier wave)가 필요하다. 그림 3.6에서 볼 수 있듯이, 위상 천이 PWM 방식에서는 모든 삼각 반송파들이 같은 주파수와 같은 첨두 간(peak-to-peak) 크기를 가지지만, 한 암의 셀 간의 반송파는  $2\pi/N$  radian의 위상차이를 가진다. 또한 한 레그 셀 간의 반송파의 위상차는  $\pi/N$  radian이다. 위상 천이

PWM 방식은 각 셀의 합성 전압을 더하여 암 출력 전압을 형성하는 방법이다. 동일한 주파수 및 높이를 갖는 반송파를 사용하기 때문에 같은 전압 지령과 부하 전류에 대해 동일한 암 전류가 셀 캐패시터에 흐르게 된다. 따라서 특정 위상에서 특정 셀 전압이 발산할 가능성이 있으므로, 이러한 발산을 막기 위해 평균 직류 전압을 일정하게 유지시키기 위한 제어기가 셀마다 별도로 필요하다 [97], [98].

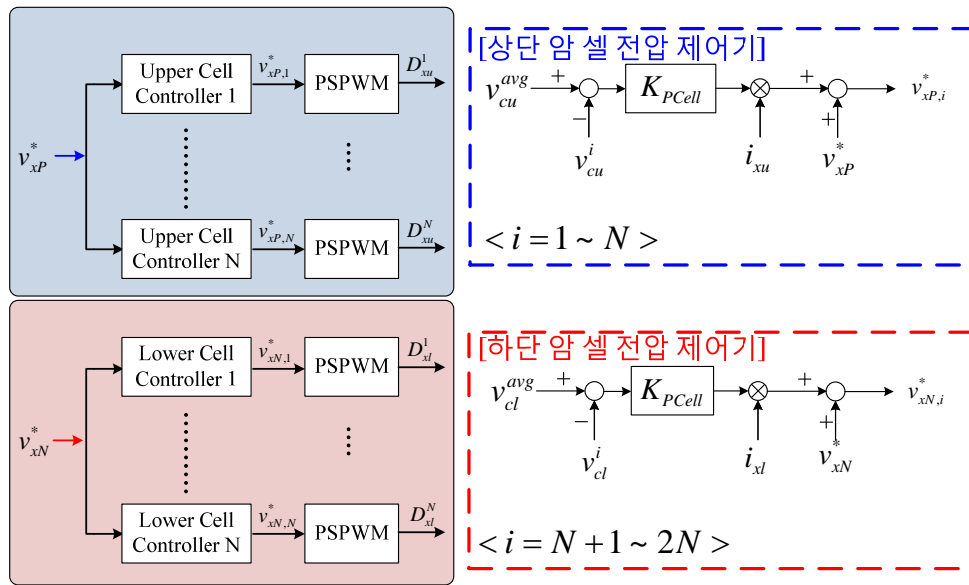


그림 3.7 위상 천이 PWM 사용 시, 개별 셀 간의 전압 균형을 위한 셀 전압 제어기.

그림 3.7은 위상 천이 PWM을 사용할 때, 셀 전압 제어기 및 전압 지령 인가에 대한 제어 블록 다이어그램이다. 셀 간의 전압 균형을 위해 비례 제어를 이용한 개별 셀 제어기가 별도로 사용되며  $D_{xu}^i$ ,  $D_{xl}^i$ 는 각각 상 하단 암  $i$  번째 셀의 통류율을,  $v_{cu}^{avg}$ 는 상단 암 셀 캐패시터 전압의 평균,  $v_{cl}^{avg}$ 는 하단



암 셀 캐패시터 전압의 평균을 의미하며,  $v_{xp,i}^*$ ,  $v_{xn,i}^*$  은 각각 상 하단 암  $i$  번째 셀의 반송파에 인가되는 셀 전압 지령을  $v_{cu}^i$ ,  $v_{cl}^i$  는 각각 상 하단 암  $i$  번째 셀의 전압을 의미한다. 암 전류 방향이 양인 경우 다른 셀의 통류율보다 해당 셀의 통류율이 클수록 캐패시터 충전량이 더 커지고, 암 전류방향이 음인 경우 다른 셀의 통류율보다 작을수록 캐패시터 방전량이 적어지게 된다. 즉, 셀 평균 전압과 셀 전압 값 사이에 오차가 존재할 경우 비례 제어기 이득과 암 전류를 곱해준 값을 암 전압 지령에 더해주면, 각 셀의 전압이 같아지는 방향으로 제어기가 작용하게 된다. 위상 천이 PWM 의 경우, 시스템의 유효 스위칭 주파수는 반송파의 개수만큼 증가하게 되므로, 셀의 개수가 늘어날수록 매우 낮은 전 고조파 왜곡율(Total Harmonic Distortion; THD)을 갖는다. 하지만, 셀의 개수가 늘어날수록 제어기의 부담이 커지게 되며 PWM 동기화 구현에 대한 어려움을 갖는 등의 단점이 존재한다 [98].

### 3.2.2 레벨천이 PWM (level-shifted PWM; LSPWM)

암 당 셀 개수가  $N$ 인 MMC에서 레벨 천이 PWM방식은  $(0, V_{dc}/N)$ 의 크기를 가지는 삼각 반송파를 암 당  $N$ 개를 사용하여 그 반송파 사이의 높이에 차이를 두는 것을 기본으로 하며, 각 삼각 반송파들은 수직적으로 인접하게 배치된다. 레벨 천이 PWM 방식은  $N$  개의 반송파 사이의 위상 차 조합에 따라 모든 반송파가 동상(in-phase)인 PD-PWM(Phase Disposition PWM), 상단 암의 반송파와 하단 암의 반송파가 가 서로 반대 위상을 가지는 POS-PWM(Phase Opposition Disposition PWM) 등으로 나눌 수 있다 [99]. 각 셀은 전압 지령이 각 셀에 해당하는 반송파를 넘어갈 때만 유효 전압을 출력하기 때문에 각각의

셀 캐패시터에 암 전류가 도통되는 구간이 달라지게 되므로 셀 캐패시터 전압 간 불평형이 발생하게 된다. 이로 인해 레벨 천이 PWM 방식을 바로 MMC 시스템에 적용할 수 없다.

따라서 레벨 천이 PWM을 MMC 시스템에 적용할 경우에도 마찬가지로 셀 캐패시터 들의 전압 불평형을 해소하는 방법이 필요하며, 2.2.2에서의 스위칭 상태에 따른 셀 캐패시터 전압의 변화를 이용하여 전압 불평형을 해소할 수 있다. 먼저, 각 셀의 통류율을 계산한 후, 각 암에 존재하는  $N$ 개의 전압을 매 샘플링 마다 측정하여, 정렬(sorting) 알고리즘을 통해 전압의 크기에 따라 순위를 판별 하게 된다. 다음으로 암 전류의 방향에 따라서 계산된 통류율을 각 셀에 적용한다. 암 전류가 양의 방향으로 흐른다면, 캐패시터 전압이 가장 낮은 셀부터 차례로 큰 통류율을 배치하여 캐패시터 전압이 낮은 셀 순서대로 더 큰 충전량을 갖도록 한다. 반대로, 암 전류가 음의 방향으로 흐른다면, 셀의 캐패시터 전압이 높은 셀부터 차례로 큰 통류율을 배치하여 캐패시터 전압이 높은 셀 순서대로 더 큰 방전량을 갖도록 한다. 이런 과정을 통해, 하나의 암의 셀들 간의 상호 전압 불평형을 해소할 수 있다 [100]-[102].

한 암이 최대 출력할 수 있는 전압은 각 셀 캐패시터 전압의 합과 같다. 상 하단 암의 전체 전압 지령은 (2.33), (2.34)와 같고, 이를 전체 암 기준의 통류율로 환산하면 다음과 같다.

$$D_{xP} = \frac{1}{\sum_{k=1}^N v_{cu}^k} \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right). \quad (3.51)$$

$$D_{xN} = \frac{1}{\sum_{k=1}^N v_{cl}^k} \left( \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* \right). \quad (3.52)$$

$D_{xP}$ ,  $D_{xN}$  은 암을 기준으로 했을 경우의 상 하단 암의 통류율로써 0은 한 암의 모든 셀이 꺼진(off) 상태를 뜻하며, 1은 한 암의 모든 셀이 켜진(on) 상태를 뜻하게 된다. 따라서 암 당 셀의 개수가  $N$ 인 MMC에서 한 암의 통류율을 전체 셀 기준의 통류율로 환산하면 다음과 같다.

$$\sum_{k=1}^N D_{xu}^k = N \cdot D_{xP} = \frac{1}{\frac{1}{N} \sum_{k=1}^N v_{cu}^k} \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right) = \frac{1}{v_{cu}^{avg}} \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right). \quad (3.53)$$

$$\sum_{k=1}^N D_{xl}^k = N \cdot D_{xN} = \frac{1}{\frac{1}{N} \sum_{k=1}^N v_{cl}^k} \left( \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* \right) = \frac{1}{v_{cl}^{avg}} \left( \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* \right). \quad (3.54)$$

$D_{xu}^k$ ,  $D_{xl}^k$  는 상 하단 암  $k$  번 째 셀의 통류율을 뜻하며 한 암의 통류율이 1 일 때는 모든 셀이 켜진 상태이므로 모든 셀의 통류율의 합은  $N$ 이며, 한 암의 통류율이 0일 때는 모든 셀의 통류율의 합은 0이며, 통류율 계산을 위해 한 암의 셀 캐패시터 평균 전압이 필요함을 알 수 있다.

한 편, 통류율 계산을 간단히 하기 위해 평균 전압을 계산하지 않는 방법을 사용할 수 있다. 즉, 한 암의 셀 캐패시터 전압의 합이 직류단 전압과 같다는 가정하에서 다음과 같이 간단히 통류율을 구할 수 있다.

$$D_{xP} = \frac{1}{\sum_{k=1}^N v_{cu}^k} \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right) = \frac{1}{V_{dc}} \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right). \quad (3.55)$$

$$D_{xN} = \frac{1}{\sum_{k=1}^N v_{cl}^k} \left( \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* \right) = \frac{1}{V_{dc}} \left( \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* \right). \quad (3.56)$$

$$\sum_{k=1}^N D_{xu}^k = N \cdot D_{xP} = \frac{N}{V_{dc}} \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right) = \frac{N}{2} - N \frac{v_{xn}^*}{V_{dc}} - N \frac{v_{xo}^*}{V_{dc}}. \quad (3.57)$$

$$\sum_{k=1}^N D_{xl}^k = N \cdot D_{xN} = \frac{N}{V_{dc}} \left( \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* \right) = \frac{N}{2} + N \frac{v_{xn}^*}{V_{dc}} - N \frac{v_{xo}^*}{V_{dc}}. \quad (3.58)$$

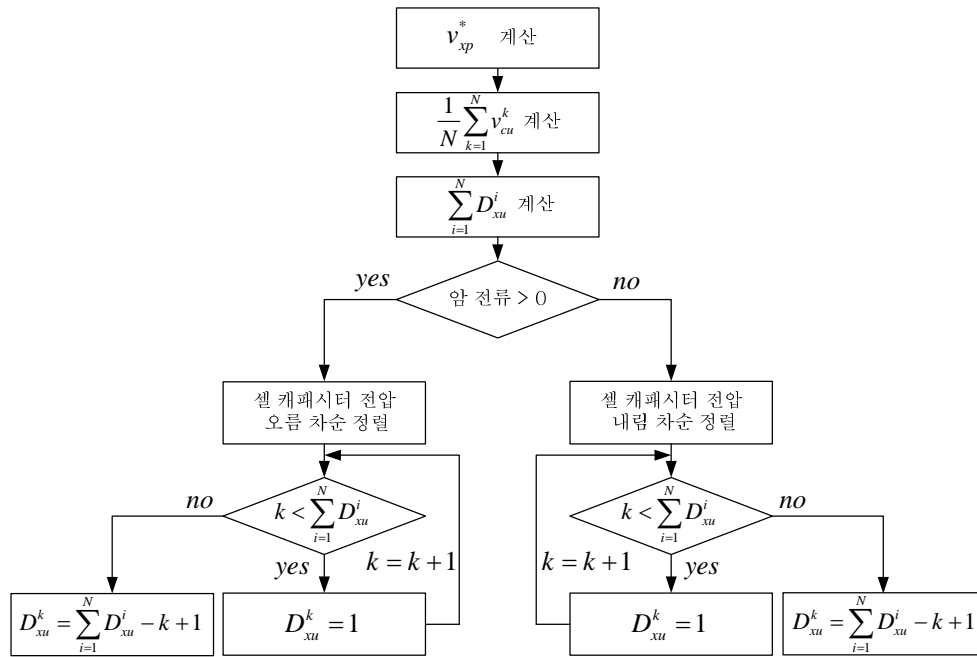


그림 3.8 레벨 천이 PWM 사용 시, 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도.

그림 3.8은 레벨 천이 PWM 사용 시, 상단 암 전압 균형 제어를 위해 사용하는 암 전류 방향에 따른 정렬 및 통류율 배치에 대한 순서도이다. 만약 직류단 전압을 통류율 계산을 위해 사용한다면 암의 셀 캐패시터 평균 전압에 대한 계산은 필요하지 않다.

### 3.2.3 PWM 방법에 따른 선간 전압 고조파 특성 비교

전압 합성을 위한 PWM 방법에 따라 출력 전압은 서로 다른 고조파 스펙트럼을 가지므로 PWM 방법은 고조파 필터 설계에 중요한 고려 요건이 된다. 위상 천이 PWM 방식과 3가지 레벨 천이 PWM 방식으로 총 4개의 방식에 따른 선간 전압 고조파 특성을 비교하기 위해 그림 3.9 ~ 그림 3.12와 같이 암당 셀의 개수가 6인 MMC 시스템의 모의 실험을 수행하였다. 모든 방식에서 출력 전압 변조지수는 0.9, 출력 전압 주파수는 60Hz로 동일하게 설정하였으며,  $f_{cr}^P$  는 상단 암의 반송파,  $f_{cr}^N$  은 하단 암의 반송파를 의미한다.

$N+1$  레벨 컨버터에서 위상 천이 PWM 방식에서의 각 스위칭 소자의 스위칭 주파수,  $f_{sw,device}$ , 는 반송파 주파수,  $f_{cr}$ , 와 같다. 이 때, 전체 시스템의 유효 스위칭 주파수,  $f_{sw,eff}$ , 는 다음과 같다.

$$f_{sw,eff} = N \cdot f_{sw,device} \cdot \quad (3.59)$$

또한 레벨 천이 PWM 방식에서 유효 스위칭 주파수는 반송파 주파수와 동일하므로, 위상 천이 PWM 방식과 동일한 유효 스위칭 주파수를 갖기 위한 레벨 천이 PWM 방식의 반송파 주파수는 다음과 같다.

$$f_{cr} = N \cdot f_{sw,device} \cdot \quad (3.60)$$

따라서, 모의실험에서는 같은 유효 스위칭 주파수를 가지는 위상 천이 PWM과 레벨 천이 PWM에서  $f_{sw,device}$  가 같도록 서로 다른 반송파 주파수를 설정하였다. 즉, 레벨 천이 PWM 방식의 반송파 주파수는 레벨 천이 PWM 방식보다  $N$  배 높은 주파수를 갖는다.

암 공통 전압을 무시하는 경우에, 상단 및 하단 암의 전압 지령은 서로 180

도 위상차이를 가지고 있고, 각 암의 전압 지령을 반송파와 비교한 후, 극 전압을 합성한다. 또한, 각 암의 지령의 합은 직류단 전압인  $V_{dc}$  와 같다. 위상 천이 PWM과 PD-PWM 방식은 상·하단 암의 합을 순시적으로  $V_{dc}$  로 합성하지 않고, 평균적으로  $V_{dc}$  를 합성하게 된다. 이러한 이유로 위상 천이 PWM과 PD-PWM 의 경우, 그 유효 스위칭 주파수 및 전체 레벨 수는 POD-PWM과 APOD-PWM보다 2배 높게 나타난다.

일반적인 경우, PD-PWM 방식이 출력 전압의 고조파 특성 면에서 가장 우수하다고 알려져 있다 [99]. 모의 실험 결과에서 볼 수 있듯이 이는 MMC에서도 암 전압 합성을 위해서는 출력 선간 전압의 고조파 측면에서 PD-PWM 방식이 유리하다.

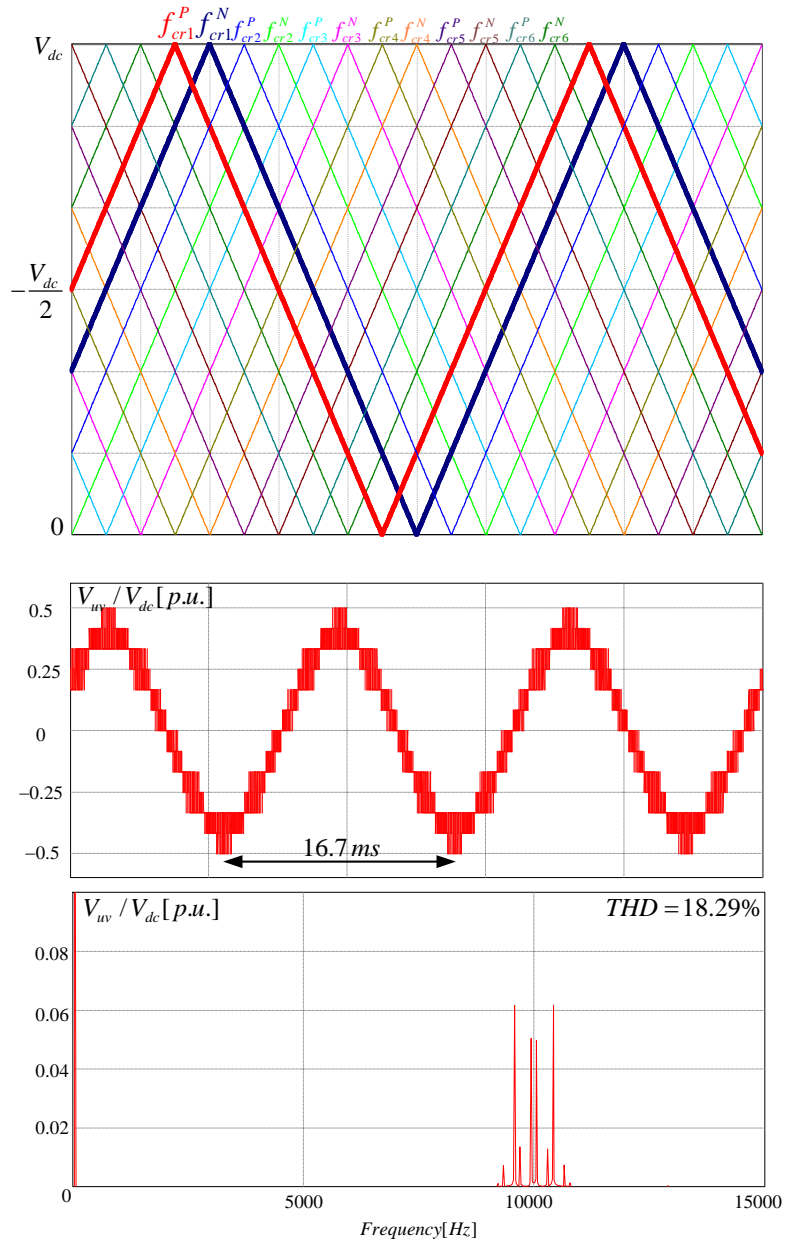


그림 3.9 위상천이 PWM의 삼각 반송파와 출력 선간 전압 및 주파수 스펙트럼.

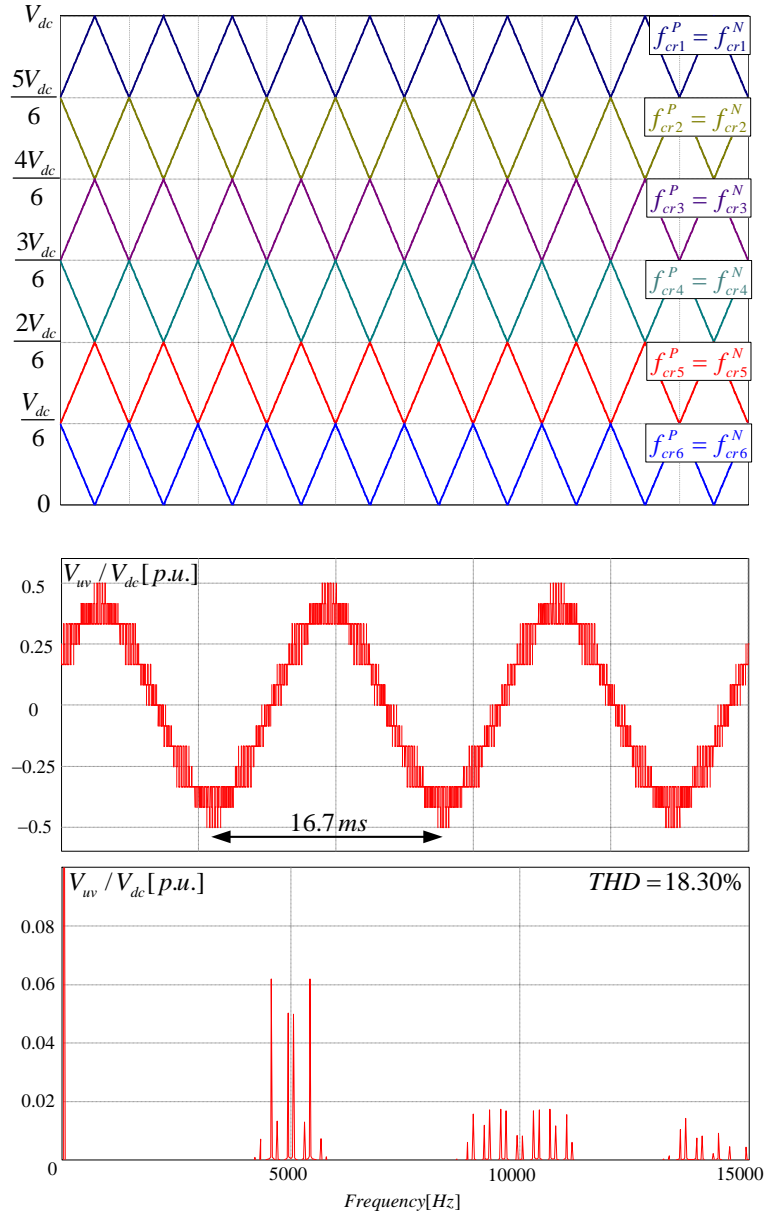


그림 3.10 APOD-PWM의 삼각 반송파와 출력 선간 전압 및 주파수 스펙트럼.



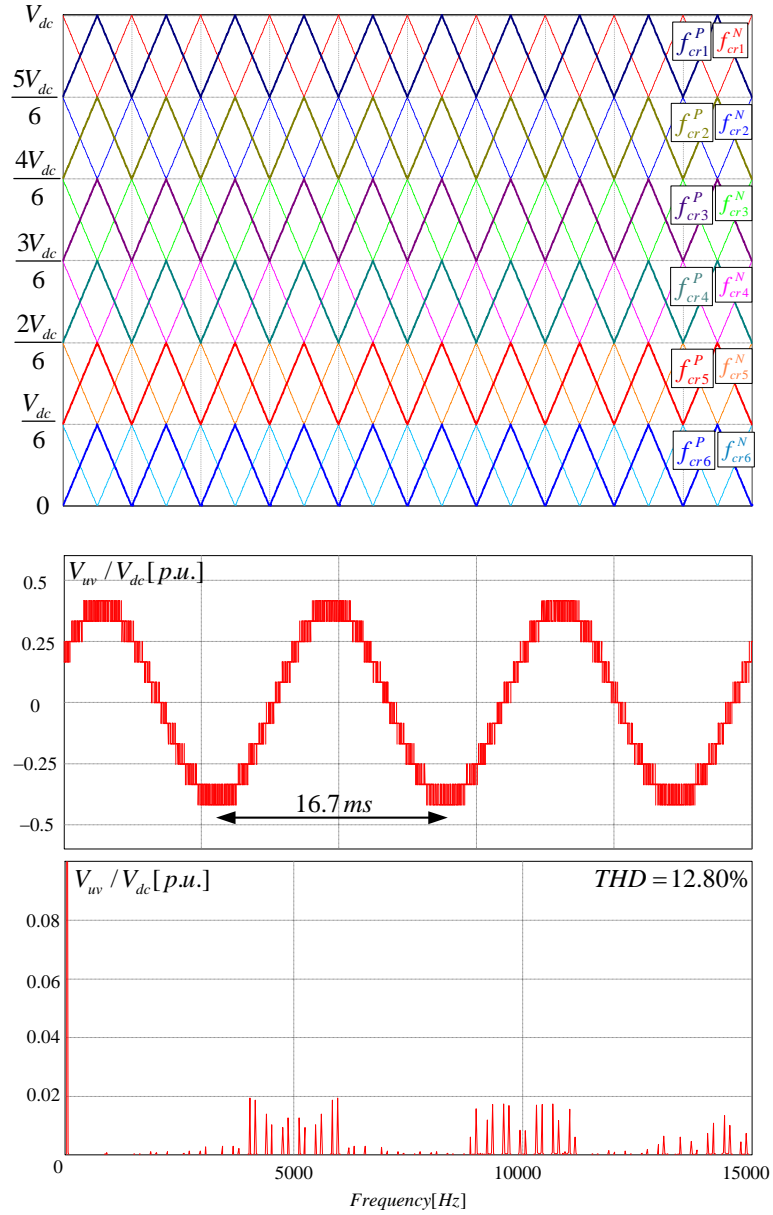


그림 3.11 POD-PWM의 삼각 반송파와 출력 선간 전압 및 주파수 스펙트럼.

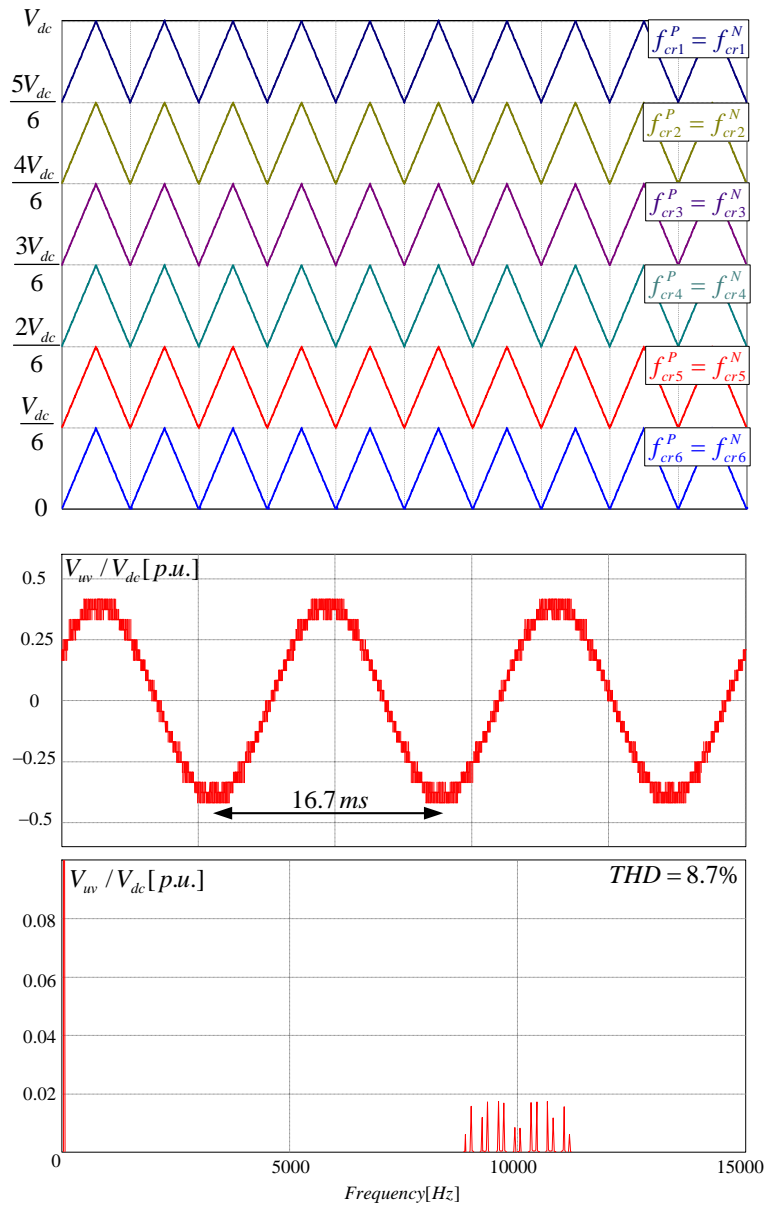


그림 3.12 PD-PWM의 삼각 반송파와 출력 선간 전압 및 주파수 스펙트럼.

### 3.3 셀 캐패시터 전압 맥동 저감 제어

순환 전류에 직류 성분 이외의 다른 고조파 성분이 존재 할 경우 캐패시터 전압 맥동에 영향을 주게 되는데, 참고 문헌 [103]에서는 어떠한 주파수 성분이 전압 맥동 감소 효과를 가져오는 지에 대한 연구가 진행되었으며, 전압 맥동 감소를 위한 순환 전류 주입에는 짝수 배 고조파가 선호된다 [103]. 한편, MMC에서 셀 캐패시터 전류는 암 전류와 스위칭 함수에 의해 결정되므로 셀 캐패시터 전압 맥동은 동작 주파수에 반비례하고 출력 전류에 비례한다. 이는 낮은 주파수에서 시스템이 동작할 시, 각 셀 캐패시터 전압 맥동이 매우 커짐을 의미한다. 이를 위해 3.1.3에서 언급한 육상 전압을 이용하여 상 하단 암간의 전력 차이를 보상할 경우, 셀 캐패시터 전압 맥동 저감 제어가 가능하다. 본 절에서는 셀 캐패시터 전압 맥동 저감을 위해 사용되는 2고조파 순환 전류 주입 방식과 육상 전압 주입 방식을 비교하여 HVDC 시스템에 적용 가능한 전압 맥동 저감 방법에 대해 알아본다.

#### 3.3.1 2고조파 순환 전류 주입을 통한 전압 맥동 저감 제어

순환 전류가 직류로 제어 될 경우, 암 인덕터의 내부 저항을 무시한다면, 인덕터 양단에 걸리는 전압은 0으로 가정 할 수 있으므로, (3.7)로부터 상단 암 순시 전력은 (3.29)로 표현 될 수 있다.

$$\begin{aligned}
 P_{xP} &= \frac{V_{dc}}{2} i_{xo} - \frac{1}{2} v_{xn}^* i_{xs} - v_{xo}^* i_{xo} + \frac{V_{dc}}{4} i_{xs} - v_{xn}^* i_{xo} - \frac{1}{2} v_{xo}^* i_{xs} \\
 &\simeq \frac{V_{dc}}{2} i_{xo} - \frac{1}{2} v_{xn}^* i_{xs} + \frac{V_{dc}}{4} i_{xs} - v_{xn}^{**} i_{xo}
 \end{aligned} \tag{3.61}$$

$$\begin{aligned} v_{xn}^* &= V_m \cos \omega_s t \\ i_{xs} &= I_m \cos(\omega_s t - \phi) \end{aligned} \quad (3.62)$$

식 (3.30)과 같이 극 전압 지령과 상 전류를 표현할 경우, 입출력의 에너지 평형을 위해 순환 전류가 (3.14)와 같이 직류로 제어된다.

$$i_{xo} = \frac{V_m I_m \cos \phi}{2V_{dc}}. \quad (3.63)$$

여기서 (3.61)에 (3.63)을 대입하면 상단 암 캐패시터 전력은 (3.64)와 같다. 이 경우 상단 암 캐패시터 전력에 직류 성분은 존재하지 않기 때문에, 이는 캐패시터 에너지의 기본 파 한 주기 평균에 변화가 없음을 의미한다. 위 과정을 하단 암에도 적용하면, 하단 암 순시 전력은 (3.65)와 같다.

$$P_{xP} = -\frac{1}{4}V_m I_m \cos(2\omega_s t - \phi) + \frac{1}{4}V_{dc} I_m \cos(\omega_s t - \phi) - \frac{V_m^2 I_m}{2V_{dc}} \cos \phi \cos \omega_s t. \quad (3.64)$$

$$P_{xN} = -\frac{1}{4}V_m I_m \cos(2\omega_s t - \phi) - \frac{1}{4}V_{dc} I_m \cos(\omega_s t - \phi) + \frac{V_m^2 I_m}{2V_{dc}} \cos \phi \cos \omega_s t. \quad (3.65)$$

전압 변조 지수를 (3.66)과 같이 정의할 때, 상 하단 암의 순시 전력을 나타내면 (3.67), (3.68)과 같다.

$$MI = \frac{V_m}{V_{dc}/2}. \quad (3.66)$$

$$P_{xP} = \frac{V_{dc} I_m}{4} \left\{ -\frac{MI}{2} \cos(2\omega_s t - \phi) + \cos(\omega_s t - \phi) - \frac{MI^2}{2} \cos \phi \cos \omega_s t \right\}. \quad (3.67)$$

$$P_{xN} = \frac{V_{dc} I_m}{4} \left\{ -\frac{MI}{2} \cos(2\omega_s t - \phi) - \cos(\omega_s t - \phi) + \frac{MI^2}{2} \cos \phi \cos \omega_s t \right\}. \quad (3.68)$$

상 하단 암의 순시 전력을 적분한 값, 즉 상 하단 암의 에너지 맥동은 다음과 같다.

$$E_{xP} = \frac{V_{dc} I_m}{4\omega} \left\{ -\frac{MI}{4} \sin(2\omega_s t - \phi) + \sin(\omega_s t - \phi) - \frac{MI^2}{2} \cos\phi \sin\omega_s t \right\}. \quad (3.69)$$

$$E_{xN} = \frac{V_{dc} I_m}{4\omega_s} \left\{ -\frac{MI}{4} \sin(2\omega_s t - \phi) - \sin(\omega_s t - \phi) + \frac{MI^2}{2} \cos\phi \sin\omega_s t \right\}. \quad (3.70)$$

만약 셀 균형 제어가 완벽하다면 모든 셀의 전압이 동등하므로, 각 셀의 에너지 맥동은 (3.69), (3.70)을  $N$  등분한 값과 같다.

식 (3.69)과 (3.70) 으로부터, 암의 에너지 맥동 성분은 운전 주파수에 반비례하며 출력 상 전류 크기, 직류단 전압에 비례한다는 것을 알 수 있고, 그 맥동 주파수는 기본파와 2고조파로 나타남을 확인할 수 있다. 즉, 운전 주파수가 낮고 출력 상 전류가 커질수록 캐패시터의 전압 맥동은 커질 것임을 알 수 있다.

상 하단 암의 순시 전력은 다음과 같이 상 하단 암의 합과 차로 표현할 수 있다.

$$P_{xP} = \frac{P_{leg}}{2} + \frac{P_{diff}}{2}. \quad (3.71)$$

$$P_{xN} = \frac{P_{leg}}{2} - \frac{P_{diff}}{2}. \quad (3.72)$$

위 식에서 알 수 있듯이, 상 하단 암 전력의 합, 즉 전체 레그 전력은 각 암에 동일한 위상으로 존재하고, 상 하단 암 전력의 차는 각 암에 반대의 위상으로 존재함을 알 수 있다. 즉 전체 레그 전력을 0으로 만든다면 각 암의 전력 맥동이 동시에 감소함을 알 수 있다. 이는 (3.67), (3.68)과 같이 상 하단 암 전력 맥동의 정상 상태 분석을 통해서도 확인할 수 있는데, 순환 전류를 직류로 제어 할 경우, 단상 전력 2고조파 성분이 동일한 위상으로 각 암에 존재함을 확인할 수 있다. 이러한 단상 전력 2고조파 성분을 보상해 주어 셀 캐패시

터의 2고조파 전압 맥동을 줄이는 방법이 제안되었다 [104]. 즉, (3.9)의 레그 전력 성분을 0으로 만드는 방법으로 그 때의 순환 전류는 (3.12)와 같다. 이를 다시 쓰면 다음과 같이 나타낼 수 있다.

$$i_{x0} = \frac{V_{xm}^* i_{xs}}{V_{dc}} = i_{x0}^{DC} + i_{x0}^{2\omega} = \frac{V_m I_m}{2V_{dc}} \cos \phi + \frac{V_m I_m}{2V_{dc}} \cos(2\omega_s t - \phi). \quad (3.73)$$

암 공통 전압에 의한 영향은 상대적으로 작기 때문에 이를 무시할 때, 레그 전력과 상 하단 암의 전력 차는 다음과 같다.

$$P_{leg}^x = 0. \quad (3.74)$$

$$P_{diff}^x = \frac{1}{2} V_{dc} I_m \cos(\omega_s t - \phi) - \frac{V_m^2 I_m}{V_{dc}} \cos \omega_s t \cos \phi - \frac{V_m^2 I_m}{2V_{dc}} \cos(\omega_s t - \phi) - \frac{V_m^2 I_m}{2V_{dc}} \cos(3\omega_s t - \phi). \quad (3.75)$$

이 때, 상 하단 암 캐패시터 전력을 전압 변조 지수로 표현하면 다음과 같다.

$$P_{xP} = \frac{V_{dc} I_m}{4} \left( \begin{array}{l} \cos(\omega_s t - \phi) - \frac{MI^2}{2} \cos \omega_s t \cos \phi \\ -\frac{MI^2}{4} \cos(\omega_s t - \phi) - \frac{MI^2}{4} \cos(3\omega_s t - \phi) \end{array} \right). \quad (3.76)$$

$$P_{xN} = \frac{V_{dc} I_m}{4} \left( \begin{array}{l} -\cos(\omega_s t - \phi) + \frac{MI^2}{2} \cos \omega_s t \cos \phi \\ +\frac{MI^2}{4} \cos(\omega_s t - \phi) + \frac{MI^2}{4} \cos(3\omega_s t - \phi) \end{array} \right). \quad (3.77)$$

상 하단 암의 순시 전력을 적분한 값, 즉 상 하단 암의 에너지 맥동은 다음과 같다.

$$E_{xP} = \frac{V_{dc} I_m}{4\omega_s} \left( \begin{array}{c} \sin(\omega_s t - \phi) - \frac{MI^2}{2} \sin \omega_s t \cos \phi \\ -\frac{MI^2}{4} \sin(\omega_s t - \phi) - \frac{MI^2}{12} \sin(3\omega_s t - \phi) \end{array} \right). \quad (3.78)$$

$$E_{xN} = \frac{V_{dc} I_m}{4\omega_s} \left( \begin{array}{c} -\sin(\omega_s t - \phi) + \frac{MI^2}{2} \sin \omega_s t \cos \phi \\ +\frac{MI^2}{4} \sin(\omega_s t - \phi) + \frac{MI^2}{12} \sin(3\omega_s t - \phi) \end{array} \right). \quad (3.79)$$

2고조파 순환 전류를 주입할 시, 셀 캐패시터 전압 맥동을 최소화 하는 최적(optimal) 의 2고조파 순환 전류는 단상 전력을 보상해주는 (3.73)에서의 값이 아닌 다른 크기의 성분이다 [89]. 참고 문헌 [89]에서는 셀 캐패시터 전압 맥동을 최소화 하는 준최적(suboptimal)의 2고조파 전류 주입 방법을 제안하였는데 실제 최적2고조파 전류 성분과 비교하여 그 유사함을 보였다. 이러한 준최적 2고조파 순환 전류는 다음과 같이 단상 전력을 보상해주는 2고조파 전류와 동일한 위상을 가지며 그 크기는 약 1.7배이다.

$$\begin{aligned} i_{xo} &= \frac{v_{xn}^* i_{xs}}{V_{dc}} = i_{xo}^{DC} + i_{xo}^{2\omega} = \frac{V_m I_m}{2V_{dc}} \cos \phi + 1.7 \frac{V_m I_m}{2V_{dc}} \cos(2\omega_s t - \phi) \\ &= \frac{I_m}{4} MI \cos \phi + 1.7 \frac{I_m}{4} MI \cos(2\omega_s t - \phi) \end{aligned} \quad (3.80)$$

식 (3.80)에서 2고조파 순환 전류 성분을 단상 전력 보상 전류의  $k$ 배라 가정하고, 암 공통 전압에 의한 영향을 무시할 때, 레그 전력과 상 하단 암의 전력차는 다음과 같다.

$$P_{leg}^x = (k-1) \frac{V_m I_m}{2} \cos(2\omega_s t - \phi). \quad (3.81)$$

$$\begin{aligned}
P_{diff}^x &= \frac{V_{dc} I_m}{2} \cos(\omega_s t - \phi) - \frac{V_m^2 I_m}{V_{dc}} \cos \phi \cos \omega_s t \\
&- k \frac{V_m^2 I_m}{2V_{dc}} \cos(\omega_s t - \phi) - k \frac{V_m^2 I_m}{2V_{dc}} \cos(3\omega_s t - \phi)
\end{aligned} \tag{3.82}$$

이 때, 상 하단 암 캐패시터 전력을 전압 변조 지수로 표현하면 다음과 같다.

$$P_{xP} = \frac{V_{dc} I_m}{4} \left( \begin{array}{l} \frac{MI}{2} (k-1) \cos(2\omega_s t - \phi) + \cos(\omega_s t - \phi) - \frac{MI^2}{2} \cos \phi \cos \omega_s t \\ -k \frac{MI^2}{4} \cos(\omega_s t - \phi) - k \frac{MI^2}{4} \cos(3\omega_s t - \phi) \end{array} \right). \tag{3.83}$$

$$P_{xN} = \frac{V_{dc} I_m}{4} \left( \begin{array}{l} \frac{MI}{2} (k-1) \cos(2\omega_s t - \phi) - \cos(\omega_s t - \phi) + \frac{MI^2}{2} \cos \phi \cos \omega_s t \\ +k \frac{MI^2}{4} \cos(\omega_s t - \phi) + k \frac{MI^2}{4} \cos(3\omega_s t - \phi) \end{array} \right). \tag{3.84}$$

상 하단 암의 순시 전력을 적분한 값, 즉 상 하단 암의 에너지 맥동은 다음과 같다.

$$E_{xP} = \frac{V_{dc} I_m}{4\omega_s} \left( \begin{array}{l} \frac{MI}{4} (k-1) \sin(2\omega_s t - \phi) + \sin(\omega_s t - \phi) - \frac{MI^2}{2} \cos \phi \sin \omega_s t \\ -k \frac{MI^2}{4} \sin(\omega_s t - \phi) - k \frac{MI^2}{12} \sin(3\omega_s t - \phi) \end{array} \right). \tag{3.85}$$

$$E_{xN} = \frac{V_{dc} I_m}{4\omega_s} \left( \begin{array}{l} \frac{MI}{4} (k-1) \sin(2\omega_s t - \phi) - \sin(\omega_s t - \phi) + \frac{MI^2}{2} \cos \phi \sin \omega_s t \\ +k \frac{MI^2}{4} \sin(\omega_s t - \phi) + k \frac{MI^2}{12} \sin(3\omega_s t - \phi) \end{array} \right). \tag{3.86}$$

위 식에서  $k$ 의 값 0 은 순환 전류 직류 제어, 1은 단상 전력 보상, 1.7은 준 최적 2고조파 순환 전류 주입을 의미한다.

각 방법을 비교하기 위해 에너지 맥동을  $\frac{V_{dc} I_m}{4\omega_s}$  로 나눈 정규화(normalization)



시킨 값을 다음과 같이 정의하였다.

$$\begin{aligned}
 U_{xP} &= E_{xP} \frac{4\omega_s}{V_{dc} I_m} \\
 U_{xN} &= E_{xN} \frac{4\omega_s}{V_{dc} I_m}
 \end{aligned}
 \tag{3.87}$$

2고조파 전류 주입을 하지 않을 때, 즉 순환 전류를 직류로 제어했을 때와 단상 전력을 보상했을 경우, 그리고 준최적 2고조파 순환 전류 주입 시 전압 변조 지수와 출력 상전압과 상전류의 위상차에 따른  $U_{xP}$ 의 최대 최소값의 차이를 그림 3.13에 각각 도시하였다. 또한 각 방법에 사용되는 2고조파 전류의 크기를 상전류 크기  $I_m$ 에 대해 정규화(normalization)시켜 그림 3.14에 도시하였다.

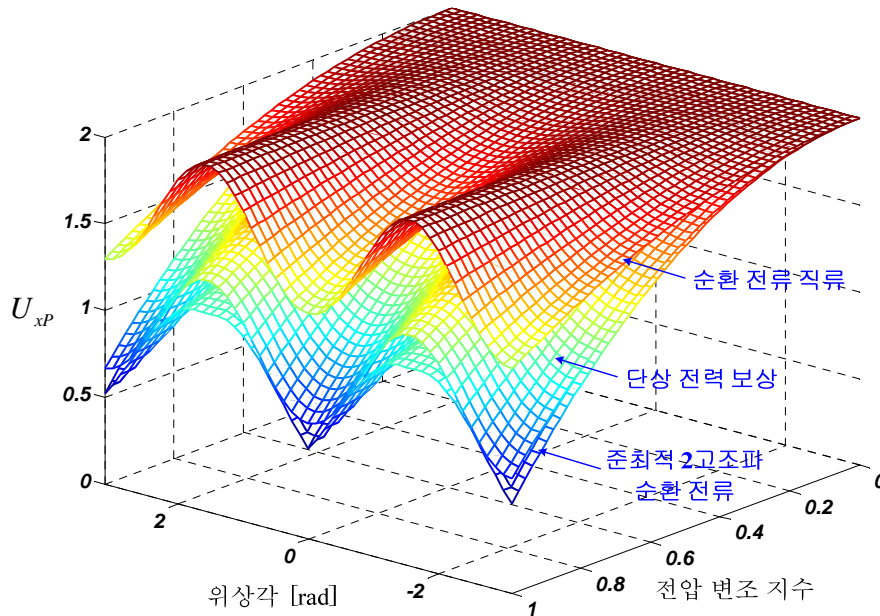


그림 3.13 2 고조파 순환 전류 주입 시, 전압 변조 지수와 위상각에 따른 정규화된 에너지 맥동  $U_{xP}$

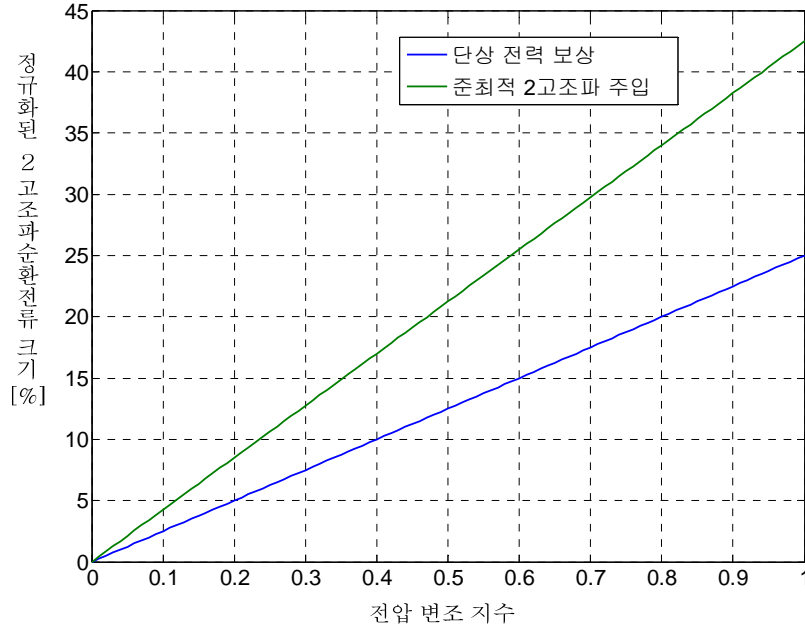


그림 3.14 전압 변조 지수에 따른 정규화된 2고조파 순환 전류 크기.

그림 3.13에서 볼 수 있듯이 준최적 2고조파 순환 전류 주입 시, 에너지 맥동이 가장 작은 것을 확인할 수 있다.

전압 변조 지수가 1이고 전압 전류 간 위상차가 0 rad 일 때,  $k$ 를 0 ~ 2까지 변화시키며 그에 따른  $U_{xp}$ 의 최대 최소값의 차이와 그 때 사용되는 2고조파 순환 전류를 정규화시켜 그림 3.15에 도시하였다. 단상 전력 보상( $k = 1$ )의 경우 순환 전류를 직류로 제어 할 때( $k = 0$ ) 보다 최대 49%까지 에너지 맥동이 감소하고 정격 전류의 25% 크기의 2고조파 순환 전류가 사용된다. 또한 준최적 2고조파 순환 전류 주입( $k = 1.7$ ) 시 순환 전류 직류 제어 시보다 최대 60%까지 에너지 맥동이 감소하고 정격 전류의 42.5% 크기의 2 고조파 순환 전류가 사용된다.

그림 3.15에서 확인할 수 있듯이  $k$ 를 조절할 경우 캐패시터 전압 맥동의 크기를 조절할 수 있다. 이는 전도 손실을 고려하여 2고조파 순환 전류의 크기를 적절히 설정하여 주입할 경우, 셀 캐패시터의 용량을 최적화할 수 있다는 것을 의미하며, HVDC 시스템 설계에 매우 중요한 고려 요소가 될 수 있다. 이러한 손실을 고려한 셀 캐패시터 용량 설계는 6장에서 자세히 설명한다.

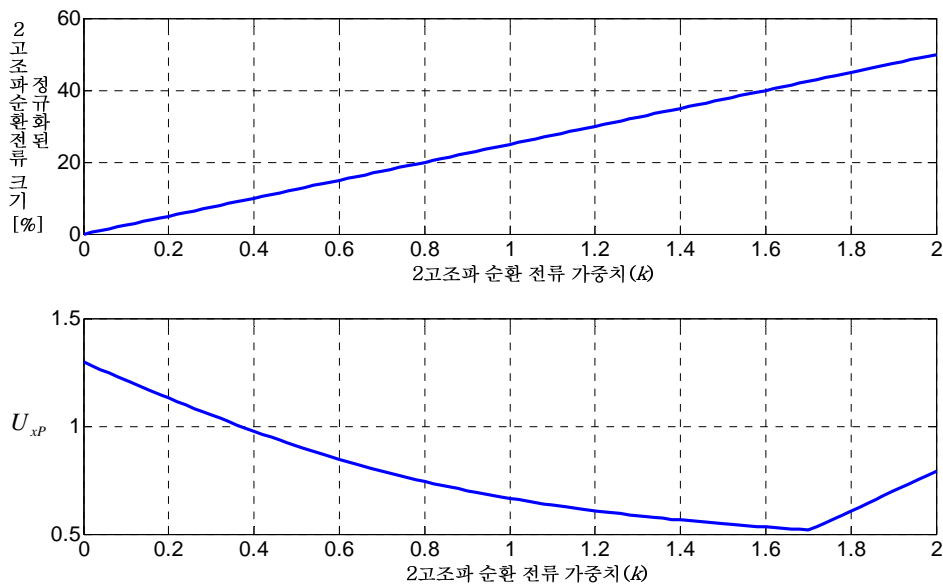


그림 3.15 2고조파 순환 전류 가중치에 따른 정규화된 2고조파 순환 전류 크기 및 정규화된 에너지 맥동  $U_{xp}$ .

2고조파 순환 전류 가중치  $k$ 에 의해 조절되는 순환 전류는 (3.88)과 같다.

$$i_{xo} = i_{xo}^{DC} + i_{xo}^{2\omega} = \frac{V_m I_m}{2V_{dc}} \cos \phi + k \frac{V_m I_m}{2V_{dc}} \cos(2\omega_s t - \phi). \quad (3.88)$$

이러한 순환 전류는 3.1.2절에서 제안한 레그 평균 전압 제어기의 전력 전향

보상항을 조절함으로써 제어 가능하다. 순환 전류의 직류 성분은  $\frac{V_m I_m}{2V_{dc}} \cos \phi$  이

고 이는 (3.24)와 같다. 즉, 순환 전류의 직류 성분은 (3.89)와 같다.

$$i_{xo}^{DC} = \frac{1}{3V_{dc}} (v_{un}^* i_{as} + v_{vn}^* i_{bs} + v_{wn}^* i_{cs}). \quad (3.89)$$

또한,  $i_{xo}^{2\omega}$  는 단상 전력 성분과 같은 위상을 갖게 되므로 (3.90)과 같이 계산할 수 있다.

$$i_{xo}^{2\omega} = k \left( \frac{v_{xn}^* i_{xs}}{V_{dc}} - i_{xo}^{DC} \right) = k \frac{V_m I_m}{2V_{dc}} \cos(2\omega_s t - \phi). \quad (3.90)$$

따라서, 2고조파 순환 전류를 주입하기 위해서 전력 전향 보상항은 (3.91)과 같이 설정할 수 있다.

$$P_{leg}^{ff} = k \left( v_{xn}^* i_{xs} - \frac{1}{3} (v_{un}^* i_{as} + v_{vn}^* i_{bs} + v_{wn}^* i_{cs}) \right) + \frac{1}{3} (v_{un}^* i_{as} + v_{vn}^* i_{bs} + v_{wn}^* i_{cs}). \quad (3.91)$$

이 때, 순환 전류 지령은 직류와 2고조파 성분을 갖게 되며, 비례 공진 제어기로 설계된 순환 전류 제어기에 의해 순환 전류는 직류와 2고조파 성분을 갖게 된다.

### 3.3.2 고주파 윗셋 전압 및 순환 전류 주입

3.1.3절에서 상 하단 암의 전력차  $P_{diff}$  가 직류 성분을 가질 경우, 윗셋 전압  $v_{sn}^*$  을 이용하여 그 직류 성분을 보상할 수 있음을 언급하였다. 윗셋 전압을 포함한 레그 전력과 상 하단 암의 전력차를 암 공통 전압을 무시하면 다음과 같이 나타낼 수 있다.

$$P_{leg}^x \approx V_{dc} i_{xo} - v_{xs}^{**} i_{xs} - v_{sn}^* i_{xs}. \quad (3.92)$$

$$P_{diff}^x \approx 0.5V_{dc}i_{xs} - 2v_{xs}^{**}i_{xo} - 2v_{sn}^*i_{xo}. \quad (3.93)$$

3.2.1 절에서 언급했듯이  $P_{leg}^x$  는 단상 전력 보상을 이용하여 그 값을 0으로 만들 수 있다. 단상 전력뿐 아니라 윗셋 전압에 의해 만들어지는 전력 또한 보상하기 위해 순환 전류는 다음과 같이 정의된다.

$$i_{xo} = \frac{v_{xs}^{**}i_{xs} + v_{sn}^*i_{xs}}{V_{dc}}. \quad (3.94)$$

식 (3.93)의 오른쪽 첫 번째 항인  $0.5V_{dc}i_{xs}$  은 기본 파 성분을 가진다. 따라서, 만약 운전 주파수가 0이거나 낮을 경우, 해당 항으로 인해 암 간 전력 차가 직류 성분을 갖거나 매우 큰 맥동 성분을 갖게 되며 이는 전체 시스템을 불안정하게 만드는 원인이 된다. 따라서 해당 항을 소거시켜 주기 위해서 적절한 제어 요소가 필요하다. 하지만, 우측 두 번째 항  $2v_{xs}^{**}i_{xo}$  은 이미 상 전류를 제어하기 위한 전압이 정해져 있으므로, 이 항들을 이용하여 보상하는 것은 불가능하다. 한 편, 우측 세 번째 항  $2v_{sn}^*i_{xo}$  에서 윗셋 전압은 선간 전압에 영향을 미치지 않으므로 별도의 제어 변수로 볼 수 있다. 하지만 윗셋 전압은 각 상 전류 및 상 전압 지령에 독립적으로 존재해야 하고, 이미 순환 전류를 (3.94)와 같이 레그 전력을 보상하기 위해 사용하였으므로, 이와는 별도로 독립적인 주파수 성분을 갖는 순환 전류를 이용해야 한다. 또한, 윗셋 전압에 의해 생기는 셀 캐패시터 전압 맥동을 최소화하기 위해 윗셋 전압은 고주파로 주입하는 것이 바람직하다. 결론적으로  $2v_{sn}^*i_{xo}$  에서 고주파 성분들의 곱을 통해 저주파 성분을 갖는 암 간 전력 차를 소거하는 것이 캐패시터 전압 맥동 저감 제어 요점이며, 이 같은 방법을 이용하여 전동기의 기동 또는 저속 운전을 위한 연구가 지속적으로 진행되어왔다 [105]-[109]. 고주파 윗셋 전압 및 순환 전

류 주입의 형태에 따라서 정현파 윗셋 주입 방법 [105], [106], [108]과 구형파 윗셋 전압 주입 방법 [107], [109] 로 나눌 수 있다. 동일한 마루(peak)값을 갖는 윗셋 전압을 사용한다면 구형파 윗셋 전압은 그 기본파 성분이 정현파보다  $\sqrt{2}$  배 더 크고, 구형파 순환 전류 역시 마찬가지이므로 이론적으로 구형파 윗셋 전압 주입 시에는 정현파 윗셋 전압의 경우보다 순환 전류의 크기가  $1/2(= (1/\sqrt{2})^2)$ 로 줄어드는 효과를 볼 수 있다 [107], [109].

하지만 이와 같은 방법은 윗셋 전압의 크기가 커질수록, 즉 전압 변조 지수가 낮아서 전압 여유분(margin)이 클 경우, 캐패시터 전압 맥동 저감을 위해 주입되는 고주파 순환 전류의 크기가 작아지는데, HVDC 시스템의 경우와 같이 전압 변조 지수가 높은 경우에 적용하기는 힘들다. 본 논문에서는 분석의 용이함을 위해 정현파 윗셋 전압 주입의 경우에 대해 논한다.

순환 전류를 다음과 같이 저주파 성분과 고주파 성분으로 분리하면 다음 식과 같이 쓸 수 있고 윗셋 전압은 고주파 전압으로 표기할 수 있다.

$$i_{xo} = \tilde{i}_{xo} + \hat{i}_{xo} \quad (3.95)$$

$$v_{sn}^* = \hat{v}_{sn} \quad (3.96)$$

여기서 “~”는 해당 물리량의 저주파 성분을 “^”는 고주파 성분을 의미한다. 레그 전력과 상 하단 압 전력 차를 다시 쓰면 각각 (3.97), (3.98)과 같다.

$$P_{leg}^x = P_{xP} + P_{xN} \approx V_{dc} \tilde{i}_{xo} + V_{dc} \hat{i}_{xo} - v_{xs}^{**} i_{xs} - \hat{v}_{sn} i_{xs} \quad (3.97)$$

$$P_{diff}^x = P_{xP} - P_{xN} \approx 0.5V_{dc} i_{xs} - 2v_{xs}^{**} \tilde{i}_{xo} - 2v_{xs}^{**} \hat{i}_{xo} - 2\hat{v}_{sn} \tilde{i}_{xo} - 2\hat{v}_{sn} \hat{i}_{xo} \quad (3.98)$$

레그 전력 중, 고주파 전력 맥동은 캐패시터 전압 변화에 크게 영향을 미치지 않으므로 저주파 전력 맥동만 고려해보면 (3.99)와 같다.

$$P_{leg}^x \Big|_{low\ freq.} = V_{dc} \tilde{i}_{xo} - v_{xs}^{**} i_{xs}. \quad (3.99)$$

저주파 전력 맥동을 소거하기 위해, 즉 (3.99)를 0으로 만들기 위한 저주파 순환 전류는 (3.100)과 같다.

$$\tilde{i}_{xo} = \frac{v_{xs}^{**} i_{xs}}{V_{dc}} = \frac{V_m I_m}{2V_{dc}} (\cos \phi + \cos(2\omega_s t - \phi)). \quad (3.100)$$

여기서 순환 전류를 다음과 같이 저주파 성분과 고주파 성분으로 분리하면 다음 식과 같이 쓸 수 있고 옵셋 전압은 고주파 전압으로 표기할 수 있다.

마찬가지로 상 하단 암 캐패시터 전력 차를 표시한 (3.98)에서 고주파 전력 맥동은 캐패시터 전압 변화에 크게 영향을 미치지 않으므로 저주파 전력 맥동만 고려해보면 (3.101)과 같다.

$$P_{diff}^x \Big|_{low\ freq.} = \frac{1}{2} V_{dc} i_{xs} - 2v_{xs}^{**} \tilde{i}_{xo} - 2\hat{v}_{sn} \hat{i}_{xo} \Big|_{low\ freq.}. \quad (3.101)$$

식 (3.101)에 저주파 순환 전류 (3.100)을 대입하면 (3.102)를 얻을 수 있다.

$$P_{diff}^x \Big|_{low\ freq.} = \frac{1}{2} V_{dc} i_{xs} - 2 \frac{v_{xs}^{**2} i_{xs}}{V_{dc}} - 2\hat{v}_{sn} \hat{i}_{xo} \Big|_{low\ freq.}. \quad (3.102)$$

상 하단 암 전력 차의 저주파 전력 맥동을 소거하기 위해, 즉, 식 (3.102)를 0으로 만들기 위해서 우측 세 번째 항인  $2\hat{v}_{sn} \hat{i}_{xo}$  의 저주파 성분, 즉,  $2\hat{v}_{sn} \hat{i}_{xo} \Big|_{low\ freq.}$  를 이용한다. 옵셋 전압을 (3.103)과 같이 고주파로 주입할 경우, 순환 전류 또한 옵셋 전압과 동일한 주파수 성분을 가질 수 있도록 (3.104)와 같이 정의한다.

$$\hat{v}_{sn} = V_{sn} \cos(\omega_h t). \quad (3.103)$$

$$\hat{i}_{xo} = \tilde{I}_{xo} \cos(\omega_h t). \quad (3.104)$$

여기서  $\omega_h$  는 고주파 성분의 각속도를 의미하며,  $V_{sn}$  은 윗셋 전압의 크기, 그리고  $\tilde{I}_{xo}$  는 순환 전류 고주파 성분의 크기이며, 그 크기는 저주파 성분들을 갖게 된다.

식 (3.103)과 (3.104)로부터 윗셋 전압과 고주파 순환 전류의 곱에 의해 만들어지는 전력은 (3.105)와 같으며, 그 중 저주파 전력 성분은 (3.106)과 같다.

$$\hat{v}_{sn} \hat{i}_{xo} = V_{sn} \tilde{I}_{xo} \cos^2(\omega_h t) = \frac{1}{2} V_{sn} \tilde{I}_{xo} + \frac{1}{2} V_{sn} \tilde{I}_{xo} \cos(2\omega_h t). \quad (3.105)$$

$$\hat{v}_{sn} \hat{i}_{xo} \Big|_{low\ freq.} = \frac{1}{2} V_{sn} \tilde{I}_{xo}. \quad (3.106)$$

따라서 (3.102)를 0으로 만들기 위해서 (3.107)이 성립해야 한다.

$$V_{sn} \tilde{I}_{xo} = \frac{1}{2} V_{dc} i_{xs} - 2 \frac{v_{xs}^{**2} i_{xs}}{V_{dc}} \Leftrightarrow \tilde{I}_{xo} = \frac{1}{V_{sn}} \left( \frac{1}{2} V_{dc} i_{xs} - 2 \frac{v_{xs}^{**2} i_{xs}}{V_{dc}} \right). \quad (3.107)$$

식 (3.107)에서 볼 수 있듯이  $\tilde{I}_{xo}$  는 저주파 성분을 갖게 되며 그 고주파 순환 전류는 다음과 같이 나타낼 수 있다.

$$\begin{aligned} \hat{i}_{xo} &= \tilde{I}_{xo} \cos \omega_h t = \frac{0.5 V_{dc} i_{xs} - 2 v_{xs}^{**2} \tilde{I}_{xo}}{V_{sn}} \cos \omega_h t \\ &= \left. \begin{aligned} &\left[ \frac{V_{dc} I_m}{2 V_{sn}} \cos(\omega_s t - \phi) - \frac{V_m^2 I_m}{V_{dc} V_{sn}} \cos \phi \cos \omega_s t \right. \\ &\left. - \frac{V_m^2 I_m}{2 V_{dc} V_{sn}} \cos(\omega_s t - \phi) - \frac{V_m^2 I_m}{2 V_{dc} V_{sn}} \cos(3\omega_s t - \phi) \right] \end{aligned} \right\} \cos \omega_h t \end{aligned} \quad (3.108)$$

이를 대입하여 레그 전력과 상 하단 암의 전력차를 표시하면 (3.109), (3.110)과 같다.



$$P_{leg}^x \approx \left( \begin{array}{l} \frac{V_{dc}^2 I_m}{2V_{sn}} \cos(\omega_s t - \phi) - \frac{V_m^2 I_m}{V_{sn}} \cos \phi \cos \omega_s t \\ -\frac{V_m^2 I_m}{2V_{sn}} \cos(\omega_s t - \phi) - \frac{V_m^2 I_m}{2V_{sn}} \cos(3\omega_s t - \phi) - V_{sn} I_m \cos(\omega_s t - \phi) \end{array} \right) \cos \omega_h t . \quad (3.109)$$

$$P_{diff}^x \approx \left\{ \begin{array}{l} -\frac{V_m V_{dc} I_m}{V_{sn}} \cos \omega_s t \cos(\omega_s t - \phi) + \frac{2V_m^3 I_m}{V_{dc} V_{sn}} \cos \phi \cos^2 \omega_s t \\ +\frac{V_m^3 I_m}{V_{dc} V_{sn}} \cos \omega_s t \cos(\omega_s t - \phi) + \frac{V_m^3 I_m}{V_{dc} V_{sn}} \cos \omega_s t \cos(3\omega_s t - \phi) \\ -\frac{V_{sn} V_m I_m}{V_{dc}} \cos \phi - \frac{V_{sn} V_m I_m}{V_{dc}} \cos(2\omega_s t - \phi) \end{array} \right\} \cos \omega_h t . \quad (3.110)$$

옴셋 전압의 크기, 레그 전력과 상 하단 암 전력차, 순환 전류를 전압 변조 지수의 함수로 다시 표현하면 다음과 같다.

$$V_{sn} = \frac{V_{dc}}{2} - V_m = \frac{V_{dc}}{2} (1 - MI) . \quad (3.111)$$

$$P_{leg}^x \approx \frac{V_{dc} I_m}{4(1 - MI)} \left( \begin{array}{l} 4 \cos(\omega_s t - \phi) - 2MI^2 \cos \phi \cos \omega_s t \\ -MI^2 \cos(\omega_s t - \phi) - MI^2 \cos(3\omega_s t - \phi) \\ -2(1 - MI)^2 \cos(\omega_s t - \phi) \end{array} \right) \cos \omega_h t . \quad (3.112)$$

$$P_{diff}^x \approx \frac{V_{dc} I_m}{4(1 - MI)} \left\{ \begin{array}{l} -4MI \cos \omega_s t \cos(\omega_s t - \phi) + 2MI^3 \cos \phi \cos^2 \omega_s t \\ +MI^3 \cos \omega_s t \cos(\omega_s t - \phi) \\ +MI^3 \cos \omega_s t \cos(3\omega_s t - \phi) \\ -2(1 - MI)^2 MI \cos \omega_s t \cos(\omega_s t - \phi) \end{array} \right\} \cos \omega_h t . \quad (3.113)$$

$$i_{xo} = \tilde{i}_{xo} + \hat{i}_{xo} = \frac{I_m}{4} MI (\cos \phi + \cos(2\omega_s t - \phi)) + \frac{I_m}{4(1 - MI)} \left\{ \begin{array}{l} 4 \cos(\omega_s t - \phi) - 4MI^2 \cos \phi \cos \omega_s t \\ -MI^2 \cos(\omega_s t - \phi) - MI^2 \cos(3\omega_s t - \phi) \end{array} \right\} \cos \omega_h t . \quad (3.114)$$

$(1-MI)$  는 전압 여유분을 뜻하는데, 식 (3.112)와 (3.113)에서 볼 수 있듯이 레그 전력과 상 하단 압 전력차에서 그 고주파 전력 맥동은 전압 여유분에 반비례하여 증가하게 된다. 즉, 저주파 전력 맥동은 소거시킬 수 있지만 오히려 고주파 전력 맥동이 크게 증가하게 된다. 또한 순환 전류 중 고주파 성분의 크기는 (3.114)에서와 같이 전압 여유분에 반비례하여 증가하게 되는 것을 확인할 수 있다. 따라서 윗 전압을 이용한 셀 캐패시터 전압 맥동 저감은 전동기 기동 또는 저속 운전 같은 전압 변조 지수가 작은 영역에서 그 유용함을 보이지만 항상 일정 이상 크기의 전압 변조 지수를 갖는 직류 송전의 계통 연계 시스템에서는 유용성이 없다.

본 논문에서는 이와 같은 셀 캐패시터 전압 맥동 저감 방법 중, 높은 주파수에서 그 유용함을 보이는 2고조파 순환 전류 주입 방법을 HVDC 시스템 적용을 위해 사용한다.

## 제 4 장 HVDC 시스템 적용을 위한 모듈형 멀티레벨 컨버터의 스위칭 저감 및 전압 합성 방법

본 장에서는 HVDC 시스템 적용을 위한 MMC의 전압 변조 방법 및 스위칭 저감 방법에 대해 제안한다. MMC 시스템의 경우, 직류단 전압에 비례하여 셀의 수가 증가하기 때문에 HVDC 시스템에 적용되는 MMC 시스템은 그 셀의 수가 수 백 개 이상이다. 이와 같은 구조를 갖는 HVDC 시스템의 경우, 전체 효율에 있어서 그 스위칭 손실은 매우 큰 부분을 차지한다. 따라서, HVDC 시스템의 효율적인 운용을 위해서는 MMC 시스템의 평균 스위칭 주파수를 낮추는 전압 변조 방법이 필수적으로 요구된다. MMC 시스템의 경우, 그 출력 전압 레벨이 암 당 셀의 수에 비례하여 증가하므로 비교적 적은 스위칭 주파수로도 상전류의 낮은 전고조파 왜곡율을 이끌어낼 수 있다. 본 논문에서는 이를 위해 셀 캐패시터의 가상 전압을 이용한 정렬 방법을 제안한다. 한편, 스위칭 주파수가 낮아질수록 개별 셀의 캐패시터 전압 맥동은 커지게 되므로 셀 캐패시터 평균 전압과 개별 셀 캐패시터 전압간의 격차가 커지게 된다. 따라서 스위칭 주파수가 낮은 MMC 시스템의 경우, 기존 멀티레벨 컨버터의 전압 합성 방법과 다른 방법이 필요하다. 본 논문에서는 이를 해결하기 위해 개별 셀 캐패시터 전압을 기준으로 한 전압 합성 방법을 제안한다. 또한 개별 셀 전압 맥동이 증가하기 때문에 스위칭 주파수가 낮아질수록 셀 캐패시터의 용량은 증가되어야 하므로, 전체적인 초기 구성 비용이 증가하게 된다. 본 논문에서는 이와 같은 문제를 해결하기 위해 3장에서 언급했던 별도의 2고조파 순

환 전류 주입을 제안한다.

#### 4.1 전압 변조 방법

멀티레벨 컨버터의 경우, 전압 변조 방법은 그림 4.1과 같이 구분할 수 있다. 멀티레벨 컨버터의 스위칭 주파수의 감소를 위해 주로 계단과 변조 방법 (Staircase Modulation)을 주로 사용한다. PWM의 전압 변조 방법을 사용할 경우, 반송파 주파수에 의해 주로 그 스위칭 주파수가 결정되며, 반송파 한 주기 내에서의 스위칭 변환(transition)을 막을 수 없다. 하지만 계단과 변조 방법을 사용할 경우, 반송파를 사용하지 않으므로 이러한 스위칭 변환이 존재하지 않는다. 일반적인 계단과 변조 방법은 선택적 고조파 제거법(SHE; Selective Harmonic Elimination)과 근사 계단 변조 방법(NLM; Nearest Level Control Modulation)으로 나눌 수 있다 [110].

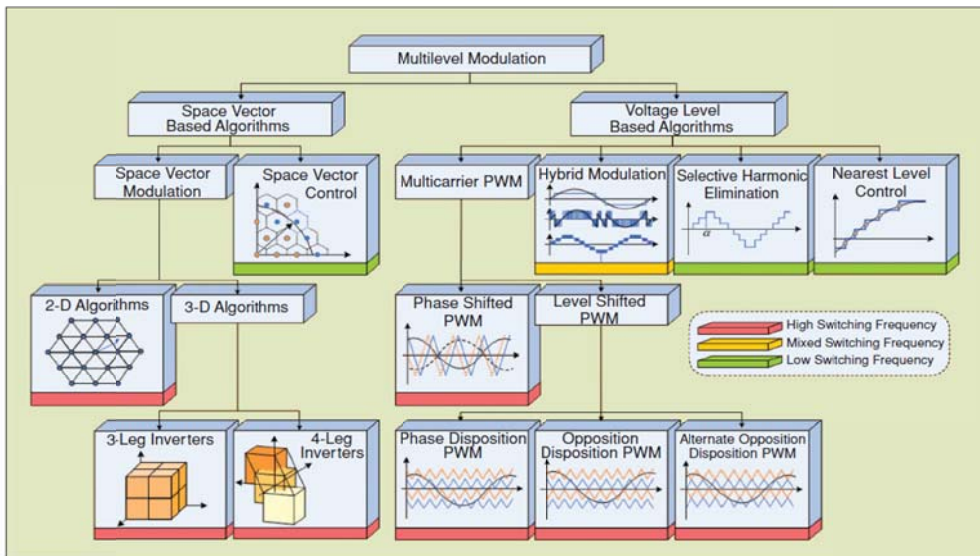


그림 4.1 멀티레벨 컨버터의 전압 변조 방법 구분표 [110].

#### 4.1.1 선택적 고조파 제거(SHE) 변조 방법

SHE 변조는 푸리에 급수(fourier series)를 통한 고조파 분석을 이용하여 출력 전압의 고조파를 소거시키는 방법이다. 이는 멀티레벨의 경우, 각 전압 레벨의 합을 이용하므로 그 자유도가 높아져 정상 상태에서 제거할 수 있는 고조파가 많아지게 된다. 이러한 스위칭 손실의 저감과 고조파 특성 향상으로 인해 멀티레벨 컨버터의 적용에 관한 연구가 이루어졌다 [111]-[113]. MMC는 암 당 셀의 개수가 곧 레벨의 수를 의미하므로 마찬가지로 스위칭 저감을 위해 각 셀의 스위칭 주파수를 기본과 주파수와 동일하게 하는 SHE 변조 방법에 관한 연구가 있었다 [114]-[116].

식 (2.33), (2.34)에서 암 공통 전압을 0이라고 가정하면, 상 하단 암 출력 전압의 합은 항상 직류단 전압  $V_{dc}$ 이며, 그 출력 전압간의 위상차는  $\pi$  rad 이다. 이를 바탕으로 암 당 셀의 개수가 8이라고 가정하면, 상 하단 암의 출력 전압은 그림 4.2와 같은 파형을 가진다.

셀의 스위칭 주파수를 기본과 주파수와 동일하게 만들기 위해  $k$  번째 셀의 출력 전압 파형을 그림 4.3과 같이 정의할 수 있다. 그림 4.3 (a)는 시간에 따라 출력되는 전압 파형이며, (b)는 진행 각에 따라 출력되는 전압 파형이다.  $V_c^i$ 는  $k$  번째 셀의 캐패시터 전압,  $T_s$ 는 기본과 주기,  $T_{on}^k$ 은 캐패시터 전압을 출력하는 스위칭 상태의 온(on) 시간,  $T_{off}^k$ 는 영 전압을 출력하는 스위칭 상태의 오프(off) 시간을 의미하며,  $T_c^k$ ,  $T_\alpha^k$ 는 다음과 같은 관계를 갖는다.

$$T_c^k = \frac{T_{on}^k + T_{off}^k}{2} \quad (4.1)$$

$$T_\alpha^k = T_c^k - T_{on}^k = T_{off}^k - T_c^k$$

기본과 각속도를  $\omega_s$  라 정의할 때, 스위칭 각을 이용하여 표시하면 각각 다음과 같은 관계를 갖는다.

$$\begin{aligned} \omega_s T_s &= 2\pi, \quad \omega_s T_{on}^k = \theta_{on}^k, \quad \omega_s T_{off}^k = \theta_{off}^k \\ \theta_c^k &= \frac{\theta_{on}^k + \theta_{off}^k}{2} \\ \theta_a^k &= \theta_c^k - \theta_{on}^k = \theta_{off}^k - \theta_c^k \end{aligned} \quad (4.2)$$

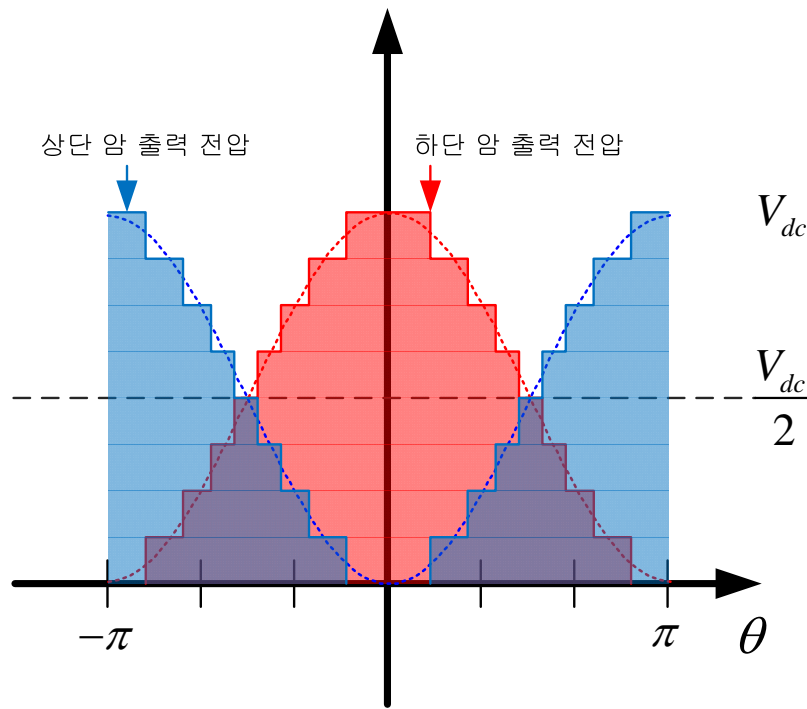
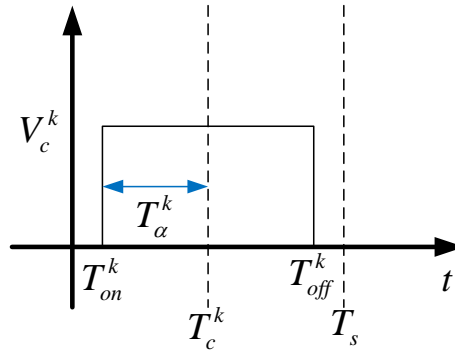
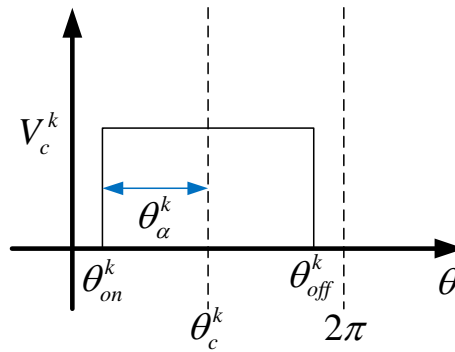


그림 4.2 MMC의 상 하단 암 출력 전압(N=8).



(a)



(b)

그림 4.3 한 암  $k$  번째 셀의 출력 전압 파형.

(a) 시간에 따른 출력 전압, (b) 진행 각에 따른 출력 전압.

그림 4.3과 같은 파형이 주어졌을 때, 푸리에 급수를 이용하면 하단 암  $k$  번째 셀의 출력 전압,  $v_{sv}^k$  은 다음과 같이 나타낼 수 있다.

$$v_{xN}^k(t) = \sum_{m=-\infty}^{\infty} a_m e^{jm\omega_s t} = a_o + \sum_{m=-\infty}^{-1} a_m e^{jm\omega_s t} + \sum_{m=1}^{\infty} a_m e^{jm\omega_s t}. \quad (4.3)$$

하단 암  $k$  번째 셀 캐패시터 전압을  $V_{cN}^k$  라 정의할 때, 각 계수들은 다음과 같다.

$$a_o = \frac{V_{cN}^k}{T_s} \int_{T_{on}^k}^{T_{off}^k} dt = \frac{V_{cN}^k}{T_s} (T_{off}^k - T_{on}^k) = \frac{2V_{cN}^k T_{\alpha}^k}{T_s}. \quad (4.4)$$

$$\begin{aligned} a_m &= \frac{1}{T_s} \int_{T_s} x(t) e^{-jm\omega_s t} dt = \frac{V_{cN}^k}{T_s} \int_{T_{on}^k}^{T_{off}^k} e^{-jm\omega_s t} dt = \frac{V_{cN}^k}{-jm\omega_s T_s} \left( e^{-jm\omega_s T_{off}^k} - e^{-jm\omega_s T_{on}^k} \right) \\ &= \frac{V_{cN}^k}{-jm\omega_s T_s} \left( e^{-jm\omega_s (T_c^k + T_{\alpha}^k)} - e^{-jm\omega_s (T_c^k - T_{\alpha}^k)} \right) = \frac{2V_{cN}^k e^{-jm\omega_s T_c^k}}{m\omega_s T_s} \sin(m\omega_s T_{\alpha}^k). \end{aligned} \quad (4.5)$$

식 (4.4)와 (4.5)를 (4.3)에 대입하면 셀 전압 출력은 다음과 같다.

$$\begin{aligned} v_{xN}^k(t) &= \frac{2V_{cN}^k T_{\alpha}^k}{T_s} + \sum_{m=-\infty}^{-1} \frac{2V_{cN}^k \sin(m\omega_s T_{\alpha}^k)}{m\omega_s T_s} e^{jm\omega_s (t-T_c^k)} + \sum_{m=1}^{\infty} \frac{2V_{cN}^k \sin(m\omega_s T_{\alpha}^k)}{m\omega_s T_s} e^{jm\omega_s (t-T_c^k)} \\ &= \frac{2V_{cN}^k T_{\alpha}^k}{T_s} + \sum_{m=1}^{\infty} \frac{4V_{cN}^k \sin(m\omega_s T_{\alpha}^k)}{m\omega_s T_s} \cos(m\omega_s (t-T_c^k)) \end{aligned} \quad (4.6)$$

식 (4.6)을 스위칭 각을 이용하여 표현하면 다음과 같다.

$$v_{xN}^k(t) = \frac{V_{cN}^k \theta_{\alpha}^k}{\pi} + \sum_{m=1}^{\infty} \frac{2V_{cN}^k \sin(m\theta_{\alpha}^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k). \quad (4.7)$$

한 편, 상단 암 전압 출력은 하단 암 전압 출력과 기본과 반주기만큼 위상 차이를 가지므로 (4.8)과 같이 표현될 수 있다. 이 때  $V_{cP}^k$ 는 상단 암의  $k$  번째 셀 캐패시터 전압이다.

$$v_{xP}^k = \frac{V_{cP}^k \theta_{\alpha}^k}{\pi} + \sum_{m=1}^{\infty} \frac{2V_{cP}^k \sin(m\theta_{\alpha}^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k - m\pi). \quad (4.8)$$

따라서, 두 개의 상 하단 암  $k$  번째 셀에 의해 합성되는 극 전압 출력은 다



음과 같다.

$$\begin{aligned}
v_{xn}^k &= \frac{v_{xN}^k - v_{xP}^k}{2} = \frac{\theta_\alpha^k}{2\pi} (V_{cN}^k - V_{cP}^k) + \frac{1}{2} \left( \sum_{m=1}^{\infty} \frac{2V_{cN}^k \sin(m\theta_\alpha^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k) \right. \\
&\quad \left. - \sum_{m=1}^{\infty} \frac{2V_{cP}^k \sin(m\theta_\alpha^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k - m\pi) \right) \\
&= \frac{\theta_\alpha^k}{2\pi} (V_{cN}^k - V_{cP}^k) + \sum_{m=\text{odd}}^{\infty} \frac{(V_{cN}^k + V_{cP}^k) \sin(m\theta_\alpha^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k) \\
&\quad - \sum_{m=\text{even}}^{\infty} \frac{(V_{cN}^k - V_{cP}^k) \sin(m\theta_\alpha^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k)
\end{aligned} \tag{4.9}$$

모든 셀의 전압이 완벽하게 균형 제어되고 있어 같은 전압을 갖는다고 가정하면 ( $V_{cP}^k = V_{cN}^k = V_c$ ), 두 개의 상 하단 암  $k$  번째 셀에 의해 합성되는 극 전압 출력은 다음과 같다.

$$v_{xn}^k = \frac{2V_c}{\pi} \sum_{m=\text{odd}}^{\infty} \frac{\sin(m\theta_\alpha^k)}{m} \cos(m\omega_s t - m\theta_c^k). \tag{4.10}$$

한 편, 3상 평형 상태인 조건에서 선간 전압 출력은 다음과 같다.

$$\begin{aligned}
v_{ab}^k &= v_{an}^k - v_{bn}^k \\
&= \frac{2V_c}{\pi} \sum_{m=\text{odd}}^{\infty} \frac{\sin(m\theta_\alpha^k)}{m} \left\{ \cos(m\omega_s t - m\theta_c^k) - \cos\left(m\omega_s t - m\theta_c^k - m\frac{2}{3}\pi\right) \right\} \\
&= \frac{4V_c}{\pi} \sum_{m=\text{odd}}^{\infty} \frac{\sin(m\theta_\alpha^k)}{m} \left\{ \cos\left(m\omega_s t - m\theta_c^k - m\frac{1}{3}\pi + \frac{1}{2}\pi\right) \sin\left(m\frac{1}{3}\pi\right) \right\}
\end{aligned} \tag{4.11}$$

따라서 암 당 셀의 개수가  $N$ 인 MMC에서 극 전압 출력은 (4.12)와 같고 선간 전압 출력은 (4.13)과 같다.

$$v_{xn} = \sum_{k=1}^N \frac{v_{xN}^k - v_{xP}^k}{2} = \frac{2V_c}{\pi} \sum_{k=1}^N \sum_{m=\text{odd}}^{\infty} \frac{\sin(m\theta_\alpha^k)}{m} \cos(m\omega_s t - m\theta_c^k). \tag{4.12}$$

$$v_{ab} = \frac{4V_c}{\pi} \sum_{k=1}^N \sum_{m=odd}^{\infty} \frac{\sin(m\theta_\alpha^k)}{m} \left\{ \cos\left(m\omega_s t - m\theta_c^k - m\frac{1}{3}\pi + \frac{1}{2}\pi\right) \sin\left(m\frac{1}{3}\pi\right) \right\}. \quad (4.13)$$

식 (4.13)에서 볼 수 있듯이, 선간 전압에 짝수 고조파와 3배수 고조파는 존재하지 않는 것을 확인할 수 있다.

한 편, 암 공통 전압을 합성하는 전압은 상 하단 암 전압의 합이므로 이를 다음과 같이 쓸 수 있다.

$$\begin{aligned} \frac{v_{xN}^k + v_{xP}^k}{2} &= \frac{\theta_\alpha^k}{2\pi} (V_{cN}^k + V_{cP}^k) + \frac{1}{2} \left( \sum_{m=1}^{\infty} \frac{2V_{cN}^k \sin(m\theta_\alpha^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k) \right. \\ &\quad \left. + \sum_{m=1}^{\infty} \frac{2V_{cP}^k \sin(m\theta_\alpha^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k - m\pi) \right) \\ &= \frac{\theta_\alpha^k}{2\pi} (V_{cN}^k + V_{cP}^k) + \sum_{m=odd}^{\infty} \frac{(V_{cN}^k - V_{cP}^k) \sin(m\theta_\alpha^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k) \\ &\quad + \sum_{m=even}^{\infty} \frac{(V_{cN}^k + V_{cP}^k) \sin(m\theta_\alpha^k)}{m\pi} \cos(m\omega_s t - m\theta_c^k) \end{aligned} \quad (4.14)$$

따라서 각 셀 캐패시터 전압이 모두 같다고 가정하면, 암 당 셀의 개수가  $N$  인 MMC에서 암 공통 전압은 다음과 같다.

$$\begin{aligned} v_{xo} &= \frac{V_{dc}}{2} - \sum_{k=1}^N \frac{v_{xN}^k + v_{xP}^k}{2} \\ &= \frac{V_{dc}}{2} - \frac{V_c}{\pi} \sum_{k=1}^N \theta_\alpha^k - \frac{2V_c}{\pi} \sum_{k=1}^N \sum_{m=even}^{\infty} \frac{\sin(m\theta_\alpha^k)}{m} \cos(m\omega_s t - m\theta_c^k) \end{aligned} \quad (4.15)$$

식 (4.15)에서 알 수 있듯이, 암 공통 전압은 직류 값과 짝수 고조파 성분만을 갖는다.

식 (4.12)와 (4.15)를 바탕으로  $\theta_\alpha^k$  와  $\theta_c^k$  를 계산하여 출력 상 전압의 고조파 성분을 제거할 수 있다. 그와 동시에 모든 셀이 동일한 손실 및 동일한 최대

전압 맥동을 갖기 위해서 스위칭 패턴(pattern)을 조절해야 한다. 이러한 스위칭 패턴을 간단히 하기 위해 그림 4.4와 같이 모든 셀 출력 전압이 동일한 스위칭 구간,  $\theta_\alpha^k$  를 갖는 방법이 주로 사용된다.

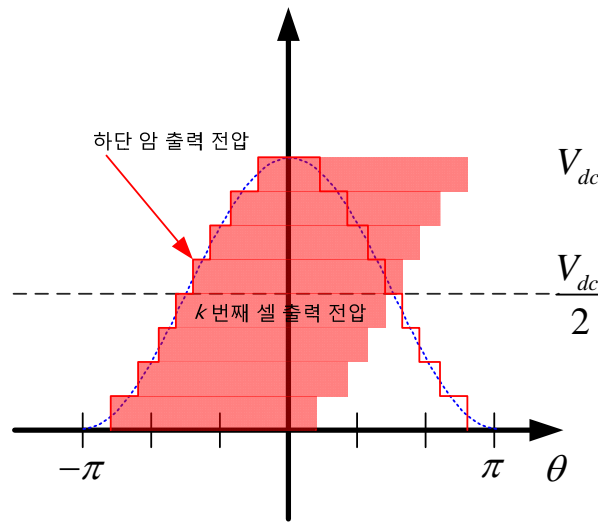


그림 4.4 동일한 스위칭 구간을 갖는 스위칭 패턴 형태.

식 (4.15)에서 모든 셀 캐패시터 전압이  $v_c$ 로 동일할 때, 상 하단 암 전압의 합은 셀 캐패시터 전압의  $N$ 배로 직류단 전압과 동일하므로 이를 만족하기 위해서 다음과 같은 식이 성립해야 한다.

$$\begin{aligned} \frac{V_{dc}}{2} - \frac{V_c}{\pi} \sum_{k=1}^N \theta_\alpha^k &= 0 \\ \sum_{k=1}^N \sum_{m=even}^{\infty} \frac{\sin(m\theta_\alpha^k)}{m} \cos(m\omega_s t - m\theta_c^k) &= 0 \end{aligned} \quad (4.16)$$

$\theta_\alpha^k$  는 동일한  $\theta_\alpha$  를 갖기 때문에 위 식을 만족하는 해는 다음과 같다.

$$\theta_\alpha^k = \theta_\alpha = \frac{\pi}{2}. \quad (4.17)$$

극 전압 출력 (4.12)를 기본파 성분과 다른 고조파 성분으로 분리하면 다음과 같다.

$$v_{sn} = \frac{2V_c}{\pi} \sum_{k=1}^N \sum_{m=odd}^{\infty} \frac{\sin\left(\frac{\pi}{2}m\right)}{m} \left( \cos(m\omega_s t) \cos(m\theta_c^k) + \sin(m\omega_s t) \sin(m\theta_c^k) \right). \quad (4.18)$$

한 편, 육샷 전압,  $v_{sn}$  이 0인 극 전압을  $V_m \cos \omega_s t$  라 놓으면 합성되는 기본파 성분에 대해 다음과 같은 방정식이 성립해야 한다.

$$\begin{aligned} \frac{2V_c}{\pi} \sum_{k=1}^N \cos(\theta_c^k) &= V_m \\ \frac{2V_c}{\pi} \sum_{k=1}^N \sin(\theta_c^k) &= 0 \end{aligned} \quad (4.19)$$

다른 고조파 성분은 0이 되어야 하므로 모든 고조파에 대해서 다음과 같은 방정식이 성립해야 한다.

$$\begin{aligned} \sum_{k=1}^N \cos(m\theta_c^k) &= 0 \\ \sum_{k=1}^N \sin(m\theta_c^k) &= 0 \end{aligned} \quad (4.20)$$

여기서 앞에서 언급했듯이 짝수 고조파는 극 전압 출력에 존재하지 않고 선간 전압에는 3 배수 고조파가 존재하지 않으므로 (4.20)의 방정식에서 제외된다.

정리하면 압 당 셀 개수가  $N$ 인 MMC 시스템에서는 짝수 고조파와 3배수 고조파를 제외한 모든 고조파를  $(N-2)/2$  성분만큼 제거할 수 있음을 뜻한다.

따라서 SHE 변조 방법을 이용할 경우, MMC 셀의 개수가 증가할수록 제거할 수 있는 고조파의 개수가 증가하므로 입출력 전압과 스위칭 동작이 이상적일 때, SHE는 최적의 전류 전고조파 왜곡을 특성을 갖는 변조 기법이다. 하지만 이를 적용하기 위해서는 (4.19), (4.20)과 같이 초월 함수(transcendental function)의 비선형 연립 방정식의 해를 구하여야 하므로 셀의 개수가 증가할수록 그 계산 과정이 매우 복잡해진다. 이로 인해, 주로 미리 계산된 참조표를 이용하여 각 셀의 스위칭 시점을 정하게 되는 개루프 제어에 사용된다. 따라서 해당 방법은 낮은 제어 대역폭을 갖게 되며 과도 상태 특성이 좋지 않게 된다. 이러한 계산 과정은 또한, 정상 상태를 가정한 후 계산이 이루어지므로 만약 실제 동작 조건이 정상 상태가 아닌 경우, 오히려 고조파 성분이 증가할 수 있다는 단점이 존재한다. 특히, 앞에서 언급한 상 하단 암 모든 셀의 전압이 같다는 가정은 MMC 시스템에서 성립하지 않는다. 식 (4.9)와 (4.14)에서 볼 수 있듯이, 암 공통 전압 및 극 전압에서 상 하단 셀 캐패시터 전압의 합 또는 차에 의해서 그 전압 특성이 결정되는 데, 3장에서 언급했듯이 상 하단 암 전압 맥동은 서로 반대의 위상으로 존재한다. 이러한 여러 단점들로 인해 한 암 당 셀의 개수가 수십 개 이상인 HVDC 시스템에 위와 같은 SHE 변조 방법을 적용하기는 불가능하다.

#### 4.1.2 근사 계단 변조(NLM) 방법

SHE 변조 방법과 달리 NLM 방법의 경우, 단순히 전압 지령으로부터 계산된 통류율과 가장 가까운 전압 레벨로 출력 전압을 근접시킴으로써 구현하게 된다. 즉, 2장 및 3장에서 언급했던 페루프 제어 방법 및 암 전압 지령을 그대

로 사용할 수 있다. 통류율을 구하는 방법은 3.2.2의 레벨 천이 PWM 방법에서 언급했던 (3.53), (3.54) 혹은 (3.55), (3.56) 과 동일하며 통류율 적용 방법 역시 레벨 천이 PWM 방법과 유사하다. 레벨 천이 PWM 방법과 다른 점은 구한 통류율을 그와 가장 근접한 정수로 변환하는 것으로, 이는 단순히 캐패시터 전압을 출력할 셀의 개수를 구함으로써 한 샘플링 구간 동안에 스위칭 변환이 이루어지지 않도록 하는 것이다. 따라서 그 구현이 매우 간단하고, 정상 상태를 가정하지 않으므로 높은 제어 대역폭을 갖게 되어 과도 상태 특성을 개선시킬 수 있다.

NLM 방법은 그 전압 레벨 수가 작을수록, 혹은 전압 변조 지수가 낮을수록 전고조파 왜곡율이 높아지는 단점이 존재한다. 하지만 HVDC 시스템에의 적용을 위한 MMC의 경우, 암 당 셀의 개수가 직류단 전압에 비례하여 증가하므로 그 전압 레벨이 필연적으로 높아지고 또한 계통 연계 구조이므로 전압 변조 지수는 주로 계통 전압의 크기에 의해 일정 크기 이상으로 유지된다. 따라서 HVDC 시스템의 경우, MMC의 스위칭 저감을 위해 NLM 방법은 매우 유용한 방법이다 [117]-[120]. 본 논문에서는 NLM 방법을 이용하여 전압 변조를 수행한다.

NLM 방법은 통류율을 가장 가까운 전압 레벨에 근접시키는 것이므로, 반올림을 이용하여 개별 셀 통류율의 합을 정수로 만들 수 있다. 이러한 통류율의 합은 캐패시터 전압을 출력하는 셀을 뜻하게 된다. 본 논문에서는 이러한 캐패시터 전압을 출력하는 셀을 간단히 온(on) 상태 셀, 영 전압을 출력하는 셀을 오프(off) 상태 셀이라 명명한다. 식 (3.53), (3.54)와 같이 한 암의 셀 캐패시터 평균 전압을 이용할 경우, 상 하단 암 각각의 개별 셀 통류율의 합은

(4.21), (4.22)와 같다.

$$\sum_{k=1}^N D_{xu}^k \Big|_{NLM} = \text{round} \left( \frac{1}{v_{cu}^{avg}} \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right) \right). \quad (4.21)$$

$$\sum_{k=1}^N D_{xl}^k \Big|_{NLM} = \text{round} \left( \frac{1}{v_{cl}^{avg}} \left( \frac{V_{dc}}{2} + v_{xn}^{**} - v_{xo}^* \right) \right). \quad (4.22)$$

식 (3.55), (3.56)과 같이 직류단 전압을 이용할 경우, 상 하단 암 각각의 개별 셀 통류율의 합은 (4.23), (4.24)와 같다.

$$\sum_{k=1}^N D_{xu}^k \Big|_{NLM} = \text{round} \left( \frac{N}{V_{dc}} \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right) \right). \quad (4.23)$$

$$\sum_{k=1}^N D_{xl}^k \Big|_{NLM} = \text{round} \left( \frac{N}{V_{dc}} \left( \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* \right) \right). \quad (4.24)$$

하지만, 한 암의 셀 캐패시터 전압의 합이 직류단 전압과 같다는 가정하에 (4.23), (4.24)가 성립하는 데, 실제 최대로 합성할 수 있는 전압의 크기는 셀 캐패시터 전압 합에 의해 결정되므로 셀 캐패시터 전압에 여유율 (redundancy)이 존재할 경우, 이는 성립하지 않는다. 따라서 여유율을 고려할 때, 셀 캐패시터 전압 직류 성분의 합이 직류단 전압보다 크다는 가정하에 여유율을 뜻하는  $\eta$  를 이용하여 다음과 같이 개별 셀 통류율의 합을 재정의할 수 있다. 여기서, 한 암의 셀 캐패시터 전압의 직류 성분을  $v_c$  라 했을 때,  $\eta = N \cdot v_c / V_{dc}$  와 같은 관계가 성립한다.  $\eta = 1$  인 경우, 한 암의 모든 셀 캐패시터 전압의 직류 성분의 합은 직류단 전압과 동일하다.

$$\sum_{k=1}^N D_{xu}^k \Big|_{NLM} = \text{round} \left( \frac{N}{\eta \cdot V_{dc}} \left( \frac{V_{dc}}{2} - v_{xn}^* - v_{xo}^* \right) \right). \quad (4.25)$$

$$\sum_{k=1}^N D_{xl}^k \Big|_{NLM} = \text{round} \left( \frac{N}{\eta \cdot V_{dc}} \left( \frac{V_{dc}}{2} + v_{xn}^* - v_{xo}^* \right) \right). \quad (4.26)$$

이와 같이 NLM 방법을 이용하여 전압을 합성하여도 한 샘플링 내의 스위칭 상태 변환은 막을 수 있지만, 각 셀 캐패시터 전압 균형을 위해 매 샘플링마다 셀 캐패시터 전압 정렬을 이용하여 온 상태 셀을 결정하게 되므로 전압 정렬에 의한 온 상태 셀과 오프 상태 셀 간의 변환은 피할 수 없다. 이러한 전압 정렬에 의한 변환은 곧 스위칭 주파수의 증가를 의미하므로 별도의 방법을 통해 스위칭 주파수를 낮추어야 한다.

## 4.2 스위칭 주파수 저감 방법

본 절에서는 전압 정렬 과정에서 피할 수 없는 온 상태 셀과 오프 상태 셀 간의 변환을 막기 위해 가상 셀 캐패시터 전압을 이용한 스위칭 주파수 저감 방법을 제안한다.

### 4.2.1 스위칭 주파수 저감 방법 검증을 위한 개별 셀 캐패시터 전하량 계산

한 암의 통류율은 3장에서 설명한 전압 지령에 의해 주어지고, 이 전압 지령에 의해 각 암 전류가 결정된다. 또한 각 셀의 통류율은 NLM 방법을 사용할 경우, 전압 정렬 방법에 의해 온/오프 상태가 결정되므로 간단한 수식 계산과 정렬 방법을 통해 각 셀의 전하량과 스위칭 주파수를 구할 수 있다.

상단 암의 셀의 통류율의 합은 (4.27)로 주어진다. 여기서,  $v_{xn}^* = V_m \cos \omega_s t$  라 가정하면,  $m$  번 째 샘플링에서 온 상태 셀의 개수,  $N_{on}[m]$  은 샘플링 주기를



$T_s$  라 할 때, 다음과 같이 구분하여 정의할 수 있다.

$$N_{on}[m] = \text{round} \left( \frac{N}{\eta \cdot V_{dc}} \left( \frac{V_{dc}}{2} - V_m \cos(m\omega_s T_s) - v_{xo}^*[m] \right) \right). \quad (4.27)$$

이 때, 순환 전류는 직류 또는 직류와 2고조파 순환 전류로 제어되고 있으므로, (3.80)을 일반화 시킨 (4.28)을 사용하면 상단 암 전류는 (4.29)과 같다. 여기서,  $k$ 는 3.2.1절에서 언급한 순환 전류 주입의 가중치를 나타낸 것으로 0은 직류 제어, 1은 단상 전력 보상, 1.7은 준최적 순환 전류를 나타낸다.

$$i_{xo} = \frac{V_m I_m}{2V_{dc}} \cos \phi + k \frac{V_m I_m}{2V_{dc}} \cos(2\omega_s t - \phi). \quad (4.28)$$

$$\begin{aligned} i_{xu} &= i_{xo} + \frac{1}{2} i_{xs} = \frac{V_m I_m}{2V_{dc}} \cos \phi + k \frac{V_m I_m}{2V_{dc}} \cos(2\omega_s t - \phi) + \frac{I_m}{2} \cos(\omega_s t - \phi) \\ &= \frac{I_m}{4} MI \cos \phi + k \frac{I_m}{4} MI \cos(2\omega_s t - \phi) + \frac{I_m}{2} \cos(\omega_s t - \phi) \end{aligned} \quad (4.29)$$

여기서,  $\phi$  는  $v_{xn}^*$  과  $i_{xs}$  의 위상차를 의미하며, 이를 바탕으로 한 샘플링 주기 동안 온 상태 셀 캐패시터의 충 방전되는 전하량은 (4.30)과 같이 표현될 수 있다.

$$\begin{aligned} Q_{xu}[m+1] &= \int_{mT_s}^{(m+1)T_s} i_{xu} dt \\ &= \int_{mT_s}^{(m+1)T_s} \frac{I_m}{2} \left( \frac{V_m}{V_{dc}} \cos \phi + k \frac{V_m}{V_{dc}} \cos(2\omega_s t - \phi) + \cos(\omega_s t - \phi) \right) dt \\ &= \frac{I_m}{2} \left( \frac{V_m}{V_{dc}} \cos \phi T_s + \frac{kV_m}{2\omega_s V_{dc}} (\sin(2(m+1)\omega_s T_s - \phi) - \sin(2m\omega_s T_s - \phi)) \right. \\ &\quad \left. + \frac{1}{\omega_s} (\sin((m+1)\omega_s T_s - \phi) - \sin(m\omega_s T_s - \phi)) \right) \end{aligned} \quad (4.30)$$

또한, 암 공통 전압은 순환 전류에 의해 결정되므로 순환 전류 (4.28)을 (2.29)에 대입하면  $m$  샘플링 시, 암 공통 전압을 다음과 같이 계산할 수 있다.

$$\begin{aligned}
v_{xo}^*[m] &= R_o \frac{V_m I_m}{2V_{dc}} \cos \phi + kR_o \frac{V_m I_m}{2V_{dc}} \cos(2m\omega_s T_s - \phi) \\
&\quad - kL_o \omega_s \frac{V_m I_m}{V_{dc}} \sin(2m\omega_s T_s - \phi)
\end{aligned} \tag{4.31}$$

암 공통 전압과 온 상태 셀의 개수 및 한 주기 동안의 셀 캐패시터 충 방전량을 전압 변조지수를 이용하여 표현하면 다음과 같다.

$$\begin{aligned}
v_{xo}^*[m] &= R_o I_m \frac{MI}{4} \cos \phi + kR_o I_m \frac{MI}{4} \cos(2m\omega_s T_s - \phi) \\
&\quad - kL_o \omega_s I_m \frac{MI}{2} \sin(2m\omega_s T_s - \phi)
\end{aligned} \tag{4.32}$$

$$N_{on}[m] = \text{round} \left( \frac{N}{\eta} \left( \frac{1}{2} - \frac{1}{2} MI \cos(m\omega_s T_s) - v_{xo}^*[m] \right) \right) \tag{4.33}$$

$$\begin{aligned}
Q_{xu}[m+1] &= \frac{I_m}{2} \left( \frac{MI}{2} \cos \phi T_s + k \frac{MI}{4\omega_s} (\sin(2(m+1)\omega_s T_s - \phi) - \sin(2m\omega_s T_s - \phi)) \right) \\
&\quad + \frac{1}{\omega_s} (\sin((m+1)\omega_s T_s - \phi) - \sin(m\omega_s T_s - \phi))
\end{aligned} \tag{4.34}$$

실제 HVDC 시스템에서는 암 공통 전압 성분이  $v_{xo}^*$  에 비해 무시할 수 있을 정도로 작으므로 계산에서 제외하여도 결과에 미치는 영향은 미미하다.

위 식을 종합할 때, 셀 캐패시터 전하량은 전압 변조 지수, 셀 캐패시터 전압의 합과 직류단 전압 사이의 여유율, 암 당 셀의 개수와 부하 상 전류 크기에 의해 결정되는 데 이를 일반화시키기 위해 그 전하량을 부하 상 전류 크기,  $I_m$  에 대해 정규화시켜 다음과 같이 표현할 수 있다.

$$\begin{aligned}
Q_{xu}^{normal.} [m+1] &= \frac{1}{I_m} Q_{xu} [m+1] \\
&= \frac{1}{2} \left( \frac{MI}{2} \cos \phi T_s + k \frac{MI}{4\omega_s} (\sin(2(m+1)\omega_s T_s - \phi) - \sin(2m\omega_s T_s - \phi)) \right. \\
&\quad \left. + \frac{1}{\omega_s} (\sin((m+1)\omega_s T_s - \phi) - \sin(m\omega_s T_s - \phi)) \right). \quad (4.35)
\end{aligned}$$

각 셀의 온/오프는 암 전류 부호에 따른 전압 정렬에 의해 결정되는 데, 이는 곧 각 셀 캐패시터 전하량의 정렬과 같은 의미이므로, 이를 바탕으로 각 셀 캐패시터의 전하량 변동량은 다음과 같이 부하 상전류 크기에 의해 정규화된 값으로 구할 수 있다.

$$\frac{1}{I_m} Q_{cell}^{on} [m+1] = \frac{1}{I_m} Q_{cell}^{on} [m] + \frac{1}{I_m} Q_{xu} [m+1]. \quad (4.36)$$

$$\frac{1}{I_m} Q_{cell}^{off} [m+1] = \frac{1}{I_m} Q_{cell}^{off} [m]. \quad (4.37)$$

식 (4.36), (4.37) 에서  $Q_{cell}^{on}$  은 온 상태 셀의 전하량을 의미하고,  $Q_{cell}^{off}$  는 오프 상태 셀의 전하량을 의미하며 각 셀 캐패시터의 정규화된 전하량 값은  $Q_{cell}^{normal.}$  로 정의하였다.

위와 같은 수식으로부터 수치 해석 프로그램을 이용하여 개별 셀 캐패시터의 전하량 맥동과 평균 스위칭 주파수를 구할 수 있다.

#### 4.2.2 가상 캐패시터 전압을 이용한 스위칭 주파수 저감 방법

그림 4.5는 전압 정렬 후, 온 상태 셀과 오프 상태 셀을 구분한 그림이다. 암 전류의 부호가 양일 때, 오름 차순으로 정렬된 각 셀 캐패시터 전압간의 관계는 (4.38)과 같고, 암 전류의 부호가 음일 때, 내림 차순으로 배치된 각 셀

캐패시터 전압간의 관계는 (4.39)와 같다.

$$v_1 < v_2 < \dots < v_x < v_{x+1} < \dots < v_N. \quad (4.38)$$

$$v_1 > v_2 > \dots > v_x > v_{x+1} > \dots > v_N. \quad (4.39)$$

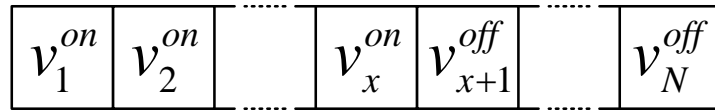
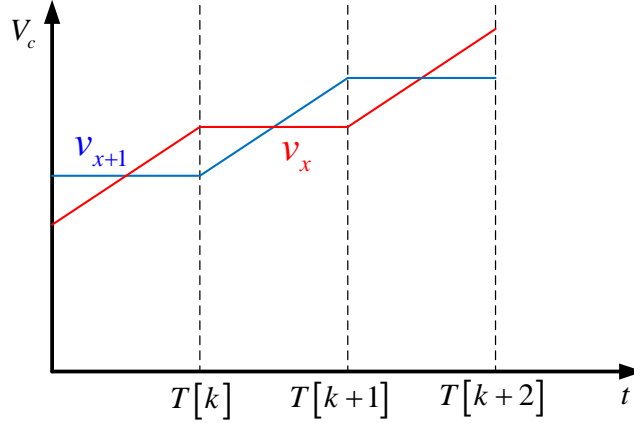
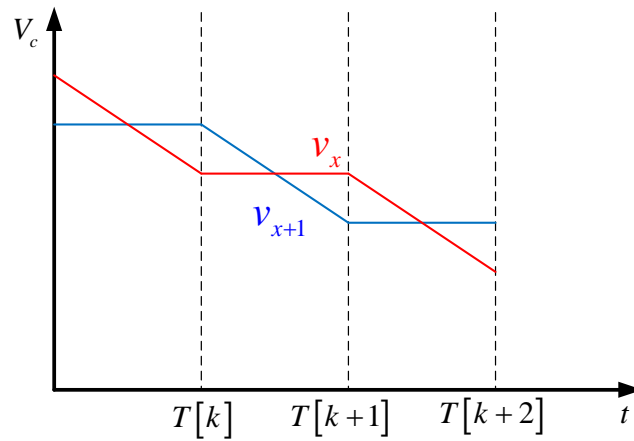


그림 4.5 전압 정렬 시 각 셀의 배치.

동일한 통류율 합을 가지며 인접한 두 셀만이 스위칭 상태가 변한다고 가정하면, 두 셀의 정렬 과정으로 인해 생기는 스위칭 상태 변환 과정은 그림 4.6 과 같이 나타낼 수 있다. 여기서  $v_x$ 는 초기 상태가 온 상태인 셀 캐패시터의 전압을 뜻하며,  $v_{x+1}$ 은 초기 상태가 오프 상태인 셀 캐패시터의 전압을 뜻한다.



(a)



(b)

그림 4.6 스위칭 상태 변화 개념도 ( $m=1$ 인 경우의 예).

(a) 암 전류가 양인 경우, (b) 암 전류가 음인 경우.

그림 4.6 (a)에서 볼 수 있듯이 암 전류가 양일 때, 오프 상태 셀 캐패시터 전압보다 온 상태 셀 캐패시터 전압이 높을 경우, 샘플링(sampling) 순간에 온 상태 셀과 오프 상태 셀의 스위칭 상태가 서로 변경됨을 확인할 수 있다. 이

를 간단히 암 전류가  $m$  샘플링 동안 일정하다는 조건 하에서 다음과 같이 수식으로 나타낼 수 있다.

$m$  샘플링 동안 셀이 온 상태를 유지한다면 암 전류가 일정할 때, 온 상태 셀 캐패시터 전압은 (4.40)과 같이 변화한다. 여기서  $T_s$ 는 샘플링 주기를 뜻하고  $T[k]=kT_s$ 이다.

$$v_x[k+m] = v_x[k] + \frac{1}{C_{cell}} \int_{T[k]}^{T[k+m]} i_{arm} dt \approx v_x[k] + m \frac{i_{arm}}{C_{cell}} T_s. \quad (4.40)$$

$m$  샘플링 뒤에 오프 상태 셀 캐패시터 전압이 온 상태 셀 캐패시터 전압보다 커진다고 가정하면 (4.41)이 성립한다.

$$v_x[k+m] > v_{x+1}[k]. \quad (4.41)$$

식 (4.40)을 (4.41)에 대입하면 (4.42)와 같다.

$$m > \frac{C_{cell} (v_{x+1}[k] - v_x[k])}{i_{arm} T_s}. \quad (4.42)$$

이 경우,  $v_{x+1}[k] > v_x[k]$ 이고,  $m$  샘플링 뒤에는  $v_{x+1}[k+m] < v_x[k+m]$  이므로 정렬 순서가 바뀌게 된다. 즉,  $m$  샘플링 뒤에  $v_x$ 는 오프 상태 셀,  $v_{x+1}$ 은 온 상태 셀이 된다. 마찬가지로 그림 4.6 (b)에서 볼 수 있듯이 암 전류가 음이고 오프 상태 셀 캐패시터 전압이 온 상태 셀 캐패시터 전압보다 높을 경우, 샘플링 순간에 온 상태 셀과 오프 상태 셀의 스위칭 상태가 서로 변경됨을 확인할 수 있다. 이를 간단히 암 전류가 일정하다는 조건 하에서 다음과 같이 나타낼 수 있다. 마찬가지로  $m$  샘플링 동안 온 상태를 유지한다면 암 전류가 일정할 때, 그 온 상태 셀의 캐패시터 전압은 (4.40)과 같고,  $m$  샘플링 뒤에 온 상태 셀 캐패시터 전압이 오프 상태 셀 캐패시터 전압보다 커진다고 가정하면

(4.43)이 성립한다.

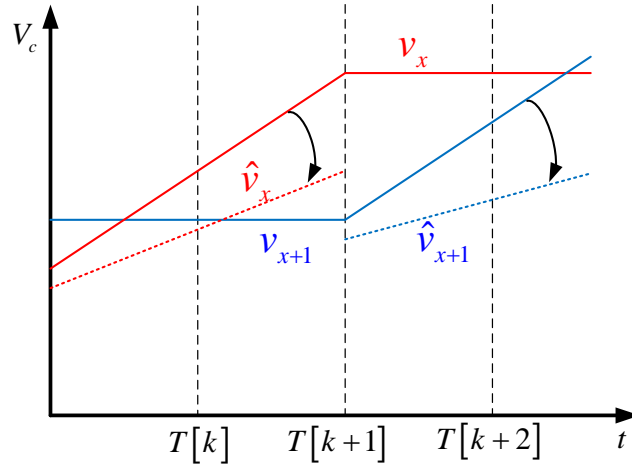
$$v_x[k+m] < v_{x+1}[k]. \quad (4.43)$$

식 (4.40)을 (4.43)에 대입하면 (4.44)와 같다.

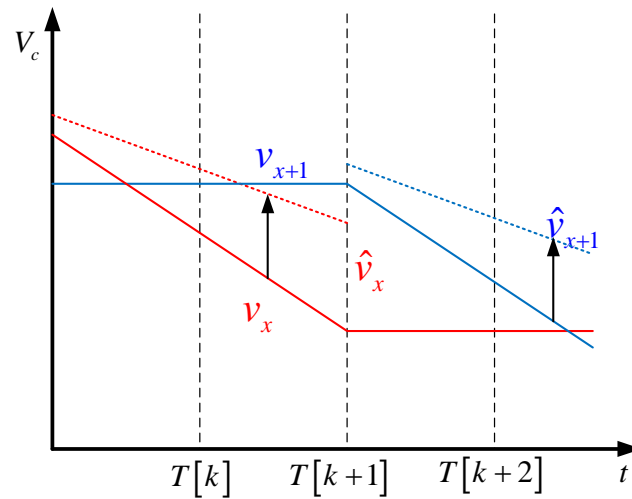
$$m > \frac{C_{cell}(v_{x+1}[k] - v_x[k])}{i_{arm} T_s} = \frac{C_{cell}(v_x[k] - v_{x+1}[k])}{|i_{arm}| T_s}. \quad (4.44)$$

이 경우,  $v_{x+1}[k] < v_x[k]$  이고,  $m$  샘플링 뒤에는  $v_{x+1}[k+m] > v_x[k+m]$  이므로 정렬 순서가 바뀌게 되어  $v_x$ 는 오프 상태 셀,  $v_{x+1}$ 은 온 상태 셀이 된다.

식 (4.43)과 (4.44)에서 볼 수 있듯이 셀 캐패시터 전압 균형을 위해 정렬 방식을 사용 할 경우, 스위칭 유지를 뜻하는  $m$ 은 샘플링 주기와 암 전류 크기에 반비례하고 셀 캐패시터의 용량에 비례하는 것을 확인할 수 있다. 이는 전류가 작고 캐패시터 용량이 클수록 스위칭 상태 유지 시간이 길어지는 것을 뜻한다. 이에 착안하여 다음과 같은 방법을 제안할 수 있다. 샘플링 시, 온 상태 셀 캐패시터 전압이 오프 상태 셀 캐패시터 전압보다 크거나 작을 때 그 스위칭 상태가 변화하게 된다. 따라서, 온 상태를 계속 유지하기 위해서 오프 상태인 셀 캐패시터 전압과 비교되는 온 상태 셀 캐패시터 전압을 실제 전압이 아닌 별도의 처리를 한 가상 전압을 사용한다면  $m$ 을 조절할 수 있다. 즉, 온 상태 셀의 캐패시터 용량을 임의의 가상의 값으로 조정하여  $m$ 을 조절하거나 온 상태 셀 캐패시터 전압에 별도의 가상 전압을 더하거나 빼서  $m$ 을 조절하는 것이 그것이다. 이를 그림으로 표현하면 그림 4.7 과 같다. 여기서  $v_x$ 는 초기 상태가 온 상태인 셀 캐패시터의 전압,  $v_{x+1}$ 은 초기 상태가 오프 상태인 셀 캐패시터 전압을 뜻하며 ‘ $\wedge$ ’은 해당 셀의 가상 캐패시터 전압을 의미한다.



(a)



(b)

그림 4.7 가상 전압을 사용할 경우, 스위칭 상태 변화 개념도 ( $m=2$ 인 경우의 예).

(a) 암 전류가 양인 경우, (b) 암 전류가 음인 경우.



그림 4.7 에서 볼 수 있듯이 암 전류가 양일 때 오프 상태 셀 캐패시터 전압보다 온 상태 셀 캐패시터의 가상 전압을 낮게 설정하고, 암 전류가 음일 때 오프 상태인 셀 캐패시터 전압보다 온 상태 셀 캐패시터의 가상 전압을 높게 설정한다면 그 스위칭 상태가 더 유지되는 것을 확인할 수 있다. 암 전류가 일정하다고 가정할 때,  $m$  샘플링 뒤의 온 상태 셀 캐패시터의 가상 전압은 (4.45)와 같다. 임의로 조정된 캐패시터의 용량은 가중치( $\alpha$ )를 두어  $C_{cell} / \alpha$ 로 나타내었으며 임의의 옴셋 전압 값을  $v_{offset}$ 으로 표현하였다.

$$\hat{v}_x[k+m] = v_x[k] + \frac{\alpha}{C_{cell}} \int_{T[k]}^{T[k+m]} i_{arm} dt + v_{offset} \approx v_x[k] + \alpha m \frac{i_{arm}}{C} T_s + v_{offset}. \quad (4.45)$$

그림 4.7 (a) 와 같이 암 전류가 양인 경우,  $m$  샘플링 뒤에 온 상태 셀 캐패시터의 가상 전압이 오프 상태 셀 캐패시터 전압보다 커진다고 가정하면 (4.46)이 성립한다.

$$\hat{v}_x[k+m] > v_{x+1}[k]. \quad (4.46)$$

식 (4.45)를 (4.46)에 대입하면 (4.47)과 같다.

$$m > \frac{C_{cell} (v_{x+1}[k] - v_x[k] - v_{offset})}{\alpha i_{arm} T_s}. \quad (4.47)$$

$v_{x+1}[k] > v_x[k]$ 이고,  $m$  샘플링 뒤에는  $v_{x+1}[k+m] < \hat{v}_x[k+m] < v_x[k+m]$  이므로 정렬 순서가 바뀌게 되어  $v_x$ 는 오프 상태 셀,  $v_{x+1}$ 은 온 상태 셀이 되지만, 실제 전압은 가상 전압보다 큰 값을 가지고 있으므로 스위칭 상태 유지를 길게 할 수록 온/오프 셀 캐패시터 전압 차는 점점 커지게 된다.

스위칭 상태를 유지하기 위해서는 (4.47)의  $m$ 이 (4.42)의  $m$ 보다 커야 한다. 이를 식으로 표현하면 스위칭 상태 유지를 위한 가중치와 옴셋 전압 값의 관

계식을 (4.48)과 같이 나타낼 수 있다.

$$v_{offset} < (1-\alpha)(v_{x+1}[k]-v_x[k]). \quad (4.48)$$

마찬가지로 전류가 음일 경우,  $m$  샘플링 뒤에 오프 상태 셀 캐패시터의 전압이 온 상태 셀 캐패시터의 가상 전압보다 커진다고 가정하면 (4.49)가 성립한다.

$$\hat{v}_x[k+m] < v_{x+1}[k]. \quad (4.49)$$

식 (4.45)를 (4.49)에 대입하면 (4.50)과 같다.

$$m > \frac{C_{cell}(v_{x+1}[k]-v_x[k]-v_{offset})}{\alpha i_{arm} T_s}. \quad (4.50)$$

$v_{x+1}[k] < v_x[k]$  이고,  $m$  샘플링 뒤에는  $v_{x+1}[k+m] > \hat{v}_x[k+m] > v_x[k+m]$  이므로 정렬 순서가 바뀌게 되어  $v_x$ 는 오프 상태 셀,  $v_{x+1}$ 은 온 상태 셀이 되지만, 마찬가지로 실제 전압은 가상 전압보다 작은 값을 가지고 있으므로 스위칭 상태 유지를 길게 할 수록 온/오프 셀 캐패시터 전압 차는 점점 커지게 된다.

식 (4.48)과 같이 (4.50)의  $m$ 과 (4.44)의  $m$ 을 이용하여 스위칭 상태 유지를 위한 가중치와 옵셋 전압 값의 관계식을 (4.51)로 나타낼 수 있다.

$$v_{offset} > (1-\alpha)(v_{x+1}[k]-v_x[k]). \quad (4.51)$$

즉, 식 (4.48)과 (4.51)의 관계식을 만족시키는 옵셋 전압 값과 가중치는 스위칭 주파수 저감 운전을 가능하게 한다고 볼 수 있다. 이렇게 본 논문에서 제안한 방법은 셀 캐패시터 전압 균형을 위해 전압 정렬 방법을 사용할 경우, 가상 전압을 활용한 스위칭 주파수 저감 운전을 일반화시킨 방법이다.

언급한 방법을 정리하면, 스위칭 상태를 유지하기 위해서 암 전류가 양일 경우에는 (4.48)을, 암 전류가 음일 경우에는 (4.51)이 성립되어야 한다. 한편,

해당 조건을 정확히 사용하기 위해서는 온 상태 셀 캐패시터 전압과 비교하기 위한 오프 상태 셀 캐패시터 전압 정보를 알아야 한다. 본 논문에서는 해당 정보를 최소화하고 구현을 단순화시키기 위해 간단히 가중치로 1을 대입한 조건, 즉 읍셋 값만으로 스위칭 주파수를 저감하는 방법을 소개한다. 식 (4.48), (4.51)에 가중치 1을 대입하고 정리하면 다음과 같다.

1) 암 전류  $> 0$

$v_{offset} < 0$  : 온 상태 셀 캐패시터 전압에 읍셋 전압 값을 빼서 정렬 시, 계속 온 상태를 유지한다.

2) 암 전류  $< 0$

$v_{offset} > 0$  : 온 상태 셀 캐패시터 전압에 읍셋 전압 값을 더해서 정렬 시, 계속 온 상태를 유지한다.

스위칭 유지를 의미하는  $m$  샘플링은 읍셋 전압 값을 이용할 경우,  $C_{cell} \frac{|v_{offset}|}{i_{arm} T_s}$  에 영향을 받게 된다. 이는 곧 읍셋 전압을 이용할 경우, 스위칭 주파수는 셀의 캐패시턴스와 암 전류의 크기에 영향을 받게 되는 것을 의미한다. 따라서, 스위칭 주파수 저감을 위한 읍셋 전압 값은 부하 전류에 따라 변화시켜주어야 한다. 이를 방지하기 위해 읍셋 전압 값이 아닌 읍셋 전하량을 사용할 수 있다. 즉, 셀 캐패시턴스에 영향을 받지 않도록  $Q_{offset}$  을 설정한다. 또한, 암 전류는 부하 전류의 크기,  $I_m$  에 영향을 받게 되므로  $Q_{offset}$  을 이에 정규화시켜  $Q_{offset}^{normal}$  로 설정한다면 모든 부하 상황에 대해 동일하게 스위칭 주파수 저감 운전이 가능하다. 실제 적용 시에 읍셋 전압 값은 다음과 같이 사용할 수

있다.

$$v_{offset} = \frac{I_m}{C_{cell}} Q_{offset}^{normal}. \quad (4.52)$$

식 (4.52)에서 볼 수 있듯이, 정규화시킨 옵셋 전하량 값에 부하 전류의 크기를 곱하고 전하량을 전압 값으로 변환한다면 부하 전류에 관계없이 스위칭 주파수 저감 운전이 가능하다.

이를 검증하기 위해 4.2.1 절에서 언급한 전하량 계산 방법을 이용하였으며, 전압 여유율,  $\eta$  은 1.21, 암 당 셀의 개수는 220개, 최대 전압 변조 지수는 0.8, 위상차,  $\phi$  는 0으로 가정하였으며 샘플링 주파수는 10 kHz로 설정하였다.

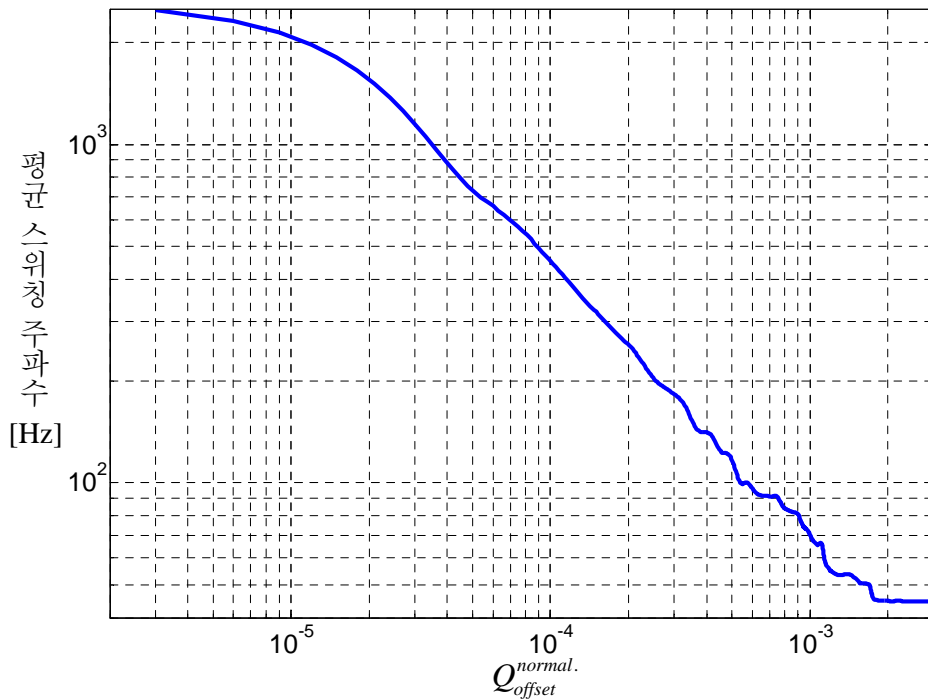


그림 4.8 옵셋 전압 값에 따른 평균 스위칭 주파수 변화.

그림 4.8에서 옴셋 전압 값은  $I_m$  과 셀 캐패시터 용량  $C_{cell}$  에 정규화된 전하량,  $Q_{offset}^{normal}$  으로 나타내어 0 ~ 0.003까지 변화시켰으며, 평균 스위칭 주파수의 변화 추이를 통해 그 주파수가 45 ~ 2676 Hz까지 조절되는 것을 확인할 수 있다.

한편, 식 (4.48), (4.51)의 정보를 최소화하기 위한 방법으로 다음과 같이 온 상태 셀 캐패시터 전압과 가중치를 이용한 값을 옴셋 전압으로 이용하는 방법을 적용할 수 있다.

$$v_{offset} = (\alpha - 1)v_x[k]. \quad (4.53)$$

이 경우, 스위칭 주파수 저감을 위해서 사용해야 하는 캐패시터 용량에 대한 가중치는 다음과 같다.

1) 암 전류 > 0

$$0 < (1 - \alpha)v_{x+1}[k] \Leftrightarrow \alpha < 1. \quad (4.54)$$

2) 암 전류 < 0

$$0 > (1 - \alpha)v_{x+1}[k] \Leftrightarrow \alpha > 1. \quad (4.55)$$

즉, 암 전류의 부호에 따라 (4.53)의 옴셋 값과 (4.54), (4.55)의 가중치를 사용해야 하며, 이러한 옴셋 전압 값과 가중치는 온 상태 셀 캐패시터 전압에 가중치를 곱하는 것과 등가이다. 이는 암 전류가 양일 때는 온 상태 셀 캐패시터 전압에 1보다 작은 전압 가중치를 곱하고 암 전류가 음일 때는 1보다 큰 전압 가중치를 곱해서 평균 스위칭 주파수를 감소시킬 수 있음을 의미한다. 이렇게 셀 캐패시터 전압에 가중치를 곱한 방법은 참고문헌 [117]과 동일하다. 이렇듯 본 논문에서 제안한 스위칭 주파수 저감 원리를 이용할 경우, 여러 가지 스위칭 주파수 저감 방법을 응용 및 구현 가능하다.

간단히 앞에서 언급한 두 방법, 읍셋 전압 값을 이용하는 방법과 셸 캐패시터 전압에 가중치를 곱하는 방법을 서로 비교할 수 있다. 암 전류가 양일 때, 전압 가중치를 이용하는 방법을 (4.50)에 대입하면 (4.56)과 같고 읍셋을 이용하는 방법을 (4.50)에 대입하면 (4.57)과 같다.

$$m > \frac{C \left( \frac{1}{\alpha} v_{x+1}[k] - v_x[k] \right)}{i_{arm} T_s}. \quad (4.56)$$

$$m > \frac{C (v_{x+1}[k] - v_x[k])}{i_{arm} T_s} + C \frac{|v_{offset}|}{i_{arm} T_s}. \quad (4.57)$$

식 (4.56)과 같이 가중치를 이용하는 방법의 경우, 읍셋 전압 값을 이용하는 방법과 달리 오프 상태 셸 캐패시터 전압에 따라 스위칭 유지 시간이 변하게 된다. 즉, 전압이 클수록 스위칭을 오래 유지하는 특성을 보이는 데, 이는 양의 암 전류가 전압이 클 때 캐패시터에 도통되는 시간이 길어짐을 뜻하므로 캐패시터의 최대 전압이 증가할 가능성이 존재한다. 이러한 셸 캐패시터의 최대 전압은 곧 스위칭 소자의 내압 정격을 뜻하게 되므로 읍셋 전압을 사용하는 방식이 가중치를 이용하는 방법에 비해 유리함을 알 수 있다. 본 논문에서는 읍셋 전압 값을 이용한 스위칭 주파수 저감 방법을 사용한다.

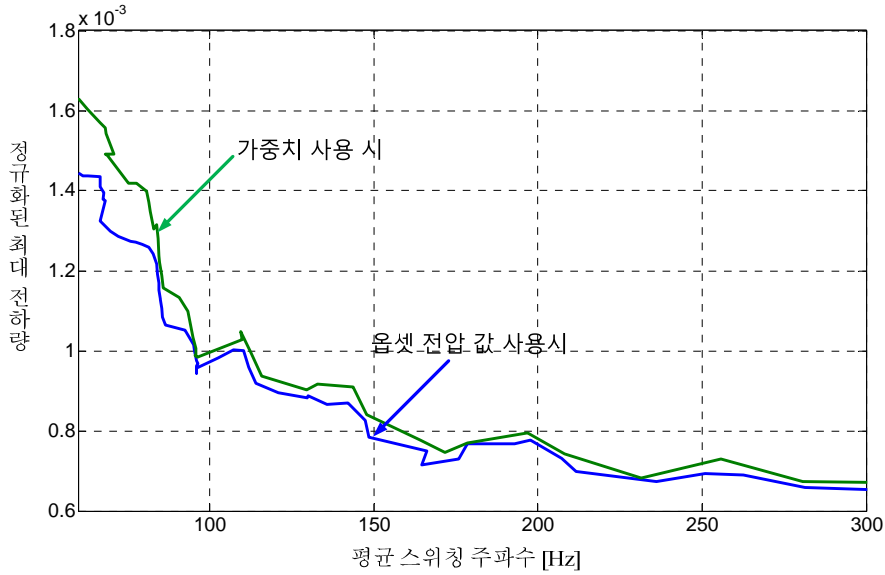


그림 4.9 평균 스위칭 주파수에 따른 셀 캐패시터의 최대 전하량.

그림 4.9에 그림 4.8과 같은 조건 하에서 평균 스위칭 주파수 대비 셀 캐패시터의 정규화된 최대 전하량을 도시하였다. 순환 전류 직류 성분이 최대 값을 가지는  $\phi$ 는 0이므로 암 전류가 양인 구간이 길어지게 된다. 그림에서 볼 수 있듯이 최대 전하량이 옴셋 전압 값을 이용할 때보다 가중치를 이용할 때, 더 커지는 것을 보여준다.

### 4.3 셀의 최대 전압 저감 방법

3장에서 한 암의 최대 에너지 맥동에 대해서 언급하였고, 그림 3.13을 통해 그 에너지 맥동은 위상각,  $\phi$ 가  $-\pi/2$  rad 또는  $\pi/2$  rad일 때 가장 크음을 보였다. 하지만 실제 셀 캐패시터 혹은 스위칭 소자를 선정하는 데 있어서는 셀

캐패시터의 최대 전압이 중요하다. 이를 위해, 순환 전류를 직류로 제어하고 있을 때, 한 암의 최대 에너지 침투치를 (3.87)과 같이  $\frac{V_{dc} I_m}{4\omega_s}$ 에 대해 정규화시킨 값,  $U_{xP}^{\max}$ 로 그림 4.10에 도시하였다.

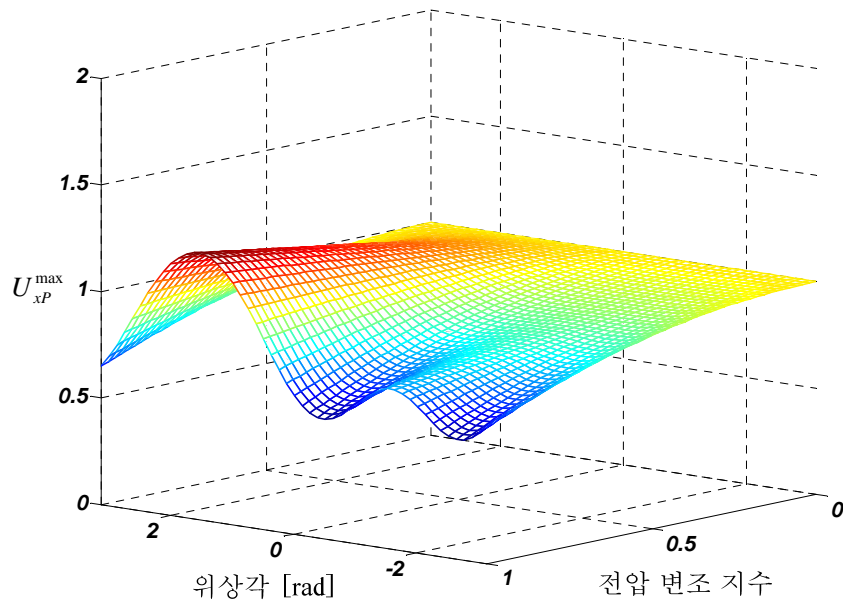


그림 4.10 전압 변조 지수와 위상각에 따른 정규화된 암 에너지 침투치  $U_{xP}^{\max}$ .

그림 4.10에서 확인할 수 있듯이 전압 변조 지수가 1이고, 위상각이  $\pi/2$ 일 때, 최대 1.2475의 에너지 침투치를 가지게 되는 것을 확인할 수 있다. 전압 정렬 방법은 이러한 암 에너지를 각 셀에 고르게 분포시키는 것으로, 스위칭 주파수 저감 운전 시에도 이는 동일하게 적용된다. 따라서, 스위칭 주파수 저감 운전 시에도 위상각이  $\pi/2$  rad일 때, 셀 캐패시터 전하량이 최대 값을 갖게 된다. 이를 위해 스위칭 주파수에 대한 셀 캐패시터 최대 전하량을 위상각  $\pi, 0, -\pi/2, \pi/2$  rad 으로 변화시키면서 도시하였다. 앞에서 고려한 수치 예



와 마찬가지로 전압 여유율,  $\eta$  는 1.21, 암 당 셀의 개수는 220개, 전압 변조 지수는 0.8로 가정하였으며 샘플링 주파수는 10 kHz로 설정하였다. 그림 4.11 및 그림 4.12에서 볼 수 있듯이, 셀 캐패시터의 정규화된 최대 전하량이 위상각이  $\pi/2$  rad 일 때 최대 값을 가짐을 볼 수 있다. 하지만 평균 스위칭 주파수가 기본과 주파수에 가까워질수록 혹은 기본과 주파수 이하일 때, 위상각이 0 rad 일 때 셀 캐패시터 최대 전하량이 위상각이  $\pi/2$  rad 일 때의 최대값에 근접함을 확인할 수 있다. 이는 위상각이 0 rad 일 때, 암 전류의 직류 성분이 최대가 되므로 개별 셀 도통 구간이 길어질수록, 즉 스위칭 주파수 낮아질수록 셀 캐패시터 최대 전하량이 증가함을 의미한다. 또한, 위상각이  $\pi/2$  rad,  $-\pi/2$  rad 인 운전 영역은 전력을 송수전하지 않는 구간으로써 전력을 송수전하는 주요 운전 영역인 0 rad,  $\pi$  rad 에 비해 그 운전 빈도가 낮다. 따라서, 주요 운전 영역인 위상각 0 rad,  $\pi$  rad 일 때 스위칭 주파수 저감 운전이 필요하며 위상각이  $\pi/2$  rad 일 때는 다소 높은 스위칭 주파수에서 운전할 수 있다고 생각할 수 있다. 따라서, 본 장에서는 주요 운전 영역이며 스위칭 주파수 저감 운전 시 셀 캐패시터 전하량의 최대값이 증가하는 위상각이 0 rad 일 때, 셀 캐패시터 최대 전하량 저감에 관해 논하며, 위상각  $\pi/2$  rad 일 때의 운전은 6장에서 설명할 손실을 고려한 셀 캐패시터 용량 설계 시, 고려 요소로써 다룬다.

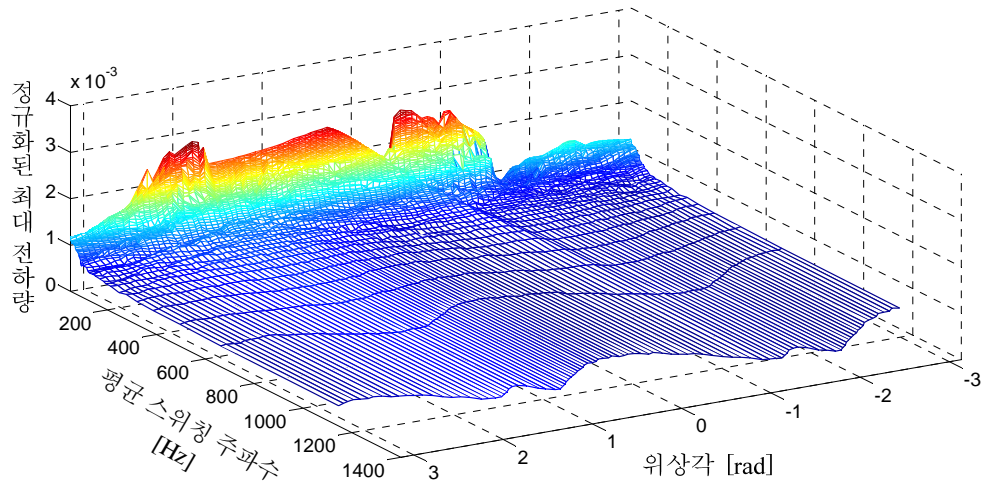


그림 4.11 직류 순환 전류 사용 시, 위상각 및 평균 스위칭 주파수에 따른 정규화된 셀 캐패시터의 최대 전하량.

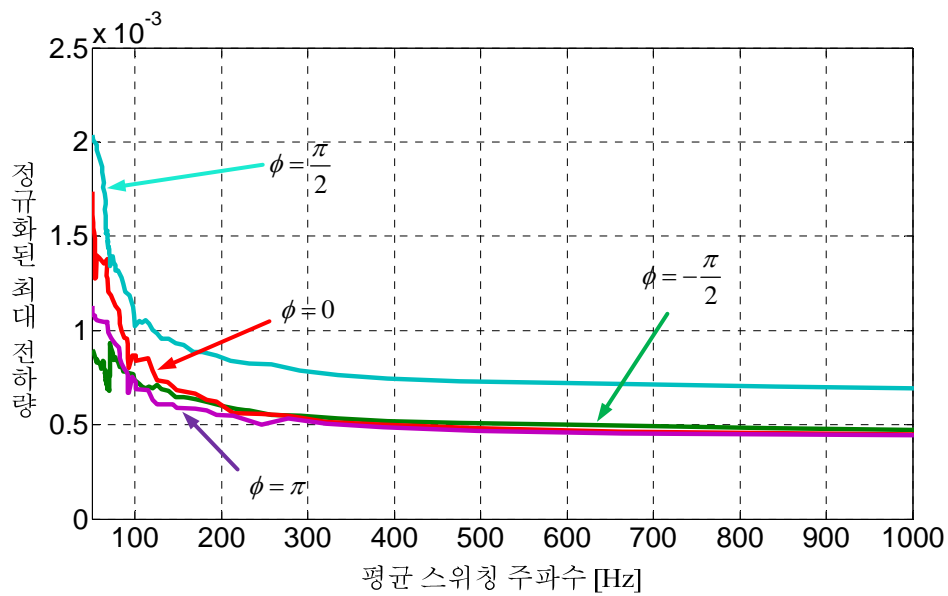


그림 4.12 직류 순환 전류 사용 시, 평균 스위칭 주파수(50 ~ 1000 Hz)에 따른 정규화된 셀 캐패시터의 최대 전하량.

### 4.3.1.2 고조파 순환 전류 주입

한편, 3.2.1에서 언급한 2고조파 순환 전류를 주입하여 셀 캐패시터 최대 전압을 감소시킬 수 있다. 이러한 2고조파 전류를 포함한 순환 전류는 다음과 같다.

$$i_{xo} = \frac{V_m I_m}{2V_{dc}} \cos \phi + k \frac{V_m I_m}{2V_{dc}} \cos(2\omega_s t - \phi). \quad (4.58)$$

앞서 언급했듯이  $k$ 를 조절할 경우 캐패시터 전압 맥동의 크기를 조절할 수 있다. 그림 4.10과 마찬가지로 2고조파 순환 전류 주입 시, 상단 암의 최대 에너지 침투치를  $\frac{V_{dc} I_m}{4\omega_s}$ 에 대해 정규화 시킨 값,  $U_{xP}^{\max}$ 를 그림 4.13에 도시하였다.

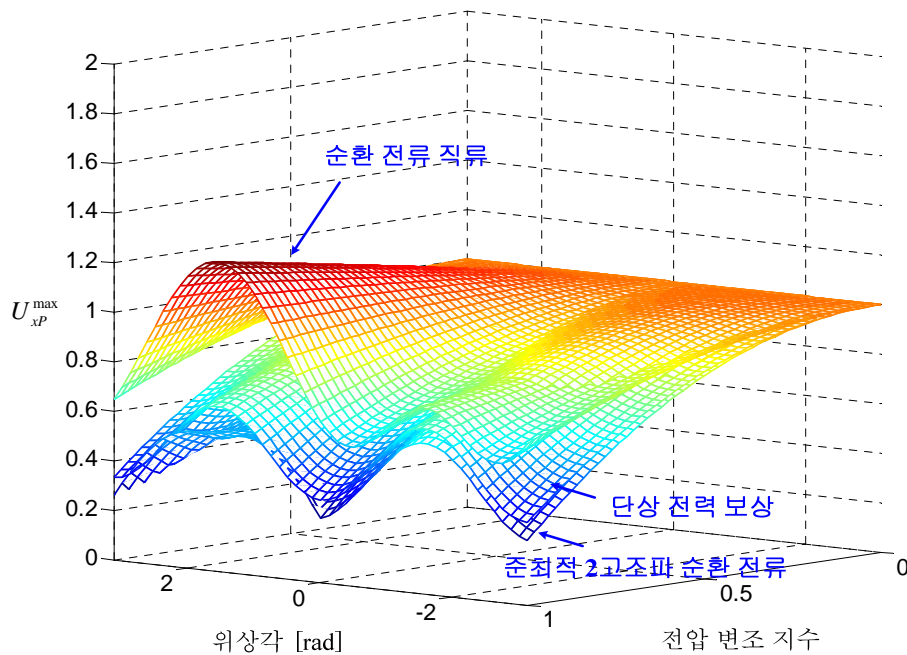


그림 4.13 전압 변조 지수와 위상각에 따른 정규화된 암 에너지 침투치  $U_{xP}^{\max}$ .

그림 4.13에서 단상 전력 보상 방법과 준최적 2고조파 순환 전류를 주입을 비교하였을 때, 셀 캐패시터 최대 전압 차이는 그리 크지 않다는 것을 알 수 있다. 즉, 준최적 2고조파 순환 전류를 주입하였을 때, 전압 맥동은 감소시킬 수 있지만 셀 캐패시터의 최소 전압을 증가시킨다. 전압 변조 지수가 1일 때 그 값을 비교해보면 다음과 같다.

1) 위상각  $\pi$  rad

A. 순환 전류 직류 제어 :  $U_{xp}^{\max} = 0.6492$

B. 단상 전력 보상 :  $U_{xp}^{\max} = 0.3333$

C. 준최적 2고조파 순환 전류 :  $U_{xp}^{\max} = 0.2602$

2) 위상각  $-\pi/2$  rad

A. 순환 전류 직류 제어 :  $U_{xp}^{\max} = 0.7485$

B. 단상 전력 보상 :  $U_{xp}^{\max} = 0.6654$

C. 준최적 2고조파 순환 전류 :  $U_{xp}^{\max} = 0.6071$

3) 위상각 0 rad

A. 순환 전류 직류 제어 :  $U_{xp}^{\max} = 0.6492$

B. 단상 전력 보상 :  $U_{xp}^{\max} = 0.3386$

C. 준최적 2고조파 순환 전류 :  $U_{xp}^{\max} = 0.2602$

4) 위상각  $\pi/2$  rad

A. 순환 전류 직류 제어 :  $U_{xp}^{\max} = 1.2475$

B. 단상 전력 보상 :  $U_{xp}^{\max} = 0.6654$

C. 준최적 2고조파 순환 전류 :  $U_{xp}^{\max} = 0.5351$

또한, 2고조파 순환 전류 가중치를 뜻하는  $k$ 가 증가할수록 암 전류의 크기가 증가하므로, 스위칭 소자의 전류 정격에 유의하여  $k$ 를 선정해야 한다.

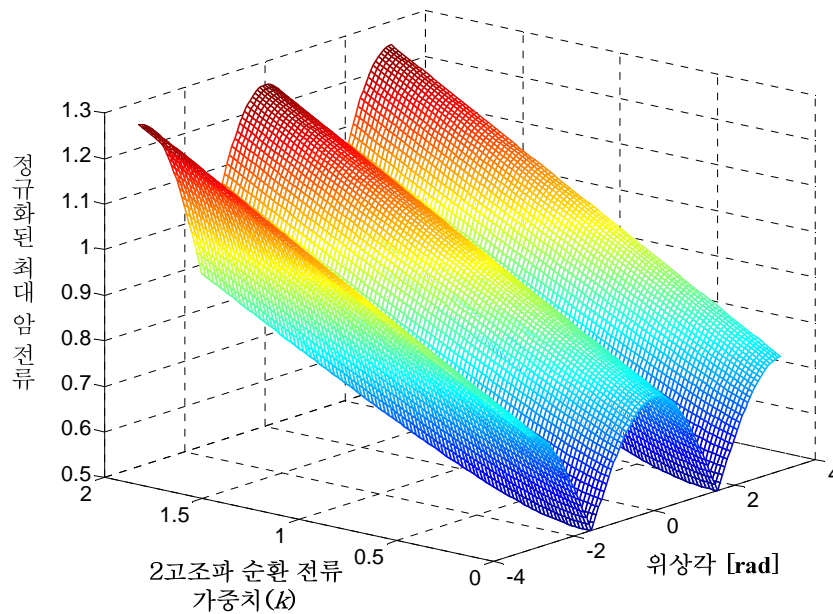


그림 4.14 2 고조파 순환 전류 가중치와 위상각에 따른 정규화된 최대 암 전류 크기.

그림 4.14 에 전압 변조 지수가 1일 때, 위상각과 2고조파 순환 전류의 가중치를 뜻하는  $k$ 를 0 ~ 2까지 변화시키며 이에 따른 암 전류의 최대값을 정격 부하 전류  $I_m$ 에 대해 정규화시켜 도시하였다. 그림에서 볼 수 있듯이, 암 전류의 크기는 가중치가 클수록 증가하며, 그 크기는 위상각이 0 rad,  $\pi$  rad 일 때 최대가 됨을 볼 수 있다. 이를 변조 지수가 1이고 위상차가 0 rad 일 때, 정규화된 암 전류의 최대값으로 다시 표현하면 다음과 같다.

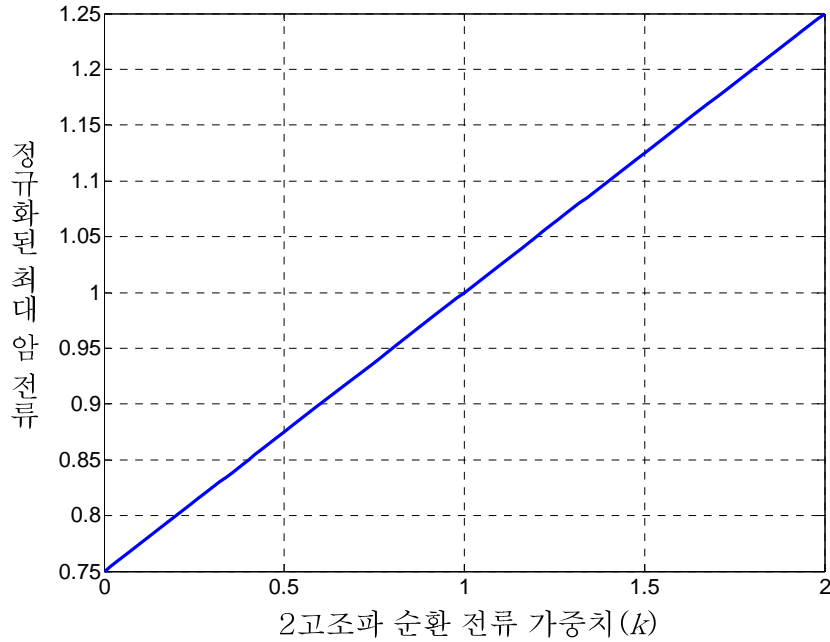


그림 4.15.2 고조파 순환 전류 가중치에 따른 정규화된 최대 암 전류 크기(위상각 0 rad).

그림4.15에서 볼 수 있듯이, 준최적 2고조파 순환 전류 주입 시( $k=1.7$ )에는 스위칭 소자의 정격 전류가 실제 부하 정격 전류보다 17.5% 커야 하고, 단상 전력 보상 방법의 경우( $k=1$ ), 스위칭 소자의 정격 전류가 실제 부하 정격 전류와 동일해야 한다. 이러한 점을 감안해서 본 논문에서는 2고조파 순환 전류의 가중치,  $k$ 를 셀 캐패시터 최대 전압 감소를 위해 1로 사용한다.

단상 전력 보상 방법을 사용하였을 경우, 위상각 및 평균 스위칭 주파수에 따른 정규화된 최대 전하량은 그림 4.16과 같다.

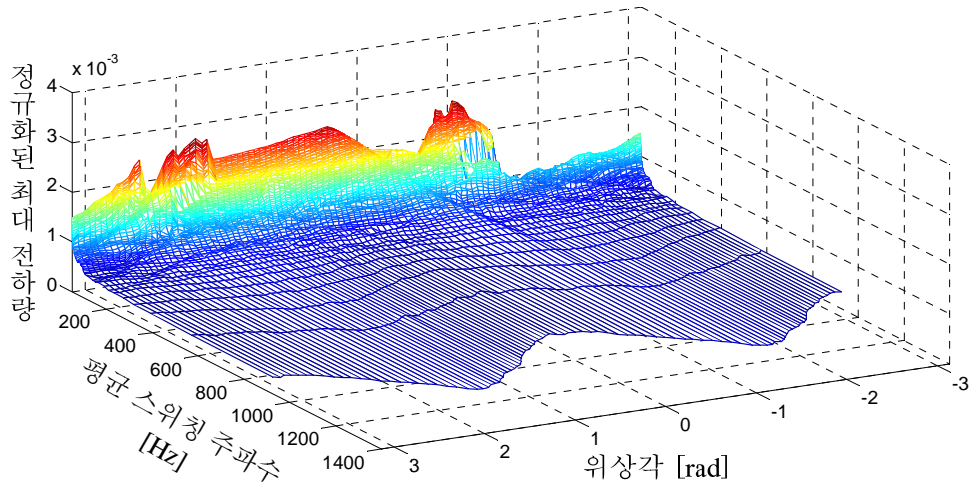
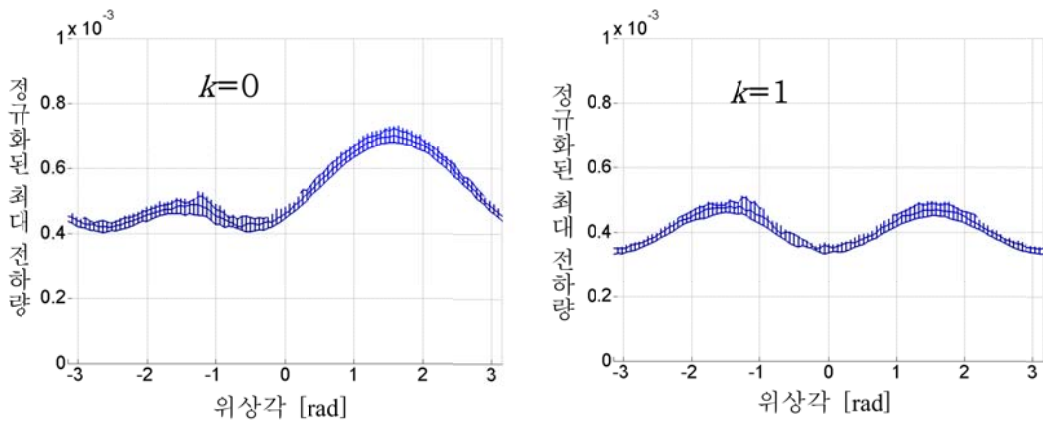
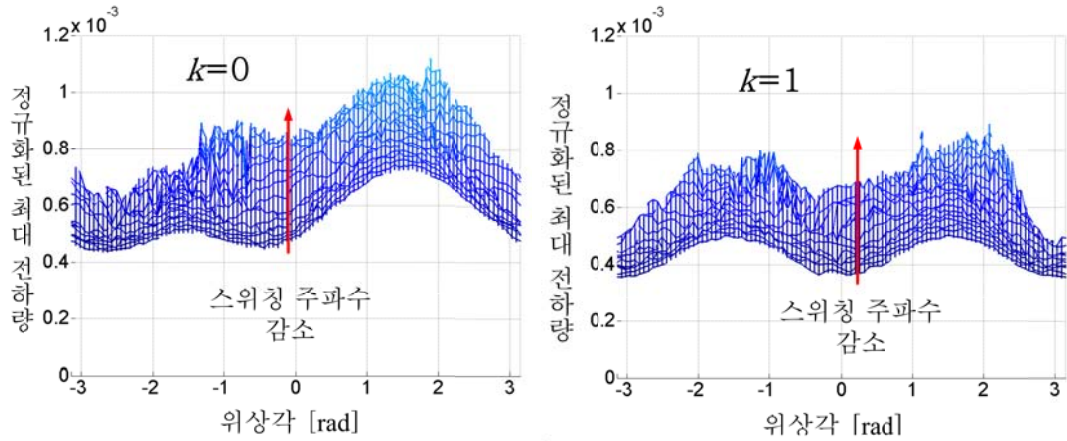


그림 4.16 2고조파 순환 전류 주입( $k=1$ ) 시, 위상각 및 평균 스위칭 주파수에 따른 정규화된 셀 캐패시터의 최대 전하량.

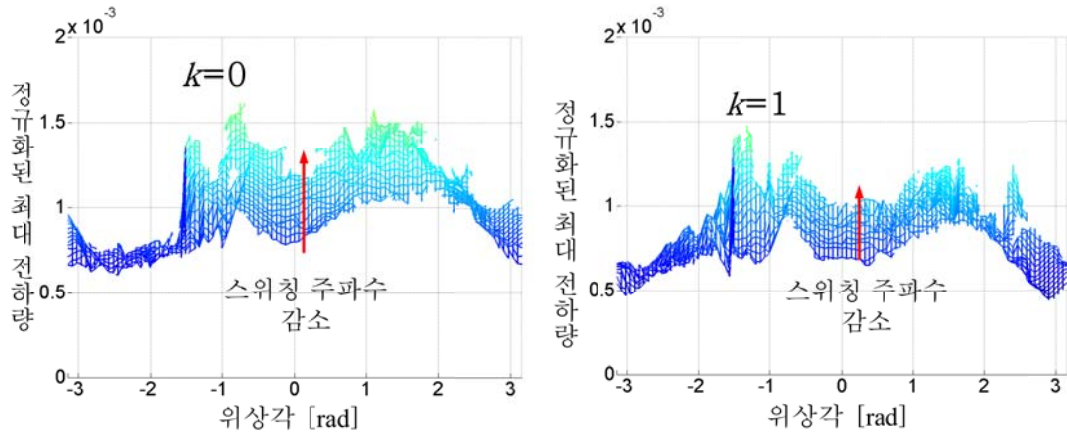
그림 4.11의 순환 전류가 직류로 제어되고 있을 때의 셀 캐패시터의 최대 전하량과  $k=1$ 의 2고조파 순환 전류를 주입하였을 때의 셀 캐패시터 최대 전하량을 나타내는 그림 4.16을 비교하기 위해 평균 스위칭 주파수 구간 별로 비교하였다.



(a)



(b)



(c)

그림 4.17 2고조파 순환 전류 주입( $k=1$ )과 직류 순환 전류 경우의 셀 캐패시터 최대 전하량의 스위칭 주파수 구간별 비교.

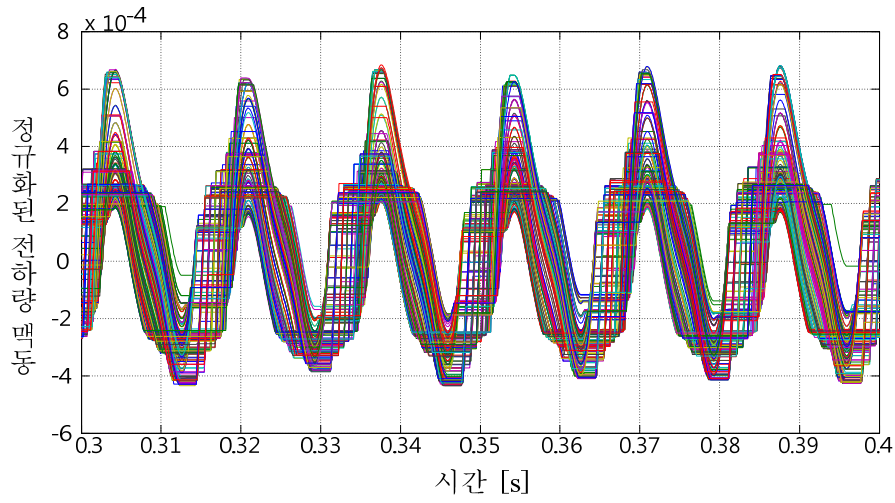
(a) 500~1500 Hz, (b) 100~500 Hz, (c) 70~100 Hz.

그림 4.17에서 볼 수 있듯이, 스위칭 주파수가 감소할수록 정규화된 셀 캐패시터의 최대 전하량은 증가하는 것을 알 수 있다. 그림 4.17 (a)에서 볼 수 있듯이, 500~1500 Hz 구간에서는 개별 셀 캐패시터의 전하량이 균형되어 동작하

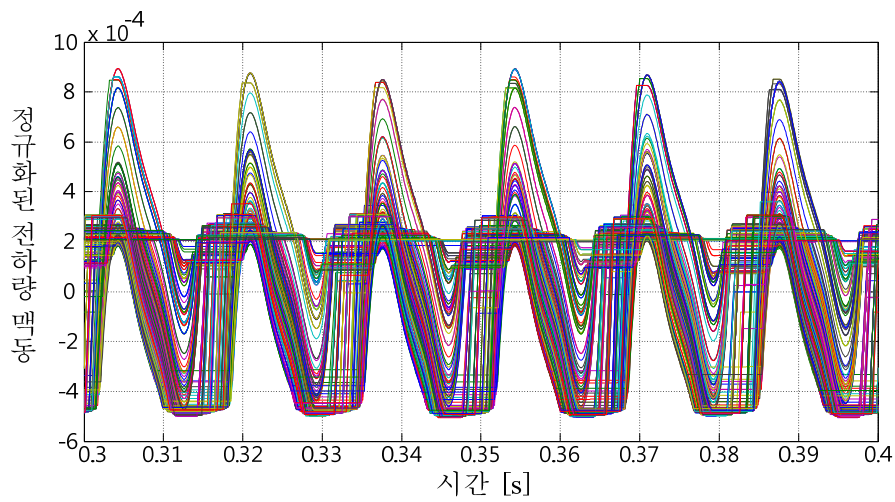


므로 평균 셀 캐패시터의 전하량과 같다. 즉, 앞서 언급했듯이 평균 셀 캐패시터의 전하량 기준으로  $k=1$  의 2고조파 순환 전류 주입 시, 전압 변조 지수 0.8 일 때, 위상각 0 rad에서 셀 캐패시터의 최대 전하량이 순환 전류 직류 제어 시보다 26% 로 감소하고, 위상각  $\pi/2$  rad 에서 33 %로 감소한다. 마찬가지로 그림 4.17 (b)에서 볼 수 있듯이 100 ~ 500 Hz의 스위칭 주파수 구간에서는 스위칭 주파수가 100 Hz로 감소할수록 셀 캐패시터의 최대 전하량이 증가하게 된다. 하지만 역시 2고조파 순환 전류 주입 시, 최대 전하량 저감의 효과가 크게 나타남을 볼 수 있다. 평균 스위칭 주파수가 100 Hz 일 때, 2고조파 순환 전류 주입 시, 위상각 0 rad에서 셀 캐패시터의 최대 전하량이 순환 전류 직류 제어 시보다 24% 로 감소하고, 위상각  $\pi/2$  rad 에서 15 %로 감소한다. 그림 4.17 (c)에서 볼 수 있듯이, 그 스위칭 주파수가 70 Hz 인 경우, 2고조파 순환 전류 주입 시 위상각 0 rad에서 셀 캐패시터의 최대 전하량이 12% 로 감소하고, 위상각  $\pi/2$  rad 에서 18.8 %로 감소한다. 하지만, 같은 2고조파 순환 전류 주입 시의 100 Hz 일 때와 비교할 때, 최대 전하량이 커지게 됨을 알 수 있다. 이는 스위칭 주파수가 낮아질수록 암 전류가 셀 캐패시터에 도통되는 구간이 길어지게 되므로 2고조파 순환 전류 주입으로 인해 추가 되는 양의 암 전류 성분이 영향을 미치게 되기 때문이다.

이는 다음과 같이 위상각이 0 rad 이고 평균 스위칭 주파수가 100 Hz, 80 Hz 일 때, 시간 축에 따른 셀 캐패시터의 전하량 맥동 파형을 통해 확인할 수 있다.



(a)



(b)

그림 4.18 22고조파 순환 전류 주입( $k=1$ ) 시, 시간에 따른 정규화된 셀 캐패시터의 전하량 맥동 파형.

(a) 100 Hz의 평균 스위칭 주파수, (b) 80 Hz의 평균 스위칭 주파수.

그림 4.18은 한 암을 구성하는 모든 셀 캐패시터의 전하량, 220개의 셀 캐패시터의 정규화된 전하량 맥동의 파형을 나타낸다. 이는 곧 220개 셀 캐패시터의 전압 맥동과 동일하다. 평균 스위칭 주파수가 100 Hz 인 그림 4.18 (a)와 비교할 때, 평균 스위칭 주파수가 80 Hz인 그림 4.18 (b)에서 2고조파 순환 전류를 구성하는 양의 전류 도통 구간 증가로 인해 셀 캐패시터의 전하량 침투치가 증가하게 되는 것을 볼 수 있다.

#### 4.3.2 가상 전압을 활용한 최대 전압 변동량 저감을 위한 방법

2고조파 순환 전류 주입 시, 양의 암 전류 증가로 인해 스위칭 주파수가 기본과 주파수와 가까울수록 2고조파 순환 전류에 의한 셀 캐패시터의 최대 전하량 감소 효과가 크지 않다. 따라서, 2 고조파 순환 전류 주입 시, 100 Hz 미만인 구간에서 이러한 양의 암 전류에 의한 영향을 줄이고 최대 전압 변동량 저감을 위해 다음과 같은 방법을 제안할 수 있다.

4.2.2에서 언급했듯이 스위칭 상태 유지를 의미하는  $m$  이 커질수록 셀 캐패시터에 암 전류가 도통 시간이 길어지게 된다. 따라서, 암 전류가 양인 구간에서  $m$ 이 커질수록 셀 캐패시터의 전압은 증가하고, 암 전류가 음인 구간에서  $m$ 이 커질수록 셀 캐패시터의 전압은 감소하게 된다. 한편, 셀 캐패시터의 최대 전압은 곧 스위칭 소자의 내압 정격을 의미하므로 셀 캐패시터의 최대 전압을 감소시키기 위해 위에서 언급한 원리를 이용할 수 있다. 즉, 암 전류가 양인 구간의  $m$ 을 작게하고 암 전류가 음인 구간의  $m$ 을 크게 하는 것이 그것이다. 이를 위해 4.2.2에서 언급한 가상 전압을 이용하여 그 일반화된 방법을 제안할 수 있다. 암 전류가 음일 때  $m$ 이 양일 때  $m$ 보다 커야하므로 (4.42), (4.44)를 이용하면 암 전류의 크기 및 온/오프 셀의 전압차,  $|v_{x+1}[k]-v_x[k]|$ 가

같다는 조건하에서 다음과 같은 식이 성립한다.

$$\frac{C_{cell} (v_{x+1}[k] - v_x[k] - v_{offset1})}{\alpha_1 i_{arm} T_s} < \frac{C_{cell} (-v_{x+1}[k] + v_x[k] + v_{offset2})}{\alpha_2 |i_{arm}| T_s}. \quad (4.59)$$

여기서  $\alpha_1$ ,  $v_{offset1}$  은 암 전류가 양일 때의 가중치 및 옵셋 전압 값,  $\alpha_2$ ,  $v_{offset2}$  는 암 전류가 음일 때의 가중치 및 옵셋 전압 값을 의미한다. 이를 정리하면 다음과 같다.

$$\frac{(v_{x+1}[k] - v_x[k] - v_{offset1})}{\alpha_1} < \frac{(v_x[k] - v_{x+1}[k] + v_{offset2})}{\alpha_2}. \quad (4.60)$$

따라서, 식 (4.42), (4.44)의 관계가 성립한다면 스위칭 주파수 저감 운전이 가능하고 셀 캐패시터의 암 전류가 음일 때의  $m$ 이 양일 때의  $m$  보다 크게 되어 셀 캐패시터 최대 전압의 감소가 가능해진다. 이를 본 논문에서 사용한 옵셋 전압 만을 사용하는 스위칭 주파수 저감 방식에 적용하면 다음과 같은 관계가 성립해야 한다.

$$-v_{offset1} < v_{offset2}. \quad (4.61)$$

여기서  $v_{offset1}$  은 음의 값이며  $v_{offset2}$  는 양의 값을 갖는다. 이와 같이 전류의 방향에 따라 서로 다른 옵셋 전압 값을 갖는, 차등 옵셋 값을 적용한 스위칭 주파수 저감 방법을 다음과 같이 요약될 수 있다.

1) 암 전류  $> 0$

$v_{offset1} < 0$  : 전압이 상승하는 구간이므로 스위칭 주파수를 증가시켜 최대한 전압 증가량을 감소시켜야 한다. 따라서  $v_{offset1}$  의 절대값을 작게 하여 스위칭 주파수를 증가시킨다.

2) 암 전류 < 0

$v_{offset2} > 0$  : 전압이 감소하는 구간이므로 전압 감소량을 증가시켜 스위칭 주파수를 감소시켜야 한다. 이를 위해  $v_{offset2}$ 의 절대값을 크게 하여 스위칭 주파수를 감소시킨다.

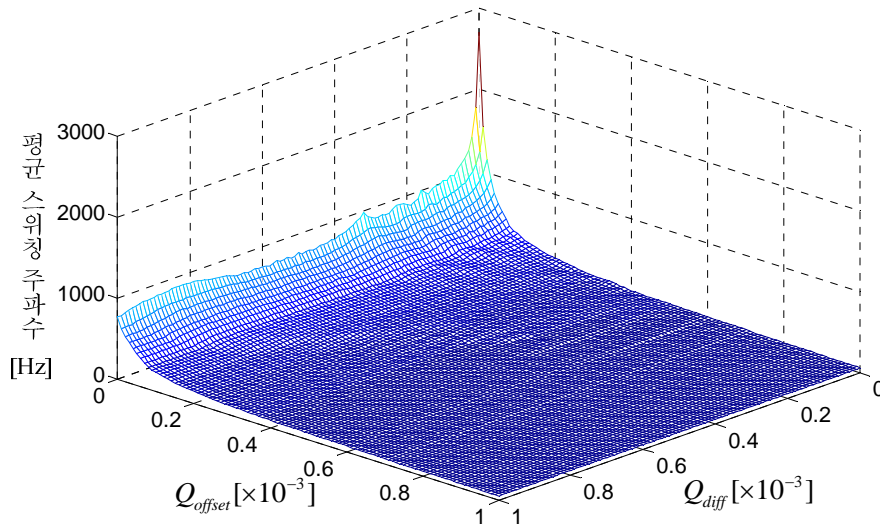
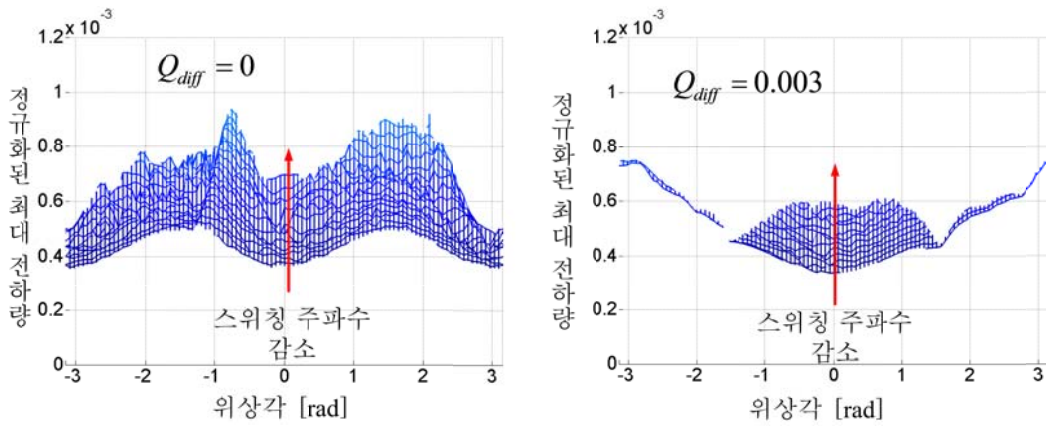


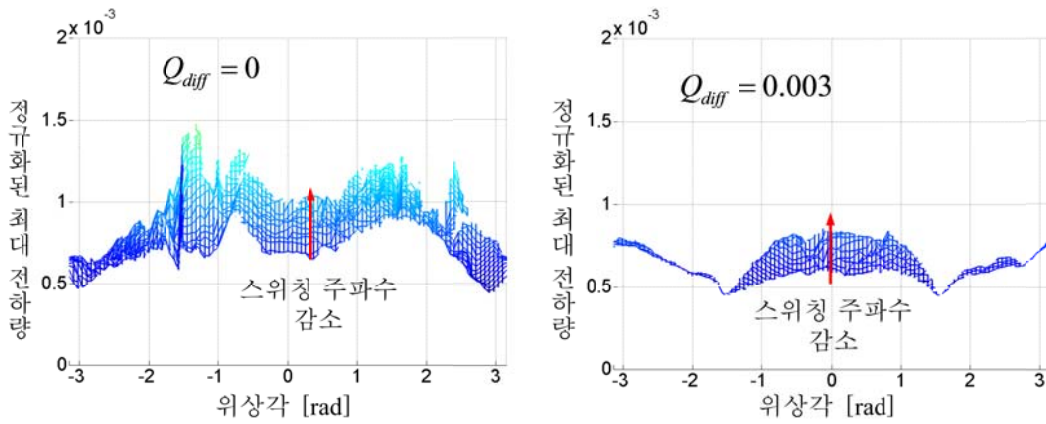
그림 4.19 옵셋 전하량 값 차이에 따른 평균 스위칭 주파수 변화.

그림 4.19에서  $Q_{offset}$ 은  $I_m$ 에 대해 정규화된 옵셋 전압 값,  $v_{offset1}$ 의 전하량을 의미하며,  $Q_{diff}$ 는  $v_{offset1}$ 의 절대값과  $v_{offset2}$ 의 절대값 간의 차이를 정규화된 전하량으로 나타낸 것이다. 그림에서 볼 수 있듯이, 평균 스위칭 주파수는  $Q_{offset}$ 에 의해 결정되며  $Q_{diff}$ 는 거의 스위칭 주파수에 영향을 미치지 않는다. 즉, 고정된  $Q_{offset}$ 에서  $Q_{diff}$ 로 조절할 수 있는 스위칭 주파수에는 한계가 있다. 그림 4.16과 같이 위상각과 평균 스위칭 주파수에 따른 셀 캐패시터의 최대 전하량

값을 구하기 위해  $Q_{diff}$  를 0.003으로 고정한 후, 그에 따른 영향을 살펴보았다. 2고조파 순환 전류 주입 시, 차등 옵션 값을 적용한 결과와 적용하지 않은 결과의 분석을 위해 스위칭 주파수 구간 별로 정규화된 최대 전하량을 그림 4.20에 도시하였다.



(a)



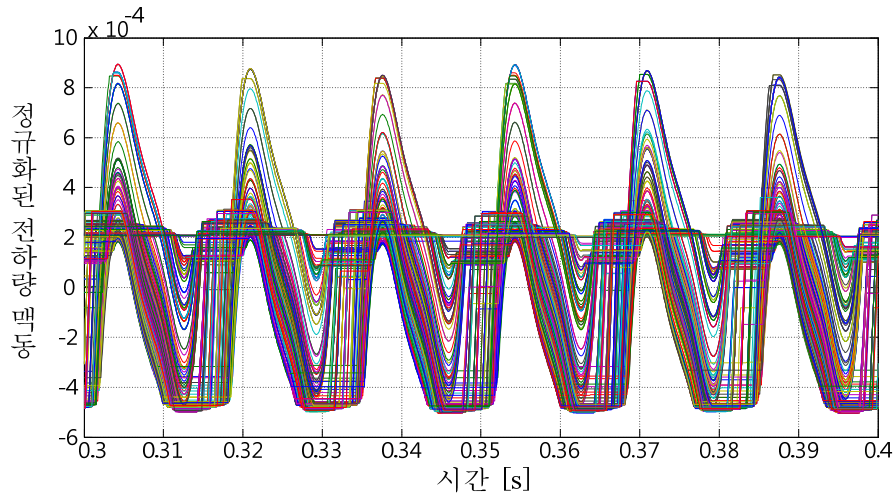
(b)

그림 4.20 2고조파 순환 전류 주입 시, 차등 옵션 값 적용 유무에 따른 셀 캐패시터 최대 전하량의 스위칭 주파수 구간별 비교.

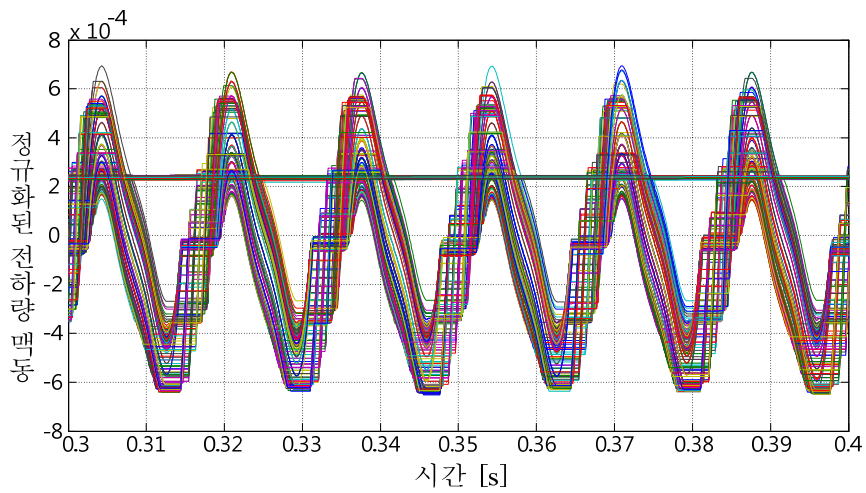
(a) 100 ~ 500 Hz, (b) 70 ~ 100 Hz.

앞에서 언급했듯이 위상각 0 rad 부근에서 암 전류의 직류 성분이 가장 크기 때문에 스위칭 주파수 저감 운전이 필요하다. 그림 4.20 (a)에서 볼 수 있듯이 위상각 0 부근에서 평균 스위칭 주파수 구간이 100~500 Hz의 구간인 경우에는 차등 옵셋 값 적용 유무에 따른 차이가 거의 없음을 확인할 수 있다. 하지만 그림 4.20 (b)에서 볼 수 있듯이 스위칭 주파수가 기본과 주파수에 가까운 70~100 Hz인 구간에서는 그 차이가 존재함을 확인할 수 있다. 위상각이 0 rad 이고 스위칭 주파수가 100 Hz 일 때, 차등 옵셋 값을 적용하지 않을 경우, 최대 전하량 값은 0.0007이고 차등 옵셋 값을 적용한다면 0.00057이다. 스위칭 주파수가 70 Hz 일 때, 차등 옵셋을 적용하지 않을 경우, 최대 전하량 값은 0.00098 이고 차등 옵셋을 적용한다면 0.00082 이다. 즉, 해당 구간에서 약 20 %의 최대 전하량 저감 효과를 보이게 됨을 알 수 있다. 이를 통해 본 논문에서 제안한 차등 옵셋 적용은 MMC의 평균 스위칭 주파수를 거의 기본과 주파수와 가깝게 운전할 때에만 유효함을 알 수 있다.

위상각이 0 rad 이고 평균 스위칭 주파수가 80 Hz 일 때, 시간 축에 따른 셀 캐패시터의 전하량 파형은 다음과 같다.



(a)



(b)

그림 4.212 차등 옵셋 적용 유무에 따른, 시간에 대한 정규화된 셀 캐패시터의 전하량 맥동 파형 (80 Hz의 평균 스위칭 주파수).

(a)  $Q_{diff} = 0$  , (b)  $Q_{diff} = 0.003$ .



그림 4.18과 같이 그림 4.21에 한 암을 구성하는 모든 셀 캐패시터의 전하량, 220개의 셀 캐패시터의 시간에 대한 정규화된 전하량 맥동의 파형을 나타내었다. 그림 4.21 (a)와 그림 4.21 (b)를 비교할 때, 차등 옵셋 값을 적용한 경우 그 전하량 최소치를 감소시키는 대신 최대치 역시 감소시켜 적용하지 않은 경우에 비해 전체적인 파형이 아래로 이동하는 것을 확인할 수 있다. 이러한 작용으로 인해 차등 옵셋 적용은 낮은 스위칭 주파수 운전 시, 셀 캐패시터에 도통하는 양의 2고조파 순환 전류에 의한 영향을 최소화하게 된다. 즉, 셀 캐패시터의 평균 전압 맥동은 유지하되, 최대 전압과 최소 전압을 모두 감소시키는 작용을 한다.

## 4.4 제안 전압 합성 방법

### 4.4.1 제안 전압 합성 방법

NLM 방법을 이용한 전압 합성 방법은 3장에서 언급한 레벨 천이 PWM과 유사하며, 레벨 천이 PWM 방법과의 차이점은 4.1.2절에서 언급했듯이 통류율을 그와 가장 근접한 정수로 변환하는 것이다. 이를 4.2절에서 제안한 스위칭 주파수 저감 방법을 포함한 순서도로 나타내면 그림 4.22, 그림 4.23과 같다.

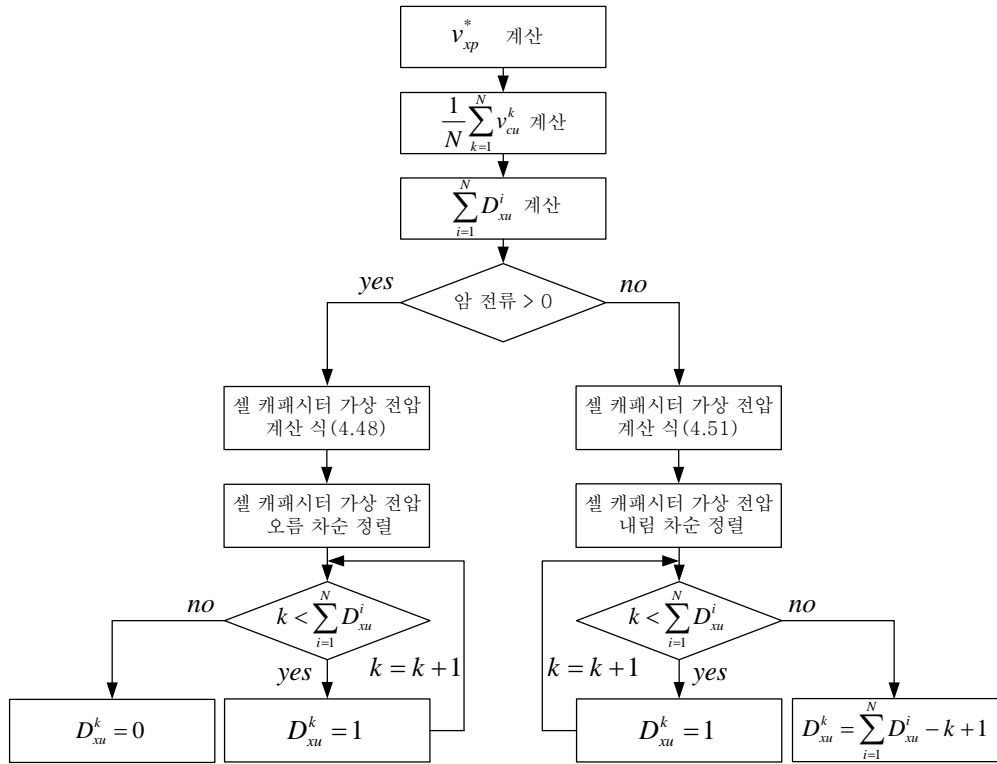


그림 4.22 NLM 방법 및 스위칭 주파수 저감 방법 사용 시, 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(셀 평균 전압 이용).

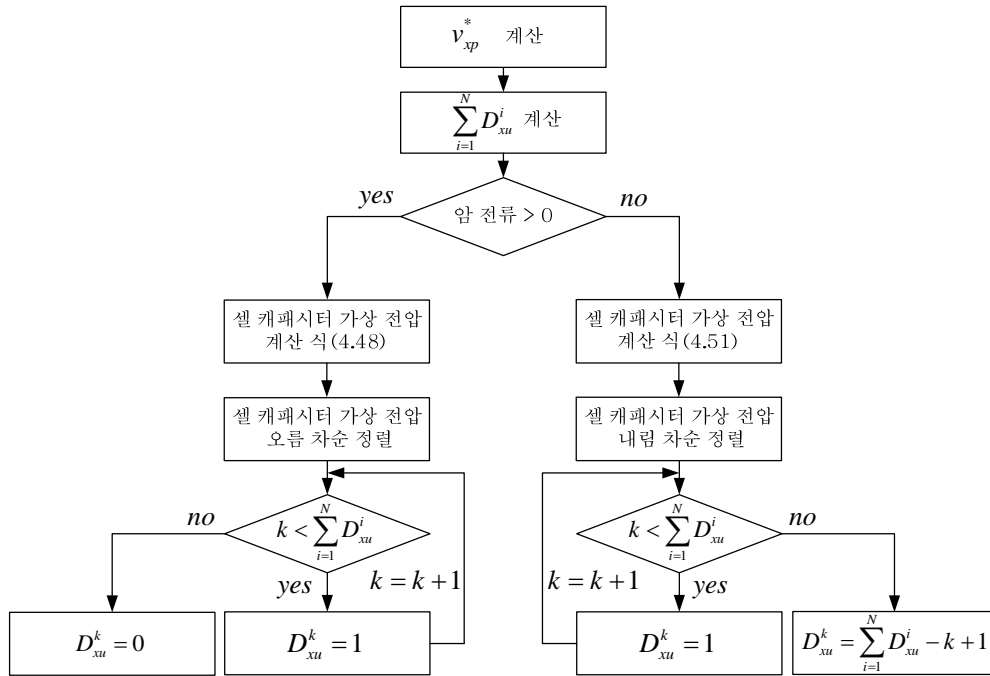


그림 4.23 NLM 방법 및 스위칭 주파수 저감 방법 사용 시, 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(직류단 전압 이용).

정리하면, 레벨 천이 PWM 및 NLM 방법을 사용할 경우, 스위칭 주파수 저감 운전을 포함한 전압 합성 방법은 다음과 같은 단계를 거치게 된다.

1) 통류율 계산

- A. 셀 평균 전압 계산 (직류단 전압 이용할 경우, 생략)
- B. 식 (4.7), (4.8) 과 같이 평균 전압 혹은 직류단 전압과 전압 지령을 이용하여 개별 셀의 통류율의 합 계산
- C. NLM 사용할 경우, (4.9), (4.10)과 같이 통류율의 합에 반올림

2) 셀 캐패시터 가상 전압 계산

- A. 암 전류 > 0: 식 (4.48)을 만족하는 가상 전압 계산

- B. 암 전류 < 0: 식 (4.51)을 만족하는 가상 전압 계산
- 3) 캐패시터 전압을 이용한 셀 정렬 (셀 캐패시터 전압 균형 제어)
  - A. 암 전류 > 0: 가장 낮은 가상 전압을 갖는 셀부터 오름차순 정렬
  - B. 암 전류 < 0: 가장 높은 가상 전압을 갖는 셀부터 내림차순 정렬
- 4) 개별 셀의 통류율 결정

A. 레벨 천이 PWM 방법의 경우, 정렬된 순서대로 통류율 배치.

통류율의 합 중, 정수 부분은 한 샘플링 동안 온 상태 유지하는 셀의 개수를 뜻하며 소수 부분은 나머지 한 셀의 PWM을 위한 통류율을 뜻한다.

B. NLM 방법의 경우, 소수 부분은 존재하지 않으므로 PWM은 하지 않는다.

전압 합성을 위해 직류단 전압을 이용할 경우, 실제 합성되는 전압에는 셀 캐패시터 전압의 맥동 성분이 포함되므로 암 전압 지령과 오차가 존재하게 된다.

상단 암의 통류율 합을 정수부와 소수부로 나눌 경우, (4.62)와 같이 쓸 수 있다.

$$\sum_{k=1}^N D_{xu}^k = N \cdot D_{xp} = \frac{N}{\eta \cdot V_{dc}} v_{xp}^* = N_{on} + D_{on} \quad (N_{on} : \text{정수}, D_{on} : \text{소수}). \quad (4.62)$$

따라서 상단 암 전압 지령은 (4.63)과 같고 실제 합성되는 전압은 (4.64)와 같다.

$$v_{xp}^* = N_{on} \cdot \frac{\eta \cdot V_{dc}}{N} + D_{on} \cdot \frac{\eta \cdot V_{dc}}{N}. \quad (4.63)$$

$$v_{xP} = \sum_{k=1}^{N_{on}} v_{cu}^k + D_{on} \cdot v_{cu}^{N_{on}+1}. \quad (4.64)$$

여기서  $v_{cu}^k$  는  $k$  번 째 셀의 전압을 뜻하며,  $v_{cu}^{N_{on}+1}$  은 펄스 폭 변조를 하는 셀을 뜻한다. NLM 방법을 사용하는 경우, 소수 부분은 존재하지 않으므로  $D_{on}$  은 0이 된다.

따라서 실제 전압 지령과 합성되는 전압의 차는 (4.65)로 나타낼 수 있다.

$$v_{xP}^* - v_{xP} = N_{on} \cdot \frac{\eta \cdot V_{dc}}{N} + D_{on} \cdot \frac{\eta \cdot V_{dc}}{N} - \sum_{k=1}^{N_{on}} v_{cu}^k - D_{on} \cdot v_{cu}^{N_{on}+1}. \quad (4.65)$$

만약 상단 암 셀 캐패시터의 전압이 균형적으로 제어되고 있어서 모두 같다고 가정하면 그 전압은 상단 암 셀 캐패시터 평균 전압,  $v_{cu}^{avg}$  와 동일하므로 다음과 같이 쓸 수 있다.

$$v_{xP}^* - v_{xP} = N_{on} \cdot \frac{\eta \cdot V_{dc}}{N} + D_{on} \cdot \frac{\eta \cdot V_{dc}}{N} - N_{on} \cdot v_{cu}^{avg} - D_{on} \cdot v_{cu}^{avg}. \quad (4.66)$$

식 (4.66)에서 셀 캐패시터 평균 전압의 직류 값은  $\frac{\eta \cdot V_{dc}}{N}$  와 동일하므로 직류 성분에 대한 오차는 존재하지 않는다. 하지만 3장에서 언급했듯이 셀 캐패시터의 평균 전압에는 기본파 및 2고조파 성분이 지배적으로 존재하기 때문에 실제 암 전압 지령과 합성되는 전압 사이에는 기본파 및 2고조파 전압 오차가 존재하게 된다. 이러한 전압 합성 오차는 3장에서 설계한 부하 전류 제어기 및 순환 전류 제어기에 전압 외란으로 존재하며 제어기의 내부 전압 외란에 대한 동특성 및 전류 추종 성능에 악영향을 미치게 된다. 이러한 단점을 보완하기 위해 셀 캐패시터 평균 전압을 전압 합성에 이용할 경우, 마찬가지로 상단 암의 통류율 합을 다음과 같이 쓸 수 있다.

$$\sum_{k=1}^N D_{xu}^k = N \cdot D_{xP} = \frac{1}{v_{cu}^{avg}} v_{xP}^* = N_{on} + D_{on} \quad (N_{on} : \text{정수}, D_{on} : \text{소수}). \quad (4.67)$$

따라서 상단 암 전압 지령은 (4.68)과 같고 실제 합성되는 전압은 (4.69)와 같다.

$$v_{xP}^* = N_{on} \cdot v_{cu}^{avg} + D_{on} \cdot v_{cu}^{avg}. \quad (4.68)$$

$$v_{xP} = \sum_{k=1}^{N_{on}} v_{cu}^k + D_{on} \cdot v_{cu}^{N_{on}+1}. \quad (4.69)$$

마찬가지로 NLM 방법을 사용하는 경우, 소수 부분은 존재하지 않으므로  $D_{on}$  은 0이 된다. 따라서 실제 전압 지령과 합성되는 전압의 차는 (4.70)으로 나타낼 수 있다.

$$v_{xP}^* - v_{xP} = N_{on} \cdot v_{cu}^{avg} + D_{on} \cdot v_{cu}^{avg} - \sum_{k=1}^{N_{on}} v_{cu}^k - D_{on} \cdot v_{cu}^{N_{on}+1}. \quad (4.70)$$

식 (4.70)에서 알 수 있듯이 상단 암 셀 캐패시터의 전압이 완벽하게 균형적으로 제어되고 있어서 모두 같다고 가정하면 그 전압 합성 오차가 0이 되는 것을 알 수 있다.

레그 평균 전압 제어기 및 암 균형 전압 제어기는 셀 캐패시터의 평균 전압을 제어하며 개별 셀 캐패시터 전압은 정렬에 의해 균형적으로 제어된다. 하지만, 4.2절에서 제안한 스위칭 주파수 저감 방식을 이용할 경우, 스위칭 주파수가 낮아질수록 암 전류가 캐패시터를 도통하는 구간이 서로 달라지게 되므로 개별 셀 간의 전압 차이가 커지게 된다. 즉, 셀 평균 전압과 개별 셀 간의 전압 차이가 증가하게 된다. 따라서, 식 (4.70)에서 볼 수 있듯이, 셀의 평균 전압과 개별 셀 전압의 차이가 클수록 암 전압 지령과 실제 합성되는 전압간의 오차는 스위칭 주파수가 낮아질수록 커지게 되며 이러한 전압 합성 오차는

마찬가지로 부하 전류 제어기 및 순환 전류 제어기에 전압 외란으로 존재하게 된다. 따라서, 스위칭 주파수 저감 방법을 이용할 경우, 이러한 전압 외란은 전체 제어기의 내부 전압 외란에 대한 동특성 및 전류 추종 성능을 저하시키므로 상전류 전 고조파 왜곡율에 악영향을 미친다. 여기서, 제어기의 동특성이란 내부 전압 외란에 대한 제어기의 응답을 의미한다. 즉, 지령 혹은 외부 외란에 대한 제어기의 응답이 전압 합성 오차로 인한 내부 전압 외란으로 인해 그 응답 특성이 늦어지게 되며, 이는 실제 설계된 제어기의 대역폭을 만족시키지 못함을 의미한다. 또한, 이러한 동특성 저하는 정상 상태에서 4.2.2절에서 제안한 방법을 통해 스위칭 주파수를 변경시킬 경우, 앞서 언급한 전압 합성 오차로 인해 스위칭 주파수 절환 구간에서 내부 전압 외란으로 인한 정상 상태로의 수렴 속도의 감소를 야기한다. 본 논문에서는 이를 해결하기 위해 스위칭 주파수 저감 운전에 영향을 받지 않는 새로운 전압 합성 방법을 제안한다. 제안 방법을 요약하여 다음과 같은 식으로 표현할 수 있다.

$$v_{xP}^* = \sum_{k=1}^{N_{on}} v_{cu}^k + D_{on} \cdot v_{cu}^{N_{on}+1}. \quad (4.71)$$

즉, 실제 합성되는 전압은 (4.71)로 표현되므로 전압 지령 또한 이와 동일하게 만드는 것이 제안 방법의 핵심이다. 이를 구현하기 위해 스위칭 주파수 저감 운전을 포함한 제안 전압 합성 방법은 다음과 같은 단계를 거치게 된다.

- 1) 셀 캐패시터 가상 전압 계산
  - A. 암 전류 > 0: 식 (4.48)을 만족하는 가상 전압 계산
  - B. 암 전류 < 0: 식 (4.51)을 만족하는 가상 전압 계산
- 2) 캐패시터 전압을 이용한 셀 정렬 (셀 캐패시터 전압 균형 제어)
  - A. 암 전류 > 0: 가장 낮은 가상 전압을 갖는 셀부터 오름차순 정렬

B. 암 전류  $< 0$ : 가장 높은 가상 전압을 갖는 셀부터 내림차순 정렬

3) 개별 셀의 통류율 결정 (레벨 천이 PWM 사용 시)

A. 암 전압 지령에서 정렬된 순서대로 개별 셀 전압을 빼서 그 오차

값을  $v_{err} = v_{xp}^* - \sum_{i=1}^k v_c^i$  와 같이 계산한다.

B. 그 암 전압 지령과  $k-1$  개의 셀 캐패시터 전압의 합간의 오차 값,  $v_{err}$  이  $k$  번째 셀 캐패시터 전압보다 큰 경우,  $k$  번째 셀은 온 상태로 설정한다. ( $v_{err} > v_c^k$ )

C. 그 암 전압 지령과  $k-1$  개의 셀 캐패시터 전압의 합간의 오차 값,  $v_{err}$  이  $k$  번째 셀 캐패시터 전압보다 작은 경우,  $k$  번째 셀은 PWM을 이용하여 전압을 합성하며 ( $v_{err} < v_c^k$ ), 그 통류율은  $v_{err}$  를  $k$  번째 셀의 전압으로 나눈 값이다. ( $D_{on} = v_{err} / v_c^k$ ).

4) 개별 셀의 통류율 결정 (NLM 방법 사용 시)

A. 암 전압 지령에서 정렬된 순서대로 개별 셀 전압을 빼서 그 오차

값을  $v_{err} = v_{xp}^* - \sum_{i=1}^k v_c^i$  와 같이 계산한다.

B. 그 암 전압 지령과  $k-1$  개의 셀 캐패시터 전압의 합간의 오차 값,  $v_{err}$  이  $k$  번째 셀 캐패시터 전압의 반보다 큰 경우,  $k$  번째 셀은 온 상태로 설정한다. ( $v_{err} > v_c^k / 2$ )

레벨 천이 PWM 방법과 NLM 방법 사용 시, 가장 큰 차이점은  $v_{err}$  와  $k$  번째 셀 캐패시터 전압과의 비교 부분이다. 레벨 천이 PWM 방법에서 PWM 을



수행하는 셀을 위한 통류율은  $v_{err}/v_c^k$  와 같이 계산되는 데, NLM 방법은 이렇게 계산된 통류율의 반올림한 값을 해당 셀에 적용하게 된다. 즉, 그 암 전압 지령과  $k-1$  개의 셀 캐패시터 전압의 합간의 오차 값,  $v_{err}$  이  $k$  번째 셀 캐패시터 전압보다 작고  $k$  번째 셀의 통류율이 0.5 보다 클 경우, 해당 셀은 온 상태가 된다. 이는 곧  $v_{err} > v_c^k/2$  과 동일한 의미를 가지므로 구현의 간단함을 위해  $v_{err}$  와  $k$  번째 셀 캐패시터 전압의 반값과 비교하여 해당 셀의 온/오프를 결정할 수 있다. 레벨 천이 PWM 의 경우, 그림 4.24, NLM 방법의 경우, 그림 4.25와 같이 순서도를 이용하여 도시할 수 있다.

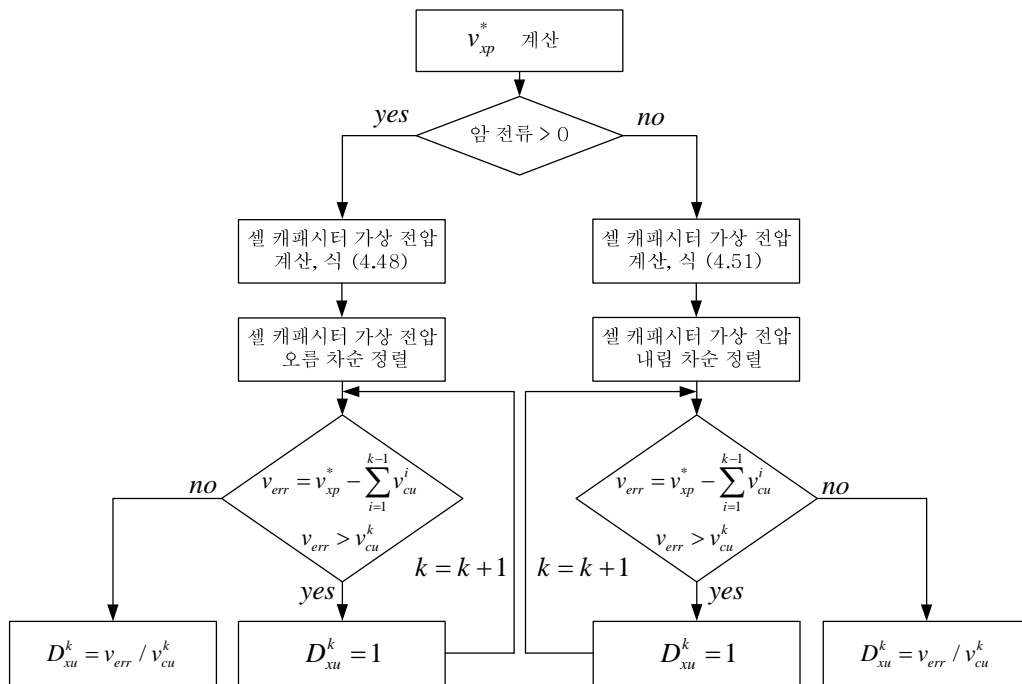


그림 4.24 레벨 천이 PWM 방법 및 스위칭 주파수 저감 방법 사용 시, 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(제안 방법).

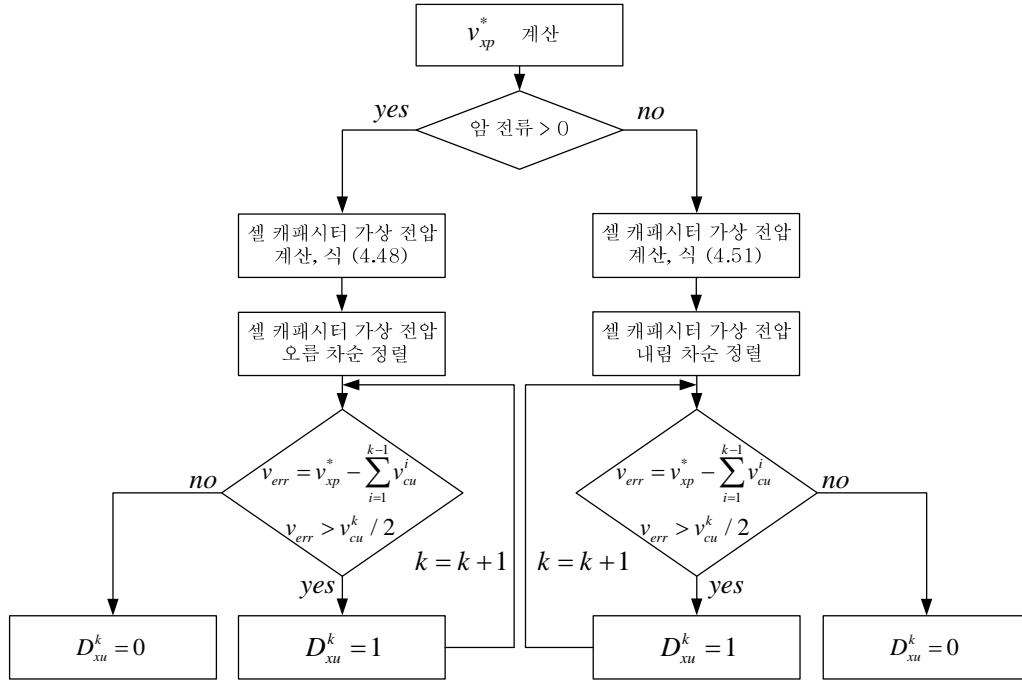


그림 4.25 NLM 방법 및 스위칭 주파수 저감 방법 사용 시, 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(제안 방법).

직류단 전압 혹은 셀 평균 전압을 이용한 전압 합성 방법과 비교할 때, 개별 셀에 통류율을 부여하기 위한 순서는 거의 유사하다. 하지만, 제안 방법은 개별 셀 통류율의 합을 계산하지 않고, 단순히 개별 셀 전압 정보를 이용하는 점에서 그 차이가 존재한다. 따라서, 직류단 전압을 이용한 전압 합성 방법과 유사한 구현 난이도를 갖고 있으며, 셀 평균 전압을 이용한 전압 합성 방법에 비해서는 그 구현이 더 용이하다. 이러한 구현의 용이성과 더불어 본 논문에서 제안한 전압 합성 방법을 사용한다면 레벨 천이 PWM 방법에서는 이상적인 경우 전압 합성 오차는 존재하지 않으며, NLM방법에서는 전압 오차는 마지막 온 상태 셀 혹은 첫 번째 오프 상태 셀 전압의 반이므로 기존 전압 합

성 방법에 비해 제어기의 내부 전압 외란에 대한 동특성 및 전류 추종 성능을 향상시킬 수 있다. 즉, 다른 두 가지의 전압 합성 방법이 스위칭 주파수에 영향을 크게 받는 것과 달리 본 논문에서 제안한 전압 합성 방법은 스위칭 주파수에 무관하게 전압을 합성할 수 있다.

#### 4.4.2 개별 셀 사고 시, 제안 전압 합성 방법의 동작

MMC 시스템의 주요 특징 중 하나는 각 셀의 고장(fault) 시, 해당 고장 셀만 우회(bypass)시킴으로써 전체 시스템에 큰 영향을 주지 않고, 연속적인 정상 운전이 가능하다는 것이다. 이를 위해 MMC 시스템은 셀의 여유율(redundancy)이 존재하도록 설계된다. 셀 고장 시, 해당 셀은 우회되므로 전압 출력을 할 수 없다. 따라서 전압 합성 시, 고장 셀은 고려되지 않아야 한다. 고장 셀을 고려하지 않기 위해 개별 셀의 통류율을 결정할 때, 고장 여부를 판단하는 부분이 포함되어야 한다. 즉, 해당 셀이 고장 상태가 아니라면 온 상태로 설정하고, 고장 상태라면 다음 정렬 셀에서 다시 고장 여부를 판단한 후, 셀을 온 상태로 설정해야 한다.

한편, 통류율 배치 시 고장 여부를 판단한다는 가정하에, 개별 셀 통류율의 합,  $\sum_{k=1}^N D_{m}^k$  은 MMC 시스템이 셀의 여유율을 가지고 설계되었으므로 고장 시에도 고장 전과 같은 값을 가져야 한다. 즉, 개별 셀 통류율의 합을 구할 때 고장 셀을 고려해야 한다. 예를 들어, 여유율이 10%인 110개의 셀에서 100개의 셀을 온 상태로 만들어야 한다면, 10개의 셀이 고장 상태로 존재해도 고장 전과 같이 100 개의 셀을 온 상태로 만들어야 한다. 이 때, 고장 여부를 판단

한다면 정확히 100 개를 온 상태로 만들어 고장 전과 같이 연속적인 운전이 가능하다.

직류단 전압을 이용하는 기존 전압 합성 방법의 경우, 개별 셀 통류율의 합은 (4.62)와 같다.  $x$  개의 셀 고장 후에 고장 셀을 제외한 전체 셀의 개수는  $N-x$  이며, 이 때 최대 합성할 수 있는 전압은  $\frac{\eta(N-x)}{N} \cdot V_{dc}$  이다. 따라서,  $x$  개의 셀 고장 후에 개별 셀 통류율의 합은 (4.72)와 같으며 이는 고장 전 개별 셀 통류율 (4.62)와 같다는 것을 확인할 수 있다.

$$\begin{aligned} \sum_{k=1}^N D_{xu}^k &= N \cdot D_{xP} = \frac{N-x}{\frac{\eta(N-x)}{N} \cdot V_{dc}} v_{xP}^* = \frac{N}{\eta \cdot V_{dc}} v_{xP}^* \\ &= N_{on} + D_{on} \quad (N_{on} : \text{정수}, D_{on} : \text{소수}) \end{aligned} \quad (4.72)$$

즉, 직류단 전압을 이용하는 기존 전압 합성 방법의 경우, 셀의 고장 여부만 판단한다면 개별 셀 통류율의 합을 별도로 수정하지 않아도 고장 전과 같은 운전이 가능함을 의미한다. NLM 방법을 사용한다고 가정할 때, 셀의 고장을 고려한 전압 합성 방법의 순서도는 다음과 같다.

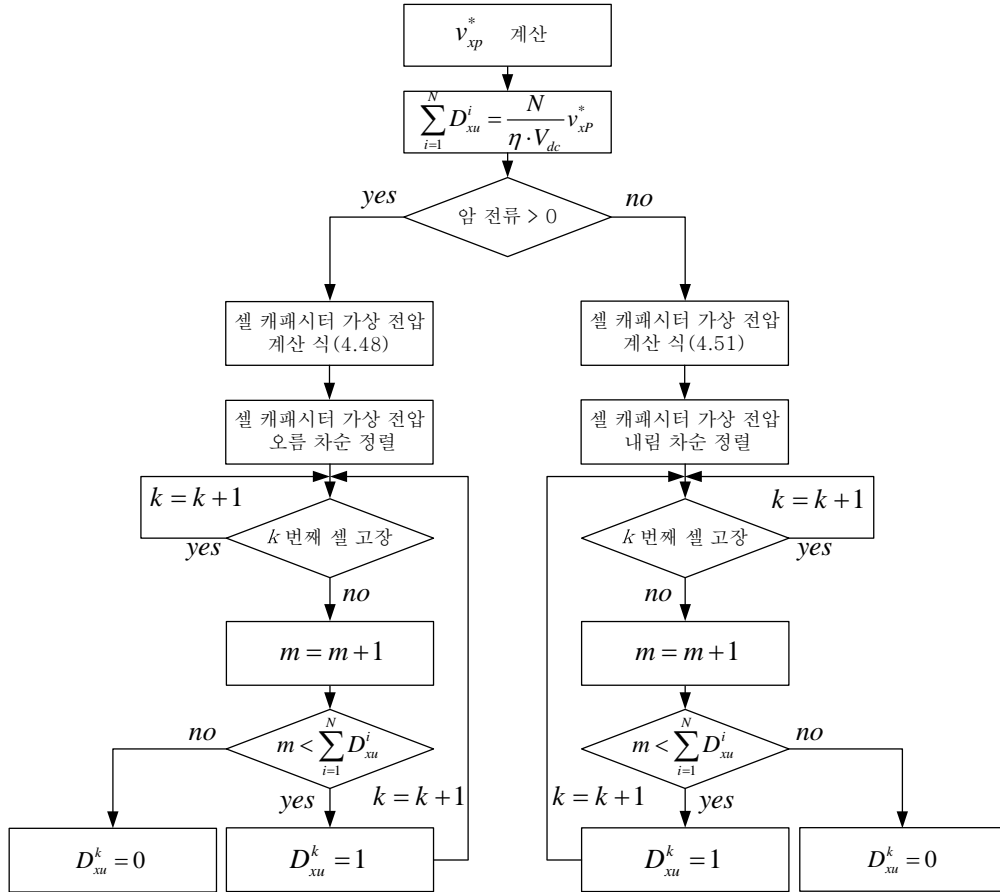


그림 4.26 고장 셀을 고려한 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(직류단 전압 이용).

셀의 평균 전압을 이용하는 기존 전압 합성 방법의 경우, 개별 셀 통류율의 합은 (4.68)과 같다. 마찬가지로  $x$ 개의 셀 고장 후에 고장 셀을 제외한 전체 셀의 개수는  $N-x$ 이며, 이 때의 셀 캐패시터 평균 전압은 고장 셀을 제외한 후, 다음과 같이 계산해야 한다.

$$v_{cu}^{avg} = \frac{1}{N-x} \sum_{k=1}^{N-x} v_{cu}^k \quad (4.73)$$

여기서,  $\sum_{k=1}^{N-x} v_{cu}^k$  은 정상 상태 셀의 캐패시터 전압의 합을 뜻한다. 만약, 고장 셀 캐패시터 전압의 합이 평균 전압과 고장 셀 캐패시터 개수의 곱과 같다면 (4.74)에서 계산된 셀 평균 전압은 고장 전 셀 캐패시터 평균 전압과 같다. 이는 다음과 같이 나타낼 수 있다.

$$N \cdot v_{cu}^{avg} - (N-x) \cdot v_{cu}^{avg} = \sum_{k=1}^N v_{cu}^k - \sum_{k=1}^{N-x} v_{cu}^k \Leftrightarrow x \cdot v_{cu}^{avg} = \sum_{k=N-x+1}^N v_{cu}^k . \quad (4.74)$$

하지만, 실제 고장 셀 캐패시터 전압은 평균 전압과 차이가 존재하므로 위의 식은 성립하지 않는다. 이는 셀 캐패시터 평균 전압을 이용하여 전압 합성을 한다면, 셀의 고장 여부 판단과 더불어 셀 캐패시터 평균 전압을 계산할 때도 고장 셀을 제외해야 함을 의미한다. 즉, 구현 난이도가 직류단 전압을 이용할 때보다 상승하게 된다. NLM 방법을 사용한다고 가정할 때, 셀의 고장을 고려한 전압 합성 방법의 순서도는 다음과 같다.

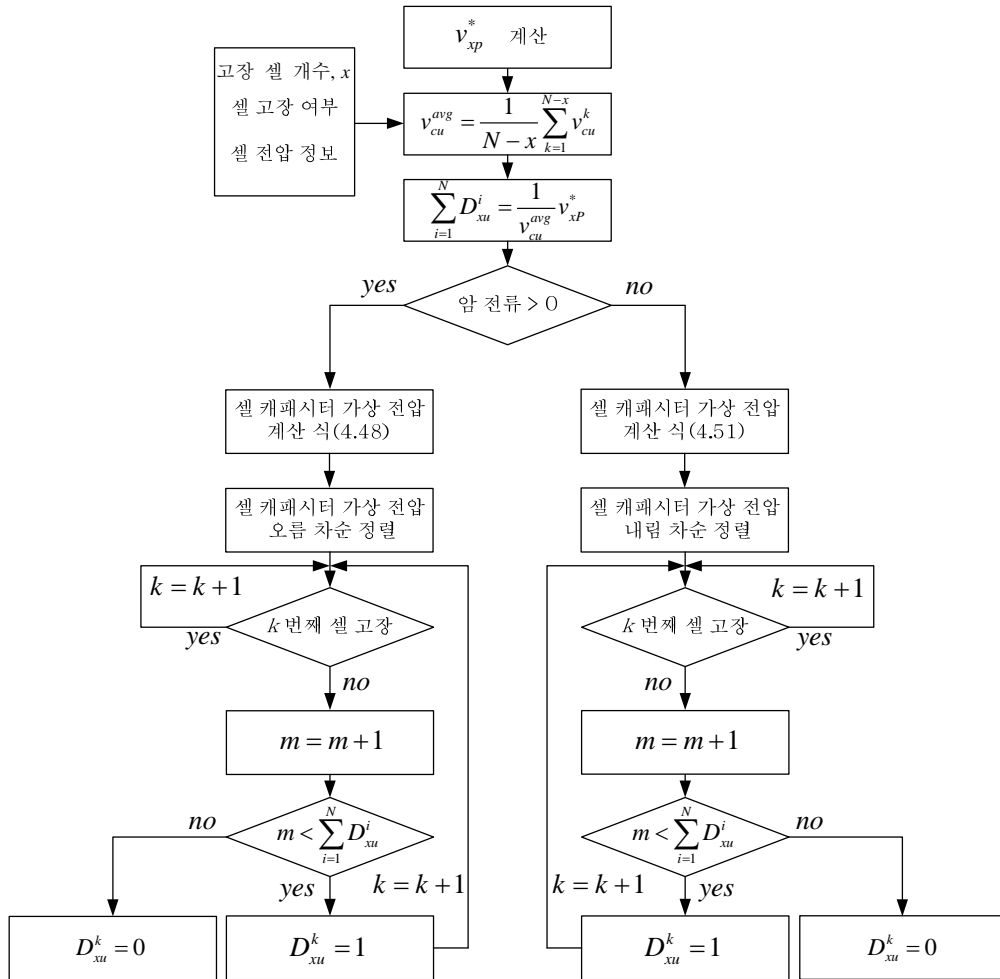


그림 4.27 고장 셀을 고려한 상단 압 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(셀 캐패시터 평균 전압 이용).

한편, 제안 전압 합성 방법을 이용할 경우에는 개별 셀 통류율의 합을 계산하지 않고, 단순히 개별 셀 전압 정보를 이용하게 된다. 따라서, 셀의 고장 여부 판단만 한다면 고장 전과 동일한 운전이 가능하다. NLM 방법을 사용한다고 가정할 때, 제안 전압 합성 방법의 순서도는 다음과 같다.

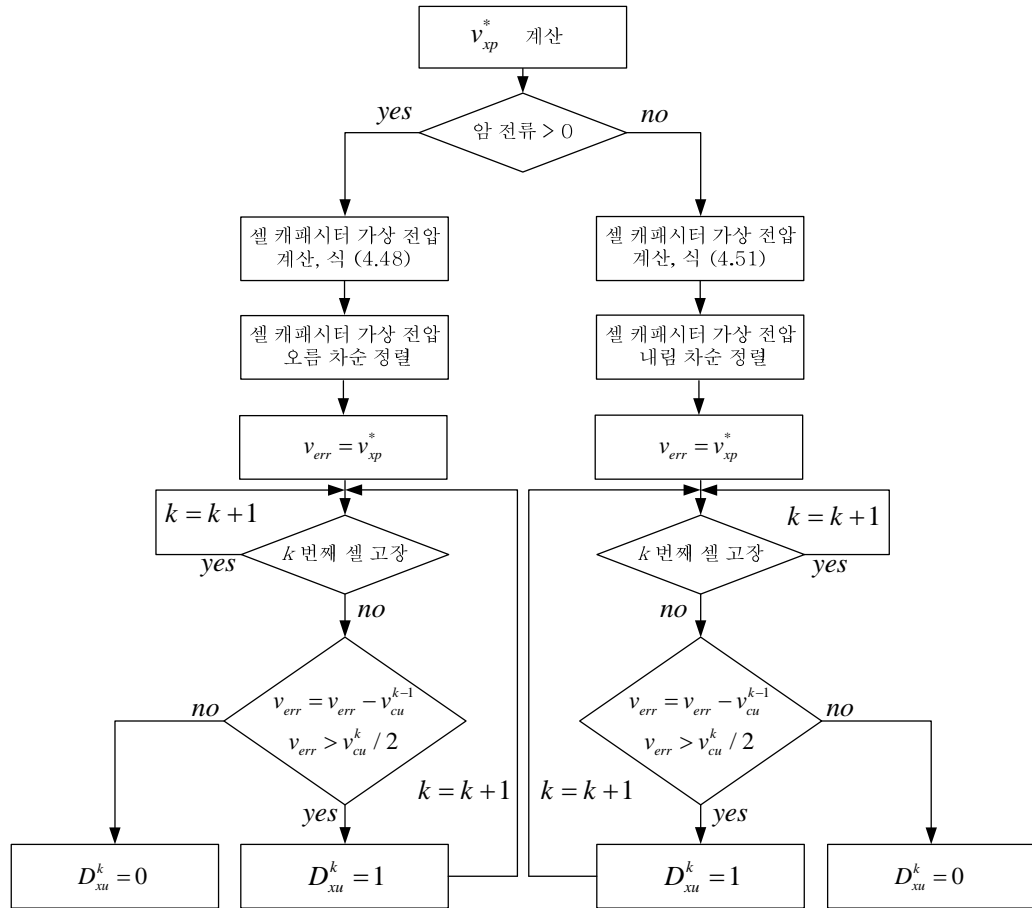


그림 4.28 고장 셀을 고려한 상단 암 개별 셀 간의 전압 균형 및 전압 합성을 위한 순서도(제안 전압 합성 방법).

정상 동작 시와 마찬가지로 제안 방법은 개별 셀 통류율의 합을 계산하지 않고, 단순히 개별 셀 전압 정보를 이용하게 된다. 따라서, 직류단 전압을 이용한 전압 합성 방법과 유사한 구현 난이도를 갖고 있으며, 셀 평균 전압을 이용한 전압 합성 방법에 비해서는 그 구현이 더 용이하다는 것을 확인할 수 있다.



## 4.5 모의 실험 결과

모의 실험을 수행하기 위해 400 MVA 의 용량과 선간 전압 200 kVrms의 60 Hz계통 송전단을 가정하였다. 최대 전압 변조 지수를 0.8로 놓고  $\pm 400$  kV의 직류 송전단을 갖는 MMC 시스템을 가정하였다. 먼저, MMC 시스템의 암 당 셀의 개수 공칭(nominal) 값은 200 개로 설정하였고, 셀 고장 시 시스템의 연속적인 운전을 위해 셀의 여유분을 10%로 가정하여 총 220개의 암 당 셀의 개수로 선정하였다. 또한, 4.1.2절에서 언급하였듯이, 직류단 전압과 한 암의 셀 캐패시터 전압의 합 사이의 여유율,  $\eta$  은 1.1로 가정하였다. 여유분의 셀이 모두 고장 상황이 발생하여 한 암 당 운전하는 셀의 개수가 200개가 되었을 때 도 연속적인 운전이 가능하도록, 한 셀 캐패시터의 직류 전압은  $v_c = V_{dc} / (\eta \cdot N)$  으로 계산되는 2200 V로 설정하였다. 따라서, 정상 동작 시에 실제 여유율은 1.21이 된다. 한편, 순환 전류를 직류로 제어하고 있을 때, 한 암의 최대 에너지 침투치를 (3.87)과 같이  $\frac{V_{dc} I_m}{4\omega_s}$  에 대해 정규화 시킨 값,  $E_{xp}$  는 전압 변조 지수가 0.8이고, 위상각이  $\pi/2$  일 때, 최대 1.2475 를 가지게 된다. 따라서, 셀 캐패시터 최대 허용 전압을 공칭 전압인 2200 V의 10%로 설정한 후, 다음과 같은 계산에 의해서 셀 캐패시터 용량을 4.5 mF 으로 선정하였다. 모의 실험에 사용한 MMC의 제정수를 표 4.1에 나타내었다.

$$C_{cell} = 2 \frac{E_{xp}}{N \cdot v_c^2 (1.1^2 - 1)}. \quad (4.75)$$

전압 변조 방법은 계단과 변조 방법인 NLM 방법을 이용하였으며, 셀은 전체 효율 및 구성 비용에서 가장 저렴한 하프 브릿지 회로를 사용하였다.

전체 모의 실험은 PSIM 프로그램을 사용하여 수행하였으며, 역률은 1로 운전한다고 가정하였다. 즉, MMC 가 계통 전원으로 400 MW를 송전하고 있다고 가정하였다. 모의 실험의 구성도는 그림 4.29와 같다.

표 4.1 모의 실험에 사용된 MMC 제정수와 전원 계통

항목	값
전원 계통	200 kV <sub>rms</sub> , 60 Hz
직류단 전압	± 400 kV
정격 출력	400 MVA
정격 전류	1155 A <sub>rms</sub>
암 당 셀의 개수	220 개
셀 캐패시터 직류 전압	2200 V
셀 캐패시터 용량	4.5 mF

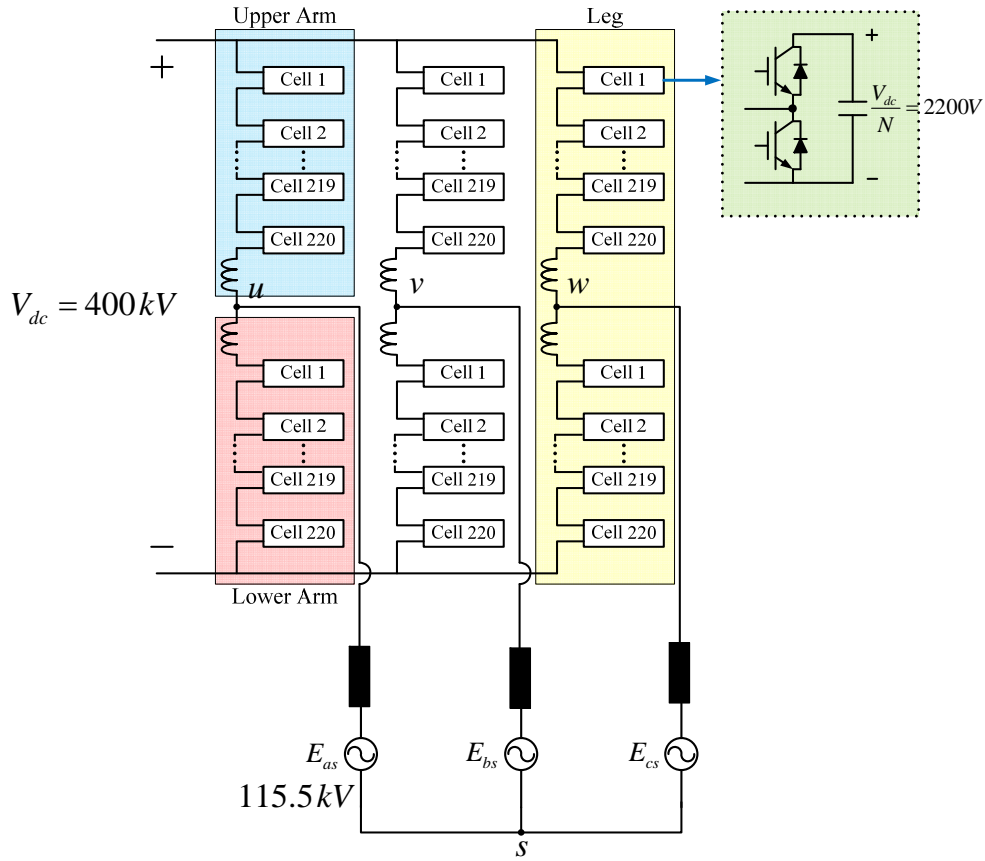


그림 4.29 HVDC 시스템 모의 실험 구성도

먼저, 4.2.2절에서 제안한 스위칭 주파수 저감 방식을 검증하기 위해 육섯 전압 값에 따른 스위칭 주파수의 변화 관계를 그림 4.30에 나타내었다. 그림 4.30에서 볼 수 있듯이, 육섯 전압 값에 따라 스위칭 주파수가 조절되는 것을 확인할 수 있다.

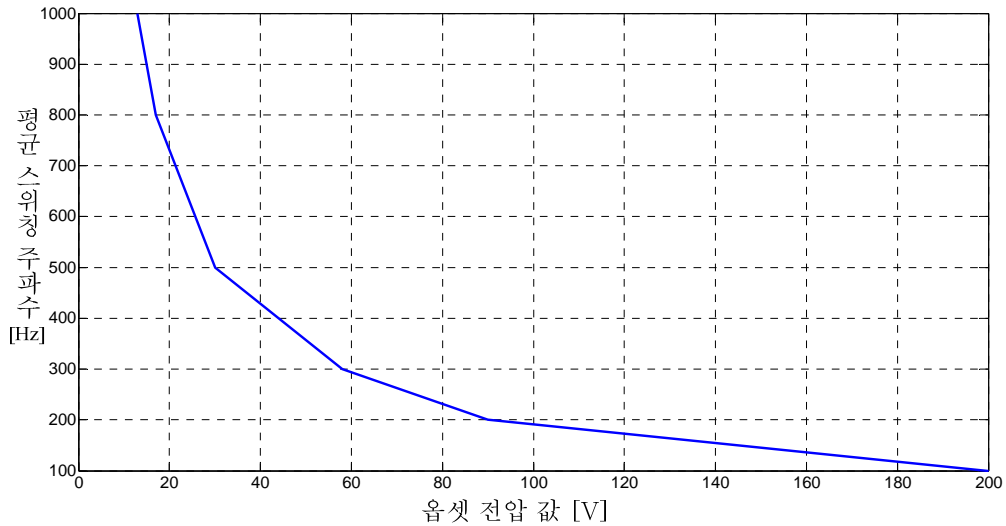
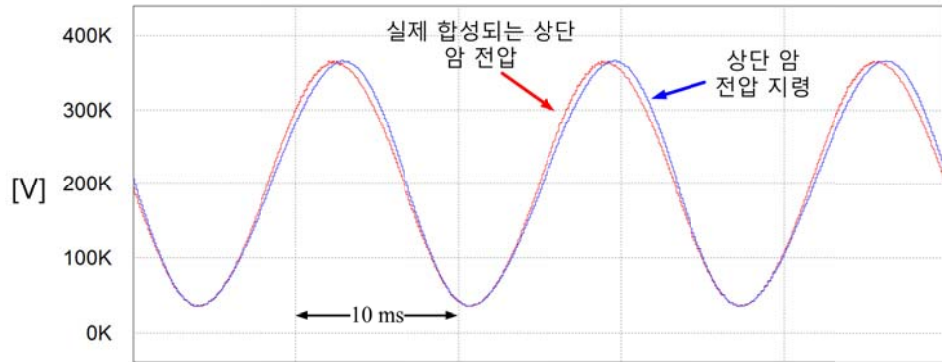


그림 4.30 입력 전압 값에 따른 평균 스위칭 주파수 변화 추이.

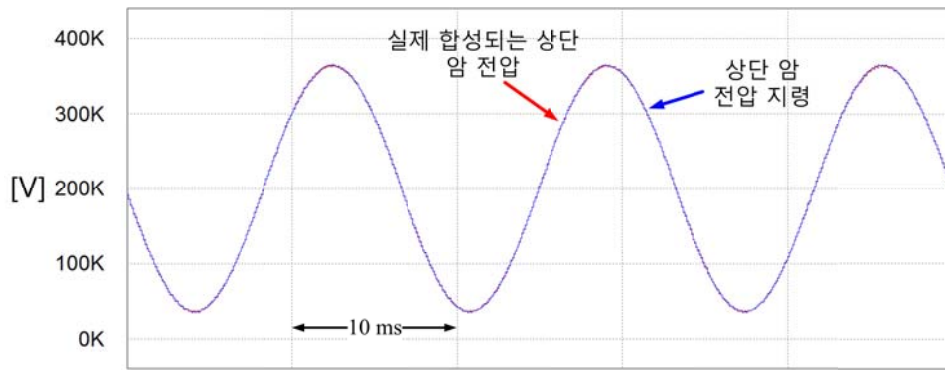
4.4 절에서 제안한 전압 합성 방법을 검증하기 위해, 기저 임피던스,  $100\Omega$ 의 2% 인 인덕턴스 값, 5 mH를 암 인덕턴스와 계통 인덕턴스로 가정한 후, 평균 스위칭 주파수를 1 kHz에서 100 Hz까지 변화시키면서 상단 암 전압 지령과 실제 합성되는 상단 암 전압의 차이 구하였다. 또한, 전류 추종 성능을 비교하기 위해 상전류 전고조파 왜곡률을 도하였다.

그림 4.31 ~ 그림 4.33 에 전압 합성 방법에 따른 상단 암의 전압 지령 및 상단 암의 전압 출력 파형을 평균 스위칭 주파수를 변경하면서 도하였다. 각 방법을 비교하였을 때, 스위칭 주파수가 1 kHz, 500 Hz 일 때, 셀 캐패시터의 평균 전압을 이용한 전압 합성 방법과 제안 방법에서 그 출력 전압이 전압 지령과 거의 같음을 확인할 수 있지만, 모든 주파수에서 직류단 전압을 이용한 전압 합성 방법에는 그 출력 전압이 지령과 다름을 확인할 수 있다. 또한 100 Hz의 비교 파형에서 볼 수 있듯이, 셀 캐패시터의 평균 전압을 이용한 전

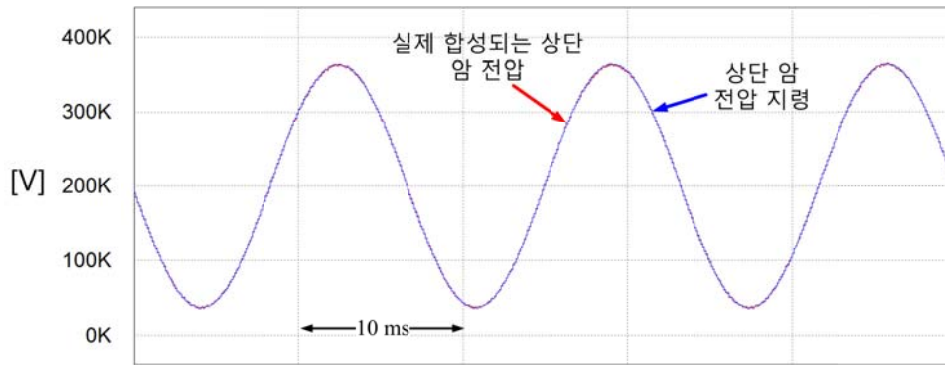
압 합성 방법의 경우에도 그 지령과 실제 출력 전압 사이에 오차가 존재함을 알 수 있다. 이러한 상단 암 전압 지령과 전압 출력 파형에 대한 오차를 마찬가지로 스위칭 주파수를 변화해가며 그림 4.34 ~ 그림 4.36 에 도시하였다.



(a)



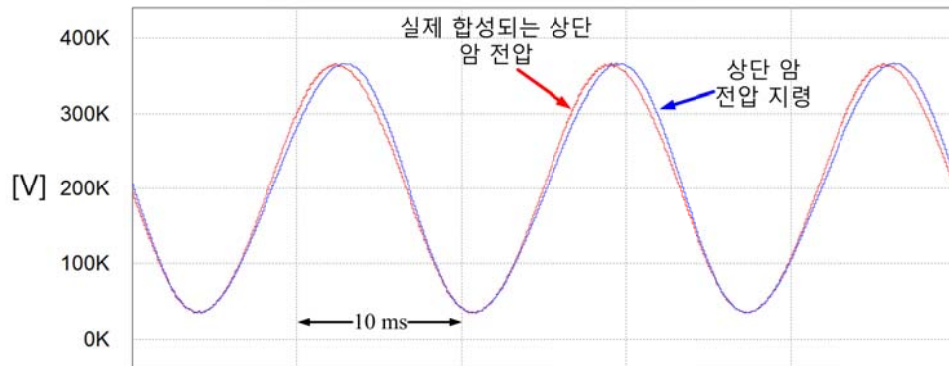
(b)



(c)

그림 4.31 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력 파형(평균 스위칭 주파수 1 kHz).

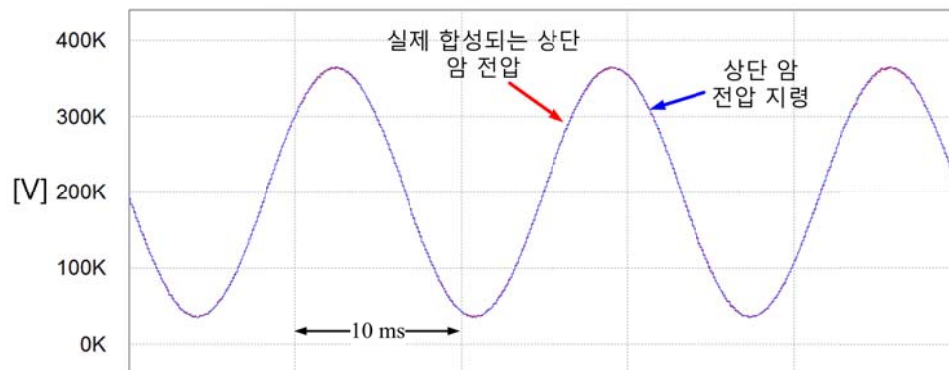
(a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법



(a)



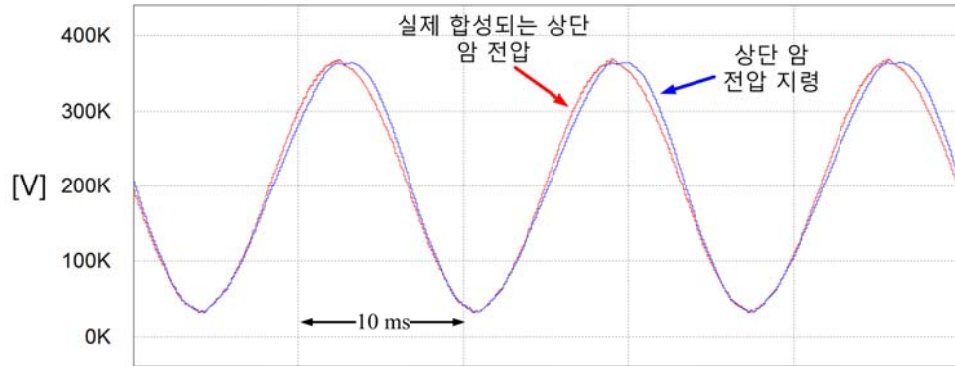
(b)



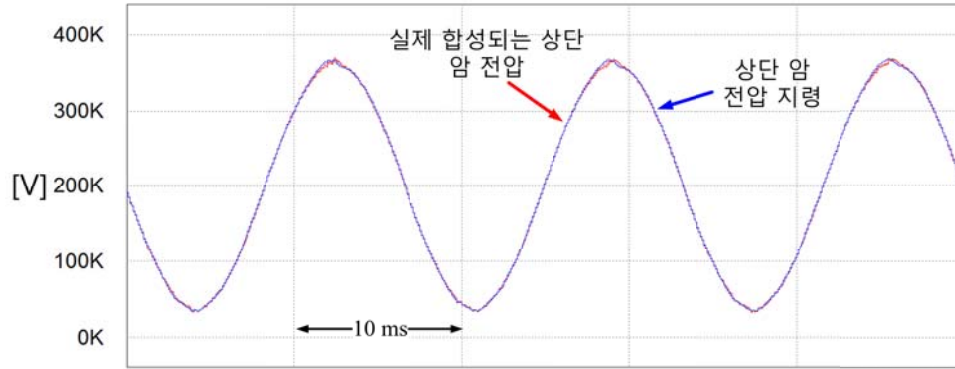
(c)

그림 4.32 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력 파형(평균 스위칭 주파수 500 Hz).

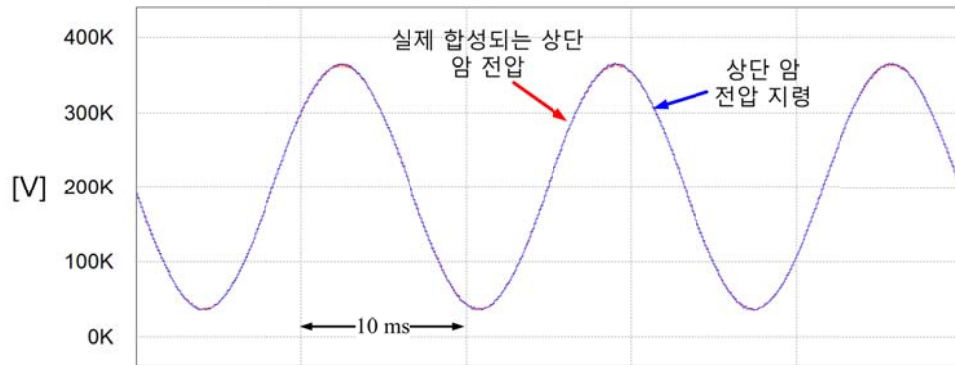
(a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법



(a)



(b)

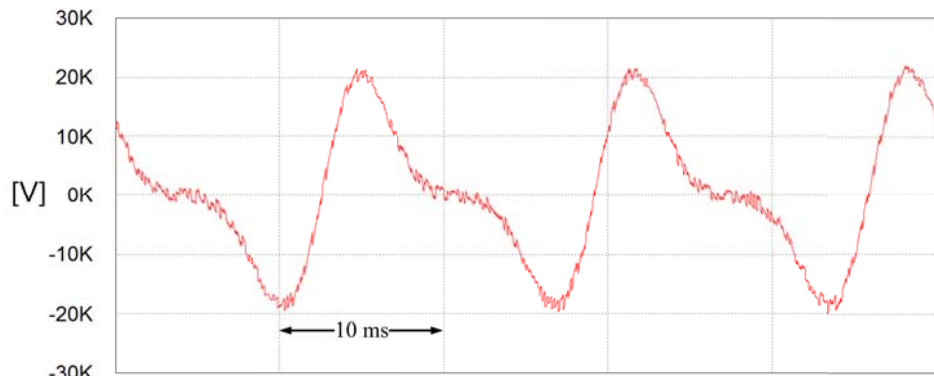


(c)

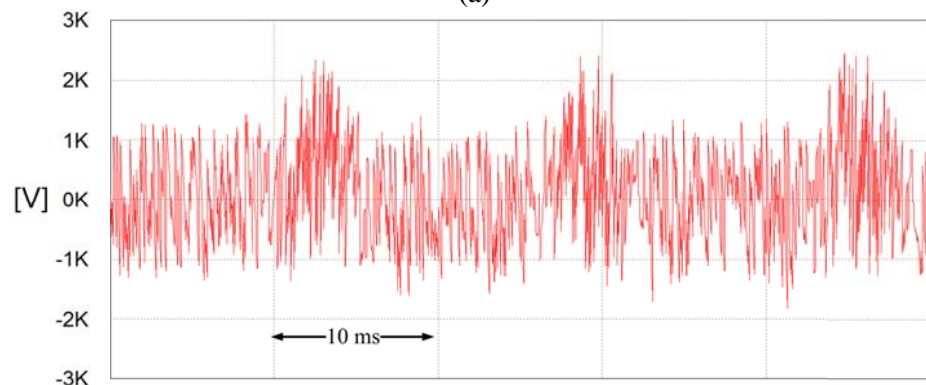
그림 4.33 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력 파형(평균 스위칭 주파수 100 Hz).

(a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법

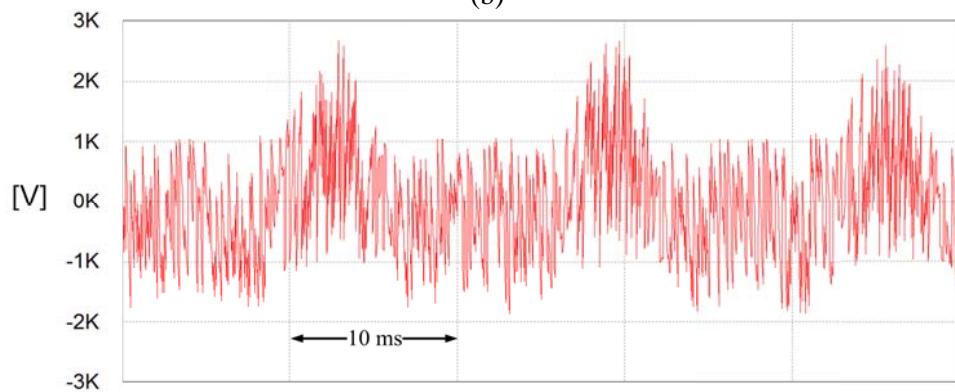




(a)



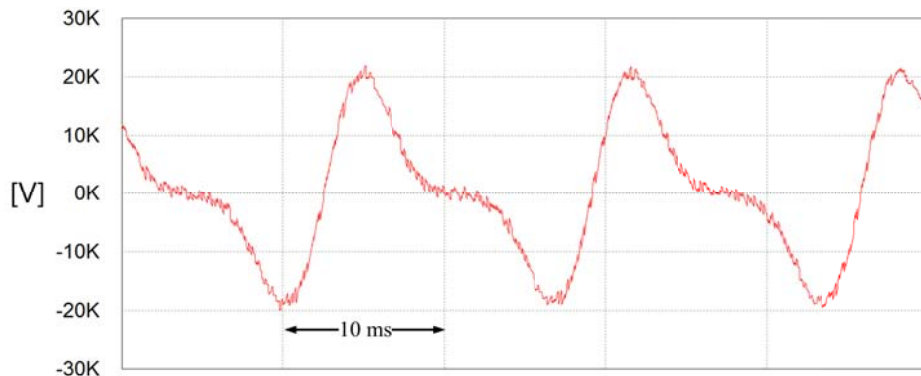
(b)



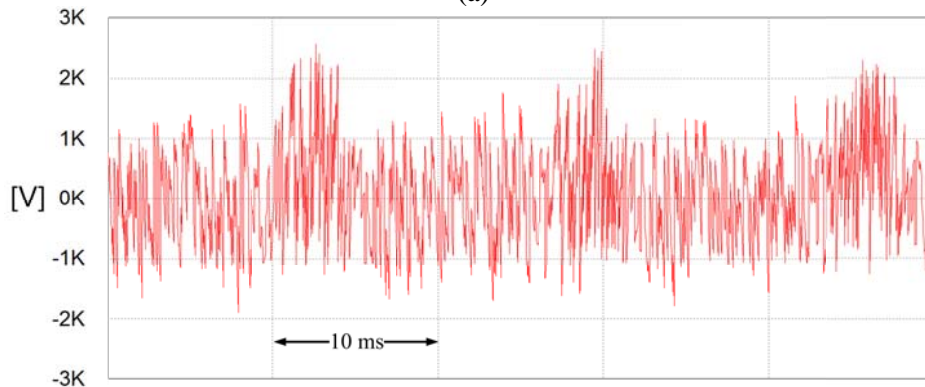
(c)

그림 4.34 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력  
간 오차 파형(평균 스위칭 주파수 1 kHz).

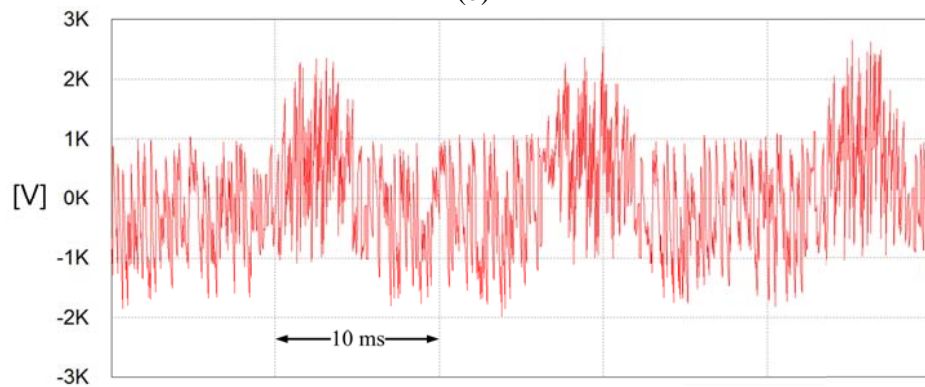
(a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법



(a)



(b)



(c)

그림 4.35 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력  
간 오차 파형(평균 스위칭 주파수 500 Hz).

(a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법

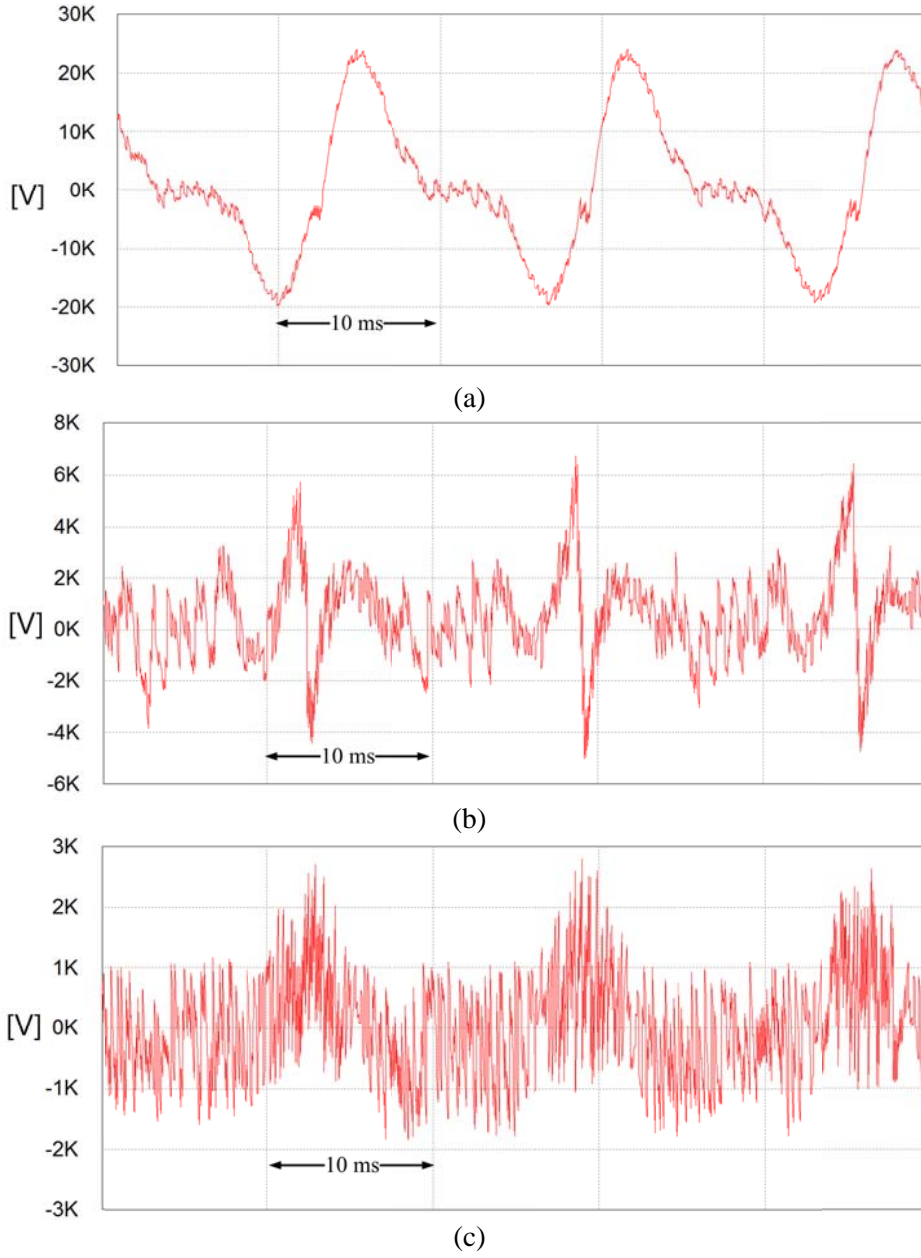
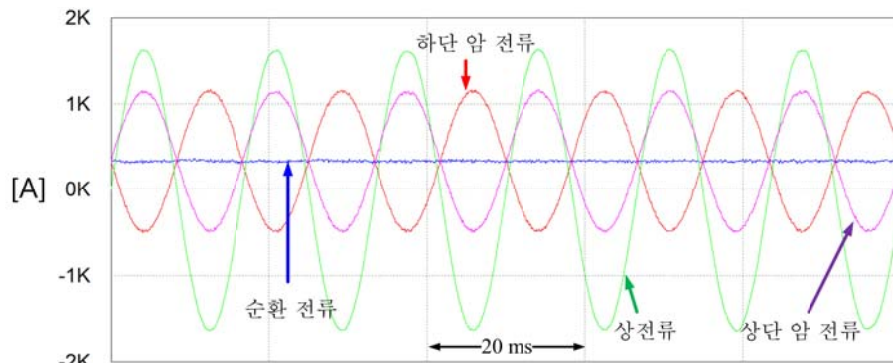


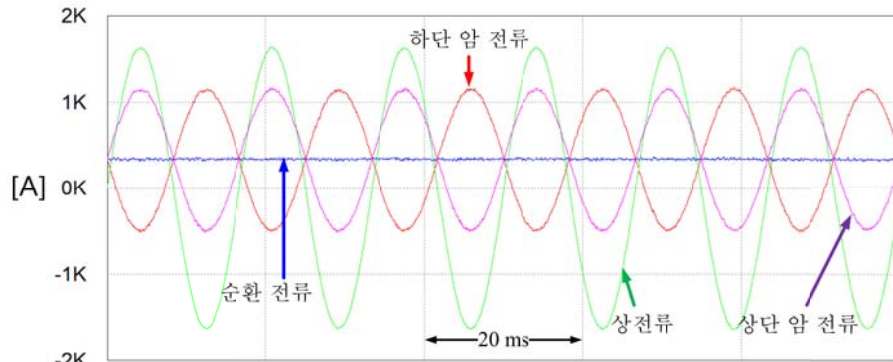
그림 4.36 전압 합성 방법에 따른 상단 암 전압 지령 및 상단 암 전압 출력  
간 오차 파형(평균 스위칭 주파수 100 Hz).

(a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법

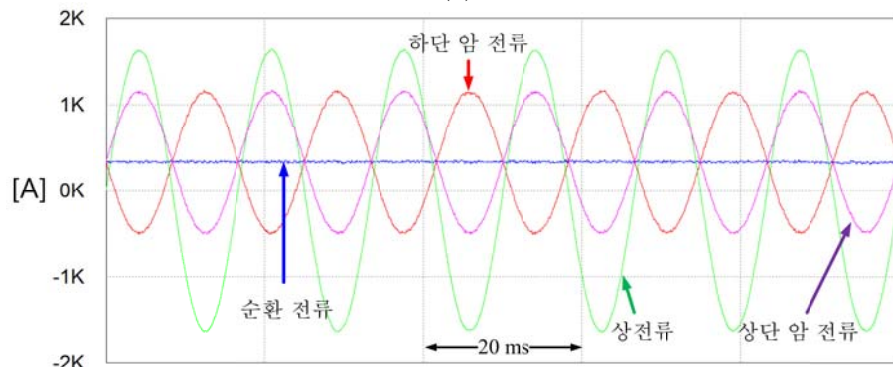
직류단 전압을 이용한 전압 합성 방법의 경우, 앞에서 언급했듯이 전압 지령과 전압 출력 사이에 기본파 및 2고조파 성분의 오차가 존재함을 확인할 수 있다. 2장에서 언급했듯이 극 전압 지령은 상 하단 암의 전압 차에 의해 결정되고, 암 공통 전압 지령은 상 하단 암의 전압 합에 의해 결정된다. 즉, 상 하단 암 출력 전압의 합에는 2고조파 성분이 존재하며, 상 하단 암 출력 전압의 합에는 기본파 성분이 존재하게 되므로 이러한 전압 오차는 부하 전류 제어기 및 순환 전류 제어기에 부담을 주게 된다. 그림 4.34와 그림 4.35에서 볼 수 있듯이, 스위칭 주파수가 높은 경우 셀 평균 전압을 이용한 전압 합성 방법과 제안 방법 간의 차이는 존재하지 않는다. 하지만 스위칭 주파수가 낮아질수록 그 차이는 커지게 된다. 그림 4.36에서 볼 수 있듯이 100 Hz의 스위칭 주파수에서 셀 평균 전압을 이용한 전압 합성 방법의 경우에 그 오차가 급격히 커지게 되지만, 제안 방법의 경우에는 차이가 존재하지 않는다는 것을 확인할 수 있다. 즉, 제안 방법의 경우 다른 두 가지 방법과 달리 스위칭 주파수와 관계 없이 안정적으로 전압을 합성한다는 것을 알 수 있다. 제안 방법의 경우, 이상적일 때 전압 지령과 출력 전압 사이의 오차는 마지막 온 상태 셀 혹은 첫 번째 오프 상태 셀 전압의 반이지만 그림 4.34~4.36에서와 같이 그 오차는 셀 캐패시터 전압의 반보다 크다. 이는 전압 정렬 혹은 셀의 온/오프를 결정할 때, 한 샘플링 이전의 값을 이용하기 때문이다.



(a)



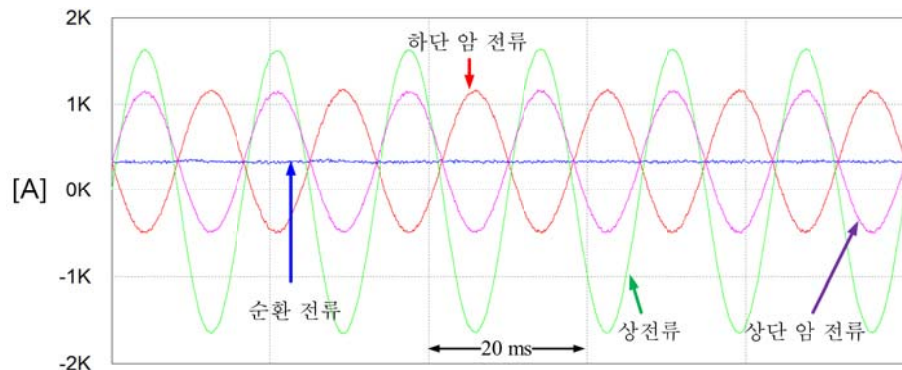
(b)



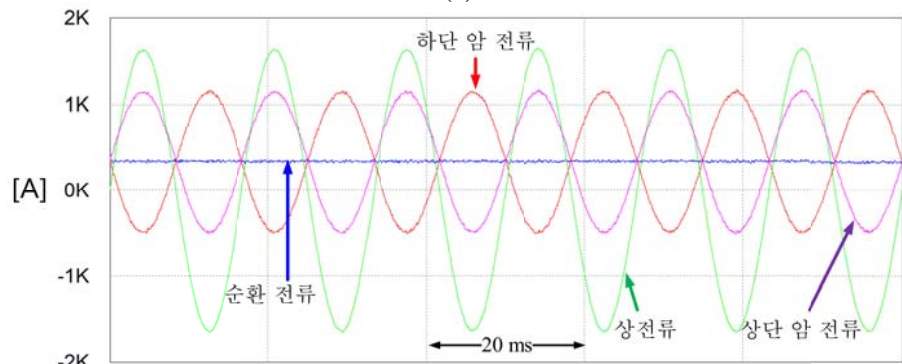
(c)

그림 4.37 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류 파형(평균 스위칭 주파수 1 kHz).

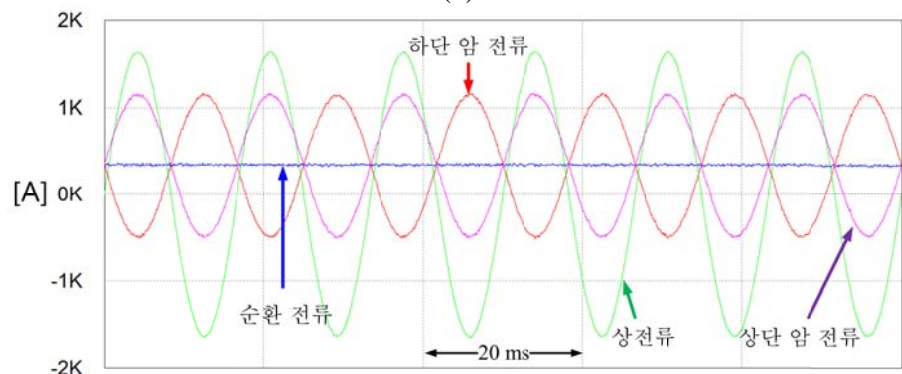
(a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법



(a)



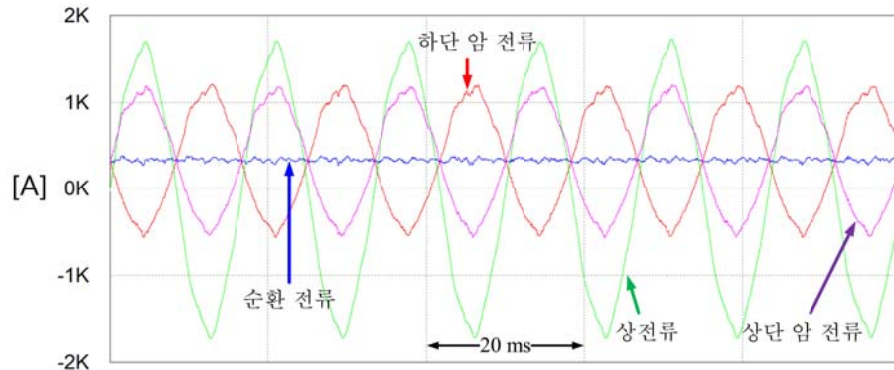
(b)



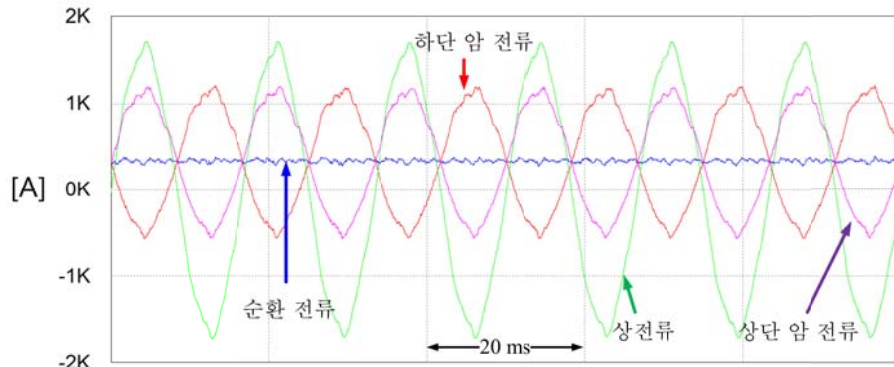
(c)

그림 4.38 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류  
파형(평균 스위칭 주파수 500 Hz).

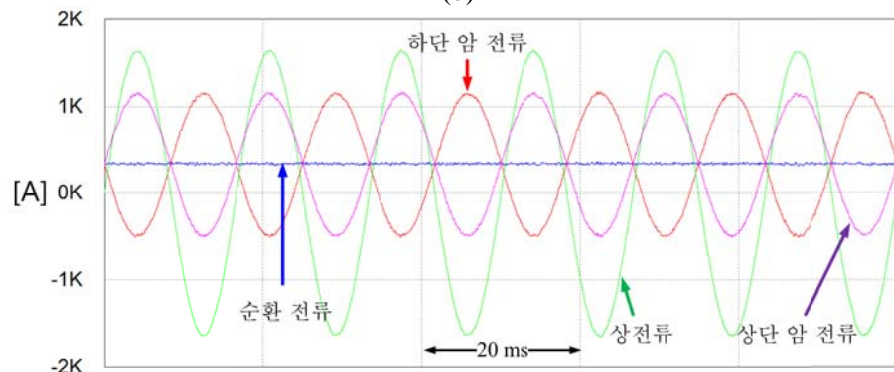
(a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법



(a)



(b)



(c)

그림 4.39 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류 파형(평균 스위칭 주파수 100 Hz).

(a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법

만약, 동일한 제어기의 대역폭을 갖고 있다면 이러한 전압 합성의 오차는 전류의 추종 성능을 악화시켜, 상전류 및 순환 전류 제어에 영향을 주게 된다. 특히, 상전류 전고조파 왜곡율의 증가는 고조파 감쇄를 위한 별도의 필터를 요구하게 되므로 문제가 될 수 있다. 이를 위해 그림 4.37~4.39에 상 하단 암 전류, 순환 전류, 출력 상전류의 파형을 전압 합성 방법 및 스위칭 주파수에 따라 도시하였다.

그림 4.37, 4.38에서 볼 수 있듯이, 스위칭 주파수가 높은 500 Hz, 1000 Hz 일 때, 세가지 방법에 큰 차이는 존재하지 않지만, 그림 4.39와 같이 스위칭 주파수가 낮은 100 Hz 경우, 다른 두 방법에 비해서 제안 방법에서는 그 전류 추종 성능이 월등함을 알 수 있다. 각 전압 합성 방법 시, 스위칭 주파수(1kHz, 800 Hz, 500 Hz, 300 Hz, 200 Hz, 100 Hz)에 따른 상전류의 전고조파 왜곡율은 다음과 같다.

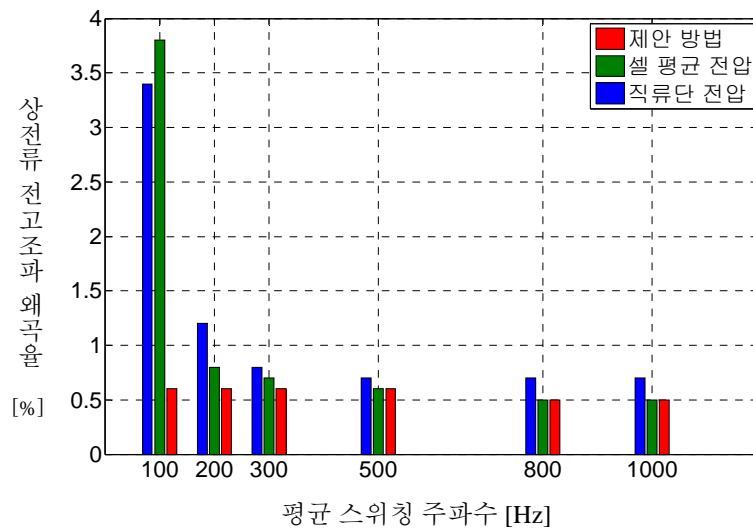


그림 4.40 전압 합성 방법에 따른 상전류 전고조파 왜곡율.



앞서 언급했듯이, 제안 방법은 평균 스위칭 주파수와 관계없이 정확한 전압을 합성하기 때문에 스위칭 주파수에 따른 상전류 전고조파 왜곡율에 변화가 없다. 하지만, 다른 방법의 경우, 스위칭 주파수에 영향을 많이 받게 되는 것을 알 수 있다.

한 편, 이러한 전고조파 왜곡율은 암 인덕터 및 계통 인덕턴스에 의해 영향을 받게 된다. 식 (3.42)와 같이 이러한 상 전류는 암 인덕턴스의 절반과 계통 인덕턴스에 의해 정해지게 된다. 그림 4.31 ~ 그림 4.40까지 수행한 모의 실험의 경우, 암 인덕턴스는 5 mH, 계통 인덕턴스는 5 mH 이므로 전체 7.5 mH의 인덕턴스가 한 상의 등가 인덕턴스이다. 인덕턴스에 대한 상전류 전고조파 왜곡율 분석을 위해 평균 스위칭 주파수 100 Hz로 운전하면서 등가 인덕턴스 15 mH (4%의 암 인덕턴스 10 mH, 4%의 계통 인덕턴스 10 mH)와 25 mH(4%의 암 인덕턴스 10 mH, 8%의 계통 인덕턴스 20 mH)의 경우에 대해 모의 실험을 수행하였다.

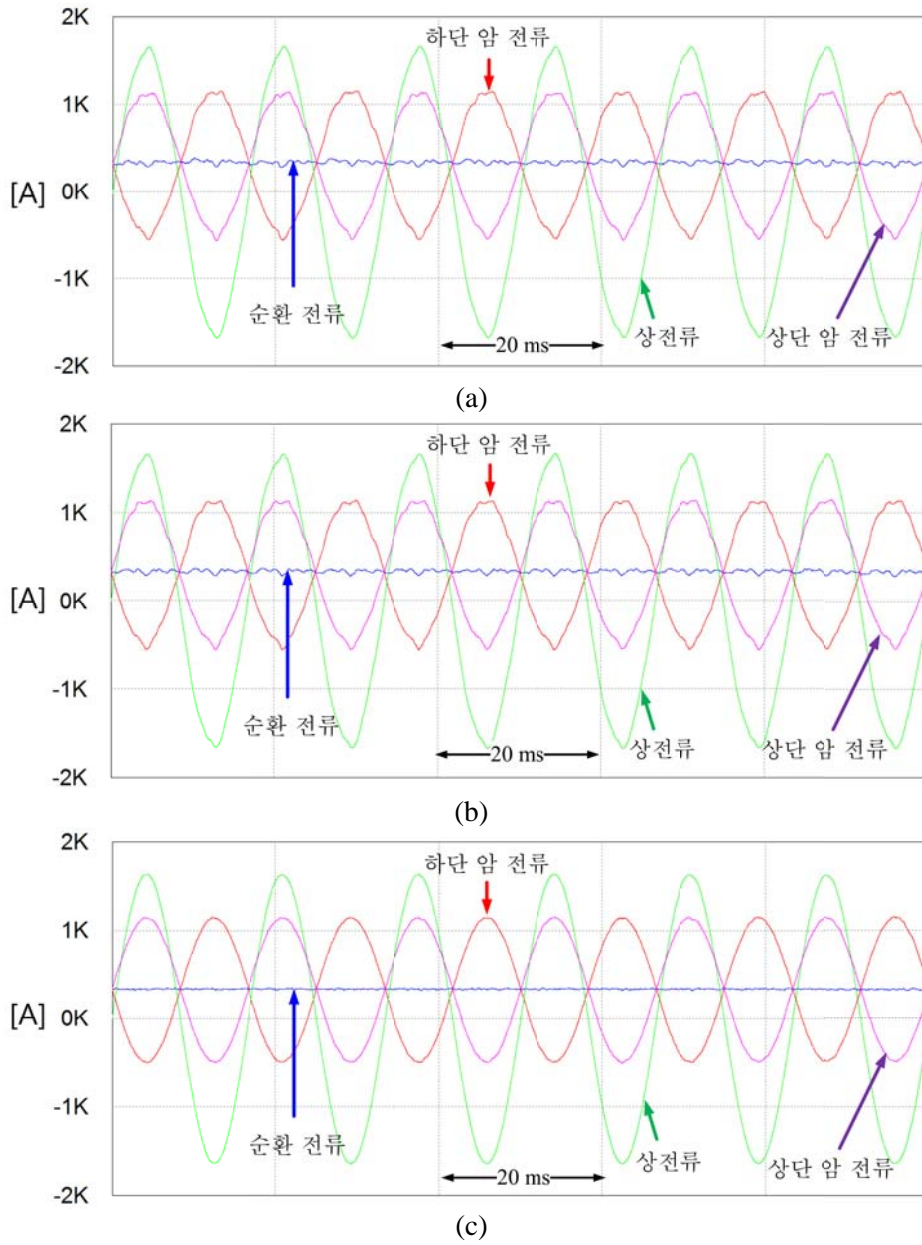


그림 4.41 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류 파형(평균 스위칭 주파수 100 Hz, 등가 인덕턴스 15 mH).  
 (a) 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법.

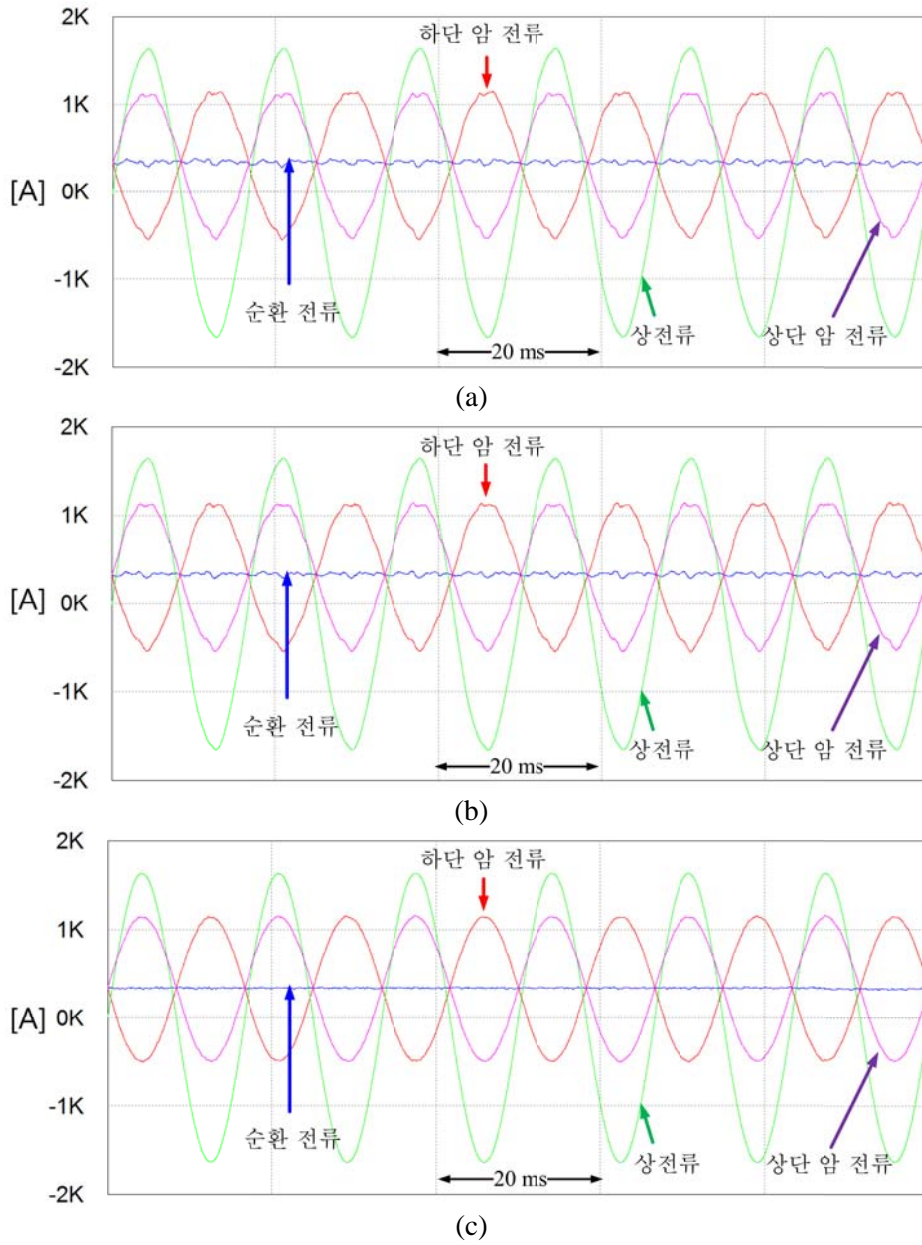


그림 4.42 전압 합성 방법에 따른 상 하단 암 전류, 순환 전류 및 부하 상전류 파형(평균 스위칭 주파수 100 Hz, 등가 인덕턴스 25 mH).  
 직류단 전압 이용, (b) 셀 평균 전압 이용, (c) 제안 방법.

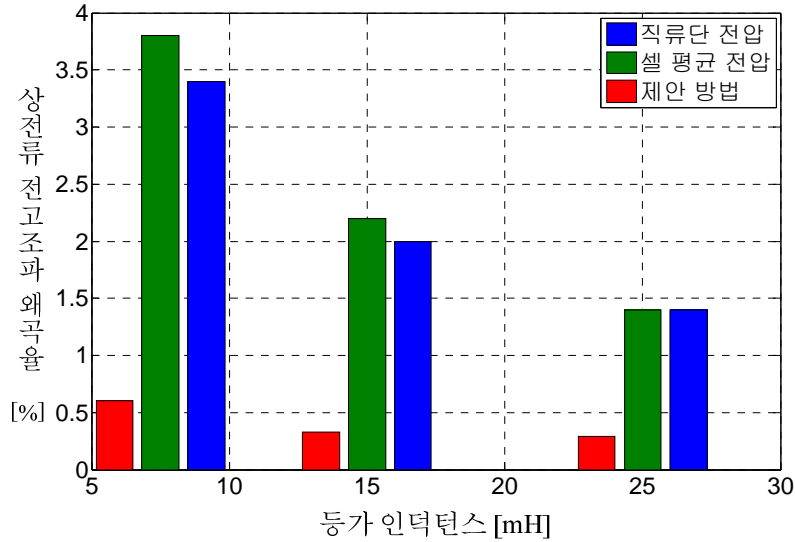


그림 4.43 전압 합성 방법에 따른 상전류 전고조파 왜곡율.

그림 4.41 ~ 그림 4.43으로부터 등가 인덕턴스가 증가할수록 전압 합성 오차에 따른 상전류 왜곡 현상이 줄어드는 것을 확인할 수 있다. 한편, 실제 HVDC 시스템에 이용되는 암 인덕터 및 계통 연계를 위한 변압기의 등가 인덕턴스는 직류단 단락 사고 방지를 위해 수십 % 이상으로 매우 높게 설계된다 [121], [122]. 이러한 높은 등가 인덕턴스로 인해 전압 출력 레벨이 매우 높은 MMC의 경우, 상전류 전고조파 왜곡율은 매우 낮게 되므로 앞에서 언급한 전압 오차가 존재하여도 실제로는 별도의 필터가 필요치 않다. 이러한 이유로 모의 실험에서는 암 인덕턴스 10 mH, 계통 인덕턴스 20 mH 로 가정하고 모의 실험을 수행하였다.

제안 전압 합성 방법을 사용할 경우, 제어기의 내부 전압에 대한 동특성을 향상시킬 수 있다. 이를 위해 평균 스위칭 주파수를 1 kHz 에서 100 Hz로 계

단으로 변화시키고 그에 대한 동기 좌표계 d, q축 전류의 응답을 그림 4.44 ~ 그림 4.46에 도시하였다. 동기 좌표계 d축 전류는 0 A로 제어되고 있으며, q축 전류는 1633 A로 제어되고 있다.

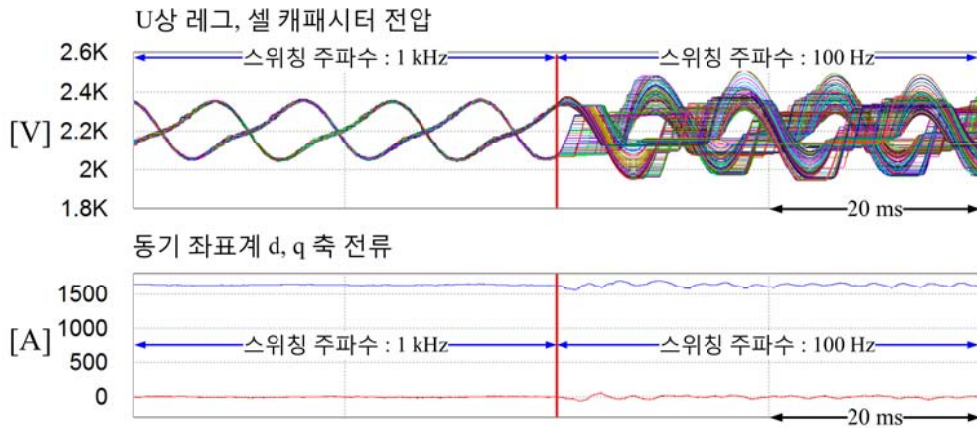


그림 4.44 스위칭 주파수 변화에 대한 d, q축 전류의 응답(직류단 전압을 이용한 전압 합성 방법).

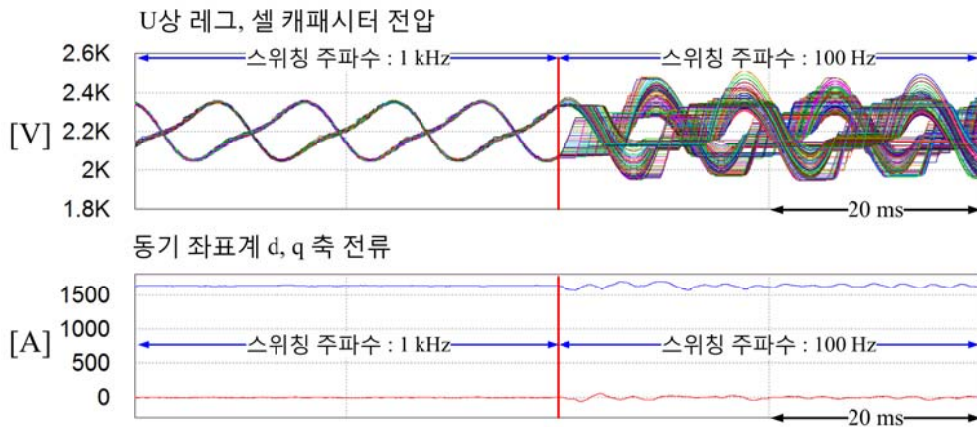


그림 4.45 스위칭 주파수 변화에 대한 d, q축 전류의 응답(셀 캐패시터 평균 전압을 이용한 전압 합성 방법).

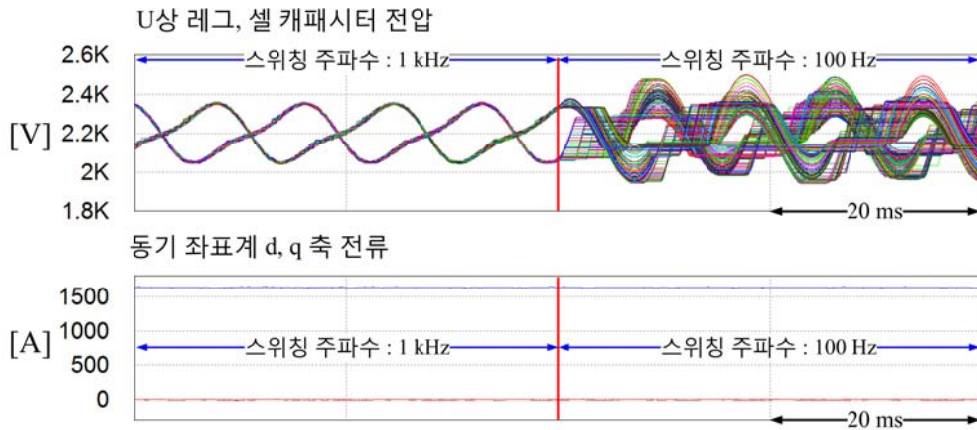


그림 4.46 스위칭 주파수 변화에 대한 d, q축 전류의 응답(제안 전압 합성 방법).

기존 전압 합성 방법의 경우 스위칭 주파수가 감소할 때 전압 합성 오차로 인해 내부 전압 외란이 증가하게 된다. 그림 4.44, 그림 4.45에서 볼 수 있듯이, 내부 전압 외란으로 인해 동기 좌표계 d, q축 전류의 응답이 영향을 받게 된다. 하지만, 제안 전압 합성 방법의 경우, 스위칭 주파수와 무관하게 전압을 합성하므로 NLM에 의한 전압 외란만 일정하게 존재하게 된다. 그림 4.46에서 볼 수 있듯이 스위칭 주파수가 감소해도 동기 좌표계 d, q축 전류는 변화가 없는 것을 확인할 수 있다.

4.2.1 절에서 제안한 셀의 최대 전압 저감 방법의 검증을 위해 순환 전류 직류 제어(2고조파 순환 전류 가중치 0), 단상 전력 보상 방법(2고조파 순환 전류 가중치 1)에 대해 다양한 스위칭 주파수 운전 조건에서 그 최대 전압을 구하였다. 전압 합성 방법은 제안 방법을 이용하였다.

그림 4.47 ~ 그림 4.49에 한 레그, 상 하단 암의 440개 셀 캐패시터 전압 맥동 파형을 도시하였다.

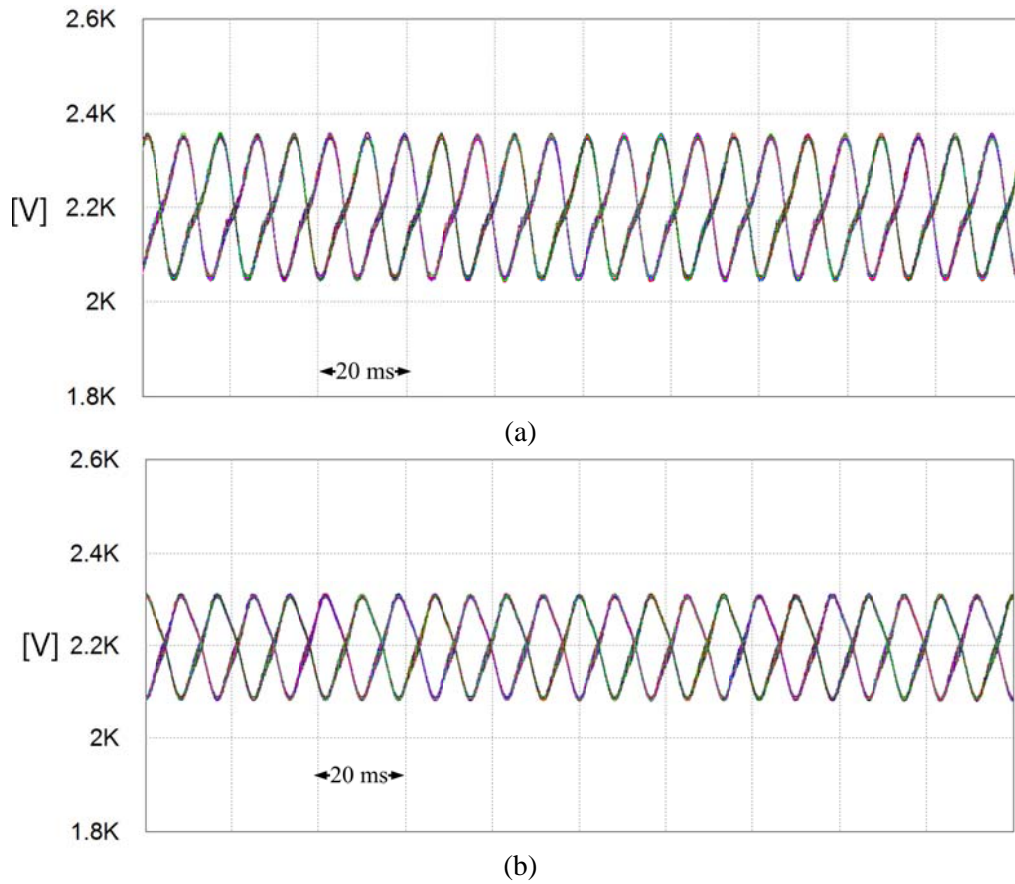
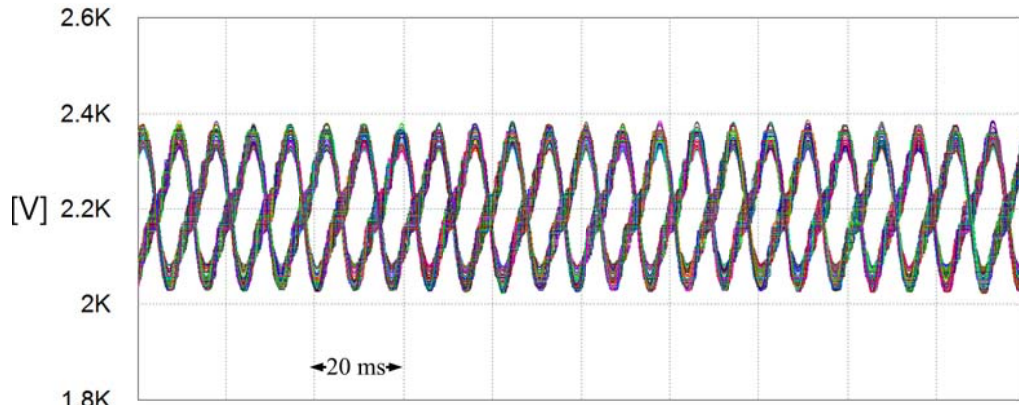
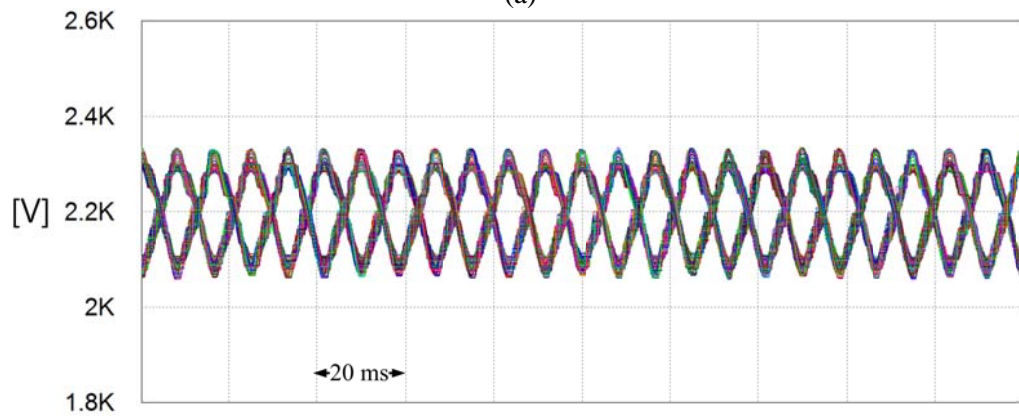


그림 4.47 2고조파 순환 전류 가중치,  $k$ 에 따른 한 레그의 440 개 셀 캐패시터 전압 파형(평균 스위칭 주파수 1kHz).

(a)  $k = 0$  (직류 순환 전류), (b)  $k = 1$  (단상 전력 보상).



(a)

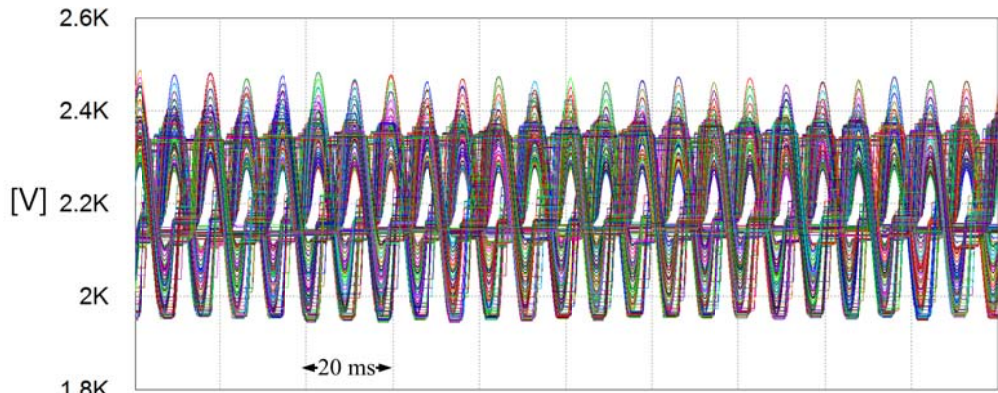


(b)

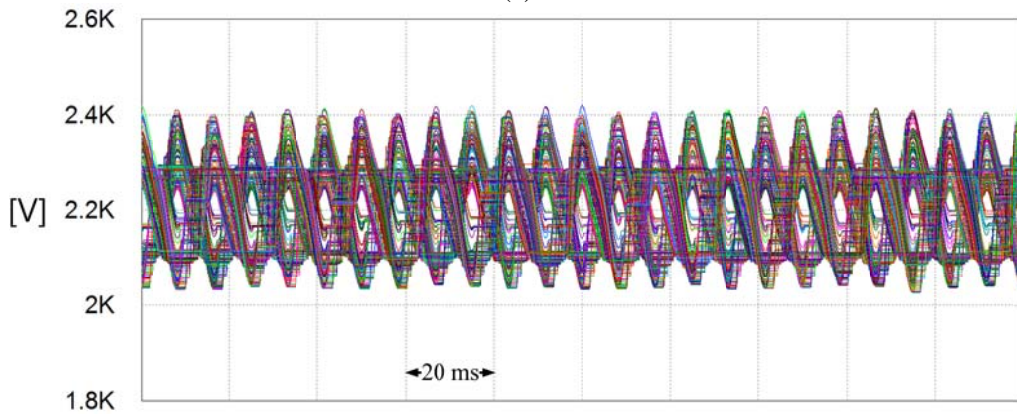
그림 4.48 2고조파 순환 전류 가중치,  $k$ 에 따른 한 레그의 440 개 셀 캐패시터 전압 파형(평균 스위칭 주파수 300 Hz).

(a)  $k = 0$  (직류 순환 전류), (b)  $k = 1$  (단상 전력 보상).





(a)



(b)

그림 4.49 2고조파 순환 전류 가중치,  $k$ 에 따른 한 레그의 440 개 셀 캐패시터 전압 파형(평균 스위칭 주파수 100 Hz).

(a)  $k=0$  (직류 순환 전류), (b)  $k=1$  (단상 전력 보상).

그림 4.47 ~ 그림 4.49 에서 보는 것과 같이 스위칭 주파수가 1 kHz에서 100 Hz까지 변화할 때, 2고조파 순환 전류의 가중치를 1로 주는, 즉 단상 전력 보상을 할 경우, 개별 셀 캐패시터의 전압 첨두치가 감소하는 것을 확인할 수 있다. 이 때의 상 하단 암 전류, 순환 전류 및 상전류 파형은 그림 4.50과 같다.

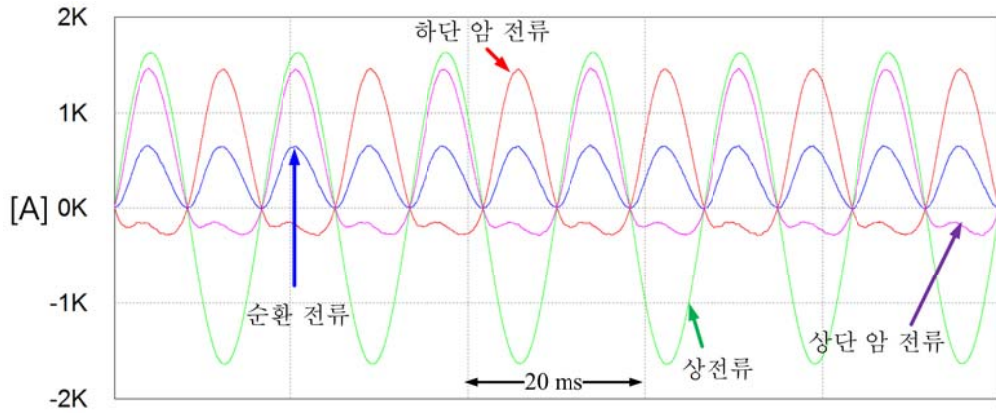


그림 4.50 단상 전력 보상 시의 상 하단 압 전류, 순환 전류, 상전류 파형.

하지만, 스위칭 주파수가 기본파 주파수와 가까울수록 2고조파 순환 전류에 의한 영향이 감소하는데, 이는 그림 4.51 (b)와 같이 2고조파 순환 전류에 의한 전체 전압 맥동은 그림 4.51 (a)의 순환 전류를 직류로 제어하는 경우보다 크게 감소하지만, 양의 2고조파 순환 전류 성분으로 인해 그 최대 전압의 감소 폭은 크지 않게 된다. 이에 4.2.2절에서 제안한 차등 옵셋 값을 적용한다면, 그림 그림 4.51 (c)에서 볼 수 있듯이 셀 캐패시터에 도통하는 양의 2고조파 순환 전류에 의한 영향을 최소화하게 되어, 셀 캐패시터의 최소 전압을 감소시키는 대신에 최대 전압을 같이 감소 시키는 작용을 한다는 것을 알 수 있다.

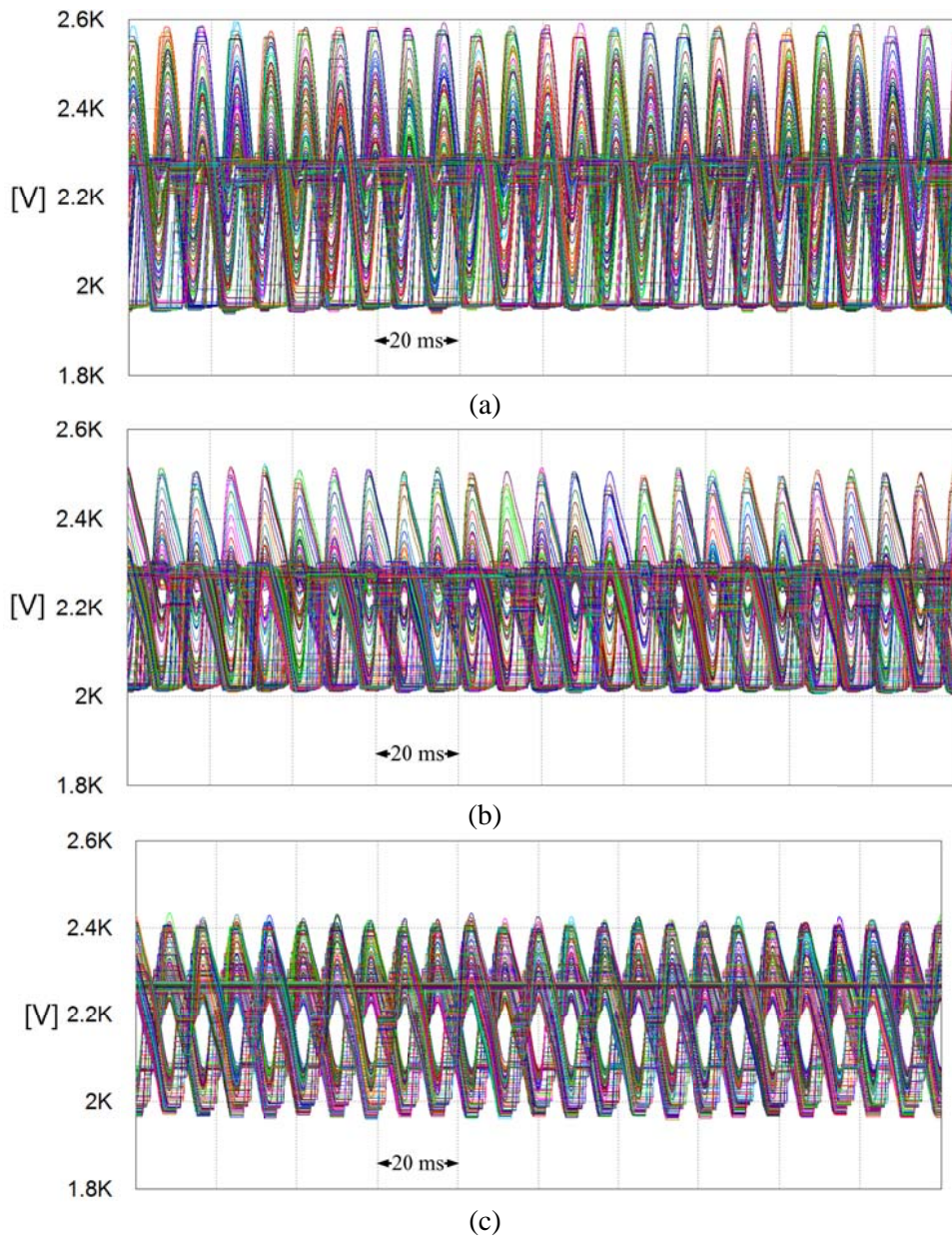


그림 4.51 차등 옵셋 적용 따른 한 레그의 440 개 셀 캐패시터 전압 파형(평균 스위칭 주파수 70 Hz). (a) 직류 순환 전류, (b) 단상 전력 보상, 차등 옵셋 미적용, (c) 단상 전력 보상, 차등 옵셋 적용.

이러한 각 방법에 따른 셀 캐패시터의 최대 전압을 그림 4.52에 스위칭 주파수와 같이 도시하였다.

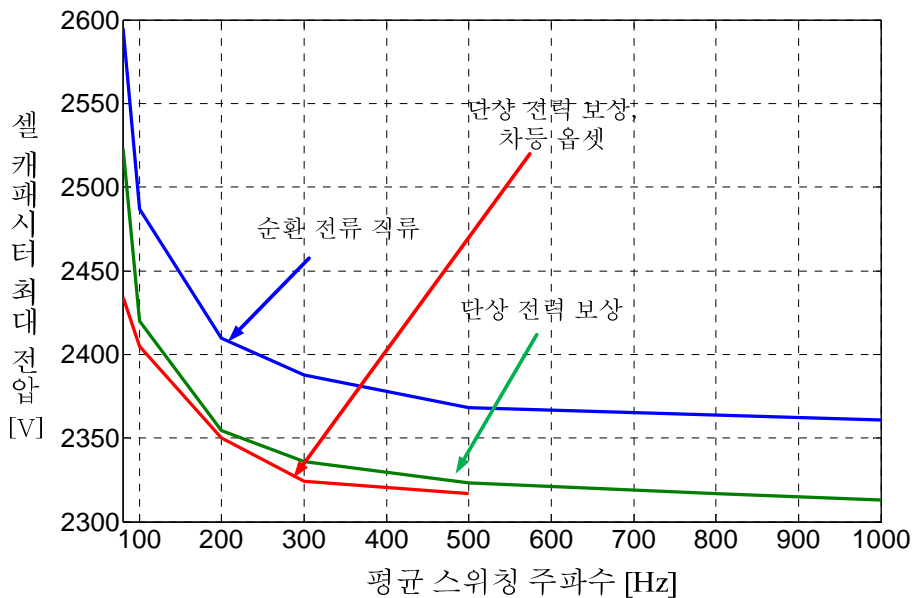


그림 4.52 평균 스위칭 주파수에 대한 셀 캐패시터의 최대 전압.

그림 4.52에서 볼 수 있듯이 단상 전력 보상 방법은 순환 전류를 직류로 제어할 때보다 그 최대 전압을 감소시킬 수 있다. 하지만 100 Hz 이하 일 때는 앞에서 언급한 이유로 인해 단상 전력 보상의 경우에도 스위칭 주파수 대비 최대 전압의 기울기가 커지게 되는 것을 볼 수 있다. 한편, 단상 전력 보상과 제안한 차등 옴셋 전압 값을 동시에 적용할 경우, 높은 스위칭 주파수에서는 큰 영향을 미치지 않지만 100 Hz 미만 영역에서 다른 두 방법에 비해 스위칭 주파수 대비 최대 전압의 기울기가 상대적으로 완만한 것을 볼 수 있다.

## 제 5 장 실험 결과

본 장에서는 제안된 스위칭 주파수 저감 방법과 셀 캐패시터의 최대 전압 맥동 저감 방법 및 전압 합성 방법에 대해 실험을 통해 검증하였다. 비록 HVDC 시스템과 같이 암 당 셀의 개수가 많고 직류단 전압이 크며, 부하 전류가 큰 상황에 대한 검증은 될 수 없지만 축소 모델 실험을 통하여 제안한 방법에 대한 경향 분석을 통해 그 유효성을 검증할 수는 있으리라 생각된다.

### 5.1 실험 장치의 구성

그림 5.1은 실험에 사용한 암 당 6개의 셀 ( $N=6$ )로 구성된 축소형 MMC 시스템의 모습이다. 각 셀은 그림 5.2와 같이 International Rectifier 사의 IRFB4110GPbF 전력 MOSFET 스위칭 소자 (100V/120A)를 적용한 하프-브릿지 회로와 2.2mF 전해 캐패시터 2개를 부스 바를 통해 병렬 연결한 총 4.4 mF의 내부 셀 캐패시터를 이용하여 구성하였다. 또한, 암 인덕터는 탭 인덕터를 사용하여 인덕턴스 값을 1 mH ~ 4 mH까지 변화할 수 있도록 하였다. 전체 직류단 전원 ( $V_{dc}$ )은 200 V로 공급하였으며, 각 셀의 캐패시터 직류단 전압은 1.2의 여유율을 두어 40 V ( $=1.2 \times 200V / 6$ )로 제어하였다. 36개의 셀 캐패시터 전압과 6개의 각 암 전류를 측정하기 위해, LEM 사의 LV-25P와 LA-55P를 각각 사용하였고, 센서로 받은 아날로그 신호를 14-bit의 디지털 값으로 변환하였다. MMC 제어 방법의 적용을 위해 그림 5.3과 같이 제어보드를 구성하였으며,

DSP(Digital Signal Processor)는 Texas Instruments사의 TMS320C28346을 사용하였고, 게이팅 신호를 생성하기 위해 Altera사의 Cyclone3 EP3C40F484, FPGA(Field Programmable Gate Array)를 사용하였다. 본 실험에서 샘플링 주파수는 10 kHz로 설정하였으며, NLM 방법을 사용하였다. 그림 5.4는 전체적인 실험 장치 구성에 대한 개략도를 나타낸다. MMC의 직류단 전압을 구성하기 위해 직류 전압원을 이용하였으며, 교류 전원은 California Instruments사의 MX30 시뮬레이터를 사용하였으며, 실험에 사용된 MMC 및 교류 전원의 제정수는 표 5.1과 같다.

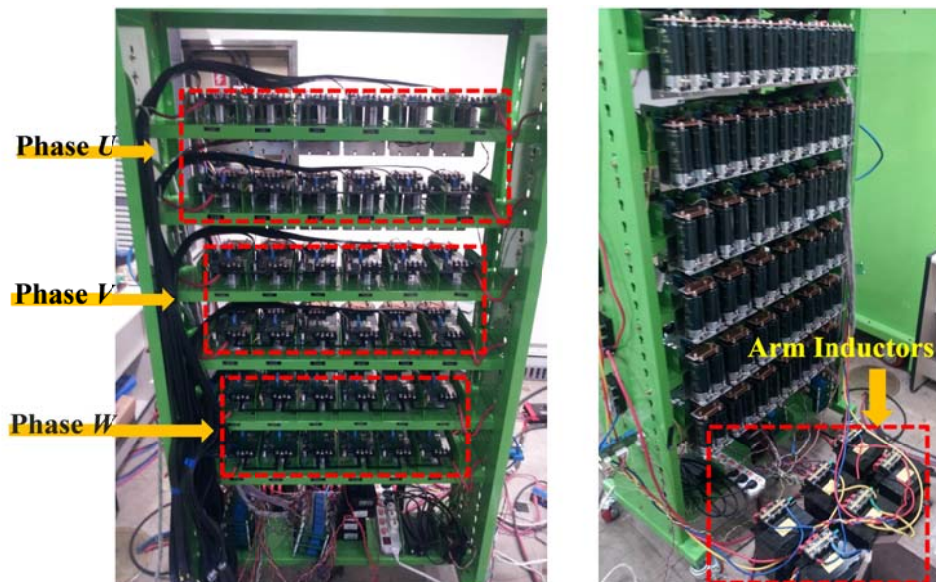


그림 5.1 암 당 셀의 개수가 6인 MMC 실험 세트.

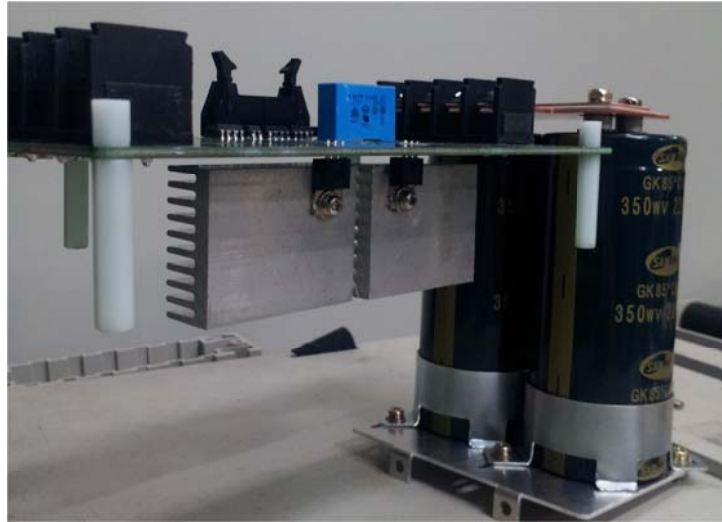


그림 5.2 실험에 사용된 MMC의 셀 (하프 브릿지 회로).

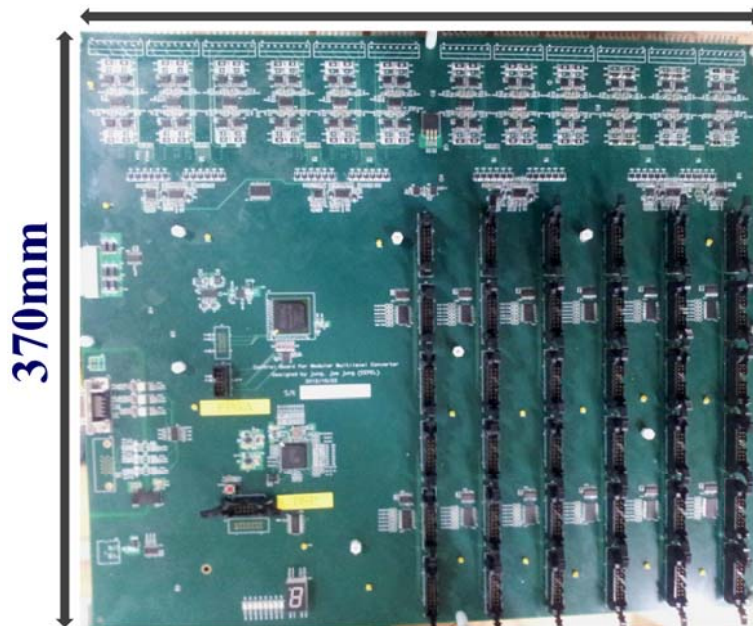


그림 5.3 실험에 사용된 제어 보드.

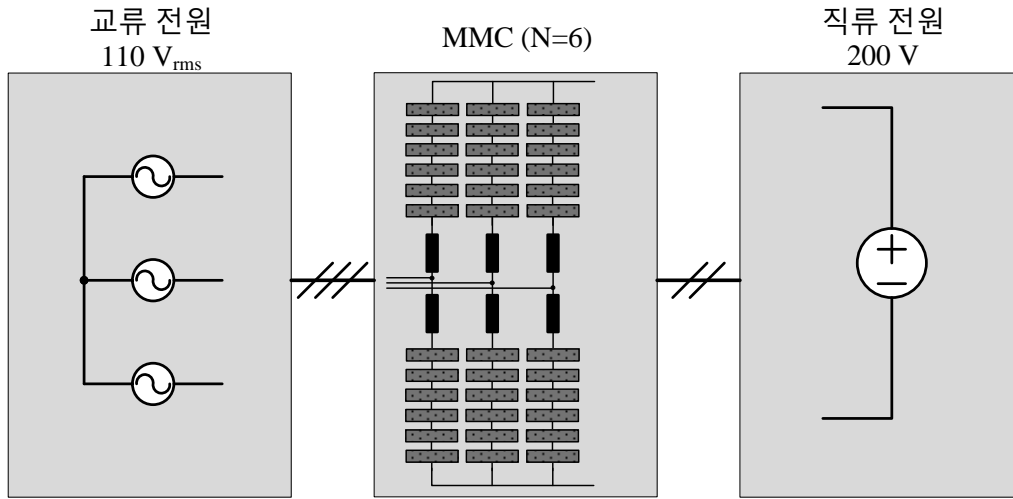


그림 5.4 실험 장치 구성도.

표 5.1 실험에 사용된 MMC의 제정수

항목	값
입력 직류 전원	200 V
교류 전원	110 V <sub>rms</sub> , 60 Hz
암 당 셀의 개수	6
셀 캐패시터 직류 전압	40 V
셀 캐패시터 용량	4.4 mF
샘플링 주파수	10 kHz



## 5.2 제안 스위칭 주파수 저감 방법 검증

제안된 스위칭 주파수 저감 방법을 검증하기 위해 교류 전원에 역률 1로 40 A의 전류를 공급하였다. 즉, 6 kW의 전력을 직류 전원에서 교류 전원으로 전달하였다. 이 때, 사용된 암 인덕턴스는 2 mH이며, MMC 출력 상전압과 상 전류의 위상차는 0.1660 rad, 전압 변조 지수는 0.9127이다. 평균 스위칭 주파수를 측정하기 위해서 일정 시간 동안 모든 셀의 스위칭 횟수를 구하여 한 셀의 평균 스위칭 주파수를 계산하였다.

4.2.2절에서 제안한 스위칭 주파수 저감 방법의 검증을 위해 옵션 전압 값에 따른 평균 스위칭 주파수를 그림 5.5와 같이 도시하였다. 그림 5.5에서 볼 수 있듯이, 옵션 전압 값에 따라 스위칭 주파수가 최소 150 Hz까지 조절되는 것을 확인할 수 있다.

한편, 제안한 셀의 캐패시터 가상 전압을 이용한 스위칭 주파수 저감 방법은 동일한 암 전압을 출력할 때, 해당 전압을 출력할 수 있는 경우의 수, 즉 온/오프 상태 셀 선택의 자유도가 많아질수록 그 스위칭 주파수를 낮출 수 있다. 또한, 전압 변조 지수가 높을수록 그 선택의 자유도가 작아지므로 암 당 셀의 개수가 적고 전압 변조 지수가 높은 시스템에서는 제안 방법을 통해 저감할 수 있는 평균 스위칭 주파수에는 한계가 존재한다. 실험에 사용된 MMC는 암 당 셀의 개수가 6개이고 전압 변조 지수가 0.9127로 매우 높기 때문에 앞서 언급한 이유로 최소 평균 스위칭 주파수는 150 Hz로 제한되었다. 그림 5.6에 u상 한 셀의 스위칭 파형을 다양한 주파수에서 측정하여 도시하였다.

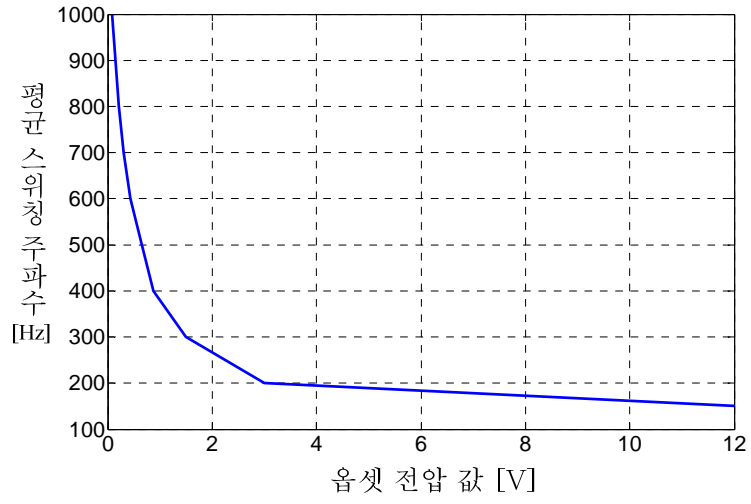
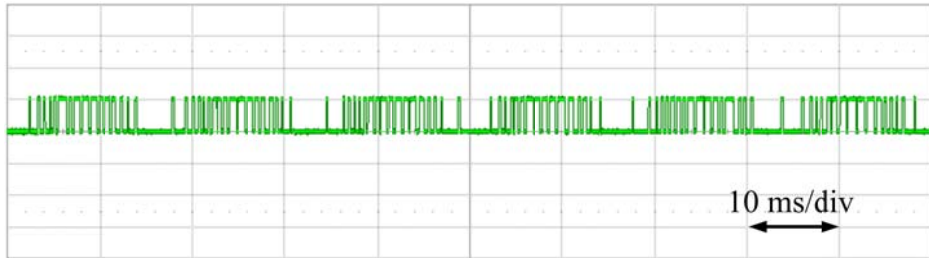


그림 5.5 오프셋 전압 값에 따른 평균 스위칭 주파수 변화 추이.



(a)



(b)



(c)

그림 5.6 u 상 한 셀의 스위칭 파형.

(a) 1 kHz, (b) 300 Hz, (c) 150 Hz.

### 5.3 제안 전압 합성 방법 검증

4.4 절에서 제안한 전압 합성 방법 검증을 위해 그림 5.7과 같이 실험 장치를 구성하였다. 부하 전류 제어기의 영향을 최소화하기 위해 MMC를  $3.4\ \Omega$ 의

델타(delta) 결선된 3상 저항 부하에 연결하여 70 V, 30 Hz 의 교류 상 전압 지령을 인가하는 개루프 제어를 수행하였다.

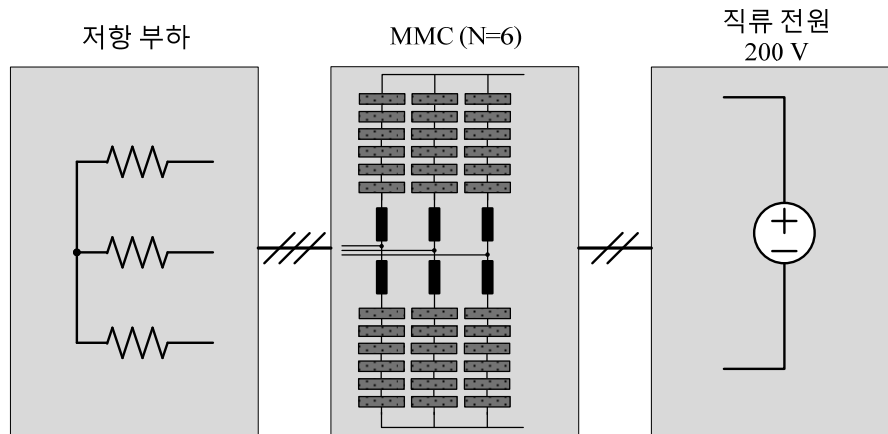
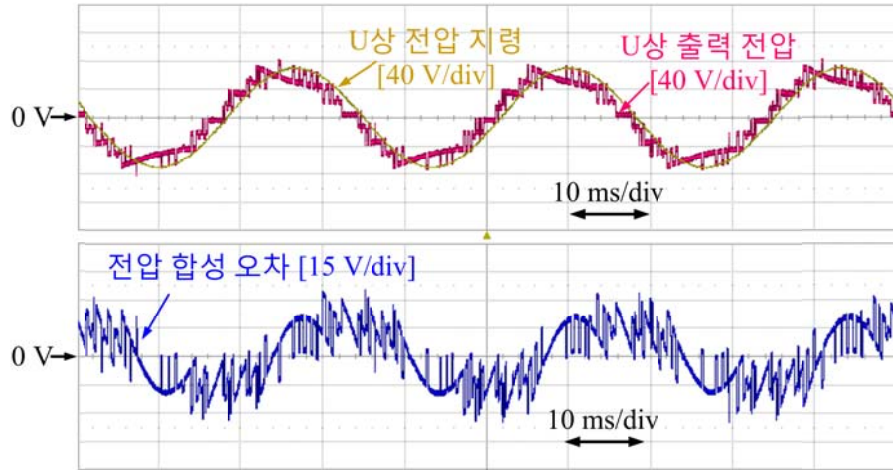


그림 5.7 실험 장치 구성도.

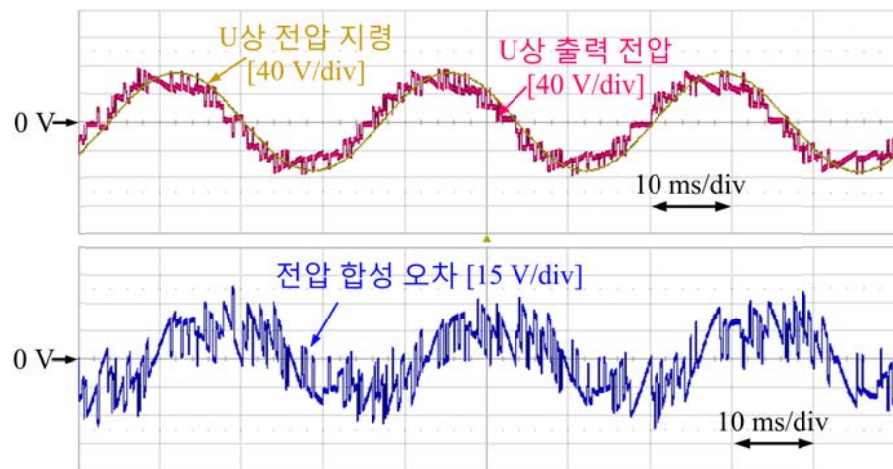
순환 전류 제어기로 인한 영향을 배제하기 위해 상전압 지령과 실제 합성되는 상전압을 비교하여 전압 합성 오차를 알아보았다. 실제 합성되는 상전압은 (2.23) 에서 볼 수 있듯이 하단 암 출력 전압과 상단 암 출력 전압의 차의 반이다. 개별 셀 통류율의 합과 전압 정렬을 이용하여 온 상태 셀과 오프 상태 셀을 구할 수 있으므로 온 상태 셀의 캐패시터 전압 정보를 바탕으로 상 하단 암의 전압 출력을 계산할 수 있다. 이러한 계산을 통해 상 하단 암 전압 지령으로부터 전압 합성까지의 전달 과정을 알 수 있으므로 전압 합성 방법에 따른 영향을 유추할 수 있다.

그림 5.8 에 직류단 전압을 이용한 전압 합성 방법을 이용할 경우, 상전압 지령 및 계산된 합성되는 상전압 파형, 그리고 전압 지령과 합성 전압 간의

오차를 나타내었다.



(a)



(b)

그림 5.8 상전압 지령, 출력 전압 및 전압 합성 오차 (직류단 전압을 이용한 전압 합성 방법).

(a) 1 kHz, (b) 150 Hz.

그림 5.8에서 볼 수 있듯이, 평균 스위칭 주파수와 관계없이 직류단 전압을 이용하여 전압 합성을 수행할 경우, 4.4 절에서 언급했듯이 실제 전압 합성 오차 성분에 기본파가 존재하는 것을 확인할 수 있다.

이를 (4.67)을 이용해 자세히 분석할 수 있다. 식 (4.67)에서  $\frac{\eta \cdot V_{dc}}{N}$  은 개별 셀 캐패시터의 직류단 전압,  $v_c$  와 동일하므로 암 공통 전압을 무시하고 통류율의 합을 이용하여 이를 다시 쓰면 (5.1)과 같다. 이 때, 순환 전류는 직류로 제어되고 있다고 가정하였으며 상단 셀 캐패시터는 전압이 균형적으로 제어되고 암 셀 캐패시터 평균 전압,  $v_{cu}^{avg}$  와 동일하다고 가정하였다.

$$\begin{aligned} v_{xp}^* - v_{xp} &= \frac{N V_{dc}}{v_c} \frac{1}{2} (1 - MI \cos \omega_s t) (v_c - v_{cu}^{avg}) \\ &= \frac{N^2}{2\eta} (1 - MI \cos \omega_s t) (v_c - v_{cu}^{avg}) \end{aligned} \quad (5.1)$$

식 (3.85)로부터 셀 평균 전압은 (5.2)와 같이 근사화시킬 수 있다.

$$v_{cu}^{avg} \approx \frac{I_m}{4\omega_s C_{cell} \eta} \left( -\frac{MI}{4} \sin(2\omega_s t - \phi) + \sin(\omega_s t - \phi) - \frac{MI^2}{2} \cos \phi \sin \omega_s t \right) + v_c. \quad (5.2)$$

이를 (5.1)에 대입하면 상단 암 전압 오차를 다음과 같이 나타낼 수 있다.

$$\begin{aligned} v_{xp}^* - v_{xp} &= \frac{N^2 I_m}{8\omega_s C_{cell} \eta^2} (1 - MI \cos \omega_s t) \\ &\times \left( \frac{MI}{4} \sin(2\omega_s t - \phi) - \sin(\omega_s t - \phi) + \frac{MI^2}{2} \cos \phi \sin \omega_s t \right) \end{aligned} \quad (5.3)$$

이와 동일한 방법으로 하단 암 전압 오차를 계산하면 (5.4)와 같이 나타낼 수 있다.

$$v_{xN}^* - v_{xN} = \frac{N^2 I_m}{8\omega_s C_{cell} \eta^2} (1 + MI \cos \omega_s t) \times \left( \frac{MI}{4} \sin(2\omega_s t - \phi) + \sin(\omega_s t - \phi) - \frac{MI^2}{2} \cos \phi \sin \omega_s t \right) \quad (5.4)$$

한 편, 상전압 지령은 하단 암과 상단 암의 전압 차이에 의해 결정되므로 상전압 지령 오차는 다음과 같이 나타낼 수 있다.

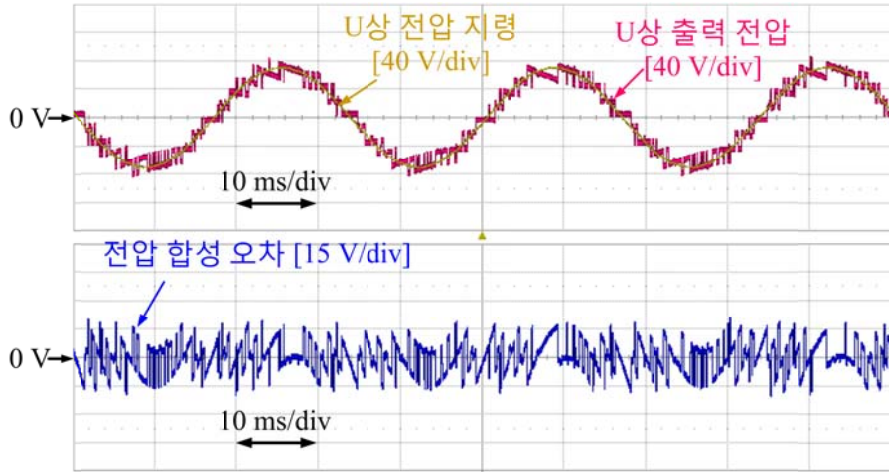
$$v_{xn}^* - v_{xn} = \frac{1}{2} \left\{ (v_{xN}^* - v_{xN}) - (v_{xP}^* - v_{xP}) \right\} = \frac{N^2 I_m MI^2}{16\omega_s C_{cell} \eta^2} \frac{1}{2} (\sin(3\omega_s t - \phi) + \sin(\omega_s t - \phi)) \quad (5.5)$$

즉, 직류단 전압을 이용하여 전압을 합성한다면 상 전압에는 (5.5)와 같은 기본파 성분과 3고조파 성분이 존재하게 된다. 이 중, 3고조파 성분은 선간 전압에는 보이지 않으므로 상전류에 영향을 미치지 않지만 기본파 성분은 소거되지 않는다. 따라서, 상전류에는 이러한 기본파 성분으로 인해 상전류에는 위상 및 실효치 오차가 발생한다. 한편, 직류단 전압을 이용한 전압 합성 방법의 경우 4.4절에서 언급했듯이 암 공통 전압 오차로 인해 의도치 않은 순환 전류가 생성되는 데, 이를 위와 같은 방법을 이용해 분석할 수 있다. 암 공통 전압은 상 하단 암 전압 지령의 합으로 이루어지게 되므로 암 공통 전압 지령과 실제 합성되는 암 공통 전압 간의 오차는 다음과 같다.

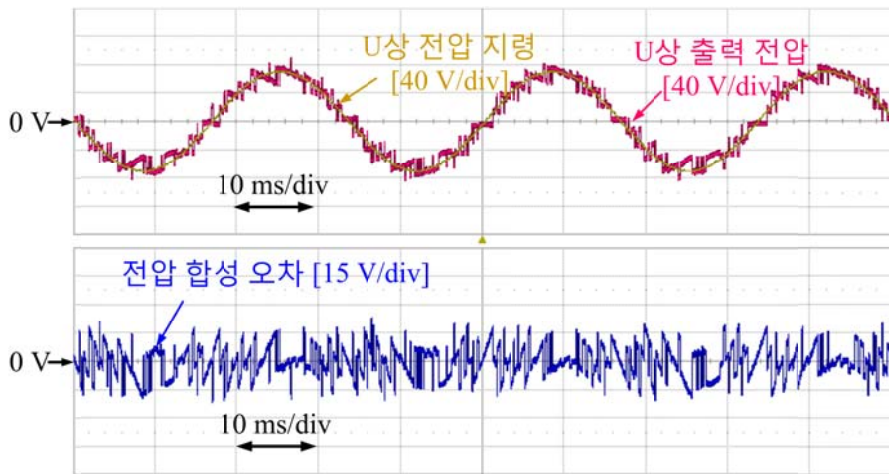
$$v_{xo}^* - v_{xo} = \frac{1}{2} \left\{ (v_{xP}^* - v_{xN}) + (v_{xN}^* - v_{xN}) \right\} = \frac{N^2 I_m}{16\omega_s C_{cell} \eta^2} (3MI \sin(2\omega_s t - \phi) - 2MI \sin \phi - MI^3 \cos \phi \sin(2\omega_s t)) \quad (5.6)$$

식 (5.6)에서 볼 수 있듯이, 암 공통 전압 간의 오차는 2고조파 성분이 직류 성분이 존재하게 된다. 직류 성분은 레그 평균 전압 제어에 의해 제거가 가능

하지만, 2고조파 성분의 전압 오차로 인한 2고조파 순환 전류의 억제에 위해서는 공진 제어기 등의 특수한 제어기가 필요하다.



(a)



(b)

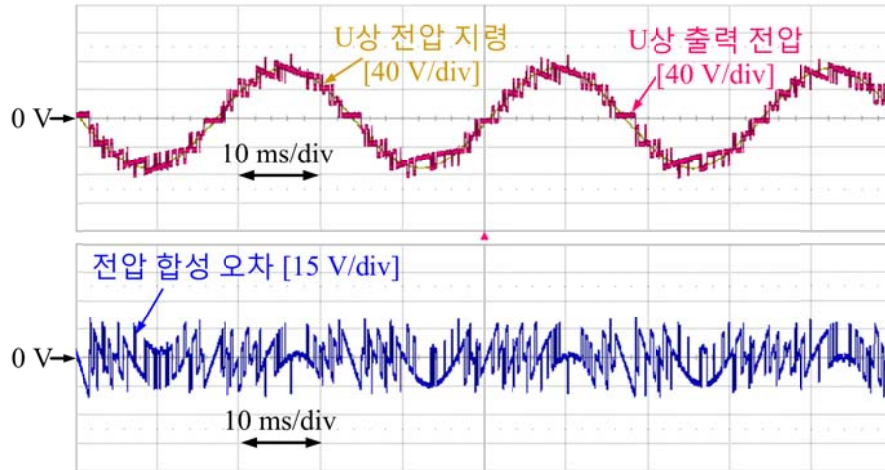
그림 5.9 상전압 지령, 출력 전압 및 전압 합성 오차 (셀 평균 전압을 이용한 전압 합성 방법).

(a) 1 kHz, (b) 150 Hz.

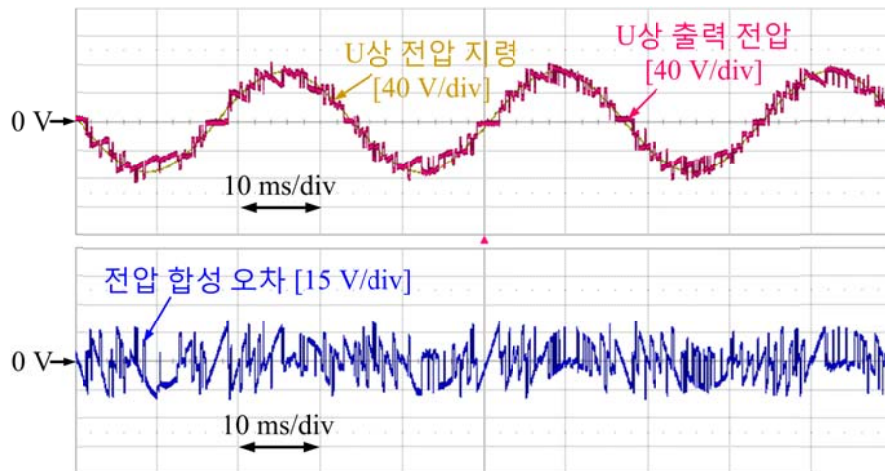


그림 5.9 에 셀 캐패시터 평균 전압을 이용한 전압 합성 방법을 이용할 경우, 상전압 지령 및 계산된 합성되는 상전압 파형, 그리고 전압 지령과 합성 전압 간의 오차를 나타내었다. 그림 5.9에서 볼 수 있듯이 셀 캐패시터 평균 전압을 이용할 경우, 이러한 기본파 성분의 오차는 보이지 않지만 평균 스위칭 주파수가 감소할수록 그 오차의 크기가 증가하게 된다. 이러한 오차는 평균 스위칭 주파수가 감소할수록 개별 셀 캐패시터 전압이 평균 전압과 차이가 나게 되어 생기는 오차로 일정한 주파수를 갖는 성분이 아닌 순시적인 오차만 보이게 된다. 이로 인해 상전류에 위상 오차는 보이지 않지만 실효치에는 오차가 보이게 된다.

그림 5.10 에 제안 전압 합성 방법을 이용할 경우, 상전압 지령 및 계산된 합성되는 상전압 파형, 그리고 전압 지령과 합성 전압 간의 오차를 나타내었다. 그림 5.10에서 볼 수 있듯이, 제안된 방법을 사용할 경우 스위칭 주파수와 무관하게 오차가 거의 일정한 것을 알 수 있다. 즉, 상전류 실효치가 거의 일정할 것임을 예상할 수 있다.



(a)

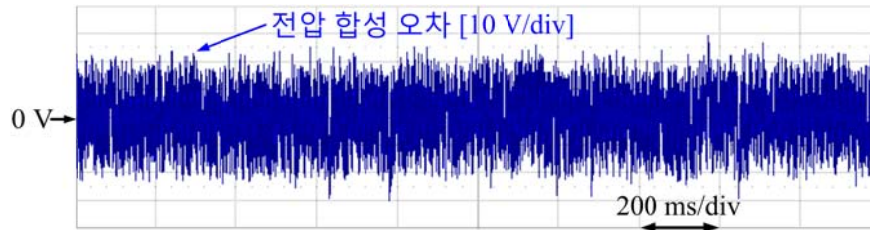


(b)

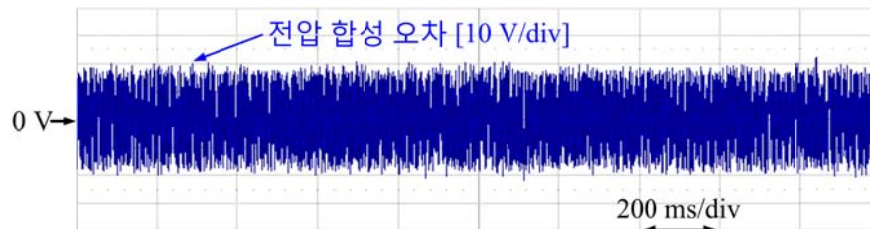
그림 5.10 상전압 지령, 출력 전압 및 전압 합성 오차 (제한한 전압 합성 방법).

(a) 1 kHz, (b) 150 Hz.

150 Hz의 평균 스위칭 주파수에서 제안 전압 합성 방법과 셀 캐패시터 평균 전압을 이용한 합성 방법을 그림 5.11과 같이 다시 비교하였다.



(a)



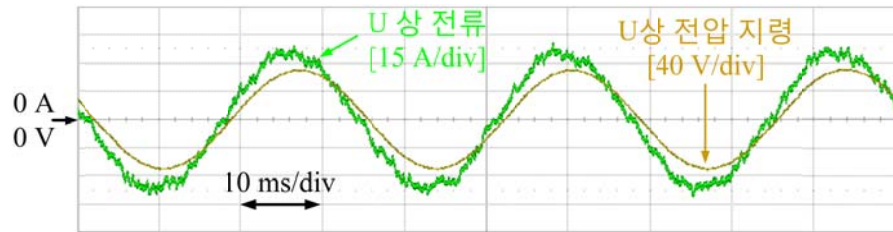
(b)

그림 5.11 셀 평균 전압을 이용한 전압 합성 방법과 제안 방법의 전압 합성 오차 비교 (평균 스위칭 주파수: 150 Hz).

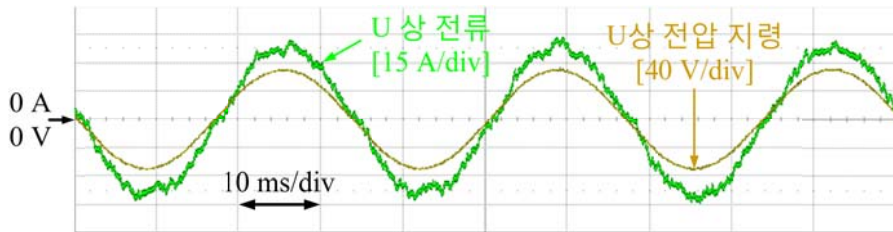
(a) 셀 평균 전압을 이용한 전압 합성 방법, (b) 제안 방법.

그림 5.11에서 볼 수 있듯이 셀 캐패시터 평균 전압을 이용한 전압 합성 방법의 경우, 스위칭 주파수가 감소할수록 제안 방법보다 그 순시적인 오차가 커지는 것을 알 수 있다. 이러한 오차는 개별 셀 캐패시터의 전압, 암 당 셀의 개수, 암 전류의 크기가 커질수록 증가하게 되는 데, 본 논문에서 사용된 실험 장치는 그 셀의 개수 및 전압, 전류의 크기가 작아 오차는 그리 크게 나타나지 않았다.

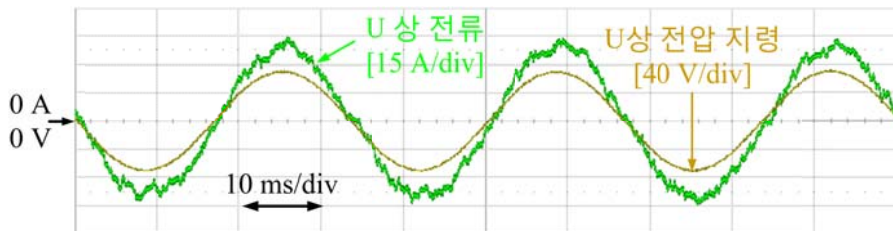
그림 5.12, 그림 5.13에 각 전압 합성 방법에 따른 전압 지령과 상 전류를 도시하였다.



(a)



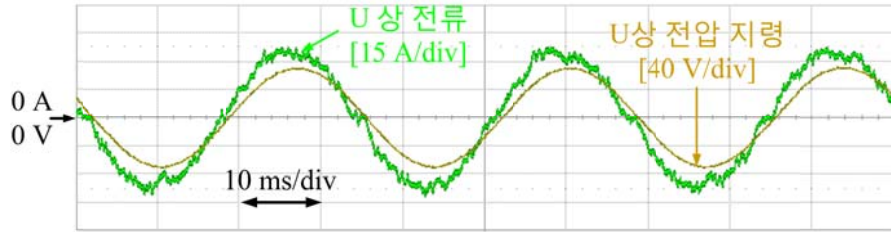
(b)



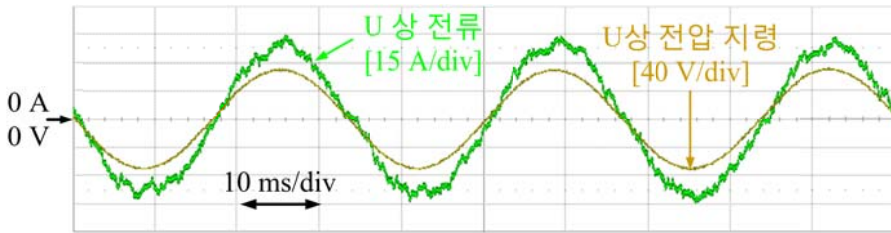
(c)

그림 5.12 전압 합성 방법에 따른 상전압 지령 및 상전류 파형  
(평균 스위칭 주파수: 1 kHz).

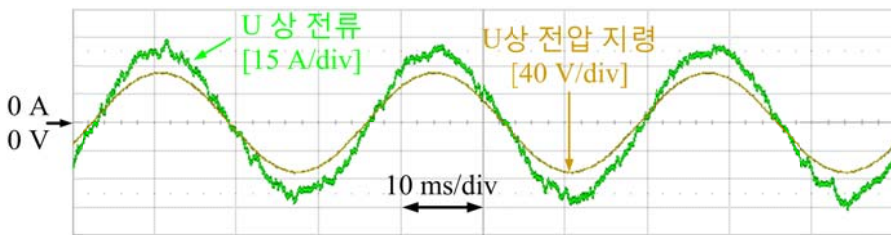
(a) 직류단 전압 이용, (b) 셀 캐패시터 평균 전압 이용, (c) 제안 방법.



(a)



(b)



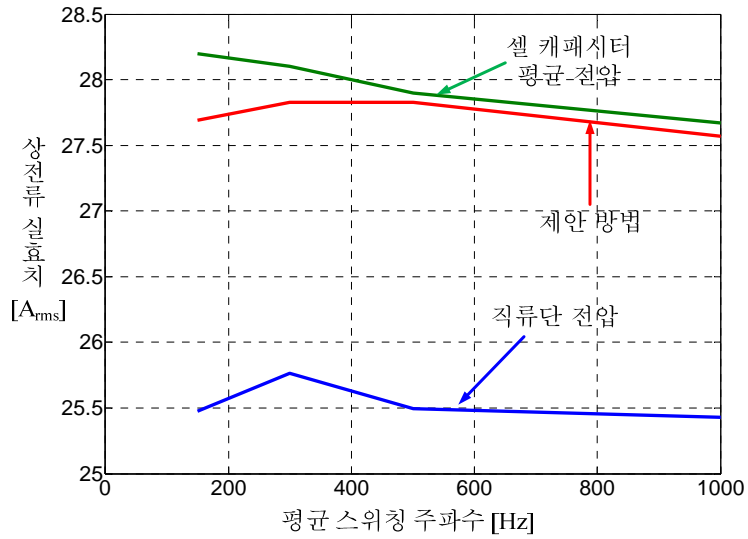
(c)

그림 5.13 전압 합성 방법에 따른 상전압 지령 및 상전류 파형  
(평균 스위칭 주파수: 150 Hz).

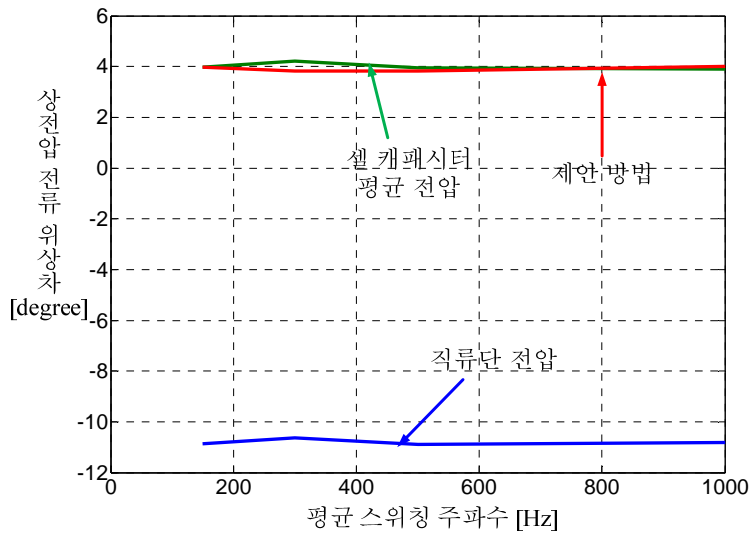
(a) 직류단 전압 이용, (b) 셀 캐패시터 평균 전압 이용, (c) 제안 방법.

그림 5.12, 그림 5.13에서 보는 것과 같이 직류단 전압을 이용한 전압 합성 방법을 사용할 경우, 상전류 위상에 오차가 생기며 전류 침두치가 감소한 것을 볼 수 있다. 또한 셀 캐패시터의 평균 전압을 이용한 전압 합성 방법을 사용할 경우, 스위칭 주파수가 감소할수록 상전류의 위상은 변하지 않지만, 전류의 침두치가 소폭 증가하는 것을 볼 수 있다. 이러한 상전류의 왜곡은 앞서 언급했듯이 암 당 셀의 개수, 셀 캐패시터 전압, 암 전류의 크기가 증가할수록 커지게 된다. 한편, 제안 전압 합성 방법을 사용할 경우, 스위칭 주파수와 무관하게 상전류는 일정한 위상과 침두치를 갖게 된다.

그림 5.14에 평균 스위칭 주파수에 대해 상전압, 전류의 위상차와 실효치의 변화를 도시하였다. 그림 5.14에서 보는 것과 같이 제안 방법의 경우 일정한 위상차와 실효치를 보이는 데 반해 셀 캐패시터 평균 전압을 이용한 전압 합성 방법의 경우 그 실효치가 평균 스위칭 주파수가 감소함에 따라 증가하는 경향을 볼 수 있다. 직류단 전압을 이용한 전압 합성 방법의 경우, 기본과 오차 성분으로 인해 스위칭 주파수와 무관하게 위상 오차와 실효치 오차가 생기는 것을 확인할 수 있다.



(a)



(b)

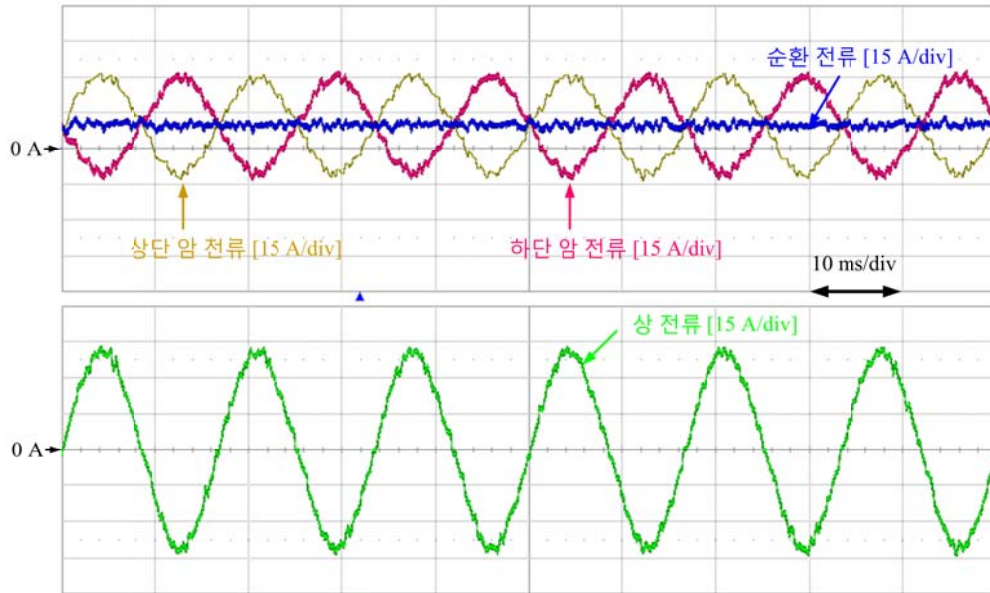
그림 5.14 합성 방법에 따른 상전압 전류 간 위상차 및 상전류 실효치.

상전압 전류 간 위상차, (b) 상전류 실효치

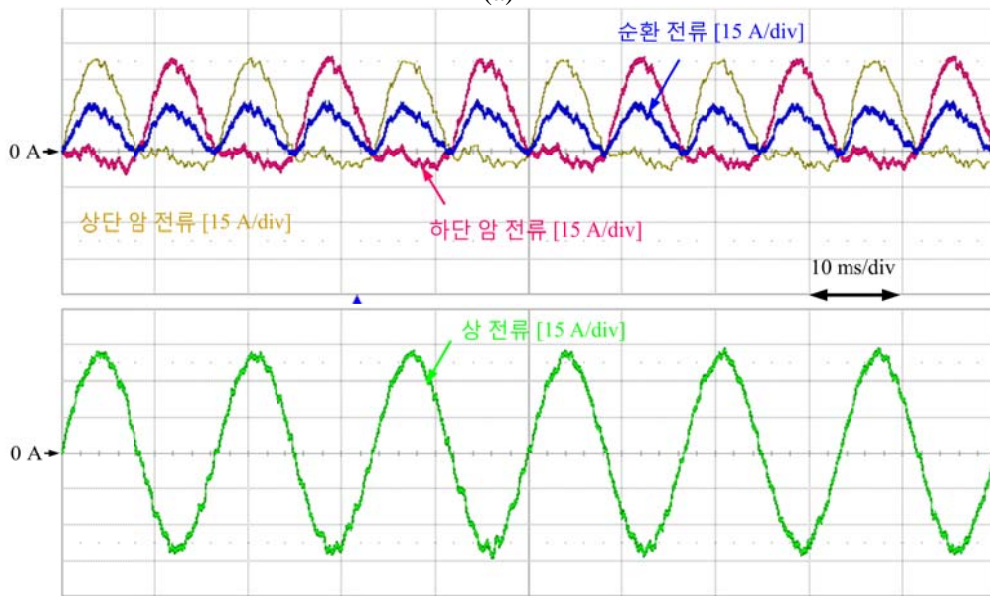
## 5.4 제안한 셀 캐패시터 최대 전압 저감 방법 검증

4.2.1 절에서 제안한 셀의 최대 전압 저감 방법의 검증을 위해 암 인덕턴스가 2 mH 일 때, 순환 전류 직류 제어(2고조파 순환 전류 가중치  $k=0$ ), 단상 전력 보상 방법(2고조파 순환 전류 가중치  $k=1$ )에 대해 다양한 스위칭 주파수 운전 조건에서 그 최대 전압을 구하였다. 전압 합성 방법은 제안 방법을 이용하였다. 실험 장치 구성 및 환경은 5.2절과 동일하다. 이 때의 상 하단 암 전류, 순환 전류 및 상전류 파형은 그림 5.15와 같다.





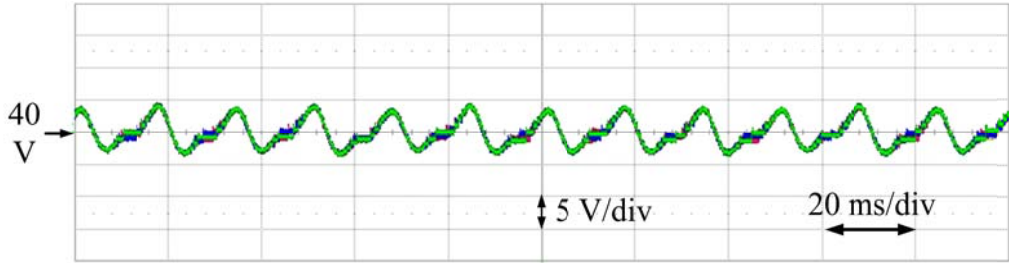
(a)



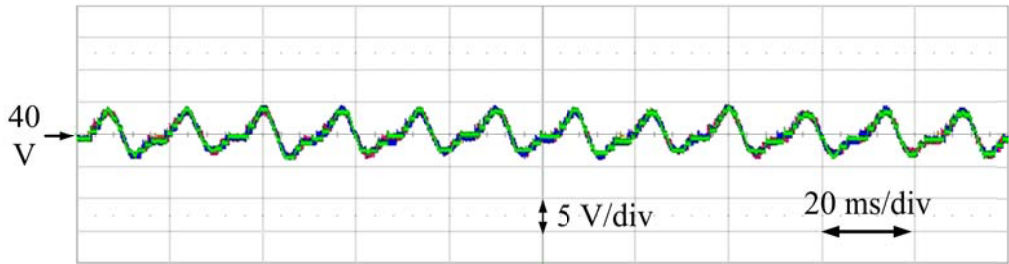
(b)

그림 5.15 상 하단 암 전류, 순환 전류 및 상 전류 파형.

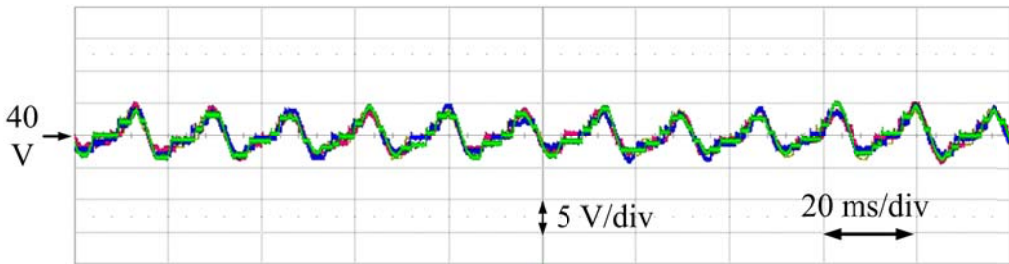
(a) 순환 전류 직류 제어, (b) 2고조파 순환 전류 주입 ( $k=1$ ).



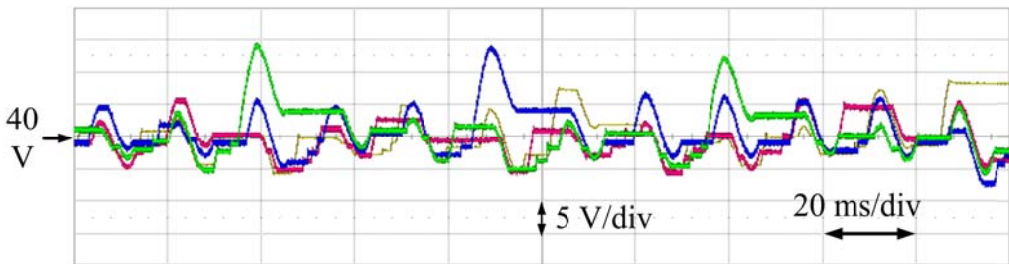
(a)



(b)



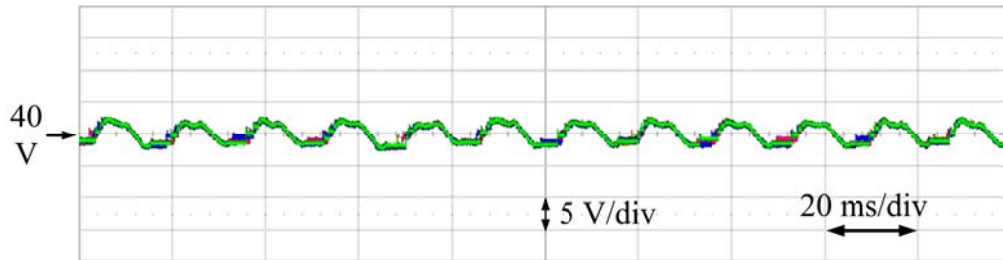
(c)



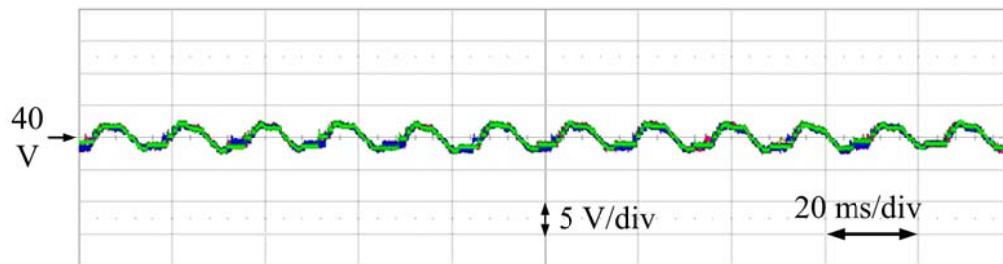
(d)

그림 5.16 순환 전류 직류 제어 시, 상단 암 4개의 셀 캐패시터 전압 파형.

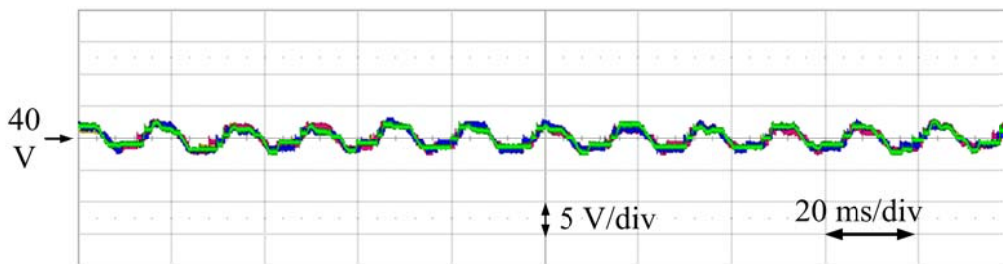
(a) 1 kHz, (b) 500 Hz, (c) 300 Hz, (d) 150 Hz.



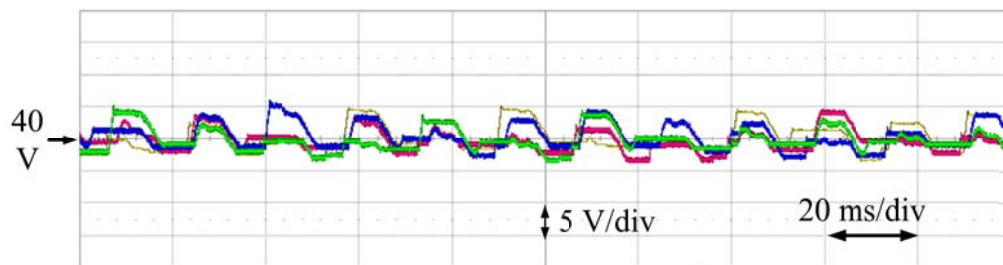
(a)



(b)



(c)



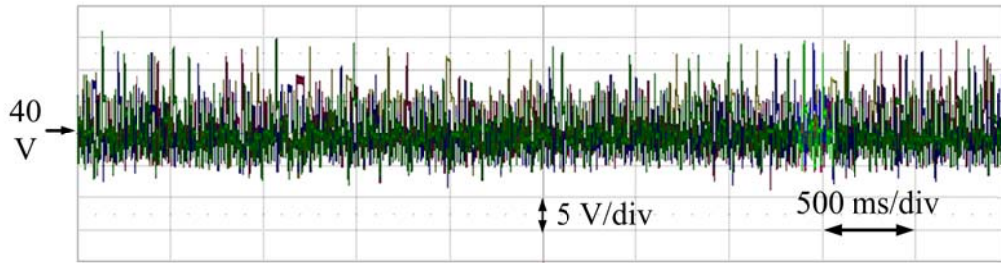
(d)

그림 5.17 단상 전력 보상 시, 상단 암 4개의 셀 캐패시터 전압 파형.

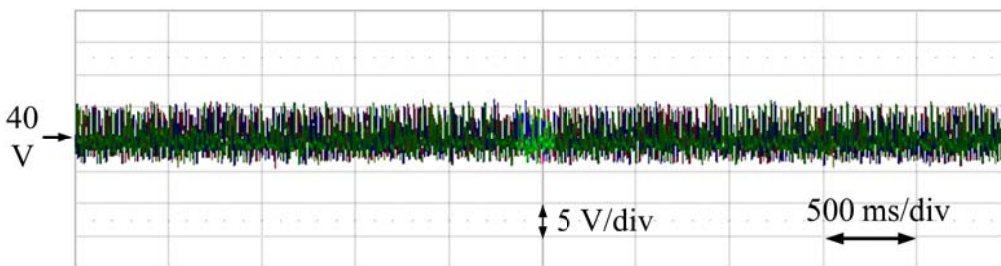
(a) 1 kHz, (b) 500 Hz, (c) 300 Hz, (d) 150 Hz.

그림 5.16, 그림 5.17에 스위칭 주파수에 대한 상단 암 캐패시터 6개 중 4개의 셀 캐패시터 전압 파형을 도시하였다. 그림에서 보는 것과 같이 스위칭 주파수가 1 kHz에서 150 Hz까지 변화할 때, 2고조파 순환 전류의 가중치를 1로 주는, 즉 단상 전력 보상을 할 경우, 개별 셀 캐패시터의 최대 전압 맥동이 감소하는 것을 확인할 수 있다.

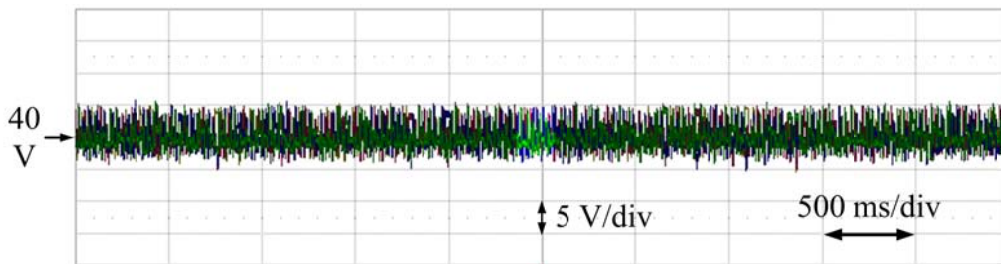
4.2.2절에서 제안한 차등 옵셋 값을 적용한다면, 셀 캐패시터에 도통하는 양의 2고조파 순환 전류에 의한 영향을 최소화하게 되어, 셀 캐패시터의 최소 전압을 감소시키는 대신에 최대 전압이 같이 감소하게 된다. 그림 5.18 (c)에서 볼 수 있듯이, 차등 옵셋 전압 값을 적용할 경우, 셀 캐패시터의 최대 최소 전압이 모두 소폭 감소하는 것을 볼 수 있다. 그림 5.19에 그림 5.18 (b), (c)의 확대 파형을 도시하였다.



(a)

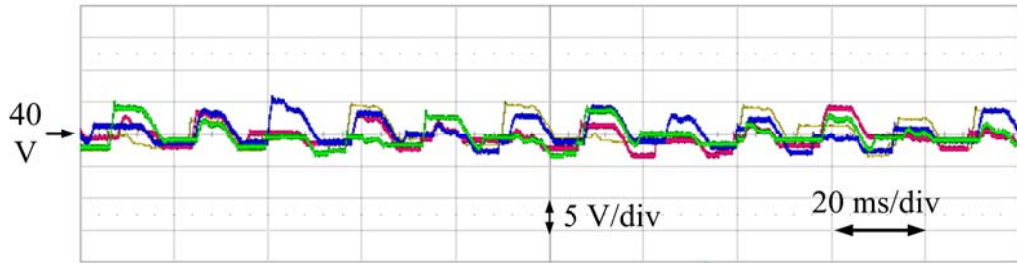


(b)

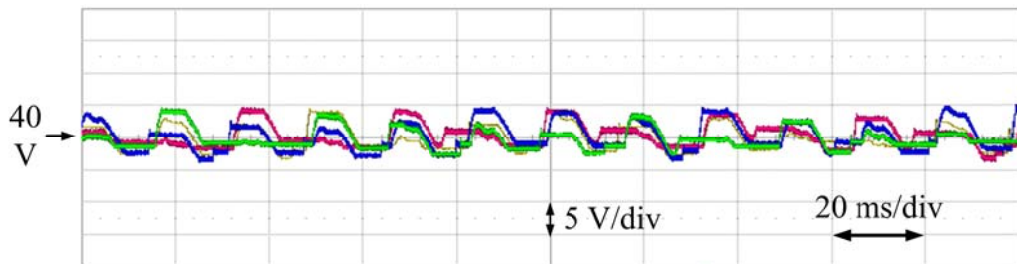


(c)

그림 5.18 각 방법에 따른 한 암 4개의 셀 캐패시터 전압 파형  
 (평균 스위칭 주파수 150 Hz). (a) 직류 순환 전류, (b) 단상 전력 보상, 차등 옵션 미적용, (c) 단상 전력 보상, 차등 옵션 적용.



(a)



(b)

그림 5.19 각 방법에 따른 한 암 4개의 셀 캐패시터 전압 파형  
(평균 스위칭 주파수 150 Hz).

(a) 단상 전력 보상, 차등 옵션 미적용, (b) 단상 전력 보상, 차등 옵션 적용.

이러한 각 방법에 따른 셀 캐패시터의 최대 전압을 그림 5.20에 스위칭 주파수와 같이 도시하였다. 그림 5.20에서 볼 수 있듯이 단상 전력 보상 방법은 순환 전류를 직류로 제어할 때보다 그 최대 전압을 스위칭 주파수가 150 Hz 일 때, 14 %까지 감소시킬 수 있다. 또한, 단상 전력 보상과 제안한 차등 옵션 전압 값을 적용할 경우, 높은 스위칭 주파수에서는 큰 영향을 미치지 않지만 200 Hz 미만 영역에서 다른 두 방법에 비해 스위칭 주파수 대비 최대 전압의 기울기가 상대적으로 완만한 것을 볼 수 있으며 순환 전류 직류 제어 시보다 그 최대 전압을 스위칭 주파수가 150 Hz 일 때, 16 % 까지 감소시킬 수 있음을

확인하였다. 실험 장치의 한계로 인해 150 Hz 이하의 스위칭 주파수에서 구동을 할 수 없었지만, 스위칭 주파수 대비 셀 캐패시터 전압의 기울기의 형태에서 비교적 높은 스위칭 주파수 영역에서는 단상 전력 보상으로도 충분히 셀 캐패시터 최대 전압을 감소시킬 수 있고 낮은 스위칭 주파수 영역에서는 단상 전력 보상과 차등 옴셋 전압 값을 적용하였을 때, 셀 캐패시터 최대 전압 저감 효과가 커짐을 확인할 수 있었다.

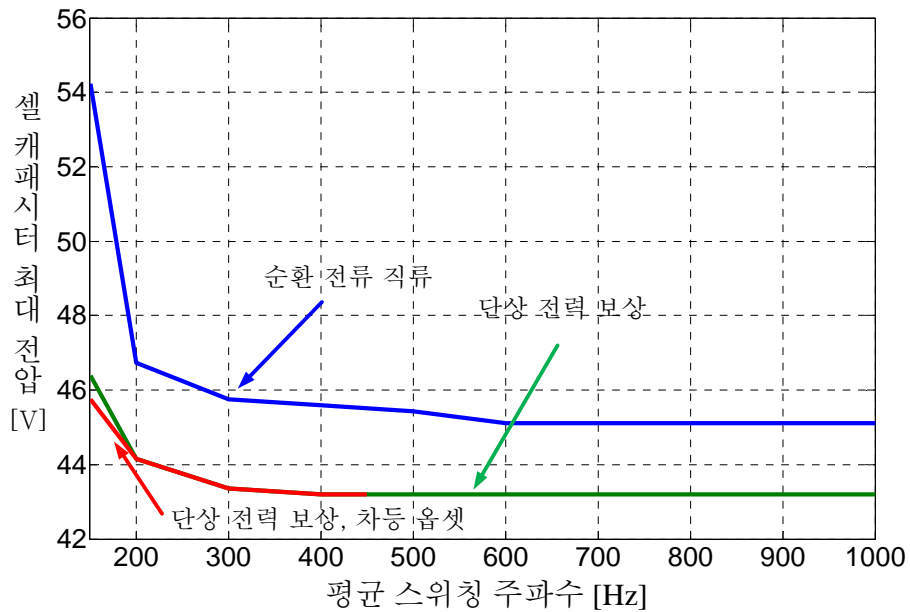


그림 5.20 평균 스위칭 주파수에 대한 셀 캐패시터의 최대 전압.

## 5.5 손실 분석

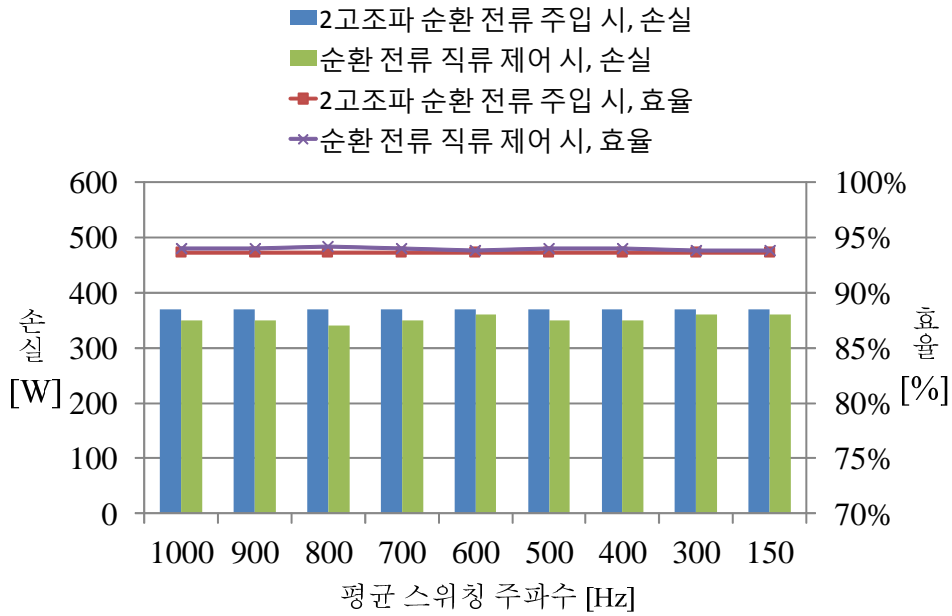


그림 5.21 평균 스위칭 주파수에 대한 손실 및 효율.

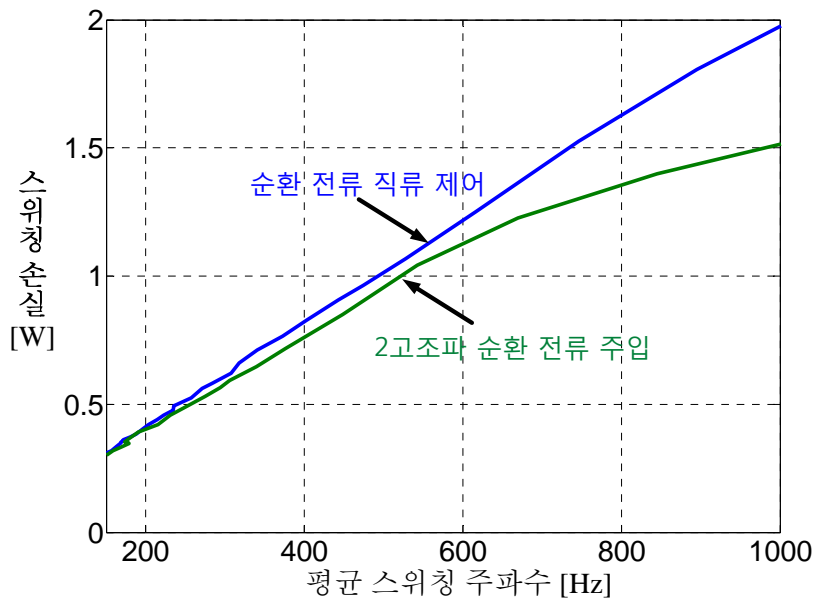
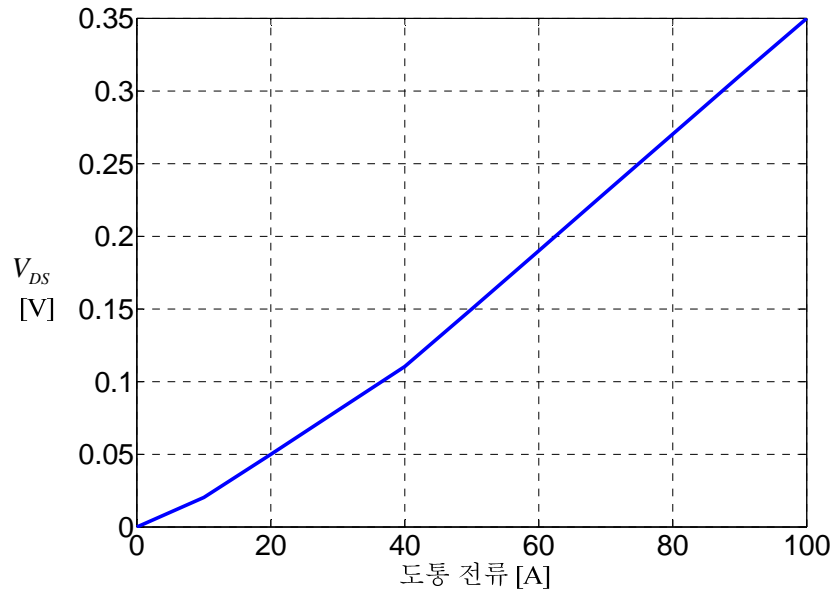


그림 5.22 평균 스위칭 주파수에 대한 스위칭 손실.

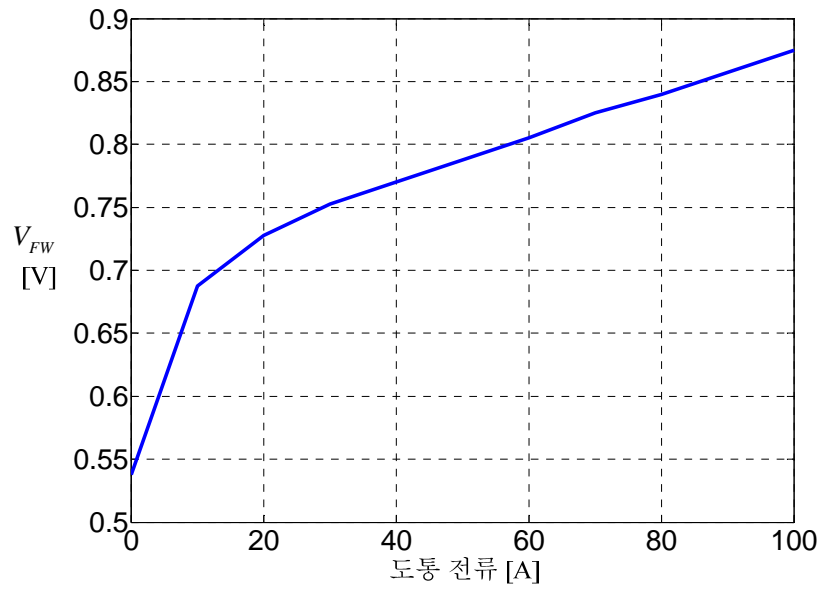


효율을 측정하기 위해 직류 전원의 출력과 교류 전원의 입력 전력을 측정하여 손실을 계산하였다. 순환 전류 직류 제어 시 전체 손실은 350 W, 효율은 약 94% 이며, 2고조파 순환 전류 주입 시 전체 손실은 370 W, 효율은 93.6 % 이다. 2고조파 순환 전류 주입 여부에 따른 손실 및 효율을 스위칭 주파수에 대해 그림 5.21에 도시하였다. 그림에서 볼 수 있듯이 스위칭 주파수가 감소해도 전체 손실엔 영향을 미치지 않는 것을 볼 수 있다. 이를 분석하기 위해 스위칭 소자의 도통 손실과 스위칭 손실을 구하였다. 사용된 스위칭 소자는 IR사의 MOSFET, IRFB4110GpbF 를 사용하였다.

그림 5.22에 평균 스위칭 주파수 변화에 따른 스위칭 손실을 도시하였다. 그림에서 볼 수 있듯이 스위칭 손실은 순환 전류 직류 제어 시보다 2고조파 순환 전류 주입 시 감소하는 것을 확인할 수 있다. 이는 2고조파 순환 전류 주입 시, 셀 캐패시터의 최대 전압이 감소하기 때문이다. 또한, 스위칭 주파수가 증가해도 그 손실은 미미하게 증가한다. 순환 전류 직류 제어 시, 스위칭 주파수가 150 Hz 일 때 스위칭 손실은 0.32 W 이며 스위칭 주파수가 1 kHz일 때 스위칭 손실은 2 W 로 그 증가분이 매우 작은 것을 알 수 있다. 하지만, MOSFET 및 역병렬 다이오드로 존재하는 바디 다이오드(body diode)의 큰 도통 전압으로 인해 그 도통 손실은 스위칭 손실에 비해 매우 크게 나타난다. 실제 실험에 사용된 IRFB4110GpbF의 다이오드 포워드 전압과 드레인-소스(drain-source) 전압은 그림 5.23과 같다.



(a)



(b)

그림 5.23 손실 분석을 위해 사용된 MOSFET, 다이오드의 도통 전압.

(a) MOSFET, (b) 다이오드

그림 5.23의 도통 전압을 이용하여 실험 조건에서 도통 손실을 계산하였다. 순환 전류 직류 제어 시, 스위칭 소자의 계산된 도통 손실은 79.56 W이며, 2고조파 순환 전류 주입 시, 스위칭 소자의 계산된 도통 손실은 68.32 W 이다. 즉, 스위칭 주파수가 1 kHz일 때도 도통 손실이 스위칭 손실 보다 약 40 배 정도 크다는 것을 확인하였다. 이로 인해 실험 결과, 스위칭 주파수 변화에 관계없이 거의 일정한 손실이 존재하게 된다. 한편, 암 전류의 직류 성분은 9.2 A, 기본파 성분의 실효치는 14.14 A 이므로 순환 전류 직류 제어 시, 암 전류의 실효치는 16.87 A 이다. 2고조파 순환 전류 주입 시, 추가되는 2고조파의 실효치 값은 6.5 A 이므로 이 때 암 전류의 실효치는 18.07 A이다. 즉, 2고조파 순환 전류 주입 시, 약 7 % 의 전류 실효치가 증가한다. 이는 스위칭 소자의 도통 손실을 제외하고 도선 및 암 인덕터의 저항에 의한 손실이 14.5 % 증가하게 되는 것을 의미한다. 암 인덕터 손실 측정 결과, 순환 전류 직류 제어 시, 암 인덕터의 도통 손실은 108 W이며 2고조파 순환 전류 주입 시, 암 인덕터의 도통 손실은 132 W 인 것을 확인하였다.

실제 HVDC 시스템 적용을 위해 사용되는 MMC 시스템은 주로 MKK 필름 캐패시터를 사용하지만 본 논문에서 사용된 실험 장치에서의 셀 캐패시터는 삼화 전기(주)의 전해 캐패시터(electrolytic capacitor)를 사용하였다. 평균 스위칭 주파수가 1 kHz일 때, 그림 5.24에 전체 손실을 스위칭 소자의 스위칭 손실, 도통 손실, 암 인덕터의 손실, 셀 캐패시터의 손실로 나누어 구분하였다. 전체 손실 및 암 인덕터의 손실은 측정 결과를 이용하였으며 스위칭 손실과 도통 손실은 계산 결과를 이용하였다. 전해 캐패시터의 손실은 전체 손실에서 측정된 암 인덕터 손실, 계산된 스위칭 손실과 도통 손실을 뺀 값이라고 가정하였

다. 모의한 시스템에서는 암 인덕터의 동손을 무시하였지만, 그림에서 볼 수 있듯이 실제 실험에서는 약 2%의 암 인덕터 손실이 존재하며, 필름 캐패시터가 아닌 전해 캐패시터의 사용으로 인해 약 3%의 캐패시터 손실이 존재하는 것을 확인할 수 있었다.

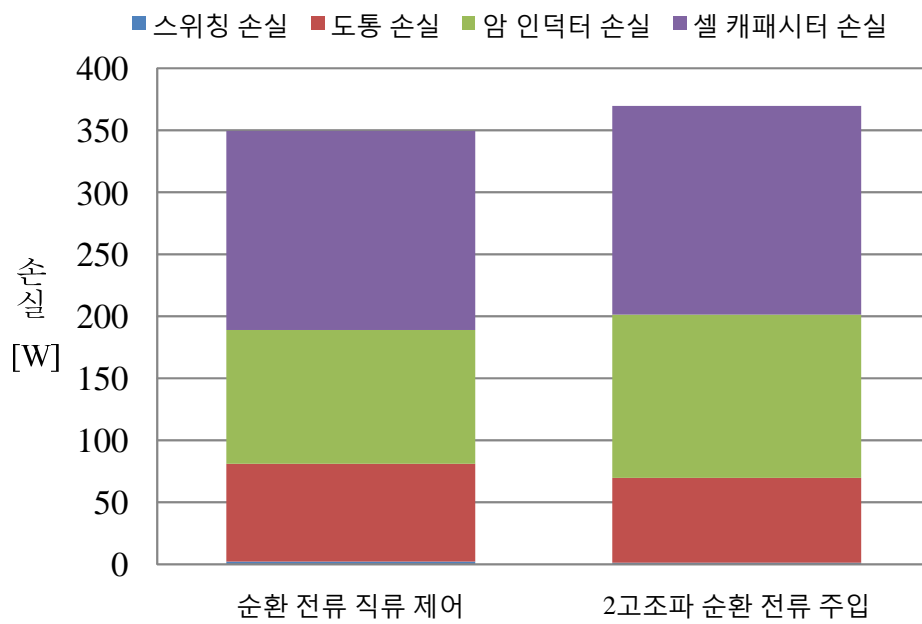


그림 5.24 2고조파 순환 전류 주입 유무에 따른 각종 손실.

## 제 6 장 HVDC 시스템 운용을 위한 모듈형 멀티레벨 컨버터의 스위칭 주파수 및 셀 캐패시터 용량 선정

본 장에서는 4장에서 언급한 스위칭 주파수 저감 방법 및 셀 캐패시터 최대 전압 맥동 저감 방법을 바탕으로 HVDC 시스템의 운용을 위한 MMC의 스위칭 주파수 및 셀 캐패시터의 용량을 선정하는 방법을 제시한다. 셀 캐패시터 최대 전압 맥동 저감을 위해서는 2고조파 순환 전류 주입 방식이 사용되는 데, 이러한 추가된 순환 전류는 셀 캐패시터의 용량을 감소시킬 수 있는 방법이 되지만, 손실을 증가시키는 원인이 될 수도 있다. 따라서, 제안된 방법으로 MMC의 스위칭 주파수 및 캐패시터 용량을 선정하기 위해서는 그 손실 계산이 필수적이다. 본 장에서는 손실 계산을 통한 효율과 그에 따른 셀 캐패시터 최대 전압을 바탕으로 스위칭 주파수와 셀 캐패시터의 용량을 선정한다.

MMC 시스템의 스위칭 주파수와 셀 캐패시터를 선정하는 데 앞서, 셀의 구성은 전체 효율 및 구성 비용에서 가장 저렴한 하프 브릿지 회로를 사용한다고 가정하였다. 또한, 하프 브릿지 회로를 구성하는 스위칭 소자는 다이오드와 IGBT로 구성된다고 가정하였다.

### 6.1 MMC의 손실 계산 방법

#### 6.1.1 전도 손실 계산 방법

전도 손실(conduction loss)은 전류가 흐를 때 스위칭 소자의 도통 전압에 의해 발생하는 손실을 의미하며, 전류가 스위칭 소자와 다이오드에 흐르는 경우 각각의 전도 손실을 다음과 같이 나타낼 수 있다.

$$P_{cond\_D} = v_D \cdot i_D. \quad (6.1)$$

$$P_{cond\_T} = v_T \cdot i_T. \quad (6.2)$$

여기서  $v_D$ ,  $v_T$ 는 각각 다이오드와 스위칭 소자 양단에 걸리는 전압을 가리키며,  $i_D$ ,  $i_T$ 는 각각 다이오드와 스위칭 소자에 흐르는 전류를 나타낸다. 다이오드와 스위칭 소자의 전도 손실을 나타내는  $P_{cond\_D}$ ,  $P_{cond\_T}$ 는 도통 전압과 도통 시 흐르는 전류의 곱으로 계산된다. 스위칭 소자와 다이오드의 도통 전압은 각각의 반도체 특성에 따라 달라지며, 일반적으로 소자에 흐르는 전류가 클수록 증가하는 경향을 보인다.

MMC의 개별 셀은 하프 브릿지 회로로 구성된다고 가정하였고, 전도 손실은 암 전류의 방향과 스위칭 상태에 따라 결정된다. IGBT 또는 다이오드의 도통 전압(on-drop voltage)은 해당 소자의 데이터시트(datasheet)를 통해 구할 수 있으며 암 전류의 방향과 스위칭 상태에 따른 도통 전압은 표 6.1과 같다. (IGBT 도통 시:  $V_{CEsat}$  (컬렉터 에미터 간 포화 전압), 다이오드 도통 시:  $V_{FW}$  (다이오드의 포워드 전압))

표 6.1 스위치 상태 변화 및 암 전류에 따른 도통 전압.

	$S = 0$	$S = 1$
$i_{arm} > 0$		
	도통 전압: $V_{CEsat}$	도통 전압: $V_{FW}$
$i_{arm} < 0$		
	도통 전압: $V_{FW}$	도통 전압: $V_{CEsat}$

표 6.1을 바탕으로 암 전류의 부호에 따른 개별 셀의 전도 손실 전력,  $P_{cond.}^k$  을 구할 수 있다.

암 전류가 양인 구간에서  $k$  번째 셀의 스위칭 함수를  $S_k$  로 정의했을 때,  $k$  번째 셀의 전도 손실 전력은 다음과 같다.

$$\begin{aligned}
 P_{cond.}^k &= |i_{arm}| \cdot V_{CEsat} \cdot (1 - S_k) + |i_{arm}| \cdot V_{FW} \cdot S_k \\
 &= |i_{arm}| \cdot (V_{CEsat} + (V_{FW} - V_{CEsat}) \cdot S_k)
 \end{aligned} \tag{6.3}$$

따라서, 암 당 셀의 개수가  $N$ 인 한 암의 전도 손실 전력은 다음과 같다.

$$\begin{aligned}
P_{cond.}^{arm} &= \sum_{i=1}^N |i_{arm}| \cdot (V_{CEsat} + (V_{FW} - V_{CEsat}) \cdot S_k) \\
&= N \cdot |i_{arm}| \cdot V_{CEsat} + \sum_{k=1}^N |i_{arm}| \cdot (V_{FW} - V_{CEsat}) \cdot S_k \\
&= N \cdot |i_{arm}| \cdot V_{CEsat} + N_{on} \cdot |i_{arm}| \cdot (V_{FW} - V_{CEsat}) \\
&= |i_{arm}| \cdot (N_{on} \cdot V_{FW} + N_{off} \cdot V_{CEsat})
\end{aligned} \tag{6.4}$$

여기서,  $V_{CEsat}$ ,  $V_{FW}$  는 암 전류에 대한 함수로 나타내어지며,  $N_{on}$ ,  $N_{off}$  는 각각 온 상태 셀의 개수, 오프 상태 셀의 개수를 나타낸다.

마찬 가지로, 암 전류가 음인 구간에서  $k$  번째 셀의 스위칭 함수를  $S_k$ 로 정의했을 때,  $k$  번째 셀의 전도 손실 전력은 다음과 같다.

$$\begin{aligned}
P_{cond.}^k &= |i_{arm}| \cdot V_{FW} \cdot (1 - S_k) + |i_{arm}| \cdot V_{CEsat} \cdot S_k \\
&= |i_{arm}| \cdot (V_{FW} + (V_{CEsat} - V_{FW}) \cdot S_k)
\end{aligned} \tag{6.5}$$

따라서, 암 당 셀의 개수가  $N$ 인 한 암의 전도 손실 전력은 다음과 같다.

$$\begin{aligned}
P_{cond.}^{arm} &= \sum_{i=1}^N |i_{arm}| \cdot (V_{FW} + (V_{CEsat} - V_{FW}) \cdot S_k) \\
&= N \cdot |i_{arm}| \cdot V_{FW} + \sum_{k=1}^N |i_{arm}| \cdot (V_{CEsat} - V_{FW}) \cdot S_k \\
&= N \cdot |i_{arm}| \cdot V_{FW} + N_{on} \cdot |i_{arm}| \cdot (V_{CEsat} - V_{FW}) \\
&= |i_{arm}| \cdot (N_{on} \cdot V_{CEsat} + N_{off} \cdot V_{FW})
\end{aligned} \tag{6.6}$$

계산 편의 상 다음과 같은 함수를 정의하였다.

$$F(i_{arm}) = \begin{cases} 1 & (i_{arm} \geq 0) \\ 0 & (i_{arm} < 0) \end{cases} \tag{6.7}$$

따라서, 한 주기 동안의 한 암의 전도 손실은 다음과 같다.



$$P_{cond}^{arm} \frac{1}{T_s} \int_0^{T_s} |i_{arm}| \cdot \left( F(i_{arm}) \cdot (N_{on} \cdot V_{FW} + N_{off} \cdot V_{CEsat}) + (1 - F(i_{arm})) \cdot (N_{on} \cdot V_{CEsat} + N_{off} \cdot V_{FW}) \right) dt. \quad (6.8)$$

식 (6.8)에서 볼 수 있듯이, MMC의 전도 손실은 스위칭 함수와 관계가 없으며 전류의 크기, 도통 전압 및 한 암의 전체 통류율의 합에 의해서 결정됨을 확인할 수 있다.

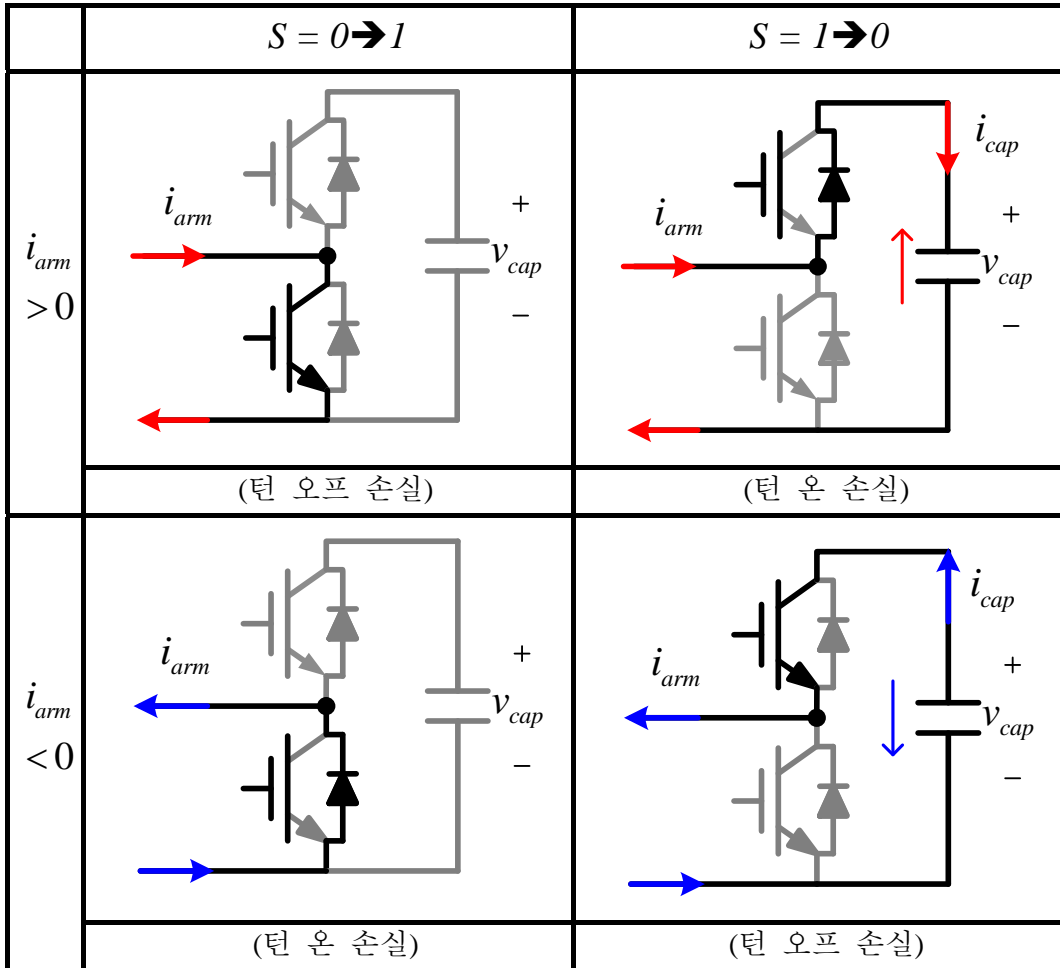
### 6.1.2 스위칭 손실 계산 방법

스위칭 손실은 스위치의 온/오프 상태에 따라 순시적으로 스위칭 소자에 흐르는 전류와 스위칭 소자 양단의 전압에 의해 발생된다. MMC를 구성하는 하프 브릿지 회로의 스위칭 손실은 스위칭 시점의 암 전류 방향에 따라 달라진다. 암 전류의 부호가 양이고, 셀의 하단 스위치가 꺼질 때, 스위칭 소자 양단에 인가되는 전압이 상승하면서 셀 캐패시터 전압에까지 이르게 된다. 그리고 스위치에 흐르는 전류가 감소하여 영에 이르게 된다. 이 때 순시적인 스위칭 소자 양단의 전압과 스위칭 소자에 흐르는 전류의 곱이 소자가 꺼질 때 발생하는 손실, 턴 오프 손실(Turn-off loss)이 된다. 각 상 하단 스위칭 소자는 상보적으로 동작하기 때문에 하단 스위치가 꺼질 때 상단 스위치가 켜진다. 하단 스위칭 소자의 출력 캐패시턴스가 충분히 작아 흘러 들어오는 전류를 통해 방전이 된다고 가정하면, 위쪽 스위칭 소자가 켜지는 시점에서 그 역 병렬 다이오드가 도통되어 상단 스위칭 소자의 양단에 걸리는 전압은 영이 된다. 따라서 이 때 발생하는 스위칭 손실인 턴 온 손실(Turn-on loss)은 없다고 가정할 수 있다. 그러나 하단 스위칭 소자가 켜질 때는 그 시점에서 하단 스위칭 소

자에 흐르는 전류가 증가되며, 스위칭 소자의 양단에 인가되는 전압도 증가한다. 이 때, 순시적으로 스위칭 소자의 양단에 인가되는 전압과 스위칭 소자에 흐르는 전류의 곱으로 턴 온 손실이 발생한다. 암 전류의 부호가 음일 경우에는 위에서 언급한 경우와 반대의 상황이 된다.

이러한 스위칭 손실을 암 전류와 방향과 스위칭 상태 변화에 따라 표 6.2로 간단히 나타낼 수 있다. 턴 온 손실과 턴 오프 손실은 간단히 IGBT의 데이터 시트를 참고하여 계산 가능하다. 따라서 표 6.2를 바탕으로 전체 MMC 시스템의 스위칭 상태 변화 및 암 전류의 방향 및 크기에 따른 스위칭 손실을 구할 수 있다.

표 6.2 스위치 상태 변화 및 암 전류에 따른 스위칭 손실.



턴 온 손실과 턴 오프 손실은 각각 셀 캐패시터 전압,  $v_{cap}$  과 암 전류,  $i_{arm}$  에 의한 에너지 함수,  $E_{on}(v_{cap}, i_{arm})$ ,  $E_{off}(v_{cap}, i_{arm})$ 로 정의할 수 있다. 암 전류가 양일 때, 표 6.2를 바탕으로 한 샘플링 주기 동안  $k$  번째 셀의 손실 에너지는 (6.9)와 같이 나타낼 수 있다.

$$\begin{aligned}
E_{sw}^k[i+1] &= S_k[i] \cdot E_{on}^k[i+1] + S_k[i+1] \cdot E_{off}^k[i+1] \\
&\quad - S_k[i] \cdot S_k[i+1] \cdot (E_{on}^k[i+1] + E_{off}^k[i+1])
\end{aligned} \tag{6.9}$$

마찬가지로 암 전류가 음일 때, 한 샘플링 주기 동안  $k$  번째 셀의 손실 에너지는 (6.10)과 같이 나타낼 수 있다.

$$\begin{aligned}
E_{sw}^k[i+1] &= S_k[i] \cdot E_{off}^k[i+1] + S_k[i+1] \cdot E_{on}^k[i+1] \\
&\quad - S_k[i] \cdot S_k[i+1] \cdot (E_{on}^k[i+1] + E_{off}^k[i+1])
\end{aligned} \tag{6.10}$$

이 때,  $S_k[i]$ 는  $i$  번째 샘플링,  $S_k[i+1]$ 은  $i+1$  번째 샘플링 순간의 스위칭 함수를 뜻하며,  $E_{on}^k[i+1]$ ,  $E_{off}^k[i+1]$ 는  $i+1$  번째 샘플링 시의 턴 온, 오프 손실 에너지를 의미한다. 이러한 턴 온, 오프 손실 에너지는 셀 캐패시터 전압과 암 전류의 함수이므로 (6.11)과 같이 표현된다.

$$\begin{aligned}
E_{on}^k[i+1] &= E_{on}(v_{cap}^k[i+1], i_{arm}[i+1]) \\
E_{off}^k[i+1] &= E_{off}(v_{cap}^k[i+1], i_{arm}[i+1])
\end{aligned} \tag{6.11}$$

여기서,  $v_{cap}^k$ 은  $k$  번째 셀의 캐패시터 전압을 의미한다.

한 샘플링 구간 동안 암 당 셀의 개수가  $N$ 인 한 암의 전체 스위칭 손실 에너지는 암 전류가 양일 때 (6.12)와 같으며, 암 전류가 음일 때는 (6.13)과 같다.

$$E_{sw}[i+1] = \sum_{k=1}^N \left( \begin{aligned} &S_k[i] \cdot E_{on}^k[i+1] + S_k[i+1] \cdot E_{off}^k[i+1] \\ &- S_k[i] \cdot S_k[i+1] \cdot (E_{on}^k[i+1] + E_{off}^k[i+1]) \end{aligned} \right) \tag{6.12}$$

$$E_{sw}[i+1] = \sum_{k=1}^N \left( \begin{aligned} &S_k[i] \cdot E_{off}^k[i+1] + S_k[i+1] \cdot E_{on}^k[i+1] \\ &- S_k[i] \cdot S_k[i+1] \cdot (E_{on}^k[i+1] + E_{off}^k[i+1]) \end{aligned} \right) \tag{6.13}$$

이를 (6.7)을 이용하여 한 샘플링 구간 동안의  $k$  번째 셀의 스위칭 손실 에너지를 (6.14)와 같이 나타낼 수 있다.

$$E_{sw}[i+1] = F(i_{arm}[i+1]) \cdot \sum_{k=1}^N \left( S_k[i] \cdot E_{on}^k[i+1] + S_k[i+1] \cdot E_{off}^k[i+1] \right) \\ + (1 - F(i_{arm}[i+1])) \cdot \sum_{k=1}^N \left( S_k[i] \cdot E_{off}^k[i+1] + S_k[i+1] \cdot E_{on}^k[i+1] \right) \cdot (E_{on}^k[i+1] + E_{off}^k[i+1]) \quad (6.14)$$

한 샘플링 구간 동안 암 당 셀의 개수가  $N$ 인 한 암의 전체 스위칭 손실 에너지는 (6.14)를 이용하여 (6.15)와 같이 표현할 수 있다.

$$P_{sw} = \frac{1}{T_s} \sum_{i=1}^{T_s/T_{samp}} E_{sw}[i]. \quad (6.15)$$

여기서,  $T_{samp}$  는 샘플링 주기를 뜻한다.

한편, 식 (6.14)에서 턴 온/오프 에너지는 암 전류와 셀 캐패시터의 전압에 대한 함수이다. 이 때, 스위칭 주파수가 감소할 경우 개별 셀 캐패시터 전압이 모두 다른 값을 갖게 되므로 비록 동일한 암 전류에 대한 함수일지라도 각 셀의 턴 온/오프 에너지는 모두 다른 값을 갖게된다. 따라서,  $k$  번째 셀의 스위칭 함수와 턴 온/오프 에너지의 곱은 분리할 수 없다. 또한, MMC의 경우 전압 정렬 방법을 바탕으로 셀 균형 제어를 하기 때문에 스위칭 함수 간의 곱,  $S_k[i] \cdot S_k[i+1]$ 에 대한 정보를 수식적으로 얻기 난해하다. 이로 인해 스위칭 손실은 도통 손실과 같이 간단한 함수로 나타낼 수 없다.

따라서, 본 논문에서는 4.2.1 절에서 언급한 수치 해석 프로그램을 이용한 방법을 통해 스위칭 함수를 구하여 스위칭 손실 분석에 이용한다. 4.2.1절에서 제안한 방법을 이용할 경우, 암 전류와 개별 셀 캐패시터의 통류율의 합, 그리

고 정렬 방법을 이용하여 온/오프 셀을 구하게 되므로 개별 셀 캐패시터의 전하량 맥동과 스위칭 함수를 구할 수 있다. 즉, 개별 셀 캐패시터의 전하량 맥동으로부터 구해지는 전압 정보와 암 전류를 이용하여 턴 온/오프 에너지를 얻을 수 있고, 정렬을 통해 매 샘플링 시, 개별 셀의 스위칭 함수를 구할 수 있다. 이를 이용할 경우, 한 암의 스위칭 손실을 쉽게 구할 수 있다.

### 6.1.3 셀 캐패시터의 손실

셀 캐패시터의 손실은 크게 저항 손실(ohmic loss)과 유전 손실(dielectric loss)로 나뉘며 전체 손실은 이를 결합하여  $R_{esr}$  로 표현되는 등가 직렬 저항 (Equivalent Series Resistance; ESR)과 캐패시터에 도통되는 전류,  $i_{cap}$  에 의해 결정된다. 한편, 표 6.1로부터 셀 캐패시터에 도통되는 전류는 개별 셀의 스위칭 함수에 의해 나타내어지며, (6.16)과 같이 나타낼 수 있다.

$$i_{cap}^k = S_k \cdot i_{arm}. \quad (6.16)$$

$R_{esr}$  과  $i_{cap}^k$  를 이용하여  $k$  번째 셀 캐패시터의 손실은 (6.17)과 같이 표현 가능하며, 이를 스위칭 함수와 암 전류로 다시 표현하면 (6.18)과 같다.

$$P_{caploss}^k = i_{cap}^{k2} \cdot R_{esr}. \quad (6.17)$$

$$P_{caploss}^k = S_k \cdot i_{arm}^2 \cdot R_{esr}. \quad (6.18)$$

따라서, 암 당 셀의 개수가  $N$ 인 한 암의 캐패시터 손실 전력은 다음과 같다.

$$P_{caploss}^{arm} = \sum_{k=1}^N S_k \cdot i_{arm}^2 \cdot R_{esr}. \quad (6.19)$$

$R_{esr}$  은 주파수에 대한 비선형 함수로 나타내어지므로, 스위칭 함수와 암 전

류의 곱에 대한 주파수 성분에 대해 각각 다른 저항 값을 가지게 된다. 하지만, 실제 MMC에 사용되는 셀 캐패시터는 손실을 최소화하기 위해 필름 캐패시터를 사용한다. 특히, 고전압, 전류 및 대용량의 전력 캐패시터로서 MKK 필름 캐패시터(gas-impregnated metalized film capacitor)가 주로 사용된다 [126]. MKK 필름 캐패시터는 1500 V ~ 3000 V의 전압 범위, 700 A 이상의 정격 전류, 2 mF ~ 10 mF의 용량 범위를 가지므로 해당 MMC 시스템에 적합하며, 실제 적용 사례가 존재한다 [127]. 이러한 필름 캐패시터의  $R_{esr}$ 은 매우 작은 값을 가지므로 손실 계산을 간단히 하기 위해 본 논문에서 사용한 스위칭 주파수 범위인 70 Hz ~ 1 kHz에서 가장 큰  $R_{esr}$ 이 일정하게 필름 캐패시터에 존재한다고 가정하였다. 이와 같은 가정 하에 한 암의 캐패시터 손실 전력은 (6.20)과 같이 나타낼 수 있다.

$$P_{caploss}^{arm} \approx N_{on} \cdot i_{arm}^2 \cdot R_{esr} \geq \sum_{k=1}^N S_k \cdot i_{arm}^2 \cdot R_{esr} \quad (6.20)$$

따라서, 한 주기 동안의 최대 암 캐패시터 손실 전력은 다음과 같다.

$$\frac{1}{T_s} \int_0^{T_s} N_{on} \cdot i_{arm}^2 \cdot R_{esr} dt \quad (6.21)$$

#### 6.1.4 게이트 드라이버(gate drive)의 손실

IGBT의 게이트 드라이버 손실은 전체 게이트 전하량(total gate charge),  $Q_{gate}$ 와 드라이버의 공급 전압(supply voltage), 스위칭 주파수에 의해 계산될 수 있다. 그림 6.1에 접합부 캐패시턴스(junction capacitance)를 포함한 IGBT의 모델을 도시하였다.

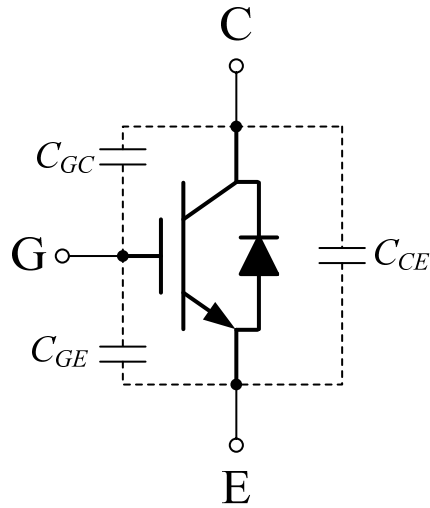


그림 6.1 IGBT의 기생 캐패시턴스.

여기서,  $C_{GC}$ 는 궤환(feedback) 또는 밀러(miller) 캐패시턴스,  $C_{GE}$ 는 입력 캐패시턴스,  $C_{CE}$ 는 출력 캐패시턴스를 의미한다. 스위치 턴 온 시에 게이트의 충전 과정에 대한 파형은 게이트 입력 전압,  $V_{GE}$ 와 게이트 전하량  $Q_{gate}$ 를 이용하여 그림 6.2와 같이 나타낼 수 있다.



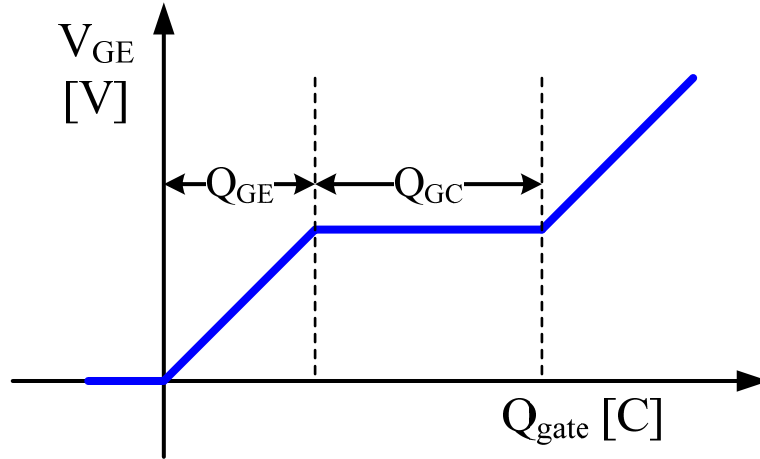


그림 6.2 턴 온 시, IGBT의 게이트 전하량 파형.

먼저,  $C_{GE}$ 가 충전되고, 충전된 전압이 게이트의 문턱 전압(threshold voltage)에 도달하면 스위칭 소자가 턴 온 되기 시작하여 도통 전류가 증가하게 된다. 이 때, 도통 전류가 전체 부하 전류에 도달하는 순간, 컬렉터 에미터 간 전압,  $V_{CE}$ 가 감소하기 시작하고  $C_{GC}$ 가 충전된다. 이 때, 게이트 전압은 밀러 캐패시턴스로 인해 일정하게 유지되고,  $V_{CE}$ 가 포화 전압까지 떨어지게 되면,  $C_{GE}$ 와  $C_{GC}$  모두 충전되기 시작하여 게이트 드라이버의 공급 전압까지 도달하게 된다. 따라서,  $C_{GE}$ 와  $C_{GC}$ 를 모두 충전하기 위한 에너지가 곧 게이트 드라이버의 손실을 의미하게 되며, 계산을 간단히 하기 위해 게이트 전하량을 통해 그 손실을 구할 수 있다. 전체 게이트 전하량,  $Q_{gate}$ 는 (6.22)와 같이 나타낼 수 있으며, 이때,  $C_{gate}$ 는 전체 유효(effective) 게이트 캐패시턴스를 나타낸다.

$$Q_{gate} = V_{GE} \cdot C_{gate} \cdot \quad (6.22)$$

따라서, 하나의 스위칭 소자당 게이트 캐패시턴스 충전 방전 시, 게이트 드라이버의 손실은 (6.23)과 같이 스위칭 주파수,  $f_{sw}$  를 이용하여 표현 가능하다 [128], [129].

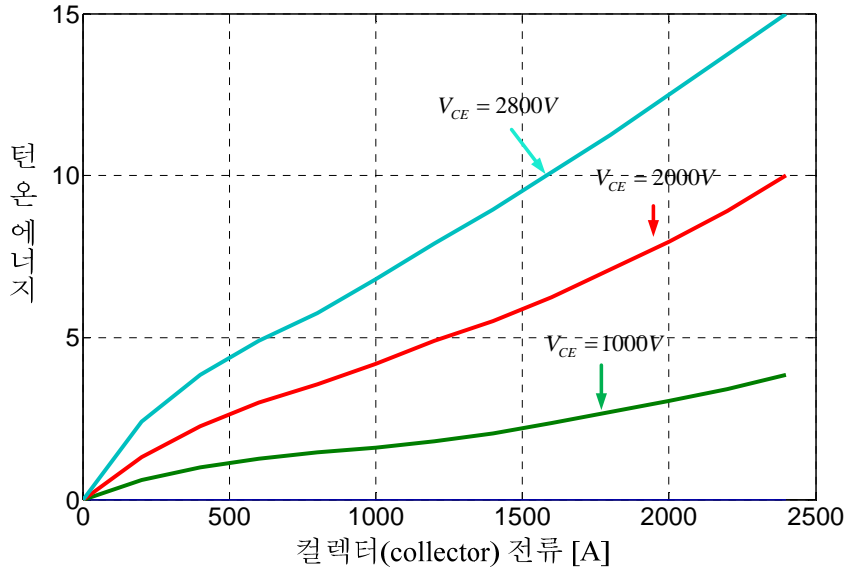
$$P_{gate} = C_{gate} \cdot V_{GE}^2 \cdot f_{sw} \quad (6.23)$$

본 논문에서 분석을 위해 하프 브릿지 회로로 구성된 셀을 사용하였으므로 한 셀 당 게이트 드라이버의 손실은 (6.23)의 두 배가 되며 암 당 셀의 개수가  $N$ 인 MMC 시스템에서 암 당 게이트 드라이버의 손실은 (6.24)와 같다. 여기서,  $\zeta$  는 게이트 드라이버의 입력 전력으로부터 출력 전력까지의 효율을 의미한다.

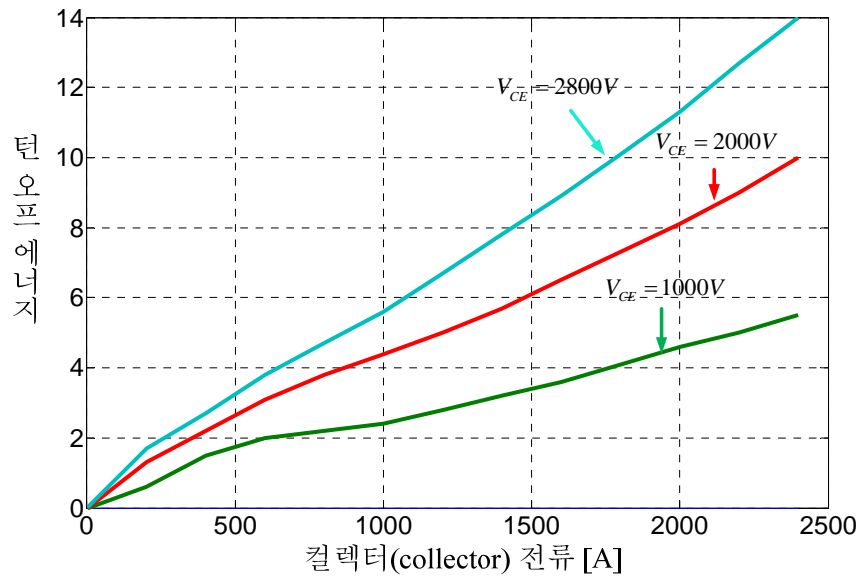
$$P_{gate} = \frac{2N \cdot C_{gate} \cdot V_{GE}^2 \cdot f_{sw}}{\zeta} \quad (6.24)$$

## 6.2 셀 캐패시터 전압 맥동 저감 방법에 따른 손실 분석

본 논문에서는 손실 분석을 위해 4.5 절의 모의 실험에 사용하였던 MMC를 모의하였다. 즉, 표 4.1과 같은 MMC 제정수와 전원 계통을 분석에 사용하였으며, 최대 전압 변조 지수는 0.8로 가정하였다. 손실 분석을 위해 WESTCODE 사의 4500V 2400A 급 IGBT, T2400GB45E와 다이오드, E2400TC45C 를 사용하였다 [123], [124]. 이 경우, IGBT의 턴 온 손실, 턴 오프 손실은 그림 6.3과 같다. 또한, 컬렉터 에미터 간 포화 전압은 그림 6.4 (a), 다이오드의 포워드 전압은 그림 6.4 (b)와 같다.



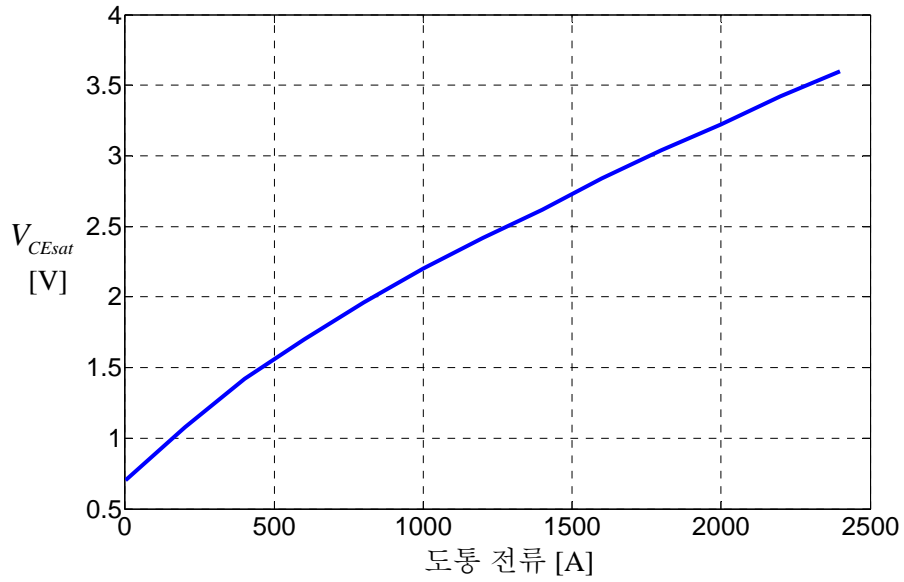
(a)



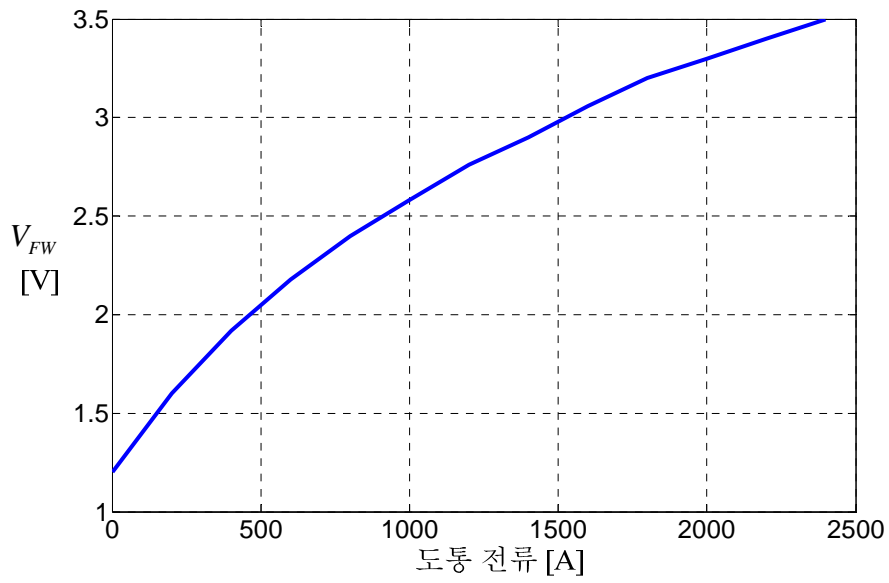
(b)

그림 6.3 손실 분석을 위해 사용된 IGBT의 스위칭 손실.

(a) 턴 온 손실, (b) 턴 오프 손실.



(a)



(b)

그림 6.4 손실 분석을 위해 사용된 IGBT, 다이오드의 도통 전압.

(a) IGBT, (b) 다이오드.

한편, 그림 4.10, 그림 4.11, 그림 4.16에서 확인할 수 있듯이 전압 변조 지수가 1이고, 위상각이  $\pi/2$  일 때, 스위칭 주파수 저감 방법 및 2고조파 순환 전류 주입 방법과 관계 없이 셀 캐패시터 전하량이 최대 값을 갖게 된다. 또한, 위상각이 0,  $\pi$  rad 일 때, 그림 4.14에서 볼 수 있듯이 암 전류의 직류 성분이 최대가 되므로 암 전류의 크기 역시 최대값을 갖는다. 하지만 위상각이  $\pi$  rad 일 때는 암 전류의 직류 성분이 음의 값을 갖게 되므로 그림 4.17에서 볼 수 있듯이 0 rad 일 때보다 정규화된 최대 전하량, 즉, 최대 전압 값의 크기가 작다. 따라서, 본 논문에서는 손실이 최대가 되는 구간인 0 rad 과 셀 캐패시터의 최대 전압이 가장 큰  $\pi/2$  rad 구간을 셀 캐패시터 용량 및 평균 스위칭 주파수 선정을 위한 분석에 사용한다.

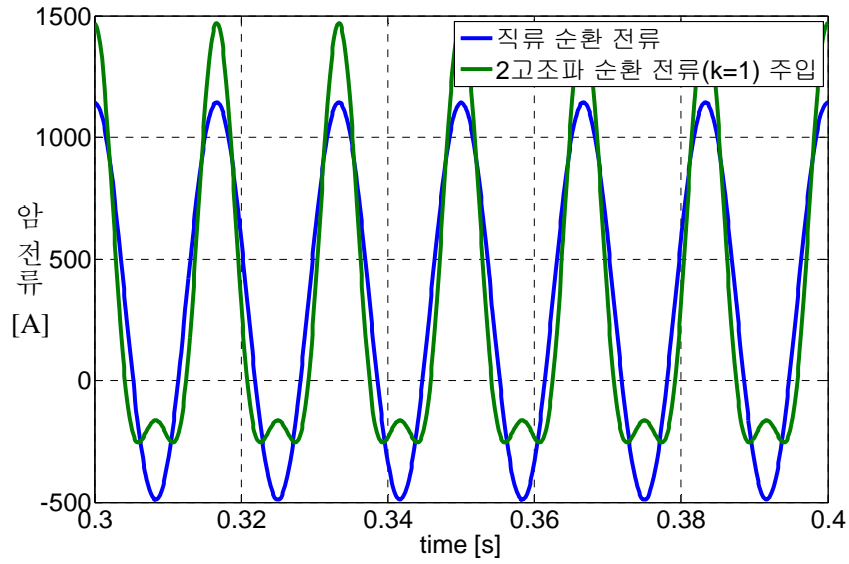
2고조파 순환 전류의 가중치,  $k$ 를 두어 전체 순환 전류는 (4.28)과 같이 나타낼 수 있으며, 이 때 상단 암 전류를 전압 변조 지수를 이용하여 다음과 같이 나타낼 수 있다.

$$i_{xu} = \frac{I_m}{4} MI \cos \phi + k \frac{I_m}{4} MI \cos(2\omega_s t - \phi) + \frac{I_m}{2} \cos(\omega_s t - \phi). \quad (6.25)$$

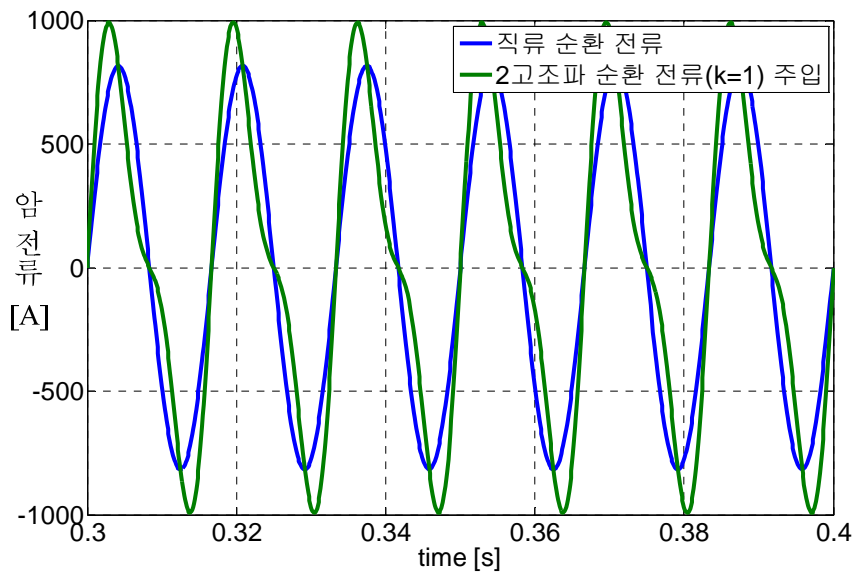
즉, 만약  $k=1$ 의 단상 전력 보상을 수행할 경우, 최대 전압 변조 지수 0.8이고 위상각이 0 rad 일 때,  $k=0$ 의 순환 전류 직류 제어를 수행할 때에 비해 그 실효치 전류는 7% 증가하게 된다. 따라서, 전류에 대한 스위칭 소자 및 다이오드의 도통 전압이 전류에 대해 선형적으로 같은 기울기를 가지고 증가한다면 전도 손실은 14.5%가 증가하게 된다. 하지만, pn 접합(junction)을 갖는 소자는 그 도통 전압이 전류와 지수(exponential) 함수 관계를 갖는다 [125]. 본 논

문의 손실 분석에 사용된 IGBT, 다이오드는 모두 이러한 특성을 갖고 있으므로 전류 크기에 따른 전도 손실은 자승(square) 비례 관계가 성립하지 않는다. 또한, 위상각 0 rad 일 때, 순환 전류의 직류 성분이 가장 크게 되므로 암 전류의 최대치의 절대값은 모든 위상각 구간에서 가장 크고 최소치의 절대값은 가장 작게 된다. 여기에 2고조파 순환 전류를 주입한다면 암 전류의 최대치는 더욱 증가하고 최소치의 절대값은 감소하게 된다.

이는 암 전류의 직류 성분으로 인한 영향으로 위상각이  $\pi/2$  rad인 순환 전류 직류 성분이 0인 구간에서는 암 전류의 최대 최소치의 절대값이 동일하게 되며, 이는 그림 6.5와 같은 2고조파 순환 전류 주입 유무에 따른 암 전류의 파형에서 그 경향을 알 수 있다.



(a)



(b)

그림 6.5 2고조파 순환 전류 주입 유무에 따른 암 전류 파형.

(a) 위상각 0 rad, (b) 위상각  $\pi/2$  rad.

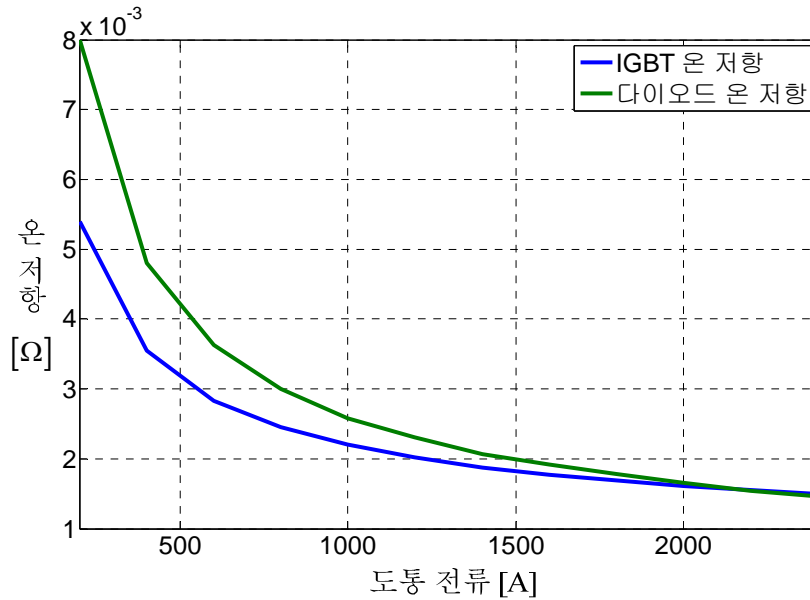


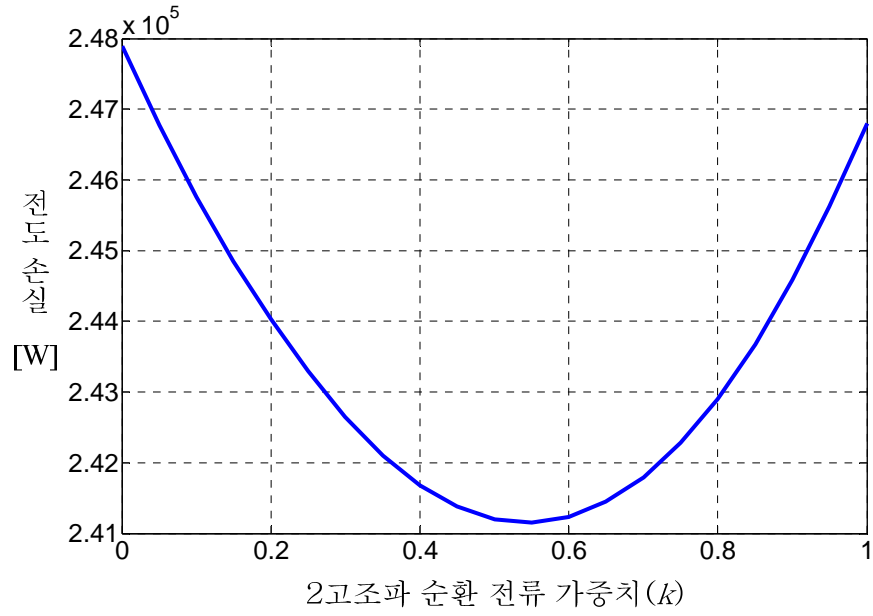
그림 6.6 도통 전류 증가에 따른 도통 시 on 저항.

그림 6.6에 손실 분석을 위해 사용된 IGBT, 다이오드의 온 저항을 도시하였다. pn 접합(junction)을 갖는 소자 특성 상, 전류가 커질수록 도통 전압과의 기울기, 온 저항(on-state resistance)이 작아지게 된다. 그림 6.5에서 볼 수 있듯이, 위상각 0 rad 에서 2고조파 순환 전류 주입 시, 순환 전류를 직류로 제어했을 때에 비해 더 큰 전류 최대치와 작은 최소치를 갖게 되므로 이러한 온 저항 특성으로 인해 이러한 2고조파 순환 전류 주입이 곧바로 전도 손실의 증가를 의미하진 않는다. 하지만, 위상각이  $\pi/2$  rad까지 증가할수록 암 전류의 직류 성분은 감소하게 되며 위상각이  $\pi/2$  rad 일 때 순환 전류 직류 성분은 0이 되므로, 이 때는 2고조파 순환 전류 주입은 전도 손실의 증가를 초래하게 된다. 위상각이 0,  $\pi/2$  rad 일 때, 2고조파 순환 전류 가중치  $k$ 에 대한 전도 손실을

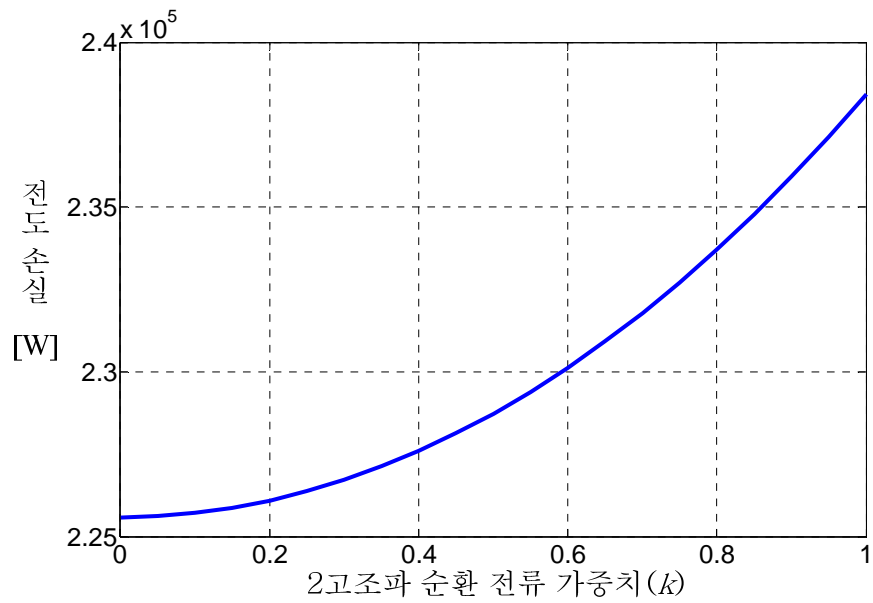


그림 6.7에 도시하였다.

앞서 언급한 이유로 인해 위상각 0 rad 일 때, 순환 전류 직류 제어( $k=1$ )보다 단상 전력 보상( $k=1$ )을 할 때, 오히려 그 전도 손실이 247.89 kW에서 246.8 kW로 0.44 % 감소하는 것을 알 수 있다. 또한, 위상각이  $\pi/2$  rad 일 때, 단상 전력 보상 방법의 경우, 순환 전류 직류 제어보다 그 전도 손실이 225.59 kW에서 238.42 kW로 5.4% 증가하는 것을 볼 수 있다. 이는 전체 용량 400 MW, 한 암당 66.7 MW 측면에서 볼 때, 손실 증가 폭은 0.02 %로 매우 미미한 수치이다. 따라서, 순환 전류 직류 제어와 별도로 2고조파 순환 전류 주입을 했을 때, 전체 손실에는 영향이 거의 없다는 것을 알 수 있다.



(a)



(b)

그림 6.7 2고조파 순환 전류 주입 가중치에 따른 전도 손실.

(a) 위상각  $0 \text{ rad}$ , (b) 위상각  $\pi/2 \text{ rad}$ .

그림 6.8에 위상각 및 2고조파 순환 전류 주입 가중치에 따른 전도 손실을 도시하였다.

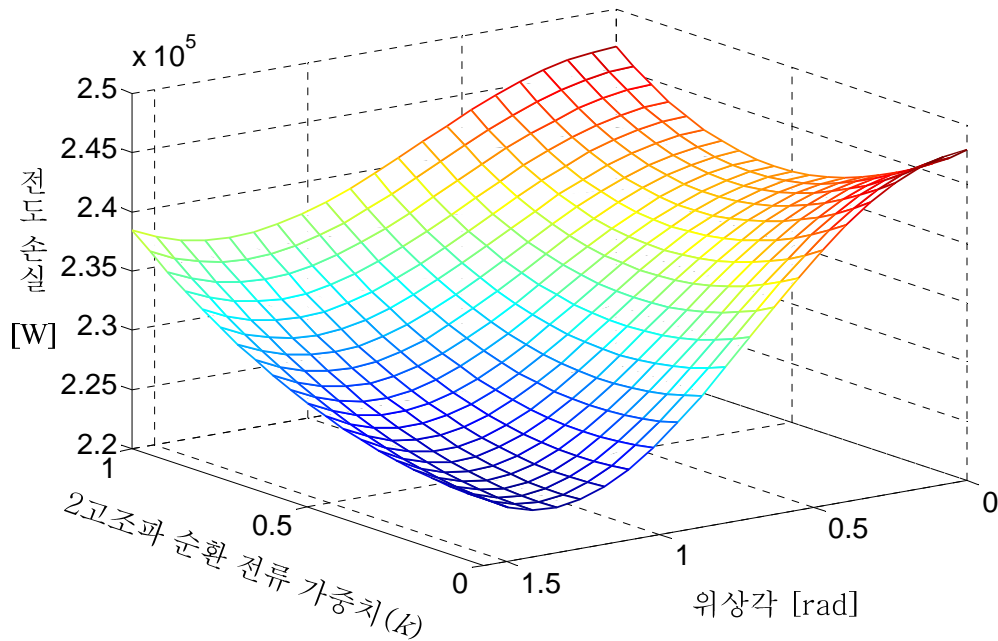
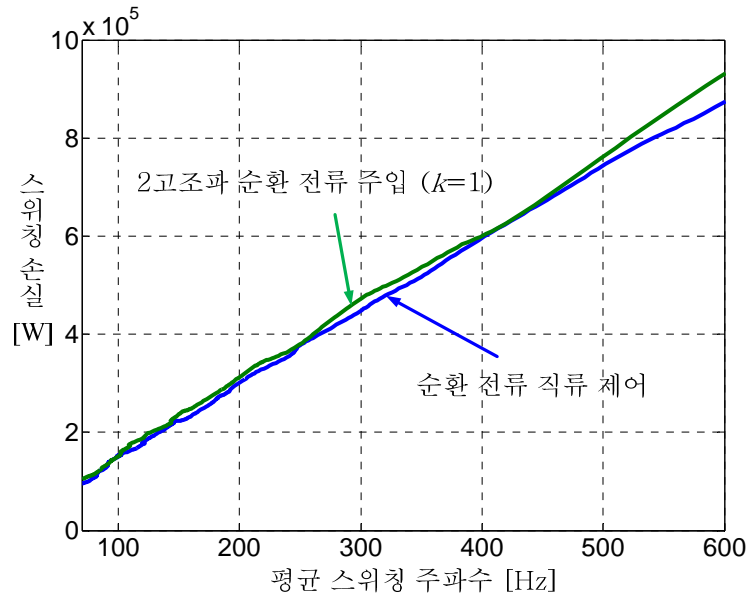


그림 6.8 2고조파 순환 전류 주입 가중치 및 위상각에 따른 전도 손실.

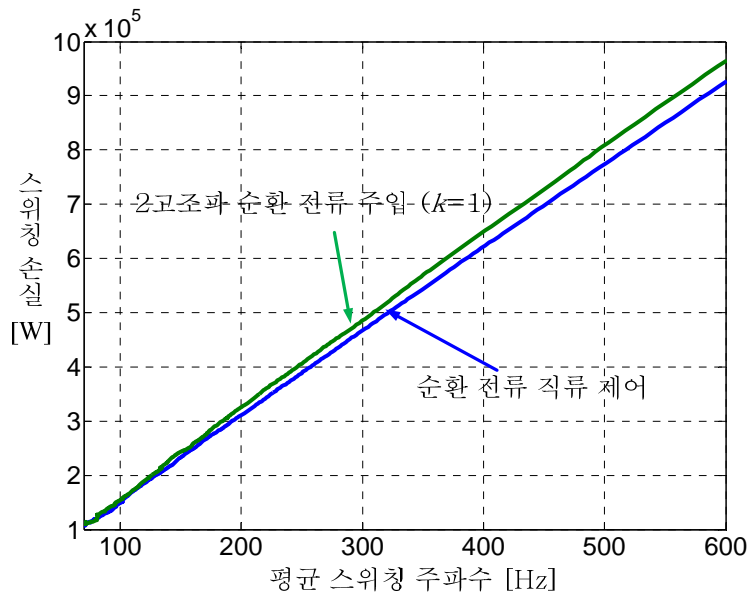
그림에서 볼 수 있듯이, 순환 전류의 직류 성분에 의한 영향으로 위상각이 0 rad 일 때는 단상 전력 보상과 순환 전류 직류 제어의 경우에 전도 손실의 차이가 거의 존재하지 않지만, 순환 전류 직류 성분이 감소할수록 그 전도 손실의 차이가 점차 커지는 것을 확인할 수 있다. 하지만, 전체 암 전류의 크기는 위상각이 0 rad 일 때, 최대가 되므로 전도 손실 역시 최대가 되며 이때 2고조파 순환 전류에 의한 영향은 없다는 것을 알 수 있다. 따라서, 2고조파 순환 전류의 가중치가 1, 즉 단상 전력 보상 방법의 경우 그 최대 전압 감소치가 가장 커지므로 본 논문에서 스위칭 손실 계산을 위해 단상 전력 보상 방법

을 사용한다.

한 편, 순환 전류 직류 제어와 2고조파 순환 전류 가중치를 1로 하였을 때의 스위칭 손실은 위상각이  $0, \pi/2$  rad 일 때, 그림 6.9와 같다. 그림 6.9에서 볼 수 있듯이 추가의 2고조파 순환 전류가 주입되지만, 그로 인한 셀 캐패시터의 전압 맥동이 감소하기 때문에 손실 증가분은 크지 않다는 것을 확인할 수 있다. 몇 개의 동작점에 대한 스위칭 손실을 살펴보면, 위상각이  $0$  rad 일 때,  $500$  Hz의 스위칭 주파수에서 순환 전류 직류 제어의 경우  $746.4$  kW, 2고조파 순환 전류 주입의 경우  $780$  kW로 전체 손실 측면에서 미미하게 증가되는 것을 알 수 있다. 하지만, 오히려 스위칭 손실은 위상각이  $\pi/2$  rad 일 때, 더 큰 것을 알 수 있다. 이는 위상각이  $\pi/2$  rad 일 때, 셀 캐패시터의 최대 전압이 증가하기 때문이다. 위상각이  $\pi/2$  rad 이고 평균 스위칭 주파수가  $500$  Hz 일 때, 순환 전류 직류 제어의 경우  $775.9$  kW, 2고조파 순환 전류 주입의 경우  $804.2$  kW로 주입에 의한 손실 증가 폭은 크지 않지만, 위상각이  $0$  rad 일 때보다 더 큰 스위칭 손실을 갖게 된다.



(a)



(b)

그림 6.9 2고조파 순환 전류 주입 유무에 따른 스위칭 손실.

(a) 위상각 0 rad, (b) 위상각  $\pi/2$  rad.

한편, 참고 문헌 [127]에서는 EPCOS 사의 MKK 필름 캐패시터가 실제 VSC-HVDC를 위한 MMC 시스템에 적용된 사례를 소개하였다. 또한, 실제 여러 프로젝트의 MMC에 설치된 MKK 필름 캐패시터의 등가 직렬 저항,  $R_{esr}$ 은 최대  $0.2m\Omega$  이라고 하였다 [127]. 본 논문에서는  $0.2m\Omega$ s의 최대 등가 직렬 저항을 이용하여 6.1.3절에서 언급한 방법으로 한 암의 셀 캐패시터 손실을 구하였다. 위상각이  $0, \pi/2$  rad 일 때, 2고조파 순환 전류 가중치  $k$ 에 대한 셀 캐패시터 손실을 그림 6.10에 도시하였다.

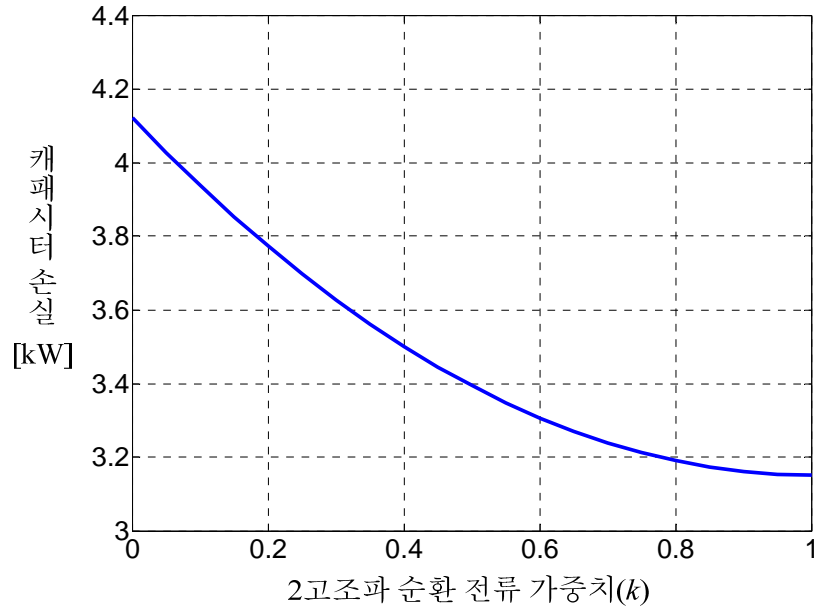
그림 6.10에서 볼 수 있듯이, 도통 손실과 마찬가지로 2고조파 주입에 따라 캐패시터의 직렬 등가 저항에 의한 손실분이 감소하는 것을 확인할 수 있다. 이는 개별 셀 통류율의 합과 암 전류의 곱에 의해 셀 캐패시터 전류가 결정되기 때문이다. 이를 다음과 같은 수식을 통해 설명할 수 있다. 암 당 셀의 개수가 많아 NLM에 의한 영향을 무시한다고 가정하면 그 손실 식은 다음과 같이 표현할 수 있다.

$$\begin{aligned}
 P_{caploss}^{arm} &= \frac{1}{T_s} \int_0^{T_s} N_{on} \cdot i_{arm}^2 \cdot R_{esr} dt \\
 &\approx \frac{1}{T_s} \int_0^{T_s} \frac{N}{2\eta} (1 - MI \cos(\omega_s t)) \cdot \left( \begin{array}{l} \frac{I_m}{4} MI \cos \phi + \frac{I_m}{2} \cos(\omega_s t - \phi) \\ +k \frac{I_m}{4} MI \cos(2\omega_s t - \phi) \end{array} \right)^2 \cdot R_{esr} dt \quad (6.26)
 \end{aligned}$$

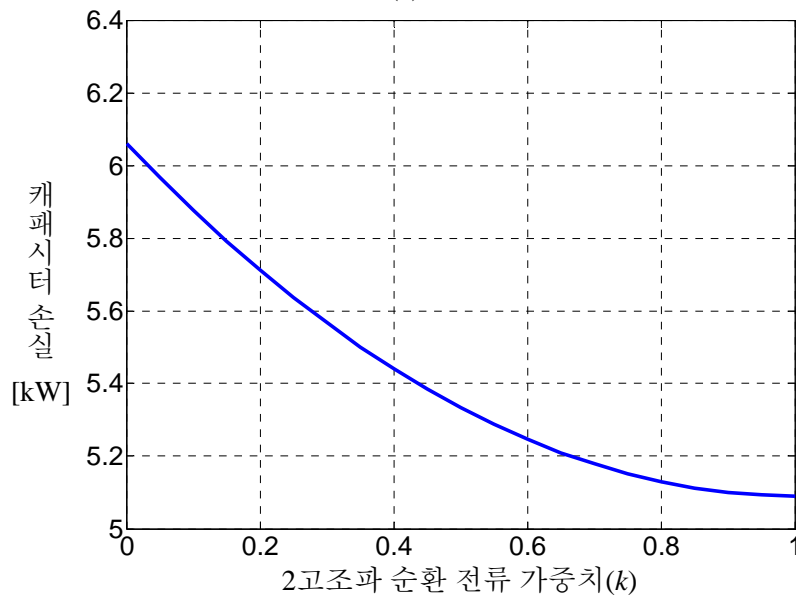
식 (6.26)에서 볼 수 있듯이, 셀 캐패시터의 손실을 발생시키는 전류는 암 전류가 아닌  $N_{on} \cdot i_{arm}^2$  임을 알 수 있으며, 직렬 등가 저항이 일정하다는 가정 하에 (6.26)을 계산하면 (6.27)과 같은 식을 얻을 수 있다.

$$\begin{aligned}
P_{caploss}^{arm} &= \frac{NI_m^2}{32\eta} MI^2 \cos^2 \phi + k^2 \frac{NI_m^2}{64\eta} MI^2 + \frac{NI_m^2}{16\eta} - k \frac{NI_m^2}{32\eta} MI^2 - \frac{NI_m^2}{16\eta} MI^2 \cos^2 \phi \\
&= \frac{N}{16\eta} I_m^2 \left( 1 - \frac{1}{2} MI^2 \cos^2 \phi - \frac{k}{2} MI^2 + \frac{k^2}{4} MI^2 \right) \quad . \quad (6.27)
\end{aligned}$$

식 (6.27)로부터 2고조파 순환 전류 주입 시,  $-\frac{k}{2}MI^2 + \frac{k^2}{4}MI^2$ 는 항상 음수를 갖게 되며 이는 손실을 감소시키는 역할을 하는 것을 알 수 있다. 또한, 위상각이 0 rad 일 때보다 위상각이  $\pi/2$  rad 일 때, 그 손실이 커질 것임을 확인할 수 있다.



(a)



(b)

그림 6.10 2고조파 순환 전류 주입 가중치에 따른 전도 손실.

(a) 위상각  $0 \text{ rad}$ , (b) 위상각  $\pi/2 \text{ rad}$



그림 6.11에 위상각 및 2고조파 순환 전류 주입 가중치에 따른 전도 손실을 도시하였다.

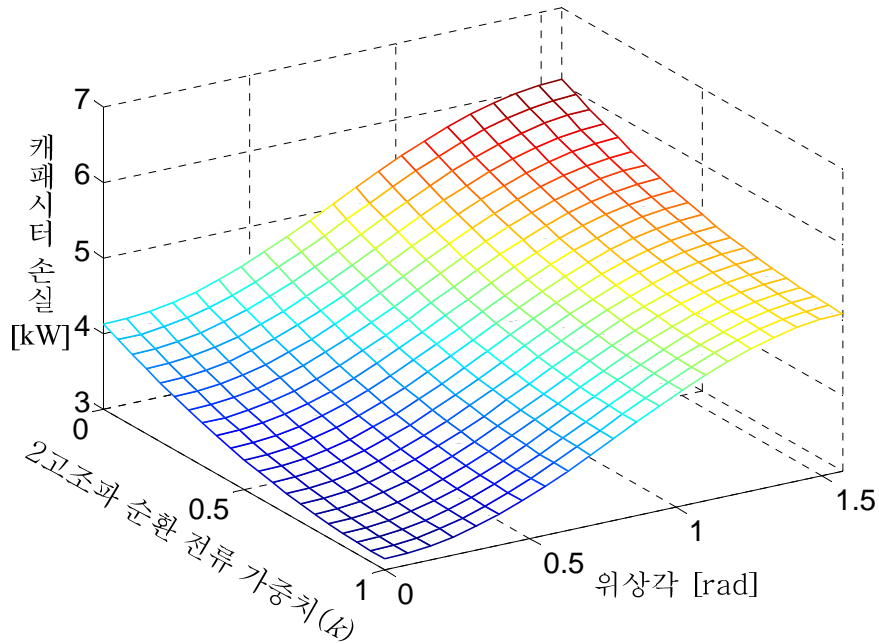


그림 6.11 2고조파 순환 전류 주입 가중치 및 위상각에 따른 캐패시터 손실.

그림 6.11로부터, 2고조파 순환 전류 주입 가중치가 커질수록 캐패시터로 인한 손실분이 감소하며 위상각이 0 rad 일 때보다 위상각이  $\pi/2$  rad 일 때, 그 손실이 커지는 것을 확인할 수 있다. 위상각 0 rad 일 때, 캐패시터 손실이 순환 전류 직류 제어( $k=0$ )의 경우에는 4.13 kW, 단상 전력 보상( $k=1$ )의 경우에는 3.16 kW로 감소한다. 또한 위상각이  $\pi/2$  rad 일 때, 캐패시터 손실이 순환 전류 직류 제어의 경우에는 6.06 kW, 단상 전력 보상의 경우에는 5.09 kW로 감소한다. 하지만 필름 캐패시터의 사용으로 인해 캐패시터 손실은 도통 손실이나 스위칭 손실에 비해서는 그 크기가 매우 작다.

한 편, 게이트 드라이버의 손실은 스위칭 주파수에 비례하므로 위상각 또는 전류의 크기에 무관하다. 손실 분석을 위해 사용된 WESTCODE 사의 4500V 2400A 급 IGBT, T2400GB45E 의 게이트 전하량은  $18 \mu C$  이다 [123]. 여기에 게이트 전압,  $V_{GE}$  를 15 V라 가정하면 전체 게이트 캐패시턴스,  $C_{gate}$  는  $1.2 \mu F$  이다. 게이트 드라이버 입력 대비 출력 효율을 70 %로 가정하면 (6.24)를 이용하여 그림 6.12와 같이 한 암의 스위칭 주파수에 대한 게이트 드라이버의 손실을 구할 수 있다.

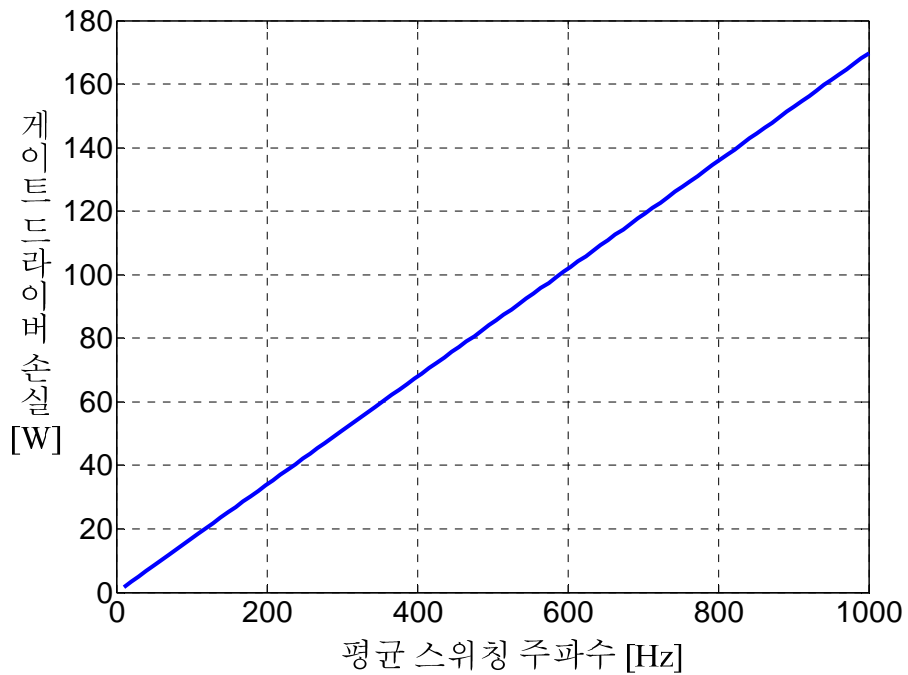
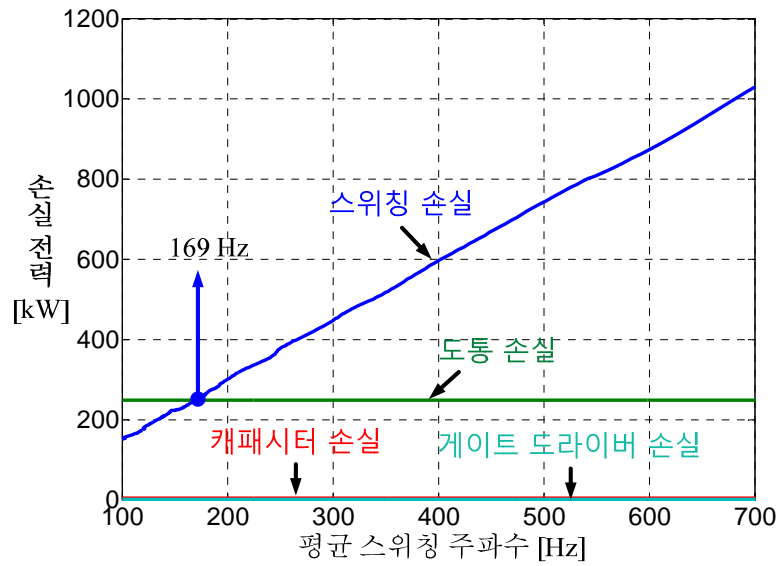


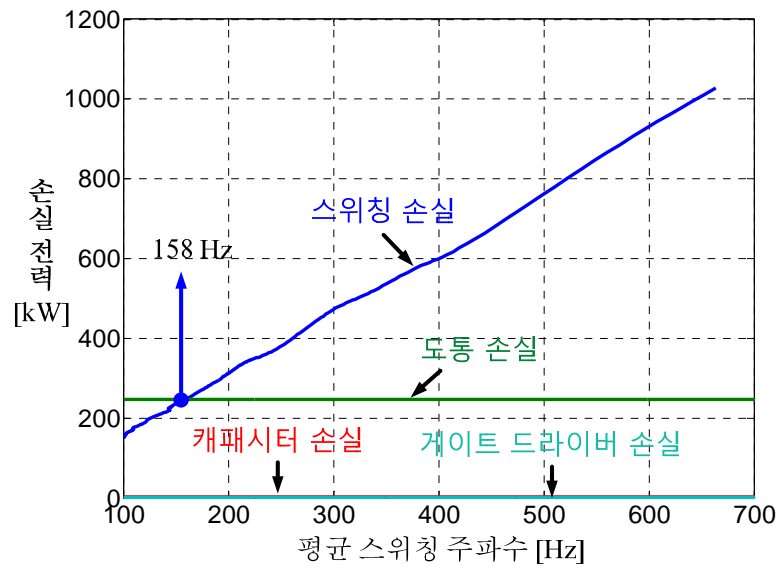
그림 6.12 평균 스위칭 주파수에 대한 한 암의 게이트 드라이버 손실.

위상각이 0 rad 일 때, 도통 손실, 스위칭 손실, 캐패시터 손실 및 게이트 드

라이버 손실을 평균 스위칭 주파수에 대해 그림 6.13과 같이 도시하였다.



(a)



(b)

그림 6.13 평균 스위칭 주파수에 대한 손실 전력(위상각 0 rad).

(a) 순환 전류 직류 제어, (b) 단상 전력 보상

그림 6.13에서 확인할 수 있듯이, 모든 손실 중 가장 큰 손실은 스위칭 손실과 도통 손실이다. 이 때, 게이트 드라이버 손실은 수백 W 이하이므로 무시할 수 있으며, 캐패시터 손실 또한 낮은 등가 직렬 저항으로 인해 수 kW 이하이므로 도통 손실 및 스위칭 손실과 비교할 때 무시할 수 있다. 한편, 도통 손실은 스위칭 주파수에 대해 일정하며 그림 6.13 (a) 와 그림 6.13 (b) 를 비교할 때, 2고조파 순환 전류 주입에 따른 도통 손실 감소 효과는 미미하다. 따라서, MMC 시스템의 고효율의 운전을 위해서는 스위칭 손실 감소가 필수적이며, 이를 위해서는 스위칭 주파수를 감소시켜야 한다. 그림 6.13 에서 볼 수 있듯이, 스위칭 주파수 저감 운전을 수행할 경우 그 스위칭 손실이 오히려 도통 손실 보다 작아지는 구간이 존재하게 된다. 순환 전류를 직류로 제어할 때, 스위칭 손실이 도통 손실 247.89 kW와 같아지는 지점의 평균 스위칭 주파수는 169 Hz 이며, 2고조파 순환 전류를 주입할 때, 스위칭 손실이 도통 손실 246.8 kW와 같아지는 지점의 평균 스위칭 주파수는 158 Hz이다. 이는 2고조파 순환 전류 주입 시에도 순환 전류 직류 제어 시와 거의 동일한 손실로 운전이 가능함을 뜻하는 데, 이를 명확히 하기 위해 순환 전류 직류 제어 시와 2고조파 순환 전류 주입 시, 모든 손실을 합한 전체 손실 전력을 그림 6.14에 비교하였다.

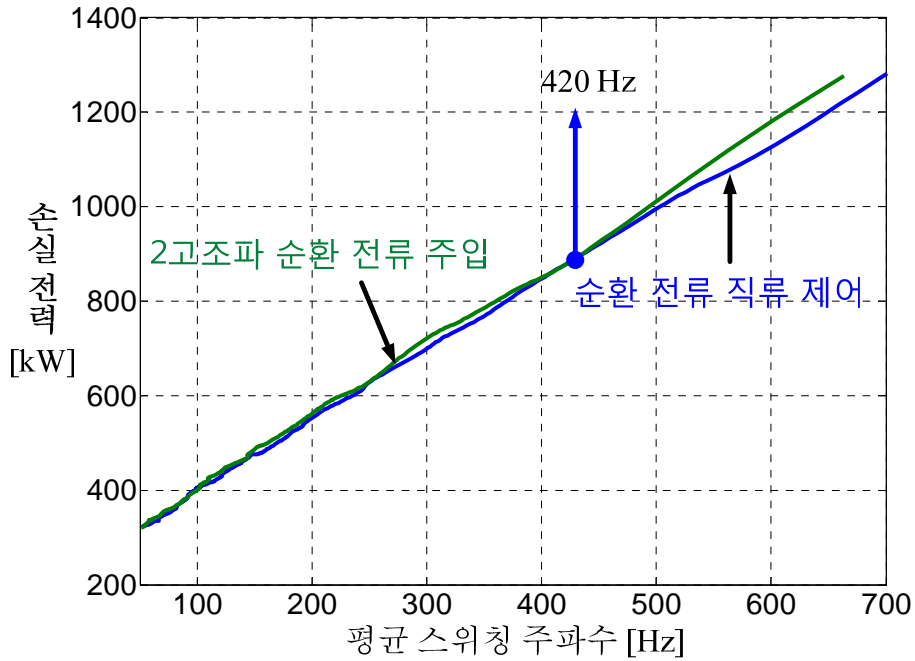


그림 6.14 2고조파 순환 전류 주입 유무에 따른 전체 손실 전력 비교.

그림 6.14에서 보는 것과 같이 평균 스위칭 주파수가 420 Hz 이하일 때는 순환 전류 직류 제어 시와 2고조파 순환 전류 주입 시, 전체 손실 전력이 거의 동일함을 확인할 수 있다. 즉, 2고조파 순환 전류 주입 시, 셀 캐패시터의 전압 맥동 저감과 동시에 순환 전류 직류 제어 시와 거의 유사한 효율로 MMC 시스템의 운전이 가능하다는 것을 알 수 있다. 이에 대한 자세한 분석은 6.3절에서 이루어진다.

### 6.3 MMC의 동작 스위칭 주파수 및 셀 캐패시터 용량 선정

6.2 절에서 계산한 한 암의 전체 손실을 이용하여 모의한 400 MVA 시스템

의 효율로 환산한 후, 순환 전류 직류 제어 시 위상각에 따른 효율 대비 셀 캐패시터의 최대 전압 변동량을 도시하였다.

효율은 다음과 같이 계산할 수 있다.

$$Eff. = \left( \frac{P_{rated} - 6 \cdot P_{loss}}{P_{rated}} \right) \times 100. \quad (6.28)$$

여기서,  $P_{rated}$  는 컨버터의 정격 출력 400 MW를 뜻하며,  $P_{loss}$  는 6.2절에서 계산한 전체 손실을 뜻한다. MMC 시스템은 6개의 암으로 구성되므로 계산 상에는 6을 곱하여 한 컨버터의 전체 손실을 구하였다. 이러한 효율은 전체 전력 송전 시의 효율이 아닌, 즉, 교류 계통 변압기 및 직류 송전선에서의 손실을 반영하지 않은 MMC 컨버터 한 단(stage) 만의 효율을 의미한다.

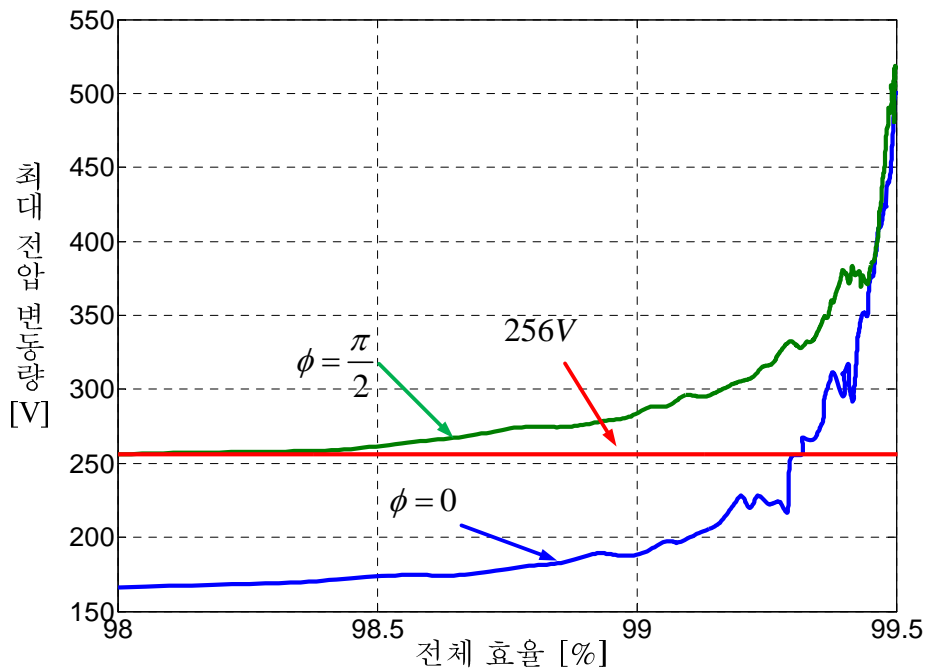


그림 6.15 순환 전류 직류 제어 시, 전체 효율 대비 최대 전압 변동량.

그림 6.15는 순환 전류 직류 제어 시, 효율 대비 최대 전압 변동량을 도시한 것이다. 위상각이  $\pi/2$  rad 일 때의 레그 평균 전압이 0 rad 일 때와 동일하게 제어되고 있다고 가정하면, 그 최대 전압이 가장 큰 값을 가지게 되므로 비록 특수한 운전 영역, 역률 0 제어, 일지라도 이에 맞추어 셀 캐패시터의 용량이 결정된다. 위상각이  $\pi/2$  rad 일 때, 효율 98%인 점에서 셀 캐패시터의 최대 전압 변동량이 수렴하며, 이 때의 최대 전압 변동량은 256 V, 즉 셀 캐패시터의 최대 전압은 2456 V 이다. 즉, 최대 허용 맥동 전압이 기준 전압의 약 11.6 % 일 때, 현재 설계된 셀 캐패시턴스 4.5 mF이 사용 가능하다는 것을 보여준다. 한편, 동일한 최대 전압 변동량을 가정할 때, 순환 전류 직류 제어 시, 위상각이 0 rad 일 때는 99.3 % 의 효율로 운전할 수 있다. 이를 바탕으로 할 때, 각 운전점에서의 평균 스위칭 주파수는 위상각이 0 rad 일 때, 138 Hz이며 위상각이  $\pi/2$  rad 일 때, 715 Hz이어야 한다.

2고조파 순환 전류 주입 시, 위상각에 따른 효율 대비 셀 캐패시터의 최대 전압 변동량은 그림 6.16과 같다.

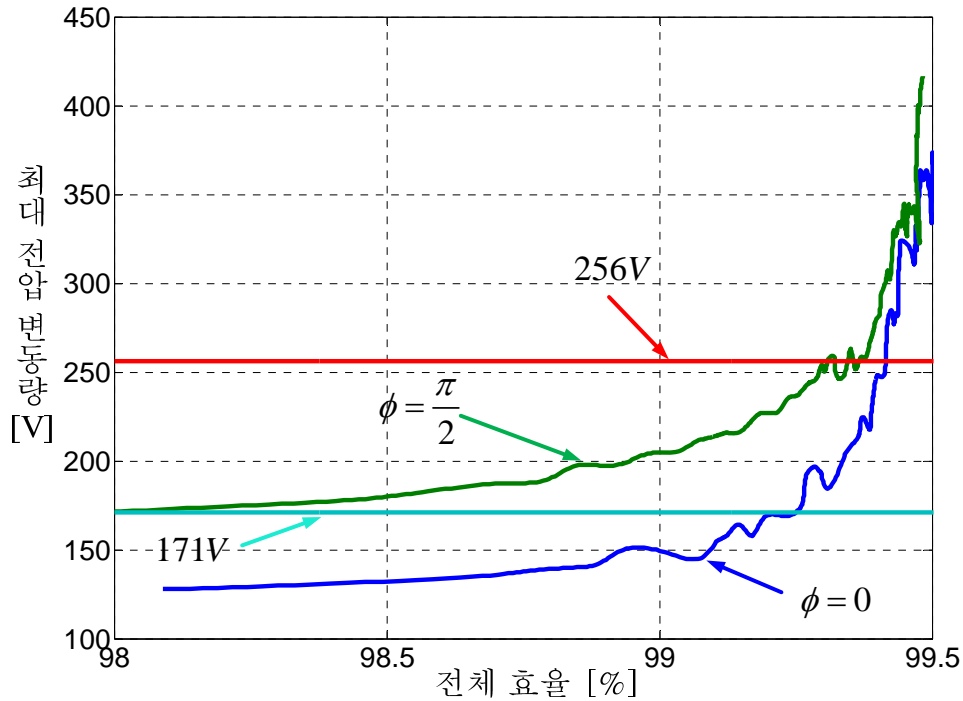


그림 6.16 2고조파 순환 전류 주입 시, 전체 효율 대비 최대 전압 변동량.

마찬가지로 셀 캐패시터 전압 맥동을 최대 11.6 %, 256 V까지 허용한다고 보았을 경우, 2고조파 순환 전류 주입 방법을 사용한다면 위상각이  $\pi/2$  rad 일 때, 효율 99.3 %까지 운전이 가능하며 이 때의 평균 스위칭 주파수는 138 Hz이다. 또한, 위상각이 0 rad 일 때는 평균 스위칭 주파수 95 Hz 의 99.42 % 의 효율로 운전할 수 있다. 하지만 만약 최대 전압을 순환 전류를 직류로 제어할 때와 동일하게 위상각이  $\pi/2$  rad 일 때를 기준으로 적용한다고 가정한다면, 셀 캐패시터의 최대 전압 변동량을 171 V로 감소시킬 수 있다. 이와 같이 최대 전압 변동량을 171 V로 가정하면, 그림 6.16 에서 볼 수 있듯이 위상각이  $\pi/2$  rad 일 때는 평균 스위칭 주파수 686 Hz로 효율 98 %까지 운전이 가능하



며 위상각이 0 rad 일 때는 평균 스위칭 주파수 163 Hz로 효율 99.25 %까지 운전이 가능하다. 즉, 순환 전류 직류 제어 시와 유사한 효율을 갖는 운전을 하며, 셀 캐패시터 용량을 33 %, 3 mF까지 절감할 수 있다는 것을 확인할 수 있다.

셀 캐패시터 용량을 33 %로 줄인다면, 전체적으로 셀 캐패시터 전압이 상승하므로 이에 대한 스위칭 손실을 살펴보기 위해 6.2 절과 같은 과정으로 2고조파 순환 전류 주입을 한 후, 그 전도 손실과 스위칭 손실을 구하였다. 이를 다시 효율에 대한 최대 전압 변동량으로 나타내면 그림 6.17과 같다.

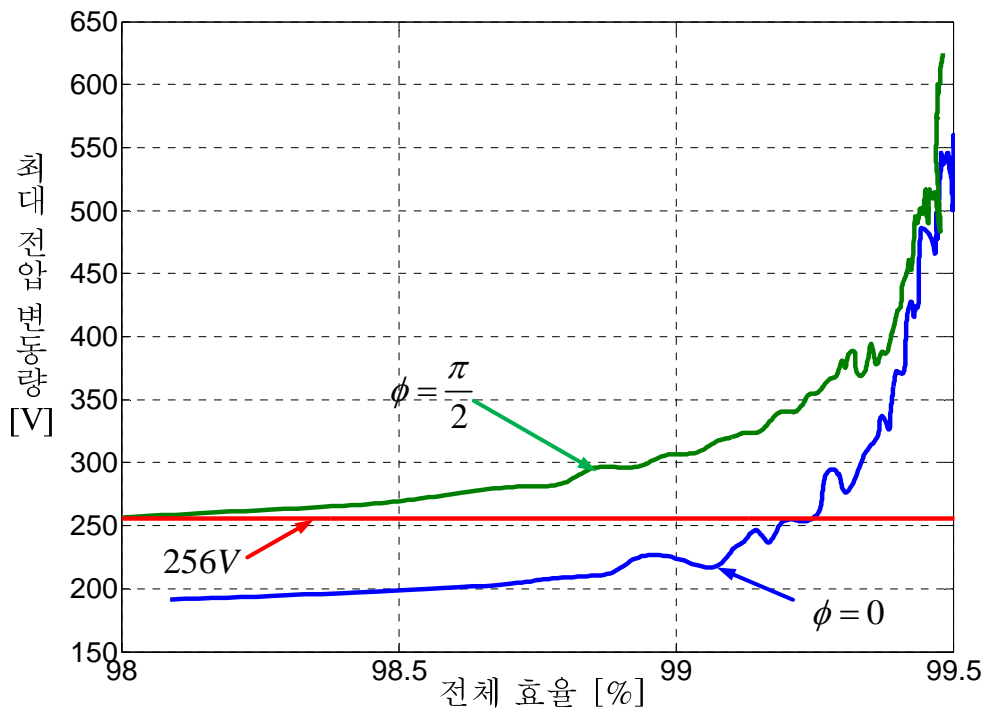


그림 6.17 2고조파 순환 전류 주입 시, 전체 효율 대비 최대 전압 변동량.

셀 캐패시터 용량이 3 mF 인 상태에서 셀 캐패시터 전압 맥동을 최대 11.6 %, 256 V까지 허용한다고 보았을 경우, 2고조파 순환 전류 주입 방법을 사용하면 위상각이  $\pi/2$  rad 일 때, 효율 98 %까지 운전이 가능하며 이 때의 평균 스위칭 주파수는 696 Hz이다. 또한, 위상각이 0 rad 일 때는 평균 스위칭 주파수 164 Hz 의 99.25 % 의 효율로 운전할 수 있다. 즉, 2고조파 순환 전류를 주입할 경우, 33 %의 감소된 셀 캐패시터 용량으로 순환 전류를 직류로 제어하는 경우의 효율보다 0.05 % 감소된, 유사한 효율의 운전이 가능하다는 것을 보여준다.

한 편, 4.2.2 절에서 언급한 2고조파 순환 전류 주입 방법과 차등 옵셋 값을 적용할 경우, 셀 캐패시터의 최대 전압을 저감할 수 있다. 그림 6.18에 차등 옵셋 값을 적용 시, 전체 효율과 셀 캐패시터의 최대 전압 변동량을 도시하였다. 셀 캐패시터의 용량은 3 mF 으로 설정하였다.

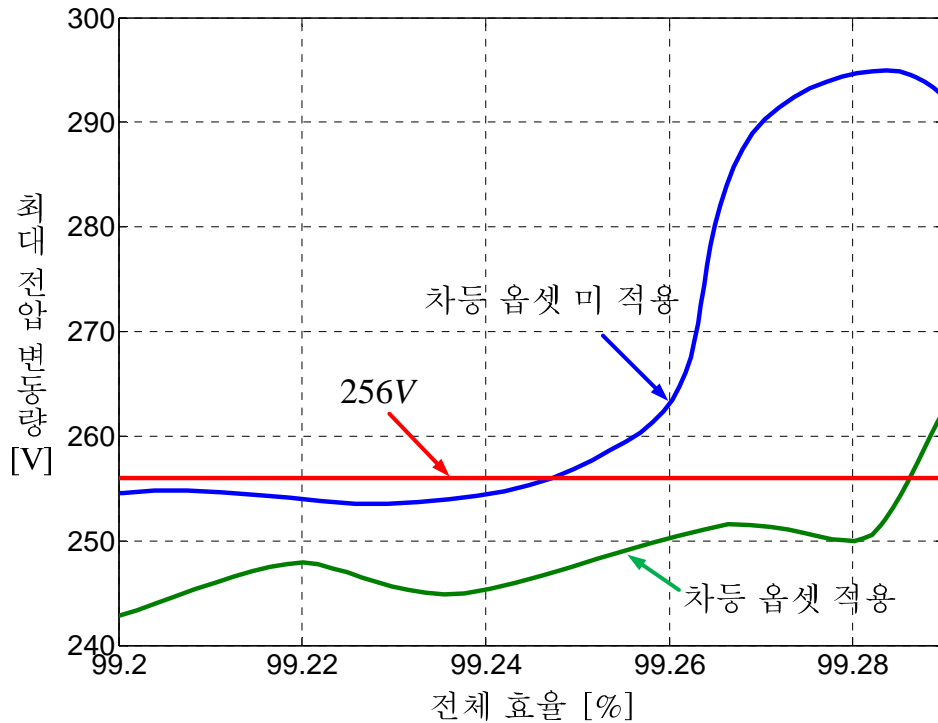


그림 6.18 2고조파 순환 전류 주입 시, 차등 옵션 값 적용 유무에 따른 전체 효율 대비 최대 전압 변동량.

그림 6.18에서 볼 수 있듯이, 위상각 0 rad 일 때, 평균 스위칭 주파수 130 Hz에서 운전 가능하며 그 때의 효율은 99.28 %이다. 하지만 위상각  $\pi/2$ 을 기준으로 그 전압 맥동 허용량이 정해지고, 그 스위칭 손실의 감소 정도는 미미하므로 제안한 방법은 효율 측면에서 그다지 유리한 방법이라고 할 수 없다.

본 논문에서는 최악 조건을 최대 전압 변조 지수인 0.8, 위상각  $\pi/2$  rad, 정격 전류 운전 시로 가정하였다. 셀 캐패시터 전압 맥동 허용량을 약 10 %로 설정하였을 때 2고조파 순환 전류 주입 시 기존 순환 전류 직류 제어 시와 유사한 효율에서 운전하면서 그 셀 캐패시터 용량을 33 % 저감할 수 있음을 보

였다. 또한 최악 조건 시, 최대 전압을 기준으로 각각의 평균 스위칭 주파수를 선정하였다. 정확한 셀 캐패시터 용량 및 스위칭 주파수 선정을 위해서는 연결되는 계통의 요구 사항을 반영한 최악 조건으로 설정해야 하며, 본 논문에서 제안한 방법에 따라 해당 최악 조건을 적용할 경우, 손 쉽게 최적의 스위칭 주파수와 셀 캐패시터 용량의 선정이 가능함을 예상할 수 있다.

## 제 7 장 결론 및 향후 과제

신재생 에너지의 수요 증가로 인한 발전 단지의 대형화와 국가 간 계통 연계 등을 위해 대용량의 전력을 안정적이고 지속적으로 공급할 수 있는 고압 전송 시스템이 필수적이다. 그 중, HVDC 시스템은 지중매설 혹은 해저 송전 케이블의 장거리화로 인한 HVAC 시스템의 단점을 보완하기 위해 활발히 연구되었던 주제이다. 이러한 HVDC 시스템을 구현하기 위해서 전류원 컨버터가 수십 년간 설치되고 이용되었지만 특수 변압기의 사용 및 타력식 컨버터의 단점으로 인해 자력식 전압원 컨버터를 이용한 VSC-HVDC 시스템의 개발이 이루어졌다. VSC-HVDC의 적용을 위해 시스템의 여유율 확보 및 확장성을 용이하게 하여 그 경제성 및 동작의 연속성을 보장하는 모듈화 구조에 대한 연구가 진행되었고 그 중 모듈형 멀티레벨 컨버터는 이러한 모듈화 구조를 극대화시킨 시스템으로 현재 주요 제조사에 의해 상용화되어 실제 적용되고 있다. 본 논문은 모듈형 멀티레벨 컨버터의 HVDC 시스템의 경제성을 극대화하기 위한 스위칭 주파수 저감 방법과 스위칭 주파수를 저감함에 따라 생기는 전압 합성 오차 발생 및 캐패시터 전압 맥동 증가 문제를 해결하기 위한 논문이다. 본 장에서는 논문의 연구 결과와 향후 과제에 대해 기술한다.

### 7.1 연구 결과

본 논문에서의 연구 결과는 다음과 같이 요약하여 기술할 수 있다.

## (1) 모듈형 멀티레벨 컨버터의 구조 분석 및 모델링

본 논문에서는 모듈형 멀티레벨 컨버터의 구조를 분석하고 모델링을 통하여 올바른 전압 지령 생성 방법에 관해 기술하였다. 모듈형 멀티레벨 컨버터는 한 암 당 직렬 연결된 N개의 셀로 구성되며 각 상에 2개의 암이 연결되어 있는 구조이다. 셀은 2개의 출력단을 갖고 있으며 단극 전압, 혹은 양극 전압을 출력할 수 있는 구성을 가진다. 단극 출력 전압 구성을 갖는 셀의 가장 기본적인 회로는 하프 브릿지 회로이며 양극 출력 전압을 갖는 셀의 가장 기본적인 회로는 풀 브릿지 회로이다. 손실 및 비용, 초기 충전 측면에서 하프 브릿지 회로로 구성된 셀이 일반적으로 사용되며, 직류단 사고 시 유연한 대처를 위해 풀 브릿지 회로로 구성된 셀을 이용하는 제품도 존재한다. 본 논문에서는 이러한 모듈형 멀티레벨 컨버터의 일반화된 회로에 대해 기술하였고 모듈형 멀티레벨 컨버터의 순환 전류, 암 전류, 암 공통 전압, 극 전압을 이용하여 모듈형 멀티레벨 컨버터를 모델링을 하였다. 또한 이러한 모델링을 통해 상전류 제어를 위한 극 전압 생성 방법, 순환 전류를 제어하기 위한 암 공통 전압 생성 방법에 대해 기술하였고 극 전압과 암 공통 전압의 중첩을 이용한 암 전압 지령 생성 방법에 대해 기술하였다.

## (2) 모듈형 멀티레벨 컨버터의 제어 방법

모듈형 멀티레벨 컨버터는 직렬 연결된 셀로 구성되는 분리된 전압원 형태를 갖고 있다. 해당 셀의 캐패시터는 전압을 일정하게 유지하기 위한 별도의 다른 독립적인 전류원을 갖고 있지 않기 때문에 셀 캐패시터 전압 유지를 위

한 제어가 필수적이다. 이를 위해 상 하단 암의 평균 전력 맥동을 분석하여 전압 균형 제어 방법을 기술하고 전압 변조 방법에 따른 개별 셀 캐패시터 전압 균형 방법에 대해 논의하였다. 또한 셀 캐패시터 전압 맥동을 저감하기 위해 사용되는 2고조파 순환 전류 주입 방법과 영상분 전압을 이용한 방법을 기술하였고 HVDC 시스템 적용을 위해서는 2고조파 순환 전류 주입 방법이 유효함을 보였다.

### (3) 모듈형 멀티레벨 컨버터의 스위칭 주파수 저감 방법 및 전압 합성 방법

모듈형 멀티레벨 컨버터는 직류단 전압에 비례하여 셀의 수가 증가하기 때문에 HVDC 시스템에 적용될 경우, 그 셀의 수가 수 백 개 이상이다. 따라서, HVDC 시스템의 운전 효율을 높이기 위해서 모듈형 멀티레벨 컨버터의 평균 스위칭 주파수를 낮추는 전압 변조 방법이 필수적으로 요구된다. 이를 위한 계단파 변조 방법에 관해 기술하였고, 그 중 근사 계단 변조 방법을 본 논문에서 사용하였다. 한편, 샘플링 주파수에 따라 근사 계단 변조 방법을 사용하여도 스위칭 주파수는 셀 캐패시터 용량에 반비례하고 암 전류 크기에 비례한다는 것을 보였다. 이를 이용하여 본 논문에서는 스위칭 주파수 저감을 위해 근사 계단 변조 방법과 더불어 셀 캐패시터의 가상 전압을 이용한 정렬 방법을 제안하였고 이를 일반화시켰다. 이렇게 제안된 방법을 이용할 경우, 여러 가지 스위칭 주파수 저감 방법이 응용될 수 있는 데, 본 논문에서는 그 중 옵션 전압 값을 이용한 스위칭 주파수 저감 방법을 사용하였다. 개별 셀 통류율의 합, 즉 온/오프 상태 셀의 개수를 구하기 위해서는 기존의 경우, 직류단 전압, 셀 캐패시터 평균 전압을 이용한 전압 합성 방법을 사용한다. 하지만 직류

단 전압을 사용할 경우, 상전압 지령과 출력 상전압 사이에 기본파의 전압 오차가 존재하고 암 공통 전압 지령과 출력 공통 전압 사이에 2고조파의 전압 오차가 생기게 된다는 것을 수식을 통해 분석하였다. 또한, 스위칭 주파수가 낮아질수록 개별 셀의 캐패시터 전압 맥동은 커지게 되므로 셀 캐패시터 평균 전압과 개별 셀 캐패시터 전압간의 격차가 커지게 된다. 따라서 셀 캐패시터 평균 전압을 이용한 전압 합성 방법의 경우, 이러한 순시적인 오차가 생기게 되며, 오차는 셀의 개수, 셀 캐패시터의 전압, 암 전류의 크기가 증가할수록 커지게 되므로 스위칭 주파수가 낮은 HVDC 시스템에 적용하기에는 적합하지 않다. 본 논문에서는 이를 해결하기 위해 개별 셀 통류율의 합을 계산하지 않고 개별 셀 캐패시터 전압 정보를 이용한 전압 합성 방법을 제안하였다. 이는 직류단 전압을 이용한 전압 합성 방법과 유사한 구현 난이도를 갖고 있으며, 셀 평균 전압을 이용한 전압 합성 방법에 비해서는 그 구현이 더 용이하다는 것을 순서도를 통해 보였다. 이상적인 경우, 제안 방법의 최대 합성 오차는 근사 계단 변조 방법의 경우, 셀 캐패시터 전압의 절반이 되고 레벨 천이 PWM 방법의 경우에는 합성 오차가 존재하지 않는다. 즉, 다른 두 가지의 전압 합성 방법이 스위칭 주파수에 영향을 크게 받는 것과 달리 본 논문에서 제안한 전압 합성 방법은 스위칭 주파수에 무관하게 전압을 합성할 수 있다. 이를 검증하기 위해 암 당 셀의 개수가 220개인 HVDC 시스템을 모의하여 결과를 분석하였고, 암 당 셀의 개수가 6개인 실제 실험 장치를 이용하여 실험적으로도 검증하였다.

#### (4) 모듈형 멀티레벨 컨버터의 스위칭 주파수 및 셀 캐패시터 용량 선정



스위칭 주파수가 감소할수록 개별 셀 전압 맥동이 증가하기 때문에 셀 캐패시터의 용량은 증가되어야 하므로, 전체적인 초기 구성 비용이 증가하게 된다. 본 논문에서는 이와 같은 문제를 해결하기 위해 별도의 2고조파 순환 전류 주입을 제안하였다. 이를 통해 셀 캐패시터의 최대 전압이 스위칭 주파수가 낮은 구간에서도 감소함을 분석을 통해 보였고, 모의 실험과 실험을 통해 검증하였다. 이러한 2고조파 순환 전류 주입 시의 손실 분석을 통해 그 전도 손실과 스위칭 손실이 순환 전류를 직류로 제어할 때와 비교할 때, 그 손실 증가량이 미미함을 보였다. 이러한 손실 분석을 통해 모의 HVDC 시스템의 스위칭 주파수 및 셀 캐패시터 용량을 선정하였다. 이를 통해 모의 HVDC 시스템에서 2고조파 순환 전류를 주입할 경우, 33%의 감소된 셀 캐패시터 용량으로 순환 전류를 직류로 제어할 때보다 0.05 % 감소된, 유사한 효율의 운전이 가능함을 보였다.

## 7.2 향후 과제

모듈형 멀티레벨 컨버터를 HVDC 시스템에 적용하기 위해선 다음과 같은 연구가 더 추가되어 진행되어야 한다

### (1) 스위칭 주파수에 대한 셀 캐패시터 전압 맥동 분석

본 논문에서는 스위칭 주파수에 대한 셀 캐패시터 전압 맥동을 수치 해석 프로그램을 이용하여 구하였고 스위칭 주파수가 낮아질수록 그 전압 맥동이

비선형, 비규칙적인 특성을 보이게 되는 것을 확인할 수 있었다. 스위칭 주파수에 대한 셀 캐패시터 전압 맥동을 선형적인 수식으로 근사화할 수 있다면, 셀 캐패시터 전압 맥동을 최소화할 수 있는 최적의 스위칭 주파수 저감 방법에 대한 근거를 확립할 수 있고, 각 운전점에 최적화된 스위칭 주파수를 이용할 수 있을 것이라고 예상된다.

### (2) 암 인덕터 선정

암 인덕터는 직류단 사고 시를 고려하여 설계되며 그 용량은 보통 10% 이상이다. 하지만 이에 대한 연구는 거의 전무하며 실질적으로 암 인덕터 선정을 위해서는 많은 연구가 선행되어야 한다. 암 인덕터 단독으로 직류단 사고 시 단락 전류를 억제하기는 거의 불가능하며 정확한 암 인덕터 선정을 위해서는 다른 회로의 동작을 고려한 복합적인 설계가 되어야 한다. 이러한 암 인덕터 설계 지침은 실질적으로 HVDC 시스템 적용을 위해 매우 유용하리라고 생각된다.

### (3) 암 간 불평형 문제

본 논문에서는 암 인덕터를 포함한 암의 등가 저항과 등가 인덕턴스가 동일하다는 가정하에 전압 지령을 생성하였다. 본 논문에서 제안한 전압 합성 방법은 각 암 전압 지령을 정확하게 출력할 수 있지만, 만약 암 간 임피던스 불평형이 존재한다면 실제 계통 쪽에 인가되는 극 전압이나 순환 전류를 생성하는 암 공통 전압에 오차가 생길 수 있다. 이러한 오차 또한 제어 동특성 및

전류 추종 성능에 영향을 미치고 전류에 의도치 않은 고조파를 야기시킬 수 있으므로, 암 간 불평형을 고려한 전압 지령 생성 방법에 대한 연구가 필요하다.

#### (4) 각종 사고 시 시스템 보호에 대한 연구

실제 모듈형 멀티레벨 컨버터를 HVDC 시스템으로 사용하기 위해서는 여러 가지 사고 상황에 대한 대처가 필요하다. 특히, 가장 최악의 사고인 직류단 단락 사고 시 모듈형 멀티레벨 컨버터의 동작 방법에 따라 암 인덕터, 셀 캐패시터 용량 등이 영향을 받게 되므로 본 논문에서 제안한 셀 캐패시터 용량 선정 방법의 의미가 없을 수 있다. 정확한 직류단 단락 사고 시 대처를 위해서는 실제 직류단에 연결된 동적 제동(dynamic brake) 저항이나 기타 차단 시스템과 모듈형 멀티레벨 컨버터의 연계에 관한 연구가 필요할 것이라 생각된다. 또한, VSC-HVDC 시스템은 대형화된 신재생 에너지 발전 단지로부터 대용량의 전력을 안정적이고 지속적으로 공급할 수 있어야 하므로 각종 계통 사고 시, FRT(Fault Ride Through)의 요구를 만족시켜야 한다. 하지만, MMC의 스위칭 주파수를 감소시킬 경우, 셀 캐패시터 전압 맥동이 증가하게 된다. 이는 계통 사고 시, 정상 상태와 동일한 스위칭 주파수로 운전할 경우, 셀 캐패시터 전압이 증가하게 되므로 스위칭 소자의 전압 정격을 만족시키기 어려움을 의미한다. 따라서 계통 사고 시, FRT를 고려한 셀 캐패시터의 용량 선정 및 적정 스위칭 주파수 선정에 관한 연구가 필요하다.

#### (5) 셀의 여유율(redundancy)을 고려한 MMC의 설계 및 운전

MMC 시스템은 셀 고장 시 시스템의 연속적인 운전을 위해 셀의 여유분이 존재한다. 하지만 셀의 여유분은 전체 MMC 시스템의 초기 구성 비용을 증가시키는 원인이 되므로 여유분 선정을 위한 연구가 필요하다. 한편, 모든 암에서 여유분 이상의 셀 고장 시 연속적인 운전이 불가능하지만 일부 암에서 여유분 이상의 셀 고장 시 MMC 출력 전압의 중성점을 움직이는 방법을 통해 연속적인 운전이 가능할 것이라고 예상된다. 즉, 정상 상태와 동일한 선간 전압을 합성할 경우 운전이 가능해지므로 이를 고려한 연구 또한 필요하다. 셀 고장을 진단하기 위해서는 영구적인 고장과 일시적인 동작 불가에 대한 판단이 필요하다. 일시적인 동작 불가인 셀은 빠른 운전 복귀를 통해 여유율 감소의 원인이 되지 않지만, 영구적인 고장은 우회되어 차단되므로 여유율 감소의 원인이 된다. 따라서, 일시적인 동작 불가 상태인 셀을 영구적인 고장으로 판단할 경우, 셀의 여유율을 감소시키는 원인이 되므로 셀의 정확한 고장 진단 처리 과정이 필요하다. 이를 위해서는 셀 캐패시터로 사용되는 필름 캐패시터의 노화 및 열화 진단, 스위칭 소자의 고장 여부에 대한 진단 등이 필요할 것으로 예상된다.

#### (6) 샘플링 주파수를 고려한 MMC의 제어 시스템 설계

전압 정렬 방법을 이용하여 개별 셀 캐패시터 전압을 균형 제어할 경우, 그 샘플링 주파수가 증가할수록 셀 캐패시터의 전압 맥동이 감소한다. 하지만, 실제 HVDC 시스템 적용을 위한 MMC 는 암 당 수백 개, 전체 수천 개의 셀을 갖고 있으므로 ADC(Analog to Digital Converter)의 변환 지연(delay) 및 통신 시

데이터 증가로 인해 단독 제어 시스템이 모든 전압을 동시에 측정하기는 거의 불가능하다. 이러한 지연 및 통신 속도는 샘플링 주파수의 제한을 의미하므로 이에 대한 연구가 필요하다. 단독 제어 시스템으로 전체 MMC 시스템을 제어하기 위해서는 매우 빠른 통신 속도 또는 제한된 개수의 셀 캐패시터 전압 측정과 추가의 전압 추정기가 필요할 것이라고 예상된다. 또한 MMC의 제어 시스템이 단독 제어 시스템이 아닌 상위 제어와 하위 제어 시스템으로 구성된다 고 가정하면 각 제어 시스템의 동기화가 필수적이라 예상되며 상 하위 제어 시스템의 구조 및 구성에 대한 연구가 필요할 것이라고 예상된다.

## 참고 문헌

- [1] Reynolds, M.; Stidham, D.; Alaywan, Z., "The Golden Spike: Advanced Power Electronics Enables Renewable Development Across NERC Regions," *Power and Energy Magazine, IEEE* , vol.10, no.2, pp.71,78, March 2012.
- [2] DESERTEC Foundation, Clean power from deserts, the DESERTEC concept for energy, water and climate security, 2009.
- [3] Transmission and Distribution World, NorNed, the longest subsea electricity cable in the World, is operational, May 8, 2008. [Online]. Available: [http://tdworld.com/projects\\_in\\_progress/announcements/norned-cableoperational-0805/](http://tdworld.com/projects_in_progress/announcements/norned-cableoperational-0805/).
- [4] Taggart, S.; James, G.; Zhaoyang Dong; Russell, C., "The Future of Renewables Linked by a Transnational Asian Grid," *Proceedings of the IEEE* , vol.100, no.2, pp.348,359, Feb. 2012.
- [5] Johannesson, Kenneth, et al. "HVDC Light Cables for long distance grid connection." *European Offshore Wind Conference*. 2009.
- [6] Beck, Günther, et al. "Global Blackouts—Lessons Learned." *Power-Gen Europe*. Vol. 28. 2005.
- [7] Breuer, W., et al. "Highly Efficient Solutions for Smart and Bulk Power Transmission of “Green Energy”." *21th World Energy Congress, Montreal*. 2010.
- [8] Heyman, Olof, Lars Weimers, and Mie-Lotte Bohl. "HVDC-A key solution in future transmission systems." *World Energy Congress-WEC*. 2010.
- [9] HVDC projects by commissioning year. [Online]. Available: <http://www.abb.com/industries/ap/db0003db004333/2eaf1b10de87a2bec12574ea0051>

27de.aspx

- [10] Long, Willis, and Stig Nilsson. "HVDC transmission: yesterday and today." *Power and Energy Magazine, IEEE*, vol.5, no.2, pp 22-31, Mar. 2007.
- [11] Aredes, M.; Dias, R.; Da Cunha De Aquino, A.F.; Portela, C.; Watanabe, E., "Going the Distance," *Industrial Electronics Magazine, IEEE*, vol.5, no.1, pp.36,48, March 2011.
- [12] L. Gyugyi, "Reactive power generation and control by thyristor circuits," *IEEE Trans. Ind. Appl.*, vol. IA-15, no. 5, pp. 521–532, Sep./Oct. 1979.
- [13] K. R. Padiyar, *HVDC Power Transmission Systems: Technology and System Interactions*. New York/Chichester, U.K.: Wiley, 1990.
- [14] N. G. Hingorani, "High-voltage DC transmission: A power electronics workhorse," *IEEE Spectr.*, vol. 33, no. 4, pp. 63–72, Apr. 1996.
- [15] J. Arrillaga, *High Voltage Direct Current Transmission*. London, U.K.: Inst. Electr. Eng., 1998.
- [16] E. I. Carroll, "Power electronics for very high power applications," in *Proc. 7th Int. Conf. Power Electron. Variable Speed Drives*, 1998, pp. 218–223, (Inst. Electr. Eng. Conf. Publ. No. 456).
- [17] R. Grunbaum, M. Noroozian, and B. Thorvaldsson, "FACTS—Powerful systems for flexible power transmission," *ABB Rev.*, vol. 5, pp. 4–17, 1999.
- [18] D. Povh, "Use of HVDC and FACTS," *Proc. IEEE*, vol. 88, no. 2, pp. 235–245, Feb. 2000.
- [19] N. G. Hingorani, "Future directions for power electronics," in *Proc. IEEE/PES Transmiss. Distrib. Conf. Expo.*, 2001, pp. 1180–1181.
- [20] V. K. Sood, *HVDC and FACTS Controllers: Applications of Static Converters in Power Systems*. Boston, MA: Kluwer, 2004.

- [21] V. G. Agelidis, G.D. Demetriades, and N. Flourentzou, "Recent advances in high-voltage direct-current power transmission systems," in *Proc. IEEE Int. Conf. Ind. Technol. (ICIT 2006)*, pp. 206–213.
- [22] M. P. Bahrman and B. K. Johnson, "The ABCs of HVDC transmission technologies," *IEEE Power Energy Mag.*, vol. 5, no. 2, pp. 32–44, Mar./Apr. 2007.
- [23] R. K. Varma, W. Litzemberger, S. Auddy, and D. Patel, "Bibliography of HVDC transmission: 2001–2003 part I IEEE working group report," in *Proc. IEEE Power Eng. Soc. Gen. Meeting*, 2007, pp. 1–8.
- [24] J. Arrillaga, Y. H. Liu, and N. R. Watson, *Flexible Power Transmission: The HVDC Options*. Chichester, U.K.: Wiley, 2007.
- [25] Flourentzou, N.; Agelidis, V.G.; Demetriades, G.D., "VSC-Based HVDC Power Transmission Systems: An Overview," *Power Electronics, IEEE Transactions on*, vol.24, no.3, pp.592,602, March 2009.
- [26] S. Cole and R. Belmans, "Transmission of bulk power: The history and applications of voltage-source converter high-voltage direct current systems," *IEEE Ind. Electron. Mag.*, vol. 3, no. 3, pp. 19–24, Sept. 2009.
- [27] M. Callavik, "ABB-HVDC grids for integration of renewable power sources," in *Proc. EPRI HVDC & FACTS Users Meeting*, 2010.
- [28] Chen, S., A. R. Wood, and J. Arrillaga. "HVDC converter transformer core saturation instability: a frequency domain analysis." *Generation, Transmission and Distribution, IEE Proceedings*-. Vol. 143. No. 1. IET, 1996.
- [29] You, Y., E. F. Fuchs, and P. R. Barnes. "Reactive power demand of transformers with DC bias." *Industry Applications Society Annual Meeting, 1994., Conference Record of the 1994 IEEE*.
- [30] Hammons, T.J.; Lescale, V.F.; Uecker, K.; Haeusler, M.; Retzmann, D.; Staschus, K.;



- Lepy, S., "State of the Art in Ultrahigh-Voltage Transmission," *Proceedings of the IEEE* , vol.100, no.2, pp.360,390, Feb. 2012.
- [31] Asplund, Gunnar. "Application of HVDC light to power system enhancement." *Power Engineering Society Winter Meeting, 2000. IEEE*. Vol. 4.
- [32] R. Marquardt, "Current Rectification Circuit for Voltage Source Inverters with Separate Energy Stores Replaces Phase Blocks with Energy Storing Capacitors," German Patent (DE10103031A1), 25 July 2002.
- [33] A. Lesnicar, R. Marquardt, "An Innovative Modular Multilevel Converter Topology Suitable for a Wide Power Range," *IEEE Power Tech Conference Proceedings*, vol. 3, pp. 6, Bologna 2003.
- [34] H.J. Knaak, "Modular Multilevel Converters and HVDC/FACTS: a success story," in *Conf EPE 2011*, Birmingham.
- [35] D. Trainer, R. Withanage, R. Whitehouse, A. Cross, "Converter," World Patent (WO2011134521A1), 3 November 2011.
- [36] G. Asplund, "A method for Controlling a Voltage Source Converter and a Voltage Converting Apparatus," World Patent, 2009/086927.
- [37] Davies, M., et al. "HVDC PLUS-Basics and principle of operation." *Siemens Energy Sector, ET PS SL/DSoe/Re-2008-08-10-HVDC PLUS V 3* 2008..
- [38] Adapa, R., "High-Wire Act: HVdc Technology: The State of the Art," *Power and Energy Magazine, IEEE* , vol.10, no.6, pp.18,29, Nov. 2012.
- [39] Rodriguez, J.; Bernet, S.; Bin Wu; Pontt, J.O.; Kouro, S., "Multilevel Voltage-Source-Converter Topologies for Industrial Medium-Voltage Drives," *Industrial Electronics, IEEE Transactions on* , vol.54, no.6, pp.2930,2945, Dec. 2007.
- [40] Rodriguez, J.; Franquelo, L.G.; Kouro, S.; Leon, J.I.; Portillo, R.C.; Prats, M.A.M.; Perez, M.A., "Multilevel Converters: An Enabling Technology for High-Power

- Applications," *Proceedings of the IEEE*, vol.97, no.11, pp.1786,1817, Nov. 2009.
- [41] Kouro, S.; Malinowski, M.; Gopakumar, K.; Pou, J.; Franquelo, L.G.; Bin Wu; Rodriguez, J.; Perez, M.A.; Leon, J.I., "Recent Advances and Industrial Applications of Multilevel Converters," *Industrial Electronics, IEEE Transactions on*, vol.57, no.8, pp.2553,2580, Aug. 2010.
- [42] Abu-Rub, H.; Holtz, J.; Rodriguez, J.; Ge Baoming, "Medium-Voltage Multilevel Converters State of the Art, Challenges, and Requirements in Industrial Applications," *Industrial Electronics, IEEE Transactions on*, vol.57, no.8, pp.2581,2596, Aug. 2010.
- [43] B. Bijlenga, "HVDC device for converting between alternating voltages and direct current voltages," U.S. Patent 6 480 403, 2002.
- [44] Y. H. Liu, J. Arrillaga, and N. R. Watson, "Cascaded H-bridge voltage reinjection—Part I: A new concept in multilevel voltage-source conversion," *IEEE Trans. Power Del.*, vol. 23, no. 2, pp. 1175–1182, Apr. 2008.
- [45] Y. H. Liu, J. Arrillaga, and N. R. Watson, "Cascaded H-bridge voltage reinjection—Part II: Application to HVDC transmission," *IEEE Trans. Power Del.*, vol. 23, no. 2, pp. 1200–1206, Apr. 2008.
- [46] J. Dorn, H. Huang, and D. Retzmann, "Novel voltage-sourced converters for HVDC and FACTS applications," in *Proc. CIGRE Meeting 2007*, Osaka, Japan, pp. 314–321.
- [47] B. R. Andersen, L. Xu, P. J. Horton, and P. Cartwright, "Topologies for VSC transmission," *Power Eng. J.*, vol. 16, no. 3, pp. 142–50, 2002.
- [48] Y. H. Liu, J. Arrillaga, and N. R. Watson, "A new high-pulse voltage sourced converter for HVDC transmission," *IEEE Trans. Power Del.*, vol. 18, no. 4, pp. 1388–1393, Oct. 2003.
- [49] L. B. Perera, N. R. Watson, Y. H. Liu, and J. Arrillaga, "Multilevel current reinjection

- self-commutated HVDC converter,” *Proc. Inst. Electr. Eng. Gener., Transmiss. Distrib.*, vol. 152, no. 5, pp. 607–15, 2005.
- [50] B. T. Ooi and X. Wang, “Boost-type PWM HVDC transmission system,” *IEEE Trans. Power Del.*, vol. 6, no. 4, pp. 1557–1563, Oct. 1991.
- [51] Z. Zhang, J. Kuang, X. Wang, and B. T. Ooi, “Force commutated HVDC and SVC based on phase-shifted multi-converter modules,” *IEEE Trans. Power Del.*, vol. 8, no. 2, pp. 712–718, Apr. 1993.
- [52] J. Kuang and B. T. Ooi, “Series connected voltage-source converter modules for force-commutated SVC and DC-transmission,” *IEEE Trans. Power Del.*, vol. 9, no. 2, pp. 977–983, Apr. 1994.
- [53] A. Lindberg and T. Larsson, “PWM and control of three level voltage source converters in an HVDC back-to-back station,” in *Proc. AC DC Power Transmiss.*, London, U.K., 1996, pp. 297–302, (Inst. Electr. Eng. Conf. Publ.).
- [54] T. Nakajima, H. Suzuki, K. Sakamoto, M. Shigeta, H. Yamamoto, Y. Miyazaki, S. Tanaka, and S. Saito, “Multiple space vector control for self-commutated power converters,” *IEEE Trans. Power Del.*, vol. 13, no. 4, pp. 1418–1424, Oct. 1998.
- [55] V. G. Agelidis and L. Xu, “A novel HVDC system based on flying capacitor multilevel PWM converters,” in *Proc. CIGRE/IEEE PES Int. Symp. Quality Security Electr. Power Del. Syst. (CIGRE 2001)*, Wuhan, China, Sep. 2001.
- [56] L. Xu, V. G. Agelidis, and E. Acha, “Steady-state operation of HVDC power transmission systems with voltage-source converters and simultaneous Var compensation,” presented at the Eur. Power Electron. Conf. (EPE 2001), Graz, Austria.
- [57] B. R. Andersen and L. Xu, “Hybrid HVDC system for power transmission to island networks,” *IEEE Trans. Power Del.*, vol. 19, no. 4, pp. 1884–1890, Oct. 2004.

- [58] L. Xu and V. G. Agelidis, "A VSC transmission system using flying capacitor multilevel converters and selective harmonic elimination PWM control," in *Proc. 7th Int. Power Eng. Conf. (IPEC 2005)*, pp. 1176–1181.
- [59] L. Xu, B. R. Andersen, and P. Cartwright, "Multilevel-converter-based VSC transmission operating under fault AC conditions," *Proc. Inst. Electr. Eng. Gener., Transmiss. Distrib.*, vol. 152, no. 2, pp. 185–93, 2005.
- [60] L. Xu, B. R. Andersen, and P. Cartwright, "VSC transmission operating under unbalanced AC conditions—Analysis and control design," *IEEE Trans. Power Del.*, vol. 20, no. 1, pp. 427–434, Jan. 2005.
- [61] J. H. Liu, J. Arrillaga, N. R. Watson, and A. R. Wood, "Multi-level voltage reinjection VSC HVDC transmission," in *Proc. 8th Inst. Electr. Eng. Int. Conf. AC DC Power Transmiss. (ACDC 2006)*, pp. 130–134.
- [62] Y. H. Liu, L. B. Perera, A. Arrillaga, and N. R. Watson, "Application of the multi-level current reinjection concept to HVDC transmission," *IET Gener., Transmiss. Distrib.*, vol. 1, no. 3, pp. 399–404, 2007.
- [63] Y. H. Liu, L. B. Perera, J. Arrillaga, and N. R. Watson, "A back to back HVDC link with multilevel current reinjection converters," *IEEE Trans. Power Del.*, vol. 22, no. 3, pp. 1904–1909, Jul. 2007.
- [64] M. Saeedifard, H. Nikkhajoei, R. Iravani, and A. Bakhshai, "A space vectormodulation approach for a multimoduleHVDCconverter system," *IEEE Trans. Power Del.*, vol. 22, no. 3, pp. 1643–1654, Jul. 2007.
- [65] L. Xu and V. G. Agelidis, "VSC transmission system using flying capacitor multilevel converters and hybrid PWM control," *IEEE Trans. Power Del.*, vol. 22, no. 1, pp. 693–702, Jan. 2007.
- [66] A. Yazdani and R. Iravani, "Dynamic model and control of the NPC based back-to-

- back HVDC system,” *IEEE Trans. Power Del.*, vol. 21, no. 1, pp. 414–424, Jan. 2006.
- [67] B. Bijlenga, “HVDC device for converting between alternating voltages and direct current voltages,” U.S. Patent 6 480 403, 2002.
- [68] R. H. Baker, “Bridge converter circuit,” U.S. Patent 4 270 163, May 26, 1981.
- [69] A. Nabae, I. Takahashi, and H. Akagi, “A neutral-point-clamped PWM inverter,” in *Conf. Rec. IEEE IAS Annu. Meeting*, Cincinnati, OH, Sep. 28–Oct. 3, 1980, vol. 3, pp. 761–766.
- [70] A. Nabae, I. Takahashi, and H. Akagi, “A new neutral-point-clamped PWM inverter,” *IEEE Trans. Ind. Appl.*, vol. IA-17, no. 5, pp. 518–523, Sep./Oct. 1981.
- [71] T. Brückner, S. Bernet, and H. Güldner, “The active NPC converter and its loss-balancing control,” *IEEE Trans. Ind. Electron.*, vol. 52, no. 3, pp. 855–868, Jun. 2005.
- [72] T. Meynard and H. Foch, “Multi-level choppers for high voltage applications,” *Eur. Power Electron. J.*, vol. 2, no. 1, pp. 45–50, Mar. 1992.
- [73] T. A. Meynard and H. Foch, “Electronic device for electrical energy conversion between a voltage source and a current source by means of controllable switching cells,” U.S. Patent 5 737 201, Apr. 7, 1998. (priority Jul. 1991).
- [74] T. A. Meynard and H. Foch, “Electronic device for electrical energy conversion between a voltage source and a current source by means of controllable switching cells,” *IEEE Trans. Ind. Electron.*, vol. 49, no. 5, pp. 955–964, Oct. 2002.
- [75] S. Fazel, S. Bernet, D. Krug, and K. Jalili, “Design and comparison of 4-kV neutral-point-clamped, flying-capacitor, and series-connected H-bridge multilevel converters,” *IEEE Trans. Ind. Electron.*, vol. 43, no. 4, pp. 1032–1040, Jul./Aug. 2007.
- [76] G. Asplund, B. Jacobsson, B. Berggren, K. Lindén, “Continental Overlay HVDC-Grid,” *Cigré session* 2010.
- [77] B. Jacobson, P. Karlsson, G. Asplund, L. Harnefors, T. Jonsson, “VSC-HVDC

- Transmission with Cascaded Two-Level Converters,” *Cigré session* 2010.
- [78] M. Glinka and R. Marquardt, “A new single-phase ac/ac-multilevel converter for traction vehicles operating on ac line voltage,” in *Proc. Conf. Rec. EPE*, 2003.
- [79] S. Rohner, S. Bernet, M. Hiller, R. Sommer, “Modulation, Losses and Semiconductor Requirements of Modular Multilevel Converter,” *IEEE Transactions on Industrial Electronics*, Vol. 57, no. 8, pp. 2633-2642. Aug. 2010.
- [80] H. Akagi, “Classification, Terminology, and Application of the Modular Multilevel Cascade Converter (MMCC),” *IEEE Transactions on Power Electronics*, vol. 26, no. 11, pp.3119-3130, November 2011.
- [81] S. Allebrod, R. Hamerski, R.Marquardt, “New Transformerless, Scalable Modular Multilevel Converters for HVDC-Transmission,” *IEEE Power Electronics Specialists Conference*, pp. 174-179, June 2008.
- [82] K. Friedrich, “Modern HVDC PLUS application of VSC in Modular Multilevel Converter topology,” *IEEE International Symposium on Industrial Electronics (ISIE)*, pp. 3807–3810, November 2010.
- [83] Marquardt, Rainer. "Power supply with a direct converter." U.S. Patent No. 7,269,037. 11 Sep. 2007.
- [84] Solas, E.; Abad, G.; Barrena, J.; Aurtenechea, S.; Carcar, A.; Zajac, L., "Modular Multilevel Converter with different Submodule Concepts Part I: Capacitor Voltage Balancing Method," *Industrial Electronics, IEEE Transactions on* , Early Access Articles.
- [85] Solas, E.; Abad, G.; Barrena, J.; Aurtenetxea, S.; Carcar, A.; Zajac, L., "Modular Multilevel Converter with different Submodule Concepts Part II: Experimental Validation and Comparison for HVDC application," *Industrial Electronics, IEEE Transactions on* , Early Access Articles.

- [86] M. Hagiwara and H. Akagi, "Control and Experiment of Pulse width-Modulated Modular Multilevel Converters," *Power Electron., IEEE Transactions on*, vol. 24, no. 7, pp. 1737–1746, July. 2009.
- [87] W. H. Hayt, J. E. Kemmerly, and S. M. Durbin, *Engineering Circuit Analysis*, 6th ed., New York: McGraw-Hill, 2003, ch. 13.
- [88] 김장환, 멀티레그 멀티레벨 전압형 인버터를 위한 전압변조기법의 일반화에 대한 연구, 서울대학교 박사 학위 논문 2006.
- [89] 정성호, 고조파 주입을 통한 Modular Multilevel Converter의 cell 캐패시터 전압제어에 관한 연구, 서울대학교 석사 학위 논문 2012.
- [90] Ilves, K.; Antonopoulos, A.; Norrga, Staffan; Nee, H-P, "Steady-State Analysis of Interaction Between Harmonic Components of Arm and Line Quantities of Modular Multilevel Converters," *Power Electronics, IEEE Transactions on* , vol.27, no.1, pp.57,68, Jan. 2012.
- [91] Antonopoulos, A.; Angquist, Lennart; Nee, H-P, "On dynamics and voltage control of the Modular Multilevel Converter," *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on* , vol., no., pp.1,10, 8-10 Sept. 2009.
- [92] Angquist, Lennart; Antonopoulos, A.; Siemaszko, D.; Ilves, K.; Vasiladiotis, M.; Nee, H-P, "Inner control of Modular Multilevel Converters - An approach using open-loop estimation of stored energy," *Power Electronics Conference (IPEC), 2010 International* , vol., no., pp.1579,1585, 21-24 June 2010.
- [93] Qingrui Tu; Zheng Xu; Lie Xu, "Reduced Switching-Frequency Modulation and Circulating Current Suppression for Modular Multilevel Converters," *Power Delivery, IEEE Transactions on* , vol.26, no.3, pp.2009,2017, July 2011.
- [94] A. G. Yepes, F. D. Freijedo, J. Doval-Gandoy, O.Lopez, J. Malvar, and P. Fernandez-Comesana, "Effects of Discretization Methods on the Performance of Resonant

- Controller," *IEEE Trans. Ind. Electron.*, vol. 57, no. 8, pp. 2633-2641, Aug. 2010.
- [95] 설승기, 전기기기제어론. 홍릉과학출판사, 2007, 제4장.
- [96] J. Choi and S. Sul, "Fast current controller in three-phase AC/DC boost converter using dq axis crosscoupling", *IEEE Trans. Power Electron.*, vol. 13, pp.179-185, 1998.
- [97] M. Hagiwara, H. Akagi, "Control and Experiment of Pulsewidth-Modulated Modular Multilevel Converters," *IEEE Trans. Power Elec.* July 2009.
- [98] M. Hagiwara, H. Akagi, "Control and Analysis of the Modular Multilevel Cascade Converter Based on Double-Star Chopper-Cells," *IEEE Trans. Power Elec.* June 2011.
- [99] B. Wu, High-Power Converters and AC Drives, New Jersey : Wiley, 2006.
- [100] M. Glinka, and R. Marquardt, "A New AC/AC Multilevel Converter Family" *IEEE Trans. Ind. Electron.* Vol. 52, no. 3, pp.662-669, June 2005.
- [101] S. Rohner, S. Bernet, M.Hiller, and R. Sommer, "Modulation, Losses, and Semiconductor Requirements of Modular Multilevel Converters," *IEEE Trans. Ind. Electron.*, vol. 57, no. 8, pp.2633-2641, Aug. 2010.
- [102] S. Rohner, S. Bernet, M. Hiller, and R. Sommer, " Pulse width Modulation Scheme for the Modular Multilevel Converter," *Conf. Rec. of EPE*, September 2009.
- [103] S.Engel, and R. De Doncker, "Control of the Modular Multi-Level Converter for Minimized Cell Capacitance," *Conf. Rec. of EPE*, pp. 1-10, Aug. 2011.
- [104] M. Winkelkemper, A.Korn, and P. Steimer, "A Modular Direct Converter for Transformerless Rail interties," *Conf. Rec. of ISIE*, 2010.
- [105] J. Kolb, F. Kammerer, and M. Braun, "Straight forward vector control of the Modular Multilevel Converter for feeding three-phase machines over their complete frequency range," *IECON 2011 – 37th Annual Conference of IEEE Industrial Electronics Society*, pp. 1596-1601, Nov. 2011.
- [106] Korn, A.J.; Winkelkemper, M.; Steimer, P., "Low output frequency operation of



- the Modular Multi-Level Converter," *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE*, pp.3993,3997, 12-16 Sept. 2010.
- [107] Hagiwara, M.; Hasegawa, I.; Akagi, H., "Startup and Low-Speed Operation of an Electric Motor Driven by a Modular Multilevel Cascade Inverter (MMCI)," *Industry Applications, IEEE Transactions on*, Early Access Articles.
- [108] Jung, Jae-Jung; Lee, Hak-Jun; Sul, Seung-Ki, "Control of the Modular Multilevel Converter for variable-speed drives," *Power Electronics, Drives and Energy Systems (PEDES), 2012 IEEE International Conference on* , vol., no., pp.1,6, 16-19 Dec. 2012.
- [109] 정재정, 가변속 교류 전동기 구동을 위한 Modular Multilevel Converter의 셀 캐패시터 전압 맥동 저감 제어에 관한 연구, 서울대학교 석사 학위 논문 2013.
- [110] Franquelo, L.G.; Rodriguez, J.; Leon, J.I.; Kouro, S.; Portillo, R.; Prats, M.A.M. ;, "The age of multilevel converters arrives," *Industrial Electronics Magazine, IEEE* , vol.2, no.2, pp.28-39, June 2008.
- [111] Yu Liu; Hoon Hong; Huang, A.Q., "Real-Time Algorithm for Minimizing THD in Multilevel Inverters With Unequal or Varying Voltage Steps Under Staircase Modulation," *Industrial Electronics, IEEE Transactions on* , vol.56, no.6, pp.2249,2258, June 2009.
- [112] Perez, M.; Kouro, S.; Rodriguez, J.; Bin Wu, "Modified staircase modulation with low input current distortion for multicell converters," *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, vol., no., pp.1989,1994, 15-19 June 2008.
- [113] Zhong Du; Tolbert, L.M.; Chiasson, J.N.; Ozpineci, B., "Reduced Switching-Frequency Active Harmonic Elimination for Multilevel Converters," *Industrial Electronics, IEEE Transactions on* , vol.55, no.4, pp.1761,1770, April 2008.
- [114] Li Qiang; He Zhiyuan; Tang Guangfu, "Investigation of the Harmonic Optimization

- Approaches in the New Modular Multilevel Converters," *Power and Energy Engineering Conference (APPEEC), 2010 Asia-Pacific* , vol., no., pp.1,6, 28-31 March 2010.
- [115] Ilves, K.; Antonopoulos, A.; Norrga, Staffan; Nee, H-P, "A New Modulation Method for the Modular Multilevel Converter Allowing Fundamental Switching Frequency," *Power Electronics, IEEE Transactions on* , vol.27, no.8, pp.3482,3494, Aug. 2012.
- [116] Ilves, Kalle; Antonopoulos, A.; Harnfors, Lennart; Norrga, Staffan; Nee, H-P, "Circulating current control in modular multilevel converters with fundamental switching frequency," *Power Electronics and Motion Control Conference (IPEMC), 2012 7th International* , vol.1, no., pp.249,256, 2-5 June 2012.
- [117] Minyuan Guan; Zheng Xu; Hairong Chen, "Control and modulation strategies for modular multilevel converter based HVDC system," *IECON 2011 - 37th Annual Conference on IEEE Industrial Electronics Society* , vol., no., pp.849,854, 7-10 Nov. 2011.
- [118] K. Wang, Y. Li, Z. Zheng, L. Xu, "Voltage balancing and fluctuation suppression method of floating capacitors in a new modular multilevel converter," *IEEE Trans. Ind. Electron.*, vol. 60, no. 5, pp. 1943-1954, May 2013.
- [119] Lizana, R.F.; Perez, M.A.; Rodriguez, J., "DC voltage balance control in a modular multilevel cascaded converter," *Industrial Electronics (ISIE), 2012 IEEE International Symposium on* , vol., no., pp.1973,1978, 28-31 May 2012.
- [120] Qingrui Tu; Zheng Xu, "Impact of Sampling Frequency on Harmonic Distortion for Modular Multilevel Converter," *Power Delivery, IEEE Transactions on* , vol.26, no.1, pp.298,306, Jan. 2011.
- [121] HAN, PENGFEI, and SHANSHAN WANG. "Parameter Coordination of Modular

Multilevel Converter for Robust Design During DC Pole to Pole Fault."

- [122] Qingrui Tu; Zheng Xu; Hongyang Huang; Jing Zhang, "Parameter design principle of the arm inductor in modular multilevel converter based HVDC," *Power System Technology (POWERCON), 2010 International Conference on* , vol., no., pp.1,6, 24-28 Oct. 2010.
- [123] WESTCODE IGBT Type T2400GB45E, 21. Nov. 2011. [Online]. Available:  
<http://www.westcode.com/igbt.htm>
- [124] WESTCODE High Power Sonic FRD Type E2400TC45C, 17. May 2010. [Online]. Available: <http://www.westcode.com/sonic.htm>
- [125] Mohan, Ned, and Tore M. Undeland. *Power electronics: converters, applications, and design*. John Wiley & Sons, 2007.
- [126] Cabo, Lucía, et al. "Optimisation of Metallization in Power Capacitors for New Applications."
- [127] EPCOS AG, "Power Capacitors for HVDC Minimizing energy losses," April 2012. [Online]. Available:  
<http://www.epcos.com/web/generator/Web/Sections/Components/Page,locale=en,r=263282,a=2206620.html>
- [128] VISHAY SEMICONDUCTORS, "IGBT/MOSFET Gate Driver Optocoupler," 24. Oct. 2011. [Online]. Available: <http://www.vishay.com>
- [129] Microsemi, "Advanced IGBT Driver Application Manual," July 2006. [Online]. Available: <http://www.microsemi.com>

## ABSTRACT

This paper describes a switching frequency reduction method for the application of the MMC in HVDC systems. Because of modularity of the MMC, it has several advantages such as cost effectiveness and fault tolerant features, which is critical to HVDC transmission. Major electric manufacturers in the world have already commercialized MMC and applied it in several HVDC transmission lines. As the number of cell in a MMC increases in proportion to the DC-link voltage, the reduction of the average switching frequency of each cell is critical to enhance the operating efficiency of MMC.

In this thesis, a novel voltage synthesis method is proposed based on the voltage of the individual cell capacitors. As the average switching frequency of MMC is getting reduced for the higher operating efficiency, the voltage ripple of each cell capacitor is getting larger. To overcome this problem, a voltage synthesis method which is not influenced by the switching frequency has been proposed and discussed.

To reduce the voltage ripple of the cell capacitor, larger capacitance of the cell capacitor is usually used at higher material cost. To lessen this issue, additional 2<sup>nd</sup> order harmonic circulating current injection method is suggested in this thesis.

In addition, the conduction and the switching losses of MMC have been analytically derived. Through the loss analysis, the efficiency of the MMC can be calculated and the switching frequency and the capacitance of the cell capacitor optimized. Moreover, it is identified that the 2<sup>nd</sup> order harmonic circulating current injection does not incur severe additional losses. The 2<sup>nd</sup> order harmonic circulation current injection is found to lead to the reduction of the cell capacitance by 33% compared to the conventional method with efficiency degradation of 0.05 %.

To validate the effectiveness of the proposed methods, the 400 MVA MMC system at

400kV HVDC link consisted with 220 cells/arm has been simulated. For the experimental proof, a reduced scale version of MMC consisted with 6 cell/arm has been implemented. With the scaled version, the proposed switching frequency reduction method, voltage synthesis method and the 2<sup>nd</sup> order harmonic circulating current injection method have been verified by the experimental results.

Keywords: HVDC, MMC, Modular Multilevel Converter, Switching frequency reduction, Voltage synthesis

Student Number: 2009-30206