



제14회

한국반도체학술대회

The 14th Korean Conference on Semiconductors

2007. 2. 9 (금) 발표논문(下) www.kcs2007.org

롯데호텔 제주

Semiconductor Power 2007

주 관 동부일렉트로닉스
한국반도체산업협회
한국반도체연구조합

주 최 한국물리학회 반도체분과회
한국재료학회
대한전기학회 전기재료연구회
대한전자공학회 반도체재료 및 부품연구회
대한전자공학회 SoC 설계연구회
반도체설계교육센터(IDECS)

후 원 삼성전자, 하이닉스반도체, 한국전자통신연구원, 세메스, ASML KOREA,
한국램리서치, 제우스, 한국베리안, 동진썬미켄, 마그마코리아,
성원에드워드, 실트론, 소디프신소재, 시놉시스코리아,
니콘프레시전코리아, 코미코, 에스이에스, 동우화인켄,
동경일렉트론코리아, 한국에바라, 다우액실리콘, ARM KOREA,
케이던스코리아, 한국멘토, 한국알박, 새솔다이아몬드공업,
케이에스엠컴포넌트, SEZ KOREA, 엑셀리스코리아,
이엔에프테크놀로지, SEMI KOREA, 솔믹스, 노벨러스코리아, 엔에스티

Design of implantable circuit for neural prosthetic devices

신경 보철 장치를 위한 체내 이식용 회로 설계

이중재, 안순관, 송종근, 김성준
서울대학교 전기 컴퓨터공학부

초록

This paper describes a design and implementation of an implantable circuit for neural prosthetic devices. It is recommended that the circuit should provide charge-balanced biphasic current pulses and the function of monitoring impedance of the electrode for safe and effective current stimulation. In our design, the current pulses are provided from binary weighted 8 current sources through switch network. And to implement the recording function we designed the voltage-to-time converter which converts the voltage measured between two electrodes into pulse duration of the output signal. The signal is sent to out-of-body by load modulation through bidirectional coil communication. And we proposed the pulse counting circuit in order to improve the robustness of being immune to the skin depth between two coils. The designed circuit was fabricated in 0.8 μm High Voltage CMOS process. The pulse counting circuit successfully decodes the received signal from the implanted coil in the skin depth of up to 13mm at the data transmission rate of 125kbps with bit error rate of better than 1×10^{-6} . The current can range from 0 to 1.86mA in 7.3uA steps. The chip was capable of providing 8000 pulses/s and sampling electrode voltage from 0.5V to 4.5V.

1. 서론

감각 기능을 상실한 환자들은 전류 자극 장치를 체내에 이식하여, 부족한 신경 기능을 보완함으로써 삶의 질을 향상시킬 수 있다. 청각 기능을 보완하는 인공 와우 장치가 대표적인 예이다. [1] 이러한 체내 이식용 신경 보철 장치는 피부를 통과하는 도선 없이 에너지와 데이터를 전달해야 하는 제약조건을 가진다. 또한 체내에 이식하는 회로인 만큼 안전성에 대한 고려가 필요하다. 특히 회로에서 전달하는 전류 자극이 전하 균형을 이루어야 하는데, 그 이유는 전극과 체액 계면 사이에 누적된 전하로 인해 부가적인 화학반응이 일어나면 세포에 악영향을 미치거나 혹은 금속이 녹아나가고 기포가 발생하는 등의 문제가 생길 수 있기 때문이다. [2] 또한 이식한 전극의 임피던스 특성에 따라 자극에 필요한 전류 파형의 크기나 폭 혹은 사용 전극이 변경될 수 있으므로, 전류 자극 시 전극에 유기되는 전압을 통한 임피던스 관찰이 요구된다. 아울러 일정 용량의 배터리로 장시간 구동되어야 배터리 교체의 불편을 최소화할 수 있으므로 내부 이식체는 가능한 저전력의 간단한 회로가 필요하다.

본 논문에서는 이처럼 피부 밖으로부터 피부를 지나 전달된 에너지와 데이터 신호를 받아 신경 보완 기능을 수행하는 회로의 설계 및 구현에 대해 기술한다. 이 회로는 수신된 신호로부터 자극 및 시스템 구동에 필요한 데이터를 간단한 회로를 통해 읽어내고, 읽은 정보로부터 자극에 필요한 변수들을 추출하여 적합한 자극 전류를 생성하여 전

극으로 안전하게 전달한다. 또한 전류 자극 시의 전압을 검출하여 체외로 전송할 수 있도록 함으로써, 자극에 사용하는 2 개 전극 사이의 임피던스를 계산할 수 있도록 한다.

2.1. 데이터 수신 회로

피부를 통한 무선 에너지 및 데이터 전송을 위해 피부를 사이에 두고 코일을 위치시켜 Inductive Coupling 을 통해 에너지와 데이터를 동시에 전달하는 방법을 사용한다. 이 때, 코일을 통해 2.5MHz 의 신호를 전송하는데, 이 주파수는 인체에 과하게 흡수되지 않으면서 동시에 데이터 전송률을 높일 수 있는 대역에 속한다. 신호 변조 방법으로는 내부회로의 구조를 간단히 하기 위해 ASK (Amplitude Shift Keying) 방식의 PWM (Pulse Width Modulation) 을 사용하였다. [3] 코일을 통해 수신되는 2.5MHz 신호로부터 한편으로는 12V 정도의 전원을 생성함과 동시에 PWM 신호로부터 데이터를 읽어낸다. 코일로부터 전달 되는 신호는 (그림 1 의 a) Schmitt trigger 에서 펄스형태로 바꾸고(그림 1 의 b), 이로부터 이 펄스의 묶음(Train)이 몇 개의 펄스로 이루어져 있는지에 따라 데이터를 구분한다. 그림 1 과 같은 복원 회로는 부가적인 CLK 생성 회로 및 동기 회로가 없이도 안정적인 CLK 을 외부에서 오는 Carrier 신호를 이용해 확보할 수 있어, 작은 면적, 작은 전력 소모로 매우 간단히 구성한다는 장점이 있다. 또한 데이터 복원 시 판단의 기준이 되는 펄스의 개수에 여유를 두어, 환자 피부의 두께에 따라서 코일로부터 오는 신호의 크기가 변하더라도 최고 피부 두께 13mm 까지 Bit Error Rate 10^{-6} 이하로 데이터 수신이 가능하도록 설계하였으며, 측정을 통해 확인하였다. 기존의 Envelop detector 를 이용한 회로가 6mm 정도 수준의 피부 두께에서 사용 가능했던 것과 비교할 때, 2 배 이상 향상시켰다.

2.2. 전류 생성 및 전달 회로

전류 자극은 금속과 체액과의 계면에서 교류로 전달되는데, 이 때 금속과 체액 사이 계면에 발생하는 이중층에 유기되는 전압이 일정 수준이상이 되지 않도록 주의 해야 한다. 이를 위해 전류 펄스의 모양이 대칭을 이루는 것이 권장되고 있다. [2] 균형 잡힌 전류 파형(그림 2b)을 생성하기 위해 그림 2 의 a 와 같은 회로를 이용한다. 채널 전극(그림 2a 의 CH)에서 기준 전극(그림 2a 의 REF)으로 전류가 흐르는 동안에는(그림 2a 의 $\Phi 1$) 스위치 PM1 과 NM2 가 닫히고, 반대로 기준 전극에서 채널 전극으로 전류가 흐르는 동안에는(그림 2a 의 $\Phi 2$) 스위치 PM2 와 NM1 이 닫힌다. 또한 자극을 마친 이후에는 자극 전류로 인해 발생한 전극과 체액 계면 사이의 이중층에 축적된 전하를 해소시켜, 전극 양단의 전압을 0V 로 맞추어 주어 전극과 체액 계면 사이에서 부가적인 화학 반응이 일어나지 않도록 막아주고, 아울러 향후 임피던스 측정 시 부가적인 Offset 전압이 생성되지 않도록 하여, 임피던스 계산을 용이하게 해준다. 전류원은 8Bit DAC 의 형태를 취한다. 측정 결과 DAC 의 레벨당 전류 크기는 7.3uA ($\pm 5\%$) 이며, 최대 1.86mA 자극이 가능하다. DAC 의 최대 INL 은 2LSB (14uA)로 측정되었다.

2.3. 임피던스 측정 회로

체내에 이식한 전극은 수술 전후 혹은 수술한 뒤, 시간이 지남에 따라 그 임피던스 특성이 변할 수 있고, 임피던스의 값에 따라 자극 전류 크기나 자극 방식이 변할 수 있다. 때문에 이식체를 체내에 삽입한 후, 수시로 전극의 임피던스를 측정하여 확인할 필요가 있다. 임피던스 측정을 위해 전류 자극 시 전극 양단에 유기 되는 전압을 검출하고 이의 값을 그림 3 에서 보이는 회로를 통해 펄스의 폭으로 변환하는 회로를 구성하였다. 이 변환된 펄스 신호는 코일의 부하변조 방식(Load modulation)을 통해 체외로 전송된다. [3]

3. 결론

본 논문에서는 신경 보완 장치에 사용될 데이터 수신, 전류 자극, 임피던스 측정 기능을 수행하는 회로의 설계 및 구현 결과에 대해 기술하였다. 코일 사이 피부 두께의 변화에 둔감하게 동작하는 간단하면서도 저전력 회로를 구성하기 위해 Pulse Counting 방법을 이용한 데이터 수신 회로를 제시하였으며, 환자에게 안전하게 전달될 전류 생성 회로와 전극의 상태를 파악하기 위한 임피던스 측정 회로를 구현하였다. 설계한 회로는 0.8 μm High Voltage CMOS process 를 통해 제작되었으며, 제작된 chip 은 측정을 통해 동작이 확인되었다. (표 1)

감사의 글

본 연구는 과학기술부/한국과학재단 우수연구센터육성사업의 지원으로 수행되었음 (R11-2000-075-01001-0)

참고문헌

- [1] B. S. Wilson, C. C. Finley, D. T. Lawson, R. D. Wolford, and M. Zerbi, "Design and evaluation of a continuous interleaved sampling (CIS) processing strategy for multichannel cochlear implants," J Rehabil. Res. Dev., vol. 30, no. 1, pp. 110-116, 1993.
- [2] D. R. Merrill, M. Bikson, J. G. R. Jefferys, "Electrical stimulation of excitable tissue: design of efficacious and safe protocols," J Neuroscience methods, vol 141, pp. 171-198. 2005.
- [3] Z. Tang, B. Smith, J. H. Schild, and P. H. Peckham, "Data transmission from an implantable biotelemetry by load-shift keying using circuit configuration modulator," IEEE Trans. Biomed. Eng., vol. 42, no. 5, pp. 524-528, May 1995.

표 1. 제작한 CHIP 의 특성

Technology	HV CMOS 0.8 μm
Die size	3.5mm X 3.5mm
Carrier frequency	2-6MHz (Typ. 2.5MHz)
Data rate	100-250kbps (Typ. 125kbps)
Maximum pulse rate	6.4-16 Mpps (Typ. 8Mpps)
Number of electrodes	18 (2 Ref. electrodes)
Current amplitude	Max. 1.86mA in 7.3uA step
Power supply range	6~16V
Sampling voltage range	0.5 ~ 4.5V
Current consumption	0.8mA @ (excluding stimulation current)

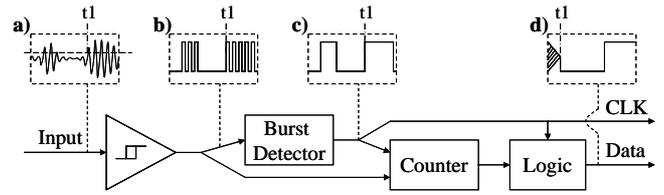


그림 1. 데이터 복원회로 블록다이아그램 및 회로 동작 신호. a) 코일에서 받은 입력. b) Schmitt trigger 출력. c) Burst detector 출력. d) 데이터 출력

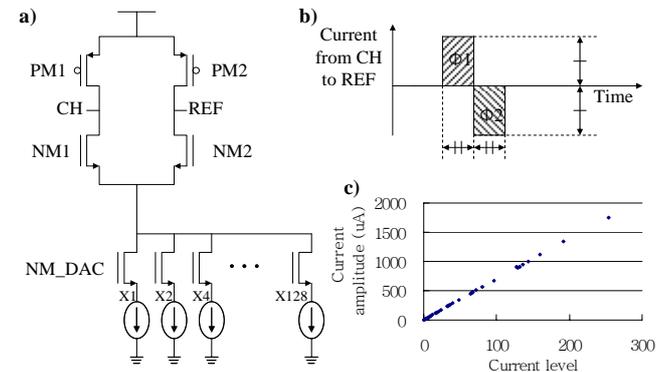


그림 2. a) 전류 생성 및 출력단 회로도. b) 균형 잡힌 전류 자극 파형 예시 c) Level 별 전류 출력 측정 결과

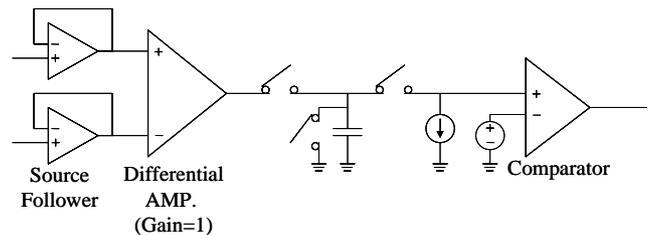


그림 3. 전극 양단의 전위를 Capacitor 에 전달하여 전극 양단 사이의 전압을 충전하고 이를 일정 전류원으로 방전시켜 전압에 비례하는 펄스의 폭을 가진 파형을 출력

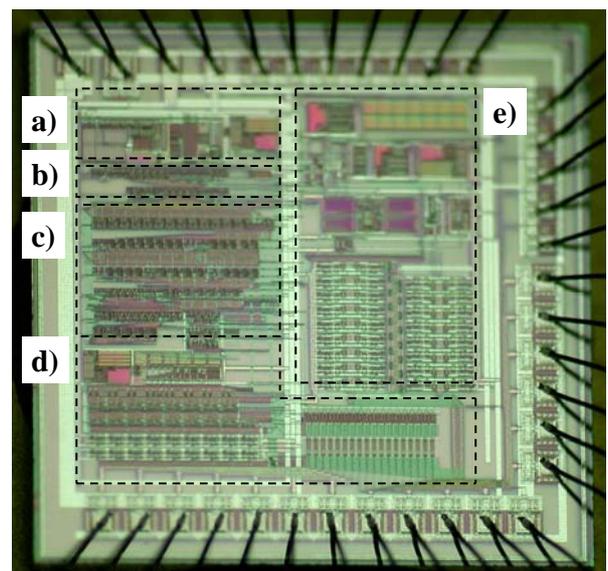


그림 4. 제작된 CHIP die 사진. a) 전원 생성 및 bias 회로 b) 데이터 수신 및 복원 회로 c) Control 회로 d) 전류 생성 및 전달 회로 e) 전압 샘플링 및 변환 회로