

**PERANCANGAN DAN REALISASI
INFORMASI *TIMING* DAN *PAGING*
PADA SINYAL LORAN-C BERBASIS FPGA**

*“Design and Realization Timing and Paging Information of LORAN-C Signal
Based on FPGA”*

TUGAS AKHIR

**Diajukan sebagai salah satu syarat untuk memperoleh gelar
Sarjana Teknik pada jurusan Teknik Elektro
Institut Teknologi Telkom**

Oleh:

EKAS TUTI SEKAR M.

111040083



**INSTITUT TEKNOLOGI
TELKOM**

**JURUSAN TEKNIK ELEKTRO
INSTITUT TEKNOLOGI TELKOM
BANDUNG**

2008

**PERANCANGAN DAN REALISASI
INFORMASI *TIMING* DAN *PAGING*
PADA SINYAL LORAN-C BERBASIS FPGA**

*“Design and Realization Timing and Paging Information of LORAN-C Signal
Based on FPGA”*

TUGAS AKHIR

**Diajukan sebagai salah satu syarat untuk memperoleh gelar
Sarjana Teknik pada jurusan Teknik Elektro
Institut Teknologi Telkom**

Oleh:

EKAS TUTI SEKAR M.

111040083



**INSTITUT TEKNOLOGI
TELKOM**

**JURUSAN TEKNIK ELEKTRO
INSTITUT TEKNOLOGI TELKOM
BANDUNG**

2008