

PERANCANGAN SANDI BCH (15,7) BERBASIS FPGA SPARTAN-3E DAN DELPHI 7

Naek Marganda¹, Bambang Sutopo², Sri Suning Kusuma W²

¹Mahasiswa Jurusan Teknik Elektro dan Teknologi Informasi, FT UGM

²Dosen Jurusan Teknik Elektro dan Teknologi Informasi, FT UGM

Abstract

BCH (Bose, Chaudhuri, Hocquenghem) codes is a channel codes that can be used as an error control coding that works in galois field. BCH codes can correct errors that occur in the process of transmitting data in digital communication system. BCH codes is a channel coding which capable to correcting errors depend on two parameters that are codeword length of n and word information length of k .

In this final project will be designed BCH codes with parameter values $n = 15$ and $k = 7$ which can correct maximum of two errors. The purpose of this research is to design BCH (15,7) encoder system based on VHDL which is implemented in Xilinx Spartan 3E XC3S500E FPGA and to design BCH (15,7) decoder system based on Delphi 7 software. The process of adding an error into codeword is simulated with ATMega8535 microcontroller. Codeword which is already contains two errors, will be transmitted to a personal computer (PC) through ATMega8535 microcontroller and RS-232 serial cable. Furthermore, the BCH (15,7) decoder system based on Delphi 7, will be corrected this codeword.

Implementation of BCH (15,7) encoder using 40 slices or 1% of the total capacity of slices, 46 LUTs or 1% of the total capacity of LUT and 21 IOBs or 9% of total capacity IOB XC3S500E Spartan-3E FPGA. This research shows that this design can work well, any 2 bits error in some position of 15 bits has been corrected.

Keywords: BCH codes, encoder, decoder, ATMega8535 microcontroller, RS-232, Xilinx Spartan 3E XC3S500E FPGA, slices, LUT, IO Block, VHDL

1. Pendahuluan

Komunikasi data merupakan salah satu teknologi yang mempunyai perkembangan paling cepat di akhir abad ke-20 [1]. Kebutuhan akan sistem pengiriman dan penyimpanan data digital yang efisien dan handal semakin meningkat. Hal ini sangat dipengaruhi oleh munculnya jaringan data berskala besar dan berkecepatan tinggi untuk pertukaran, pengolahan dan penyimpanan informasi digital dalam berbagai bidang.

Masalah yang perlu diperhatikan dalam komunikasi data adalah agar bit-bit yang dikirim dapat diterima dengan benar, walaupun mengalami *interferensi* dari derau saat pengiriman yang menyebabkan terjadinya galat. Dalam sistem komunikasi data digital, telah berkembang suatu teknologi yang dapat menanggulangi munculnya galat ini. Teknologi ini adalah teknologi *error control coding* atau sandi pengendali galat [1]. Sandi BCH (Bose, Chaudhuri, Hocquenghem) dan RS (Reed-Solomon) adalah beberapa jenis sandi pengendali galat yang secara luas digunakan pada komunikasi satelit, jaringan komputer, sistem penyimpanan optik dan magnetik.

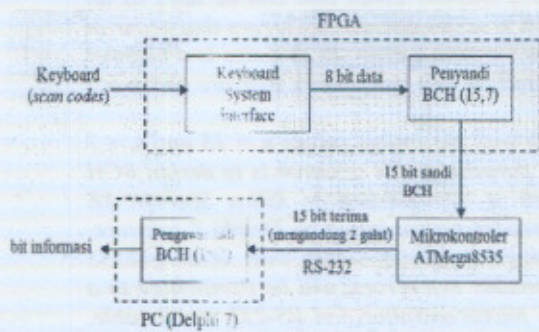
Untuk memahami teknik penyandian dan pengawasandian BCH, dibuatlah suatu model perangkat keras untuk sistem penyandi dan model perangkat lunak untuk sistem pengawasandi, sebagai model pembelajaran sandi BCH (15,7).

Penggunaan FPGA sebagai bentuk perangkat sandi BCH terutama dalam pembuatan model mempunyai beberapa keuntungan yaitu lebih cepatnya waktu pendesainan serta pendesainan ulang lebih mudah karena program FPGA dapat diperbaharui sehingga tidak banyak merubah rancangan sirkuit perangkat keras [1]. Ditambah lagi FPGA memuat gerbang digital yang amat banyak jika dibanding dengan IC gerbang biasa [1].

Delphi merupakan salah satu perangkat pemrograman visual pada sistem operasi Windows. Delphi menggunakan bahasa pemrograman Pascal sebagai bahasa dasar, dengan penambahan obyek-obyek visual ataupun nonvisual untuk pemrograman. Sistem visual Delphi 7 berperan sebagai pengawasandi BCH (15,7). Komputer yang menerima runtun 15 bit dari mikrokontroler secara serial, akan menampilkan runtun terima tersebut didalam

sistem visual Delphi 7. Runtun terima yang diterima oleh komputer ini sudah mengandung dua buah galat. Sistem visual Delphi 7 sebagai sistem pengawasandi BCH (15,7) akan mengoreksi runtun bit yang sudah terkena galat ini, lalu mengembalikannya ke bentuk informasi semula dalam bentuk kata informasi 7 bit dan karakter informasi, yang sesuai dengan tombol PS/2 keyboard yang ditekan.

Blok diagram sistem penyandi dan pengawasandi BCH (15,7) ditunjukkan pada gambar 1.



Gbr. 1 – Diagram blok sistem penyandi dan pengawasandi BCH (15,7)

Operasi-operasi sandi kendali galat, termasuk sandi BCH menggunakan struktur aljabar yang disebut medan berhingga (*finite field*). Medan (*field*) adalah himpunan tak-kosong yang elemennya memungkinkan untuk dilakukan operasi penambahan, pengurangan, perkalian dan pembagian dan hasil operasi tersebut selalu ditemukan dalam himpunannya [3]. Medan berhingga (*finite field*) adalah medan yang mempunyai jumlah elemen berhingga [3].

Spesifikasi dari sandi suatu sandi BCH sering ditulis dalam bentuk BCH(n,k), n merupakan panjang dari sandi BCH secara keseluruhan dan k merupakan panjang data informasi. Nilai n dan k diatur oleh persamaan berikut [3,4]

$$n = 2^m - 1 \quad (1)$$

Dari persamaan (1), untuk nilai $n = 15$ maka diperoleh $m = 4$, m merupakan derajat medan galois yang digunakan untuk $n = 15$. Jadi penyandi BCH(15,7) bekerja pada medan perluasan GF (2^4).

Dalam pembentukan medan perluasan GF(2^m) diperlukan polinomial *irreducible* atau *primitive* $p(x)$ [3,4]. Polinomial $p(x)$ atas GF(2) berderajat m dikatakan *irreducible* jika $p(x)$ tidak dapat dibagi oleh sembarang polinomial atas GF(2) berderajat kurang dari m dan lebih besar dari nol [3]. Tabel 1 merupakan daftar polinomial primitif (*primitive polynomial*) GF(2^m) [3].

Tabel 1 – Polinomial Primitif atas GF(2^m)

| m | $p(x)$ |
|-----|-----------------------------|
| 3 | $x^3 + x + 1$ |
| 4 | $x^4 + x + 1$ |
| 5 | $x^5 + x^2 + 1$ |
| 6 | $x^6 + x + 1$ |
| 7 | $x^7 + x^3 + 1$ |
| 8 | $x^8 + x^4 + x^3 + x^2 + 1$ |

Berdasarkan tabel 1, untuk $m = 5$ diperoleh polinomial primitif sebagai berikut :

$$p(x) = x^5 + x + 1 \quad (2)$$

Pada polinomial primitif ($p(x)$) untuk GF(2^m) diperoleh α sebagai sebuah akar dari $p(x)$, maka $A = \{1, \alpha, \dots, \alpha^{m-1}\}$ adalah polinomial basis untuk GF(2^m) [3]. Sehingga untuk GF(2^4) dengan $p(x) = x^4 + x + 1$, akan diperoleh α sebagai sebuah akar dari $p(x)$ maka $A = \{1, \alpha, \alpha^2, \alpha^3\}$ akan membentuk polinomial basis untuk medan tersebut dan keseluruhan 16 elemen dapat disajikan sebagai

$$a = a_0 + a_1\alpha + a_2\alpha^2 + a_3\alpha^3 \quad (3)$$

dengan $a_i \in GF(2)$.

Tabel 2 menunjukkan elemen medan perluasan GF(2^4) dinyatakan dalam empat bentuk representasi, yakni representasi power, polinomial, tupel dan desimal.

Tabel 2- Elemen medan galois GF(2^4)

| power | polinomial | 4-tupel | desimal |
|---------------|------------------------------------|---------|---------|
| 0 | 0 | 0000 | 0 |
| 1 | 1 | 0001 | 1 |
| α^1 | α | 0010 | 2 |
| α^2 | α^2 | 0100 | 4 |
| α^3 | α^3 | 1000 | 8 |
| α^4 | $\alpha + 1$ | 0011 | 3 |
| α^5 | $\alpha^2 + \alpha$ | 0110 | 6 |
| α^6 | $\alpha^3 + \alpha^2$ | 1100 | 12 |
| α^7 | $\alpha^3 + \alpha + 1$ | 1011 | 11 |
| α^8 | $\alpha^2 + 1$ | 0101 | 5 |
| α^9 | $\alpha^3 + \alpha$ | 1010 | 10 |
| α^{10} | $\alpha^2 + \alpha + 1$ | 0111 | 7 |
| α^{11} | $\alpha^3 + \alpha^2 + \alpha$ | 1110 | 14 |
| α^{12} | $\alpha^3 + \alpha^2 + \alpha + 1$ | 1111 | 15 |
| α^{13} | $\alpha^3 + \alpha^2 + 1$ | 1101 | 13 |
| α^{14} | $\alpha^3 + 1$ | 1001 | 9 |

Apabila diketahui polinomial minimal (*minimal polynomial*) $m_i(x)$ dari α^i dan $c(x) = c_0 + c_1x + c_2x^2 + \dots + c_{n-1}x^{n-1}$ adalah polinomial sandi yang mempunyai koefisien-koefisien dari GF(2), maka $c(x)$ mempunyai $\alpha, \alpha^2, \dots, \alpha^{2^i}$ sebagai akar-akarnya dan $c(x)$ kemudian dapat dibagi oleh polinomial minimal $m_1(x), m_2(x), \dots, m_{2^i}(x)$ yang diperoleh dari $\alpha, \alpha^2, \dots, \alpha^{2^i}$

[3]. Polinomial pembangkit (*generator polynomial* $g(x)$) sandi BCH koreksi-galat- t dengan panjang blok $n = 2^m - 1$ dengan laju k/n adalah polinomial $GF(2)$ berderajat paling kecil. Jadi polinomial pembangkit sandi harus berupa *least common multiple* dari polinomial minimal [3,4]. Jadi,

$$g(x) = \text{LCM} \{m_1(x), m_2(x), \dots, m_{2t}(x)\} \quad (4)$$

2. Metodologi Penelitian

Penelitian dilakukan dalam beberapa tahap yaitu tahap perancangan sistem (*hardware* dan *software*), tahap simulasi, tahap pengujian, dan tahap analisis hasil pengujian. Pada tahap perancangan, dilakukan proses pembuatan algoritma proses penyandian dan pengawasandian BCH (15,7).

Penyandi (*encoder*) BCH (15,7)

Langkah-langkah yang harus dikerjakan sebelum melakukan proses penyandian informasi dalam sandi BCH adalah [3]:

1. Memilih polinomial primitif derajat m dan menyusun medan Galois $GF(2^m)$.
2. Mencari polinomial minimal $m_i(x)$ dari α^i untuk $i = 1, 2, \dots, 2t$.
3. Membuat $g(x) = \text{LCM} \{ m_1(x), m_2(x), \dots, m_{2t}(x) \}$ seperti pada persamaan 2.2
4. Menentukan jumlah bit informasi dalam kata sandi k

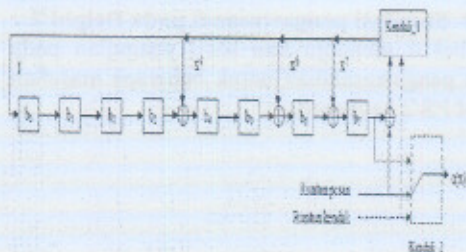
Untuk sandi BCH (15,7) banyaknya galat yang dapat dikoreksi adalah $t = 2$, sehingga akan dapat dibentuk polinomial minimal sampai $m_4(x)$. Karena pada $GF(2^4)$, elemen medan α^2 dan α^4 merupakan konjugat dari α , maka $m_1(x) = m_2(x) = m_4(x)$, sehingga diperoleh :

$$g(x) = \text{LCM} \{m_1(x), m_2(x), m_3(x), m_4(x)\}$$

$$g(x) = m_1(x) \cdot m_3(x)$$

$$g(x) = x^8 + x^7 + x^6 + x^4 + 1$$

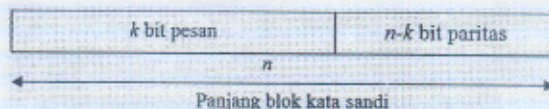
Untuk menentukan representasi *hardware* dari penyandi BCH (15,7) diperoleh dari polinomial generator $g(x)$. Nilai-nilai koefisien dari polinomial generator $g(x)$ ini dijadikan sebagai koefisien umpan balik pada pengali digital yang berfungsi sebagai penyandi untuk sandi BCH. Diagram kotak untuk penyandi BCH(15,7) bisa dilihat pada gambar 2.



Gbr. 2 – Rangkaian digital penyandi BCH (15,7)

Pembangkitan sandi secara sistematis, seperti terlihat pada gambar 3 menggunakan langkah-langkah sebagai berikut [3]:

1. Mengalikan kata pesan $u(x)$ dengan x^{n-k} .
2. Mendapatkan sisa pembagian $b(x)$ dari hasil pembagian $x^{n-k} * u(x)$ dengan polinomial pembangkit sandi $g(x)$.
3. Mengkombinasikan $x^{n-k} * u(x)$ dan $b(x)$ untuk mendapatkan polinomial sandi $c(x) = x^{n-k} * u(x) + b(x)$.



Gbr. 3 – Format blok kata sandi sistematis

Penyandi BCH (15,7) diimplementasikan ke FPGA dengan menggunakan bahasa pemrograman VHDL dengan menggunakan perangkat lunak Xilinx ISE 9.2i. Perancangan kode VHDL didasarkan oleh rangkaian digital penyandi pada gambar 2. FPGA akan mengolah masukan 8 bit yang merupakan *scan codes* dari tombol PS/2 Keyboard yang ditekan [5]. Masukan 8 bit ini akan diolah menjadi 15 bit kata sandi.

Pengawasandi (*decoder*) BCH (15,7)

Komputer, dalam hal ini sistem visual Delphi 7, akan berperan sebagai sistem pengawasandi BCH (15,7). Komputer akan menerima runtun 15 bit dari mikrokontroler, yang dikirimkan secara serial per 8 bit oleh mikrokontroler melalui kabel RS-232. Runtun bit data yang dikirimkan oleh mikrokontroler ke komputer sudah mengandung dua galat, sehingga komputer akan menerima runtun bit terima yang sudah terkena galat. Selanjutnya oleh sistem pengawasandi BCH (15,7) berbasis Delphi 7, runtun bit terima ini akan dikoreksi agar menjadi runtun bit sandi yang sebenarnya, lalu mengembalikannya ke bentuk informasi semula dalam bentuk kata informasi 7 bit dan karakter informasi, yang sesuai dengan tombol PS/2 keyboard yang ditekan.

Dalam proses pengawasandian, ada tiga tahapan yang harus dilakukan yakni, perhitungan sindrom, penentuan polinomial lokasi galat dari komponen sindrom (algoritma langsung), dan penentuan lokasi galat dengan mencari akar polinomial lokasi galat (algoritma *Chien's search*) [2,3]. Pada proses perancangan ini, tahapan-tahapan pengawasandian tersebut akan diimplementasikan menggunakan perangkat lunak Delphi 7. Tampilan program visual Delphi 7 untuk proses pengawasandian BCH (15,7) ditunjukkan pada gambar 4.

Tabel 4- Uji simulasi pengawasandi BCH (15,7)

| Kata sandi | Kata sandi terkena galat | Sindrom | Pol. lokasi galat | Akar pol. lokasi galat |
|-----------------------------------|--------------------------|---------------------------------------------------------------------------------------|------------------------------------------------------------------|-----------------------------------------|
| 0011100 11000001 (tombol A) | 0011101 11000000 | $s_1 = \alpha^2$ $s_2 = \alpha^4$ $s_3 = \alpha^7$ $s_4 = \alpha^8$ | $\sigma_0 = 1$ $\sigma_1 = \alpha^2$ $\sigma_2 = \alpha^8$ | $x_1 = \alpha^7$ $x_2 = \alpha^{15}$ |
| 1001010 10000110 (tombol ?) | 1001011 10000111 | $s_1 = \alpha^2$ $s_2 = \alpha^4$ $s_3 = \alpha^7$ $s_4 = \alpha^8$ | $\sigma_0 = 1$ $\sigma_1 = \alpha^2$ $\sigma_2 = \alpha^8$ | $x_1 = \alpha^7$ $x_2 = \alpha^{15}$ |
| 0010110 10101111 (tombol A) | 0001101 11000000 | $s_1 = \alpha^7$ $s_2 = \alpha^{14}$ $s_3 = \alpha^{10}$ $s_4 = \alpha^{13}$ | $\sigma_0 = 1$ $\sigma_1 = \alpha^7$ $\sigma_2 = 1$ | $x_1 = \alpha^1$ $x_2 = \alpha^{14}$ |

Dari tiga percobaan ini diperoleh bahwa, apabila lokasi galat berada pada posisi yang sama, meskipun dengan runtun bit terima yang berbeda, maka akan diperoleh komponen sindrom, polinomial lokasi galat dan akar polinomial lokasi galat yang sama. Dari percobaan ketiga terlihat bahwa untuk galat lebih besar dari 2, sistem pengawasandi BCH (15,7) tidak dapat mengoreksi runtun bit terima dengan baik.

Analisis hasil simulasi, dilakukan dengan membandingkan hasil tersebut dengan hasil perhitungan matematis algoritma penyandian dan pengawasandian BCH (15,7). Pada bagian ini, akan dianalisis proses penyandian dan pengawasandian BCH(15,7) untuk masukan tombol A.

Masukan

Tombol : A

Scan codes: 00011100 → kata pesan : 0011100

Proses penyandian

- Bit yang diolah : 0-0-1-1-1-0-0
 ↳ bit yang diolah terlebih dahulu

$$u(x) = x^4 + x^3 + x^2$$

$$x^{n-k} \cdot u(x) = x^8 (x^4 + x^3 + x^2)$$

$$= x^{12} + x^{11} + x^{10}$$

- Menghitung bit paritas b(x)
 Bit paritas diperoleh dari sisa hasil bagi $x^{n-k} u(x) / g(x)$, $g(x)$ merupakan polinomial generator untuk penyandi BCH (15,7),

$$\frac{x^8 + x^7 + x^6 + x^4 + \sqrt{x^{12} + x^{11} + x^{10}}}{x^4 + 1} =$$

$$\frac{\frac{x^{12} + x^{11} + x^{10} + x^8 + x^4}{x^8 + x^4}}{\frac{x^8 + x^7 + x^6 + x^4 + 1}{x^7 + x^6 + 1}} \rightarrow \text{sisa hasil}$$

bagi

Dalam representasi polinomial diperoleh bit paritas $b(x) = x^7 + x^6 + 1$, dalam representasi biner dinyatakan dengan 11000001

- Menghitung kata sandi c(x)

$$c(x) = x^{n-k} \cdot u(x) + b(x)$$

$$c(x) = x^{12} + x^{11} + x^{10} + x^7 + x^6 + 1$$

Representasi biner dari bentuk polinomial kata sandi diatas adalah 0011100 11000001

Proses pengawasandian

Kata sandi : 0011100 11000001

Kata terima : 1011100 11000000

a) Perhitungan nilai sindrom

- Kata terima : 1011100 11000000
 $\rightarrow r(x) = x^{14} + x^{12} + x^{11} + x^{10} + x^7 + x^6$
- Mencari sindrom s_1, s_2 dan s_4
 Diperoleh dari sisa hasil bagi pembagian $r(x)$ dengan $m_1(x)$. Dari sisa hasil bagi diperoleh : $\gamma_{m_1}(x) = \gamma_{m_2}(x) = \gamma_{m_4}(x) = x^3$, sehingga

$$s_1 = \gamma_{m_1}(\alpha) = \alpha^3$$

$$s_2 = \gamma_{m_2}(\alpha^2) = \alpha^6$$

$$s_4 = \gamma_{m_4}(\alpha^4) = \alpha^{12}$$

- Mencari sindrom s_3
 Diperoleh dari sisa hasil bagi pembagian $r(x)$ dengan $m_3(x)$. Dari sisa hasil bagi diperoleh : $\gamma_{m_3}(x) = x^3 + x^2 + x$, sehingga

$$s_3 = \gamma_{m_3}(\alpha^3) = \alpha^9 + \alpha^6 + \alpha^3$$

$$= (\alpha^3 + \alpha) + (\alpha^3 + \alpha^2) + \alpha^3$$

$$= \alpha^3 + \alpha^2 + \alpha = \alpha^{11}$$

b) Perhitungan polinomial lokasi galat $\sigma(x)$

- Dengan algoritma langsung, $\sigma(x)$ akan menjadi

$$\sigma(x) = 1 + s_1 x + [s_1^2 + (s_3 / s_1)] x^2$$

$$s_1 \neq 0, s_3 \neq s_1^3$$
- Sehingga diperoleh

$$\sigma_0 = 1$$

$$\sigma_1 = s_1 = \alpha^3$$

$$\sigma_2 = s_1^2 + (s_3 / s_1) = \alpha^6 + \alpha^8$$

$$= (\alpha^3 + \alpha^2) + (\alpha^2 + 1)$$

$$= (\alpha^3 + 1) = \alpha^{14}$$

$$\sigma(x) = 1 + \alpha^3 x + \alpha^{14} x^2$$

c) Perhitungan akar polinomial lokasi galat

Perhitungan akar polinomial lokasi galat dilakukan dengan algoritma Chien's search dengan bantuan tabel 5.

Tabel 5- Tabel Chien's search

| i | d_0 | $d_1 = \alpha^i(\alpha^i)$ | $d_2 = \alpha^{2i}(\alpha^i)^2$ | $\sigma(\alpha^i) = d_0 + d_1 + d_2$ |
|----|-------|----------------------------|---------------------------------|------------------------------------------------------------|
| 1 | 1 | α^1 | α | $1 + (\alpha + 1) + \alpha = 0$ |
| 2 | 1 | α^2 | α^2 | $1 + (\alpha^2 + \alpha) + \alpha^2$ |
| 3 | 1 | α^4 | α^2 | $1 + (\alpha^2 + \alpha^2) + (\alpha^2 + \alpha)$ |
| 4 | 1 | α^7 | α^2 | $1 + (\alpha^2 + \alpha + 1) + (\alpha^2 + \alpha + 1)$ |
| 5 | 1 | α^8 | α^9 | $1 + (\alpha^3 + 1) + (\alpha^3 + \alpha)$ |
| 6 | 1 | α^9 | α^{11} | $1 + (\alpha^3 + \alpha) + (\alpha^2 + \alpha^2 + \alpha)$ |
| 7 | 1 | α^{10} | α^{13} | $1 + (\alpha^2 + \alpha + 1) + (\alpha^3 + \alpha^2 + 1)$ |
| 8 | 1 | α^{11} | 1 | $1 + (\alpha^3 + \alpha^2 + \alpha) + 1$ |
| 9 | 1 | α^{12} | α^2 | $1 + (\alpha^2 + \alpha^2 + \alpha + 1) + \alpha^2$ |
| 10 | 1 | α^{13} | α^4 | $1 + (\alpha^3 + \alpha^2 + 1) + (\alpha + 1)$ |
| 11 | 1 | α^{14} | α^6 | $1 + (\alpha^2 + 1) + (\alpha^2 + \alpha^2)$ |
| 12 | 1 | 1 | α^2 | $1 + 1 + (\alpha^2 + 1)$ |
| 13 | 1 | α | α^{16} | $1 + \alpha + (\alpha^2 + \alpha + 1)$ |
| 14 | 1 | α^3 | α^{17} | $1 + \alpha^3 + (\alpha^3 + \alpha^2 + \alpha + 1)$ |
| 15 | 1 | α^5 | α^{14} | $1 + \alpha^2 + (\alpha^3 + 1) = 0$ |

Dari tabel 5 terlihat bahwa nilai $\sigma(x)$ bernilai nol pada saat $x=\alpha$ dan $x=\alpha^{15}$ ($i=1$ dan $i=15$), sehingga diperoleh lokasi galat berada pada bit ke-1 dan ke-5.

4. Kesimpulan

Berdasarkan pengujian dan pembahasan simulasi sistem maka dapat diambil beberapa kesimpulan sebagai berikut:

1. Implementasi penyandi BCH (15,7) menggunakan 40 slices atau 1% dari total kapasitas slices , 46 LUT atau 1% dari

kapasitas total LUT, 21 IOB atau 9% dari kapasitas total IOB, dan 2 GCLKs atau 8% dari kapasitas total GCLKs FPGA Spartan-3E XC3S500E.

2. Sistem pengawasandi BCH(15,7) dapat berjalan dengan baik mengoreksi runtun bit terima yang sudah terkena galat, apabila jumlah galat maksimal sebanyak dua.

5. Referensi

- [1] Anggorojati.C, 2005, *Sistem Penyandi dan Pengawasandi Reed Solomon (31, 25) Berbasis FPGA*, Skripsi S-1, Teknik Elektro Universitas Gadjah Mada.
- [2] Dedeo,Y., 2003, *Simulasi Sandi BCH Berbasis BMA Iterasi Cepat Dengan Masukan Kode ASCII*, Skripsi S-1, Teknik Elektro Universitas Gadjah Mada.
- [3] Kusumawardani, S.S., 2001, *Implementasi Sandi BCH (15,5) Dengan FPGA XC4013*, Tesis S-2, Program Pasca Sarjana Teknik Elektro Universitas Gadjah Mada.
- [4] Rorabaugh, C. B., 1996, *Error Coding Cookbook: Practical C/C++ Routines and Recipes for Error Detection and Correction*, McGraw-Hill Companies, New York.
- [5] Xilinx. *Spartan-3E Starter Kit Board User Guide*.