



EDSON CAMILO

**PROPOSTAS DE DESIGN DE LAYOUT DA PCI PARA REDUÇÃO DE CURTO  
CIRCUITO DE SOLDADA A ONDA, PARA PROCESSO DE MONTAGEM DE PLACA  
ELETRÔNICA**

***PCB LAYOUT DESIGN TECHNIQUES FOR SHORTCIRCUIT (BRIDGING) REDUCTION  
DUE TO WAVE SOLDERING IN ELECTRONIC BOARD ASSEMBLY***

**CAMPINAS  
2015**





**UNIVERSIDADE ESTADUAL DE CAMPINAS  
FACULDADE DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO**

**EDSON CAMILO**

**PROPOSTAS DE DESIGN DE LAYOUT DA PCI PARA REDUÇÃO DE CURTO  
CIRCUITO DE SOLDA A ONDA, PARA PROCESSO DE MONTAGEM DE PLACA  
ELETRÔNICA**

**Orientador: Prof. Dr. Yuzo Iano**

***PCB LAYOUT DESIGN TECHNIQUES FOR SHORTCIRCUIT (BRIDGING) REDUCTION  
DUE TO WAVE SOLDERING IN ELECTRONIC BOARD ASSEMBLY***

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Faculdade de Engenharia Elétrica e de Computação da Universidade Estadual de Campinas para obtenção do título de Mestre em Engenharia Elétrica, na área de Telecomunicações e Telemática.

*Master's dissertation presented to the Electrical Engineering Postgraduate Program of the School of Engineering Electrical of the University of Campinas to obtain the M.Sc degree in Electrical Engineering, in the field of Telecommunications and Telematics.*

ESTE EXEMPLAR CORRESPONDE À VERSÃO FINAL DA DISSERTAÇÃO  
DEFENDIDA PELO ALUNO EDSON CAMILO  
E ORIENTADO PELO PROF. DR. YUZO IANO

Assinatura do Orientador

---

**CAMPINAS  
2015**

Ficha catalográfica  
Universidade Estadual de Campinas  
Biblioteca da Área de Engenharia e Arquitetura  
Elizangela Aparecida dos Santos Souza - CRB 8/8098

C146p Camilo, Edson, 1959-  
Propostas de design de layout da PCI para redução de curto circuito de solda a onda, para processo de montagem de placa eletrônica / Edson Camilo. – Campinas, SP : [s.n.], 2015.

Orientador: Yuzo Iano.  
Dissertação (mestrado) – Universidade Estadual de Campinas, Faculdade de Engenharia Elétrica e de Computação.

1. PCB. 2. Circuito impresso. 3. Layout. 4. Solda e soldagem. I. Iano, Yuzo, 1950-. II. Universidade Estadual de Campinas. Faculdade de Engenharia Elétrica e de Computação. III. Título.

**Informações para Biblioteca Digital**

**Título em outro idioma:** PCB layout design techniques for shortcircuit (bridging) reduction due to wave soldering in electronic board assembly

**Palavras-chave em inglês:**

PCB

Printed circuit

Layout

Soldering

**Área de concentração:** Telecomunicações e Telemática

**Titulação:** Mestre em Engenharia Elétrica

**Banca examinadora:**

Yuzo Iano [Orientador]

Roger Fredy Larico Chavez

Cristiano Akamine

**Data de defesa:** 29-05-2015

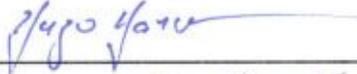
**Programa de Pós-Graduação:** Engenharia Elétrica

## COMISSÃO JULGADORA - TESE DE MESTRADO

**Candidato:** Edson Camilo

**Data da Defesa:** 29 de maio de 2015

**Título da Tese:** "Propostas de Design de Layout da PCI para Redução de Curto Circuito de Solda a Onda, para Processo de Montagem de Placa Eletrônica"

Prof. Dr. Yuzo Iano (Presidente): \_\_\_\_\_ 

Prof. Dr. Roger Fredy Larico Chavez: \_\_\_\_\_ 

Prof. Dr. Cristiano Akamine: \_\_\_\_\_ 



## RESUMO

Este trabalho de Mestrado tem como objetivo contribuir para a área de placa de circuito impresso no que se refere ao projeto de layout focado não só em satisfazer as conexões das trilhas, mas nas regras de projeto com foco na redução de curto circuito de solda para o processo de solda por onda. Projetos de PCB (*Printed Circuit Board*) ou PCI (Placa de Circuito Impresso) envolvem uma série de conhecimentos no que se refere ao entendimento das funcionalidades dos circuitos e para tanto é importante que se faça o correto posicionamento dos componentes em grupos de circuitos pela funcionalidade. Além disso, é importante que se conheça as regras de capacidade de corrente, de distâncias de isolamento em função das tensões aplicadas, características de impedância, áreas de restrição mecânica entre outras. O que será visto neste trabalho está focado na aplicação de conceitos e considerações ligadas ao processo de montagem da placa eletrônica por solda a onda. Muitos dos defeitos que ocorrem num processo de montagem da PCB são atribuídos ao processo de montagem da PCB como, por exemplo, a temperatura da solda, o tempo de solda, quantidade de fluxo aplicado na placa, altura da onda de solda, etc. Recomendações sobre posicionamento de componentes PTH (*Pin Through Hole*) e SMD (*Surface Mounting Device*) em relação ao sentido em que a PCB entra em direção à solda a onda, recursos de aplicação de serigrafia, tipos de laminados, de formato das ilhas de solda, adição de técnica de ladrão de solda e as recomendações da IPC (*Institute for Interconnecting and Packaging Electronic Circuits*) serão descritos neste trabalho. O correto entendimento dos defeitos que ocorrem durante o processo de montagem da PCB reflete na constante melhoria e aperfeiçoamento do projeto do *layout* da placa, que por sua vez resulta num processo de montagem de placa com menos ocorrência de defeitos de fabricação e conseqüentemente melhor qualidade do produto. Menos retrabalho nas PCBs significa menos custo de produção que reflete em maior lucro para as empresas. As propostas apresentadas neste trabalho são fruto de resultados práticos vivenciados na indústria e de pesquisa em literatura dos assuntos relacionados a defeitos em PCB e processos de solda por onda. O conjunto destas recomendações e seus resultados estão aqui descritos e ilustrados para servirem de referência aos futuros pesquisadores e leitores.

**Palavras-chave:** PCB, circuito impresso, layout, solda e soldagem.



## ***ABSTRACT***

This work aims to contribute to the area of the printed circuit board in regard to layout design focused not only on satisfying the connections of the tracks but the design rules focused on reducing short circuit solder for wave solder process. PCB (Printed Circuit Board) projects involve a lot of knowledge when it comes to understanding the features of each circuit, and it is important to position correctly the components into groups of circuits depending on their characteristics. In addition, it is vital to know the rules of current capacity, isolation distances depending on the applied voltage, impedance characteristics, and areas of mechanical restrictions among others. What will be seen in this work is focused on the application of concepts and considerations involved in the process of electronic board mounting by solder wave. Many of the defects which occur during the assembly are assigned to the PCB assembly process faults such as the temperature of the solder; welding time; amount of flux applied to the board; solder wave height; etc. Recommendations on positioning PTH(Pin Through Hole)components and SMD(Surface-Mount Device)relative to the direction in which the PCB goes towards the wave solder, screen printing application features, format type of solder lands, techniques of solder thief and the IPC (Institute for Interconnecting and Packaging Electronic Circuits) recommendations will be described on this work. The correct understanding of the defects that occur during the assembly process of the PCB reflects on constant improvement and refinement of the board layout design, which in turn results in a process of mounting plate with fewer occurrences of defects in workmanship and consequently better quality product. Less rework means less PCBs in production cost which reflects in higher profits for companies. The proposals presented in this paper are the result of practical results experienced in industry and research literature on the subjects related to defects in PCB and wave solder processes. All these recommendations and their results are described and illustrated to better serve as reference for future researchers and readers.

***Keywords:*** PCB, printed board circuit, layout, soldering.



## PUBLICAÇÕES DO AUTOR

### *Trabalho publicado pelo autor:*

- Utilização de Modelo 3D da Placa de Circuito Impresso no Desenvolvimento do Produto. Revista Ciência e Tecnologia, v11,n.18,ano 2008.

### *Trabalhos apresentado pelo autor em Seminários & Congressos:*

- Layout de placas eletrônicas e os desafios relacionados a integridade de sinais, roteamento dos sinais e de fabricação ( mini curso).  
V Simpósio de Processamento de Sinais, UNICAMP, 15/09/2014.
- Projeto de placas de circuito impresso ( mini curso).  
Congresso de Iniciação Científica do INATEL, 05/05/2014.
- Noções gerais sobre projeto de placa de circuito impresso e considerações para a indústria (palestra).  
Instituto federal de educação,ciência e tecnologia de São Paulo; Campus Bragança Paulista, 10/03/2014.
- Proteção de PCI contra adversidade do ambiente.  
Embedded System Conference Brazil, 27-28/08/2013.
- Estratégias para roteamento de placa de circuito impresso.  
Embedded System Conference Brazil,27-27/07/2012.
- Estratégias de layout para EMC/EMI em PCB de circuitos analógicos(mini curso)  
Seminário Técnico"EMC & Antenas", INPE (Instituto Nacional de Pesquisas Espaciais),20 e 21/03/2012.
- Projetos de PCI ( mini curso)  
V Semana de Engenharia Elétrica, UEL,5 a 9 /09/2011.
- Projeto de placa de circuito impresso (curso 12 horas)  
Instituto Nacional de Pesquisas Espaciais (INPE),8 e9/04/2010.
- Projeto de placa de circuito impresso,materiais,normas, processos de fabricação e montagem envolvidos(mini curso).  
28ª Semana da Engenharia Elétrica UNESP, Campus IlhaSolteira,24/08/2009.

- Layout de placas eletrônicas e os desafios do atendimento as normas EMC/EMI.  
Seminário de Certificação de Produtos na Área de Compatibilidade Eletromagnética, Rede Metrológica (RS), 18/11/2008.
- Projeto de circuito impresso com foco na fabricação e montagem da PCI (mini curso).  
3º Semana de Engenharia Elétrica - Ramo estudantil IEEE UFBA, 22 e 23/07/2008.
- Modelamento 3D de placa eletrônica no processo de desenvolvimento do produto.  
I Simpósio e Feira IMAPS & ABRACI, IX Simpósio IMAPS Brasil e V Simpósio ABRACI, 4 a 6/10/2006.

## SUMÁRIO

<b>1 INTRODUÇÃO .....</b>	<b>1</b>
1.1 OBJETIVOS E CONTRIBUIÇÕES .....	4
1.2 ESTRUTURA DA DISSERTAÇÃO .....	5
<b>2 FUNDAMENTOS TEORICOS SOBRE PROCESSOS DE SOLDA .....</b>	<b>7</b>
2.1 HISTÓRICO SOBRE PROCESSOS DE SOLDA EM PLACAS ELETRÔNICAS .....	7
2.2 TIPOS DE LAMINADOS.....	16
2.3 PROCESSOS DE MONTAGEM E SOLDA DE PLACAS ELETRÔNICAS .....	17
<b>2.3.1 Processos de montagem de componentes eletrônicos .....</b>	<b>18</b>
2.3.1.1 Componentes PTH ( <i>Pin Through Hole</i> ).....	20
2.3.1.2 Componentes SMD ( <i>Surface Mounting Device</i> ) .....	20
<b>2.3.2 Processo automático de montagem para componentes PTH.....</b>	<b>21</b>
<b>2.3.3 Processo automático de montagem para componentes SMD .....</b>	<b>22</b>
<b>2.3.4 Processo manual de montagem de componentes PTH .....</b>	<b>23</b>
<b>2.3.5 Processo manual de montagem de componentes SMD.....</b>	<b>24</b>
2.4 PROCESSOS DE SOLDA EM PLACAS ELETRÔNICAS. ....	25
<b>2.4.1 Processo de solda por refusão (<i>reflow</i>).....</b>	<b>27</b>
<b>2.4.2 Processo de solda por onda .....</b>	<b>31</b>
2.4.2.1 Solda por onda em componentes SMD .....	33
2.4.2.2 Solda por onda em componentes PTH .....	35
2.4.2.3 Junção de solda no processo de solda por onda.....	36
2.5 PRINCIPAIS LIGAS DE SOLDAS UTILIZADAS NA MONTAGEM DA PLACA DE CIRCUITO IMPRESSO. ....	37
<b>3 PROPOSTAS DE RECURSOS PARA REDUÇÃO DE CURTO CIRCUITO NO PROCESSO DE SOLDA POR ONDA. ....</b>	<b>41</b>
3.1 RECURSO LADRÃO DE SOLDA .....	42
3.2 PROPOSTAS PARA COMPONENTES PTH .....	45
3.3 RECOMENDAÇÕES PARA COMPONENTES PTH POSICIONADOS ATRAVÉS DE INSERSORA AUTOMÁTICA. ....	50
3.4 RECOMENDAÇÕES PARA COMPONENTES PTH DISCRETOS ISOLADOS. ....	52
3.5 PROPOSTAS PARA COMPONENTES SMD .....	53

3.6 ESTIMATIVA DE CUSTOS DE RETRABALHOS DE SOLDA.....	56
3.7 METODOLOGIA ADOTADA TESTES DE AVALIAÇÃO DAS PROPOSTAS.....	59
<b>3.7.1 Condições de ensaio.....</b>	<b>60</b>
<b>4 RESULTADOS.....</b>	<b>71</b>
4.1 TESTES COM CONECTORES TIPO PTH DE CARREIRA DUPLA.....	71
4.2 TESTES COM COMPONENTES DISCRETOS TIPO RESISTORES PTH.....	80
4.3 TESTES COM COMPONENTES DISCRETOS TIPO CIRCUITOS INTEGRADOS COM ENCAPSULAMENTO TIPO SMD SOIC .....	82
4.4 TESTES COM COMPONENTES DISCRETOS CIRCUITOS INTEGRADOS COM ENCAPSULAMENTO TIPO SMD QFP .....	84
4.5 TESTES COM COMPONENTES DISCRETOS TIPO RESISTORES COM ENCAPSULAMENTO SMD DISCRETOS.....	86
<b>5 CONCLUSÕES .....</b>	<b>91</b>
5.1 TRABALHOS FUTUROS .....	91
<b>REFERÊNCIAS .....</b>	<b>93</b>

*A meus pais que se dedicaram tanto a minha educação e formação profissional abdicando da própria e a minha família e colegas da Whirlpool que sempre me cobraram, apoiaram e incentivaram.*



## AGRADECIMENTOS

Ao meu orientador, Prof. Yuzo Iano sou grato pela orientação, conselhos e compreensão.

Ao Prof. Rangel pelo suporte me ajudando nas correções e conselhos.

Aos colegas Higa, Hermes, Ricardo, Roger, Cibele e Julio que também sempre me suportaram.

Aos integrantes dos grupos de pesquisa formados durante a minha vida acadêmica dentro e fora do Laboratório de Comunicações Visuais (LCV).

Meus agradecimentos às agências financiadoras do grupo de pesquisa do LCV como Capes (Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - "Coordination for the Improvement of Higher Level Personnel"), CNPq (Conselho Nacional de Desenvolvimento Científico e Tecnológico - "National Counsel of Technological and Scientific Development"), FAPESP (Fundação de Amparo à Pesquisa do Estado de São Paulo - "Sao Paulo State Research Foundation"), FAEPEX/UNIACMP (Fundo de Apoio ao Ensino, à Pesquisa e Extensão - "Fund for the Support of Teaching, Research and Extension"), RNP/CTIC (Rede Nacional de Pesquisas/Programa Centro de Pesquisa e Desenvolvimento em Tecnologias Digitais para Informação e Comunicação - "National Research Network/The Program Research and Development Center in Digital Technologies for Information and Communication").



## LISTA DE FIGURAS

<b>Figura 1.1</b> – Processos mais utilizados para solda de componentes eletrônicos. ....	3
<b>Figura 2.1</b> – Montagem de uma TV a válvula utilizando-se das montagens aéreas e suportes de baquelite .....	8
<b>Figura 2.2</b> – Radio usado durante II Guerra Mundial pelos militares . ....	9
<b>Figura 2.3</b> – Rádio portátil Motorola AM-FM Home Radio .....	10
<b>Figura 2.4</b> – Exemplos de utilização de placas de face simples .....	11
<b>Figura 2.5</b> – Solda por onda. ....	12
<b>Figura 2.6</b> – Exemplos de utilização de placas dupla face.....	13
<b>Figura 2.7</b> – Estrutura de uma placa multicamada. ....	13
<b>Figura 2.8</b> – Componente SMD x PTH multicamada.....	14
<b>Figura 2.9</b> – Sistemas de Solda.....	15
<b>Figura 2.10</b> – Componentes PTH radiais .....	19
<b>Figura 2.11</b> – Componentes PHT axiais .....	19
<b>Figura 2.12</b> – Exemplos de componentes SMD diversos. ....	21
<b>Figura 2.13</b> – Montagem automática de componente PTH axial. ....	22
<b>Figura 2.14</b> – Montagem automática de componente PTH radial .....	22
<b>Figura 2.15</b> – Montagem Automática de componente QFP.....	23
<b>Figura 2.16</b> – Montagem manual de um componente eletrônico. ....	24
<b>Figura 2.17</b> – Montagem manual de PCB com componentes SMD.....	25
<b>Figura 2.18</b> – Pasta de solda sobre os <i>pads</i> de solda de componente SMD.....	27
<b>Figura 2.19</b> – Etapas da solda por refusão em componente SMD.....	28
<b>Figura 2.20</b> – Processo de solda por refusão. ....	29
<b>Figura 2.21</b> – Gráfico de temperatura para processo de solda por refusão. ....	30
<b>Figura 2.22</b> – Componentes SMD soldados por refusão. ....	30
<b>Figura 2.23</b> – Solda onda.....	32
<b>Figura 2.24</b> – Gráfico de temperatura para solda a onda <i>lead-free</i> . ....	32
<b>Figura 2.25</b> – Solda por onda em componente SMD.....	35
<b>Figura 2.26</b> – Etapas de solda por onda em componente PTH.....	36
<b>Figura 2.27</b> – Junção de solda em componente PTH.....	36

<b>Figura 2.28</b> – Aspecto de uma junção de solda por onda em componente SMD .....	37
<b>Figura 3.1</b> – Exemplos de ladrão de solda. ....	43
<b>Figura 3.2</b> – Ladrão de solda referenciado na patente US4835345.....	43
<b>Figura 3.3</b> – Ladrão de solda referenciado na patente US4891472.....	44
<b>Figura 3.4</b> – Ladrão de solda referenciado na patente US6292372.....	45
<b>Figura 3.5</b> – Posicionamento de componentes PTH. ....	46
<b>Figura 3.6</b> – Exemplos de ladrão de solda. ....	47
<b>Figura 3.7</b> – Serigrafia entre ilhas de solda. ....	48
<b>Figura 3.8</b> – Deslocamento de componentes para evitar curto de circuito de solda.....	48
<b>Figura 3.9</b> – Deslocamento das ilhas de solda.....	49
<b>Figura 3.10</b> – Alteração no formato e ângulo das ilhas de solda como recurso de CAD .....	49
<b>Figura 3.11</b> – Proposta de ladrão de solda para encapsulamento DIP. ....	50
<b>Figura 3.12</b> – Pré-formatação dos terminais de componentes PTH. ....	50
<b>Figura 3.13</b> – Componente PTH pré-formatado com dobra e corte automático apresentando risco de curto circuito. ....	51
<b>Figura 3.14</b> – Componente PTH pré-formatado com dobra e corte automático com método proposto. ....	52
<b>Figura 3.15</b> – Encapsulamento TO92 com ilhas de solda separadas. ....	52
<b>Figura 3.16</b> – Evidência do curto de solda em componente não ajustado para o processo da solda por onda.....	53
<b>Figura 3.17</b> – Sentido preferencial da entrada dos componentes SMD na onda de solda. ....	54
<b>Figura 3.18</b> – Encapsulamento SOIC com proposta de ladrão de solda .....	55
<b>Figura 3.19</b> – Encapsulamento QFP com proposta de ladrão de solda.....	56
<b>Figura 3.20</b> – Planilha de teste considerando montagem de componentes PTH.....	61
<b>Figura 3.21</b> – Planilha de teste considerando montagem de componentes SMD-QFP. ....	62
<b>Figura 3.22</b> – Planilha de teste considerando montagem de componentes SMD – SOIC. ....	63
<b>Figura 3.23</b> – Planilha de teste considerando montagem de componentes PTH e SMD .....	64
<b>Figura 3.24</b> – Diagrama do <i>layout</i> da placa protótipo.....	67
<b>Figura 3.25</b> – Placa de teste mostrando o lado de cima ( <i>top</i> ) dos componentes PTH.....	68
<b>Figura 3.26</b> – Placa de teste mostrando o lado de baixo ( <i>bottom</i> ) dos componentes SMD. ....	69
<b>Figura 4.1</b> – Incidência de curto circuito de solda, sem nenhum recurso aplicado. ....	71

<b>Figura 4.2</b> – Diminuição do curto circuito de solda na posição do componente.....	72
<b>Figura 4.3</b> – Eficiência do ladrão de solda.....	73
<b>Figura 4.4</b> – Eficiência da adição de ilhas de solda especiais.....	74
<b>Figura 4.5</b> – Eficiência da adição da serigrafia.....	75
<b>Figura 4.6</b> – Eficiência do uso do ladrão de solda estando o posicionamento adequado em relação a onda de solda.....	76
<b>Figura 4.7</b> – Eficiência do uso de ilhas especiais na redução do curto circuito de solda.....	77
<b>Figura 4.8</b> – Uso de linhas de serigrafia na redução do curto circuito de solda.....	78
<b>Figura 4.9</b> – Comparação entre os diversos recursos utilizados para posição adequada do componente conector.....	79
<b>Figura 4.10</b> – Comparação entre os diversos recursos utilizados para posição não adequada do componente conector.....	80
<b>Figura 4.11</b> – Eficiência do recurso do ladrão de solda para componentes discretos.....	81
<b>Figura 4.12</b> – Recurso de deslocamento do componente evitando curto circuito de solda.....	81
<b>Figura 4.13</b> – Ilustração do posicionamento dos componentes em sentido favorável a solda por onda.....	82
<b>Figura 4.14</b> – Encapsulamento SOIC na posição não favorável a solda por onda.....	83
<b>Figura 4.15</b> – Encapsulamento SOIC na posição favorável a solda por onda.....	84
<b>Figura 4.16</b> – Componentes SMD QFP em sentido não favorável a solda por onda.....	85
<b>Figura 4.17</b> – Encapsulamento SMD QFP em sentido favorável a solda por onda.....	86
<b>Figura 4.18</b> – Encapsulamento SMD Discreto na posição desfavorável a solda por onda.....	87
<b>Figura 4.19</b> – Encapsulamento SMDdiscreto na posição favorável a solda por onda.....	89



**LISTA DE TABELAS**

<b>Tabela 2.1</b> – Principais laminados utilizados pela industria de PCB.....	17
<b>Tabela 2.2</b> – Família de componentes <i>SMD</i> que admitem serem montados por solda a onda.....	34
<b>Tabela 2.3</b> – Exemplo de ligas <i>lead-free</i> e suas aplicações.....	38
<b>Tabela 3.1</b> – Estimativa de custos para um posto de retrabalho de placa eletrônica. ....	57



**LISTA DE ABREVIATURAS E SIGLAS**

AOI	<i>Automactic Optical Inspection</i>
CAD	<i>Computer Aided Design</i>
CAE	<i>Computer Aided Engineering</i>
DIP	<i>Dual in-line Package</i>
DOE	<i>Design of Experiments</i>
PCB	<i>Printed Circuit Board</i>
PCI	Placa de Circuito Impresso
PTH	<i>Pin ThroughHole</i>
QFP	<i>Quad Flat Package</i>
RoHS	<i>Restriction of Hazardous Substances Directive</i>
SMD	<i>Surface-MountingDevice</i>
SMT	<i>Surface-Mounting Technology</i>
SOIC	<i>Small Outline Integrated Circuit</i>
TQFP	<i>Thin Quad Flat Package</i>



## 1 INTRODUÇÃO

Eletrônica e tecnologia sempre são dois temas que se complementam no mundo moderno em que vivemos hoje em dia e cada vez mais nos deparamos com sistemas mais automatizados e complexos utilizando-se dos recursos de eletrônica para se obter as funcionalidades desejadas dos produtos.

No entanto, para se chegar aos resultados desejados, relacionados à qualidade, funcionalidade e confiabilidade destes produtos, são necessários uma série de procedimentos e operações para se garantir a sua perfeita funcionalidade.

No dia a dia de uma empresa montadora de placas eletrônicas surge uma série de desafios de montagem que requerem muito conhecimento de processo, de materiais e de fenômenos físicos e químicos relacionados ao processo de solda. O desafio principal destas empresas é montar as placas eletrônicas com o máximo de eficiência o que significa ter o mínimo de retrabalhos e garantir montagens de qualidade. Alguns destes desafios de montagem estão relacionados a uma série de defeitos que surgem durante o processo de montagem de placas eletrônicas, elencados a seguir: o curto circuito de solda, falha de solda, *solderballs*<sup>1</sup>, *blowhole*<sup>2</sup>, montagens erradas, componente danificado na montagem entre outros. O curto circuito de solda é um dos defeitos mais frequentes no processo de solda por onda e na maioria das vezes, a sua causa é relacionada ao processo de montagem da placa.

Neste caso, os parâmetros mais frequentes e disponíveis, que se ajustam estão relacionados à temperatura, velocidade da esteira, quantidade aplicada de fluxo e tempo de pré-aquecimento como tratado por G. Diepstraten e M. MarinovicDoro, cujos trabalhos relacionam uma série defeitos de solda relacionados aos parâmetros de processo[1], [2].

As propostas deste trabalho é apresentar técnicas de projeto de *layout* que também podem ser acrescentados durante fase de desenvolvimento da placa, no sentido de minimizar e/ou eliminar os defeitos de curto circuito de solda causado durante o processo de montagem da placa eletrônica por solda a onda.

---

<sup>1</sup>*Solderballs* são pequenas bolas de solda que se originam do processo de solda por refusão ou onda e que se e que se fixam na sobre a superfície da PCB promovendo o surgimento do curto circuito entre as partes envolvidas

<sup>2</sup>*Blowhole* é a má formação da junção de solda provocada pelo escape de gases através do furo de solda do componente, deformando-a e prejudicando a rigidez mecânica da solda.

Muitas indústrias não o fazem por desconhecimento destas técnicas. Neste sentido, este trabalho tem o intuito de promover o conhecimento de algumas destas técnicas utilizadas na solução destes defeitos e também o de compartilhar com os meios acadêmicos a realidade vivenciada pela indústria. Atualmente para os processos de montagem de placas eletrônicas se utilizam algumas tecnologias de solda como os processos de solda por onda, solda por refusão, solda a laser, solda seletiva feita por robô de solda ou gabarito especial dedicado para cada produto mostrado por R.Zoch e C.Ott[3] e ainda a solda manual largamente utilizada na montagem de componentes PTH (*Pin Through Hole*), ou seja, componentes que são montados na PCB (*Printed Circuit Board*) através de furos [4], [5].

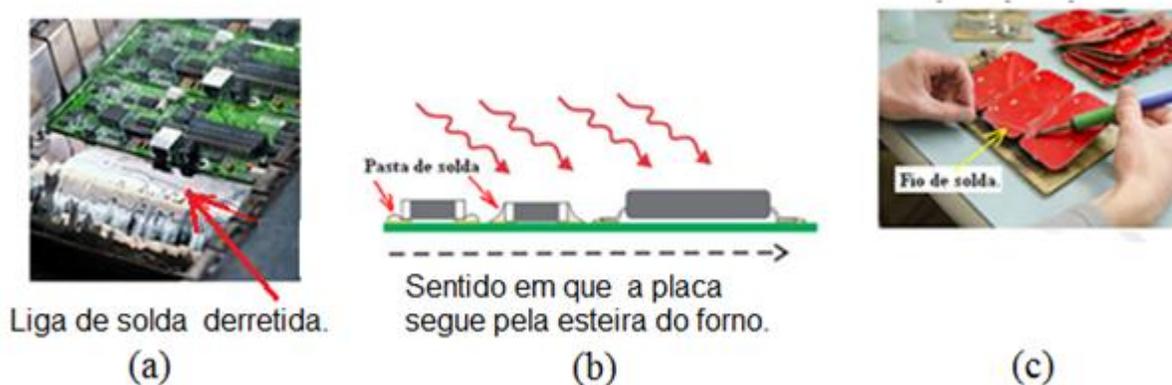
A solda por onda de uma maneira geral é um processo de solda bastante popular e largamente utilizado quando se montam produtos como televisores, eletrodomésticos, equipamentos industriais. Na sua maioria é mais utilizada para soldagem de componentes PTH, mas componentes do tipo SMD (*Surface-Mounted Device*) também são soldados na placa por este processo, mostrado também no estudo de R. Glenn Blackell e K. James Hollomon sobre a influência do fluxo de solda na junção de solda em componentes SMD em processo de solda onda sem chumbo[6].

O processo de solda por refusão por ser um processo mais automatizado, desde a questão de posicionamento de componentes e aplicação da pasta de solda é o que garante melhor qualidade e uniformidade na solda. Por ser automatizado, também é o processo que se consegue mais reprodutibilidade para atender a grandes volumes de produção[2], [7].

Na prática, ainda é encontrado nos projetos eletrônicos, principalmente projetos analógicos, componentes discretos com tecnologia PTH, fazendo com que a montagem da placa seja realizada principalmente por solda ondasolda seletiva feita por robô de solda ou gabaritos dedicados onde se protege da onda de solda os componentes já soldados por refusão[8],e por fim,ainda temos o processo de solda manual.Muitos destes componentes que ainda vemos, fazem parte da família de conectores, capacitores eletrolíticos e componentes discretos de potência, geralmente-acima de 1W, como resistores,diodos,varistores e reles entre outros.

O processo de montagem de placas eletrônicas, por solda a onda mostrado na Figura 1.1, ainda é bastante utilizado quando se fala em alto volume de produção e exige uma série de cuidados por parte de controle do processo, tais como controle de temperaturas das regiões do forno,do fluxo de solda, da velocidade da esteira, do ângulo de entrada na onda, da altura da onda, tempe-

ratura da liga, limpeza do tanque de solda são fundamentais para que se tenha uma montagem bem feita e com mínimo de ocorrência de defeitos.



**Figura 1.1**– Processos mais utilizados para solda de componentes eletrônicos:  
a) solda por onda, b) solda por refusão; e c) solda manual [9].

A indústria convive com uma série de defeitos que ocorrem durante a fase de montagem dos componentes eletrônicos e um dos defeitos que mais frequente é o curto circuito de solda, responsável pela grande maioria dos retrabalhos nas placas eletrônicas, conforme relata o trabalho de M.Marinovic[1], [2].

O curto circuito de solda, que ocorre durante o processo de solda por onda, normalmente é combatido através de alterações de parâmetros relacionados ao processo que a indústria se utiliza, como conclui o trabalho de P.Mach, P.Zeman, E.Ktrcova[10], [11]. O engenheiro de processo foca em ajustes dos parâmetros como:

- Temperatura da solda;
- Tempo de contato dos terminais dos componentes PTH com a solda;
- Temperatura de pré-aquecimento;
- Quantidade de fluxo de solda aplicado na placa.

Qualquer redução do retrabalho trará para a indústria, benefícios de custos, qualidade e robustez do projeto, tornando-o mais competitivo para o mercado. Como já é sabido, quanto antes puder ser eliminado osretrabalhos e custos de manutenção, mais barato se torna o processo.

Assim, os custos de retrabalho quando ocorrem dentro da linha de montagem possuem um custo menor se comparado na fase de testes funcionais e ainda mais caro caso o produto já esteja em campo, na casa do usuário onde envolva produto na garantia. Neste caso os custos envolvem desde o custo de deslocamento do técnico e sua mão de obra, custo do produto que neste caso deverá estar incluído, por exemplo: embalagem, transporte, custo de estocagem (armazenamento) e encargos tributários. Detectar e sanar erros e defeitos de fabricação o quanto antes é um bom negócio.

## 1.1 OBJETIVOS E CONTRIBUIÇÕES

O principal objetivo deste trabalho é apresentar soluções para reduzir e até eliminar o curto circuito de solda, que ocorre no processo de montagem da placa eletrônica por solda a onda, através de técnicas de projeto do layout da placa de circuito impresso. Contribuir para minimizar custos e melhorar qualidade do produto.

As propostas aqui apresentadas, dizem respeito apenas ao projeto do *layout* da placa por entender que se trata de recursos altamente eficientes e que na grande maioria das vezes muito pouco explorados pelos projetistas da área.

O que se observa normalmente é que se tem um vasto material sobre a utilização da ferramenta CAD-CAE (*Computer Aided Design - Computer Aided Engineering*) e seus recursos, mas pouco se encontra de material didático focando no uso destes recursos na tratativa da solução de defeitos que ocorrem na fase de industrialização do projeto em questão. Este trabalho traz recomendações e considerações de posicionamento dos componentes eletrônicos, geometria das ilhas de solda e recursos de uso de elementos auxiliares como serigrafia que fazem toda uma diferença no resultado final de uma montagem de placa eletrônica.

Estes recursos estão disponíveis na grande maioria das ferramentas CAD-CAE do mercado para projetos de placa de circuito impresso como, por exemplo: *Altium, Orcad, Pads, Allegro, Proteus, Expedition, Eagle, Zuken* entre outros.

Para se conseguir esses objetivos, foram utilizados protótipos de placas simulando os defeitos previstos através de planilha de teste contemplando todas as variáveis que afetam os resul-

tados DOE (*Design of Experiments*)[12] e também um caso real de defeitos vivenciado pela indústria, como forma de tornar o trabalho mais compreensivo, didático e de uso imediato por parte das empresas interessadas.

## 1.2 ESTRUTURA DA DISSERTAÇÃO

Este trabalho foi elaborado em cinco capítulos procurando primeiramente dar uma noção geral sobre processo de montagem de placas eletrônicas e foca no principal defeito que ocorre durante a fase da montagem da placa eletrônica que é curto circuito por solda.

- Capítulo 1: Introdução onde são vistos aspectos genéricos de equipamentos eletrônicos e técnicas de montagem, tipos de solda e da necessidade de se garantir a qualidade desde os primeiros passos da sua montagem e recomenda a necessidade do *layout* das placas serem concebidos com as considerações de processo de montagem para minimizar erros e defeitos.

- Capítulo 2: Histórico e teoria geral sobre os processos de solda em placas eletrônicas. São descritas as principais características de cada processo de solda, vantagens e desvantagens e o que as tendências que a indústria está seguindo no Brasil. Também contempla um estudo focado na tratativa dos defeitos de curto circuito por solda e dos recursos específicos, que são sugeridos, para que se possa minimizar e/ou evitar a ocorrência deste defeito, para o processo de solda por onda. São dados vários exemplos de recursos de *layout* que se podem utilizar, baseados no uso da ferramenta *CAD-CAE*.

- Capítulo 3: É descrito o método utilizado para realização de testes comprobatórios para detectar a ocorrência do defeito a eficácia das propostas para o projeto do *layout* da placa. Também é mostrada uma planilha DOE onde as principais possibilidades de ocorrência de erros estão previstas numa proposta de *layout* de uma placa de teste contemplando todos os casos previstos na planilha.

- Capítulo 4: Resultados obtidos. São analisados resultados da montagem das placas de teste segundo os critérios de avaliação para curto circuito de solda. Os defeitos relacionados a curto circuito de solda foram diagnosticados segundo quantidade de ocorrência e eficiência dos recursos propostos.

- Capítulo 5: Conclusões e trabalhos futuros.

## 2 FUNDAMENTOS TEORICOS SOBRE PROCESSOS DE SOLDA

Este capítulo apresenta as fases de desenvolvimento na área de eletrônica com foco nas placas de circuito impresso sua origem e sua evolução. Tecnologias que foram ao longo destes poucos anos se transformando em verdadeira revolução seja nos materiais envolvidos na fabricação das placas de circuito impresso, na tecnologia dos componentes, que hoje está na escala milimétrica e processos de solda com inovações em termos de novas ligas de solda para atender pré-requisitos de restrições ligadas ao meio ambiente e que continua em constante evolução. Neste trabalho será tratado sobre as tecnologias de montagem de placas eletrônicas que a indústria utiliza na sua produção e será focado na produção em larga escala onde os processos utilizados são automatizados para que se possam atender os altos volumes de produção.

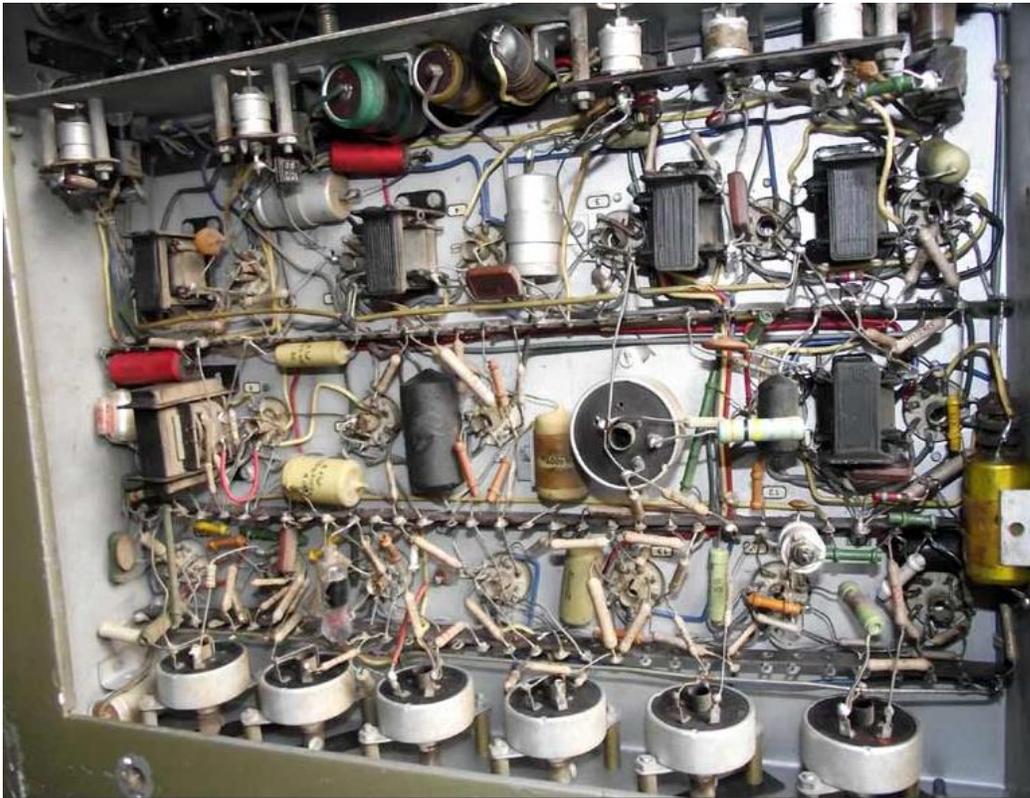
### 2.1 HISTÓRICO SOBRE PROCESSOS DE SOLDA EM PLACAS ELETRÔNICAS

Os circuitos elétrico-eletrônicos estão presentes em praticamente todos os equipamentos e produtos de hoje em dia. A tendência é aumentar cada vez mais à medida que os equipamentos cada vez mais incrementam sua funcionalidade e recursos tecnológicos.

Os primeiros circuitos eletrônicos, no entanto, não tinham tanta complexidade e recursos como o que temos hoje. Eram montados em suportes e pedestais metálicos onde os componentes eletrônicos ficavam fixados em uma base de baquelite<sup>3</sup> com pinos de solda cravados para permitir a solda dos seus terminais, que por sua vez tinham sua montagem realizada através de processo manual. Este tipo de montagem era encontrado em circuitos valvulados dos rádios, TVs, toca-discos entre outros como mostra a Figura 2.1.

---

<sup>3</sup>Baquelite: material sintético usado como suporte para várias finalidades. Em eletrônica também é usado como suporte para fixação de componentes.



**Figura 2.1**– Montagem de uma TV a válvula utilizando-se das montagens aéreas e suportes de baquelite[13].

Sua montagem era inteiramente feita de forma manual e envolvia habilidade por parte dos montadores além de ser uma tarefa bastante morosa devido à complexidade das ligações e certamente também sujeita a erros de montagem como, por exemplo, envolvendo polaridade dos componentes como diodos, capacitores e da pinagem das válvulas.

Na década 1930, surgem diferentes tipos de eletrodomésticos que começam a ganhar espaço, como por exemplo, rádios, TV, máquinas de lavar pratos e roupas. Neste caso, ainda valvulados e com montagem semelhante ao mostrado na Figura 2.1.

Os meios de comunicações através do rádio impulsionam a indústria e surgem os primeiros rádios automotivos na década de 1920 nos veículos militares de policiamento em Detroit, EUA [14].

Neste cenário surge então a proposta de construção da primeira placa de circuito impresso (PCI) que pertence a Paul Eisler (Inglaterra) na década de 1930, patenteada em 1943 e descrevia uma metodologia de corrosão de uma lâmina de cobre sobre uma base isolante [15], [16].

Durante a segunda guerra mundial havia a necessidade dos rádios e equipamentos militares serem compactos, leves e robustos para suportar os esforços de transporte e condições adversas de ambiente, Figura 2.2.



**Figura 2.2**– Radio usado durante II Guerra Mundial pelos militares[13].

Isto de fato ocorre com o desenvolvimento de novas tecnologias e o surgimento do transistor, que permite desenvolver circuitos eletrônicos mais compactos, com menos dissipação térmica se comparados às válvulas, Figura 2.3.

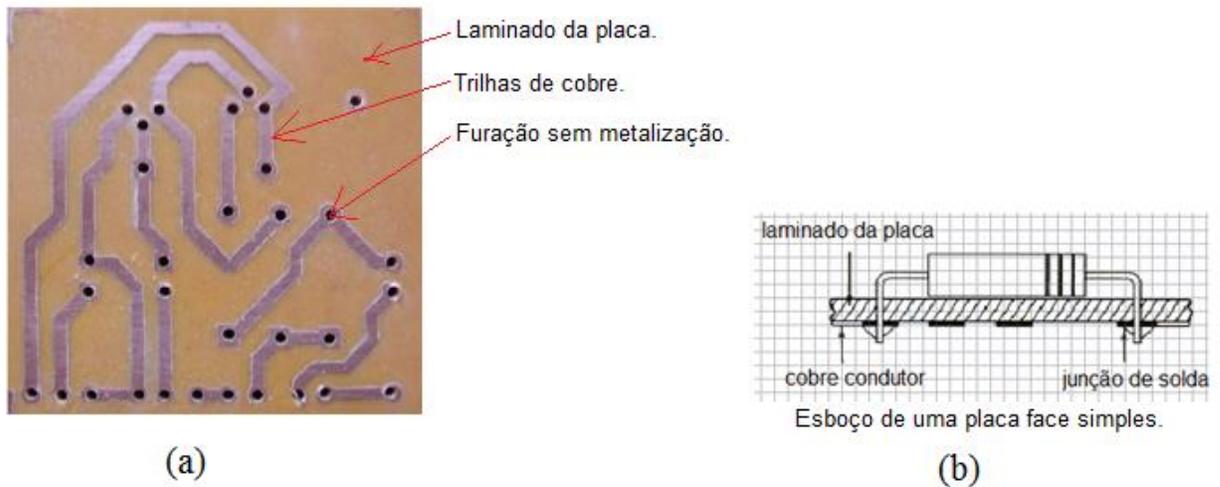
É neste cenário de desenvolvimento das indústrias, tanto nas áreas, automotiva, militar de comunicação e de produtos domésticos é que surge a procura por métodos de fabricação em larga escala mais eficazes, robustos e mais baratos.



**Figura 2.3** – Rádio portátil Motorola AM-FM Home Radio [17].

Estas primeiras placas de circuito impresso tinham as conexões das trilhas apenas um lado da placa de circuito impresso, chamada face simples (Figura 2.4). Eram montadas manualmente utilizando ferro de solda e componentes discretos PTH onde as qualidades da solda e da montagem como um todo também dependia da habilidade e destreza do operador.

Após a segunda guerra mundial, os Laboratórios da *Bell Telephone* anunciaram a invenção do transistor em 30 de Junho de 1948 [18]. A chegada do transistor em substituição das válvulas [19], as placas eletrônicas ficariam cada vez mais em uso e trouxe também uma demanda cada vez maior por produtos de consumo como o rádio, agora já portátil e pela televisão. Neste processo de montagem de placas eletrônicas quase sempre apareciam os defeitos de solda relacionados a excesso ou insuficiência de solda, além de morosa, demandava tempo e custos por ser realizada componente por componente de forma manual, conforme relata Mike Judd e Keith Brindley[20].



**Figura 2.4**— Exemplos de utilização de placas de face simples: a) placa de circuito impresso face simples[21]; e b) esboço um resistor montado numa placa de face simples e detalhes de sua solda

Com a demanda cada vez maior, por produtividade e qualidade nas montagens de placas eletrônicas, surge em 1950 o processo de montagem denominado de solda por onda, a empresa ZEVA, Holandesa, fabricante até então de ferro de solda foi uma das pioneiras a introduzir esta tecnologia no mercado [22]. Neste processo, todos os componentes PTH são primeiramente acomodados, nas devidas posições na placa e em seguida esta placa é colocada num suporte que a transporta até o tanque onde se encontra a liga de estanho e chumbo derretidos, fazendo com que todos os terminais dos componentes sejam soldados de forma uniforme e numa única vez como se mostra na Figura 2.5.

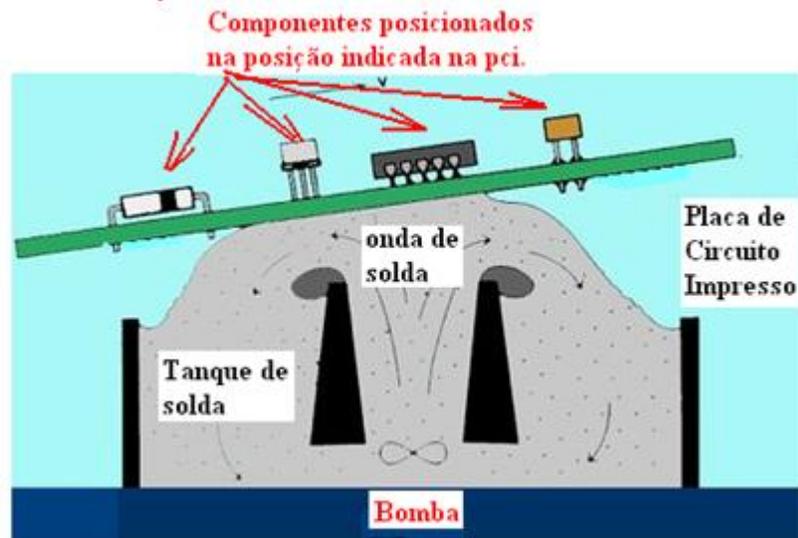


Figura 2.5– Solda por onda[23].

Também nos meados dos anos de 1950, a Raytheon juntamente com a Honeywell começa a trabalhar em projetos de computadores para uso militar já baseados no uso dos transistores, aIBM também está presente com computadores ainda não 100% transistorizados, o que ocorre somente em 1963[24]. O rádio e a TV foram os grandes impulsionadores desta indústria, pós II Guerra tornando-se os instrumentos de comunicação mais difundidos e acessíveis à grande maioria da população.

Tal desenvolvimento resultou em 1953 num processo desenvolvido pela Motorola no qual se podia metalizar a furação dos componentes PTH. Com esta técnica foi possível aumentar a confiabilidade e reduzir os custos de qualidade nos rádios produzidos pela empresa [14].

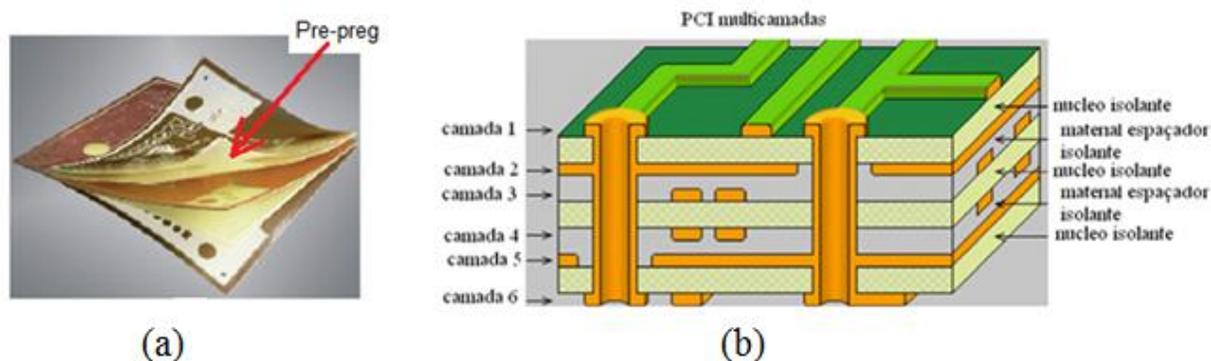
Com esta tecnologia, as placas com conectividade entre os dois lados do material, interligando as faces de cima (*top*) com a de baixo (*bottom*), denominada de dupla face, ilustrado na Figura 2.6.



**Figura 2.6**—Exemplos de utilização de placas dupla face: a) placa de circuito impresso em dupla face com furos metalizados; e b) montagem de um resistor PTH em uma placa dupla face.

Desde os meados dos anos 70 até os dias de hoje, a montagem com componentes PTH em grande escala de produção é feita em placas dupla face, semelhante às características mostradas na Figura 2.6; ou seja, por solda onda ou solda manual como mostram a Figura 1.1 e Figura 2.5, respectivamente.

Novamente com o desenvolvimento sempre crescente na área de tecnologia de componentes e com a demanda cada vez maior por produtos menores e mais complexos, surge na década de 80, a placa de circuito impresso com várias camadas de interconexão, chamada *multilayer* ou multicamada, mostrada na Figura 2.7.



**Figura 2.7**—Estrutura de uma placa multicamada: a) fotografia da placa na sua fabricação[25]; e b) desenho de *setup* de construção de uma placa multicamada.

As placas multicamadas surgiram em função da necessidade do crescente aumento da densidade de componentes nos projetos de PCB em função dos espaços disponíveis cada vez menores. As indústrias dos computadores, das telecomunicações e automotivas foram as grandes impulsionadoras desta tecnologia.

Placas multicamadas ou *multilayers* são fabricadas de forma similar a de dupla face e no final um conjunto de placas dupla face é prensado formando uma única placa com várias camadas

ou *layers*, vide Figura 2.7. O laminado utilizado para construção das camadas internas é chamado de *pre-preg*<sup>4</sup> e possui espessura especial podendo ter entre 0,03mm a 0,17mm de acordo com cada fabricante[26].

A montagem das placas eletrônicas também foi se aperfeiçoando à medida que novas tecnologias foram surgindo. A solda manual foi cedendo lugar para a solda por onda, onde se tinha melhor qualidade e repetibilidade do processo, além de possibilitar montagem em grande escala. Mesmo com a montagem das placas sendo cada vez mais automatizadas, algumas questões relacionadas à qualidade e custos sempre requerem mais e mais atenção e melhorias por parte da indústria. Com a chegada da tecnologia SMT(*SurfaceMount Technology*), como observado na Figura 2.8.



**Figura 2.8** – Componente SMD x PTH multicamada[27].

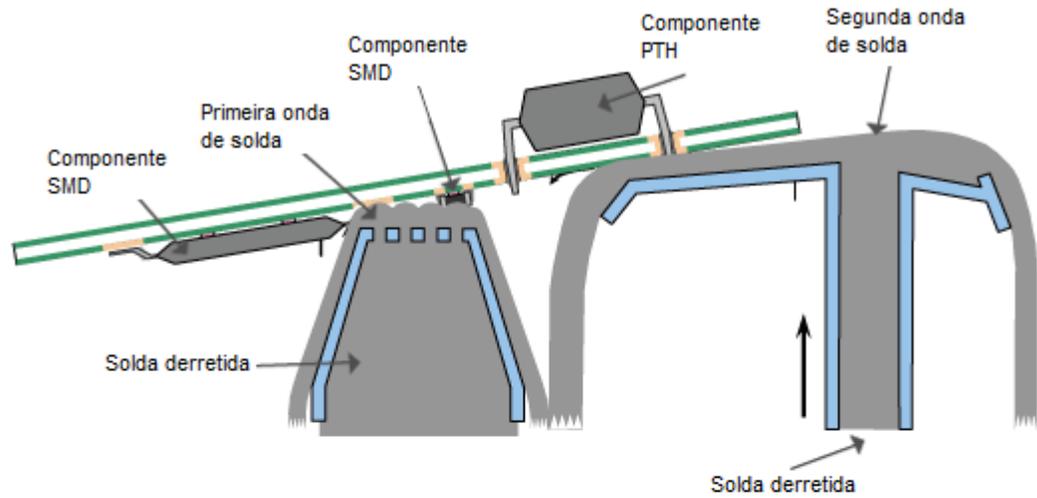
Na década de 80, o processo de montagem da placa eletrônica, através da solda por onda, é aperfeiçoado e passa a ter dupla onda.

A segunda onda, mais turbulenta, foi introduzida justamente para possibilitar uma melhor qualidade de solda nos componentes montados na superfície da placa; ou seja, os componentes

---

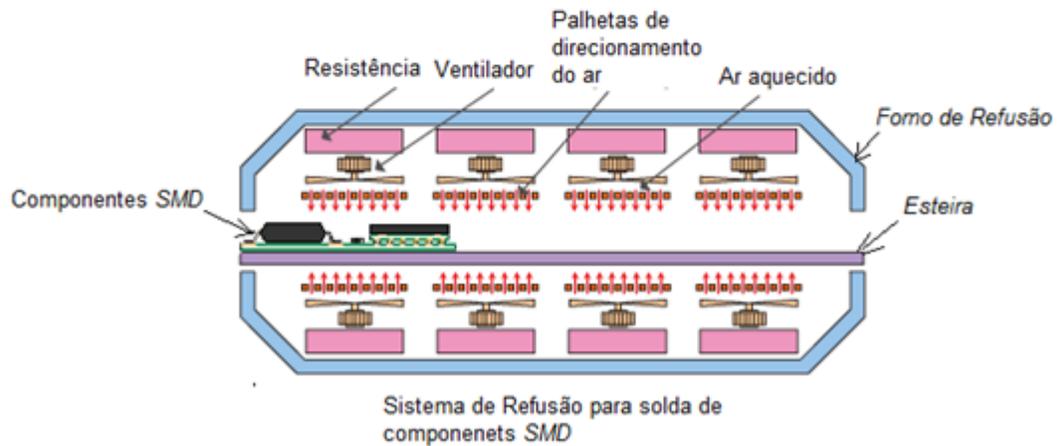
<sup>4</sup>*Pre-preg*: laminado, para fabricação da PCB, de espessura mais fina servindo de material isolante entre as camadas de uma placa multicamada.

SMD presentes nas montagens onde possui tecnologia mista com componentes PTH e SMD na mesma placa eletrônica, porém, posicionado em lados opostos, como mostrado na Figura 2.9a.



Dupla onda de solda, a primeira turbulenta e a segunda sem turbulência.

(a)



(b)

**Figura 2.9**– Sistemas de Solda: a) dupla onda [28]; e b) solda por refusão.

Os componentes SMD vêm se tornando mais populares em função de uma série de fatores ligados a automatização e qualidade no processo de montagem, tamanho reduzido dos produtos e custos entre outros.

O processo de solda por refusão (*reflow*) Figura 2.9b, utilizado na montagem destes componentes, é o processo mais adequado em se tratando de componentes SMD em função da criticidade da solda e da complexidade de alguns componentes como, por exemplo, os que possuem encapsulamento tipo BGA (*Ball Grid Array*) [29]. O processo de refusão também pode ser utilizado na montagem de componentes do tipo PTH especiais por possuírem características apropriadas na sua estrutura de fabricação para suportarem este processo de solda [30].

A montagem de placas eletrônicas sempre conviveu com alguns problemas relacionados a falhas no processo de solda, como por exemplo, montagem invertida, falhas de solda, solda com má formação, curto circuito de solda e outros. Mesmo com o avanço das tecnologias de solda, os defeitos que ocorrem na montagem de uma placa eletrônica, devem ser sempre minimizados, pois significa melhoria contínua da qualidade e redução de custos para as empresas, o que acaba por resultar também em produtos mais confiáveis, com mais qualidade e menores custos para o consumidor final.

No Capítulo 3 serão detalhados estes processos de solda para montagem de placa eletrônica e tecnologias de fabricação dos componentes eletrônicos.

## 2.2 TIPOS DE LAMINADOS

Laminado é o material base, utilizado para fabricação da placa de circuito impresso, ou seja, é o tipo de material que dá a sustentação as trilhas e posteriormente aos componentes eletrônicos montados. Diversos tipos de laminados vêm sendo utilizados pela indústria, na fabricação das placas eletrônicas de circuito impresso, dependendo da sua aplicação final.

Desta forma, os laminados FR1, FR2, CEM1, CEM3 e FR4 que são os mais comuns, utilizados pela indústria na fabricação de placas para os setores de diversão, utilidades domésticas, automação, área médica, telecomunicações e área militar entre outras [5], [31].

Nos dias de hoje uma grande variedade de materiais usados como base isolante das PCBs, os principais são vistos na Tabela 2.1.

**Tabela 2.1**– Principais laminados utilizados pela industria de PCB.

Tipos de laminados e aplicação			
Laminado	Características	Layers	Uso
FR1	Material composto de resina fenólica e fibra de celulose.	1	Aparelhos de TV,monitores,eletrodomésticos,rádios,fonte de alimentação,linha automotiva,etc.
FR2	Idem ao FR1 alterando as proporções de resina e fibra de celulose.	1	Aparelhos de TV,máquinas automáticas de vendas,aquecedores,micro ondas,equipamentos de medidas,etc.
CEM1	Material composto de resina epóxi e fibra de celulose.	1 e 2	Linha automotiva,alarmes,TV,teclados,relógios,fontes de alimentação,eletrodomésticos,etc.
CEM3	Idem ao CEM1 alterando as proporções dos materiais.	2	Linha automotiva,equipamentos de teste,rádios,fontes de alimentação,eletrodomésticos,etc.
FR4	Material composto de resina epóxi e fibra de vidro.	2 ou mais	Computadores,eletrodomésticos,linha automotiva,video games,etc.
FR5	Idem ao FR4 com variações ns proporções dos materiais.	2 ou mais	Computadores,linha automotiva,video games,celulares,avionicos,etc.
POLIIMIDA	Poliéster e Kapton	1,2 ou mais	Placas flexiveis,computadores,avionicos,celulares,notebook,linha automotiva.
ALUMINA	Cerâmica	1	Industria militar,aeroespacial,aplicações para altas frequencias,equipamentos para telecomunicações.
BASE METÁLICA	MCPCB-Metal Core PCB	1	Módulos de potência,módulos de iluminação por LED,industria automotiva.
PTFE	Polytetrafluoroethylene(Teflon)	1	Radar,aviônicos,antenas,LNAs,LNBs,amplificadores de potência.

### 2.3 PROCESSOS DE MONTAGEM E SOLDA DE PLACAS ELETRÔNICAS

Estes processos, utilizados em aplicações de montagem de placas eletrônicas em larga escala de produção, se resumem na solda por onda e na solda por refusão. A solda manual estará mais focada em retrabalhos necessários na pós-montagem das placas e/ou na sua manutenção durante processo de fabricação. O processo de solda manual, quando se torna necessário sua utilização para corrigir pontos de solda na placa, não é desejado, pois significa que existe uma ineficiência do processo automatizado e que precisa ser corrigido manualmente e é responsável pelo aumento de custo e perda da qualidade no produto.

Conhecer os processos de montagem de uma placa de circuito impresso contribui em muito para que o seu projeto do *layout* seja realizado de maneira mais adequada e eficiente. O documento da empresa ERNI [32] nos dá uma visão geral destes processos e ilustra cada caso.

A grande maioria dos projetistas de *layout* de circuito impresso não possui este conhecimento básico, o que se traduz em projetos que atendem prioritariamente os pré-requisitos de conexões elétricas, mas que não atendem aos pré-requisitos de fabricação da PCB, montagem e testabilidade, ou seja, focado em diretrizes de manufaturabilidade.

### 2.3.1 Processos de montagem de componentes eletrônicos

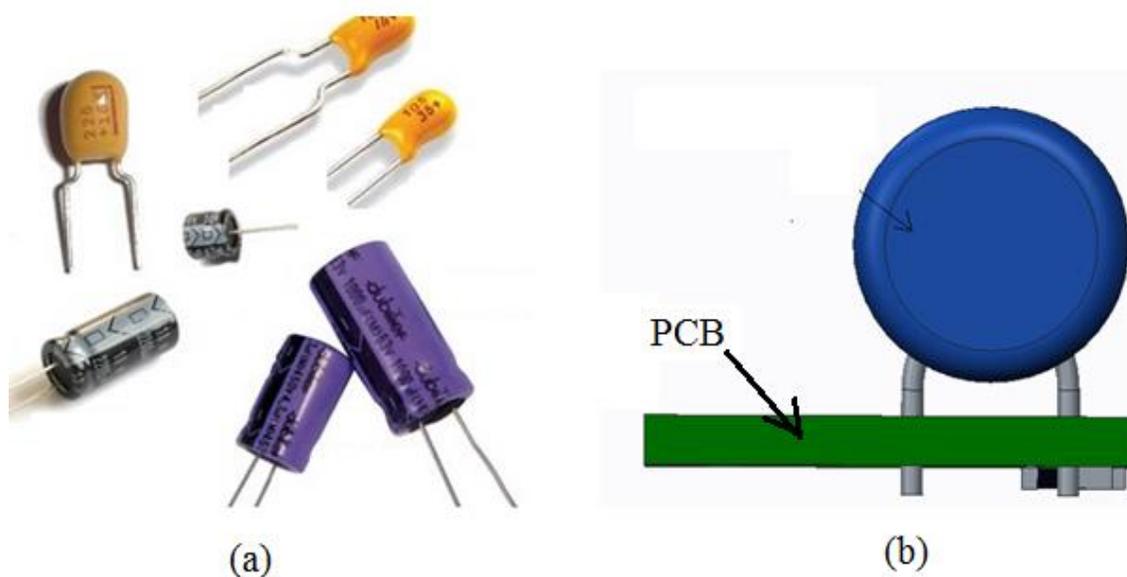
A montagem de uma placa de circuito impresso pode ser feita de forma totalmente manual, para pequena produção e mesmo que envolva componentes discretos SMD. Totalmente automática, para grandes volumes ou ainda a formamais comum envolvendo ambos os processos[33]. Embora a indústria deseje montar as placas de circuito impresso de forma cada vez mais automatizada, isso ainda é uma tarefa relativamente difícil, porque muitas vezes não é possível de se ter um projeto utilizando-se 100% de componentes SMD ou um projeto cujos componentes discretos PTH possam ser montados de forma automática.

O que se tem na maioria das vezes é uma mescla das tecnologias SMD e PTH nos projetos de placas eletrônicas. A princípio quando se fala de componentes SMD, se refere a processos automatizados de montagem de placas eletrônicas com capacidade de inserção de componentes da ordem de cem mil componentes por hora [34],mas não é via de regra,pode-se ter casos em que se montam componentes SMD manualmente, porém numa escala de produção menor.

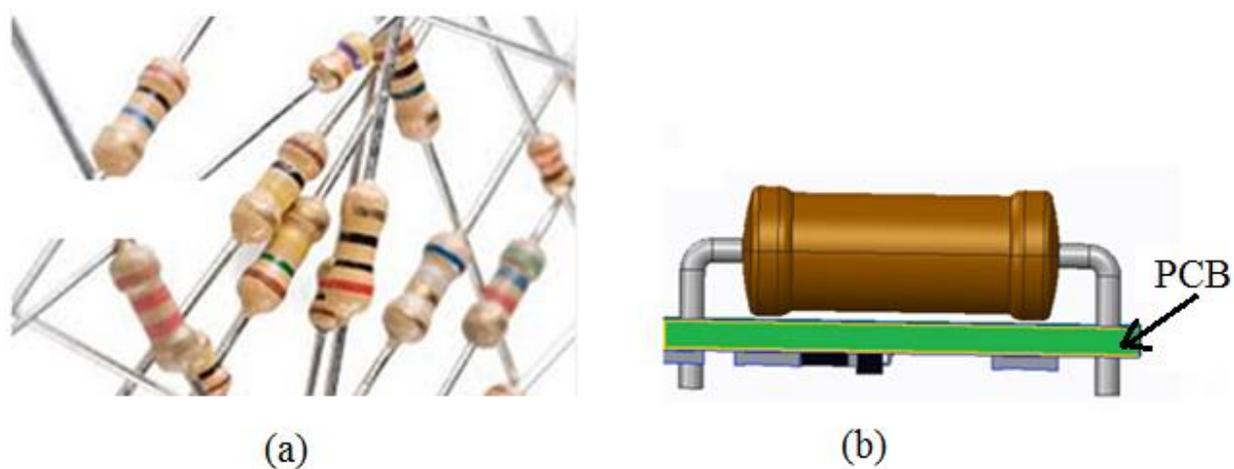
O mesmo raciocínio pode-se ter com relação aos componentes PTH, onde se traduz na maioria das vezes em montagem manuais e não visando grandes volumes de produção.Porém, existem máquinas chamadas de insensoras automáticas de componentes PTHque possuem a capacidade de montar aproximadamente 20.000 componentes/hora [35]nos formatos radiais(Figura 2.10) e/ou axiais(Figura 2.11).Isto aumenta, ainda mais, os cuidados que o projetista deve ter relacionados ao tamanho mínimo de diâmetro de furo da PCB, formato uniforme dos dimensionais dos *footprints*<sup>5</sup> e orientação das ilhas de solda.

---

<sup>5</sup>*Footprint* é a referência física do corpo de um componente eletrônico para execução do *layout* de uma PCB.



**Figura 2.10**– Componentes PTH radiais: a) exemplos dos componentes[36]; e b) componente PTH radial montado na PCB



**Figura 2.11**– Componentes PTH axiais: a) exemplos dos componentes[37]; e b) componente PTH axial montado na PCB

Por fim, têm-se ainda componentes como conectores, dissipadores, alguns componentes discretos como *triacs*, transformadores, indutores especiais, capacitores radiais tipo caneca, capacitores axiais, entre outros que requerem montagem manual.

A montagem de componentes de forma manual envolvendo a solda não será o foco dos estudos deste trabalho, pois as propostas aqui recomendadas não afetam de forma significativa o

resultado final. Isto é, pois a qualidade da montagem, nesse caso, dependerá de fatores como habilidade, treinamento e experiência do operador para garantir a qualidade da montagem dentro dos parâmetros exigidos pela indústria (IPCA-610)[38].

A seguir serão tratados os tipos de componentes eletrônicos e os processos de montagem relacionados aos tipos de componentes PTH e SMD, processo automático e manual.

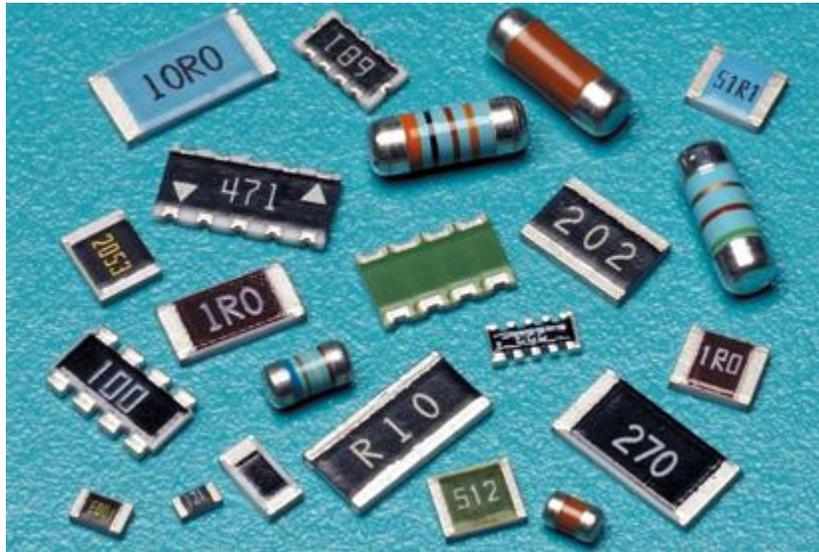
#### 2.3.1.1 Componentes PTH (*Pin Through Hole*)

Os componentes PTH são componentes cujos terminais elétricos estão conectados ao corpo do componente e são montados na placa de circuito impresso através de furos que atravessam a placa, Figura 2.4. Basicamente existem as famílias de componentes PTH, radiais e axiais.

Nos componentes radiais os terminais estão dispostos no mesmo lado do componente, mostrado na Figura 2.10. Já nos componentes axiais, os terminais estão posicionados em lados opostos ao corpo do componente, mostrado na Figura 2.11.

#### 2.3.1.2 Componentes SMD (*Surface Mounting Device*)

Os componentes SMD são componentes cujos terminais de conexão elétrica fazem parte do próprio corpo do componente. Por este motivo seus terminais de conexão são montados diretamente sobre a superfície da PCB numa região denominada *pad* ou ilha de solda, vide Figura 2.12.



**Figura 2.12**– Exemplos de componentes SMD diversos[39].

A seguir, os processos de montagem destes componentes eletrônicos na placa de circuito impresso serão descritos, de acordo com seu tipo.

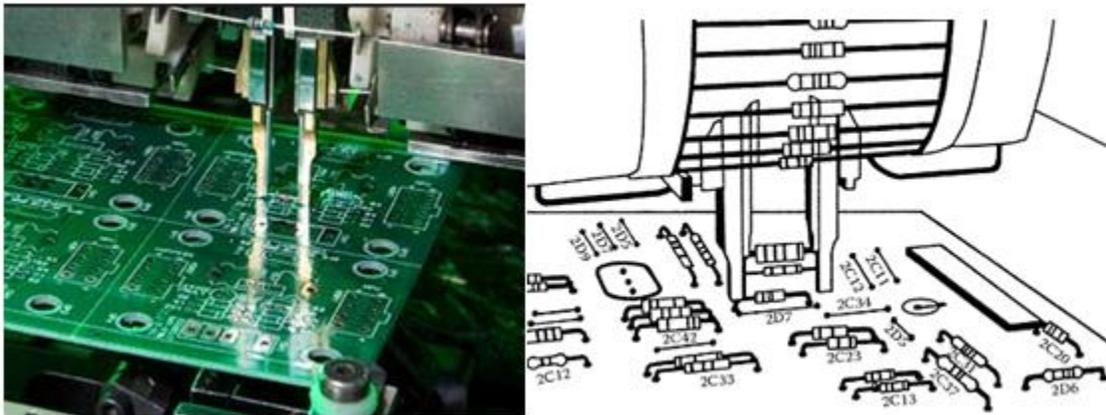
### 2.3.2 Processo automático de montagem para componentes PTH

Neste processo os componentes PTH são inseridos automaticamente na PCB através de um equipamento denominado insersora de componentes PTH. Existem insersoras para componentes axiais (Figura 2.13) e componentes radiais (Figura 2.14) e são responsáveis pela inserção de componentes como resistores, diodos, capacitores, transistores, varistores e sensores entre outros [40].

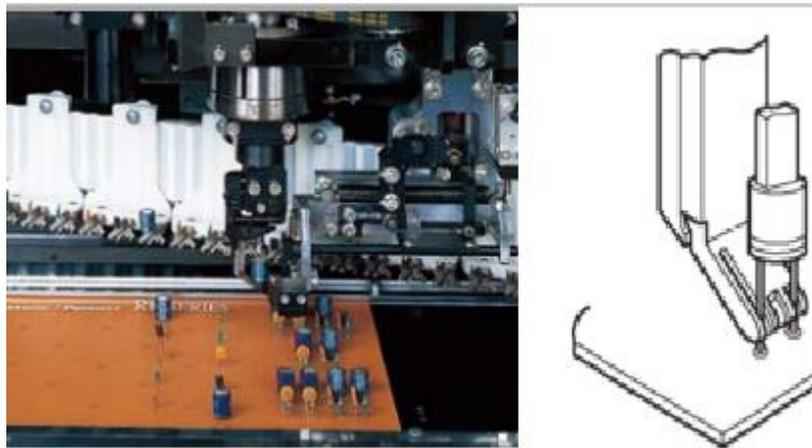
Vale a pena mencionar que o menor diâmetro da furação para estes componentes deve ser de  $0,35\text{mm}^6$ , maior que o valor nominal do diâmetro do terminal do componente sob pena de prejudicar a montagem automática dos componentes.

---

<sup>6</sup> Valor foi extraído como resultado de análises de *DFM* junto a empresas montadoras e é tido como um valor de referência como boas práticas para projetos de *PCB*.



**Figura 2.13**– Montagem automática de componente PTH axial[41].

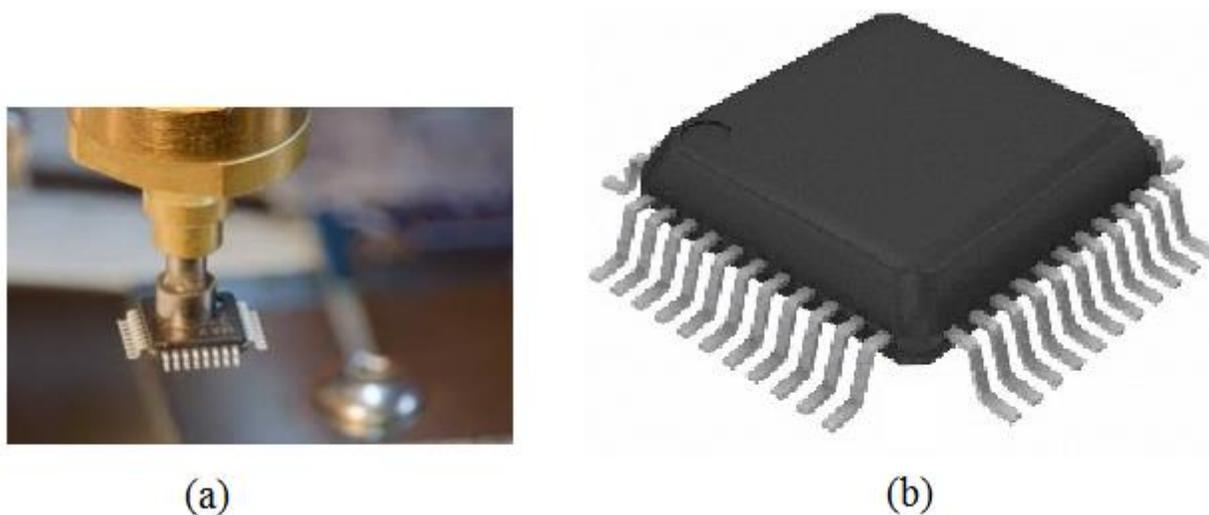


**Figura 2.14**– Montagem automática de componente PTH radial[41].

### 2.3.3 Processo automático de montagem para componentes SMD

Neste processo os componentes SMD são inseridos automaticamente na PCB através de equipamento denominado inserora “SMD Pick and Place”. Normalmente, numa linha de montagem de componentes SMD, podemos ter mais de um equipamento operando na montagem destes componentes. Desta forma, podemos ter máquinas inseroras exclusivas para componentes discretos do tipo resistores, diodos, capacitores, transistores, LEDs e outros cuja embalagem é forne-

cida em forma de fitas ou carretel de componentes. Outros componentes como microprocessadores, conectores, reles, circuitos integrados e outros que são fornecidos em embalagens do tipo bandeja, são montados por outras insersoras SMD como a mostrada na Figura 2.15, que é uma insersora com um componente QFP (*Quad Flat Package*). Novas tecnologias em máquinas insersoras SMD vêm sendo aprimoradas no sentido de minimizar cada vez mais o tempo gasto em posicionamento dos componentes. Máquinas com mais de uma cabeça de posicionamento, também denominada multi estação já estão disponíveis possibilitando montagens mais rápidas dos componentes SMD[40], [42]. Os tempos e a sequência de posicionamento dos componentes passam a serem considerados fatores importantes quando queremos aperfeiçoar a montagem da PCB para altos volumes de produção principalmente [43].

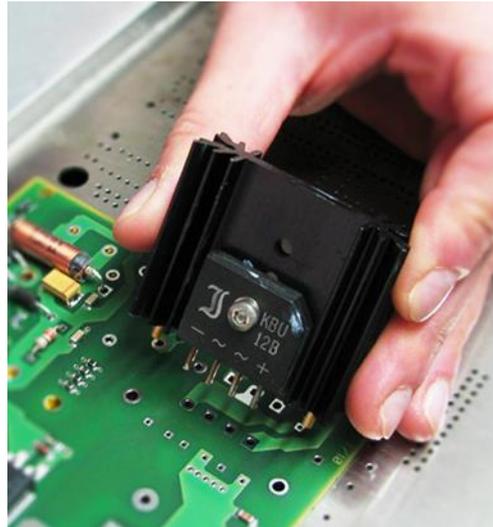


**Figura 2.15**–Montagem Automática de componente QFP: a) insersora de componentes SMD QFP[44]; e b) componente QFP.

### 2.3.4 Processo manual de montagem de componentes PTH

Apesar de todos os recursos disponíveis para montagem automática de componentes, existem ainda alguns tipos de componentes PTH que requerem montagem manual justamente por não se enquadrarem dentro das categorias de componentes radiais e/ou axiais, por exemplo: conectores, reles, transformadores ou ainda alguns capacitores, cujas dimensões extrapolam o limite de diâmetro ou altura suportada pelas insersoras automáticas, alguns tipos de varistores, dissipa-

dores, indutores discretos, *triacs* com encapsulamento TO220, TO3, TO18, TO39, TO126, entre outros, que podem não atender aos pré-requisitos das inseridoras automáticas e têm que ser montados manualmente como é mostrado na Figura 2.16.

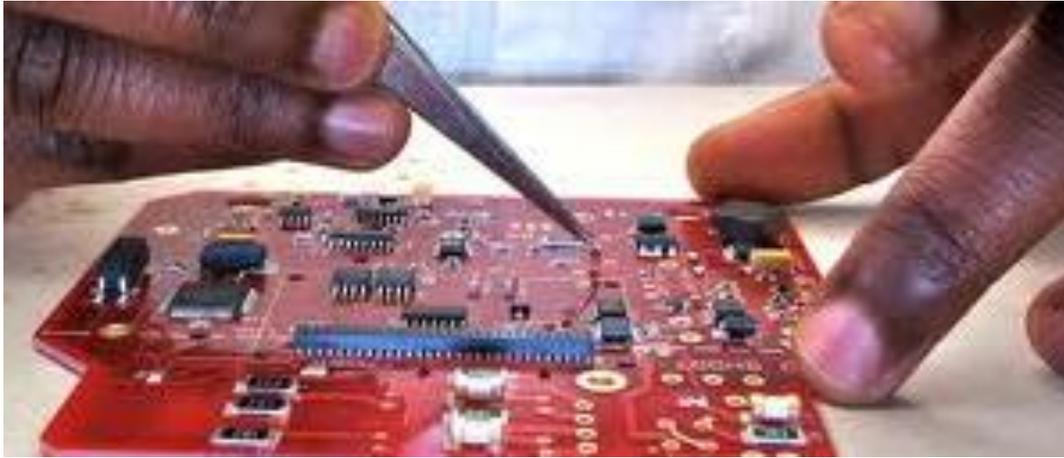


**Figura 2.16**– Montagem manual de um componente eletrônico, ponte retificadora, numa PCB[45].

### 2.3.5 Processo manual de montagem de componentes SMD

O processo de montagem de componente SMD manualmente (Figura 2.17), apesar de ser possível de ser realizado, em processos que envolvam montagem de protótipos e/ou de baixa produção, também não será abordado neste trabalho pelos mesmos motivos já apresentados na Seção 2.3.1, sobre montagem manual de componentes PTH.

As propostas apresentadas neste trabalho não são relevantes para o processo manual de montagem de componentes SMD, por ser uma montagem cujo processo de solda depende basicamente da destreza do operador no manuseio dos equipamentos e materiais necessários à montagem dos componentes eletrônicos. Mesmo assim algumas boas práticas são válidas para o *layout* da placa, mas este trabalho está focado apenas na produção automatizada.



**Figura 2.17**– Montagem manual de PCB com componentes SMD[46].

## 2.4 PROCESSOS DE SOLDA EM PLACAS ELETRÔNICAS.

Neste capítulo será abordado os principais aspectos relativos a processos de solda de uma placa eletrônica focando os processos automatizados de solda por onda e por refusão. O processo de solda pode ser traduzido como sendo o método pelo qual os terminais dos componentes eletrônicos são fixados na placa através da liga de solda, permitindo passagem da corrente elétrica.

A solda dos componentes eletrônicos, na montagem de uma placa de circuito impresso, pode ser feita através da solda por onda (*wave solder*), por refusão (*reflow solder*), pelo processo manual ou também a combinação dos três.

No processo de solda por onda, podem ser soldados componentes PTH e SMD simultaneamente, desde que o projeto do *layout* esteja adequado, como iremos discutir posteriormente.

Para o processo de refusão ou *reflow*, os componentes SMD são soldados na placa e também exigem que o projeto do *layout* esteja adequado, principalmente quando podemos ter a montagem da placa por duplo processo envolvendo onda e refusão. Componentes PTH também podem ser soldados por refusão pelo processo conhecido como PIHR<sup>7</sup> (*Pin in Hole Reflow*), THR (*Through Hole Reflow*) ou ainda *Pin in Paste Process*[30],[47], [48].

---

<sup>7</sup>PIHR é o processo de solda por refusão em componente especiais tipo PTH.

O processo de solda manual geralmente acaba sendo necessário, mesmo num processo automatizado, porque geralmente existe a necessidade de se retrabalhar as falhas e erros de solda ou solda de um único componente PTH na placa e o processo manual acaba sendo necessário.

Mesmo num processo de produção de alta escala podem-se ter os três processos de solda sendo realizados na montagem da placa eletrônica de forma consecutiva. A solda por refusão é a primeira dos três processos, onde os componentes SMD são primeiramente posicionados e soldados na PCB. Na sequência tem-se a solda por onda onde são soldados os componentes PTH e por último a solda manual onde é feita a soldagem de outros componentes PTH (geralmente) e feitos os retrabalhos de solda, basicamente corrigindo os erros da solda por onda, dos quais o curto de solda é o principal defeito. A seguir serão detalhados os processos de solda por refusão e por onda.

Desde 01 de Julho de 2006, a normativa RoHS (*Restriction of Hazardous Substances*) também denominada RoHS 1.0, estabeleceu restrições de certas substâncias consideradas perigosas ao ser humano e ao meio ambiente. São elas: Cromo Hexavalente, Mercúrio, Chumbo, Cádmio, PBBs (*Polybrominated Biphenils*) e PBDE (*Polybrominated Diphenil Ethers*).

A normativa RoHS foi primeiramente aceita nos países europeus e gradativamente vem sendo adotada por outros países ao redor do mundo. Atualmente uma nova versão atualizada e denominada RoHS 2.0, de 01 de Julho de 2012, estabelece novos patamares de concentração destas substâncias e inclui novas categorias de produtos que terão que se enquadrar dentro desta normativa [49], [50].

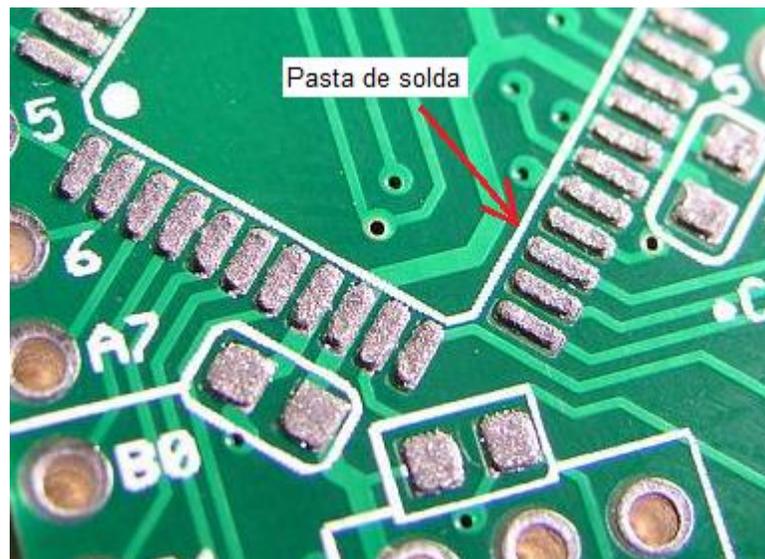
Muitas empresas vêm se adequando a estas novas exigências eliminando o chumbo seu processo de solda das placas eletrônicas, porque é uma das substâncias consideradas nocivas ao meio ambiente. Quando se considera a solda “*lead free*”, estamos nos referindo à solda que não contém chumbo na sua composição.

A mudança da composição da liga de solda de estanho/chumbo para estanho/prata/cobre (liga SAC305) é uma das opções que é adotada pela indústria com sucesso entre outras chamadas ligas *lead free* [51] e levou os especialistas e projetistas de *layout* das placas eletrônicas a se defrontarem com alguns desafios nos projetos do *layout* da placa eletrônica por entenderem que a nova liga traria uma incidência maior de defeitos de solda como, por exemplo, o curto de solda [11].

### 2.4.1 Processo de solda por refusão (*reflow*).

Apesar de ser um processo crítico por exigir alta precisão de ferramentas para posicionamento dos componentes, precisão na manufatura da PCB, precisão do gabarito de aplicação da pasta de solda (*stencil*<sup>8</sup>), ter o controle das temperaturas nas zonas de aquecimento do forno de refusão[52], [53]e manejo dos componentes, é o processo mais automatizado em se tratando de montagem de placas eletrônicas.

O processo de refusão se baseia na aplicação da pasta de solda diretamente nas áreas de solda, denominadas *pads* de solda, dos componentes SMD, Figura 2.18.



**Figura 2.18**– Pasta de solda sobre os *pads* de solda de componente SMD[54].

Na sequência, os componentes SMD são posicionados na PCB através da insersora automática *Pick and Place*, para serem soldados no forno de refusão.

As Figura 2.19 e 2.20 ilustram as etapas de montagem de uma placa de circuito impresso pelo processo de refusão[2].

Neste processo têm-se as seguintes etapas definidas:

- A aplicação da pasta de solda através de um gabarito, também chamado de *stencil*, cujas cavidades permitem que seja depositada a quantidade adequada da pasta de

<sup>8</sup>*Stencil* é um gabarito para deposição de pasta de solda nas ilhas de solda dos componentes SMDs, geralmente feito de aço inox com espessura que varia entre 0,1 a 0,25 mm.

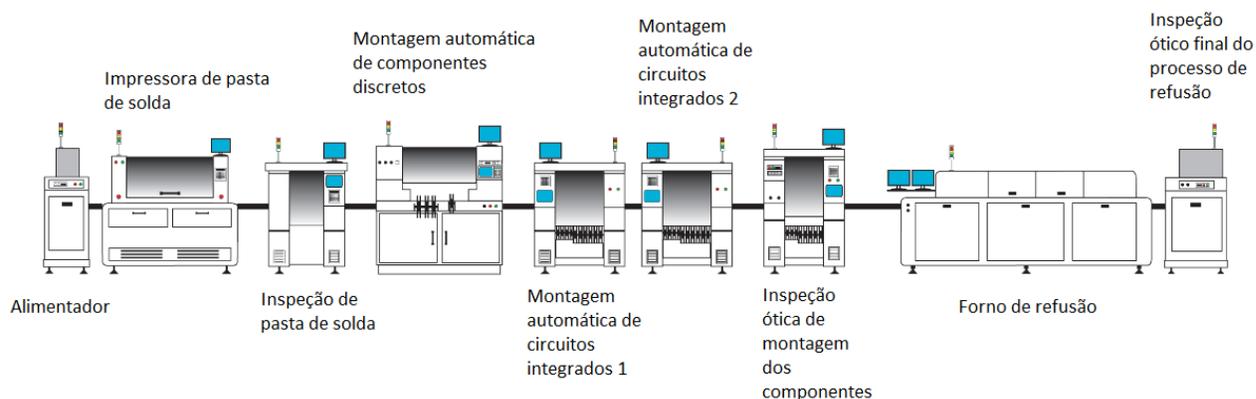
solda sobre as ilhas de solda de todos os componentes SMD. O equipamento que faz esta aplicação da pasta de solda é conhecido como *printer*.

- Na sequência tem-se uma primeira inspeção para avaliar se a pasta de solda foi aplicada corretamente. Este equipamento é conhecido como AOI (*Automatic Optical Inspection*).
- Próximo passo é o posicionamento do componente SMD na sua posição na PCB por um equipamento chamado de *Pick and Place*.
- Em seguida a placa é inserida na esteira do forno de refusão ou reflow para ser soldado os componentes nas suas posições. Nesta etapa, em cada ponto de solda, ocorre o derretimento da pasta de solda unindo o terminal do componente a ilha de solda.
- Finalmente a placa passa por outro processo de inspeção automática pelo equipamento AOI, finalizando o processo de solda por refusão.
- Também pode ocorrer etapa subsequente de retrabalho se for constatado algum erro de montagem.



**Figura 2.19**– Etapas da solda por refusão em componente SMD[7].

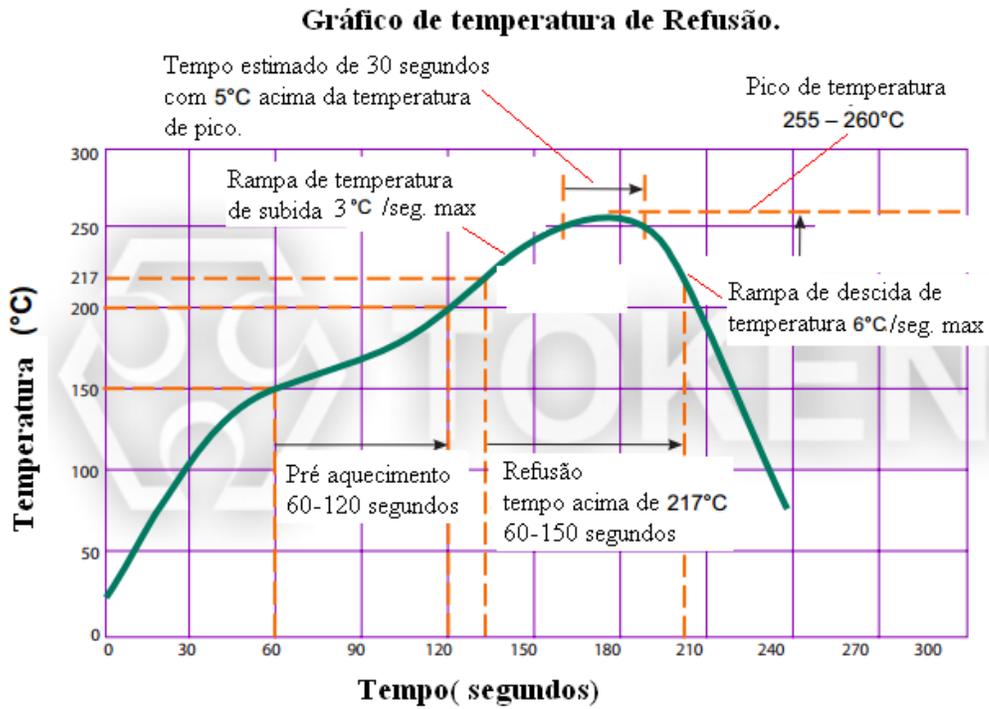
O processo completo da montagem de componentes SMD é mostrado na Figura 2.20. Dependendo da variedade de componentes SMD, pode-se ter diferentes máquinas inseridoras completando a linha de montagem.



**Figura 2.20**– Processo de solda por refusão[55].

Os tempos e temperaturas, no processo de refusão, devem seguir as recomendações dos fornecedores da pasta de solda e garantir que o limite de temperatura não exceda o suportado pelos componentes SMD.

A Figura 2.21 mostra o gráfico de temperatura de forno de refusão, utilizado na solda de componentes SMD em placa eletrônicas. O resultado do processo de solda por refusão em componentes SMD é visto na Figura 2.22.



**Figura 2.21**– Gráfico de temperatura para processo de solda por refusão[56].



**Figura 2.22**– Componentes SMD soldados por refusão.

### 2.4.2 Processo de solda por onda

O processo de solda por onda, ainda é o mais utilizado pela indústria quando se trata principalmente de montagens de placas eletrônicas com componentes PTH.

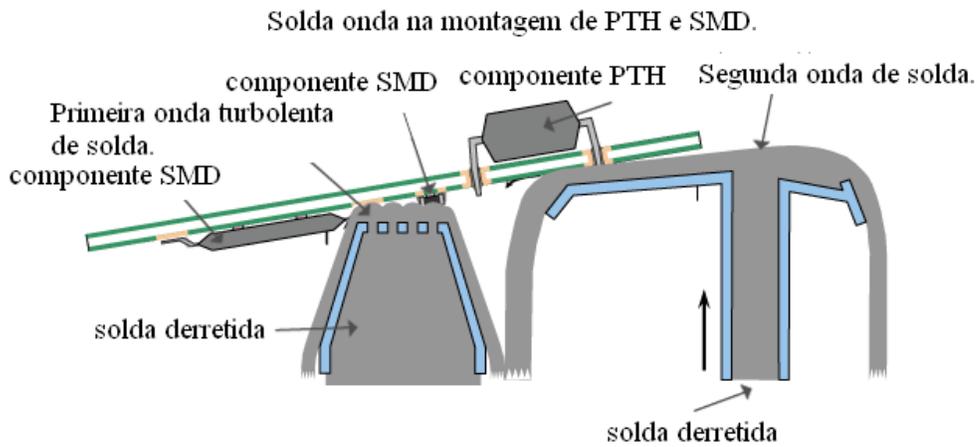
Este processo consiste em transportar a placa eletrônica, já com os componentes eletrônicos posicionados, passando por cima de um tanque de solda derretida, mergulhando seus terminais nesta solda e soldando-os de forma uniforme e todos de uma só vez. Este processo consiste de três etapas [57]:

1. Na superfície da placa, já com os componentes montados, é adicionado, por spray ou por contato, o fluxo de solda cuja função é promover a limpeza da superfície da placa e terminais dos componentes, evitando a oxidação dos mesmos com isso assegurando a qualidade da solda.
2. Preaquecimento, onde o fluxo de solda é ativado e onde irá ocorrer a desoxidação e limpeza da placa.
3. Os componentes são soldados na placa através da passagem no tanque de solda derretido.

A solda por onda, no entanto, também pode ser utilizada para soldagem de componentes SMD. A Figura 2.23 ilustra uma soldagem por onda utilizando estes dois tipos de tecnologia de componentes.

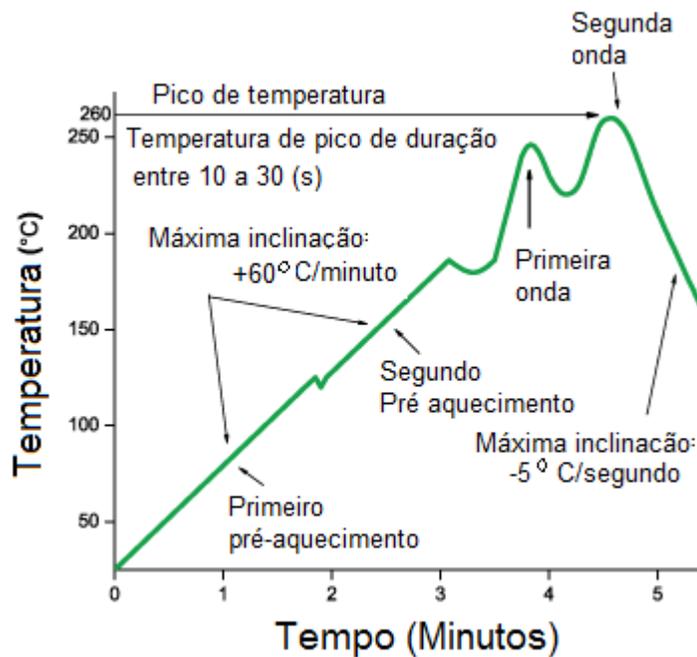
Neste processo têm-se as seguintes etapas definidas:

- Os componentes SMDs são posicionados e colados na parte de baixo da placa de circuito impresso, que também chamamos de *bottom*. Nesta etapa exige-se um processo de cura da cola para que a fixação dos componentes seja firme para que não se desprendam de suas posições.
- Na próxima fase são colocados os componentes PTH por processo manual ou automático, do lado de cima ou também chamado de top.
- Em seguida a placa é inserida no forno de solda onda para que os componentes sejam soldados na placa.



**Figura 2.23**– Solda onda[28].

O perfil térmico recomendado para solda por onda é mostrado na Figura 2.24 onde é considerado um equipamento com dupla onda para a montagem de componentes SMD e PTH.



**Figura 2.24**– Gráfico de temperatura para solda a onda *lead-free*[58].

De acordo com o perfil térmico mostrado na Figura 2.24, o tempo total necessário para a soldagem de uma placa é de 5 minutos. Nos 2 primeiros minutos ocorrem o pré-aquecimento da

placa obedecendo uma rampa de subida da temperatura de 60°C por minuto, até atingir a temperatura de aprox. 140°C, para que o fluxo de solda seja ativado corretamente.

Numa segunda etapa que vai de 2 a 4 minutos, ocorre o segundopré-aquecimento também numa rampa de subida de 60°C por minuto, atingindo os 200°C onde deve ocorrer a volatilização do fluxo de solda por completo.

Aos 4 minutos ocorre a entrada da placa na primeira onda de solda atingindo os 250°C e logo em seguida a segunda onda com temperatura máxima de 260 °C completando o ciclo de soldagem em 5 minutos.

Após esta segunda onda, a placas saem da zona de aquecimento e se resfria para poder ser transportada para as próximas etapas de revisão e testes.

#### 2.4.2.1 Solda por onda em componentes SMD

Este processo apesar de ser usual, principalmente para as indústrias que ainda utilizam placas com face simples, é uma das estratégias de *design* de *layout* que mais trazem problemas de retrabalho para as montadoras de placas eletrônicas. A solda por onda em componentes SMD é bastante crítico por causar uma série de defeitos onde o curto circuito de solda é um dos mais frequentes [59].

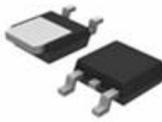
Nos componentes SMD os cuidados que devemos ter com o *design* do *layout* são maiores envolvendo posicionamento em relação ao sentido de entrada na onda de solda, tamanho da ilha de solda e espaçamento entre os componentes.

De acordo com pesquisa realizada com algumas empresas montadoras de placas<sup>9</sup> da região de Campinas-SP, as famílias de componentes que podem ser montadas por solda a onda são as descritas na Tabela 2.2. O processo de solda por onda em componentes SMD pode ser visto na Figura 2.25.

---

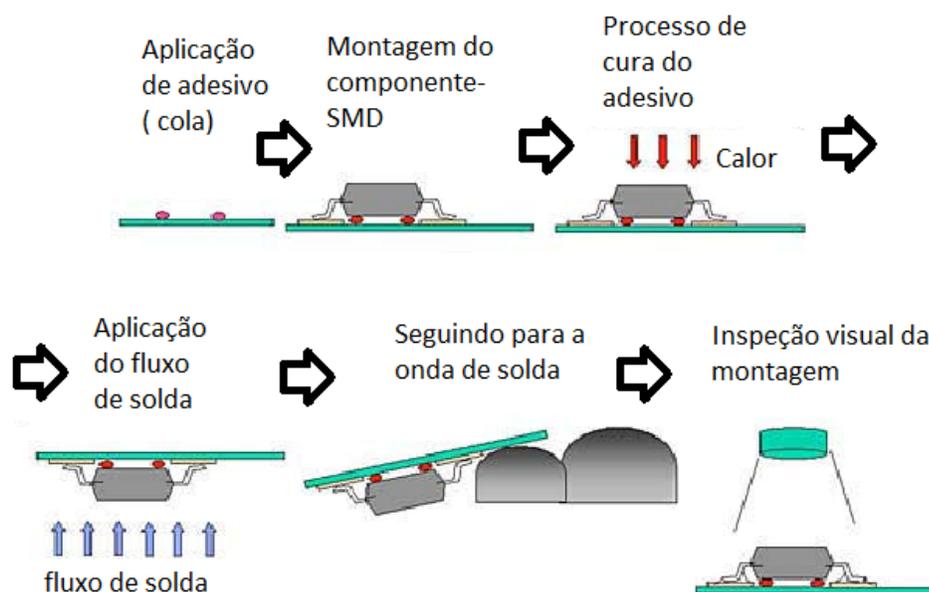
<sup>9</sup> As empresas que participaram desta pesquisa foram: Foxconn, Magneti Marelli, ClipTech e Invensys.

**Tabela 2.2**– Família de componentes *SMD* que admitem serem montados por solda a onda.

Componentes	Tipos de envasulamento	Componente	Tipos de encapsulamento.
	Componentes discretos com dimensionais a partir da família 0603		D2PAK (com 3 terminais) e DPAK
	MELF		SOIC
	SOT 23		QFP

Primeiramente, os componentes *SMD* são adesivados na placa através da aplicação de pontos de cola localizados na área de ocupação de cada componente [60], [61]; em seguida, os componentes são posicionados por insersoras automáticas (*pick and place*) nas posições da placa de circuito impresso e em seguida colocados em uma estufa para curar a cola. Vale a pena mencionar que a aplicação da cola (adesivo), pode ser feita de forma automatizada através de máquina adesivadora, onde a cola é aplicada componente por componente ou por aplicação por estêncil, onde é aplicado na placa ou no painel todo em uma única operação.

Após a cura da cola, é realizada solda a onda. No final deste processo a placa segue para verificação de eventuais falhas e/ou erros de montagem. Sendo identificada qualquer anormalidade, a placa é retrabalhada e/ou até mesmo escrapeada em alguns casos.



**Figura 2.25**– Solda por onda em componente SMD[7].

#### 2.4.2.2 Solda por onda em componentes PTH

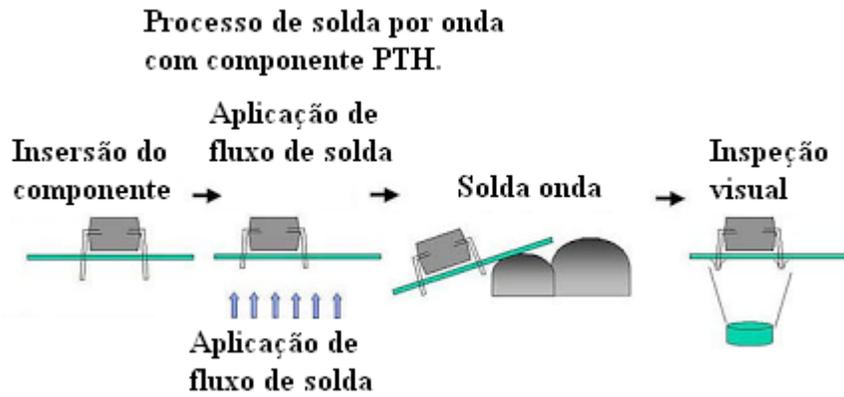
Tradicionalmente este é o processo ainda muito utilizado na montagem das placas eletrônicas. Mesmo com o avanço nas áreas de tecnologia de componentes eletrônicos e de materiais das placas de circuito impresso, os projetos ainda possuem, na maioria das vezes, um número considerável de componentes PTH.

O processo de solda por onda possui menos automação do que o processo SMD, muitas vezes o posicionamento dos componentes na placa é feito manualmente, apesar de também ser possível fazer o posicionamento de forma automatizada por insersoras.

Neste processo (vide Figura 2.26), as etapas de posicionamento dos componentes na placa, que pode ser feita de forma manual ou automatizada. Em seguida a placa já pode ser levada para a máquina de solda por onda.

Uma vez inserida a placa da máquina da solda por onda, a primeira etapa que se procede é a aplicação do fluxo de solda e na sequência os componentes, são levados pela esteira, para passarem pelo tanque de solda derretida, onde é então realizada a solda. Na sequência ocorre o resfriamento até a saída da máquina de solda e uma primeira inspeção da placa montada. Esta inspeção pode ser feita de forma automatizada, através de equipamento denominado AOI, como visto

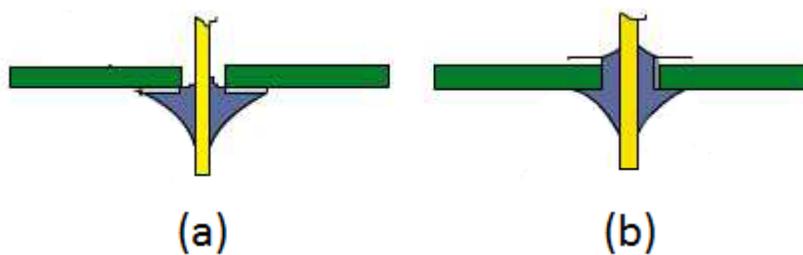
anteriormente ou de forma visual pela operadora. Os erros identificados são encaminhados para área de retrabalho e correção da montagem.



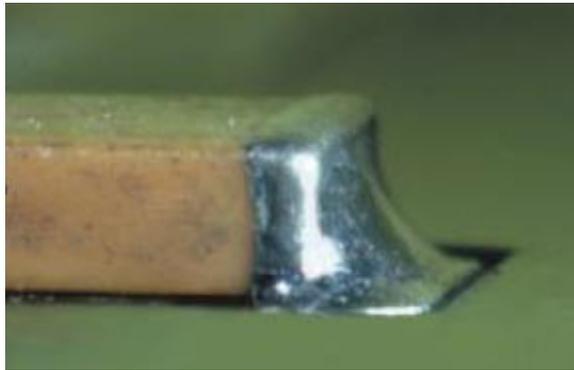
**Figura 2.26**– Etapas de solda por onda em componente PTH[7].

#### 2.4.2.3 Junção de solda no processo de solda por onda

Numa junção de solda, formada pelo processo de solda por onda, como é ilustrado na Figura 2.27 e Figura 2.28, o que se deseja é ter a formação de um cone regular, o que a princípio é sinal de que o processo está bem ajustado e que a solda está robusta.



**Figura 2.27**– Junção de solda em componente PTH: a) PCB de face simples (furo não metalizado); e b) PCB de dupla face (furo metalizado)[62].



**Figura 2.28**– Aspecto de uma junção de solda por onda em componente SMD [38]

Má formação do cone de solda indica que o processo de solda pode ser melhorado e inclusive o *design do layout* também pode ser ajustado para a obtenção de um cone de solda mais adequado. Recomendações sobre aceitabilidade de junção de solda podem ser encontradas na norma IPC 610[38].

Pelo fato da junção de solda estar sujeita as questões de dilatação dos materiais envolvidos no processo de solda, torna-se importantíssimo a questão de se ter um correto tamanho de ilha de solda para cada processo de solda de acordo com o tipo de componente.

Neste caso o processo de dilatação e contração, pelo efeito térmico, da junção acaba por se romper causando falhas no circuito eletrônico [63].

A boa formação do cone de solda é vital para a robustez e confiabilidade da placa eletrônica principalmente para as placas eletrônicas que só possuem uma face ou uma camada. Nestas placas, não existe a metalização do furo de solda do componente, por este motivo a junção de solda só vai existir em um único lado, deixando a solda mais frágil quando comparamos com uma solda cujo furo é metalizado como mostrado na Figura 2.27.

## 2.5 PRINCIPAIS LIGAS DE SOLDAS UTILIZADAS NA MONTAGEM DA PLACA DE CIRCUITO IMPRESSO.

Como já foi visto, a normativa RoHS de 2006, trouxe uma série de restrições relativas a composição da liga de solda para a eletrônica, no entanto, a liga de solda estanho/chumbo ainda é largamente utilizada pela indústria na montagem de placa eletrônicas no Brasil e no mundo [64], [66].

Desde 2006, com a entrada em vigor da diretiva *RoHS*, a indústria teve que se adaptar as novas exigências do mercado. Nesta diretiva, certas substâncias estão sendo banidas dos processos de industrialização. No caso na indústria eletroeletrônica o que afetou diretamente foi a liga de solda que não poderia mais conter a substância chumbo. Com essa nova diretiva, principalmente para a indústria que exporta seus produtos para Europa, iniciou um processo de mudança em sua linha de montagem utilizando algumas novas ligas de solda que não continham o chumbo. A liga *SnAgCu* (Estanho, Prata e Cobre) é a liga que a indústria adotou em substituição a liga *SnPb* (Estanho, Chumbo). A liga SAC305 (*Sn<sub>3</sub>Ag<sub>0,5</sub>Cu*) é uma das mais conhecidas no Brasil em se tratando de ligas de solda sem chumbo. Outras ligas foram sendo desenvolvidas para a solda dos componentes como mostra a Tabela 2.3[65],[68].

**Tabela 2.3**– Exemplo de ligas *lead-free* e suas aplicações.

Liga	Material	Ponto Eutético (°C)	Indústria
Sn3.5Ag	estanho/prata	221-226	Automotiva Militar Aeroespacial Consumo
Sn2.0Ag	estanho/prata		
Sn3.4Ag4.8Bi	estanho/prata/bismuto		
Sn7.5Bi2.0Ag	estanho/bismuto/prata		
Sn3.5Ag3.0Bi	estanho/prata/bismuto		
Sn7.5Bi2.0Ag0.5Cu	estanho/bismuto/prata/cobre	206-213	Militar Aeroespacial Consumo Automotivo Telecomunicações
Sn3.5Ag5.0Bi0.7Cu	estanho/prata/bismuto/cobre		
Sn2.0Ag4.0Bi0.5Cu0.1Ge	estanho/prata/bismuto/cobre/germanio		
Sn2.0Ag0.75Cu	estanho/prata/cobre		
Sn4.0Ag0.5Cu	estanho/prata/cobre		
Sn4.0Ag1.0Cu	estanho/prata/cobre		
Sn3.5Ag0.7Cu	estanho/prata/cobre		
Sn3.0Ag0.7Cu	estanho/prata/cobre		
Sn3.2Ag0.5Cu	estanho/prata/cobre		
Sn4.7Ag1.7Cu	estanho/prata/cobre		
Sn/Bi	estanho/bismuto	138-227	Consumo Telecomunicações
Sn0.7Cu	estanho/cobre		
Sn/Zn	estanho/zinco	198,5	Consumo

A liga *Sn/Pb*, possui ponto eutético de 183°C e é largamente utilizado pela indústria de consumo e automação dedicados para consumo interno no Brasil e /ou países cujas restrições RoHS ainda não estejam sendo exigidas[65], que são área militar, aeroespacial, médica, área automotiva como baterias e controles de automação.

De acordo com Madureira, estudos realizados, junto à empresa “Cast Metais e Soldas Lda”, a produção de ligas de solda da empresa está aproximadamente 90% de ligas de estanho-chumbo e outros 10% em ligas livres de chumbo para atendimento do mercado interno brasileiro [65].

Como foi mencionado anteriormente, o processo de solda por onda ainda é muito utilizado pela indústria eletrônica, seja na montagem de componentes SMD ou componentes PTH. Por esta razão, no capítulo a seguir serão vistos propostas de engenharia relacionadas às estratégias de *layout* focadas na redução de curto circuitos de solda causados durante o processo de solda por onda.

Este e outros defeitos de montagem são responsáveis por retrabalhos na placa de circuito impresso e que são indesejados por introduzirem custos operacionais e também por contribuírem para a piora da qualidade dos produtos.



### 3 PROPOSTAS DE RECURSOS PARA REDUÇÃO DE CURTO CIRCUITO NO PROCESSO DE SOLDA POR ONDA.

O processo de solda por onda, em montagem de placa de circuito impresso, apesar de ser bastante utilizado pela indústria eletrônica, não é muito conhecida pelos projetistas, que por sua vez, não se envolvem no seu processo. Isto prejudica a elaboração de um design de PCB que possa atender alguns pré-requisitos básicos permitindo uma melhor qualidade da solda, um menor índice de retrabalhos e falhas de solda oriundos do desenho do *layout* da PCB.

Este trabalho está focado apenas nas propostas para redução do defeito curto de solda, no processo de solda por onda, por considerar que é um dos principais defeitos que acontece neste processo e cuja solução, muitas vezes, está no projeto do *layout* da placa.

Estas propostas se baseiam em resultados práticos obtidos em vários *layouts* em que a indústria já utiliza em seus produtos, especialmente as que produzem placas face simples ou dupla face e cujo processo de montagem predomina o da solda por onda. Alguns autores, como Liukkonemet *al.* [69], costumam atribuir suas causas a fatores relacionados ao processo de solda em seus estudos sobre estes defeitos. Conforme relatos de G. Diepstraten, da Vitronics, que relaciona os defeitos de curto circuito de solda aos fatores, quantidade de fluxo de solda aplicado, temperatura de *pre-heating*, temperatura da solda e tempo de contato com a solda onda [57], tem-se um comparativo sobre o efeito das variações destes itens nos resultados obtidos, mas não são citadas propostas de *design* do *layout*.

Segundo Sanftleben e Borneman, da Delphi Delco Electronics [70], a máscara de solda brilhante também tem influência significativa na maior ou menor ocorrência de curto de solda em placas eletrônicas em função do maior surgimento de esferas de solda (bolas) que surgem na placa durante o processo de solda e sugere que para redução destes defeitos sejam também consideradas mudanças da máscara de solda.

Outros pré-requisitos também importantes no que se referem a estratégias de posicionamento, padrões de ilha de solda e considerações de layout devem ser observados segundo os critérios das normas IPC2221 [71], IPC7351 [72].

Outros casos de curto circuito de solda também podem estar relacionados a fatores que envolvem as questões de processo de montagem de placas eletrônicas como, por exemplo, questões de micro curto circuito causados por cristais de cobre e estanho originários do excesso de

aplicação de pasta de solda e questões relacionadas operações de retrabalhos na placa eletrônica, descrito no artigo de JeffKukelhan[73].

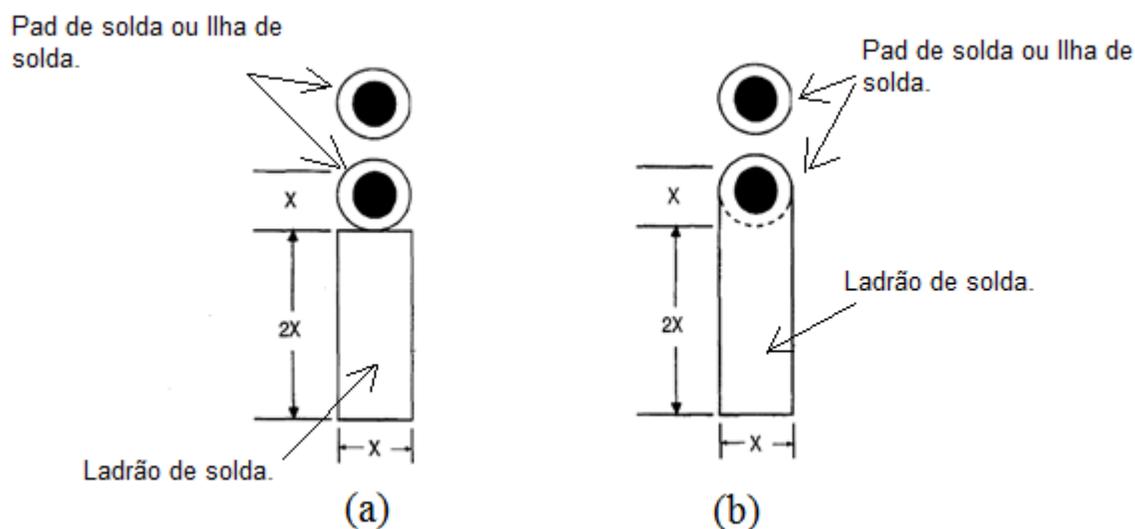
Fatores relacionados a defeitos existentes nos próprios insumos como componentes defeituosos também são apontados como prováveis causas segundo [2], que também atribui defeitos de curto circuito de solda causados pela proximidade entre terminais dos componentes o que nos remete as questões do *layout* da placa, que é o foco deste trabalho.

Nas Seções 3.1 e 3.2, serão apresentados os recursos de *design* de *layout* que influenciam diretamente nos resultados do aparecimento de curto circuito de solda no processo de montagem de placas eletrônicas por solda onda.

### 3.1 RECURSO LADRÃO DE SOLDA

Ladrão de solda, nada mais é do que uma ilha extra de solda e que é utilizada como recurso para minimizar e/ou eliminar os curtos circuitos de solda, causados durante processo de montagem da placa eletrônica, por solda a onda. Sua geometria e tamanho não são exatos e geralmente acompanham a geometria do próprio *pad* de solda do componente em que estão associados e devem ter, pelo menos, a mesma área de ocupação também. Ladrão de solda com o dobro do tamanho do *pad* de solda do componente é comum de se ter numa placa.

A função desta ilha adicional a de absorver o excesso de solda que normalmente se acumula entre os dois últimos pinos do componente e com isso evita-se a ocorrência do curto circuito de solda. A Figura 3.1 mostra exemplos de ladrão de solda.

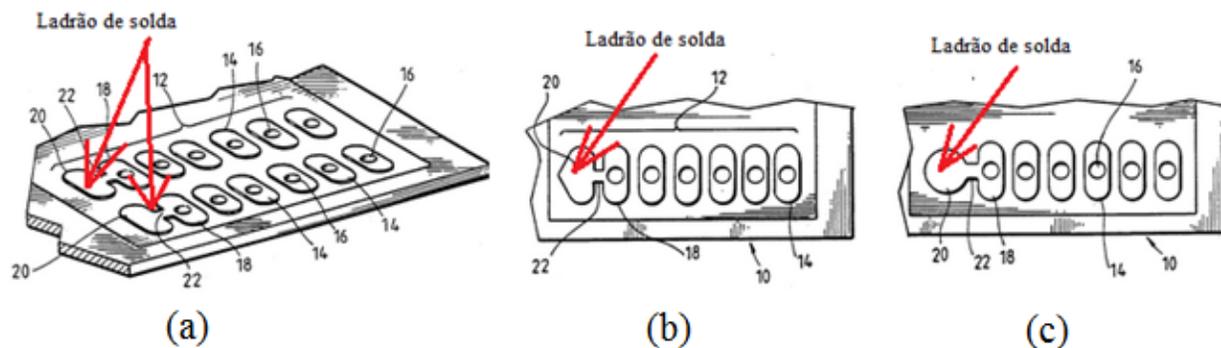


**Figura 3.1**– Exemplos de ladrão de solda: a) ladrão de solda separado da ilha de solda; e b) ladrão de solda como prolongamento da própria ilha de solda.

Algumas patentes de ladrão de solda que foram criadas a partir de diversos tipos de encapsulamento de componentes eletrônicos.

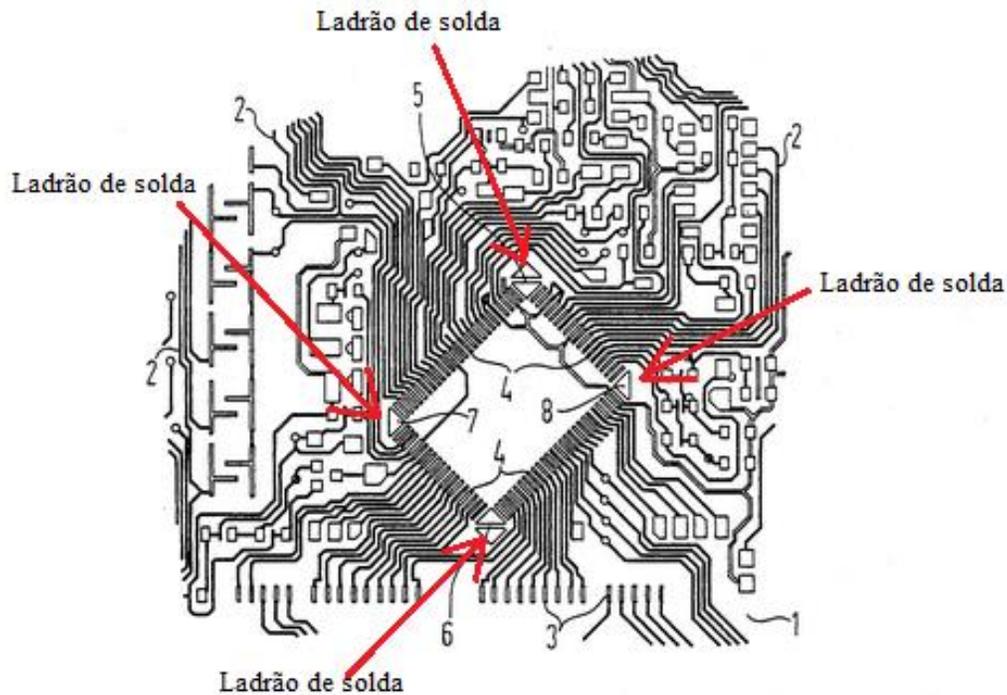
A patente 4.835.345 *US Patent May 30, 1989: Printed wiring board havin grobber pads for excess solder*[74]: Propõe 3 tipos de ladrão de solda para encapsulamento tipo *DIP* para circuito integrado.

Estes ladrões de solda são propostos como sendo ilhas de solda extras associadas a última ilha de solda que passa pela onda.



**Figura 3.2**– Ladrão de solda referenciado na patente US4835345[74]: a) ladrão de solda com geometria igual ao pad de solda; b) ladrão de solda com geometria similar a de uma gota; e c) ladrão de solda com geometria circular.

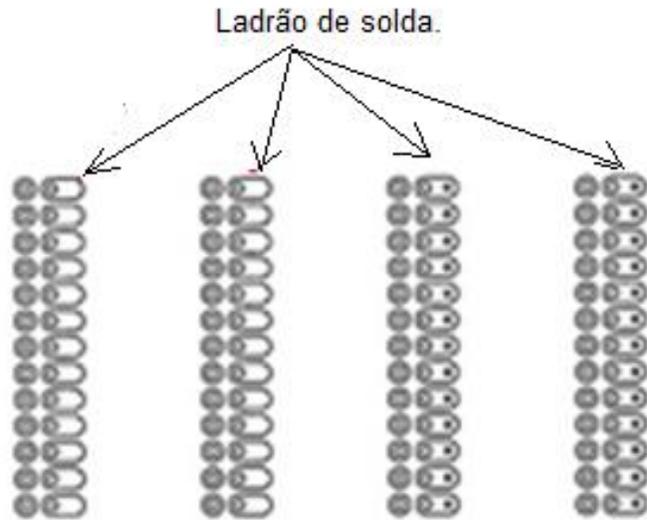
A patente 4.891.472 *US Patent Jan 2, 1990: Interconnects on a printed circuit board having connecting points for an electronic component with a plurality of terminals*[75] propõe ladrão de solda para circuitos integrados com encapsulamento QFP.



**Figura 3.3**– Ladrão de solda referenciado na patente US4891472 [75]

A proposta para estes ladrões de solda também são figuras geométricas que funcionam como ilhas extras de solda localizadas nas extremidades das fileiras de pinos do componente. Desta forma o que se pretende é que o excesso de solda fique sobre estas ilhas extras e não nos pinos do componente.

A patente 6.292.372 *US Patent Set. 18, 2001: Solder thieving pad for wave soldered through-hole components*[76] propõe ladrão de solda para conectores.



**Figura 3.4**– Ladrão de solda referenciado na patente US6292372 [76].

Da mesma forma que nos exemplos anteriores o objetivo deste formato de ilha é que o excesso de solda fique sobre a área extra da ilha de solda ao invés de ficar entre os pinos do componente ocasionando o curto circuito de solda.

### 3.2 PROPOSTAS PARA COMPONENTES PTH

A Figura 3.5 será utilizada para exemplificar algumas situações de posicionamento de componentes PTH em relação à entrada da placa na onda de solda.



Figura 3.5 – Posicionamento de componentes PTH.

A orientação dos componentes posicionados na placa é a principal recomendação que o projetista deve seguir. Não seguir esta recomendação, no *layout* da PCB, significará o comprometimento no desempenho de solda da placa.

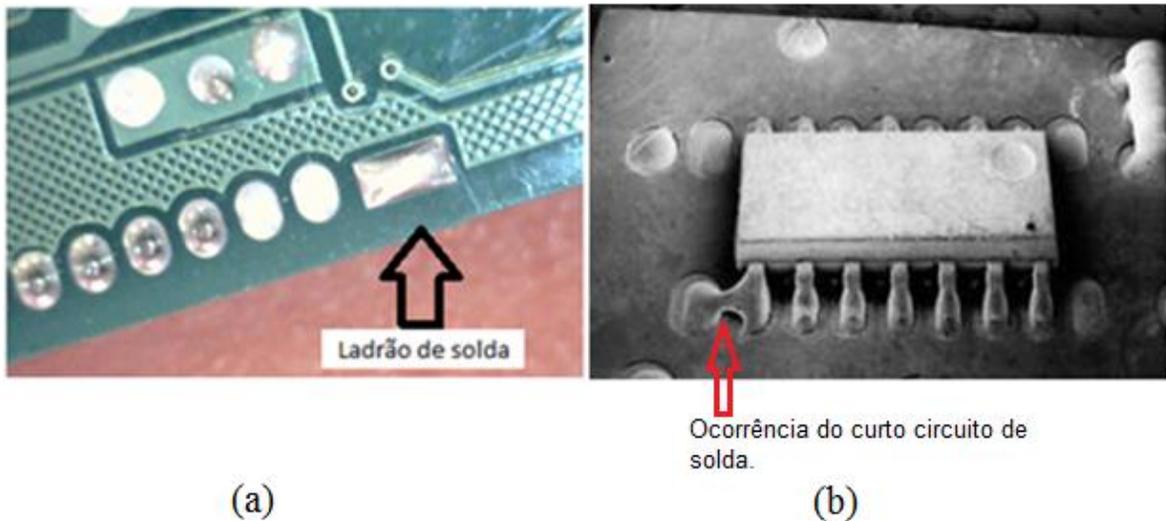
Os componentes PTH discretos com dois terminais como resistores, capacitores, diodos podem ser posicionados sem nenhuma orientação preferencial (como será visto na Seção 3.5), nas situações em que eles estiverem isolados, mas se fossem posicionados em grupo, devem seguir uma orientação preferencial tal que sua orientação fique perpendicular ao sentido da onda [71] como mostrado na Figura 3.5 (Orientação 1). O posicionamento mostrado na indicação Orientação 2, refere-se a posição não recomendada para grupos de componentes, sob pena de termos um aumento de curto circuito de solda.

Para os casos onde se tem o posicionamento dos componentes, como indicado na Orientação 1, deve-se aplicar os seguintes recursos descritos a seguir, como recomendação para evitar o curto circuito de solda.

Na estratégia de posicionamento Orientação 1, deve-se acrescentar o "ladrão de solda" que deverá ficar posicionado logo após o último pino deste grupo a ser passado pela onda de solda.

O ladrão de solda consiste em adicionar uma ilha de solda de tamanho igual ou superior a ilha de solda do componente. Recomenda-se pelo menos o dobro do tamanho quando possível.

Este ladrão de solda tem a função de reter o excesso de solda entre os 2 últimos pinos que passarem pelo onda de solda, pode também ocorrer que o excesso de solda fique retido sobre o *pad* de solda do componente e o ladrão de solda, formando um curto circuito entre eles, que não afetará o circuito por formarem uma única ligação, vide Figura 3.6.

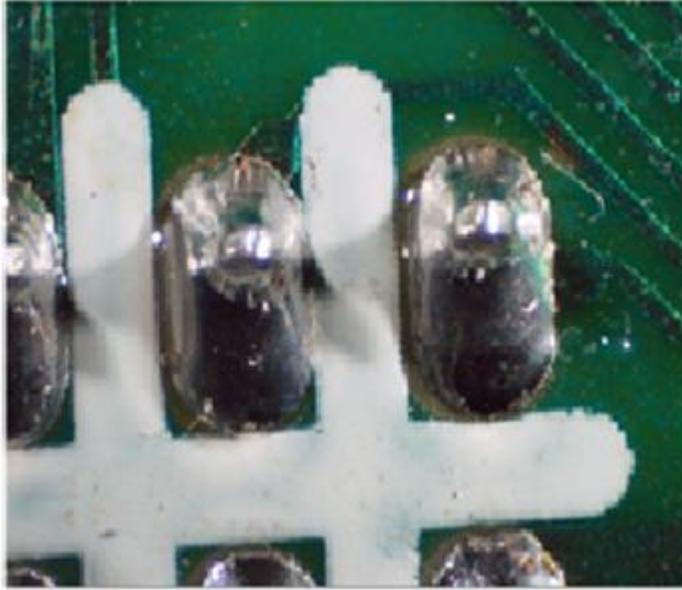


**Figura 3.6** – Exemplos de ladrão de solda: a) Ladrão de solda com geometria retangular de área maior que o *pad* de solda; e b) Curto de solda previsto com o ladrão de solda.

Na estratégia de posicionamento, Orientação 2 na Figura 3.5, que não é a preferencial, pode-se utilizar outros recursos como o de acrescentar uma linha de serigrafia entre as ilhas de solda, mudar o formato das ilhas de solda ou deslocar os componentes de tal forma que fiquem desalinhados entre si. Estes recursos juntos ajudam a dificultar o aparecimento do curto circuito de solda entre os pinos dos componentes.

O recurso de utilizar serigrafia entre as ilhas de solda é a técnica mais fácil de implementar devido ao fato de ser um recurso disponível em todos os CADs eletrônicos que trabalham com *layout*, bastando acrescentar estas linhas nas camadas correspondentes aos da serigrafia da placa, no lado da solda. Desta forma, podemos ter linhas ou até mesmo áreas de serigrafia entre as ilhas de solda como mostra a Figura 3.7.

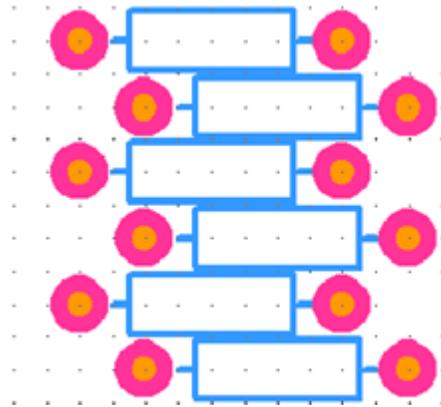
Neste caso vale a pena observar que as linhas de serigrafia, não devem invadir as ilhas de solda para não ter contaminação das mesmas e com isso prejudicar a junção de solda.



**Figura 3.7** – Serigrafia entre ilhas de solda.

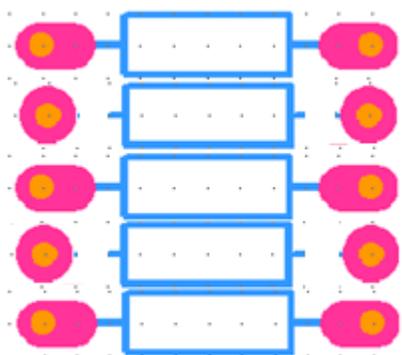
Outro recurso que pode ser utilizado é o de deslocamento dos componentes, que pode ser implementado por todos os CADs eletrônicos também. Este deslocamento deve ser tal que as ilhas de solda fiquem desalinhadas entre si, contribuindo para evitar a formação dos curtos de solda.

A Figura 3.8 mostra o deslocamento de componentes sugeridos para minimizar a incidência de curto de solda.



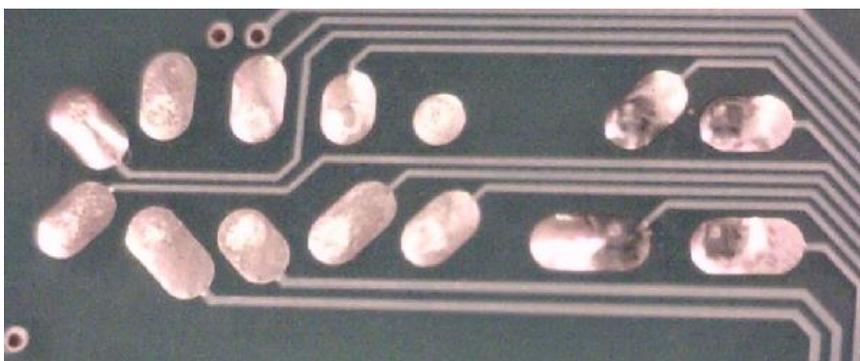
**Figura 3.8**– Deslocamento de componentes para evitar curto de circuito de solda.

Quando o deslocamento do componente não for possível, podemos deslocar as ilhas de solda, ou alterar seu formato.



**Figura 3.9**– Deslocamento das ilhas de solda.

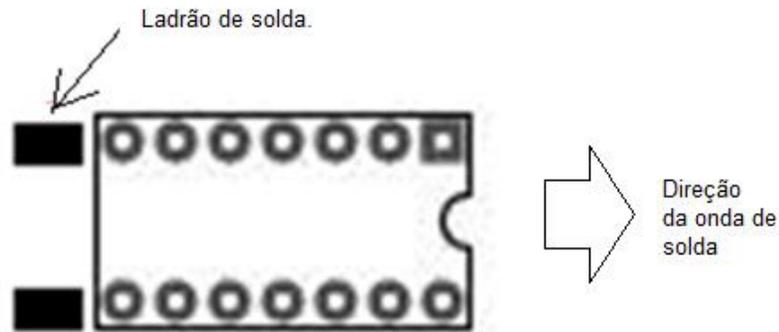
As ilhas de solda também podem ser alteradas quanto ao formato e orientação, como é sugerido no artigo de Arra[11]. Estes recursos, no entanto não estão disponíveis em alguns CADs, mas são recomendados como recursos que servem para minimizar os curtos circuitos de solda em componentes do tipo DIP(*Dual In-line Package*) e/ou conectores com fila dupla de pinos com passo entre os pinos em 100mils<sup>10</sup> ou 2,54mm; como mostrado na Figura 3.10.



**Figura 3.10**– Alteração no formato e ângulo das ilhas de solda como recurso de CAD, para evitar curto circuito de solda.

<sup>10</sup>Mils é a milésima parte da unidade de medida polegada (1 Polegada = 25,4 mm).

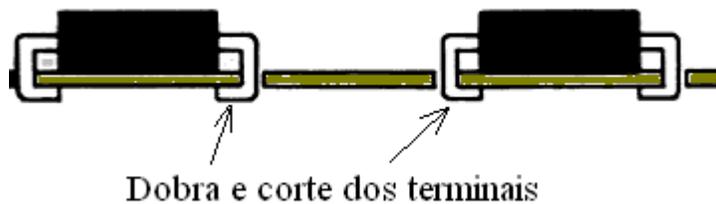
Componentes discretos como conectores e/ou circuitos integrados com encapsulamento tipoDIP, também devem ter sentido preferencial de posicionamento em relação à onda de solda. A Orientação 3 referenciada na Figura 3.5, trata-se de um circuito integrado cuja posição é a preferencial, neste caso a recomendação é que se adicione um ladrão de solda posicionado logo após o ultimo pino que deixa a onda de solda, para cada fileira de pinos ilustrado na Figura 3.11.



**Figura 3.11**– Proposta de ladrão de solda para encapsulamento DIP.

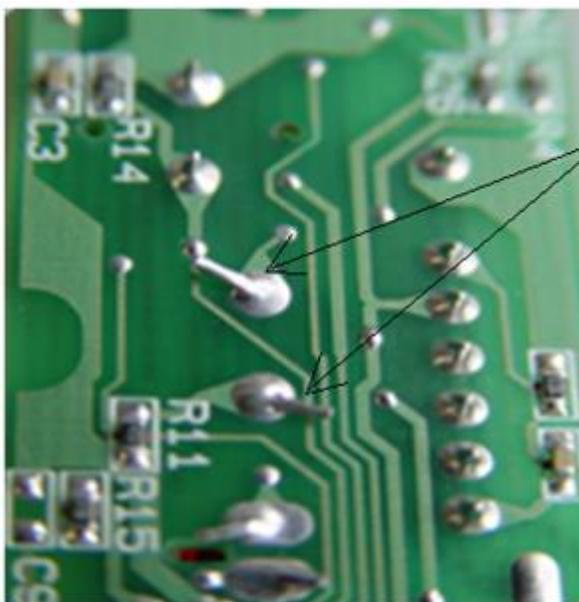
### 3.3 RECOMENDAÇÕES PARA COMPONENTES PTH POSICIONADOS ATRAVÉS DE INSERSORA AUTOMÁTICA.

No posicionamento de componentes PTH através de máquinas insersoras automáticas chamadas de “*pick and place*”, todos os componentes são pré-formatados no tamanho adequado conforme espaço previsto no *layout* da placa e seus terminais são cortados e dobrados conforme mostrado na Figura 3.12.



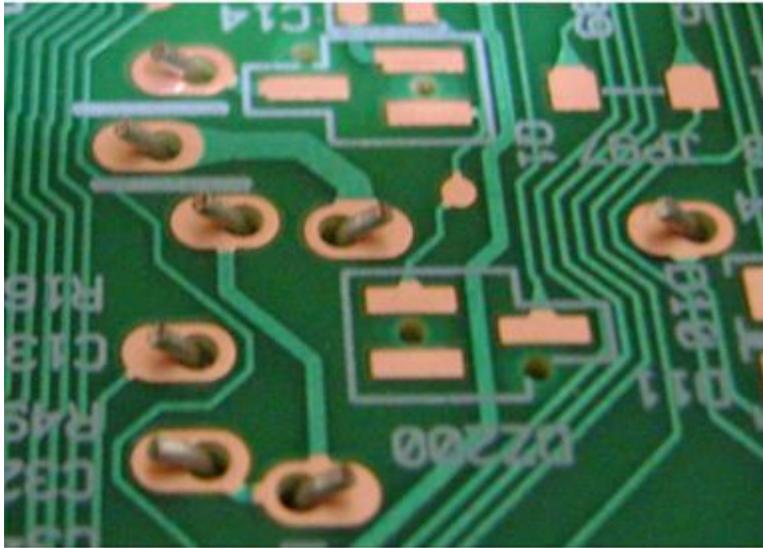
**Figura 3.12**–Pré-formatação dos terminais de componentes PTH.

Nesta configuração, a possibilidade de ocorrer curto de solda é grande porque geralmente a ilha de solda não prevê a acomodação do terminal sobre sua área de ocupação, causando curto do terminal com ilhas e/ou trilhas adjacentes. A Figura 3.13 mostra uma real situação onde a dobra do terminal está sobre uma região de trilhas e junções de solda, com isso o risco de curto circuito é grande uma vez que durante operação de teste, montagem e transporte do produto, podemos ter esforço mecânico nestes terminais soltos e haverá sempre o risco de provocar um curto circuito entre as partes adjacentes envolvidas.



**Figura 3.13**– Componente PTH pré-formatado com dobra e corte automático apresentando risco de curto circuito.

A recomendação é que as ilhas de solda acompanhem a dobra do terminal com tamanho igual ou superior ao tamanho da sua dobra mostrado na Figura 3.14 para que, durante o processo da solda, estes terminais sejam soldados sem deixar nenhuma sobra para fora da região da solda, evitando a ocorrência de curto circuito com outras trilhas adjacentes.

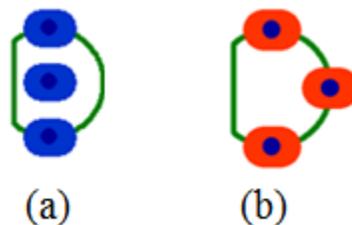


**Figura 3.14**– Componente PTH pré-formatado com dobra e corte automático com método proposto.

### 3.4 RECOMENDAÇÕES PARA COMPONENTES PTH DISCRETOS ISOLADOS.

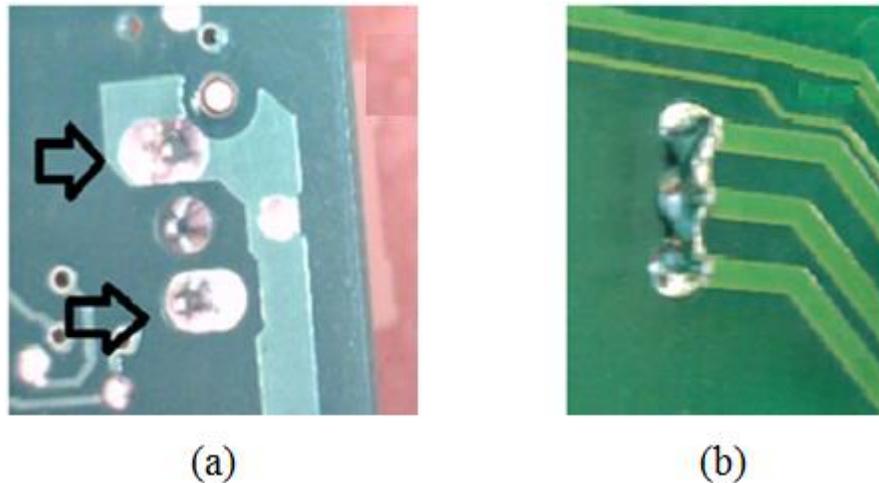
Outros componentes que sempre merecerão nossa atenção são os transistores, *triacs*, reguladores de tensão entre outros, com os encapsulamentos TO92 (ilustrados na Figura 3.15), TO220 e semelhantes. A posição dos terminais nestes encapsulamentos também requerem atenção e ajustes no *design* do *layout*. Para estes casos, as recomendações também se baseiam na separação e formatos das ilhas de solda.

Quando possível, é importante separar os pinos de solda, a fim de procurar dificultar a ocorrência do curto de solda entre eles. O uso da serigrafia entre seus terminais também pode ser aplicada caso não haja espaço suficiente para afastar as ilhas de solda.



**Figura 3.15**– Encapsulamento TO92 com ilhas de solda separadas: a) montagem com pinos alinhados; e b) montagem com pinos em formato delta.

Quando estes cuidados não são seguidos, existem ocorrências de curto de solda em praticamente 100% dos casos. Ocorrências de curto de solda também são verificadas em componentes tipo conectores de 3 vias. Neste caso o afastamento entre os pinos não é possível, mas podemos utilizar outras estratégias como formatação diferenciada das ilhas de solda como mostrado na Figura 3.16.



**Figura 3.16**– Evidência do curto de solda em componente não ajustado para o processo da solda por onda: a) Formato oblongo da ilha de solda; e b) curto circuito de solda.

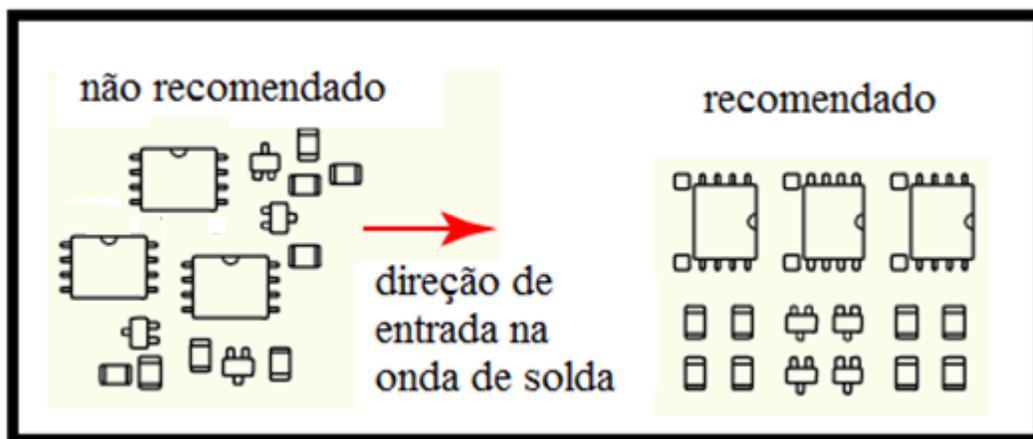
### 3.5 PROPOSTAS PARA COMPONENTES SMD

Componentes SMD montados pelo processo de solda por onda, são os que mais causam problemas de curto circuito de solda e falha de solda, conforme relata MarinovicDoro em seu trabalho sobre Garantia da Qualidade em Empresas Montadoras de Placas de Circuito Impresso [2],[77]. Para as empresas que ainda utilizam placas face simples mixando componentes SMD e PTH é altamente recomendado que se observe o sentido preferencial de posicionamento de componentes SMD e alguns recursos, apresentados neste trabalho, para redução das falhas de montagem, especialmente o curto circuito de solda.

Alguns recursos utilizados para minimizar estes defeitos em componentes PTH podem ser utilizados também para os componentes SMD, como por exemplo, o ladrão de solda e sentido preferencial de posicionamento em relação ao sentido da onda de solda.

Com relação aos componentes SMD, os recursos que temos disponíveis para evitar o curto circuito de solda são bem mais limitados dos que podemos utilizar em componentes PTH. Basicamente temos o recurso do ladrão de solda aliado com posicionamento em relação ao sentido da onda. Utilizar serigrafia entre os *pads* não é viável para os SMDs, porque não temos espaço suficiente para tal. Alterar o tamanho das ilhas de solda e/ou deslocá-las também não é usual, porque não existe espaço suficiente também.

A primeira recomendação sem dúvida está relacionada ao posicionamento do componente SMD em relação ao sentido da onda de solda. Todo componente deve estar no sentido perpendicular ao sentido da onda como ilustrado na Figura 3.17[71].

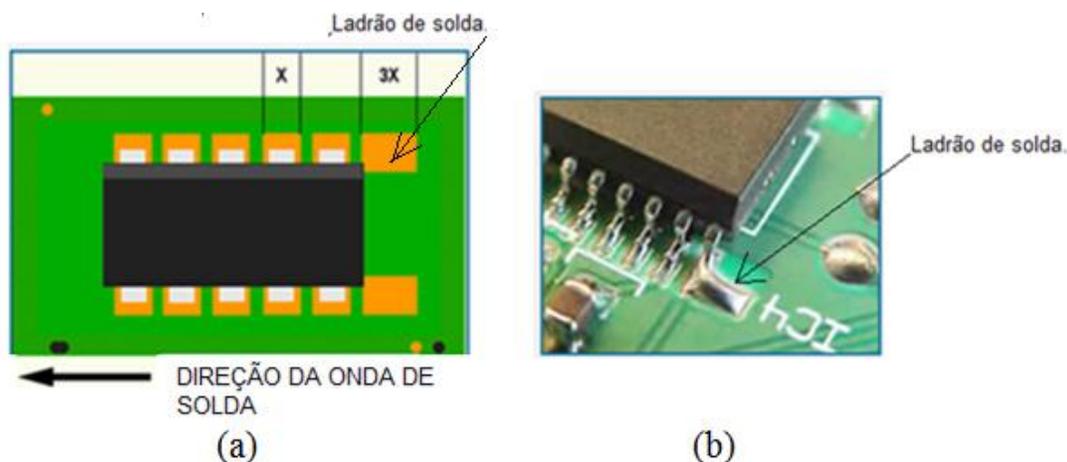


**Figura 3.17**– Sentido preferencial da entrada dos componentes SMD na onda de solda [71].

A segunda recomendação está relacionada com a adição do ladrão de solda para todos os componentes com encapsulamento tipo SOIC (*Small Outline Integrated Circuit*) e semelhantes que não tenham restrição para solda onda.

Esta proposta é avaliada conforme trabalho de A.J. Briggs, que propõem algumas alternativas para ladrão de solda para os encapsulamentos tipo SOIC8[78]. O que recomendamos é que esta técnica de adicionar o ladrão de solda seja feita para todos os componentes similares do tipo SOIC16, SOIC20, etc. e conectores PTH com pinos em fileira simples ou dupla.

Exemplos de encapsulamento tipo SOIC e QFP com o ladrão de solda anexado ao *design* de *layout* da placa são ilustrados na Figura 3.18.



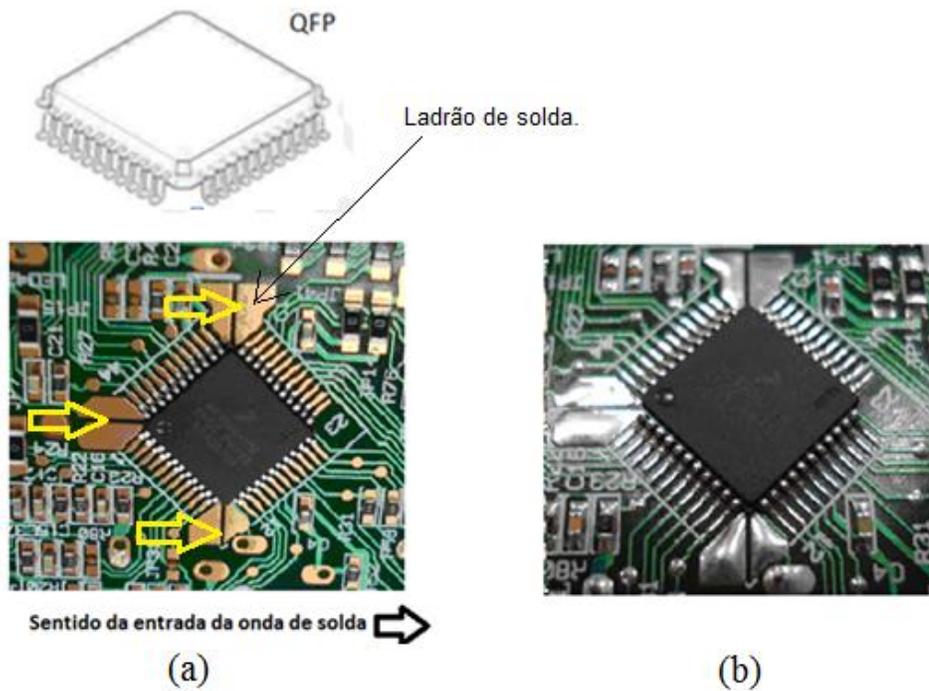
**Figura 3.18** – Encapsulamento SOIC com proposta de ladrão de solda: a) ilustração mostrando o correto posicionamento do ladrão de solda; e b) fotografia de um caso real de curto circuito de solda com o ladrão de solda.

A terceira recomendação está relacionada com o direcionamento da posição do componente em relação ao sentido da onda além da adição do ladrão de solda para todos os componentes com encapsulamento tipo QFP e semelhantes, que não tenham restrição para solda onda<sup>11</sup>, vide Figura 3.19.

Também é possível encontrar na literatura pesquisas como a de Barbini[79] relacionada a processo de onda na montagem de placas eletrônicas, onde mostra a preocupação da indústria neste tipo de processo e de assegurar os requisitos de confiabilidade relacionados à junção de solda e minimização de defeitos na solda, focando em escolha adequada de material, otimização de processo e formação de junção de solda.

Para isso, ele utiliza uma placa de teste semelhante à proposta deste trabalho, porém não se baseia no detalhe do curto de solda, mas sim nos resultados da junção de solda, inclusive constata o problema de curto de solda no componente QFP de passo 0,5mm, também denominado TQFP(*Thin Quad Flat Package*), como foi mencionado no parágrafo anterior.

<sup>11</sup> Componentes da família TQFP, BGA, QFN são alguns bons exemplos de componentes onde sua montagem deve ser feita exclusivamente por solda refusão.



**Figura 3.19**– Encapsulamento QFP com proposta de ladrão de solda: a) ladrão de solda para componente QFP a 45°; e b) eficiência do ladrão de solda.

### 3.6 ESTIMATIVA DE CUSTOS DE RETRABALHOS DE SOLDADA.

Normalmente os retrabalhos de solda são encarados como um mal necessário e dificilmente entram nas considerações de custos de processo. No entanto, quando se mede o tempo gasto em retrabalhos e os custos envolvidos, começa a fazer todo sentido a implementação de melhorias de processo de montagem da placa eletrônica e do *design* do *layout* da mesma no sentido de minimizar estes retrabalhos e conseqüentemente os custos.

O custo total de retrabalho de uma PCB deve ser considerado como a somatória dos diversos tipos de defeitos retrabalhados, como mencionado no trabalho de Liukkonen[69],[80]; onde são considerados os diferentes custos de retrabalhos para falha de solda, bolas de solda livres na PCB, solda fria, curto circuito de solda.

A estimativa destes custos foi levantada, baseado em pesquisa junto a empresas da região e dados fornecidos por revendedoras de insumos e equipamentos. Outros custos relacionados a defeitos de montagem de placas eletrônicas como solda fria, falha de solda, má formação do cone

de solda além do curto de solda também são relevantes e devem ser entendidos e analisados no sentido de procurarmos sempre minimiza-los. Neste levantamento a estimativa dos custos fixos, foi baseada em pesquisa realizada junto a empresas montadoras de placas eletrônicas (Cliptech, Invensys, Elsys, Hortron e Peccinin) para criação de um posto de retrabalho, dentro de uma linha de montagem de placa eletrônica.

É importante salientar que sempre haverá um posto de inspeção e retrabalho em uma linha de montagem de placa eletrônica, porém, não queremos ter vários postos para suprir uma alta demanda por retrabalhos, o que queremos é ter apenas um posto de inspeção e se possível com zero de retrabalho, sendo que estes postos de inspeção tendem a ser cada vez mais automatizados com a utilização de equipamento AOI.

De acordo com pesquisa realizada em empresas que montadoras de placas, são necessários os seguintes investimentos para montar um posto de retrabalho e inspeção de placas eletrônicas, vide Tabela 3.1, os valores em dólares foram obtidos do tipo de câmbio em Julho de 2015 (R\$ 3,19 por US\$ 1,00).

**Tabela 3.1**– Estimativa de custos para um posto de retrabalho de placa eletrônica<sup>12</sup>

Equipamentos e recursos para bancada de retrabalho em placas eletrônicas.	Custo estimado -JULHO/2015	
	Reais- R\$	Dolar- \$ 3,19
Bancada de retrabalho	R\$ 995,28	\$ 312,00
Luminária com lente	R\$ 229,68	\$ 72,00
Equipamento de segurança( óculos)	R\$ 15,95	\$ 5,00
Estação de solda	R\$ 354,09	\$ 111,00
Fio de solda( 500 gramos)	R\$ 73,37	\$ 23,00
Fluxo de solda(10cc)	R\$ 31,90	\$ 10,00
Pincel para limpeza pós retrabalho (kit)	R\$ 44,66	\$ 14,00
Sugador de solda	R\$ 28,71	\$ 9,00
Exaustor de bancada	R\$ 213,73	\$ 67,00
Alicate de corte diagonal	R\$ 15,95	\$ 5,00
Suporte para placa	R\$ 38,28	\$ 12,00
Uniforme anti-estático ( tipo jaleco)	R\$ 57,42	\$ 18,00
Pulseira anti estática	R\$ 12,76	\$ 4,00
Mão de obra especializada	R\$ 2.341,46	\$ 734,00
Total	R\$ 3.336,33	\$ 1.046,00

<sup>12</sup> Dados fornecidos pelas indústrias da região de Campinas relativos a custos de mão de obra. Demais dados obtidos através de pesquisa pela internet junto a empresas fornecedoras.

A estimativa de custo para cada retrabalho, de curto de solda é dado pela equação(3.1):

$$CR = MO * T + FS \quad (3.1)$$

(Custo de mão de obra + custo dos insumos gastos)

Onde:

- $CR$  é o custo do retrabalho
- $MO$  é o custo da mão de obra, estimado em segundos.
- $T$  é o tempo médio necessário para cada retrabalho em curto de solda, estimado em 15 segundos<sup>13</sup>.
- $FS$  é o custo do fio de solda utilizado (quantidade utilizada estimada em gramas).

Os custos de energia foram desprezados por considerar que faz parte da estrutura de manufatura já instalada. De acordo com os dados levantados temos como estimativa de custo de cada retrabalho, também chamado de "*touchup*" (operação de solda manual), o seguinte:

$$MO = 0,0026 * 15 = R\$ 0,039 \text{ (por retrabalho)}$$

$$FS = R\$ 0,00096 \text{ por } touchup \\ \text{(valor médio do custo do fio de solda gasto no retrabalho)}$$

Esses cálculos consideram uma quantidade estimada de uso do fio de estanho em 0,010 gramas (equivalente a 10mm de fio de 1,0mm de diâmetro); já os custos do fio de solda estão ilustrados na Tabela 3.1.

$$CR = 0,039 + 0,00096 = R\$0,04 \text{ (US\$ 0,012) (por } touch \text{ up)}$$

Para efeitos de cálculo, se for considerado que se tem pelo menos um retrabalho de solda por placa e cuja produção seja de 5000 peças mês, então se terá uma estimativa de custo da ordem de R\$3.336,33 (US\$1.046,00) por ano. É importante lembrar que isso ocorreria apenas se considerarmos que a placa tenha um retrabalho; já com mais retrabalhos o custo aumenta significativamente.

---

<sup>13</sup> O tempo de 15 segundos foi obtido baseado no acompanhamento de retrabalhos realizados na linha de produção das empresas Cliptech e Peccinin (colaboradoras deste trabalho).

### 3.7 METODOLOGIA ADOTADA TESTES DE AVALIAÇÃO DAS PROPOSTAS.

Os conceitos teóricos apresentados aqui, relacionados às práticas e recomendações, sobre como evitar ou minimizar os defeitos de curto circuito de solda foram também verificados através de testes em placas protótipos.

A validação das propostas de layout deste trabalho teve como embasamento os conceitos teóricos mencionados nos capítulos anteriores e também minha experiência vivenciada na indústria. Fatores que dependem de processo de montagem como descritos por Marinovic e Tsenev[12], [77] como: altura da onda de solda, velocidade da esteira, quantidade de fluxo e temperaturas do forno não são consideradas neste trabalho porque o foco são as propostas de design do layout que influenciam diretamente os resultados da montagem da PCB.

Através de constantes revisões de projeto durante fase de desenvolvimento de produto e acompanhamento do processo de montagem das placas eletrônicas nas diversas empresas montadoras serviram de referência para serem introduzidos nos projetos dos layouts das placas eletrônica. Esta placa protótipo reproduz os conceitos aqui apresentados de forma a cobrir todas as variações de casos que ocorrem na prática.

As seguintes variáveis do processo foram consideradas sem alteração durante o processo de montagem da placa eletrônica:

- Processo de solda onda;
- Material do laminado da placa;
- Numero de camadas da PCB;
- Tipo de componente PTH e SMD;
- Parâmetros referentes ao forno de solda onda (altura da onda, velocidade da esteira, quantidade de fluxo aplicado, temperaturas de pré-aquecimento e temperaturas das zonas).

As variáveis que foram consideradas como sendo fatores que influenciam os resultados relacionados a curto circuito de solda no processo de montagem da placa eletrônica são:

- Posição do componente em relação ao sentido da onda de solda;

- Recurso do ladrão de solda;
- Formato da ilha de solda;
- Serigrafia entre ilhas de solda.

### 3.7.1 Condiçõesde ensaio

O modelo utilizado para elaborar o ensaio foi baseado nos conceitos de DOE (*Design of Experiments*) considerando 5 variáveis que foram interpoladas, entre as que permanecem inalteradas e as que podem ser alteradas para que tenhamos um resultado satisfatório nos resultados relacionados ao defeito pesquisado.

Da interpolação destas variáveis, foram produzidas pelo menos 3 amostras por placa de teste. Por razões financeiras, foram manufaturadas 3 placas de teste resultando em pelo menos 9 circuitos de teste para cada situação sob teste, totalizando 144 circuitos sob teste baseados no esquema da Figura 3.20. Um deles, por exemplo, tem 9 circuitos sob teste onde não se tinha nenhum recurso proposto: sem orientação favorável, sem ladrão de solda, sem formato de ilha e sem serigrafia.

A montagem das placas protótipos foi realizada pela empresa Hortron que usou o processo de solda por onda da empresa.

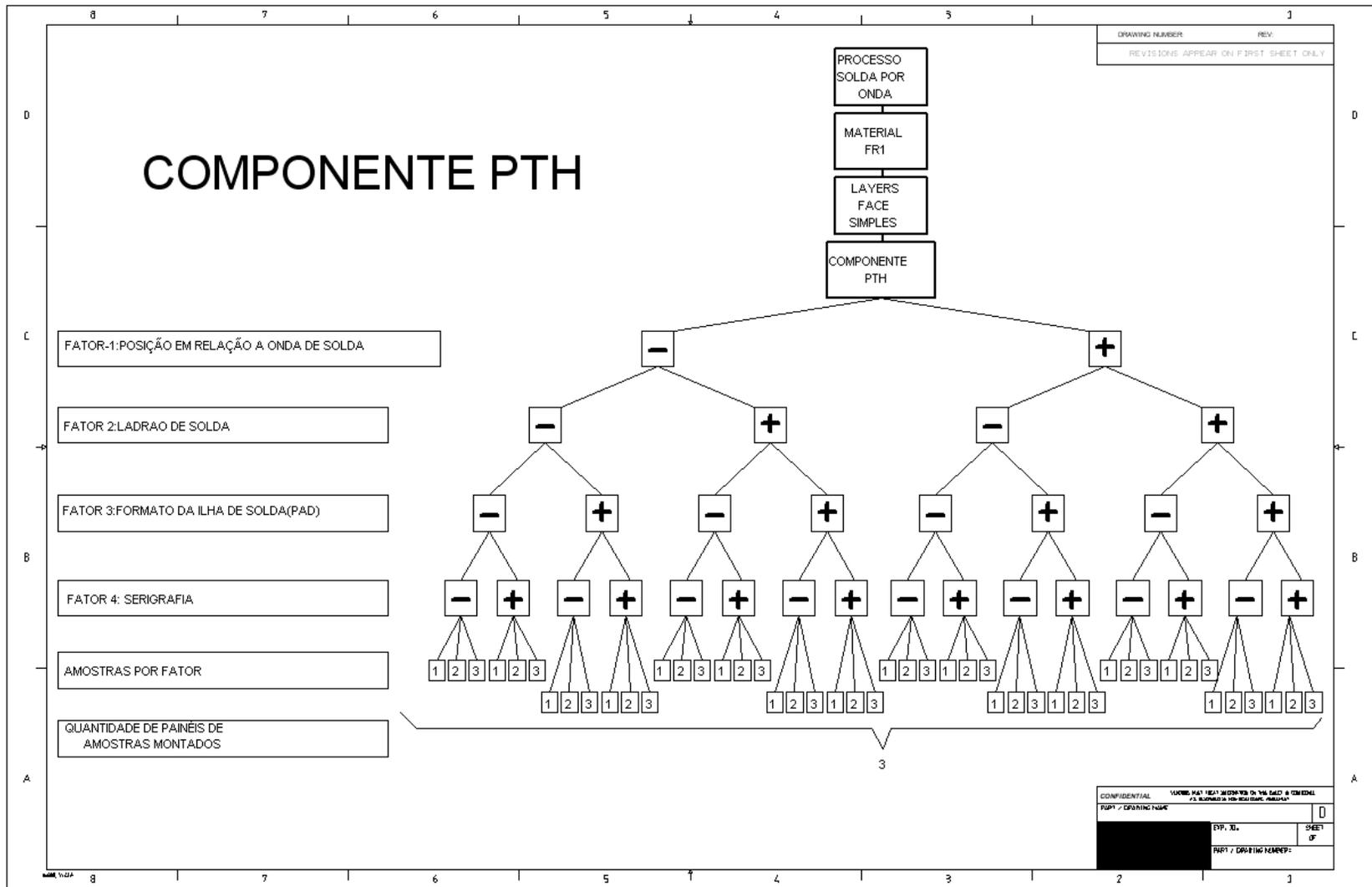
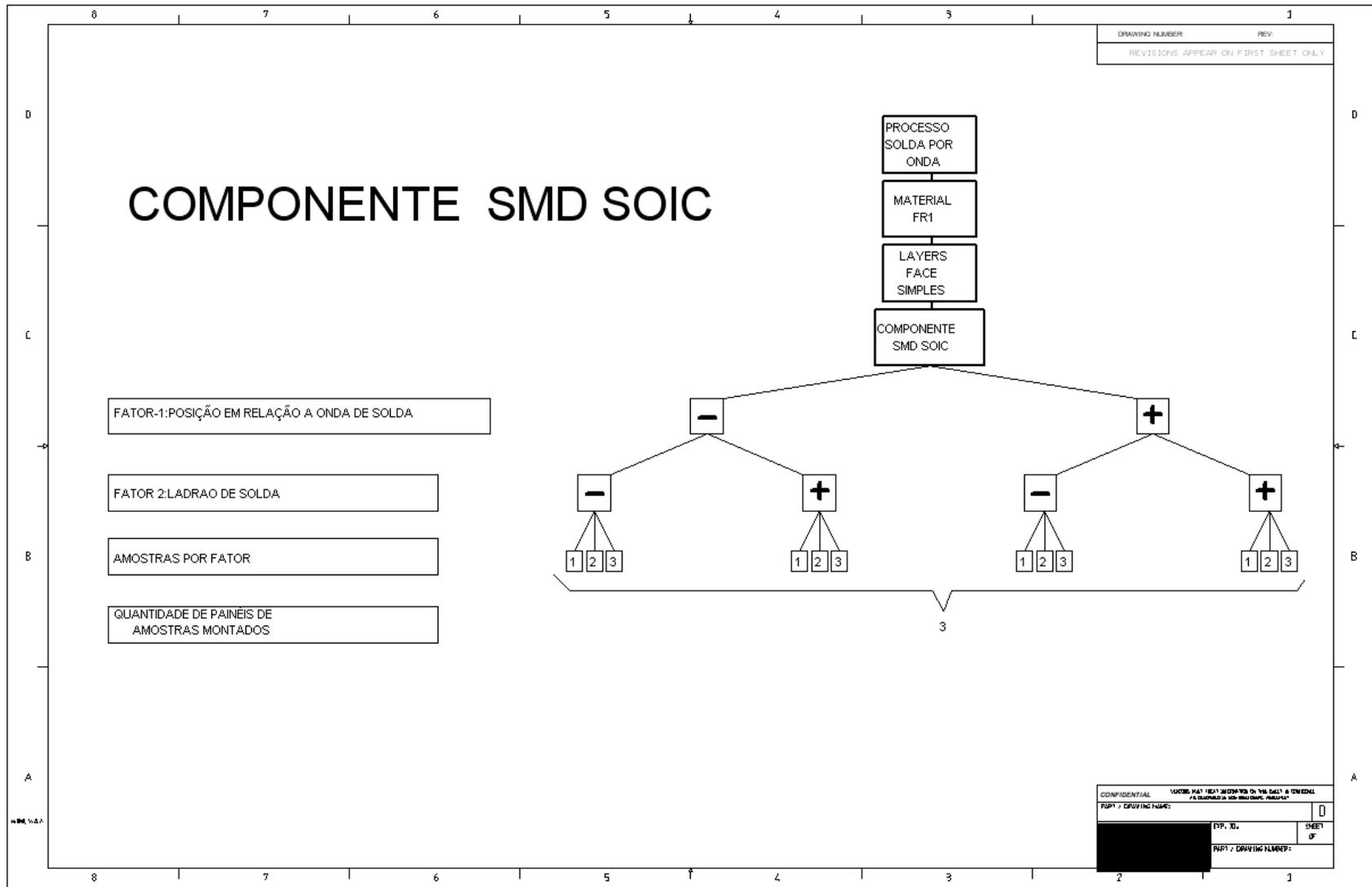
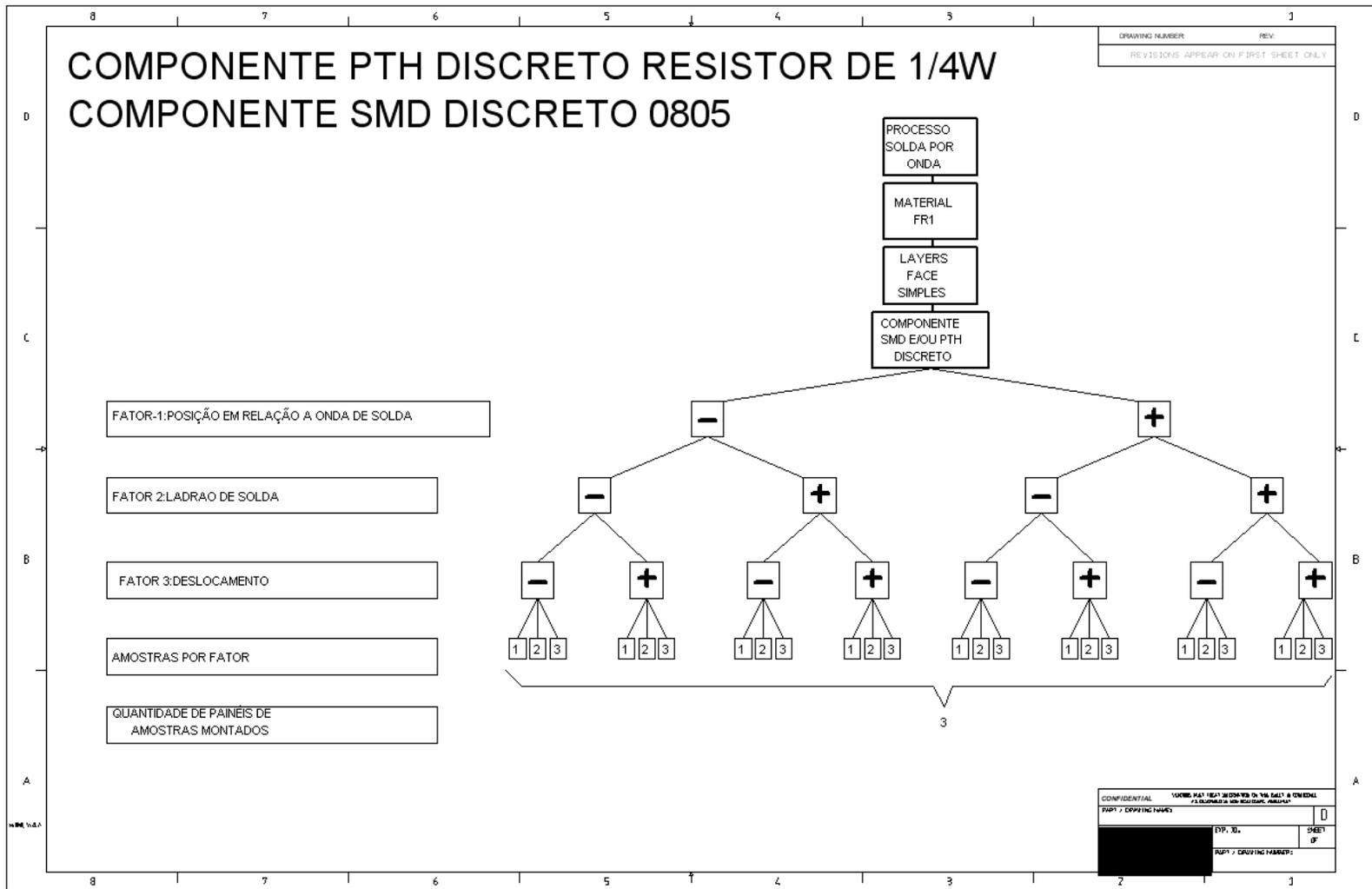


Figura 3.20– Planilha de teste considerando montagem de componentes PTH.





**Figura 3.22**– Planilha de teste considerando montagem de componentes *SMD – SOIC*.



**Figura 3.23**– Planilha de teste considerando montagem de componentes PTH e SMD discretos.

A Figura 3.20 mostra o fluxograma de teste para amostras de componentes *PTH* considerando-se 4 fatores que permanecem fixo no processo de solda. São eles: processo de solda por onda, material da placa de circuito impresso (FR1), a quantidade de camadas da placa (1 camada) e tipo de componentes utilizados (*PTH*). Outros 4 fatores que se alteram foram interpolados gerando a necessidade de amostras para as 16 situações resultantes totalizando 48 circuitos por placa de teste.

A Figura 3.21 mostra o fluxograma de teste para amostras de componentes *SMD QFP* considerando-se 4 fatores que permanecem fixo no processo de solda. São eles: processo de solda por onda, material da placa de circuito impresso (FR1), a quantidade de camadas da placa (1 camada) e tipo de componentes utilizados (*SMD QFP*). Outros 2 fatores que se alteram foram interpolados gerando a necessidade de amostras para as 4 situações resultantes totalizando 12 circuitos por placa de teste.

A Figura 3.22 mostra o fluxograma de teste para amostras de componentes *SMD SOIC* considerando-se 4 fatores que permanecem fixo no processo de solda. São eles: processo de solda por onda, material da placa de circuito impresso (FR1), a quantidade de camadas da placa (1 camada) e tipo de componentes utilizados (*SMD SOIC*). Outros 2 fatores que se alteram, a posição do componente em relação a onda e o ladrão de solda, foram interpolados gerando a necessidade de amostras para as 4 situações resultantes totalizando 12 circuitos por placa de teste.

A Figura 3.23 mostra o fluxograma de teste para amostras de componentes discretos *SMD* e *PTH* considerando-se 4 fatores que permanecem fixo no processo de solda. São eles: processo de solda por onda, material da placa de circuito impresso (FR1), a quantidade de camadas da placa (1 camada) e tipo de componentes utilizados (discretos, *SMD* e *PTH*). Outros 3 fatores que se alteram, a posição do componente em relação a onda, o ladrão de solda e o deslocamento entre eles, foram interpolados gerando a necessidade de amostras para as 8 situações resultantes totalizando 24 circuitos por placa de teste.

A placa de teste da Figura 3.24, representa as combinações das variáveis das planilhas acima mencionadas.

O objetivo é o de reproduzir as condições favoráveis e não favoráveis onde aumenta a incidência do curto circuito de solda além de introduzir os recursos das propostas apresentadas neste trabalho para avaliar a eficiência dos recursos para redução dos defeitos relacionados a curto circuito de solda por onda na montagem das placas eletrônicas.

Também, pode-se observar que no layout proposto na Figura 3.24, não existe nenhuma trilha representando as ligações entre os circuitos porque a influencia das trilhas não afeta os resultados considerando-se que todas as trilhas estariam isoladas uma das outras pela máscara de solda e porque a placa também deve estar termicamente sempre balanceada para que se possa realizar qualquer processo de solda.



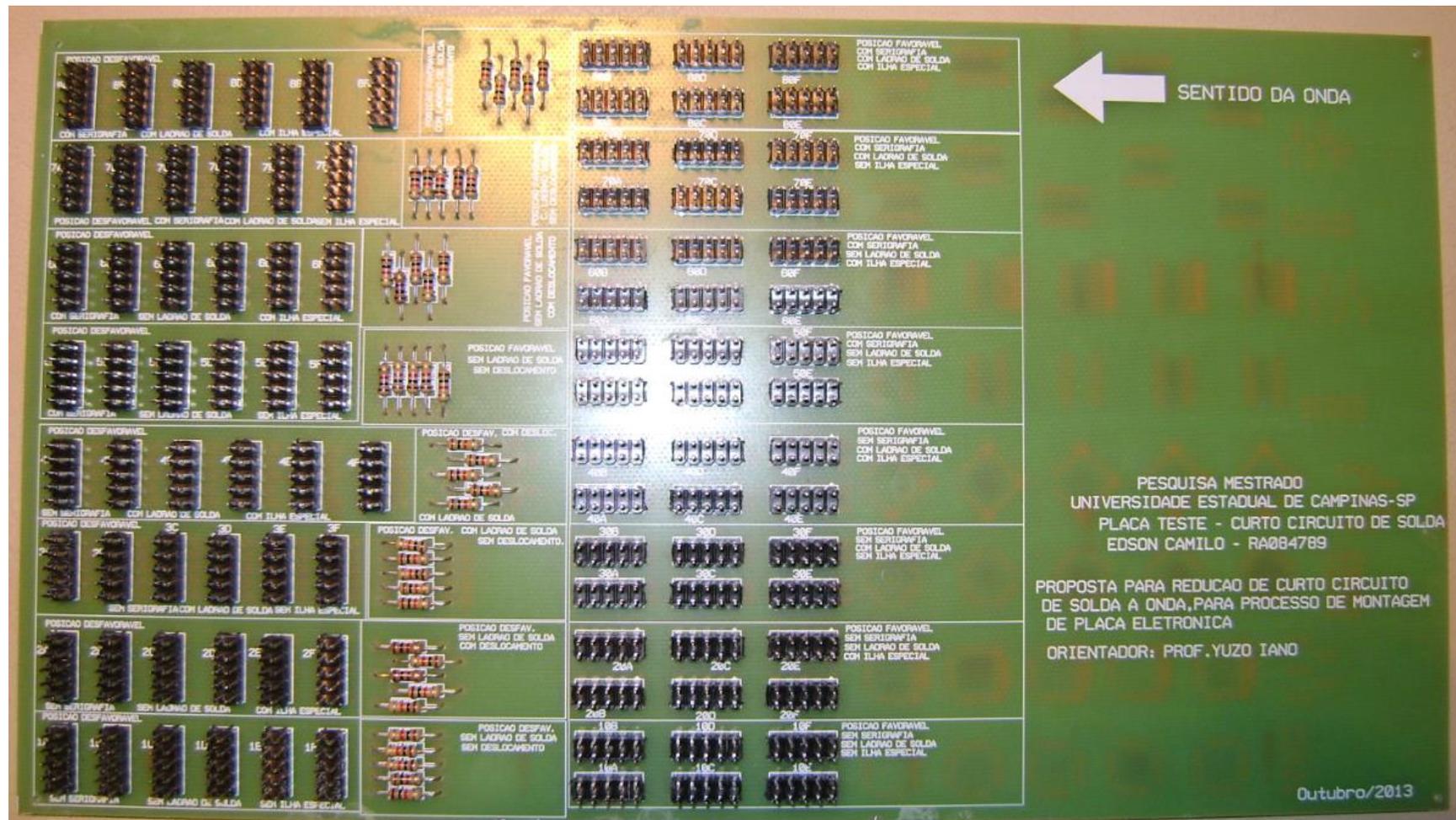


Figura 3.25– Placa de teste mostrando o lado de cima (*top*) dos componentes PTH

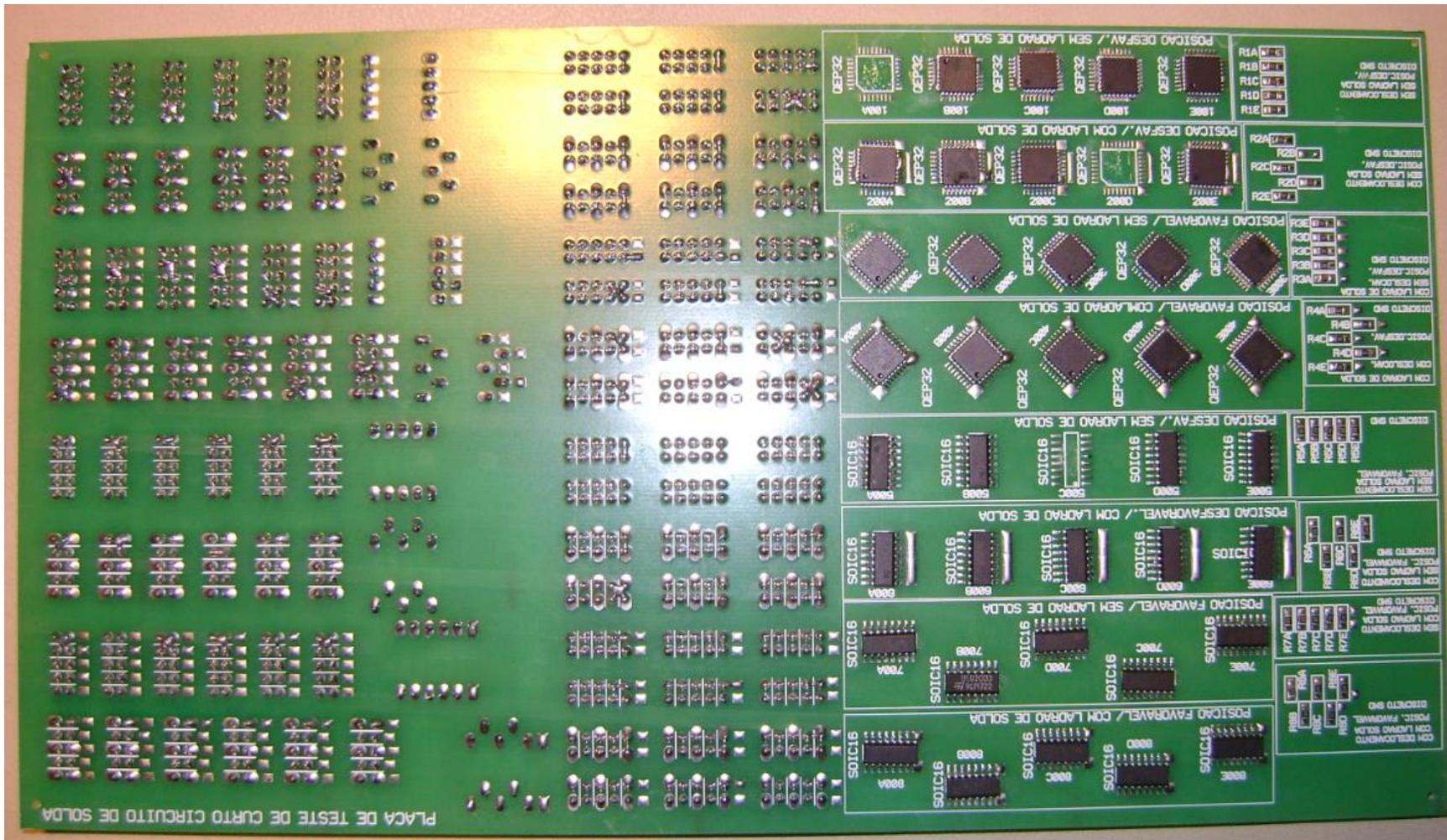


Figura 3.26– Placa de teste mostrando o lado de baixo (*bottom*) dos componentes SMD.



## 4 RESULTADOS

Nos ensaios de solda que foram previstos na placa de teste, a montagem dos componentes discretos PTH e também os SMD contemplam os recursos de orientação dos componentes, tipos de ilhas de solda, serigrafia, ladrão de solda e deslocamentos dos componentes conforme as proposta desta pesquisa. Os resultados obtidos foram satisfatórios e demonstram a eficiência destes recursos quando utilizados adequadamente pelo projetista.

### 4.1 TESTES COM CONECTORES TIPO PTH DE CARREIRA DUPLA.

Estes testes também validam os resultados para conectores de fileira única de terminais. A seguir, as imagens dos testes realizados com as placas de teste com o componente conector: Para este caso ilustrado pela Figura 4.1, houve em média a ocorrência de mais de 75% de incidência de curto para os componentes nesta condição de teste, de um total de 9 circuitos ao todo.

Condições de teste:

- Posição não favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.



**Figura 4.1**– Incidência de curto circuito de solda, sem nenhum recurso aplicado.

Relacionando as Figura 4.1 e Figura 4.2 podemos observar que houve uma redução do curto circuito de solda de 6 pontos para 4 indicando uma melhoria de 33%.

Condições de teste:

- Posição favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

No total geral entre os 9 circuitos de cada placa de teste também observou-se esta mesma margem de melhoria.



**Figura 4.2**– Diminuição do curto circuito de solda na posição do componente.

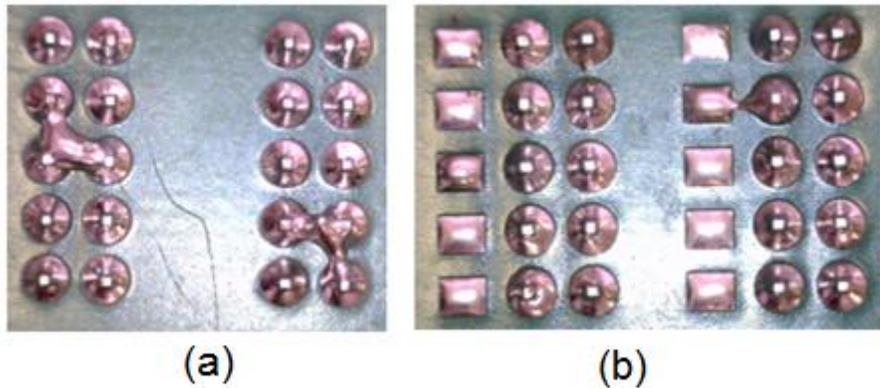
A Figura 4.3 ilustra a eficiência do uso do ladrão de solda mesmo que o componente não esteja em condições não favorável ao sentido da onda.

Condições de teste da Figura 4.3a:

- Posição não favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste da Figura 4.3b:

- Posição não favorável;
- com uso de ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.



**Figura 4.3**– Eficiência do ladrão de solda: a) curto circuito de solda em posição não favorável; e b) uso de ladrão de solda.

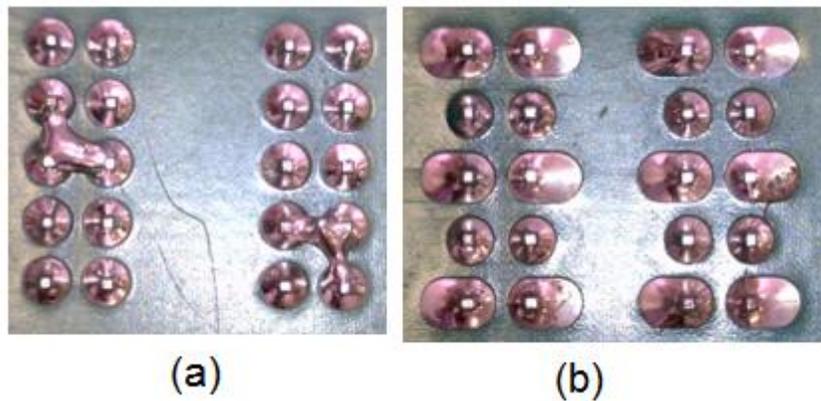
A Figura 4.4 mostra a eficiência do uso do formato oblongo nas ilhas de solda evitando a ocorrência do curto circuito de solda.

Condições de teste da Figura 4.4a:

- Posição não favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste da Figura 4.4b:

- Posição não favorável;
- sem uso de ladrão de solda;
- com formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.



**Figura 4.4**– Eficiência da adição de ilhas de solda especiais: a) sem uso de ilha de solda especial; e b) com uso de ilhas especiais tipo oblongo.

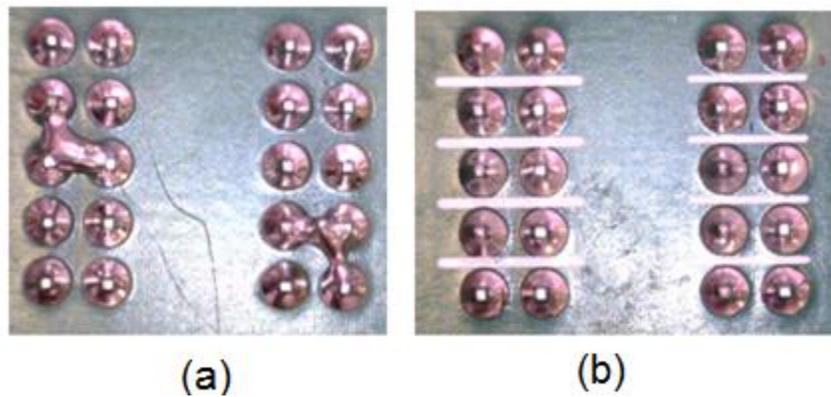
O uso da serigrafia, como ilustra a Figura 4.5, também é um recurso eficiente para se reduzir a incidência de curto circuito de solda, mesmo que o componente esteja posicionado em posição não favorável ao sentido da onda de solda.

Condições de teste da Figura 4.5a:

- Posição não favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste da Figura 4.5a:

- Posição não favorável;
- sem uso de ladrão de solda;
- sem formato especial de ilha de solda;
- com serigrafia auxiliar entre as ilhas de solda.



**Figura 4.5**– Eficiência da adição da serigrafia: a) sem uso de serigrafia; e b) com uso de serigrafia entre as ilhas de solda.

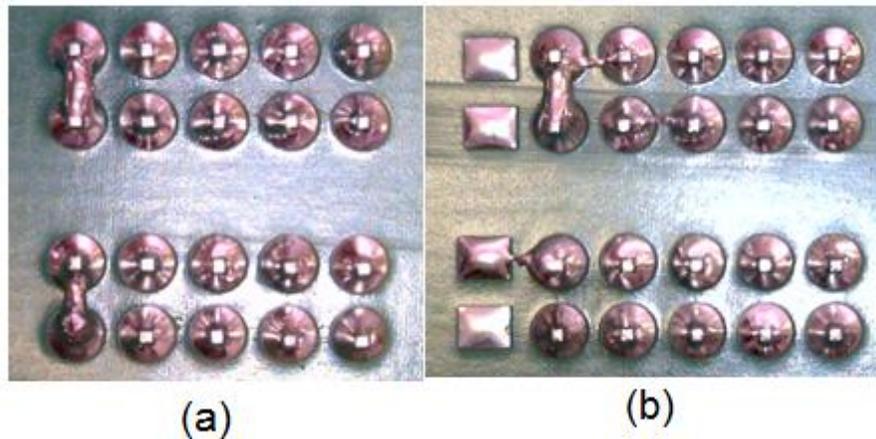
Em sentido favorável a onda de solda a utilização de ladrão de solda é bastante eficiente como ilustra a Figura 4.6. Neste exemplo, tem-se uma redução de 25% de pontos de solda em curto circuito.

Condições de teste da Figura 4.6a:

- Posição favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste da Figura 4.6b:

- Posição favorável;
- com uso de ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.



**Figura 4.6**– Eficiência do uso do ladrão de solda estando o posicionamento adequado em relação a onda de solda: a) sem uso de ladrão de solda; e b) com uso de ladrão de solda.

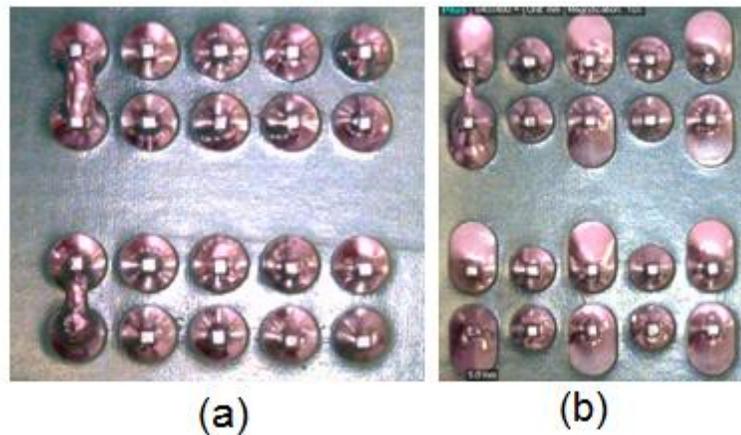
A Figura 4.7 mostra a eficiência do uso de ilhas em formato oblongo também para situações onde a posição do componente é favorável ao sentido da onda de solda.

Condições de teste da Figura 4.7a:

- Posição favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste da Figura 4.7b:

- Posição favorável;
- sem uso de ladrão de solda;
- com formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.



**Figura 4.7** – Ilustra a eficiência do uso de ilhas especiais na redução do curto circuito de solda: a) sem formato especial das ilhas de solda; e b) com formato especial ,oblongo, das ilhas de solda.

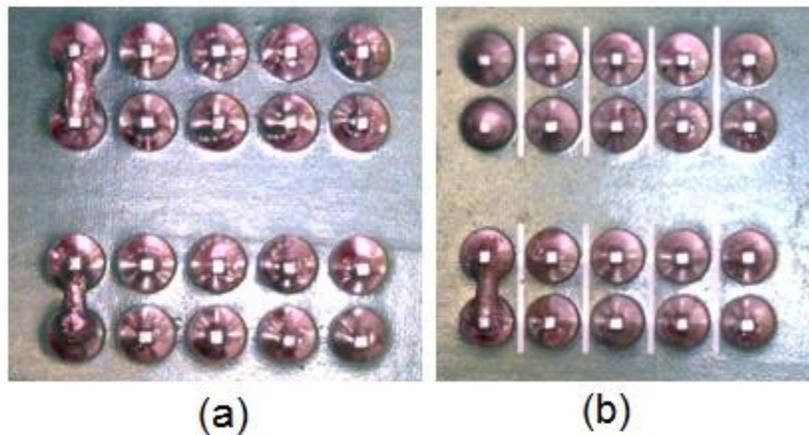
A Figura 4.8 ilustra que o uso de serigrafia também ajuda a reduzir a incidência do curto circuito de solda com componente posicionado em sentido favorável ao sentido da onda de solda. Normalmente se usa juntamente com este recurso o formato da ilha oblongo para garantir maior eficiência na redução deste defeito.

Condições de teste da Figura 4.8a:

- Posição favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste da Figura 4.8b:

- Posição favorável;
- sem uso de ladrão de solda;
- sem formato especial de ilha de solda;
- com serigrafia auxiliar entre as ilhas de solda.



**Figura 4.8**– Uso de linhas de serigrafia na redução do curto circuito de solda : a) sem serigrafia entre as ilhas de solda; e b) com linhas de serigrafia entre as ilhas de solda.

Na Figura 4.9 ilustra as possibilidades que foram aplicadas aos testes relacionando os recursos de posicionamento, ladrão de solda, ilhas de solda e serigrafia.

Condições de teste Figura 4.9a:

- Posição favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste Figura 4.9b:

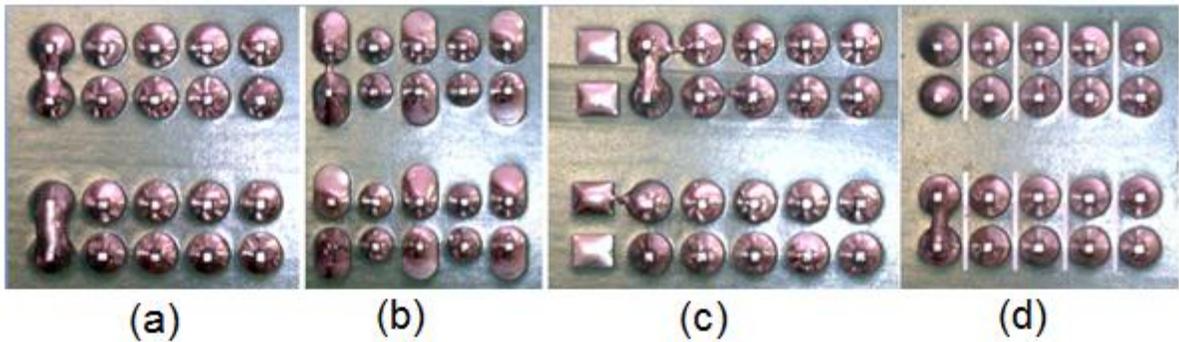
- Posição favorável;
- sem uso de ladrão de solda;
- com formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste Figura 4.9c:

- Posição favorável;
- com uso de ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste Figura 4.9d:

- Posição favorável;
- sem uso de ladrão de solda;
- sem formato especial de ilha de solda;
- com serigrafia auxiliar entre as ilhas de solda.



**Figura 4.9**– Comparação entre os diversos recursos utilizados para posição adequada do componente conector: a)sem recurso nenhum; b) com ilhas especiais tipo oblongo; c) com ladrão de solda; e d)Com linhas de serigrafia entre as ilhas de solda.

Na Figura 4.10 ilustra as possibilidades que foram aplicadas aos testes relacionando os recursos de posicionamento, ladrão de solda, ilhas de solda e serigrafia.

Condições de teste Figura 4.10a:

- Posição não favorável;
- sem ladrão de solda;
- sem formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste Figura 4.10b:

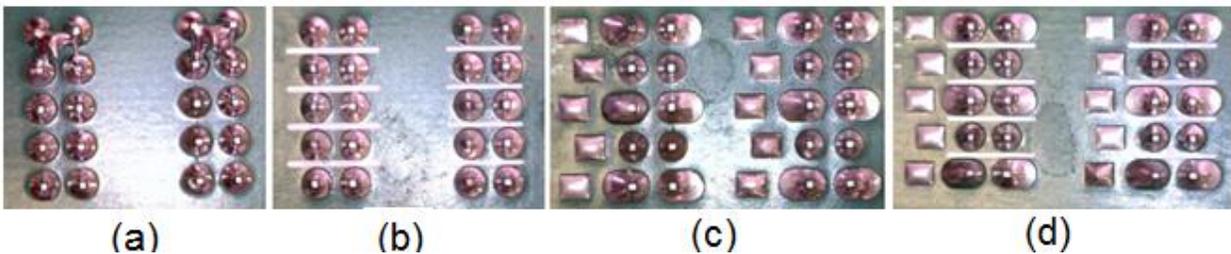
- Posição não favorável;
- sem uso de ladrão de solda;
- sem formato especial de ilha de solda;
- com serigrafia auxiliar entre as ilhas de solda.

Condições de teste Figura 4.10c:

- Posição não favorável;
- com uso de ladrão de solda;
- com formato especial de ilha de solda;
- sem serigrafia auxiliar entre as ilhas de solda.

Condições de teste Figura 4.10d:

- Posição não favorável;
- com uso de ladrão de solda;
- com formato especial de ilha de solda;
- com serigrafia auxiliar entre as ilhas de solda.

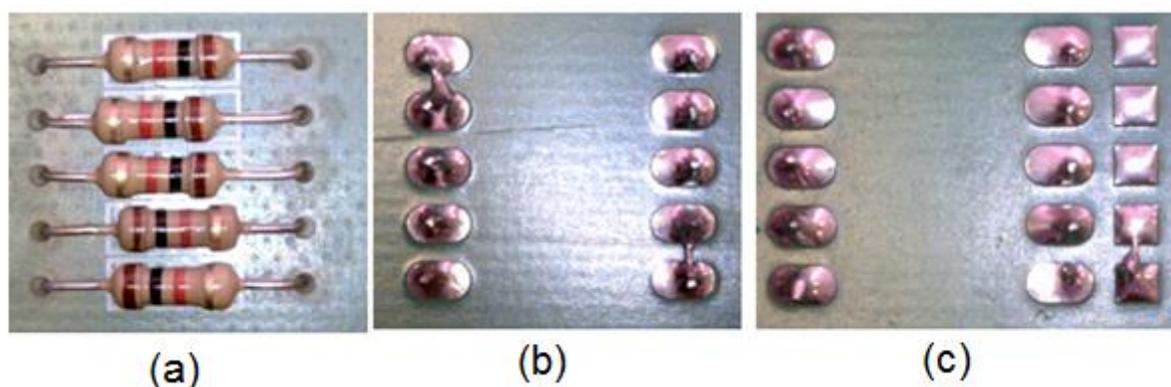


**Figura 4.10**– Comparação entre os diversos recursos utilizados para posição não adequada do componente conector:  
 a) sem nenhum recurso; b) com linhas de serigrafia entre ilhas de solda; c) com ladrão de solda e ilhas especial; e  
 (d) com ladrão de solda,ilha especial e linhas de serigrafia entre as ilhas de solda.

#### 4.2 TESTES COM COMPONENTES DISCRETOS TIPO RESISTORES PTH.

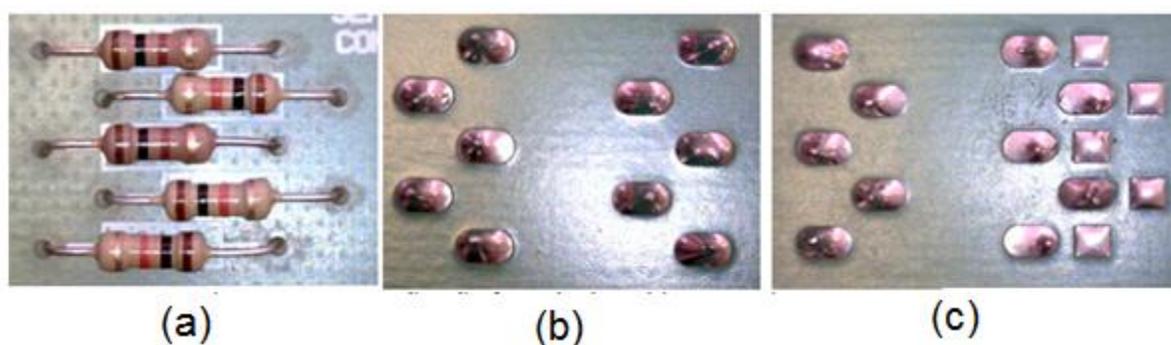
Estes testes também validam os resultados para todos os demais componentes discretos axiais ou radiais como, por exemplo, diodos, capacitores, transistores, etc. Na Figura 4.11 seguem as imagens dos testes realizados com componentes resistores discretos na posição não favorável ao sentido da onda e demonstra a eficiência do ladrão de solda.

A Figura 4.11a apresenta o posicionamento dos componentes discretos, a Figura 4.11b, as condições do teste sem utilização de nenhum recurso de design de layout; e a Figura 4.11c, condições utilizando ilhas especiais tipo oblongo e ladrão de solda.



**Figura4.11**– Eficiência do recurso do ladrão de solda para componentes discretos: a) resistores axiais; b)sem nenhum recurso de design; e c) com ladrão de solda.

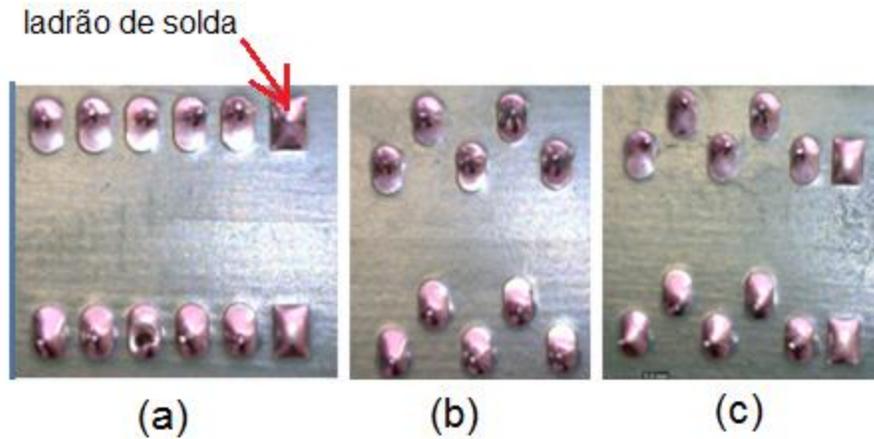
Na Figura4.12a,observa-se que o deslocamento dos componentes já é eficiente para evitar o curto circuito de solda. Neste caso o uso adicional do ladrão de solda demonstra ser desnecessário.Já nas Figura4.12b e Figura4.12c mostram as condições de testes com ilhas especiais tipo oblongo, e utilizando ilhas especiais tipo oblongo e ladrão de solda, respectivamente.



**Figura4.12**– Recurso de deslocamento do componente evitando curto circuito de solda: a)Componentes com posicionamento deslocado entre si; b) com uso de ilhas especiais oblongo; e c) com ilhas especiais e ladrão de solda.

Na Figura 4.13apesar de não ter ocorrido o curto circuito de solda e o simples deslocamento dos componentes já evitaria ainda mais a probabilidade da ocorrência do defeito. Novamente, neste caso o uso do ladrão de solda torna-se desnecessário. A Figura 4.13a mostra os componentes posicionados na condição favorável a solda onda e com recurso de ladrão de solda; já a Figura 4.13b mostra a utilização de ilhas especiais tipo oblongo e o deslocamento dos com-

ponentes; e a Figura 4.13c ilustra a utilização de ilhas especiais tipo oblongo, com deslocamento dos componentes e com ladrão de solda.



**Figura 4.13**– Ilustração do posicionamento dos componentes em sentido favorável a solda por onda: a) Com ladrão de solda; b) Com deslocamento e ilhas especiais; e c) Com deslocamento, ilhas especiais e ladrão de solda.

#### 4.3 TESTES COM COMPONENTES DISCRETOS TIPO CIRCUITOS INTEGRADOS COM ENCAPSULAMENTO TIPO SMD SOIC

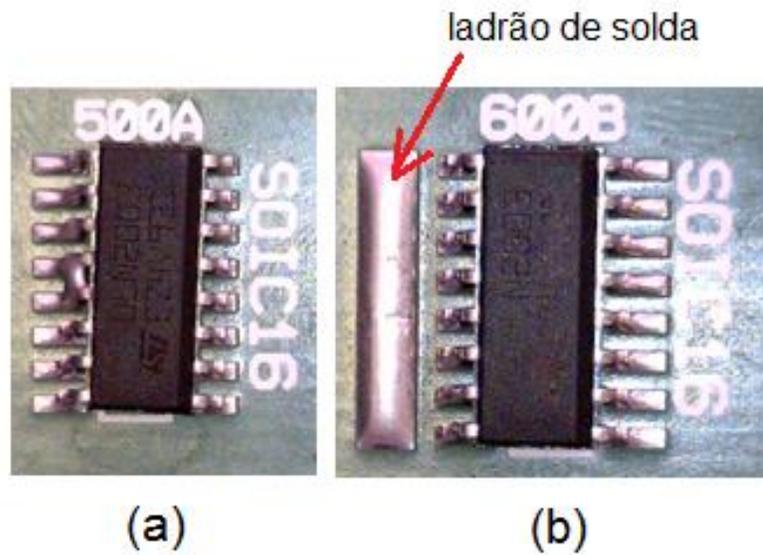
A Figura 4.14 ilustra a ocorrência do curto circuito de solda e a eficiência do uso do ladrão de solda, porém, na prática não é usual porque não viabiliza a conexão das trilhas do lado que é aplicado o ladrão de solda.

Condições de teste da Figura 4.14a:

- Posicionamento do componente SOIC não favorável ao sentido da onda de solda;
- sem o recurso do ladrão de solda

Condições de teste da Figura 4.14b:

- Posicionamento do componente SOIC não favorável ao sentido da onda de solda;
- com o recurso do ladrão de solda.



**Figura 4.14**– Encapsulamento SOIC na posição não favorável a solda por onda: a)Encapsulamento SOIC sem ladrão de solda; e.b) Encapsulamento SOIC com ladrão de solda.

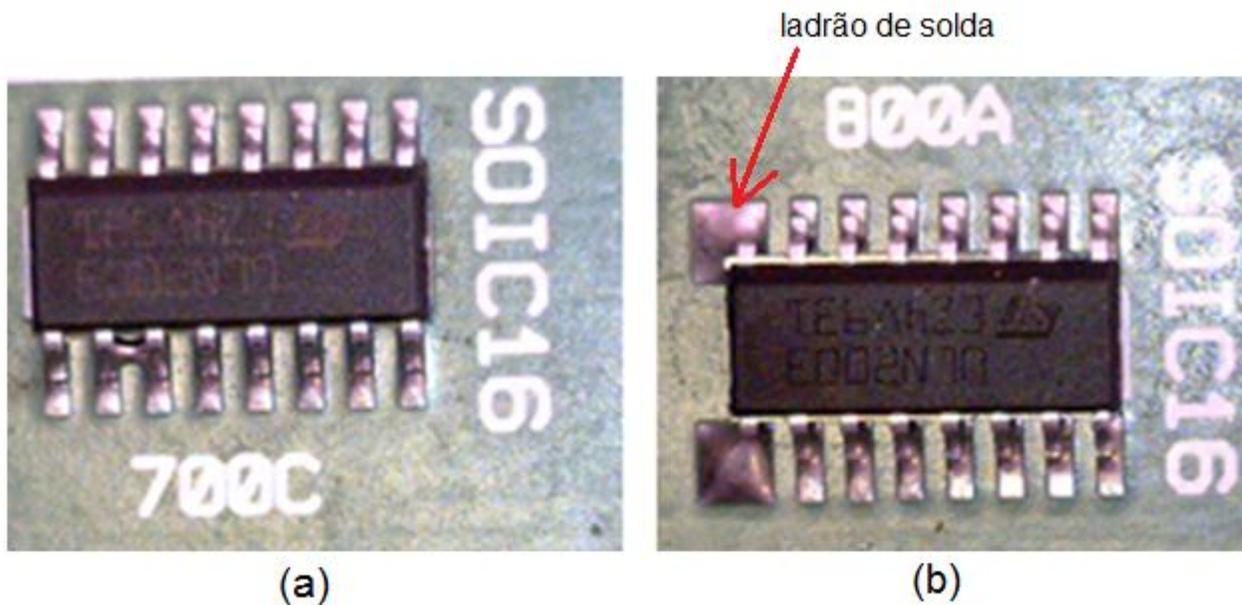
A Figura 4.15 mostra a eficiência do uso do ladrão de solda e é a situação que se aplica na indústria. Nos testes realizados foram obtidos índices de melhoria próximo a 90% de um total de 9 circuitos testados.

Condições de teste da Figura 4.15a:

- Posicionamento do componente SOIC favorável ao sentido da onda de solda;
- sem o recurso do ladrão de solda

Condições de teste da Figura 4.15b:

- Posicionamento do componente SOIC favorável ao sentido da onda de solda;
- com o recurso do ladrão de solda.



**Figura 4.15**– Encapsulamento SOIC na posição favorável a solda por onda.

#### 4.4 TESTES COM COMPONENTES DISCRETOS CIRCUITOS INTEGRADOS COM ENCAPSULAMENTO TIPO SMD QFP

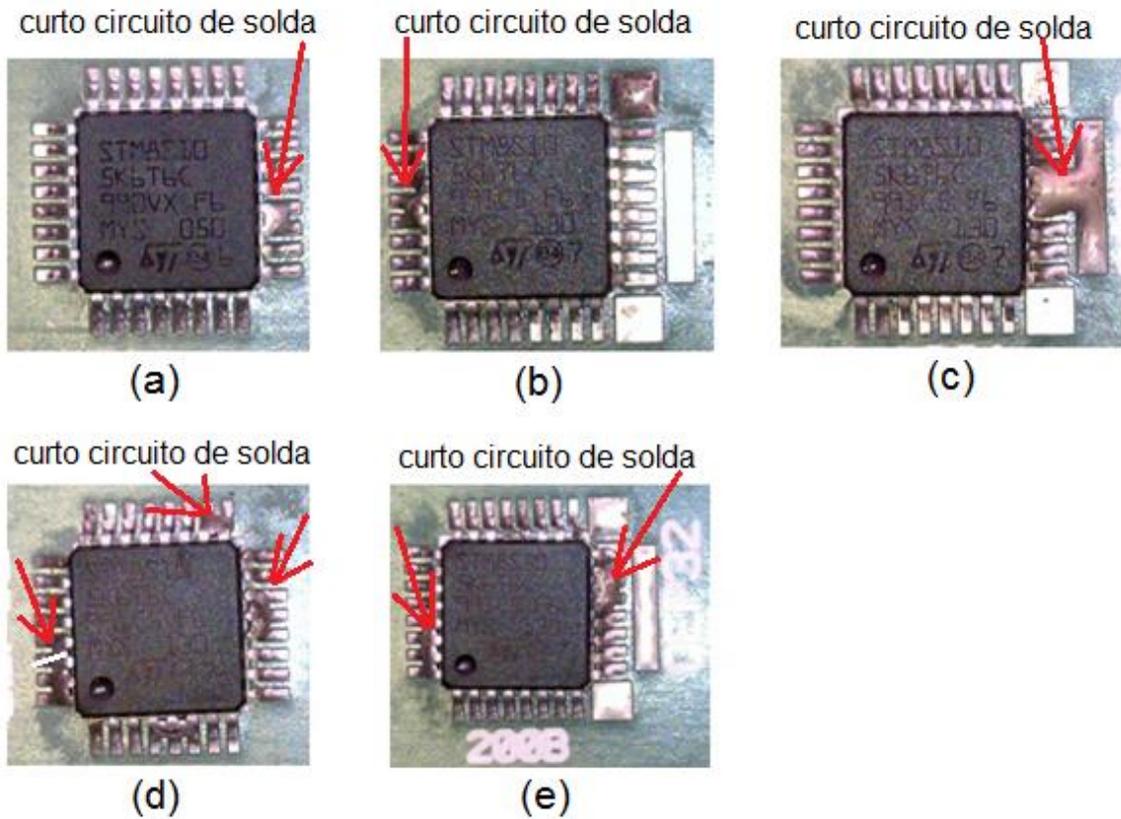
O posicionamento deste tipo de componente no sentido não favorável a solda é bastante crítico conforme ilustra a Figura 4.16. O uso do recurso como ladrão de solda demonstrou não ser eficiente. Na prática a indústria evita este tipo de posicionamento por que traz altos índices de retrabalhos assim como ocorreu neste trabalho, em 100% dos componentes posicionados desta maneira, 9 ao todo, houve a ocorrência do curto circuito de solda.

Condições de teste da Figura 4.14a e Figura 4.16d:

- Posicionamento do componente QFP não favorável ao sentido da onda de solda;
- sem o recurso do ladrão de solda

Condições de teste da Figura 4.16b, Figura 4.16c e Figura 4.16e:

- Posicionamento do componente QFP não favorável ao sentido da onda de solda;
- com o recurso do ladrão de solda.



**Figura 4.16**– Componentes SMD QFP em sentido não favorável a solda por onda: a), d) Posicionamento não favorável ao sentido da onda; b), c), e) Posicionamento favorável ao sentido da onda e com ladrão de solda.

O posicionamento neste sentido, Figura 4.17, apesar de também apresentar o defeito do curto circuito de solda, quando usamos o recurso do ladrão de solda, pode-se verificar a sua eficiência.

Na prática este sentido de posicionamento para este tipo de componentes torna-se mandatório e o uso do recurso do ladrão de solda também é mandatório, podendo assumir outros formatos geométricos e tamanhos.

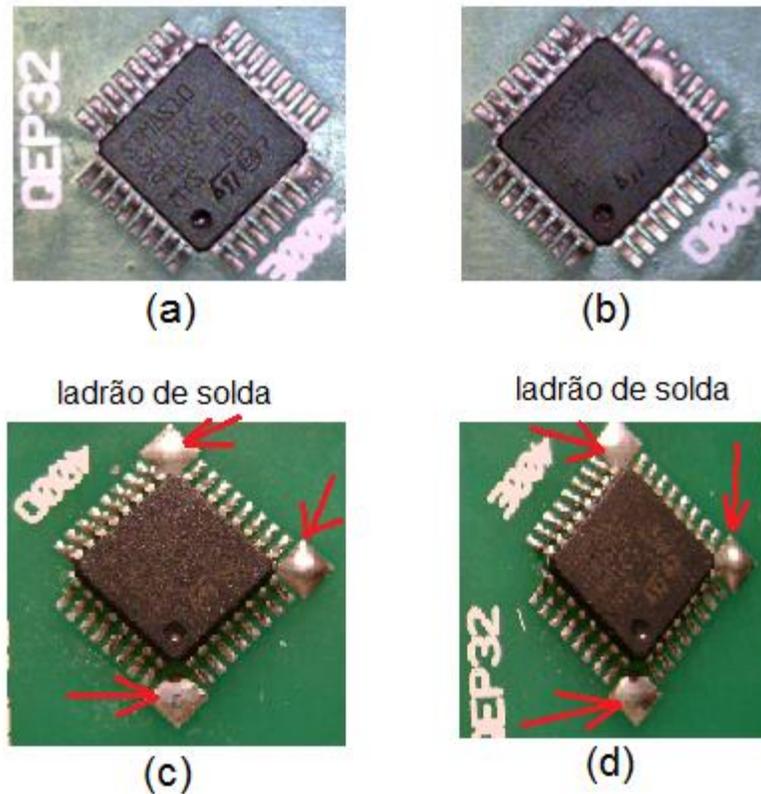
Os resultados obtidos neste trabalho foi de 90% considerando-se o total de 9 circuitos sob teste.

Condições de teste da Figura 4.17a e Figura 4.17b:

- Posicionamento do componente QFP favorável ao sentido da onda de solda;
- sem o recurso do ladrão de solda

Condições de teste da Figura 4.17c e Figura 4.17d:

- Posicionamento do componente QFP favorável ao sentido da onda de solda;
- com o recurso do ladrão de solda.



**Figura 4.17**– Encapsulamento SMD QFP em sentido favorável a solda por onda: a) e b) QFP sem ladrão de solda; c) e d) QFP com ladrão de solda.

#### 4.5 TESTES COM COMPONENTES DISCRETOS TIPO RESISTORES COM ENCAPSULAMENTO SMD DISCRETOS.

Na Figura 4.18 não temos a evidência de curto circuito de solda, neste caso assim como para componentes discretos PTH, o deslocamento já demonstra ser eficiente. A aplicação do ladrão de solda também se torna desnecessário para esta distância entre os componentes que foram consideradas.

Condições de teste da Figura 4.18a:

- Posicionamento do componente não favorável ao sentido da onda de solda;
- sem o recurso do ladrão de solda;
- sem deslocamento

Condições de teste da Figura 4.18b:

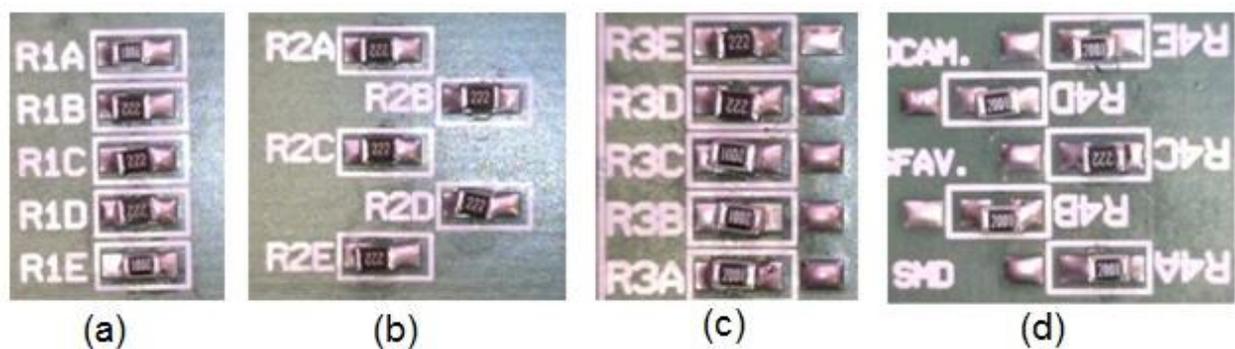
- Posicionamento do componente não favorável ao sentido da onda de solda;
- sem o recurso de ladrão de solda;
- com deslocamento.

Condições de teste da Figura 4.18c:

- Posicionamento do componente não favorável ao sentido da onda de solda;
- com o recurso do ladrão de solda;
- sem deslocamento

Condições de teste da Figura 4.18d:

- Posicionamento do componente não favorável ao sentido da onda de solda;
- com o recurso de deslocamento;
- com ladrão de solda.



**Figura 4.18**– Encapsulamento SMD Discreto na posição desfavorável a solda por onda: a) sem nenhum recurso de design de *layout*; b) com deslocamento entre os componentes; c) com ladrão de solda; e d) com deslocamento e ladrão de solda.

Também não ocorreram curtos circuitos de solda nos componentes ilustrado na Figura 4.19. A distância entre os componentes teria que ser reduzida para que o defeito possa ser provo-

cado e puder conferir a eficiência dos recursos. Na prática, os componentes discretos podem ser facilmente deslocados vertical e/ou horizontalmente visando solucionar eventuais curtos circuitos de solda. O uso do ladrão de solda só é aplicado para casos onde se tem um conjunto de componentes posicionados juntos e sem espaço para deslocamento. Neste exemplo, usando-se como referencia a serigrafia do componente como sendo o limite de proximidade, não houve a ocorrência do defeito esperado em nenhum conjunto de componentes de teste das 4 situações. Considere-se o número de amostras testadas significativo, pois foram 60 circuitos testados no total entre as 3 placas de teste.

Condições de teste da Figura 4.19a:

- Posicionamento do componente favorável ao sentido da onda de solda;
- sem o recurso do ladrão de solda;
- sem deslocamento

Condições de teste da Figura 4.19b:

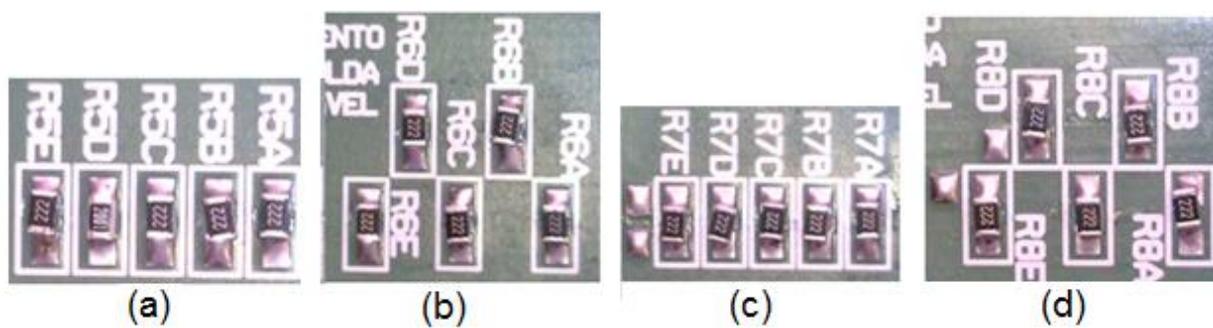
- Posicionamento do componente favorável ao sentido da onda de solda;
- sem o recurso de ladrão de solda;
- com deslocamento.

Condições de teste da Figura 4.19c:

- Posicionamento do componente favorável ao sentido da onda de solda;
- com o recurso do ladrão de solda;
- sem deslocamento

Condições de teste da Figura 4.19d:

- Posicionamento do componente favorável ao sentido da onda de solda;
- com o recurso de deslocamento;
- com ladrão de solda.



**Figura 4.19**– Encapsulamento SMD discreto na posição favorável a solda por onda: a) sem nenhum recurso de design de *layout*; b) com deslocamento entre os componentes; c) com ladrão de solda; e d) com deslocamento e ladrão de solda.



## 5 CONCLUSÕES

- Os resultados obtidos foram satisfatórios, considerando que as placas protótipos foram montadas manualmente e a soldagem dos componentes na solda onda não pode ser otimizada em função da quantidade disponível de placas de teste.
- As dificuldades encontradas na fase de montagem foram relacionadas à manipulação dos componentes e na montagem das placas de teste.
- Algumas propostas envolvendo componentes SMD discretos não foram conclusivas porque não ocorreu o erro previsto e conseqüentemente as propostas para redução de curto circuito de solda, para estes casos, não puderam ser avaliadas. Isso pode ser causa de uma distância entre componentes discretos relativamente grandes; para poder avaliar o método então é preciso reduzir o espaçamento entre os componentes SMD discretos.
- Como contribuição do trabalho foi apresentada uma metodologia para estimativa de custos de retrabalho (*touchup*) por curto de solda de onda.
- Em média tivemos resultados de melhoria de pelo menos 50% na redução dos curtos circuitos de solda, para as placas de teste.
- Também foram utilizadas algumas destas propostas para um caso real utilizado pela indústria.
- A contribuição maior deste trabalho foi demonstrar que, além de otimização na parte do processo, podem-se reduzir de forma significativa os curtos circuitos de solda por onda através de técnicas de *design*. Alguns autores propuseram soluções para casos específicos (SOIC) [2], [74]–[76], mas o trabalho propõe uma série de soluções completas de design como orientação de componentes, geometria da ilha de solda, serigrafia, etc.

### 5.1 Trabalhos futuros

Como recomendação para trabalhos futuros seria o de investigar também outros casos de defeitos que requerem retrabalhos na placa de circuito impresso. Tais outros defeitos estão relacionados com falha de solda, bolhas de solda, trinca de solda, trinca de componente, montagem invertida, componente tombado ou levantado, solda fria, má formação do cone de solda, contaminação da ilha de solda pela serigrafia, etc.

Outra proposta seria também o de avaliar quais os limites de proximidade que se deve ter entre componentes discretos SMD para que o fenômeno ocorra e a partir deste valor, propor as melhorias.

## REFERÊNCIAS

- [1] E. L. de M. Mehl, “Placas de Circuito Impresso - Conceitos Fundamentais.” Universidade Federal do Paraná, Curitiba-PR, 2011.
- [2] M. M. Doro, “Sistemática para Implantação da Garantia da Qualidade em Empresas Montadoras de Placas de Circuito Impresso,” Universidade Federal de Santa Catarina, 2004.
- [3] R. Zoch and C. Ott, “Effects of an appropriate PCB layout and soldering nozzle design on quality and cost structure in selective soldering processes,” *SMTnet Express*, pp. 786–790, Oct-2009.
- [4] G. Wable, Q. Chu, P. Damodaran, and K. Srihari, “Wave Soldering Using Sn/3.0Ag/0.5Cu Solder and Water Soluble VOC-Free Flux,” *IEEE Trans. Electron. Packag. Manuf.*, vol. 29, no. 3, pp. 202–210, Jul. 2006.
- [5] C. F. Coombs, *Printed Circuits Handbook*, 5ta ed. Nova York: McGraw-Hill, 2001.
- [6] Philips Semiconductors, “Soldering guidelines and SMD footprint design,” in *Discrete Semiconductor Packages*, Philips Semiconductors, 2004, pp. 4–1, 4–14.
- [7] D. L. Jones, “PCB Design Tutorial.” 2004.
- [8] Z. Olah, M. Ruzinko, R. Batorfi, and Z. Illyefalvi-Vitez, “Process parameter optimization of selective soldering,” in *2012 IEEE 18th International Symposium for Design and Technology in Electronic Packaging (SIITME)*, 2012, pp. 119–124.
- [9] N. Seidle, “Electronics Assembly: Manual Soldering,” 2012. [Online]. Available: <https://learn.sparkfun.com/tutorials/electronics-assembly/manual-soldering>.
- [10] P. Mach, P. Zeman, E. Kotrcova, and S. Barto, “Optimization of lead-free wave soldering process using taguchi orthogonal arrays,” in *3rd Electronics System Integration Technology Conference ESTC*, 2010, pp. 1–4.
- [11] M. Arra, D. Shangguan, S. Yi, R. Thalhammer, and H. Fockenberger, “Development of lead-free wave soldering process,” *IEEE Trans. Electron. Packag. Manuf.*, vol. 25, no. 4, pp. 289–299, Oct. 2002.
- [12] V. Tsenev and L. Marinov, “Design of experiments (DOE) of automatic soldering process ‘wave soldering,’” *27th Int. Spring Semin. Electron. Technol. Meet. Challenges Electron. Technol. Progress*, 2004., vol. 2, pp. 2–5, 2004.
- [13] Motorola, “A Timeline Overview of Motorola History,” 2009.

- [14] K. Petherbridge, P. Evans, and D. Harrison, "The origins and evolution of the PCB: a review," *Circuit World*, vol. 31, no. 1, pp. 41–45, Mar. 2005.
- [15] P. Eisler, "Printed circuits: some general principles and applications of the foil technique," *J. Br. Inst. Radio Eng.*, vol. 13, no. 11, pp. 523–538, Nov. 1953.
- [16] D. Noble, "The History of Land-Mobile Radio Communications," *Proc. IRE*, vol. 50, no. 5, pp. 1405–1414, May 1962.
- [17] S. O'Bannon, "Motorola and the Handheld Two-Way Radio," 2010. [Online]. Available: <http://www.rexophone.com/?p=772>.
- [18] Y. Takahashi, "Progress in the electronic components industry in Japan after World War II," *Technol. Compet. Contemp. Hist. Perspect. Electr. Electron. Comput. Ind.*, vol. 37, 1993.
- [19] W. F. Brinkman, D. E. Haggan, and W. W. Troutman, "A history of the invention of the transistor and where it will lead us," *IEEE J. Solid-State Circuits*, vol. 32, no. 12, pp. 1858–1865, 1997.
- [20] M. Judd and K. Brindley, *Soldering in Electronics Assembly*, 2nd ed. Newnes, 1999.
- [21] T. C. de Azevedo, "Passos de montagem do Fuzz Face: Placa de circuito impresso," 2014. [Online]. Available: [http://www.diale.org/ff\\_stage.html](http://www.diale.org/ff_stage.html).
- [22] Vitronics Soltec, "Vitronics Soltec." [Online]. Available: <http://www.vitronics-soltec.com/about-us/history/>. [Accessed: 20-Dec-2013].
- [23] haxlr8r.com, "PCB Assembly 101," 2012. [Online]. Available: <http://www.haxlr8r.com/blog/2012/10/17/pcb-assembly-101/>.
- [24] A. Chandler, *Inventing the Electronic Century: The Epic Story of the Consumer Electronics and Computer Industries*. 2001.
- [25] LPKF Laser & Electronics AG, "Producing Multilayer Boards," 2015. [Online]. Available: <http://www.lpkf.com/applications/rapid-pcb-prototyping/multilayer.htm>. [Accessed: 17-Feb-2015].
- [26] Isola, *Laminate & Prepreg Manufacturing*. 2011.
- [27] M. G. Widagdo Setiawan, Florian Huber, Kate Wooley-Brown, "Harvard University, Department of Physics, Lithium Lab," 2011. [Online]. Available: <http://greiner.physics.harvard.edu/Lithium/about.html>. [Accessed: 17-Feb-2015].

- [28] Renesas, “Total Heating Methods,” 2015. [Online]. Available: [http://www.renesas.eu/products/package/manual/1/1\\_1/1\\_1\\_4/index.jsp](http://www.renesas.eu/products/package/manual/1/1_1/1_1_4/index.jsp). [Accessed: 17-Feb-2015].
- [29] N. Lee, *Reflow soldering processes and troubleshooting: SMT, BGA, CSP, and flip chip technologies*. Woburn, MA: Newnes, 2002.
- [30] B. Willis, “Lead-Free Fillet Lifting-It Happens in Reflow and Wave Soldering,” *APEX*, 2003.
- [31] L. Ritchey and S. Edge, “A survey and tutorial of dielectric materials used in the manufacture of printed circuit boards,” *Circuitree Mag. Novemb.*, no. November, pp. 1–10, 1999.
- [32] ERNI Systems Technology, “Electronic Board Assembly,” Adelberg.
- [33] P. Jadhav and J. Smith, “Analyzing Printed Circuit Board Assembly Lines Using a PCB Assembly Template,” in *Proceedings of the Winter Simulation Conference, 2005.*, 2005, pp. 1335–1342.
- [34] Universal Instruments, “Surface Mount,” 2014. [Online]. Available: <http://www.uic.com/solutions/surface-mount/>. [Accessed: 13-Jan-2015].
- [35] Universal Instruments, “Through Hole,” 2014. [Online]. Available: <http://www.uic.com/solutions/through-hole>. [Accessed: 13-Jan-2015].
- [36] C. Mitchell, “Testing Electronic Components,” 2013. [Online]. Available: <http://www.talkingelectronics.com/projects/Testing Electronic Components/TestingComponents.html#35>.
- [37] Jimb0, “Resistors,” 2015. [Online]. Available: <https://learn.sparkfun.com/tutorials/resistors>.
- [38] IPC, “Acceptability of Printed Boards,” no. November 1999. 2004.
- [39] I. KOA Speer Electronics, “Home Page,” 2015. [Online]. Available: <http://www.koaspeer.com/>.
- [40] D. A. Borges, “Uma Solução Integrada Aplicada ao Problema de Otimização do Ciclo de Montagem de uma Inserora Automática de Componentes utilizando uma Abordagem Híbrida de Metaheurísticas,” Universidade do Vale do Rio dos Sinos, 2009.
- [41] PANASONIC, “Electronics Assembly Catalog.” 2012.

- [42] P. a. H. Goede, P. P. H. Verstegen, and J. M. M. van Gastel, "Design of a shuttle used in an innovative pick and place machine concept," in *2007 IEEE International Symposium on Assembly and Manufacturing*, 2007, pp. 135–140.
- [43] R. Kumar and H. Li, "Assembly time optimization for PCB assembly," in *Proceedings of 1994 American Control Conference - ACC '94*, 1994, vol. 1, pp. 306–310.
- [44] Adafruit, "Neoden TM240A Pick and Place machine," 2013. [Online]. Available: <https://blog.adafruit.com/2013/05/20/neoden-tm240a-pick-and-place-machine-manufacturing-manufacturingmonday/>.
- [45] DCamfg, "Turnkey PCB Assembly," 2015. [Online]. Available: <http://dcamfg.com/services/material-management-programs/turnkey/>. [Accessed: 17-Feb-2015].
- [46] Europeans Circuits Limited, "SMT Assembly," 2015. [Online]. Available: <http://www.european-circuits.co.uk/our-services/smt-assembly.aspx>. [Accessed: 17-Feb-2015].
- [47] D. Manassis, M. Whitmore, J. H. Adriance, and G. R. Westby, "A characterization study of direct imaging technique for stencil printing of thick boards (0.125") in the alternative assembly and reflow technology (AART) or pin-in-paste process," in *Twenty Third IEEE/CPMT International Electronics Manufacturing Technology Symposium (Cat. No.98CH36205)*, 1998, pp. 92–99.
- [48] J. Sitek, K. Bukat, and M. Kościelski, "Assembly and soldering problems in lead-free through hole reflow technique," *Mater. Elektron.*, pp. 21–24, 2008.
- [49] O. Deubzer, N. Nissen, and K. Lang, "Overview of RoHS 2.0 and status of exemptions," in *Electronics Goes Green 2012+ (EGG)*, 2012, vol. 9, pp. 1–6.
- [50] L. Hua, Y. Wu, B. An, Y. Chan, B. Y. Wu, and F. S. Wu, "The Determinations of Pb, Cd, Hg, Cr6+, PBBs/PBDEs to Comply with RoHS Directive," in *2007 8th International Conference on Electronic Packaging Technology*, 2007, vol. 00, pp. 1–5.
- [51] L. a. Huertas-Quintero, P. P. Conway, D. C. Whalley, and a. a. West, "Deployment of a reflow process model to support quality and reliability in PCA manufacturing," in *2010 12th Electronics Packaging Technology Conference*, 2010, pp. 315–320.
- [52] F. Sarvar and P. Conway, "Effective modeling of the reflow soldering process: use of a modeling tool for product and process design," *IEEE Trans. Components, Packag. Manuf. Technol. Part C*, vol. 21, no. 3, pp. 165–171, Jul. 1998.
- [53] C. Idnani, "Impact of New Materials and Processes on Manufacturing: Green (Pb and halide free), RoHS experience," in *2007 32nd IEEE/CPMT International Electronic Manufacturing Technology Symposium*, 2007, vol. 00, pp. 332–334.

- [54] XueMing, “Reflow oven soldering without stencils,” 2013. [Online]. Available: <https://zavax.wordpress.com/2013/06/30/reflow-oven-soldering-without-stencils/>. [Accessed: 17-Feb-2015].
- [55] Luthier Technology Co. Ltd., “Quality Capacities,” 2013. [Online]. Available: [http://www.luthiertechnology.com/news\\_show.php?id=23](http://www.luthiertechnology.com/news_show.php?id=23). [Accessed: 17-Feb-2015].
- [56] Token, “Typical RoHS Reflow Profile.” pp. 1–2, 2010.
- [57] G. Diepstraten, “Analyzing Lead-Free Soldering Defects in Wave Soldering Using Taguchi Methods,” in *APEX*, 2000, pp. 1–5.
- [58] Central Semiconductor Corp., “Recommended Pb-free Reflow Soldering Temperature Profile,” 2015. [Online]. Available: <http://www.centalsemi.com/content/product/leadfree/solderprofile.php>.
- [59] Y. Wang, J. Yang, and T. Wang, “DFM of soldering pad of QFP and DIP for wave soldering,” in *2013 14th International Conference on Electronic Packaging Technology*, 2013, pp. 642–647.
- [60] R. Cardinal, “Surface mount on the solder side—a modified process compatible with standard wave soldering,” in *Fifth IEEE/CHMT International Electronic Manufacturing Technology Symposium, 1988, 'Design-to-Manufacturing Transfer Cycle*, 1988, pp. 28–31.
- [61] IPC, “SMT Process Guideline and Checklist,” no. July. IPC, 1993.
- [62] P. Brown, “MIDI Module Assembly Instructions,” 2012. [Online]. Available: <http://10rem.net/blog/2012/03/31/midi-module-assembly-instructions>.
- [63] J. Sandera, “Thermomechanical Reliability of Lead Free Solder Joint in SMT Assembly,” in *2007 30th International Spring Seminar on Electronics Technology (ISSE)*, 2007, pp. 123–127.
- [64] M. Madureira, “Avaliação em Energia para tomada de decisão na substituição das Soldas à base de Estanho e Chumbo,” UNIP, 2009.
- [65] C. de Almeida and M. Madureira, “Substituição das soldas estanho-chumbo na manufatura: Efeitos na saúde do trabalhador e no desempenho ambiental,” *SciELO Bras.*, vol. 20, no. 1, pp. 46–58, 2013.
- [66] E. Neto, “Solda Estanho-Chumbo Aplicações na Eletrônica,” Curitiba-PR.
- [67] K. Seelig and D. Suraski, “The status of lead-free solder alloys,” in *2000 Proceedings. 50th Electronic Components and Technology Conference (Cat. No.00CH37070)*, 2000, pp. 1405–1409.

- [68] M. Islam and Y. Chan, "Wetting and interfacial reactions of Sn-Zn based lead-free solder alloys as replacement of Sn-Pb solder," in *Proceedings of 2005 International Conference on Asian Green Electronics, 2005. AGEC.*, 2005, pp. 178–184.
- [69] M. Liukkonen, E. Havia, H. Leinonen, and Y. Hiltunen, "Application of self-organizing maps in analysis of wave soldering process," *Expert Syst. Appl.*, vol. 36, no. 3, pp. 4604–4609, Apr. 2009.
- [70] H. Sanfleben and J. Borneman, "Wave Solder Bridging Reduction through Photo Imaged Solder Mask Gloss Level Control," in *SMTA Internationall*, 2001.
- [71] IPC, "Generic Standard on Printed Board Design," no. September 1991. 1998.
- [72] IPC, "Generic Requirements for Surface Mount Design and Land Pattern Standard," no. December 1999. IPC, Bannockburn, IL, 2005.
- [73] J. Kukelhan, "Copper Tin Intermetallic Crystals' Role in Formation of Microbridges Between Leads, Part II," *SMT Magazine*, pp. 24–35, 2010.
- [74] J. F. Haarde, "Printed wiring board having robber pads for excess solder," US 4835345 A, 1989.
- [75] J. Veurman and B. Boeing, "Interconnects on a printed circuit board having connecting points for an electronic component with a plurality of terminals," US4891472 A, 1990.
- [76] K. M. Lin, Q. D. Groves, and A. W. Robinson, "Solder thieving pad for wave soldered through-hole components," US 6292372 B1, 2001.
- [77] M. M. Doro, "Solução integrada para auxiliar na garantia da qualidade na produção em pequenos lotes," 2009.
- [78] A. J. Briggs and C. M. Yang, "Experiment design, defect analysis, and results for the wave soldering of small outline integrated circuits," *Ninth IEEE/CHMT Int. Symp. Electron. Manuf. Technol. Manuf. Next Decad.*, 1990.
- [79] D. Barbini, P. Wang, P. Biocca, and Q. Chu, "Lead Free Wave Soldering: Process Optimization for Simple to Highly Complex Boards," *SMTA J.*, vol. 20, no. 2, pp. 19–27, 2007.
- [80] M. Liukkonen, E. Havia, H. Leinonen, and Y. Hiltunen, "Quality-oriented optimization of wave soldering process by using self-organizing maps," *Appl. Soft Comput.*, vol. 11, no. 1, pp. 214–220, Jan. 2011.