
Universidade Estadual de Campinas

Faculdade Engenharia Elétrica e Computação - FEEC

Processo de Fabricação de HBT em
Camadas de InGaP/GaAs

TESE DOUTORADO

RICARDO TOSHINORI YOSHIOKA

Processo de Fabricação de HBT em Camadas de InGaP/GaAs

Dissertação apresentada à Faculdade de Engenharia Elétrica da Universidade Estadual de Campinas como parte dos requisitos para a obtenção do título de Doutor em Engenharia Elétrica.

Ricardo Toshinori Yoshioka

DSIF/FEEC
Universidade estadual de Campinas

Orientador: PROF. DR. JACOBUS WILLIBRORDUS SWART – DSIF/FEEC

Banca examinadora

PROF. DR. MEGUMI SAITO - EP/USP

DR. LUIZ EUGÊNIO DE BARROS JR. - ERICSSON

PROF. DR. MAURO M. G. DE CARVALHO - IFGW /UNICAMP

PROF. DR. IOSHIAKI DOI - FEEC/UNICAMP

PROF. DR. WILHELMUS A. M. VAN NOIJE EP/USP

Campinas - SP, Dezembro de 2001

FICHA CATALOGRÁFICA ELABORADA PELA
BIBLIOTECA DA ÁREA DE ENGENHARIA - BAE - UNICAMP

Y83p Yoshioka, Ricardo Toshinori
Processo de fabricação de HBT em camadas de
InGaP/GaAs / Ricardo Toshinori Yoshioka. --
Campinas, SP: [s.n.], 2001.

Orientador: Jacobus Willibrordus Swart.
Tese (doutorado) - Universidade Estadual de
Campinas, Faculdade de Engenharia Elétrica e de
Computação.

1. Transistores bipolares. 2. Epitaxia por feixe
molecular. 3. Crescimento. 4. Carbono. 5. Berílio. I.
Swart, Jacobus Willibrordus. II. Universidade Estadual de
Campinas. Faculdade de Engenharia Elétrica e de
Computação. III. Título.

Resumo

Processo de Fabricação de HBT em Estruturas de InGaP/GaAs

Um trabalho inicial sobre a fabricação de HBT e o estudo de suas estruturas foram realizados no TIT (*Tokyo Institute of Technology*) no Japão. Neste Instituto foram desenvolvidos os processos de crescimentos de HBTs (*Heterojunction Bipolar Transistor*) InGaP/GaAs por MOMBE (*Metalorganic Molecular Beam Epitaxy*). A camada da base deste dispositivo foi altamente dopada com carbono, da ordem de 10^{20}cm^{-3} . Mesmo com esta alta dopagem da base, os resultados de medidas DC demonstraram significativos ganhos de corrente. Devido à alta dopagem pode-se reduzir a resistência da base do HBT o que permite operar em altíssimas frequências. No Brasil, no LPD (Laboratório de Pesquisas em Dispositivos) - UNICAMP foram desenvolvidas as etapas essenciais para fabricação de HBTs. A camada de emissor neste caso inicial foi do tipo AlGaAs. Estas amostras foram crescidas por MOCVD (*Metalorganic Chemical Vapor Deposition*) e adquiridas do RTI (Research Triangle Institute) nos Estados Unidos. As etapas que foram desenvolvidas são os processos de decapagem, de metalizações, de deposição de materiais isolantes: polyimide e BCB e de obtenção de camada passivadora de nitreto de silício. Através de medidas de RF do transistor de AlGaAs/GaAs obteve-se f_T de 12GHz para o dispositivos de área de $20 \times 16 \mu\text{m}^2$ de emissor e de 27GHz para uma área de $20 \times 6 \mu\text{m}^2$. Além dos processos de fabricação dos HBTs de AlGaAs/GaAs, no LPD, foram desenvolvidos os processos de crescimentos e fabricação de transistores de InGaP/GaAs. Os crescimentos foram realizados por CBE (*Chemical Beam Epitaxy*). Os primeiros crescimentos resultaram em altas correntes de fuga da corrente de base. Através de alterações nos parâmetros de crescimentos foi possível reduzir os defeitos e obteve-se um f_T em torno de 7Ghz ($20 \times 16 \mu\text{m}^2$). Para efeito de comparação foram adquiridas, da indústria KOPIN nos Estados Unidos, lâminas crescidas de HBTs de InGaP/GaAs com estruturas semelhantes que os crescidos na UNICAMP. As medidas de RF demonstraram um f_T de 15Ghz para área de $20 \times 16 \mu\text{m}^2$ e 23GHz para área de $20 \times 6 \mu\text{m}^2$. Estes resultados comprovaram não somente a boa qualidade da lâmina da KOPIN como também mostrou que os processos realizados no LPD são bem apropriados.

Abstract

Development of HBTs fabrication and study of its structures

The initial work about HBTs fabrication and study of its structure was performed in T.I.T (Tokyo Institute of Technology) in Japan. In this Institute, the growth process of the InGaP/GaAs HBTs by MOMBE (Metalorganic Molecular Beam Epitaxy) was developed. The base layer of this device was highly doped with carbon, in the order of 10^{20}cm^{-3} . In spite of this high base doping, a significant current gain was observed from DC measurements. Due to this high doping, the base resistance is reduced drastically. This allows the HBT to operate at high frequencies. In Brazil, at LPD (Laboratório de Pesquisas em Dispositivos) at UNICAMP, the essential steps of HBT fabrication were developed. Initially, an AlGaAs type of emitter layer was utilized for this purpose. The AlGaAs/GaAs sample was grown by MOCVD (Metalorganic Chemical Vapor Deposition) and acquired from RTI (Research Triangle Institute), in the United States. The etching, metallization and isolation film deposition (polyimide, BCB and nitride silicon passivation layer) processing steps were developed. For AlGaAs/GaAs HBT's with $20\times 16\mu\text{m}^2$ and $20\times 6\mu\text{m}^2$ emitter area, an f_T of 12GHz and 27GHz was obtained respectively by RF measurements. Following the AlGaAs/GaAs HBTs fabrication process development, the epitaxial growth and device processing of InGaP/GaAs transistors was also performed. The growth process was performed utilizing CBE technique (Chemical Beam Epitaxy). For the initial samples, base current presented high leakage current. Through the change of growth parameter, the quality of the layers could be improved and f_T of the order 7 GHz ($20\times 16\mu\text{m}^2$) was obtained. To verify the quality of the developed process at UNICAMP, a similar structure of InGaP/GaAs HBT's was acquired from KOPIN industry, in the United States. The RF measurements of the fabricated transistors on this material resulted in f_T of 15GHz and 23GHz for $20\times 16\mu\text{m}^2$ and $20\times 6\mu\text{m}^2$ emitter area respectively. This high frequency operation demonstrated, not only good quality of KOPIN wafer, but as well, the appropriate process developed in this work.

AGRADECIMENTOS

- À minha esposa Dalva, e meus filhos Douglas e Bruna pelo grande carinho e incentivos.
- Aos meus pais, irmãos e familiares pela preocupação dedicada.
- Ao Professor Jacobus pela orientação, confiança e amizade.
- Ao Prof. Mauro M.G de Carvalho, Jefferson Bettini e Júlio Noboru Sato pela colaboração na otimização dos crescimentos das amostras de HBTs de InGaP/GaAs
- Ao Luis Eugênio de Barros Jr., Augusto Cesar Redolfi, Alexandre S. Lujan (Xandão), Everson Martins e Prof. Newton Fratesch pelas discussões enriquecedoras no desenvolvimento da tese.
- Aos amigos do LPD, pela amizade e colaboração nas etapas de processos: Antonio Celso Ramos, Antonio Augusto de Godoy von Zuben (Totó), Kimie M.I. Landers, Alexandre Diniz, Guilherme Lujan, Iouri Danilov, Anna Paula, Ricardo Guerra, Thebano, entre outros.
- Aos professores Kiyoshi Takahashi e Makoto Konagai do TIT que me aceitaram como pesquisador convidado, onde pude ter os primeiros contatos com HBTs.
- Ao Jun-Ichi Shirakashi do TIT por ter me ensinado as primeiras experiências sobre crescimentos epitaxiais e fabricação de HBTs.
- Ao TIT que me permitiu realizar todas as experiências necessárias para fabricação dos HBTs.

- Ao Maurício Oka e Márcio A. A. Pudenzi pelas medidas SIMS e a Monica A. Cotta pelas medidas AFM.
- Ao LPD, DSIF e CCS da UNICAMP por terem disponibilizado os laboratórios e equipamentos necessários para realização experimental da tese.
- Ao CPqD, AsGa Microeletrônica S.A e LME-USP por terem facilitado os processos de metalizações.
- Ao ITI pela fabricação de máscaras para teste de contatos ôhmicos.
- Às instituições financiadoras: FAPESP, CNPq e FINEP pelo apoio financeiro.
- Ao Instituto de Pesquisas Eldorado por ter apoiado na conclusão da tese.
- À todas as pessoas que contribuíram de alguma forma direta ou indiretamente para realização deste trabalho.

“Na Vida, vence aquele que possui firmes propósitos

A cada desafio que aceitamos

E a cada objetivo que atingimos

Somos treinados e fortalecidos”

(Daisaku Ikeda)

Índices

	PDF	Pg na Tese
Capítulo 1 - Introdução Geral.....	2	1
1.1 Introdução.....	2	1
1.2 Evolução do HBT.....	2	2
1.3 Transistor AlGaAs/GaAs.....	3	3
1.4 Motivação dos HBTs do tipo InGaP/GaAs.....	4	3
1.4.1 Trabalhos sobre HBT InGaP/GaAs.....	6	5
1.4.2 Caracterização em modo DC de HBTs.....	6	5
1.4.3 Caracterização de HBTs em modo RF.....	7	6
1.4.4 A descontinuidade de banda do InGaP/GaAs.....	9	8
1.5 Objetivos deste trabalho.....	10	9
1.6 Organização deste trabalho.....	10	9
Referências.....	12	211
Capítulo 2 - Fundamentos e Estruturas HBT.....	19	11
2.1 Introdução.....	19	11
2.2 Fundamentos do HBT.....	19	11
2.2.1 Característica de condução.....	24	16
2.2.2 Medidas de Obtenção de Gráfico de Gummel.....	25	17
2.2.3 Relação entre os parâmetros físicos (materiais) e elétricos.....	28	20
2.2.4 Características de altas frequências.....	31	23
2.3 Projeto das Máscaras – UNICAMP.....	34	26
2.3.1 As máscaras das famílias H1 e H4.....	35	27
2.3.2 Transistores de Área Pequena (H1a,b,...e).....	36	28
2.3.3 Transistor de Área Grande (H1f).....	38	30
2.3.4 Pads para Medidas em Altas Frequências.....	38	30
2.3.5 Estrutura TLM para a Medida das Resistências de Contato.....	39	31
2.3.6 Marcas de Alinhamento.....	40	32
2.3.7 Comentários sobre as máscaras.....	40	32
Referências.....	42	217
Capítulo 3 - Crescimento Epitaxial de Camadas de HBTs.....	45	34
3.1 Introdução.....	45	34
3.2 Crescimentos Epitaxiais das Camadas dos HBTs de InGaP/GaAs.....	45	34
3.3 O crescimento de HBTs InGaP/GaAs no TIT – Japão.....	46	35
3.3.1 O Equipamento MOMBE.....	48	37
3.3.2 Crescimento Epitaxial da Camadas de n-/n+GaAs no TIT.....	49	38
3.3.3 Crescimento de amostras p+GaAs dopada com carbono.....	50	39
3.3.3.1 Análise das amostras de GaAs dopada com carbono.....	52	41
3.3.4 Crescimento Epitaxial de Camadas de InGaP no TIT.....	54	43
3.3.4.1 Crescimento da Camada InGaP não dopada.....	54	43
3.3.4.2 Crescimento da Camada InGaP dopada com Silício.....	59	48
3.4 Crescimento Epitaxial – Realizado no LPD – UNICAMP.....	61	51

3.4.1	O Equipamento CBE.....	62	51
3.4.2	Crescimento Epitaxial de Camadas de GaAs no LPD.....	63	52
3.4.3	Crescimentos de Camadas de GaAs dopada com Berílio.....	66	55
3.4.4	Crescimento de Camadas de GaAs dopada com Carbono.....	69	58
3.4.5	Crescimentos de Camadas de InGaP.....	69	58
3.5	Características das amostras do HBT de AlGaAs /GaAs do RTI.....	74	63
3.5.1	Transistor AlGaAs/GaAs: "Estrutura Potência e Estrutura I".....	75	64
3.6	Características das amostras da KOPIN.....	76	65
3.7	Discussões e Comentários sobre Crescimentos Epitaxiais.....	77	66
	Referências.....	79	218
Capítulo 4 - Estudo e Desenvolvimento das Etapas de Processos.....		82	68
4.1	Introdução.....	82	68
4.2	Processo de Limpeza.....	82	69
4.3	Litografia ou Fotogração.....	85	71
4.3.1	Fotogração para metalizações – processo positivo.....	85	71
4.3.2	Fotogração para decapagens – processo negativo.....	91	77
4.4	Processos de Decapagens.....	92	78
4.4.1	Decapagem de GaAs.....	93	79
4.4.2	Obtenção de transistores auto alinhado.....	94	80
4.4.3	Decapagem de AlGaAs.....	96	82
4.4.4	Decapagem de InGaP.....	97	83
4.5	Estudo de Contato ôhmico para HBT de AlGaAs/GaAs e InGaP/GaAs.....	98	84
4.5.1	Método de extração de resistividade de contato.....	99	85
4.5.2	Determinação da Resistividade de Contato.....	101	87
4.5.3	Procedimentos Experimentais para Estudo de Contatos Ôhmicos.....	102	88
4.5.4	Amostra difundido com enxofre (n+GaAs).....	102	88
4.5.5	Amostras Implantadas com $^{29}\text{Si}^+$	104	90
4.5.6	Contato Ôhmico em amostra de HBTs.....	109	95
4.5.7	Comentários sobre contatos ôhmicos em n+GaAs.....	110	96
4.5.8	Amostra p+ GaAs difundidas com Zinco.....	110	96
4.6	Abertura de vias para interconexão.....	112	98
4.6.1	Experiência com o Polyimide.....	114	100
4.6.2	Experiências com o BCB.....	117	103
	Referências.....	121	220
Capítulo 5 - Fabricação de HBTs AlGaAs/GaAs.....		124	107
5.1	Introdução.....	124	107
5.2	Estruturas dos Transistores de AlGaAs/GaAs.....	125	108
5.2.1	Análise SIMS da Estrutura I (1627).....	125	108
5.3	Transistores AlGaAs/GaAs Processados.....	126	109
5.4	Etapas de processos da fabricação dos HBTs de AlGaAs/GaAs.....	127	110
5.4.1	Processo de limpeza.....	129	112
5.4.2	Processos de Metalizações.....	129	112

5.4.3	Processos de decapagens.....	130	113
5.4.4	Processo de passivação.....	131	114
5.4.5	Processo de interconexão da amostra com BCB.....	133	116
5.5	Resultados do processo de fabricação dos transistores de AlGaAs/GaAs.....	133	116
5.5.1	Resultados do processo de fabricação de área grande do DN37...	134	117
5.5.2	Resultados do processo de fabricação de área pequena do DN37.....	134	117
5.5.3	Resultados da fabricação do DN44, DN45, DN69 e DN72 de área grande.....	135	118
5.5.4	Resultados da fabricação do DN44 e do DN45 de área pequena...	137	120
5.5.5	Resultado do processo de fabricação do DN69 e DN72 de área pequena.....	140	123
5.6	Caracterização RF dos HBTs de AlGaAs/GaAs.....	144	127
5.6.1	Sistema de medidas.....	145	128
5.6.2	Resultados das medidas RF DN44.....	146	129
5.6.3	Resultado do DN69 Passivado e não Passivado.....	152	135
5.7	Conclusões sobre fabricação dos HBTs de AlGaAs/GaAs.....	154	137
	Referências.....	156	222
 Capítulo 6 – Fabricação de HBTs InGaP/GaAs.....		160	139
6.1	Introdução.....	160	139
6.2	Fabricação de Transistores InGaP/GaAs no TIT – Japão.....	161	140
6.2.1	Resultados da fabricação InGaP/GaAs do TIT – Japão.....	163	142
6.3	Fabricação dos Transistores InGaP/GaAs fabricados no LPD.....	165	144
6.3.1	Experimentos realizados na fabricação dos HBTs no LPD.....	167	146
6.3.2	Etapas de Processos utilizados na fabricação dos HBTs InGaP/GaAs.....	168	147
6.3.2.1	Remoção do Índio e o processo de limpeza.....	169	148
6.3.2.2	Fotogravação, metalização, sintering e alloy.....	170	149
6.3.2.3	Processo de decapagens.....	171	150
6.3.3	Experimento A – Alterações nas condições de crescimento e de processamento.....	172	151
6.3.3.1	Resultados e discussões do experimento A.....	174	153
6.3.4	Experimento B – Alteração nas condições de crescimento e na qualidade do substrato.....	177	156
6.3.4.1	Resultados e discussões do experimento B.....	178	157
6.3.5	Experimento C – Introdução de camadas GaP na interface B/E.....	182	161
6.3.5.1	Resultados do experimento C.....	185	164
6.3.5.2	Análise SIMS da amostra #CBE908.....	189	168
6.3.5.3	Processo de fabricação de transistores de áreas reduzidas da amostra DN32.....	192	171
6.3.5.4	Análise dos resultados do DN32 de área reduzida.....	195	174
6.3.6	Experimento D - Fabricação de HBT InGaP/GaAs.....	195	174
6.3.6.1	Experimento D1 – Dopagem Berílio X Carbono na base..	197	176
6.3.6.2	Experimento D2– Inversão no processo de crescimento..	200	179

6.3.6.3	Experimento D3 – Transistores invertido.....	203	182
6.3.6.4	Experimento D4 – Transistor Substrato n+GaAs.....	205	184
6.3.7	Experimento E - Fabricação de HBT InGaP/GaAs – Base com Carbono.....	206	185
6.3.7.1	Resultados do experimento E.....	206	185
6.3.7.2	Resultados da Fabricação de HBTs Auto-Alinhados InGaP/GaAs.....	213	192
6.3.8	Experimento F - Análise do transistor DN95.....	216	195
6.4	Fabricação dos transistores InGaP/GaAs com lâminas da KOPIN.....	221	200
6.4.1	A fabricação do HBT.....	221	200
6.4.2	Resultados do processo de fabricação.....	222	201
6.4.3	Resultados de Medidas de RF do DN85, DN95 e DN96.....	224	203
6.5	Conclusões sobre a fabricação de HBTs de InGaP/GaAs.....	226	205
	Referência.....	229	224
Capítulo 7 – Conclusões e Perspectivas.....		231	208
7.1	Conclusões.....	231	208
7.2	Perspectivas.....	233	210
Lista de Publicações: Ano 1993 à 2001.....		234	226

Lista de Símbolos

A^* - constante de Richardson

A_{be} – área da junção base emissor

ΔE_v – descontinuidade de energia na banda de valência

ΔE_c – descontinuidade de energia na banda de condução

$E_{gb} = E_{g2}$ – *band-gap* do material da base

E_a – Energia de ativação

β – ganho de corrente do transistor

β_{MAX} – ganho máximo de corrente do transistor

β_R – ganho de corrente reverso do transistor

J_c – densidade de corrente no coletor

C_{be} – capacitância da junção entre a base e o emissor

C_{bc} – capacitância da junção entre a base e o coletor

N_B – dopagem da base

N_E – dopagem do emissor

R_S – resistência de folha

f_T – frequência de transição

f_{max} – frequência máxima de oscilação

g_{mo} – transcondutância intrínseca

h'_{FE} – ganho de corrente intrínseco do transistor na configuração emissor comum

I_R – recombinação interna na região de base

I_S – recombinação na região de carga espacial entre o emissor e a base

I_P – injeção reversa de lacunas na região do emissor

I_C – corrente de coletor

I_B – corrente de base

I_E – corrente de emissor

I_N – componente da corrente do emissor injetada na base do transistor

q – carga elementar (1.6×10^{-19} C)

V_{EB} – tensão emissor base

V_{BE} – tensão base emissor

V_{CB} – tensão coletor base

V_{BC} – tensão base coletor

V_T – tensão dependente da temperatura (kT/q)

$V_o = V_{bi}$ – potencial interno da junção

V_1 – queda de potencial na região de depleção no material 1

V_2 – queda de potencial na região de depleção no material 2

N_e – dopagem da camada do emissor

N_c – densidade de estados na banda de condução

N_v – densidade de estados na banda de valência

N_A – concentração de aceitadores

N_D – concentração de doadores

P_b – dopagem da camada de base

D_{nb} – constante de difusão de elétrons na base

D_{pe} – constante de difusão de lacunas no emissor

W_e – espessura do emissor

W_b – espessura da base

kT – constante de Boltzman

R_{ec} – resistência de contato de emissor

r_e – resistência dinâmica do emissor

r_c – resistência dinâmica do coletor

r_b – resistência de acesso à base

I_s – corrente de saturação

η_E – fator de idealidade da corrente de base

η_F – fator de idealidade da corrente de coletor

χ_1 e χ_2 – afinidades eletrônicas do material do emissor e da base respectivamente

γ – potenciais relativos a região de emissor e de base (V_1/V_2)

ϵ_1 e ϵ_2 – Permissividade elétrica do emissor e da base respectivamente

ϕ_n – diferença da energia do fundo da banda de condução e a energia de Fermi

ϕ_p – diferença da energia de Fermi e energia do topo da banda de valência

T – temperatura da distribuição dos elétrons

m^* – massa efetiva do elétron

\hbar – constante de Planck

τ_{ec} – tempo total de trânsito da região do emissor ao coletor

τ_e – tempo de carga na junção base/emissor

τ_b – tempo de trânsito na base

$\tau_d = \tau_{dC}$ – tempo de trânsito na região de depleção do coletor

τ_c – tempo de trânsito no coletor

τ_n – tempo médio de vida do elétron na região de base

H_{21} – ganho de corrente direto com a saída em curto-circuito

S_{11} – coeficiente de reflexão direto (casamento da entrada)

S_{12} – coeficiente de reflexão reverso (casamento da saída)

S_{21} – coeficiente de transmissão direto (ganho ou perda)

S_{22} – coeficiente de transmissão reverso (isolação)

CAPÍTULO 1	2
INTRODUÇÃO GERAL	2
1.1 INTRODUÇÃO	2
1.2 Evolução do HBT	3
1.3 Transistor AlGaAs/GaAs	4
1.4 Motivação dos HBTs do tipo InGaP/GaAs.....	4
1.4.1 Trabalhos sobre HBT InGaP/GaAs.....	6
1.4.2 Caracterização em modo DC de HBTs.....	6
1.4.3 Caracterização de HBTs em modo RF	7
1.4.4 A descontinuidade de banda do InGaP/GaAs	9
1.5 Objetivos deste trabalho.....	10
1.6 Organização deste trabalho	10
REFERÊNCIAS.....	12

Capítulo 1

Introdução Geral

1.1 Introdução

Os transistores bipolares de heterojunção, mais conhecidos como HBT (Heterojunction Bipolar Transistor), são transistores que possuem uma ou mais junções constituídas de diferentes materiais, ou seja, de diferentes bandas proibidas. Este tipo de heterojunções são usualmente formados combinando-se os compostos III-V da Tab. periódica como por exemplo AlGaAs/GaAs e InGaP/GaAs. Através deste tipo de junções é possível realizar uma alta dopagem da camada da base e isto permite operar em altas frequências. Além desta característica, esses transistores apresentam alta transcondutância e elevados ganhos de corrente¹. Estas características tornam os HBTs apropriados em circuitos de microondas. Nos últimos anos a área de comunicações sem fio tem avançado rapidamente. O telefone celular é um exemplo disto. Estes equipamentos são baseados em MMIC (*Monolithic Microwave Integrated Circuit*)² que são circuitos integrados monolíticos de microondas. Neste sentido a aplicação da tecnologia HBTs de GaAs vem ganhando força devido à sua boa eficiência em relação a potência de saída, alta velocidade e também devido à sua boa linearidade. Além desta aplicação os HBTs tem uma outra área importante que é a comunicação entre computadores via Internet. O volume de informações transmitidos tem sido aumentada cada vez mais e para isso há uma necessidade de que os dispositivos envolvidos neste processo possuam uma banda de passagem cada vez maior e os HBTs tem esta característica³.

1.2 Evolução do HBT

A idéia do transistor bipolar de heterojunção foi proposta inicialmente por Willian Shockley em 1948⁴. Posteriormente H. Kroemer em 1957 escreveu sobre a teoria do transistor com banda proibida larga na camada do emissor¹. A partir desta época foram realizadas experiências na tentativa de obter camadas com diferentes junções ou heteroestruturas. Os pesquisadores da IBM realizaram deposição de Ge sobre a camada de GaAs para formação de heteroestruturas do tipo Ge/GaAs⁵. Essa experiência mostrou que a teoria proposto por Anderson⁶ em 1962 era consistente com dados experimentais. Em 1969 Jadus e Feucht da universidade Carnegie-Mellon⁷ obtiveram o primeiro transistor funcional que utilizou os materiais GaAs/Ge. O ganho deste transistor em emissor comum foi em torno de 10, sendo que a dopagem da base foi 10^4 vezes maior que a do emissor.

Foi no início da década de 70 que as pesquisas com material $\text{Al}_x\text{Ga}_{1-x}\text{As}/\text{GaAs}$ começaram a se intensificar⁸. Os pesquisadores começaram a verificar que era possível obter boas camadas e com densidades de defeitos bastante reduzidas mesmo com um certo descasamento do parâmetros de rede. O primeiro transistor com esse tipo de heterojunção foi demonstrado por Dumke, Woodall e Rideout da IBM em 1972⁹. Este HBT foi crescida por LPE e o ganho foi de 25 na configuração emissor-comum. Posteriormente Konagai e Takahashi do TIT (*Tokyo Institute of Technology*), no Japão¹⁰ obtiveram HBTs de $\text{Al}_x\text{Ga}_{1-x}\text{As}/\text{GaAs}$ com melhores desempenhos, em 1975. A partir da década de 80, o transistor de heterojunção começou a ser chamado de "*Heterojunction Bipolar Transistor*"¹¹ para poder distinguir do outro transistor de heteroestrutura: HEMT (*High Electron Mobility Transistor*) que começava a surgir. E nesta década também começaram a surgir as modernas técnicas avançadas de crescimentos como o MBE (*Molecular Beam Epitaxy*) e MOCVD (*Metal-Organic Chemical Vapor Deposition*). Através destas técnicas foram possíveis obter materiais de compostos III-V, principalmente AlGaAs e GaAs com uma alta qualidade cristalina. A partir de então foi possível desenvolver transistores cada vez mais rápidos e com alto ganho de corrente¹¹.

1.3 Transistor AlGaAs/GaAs

No LPD, o desenvolvimento de HBTs foi iniciado com o sistema de materiais do tipo AlGaAs/GaAs. Os detalhes deste trabalho estão descritos na tese de doutorado do Augusto Cesar Redolfi¹². Neste trabalho foram otimizadas algumas etapas como passivação e confecção de transistores de áreas pequenas. Posteriormente foi iniciada a fabricação de transistores do tipo InGaP/GaAs. Os transistores confeccionados com o material AlGaAs/GaAs vêm sendo utilizados em amplificadores de microondas de alta potência e/ou alta eficiência em radares, sistemas de comunicações, circuitos integrados de baixa potência em comunicações portáteis e também em circuitos digitais ultra-rápidos e conversores A/D¹³, ou seja, tipicamente em circuitos de altas frequências de operação. Além disto tem aplicações exclusivas na área de integração com elementos optoeletrônicos. Portanto existe uma importância mercadológica significativa, apesar do mercado de *chips* baseados em silício representar a maior fatia, sendo superior a 95%.

1.4 Motivação dos HBTs do tipo InGaP/GaAs

Uma heterojunção ideal para o dispositivo HBT npn teria como característica uma descontinuidade da banda de valência bastante grande e não teria descontinuidade na banda de condução. A grande descontinuidade da banda de valência impediria que as lacunas se movessem da região da base para o emissor e a ausência da descontinuidade da banda de condução favoreceria o deslocamento dos elétrons da região do emissor para a base. No caso, a heterojunção AlGaAs/GaAs está distante deste ideal. Nas técnicas modernas realiza-se uma variação gradual da composição na heterojunção entre a base e o emissor afim de suavizar o potencial de barreira para elétrons. Porém essa técnica torna o processo de crescimento bastante complexo e além disto, a eficiência de injeção da heterojunção não é melhorada significativamente. Neste caso é preferido um material que apresente maior descontinuidade na banda de valência e que não seja necessária a variação da sua composição. Esta é uma das razões para escolha da heterojunção do tipo InGaP/GaAs.

A camada da base do HBT é necessário que seja bastante dopada, o que reduz a sua resistência e possibilita que o dispositivo opere em altas frequências. Inicialmente os dopantes do tipo p utilizados para dopar o GaAs da base eram o berílio (Be) e o zinco (Zn). No entanto, no decorrer do tempo, observou-se que este elemento tinha comportamento instável, ou seja, ocorria o processo de difusão de dopante no crescimento e também durante o seu funcionamento¹⁴. Essa redistribuição de dopante provoca uma degradação do desempenho do dispositivo o que é altamente prejudicial para o uso comercial. Para contornar este problema iniciaram as pesquisas com novos elementos dopantes como o carbono. O coeficiente de difusão térmica do carbono é menor que o berílio em regime de alta dopagem. No entanto, nas experiências de dopagens da base com carbono realizadas em HBTs do tipo AlGaAs/GaAs começaram a constatar que na camada de AlGaAs ocorriam interferências do carbono, conhecidas como “contaminação de carbono”^{15,16}. O alumínio possui uma afinidade por carbono e ele é incorporado como aceitador em AlGaAs o que causa alterações na composição de dopantes no AlGaAs. A substituição do material AlGaAs para InGaP elimina esse problema. O InGaP é pouco afetado com a presença de carbono, pois ele apresenta uma característica anfótero, ou seja o carbono pode entrar tanto no lugar do índio como no gálio¹⁷. Além disto, no InGaP os centros de defeitos DX é praticamente ausente e portanto a obtenção desta camada do tipo n é mais favorável que no AlGaAs. A qualidade elétrica da camada de InGaP/GaAs tem se mostrado superior que a do tipo AlGaAs¹⁸. Uma característica importante do sistema InGaP/GaAs é a existência de processos de decapagem com alta seletividade entre os materiais InGaP e GaAs. No sistema AlGaAs/GaAs obtém-se uma baixa seletividade (~10) da decapagem de AlGaAs em relação ao GaAs. Isto dificulta a sua confecção, principalmente quando se deseja fabricar transistores com espessuras de base mais finas. Através dos transistores mais finos pode-se obter uma alta frequência de operação, pois consegue-se diminuir o tempo de trânsito dos portadores minoritários na região da base. Nos transistores mais recentes, pode-se encontrar espessuras de base na faixa de 500 e 700Å e dopagens da ordem de $5 \times 10^{19} \text{cm}^{-3}$. Neste caso há uma necessidade de ter um controle bastante preciso da decapagem para não ocorrer excesso de remoção da base que é bastante estreita. A camada InGaP pode ser removida por decapagens úmidas e a seco que são seletivas. As soluções $\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ e $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$

são altamente seletivas em ampla faixa de composição do InGaP¹⁹. A remoção de InGaP sobre GaAs pode ser realizada por decapagem a sêco utilizando-se do processo de plasma em uma câmara denominada de RIE (Reactive Ion etching). Os gases de processos são baseados em CH₄:H₂ e CH₄:He.

Foi Kroemer o primeiro a identificar o material InGaP para utilização no HBT em 1982²⁰. O argumento para o seu uso foi o melhor alinhamento das bandas do sistema InGaP/GaAs ($\Delta E_v > 60\% \Delta E_g$) em relação ao sistema AlGaAs/GaAs ($\Delta E_v \sim 42\% \Delta E_g$ para fração molar de Al típico em HBT). Em 1985 Mondry e Kroemer demonstraram o primeiro transistor com o sistema InGaP/GaAs crescido por CBE, utilizando fontes sólidas de fósforo. O ganho de corrente deste transistor na configuração emissor comum foi de 30. Porém esse valor de ganho era muito inferior ao valor obtido com HBT AlGaAs/GaAs. Esse resultado foi atribuído à baixa qualidade da interface base-emissor. Posteriormente foram fabricadas HBTs de InGaP/GaAs com fontes gasosas de fósforo obtendo-se resultados comparáveis aos de AlGaAs/GaAs²¹.

1.4.1 Trabalhos sobre HBT InGaP/GaAs

Inicialmente os trabalhos sobre HBT InGaP/GaAs foram focalizados em obter boas camadas epitaxiais de InGaP para serem utilizados nas heteroestruturas dos HBTs. Posteriormente foram projetadas várias estruturas do transistor procurando-se obter bons desempenhos elétricos DCs e ACs.

1.4.2 Caracterização em modo DC de HBTs

A Tab. 1.1 mostra os resultados de alguns laboratórios que fabricam HBTs de InGaP/GaAs. Pode-se verificar que há uma variação nos métodos de crescimentos que são do tipo MBE (*Molecular Beam Epitaxy*), MOCVD (*Metalorganic Chemical Vapor Deposition*), CBE (*Chemical Beam Epitaxy*).

Tab. 1.1- Resultados experimentais dos HBTs InGaP/GaAs de diferentes laboratórios.

N.	Laborat.	β	JC (A/cm ²)	N _B (10 ¹⁹ cm ⁻³)	N _E (10 ¹⁷ cm ⁻³)	Dop. Base	Esp. Base (nm)	R _s (Ω/\square)	Método Cresc.	Ano	Ref
1	Univ.Calif. St. Barbara	30	3.000	1.0	5.0	Be	150	440	MBE	1985	²²
2	Thomson CSF	400	-	0.2	0.5	Be	70	-	MOCVD	1990	²³
3	Univ. Sheffield	200	1.800	-	2.0	Be	150	-	CBE	1990	²⁴
4	CNET	30	110	8.0	2.0	C		140	CBE	1991	²⁵
5	FI- IAF	70	10.000	2.0	0.05	C	100	250	MOCVD	1992	²⁶
6	France Telecom	200	110	5.0	2.0	C	90	500	CBE	1992	²⁷
7	Univ.Illinois	210	2.500	2.5	10.0	C	70	500	MOCVD	1993	²⁸
8	TIT	16	1400	150	10.0	C	15	-	MOMBE	1995	²⁹
9	Hitachi	40	250.00 0	4.0	80.0	C	30	360	CBE	1997	³⁰
10	Univ.Illinois /KOPIN	100	25.000	4.0	5.0	C	70	240	MOCVD	1998	³¹
11	Univ. Illinois	55	26.700	5.0	5.0	C	70	240	MOCVD	1999	³²
12	Univ. Illinois	147	1.000	4.0	5.0	C	70	147	LP- MOCVD	2001	³³

Existem vários trabalhos relacionados com os transistores do tipo InGaP/GaAs, bem como, existem algumas empresas que crescem lâminas de HBTs de InGaP/GaAs de acordo com a necessidade do consumidor, como por exemplo a KOPIN³⁴ e a EPITRONICS³⁵.

1.4.3 Caracterização de HBTs em modo RF

Por volta de 1992 começaram a publicar os primeiros trabalhos de transistores do tipo InGaP/GaAs medidas em altas freqüências. Na Tab. 1.2 estão mostrados os trabalhos de HBTs medidas em RF. AT&T Bell Laboratories (1992) fabricou HBTs de

InGaP/GaAs, utilizando-se CBE, resultando num ganho DC de 25 e f_T e f_{max} acima de 70GHz. A resistência de base foi de 135 Ω / e a área de emissor era de 2x5 μm^2 . Isto demonstra uma alta performance do transistor de InGaP/GaAs.

Tab. 1.2- HBTs InGaP/GaAs medidas em altas freqüências.

N.	Laborat.	β	JC (A/cm ²) (x10 ³)	N _B (10 ¹⁹ cm ⁻³)	N _E (10 ¹⁷ cm ⁻³)	Esp. Base (nm)	Dop. Base	R _s (Ω / \square)	Método Cresc.	f _T / f _{max} GHz	Ano	Ref
1	AT&T Bell	25	-	7.0	5.0		C	135	CBE	70/ 70	1992	³⁶
2	Texas Instr.	14	-	3.0	3.0	-	C	550	MOCV D	50/ 80	1993	³⁷
3	Fujitsu Laborat.	200	4.0 (I _c =4mA)	4.0	3.0	70	C	350	CBE	61/ 94	1995	³⁸
4	Hitachi Laborat.	14	3.2	10.0	8.0	30	C	360	CBE	105/ 120	1997	³⁹
5	Columbia University	40	22	6.0	3.0	100	C	200	MOCV D	50/ 140	1997	⁴⁰
6	Texas Instr.	25	50	10.0	5.0	70	C	150	MOCV D	80/ 171	1997	⁴¹
7	University California	29	100	3.0	5.0	250	Be	121	CBE	75/ 46	1998	⁴²
8	Hitachi	20	100	13.0	5.0	30	C	6.0 (Wsi/Ti)	CBE	96/ 197	1998	⁴³
9	Thomson CSF	7	-	5.0	3.0	120	C	-	MOCV D	31/ 110	1999	⁴⁴
10	FBH Institute	106	38	-	-	-	C	225	MOCV D	45/ 128	2000	⁴⁵
11	Hitachi	35	31	10.0	5.0	30	C	13	CBE	156/ 255	2001	⁴⁶

No laboratório da Thompson otimizaram o HBT com espessuras reduzidas de base de 700Å e com uma alta dopagem de base de 7x10¹⁹cm⁻³ com carbono. Adicionalmente realizaram implantações de F⁺ e H⁺ para diminuir a capacitância do coletor. Através disto obtiveram transistores superiores que aos de AlGaAs/GaAs.

1.4.4 A descontinuidade de banda do InGaP/GaAs

O sistema de material InGaP/GaAs tem várias características interessantes para aplicações em HBTs. A heterojunção formada entre InGaP/GaAs produz uma descontinuidade da banda de valência, ΔE_v , que induz uma alta eficiência de injeção de portadores do emissor para base⁴⁷. No entanto os valores de ΔE_c , ainda são questões de discussões, ou seja, não tem um valor exato definido na literatura. Encontra-se valores na faixa de $30\text{meV} < \Delta E_c < 390\text{meV}$, concentrando-se em torno de 200meV e de $\sim 300\text{meV}$ ^{48,49}.

A Tab. 1.3 mostra um resumo dos valores de ΔE_v encontrados em literaturas. Kobayashi e outros da Sony Corporate Research Center⁵⁰ foi um dos primeiros grupos a fabricarem o HBTs de InGaP/GaAs crescida por MOVPE em 1988. O ganho deste HBT foi acima de 200, cuja dopagem da base era de $8 \times 10^{18} \text{cm}^{-3}$. Utilizando-se modelo de emissão termiônica foi calculado a descontinuidade da banda de valência deste transistor, e indicou que deveria ser de aproximadamente de 30meV . Há falhas no valor obtido, pois não houve um cálculo preciso no nível de Fermi na região de base e de emissor. Além disto o efeito de *band gap narrowing* (redução da banda da base devido a sua alta dopagem) não foi considerada. Bhattacharya et al da Universidade de Michigan⁵¹ determinaram ΔE_v e ΔE_c como sendo 280meV e 200meV , respectivamente. O método utilizado para obtenção destes valores foram realizados através do DLTS (*Deep-Level Transient Spectroscopy*). A medida foi feita medindo-se a taxa de emissão térmica das cargas nos poços quânticos de 120Å de GaAs e barreira de 120Å de $\text{Ga}_{0.51}\text{In}_{0.49}\text{P}$. Foram realizadas também medidas de banda proibida do $\text{Ga}_{0.51}\text{In}_{0.49}\text{P}$ utilizando-se da técnica de fotoluminescência e verificaram que estes concordam com a soma dos valores de *offset* obtidos pelo método de DLTS. Haase e outros⁵² obtiveram os valores de *offsets* usando fotoemissão interna da heteroestrutura do fotodiodo. O fotodiodo com estrutura $\text{Ga}_{0.52}\text{In}_{0.48}\text{P}$ foi fabricado, com CBE. O valor encontrado para ΔE_c foi de 108meV à temperatura ambiente.

Tab. 1.3—Medidas de *offsets* da banda para sistema InGaP/GaAs.

Técnica de Medida	ΔE_c (meV)	ΔE_v (meV)	Erro	E_g InGaP (eV)	Método de Cresc.	%Ga	Temp. ($^{\circ}$ C)	V/III	Referência
HBT	30	398	-	1.85	MOCVD	-	700	400	Kobayashi ⁵⁰
DLTS	200	280	-	1.90	MOCVD	49	-	-	Bhattacharya ⁵¹
PE	108	357	± 6	1.88	CBE	52	520	-	Haase ⁵²

A título de comparação, os valores reportados de ΔE_c e ΔE_v para o sistema $Al_{0.3}Ga_{0.7}As/GaAs$ são de aproximadamente 192meV e 138meV respectivamente.

1.5 Objetivos deste trabalho

O objetivo deste trabalho é estudar e desenvolver as etapas de fabricação de transistores HBT do tipo InGaP/GaAs que apresente características finais de altas frequências. Inclui também o estudo e o desenvolvimento do crescimento das camadas epitaxiais da estrutura InGaP/GaAs.

1.6 Organização deste trabalho

Nos capítulos subseqüentes apresentam-se os seguintes assuntos:

Capítulo 2 - Fundamentos e Estruturas HBTs. São mostrados neste capítulo os fenômenos envolvidos, as estruturas do transistor de heterojunção e sobre as máscaras utilizadas na fabricação dos HBTs.

Capítulo 3 - Crescimentos Epitaxiais de Camadas de HBTs. Nesta parte estão descritas os processos de crescimentos de camadas de HBTs InGaP/GaAs desenvolvidas no TIT e na UNICAMP.

Capítulo 4 – Estudo e Desenvolvimento das Etapas de Processos. As etapas de processos necessários para a fabricação dos transistores HBT estão detalhadas neste capítulo. Iniciou-se o estudo e detalhamento do processo de HBT tipo AlGaAs/GaAs e em seguida sua adaptação e ajustes do processo para o caso InGaP/GaAs.

Capítulo 5 – Fabricação de HBTs AlGaAs/GaAs. Neste capítulo estão descritos o processo da fabricação de transistores do tipo AlGaAs/GaAs e os principais resultados obtidos. O desenvolvimento deste processo constitui o ponto de partida e a base para o desenvolvimento do processo de fabricação dos transistores do tipo InGaP/GaAs. Este é o motivo da sua inclusão como um dos capítulos da tese.

Capítulo 6- Fabricação de HBTs InGaP/GaAs. Neste capítulo estão descritos o processo de fabricação de transistores do tipo InGaP/GaAs e os principais resultados obtidos no TIT e na UNICAMP e também os resultados obtidos com as amostras de HBTs da KOPIN.

Capítulo 7- Conclusões e Perspectivas. Estão descritos nesta parte as principais conclusões e as perspectivas em relação aos desenvolvimento da fabricação dos transistores do tipo AlGaAs/GaAs e InGaP/GaAs.

Referências

-
- ¹ H. Kroemer, "Theory of a wide-gap emitter for transistors" Proc. IRE 45 (1957) 1535-1537.
- ² Fazal Ali, "Introduction to special Issue on Emerging commercial and Consumer Circuits Systems, and their Applications", *IEEE transactions on Microwave Theory and Techniques*, Vol. 43, N.7, July 1995;
- ³ M. Meyer Compound Semiconductors, vol.3, pp.30-41, 1997.
- ⁴ W. Shockley, U.S. Patent No. 2.569.347 (Enviado em 26 junho de 1948 e publicado em 25 de setembro de 1951).
- ⁵ R. Ruth, J. C. Marinace and W. C. Dunlap, Jr., "Vapor deposited single crystal germanium," *J. Appl. Phys.* 31,995 (1960).
- ⁶ R. L. Anderson, "Experiments on Ge-GaAs heterojunction", *Solid-State Electron.*, 5, 341 (1962).
- ⁷ D.K. Jaus and D. L. Feucht, "The realization of a wide band gap emitter transistor," *IEEE Trans. Electron Device* ED-16, 102 (1969).
- ⁸ I. Hayashi and M. Panish, "GaAs-Ga_xAl_{1-x}As heterostructure injection lasers with exhibit low thresholds at room temperature", *J. Appl. Phys.* 41, 150 (1970).
- ⁹ W. P. Dumke, J. M. Woodall, and V.L. Rideout, "GaAs-GaAlAs heterojunction transistor for high frequency operation", *Solid-State Electron.* 15, 12 (1972).

- ¹⁰ M. Konagai and Takahashi, "(GaAl)As-GaAs heterojunction transistor with high injection efficiency," , *J. Appl. Phys.* 46, 2120 (1975).
- ¹¹ H. Kroemer, "Heterostructure bipolar transistors and integrated circuits, *Proc. IEEE* 70, 13 (1982).
- ¹² Augusto Cesar Redolfi - Tese de Doutorado "Projeto e Fabricação de HBTs – (Abril de 1999) Engenharia Elétrica e Computação – UNICAMP.
- ¹³ P. M. Asbeck, J.J. Corcoran, J.F. Jensen, R.N. Nottenburg, A.Oki, and H.T. Yuan, "HBT application prospects in the US: Where and when?"IEEE GaAs IC Symp., 1991, pp. 7-10.
- ¹⁴ O. Nakajima, H. Ito, T. Nittono and Nagata, *Jpn. J. Appl. Phys.* 31, 2343(1992).
- ¹⁵ A. Sandhu. T. Fujii, H. Ando, T. Takahashi, H. Ishikawa, N. Okamoto and N. Yokoyama, *Jpn J. Apply. Phys.* 30, 464 (1991).
- ¹⁶ H. Ando, T. Fujii, A. Sandhu T. Takahashi, H. Ishikawa, N. Okamoto and N. Yokoyama, *J. Crystal Growth* 120, 228 (1992).
- ¹⁷ T. J. Lyon, J. M. Woodall, P. D. Kirchner, D. T. McIntuff, G. J. Scilla and F. Cardone, *J. Vac. Sci. Technol.* B9 136, (1991).
- ¹⁸ F. Ren, C. R. Abernath, S. J. Pearton, P. W. Wisk and R. Esagui, *Electron. Lett.* 28 (1992) 1150.
- ¹⁹ S.J. Pearton, C.R. Abernathy and F. Ren, "Topics in Growth and Devices Processing of III-V semiconductors"ISBN 981-02-1884-2, page 267.
- ²⁰ M. J. Mondry and Kroemer, "Heterojunction bipolar transistor using a (Ga,In)P emitter

on a GaAs base grown by MBE”, *IEEE Electron Dev. Lett.* EDL-6, 175,1985.

²¹ A. W. Hanson, S. A. Stockman, and G. E. Stillman, “Comparison of $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}/\text{GaAs}$ single and double heterojunction bipolar transistor with a carbon-doped base,” *IEEE Electron Dev. Lett.* EDL-14, 25,(1993).

²² M.J. Mondry and H. Kromer, “Heterojunction bipolar transistor using a (Ga, In)P emitter on a GaAs base growth by MBE,” *IEEE Electron Dev. Lett.* EDL-6, 175, (1985).

²³ M. Razeghi, F. Omnes, M. Defour, Ph. Maurel, J. Hu, E. Wolk, and D. Pavlidis, “High performance GaAs/GaInP heterostructure bipolar transistors grown by low-pressure metal-organic chemical vapor deposition,” *Semicond. Sci. Technol.* 5, 278 (1990).

²⁴ P.I. Rockett, M. A. Pate, and P. A. Claxton, “MBE-grown (GaIn)P/GaAs heterojunction bipolar transistors exhibiting current gains up to 200,” *IEEE Trans. Electron Devices* TED-37, 810 (1990).

²⁵ K. H. Bachem, T. Lauterbach, M. Maier, W. Pletschen, and K. Winkler, “MOVPE growth, technology and characterization of $\text{G}_{0.5}\text{In}_{0.5}\text{P}/\text{GaAs}$ heterojunction bipolar transistors,” *Inst. Phys. Conf. Ser.* No. 120, 293 (1991).

²⁶ T. Lauterbach, W. Pletschen, and K. H. Bachem, “GaAs bipolar transistors with a $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ hole barrier layer and carbon-doped base grown by MOVPE,” *IEEE Trans. Electron Devices* TED-39, 753 (1992).

²⁷ C. Dubon-Chevallier, J. L. Benchimol, V. Amarger, F. Alexandre, R. Bourguiga, J. Dangla, and F. Hélot, “GaAs/GaInP HBT structures grown by CBE with a highly C-doped base” *Inst. Phys. Conf. Ser.* No. 129: Chapter 8, 705 (1992).

²⁸ A. W. Hanson, S. A. Stockman, and G.E. Stillman, “Comparison of $\text{G}_{0.5}\text{In}_{0.5}\text{P}$ single and double heterojunction bipolar transistors with a carbon-doped base,” *IEEE Electron Dev. Lett.* EDL-14,25 (1993).

²⁹ Jun-ichi Shirakashi, Toshiaki Azuma, Fumihiko Fukuchi, Makoto Konagai, and Kiyoshi Takahashi, *Journal of Crystal Growth* 150, 585, (1995).

³⁰ T. Oka, K. Ouchi, K. Mochizuki and T. Nakamura, "High Speed InGaP/GaAs HBTs with f_{max} of 159 GHz, *Solid State Electronics* Vol. 41, No.10, p.1611-1614, 1997.

³¹ N. Pan, J. Elliott, M. Knowles, D. P. Vu, K. Kishimoto, J. K. Twynan, H. Sato, M. T. Fresina, and G.E. Stillman, "High Reliability InGaP/GaAs HBT", *IEEE Electron Device Letters*, Vol. 19, N.4, 1998.

³² David A. Ahmari, Gopal Raghan, Quesnell J. Hartmann, Michel L. Hattendorf, Milton Feng, and Gregory E. Stillman, "Temperature Dependence of InGaP/GaAs Heterojunction Bipolar Transistor DC and Small-Signal Behavior", *IEEE Transactions on Electron Devices*, Vol. 46, N.4, 1999.

³³ Theodore Chung, Seth R. Bank, John Epple, and Kuang-Chien Hsieh, "Current Gain Dependence on Subcollector and Stch-Stop Doping in InGaP/GaAs HBTs", *IEEE Transactions on Electron Devices*, Vol.48, N.5, May 2001.

³⁴ Home Page: www.kopin.com, 695 Myles Standish Blvd., Taunton, MA 02780

³⁵ Home Page: www.epitronics.com, 21002 North 19th Avenue, Suite 5, Phoenix, Arizona 85027

³⁶ F. Ren, C. R. Abernathy, S. J. Pearton, J. R. Lothian, S. N. G. Chu, P. W. Wisk, T. R. Fullowan, B. Tseng, and Y. K. Chen, "Small area InGaP emitter/carbon doped GaAs base HBTs grown by MOMBE," *Electron. Lett.* 28, 2250 (1992).

³⁷ Willian Liu, Shou-Kong Fan, Timothy Henderson, and Dave Davito "Microwave Performance of a Self-Aligned GaInP/GaAs Heterojunction Bipolar Transistor", *IEEE Electron Device Letters*, Vol.14, no 4, (1993).

-
- ³⁸ H. Ando, N. Okamoto, S. Yamaura, T. Tomioka, T. Takahashi, H. Shigematsu, A. Kawano, S. Sasa and T. Fujii, "High current gain InGaP/GaAs heterojunction bipolar transistors grown by multi-wafer gas-source molecular beam epitaxy system", *Journal of Crystal Growth* 150, 1281, (1995).
- ³⁹ Tohru Oka, Kiyoshi Ouchi, Hiroyuki Uchiyama, Takafumi Taniguchi, Kazuhiro Mochizuki, and Tohru Nakamura, *IEEE Electron Device Letters*, Vol. 18, No. 4, (1997).
- ⁴⁰ Yue-Fei Yang, Chung-Chi Hsu, Hai-Jiang Ou, Ta-Chien Huang, and Edward S. Yang, "Fabrication of a GaInP/GaAs Heterojunction Bipolar Transistor Using a Selective Buried Sub-Collector", *IEEE Transactions on Electron Device*, Vol.44, N.12 (1997).
- ⁴¹ W. L. Chen, H. F. Chau, M. Tutt, M. C. Ho, T. S. Kim. And T. Henderson, "High-Speed InGaP/GaAs HBT's Using a Simple Collector Undercut Technique to Reduce Base-Collector Capacitance", *IEEE Electron Device Letters*, Vol. 18, n.7, 355 (1997).
- ⁴² S.H.Park, T.P.Chin, Q.Z. Liu, T. Nakamura, P.K.L. Yu, and P.M. Asbeck, Submicron Self-Alined HBT's by Selective Emitter Regrowth", *IEEE Electron Device Letters*, Vol. 19, n.4, 118 (1998).
- ⁴³ Tohru Oka, Koji Hirata, Kiyoshi Ouchi, Hiroyuki Uchiyama, Kazuhiro Mochizuki, and Tohru Nakamura, "Small-Saled InGaP/GaAs HBT's with Wsi/Ti Base Electrode and Buried SiO2"IEEE Transaction on Electron Devices, Vol.11, 2276 (1998).
- ⁴⁴ Girardot A., Henkel A., Delage S.L., Diforte-Poisson M.A., Chartier E., Floriot D., Cassette S., Rolland P. A. "High-performance collector-up InGaP/GaAs heterojunction bipolar transistor with Schottky contact", *Electronics Letters* 35: (8) 670 Apr 15 1999.

-
- ⁴⁵ Achouche M., Spitzbart T., Kurpas P., Brunner F., Wurfl J., Trankle G., "High Performance InGaP/GaAs HBTs for mobile communications", *Electronics Letters*, 36: (12) 1073 Jun 8 2000.
- ⁴⁶ Oka T, Hirata K., Suzuki H, Ouchi K, Uchiyama H, Taniguchi T, Mochizuki K, "High-Speed-scale InGaP/GaAs HBT technology and its application to integrated circuits" *IEEE Transaction on Electron Devices*, Vol.11, 2625-2630 (Nov 2001).
- ⁴⁷ T. Kobayashi, K. Taira, F. Nakamura, and H. Kawai, "Band lineup for GaInP/GaAs heterojunction measured by high-gain Npn heterojunction bipolar transistor grown by metalorganic chemical vapor deposition," *J. Appl. Phys.* 65, 4898 (1989).
- ⁴⁸ K. Kodama, M. Masataka, K. Kitahara, M. Takikawa, and M. Ozaki, "Two-dimensional electron gas at GaAs/Ga_{0.52}In_{0.48}P heterointerface grown by chloride vapor-phase epitaxy, *Jpn. J. Appl. Phys.* 25, L127 (1986).
- ⁴⁹ D. Biswas, N. Debbar, P. Bhattacharyz, M. Razeghi, M. Defour, and F. Omnes, "Conduction and valence-band offsets in GaAs/Ga_{0.51}In_{0.49}P single quantum wells grown by metalorganic chemical vapor deposition," *Appl. Phys. Lett.* 56, 833 (1990).
- ⁵⁰ T. Kobayashi, K. Taira, F. Nakamura, and H. Kawai, "Band lineup for GaInP/GaAs heterojunction measured by high-gain Npn heterojunction bipolar transistor grown by metalorganic chemical vapor deposition," *J. Appl. Phys.* 65, 4898 (1989).
- ⁵¹ P. Bhattacharya, N. debbar, and D. Biswa, "Band offsets in GaAs/Ga_{0.51}In_{0.49}P heterostructure grown by MOCVD," *Inst. Phys. Conf. Ser.* No. 106, 351 (1989).
- ⁵² M.A. Haase, M. J. Hafich, and G. Y. Robinson, "Internal photoemission and energy-band offsets in GaAs-GaInP p-I-N heterojunction photodiodes," *Apply. Phys. Lett.*, 58, 616 (1991).

Capítulo 2.....	19
Fundamentos e Estruturas HBT	19
2.1 Introdução.....	19
2.2 Fundamentos do HBT	19
2.2.1 Característica de condução	24
2.2.2 Medidas de Obtenção de Gráfico de Gummel	25
2.2.3 Relação entre os parâmetros físicos (materiais) e elétricos	28
2.2.4 - Características de altas frequências.....	31
2.3 Projeto das Máscaras - UNICAMP.....	34
2.3.1 As máscaras das famílias H1 e H4.....	35
2.3.2 Transistores de Área Pequena (H1a,b,...e)	36
2.3.3 Transistor de Área Grande (H1f)	38
2.3.4 <i>Pads</i> para Medidas em Altas Frequências	38
2.3.5 Estrutura TLM para a Medida das Resistências de Contato	39
2.3.6 Marcas de Alinhamento	40
2.3.7 Comentários sobre as máscaras	40
Referências.....	42

Capítulo 2

Fundamentos e Estruturas HBT

2.1 Introdução

Neste capítulo será descrito um resumo das principais características e os fundamentos que envolvem a física de operação dos HBTs. Será também mostrada a tecnologia relacionada com as máscaras utilizadas no processo de fabricação dos HBTs.

2.2 Fundamentos do HBT

O HBT apresenta uma característica importante que diferencia do transistor bipolar de homojunção (BJT) que está relacionado à largura do *band gap* (banda proibida) do material do emissor que é mais larga que a da camada da base. A Fig.2.1 mostra uma comparação entre o transistor de homojunção 2.1(a) e de uma heterojunção 2.1(b). Pode-se perceber que há uma diferença bastante significativa no valor de E_g entre o emissor e base no transistor de heterojunção. A descontinuidade na banda de valência (E_v) entre o emissor e base bloqueia a injeção das cargas majoritárias da base para o emissor. Isto permite que a região de base possa ser dopada com uma alta concentração, o que diminui a sua resistência extrínseca, mantendo-se uma alta eficiência de injeção de portadores e ganho de corrente. A Fig.2.2 mostra uma comparação entre as dopagens de um transistor de homojunção 2.2(a) e de uma heterojunção 2.2(b). O uso de *band gap* largo no emissor permite também que o mesmo seja dopado com uma concentração mais baixa, o que produz

uma baixa capacitância na região de depleção do emissor. Estes efeitos mencionados aumentam a frequência de operação sem que haja perda do ganho de corrente h_{FE} .

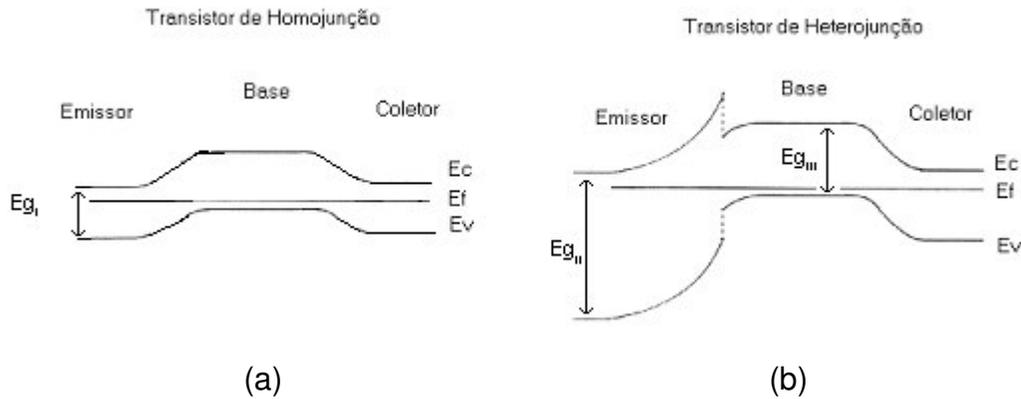


Fig. 2.1 – Comparação entre o transistor de homojunção (a) e de heterojunção (b).

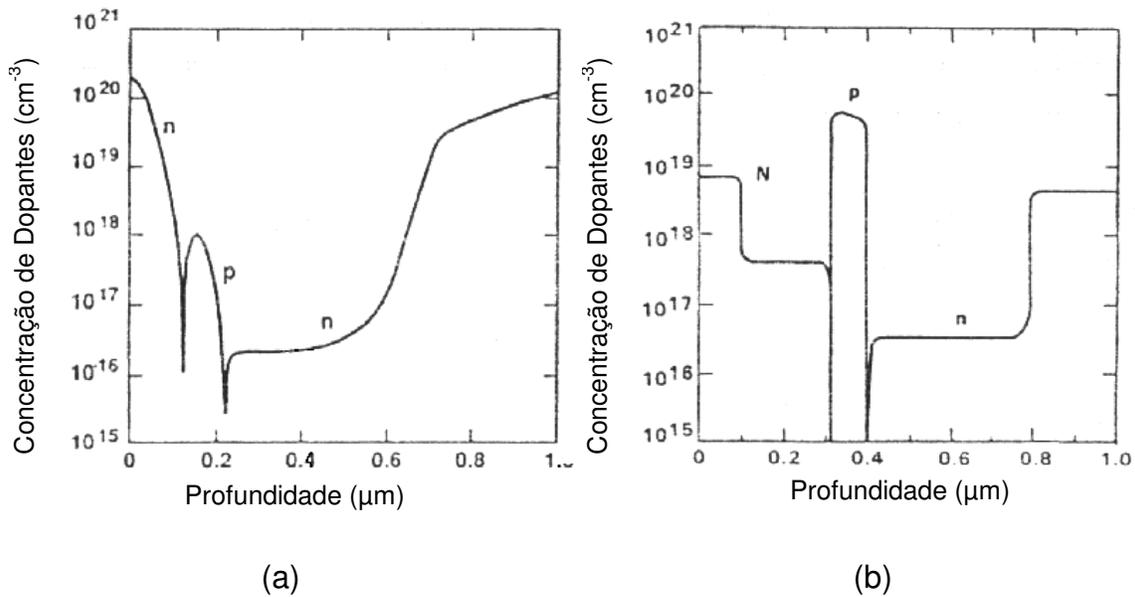


Fig. 2.2 – Comparação da concentração de dopagens entre os transistores de homojunção (a) e de heterojunção (b)¹.

Há dois tipos de heterojunções, dependendo da descontinuidade de banda de

condução (ΔE_c) pode ser abrupta ou gradual. Fig.2.3 (a) mostra a heterojunção do tipo abrupta, neste caso o ΔE_c tem um valor diferente de zero. Por outro lado o ΔE_c pode ser eliminado com a inserção de uma fina camada de composição gradual entre o emissor e a base e obtém-se ΔE_c igual a zero (caso do transistor AlGaAs/GaAs) e essa heterojunção é denominada de gradual e está mostrada na Fig.2.3 (b). No HBT, a descontinuidade ΔE_v é o mais relevante, pois é através desta descontinuidade que se consegue as principais vantagens do HBT citada anteriormente. A descontinuidade na banda de valência faz com que a injeção de lacunas seja enormemente reduzida o que garante a alta eficiência de injeção de elétrons do emissor para base.

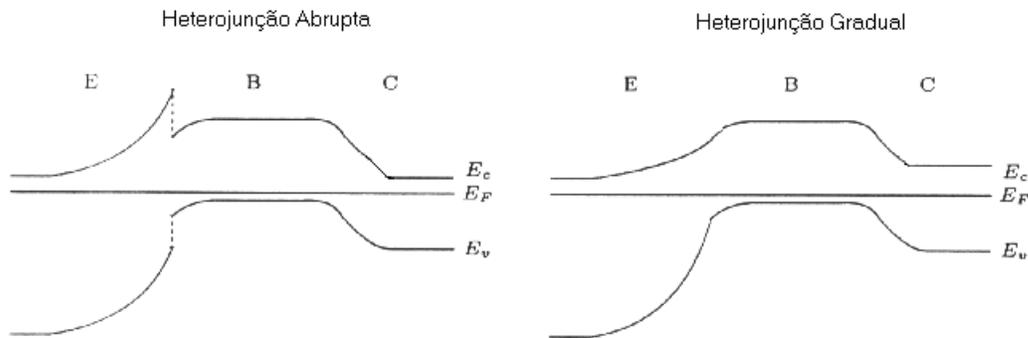


Fig. 2.3 (a) Heterojunção abrupta

Fig. 2.3 (b). Heterojunção gradual.

A Fig. 2.4 mostra o diagrama de bandas do HBT Npn com a polarização e mostra também os vários componentes de correntes que governam a sua operação DC. A corrente no terminal de base, compreende essencialmente três componentes: recombinação interna na região de base, I_R , recombinação na região de carga espacial entre o emissor e a base ou nos estados de interface, I_S , e injeção reversa de lacunas na região do emissor, I_P . O ganho de corrente, β , é bastante conhecido e é simplesmente a razão entre as correntes nos terminais do coletor e base que é dado por:

$$\beta = \frac{I_C}{I_B} = \frac{I_N - I_R}{I_P + I_R + I_S}, \quad (2.1)$$

onde I_N é a componente de corrente do emissor injetada na base do transistor. Através de crescimentos epitaxiais apropriadas da junção entre base/emissor é possível minimizar a componente I_S , isto é, através de crescimentos que produzam uma junção metalúrgica com mínima recombinação possível nesta interface. A razão I_S/I_R pode ser praticamente negligenciada com as modernas técnicas de estruturas do HBT, obtendo-se finas camadas de base e boa qualidade do material, que resultem em comprimentos de difusões longos.

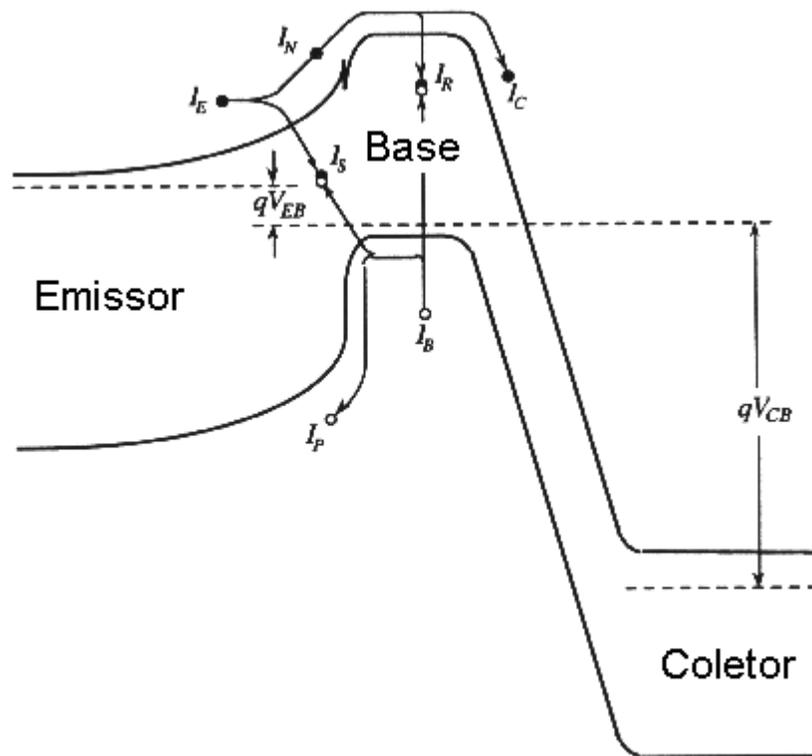


Fig. 2.4 - Diagrama de bandas do HBT Npn com a polarização.

No caso ideal o ganho máximo pode ser escrito simplesmente pela relação dada por²:

$$\beta_{MAX} = \frac{I_N}{I_P} \quad (2.2)$$

No cálculo teórico, o ganho máximo do BJT pode ser expressa em função das dopagens e das espessuras das camadas que é escrita da forma:

$$\beta_{MAX} = \frac{N_e D_{nb} W_e}{P_b D_{pe} W_b} \quad (2.3)$$

onde N_e é a dopagem da camada do emissor, D_{nb} a constante de difusão para elétrons na base, W_e a espessura do emissor, P_b a dopagem da camada da base, D_{pe} a constante de difusão para lacunas no emissor e W_b a espessura da base. No caso HBT, segundo o modelo de H. Kroemer², a descontinuidade de bandas participa da equação (2.3) da seguinte forma:

$$\beta_{MAX} = \frac{N_e D_{nb} W_e}{P_b D_{pe} W_b} \exp(\Delta E_v / kT) \text{ (para junção abrupta)} \quad (2.4)$$

$$\beta_{MAX} = \frac{N_e D_{nb} W_e}{P_b D_{pe} W_b} \exp(\Delta E_g / kT) \text{ (para junção gradual)} \quad (2.5)$$

A partir das três últimas equações (2.3), (2.4) e (2.5) pode-se fazer as seguintes análises: Nos transistores de homojunção, o valor do ganho de corrente é obtido ajustando-se a relação N_e/P_b . Para se ter um alto ganho é necessário que se faça $N_e \gg P_b$. Isto garante a alta eficiência de injeção, no entanto, a redução da dopagem da base acarreta num aumento da resistência intrínseca, o que faz limitar a sua frequência de operação. Nos HBTs, a relação de ganho não está limitado às dopagens do emissor e base, sendo que ele pode ser ajustado pelo ΔE_g ou ΔE_v , o que permite que se use uma alta dopagem da base reduzindo-se resistência da base e diminua a dopagem do emissor reduzindo a capacitância base/emissor. Essas mudanças possibilitam a operação em altas frequências.

2.2.1 Característica de condução

Em HBTs, a característica de condução é dada pela tensão interna da junção B-E, que está relacionada com o *band gap*, portanto é bastante uniforme³, o V_{BE} é dado por:

$$V_{BE}(I_C) = \frac{E_{gb}}{q} + \frac{kT}{q} \ln \frac{P_b W_b I_C}{q D_n N_c N_v A_{be}} + R_{ec} I_C \quad (2.6)$$

onde E_{gb} é o *band-gap* do material da base, N_c a densidade de estados na banda de condução, N_v a densidade de estados na banda de valência, A_{be} a área da junção B-E e R_{ec} a resistência de contato de emissor. Para correntes baixas, V_{be} é praticamente a relação E_{gb}/q . No caso para altas correntes é dominado por R_{ec} .

O gráfico da Fig.2.5 mostra as diferentes relações de características de condução encontrados em diferentes estruturas de HBTs⁴. Pode-se perceber que no material InGaP/GaAs a característica de condução é comparativamente mais alta que os demais. Isto é devido ao *band gap* do InGaP ser maior. Esta é uma característica que não é desejável, pois consome mais energia no seu funcionamento, por outro lado é um preço que se paga para se ter as boas características, desejáveis do sistema InGaP/GaAs.

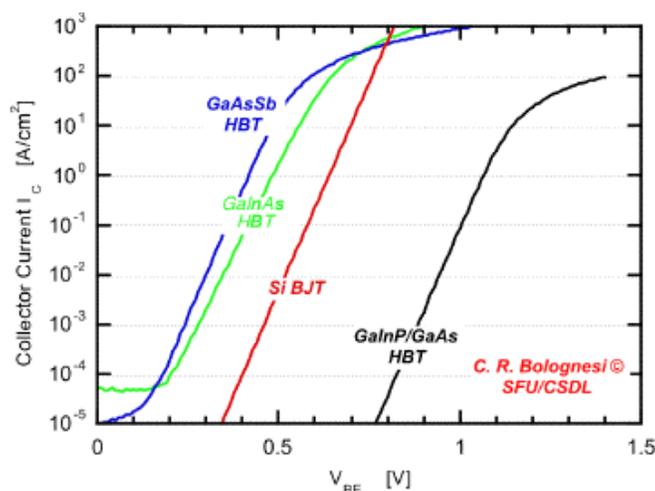


Fig. 2.5 – Característica de condução em diferentes estruturas. Ref⁴

2.2.2 Medidas de Obtenção de Gráfico de Gummel

As correntes I_C e I_B no transistor bipolar ideal, considerando-se as resistências parasitárias desprezíveis, podem ser representadas através do modelo de EBERS-MOLL, com as seguintes equações⁵

$$I_C = I_S \left[e^{\frac{qV_{BE}}{KT}} - e^{\frac{qV_{BC}}{KT}} \right] + \frac{I_S}{\beta_R} \left[e^{\frac{qV_{BC}}{KT}} - 1 \right] \quad (2.7)$$

$$I_B = \frac{I_S}{\beta_R} \left[e^{\frac{qV_{BE}}{KT}} - 1 \right] + \frac{I_S}{\beta_R} \left[e^{\frac{qV_{BC}}{KT}} - 1 \right] \quad (2.8)$$

As correntes I_C e I_B podem ser medidas no transistor na configuração emissor comum, numa condição onde varia-se a tensão V_{BE} e impõe-se o valor de $V_{BC}=0$ através de ajustes simultâneos de tensões no dispositivo. Esta medida é chamada de medida de Gummel e a montagem é mostrada na Fig.2.6. Esta medida experimental pode ser medida automaticamente no HP4145B.

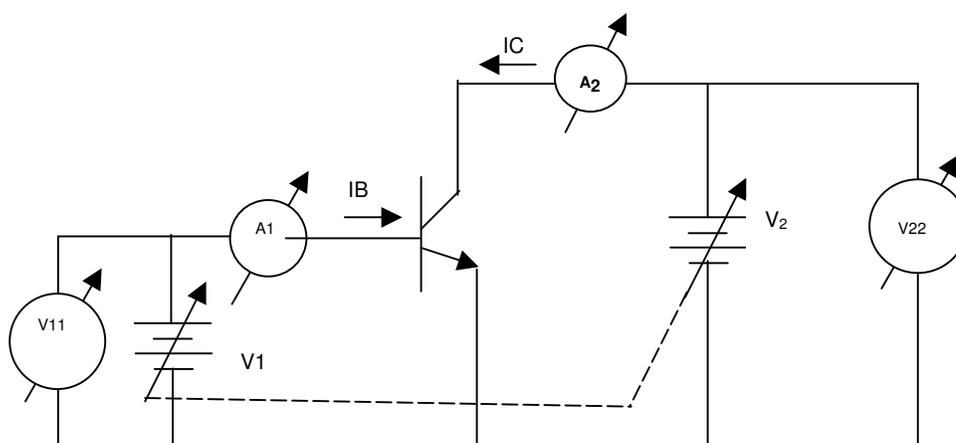


Fig. 2.6 – Montagem do circuito para medida de Gummel.

Quando se faz $V_{BC}=0$ e considerando-se a corrente de recombinação na base as equações (2.7) e (2.8) podem ser escritas da seguinte forma:

$$I_C = I_S \left(e^{\frac{qV_{BE}}{\eta_F kT}} - 1 \right) \quad (2.9)$$

$$I_B = \frac{I_S}{\beta_F} e^{\frac{qV_{BE}}{\eta_F kT}} + I_{SE} e^{\frac{qV_{BE}}{\eta_{EK} T}} \quad (2.10)$$

Traçando-se um gráfico logarítmico das correntes de coletor e de base *versus* polarização da base $V_{BE}=V_{11}$, obtém-se o gráfico da Fig. 2.7. Esse gráfico é conhecido pelo nome de gráfico de Gummel.

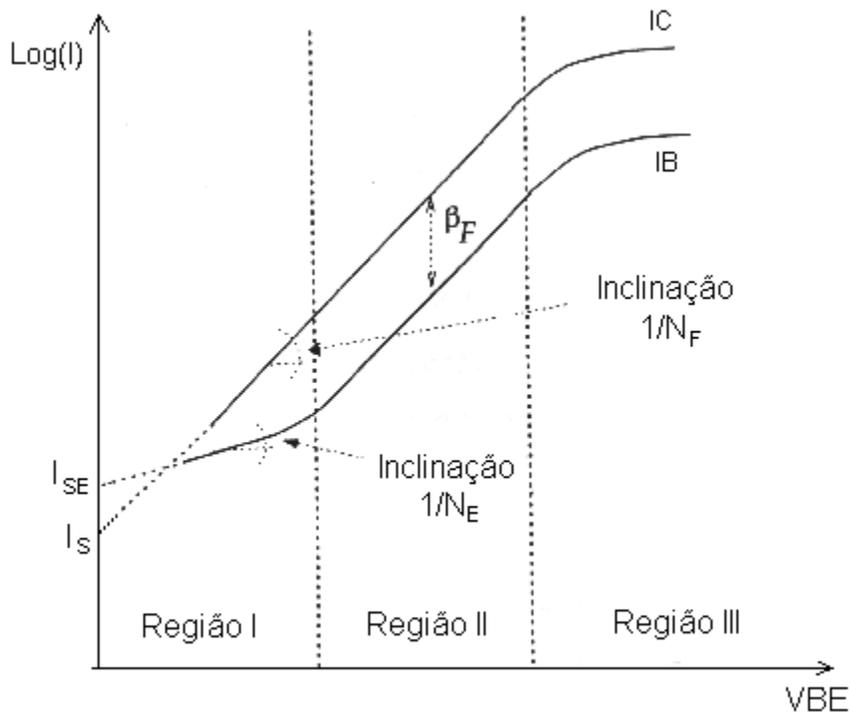


Fig. 2.7 – Gráfico logarítmico da corrente de base e de coletor em função de V_{BE} .

Como pode-se ver o gráfico de Gummel mostrado na Fig. 2.7, apresenta 3 regiões bastante distintas:

Região I: é a região caracterizada pela predominância da corrente de recombinação de superfície. Na equação 2.10, está relacionada ao segundo termo da direita.

Região II: região onde a corrente de recombinação de base não tem mais influência e as resistências parasitárias são desprezíveis. Neste caso temos o transistor ideal.

Região III: nesta região começam a evidenciar as perdas provocadas pelas resistências parasitárias e outros efeitos de segunda ordem (alta injeção, efeitos térmicos). A corrente de coletor é afetada pelas resistências de emissor, base e coletor, e a corrente de base pelas resistências de emissor e de base.

Os valores de η_E e η_F correspondem aos fatores de idealidades das correntes de base e de coletor, e podem ser obtidos pelas equações das correntes I_C e I_B . Aplicando-se o log nas equações (2.9) e (2.10), tem-se o seguinte:

$$\log(I_C) = \log(I_S) + \log\left(e^{\frac{qV_{BE}}{\eta_F kT}}\right) \Rightarrow \log(I_C) = \log(I_S) + \frac{\ln\left(e^{\frac{qV_{BE}}{\eta_F kT}}\right)}{\ln(10)}$$

$$\Rightarrow \log(I_C) = \log(I_S) + \frac{qV_{BE}}{\eta_F kT \ln(10)} \quad (2.11)$$

η_F é obtido através do gradiente da corrente I_C da equação (2.11) que pode ser escrita como sendo:

$$\text{Grad}[\log(I_C)] = \frac{1}{\eta_F V_T \ln(10)}$$

$$\Rightarrow \eta_F = \frac{1}{V_T \ln(10)} \text{Grad}[\log(I_C)] \quad (2.12)$$

onde: $V_T = \frac{kT}{q}$,

e o $\text{Grad}[\log(I_C)]$ é obtida da inclinação da curva de I_C da curva do gráfico de Gummel.

O valor de η_E se obtém da forma semelhante ao realizado anteriormente. A corrente de base na região I, observa-se a predominância da corrente de recombinação

na junção, desta forma a corrente de base neste caso é descrita como sendo a própria corrente de recombinação e a equação final fica da seguinte forma:

$$\eta_E = \frac{1}{V_T \ln(10) \text{Grad}[\log(I_B)]} \quad (2.13)$$

A região II do gráfico da Fig.2.7 nos transistores de heterojunção, ocorre a predominância da corrente de recombinação na base devido à corrente de recombinação de junção ser significativamente menor. E neste caso, o valor η_E obtido da equação (2.7) e do gráfico de Gummel tem os seus valores aproximados. Isto pode ser refinado fazendo-se ajustes da curva teórica com a curva obtida por medidas.

2.2.3 Relação entre os parâmetros físicos (materiais) e elétricos

A Fig. 2.8 mostra o diagrama de bandas da junção emissor/base do HBT de InGaP/GaAs em uma condição de equilíbrio.

A partir do diagrama o balanço de potenciais pode ser escrito da seguinte forma:

$$V_o + \chi_1 + \phi_n = \chi_2 + E_{g2} - \phi_p \quad (2.14)$$

onde V_o é o potencial interno, na banda de condução na junção, χ_1 e χ_2 são as afinidades eletrônicas do material do emissor e da base, respectivamente, e E_{G2} é o *band gap* do material da base. O potencial interno pode ser escrito como sendo a soma das quedas de potenciais em cada um dos lados da junção, isto é:

$$V_o = V_1 + V_2 \quad (2.15)$$

onde V_1 e V_2 são as quedas de potenciais na região de depleção do material 1 e 2 respectivamente. Os potenciais relativos de cada região podem ser escritos por partição dada pela razão γ . Utilizando-se na equação de Poisson⁶ o γ pode ser escrito da seguinte forma:

$$\gamma = \frac{V_1}{V_2} = \frac{N_{A2}\epsilon_2}{N_{D1}\epsilon_1} \quad (2.16)$$

Valores típicos de γ encontrados em HBTs são da ordem de ~ 100 . Essa queda de potencial particionado é válida também no caso da junção polarizada que poderá ser escrita conforme a equação mostrada a seguir:

$$V_{1aplicada} = (V_o - V_{BE}) \frac{\gamma}{\gamma + 1} \quad (2.17)$$

onde o $V_{1aplicada}$ é o potencial no material do emissor com a polarização externa aplicada na heterojunção.

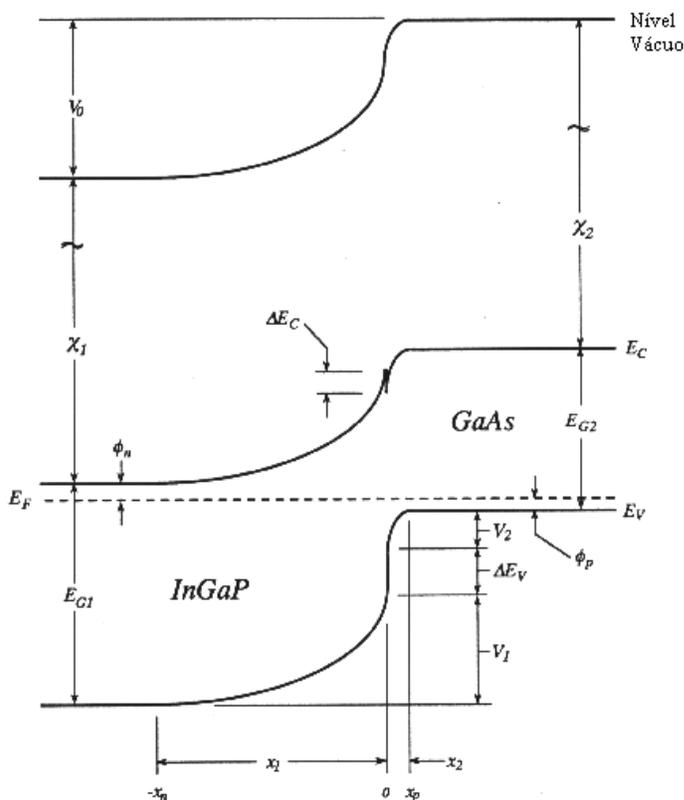


Fig. 2.8 – Diagrama de bandas da junção base/emissor do HBT InGaP/GaAs.

Através do modelo de Anderson para alinhamento de bandas na junção abrupta e considerando como sendo a heterointerface ideal, isto é, sem a carga na interface, o *offset* da banda de condução ΔE_c pode ser expresso como sendo a diferença entre as afinidades eletrônicas entre dois materiais:

$$\Delta E_c = \chi_2 - \chi_1 \quad (2.18)$$

E a equação (2.14) pode então ser escrita como sendo:

$$V_o = \Delta E_c + E_{G2} - \phi_n - \phi_p \quad (2.19)$$

A partir desta equação (2.19) pode-se entender que o potencial interna na banda de condução da heterojunção de um HBT varia fortemente em função da descontinuidade da banda de condução entre o emissor e a base (ΔE_c) e também muda em função do *band gap* da região da base (E_{G2}), sendo que os dois são parâmetros relacionados com o materiais que compõem o dispositivo. A concentração de dopagens em um dos lados da junção tem pouco efeito no valor de V_o , pois ϕ_n ou ϕ_p tem uma dependência logarítmica em função do nível de dopagem. Isto mostra que os HBTs tem uma uniformidade na tensão de limiar, o que é muito importante para se obter uma boa repetibilidade nas suas características.

A injeção de elétrons do emissor para região da base, em primeira ordem, pode ser escrita pelo modelo de emissão termiônica⁷

$$I_c = A^* T^2 e^{\frac{-E_a}{kT}}, \quad (2.20)$$

onde A^* é a constante de Richardson e é dado por:

$$A^* = \frac{e}{2\pi^2} \frac{m^*}{\hbar^3} K^2, \quad (2.21)$$

T - é a temperatura da distribuição do elétron,

m^* - é a massa efetiva do elétron da camada do emissor, e E_a é a energia de

ativação . Esta energia pode ser escrita como sendo⁸:

$$E_a = (V_1 + \phi_i) \quad (2.22)$$

Utilizando-se a equação (2.17) para caso mais geral onde é aplicado uma polarização externa,

$$E_a = (V_o - V_{BE}) \frac{\gamma}{\gamma + 1} + \phi_n \quad (2.23)$$

A partir da equação (2.20) e (2.23) pode-se ver que o fator de idealidade, η , corresponde a equação a seguir. O valor de η , conforme foi comentado anteriormente pode ser extraído do gráfico de Gummel.

$$\eta = \frac{\gamma + 1}{\gamma} \quad (2.24)$$

Esta equação mostra que o fator de idealidade da corrente de coletor tem uma dependência dos níveis de dopagens e da permissividade da camada do emissor e da base, visto que γ tem uma relação direta com esses dois parâmetros (Eq. 2.16). O valor de η , tipicamente nos HBTs, encontra-se muito próximo de 1.

2.2.4 - Características de altas freqüências

O HBT tem como figuras de mérito a freqüência de transição (f_T) e a freqüência máxima de oscilação (f_{max}). A freqüência de transição é escrita da seguinte maneira⁹:

$$f_T = \frac{1}{2\pi\tau_{ec}} \quad (2.25)$$

Esta freqüência corresponde à freqüência na qual o ganho de corrente cai a um. Sendo que o τ_{ec} é o tempo total de trânsito da região do emissor até o coletor. A máxima freqüência de oscilação é expressa da seguinte forma¹⁰:

$$f_{max} = \frac{1}{4\pi\sqrt{\tau_{ec}\tau_{bc}}} \quad (2.26)$$

o τ_{bc} é o valor da constante de tempo relacionada à resistência de base e a capacitância de coletor ($r_b C_{bc}$), assim o f_{max} pode ser escrita como sendo:

$$f_{max} = \sqrt{\frac{f_T}{8\pi r_b C_{bc}}} \quad (2.27)$$

O f_{max} corresponde à frequência na qual o ganho de potência cai a um. O r_b é a resistência de base e C_{bc} a capacitância entre a base e o coletor. O tempo total de trânsito entre a região do emissor até o coletor, é a soma dos tempos que os portadores levam em cada região do transistor e portanto esse tempo total é :

$$\tau_{ec} = \tau_e + \tau_b + \tau_d + \tau_c \quad (2.28)$$

$\tau_e \rightarrow$ tempo de carga na junção base/emissor

$\tau_b \rightarrow$ tempo de trânsito na base

$\tau_d \rightarrow$ tempo de trânsito na região de depleção do coletor

$\tau_c \rightarrow$ tempo de carga na junção base/coletor

O τ_{ec} pode ser relacionado com a equação diferencial dada por⁸

$$\tau_{ec} = \frac{dQ_b}{dl_c} \quad (2.29)$$

Esta equação relaciona a variação da carga na base com a variação da corrente no coletor. Ela mostra que para se ter um baixo valor de tempo de trânsito, o dispositivo deve ter a característica de possuir pequena variação de carga com alta variação de corrente de coletor. A redução da espessura da base ajuda neste sentido, ou seja,

ocorre a diminuição na acumulação de carga de minoritários na base. O valor de τ_e está relacionado com o atraso causado pelo carregamento da capacitância da junção entre a base e o emissor.

$$\tau_e = \frac{C_{be}}{g_{mo}} \quad (2.30)$$

onde o valor de g_{mo} é a transcondutância intrínseca do transistor, que corresponde a equação, dada por qI_c/kT . E a capacitância do emissor é expressa por:

$$C_e = A_{be} \sqrt{\frac{q\epsilon N_e}{2(V_{bi} - V_{be})}} \quad (2.31)$$

A_{be} → área de emissor

ϵ → permissividade elétrica

V_{bi} → tensão interna (*built-in*) da junção

A equação (2.31) mostra que a redução da dopagem e também da área do emissor ajuda na redução no seu tempo de trânsito.

O tempo de trânsito na região da base é obtida pela relação $W_b^2/2D_n$. Como a espessura da base influencia de forma quadrática, a escolha de W_b é um parâmetro importante na velocidade do dispositivo. O ganho de corrente intrínseco do transistor na configuração emissor comum pode ser escrita como sendo¹¹:

$$h'_{FE} \cong \frac{\tau_n}{\tau_b} \quad (2.32)$$

O τ_n corresponde ao tempo médio de vida do elétron na região da base. Neste sentido há uma importância também em reduzir o tempo de trânsito na base para aumentar o ganho h'_{FE} . Pode-se perceber que esse ganho só depende da base e não do emissor. O τ_n tem uma dependência inversa com a dopagem da base e τ_b com a relação direta com espessura da base. Portanto quando se realiza uma alta dopagem

diminui-se o tempo de vida dos elétrons da base. Para compensar isto, é necessário diminuir a espessura do mesmo.

O τ_d está relacionado à carga de majoritários na base que é necessário para neutralizar os minoritários que atravessam a região de depleção entre a base e o coletor. O tempo de trânsito na região de depleção pode ser escrito pela relação $W_d/2v_s$ onde W_d corresponde a largura da região de depleção e v_s à velocidade de saturação dos portadores nesta região.

Finalmente o τ_c está associado à carga da capacitância C_{bc} dada pela equação:

$$\tau_c = C_{bc} \left(r_e + r_c + \frac{1}{g_{mo}} \right) \quad (2.33)$$

O r_e e r_c são as resistências dinâmicas do emissor e do coletor respectivamente. Através das equações vistas pode-se perceber que os parâmetros importantes do transistor no projeto para conseguir altas frequências de oscilação estão relacionados às resistências de base, à capacitância de base/coletor e aos tempos de trânsito que devem ser o mais baixo possível.

2.3 Projeto das Máscaras - UNICAMP

Foi projetado um conjunto de 9 máscaras litográficas contendo dispositivos de teste e de estruturas auxiliares para permitir a extração de parâmetros dos transistores. As máscaras foram desenhadas com o software MAGIC de Berkley, de domínio público. Para possibilitar as comparações entre estruturas diferentes, foram projetados 5 tamanhos distintos de áreas pequenas. Nestas foram também incluídos os *pads* para caracterização com medidas DCs e em alta frequência. Além destes, projetou-se transistores de área grande, sem *pads*. Estes são para testes durante a fabricação, ou seja, estes, como a área é grande, permitem que as ponteiras de medidas sejam colocadas diretamente nos pontos de acesso do transistor. Foram também incluídas estruturas para medir as resistências de folha das camadas semicondutoras e resistências dos contatos de emissor, base e coletor.

A nomenclatura dos dispositivos foi realizada da seguinte forma: Hnx onde n=1 ou 4 e x = a,b,...,f. Sendo H1x a família dos transistores não auto-alinhados e H4x a família dos transistores auto-alinhados. As áreas de emissor variam em ordem crescente da letra a a f sendo que os transistores f são os transistores de área grande, sem *pads*. Por exemplo, a sigla H4d indica o transistor auto-alinhado de tamanho d. As dimensões dos transistores com emissor de áreas pequenas e de área grande (correspondem às áreas intrínsecas dos dispositivos) e estão mostrados na Tab.2.1

Tab.2.1- Dimensões de emissor que foram projetadas na máscara para os HBTs.

Denominação dos transistores	Nome do dispositivo		Área de emissor Compr.x Larg.(μm^2)	Área total Emissor (μm^2)
	Não Auto- alinhado (família H1)	Auto- alinhado (família H4)		
Áreas Pequenas (5 tamanhos)	H1a	H4a	3 x 6	18
	H1b	H4b	4 x 6	24
	H1c	H4c	4 x 16	64
	H1d	H4d	20 x 6	120
	H1e	H4e	20 x 16	320
Área Grande	H1f	H4f	120 x 120	14.400

2.3.1 As máscaras das famílias H1 e H4

Para a obtenção dos transistores das famílias H1 e H4 usam-se as mesmas máscaras, por razões de economia e além disto possibilita fazer comparações entre os transistores auto-alinhado e não auto-alinhado em uma mesma amostra. A Fig.2.9 mostra a disposição dos transistores na máscara do HBT.

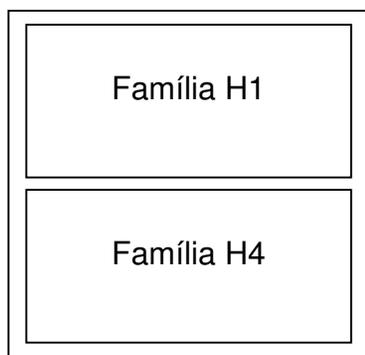


Fig. 2.9 – Disposição dos transistores da família H1 e H4.

O tamanho de cada elemento é da ordem de 5mmx10mm. Uma amostra com área de 12mmx12mm é possível processar os transistores da família H1 e H2 ao mesmo tempo, sendo que terá 1mm de borda para cada lado.

2.3.2 Transistores de Área Pequena (H1a,b,...e)

Os transistores de área pequena possuem as mesmas configurações estruturais. Como exemplo, o transistor H1a, que possui a menor área de emissor de $3 \times 6 = 18 \mu\text{m}^2$, é mostrada na Fig.2.10.

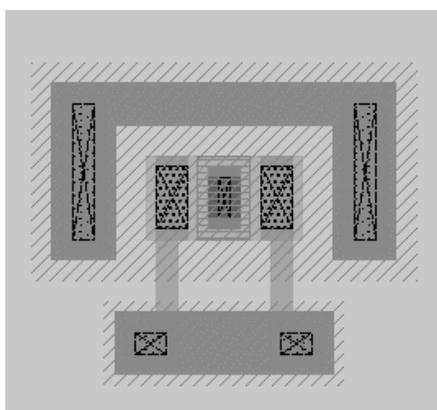


Fig. 2.10- Transistor H1a. Área do emissor: $3 \times 6 \mu\text{m}^2$.

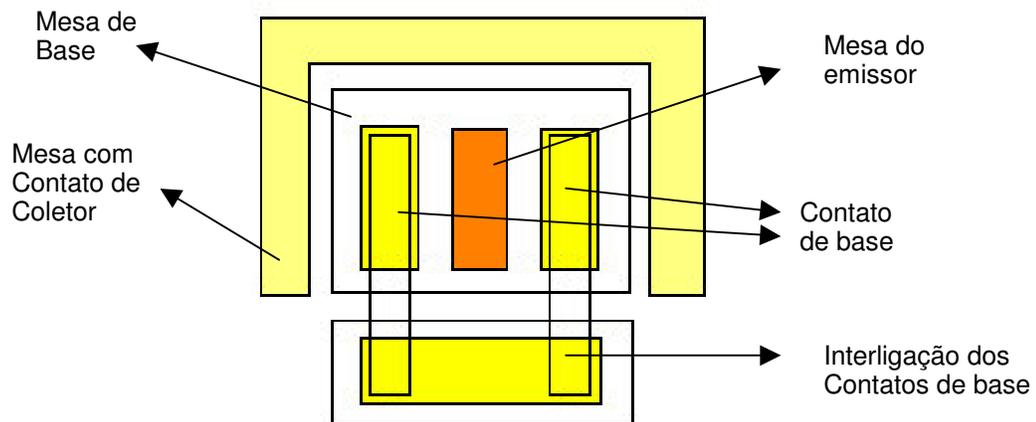


Fig. 2.11- Representação gráfica do transistor de área pequena: $3 \times 6 \mu\text{m}^2$.

Observando a Fig.2.11 do centro para fora, tem as seguintes estruturas: mesa de emissor, mesa de base e mesa de coletor com os respectivos contatos. Na parte inferior tem uma estrutura ponte que interliga os dois contatos de base, porém permitindo a passagem de metal de interconexão para que o emissor possa ser acessado por cima da estrutura. Este tipo de configuração além de permitir a conexão com *pads* GSG (*ground--signal--ground*), facilita a tarefa de roteamento. Os demais transistores têm desenho idêntico, porém com dimensões diferentes, conforme mostrado na Fig. 2.12.

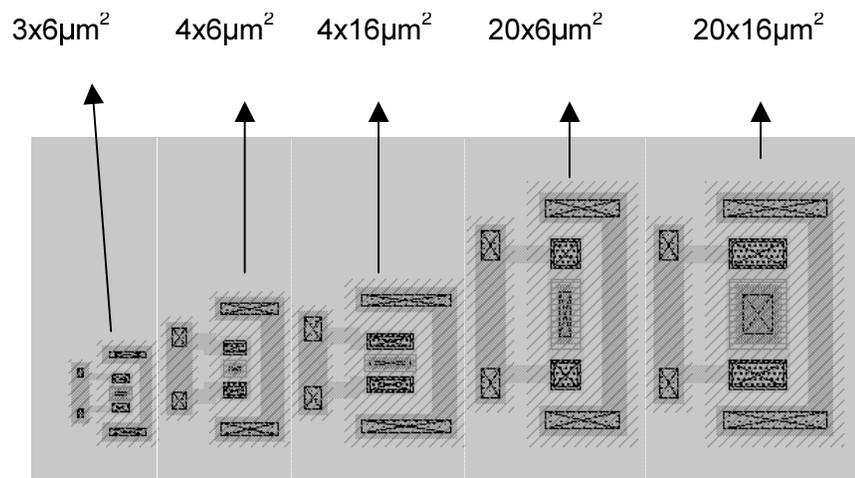


Fig. 2.12- Transistores com 5 tamanhos diferentes de área de emissor.

2.3.3 Transistor de Área Grande (H1f)

Este transistor é feito em uma área suficientemente grande para que seu comportamento DC possa ser medido sem a necessidade de *pads* de acesso. Isto é ela pode ser acessada diretamente com ponteiras. Desta forma, pode-se acompanhar a evolução do dispositivo durante a fabricação e verificar se as junções estão funcionando logo após a definição das mesmas

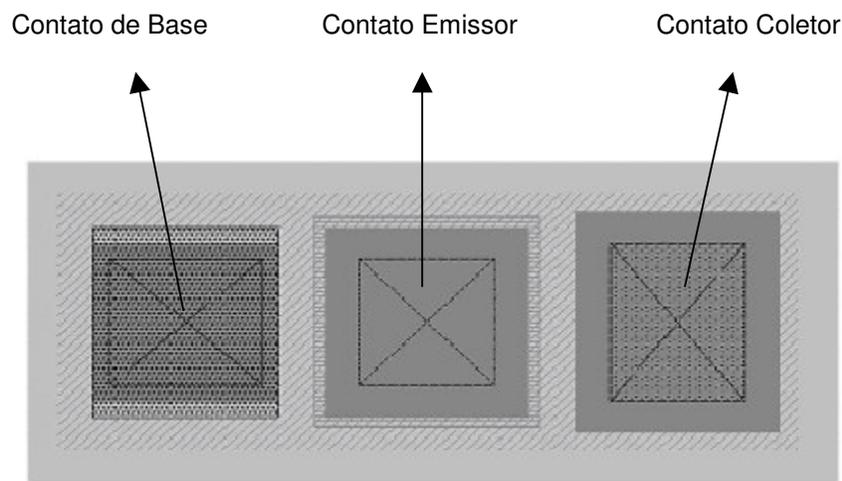


Fig. 2.13- Transistor de área grande: área do emissor de $120 \times 120 \mu\text{m}^2$.

Cada parte do transistor mostrado na Fig.2.13 tem as seguintes dimensões: área da mesa de coletor é de $162 \times 438 = 70.956 \mu\text{m}^2$, a área da mesa de base é de $140 \times 278 = 38.920 \mu\text{m}^2$ e a área da mesa de emissor é de $120 \times 120 = 14.400 \mu\text{m}^2$.

2.3.4 Pads para Medidas em Altas Frequências

Foram colocados *pads* para medidas em alta-freqüência, conforme ilustrado na Fig. 2.14. Neste desenho, os quatro *pads* dos cantos estão conectados ao emissor, o *pad* central inferior está conectada à base e o *pad* central superior está conectada ao coletor. Esta configuração permite a realização de medidas no modo *GSG* (*ground-signal-ground*). Os quatro retângulos que se encontram entre os *pads* são marcas para facilitar o trabalho de alinhamento das ponteiras do aparelho para medida de parâmetros S. A distância entre os *pads* (centro a centro) é de $150 \mu\text{m}^2$, o que

corresponde à separação entre as pontas de prova em uso. As dimensões dos *pads* estão ajustadas para um melhor casamento de impedâncias com as pontas de prova.

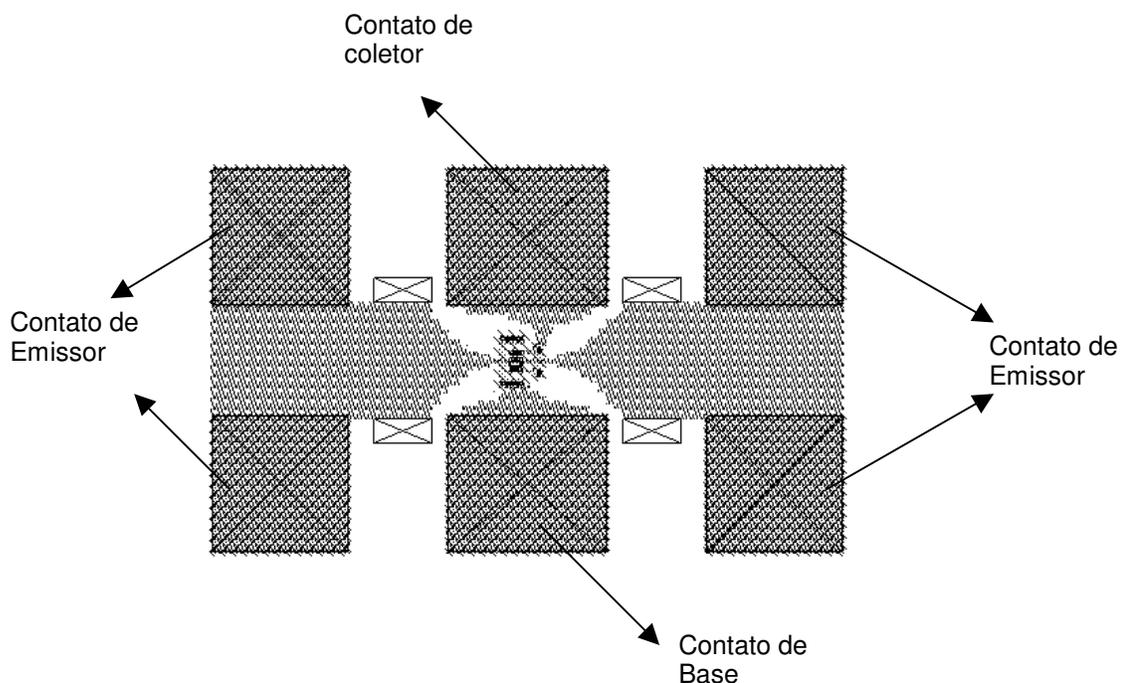


Fig. 2.14 - *Pads* para medidas em altas frequências dos transistores de área pequenas.

2.3.5 Estrutura TLM para a Medida das Resistências de Contato

Foram implementadas estruturas do tipo TLM (Transmission Line Measurement), conforme mostrado a seguir, onde estão respectivamente os TLMs para medida das resistências de contato de emissor, base e coletor. Cada pad nesta estrutura tem área de $80 \times 90 \mu\text{m}^2$ de lado e as separações são de 4, 8, 16 e $32 \mu\text{m}$ respectivamente.

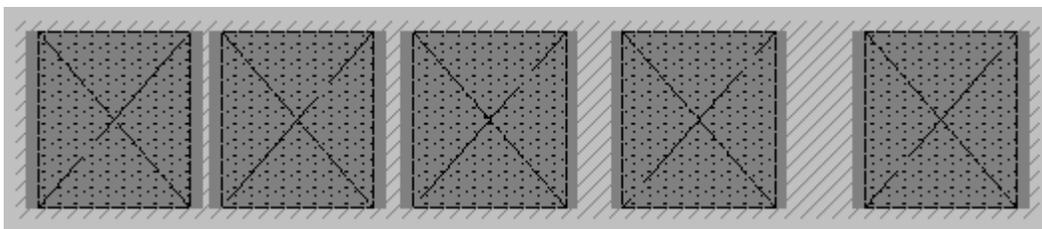


Fig. 2.15- Estrutura do TLM.

2.3.6 Marcas de Alinhamento

O desenho da Fig 2.16 mostra, na parte superior, estruturas de auxílio à determinação do ponto de parada de revelação de fotorresiste, e na parte inferior as cruzes que são as marcas de alinhamento para máscara campo escuro e campo claro. A separação entre as pontas das cruzes das marcas de alinhamento é de $8\mu\text{m}$ e a largura das franjas da estrutura de revelação é 2, 4 e $8\mu\text{m}$ respectivamente.

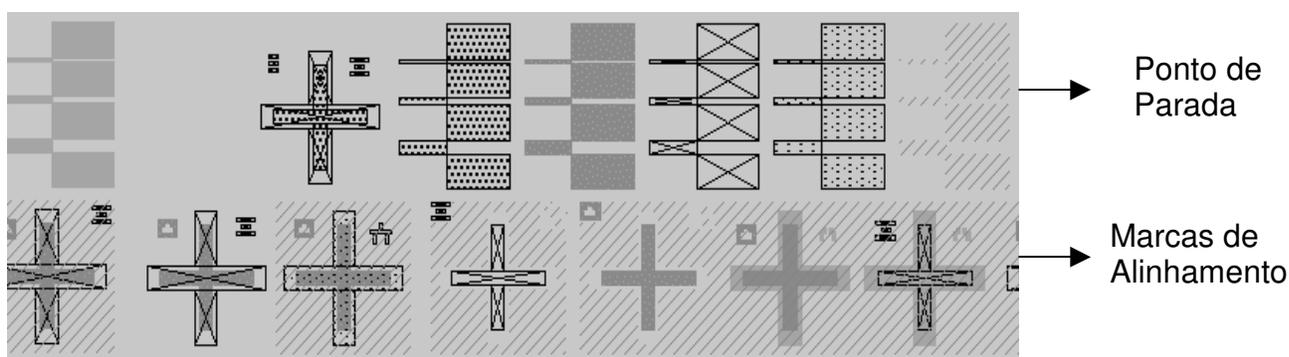


Fig. 2.16- Marcas de alinhamento e ponto de parada para revelação do fotorresiste.

2.3.7 Comentários sobre as máscaras

As máscaras foram confeccionadas no CCS (Centro de Componentes Semicondutores - Unicamp) e são todas com campo escuro. É recomendável que pelo menos a primeira máscara seja de campo claro para facilitar o alinhamento inicial. No

entanto, na época quando foi confeccionado as máscaras não possível obter, por questões técnicas. As fotograções para as decapagens seriam utilizadas também máscaras com campo claro, neste caso no processo de fotogração foram utilizados fotorresistes que possibilitaram a inversão de imagens.

Referências

-
- ¹ M. F. Chang and P. M. Asbeck, "III-V heterojunction bipolar transistor for high-speed applications", *Int. J. High Speed Electron.* 1 (1990) 245-301.
- ² H. Kroemer, "Heterojunction bipolar transistor and integrated circuits," *Proc. IEEE* 70, 13 (1982).
- ³ Peter M. Asbeck, Mau-Chung Frnak Chang, Keh Chung Wang and David L. Miller, "Heterojunction Bipolar Transistor Technology" Livro: *Introduction to Semiconductor GaAs and Related Compounds*, Edited Cheng T. Wang – John Wiley & Sons, 1990.
- ⁴ Home Page: www.css.sfu.ca, Centre of Systems Science, Simon Fraser University, Califórnia.
- ⁵ Dissertação de Mestrado, Everson Martins, "Modelamento de transistores Bipolares de Heterojunção" (Instituto de Física – UNICAMP)
- ⁶ S.M.Sze, *Physics of Semiconductor Devices* (Wilwe, New York, NY, 1981).
- ⁷ K. Hess, *Advanced Theory of Semiconductor Devices* (Prentice Hall, Englewood Cliffs, NJ, 1988).
- ⁸ T.Kobayashi, K. Taira, F. Nakamura, and H. Kawai, "Band lineup for GaInP/GaAs heterojunction measured by a high-gain Npn heterojunction bipolar transistor grown by metalorganic chemical vapor deposition", *J. Appl. Phys.* 65, 4898 (1989).
- ⁹ P. Asbeck, *High Speed Semiconductors and Devices*, ch. Bipolar Transistors. Edt. by S. M. Sze, J. Wiley & Sons, 1990.
- ¹⁰ Morkoç et al., "Strained layer heterostructures and their applications", *Proc. IEEE*, vol.81, pp.523-532, April 1993.

¹¹ J. Bailbe, A. Marty, P. Huhiep, and G.Rey, “Design and fabrication of high speed GaAlAs/GaAs heterojunction transistor”, IEEE Trans. On Elec. Dev., vol. ED-27, no. 6, p. 1160, 1980.

Capítulo 3.....	45
Crescimento Epitaxial de Camadas de HBTs.....	45
3.1 Introdução.....	45
3.2 Crescimentos Epitaxiais das Camadas dos HBTs de InGaP/GaAs	45
Método.....	46
3.3 O crescimento de HBTs InGaP/GaAs no TIT – Japão	46
3.3.1 O Equipamento MOMBE	48
3.3.2 Crescimento Epitaxial da Camadas de n-/n+GaAs no TIT	49
3.3.3 Crescimento de amostras p+GaAs dopada com carbono	50
3.3.3.1 Análise das amostras de GaAs dopada com carbono	52
3.3.4 Crescimento Epitaxial de Camadas de InGaP no TIT	54
3.3.4.1 Crescimento da Camada InGaP não dopada	54
3.3.4.2 Crescimento da Camada InGaP dopada com Silício	59
3.4 Crescimento Epitaxial – Realizado no LPD – UNICAMP	62
3.4.1 O Equipamento CBE	62
3.4.2 Crescimento Epitaxial de Camadas de GaAs no LPD.....	63
3.4.3 Crescimentos de Camadas de GaAs dopada com Berílio.....	66
3.4.4 Crescimento de Camadas de GaAs dopada com Carbono	69
3.4.5 Crescimentos de Camadas de InGaP	69
3.5 Características das amostras do HBT de AlGaAs /GaAs do RTI	74
3.5.1 Transistor AlGaAs/GaAs: "Estrutura Potência e Estrutura I"	75
3.6 Características das amostras da KOPIN.....	76
3.7 Discussões e Comentários sobre Crescimentos Epitaxiais	77
Referências	79

Capítulo 3

Crescimento Epitaxial de Camadas de HBTs

3.1 Introdução

Os transistores bipolares de heterojunção têm estruturas bastante complexas que devem ser crescidas epitaxialmente camada por camada. Os crescimentos dos HBTs do tipo InGaP/GaAs serão descritos neste capítulo. Há dois locais distintos onde foram desenvolvidos os processos de crescimentos: uma no TIT (*Tokyo Institute of Technology*), cujo sistema de crescimento é denominado MOMBE (*Metalorganic Molecular Beam Epitaxy*) e a outra no LPD (Laboratório de Pesquisa em Dispositivos) referida como sistema CBE (*Chemical Beam Epitaxy*). Apesar de terem adotados nomes diferentes em relação aos sistemas de crescimentos, fundamentalmente utilizam-se as mesmas técnicas de crescimentos, ou seja são crescimentos que são baseados no processo de MBE (*Molecular Beam Epitaxy*) com a inclusão de fontes gasosas. No caso do MOMBE utilizam-se como fontes gasosa, exclusivamente os gases metalorgânicos. No caso do CBE além destes gases, utilizam-se também de gases baseados em hidretos, como a arsina e a fosfina.

3.2 Crescimentos Epitaxiais das Camadas dos HBTs de InGaP/GaAs

No desenvolvimento deste trabalho foram utilizadas outras amostras além das que foram crescidas no TIT e no LPD. A Tab. 3.1 mostra todos os tipos de amostras e os locais onde foram crescidas e também o sistema de crescimento utilizados.

As lâminas para fabricação dos HBTs de AlGaAs/GaAs foram adquiridas do RTI (Research Triangle Institute) nos Estados Unidos e foram crescidas no sistema MOCVD. Em relação às lâminas de InGaP/GaAs, existem amostras que foram compradas da KOPIN, que é uma indústria que produz e vende lâminas de HBTs para utilização comercial e foram crescidas por processo de MOCVD (*Metalorganic Chemical Vapor Deposition*).

Tab. 3.1- Crescimento Epitaxial dos HBTs fabricados.

N.	Tipo de HBTs	Local onde foi crescida	Método de Crescimento
1	InGaP/GaAs	TIT - Japão	MOMBE
2	InGaP/GaAs	LPD- UNICAMP	CBE
3	InGaP/GaAs	KOPIN - EUA	MOCVD
4	AlGaAs/GaAs	RTI - EUA	MOCVD

Serão descritas os detalhes de crescimentos realizados no TIT e no LPD. Os crescimentos da KOPIN e do RTI serão descritas sucintamente, apenas quanto a suas estruturas, pois não se tem os detalhes dos processos. Estes foram produzidos conforme a nossa solicitação, de acordo com o projeto das estruturas dos HBTs.

3.3 O crescimento de HBTs InGaP/GaAs no TIT – Japão

As camadas que constituem o HBT de InGaP/GaAs crescidas no TIT estão descritas na Tab. 3.2. Pode-se observar que a camada da base de GaAs é altamente dopada. Esta alta dopagem, como foi comentada no capítulo 2, visa diminuir a resistência de base e pode atingir uma alta frequência de operação. Neste sentido foram realizadas várias experiências de crescimentos de GaAs dopadas com o carbono. Neste crescimento da camada de GaAs dopada com carbono foi utilizado o trimetilgálio – “*trimethylgallium*” que foi a fonte de carbono e do gálio, e a fonte de arsênio sólida (As_4) foi utilizada para produzir o radical arsênio do GaAs. Para dopagem de GaAs do tipo n foi utilizada a disilana (10% Si_2H_6 - diluída).

Tab. 3.2 – Descrição da amostra de InGaP/GaAs crescida no TIT.

Função	Camada	Espessura (Å)	Dopagem (cm ⁻³)
Capa	n+ InGaP	1600	6x10 ¹⁸
Emissor	n InGaP	800	1x10 ¹⁷
Espaçador	GaAs-nd*	100	---
Base	p++	1500	1x10 ²⁰
Espaçador	GaAs-nd*	100	---
Coletor	n GaAs	4000	1x10 ¹⁷
Subcoletor	n++GaAs	4000	1x10 ¹⁸

*nd → não dopada

A camada de InGaP foi crescida utilizando-se o TBP “tertiarybutylphosphine” como fonte de fósforo e o índio e o gálio sólidos foram utilizados como fontes do grupo III. A dopagem do tipo n, tanto para camada de GaAs como para camada de InGaP foi utilizada a disilano como fonte de silício. Na Fig. 3.1 estão mostrados os esquemas de gases utilizados no crescimentos das camadas de GaAs e de InGaP.

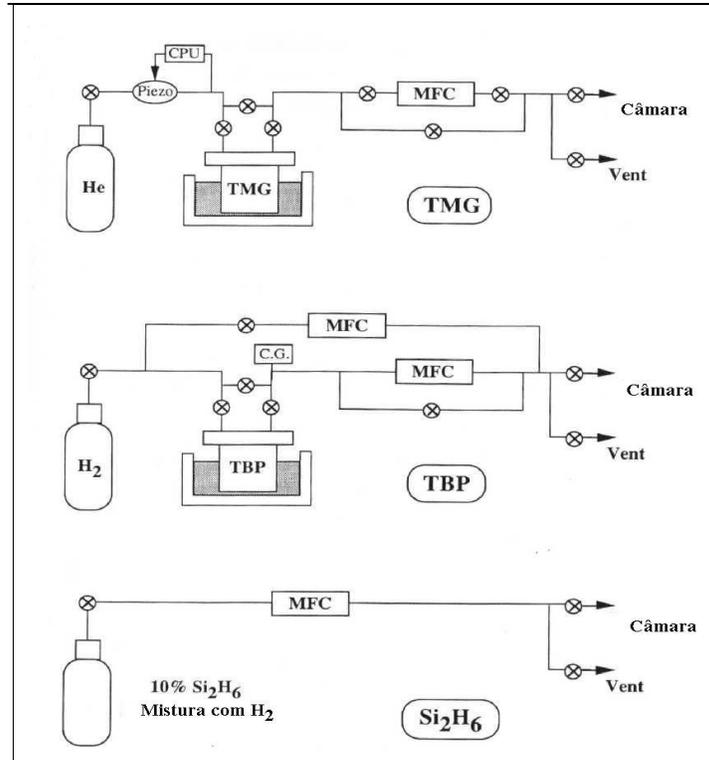


Fig. 3.1- Esquema de distribuição dos gases para MOMBE.

Através da Fig. 3.1 pode-se observar que os gases introduzidos na câmara de

crescimento são os seguintes elementos: TMG (Trimetilgálio – $\text{Ga}[\text{CH}_3]_3$), TBP (*Tertiarybutylphosphine* – $[\text{CH}_3]_3\text{CPH}_2$), Si_2H_6 (disilano) e o H_2 (hidrogênio).

3.3.1 O Equipamento MOMBE

As camadas do HBT foram crescidas numa câmara de ultra alto vácuo VG V-80H. Inicialmente essa câmara foi projetada para ser do tipo MBE, onde todas as fontes são materiais sólidos. Para utilização conforme as necessidades do projeto de fabricação do HBT, ela foi modificada para crescer como MOMBE, ou seja, além das fontes sólidas são introduzidas gases que são elementos participantes do crescimento e estes gases são do tipo metalorgânicos. A Fig. 3.2 mostra a foto do sistema VG-V80H modificada e a Fig. 3.3 mostra o diagrama esquemático do mesmo sistema.

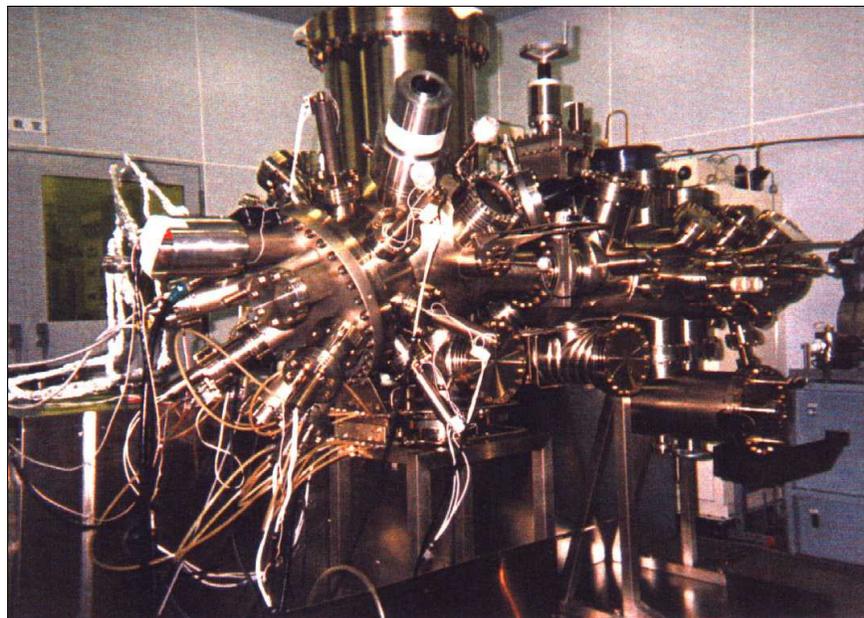


Fig. 3.2 – Foto do equipamento de crescimento MOMBE VG V-80H modificada.

Esta câmara possui uma bomba difusora, e quando se utiliza o nitrogênio líquido que envolve toda câmara, a pressão cai a um valor bastante baixo de até 10^{-10} torr. Nesta câmara está acoplada uma ante-câmara que facilita a entrada das amostras.

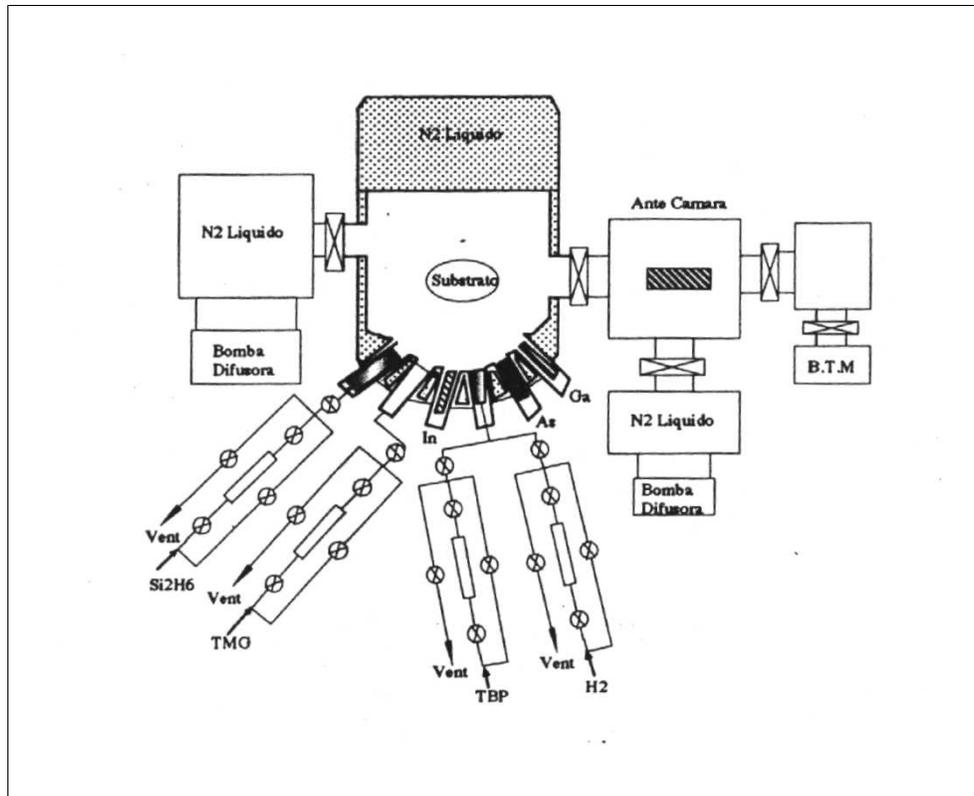


Fig. 3.3 – Diagrama esquemático da câmara MOMBE VG V80-H modificada.

O vácuo na ante-câmara é feita através da bomba turbo molecular que faz com que a pressão caia rapidamente e também por uma bomba difusora. A amostra é presa num bloco de molibdênio e a temperatura de crescimento é controlado por um termopar muito próxima do substrato a ser crescido.

3.3.2 Crescimento Epitaxial da Camadas de n-/n+GaAs no TIT

Os HBTs, como foi comentado anteriormente, possuem grande interesse para aplicações em circuitos digitais e analógicos altamente velozes. No entanto, para que o dispositivo desempenhe esse papel, é necessário uma ampla pesquisa com relação aos materiais e seus dopantes. É necessário que os dopantes sejam estáveis em função da variação de temperatura durante o processo de fabricação e também em função da corrente no dispositivo. No caso dos HBTs que utilizam o Be ou Zn como dopante da camada de base, estes têm apresentado problemas de instabilidade no seu

comportamento¹, sendo muito prejudicial para aplicação comercial. Para contornar esse problema foi necessário desenvolver técnicas de alta dopagem e que sejam altamente estáveis. Nos laboratórios do Tokyo Institute of Technology do grupo de pesquisa em compostos III-V tem-se realizado pesquisas em relação às técnicas de dopagens de GaAs com carbono por processo de crescimento por MOMBE. A utilização do carbono como dopante em GaAs tem demonstrado um baixo coeficiente de difusão e com possibilidade de alta dopagem em GaAs². Neste sentido foi realizada uma série de experimentos de crescimentos por MOMBE visando uma alta dopagem e com boa qualidade.

3.3.3 Crescimento de amostras p+GaAs dopada com carbono

As características das camadas de GaAs do tipo p e os mecanismos de crescimentos estão bem descritas no artigo do Kobayashi e outros³. Aqui serão mostrados os resultados e as características dos crescimentos obtidas com GaAs dopada com carbono especificamente para aplicação em HBTs. Foram realizados os crescimentos de camadas de p⁺⁺GaAs dopadas com o carbono no MOMBE e nestas amostras foram realizadas as medidas de concentração de lacunas e taxa de crescimento em função da variação da temperatura do substrato. Os resultados desta experiência estão mostrados na Fig. 3.4. Pode-se observar que à medida que a temperatura de crescimento é aumentada ocorre uma diminuição da concentração de lacunas na camada de GaAs. Como o maior interesse é para dopagem bastante elevada na faixa de 10^{-21}cm^{-3} , a temperatura do substrato deve estar na faixa de 350°C a 450°C.

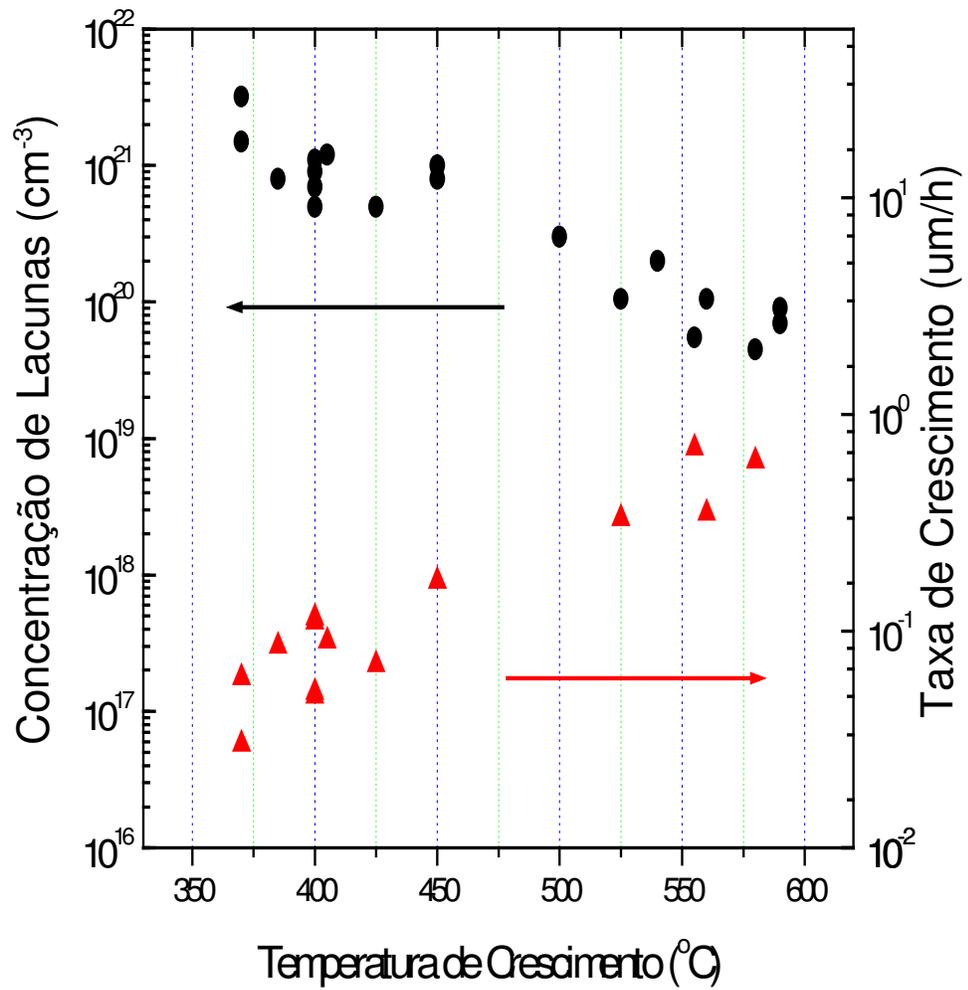


Fig. 3.4 - Gráfico mostra concentração de lacunas e taxa de crescimento em função da temperatura de crescimento do GaAs.

Foram realizadas também medidas de resistividade e de mobilidade em função da concentração de portadores e estão mostradas na Fig. 3.5.

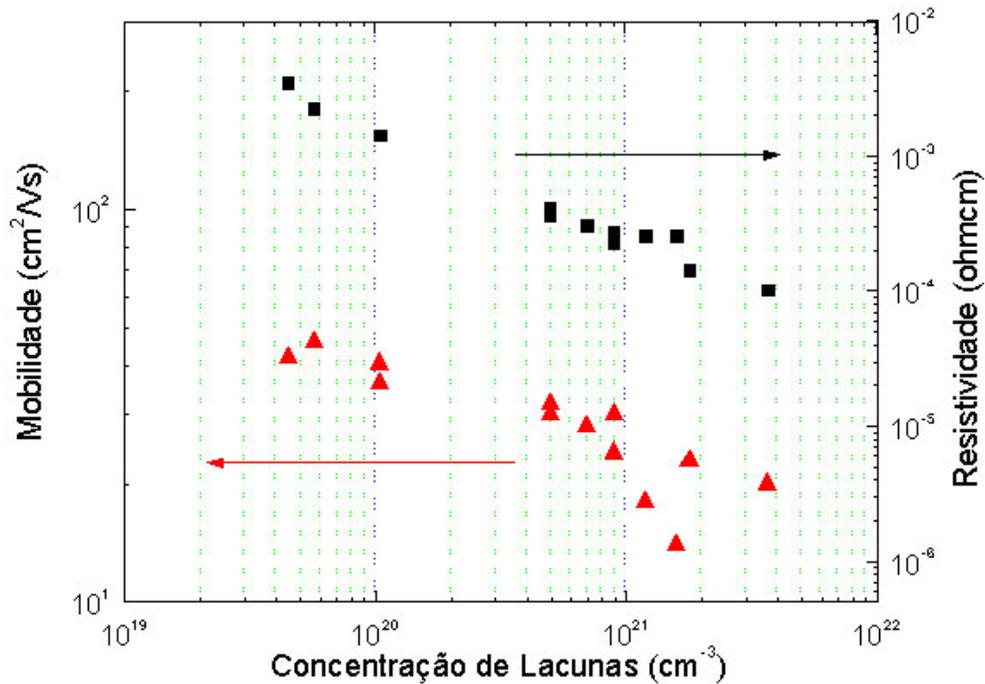


Fig. 3.5 - Gráfico mostra a resistividade e a mobilidade em função da concentração de lacunas na camada GaAs.

Observa-se que à medida que se aumenta a dopagem da amostra, a sua resistividade cai, porém ocorre uma certa diminuição da sua mobilidade. O aumento de materiais dopantes na rede cristalina do GaAs faz com que a mobilidade eletrônica seja reduzida.

3.3.3.1 Análise das amostras de GaAs dopada com carbono

Foram realizados medidas de fotoluminescência da amostra de GaAs dopada com o carbono de $1.3 \times 10^{21} \text{cm}^{-3}$. As medidas foram realizadas a temperatura ambiente. A fonte de luz laser utilizada foi de Ar+ de 514.5nm e com potência de 100mW/cm^2 . A Fig. 3.6 mostra o resultado da medida de fotoluminescência. A emissão provinda da amostra são de uma transição forte elétron-aceitador(e-A) e uma transição fraca de banda para banda (B,B). Estas características normalmente são observadas em

amostra altamente dopada e também demonstra que a amostra apresenta uma boa qualidade⁴.

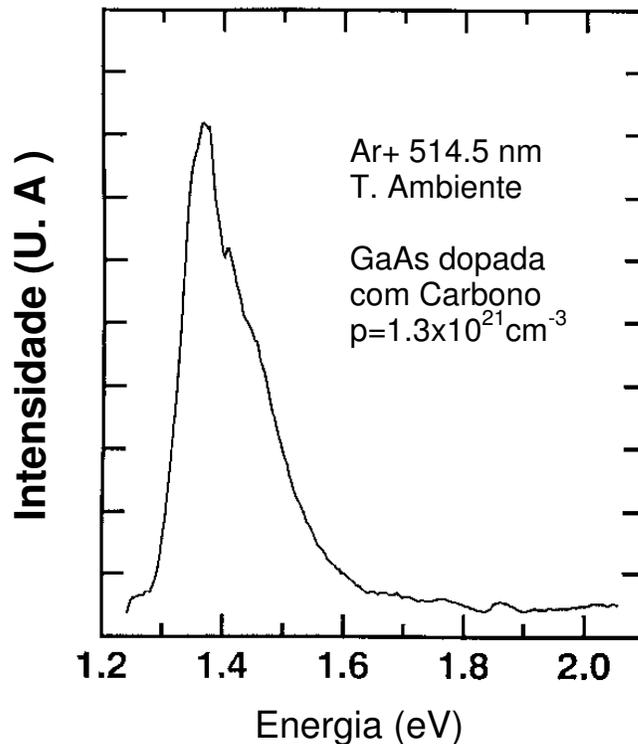


Fig. 3.6 – Medida de fotoluminescência da amostra de GaAs dopada com carbono: $1.3 \times 10^{21} \text{ cm}^{-3}$.

Nas amostras de GaAs que são altamente dopado com carbono, o espectro que se observa é alargado devido ao efeito do estreitamento do *bandgap* e de degenerescência que aparece em forma de cauda na região de energias mais altas. Aitchison e outros⁵ observaram aumento significativo nesta região com aspecto de cauda que se estendeu até a região do visível, cuja amostra foi dopada com $4 \times 10^{20} \text{ cm}^{-3}$ de carbono. A potência do laser neste caso era de 400 W/cm^2 . Por outro lado nas amostras que foram medidas no TIT não foi observado esta característica de forma pronunciado devido à diferença da potência de excitação do laser.

3.3.4 Crescimento Epitaxial de Camadas de InGaP no TIT

Em relação às camadas de InGaP como foi comentado no capítulo 1, vem sendo amplamente estudado em substituição aos HBTs de AlGaAs. Isto porque há uma influência significativa do carbono na camada do emissor de AlGaAs. Durante o crescimento da camada do coletor e da base as fontes metalorgânicas acabam influenciando na camada do AlGaAs. Esse problema é conhecido como “*carbon contamination*”, ou seja, a contaminação do carbono. Para contornar esse fato vários laboratórios de pesquisas vêm substituindo o AlGaAs por InGaP. O InGaP, além de não possuir efeitos de contaminação do carbono, possui vantagens de baixa velocidade de recombinação superficial, banda de energia proibida maior que AlGaAs e alta seletividade^{6,7,8}. Normalmente, em crescimento com MOVPE e MOCBE/CBE usa-se a fosfina (PH₃) como fonte de fósforo. Entretanto, o manuseio deste gás requer um cuidado especial devido ao seu alto grau de periculosidade. Nova fonte de fósforo conhecida como *tertiarybutylphosphine* (TBP) vem sendo pesquisada. Este tem características de decomposição a baixa temperatura e com menos toxicidade que a fosfina. Neste capítulo serão descritos os crescimentos das camadas de InGaP não dopada e dopada com silício utilizando-se o TBP. Serão mostrados os diferentes processos de decomposição do TBP introduzidos a fim de obter filmes adequados para utilização no HBT.

3.3.4.1 Crescimento da Camada InGaP não dopada

As camadas de In_{0.5}Ga_{0.5}P foram crescidas na câmara VG V-80H modificada, que foi mostrada na foto da Fig. 3.2. As camadas de In_{0.5}Ga_{0.5}P não dopadas foram crescidas sobre substratos de GaAs semi-isolante(SI) e direção (001). Como material do grupo III foram utilizados fontes sólidas de gálio e de índio. O TBP foi sempre mantido constante a 5°C e introduzido na câmara através do controlador de fluxo de massa. O craqueamento é realizado no cadinho de PBN e com um abafador, como é mostrado na Fig. 3.7.

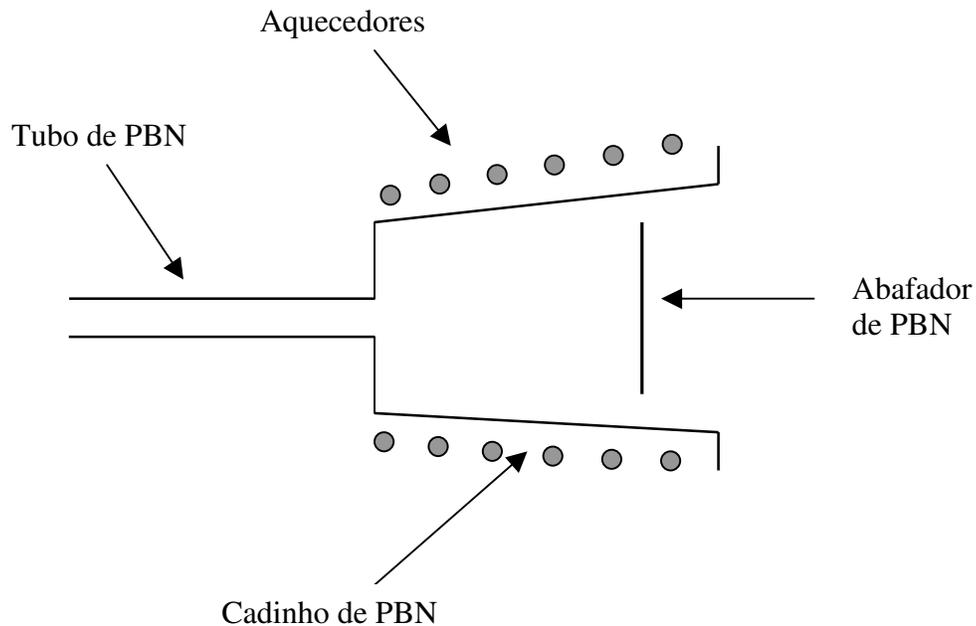


Fig. 3.7- Célula de craqueamento convencional.

Nas primeiras experiências de crescimentos da camada de InGaP, o gás TBP foi craqueado termicamente sem utilizar hidrogênio como gás de arraste. Entretanto nesta configuração de craqueamento o TBP não foi decomposto suficientemente em espécies contendo fósforo. Portanto a taxa de crescimento das camadas de $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ não dopadas eram baixas, e as propriedades elétricas e ópticas eram pobres. Há trabalhos sobre decomposição do TBP, por exemplo Ritter e outros⁹, que usaram uma unidade de craqueamento denominado de "*Ta-packed*", onde utilizam tântalo (Ta) como elemento que contribui na decomposição. Outros, com o grupo do Beam¹⁰ também construíram uma unidade de craqueamento com tântalo denominado de "*Ta baffling*" aquecendo as partes do Ta e a partir destas modificações na célula de craqueamento, conseguiram efetivamente decompor o TBP. Neste trabalho, sabendo-se da importância do tântalo no processo de catálise foi realizada uma modificação no processo de craqueamento do TBP. Foram introduzidas bolinhas de tântalos, em forma de grãos dentro do cadinho. A Fig. 3.8 mostra os detalhes da célula de craqueamento que foi utilizada para estudo do crescimento de camadas de InGaP. A célula de

craqueamento consiste de um cadinho de PBN envolvida internamente por chapas de Ta e metade preenchida com grãos de tântalo. As experiências mostram que foi possível realizar uma boa decomposição por catálise do TBP.

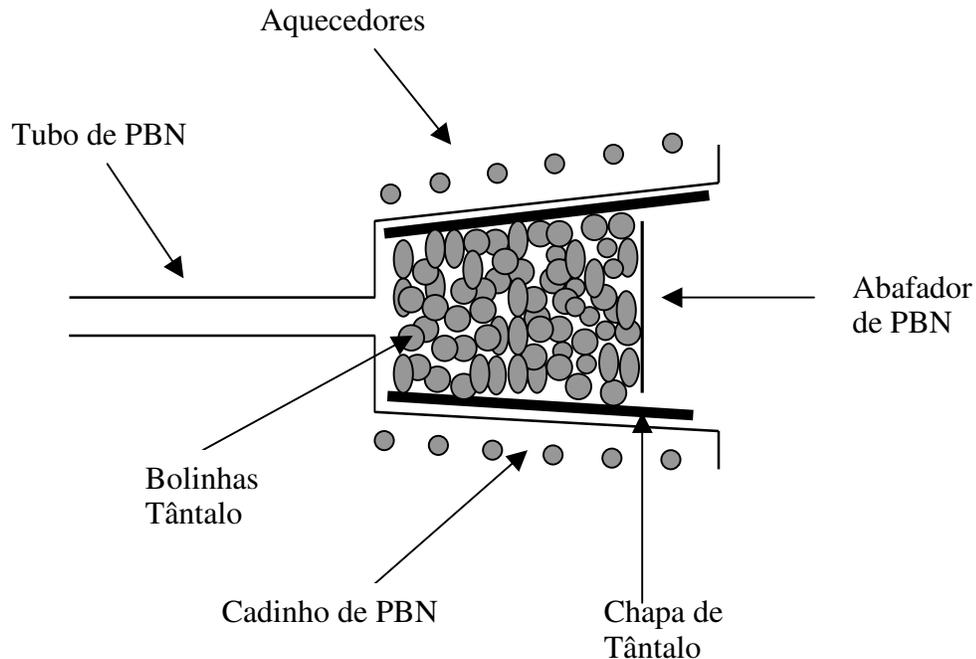


Fig. 3.8 – Mostra o cadinho com introdução de tântalo.

A Fig. 3.9 mostra a relação entre a morfologia da superfície do $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ não dopada e temperatura de craqueamento do TBP e também a relação de fluxo dos elementos do grupo III. Essa relação foi ajustada para ser 50% de composição de Índio com temperatura de crescimento à 490°C .

Uma boa morfologia da superfície do InGaP foi obtida com a temperatura de craqueamento entre 700 e 900°C . Abaixo de 700°C , a morfologia da superfície se tornava pobre devido à insuficiência na decomposição do TBP.

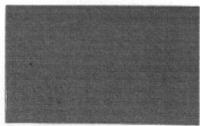
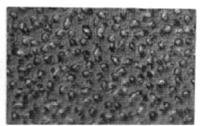
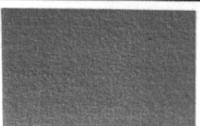
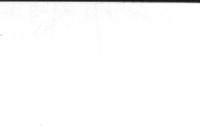
50 μm		Fluxos de Ga e In ($f_{\text{Ga}}=f_{\text{In}}$) (Torr)		
		1.1×10^{-7}	1.5×10^{-7}	1.9×10^{-7}
T Craqueamento ($^{\circ}\text{C}$)	700			
	800			
	900			

Fig. 3.9- Relação da morfologia da camada de InGaP, não dopada, em função da temperatura de craqueamento do TBP e fluxo de In e Ga.

A baixa relação III/V resulta em precipitados de In e ou de Ga na superfície. Então para crescimentos do InGaP foi fixado a temperatura de craqueamento em 700°C e os fluxos de Ga e In foram estabelecidos dentro da faixa de 1.1×10^{-7} e 1.5×10^{-7} Torr. A concentração de carga de fundo da amostra não dopada foi de $4 \times 10^{15} \text{cm}^{-3}$ e do tipo n. As taxas de crescimento ficaram em torno de 0.6 a $1.0 \mu\text{m/h}$ dependendo do fluxo total do grupo III.

Foram tirados espectros de fotoluminescência das amostras de InGaP, utilizando-se a linha 514.5nm do laser de Ar^+ com potência de 100mw/cm^2 . A Fig. 3.10 mostra espectro de fotoluminescência de duas amostras não dopadas de InGaP medidas a 4.2K. Pode-se ver que a intensidade do espectro do sinal da amostra de InGaP crescida apenas com TBP e decomposta termicamente apresenta um sinal fraco e bastante alargado. No entanto a amostra de InGaP crescida com TBP e decomposta com auxílio de Ta e H_2 é muito mais forte, mais definida e mais estreita que aquela decomposta apenas termicamente. Este resultado mostra que a utilização do Ta mais o H_2 no sistema de craqueamento produz uma decomposição efetiva do TBP.

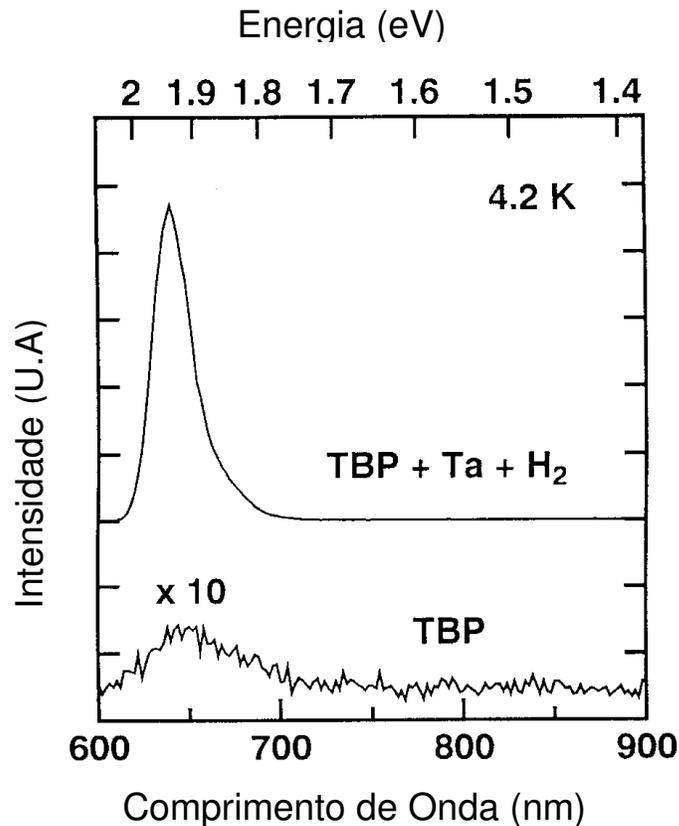


Fig. 3.10- Espectro de fotoluminescência do InGaP não dopada medida a 4.2K com o TBP decomposta apenas termicamente e com auxílio de tântalo e H₂.

Através de medidas de espalhamento Raman pode-se confirmar também a alta qualidade da amostra de InGaP crescida com Ta + H₂, como mostra Fig. 3.11. Esta figura mostra três espectros do espalhamento Raman da amostra não dopada de InGaP. Cada espectro corresponde à diferentes condições de processos de decomposição do TBP. O espectro foi medido na configuração "back-scattering" usando-se laser de Ar⁺ (514.5nm) à temperatura ambiente. Observando-se a amostra crescida apenas com o TBP, aquecida termicamente, denominada de "TBP", a intensidade do espalhamento do modo GaP-fónon tipo LO^{11,12,13}, que fica em torno de 380cm⁻¹, é fraca e o FWHM (*full-width at half maximum*) do pico é alargado. Enquanto que para o processo de decomposição do TBP com o Tântalo mais H₂, denominado de TBP+Ta+H₂, ocorre um pico mais estreito e mais intenso quando comparado com os

outros dois picos (TBP e o TBP mais o tântalo).

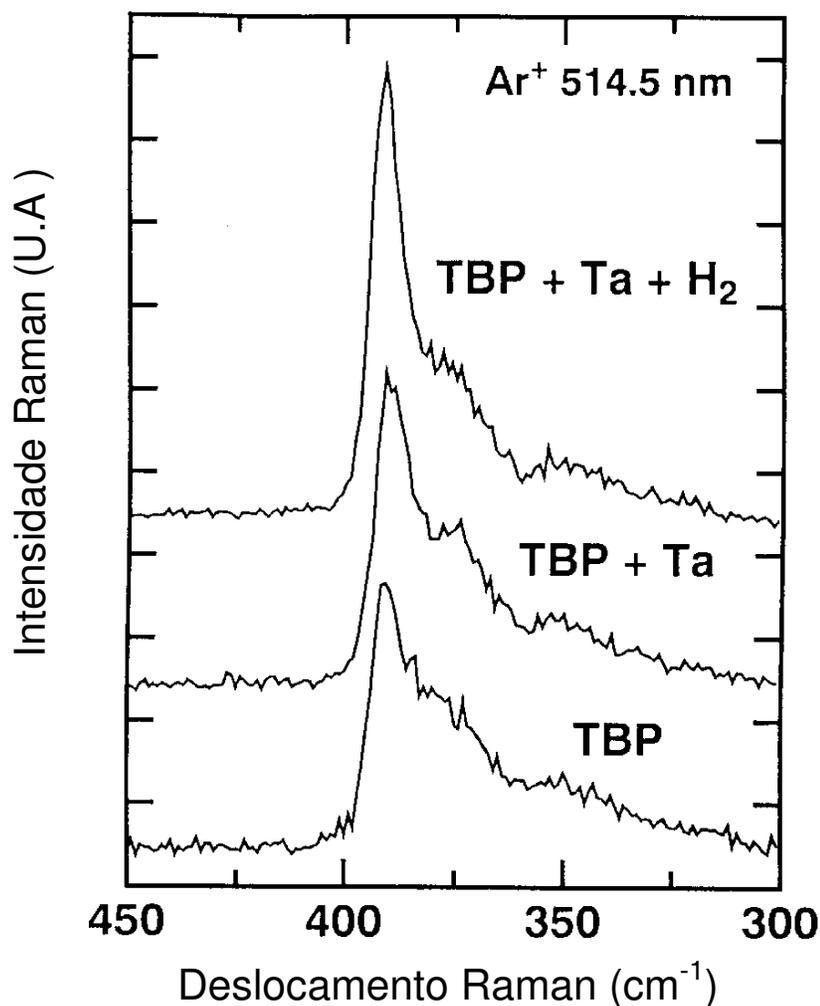


Fig. 3.11– Espalhamento Raman da camada de InGaP, não dopada, crescida em diferentes arranjos com o TBP.

Através desta experiência, pode-se verificar que o processo TBP+Ta+H₂ produz uma boa qualidade de amostra InGaP, devido à decomposição efetiva do TBP, comparada com outras duas maneiras.

3.3.4.2 Crescimento da Camada InGaP dopada com Silício

As dopagens das camadas de InGaP com silício foram realizadas usando-se (10%) Si_2H_6 como fonte de dopante. Nas experiências iniciais o controle da concentração dos elétrons de $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ foram feitas variando-se o fluxo do Si_2H_6 e fixando-se a temperatura de craqueamento. Entretanto, neste caso, a fração molar de In que chegava na amostra dependia deste fluxo de Si_2H_6 . Ou seja o hidrogênio e/ou espécies decompostas do craqueamento do Si_2H_6 reagem com fontes sólidas de In e também de Ga. Após essa reação deixavam a superfície. Para contornar esse problema, a concentração de elétrons do InGaP foi controlado através da variação de temperatura de craqueamento do Si_2H_6 e fixamos o seu fluxo em um determinado valor.

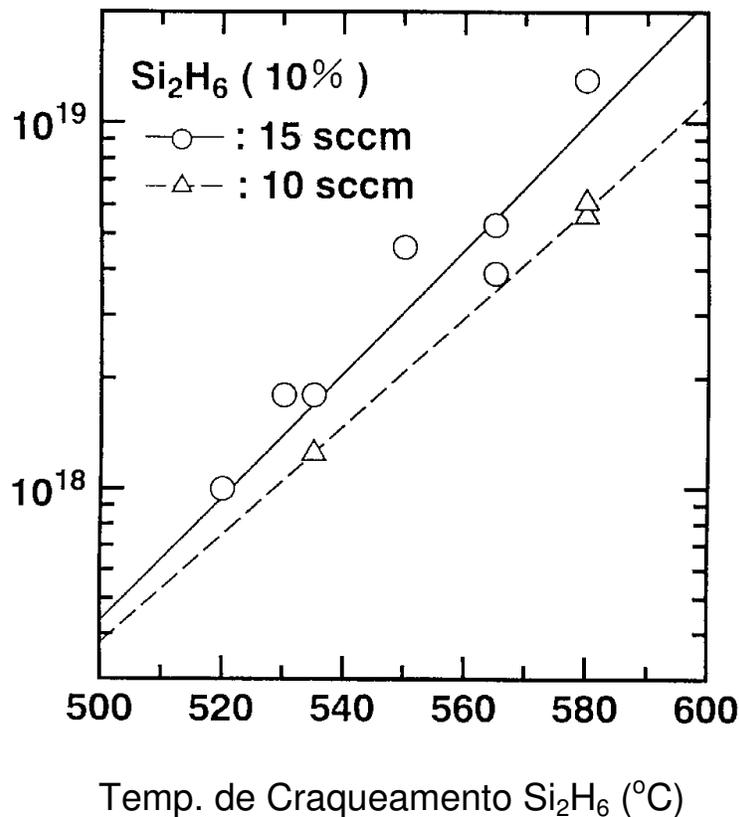


Fig. 3.12– Dependência da concentração de elétrons no InGaP em função da temperatura de craqueamento do Si_2H_6 para dois valores de fluxos.

A Fig. 3.12 mostra a concentração de elétrons em função da temperatura de craqueamento do Si_2H_6 para fluxo de 15sccm e 10sccm. A concentração de elétrons está dentro da faixa necessária para o emissor e capa do HBT que é em torno de

$5 \times 10^{17} \text{cm}^{-3}$ a $1 \times 10^{19} \text{cm}^{-3}$. Foram realizadas medidas de espectro de fotoluminescência também da amostra dopada com $5 \times 10^{18} \text{cm}^{-3}$. Na Fig. 3.13 estão mostrados os espectros de fotoluminescência da amostra dopada e não dopada de InGaP.

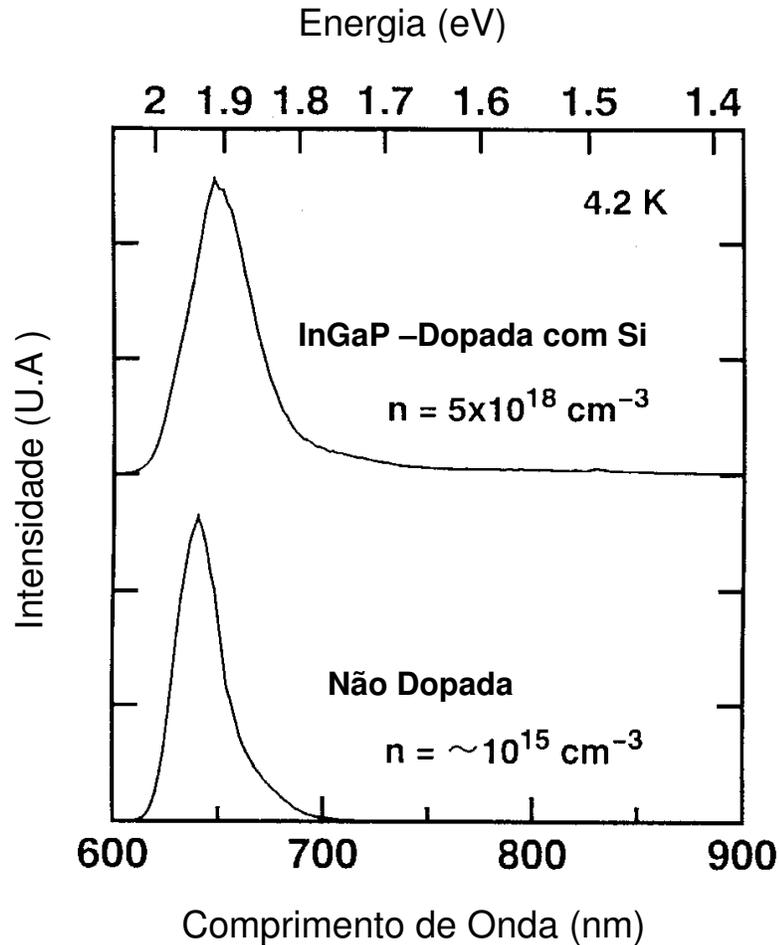


Fig. 3.13 - Espectro de fotoluminescência, medido a 4.2K da camada de InGaP dopada e não dopada.

Observa-se que ambos os espectros de fotoluminescência da amostra InGaP apresentam picos bem definidos, característicos de camadas de InGaP apropriada para aplicação em dispositivos, o que comprova uma boa qualidade dos crescimentos realizados no MOMBE utilizando-se o TBP craqueado com Ta + H₂.

3.4 Crescimento Epitaxial – Realizado no LPD – UNICAMP

Foram realizados também os crescimentos das camadas de HBTs do tipo InGaP/GaAs no LPD. No LPD está instalada uma câmara de crescimento do tipo CBE que possibilita uma variedade de crescimentos relacionados com os compostos III-V. Inicialmente será descrita o sistema CBE e depois os crescimentos realizados com o GaAs dopada com o silício, GaAs dopada com Be e também com o carbono e InGaP dopada com o silício.

3.4.1 O Equipamento CBE

A Fig. 3.14 mostra a foto do sistema da câmara CBE utilizado para crescimento das camadas dos HBTs InGaP/GaAs.

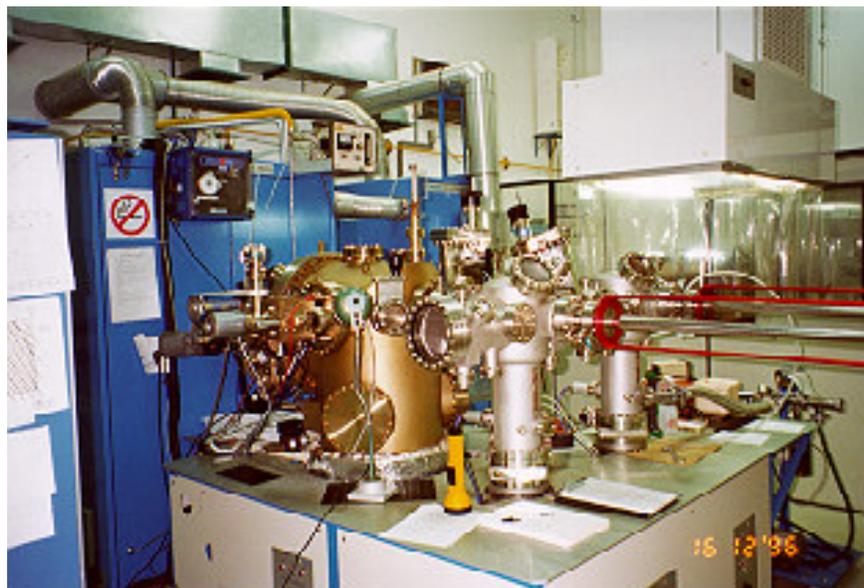


Fig. 3.14 – Foto do Equipamento CBE (RIBER), instalada no LPD.

A Fig. 3.15 mostra o diagrama esquemático do CBE. Esse sistema possui duas fontes sólidas de Be e de Si. O Be é utilizado como dopante do tipo p e o Si é como dopante do tipo n. Os gases utilizados neste equipamento são AsH_3 , PH_3 , TEGa , TMGa

e TMI. Os gases AsH_3 , PH_3 passam pelo craqueador à 1050°C e os gases metalorgânicos: TEGa, TMG e TMI passam pelo craqueador à 100°C . O analisador de gás residual é utilizado para verificar os gases residuais presentes na câmara através do analisador de espectro.

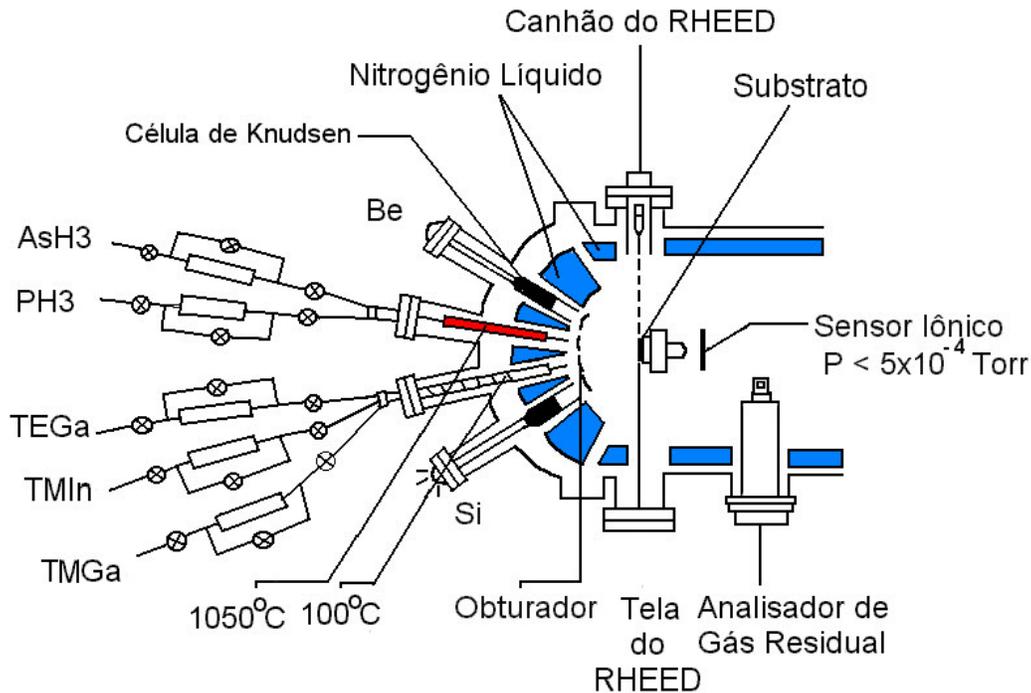


Fig. 3.15- Diagrama esquemático do CBE.

3.4.2 Crescimento Epitaxial de Camadas de GaAs no LPD

Os trabalhos relacionados com os crescimentos das camadas de GaAs foram iniciadas com o Julio Noboru Sato e resultados importantes estão detalhados na sua tese de mestrado¹⁴. As primeiras camadas de GaAs dopados com Si, foram crescidas à 540°C , com taxa de crescimento de $0,8 \mu\text{m/h}$ e espessura média de $2 \mu\text{m}$. A Fig. 3.16 mostra a curva do comportamento da dopagem de GaAs em função do inverso da temperatura da célula de Si. Pode-se ver que o comportamento é exponencial (escala log). Além disto pode-se ver que na região estudada não ocorreu saturação da dopagem. A Fig. 3.17 mostra a mobilidade dos portadores em função da concentração de portadores. As concentrações de portadores foram medidas por efeito Hall a 300K .

O comportamento pode ser dividido em duas regiões distintas: uma acima e a outra abaixo da concentração de 10^{17}cm^{-3} . Os resultados, abaixo de 10^{17}cm^{-3} de concentração, estão dentro dos melhores resultados obtidos por outro laboratório¹⁵. Para valores acima desta concentração os resultados mostram que a mobilidade é um pouco menor em relação aos obtidos por outras técnicas.

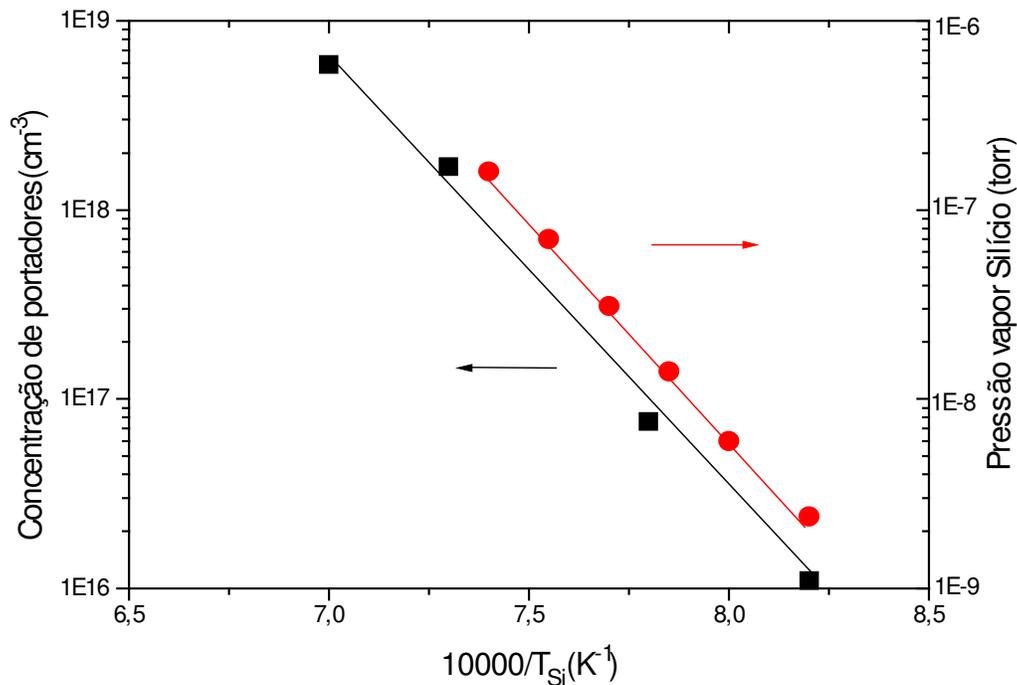


Fig. 3.16 - Curva do comportamento da dopagem de GaAs em função do inverso da temperatura da célula de Si.

Pode-se observar ainda na Fig. 3.17 que, à medida que a dopagem é aumentada a sua mobilidade cai. Essa tendência é devido ao aumento da concentração de silício na amostra e isto faz com que a os portadores tenham maior dificuldade de locomoção dentro da rede cristalina. Na faixa de utilização da camada de GaAs tipo n no HBT encontra-se os seguintes valores de mobilidades: $1350\text{cm}^2/\text{Vs}$ para dopagem de $5 \times 10^{18}\text{cm}^{-3}$ e $3750\text{cm}^2/\text{Vs}$ para $5 \times 10^{16}\text{cm}^{-3}$.

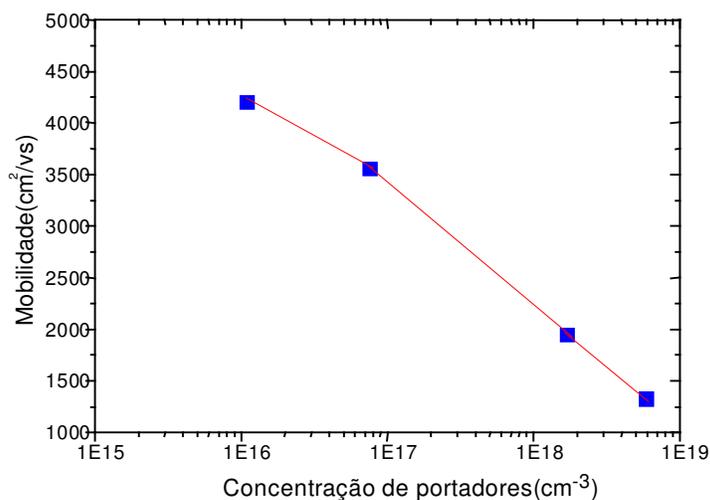


Fig. 3.17 - Mobilidade em GaAs dopada com Si, medido à 300K.

A cristalinidade das amostras foram analisadas por Raio-X. As Fig. 3.18 e Fig. 3.19 mostram os resultados de medidas efetuadas para duas amostras com concentração baixa de $7.6 \times 10^{16} \text{ cm}^{-3}$ e alta de $1.7 \times 10^{18} \text{ cm}^{-3}$ respectivamente.

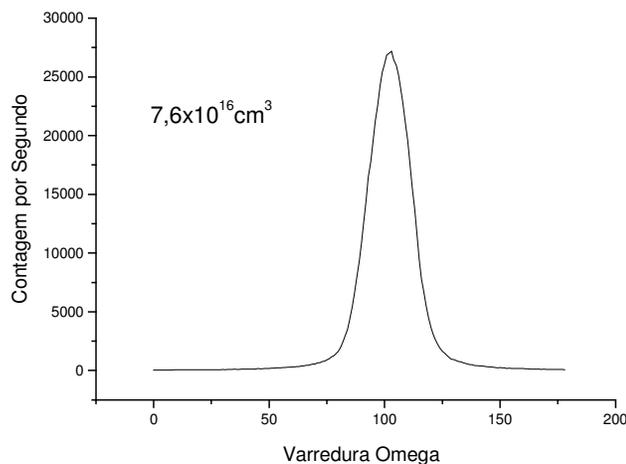


Fig. 3.18– Espectro de raio X para amostra de GaAs dopada com Si. Baixa dopagem ($7.6 \times 10^{16} \text{ cm}^{-3}$).

A amostra com a dopagem de $7.6 \times 10^{16} \text{ cm}^{-3}$ e $1.7 \times 10^{18} \text{ cm}^{-3}$ apresentaram a largura de linha correspondente a 17 e 24 segundos de arco respectivamente. O aumento na

largura de linha é devido ao aumento da dopagem, isto é, o aumento da concentração de silício na amostra faz com que ela perca um pouco a característica de boa cristalinidade. No entanto observando-se a mobilidade próximo de $2000 \text{ cm}^2/\text{Vs}$ para amostra de $1.7 \times 10^{18} \text{ cm}^{-3}$ indica que o GaAs dopado pode ser utilizado em dispositivos.

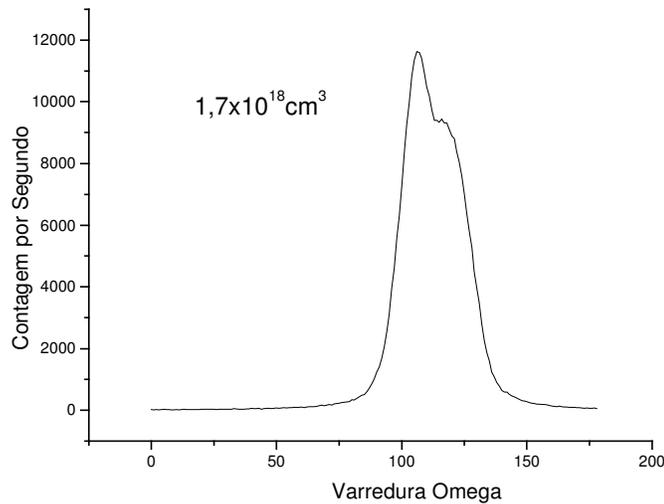


Fig. 3.19 – Espectro de raio X para amostra de GaAs dopada com Si. Alta dopagem ($1.7 \times 10^{18} \text{ cm}^{-3}$).

3.4.3 Crescimentos de Camadas de GaAs dopada com Berílio

Assim como a qualidade das interfaces, a obtenção de camadas altamente dopadas é essencial para a confecção de dispositivos. Estas camadas têm de apresentar boa morfologia, cristalinidade e mobilidade.

Iniciou-se o estudo da dopagem de GaAs com o berílio (sólido) na camada da base do HBT, posteriormente mudou-se para o carbono. Na época quando começou os crescimentos das camadas do HBT, as fontes de carbono, que é obtida através do TMG ainda não estavam instaladas no CBE. Portanto para poder dar continuidade nas experiências de fabricação dos HBTs, foi utilizado o Be como alternativa de dopante do carbono. Para os primeiros crescimentos de GaAs dopado com Be, foi utilizado a temperatura de crescimento em 520°C , a taxa de crescimento em $0,8 \text{ }\mu\text{m/h}$ e a

espessura crescida foi 2 μ m. Na Fig. 3.20a está mostrado o gráfico da dopagem e pressão do vapor em função do inverso da temperatura da célula de Be. Pode-se observar que não ocorreu a saturação da dopagem na região estudada e que a concentração de portadores é proporcional à pressão de vapor do Berílio. Na Fig. 3.20b mostra a mobilidade dos portadores em função da dopagem. O comportamento da curva obtida pode ser dividida em duas partes, acima e abaixo da concentração de 10¹⁷cm⁻³. Acima desta concentração os resultados de mobilidades são semelhantes aos melhores resultados obtidos por outras técnicas de crescimento¹⁶. No entanto para valores abaixo desta concentração os resultados de mobilidades são menores que os resultados obtidos por outros métodos de crescimentos.

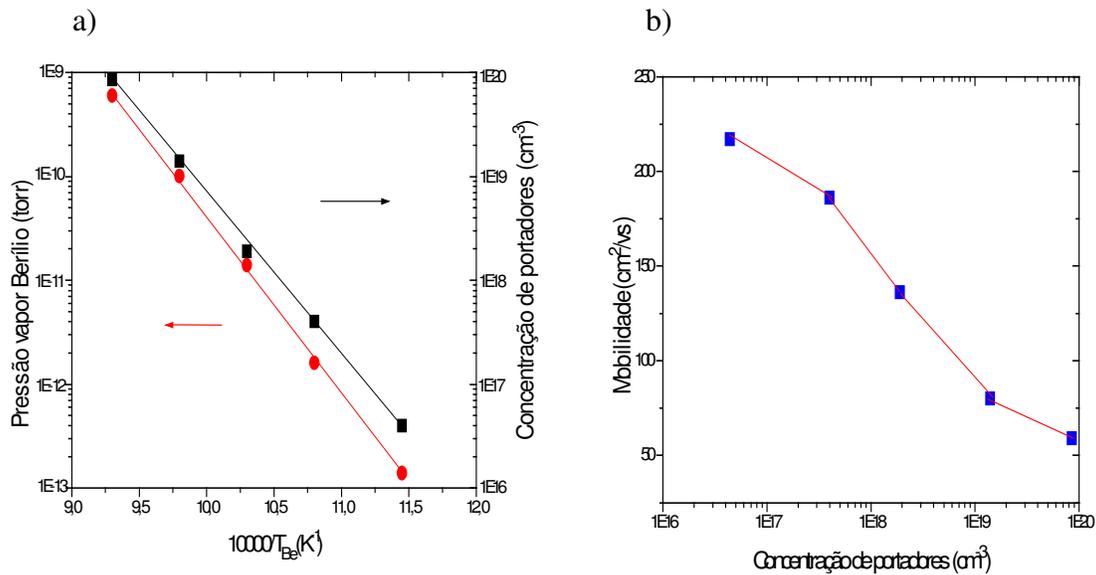


Fig. 3.20a- Concentração de portadores medidas por efeito Hall a 300K em função do inverso da temperatura da célula de Be

Fig 3.20b - Mobilidade medida por efeito Hall a 300K em função da concentração de portadores

Este resultado pode ser explicado da seguinte forma: para a temperatura de crescimento o GaAs utilizada (520°C) a camada é naturalmente do tipo N, então o dopante que é do tipo p tem que compensar a dopagem residual do tipo N. Neste sentido, ao crescer as amostras utilizando-se uma maior temperatura de crescimento e

menor razão V/III, ou seja, em condições onde a dopagem se torna intrinsecamente do tipo p, a mobilidade volta a ter valores dentro dos melhores resultados obtidos.

A cristalinidade das amostras de GaAs dopadas com o Be foi verificada através de medidas de raio-X. A Fig. 3.21 mostra os espectros de raio-X obtidos. Para amostra com maior concentração de dopantes ocorre uma redução na intensidade e um pequeno aumento na largura de linha do espectro de raio-X quando comparado ao crescimento intrínseco. Este fato já era esperado devido à alta concentração de dopantes. Este gráfico mostra também que não há presença de nenhum pico extra ou assimetria no pico de difração, indicando boa cristalinidade da amostra.

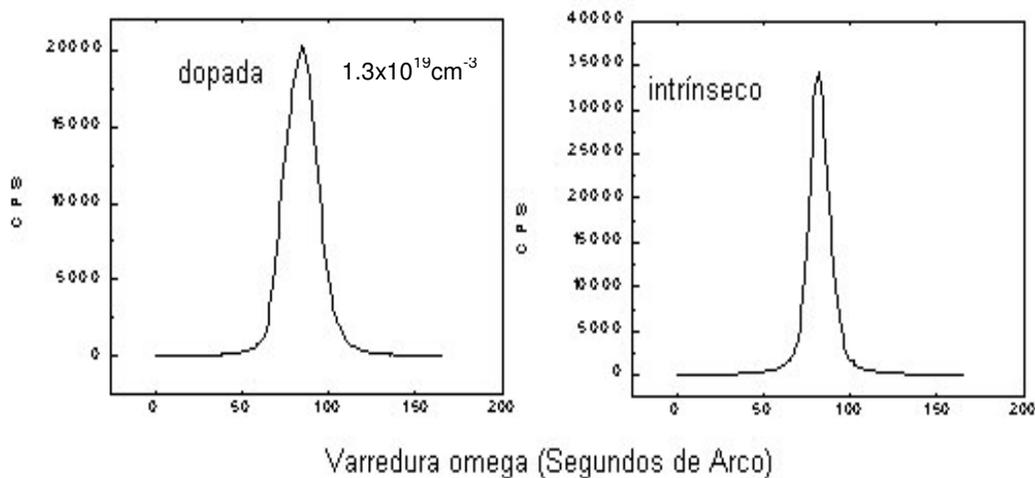


Fig. 3.21 - Espectros de Raio-X da camada de GaAs para a amostra mais dopada e intrínseco utilizando-se das mesmas condições de crescimento.

A morfologia da amostra dopada foi analisada utilizando-se a Microscopia de Força Atômica (AFM). As amostras dopadas com Be apresentaram boas morfologias, sendo que a amostra dopada com $1.3 \times 10^{19} \text{ cm}^{-3}$, mostrada pelo gráfico da Fig. 3.22(c) apresentou rugosidade média de 5.6 \AA e a diferença entre picos e vales (altura) de 33 \AA . Para a amostra com dopagem menor com $7.2 \times 10^{16} \text{ cm}^{-3}$ a rugosidade média foi de 2.5 \AA e a altura pico-vale de 12 \AA , este está mostrada na Fig. 3.22(b). Para o crescimento intrínseco a rugosidade média foi melhor ainda, sendo que foi reduzida para 1.5 \AA e a altura pico vale de 8 \AA e está mostrada através da Fig. 3.22(a).

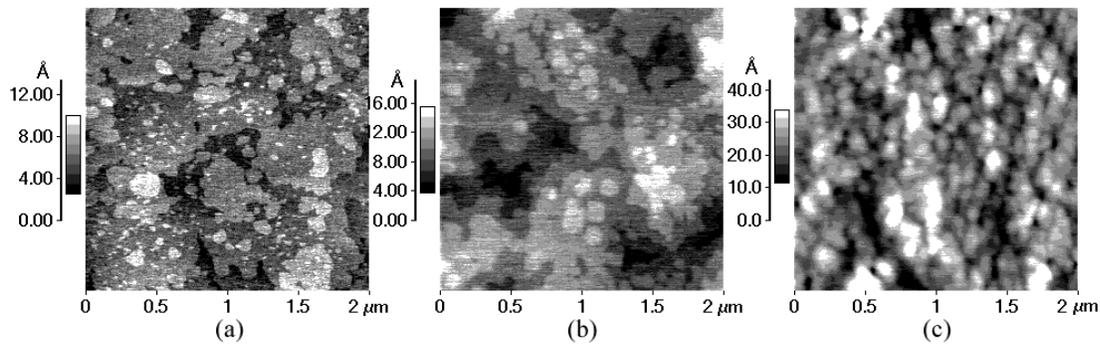


Fig. 3.22 - Imagens da superfície de crescimento obtidas por AFM (a) crescimento intrínseco, (b) dopada com Be ($7.2 \times 10^{16} \text{cm}^{-3}$) e (c) dopada com Be ($1.3 \times 10^{19} \text{cm}^{-3}$).

Através do crescimento da camada de GaAs dopada com o berílio e com as análises de concentrações de portadores, mobilidade, cristalinidade e morfologia pode-se dizer que as amostras obtidas apresentam características adequadas para serem utilizadas em dispositivos, ou seja, as condições de crescimentos estão apropriadas.

3.4.4 Crescimento de Camadas de GaAs dopada com Carbono

O crescimento de GaAs dopada com carbono foi caracterizada e estudado por Julio Noboru Sato¹⁴. Estas camadas apresentam boas características e com dopagens necessárias para a camada de base dos nossos HBTs de InGaP/GaAs. A dopagem de carbono foi efetuado com a utilização de TMG (trimetilgálio) e arsênio.

3.4.5 Crescimentos de Camadas de InGaP

Os trabalhos sobre crescimentos de camadas de InGaP dopados com Si no CBE foram iniciados por Jefferson Bettini e os resultados importantes estão detalhados na sua tese mestrado¹⁷. Serão descritas as melhores condições de crescimentos da camada de InGaP e as otimizações introduzidas e que são importantes para crescimento da estrutura do HBT. A temperatura de crescimento da camada de InGaP estudada foi de 520°C e 540°C , a taxa de crescimento foi de $0.85 \mu\text{m/h}$

aproximadamente (520°C). A Fig. 3.23 mostra o gráfico da dopagem em função do inverso da temperatura da célula de silício medido a 300K. A temperatura de crescimento do InGaP nesta experiência foi fixado em 520°C. Pode-se ver que o comportamento da dopagem é exponencial (gráfico log) em função do inverso da temperatura da célula de silício. Na faixa estudada, não ocorreu saturação da dopagem. A Fig. 3.24 mostra a mobilidade em função da concentração dos portadores medida a 300K. A mobilidade ficou entre 3700 e 300cm²/V.s para a concentração de 8x10¹⁶cm⁻³ à 1x10¹⁹cm⁻³. Os valores encontrados são comparáveis aos outros métodos e laboratórios^{18,19}.

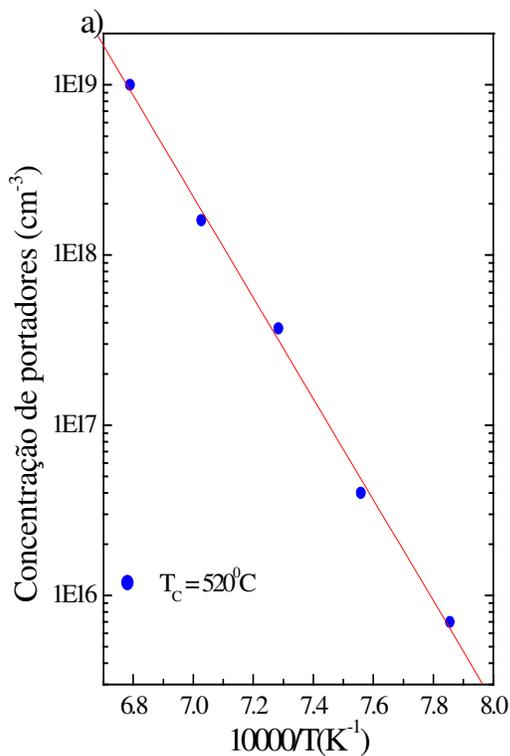


Fig. 3.23 - Concentração de portadores no InGaP em função do inverso da temperatura da célula de Si.

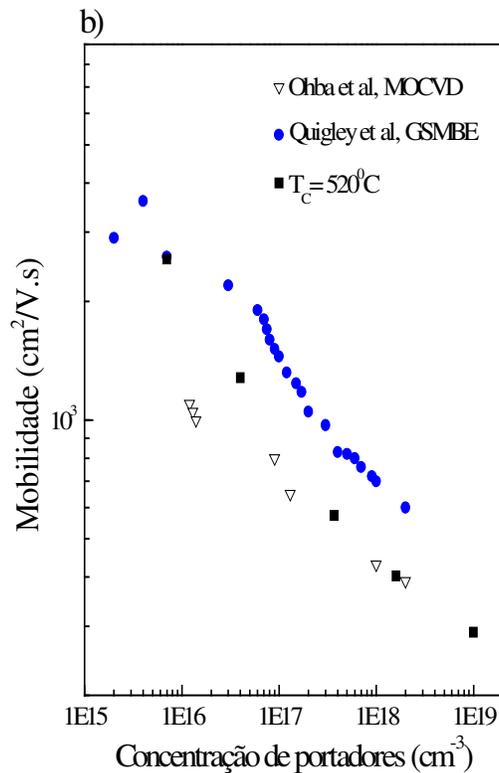


Fig. 3.24 - Mobilidade em função da concentração de portadores da camada de InGaP dopada com Si..

Foi realizada uma análise da morfologia da superfície utilizando-se a técnica da microscopia ótica comum. Foram observadas 4 amostras, crescidas à 520°C, com diferentes dopagens. Pode-se verificar através da Fig. 3.25 que as amostras com dopagens mais baixas: $4 \times 10^{16} \text{cm}^{-3}$ e $3.7 \times 10^{17} \text{cm}^{-3}$ apresentam superfícies bastante lisas e à medida que vai aumentando a dopagem ($1.6 \times 10^{18} \text{cm}^{-3}$ e $1.0 \times 10^{19} \text{cm}^{-3}$), a superfície mostra mudança com aspecto levemente rugoso. No entanto a amostra com a dopagem de $3.7 \times 10^{17} \text{cm}^{-3}$ mostrada na Fig.3.25 (b) (dopagem próxima da camada de InGaP utilizada no HBT) apresenta totalmente lisa.

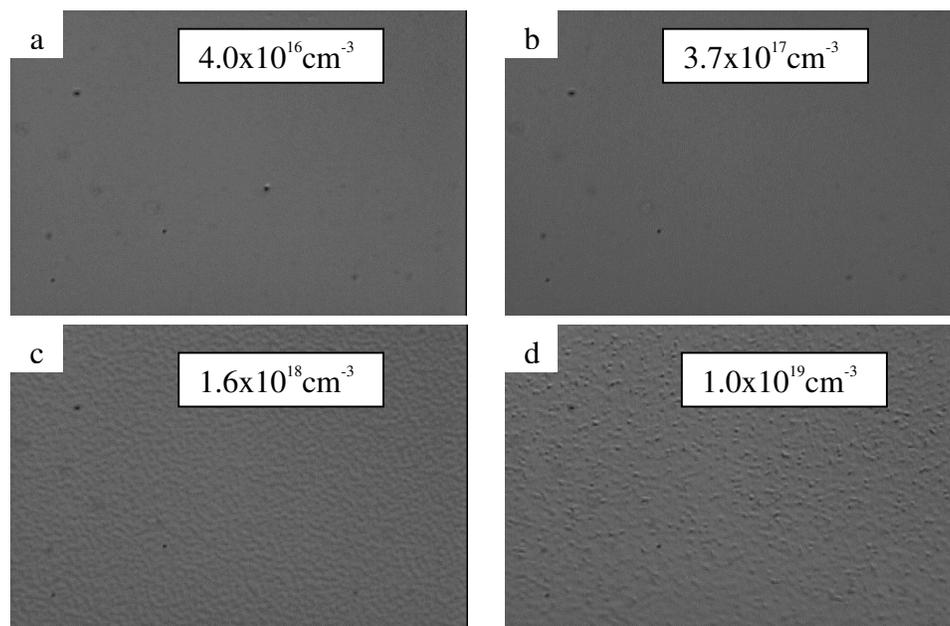


Fig. 3.25 - Imagens da superfície de crescimento obtida por microscopia ótica (1000x) para amostras de InGaP com diferentes concentrações de dopagens: a) $4 \times 10^{16} \text{cm}^{-3}$, b) $3.7 \times 10^{17} \text{cm}^{-3}$, c) $1.6 \times 10^{18} \text{cm}^{-3}$ e d) $1 \times 10^{19} \text{cm}^{-3}$.

Nas amostras com diferentes dopagens foram realizadas análises de cristalinidade por Raio-X. A Fig. 3.26 mostra os resultados do Raio X para as 4 amostras. Através da análise de raio X pode-se observar que à medida que se aumenta a concentração de portadores ocorre uma redução da intensidade do pico principal da camada de InGaP e um aumento na largura de linha. Isto indica o decaimento da qualidade cristalina com o aumento da dopagem. Para a amostra menos dopada obteve-se 35 segundos de arco e para amostra mais dopada de 200 segundos de arco. Isto indica que para uma alta dopagem a estrutura cristalina fica bastante prejudicada.

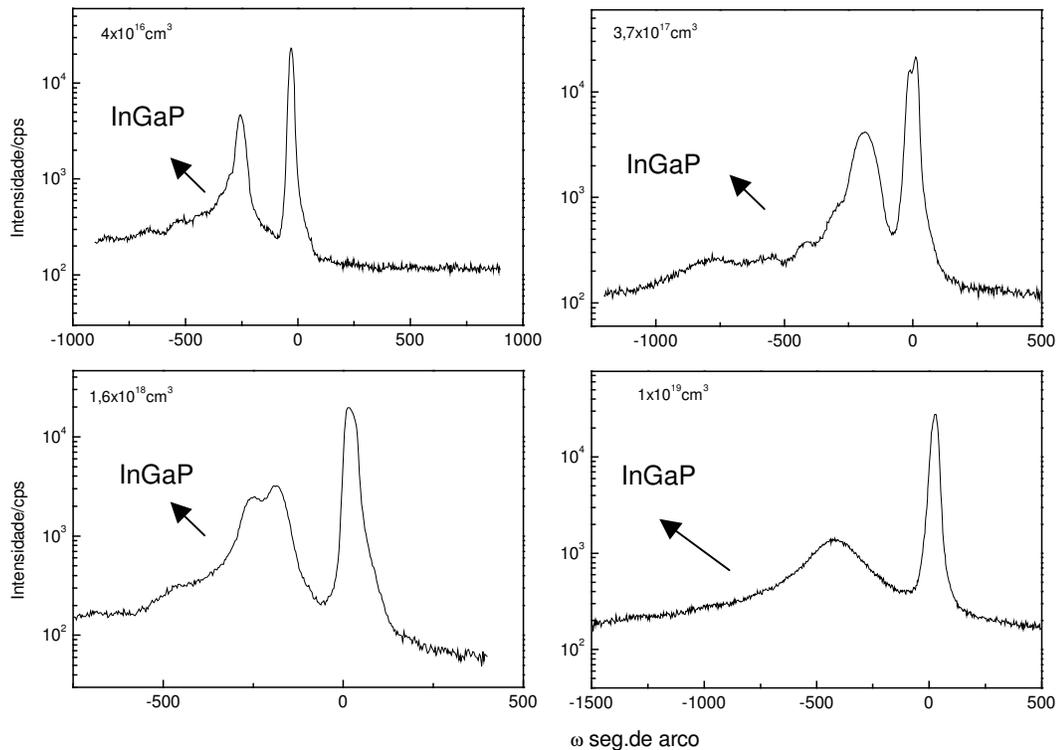


Fig. 3.26 - Espectros de Raio-X obtidos para amostras de InGaP com diferentes concentrações de dopante. Temperatura de crescimento: 520°C .

Foi realizada uma série de experiências de crescimentos da camada de InGaP dopada com silício aumentando-se a temperatura de crescimento de 520°C para 540°C , a taxa de crescimento neste caso foi em torno de $0,9 \mu\text{m/h}$. Nesta experiência também a dopagem foi exponencialmente proporcional ao inverso da temperatura da célula de Si que pode ser vista pela Fig. 3.27. Nesta também não ocorreu saturação da dopagem na faixa estudada. O comportamento da mobilidade em função da dopagem e da variação da temperatura está mostrada na Fig. 3.28. Neste caso houve um aumento em torno de 30% em relação à crescido à 520°C . Este aumento é mais pronunciado para dopagem acima de 10^{18} cm^{-3} .

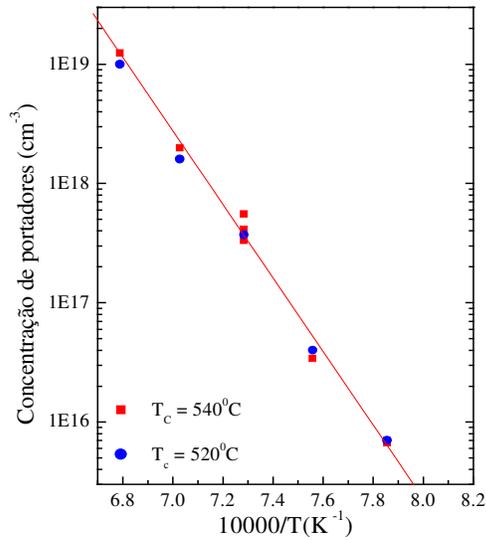


Fig. 3.27 - Concentração de portadores a 300K em função do inverso da temperatura de Si.

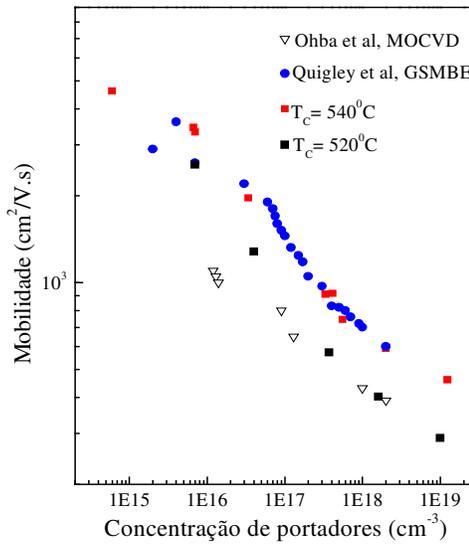


Fig. 3.28 - Mobilidade medida a 300K em função da concentração de portadores e variação da temperatura.

A morfologia da superfície foi observada por microscópio com aumento de 1000 vezes e está mostrada através das fotos das Fig. 3.29 e Fig. 3.30.

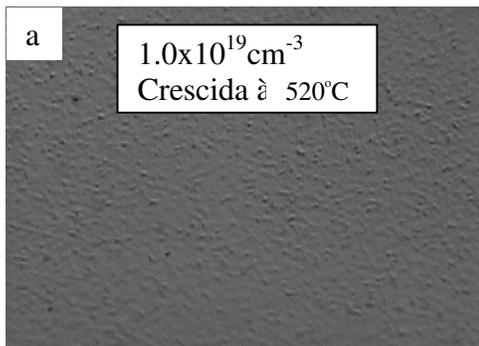


Fig. 3.29 – Foto da camada de InGaP com dopagem de $1 \times 10^{19} \text{ cm}^{-3}$ crescida à 520°C .

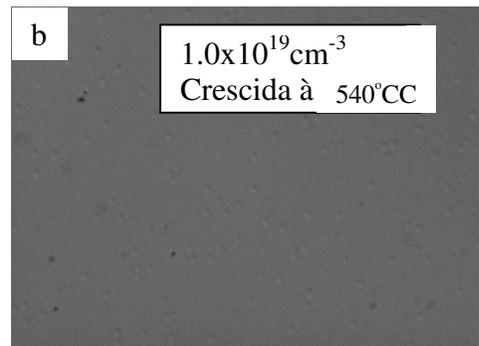


Fig. 3.30- Foto da camada de InGaP com dopagem de $1 \times 10^{19} \text{ cm}^{-3}$ crescida à 540°C .

A foto da Fig. 3.29 e Fig. 3.30 são de amostras com dopagem bastante alta de $1 \times 10^{19} \text{ cm}^{-3}$. Observa-se através das fotos que a amostra crescida a 540°C apresenta

uma superfície melhor que a crescida à 520°C. Isto acontece também para camadas de InGaP menos dopadas.

A cristalinidade das amostras crescida a 520°C e 540°C pode ser observada pelo espectro de Raio-X mostrada pela Fig. 3.31.

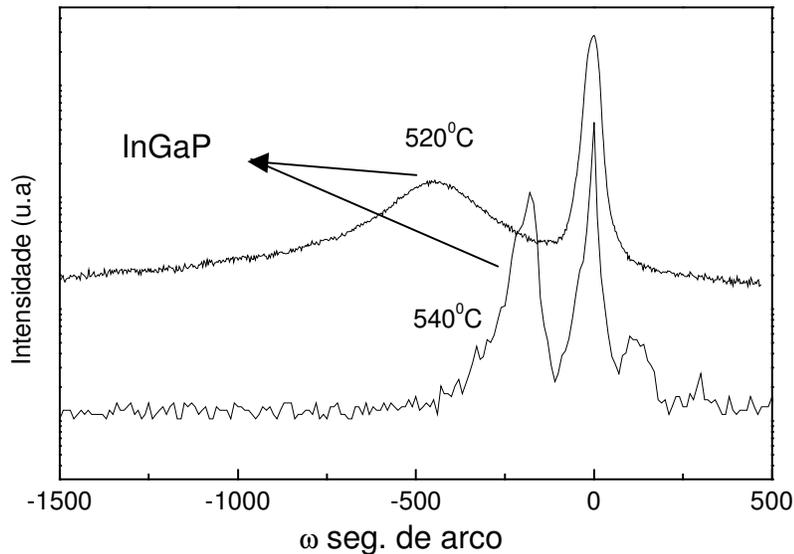


Fig. 3.31 - Espectro de Raio-X para amostras de InGaP com mesma concentração de portadores ($1 \times 10^{19} \text{cm}^{-3}$) e crescida em 520°C e 540°C.

Quando a amostra foi crescida à 520°C obteve-se uma largura de linha de 200 segundos de arco. Entretanto para a amostra crescida à 540°C houve uma grande redução na largura de linha de 200 para 40 segundos de arco. Além disto pode-se observar que ocorreu um aumento da altura relativa do pico de difração da camada de InGaP em relação ao GaAs devido a melhor cristalinidade da amostra. Portanto para amostras que necessitam de alta dopagem ($\sim 1 \times 10^{19} \text{cm}^{-3}$) recomenda-se que o crescimento seja realizado à 540°C em vez de 520°C.

3.5 Características das amostras do HBT de AlGaAs /GaAs do RTI

Serão descritas nesta parte as principais características das amostras de HBTs de AlGaAs/GaAs obtidas do RTI – North Caroline – USA. As camadas epitaxiais do RTI

foram crescidas por MOCVD (*Metalorganic Chemical Vapor Deposition*).

3.5.1 Transistor AlGaAs/GaAs: "Estrutura Potência e Estrutura I"

Nas experiências de fabricação dos transistores de AlGaAs/GaAs foram utilizadas dois tipos de crescimentos diferentes que foram denominadas de "Estrutura de Potência", pois a camada dessa lâmina é apropriada para transistores de potência (BV alto) e de "estrutura I". Na Tab. 3.3 a seguir são mostradas as espessuras e dopagens de cada parte que constitui a estrutura do transistor.

Tab. 3.3 – Características do transistor AlGaAs/GaAs: "Estrutura Potência".

Camadas	Material	Espessuras (Å)	Dopagens (cm ⁻³)
Capa	GaAs (Si)	2100	(n+)2e18
Grade	Al _x Ga _{1-x} As(x=0-0.27)	300	-
Emissor	Al _{0.27} Ga _{0.73} As (Si)	400	(n)2e17
Base	GaAs (C)	800	(p+)2e19
Coletor	GaAs (Si)	10.000	(n)2e16
Subcoletor	GaAs (Si)	6.000	(n+)2e18

Pode-se observar que a camada do coletor é bastante espessa, pois este foi projetado para operar com alta tensão de *breakdown*. Isto é, além de poderem ser operados em altas frequências eles podem também ser utilizados em circuitos de alta potência.

A lâmina denominada de "Estrutura I" apresenta características de espessuras e dopagens mostradas na Tab. 3.4. Nesta estrutura pode-se perceber que as espessuras do coletor e também do subcoletor são menores que a "Estrutura Potência". Porém a espessura da capa é um pouco mais espessa de 2500Å.

Tab. 3.4 - Características do transistor AlGaAs/GaAs: "Estrutura I".

Camadas	Material	Espessuras (Å)	Dopagens (cm ⁻³)
Capa	GaAs (Si)	2500	(n+)3~6e18
Grade	Al _x Ga _{1-x} As(x=0-0.3)	350	–
Emissor	Al _{0.3} Ga _{0.7} As (Si)	400	(n)3e17
Base	GaAs (C)	800	(p+)2.5e19
Coletor	GaAs (Si)	5400	(n)1.5e16
Subcoletor	GaAs (Si)	5400	(n+)3e18

3.6 Características das amostras da KOPIN

Foi projetado uma estrutura semelhante de HBT de InGaP/GaAs para serem crescidas numa indústria. Foi escolhida a KOPIN por ser bastante reconhecida, e inclusive são fornecedores para aplicações na área de telefonia celular²⁰. Além disto tem bons preços. Comprou-se 2 lâminas de 4" pelo preço de U\$1.990.00 e conseguiu-se mais duas lâminas por ser para universidade. Os crescimentos foram realizados no sistema MOCVD. As características desta amostra estão mostradas na Tab. 3.5.

Tab. 3.5 – Descrição da Amostra KOPIN (DN96).

Descrição	Camadas	Concentração (cm ⁻³)	Espessura (Å)
Capa	n+ In _x Ga _{1-x} As (x=0.5)	>1x10 ¹⁹	500
Capa	n+ In _x Ga _{1-x} As (x=0 à 0.5)	>1x10 ¹⁹	500
Capa	GaAs	5x10 ¹⁸	1000
Emissor	n In _x Ga _{1-x} P (x=0.5)	5x10 ¹⁷	500
Base	p+GaAs	4x10 ¹⁹	800
Coletor	n GaAs	4x10 ¹⁶	5000
Subcoletor	n+ GaAs	5x10 ¹⁸	5000

3.7 Discussões e Comentários sobre Crescimentos Epitaxiais

Os crescimentos epitaxiais no TIT foram realizados no sistema MOMBE com modificações na introdução de TMG e do TBP que são gases metalorgânicos. Além destes gases foi inserida também a disilana para servir como fonte de dopante do tipo n. As camadas de GaAs dopadas com carbono foram caracterizadas por fotoluminescência. A amostra com alta dopagem de $1 \times 10^{20} \text{cm}^{-3}$, a mobilidade foi de $60 \text{cm}^2/\text{Vs}$. As camadas de InGaP foram crescidas utilizando-se o TBP. Esse gás foi craqueado com o tântalo e obteve-se características superficiais ideais na faixa de 700 e 900°C e fluxo iguais de gálio e índio em torno de $1.1 \times 10^{-7} \text{ torr}$. Os espectros de fotoluminescência e Raman do InGaP, comprovaram que a adição do tântalo e também do uso de H_2 auxiliam no craqueamento do TBP. Os crescimentos realizados no TIT, tanto a camada de GaAs dopada com carbono como InGaP dopada com silício demonstraram características adequadas para o HBT InGaP/GaAs.

Os crescimentos epitaxiais no LPD/UNICAMP foram realizados no sistema CBE. Os gases metalorgânicos introduzidos nesta câmara foram o trimetil-índio, trietil-gálio, trimetil-gálio, além destes gases foram introduzidos a fosfina e a arsina. O berílio (sólido) e o carbono (provinda do TMG) foram os materiais dopantes do tipo p e o silício (sólido) como dopante do tipo n. As camadas de GaAs dopadas com o silício mostraram mobilidades de $1350 \text{cm}^2/\text{Vs}$ para dopagem de $5 \times 10^{18} \text{cm}^{-3}$ e $3750 \text{cm}^2/\text{Vs}$ para $5 \times 10^{16} \text{cm}^{-3}$. Quando se realiza uma dopagem alta no GaAs ($1.7 \times 10^{18} \text{cm}^{-3}$) com o silício, a medida do raio X mostrou uma ligeira perda de cristalinidade. Em relação a camada de GaAs dopada com berílio, mesmo com alta dopagem, a medida de raio X indicou que não há picos extras ou assimetria no pico de difração. A mobilidade com a dopagem de berílio de $1 \times 10^{19} \text{cm}^{-3}$ (dopagem na base no HBT) foi de aproximadamente $88 \text{cm}^2/\text{Vs}$. A medida no AFM mostrou que o aumento da dopagem de GaAs com berílio aumenta a rugosidade, no entanto mostraram bons resultados. A rugosidade média para amostra com dopagem de $1.3 \times 10^{19} \text{cm}^{-3}$ foi de 5.6Å e na amostra intrínseca foi 1.5Å .

O crescimento da camada de InGaP foi estudada na faixa entre 520°C e 540°C . Para amostra crescida a 520°C , com dopagem de $1 \times 10^{19} \text{cm}^{-3}$, mostrou uma mobilidade de $300 \text{cm}^2/\text{Vs}$ e com a dopagem de $8 \times 10^{16} \text{cm}^{-3}$ a mobilidade foi de $3700 \text{cm}^2/\text{Vs}$. A

análise de superfície feita por microscopia ótica mostrou que a amostra dopada com $1 \times 10^{19} \text{cm}^{-3}$ apresenta uma ligeira rugosidade, no entanto para amostra $3.7 \times 10^{17} \text{cm}^{-3}$, dopagem próxima ao utilizado nas estruturas do HBT ($\sim 5 \times 10^{17} \text{cm}^{-3}$), apresenta uma superfície totalmente lisa. A medida de raio X mostrou também que à medida que aumenta a dopagem da camada do InGaP ocorre uma redução da intensidade do pico principal de InGaP e um aumento na largura de linha. Porém para a faixa de dopagem do InGaP que será utilizado na fabricação do HBT não apresenta qualidade cristalina prejudicada. Nos crescimentos de GaAs que necessitam de dopagem elevada com o silício é recomendável que seja realizado com a temperatura de 540°C em vez de 520°C , pois tanto a mobilidade como a sua morfologia mostraram características superiores.

Referências

-
- ¹ O. Nakajima, H. Ito, T. Nittono and K. Nagata, Jpn. J. Appl. Phys. 31 (1992) 2343.
- ² T.Yamada, PhD. Dissertation in Department of Electrical and Electronic Engineering, Tokyo Institute of Technology (1991).
- ³ T. Kobayashi, F. Nakamura, K. Taira and H. Kawai, in Inst. Phys. Conf. Ser. 106 (1989), ch. 6, pp.357-362.
- ⁴ J. Shirakashi, PhD. Dissertation in Department of Electrical and Electronic Engineering, Tokyo Institute of Technology (1994).
- ⁵ B.J. Aitchison, N. M. Haegei, C.R. Abernathy and S.J.Pearton, Appl. Phys. Lett. 56, (1990) 1154.
- ⁶ C.R. Abernathy, F.Ren, P.W.Wisk, S.J.Pearton and R. Esagui, Appl. Phys. Lett. 61 (1992) 1092.
- ⁷ E. A. Beam III, T. S. Henderson, A.C. Seabaugh and J. Y. Yang, J. Crystal Growth 116 (1992) 436.
- ⁸ C. Dubon-Chevallier, J. L. Benchimol, V. Amarger, F. Alexandre, R. Bourguiga, J. Dangla and F. Heliot, Inst. Phys. Conf. Ser. No 120: Chapter 8, Paper presented at Int. Symp. GaAs and Related Compounds, Karuizawa, 1992, pp.705.
- ⁹ D. Ritter, M. B. Panish, R. A. Hamm, D. Gershoni and I. Brener, Apply Phys. Lett. 56 (1990) 1448.
- ¹⁰ E. A. Beam III, H. F. Chau, T. S. Henderson, W. Liu and A. C. Seabugh, J. Crystal Growth 116 (1994) 1.

¹¹ H. Asahi, S. Emura, S. Gonda, Y. Kawamura and H. Tanaka, J. Appl. Phys. 65 (1989) 5007.

¹² M. Kondow and S. Minagawa, J. Appl. Phys. 64 (1988) 793.

¹³ E. Jahne, W. Pils, M. Giehler and L. Hildisch, Phys. Stat. Sol. B91 (1979) 155.

¹⁴ Tese de Mestrado: Crescimentos de Camadas de GaAs”, Julio Noboru Sato – IFGW – UNICAMP (1996).

¹⁵ H. Heinecke, K. Werner, M. Weyers, H. Lüth and P. Balk, "Doping of GaAs in metalorganic BEM Using Gaseous Sources", Journal of Crystal Growth 81 (1987) 270-275.

¹⁶ D. Pavlidis and K. Hong. Low-Leakage Buffers for MOCVD Grown InAlAs/InGaAs HEMTs. Workshop on Compound Semiconductor Devices and Integrated Circuits (WOCSDICE), Vilnius, Lithuania, May 19-21, 1996. pp 28-29.

¹⁷ Tese de Mestrado: “Crescimento Epitaxial de $\text{In}_x\text{Ga}_{1-x}\text{P}$ sobre GaAs pela Técnica de Epitaxia por Feixe Químico (CBE), Jefferson Bettini – IFGW – UNICAMP (1997).

¹⁸ Ohba Y, Ishikawa M, Sugawara H, Yamamoto M, Nakanisi T. Applied Physics Letters 48 (3) (1986) 207-208.

¹⁹ Quigley J H, Hafich M J, Lee H Y, Steve Re, Robinson G Y, “Growth of InGaP on GaAs using Gas Source Molecular Beam Epitaxy , Journal of Vacuum Science & Technology B, 7(2) 358-360 Mar/Apr 1989.

²⁰ Home Page da KOPIN: www.kopin.com, 695 Myles Standish Blvd., Taunton, MA 02780.

Capítulo 4	82
Estudo e Desenvolvimento das Etapas de Processos.....	82
4.1 –Introdução	82
4.2- Processo de Limpeza.....	83
4.3 – Litografia ou Fotogravação.....	85
4.3.1- Fotogravação para metalizações – processo positivo	85
4.3.2 - Fotogravação para decapagens – processo negativo.....	91
4.4 - Processos de Decapagens	92
4.4.1- Decapagem de GaAs	93
4.4.2 Obtenção de transistores auto alinhado	94
4.4.3 – Decapagem de AlGaAs	96
4.4.4 – Decapagem de InGaP	97
4.5 Estudo de Contato ôhmico para HBT de AlGaAs/GaAs e InGaP/GaAs	98
4.5.1 Método de extração de resistividade de contato	99
4.5.2 Determinação da Resistividade de Contato.....	101
4.5.3 Procedimentos Experimentais para Estudo de Contatos Ôhmicos	102
4.5.4 Amostra difundido com enxofre (n+GaAs).....	102
4.5.5 Amostras Implantadas com ²⁹ Si+	104
4.5.6 Contato Ôhmico em amostra de HBTs.....	109
4.5.7 Comentários sobre contatos ôhmicos em n+GaAs	110
4.5.8 Amostra p+ GaAs difundidas com Zinco	110
4.6- Abertura de vias para interconexão.....	112
4.6.1- Experiência com o Polyimide	114
4.6.2- Experiências com o BCB	117
Referências.....	121

Capítulo 4

Estudo e Desenvolvimento das Etapas de Processos

4.1 – Introdução

O processo de fabricação dos HBTs é envolvido de um número considerável de etapas de processos. Essas etapas de processos consistem de limpeza, fotogração, metalização, tratamentos térmicos, *lift-off*, decapagens, passivação, isolamento, aberturas de vias e interconexão. Cada etapa de processo é necessário que seja muito bem estabelecida. Um erro em uma das etapas de processo normalmente acaba por comprometer no desempenho final do dispositivo. Neste trabalho foram desenvolvidas as etapas de processos de fabricação de HBTs de AlGaAs/GaAs e de InGaP/GaAs. As etapas de metalização e obtenção de contatos ôhmicos foram otimizados procurando-se uma baixa resistividade de contato. As etapas de decapagens na sua grande maioria foram realizadas por processos úmidos. Em relação aos processos de passivação, foi realizado nos transistores AlGaAs/GaAs com a utilização de nitreto de silício. No processo de isolamento foram utilizados o filme Polyimide¹ e também o BCB² e o processo de plasma foi o método usado na abertura de vias. O processo de interconexão foi finalizado com a metalização com Ti/Au. Neste capítulo serão detalhadas cada uma das etapas citadas acima.

¹ Polyimide – Coating Varnish for Semiconductor Device, PIX, Hitachi Chemical Co. Ltd. Tokyo Japan.

² BCB –Cyclotene 3022TM Advanced Electronics Resin, The Dowm Chemical Company, Midland, Michigan, USA.

4.2- Processo de Limpeza

O processo de limpeza é realizado no início de cada etapa de processo, para remoção de partículas e moléculas indesejáveis que estejam presente na lâmina. Inicialmente a amostra é bastante limpa, pois o processo de crescimento se realiza num ambiente de alto vácuo. No entanto, quando se retira desse ambiente, mesmo que se trabalhe em uma sala limpa, algumas partículas acabam aderindo na amostra durante o seu manuseio e precisam ser removidas. As amostras são clivadas antes de começar o processo de fabricação para delimitar o tamanho de área de interesse, e nesse processo algumas partículas acabam caindo na amostra e alguns se fixam na amostra e não saem mesmo com jatos de nitrogênio. Para a remoção destes elementos faz-se uma limpeza denominada de limpeza orgânica, pois realiza-se basicamente com solventes orgânicos como tricloroetileno, acetona e isopropanol. Além disto, durante o processo de fabricação muitas vezes os elementos orgânicos provindos do fotorresiste se impregnam na amostra e também precisam ser removidas. Essas partículas quando não removidas causa regiões com defeitos que comprometem os dispositivos¹. O processo de limpeza orgânica é realizado da seguinte forma:

- 1- Coloca-se a amostra num *becker* com tricloroetileno (TCE) e aquece-se numa placa quente até o ponto de ebulição, durante 10 minutos;
- 2- Em seguida coloca-se a amostra num *becker* com acetona em aquecimento até ebulição, durante 10 minutos;
- 3- Na seqüência coloca-se a amostra num *becker* com isopropanol também em aquecimento até ebulição, durante 10 minutos;
- 4- Faz-se a lavagem com jato de água deionizada;
- 5- Realiza-se a secagem com jato de gás nitrogênio pressurizado;
- 6- E finalmente faz-se a secagem da amostra na placa quente, a 120°C, durante 20 minutos.

No processo de limpeza citada acima ainda podem ficar alguns resíduos, pois como a amostra é mantida deitada no *becker* mesmo que saiam da sua superfície podem retornar novamente à lâmina. Neste sentido foram idealizadas novas formas de limpeza por outros laboratórios de microeletrônica e foi implementado no LPD. Esse processo

de limpeza utiliza aparatos denominado de *Soxlet*. A montagem desse sistema está mostrada na Fig. 4.1. Esse processo é realizado de forma semelhante ao convencional que foi comentado acima. No entanto existe uma grande diferença na forma como o solvente é utilizado e no posicionamento da amostra.

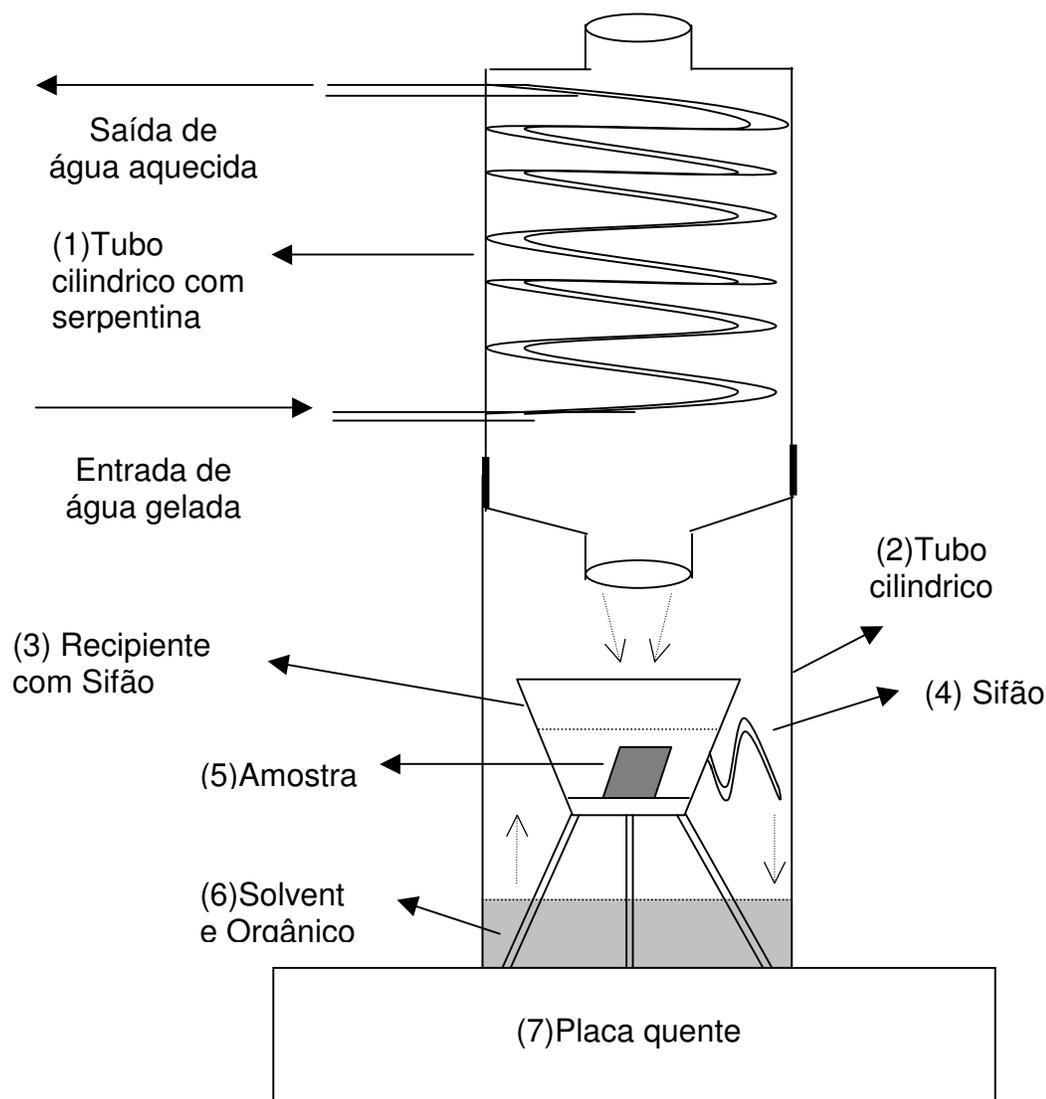


Fig. 4.1 – Sistema para limpeza de amostra denominada *Soxlet*.

O sistema *soxlet* funciona da seguinte forma:

Coloca-se a amostra na posição vertical no recipiente com o sifão(3). O tricloroetileno é colocado no tubo cilíndrico(2). Esse tubo cilíndrico é encaixado em outro tubo cilíndrico com serpentina(1). O sistema é aquecido com a placa quente(7) com temperatura até a ebulição. O tricloroetileno começa a evaporar e quando chega

na região do tubo cilíndrico com serpentina(1) condensa-se devido a sua superfície gelada e o tricloroetileno cai no recipiente com sifão(3). Esse recipiente com sifão se enche até o limite da altura do pescoço superior do sifão(4) e o tricloro retorna ao tubo cilíndrico que fecha o ciclo do processo de lavagem da amostra. Esse processo é repetido com a acetona e isopropanol e no final faz-se uma lavagem com água deionizada e secado com jato de nitrogênio.

4.3 – Litografia ou Fotogravação

A litografia corresponde ao processo de transferência de padrões definidos numa máscara para a superfície de um lâmina. As lâminas que são utilizados neste trabalho são de arseneto de gálio (GaAs) ou algumas vezes de silício (Si) para testes. Para transferir os padrões numa lâmina utiliza-se o fotorresiste que é um material fotossensível. Na fabricação dos HBTs serão realizados os processos de litografia antes da etapa de metalização, das decapagens e também antes do processo de abertura de vias. Nesta parte serão detalhados os processos de litografia para cada tipo de utilização: para metalização, para decapagens e abertura de vias. A fotogravação pode ser denominada de positiva ou negativa. Na fotogravação negativa ocorre a inversão de imagem, ou seja, nas regiões onde há janelas nas máscaras, o filme de fotorresiste permanece e nas regiões fora das janelas saem.

4.3.1- Fotogravação para metalizações – processo positivo

No processo de metalização para fabricação de HBTs é realizado inicialmente o processo de fotogravação. Essa fotogravação pode ser do tipo positivo ou negativo, vai depender do desenho da máscara. As máscaras que serão utilizados na fabricação dos HBTs são todos do tipo campo escuro, ou seja, a maior parte da máscara está protegida e as demais são as janelas abertas para passagem da luz ultravioleta. Neste caso a fotogravação para metalização deve ser do tipo positivo. As regiões que receberem luz U.V. no filme de fotorresiste, que fica entre a máscara e a amostra, ficarão abertas. Após a fotogravação os metais são depositados em toda lâmina e

depois é que são removidas as regiões com metal e fotorresiste por um processo denominado de *lift-off*. Esse método será descrito mais adiante. Como pode perceber é no processo de fotogração é que se define as regiões onde os metais deverão permanecer. Neste sentido é muito importante que a fotogração seja realizado com muito cuidado para que não ocorra variações nas dimensões das regiões que serão metalizadas. A seguir estão descritas as etapas para realização do processo de fotogração positiva para metalização:

a) Faz-se uma limpeza orgânica da lâmina na seqüência: tricloroetileno, acetona, isopropanol e água deionizada (água DI), com descrito no item 4.2. como *Soxlet*.

b) Coloca-se a lâmina na placa quente à 118°C durante 20 minutos para retirar toda umidade;

c) Coloca-se a lâmina no *spinner*. O *spinner* é o equipamento onde se faz o espalhamento do filme de fotorresiste através da sua rotação. Utiliza-se uma rotação de 4000rpm durante 30 segundos para esfriar rapidamente a lâmina.

d) Goteja-se o líquido do filme de fotorresiste (AZ5214E – Shipley) sobre a lâmina e faz-se o seu espalhamento com rotação de 4000rpm durante 30 segundos. O filme de fotorresiste é um produto sensível a luz ultra violeta, portanto o processo de fotogração é realizado numa sala de luz amarela;

e) Coloca-se a lâmina no placa quente à 90°C durante 1minuto. Através desse aquecimento faz-se o endurecimento do resiste;

f) Coloca-se a lâmina na fotoalinhadora. A fotoalinhadora é o equipamento onde se faz a exposição da lâmina à luz ultra violeta. A lâmina é exposta a essa luz durante 3.3" em toda lâmina, com potência de 10mW/cm², como é mostrado na Fig 4.2.

g) Coloca-se lâmina na placa quente à 118°C durante 1'45", neste processo ocorre um endurecimento superficial da região que foi levemente exposta pela luz ultra-violeta e está mostrada na Fig. 4.3.

h) Nesta etapa, antes de se expor à luz ultra-violeta ajusta-se uma máscara na fotoalinhadora, como mostra a Fig. 4.4 que irá proteger as regiões pré definidas no projeto.

i) Após a exposição à luz ultra violeta, por 40", potência 10mW/cm², faz-se a revelação do filme de fotorresiste. com o AZ 400 e água DI na proporção de 10:35.

Nesta etapa, as regiões que receberam a exposição da luz serão revelados.

Na Tab. 4.1 está mostrado o resumo do processo de fotogração para metalização.

Tab. 4.1 – Resumo do processo de fotogração para metalização.

Ítems	Procedimento	Material utilizado	Condições de Processo
a)	Limpeza	Tricloro, Acetona, Isopropanol e Água DI na Placa quente	Ponto de ebulição
b)	Aquecimento	placa quente	118°C
c)	Espalhamento do fotorresiste	fotorresiste AZ5214E com <i>Spinner</i>	à 4000rpm durante 30"
d)	Exposição total U.V.	fotoalinhadora	durante 1", (pot. 10mW/cm ²)
e)	Aquecimento	placa quente	à 118°C/ 1'45
f)	Exposição U.V	fotoalinhadora	com a máscara com tempo de 40"
g)	Revelação	AZ 400:H ₂ O	proporção 10:35. durante 1'20"

A Fig 4.5 mostra o aspecto final da estrutura no fotorresiste. Pode perceber a formação de "dedinhos" após a revelação do fotorresiste. Isto ocorre devido à revelação ser lenta na região que sofreu o endurecimento superficial e ser mais rápida na região abaixo dela. A estrutura em forma de "dedinhos" facilita a remoção do metal que é depositada sobre o filme de fotorresite. A Fig. 4.5 mostra também o metal depositado sobre a amostra. Pode-se ver que uma parte do metal fica sobre o fotorresiste e o restante fixa-se diretamente sobre a superfície da amostra. O metal sobre o resiste é removida com acetona. Este processo de remoção do metal é denominado de *lift-off*.

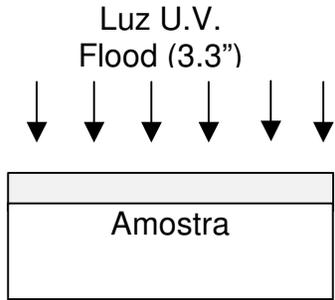


Fig.4.2 - Flood (Exposição total)

Hard Bake
(118°C/1'45")

→

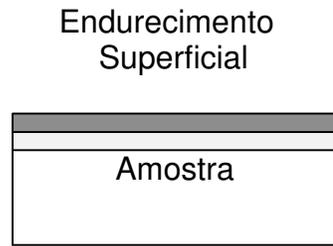


Fig. 4.3- Hard Bake

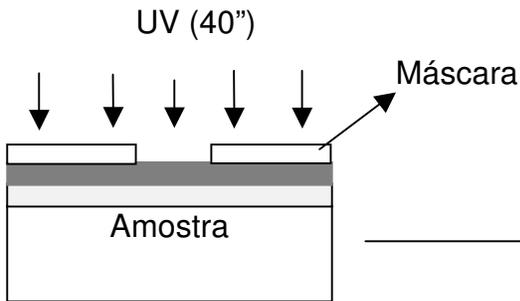


Fig. 4.4-Exposição U.V.

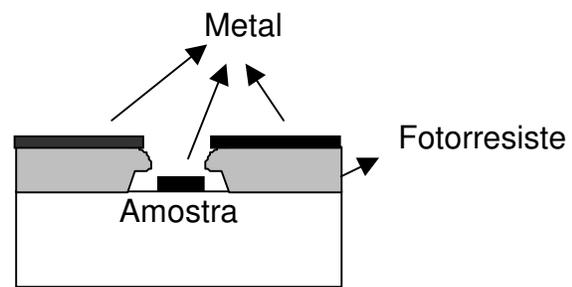


Fig. 4.5- Após revelação e deposição do metal.

O processo de *lift-off* portanto consiste em remover o fotorresiste e o metal sobre a mesma por meio de imersão da lâmina em acetona. Este processo apresenta dois pontos críticos que devem ser realizados com muito cuidado, caso contrário não obterá dispositivo com características desejáveis no final do processo. O primeiro ponto é a obtenção de fotorresiste com paredes laterais em perfil negativo. Através de microscópio é possível perceber quando o perfil é suficientemente negativo. Desta forma ocorre um o efeito de sombra durante a evaporação e não se forma nenhuma ligação entre o metal depositado sobre a superfície da lâmina e aquele depositado sobre o fotorresiste, conforme ilustrado Fig.4.5. Por outro lado se o perfil das paredes do fotorresiste for positivo o *lift-off* torna-se muito difícil de ser realizado. A Fig.4.6 mostra o processo de *lift-off* onde o fotorresiste apresenta as suas paredes com perfil positivo.

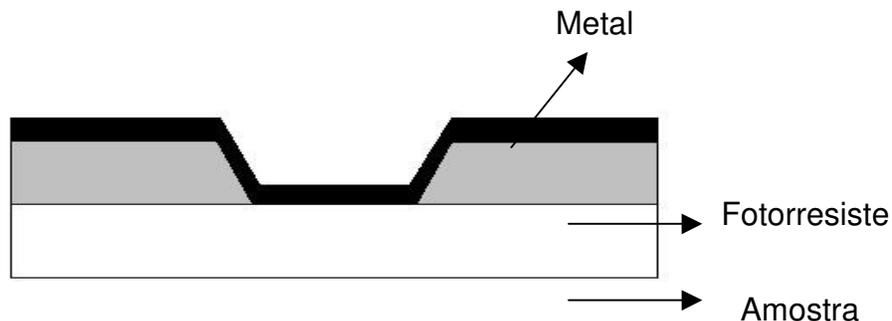


Fig. 4.6 - Fotorresiste com o metal - Perfil positivo.

Os metais que são depositados nesta amostra com o perfil positivo acabam sendo interligados em toda região contornando o perfil do resiste. Estes contornos são muito difíceis de serem removidos. Quando ocorre este tipo de problema, uma das alternativas para se remover os metais sobre o resiste é utilizar o ultra-som. Coloca-se a amostra no *becker* com acetona no ultra-som previamente com a água. A amostra sofre a vibração através deste equipamento e faz romper as ligações dos metais. No entanto este processo muitas vezes é prejudicial. Partes do metal que deveriam permanecer na amostra acabam saindo e além disto pode causar quebra da amostra. Portanto é muito importante que no processo de fotogração consiga-se obter um bom perfil negativo no filme de fotorresiste. E a recomendação é de que se a fotogração não der certo é melhor refazer novamente, até obter o perfil esperado.

Um outro cuidado que se deve ter é no processo de remoção do metal sobre o fotorresiste com acetona. Durante esta etapa um grande número de partículas metálicas e de pedaços de metal são desprendido da amostra para a solução. Neste caso alguns destes pedaços soltos no solvente podem cair sobre a lâmina e fixar novamente na amostra. Neste caso essas regiões com os pedaços de metais presas na superfície produzem defeitos nos dispositivos. Neste sentido alguns cuidados devem ser tomados para se realizar o processo de *lift-off*. O procedimento para a realização do *lift-off* deve ser da seguinte maneira:

a) Mergulhar a lâmina em acetona por aproximadamente 1 hora em um *becker*. Nesta fase deve-se observar a formação de um grande número de rugosidades na superfície, parecidas com pequenas bolhas. Isto se deve à tensão causada no metal à medida que o fotorresiste das bordas é removido, pois o metal estava ligado a este fotorresiste. Ao modificar esta tensão, a superfície do metal se curva em vários pontos.

b) Retira-se um pouco a acetona do *becker*. Em seguida utilizar uma pisseta também com acetona direcionando o bico da pisseta bem próximo da superfície da lâmina. Espirrar com jatos de acetona sobre a superfície com força suficiente para provocar a retirada dos metais. Renovar a acetona do *becker*, continuando com jatos de acetona de tal forma que vá renovando o líquido e também simultaneamente vá removendo as partículas formadas que são despreendida da amostra. Repetir este processo várias vezes até que todo o fotorresiste/metal seja removido. A amostra deve permanecer em meio líquido durante todo o processo. Se for necessário verificar o andamento da reação, colocando-se a amostra em uma placa de *petri* com acetona e verificar a amostra no microscópio. Observar se todo fotorresiste/metal indesejado foi removido. A amostra não deve secar durante a passagem do *becker* para a placa. O processo é completada realizando-se uma lavagem com o isopropanol, água DI e posterior secagem com jato de nitrogênio.

As condições de processos de fotogração para metalização foram otimizadas através de experiências variando-se tempos de exposição e de revelação. As condições de processo de fotogração são muito sensíveis à temperatura e umidade relativa do ar do laboratório e neste sentido procurou-se manter uma temperatura próxima a 20°C e umidade de 40%. Além disto o processo de fotogração é muito dependente da data de fabricação do fotorresiste. No caso do fotorresiste AZ5214E pode funcionar também como fotorresiste negativo, porém após um período de aproximadamente 1 ano, mesmo mantido na geladeira, e nas mesmas condições iniciais de processo, começa a não ser reproduzível. Portanto é importante observar sempre a data da fabricação.

4.3.2 - Fotogravação para decapagens – processo negativo.

A decapagem é o processo de remoção de uma camada da superfície de uma amostra, feito através de ataques químicos úmidos ou de plasma. Essa remoção pode ser de toda uma região da lâmina ou ser delimitada por regiões. No caso de ter que remover uma determinada região faz-se a utilização de uma máscara, realizando-se a fotogravação para decapagens. Através desta fotogravação protege-se determinadas regiões da amostra, com o filme fotorresistivo. A fotogravação para decapagens utilizado na fabricação dos HBTs é do tipo negativo, pois a máscara é do tipo campo escuro. O esquema abaixo mostra como se processa a litografia para decapagens com o processo negativo, usando o fotorresiste AZ5214E.

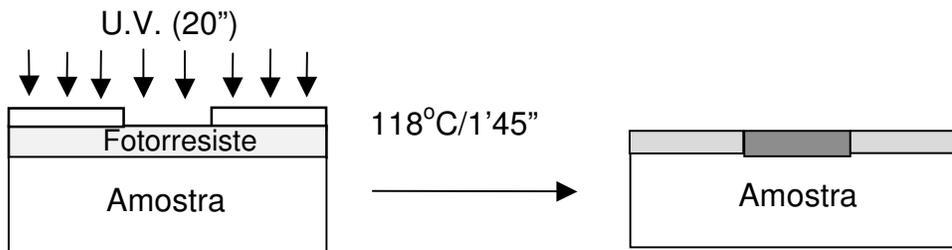


Fig. 4.7-Fotorresiste sob a luz U.V

Fig. 4.8-Aquecimento *Hot Plate*

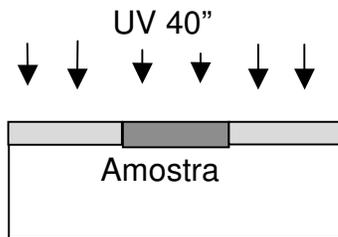


Fig. 4.9-Exposição total U.V.

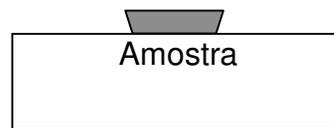


Fig. 4.10-Revelação

No processo de imagem reversa, o filme de fotorresiste fica sobre a amostra na região que recebe a luz U.V e a região que ficou protegida através da máscara é removida na revelação. As condições que foram estabelecidas para esse processo são as seguintes:

- 1- Aquecimento térmico (remoção da úmidade) 118 °C/20min na placa quente;

- 2- Aplicação do fotorresiste AZ5214E, com o *spinner* à 4000rpm e tempo de 40s;
- 3- *Soft bake*, 91^oC, 4 min.
- 4- Remoção da borda, se a amostra for pequena.
- 5- Exposição com a máscara, 20s, 9 mWcm²
- 6- Aquecimento térmico no *hot plate*, 118^oC, 1 min 45s.
- 7- *Flood exposure* (exposição total), 40s, 9 mW/cm²
- 8- Revelação, AZ 351: H₂O, 1:5.

4.4 - Processos de Decapagens

Os processos de decapagens como descritos anteriormente são processos de remoção de materiais para definição de estruturas nos dispositivos. Nos HBTs, são utilizados para obtenção de mesas, de emissor, de base e também para isolamento. A Fig. 4.11 mostra a estrutura básica de um HBT.

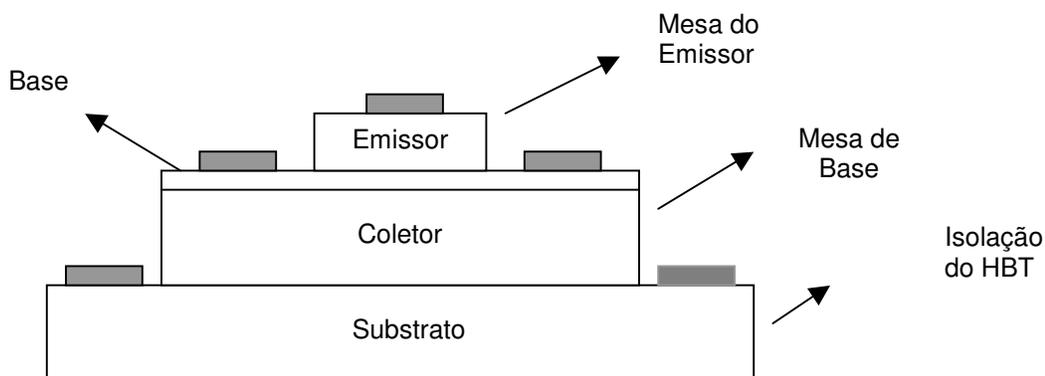


Fig. 4.11 – Exemplo de uma estrutura de um HBT.

Pode-se perceber que a sua estrutura é piramidal e para se ter acesso à base, coletor e também para isolamento é necessário que se faça uma remoção de determinadas regiões. A confecção da mesa de emissor é a mais crítica, pois a camada de base é bastante estreita, normalmente tem espessuras menores que 100nm. Desta forma, na obtenção da mesa do emissor há necessidade que a remoção da camada do emissor seja muito bem controlada.

Na decapagem para formação da mesa do emissor, quando se trabalha com o material de emissor do tipo AlGaAs, deve-se ter um cuidado maior do que com o

InGaP, pois a solução química que normalmente é utilizado no sistema AlGaAs/GaAs apresenta uma seletividade baixa, enquanto que para o sistema InGaP/GaAs existe a solução totalmente seletiva, isto é, ataca somente o material InGaP. O monitoramento da decapagem é feita realizando-se medidas de espessuras e também de tensões de *breakdown*. A medida de espessura é realizada num perfilômetro e as tensões de *breakdown* é medida utilizando-se de duas pontas de provas. Coloca-se as pontas na superfície da amostra como mostra a Fig. 4.12 e mede-se a corrente e tensões no analisador de parâmetros HP4145B.

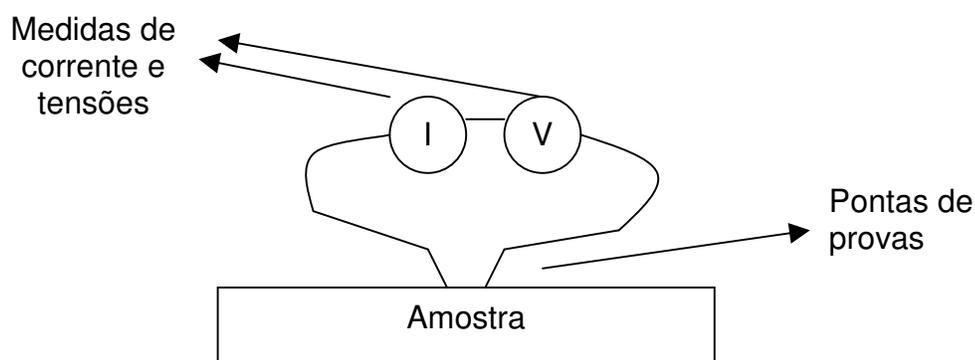


Fig. 4.12 – Processo de medida de *breakdown*.

4.4.1- Decapagem de GaAs

O processo de ataque químico via úmida dos materiais dos compostos III-V realiza-se basicamente por oxidação da superfície do semiconductor e remoção dos produtos da reação que são solúveis^{2,3}. A maioria das soluções de decapagem do GaAs contém H_2O_2 como oxidante e um ácido ou base para dissolver os produtos oxidados⁴. Os ácidos geralmente são o fosfórico (H_3PO_4), o nítrico (HNO_3) ou o sulfúrico (H_2SO_4), e a base normalmente encontrado é a amônia (NH_4OH). A Fig. 4.13 mostra as curvas de taxas de ataque com valores constantes em função das proporções da solução de H_3PO_4 , H_2O_2 e H_2O .

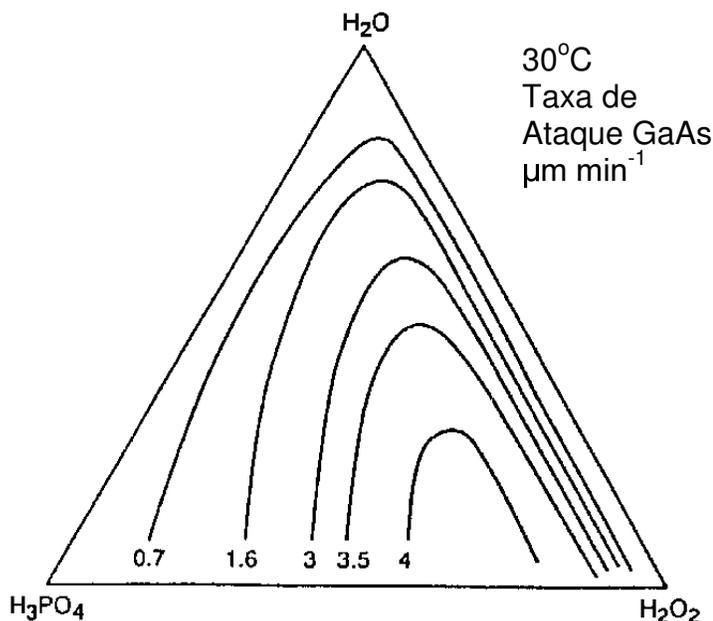


Fig. 4.13 – Curvas de taxa de ataque constantes: $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$. Ref⁴.

Nas decapagens das camadas de GaAs dos HBTs foram utilizados o sistema $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ na proporção 3:1:50. Foram realizados testes de taxa de ataque e foi obtido valor em torno de $900\text{\AA}/\text{min}$.

Na fabricação de transistores auto-alinhados foram utilizados o ácido sulfúrico o qual será descrito no próximo item.

4.4.2 Obtenção de transistores auto alinhado

Na obtenção de transistores auto-alinhado é necessário que a parede lateral da camada atacada tenha um perfil negativo. Isto para evitar que o metal a ser depositado não entre em curto circuito conforme é mostrada na Fig.4.14. Através desta configuração, no processo de metalização do metal de base, permitirá que o metal de base seja depositado, uma parte no emissor e outra na base, sendo que no final é obtido uma estrutura auto-alinhado, com distância próximo de zero entre os terminais de acesso do emissor e base. O processo auto-alinhado é importante para reduzir a corrente de recombinação superficial, diminuir a resistência de base e diminuir também

a influência da capacitância extrínseca da região de base para transistores de área pequena.

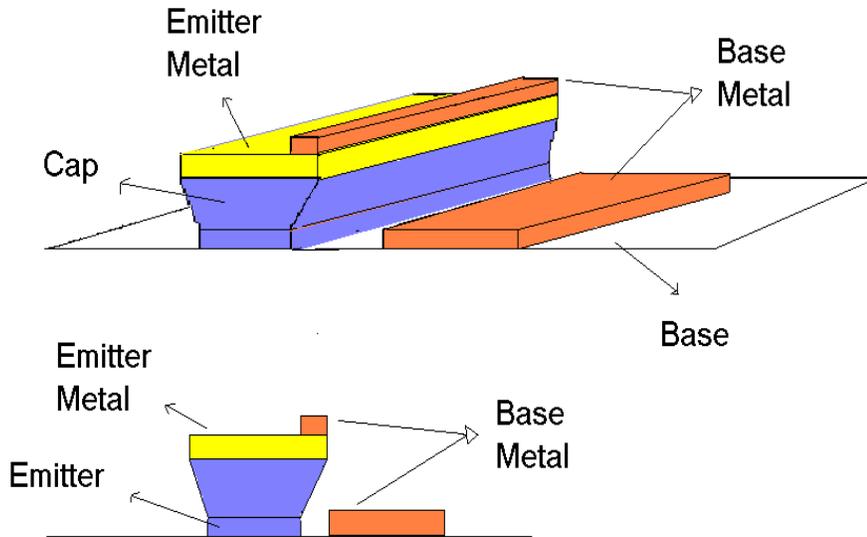


Fig. 4.14 - Estrutura auto-alinhado.

O perfil negativo na estrutura da mesa do emissor de GaAs, mostrado na Fig.4.14, é obtida com a solução utilizando-se $H_2SO_4:H_2O_2:H_2O$ na proporção 1:8:40. Essa solução proporciona o ataque químico em uma direção preferencial, seguindo-se uma orientação cristalina. Neste sentido é necessário que o posicionamento da máscara do HBT seja colocado em uma determinada direção previamente estudada. Uma regra prática que se pode usar é descrito a seguir:

- 1- Observa-se a face não polida no microscópio. Neste caso observa-se a formação de várias elipses em forma de grão alinhados verticalmente, como mostra o desenho da Fig.4.15(a).
- 2- O posicionamento dos transistores na face polida devem ficar conforme mostra a Fig.4.15(b), ou seja, quando as elipses estiverem alinhados na posição

vertical, os transistores devem ficar alinhados na posição perpendicular à direção das elipses.

3- A amostra após a realização da decapagem com a solução $H_2SO_4:H_2O_2:H_2O$ obtém-se o perfil negativo como mostra a Fig4.15(c).

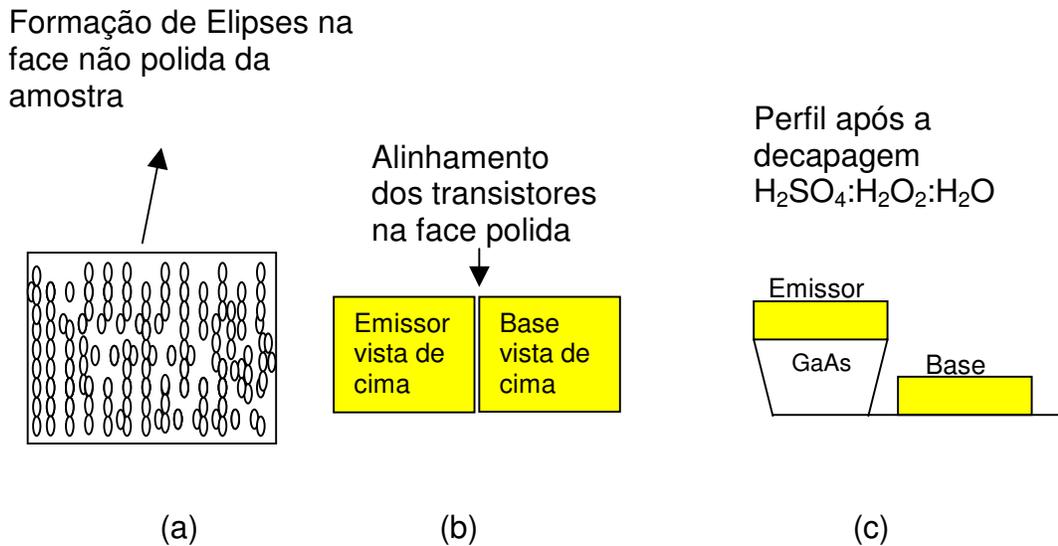


Fig. 4.15 – Processo de obtenção do perfil negativo. a) Face não polida com as elipses. b) Posicionamento dos transistores na face polida. c) Perfil final do GaAs após a decapagem.

4.4.3 – Decapagem de AlGaAs

A decapagem de AlGaAs do HBT de AlGaAs/GaAs foi realizada $NH_4OH:H_2O_2:H_2O$. Essa solução foi baseada nas experiências do laboratório do RTI (Research Triangle Institute). A utilização dessa solução demonstraram bons resultados naquele laboratório. E portanto na fabricação dos HBTs foi utilizado a mesma solução. No entanto para que a taxa de ataque fosse baixa foi utilizada na proporção 2:1:800. A medida da taxa de ataque resultou no valor em torno de $500\text{\AA}/\text{min}$. A quantidade de água na mistura é bastante alta e para facilitar a sua

preparação foram preparadas soluções paralelas (A e B) para obtenção da solução final. As proporções e as formas das misturas foram as seguintes:

1. Solução A: $54\text{H}_2\text{O} + 6\text{H}_2\text{O}_2 + 12\text{NH}_4\text{OH}$
2. Solução B: $192\text{H}_2\text{O} + 6\text{A}$
3. $1\text{H}_2\text{O} + 1\text{B}$
4. Aguardar 30min.

4.4.4 – Decapagem de InGaP

Na literatura⁴ encontram-se estudos sobre decapagens de InGaP utilizando-se soluções baseadas na mistura de $\text{H}_3\text{PO}_4/\text{HCl}/\text{H}_2\text{O}$. A Fig. 4.16 mostra um gráfico das taxas de ataque conforme as variações das proporções de $\text{H}_3\text{PO}_4/\text{HCl}/\text{H}_2\text{O}$. Pode-se observar que à medida que a concentração de HCl é aumentada a taxa de ataque também aumenta. A maior taxa de ataque é obtida quando utiliza-se o HCl e H_3PO_4 . Porém, o principal elemento que realiza a decapagem é o ácido clorídrico. Pode observar na Fig. 4.16 que é possível remover o InGaP somente com o ácido clorídrico. Foi realizado uma variedade de testes para decapagem de InGaP baseando-se nos dados da Fig. 4.16. Nestes testes utilizou-se camadas de InGaP crescidas no LPD. Nos testes de misturas de HCl com H_3PO_4 e ou H_2O , na maioria dos casos as taxas de ataques foram semelhantes aos obtidos na Fig. 4.16, porém o aspecto final da sua superfície não foi boa, apresentando rugosidades. Visto no microscópio ótico, mostrou-se uma coloração escurecida, provavelmente provocado pelas altas rugosidades. O melhor resultado foi com o HCl sem as misturas. O HCl que se tem no LPD já vem previamente diluída pelo fabricante, ou seja é de 32%HCl e a taxa de ataque utilizando-se somente essa solução na remoção do InGaP foi de aproximadamente 2500Å/min. Como o ataque é extremamente seletivo, esta alta taxa não constitui um problema.

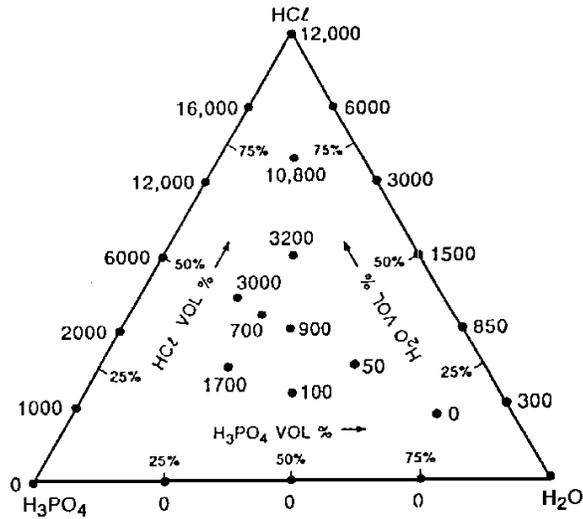


Fig. 4.16 – Taxa de ataque de InGaP (Å/min) à 25°C da solução: H₃PO₄/HCl/H₂O. Ref.⁴

4.5 Estudo de Contato ôhmico para HBT de AlGaAs/GaAs e InGaP/GaAs

Para que os HBTs funcionem em altas frequências é de fundamental importância o desenvolvimento de bons contatos ôhmicos. Os acessos ao dispositivo devem ser realizados de forma que se tenham baixas resistividades de contato. No caso do contato de base, essa baixa resistividade se torna mais importante ainda. Pois o seu valor influencia na sua frequência máxima de operação, ou seja resistência de base deve ter um baixo valor para obter uma elevada frequência de operação. Durante este trabalho foi realizado uma série de experimentos para obter uma baixa resistividade de contato tanto para a camada do tipo p+GaAs (contato base) como também para a camada n+GaAs (contato de emissor e de coletor). A seguir serão descritos os principais resultados obtidos em relação às condições de metalização e de tratamentos térmicos, os quais foram utilizados na fabricação dos HBTs de AlGaAs/GaAs e de InGaP/GaAs.

4.5.1 Método de extração de resistividade de contato

Afim de estabelecer as etapas de processos para obtenção de contatos ôhmicos foi projetado um conjunto de máscaras litográficas que permitem a avaliação da resistividade de contato pelo método do TLM (*Transmission Line Method*).

No método do TLM⁵ é necessário determinar o comprimento de transferência LT , definido como a distância abaixo do contato em que a corrente se torna $1/e$ da corrente original (e é o número de *Euler*). Esta diminuição da corrente ao longo da projeção normal do contato acontece devido ao espalhamento que a mesma sofre dentro do semicondutor. Conhecendo-se e a resistência de folha do semicondutor abaixo do contato, pode-se determinar a resistividade de contato através da equação:

$$LT = \sqrt{\frac{\rho c}{R_s}} \quad (4.1)$$

Usualmente esta medida é realizada em estruturas conforme mostrado na Fig. 4.17. Nesta estrutura faz-se com que uma corrente lo passe entre dois pares consecutivos de *pads* e mede-se a queda de tensão ΔV . O d é a distância entre os *pads*. Sendo que d varia entre um *pad* e outro da ordem de alguns microns. A passagem da corrente e a medida da tensão é realizada através de pontas distintas de tal forma que a queda de tensão introduzida pela resistência de contato entre a ponta e a superfície metálica não interfira na medida da tensão. Como resultado deste procedimento de medida, obtém-se um gráfico de ΔV vs. d , que será linear se o contato for ôhmico. A inclinação da reta resultante é proporcional à resistência de folha do semicondutor (R_s) e o intercepto da mesma com o eixo das abscissas corresponde a $2LT$ s. O inconveniente deste procedimento é a necessidade de duas etapas litográficas, uma vez que para evitar o espalhamento lateral da corrente injetada é necessário que todo o TLM esteja sobre uma mesa, fabricada por uma etapa litográfica seguida de corrosão da camada de GaAs em torno do TLM.

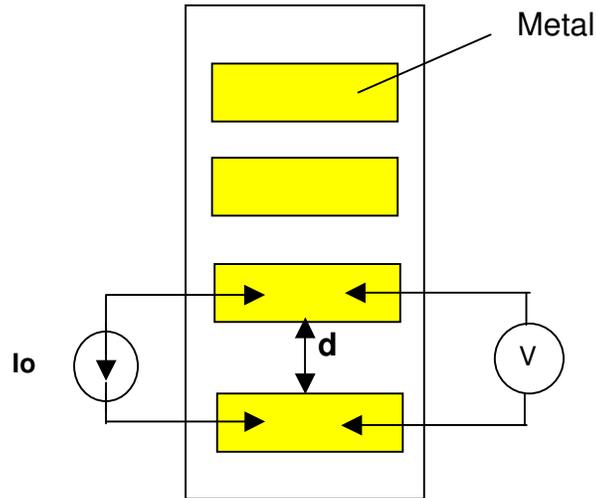


Fig. 4.17- mostra a forma como é realizada a medida de tensão e corrente no TLM, em estrutura com diferentes valores de d .

Para realizar as medidas com apenas uma etapa de litografia, utilizou-se estruturas circulares, conforme mostrado na Fig. 4.18, que corresponde ao desenho da máscara utilizada. Neste texto, convencionou-se diferenciar estas duas estruturas TLM, denominando-as TLM com estrutura retangular (TLM1) e com estrutura circular TLM2.

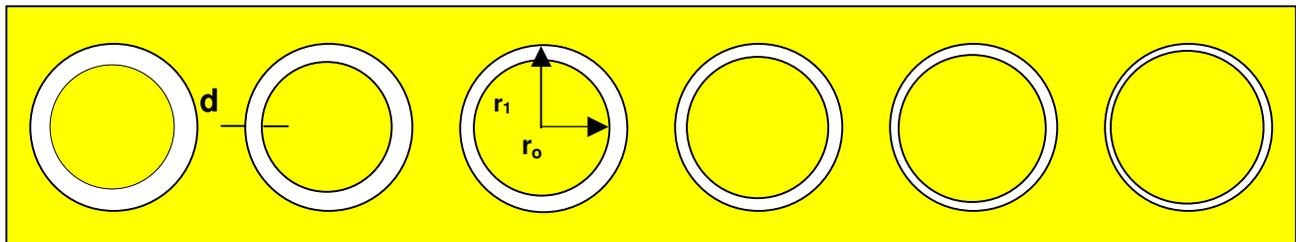


Fig. 4.18 - Detalhe da máscara litográfica utilizada para medir a resistividade de contato das metalizações. Raio externo: $r_1=120\mu\text{m}$. Espaçamentos: $d= 20,16,12,8,4$ e $2\mu\text{m}$.

No método TLM com mesa (TLM1), a variação de ΔV , é dada pela equação 4.2. As medidas obtidas devem ser ajustadas por meio de regressão linear.

$$\Delta V_{TLM1} = I_o R_s \left(\frac{d}{Z} + \frac{2LT}{Z} \right) \quad (4.2)$$

No entanto, no método com estruturas circulares, a variação de ΔV expressa é por:

$$\Delta VTLM 2 = \frac{IoRs}{2\pi} \left[\ln\left(\frac{r1}{r1-d}\right) + LT\left(\frac{1}{r1} + \frac{1}{r1-d}\right) \right] \quad (4.3)$$

e conseqüentemente a aproximação das medidas por regressão linear leva a um desvio no resultado final. Um melhor resultado é obtido quando a extrapolação para a determinação de LT (cruzamento da curva com o eixo das abscissas) é realizada por regressão não-linear dos dados medidos de ΔV versus d através da equação (4.4). Pode-se notar que quando o valor de d tende a zero a equação 4.3 e a 4.4 ficam:

$$\Delta VTLM 1 = \frac{2LTIoRs}{Z} \quad \text{e} \quad \Delta VTLM 2 = \frac{2LTIoRs}{2\pi r1} \quad (4.4)$$

isto é, para um espaçamento d suficientemente pequeno, ambos os métodos torna-se equivalente, sendo o perímetro da circunferência em TLM2 igual para a largura de mesas em TLM1 ou seja ($2\pi r1 = Z$).

4.5.2 Determinação da Resistividade de Contato

A resistividade de contato (ρ_c).é determinado na seguinte ordem:

- a)limpeza das pontas;
- b)medidas das tensões entre os espaçamentos dos TLMs e
- c)Cálculo do LT e ρ_c por computador.

Antes de iniciar o processo de medidas, foi realizada uma etapa de limpeza das pontas com HCl , HF e H₂O. Em seguida foram realizadas as medidas das quedas de tensão ΔV para cada espaçamento com o analisador de parâmetros de semiconductor HP4145B. As medidas foram realizadas conforme foi mostrada na Fig. 4.17. Para facilitar o cálculo da resistividade de contato foi desenvolvido um programa de computador que foi denominado de CR. Quando o programa é executado, é calculada

a média aritmética entre as medidas para cada espaçamento. Os dados dos valores de tensão medidos dos TLMs são inseridos no programa, sendo que o valor de L_T é determinado por extrapolação por regressão linear com a equação (4.3) para cada bloco de medidas e o valor de ρ_c é calculado a partir da equação 4.1.

4.5.3 Procedimentos Experimentais para Estudo de Contatos Ôhmicos

Para o estudo de contatos ôhmicos procurou-se utilizar materiais n+ e p+ com características mais próximas daquelas presentes nas camadas para HBTs. Na estrutura do HBT do tipo AlGaAs/GaAs e de InGaP/GaAs o valor da dopagem da camada de base é bastante dopada e portanto a resistividade de contato desta região é reduzida mesmo sem *alloy*, porém é aconselhável a realização de um tratamento térmico para que ocorra o *sintering* (reação sólido/sólido) do contato.

Para o emissor e para o coletor, que são camadas com baixa concentração de dopantes, é necessária a inserção de camadas adicionais com alta dopagem entre a camada de emissor (ou coletor) e o respectivo material de contato. Para o caso do emissor utiliza-se como camada de contato denominado de capa de n+ GaAs ou uma camada de n+ InGaAs. Para o coletor é utilizado um subcoletor de n+ GaAs.

A experiência de contatos ôhmicos para camada do tipo n+GaAs foi obtida com difusão de enxofre e a outra através da implantação de silício e para camada do tipo p+GaAs foi obtida com a difusão de Zinco. Antes de cada medida, nas pontas de tungstênio foi dado um banho na solução de HCl e HF (1:1).

4.5.4 Amostra difundido com enxofre (n+GaAs)

A amostra n+GaAs foi preparada através da difusão de enxofre no forno RTA (*Rapid Thermal Annealing*). Foi utilizada o Ga₂S₃ como fonte de dopante. O ciclo térmico da difusão foi de 400°C/30" e seguida de 840°C durante 90". Através da medida Hall foi constada que a dopagem era de $7.5 \times 10^{17} \text{cm}^{-3}$. A resistividade de folha foi medida por método de quatro pontas cujo valor era de 300Ω/. A metalização foi

realizada no E-beam da AsGa Microeletrônica em Paulínia. Os metais utilizados e as suas espessuras estão mostrados na tabela a seguir.

Tab. 4.2 - Mostra as sequências de metalizações com as respectivas espessuras.

Amostra	metalização (n+ GaAs, Dif. de S)	Espessuras (Å)
1	Ni/GeAu/Ni/Au	50/500/140/1500
2	GeAu/Ni/Au	500/140/1500
3	Ni/Ge/Au/Ni/Au	50/500/1000/500/1000

O elemento binário Ge/Au é uma mistura eutética na proporção 12%Ge com 88% de Au e os demais elementos são metais puros sem nenhuma mistura. Foram preparadas três amostras. Na primeira amostra foi utilizada essa mistura eutética e com o níquel na primeira metalização o níquel promove uma boa aderência dos metais com o semicondutor, No segundo foi metalizado sem esse níquel e na terceira amostra metalizou-se como níquel na primeira metalização e em vez de utilizar a liga eutética foi depositado o germânio e o ouro independentemente. O *alloy* foi realizado com pré-aquecimento de 250°C/30" e aquecimento com temperatura variável de 420°C à 460°C com tempo de 30". A amostra foi tratada em ambiente de N₂ ultra puro. O contato de resistividade foi medida através do TLM2 (estrutura circular) e o resultado está mostrado Fig. 4.19. Pode-se notar que a resistividade de contato foi mais baixo com o sistema de multicamada: Ni/Ge/Au/Ni/Au que foi em torno de $3 \times 10^{-5} \Omega \cdot \text{cm}^2$ e a temperatura de tratamento térmico foi abaixo de 450°C. Os valores da resistividade de contato entre as amostras 1 e 2 não foram muito diferentes, porém o uso do níquel torna-se importante quando se realiza o processo de decapagem, isto é, o próprio metal é utilizado como máscara, que exige uma boa aderência do metal ao semicondutor.

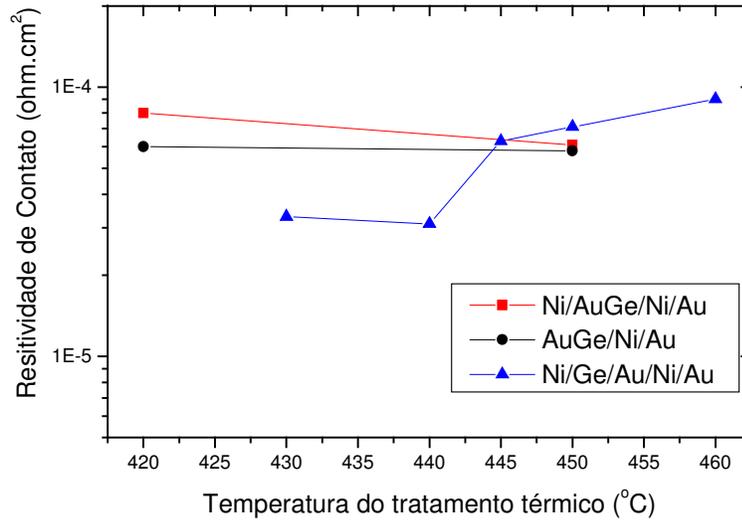


Fig. 4.19- Resistividade de contato versus temperatura de *Alloy*. Tempo *alloy*=30".

4.5.5 Amostras Implantadas com $^{29}\text{Si}^+$

As amostras foram implantadas com as doses e energias mostradas na Tab.4.2. A temperatura e o tempo de recozimento foram de 420⁰C/20" e 850⁰C/10". A Fig. 4.20 mostra os resultados de simulação TRIM para a implantação de $^{29}\text{Si}^+$ em GaAs (os resultados da simulação foram aproximados por gaussianas). Pode-se observar que a dupla implantação fornece uma maior concentração de dopantes na região próxima à superfície. O recozimento posterior redistribuiu um pouco os dopantes e promove a remoção de danos cristalinos. Esse comportamento garante uma melhor proximidade com a dopagem da camada utilizada nos HBTs, onde a dopagem realizada durante a epitaxia resulta em perfil de dopagem plano.

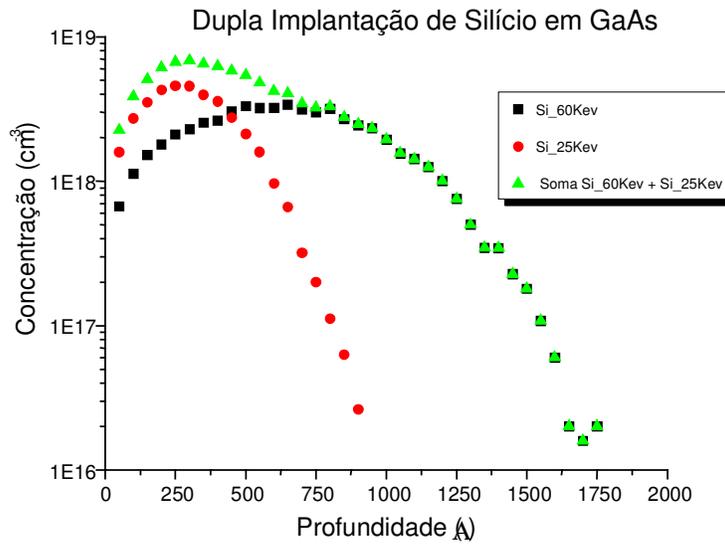


Fig. 4.20- Simulação dupla implantação ²⁹Si⁺ em GaAs a 25keV+60 keV.

Tab. 4.3- Mostra as doses e as energias utilizadas para a implantação das amostras implantadas com silício.

Amostra	Dose (cm ⁻²)	Energia (keV)	Rs (Ω/□)
A	3.0x10 ¹³	60	500
B	4.5x10 ¹³	60	400
C	6.0x10 ¹³	60	250
D	3.0x10 ¹³ + 2.0x10 ¹³	60 +25	200

Para estudar o efeito das doses e energias no contato de resistividade, uma série de experiências foram realizadas metalizando-se as amostras A, B, C, e D, com o sistema Ni/Ge/Au/Ni/Au com espessuras de 50/500/1000/500/1000Å. Esta metalização foi efetuada com o *Electron-Beam* da Telebrás. Os *alloys* foram realizados no forno RTA, à temperaturas entre 440°C e 480°C por 30" em atmosfera de N₂. Antes de cada ciclo de *alloy*, foi realizado um pré aquecimento à 250°C por 10". A Fig.4.19 mostra o resultado desta experiência.

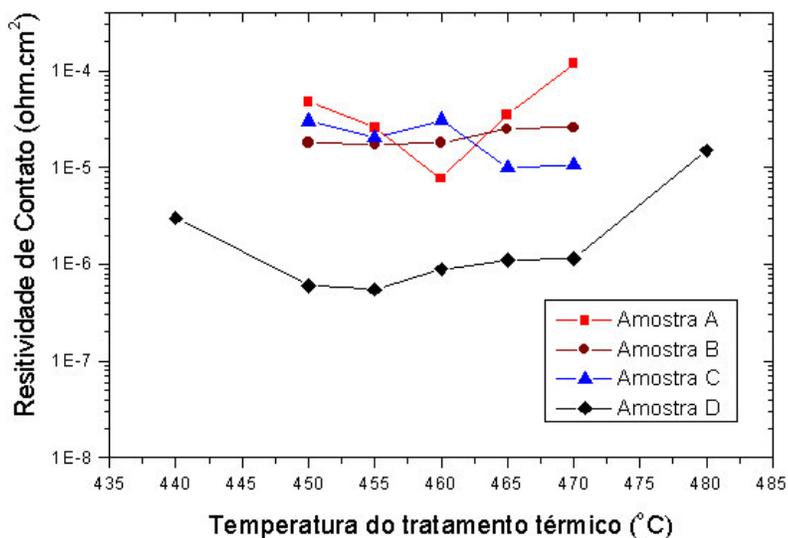


Fig. 4.21 - Resistividade de contato para contato n+ na amostra implantada com $^{29}\text{Si}^+$ versus temperatura de *alloy* no RTA. Tempo de *alloy* 30".

As resistividades foram medidas por TLM circular com ajuste por regressão linear utilizando-se o programa CR. Foram tomados várias medidas em pontos diferentes da amostra afim de minimizar o erro. Os melhores resultados foram para temperaturas de *alloy* em torno de 455°C, onde obteve-se resistividades de contato de $5.5 \times 10^{-7} \Omega \cdot \text{cm}^2$ na amostra com dupla implantação.

Para verificar a influência do tempo de *alloy*, a amostra D, metalizadas com o sistema Ni/Ge/Au/Ni/Au, foram recozidas por 5" e 15". A Fig 4.20 mostra o resultado obtido. Pode-se observar que o *alloy* realizado com tempos de 5" e 15" obtiveram resistividades de contato bastante próximo. E o melhor resultado foi com *alloy* efetuado com tempo de 30". Os valores de contatos de resistividade do n+GaAs obtidos nestas experiências aproximam-se dos resultados encontrados na literatura⁶.

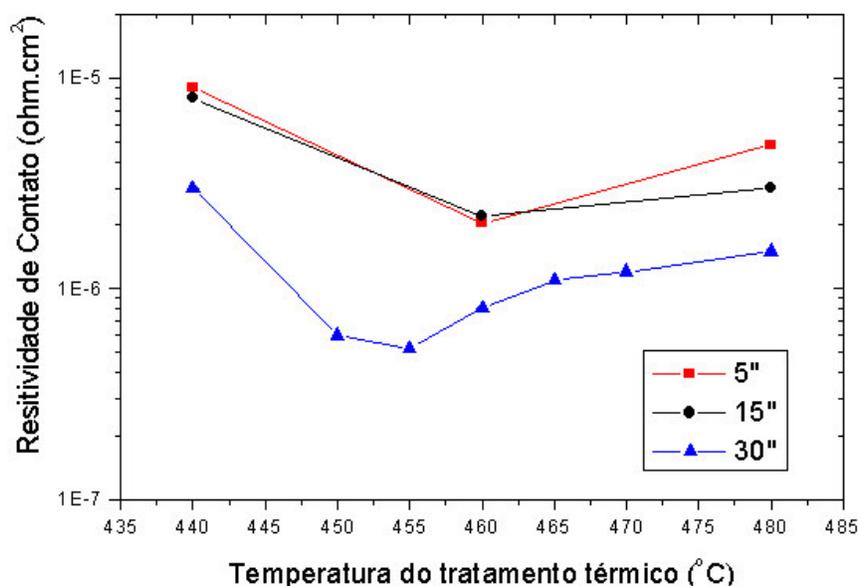


Fig. 4.22 - Contato de resistividade no sistema Ni/Ge/Au/Ni/Au versus diferentes tempos de *alloy* (5'', 15'' e 30''). Foi utilizada a amostra D para essa experiência.

Foi realizada uma experiência para verificar o efeito da camada inicial de níquel no sistema: Ni/Ge/Au/Ni/Au: 50/500/1000/500/1000Å. A amostra D (dupla implantação) foi metalizada também na Telebrás O alloy foi realizado no RTA com a temperatura variado-se de 440°C a 470°C e o tempo de alloy foi de 30'' em ambiente de N₂ e pré aquecimento de 250°C/10''. A Fig.4.21 mostra que camada inicial de 50Å melhora a uniformidade da interface metal/semicondutor, reduzindo a resistividade de contato A resistividade de contato mostrada na Fig 4.21 com o sistema Ni/Ge/Au/Ni/Au apresenta um ligeiro aumento em relação ao mostrada na Fig.4.20, com tempo de 30'' de *alloy*. Isto foi devido a pressão de evaporação ter sido realizado à uma condição melhor, ou seja, com pressão mais baixa no primeiro caso (10⁻⁷mbar), o que auxilia no contato metal/semicondutor.

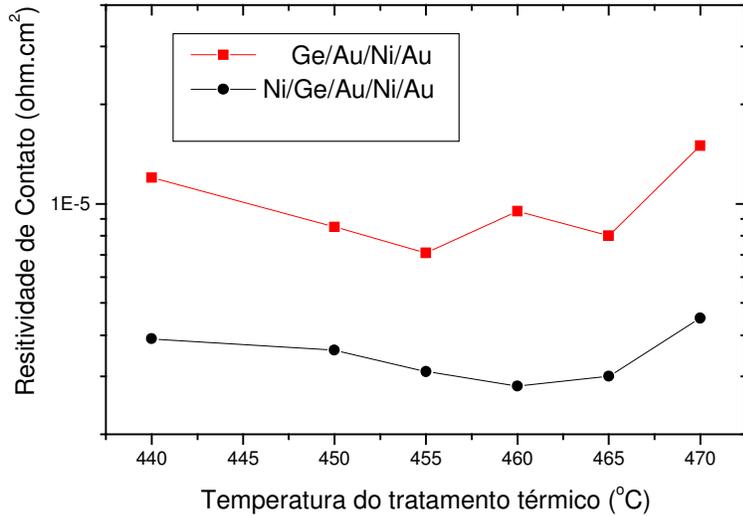


Fig. 4.23- Resistividade de contato *versus* temperatura de *alloy* realizada na amostra com dupla implantação do ²⁹Si⁺ em GaAs (amostra D). Tempo de *alloy* 30".

Antes do *alloy* normalmente a superfície é bastante lisa, porém quando se realiza o tratamento térmico altera-se a sua superfície. Um aumento de rugosidade (*ball-up*) foi observado na amostras que sofreram a temperatura de *alloy* acima de 400 °C. Esse tipo de morfologia também foi observado por Y.Saito⁷. A

Fig. 4.24 mostra a foto tirada com a utilização de SEM da seção transversal da metalização Ni/Ge/Au/Ni/Au.

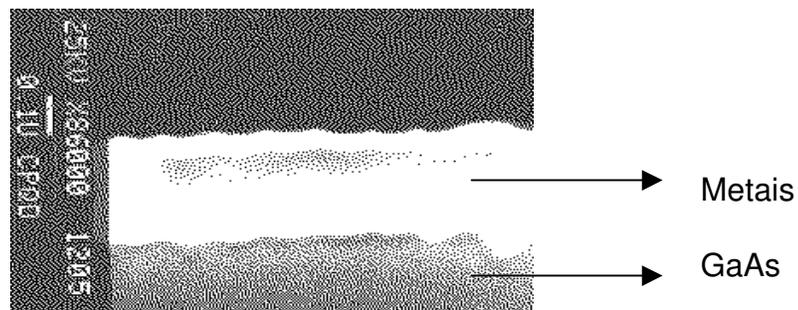


Fig. 4.24- Seção transversal da metalização Ni/Ge/Au/Ni/Au. Com 455°C/30" realizada no RTA. Aumento do microscópio 86.000x.

4.5.6 Contato Ôhmico em amostra de HBTs

Foi realizado a experiência de contato ôhmico na camada da capa (n+GaAs) do HBT de AlGaAs/GaAs, cuja dopagem desta é da ordem de $2 \times 10^{18} \text{cm}^{-3}$. Para tanto foi fotografada os padrões do TLMs. Em seguida foi evaporada os metais, com as seguintes espessuras: Ni=50Å, Ge=500Å, Au=1000Å, Ni=300Å, Au=1000Å. A espessura final dos metais depositados foi de 2865Å. A metalização foi realizada na evaporadora E-beam, instalada no LPD . Em seguida foi realizado o processo de *lift-off*. E depois construída a mesa do TLM através da decapagem úmida com $3\text{H}_3\text{PO}_4:1\text{H}_2\text{O}_2:50\text{H}_2$. O processo de *alloy* foi realizada com o forno convencional com a temperatura de 400 °C a 520°C com intervalo de 20°C e com tempo fixo de 3,5 minutos para todas as amostras.

A Fig.4.25 mostra os resultados das medidas de resistência específica de contato *versus* temperatura de *alloy*

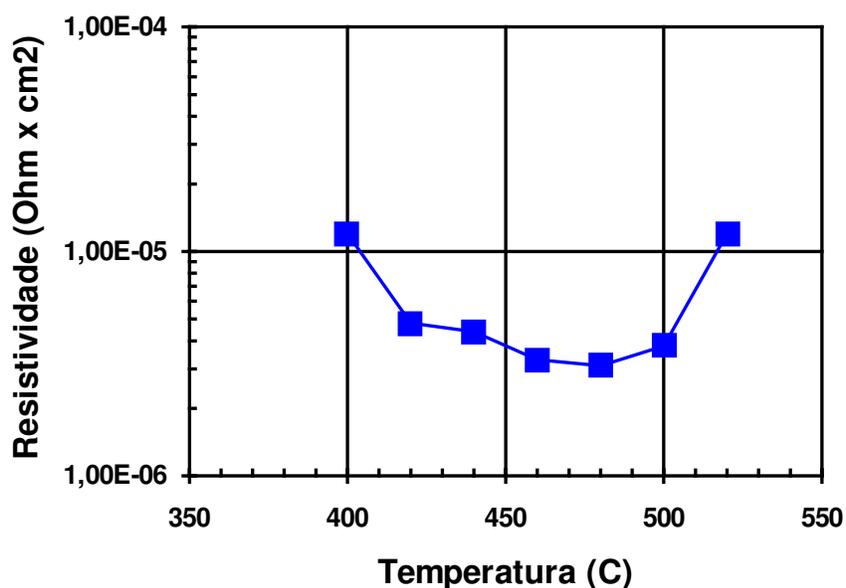


Fig. 4.25 - Resistência específica de contato *versus* temperatura de *alloy*.

Pode-se observar que os menores valores de resistividade ficaram em torno de 460°C e com valor da ordem de $3 \times 10^{-6} \Omega \text{cm}^2$. A partir desses resultados na fabricação dos HBTs, na maioria dos casos, foram utilizadas temperatura fixa de 460°C, com

tempo de 3.5 minutos. O valor da resistividade de contato obtida está dentro da faixa obtida em outros laboratórios para contatos ôhmicos em n⁺GaAs⁶.

4.5.7 Comentários sobre contatos ôhmicos em n+GaAs

As experiências de contatos ôhmicos em n+GaAs mostrou que não ocorre muita diferença no valor da resistividade de contato quando se usa ou não a primeira metalização do níquel no sistema Ge/Au/(12%/88%)/Ni/Au. No entanto essa camada deve influenciar na aderência do metal no semiconductor. O valor mais baixo de resistividade de contato foi com o sistema Ni/Ge/Au/Ni/Au, ou seja o sistema de multicamada apresentou melhor resultado que com o uso de mistura de Ge/Au e a temperatura de *alloy* deve ser realizado na temperatura em torno de 450°C. Nas amostras n+GaAs implantadas com Si, mostrou-se que com a dupla implantação consegue-se um melhor contato ôhmico ($5.5 \times 10^{-7} \Omega \cdot \text{cm}^2$) que com a implantação simples. Esse resultado é atribuído à alta dopagem na superfície. Um aumento de rugosidade na superfície do metal pôde ser observado quando a amostra implantado com Si for aquecida acima de 420°C. Isso pode estar relacionado com a alteração estequiométrica da superfície. O método de TLM com padrão circular simplifica o trabalho de preparação da amostra. Na amostra com o a medida de resistividade de contato no HBT foi realizado pelo método de TLM (estrutura retangular) e no forno convencional. Os menores valores obtidos foram em torno de 460°C e com valor da ordem de $3 \times 10^{-6} \Omega \text{cm}^2$ e tempo de 3.5 minutos.

4.5.8 Amostra p+ GaAs difundidas com Zinco

As amostras p+GaAs foram preparadas através da difusão de zinco. O método para realizar a dopagem foi através do SOG (*Spin On Glass*). Neste método espalha-se a solução SOG com o dopante em forma líquida sobre a amostra e depois de esparramar com um *spinner* realiza-se o tratamento térmico. Faz-se um pré-aquecimento a 400°C/10" e depois um aquecimento a uma temperatura de 850°C, no

forno RTA com o tempo de 30" e em atmosfera de N₂. A concentração de dopantes medido no *C-V profiler* foi de $8 \times 10^{19} \text{ cm}^{-3}$. A resistividade de folha foi de $146 \Omega/\square$.

Após a preparação da amostra p+GaAs foi realizado a fotogração para a metalização desta camada. A metalização foi realizado também no E-beam da AsGa Microeletrônica. A seqüência de metais utilizados, as suas espessuras e os respectivos resultados de medidas de contato de resistividade está resumido na tabela Tab. 4.4. O *alloy* foi realizado no RTA com a temperatura fixa de 380°C ou 370°C e o tempo de alloy foi de 30" em ambiente de N₂ e pré aquecimento de 250°C/10". O método de medida da resistividade de contato foi com o TLM circular.

Tab. 4.4 Metais, espessuras e os resultado obtidos da metalização p+GaAs

Amostra	Metal e Espessuras (Å)	Melhores resultados Resistividade ($\Omega \cdot \text{cm}^2$) Temperatura Alloy(°C)
E	Ni/Ti/Pt/Au 50/500/500/1000	7.1×10^{-6} (380 °C)
F	Ni/Ti/Pt/Au 50/80/200/1000	6.5×10^{-6} (380 °C)
G	Ti/Pt/Au 500/500/1000	6.0×10^{-6} (370 °C)
H	Ti/Pt/Au 80/200/1000	2.5×10^{-6} (sem alloy)

Na amostra E foi depositado o níquel no sistema Ti/Pt/Au para verificar se ocorre uma redução no valor da resistividade de contato. Porém foi constado que sem o níquel e com uma temperatura de 370°C consegue-se uma resistividade um pouco mais baixa que o sistema Ni/Ti/Pt/Au (amostras E e G). Foi realizado uma variação na espessura do Ti e da Pt de 500/500 (amostra E) para 80/200 (amostra F), neste caso houve apenas um leve redução na resistividade de contato de $7.1 \times 10^{-6} (\Omega \cdot \text{cm}^2)$ para $6.5 \times 10^{-6} (\Omega \cdot \text{cm}^2)$. Finalmente na amostra H foi depositado Ti/Pt com espessura mais fina 80/200 que a amostra G e não foi realizado o tratamento térmico e a resistividade de

contato foi de $2.5 \times 10^{-6} \Omega \cdot \text{cm}^2$. O valor obtido foi o mais baixo, demonstrando que o tratamento térmico não é necessário. No entanto como o processo de tratamento térmico é realizado após a metalização do subcoletor, a base também irá sofrer o mesmo aquecimento. Para poder visualizar melhor os resultados com os respectivos metais, temperatura de *alloy* e resultados de resistividades foi construído um gráfico que está mostrado na Fig. 4.26. Através deste gráfico observa-se que a menor resistividade de contato foi na amostra H, sem *alloy*.

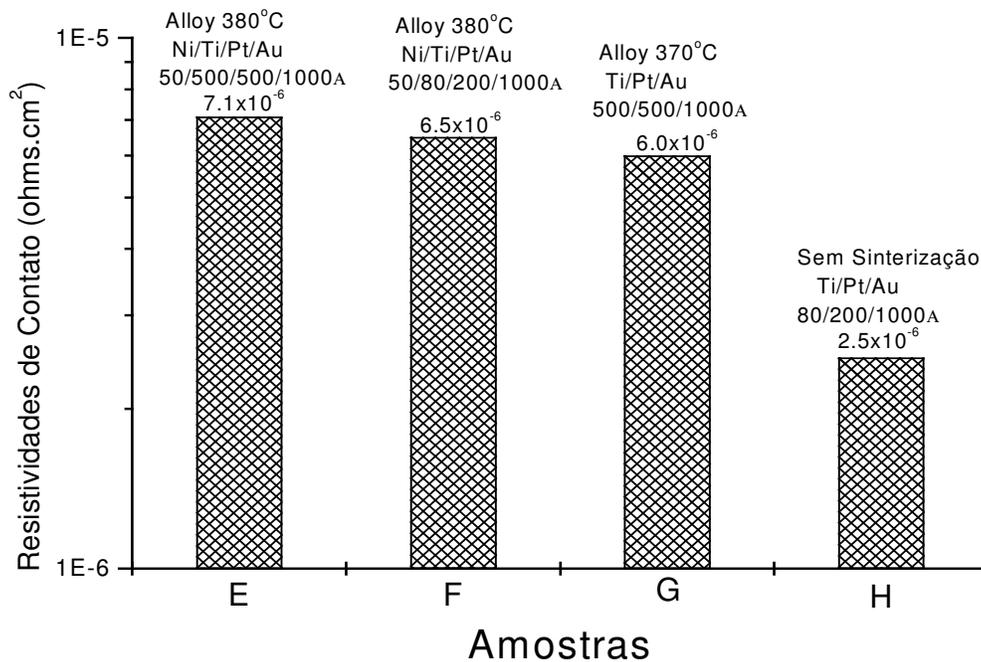


Fig. 4.26 – Gráfico da resistividade de contato, temperatura de *alloy* e diferentes metais.

4.6- Abertura de vias para interconexão

Na fabricação de transistores de áreas reduzidas, ou seja, com dimensões com áreas de acesso (emissor, base, coletor) da ordem de alguns microns é necessário que tenham os PADS. Através destes PADS pode-se realizar medidas desses dispositivos.

Neste caso há necessidade que se faça uma interligação metálica entre o dispositivo e os PADs. Além disto na fabricação de CIs é necessário que se faça as interligações ou interconexões entre os dispositivos e também entre os elementos passivos (resistores, capacitores e indutores). Neste processo de interconexão é utilizado o material isolante que pode ser o polyimide ou o BCB. Portanto o material isolante permitirá que o metal de interconexão não cause ligações indesejadas entre os eletrodos de acesso a transistores ou entre os componentes do CIs. Além disto, devido a estrutura piramidal do HBT é necessário que se realize o processo de planarização para interconexão. Por exemplo a região de contato do coletor (subcoletor) fica relativamente distante do emissor (capa), próximo a um micron. Neste caso a interconexão é dificultada por essa diferença de altura, no entanto, isto é corrigido também com o material isolante. Portanto o material isolante, além de ter o papel de isolante propriamente dito, é também utilizado para o processo de planarização. Após a planarização faz-se a abertura de vias para poder acessar os eletrodos.

No processo de abertura de vias é necessário que a parede do isolante tenha uma inclinação desejável, ou seja que permita que o metal de interconexão seja depositado na via de tal forma que não seja interrompida. A Fig. 4.27 mostra como é medida o ângulo de inclinação do filme de fotorresiste. A inclinação α é definida pegando-se o ponto de interface entre o isolante e o filme de fotorresiste até a região onde o resiste começa a se curvar. É desejável que o valor de α do fotorresiste tenha uma valor bem menor que 90° . Pelo processo de decapagem consegue-se obter a mesma inclinação no material isolante. Desta forma, o metal de interconexão será depositado com uma boa cobertura de degrau. O processo de obtenção deste perfil no material isolante é feito da seguinte forma: coloca-se o material fotorresistivo sobre o isolante e faz-se a fotogração. Uma vez aberta as janelas no resiste, faz-se o endurecimento (*post-bake*) no mesmo. É neste tratamento térmico que se obtém a inclinação no resiste. Dependendo do tempo e da temperatura de tratamento do fotorresiste a inclinação do mesmo poderá ser mais ou menos acentuada.

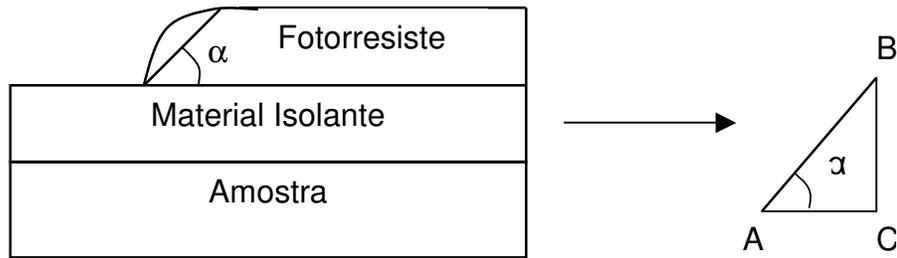


Fig. 4.27– Mostra o ângulo de inclinação α no filme de fotorresiste.

Obtida a inclinação no filme de resiste faz-se então o processo de decapagem no isolante através do equipamento RIE (*Reactive Ion Etching*). Durante a decapagem ambas as camadas são removidas (fotorresiste e o isolante). Em consequência disso obtém-se um ângulo final no isolante que é proporcional ao ângulo inicial do fotorresiste.

4.6.1- Experiência com o Polyimide

Foi realizado uma experiência de abertura de vias utilizando-se o polyimide.

As etapas foram as seguintes:

- a) Limpeza da amostra de GaAs : Tricloroetileno, Acetona, isopropanol e água DI e secagem com jato de nitrogênio;
- b) Secagem na placa quente $120^{\circ}\text{C}/20\text{min}$;
- c) Espalhamento do polyimide com *spinner*: $7000\text{rpm}/40\text{s}$;
- d) A cura do filme de polyimide foi realizado na placa quente: início 50°C , até 300°C com passos de 25°C . A cada passos foi mantida por 30min;
- e) Após a cura espalhou-se o filme de fotorresiste (SPR 3012), rotação $4000\text{rpm}/40\text{s}$;
- f) *Pre-bake* $91^{\circ}\text{C}/2\text{min}$, na placa quente
- g) Fotogravação com exposição UV: $9\text{mW}/\text{cm}^2$, com tempo de 40s;
- h) Revelação: AZ400:H₂O : 10:35

i) *Post Bake*: 110°C/1min e 130°C/1min

Através do *post bake* obtém-se as inclinações com mais ou menos intensidade. Pode-se observar na Fig. 4.28 que à temperatura de 130°C/min consegue-se uma inclinação maior

Após o processo de fotogração foi realizado a decapagem do filme de polyimide, no RIE, com as seguintes condições: gases: SF₆+O₂, potência de 60W e pressão de 40mTorr. Neste caso foi utilizado o tratamento do fotorresiste à 110°C/1min. A experiência de decapagem foi realizada variando-se a porcentagem de SF₆ na câmara de plasma RIE e medindo-se a taxa de ataque do filme de fotorresiste e do polyimide

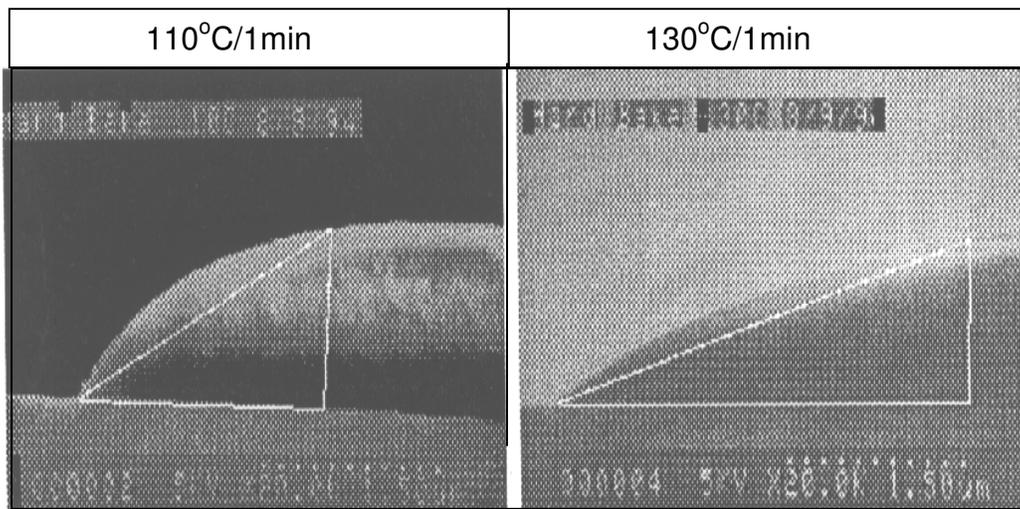


Fig. 4.28- Mostra a fotografia SEM da parede inclinada do filme de fotorresiste com duas temperaturas de tratamentos diferentes: uma à 110°C/1min e a outra 130°C/1min.

A Fig. 4.29 mostra o resultado obtido. Pode-se ver que a taxa de ataque no polyimide foi sempre maior que no fotorresiste em toda a variação da porcentagem de SF₆, demonstrando que o fotorresiste SPR3012 pode ser utilizado como máscara contra ataque por plasma.

Nesta experiência pode verificar que o pior caso ocorre para 100% de SF₆, quando a diferença da taxa de ataque entre ambos foram de 500Å/min. Mesmo assim mostra uma boa seletividade de ataque. A razão da taxa de ataque no polyimide e a taxa de ataque no fotorresiste foi em torno de 1.7. Essa característica é importante porque o fotorresiste não pode se extinguir antes atacar totalmente o filme de polyimide.

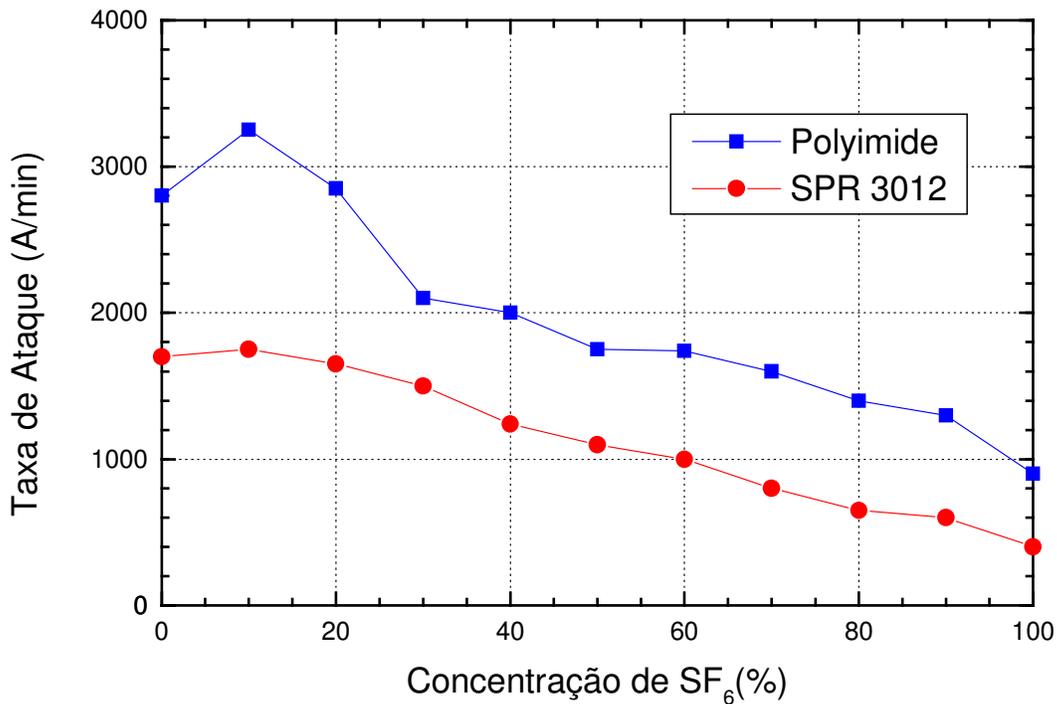


Fig. 4.29- Taxa de ataque do polyimide e do fotorresiste (SPR 3012)⁸.

Foi tirada uma foto com SEM da amostra de polyimide que foi atacada por plasma de O₂ e SF₆.é mostrada na Fig. 4.30. Foi utilizada 20% de SF₆ neste processo. Essa foto foi tirada de uma amostra somente com o filme de polyimide. O lado esquerdo (região mais estreita) corresponde a região onde estava protegida pelo filme de fotorresiste durante a decapagem. E o lado direito corresponde à região desprotegida. Na fotografia a borda que está mais brilhante corresponde ao comprimento AC. A medida BC é obtida através da medida no perfilômetro. O filme de polyimide com o

ângulo de inclinação obtida mostrou ser favorável para utilização em vias de interconexão.

Em resumo pode-se concluir que através da combinação do filme de fotorresiste (SPR3012) com parede inclinada pode ser transferida ao filme de polyimide, para isto a porcentagem de SF₆ tem uma faixa melhor entre 0 e 30%, ou 100 a 70% de oxigênio no RIE. Para se ter uma boa inclinação no filme de polyimide deve utilizar uma temperatura de 130°C no tratamento térmico do filme de fotorresiste. No entanto mesmo com a temperatura de 110°C obtém se um perfil adequado para realização do processo de interconexão.

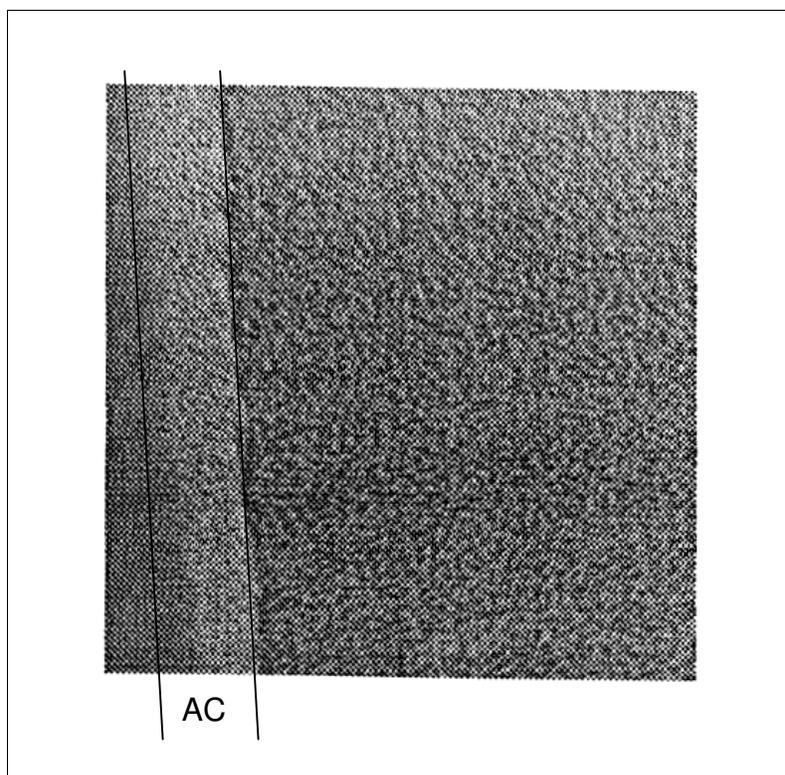


Fig. 4.30 - Fotografia do filme de polyimide tirada no SEM vista de cima. Região AC corresponde à área protegida inicialmente com fotorresiste.

4.6.2- Experiências com o BCB

O BCB é um material formado por uma cadeia orgânica com presença de silício. Ele possui uma baixa constante dielétrica, com alto grau de planarização, baixa

absorção de água, uma boa propriedade mecânica em relação ao polyimide, nitreto de silício, óxido de silício entre outros. É por essas qualidades que o BCB vem sendo utilizado como material dielétrico em sistemas de multiníveis^{9,10,11}. No HBT será utilizado, o filme de BCB, como isolante para interconexão dos transistores de áreas reduzidas.

No LPD foram realizados as experiências das taxas de ataques do material fotorresistivo (SPR 3012) e do BCB, onde os resultados mostraram muito interessantes para aplicação em circuitos baseados em GaAs e também no Si¹². O fotorresiste neste caso foi utilizado como máscara de proteção do BCB para abertura de vias.

Na experiência da taxa de ataque com o filme de fotorresiste foi utilizada o GaAs como substrato. Primeiramente a amostra foi lavada com solventes orgânicos e água deionizada e em seguida secada com jato de nitrogênio. Foi deixada por 20 minutos na placa quente à 115°C para remover possível presença de água. Depois no *spinner* foi gotejado o líquido fotorresistivo e espalhado a uma velocidade de 4000rpm durante 40segundos. A espessura do filme nestas condições é de 1.2µm de espessura. A cura do resiste foi feita na placa quente à 90°C durante 1 minuto. Em seguida foi fotogravada com padrões definidas por uma máscara. Foi aquecida a 110°C durante 1 minuto, isto resulta numa inclinação de aproximadamente 55°.

Na experiência de decapagem do BCB também foi utilizada o GaAs como substrato e foi realizados os mesmos processos de limpeza e secagem que foi realizado na amostra com fotorresiste. Inicialmente foi aplicado o BCB com conta gotas dentro do *spinner*. Em seguida foi espalhado o material dielétrico a uma rotação de 3000rpm durante 30 segundos. Depois foi levado para o forno convencional em ambiente de N₂ e deixado por 1 hora durante 250°C. Esse tratamento térmico é realizada em um ambiente inerte, pois em presença de oxigênio o filme oxida. A espessura final após a cura foi em torno de 1.1µm que está dentro da faixa prevista pelo fabricante¹³. Após esse processo realizou-se o processo de abertura de vias por decapagem via seca utilizando-se do RIE.

A experiência da taxa de ataque do SPR3012 e do BCB foram realizados numa câmara do tipo RIE (*Reactive Ion Etching*), com potência de 40W, pressão de 20mTorr e fluxo total do gás (SF₆+O₂) de 50sccm.

A Fig. 4.31 mostra o gráfico das taxas de ataque do SPR3012 e do BCB em função da mistura de gases SF₆/O₂. Pode-se observar que em ambos materiais a taxa de ataque cai em função do aumento da concentração de SF₆, porém em quase toda região a taxa de ataque do BCB é maior que no SPR3012, ou seja existe uma boa seletividade principalmente para concentrações de SF₆ entre 10% e 50%.

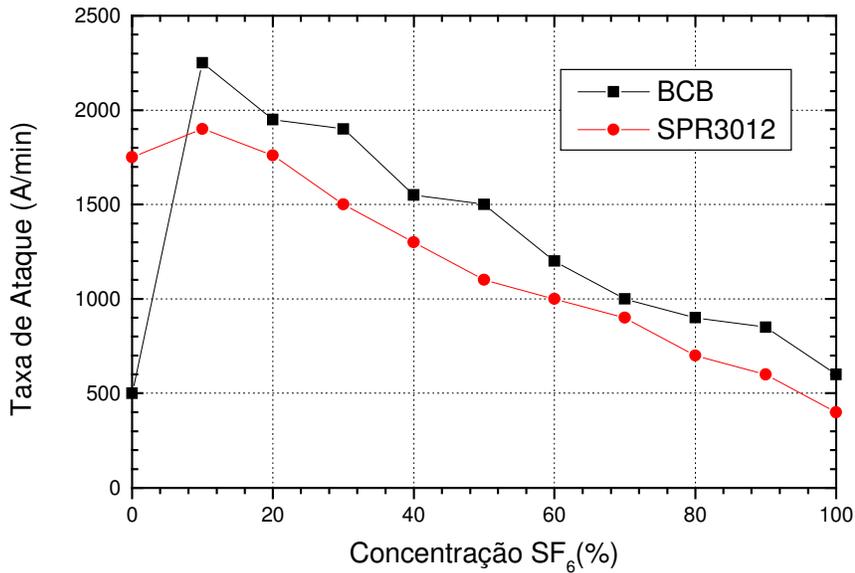


Fig. 4.31- Taxa de ataque do BCB e SPR3012 em função da variação da concentração de SF₆/O₂¹².

Através dos resultados obtidos na experiência de decapagem do fotorresiste e do BCB pode-se concluir que esses materiais podem ser utilizados na fabricação dos HBTs. No entanto deve-se calibrar o tempo de ataque para obter a abertura completa da via de acesso. Neste caso basta dividir a espessura do BCB pela taxa de ataque. Pode-se pegar como exemplo a taxa de ataque de 1500Å/min (50%SF₆). Para o BCB que tem aproximadamente 1.1µm, deve-se atacar por plasma com tempo de aproximadamente 7 minutos e meio. O tempo de ataque não deve exceder muito, caso contrário, começa a diminuir a espessura global do BCB. Porém é recomendado que deixe um pouco além do tempo calculado para que possa garantir a abertura completa

da via. Nas experiências com o BCB comprovou-se que quando resta uma fina camada deste material na via, inviabiliza totalmente o processo de interconexão.

Referências

¹ J. Monkowski, "Treatise on Clean Surface Technologies", vol.1, ch. Particulate Surface Contamination and Device Failures, pp. 123-148. Plenum Press, 1987.

² P. Briddon and R. Jones, and G. Lister, J. Phys C21 (1988) L1027.

³ W.L. Hansen , E.E. Haller, and P.N. Luke, IEEE Trans. Nucl. Sci. NS-29 (1982) 738.

⁴ S.J.Pearton, C.R.Abernathy and F. Ren, "Topics in Growth and Devices Processing of III-V Semiconductors" ISBN 981-02-1884-2, page267.

⁵G.S. Marlow, M.B. Das, "The effects of contact size and non-zero metal resistance on the determination of specific contact resistance, solid-state electronics, vol.25, n.2, vol.300, pp.267-272.

⁶ M. Shur, GaAs Devices and Circuits. Plenum Pub. Corp., NY, USA, 1986. Chapter11.

⁷ Y. Saito Materials Research Soc., vol. Symp. Proc. 300, pp. 267-272.

⁸ Antonio C. S., Augusto C. Redolfi, Ricardo. T. Yoshioka, Alexandre S. Lujan, and Jacobus.W.Swart "Analysis of Via Hole Opening by plasma Etching in Polyimide for Electrode Access" XI - Conference of the Brazilian Microelectronics Society, July 29, August 2, 1996 –Águas de Lindóia – SP

⁹ R. Heistand II et al., "Advances in MCM Fabrication with Benzocyclobutene (BCB) Dielectric", The International Journal of Microcircuits and Electronic Packaging, Vol. 15(4), pp. 183-194 (1992).

¹⁰ S. bothra, M. Kellam and P. Garrou, "Feasibility of BCB as na Interlevel Dielectric in Integrated Circuits", Technical Report TR93-09, Microelectronic Center of North Carolina, 1993.

¹¹ P.B. Chinoy and J. Tajadod, "Processing and Microwave Characterization of Multilevel Interconnects Using Benzocyclobutene Dielectric", IEEE Transaction on Components, Hybrids, and Manufacturing Technology, Vol. 16(7), pp.714-719 (1993).

¹² A.S.Lujan, A.C.S. Ramos, J.W.Swart and P.M. Enquist, "Dry Etch Characteristics of BCB for Application in a Multilevel Interconnection", 10th Congress of the Brazilian Microelectronics Society, Canela, RS –Brazil, pp. 597-605, (1995).

¹³ Cyclotene 3022TM Advanced Electronics Resin (Engineering Data), The Dow Chemical Company, Midland, Michigan, USA.

Capítulo 5	124
Fabricação de HBTs AlGaAs/GaAs	124
5.1 Introdução	124
5.2 Estruturas dos Transistores de AlGaAs/GaAs	125
5.2.1 Análise SIMS da Estrutura I (1627)	125
5.3 Transistores AlGaAs/GaAs Processados.....	126
5.4 Etapas de processos da fabricação dos HBTs de AlGaAs/GaAs	127
5.4.1 Processo de limpeza	129
5.4.2 Processos de Metalizações	129
5.4.3 Processos de decapagens	130
5.4.4 Processo de passivação	131
5.4.5 Processo de interconexão da amostra com BCB.....	133
5.5 Resultados do processo de fabricação dos transistores de AlGaAs/GaAs.....	133
5.5.1 Resultados do processo de fabricação de área grande do DN37	134
5.5.2 Resultados do processo de fabricação de área pequena do DN37	134
5.5.3 Resultados da fabricação do DN44, DN45, DN69 e DN72 de área grande.	135
5.5.4 Resultados da fabricação do DN44 e do DN45 de área pequena.....	137
5.5.5 Resultado do processo de fabricação do DN69 e DN72 de área pequena	140
5.6 Caracterização RF dos HBTs de AlGaAs/GaAs.....	144
5.6.1 Sistema de medidas	145
5.6.2 Resultados das medidas RF DN44	146
5.6.3 Resultado do DN69 Passivado e não Passivado	152
5.7 Conclusões sobre fabricação dos HBTs de AlGaAs/GaAs	154
Referências.....	156

Capítulo 5

Fabricação de HBTs AlGaAs/GaAs

5.1 Introdução

Neste capítulo serão descritos os detalhes dos processos de fabricação de HBTs de AlGaAs/GaAs e também serão mostrados os resultados importantes que foram obtidos com este tipo de transistor.

O desenvolvimento de HBTs do sistema AlGaAs/GaAs foram efetuadas a partir de amostras crescidas epitaxialmente pelo *Research Triangle Institute* (RTI) da Carolina do Norte, EUA. Detalhes deste crescimento estão descritos no capítulo 3 (processos de crescimentos das camadas de HBTs). A principal motivação para fabricar este tipo de transistor foi a de estabelecer um processo de alta confiabilidade que permitisse eliminar ou minimizar erros de processamento no seu desenvolvimento. Os processos de fabricação de transistores AlGaAs/GaAs já vem sendo desenvolvido no LPD/DSIF¹. Porém ainda foi preciso otimizar etapas de processo de fabricação e desta forma poder confeccionar os transistores de áreas reduzidas. O estabelecimento de processos de fabricação de HBTs é possível devido à utilização de camadas de AlGaAs/GaAs de boa qualidade. Isto é, quando se utiliza camadas crescidas de HBTs que apresentam boas características físicas e elétricas torna-se mais fácil identificar e resolver os problemas relacionados com as etapas de processamento na fabricação dos transistores. Neste sentido as amostras do RTI apresentam estas características necessárias para o desenvolvimento dos HBTs de AlGaAs/GaAs.

5.2 Estruturas dos Transistores de AlGaAs/GaAs

Foram utilizadas as estruturas de HBTs de AlGaAs/GaAs denominadas de "Estrutura I" e "Estrutura Potência". As características destes transistores estão descritas no capítulo 3. Serão mostradas aqui novamente as características relacionadas às espessuras e às dopagens destas estruturas. As amostras denominadas de "Estrutura I" e "Estrutura potência" estão descritas na Tab. 5.1. Na Tab. 5.2 estão relacionados os dispositivos que foram fabricados a partir destas amostras.

Tab. 5.1 - Características de espessuras e de dopagens da "estrutura I" – (1627 e 1628) e "Estrutura Potência".

Camadas	Materiais	Espes.(nm) Estr I/ Estr Pot.	Dopagens (cm⁻³) Estr I/ Estr Pot.
Capa	GaAs (Si)	250/210	$2 \times 10^{18} / 2 \times 10^{18}$
Grade	$\text{Al}_x\text{Ga}_{1-x}\text{As} (x=0-0.3)$	50/30	$2 \times 10^{18} / 2 \times 10^{18}$
Emissor	$\text{Al}_{0.3}\text{Ga}_{0.7}\text{As} (\text{Si})$	50/40	$4 \times 10^{17} / 2 \times 10^{17}$
Base	GaAs (C)	80/80	$2 \times 10^{19} / 2 \times 10^{19}$
Coletor	GaAs (Si)	500/1000	$1.5 \times 10^{16} / 2 \times 10^{16}$
Subcoletor	GaAs (Si)	500/600	$2 \times 10^{18} / 2 \times 10^{18}$

Na "Estrutura I" tem-se duas denominações diferentes: 1627 e 1628. As estruturas internas destas amostras são iguais porém foram crescidas em diferentes datas.

5.2.1 Análise SIMS da Estrutura I (1627)

Uma análise SIMS (Secondary Ion Mass Spectrometry) foi realizada na estrutura I (1627) a fim de verificar a correta composição do transistor AlGaAs/GaAs. Esta análise foi realizada no SIMS – Cameca, do LPD. Foram analisadas três radicais iônicos que são: CAs, AsSi e AlAs. A ocorrência destes elementos, na análise SIMS, indicam a

presença do carbono, silício e alumínio na amostra analisada. A Fig. 5.1 mostra a análise SIMS obtida da amostra. Pode-se observar a presença de cada um destes elemento na Estrutura I. O carbono é o dopante da base e aparece com maior intensidade nesta camada, além disto, pode-se ver que o carbono está confinado nesta região. O alumínio também mostra uma forte intensidade, porém na camada do emissor. Indicando com grande probabilidade existência da camada de AlGaAs nesta região. Em relação ao silício, não apresenta uma indicação precisa em cada camada devido ao sinal apresentar com menor intensidade, no entanto, percebe-se que na camada da capa onde a dopagem do silício é mais alta, a sua intensidade na análise SIMS também mostra mais forte, indicando que houve a dopagem mais forte.

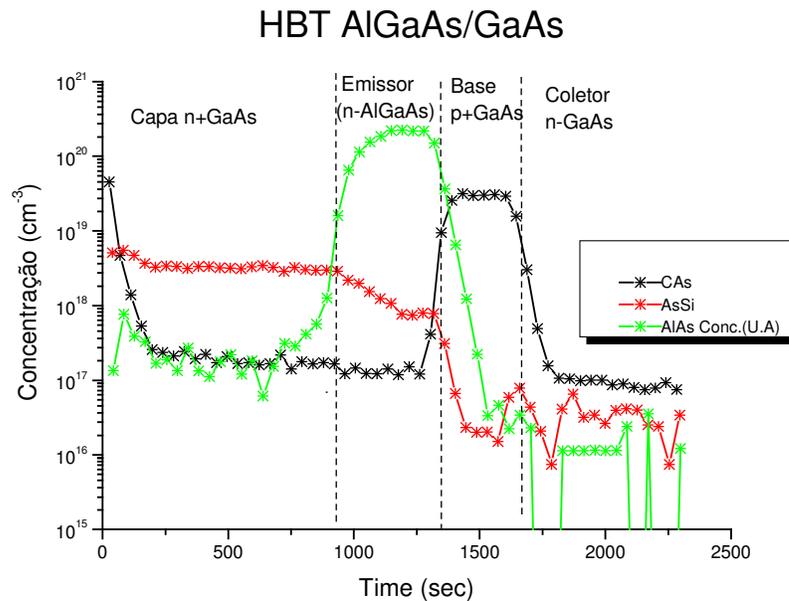


Fig. 5.1 – Análise SIMS da do HBT AlGaAs/GaAs - Estrutura I (1627).

5.3 Transistores AlGaAs/GaAs Processados

Inicialmente foram processados os HBTs de AlGaAs/GaAs com área de emissor de 120 μ m \times 120 μ m. Através de medidas elétricas destes dispositivos de área grande é possível verificar a qualidade da camada crescida. Uma vez verificada e comprovada a

boa qualidade dos transistores de área grande é dado o prosseguimento para a obtenção dos transistores de áreas menores.

Tab. 5.2 - Amostras de AlGaAs/GaAs utilizadas e os respectivos dispositivos confeccionados.

Amostras AlGaAs/GaAs	Dispositivos confeccionados	Dispositivos de áreas pequenas	Passivação
"Estrut. I" (1627)	DN37	sim	-
"Estrut. I" (1627)	DN44	sim	com nitreto
"Estrut. I" (1627)	DN45	sim	com nitreto
"Estrut. I" (1628)	DN69	sim	com/sem nitreto
"Estrut. Pot."	DN72	sim	com/sem nitreto

5.4 Etapas de processos da fabricação dos HBTs de AlGaAs/GaAs

No estabelecimento do processo de fabricação dos HBTs é necessário o domínio de cada etapa, e o sucesso de cada uma destas etapas intermediárias é de fundamental importância para a obtenção de dispositivos que apresentam características altamente desejáveis que estão relacionados com o ganho e operação em altas frequências. Estas etapas precisam ser realizadas de tal forma que minimizem os efeitos prejudiciais na superfície da lâmina. Além disto o número de irregularidades aumenta à medida que se sucedem as etapas de processos. Quanto mais se manuseia as amostras a probabilidade de inserir as partículas indesejáveis é aumentada. Além disto, um recozimento necessário em uma etapa, pode danificar uma metalização, já realizada anteriormente. Neste sentido há necessidade de um número grande de experimentos até que se estabeleça uma condição ótima. Na fabricação dos transistores de AlGaAs/GaAs muitas vezes foram utilizadas as técnicas de processos utilizados no RTI (*Research Triangle Institute*) - USA ou no TIT (*Tokyo Institute of Technology*) e foram adaptadas e outras foram totalmente desenvolvidas no LPD.

No processamento de HBTs das amostras de AlGaAs/GaAs foram utilizadas as máscaras que foram confeccionadas no CCS (Centro de Componentes Semicondutores – UNICAMP) e que foram descritos no capítulo 2. Todas as máscaras são de campo escuro (*dark field*) e portanto todas as etapas de metalizações são realizadas com processos positivos e as decapagens com processos de inversão de imagens. Inicialmente foram fabricadas os transistores de área grande ($120 \times 120 \mu\text{m}^2$) de área de emissor e posteriormente foram desenvolvidos os transistores de áreas menores de: $20 \times 16 \mu\text{m}^2$, $20 \times 6 \mu\text{m}^2$ e $16 \times 4 \mu\text{m}^2$. Para fabricação de áreas grandes foram utilizadas no total 13 etapas de processos. Os detalhes de processos estão descritos no capítulo 4. A seguir, na Tab. 5.3, estão descritas de forma resumida as etapas de processos que foram utilizadas na confecção dos transistores AlGaAs/GaAs. E na seqüência serão mostradas as condições utilizadas nestes processos.

Tab. 5.3 – Etapas de Processos do HBT de AlGaAs/GaAs.

Número Etapas	Processos realizados
01	Limpeza da amostra
02	Fotogração para metalização do emissor
03	Metalização do emissor
04	<i>Sintering</i>
05	Fotogração para mesa do emissor
06	Decapagem da mesa do emissor
07	Fotogração para metalização de base
08	Metalização da base
09	Fotogração para decapagem da mesa de base
10	Decapagem da mesa de base
11	Fotogração para metalização do coletor
12	Metalização do coletor
13	<i>Alloy</i> de contato ôhmico

A seguir serão descritas os detalhes importantes realizados no processo de fabricação dos dispositivos DN37, DN44, DN45, DN69 e DN72. Essas etapas são: limpeza, metalização, decapagens, passivação e interconexão. Os transistores do tipo AlGaAs/GaAs sofrem degradação devido ao processo de oxidação e para evitar esse efeito foi realizado também o processo de passivação. Neste caso, para realizar o estudo de passivação os dispositivos DN44, DN45, DN69 e DN72 foram passivados com nitreto de silício.

5.4.1 Processo de limpeza

Inicialmente a amostra que tem duas polegadas de diâmetro é clivada em pedaços menores com área de aproximadamente 1,5cmx1,5cm quadrado. Após esse processo de clivagem é realizado o processo de limpeza orgânica com tricloro, acetona, isopropanol e água deionizada, conforme descrito no capítulo 4.

5.4.2 Processos de Metalizações

A metalização dos transistores foram realizados por E-Beam e os metais e as respectivas espessuras estão mostrados conforme a Tab. 5.4.

Tab. 5.4 - Condições de metalizações dos amostras dos HBTs de AlGaAs/GaAs.

Camadas	Metalização no E-Beam	Espessuras Especificada (Å)	Espessura Total (Å)
Emissor	Ni/Ge/Au/Ni/Au	50/500/1000/300/1000	2850
Base	Ti/Pt/Au	500/500/1000	2000
Coletor	Ni/Ge/Au/Ni/Au36	50/500/1000/300/1000	2850

Após a metalização do emissor realiza-se um *sintering* para melhor aderência do metal no semicondutor. Como o processo de contato ôhmico é realizado somente no final é importante que os metais estejam como boa aderência até esta etapa. Além

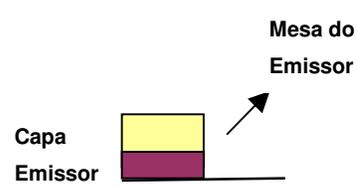
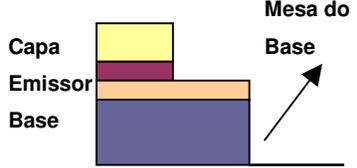
disto no caso da fabricação de transistores auto-alinhado o próprio metal é utilizado como máscara e portanto a aderência é fundamental.

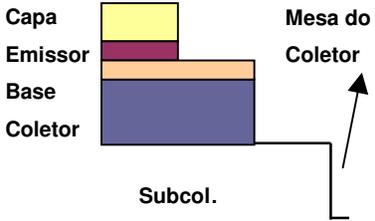
O *alloy* para obtenção de contato ôhmico é realizado após a metalização do coletor. Este tratamento térmico é realizado no forno convencional e o nitrogênio ultra puro é utilizado para o ambiente de processo. A temperatura e o tempo para o *alloy* foi fixado em 460°C durante 3,5 minutos.

5.4.3 Processos de decapagens

Os processos de decapagens são realizados para a formação de mesas de emissor, de base e também para isolamento dos dispositivos, mostradas na Tab. 5.5.

Tab. 5.5 - Decapagens realizadas nas amostras de AlGaAs/GaAs

Estrutura	Solução utilizada	Espessura a ser removida (nm) Estr.I/ Estr.Pot.	Perfil final da estrutura Após a decapagem
Mesa do emissor: remoção capa (n+GaAs) e emissor AlGaAs	Amonia NH ₄ :H ₂ O ₂ :H ₂ O 1:8:1000 ou Ácido fosfórico H ₃ PO ₄ :H ₂ O ₂ :H ₂ O 3:1:50	250/210 +100/+70	
Mesa de base remoção (p+GaAs) base (n-GaAs) coletor (n+GaAs) parte do subcoletor	Ácido fosfórico H ₃ PO ₄ :H ₂ O ₂ :H ₂ O 3:1:50	80/80 +500/+1000 +100/+100	

Mesa do coletor remoção subcoletor (n+GaAs) (SI-GaAs) parte do substrato (Isolação)	Ácido fosfórico $H_3PO_4:H_2O_2:H_2O$ 3:1:50	400/500 +300/+300	
--	--	----------------------	---

Nesta tabela estão mostradas a solução utilizada, as espessuras que deverão ser removidas e o perfil final das estruturas.

5.4.4 Processo de passivação

O HBT apresenta uma corrente de recombinação superficial significativa na região extrínseca da base entre a mesa do emissor e o contato ôhmico de base e isto se torna mais crítica quando a sua área de utilização é bastante reduzida (da ordem de alguns microns). A degradação do material GaAs apresenta característica de degradação superficial, devido a alta velocidade de recombinação superficial que é de aproximadamente 10^6cm/s^2 . Existem alguns autores que dizem que a corrente de recombinação superficial ocorre também na região lateral da mesa do emissor^{3,4}. Em ambos os casos a recombinação superficial reduz a eficiência de injeção do emissor e ganho de corrente, o que causa um efeito devastador no performance do dispositivo, especialmente para baixa densidade de corrente. Para resolver este problema algumas técnicas de passivação tem sido propostos e os resultados são variados. Os trabalhos de passivação de HBTs utilizando-se de enxofre⁵ resultaram em melhoras consideráveis, mas apresentaram instabilidades o que causa a perda dos seus efeitos após algumas horas depois da sua exposição ao ar. Tentou-se cobrir com o nitreto a superfície tratado com enxofre, porém resultou numa baixa qualidade. Para obter um resultado desejável precisaria de um tratamento térmico à 400°C ⁶, no entanto essa temperatura pode ser prejudicial aos terminais de contato do dispositivo. Técnicas mais recentes de uso de finas camadas depletadas no emissor deixado sobre a parte

superior da base tem produzido bons resultados^{7,8}, porém tecnicamente mostrou-se bastante crítico, ou seja o controle da decapagem é demasiadamente trabalhoso para obter esta camada depletada sobre a base. Diante deste cenário, no LPD foi desenvolvida uma forma de passivação com nitreto de silício sem a necessidade de tratamentos térmicos posteriores. No LPD foi desenvolvido um filme isolante de altíssima qualidade cujos resultados foram apresentados na conferência da *Material Research Society*⁹. Este filme foi então aplicado para passivação dos HBTs de AlGaAs/GaAs. Esta passivação é realizada através da deposição do filme de SiN_x por ECR-CVD (*Electron Cyclotron Resonance – Chemical Vapor Deposition*). A Fig. 5.2 mostra o esquema de uma estrutura passivada com o nitreto de silício.

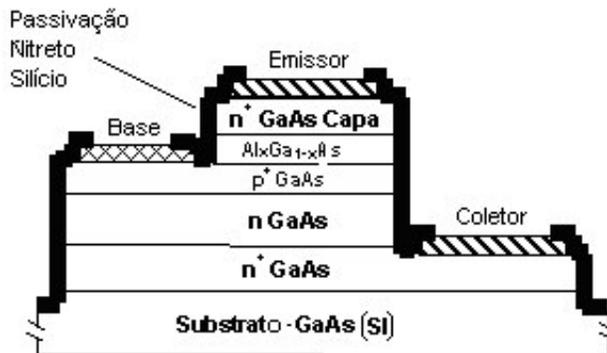


Fig. 5.2 – Passivação da amostra de HBT AlGaAs/GaAs.

Nas amostras das estrutura dos HBTs DN44, DN45, DN69 e DN72 foi realizado o processo de passivação com nitreto de silício. As condições de processo para deposição do filme foram: pressão=1mTorr; potência de ECR=250W, potência de RF=1W, fluxo de N_2 =2.5sccm, fluxo de Ar= 5sccm, fluxo de SiH_4 =125sccm e tempo de 10 minutos. A espessura foi de 450Å. Após a deposição de nitreto, foi reaberto a região de contato de base, emissor e de coletor com plasma de ECR nas seguintes condições: pressão=10mtorr, potência de ECR=1000W, potência de RF=50W e fluxo de SF_6 de 10sccm. O tempo de decapagem utilizado foi de 4 minutos. Os resultados obtidos através desta experiência de passivação no desempenho final do HBT serão mostrados mais adiante.

5.4.5 Processo de interconexão da amostra com BCB.

O processo de interconexão, utilizando-se o isolante BCB, também foi descrito no capítulo 4. Inicialmente foi espalhado o líquido de BCB sobre a amostra com *spinner* e foi realizado a cura no forno convencional durante 1 hora no ambiente de N_2 , com temperatura de 250°C . A espessura final do BCB após a cura é de $1.1\mu\text{m}^{10}$. Para abertura de vias foi usado o equipamento de plasma do tipo RIE. A Fig. 5.3 mostra a estrutura final que é obtida após a abertura de vias no BCB. As condições do processo de plasma, para abertura de vias no polímero foram as seguintes condições: fluxo de $O_2=14\text{sccm}$, fluxo de $SF_6 = 6\text{sccm}$, pressão= 40mTorr , potência de RF= 60W e tempo de ataque na maioria das amostras foi de 7 minutos. A metalização para interconexão foi realizada no E-beam com $Ti=500\text{Å}$ e $Au=2000\text{Å}$.

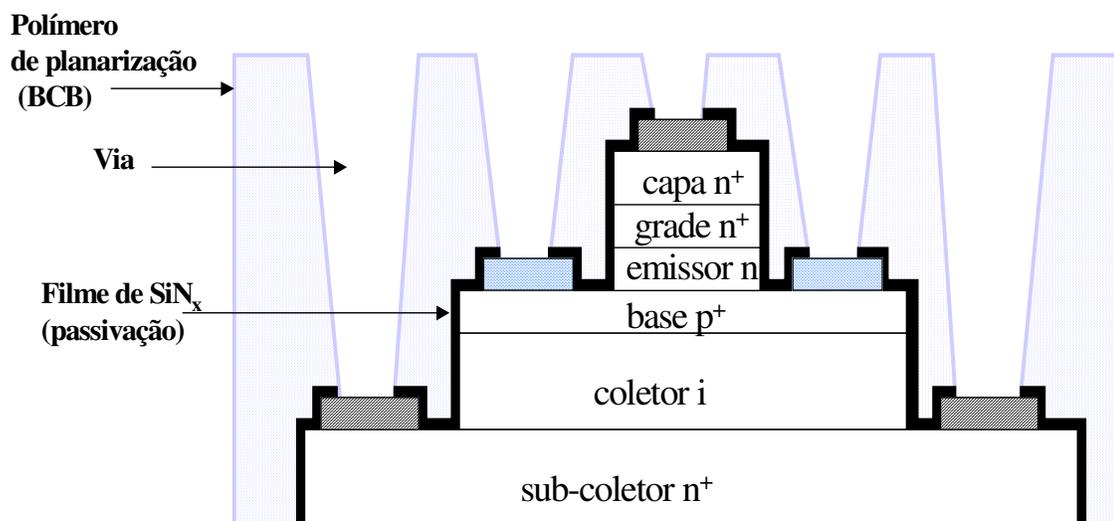


Fig. 5.3– Estrutura final do HBT contendo filme de SiN_x para passivação.

5.5 Resultados do processo de fabricação dos transistores de AlGaAs/GaAs

Serão descritas nesta parte os resultados obtidos na fabricação dos transistores de AlGaAs/GaAs. A área de emissor destes transistores é de $120\mu\text{m} \times 120\mu\text{m}$ (área grande) e $20\mu\text{m} \times 16\mu\text{m}$, $20\mu\text{m} \times 6\mu\text{m}$, $16\mu\text{m} \times 4\mu\text{m}$ e $6\mu\text{m} \times 4\mu\text{m}$ (áreas pequenas).

5.5.1 Resultados do processo de fabricação de área grande do DN37

A Fig. 5.4 mostra o resultado da medida do gráfico de Gummel do DN37 de área grande. Os valores dos fatores de idealidades da corrente de base foi de 1.68 e para corrente de coletor foi de 1.08. Os valores obtidos foram semelhantes aos encontrados em outros laboratórios¹¹ que apresentam características estruturais muito próximos ao que foram utilizados nesta experiência. O ganho deste transistor foi de 51.3 para corrente de coletor de 25.9mA. Os valores obtidos das medidas dos HBTs mostra a boa qualidade do transistor de AlGaAs/GaAs.

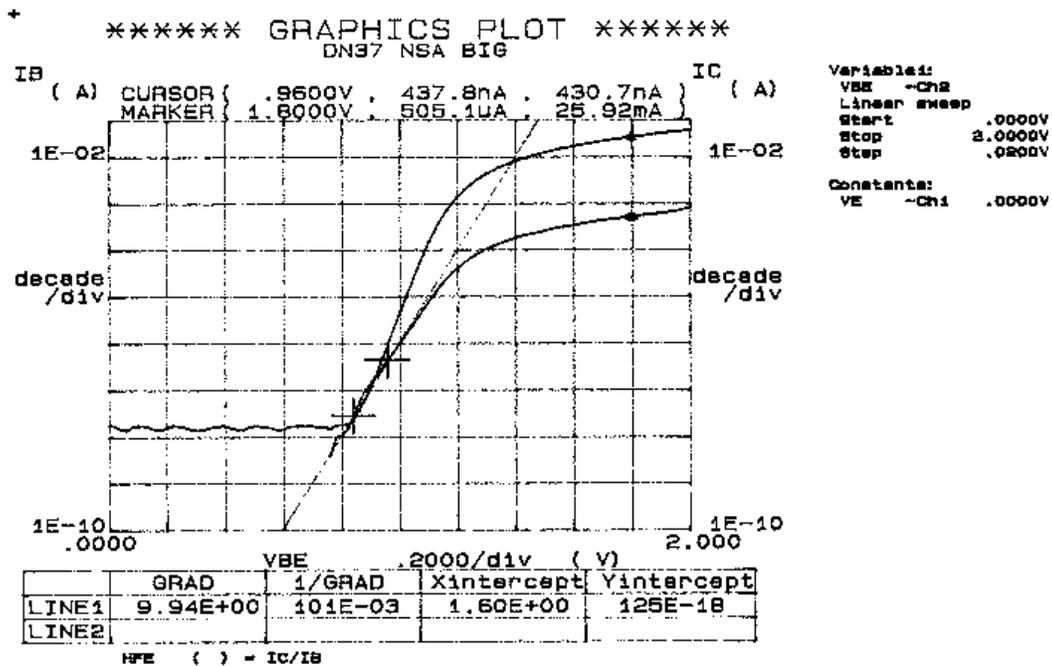


Fig. 5.4 – Gráfico de Gummel do DN37 de área grande.

5.5.2 Resultados do processo de fabricação de área pequena do DN37

A Fig. 5.5 a seguir mostra o resultado da medida de Gummel, obtido do dispositivo DN37 de área pequena de $16 \times 20 \mu\text{m}^2$. O resultado do fator de idealidade da corrente de coletor foi de 1.57 e da corrente de base foi de 1.80 e ganho deste transistor foi baixa, em torno de 10 para $V_{BE}=1.8\text{V}$.

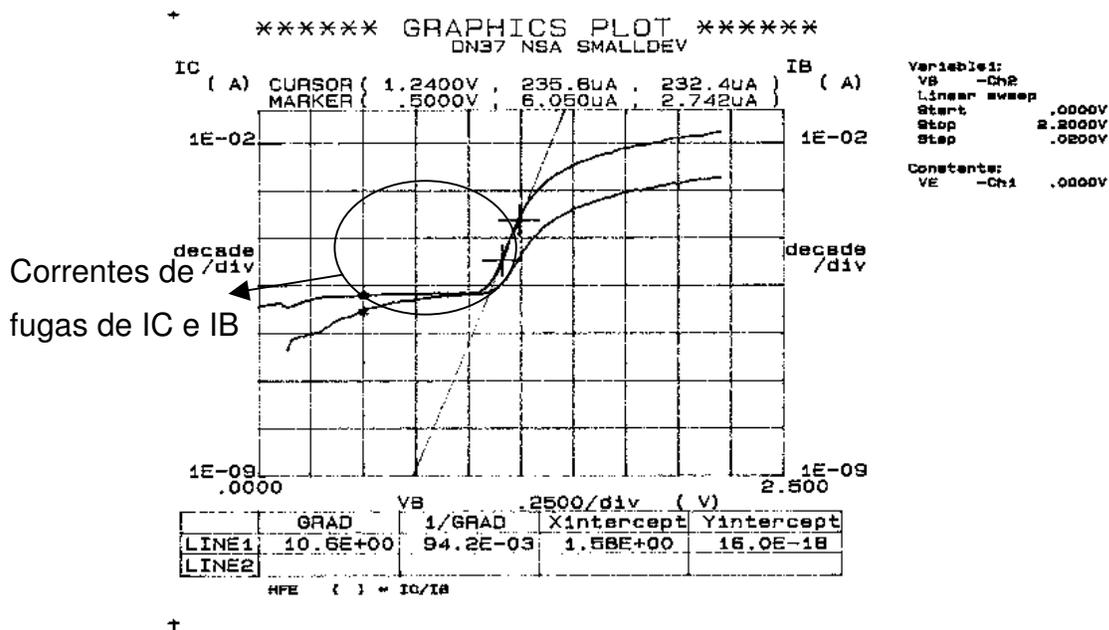


Fig. 5.5 – Gráfico de Gummel do DN37, área pequena 16x20 μm^2 .

Pode-se observar pela Fig. 5.5 que há correntes de fugas de base e de coletor significativas para tensões menores que 1.2V de V_{BE} . Justamente são estas correntes que causam a diminuição do ganho de corrente do transistor. Estes resultados indicam que é necessário realizar o processo de passivação da superfície para minimizar o problema relacionado com correntes de fugas. O DN37 não foi passivado. Os demais HBTs foram todos passivados. No entanto, devido as falhas ocorridas durante o processamento o DN45 com áreas reduzidas não funcionaram adequadamente. A seguir serão mostrados os resultados da fabricação dos transistores de área grande do DN44, DN45, DN69 e DN72.

5.5.3 Resultados da fabricação do DN44, DN45, DN69 e DN72 de área grande.

Inicialmente foram processados os HBTs DN44, DN45, DN69 e DN72 de área grande. O objetivo é obter em seguida os transistores de áreas pequenas. A Fig. 5.6 mostra o gráfico de Gummel do DN45.

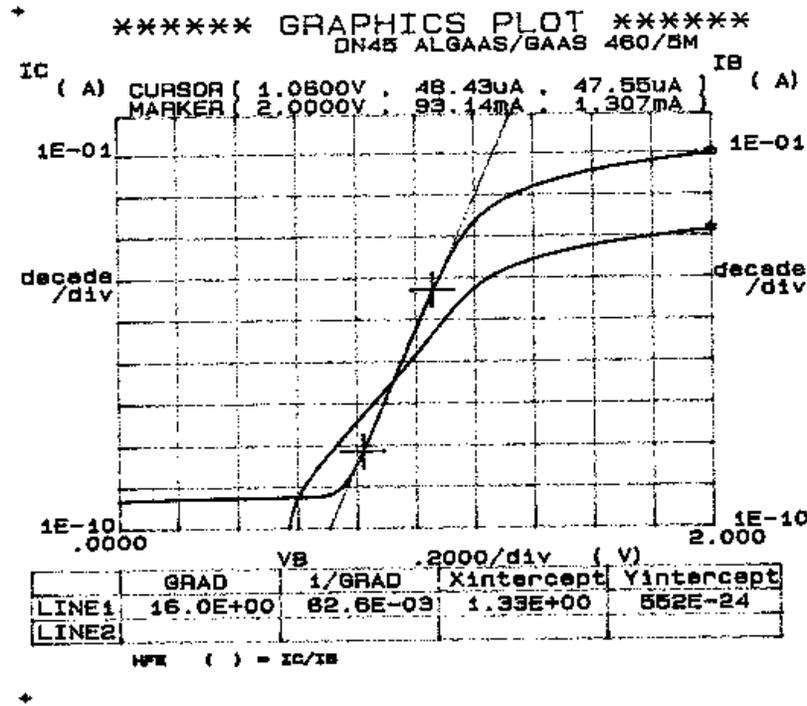


Fig. 5.6 Gráfico de Gummel do DN45 de área de emissor de $120 \times 120 \mu\text{m}^2$

Os resultados obtidos das medidas de Gummel, com a fabricação dos transistores DN37, DN44, DN45, DN69 e DN72 de áreas grandes, estão mostrados na Tab. 5.6.

Tab. 5.6 - Resultados de medidas de Gummel obtidos com DN37, DN44, DN45, DN69 e DN72 para área grande de emissor.

Dispositivos	Fator de Idealidade Corrente de Base (η_B)	Fator de Idealidade Corrente de Coletor (η_C)	Ganho Para $V_{BE}=1,8V$
DN37	1.68	1.08	51.3
DN44	1.64	1.03	56.0
DN45	1.98	1.04	50.7
DN69	1.86	1.03	48.0
DN72	1.85	1.09	49.0

Pode-se ver que os resultados de medidas dos fatores de idealidades da corrente de coletor estão todos muito próximo do valor 1. O fator de idealidade da corrente de base foi melhor para a amostra DN44 com valor de 1.64. Em relação aos ganhos de

corrente variaram pouco também. O DN44 apresentou o fator de idealidade menor tanto da corrente de base como a de corrente de coletor.

5.5.4 Resultados da fabricação do DN44 e do DN45 de área pequena.

O DN44 de áreas pequenas apresentaram características esperadas de um transistor bipolar, no entanto mostrou correntes de fugas significativamente altas para tensões baixas de V_{BE} . As Fig.5.6, Fig. 5.7 e Fig. 5.8 mostram as curvas características de medida do Gummel do dispositivo DN44 de $20 \times 16 \mu\text{m}^2$, $20 \times 6 \mu\text{m}^2$ e $16 \times 4 \mu\text{m}^2$ de área de emissor. Pode-se observar através das três figuras que ocorrem correntes de fugas significativas para tensões baixas de V_{BE} . Isto é causada pelas correntes de fugas superficiais nos dispositivos. Este resultado mostra que a passivação realizada nestas amostras ainda não apresentou efeitos desejáveis de eliminar correntes de fugas superficiais. Porém, pode-se observar que para tensões de V_{CE} acima de 1.2V os transistores funcionam perfeitamente. Neste sentido para V_{CE} superiores que 1.2V é possível realizar medidas de altas frequências. Esta possibilidade demonstra um passo muito importante no processo de fabricação do transistor de AlGaAs/GaAs, ou seja, através dos resultados de medidas de RF destes transistores é possível verificar se as etapas de processos estão adequados.

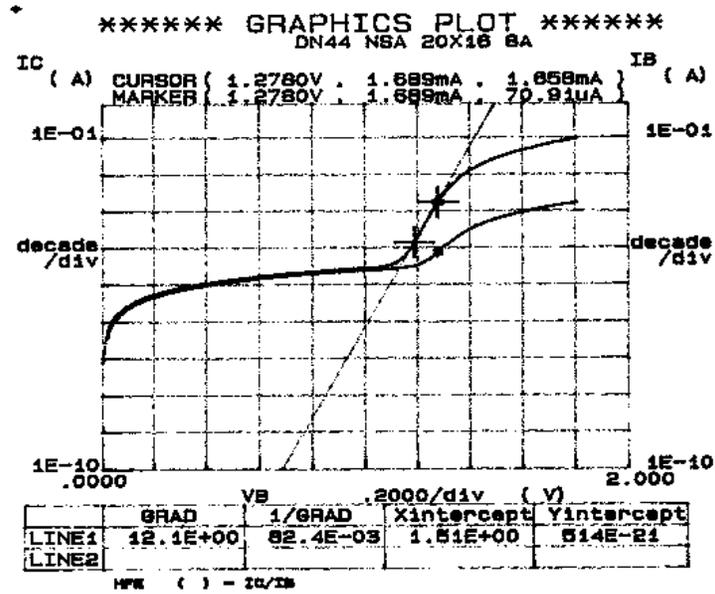


Fig. 5.7- Mostra o gráfico de Gummel do DN44 de $20 \times 16 \mu\text{m}^2$

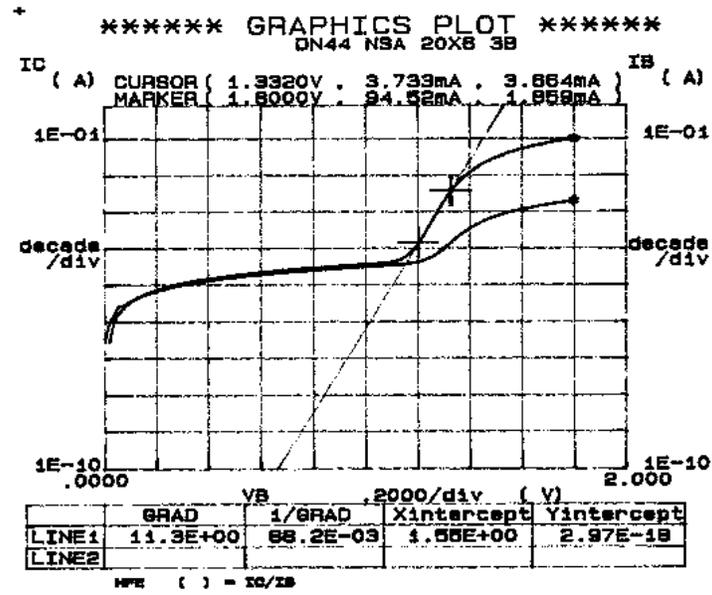


Fig. 5.8 - Mostra gráfico de Gummel do DN44 de $20 \times 6 \mu\text{m}^2$.

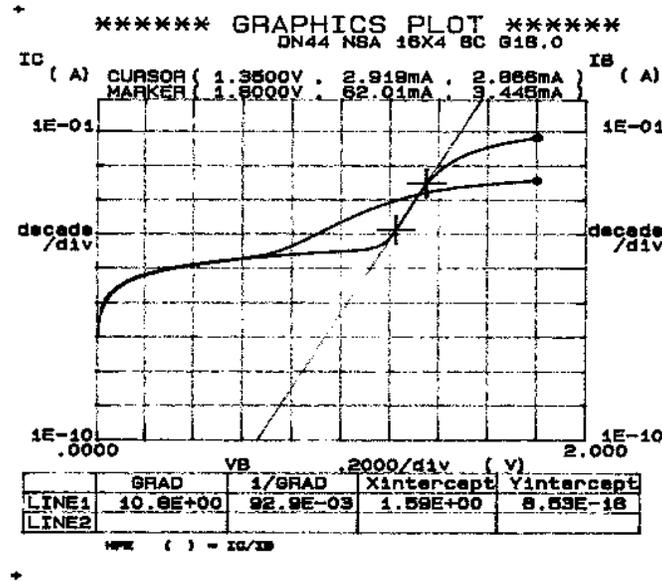


Fig. 5.9 - Mostra o Gummel Plot do dispositivo DN44 com área de emissor de $16 \times 4 \mu\text{m}^2$.

A Tab. 5.7 mostra todos os resultados obtidos dos fatores de idealidades da corrente de base e de emissor dos transistores de área pequena com os respectivos ganhos de correntes.

Tab. 5.7 - Resultados obtidos com DN44 para áreas pequenas.

Dispositivos DN44	Fator de Idealidade Corrente de Base	Fator de Idealidade Corrente de Coletor	Ganho Para VCE=1,8V
$20 \times 16 \mu\text{m}^2$	2.2	1.4	55.1
$20 \times 6 \mu\text{m}^2$	2.6	1.4	45.2
$16 \times 4 \mu\text{m}^2$	4.9	1.6	18.0

Pode-se ver pela Tab. 5.7 que à medida que se diminuem as áreas dos dispositivos ocorre um aumento nos fatores de idealidades da corrente de base e diminuem-se os ganhos de correntes. Esta comportamento é devido ao aumento de correntes de fugas superficiais nos dispositivos. Esperava-se que estas correntes de fugas não ocorressem nestes dispositivos, pois foram passivados com o nitreto de

silício. Fazendo-se uma investigação do processo de passivação constatou-se que houve um desalinhamento das máscaras utilizadas e houve também uma remoção além do necessário do nitreto de silício. Isto causou a decapagem de nitreto de silício da região onde deveria permanecer. O DN45 apresentou correntes de fugas tanto da corrente de base como a de coletor muito altos, sendo que na maioria dos transistores medidos não tiveram ganho de corrente. Esta amostra teve problema durante a confecção. O não funcionamento estão relacionados com o alinhamento das máscaras e também com o processo de passivação. Na abertura de vias no BCB provavelmente restou uma fina camada deste material, não permitindo o acesso aos contatos de base e de emissor de forma a realizar um bom contato metálico. A falta de remoção do filme de nitreto impede o contato, por outro lado o excesso de remoção prejudica a passivação. Isto é, ocorre a remoção de área que deveriam ficar protegidas. Neste sentido é importante calibrar muito bem o processo de decapagem do nitreto e procurar o melhor tempo de ataque do polímero.

5.5.5 Resultado do processo de fabricação do DN69 e DN72 de área pequena

Na fabricação da amostra DN69 foi confeccionado com mais cuidado para evitar o problema citado anteriormente, ou seja, procurou-se o melhor tempo para abertura de vias no BCB e também o alinhamento da máscara foi feita com seu devido cuidado. Através destes cuidados foi possível obter transistores com área de emissor de até $6 \times 4 \mu\text{m}^2$, porém nesta dimensão começa a ter problema de decapagem. Isto é a área emissor fica mal definida. Neste caso a decapagem por plasma se torna importante. Nesta amostra a passivação foi realizada apenas na metade da amostra, sendo que uma parte foi passivada e a outra não. Isto teve como objetivo a verificação exata do efeito da passivação com o nitreto de silício numa mesma amostra. A Fig. 5.10 mostra duas curvas de Gummel da amostra DN69 com área de emissor de $20 \times 6 \mu\text{m}^2$, uma passivada e a outra não passivada. A eliminação de estados de superfície e a conseqüente redução das correntes de fuga proporcionam uma melhora espetacular nas características DC dos transistores. Especialmente para baixas tensões onde a corrente de fuga é da mesma ordem de grandeza da corrente principal do transistor,

esta diferença é mais drástica. Observa-se uma redução em aproximadamente 4 ordens de grandeza na corrente de fuga o que leva a um aumento não só de fator de idealidade, mas também de ganho de corrente. Foi realizado um estudo detalhado e constatou-se que a corrente de fuga de superfície foi reduzida em 75% com o uso destes filmes passivantes. Esta técnica de passivação permite operar transistores de alta frequência com ganho em baixíssimas correntes.

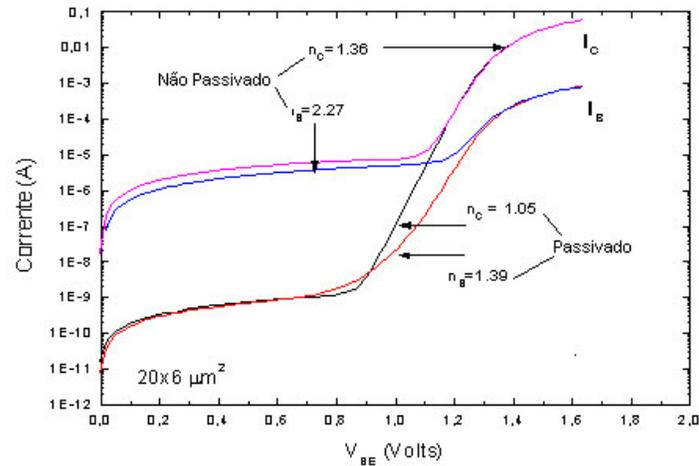


Fig. 5.10 – Medidas de Gummel dos HBTs de AlGaAs/GaAs passivado e não passivado, com área de emissor de $20 \times 6 \mu\text{m}^2$.

No capítulo 2 foi mostrada as 3 principais corrente de base composta pelas contribuições da corrente de recombinação na região de carga espacial entre a base e o emissor, I_S , ou J_{Bsc} , de corrente de recombinação no bulk, I_R , ou J_{bulk} , da corrente reversa (lacunas da base para o emissor), I_P ou J_{bp} . Pode-se incluir mais uma corrente na análise do HBT de AlGaAs/GaAs que é a componente da corrente de recombinação superficial. No caso do HBT a corrente J_{bp} , geralmente pode ser desprezada devido a barreira da heterojunção. Além disto para dispositivos com junções abruptas a corrente de recombinação na região do bulk da base é maior do que na região de carga espacial¹¹ O fator de idealidade J_{bulk} é próximo de 1, portanto o valor alto do fator de idealidade da corrente de base para baixas correntes de base é atribuída ao efeito geométrico, mais especificamente ocorre na periferia do contato do emissor. Neste sentido é esperado que a redução da área do emissor produza aumentos na

componentes da corrente de base. Este efeito pode ser quantificado conforme a equação¹² a seguir:

$$\frac{J_c}{\beta} = (J_{bulk} + J_{Bsc}) + 2K_{surf} \left(\frac{1}{W_E} + \frac{1}{L_E} \right) \quad (5.1)$$

onde β é o ganho da corrente do transistor e K_{surf} é a corrente de recombinação superficial dividida pela periferia do emissor. Colocando-se num gráfico a equação de J_c/β vs $(1/W_E + 1/L_E)$ obtém se uma reta e através dela obtém se a contribuição da corrente de recombinação superficial. O efeito da passivação é claramente mostrada pela inclinação da curva da Fig. 5.11. O transistor passivado mostrou uma redução de 75% da corrente de recombinação superficial.

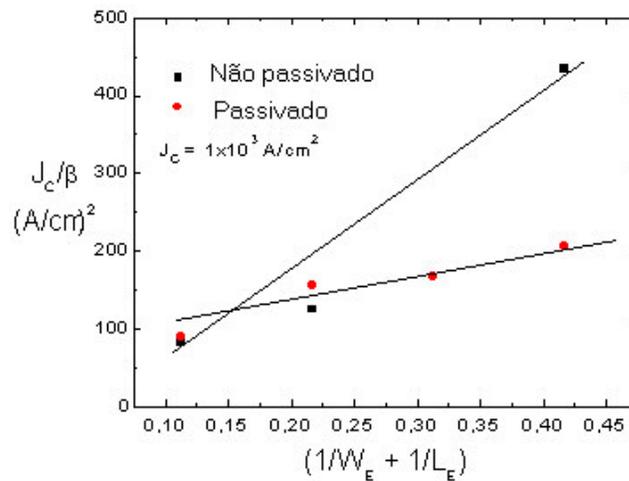


Fig. 5.11-Varição de J_c/β vs $(1/W_E + 1/L_E)$ para HBTs passivado e não passivado. Estrutura Potência.

Esse resultado tem uma influência crucial no ganho de corrente mostrada pela Fig. 5.12. Esta figura mostra uma comparação do ganho do transistor em função da corrente de coletor para dispositivos passivados e não-passivados. Observa-se que após a passivação o transistor apresenta ganho próximo a 10 com correntes de algumas centenas de nA. Para baixa densidade de correntes de coletor o processo de

passivação representa um aumento no ganho de corrente acima de uma magnitude em comparação ao dispositivo não passivado. Isto indica que estes dispositivos para baixos níveis de corrente, a corrente de base, geralmente é dominado pela recombinação de corrente na região de carga espacial e consiste primariamente pela corrente de recombinação superficial. Para altas correntes de coletor o ganho de corrente é aumentado de 36%. Nestes níveis de corrente, a corrente de recombinação superficial se torna pequeno em relação a corrente total da base e o benefício da passivação se torna menos evidente.

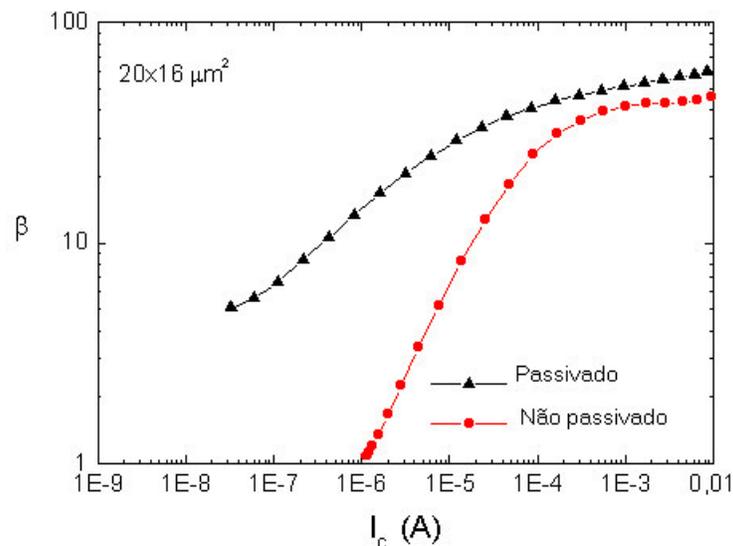


Fig. 5.12 – Ganho de corrente do transistor, DN69, em função da corrente de coletor do HBT passivado e não passivado

O processo encontra-se bem estabelecido e a inclusão do filme de passivação melhorou significativamente o desempenho dos dispositivos realizados obtendo resultados ótimos para a dada estrutura. Além disto, obteve-se HBTs com área de emissor de até $16 \times 4 \mu\text{m}^2$ que representa o tamanho de HBT realizável sem perda das características essenciais do transistor bipolar, no nosso caso. Para fabricação de transistores com áreas menores é necessário utilizar máscaras com campo claro sem necessidade de realizar a inversão de imagens no processo de decapagens, pois neste

processo ocorre a aumento da sua área original, o que provoca perdas do dispositivo. Por exemplo a mesa do emissor entra em curto com os metais da base. Além disto, é necessário desenvolver os processos de decapagens por plasma, afim de obter o padrão definido originalmente pela máscara. No processo úmido ocorre o problema do *underetch*, ou seja a solução líquida acaba atacando por baixo da máscara de resiste, o que causa também perda do dispositivo. Há outro fator determinante no rendimento do processo que são as condições ambientais do laboratório. Uma vez bem controladas estas condições, tais como, temperatura, umidade, condição do fotorresiste, etc., o processo apresenta excelente repetibilidade. Como resultado do processo de fabricação 95% dos HBTs, em operação, apresentaram ganho de corrente dentro de uma faixa de 5% em torno do valor esperado o que indica ótima uniformidade do processo. Além disso, consegue-se um rendimento de fabricação na ordem de 98% para HBTs com área de emissor de $20 \times 16 \mu\text{m}^2$ e em torno de 90% para transistores com área de emissor de $20 \times 6 \mu\text{m}^2$. Este número cai para abaixo de 75% para dispositivos com áreas de $16 \times 4 \mu\text{m}^2$. Tais resultados são excelentes do ponto de vista da faixa dinâmica de operação de amplificadores e para características de ruído. Estes estudos estão compilados na publicação para a Conferência Internacional de Microondas e Optoeletrônica¹³.

5.6 Caracterização RF dos HBTs de AlGaAs/GaAs

Após uma série de experiências na fabricação de HBTs chegou-se na sua etapa final, o que possibilita realizar medidas de RF. Trata-se de uma realização importante, no domínio da tecnologia de fabricação de HBTs, uma vez que estes dispositivos constituem a célula básica para circuitos integrados bipolares de alta frequência. Isto foi possível graças ao aprimoramento dos processos litográficos descritos nos itens anteriores, principalmente, à passivação da superfície das regiões de base e emissor que reduziu a magnitude das correntes de fuga nos dispositivos de menores dimensões e às técnicas de planarização e interconexão que melhoraram o processo de abertura de vias no BCB para contato com os eletrodos destes dispositivos.

A caracterização em alta frequência envolve, primordialmente, a obtenção dos parâmetros de espalhamento, parâmetros S, do dispositivo de interesse e todas as informações adicionais daí provenientes como frequência de corte, ganho, máxima frequência de oscilação, circuito equivalente, etc. Neste caso, por se tratar de um transistor, o interesse é pelos parâmetros S de um quadropolo ativo de microondas de 2 portas. Das amostras em fabricação descritas anteriormente serão mostradas os resultados das medidas do DN 44 e do DN69.

5.6.1 Sistema de medidas

As medidas dos parâmetros S foram realizadas nos laboratórios do DSIF que se encontra aparelhado com um sistema completo de medidas em microondas, com capacidade para caracterização até 75GHz, controlado por um analisador de rede HP85109C. Acoplados a este sistema encontra-se uma estação de pontas Cascade® que permite medidas na lâmina, limitada somente pela capacitância das pontas de prova. As pontas, utilizadas nas medidas aqui apresentadas, são confeccionadas em tecnologia de guia de onda coplanar (CPW) na configuração terra-vivo-terra (G-S-G) que as confere baixíssima capacitância com largura de banda até 40GHz. A polarização dos transistores é efetuada via o analisador de redes por uma fonte de altíssima precisão dispensando assim o uso de Ts de polarização (bias-T) que em geral limitam a banda do sistema de medidas. Todo o sistema é controlado por computador permitindo o controle automático das medidas. A calibração é feita através de padrões de curto, aberto, linha de transmissão e carga de 50Ω , impressos em substrato de alumina que permite levar o plano de medidas até os terminais de contato dos dispositivos eliminando assim quaisquer perdas nos cabos e/ou conectores. A Fig. 5.13 mostra esquematicamente o sistema de medidas utilizado.

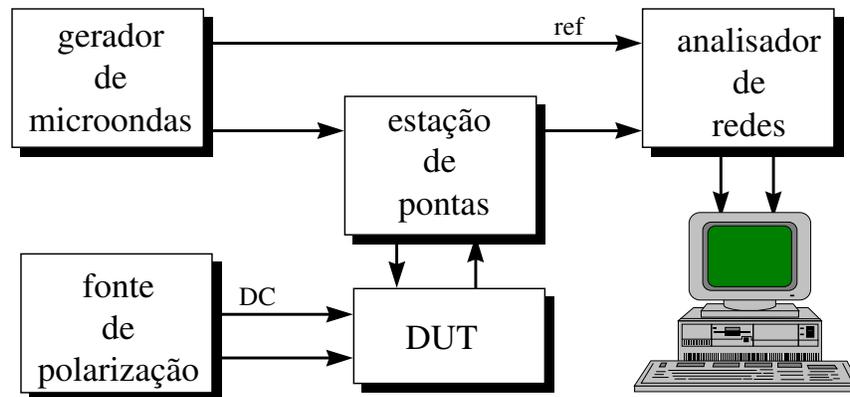


Fig. 5.13 - Sistema de medidas para obtenção de parâmetros S.

Neste caso, o sistema foi calibrado até 50GHz sendo utilizado para as medidas um sub-conjunto desta calibração até 20GHz. Este sistema mostrado na Fig. 5.13, permite portanto a aquisição de parâmetros S para uma larga faixa de freqüências como também para um espectro variado de condições de polarização.

5.6.2 Resultados das medidas RF DN44

Foram obtidos resultados de medidas de RF para três tipos diferentes de HBTs do DN44. Estes são classificados como famílias A, B e C de acordo com a área do emissor de cada transistor. A família A apresenta área de emissor de $20 \times 16 \mu\text{m}^2$, a família B de $20 \times 6 \mu\text{m}^2$ e a família C de $16 \times 4 \mu\text{m}^2$.

O parâmetro S de principal interesse é o S_{21} que está diretamente relacionado com a função de transferência do quadripolo, isto é, indica como a energia é transferida da entrada (porta1) para a saída (porta2). A Fig. 5.14 mostra o parâmetro S_{21} medido numa banda de 20GHz em HBTs tipo C para várias condições de corrente de coletor. A Fig. 5.14 mostra o comportamento típico de transistores com ganho plano em baixas freqüências e decaimento de 10dB/década (amplitude) para altas freqüências.

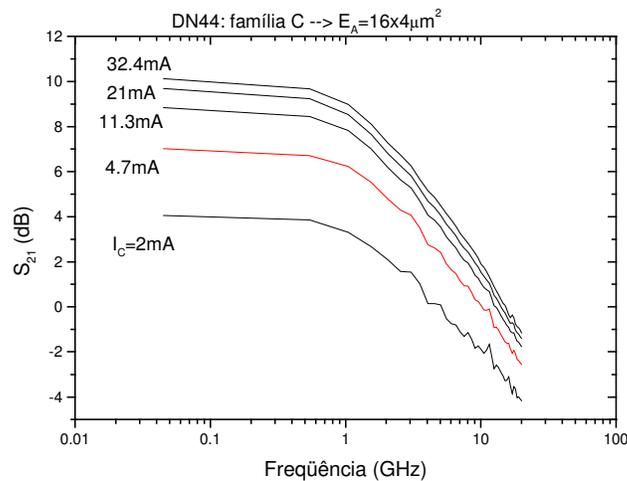


Fig. 5.14 - S_{21} do DN44, tipo C para correntes de coletor de 2mA até 32.4mA.

Como era esperado, o ganho em baixa frequência é proporcional à corrente de coletor, demonstrando saturação para correntes altas devido à própria saturação do ganho (h_{FE}) em HBTs. Nas densidades de corrente em questão, até $5 \times 10^4 \text{ A/cm}^2$, não se observou alteração significativa na resposta do transistor com a tensão entre coletor e emissor (V_{CE}) que era de 2V para todas as medidas. Isto demonstra alta condutância de saída, ótima característica para projeto de amplificadores. A mesma característica foi observada para as famílias B e C de HBTs. A Fig. 5.15 mostra as medidas obtidas do S_{21} dos transistores A, B e C.

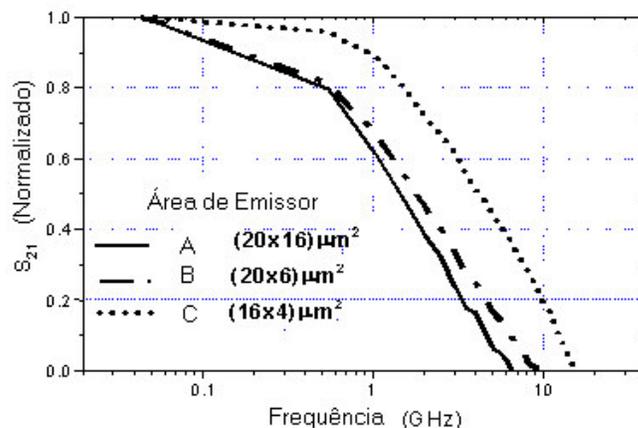


Fig. 5.15 – Resposta da medida S_{21} para transistores DN44, do tipo A, B e C.

Como esperado, a melhor performance em termos de frequência foi obtida com o dispositivo c, menor área. que está relacionado com a sua menor capacitância.

Na caracterização de transistores de alta frequência existem duas figuras de mérito que são tipicamente usadas: f_T e f_{max} . A frequência f_T , conhecida como frequência de corte do transistor, é definida como sendo a frequência na qual o ganho de corrente cai a 1 para a condição de curto circuito na saída. Isto por definição é a descrição de H_{21} , parâmetro híbrido definido para qualquer quadripolo elétrico. Dada a matriz de parâmetros S pode-se calcular H_{21} a partir de¹⁵.

$$H_{21} = \frac{-2S_{21}}{(1 - S_{11})(1 + S_{22}) + S_{12}S_{21}} \quad (5.2)$$

A frequência f_T é então calculada extrapolando-se a curva de decaimento de $|H_{21}|^2$ seguindo uma inclinação de 20dB/década.

A frequência f_{max} é definida como sendo a frequência máxima em que pode haver ganho de potência. Normalmente, é calculada através do ganho de potência unilateral do quadripolo, mais conhecido como U de Mason¹⁴, quando o quadripolo é incondicionalmente estável, isto é, não apresenta oscilações em todo o espectro medido. Isto não é verdade nesta experiência. A medida do ganho unilateral não faz sentido físico para os dispositivos medidos uma vez que o quadripolo apresenta instabilidades. Neste caso, usa-se o ganho máximo unilateral, $G_{u,max}$, para efeito de cálculo de f_{max} . No ganho máximo unilateral está-se supondo as duas portas, entrada e saída, devidamente casadas, isto é, não há reflexão de energia para o gerador e também da carga. Além disso, considera-se o quadripolo unilateral, isto é, $S_{12} \rightarrow 0$ o que em geral é verdade para este tipo de transistor. Neste caso, o cálculo de $G_{u,max}$ através dos parâmetros S medidos se dá a partir de¹⁵:

$$G_{u,max} = \frac{|S_{21}|}{\left| (1 - |S_{11}|^2)(1 - |S_{22}|^2) \right|} \quad (5.3)$$

A Fig. 5.16 mostra uma comparação entre S_{21} e S_{12} . Este resultado demonstra a validade do argumento usado para a utilização do ganho máximo unilateral. A transmissão da porta 2 para 1, S_{12} , está mais de 20 dB abaixo de S_{21} , resultado típico de transistores de microondas. Demonstrando a validade do uso do ganho máximo unilateral.

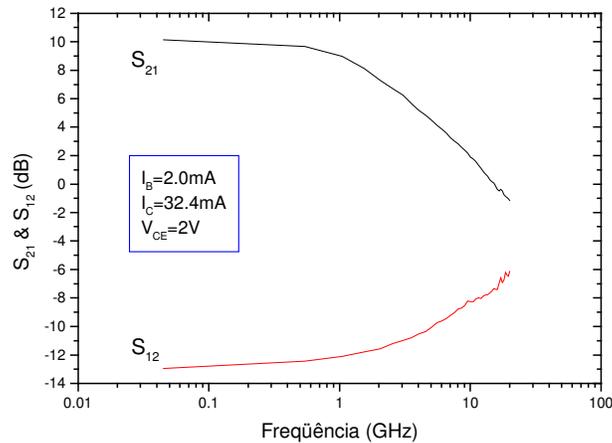


Fig. 5.16 - Comparação entre S_{21} e S_{12} para HBT DN44, tipo C ($16 \times 4 \mu\text{m}^2$).

Seguindo o procedimento descrito acima para o cálculo de f_T e f_{max} a Fig. 5.17 mostra os resultados encontrados para o HBT tipo C.

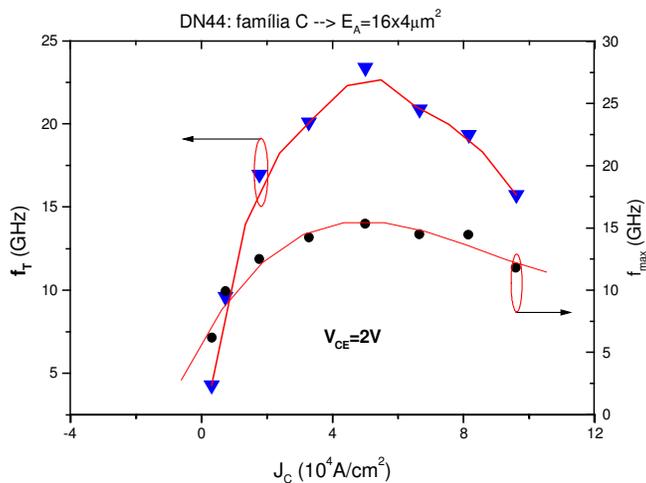


Fig. 5.17 - Variação de f_T e f_{max} com a densidade de corrente de coletor para HBT DN44, tipo C.

Estes resultados demonstram o comportamento típico de HBTs. A frequência de corte aumenta com a densidade de corrente de coletor para baixas correntes. À medida que a densidade de corrente aumenta, efeitos do alto nível de injeção de portadores aumentam o comprimento efetivo da base o que torna o transistor mais lento. Para este tipo de HBT ($16 \times 4 \mu\text{m}^2$) obteve-se frequência de corte máxima de 23GHz para um densidade de corrente de coletor de $5 \times 10^4 \text{ A/cm}^2$. Para a frequência máxima de oscilação o valor também para mesma densidade de corrente foi de 15.5GHz. O motivo para esta diferença em favor de f_T se deve a basicamente dois fatores. Primeiramente, os dispositivos medidos são do tipo não auto-alinhados o que significa que existe um espaçamento considerável entre os eletrodos de base e emissor e também entre base e coletor, o que resulta em aumento da capacitância total entre base e coletor (C_{bc}). Segundo, medidas de resistência do contato de base mostrou que ainda podem ser otimizados, e além da maior distância entre emissor e base também contribuir para o aumento da resistência de acesso à base, r_b . Uma vez que f_{max} pode ser calculada por¹⁵:

$$f_{max} = \left(\frac{f_T}{8\pi r_b C_{bc}} \right)^{1/2} \quad (5.4)$$

fica evidente a influência da geometria no resultado das medidas.

Finalmente, a Fig. 5.18 apresenta uma comparação entre as famílias de dispositivos quanto às figuras de mérito f_T e f_{max} .

Não há qualquer relação entre os pontos escolhidos para os resultados mostrados na Fig. 5.18. Os dados são os melhores resultados obtidos com os dispositivos medidos nas respectivas famílias, sendo a distribuição bastante uniforme numa mesma família. Com relação a f_T a curva mostra um comportamento típico, já esperado, de aumento da frequência de corte com a diminuição da área ativa do dispositivo. No caso da frequência máxima de oscilação o mesmo comportamento era esperado uma vez que sendo crescidos no mesmo substrato o fator diferenciador deveria ser a área do dispositivo.

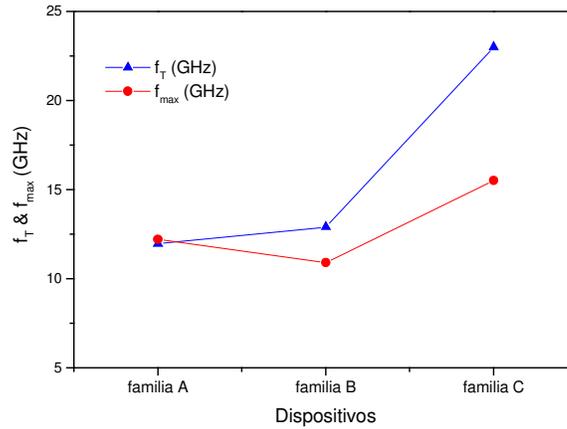


Fig. 5.18- Comparação das figuras de mérito, f_T e f_{max} , para as famílias de dispositivos HBT medidos.

Com a área de emissor menor, esperava-se maior f_{max} para a família B em comparação com a família A, de acordo com a equação (5.4). Neste caso, a variação de r_b devido à diferença na geometria de contatos causa variação significativa quanto a f_{max} . A frequência de corte, f_T , não é diretamente afetada uma vez que as constantes de tempo envolvidas no seu cálculo não dependem fortemente de r_b , como mostra a equação (5.5).

$$\frac{1}{2\pi f_T} = r_e(C_{be} + C_C) + \tau_b + \tau_{dC} + r_c C_C \quad (5.5)$$

onde o primeiro fator é o tempo de carga da junção base-emissor, tempo de trânsito na base τ_b , é inversamente proporcional à velocidade de difusão dos portadores na base, τ_{dC} é o tempo de trânsito na região de depleção do coletor e o termo final é o tempo de carga da junção base-coletor. Esses resultados deverão ser analisados com mais detalhes inclusive para investigação de não uniformidades no processamento e/ou crescimento em trabalhos futuros.

5.6.3 Resultado do DN69 Passivado e não Passivado

Nesta parte do trabalho é apresentado o resultado de medidas de RF do DN69. O desempenho do DN69 apresentou características em alta frequência ligeiramente superior que o DN44. Deve-se destacar o uso com maior cuidado do filme de nitreto de silício para passivação destes HBTs.

A Fig. 5.19 mostra a comparação de medidas de frequência do DN69 passivado e não passivado. Foram analisados com correntes de coletor de 2.9mA e de 39mA. Pode-se perceber claramente que houve diferença significativa no valor do S_{21} entre o transistor passivado e não passivado nas duas correntes utilizadas na medida.

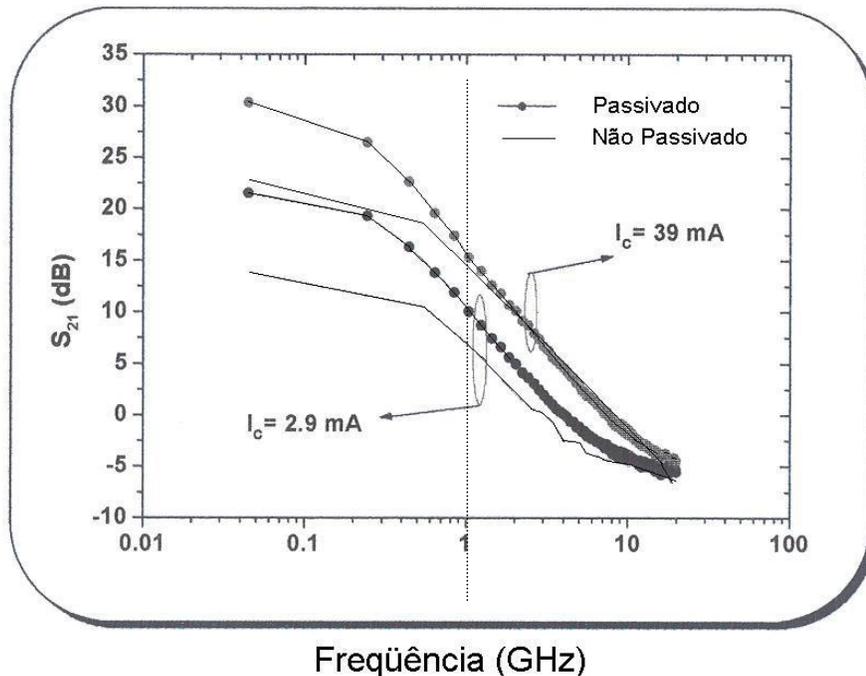


Fig. 5.19 – Comparação da medida de RF entre os transistores passivados e não passivados. Foram medidas para duas correntes diferentes. ($A_E = 20 \times 6 \mu\text{m}^2$).

Esta diferença foi maior para frequências menores que 1GHz aproximadamente. Para as frequências mais altas que 1GHz, no nosso caso, portanto, não se observa o efeito da passivação para $I_c = 39$ mA. Isto ocorre provavelmente devido à a corrente de recombinação superficial ser baixa a medida que a frequência é aumentada. No

entanto, para corrente menor de $I_c=2.9\text{mA}$ a diferença, ainda, persiste, porém com menor valor, até freqüências mais altas, até em torno de 8GHz. Como a corrente no dispositivo é baixa, a corrente de recombinação superficial se torna mais evidente até mesmo para freqüências mais altas. Isto demonstra a importância do processo de passivação, principalmente para circuitos que operam com baixas correntes.

A Fig. 5.20 mostra o parâmetros S_{21} e H_{21} do DN69, com passivação, e área do emissor de $20 \times 6 \mu\text{m}^2$.

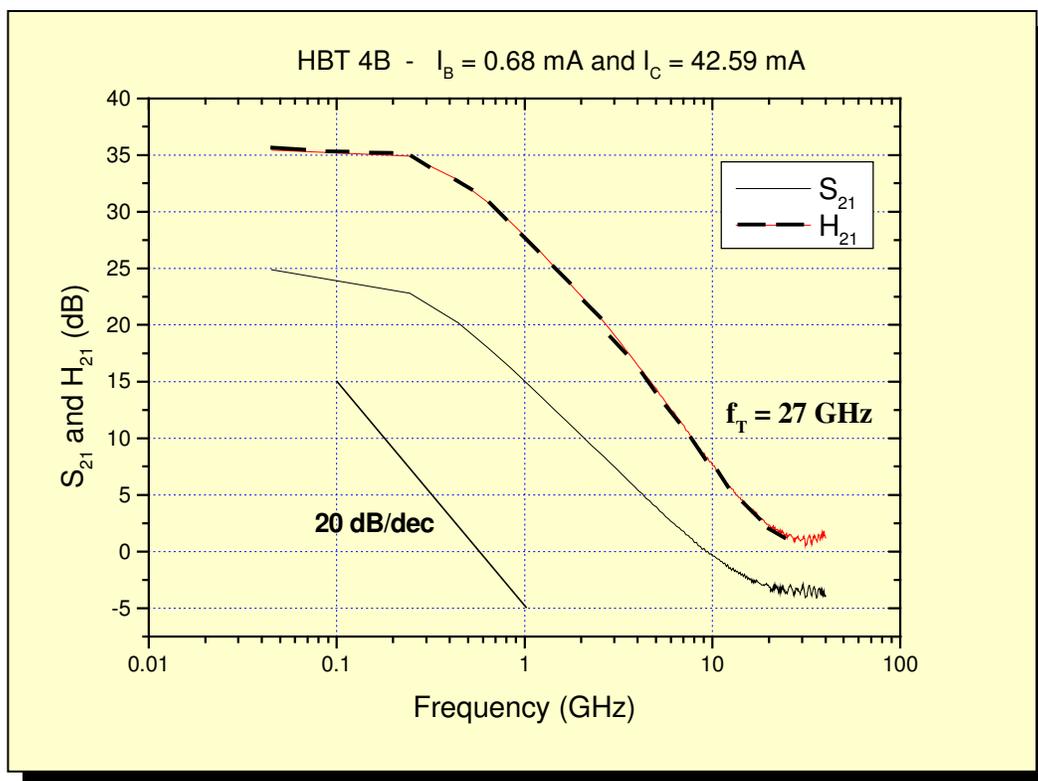


Fig. 5.20– Parâmetros S_{21} e H_{21} do DN69, com passivação, área do emissor de $20 \times 6 \mu\text{m}^2$.

Os resultados acima mostram o HBT atingindo ganho de potência, sem casamento de impedância (S_{21}), igual a 1 para uma freqüência de 9.2 GHz. Além disso, este transistor apresenta f_T , calculada a partir de H_{21} , superior a 27 GHz. Os resultados

obtidos demonstram a clara aplicabilidade de nossos HBTs para circuitos de telefonia celular (900 MHz a 2 GHz) e em sistemas de comunicações ópticas até 2.5 Gbits/seg.

5.7 Conclusões sobre fabricação dos HBTs de AlGaAs/GaAs

Na fabricação do transistor de AlGaAs/GaAs foi possível otimizar o processo de confecção dos dispositivos de área pequenas com a aplicação do processo de interconexão com o BCB e o desenvolvimento do processo de passivação. O transistor DN37, sem passivação apresentou ganho baixo de corrente. No entanto com os processos de passivação com nitreto de silício na amostra DN44, as medidas de Gummel mostraram melhora significativa, especialmente para baixas tensões, onde a corrente de fuga é da mesma ordem de grandeza da corrente principal do transistor. Foi observado uma redução de 4 ordens de grandeza nesta corrente de fuga, melhorando não somente o fator de idealidade, mas também o ganho de corrente. Através da fabricação do DN44 obteve-se os transistores operando até dimensões de $16 \times 4 \mu\text{m}^2$ de área de emissor. Além disto foi possível iniciar as primeiras medidas de altas freqüências dos transistores de AlGaAs/GaAs. Os primeiros resultados demonstram um f_T de 23GHz e f_{max} de 15.5 GHz para uma corrente de coletor de $5 \times 10^4 \text{ A/cm}^2$ e área de emissor de $16 \times 4 \mu\text{m}^2$. Este resultado mostra que as etapas de processos foram bem estabelecidos.

No DN69 foi realizado uma comparação do transistor com área de $20 \times 6 \mu\text{m}^2$, passivado e não passivado, o que demonstrou uma nítida diferença, principalmente para freqüências menores que 1GHz. Para corrente menor de 2.9mA, na medida do S_{21} , a diferença entre passivado e não passivado, ocorreu até freqüências em torno de 8GHz, demonstrando a importância da passivação também para altas freqüências.

No transistor DN69, com área de $20 \times 6 \mu\text{m}^2$ passivado, obteve-se um ganho de potência, sem casamento de impedância (S_{21}), igual a 1 para uma freqüência de 9.2 GHz e apresentou f_T , calculada a partir de H_{21} , superior a 27 GHz. Estes resultados demonstram o potencial destas estruturas e a possibilidade de sua aplicação imediata para aplicações de média freqüência tais como circuitos de telefonia celular (900 MHz e 1.8GHz). Os resultados obtidos demonstram o alto grau de maturidade a que

chegamos no processo de fabricação de HBTs em AlGaAs/GaAs. A excelente repetibilidade e rendimento de nosso processo, principalmente para dispositivos com área de emissor de $20 \times 16 \mu\text{m}^2$ e $20 \times 6 \mu\text{m}^2$, permite a confecção de circuitos integrados baseados nesse composto III-V. Atualmente os HBTs realizados com o processo completo estão passando por um processo de extração de parâmetros que envolve completa caracterização DC e RF sob vários regimes de polarização o que proporcionará um modelo de circuito equivalente para projeto de circuitos monolíticos integrados. Nossa estimativa é que nos próximos meses já tenhamos o primeiro protótipo operando na faixa de 2.5Gbit/s extremamente atraente para sistemas de comunicações ópticas. No presente momento pode-se dizer que o processo de fabricação destes transistores está maduro e que nossos laboratórios detêm a tecnologia e/ou *know-how* necessários para cada etapa do processamento destes dispositivos. Cabe destacar que transistores bipolares de heterojunção são hoje um dos dispositivos mais versáteis entre os dispositivos ativos de alta frequência e vêm se tornando a principal escolha para aplicações estratégicas desde telefonia celular até sistemas optoeletrônicos. No entanto, a tecnologia de fabricação é bastante restrita sendo dominada por poucos grupos e indústrias internacionais.

Referências

- ¹ Tese de Doutorado. “Projeto e Fabricação de HBTs” - Augusto Cesar Redolfi. Abril de 1999. DSIF/LPD-UNICAMP.
- ² Guang-Bo Gao, S. Noor Mohammand, Gregory A. Martin, and Hadis Morkoç “Fundamental, Performance and Reliability of III-V Compound Semiconductor Heterojunction Bipolar Transistors” - Do livro: Compound Semiconductor Electronics , Editor M. Shur, 1996.
- ³ T.J. deLyon and H. C. Casey, Jr., “Surface recombination current and emitter compositional grading in Npn and Pnp GaAlAs/Al_xGa_{1-x}As heterojunction bipolar transistors” Appl. Phys. Lett. 54 (1989).
- ⁴ G.B.Gao, Z.F.Fan, and H. Morkoç “Edge injection model for heterojunctio bipolar transistor”, unpublished.
- ⁵ C.J.Snadroff, *et al.*, “Dramatic enhancement in the gain of a GaAs/AlGaAs heterostructure bipolar transistor by surface chemical passivation”, Appl. Phys. Lett., 51 (1), p.33, Jul. 1987.
- ⁶ A. Kapila, *et al.*, “Passivation of GaAs surfaces and AlGaAs/GaAs heterojunction bipolar transistors using sulfide solutions and SiN_x overlayer”, J. Vac. Sci. Technol., B, 13 (1), p.10, Jan/Feb 1995
- ⁷ W.Liu and J.Harris, “Diode ideality factor for surface recombination current in AlGaAs/GaAs heterojunction bipolar transistors”, IEEE Trans. On Electron Dev., Vol.39, No.12, p.2726, Dec.1992.

⁸ Y.F. Yang, *et al.*, "Surface recombination current in InGaP/GaAs heterostructure-emitter bipolar transistors", IEEE Trans. on Electron Dev., Vol.41, No.5, p.643, May 1994.

⁹ J. A. Diniz, L.E. de Barros, Jr., R.T. Yoshioka, G.S. Lujan, I. Danilov, and J. W. Swart, "One-Step Silicon Nitride Passivation by ECR-CVD for Heterostructure Transistors and MIS Devices" Compound Semiconductor Surface Passivation and Novel Device Processing Material Research Society - Symposium Proceedings - San Francisco EUA, 1999.

¹⁰ Cyclotene 3022TM Advanced Electronics Resin, (Engineering Data), The Dow Chemical Company, Midland, Michigan, USA.

¹¹ W. Liu. "Experimental comparison of base recombination currents in abrupt and graded AlGaAs/GaAs Heterojunction Bipolar Transistors", ELECTRONICS LETTERS 7th November 1991, Vol. 27, No. 23. (*Stanford University*).

¹² Y. F. Ynag, *et al.*, "Surface recombination current in InGaP/GaAs heterojunction-emitter bipolar transistors", IEEE Trans. on Electron Dev., Vol.41, No. 5, p.643, May 1994.

¹³ R.T. Yoshioka, L.E.M. de Barros Jr., J. A. Diniz and J. W. Swart "Improving Performance of Microwave AlGaAs/GaAs HBTs Using Novel SiNx Passivation Process" International Microwave and Optoelectronics Conference, IMOC'99, August 9-12, 1999. Rio de Janeiro – Brazil.

¹⁴ Guilherme Gonzalez, "Microwave Transistor Amplifiers Analysis and Design (Cap. 1 – Representations of two-port networks, pgs 1 – 31). Copyright 1984 by Prentice-Hall. Inc.

¹⁵ S.M. Sze, "Physics of Semiconductor Devices," 2nd ed. Wiley, New York, 1981; a comprehensive reference for HBT high-frequency performance is M. B. Das, IEE Trans. Electron Devices ED-35, 604 (1988).

CAPÍTULO 6.....	160
FABRICAÇÃO DE HBTS INGAP/GAAS	160
6.1 Introdução	160
6.2 Fabricação de Transistores InGaP/GaAs no TIT - Japão	161
6.2.1 Resultados da fabricação InGaP/GaAs do TIT - Japão	163
6.3 Fabricação dos Transistores InGaP/GaAs fabricados no LPD.....	165
6.3.1 Experimentos realizados na fabricação dos HBTs no LPD	167
6.3.2 Etapas de Processos utilizados na fabricação dos HBTs InGaP/GaAs	168
6.3.2.1 Remoção do índio e o processo de limpeza.....	169
6.3.2.2 Fotogravação, metalização, <i>sintering</i> e <i>alloy</i>	170
6.3.2.3 Processo de decapagens	171
6.3.3 Experimento A – Alterações nas condições de crescimento e de processamento.....	172
6.3.3.1 Resultados e discussões do experimento A.....	174
6.3.4 Experimento B – Alteração nas condições de crescimento e na qualidade do substrato	177
6.3.4.1 Resultados e discussões do experimento B.....	178
6.3.5 Experimento C – Introdução de camadas GaP na interface B/E	182
6.3.5.1 Resultados do experimento C	185
6.3.5.2 Análise SIMS da amostra #CBE908.....	189
6.3.5.3 Processo de fabricação de transistores de áreas reduzidas da amostra DN32.....	192
6.3.5.4 Análise dos resultados do DN32 de área reduzida.....	195
6.3.6 Experimento D - Fabricação de HBT InGaP/GaAs	195
6.3.6.1 Experimento D1 – Dopagem Berílio X Carbono na base	197
6.3.6.2 Experimento D2 – Inversão no processo de crescimento	200
6.3.6.3 Experimento D3 – Transistores invertido.....	203
6.3.6.4 Experimento D4 – Transistor Substrato n+GaAs.....	205
6.3.7 Experimento E - Fabricação de HBT InGaP/GaAs – Base com Carbono....	206
6.3.7.1 Resultados do experimento E.....	206
6.3.7.2 Resultados da Fabricação de HBTs Auto-Alinhados InGaP/GaAs.....	213
6.3.8 - Experimento F - Análise do transistor DN95.....	216
6.4 - Fabricação dos transistores InGaP/GaAs com lâminas da KOPIN	221
6.4.1 - A fabricação do HBT	221
6.4.2 Resultados do processo de fabricação	222
6.4.3 Resultados de Medidas de RF do DN85, DN95 e DN96.....	224
6.5 Conclusões sobre a fabricação de HBTs de InGaP/GaAs.....	226
Referências	229

Capítulo 6

Fabricação de HBTs InGaP/GaAs

6.1 Introdução

Serão descritos neste capítulo a fabricação e a caracterização dos transistores do tipo InGaP/GaAs. Serão enfocados os resultados mais importantes obtidos na confecção destes transistores.

No capítulo 3 foram comentados os detalhes de crescimentos epitaxiais das camadas de HBTs de InGaP/GaAs realizados em três localidades diferentes: um no Japão, no laboratório do TIT, um nos Estados Unidos, crescido pela indústria de semicondutores dos compostos III-V, denominada de KOPIN e o outro crescido no laboratório do LPD/UNICAMP. As etapas de fabricação dos HBTs das amostras crescidas no Japão foram processados no laboratório do TIT. Em relação as lâminas crescidas na UNICAMP e as lâminas adquiridas da KOPIN foram totalmente processadas no LPD.

O esquema da Fig. 6.1 mostra os locais de crescimentos e de processamento das etapas de fabricação dos HBTs de InGaP/GaAs realizadas. As amostras do TIT e LPD foram crescidas por CBE e MOMBE respectivamente, e as amostras da KOPIN foram crescidas por processo de MOCVD. Estes detalhes também estão descritos no capítulo 3. Inicialmente serão descritos os processos de fabricação dos HBTs que foram desenvolvidos no TIT/Japão e depois sobre os transistores fabricados no LPD/UNICAMP.

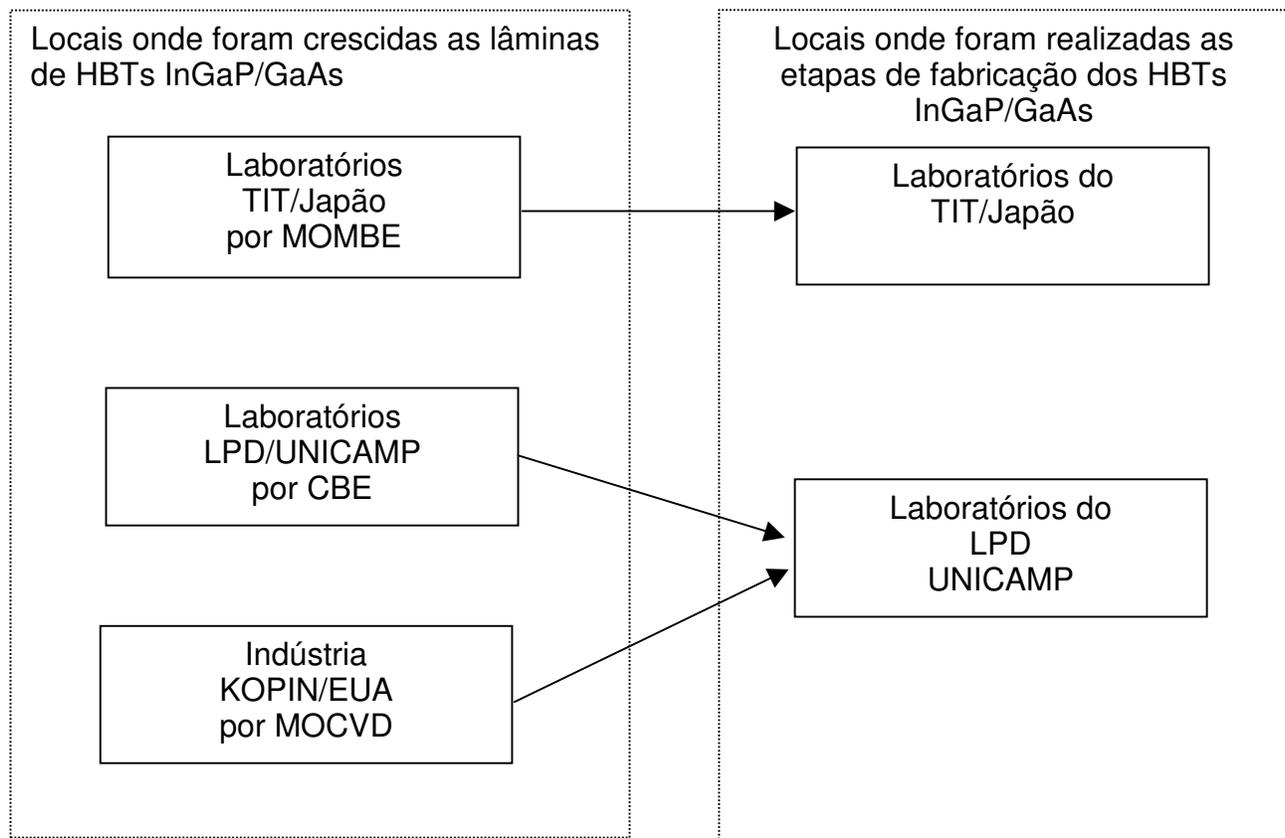


Fig. 6.1- Locais de crescimentos e processamentos dos HBTs InGaP/GaAs.

6.2 Fabricação de Transistores InGaP/GaAs no TIT - Japão

No capítulo 3 foram descritos os estudos dos crescimentos epitaxiais de monocamadas de GaAs e de InGaP crescidas no TIT. A partir destes, foram crescidas as camadas do transistor InGaP/GaAs, com a base dopada com carbono. A Tab. 6.1 mostra a estrutura do transistor de InGaP/GaAs que foi crescida no TIT. É interessante que camada de base seja bastante dopada para que a sua resistência intrínseca seja reduzida. O carbono (C) neste caso, tem-se tornado um dopante do tipo p muito atraente em GaAs por causa da sua capacidade de dopar com nível extremamente alta e também devido à sua baixa difusividade quando comparada com dopante convencional do tipo p tal como o berílio (Be)^{1,2}. Esta alta dopagem é possível de se realizar especialmente em sistema MOMBE que se utiliza o trimetilgálio ou TMG – (*trimethylgallium*) e fonte sólida de arsênio (As₄). O carbono do TMG faz a dopagem de

forma não intencional e age como aceitador e com isso é possível atingir uma dopagem altíssima de até $1.5 \times 10^{21} \text{cm}^{-3}$ no GaAs².

Tab. 6.1- Detalhes de espessuras e dopagens das camadas que constituem o HBT de InGaP/GaAs crescidas no TIT.

Função	Camadas	Espessuras (Å)	Dopagens (cm^{-3})
Capa	n-InGaP	1600	6×10^{18}
Emissor	n-InGaP	800	1×10^{17}
Espaçamento	Un*-InGaP	100	----
Base	p++GaAs	1500	1×10^{20}
Espaçamento	Un*-GaAs	100	----
Coletor	n-GaAs	4000	1×10^{17}
Subcoletor	n++GaAs	4000	1×10^{18}

Un* → Não dopada.

Há trabalhos que mostram um melhoramento na confiabilidade dos HBTs do tipo AlGaAs³, atribuído ao uso de carbono como dopante de base. Porém as estruturas dos HBTs de AlGaAs crescidas por MOMBE e dopadas com carbono através de fontes sólidas ou gases metalorgânicos de Al sofrem contaminações do carbono, o que prejudica o desempenho do transistor. Já com o material InGaP não acontece este tipo de problema e portanto o interesse nas pesquisas com transistores do tipo InGaP/GaAs com a região de base dopada com carbono vem ganhando força.

As camadas dos HBTs foram crescidas sobre o substrato de GaAs semi-isolante (SI) com direção (100) pela técnica MOMBE. O crescimento da estrutura do HBT inicia-se a partir da camada do subcoletor e termina na camada da capa do emissor. Como fonte de dopante tipo n utilizou-se a dissilano (Si_2H_6), tanto para camadas de GaAs (subcoletor e coletor) como para a camada de InGaP (emissor). A base de GaAs dopada por carbono foi projetada para se ter uma alta concentração de lacunas de $1 \times 10^{20} \text{cm}^{-3}$. Para obtenção desta camada foram ajustados os fluxos de fontes sólidas de arsênio (As_4) e de TMG e a temperatura de crescimento. Entre as camadas de base/coletor e base/emissor foram introduzidas camadas não dopada de GaAs, para

evitar uma possível migração de dopantes da base para emissor e coletor. Durante o ajuste da temperatura da célula de arsênio no MOMBE, a amostra de HBT foi continuamente exposta pelo mesmo fluxo para evitar a perda de arsênio da sua superfície de GaAs. Após o crescimento da camada da base, o fluxo de As_4 foi diretamente trocado pelo fluxo de fósforo vindo do TBP que foi craqueado e a camada do emissor de InGaP foi crescido dopando-se com Si. A camada de InGaP foi crescida pelas técnicas que foram desenvolvidas e descritas em detalhe no capítulo 3. Um intervalo de tempo de interrupção foi necessário introduzir durante o crescimento da junção entre o coletor/base e base/emissor para estabilizar a temperatura de crescimento e do fluxo do elemento do grupo V. Após o crescimento da camada do emissor, foi crescida uma camada mais espessa e mais dopada de mesmo material. Esta camada foi utilizada como capa para obter contato ôhmico do emissor. Foi utilizado o InGaP como capa apenas por facilidade no processo de crescimento, ou seja, para crescer este tipo de capa, basta aumentar a temperatura de craqueamento do dissilano. Por outro lado o contato ôhmico é dificultada, devido a banda proibida do InGaP ser reativamente maior que o GaAs. Portanto recomenda-se que a capa seja de n+GaAs. Pode ser melhorada ainda mais com o crescimento seguido de camada de n+InGaAs, pois este possui uma banda proibida menor que o GaAs.

A fabricação do HBT foi feita através de processos de decapagem química úmida e de *lift-off* para metalização. A decapagem seletiva do InGaP da camada do emissor foi feita usando-se HCl 32%. As etapas de processos da fabricação do transistor InGaP/GaAs foram descritas em detalhes no capítulo 4.

6.2.1 Resultados da fabricação InGaP/GaAs do TIT - Japão

A Fig. 6.2 mostra a curva característica I-V obtida do transistor InGaP/GaAs na configuração em emissor comum. A área do emissor deste HBT é de $180 \times 180 \mu\text{m}^2$. Mesmo com alta concentração de lacunas na base de $1 \times 10^{20} \text{cm}^{-3}$ e com espessura razoavelmente fina de 150nm, foi possível obter um ganho de corrente de pequeno sinal, $h_{fe} (= \Delta I_C / \Delta I_B)$, com valor considerável de 20, para corrente de coletor de 87.2mA. (densidade de corrente de coletor $J_c = 0.27 \text{KA/cm}^2$). A Fig. 6.3 mostra o h_{fe} e ganho de

corrente DC, h_{FE} ($=I_C/I_B$), para o dispositivo com a área $80 \times 80 \mu\text{m}^2$, em função do J_c . Com a densidade de corrente $J_c = 1.1 \text{ kA/cm}^2$ obteve-se o valor de h_{fe} igual a 28 e h_{FE} igual a 19. Estes resultados indicam que o transistor fabricado apresenta uma boa característica elétrica, mesmo com a base bastante dopada, e também pode-se dizer que as camadas crescidas apresentam qualidades importantes para aplicação em altas frequências. Através do bom desempenho apresentado pelo transistor pode-se concluir que as camadas e seus processos de obtenção estão adequados. Ou seja, o processo de decomposição do TBP por aquecimento de tântalo é efetivo e o uso de fonte de dissilano como dopante permitiu um controle adequado da sua concentração nas camadas do tipo n.

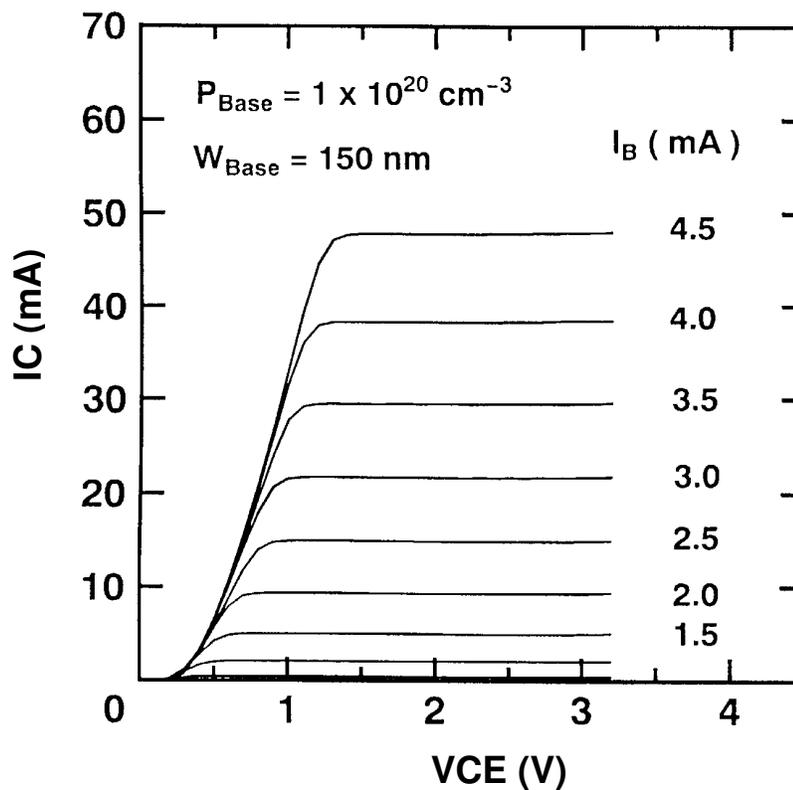


Fig. 6.2 - Curvas características I-V na configuração em emissor comum do dispositivo com área de emissor de $180 \times 180 \mu\text{m}^2$.

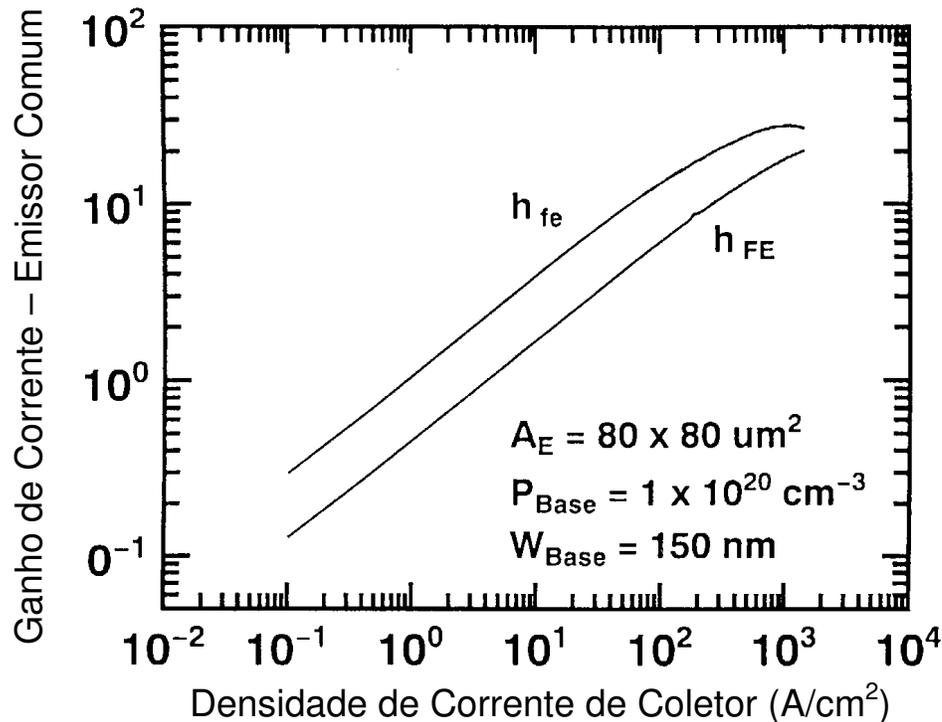


Fig. 6.3 - Mostra o h_{fe} e ganho de corrente DC h_{FE} ($=I_C/I_B$) para o dispositivo com a área $80 \times 80 \mu m^2$ em função do J_c .

6.3 Fabricação dos Transistores InGaP/GaAs fabricados no LPD

As camadas que constituem os HBTs InGaP/GaAs que foram desenvolvidos no LPD, foram crescidos no equipamento do tipo CBE. No capítulo 3 foram descritos os processos de crescimentos das camadas de GaAs e de InGaP. Na Tab. 6.2 estão apresentados os detalhes das estruturas das camadas que constituem os HBTs. Como comentado no capítulo 3, as fontes de gases ou de fase vapor que foram utilizadas para obtenção de Ga, As, In e P, foram respectivamente trietil-gálio (TEG), arsina (AsH_3), trimetil-índio (TMI), e fosfina (PH_3). A camada de GaAs foi crescida usando-se fontes de arsina (AsH_3) e trietil-gálio (TEG). Enquanto que para a camada de InGaP foram utilizados os gases trimetil-índio (TMI), TEG e fosfina (PH_3). O silício foi utilizado

como dopante para as camadas do tipo n e o berílio como dopante da camada da base. Durante os crescimentos dos HBTs foi também utilizado o carbono. A partir das lâminas crescidas foram fabricados os transistores até a sua fase final, através das etapas sucessivas de fotografação, decapagens e metalizações. O crescimento da estrutura do HBT inicia-se sobre o substrato semi-isolante de GaAs com a orientação <100>. A estrutura básica e o processo de fabricação do HBT InGaP/GaAs são similares aos realizados com o tipo AlGaAs/GaAs e que foram descritos no capítulo anterior. Foram realizados os crescimentos das camadas dos transistores InGaP/GaAs procurando-se obter resultados com características elétricas que resultem em ganhos de correntes e respostas em frequências relativamente altas. Foi necessário um número considerável de crescimentos e processamentos para se chegar num transistor que apresentasse um resultado esperado. A Tab. 6.2 mostra a estrutura básica projetada para ser crescida no CBE. Ao longo dos experimentos desenvolvidos foram realizadas alterações nas suas estruturas, as quais serão comentados no decorrer deste item. O projeto desta estrutura foi baseado em resultados de laboratórios do TIT, Fujitsu⁴, entre outros.

Tab. 6.2 - Estrutura das camadas projetadas para a fabricação dos HBTs InGaP/GaAs.

Camadas	Material	Espessura (nm)	Concentração (cm ⁻³)
Capa	GaAs (Si)	250	(n+)4e18
Emissor	In _{0.5} Ga _{0.5} P (Si)	100	(n)3e17
Espaçador	GaAs (Un)	10	-
Base	GaAs (Be)/(C)	100	(p+)5e19
Coletor	GaAs (Si)	500	(n)3e16
Subcoletor	GaAs (Si)	500	(n+)4e18

Foi crescida uma camada de 10nm de espessura de GaAs não dopada entre o emissor de n-InGaP e a base do tipo P. Esta camada foi introduzida para impedir que ocorra possível difusão de berílio da base, que se encontra em alta concentração, para camada do emissor.

6.3.1 Experimentos realizados na fabricação dos HBTs no LPD

Tab. 6.3 - Amostras dos transistores InGaP/GaAs crescidas e processadas.

Série de Experimentos	Dop. base	T.Sub GaAs	T.Sub InGaP	Amostras (#CBE)	Dispositivos (DN)	Principais Características	
Experimento A	Be	535	535	616	17	1º transistor	
	Be	535	535	636	19 (diodo)		
	Be	535	535	638	20 (diodo)	Análise SIMS	
	Be	520	520	647	21 (diodo)		
Experimento B	Be	540	540	717	24	Cres. 540°C	
	Be	540	540	734	26	Análise SIMS	
	Be	540	540	828B	28	Baixo EPD < 2000	
Experimento C	Be	535	535	868	32	Área Pequena	
	Be	540	500	908	39	Análise SIMS	
	Be	500	500	1000	51	Introdução GaP	
Exp. D	Exp.D1	Be	500	500	1104	73	T.Subs. 500°C
		C	500	500	1174	76	T.Substr. 500°C
	Exp.D2	Be	500	500	1209	78	Diodo invertido
		Be	500	500	1222	79	Transistor Invertido
	Exp.D3	C	500	540	1235	82	Transistor Normal
		C	500	540	1236	83	Transistor Invertido
	Exp.D4	Be	500	540	1257	85	Substrato 3000Å
		Be	500	540	1258	86	Substr. n+GaAs
	Experimento E	C		540	1277 (A)	87 (A)	Subida Gradual InGaP
		C		540	1280 (B)	89 (B)	n+GaAs
C		500	540	1303 (C)	93 (C)	Subcol. 5e18cm ³	
C		500	540	1302 (D)	92 (D)	Subcol. 1e18cm ³	
C		500	540	1300 (E)	94 (E)	subcol. 5e17cm ³	
C		500	540	1301 (F)	93 (F)	Substrato n+GaAs	
Experimento F	C	500	540	1321	95NAA	Substrato 3000Å	
	C	500	540	1321	95AA	Substrato 3000Å	
Experimento G	C	-	-	KOPIN	DN96	Cresc. MOCVD	

Aqui serão detalhados os experimentos relevantes da fabricação de HBTs InGaP/GaAs pelos quais foi possível realizar melhoramentos na sua estrutura. Serão discutidos os resultados obtidos na confecção dos HBTs, relacionando-os com as alterações nas condições de crescimentos realizados. Os experimentos foram realizados em séries e cada qual teve resultados importantes para o desenvolvimento do HBTs. Os crescimentos dos transistores InGaP/GaAs e os respectivos transistores processados estão descritos na Tab. 6.3.

Ao todo são 6 séries de experimentos de A a G. Nos experimentos de A a C, a camada de base foi dopada com berílio e os experimentos D tiveram amostras dopadas com os dois tipos de dopante: berílio e carbono. Nas experiências E e F, a base foi dopada com carbono. As amostras crescidas estão identificadas de acordo com as seqüências de crescimentos efetuados no CBE e os transistores fabricados foram também numerados conforme a ordem de processamento. Algumas características dos dispositivos fabricados também estão anotadas na Tab. 6.3.

6.3.2 Etapas de Processos utilizados na fabricação dos HBTs InGaP/GaAs

Nas etapas de processo de fabricação de HBTs InGaP/GaAs foram utilizadas as máscaras confeccionadas no CCS (Centro de Componentes e Semicondutores) – Unicamp e que foram descritos no capítulo 2. Foram fabricadas os transistores de área grande de emissor: $120 \times 120 \mu\text{m}^2$ e também os de áreas reduzidas: $20 \times 16 \mu\text{m}^2$, $20 \times 6 \mu\text{m}^2$ e $16 \times 4 \mu\text{m}^2$. Para fabricação de áreas grandes foram utilizadas no total 14 etapas de processos que foram detalhadas no capítulo 4. Na Tab. 6.4 a seguir estão mostradas resumidamente as etapas que foram utilizadas na confecção destes transistores.

Tab. 6.4 - Etapas de Processos do HBT InGaP/GaAs.

Número Etapas	Processos realizados
01	Remoção do índio das costas das lâminas
02	Limpeza da amostra
03	Fotogravação para metalização do emissor
04	Metalização do emissor
05	<i>Sintering</i>
06	Fotogravação para mesa do emissor
07	Decapagem da mesa do emissor
08	Fotogravação para metalização de base
09	Metalização da base
10	Fotogravação para decapagem da mesa de base
11	Decapagem da mesa de base
12	Fotogravação para metalização do coletor
13	Metalização do coletor
14	<i>Alloy</i> de contato ôhmico

6.3.2.1 Remoção do índio e o processo de limpeza

As amostras de HBTs que são crescidas no CBE tem dimensões de aproximadamente 1.5cmx1.5cm e são presas numa placa circular de molibdênio através da utilização do índio. Para efetuar esta preparação da amostra, inicialmente faz-se o aquecimento da placa de molibdênio numa placa quente e em seguida, é colocado o índio, ainda sólido, nesta placa de molibdênio. Logo que é derretido, coloca-se o substrato de GaAs a ser crescido sobre este índio. Gira-se a amostra nesta placa de molibdênio até ficar presa. Após o seu resfriamento a amostra fica fixa, que em seguida é levada à câmara do CBE. Após o crescimento, a remoção da amostra é feita também com aquecimento da placa de molibdênio. Após este processo, sempre resta o

índio nas costas da amostra e como esta superfície fica irregular, é necessária a sua remoção, pois prejudicaria o processo de fotogração. Para isso protege-se a parte crescida com fotorresiste SPR3012. Em seguida coloca-se a amostra no ácido clorídrico durante 1 hora para toda remoção do índio e depois é lavada com bastante água. Após a secagem, faz-se a remoção do resiste com acetona e depois jateia-se com isopropanol e água. Para limpeza final da amostra faz-se o processo de *soxlet* descrito no capítulo 4, isto é, através da limpeza orgânica com o tricloroetileno, acetona, isopropanol e água deionizada.

6.3.2.2 Fotogração, metalização, *sintering* e *alloy*

A fotogração para metalização do emissor, base e do coletor foi realizada com o processo de inversão de imagem descrito no capítulo 4. A metalização dos transistores do experimento A foi realizada em diferentes localidades e será detalhada mais adiante. Em relação aos demais experimentos, as metalizações foram realizadas no E-beam instalado no laboratório do LPD. Os metais e espessuras utilizados nas experiências estão descritos na Tab. 6.5.

Tab. 6.5 - condições de metalizações dos amostras dos HBTs InGaP/GaAs

Camadas	Metalização no E-Beam	Espessuras Especificada (Å)	Espessura Total (Å)
Emissor	Au/Ge/Ni/Au/Ni/Au	50/500/1000/300/1000	2850
Base	Ti/Pt/Au	500/500/1000	2000
Coletor	Au/Ge/Ni/Au/Ni/Au	50/500/1000/300/1000	2850

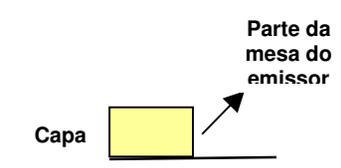
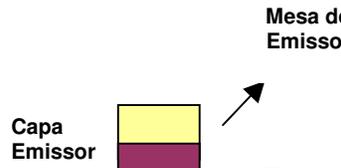
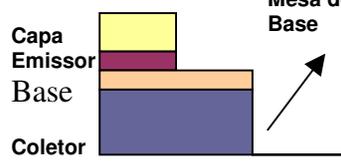
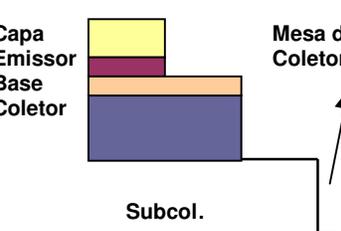
Após a metalização do emissor realiza-se o processo de *sintering* para que o metal fique com uma boa aderência no semicondutor. Foi utilizada a temperatura de 300°C durante 3,5 minutos no forno convencional. Após a metalização do coletor é realizado o tratamento térmico para obtenção de contato ôhmico entre o metal e o semicondutor. O *alloy* foi realizado no forno convencional e nitrogênio ultrapuro foi utilizado como ambiente de processo. A temperatura e o tempo do tratamento térmico foi fixado em 460°C e 3.5 minutos. No experimento A, no entanto, foi utilizado o RTP

(*Rapid Thermal Annealing*) para realizar o *sintering* e o *alloy*, como descrito mais adiante.

6.3.2.3 Processo de decapagens

Processos de decapagem são realizados para a formação de mesas de emissor, de base e também para isolamento dos dispositivos e são mostrados na Tab. 6.6. Nesta tabela está mostrada a estrutura a ser removida, a solução utilizada, as espessuras que deverão ser removidas e o perfil final das estruturas do HBT.

Tab. 6.6. Decapagens realizadas nas amostras de InGaP/GaAs.

Estrutura	Solução utilizada	Espessura a ser removida (nm)	Perfil final da estrutura Após a decapagem
Parte da mesa do emissor: remoção capa (n+GaAs)	Ácido fosfórico $H_3PO_4:H_2O_2:H_2O$ 3:1:50 durante 3 minutos	250	
Mesa do emissor remoção de InGaP	HCl 32% durante 30 Seg.	100	
Mesa de base remoção (p+GaAs) base (n-GaAs) coletor (n+GaAs) parte do subcoletor	Ácido fosfórico $H_3PO_4:H_2O_2:H_2O$ 3:1:50 Aprox. 7 min.	100/ 500/ 100	
Mesa do coletor remoção subcoletor (n+GaAs) (SI-GaAs) parte do substrato (Isolação)	Ácido fosfórico $H_3PO_4:H_2O_2:H_2O$ 3:1:50 Aprox. 8 min.	400/ 300	

As mudanças que foram introduzidas durante os experimentos serão comentadas no decorrer deste capítulo.

6.3.3 Experimento A – Alterações nas condições de crescimento e de processamento

Nesta experiência A foram crescidas 4 amostras de HBTs com as características especificadas na Tab. 6.2. As amostras foram denominadas de #CBE616, #CBE636, #CBE638 e #CBE647. Na amostra #CBE647 a camada de espaçador não foi crescida para poder realizar comparações. A Tab. 6.7 mostra as temperaturas do substrato, da célula do silício e da célula de berílio utilizados durante o crescimento e também os correspondentes aspectos morfológicos obtidos no final do crescimento. Os níveis de dopagens da amostra #CBE616 foram analisados por *C-V profile*. Através desta medida foi constatado que as dopagens realizadas com o silício nas camadas do tipo n e n⁺ estavam ou acima ou abaixo dos níveis especificados. Como consequência, alterou-se a temperatura das células de Si e de Be para as amostras #CBE636, #CBE638 e #CBE647 como indicado na Tab. 6.7. Como foi aumentada a temperatura da célula de berílio, procurou-se deixar um intervalo maior sem crescimento: de 30s para 90s, durante a passagem do crescimento da região de base para a região do emissor e além disso, foi diminuído a temperatura de *standby* da célula de berílio de 300°C para 200°C. Estes cuidados foram tomados para evitar que o berílio venha a influenciar na camada do emissor. A amostra #CBE636 resultou numa superfície levemente esbranquiçada. Foi suposto que foi devido à má aderência da amostra no suporte de molibdênio. Neste sentido, a amostra #CBE638 foi crescida novamente com as mesmas condições que o #CBE636, porém tomando-se mais cuidado na preparação da amostra. Este, no entanto, também resultou numa superfície levemente esbranquiçada mostrando que este comportamento não foi devido a esse fato. As temperaturas de crescimento foram todas 535°C, exceto a amostra #CBE647 que foi de 520°C. Esta modificação de temperatura do substrato foi realizado pois o crescimento da camada de InGaP crescida à temperatura de 520°C apresentou uma qualidade superior. Através desta mudança obteve-se uma superfície espelhada no #CBE647.

Tab. 6.7 - Condições de temperaturas de crescimento e características finais obtidas.

Amostras	T_{Subs.}[°C] (GaAs)	T_{Subs.}[°C] (InGaP)	T_{Cel-Si} [°C] n⁺ / n	T_{Cel-Be} [°C] p⁺	Superfície/ Tempo Espera base/emissor
#CBE616	535	535	1100 / 1050	790	Espelhado/ 30seg
#CBE636	535	535	1140 / 900	800	Lev. esbranquiçada/ 90seg
#CBE638	535	535	1140 / 900	800	Lev. esbranquiçada/ 90seg
#CBE647	520	520	1140 / 900	800	Espelhado/ 90seg

Os processos de fabricação dos transistores de InGaP/GaAs utilizados foram os descritos nos procedimentos no item 6.3.2 deste capítulo. No caso da metalização, há diferenças em relação aos métodos realizados e estão mostradas na Tab. 6.8. As metalizações para as amostras #CBE636, #CBE638, #CBE647 foram todas realizadas no LPD. As metalizações realizadas na Telebrás e na USP foram feitas numa evaporadora do tipo *E-beam* e a do LPD foi do tipo de cadinho em forma de espiras. Há um cuidado que precisa ser tomada quanto à temperatura de tratamento térmico, pois há uma faixa de temperatura ótima. As condições de *sintering* utilizadas nas amostras estão mostradas também na Tab. 6.8. O Processo de *sintering* foi realizado para se obter uma boa aderência do metal na camada do emissor. No caso do DN20, foi realizado o segundo *sintering*, pois a aderência foi insuficiente após o primeiro passo. O metal neste caso serve como máscara para o decapagem da mesa do emissor.

Tab. 6.8 - Condições de metalização e *sintering* para as amostras #CBE616, #CBE636 e #CBE638.

Amostra/ Dispositivo	Emissor (nm)	Base (nm)	Coletor (nm)	Sintering (°C/s)
#CBE616 (DN17)	<u>CPqD</u> Ni/Ge/Au/Ni/Au 5/50/100/50/100)	<u>LME/USP</u> Ti/Pt/Au (50/50/100)	<u>CPqD</u> Ni/Ge/Au/Ni/Au (5/50/100/50/100)	250/10 + 340/5
#CBE636 (DN19)	<u>LPD</u> AuGeNi/Au (aprox.100)	<u>LPD</u> Cr/Al (aprox.100)	<u>LPD</u> AuGeNi/Au (aprox.100)	150/15 + 300/15
#CBE638 (DN20)	<u>LPD</u> AuGeNi/Au (aprox.100)	<u>LPD</u> Cr/Al (aprox.100)	<u>LPD</u> AuGeNi/Au (aprox.100)	(1°)150/15 + 300/15 (2°)150/10 + 330/30
#CBE647 DN21	<u>LPD</u> AuGeNi/ Au (aprox.100)	<u>LPD</u> Cr/Al (aprox.100)	<u>LPD</u> AuGeNi/Au (aprox.100)	250 /15 + 350 /30

O *alloy* é necessário para se obter o contato ôhmico na camada de emissor e de coletor. Para a amostra DN17 foi realizado o *alloy* no RTA (*Rapid Thermal Annealing*) em duas etapas, com a temperatura de 250/10 e 350/10 [°C/s]. Para as amostras DN19, DN20 e DN21, foi feito um tratamento térmico similar, porém os contatos sofreram degradações. Desta forma são mostrados apenas os resultados de medidas elétricas antes do processo de *alloy*.

6.3.3.1 Resultados e discussões do experimento A

O DN17 foi o primeiro transistor InGaP/GaAs fabricado no LPD. O gráfico de *Gummel* do dispositivo DN17 é mostrada na Fig. 6.4. Pode-se ver que a junção base-coletor está muito boa. O fator de idealidade para corrente de coletor (I_c) foi de 1.1. No

entanto, o fator de idealidade para a corrente de base (I_b) foi de 3.9, ou seja é um valor bastante alto. Isto indica que a junção base/emissor precisa se melhorada.

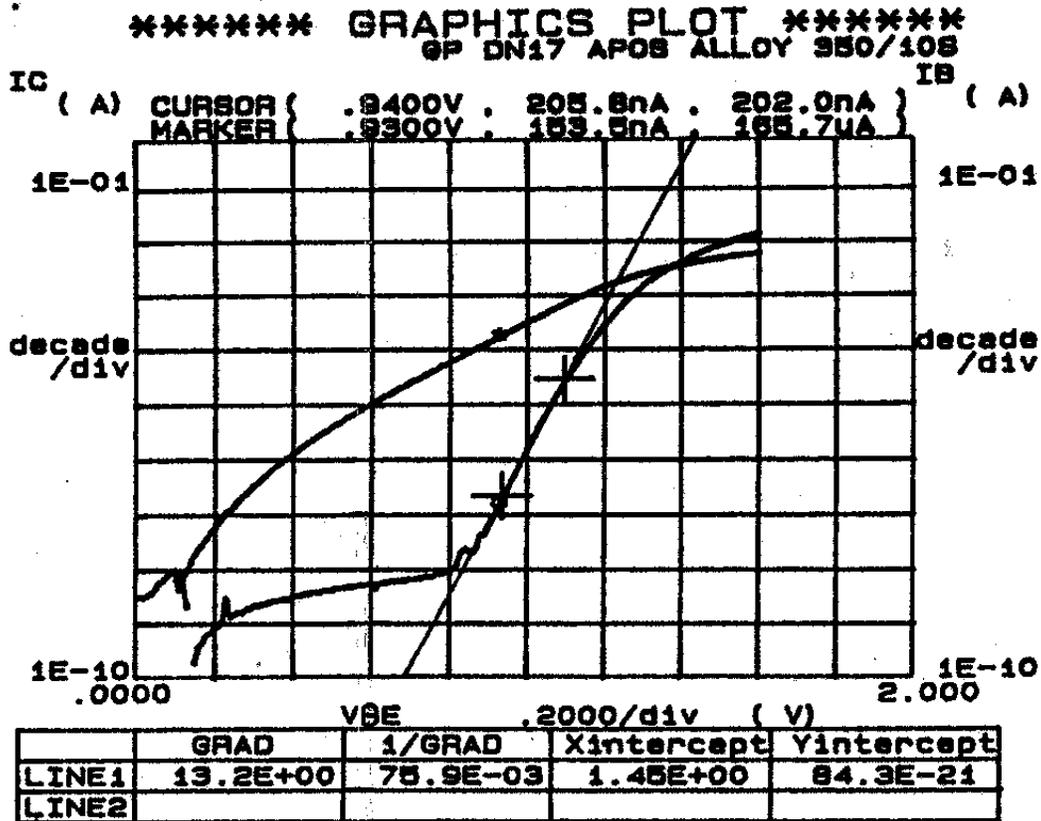


Fig. 6.4- Gráfico de Gummel do DN17 após o processo de alloy.

Na busca de melhorar esta interface foram crescidas as amostras #CBE636, #CBE638, #CBE647 com as condições de crescimento descrito anteriormente. No entanto, na confecção dos dispositivos DN19, DN20 e DN21 as junções de base/coletor ficaram prejudicadas com a realização do *alloy*. As temperaturas de *alloy* para as metalizações destas amostras não estavam otimizadas. Os estudos de contatos ôhmicos que foram mostrados no capítulo 4, são de partes isoladas do HBT, ou seja, ainda precisavam ser testadas as temperaturas de *alloy* para os HBTs com os três terminais (emissor, base e coletor). Neste caso foram realizadas medidas apenas da junção base/emissor, antes do *alloy*. A Fig. 6.5 mostra a medida I_xV realizada na amostra DN21. Através da inclinação da curva, foi calculado o fator de idealidade da

junção base/emissor do DN19, DN20 e DN21. Os valores obtidos foram 3.4, 3.0 e 2.5 respectivamente.

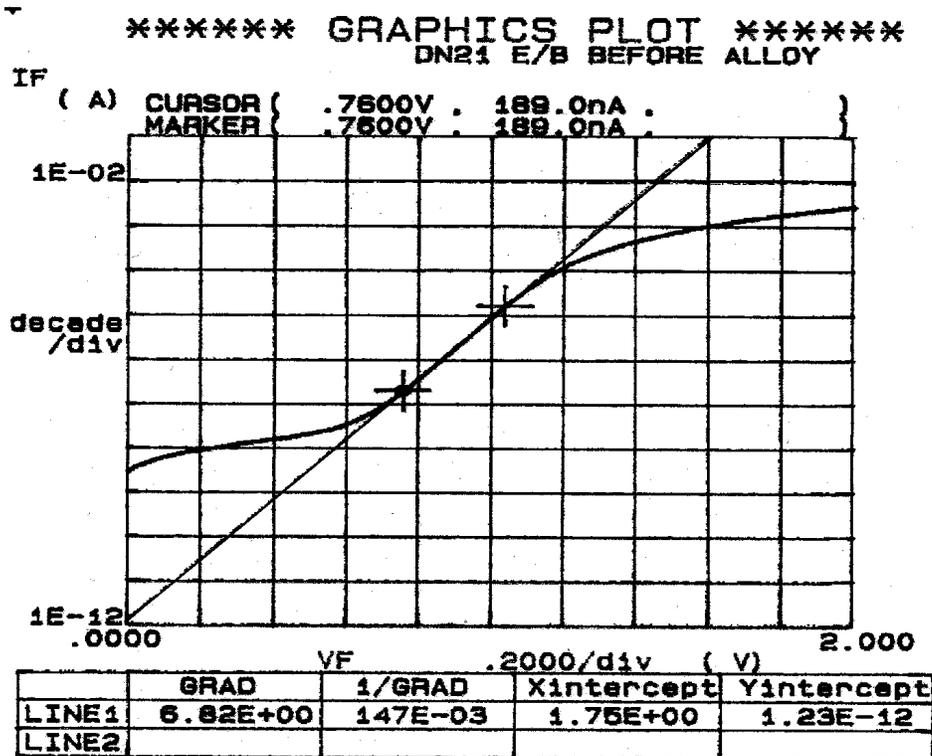


Fig. 6.5 - Curva I-V entre a base e o emissor do DN21 antes do processo de alloy.

Na Tab. 6.9 são mostrados os resultados de todas as medidas. Pode-se ver que os dispositivos DN19, DN20 e DN21 tiveram os valores do fator de idealidade da junção E/B melhor que ao do DN17. Neste sentido os três últimos transistores fabricados mostram que as junções emissor/base melhoraram e que as superfícies levemente esbranquiçadas não influenciaram de forma significativa nesta junção. Este comportamento pode ser devido ao maior intervalo introduzida entre um crescimento e o outro (base/emissor). Mas ainda o valor do fator de idealidade está alto. A amostra DN21 foi a que demonstrou o menor valor de fator de idealidade. Isto provavelmente foi devido à melhor qualidade do material InGaP da região do emissor, que foi obtida com a diminuição da temperatura de crescimento da amostra. Porém como não foi crescida a camada do espaçador nesta amostra não se pode afirmar que somente a camada de

InGaP tenha contribuído nesta melhora, pois foram alterados dois parâmetros ao mesmo tempo: temperatura e a ausência do espaçador.

Tab. 6.9 – Fatores de idealidade obtidas do gráfico de Gummel e das curvas I-V entre a base e o emissor.

Dispositivos	Fator de Idealidade	Medidas
DN17 (#CBE616)	1.2	<i>Gummel Plot</i> (Transistor) - Corrente de Coletor
	3.9	<i>Gummel Plot</i> (Transistor) - Corrente de Base
DN19 (#CBE636)	3.4	Junção B/E (I-V)
DN20 (#CBE638)	3.0	Junção B/E (I-V)
DN21 (#CBE647)	2.5	Junção B/E (I-V)

Através deste experimento A, com a fabricação dos HBTs DN17, DN19, DN20 e DN21 foi possível melhorar de forma perceptível a interface emissor/base através da medida do fator de idealidade: a) pela redução da temperatura de crescimento de GaAs e de InGaP de 535°C para 520°C, b) pelo aumento do tempo de espera entre os crescimentos de base e emissor.

6.3.4 Experimento B – Alteração nas condições de crescimento e na qualidade do substrato

Em contradição às conclusões anteriores, neste experimento foi testada uma faixa de temperatura de crescimento mais elevada e um tempo de espera entre base e emissor bem maior. A temperatura do substrato foi de 540°C durante todo o crescimento da camada de InGaP e de GaAs. A temperatura da célula de berílio e do

silício foram mantidas como no experimento A. Todas as amostras resultaram em superfícies espelhadas Nesta experiência B, foram realizadas crescimentos em três amostras. A Tab. 6.10 mostra as diferentes condições de crescimento efetuadas em cada amostra. Na amostra #CBE717, a camada do espaçador foi omitida. Um tempo de espera com duração variável foi introduzida logo depois do crescimento da camada de base de GaAs. Este tempo de parada de crescimento é para possibilitar a saída de qualquer vapor de Be residual na câmara de crescimento que possa interferir. A amostra #CBE828B foi crescida para um substrato com EPD (*Etch Pitch Density*) <2000.

Tab. 6.10 – Qualificação do substrato e condições de crescimentos.

Amostra/ Dispositivos	Substrato EPD	T_{Subs.}[°C] (GaAs)	T_{Subs.}[°C] (InGaP)	Camada espaçador	Tempo de espera de Cresc. [min.]
#CBE717/DN24	<5.000	540	540	Não	4.0
#CBE734/DN26	<5.000	540	540	Sim	6.5
#CBE828B/DN28	<2.000	540	540	Sim	15.0

Os processos de fabricação das amostra #CBE717, #CBE734 e #CBE828B foram conforme descrito no item 6.3.2 deste capítulo. As metalizações dos HBTs foram realizadas na evaporadora de ultra alto vácuo do tipo *electron-beam* que foi instalada no LPD. Foi realizada um estudo prévio sobre a formação de contatos ôhmicos sobre GaAs n^+ ($2 \times 10^{18} \text{ cm}^{-3}$) antes da fabricação dos HBTs. O tratamento térmico para obtenção de contatos ôhmicos foram realizadas no forno convencional em ambiente de N_2 com tempo fixo de 3,5 minutos conforme descrito no item 6.3.2.

6.3.4.1 Resultados e discussões do experimento B

A Fig. 6.6 mostra os resultados das medidas de gráfico de *Gummel* dos HBTs DN24, DN26 e DN28. A área do emissor de cada uma delas é de $120 \times 120 \mu\text{m}^2$. Através da Fig. 6.6 pode-se observar que os transistores apresentam uma alta corrente de fuga na corrente de base para os três transistores fabricados. No entanto, observa-se que o

DN28 apresenta uma menor fuga. Na Tab. 6.11 apresenta-se os valores dos fatores de idealidade para corrente de base (n_{Ib}) e de coletor (n_{Ic}) e respectivos ganhos de correntes. Os resultados demonstram que o dispositivo DN28 apresenta o melhor desempenho de corrente na junção emissor-base, ou seja, o fator de idealidade da corrente de base é a mais baixa e o ganho de corrente é o maior. No caso do DN24 (#CBE717) e DN26 (#CBE734) não se obteve ganho de corrente para VBE de 1.5V. Este resultado confirma o melhoramento introduzido com a combinação do uso da camada espaçadora e do tempo de espera entre crescimento da camada da base e o emissor.

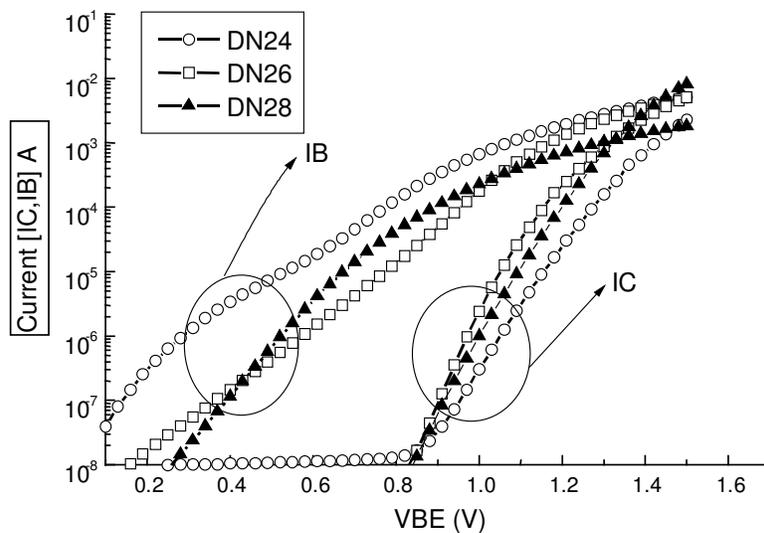


Fig. 6.6 - Resultados do *Gráfico de Gummel* dos HBTs DN24, DN26 e DN28.

Tab. 6.11 - Principais variáveis nos processos e os resultados extraídos das curvas do gráfico de Gummel.

Amostras/ Dispositivos	Substrato EPD	Espaçador	Tempo de Espera (min.)	n_{Ib}	n_{Ic}	Ganho p/V_{BE} 1.8V
#CBE717 / DN24	<5000	Não	4	-	1.73	< 1
#CBE734 / DN26	<5000	Sim	6.5	3.33	1.11	< 1
#CBE828B /DN28	<2000	Sim	15	2.12	1.26	5.6

Comparando-se separadamente o resultado do gráfico *de Gummel*, Fig. 6.6, do DN24 com DN26 e DN26 com DN28, leva a concluir que a camada do espaçador produziu uma melhora mais significativo que o tempo de espera. O resultado acima indica que a camada do espaçador em combinação com o tempo de espera de 15 minutos e também o uso de baixo EPD melhora de forma significativa no desempenho do transistor. Este melhoramento pode ser atribuído ao fato de o berílio ter sido melhor confinado na região de base, ou seja, a difusão do berílio foi minimizada impedindo que se deslocasse para a região de InGaP do emissor. Quando o berílio, em quantidade alta, entra na camada do emissor, cria-se uma região de baixa qualidade da camada de InGaP, ou até mesmo a formação de homojunção, o que causa a perda de ganho do transistor. Isto é, o alto ganho que se obtém através da formação da heterojunção entre o emissor e a base, é perdida. Em estudos de crescimentos de InGaP com Be como dopante, constatou-se que quando o berílio está presente em quantidade elevada forma-se uma estrutura do tipo Be_3P_2 , prejudicando a estrutura cristalina do InGaP⁵.

A Fig. 6.7 mostra a característica $I_C \times V_{CE}$ do transistor DN28. Este transistor tem um ganho de corrente de aproximadamente 15 para uma corrente de 50mA.

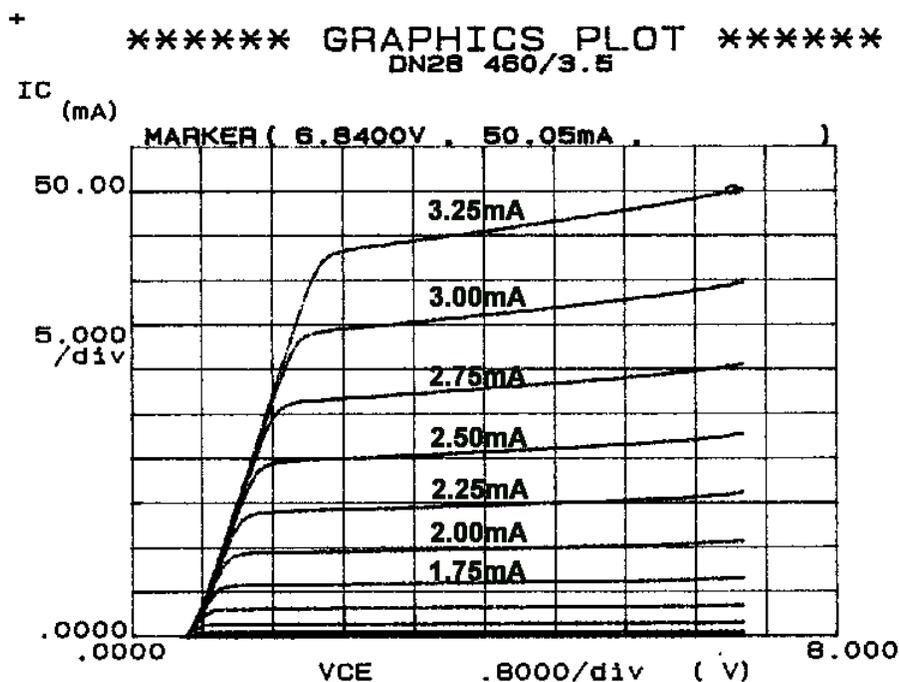


Fig. 6.7– Curva característica $I_C \times V_{CE}$ do transistor DN28.

Uma análise SIMS foi realizada na amostra #CBE734 para estudar a composição e perfil de dopagem das camadas crescidas epitaxialmente. Esta análise foi realizada na USP no laboratório da LSI, no sistema Cameca. E o oxigênio foi utilizado como fonte de íons primários. A Fig. 6.8 mostra os perfis do gálio, do arsênio, do índio e do fósforo e também do dopante berílio. Pode-se observar através do perfil do berílio que o mesmo pode ter interferido na camada do emissor, isto é, ele apresenta um perfil levemente inclinado para a região do emissor indicando uma possível introdução do berílio na camada do emissor. No entanto como na região de interface, a medida SIMS, não tem uma alta precisão na sua medida, a análise fica prejudicada e não se pode afirmar se realmente houve ou não a introdução do berílio.

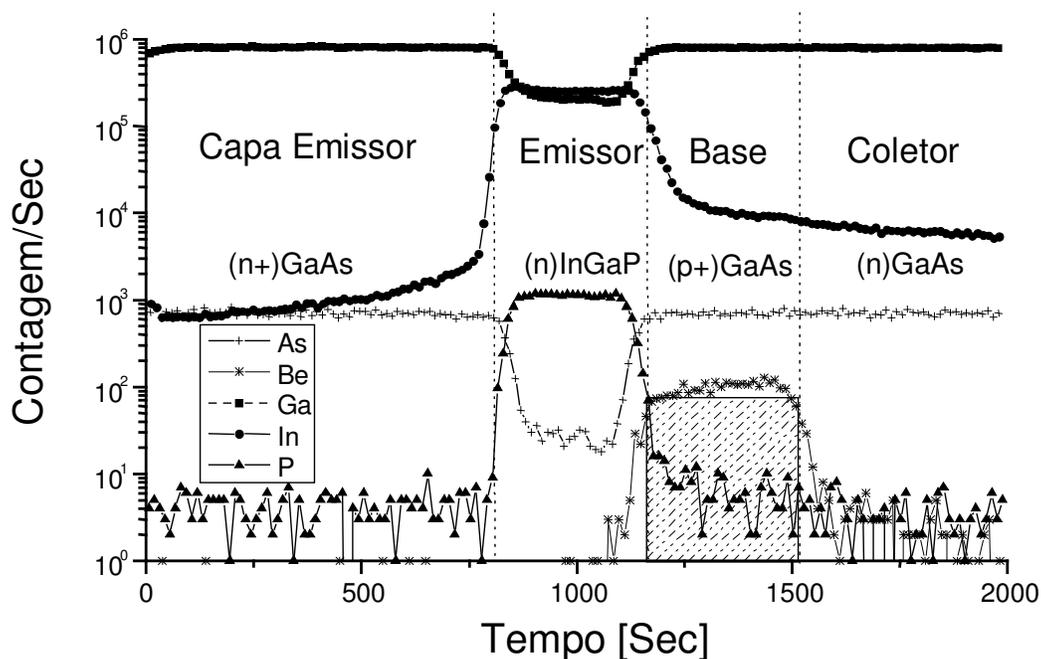


Fig. 6.8 - Composição do perfil do gálio, do arsênio, do índio e do fósforo e do berílio da amostra #CBE734, analisado por SIMS.

O resultado desta análise, portanto não é totalmente conclusivo, visto que o perfil apresenta uma intensidade do sinal pequeno. Observando-se o resultado das medidas elétricas dos transistores fabricados concluímos que a introdução do tempo de espera e

do espaçador melhoram o desempenho do transistor. Além disto, na amostra DN28 foi utilizado um substrato com EPD mais baixo que dos demais.

Embora os experimentos não tenham sido planejados de forma científica (variámos vários parâmetros ao mesmo tempo), visávamos ter alguns dados iniciais e sentir a influência de alguns parâmetros. A partir dos resultados apresentados pode-se concluir os seguintes aspectos gerais: a) o uso de camada espaçadora auxilia como barreira de dopantes. b) utilização de baixo valor de EPD também pode contribuir no melhoramento do transistor, c) o uso de tempo de espera entre base e emissor é positivo, d) o crescimento em temperatura mais alta também é possível obter HBTs funcionais.

6.3.5 Experimento C – Introdução de camadas GaP na interface B/E

Nesta experiência foram crescidas e processadas 3 amostras de HBTs. #CBE868, #CBE908 e #CBE1000 que correspondem aos transistores DN32, DN39, DN51. As especificações das camadas são as mesmas mostradas na Tab. 6.2. Os substratos utilizados foram todos com o $EPD < 2000$, semi-isolante. As três amostras foram crescidas nas condições semelhantes ao da amostra #CBE828B, do experimento B, porém foram realizadas algumas alterações. Na experiência anterior o tempo de espera foi de 15 minutos e foi obtido um resultado favorável em combinação com outros parâmetros. O tempo de espera não deve exceder muito, pois pode inserir elementos indesejáveis na amostra. O tempo de espera na experiência foi adotado em 10 minutos. Na amostra #CBE868 foi introduzida uma camada *buffer* de GaAs não dopada de 2 μ m de espessura, antes de começar a crescer as camadas do HBT. No crescimento da amostra #CBE908, foi substituída a camada de *spacer* de 100Å pelo crescimento de uma camada de GaAs dopada intencionalmente com silício de aproximadamente 40Å de espessura com dopagem de $5e19cm^{-3}$. Esta camada foi introduzida com intenção de compensar o possível berílio que venha a ocupar a região do emissor. Na amostra #CBE1000 foi inserida uma camada de 1nm de GaP entre a camada de emissor/capa e base/emissor. Na Tab. 6.12 estão mostradas as variáveis do crescimento efetuadas nas amostras #CBE868, #CBE908 e #CBE1000.

Tab. 6.12 - Condições de crescimentos das amostras #CBE868, #CBE908 e #CBE1000.

Amostra/ Dispositivos	T_{Subs.}[°C] (GaAs)	T_{Subs.}[°C] (InGaP)	Camada espaçador	Modificação Introduzida
#CBE868/DN32	535	535	sim	camada <i>buffer</i> 2 μ m
#CBE908/DN39	540	500	substituído n+GaAs	camada de n+GaAs de 40Å (B/E)
#CBE1000/DN51	500	500	não	camada de 10Å de GaP B/E e E/Capa

A introdução de camada de 10Å de GaP entre a base e o emissor e também entre o emissor e a capa tem a intenção de eliminar a possível formação de camada InGaAs nestas interfaces. Foi realizado uma série de experiências com estruturas de poços quânticos do tipo InGaP/GaAs com 10 períodos de 120Å de GaAs e 380Å de InGaP. Inicialmente as medidas de fotoluminescência dos poços quânticos mostraram que existe uma região de absorção de energia menor que a região de absorção do GaAs. Este comportamento está mostrada na Fig. 6.9 através da amostra 1. Em uma outra experiência foi crescida uma camada de GaP de aproximadamente 1nm nas interfaces InGaP/GaAs. Para obter isto foi deixado a fonte de fósforo aberta por 60 segundos antes e depois do crescimento da camada de InGaP. Como pode-se ver através da amostra 2 da Fig. 6.9, a obtenção da formação de poços quânticos InGaP/GaAs fica claro.

A Fig. 6.10 mostra o diagrama esquemático da seqüência de crescimentos efetuados para realização da estrutura de poços quânticos. Através do processo, de deixar 60 segundos de fósforo, antes e depois do crescimento da camada de InGaP, foi

possível eliminar a formação de camadas do tipo InGaAs o qual reduziria a energia da região de absorção.

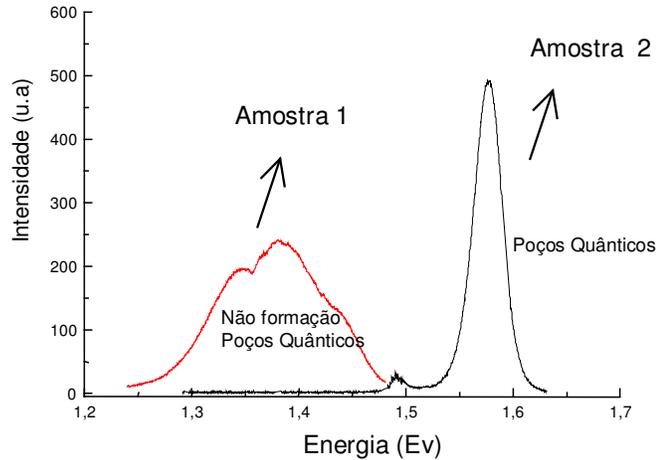


Fig. 6.9– Medidas de fotoluminescência. Dois tipos de amostras de poços quânticos: amostra 1 e amostra 2.

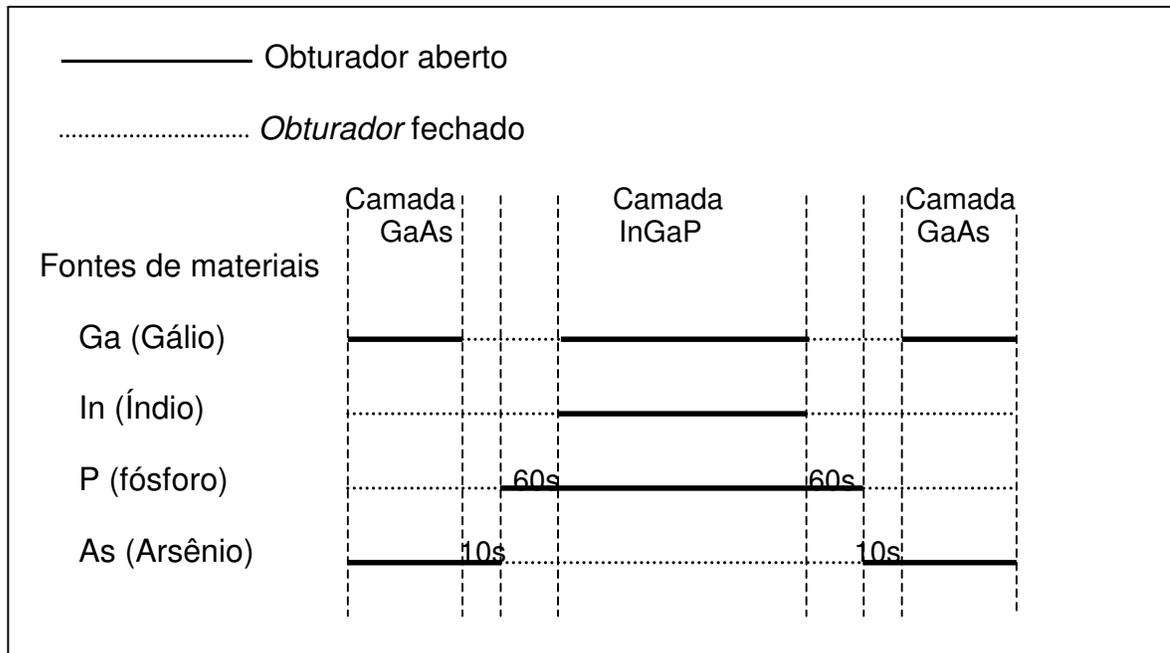


Fig. 6.10 –Diagrama esquemático para obtenção de poços quânticos InGaP/GaAs (amostra 2).

O processo de fabricação do DN32, DN39 e DN51 foi feito segundo os procedimentos descritos no item 6.3.2 deste capítulo.

6.3.5.1 Resultados do experimento C

A partir das curvas do gráfico de Gummel do DN32 obteve-se um fator de idealidade da corrente de base (I_b) de 2.5 e da corrente de coletor de 1.2. Esse resultado demonstrou que a camada de *buffer* crescida na amostra #CBE868 não ajudou no desempenho dos HBTs comparativamente com o que foram fabricados nos experimentos A e B. Portanto nas demais amostras esse procedimento não foi adotado. A seguir mostram-se os resultados do processo de fabricação do dispositivo DN39 que corresponde à amostra #CBE908. Os valores dos fatores de idealidades obtidos para o este transistor foram de 2.87 para corrente de base e de 1.16 para a corrente de coletor. Isto mostra que a idéia da dopagem intencional de silício na interface base emissor não melhorou a interface tal como esperado. Pode-se dizer até que houve uma piora da comparado aos demais fabricados.

A Fig. 6.11 mostra o resultado do processo de fabricação do DN51 que corresponde a amostra #CBE1000, não auto alinhado.

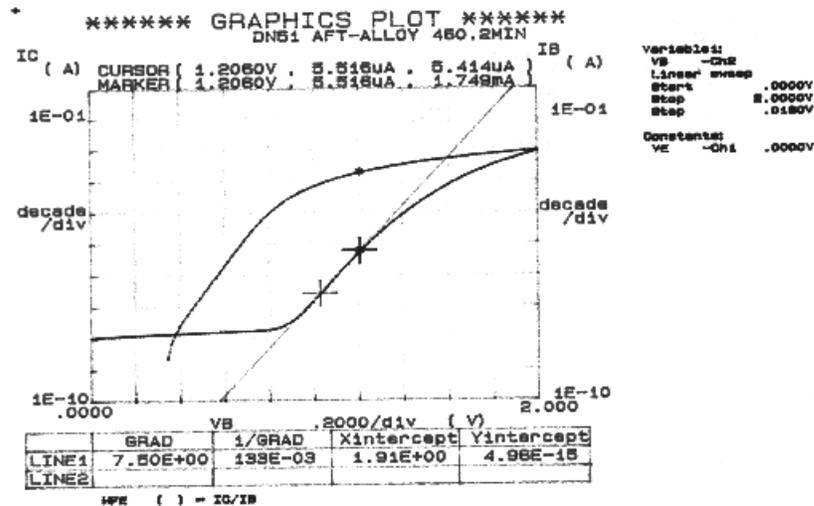


Fig. 6.11- Gráfico do Gummel DN51 não auto alinhado, após o *alloy* de 2'.

Os fatores de idealidade obtidos para a corrente de base e de coletor foram 1.85 e 2.20 respectivamente. O resultado obtido do fator de idealidade da corrente de base foi o melhor obtido até o momento e este fato se deveu à melhora da interface base/emissor. A introdução de uma camada de GaP melhorou significativamente os nossos transistores. No entanto o fator de idealidade da corrente de coletor não ficou bom. O valor de 2.20 foi o maior encontrado. Foi realizada também medida no HBT auto-alinhado de área grande. Obteve-se neste caso também 1.85 para fator de idealidade da corrente de base e, no entanto, 1.50 para o fator de idealidade da corrente de coletor. Houve uma diferença do fator de idealidade da corrente de coletor do transistor não auto-alinhado para o auto-alinhado.

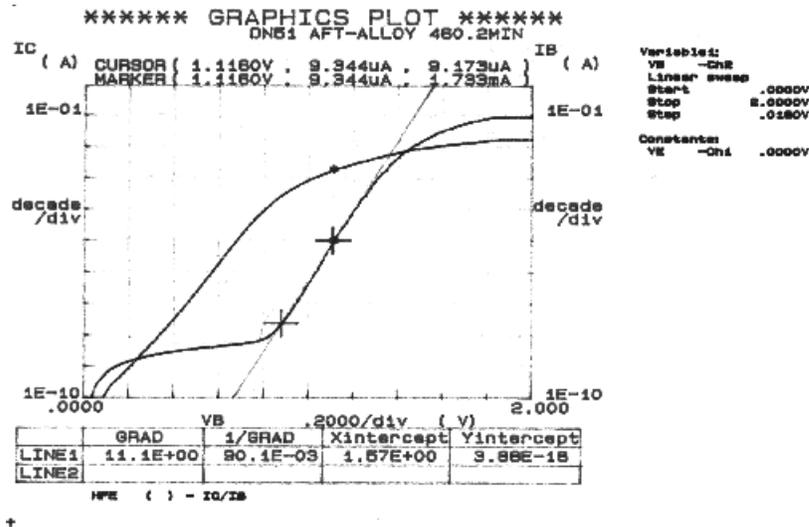


Fig. 6.12 - Gráfico de Gummel DN51 auto alinhado, após o *alloy*.

Este fato provavelmente ocorreu devido ao processo de *alloy* ter sido realizado a 460°C durante dois minutos enquanto que para as outras amostras foi realizado com tempo de 3.5minutos. Portanto houve uma variação no fator de idealidade devido à insuficiência de *alloy* na amostra DN51. Era esperado que não houvesse diferença entre as medidas do auto-alinhado e não auto-alinhado por serem ambos transistores de áreas grandes. A Fig. 6.13 mostra um gráfico comparativo do gráfico de Gummel do DN28 e DN51. Pode-se observar a melhora significativa na inclinação da curva da corrente de base do DN51 em relação ao do DN28. Comprovando o efeito positivo na amostra DN51 com a introdução de 60 segundos de fósforo na interface

base/emissor/capa. Portanto nas experiências seguintes foram adotados o crescimento da camada de GaP nestas interfaces.

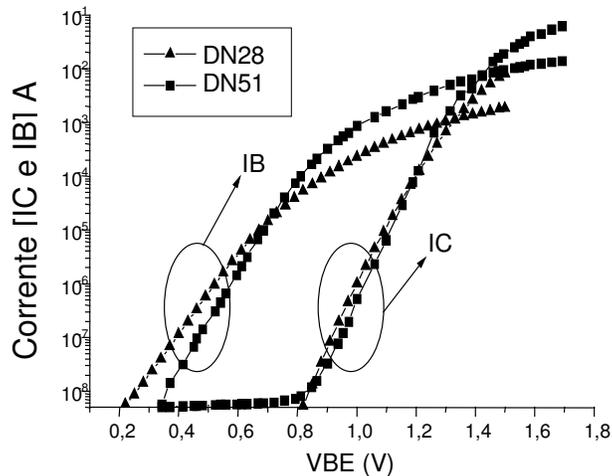


Fig. 6.13 - Comparação do gráficos de Gummel do DN28 e DN51.

A Fig. 6.13 mostra os fatores de idealidades da corrente de base e de coletor e também os respectivos ganhos dos transistores obtidos através dos resultados dos experimentos A, B e C.

Pode-se observar pela Tab. 6.13 que o menor fator de idealidade para a corrente de base é da amostra #CBE1000, com o valor de 1.85 e isto foi possível com a introdução da camada de GaP de 10Å na região entre emissor e base e emissor e capa. A espessura de 10Å foi medida através do microscópio eletrônico de transmissão do LNLS.

Tab. 6.13 –Fatores de idealidade dos transistores de InGaP/GaAs.

Dispositivo	Alterações introduzidas	η_{ib}	η_{ic}	Ganho P/VBE 1.8V
DN17 (#CBE616)	Tsustr. 535°C	3.90	1.20	3.8
DN19 (#CBE 636)	Dopagem. n+/nGaAs e da base	3.40	-	-
DN20 (#CBE638)	Dopagem. n+/nGaAs e da base	3.02	-	-
DN21 (#CBE647)	Temp. cresc. InGaP 520°C	2.5	-	-
DN24 (#CBE717)	Sem espaçador Tespera 4min EPD<5000	indefinido	1.73	<1
DN26 (#CBE734)	Com espaçador Tespera 6.5min EPD<5000	3.33	1.11	2,4
DN28 (#CBE828B)	Com espaçador Tespera 15min EPD<2000	2.12	1.26	6.2
DN32 (#CBE868)	Camada <i>buffer</i> 2 μ m	2.50	1.20	1.2
DN39 (#CBE908)	Camada de 40Å de n+GaAs (B/E)	2.87	1.16	<1
DN51 (#CBE1000)	Camada de 10Å de GaP (B/E e B/Capa)	1.85	2.20	<1
DN51 Auto Alinh. (#CBE1000)	Camada de 10Å de GaP (B/E e B/Capa)	1.85	1.50	5.6

6.3.5.2 Análise SIMS da amostra #CBE908

Para verificar a composição da amostra crescida: #CBE908 foi realizada a análise SIMS. A análise SIMS foi realizada a partir da região de capa do emissor até o subcoletor e foi utilizado o césio como fonte de íons primários. Esta análise foi realizada no equipamento SIMS do LPD. A partir da Fig. 6.14 pode-se ver a formação das camadas de capa, emissor, base, coletor e de subcoletor. O berílio foi observado pelo radical diatômico BeAs. E esta amostra também mostrou que pode haver contaminações de berílio na região de emissor, assim como vimos na amostra #CBE638

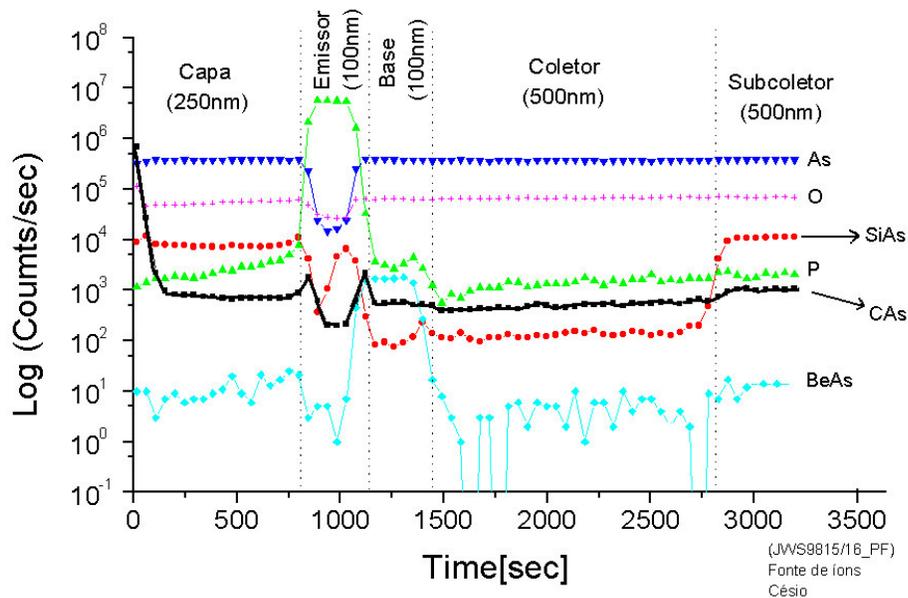


Fig. 6.14 – Análise SIMS da amostra #CBE908.

A medida SIMS da amostra #CBE908 foi analisada a partir da região de capa do emissor, que possui 2500Å de espessura. É possível que o sinal do BeAs tenha sofrido alguma interferência na sua medida. Isto é, como o método de medida é realizado

através de remoção de átomos e moléculas de forma contínua, à medida que avança para camadas mais profundas ocorre algumas vezes uma leve remoção da parede lateral da região que já foi analisada, mascarando, ou interferindo no sinal que está sendo analisada. Neste sentido foi refeita a medida sem a região de capa de emissor. Para tanto, foi removida a camada de capa de emissor, com a solução baseada em ácido fosfórico, e foi dado o prosseguimento à medida.

A Fig. 6.15 mostra a análise da amostra #CBE908 sem a região de capa, com a fonte de íons primários também de cézio. Observando-se o sinal do radical BeAs verifica-se que é possível ter o berílio na região do emissor. No entanto, não se pode concluir que este fato seja a principal causa pela corrente de fuga na junção base emissor, o qual foi observado pelo resultado da medida do valor do fator de idealidade da corrente de base. Pode-se observar no gráfico da Fig. 6.15 também o sinal do radical de SiAs. Este sinal foi observado com a afim de verificar o silício na amostra. Pode-se ver que houve um leve aumento da quantidade de silício na interface base/emissor, certificando que houve uma dopagem intencional nesta região. Isto também pode ser um dos motivos de geração de corrente de fuga no transistor. No entanto, a informação obtida através desta análise SIMS ainda não é suficiente para validar a hipótese de que o berílio seja o principal elemento causador da corrente de fuga.

A Fig. 6.16 mostra a análise SIMS da amostra #CBE908, sem capa de emissor, utilizando a fonte de oxigênio como íons primários, pois com esta fonte de íons primários pode-se analisar melhor o sinal do berílio. O poder de ionização do átomo de berílio é bastante elevado e portanto o seu sinal pode ser melhor analisado. A Fig. 6.16 mostra este fato. Nesta análise pode-se ver uma diferença em relação aos outros resultados obtidos com fonte de íons primários de cézio. Observa-se que o berílio está praticamente confinado na região de base.

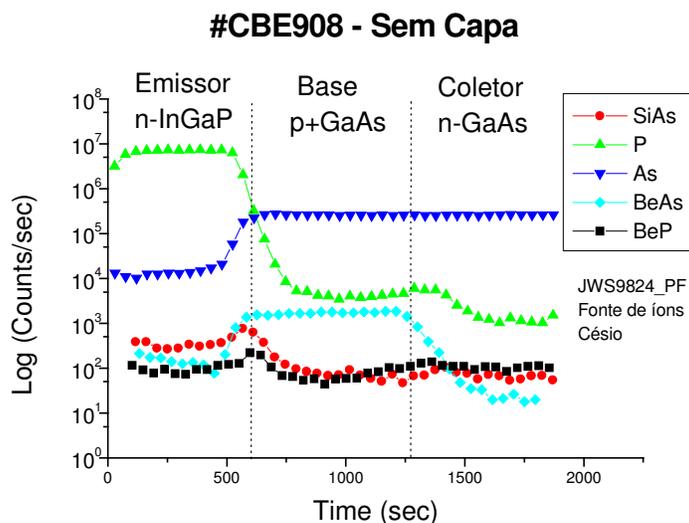


Fig. 6.15- Análise SIMS da amostra #CBE908, sem capa, com fonte de césio.

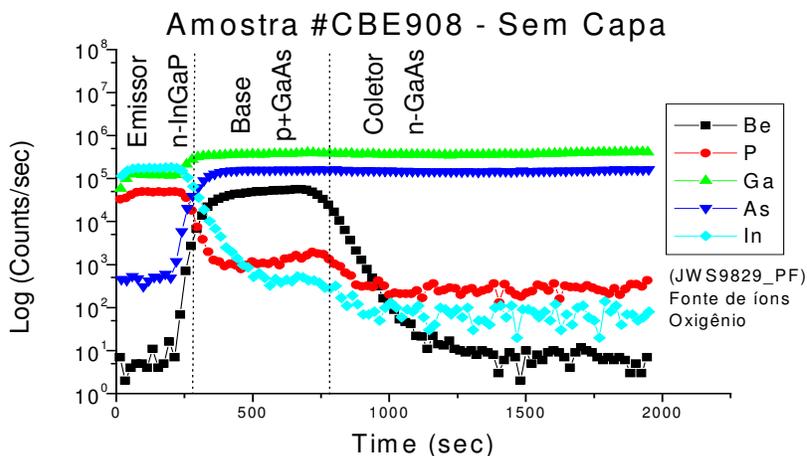


Fig. 6.16 - Análise SIMS da amostra #CBE908, sem capa, com fonte de oxigênio.

Através dos resultados obtidos das análises SIMS, mostrada pela Fig. 6.16, indica que o berílio não esteja contaminando de forma significativa a região do emissor como havia suposto inicialmente, como sendo a principal fonte de degradação da junção base/emissor. Neste caso o resultado de ter obtido uma corrente de fuga alta

nas amostras fabricadas com o #CBE908, pode ter sido causada pela dopagem intencional de silício, o qual tinha intenção de compensar o possível berílio presente na região do emissor. Por outro lado o aumento significativo da presença do carbono visto no gráfico da Fig. 6.14 pode ser um outro fator prejudicial nos dispositivos fabricados. Observa-se que há presença do carbono (CAs) em toda região analisada, além disto a sua intensidade é levemente aumentada em função do aumento da dopagem de silício que é mostrada através da contagem do sinal do SiAs. Este fato pode interferir de forma negativa nos nossos dispositivos. A presença do carbono na camada do GaAs provém da fonte de gálio que é o TEG (Trietilgálio) que possui na sua estrutura molecular, dois radicais metílico (CH_3). A presença de carbono na camada de GaAs dopada com o silício pode formar o carbeto de silício (SiC) que possui a metade do parâmetro de rede cristalino do GaAs. Isto poderá gerar defeitos na rede cristalina, o que pode causar correntes de fugas no dispositivo.

6.3.5.3 Processo de fabricação de transistores de áreas reduzidas da amostra DN32

O processo de fabricação de transistores de áreas reduzidas de HBTs é feito na ordem descrita na Tab. 6.14. Nesta tabela estão indicadas seqüências das etapas de processos que são realizadas, após a formação do *alloy* de contatos.

Tab. 6.14 – Processos realizados na fabricação dos HBTs de área reduzida, após o *alloy* de contatos ôhmicos.

Num.	Etapas de Processos
1	Limpeza
2	Deposição de BCB
3	Abertura de Vias
4	Fotogravação para metalização
5	Metalização
6	<i>Sintering</i>

Inicialmente, a limpeza da amostra é realizada com tricloroetileno, acetona, isopropanol e água deionizada. Faz-se a secagem com o jato de nitrogênio em seguida deixa-se a amostra na placa quente durante 30 minutos a 118°C. Após este processo realiza-se a deposição e a cura do BCB. Detalhes destes processos estão descritos no capítulo 4. Em seguida faz-se a fotogração para metalização de interconexão. Esta fotogração se faz da mesma forma como é feita na fotogração para as outras metalizações já realizadas no emissor, base e coletor. No processo seguinte é feita a decapagem do BCB. Esta foi realizada com o RIE (*Reactive Ion Etching*). As condições para abrir as vias de interconexão no BCB foram: fluxo de $O_2=14\text{sccm}$, fluxo de $SF_6 = 6\text{sccm}$, pressão= 40mTorr , potência de RF= 60W e tempo de ataque de 6 minutos. Após a abertura de vias no BCB faz-se uma verificação no microscópio ótico se as vias estão abertas. Em seguida é removida o resiste através do SN12. O SN12 é um produto químico em forma líquida que remove os produtos orgânicos. Realiza-se novamente a fotogração da amostra para metalização para interconexão. A metalização foi realizada no E-beam com $Ti=500\text{Å}$ e $Au=2000\text{ Å}$. A Fig. 6.17 mostra a foto tirado no microscópio ótico, após a metalização do dispositivo final de área grande de emissor: $120\mu\text{m} \times 120\mu\text{m}$. A parte dourada corresponde à parte do contato metálico dos terminais de coletor, emissor e de base, vista na seqüência lado esquerdo para direita.

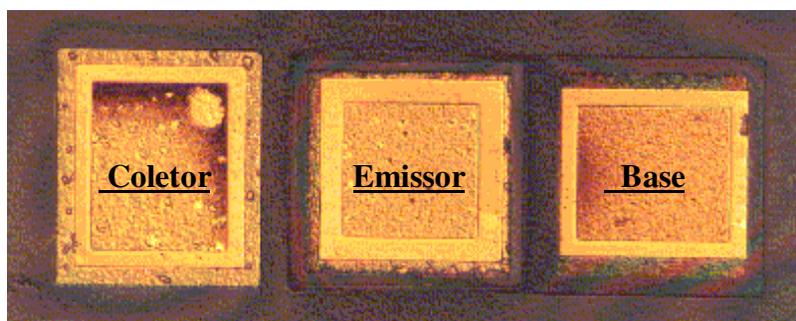


Fig. 6.17 – Foto do HBT DN32 de InGaP/GaAs de $120\mu\text{m} \times 120\mu\text{m}$ de área de emissor. Aumento de 200 vezes.

Os seis *pads* mostrados na foto da Fig. 6.18, terminais de emissores, base e de coletor são utilizados nas medidas de altas freqüências do dispositivo. Estes são especialmente projetados para que os terminais do equipamento de medida de altas freqüências se acoplem perfeitamente nestes seis *pads*. Nas medidas DC também são

utilizados os mesmos *pads*, no entanto, são utilizados apenas os três terminais de acesso do transistor correspondente à base, emissor e coletor.

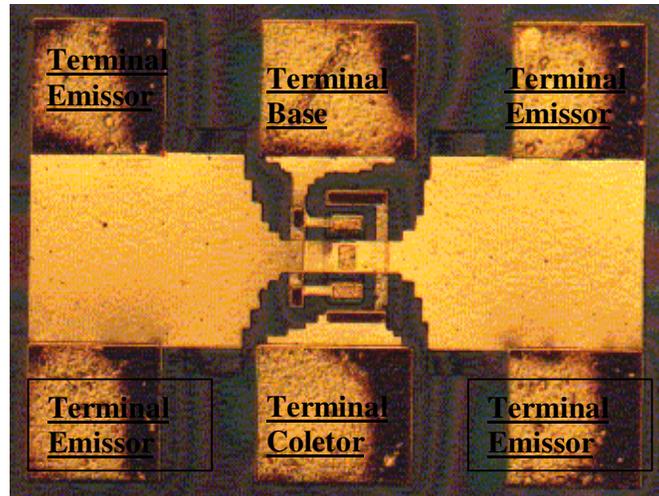


Fig. 6.18- Foto do HBT DN32 de 20µm x 16µm de área de emissor. Aumento de 200 vezes.

A foto da Fig. 6.19 mostra o HBT de menor área de emissor do HBT, cuja dimensão é de 3µm x 6µm de área.

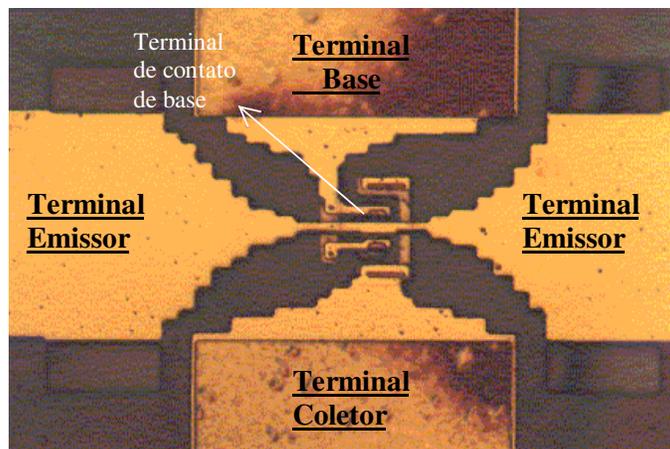


Fig. 6.19- Foto do HBT DN32 de 3µm x 6µm de área de emissor vista após a metalização de interconexão. Aumento de 500 vezes.

6.3.5.4 Análise dos resultados do DN32 de área reduzida

Após a metalização de interconexão foi realizada a medida IxV nas junções base/emissor e base/coletor. Foi constatado que na junção B/C a corrente comporta-se perfeitamente como um diodo. No entanto na junção B/E não houve praticamente condução de corrente, apenas corrente da ordem de nano amperes. Isto demonstra que houve provavelmente um resíduo superficial no emissor. Era esperado que não tivesse este problema, já que nos testes de aberturas de vias foi verificado que o tempo de 6min com as condições de plasma utilizadas era suficiente para abrir completamente a via. Seria mais razoável ter problemas na camada do coletor, visto que esta camada encontra-se numa posição muito mais baixa em relação ao terminal do emissor e também porque o BCB tem uma boa razão de planarização e isto faz com que o BCB fique mais espessa nesta região do coletor. Nesta primeira tentativa de fabricar os transistores de área pequena houve problemas na abertura de vias. Para resolver isto, em outros processos para obtenção de transistores de área pequena, adotou-se deixar um tempo maior de 7 minutos no ambiente de plasma e por outro lado foi tomado o cuidado para não exceder muito este tempo. Através destes cuidados o problema foi resolvido. A janela de tempo de processo de abertura de vias é bastante estreita, portanto é importante sempre calibrar o tempo de processo com amostras de testes, antes do definitivo.

6.3.6 Experimento D - Fabricação de HBT InGaP/GaAs

Neste experimento D será mostrada a fabricação de oito transistores que são: #CBE1104(DN73), #CBE1174(76), #CBE1209(DN78), #CBE1222(DN79), #CBE1235 (DN82), #CBE1236(DN83), #CBE1257 (DN85) e #CBE1258 (DN86). As modificações introduzidas em cada amostra são mostradas na Tab. 6.15. Nesta tabela estão indicadas também o tipo de dopante utilizada em cada experimento. Nas amostras que são crescidas a partir desta experiência, todos foram introduzidas as camadas de GaP nas interfaces base/emissor e base/coletor. Nas experiências D1 e D2 as camadas de GaAs e de InGaP foram crescidos a 500°C. Na experiência anterior, com a amostra #CBE1000, obteve-se um resultado promissor a essa temperatura de crescimento, e

este foi o motivo para escolha desta temperatura de crescimento. Além disto foi constatado nesta fase experimental que o crescimento de GaAs dopada com silício obtém-se uma superfície melhor a 500°C e a medida que a temperatura era aumentada sua superfície vista ao microscópio apresentava defeitos pontuais.

Tab. 6.15 - Condições de crescimentos das amostras #CBE1104, #CBE1209, #CBE1236, #CBE1257 e #CBE1258.

Série de Experimentos	Amostra/ Dispositivos	T _{Subs.} [°C] (GaAs)	T _{Subs.} [°C] (InGaP)	Modificação Introduzida/Dopante da Base
D1	#CBE1104 (DN73)	500	500	Dopante base Berílio
	#CBE1174 (DN76)	500	500	Dopante base Carbono
D2	#CBE1209 (DN78)	500	500	Exp. Diodo invertido /(Base: Be)
	#CBE1222 (DN79)	500	500	Exp. Trans Invertido /(Base: Be)
D3	#CBE1235 (DN82)	500	540	Transistor Normal /(Base: C)
	#CBE1236 (DN83)	500	540	Transistor Invertido /(Base: C)
D4	#CBE1257 (DN85).	500	540	Substrato 3000Å /(Base:C)
	#CBE1258 (DN86).	500	540	Substrato n+GaAs / (Base:C)

A temperatura de 500°C no crescimento de GaAs também é ideal para GaAs dopada com carbono. Isto é, a esta temperatura obtém-se uma dopagem da base na ordem na faixa de 3 a 6x10¹⁹cm⁻³. Por outro lado a partir da amostra #CBE1235 (DN82) a temperatura de crescimento da camada de InGaP foi alterada para 540°C. Esta

temperatura foi adotada, pois a camada de InGaP demonstrou um resultado melhor que a temperaturas mais baixas de crescimento, analisada por fotoluminescência. Além disto, o aumento da temperatura de crescimento favorece a incorporação do dopante de silício. No entanto, esta incorporação deve ser bem controlada, pois a dopagem do emissor, não é alta.

Na experiência A, indicava uma tendência positiva quando a temperatura da amostra foi abaixada de 535°C para 520°C. Nesta experiência temperatura de crescimento da camada de GaAs e InGaP foram fixados em 500°C. No entanto para as amostras #CBE1236 e #CBE1258 temperatura de crescimento da camada de InGaP foi aumentada para 540°C. A experiência com crescimentos de InGaP, através de medidas de fotoluminescência indicou uma boa resposta espectral.

6.3.6.1 Experimento D1 – Dopagem Berílio X Carbono na base

Nesta experiência D1, foram crescidas duas amostras, sendo que na amostra #CBE1104(DN73) a base foi dopada com berílio e na amostra #CBE1174(DN76) a base foi dopada com o carbono. A temperatura do substrato destas amostras foi mantida a 500°C para todas as camadas. O resultado da fabricação do DN73 está mostrada no gráfico da Fig. 6.20. O fator de idealidade da corrente de base foi de 2.18 e a da corrente de coletor foi 1.15 e o ganho de corrente para $V_{BE}=1.5V$ foi de 3.30. Através da mudança na temperatura de crescimento houve uma melhora em ambos os fatores de idealidades, neste caso a escolha da temperatura de crescimento em 500°C foi o fator importante para conseguir estes resultados. Em estudos prévios sobre crescimentos de camadas de InGaP foi observado que, à medida que se diminui a temperatura de crescimento, o *band gap* do mesmo tende a aumentar e acontece o processo inverso para o aumento de temperatura de crescimento. Isto pode ter favorecido a melhora da inclinação obtida na medida do gráfico de Gummel. No entanto, como também foi alterada a temperatura de crescimento da camada de base em relação aos demais crescimentos efetuados, não se pode afirmar que a melhora tenha sido devido exclusivamente a mudança na temperatura de crescimento do InGaP.

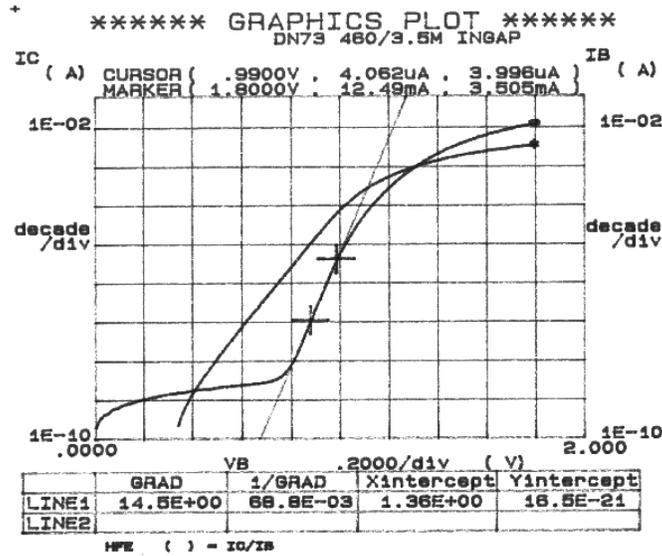


Fig. 6.20 – Gráfico de Gummel do dispositivo DN73 (#CBE1104)

O resultado medida da amostra DN76 (#CBE1174) está mostrado na Fig. 6.21, juntamente com o da amostra DN73(#CBE1104). O fator de idealidade para a corrente de base do DN76 foi de 1.41 e de coletor de 1.08. Neste caso o DN76 apresentou melhor resultado que o DN73 em termos de fatores de idealidades tanto da base como do coletor. Apesar destes fatores de idealidades terem sido melhorados pode-se observar pela Fig. 6.21 que a curva da corrente de I_B começa a subir próximo a 0.4V de V_{BE} . Isto não é desejável, pois o transistor terá ganho somente quando a corrente I_C superar a corrente de base. Isto também precisa ser corrigido. Portanto, os crescimentos dos transistores ainda necessitam ser melhoradas. O uso do carbono na base certamente produziu menor corrente de fuga, mostrada pela corrente de base, mas não o suficiente para melhorar o desempenho final do transistor.

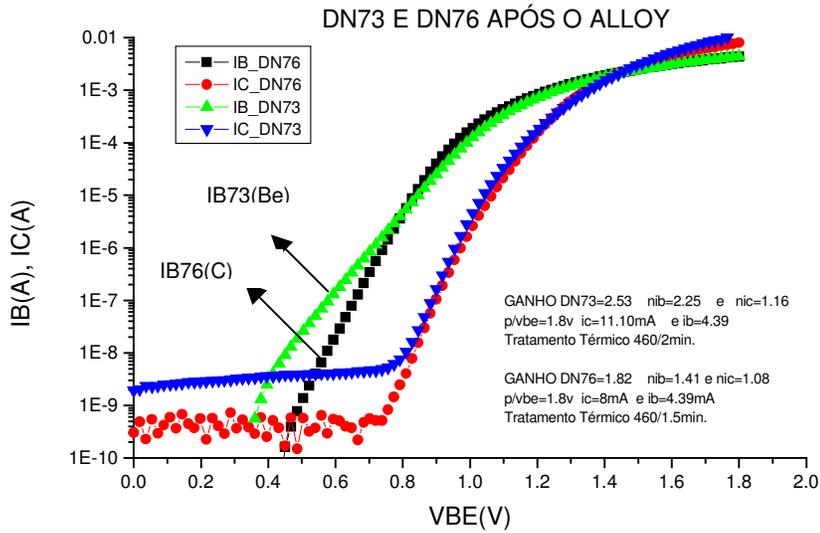


Fig. 6.21– Gráfico de Gummel das amostra DN73 e DN76.

Na Tab. 6.16 estão listados os transistores não auto-alinhados que tiveram ganhos de corrente e também estão mostrados os fatores de idealidades da corrente de base e de coletor.

Tab. 6.16 – Fatores de idealidade dos transistores de InGaP/GaAs fabricados que tiveram ganho em $V_{BE}=1.5V$.

Amostras crescidas	Transistores Fabricados	(η_{ib})	(η_{ic})	Ganho P/ V_{BE} 1.5V
#CBE616	DN17	3.90	1.20	2.38
#CBE638	DN30	2.23	1.10	4.30
#CBE734	DN26	3.33	1.11	1.01
#CBE828B	DN28	2.12	1.26	4.47
#CBE1016	DN53	2.78	1.17	1.34
#CBE1104	DN73	2.18	1.15	3.30
#CBE1174	DN76	1.41	1.06	1.10

Pode-se observar através da Tab. 6.16 que o menor fator de idealidade da corrente de base e de coletor foram obtidas com a amostra #CBE1174 (DN76) com

valor de $\eta_{ib}=1.41$ e $\eta_{ic}=1.10$. O maior ganho obtido foi de 4.47 que é da amostra #CBE828B (DN28). Comparando-se o resultado dos fatores de idealidade da corrente de base e de coletor do último crescimento, #CBE1174 (DN76) com os demais que obtiveram ganho, pode-se verificar que tanto η_{ib} como η_{ic} estão com valores bastante baixos. No entanto, o ganho deste transistor está muito reduzido e isto mostra que há fatores que estão influenciando no desempenho final do dispositivo e devem estar relacionados à qualidade e à estrutura da interface base/emissor, os quais influenciam fortemente na corrente IB. A diminuição na temperatura de crescimento de até 500°C para todas as camadas do HBT foi benéfica por um lado, na obtenção de fatores de idealidades baixos, mas pelo outro, em relação aos ganhos de correntes continuaram reduzidos.

6.3.6.2 Experimento D2 – Inversão no processo de crescimento

Nesta experiência D2, foram crescidas duas amostras, porém foram crescidas de forma invertida, isto é em vez de começar a crescer pelo subcoletor, iniciou-se o crescimento pela camada de capa do emissor. Na amostra #CBE1209 (DN78) foi crescido um diodo de junção emissor/base. A camada de capa mais o emissor foi crescida inicialmente e depois a camada da base. Esse tipo de crescimento foi realizado com intuito de verificar o funcionamento apenas da junção base/emissor que apresenta problemas. Com o crescimento realizado desta forma pode-se verificar se o dopante silício, que é acrescido no crescimento da camada de InGaP, está chegando em grande quantidade logo que o obturador é aberto. Esta verificação é importante, pois pode estar ocorrendo a liberação em grande quantidade de silício logo no início do crescimento da camada do InGaP, ou seja, na interface base/emissor. Quando a camada do emissor é crescida primeiro, a camada da base não sofrerá este efeito. A Fig.6.22 mostra o diagrama esquemático do diodo DN78 com crescimento de forma invertida. A Fig.6.23 mostra os resultados das medidas realizadas na amostra DN78, juntamente com os resultados obtidos com o DN73 e DN76, para comparação. Pode-se verificar que o gráfico IxV do diodo do DN78 apresenta o *turn on voltage* em aproximadamente 0.5V para 0.1nA. Esta tensão pode ser também adotada como índice de mérito da junção. Quanto maior melhor.

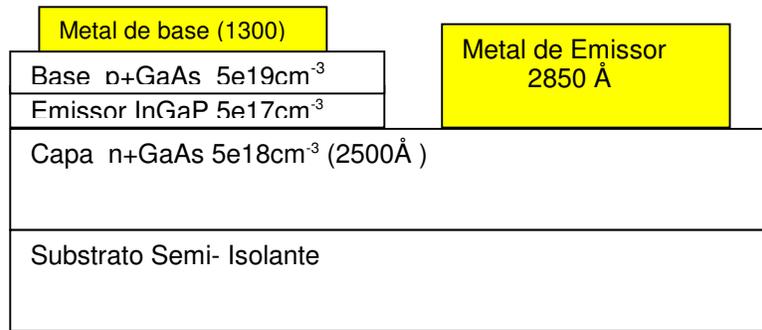


Fig. 6.22- Diagrama esquemático do Diodo invertido, DN78

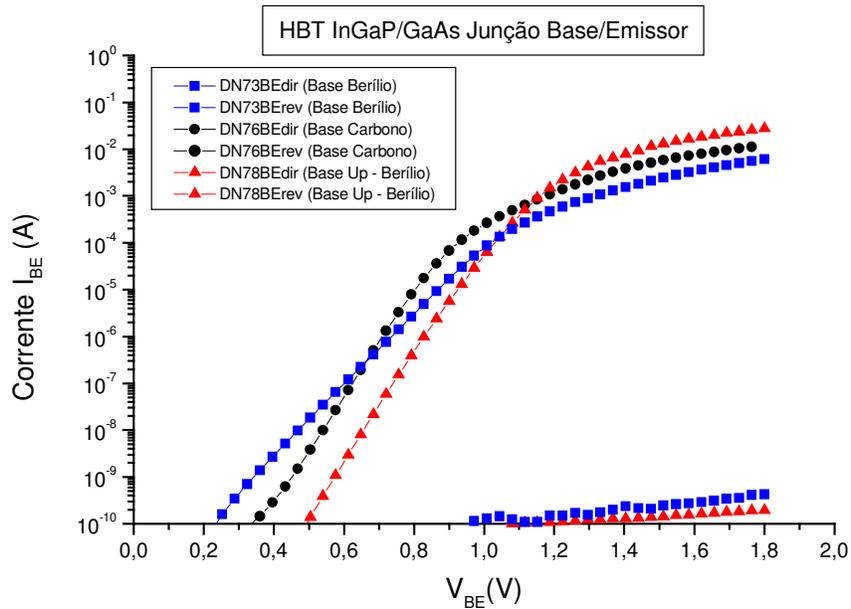


Fig. 6.23- Gummel Plot da amostra DN78 (#CBE1209)

Este resultado mostra que a seqüência de crescimento influencia no funcionamento dos dispositivos. Como foram crescidos primeiro os materiais com dopagem de silício e depois o com berílio, eliminou-se a formação do pico de silício na interface. No entanto, se este tipo de problema ocorre, pode ocorrer também com o crescimento da base dopada com o berílio. Ou seja, quando se abre o obturador do berílio pode ocorrer a formação de um pico deste material. No entanto, como o

funcionamento do dispositivo melhorou, este efeito pode ser menor. Após a confecção do diodo invertido, foi também crescido o transistor de forma invertida. A Fig. 6.24 mostra o diagrama esquemático do transistor fabricado.

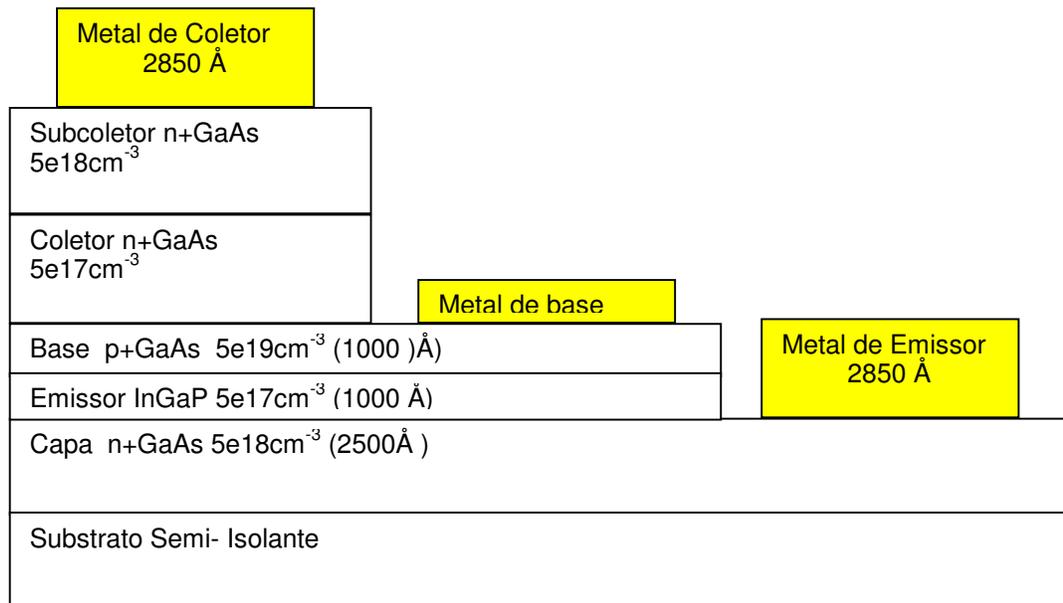


Fig. 6.24 - Diagrama esquemático do DN79 – Transistor com crescimento invertido.

A Fig. 6.25 mostra a medida do gráfico de Gummel do transistor que foi crescido invertido. Neste gráfico, para efeito de comparação foi colocada também a curva I_xV do diodo invertido (DN78). O fator de idealidade da corrente de base do DN79 foi de 1.50 e este é o valor encontrado nos transistores que apresentam bons resultados em outros laboratórios. Inclusive o início de condução da corrente de I_B está com um valor aceitável 0.4V de V_{BE} . O início da condução da corrente de base do transistor ocorre antes do diodo, no diodo a condução começa em 0.5V de V_{BE} . Esta diferença é devido às diferentes formas de medidas. No diodo foi medida apenas a curva característica I_xV e no transistor foi medida a curva do gráfico de Gummel. Além disso, a comparação não pode ser levada a rigor uma vez que no transistor são crescidas outras camadas que certamente influenciarão no desempenho elétrico das junções PN. A corrente de coletor do DN79 ficou deslocada em relação aos transistores com crescimento normal.

Isto ocorreu devido à inversão do crescimento, ou seja, a camada do coletor ficou no topo e o emissor na região inferior. Como o HBT tem uma estrutura piramidal, a corrente que flui do emissor para coletor fica comprometida, isto é, a área do coletor que no tipo normal tinha área grande, agora ficou com uma área menor comparada à da área do emissor, reduzindo assim bastante a corrente de coletor.

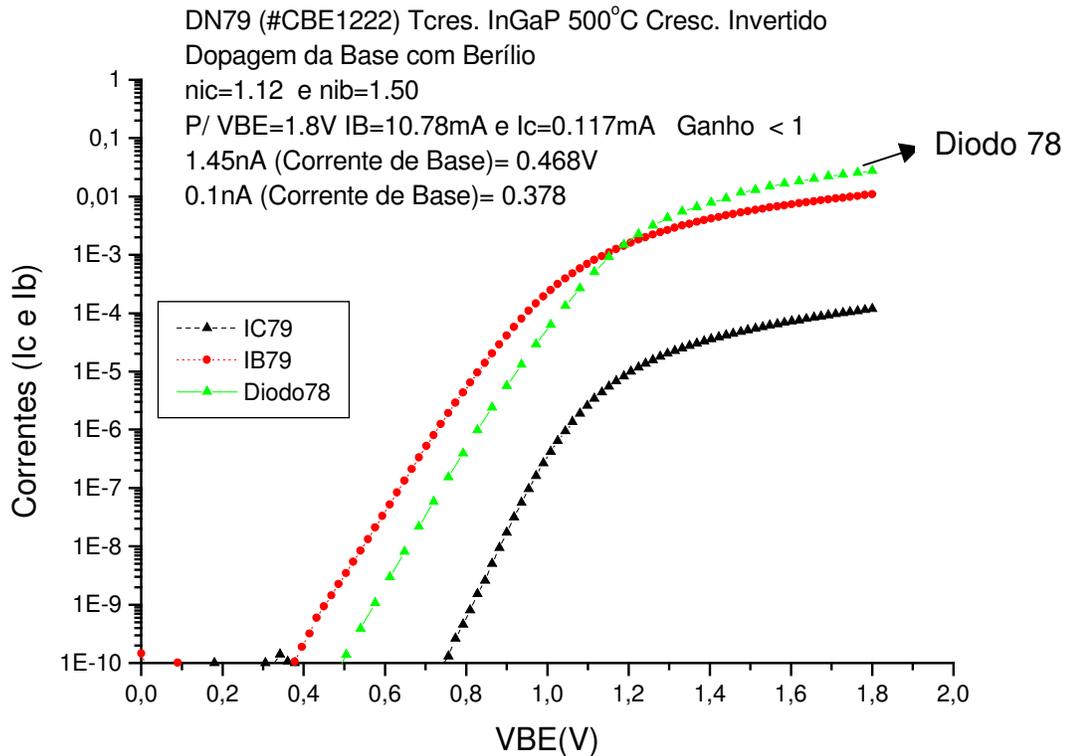


Fig. 6.25 - Gráfico de Gummel da amostra DN78 (diodo invertido) e DN79 (transistor invertido)

6.3.6.3 Experimento D3 – Transistores invertido

Foram fabricados dois transistores iguais, agora com dopagem da base com carbono. O transistor DN83 foi crescido com as mesmas condições de crescimento que o DN82, no entanto foi invertida o sentido do crescimento da forma semelhante ao mostrado pela Fig. 6.24. Esta tentativa foi realizada para poder observar a influência do

dopante silício na interface base/emissor. Na Fig. 6.26 pode-se observar que a corrente da base do DN83 (IB83), comparada com a corrente de base do DN82 (IB82), apresenta uma curvatura mais interessante. Isto é, o IB83 apresenta menor corrente de fuga, indicando que a subida desta corrente ocorre mais tarde que a corrente IB82. Quando o crescimento do transistor é realizado de forma invertida, mostrada pela Fig. 6.24, as camadas de capa e de emissor são crescidas antes da camada da base, estas também são dopadas com silício, porém as suas espessuras são menores que subcoletor e coletor. Ou seja, no crescimento invertido fica menos tempo com a dopagem de silício, o que pode diminuir a probabilidade de gerar defeitos. Na análise SIMS mostrada na Fig. 6.14, indicou que há presença de carbono. Quando se realiza a dopagem de Si com presença de carbono é possível a formação de defeitos, produzindo-se o carbeto de silício (SiC). Portanto, isto nos fornece um indicativo de que há uma influência das camadas de coletor e do subcoletor na interface base/emissor, quando crescida da forma convencional.

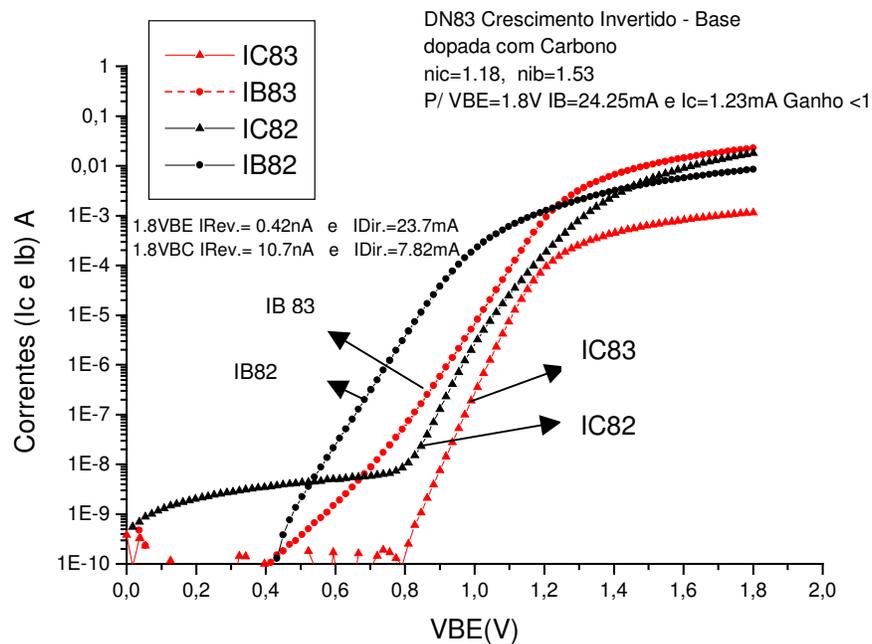


Fig. 6.26- Gráfico de Gummel da amostra DN82 e DN83

6.3.6.4 Experimento D4 – Transistor Substrato n+GaAs

A amostra DN85 foi crescida com uma camada de subcoletor menos espessa que as anteriores, ou seja, foi diminuída de 5000Å para 3000Å e a base foi dopada com berílio. A amostra DN86 foi crescida nas mesmas condições que o DN85, no entanto foi substituída a sua camada do subcoletor por um substrato n+GaAs dopada com silício a $1e18cm^{-3}$. Neste caso não foi crescida a camada do subcoletor de 5000Å. No lugar dela foi utilizado o próprio substrato para servir de camada de subcoletor. Através da Fig. 6.27 pode-se observar que houve diferenças significativas nas curvas do gráfico de Gummel do DN85 e DN86. A corrente de base do DN86 (IB86) demonstra uma característica significativamente melhorada que a corrente de base DN85 (IB85). Isto nos leva a concluir que a interface base/emissor sofre influências dos crescimentos da camada do subcoletor de GaAs dopada com silício. Ou seja, há defeitos gerados no crescimento da camada do subcoletor que são transferidos para as camadas subsequentes.

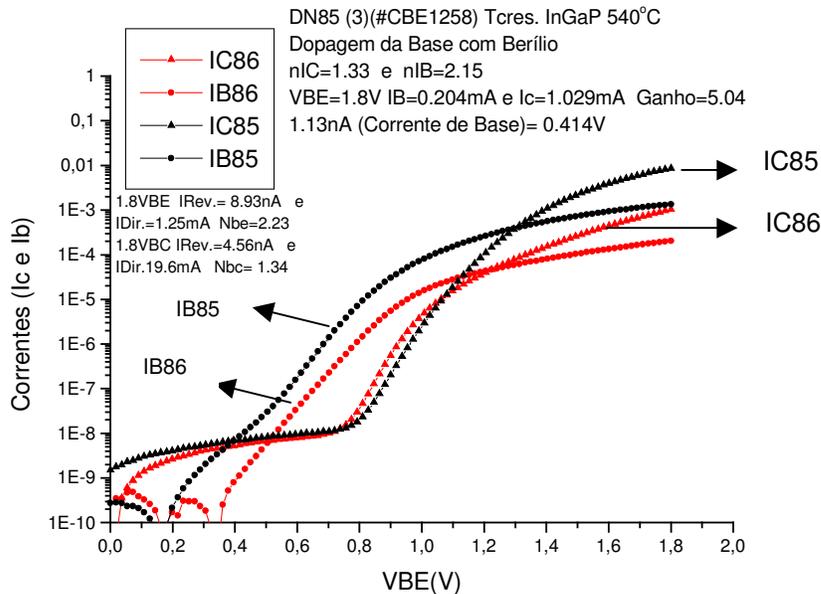


Fig. 6.27- Gráfico de Gummel da amostra DN85 e DN86.

Os defeitos provavelmente são gerados quando a camada de GaAs é dopada com altas concentrações de silício na faixa de $1e18cm^{-3}$. No seguinte experimento será

realizada uma variação na dopagem do subcoletor para verificar os seus efeitos nas medidas elétricas dos transistores e agora com a base dopada com o carbono.

6.3.7 Experimento E - Fabricação de HBT InGaP/GaAs – Base com Carbono

Nesta experiência foi realizada a fabricação de seis transistores. Nestas amostras, a dopagem da base foi sempre de carbono. A Tab.6.17 mostra as especificações e variantes utilizadas na fabricação das amostras do experimento E. Nesta experiência foram obtidas também os transistores auto-alinhados.

Tab. 6.17 – Especificações e variantes das camadas de InGaP/GaAs HBTs.

Camadas	Materiais	Espessuras (nm)	Dopagens (cm ⁻³)
Capa	InGaAs (Si)	100	(n ⁺) 5x10 ¹⁸
Capa	GaAs (Si)	250	(n ⁺) 5x10 ¹⁸
Emissor	In _{0.5} Ga _{0.5} P (Si)	100/80	(n) 5/8x10 ¹⁷
Espaçador	GaAs (Un)	1.5	-
Base	GaAs (C)	100/80	(p ⁺) 6/3x10 ¹⁹
Colector	GaAs (Si)	500	(n) 5x10 ¹⁶
Sub-colector	GaAs (Si)	300/n ⁺ GaAs	(n ⁺)/0.5/1/5x10 ¹⁸

6.3.7.1 Resultados do experimento E

No total seis amostras denominadas A, B, C, D, E e F, foram fabricadas neste experimento. A dopagem e as espessuras do subcoletor foram variadas, assim como as características da base e do emissor também foram mudadas. A Tab. 6.18 mostra as condições de crescimento das camadas InGaP/GaAs utilizadas neste experimento.

Tab. 6.18 - Condições de crescimento das camadas de InGaP/GaAs HBTs.

Amostras (#CBE/DN)	Temp. Fonte (Si) (°C)	Dopagem(cm^{-3})/Espessura(nm) do Subcol	Dopagem (cm^{-3})/Espessura (nm) da Base	Dopagem(cm^{-3})/Espessura (nm) do Emissor
A(1277/87)	1120	$3 \times 10^{18}/300$	$6 \times 10^{19}/100$	$5 \times 10^{17}/100$
B(1280/89)	(Sub.n+GaAs)	1×10^{18}	$6 \times 10^{19}/100$	$5 \times 10^{17}/100$
-----	-----	-----	-----	-----
C(1303/93)	1150	$5 \times 10^{18}/300$	$3 \times 10^{19}/80$	$8 \times 10^{17}/80$
D(1302/92)	1100	$1 \times 10^{18}/300$	$3 \times 10^{19}/80$	$8 \times 10^{17}/80$
E(1300/94)	1050	$5 \times 10^{17}/300$	$3 \times 10^{19}/80$	$8 \times 10^{17}/80$
F(1301/91)	(Subs. n+GaAs)	1×10^{18}	$3 \times 10^{19}/80$	$8 \times 10^{17}/80$

As modificações introduzidas para as amostras A e B foram em relação à camada do subcoletor, onde na amostra A foi utilizado o substrato semi-isolante e sobre ele foi crescido a camada do subcoletor de 300nm de n+GaAs dopada de $3 \times 10^{18} \text{cm}^{-3}$. Na mostra B foi utilizado um substrato já dopada com silício n+GaAs o qual esta camada foi utilizado como subcoletor. Os resultados destas duas amostras estão mostrados na Fig. 6.28.

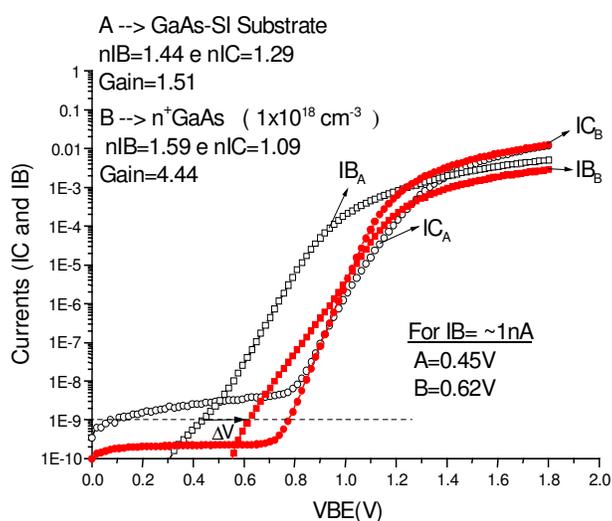


Fig. 6.28 – Medidas do gráfico de Gummel das amostra A e B.

Pode-se observar que quando a camada de subcoletor n^+ GaAs crescida (amostra A) é substituída por substrato (amostra B), a corrente de base (I_{B_A}) sofre um deslocamento significativo da esquerda para direita (I_{B_B}). Por exemplo, para a corrente fixa em 1nA a corrente de base na amostra A tem-se uma queda de potencial, V_{BE} , igual a 0.45V, e surpreendentemente para a amostra B tem um valor de 0.62V, que é um excelente resultado obtido neste caso. A condição para que se tenha ganho de corrente no transistor bipolar é que a corrente do coletor seja maior que a corrente de base. Portanto quando se deseja ganho de corrente em toda faixa da corrente de coletor é necessário que a corrente de base comece a conduzir próximo de 0.75V. Nesta experiência pode-se observar que a substituição da camada crescida de subcoletor pelo substrato obteve-se um efeito altamente desejado no desempenho do transistor fabricado. No transistor A, a corrente de base já começa a subir acima de 1nA com V_{BE} de aproximadamente de 0.45V. Isto é um forte indicativo de que há fuga de corrente na amostra A. Esta fuga de corrente é observada quando se utiliza o subcoletor n^+ GaAs, ou seja, esta camada de subcoletor crescida deve estar introduzindo defeitos nas camadas que são crescidas subseqüentemente.

Com a intenção de verificar os efeitos da variação da dopagem da camada de subcoletor, foram fabricados os transistores C, D, E e F. A Tab. 6.18 mostra a variação de dopagem introduzidas nas amostras. As camadas dos subcoletores das amostras C, D e E foram dopadas com $5 \times 10^{18} \text{cm}^{-3}$, $1 \times 10^{18} \text{cm}^{-3}$, $5 \times 10^{17} \text{cm}^{-3}$ respectivamente e na amostra F foi utilizada novamente a própria camada do substrato n^+ GaAs dopada com $1 \times 10^{18} \text{cm}^{-3}$ (como da amostra B). Em todas as amostras (C, D, E e F) foram adotados novos valores das dopagens e das espessuras das camadas de base e dos emissores. No caso da base, foi reduzido o seu nível de dopagem e de espessura e no caso do emissor foi diminuída a sua espessura, porém foi aumentado o seu nível de dopagem. Estas modificações foram feitas para aumentar o ganho de corrente do transistor. Na Fig. 6.29 estão mostradas os resultados experimentais da medida do Gráfico de Gummel das amostras C, D, E e F.

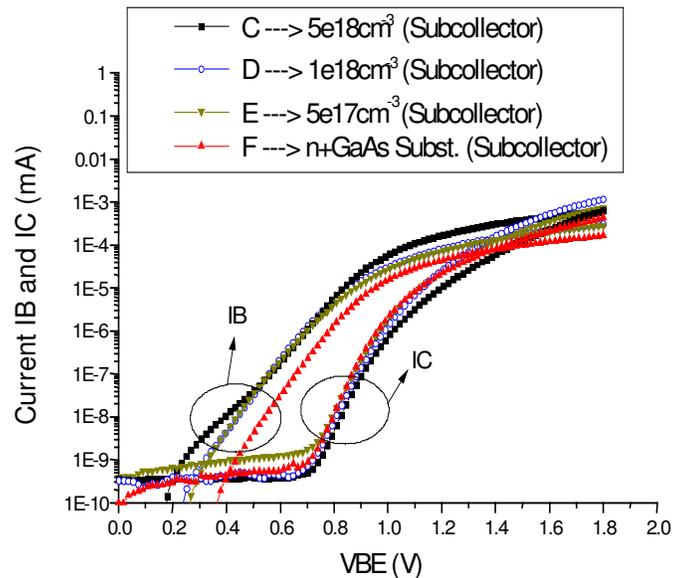


Fig. 6.29 – Medidas de Gráfico de Gummel das amostras C, D, E e F.

A corrente de base destas curvas de gráfico de Gummel foram obtidas novamente para poder estudá-las com mais detalhes e estão mostradas na Fig. 6.30. Pode-se observar através da Fig. 6.30 que quando o nível de dopagem é aumentada na camada do subcoletor a corrente de base também sobre aumento para um valor fixo de V_{BE} . Por exemplo para $V_{BE} = 0.45V$, tem se o valor de $11.9nA$ de corrente de base para a amostra E (baixa dopagem do subcoletor). Enquanto que para amostra C (mais alta dopagem de subcoletor) a corrente de base aumenta para $20.8nA$. Na amostra F (substrato dopado com $n+GaAs$) a corrente de base diminui drasticamente para $1.2nA$. É possível observar também através da Fig. 6.30 que a tensão de limiar da corrente de base aumenta em função da diminuição do nível de dopagem da camada de subcoletor. No entanto, o efeito satura para dopagens do subcoletor de $1 \times 10^{18} cm^{-3}$. Quando usa-se o substrato $n+GaAs$ como subcoletor pode-se observar o melhor resultado em termos de tensão de limiar da corrente de base. Resultados semelhantes foram vistos na primeira experiência coma as amostras A e B.

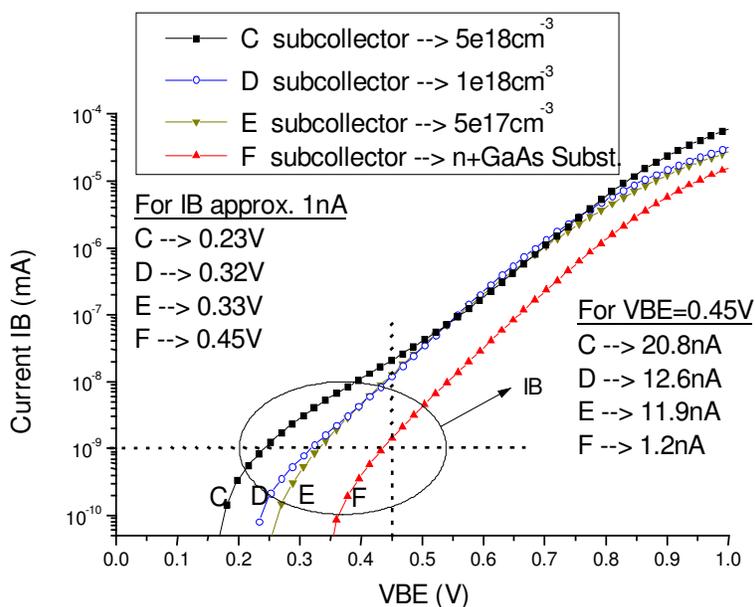


Fig. 6.30- Medidas de Gráfico de Gummel –
 Correntes de bases das amostras C, D, E e F.

Estas experiências demonstram claramente que ocorrem efeitos não desejados e não esperados quando a dopagem do subcoletor é aumentada de $5 \times 10^{17} \text{cm}^{-3}$ para $5 \times 10^{18} \text{cm}^{-3}$. Através desta análise pode se concluir que estas tendências são produzidas pelo aumento da concentração de defeitos na camada do subcoletor em função do aumento do nível da dopagem. Os defeitos gerados no subcoletor são então transmitidos ou transportados para as camadas superiores que são crescidas em seguida. Quando se utiliza um substrato n+GaAs com baixa EPD (*Etch Pitch Density*) baixa densidade de defeitos < 2000 como camada de subcoletor, em vez de crescer a camada de n+GaAs por CBE, não ocorre o problema que foi comentado agora. Ou seja, o efeito da produção de defeitos é eliminado ou minimizado de forma bastante significativa, o que faz com que a curva da corrente de base seja melhorada. Comparando as curvas de IB da amostra B com F, observa-se uma piora do segundo. Aparentemente isto pode estar associado ao aumento na dopagem do silício do emissor de $5 \times 10^{17} \text{cm}^{-3}$ para $8 \times 10^{17} \text{cm}^{-3}$. Na Fig. 6.31 estão mostrados resultados comparativos do gráfico de Gummel dos HBTs fabricados de InGaP/GaAs com as de AlGaAs/GaAs, que foram descritos no capítulo 5. A estrutura do HBT de AlGaAs/GaAs

é descrita novamente em detalhes na Tab. 6.19 para mostrar que a diferença em relação a dopagens e espessuras em relação ao HBT de InGaP/GaAs são pequenas.

Tab. 6.19 Características das camadas do HBTs de AlGaAs/GaAs.

Camadas	Material	Espessuras (nm)	Dopagens (cm ⁻³)
Capa	GaAs (Si)	250	(n ⁺) 2x10 ¹⁸
Gradual	Al _x Ga _{1-x} As (Si)	-	(n ⁺) 2x10 ¹⁸
Emiter	Al _{0.3} Ga _{0.7} As (Si)	80	(n) 3x10 ¹⁷
Base	GaAs (C)	80	(p+) 2x10¹⁹
Colector	GaAs (Si)	500	(n) 2x10 ¹⁶
Subcolector	GaAs (Si)	500	(n ⁺)2x10 ¹⁸

O comportamento do transistor (B) de InGaP/GaAs é muito similar ao de AlGaAs/GaAs o que demonstra um bom resultado, quando elimina-se os defeitos de crescimento.

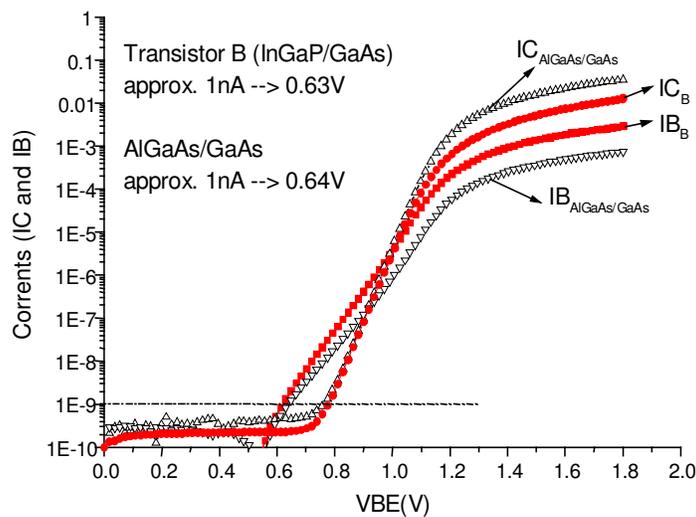


Fig. 6.31 – Medidas de Gummel das amostras do transistor (B) InGaP/GaAs e de AlGaAs/GaAs HBTs.

Os fatores de idealidades das correntes de base e de coletor e os ganhos de

correntes dos transistores de AlGaAs/GaAs são 1.64, 1.03 e 44.7, e para transistores de InGaP/GaAs são de 1.59, 1.09 e 4.44, respectivamente. A baixa corrente do transistor de InGaP/GaAs é devido principalmente às diferentes dopagens e espessuras da camada da região de base. A Tab. 6.10 mostra um resumo dos resultados dos valores obtidos dos fatores de idealidades da correntes de base e de coletor e tensões limiars dos transistores InGaP/GaAs e AlGaAs/GaAs. A tensão limiar foi considerado para uma corrente de base de 1 nA.

Tab. 6.20 – Fatores de idealidades das correntes de base e de coletor para os transistores não auto-alinhados de InGaP/GaAs e de AlGaAs/GaAs.

Amostras	Fatores de Idealidades nI_B	Fatores de Idealidades nI_C	Ganhos de Correntes $V_{BE}=1.8V$	Valores de $V_{BE}(V)$ (para $I_B \sim 1nA$)
A	1.44	1.29	1.51	0.45
B	1.59	1.09	4.44	0.62
AlGaAs/GaAs	1.64	1.03	44.7	0.64

C	2.16	1.78	1.04	0.23
D	1.85	1.33	4.21	0.33
E	1.83	1.32	2.62	0.33
F	1.83	1.22	2.64	0.45

A Fig. 6.32 mostra a curva $I_C \times V_{CE}$ do HBT (amostra B) de InGaP/GaAs não auto-alinhado com área de $120 \times 120 \mu m^2$. Neste transistor foi possível obter um ganho de corrente para uma baixa corrente de base através da substituição da camada do subcoletor de GaAs.

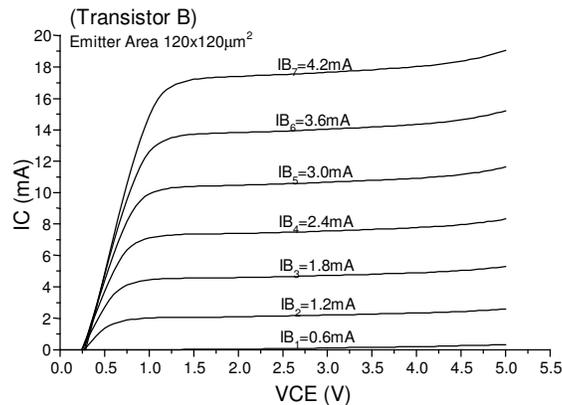


Fig. 6.32- Curva $I_C \times V_{CE}$ do transistor (B) InGaP/GaAs não auto-alinhado.

6.3.7.2 Resultados da Fabricação de HBTs Auto-Alinhados InGaP/GaAs

Através das amostras B, C, D e F foi possível a obtenção de HBTs do tipo (AA) auto-alinhado, que foram caracterizados por medidas DC. O comportamento das correntes de base do transistor AA é semelhante aos que foram descritos no item 6.7 que são os transistores (NAA) não auto-alinhados. No entanto, ocorre um aumento significativo na corrente de coletor devido à proximidade dos contatos entre a base e o emissor. Aqui o interesse maior é em relação ao ganho de corrente entre os transistores NAA e AA. A Fig. 6. 33 mostra as correntes de coletor para os transistores NAA e A para as amostras C, D e F. Pode-se ver claramente que houve um aumento da corrente de coletor em todos os transistores auto-alinhados em relação aos não auto-alinhados. Este comportamento se deve principalmente a ocorrência da proximidade entre os contatos de emissor e de base. Neste caso no HBT auto-alinhado, a tensão que recai sobre a junção base-emissor é maior que no dispositivo não auto-alinhado e conseqüentemente nestes transistores ocorre a passagem maior de corrente e também do seu ganho final de corrente. O ganho de corrente aumenta em função do aumento da corrente de coletor.

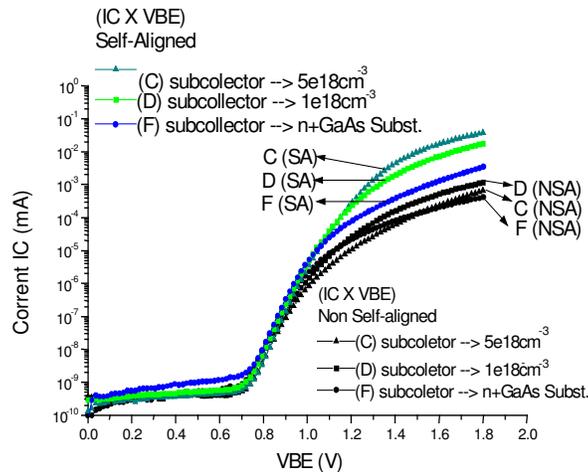


Fig. 6. 33 – Medidas de Gráfico de Gummel da corrente de coletor dos transistores não auto-alinhado e auto-alinhado das amostras C, D e F.

A Tab. 6.21 mostra os ganhos de corrente e fatores de idealidades dos transistores não auto-alinhados e auto-alinhados dos transistores InGaP/GaAs das amostras C, D e F.

Tab. 6.21- Fatores de idealidades das correntes de base e de coletor e ganhos de correntes dos transistores não auto-alinhado e auto-alinhado das amostras C, D e F.

Amostras	Fator de Idealidade n_{IB}	Fator de Idealidade n_{IC}	Ganho de Corrente V_{BE}=1.8V
C (NAA)	2.16	1.78	1.04
D (NAA)	1.85	1.33	4.21
F (NAA)	1.83	1.22	2.64

C (AA)	2.11	1.11	12.12
D (AA)	1.93	1.14	15.79
F (AA)	1.88	1.10	9.10

A Fig. 6.34 mostra a curva $I_C \times V_{CE}$ do HBT auto-alinhado da amostra B. O ganho deste transistor para $I_C = 43 \text{ mA}$ é de 6.5, o que equivale a um aumento de 46% quando comparado ao do tipo não auto-alinhado. Na mesma figura pode-se ver que o ganho de corrente começa a ocorrer também em níveis bastante reduzido, ou seja semelhante ao que acontece no transistor não auto-alinhado. Nestes transistores não se observa a dependência de temperatura em função do aumento da corrente de coletor devido à área do dispositivo ser grande de $120\mu\text{m} \times 120\mu\text{m}$. Através destes resultados da fabricação dos transistores com as amostra B, C, D e F pode-se perceber que o processo de realizado no LPD está bastante adequado para se obter dispositivos auto-alinhados que são elementos fundamentais para a alta demanda em aplicações em telecomunicações.

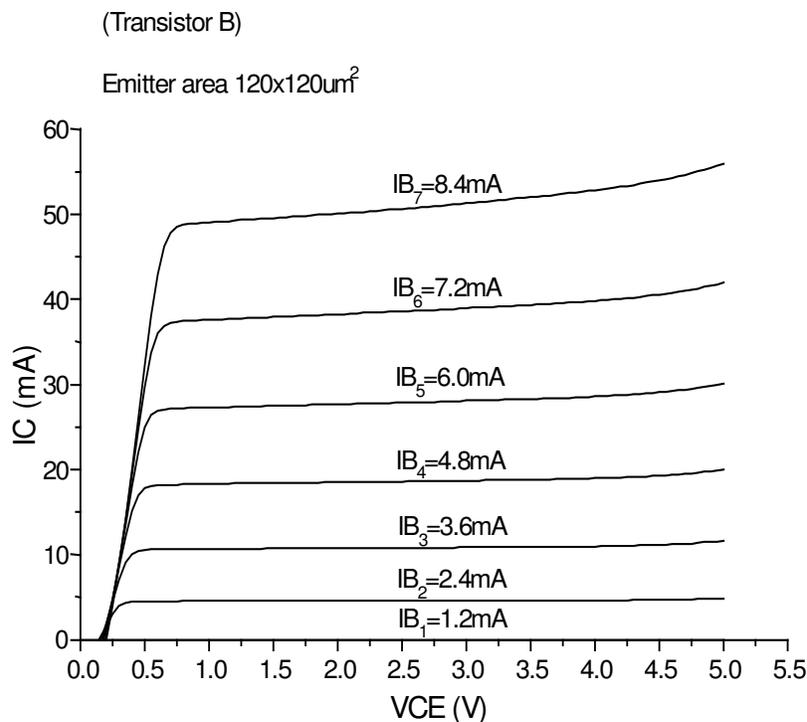


Fig. 6.34- Curvas $I_C \times V_{CE}$ do transistor B, auto-alinhado de InGaP/GaAs.

Através desta experiência foi possível realizar um estudo de forma bastante compreensível sobre os problemas do processo de crescimento que são inerentes aos mecanismos de dopagem o qual provoca limitações no desempenho dos HBTs. Os

defeitos causados durante a dopagem da camada do subcoletor se propagam nas camadas que são crescidas subsequentelemente prejudicando até a heterojunção entre a base e o emissor. Esse fato produz um aumento de correntes de fugas da base devido às elevações nas taxas de recombinações geradas pela introdução de defeitos no cristal. Nesta experiência, além do estudo do crescimento foram processados diferentes estruturas de HBTs variando-se as espessuras e níveis de dopagens. Bons resultados foram obtidos em termos de ganho de correntes e de fatores de idealidades. O transistor InGaP/GaAs foi comparado com o transistor mais estabelecido do tipo AlGaAs/GaAs mostrando-se um desempenho comparável entre eles, o que prova um passo importante realizado no laboratório. Este trabalho foi publicado na XV International Conference on Microelectronics and Packaging⁶

6.3.8 - Experimento F - Análise do transistor DN95

No experimento anterior, experimento E, foi mostrado que à medida que a dopagem do subcoletor é aumentada, o desempenho dos transistores é prejudicado devido ao aumento de defeitos introduzidos no crescimento desta camada. A utilização do substrato n+GaAs evita a geração destes defeitos, no entanto, quando se utiliza o substrato n+GaAs não há possibilidade de testar os transistores de área pequena, isto porque os PAD's foram desenhados para ficarem sobre as regiões passivas que normalmente é a superfície do substrato semi-isolante. Portanto, para minimizar o efeito dos defeitos, foi fabricado o HBT com substrato menos dopado, com $1 \times 10^{18} \text{ cm}^{-3}$ e também foi crescida uma camada menos espessa, em vez de 5000Å foi crescida uma camada de 3000Å de espessura e a base foi dopada com o carbono. Foram obtidos os transistores não auto-alinhados e auto-alinhados de áreas grandes e pequenas. Este experimento teve como objetivo verificar se, ao fabricar os transistores de áreas pequenas, obtém-se resultados melhores que os de área grande, principalmente em termos de ganho. Os de área reduzida que foram fabricados tem a área de emissor de $20 \times 16 \mu\text{m}^2$ e $20 \times 6 \mu\text{m}^2$. O transistor DN95 não auto-alinhado e auto-alinhado de área grande apresentaram: ganho de corrente de 5.72 e 14.75 respectivamente e fatores de idealidades da corrente de base de 2.11 e 2.05 e de coletor de 1.59 e 1.26

respectivamente. A Fig. 6.35 mostra a curva de gráfico de Gummel do DN95 de área grande, auto-alinhado com ganho de 14.75. Apesar de ter tido uma ganho de corrente considerável, a curva de corrente IB apresenta uma significativa fuga de corrente para baixas tensões de VBE, indicando falhas nas camadas da base e de emissor, ou na interface entre base/emissor.

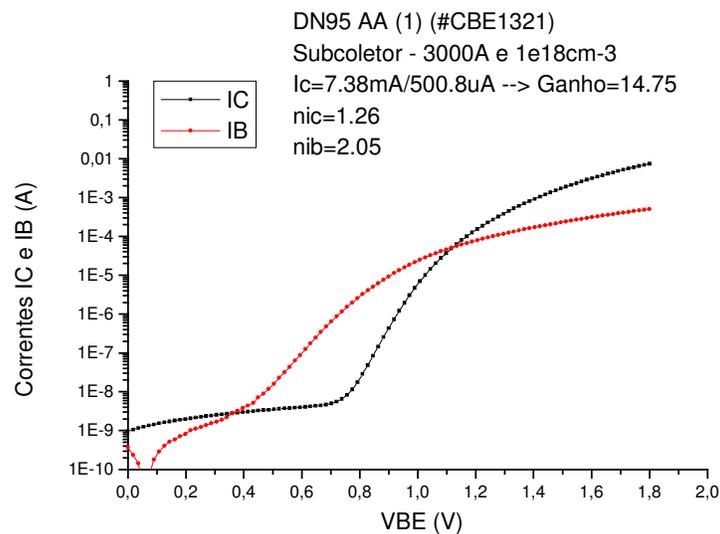


Fig. 6.35- Transistor DN95 auto alinhado área grande.

Foram fabricados os transistores de áreas pequenas a fim de poder verificar se há uma diminuição de defeitos e obter resultados melhores que os de área grande. A Fig. 6.36 mostra a foto do transistor de área pequena com emissor de $20 \times 16 \mu\text{m}^2$ não auto-alinhado, antes da metalização de interconexão.

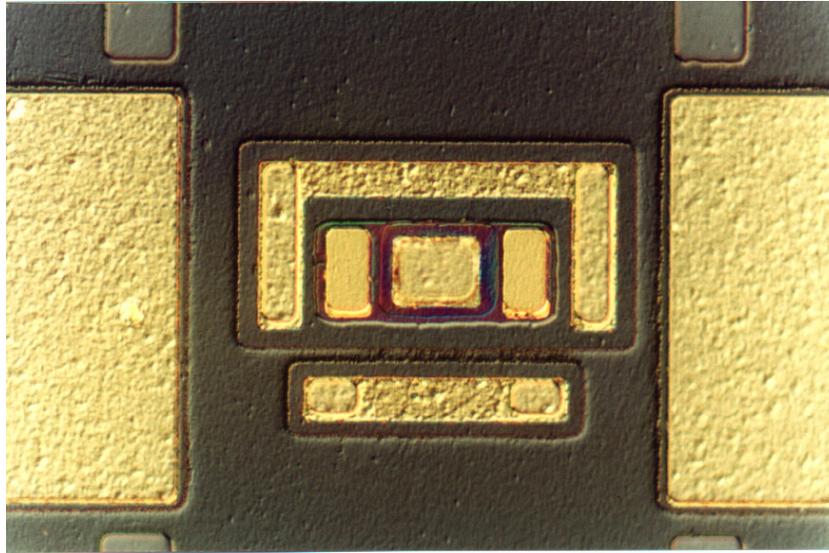


Fig. 6.36 Foto do transistor DN95 não auto-alinhado de $20 \times 16 \mu\text{m}^2$ antes da metalização de interconexão.

A foto da Fig. 6.37 mostra o mesmo transistor, agora com o metal de interconexão.

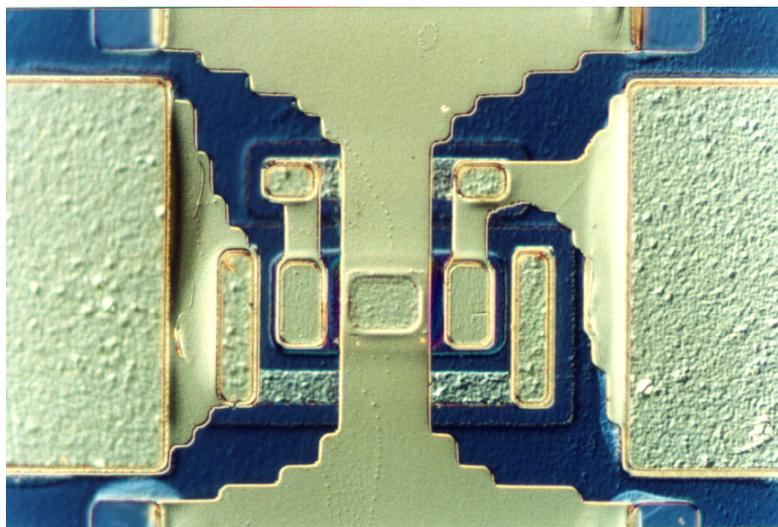


Fig. 6.37 - Foto do transistor DN95 não auto-alinhado $20 \times 16 \mu\text{m}^2$ depois da metalização de interconexão.

A Fig. 6.38 mostra a curvas do gráfico de Gummel da amostra DN95 não auto-alinhado. O ganho deste transistor foi bastante alto de 44.7

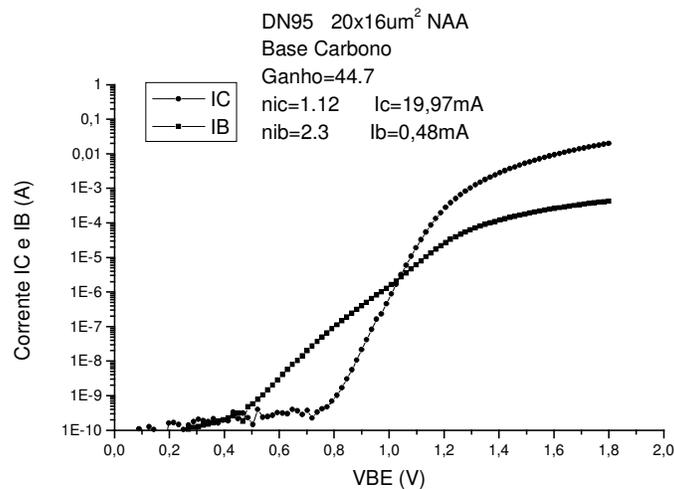


Fig. 6.38 - Transistor DN95 não auto alinhado área de emissor de 20x16 μm^2 : Ganho=44.7.

A utilização da amostra para fabricação do transistor de área pequena comprovou que a redução de área favorece de forma significativa no ganho de corrente. Portanto a redução na dimensão da área do transistor fez com que a quantidade de defeitos presente no transistor também fosse diminuída. As medidas elétricas destes transistores de área pequenas são praticamente todos iguais, assim pode-se supor que os defeitos estão espalhados de forma distribuída na amostra e em baixa densidade. Caso tivessem defeitos concentrados e em alta densidade teríamos resultados não uniformes. Apesar do ganho do transistor com área de emissor de 20x16 μm^2 apresentar um ganho alto, o fator de idealidade da corrente de base manteve-se com valor elevado, o que mostra que ainda apresenta correntes de fuga. Isto indica que apesar dos defeitos terem reduzido, o material ainda não é ideal. A Fig. 6.39 mostra a curva $I_C \times V_{CE}$ do transistor DN95 não auto-alinhado de área pequena (20x16 μm^2).

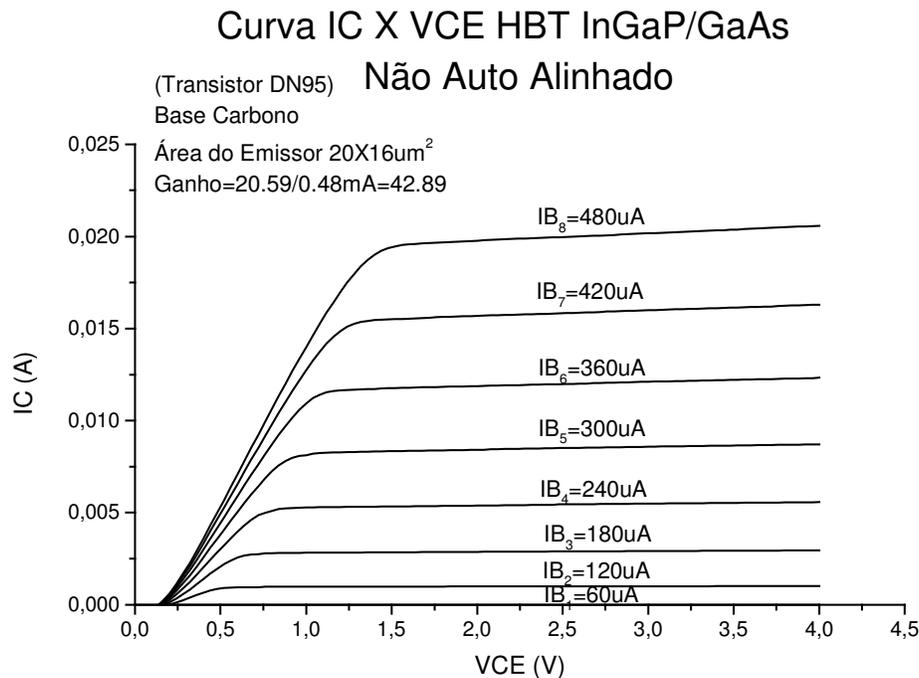


Fig. 6.39 - Curva $I_C \times V_{CE}$ do transistor DN95 (#CBE1321) não auto alinhado área 20x16 μm^2 : Ganho=42.89.

Foram confeccionados também transistores auto-alinhados com área de emissor de 20x16 μm^2 e também transistor com área de emissor de 20x6 μm^2 e os resultados das medidas elétricas estão mostrados juntamente com os demais resultados. Esta tabela mostra os fatores de idealidades da corrente de base e do coletor e os respectivos ganhos de correntes.

Tab. 6.22 -Resumo dos resultados obtidos com as amostras #CBE (1321) DN95.

Área	Estrutura	η_{ic}	η_{ib}	Ganho P/VBE1.8V
120x120 μm^2	Não Auto Alinh.	1.59	2.05	5.72
120x120 μm^2	Auto Alinh.	1.26	2.05	14.75
20x16 μm^2	Não Auto Alinh.	1.12	2.30	44.70
20x16 μm^2	Auto Alinh.	1.10	2.19	41.95
20x6 μm^2	Não Auto Alinh.	1.12	2.40	40.40

O transistor com área de emissor de $20 \times 6 \mu\text{m}^2$ também apresentou um ganho consideravelmente alto. Este também apresentou um fator de idealidade da corrente de base significativamente alto, e este fato está ligado aos defeitos comentado anteriormente.

6.4 - Fabricação dos transistores InGaP/GaAs com lâminas da KOPIN

Nesta experiência foram fabricados transistores a partir das lâminas crescidas pela indústria KOPIN, especializada em produzir HBTs do tipo InGaP/GaAs, inclusive hoje os produtos da KOPIN são utilizadas em grande escala nas áreas de telecomunicações, como por exemplo nos telefones celulares⁷

A camada do HBT InGaP/GaAs foi crescida por processo de MOCVD (*Metalorganic Chemical Vapor Deposition*). Para o projeto da estrutura do HBT foram especificadas as espessuras e níveis de dopagens mostrados na Tab. 6.23. As especificações mostradas são similares aos utilizados em outros laboratórios famosos como o da Fujitsu⁴ outros que obtiveram alta frequência de operação.

Tab. 6.23: Especificação nominal das camadas do HBT InGaP/GaAs.

Camadas	Material	Espessuras (nm)	Dopagem (cm^{-3})
Capa	InGaAs (Si)	100	$(n^+) 5 \times 10^{18}$
Capa	GaAs (Si)	250	$(n^+) 5 \times 10^{18}$
Emissor	$\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ (Si)	80	$(n) 5 \times 10^{17}$
Base	GaAs (C)	80	$(p^+) 3 \times 10^{19}$
Coletor	GaAs (Si)	500	$(n) 1 \times 10^{16}$
Subcoletor	GaAs (Si)	500	$(n^+) 5 \times 10^{18}$

6.4.1 - A fabricação do HBT

O processo de fabricação do HBT, com as lâminas da KOPIN, foram seguidos os mesmos padrões anteriores, ou seja, a mesa do emissor e da base foram construídos

por processo de decapagem úmida. Nesta experiência foram fabricados os transistores de áreas grandes $120\mu\text{m}\times 120\mu\text{m}$, e também de áreas pequenas de $20\mu\text{m}\times 16\mu\text{m}$ e $20\mu\text{m}\times 6\mu\text{m}$ de área de emissor. O perfil negativo da mesa do emissor de GaAs para obtenção de transistores auto-alinhado foi formado utilizando-se a solução ácida de $\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ na proporção: 1:8:40. A camada de emissor de InGaP foi removida seletivamente através da solução de 32% HCl.

6.4.2 Resultados do processo de fabricação

A Fig. 6.40 mostra a curva do gráfico de Gummel do HBT fabricado. A área de emissor deste transistor é de $20\times 6\mu\text{m}^2$.

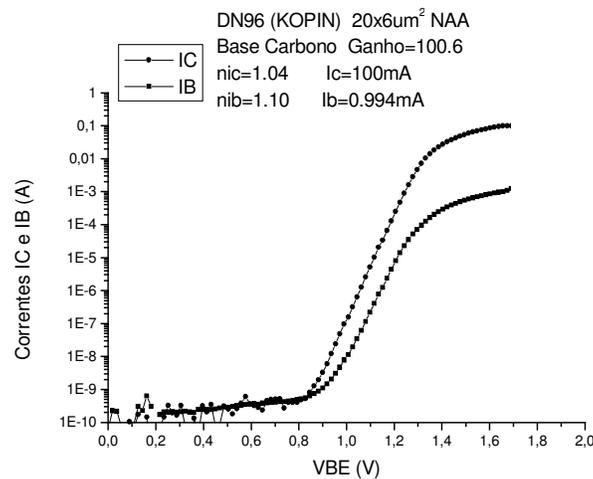


Fig. 6.40-Transistor DN96 com $20\times 6\mu\text{m}^2$ de área de emissor. O ganho de corrente é alta de 100.6.

O ganho de corrente neste caso foi de 100.6 o que demonstra um resultado altamente desejável para aplicações em circuitos de potência em microondas. A Fig. 6.41 mostra a curva $I_C\times V_{CE}$ do mesmo transistor. Nesta figura, pode-se observar o efeito da temperatura para região com altas correntes. Ocorre uma diminuição da corrente de coletor em função do aumento da tensão V_{CE} . Isto ocorre devido a redução da área do dispositivo e isto provoca o auto-aquecimento o que faz com que a corrente diminua em função do aumento da tensão V_{CE} .

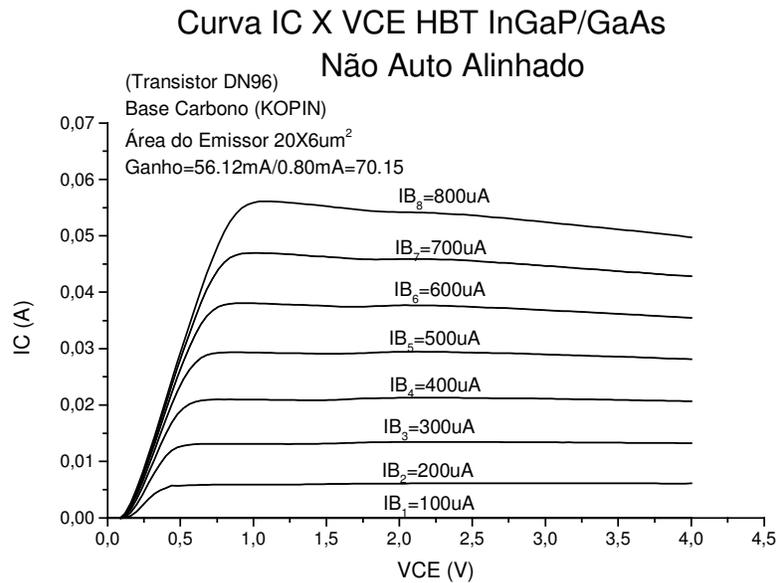


Fig. 6.41 – Curva ICXVCE do transistor com área de emissor de 20x6um².

A Tab. 6.24 mostra os resultados das medidas dos fatores de idealidades da corrente de base e de emissor e também o ganho de correntes para as diferentes áreas de emissor de HBT de InGaP/GaAs.

Tab. 6.24 – Medidas DC obtidas dos transistores de área grande e de área pequena do HBT InGaP/GaAs.

Área do Emissor (um ²)	η_{ic}	η_{ib}	Ganho de Corrente para VBE1.8V
120x120	1.02	1.40	70.67
20x16	1.03	1.16	112.50
20x6	1.04	1.10	100.60

Pode-se observar que os fatores de idealidade da corrente de base estão muito próximo do valor unitário o que mostra a excelente característica do dispositivo, indicando a ausência de fugas de correntes.

6.4.3 Resultados de Medidas de RF do DN85, DN95 e DN96.

Foram realizadas medidas de RF das amostras DN85, DN95 e DN96. Pode-se observar através da Fig. 6.42 que as amostras com área de $20 \times 16 \mu\text{m}^2$ da amostra da KOPIN apresenta um f_T maior que as amostras DN85 e DN95 (crescidas por CBE). Considerando a curva 20 dB por década obtém-se um f_T aproximado de 7Ghz para DN85 e DN95. E com a amostra DN96 obteve um f_T de aproximadamente 15Ghz.

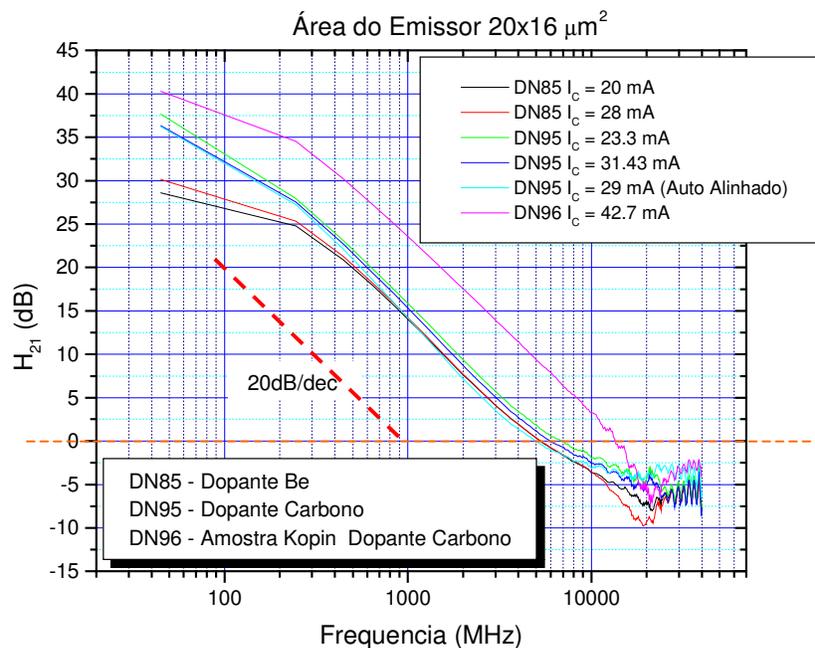


Fig. 6.42 - Medidas de f_T das amostras DN85, DN95 e DN96

Foram realizadas medidas de f_T também para diferentes correntes de coletor para amostra da KOPIN com a área de emissor de $20 \times 6 \mu\text{m}^2$, extraídas das curvas H21 da Fig.6.42.

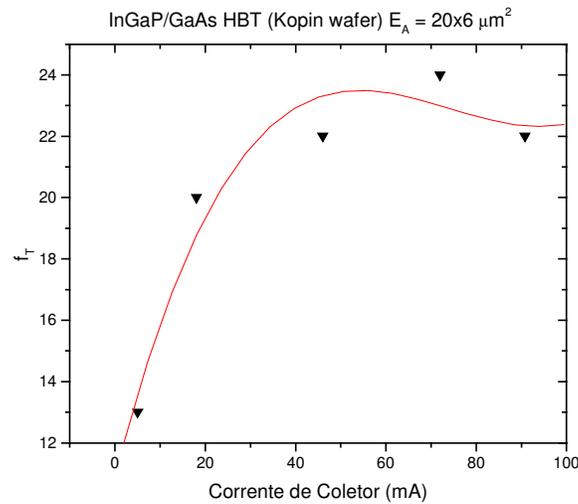


Fig. 6.43 - Medidas de f_T da amostra KOPIN. Área de $20 \times 6 \mu\text{m}^2$.

Observa-se através da Fig.6.43 que o maior f_T é obtido para uma corrente de coletor em torno de 50mA, cujo valor está em torno de 23GHz. A Fig.6.44 mostra a medida de f_T de amostras da KOPIN para transistor com área de emissor de $20 \times 6 \mu\text{m}^2$ juntamente com transistor com área de emissor de $20 \times 16 \mu\text{m}^2$. Verifica-se que o transistor de menor área tem um f_T maior que 23 GHz, enquanto que, para o de área maior teve-se um f_T de 15GHz. Esse comportamento do f_T está relacionado com a geometria do dispositivo. A alteração na área do dispositivo faz com que as resistências e as suas capacitâncias influem na velocidade do transistor como foi comentado no capítulo2.

As lâminas da KOPIN apresentaram resultados bastante promissores, cujas freqüências de operação atingiram altíssimas freqüências, os quais podem ser aplicados em circuitos de microondas. Neste sentido já existem novos projetos sendo implementados com o uso das tecnologias de fabricação desenvolvidas. Este trabalho está publicado nos anais do XVI *International Conference on Microelectronics and Packaging* realizado em Pirenópolis⁸

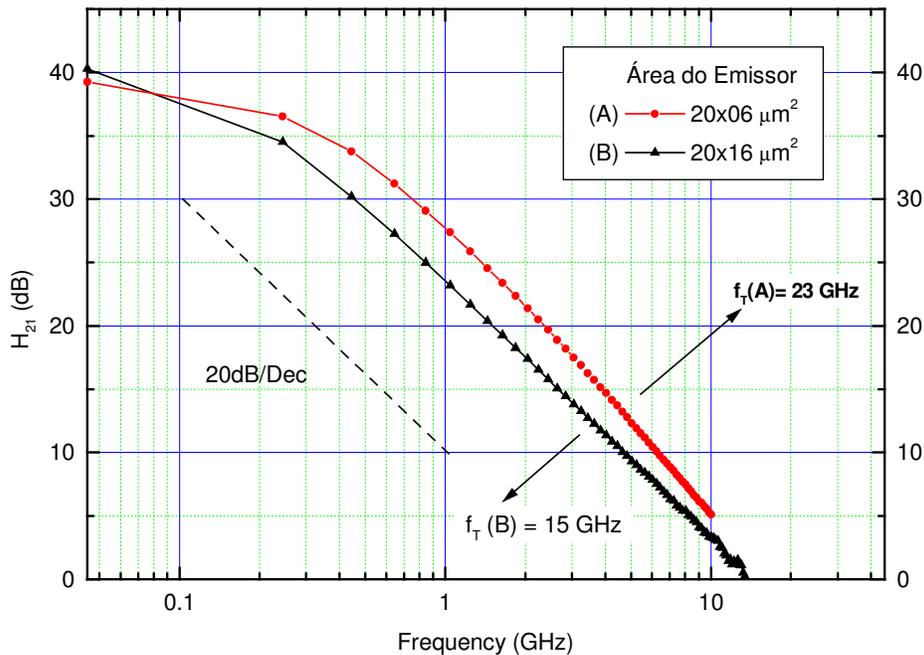


Fig. 6.44 – Medidas de alta frequência para os transistores com área de emissor de $20 \times 16 \mu\text{m}^2$ e $20 \times 6 \mu\text{m}^2$.

6.5 Conclusões sobre a fabricação de HBTs de InGaP/GaAs

Através da variação da dopagem da camada do subcoletor foi possível verificar o problema de interface base/emissor dos HBTs crescidos no CBE. Inicialmente havia suspeitas de que havia defeitos especificamente na junção base/emissor os quais prejudicavam o funcionamento dos transistores. Neste sentido procurou-se otimizar esta interface. Para tanto foram realizados melhoramentos no crescimento das camadas da base e do emissor. Foi possível nestes crescimentos melhorar as interfaces base/emissor. No entanto, o desempenho dos HBTs não melhoravam tanto quanto era almejado. Depois de inúmeros crescimentos descobriu-se que os principais defeitos estavam sendo gerados pela primeira camada crescida, ou seja, a camada do subcoletor. Através das últimas experiências que foram realizadas, foi possível tornar

mais evidente a causa principal do problema de altas fugas do corrente de base. Quando é deixado de crescer a camada do subcoletor do HBT e utiliza-se o substrato (n+GaAs) já dopado, de baixa EPD, para realizar o papel deste, verifica-se uma excelente funcionalidade do transistor. Com isto pode-se concluir que o GaAs altamente dopadas com silício ($5 \times 10^{18} \text{cm}^{-3}$) crescido no CBE, contém defeitos que influenciam negativamente as camadas que são crescidas posteriormente. Portanto há uma forte probabilidade de que a célula de silício esteja contaminada com outros elementos introduzidos na câmara do CBE, como o carbono. Neste caso propõe-se que a fonte de silício seja substituída por fontes gasosas de silício, como a dissilano ou uma outra fonte gasosa. Isto poderá evitar que os elementos indesejáveis sejam agregados ao silício no seu estado sólido. As experiências realizadas com dopagens mais baixas na camada do subcoletor mostraram uma ligeira melhora na corrente de base, no entanto a grande diferença se dá quando se utiliza o subcoletor com o substrato n+GaAs. Através da diminuição da dopagem e da espessura da base aumentou-se o ganho de corrente do HBT. Mas nas amostras de área grande o resultado não foi muito significativo, demonstrando que há defeitos no subcoletor, no entanto para amostras com áreas pequenas ($20 \times 16 \mu\text{m}^2$ e $20 \times 6 \mu\text{m}^2$) obteve-se ganhos maiores que 40. Em experiências anteriores não se tinha obtido tais valores. Portanto a quantidades de defeitos na amostra de área pequena também é menor.

Foram fabricados também transistores com a amostra da KOPIN. As curvas do gráfico de Gummel e também os ganhos de correntes mostraram resultados muito bons, indicando que os processos de fabricação desenvolvidos no LPD estão adequados para fabricação de HBTs InGaP/GaAs. Por outro lado pode-se concluir que as camadas crescidas por CBE ainda precisam ser otimizadas.

Foram realizadas também medidas de RF, tanto para amostra da KOPIN como das amostras crescidas por CBE. Os resultados de medidas de RF da amostra crescida no CBE mostrou um resultado semelhante para amostras dopadas com Be e com carbono, com valor de f_T em torno de 7GHz. A partir da amostra da KOPIN obteve-se um f_T de aproximadamente 15GHz para mesma dimensão de $20 \times 16 \mu\text{m}^2$ e de 23GHz para área de emissor de $20 \times 06 \mu\text{m}^2$. Em todo caso, estes resultados demonstram que os processos de fabricação dos HBTs InGaP/GaAs foram bem estabelecidos. Por outro lado, os HBTs crescidos no CBE devem ser melhorados através da alteração do

processo de crescimento, entre os quais, a alteração do dopante de silício sólido por fontes gasosas.

Referências

-
- ¹ T. Yamada, E. Tokumitsu, K. Saito, T. Akatsuka, M. Miyauchi, M. Konagai and K. Takahashi, *Heavily carbon-doped p-type GaAs and AlGaAs grown by metalorganic beam epitaxy*, J. Crystal Growth, Vol. 95, pp. 145-149, 1989.
- ² M. Konagai, T. Yamada, T. Akatsuka, K. Saito, E. Tokumitsu and K. Takahashi, *Metallic p-type GaAs and GaAlAs grown by metalorganic beam epitaxy*, J. Crystal Growth, Vol. 98, pp.167-173.
- ³ A Sandhu, T. Fujii, H. Ando, T. Takahashi, H. Ishikawa, N. Okamoto and Y. Yokoyama, *Gas source MBE growth of GaAs/AlGaAs heterojunction bipolar transistor with a carbon-doped base using only gaseous sources*, Japan J. Appl. Phys., Vol.30, pp.464-465,1991.
- ⁴ O. Ueda, A. Kawano, T. Takahashi, T. Tomioka, T. Fujii and S. Sasa, “Current Status of Reliability of InGaP/GaAs HBTs”, Solid-State Electronics Vol. 41, No. 10, pp. 1605-1610, 1997.
- ⁵ M. M. G.de Carvalho, J. Bettini, M. A. A. Pudenzi, L.P. Cardoso and M. A. Cotta, "Evidence of Be₃P₂ formation during growth of Be doped phosphorus – based semiconductor compounds, Applied Physics Letters, Vol.74, N.24, 14 june,1999.
- ⁶ Ricardo T. Yoshioka, Luiz E.M. Barros Jr, Jacobus W. Swart, Jefferson Bettini, Mauro M.G. de Carvalho, “Study and Improvement of Crystal Growth for InGaP/GaAs HBT’s” XV – International Conference on Microelectronics and Packaging, September 18-23, Manaus – AM, Brazil, 2000.
- ⁷ HOME PAGE da KOPIN no endereço eletrônico: www.kopin.com

⁸ Ricardo T. Yoshioka, Leonardo B. Zoccal, Marcos A. Goes, Luiz E.M. Barros Jr, Maria Beny Zakia and Jacobus W. Swart “Development of a HBT MMIC Technology”, XVI – , September, Pirenópolis – GO, Brazil, 2001.

Capítulo 7

Conclusões e Perspectivas

7.1 Conclusões

Através deste trabalho foi desenvolvido um processo de fabricação de transistor de heterojunção InGaP/GaAs. Como parte do desenvolvimento das etapas de fabricação foram confeccionados também HBT AlGaAs/GaAs.

Principais conclusões estão resumidas a seguir.

HBT InGaP/GaAs desenvolvido no TIT

A camada InGaP foi desenvolvida utilizando-se como fonte de fósforo o TBP, que constitui uma fonte mais segura que a tradicional fosfina. Uma efetiva decomposição do TBP foi obtida com o tântalo aquecido e obteve-se uma boa camada de InGaP. O controle da dopagem tipo n do InGaP foi obtido através da variação da temperatura de craqueamento do Si₂H₆. Foi fabricada um HBT InGaP/GaAs dopado com carbono com $1 \times 10^{20} \text{cm}^{-3}$ e obteve-se um bom desempenho com ganho de corrente de 20, mesmo com esta alta dopagem.

Desenvolvimento das Etapas de Processos

Os contatos ôhmicos foram otimizados procurando-se melhores condições de *alloy*. A temperatura e tempo encontrado para os HBTs AlGaAs/GaAs e InGaP/GaAs foram de 460°C e 3.5 minutos no forno convencional. Para contato de base obteve-se resistividade de contato em torno de $3 \times 10^{-6} \Omega \cdot \text{cm}^2$ e resistência de folha de

aproximadamente $300\Omega/\square$. Para contato de emissor, estes valores ficaram em torno de $3.3 \times 10^{-6}\Omega \cdot \text{cm}^2$ e $50\Omega/\square$ respectivamente.

O processo de passivação no transistor de AlGaAs/GaAs foi efetiva com a aplicação do filme de nitreto de silício (Si_3N_4) por processo de ECR-CVD, obtendo-se redução de corrente de fuga da junção base/emissor de 4 ordens de grandeza, para baixas tensões de VBE.

A abertura de vias no BCB na fabricação do HBT, foi obtida com sucesso, com tempo de plasma no RIE de SF_6/O_2 em torno de 7 minutos.

A obtenção de estrutura auto-alinhado foi bem sucedida com a utilização da solução baseada em ácido sulfúrico.

Fabricação de HBTs AlGaAs/GaAs

Através do desenvolvimento das etapas processos, foi possível obter transistores de AlGaAs/GaAs com f_T de 12 GHz para dispositivos de área de emissor de $20 \times 16 \mu\text{m}^2$ e de 27GHz para área de emissor de $20 \times 6 \mu\text{m}^2$.

Fabricação de HBTs InGaP/GaAs no LPD

Foi possível fabricar o HBT InGaP/GaAs com boas características através da introdução e variação de alguns parâmetros. Deste estudo concluímos que as melhores características são com:

- Temperatura de crescimento de GaAs de 500°C e InGaP de 540°C ;
- Introdução de um tempo de espera antes do crescimento de emissor, de aproximadamente 10 minutos;
- Introdução de uma fina camada de GaP de 10\AA na interface entre base/emissor e base/coletor;
- Substituição do dopante tipo p da base de Be com C;
- Redução do nível de dopagem do sub-coletor, às custas de aumento da sua resistência, para reduzir a densidade de defeitos do material. Uma melhor alternativa para este compromisso ainda deve ser procurada.

Mesmo com este problema não resolvido, obteve-se transistores com f_T de 7GHz,

para área de emissor de $20 \times 16 \mu\text{m}^2$.

Fabricação de HBTs InGaP/GaAs - KOPIN

Os transistores da KOPIN apresentaram um f_T de 15GHz para área de $20 \times 16 \mu\text{m}^2$ e 23GHz para área de $20 \times 6 \mu\text{m}^2$ demonstrando a sua superior qualidade do material e também mostrou que os nossos processos de fabricação dos transistores estão bem apropriados. Neste sentido existem dois trabalhos de mestrado que objetiva a fabricação de circuitos integrados, sendo uma de circuito de transimpedância e a outra para acoplamento ótico e que utilizará as etapas de processos desenvolvidos.

7.2 – Perspectivas

Através da otimização no processo de fabricação dos HBTs de InGaP/GaAs no LPD foi possível isolar a principal causa da limitação do seu desempenho, em relação aos da KOPIN. O problema estava na geração de defeitos na camada de GaAs dopada com o silício. É possível que este é provocado pela introdução de outros elementos durante o seu crescimento. Assim é possível que a fonte sólida de silício seja também uma fonte de contaminação. Para contornar isto sugere-se a utilização de fontes gasosas como o disilano. Por outro lado, pode estar havendo contaminação com o carbono que pode vir do TMG ou TEG. Neste caso forma-se provavelmente o SiC que tem parâmetros de rede menor que o GaAs o que pode causar defeitos cristalinos. Para resolver esta questão pode-se buscar outras fontes de dopantes do tipo n, como o estanho (Sn) por exemplo. Em todo caso, há necessidade de se realizar estudos mais aprofundados para explicar os defeitos causados na amostra de GaAs dopada com silício crescido por CBE e encontrar a solução.

Em relação às etapas de processos, estes foram bem estabelecidos e servem para fabricação de circuitos integrados MMIC com HBTs de áreas de emissor até $16 \times 4 \mu\text{m}^2$. Foram obtidos também transistores com área $6 \times 4 \mu\text{m}^2$ de emissor, porém o rendimento foi baixo. Neste caso propõe-se que sejam desenvolvidos os processos de decapagens por plasma para estes transistores e também para dimensões menores.

Lista de Publicações: Ano 1993 à 2001

2001

Ricardo T. Yoshioka, Leonardo B. Zoccal, Marcos A. Goes, Luiz E.M. Barros Jr, Maria Beny Zakia and Jacobus W. Swart “Development of a HBT MMIC Technology”, pg.122-130, **XVI – International Conference on Microelectronics and Packaging**, realized in September, Pirenópolis – GO, Brazil, 2001.

2000

Ricardo T. Yoshioka, Luiz E.M. Barros Jr, Jacobus W. Swart, Jefferson Bettini, Mauro M.G. de Carvalho, “Study and Improvement of Crystal Growth for InGaP/GaAs HBT’s” **XV – International Conference on Microelectronics and Packaging**, September 18-23, Manaus – AM, Brazil, 2000.

1999

Ricardo T. Yoshioka, Luiz E.M. Barros Jr, Jacobus W. Swart, Jefferson Bettini, Mauro M.G. de Carvalho, Augusto C. Redolfi and Alexandre S. Lujan “Tuning of HBT Fabrication Process on III-V Compounds” **Journal of Solid-State Devices and Circuits**, Vol. 7, N. 1, February 1999.

R.T. Yoshioka, L.E.M. de Barros Jr., J. A. Diniz and J. W. Swart “Improving Performance of Microwave AlGaAs/GaAs HBTs Using Novel SiNx Passivation Process” **International Microwave and Optoelectronics Conference, IMOC’99**, August 9-12, 1999. Rio de Janeiro – Brazil.

Ricardo T. Yoshioka, Luiz E.M. Barros Jr, Jacobus W. Swart, Jefferson Bettini, Mauro M.G. de Carvalho, Augusto C. Redolfi and Alexandre S. Lujan, “Transistor de AlGaAs/GaAs com Ft e Fmax acima de 15GHz”, **7^a Reunião Anual da Sociedade Brasileira de Pesquisadores Nikkeis (SBPN)**, (795-796) – Londrina – PR, 29-31 Agosto 1999.

J. A. Diniz, L.E. de Barros, Jr., **R.T. Yoshioka**, G.S.Lujan, I. Danilov, and J. W. Swart, “One-Step Silicon Nitride Passivation by ECR-CVD for Heterostructure Transistors and MIS Devices” **Compound Semiconductor Surface Passivation and Novel Device Processing Material Research Society - Symposium Proceedings** - San Francisco EUA, 1999.

1998

Ricardo T. Yoshioka, Alexandre S. Lujan, Augusto C. Redolfi, Jacobus W. Swart, Jefferson Bettini and Mauro M. G. de Carvalho, “Tuning of InGaP/GaAs HBTs Fabrication Process” **XIII – International Conference on Microelectronics and Packaging**, Curitiba, PR – Brazil, August 12-14, 1998.

Alexandre S. Lujan, Jacobus W. Swart and **Ricardo T. Yoshioka** “A Two Level Interconnection Process Using BCB Polymer as Interlevel Dielectric” **XIII – International Conference on Microelectronics and Packaging**, Curitiba, PR – Brazil, August 12-14, 1998.

Ricardo T. Yoshioka, Alexandre S. Lujan, Augusto C. Redolfi, Jacobus W. Swart, Jefferson Bettini and Mauro M. G. de Carvalho, “Otimização do Processo de Fabricação do Transistor de Heterojunção InGaP/GaAs” **6^a Reunião Anual da Sociedade Brasileira de Pesquisadores Nikkeis (SBPN)** – Ilha Solteira – SP, 20-23 Agosto 1998.

Yoshioka, Ricardo T., Redolfi, Augusto C., Swart, Jacobus W., Bettini, Jefferson and Carvalho, Mauro M. G. de, "Study of the InGaP/GaAs Transistor Fabrication" **SBPN – Scientific Journal**, vol.2, no 2, 1998.

1997

Ricardo T. Yoshioka, Augusto C. Redolfi, Alexandre S. Lujan and Jacobus W. Swart, "AlGaAs/GaAs HBTs fabrication Process" **XII-Conference of the Brazilian Microeletronics Society**, August , 1997 – Caxambú - MG.

J. Bettini, M.M. G. de Carvalho, **R. T. Yoshioka**, J.W. Swart, C.A. C. Mendonça, M. A. Cotta, I.L. Torriani, "Growth and Characterization of In_xGa_{1-x}P GaAs by chemical Beam epitaxy" **8th Brazilian Workshop on Semiconductor Physics – Águas de Lindóia-MG**.

1996

Ricardo T. Yoshioka, Augusto C. Redolfi, Alexandre S. Lujan, Thebano E. A. Santos, Ricardo G. Pereira and Jacobus W. Swart, "Ohmic Contact Suitable for Base, Emitter and Collector Metallizations in AlGaAs/GaAs HBT's" **XI - Conference of the Brazilian Microeletronics Society**, July 29, August 2, 1996 - Águas de Lindóia – SP.

Augusto C. Redolfi, **Ricardo. T. Yoshioka** and Jacobus.W.Swart, "Empirical HBT Model for HSPICE Circuit Simulation", **XI - Conference of the Brazilian Microeletronics Society**, July 29, August 2, 1996 -Águas de Lindóia – SP.

Antonio C. S., Augusto C. Redolfi, **Ricardo. T. Yoshioka**, Alexandre S. Lujan, and Jacobus.W.Swart “Analysis of Via Hole Opening by plasma Etching in Polyimide for Electrode Access” **XI - Conference of the Brazilian Microelectronics Society**, July 29, August 2, 1996 –Águas de Lindóia – SP.

1995

Augusto C. Redolfi, **Ricardo T. Yoshioka** and Jacobus W. Swart, “Design of a test chip for HBT Process Development and Results of AlGaAs/GaAs HBT fabrication”. **10th Congress of the Brazilian Microelectronics Society and 1st Ibero American Microelectronics Conference**, Canela, RS - Brazil, 1995 p.503-514.

Ricardo T. Yoshioka, Augusto C. Redolfi e Jacobus W. Swart, “Fabricação de HBT de AlGaAs/GaAs” **Anais do Simpósio Nipo-Brasileiro de Ciência e Tecnologia** 13-17 de agosto de 1995, Campos do Jordão – SP

1994

Shirakashi J., Konagai M., **R.T. Yoshioka**, Miyano A. and Takahashi K. “Effect of the Addition of Elemental Ga Flux on the MOMBE Growth of Heavily Carbon-Doped InGaAs”, **J. Crystal Growth** 136 (1994) 186-190.

Shirakashi J., **R.T. Yoshioka**, Azuma T., Fukuchi F., Konagai M. and Takahashi K. “Metalorganic Molecular Beam Epitaxy Growth of InP and InGaP with Tertiarybutylphosphine for the Application of Carbon-Doped Base Heterojunction Bipolar Transistors”, **J. Crystal Growth** 145 (1994) 935-940.

Shirakashi J.; **Yoshioka R.Y.**; Azuma T., Konagai M.; and Takahashi K. “MOMBE growth InGaP with tertiarybutylphosphine (TBP) and its application to the Carbon - doped base InGaP/GaAs HBTs”, **Sixth International Conference on Indium Phosphide and Related Materials**, Santa Barbara , California, USA , March 1994.

Shirakashi J., **R.T. Yoshioka**, Azuma T., Fukuchi F., Konagai M. and Takahashi K. “MOMBE Growth of InP and InGaP with Tertiarybutylphosphine (TBP) for the Application of Carbon-doped Base Heterojunction Bipolar Transistor (HBTs)” **7th Int. Conference on Metalorganic Vapor Phase Epitaxy (ICMOVPE-7)**, May 31-June 3, 1994, Yokohama, Japan.

Ricardo T. Yoshioka, Jun-Ichi Shirakashi, Toshiaki Azuma, Makoto Konagai e Kiyoshi Takahashi, “Crescimento Epitaxial de In_{0.5}Ga_{0.5}P por MOMBE e sua aplicação em HBTs In_{0.5}Ga_{0.5}P/GaAs, Agosto **1994 IX Congresso da Sociedade Brasileira de Microeletrônica** – Rio de Janeiro., p.110-117.

1993

Yoshioka R.T., Shirakashi J.; Nagao K.; Azuma K., Konagai M.; and Takahashi K. “Effect of the Ga-flux addition on MOMBE growth of Carbon-doped p-type InGaAs and GaAs” **12th Symposium Record on Alloy Semiconductor Physics and Electronics** - Izunagaoka - IZU – Japão, 1993.
