

## Embedded kapacity pro blokování napájení

A. Hamáček

Katedra technologií a měření, Fakulta elektrotechnická, ZČU v Plzni,

Univerzitiní 26, Plzeň

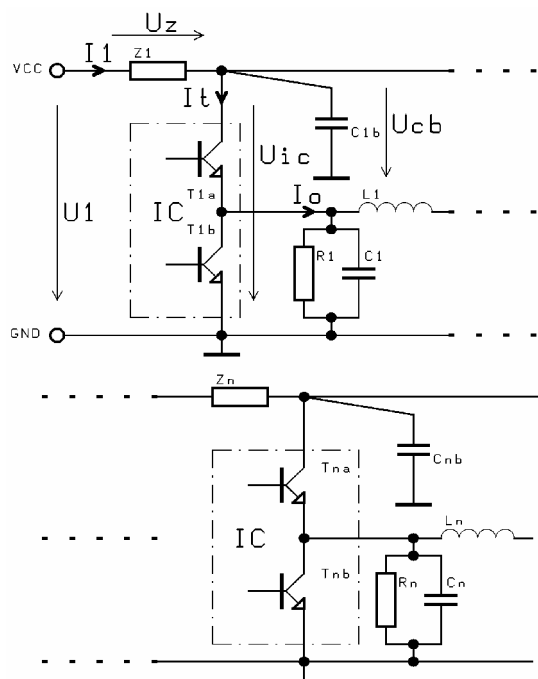
E-mail : hamacek@ket.zcu.cz

### Anotace:

Blokovací kapacity jsou nedílnou součástí napájecích rozvodů s číslicovými integrovanými obvody a to jak na deskách plošných spojů, tak na mikrovia substrátech. Kapacity, stejně jako ostatní součástky zaznamenaly ve svém vývoji řadu změn v použitých materiálech, konstrukčním provedení a v pouzdření. Stejně progresivní, jako bylo zavádění součástek pro povrchovou montáž, se dnes jeví zavádění součástek zapuštěných do základního substrátu. Tato nová technologie přináší v případě embedded kapacitorů nejen další stupeň miniaturizace nebo zvýšení spolehlivosti elektronického celku, ale též kvalitativní změnu parametrů potřebných pro eliminaci vlivů impulsní proudové spotřeby v napájecích obvodech rychlých číslicových obvodů.

### ÚVOD

Kvalitní blokování napájení pomocí kapacitorů patří společně s topologií napájecích rozvodů k základním aspektům úspěšného návrhu elektronických celků s číslicovými integrovanými obvody [1]. Problémem napájení číslicových obvodů je jejich zvýšená impulsní spotřeba při změně stavu na výstupu z logické „0“ do stavu logické „1“. Druhým faktorem, který může mít vliv na skokovou změnu proudu je kapacitní složka zátěže na výstupu číslicového obvodu. Problém lze popsat na následujícím schématu zapojení koncového stupně integrovaného obvodu „IC“ (obr. 1). Pokud je tato spotřeba hrazena ze vzdáleného zdroje napětí „ $U_1$ “, dochází při skokové změně odebíraného proudu k úbytku napětí „ $U_Z$ “ na impedanci napájecích cest „ $Z_1$ “, zvláště pak na její parazitní indukčnosti. Tento efekt vzrůstá se zvyšující se vzdáleností napájeného obvodu od svorek napájecího napětí.



Obr. 1: Napájení číslicového obvodu

Pro velikost úbytku napětí „ $U_Z$ “ na impedanci „ $Z_1$ “ bude mít vliv její reálná složka, reprezentovaná odporem materiálu spojové cesty a její imaginární složka, kterou představuje parazitní indukčnost spojů. Dalším faktorem, který umocňuje vliv parazitní indukčnosti je velikost a rychlost změny odebíraného proudu. Pokud budeme např. uvažovat délku přívodních spojů 10 cm, parazitní indukčnost spojů 10 nH/cm a impulsní proudovou spotřebu 0,1 A/10 ns, pak lze úbytek napětí „ $U_L$ “ na parazitní indukčnosti vyjádřit následujícím vztahem (1) (2).

$$U_L = L \frac{dI}{dt} \quad (1)$$

$$U_L = 100 * 10^{-9} \frac{0,1}{10 * 10^{-9}} = 1,0 V \quad (2)$$

Pokud budeme dále uvažovat reálný odpor spojové měděné cesty 5 mΩ/cm, pak úbytek napětí „ $U_R$ “ na reálné složce impedance „ $Z_1$ “ lze vyjádřit pomocí Ohmova zákona (2).

$$U_R = R * I = 50 * 10^{-3} * 0,1 = 5 mV \quad (3)$$

Z výsledků (2) a (3) je zřejmé, že vliv reálného odporu spojových cest je zanedbatelný. Naopak vliv parazitní indukčnosti je velmi významný a může způsobit špatnou funkci obvodů, protože krátkodobý pokles napětí na číslicovém obvodu přesahuje jeho povolenou toleranci napájecího napětí. Řešením tohoto problému mohou být opatření, která povedou ke snížení úbytku napětí na impedanci napájecích cest, zvláště pak na parazitní indukčnosti. Toho lze dosáhnout následujícími opatřeními:

- minimalizací délky napájecích spojů
- změnou topologie napájecích spojů
- použitím obvodů s menší impulsní spotřebou
- umístěním náhradních napěťových zdrojů co nejbližší každému číslicovému obvodu.

**Minimalizace délky napájecích spojů** je jednou z hlavních zásad při návrhu elektronických zařízení. Tento problém je nutné řešit již v předchozí etapě návrhu, při umísťování součástek tak, aby výsledné rozmístění odpovídalo co nejkratším napájecím spojům s minimem ohybů. Každý ohyb spojové cesty totiž představuje parazitní indukčnost.

**Změna topologie**, v tomto případě minimalizace ohybů spojů, je další možností optimalizace napájecích rozvodů. U číslicových obvodů s hodinovou frekvencí vyšší než 50 MHz, se doporučuje použití vícevrstvých spojů, kde pro napájení jsou vyhrazeny samostatné vrstvy. Takovéto řešení napájení má minimální parazitní indukčnost a v určitých případech mohou sousední planparalelní vrstvy představovat rozprostřený kapacitor [1].

**Použití obvodů s menší impulsní spotřebou** je také jednou z variant jak snížit úbytek napětí na napájecích cestách. Tato možnost však nebývá vždy možná, např. z důvodu funkce navrhovaného zařízení.

**Umístěním náhradních napěťových zdrojů** co nejbližší ke každému číslicovému obvodu je naopak základním pravidlem, který by měl každý návrhář dodržovat. Jako náhradní zdroj napětí lze použít tzv. blokovací kapacitor.

## BLOKOVACÍ KAPACITOR

Úkolem blokovacího kapacitoru je zabránit poklesu napětí na rozvodu napájení při skokové změně odebíraného proudu číslicovým obvodem a to tak, že tuto impulsní spotřebu uhradí pomocí vlastního náboje. Podmínkou spolehlivé funkce je dostatečná kapacita a dostatečně vysoký vlastní rezonanční kmitočet kapacitoru. V praxi se používají tři základní druhy blokovacích kapacitorů:

**Filtrační (bypassing)** – který slouží jako filtr pro široké spektrum kmitočtů, které by se mohly objevit v rozvodech napájení. Většinou se používá elektrolytický kapacitor 10 - 10000  $\mu\text{F}$ , který má vysokou kapacitu, ale špatné vysokofrekvenční vlastnosti. Z tohoto důvodu je vhodné jeho doplnění keramickým kapacitorem 10 nF až 100 nF.

**Skupinový (bulk)** – který slouží jako zdroj energie pro současné nabíjení kapacitních zátěží a rychlé dobíjení lokálních kapacitorů. Nejčastěji se používají tantalové kapacitory do 10  $\mu\text{F}$ .

**Lokální (decoupling)** – který slouží jako zdroj napětí u každého číslicového obvodu a jeho hlavním úkolem je uhradit jeho impulsní spotřebu. Stěžejními požadovanými parametry jsou, společně s dostatečnou kapacitou (100pF – 100nF), hlavně jeho vysokofrekvenční vlastnosti.

## REÁLNÝ KAPACITOR

V náhradním obvodu každého kapacitoru nalezneme kromě požadované kapacity také další složky, kterými jsou parazitní indukčnost „L“ a odpor „R“ (obr. 2).



Obr. 2: Náhradní schéma reálného kapacitoru

Z výše uvedeného náhradního schématu je patrné, že se jedná o sériový rezonanční obvod, který má vlastní rezonanční kmitočet daný Thomsonovým vztahem (4), který ukazuje závislost rezonanční frekvence na velikosti požadované kapacity a parazitní indukčnosti.

$$f = \frac{1}{2 * \pi * \sqrt{L * C}} \quad (4)$$

Pokud se na náhradní schéma podíváme jako na obecnou impedanci, pak je zřejmé, že pro kmitočty nižší než je vlastní rezonance bude v impedanci převládat kapacitní složka, tedy složka požadovaná. Pokud bychom danou impedanci používali na kmitočtech vyšších než je vlastní rezonance, bude v impedanci převládat induktivní složka, tedy složka parazitní. Pro výběr blokovacího kapacitoru je tedy nutné, zvláště pro rychlé číslicové obvody, sledovat katalogové údaje vlastní rezonance. Z hlediska požadavku minimální parazitní indukčnosti pak vyhoví pouze ploché deskové kapacitory, nejčastěji s použitím keramického dielektrika. U takového kapacitoru pak problém parazitní indukčnosti, popř. odporu, přechází na problém vývodů a připojení součástky ke struktuře napájení.

**THT vývodový kapacitor** – představuje dnes již málo používanou součástku pro blokování napájení vzhledem k poměrně vysoké parazitní indukčnosti způsobené drátovými vývody. Jejich použitelnost je omezena hodinovým kmitočtem číslicových obvodů o velikosti přibližně 10 MHz, a to při poměrně malé kapacitě (jednotky nF). Velmi častý mýtus některých návrhářů je používání vývodových lokálních blokovacích kapacitorů 100 nF ve všech aplikacích. Skutečný rezonanční kmitočet takového kapacitoru je však pouze kolem 1 MHz.

**SMT kapacitor** - představuje kvalitativně lepší alternativu k THT vývodovému kapacitoru. Obecně lze říci, že s SMD kapacitorem můžeme dosáhnout o jeden řád vyšších rezonančních kmitočtů a to hlavně díky absenci drátových vývodů.

**Plošný spoj jako kapacitor** – pokud při návrhu elektronického zařízení použijeme vícevrstvý plošný spoj, pak sousední napájecí vrstvy mohou sloužit jako

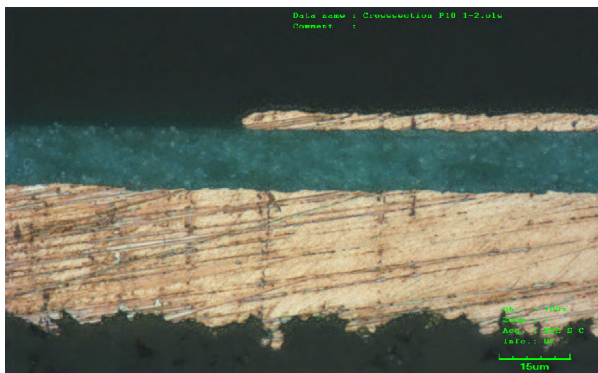
„rozprostřený“ blokovací kapacitor. Toto spojení napájecích vrstev s kapacitorem řeší současně několik problémů návrhu napájecího rozvodu:

- Minimalizace impedance napájecích rozvodů
- Nízkou parazitní indukčnost napájecích rozvodů
- Nízkou parazitní indukčnost mezi vývodem součástky a „rozprostřeným“ kapacitorem
- Vysoký rezonanční kmitočet „rozprostřeného“ kapacitoru.

Zásadní nevýhodou plošného spoje jako kapacitoru zůstává jeho malá kapacita a to díky nízké relativní permitivitě ( $\epsilon_r=3-5$ ) a poměrně velké vzdálenosti napájecích vrstev. Pokud budeme počítat se střední hustotou zástavby číslicových obvodů, a to jedno funkční hradlo na 1 čtverečný palec, pak při minimální kapacitě cca 1 nF (záleží na typu logiky) vychází minimální kapacita 1 nF/inch<sup>2</sup>. Tato kapacita je pro běžné vícevrstvé plošné spoje nedosažitelná, jelikož by představovala při relativní permitivitě běžného dielektrického materiálu typu FR4 ( $\epsilon_r=5$ ), vzdálenost vrstev 30  $\mu\text{m}$ .

Řešením tak zůstávají speciální materiály s vyšší permitivitou, které je ale nutné použít pouze mezi napájecími vrstvami, abychom vysokou permitivitou dielektrika substrátu nedegradovali současně též signálové spoje. Tyto materiály jsou však spíše doménou pro mikrovia spoje, kde lze nanášet různé vrstvy s větší variabilitou a dále je možné zmenšovat tloušťky dielektrických vrstev až na desítky  $\mu\text{m}$ . Další výhodou mikrovia spojů je poměrně snadná implementace embedded součástek, včetně kapacitorů.

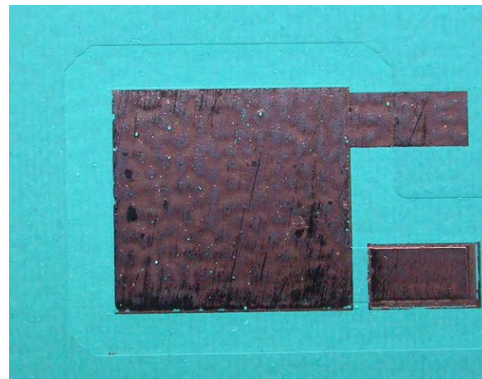
**Embedded kapacitor** – představuje v současnosti optimální vlastnosti pro blokování napájení, zejména pak jako lokální kapacitor. Kapacitor může být v mikrovia substrátu v provedení jako „rozprostřený“ mezi napájecími vrstvami nebo jako samostatný s definovanou kapacitou. Následující obrázek (obr.3) ukazuje horní elektrodu v řezu na fotokompozitním substrátu o tloušťce 15  $\mu\text{m}$ .



Obr. 3: Embedded kapacitor v řezu

## VÝSLEDKY EXPERIMENTU

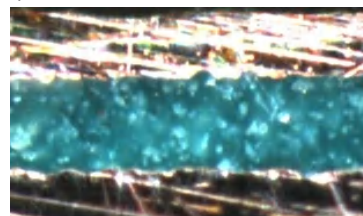
Na fotopolymerním dielektrickém substrátu byly vyrobeny zkušební kapacitory (obr. 4) za účelem ověření jejich vysokofrekvenčních vlastností pro blokování napájení číslicových obvodů.



Obr. 4: Topologie testovaného kapacitoru

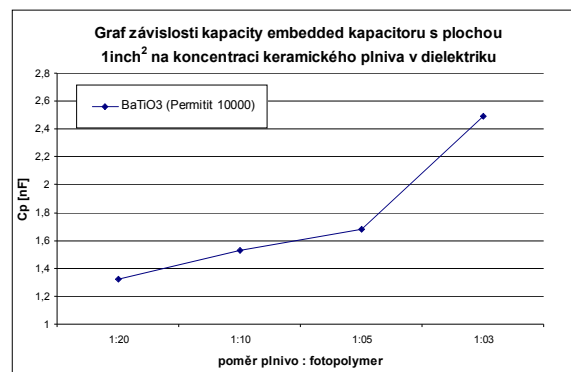
Pro experiment byl použit dvousložkový fotopolymer [3] [4], který má pracovní rozsah teplot od -65 do +125°C, elektrickou pevnost 160 kV/mm, povrchovou rezistivitu  $2 \cdot 10^{14} \Omega$ , vnitřní rezistivitu  $10^{16} \Omega \text{cm}$  a relativní permitivitu  $\epsilon_r = 3,7$ .

Z důvodu zvýšení relativní permitivity byl použit kompozitní materiál [5] z fotopolymerní praskyřice a keramických částic BaTiO<sub>3</sub>, s relativní permitivitou  $\epsilon_r = 8000-12000$  a ztrátovým činitelem  $\text{tg} \delta = 150 \cdot 10^{-4} - 250 \cdot 10^{-4}$ .



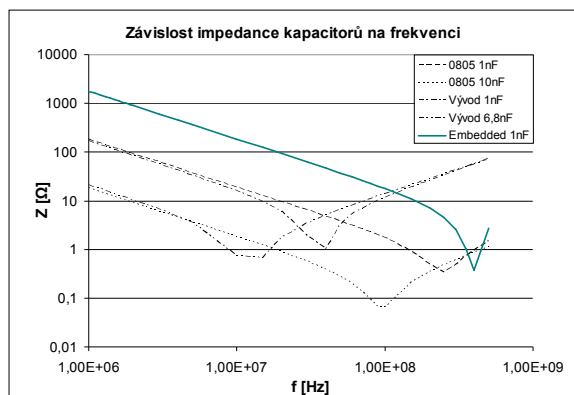
Obr. 5: Keramické plnivo BaTiO<sub>3</sub> s fotopolymerem v poměru 1:10 (keramické částice zvýrazněny fluorescencí)

U takto zhotovených kapacitorů byla jejich hodnota závislá na poměru praskyřice a keramického plniva, jak ukazuje následující graf (obr. 6).



Obr. 6: Topologie zkušebního kapacitoru

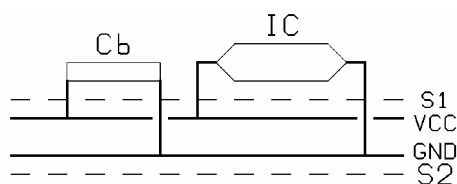
Základní rozdíl mezi THT, SMD a embedded kapacitorem je jejich připojování k napájecím spojům. Na následujícím grafu (obr.7) je znázorněn rozdíl frekvenčních závislostí impedance mezi vývodovými THT, SMD a embedded kapacitorem.



Obr. 7: Graf závislosti impedance na konstrukci kapacitoru

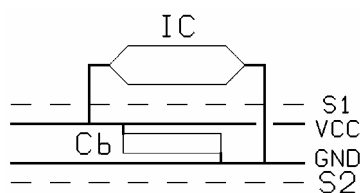
Výsledky měření (obr. 7) potvrzují nejhorší vysokofrekvenční vlastnosti u vývodových THT kapacitorů. Přibližně o jeden řád vyšší rezonanční frekvence byly zaznamenány u SMT provedení. Je zřejmé, že rozdíl bude především v parazitní indukčnosti vývodů. Nejvyšší rezonanční frekvenci vykazuje embedded kapacitor 1 nF, avšak rozdíl nebyl oproti provedení SMT příliš významný. Tento malý rozdíl může být dán způsobem měření kapacitorů v přípravku RLC můstku.

Zásadní rozdíl mezi SMT a embedded kapacitorem bude zejména v parazitní indukčnosti mezi vývodem číslicového obvodu a vlastním blokovacím kapacitorem. Z následujícího obrázku (obr. 8) je zřejmé, že zejména propojení lokálního blokovacího kapacitoru „Cb“ s vnitřními napájecími vrstvami bude zvyšovat parazitní indukčnost.



Obr. 8: Propojení vnějšího kapacitoru s napájecími vrstvami

Pokud však budou lokální blokovací kapacitory umístěny uvnitř substrátu, nejlépe mezi napájecími vrstvami, pak se sníží parazitní indukčnost vlivem absence propojení z vnitřních vrstev k vnějšímu kapacitoru (obr. 9).



Obr. 9: Propojení vnějšího kapacitoru s napájecími vrstvami

V případě mikrovia substrátů lze použít jak samostatné oddělené kapacitory, tak rozprostřený kapacitor mezi napájecími strukturami na sousedních vrstvách.

## ZÁVĚR

Embedded kapacitory, stejně jako ostatní embedded součástky mohou přinášet nejen úsporu prostoru na základním substrátu, ale též kvalitativní změnu parametrů daného elektronického celku.

Testovaný embedded kapacitor vykazuje velmi dobré vysokofrekvenční vlastnosti s nejvyšší hodnotou rezonanční frekvence ze všech měřených kapacitorů. Tyto parametry mohou být na reálném mikrovia substrátu ještě lepší, jelikož lze tento kapacitor umístit v substrátu přímo k vývodům blokovacího číslicového obvodu, čímž se neuplatní parazitní vliv testovacích vývodových plošek nutných pro měření.

Dalším cílem výzkumu v této oblasti je hledání nových materiálů a technologických postupů, které povedou k dosažení vyšších kapacit embedded kapacitorů s dostatečnými vysokofrekvenčními vlastnostmi.

*Tento příspěvek vznikl s podporou Ministerstva školství, mládeže a tělovýchovy v rámci řešení výzkumného záměru č. MSM4977751310 „Diagnostika interaktivních dějů v elektrotechnice“.*

## LITERATURA

- [1] Záhlava.V.: Metodika návrhu plošných spojů. Vydavatelství ČVUT, Praha 2000, ISBN 80-01-02193-9
- [2] Hamáček.A., Řeboun.J., Skočil.V.: Application of photosensitive ceramic filled materials for embedded components, EDS 06 IMAPS, Brno 2006 pp 238-243.
- [3] Process Data Sheet: Elpemer SD 2467 SM-YG 2-pack solder resist.
- [4] Application Information: Processing instructions for solder resists of the series Elpemer SD 2467.
- [5] Choa, S., Lee, J., Hyuna, J., Paik, K.: Study on epoxy/BaTiO<sub>3</sub> composite embedded capacitor films (ECFs) for organic substrate applications, Materials Science & Engineering, January 2004, pp.233-239.