

165

AVALIADOR DE CAPACITÂNCIAS PARASITAS EM CIRCUITOS INTEGRADOS. *Fernanda Gusmão de Lima, F. Gehm Moraes, Ricardo Reis* (Instituto de Informática, UFRGS).

Este trabalho mostra um programa descrito em linguagem C capaz de avaliar capacitâncias parasitas de um circuito integrado. A estimação de capacitâncias parasitas é muito importante para ajudar um projeto de circuitos integrados, ele pode guiar escolhas em diferentes arquiteturas, tamanhos de transistores, inserção de buffers e outros. O programa avalia uma descrição simbólica de um circuito gerado pelo sintetizador Tropic, sem que precise compactar, fazer a extração elétrica e simulação, que consomem muito tempo. O programa avalia todos os fios do circuito informando sua capacitância conforme o nível do material utilizado: metal1, metal2, metal3, difusão, polissilício... Para o cálculo destas capacitâncias é preciso achar uma relação entre o layout simbólico e o layout real (constante x), que por sua vez é a maior causadora de erros nos resultados devido a sua enorme variação de um circuito para outro. O avaliação é muito útil pois mostra a tendência de atraso do circuito porém não informa o valor exato (erro em torno de 10-20%). (CNPq).