



Universidad
Zaragoza

Trabajo Fin de Grado

Sistema de monitorización de cargas

Autor

Eduardo Javier Hernando Torres

Director

Roberto Casas Nebra

Departamento de Ingeniería Electrónica y Comunicaciones

Escuela de Ingeniería y Arquitectura de Zaragoza

2016



(Este documento debe acompañar al Trabajo Fin de Grado (TFG)/Trabajo Fin de Máster (TFM) cuando sea depositado para su evaluación).

D./D^a. Eduardo Javier Hernando Torres

con nº de DNI 73104874H en aplicación de lo dispuesto en el art.

14 (Derechos de autor) del Acuerdo de 11 de septiembre de 2014, del Consejo

de Gobierno, por el que se aprueba el Reglamento de los TFG y TFM de la

Universidad de Zaragoza,

Declaro que el presente Trabajo de Fin de (Grado/Máster)
Grado en Ingeniería Electrónica y Automática, (Título del Trabajo)

Sistema de monitorización de cargas

es de mi autoría y es original, no habiéndose utilizado fuente sin ser citada debidamente.

Zaragoza, 24 Noviembre 2016

Fdo: Eduardo Javier Hernando Torres



Sistema de monitorización de cargas

Resumen

Uno de los grandes problemas que se plantea en la industria es la necesidad de monitorizar cargas, tanto para casos de manufacturas, pesaje de medios de transporte como para la fabricación de maquinaria pesada. Para los casos de monitorización de cargas asociadas a la industria, la propia naturaleza de los pesos a abordar hace que el sistema utilizado de forma casi universal sea la célula de carga, tanto por su capacidad de medir grandes pesos, su precisión, como su relativo coste reducido.

El mayor problema que presenta este tipo de sensores es su alta sensibilidad a alteraciones exteriores, por una parte las perturbaciones electromagnéticas causan que tensiones parásitas se adhieran a la señal de salida de la célula, y teniendo esta una salida bastante reducida (decenas de mV en su fondo de escala), pueden ocasionar grandes alteraciones en la medida final. Por otra parte, las perturbaciones de clase mecánica, vibraciones mayoritariamente por el entorno en el cual suelen estar presentes este tipo de máquinas, también son capaces de alterar el resultado del sistema pero en menor medida que las anteriores

.Este problema se solventa tradicionalmente con la inclusión de etapas de acondicionamiento analógicas, con las cuales se estabilizan y filtran las señales antes de digitalizarlas, y tratar los resultados de estas conversiones de forma digital.

En el presente proyecto, teniendo en cuenta los avances en dispositivos de tratamiento de señal digital, capaces ya, de incorporar elementos típicos de la electrónica analógica de forma configurable y programable embebidos en un chip, se plantea el estudio de diferentes soluciones a este problema. Proponiendo en primera instancia una etapa tradicional analógica, para después comparar sus resultados frente a una etapa integrada completamente en un dispositivo de tratamiento digital, evitando así la necesidad de diseño e implantación de una etapa analógica.

Una vez se han diseñado las etapas, se expone un breve estudio estadístico comparando los datos obtenidos de la monitorización de cargas en diferentes rangos para cada una de estas etapas.

Posteriormente, cuando se determine la solución más interesante a raíz del estudio mentado anteriormente, se procederá a su implementación tanto a nivel firmware como hardware, materializando está en una placa de circuito impreso.

Como resultado final se ha obtenido un prototipo funcional para monitorizar cargas, capaz de medir de forma fiable, y comunicar los resultados a un ordenador utilizando el puerto serie del mismo y un sencillo protocolo de comunicación diseñado con este propósito.



Índice General

Primera parte: MEMORIA

1.	INTRODUCCIÓN.....	5
1.1	Objetivos.....	5
1.2	Contenido de la memoria.....	6
2	DOCUMENTACIÓN PREVIA.....	6
2.1	Requerimientos iniciales.....	6
2.2	Análisis del estado de la cuestión.....	6
3	ADQUISICIÓN DE LA SEÑAL.....	10
3.1	Precisión de la etapa.....	10
3.2	Componentes.....	10
3.2.1	Sensor - Célula de carga 3138 Phidgets Inc.....	10
3.2.2	DSP CY8CKIT-059.....	11
3.2.3	Convertor Delta-Sigma.....	12
3.3	Adquisición analógica.....	16
3.3.1	Amplificador de instrumentación.....	16
3.3.2	Filtrado de señal.....	19
3.4	Adquisición digital.....	22
3.4.1	Amplificación de señal.....	22
3.4.2	Filtrado de señal.....	24
3.5	Estudio comparativo.....	24
3.5.1	Análisis de las diferentes configuraciones.....	24
3.5.2	Estudio de linealidad.....	27
3.5.3	Estudio de exactitud.....	29
3.5.4	Conclusiones.....	30
4	DISEÑO ELECTRÓNICO.....	33
4.1	Alimentación.....	33
4.1.1	Reguladores de tensión.....	34
4.1.2	Batería.....	34
4.2	Comunicación con el PC.....	36
4.2.1	USBUART (CDC).....	36
4.2.2	Flujo de información.....	37



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº 05
---------	-----------------------------------	-----------------------

4.2.3	Implementación del protocolo	38
4.3	Selección múltiple de señal.....	38
4.3.1	Multiplexor analógico.....	40
4.4	Operación del sistema	43
4.4.1	Filtro de media móvil.	47
4.5	Prototipo.....	51
5	CONCLUSIONES.....	51
6	BIBLIOGRAFÍA.....	52
7	LISTADOS.....	55
7.1	Listado de figuras.....	55
7.2	Listado de tablas	56
7.3	Lista de siglas y abreviaturas	56
7.4	Lista Software utilizado	57

Segunda parte: ANEXOS

A. Datasheet

- A.a Batería
- A.b Amplificador de instrumentación
- A.c Amplificador operacional
- A.d Multiplexor analógico
- A.e Regulador lineal
- A.f Cargador de batería
- A.g Fuente alimentación

B. Planos

- B.a Plano esquema general de circuito
- B.b Plano de circuito impreso cara TOP
- B.c Plano de circuito impreso cara BOTTOM

C. Presupuesto



MEMORIA

Fecha Revisión: **19/11/2016**

Revisión nº**05**

D. Planificación : Diagrama de Gantt

E. Firmware PSOC Creator

- E.a Serial_interface.h
- E.b Serial_interface.c
- E.c main.c (Prototipo final)
- E.d main.c (Adquisición analógica)
- E.e main.c (Adquisición digital 2)
- E.f main.c (Adquisición digital 1)
- E.h USBUART_1_episr.c (Rutina USBUART)

F. Software Octave, manejo puerto serie

- F.a init_serial.m (Iniciar comunicación)
- F.b calibrar.m
- F.c measure_grams_v3.m
- F.d meascalib.m (toma medida para calibrar)
- F.e calculos_linealidad.m
- F.f comparativa_ADC.m
- F.g comparativa_ina.m
- F.h comparativa_linealidad.m
- F.i comparativa_linealidad_unitaria.m
- F.j filtro_media_movil.m
- F.k lee.m

G. Cálculos estadísticos R

- G.a Cálculos_estadisticos.r

H. Casos particulares estudio estadístico

- H.a Evolución constante célula de carga
- H.b Casos particulares linealidad
- H.c Intervalos de conformidad



MEMORIA

Fecha Revisión: **19/11/2016**

Revisión nº**05**

- H.d Gráficas I-MR
- I. Explicaciones básicas
 - I.a Explicación básica filtros analógicos
 - I.b Explicación básica amplificador de instrumentación
 - I.c Explicación básica reguladores de tensión
- J. Informe final Filter Wizard



MEMORIA

Fecha Revisión: **19/11/2016**

Revisión nº**05**

PRIMERA PARTE

MEMORIA



1. INTRODUCCIÓN.

En la actualidad la mayor parte de sistemas de monitorización de cargas plantean el acondicionamiento de la señal resultante de las células de carga de forma analógica (véase Sección 2.2). Este tipo de enfoque posee la gran ventaja de poder realizar una configuración de la etapa en mucho mayor detalle, al poder diseñar cada parte del sistema con los parámetros más ajustados posibles. La desventaja de este tipo de enfoque es la poca flexibilidad, puesto que se debe implementar en un circuito físico, que en la gran mayoría de los casos no se podrá configurar a posteriori.

El presente proyecto plantea otro enfoque utilizando un dispositivo de tratamiento digital de señal, en el que se integran gran cantidad de módulos capaces de desempeñar funciones semejantes a las tradicionalmente implementadas de forma analógica. Y que al estar integrados dentro de este dispositivo, se permite su total configuración en cualquier momento, proporcionando una modularidad, comodidad y flexibilidad que no pueden proporcionar los sistemas analógicos.

1.1 Objetivos

El objetivo de este T.F.G (Trabajo Final de Grado) es realizar un análisis comparativo entre etapas analógicas y digitales, para con este, implementar una de estas soluciones en un prototipo funcional.

Para lograr este objetivo final se han planteado los siguientes objetivos parciales:

Documentación acerca del problema: Se plantea una primera etapa en la cual se recogerá información relativa al diseño de etapas de acondicionamiento de este tipo de sistemas. Una vez se haya reunido información suficiente, se pasará a definir las características del mismo, y a partir de ellas los requerimientos que se exigirá en el diseño.

Diseño, implementación y verificación del sistema analógico: Una vez definidas los requerimientos del sistema, se planteará una etapa analógica capaz de cumplir estos requerimientos y se implementará de forma que sea capaz de monitorizar una célula de forma funcional.

Diseño, implementación y verificación del sistema digital: Se planteará un caso análogo al anterior, con el mismo objetivo, pero sin utilizar elementos externos al dispositivo de tratamiento de señal.

Estudio de ambos sistemas y toma de decisiones: Una vez que ambos sistemas estén implementados y validados, se pasa a realizar una serie de pruebas y consiguientes estudios comparativos para determinar la solución más interesante.

Implementación en prototipo físico: A raíz del estudio realizado durante la fase anterior, se diseñará una placa de circuito impreso que implemente la solución final para 4 células, obteniendo de esta forma un prototipo funcional.

Documentación del proyecto: Una vez hecho esto, se realizarán los documentos necesarios para que el proyecto quede debidamente explicado y documentado.



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº05

Revisión final: Como etapa final al proyecto se revisarán todos los documentos y diseños, y se depositará la memoria del proyecto.

1.2 Contenido de la memoria

Para documentar la realización de este T.F.G se realiza el actual documento en el cual, en subsiguientes apartados se abordan cada uno de los objetivos parciales que se mentaban en secciones anteriores. En particular:

SECCIÓN 2 Documentación previa: En esta sección se describen las referencias a las que se ha acudido a obtener información, el planteamiento inicial del problema y la definición de los requerimientos del sistema deseado.

SECCIÓN 3 Adquisición de señal: Se detallan los cálculos de precisión necesaria, los componentes comunes utilizados en ambos sistemas, el sistema de adquisición analógico y el digital, y en última instancia el estudio comparativo entre ambos.

SECCIÓN 4 Diseño electrónico: Se describirá las partes conformadas en el prototipo final, entre las cuales se podría destacar la comunicación con el PC, la alimentación del sistema, su operación final.

SECCIÓN 5 Conclusiones: Reflexiones finales extraídas durante la realización del presente proyecto.

SECCIÓN 6 Bibliografía: Se numeran y listan las referencias de los documentos en los cuales se apoyado el presente proyecto.

SECCIÓN 7 Listados: En esta sección se ubican los listados referentes a las ilustraciones y tablas de la memoria, las siglas y abreviaturas utilizadas, y por último los programas empleados en la ejecución del proyecto.

2 DOCUMENTACIÓN PREVIA

La presente sección tiene como objeto las consideraciones iniciales sobre los aspectos principales de la etapa, y como se han decidido abordarlos.

2.1 Requerimientos iniciales

En primera instancia se planteó un sistema de monitorización de cargas, en el cual cada una de las células (puntos en los cual se mide), sea capaz de medir hasta 100 kg con una precisión mínima de 10 gr.

Además de estos requerimientos se plantea, como mínimo, ser capaz de proporcionar una medida estable cada 100 ms y que a su vez esta sea capaz de ser transmitida a un PC en este mismo lapso de tiempo.

A partir de estos requerimientos iniciales, en siguientes subsecciones se expone los dispositivos iniciales con los que se contaba y a partir de ellos, como se han enfocado estos requerimientos y las decisiones de diseño llevadas a cabo a este respecto.

2.2 Análisis del estado de la cuestión

En la presente sección se pretende analizar como ha sido enfocado el problema en otros proyectos y artículos con este propósito (véase Referencias. [26], [27], [25] y [28]).

El objetivo de este análisis será obtener un punto de partida para el diseño de adquisición analógica, para a partir de este, en la sección de estudio comparativo, comparar sus resultados con los obtenidos en el diseño de adquisición digital alternativo.

Para ello se va a realizar este análisis, presentando en primera aproximación como se define la señal en cuestión en la bibliografía de la que se hace referencia este proyecto. En segunda aproximación se definirá la arquitectura general que se acostumbra a utilizar en proyectos similares, para en última instancia presentar los diseños realizados por terceros.

La señal proveniente de la célula de carga se considera muy pequeña, puesto que se sitúa en el intervalo de 20 mV operando a máxima carga, por lo cual se considera muy importante amplificar adecuadamente las frecuencias de interés y filtrar las altas frecuencias que no lo son. El reducido tamaño de esta señal se debe a la tecnología en la que se basa la célula, estando esta compuesta por un puente de Wheastone.

De manera que cuando se le aplica una fuerza, las galgas extensiométricas sufren una elongación proporcional a la elongación propia que sufre la célula, que causará una variación muy pequeña en la resistencia de las mismas.

Todas las fuentes consultadas para este análisis coinciden en proponer una arquitectura para el sistema formada por:

1. **Circuito de amplificación:** En los proyectos estudiados referentes a las referencias [27] y [26], se ha decidido utilizar circuitos integrados de amplificadores de instrumentación, puesto que se entiende que se necesita un amplificador con una alta relación al rechazo en modo común con niveles de ruido muy bajos.

Además se establece la necesidad de poder obtener una ganancia configurable de forma externa por medio de una resistencia, en la Ilustración 1 se puede apreciar un esquema de uno de estos circuitos propuestos.

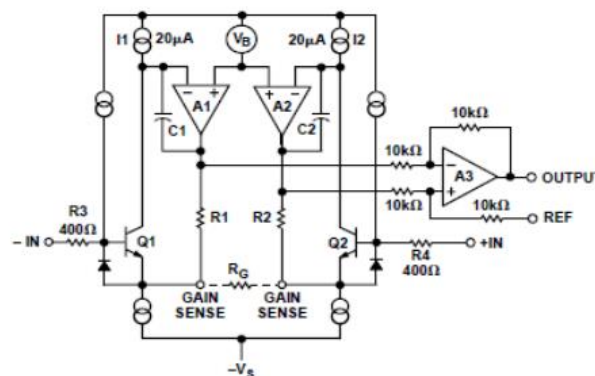


Ilustración 1 Amplificador propuesto en proyecto alternativo

2. **Filtro analógico:** Con el objeto expuesto anteriormente, en ambos diseños se propone la utilización de filtros analógicos de paso bajo (véase sección I.a del Anexo), en ambos se proponen como frecuencias de corte valores reducido, en torno a decenas de Hz, justificándose esto como un valor que es capaz de eliminar la gran mayoría de las componentes frecuenciales acopladas en un entorno habitual.



En ambas referencias se proponen diseños de filtro basados en amplificadores operacionales, coincidiendo también en utilizar amplificadores con un alto rechazo al modo común y un bajo voltaje de offset. Un ejemplo de diseño de este tipo de filtros propuestos puede observarse en la Ilustración 2.

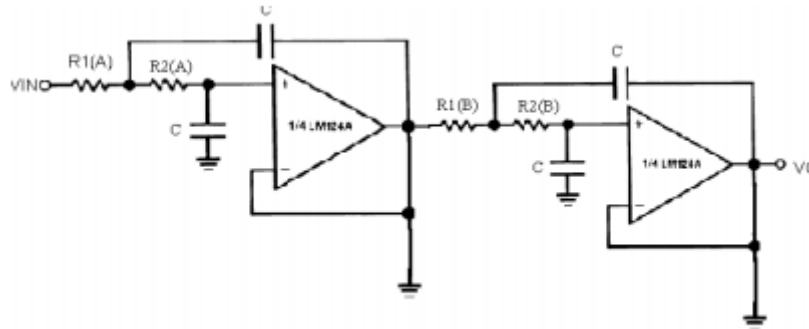


Ilustración 2 Filtro analógico propuesto en proyecto alternativo

3. **Convertor analógico digital:** Se propone en ambos proyectos como paso posterior a la adecuación de la señal, la utilización de un convertor analógico digital, para trasladar la magnitud de la medida al dominio digital y ser capaz de tratarla con un microprocesador. En este aspecto se utilizan precisiones de amplificador en rangos diferentes, 10 frente a 16 bits, ambos implementados con circuitos integrados, y comunicando de forma serial con el microcontrolador.
4. **Microcontrolador:** Como último paso en el tratamiento antes de obtener una medida cuantificable, en ambos caso se decidió utilizar un microcontrolador, el PIC 16F877-20 para el caso de la referencia [27] y el PIC18F4520 para el caso de la referencia [26].

En definitiva, la arquitectura básica y los elementos utilizados en diseños tradicionales para la adquisición de este tipo de señales, coinciden de forma bastante notable.

Esta se puede observar de forma más esquemática pero clarificadora en el esquema propuesto en el artículo “*Weighings scale design*” de Cypress Perform en la Ilustración 3 (véase Referencia [25]).

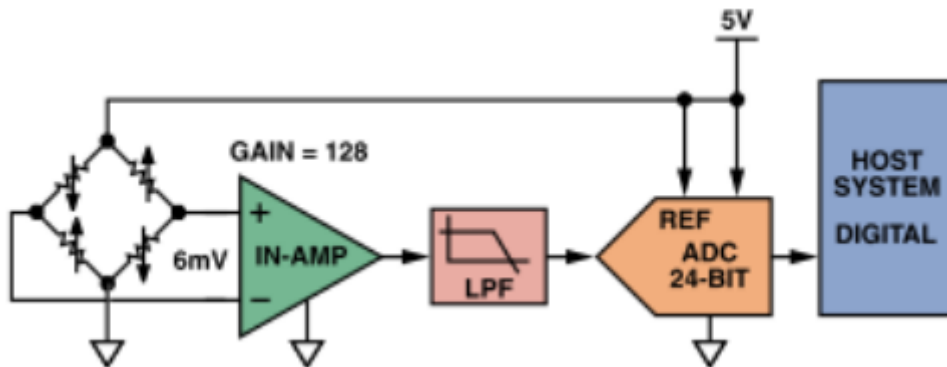


Ilustración 3 Arquitectura básica para adquisición señal*



De una forma más en detalle desde un punto visto funcional, podría ser el diseño propuesto en el circuito de la Referencia [28], que se puede observar en la Ilustración 4.

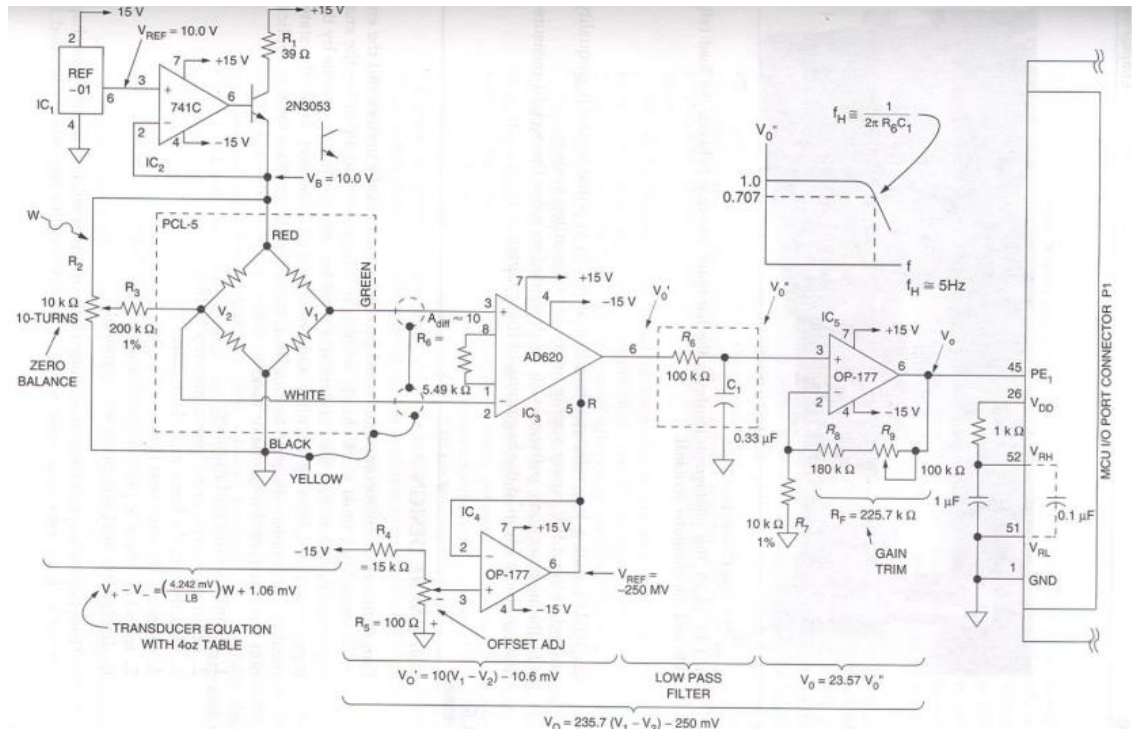


Ilustración 4 Circuito propuesto en artículo de referencia

Como ya se comentó en la introducción del presente proyecto, la forma tradicional de enfocar la solución a este problema explicada en la presente sección, cuenta con el inconveniente de necesitar entre otras cosas definir ciertos parámetros de la operación que no podrán ser modificados durante la vida útil del dispositivo, como podría ser la velocidad o la precisión de la medida, lo que hace de esto una solución, al entender de este proyecto, un poco rígida.

Por esto el objeto del estudio comparativo será analizar si utilizando una etapa plenamente integrada en el CY8CKIT-059, y de esta manera configurable con solo tener acceso a los pines de “debug” de la tarjeta, se pueden conseguir resultados extrapolables a las etapas tradicionales, consiguiendo así, abrir camino al diseño de una etapa portable y configurable que se podría utilizar para distintos sistemas de pesaje sin modificaciones en la circuitería.

Así, apoyándose en esta arquitectura utilizada en los casos referenciados, se diseñará una etapa analógica, utilizando en la medida de lo posible los recursos provistos por el CY8CKIT-059, para proponer una solución que se ajuste a los requerimientos iniciales del presente proyecto, a partir de la cual se establecerá un estudio comparativo con la etapa alternativa digital.



3 ADQUISICIÓN DE LA SEÑAL

3.1 Precisión de la etapa.

En esta sección se detallan los requerimientos de precisión necesarios en función de los requerimientos iniciales, estos se deducen directamente del mínimo valor que se es capaz de muestrear con el convertor analógico digital.

Como se ha nombrado anteriormente se necesita, como mínimo, ser capaz de medir 10 gr sobre un fondo de escala de 100 kg. Lo cual supone que se necesitan 10.000 escalones en el rango de medición, lo que hace necesario un convertor de:

$$M=2^n \geq 10^4 \rightarrow \text{si } n=13; M = 8192 \leq 10000$$

$$\text{Si } n=14; M = 131072 \geq 100000$$

Siendo n el número de bits del convertor y M sus escalones correspondientes.

Luego la resolución mínima de representación será de 14 bits, teniendo en cuenta que como se nombró en secciones anteriores se cuenta con 2 tipos de convertidores y entre ellos solo el convertor Delta-Sigma es capaz de proporcionar una precisión suficiente para los requerimientos planteados, será este el elegido para ejercer esta función.

Además de la precisión externa calculada anteriormente, en este tipo de operaciones se toma como recomendación tener una representación interna de 20 a 30 veces superior a la resolución de representación, con el fin de mitigar efectos nocivos inherentes a la medición (véase sección “*System Precision*” de la referencia [25]).

Teniendo en cuenta todo lo anterior y escogiendo el convertor con su máxima resolución, la resolución interna máxima que nos ofrece el convertor sería:

$$\frac{2^{20} - 1}{10^4} \sim \frac{2^{20}}{10^4} = \mathbf{104.8576}$$

Lo cual supliría con creces la recomendación mentada anteriormente.

3.2 Componentes

Se planteó como limitaciones al diseño la utilización tanto de la célula de carga **3138** de Phidgets Inc., como instrumento para medir las cargas, como del DSP **CY8CKIT-059** de Cypress Semiconductor, como elemento encargado del procesamiento digital de los datos, muestreo de las señales analógicas, implementación del protocolo con el cual se transmitirá los datos al PC, así como de la implementación de las etapas digitales.

3.2.1 Sensor - Célula de carga 3138 Phidgets Inc.

Los parámetros principales de esta célula pueden apreciarse en la Tabla 1



MEMORIA	Fecha Revisión: 19/11/2016	Revisión n°05
---------	-----------------------------------	---------------

Nombre	Valor
Tensión alimentación	5-18 VDC
Precisión	0.02 (%FS)
Sensibilidad	2.9944 (mV/V)
Error de no linealidad	0.016 (%FS*0)
Error Hysteresis	0.011 (%FS)
Repetibilidad	0.011 (%FS)
Creep*1	0.020 (%FS/30min)
Efecto de temperatura sobre balance 0*2	0.018 (%FS/10°C)
Efecto de temperatura sobre alcance*3	0.019 (%FS/10°C)
Balance cero*4	±1 (%FS)
Impedancia de entrada	350±5 (Ω)
Impedancia de salida	350±5 (Ω)
Resistencia de aislamiento	≥5000 (MΩ)(50VDC)
Rango de temperatura para compensación	-10°C - +40°C
Temperatura de operación	-20°C - +55°C
Máxima carga segura	120 (%FS)
Carga límite	150 (%FS)

Tabla 1 Parámetros de la célula de carga

*0: Sobre fondo de escala.

*1: Cambio en la medida del sensor, a lo largo de 30 minutos con carga completa, y las demás condiciones ambientales constantes.

*2: Cambio sobre el balance cero debido a la temperatura

*3: Cambio en la salida debido al cambio de temperatura.

*4: La diferencia máxima en la salida cuando no hay carga aplicada.

3.2.2 DSP CY8CKIT-059

Es un sistema programable embebido en chip, en el que se integran periféricos analógicos y digitales, módulos de memoria y un microcontrolador.



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº05

Dentro del elenco de periféricos y características que incorpora el dispositivo, las principales que se tuvo que tener en cuenta en referencia a los requerimientos iniciales del sistema son:

- **Microprocesador** ARM Cortex-M3, con control de acceso directo a memoria, de 32 bits con frecuencia de hasta 80 MHz
- **Convertidores analógico digitales** para muestrear la señal analógica proveniente de la célula, de dos tipos:
 1. Delta-Sigma configurable de 8 a 20 bits,
 2. Aproximaciones sucesivas de hasta 12 bits.
- **Filtro digital (DFB)** configurable de hasta 24 bits y 64 etapas.
- **USB 2.0 Interface** configurable, utilizado para comunicar por puerto serie con el PC.
- **Pines de entrada analógico** utilizados para introducir la señal de la célula en el sistema.
- **Amplificador de ganancia programable** utilizado para amplificar la señal dentro del DSP.
- **Entradas de interrupción** utilizados para gestionar el flujo de control dentro del sistema.

Además de citar las características de más interés para el proyecto, cabe destacar los parámetros característicos de operación del dispositivo, que se pueden observar en la siguiente tabla (Tabla 2).

Nombre	Valor
Voltaje de operación	1.71 – 5.5 V
Voltaje pines I/O	1.2 - 5 V
Consumo en modo activo a 6Mhz	3.1 mA
Consumo en modo activo a 48Mhz	15.4 mA
Consumo en modo de sueño	2 uA
Consumo en modo hibernación	300 nA
Temperatura de operación	-40 – 85°C

Tabla 2 Parámetros CY8CKIT-059

3.2.3 Conversor Delta-Sigma

El elemento utilizado como convertor analógico digital, por las razones ya explicadas, será el convertor Delta-Sigma integrado en el KIT, el bloque funcional que lo representa se puede apreciar en la Ilustración 5.

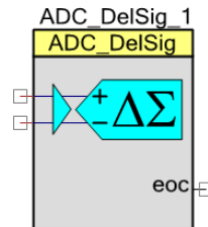


Ilustración 5 Conversor Delta-Sigma, CY8CKIT-059

El conversor Delta-Sigma es un elemento capaz de digitalizar o cuantificar una señal eléctrica continua (analógica), para así, poder tratarla con un dispositivo de tratamiento digital como un microcontrolador. En este aspecto estos conversores son ideales para convertir señales de un amplio rango de frecuencias, obteniendo resultados de muy alta resolución.

La topología básica de este tipo de dispositivos se basa en un modulador Delta-Sigma en serie con un filtro digital y un diezmador. Un esquema básico que muestra de forma más ilustrativa esta topología puede apreciarse en la Ilustración 6.

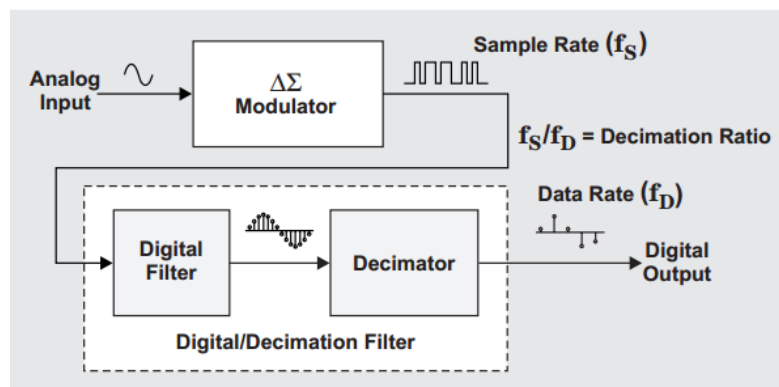


Ilustración 6 Topología básica, conversor Delta Sigma

Como se aprecia en la ilustración, el modulador muestrea de forma gruesa la señal analógica de entrada, convirtiéndola en una señal de pulsos de alta frecuencia (f_s en la ilustración), para después el bloque del filtro digital y diezmador tomar esta medida y convertirla a una alta resolución, con una menor frecuencia (f_D de la ilustración). Con esto se puede deducir que aunque la mayoría de los conversores posean una frecuencia de muestreo, el Delta-Sigma tendrá dos, la frecuencia de muestreo de entrada (f_s) y la de salida (f_D), cuya relación definirá el ratio de diezmación.

Una vez explicada la estructura básica de este dispositivo, se pasa a explicar de forma un poco más detallada cada uno de los bloques principales, para entender cómo afectarán estos a la medida que se va a tomar.

- **Modulador.**

El modulador podría considerarse el corazón del conversor, es el responsable de digitalizar la señal analógica de entrada y reducir el ruido a frecuencias bajas, puesto que a diferencia de la mayoría de conversores incluye un integrador, el cual tiene el efecto de cuantificar el ruido a altas frecuencias cuando estas están fuera de la banda de interés.

El modulador funciona tomando muestras de la señal de entrada a la velocidad del reloj interno del sistema (CY8CKIT-059 en este caso), para producir un flujo de señales digitales de 1 bit, que representarán a la señal de entrada, de forma que el ratio entre ceros y unos de este flujo cuantifique el voltaje de la señal.

Existen dos formas de considerar al modulador, desde el punto de vista del tiempo y desde el de la frecuencia.

Desde el punto de vista del tiempo, se entienden los mecanismos por los cuales el modulador se rige, se puede observar un esquema de esto en la Ilustración 7. Como se observa en esta ilustración, el mecanismo básico se podría resumir en que la señal de entrada, y la señal proveniente de la última señal muestreada (reconvertida a analógica por el lazo de realimentación y el DAC) son restadas produciendo una señal diferencial x_2 , la cual al pasar por el integrador produce la señal x_3 en forma de rampa. Esta señal proveniente del integrador se pasa a comparar con una señal de referencia, para así obtener los unos y ceros que determinarán la magnitud del voltaje de la señal de entrada.

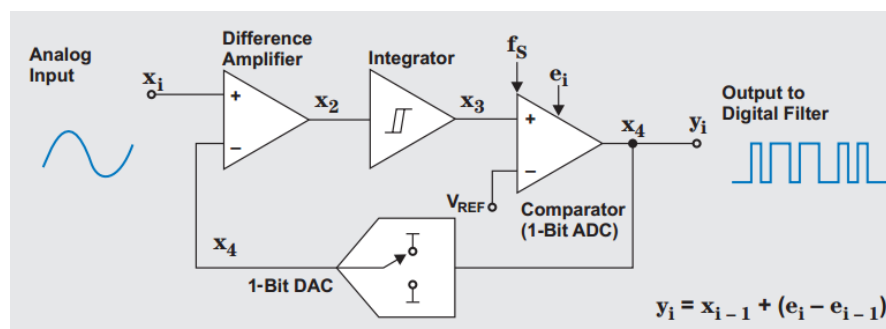


Ilustración 7 Modulador, desde un punto de vista temporal.

El análisis desde el punto de vista de la frecuencia, mostrado en la Ilustración 8, explica como el modulador afecta al ruido del sistema, facilitando así la obtención de un resultado de alta resolución. Como se aprecia en esta ilustración, la combinación de la integración y la estrategia de muestreo implementan un filtro en el cual se trasladan los ruidos no deseados de bajas frecuencias a altas frecuencias. Con lo cual, el posterior filtro de paso bajo no solo eliminará los ruidos de altas frecuencias de la señal original, sino los de bajas de igual manera.

Para más información, véase referencias [32], [33], [34] y [14].

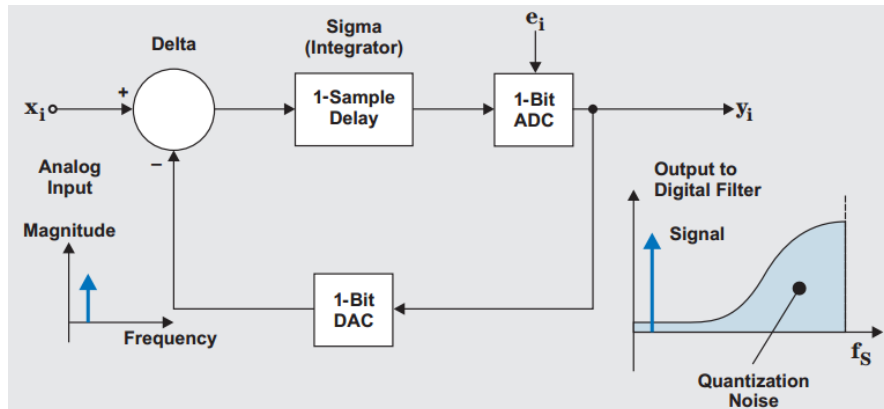


Ilustración 8 Modulador, desde un punto de vista frecuencial

- **Filtro digital diezmador:** Siguiendo al modulador, se sitúa el filtro digital diezmador, encargado de muestrear y filtrar el flujo de bits proveniente del modulador, poseyendo este, problemas asociados a ruidos de altas frecuencias y a un muestreo demasiado rápido para una conversión de alta resolución. Este problema se solventa aplicando un filtro digital que atenúe el ruido y un diezmador para disminuir la velocidad.

Este filtro digital operará a la frecuencia de muestreo del modulador (f_s) y además de ser el responsable de la reducción de ruidos de alta frecuencia, actuará sobre los de bajas debido al efecto del integrador.

Después del filtro aún existirá el problema asociado a la excesiva velocidad, el cual se soluciona con el segundo bloque (diezmador) que actúa reduciendo la frecuencia de la señal hasta la frecuencia de Nyquist del sistema. La forma de llevar a cabo esta función es acumular grupos de bits de medidas, para realizar una media de ellos, obteniendo así en la salida, una señal ponderada y de una frecuencia adecuada.

Desde el punto de vista de la frecuencia, actúa simplemente como un filtro paso bajo de la señal, efecto que se puede observar de forma simplificada en la Ilustración 9

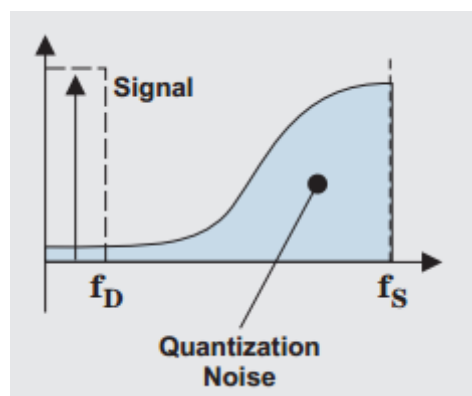


Ilustración 9 Efecto frecuencial de filtro digital diezmador



3.3 Adquisición analógica

Como se comentó en secciones iniciales, uno de los objetivos de este proyecto es implementar una etapa de acondicionamiento, para adaptar la señal de una célula de carga con objeto de obtener una medida fidedigna de la misma.

Para ello, y siguiendo el modelo básico que se propone en gran parte de la literatura a la que se ha recurrido (véase sección 2.2 del presente documento), se propone un sistema compuesto fundamentalmente por un amplificador de la señal, un filtro analógico paso bajo, un convertor analógico digital y finalmente un sistema que trate el resultado de esta operación.

Este sistema propuesto se puede apreciar en la Ilustración 3 de forma bastante simplificada e ilustrativa, se pide, eso sí, obviar los datos que aparecen en ella, puesto que no son representativos de la aplicación de este proyecto.

3.3.1 Amplificador de instrumentación

Ante la necesidad de amplificar la señal de salida de la célula de carga, con objeto de ajustar al máximo esta al rango de entrada del convertor analógico digital y de esta forma no perder precisión en la medida, se plantea la problemática de la necesidad de conseguir una ganancia fija y elevada al estar trabajando con tensión de valor muy reducido. Por estas razones, esta necesidad se aborda con la utilización de un amplificador de instrumentación.

3.3.1.1 Caracterización del amplificador de instrumentación.

A partir de la explicación de este tipo de sistemas en la sección **I.b** del Anexo, se procede en secciones subsiguientes a cuantificar las características para 3 modelos de amplificador de instrumentación, cada uno en un rango de precios diferente.

Merece la pena destacar que en la búsqueda de estos amplificadores se han eliminado todas las opciones comerciales en las cuales la ganancia daba unas opciones cerradas o en las cuales la ganancia se seleccionaba por medio de dos resistencias en lugar de una, puesto que se entendió que este hecho dificultaría en gran medida el objetivo de conseguir una ganancia muy determinada.

Los tres amplificadores, en orden de precio ascendente, son **AD8236ARMZ**, **AD623BR** de Analog Devices e **INA114** de BURR-BROWN.

3.3.1.1.1 Error de no linealidad.

En esta sección se procede a calcular el error de no linealidad de los tres amplificadores, y a cuantificarlo en función de los gramos que representa, para dar una idea de cómo en última instancia puede afectar este efecto a la medida final.

Aunque la ganancia teórica necesaria sea $G = 83.48$, a efectos de cálculo se supondrá una ganancia de $G = 100$, puesto que es el valor más cercano de los que se contemplan para los cálculos en las hojas de datos.

INA114

En la hoja de datos se define para este valor de ganancia:

$$Err_{NL}(\text{típico}) = 0.002\%FSR ; Err_{NL}(\text{máximo}) = 0.01\%FSR$$



MEMORIA	Fecha Revisión: 19/11/2016	Revisión n°05
---------	-----------------------------------	---------------

Contando con un conversor de 20 bits se consigue una precisión aproximada de 2^{20} niveles (1.048.576), una parte por millón (ppm) de este rango corresponde a $0.95367 \approx 1$ nivel de este conversor, además queriendo medir un total de 100kg, cada $ppm = 0.0095367 \approx 0.1g$

Luego:

$$Err_{NL}(\text{típico}) = 0.002\%FSR = 0.002\% \cdot 10^4 \frac{ppm}{\%} = 20ppm = 20 ppm \cdot 0.1 \frac{g}{ppm} = 2 g$$

$$Err_{NL}(\text{máximo}) = 0.01\%FSR = 0.01\% \cdot 10^4 \frac{ppm}{\%} = 100ppm = 100 ppm \cdot 0.1 \frac{g}{ppm} = 10 g$$

AD623BR

En este caso solo se proporciona un valor, por lo cual lo tomaremos como el valor típico y máximo.

$$Err_{NL}(\text{típico y máximo}) = 50ppm = 50 ppm \cdot 0.01 \frac{g}{ppm} = 2 g$$

AD823ARMZ

$$Err_{NL}(\text{típico}) = 0.5 ppm \cdot 0.01 \frac{g}{ppm} = 0.05 g$$

$$Err_{NL}(\text{máximo}) = 10 ppm \cdot 0.01 \frac{g}{ppm} = 1 g$$

3.3.1.1.1 Error de offset.

En esta sección se procede a calcular el error asociado a la tensión de offset de forma análoga a como se hizo en la sección anterior, pero en este caso la ganancia se utiliza para calcular valores y no para elegir un dato dentro de una tabla, por lo cual se toma la ganancia calculada en primera instancia ($G = 83.48$).

A efectos de cálculo se ha establecido una variación de temperatura de **25 grados Celsius**, una temperatura de operación de **25 grados Celsius** y una variación de tensión de alimentación de **100 mV**.

INA114

En la hoja de datos se define la tensión de offset inicial:

$$\Delta V_{inicial} = 10 + \frac{20}{G} \mu V \cong 10.24 mV$$

La tensión de deriva en función de la **temperatura**:

$$\Delta V_{típica} (^{\circ}C) = \left(0.1 + \frac{0.5}{G}\right) \frac{\mu V}{^{\circ}C} \cdot \Delta T ^{\circ}C = \left(0.1 + \frac{0.5}{83.48}\right) \frac{\mu V}{^{\circ}C} \cdot 25 ^{\circ}C \cong 2.649 \mu V = \dots = 18.543 g$$

$$\Delta V_{máxima} (^{\circ}C) = \left(0.25 + \frac{5}{G}\right) \frac{\mu V}{^{\circ}C} \cdot \Delta T ^{\circ}C = \left(0.25 + \frac{5}{83.48}\right) \frac{\mu V}{^{\circ}C} \cdot 25 ^{\circ}C \cong 7.747 \mu V = \dots = 54.229$$

Y en función de la variación de la tensión de alimentación (V_s):

$$\Delta V_{típica} (V_s) = \left(0.5 + \frac{2}{G}\right) \frac{\mu V}{V} \cdot \Delta V_s V = \dots = 0.035 g$$



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº05

$$\Delta V_{m\acute{a}xima}(V_s) = \left(3 + \frac{10}{G}\right) \frac{\mu V}{V} \cdot \Delta V_s V = \dots = \mathbf{0.218g}$$

AD623BR

En la hoja de datos se define la tensión de offset inicial:

$$\Delta V_{inicial} = 500\mu V$$

La tensión de deriva en función de la **temperatura**:

$$\Delta V_{t\acute{p}ica}(^{\circ}C) = 0.1 \frac{\mu V}{^{\circ}C} \cdot \Delta T ^{\circ}C \dots = \mathbf{17.5g}$$

$$\Delta V_{t\acute{p}ica}(^{\circ}C) = 2 \frac{\mu V}{^{\circ}C} \cdot \Delta T ^{\circ}C \dots = \mathbf{350g}$$

En este caso no se proporcionan datos sobre la tensión de deriva en función de la variación de la tensión de alimentación.

AD823ARMZ

En la hoja de datos se define la tensión de offset inicial:

$$\Delta V_{inicial} = 3.54 mV$$

En este particular solo se proporciona un valor sobre la tensión de deriva en función de la **temperatura**, por lo cual se tomara tanto típico como máximo:

$$\Delta V_{t\acute{p}ica y m\acute{a}xima}(^{\circ}C) = 2.5 \frac{\mu V}{^{\circ}C} \cdot \Delta T ^{\circ}C \dots = \mathbf{437.5g}$$

En este caso no se proporcionan datos sobre la tensión de deriva en función de la variación de la tensión de alimentación.

3.3.1.1.2 Impedancia de entrada y CMRR

No existe una conversión directa entre ninguno de estos parámetros y un efecto directo cuantificable en la medida final, se toma como suficiente con determinar cada uno de estos parámetros para cada amplificador:

INA114BP

- Impedancia de entrada $\cong \mathbf{10 G\Omega}$
- CMRR_{típico} $\cong 110$ dB
- CMRR_{máximo} $\cong 120$ dB

AD623BRZ

- Impedancia de entrada $\cong \mathbf{2 G\Omega}$
- CMRR_{típico} $\cong 105$ dB



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº05
---------	----------------------------	---------------

- $CMRR_{m\acute{a}ximo} \cong 110$ dB

AD823ARMZ

- Impedancia de entrada $\cong 400$ G Ω
- $CMRR_{t\acute{i}pico} \cong 100$ dB
- $CMRR_{m\acute{a}ximo} \cong 110$ dB

3.3.1.2 Conclusiones

En la Tabla 3 se resumen todos los parámetros calculados en el apartado anterior:

Modelo	Error de no linealidad		Error de offset				CMRR(dB)		Impedancia de entrada (G Ω)	Precio (€)	
	Típico (g)	Máximo (g)	Inicial (mV)	Temp.(g)		V _s (g)		Típico			Máximo
				Típico	Máximo	Típico	Máximo				
INA114	2	10	10.24	18.54	54.23	0.035	0.218	110	120	10	9,73
AD623BRZ	5	5	5	17.5	350	█	█	105	110	2	5,59
AD8236ARMZ	0.05	1	35.4	437.5	437.5	█	█	100	110	400	2,48

Tabla 3 Comparativa de amplificadores de instrumentación

En base a esta tabla y evaluando los campos para determinar el candidato más apto:

- **Error de no linealidad:** Como los valores de este parámetro están en un rango parecido para todos los modelos, y estando este muy alejado del resto de campos no se considera un parámetro relevante para la elección.
- **CMRR e impedancia de entrada:** De igual forma, estos parámetros superan con creces cualquier limitación asociada a la aplicación, por lo que no se considera un parámetro relevante para la elección
- **Error de offset:** Este campo se considera el más relevante a la hora de la elección del amplificador, puesto que es el que más error final puede causar en la medida. Se han resaltado los errores que se consideran inaceptables para nuestra aplicación, y ambos son referentes a ambos amplificadores de Analog Devices, por lo cual, aun siendo el que se ubica dentro del rango más alto de precios, **la elección final será el INA114.**

3.3.2 Filtrado de señal

Como paso siguiente se plantea eliminar las componentes de la señal que no se encuentren en el rango de frecuencias deseado.

Para conseguir este propósito, se propone filtrar la señal manteniendo una ganancia unitaria plana en la banda deseada y atenuando de forma abrupta las componentes que se encuentren fuera de ella.

Para ello, en primera aproximación, se determina las frecuencias que se suponen útiles, teniendo en cuenta que la señal proviene de un puente de Wheatstone implementado en la célula de carga, se entiende que la señal idealmente tendrá una frecuencia nula, siempre y cuando no varíe la carga que se está midiendo. Por lo cual se establece que la banda deseada será de 0 hasta 100Hz.

Dicho esto, el elemento que se entiende más apropiado para este propósito, y el utilizado en los proyectos referenciados, será el filtro analógico.

A partir de la pequeña explicación expuesta en la sección **Ia** del ANEXO, se deduce, que puesto que lo que interesa en la aplicación es tener una respuesta plana en la frecuencia de paso, el filtro más adecuado a implementar será un filtro **Butterworth**.

La pendiente con la cual se atenúa la señal después de la banda de paso en casos reales no puede ser infinita y es determinada por el número de polos de la función de transferencia.

De esta manera, por cada polo que se implemente en la función de transferencia se conseguirá incrementar la pendiente de la respuesta en 20 dB por década desde la frecuencia de corte, entendiéndose por frecuencia de corte a partir de la cual la señal se atenúa en -3dB (50% de su valor original).

Cuanto más aumenta el orden del filtro más se incrementa la pendiente pero también más se incrementa el rizado en la banda de paso, por lo cual teniendo en cuenta que la característica que más interesa es optimizar la respuesta plana en esta banda, se opta por implementar un filtro con una función de transferencia de primer orden, ósea con solo un polo.

Una de las caracterizaciones más usadas para definir un filtro analógico toma 5 parámetros para determinar las características de atenuación (Sansen y Laker 1994), los cuales se aprecian en la Ilustración 10.

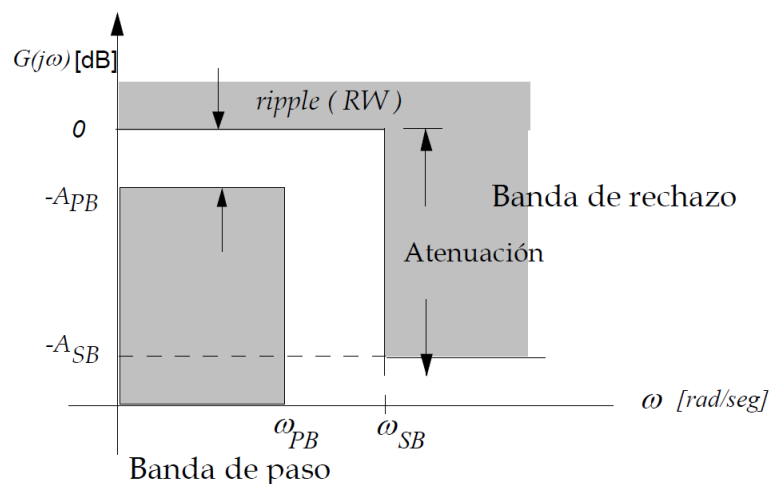


Ilustración 10 Características atenuación filtro paso bajo

Siendo:

- **APB:** Máxima atenuación en la banda de paso.
- **RW:** Ripple de la banda de paso o Ancho de ripple.



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº05

- **ASB**: Mínima atenuación de la banda de rechazo.
- **ω_{PB}** : Frecuencia de esquina de la banda de paso.
- **ω_{SB}** : Frecuencia de esquina de la banda de rechazo.

Con objeto de obtener un circuito a implementar en la etapa, se establece como frecuencia de corte 10 Hz, puesto que como se mentó en secciones anteriores se busca ser capaces de medir cada 0.1 segundos, por lo cual se entiende que señales que se hallen en frecuencias por encima de esto no interesan para la aplicación.

Se ha utilizado una herramienta de diseño de filtros provista por Analog Devices, con la cual definiendo los parámetros:

1. **Ganancia**: 0dB (ganancia unidad), puesto que no queremos que atenué ni amplifique la señal en la banda de paso.
2. **Banda de paso**: -3dB (50% amplitud) pasada la frecuencia de corte de 10 Hz
3. **Banda de rechazo**: -40dB, llegados a la banda de rechazo de 1 kHz, lo cual supone una atenuación de por lo menos 10^{-4} para señales con frecuencias superiores a esta.

Con estos parámetros se ha diseñado una etapa que se puede apreciar en la siguiente ilustración:

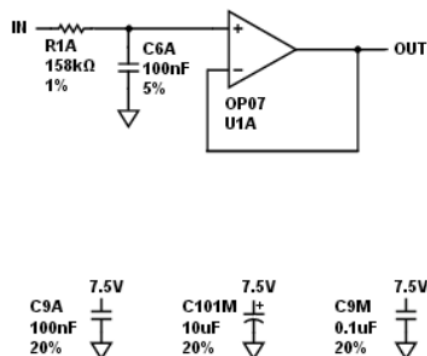


Ilustración 11 Filtro paso bajo analógico.

Los tres condensadores que se pueden observar en la parte inferior de la ilustración, son condensadores de desacoplo, utilizados para eliminar ruidos de altas frecuencias en la alimentación y atenuar caídas de tensión en el caso de que se requieran picos de corriente rápidos.

La respuesta esperada de la ganancia de la etapa en función de la frecuencia puede apreciarse en la Ilustración 12.

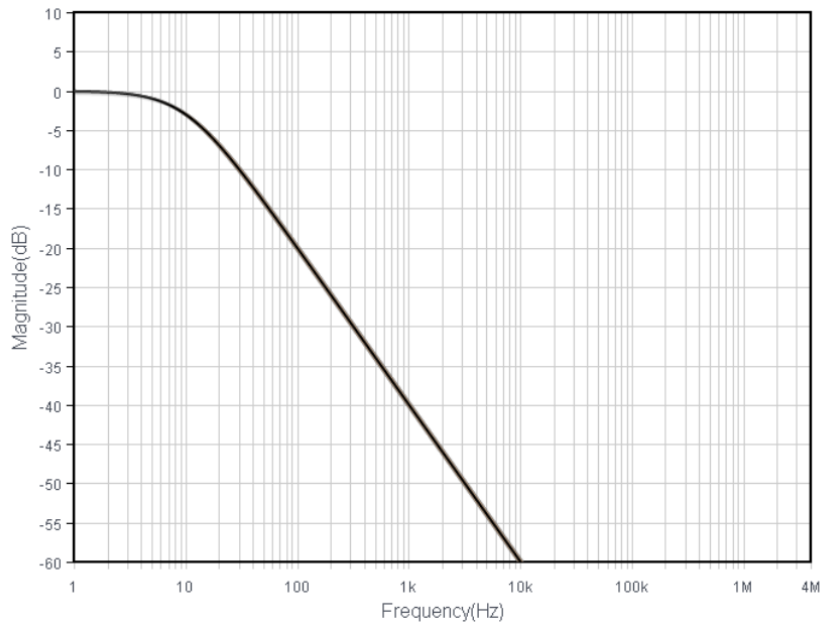


Ilustración 12 Respuesta en frecuencia del filtro

3.4 Adquisición digital

Una vez diseñado el sistema analógico, se propone en la presente sección el diseño la etapa digital embebida íntegramente en el DSP.

Con este propósito se pasa a analizar las partes principales que tendrá el sistema, como se hizo en la sección de adquisición analógica.

3.4.1 Amplificación de señal

Se presenta la necesidad de amplificar la señal proveniente de la célula, pero en este caso contando con el inconveniente de no poder utilizar un circuito integrado amplificador de instrumentación ajeno al CY8CKIT-059. Por lo cual se plantea solventar este problema utilizando el amplificador interno del ADC.

3.4.1.1 Amplificador interno del conversor Delta-Sigma.

El amplificador integrado en el CY8CKIT-059 además de cumplir con la función de conversión, cuenta con una funcionalidad adicional de amplificación implementada en forma de “buffer” previo a la conversión.

Dicho amplificador se implementa como una interfaz analógica consistente de registros de control, que permiten d obtener 4 niveles de amplificación seleccionables (1, 2, 4 y 8).

Aunque estos niveles no permiten abarcar el rango de entrada en máxima velocidad (1250 mV), si permitirán gran parte de rango si este se reduce a cambio de perder velocidad de conversión.



Esta amplificación se realiza mediante una etapa formada por dos amplificadores operacionales (Ilustración 13), esta estructura se podría considerar la etapa primitiva a partir de la cual evoluciona la etapa de 3 amplificadores con la cual se formaba el amplificador de instrumentación externo utilizado en la adquisición analógica (véase sección I.b del Anexo).

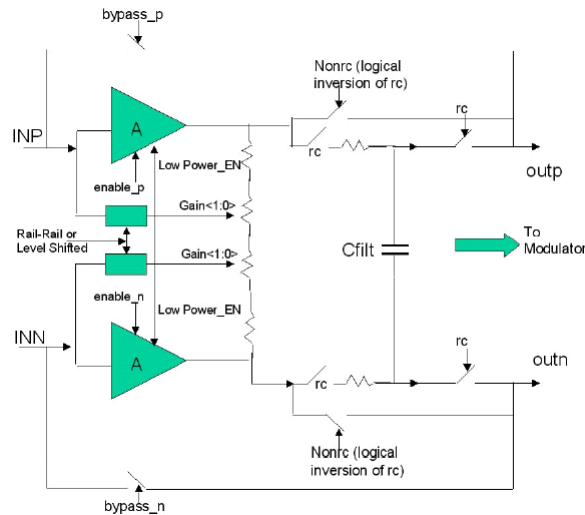


Ilustración 13 Etapa amplificadora, buffer entrada al convertidor

La etapa de 3 AOs presenta la ventaja frente a esta de que se puede variar la ganancia de forma más fina variando el valor de R_g , consiguiendo aun así poseer mayores valores de CMRR.

Con objeto de cuantificar de forma más clara las diferencias entre el circuito amplificador de este caso y del de adquisición analógica, se van a comparar los parámetros de este (véase referencia [6]) con los escogidos para el amplificador externo.

Los parámetros en cuestión del amplificador del buffer son:

- **CMRR:** 85 dB
- **Impedancia de entrada:** 10 M Ω , que aun no siendo tan alta como la de los amplificadores mentados en la sección anterior, se considera suficiente en comparación con las centenas de ohmios de la célula de carga.
- **Offset inicial:** 0.2 mV
- **Error de Offset (deriva):** 1 μ V/ $^{\circ}$ C \rightarrow para rango de 25 $^{\circ}$ C como en el otro análisis \rightarrow 25 μ V.
- **Error de no linealidad:** Se proporciona en las hojas de datos directamente en bits, 32 Bits.

Traduciendo esto a la magnitud utilizada para la comparación en el caso anterior:



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº05

Modelo	Error de no linealidad (g)	Error de offset			CMRR(dB)	Impedancia de entrada (GΩ)
		Inicial (mV)	Temp.(g)	V _s (g)		
INA114	2	10.24	54.23	0.035	120	10
Buffer ADC	3.2	0.2	175	-	85	0.1

Tabla 4 Comparativa amplificador externo vs interno

Como se aprecia en la Tabla 4, los parámetros del amplificador interno son objetivamente peores que los del INA114, pero estos no se alejan demasiado de ellos, por lo cual se espera poder conseguir cumplir con los requerimientos iniciales.

3.4.2 Filtrado de señal

En este caso, al no contemplarse la opción de incluir elementos externos para la etapa y no contar el CY8KIT-059 con componentes analógicos de filtrado, se pretende comprobar si los efectos de filtrado inherentes de componentes utilizados más el filtro de media móvil, en el caso de que los requerimientos de velocidad lo permitan, son suficientes para atenuar los ruidos de la media.

Entre los componentes que producen un efecto de filtrado de la señal cabe destacar el conversor analógico digital Delta-Sigma, para más información sobre el efecto de filtrado de este elemento consultar la sección 3.2.3 y las referencias [32], [33], [34] y [14].

3.5 Estudio comparativo

En esta sección se describe como se ha llevado a cabo el tratamiento de los datos obtenidos de ambos sistemas, los resultados de estos análisis y las conclusiones a las que han llevado acabo.

3.5.1 Análisis de las diferentes configuraciones

Una vez explicada como se conformarán las etapas de las que se nutrirá este estudio comparativo, es necesario puntualizar que alguno de los elementos que las conforman pueden ser configurados para tomar medidas utilizando unos parámetro u otros.

La medida final de este instrumento, cuantitativamente, dependerá de 3 factores fundamentales:

1. **Rango de entrada del conversor:** En el caso de tener una entrada diferencial en el ADC se permite modificar el rango de entrada permitido, o séase dentro del cual cada valor de tensión tiene su equivalente en un número de bits. La disminución de este rango se hará a costa de perder velocidad de conversión.
2. **Precisión del conversor:** De forma contraria al caso anterior, la disminución de resolución del conversor aumentará su velocidad.
3. **Ganancia:** La ganancia del buffer de entrada del conversor se pueden modificar pero igual que en el primer caso, el aumento de esta será en detrimento de la velocidad.

A partir de esto se puede deducir que con la combinación de estos tres parámetros se abre un abanico de posibilidades de diferentes configuraciones del sistema. En las cuales se podrá obtener un filtro de



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº 06
---------	-----------------------------------	-----------------------

media móvil para el sistema de mayor o menor potencia, en tanto en cuanto se sacrifiquen alguno de las otras cualidades en beneficio de un aumento de velocidad, que permita realizar más iteraciones.

Además de este requerimiento limitador de la velocidad, también se tendrá que tener en cuenta la limitación en resolución interna planteada, que como se mentó en las especificaciones iniciales serán de 20 veces la resolución de representación (10000) pasos.

Por lo cual la mínima resolución efectiva del conversor será:

$$Pasos_{m\u00ednimos} = 20 \cdot 10000 = 2 \cdot 10^5 \rightarrow 2^n = 2 \cdot 10^5 \rightarrow n = \log_2(2 \cdot 10^5) = 17.609 \cong 18$$

Definiéndose esta como la resolución final dependiendo del rango cubierto la señal de entrada de la forma:

$$n_{efectiva} = \log_2(rango_{cubierto} \cdot 2^n)$$

Siendo n la resolución configurada en el ADC y el $rango_{cubierto}$:

$$rango_{cubierto} = \frac{\Delta V_{c\u00e9lula} \cdot G}{\Delta V_{adc}}$$

Siendo a su vez G la ganancia total de sistema y $\Delta V_{c\u00e9lula}$ la señal de la c\u00e9lula en su fondo de escala. En funci\u00f3n de estos par\u00e1metros y de las limitaciones explicadas, se analizar\u00e1n los casos susceptibles de an\u00e1lisis para cada una de las etapas.

3.5.1.1 Casu\u00edstica Etapa anal\u00f3gica

En la Tabla 5 se muestran las diferentes configuraciones posibles a partir de la etapa anal\u00f3gica, donde:

- **GAIN:** Es la ganancia del amplificador de instrumentaci\u00f3n
- **ResADC:** Resoluci\u00f3n configurada en el ADC Delta-Sigma.
- **Res.Final:** La resoluci\u00f3n efectiva del sistema.
- **Iter:** Las iteraciones que se permiten con esta configuraci\u00f3n.
- **ΔVi :** El rango de entrada del ADC.

	CASE	GAIN	ConvRate	ResADC	Rang Cover	Res.Final	Iter.	ΔVi
Etapa anal\u00f3gica	1.1	82,43	187	20	98,7314%	19,9815789	18	1250
	1.2	82,43	375	19	98,7314%	18,9815775	37	1250
	1.3	82,43	375	18	98,7314%	17,9815747	37	1250

Tabla 5 An\u00e1lisis de casu\u00edstica, etapa 1

Se han marcado en rojo los par\u00e1metros que inhabilitan el caso por no cumplir los requisitos del sistema.



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº06
---------	----------------------------	---------------

3.5.1.2 Casuística etapa digital

En este caso, al ser la entrada al amplificador de forma diferencial se permite variar la tensión de entrada, por lo cual los casos posibles se obtienen variando la ganancia interna del buffer del conversor y dicha tensión de entrada.

De las variaciones de estos parámetros se ha obtenido la Tabla 6, en la cual:

- **GAIN:** La ganancia configurada del buffer de entrada al ADC.
- **ConvRate:** La velocidad de conversión en Hz que se permite con los parámetros configurados.
- **ResADC:** La resolución configurada para el ADC en ese caso.
- **ResFinal:** La resolución efectiva del sistema.
- **Iter:** Las iteraciones permitidas con esa configuración.
- **ΔVi :** El rango de entrada del ADC

	CASO	GAIN	ConvRate	ResADC	Rang Cover	Res.Final	Iter.	ΔVi (mV)
CASO 2.1	2.1.1	1	187	20	1,1978%	13,61636779	18	1250
	2.1.2	2	93	20	2,3955%	14,61642523	9	1250
	2.1.3	4	46	20	4,7910%	15,61645395	4	1250
	2.1.4	8	23	20	9,5821%	16,61646831	2	1250
CASO 2.2	2.2.1	1	170	20	2,3955%	14,61642523	17	625
	2.2.2	2	85	20	4,7910%	15,61645395	8	625
	2.2.3	4	42	20	9,5821%	16,61646831	4	625
	2.2.4	8	21	20	19,1642%	17,61647549	2	625
CASO 2.3	2.3.1	1	60	20	4,7910%	15,61645395	6	312,5
	2.3.2	2	30	20	9,5821%	16,61646831	3	312,5
	2.3.3	4	15	20	19,1642%	17,61647549	1	312,5
	2.3.4	8	11	20	38,3283%	18,61647908	1	312,5
	2.3.5	8	23	19	38,3283%	17,61647549	2	312,5
CASO 2.4	2.4.1	1	60	20	9,5821%	16,61646831	6	156,25
	2.4.2	2	30	20	19,1642%	17,61647549	3	156,25
	2.4.3	4	15	20	38,3283%	18,61647908	1	156,25
	2.4.4	8	11	20	76,6566%	19,61648087	1	156,25
	2.4.5	4	46	19	38,3283%	17,61647549	4	156,25
	2.4.6	8	23	19	76,6566%	18,61647908	2	156,25
CASO 2.5	2.5.1	1	60	20	19,1642%	17,61647549	6	78,125
	2.5.2	2	30	20	38,3283%	18,61647908	3	78,125
	2.5.3	4	15	20	76,6566%	19,61648087	1	78,125
	2.5.4	8	11	20	153,3133%	20,61648177	1	78,125
	2.5.5	8	122	19	153,3133%	19,61648087	12	78,125
	2.5.6	4	30	19	76,6566%	18,61647908	3	78,125
	2.5.7	2	61	19	38,3283%	17,61647549	6	78,125

Tabla 6 Análisis de casuística, etapa 2



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº06

De entre estos casos, se han destacados los posibles y se han recalcados en rojo los que se descartan. De entre los posibles casos, se ha realizado un análisis similar al del caso anterior:

CASE	GI	GAIN	ConvRate	ResADC	Rang Cover	Res.Final	Iter.	ΔVi
2.3.4	8	8	11	20	38,3283%	18,6164791	1	312,5
2.4.3	4	4	15	20	38,3283%	18,6164791	1	156,25
2.4.4	8	8	11	20	76,6566%	19,6164809	1	156,25
2.5.2	2	2	30	20	38,3283%	18,6164791	3	78,125
2.5.3	4	4	15	20	76,6566%	19,6164809	1	78,125
2.5.6	4	4	30	19	76,6566%	18,6164791	3	78,125

Tabla 7 Casos de estudio, etapa 2

Destacando en verde, los casos que se entienden como más interesantes.

Dicho esto, se procede a realizar el análisis de las medidas proporcionado por estos casos de forma empírica.

Este análisis se realiza desde el punto de vista de la linealidad del sistema de medición, para en un segundo enfoque evaluar la precisión y exactitud.

3.5.2 Estudio de linealidad

El estudio de la linealidad tiene como objetivo determinar qué tan precisas son las medidas a través del rango de mediciones esperado. Esto es, analizar la aptitud que presenta el sistema para proveer resultados proporcionales a la magnitud que se está midiendo.

A este respecto, se tiene en consideración la constante de calibración que tiene la célula de carga, la cual participa en la conversión de los bits al peso que se está midiendo, además de la cual, se debe tener en cuenta el offset de medición que presentan este tipo de instrumento, por lo cual se podría definir esta conversión como:

$$Resultado_{gramos} = K_{célula} \cdot (\Delta V_{célula} - Offset_{inicial})$$

Siendo $K_{célula}$ la constante de calibración y $\Delta V_{célula}$ la tensión de salida de la célula.

Teniendo en cuenta esto, se ha decidido realizar un análisis de la linealidad del sistema, evaluando cada uno de los casos haciéndolos tomar 100 medidas en 10 escalones de peso, para observar la evolución de la señal de salida al aumentar la señal de entrada.

A su vez, se ha calculado la constante final de la célula en cada uno de estos casos, para observar de forma más directa como afecta esta variación en el resultado final del sistema, al ser la constante de calibración directamente proporcional a la linealidad, pero teniendo la peculiaridad de que su comportamiento se asemeja a una línea horizontal.

Para este análisis se procederá a mostrar las gráficas de evolución de la señal, agrupando los casos en referencia a la etapa de la cual se conforman.

A continuación se pueden observar las gráficas referentes a la etapa digital (etapa 2).

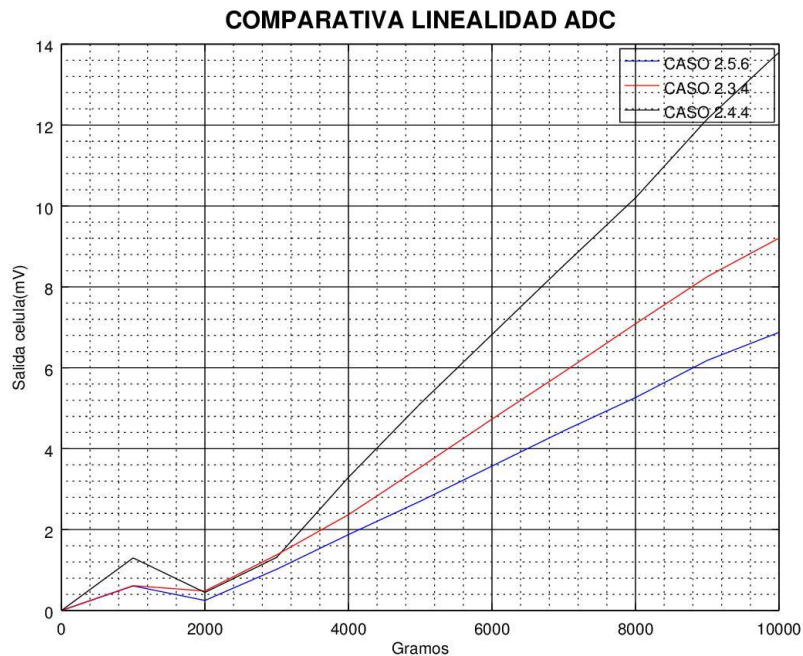


Ilustración 14 Linealidad etapas digitales

Como se puede observar, contando cada etapa con una ganancia diferente, se extrae un comportamiento común para todos los casos, o seáse, todos los casos derivados de esta etapa digital tienen una evolución similar, en la cual la linealidad no alcanza el régimen permanente hasta que no se ha pasado la barrera de 9000 gramos. Este efecto se puede observar de forma más clara en las gráficas de la evolución de la constante de calibración en la sección H.a del anexo.

De igual forma se procede a analizar la evolución de la linealidad para los casos derivados de la etapa analógica. Como para la etapa anterior, se procede a representar la evolución de cada una de las configuraciones de forma conjunta, para observar de mejor la comparación entre los casos.

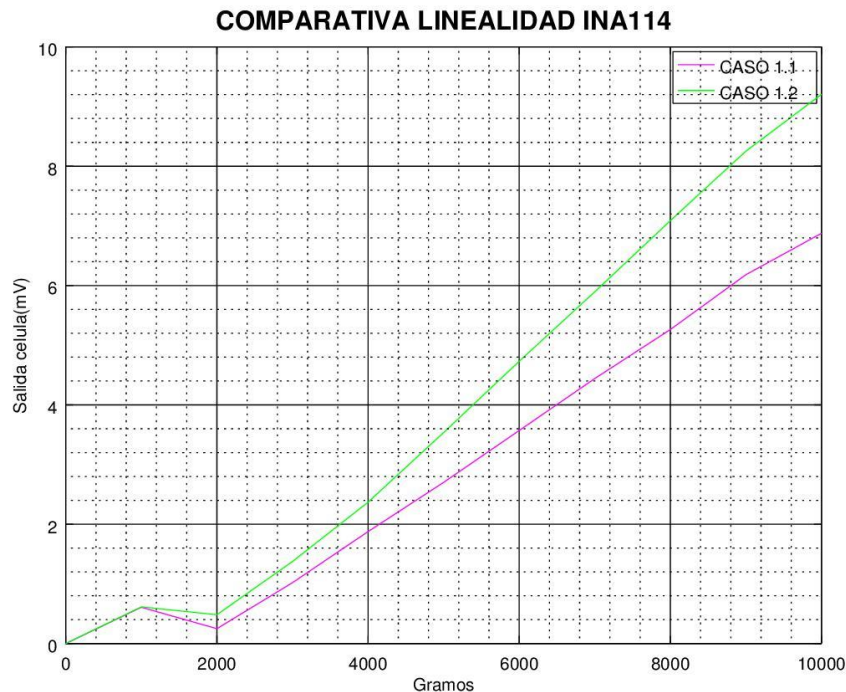


Ilustración 15 Comparativa linealidad etapas analógicas

En este caso de forma análoga a la etapa digital, ambas configuraciones presentan una evolución similar, y de igual manera no mantienen un régimen lineal en todo su rango, pero en este caso se estabiliza notablemente antes.

La no linealidad de la parte baja de la gráfica se puede deber, entre otras cosas, al efecto que produce estar por debajo de la carga mínima necesaria de la célula, a la diferencia entre el rango necesario para la estabilización de los casos provenientes de la etapa analógica frente a la digital y a la mayor magnitud de los errores asociados a la linealidad que poseen los elementos de esta última.

A la vista de estas últimas gráficas, se puede concluir que aunque ambas etapas no consigan un régimen lineal en todo su rango y ambas no presenten una evolución similar en su régimen transitorio, las configuraciones derivadas de la etapa analógica consiguen llegar a este régimen lineal ocupando aproximadamente la mitad de rango que las digitales.

Por lo que se puede resumir en que en términos generales las configuraciones que utilizan etapas de acondicionamiento analógico, obtienen una respuesta lineal mejor.

Se pueden observar las gráficas de linealidad para cada caso particular en la sección **H.b** del Anexo.

3.5.3 Estudio de exactitud

En esta sección del estudio, se pretende analizar cuan precisa resultan las medidas de cada una de las configuraciones, con este propósito se han realizado 1000 mediciones con cada una de las configuraciones, para tres pesos diferentes en tres rangos diferenciados 100g, 1kg y 10kg.



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº06

Lo primero que se analiza como paso previo, será la estabilidad, o séase si las medidas aun variando no mantienen ni una tendencia descendente ni ascendente clara, para lo cual se han realizado sendas gráficas I-MR, o de observaciones individuales y rangos móvil.

Con las que se puede observar, tanto la evolución las medidas dentro de unos rangos, como las variaciones entre medidas consecutivas.

Estas gráficas se pueden apreciar en la sección **H.d** del documento Anexos.

Del análisis de estas gráficas, se extrae que aun teniendo alguno de los casos puntos fuera de los rangos establecidos para estas gráficas, ninguno presenta un comportamiento claro ascendente o descendente. Por lo que se puede concluir que las medidas son estables y se puede proseguir con el estudio de la exactitud sin excluir ninguno de los casos.

Después de este análisis de la estabilidad de las diferentes configuraciones, se ha procedido a realizar el análisis de exactitud propiamente dicho, para el que se han realizado test de intervalos de conformidad para cada uno de los conjuntos de medidas tomados para cada caso.

En este Test se calcularon tanto la media como la desviación muestrales de las medidas, para después realizar un test de normalidad, el cual no todas pasaron.

Por esto, al no ajustarse perfectamente todas las medidas a una distribución normal pero acercándose bastante, y teniendo un tamaño de muestras suficiente para realizar un análisis no paramétrico, se han calculado los intervalos de confianza de estas medidas, tanto suponiendo que estas se ajustan a una distribución normal como a una no paramétrica.

Los resultados de estos están expuestos para todos los casos particulares en la sección H.b del Anexo.

3.5.4 Conclusiones

Los resultados de estos test, se pueden resumir en los datos presentes en la Tabla 8 ,en la cual las columnas Método normal y Método no paramétrico contienen los intervalos de confianza con las suposiciones de una distribución normal y no paramétrica respectivamente.

CASO	Media	Desv.Est.	Método normal		Método no paramétrico	
			Inferior	Superior	Inferior	Superior
Caso_2.3.4_100g	101,183 g	2,507 g	96,077 g	106,288 g	96,709 g	106,040 g
Caso_2.3.4_1kg	9999,480 g	6,684 g	985,402 g	1014,064 g	986,263 g	1012,979 g
Caso_2.3.4_10kg	9999,480 g	6,684 g	9985,870 g	10013,089 g	9987,318 g	10019,580 g
Caso_2.4.4_100g	98,419 g	2,772 g	92,774 g	104,064 g	93,154 g	104,178 g
Caso_2.4.4_1kg	1001,258 g	12,383 g	976,044 g	1026,472 g	959,640 g	1014,871 g
Caso_2.4.4_10kg	10007,969 g	5,637 g	9996,492 g	10019,447 g	9997,537 g	10020,003 g
Caso_2.5.6_100g	100,690 g	1,588 g	97,456 g	103,924 g	97,316 g	103,732 g
Caso_2.5.6_1kg	986,382 g	18,890 g	947,919 g	1024,844 g	950,992 g	1007,695 g
Caso_2.5.6_10kg	9999,722 g	2,921 g	9993,774 g	10005,670 g	9994,361 g	10005,401 g
Caso_3.1_100g	101,069 g	0,659 g	99,727 g	102,411 g	99,728 g	102,551 g
Caso_3.1_1kg	1002,891 g	7,203 g	988,224 g	1017,558 g	985,370 g	1014,746 g
Caso_3.1_10kg	9997,036 g	4,397 g	9988,083 g	10005,989 g	9990,411 g	10005,453 g
Caso_3.2_100g	99,693 g	1,076 g	97,502 g	101,883 g	97,847 g	101,995 g
Caso_3.2_1kg	1000,179 g	4,353 g	991,316 g	1009,042 g	990,641 g	1008,886 g
Caso_3.2_10kg	10031,606 g	5,631 g	10004,020 g	10023,072 g	10004,032 g	10012,232 g

Tabla 8 Resultados de estudio de exactitud



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº06
---------	----------------------------	---------------

A partir de estos datos se realiza un análisis posterior, en el cual para dar una medida más general de los casos particulares, se ha realizado una media ponderada de los intervalos de confianza para cada peso.

El resultado de este nuevo análisis se puede apreciar en la Tabla 9

CASO	IC Normal	IC no param.	IC Media		Confianza lograda
			Normal	No param.	
Caso_2.3.4_100g	10,211 g	9,331 g	22,031 g	22,770 g	95,70%
Caso_2.3.4_1kg	28,662 g	26,716 g			95,70%
Caso_2.3.4_10kg	27,219 g	32,262 g			95,70%
Caso_2.4.4_100g	11,290 g	11,024 g	28,224 g	29,574 g	95,70%
Caso_2.4.4_1kg	50,428 g	55,231 g			95,70%
Caso_2.4.4_10kg	22,955 g	22,466 g			95,70%
Caso_2.5.6_100g	6,468 g	6,416 g	31,763 g	24,720 g	95,70%
Caso_2.5.6_1kg	76,925 g	56,703 g			95,70%
Caso_2.5.6_10kg	11,896 g	11,040 g			95,70%
Caso_3.1_100g	2,684 g	2,823 g	16,641 g	15,747 g	95,70%
Caso_3.1_1kg	29,334 g	29,376 g			95,70%
Caso_3.1_10kg	17,906 g	15,042 g			95,70%
Caso_3.2_100g	4,381 g	4,148 g	13,720 g	10,198 g	95,70%
Caso_3.2_1kg	17,726 g	18,245 g			95,70%
Caso_3.2_10kg	19,052 g	8,200 g			95,70%

Tabla 9 Intervalos de confianza ponderados

De los resultados de este segundo análisis representado en la tabla, ya se puede apreciar que los casos conformados a partir de la etapa analógica son capaces de conseguir intervalos de confianza notablemente más estrechos, y por consiguiente medidas más exactas.

Como último análisis, se ha decidido hacer un cálculo de los errores que podría suponer estos intervalos de confianza para cada una de las configuraciones.

Para el cálculo de estos errores, se ha supuesto que siendo el intervalo de confianza el rango en el cual suponemos que se va ubicar la medida (al 95% según el nivel de significación escogido), el error se podía entender como la diferencia media que podía tomar la medida a partir del peso de referencia y los límites superiores e inferiores de estos intervalos.

El resultado de este análisis se puede observar resumido en la Tabla 10, y de igual manera su análogo ponderado en la Tabla 11.

En esta última tabla se ha destacado el caso más favorable (**1.1**), al ser el único que partiendo de este análisis se puede afirmar que su medida tendrá un error menor a 10 gr, valor propuesto en los requerimientos iniciales del proyecto.

Como conclusión, sabiendo que el caso 1.1 posee mejor linealidad que el resto, y es el único que cumple las especificaciones iniciales del sistema, partiendo de los análisis propuestos, se puede concluir que este será el más adecuado para implementar en el prototipo final.



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº 06
---------	-----------------------------------	-----------------------

Merece la pena destacar que los casos derivados de la etapa digital, además de no cumplir los requerimientos de precisión propuestos tampoco cumplirían los de velocidad en el prototipo final, dado que este está planteado para medir 4 células al mismo tiempo para obtener la medida final, y contando únicamente con 1 ADC se necesitaría una velocidad de 40 SPS mínima, lo cual no cumplen ninguno de los casos.

CASO	Método normal		Método no paramétrico	
	Error límite superior	Error límite inferior	Error límite superior	Error límite inferior
Caso_2.3.4_100g	6,288 g	3,923 g	6,040 g	3,291 g
Caso_2.3.4_1kg	14,064 g	14,598 g	12,979 g	13,737 g
Caso_2.3.4_10kg	13,089 g	14,130 g	19,580 g	12,682 g
Caso_2.4.4_100g	4,064 g	7,226 g	4,178 g	6,846 g
Caso_2.4.4_1kg	26,472 g	23,956 g	14,871 g	40,360 g
Caso_2.4.4_10kg	19,447 g	3,508 g	20,003 g	2,463 g
Caso_2.5.6_100g	3,924 g	2,544 g	3,732 g	2,684 g
Caso_2.5.6_1kg	24,844 g	52,081 g	7,695 g	49,008 g
Caso_2.5.6_10kg	5,670 g	6,226 g	5,401 g	5,639 g
Caso_3.1_100g	2,411 g	0,273 g	2,551 g	0,272 g
Caso_3.1_1kg	17,558 g	11,776 g	14,746 g	14,630 g
Caso_3.1_10kg	5,989 g	11,917 g	5,453 g	9,589 g
Caso_3.2_100g	1,883 g	2,498 g	1,995 g	2,153 g
Caso_3.2_1kg	9,042 g	8,684 g	8,886 g	9,359 g
Caso_3.2_10kg	23,072 g	4,020 g	12,232 g	4,032 g

Tabla 10 Resultado de estudio empírico de errores

CASO	Método normal		Método no paramétrico	
	Error inf. Ponderado	Error sup Ponderado	Error inf. Ponderado	Error sup Ponderado
Caso_2.3.4_100g				
Caso_2.3.4_1kg	11,147 g	10,884 g	12,866 g	9,903 g
Caso_2.3.4_10kg				
Caso_2.4.4_100g				
Caso_2.4.4_1kg	16,661 g	11,563 g	13,017 g	16,556 g
Caso_2.4.4_10kg				
Caso_2.5.6_100g				
Caso_2.5.6_1kg	11,479 g	20,284 g	5,609 g	19,110 g
Caso_2.5.6_10kg				
Caso_3.1_100g				
Caso_3.1_1kg	8,653 g	7,989 g	7,583 g	8,164 g
Caso_3.1_10kg				
Caso_3.2_100g				
Caso_3.2_1kg	11,332 g	5,067 g	7,704 g	5,181 g
Caso_3.2_10kg				

Tabla 11 Errores empíricos ponderados



4 DISEÑO ELECTRÓNICO

En esta sección se explicarán las partes fundamentales de las que se conformará la etapa incluida en el prototipo final que no hayan sido explicadas ya, así como la operación que tomará el sistema.

4.1 Alimentación

Uno de los principales problemas que se plantea es la alimentación de la célula de carga, en una primera aproximación y por razones de comodidad evitando incluir alimentaciones externas, se intentó alimentar la célula desde la alimentación de 5VDC que proporciona el propio DSP.

Pero al realizar un análisis de la señal de alimentación con el osciloscopio, se observó que las fluctuaciones de la misma imposibilitaban la calibración, al ser estas del orden de 200-300mV y la máxima salida proporcionada por la célula de 29mV, para su valor máximo de carga en el rango permitido. Desechando esta idea y teniendo en cuenta que las fluctuaciones en la señal de alimentación de la célula se traducen directamente a la salida, se decidió que la única opción razonable si se deseaba obtener una señal suficientemente limpia, sería utilizar una alimentación externa con un regulador de tensión.

Además del problema mentado anteriormente, se debe tener en cuenta que las variaciones de alimentación entre la célula y el conversor analógico digital pueden causar errores no deseados en el muestreo, al poder variar las referencias de ambos de forma diferente (véase referencia [25]).

La forma de solventar este posible error tiene dos enfoques principales:

1. Muestrear tanto la alimentación de la célula como la propia señal de esta, y calcular un ratio con el que extraer el error. Esto plantea dos problemas, que se tendría que multiplexar las señales que entraran al conversor con la dificultad de diseño que conllevaría y que ambas tensiones están en rangos muy diferenciados.
2. Alimentar tanto el conversor como la célula desde el mismo punto para que se compensen los errores, lo cual teniendo en cuenta que ya se ha establecido como necesario una alimentación externa no supondría problemática adicional.

De esta forma se plantea la necesidad de inclusión de un regulador de tensión para alimentar tanto el ADC como la célula de carga. En la Ilustración 16 se puede observar un esquema básico de cómo se llevará a cabo la alimentación del sistema.

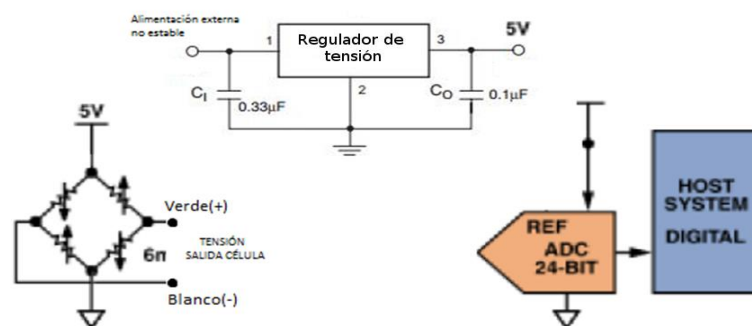


Ilustración 16 Esquema alimentación de la célula



4.1.1 Reguladores de tensión

Los reguladores de tensión son circuitos que proporcionan una tensión estable y bien especificada para alimentar otros circuitos a partir de una fuente de alimentación de entrada de poca calidad.

A partir de la breve explicación sobre este tipo de circuitos expuesta en la sección **I.c** del anexo, se procede a cuantificar los parámetros principales que deberá cumplir este circuito para que se considere adecuado para el diseño.

De los parámetros nombrados en el anexo, los que limitan a la hora de elegir un regulador son:

- **Corriente de salida máxima:** El regulador va a alimentar tanto la célula de carga como el CY8CKIT-059 por estar en el contenido el conversor analógico digital, por lo cual en una estimación rápida de la corriente que sería necesaria:

$$I_{consumida} = I_{PSOC} + 4 \cdot I_{célula} = \frac{V_{célula}}{R_{célula}} + 3.1mA = 60.24 \cong 63mA$$

Para que nunca se tengan problemas derivados de requerimientos de corriente mayores a los que puede proporcionar el regulador, se decide trabajar con como mínimo, un coeficiente de seguridad 2 y que el Regulador lineal tenga un corriente máxima de **150mA**.

- **Tensión “Dropout”:** Teniendo en cuenta que las baterías disminuyen su tensión en función de la carga restante, por motivos de seguridad, se establece que el **máximo en tensión de dropout sea de 1V**.
- **Corriente de reposo:** Puesto que el dispositivo final está pensado para ser utilizado con una alimentación portátil (batería), se busca que este parámetro sea el menor posible para aumentar la autonomía del sistema.

En función de esto se ha encontrado un circuito integrado el **MCP1754S** que además de cumplir todos los requerimientos expuestos, cuenta con una regulación de línea (0.05%/V), regulación de carga (90µA) y corriente de reposo (100µA) muy bajos, por lo cual los errores asociados a estos parámetros en la salida final serán mínimos.

4.1.2 Batería.

La alimentación de la etapa, con objeto de darle portabilidad al sistema, y teniendo en cuenta que tanto el CY8CKIT-059 como la célula tienen que estar alimentados desde la misma tensión y que esta debe ser estable, la opción más viable y que no requiera incluir en el sistema elementos de potencia para adaptar la tensión de red es usar baterías.

Lo primero a tener en cuenta a la hora de escoger la batería más oportuna será estipular si es necesario que esta sea recargable o no. A este respecto teniendo en cuenta los consumos del sistema:

$$I_{total} \cong I_{LDO} + 4 \cdot I_{FILTRO} + 4 \cdot I_{INA114} \cong 86mA$$

Y teniendo en cuenta que la autonomía de baterías de 7V ronda en torno a 2500 mAh, si se utilizan baterías no recargables supondría una autonomía máxima de aproximadamente **30 horas**, tras lo cual habría que sustituirlas, lo cual se entiende como un tiempo insuficientemente largo. Por lo cual lo más lógico será emplear **baterías recargables**.



Dado el regulador lineal escogido y su tensión, se estipulo una tensión mínima de la batería de 7 V por lo cual se ha escogido la batería **BAK 18650CA-2S-3J** de 7.4V y 2250 mAh, que además cuenta con un conector estándar, lo cual facilitará su integración en la PCB

4.1.2.1 Circuito cargador de batería.

Puesto que se ha escogido utilizar una batería de ion litio recargable, se tiene que integrar un circuito con el cual se cargue esta batería. A este respecto y dado que el proyecto que nos ocupa no está orientado al diseño de etapas de potencia, y la inclusión de estas en la placa de circuito impreso final podría ser fuente de problemas de interferencias electromagnéticas e indudablemente dificultaría mucho el diseño de la misma, la opción más viable es utilizar un circuito integrado de carga de la batería al cual se conectara una fuente de alimentación externa comercial.

Los circuitos integrados de control de carga de la batería son circuitos utilizados para limitar la velocidad a la que la corriente eléctrica se suma o se extrae de las baterías eléctricas. Se utilizan para prevenir las sobrecargas y proteger contra la sobretensión, evitando así, reducir la esperanza de vida de la batería y riesgos de seguridad.

Los parámetros principales a tener en cuenta cuando seleccionamos uno de estos circuitos son la tecnología de las baterías que estamos empleando, en este caso Ion litio, el número de celdas, la tensión de carga, (en este caso 8.4V), y la tensión de entrada al circuito. Puesto que se ha decidido utilizar una fuente externa se ha escogido una tensión de entrada de 9V por ser este un nivel típico para este tipo de dispositivos.

Empleando las condiciones estipuladas anteriormente, se ha escogido el circuito integrado **MCP7384** de Microchip. El circuito utilizado para integrar este dispositivo es el recomendado por el fabricante en su hoja de características, Ilustración 17.

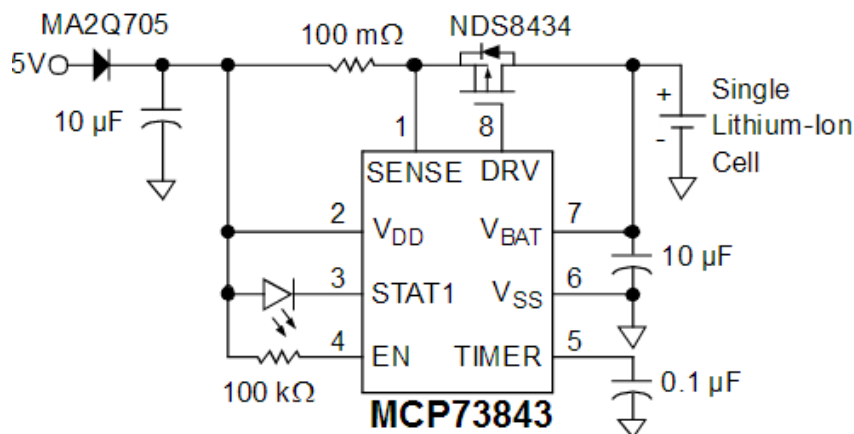


Ilustración 17 Circuito de aplicación cargador de batería



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº06

4.2 Comunicación con el PC

Uno de los requerimientos iniciales del proyecto es la capacidad de poder transmitir la información de la medida al PC, esta tarea la desempeña uno de los módulos integrados en el CY8CKIT-059, en particular el componente **USBUART**

4.2.1 USBUART (CDC)

Dentro de la interface USB (USBFS) que posee el módulo, existe un módulo específico denominado USBUART (CDC) (Ilustración 18) que permite implementar una UART utilizando el conector de Micro-USB del dispositivo (Ilustración 19).

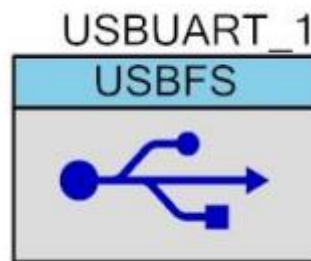


Ilustración 18 USBUART

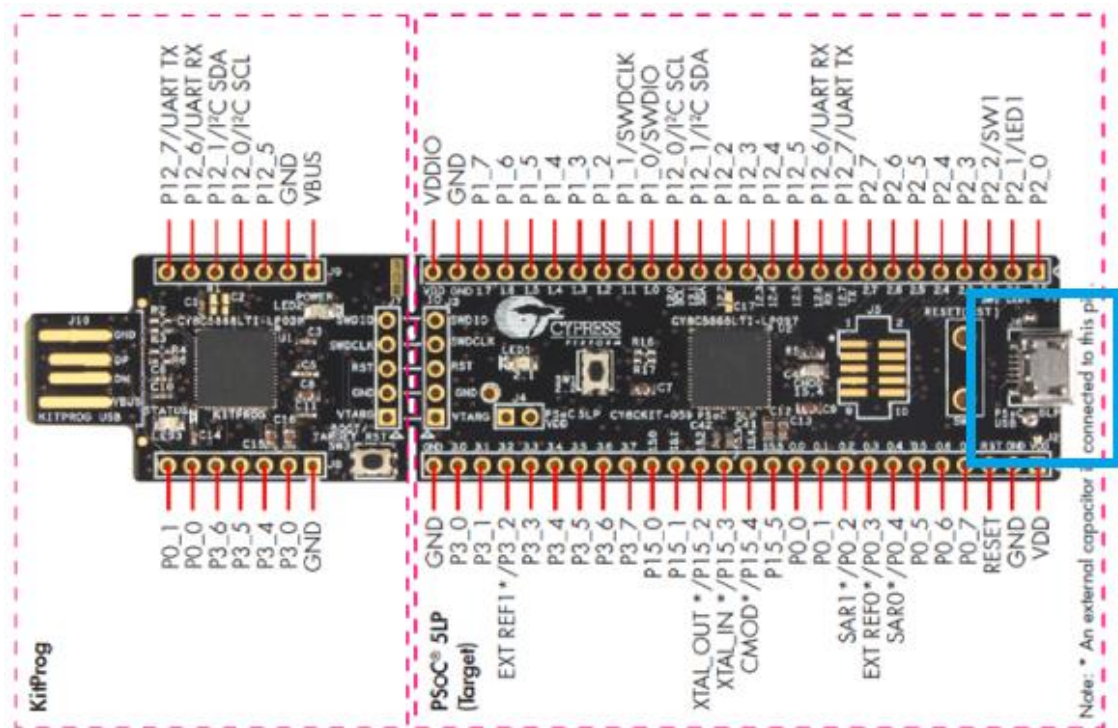


Ilustración 19 Conector MicroUSB



4.2.2 Flujo de información

Para establecer la comunicación se diseñó un pequeño protocolo de comunicación serie con el cual se transmitían paquetes de datos entre el PC y el CY8KIT-059.

Para la lectura del puerto serie en el PC se utilizó el software GUI OCTAVE, por ser este software libre y no necesitar licencia para su desarrollo.

El flujo de datos entre ambos dispositivos para la transmisión de una medida sigue el esquema que se puede apreciar en la Ilustración 20.

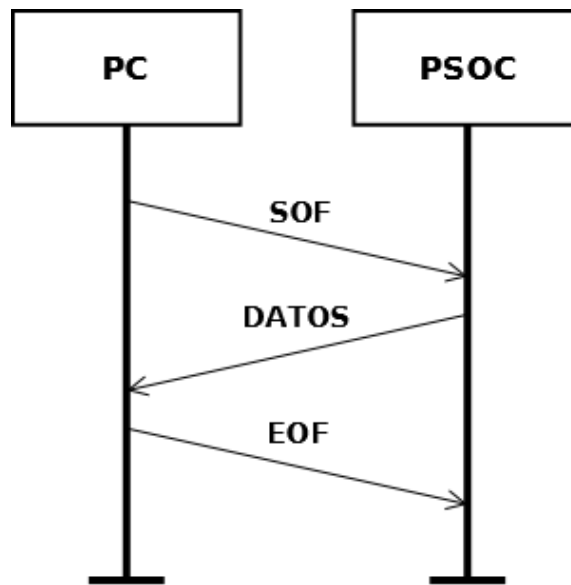


Ilustración 20 Flujo de datos

Dónde:

- **SOE** (Start Of Frame): Es el primer paquete que transmite el PC cuyo objetivo principal es dar constancia del inicio de la comunicación entre ambos, su valor es fijo, en hexadecimal (0x01).
- **EOE**(End Of frame)Es el último paquete que se transmite entre ambos y que confirma el final de la comunicación, su valor también es fijo, en hexadecimal (0x08)
- **DATOS**: En este paquete es donde se integra la información relevante a la medida tomada. Se forma de un Byte en el cual se determina el signo de la medida, 3 bytes que conforman la medida de la célula y un último Byte utilizado para hacer una comprobación de la integridad de la trama enviada (CRC), conformando un total de 5 Bytes. Una explicación gráfica que puede resultar más ilustrativa se puede apreciar en la Ilustración 21

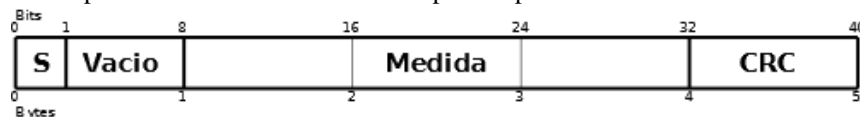


Ilustración 21 Trama de DATOS



Para la consecución de esta comunicación se implementó una lógica en forma de código, que sigue un diagrama de flujo determinado, detallado en la siguiente sección.

4.2.3 Implementación del protocolo

Como no puede ser de otra manera, deberá existir un programa con el cual, en ambos extremos de la comunicación, se gestione el tráfico de tramas. Esta lógica se programó en ambos extremos utilizando los lenguajes de programación y herramientas respectivos de cada sistema.

El desarrollo de estos programas se aprecia en los diagramas de flujo para el CY8CKIT-059 y el PC representados la Ilustración 34 e Ilustración respectivamente.

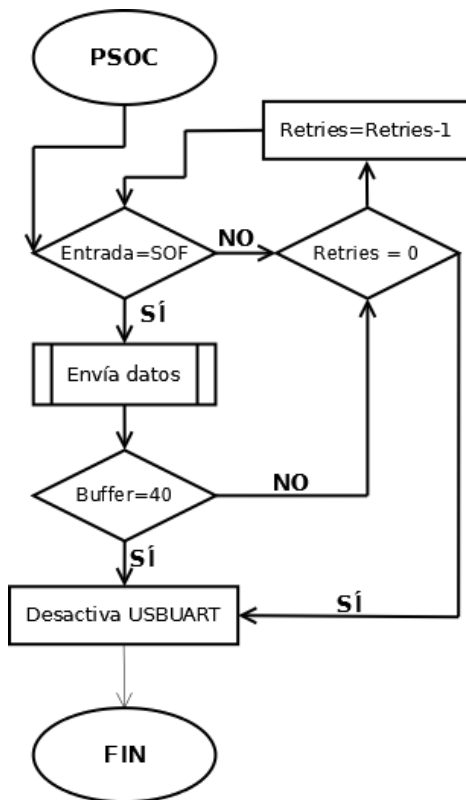


Ilustración 22 Diagrama flujo comunicación CY8CKIT-059

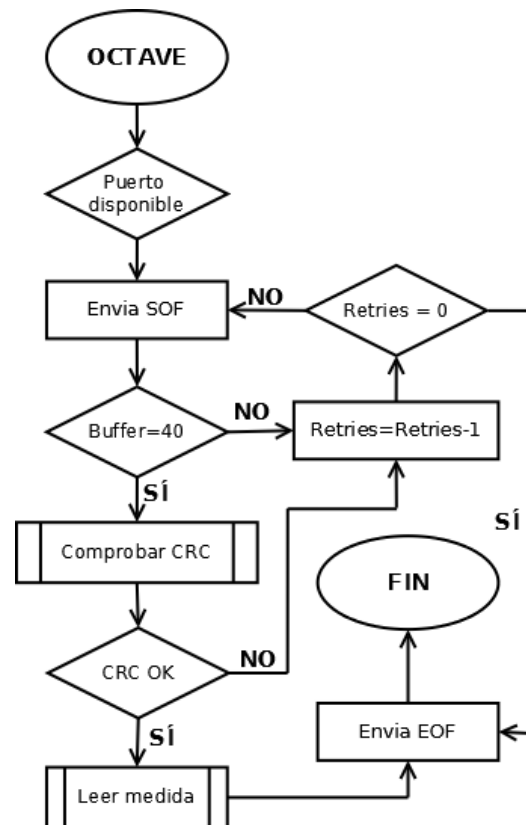


Ilustración 8 Diagrama de flujo comunicación PC

La implementación tanto de este protocolo en forma de código puede verse en la secciones E y F del Anexo desde el punto de vista del CY8CKIT-059 y el PC respectivamente.

4.3 Selección múltiple de señal

Hasta ahora se ha planteado la solución al problema desde el punto de vista de disponer de solo una célula para medir el peso, pero el sistema en primera instancia estaba pensado para desarrollar un



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº06
---------	----------------------------	---------------

dispositivo capaz de monitorizar cargas, y para esto utilizar las medidas de 4 células al mismo tiempo para obtener una medida final ponderada más cercana a la realidad.

Partiendo de esto, la primera consideración que hay que llevar a cabo es el hecho de que nuestro dispositivo de tratamiento de señal solo cuenta con un conversor analógico digital que pueda cumplir las especificaciones planteadas, y por consiguiente resulta imposible medir las 4 señales provenientes de las 4 células de forma simultánea.

La solución más viable que se planteó, tanto a nivel de simplicidad como de precio, fue utilizar un dispositivo electrónico con el cual se fueran secuencialmente seleccionando las salidas de una u otra célula, e introduciéndolas en el conversor para después digitalizarlas y ser capaz de obtener la medida ponderada.

A este respecto, se plantean dos soluciones en base a cuando se debe producir la selección de la señal a digitalizar:

- 1. Selección después de la etapa de acondicionamiento:** En esta solución se harían pasar cada una de las 4 señales por la etapa analógica (Amplificación y filtrado) después de someterse estas al proceso de selección.
Este método posee la ventaja de que de esta manera los parámetros no ideales del dispositivo a seleccionar afectarían a la señal ya amplificada y filtrada, por lo cual se puede entender que su efecto no sería, en principio, tan perjudicial.
Las desventajas a este respecto serían que al no ser ninguno de los elementos de la etapa de acondicionamiento ideales, y por ende ninguno de los componentes que los forman, se puede deducir que utilizar 4 etapas diferentes pueden dar lugar a 4 efectos diferentes sobre las cuatro medidas, además de no poder ajustar los parámetros iniciales de forma correcta al no partir todas del mismo acondicionamiento.
Además claro está, el incremento monetario que supondría multiplicar por cuatro los componentes del sistema.
- 2. Selección antes de la etapa de acondicionamiento:** En este caso se seleccionaría la señal a digitalizar antes del paso por la etapa de acondicionamiento analógica detallada en secciones anteriores.
Este método contaría con la desventaja de que la señal que se hace pasar por el método de selección, es una señal de muy poca magnitud, por lo cual las no idealidades de esta podrían afectar en mayor medida.
Las ventajas serían que todas las señales pasarían por las mismas etapas, y por lo cual se deduce que serían afectadas en igual medida, por lo que se podrían compensar estos fallos a posteriori para las 4 señales como conjunto. Además claro está que se evitarían 3 etapas de acondicionamiento, con el ahorro monetario y en complejidad que esto supone.

Puesto que ambas soluciones tienen puntos fuertes y débiles, pero teniendo en cuenta que uno de las prioridades es realizar un dispositivo que cumpla requerimientos con la máxima simplicidad posible y reduciendo los costes al máximo, la segunda opción se entiende como la más apropiada para el propósito de este proyecto.

El dispositivo elegido con este propósito es el multiplexor analógico.



4.3.1 Multiplexor analógico

El multiplexor analógico está constituido por una serie de entradas/salidas conectadas a una línea común de entrada/salida, a su vez cuenta con unas líneas de selección con las cuales se determina cual será la entrada que se conectará a la salida.

Desde el punto de vista interno el multiplexor está formado por un conjunto de interruptores analógicos, de tal manera que en cada instante sólo uno de ellos puede estar cerrado.

En el caso que ocupa el presente proyecto se deben multiplexar señales diferenciales, por lo cual se requiere de la multiplexión de dos hilos en paralelo con el objeto de lograr dos salidas en total, el esquema básico que ilustra esta situación se puede apreciar en la Ilustración 23.

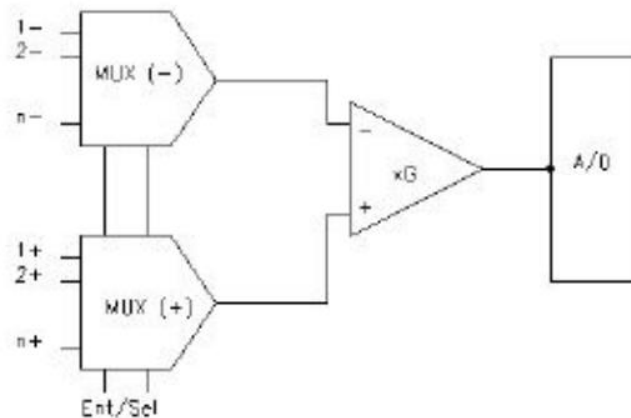


Ilustración 23 Multiplexión de señales diferenciales

Aunque esto en primera aproximación puede parecer un problema añadido, en la mayoría de circuitos comerciales viene integrado dos multiplexores, por lo cual resulta fácil realizar este montaje.

Ahora se pasan a enumerar los parámetros fundamentales de este tipo de dispositivos, para después poder escoger un modelo comercial apropiado para integrar en la solución final del proyecto.

1. **Resistencias de los interruptores:** Se definen habitualmente dos resistencias fundamentales que caracterizan el comportamiento no ideal de este tipo de dispositivos, R_{ON} que sería la resistencia característica para el dispositivo en estado de conducción, y análogamente R_{OFF} que lo caracterizaría en estado de corte. Idealmente R_{ON} debería ser cero, aunque puede alcanzar valores de algunas centenas de Ohmios y R_{OFF} debería ser infinita aunque no alcanza este régimen nunca.

Un esquema básico del circuito equivalente que representaría el efecto de estas resistencias, en el caso de conducción, sería el que se aprecia en la Ilustración 24.

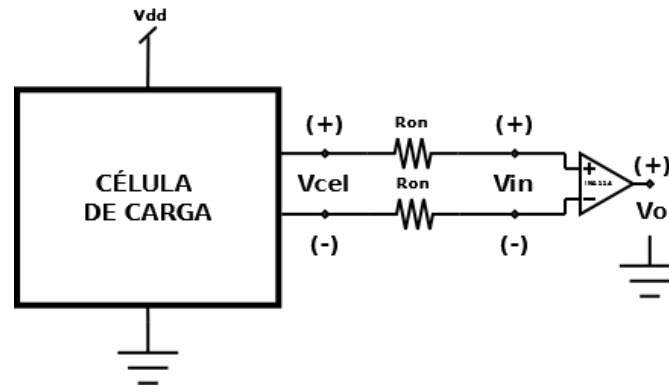


Ilustración 24 Circuito equivalente, resistencias de conducción

Siendo R_{ON} la resistencia de conducción. Del siguiente esquema se deduce que la tensión de entrada al amplificador se vería afectada en una proporción:

$$V_O = V_{cel} \frac{R_{INA114}}{R_{on} + R_{INA114}}$$

Con lo cual sabiendo que la Resistencia interna del INA114 ronda los $10G\Omega$ y estipulando una resistencia de ON de 220Ω (valor bastante elevado para este tipo de circuitos), obtendríamos un error de aproximadamente 0,022 partes por millón, por lo cual siempre que no se supere ampliamente este valor de resistencia de conducción, no se debería considerar como un error relevante.

El caso de la resistencia de corte llevaría un análisis análogo y con resultados del mismo orden, por lo cual no se ha considerado necesario cuantificar sus errores.

2. **Diafonía:** Da información acerca de la parte de la señal que llega a la salida proveniente de una entrada no seleccionada, se suele proporcionar en escala logarítmica y ser cercanas a los 100dB.
3. **OFF de aislamiento:** Determina la parte de señal que llegará a la salida cuando el multiplexor no este habilitado. En el caso que atañe a este proyecto no resultará un parámetro demasiado relevante, en tanto en cuanto se estima que el dispositivo estará activado en todo momento.
4. **Tiempo de transición:** Se define como el cambio que transcurre entre el 50% del cambio en la entrada y el 90% del cambio en la salida. Tampoco es un parámetro que pueda afectar de forma significativa a el sistema, puesto que las variaciones de las entradas serán de ordenes muy pequeños, y por lo tanto los tiempos de transición asociados a ellas prácticamente irrelevantes.
5. **Tiempo de apertura:** Este parámetro nos dice cuál es el tiempo debido al mecanismo de conmutación, o séase el tiempo transcurrido desde que se cambia de entrada seleccionada hasta que este cambio se hace efectivo a la salida del multiplexor.

Este tiempo es el más relevante para el proyecto dado que se deberá tener en cuenta a la hora de seleccionar las entradas y saber desde el punto de vista del DSP que entrada se está midiendo. En la Ilustración 25 se muestra una representación gráfica de la evolución de la salida cuando se conmuta entre dos entradas.

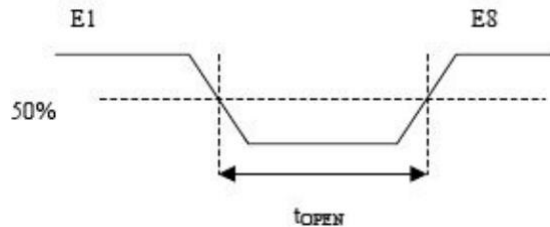


Ilustración 25 Tiempo de apertura

Para evitar este efecto, se ha decidido dejar un tiempo de $2t_{open}$ entre medidas para evitar medir la tensión de transición entre las dos entradas, este comportamiento se explica mejor en el cronograma de la *Ilustración 25*.

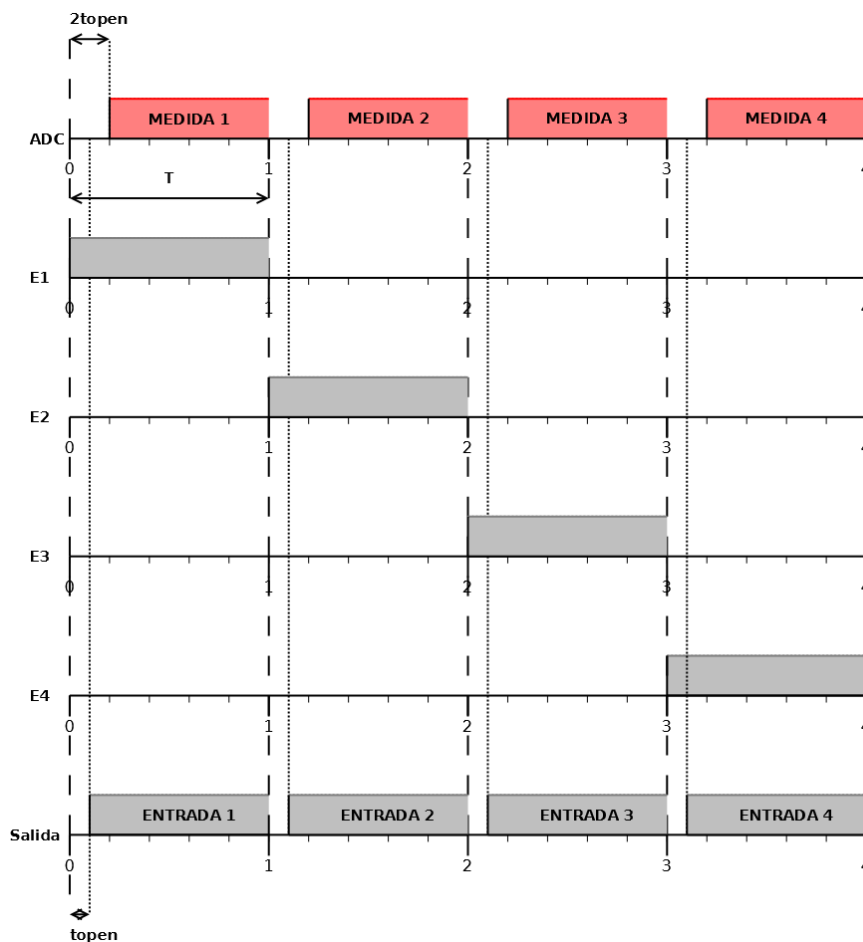


Ilustración 26 Cronograma selección de señal

Puesto que la gran mayoría de circuitos comercial cumplen los requerimientos establecidos, se ha escogido el circuito integrado que conteniendo dos circuitos para poder seleccionar señales diferenciales al mismo tiempo cuante con 8 entradas, particularmente el **MC74HC4852A** de ON Semiconductors. Para su operación se conectarán los dos terminales de la célula 1 a X0, Y0 y así

respectivamente hasta X3 e Y3, la tabla con la que se seleccionan las entradas se muestra en la Ilustración 27.

FUNCTION TABLE - MC74HC4852A

Control Inputs			ON Channels	
Enable	Select			
	B	A		
L	L	L	Y0	X0
L	L	H	Y1	X1
L	H	L	Y2	X2
L	H	H	Y3	X3
H	X	X	NONE	

X = Don't Care

Ilustración 27 Selección señales

4.4 Operación del sistema

Una vez determinados todos los elementos que conformarán la etapa final, se procede en esta sección a describir la operación final de la misma.

Para entender esta operación, la forma más ilustrativa es observar el diagrama implementado dentro del entorno de desarrollo del CY8KIT-059 en la Ilustración 28:

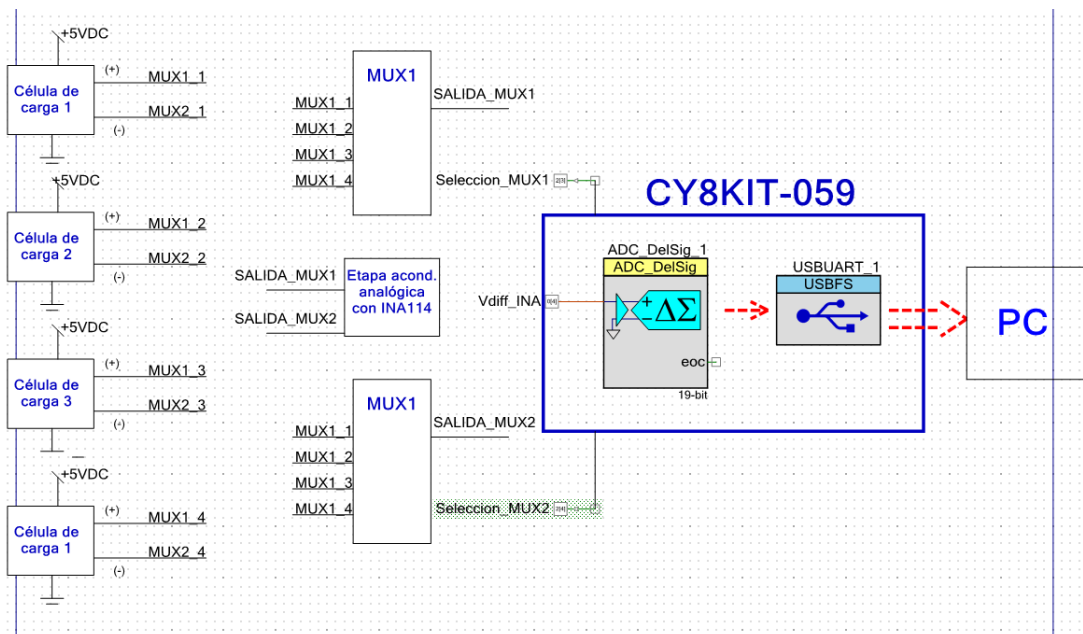


Ilustración 28 Esquema general, PSoC Creator

En este diagrama se aprecian las cuatro células de las cuales se selecciona la señal deseada utilizando los dos multiplexores (MUX1 y MUX2 en la figura), los cuales se controlan por medio de dos pines de salida digital, controlados por Firmware (Seleccion_MUX1 y Seleccion_MUX2 en la figura).

Una vez seleccionada la señal que se desea, esta pasará por la etapa de acondicionamiento analógico y finalmente entrará al CY8KIT-059 por medio del pin analógico *Vdiff_INA*.



Donde se digitalizará y se transmitirá al PC utilizando el elemento USB_UART1.

De entre los bloques funcionales del diagrama de la Ilustración 28 cabría destacar:

1. **ADC_DelSig_1:** Es el nombre que se ha decidido dar al bloque funcional que hará la labor de conversor analógico digital, como se explicó en las secciones iniciales este conversor será un conversor Delta-Sigma cuya configuración puede apreciarse en la Ilustración 29

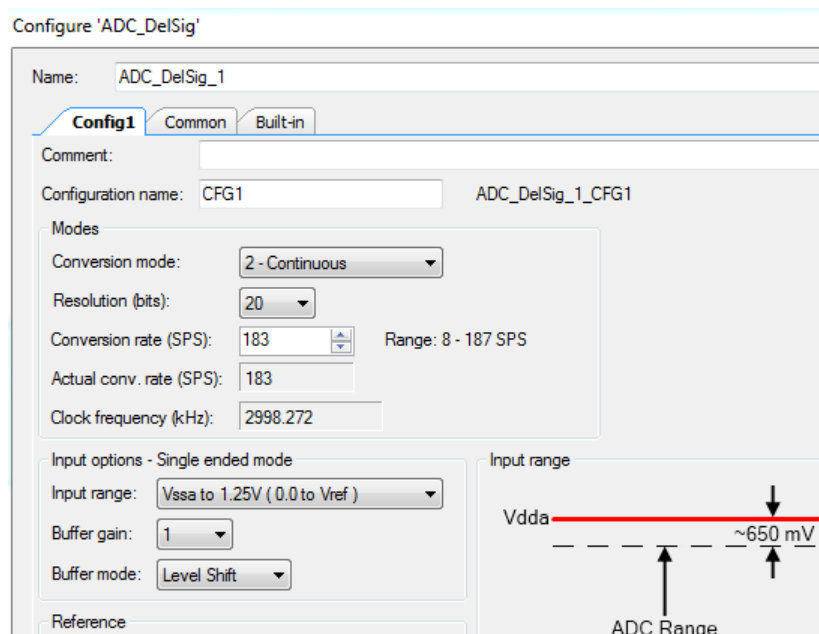


Ilustración 29 Configuración ADC etapa analógica

En esta captura se observan los parámetros de configuración principales seleccionados:

- **Resolución:** De 20 bits, máxima del dispositivo, para cumplir los requerimientos de precisión tanto de representación como interna planteados.
 - **Ratio de conversión:** De 183 muestras por segundo, valor que se calcula de forma automática a raíz de los parámetros internos del conversor y de los demás parámetros escogidos.
 - **Conversión de forma continua**
 - **Ganancia del conversor:** Puesto que este es uno de los parámetros que limita el ratio de conversión, y que la etapa ya cuenta con su propia amplificación se tomará como unidad, siendo este el valor que más ratio de conversión permite.
 - **Rango de entrada:** De forma análoga al parámetro anterior, pudiendo dar un valor de ganancia de la señal en la amplificación de la etapa, se ha escogido el valor que permita mayor ratio de conversión.
1. **USB_UART_1:** Es el nombre que se ha decidido dar al bloque funcional que ejercerá la labor de interface con el ordenador, y mandará los datos obtenidos del conversor analógico digital al PC utilizando el protocolo de comunicación diseñado con este propósito. Este bloque está configurado para poder funcionar tanto de entrada como de salida de datos, siendo capaz de enviar o recibir paquetes de hasta 64 Bytes.



Una vez se han descrito los bloques funcionales implementados internamente en el CY8CKIT-059 y los componentes que forman la etapa, se pasa a describir la operación del sistema en términos de la lógica seguida, mediante diagramas de flujo.

Esta lógica puede apreciarse de forma bastante simplificada en la Ilustración 30

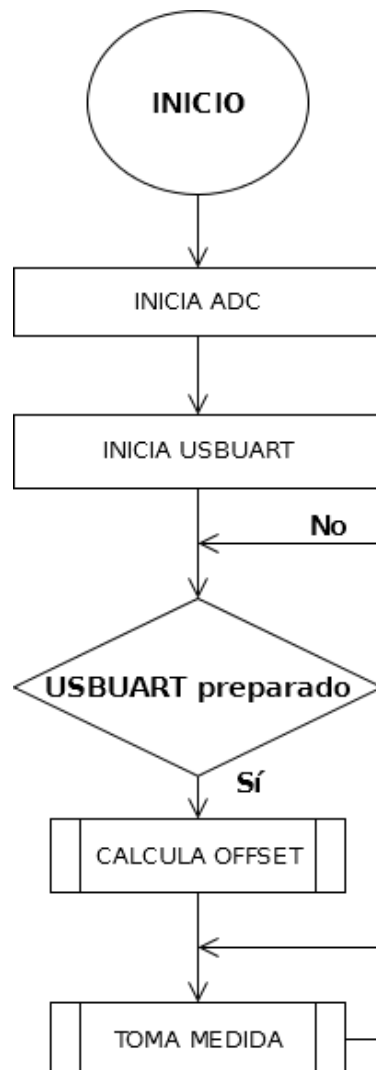


Ilustración 30 Operación básica

A la vista de este diagrama se destacan dos subrutinas, la referente al cálculo del offset de la medida y la referente a la toma de la medida que se enviara y se tratara en el PC. En ambas se debe tener en cuenta la selección de la medida de entre las 4 células de carga. El funcionamiento de estas subrutinas aparece explicado en los diagramas de flujo de la Ilustración 31 e Ilustración 32.

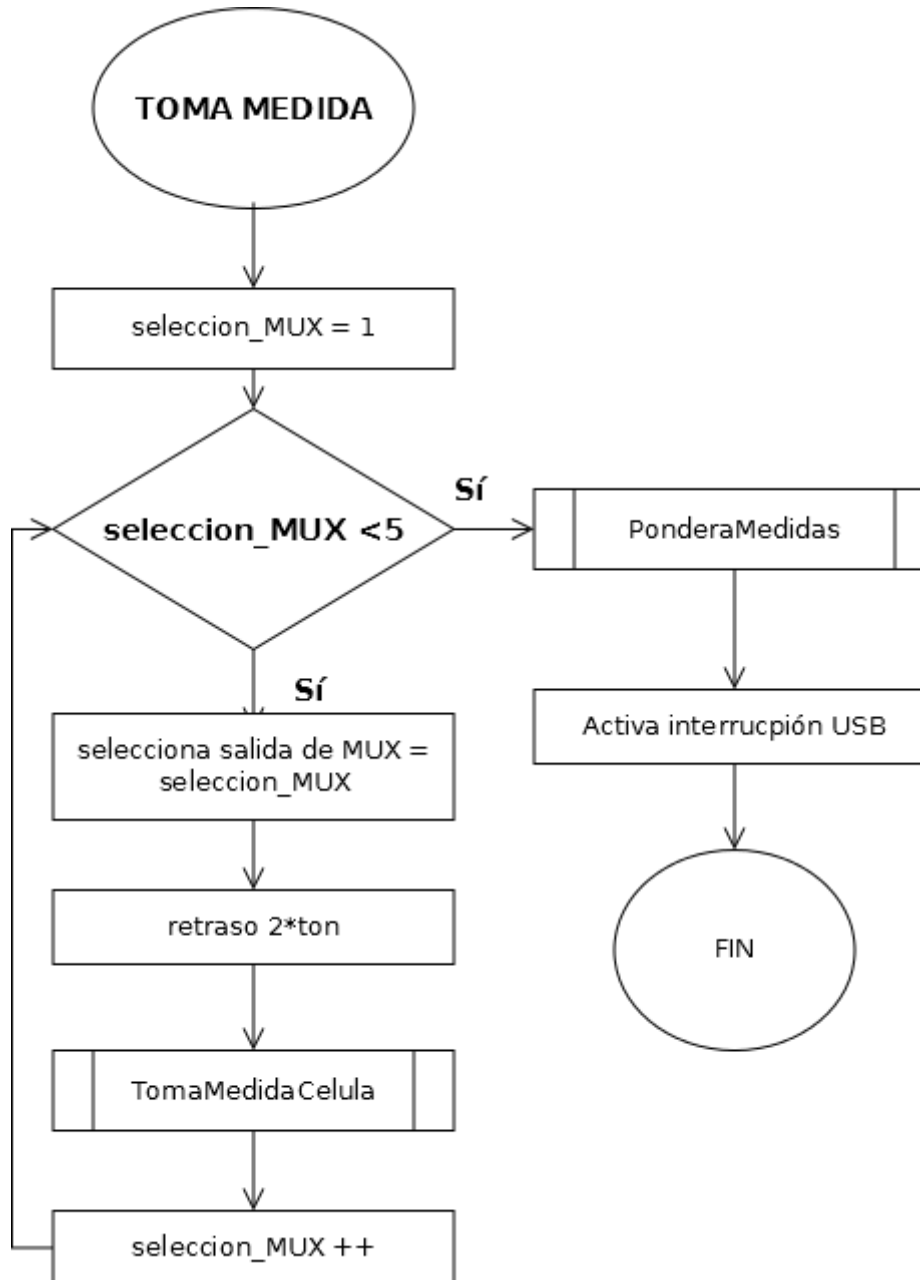


Ilustración 31 Diagrama flujo tomar medida

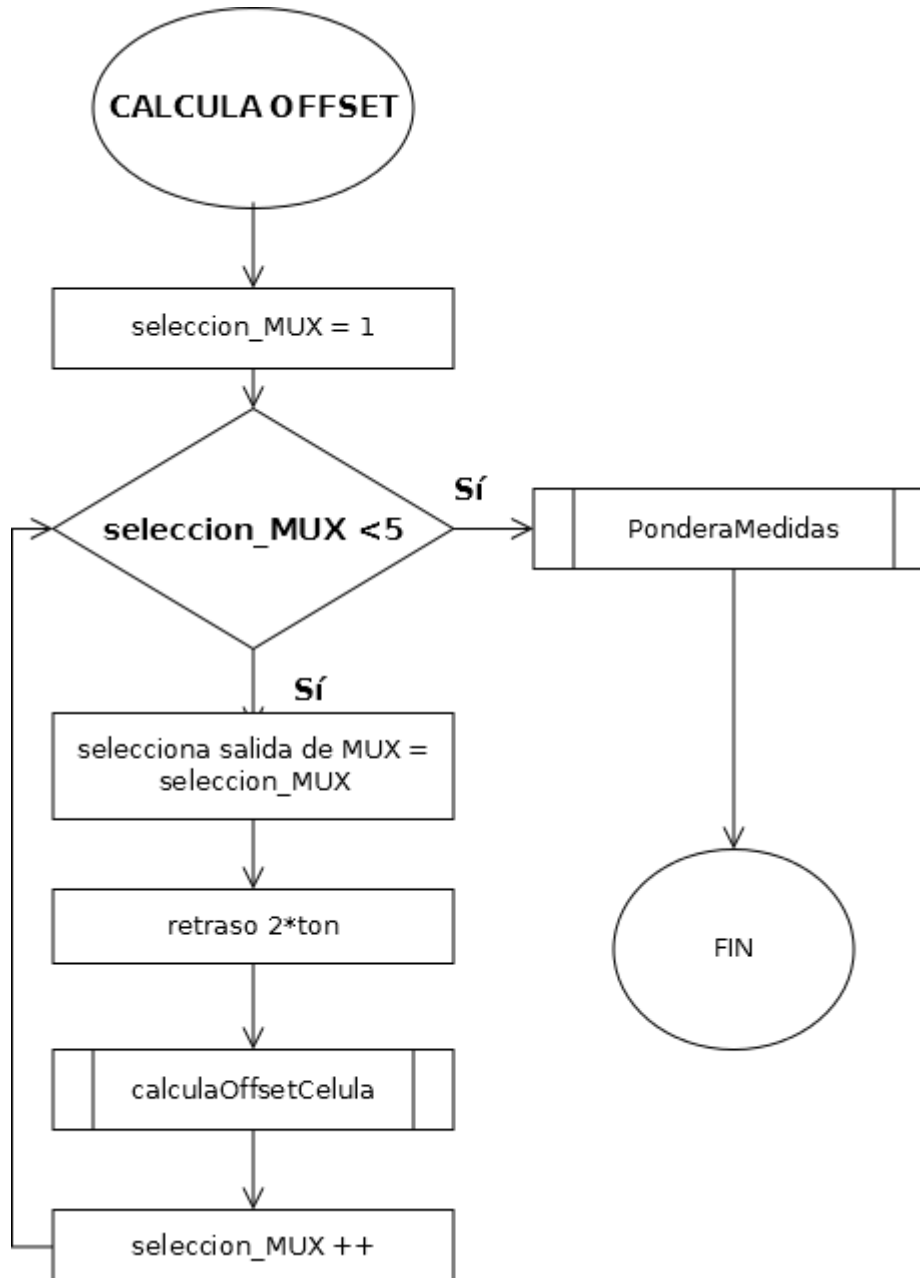


Ilustración 32 Diagrama de flujo, calcula offset

En estos diagramas también cabría destacar a su vez las subrutinas *TomaMedidaCelula* y *CalculaOffsetCelula*. Para ambos casos se ha decidido utilizar un **filtro de media móvil** que se pasa a explicar a continuación.

4.4.1 Filtro de media móvil.

El filtro de media móvil es un sencillo filtro de impulsos finitos de paso fajo, utilizado comúnmente para suavizar un conjunto de muestras de una medida o señal. Es ampliamente utilizado por su simplicidad de comprensión y uso. Es un filtro profundamente interesante, porque a pesar de su



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº06

sencillez de implementación, acostumbra a ser el óptimo para una tarea primordial en el tratamiento de señal, la eliminación de ruido aleatorio, manteniendo la agudeza de la respuesta.

Como su propio nombre indica, el filtro de media móvil opera mediando los puntos de la señal de entrada para producir una señal de salida suavizada, eliminando así, ruidos aleatorios en la señal.

Este comportamiento se rige habitualmente con una ecuación de la forma.

$$y[i] = \frac{1}{M} \sum_{j=0}^{M-1} x[i + j]$$

Donde $x[j]$ es la señal de entrada $y[j]$ la señal de salida y M el número de puntos de la muestra.

Para observar el efecto del filtro de media móvil, se puede apreciar en la **¡Error! No se encuentra el origen de la referencia.** la señal de salida de la célula, utilizando un filtro de media móvil de media 10 frente a la misma señal sin filtrar.

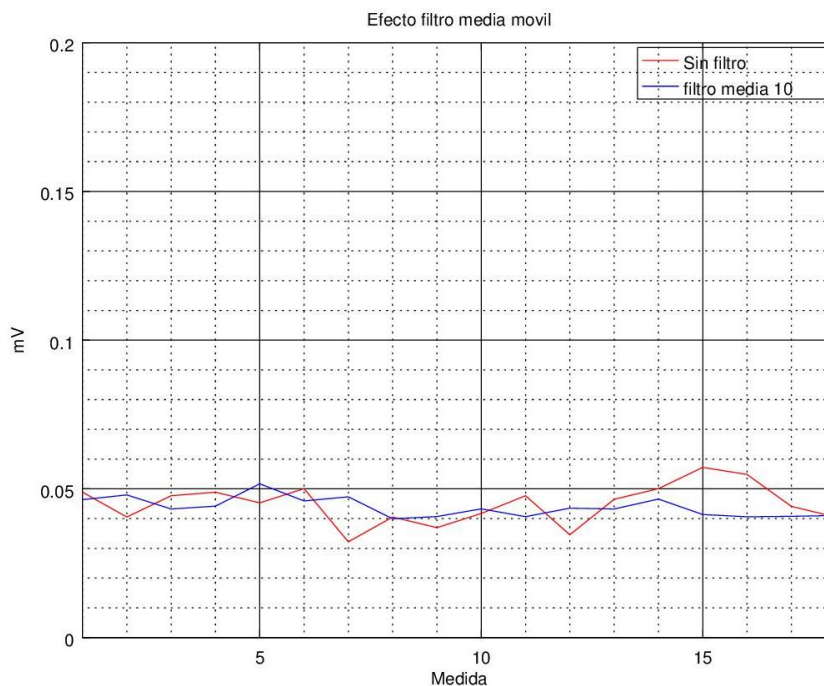


Ilustración 33 Efecto filtro media móvil

El efecto positivo de este filtro podrá ser aplicado con limitaciones dadas por los requerimientos de velocidad del sistema (mínimo de 10 muestras por segundo), por lo cual los parámetros podrán ser variados para permitir más iteraciones del filtro siempre y cuando estas no hagan incumplir dicho compromiso de velocidad.

Este filtro, como ya se ha mencionado anteriormente se utilizará tanto para el cálculo del offset, como para la toma de la medida, siempre que los requerimientos de velocidad lo permitan.

Con lo cual, aplicando la formula expuesta anteriormente, se puede observar el comportamiento de estas dos subrutinas en las Ilustración 34 e Ilustración 35,

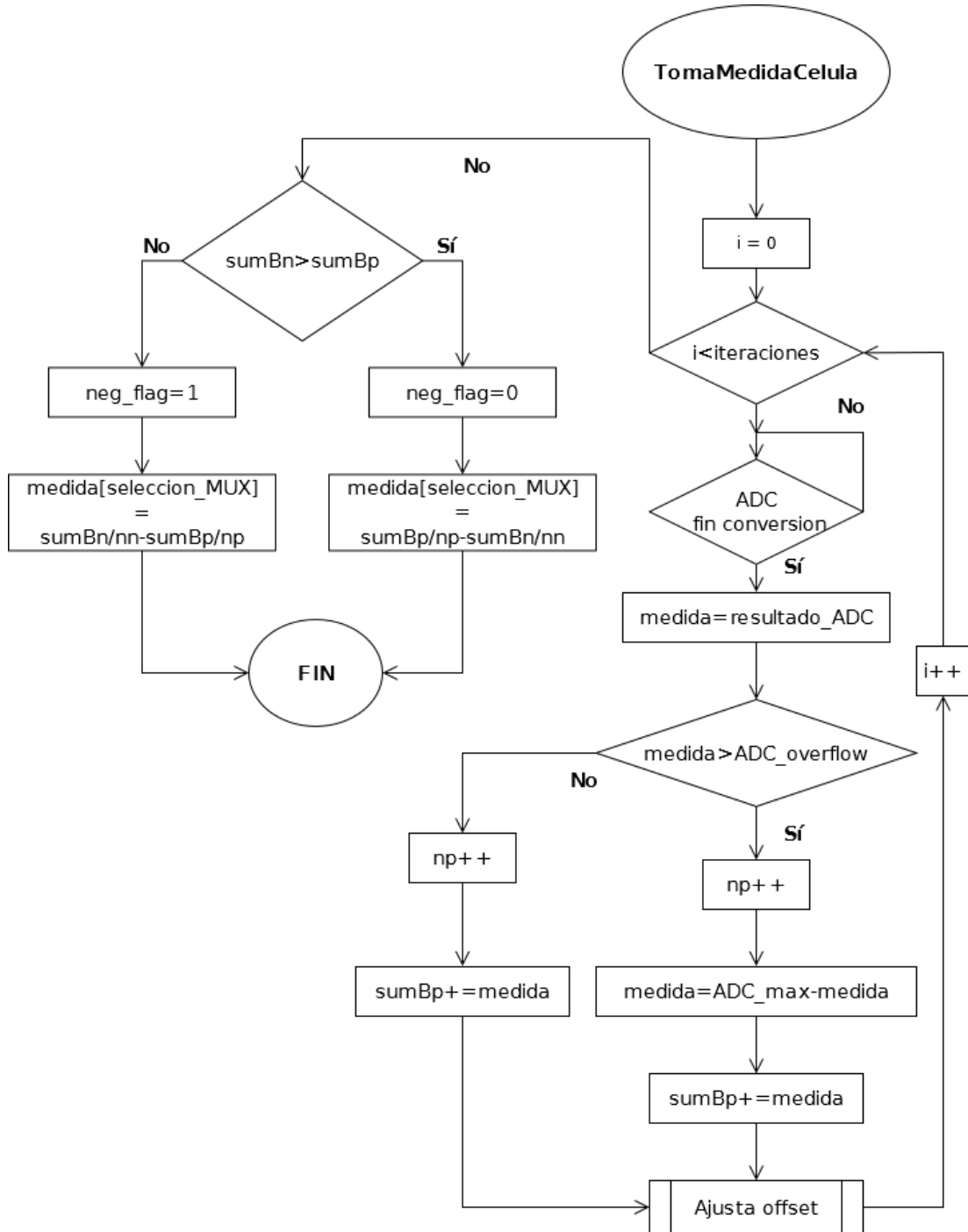


Ilustración 34 Diagrama de flujo, TomaMedidaCelula

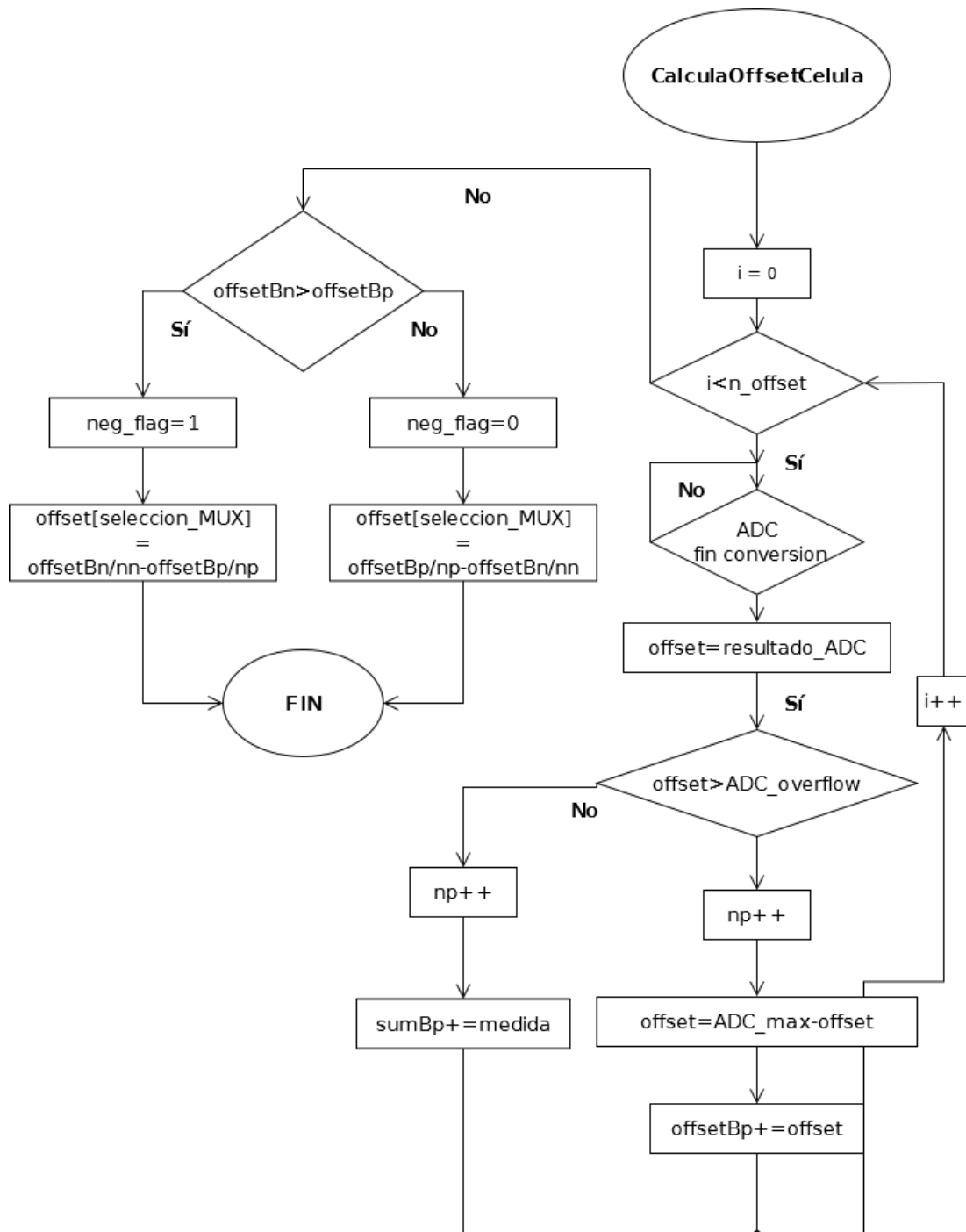


Ilustración 35 Diagrama de flujo, CalculaOffsetCelula

El código correspondiente a estos diagramas puede verse en la sección E del Anexo.



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº06
---------	----------------------------	---------------

4.5 Prototipo

Se realizó un esquemático y una placa de circuito impreso que materializan la solución establecida, ambos se pueden ver en la sección B del Anexo.

De este diseño cabría destacar:

- Los dos multiplexores se han implementado mediante un solo circuito integrado que incorpora ambos internamente, este se aprecia en la sección “*SELECCIÓN DE SEÑAL*” del esquemático.
- Se ha incluido un conector en el cual se podrá pinchar la placa que permite la modificación del Firmware del dispositivo, por si en un futuro se deseará modificar la operación de este.
- En el circuito que gestiona la alimentación se ha incluido un LED que permite la visualización del correcto funcionamiento de la misma, y un interruptor que permite controlar la alimentación del sistema, ambos pueden apreciarse en la sección “*CIRCUITO BATERÍA*” del esquemático.
- Se han incluido unos “*jumpers*” y dado acceso a pines del CY8CKIT-059, para poder pasar por alto la etapa analógica y medir utilizando la etapa digital, por si en un futuro se deseará continuar con el estudio comparativo.

A si mismo, se ha realizado un presupuesto global de cuánto costaría la implementación de dicho presupuesto en el cual se detallan cada una de los componentes utilizados, y que se puede ver en la sección C del anexo.

5 CONCLUSIONES

La conclusión final del proyecto podría ser que la problemática asociada al tratamiento de señales provenientes de células de carga, ha hecho que tanto los efectos de filtrado que puede proveer el amplificador Delta-Sigma integrado en el CY8CKIT-059 como la amplificación del buffer de entrada, no puedan conseguir un acondicionamiento de la señal de una calidad suficiente para la aplicación propuesta.

A sí mismo, también se podría extraer, que si el rango de medida hubiera sido menor, se podría haber reducido la resolución del ADC, consiguiendo una mayor velocidad con la cual implementar algoritmos más complejos, como un filtro adaptativo digital, para mejorar esta medida y quizás se hubiera podido alcanzar los resultados de calidad propuestos, cumpliendo a su vez con los requerimientos de velocidad añadidos, por el hecho de necesitar manejar 4 células al mismo tiempo.

Aún con el claro resultado negativo del estudio, esto no cierra la puerta a que este nuevo enfoque del sistema de monitorización de cargas no pueda ser útil para aplicaciones que posean unos requerimientos menos exigentes, y además puede abrir el camino para futuros estudios utilizando DSP como el CY8CKIT-059 con elementos que provean mejores funcionalidades.



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº06

6 BIBLIOGRAFÍA

- **Referencias sobre el CY8CKIT-059:**

[1] Cypress Semiconductor, “*PSoC 5LP Prototyping Kit Guide*” Rev. *C, San José, California.
<http://www.cypress.com/file/157971/download>

[2] Cypress Semiconductor, “*PSoC 5LP Architecture Technical Reference Manual*” Octubre 2016, San José, California
<http://www.cypress.com/file/123561/download>

[3] Cypress Semiconductor, “*KitProg User Guide*” Rev. *G, San José, California
<http://www.cypress.com/file/157966/download>

[4] Cypress Semiconductor, “*PSoC CreatorSystem Reference Guide*” San José, California
<http://www.cypress.com/file/135126/download>

- **Referencia sobre bloques funcionales utilizados con CY8CKIT-059.**

[5] Vivek Shankar Kannan, “*PSoC 3 and PSoC 5LP Interrupts*” Cypress Semiconductor, Rev. *G.
<http://www.cypress.com/file/44256/download>

[6] Cypress Semiconductor “*Delta Sigma Analog to Digital Converter (ADC_DelSig) 3.20*” Agosto, 2015, San José, California.
<http://www.cypress.com/file/179586/download>

[7] Cypress Semiconductor, “*Full Speed USB (USBFS)*”, Diciembre, 2014, San José, California.
<http://www.cypress.com/file/137421/download>

[8] Cypress Semiconductor, “*Programmable Gain Amplifier (PGA) 2.0*” Febrero, 2016, San José, California.
<http://www.cypress.com/file/131391/download>

[9] Cypress Semiconductor, “*Real Time Clock (RTC) 2.5*” Septiembre, 2016, San José, California.
<http://www.cypress.com/file/132716/download>

[10] Cypress Semiconductor, “*Pins 2.10*”, Septiembre, 2014, San José, California.
<http://www.cypress.com/file/137411/download>

- **Referencias sobre adquisición analógica.**

[12] Francisco J. Franco Peláez, “*TEMA 9: FILTROS ANALÓGICOS*”, Apuntes para uso en la asignatura “Electrónica Analógica”, impartida en la Ingeniería Superior electrónica en la Facultad de Físicas de la Universidad Complutense de Madrid
https://cv3.sim.ucm.es/access/content/group/portal-uatducma-3/webs/material_original/apuntes/PDF/09_filtros_analogicos.pdf

[13] “*AMPLIFICADORES DE INSTRUMENTACIÓN*” Departamento de Electrónica y Telecomunicaciones, Universidad del País Vasco
[ftp://ftp.ehu.es/cidira/dptos/depjt/Instrumentacion/BK-ANGEL/04_Amplificadores_Instrumentaci%F3n/Amplificadores%20de%20Instrumentaci%F3n\(doc\).PDF](ftp://ftp.ehu.es/cidira/dptos/depjt/Instrumentacion/BK-ANGEL/04_Amplificadores_Instrumentaci%F3n/Amplificadores%20de%20Instrumentaci%F3n(doc).PDF)



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº06

[14] Universidad del País Vasco, “*Convertidores Delta-Sigma*”, Traducción de parte del capítulo 3 del libro: *The Scientist and Engineer's Guide to Digital Signal Processing* by Steven W. Smith California Technical Publishing, 1997

ftp://ftp.ehu.es/cidira/dptos/depjt/Instrumentacion/BK-ANGEL/03_ConvertidoresADC_DAC/Convertidores_sigma_delta.PDF

[15] J. Fessler, “*Chapter 8, Design of Digital Filters*”, Mayo, 2004

<http://web.eecs.umich.edu/~fessler/course/451/l/pdf/c8.pdf>

[16] J.I.Huircán, “*Filtros Activos, Conceptos Básicos y Diseño*”

http://quidel.inele.ufro.cl/~jhuircan/PDF_CTOSII/ieeefact.pdf

[17] Analog Devices, “*DSP Book, Chapter 15 Moving Average Filters*”

http://www.analog.com/media/en/technical-documentation/dsp-book/dsp_book_Ch15.pdf

[18] José Cabrera Peña, “*Filtros Activo, Teoría*”, Universidad de Las Palmas de Gran Canaria.

<http://www2.ulpgc.es/hege/almacen/download/29/29861/filtros.pdf>

[19] José María Drake Moyano, “*Tema III: El amplificador de instrumentación*”, Dpto. de Electrónica y Computadores, Santander, 2005

http://www.ctr.unican.es/asignaturas/instrumentacion_5_it/iec_3.pdf

[20] Horacio Munguía Aguilar, “*TEMA 11 Reguladores de tensión*”, Universidad de Sonora

http://paginas.fisica.uson.mx/horacio.munguia/aula_virtual/Cursos/Instrumentacion%20II/Documentos/Regulacion%20voltaje.pdf

- **Referencias sobre la lectura del puerto serie con Octave GUI**

[21] Steve Hageman, “*Read serial data directly into Octave*”, EDN Network, Octubre, 2015

www.edn.com/Pdf/ViewPdf?contentItemId...

[22] John W. Eaton, David Bateman, Søren Hauberg y Rik Wehbring, “*GNU Octave Free Your Numbers*”, Julio, 2016

<https://www.gnu.org/software/octave/octave.pdf>

- **Referencias sobre célula de carga.**

[23] Jerry Hor and, Gordon Gleason Lynium, “*AN1030 Weigh Scale Applications for the MCP3551*”, Microchip, 2006

<http://ww1.microchip.com/downloads/en/AppNotes/01030a.pdf>

[24] Phidgets Support, “*Load Cell Primer*”

http://www.phidgets.com/docs/Load_Cell_Primer

[25] Kannan Sadasivam, “*WEIGHING SCALE DESIGN*” Cypress Perform, Diciembre 2011

<http://www.cypress.com/file/111801/download>

[26] Josué Lerga Olcoz, “*Control de pesaje industrial*” Escuela técnica superior de ingenieros industriales y de telecomunicación, Noviembre 2013

<http://academica-e.unavarra.es/bitstream/handle/2454/10345/629114.pdf?sequence=1>



MEMORIA

Fecha Revisión: 19/11/2016

Revisión nº06

[27] Nidia Quintero Peña, Erwing Parra Orduz, *“Prototipo de balanza electrónica con conexión al PC, aplicada a la realización de gráficos de control”* Universidad industrial de Santander, Febrero 2004

<http://repositorio.uis.edu.co/jspui/bitstream/123456789/3603/2/112479.pdf>

[28] Joanne E. DeGroat, *“Complete System Example A Weight Measurement System”* 2016

www2.ece.ohio-state.edu/~degroat/ece265_web_page.htm

- **Referencias sobre estudio comparativo.**

[29] Victor Reyes, *“Análisis de Sistemas de Medición – MSA”*, American Society for quality.

<http://www.asqnoqaes.org/Presentaciones/MSA.pdf>

[30] Universitat Oberta de Catalunya, *“II. ANÁLISIS DE SISTEMAS DE MEDICIÓN”*

http://www.uoc.edu/in3/emath/docs/SPC_2.pdf

[31] Andrés Felipe Castaño Reyes y Luis Miguel Monroy Osorio, *“Desarrollo de un entorno programado para el análisis de confiabilidad con base en distribución Weibull biparamétrica”*, 2011, Universidad tecnológica de Pereira

- **Referencias sobre Conversor Delta-Sigma**

[32] Texas Instruments Incorporated, *“How delta-sigma ADCs work, Part 1”*, 2011

<http://www.ti.com/lit/an/slyt423a/slyt423a.pdf>

[33] Texas Instruments Incorporated, *“How delta-sigma ADCs work, Part 2”*, 2011

<http://www.ti.com/lit/an/slyt438/slyt438.pdf>

[34] Bonnie Baker, *“Delta-sigma ADCs in a nutshell”*, John Wiley & Sons, 2002.

http://www.rpi.edu/dept/ecse/rta/LMS/Delta-Sigma_ADCs.pdf



7 LISTADOS

7.1 Listado de figuras

	<u>Página</u>
Ilustración 1 Amplificador propuesto en proyecto alternativo	7
Ilustración 2 Filtro analógico propuesto en proyecto alternativo	8
Ilustración 3 Arquitectura básica para adquisición señal ^º	8
Ilustración 4 Circuito propuesto en artículo de referencia	9
Ilustración 5 Conversor Delta-Sigma, CY8CKIT-059.....	13
Ilustración 6 Topología básica, conversor Delta Sigma	13
Ilustración 7 Modulador, desde un punto de vista temporal.....	14
Ilustración 8 Modulador, desde un punto de vista frecuencial	15
Ilustración 9 Efecto frecuencial de filtro digital diezmador	15
Ilustración 10 Características atenuación filtro paso bajo	20
Ilustración 11 Filtro paso bajo analógico.	21
Ilustración 12 Respuesta en frecuencia del filtro.....	22
Ilustración 13 Etapa amplificadora, buffer entrada al conversor	23
Ilustración 14 Linealidad etapas digitales.....	28
Ilustración 15 Comparativa linealidad etapas analógicas	29
Ilustración 16 Esquema alimentación de la célula	33
Ilustración 17 Circuito de aplicación cargador de batería	35
Ilustración 18 USBUART	36
Ilustración 19 Conector MicroUSB	36
Ilustración 20 Flujo de datos	37
Ilustración 21 Trama de DATOS.....	37
Ilustración 34 Diagrama flujo comunicación CY8CKIT-059.....	38
Ilustración 23 Multiplexión de señales diferenciales	40
Ilustración 24 Circuito equivalente, resistencias de conducción.....	41
Ilustración 25 Tiempo de apertura	42
Ilustración 26 Cronograma selección de señal.....	42
Ilustración 27 Selección señales	43
Ilustración 28 Esquema general, PSoC Creator	43
Ilustración 29 Configuración ADC etapa analógica	44
Ilustración 30 Operación básica	45
Ilustración 31 Diagrama flujo tomar medida.....	46
Ilustración 32 Diagrama de flujo, calcula offset.....	47
Ilustración 33 Efecto filtro media móvil	48
Ilustración 34 Diagrama de flujo, TomaMedidaCelula	49
Ilustración 35 Diagrama de flujo, CalculaOffsetCelula	50



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº06
---------	----------------------------	---------------

7.2 Listado de tablas

	<u>Página</u>
Tabla 1 Parámetros de la célula de carga	11
Tabla 2 Parámetros CY8CKIT-059	12
Tabla 3 Comparativa de amplificadores de instrumentación	19
Tabla 4 Comparativa amplificador externo vs interno	24
Tabla 5 Análisis de casuística, etapa 1.....	25
Tabla 6 Análisis de casuística, etapa 2.....	26
Tabla 7 Casos de estudio, etapa 2	27
Tabla 8 Resultados de estudio de exactitud	30
Tabla 9 Intervalos de confianza ponderados	31
Tabla 10 Resultado de estudio empírico de errores	32
Tabla 11 Errores empíricos ponderados	32

7.3 Lista de siglas y abreviaturas

V	Voltios
mV	Mili Voltios
μV	Micro Voltios
PC	Personal Computer (Ordenador personal)
Kg	Kilogramos
g	Gramos
ms	Mili segundos
s	Segundos
Hz	Hercios
LPF	Low Pass Filter (Filtro paso bajo)
IN-AMP	Input Amplifier (Amplificador de entrada)
ADC	Analog to Digital Converter (Convertor analógico digital)
DAC	Digital to Analog Converter (Convertor digital analógico)
REF	Referencia
VDC	Volts of Direct Current (Voltios de tensión continua)



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº 06
---------	-----------------------------------	-----------------------

FS	Full Scale (Fondo de escala)
Min	Minutos
°C	Grados centígrados
Ω	Ohmios
MΩ	Mega Ohmios
GΩ	Giga Ohmios
DSP	Digital Signal Processor (Procesador digital de señal)
MHz	Mega Hercios
USB	Universal Serial Bus (Bus serie universal)
A	Amperio
mA	Mili amperio
μA	Micro amperio
nA	Nano amperio
I/O	Input/Output (Entrada/Salida)
FSR	Full Scale Resolution (Resolución en fondo de escala)
ppm	Partes por millón
%	Tanto por ciento
CMR	Common Mode Rejection (Rechazo al modo común)
CMRR	Common Mode Rejection Ratio (Factor de rechazo al modo común)
dB	Decibelio
ADJ	Adjustment (Ajuste)
ΔX	Variación de X
V_o	Output Voltage (Tensión de salida)
V_i	Input Voltage (Tensión de entrada)
mAh	mili Amperios hora
UART	Universal asynchronous receiver/transmitter

7.4 Lista Software utilizado



MEMORIA	Fecha Revisión: 19/11/2016	Revisión nº 06
---------	-----------------------------------	-----------------------

- **PSoC Creator 3.3, Cypress Semiconductor:** Entorno de desarrollo utilizado para diseño del Firmware dl CY8CKIT-059, pruebas y toma de datos.
- **Octave 4.0, GNU:** Creación de “*Scripts*” para el manejo del puerto serie y cálculos estadísticos.
- **R 3.3.1, R Foundation:** Cálculos estadísticos.
- **Minitab 4.0, Minitab Inc.:** Cálculos estadísticos.
- **Filter Wizard, Analog Devices:** Realización del filtro analógico.
- **Microsoft Word 2010, Microsoft:** Realización de documentos.
- **Microsoft Excel 2010, Microsoft:** Realización de documentos, y cálculos varios.
- **Circuit Maker 1.3.0, Altium:** Realización de diseño de esquemáticos y placa de circuito impreso.
- **Netbeans 8.2, Sun Microsystems/Oracle Corporation:** Edición de software y realización de documentos.
- **Gimp 2.0, Gimp:** Edición de imágenes.



MEMORIA

Fecha Revisión: **19/11/2016**

Revisión nº**06**

SEGUNDA PARTE

ANEXOS



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

A Datasheet

A.a Batería

18650CA-2S-3J

Specification of Li-ion Rechargeable Battery

Model No.: 18650CA-2S-3J

Reported by: 陈声宇 Date: Oct,17,2013
Checked by: _____ Date : _____
Approved by: _____ Date: _____

1. Scope

This specification describes the definition, technical requirement, testing method, warning

and caution of the Lithium ion rechargeable battery.

2. Product Model

2.1 Battery type: Lithium ion rechargeable battery pack

2.2 Model No.: 18650CA-2S-3J

3. Basic Specification

3.1	Nominal voltage	7.4V
3.2	Nominal capacity	2250mAh (0.2C discharged from 4.2V to 2.75V each cell)
	Minimum capacity	2150mAh (0.2C discharged from 4.2V to 2.75V each cell)
3.3	Charge voltage	4.20±0.05V<each cell>
3.4	Standard charge current	0.5C(1100mA)
	Max charge current	1C (2200mAh, 10°C≥T≥0°C)
3.5	Charge conditions	CC / CV
3.6	Max continuous discharge current	1C (2200mA)
3.7	Max peak discharge current	1C (2200mA)
3.8	Discharge cut-off voltage	3.0V±0.075V<each cell>
3.9	Thermister	10K NTC((±5%)
3.10	Internal Impedance	≤200mohm (after charged)
3.11	Working temperature	Charge: 0 ~ +45°C
3.12		Discharge: -20 ~ +60°C
3.13	Storage temperature	-20 ~ +45°C<recommend -0~35°C>
3.14	Relative humidity	65±20%
3.15	Weight	Approx 100g <for battery pack>
3.16	Battery pack dimension	Thickness: 18.6mm<±0.3mm>
		Width : 37.3mm<±0.5mm >
		Length : 70.0mm<±0.5mm >

4. Visual Inspection

There shall be no such defects as remarkable scratches, cracks, bolts, cup cancers, deformations, swelling, leakage.

5. Detailed Specification

5.1 Electrical specification<for each cell>

Items	Test conditions	Results
5.1.1 Full charge <standard charge>	Under $20\pm 5^{\circ}\text{C}$, $65\pm 5\%\text{RH}$, it can be charged to 4.2V with constant current of $0.2C_5\text{mA}$, And then, charged continuously with constant voltage of 4.2V until the charged current is less than $0.02 C_5\text{mA}$.	Remark: it is standard charge method
5.1.2 Rated capacity	Under $20\pm 5^{\circ}\text{C}$, charge the cell according to above charging method, then, keep it for 0.5-1hrs. Discharge the cell with constant current $0.2C_5\text{mA}$ to 2.75V, the discharging time is not less then 5 hours.	$\geq 2250\text{mAh}$
5.1.3 Cycle life	Discharge the cell with constant current $0.2C_5\text{mA}$ to 2.75V firstly, then, charged it for 2.5hrs by quick charging, keep it for 30mins. Discharge it with current $1C_5\text{mA}$ to 2.75V, this is one cycle. To do the cycle test for 300 ^t times.	Capacity \geq at least 80% of the rated capacity
5.1.4 Internal impedance	At 1kHz AC with fully charge state	Initial battery pack $\leq 200\text{m}\Omega$
5.1.5 Temperature performance	Hi-temperature: At $20\pm 5^{\circ}\text{C}$, charge the cell according to standard charge, then, keep it in the oven of $55\pm 2^{\circ}\text{C}$ for 2hrs. Discharge the cell with constant current of $0.5 C_5\text{mA}$ to 2.75V, the discharging time should be not less than 51 minutes.	
	Low temperature: At $20\pm 5^{\circ}\text{C}$, charge the cell according to standard charge, then, keep it in the oven of $-20\pm 2^{\circ}\text{C}$ for 16 ~ 24 hrs. Discharge the cell with constant current $0.2 C_5\text{mA}$, the discharge time should be not less than 3hrs.	
	Constant temperature & humidity: At $20\pm 5^{\circ}\text{C}$, charge the cell according to standard charge, then, keep it in $40\pm 2^{\circ}\text{C}$ & $90\sim 95\%\text{RH}$ for 48hrs, after this, keep the cell in $20\pm 5^{\circ}\text{C}$ for 2hrs. Discharge the cell with constant current of $0.5 C_5\text{mA}$ to 2.75V, the discharge time should be not less than 36mins.	
5.1.6 Storage	Storage for 28 days at 25°C .	Capacity $\geq 80\%$
	Storage for 7 days at 60°C .	Capacity $\geq 85\%$
5.1.7 Open circuit voltage	As of shipment<battery pack>	7.6 – 8.1V

6.1 Mechanical specification<for each cell>

Items	Test conditions
6.2.1 Vibration test	At 20±5°C & normal atmospheric pressure, charge the cell according to standard charge. Then, vibrated it 10 times in each direction of X, Y, Z with changing frequency of 10~55HZ and amplitude of 0.35mm, the rate of scan frequency is from 10~55HZ per min. After above test, to keep the battery at 20±5°C for 30mins, the battery cannot be break, scratch, distortion, contamination and leakage, and the Voltage is not less than 3.6V.
6.2.2 Free fall testing	At 20±5°C, charge the cell by standard charging, then drop it freely for six times in each direction of X, Y, Z from the height of 1000mm onto the hard board with the thickness of 20mm. After above testing, to keep the cell at (20±5)°C for 1-2hrs, the cell cannot be break, scratch, distortion, contamination and leakage. Discharge the cell to 2.75V with constant current 0.2 C ₅ mA, it should be discharged and the discharge time should be not less than 51 minutes.

6.3Secure Specification<for each cell>

Items	Test conditions
6.3.1 Impact Testing	At 20±5°C, full charge the cell by standard charge, then, place the cell on the impact flat, a 10kgs weight dropped from 1m height onto cell, distortion is allowed. After above testing, to keep the battery at 20±5°C for 1-2hrs, the cell should be not exploded or catch fire.
6.3.2 Heat impact testing	Put the cell into a air oven, the temperature in the oven should rise at the rate of speed of (5±2°C)/min to be 130°C±2°C, keeping the temperature for 30 min, the cell should be not explosion, fire or fume.
6.3.3 Short-circuit test	At 20±5°C, full charged the cell by standard charge firstly, short-circuited it by max resistance of 50mΩ by connecting the positive and negative terminals of cell with copper wire, Monitor its temperature while testing, finish the test when the cell case temperature was 10°C lower than the peak temperature. The cell should be not explosion, fire.
6.3.4 Over-charged test	Connect the cell with a CC/CV power, then, charge the cell to 4.6V with constant 3A current, and last for 2hrs. The cell shall be not explode and fire.
6.3.5 Over-discharged test	At 20±5°C, charged the cell by standard charge firstly, then, discharge it with constant current 0.2 C ₅ mA to 2.75V. Connected with external load of 30Ω for 24hrs. The cell shall be not explode or fire.

7. Test Conditions

Temperature : 25±2°C

Relative humidity : 65±20%

8. Warranty

The period of validity of the cell is 12 months.

9. Warnings

9.1 Warning:

To prevent the possibility of the battery from leaking, heating and explosion. Please observe the following precautions:

- Don't immerse the battery in water and seawater. Please put it in cool and dry environment if no using.
- Do not use and leave the battery near a heat source as fire or heater.
- Being charged, using the battery charger specifically for that purpose.
- Don't reverse the positive and negative terminals.
- Don't connect the battery to an electrical outlet directly.
- Don't discard the battery in fire or heater.
- Don't connect the positive and negative terminal directly with metal objects such as wire.
- Do not transport and store the battery together with metal objects such as necklaces, hairpins.
- Do not strike, throw or trample the battery.
- Do not directly solder the battery and pierce the battery with a nail or other sharp object.

9.2 Caution:

- Do not use or leave the battery at very high temperature conditions (for example, strong direct sunlight or a vehicle in extremely hot conditions). Otherwise, it can overheat or fire or its performance will be degenerate and its service life will be decreased.
- Do not use it in a location where is electrostatic and magnetic greatly, otherwise, the safety devices may be damaged, causing hidden trouble of safety
- If the battery leaks, and the electrolyte get into the eyes. Do not wipe eyes, instead, rinse the eyes with clean running water, and immediately seek medical attention. Otherwise, eyes injury can result.
- If the battery gives off an odor, generates heat, becomes discolored or deformed, or in any way appear abnormal during use, recharging or storage, immediately remove it from the device or battery charge and stop using it.
- In case the battery terminals are dirt, clean the terminals with a dry cloth before use. Otherwise power failure or charge failure may occur due to the poor connection with the instrument.
- Be aware discharged batteries may cause fire; tape the terminals to insulate them.

10. Data sheet for PCM

10.1) Performance test Parameter

Main parameter $T_{opt}=25^{\circ}\text{C}$
--

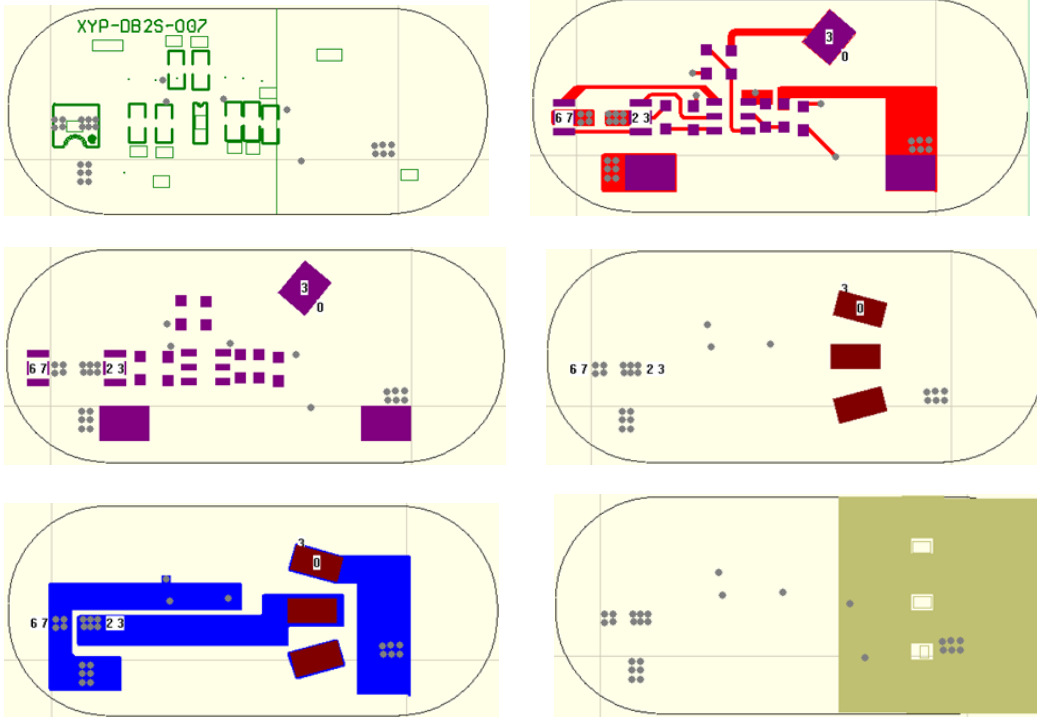
Item	Symbol	Description	Min	Standard	Max	Unit
Over-charge protection	V _{CU}	Over-charge test Vol	4.265	4.29	4.315	V
		Over-charge renew vol	4.0	4.05	4.1	V
	t _{CU}	Delay time of over-charge protection	0.7	1	1.3	S
Over-discharge protection	V _{DL}	Over-discharge test vol	2.925	3.0	3.075	V
		Over-discharge renew vol	3.12	3.2	3.28	V
	t _{DL}	Delay time of over-discharge protection	89	128	167	MS
Over-current	V _{IOV1}	Over-current protect test vol	0.185	0.20	0.215	V
	t _{IOV1}	Delay time of over-current protection	8	12	16	MS
		Max discharge current	5	-	8	A
		Renew condition from protection	Disconnect the load			
Short-circuit protect	V _{SHORT}	Short-circuit protect test vol	0.7	1.1	1.5	V
	t _{SHORT}	Delay time of short-circuit protection	150	300	500	μS
Self-discharge	I _{PDN}	Static self-discharge	-	-	0.1	μA
	I _{OPe}	Internal self-discharge during working condition	-	4.0	8.0	μA

10.2 PCM BOM list:

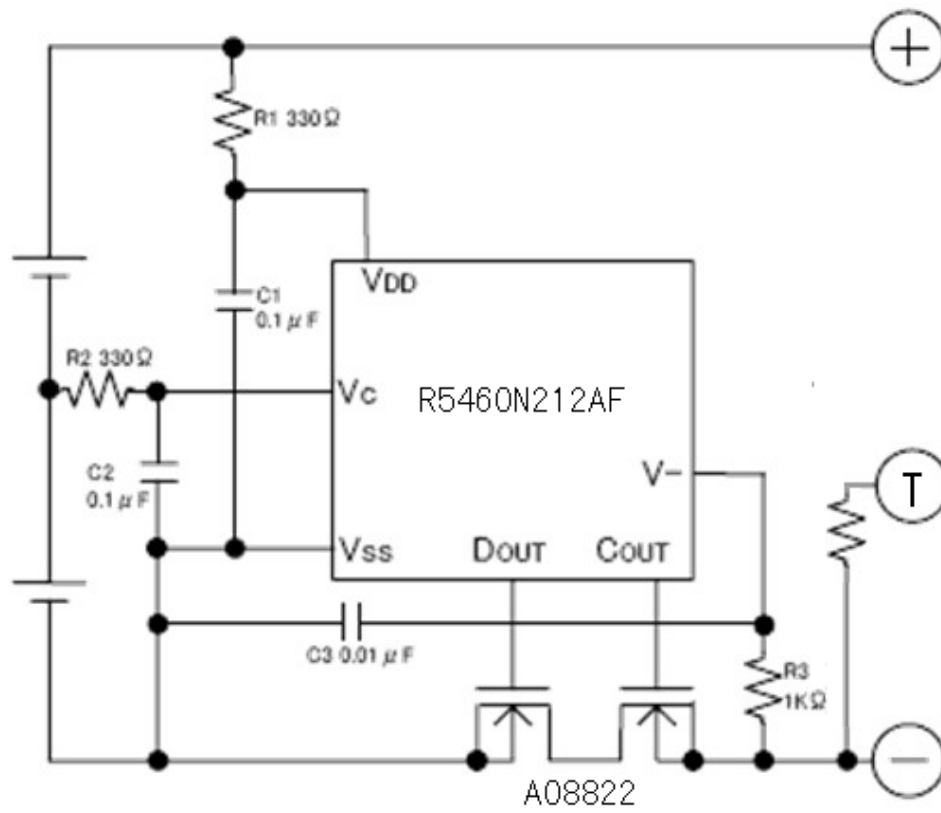
No.	Code	Name	SPEC	Assembling method	QTY	Unit
1	U1	Control IC	R5460N212AF	SOT-23-6	1	PC
2	U2	MOSFET	AO8822	TSS0P-8B	1	PC
3	R1	SMD Resistor	330Ω ±5% SMD	0603	1	PC

4	R2	SMD Resistor	330Ω ±5% SMD	0603	1	PC
5	R3	SMD Resistor	1KΩ ±5% SMD	0603	1	PC
6	C1	SMD Capacitor	0.1μF -20/+80% 25V SMD	0603	1	PC
7	C2	SMD Capacitor	0.1μF -20/+80% 25V SMD	0603	1	PC
8	C3	SMD Capacitor	0.01μF -20/+80% 25V SMD	0603	1	PC
9	PCB	board	35±0.2*15±0.2*1.0±0.1mm	XYP-DUB2S-028	1	PC

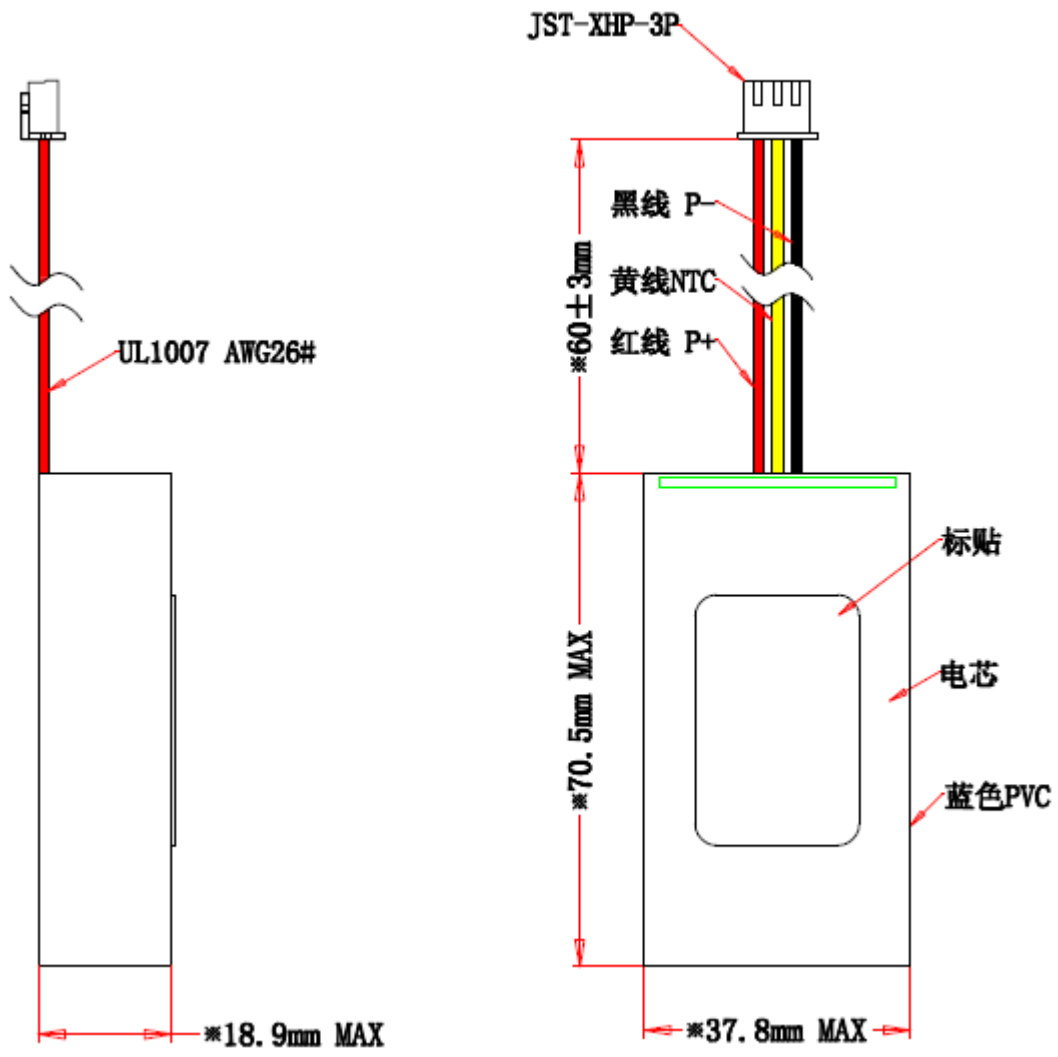
10.3 PCM layout



10.4 PCM diagram

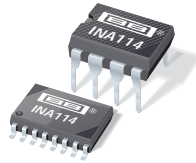


11. Drawing of battery pack:





A.b Amplificador de instrumentación INA114



INA114

Precision INSTRUMENTATION AMPLIFIER

FEATURES

- **LOW OFFSET VOLTAGE:** 50 μ V max
- **LOW DRIFT:** 0.25 μ V/ $^{\circ}$ C max
- **LOW INPUT BIAS CURRENT:** 2nA max
- **HIGH COMMON-MODE REJECTION:** 115dB min
- **INPUT OVER-VOLTAGE PROTECTION:** \pm 40V
- **WIDE SUPPLY RANGE:** \pm 2.25 to \pm 18V
- **LOW QUIESCENT CURRENT:** 3mA max
- **8-PIN PLASTIC AND SOL-16**

APPLICATIONS

- BRIDGE AMPLIFIER
- THERMOCOUPLE AMPLIFIER
- RTD SENSOR AMPLIFIER
- MEDICAL INSTRUMENTATION
- DATA ACQUISITION

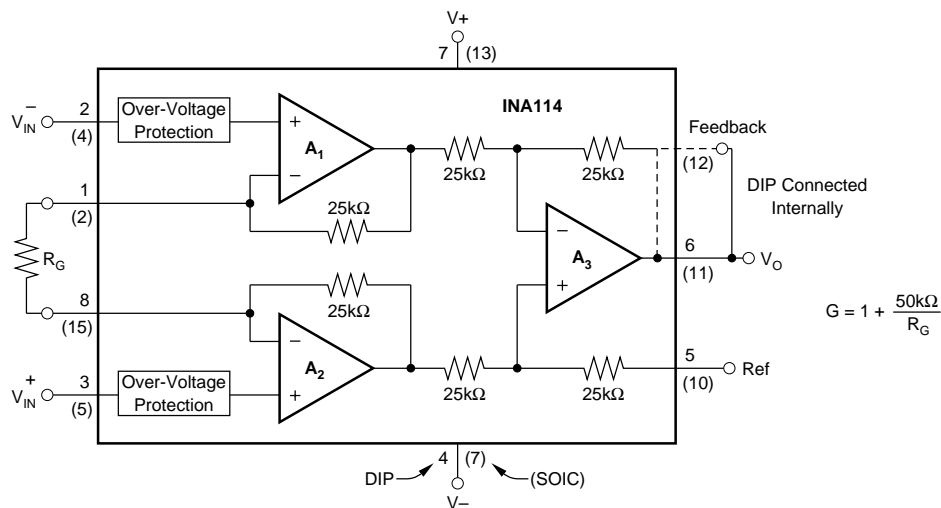
DESCRIPTION

The INA114 is a low cost, general purpose instrumentation amplifier offering excellent accuracy. Its versatile 3-op amp design and small size make it ideal for a wide range of applications.

A single external resistor sets any gain from 1 to 10,000. Internal input protection can withstand up to \pm 40V without damage.

The INA114 is laser trimmed for very low offset voltage (50 μ V), drift (0.25 μ V/ $^{\circ}$ C) and high common-mode rejection (115dB at G = 1000). It operates with power supplies as low as \pm 2.25V, allowing use in battery operated and single 5V supply systems. Quiescent current is 3mA maximum.

The INA114 is available in 8-pin plastic and SOL-16 surface-mount packages. Both are specified for the -40° C to $+85^{\circ}$ C temperature range.



SPECIFICATIONS

ELECTRICAL

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $R_L = 2\text{k}\Omega$, unless otherwise noted.

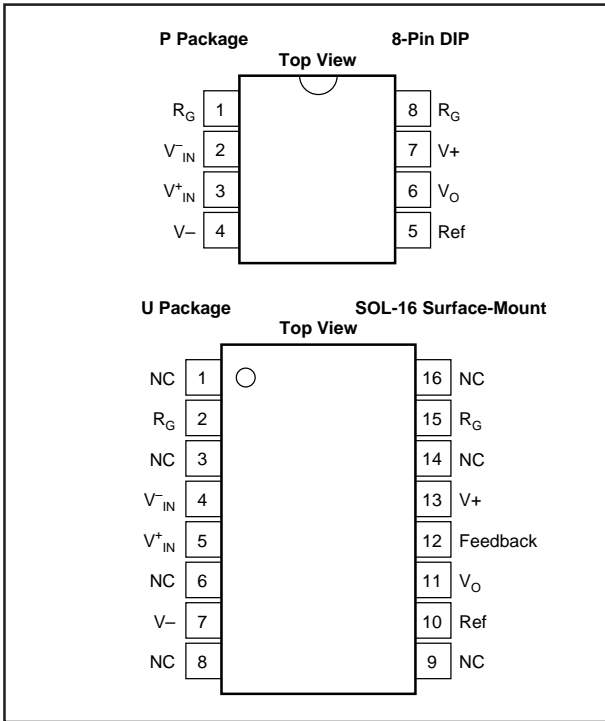
PARAMETER	CONDITIONS	INA114BP, BU			INA114AP, AU			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
INPUT Offset Voltage, RTI Initial vs Temperature vs Power Supply Long-Term Stability Impedance, Differential Common-Mode Input Common-Mode Range Safe Input Voltage Common-Mode Rejection	$T_A = +25^\circ\text{C}$ $T_A = T_{\text{MIN}}$ to T_{MAX} $V_S = \pm 2.25\text{V}$ to $\pm 18\text{V}$ $V_{\text{CM}} = \pm 10\text{V}$, $\Delta R_S = 1\text{k}\Omega$ $G = 1$ $G = 10$ $G = 100$ $G = 1000$		$\pm 10 + 20/G$ $\pm 0.1 + 0.5/G$ $0.5 + 2/G$ $\pm 0.2 + 0.5/G$ $10^{10} \parallel 6$ $10^{10} \parallel 6$ ± 13.5	$\pm 50 + 100/G$ $\pm 0.25 + 5/G$ $3 + 10/G$		$\pm 25 + 30/G$ $\pm 0.25 + 5/G$ * * * * *	$\pm 125 + 500/G$ $\pm 1 + 10/G$ * * * * *	μV $\mu\text{V}/^\circ\text{C}$ $\mu\text{V}/\text{V}$ $\mu\text{V}/\text{mo}$ $\Omega \parallel \text{pF}$ $\Omega \parallel \text{pF}$ V V
BIAS CURRENT vs Temperature			± 0.5 ± 8	± 2		* *	± 5	nA $\text{pA}/^\circ\text{C}$
OFFSET CURRENT vs Temperature			± 0.5 ± 8	± 2		* *	± 5	nA $\text{pA}/^\circ\text{C}$
NOISE VOLTAGE, RTI $f = 10\text{Hz}$ $f = 100\text{Hz}$ $f = 1\text{kHz}$ $f_B = 0.1\text{Hz}$ to 10Hz Noise Current $f = 10\text{Hz}$ $f = 1\text{kHz}$ $f_B = 0.1\text{Hz}$ to 10Hz	$G = 1000$, $R_S = 0\Omega$		15 11 11 0.4			* * * *		$\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$ $\text{nV}/\sqrt{\text{Hz}}$ $\mu\text{Vp-p}$
GAIN Gain Equation Range of Gain Gain Error Gain vs Temperature 50k Ω Resistance ⁽¹⁾ Nonlinearity	$G = 1$ $G = 10$ $G = 100$ $G = 1000$ $G = 1$ $G = 1$ $G = 10$ $G = 100$ $G = 1000$	1	$1 + (50\text{k}\Omega/R_G)$ ± 0.01 ± 0.02 ± 0.05 ± 0.5 ± 2 ± 25 ± 0.0001 ± 0.0005 ± 0.0005 ± 0.002	10000 ± 0.05 ± 0.4 ± 0.5 ± 1 ± 10 ± 100 ± 0.001 ± 0.002 ± 0.002 ± 0.01	*	* * * * * * * * * * * *	* * ± 0.5 ± 0.7 ± 2 ± 10 * ± 0.002 ± 0.004 ± 0.004 ± 0.02	V/V V/V % % % % ppm/ $^\circ\text{C}$ ppm/ $^\circ\text{C}$ % of FSR % of FSR % of FSR % of FSR
OUTPUT Voltage Load Capacitance Stability Short Circuit Current	$I_O = 5\text{mA}$, T_{MIN} to T_{MAX} $V_S = \pm 11.4\text{V}$, $R_L = 2\text{k}\Omega$ $V_S = \pm 2.25\text{V}$, $R_L = 2\text{k}\Omega$	± 13.5 ± 10 ± 1	± 13.7 ± 10.5 ± 1.5 1000 $+20/-15$		* * *	* * *		V V V pF mA
FREQUENCY RESPONSE Bandwidth, -3dB Slew Rate Settling Time, 0.01% Overload Recovery	$G = 1$ $G = 10$ $G = 100$ $G = 1000$ $V_O = \pm 10\text{V}$, $G = 10$ $G = 1$ $G = 10$ $G = 100$ $G = 1000$ 50% Overdrive		1 100 10 1 0.6 18 20 120 1100 20			* * * * * * * * * *		MHz kHz kHz kHz V/ μs μs μs μs μs μs
POWER SUPPLY Voltage Range Current	$V_{\text{IN}} = 0\text{V}$	± 2.25	± 15 ± 2.2	± 18 ± 3	* *	* *	* *	V mA
TEMPERATURE RANGE Specification Operating θ_{JA}		-40 -40	80 80	85 125	* *		* *	$^\circ\text{C}$ $^\circ\text{C}$ $^\circ\text{C}/\text{W}$

* Specification same as INA114BP/BU.

NOTE: (1) Temperature coefficient of the "50k Ω " term in the gain equation.

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.

PIN CONFIGURATIONS



ELECTROSTATIC DISCHARGE SENSITIVITY

This integrated circuit can be damaged by ESD. Burr-Brown recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

PACKAGE/ORDERING INFORMATION

PRODUCT	PACKAGE	PACKAGE DRAWING NUMBER ⁽¹⁾	TEMPERATURE RANGE
INA114AP	8-Pin Plastic DIP	006	-40°C to +85°C
INA114BP	8-Pin Plastic DIP	006	-40°C to +85°C
INA114AU	SOL-16 Surface-Mount	211	-40°C to +85°C
INA114BU	SOL-16 Surface-Mount	211	-40°C to +85°C

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix C of Burr-Brown IC Data Book.

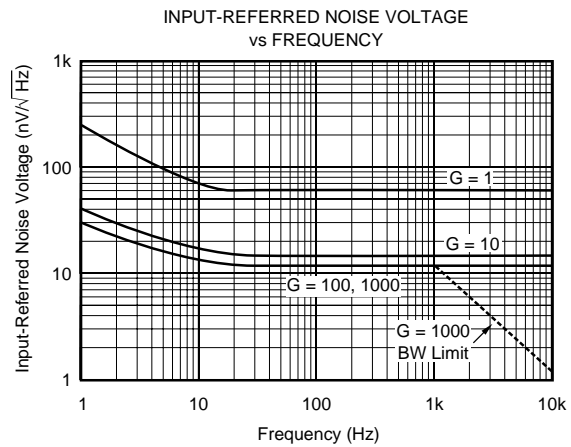
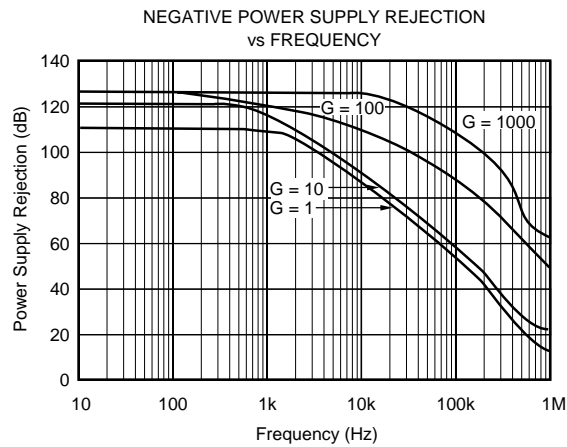
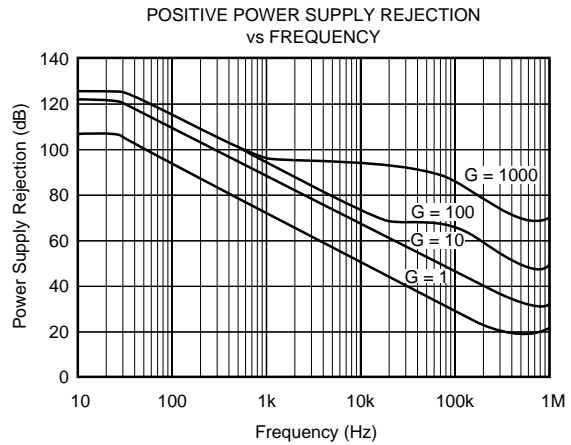
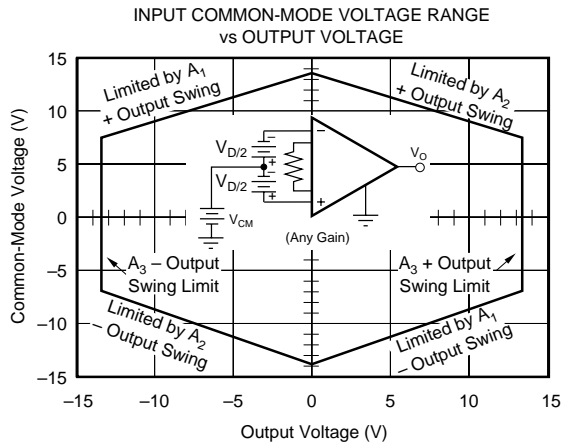
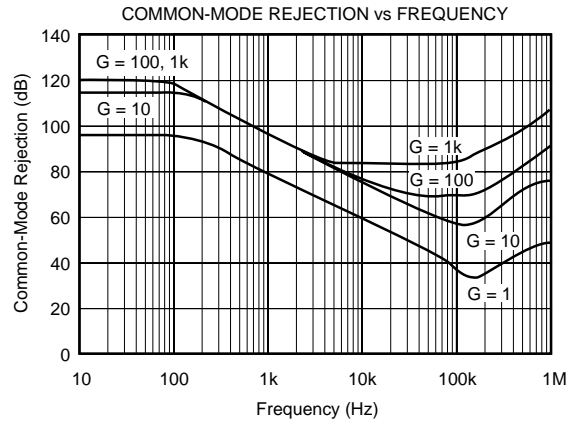
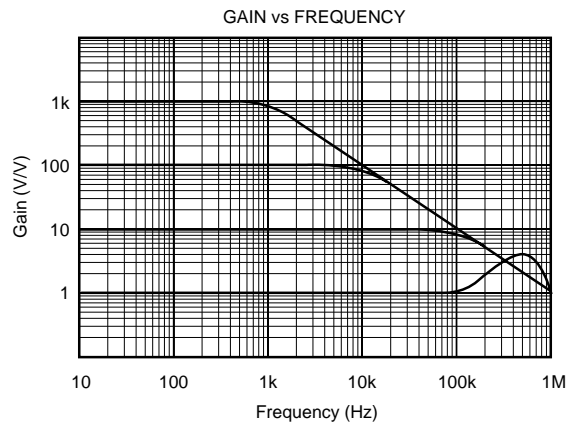
ABSOLUTE MAXIMUM RATINGS⁽¹⁾

Supply Voltage	±18V
Input Voltage Range	±40V
Output Short-Circuit (to ground)	Continuous
Operating Temperature	-40°C to +125°C
Storage Temperature	-40°C to +125°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C

NOTE: (1) Stresses above these ratings may cause permanent damage.

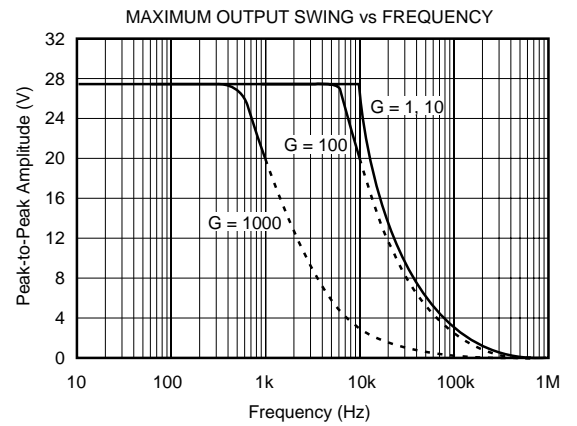
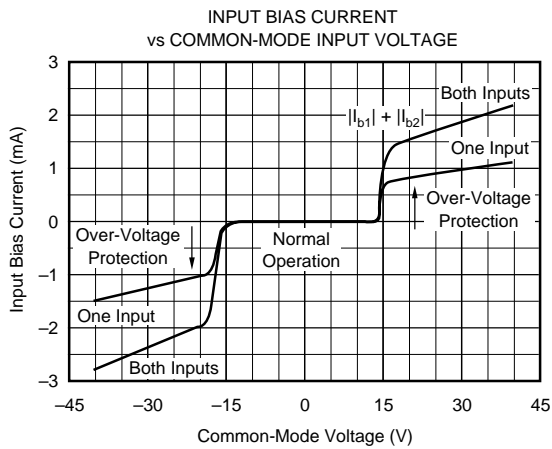
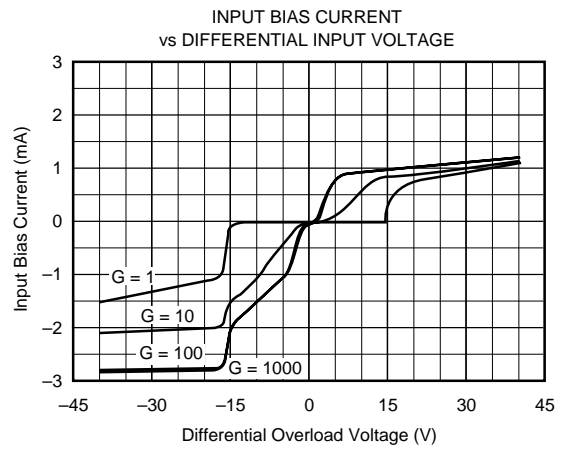
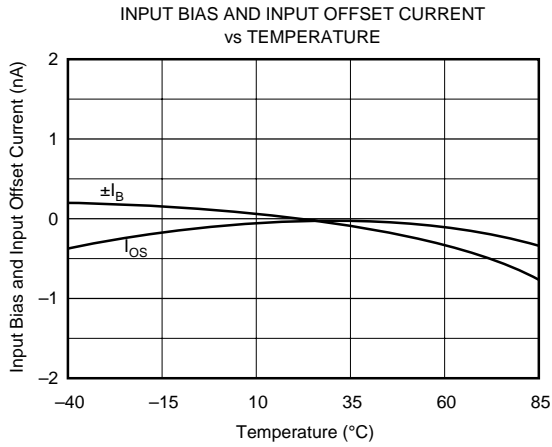
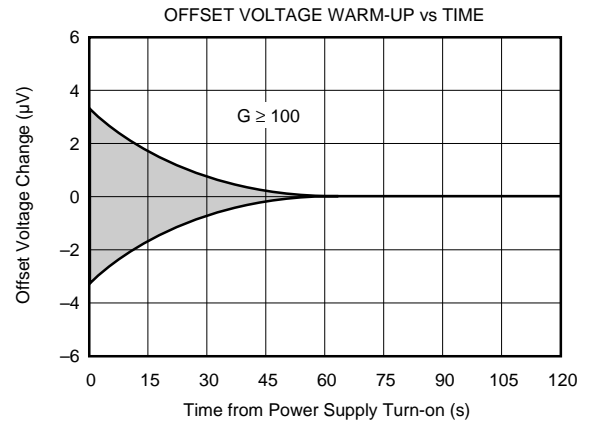
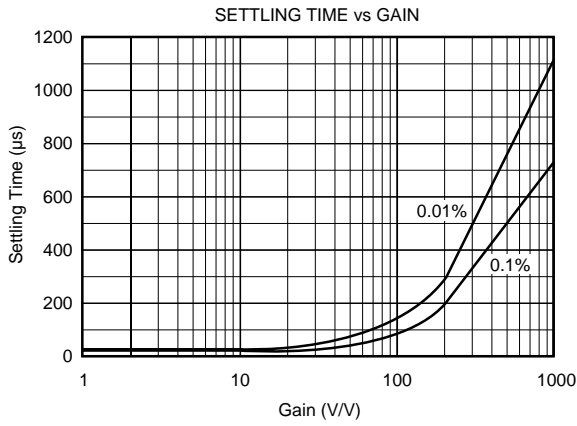
TYPICAL PERFORMANCE CURVES

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted.



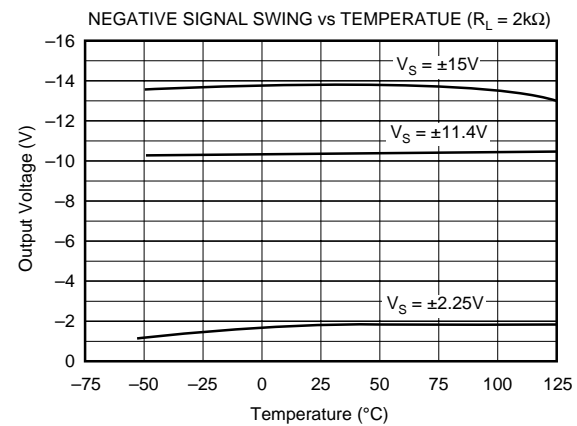
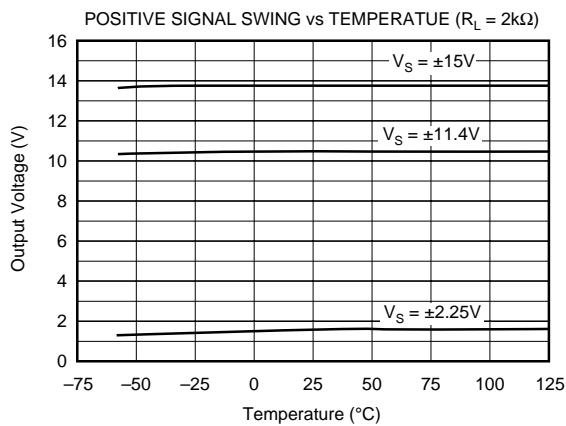
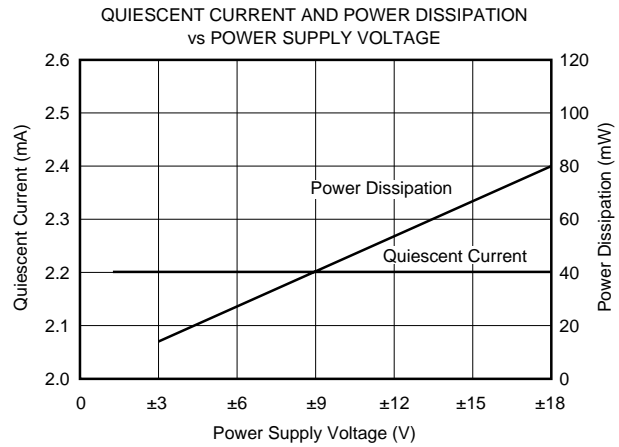
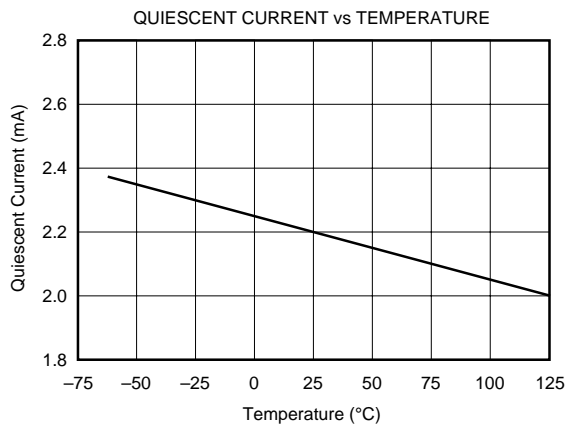
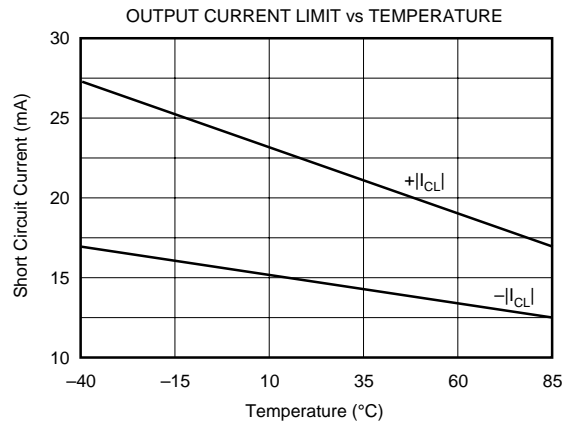
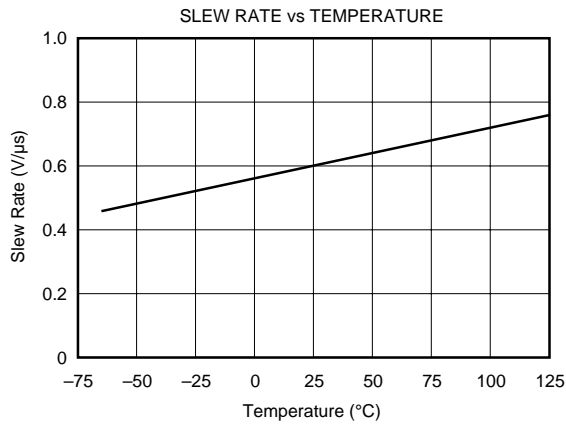
TYPICAL PERFORMANCE CURVES (CONT)

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted.



TYPICAL PERFORMANCE CURVES (CONT)

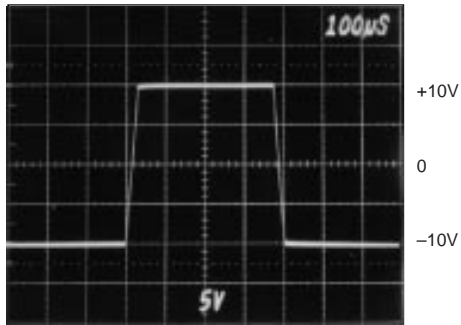
At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted.



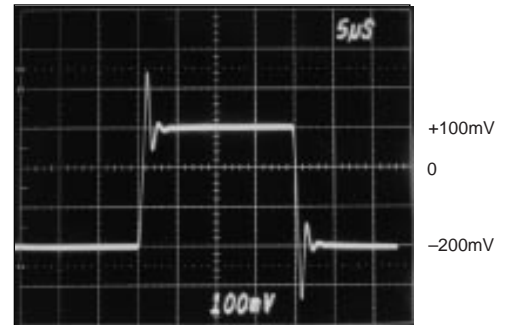
TYPICAL PERFORMANCE CURVES (CONT)

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted.

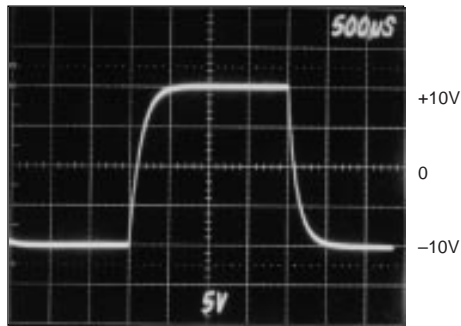
LARGE SIGNAL RESPONSE, $G = 1$



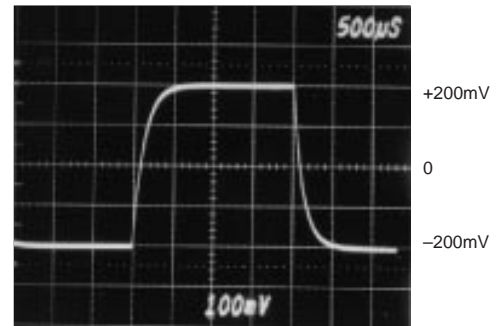
SMALL SIGNAL RESPONSE, $G = 1$



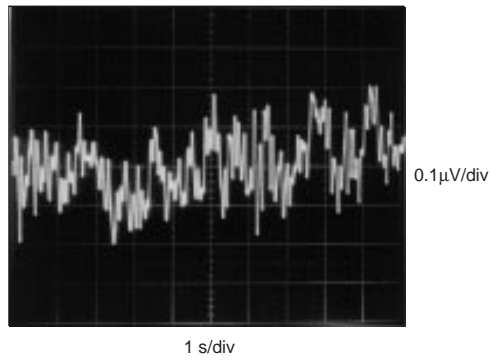
LARGE SIGNAL RESPONSE, $G = 1000$



SMALL SIGNAL RESPONSE, $G = 1000$



INPUT-REFERRED NOISE, 0.1 to 10Hz



APPLICATION INFORMATION

Figure 1 shows the basic connections required for operation of the INA114. Applications with noisy or high impedance power supplies may require decoupling capacitors close to the device pins as shown.

The output is referred to the output reference (Ref) terminal which is normally grounded. This must be a low-impedance connection to assure good common-mode rejection. A resistance of 5Ω in series with the Ref pin will cause a typical device to degrade to approximately 80dB CMR ($G = 1$).

SETTING THE GAIN

Gain of the INA114 is set by connecting a single external resistor, R_G :

$$G = 1 + \frac{50 \text{ k}\Omega}{R_G} \quad (1)$$

Commonly used gains and resistor values are shown in Figure 1.

The 50kΩ term in equation (1) comes from the sum of the two internal feedback resistors. These are on-chip metal film resistors which are laser trimmed to accurate absolute val-

ues. The accuracy and temperature coefficient of these resistors are included in the gain accuracy and drift specifications of the INA114.

The stability and temperature drift of the external gain setting resistor, R_G , also affects gain. R_G 's contribution to gain accuracy and drift can be directly inferred from the gain equation (1). Low resistor values required for high gain can make wiring resistance important. Sockets add to the wiring resistance which will contribute additional gain error (possibly an unstable gain error) in gains of approximately 100 or greater.

NOISE PERFORMANCE

The INA114 provides very low noise in most applications. For differential source impedances less than 1kΩ, the INA114 may provide lower noise. For source impedances greater than 50kΩ, the INA111 FET-input instrumentation amplifier may provide lower noise.

Low frequency noise of the INA114 is approximately 0.4μVp-p measured from 0.1 to 10Hz. This is approximately one-tenth the noise of "low noise" chopper-stabilized amplifiers.

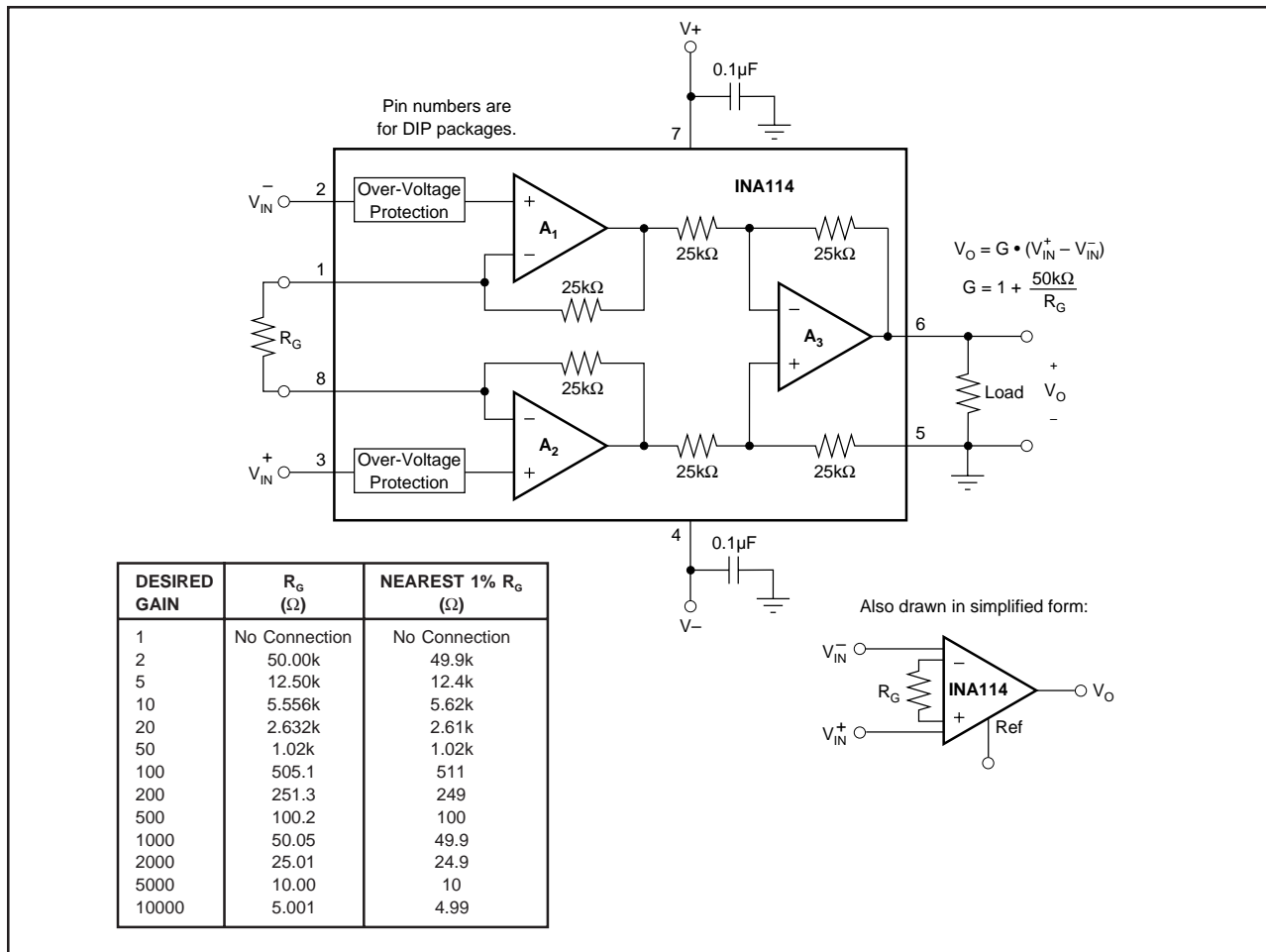


FIGURE 1. Basic Connections.

OFFSET TRIMMING

The INA114 is laser trimmed for very low offset voltage and drift. Most applications require no external offset adjustment. Figure 2 shows an optional circuit for trimming the output offset voltage. The voltage applied to Ref terminal is summed at the output. Low impedance must be maintained at this node to assure good common-mode rejection. This is achieved by buffering trim voltage with an op amp as shown.

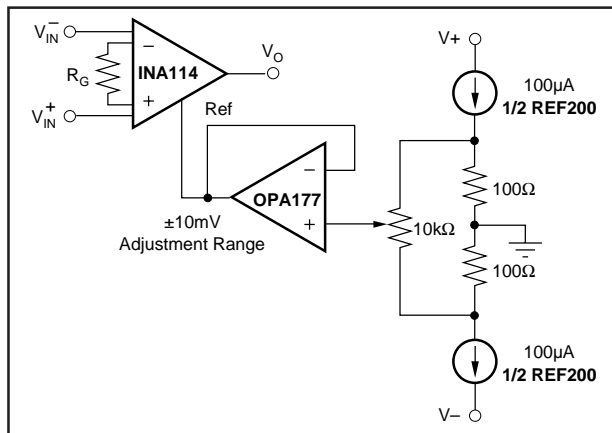


FIGURE 2. Optional Trimming of Output Offset Voltage.

INPUT BIAS CURRENT RETURN PATH

The input impedance of the INA114 is extremely high—approximately $10^{10}\Omega$. However, a path must be provided for the input bias current of both inputs. This input bias current is typically less than $\pm 1\text{nA}$ (it can be either polarity due to cancellation circuitry). High input impedance means that this input bias current changes very little with varying input voltage.

Input circuitry must provide a path for this input bias current if the INA114 is to operate properly. Figure 3 shows various provisions for an input bias current path. Without a bias current return path, the inputs will float to a potential which exceeds the common-mode range of the INA114 and the input amplifiers will saturate. If the differential source resistance is low, bias current return path can be connected to one input (see thermocouple example in Figure 3). With higher source impedance, using two resistors provides a balanced input with possible advantages of lower input offset voltage due to bias current and better common-mode rejection.

INPUT COMMON-MODE RANGE

The linear common-mode range of the input op amps of the INA114 is approximately $\pm 13.75\text{V}$ (or 1.25V from the power supplies). As the output voltage increases, however, the linear input range will be limited by the output voltage swing of the input amplifiers, A_1 and A_2 . The common-mode range is related to the output voltage of the complete amplifier—see performance curve “Input Common-Mode Range vs Output Voltage.”

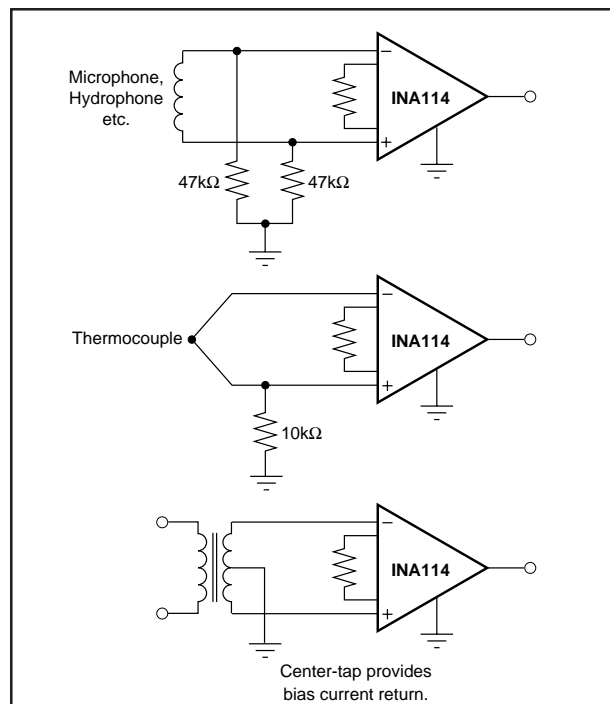


FIGURE 3. Providing an Input Common-Mode Current Path.

A combination of common-mode and differential input signals can cause the output of A_1 or A_2 to saturate. Figure 4 shows the output voltage swing of A_1 and A_2 expressed in terms of a common-mode and differential input voltages. Output swing capability of these internal amplifiers is the same as the output amplifier, A_3 . For applications where input common-mode range must be maximized, limit the output voltage swing by connecting the INA114 in a lower gain (see performance curve “Input Common-Mode Voltage Range vs Output Voltage”). If necessary, add gain after the INA114 to increase the voltage swing.

Input-overload often produces an output voltage that appears normal. For example, an input voltage of $+20\text{V}$ on one input and $+40\text{V}$ on the other input will obviously exceed the linear common-mode range of both input amplifiers. Since both input amplifiers are saturated to nearly the same output voltage limit, the difference voltage measured by the output amplifier will be near zero. The output of the INA114 will be near 0V even though both inputs are overloaded.

INPUT PROTECTION

The inputs of the INA114 are individually protected for voltages up to $\pm 40\text{V}$. For example, a condition of -40V on one input and $+40\text{V}$ on the other input will not cause damage. Internal circuitry on each input provides low series impedance under normal signal conditions. To provide equivalent protection, series input resistors would contribute excessive noise. If the input is overloaded, the protection circuitry limits the input current to a safe value (approximately 1.5mA). The typical performance curve “Input Bias Current vs Common-Mode Input Voltage” shows this input

current limit behavior. The inputs are protected even if no power supply voltage is present.

OUTPUT VOLTAGE SENSE (SOL-16 package only)

The surface-mount version of the INA114 has a separate output sense feedback connection (pin 12). Pin 12 must be connected to the output terminal (pin 11) for proper operation. (This connection is made internally on the DIP version of the INA114.)

The output sense connection can be used to sense the output voltage directly at the load for best accuracy. Figure 5 shows how to drive a load through series interconnection resistance. Remotely located feedback paths may cause instability. This can be generally be eliminated with a high frequency feedback path through C_1 . Heavy loads or long lines can be driven by connecting a buffer inside the feedback path (Figure 6).

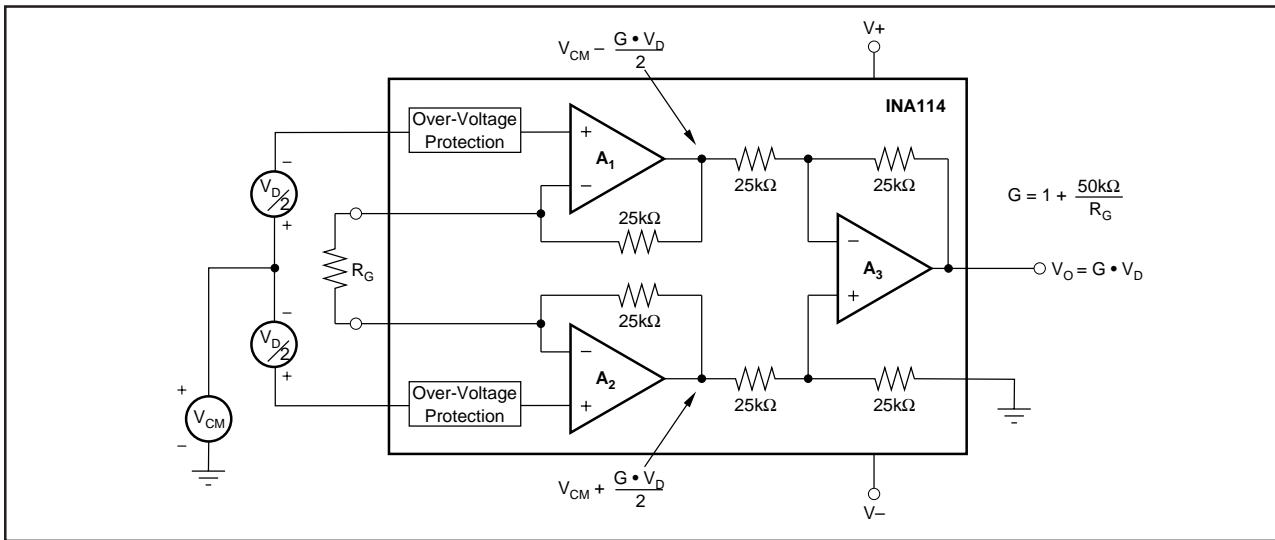


FIGURE 4. Voltage Swing of A_1 and A_2 .

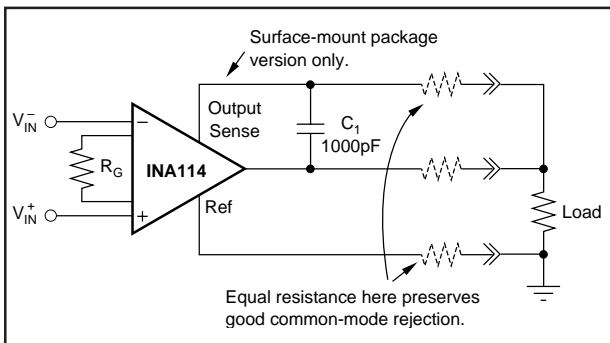


FIGURE 5. Remote Load and Ground Sensing.

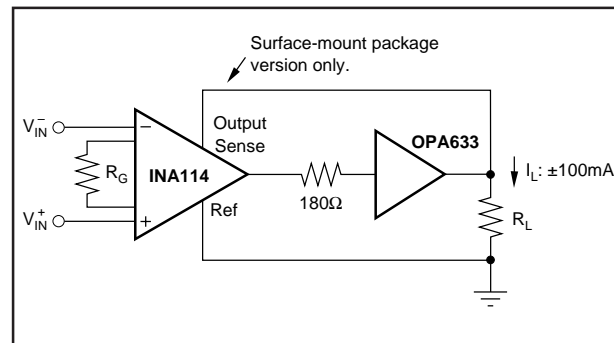


FIGURE 6. Buffered Output for Heavy Loads.

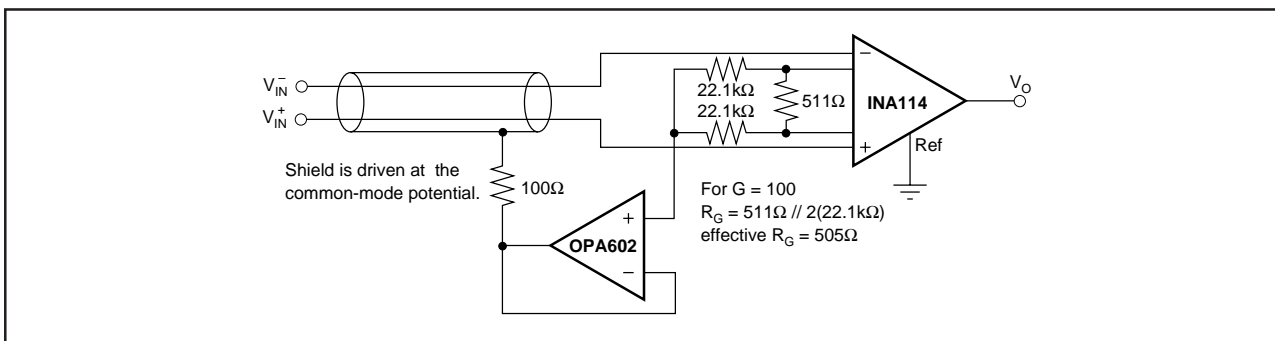


FIGURE 7. Shield Driver Circuit.

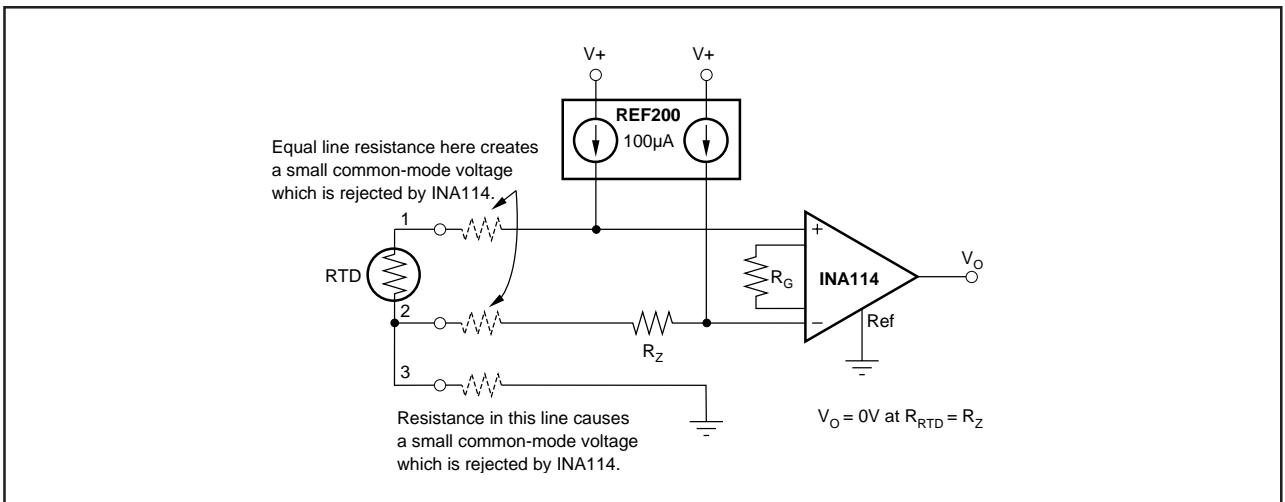


FIGURE 8. RTD Temperature Measurement Circuit.

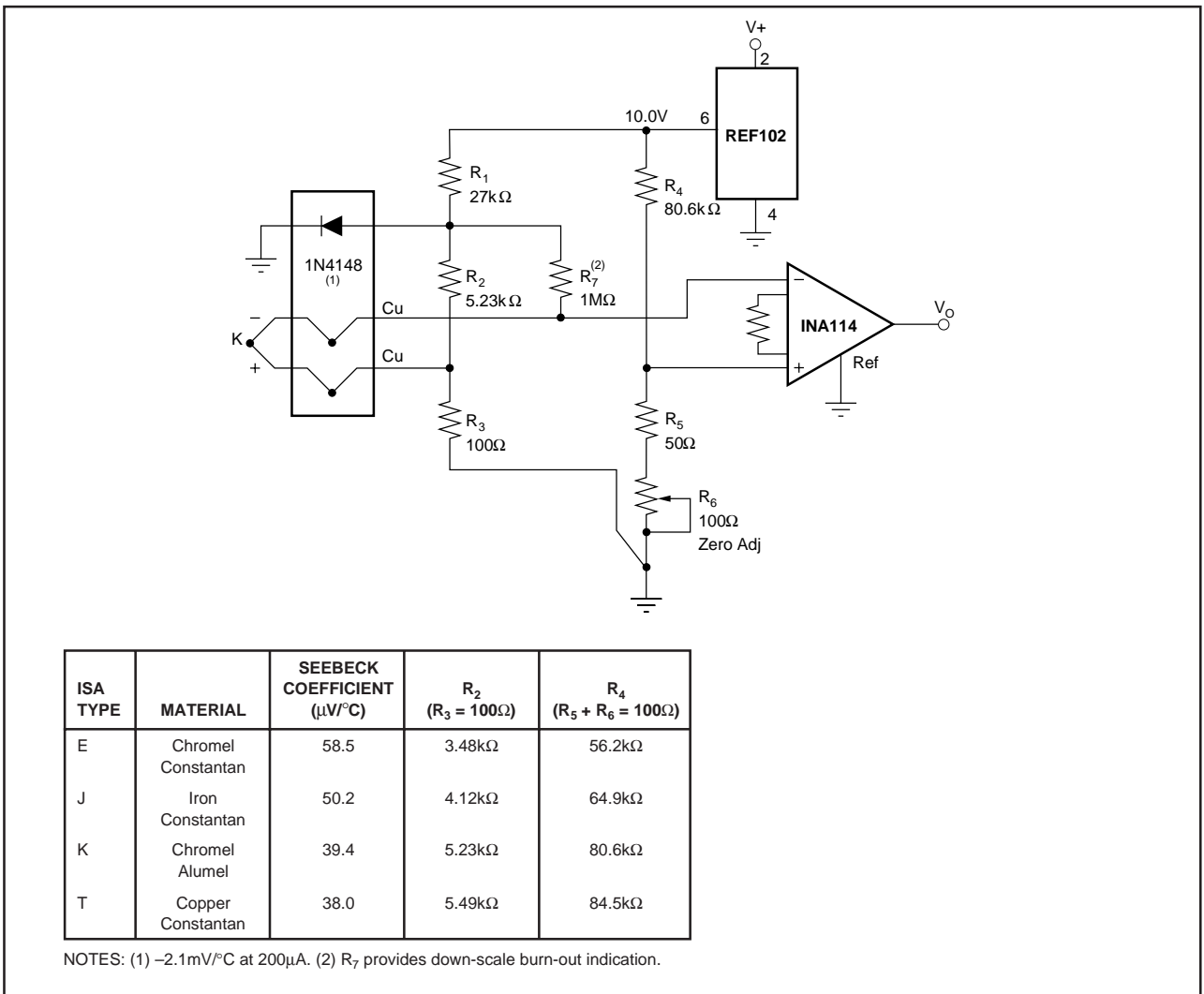


FIGURE 9. Thermocouple Amplifier With Cold Junction Compensation.

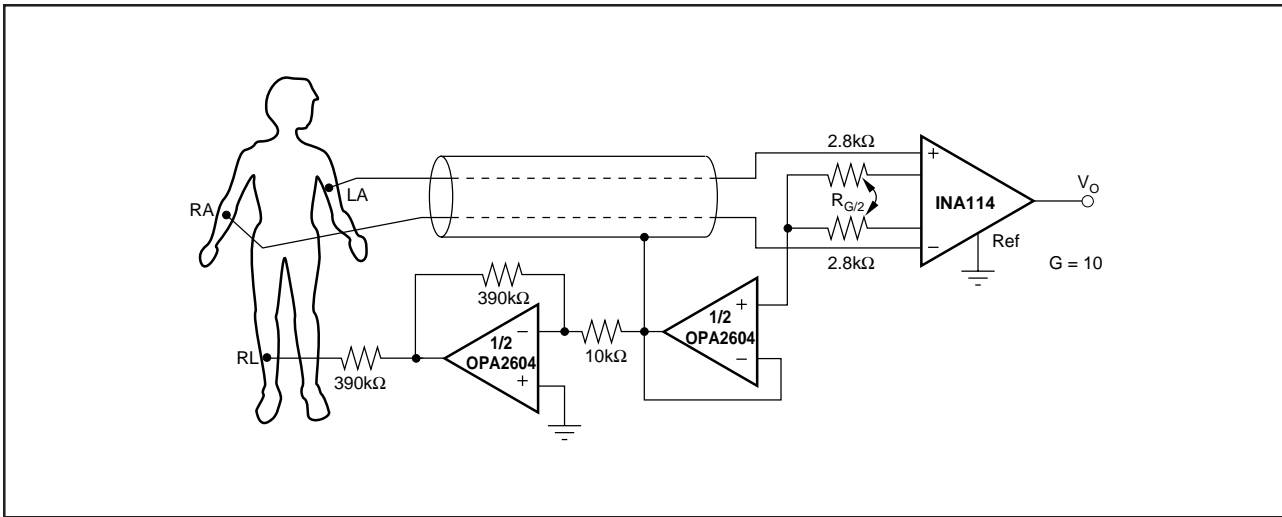


FIGURE 10. ECG Amplifier With Right-Leg Drive.

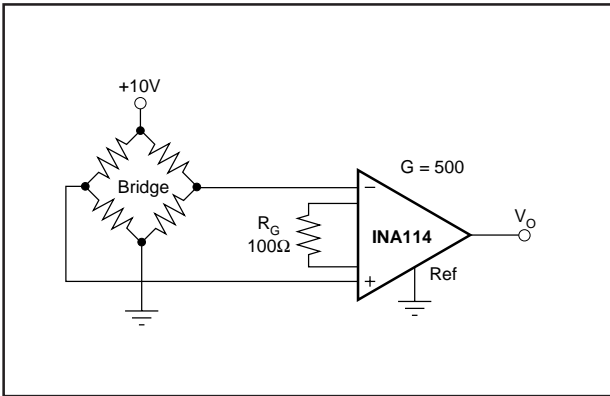


FIGURE 11. Bridge Transducer Amplifier.

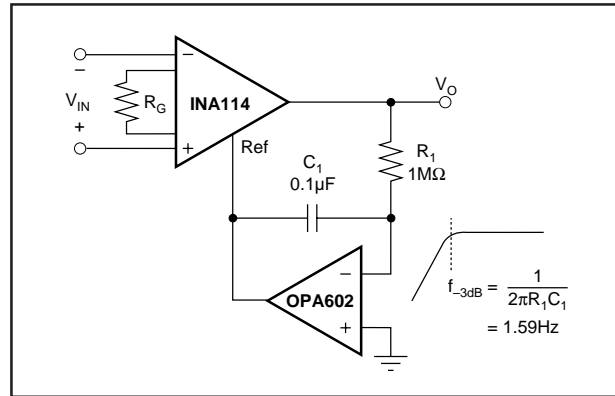


FIGURE 12. AC-Coupled Instrumentation Amplifier.

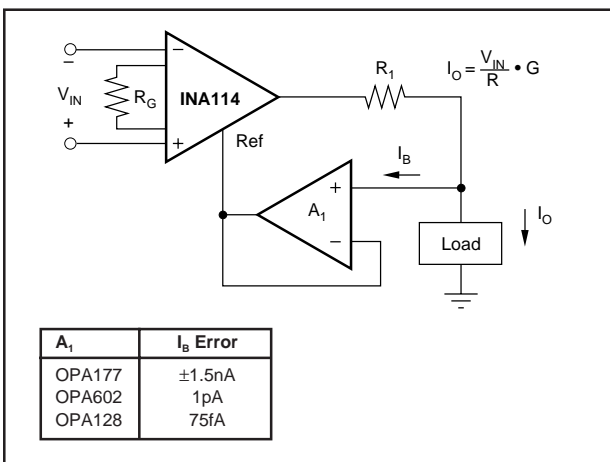


FIGURE 13. Differential Voltage-to-Current Converter.

PACKAGING INFORMATION

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
INA114AP	ACTIVE	PDIP	P	8	50	TBD	Call TI	Level-NA-NA-NA
INA114AU	ACTIVE	SOIC	DW	16	48	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR
INA114AU/1K	ACTIVE	SOIC	DW	16	1000	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR
INA114AU/1KE4	ACTIVE	SOIC	DW	16	1000	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR
INA114AUE4	ACTIVE	SOIC	DW	16	48	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR
INA114BP	ACTIVE	PDIP	P	8	50	TBD	Call TI	Level-NA-NA-NA
INA114BU	ACTIVE	SOIC	DW	16	48	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR
INA114BU/1K	ACTIVE	SOIC	DW	16	1000	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR

⁽¹⁾ The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS) or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

⁽³⁾ MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Following are URLs where you can obtain information on other Texas Instruments products and application solutions:

Products		Applications	
Amplifiers	amplifier.ti.com	Audio	www.ti.com/audio
Data Converters	dataconverter.ti.com	Automotive	www.ti.com/automotive
DSP	dsp.ti.com	Broadband	www.ti.com/broadband
Interface	interface.ti.com	Digital Control	www.ti.com/digitalcontrol
Logic	logic.ti.com	Military	www.ti.com/military
Power Mgmt	power.ti.com	Optical Networking	www.ti.com/opticalnetwork
Microcontrollers	microcontroller.ti.com	Security	www.ti.com/security
		Telephony	www.ti.com/telephony
		Video & Imaging	www.ti.com/video
		Wireless	www.ti.com/wireless

Mailing Address: Texas Instruments
Post Office Box 655303 Dallas, Texas 75265

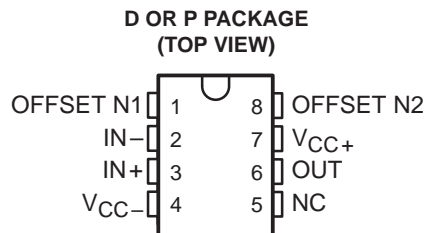


A.c Amplificador operacional OP07

OP07C, OP07D, OP07Y PRECISION OPERATIONAL AMPLIFIERS

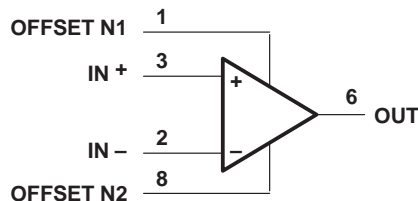
SLOS099B – OCTOBER 1983 – REVISED AUGUST 1996

- Low Noise
- No External Components Required
- Replaces Chopper Amplifiers at a Lower Cost
- Single-Chip Monolithic Fabrication
- Wide Input Voltage Range
0 to ± 14 V Typ
- Wide Supply Voltage Range
 ± 3 V to ± 18 V
- Essentially Equivalent to Fairchild μ A714 Operational Amplifiers
- Direct Replacement for PMI OP07C and OP07D



NC—No internal connection

symbol



description

These devices represent a breakthrough in operational amplifier performance. Low offset and long-term stability are achieved by means of a low-noise, chopperless, bipolar-input-transistor amplifier circuit. For most applications, external components are not required for offset nulling and frequency compensation. The true differential input, with a wide input voltage range and outstanding common-mode rejection, provides maximum flexibility and performance in high-noise environments and in noninverting applications. Low bias currents and extremely high input impedances are maintained over the entire temperature range. The OP07 is unsurpassed for low-noise, high-accuracy amplification of very low-level signals.

These devices are characterized for operation from 0°C to 70°C.

AVAILABLE OPTIONS

T _A	V _I O _{max} AT 25°C	PACKAGED DEVICES		CHIP FORM (Y)
		SMALL OUTLINE (D)	PLASTIC DIP (P)	
0°C to 70°C	150 μ V	OP07CD OP07DD	OP07CP OP07DP	OP07Y

The D package is available taped and reeled. Add the suffix R to the device type (e.g., OP07CDR). The chip form is tested at T_A = 25°C.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

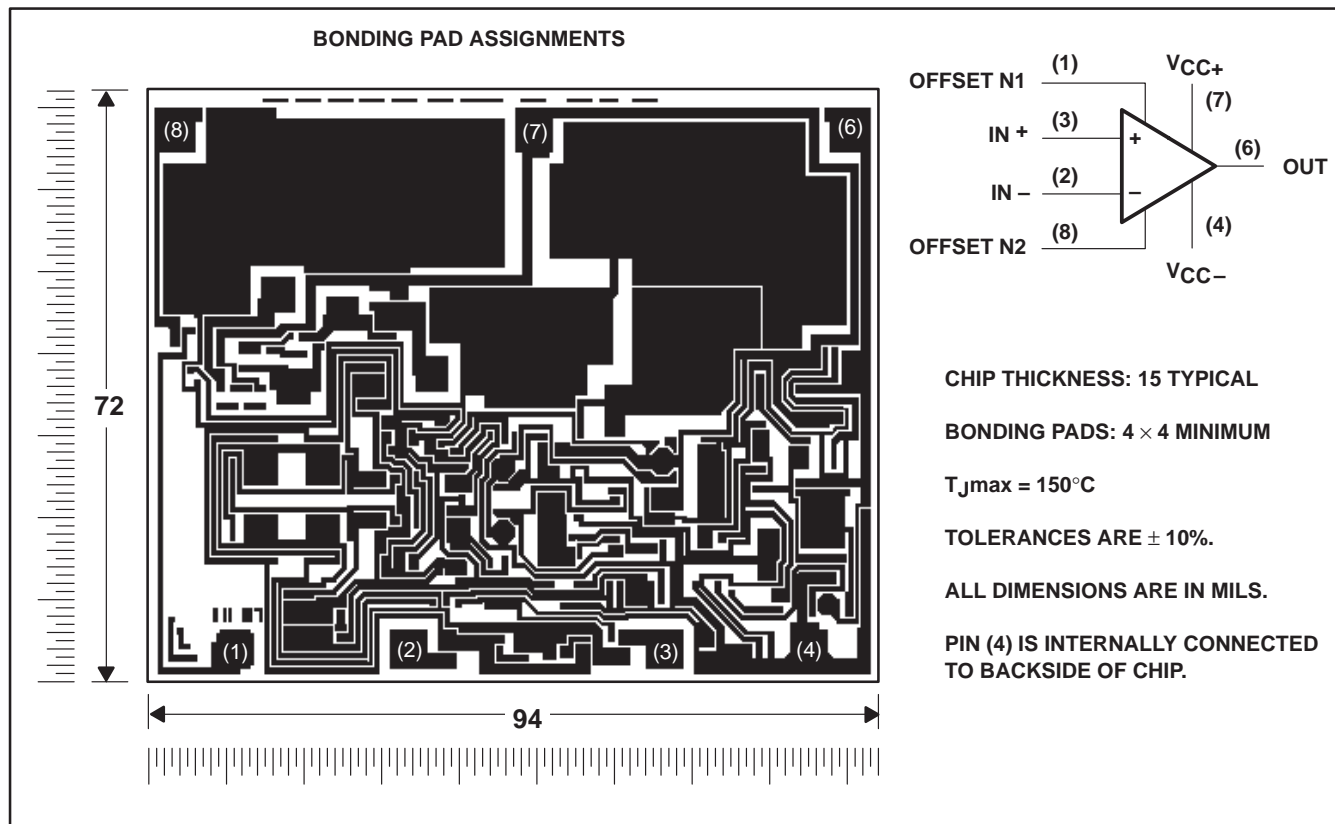
Copyright © 1996, Texas Instruments Incorporated

OP07C, OP07D, OP07Y PRECISION OPERATIONAL AMPLIFIERS

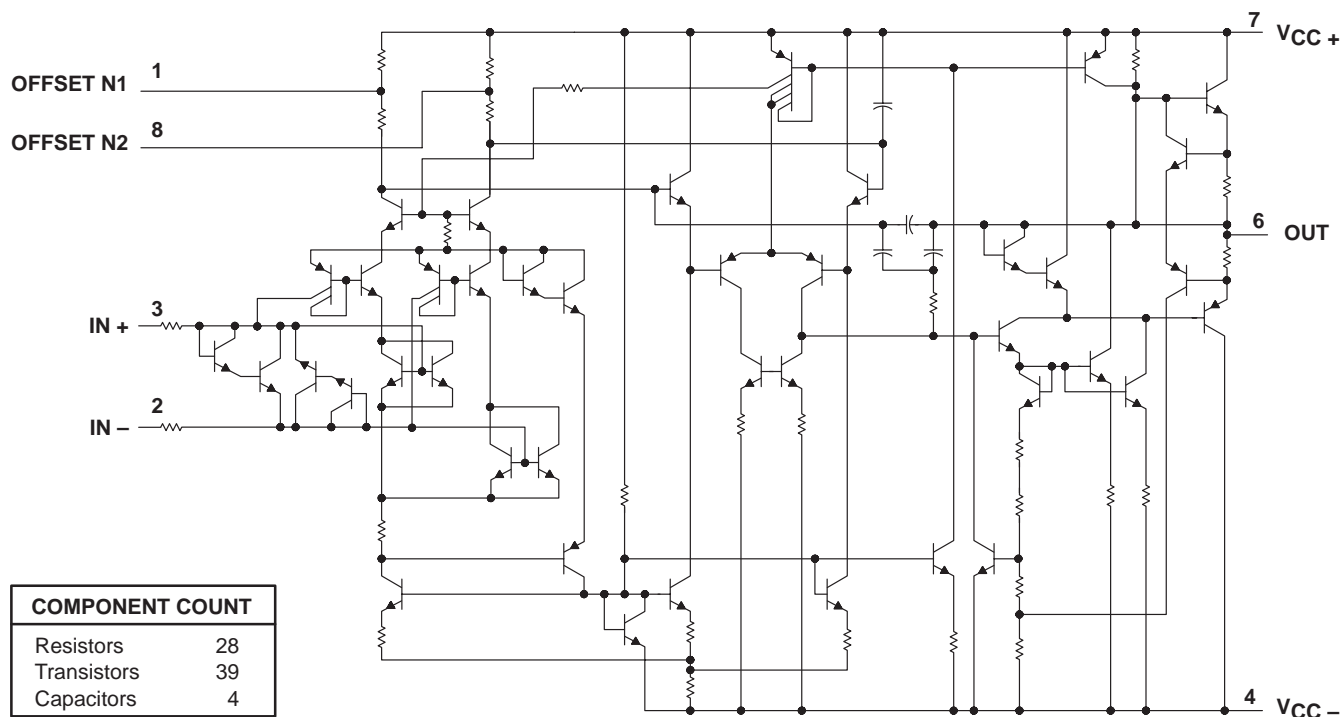
SLOS099B – OCTOBER 1983 – REVISED AUGUST 1996

OP07Y chip information

These chips, properly assembled, display characteristics similar to the OP07. Thermal compression or ultrasonic bonding may be used on the doped-aluminum bonding pads. Chips may be mounted with conductive epoxy or a gold-silicon preform.



schematic



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC+} (see Note 1)	22 V
Supply voltage, V_{CC-}	-22 V
Differential input voltage (see Note 2)	± 30 V
Input voltage, V_I (either input, see Note 3)	± 22 V
Duration of output short circuit (see Note 4)	unlimited
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 5)	500 mW
Operating free-air temperature range, T_A	0°C to 70°C
Storage temperature range	-65°C to 150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C

- NOTES: 1. All voltage values, unless otherwise noted, are with respect to the midpoint between V_{CC+} and V_{CC-} .
 2. Differential voltages are at IN+ with respect to IN-.
 3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 V, whichever is less.
 4. The output may be shorted to ground or either power supply.
 5. For operation above 64°C free-air temperature, derate the D package to 464 mW at 70°C at the rate of 5.8 mW/°C.

recommended operating conditions

		MIN	MAX	UNIT
Supply voltage, $V_{CC\pm}$		± 3	± 18	V
Common-mode input voltage, V_{IC}	$V_{CC\pm} = \pm 15$ V	-13	13	V
Operating free-air temperature, T_A		0	70	°C

electrical characteristics at specified free-air temperature, $V_{CC} \pm = \pm 15\text{ V}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	T _A	OP07C			OP07D			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
V _{IO} Input offset voltage	V _O = 0, R _S = 50 Ω	25°C		60	150		60	150	μV
		0°C to 70°C		85	250		85	250	
α _{VIO} Temperature coefficient of input offset voltage	V _O = 0, R _S = 50 Ω	0°C to 70°C		0.5	1.8		0.7	2.5	μV/°C
Long-term drift of input offset voltage	See Note 6			0.4			0.5		μV/mo
Offset adjustment range	R _S = 20 kΩ, See Figure 1	25°C		±4			±4		mV
I _{IO} Input offset current		25°C		0.8	6		0.8	6	nA
		0°C to 70°C		1.6	8		1.6	8	
α _{IIO} Temperature coefficient of input offset current		0°C to 70°C		12	50		12	50	pA/°C
I _{IB} Input bias current		25°C		±1.8	±7		±2	±12	nA
		0°C to 70°C		±2.2	±9		±3	±14	
α _{IIB} Temperature coefficient of input bias current		0°C to 70°C		18	50		18	50	pA/°C
V _{ICR} Common-mode input voltage range		25°C		±13	±14		±13	±14	V
		0°C to 70°C		±13	±13.5		±13	±13.5	
V _{OM} Peak output voltage	R _L ≥ 10 kΩ	25°C		±12	±13		±12	±13	V
	R _L ≥ 2 kΩ			±11.5	±12.8		±11.5	±12.8	
	R _L ≥ 1 kΩ			±12			±12		
	R _L ≥ 2 kΩ	0°C to 70°C		±11	±12.6		±11	±12.6	
A _{VD} Large-signal differential voltage amplification	V _{CC±} = ±3 V, V _O = ±0.5 V, R _L ≥ 500 kΩ	25°C		100	400		400		V/mV
	V _O = ±10 V, R _L = 2 kΩ	25°C		120	400		120	400	
		0°C to 70°C		100	400		100	400	
B ₁ Unity-gain bandwidth		25°C		0.4	0.6		0.4	0.6	MHz
r _i Input resistance		25°C		8	33		7	31	MΩ
CMRR Common-mode rejection ratio	V _{IC} = ±13 V, R _S = 50 Ω	25°C		100	120		94	110	dB
		0°C to 70°C		97	120		94	106	
k _{SVS} Supply voltage sensitivity (ΔV _{IO} /ΔV _{CC})	V _{CC±} = ±3 V to ±18 V, R _S = 50 Ω	25°C		7	32		7	32	μV/V
		0°C to 70°C		10	51		10	51	
P _D Power dissipation	V _O = 0, No load	25°C		80	150		80	150	mW
	V _{CC±} = ±3 V, V _O = 0, No load			4	8		4	8	

† All characteristics are measured under open-loop conditions with zero common-mode input voltage unless otherwise noted.

NOTE 6: Since long-term drift cannot be measured on the individual devices prior to shipment, this specification is not intended to be a warranty. It is an engineering estimate of the averaged trend line of drift versus time over extended periods after the first thirty days of operation.

OP07C, OP07D, OP07Y PRECISION OPERATIONAL AMPLIFIERS

SLOS099B – OCTOBER 1983 – REVISED AUGUST 1996

operating characteristics, $V_{CC\pm} = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITION [†]	OP07C			OP07D			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
V_n Equivalent input noise voltage	$f = 10\text{ Hz}$	10.5			10.5			$\text{nV}/\sqrt{\text{Hz}}$
	$f = 100\text{ Hz}$	10.2			10.3			
	$f = 1\text{ kHz}$	9.8			9.8			
$V_{N(PP)}$ Peak-to-peak equivalent input noise voltage	$f = 0.1\text{ Hz to }10\text{ Hz}$	0.38			0.38			μV
I_n Equivalent input noise current	$f = 10\text{ Hz}$	0.35			0.35			$\text{pA}/\sqrt{\text{Hz}}$
	$f = 100\text{ Hz}$	0.15			0.15			
	$f = 1\text{ kHz}$	0.13			0.13			
$I_{N(PP)}$ Peak-to-peak equivalent input noise current	$f = 0.1\text{ Hz to }10\text{ Hz}$	15			15			pA
SR Slew rate	$R_L \geq 2\text{ k}\Omega$	0.3			0.3			$\text{V}/\mu\text{s}$

[†] All characteristics are measured under open-loop conditions with zero common-mode input voltage unless otherwise noted.

electrical characteristics, $V_{CC\pm} = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$ (unless otherwise noted)

PARAMETER	TEST CONDITION [†]	OP07Y			UNIT
		MIN	TYP	MAX	
V_{IO} Input offset voltage	$R_S = 50\ \Omega$	60		150	μV
Long-term drift of input offset voltage	See Note 6	0.5			$\mu\text{V}/\text{mo}$
Offset adjustment range	$R_S = 20\text{ k}\Omega$, See Figure 1	± 4			mV
I_{IO} Input offset current		0.8		6	nA
I_{IB} Input bias current		± 2	± 12		nA
V_{ICR} Common-mode input voltage range		± 13	± 14		V
V_{OM} Peak output voltage	$R_L \leq 10\text{ k}\Omega$	± 12	± 13		V
	$R_L \leq 2\text{ k}\Omega$	± 11.5	± 12.8		
	$R_L \leq 1\text{ k}\Omega$	± 12			
A_{VD} Large-signal differential voltage amplification	$V_{CC\pm} = \pm 3\text{ V}$, $V_O = \pm 0.5\text{ V}$, $R_L \leq 500\text{ k}\Omega$	400			
	$V_O = \pm 10\text{ V}$, $R_L = 2\text{ k}\Omega$	120	400		
B_1 Unity-gain bandwidth		0.4	0.6		MHz
r_i Input resistance		7	31		$\text{M}\Omega$
CMRR Common-mode input resistance	$V_{IC} = \pm 13\text{ V}$, $R_S = 50\ \Omega$	94	110		dB
k_{SVS} Supply-voltage rejection ratio ($\Delta V_{CC}/\Delta V_{IO}$)	$V_{CC\pm} = \pm 3\text{ V to } \pm 18\text{ V}$, $R_S = 50\ \Omega$	7	32		$\mu\text{V}/\text{V}$
P_D Power dissipation	$V_O = 0$, No load	80	150		mW
	$V_{CC\pm} = \pm 3\text{ V}$, $V_O = 0$, No load	4	8		

NOTE 6: Since long-term drift cannot be measured on the individual devices prior to shipment, this specification is not intended to be a warranty. It is an engineering estimate of the averaged trend line of drift versus time over extended periods after the first thirty days of operation.

OP07C, OP07D, OP07Y PRECISION OPERATIONAL AMPLIFIERS

SLOS099B – OCTOBER 1983 – REVISED AUGUST 1996

operating characteristics, $V_{CC\pm} = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONST	OP07Y			UNIT
		MIN	TYP	MAX	
V_n Equivalent input noise voltage	$f = 10\text{ Hz}$		10.5		$\text{nV}/\sqrt{\text{Hz}}$
	$f = 1\text{ kHz}$		10.3		
	$f = 0.1\text{ Hz to }10\text{ Hz}$		9.8		
$V_{N(PP)}$ Peak-to-peak equivalent input noise voltage	$f = 0.1\text{ Hz to }10\text{ Hz}$		0.38		μV
I_n Equivalent input noise current	$f = 10\text{ Hz}$		0.35		$\text{pA}/\sqrt{\text{Hz}}$
	$f = 100\text{ Hz}$		0.15		
	$f = 1\text{ kHz}$		0.13		
$I_{N(PP)}$ Peak-to-peak equivalent input noise current	$f = 0.1\text{ Hz to }10\text{ Hz}$		15		pA
SR Slew rate	$R_L = 2\text{ k}\Omega$		0.3		$\text{V}/\mu\text{s}$

† All characteristics are measured under open-loop conditions with zero common-mode input voltage unless otherwise noted.

APPLICATION INFORMATION

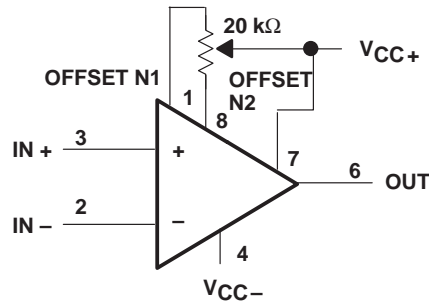


Figure 1. Input Offset Voltage Null Circuit

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgement, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS. INCLUSION OF TI PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.



A.d Multiplexor analógico

MC74HC4852A

MC74HC4851A, MC74HC4852A

Analog Multiplexers/ Demultiplexers with Injection Current Effect Control

Automotive Customized

These devices are pin compatible to standard HC405x and MC1405xB analog mux/demux devices, but feature injection current effect control. This makes them especially suited for usage in automotive applications where voltages in excess of normal logic voltage are common.

The injection current effect control allows signals at disabled analog input channels to exceed the supply voltage range without affecting the signal of the enabled analog channel. This eliminates the need for external diode/resistor networks typically used to keep the analog channel signals within the supply voltage range.

The devices utilize low power silicon gate CMOS technology. The Channel Select and Enable inputs are compatible with standard CMOS outputs.

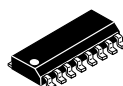
Features

- Injection Current Cross-Coupling Less than 1 mV/mA (See Figure 9)
- Pin Compatible to HC405X and MC1405XB Devices
- Power Supply Range ($V_{CC} - GND$) = 2.0 to 6.0 V
- In Compliance With the Requirements of JEDEC Standard No. 7 A
- Chip Complexity: 154 FETs or 36 Equivalent Gates
- NLV Prefix for Automotive and Other Applications Requiring Unique Site and Control Change Requirements; AEC-Q100 Qualified and PPAP Capable
- These Devices are Pb-Free, Halogen Free and are RoHS Compliant

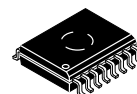


ON Semiconductor®

<http://onsemi.com>



SOIC-16
D SUFFIX
CASE 751B

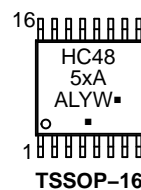
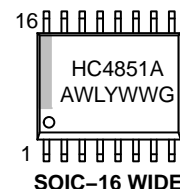
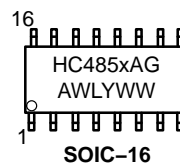


SOIC-16 WIDE
DW SUFFIX
CASE 751G



TSSOP-16
DT SUFFIX
CASE 948F

MARKING DIAGRAMS



- x = 1 or 2
- A = Assembly Location
- WL, L = Wafer Lot
- YY, Y = Year
- WW, W = Work Week
- G or ▪ = Pb-Free Package

(Note: Microdot may be in either location)

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 11 of this data sheet.

MC74HC4851A, MC74HC4852A

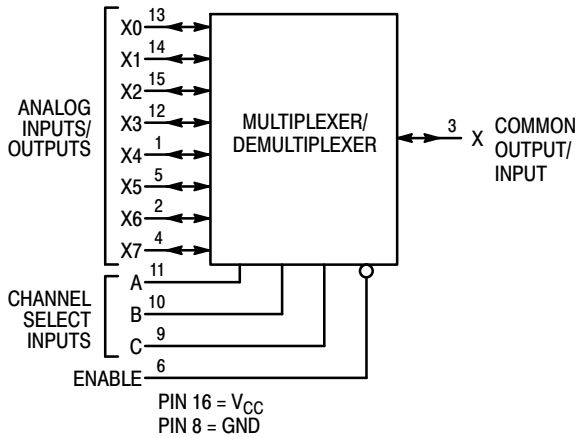


Figure 1. MC74HC4851A Logic Diagram Single-Pole, 8-Position Plus Common Off

FUNCTION TABLE – MC74HC4851A

Control Inputs			ON Channels	
Enable	Select			
	C	B	A	
L	L	L	L	X0
L	L	L	H	X1
L	L	H	L	X2
L	L	H	H	X3
L	H	L	L	X4
L	H	L	H	X5
L	H	H	L	X6
L	H	H	H	X7
H	X	X	X	NONE

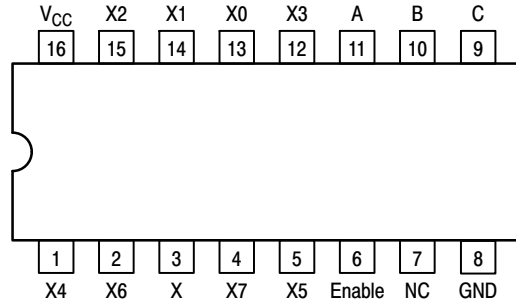


Figure 2. MC74HC4851A 16-Lead Pinout (Top View)

FUNCTION TABLE – MC74HC4852A

Control Inputs			ON Channels	
Enable	Select			
	B	A		
L	L	L	Y0	X0
L	L	H	Y1	X1
L	H	L	Y2	X2
L	H	H	Y3	X3
H	X	X	NONE	

X = Don't Care

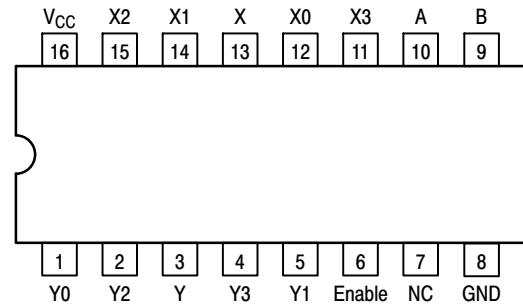


Figure 4. MC74HC4852A 16-Lead Pinout (Top View)

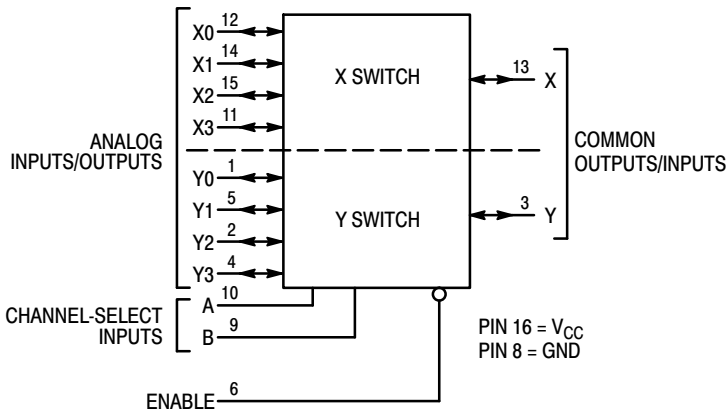


Figure 3. MC74HC4852A Logic Diagram Double-Pole, 4-Position Plus Common Off

MC74HC4851A, MC74HC4852A

MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{CC}	Positive DC Supply Voltage (Referenced to GND)	-0.5 to +7.0	V
V _{in}	DC Input Voltage (Any Pin) (Referenced to GND)	-0.5 to V _{CC} + 0.5	V
I	DC Current, Into or Out of Any Pin	±25	mA
P _D	Power Dissipation in Still Air, SOIC Package† TSSOP Package†	500 450	mW
T _{stg}	Storage Temperature Range	-65 to +150	°C
T _L	Lead Temperature, 1 mm from Case for 10 Seconds SOIC or TSSOP Package	260	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

†Derating: SOIC Package: -7 mW/°C from 65° to 125°C

TSSOP Package: -6.1 mW/°C from 65° to 125°C

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit
V _{CC}	Positive DC Supply Voltage (Referenced to GND)	2.0	6.0	V
V _{in}	DC Input Voltage (Any Pin) (Referenced to GND)	GND	V _{CC}	V
V _{IO*}	Static or Dynamic Voltage Across Switch	0.0	1.2	V
T _A	Operating Temperature Range, All Package Types	-55	+125	°C
t _r , t _f	Input Rise/Fall Time (Channel Select or Enable Inputs)	V _{CC} = 2.0 V 0 V _{CC} = 4.5 V 0 V _{CC} = 6.0 V 0	1000 500 400	ns

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

*For voltage drops across switch greater than 1.2 V (switch on), excessive V_{CC} current may be drawn; i.e., the current out of the switch may contain both V_{CC} and switch input components. The reliability of the device will be unaffected unless the Maximum Ratings are exceeded.

DC CHARACTERISTICS — Digital Section (Voltages Referenced to GND) V_{EE} = GND, Except Where Noted

Symbol	Parameter	Condition	V _{CC} V	Guaranteed Limit			Unit
				-55 to 25°C	≤85°C	≤125°C	
V _{IH}	Minimum High-Level Input Voltage, Channel-Select or Enable Inputs	R _{on} = Per Spec	2.0	1.50	1.50	1.50	V
			3.0	2.10	2.10	2.10	
			4.5	3.15	3.15	3.15	
			6.0	4.20	4.20	4.20	
V _{IL}	Maximum Low-Level Input Voltage, Channel-Select or Enable Inputs	R _{on} = Per Spec	2.0	0.50	0.50	0.50	V
			3.0	0.90	0.90	0.90	
			4.5	1.35	1.35	1.35	
			6.0	1.80	1.80	1.80	
I _{in}	Maximum Input Leakage Current on Digital Pins (Enable/A/B/C)	V _{in} = V _{CC} or GND	6.0	±0.1	±1.0	±1.0	μA
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in(digital)} = V _{CC} or GND V _{in(analog)} = GND	6.0	2	20	40	μA

MC74HC4851A, MC74HC4852A

DC CHARACTERISTICS — Analog Section

Symbol	Parameter	Condition	V _{CC}	Guaranteed Limit			Unit
				-55 to 25°C	≤85°C	≤125°C	
R _{on}	Maximum "ON" Resistance	V _{in} = V _{IL} or V _{IH} ; V _{IS} = V _{CC} to GND; I _S ≤ 2.0 mA	2.0	1700	1750	1800	Ω
			3.0	1100	1200	1300	
			4.5	550	650	750	
			6.0	400	500	600	
ΔR _{on}	Delta "ON" Resistance	V _{in} = V _{IL} or V _{IH} ; V _{IS} = V _{CC} /2 I _S ≤ 2.0 mA	2.0	300	400	500	Ω
			3.0	160	200	240	
			4.5	80	100	120	
			6.0	60	80	100	
I _{off}	Maximum Off-Channel Leakage Current, Any One Channel Common Channel	V _{in} = V _{CC} or GND	6.0	±0.1	±0.1	±0.1	μA
				±0.1	±0.1	±0.1	
I _{on}	Maximum On-Channel Leakage Channel-to-Channel	V _{in} = V _{CC} or GND	6.0	±0.1	±0.1	±0.1	μA

AC CHARACTERISTICS (C_L = 50 pF, Input t_r = t_f = 6 ns)

Symbol	Parameter	V _{CC}	-55 to 25°C	≤85°C	≤125°C	Unit
t _{PHL} , t _{PLH}	Maximum Propagation Delay, Analog Input to Analog Output	2.0	160	180	200	ns
		3.0	80	90	100	
		4.5	40	45	50	
		6.0	30	35	40	
t _{PHL} , t _{PHZ,PZH} , t _{PLH} , t _{PLZ,PZL}	Maximum Propagation Delay, Enable or Channel-Select to Analog Output	2.0	260	280	300	ns
		3.0	160	180	200	
		4.5	80	90	100	
		6.0	78	80	80	
C _{in}	Maximum Input Capacitance (All Switches Off) Digital Pins Any Single Analog Pin Common Analog Pin		10	10	10	pF
			35	35	35	
			40	40	40	
C _{PD}	Power Dissipation Capacitance	Typical	5.0	20		pF

INJECTION CURRENT COUPLING SPECIFICATIONS (V_{CC} = 5V, T_A = -55°C to +125°C)

Symbol	Parameter	Condition	Typ	Max	Unit
VΔ _{out}	Maximum Shift of Output Voltage of Enabled Analog Channel	I _{in} * ≤ 1 mA, R _S ≤ 3.9 kΩ	0.1	1.0	mV
		I _{in} * ≤ 10 mA, R _S ≤ 3.9 kΩ	1.0	5.0	
		I _{in} * ≤ 1 mA, R _S ≤ 20 kΩ	0.5	2.0	
		I _{in} * ≤ 10 mA, R _S ≤ 20 kΩ	5.0	20	

* I_{in} = Total current injected into all disabled channels.

MC74HC4851A, MC74HC4852A

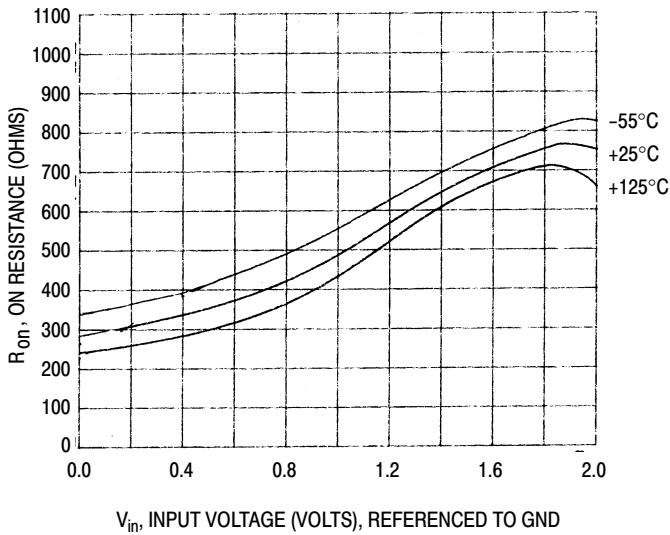


Figure 5. Typical On Resistance $V_{CC} = 2V$

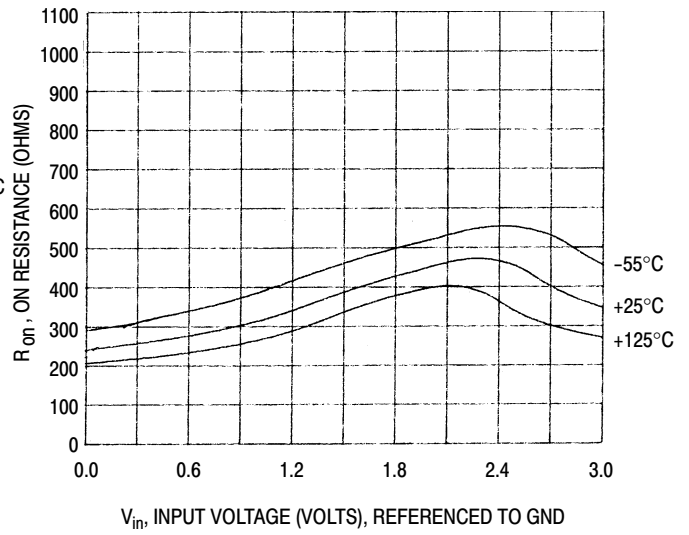


Figure 6. Typical On Resistance $V_{CC} = 3V$

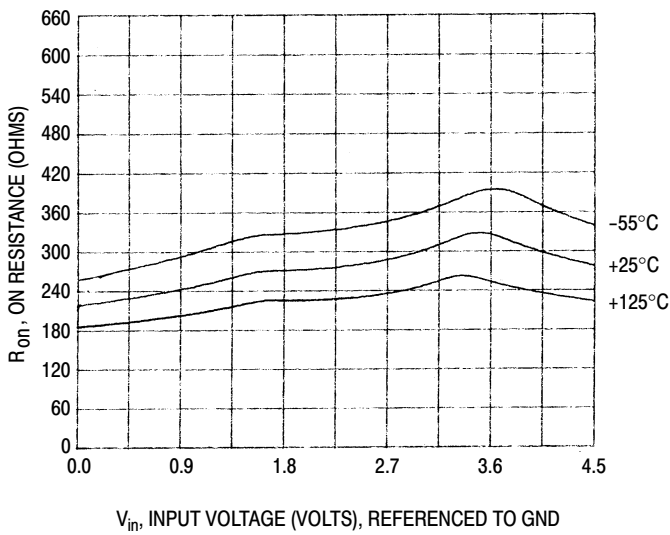


Figure 7. Typical On Resistance $V_{CC} = 4.5V$

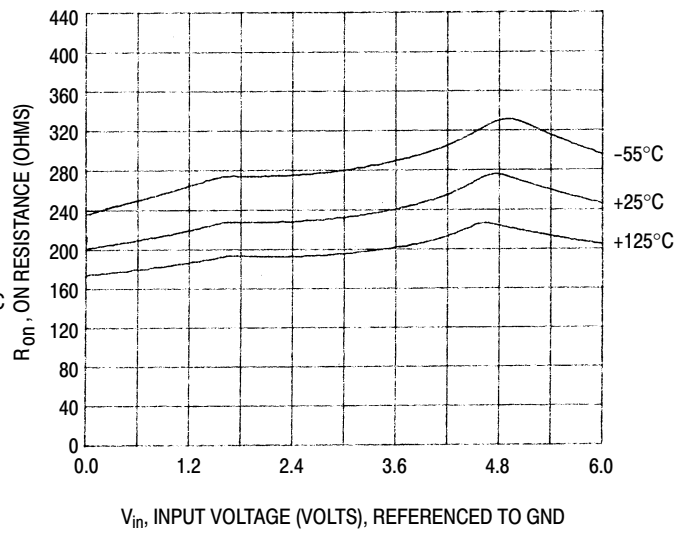


Figure 8. Typical On Resistance $V_{CC} = 6V$

MC74HC4851A, MC74HC4852A

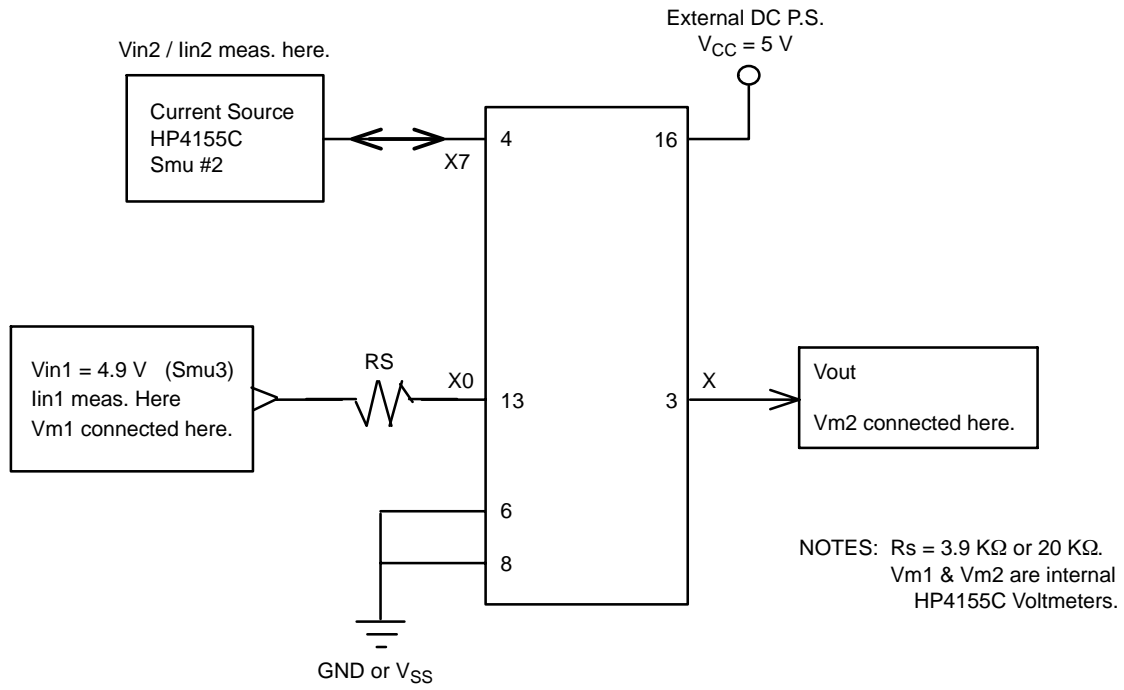


Figure 9. Injection Current Coupling Specification

MC74HC4851A, MC74HC4852A

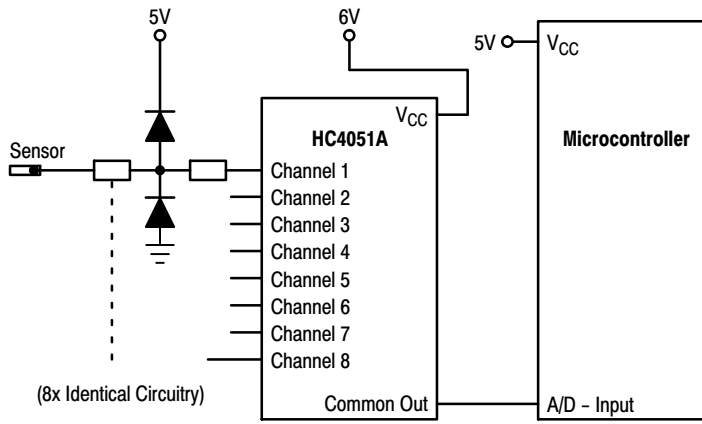


Figure 10. Actual Technology

Requires 32 passive components and one extra 6V regulator to suppress injection current into a standard HC4051 multiplexer

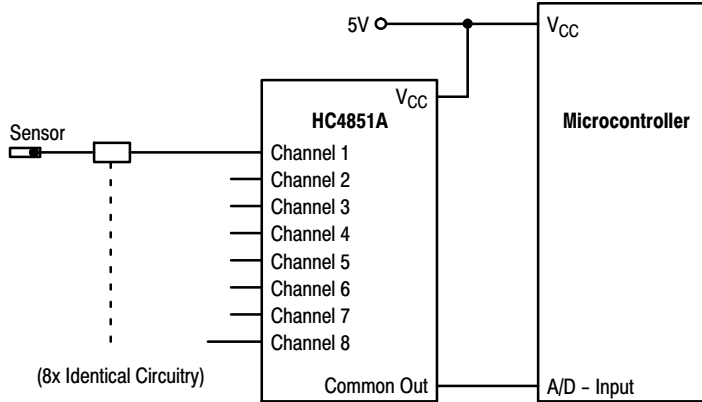


Figure 11. MC74HC4851A Solution

Solution by applying the HC4851A multiplexer

MC74HC4851A, MC74HC4852A

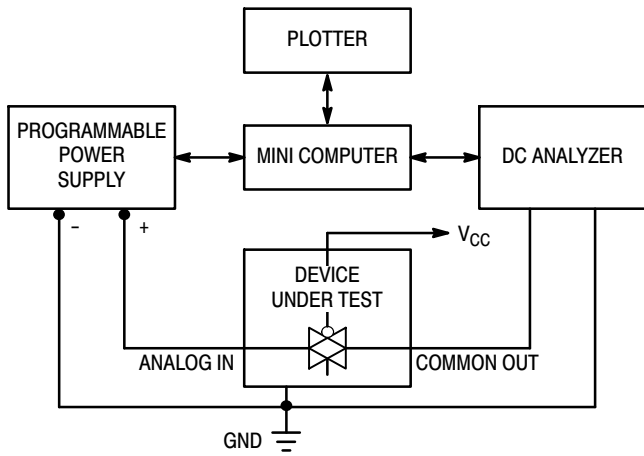


Figure 12. On Resistance Test Set-Up

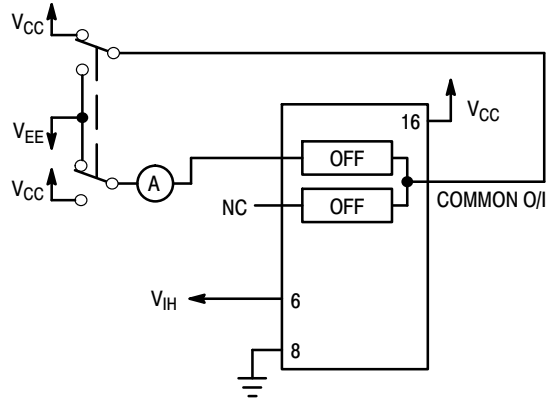


Figure 13. Maximum Off Channel Leakage Current, Any One Channel, Test Set-Up

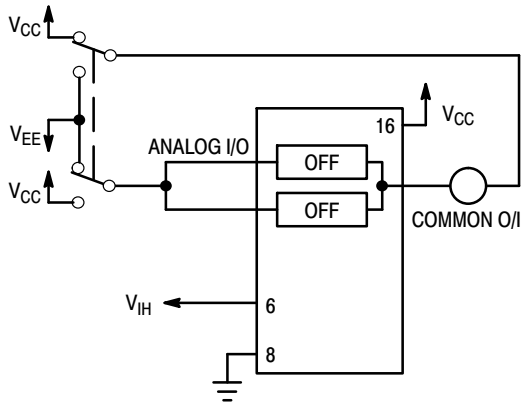


Figure 14. Maximum Off Channel Leakage Current, Common Channel, Test Set-Up

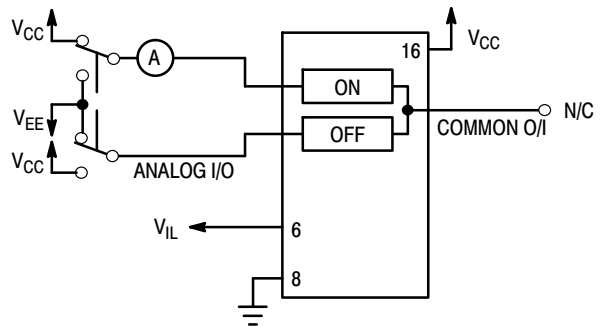


Figure 15. Maximum On Channel Leakage Current, Channel to Channel, Test Set-Up

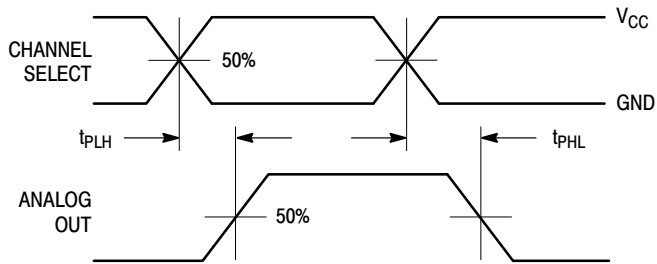
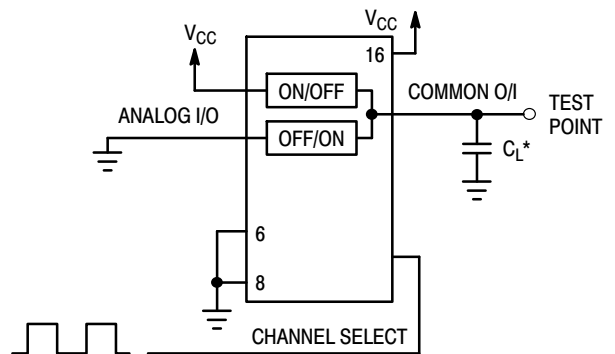


Figure 16. Propagation Delays, Channel Select to Analog Out



*Includes all probe and jig capacitance

Figure 17. Propagation Delay, Test Set-Up Channel Select to Analog Out

MC74HC4851A, MC74HC4852A

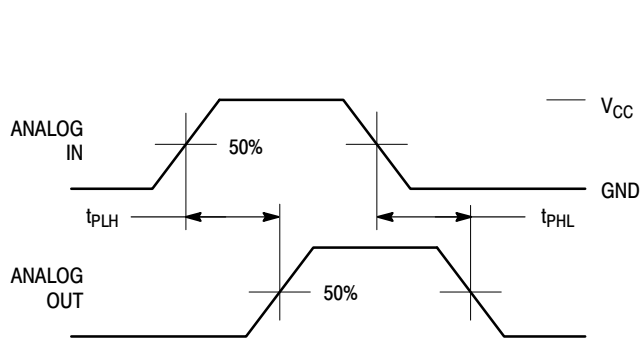
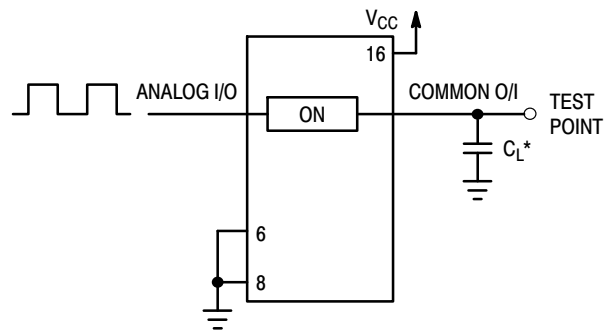


Figure 18. Propagation Delays, Analog In to Analog Out



*Includes all probe and jig capacitance

Figure 19. Propagation Delay, Test Set-Up Analog In to Analog Out

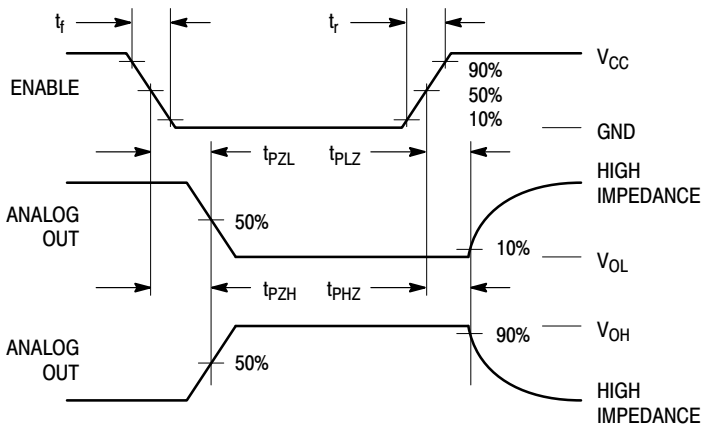


Figure 20. Propagation Delays, Enable to Analog Out

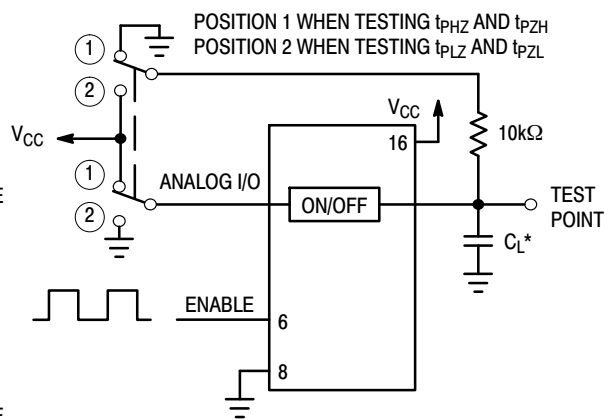


Figure 21. Propagation Delay, Test Set-Up Enable to Analog Out

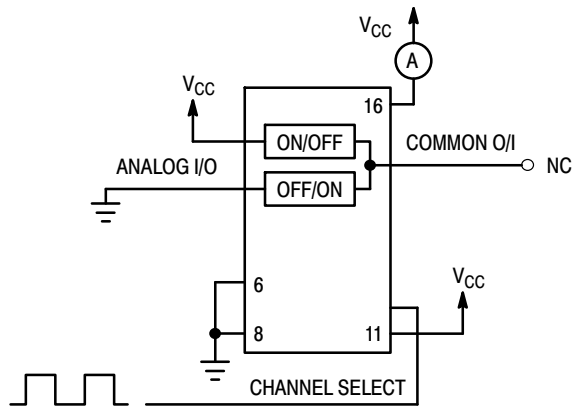


Figure 22. Power Dissipation Capacitance, Test Set-Up

MC74HC4851A, MC74HC4852A

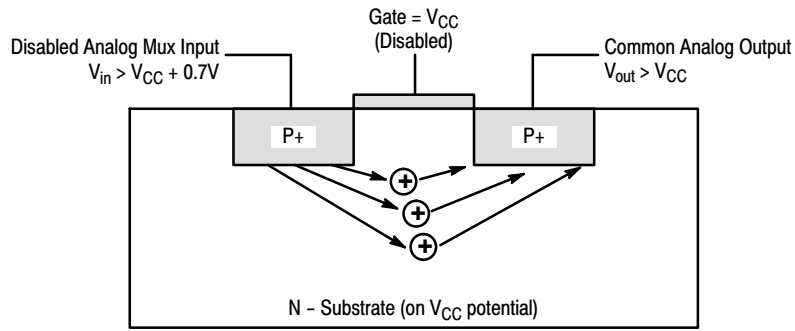


Figure 23. Diagram of Bipolar Coupling Mechanism
 Appears if V_{in} exceeds V_{CC} , driving injection current into the substrate

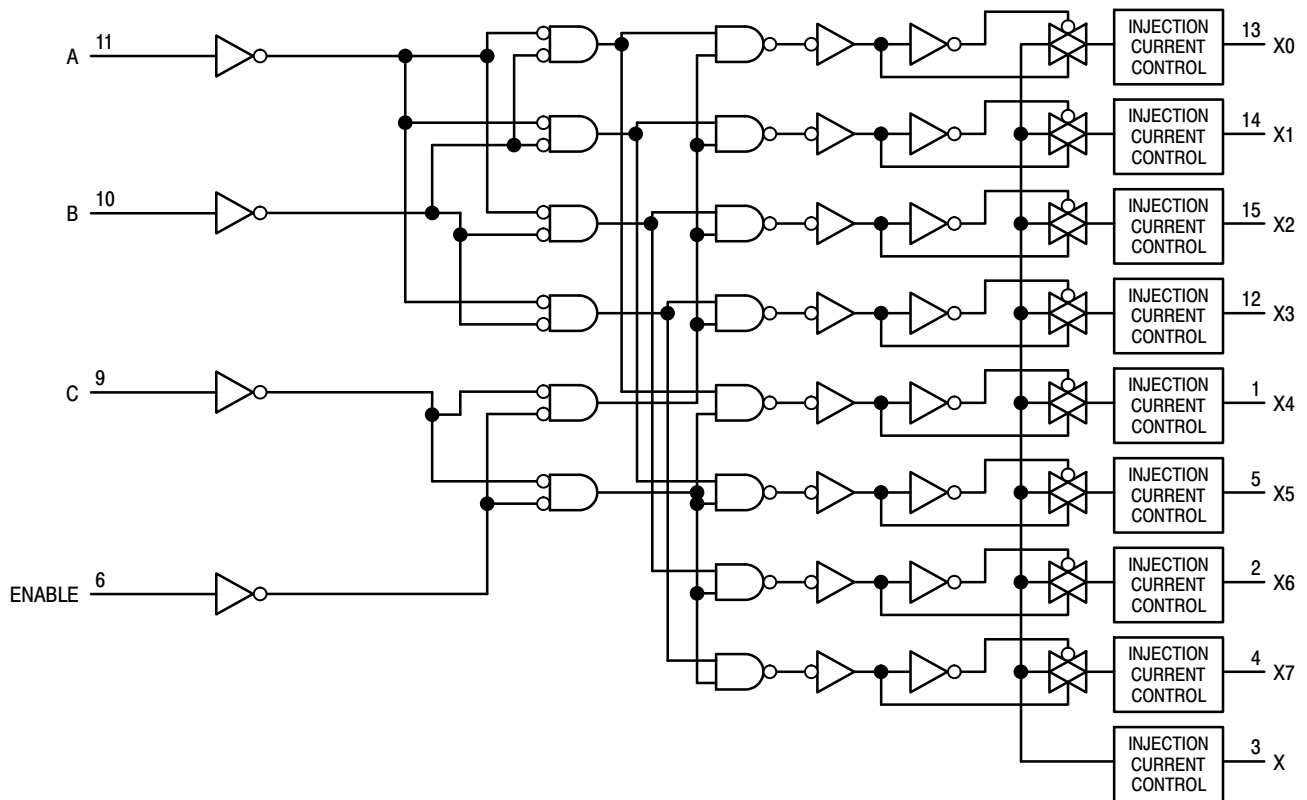


Figure 24. Function Diagram, HC4851A

MC74HC4851A, MC74HC4852A

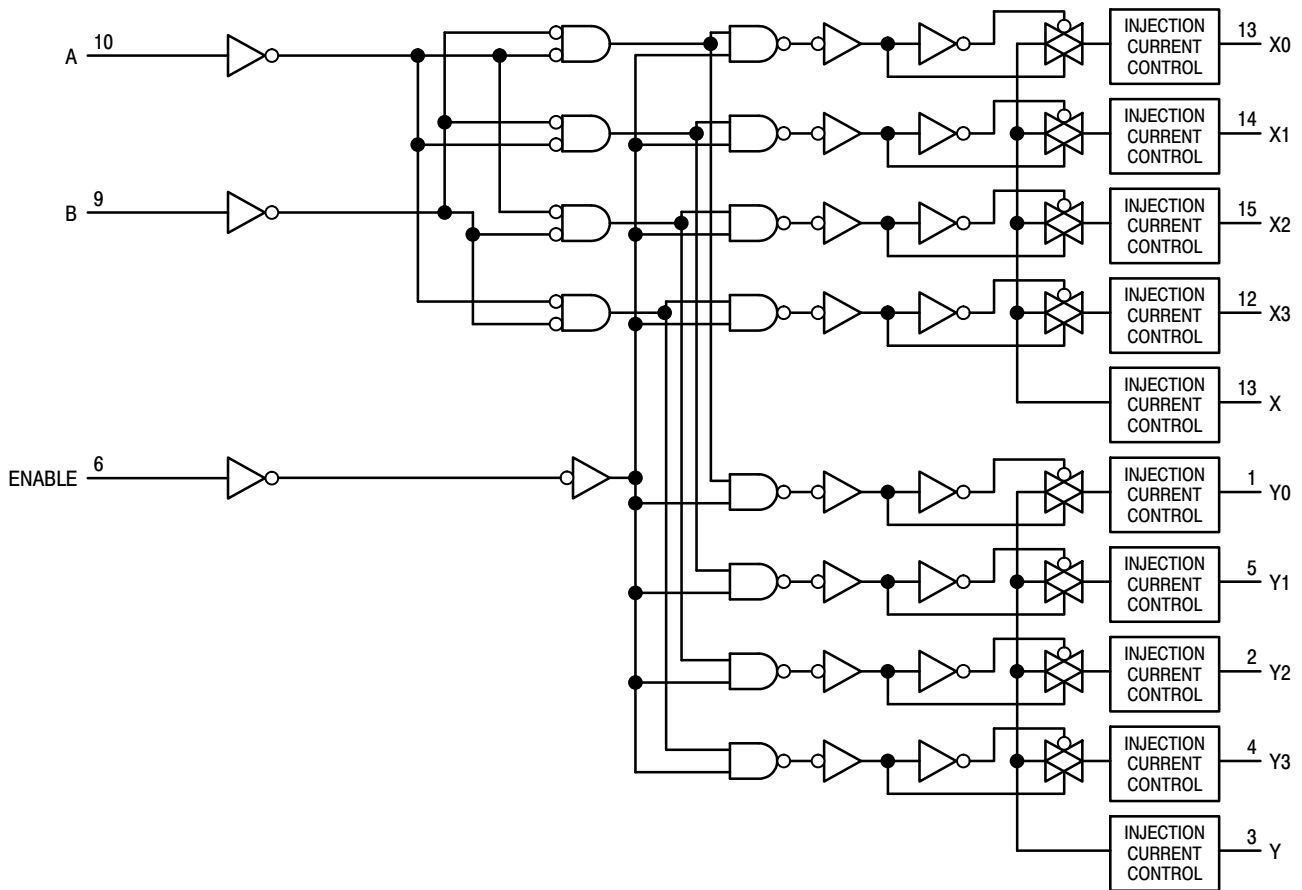


Figure 25. Function Diagram, HC4852A

ORDERING INFORMATION

Device	Package	Shipping [†]
MC74HC4851ADG	SOIC-16 (Pb-Free)	48 Units / Rail
MC74HC4851ADR2G		2500 Units / Tape & Reel
NLVHC4851ADR2G*		2500 Units / Tape & Reel
MC74HC4851ADTR2G	TSSOP-16 (Pb-Free)	2500 Units / Tape & Reel
NLVHC4851ADTR2G*		2500 Units / Tape & Reel
MC74HC4851ADWR2G	SOIC-16 WIDE (Pb-Free)	1000 Units / Tape & Reel
MC74HC4852ADG	SOIC-16 (Pb-Free)	48 Units / Rail
MC74HC4852ADR2G		2500 Units / Tape & Reel
NLV74HC4852ADR2G*		2500 Units / Tape & Reel
MC74HC4852ADTR2G	TSSOP-16 (Pb-Free)	2500 Units / Tape & Reel
NLVHC4852ADTR2G*		2500 Units / Tape & Reel

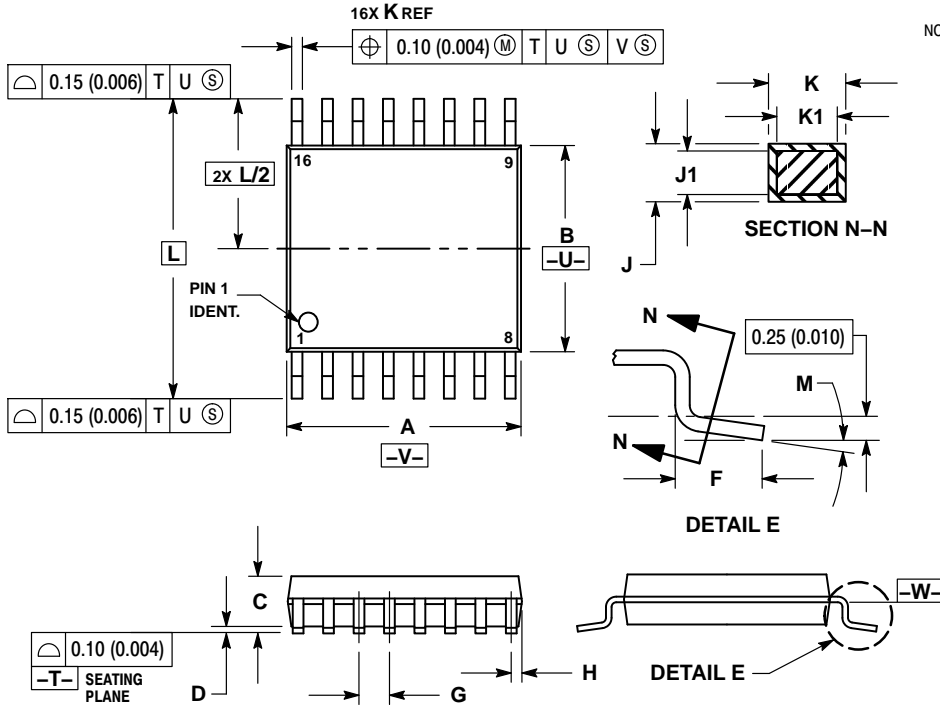
[†]For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.

*NLV Prefix for Automotive and Other Applications Requiring Unique Site and Control Change Requirements; AEC-Q100 Qualified and PPAP Capable.

MC74HC4851A, MC74HC4852A

PACKAGE DIMENSIONS

TSSOP-16
DT SUFFIX
CASE 948F
ISSUE B

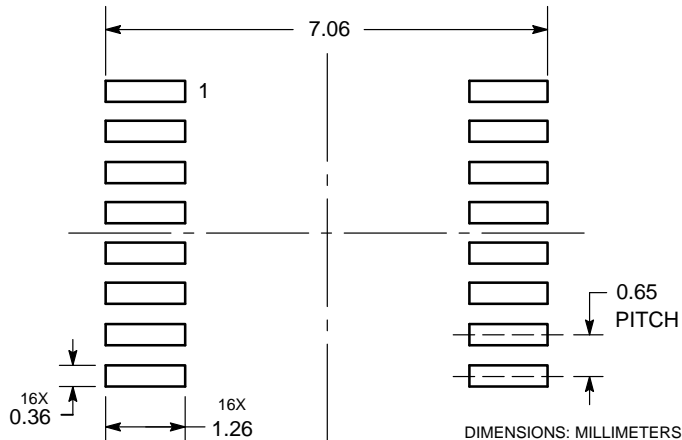


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSION A DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH OR GATE BURRS SHALL NOT EXCEED 0.15 (0.006) PER SIDE.
4. DIMENSION B DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSION. INTERLEAD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 (0.010) PER SIDE.
5. DIMENSION K DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08 (0.003) TOTAL IN EXCESS OF THE K DIMENSION AT MAXIMUM MATERIAL CONDITION.
6. TERMINAL NUMBERS ARE SHOWN FOR REFERENCE ONLY.
7. DIMENSION A AND B ARE TO BE DETERMINED AT DATUM PLANE -W-.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	4.90	5.10	0.193	0.200
B	4.30	4.50	0.169	0.177
C	—	1.20	—	0.047
D	0.05	0.15	0.002	0.006
F	0.50	0.75	0.020	0.030
G	0.65 BSC		0.026 BSC	
H	0.18	0.28	0.007	0.011
J	0.09	0.20	0.004	0.008
J1	0.09	0.16	0.004	0.006
K	0.19	0.30	0.007	0.012
K1	0.19	0.25	0.007	0.010
L	6.40 BSC		0.252 BSC	
M	0°	8°	0°	8°

SOLDERING FOOTPRINT*

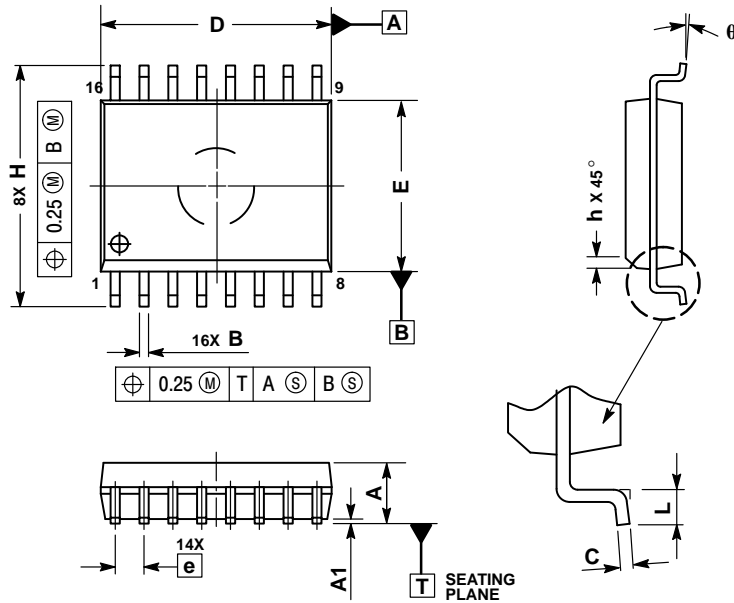


*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

MC74HC4851A, MC74HC4852A

PACKAGE DIMENSIONS

SOIC-16 WB
DW SUFFIX
CASE 751G-03
ISSUE D

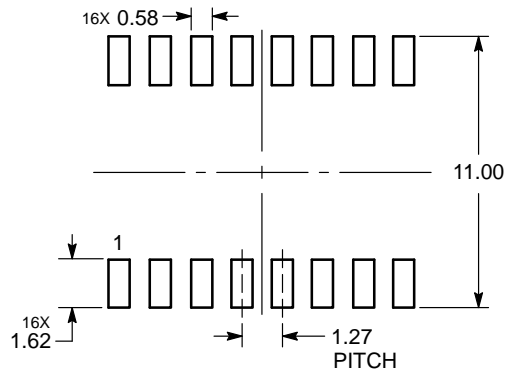


NOTES:

1. DIMENSIONS ARE IN MILLIMETERS.
2. INTERPRET DIMENSIONS AND TOLERANCES PER ASME Y14.5M, 1994.
3. DIMENSIONS D AND E DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.
5. DIMENSION B DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.13 TOTAL IN EXCESS OF THE B DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS	
	MIN	MAX
A	2.35	2.65
A1	0.10	0.25
B	0.35	0.49
C	0.23	0.32
D	10.15	10.45
E	7.40	7.60
e	1.27 BSC	
H	10.05	10.55
h	0.25	0.75
L	0.50	0.90
q	0°	7°

SOLDERING FOOTPRINT*



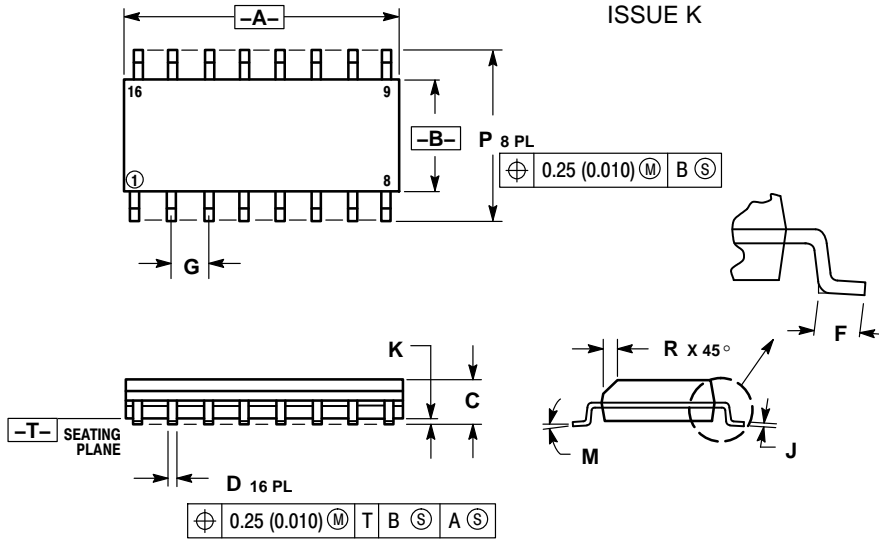
DIMENSIONS: MILLIMETERS

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

MC74HC4851A, MC74HC4852A

PACKAGE DIMENSIONS

SOIC-16
D SUFFIX
CASE 751B-05
ISSUE K

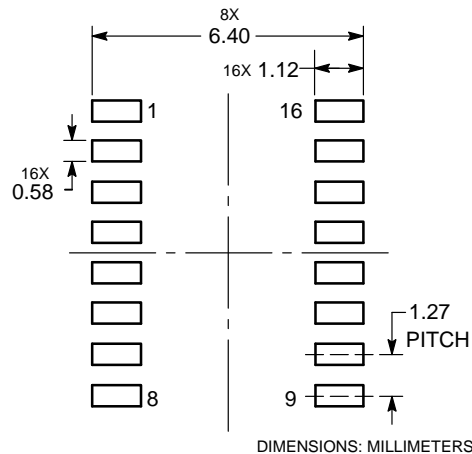


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0° 7°		0° 7°	
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019

SOLDERING FOOTPRINT*



*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

ON Semiconductor and the are registered trademarks of Semiconductor Components Industries, LLC (SCILLC) or its subsidiaries in the United States and/or other countries. SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marketing.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:
Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com
Order Literature: <http://www.onsemi.com/orderlit>
For additional information, please contact your local Sales Representative



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

A.e Regulador lineal

NCV4274

NCV4274, NCV4274A

400 mA 2% and 4% Voltage Regulator Family

Description

The NCV4274 and NCV4274A is a precision micro-power voltage regulator with an output current capability of 400 mA available in the DPAK, D2PAK and SOT-223 packages.

The output voltage is accurate within $\pm 2.0\%$ or $\pm 4.0\%$ depending on the version with a maximum dropout voltage of 0.5 V with an input up to 40 V. Low quiescent current is a feature drawing only 150 μA with a 1 mA load. This part is ideal for automotive and all battery operated microprocessor equipment.

The regulator is protected against reverse battery, short circuit, and thermal overload conditions. The device can withstand load dump transients making it suitable for use in automotive environments.

Features

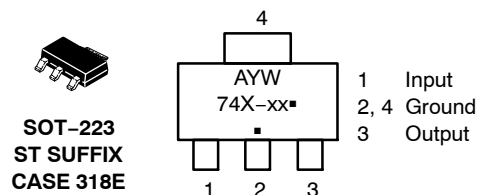
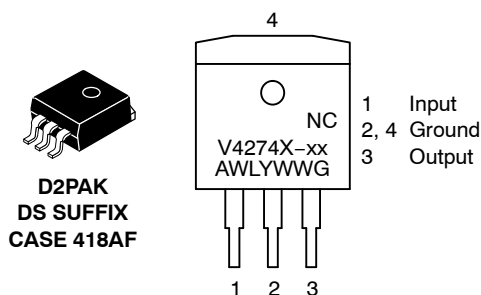
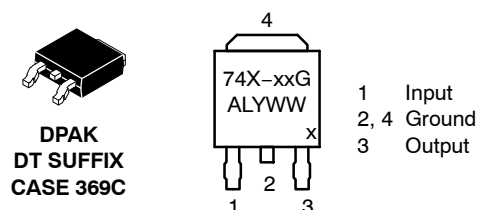
- 2.5, 3.3 V, 5.0 V, 8.5 V, $\pm 2.0\%$ Output Options
- 2.5, 3.3 V, 5.0 V, $\pm 4.0\%$ Output Options
- Low 150 μA Quiescent Current at 1 mA load current
- 400 mA Output Current Capability
- Fault Protection
 - -42 V Reverse Voltage
 - Short Circuit
 - Thermal Overload
- Very Low Dropout Voltage
- AEC-Q100 Qualified and PPAP Capable
- NCV Prefix for Automotive and Other Applications Requiring Unique Site and Control Change Requirements
- These are Pb-Free Devices



ON Semiconductor®

<http://onsemi.com>

MARKING DIAGRAMS



X = A or blank
xx = Voltage Ratings
A = Assembly Location
L, WL = Wafer Lot
Y = Year
WW, W = Work Week
G, ■ = Pb-Free Package

(*Note: Microdot may be in either location)

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 15 of this data sheet.

NCV4274, NCV4274A

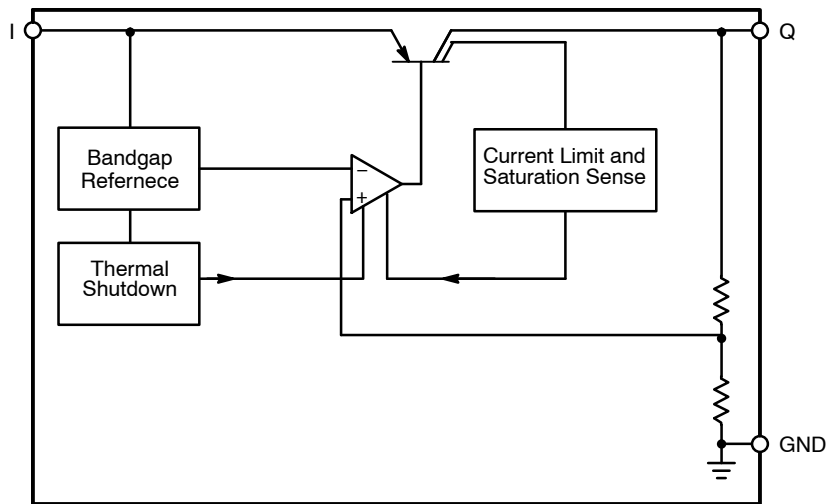


Figure 1. Block Diagram

Pin Definitions and Functions

Pin No.	Symbol	Function
1	I	Input; Bypass directly at the IC a ceramic capacitor to GND.
2,4	GND	Ground
3	Q	Output; Bypass with a capacitor to GND.

1. DPAK 3LD package code 6025
2. D2PAK 3LD package code 6083

ABSOLUTE MAXIMUM RATINGS

Pin Symbol, Parameter		Symbol	Condition	Min	Max	Unit
I, Input-to-Regulator	Voltage	V_I		-42	45	V
	Current	I_I		Internally Limited	Internally Limited	
I, Input peak Transient Voltage to Regulator with Respect to GND		V_I			60	V
Q, Regulated Output	Voltage	V_Q	$V_Q = V_I$	-1.0	40	V
	Current	I_Q		Internally Limited	Internally Limited	
GND, Ground Current		I_{GND}		-	100	mA
Junction Temperature		T_J		-	150	°C
Storage Temperature		T_{Stg}		-50	150	°C
ESD Capability, Human Body Model		ESD_{HB}		4		kV
ESD Capability, Machine Model		ESD_{MM}		200		V
ESD Capability, Charged Device Model		ESD_{CDM}		1		kV

Stresses exceeding Maximum Ratings may damage the device. Maximum Ratings are stress ratings only. Functional operation above the Recommended Operating Conditions is not implied. Extended exposure to stresses above the Recommended Operating Conditions may affect device reliability.

3. This device series incorporates ESD protection and is tested by the following methods:
 ESD HBM tested per AEC-Q100-002 (EIA/JESD22-A114)
 ESD MM tested per AEC-Q100-003 (EIA/JESD22-A115)
 ESD CDM tested per EIA/JES D22/C101, Field Induced Charge Model

NCV4274, NCV4274A

OPERATING RANGE

Parameter	Symbol	Condition	Min	Max	Unit
Input Voltage (8.5 V Version)	V_I		9.0	40	V
Input Voltage (5.0 V Version)	V_I		5.5	40	V
Input Voltage (3.3 V, and 2.5 V Version)	V_I		4.5	40	V
Junction Temperature	T_J		-40	150	°C

THERMAL RESISTANCE

Parameter	Symbol	Condition	Min	Max	Unit
Junction-to-Ambient	DPAK R_{thja}		-	70 (Note 4)	°C/W
Junction-to-Ambient	D2PAK R_{thja}		-	60 (Note 4)	°C/W
Junction-to-Case	DPAK R_{thjc}		-	4	°C/W
Junction-to-Case	D2PAK R_{thjc}		-	3	°C/W
Junction-to-Tab	SOT-223 $\Psi-JLX,$ ΨLX		-	14.5 (Note 5)	°C/W
Junction-to-Ambient	SOT-223 $R_{\theta JA}, \theta_{JA}$		-	169.7 (Note 5)	°C/W

4. Soldered in, minimal footprint, FR4

5. 1 oz copper, 5 mm² copper area, FR4

LEAD FREE SOLDERING TEMPERATURE AND MSL

Parameter	Symbol	Condition	Min	Max	Unit
Lead Free Soldering, (Note 6) Reflow (SMD styles only), Pb-Free	T_{sld}	60s – 150s Above 217s 40s Max at Peak	-	265 pk	°C
Moisture Sensitivity Level	MSL	DPAK and D2PAK SOT-223	1 3	- -	

6. Per IPC/JEDEC J-STD-020C

NCV4274, NCV4274A

ELECTRICAL CHARACTERISTICS

-40°C < T_J < 150°C; V_I = 13.5 V unless otherwise noted.

Parameter	Symbol	Test Conditions	Min	Typ	Max	Min	Typ	Max	Unit
			NCV4274A			NCV4274			
REGULATOR									
Output Voltage (8.5 V Version)	V _Q	5 mA < I _Q < 200 mA 9.5 V < V _I < 40 V	8.33	8.5	8.67	-	-	-	V
Output Voltage (8.5 V Version)	V _Q	5 mA < I _Q < 400 mA 9.5 V < V _I < 28 V	8.33	8.5	8.67	-	-	-	V
Output Voltage (5.0 V Version)	V _Q	5 mA < I _Q < 400 mA 6 V < V _I < 28 V	4.9	5.0	5.1	4.8	5.0	5.2	V
Output Voltage (5.0 V Version)	V _Q	5 mA < I _Q < 200 mA 6 V < V _I < 40 V	4.9	5.0	5.1	4.8	5.0	5.2	V
Output Voltage (3.3 V Version)	V _Q	5 mA < I _Q < 400 mA 4.5 V < V _I < 28 V	3.23	3.3	3.37	3.17	3.3	3.43	V
Output Voltage (3.3 V Version)	V _Q	5 mA < I _Q < 200 mA 4.5 V < V _I < 40 V	3.23	3.3	3.37	3.17	3.3	3.43	V
Output Voltage (2.5 V Version)	V _Q	5 mA < I _Q < 400 mA 4.5 V < V _I < 28 V	2.45	2.5	2.55	2.4	2.5	2.6	V
Output Voltage (2.5 V Version)	V _Q	5 mA < I _Q < 200 mA 4.5 V < V _I < 40 V	2.45	2.5	2.55	2.4	2.5	2.6	V
Current Limit	I _Q	-	400	600	-	400	600	-	mA
Quiescent Current	I _q	I _Q = 1 mA V _Q = 8.5 V V _Q = 5.0 V V _Q = 3.3 V V _Q = 2.5 V I _Q = 250 mA V _Q = 8.5 V V _Q = 5.0 V V _Q = 3.3 V V _Q = 2.5 V I _Q = 400 mA V _Q = 8.5 V V _Q = 5.0 V V _Q = 3.3 V V _Q = 2.5 V	-	195	250	-	-	-	μA
			-	190	250	-	190	250	μA
			-	145	250	-	145	250	μA
			-	140	250	-	140	250	μA
			-	10	15	-	-	-	mA
			-	10	15	-	10	15	mA
			-	13	20	-	13	20	mA
			-	12	20	-	12	20	mA
			-	20	35	-	-	-	mA
			-	20	35	-	20	35	mA
			-	30	45	-	30	45	mA
			-	28	45	-	28	45	mA
Dropout Voltage	V _{DR}	I _Q = 250 mA, V _{DR} = V _I - V _Q							
8.5 V Version		V _I = 8.5 V	-	250	500	-	-	-	mV
5.0 V Version		V _I = 5.0 V	-	250	500	-	250	500	mV
3.3 V Version		V _I = 4.5 V	-	-	1.27	-	-	1.33	V
2.5 V Version		V _I = 4.5 V	-	-	2.05	-	-	2.1	V
Load Regulation	ΔV _Q	I _Q = 5 mA to 400 mA	-	7	20	-	7	30	mV
Line Regulation	ΔV _Q	ΔV _I = 12 V to 32 V I _Q = 5 mA	-	10	25	-	10	25	mV
Power Supply Ripple Rejection	PSRR	f _r = 100 Hz, V _r = 0.5 V _{PP}	-	60	-	-	60	-	dB
Temperature output voltage drift	ΔV _Q /ΔT		-	0.5	-	-	0.5	-	mV/K
Thermal Shutdown Temperature*	T _{SD}	I _Q = 5 mA	165	-	210	165	-	210	°C

*Guaranteed by design, not tested in production

NCV4274, NCV4274A

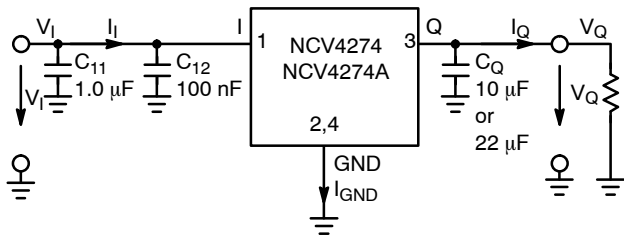


Figure 2. Measuring Circuit

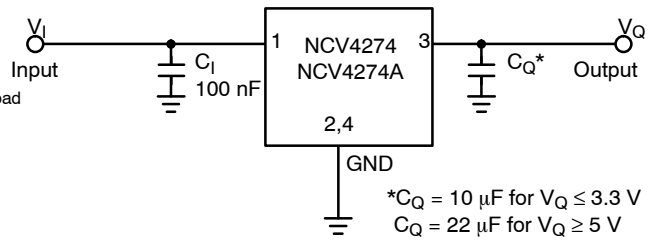


Figure 3. Application Circuit

TYPICAL CHARACTERISTIC CURVES

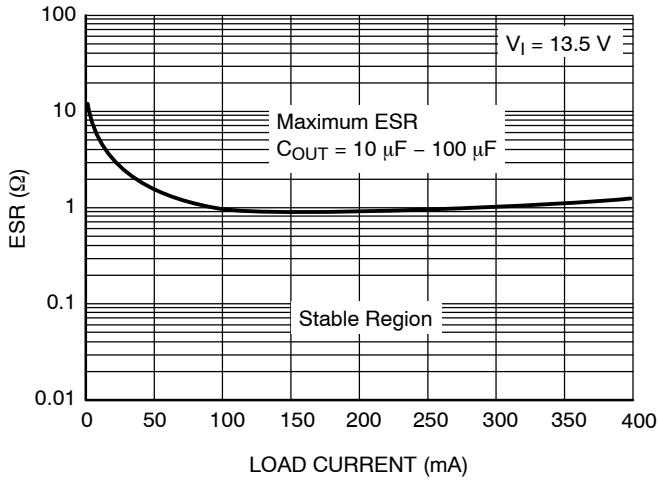


Figure 4. ESR Characterization – 8.5 V Version

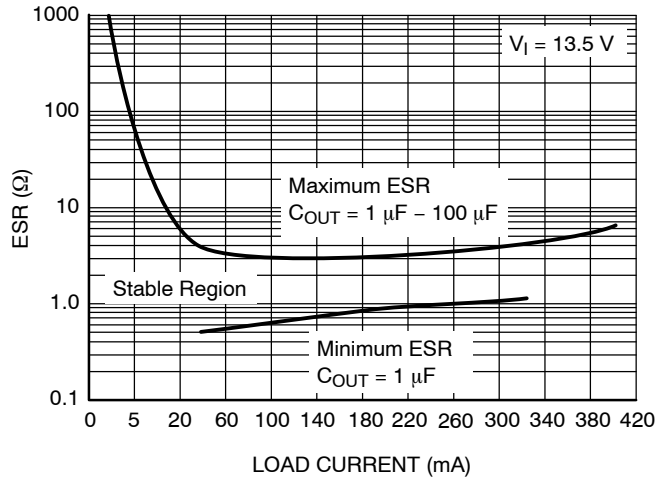


Figure 5. ESR Characterization – 2.5 V, 3.3 V and 5 V Versions

NCV4274, NCV4274A

TYPICAL CHARACTERISTIC CURVES – 8.5 V Version

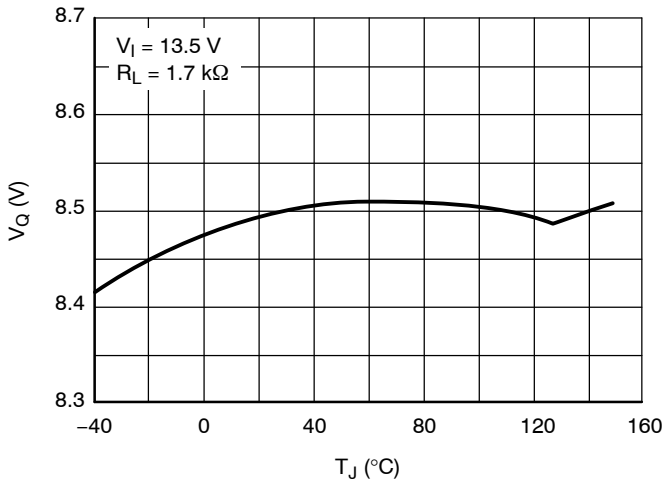


Figure 6. Output Voltage vs. Junction Temperature

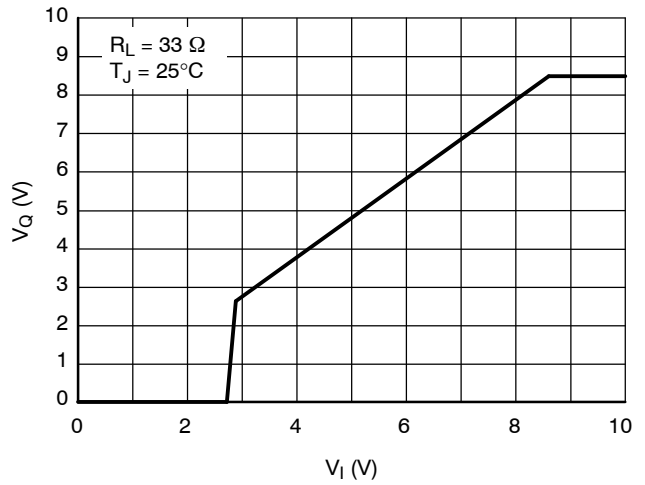


Figure 7. Output Voltage vs. Input Voltage

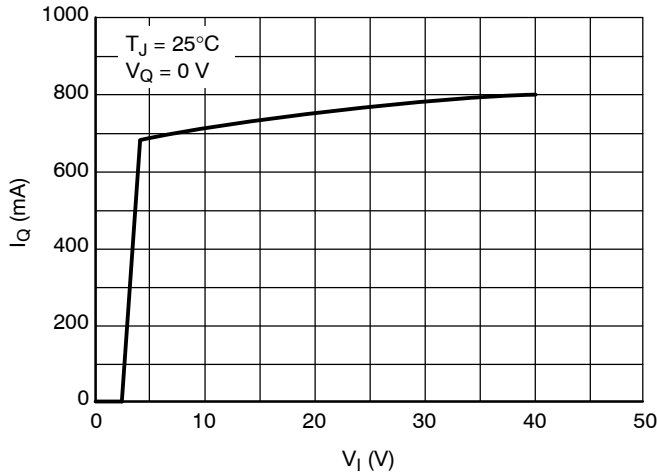


Figure 8. Output Current vs. Input Voltage

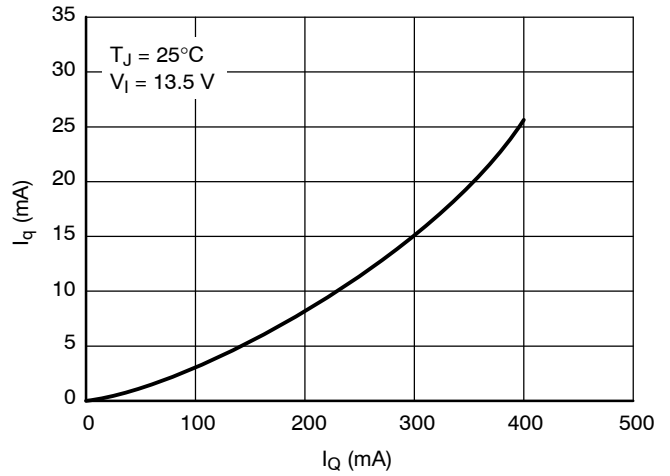


Figure 9. Current Consumption vs. Output Current (High Load)

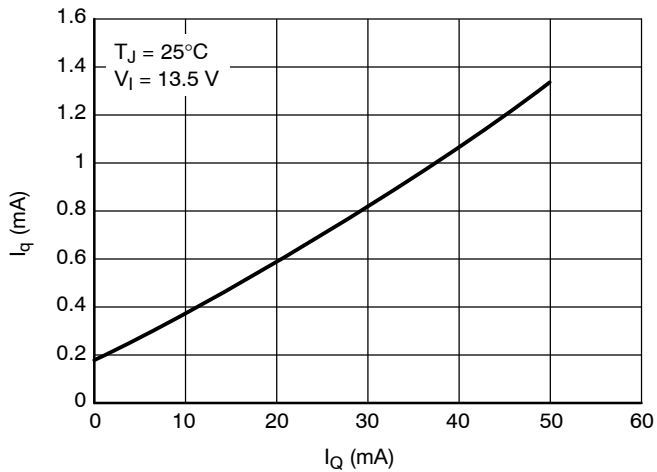


Figure 10. Current Consumption vs. Output Current (Low Load)

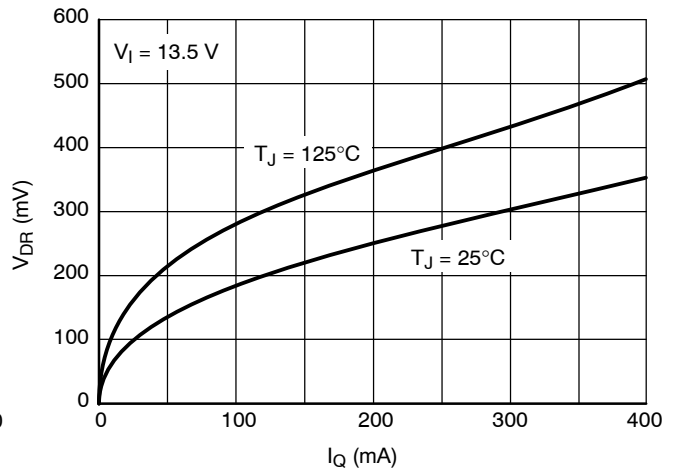


Figure 11. Drop Voltage vs. Output Current

NCV4274, NCV4274A

TYPICAL CHARACTERISTIC CURVES – 8.5 V Version

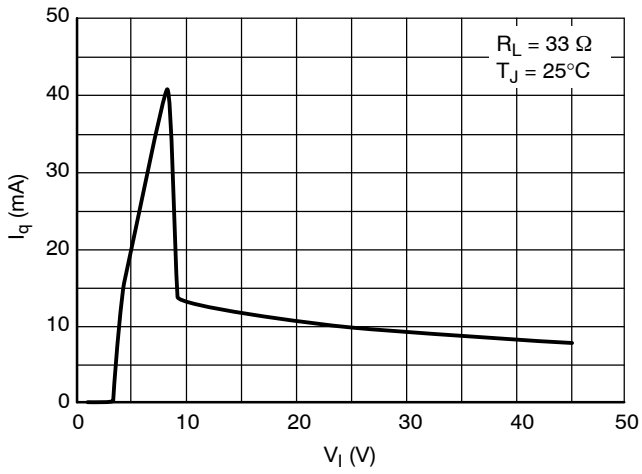


Figure 12. Current Consumption vs. Input Voltage

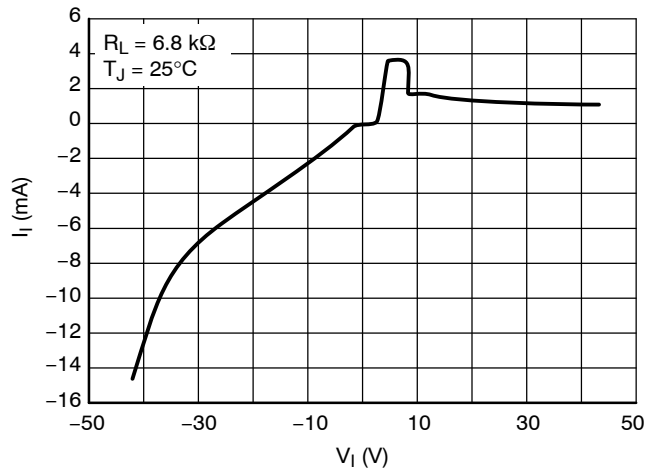


Figure 13. Input Current vs. Input Voltage

TYPICAL CHARACTERISTIC CURVES – 5.0 V Version

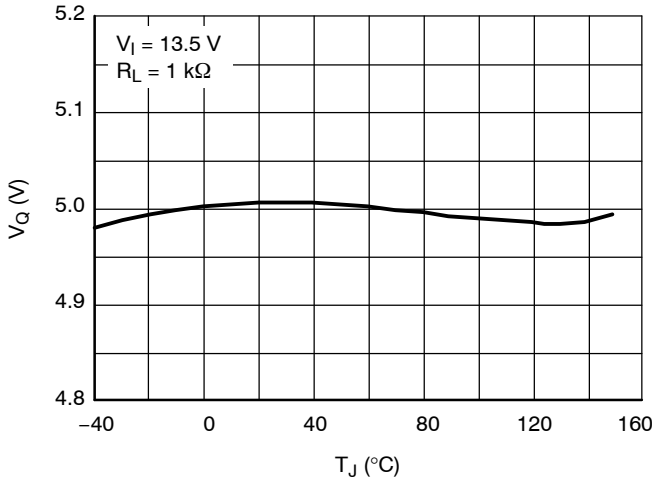


Figure 14. Output Voltage vs. Junction Temperature

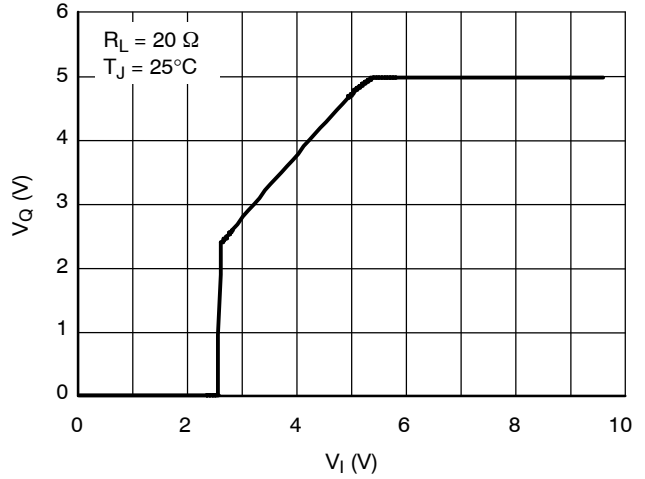


Figure 15. Output Voltage vs. Input Voltage

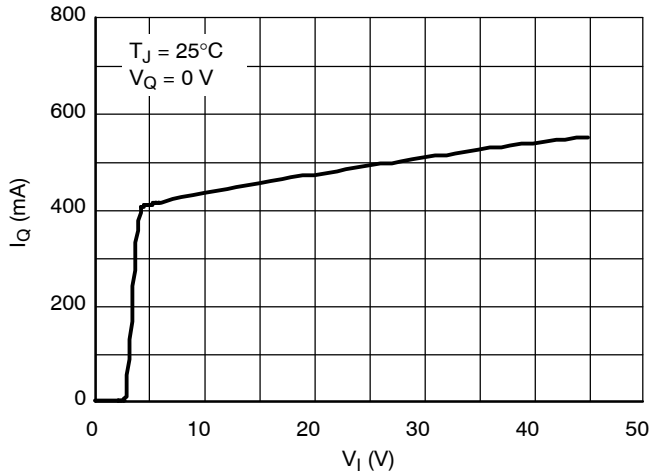


Figure 16. Output Current vs. Input Voltage

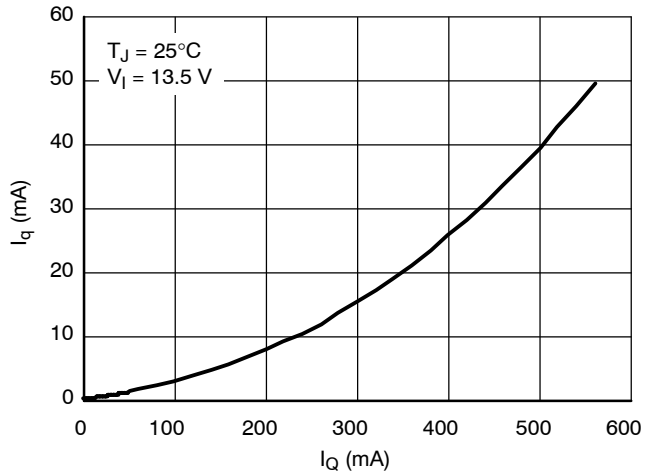


Figure 17. Current Consumption vs. Output Current (High Load)

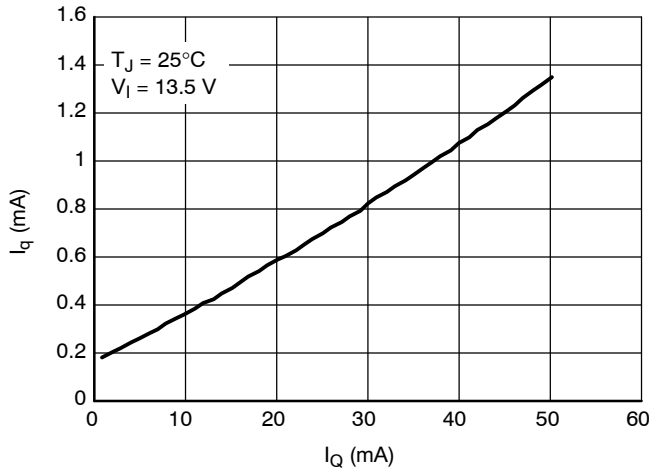


Figure 18. Current Consumption vs. Output Current (Low Load)

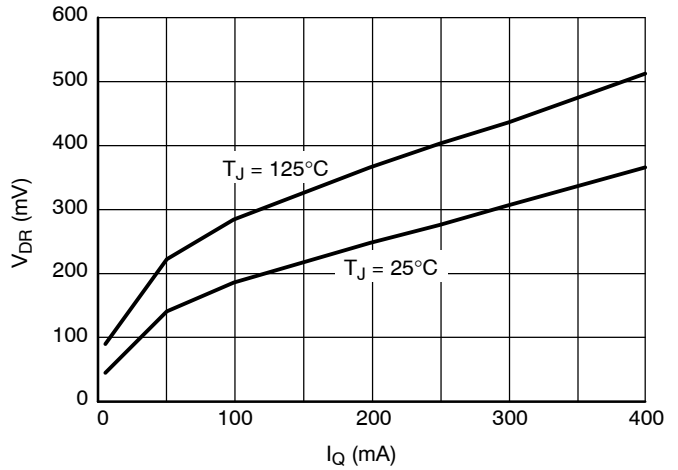


Figure 19. Drop Voltage vs. Output Current

NCV4274, NCV4274A

TYPICAL CHARACTERISTIC CURVES – 5.0 V Version

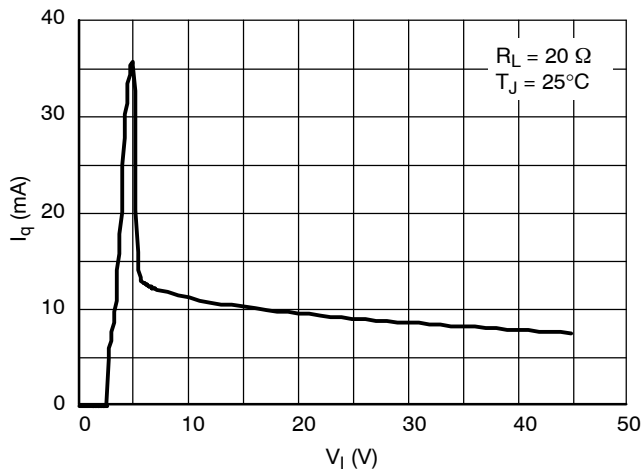


Figure 20. Current Consumption vs. Input Voltage

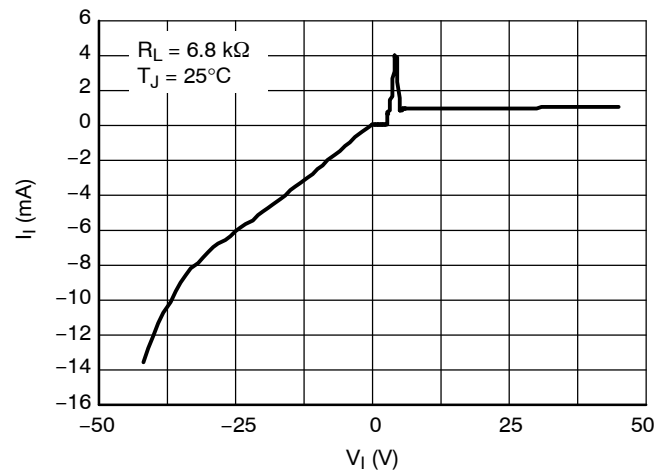


Figure 21. Input Current vs. Input Voltage

NCV4274, NCV4274A

TYPICAL CHARACTERISTIC CURVES – 3.3 V Version

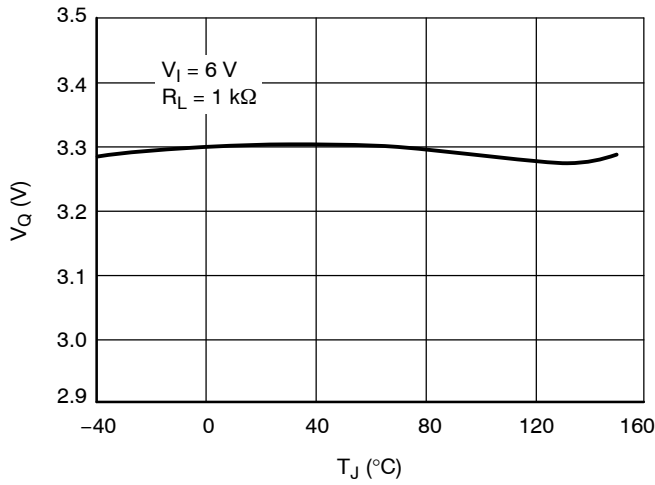


Figure 22. Output Voltage vs. Junction Temperature

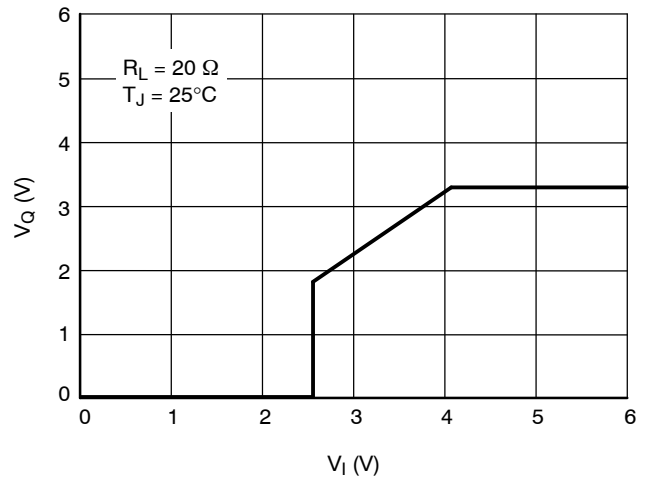


Figure 23. Output Voltage vs. Input Voltage

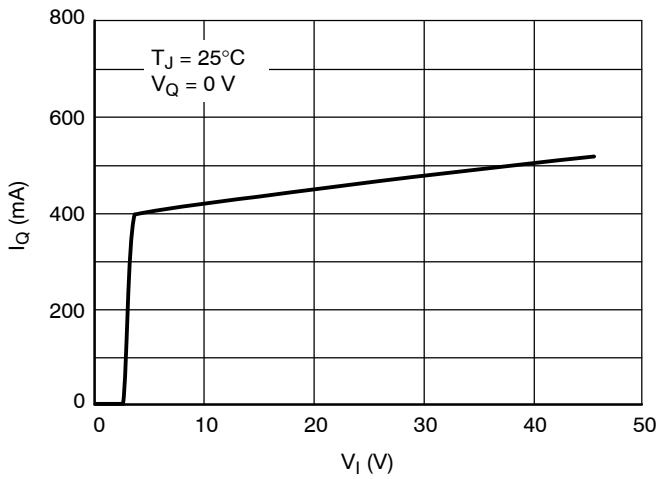


Figure 24. Output Current vs. Input Voltage

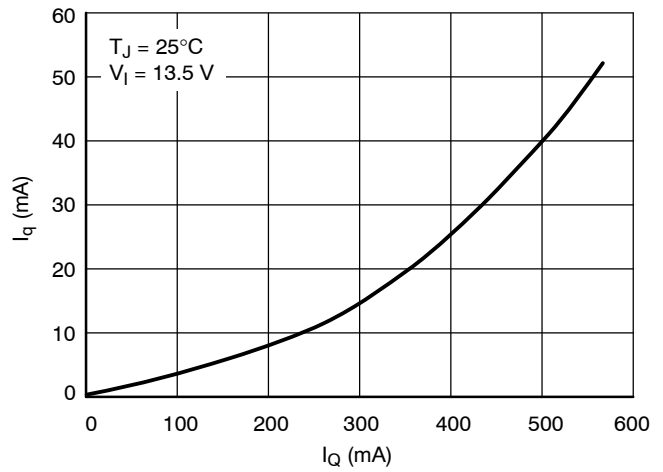


Figure 25. Current Consumption vs. Output Current (High Load)

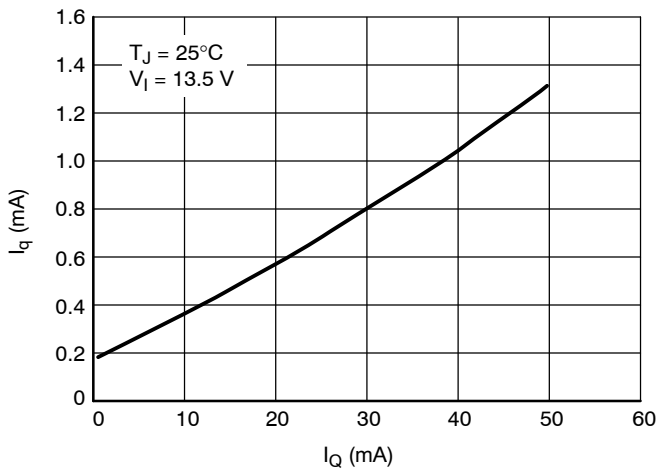


Figure 26. Current Consumption vs. Output Current (Low Load)

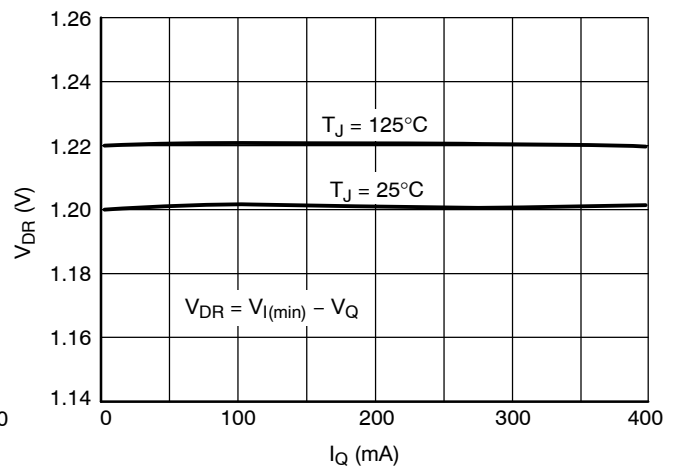


Figure 27. Voltage Drop vs. Output Current

NCV4274, NCV4274A

TYPICAL CHARACTERISTIC CURVES – 3.3 V Version

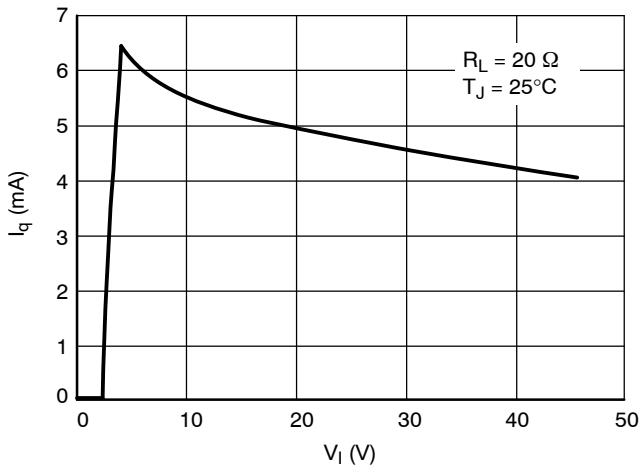


Figure 28. Current Consumption vs. Input Voltage

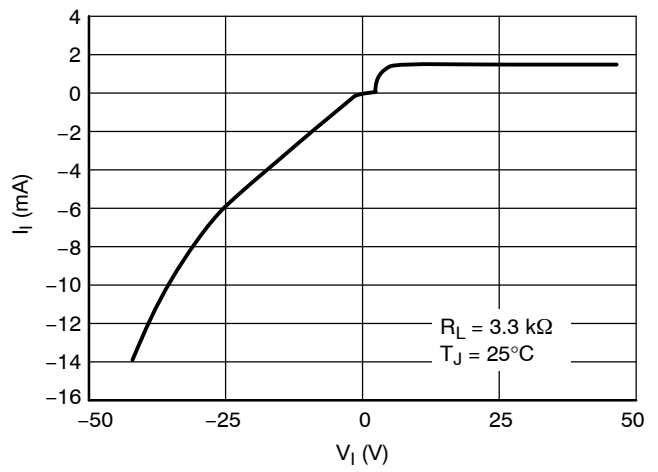


Figure 29. Input Current vs. Input Voltage

NCV4274, NCV4274A

TYPICAL CHARACTERISTIC CURVES – 2.5 V Version

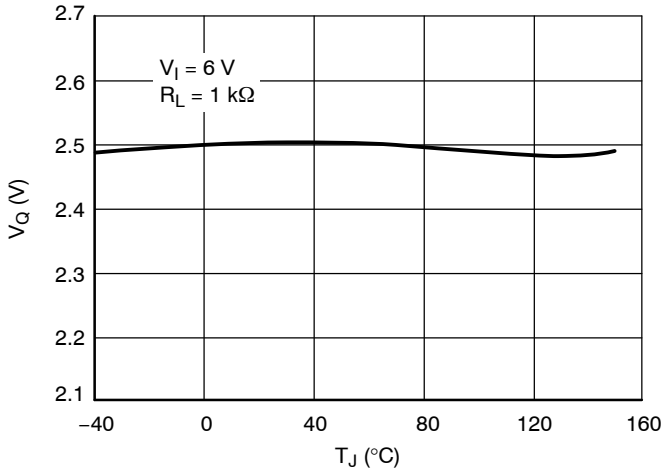


Figure 30. Output Voltage vs. Junction Temperature

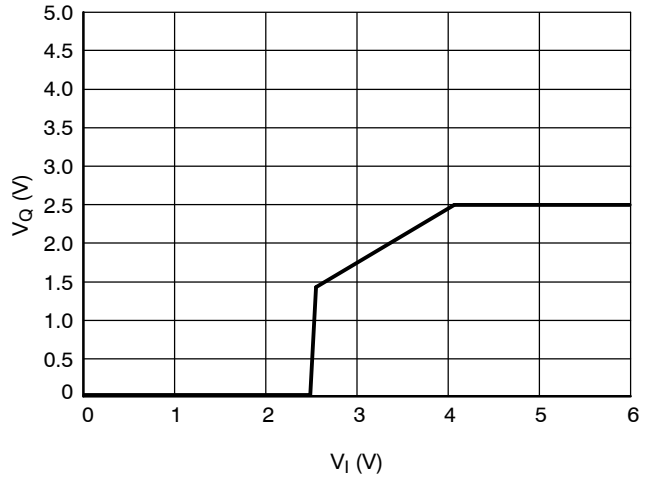


Figure 31. Output Voltage vs. Input Voltage

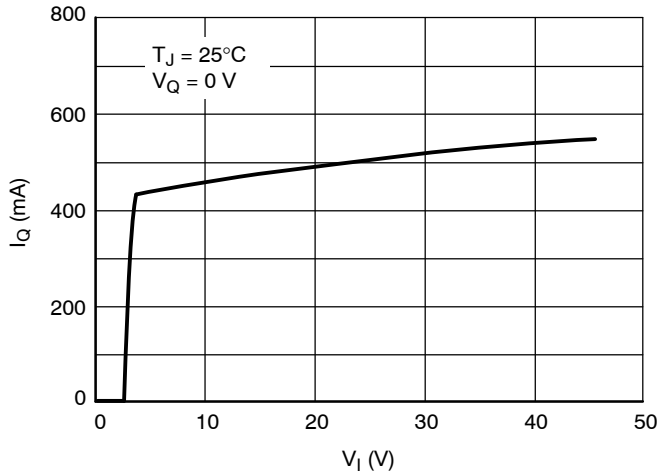


Figure 32. Output Current vs. Input Voltage

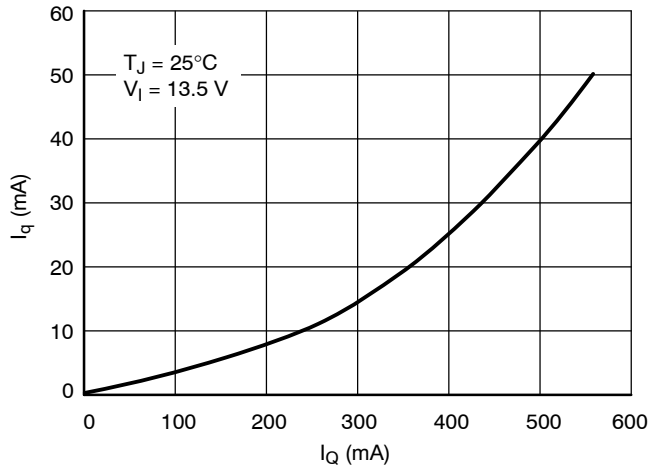


Figure 33. Current Consumption vs. Output Current (High Load)

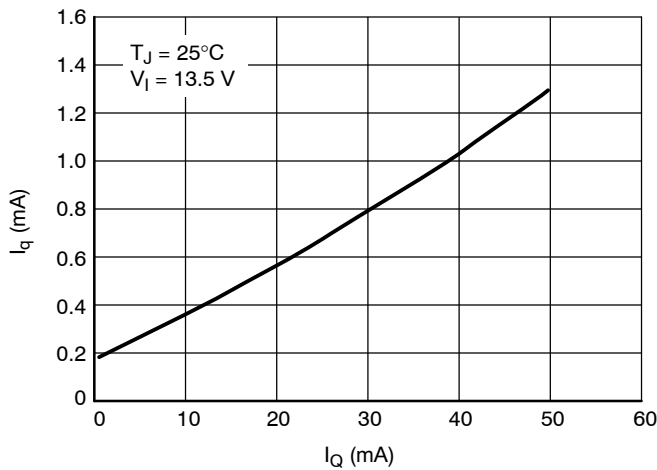


Figure 34. Current Consumption vs. Output Current (Low Load)

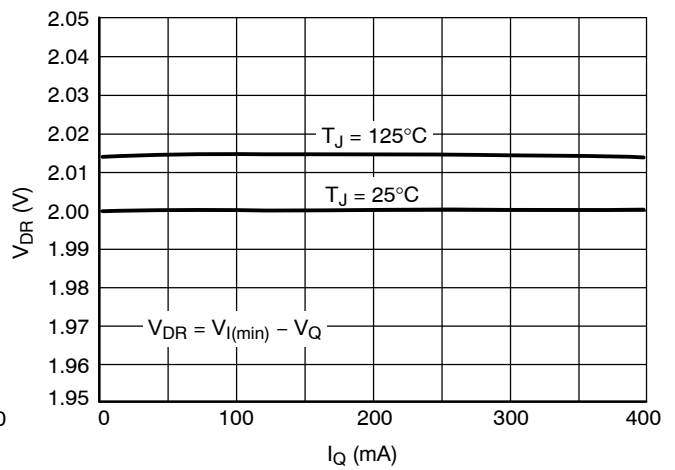


Figure 35. Voltage Drop vs. Output Current

NCV4274, NCV4274A

TYPICAL CHARACTERISTIC CURVES – 2.5 V Version

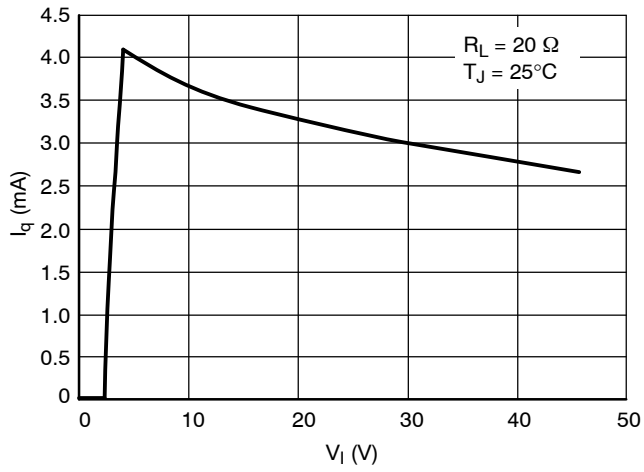


Figure 36. Current Consumption vs. Input Voltage

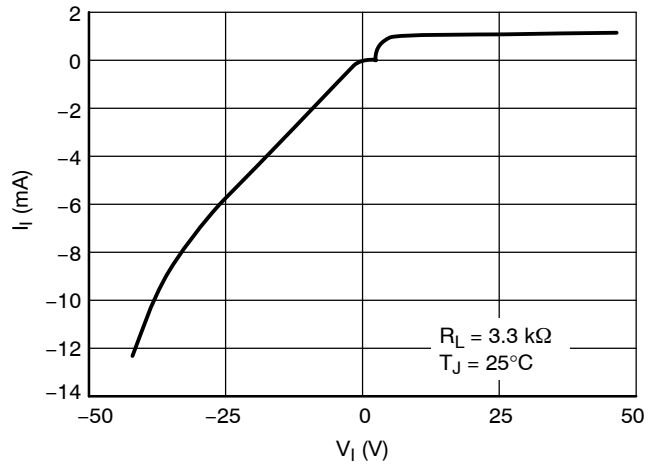


Figure 37. Input Current vs. Input Voltage

APPLICATION DESCRIPTION

Output Regulator

The output is controlled by a precision trimmed reference and error amplifier. The PNP output has saturation control for regulation while the input voltage is low, preventing over saturation. Current limit and voltage monitors complement the regulator design to give safe operating signals to the processor and control circuits.

Stability Considerations

The input capacitor C_{I1} in Figure 2 is necessary for compensating input line reactance. Possible oscillations caused by input inductance and input capacitance can be damped by using a resistor of approximately 1 Ω in series with C_{I2}.

The output or compensation capacitor helps determine three main characteristics of a linear regulator: startup delay, load transient response and loop stability.

The capacitor value and type should be based on cost, availability, size and temperature constraints. The aluminum electrolytic capacitor is the least expensive solution, but, if the circuit operates at low temperatures (–25°C to –40°C), both the value and ESR of the capacitor will vary considerably. The capacitor manufacturer’s data sheet usually provides this information.

The value for the output capacitor C_Q shown in Figure 2 should work for most applications; however, it is not necessarily the optimized solution. Stability is guaranteed at values C_Q ≥ 2.2 μF and an ESR ≤ 2.5 Ω within the operating temperature range. Actual limits are shown in a graph in the Typical Performance Characteristics section.

Calculating Power Dissipation in a Single Output Linear Regulator

The maximum power dissipation for a single output regulator (Figure 3) is:

$$P_{D(max)} = [V_{I(max)} - V_{Q(min)}]I_{Q(max)} + V_{I(max)}I_q \quad (\text{eq. 1})$$

Where:

V_{I(max)} is the maximum input voltage,

V_{Q(min)} is the minimum output voltage,

I_{Q(max)} is the maximum output current for the application, and

I_q is the quiescent current the regulator consumes at I_{Q(max)}.

Once the value of P_{D(max)} is known, the maximum permissible value of R_{θJA} can be calculated:

$$P_{\theta JA} = \frac{(150\text{ C} - T_A)}{P_D} \quad (\text{eq. 2})$$

The value of R_{θJA} can then be compared with those in the package section of the data sheet. Those packages with R_{θJA}’s less than the calculated value in Equation 2 will keep the die temperature below 150°C. In some cases, none of the packages will be sufficient to dissipate the heat generated by the IC, and an external heat sink will be required. The current flow and voltages are shown in the Measurement Circuit Diagram.

Heat Sinks

A heat sink effectively increases the surface area of the package to improve the flow of heat away from the IC and into the surrounding air.

Each material in the heat flow path between the IC and the outside environment will have a thermal resistance. Like series electrical resistances, these resistances are summed to determine the value of R_{θJA}:

$$R_{\theta JA} = R_{\theta JC} + R_{\theta CS} + R_{\theta SA} \quad (\text{eq. 3})$$

Where:

R_{θJC} = the junction-to-case thermal resistance,

R_{θCS} = the case-to-heat sink thermal resistance, and

R_{θSA} = the heat sink-to-ambient thermal resistance.

R_{θJC} appears in the package section of the data sheet.

Like R_{θJA}, it too is a function of package type. R_{θCS} and R_{θSA} are functions of the package type, heat sink and the interface between them. These values appear in data sheets of heat sink manufacturers. Thermal, mounting, and heat sinking are discussed in the ON Semiconductor application note AN1040/D, available on the ON Semiconductor Website.

NCV4274, NCV4274A

ORDERING INFORMATION4

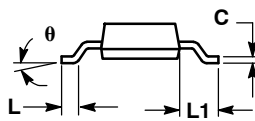
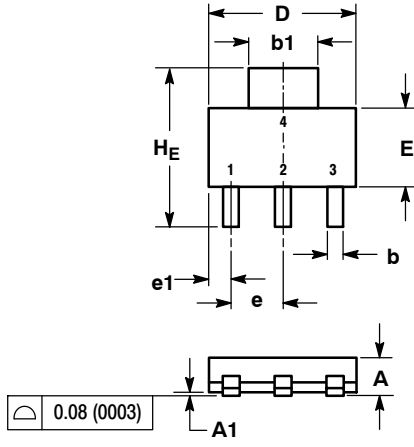
Device	Output Voltage Accuracy	Output Voltage	Package	Shipping†
NCV4274ADS85R4G	2%	8.5 V	D2PAK (Pb-Free)	800 / Tape & Reel
NCV4274DS50G	4%	5.0 V	D2PAK (Pb-Free)	50 Units / Rail
NCV4274DS50R4G	4%	5.0 V	D2PAK (Pb-Free)	800 / Tape & Reel
NCV4274DT50RKG	4%	5.0 V	DPAK (Pb-Free)	2500 / Tape & Reel
NCV4274ADS50G	2%	5.0 V	D2PAK (Pb-Free)	50 Units / Rail
NCV4274ADS50R4G	2%	5.0 V	D2PAK (Pb-Free)	800 / Tape & Reel
NCV4274ADT50RKG	2%	5.0 V	DPAK (Pb-Free)	2500 / Tape & Reel
NCV4274ST33T3G	4%	3.3 V	SOT-223 (Pb-Free)	4000 / Tape & Reel
NCV4274DT33RKG	4%	3.3 V	DPAK (Pb-Free)	2500 / Tape & Reel
NCV4274AST33T3G	2%	3.3 V	SOT-223 (Pb-Free)	4000 / Tape & Reel
NCV4274ADT33RKG	2%	3.3 V	DPAK (Pb-Free)	2500 / Tape & Reel
NCV4274ADS33R4G	2%	3.3 V	D2PAK (Pb-Free)	800 / Tape & Reel
NCV4274ST25T3G	4%	2.5 V	SOT-223 (Pb-Free)	4000 / Tape & Reel
NCV4274AST25T3G	2%	2.5 V	SOT-223 (Pb-Free)	4000 / Tape & Reel

†For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.

NCV4274, NCV4274A

PACKAGE DIMENSIONS

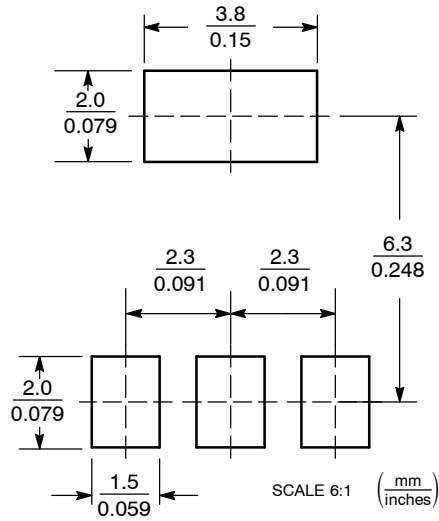
SOT-223 (TO-261)
CASE 318E-04
ISSUE N



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
2. CONTROLLING DIMENSION: INCH.

DIM	MILLIMETERS			INCHES		
	MIN	NOM	MAX	MIN	NOM	MAX
A	1.50	1.63	1.75	0.060	0.064	0.068
A1	0.02	0.06	0.10	0.001	0.002	0.004
b	0.60	0.75	0.89	0.024	0.030	0.035
b1	2.90	3.06	3.20	0.115	0.121	0.126
c	0.24	0.29	0.35	0.009	0.012	0.014
D	6.30	6.50	6.70	0.249	0.256	0.263
E	3.30	3.50	3.70	0.130	0.138	0.145
e	2.20	2.30	2.40	0.087	0.091	0.094
e1	0.85	0.94	1.05	0.033	0.037	0.041
L	0.20	---	---	0.008	---	---
L1	1.50	1.75	2.00	0.060	0.069	0.078
HE	6.70	7.00	7.30	0.264	0.276	0.287
θ	0°	---	10°	0°	---	10°

SOLDERING FOOTPRINT*

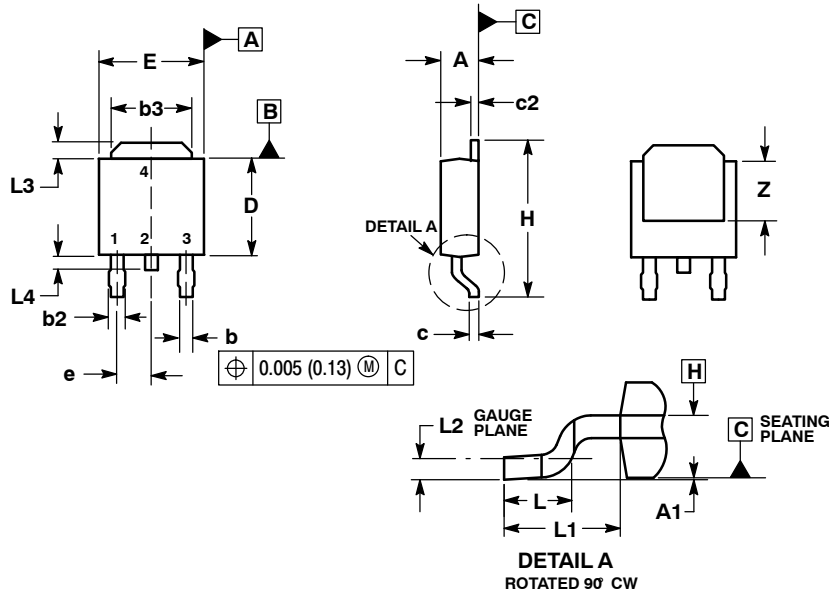


*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

NCV4274, NCV4274A

PACKAGE DIMENSIONS

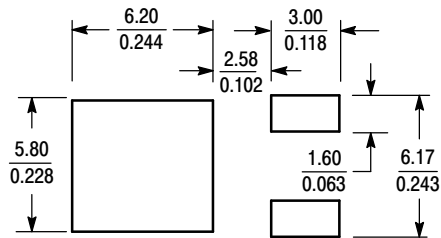
DPAK (SINGLE GAUGE) CASE 369C ISSUE D



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
 2. CONTROLLING DIMENSION: INCHES.
 3. THERMAL PAD CONTOUR OPTIONAL WITHIN DIMENSIONS b3, L3 and Z.
 4. DIMENSIONS D AND E DO NOT INCLUDE MOLD FLASH, PROTRUSIONS, OR BURRS. MOLD FLASH, PROTRUSIONS, OR GATE BURRS SHALL NOT EXCEED 0.006 INCHES PER SIDE.
 5. DIMENSIONS D AND E ARE DETERMINED AT THE OUTERMOST EXTREMES OF THE PLASTIC BODY.
 6. DATUMS A AND B ARE DETERMINED AT DATUM PLANE H.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.086	0.094	2.18	2.38
A1	0.000	0.005	0.00	0.13
b	0.025	0.035	0.63	0.89
b2	0.030	0.045	0.76	1.14
b3	0.180	0.215	4.57	5.46
c	0.018	0.024	0.46	0.61
c2	0.018	0.024	0.46	0.61
D	0.235	0.245	5.97	6.22
E	0.250	0.265	6.35	6.73
e	0.090 BSC	2.29 BSC		
H	0.370	0.410	9.40	10.41
L	0.055	0.070	1.40	1.78
L1	0.108 REF	2.74 REF		
L2	0.020 BSC	0.51 BSC		
L3	0.035	0.050	0.89	1.27
L4	---	0.040	---	1.01
Z	0.155	---	3.93	---

SOLDERING FOOTPRINT*



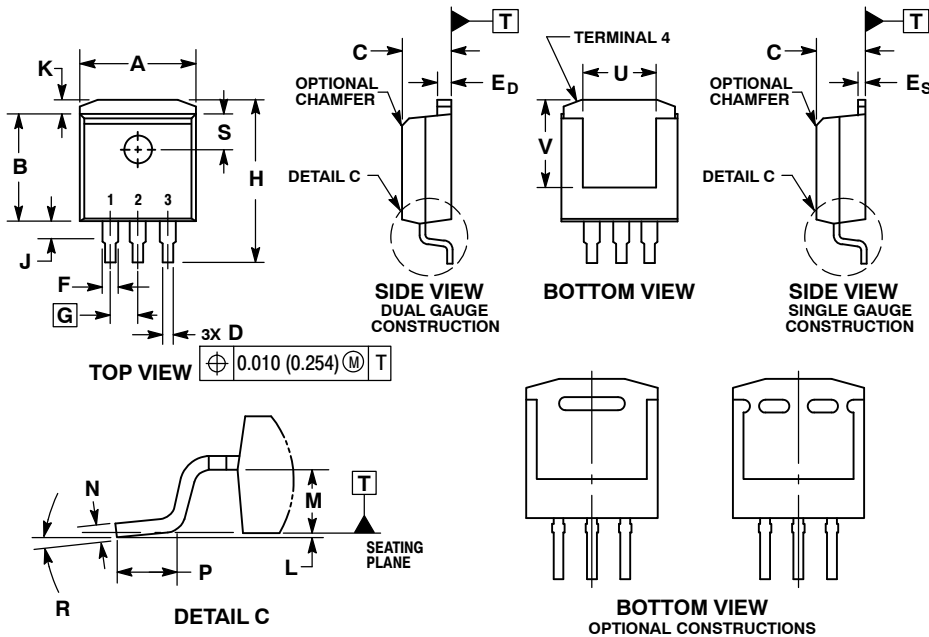
SCALE 3:1 $\left(\frac{\text{mm}}{\text{inches}}\right)$

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

NCV4274, NCV4274A

PACKAGE DIMENSIONS

D2PAK CASE 418AF ISSUE B

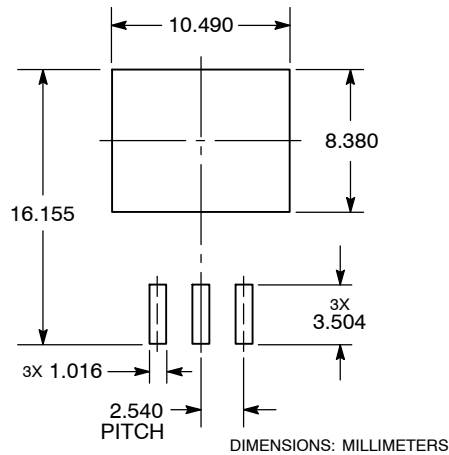


NOTES:

- DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
- CONTROLLING DIMENSION: INCHES.
- TAB CONTOUR OPTIONAL WITHIN DIMENSIONS A AND K.
- DIMENSIONS U AND V ESTABLISH A MINIMUM MOUNTING SURFACE FOR TERMINAL 4.
- DIMENSIONS A AND B DO NOT INCLUDE MOLD FLASH OR GATE PROTRUSIONS. MOLD FLASH AND GATE PROTRUSIONS NOT TO EXCEED 0.025 (0.635) MAXIMUM.
- SINGLE GAUGE DESIGN WILL BE SHIPPED AFTER FPCN EXPIRATION IN OCTOBER 2011.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.386	0.403	9.804	10.236
B	0.356	0.368	9.042	9.347
C	0.170	0.180	4.318	4.572
D	0.026	0.036	0.660	0.914
E _p	0.045	0.055	1.143	1.397
E _s	0.018	0.026	0.457	0.660
F	0.051 REF		1.295 REF	
G	0.100 BSC		2.540 BSC	
H	0.539	0.579	13.691	14.707
J	0.125 MAX		3.175 MAX	
K	0.050 REF		1.270 REF	
L	0.000	0.010	0.000	0.254
M	0.088	0.102	2.235	2.591
N	0.018	0.026	0.457	0.660
P	0.058	0.078	1.473	1.981
R	5° REF		5° REF	
S	0.116 REF		2.946 REF	
U	0.200 MIN		5.080 MIN	
V	0.250 MIN		6.350 MIN	

SOLDERING FOOTPRINT*



*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

ON Semiconductor and are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:
Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com
Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative



A.f Cargador de batería

MCP7384

Advanced Single or Dual Cell Lithium-Ion/ Lithium-Polymer Charge Management Controllers

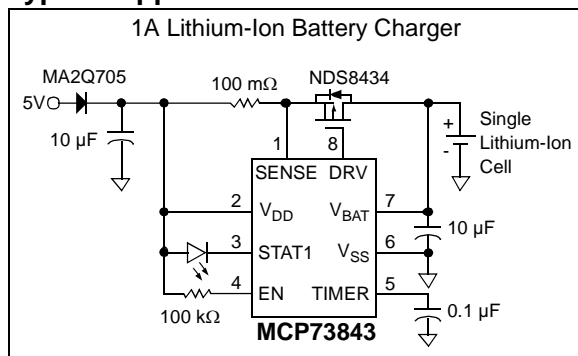
Features

- Linear Charge Management Controllers
- High-Accuracy Preset Voltage Regulation:
 - $\pm 0.5\%$ (max)
- Four Preset Voltage Regulation Options:
 - 4.1V - MCP73841-4.1, MCP73843-4.1
 - 4.2V - MCP73841-4.2, MCP73843-4.2
 - 8.2V - MCP73842-8.2, MCP73844-8.2
 - 8.4V - MCP73842-8.4, MCP73844-8.4
- Programmable Charge Current
- Programmable Safety Charge Timers
- Preconditioning of Deeply Depleted Cells
- Automatic End-of-Charge Control
- Optional Continuous Cell Temperature Monitoring (MCP73841 and MCP73842)
- Charge Status Output for Direct LED Drive
- Automatic Power-Down when Input Power Removed
- Temperature Range: -40°C to 85°C
- Packaging: MSOP-10 - MCP73841, MCP73842
MSOP-8 - MCP73843, MCP73844

Applications

- Lithium-Ion/Lithium-Polymer Battery Chargers
- Personal Data Assistants
- Cellular Telephones
- Hand-Held Instruments
- Cradle Chargers
- Digital Cameras
- MP3 Players

Typical Application Circuit



Description

The MCP7384X family of devices are highly advanced linear charge management controllers for use in space-limited, cost-sensitive applications. The MCP73841 and MCP73842 combine high accuracy, constant-voltage, constant-current regulation, cell preconditioning, cell temperature monitoring, advanced safety timers, automatic charge termination and charge status indication in space-saving, 10-pin MSOP packages. The MCP73841 and MCP73842 provide complete, fully-functional, stand-alone charge management solutions.

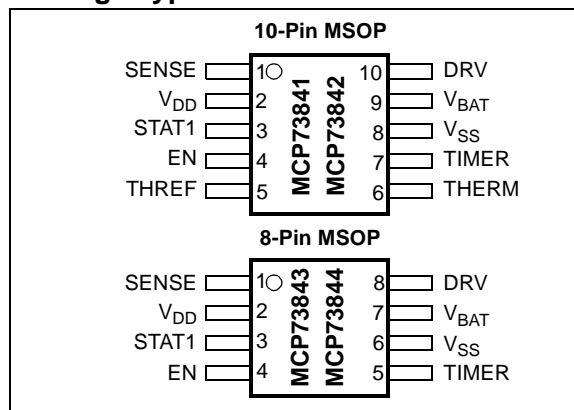
The MCP73843 and MCP73844 employ all the features of the MCP73841 and MCP73842, with the exception of the cell temperature monitor. The MCP73843 and MCP73844 are offered in 8-pin MSOP packages.

The MCP73841 and MCP73843 are designed for applications utilizing single-cell Lithium-Ion or Lithium-Polymer battery packs. Two preset voltage regulation options are available (4.1V and 4.2V) for use with either coke or graphite anodes. The MCP73841 and MCP73843 operate with an input voltage range of 4.5V to 12V.

The MCP73842 and MCP73844 are designed for applications utilizing dual series cell Lithium-Ion or Lithium-Polymer battery packs. Two preset voltage regulation options are available (8.2V and 8.4V). The MCP73842 and MCP73844 operate with an input voltage range of 8.7V to 12V.

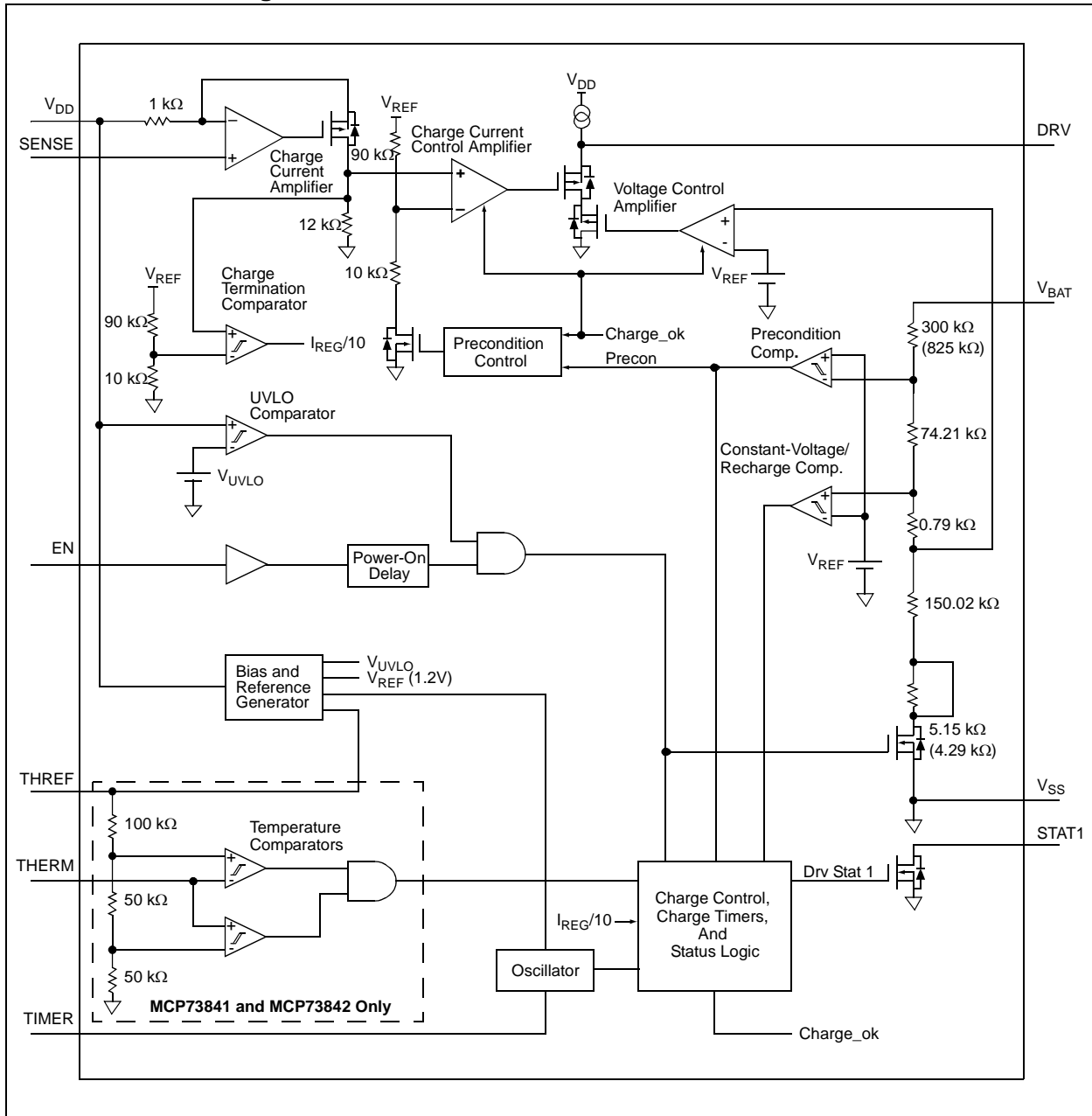
The MCP7384X family of devices are fully specified over the ambient temperature range of -40°C to $+85^{\circ}\text{C}$.

Package Types



MCP73841/2/3/4

Functional Block Diagram



1.0 ELECTRICAL CHARACTERISTICS

Absolute Maximum Ratings †

V_{DD}	13.5V
All inputs and outputs w.r.t. V_{SS}	-0.3 to ($V_{DD}+0.3$)V
Current at DRV Pin	± 4 mA
Current at STAT1 Pin	± 30 mA
Maximum Junction Temperature, T_J	150°C
Storage temperature	-65°C to +150°C
ESD protection on all pins:	
Human Body Model (1.5 k Ω in Series with 100 pF).....	≥ 2 kV
Machine Model (200 pF, No Series Resistance)	200V

***Notice:** Stresses above those listed under “Maximum Ratings” may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

DC CHARACTERISTICS

Electrical Specifications: Unless otherwise indicated, all limits apply for $V_{DD} = [V_{REG}(Typ)+0.3V]$ to 12V, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$. Typical values are at $+25^\circ\text{C}$, $V_{DD} = [V_{REG}(Typ) + 1V]$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Supply Input						
Supply Voltage	V_{DD}					
MCP73841, MCP73843		4.5	–	12	V	
MCP73842, MCP73844		8.7	–	12	V	
Supply Current	I_{SS}	–	0.25	4	μA	Disabled Operating $V_{DD} = V_{REG}(Typ)+1V$
		–	0.75	4	mA	
UVLO Start Threshold	V_{START}					
MCP73841, MCP73843		4.25	4.45	4.60	V	V_{DD} Low-to-High
MCP73842, MCP73844		8.45	8.65	8.90	V	V_{DD} Low-to-High
UVLO Stop Threshold	V_{STOP}					
MCP73841, MCP73843		4.20	4.40	4.55	V	V_{DD} High-to-Low
MCP73842, MCP73844		8.40	8.60	8.85	V	V_{DD} High-to-Low
Voltage Regulation (Constant-Voltage Mode)						
Regulated Output Voltage	V_{REG}					
MCP73841-4.1, MCP73843-4.1		4.079	4.1	4.121	V	$V_{DD} = [V_{REG}(Typ)+1V]$, $I_{OUT} = 10$ mA, $T_A = -5^\circ\text{C}$ to $+55^\circ\text{C}$
MCP73841-4.2, MCP73843-4.2		4.179	4.2	4.221	V	$V_{DD} = [V_{REG}(Typ)+1V]$, $I_{OUT} = 10$ mA, $T_A = -5^\circ\text{C}$ to $+55^\circ\text{C}$
MCP73842-8.2, MCP73844-8.2		8.159	8.2	8.241	V	$V_{DD} = [V_{REG}(Typ)+1V]$, $I_{OUT} = 10$ mA, $T_A = -5^\circ\text{C}$ to $+55^\circ\text{C}$
MCP73842-8.4, MCP73844-8.4		8.358	8.4	8.442	V	$V_{DD} = [V_{REG}(Typ)+1V]$, $I_{OUT} = 10$ mA, $T_A = -5^\circ\text{C}$ to $+55^\circ\text{C}$
Line Regulation	$ \Delta V_{BAT}/V_{BAT} /\Delta V_{DD}$	–	0.025	0.25	%/V	$V_{DD} = [V_{REG}(Typ)+1V]$ to 12V, $I_{OUT} = 10$ mA
Load Regulation	$ \Delta V_{BAT} /V_{BAT}$	–	0.01	0.25	%	$I_{OUT} = 10$ mA to 150 mA, $V_{DD} = [V_{REG}(Typ)+1V]$
Supply Ripple Attenuation	PSRR	–	-58	–	dB	$I_{OUT} = 10$ mA, 100 Hz
		–	-42	–	dB	$I_{OUT} = 10$ mA, 1 kHz
		–	-30	–	dB	$I_{OUT} = 10$ mA, 10 kHz
Output Reverse Leakage Current	$I_{DISCHARGE}$	–	0.4	1	μA	V_{DD} Floating, $V_{BAT} = V_{REG}(Typ)$
Current Regulation (Fast Charge Constant-Current Mode)						
Fast Charge Current Regulation Threshold	V_{FCS}	100	110	120	mV	$V_{DD} - V_{SENSE}$, $T_A = -5^\circ\text{C}$ to $+55^\circ\text{C}$

MCP73841/2/3/4

DC CHARACTERISTICS (CONTINUED)

Electrical Specifications: Unless otherwise indicated, all limits apply for $V_{DD} = [V_{REG}(Typ)+0.3V]$ to 12V, $T_A = -40^{\circ}C$ to $+85^{\circ}C$. Typical values are at $+25^{\circ}C$, $V_{DD} = [V_{REG}(Typ) + 1V]$.						
Parameters	Sym	Min	Typ	Max	Units	Conditions
Preconditioning Current Regulation (Trickle Charge Constant-Current Mode)						
Precondition Current Regulation Threshold	V_{PCS}	5	10	15	mV	$V_{DD} - V_{SENSE}$, $T_A = -5^{\circ}C$ to $+55^{\circ}C$
Precondition Threshold Voltage	V_{PTH}	2.70	2.80	2.90	V	V_{BAT} Low-to-High
MCP73841-4.1, MCP73843-4.1		2.75	2.85	2.95	V	V_{BAT} Low-to-High
MCP73841-4.2, MCP73843-4.2		5.40	5.60	5.80	V	V_{BAT} Low-to-High
MCP73842-8.2, MCP73844-8.2		5.50	5.70	5.90	V	V_{BAT} Low-to-High
MCP73842-8.4, MCP73844-8.4						
Charge Termination						
Charge Termination Threshold	V_{TCS}	4	7	10	mV	$V_{DD} - V_{SENSE}$, $T_A = -5^{\circ}C$ to $+55^{\circ}C$
Automatic Recharge						
Recharge Threshold Voltage	V_{RTH}	V_{REG}^- 300 mV	V_{REG}^- 200 mV	V_{REG}^- 100 mV	V	V_{BAT} High-to-Low
MCP73841, MCP73843		V_{REG}^- 600 mV	V_{REG}^- 400 mV	V_{REG}^- 200 mV	V	V_{BAT} High-to-Low
MCP73842, MCP73844						
External MOSFET Gate Drive						
Gate Drive Current	I_{DRV}	-	2	-	mA	Sink, CV Mode
		-	-0.5	-	mA	Source, CV Mode
Gate Drive Minimum Voltage	V_{DRVMIN}	-	-	1.0	V	$V_{DD} = 4.5V$
Gate - Source Clamp Voltage	V_{GS}	-7.0	-	-4.5	V	$V_{DD} = 12.0V$
Thermistor Reference - MCP73841, MCP73842						
Thermistor Reference Output Voltage	V_{THREF}	2.475	2.55	2.625	V	$T_A = +25^{\circ}C$, $V_{DD} = V_{REG}(Typ)+1V$, $I_{THREF} = 0$ mA
Temperature Coefficient	TC_{THREF}	-	± 50	-	ppm/ $^{\circ}C$	
Thermistor Reference Source Current	I_{THREF}	200	-	-	μA	
Thermistor Reference Line Regulation	$ \frac{\Delta V_{THREF}}{V_{THREF}} / \frac{\Delta V_{DD}}{V_{DD}}$	-	0.1	0.25	%/V	$V_{DD} = [V_{REG}(Typ)+1V]$ to 12V
Thermistor Reference Load Regulation	$\frac{\Delta V_{THREF}}{V_{THREF}}$	-	0.01	0.10	%	$I_{THREF} = 0$ mA to 0.20 mA
Thermistor Comparator - MCP73841, MCP73842						
Upper Trip Threshold	V_{T1}	1.18	1.25	1.32	V	
Upper Trip Point Hysteresis	V_{T1HYS}	-	-50	-	mV	
Lower Trip Threshold	V_{T2}	0.59	0.62	0.66	V	
Lower Trip Point Hysteresis	V_{T2HYS}	-	80	-	mV	
Input Bias Current	$ I_{BIAS} $	-	-	2	μA	
Status Indicator						
Sink Current	I_{SINK}	4	7	12	mA	
Low Output Voltage	V_{OL}	-	200	400	mV	$I_{SINK} = 1$ mA
Input Leakage Current	I_{LK}	-	0.01	1	μA	$I_{SINK} = 0$ mA, $V_{STAT1} = 12V$

DC CHARACTERISTICS (CONTINUED)

Electrical Specifications: Unless otherwise indicated, all limits apply for $V_{DD} = [V_{REG}(Typ)+0.3V]$ to 12V, $T_A = -40^{\circ}C$ to $+85^{\circ}C$. Typical values are at $+25^{\circ}C$, $V_{DD} = [V_{REG}(Typ) + 1V]$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Enable Input						
Input High-Voltage Level	V_{IH}	1.4	-	-	V	
Input Low-Voltage Level	V_{IL}	-	-	0.8	V	
Input Leakage Current	I_{LK}	-	0.01	1	μA	$V_{ENABLE} = 12V$

AC CHARACTERISTICS

Electrical Specifications: Unless otherwise indicated, all limits apply for $V_{DD} = [V_{REG}(Typ)+0.3V]$ to 12V, $T_A = -40^{\circ}C$ to $+85^{\circ}C$. Typical values are at $+25^{\circ}C$, $V_{DD} = [V_{REG}(Typ)+1V]$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
UVLO Start Delay	t_{START}	-	-	5	msec	V_{DD} Low-to-High
Current Regulation						
Transition Time Out of Preconditioning	t_{DELAY}	-	-	1	msec	$V_{BAT} < V_{PTH}$ to $V_{BAT} > V_{PTH}$
Current Rise Time Out of Preconditioning	t_{RISE}	-	-	1	msec	I_{OUT} Rising to 90% of I_{REG}
Fast Charge Safety Timer Period	t_{FAST}	1.1	1.5	1.9	Hours	$C_{TIMER} = 0.1 \mu F$
Preconditioning Current Regulation						
Preconditioning Charge Safety Timer Period	t_{PRECON}	45	60	75	Minutes	$C_{TIMER} = 0.1 \mu F$
Charge Termination						
Elapsed Time Termination Period	t_{TERM}	2.2	3.0	3.8	Hours	$C_{TIMER} = 0.1 \mu F$
Status Indicators						
Status Output turn-off	t_{OFF}	-	-	200	μsec	$I_{SINK} = 10 \text{ mA to } 0 \text{ mA}$
Status Output turn-on	t_{ON}	-	-	200	μsec	$I_{SINK} = 0 \text{ mA to } 10 \text{ mA}$

TEMPERATURE SPECIFICATIONS

Electrical Specifications: Unless otherwise specified, all limits apply for $V_{DD} = [V_{REG}(Typ)+0.3V]$ to 12V. Typical values are at $+25^{\circ}C$, $V_{DD} = [V_{REG}(Typ)+1.0V]$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Temperature Ranges						
Specified Temperature Range	T_A	-40		+85	$^{\circ}C$	
Operating Temperature Range	T_A	-40		+125	$^{\circ}C$	
Storage Temperature Range	T_A	-65		+150	$^{\circ}C$	
Thermal Package Resistances						
Thermal Resistance, MSOP-10	θ_{JA}		113		$^{\circ}C/W$	4-Layer JC51-7 Standard Board, Natural Convection
Thermal Resistance, MSOP-8	θ_{JA}		206		$^{\circ}C/W$	Single-Layer SEMI G42-88 Board, Natural Convection

MCP73841/2/3/4

2.0 TYPICAL PERFORMANCE CURVES

Note: The graphs and tables provided following this note are a statistical summary based on a limited number of samples and are provided for informational purposes only. The performance characteristics listed herein are not tested or guaranteed. In some graphs or tables, the data presented may be outside the specified operating range (e.g., outside specified power supply range) and therefore outside the warranted range.

Note: Unless otherwise indicated, $V_{DD} = [V_{REG}(Typ) + 1V]$, $I_{OUT} = 10\text{ mA}$ and $T_A = +25^\circ\text{C}$.

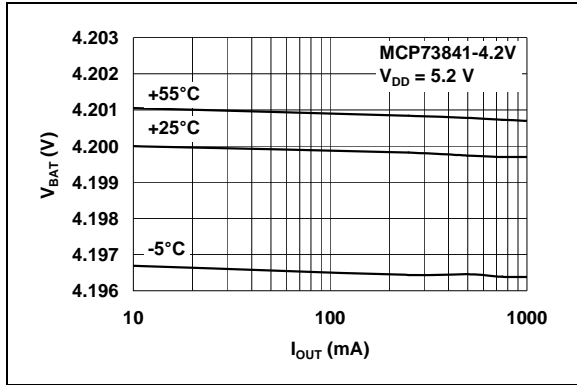


FIGURE 2-1: Battery Regulation Voltage (V_{BAT}) vs. Charge Current (I_{OUT}).

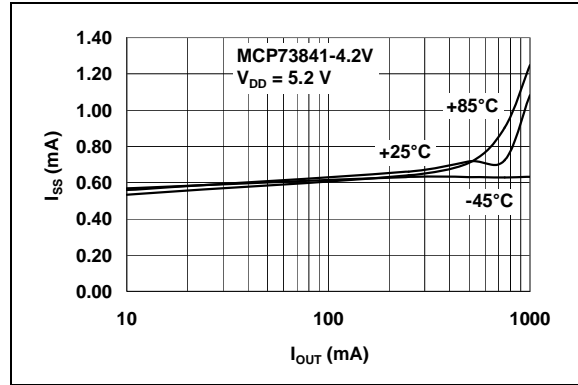


FIGURE 2-4: Supply Current (I_{SS}) vs. Charge Current (I_{OUT}).

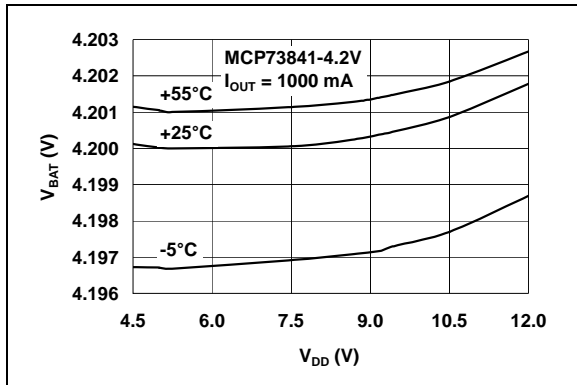


FIGURE 2-2: Battery Regulation Voltage (V_{BAT}) vs. Supply Voltage (V_{DD}).

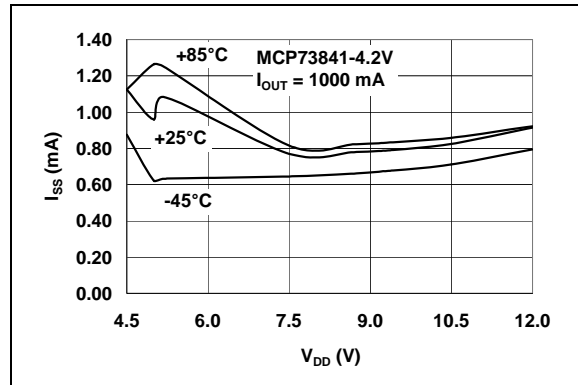


FIGURE 2-5: Supply Current (I_{SS}) vs. Supply Voltage (V_{DD}).

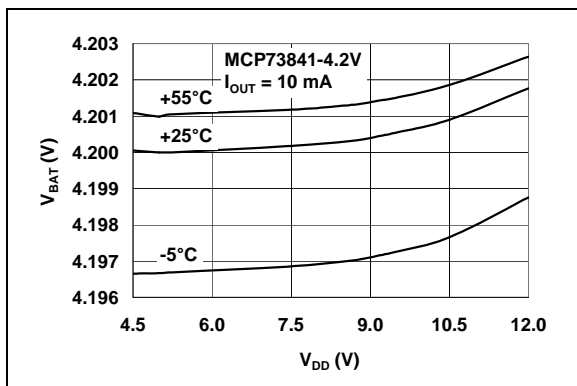


FIGURE 2-3: Battery Regulation Voltage (V_{BAT}) vs. Supply Voltage (V_{DD}).

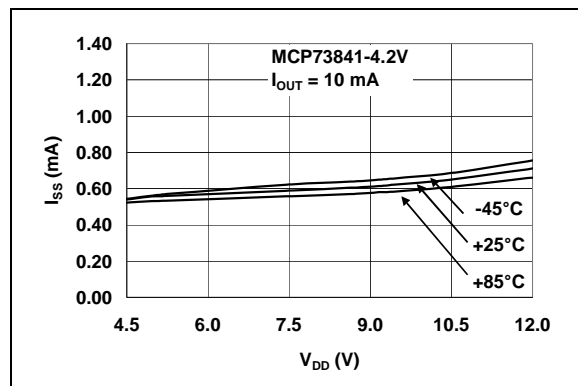


FIGURE 2-6: Supply Current (I_{SS}) vs. Supply Voltage (V_{DD}).

Note: Unless otherwise indicated, $V_{DD} = [V_{REG}(Typ) + 1V]$, $I_{OUT} = 10\text{ mA}$ and $T_A = +25^\circ\text{C}$.

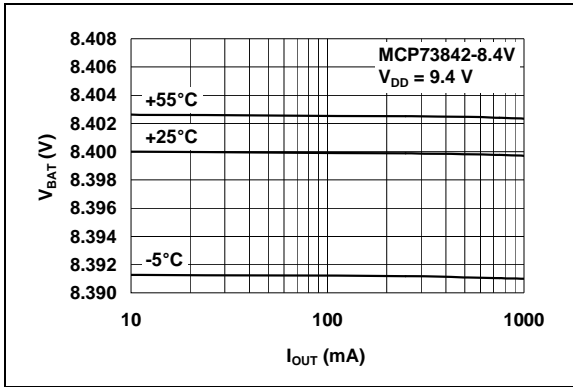


FIGURE 2-7: Battery Regulation Voltage (V_{BAT}) vs. Charge Current (I_{OUT}).

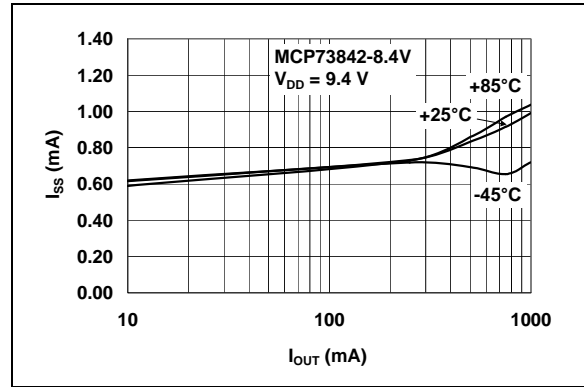


FIGURE 2-10: Supply Current (I_{SS}) vs. Charge Current (I_{OUT}).

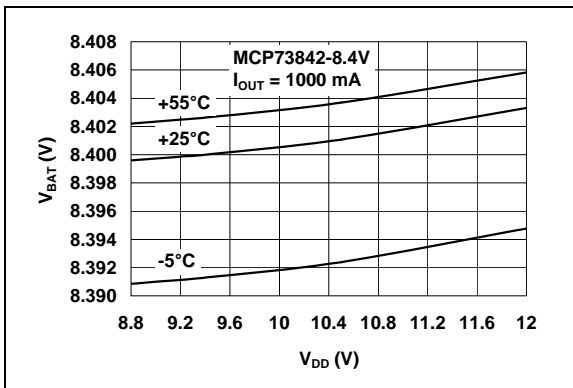


FIGURE 2-8: Battery Regulation Voltage (V_{BAT}) vs. Supply Voltage (V_{DD}).

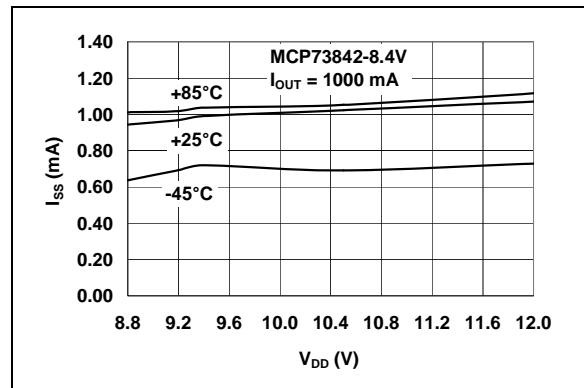


FIGURE 2-11: Supply Current (I_{SS}) vs. Supply Voltage (V_{DD}).

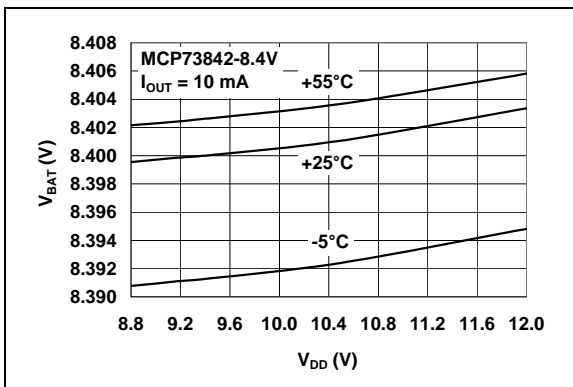


FIGURE 2-9: Battery Regulation Voltage (V_{BAT}) vs. Supply Voltage (V_{DD}).

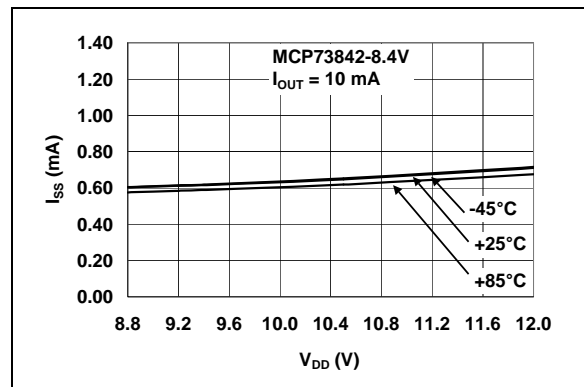


FIGURE 2-12: Supply Current (I_{SS}) vs. Supply Voltage (V_{DD}).

MCP73841/2/3/4

Note: Unless otherwise indicated, $V_{DD} = [V_{REG}(Typ) + 1V]$, $I_{OUT} = 10\text{ mA}$ and $T_A = +25^\circ\text{C}$.

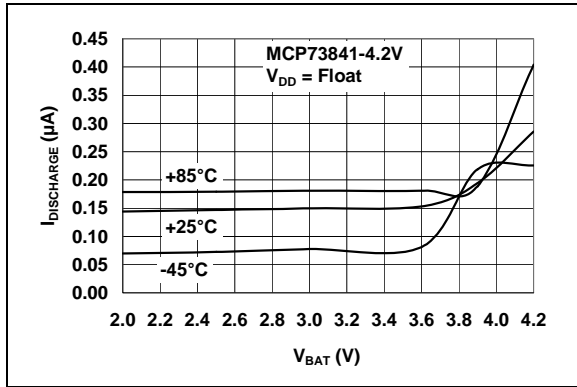


FIGURE 2-13: Output Reverse Leakage Current ($I_{DISCHARGE}$) vs. Battery Voltage (V_{BAT}).

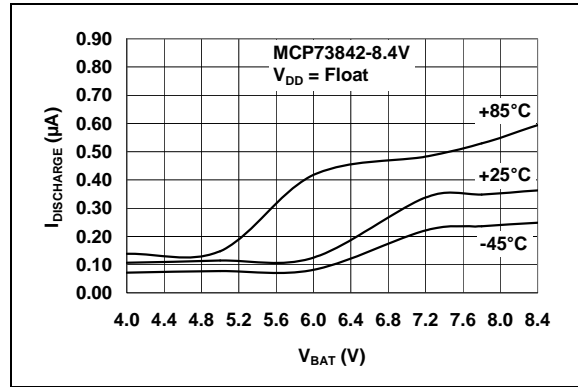


FIGURE 2-16: Output Reverse Leakage Current ($I_{DISCHARGE}$) vs. Battery Voltage (V_{BAT}).

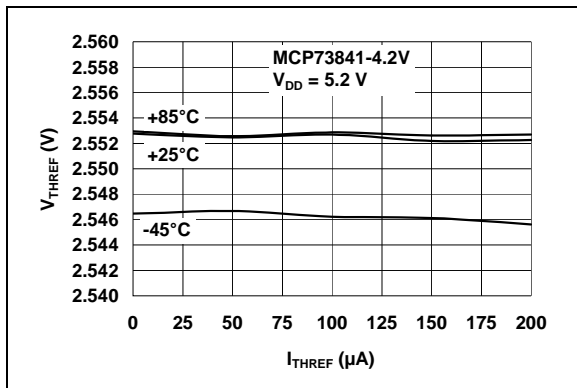


FIGURE 2-14: Thermistor Reference Voltage (V_{THREF}) vs. Thermistor Bias Current (I_{THREF}).

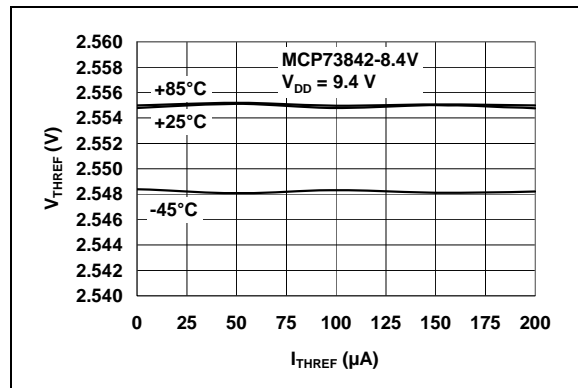


FIGURE 2-17: Thermistor Reference Voltage (V_{THREF}) vs. Thermistor Bias Current (I_{THREF}).

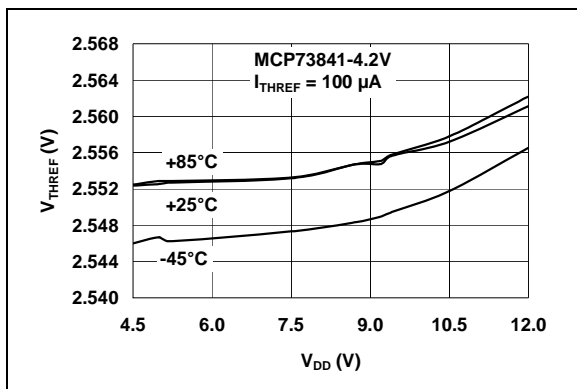


FIGURE 2-15: Thermistor Reference Voltage (V_{THREF}) vs. Supply Voltage (V_{DD}).

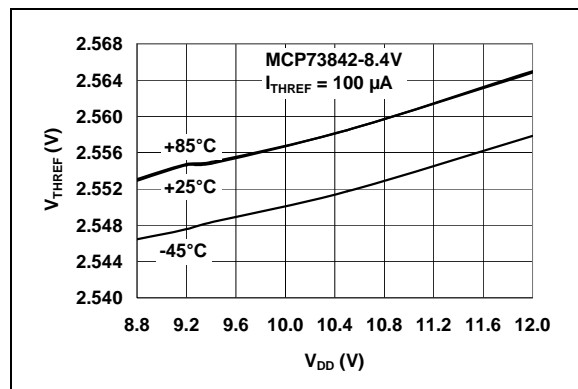


FIGURE 2-18: Thermistor Reference Voltage (V_{THREF}) vs. Supply Voltage (V_{DD}).

MCP73841/2/3/4

Note: Unless otherwise indicated, $V_{DD} = [V_{REG}(Typ) + 1V]$, $I_{OUT} = 10\text{ mA}$ and $T_A = +25^\circ\text{C}$.

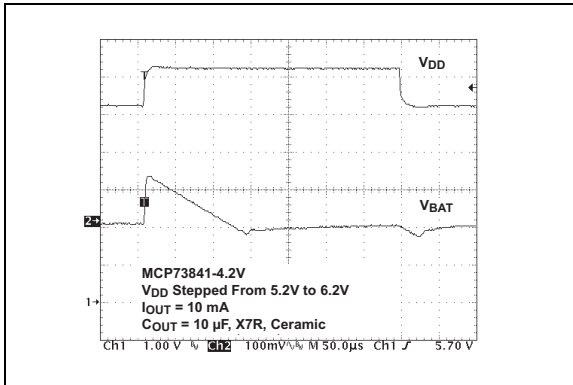


FIGURE 2-19: Line Transient Response.

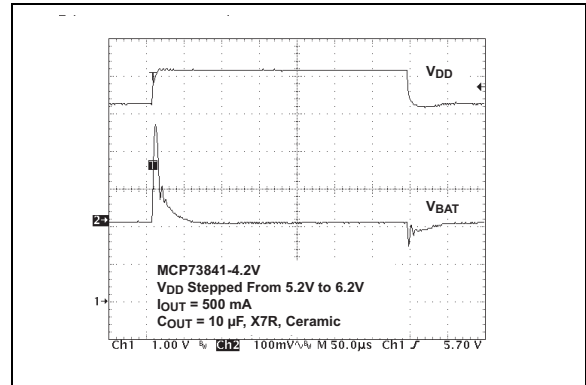


FIGURE 2-22: Line Transient Response.

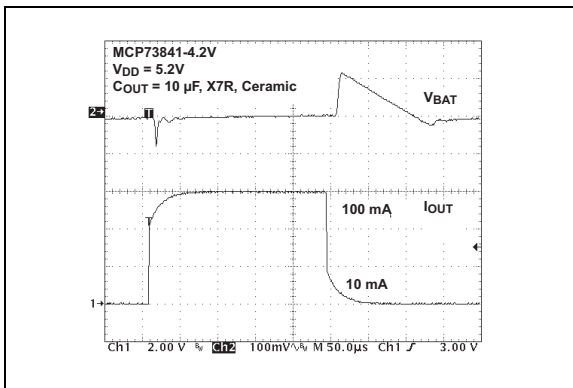


FIGURE 2-20: Load Transient Response.

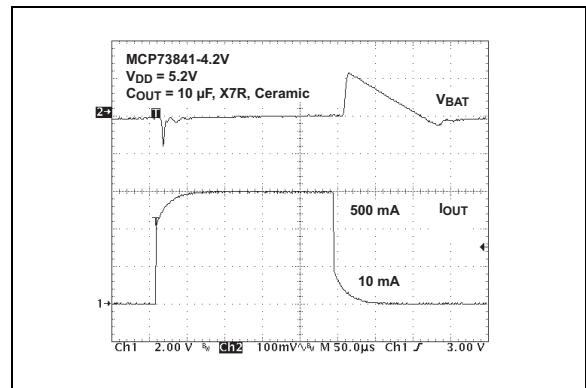


FIGURE 2-23: Load Transient Response.

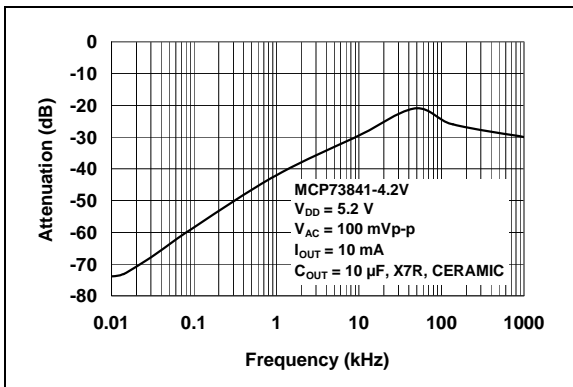


FIGURE 2-21: Power Supply Ripple Rejection.

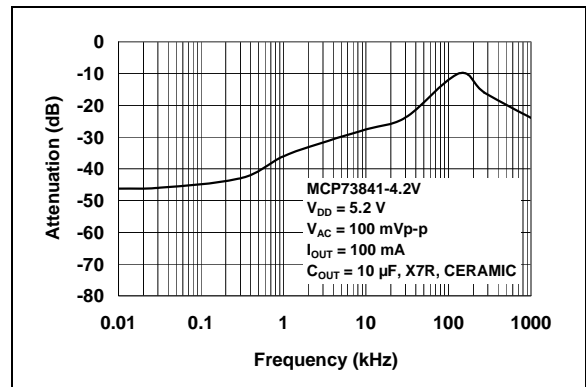


FIGURE 2-24: Power Supply Ripple Rejection.

MCP73841/2/3/4

3.0 PIN DESCRIPTIONS

The descriptions of the pins are listed in Table 3-1.

TABLE 3-1: PIN DESCRIPTION TABLE

MCP73841, MCP73842 Pin No.	MCP73843, MCP73844 Pin No.	Name	Function
1	1	SENSE	Charge Current Sense Input
2	2	V _{DD}	Battery Management Input Supply
3	3	STAT1	Charge Status Output
4	4	EN	Logic Enable
5	—	THREF	Cell Temperature Sensor Bias
6	—	THERM	Cell Temperature Sensor Input
7	5	TIMER	Timer Set
8	6	V _{SS}	Battery Management 0V Reference
9	7	V _{BAT}	Battery Voltage Sense
10	8	DRV	Drive Output

3.1 Charge Current Sense Input (SENSE)

Charge current is sensed via the voltage developed across an external precision sense resistor. The sense resistor must be placed between the supply voltage (V_{DD}) and the external pass transistor (Q1). A 220 mΩ sense resistor produces a fast charge current of 500 mA, typically.

3.2 Battery Management Input Supply (V_{DD})

A supply voltage of [V_{REG}(Typ) + 0.3V] to 12V is recommended. Bypass to V_{SS} with a minimum of 4.7 μF.

3.3 Charge Status Output (STAT1)

Current limited, open-drain drive for direct connection to a LED for charge status indication. Alternatively, a pull-up resistor can be applied for interfacing to a host microcontroller.

3.4 Logic Enable (EN)

Input to force charge termination, initiate charge, clear faults or disable automatic recharge.

3.5 Cell Temperature Sensor Bias (THREF)

Voltage reference to bias external thermistor for continuous cell temperature monitoring and prequalification.

3.6 Cell Temperature Sensor Input (THERM)

Input for an external thermistor for continuous cell-temperature monitoring and pre-qualification. Apply a voltage equal to 0.85V to disable temperature-sensing.

3.7 Timer Set (TIMER)

All safety timers are scaled by C_{TIMER}/0.1 μF.

3.8 Battery Management 0V Reference (V_{SS})

Connect to negative terminal of battery.

3.9 Battery Voltage Sense (V_{BAT})

Voltage sense input. Connect to positive terminal of battery. Bypass to V_{SS} with a minimum of 4.7 μF to ensure loop stability when the battery is disconnected. A precision internal resistor divider regulates the final voltage on this pin to V_{REG}.

3.10 Drive Output (DRV)

Direct output drive of an external P-channel MOSFET for current and voltage regulation.

4.0 DEVICE OVERVIEW

The MCP7384X family of devices are highly advanced, linear charge management controllers. Figure 4-1 depicts the operational flow algorithm from charge initiation to completion and automatic recharge.

4.1 Charge Qualification and Preconditioning

Upon insertion of a battery or application of an external supply, the MCP7384X family of devices automatically perform a series of safety checks to qualify the charge. The input source voltage must be above the undervoltage lockout threshold, the enable pin must be above the logic-high level and the cell temperature monitor must be within the upper and lower thresholds. The cell temperature monitor applies to both the MCP73841 and MCP73842, with the qualification parameters being continuously monitored. Deviation beyond the limits automatically suspends or terminates the charge cycle.

Once the qualification parameters have been met, the MCP7384X initiates a charge cycle. The charge status output is pulled low throughout the charge cycle (see Table 5-1 for charge status outputs). If the battery voltage is below the preconditioning threshold (V_{PTH}), the MCP7384X preconditions the battery with a trickle-charge. The preconditioning current is set to approximately 10% of the fast charge regulation current. The preconditioning trickle-charge safely replenishes deeply depleted cells and minimizes heat dissipation in the external pass transistor during the initial charge cycle. If the battery voltage has not exceeded the preconditioning threshold before the preconditioning timer has expired, a fault is indicated and the charge cycle is terminated.

4.2 Constant-Current Regulation – Fast Charge

Preconditioning ends and fast charging begins, when the battery voltage exceeds the preconditioning threshold. Fast charge regulates to a constant-current, I_{REG} , based on the supply voltage minus the voltage at the SENSE input (V_{FCS}) developed by the drop across an external sense resistor (R_{SENSE}). Fast charge continues until the battery voltage reaches the regulation voltage (V_{REG}); or until the fast charge timer expires. In this case, a fault is indicated and the charge cycle is terminated.

4.3 Constant-Voltage Regulation

When the battery voltage reaches the regulation voltage (V_{REG}), constant-voltage regulation begins. The MCP7384X monitors the battery voltage at the V_{BAT} pin. This input is tied directly to the positive terminal of the battery. The MCP7384X is offered in four fixed-voltage versions for single or dual series cell battery packs with either coke or graphite anodes:

- 4.1V (MCP73841-4.1, MCP73843-4.1)
- 4.2V (MCP73841-4.2, MCP73843-4.2)
- 8.2V (MCP73842-8.2, MCP73844-8.2)
- 8.4V (MCP73842-8.4, MCP73844-8.4)

4.4 Charge Cycle Completion and Automatic Re-Charge

The MCP7384X monitors the charging current during the constant-voltage regulation phase. The charge cycle is considered complete when the charge current has diminished below approximately 7% of the regulation current (I_{REG}) or the elapsed timer has expired.

The MCP7384X automatically begins a new charge cycle when the battery voltage falls below the recharge threshold (V_{RTH}), assuming all the qualification parameters are met.

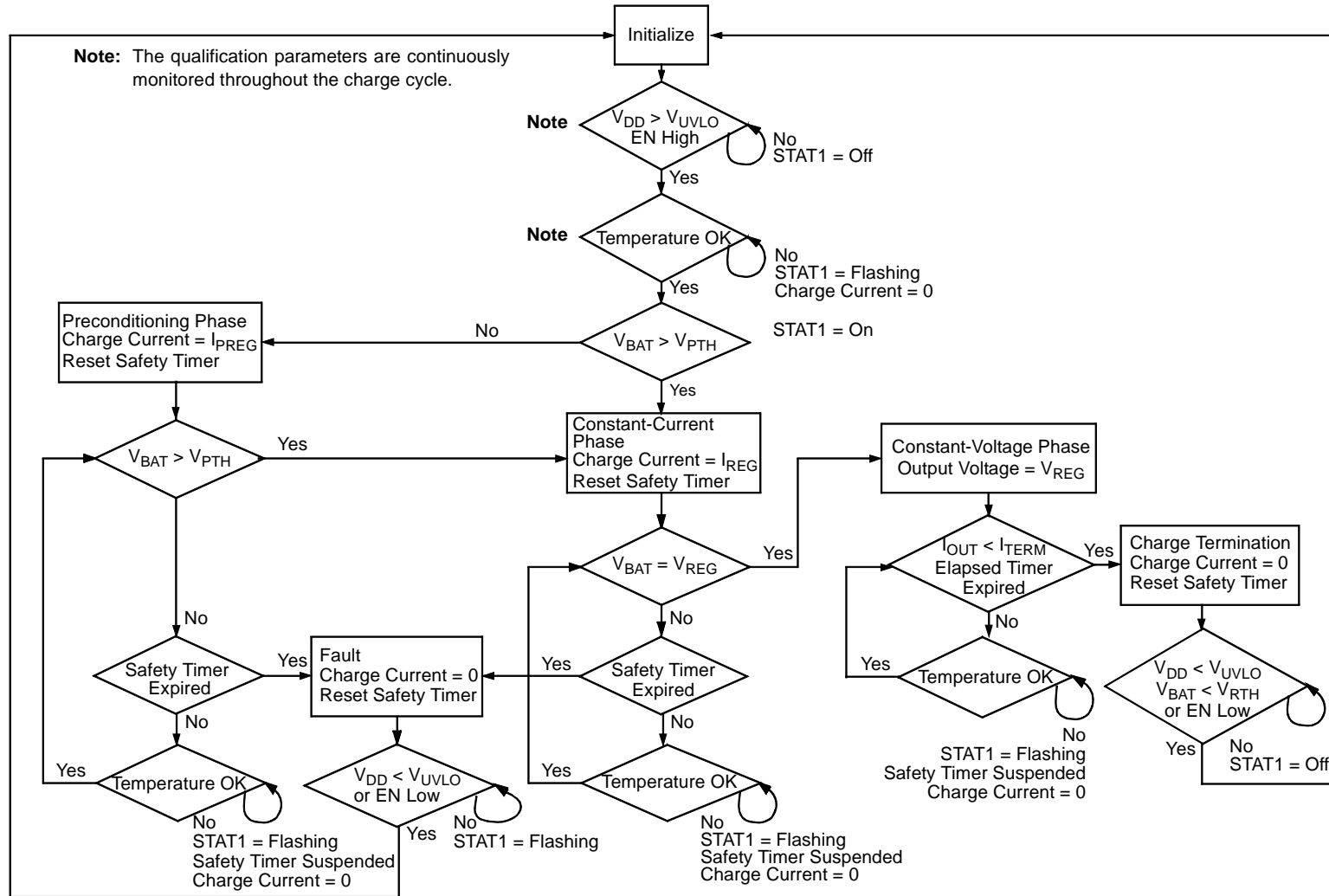


FIGURE 4-1: Operational Flow Algorithm - MCP73841 and MCP73842.

5.0 DETAILED DESCRIPTION

5.1 Analog Circuitry

5.1.1 CHARGE CURRENT SENSE INPUT (SENSE)

Fast charge current regulation is maintained by the voltage drop developed across an external sense resistor (R_{SENSE}) applied to the SENSE input pin. The following formula calculates the value for R_{SENSE} :

$$R_{SENSE} = \frac{V_{FCS}}{I_{REG}}$$

where:
 I_{REG} is the desired fast charge current in amps

The preconditioning trickle-charge current and the charge termination current are scaled to approximately 10% and 7% of I_{REG} , respectively.

5.1.2 BATTERY MANAGEMENT INPUT SUPPLY (V_{DD})

The V_{DD} input is the input supply to the MCP7384X. The MCP7384X automatically enters a power-down mode if the voltage on the V_{DD} input falls below the undervoltage lockout voltage (V_{STOP}). This feature prevents draining the battery pack when the V_{DD} supply is not present.

5.1.3 CELL TEMPERATURE SENSOR BIAS (THREF)

A 2.55V voltage reference is provided to bias an external thermistor for continuous cell temperature monitoring and pre-qualification. A ratio metric window comparison is performed at threshold levels of $V_{THREF}/2$ and $V_{THREF}/4$. Cell temperature monitoring is provided by both the MCP73841 and MCP73842.

5.1.4 CELL TEMPERATURE SENSOR INPUT (THERM)

The MCP73841 and MCP73842 continuously monitor temperature by comparing the voltage between the THERM input and V_{SS} with the upper and lower temperature thresholds. A negative or positive temperature coefficient (NTC or PTC) thermistor and an external voltage divider typically develop this voltage. The temperature-sensing circuit has its own reference, to which it performs a ratio metric comparison. Therefore, it is immune to fluctuations in the supply input (V_{DD}). The temperature-sensing circuit is removed from the system when V_{DD} is not applied, eliminating additional discharge of the battery pack.

Figure 6-1 depicts a typical application circuit with connection of the THERM input. The resistor values of R_{T1} and R_{T2} are calculated with the following equations.

For NTC thermistors:

$$R_{T1} = \frac{2 \times R_{COLD} \times R_{HOT}}{R_{COLD} - R_{HOT}}$$

$$R_{T2} = \frac{2 \times R_{COLD} \times R_{HOT}}{R_{COLD} - 3 \times R_{HOT}}$$

For PTC thermistors:

$$R_{T1} = \frac{2 \times R_{COLD} \times R_{HOT}}{R_{HOT} - R_{COLD}}$$

$$R_{T2} = \frac{2 \times R_{COLD} \times R_{HOT}}{R_{HOT} - 3 \times R_{COLD}}$$

where:
 R_{COLD} and R_{HOT} are the thermistor resistance values at the temperature window of interest.

Applying a voltage equal to 0.85V to the THERM input disables temperature monitoring.

5.1.5 TIMER SET INPUT (TIMER)

The TIMER input programs the period of the safety timers by placing a timing capacitor (C_{TIMER}) between the TIMER input pin and V_{SS} . Three safety timers are programmed via the timing capacitor.

The preconditioning safety timer period:

$$t_{PRECON} = \frac{C_{TIMER}}{0.1\mu F} \times 1.0Hours$$

The fast charge safety timer period:

$$t_{FAST} = \frac{C_{TIMER}}{0.1\mu F} \times 1.5Hours$$

The elapsed time termination period:

$$t_{TERM} = \frac{C_{TIMER}}{0.1\mu F} \times 3.0Hours$$

The preconditioning timer starts after qualification and resets when the charge cycle transitions to the constant-current, fast charge phase. The fast charge and elapsed timers start once the MCP7384X transitions from preconditioning. The fast charge timer resets when the charge cycle transitions to the constant-voltage phase. The elapsed timer will expire and terminate the charge if the sensed current does not diminish below the termination threshold.

MCP73841/2/3/4

5.1.6 BATTERY VOLTAGE SENSE (V_{BAT})

The MCP7384X monitors the battery voltage at the V_{BAT} pin. This input is tied directly to the positive terminal of the battery. The MCP7384X is offered in four fixed-voltage versions for single or dual series cell battery packs, with either coke or graphite anodes:

- 4.1V (MCP73841-4.1, MCP73843-4.1)
- 4.2V (MCP73841-4.2, MCP73843-4.2)
- 8.2V (MCP73842-8.2, MCP73844-8.2)
- 8.4V (MCP73842-8.4, MCP73844-8.4)

5.1.7 DRIVE OUTPUT (DRV)

The MCP7384X controls the gate drive to an external P-channel MOSFET. The P-channel MOSFET is controlled in the linear region regulating current and voltage supplied to the cell. The drive output is automatically turned off when the voltage on the V_{DD} input falls below the undervoltage lockout voltage (V_{STOP}).

5.2 Digital Circuitry

5.2.1 CHARGE STATUS OUTPUT (STAT1)

A status output provides information on the state-of-charge. The current-limited, open-drain output can be used to illuminate an external LED. Optionally, a pull-up resistor can be used on the output for communication with a host microcontroller. Table 5-1 summarizes the state of the status output during a charge cycle.

TABLE 5-1: STATUS OUTPUTS

Charge Cycle State	Stat1
Qualification	OFF
Preconditioning	ON
Constant-Current Fast Charge	ON
Constant-Voltage	ON
Charge Complete	OFF
Safety Timer Fault	Flashing (1 Hz, 50% duty cycle)
Cell Temperature Invalid	Flashing (1 Hz, 50% duty cycle)
Disabled - Sleep mode	OFF
Battery Disconnected	OFF

The flashing rate (1 Hz) is based off a timer capacitor (C_{TIMER}) of 0.1 μ F. The rate will vary based on the value of the timer capacitor.

5.2.2 LOGIC ENABLE (EN)

The logic-enable input pin (EN) can be used to terminate a charge anytime during the charge cycle, initiate a charge cycle or initiate a recharge cycle.

Applying a logic-high input signal to the EN pin, or tying it to the input source, enables the device. Applying a logic-low input signal disables the device and terminates a charge cycle. When disabled, the device's supply current is reduced to 0.25 μ A, typically.

6.0 APPLICATIONS

The MCP7384X is designed to operate in conjunction with either a host microcontroller or in stand-alone applications. The MCP7384X provides the preferred charge algorithm for Lithium-Ion and Lithium-Polymer

cells: constant-current followed by constant-voltage. Figure 6-1 depicts a typical stand-alone application circuit, while Figure 6-2 depicts the accompanying charge profile.

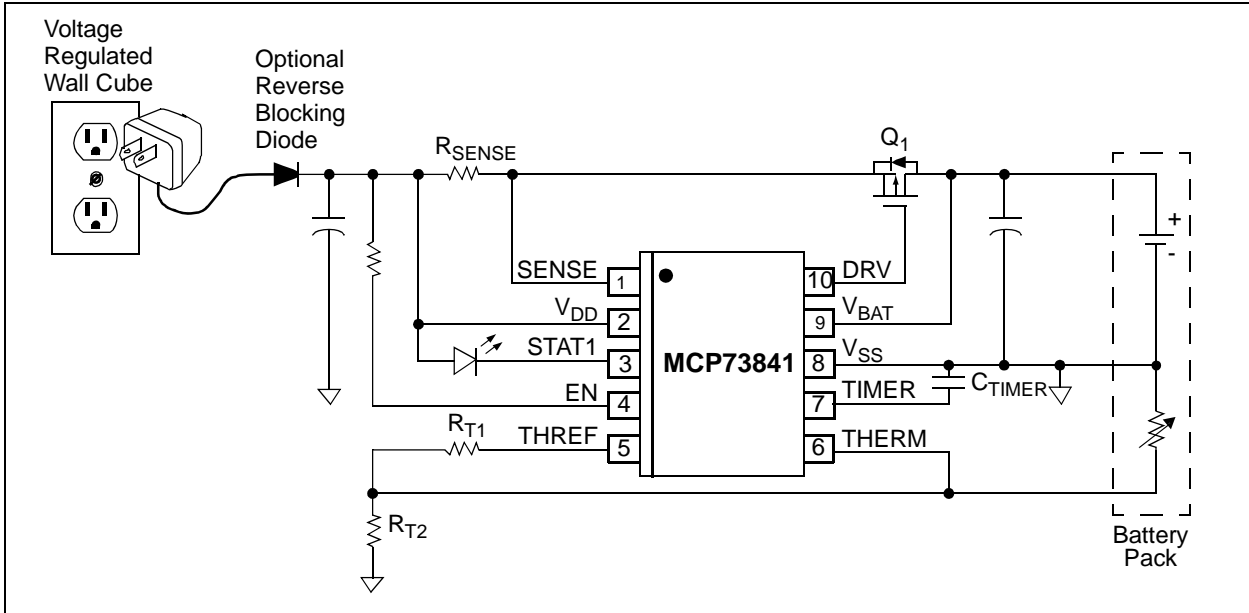


FIGURE 6-1: Typical Application Circuit.

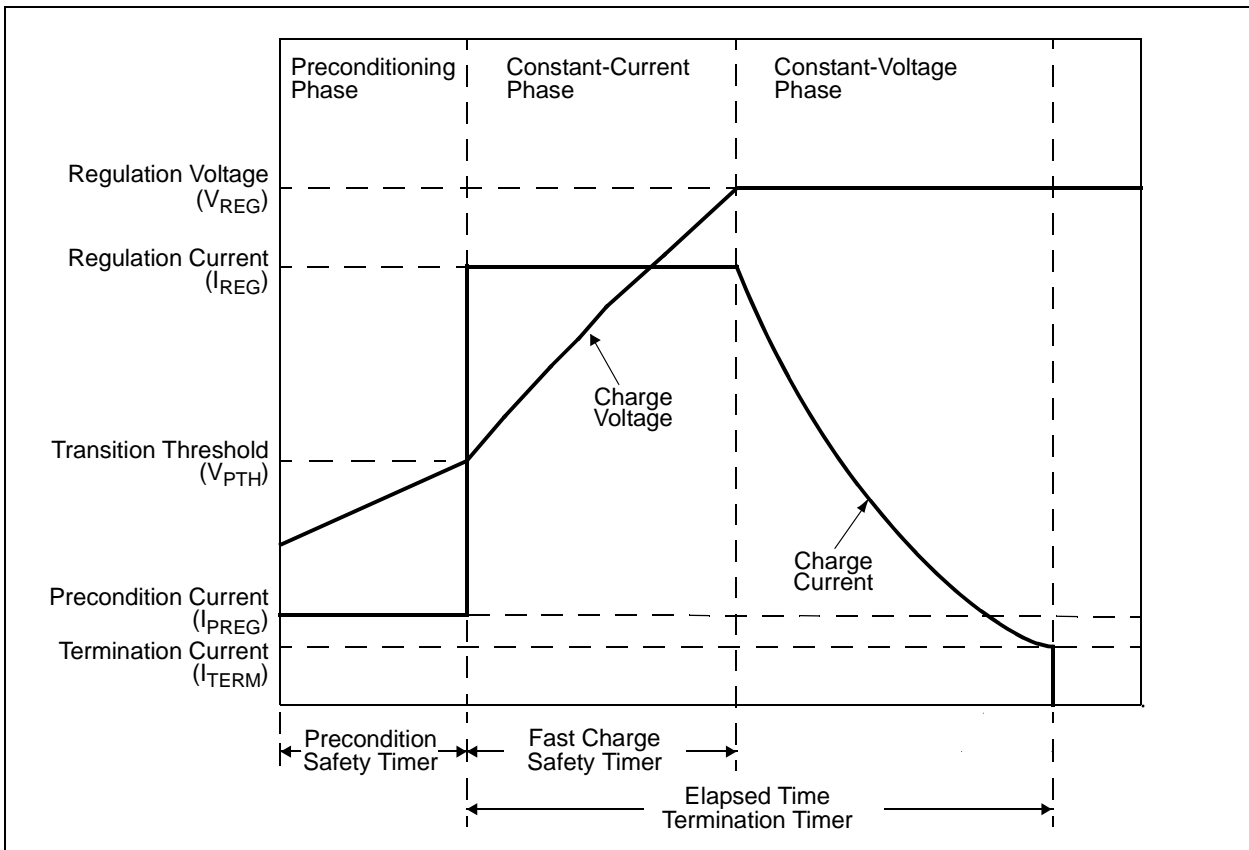


FIGURE 6-2: Typical Charge Profile.

MCP73841/2/3/4

6.1 Application Circuit Design

Due to the low efficiency of linear charging, the most important factors are thermal design and cost, which are a direct function of the input voltage, output current and thermal impedance between the external P-channel pass transistor and the ambient cooling air. The worst-case situation occurs when the device has transitioned from the preconditioning phase to the constant-current phase. In this situation, the P-channel pass transistor has to dissipate the maximum power. A trade-off must be made between the charge current, cost and thermal requirements of the charger.

6.1.1 COMPONENT SELECTION

Selection of the external components in Figure 6-1 are crucial to the integrity and reliability of the charging system. The following discussion is intended to be a guide for the component selection process.

6.1.1.1 Sense Resistor

The preferred fast charge current for Lithium-Ion cells is at the 1C rate, with an absolute maximum current at the 2C rate. For example, a 500 mAh battery pack has a preferred fast charge current of 500 mA. Charging at this rate provides the shortest charge cycle times without degradation to the battery pack performance or life.

The current sense resistor (R_{SENSE}) is calculated by:

$$R_{SENSE} = \frac{V_{FCS}}{I_{REG}}$$

Where:
 I_{REG} is the desired fast charge current.

For the 500 mAh battery pack example, a standard value 220 m Ω , 1% resistor provides a typical fast charge current of 500 mA and a maximum fast charge current of 551 mA. Worst-case power dissipation in the sense resistor is:

$$PowerDissipation = 220m\Omega \times 551mA^2 = 66.8mW$$

A Panasonic[®] ERJ-6RQFR22V, 220 mW, 1%, 1/8W resistor in a standard 0805 package is more than sufficient for this application.

A larger value sense resistor will decrease the fast charge current and power dissipation in both the sense resistor and external pass transistor, but will increase charge cycle times. Design trade-offs must be considered to minimize space while maintaining the desired performance.

6.1.1.2 External Pass Transistor

The external P-channel MOSFET is determined by the gate-to-source threshold voltage, input voltage, output voltage and fast charge current. Therefore, the selected P-channel MOSFET must satisfy the thermal and electrical design requirements.

Thermal Considerations

The worst-case power dissipation in the external pass transistor occurs when the input voltage is at the maximum and the device has transitioned from the preconditioning phase to the constant-current phase. In this case, the power dissipation is:

$$PowerDissipation = (V_{DDMAX} - V_{PTMIN}) \times I_{REGMAX}$$

Where:

V_{DDMAX} is the maximum input voltage.

I_{REGMAX} is the maximum fast charge current.

V_{PTMIN} is the minimum transition threshold voltage.

Power dissipation with a 5V, $\pm 10\%$ input voltage source, 220 m Ω , 1% sense resistor is:

$$PowerDissipation = (5.5V - 2.75V) \times 551mA = 1.52W$$

Utilizing a Fairchild[™] NDS8434 or an International Rectifier IRF7404 mounted on a 1in² pad of 2 oz. copper, the junction temperature rise is 75°C, approximately. This would allow for a maximum operating ambient temperature of 75°C.

By increasing the size of the copper pad, a higher ambient temperature can be realized, or a lower value sense resistor could be utilized.

Alternatively, different package options can be utilized for more or less power dissipation. Again, design trade-offs should be considered to minimize size while maintaining the desired performance.

Electrical Considerations

The gate-to-source threshold voltage and $R_{DS(ON)}$ of the external P-channel MOSFET must be considered in the design phase.

The worst-case V_{GS} provided by the controller occurs when the input voltage is at the minimum and the fast charge current regulation threshold is at the maximum. The worst-case V_{GS} is:

$$V_{GS} = V_{DRVMAX} - (V_{DDMIN} - V_{FCSMAX})$$

Where:

V_{DRVMAX} is the maximum sink voltage at the V_{DRV} output

V_{DDMIN} is the minimum input voltage source

V_{FCSMAX} is the maximum fast charge current regulation threshold

Worst-case V_{GS} with a 5V, $\pm 10\%$ input voltage source and a maximum sink voltage of 1.0V is:

$$V_{GS} = 1.0V - (4.5V - 120mV) = -3.38V$$

At this worst-case (V_{GS}) the $R_{DS(ON)}$ of the MOSFET must be low enough as to not impede the performance of the charging system. The maximum allowable $R_{DS(ON)}$ at the worst-case V_{GS} is:

$$R_{DS(ON)} = \frac{V_{DDMIN} - V_{FCSMAX} - V_{BATMAX}}{I_{REGMAX}}$$
$$R_{DS(ON)} = \frac{4.5V - 120(115)mV - 4.221V}{551(581)mA} = 288m\Omega$$

The Fairchild NDS8434 and International Rectifier IRF7404 both satisfy these requirements.

6.1.1.3 EXTERNAL CAPACITORS

The MCP7384X are stable with or without a battery load. In order to maintain good AC stability in the Constant-Voltage mode, a minimum capacitance of 4.7 μ F is recommended to bypass the V_{BAT} pin to V_{SS} . This capacitance provides compensation when there is no battery load. Additionally, the battery and interconnections appear inductive at high frequencies. These elements are in the control feedback loop during Constant-Voltage mode. Therefore, the bypass capacitance may be necessary to compensate for the inductive nature of the battery pack.

Virtually any good quality output filter capacitor can be used, independent of the capacitor's minimum ESR (Effective Series Resistance) value. The actual value of the capacitor and its associated ESR depends on the forward transconductance (g_m) and capacitance of the external pass transistor. A 4.7 μ F tantalum or aluminum electrolytic capacitor at the output is usually sufficient to ensure stability for up to a 1A output current.

6.1.1.4 REVERSE-BLOCKING PROTECTION

The optional reverse-blocking protection diode, depicted in Figure 6-1, provides protection from a faulted or shorted input, or from a reversed-polarity input source. Without the protection diode, a faulted or shorted input would discharge the battery pack through the body diode of the external pass transistor.

If a reverse-protection diode is incorporated into the design, it should be chosen to handle the fast charge current continuously at the maximum ambient temperature. In addition, the reverse-leakage current of the diode should be kept as small as possible.

6.1.1.5 ENABLE INTERFACE

In the stand-alone configuration, the enable pin is generally tied to the input voltage. The MCP7384X automatically enters a Low-power mode when voltage on the V_{DD} input falls below the undervoltage lockout voltage (V_{STOP}), reducing the battery drain current to 0.4 μ A, typically.

6.1.1.6 CHARGE STATUS INTERFACE

A status output provides information on the state of charge. The current-limited, open-drain output can be used to illuminate an external LED. Refer to Table 5-1 for a summary of the state of the status output during a charge cycle.

6.2 PCB Layout Issues

For optimum voltage regulation, place the battery pack as close as possible to the device's V_{BAT} and V_{SS} pins. This is recommended to minimize voltage drops along the high current-carrying PCB traces.

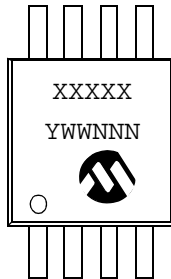
If the PCB layout is used as a heatsink, adding many vias around the external pass transistor can help conduct more heat to the back plane of the PCB, thus reducing the maximum junction temperature.

MCP73841/2/3/4

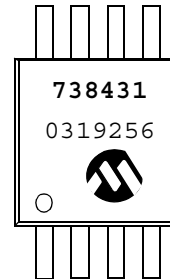
7.0 PACKAGING INFORMATION

7.1 Package Marking Information

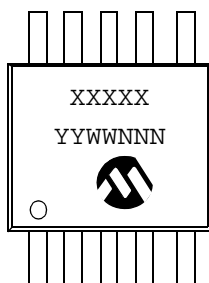
8-Lead MSOP (MCP73843, MCP73844)



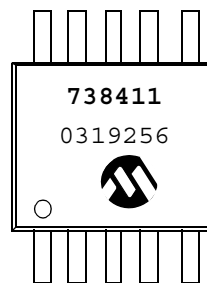
Example:



10-Lead MSOP (MCP73841, MCP73842)



Example:

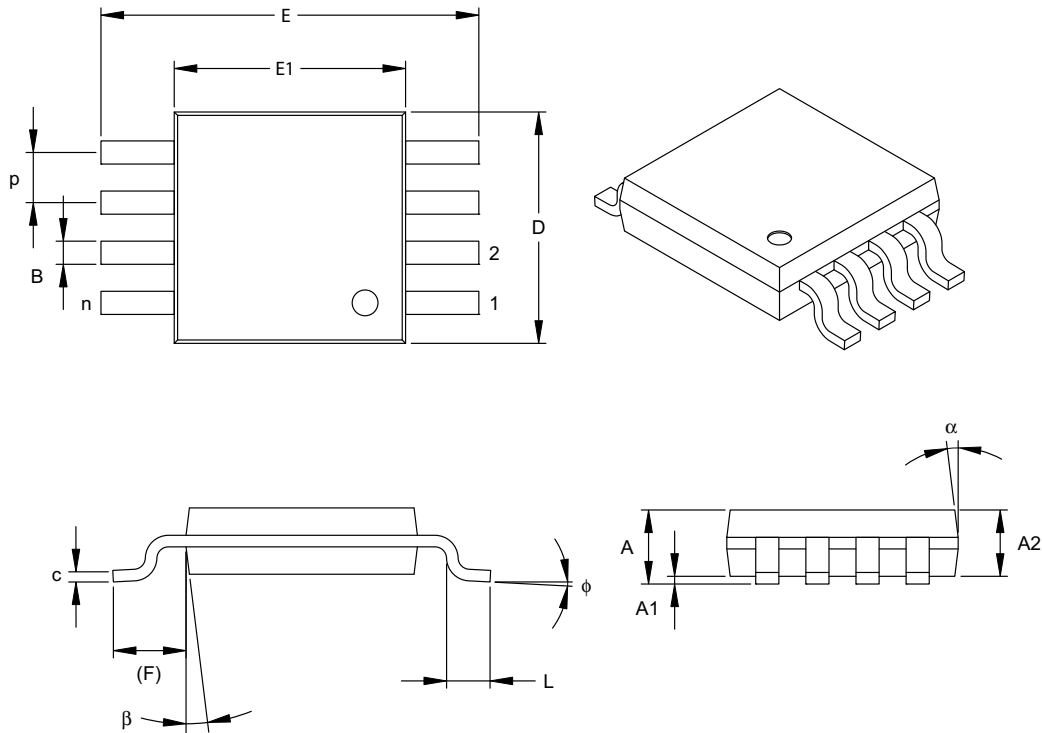


Legend:	XX...X	Customer-specific information
	Y	Year code (last digit of calendar year)
	YY	Year code (last 2 digits of calendar year)
	WW	Week code (week of January 1 is week '01')
	NNN	Alphanumeric traceability code
	(e3)	Pb-free JEDEC designator for Matte Tin (Sn)
	*	This package is Pb-free. The Pb-free JEDEC designator (e3) can be found on the outer packaging for this package.

Note: In the event the full Microchip part number cannot be marked on one line, it will be carried over to the next line, thus limiting the number of available characters for customer-specific information.

8-Lead Plastic Micro Small Outline Package (MS) (MSOP)

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Dimension Limits	Units	INCHES			MILLIMETERS*		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	P	.026 BSC			0.65 BSC		
Overall Height	A	-	-	.043	-	-	1.10
Molded Package Thickness	A2	.030	.033	.037	0.75	0.85	0.95
Standoff	A1	.000	-	.006	0.00	-	0.15
Overall Width	E	.193 TYP.			4.90 BSC		
Molded Package Width	E1	.118 BSC			3.00 BSC		
Overall Length	D	.118 BSC			3.00 BSC		
Foot Length	L	.016	.024	.031	0.40	0.60	0.80
Footprint (Reference)	F	.037 REF			0.95 REF		
Foot Angle	phi	0°	-	8°	0°	-	8°
Lead Thickness	c	.003	.006	.009	0.08	-	0.23
Lead Width	B	.009	.012	.016	0.22	-	0.40
Mold Draft Angle Top	alpha	5°	-	15°	5°	-	15°
Mold Draft Angle Bottom	beta	5°	-	15°	5°	-	15°

*Controlling Parameter

Notes:

Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

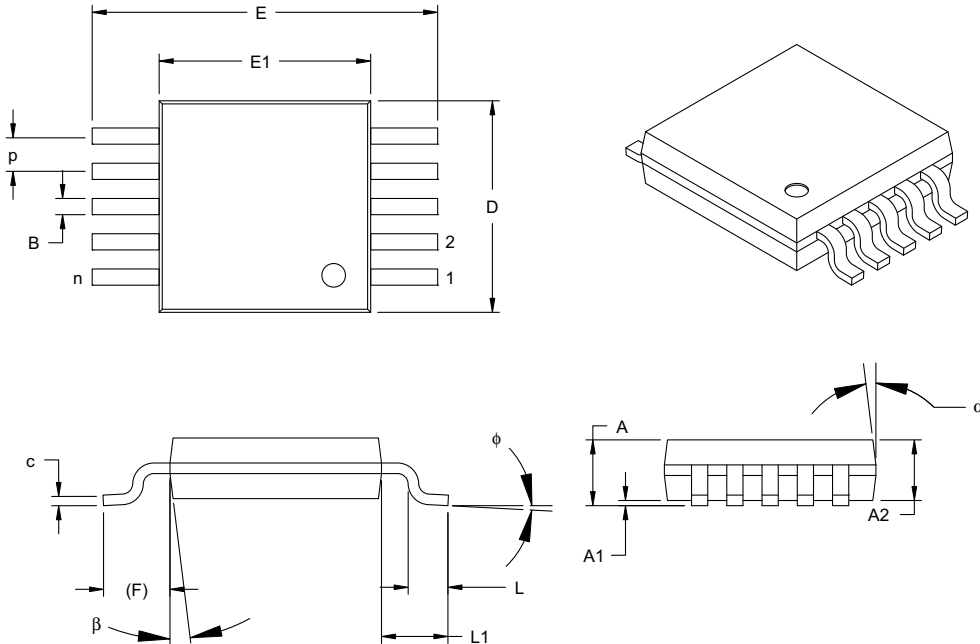
JEDEC Equivalent: MO-187

Drawing No. C04-111

MCP73841/2/3/4

10-Lead Plastic Micro Small Outline Package (UN) (MSOP)

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Dimension Limits	Units	INCHES			MILLIMETERS*		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		10			10	
Pitch	P	.020 TYP			0.50 TYP.		
Overall Height	A	-	-	.043	-	-	1.10
Molded Package Thickness	A2	.030	.033	.037	0.75	0.85	0.95
Standoff	A1	.000	-	.006	0.00	-	0.15
Overall Width	E	.193 BSC			4.90 BSC		
Molded Package Width	E1	.118 BSC			3.00 BSC		
Overall Length	D	.118 BSC			3.00 BSC		
Foot Length	L	.016	.024	.031	0.40	0.60	0.80
Footprint	F	.037 REF			0.95 REF		
Foot Angle	ϕ	0°	-	8°	0°	-	8°
Lead Thickness	c	.003	-	.009	0.08	-	0.23
Lead Width	B	.006	.009	.012	0.15	0.23	0.30
Mold Draft Angle Top	α	5°	-	15°	5°	-	15°
Mold Draft Angle Bottom	β	5°	-	15°	5°	-	15°

*Controlling Parameter

Notes:

Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

JEDEC Equivalent: MO-187

Drawing No. C04-021

8.0 REVISION HISTORY

Revision D (January 2013)

Added a note to each package outline drawing.

PRODUCT IDENTIFICATION SYSTEM

To order or obtain information, e.g., on pricing or delivery, refer to the factory or the listed sales office.

PART NO.	XXX	X	XX	
Device	Preset Voltage Options	Temperature Range	Package	
Device	MCP73841:	Single-cell charge controller with temperature monitor		
	MCP73841T:	Single-cell charge controller with temperature monitor, Tape and Reel		
	MCP73842:	Dual series cells charge controller with temperature monitor		
	MCP73842T:	Dual series cells charge controller with temperature monitor, Tape and Reel		
	MCP73843:	Single-cell charge controller		
	MCP73843T:	Single-cell charge controller, Tape and Reel		
	MCP73844:	Dual series cells charge controller		
	MCP73844T:	Dual series cells charge controller, Tape and Reel		
Preset Voltage Regulation Options	410 = 4.1V 420 = 4.2V 820 = 8.2V 840 = 8.4V			
Temperature Range	I = -40°C to +85°C (Industrial)			
Package	MS = Plastic Micro Small Outline (MSOP), 8-lead UN = Plastic Micro Small Outline (MSOP), 10-lead			

Examples:	
a)	MCP73841-410I/UN: 4.1V Preset Voltage
b)	MCP73841T-410I/UN: 4.1V Preset Voltage, Tape and Reel
c)	MCP73841-420I/UN: 4.2V Preset Voltage
d)	MCP73841T-420I/UN: 4.2V Preset Voltage, Tape and Reel
a)	MCP73842-820I/UN: 8.2V Preset Voltage
b)	MCP73842T-820I/UN: 8.2V Preset Voltage, Tape and Reel
c)	MCP73842-840I/UN: 8.4V Preset Voltage
d)	MCP73842T-840I/UN: 8.4V Preset Voltage, Tape and Reel
a)	MCP73843-410I/MS: 4.1V Preset Voltage
b)	MCP73843T-410I/MS: 4.1V Preset Voltage, Tape and Reel
c)	MCP73843-420I/MS: 4.2V Preset Voltage
d)	MCP73843T-420I/MS: 4.2V Preset Voltage, Tape and Reel
a)	MCP73844-820I/MS: 8.2V Preset Voltage
b)	MCP73844T-820I/MS: 8.2V Preset Voltage, Tape and Reel
c)	MCP73844-840I/MS: 8.4V Preset Voltage
d)	MCP73844T-840I/MS: 8.4V Preset Voltage, Tape and Reel

Sales and Support

Data Sheets

Products supported by a preliminary Data Sheet may have an errata sheet describing minor operational differences and recommended workarounds. To determine if an errata sheet exists for a particular device, please contact one of the following:

1. Your local Microchip sales office
2. The Microchip Worldwide Site (www.microchip.com)

Please specify which device, revision of silicon and Data Sheet (include Literature #) you are using.

Customer Notification System

Register on our web site (www.microchip.com/cn) to receive the most current information on our products.

MCP73841/2/3/4

NOTES:

Note the following details of the code protection feature on Microchip devices:

- Microchip products meet the specification contained in their particular Microchip Data Sheet.
- Microchip believes that its family of products is one of the most secure families of its kind on the market today, when used in the intended manner and under normal conditions.
- There are dishonest and possibly illegal methods used to breach the code protection feature. All of these methods, to our knowledge, require using the Microchip products in a manner outside the operating specifications contained in Microchip's Data Sheets. Most likely, the person doing so is engaged in theft of intellectual property.
- Microchip is willing to work with the customer who is concerned about the integrity of their code.
- Neither Microchip nor any other semiconductor manufacturer can guarantee the security of their code. Code protection does not mean that we are guaranteeing the product as “unbreakable.”

Code protection is constantly evolving. We at Microchip are committed to continuously improving the code protection features of our products. Attempts to break Microchip's code protection feature may be a violation of the Digital Millennium Copyright Act. If such acts allow unauthorized access to your software or other copyrighted work, you may have a right to sue for relief under that Act.

Information contained in this publication regarding device applications and the like is provided only for your convenience and may be superseded by updates. It is your responsibility to ensure that your application meets with your specifications. MICROCHIP MAKES NO REPRESENTATIONS OR WARRANTIES OF ANY KIND WHETHER EXPRESS OR IMPLIED, WRITTEN OR ORAL, STATUTORY OR OTHERWISE, RELATED TO THE INFORMATION, INCLUDING BUT NOT LIMITED TO ITS CONDITION, QUALITY, PERFORMANCE, MERCHANTABILITY OR FITNESS FOR PURPOSE. Microchip disclaims all liability arising from this information and its use. Use of Microchip devices in life support and/or safety applications is entirely at the buyer's risk, and the buyer agrees to defend, indemnify and hold harmless Microchip from any and all damages, claims, suits, or expenses resulting from such use. No licenses are conveyed, implicitly or otherwise, under any Microchip intellectual property rights.

Trademarks

The Microchip name and logo, the Microchip logo, dsPIC, FlashFlex, KEELOQ, KEELOQ logo, MPLAB, PIC, PICmicro, PICSTART, PIC³² logo, rPIC, SST, SST Logo, SuperFlash and UNI/O are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

FilterLab, Hampshire, HI-TECH C, Linear Active Thermistor, MTP, SEEVAL and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A.

Silicon Storage Technology is a registered trademark of Microchip Technology Inc. in other countries.


Analog-for-the-Digital Age, Application Maestro, BodyCom, chipKIT, chipKIT logo, CodeGuard, dsPICDEM, dsPICDEM.net, dsPICworks, dsSPEAK, ECAN, ECONOMONITOR, FanSense, HI-TIDE, In-Circuit Serial Programming, ICSP, Mindi, MiWi, MPASM, MPF, MPLAB Certified logo, MPLIB, MPLINK, mTouch, Omniclient Code Generation, PICC, PICC-18, PICDEM, PICDEM.net, PICkit, PICtail, REAL ICE, rLAB, Select Mode, SQI, Serial Quad I/O, Total Endurance, TSHARC, UniWinDriver, WiperLock, ZENA and Z-Scale are trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

SQTP is a service mark of Microchip Technology Incorporated in the U.S.A.

GestIC and ULPP are registered trademarks of Microchip Technology Germany II GmbH & Co. & KG, a subsidiary of Microchip Technology Inc., in other countries.

All other trademarks mentioned herein are property of their respective companies.

© 2003-2013, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

 Printed on recycled paper.

ISBN: 9781620769027

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949 ==

Microchip received ISO/TS-16949:2009 certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona; Gresham, Oregon and design centers in California and India. The Company's quality system processes and procedures are for its PIC[®] MCUs and dsPIC[®] DSCs, KEELOQ[®] code hopping devices, Serial EEPROMs, microperipherals, nonvolatile memory and analog products. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001:2000 certified.



MICROCHIP

Worldwide Sales and Service

AMERICAS

Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200
Fax: 480-792-7277
Technical Support:
<http://www.microchip.com/support>
Web Address:
www.microchip.com

Atlanta
Duluth, GA
Tel: 678-957-9614
Fax: 678-957-1455

Boston
Westborough, MA
Tel: 774-760-0087
Fax: 774-760-0088

Chicago
Itasca, IL
Tel: 630-285-0071
Fax: 630-285-0075

Cleveland
Independence, OH
Tel: 216-447-0464
Fax: 216-447-0643

Dallas
Addison, TX
Tel: 972-818-7423
Fax: 972-818-2924

Detroit
Farmington Hills, MI
Tel: 248-538-2250
Fax: 248-538-2260

Indianapolis
Noblesville, IN
Tel: 317-773-8323
Fax: 317-773-5453

Los Angeles
Mission Viejo, CA
Tel: 949-462-9523
Fax: 949-462-9608

Santa Clara
Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

Toronto
Mississauga, Ontario,
Canada
Tel: 905-673-0699
Fax: 905-673-6509

ASIA/PACIFIC

Asia Pacific Office
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

China - Beijing
Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

China - Chengdu
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

China - Chongqing
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

China - Hangzhou
Tel: 86-571-2819-3187
Fax: 86-571-2819-3189

China - Hong Kong SAR
Tel: 852-2943-5100
Fax: 852-2401-3431

China - Nanjing
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

China - Qingdao
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

China - Shanghai
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

China - Shenyang
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

China - Shenzhen
Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

China - Wuhan
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

China - Xian
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

China - Xiamen
Tel: 86-592-2388138
Fax: 86-592-2388130

China - Zhuhai
Tel: 86-756-3210040
Fax: 86-756-3210049

ASIA/PACIFIC

India - Bangalore
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

Japan - Osaka
Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

Japan - Tokyo
Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 or
82-2-558-5934

Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

Taiwan - Hsin Chu
Tel: 886-3-5778-366
Fax: 886-3-5770-955

Taiwan - Kaohsiung
Tel: 886-7-213-7828
Fax: 886-7-330-9305

Taiwan - Taipei
Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

EUROPE

Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

Denmark - Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820

11/29/12



A.g Fuente alimentación

VEL05US090-EU-JA

5 Watt

- Energy Efficiency Level VI
- Barrel Jack & USB Versions
- Fixed Mains Connectors
- Universal Input
- Output Voltages from 5.0 V to 12.0 V
- Class II Construction
- Low Cost



Dimensions:

VEL (body only):

-US: 2.17 x 0.95 x 1.40" (55.1 x 24.1 x 35.49 mm)

-EU: 2.17 x 0.95 x 1.40" (55.1 x 24.1 x 35.49 mm)

-UK: 2.17 x 1.95 x 1.69" (55.1 x 49.5 x 42.9 mm)

The VEL05 series of wall plug adaptors comply with the very latest energy efficiency VI standards with high active mode efficiency and extremely low no load power consumption. Available with multiple USB options in addition to the standard jack plug connector these adaptors suit a wide variety of cost sensitive applications while maintaining industry leading performance.

Models & Ratings

Output Power	Output Voltage	Output Current	Total Regulation ⁽²⁾	Efficiency	Output Connector	Model Number ⁽⁴⁾
5 W	5.0V	1000 mA	5%	77%	USB A in case	VEL05US050-XX-BB
	5.0V	1000 mA	5%	74%	Mini USB B	VEL05US050-XX-MB
	5.0V	1000 mA	5%	74%	Micro USB B	VEL05US050-XX-UB
	5.0V	1000 mA	5%	75%	5.5 x 2.1 x 12 mm DC Jack	VEL05US050-XX-JA
	6.0V	830 mA	5%	78%	5.5 x 2.1 x 12 mm DC Jack	VEL05US060-XX-JA
	9.0V	550 mA	5%	78%	5.5 x 2.1 x 12 mm DC Jack	VEL05US090-XX-JA
	12.0V	420 mA	5%	79%	5.5 x 2.1 x 12 mm DC Jack	VEL05US120-XX-JA

Notes

1. Other output voltages available, contact sales for details.
2. Total regulation includes initial set accuracy, line and load regulation.
3. Typical average of efficiencies measured at 25%, 50%, 75% and 100% load and 115 VAC input.

4. Replace 'XX' in model number with 'US' for US mains plug, 'UK' for UK mains plug or 'EU' for European mains plug.

Input

Characteristic	Minimum	Typical	Maximum	Units	Notes & Conditions
Input Voltage	90		264	VAC	
Input Frequency	47		63	Hz	
Input Current			0.25	A	100 VAC
Inrush Current			60	A	240 VAC, cold start at 25 °C
Power Factor					EN61000-3-2, class A
No Load Input Power			<0.1	W	
Input Protection	Internal T1.0A/250 VAC fuse				

Output

Characteristic	Minimum	Typical	Maximum	Units	Notes & Conditions
Output Voltage	5.0		12.0	V	See Models and Ratings table
Minimum Load	0			A	No minimum load required
Start Up Delay			4	s	
Start Up Rise Time		50		ms	
Hold Up Time		8		ms	Full load and 100 VAC
Total Regulation			5	%	See Models and Ratings table
Transient Response			4	% deviation	Recovery within <1% within 500 μ s for a 50% step load change at 0.2 A/ μ s
Ripple & Noise			200	mV pk-pk	20 MHz bandwidth
Short Circuit Protection					Continuous, trip and restart (hiccup mode) with auto recovery
Temperature Coefficient			0.05	%/ $^{\circ}$ C	

General

Characteristic	Minimum	Typical	Maximum	Units	Notes & Conditions
Efficiency	74		79	%	See Models and Ratings table
Energy Efficiency					Level VI
Isolation		3000		VAC	Input to Output
Switching Frequency	24		70	kHz	Variable
Mean Time Between Failure	100			kHrs	MIL-HDBK-217F at 25 $^{\circ}$ C GB
Weight		0.28 (80)		lb (g)	

Environmental

Characteristic	Minimum	Typical	Maximum	Units	Notes & Conditions
Operating Temperature	0		+60	$^{\circ}$ C	Derate from 100% load at 50 $^{\circ}$ C to 50% load at 60 $^{\circ}$ C
Storage Temperature	-40		+85	$^{\circ}$ C	
Operating Humidity	5		95	%	RH, non-condensing
Cooling					Natural convection
Shock					1 m drop onto concrete on each of 6 axes
Vibration	10		300	Hz	2 g 15 mins/sweep, 30 mins for each of 3 axes

EMC: Emissions

Phenomenon	Standard	Test Level	Notes & Conditions
Conducted	EN55022	Level B	
Radiated	EN55022	Level B	
Harmonics Current	EN61000-3-2	Class A	
Voltage Flicker	EN61000-3-3		

EMC: Immunity

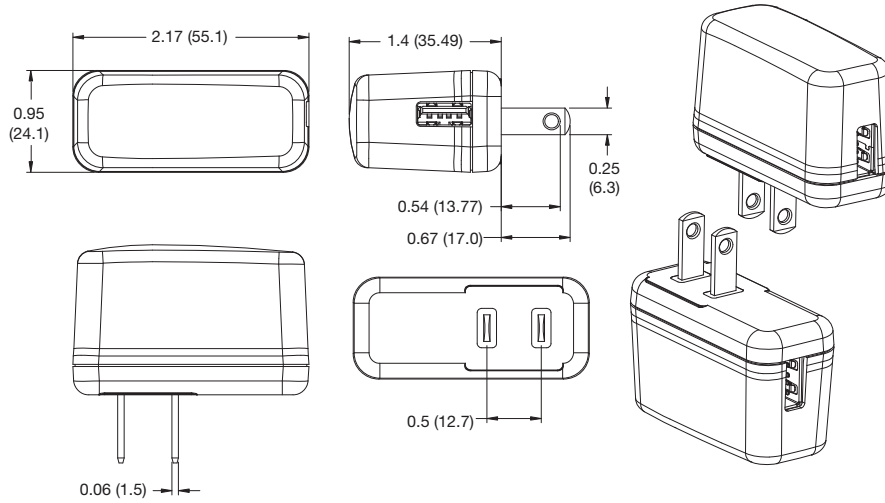
Phenomenon	Standard	Test Level	Criteria	Notes & Conditions
ESD Immunity	EN61000-4-2	2,3	B	\pm 4 kV contact, \pm 8 kV air
Radiated Immunity	EN61000-4-3	3 V/m	A	
EFT/Burst	EN61000-4-4	Level 2	B	
Surges	EN61000-4-5	Level 2	A	
Conducted Immunity	EN61000-4-6	3 V	A	
Magnetic Fields	EN61000-4-8	1 A/m	A	
Dips and Interruptions	EN55024 100% 10 ms, 30% 500 ms, 100% 5000 ms, Perf Criteria A, A, B			

Safety Approvals

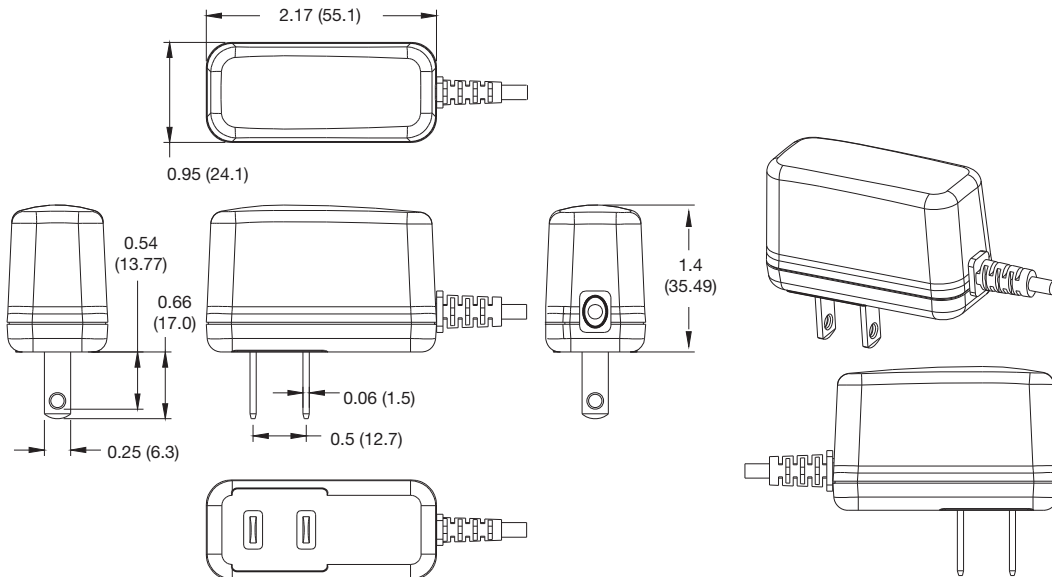
Phenomenon	Standard
CB Report	IEC60950-1
UL	UL/cUL60950-1, approved as limited power source (LPS)
TUV	IEC60950-1
CCC	

Mechanical Details

VEL05US-US-BB

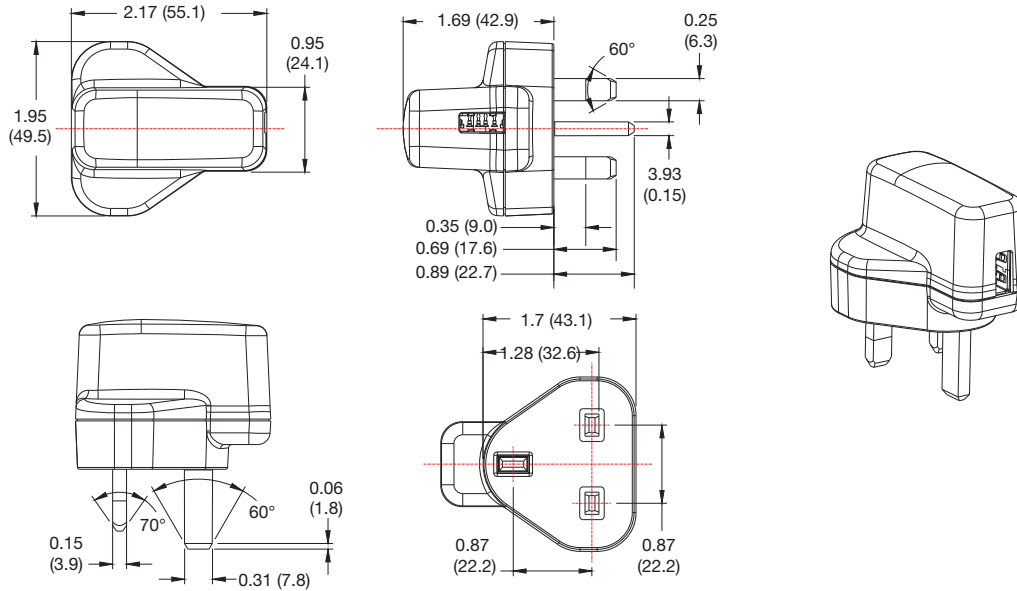


VEL05US-US-MB/UB/JA

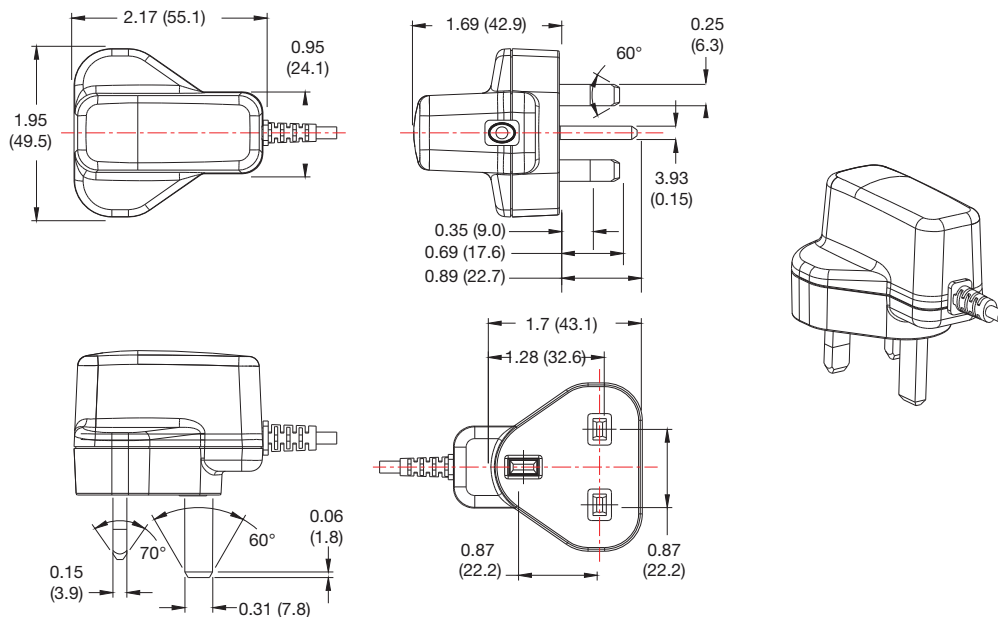


Mechanical Details

VEL05US-UK-BB

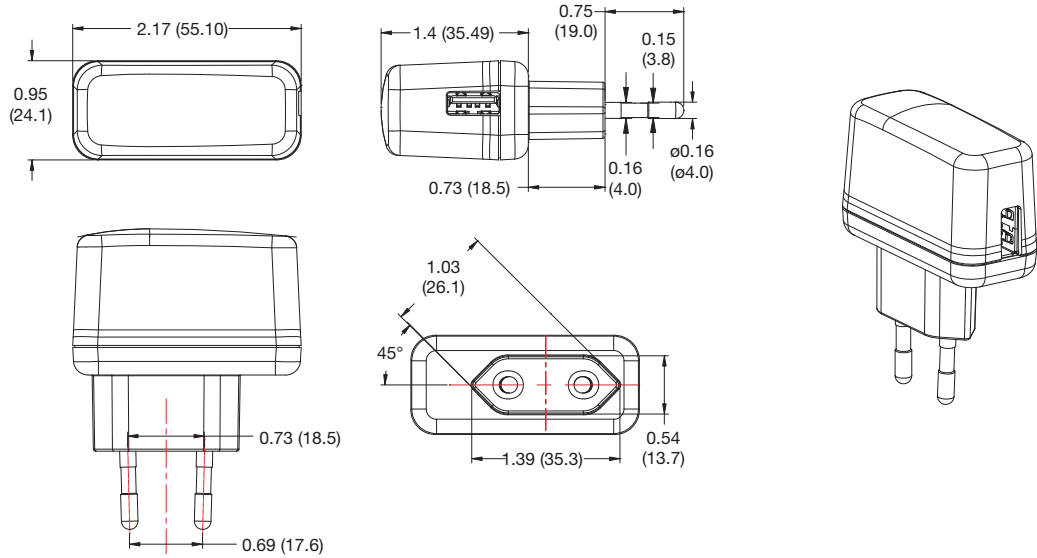


VEL05US-UK-MB/UB/JA

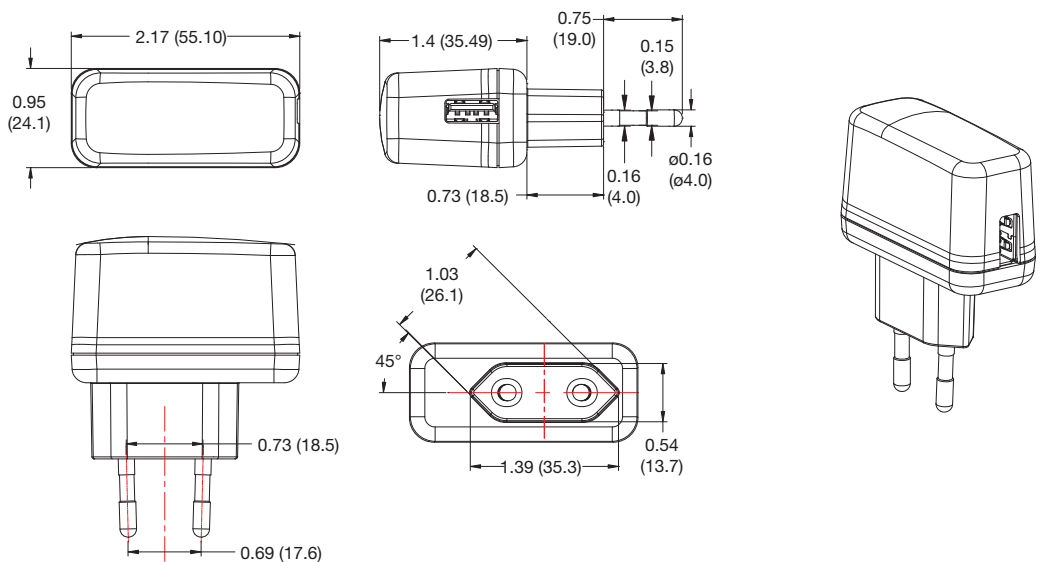


Mechanical Details

VEL05US-EU-BB

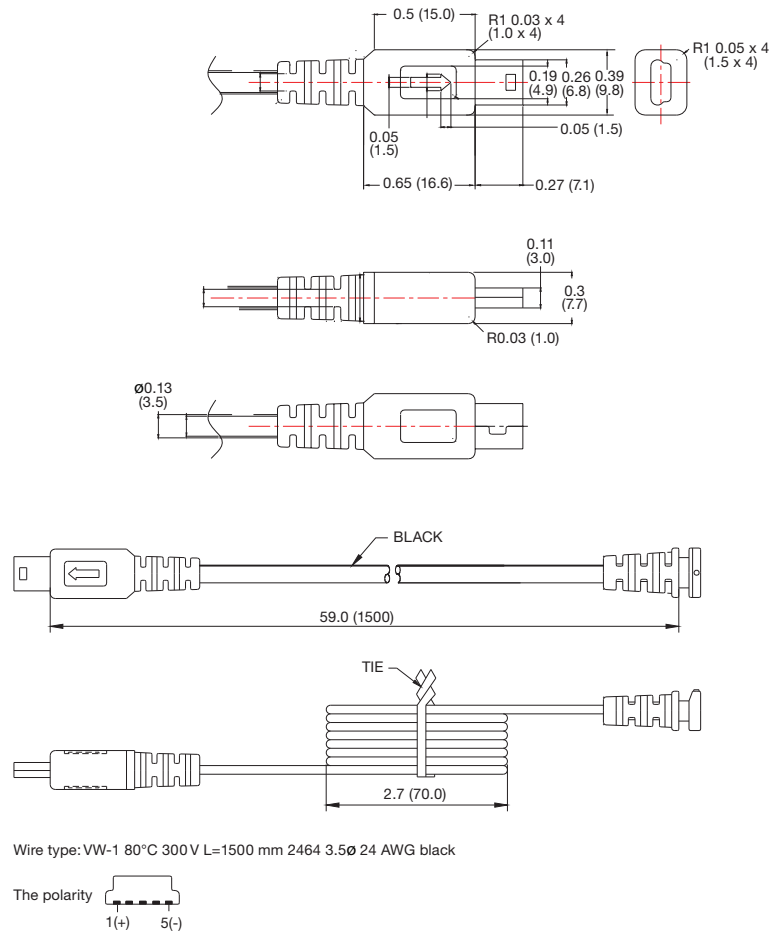


VEL05US-EU-MB/UB/JA



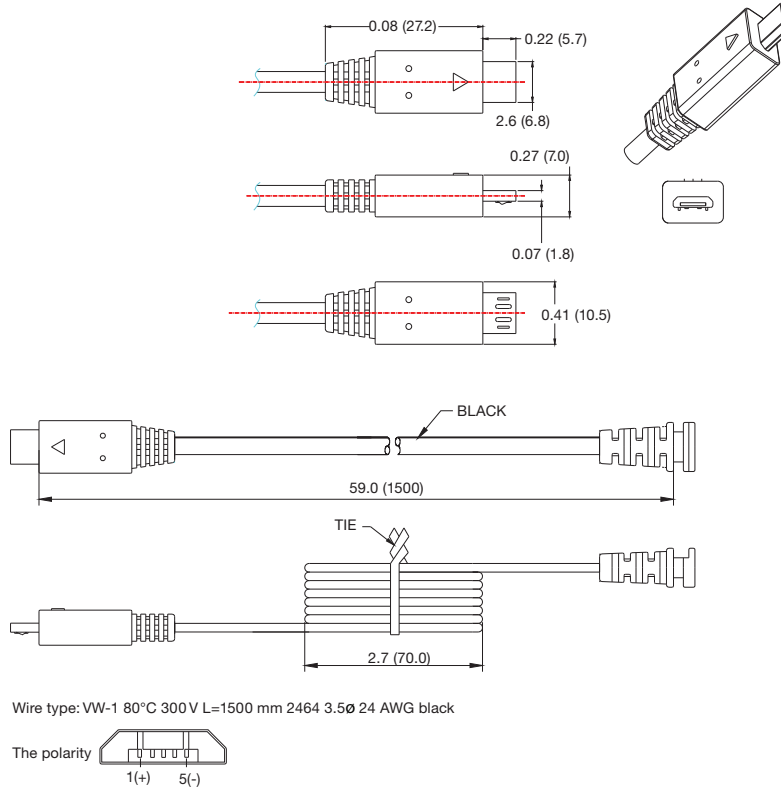
Mechanical Details

Output Lead and Connection - Mini USB Versions (MB)

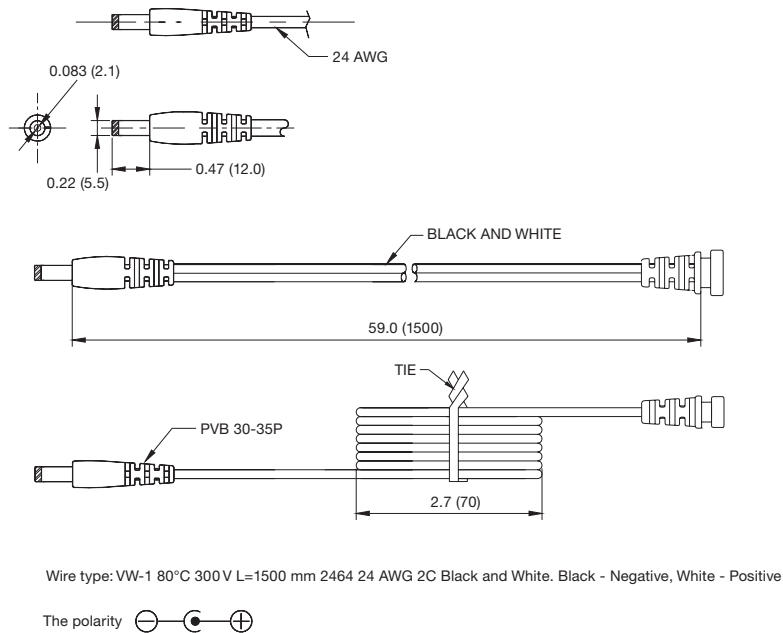


Mechanical Details

Output Lead and Connection – Micro USB Versions (UB)



Output Lead and Connection – DC Jack Versions (JA)





ANEXOS

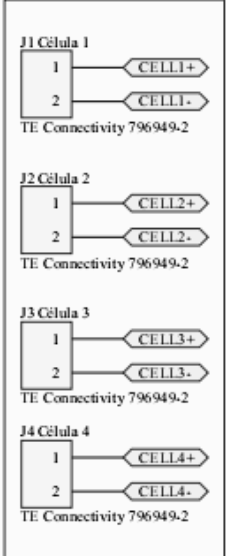
Fecha Revisión: **19/11/2016**

Revisión nº**05**

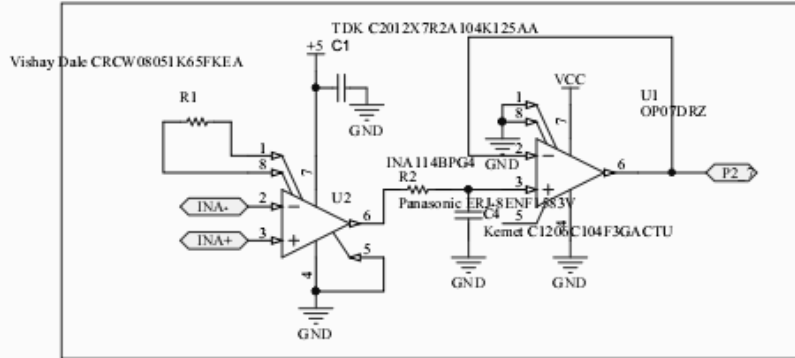
B Planos

B.a Plano esquema general de circuito

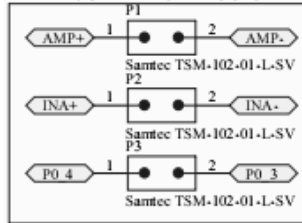
CÉLULAS DE CARGA



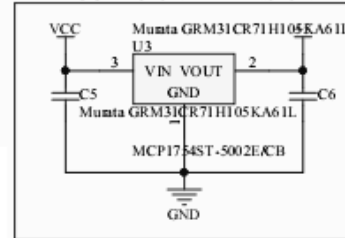
ETAPA ACONDICIONAMIENTO ANALÓGICO



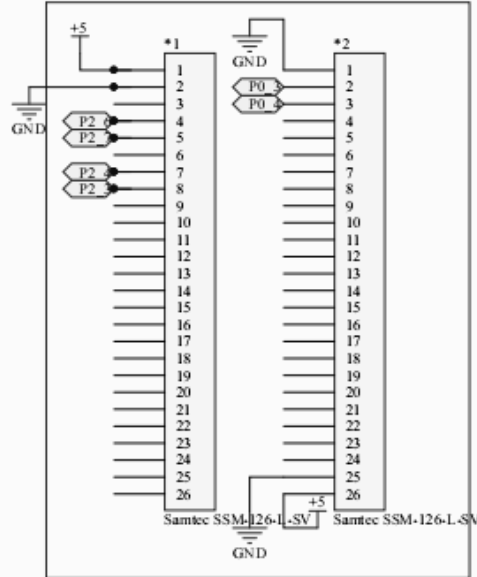
JUMPER SELECCION



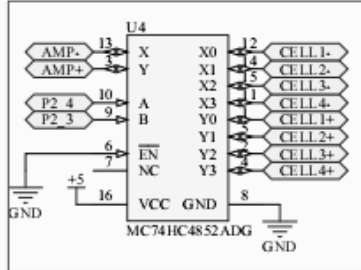
REGULACIÓN DE TENSIÓN



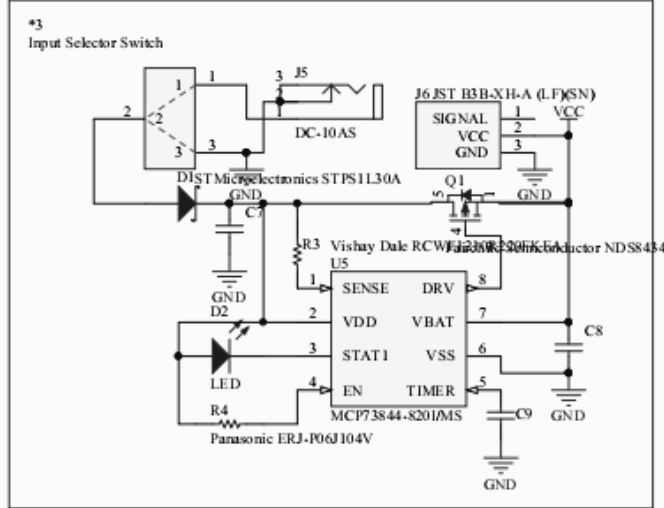
PUERTOS I/O PSOC



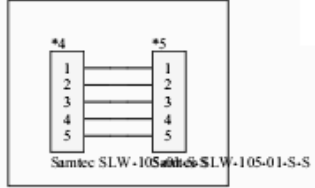
SELECCIÓN DE SEÑAL



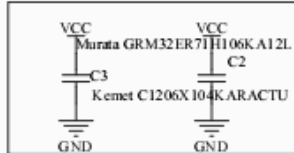
CIRCUITO BATERÍA



CONECTOR DEBUG



DESACOPLO FILTROS



	Nombre	Fecha	Firma	 Escuela de Ingeniería y Arquitectura Universidad Zaragoza
Dibujado	Eduardo Hernando Torres	21/10/2016		
Comprobado	Roberto Casas Nebra	15/11/2016		
Escala S/E 	Título SISTEMA DE MONITORIZACIÓN DE CARGAS		Nº Plano: 1/3	
	Esquema general de circuito		NIA: 626916	
			Curso 341	



B.b Plano de circuito impreso cara TOP

4

3

2

1

A

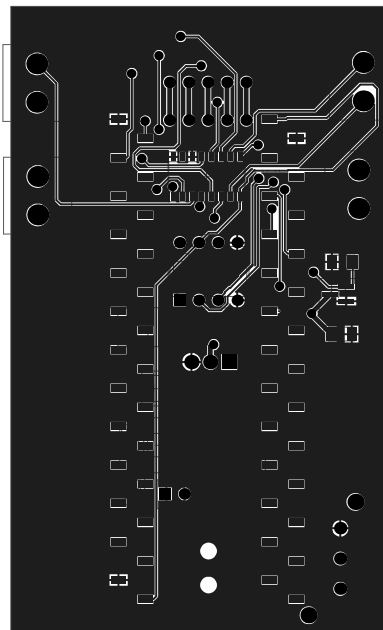
B

C

D

E

F



	Nombre	Fecha	Firma	 <p>Escuela de Ingeniería y Arquitectura Universidad Zaragoza</p>
Dibujado	Eduardo Hernando Torres	21/10/2016		
Comprobado	Roberto Casas Nebra	15/11/2016		
Escala 1:1 	Título SISTEMA DE MONITORIZACIÓN DE CARGAS Plano de circuito impreso cara TOP		N° Plano: 2/3 NIA: 626916 Curso 341	



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

B.c Plano de circuito impreso cara BOTTOM

4

3

2

1

A

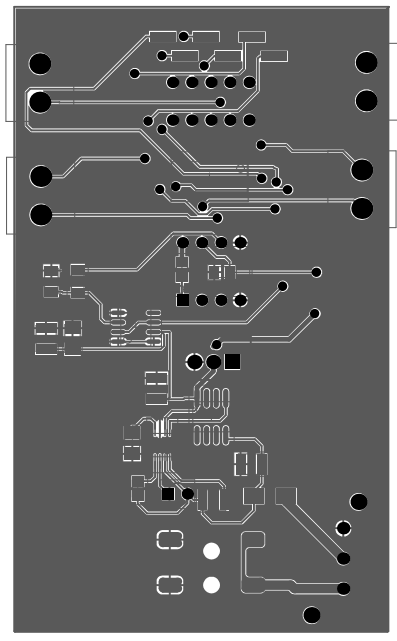
B

C

D

E

F



	Nombre	Fecha	Firma	 <p>Escuela de Ingeniería y Arquitectura Universidad Zaragoza</p>
Dibujado	Eduardo Hernando Torres	21/10/2016		
Comprobado	Roberto Casas Nebra	15/11/2016		
Escala 1:1 	Título SISTEMA DE MONITORIZACIÓN DE CARGAS Plano de circuito impreso cara BOTTOM		N° Plano: 3/3 NIA: 626916 Curso 341	



ANEXOS

Fecha Revisión: **19/11/2016**

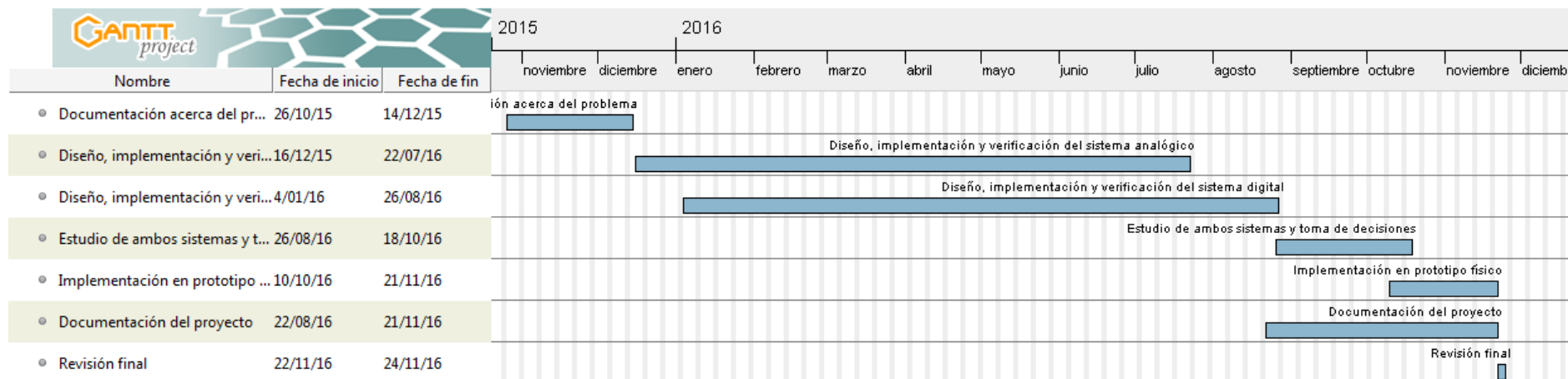
Revisión nº**05**

C Presupuesto

Descripción	Identificación particular	Cantidad	Precio unitario	Fabricante	Referencia	Proveedo	Total
Conector alimentación	Cliff DC-10AS	1	0,49 €	CLIFF ELECTRONIC COMPONENTS	FC68148S	TME	0,49 €
Transistor Mosfet	NDS8434	1	1,35 €	FAIRCHILD SEMICONDUCTOR	2454058	Farnell	1,35 €
Amplificador instrumentación	INA114BP	1	12,80 €	TEXAS INSTRUMENTS	1212399	Farnell	12,80 €
Conector batería	JST B3B-XH-A LF	1	0,16 €	JST	1516277	Farnell	0,16 €
Condensador	C1206C104F3GACTU	1	2,88 €	KEMET	2581102RL	Farnell	2,88 €
Condensador	C1206X104KARACTU	2	0,63 €	KEMET	1855321	Farnell	1,26 €
Multiplexor analógico	MC74HC4852ADG	1	0,47 €	ON SEMICONDUCTOR	2464550	Farnell	0,47 €
Regulador lineal	MCP1754ST-5002E/CB	1	0,40 €	MICROCHIP	2783141	DigiKey	0,40 €
Cargador de batería	MCP73844-820I/MS	1	1,23 €	MICROCHIP	1852165	Farnell	1,23 €
Condensador	GRM31CR71H105KA61L	2	0,19 €	Murata	2362118	Farnell	0,37 €
Condensador	GRM32ER71H106KA12L	3	0,86 €	Murata	2362133	Farnell	2,57 €
Amplificador operacional	OP07COZ	1	0,88 €	ANALOG DEVICES	1106130	Farnell	0,88 €
Resistencia	ERJ-8ENF1583V	1	0,02 €	Panasonic	2307423	Farnell	0,02 €
Resistencia	ERJ-P06J104V	1	0,21 €	Panasonic	2282158	Farnell	0,21 €
Conector placa a placa	1806237	2	2,33 €	Phoenix Contact	1793584	Farnell	4,66 €
Conector auxiliar de degug	SLW-105-01-S-S	2	1,12 €	Samtec	1803449	Farnell	2,24 €
Conector para CY8-059KIT	SLW-126-01-T-S	2	2,49 €	Samtec	1804931	Farnell	4,98 €
Diodo Schottky	STPS1L30A	1	0,27 €	STMicronics	9907491	Farnell	0,27 €
Condensador	C2012X7R2A104K125AA	1	0,16 €	TDK	1907331	Farnell	0,16 €
Interruptor alimentación	1825255-1	1	0,69 €	TE Connectivity / Alcoswitch	1287135	Farnell	0,69 €
Conector célula de carga	796949-2	4	0,99 €	TE Connectivity	4540128	Farnell	3,94 €
Resistencia	CRCW08051K65FKEA	1	0,08 €	Vishay Dale	1152193	Farnell	0,08 €
Resistencia	RCWE1210R220FKEA	1	0,50 €	Vishay Dale	1838674	Farnell	0,50 €
Batería	VELO5US090-EU-JA	1	5,96 €	XP POWER	2451860	Farnell	5,96 €
Fuente de alimentación	18650CA-2S-3J	1	21,16 €	BAK	2401854	Farnell	21,16 €
DSP	CY8CKIT-059	1	10 €	Cypress	CY8CKIT-059	Cypress	10,00 €
Célula de carga	3138_0 - S	1	45 €	Phidgets	CZL301C	Phidgets	45,00 €
Coste Total prototipo							124,74 €



D Planificación



Cabe destacar que la planificación inicial que se estableció en la propuesta del TFG no se ha podido cumplir por falta de recursos, al tener que conciliar la realización del mismo con la vida laboral a tiempo completo.



E.Firmware PSOC Creator

E.a Serial_interface.h



```
/* =====
 *
 * Description: Header file to declare functions, vaibles and defines
 * to manage the USBUART
 *
 * =====
 */
/** Include standard C libraries */
#include <device.h>
#include <stdio.h>
#include <variables.h>

/** Define constants to manage the communication */
#define SOF_read 49
#define SOF_write 0x01
#define ACK_read 54
#define EOF_read 56
#define EOF_write 0x08

/*      FRAME TO BE SENT
.----- .----- .----- .----- .----- .-----
| S | EMPTY | RES[2] | RES[1] | RES[0] | CRC |
.----- .----- .----- .----- .----- .-----
*/
uint8_t send_frame[5];

/**      FUNCTIONS TO MANAGE THE SERIAL COMMUNICATION      */
void init_UART(void);
void send_byte(uint8_t* currentReadBuffer, uint8_t currentCount);
int8_t get_send_frame(uint8_t pos);
void send_measure(uint32 measure, uint8_t neg);
void check_config(void);
void set_send_frame(uint8_t pos, uint8_t byte);
void init_timer(void);

/* [] END OF FILE */
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

E.b Serial_interface.c



```
/* =====
 *
 * Description: File to define the functions which
 * manage the USBUART
 *
 * =====
 */
#include <serial_interface.h>
extern uint8 flag;

/*****
SEND BYTE
*****/
void send_byte(uint8_t* currentReadBuffer, uint8_t currentCount)
{
    /*
    if(currentReadBuffer[0] == buffer_read[0])
    {
        // Wait till component is ready to send more data to the PC
        while(USBUART_1_CDCIsReady() == 0u);

        // Send data back to PC
        USBUART_1_PutData(buffer_write, currentCount);

        if(currentCount == BUFFER_LEN)
        {
            while(USBUART_1_CDCIsReady() == 0u); // Wait till
component is ready to send more data to the PC
            USBUART_1_PutData(NULL, 0u); // Send zero-
length packet to PC
        }
        if(currentCount != 0)
        {
            set_communication_state(next_state);
        }
    }
    else
    {
        set_communication_state(INIT_STATE);
    }
    */
}

/*****
GET SEND FRAME
*****/
int8_t get_send_frame(uint8_t pos)
{
    if( (pos >= 0 ) && (pos<5) )
    {
        return send_frame[pos];
    }
}
```



```
    }
    else
    {
        return -1;
    }
}

/*****
    SET SEND FRAME
*****/
void set_send_frame(uint8_t pos, uint8_t byte)
{
    if( (pos >= 0 ) && (pos<6) )
    {
        send_frame[pos] = byte;
    }
}

/*****
    INIT UART
*****/
void init_UART(void)
{
    // set_communication_state(INIT_STATE);

    /* Start USBFS Operation with 3V operation */
    USBUART_1_Start(0u, USBUART_1_3V_OPERATION);
    if(USBUART_1_IsConfigurationChanged() != 0u) // Host could send
double SET_INTERFACE request
    {
        if(USBUART_1_GetConfiguration() != 0u){ // Init IN endpoints
when device configured
        // Enumeration is done, enable OUT endpoint for receive
data from Host
        USBUART_1_CDC_Init();
        }
    }
}

/*****
    SEND MEASURE
*****/
void send_measure(uint32 measure, uint8_t neg)
{
    uint8_t count;
    uint8_t buffer[1];
    int i = 0;
    union
    {
        uint8 vector[4];
        uint32 bits;
    }measurement_union;
```



```
measurement_union.bits = (0x00FFFFFF & measure);
measurement_union.vector[3] = neg;

while(USBUART_1_CDCIsReady() == 0);
if(USBUART_1_IsConfigurationChanged() != 0u) // Host could send
double SET_INTERFACE request
{
    if(USBUART_1_GetConfiguration() != 0u){ // Init IN endpoints
when device configured
        // Enumeration is done, enable OUT endpoint for receive
data from Host
        USBUART_1_CDC_Init();
    }
}
if(USBUART_1_GetConfiguration() != 0u) // Service USB CDC when
device configured
{
    USBUART_1_PutData(measurement_union.vector, 4);
}

}

/*****
CHECK CONFIG
*****/
void check_config(void)
{
    if(USBUART_1_IsConfigurationChanged() != 0u) /* Host could send
double SET_INTERFACE request */
    {
        if(USBUART_1_GetConfiguration() != 0u) /* Init IN endpoints
when device configured */
        {
            /* Enumeration is done, enable OUT endpoint for receive
data from Host */
            USBUART_1_CDC_Init();
        }
    }
}

/* [] END OF FILE */
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

E.c main.c (Prototipo final)



```
/*
*****
* File Name: main.c
*
* Version: 1.0
*
* Description:
* Enumerates as a Virtual Com port.  Receives data from hyper
terminal, then
* send received data backward. LCD shows the Line settings.
*
* To test project:
* 1. Build the project and program the hex file on to the target
device.
* 2. Select 3.3V in SW3 and plug-in power to the CY8CKIT-001
* 3. Connect USB cable from the computer to the CY8CKIT-001.
* 4. Select the USB_UART.inf file from the project directory, as the
driver
* for this example once Windows asks for it.
* 5. Open "Device Manager" and note the COM port number for "Example
Project"
* device.
* 6. Open "HyperTerminal" application and make new connection to
noted COM port
* 7. Type the message, observe echo data received.
*
* Related Document:
* Universal Serial Bus Specification Revision 2.0
* Universal Serial Bus Class Definitions for Communications Devices
* Revision 1.2
*
*****
* Copyright 2012, Cypress Semiconductor Corporation. All rights
reserved.
* This software is owned by Cypress Semiconductor Corporation and is
protected
* by and subject to worldwide patent and copyright laws and treaties.
* Therefore, you may use this software only as provided in the license
agreement
* accompanying the software package from which you obtained this
software.
* CYPRESS AND ITS SUPPLIERS MAKE NO WARRANTY OF ANY KIND, EXPRESS OR
IMPLIED,
* WITH REGARD TO THIS SOFTWARE, INCLUDING, BUT NOT LIMITED TO,
NONINFRINGEMENT,
* IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR
PURPOSE.
*****/

#include <device.h>
#include "stdio.h"
uint8 flag = 0;
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
#include <variables.h>
#include <serial_interface.h>

#if defined (__GNUC__)
    /* Add an explicit reference to the floating point printf library
    */
    /* to allow the usage of floating point conversion specifiers. */
    /* This is not linked in by default with the newlib-nano library.
    */
    asm (".global _printf_float");
#endif

/* The size of the buffer is equal to maximum packet size of the
* IN and OUT bulk endpoints.
*/

char8 *parity[] = { "None", "Odd", "Even", "Mark", "Space" };
char8 *stop[] = { "1", "1.5", "2" };

//FUNCTIONS DECLARATION
void sendByte(uint8 byte);
void sendFrame(void);
void measureCell(void);
void TomaMedidaCelula(void);
void CalculaOffsetCelula(void);
void calculaOffset(void);
void init_ADC(void);
void stopusb(void);
void selecciona_celula(uint8 mySelection);
void maf(uint8 iter);
uint32 measure;
uint32 measureArray[4];
uint8 neg;
uint8 flag_1 = 0;
uint8 seleccion_MUX=0;

int main()
{
    uint16 count;
    uint8 buffer[BUFFER_LEN];
    char8 lineStr[20];
    uint8 state;

    /* Enable Global Interrupts */
    CyGlobalIntEnable;
    init_ADC();

    /* Start USBFS Operation with 3V operation */
    USBUART_1_Start(0u, USBUART_1_3V_OPERATION);
    USBUART_1_CDC_Init();
    while(USBUART_1_CDCIsReady() == 0);
    state = USBUART_1_GetConfiguration();
    if(USBUART_1_IsConfigurationChanged() != 0u) // Host could send
double SET_INTERFACE request
```



```
    {
        if(USBUART_1_GetConfiguration() != 0u){ // Init IN endpoints
when device configured
            // Enumeration is done, enable OUT endpoint for receive
data from Host
            USBUART_1_CDC_Init();
        }
    }
    if(USBUART_1_GetConfiguration() != 0u) // Service USB CDC when
device configured
    {
        CyDelay(100);
    }

calculaOffset();

/* Main Loop: */
for(;;)
{
    //measureCell();
    maf(4);
    if(flag)
    {
        /*USBUART_1_Start(0u, USBUART_1_3V_OPERATION);
        USBUART_1_CDC_Init();
        while(USBUART_1_CDCIsReady() == 0);*/
        CyGlobalIntEnable;
        USBUART_1_EnableOutEP(3);
        flag = 0;
    }
}
}
void sendByte(uint8 byte)
{
    uint8 vector[1];
    vector[0] = SOF_write;
    while(USBUART_1_CDCIsReady() == 0);
    if(USBUART_1_IsConfigurationChanged() != 0u) // Host could send
double SET_INTERFACE request
    {
        if(USBUART_1_GetConfiguration() != 0u){ // Init IN endpoints
when device configured
            // Enumeration is done, enable OUT endpoint for receive
data from Host
            USBUART_1_CDC_Init();
        }
    }
    if(USBUART_1_GetConfiguration() != 0u) // Service USB CDC when
device configured
    {
        USBUART_1_PutData(vector,1);
        CyDelay(byte);
    }
}
```



```

/*****
*****
*****FUNCIÓN PARA CALCULAR EL OFFSET DE LA CÉLULA
i*****
*****/
void CalculaOffsetCelula(void) {
    uint32 medidaBits=0;
    uint32 sumBn=0;
    uint32 sumBp=0;
    float medidaMv=0.0;
    double sumMv;
    int ip=0;
    int in=0;
    int i=0;
    while(i<MEASURES_OFFSET)
    {
        if(ADC_DelSig_1_IsEndConversion(ADC_DelSig_1_WAIT_FOR_RESULT))
        {
            medidaBits = ADC_DelSig_1_GetResult32();
            medidaMv = ADC_DelSig_1_CountsTo_mVolts (medidaBits);
            if(medidaBits > ADC_OVERFLOW)
            {
                medidaBits=ADC_MAX - medidaBits;
                sumBn += medidaBits;
                in++;
            }
            else
            {
                sumBp+=medidaBits;
                ip++;
            }
            sumMv+=medidaMv;
            i++;
        }
    }
    offsetMv=sumMv/i;
    if(sumBp<sumBn)
    {
        offsetNegativo=1;
        offsetBits = (uint32) (sumBn/in)-(sumBp/ip);
    }else
    {
        offsetNegativo=0;
        offsetBits = (uint32) (sumBp/ip)-(sumBn/in);
    }
    in=ip=i=0;
    sumBp=sumBn=0.0;
    sumMv=0.0;
    offsetNegativoArray[seleccion_MUX] = offsetNegativo;
    offsetBitsArray[seleccion_MUX] = offsetBits;
}

```




```
/*
 * Read a Byte from the input buffer
 */
void calculaOffset(void)
{
    seleccion_MUX = 0;
    int i=0;
    //Leemos secuencialmente el offset dde las 4 células
    for (i=0;i<4;i++)
    {
        selecciona_celula(seleccion_MUX);
        CalculaOffsetCelula();
        seleccion_MUX ++;
    }
    int j=0;
    //Ponderamos las medidas de offset
    for(j=0; j<4; j++)
    {
        offsetBits+=offsetBitsArray[j]*(-1^offsetNegativoArray[j]);
    }
    offsetBits=offsetBits/4;
}

/*
 * Select the desired load cell
 */
void selecciona_celula(uint8 mySelection)
{
    //Seleccionamos las entradas deseadas del MUX
    switch(mySelection) {
        case 0 :
            Seleccion_MUX2_Write(0);
            Seleccion_MUX1_Write(0);
            break;

        case 1 :
            Seleccion_MUX2_Write(1);
            Seleccion_MUX1_Write(0);
            break;

        case 2 :
            Seleccion_MUX2_Write(0);
            Seleccion_MUX1_Write(1);
            break;

        case 3 :
            Seleccion_MUX2_Write(0);
            Seleccion_MUX1_Write(0);
            break;
        default:
            break;
    }
}
```



```
        //Esperamos 2ton
        CyDelay(5);
    }
    /*
    * Read a Byte from the input buffer
    */
    uint8 readByte(void)
    {
        uint8 buffer[50];
        uint8 count;
        uint8 retries = 0;
        uint8 config;
        check_config();
        config = USBUART_1_GetConfiguration();
        do
        {
            if(USBUART_1_GetConfiguration() != 0u) /* Service USB CDC
            when device configured */
            {
                if(USBUART_1_DataIsReady() != 0u) /* Check
                for input data from PC */
                {
                    count = USBUART_1_GetAll(buffer); /* Read
                    received data and re-enable OUT endpoint */
                    return buffer[0];
                }
            }
            else
            {
                retries ++;
            }
            config = USBUART_1_GetConfiguration();
            CyDelay(50);
        }while((config == 0) && (retries < 3));
        return 0;
    }

    /*
    * Send FUNCTION
    */
    void send(void)
    {
        uint8 retries = 0;
        uint8 read_byte;
        uint8 state_loop = 0;
        read_byte=readByte();
        do{
            if (read_byte == 0x31)
            {
                send_measure(measure, neg_flag);
                read_byte = readByte();
                if(read_byte == 0x38)
                {
                    state_loop = 0x01;
                }
            }
        }
    }
}
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
        }
        else
        {
            retries ++;
        }
    }
    else
    {
        retries ++;
    }
}while( (retries < 3) && (state_loop== 0) );
}
/*****
*****
*****FILTRO MEDIA MOVIL*****
*****
*****/
void maf(uint8 iter){
    uint32 medidaBits=0;
    uint32 sumBn=0;
    uint32 sumBp=0;
    float medidaMv=0.0;
    double sumMv;
    int ip=0;
    int in=0;
    int i=0;
    while(i<iter)
    {
        if(ADC_DelSig_1_IsEndConversion(ADC_DelSig_1_WAIT_FOR_RESULT))
        {
            medidaBits = ADC_DelSig_1_GetResult32 ();
            medidaMv = ADC_DelSig_1_CountsTo_mVolts (medidaBits);
            if(medidaBits > ADC_OVERFLOW)
            {
                medidaBits=ADC_MAX - medidaBits;

                if(offsetBits > medidaBits)
                { //Si el offset es negativo se debe sumar para
eliminar su influencia en la medida
                    medidaBits = offsetBits - medidaBits;
                }
                else
                {
                    medidaBits = medidaBits - offsetBits;
                }

                sumBn += medidaBits;
                in++;
            }
            else
            {
                if(offsetBits > medidaBits)
```



```
        { //Si el offset es negativo se debe sumar para
eliminar su influencia en la medida
            medidaBits = offsetBits - medidaBits;
        }
        else
        {
            medidaBits = medidaBits - offsetBits;
        }

        sumBp+=medidaBits;
        ip++;
    }
    sumMv+=medidaMv;
    i++;
}
}
if(sumBp<sumBn)
{
    neg_flag=1;
    measure = (uint32) (sumBn/in)-(sumBp/ip);
}else
{
    neg_flag=0;
    measure = (uint32) (sumBp/ip)-(sumBn/in);
}
in=ip=i=0;
sumBp=sumBn=0.0;
sumMv=0.0;
neg_flagArray[seleccion_MUX] = neg_flag;
measureArray[seleccion_MUX] = measure;
}

void TOMA_MEDIDA(void) {
    seleccion_MUX = 0;
    int i=0;
    //Leemos secuencialmente el offset dde las 4 células
    for (i=0;i<4;i++)
    {
        selecciona_celula(seleccion_MUX);
        maf(4);
        seleccion_MUX ++;
    }

    //Pondera medidas
    for(i=0; i<4; i++)
    {
        measure+=measureArray[i]*(-1^neg_flagArray[i]);
    }
    measure=measure/4;

    //Activa interrupción usb
    if(flag_1==1){
        flag_1=0;
    }
}
```



```
        flag = 1;
    }
}

/*
 * Read ADC
 */
void measureCell(void)
{
    if(ADC_DelSig_1_IsEndConversion(ADC_DelSig_1_WAIT_FOR_RESULT))
    {
        measure=ADC_DelSig_1_GetResult32();
        //If the result of the conversion is upper than 10048576 the
counter has overloaded because is measuring a negative voltage
//measurement_union.bits-=offsetBits;
        if(measure > ADC_OVERFLOW)
        {
            neg_flag = 1;
            //Adjust the measurement to the equivalent if its positive
value
            measure = ADC_MAX - measure;

        }
        else
        {
            neg_flag=0;
        }
        if(offsetBits > measure)
        { //Si el offset es negativo se debe sumar para eliminar su
influencia en la medida
            measure = offsetBits - measure;
        }
        else
        {
            measure = measure - offsetBits;
        }
        if(flag_1==1){
            flag_1=0;
            flag = 1;
        }
    }
}

/*****
*****
*****FUNCIÓN INICIALIZA EL
CONVERSOR*****
*****
*****/
void init_ADC(void){

    ADC_DelSig_1_SetCoherency(ADC_DelSig_1_COHER_HIGH);
    ADC_DelSig_1_Start();
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
// Start the ADC conversion
ADC_DeISig_1_StartConvert();

}
void stopusb(void) {
    USBUART_1_Stop();
}
```

```
/* [] END OF FILE */
```



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

E.d main.c (Adquisición analógica)



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº05

```
/*
*****
* File Name: main.c
*
* Version: 1.0
*
* Description:
* Enumerates as a Virtual Com port.  Receives data from hyper
terminal, then
* send received data backward. LCD shows the Line settings.
*
* To test project:
* 1. Build the project and program the hex file on to the target
device.
* 2. Select 3.3V in SW3 and plug-in power to the CY8CKIT-001
* 3. Connect USB cable from the computer to the CY8CKIT-001.
* 4. Select the USB_UART.inf file from the project directory, as the
driver
* for this example once Windows asks for it.
* 5. Open "Device Manager" and note the COM port number for "Example
Project"
* device.
* 6. Open "HyperTerminal" application and make new connection to
noted COM port
* 7. Type the message, observe echo data received.
*
* Related Document:
* Universal Serial Bus Specification Revision 2.0
* Universal Serial Bus Class Definitions for Communications Devices
* Revision 1.2
*
*****
*****
* Copyright 2012, Cypress Semiconductor Corporation. All rights
reserved.
* This software is owned by Cypress Semiconductor Corporation and is
protected
* by and subject to worldwide patent and copyright laws and treaties.
* Therefore, you may use this software only as provided in the license
agreement
* accompanying the software package from which you obtained this
software.
* CYPRESS AND ITS SUPPLIERS MAKE NO WARRANTY OF ANY KIND, EXPRESS OR
IMPLIED,
* WITH REGARD TO THIS SOFTWARE, INCLUDING, BUT NOT LIMITED TO,
NONINFRINGEMENT,
* IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR
PURPOSE.
*/
```




ANEXOS

Fecha Revisión: 19/11/2016

Revisión nº05

```
*****  
*****/
```

```
#include <device.h>  
#include "stdio.h"  
uint8 flag = 0;  
#include <variables.h>  
#include <serial_interface.h>  
  
#if defined (__GNUC__)  
    /* Add an explicit reference to the floating point printf library  
*/  
    /* to allow the usage of floating point conversion specifiers. */  
    /* This is not linked in by default with the newlib-nano library.  
*/  
    asm (".global _printf_float");  
#endif  
  
/* The size of the buffer is equal to maximum packet size of the  
* IN and OUT bulk endpoints.  
*/  
  
char8 *parity[] = { "None", "Odd", "Even", "Mark", "Space" };  
char8 *stop[] = { "1", "1.5", "2" };  
void sendByte(uint8 byte);  
void sendFrame(void);  
void measureCell(void);  
void calculaOffset(void);  
void init_ADC(void);  
void stopusb(void);  
void maf(uint8 iter);  
uint32 measure;  
uint8 neg;  
uint8 flag_1 = 0;  
  
int main()  
{  
    uint16 count;  
    uint8 buffer[BUFFER_LEN];  
    char8 lineStr[20];  
    uint8 state;  
    neg = 1;  
  
    /* Enable Global Interrupts */  
    CyGlobalIntEnable;  
    init_ADC();  
  
    /* Start USBFS Operation with 3V operation */  
    USBUART_1_Start(0u, USBUART_1_3V_OPERATION);  
    USBUART_1_CDC_Init();  
    while(USBUART_1_CDCIsReady() == 0);  
    state = USBUART_1_GetConfiguration();  
    if(USBUART_1_IsConfigurationChanged() != 0u) // Host could send  
double SET_INTERFACE request
```



ANEXOS

Fecha Revisión: 19/11/2016

Revisión nº05

```
    {
        if(USBUART_1_GetConfiguration() != 0u){ // Init IN endpoints
when device configured
            // Enumeration is done, enable OUT endpoint for receive
data from Host
            USBUART_1_CDC_Init();
        }
    }
    if(USBUART_1_GetConfiguration() != 0u) // Service USB CDC when
device configured
    {
        CyDelay(100);
    }

calculaOffset();

/* Main Loop: */
for(;;)
{
    //measureCell();
    maf(37);
    if(flag)
    {
        /*USBUART_1_Start(0u, USBUART_1_3V_OPERATION);
        USBUART_1_CDC_Init();
        while(USBUART_1_CDCIsReady() == 0);*/
        CyGlobalIntEnable;
        USBUART_1_EnableOutEP(3);
        flag = 0;
    }
}
}
void sendByte(uint8 byte)
{
    uint8 vector[1];
    vector[0] = SOF_write;
    while(USBUART_1_CDCIsReady() == 0);
    if(USBUART_1_IsConfigurationChanged() != 0u) // Host could send
double SET_INTERFACE request
    {
        if(USBUART_1_GetConfiguration() != 0u){ // Init IN endpoints
when device configured
            // Enumeration is done, enable OUT endpoint for receive
data from Host
            USBUART_1_CDC_Init();
        }
    }
    if(USBUART_1_GetConfiguration() != 0u) // Service USB CDC when
device configured
    {
        USBUART_1_PutData(vector,1);
        CyDelay(byte);
    }
}
```



```
/*
*****
*****FUNCIÓN PARA CALCULAR EL OFFSET DE LA
CÉLULA*****
*****/
void calculaOffset(void) {
    uint32 medidaBits=0;
    uint32 sumBn=0;
    uint32 sumBp=0;
    float medidaMv=0.0;
    double sumMv;
    int ip=0;
    int in=0;
    int i=0;
    while(i<MEASURES_OFFSET)
    {
        if(ADC_DelSig_1_IsEndConversion(ADC_DelSig_1_WAIT_FOR_RESULT))
        {
            medidaBits = ADC_DelSig_1_GetResult32();
            medidaMv = ADC_DelSig_1_CountsTo_mVolts (medidaBits);
            if(medidaBits > ADC_OVERFLOW)
            {
                medidaBits=ADC_MAX - medidaBits;
                sumBn += medidaBits;
                in++;
            }
            else
            {
                sumBp+=medidaBits;
                ip++;
            }
            sumMv+=medidaMv;
            i++;
        }
    }
    offsetMv=sumMv/i;
    if(sumBp<sumBn)
    {
        offsetNegativo=1;
        offsetBits = (uint32) (sumBn/in)-(sumBp/ip);
    }else
    {
        offsetNegativo=0;
        offsetBits = (uint32) (sumBp/ip)-(sumBn/in);
    }
    in=ip=i=0;
    sumBp=sumBn=0.0;
    sumMv=0.0;
}
/*
```



```
* Read a Byte from the input buffer
*/
uint8 readByte(void)
{
    uint8 buffer[50];
    uint8 count;
    uint8 retries = 0;
    uint8 config;
    check_config();
    config = USBUART_1_GetConfiguration();
    do
    {
        if(USBUART_1_GetConfiguration() != 0u) /* Service USB CDC
when device configured */
        {
            if(USBUART_1_DataIsReady() != 0u) /* Check
for input data from PC */
            {
                count = USBUART_1_GetAll(buffer); /* Read
received data and re-enable OUT endpoint */
                return buffer[0];
            }
        }
        else
        {
            retries ++;
        }
        config = USBUART_1_GetConfiguration();
        CyDelay(50);
    }while((config == 0) && (retries < 3));
    return 0;
}

/*
* Send FUNCTION
*/
void send(void)
{
    uint8 retries = 0;
    uint8 read_byte;
    uint8 state_loop = 0;
    read_byte=readByte();
    do{
        if (read_byte == 0x31)
        {
            send_measure(measure, neg_flag);
            read_byte = readByte();
            if(read_byte == 0x38)
            {
                state_loop = 0x01;
            }
        }
        else
        {
            retries ++;
        }
    }
}
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
    }
  }
  else
  {
    retries ++;
  }
}while( (retries < 3) && (state_loop== 0) );

}
/*****
*****
*****FILTRO MEDIA MOVIL*****
*****
*****/
void maf(uint8 iter){
  uint32 medidaBits=0;
  uint32 sumBn=0;
  uint32 sumBp=0;
  float medidaMv=0.0;
  double sumMv;
  int ip=0;
  int in=0;
  int i=0;
  while(i<iter)
  {
    if(ADC_DelSig_1_IsEndConversion(ADC_DelSig_1_WAIT_FOR_RESULT))
    {
      medidaBits = ADC_DelSig_1_GetResult32();
      medidaMv = ADC_DelSig_1_CountsTo_mVolts (medidaBits);
      if(medidaBits > ADC_OVERFLOW)
      {
        medidaBits=ADC_MAX - medidaBits;

        if(offsetBits > medidaBits)
        { //Si el offset es negativo se debe sumar para
eliminar su influencia en la medida
          medidaBits = offsetBits - medidaBits;
        }
        else
        {
          medidaBits = medidaBits - offsetBits;
        }

        sumBn += medidaBits;
        in++;
      }
    }
    else
    {
      if(offsetBits > medidaBits)
      { //Si el offset es negativo se debe sumar para
eliminar su influencia en la medida
        medidaBits = offsetBits - medidaBits;
      }
      else
    }
  }
}
```



```
        {
            medidaBits = medidaBits - offsetBits;
        }

        sumBp+=medidaBits;
        ip++;
    }
    sumMv+=medidaMv;
    i++;
}
}
if(sumBp<sumBn)
{
    neg_flag=1;
    measure = (uint32) (sumBn/in)-(sumBp/ip);
}else
{
    neg_flag=0;
    measure = (uint32) (sumBp/ip)-(sumBn/in);
}
in=ip=i=0;
sumBp=sumBn=0.0;
sumMv=0.0;
if(flag_1==1){
    flag_1=0;
    flag = 1;
}
}
/*
 * Read ADC
 */
void measureCell(void)
{
    if(ADC_DeISig_1_IsEndConversion(ADC_DeISig_1_WAIT_FOR_RESULT))
    {
        measure=ADC_DeISig_1_GetResult32();
        //If the result of the conversion is upper than 10048576 the
counter has overflowed because is measuring a negative voltage
//measurement_union.bits-=offsetBits;
if(measure > ADC_OVERFLOW)
{
    neg_flag = 1;
    //Adjust the measurement to the equivalent if its positive
value
    measure = ADC_MAX - measure;
}
else
{
    neg_flag=0;
}
if(offsetBits > measure)
{ //Si el offset es negativo se debe sumar para eliminar su
influencia en la medida
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
        measure = offsetBits - measure;
    }
    else
    {
        measure = measure - offsetBits;
    }
    if(flag_1==1){
        flag_1=0;
        flag = 1;
    }
}

/*****
*****
*****FUNCIÓN INICIALIZA EL
CONVERSOR*****
*****/
void init_ADC(void){

    ADC_DelSig_1_SetCoherency(ADC_DelSig_1_COHER_HIGH);
    ADC_DelSig_1_Start();

    // Start the ADC conversion
    ADC_DelSig_1_StartConvert();

}
void stopusb(void){
    USBUART_1_Stop();
}

/* [] END OF FILE */
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

E.e main.c (Adquisición digital)



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```

/*****
*****
* File Name: main.c
*
* Version: 1.0
*
* Description:
* Enumerates as a Virtual Com port.  Receives data from hyper
terminal, then
* send received data backward. LCD shows the Line settings.
*
* To test project:
* 1. Build the project and program the hex file on to the target
device.
* 2. Select 3.3V in SW3 and plug-in power to the CY8CKIT-001
* 3. Connect USB cable from the computer to the CY8CKIT-001.
* 4. Select the USB_UART.inf file from the project directory, as the
driver
* for this example once Windows asks for it.
* 5. Open "Device Manager" and note the COM port number for "Example
Project"
* device.
* 6. Open "HyperTerminal" application and make new connection to
noted COM port
* 7. Type the message, observe echo data received.
*
* Related Document:
* Universal Serial Bus Specification Revision 2.0
* Universal Serial Bus Class Definitions for Communications Devices
* Revision 1.2
*
*****
*****
* Copyright 2012, Cypress Semiconductor Corporation. All rights
reserved.
* This software is owned by Cypress Semiconductor Corporation and is
protected
* by and subject to worldwide patent and copyright laws and treaties.
* Therefore, you may use this software only as provided in the license
agreement
* accompanying the software package from which you obtained this
software.
* CYPRESS AND ITS SUPPLIERS MAKE NO WARRANTY OF ANY KIND, EXPRESS OR
IMPLIED,
* WITH REGARD TO THIS SOFTWARE, INCLUDING, BUT NOT LIMITED TO,
NONINFRINGEMENT,
* IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR
PURPOSE.
*****
*****/

#include <device.h>
#include "stdio.h"
uint8 flag = 0;
```



```
#include <variables.h>
#include <serial_interface.h>

#if defined (__GNUC__)
    /* Add an explicit reference to the floating point printf library
    */
    /* to allow the usage of floating point conversion specifiers. */
    /* This is not linked in by default with the newlib-nano library.
    */
    asm (".global _printf_float");
#endif

/* The size of the buffer is equal to maximum packet size of the
* IN and OUT bulk endpoints.
*/

char8 *parity[] = { "None", "Odd", "Even", "Mark", "Space" };
char8 *stop[] = { "1", "1.5", "2" };
void sendByte(uint8 byte);
void sendFrame(void);
void measureCell(void);
void calculaOffset(void);
void init_ADC(void);
void stopusb(void);
void maf(uint8 iter);
uint32 measure;
uint8 neg;
uint8 flag_1 = 0;

int main()
{
    uint16 count;
    uint8 buffer[BUFFER_LEN];
    char8 lineStr[20];
    uint8 state;
    neg = 1;

    /* Enable Global Interrupts */
    CyGlobalIntEnable;
    init_ADC();

    /* Start USBFS Operation with 3V operation */
    USBUART_1_Start(0u, USBUART_1_3V_OPERATION);
    USBUART_1_CDC_Init();
    while(USBUART_1_CDCIsReady() == 0);
    state = USBUART_1_GetConfiguration();
    if(USBUART_1_IsConfigurationChanged() != 0u) // Host could send
double SET_INTERFACE request
    {
        if(USBUART_1_GetConfiguration() != 0u){ // Init IN endpoints
when device configured
            // Enumeration is done, enable OUT endpoint for receive
data from Host
            USBUART_1_CDC_Init();

```



```
    }
}
if(USBUART_1_GetConfiguration() != 0u)    // Service USB CDC when
device configured
{
    CyDelay(100);
}

calculaOffset();

/* Main Loop: */
for(;;)
{
    //measureCell();
    maf(1);
    if(flag)
    {
        /*USBUART_1_Start(0u, USBUART_1_3V_OPERATION);
        USBUART_1_CDC_Init();
        while(USBUART_1_CDCIsReady() == 0);*/
        CyGlobalIntEnable;
        USBUART_1_EnableOutEP(3);
        flag = 0;
    }
}
}
void sendByte(uint8 byte)
{
    uint8 vector[1];
    vector[0] = SOF_write;
    while(USBUART_1_CDCIsReady() == 0);
    if(USBUART_1_IsConfigurationChanged() != 0u) // Host could send
double SET_INTERFACE request
    {
        if(USBUART_1_GetConfiguration() != 0u){    // Init IN endpoints
when device configured
            // Enumeration is done, enable OUT endpoint for receive
data from Host
            USBUART_1_CDC_Init();
        }
    }
    if(USBUART_1_GetConfiguration() != 0u)    // Service USB CDC when
device configured
    {
        USBUART_1_PutData(vector,1);
        CyDelay(byte);
    }
}

/*****
*****
*****FUNCIÓN PARA CALCULAR EL OFFSET DE LA
CÉLULA*****/
```



```
*****
*****/
void calculaOffset(void) {
    uint32 medidaBits=0;
    uint32 sumBn=0;
    uint32 sumBp=0;
    float medidaMv=0.0;
    double sumMv;
    int ip=0;
    int in=0;
    int i=0;
    while(i<MEASURES_OFFSET)
    {
        if(ADC_DelSig_1_IsEndConversion(ADC_DelSig_1_WAIT_FOR_RESULT))
        {
            medidaBits = ADC_DelSig_1_GetResult32();
            medidaMv = ADC_DelSig_1_CountsTo_mVolts (medidaBits);
            if(medidaBits > ADC_OVERFLOW)
            {
                medidaBits=ADC_MAX - medidaBits;
                sumBn += medidaBits;
                in++;
            }
            else
            {
                sumBp+=medidaBits;
                ip++;
            }
            sumMv+=medidaMv;
            i++;
        }
    }
    offsetMv=sumMv/i;
    if(sumBp<sumBn)
    {
        offsetNegativo=1;
        offsetBits = (uint32) (sumBn/in)-(sumBp/ip);
    }else
    {
        offsetNegativo=0;
        offsetBits = (uint32) (sumBp/ip)-(sumBn/in);
    }
    in=ip=i=0;
    sumBp=sumBn=0.0;
    sumMv=0.0;
}

/*
 * Read a Byte from the input buffer
 */
uint8 readByte(void)
{
    uint8 buffer[50];
    uint8 count;
```



ANEXOS

Fecha Revisión: 19/11/2016

Revisión nº05

```
uint8 retries = 0;
uint8 config;
check_config();
config = USBUART_1_GetConfiguration();
do
{
    if(USBUART_1_GetConfiguration() != 0u)    /* Service USB CDC
when device configured */
    {
        if(USBUART_1_DataIsReady() != 0u)    /* Check
for input data from PC */
        {
            count = USBUART_1_GetAll(buffer);    /* Read
received data and re-enable OUT endpoint */
            return buffer[0];
        }
    }
    else
    {
        retries ++;
    }
    config = USBUART_1_GetConfiguration();
    CyDelay(50);
}while((config == 0) && (retries < 3));
return 0;
}

/*
* Send FUNCTION
*/
void send(void)
{
    uint8 retries = 0;
    uint8 read_byte;
    uint8 state_loop = 0;
    read_byte=readByte();
    do{
        if (read_byte == 0x31)
        {
            send_measure(measure, neg_flag);
            read_byte = readByte();
            if(read_byte == 0x38)
            {
                state_loop = 0x01;
            }
            else
            {
                retries ++;
            }
        }
        else
        {
            retries ++;
        }
    }
}
```



```
    }while( (retries < 3) && (state_loop== 0) );

}
/*****
*****
*****FILTRO MEDIA MOVIL*****
*****
*****/
void maf(uint8 iter){
    uint32 medidaBits=0;
    uint32 sumBn=0;
    uint32 sumBp=0;
    float medidaMv=0.0;
    double sumMv;
    int ip=0;
    int in=0;
    int i=0;
    while(i<iter)
    {
        if(ADC_DelSig_1_IsEndConversion(ADC_DelSig_1_WAIT_FOR_RESULT))
        {
            medidaBits = ADC_DelSig_1_GetResult32();
            medidaMv = ADC_DelSig_1_CountsTo_mVolts (medidaBits);
            if(medidaBits > ADC_OVERFLOW)
            {
                medidaBits=ADC_MAX - medidaBits;

                if(offsetBits > medidaBits)
                { //Si el offset es negativo se debe sumar para
eliminar su influencia en la medida
                    medidaBits = offsetBits - medidaBits;
                }
                else
                {
                    medidaBits = medidaBits - offsetBits;
                }

                sumBn += medidaBits;
                in++;
            }
            else
            {
                if(offsetBits > medidaBits)
                { //Si el offset es negativo se debe sumar para
eliminar su influencia en la medida
                    medidaBits = offsetBits - medidaBits;
                }
                else
                {
                    medidaBits = medidaBits - offsetBits;
                }

                sumBp+=medidaBits;
                ip++;
            }
        }
    }
}
```



ANEXOS

Fecha Revisión: 19/11/2016

Revisión nº05

```
        }
        sumMv+=medidaMv;
        i++;
    }
}
if(sumBp<sumBn)
{
    neg_flag=1;
    measure = (uint32) (sumBn/in)-(sumBp/ip);
}else
{
    neg_flag=0;
    measure = (uint32) (sumBp/ip)-(sumBn/in);
}
in=ip=i=0;
sumBp=sumBn=0.0;
sumMv=0.0;
if(flag_1==1){
    flag_1=0;
    flag = 1;
}
}
/*
* Read ADC
*/
void measureCell(void)
{
    if(ADC_DelSig_1_IsEndConversion(ADC_DelSig_1_WAIT_FOR_RESULT))
    {
        measure=ADC_DelSig_1_GetResult32();
        //If the result of the conversion is upper than 10048576 the
counter has overloaded because is measuring a negative voltage
//measurement_union.bits-=offsetBits;
if(measure > ADC_OVERFLOW)
{
    neg_flag = 1;
    //Adjust the measurement to the equivalent if its positive
value
    measure = ADC_MAX - measure;

}
else
{
    neg_flag=0;
}
if(offsetBits > measure)
{ //Si el offset es negativo se debe sumar para eliminar su
influencia en la medida
    measure = offsetBits - measure;
}
else
{
    measure = measure - offsetBits;
}
}
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
        if(flag_1==1){
            flag_1=0;
            flag = 1;
        }
    }
}

/*****
*****
*****FUNCIÓN INICIALIZA EL
CONVERSION*****
*****/
void init_ADC(void) {

    ADC_DelSig_1_SetCoherency(ADC_DelSig_1_COHER_HIGH) ;
    ADC_DelSig_1_Start ();

    // Start the ADC conversion
    ADC_DelSig_1_StartConvert ();

}
void stopusb(void) {
    USBUART_1_Stop ();
}

/* [] END OF FILE */USBUART_1_episr.c (Rutina USBUART)

/*****
*****
* File Name: USBUART_1_episr.c
* Version 2.80
*
* Description:
* Data endpoint Interrupt Service Routines
*
* Note:
*
*****
*****
* Copyright 2008-2014, Cypress Semiconductor Corporation. All rights
reserved.
* You may use this file only in accordance with the license, terms,
conditions,
* disclaimers, and limitations in the end user license agreement
accompanying
* the software package with which this file was provided.
*****
*****/
```




ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
#include "USBUART_1.h"
#include "USBUART_1_pvt.h"
#include "cyapicalcallbacks.h"
#if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
(USBUART_1_ENABLE_MIDI_API != 0u))
    #include "USBUART_1_midi.h"
#endif /* (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
(USBUART_1_ENABLE_MIDI_API != 0u)) */
#if ((USBUART_1_EP_MM == USBUART_1__EP_DMAAUTO) &&
(USBUART_1_EP_DMA_AUTO_OPT == 0u))
    #include "USBUART_1_EP8_DMA_Done_SR.h"
    #include "USBUART_1_EP17_DMA_Done_SR.h"
#endif /* (USBUART_1_EP_MM == USBUART_1__EP_DMAAUTO) &&
(USBUART_1_EP_DMA_AUTO_OPT == 0u) */

/*****
* Custom Declarations
*****/
/* `#START_CUSTOM_DECLARATIONS` Place your declaration here */
extern uint8 flag;
extern void send(void);
extern void stopusb(void);
extern uint8 flag_1;
/* `#END` */

#if(USBUART_1_EP1_ISR_REMOVE == 0u)

/*****
*****
* Function Name: USBUART_1_EP_1_ISR
*****
*****
*
* Summary:
* Endpoint 1 Interrupt Service Routine
*
* Parameters:
* None.
*
* Return:
* None.
*
*****
*****/
CY_ISR(USBUART_1_EP_1_ISR)
{
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
        #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
            USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
            uint8 int_en;
        #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3 */

        #ifdef USBUART_1_EP_1_ISR_ENTRY_CALLBACK
            USBUART_1_EP_1_ISR_EntryCallback();
        #endif /* USBUART_1_EP_1_ISR_ENTRY_CALLBACK */

        /* `#START EP1_USER_CODE` Place your code here */

        /* `#END` */

        #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
            USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
            int_en = EA;
            CyGlobalIntEnable; /* Make sure nested interrupt is
enabled */
        #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3 */

        CY_GET_REG8(USBUART_1_SIE_EP1_CR0_PTR); /* Must read the mode
reg */
        /* Do not toggle ISOC endpoint */
        if((USBUART_1_EP[USBUART_1_EP1].attrib &
USBUART_1_EP_TYPE_MASK) !=
USBUART_1_EP_TYPE_ISOC)
        {
            USBUART_1_EP[USBUART_1_EP1].epToggle ^=
USBUART_1_EPX_CNT_DATA_TOGGLE;
        }
        USBUART_1_EP[USBUART_1_EP1].apiEpState =
USBUART_1_EVENT_PENDING;
        CY_SET_REG8(USBUART_1_SIE_EP_INT_SR_PTR,
CY_GET_REG8(USBUART_1_SIE_EP_INT_SR_PTR) &
(uint8)~USBUART_1_SIE_EP_INT_EP1_MASK);

        #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
            USBUART_1_ISR_SERVICE_MIDI_OUT)
            if(USBUART_1_midi_out_ep == USBUART_1_EP1)
            {
                USBUART_1_MIDI_OUT_EP_Service();
            }
        #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT */

        /* `#START EP1_END_USER_CODE` Place your code here */
        CyDelay(111);
        /* `#END` */

        #ifdef USBUART_1_EP_1_ISR_EXIT_CALLBACK
```



```
        USBUART_1_EP_1_ISR_ExitCallback();
    #endif /* USBUART_1_EP_1_ISR_EXIT_CALLBACK */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        EA = int_en;
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3 */
}

#endif /* USBUART_1_EP1_ISR_REMOVE */

#if(USBUART_1_EP2_ISR_REMOVE == 0u)

/*****
*****
* Function Name: USBUART_1_EP_2_ISR
*****
*****
*
* Summary:
* Endpoint 2 Interrupt Service Routine
*
* Parameters:
* None.
*
* Return:
* None.
*
*****
*****/
CY_ISR(USBUART_1_EP_2_ISR)
{
    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        uint8 int_en;
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3 */

    #ifdef USBUART_1_EP_2_ISR_ENTRY_CALLBACK
        USBUART_1_EP_2_ISR_EntryCallback();
    #endif /* USBUART_1_EP_2_ISR_ENTRY_CALLBACK */

    /* `#START EP2_USER_CODE` Place your code here */

    /* `#END` */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº05

```
        int_en = EA;
        CyGlobalIntEnable; /* Make sure nested interrupt is
enabled */
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3 */

    CY_GET_REG8(USBUART_1_SIE_EP2_CR0_PTR); /* Must read the mode
reg */
    /* Do not toggle ISOC endpoint */
    if((USBUART_1_EP[USBUART_1_EP2].attrib &
USBUART_1_EP_TYPE_MASK) !=
USBUART_1_EP_TYPE_ISOC)
    {
        USBUART_1_EP[USBUART_1_EP2].epToggle ^=
USBUART_1_EPX_CNT_DATA_TOGGLE;
    }
    USBUART_1_EP[USBUART_1_EP2].apiEpState =
USBUART_1_EVENT_PENDING;
    CY_SET_REG8(USBUART_1_SIE_EP_INT_SR_PTR,
CY_GET_REG8(USBUART_1_SIE_EP_INT_SR_PTR)
& (uint8)~USBUART_1_SIE_EP_INT_EP2_MASK);

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT)
        if(USBUART_1_midi_out_ep == USBUART_1_EP2)
        {
            USBUART_1_MIDI_OUT_EP_Service();
        }
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT */

    /* `#START EP2_END_USER_CODE` Place your code here */
    CyDelay(111);

    /* `#END` */

    #ifdef USBUART_1_EP_2_ISR_EXIT_CALLBACK
        USBUART_1_EP_2_ISR_ExitCallback();
    #endif /* USBUART_1_EP_2_ISR_EXIT_CALLBACK */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        EA = int_en;
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3 */
}

#endif /* USBUART_1_EP2_ISR_REMOVE */

#if(USBUART_1_EP3_ISR_REMOVE == 0u)
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```

/*****
*****
* Function Name: USBUART_1_EP_3_ISR

*****
*****
*
* Summary:
* Endpoint 3 Interrupt Service Routine
*
* Parameters:
* None.
*
* Return:
* None.
*

*****
*****/
CY_ISR(USBUART_1_EP_3_ISR)
{
    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        uint8 int_en;
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3 */

    #ifdef USBUART_1_EP_3_ISR_ENTRY_CALLBACK
        USBUART_1_EP_3_ISR_EntryCallback();
    #endif /* USBUART_1_EP_3_ISR_ENTRY_CALLBACK */

    /* `#START EP3_USER_CODE` Place your code here */

    /* `#END` */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        int_en = EA;
        CyGlobalIntEnable; /* Make sure nested interrupt is
enabled */
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    CY_GET_REG8(USBUART_1_SIE_EP3_CR0_PTR); /* Must read the mode
reg */

    /* Do not toggle ISOC endpoint */
    if((USBUART_1_EP[USBUART_1_EP3].attrib &
USBUART_1_EP_TYPE_MASK) !=
USBUART_1_EP_TYPE_ISOC)
    {
        USBUART_1_EP[USBUART_1_EP3].epToggle ^=
USBUART_1_EPX_CNT_DATA_TOGGLE;
    }
}

```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº05

```
    }
    USBUART_1_EP[USBUART_1_EP3].apiEpState =
USBUART_1_EVENT_PENDING;
    CY_SET_REG8(USBUART_1_SIE_EP_INT_SR_PTR,
CY_GET_REG8(USBUART_1_SIE_EP_INT_SR_PTR)
& (uint8)~USBUART_1_SIE_EP_INT_EP3_MASK);

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT)
        if(USBUART_1_midi_out_ep == USBUART_1_EP3)
        {
            USBUART_1_MIDI_OUT_EP_Service();
        }
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT */

    /* `#START EP3_END_USER_CODE` Place your code here */
    send();
    flag = 0;
    flag_1=1;
    //stopusb();
    CyGlobalIntDisable;

    #ifdef USBUART_1_EP_3_ISR_EXIT_CALLBACK
        USBUART_1_EP_3_ISR_ExitCallback();
    #endif /* USBUART_1_EP_3_ISR_EXIT_CALLBACK */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        EA = int_en;
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */
}

#endif /* USBUART_1_EP3_ISR_REMOVE */

#if(USBUART_1_EP4_ISR_REMOVE == 0u)

/*****
*****
* Function Name: USBUART_1_EP_4_ISR
*****
*****
*
* Summary:
* Endpoint 4 Interrupt Service Routine
*
* Parameters:
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
* None.
*
* Return:
* None.
*
*****
*****/
CY_ISR(USBUART_1_EP_4_ISR)
{
    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        uint8 int_en;
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    #ifdef USBUART_1_EP_4_ISR_ENTRY_CALLBACK
        USBUART_1_EP_4_ISR_EntryCallback();
    #endif /* USBUART_1_EP_4_ISR_ENTRY_CALLBACK */

    /* `#START EP4_USER_CODE` Place your code here */

    /* `#END` */

    #ifdef USBUART_1_EP_3_ISR_EXIT_CALLBACK
        USBUART_1_EP_3_ISR_ExitCallback();
    #endif /* USBUART_1_EP_3_ISR_EXIT_CALLBACK */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        EA = int_en;
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */
}

#endif /* USBUART_1_EP3_ISR_REMOVE */

#if(USBUART_1_EP4_ISR_REMOVE == 0u)

/*****
*****
* Function Name: USBUART_1_EP_4_ISR

*****
*****
*
* Summary:
* Endpoint 4 Interrupt Service Routine
*
* Parameters:
* None.
*

```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
* Return:
* None.
*

*****
*****/
CY_ISR(USBUART_1_EP_4_ISR)
{
    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        uint8 int_en;
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    #ifdef USBUART_1_EP_4_ISR_ENTRY_CALLBACK
        USBUART_1_EP_4_ISR_EntryCallback();
    #endif /* USBUART_1_EP_4_ISR_ENTRY_CALLBACK */

    /* `#START EP4_USER_CODE` Place your code here */

    /* `#END` */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        int_en = EA;
        CyGlobalIntEnable; /* Make sure nested interrupt is
enabled */
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    CY_GET_REG8(USBUART_1_SIE_EP4_CR0_PTR); /* Must read the mode
reg */
    /* Do not toggle ISOC endpoint */
    if((USBUART_1_EP[USBUART_1_EP4].attrib &
USBUART_1_EP_TYPE_MASK) !=
USBUART_1_EP_TYPE_ISOC)
    {
        USBUART_1_EP[USBUART_1_EP4].epToggle ^=
USBUART_1_EPX_CNT_DATA_TOGGLE;
    }
    USBUART_1_EP[USBUART_1_EP4].apiEpState =
USBUART_1_EVENT_PENDING;
    CY_SET_REG8(USBUART_1_SIE_EP_INT_SR_PTR,
CY_GET_REG8(USBUART_1_SIE_EP_INT_SR_PTR)
& (uint8)~USBUART_1_SIE_EP_INT_EP4_MASK);

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT)
        if(USBUART_1_midi_out_ep == USBUART_1_EP4)
        {
            USBUART_1_MIDI_OUT_EP_Service();
        }
    #endif
}
```




ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
    }
#endif /* USBUART_1_ISR_SERVICE_MIDI_OUT */

/* `#START EP4_END_USER_CODE` Place your code here */

/* `#END` */

#ifdef USBUART_1_EP_4_ISR_EXIT_CALLBACK
    USBUART_1_EP_4_ISR_ExitCallback();
#endif /* USBUART_1_EP_4_ISR_EXIT_CALLBACK */

#if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
    USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
    EA = int_en;
#endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */
}

#endif /* USBUART_1_EP4_ISR_REMOVE */

#if(USBUART_1_EP5_ISR_REMOVE == 0u)

/*****
*****
* Function Name: USBUART_1_EP_5_ISR

*****
*****
*
* Summary:
* Endpoint 5 Interrupt Service Routine
*
* Parameters:
* None.
*
* Return:
* None.
*

*****
*****/
CY_ISR(USBUART_1_EP_5_ISR)
{
    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        uint8 int_en;
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    #ifdef USBUART_1_EP_5_ISR_ENTRY_CALLBACK
        USBUART_1_EP_5_ISR_EntryCallback();
    #endif /* USBUART_1_EP_5_ISR_ENTRY_CALLBACK */
}
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
/* `#START EP5_USER_CODE` Place your code here */
/* `#END` */

#if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
    USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
    int_en = EA;
    CyGlobalIntEnable; /* Make sure nested interrupt is
enabled */
#endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

CY_GET_REG8(USBUART_1_SIE_EP5_CR0_PTR); /* Must read the mode
reg */
/* Do not toggle ISOC endpoint */
if((USBUART_1_EP[USBUART_1_EP5].attrib &
USBUART_1_EP_TYPE_MASK) !=
USBUART_1_EP_TYPE_ISOC)
{
    USBUART_1_EP[USBUART_1_EP5].epToggle ^=
USBUART_1_EPX_CNT_DATA_TOGGLE;
}
    USBUART_1_EP[USBUART_1_EP5].apiEpState =
USBUART_1_EVENT_PENDING;
    CY_SET_REG8(USBUART_1_SIE_EP_INT_SR_PTR,
CY_GET_REG8(USBUART_1_SIE_EP_INT_SR_PTR)
& (uint8)~USBUART_1_SIE_EP_INT_EP5_MASK);

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT)
        if(USBUART_1_midi_out_ep == USBUART_1_EP5)
        {
            USBUART_1_MIDI_OUT_EP_Service();
        }
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT */

/* `#START EP5_END_USER_CODE` Place your code here */
/* `#END` */

#ifdef USBUART_1_EP_5_ISR_EXIT_CALLBACK
    USBUART_1_EP_5_ISR_ExitCallback();
#endif /* USBUART_1_EP_5_ISR_EXIT_CALLBACK */

#if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
    USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
    EA = int_en;
#endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */
}
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
#endif /* USBUART_1_EP5_ISR_REMOVE */

#if(USBUART_1_EP6_ISR_REMOVE == 0u)

/*****
*****
* Function Name: USBUART_1_EP_6_ISR
*****
*****
*
* Summary:
* Endpoint 6 Interrupt Service Routine
*
* Parameters:
* None.
*
* Return:
* None.
*
*****
*****/
CY_ISR(USBUART_1_EP_6_ISR)
{
    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        uint8 int_en;
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    #ifdef USBUART_1_EP_6_ISR_ENTRY_CALLBACK
        USBUART_1_EP_6_ISR_EntryCallback();
    #endif /* USBUART_1_EP_6_ISR_ENTRY_CALLBACK */

    /* `#START EP6_USER_CODE` Place your code here */

    /* `#END` */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        int_en = EA;
        CyGlobalIntEnable; /* Make sure nested interrupt is
enabled */
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    CY_GET_REG8(USBUART_1_SIE_EP6_CR0_PTR); /* Must read the mode
reg */

    /* Do not toggle ISOC endpoint */
    if((USBUART_1_EP[USBUART_1_EP6].attrib &
USBUART_1_EP_TYPE_MASK) !=
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº05

```
USBUART_1_EP_TYPE_ISOC)
{
    USBUART_1_EP[USBUART_1_EP6].epToggle ^=
USBUART_1_EPX_CNT_DATA_TOGGLE;
}
    USBUART_1_EP[USBUART_1_EP6].apiEpState =
USBUART_1_EVENT_PENDING;
    CY_SET_REG8(USBUART_1_SIE_EP_INT_SR_PTR,
CY_GET_REG8(USBUART_1_SIE_EP_INT_SR_PTR)
& (uint8)~USBUART_1_SIE_EP_INT_EP6_MASK);

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT)
        if(USBUART_1_midi_out_ep == USBUART_1_EP6)
        {
            USBUART_1_MIDI_OUT_EP_Service();
        }
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT */

    /* `#START EP6_END_USER_CODE` Place your code here */

    /* `#END` */

    #ifdef USBUART_1_EP_6_ISR_EXIT_CALLBACK
        USBUART_1_EP_6_ISR_ExitCallback();
    #endif /* USBUART_1_EP_6_ISR_EXIT_CALLBACK */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        EA = int_en;
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */
}

#endif /* USBUART_1_EP6_ISR_REMOVE */

#if(USBUART_1_EP7_ISR_REMOVE == 0u)

/*****
*****
* Function Name: USBUART_1_EP_7_ISR

*****
*****
*
* Summary:
* Endpoint 7 Interrupt Service Routine
*
* Parameters:
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
* None.
*
* Return:
* None.
*
*****
*****/
CY_ISR(USBUART_1_EP_7_ISR)
{
    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        uint8 int_en;
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    #ifdef USBUART_1_EP_7_ISR_ENTRY_CALLBACK
        USBUART_1_EP_7_ISR_EntryCallback();
    #endif /* USBUART_1_EP_7_ISR_ENTRY_CALLBACK */

    /* `#START EP7_USER_CODE` Place your code here */

    /* `#END` */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        int_en = EA;
        CyGlobalIntEnable; /* Make sure nested interrupt is
enabled */
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    CY_GET_REG8(USBUART_1_SIE_EP7_CR0_PTR); /* Must read the mode
reg */
    /* Do not toggle ISOC endpoint */
    if((USBUART_1_EP[USBUART_1_EP7].attrib &
USBUART_1_EP_TYPE_MASK) !=
USBUART_1_EP_TYPE_ISOC)
    {
        USBUART_1_EP[USBUART_1_EP7].epToggle ^=
USBUART_1_EPX_CNT_DATA_TOGGLE;
    }
    USBUART_1_EP[USBUART_1_EP7].apiEpState =
USBUART_1_EVENT_PENDING;
    CY_SET_REG8(USBUART_1_SIE_EP_INT_SR_PTR,
CY_GET_REG8(USBUART_1_SIE_EP_INT_SR_PTR)
& (uint8)~USBUART_1_SIE_EP_INT_EP7_MASK);

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT)
        if(USBUART_1_midi_out_ep == USBUART_1_EP7)

```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
        {
            USBUART_1_MIDI_OUT_EP_Service ();
        }
#endif /* USBUART_1_ISR_SERVICE_MIDI_OUT */

/* `#START EP7_END_USER_CODE` Place your code here */

/* `#END` */

#ifdef USBUART_1_EP_7_ISR_EXIT_CALLBACK
    USBUART_1_EP_7_ISR_ExitCallback ();
#endif /* USBUART_1_EP_7_ISR_EXIT_CALLBACK */

#if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
    USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
    EA = int_en;
#endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */
}

#endif /* USBUART_1_EP7_ISR_REMOVE */

#if(USBUART_1_EP8_ISR_REMOVE == 0u)

/*****
*****
* Function Name: USBUART_1_EP_8_ISR

*****
*****
*
* Summary:
* Endpoint 8 Interrupt Service Routine
*
* Parameters:
* None.
*
* Return:
* None.
*
*****
*****/
CY_ISR(USBUART_1_EP_8_ISR)
{
    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        uint8 int_en;
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    #ifdef USBUART_1_EP_8_ISR_ENTRY_CALLBACK
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº05

```
        USBUART_1_EP_8_ISR_EntryCallback();
    #endif /* USBUART_1_EP_8_ISR_ENTRY_CALLBACK */

    /* `#START EP8_USER_CODE` Place your code here */

    /* `#END` */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        int_en = EA;
        CyGlobalIntEnable; /* Make sure nested interrupt is
enabled */
    #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */

    CY_GET_REG8(USBUART_1_SIE_EP8_CR0_PTR); /* Must read the mode
reg */
    /* Do not toggle ISOC endpoint */
    if((USBUART_1_EP[USBUART_1_EP8].attrib &
USBUART_1_EP_TYPE_MASK) !=
USBUART_1_EP_TYPE_ISOC)
    {
        USBUART_1_EP[USBUART_1_EP8].epToggle ^=
USBUART_1_EPX_CNT_DATA_TOGGLE;
    }
    USBUART_1_EP[USBUART_1_EP8].apiEpState =
USBUART_1_EVENT_PENDING;
    CY_SET_REG8(USBUART_1_SIE_EP_INT_SR_PTR,
CY_GET_REG8(USBUART_1_SIE_EP_INT_SR_PTR)
& (uint8)~USBUART_1_SIE_EP_INT_EP8_MASK);

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT)
        if(USBUART_1_midi_out_ep == USBUART_1_EP8)
        {
            USBUART_1_MIDI_OUT_EP_Service();
        }
    #endif /* USBUART_1_ISR_SERVICE_MIDI_OUT */

    /* `#START EP8_END_USER_CODE` Place your code here */

    /* `#END` */

    #ifdef USBUART_1_EP_8_ISR_EXIT_CALLBACK
        USBUART_1_EP_8_ISR_ExitCallback();
    #endif /* USBUART_1_EP_8_ISR_EXIT_CALLBACK */

    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING) &&
!defined(USBUART_1_MAIN_SERVICE_MIDI_OUT) && \
        USBUART_1_ISR_SERVICE_MIDI_OUT && CY_PSOC3)
        EA = int_en;
    #endif
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº05

```
        #endif /* CY_PSOC3 & USBUART_1_ISR_SERVICE_MIDI_OUT */
    }

#endif /* USBUART_1_EP8_ISR_REMOVE */

/*****
*****
* Function Name: USBUART_1_SOF_ISR
*****
*****
*
* Summary:
* Start of Frame Interrupt Service Routine
*
* Parameters:
* None.
*
* Return:
* None.
*
*****
*****/
CY_ISR(USBUART_1_SOF_ISR)
{
    #ifdef USBUART_1_SOF_ISR_INTERRUPT_CALLBACK
        USBUART_1_SOF_ISR_InterruptCallback();
    #endif /* USBUART_1_SOF_ISR_INTERRUPT_CALLBACK */

    /* `#START SOF_USER_CODE` Place your code here */

    /* `#END` */
}

/*****
*****
* Function Name: USBUART_1_BUS_RESET_ISR
*****
*****
*
* Summary:
* USB Bus Reset Interrupt Service Routine. Calls _Start with the
same
* parameters as the last USER call to _Start
*
* Parameters:
* None.
*
* Return:
* None.
*
*****
*****/
```




ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº05

```
CY_ISR(USBUART_1_BUS_RESET_ISR)
{
    #ifdef USBUART_1_BUS_RESET_ISR_ENTRY_CALLBACK
        USBUART_1_BUS_RESET_ISR_EntryCallback();
    #endif /* USBUART_1_BUS_RESET_ISR_ENTRY_CALLBACK */

    /* `#START BUS_RESET_USER_CODE` Place your code here */

    /* `#END` */

    USBUART_1_ReInitComponent();

    #ifdef USBUART_1_BUS_RESET_ISR_EXIT_CALLBACK
        USBUART_1_BUS_RESET_ISR_ExitCallback();
    #endif /* USBUART_1_BUS_RESET_ISR_EXIT_CALLBACK */
}

#if((USBUART_1_EP_MM != USBUART_1__EP_MANUAL) &&
(USBUART_1_ARB_ISR_REMOVE == 0u))

/*****
*****
* Function Name: USBUART_1_ARB_ISR

*****
*****
* Summary:
* Arbiter Interrupt Service Routine
*
* Parameters:
* None.
*
* Return:
* None.
*
* Side effect:
* Search for EP8 int_status will be much slower than search for
EP1 int_status.
*

*****
*****/
CY_ISR(USBUART_1_ARB_ISR)
{
    uint8 int_status;
    uint8 ep_status;
    uint8 ep = USBUART_1_EP1;
    uint8 ptr = 0u;

    #ifdef USBUART_1_ARB_ISR_ENTRY_CALLBACK
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
        USBUART_1_ARB_ISR_EntryCallback();
    #endif /* USBUART_1_ARB_ISR_ENTRY_CALLBACK */

    /* `#START ARB_BEGIN_USER_CODE` Place your code here */

    /* `#END` */

    int_status = USBUART_1_ARB_INT_SR_REG; /*
read Arbiter Status Register */
    USBUART_1_ARB_INT_SR_REG = int_status; /*
Clear Serviced Interrupts */

    while(int_status != 0u)
    {
        if((int_status & 1u) != 0u) /* If EpX interrupt present
*/
        { /* read Endpoint Status Register */
            ep_status = CY_GET_REG8((reg8
*) (USBUART_1_ARB_EP1_SR_IND + ptr));
            /* If In Buffer Full */
            if((ep_status & USBUART_1_ARB_EPX_SR_IN_BUF_FULL) !=
0u)
            {
                if((USBUART_1_EP[ep].addr & USBUART_1_DIR_IN) !=
0u)
                {
                    /* Clear Data ready status */
                    *(reg8 *) (USBUART_1_ARB_EP1_CFG_IND + ptr) &=
(uint8)~USBUART_1_ARB_EPX_CFG_IN_DATA_RDY;
                    #if ((USBUART_1_EP_MM == USBUART_1__EP_DMAAUTO)
&& (USBUART_1_EP_DMA_AUTO_OPT == 0u))
                        /* Setup common area DMA with rest of the
data */
                        if(USBUART_1_inLength[ep] >
USBUART_1_DMA_BYTES_PER_BURST)
                        {
                            USBUART_1_LoadNextInEP(ep, 0u);
                        }
                        else
                        {
                            USBUART_1_inBufFull[ep] = 1u;
                        }
                    #endif /* ((USBUART_1_EP_MM ==
USBUART_1__EP_DMAAUTO) && (USBUART_1_EP_DMA_AUTO_OPT == 0u)) */
                    /* Write the Mode register */
                    CY_SET_REG8((reg8 *) (USBUART_1_SIE_EP1_CR0_IND
+ ptr), USBUART_1_EP[ep].epMode);
                    #if (defined(USBUART_1_ENABLE_MIDI_STREAMING)
&& USBUART_1_ISR_SERVICE_MIDI_IN)
                        if(ep == USBUART_1_midi_in_ep)
                        { /* Clear MIDI input pointer */
                            USBUART_1_midiInPointer = 0u;
                        }
                    #endif
                }
            }
        }
    }
}
```



```
        #endif /* USBUART_1_ENABLE_MIDI_STREAMING*/
    }
}
/* (re)arm Out EP only for mode2 */
#if(USBUART_1_EP_MM != USBUART_1_EP_DMAAUTO)
/* If DMA Grant */
if((ep_status & USBUART_1_ARB_EPX_SR_DMA_GNT) !=
0u)
{
    if((USBUART_1_EP[ep].addr & USBUART_1_DIR_IN)
== 0u)
    {
        USBUART_1_EP[ep].apiEpState =
USBUART_1_NO_EVENT_PENDING;
        /* Write the Mode register */
        CY_SET_REG8((reg8
*) (USBUART_1_SIE_EP1_CRO_IND + ptr),
USBUART_1_EP[ep].epMode);
    }
}
#endif /* USBUART_1_EP_MM */

/* `#START ARB_USER_CODE` Place your code here for
handle Buffer Underflow/Overflow */

/* `#END` */

#ifdef USBUART_1_ARB_ISR_CALLBACK
    USBUART_1_ARB_ISR_Callback();
#endif /* USBUART_1_ARB_ISR_CALLBACK */

    CY_SET_REG8((reg8 *) (USBUART_1_ARB_EP1_SR_IND + ptr),
ep_status); /* Clear Serviced events */
}
    ptr += USBUART_1_EPX_CNTX_ADDR_OFFSET; /*
prepare pointer for next EP */
    ep++;
    int_status >>= 1u;
}

/* `#START ARB_END_USER_CODE` Place your code here */

/* `#END` */

#ifdef USBUART_1_ARB_ISR_EXIT_CALLBACK
    USBUART_1_ARB_ISR_ExitCallback();
#endif /* USBUART_1_ARB_ISR_EXIT_CALLBACK */
}

#endif /* USBUART_1_EP_MM */

#if ((USBUART_1_EP_MM == USBUART_1_EP_DMAAUTO) &&
(USBUART_1_EP_DMA_AUTO_OPT == 0u))
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº05

```

/*****
*****
* Function Name: USBUART_1_EP_DMA_DONE_ISR
*****
*****
*
* Summary:
* Endpoint 1 DMA Done Interrupt Service Routine
*
* Parameters:
* None.
*
* Return:
* None.
*
*****
*****/
CY_ISR(USBUART_1_EP_DMA_DONE_ISR)
{
    uint8 int8Status;
    uint8 int17Status;
    uint8 ep_status;
    uint8 ep = USBUART_1_EP1;
    uint8 ptr = 0u;

    #ifdef USBUART_1_EP_DMA_DONE_ISR_ENTRY_CALLBACK
        USBUART_1_EP_DMA_DONE_ISR_EntryCallback();
    #endif /* USBUART_1_EP_DMA_DONE_ISR_ENTRY_CALLBACK */

    /* `#START EP_DMA_DONE_BEGIN_USER_CODE` Place your code here
*/

    /* `#END` */

    /* Read clear on read status register with the EP source of
interrupt */
    int17Status = USBUART_1_EP17_DMA_Done_SR_Read() &
USBUART_1_EP17_SR_MASK;
    int8Status = USBUART_1_EP8_DMA_Done_SR_Read() &
USBUART_1_EP8_SR_MASK;

    while(int8Status != 0u)
    {
        while(int17Status != 0u)
        {
            if((int17Status & 1u) != 0u) /* If EpX interrupt
present */
            {
                /* Read Endpoint Status Register */
                ep_status = CY_GET_REG8((reg8
*) (USBUART_1_ARB_EP1_SR_IND + ptr));

```



```
        if( ((ep_status &
USBUART_1_ARB_EPX_SR_IN_BUF_FULL) == 0u) &&
            (USBUART_1_inBufFull[ep] == 0u))
        {
            /* `#START EP_DMA_DONE_USER_CODE` Place your
code here */

            /* `#END` */

            #ifdef USBUART_1_EP_DMA_DONE_ISR_CALLBACK
                USBUART_1_EP_DMA_DONE_ISR_Callback();
            #endif /* USBUART_1_EP_DMA_DONE_ISR_CALLBACK
*/

            CY_SET_REG8((reg8
*) (USBUART_1_ARB_RW1_WA_MSB_IND + ptr), 0x00u);
            /* repeat 2 last bytes to prefetch endpoint
area */

            CY_SET_REG8((reg8 *) (USBUART_1_ARB_RW1_WA_IND
+ ptr),
                        USBUART_1_DMA_BYTES_PER_BURST * ep
- USBUART_1_DMA_BYTES_REPEAT);
            USBUART_1_LoadNextInEP(ep, 1);
            /* Set Data ready status, This will generate
DMA request */

            * (reg8 *) (USBUART_1_ARB_EP1_CFG_IND + ptr) |=
USBUART_1_ARB_EPX_CFG_IN_DATA_RDY;
        }
    }
    ptr += USBUART_1_EPX_CNTX_ADDR_OFFSET;
/* prepare pointer for next EP */
    ep++;
    int17Status >>= 1u;
}
int8Status >>= 1u;
if(int8Status != 0u)
{
    /* Prepare pointer for EP8 */
    ptr = ((USBUART_1_EP8 - USBUART_1_EP1) <<
USBUART_1_EPX_CNTX_ADDR_SHIFT);
    ep = USBUART_1_EP8;
    int17Status = int8Status & 0x01u;
}
}

/* `#START EP_DMA_DONE_END_USER_CODE` Place your code here */

/* `#END` */

#ifdef USBUART_1_EP_DMA_DONE_ISR_EXIT_CALLBACK
    USBUART_1_EP_DMA_DONE_ISR_ExitCallback();
#endif /* USBUART_1_EP_DMA_DONE_ISR_EXIT_CALLBACK */
}
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
#endif /* ((USBUART_1_EP_MM == USBUART_1__EP_DMAAUTO) &&  
(USBUART_1_EP_DMA_AUTO_OPT == 0u)) */
```

```
/* [] END OF FILE */
```



F. Software Octave, manejo puerto serie

F.a init_serial.m (Iniciar comunicación)



```
%Declare Communication control defined frames

SOF = "1";
ACK = "6";
EOF = "8";
SOF_read = 0x01;
ACK_read = 0x06;
EOF_read = 0x08;
buffer_measurement = 1;
neg_flag = uint8(0);
buffer_1 = 1;
buffer_2 = 1;
buffer_3 = 1;
buffer_bits = 1;
TIME_OUT = 510.00;

%~ Define number of bits of the ADC convertor
n = 20;
%~ Calculate maximum value of the ADC
N = 2^20 - 1;33
%~ Define the constant of the load cell
kcel_ina = 80.79510879;
kcel_adc = 834.86;
%Maximum voltage of ADC (mV)
v_dd = 1250;
%Minimum voltage of ADC (mV)
v_ss = 0;

%Install the Package to manage the serial port
pkg install /Octave/Octave-4.0.0/src/instrument-control-0.2.1.tar.gz

%Load the package wich manage the serial port
%pkg load C:/Octave/Octave-4.0.0/src/instrument-control-0.2.1.tar.gz
pkg load instrument-control

%Display if the port exist
if(exist("serial") != 3)
    disp("No serial Support");
endif

%Instantiate the serial port
s1 = serial( "\\.\COM3" )
%pause(1)

%Set port parameters
set(s1, 'baudrate', 9600);
set(s1, 'bytesize', 8);
set(s1, 'parity', 'n');
set(s1, 'stopbits', 1);
set(s1, 'timeout', 5);
```




Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.b calibrar.m



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
peso = 1000;
init_time = time();
calibrar_acc = 0;
calibrar_mv = 0.0;
kcel_tmp=[];
%for i=1:10
% disp(i);
    for i = 1:100
        meascalib;
        calibrar_acc = calibrar_acc + result_bits;
        times(i)=time()-init_time;
        calibrar_mv=calibrar_mv + result_grams;
    endfor
% calibrar_acc = calibrar_acc / i;

calibrar_mv = calibrar_mv/i;
k = peso/calibrar_mv;
kcel_tmp = [kcel_tmp k];
peso = peso + 1000;
disp("Introduce 1kg y pulsa una tecla");
pause;
endfor

kcel_ADC244 = kcel_tmp;
save -append ../medidas/CAS01/kcel.mat kcel_ADC244;
```



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.c measure_grams_v3.m



```
%~ %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%  
%~  
%~ Script to read the serial port and calcule the  
%~ grams according to the constant of the load cell  
%~  
%~ %%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
```

```
%~ Step 2: Read the incoming data in  
buffer_measurement_measurement_measurement  
read_v3
```

```
%~ a=uint8(buffer(1));  
%~ b=uint8(buffer(2));  
%~ c=uint8(buffer(3));  
%~ d=uint8(0);  
a=uint8(buffer(1));  
b=uint8(buffer(2));  
c=uint8(buffer(3));  
d=uint8(0);  
NEG = uint8(buffer(4));  
result_bits = typecast([a b c d],"uint32");  
result_mv=cast(0,"single");  
result_bits = cast(result_bits,"single");  
result_mv = result_bits*v_dd/N;  
if(NEG==1)  
    result_grams=(-1)*result_mv ;  
else  
    result_grams = result_mv ;  
endif  
neg_flag = NEG;  
result_bits;  
result_grams;
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.d meascalib.m (toma medida para calibrar)



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
%Clear tmp variables
```

```
clear x1;  
clear x2;  
clear x11;  
clear x12;  
clear x13;  
clear x14;  
clear x15;  
clear x2;  
clear k_plot;  
clear k_plot_1;  
clear k_plot_2;  
clear k_plot_3;  
clear k_plot_4;
```

```
%Caso que estamos evaluando
```

```
datos_tmp = kcel_ADC256;  
datos_tmp_1 = kcel_ADC234;  
datos_tmp_2 = kcel_ADC244;  
datos_tmp_3 = kcel_ina;  
datos_tmp_4 = kcel_ina_lpf;  
caso="COMP_INA";  
%Representamos la salida en mV en función de el peso.
```

```
figure(1);
```

```
x2 = [0:1000:10000];
```

```
clear k_plot;
```

```
for i=1:1:10
```

```
    x11(i)=(1000*i)/datos_tmp(i);  
    x12(i)=(1000*i)/datos_tmp_1(i);  
    x13(i)=(1000*i)/datos_tmp_2(i);  
    x14(i)=(1000*i)/datos_tmp_3(i);  
    x15(i)=(1000*i)/datos_tmp_4(i);
```

```
endfor
```

```
x11 = [0 x11];
```

```
x12 = [0 x12];
```

```
x13 = [0 x13];
```

```
x14 = [0 x14];
```

```
x15 = [0 x15];
```

```
plot(x2, x11, "color", "blue", x2, x12, "color", "red", x2, x13,  
"color", "black", x2, x14, "color", "magenta", x2, x15, "color",  
"green");
```

```
xlabel("Gramos");
```

```
ylabel("Salida celula(mV)");
```

```
title('COMPARATIVA LINEALIDAD', "fontsize", 15, "fontweight", "bold");
```

```
grid minor;
```

```
legend('CASO 2.5.6', 'CASO 2.3.4', 'CASO 2.4.4', 'CASO 1.1', 'CASO  
1.2');
```

```
%Guardamos gráficas
```

```
saveas(figure(1), "COMPARATIVA_LINEALIDAD.jpg", "jpg");
```

```
%Representamos la constante de calibración de la célula en función  
%de los gramos medidos
```

```
figure(2);
```

```
k_plot = [0 datos_tmp];
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº05

```
k_plot_1 = [0 datos_tmp_1];
k_plot_2 = [0 datos_tmp_2];
k_plot_3 = [0 datos_tmp_3];
k_plot_4 = [0 datos_tmp_4];
plot(x2, k_plot, "color", "blue",x2, k_plot_1, "color", "red",x2,
k_plot_2, "color", "black",x2, k_plot_3, "color", "magenta",x2,
k_plot_4, "color", "green");
xlabel("Gramos");
ylabel("Contante de calibracion (g/mV)");
title('COMPARATIVA CONSTANTE CALIBRACION', "fontsize", 15,
"fontweight", "bold");
grid minor;
legend('CASO 2.5.6', 'CASO 2.3.4', 'CASO 2.4.4', 'CASO 1.1', 'CASO
1.2');
%Guardamos gráficas
saveas (figure (2), "COMPARATIVA_KCEL.jpg", "jpg");
```



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.e calculos_linealidad.m



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
%Caso que estamos evaluando
datos_tmp = kcel_ADC244;
caso="2.4.4";

%Representamos la salida en mV en función de el peso.
figure(1);
clear x;
clear k_plot;
for i=1:1:10
    x(i)=(1000*i)/datos_tmp(i);
endfor
x = [0 x];
plot(0:1000:10000, x,"linewidth", 3, "marker", "*");
xlabel("Gramos");
ylabel("Salida celula (mV)");
title(sprintf('Linealidad CASO %s',caso), "fontsize", 15,
"fontweight", "bold");
grid minor;
nombre_tmp = sprintf("linealidad_CASO%s.jpg",caso);
%Guardamos gráficas
saveas(figure(1), nombre_tmp, "jpg");

%Representamos la contante de calibración de la célula en función
%de los gramos medidos
figure(2);
k_plot = [0 datos_tmp];
plot(0:1000:10000, k_plot,"linewidth", 3, "marker", "*");
xlabel("Gramos");
ylabel("Contante de calibracion (g/mV)");
title(sprintf('Constante calibracion CASO %s',caso), "fontsize", 15,
"fontweight", "bold");
grid minor;
nom_tmp = sprintf("kcel_CASO%s.jpg",caso);
%Guardamos gráficas
saveas(figure(2), nom_tmp, "jpg");
```



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.f comparativa_ADC.m



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
%Clear tmp variables
```

```
clear x1;  
clear x2;  
clear x11;  
clear x12;  
clear x13;  
clear x2;  
clear k_plot;  
clear k_plot_1;  
clear k_plot_2;
```

```
%Caso que estamos evaluando
```

```
datos_tmp = kcel_ADC256;  
datos_tmp_1 = kcel_ADC234;  
datos_tmp_2 = kcel_ADC244;  
caso="COMP_ADC";  
%Representamos la salida en mV en función de el peso.
```

```
figure(3);
```

```
x2 = [0:1000:10000];
```

```
clear k_plot;
```

```
for i=1:1:10
```

```
    x11(i)=(1000*i)/datos_tmp(i);
```

```
    x12(i)=(1000*i)/datos_tmp_1(i);
```

```
    x13(i)=(1000*i)/datos_tmp_2(i);
```

```
endfor
```

```
x11 = [0 x11];
```

```
x12 = [0 x12];
```

```
x13 = [0 x13];
```

```
plot(x2, x11, "color", "blue", x2, x12, "color", "red", x2, x13,  
"color", "black");
```

```
xlabel("Gramos");
```

```
ylabel("Salida celula (mV)");
```

```
title('COMPARATIVA LINEALIDAD ADC', "fontsize", 15, "fontweight",  
"bold");
```

```
grid minor;
```

```
legend('CASO 2.5.6', 'CASO 2.3.4', 'CASO 2.4.4');
```

```
nombre_tmp = sprintf("COMPARATIVA_LINEALIDAD_ADC.jpg");
```

```
%Guardamos gráficas
```

```
saveas(figure(3), nombre_tmp, "jpg");
```

```
%Representamos la contante de calibración de la célula en función  
%de los gramos medidos
```

```
figure(2);
```

```
k_plot = [0 datos_tmp];
```

```
k_plot_1 = [0 datos_tmp_1];
```

```
k_plot_2 = [0 datos_tmp_2];
```

```
plot(x2, k_plot, "color", "blue", x2, k_plot_1, "color", "red", x2,  
k_plot_2, "color", "black");
```

```
xlabel("Gramos");
```

```
ylabel("Contante de calibracion (g/mV)");
```

```
title('COMPARATIVA CONSTANTE CALIBRACION', "fontsize", 15,  
"fontweight", "bold");
```

```
grid minor;
```

```
legend('CASO 2.5.6', 'CASO 2.3.4', 'CASO 2.4.4');
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
nom_tmp = sprintf("COMPARATIVA_KCEL_ADC.jpg");  
%Guardamos gráficas  
saveas(figure(2), nom_tmp, "jpg");
```



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.g comparativa_ina.m



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
%Clear tmp variables
clear x2;
clear x14;
clear x15;
clear x2;
clear k_plot_3;
clear k_plot_4;

%Caso que estamos evaluando
datos_tmp_3 = kcel_ina;
datos_tmp_4 = kcel_ina_lpf;
caso="COMP_INA";
%Representamos la salida en mV en función de el peso.
figure(1);
x2 = [0:1000:10000];
clear k_plot;
for i=1:1:10
    x14(i)=(1000*i)/datos_tmp_3(i);
    x15(i)=(1000*i)/datos_tmp_4(i);
endfor
x14 = [0 x14];
x15 = [0 x15];
plot(x2, x14, "color", "magenta", x2, x15, "color", "green");
xlabel("Gramos");
ylabel("Salida celula(mV)");
title('COMPARATIVA LINEALIDAD INA114', "fontsize", 15, "fontweight",
"bold");
grid minor;
legend('CASO 1.1', 'CASO 1.2');
nombre_tmp = sprintf("COMPARATIVA_LINEALIDAD_INA.jpg");
%Guardamos gráficas
saveas (figure(1), nombre_tmp, "jpg");

%Representamos la contante de calibración de la célula en función
%de los gramos medidos
figure(2);
k_plot_3 = [0 datos_tmp_3];
k_plot_4 = [0 datos_tmp_4];
plot(x2, k_plot_3, "color", "magenta", x2, k_plot_4, "color", "green");
xlabel("Gramos");
ylabel("Contante de calibracion (g/mV)");
title('COMPARATIVA CONSTANTE CALIBRACION INA114', "fontsize", 15,
"fontweight", "bold");
grid minor;
legend('CASO 1.1', 'CASO 1.2');
nom_tmp = sprintf("COMPARATIVA_KCEL_INA.jpg");
%Guardamos gráficas
saveas (figure(2), nom_tmp, "jpg");
```



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.h comparativa_linealidad.m



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
%Clear tmp variables
clear x1;
clear x2;
clear x11;
clear x12;
clear x13;
clear x14;
clear x15;
clear x2;
clear k_plot;
clear k_plot_1;
clear k_plot_2;
clear k_plot_3;
clear k_plot_4;

%Caso que estamos evaluando
datos_tmp = kcel_ADC256;
datos_tmp_1 = kcel_ADC234;
datos_tmp_2 = kcel_ADC244;
datos_tmp_3 = kcel_ina;
datos_tmp_4 = kcel_ina_lpf;
caso="COMP_INA";
%Representamos la salida en mV en función de el peso.
figure(1);
x2 = [0:1000:10000];
clear k_plot;
for i=1:1:10
    x11(i)=(1000*i)/datos_tmp(i);
    x12(i)=(1000*i)/datos_tmp_1(i);
    x13(i)=(1000*i)/datos_tmp_2(i);
    x14(i)=(1000*i)/datos_tmp_3(i);
    x15(i)=(1000*i)/datos_tmp_4(i);
endfor
x11 = [0 x11];
x12 = [0 x12];
x13 = [0 x13];
x14 = [0 x14];
x15 = [0 x15];
plot(x2, x11, "color", "blue", x2, x12, "color", "red", x2, x13,
"color", "black", x2, x14, "color", "magenta", x2, x15, "color",
"green");
xlabel("Gramos");
ylabel("Salida celula(mV)");
title('COMPARATIVA LINEALIDAD', "fontsize", 15, "fontweight", "bold");
grid minor;
legend('CASO 2.5.6', 'CASO 2.3.4', 'CASO 2.4.4', 'CASO 1.1', 'CASO
1.2');
%Guardamos gráficas
saveas(figure(1), "COMPARATIVA_LINEALIDAD.jpg", "jpg");
%Representamos la contante de calibración de la célula en función
%de los gramos medidos
figure(2);
k_plot = [0 datos_tmp];
k_plot_1 = [0 datos_tmp_1];
```




ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
k_plot_2 = [0 datos_tmp_2];
k_plot_3 = [0 datos_tmp_3];
k_plot_4 = [0 datos_tmp_4];
plot(x2, k_plot, "color", "blue", x2, k_plot_1, "color", "red", x2,
k_plot_2, "color", "black", x2, k_plot_3, "color", "magenta", x2,
k_plot_4, "color", "green");
xlabel("Gramos");
ylabel("Contante de calibracion (g/mV)");
title('COMPARATIVA CONSTANTE CALIBRACION', "fontsize", 15,
"fontweight", "bold");
grid minor;
legend('CASO 2.5.6', 'CASO 2.3.4', 'CASO 2.4.4', 'CASO 1.1', 'CASO
1.2');
%Guardamos gráficas
saveas (figure (2), "COMPARATIVA_KCEL.jpg", "jpg");
```



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.i comparativa_linealidad_unitaria.m



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
%Clear tmp variables
clear x1;
clear x2;
clear x11;
clear x12;
clear x13;
clear x14;
clear x15;
clear x2;
clear k_plot;
clear k_plot_1;
clear k_plot_2;
clear k_plot_3;
clear k_plot_4;

%Caso que estamos evaluando
datos_tmp = kcel_ADC256;
datos_tmp_1 = kcel_ADC234;
datos_tmp_2 = kcel_ADC244;
datos_tmp_3 = kcel_ina;
datos_tmp_4 = kcel_ina_lpf;
caso="COMP_INA";
%Representamos la salida en mV en función de el peso.

x2 = [0:1000:10000];
for i=1:1:10
    x11(i)=(1000*i)/datos_tmp(i);
    x12(i)=(1000*i)/datos_tmp_1(i);
    x13(i)=(1000*i)/datos_tmp_2(i);
    x14(i)=(1000*i)/datos_tmp_3(i);
    x15(i)=(1000*i)/datos_tmp_4(i);
endfor
x11 = [0 x11];
x12 = [0 x12];
x13 = [0 x13];
x14 = [0 x14];
x15 = [0 x15];
%Ajustamos al mismo rango
for i=1:11
    x11(i) = x11(i) * (x11(11)/x15(11))^-1;
    x12(i) = x12(i) * (x12(11)/x15(11))^-1;
    x13(i) = x13(i) * (x13(11)/x15(11))^-1;
    x14(i) = x14(i) * (x14(11)/x15(11))^-1;
endfor

figure(4);
plot(x2, x11, "color", "blue", x2, x12, "color", "red", x2, x13,
"color", "black", x2, x14, "color", "magenta", x2, x15, "color",
"green");
xlabel("Gramos");
ylabel("Salida celula (mV)");
title('COMPARATIVA UNITARIA LINEALIDAD', "fontsize", 15, "fontweight",
"bold");
grid minor;
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
legend('CASO 2.5.6', 'CASO 2.3.4', 'CASO 2.4.4', 'CASO 1.1', 'CASO  
1.2');  
%Guardamos gráficas  
saveas (figure (4), "COMPARATIVA_UNITARIA_LINEALIDAD.jpg", "jpg");  
pause;  
%Representamos la contante de calibración de la célula en función  
%de los gramos medidos  
figure (2);  
k_plot = [0 datos_tmp];  
k_plot_1 = [0 datos_tmp_1];  
k_plot_2 = [0 datos_tmp_2];  
k_plot_3 = [0 datos_tmp_3];  
k_plot_4 = [0 datos_tmp_4];  
%Ajustamos al mismo rango  
for i=1:11  
    k_plot_4(i) = k_plot_4(i) * (k_plot_4(11)/k_plot(11))^-1;  
    k_plot_1(i) = k_plot_1(i) * (k_plot_1(11)/k_plot(11))^-1;  
    k_plot_2(i) = k_plot_2(i) * (k_plot_2(11)/k_plot(11))^-1;  
    k_plot_3(i) = k_plot_3(i) * (k_plot_3(11)/k_plot(11))^-1;  
endfor  
  
plot(x2, k_plot, "color", "blue",x2, k_plot_1, "color", "red",x2,  
k_plot_2, "color", "black",x2, k_plot_3, "color", "magenta",x2,  
k_plot_4, "color", "green");  
xlabel("Gramos");  
ylabel("Contante de calibracion (g/mV)");  
title('COMPARATIVA UNITARIA CONSTANTE CALIBRACION', "fontsize", 15,  
"fontweight", "bold");  
grid minor;  
legend('CASO 2.5.6', 'CASO 2.3.4', 'CASO 2.4.4', 'CASO 1.1', 'CASO  
1.2');  
%Guardamos gráficas  
saveas (figure (2), "COMPARATIVA_UNITARIA_KCEL.jpg", "jpg");
```



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.j filtro_media_movil.m



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
for i=1:25
    meascalib;
    v(i) = result_grams;
endfor

v_tmp = 0;
for i=1:25
    for j=1:30
        meascalib;
        v_tmp = v_tmp+result_grams;
    endfor
    v_tmp = v_tmp / j;
    v_maf(i) = v_tmp;
    v_tmp=0;
endfor

x = 0:1:19;
figure(5);
plot(x, v(1:20), "color", "red", x, v_maf(1:20), "color", "blue");
xlabel("Medida");
ylabel("mV");
title("Efecto filtro media movil");
legend("Sin filtro", "filtro media 10");
axis ([1 18 0 0.2])
grid minor
```



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

F.k lee.m



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
init_time = time();  
measurement_array = [];  
for i = 1:1000  
    measure_grams_v3;  
    measurement_array(i)=result_grams;  
    times(i)=time()-init_time;  
endfor  
  
save ../medidas/CAS01/ADC_INA114_32_10kg.mat measurement_array;
```




ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

G.Cálculos estadísticos R

G.a Cálculos_estadisticos.r



ANEXOS

Fecha Revisión: 19/11/2016

Revisión nº05

```
#COMANDOS USADOS EN R
#~ 1.2.- Cargamos la libreria par ahacer fit stadistico
library(fitdistrplus)

#~ Cargamos las medidas de un fichero
v = read.table("ADC_CASO234_100g.mat")
#~ Dibujamos el histograma con intervalos de 10 gramos
#~ trasponer para poder hacer histogramas, ej
hist(t(v), breaks = 100, main = "CASO 2.3.4, 1Kg ", xlab = "Gramos",
ylab="Frecuencia")
#~ 1.3 Hcemos el test explicacione en
http://127.0.0.1:11405/library/fitdistrplus/html/fitdist.html
#~ Metodo de maxima bondad de ajuste
#~ Hacemos el ajuste de los datos empíricos a una distribución normal,
utilizando
#~ la distancia de bondad de ajuste de Kolmogorov-Smirnov por ser la
más ampliamente utilizada
#~ Vamos a realizar el contraste de normalidad de la variable peso del
fichero medidas, dado que el
#~ numero de individuos es grande se utilizará el test de Kolmogorov-
Smirnov
#~ calculamos media
media = mean(t(v))

#~ calculamos desviación típica
desv_tipica = sd(t(v))

#~ Constrastamos las diferencias entre la función de distribución
empírica muestral y la distribución
#~ teórica normal. Para ello se empleará el procedimiento ks.test
ks.test(t(v), pnorm, media, desv_tipica)
method <- "mge";
distr <- "norm";
fitdistr(t(v), distr, method, gof="KS")

#~ Una vez tenemos los parámetros de la distribución normal a la que
se ajustarían nuestros datos
#~ Generamos los mismod datos aleatorios que sigues esta distribucion
con estos parametros
#~ para realizar el test chi cuadrado
random_measures <- rnorm(1000, media, desv_tipica)
#~ Calculamos el error estandard
ts <- a<-qt(c(.025, .975), df=1000)
SEM = desv_tipica/sqrt(1000)
CI <- media + ts*SEM

#~ Cargamos las medidas de un fichero
measures = read.table("adc1kg.txt")

#~ Selecciona solo los valores numéricos de la tabla de datos
measures = measures[1:20000,1]
#~ Vamos a realizar el contraste de normalidad de la variable peso del
fichero medidas, dado que el
```



ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

```
#~ numero de individuos es grande se utilizará el test de Kolmogorov-  
Smirnov
```

```
#~ calculamos media
```

```
media = mean(measures)
```

```
#~ calculamos desviación típica
```

```
desv_tipica = sd(measures)
```

```
#~ Contrastamos las diferencias entre la función de distribución  
empírica muestral y la distribución
```

```
#~ teórica normal. Para ello se empleará el procedimiento ks.test
```

```
ks.test(measures, pnorm, media, desv_tipica/L/)
```

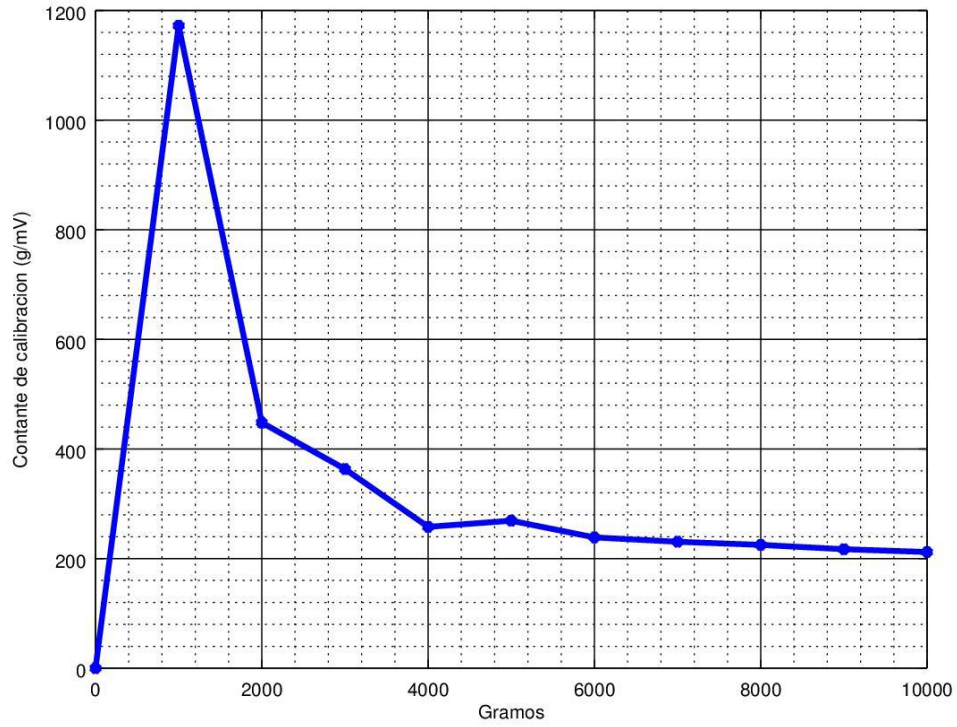


H. Casos particulares estudio estadístico

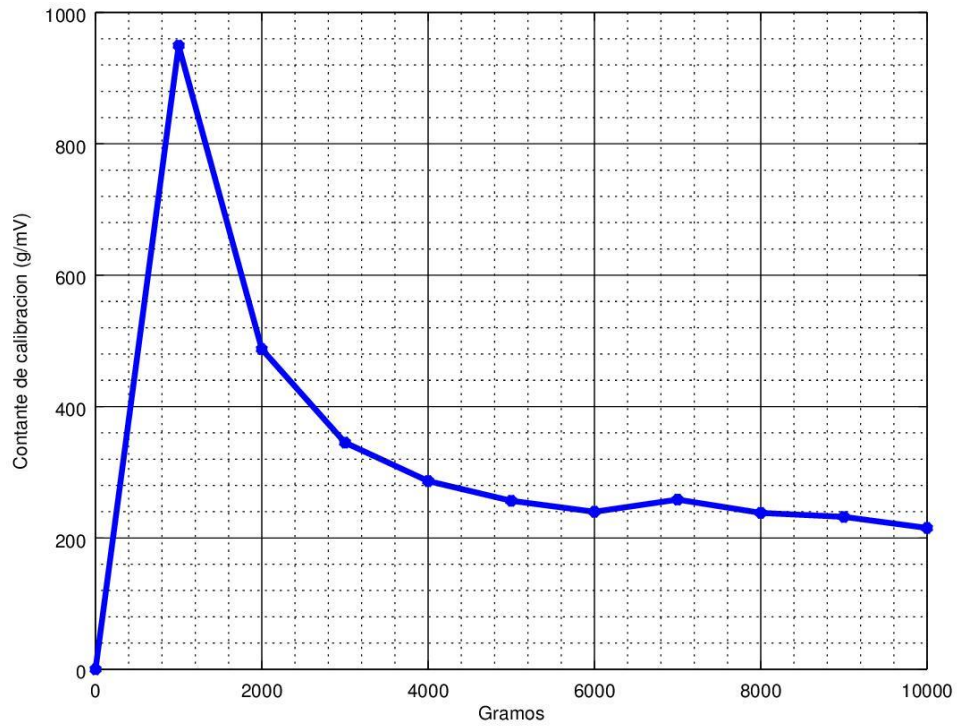
H.a Evolución constante célula de carga



Constante calibracion CASO 1.1

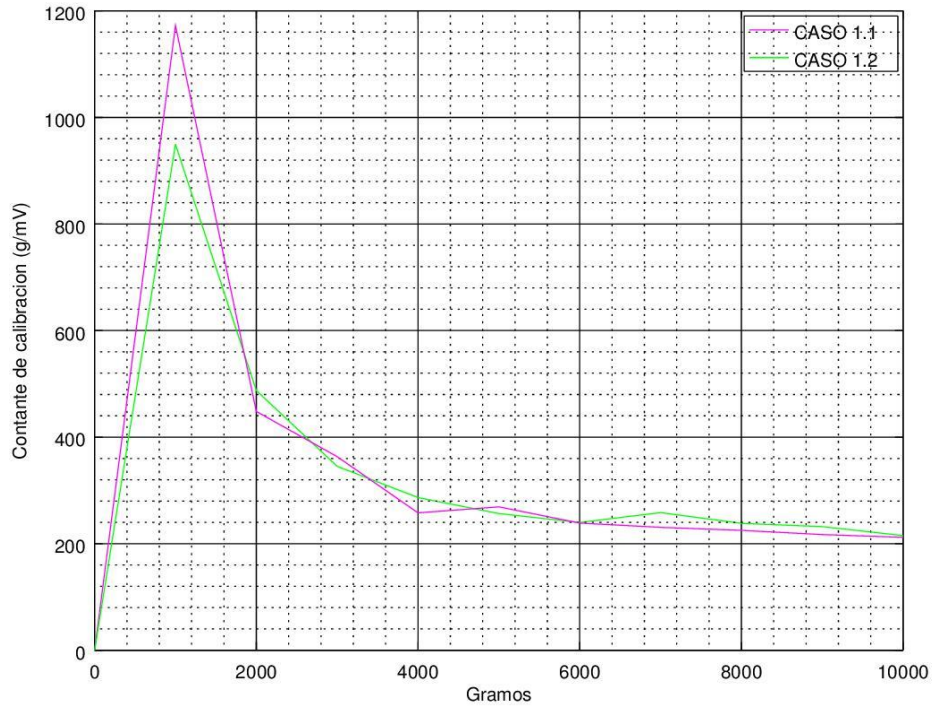


Constante calibracion CASO 1.2

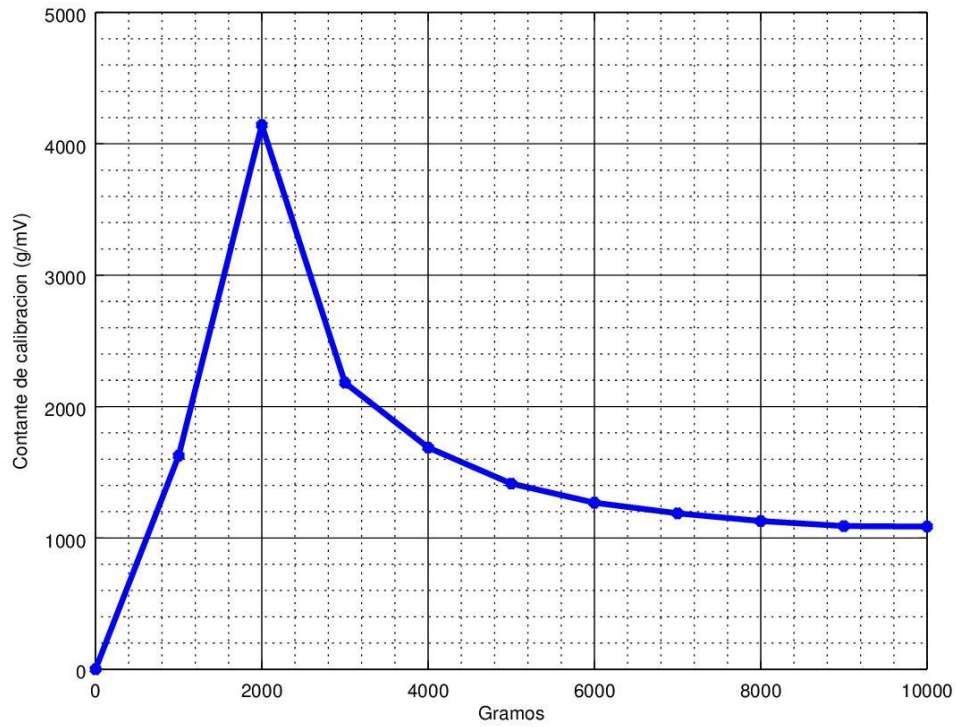




COMPARTIVA CONSTANTE CALIBRACION INA114

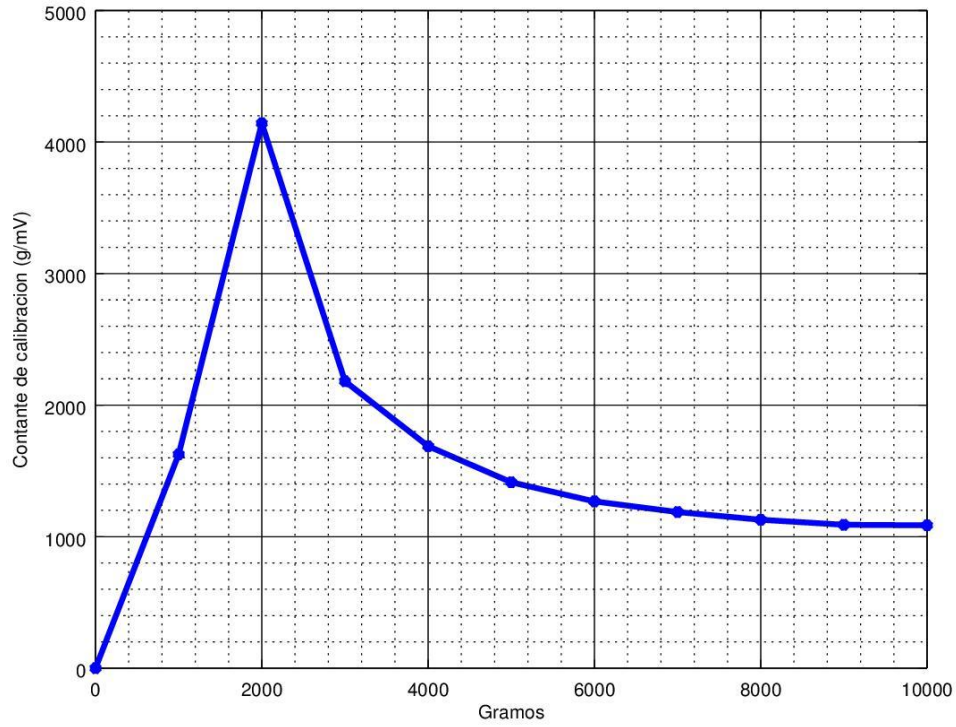


Constante calibracion CASO 2.3.4

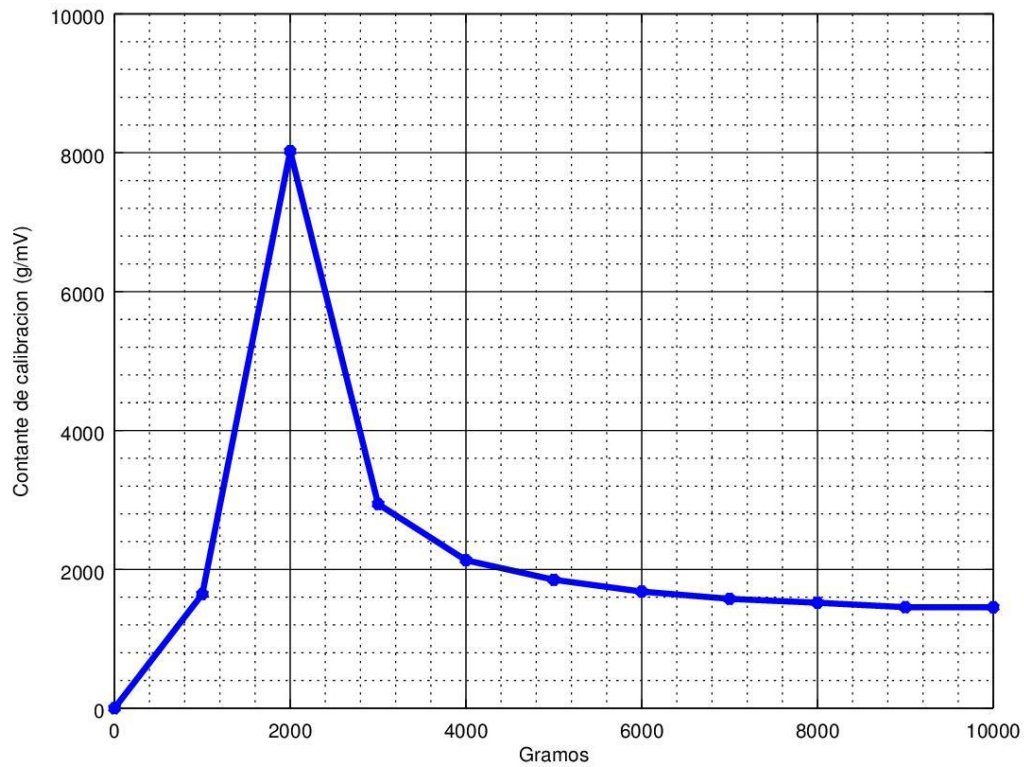




Constante calibración CASO 2.3.4

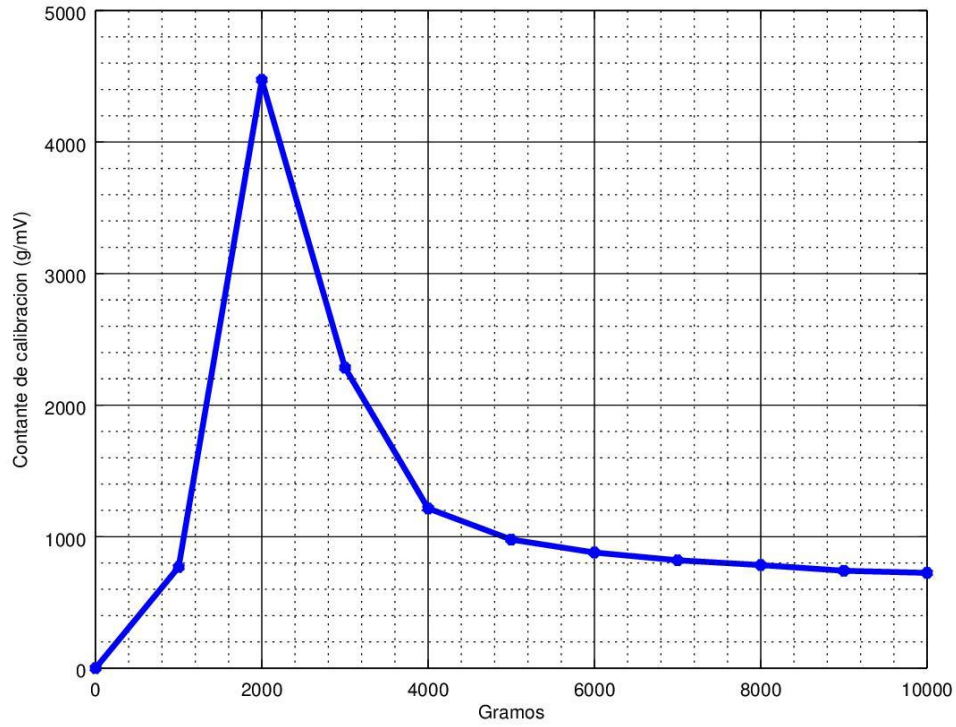


Constante calibración CASO 2.5.6

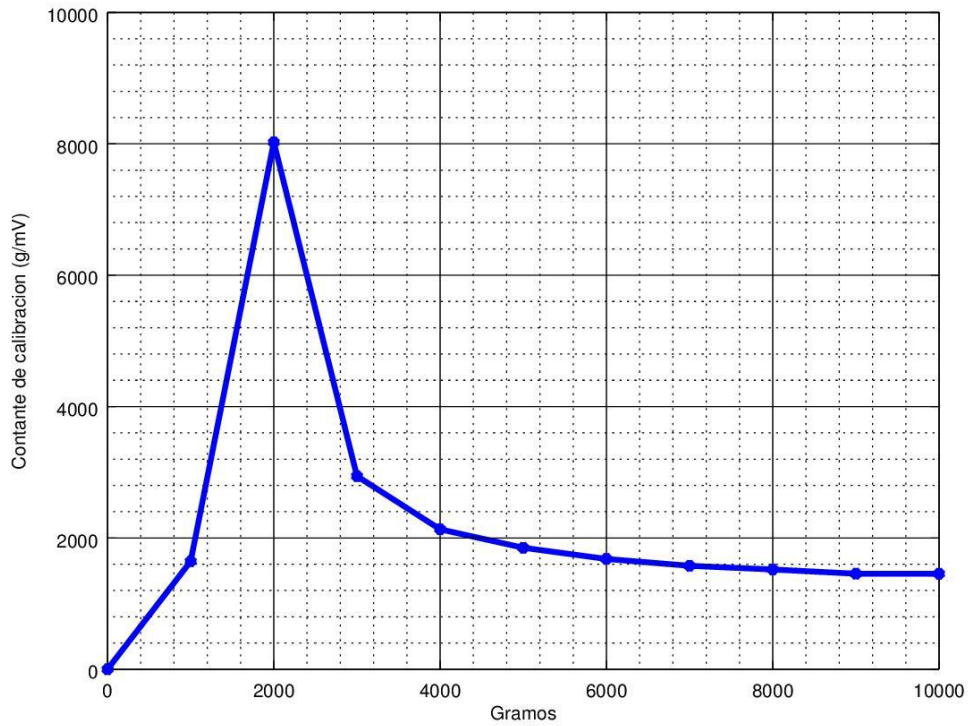




Constante calibración CASO 2.4.4

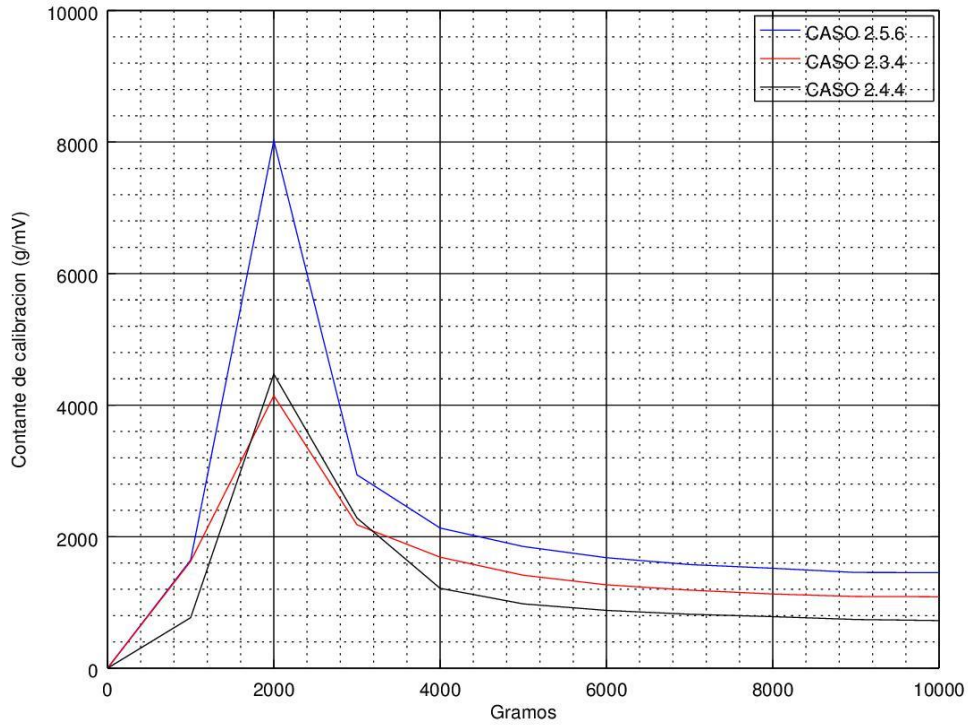


Constante calibración CASO 2.5.6

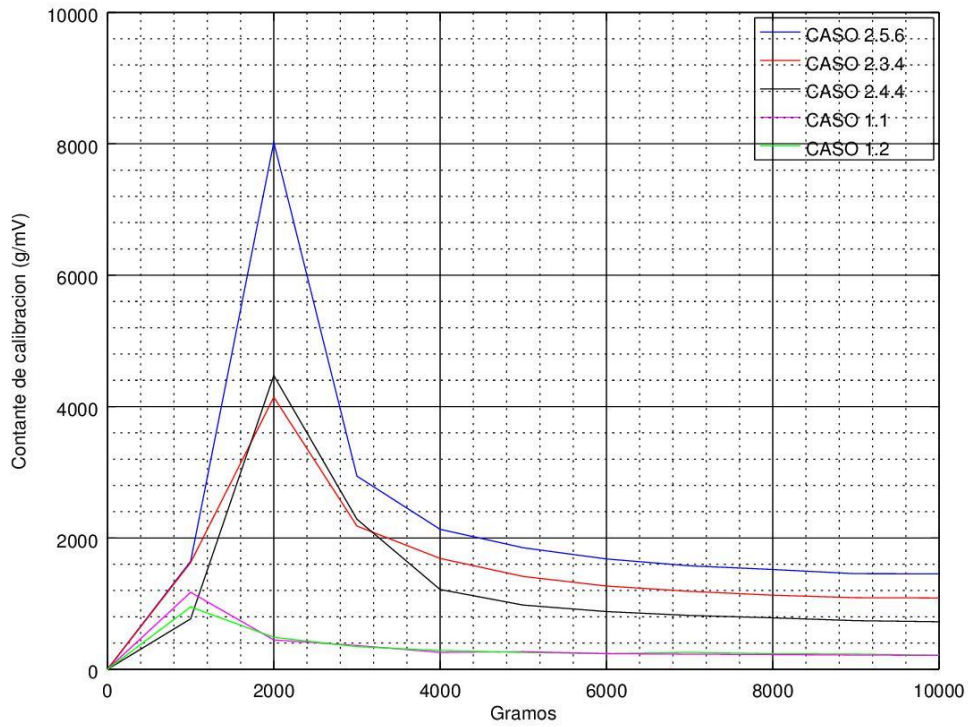




COMPARTIVA CONSTANTE CALIBRACION



COMPARTIVA CONSTANTE CALIBRACION

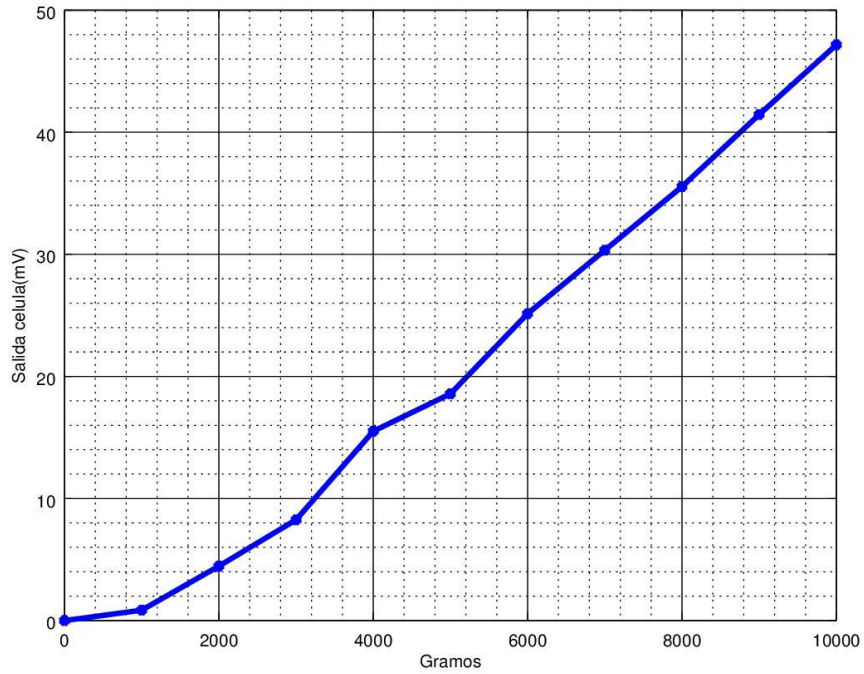




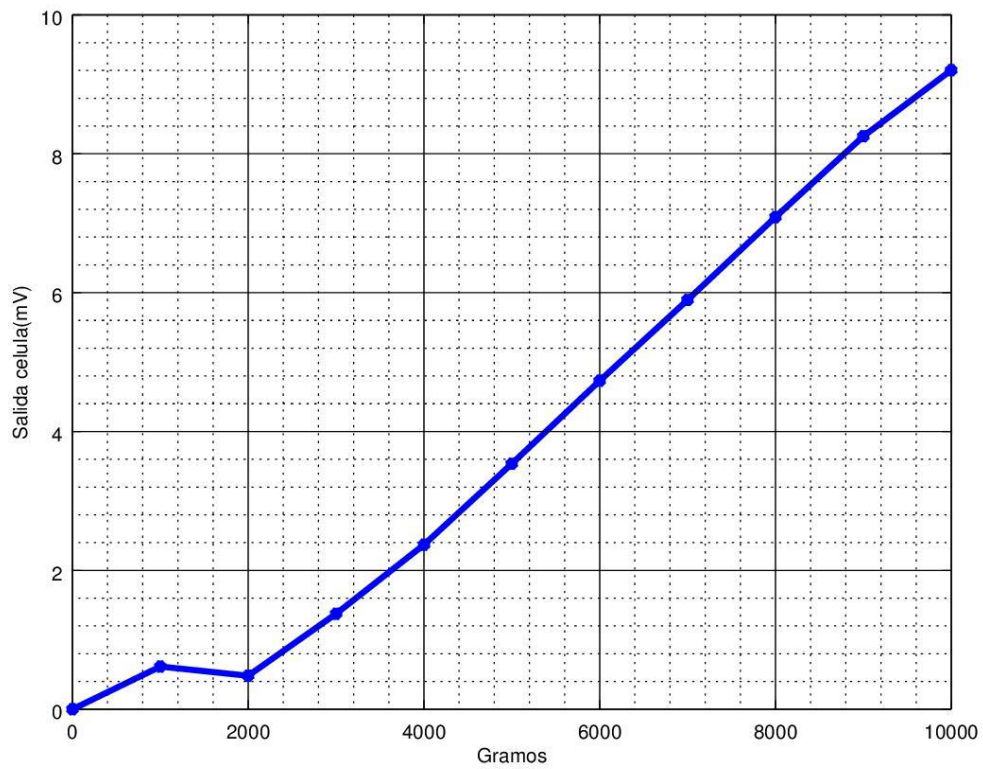
H.b Casos particulares de linealidad



Linealidad CASO 1.1

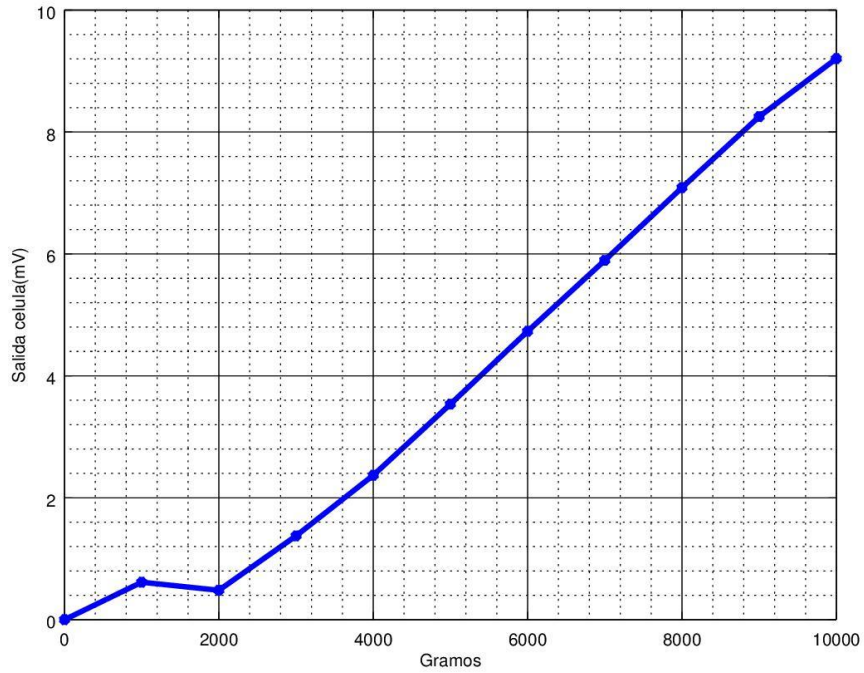


Linealidad CASO 2.3.4

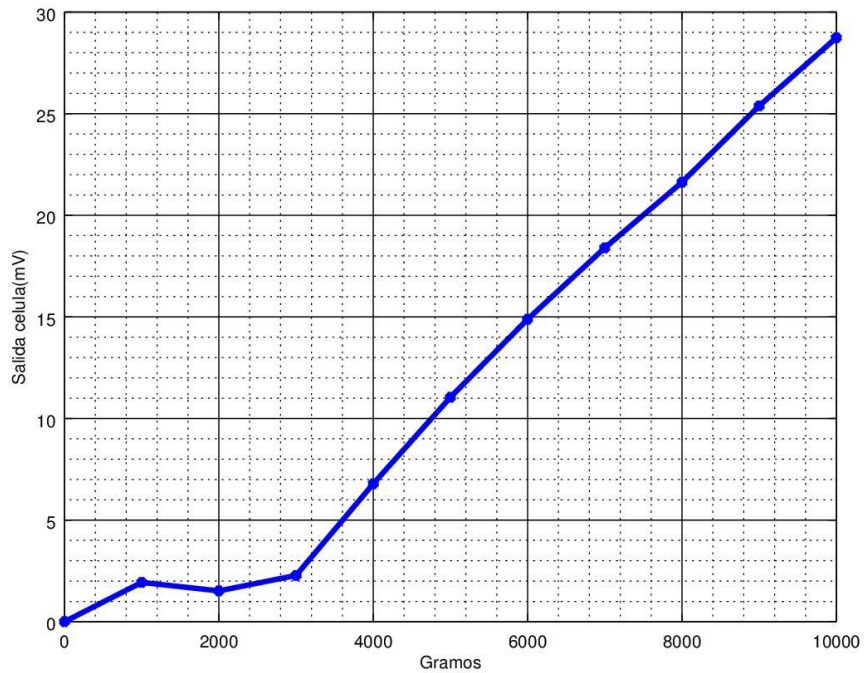




Linealidad CASO 2.3.4

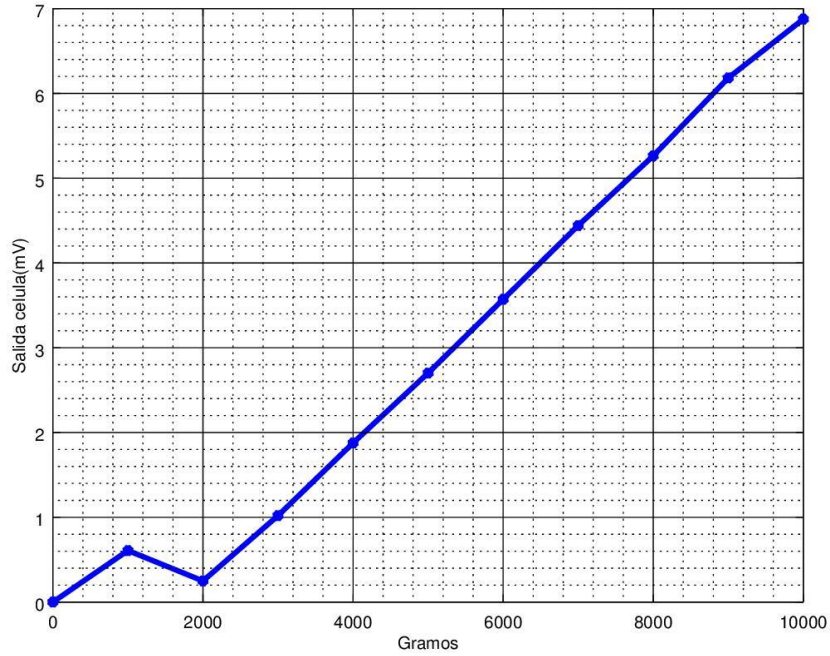


Linealidad CASO 2.4.4

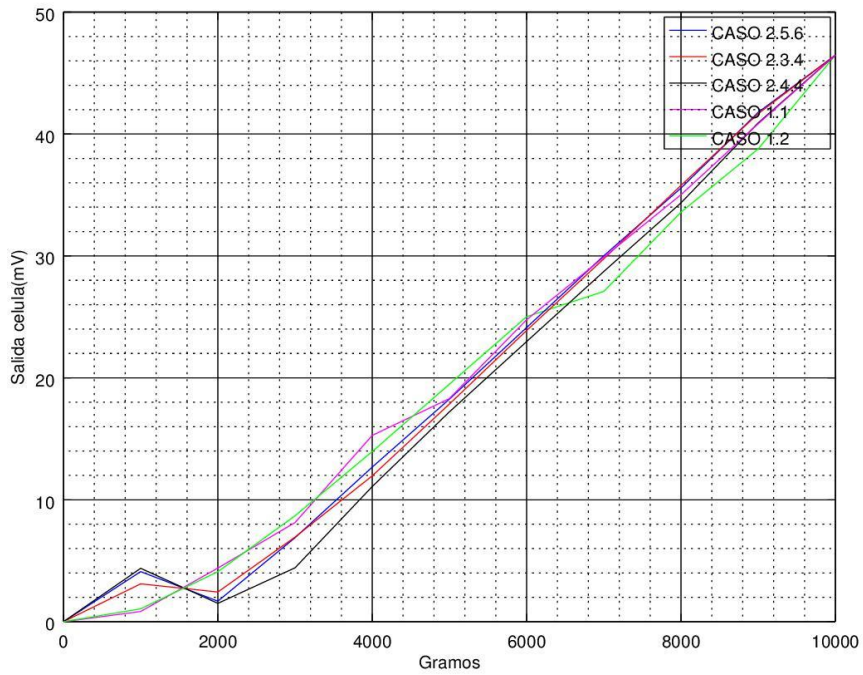




Linealidad CASO 2.5.6



COMPARATIVA UNITARIA LINEALIDAD





ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

H.c Intervalos de conformidad



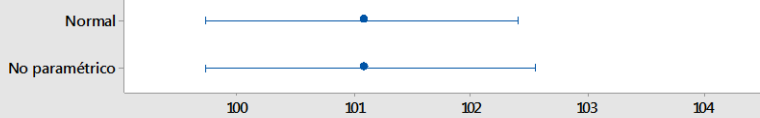
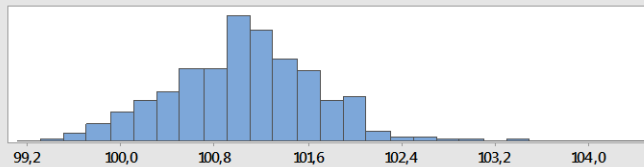
ANEXOS

Fecha Revisión: 19/11/2016

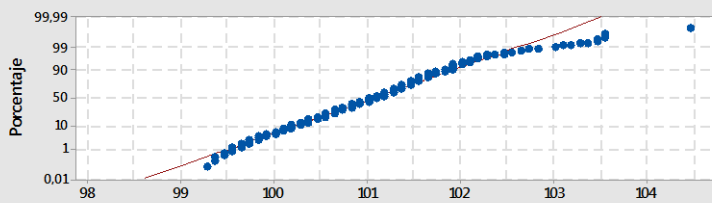
Revisión nº05

Gráfica de intervalos de tolerancia para Caso 11 100g

Intervalo de tolerancia de 95%
Al menos 95% de la población cubierto



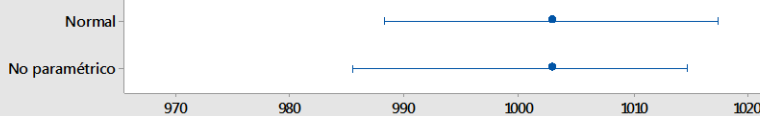
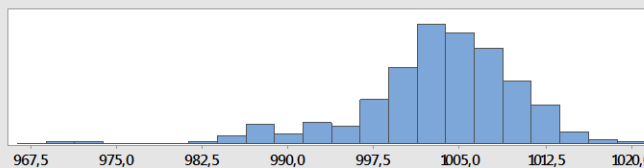
Gráfica de probabilidad normal



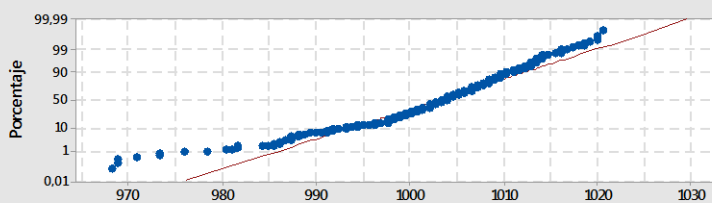
Estadísticas	
N	1000
Media	101,069
Desv.Est.	0,659
Normal	
Inferior	99,727
Superior	102,411
No paramétrico	
Inferior	99,728
Superior	102,551
Confianza lograda	95,7%
Prueba de normalidad	
AD	2,273
Valor p <	0,005

Gráfica de intervalos de tolerancia para Caso 11 1kg

Intervalo de tolerancia de 95%
Al menos 95% de la población cubierto



Gráfica de probabilidad normal



Estadísticas	
N	1000
Media	1002,891
Desv.Est.	7,203
Normal	
Inferior	988,224
Superior	1017,558
No paramétrico	
Inferior	985,370
Superior	1014,746
Confianza lograda	95,7%
Prueba de normalidad	
AD	13,344
Valor p <	0,005



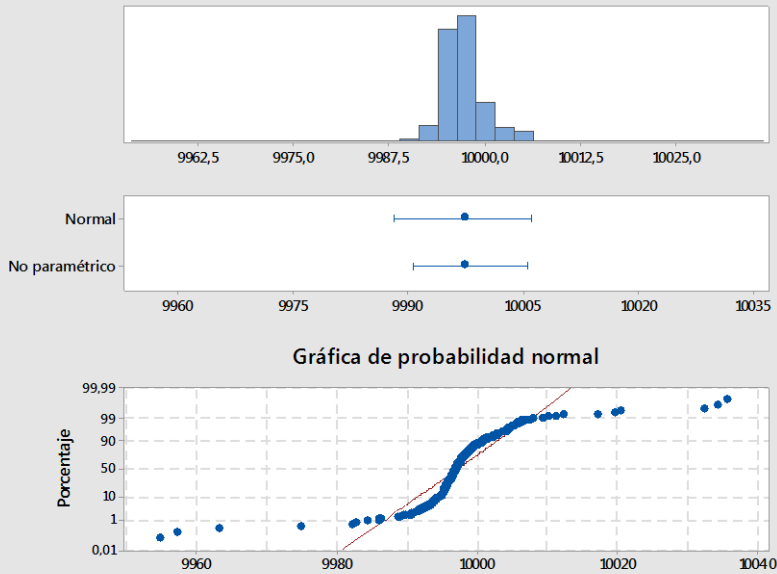
ANEXOS

Fecha Revisión: 19/11/2016

Revisión nº05

Gráfica de intervalos de tolerancia para Caso 1.1 10kg

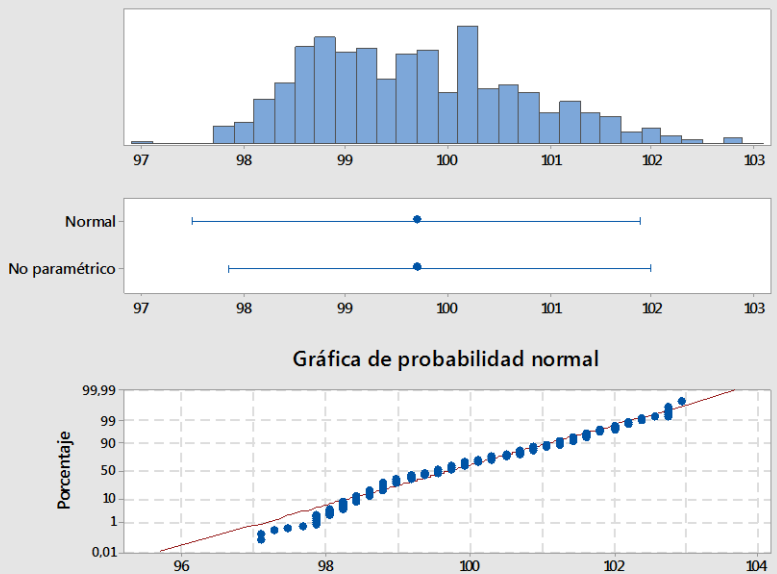
Intervalo de tolerancia de 95%
Al menos 95% de la población cubierto



Estadísticas	
N	1000
Media	9997,036
Desv.Est.	4,397
Normal	
Inferior	9988,083
Superior	10005,989
No paramétrico	
Inferior	9990,411
Superior	10005,453
Confianza lograda	
95,7%	
Prueba de normalidad	
AD	68,536
Valor p <	0,005

Gráfica de intervalos de tolerancia para Caso 1.2 100g

Intervalo de tolerancia de 95%
Al menos 95% de la población cubierto

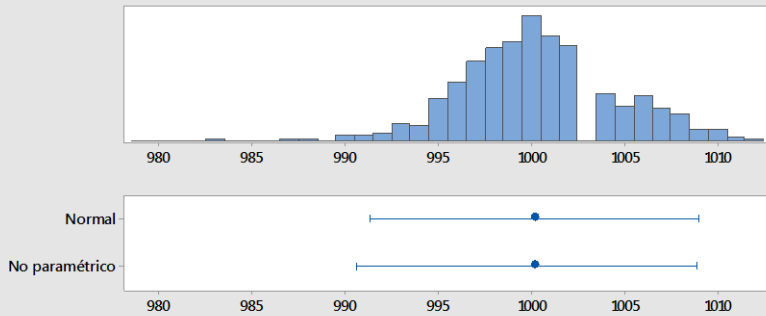


Estadísticas	
N	1000
Media	99,693
Desv.Est.	1,076
Normal	
Inferior	97,502
Superior	101,883
No paramétrico	
Inferior	97,847
Superior	101,995
Confianza lograda	
95,7%	
Prueba de normalidad	
AD	10,019
Valor p <	0,005



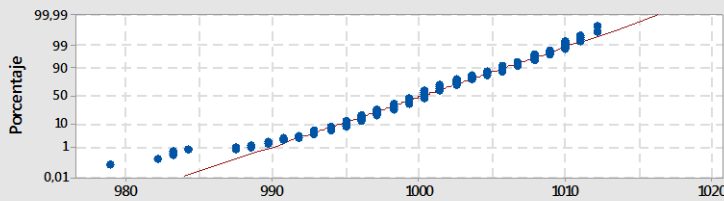
Gráfica de intervalos de tolerancia para Caso 12 1kg

Intervalo de tolerancia de 95%
Al menos 95% de la población cubierto



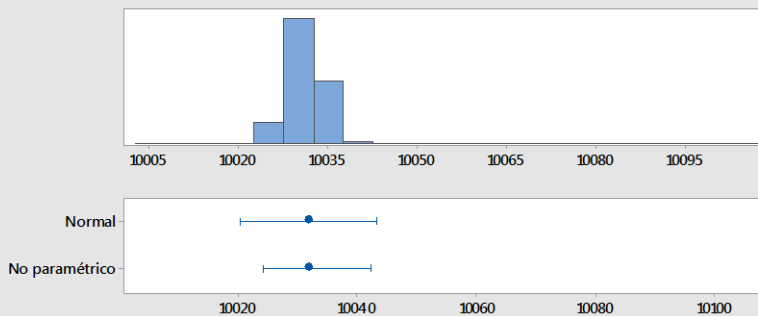
Estadísticas	
N	1000
Media	1000,179
Desv.Est.	4,353
Normal	
Inferior	991,316
Superior	1009,042
No paramétrico	
Inferior	990,641
Superior	1008,886
Confianza lograda	
95,7%	
Prueba de normalidad	
AD	5,440
Valor p <	0,005

Gráfica de probabilidad normal



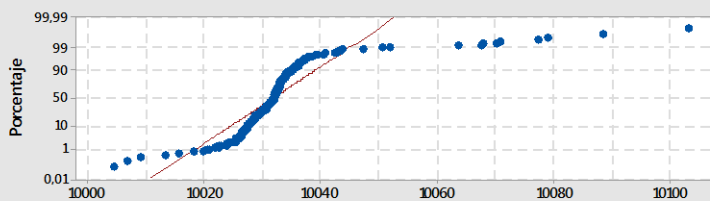
Gráfica de intervalos de tolerancia para Caso 12 10kg

Intervalo de tolerancia de 95%
Al menos 95% de la población cubierto



Estadísticas	
N	1000
Media	10031,606
Desv.Est.	5,631
Normal	
Inferior	10020,140
Superior	10043,072
No paramétrico	
Inferior	10024,032
Superior	10042,232
Confianza lograda	
95,7%	
Prueba de normalidad	
AD	81,063
Valor p <	0,005

Gráfica de probabilidad normal





Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

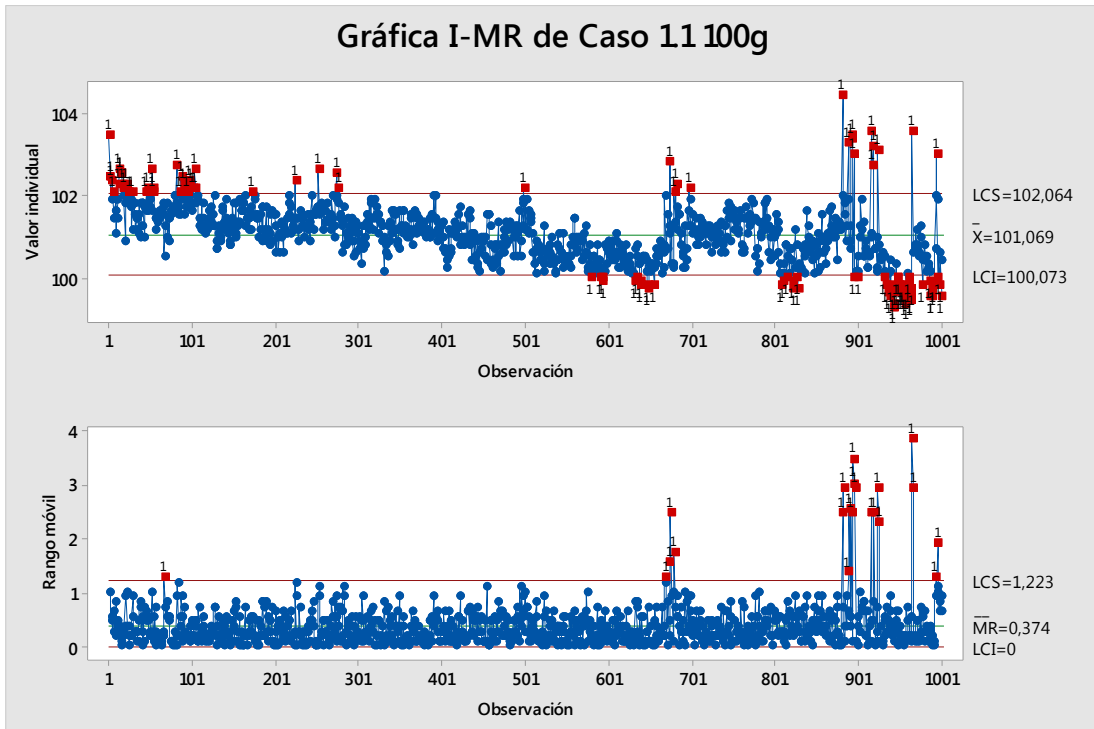
Fecha Revisión: **19/11/2016**

Revisión nº**05**

H.d Gráficas I-MR

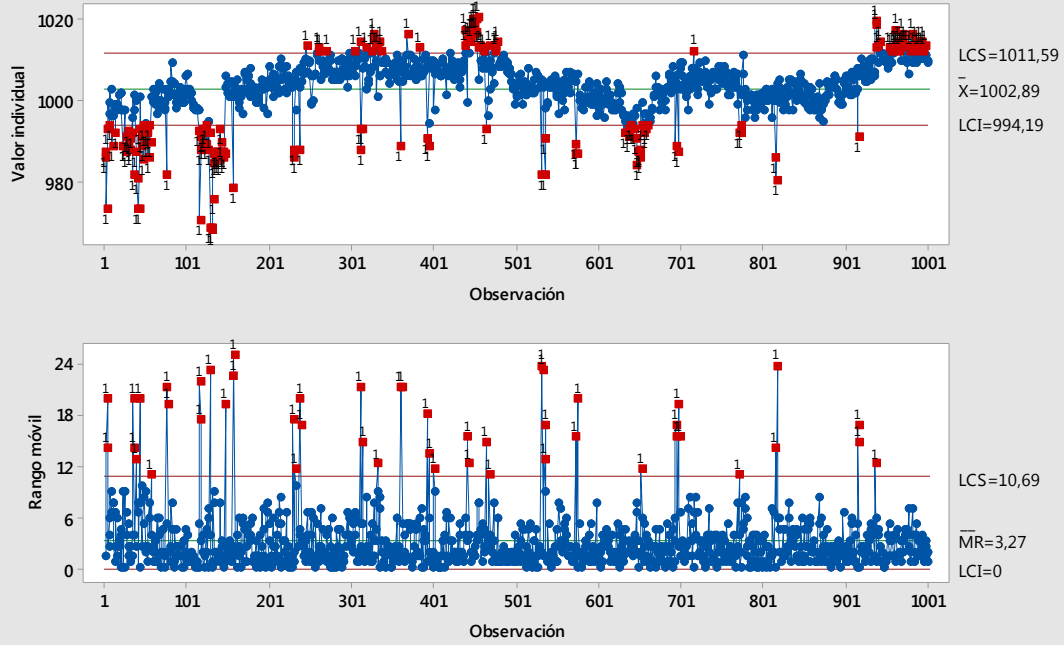


Gráfica I-MR de Caso 1.1 100g

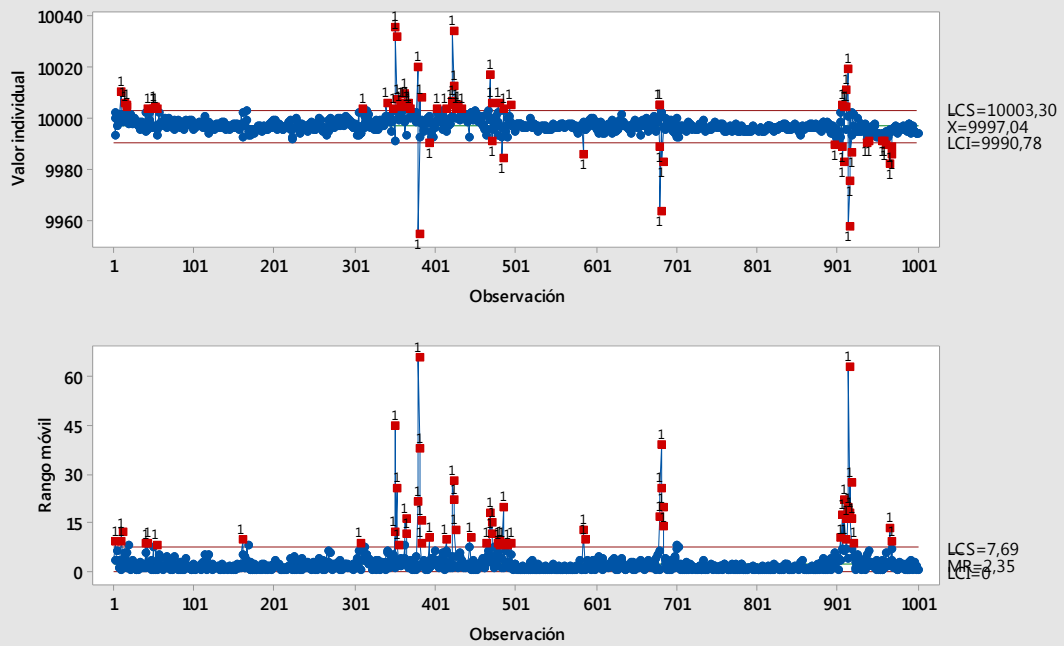




Gráfica I-MR de Caso 11 1kg

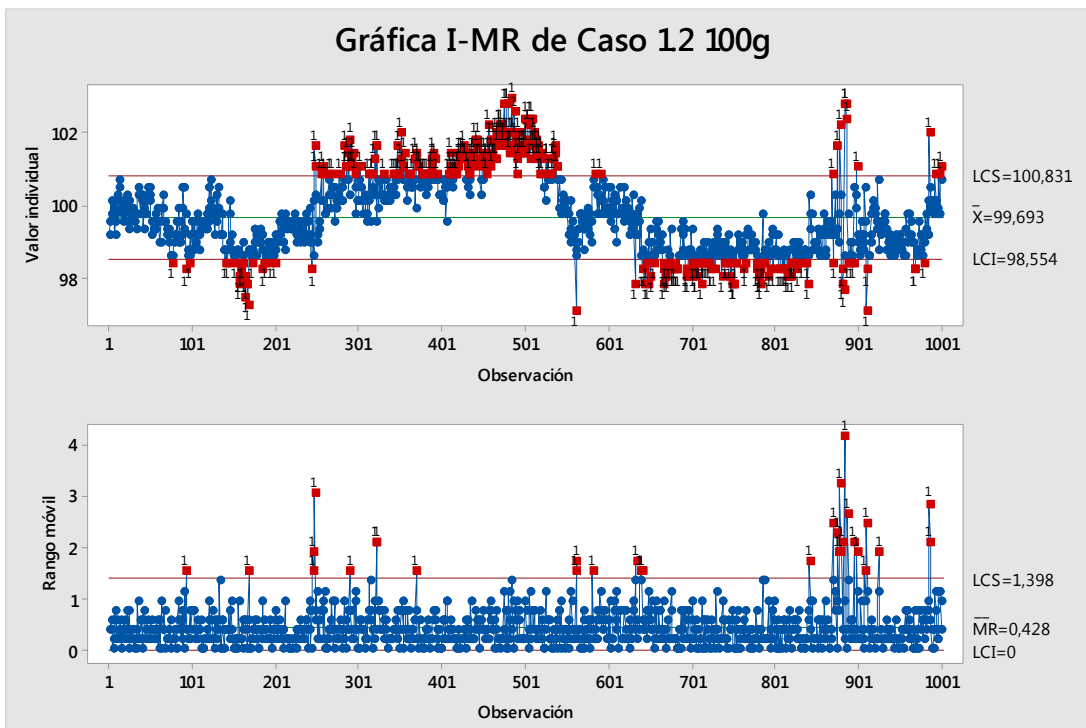


Gráfica I-MR de Caso 11 10kg

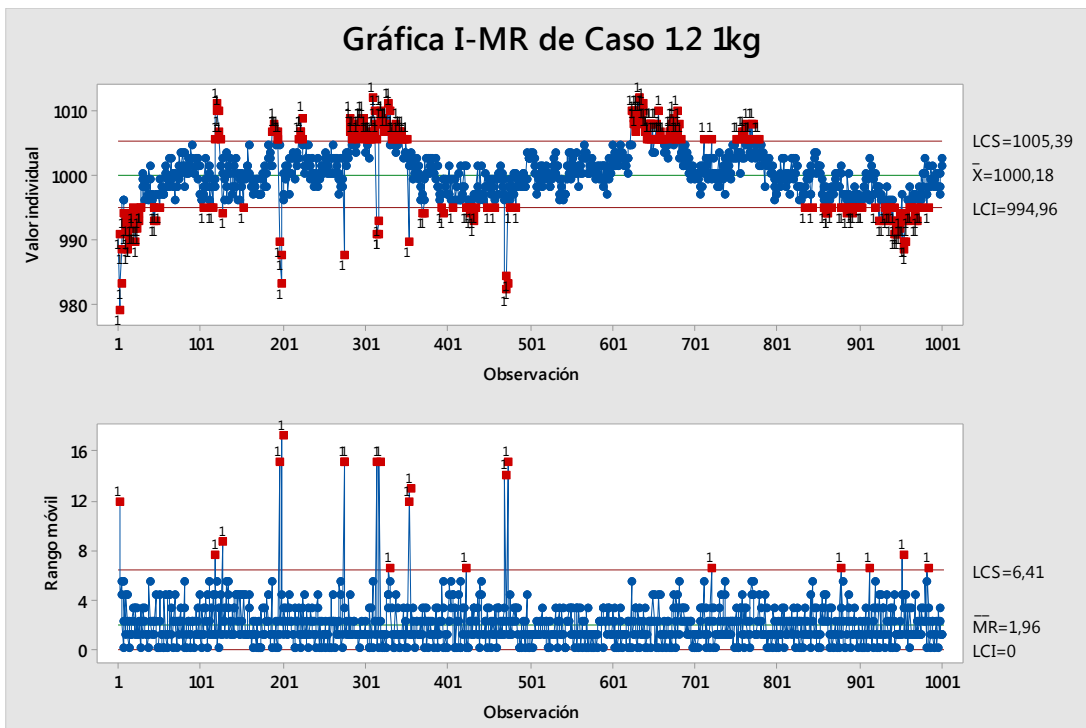




Gráfica I-MR de Caso 12 100g

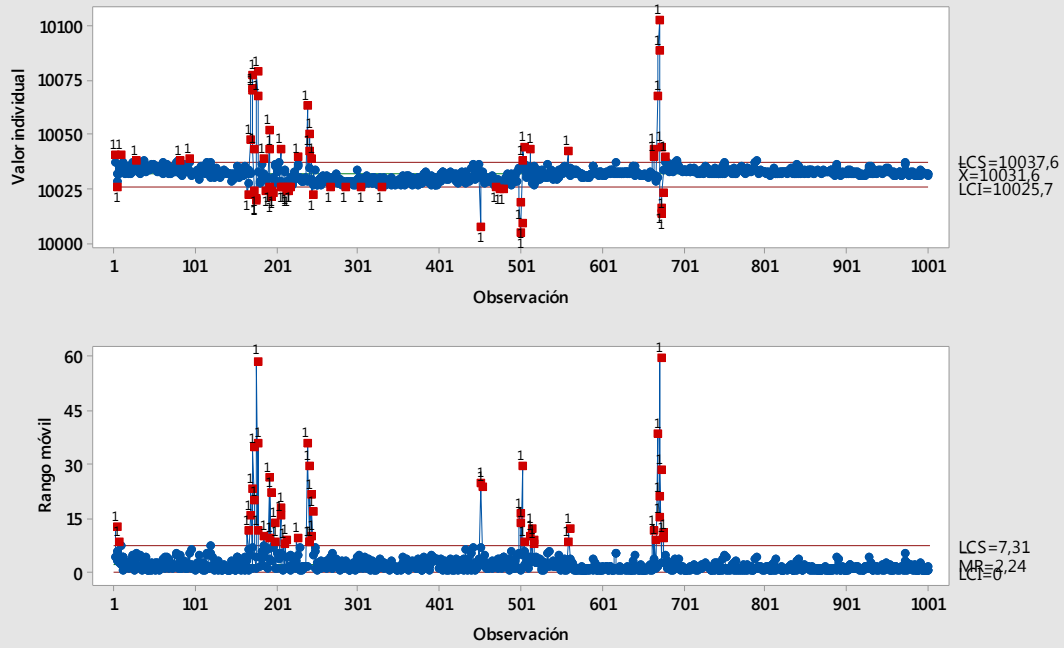


Gráfica I-MR de Caso 12 1kg

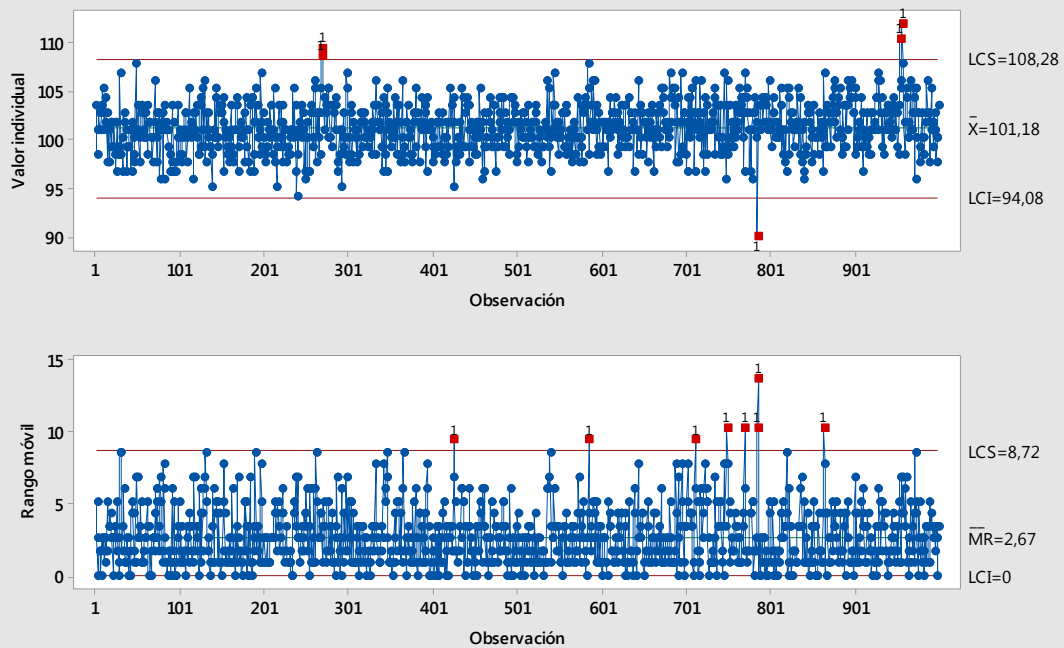




Gráfica I-MR de Caso 1.2 10kg

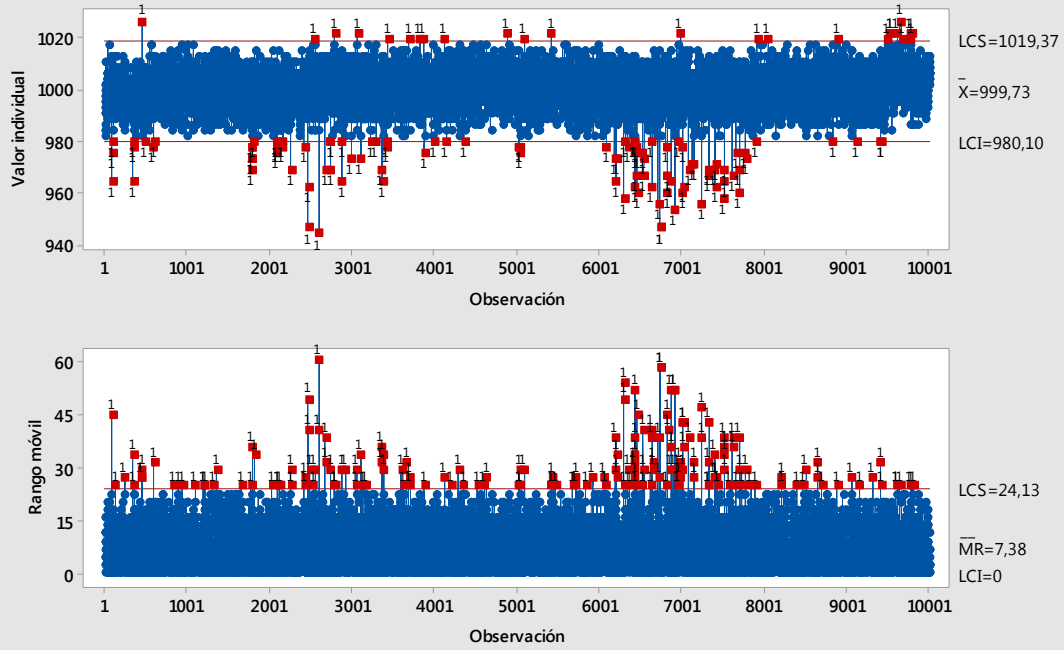


Gráfica I-MR de Caso 2.3.4 100g

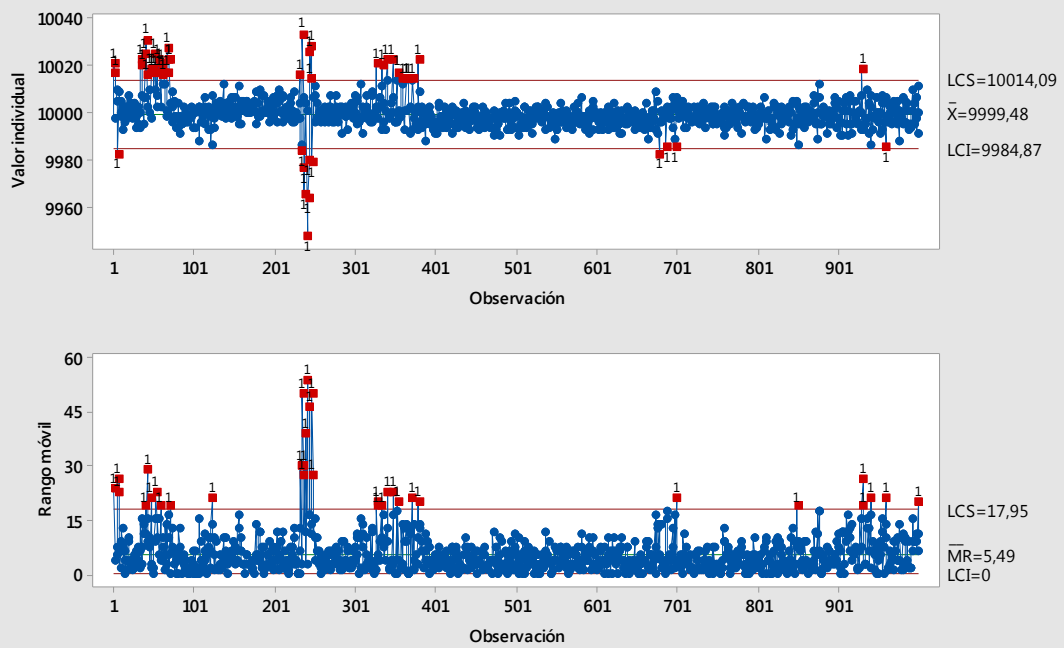




Gráfica I-MR de Caso 2.3.4 1kg

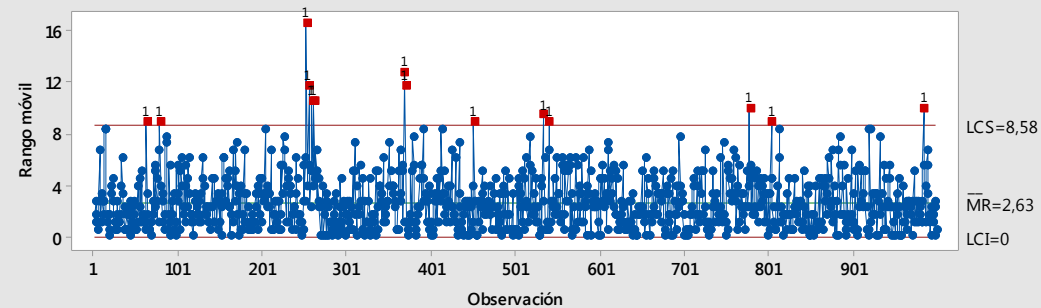
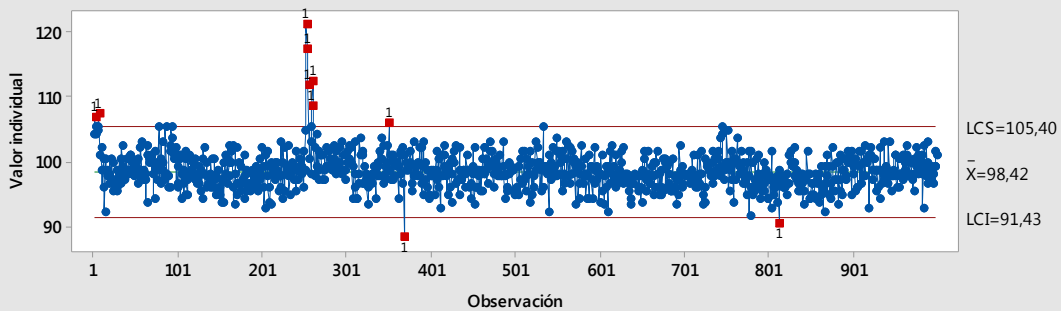


Gráfica I-MR de Caso 2.3.4 10kg

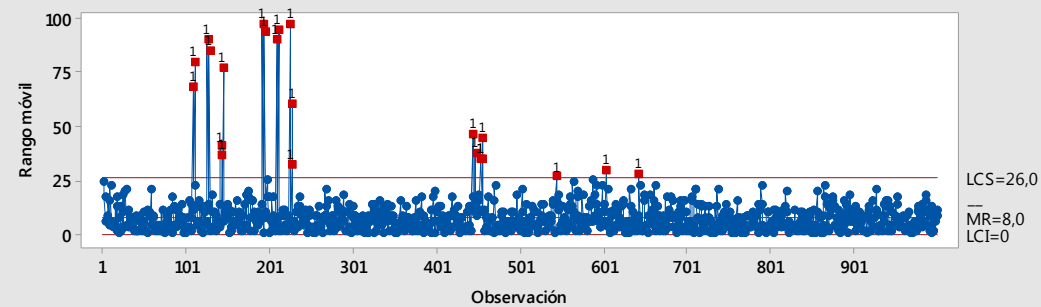
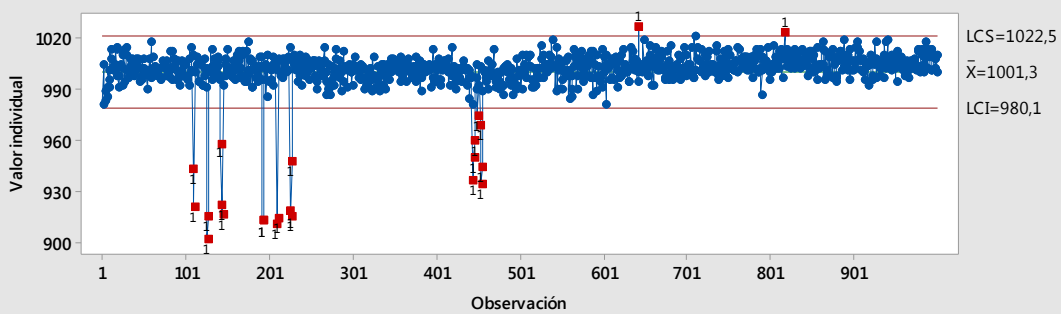




Gráfica I-MR de Caso 2.4.4 100g

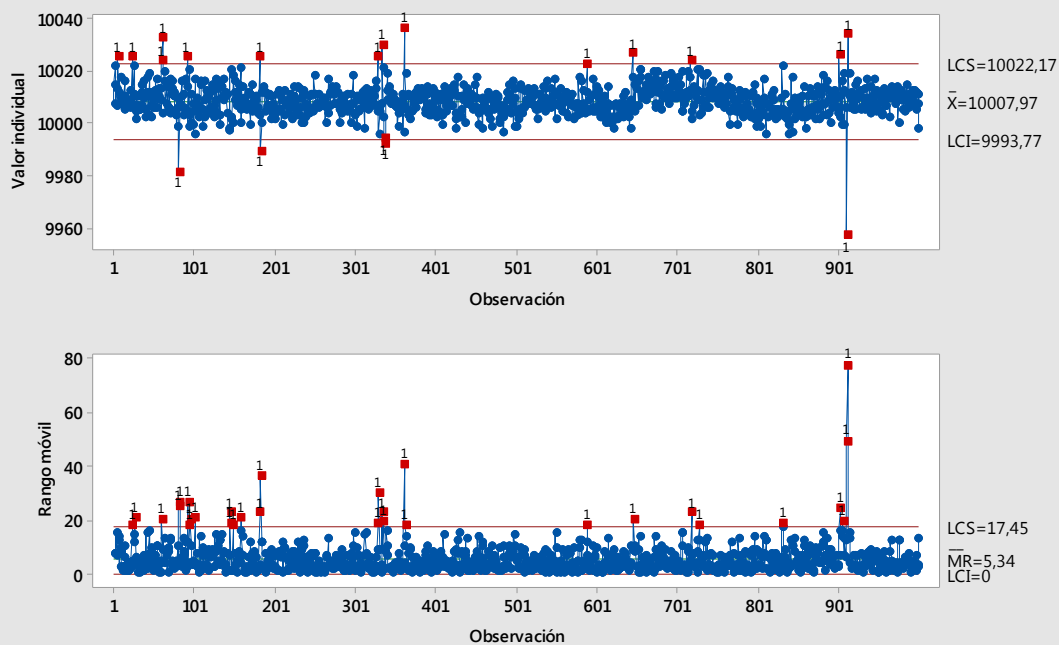


Gráfica I-MR de Caso 2.4.4 1kg

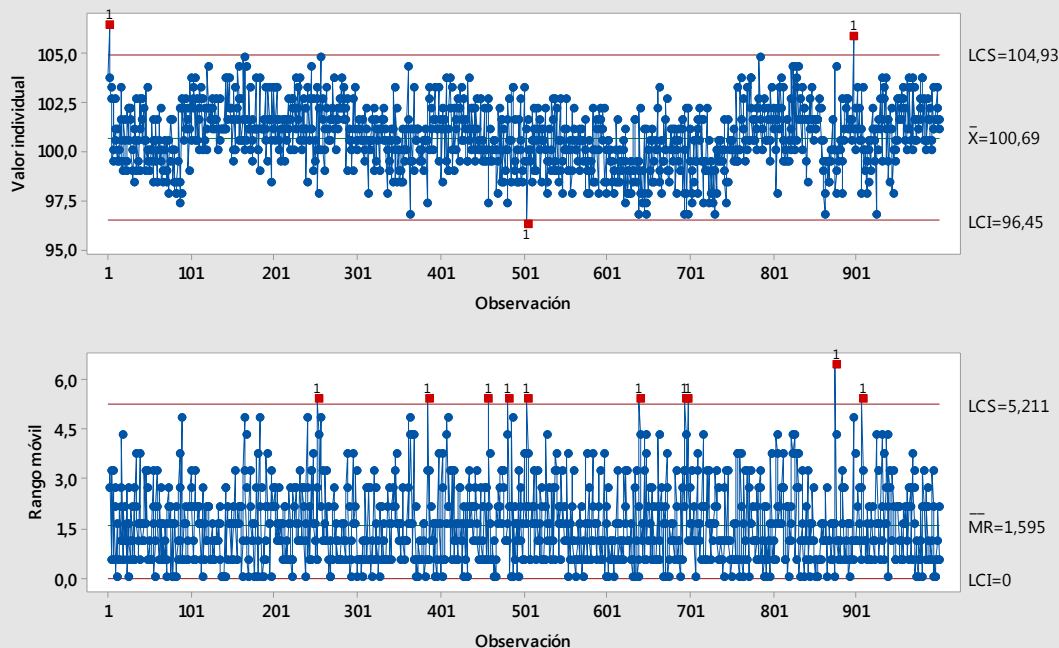




Gráfica I-MR de Caso 2.4.4 10kg

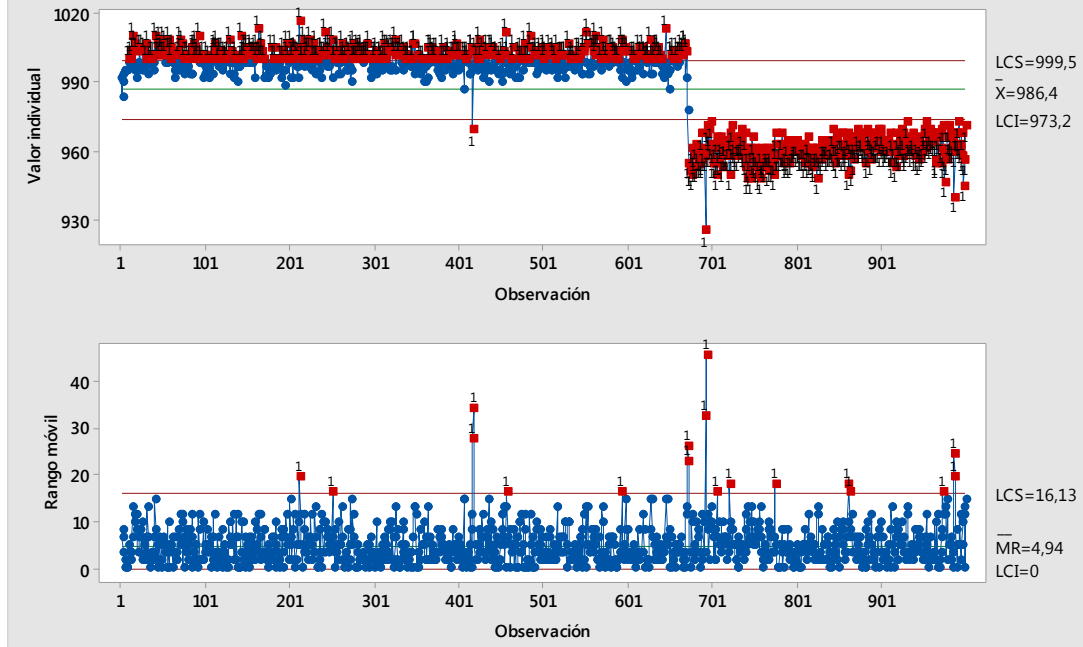


Gráfica I-MR de Caso 2.5.6 100g

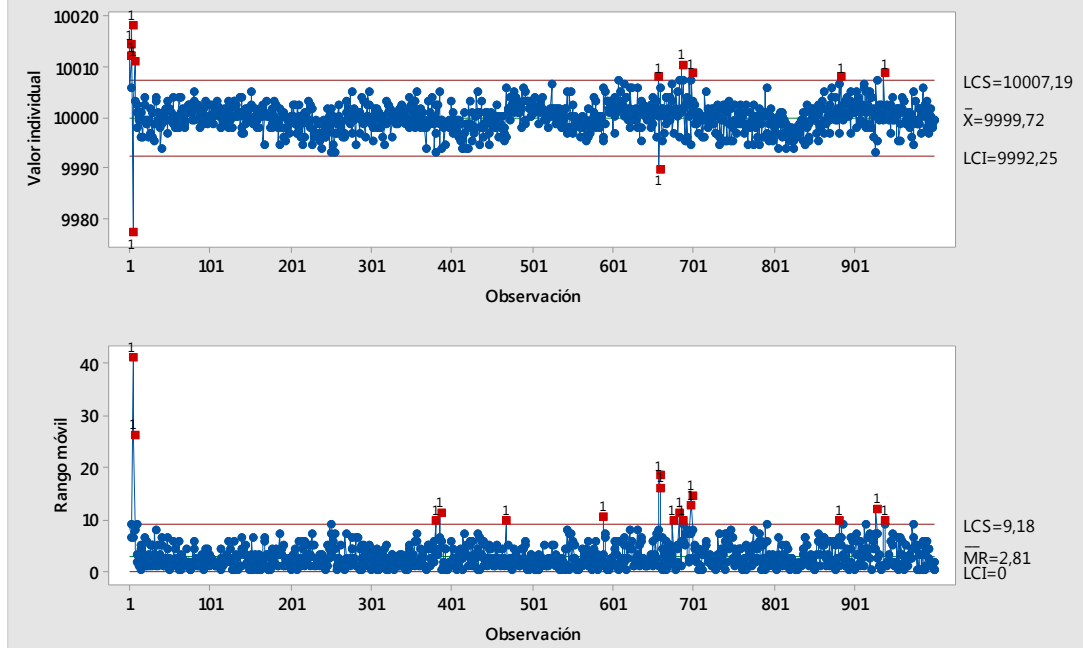




Gráfica I-MR de Caso 2.5.6 1kg



Gráfica I-MR de Caso 2.5.6 10kg





Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**



I. Explicaciones básicas

I.a Explicación básica filtros analógicos



Se entiende por filtro analógico un sistema que permite el paso de señales eléctricas en un rango de frecuencias determinado e impide (o atenúa) el paso del resto, este tipo de circuitos son típicamente utilizados en aplicaciones como la acondicionamiento de señales de entrada, o digitalización de las mismas (se puede observar que está muy relacionado con el propósito del proyecto).

En función de la función de transferencia del mismo, o relación entre la señal de entrada y de salida en función de la frecuencia, se pueden clasificar los filtros en:

1. **Paso alto:** Permiten pasar sin atenuar las señales que superan una frecuencia establecida en el cálculo del filtro.

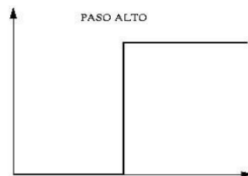


Ilustración 1 Ganancia en función de la frecuencia, paso alto

2. **Paso Banda:** Permiten el paso únicamente a las señales que se encuentran dentro de un rango de frecuencia, por lo cual tendrán dos frecuencias, una alta y una baja, a partir de las cuales el filtro comenzará a atenuar.

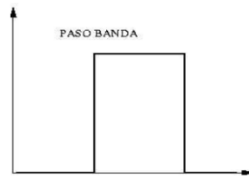


Ilustración 2 Ganancia en función de la frecuencia, paso alto, paso banda

3. **Eliminada Banda:** Son el caso complementario al anterior, puesto que solo atenúan las frecuencias que están contenidas dentro de una banda.

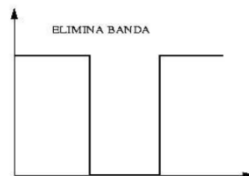


Ilustración 3 Ganancia en función de la frecuencia, elimina banda

4. **Paso Bajo:** Permiten el paso sin atenuación de las señales con una frecuencia inferior a una establecida en el cálculo del mismo.

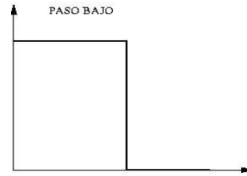


Ilustración 4 Ganancia en función de la frecuencia, paso bajo

Se puede observar que partiendo de los requerimientos de la respuesta en frecuencia de nuestra señal establecidos en la introducción de la presente sección, el filtro que se debe implementar será **paso bajo**.

Los filtros reales no pueden conseguir respuestas como las representadas en las ilustraciones anteriores, y adolecen de efectos como el rizado en la zona de paso, pendiente en la zona de atenuación no abrupta o una mala respuesta en fase. A este respecto existen diferentes configuraciones usadas para tratar estos defectos, entre las cuales las más notables se podrían resumir en:

1. **Bessel:** Optimiza la respuesta en fase.
2. **Tschebyscheff:** Tiene una respuesta más abrupta. Optimiza, por tanto, la transición.
3. **Butterworth:** Optimiza la respuesta plana en la banda de paso.



I.b Explicación básica amplificador de instrumentación



El amplificador de instrumentación es un amplificador diferencial tensión-tensión cuya ganancia puede establecerse de forma muy precisa y que ha sido optimizado para que opere de acuerdo a su propia especificación aún en un entorno hostil. Es un elemento esencial de los sistemas de medida, en los que se integra como un bloque funcional que ofrece características funcionales propias e independientes de los restantes elementos con los que interacciona.

La mayoría de amplificadores de instrumentación se basan en una estructura estándar a la que se le denomina "circuito con 3 AOs" (Ilustración 8), en la cual la ganancia total del circuito depende de una resistencia R_G .

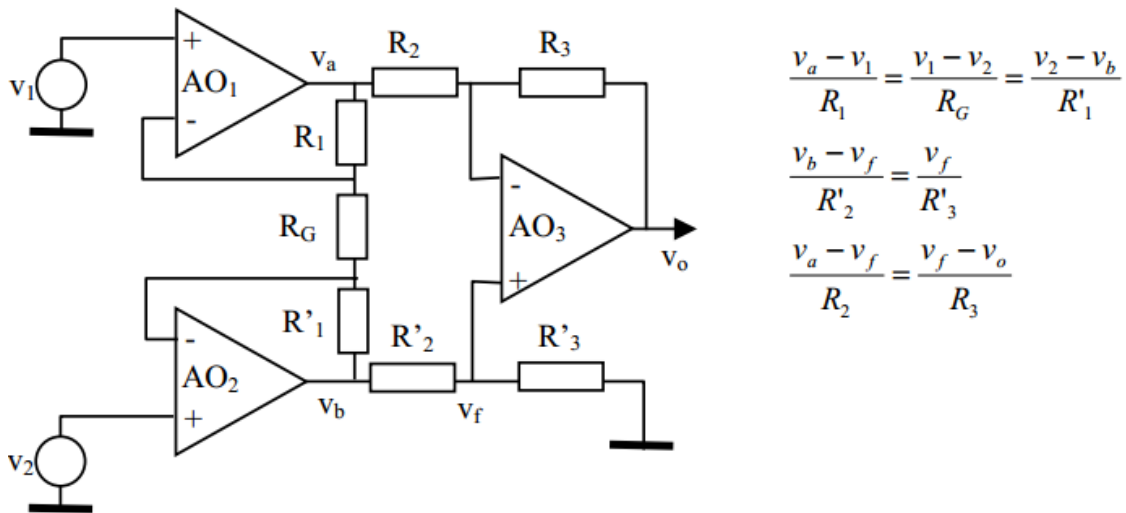


Ilustración 5 Circuito con 3 AO's

Dentro de este tipo de circuitos, existen integrados en los cuales esta resistencia se coloca de forma externa, o que incorporan un montaje de resistencias seleccionables, dentro de una serie de valores predefinidos, de forma digital.

Puesto que la ganancia debe ser bastante específica para cubrir la totalidad del rango de entrada del convertor analógico digital, se optó por escoger un integrado en el cual la ganancia pueda ser elegida mediante una resistencia externa.

Una vez escogido el tipo de amplificador de instrumentación, es conveniente tener en cuenta las características que poseen este tipo de circuitos para determinar el adecuado para esta aplicación.

Características de un amplificador de instrumentación.

Las características fundamentales que se deben tener en cuenta son:



1. **Impedancia de entrada:** Puesto que son circuitos no ideales la impedancia de entrada es finita y contribuye a la existencia de un error en la ganancia efectiva, debido a la resistencia de salida del sistema que se coloque a la entrada del amplificador. Esta impedancia denominada Z_{id} depende directamente de R_g y por tanto de la ganancia diferencial.

El error de ganancia suponiendo R_s la resistencia de salida de la célula tendrá el valor:

$$1 - \frac{Z_{id}}{Z_{id} + R_s} = \frac{R_s}{Z_{id} + R_s} \approx \frac{R_s}{Z_{id}}$$

Siendo R_s del rango de las centenas de Ohmios.

2. **Linealidad:** Cuando se habla de linealidad en un amplificador de instrumentación se refiere a la linealidad de la respuesta de su función de transferencia, o lo que es lo mismo, como es la respuesta de la tensión de salida en función de la tensión de entrada.

Idealmente esta respuesta debe ser totalmente lineal, puesto que lo que se busca es que la tensión de salida sea la tensión de entrada multiplicada por una constante (la ganancia diferencial del amplificador), pero en la realidad debido a aspectos inherentes al amplificador no lo es.

Esta diferencia entre el caso ideal y el real se mide mediante el error de no linealidad (NL), que se cuantifica en función del margen de variación de entrada de la forma:

$$NL = \frac{|\text{Salida real} - \text{Salida lineal}|_{max}}{\text{Margen de variación de la salida entre fondos de escala}}$$

Este efecto se puede observar de forma clara en la Ilustración 6.

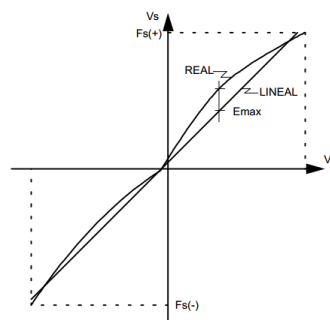


Ilustración 6 No linealidad de la salida en función de la entrada en un amplificador de instrumentación

3. **Rechazo al modo común:** La tensión de salida tiene dos componentes, una proporcional a la tensión de entrada diferencial y otra a la tensión de modo común, siendo esta última la que aparece entre los terminales de entrada del amplificador y se define como

$$E_{cm} = (E_2 + E_1)/2.$$



Siendo E_2 y E_1 las tensiones aplicadas a los terminales positivos y negativos del amplificador respectivamente.

El problema asociado a este fenómeno aparece porque la condición ideal de las resistencias $R'_2R'_3=R_2R_3$ es imposible de conseguir de forma práctica, por lo cual el circuito posee una capacidad limitada de rechazar las señales en modo común, lo que causará que la tensión a la salida sea:

$$V_o = G_{cm}V_{cm} + G_dV_d$$

Siendo $G_{cm}V_{cm}$ y G_dV_d los productos de la ganancia en modo común con la tensión en modo común y la ganancia en modo diferencial con la tensión en modo diferencial respectivamente.

Lo ideal sería que la ganancia en modo diferencial fuera mucho mayor que la ganancia en modo común para que la tensión de salida no se viera apenas afectada por la tensión en modo común, esta digresión de la idealidad se mide de forma habitual en una escala logarítmica utilizando el parámetro factor de rechazo al modo común *CMRR*:

$$CMRR = 20 \log \frac{G_d}{G_{cm}}$$

4. **Tensión de offset:** La tensión de offset se define como la tensión que hay que aplicar a la entrada para que la salida sea 0.

La tensión de offset inicial suele ser ajustable a cero, por lo cual se puede manipular el sistema para que esta no afecte a la medida final, pero sus variaciones respecto a la temperatura y el tiempo son más problemáticas, puesto que al variar estas durante el transcurso de la toma de medidas no se podrán anular durante la etapa de diseño.

A esta parte de la tensión de offset que varía se le denomina tensión de deriva y suele expresarse en función de la variación de la temperatura.

Existen más parámetros que caracterizan un amplificador de instrumentación, pero no se han decidido incluir en este capítulo puesto que no se consideran especialmente relevantes para la aplicación que se está tratando, un ejemplo de esto lo constituye el "*Slewrates*", que define la capacidad del amplificador a seguir cambios de tensiones en el tiempo, como no se espera que la señal cambie de forma rápida o al menos no se espera ser capaz de seguir variaciones rápidas cualquier amplificador del mercado cumple con creces estos requerimientos, y por consiguiente, no se considera a la hora de escoger un amplificador.



I.c Explicación básica reguladores de tensión



Clasificación de reguladores.

Los reguladores de tensión se atienden a una clasificación general en dos grandes grupos:

1. **Reguladores en serie o lineales:** Controlan la tensión de salida ajustando continuamente la caída de tensión en un transistor de potencia, conectado en serie entre la entrada no regulada y la carga. Son circuitos más sencillos de utilizar y proporcionan un menor ruido de rizado que los incluidos en el otro grupo, por contrapartida debido a la potencia consumida por su elemento en serie, son generalmente menos eficientes y por ello solo resultan viables para circuitos de pequeña potencia (<5W).
2. **Reguladores de conmutación:** Utilizan un transistor de potencia como conmutador de alta frecuencia, de tal manera que la energía se transfiere desde la entrada a la carga en paquetes discretos. Los pulsos de intensidad se convierten después a una corriente continua mediante un filtro inductivo y capacitivo. Puesto que, cuando opera como conmutador, el transistor consume menos potencia que en su región lineal, estos reguladores son más eficientes (hasta el 80%) que los lineales. El precio que se paga por estas ventajas es una mayor complejidad del circuito y un mayor ruido de rizado.

Dado que el objetivo principal a cumplir por el regulador en esta etapa es mantener una salida sin rizado, para que esta variación en la alimentación no afecte la tensión de salida de la célula de carga, y que no esperamos en ningún caso potencias mayores a 5W, se escoge un **regulador lineal** como elemento a incluir en nuestra etapa.

Una vez escogido el regulador lineal como elemento a incluir para solventar el problema de una alimentación fija y estable, aparece otra división en dos grupos en función de la tensión de salida:

1. **Reguladores de tensión fija:** Típicamente cuentan con 3 terminales, entrada no regulada, salida y masa, y están ajustados para proporcionar una tensión de salida constante como +12V para el caso del modelo comercial 7812, el cual se puede apreciar su circuito de aplicación básico en la siguiente Ilustración 7.

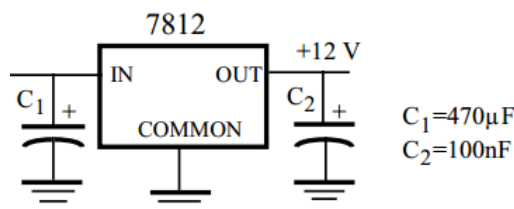


Ilustración 7 Circuito aplicación regulador lineal fijo

Donde los condensadores C_1 y C_2 son incluidos para mejorar la respuesta transitoria del regulador, evitando así oscilaciones no deseadas.



2. **Reguladores de tensión ajustable:** De igual manera que los anteriores suelen contar con 3 terminales, pero en este caso el terminal común (masa) se sustituye por un terminal típicamente denominado ADJ (ajuste) el cual permiten ajustar la tensión de salida a partir de resistencias externas conectadas al mismo. Una aplicación típica utilizando el modelo comercial LM317 se puede apreciar en la

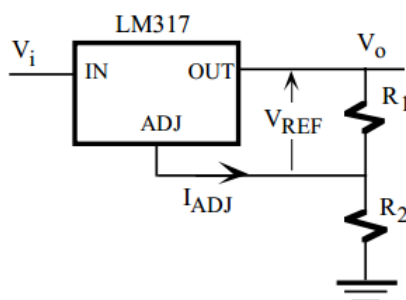


Ilustración 8.

Ilustración 8 Circuito aplicación regulador lineal ajustable

Respecto a esta nueva clasificación, teniendo en cuenta que para la aplicación se necesita únicamente una alimentación de 5V fija, no existe la necesidad de utilizar un regulador ajustable, y de esta manera escogiendo un **regulador lineal fijo** se ahorra la necesidad de incluir y calcular el valor de las resistencias utilizadas para seleccionar la tensión del regulador.

Una vez determinado que el circuito adecuado para la aplicación es un regulador de tensión tri-terminal lineal fijo, se pasa a definir las características principales a tener en cuenta para este tipo de circuitos.

Características principales del regulador lineal.

- **Regulación de línea (line regulation).** La regulación de línea es una medida de la capacidad del circuito para mantener la tensión de salida bajo condiciones de variación de la entrada. Se denota habitualmente como el cociente entre la variación de la tensión de salida (ΔV_o) en función de la variación de la tensión de entrada (ΔV_i), tomando unidades de (mV/V) o %.

$$\text{Reg}_{\text{line}} = \frac{\Delta V_o}{\Delta V_i} \quad (\text{mV/V}) \quad \text{o} \quad \text{Reg}_{\text{line}} = \frac{\Delta V_o}{V_o} \quad (\%/V)$$

Ilustración 9 Regulación de línea

- **Regulación de carga (load regulation):** La regulación de carga es una medida de la capacidad del circuito para mantener la tensión de salida aunque cambie la corriente I_L absorbida por la carga. Si el circuito fuera una fuente de tensión ideal, su salida debería ser independiente de I_L . Por tanto, la regulación de la carga está directamente



relacionada con la resistencia de salida equivalente del circuito. La regulación de carga (Regload) se define como:

$$R_{e_{load}} = \frac{V_{NL} - V_{FL}}{\Delta I_L} \quad (\text{mV/mA} \quad \text{mV/A}) \quad \text{o} \quad R_{e_{load}} = \frac{V_{NL} - V_{FL}}{V_{NL}} \quad (\%/ \text{mA} \quad \%/ \text{A})$$

Ilustración 10 Regulación de carga

Siendo V_{NL} la tensión de salida sin carga y V_{FL} es la tensión de salida a máxima carga.

- **Corriente de salida mínima (mimum output current):** Corriente mínima de salida por el terminal de salida para asegurar el correcto funcionamiento del regulador de tensión.
- **Corriente de salida máxima (current limit):** Máxima corriente de salida que puede proporcionar el regulador antes que se active el circuito de protección.
- **Tensión “ Dropout” (dropoutvoltage):** El voltaje de “dropout” es la mínima diferencia de tensión entre la entrada y la salida dentro de la cual el circuito es capaz de regular la salida dentro de las especificaciones.
- **Tensión máxima diferencial entrada-salida (Input-Output Voltage Differential):** Los reguladores de tensión tienen limitado el máximo de tensiones de entrada y salida con que pueden operar.
- **Corriente de reposo (quiescent current):** La diferencia entre la corriente empleada en alimentar el regulador y la corriente disponible a su salida, da una idea de la eficiencia del regulador.

Establecidas las principales características a tener cuenta se procede a definir los valores que se exigen relevantes a ellas y la elección de un modelo comercial que los cumpla.



Escuela de
Ingeniería y Arquitectura
Universidad Zaragoza

Sistema de monitorización de cargas

ANEXOS

Fecha Revisión: **19/11/2016**

Revisión nº**05**

J.Informe final *Filter Wizard*