

Proyecto Fin de Carrera

Interrupción de *SiC* flexible aplicado a topologías de un dispositivo para inducción doméstica.

Autor:

Javier Milla Benito.

Directores:

Dr. Carlos Bernal Ruiz.

Dra. Pilar Molina Gaudó.

Escuela: **EINA**

Año: 2012

Interrupor de *SiC* flexible aplicado a topologías de un dispositivo para inducción doméstica.

RESUMEN.

Este proyecto final de carrera parte del conocimiento previo de la tecnología de *SiC* desarrollado por el grupo de Electrónica de Potencia y Microelectrónica (GEPM).

Los objetivos del PFC son dos:

El primero, de estudio y síntesis, consiste en el desarrollo de una plataforma de interruptor flexible en *SiC*. El interruptor se basa en una topología de *SiC* en cascodo, incluye el driver y dos dispositivos que se pueden usar en diversos tipos de topologías de convertidores resonantes (un dispositivo y semipunte) o bien paralelizando dos de ellos para aumentar la potencia de salida. El interruptor flexible está dimensionado para potencias de salida de hasta 500W.

El segundo objetivo consiste en el estudio y verificación experimental de este interruptor en dos topologías diferentes. La primera de ellas incorpora como idea novedosa la utilización de un *snubber* inductivo regenerativo que permita la flexibilización del control en etapas de un dispositivo. En segundo lugar, esta topología se mejora con la inclusión de lo que se definirá como un *snubber* regenerativo resonante, que permite reducir al máximo las pérdidas de conmutación manteniendo la flexibilidad anteriormente mencionada. Ambas etapas se demostrarán por medio de sus ecuaciones descriptivas así como por verificación experimental de las mismas en la aplicación de calentamiento por inducción doméstica.

Quiero agradecer el soporte prestado por el Grupo de Electrónica de Potencia y Microelectrónica –GEPM– de la Universidad de Zaragoza; por todo el material y recursos humanos. En especial a mis directores Carlos Bernal y Pilar Molina por su especial atención y dedicación.

Javier.

Contenido

1.	Introducción.....	7
1.1.	Inducción	7
1.2.	Calentamiento por inducción	7
1.3.	Cocinas de inducción	8
1.4.	Convertidor 1SW-QR (One Single Switch-Quasi Resonant).....	10
1.5.	Carburo de Silicio (SiC)	12
2.	Operación 1SW-QR.....	13
2.1.	Operación fuera de ZVS.	16
2.2.	Análisis de pérdidas 1SW-QR fuera de modo óptimo.....	18
3.	Análisis de pérdidas: snubber regenerativo.....	20
4.	Análisis de pérdidas snubber regenerativo resonante.....	28
5.	Resultados y conclusiones.....	32
5.1.	Conclusiones.....	38
5.2.	Líneas futuras.....	39
6.	REFERENCIAS.....	40
7.	ANEXOS.....	43
A.	Anexo 1	45
A.1	Paso a On:	45
A.2	Paso Off:	47
A.3	Cálculo del condensador óptimo.....	50
B.	Anexo 2	53
B.1	Introducción cascodo flexible.....	53
B.2	Tarjeta cascodo flexible.	54
B.3	Esquema y layaout de la tarjeta.	58
B.4	Referencias.....	61
C.	Anexo 3	63
	Abstract APEC 2013.	63

1. Introducción

1.1. Inducción

La forma de calentar y cocinar los alimentos ha ido evolucionando a través de los siglos. Al comienzo, los alimentos se cocinaban utilizando madera, posteriormente al usó el carbón. La utilización de gas en las cocinas supuso una gran mejora en cuanto a la limpieza de la cocina, evitando también la generación de humo. Más tarde, las cocinas vitrocerámicas resistivas y más tarde las halógenas añadieron un plus de limpieza y eliminaron los riesgos derivados del gas. El último paso en esta evolución y que ha sido desarrollado en las últimas décadas, es la cocina de inducción, añadiendo rapidez y eficiencia a las anteriores.

Este proyecto se centra en el estudio y mejora de la tecnología de inducción para su aplicación en cocinas domésticas.

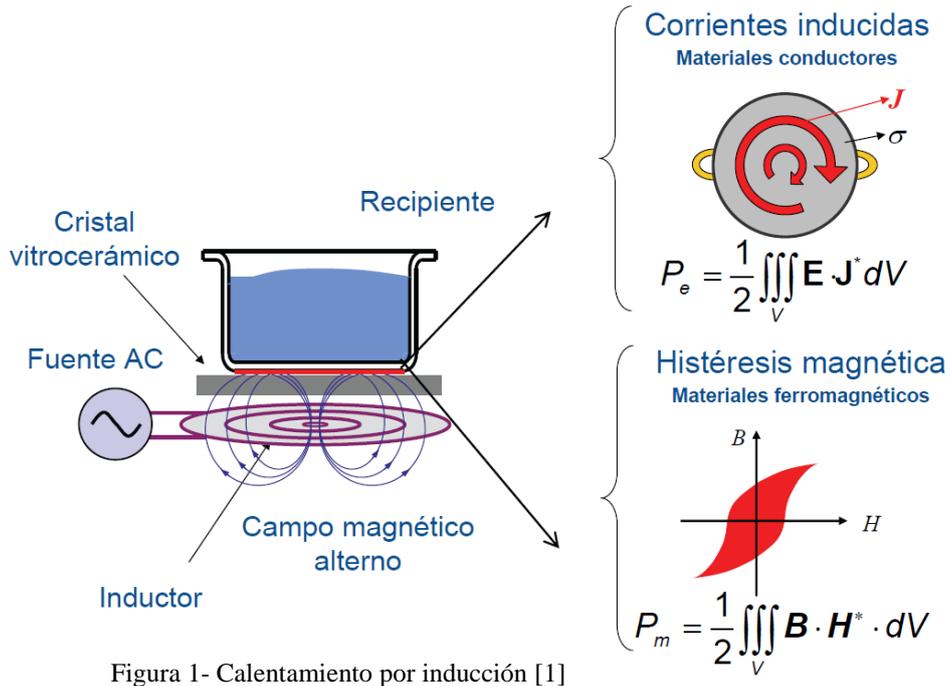
1.2. Calentamiento por inducción

El calentamiento por inducción es un proceso de calentamiento sin contacto, de tal manera que el calor se genera en el propio material a calentar. Este calentamiento utiliza las propiedades de los materiales metálicos al ser sometidos a campos magnéticos variables, absorbiendo parte de la energía transformándola en calor. Los materiales metálicos que experimentan este fenómeno deben tener las siguientes propiedades:

- *Ferromagnetismo*, gracias al cual tendrá lugar el fenómeno de histéresis o rozamiento de dominios magnéticos.
- *Conductividad*, causante de la aparición en el material de las denominadas corrientes inducidas o corrientes de Foucault.

Ambos procesos transforman la energía del campo electromagnético en calor y se resumen en la Figura 1

Para ello es necesario excitar un inductor con una corriente alterna de alta frecuencia. Los dispositivos de Carburo de Silicio (*SiC*) desarrollados en los últimos años, y que se utilizan en este proyecto permiten mejorar las características del inversor de corriente necesario, como se mostrará más adelante.



1.3. Cocinas de inducción

Para generar el campo magnético, se utiliza una bobina plana, colocada debajo del recipiente, y mediante bloques de ferrita se redirige para conseguir una mayor transferencia de energía de la bobina al recipiente (Figura 2). La bobina ha de estar alimentada por una corriente alterna de alta frecuencia.

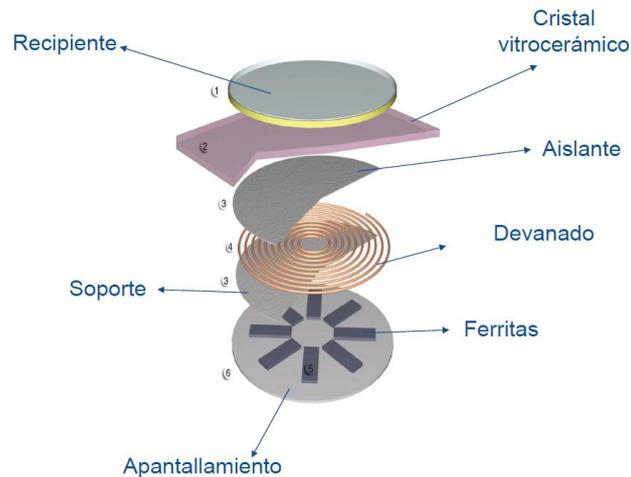


Figura 2 - Conjunto inductor-carga[1].

En este sentido el conjunto inductor-recipiente se puede ver como un transformador, siendo el inductor el devanado primario, y el recipiente el devanado secundario; tal como se puede observar en la Figura 3.

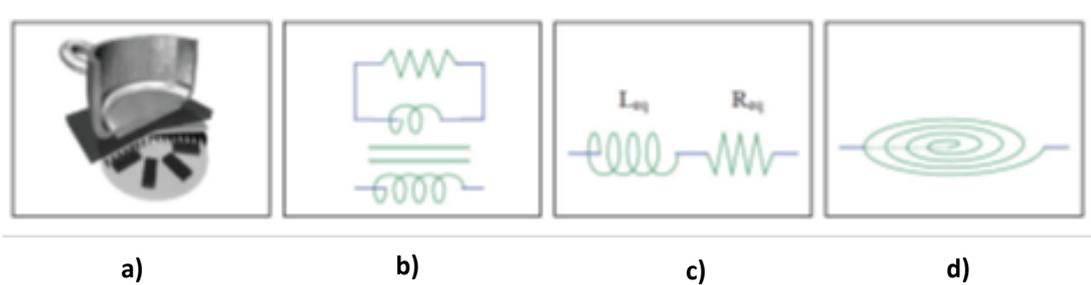


Figura 3 - Equivalente del sistema inductor recipiente; a) inductor recipiente
 b) transformador equivalente; c) modelo R-L equivalente; d) representación esquemática. [1]

Los valores Leq y Req dependen de varios parámetros, como el número de vueltas del inductor, diámetro y espesor de éste, tipo de cable utilizado para el mismo, frecuencia de la corriente que lo atraviesa, grado de acoplamiento entre el inductor y el recipiente, material del recipiente, temperaturas de los materiales, etc. [2, 3]

Se necesita, por tanto un sistema electrónico (Figura 4) capaz de proveer dicha corriente alterna en el rango de frecuencias adecuado a partir de la red eléctrica. Para ello se utilizan inversores de potencia o convertidores DC-AC, que transforman una tensión continua en corriente alterna de la frecuencia deseada.

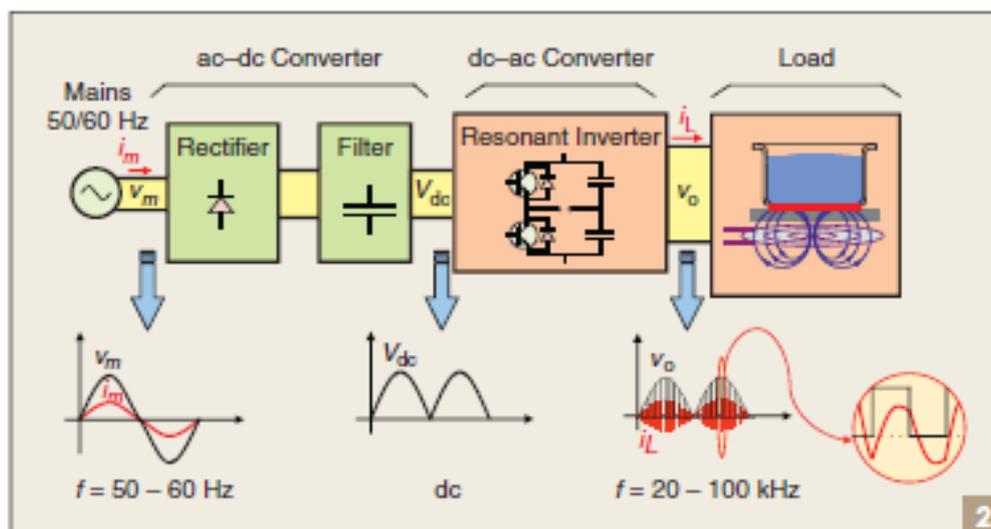


Figura 4 - Diagrama de bloques de la etapa de potencia [4].

Para la conversión AC/DC proveniente de la red eléctrica se rectifica mediante un puente de diodos, y prácticamente sin filtrado, se alimenta el inversor. De manera que la corriente del inductor es proporcional a la tensión de entrada, permitiendo un factor de potencia (PFC) muy próximo a la unidad.

Los pulsos de salida que permiten la inducción en el conjunto bobina-recipiente están acotados inferiormente por la frecuencia umbral del oído humano, es decir, 20 kHz, y superiormente por una frecuencia tal que haga que las pérdidas por conmutación no sean demasiado elevadas. Controlando el nivel de corriente en el inductor se puede variar el nivel de potencia suministrado al conjunto inductor-recipiente y así obtener una cocina regulable. Este control se efectúa mediante la variación de la frecuencia de excitación o el ciclo de trabajo ($D=t_{on}/T_s$); ambas variables están relacionadas en el caso del inversor 1SW-QR; siendo $t_{on}+t_{off}=T_s$.

1.4. Convertidor 1SW-QR (One Single Switch-Quasi Resonant).

Esta topología está compuesta por el inductor, un condensador, un transistor y un diodo en antiparalelo. El condensador de resonancia C_{RES} se ha desglosado en dos condensadores $C_{RES}/2$. La partición del condensador de resonancia es totalmente equivalente, pero presenta un mejor comportamiento para alta frecuencia; por este motivo se hace la división de C_{RES} , tal como se puede ver en la Figura 5.

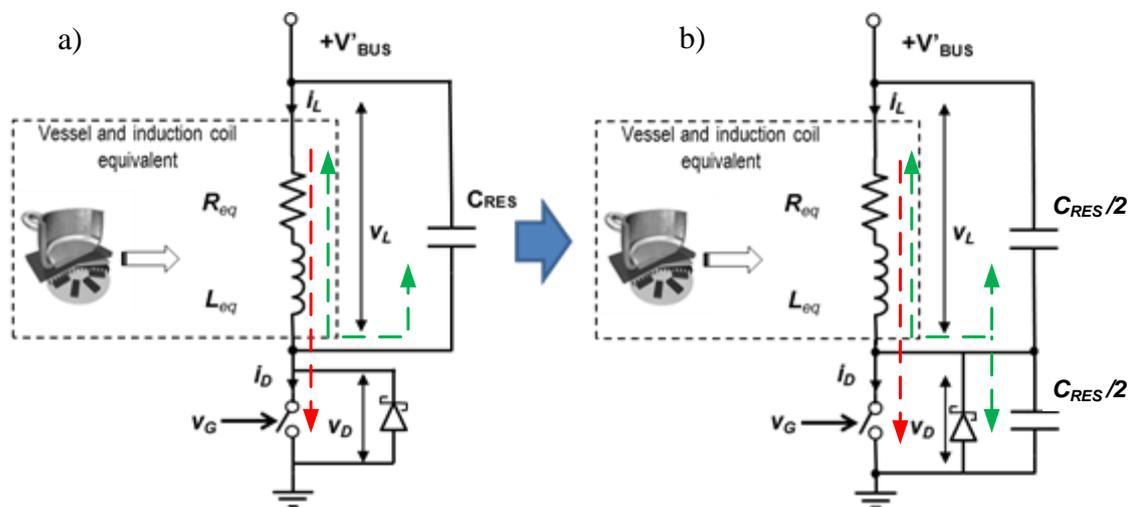


Figura 5 1SW-QR [5].

Para utilizar esta estructura y obtener la corriente deseada en la carga, es necesario controlar el tiempo de *On* (t_{on}) del transistor.

El tiempo de *Off* (t_{off}) está condicionado a cumplir la conmutación *ZVS* del transistor. Otra de las peculiaridades que se observa es que al existir un condensador en paralelo con la carga, la tensión no se establece instantáneamente, por lo que las pérdidas son muy pequeñas en el paso a *Off* del transistor, y en el paso a *On* se realiza con tensión cero, *ZVS*, lo que permite que las pérdidas de conmutación sean mínimas.

Se observa que es una estructura muy simple, compuesta únicamente por un único semiconductor, por lo que es económica y presenta un rendimiento muy bueno, ya que la corriente sólo tiene que atravesar un dispositivo, por lo que las pérdidas de conducción son únicamente las de éste. Así como, muy bajas pérdidas en conmutación.

Por el contrario, presenta una falta de flexibilidad debido a la limitación en que la condición ZVS fija el tiempo de *Off*, por lo que potencia en la carga depende de la frecuencia de conmutación; perdiendo de este modo un grado de libertad frente a otras estructuras donde podemos conjugar frecuencia y ciclo de trabajo (*D*) para conseguir las condiciones deseadas.

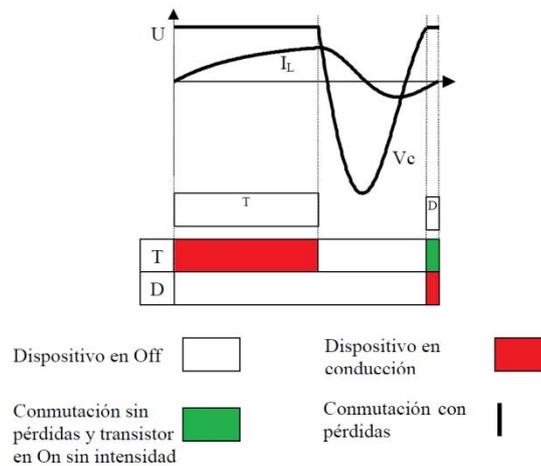


Figura 6 – Formas de onda en 1SW-ZVS y conducción dispositivos [1].

En la Figura 6 se ven las formas básicas de tensión y corriente en el 1SW-QR. Se observa cómo el tiempo de *Off* está condicionado a que termine la resonancia y se cumpla la condición ZVS.

La conmutación óptima (ZVDS –Zero Voltage Derivative Switching - Figura 7) se produce cuando la conducción del diodo en antiparalelo es cero; esto implica que tanto la tensión entre extremos como la corriente en el condensador son cero, de acuerdo a la ecuación del condensador, Ec 1, para que la corriente sea cero, la derivada tiene que ser necesariamente cero.

Ec 1

$$i(t) = C \frac{dv_c(t)}{dt}$$

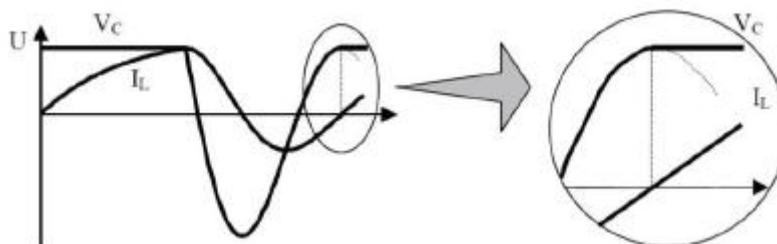


Figura 7 - Gráfica conmutación ZVDS [1].

Esta conmutación sólo se da para unas condiciones exactas, por lo que no permite ningún tipo de ajuste ni control.

Uno de los objetivos de este proyecto es la obtención de una estructura flexible que independice la potencia en la carga de la limitación de tiempos impuesta por la topología.

1.5. Carburo de Silicio (SiC)

En los últimos años el grupo de investigación de electrónica de Potencia de la Universidad de Zaragoza –GPEM- ha investigado las nuevas tecnologías emergentes de dispositivos en sustratos de Carburo de Silicio (*SiC*) [6, 7]; que junto a la larga colaboración con la empresa B/S/H han permitido un amplio conocimiento en los convertidores aplicados a la inducción doméstica [8, 9, 10]

Las características teóricas de los dispositivos de potencia emergentes de materiales de banda ancha como el *SiC* son:

- ✓ Alta tensión de bloqueo (1200V).
- ✓ Bajas pérdidas en conducción (45mΩ - 85mΩ).
- ✓ Alta frecuencia de operación, derivada de las bajas capacidades parásitas que tiene el *SiC*.
- ✓ Pocas pérdidas de conmutación. Al ser dispositivos unipolares no tienen cola de corriente ni tiempo de recuperación, lo que les permite conmutar en muy poco tiempo [11].
- ✓ Mayor temperatura de funcionamiento que el silicio; 250°C, frente a 150°C del *Si*; que posibilitará en el futuro el funcionamiento sin ventilación forzada, en cuanto estén disponibles comercialmente los encapsulados apropiados.

Este esfuerzo investigador está orientado al desarrollo de nuevas estructuras de conversión y amplificación de potencia, y un uso más eficiente de la energía. Todo esto deriva en una mejora significativa en la funcionalidad y prestaciones de las cocinas de inducción.

Actualmente no hay muchos dispositivos comerciales en tecnología *SiC*, de los que se comercializan se ha seleccionado un transistor *JFET normally-on de SemiSouth JFET SJDP120R085* ya que es uno de los primeros transistores disponibles comercialmente para los niveles de potencia (700/2000W) y tensión (1200/1800V) requeridos en la aplicación de inducción doméstica. Se cuenta con la colaboración del fabricante, ya que están interesados en estudiar y comprobar su funcionamiento y posibilidades que ofrece la tecnología *SiC*.

2. Operación 1SW-QR.

En este capítulo se describen el funcionamiento y los parámetros de control de que se dispone para regular la potencia de salida en un 1SW, y por qué es ventajoso salirse de los modos óptimos para tener más grados de libertad.

Como se vio anteriormente, en esta estructura se eliminan las pérdidas por conmutación al conmutar con tensión cero y permitir transiciones suaves debido a los elementos resonantes. El óptimo tiene lugar en ZVDS donde la conmutación ocurre en el instante en que la corriente pasa por cero, que representa el límite inferior de potencia de salida de la etapa. Por otra parte, el t_{off} está condicionado a conmutar cuando la tensión sea cero.

La potencia entregada a la carga es:

Ec 2

$$P_o = \frac{V}{T_s} \int_0^{T_{on}} i_L(t) dt = \frac{V^2}{RT_s} \int_0^{T_{on}} \left(1 - e^{-\frac{R}{L}t}\right) dt \xrightarrow{T_{on}=DT_s} = \frac{V^2}{R} \left(D - \frac{L}{RT_s} \left(1 - e^{-\frac{R}{L}DT_s}\right) \right) =$$

$$= \frac{V^2}{R} \left(D - \frac{Q\omega_n}{2\pi} \left(1 - e^{-\frac{2\pi D}{Q\omega_n}}\right) \right)$$

$$\text{Con } \omega_n = \omega_s / \omega_0 < 1 ; \omega_0 = \frac{1}{\sqrt{LC}} = 2\pi f_0 ; Q = \frac{\omega_0 L}{R}$$

Los parámetros del circuito se pueden dividir en parámetros de seguridad y de control. Los primeros vienen impuestos por los valores de los componentes del circuito. Respecto a los de control únicamente se dispone un grado de libertad, D ; que en este caso está ligado a la frecuencia de conmutación, ya que t_{off} viene fijado por la condición ZVS. Por lo que para poder obtener una variación de potencia se ha de regular mediante el cambio de la frecuencia de conmutación. La Figura 8 muestra gráficamente la variación de la potencia de salida frente a cambios en la frecuencia de conmutación, y las formas de onda de tensión y corriente en el dispositivo asociadas en ambos casos.

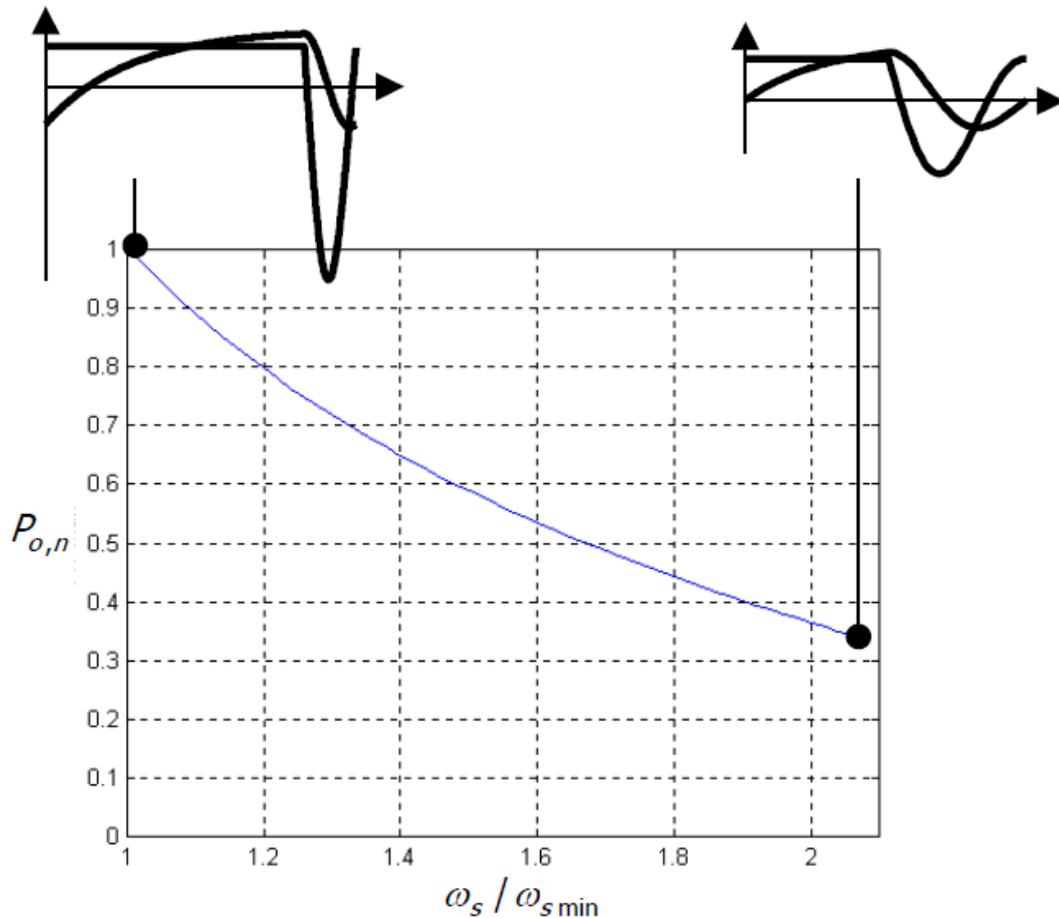


Figura 8 - Variación de la potencia normalizada respecto a frecuencia de conmutación [1].

La conmutación en ZVS tiene un rango de operación cuyo límite inferior es ZVDS, y el máximo la máxima potencia admisible por el convertidor.

La carga influye en la evolución del convertidor y las posibles conmutaciones que se pueden producir; tal y como se reflejan en la Figura 9.

Para que exista ZVS, la tensión de pico del condensador debe ser mayor que la tensión de alimentación, de manera que cruce por cero. Dicha tensión viene impuesta por la corriente por la carga, en la forma:

Ec 3

$$V_p = V_s + I_o \sqrt{\frac{L_{eq}}{C_{RES}}}, \text{ con } \sqrt{\frac{L_{eq}}{C_{RES}}} = Z_L$$

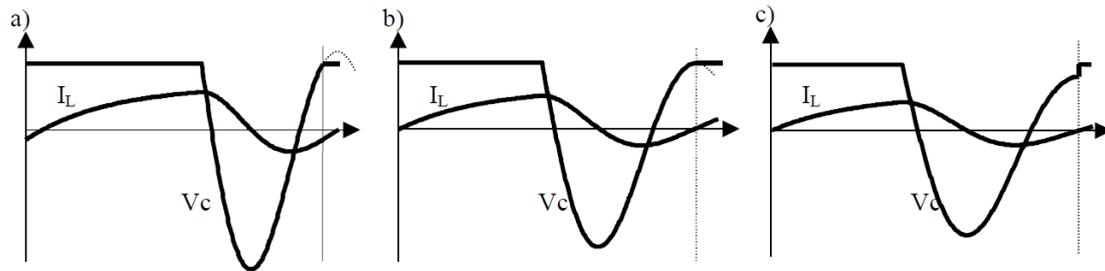


Figura 9 - Posibilidades de conmutación: a) conmutación ZVS; b) conmutación óptima o ZVDS; c) conmutación no ZVS [1].

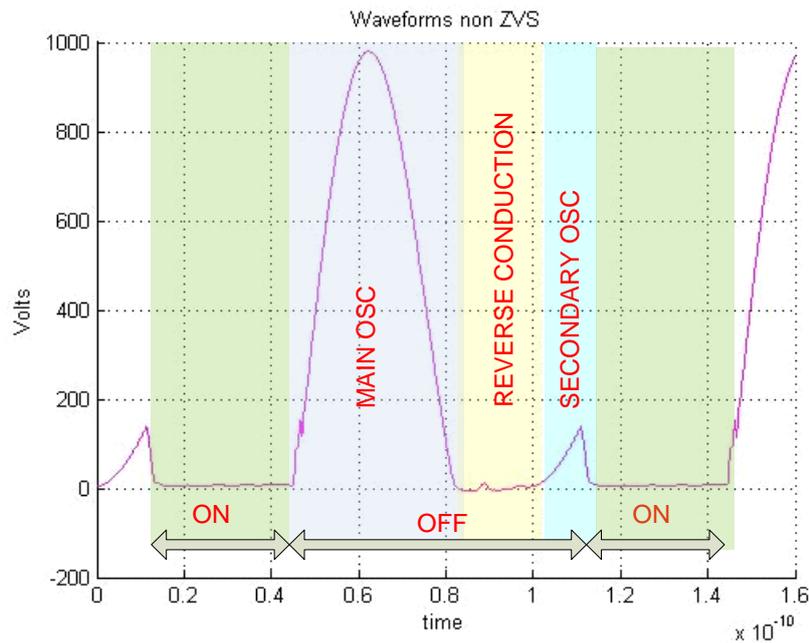


Figura 10 - Formas de onda no ZVS, por t_{off} mayor que $t_{resonancia}$.

De la ecuación Ec 3 se observa que si la corriente por la carga, o la impedancia de resonancia son bajas, la tensión no cruzará por cero, y no se obtendrá ZVS; ya que necesita un mínimo de energía para contrarrestar la tensión de alimentación y poder alcanzar la tensión cero en el dispositivo. Se necesita pues, un mínimo de impedancia y de corriente por el tanque resonante.

En la Figura 10 se observa como tras la oscilación principal, una vez que cruza por cero, existe un periodo de conducción inversa a través del interruptor; y comienza otra oscilación. La pérdida de ZVS puede provocar más pérdidas que si no se incluyeran dichos elementos, ya que si se conmuta fuera de estos límites el condensador en paralelo se encuentra cargado, por lo que al conducir el interruptor, toda la carga se disipará a través de él, mediante un pulso de corriente elevado. La energía disipada en el transistor es la propia almacenada en el condensador:

$$\text{Ec 4} \quad E_C = \frac{1}{2} C V_{SW}^2$$

Se observa que debido a la restricción de mantener la condición ZVS el control de esta etapa es muy limitado; tanto por los tiempos de operación, como lo referente a la carga.

En este proyecto se propone la extensión del rango de operación del convertidor 1SW-QR; mientras se mantienen sus buenas características de bajas pérdidas, sencillez y bajo coste.

2.1. Operación fuera de ZVS.

Como se ha presentado, la operación en la región ZVS es muy ventajosa, puesto que se eliminan las pérdidas de conmutación en el paso a *On* y parte de las de *Off*. Sin embargo, el rango de regulación es muy limitado. Se demuestra en la Ec 3 que la operación ZVS depende tanto de la frecuencia de resonancia, impuesta por el tanque; como de la carga y de la tensión de alimentación. Realmente el único parámetro modificable para cambiar la potencia de salida es el tiempo de *On*.

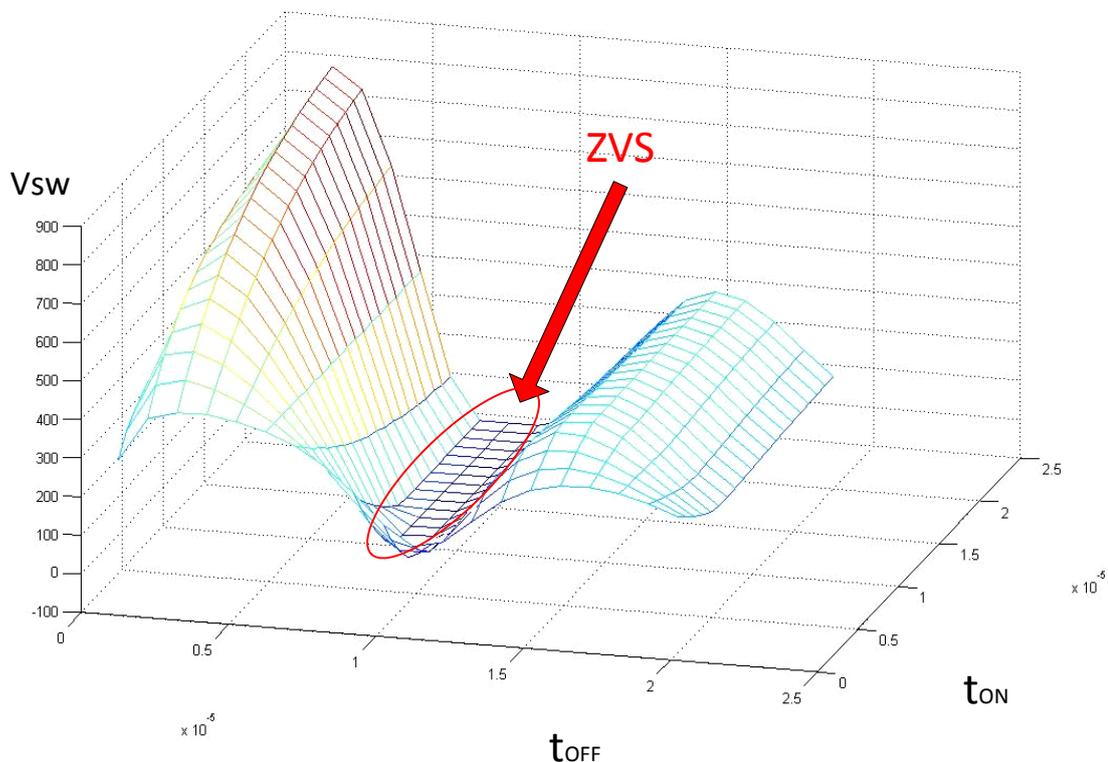


Figura 11 – Forma de onda de tensión en el *switch* en función de t_{ON} y t_{OFF} .
Obsérvese que la variación del t_{on} apenas tiene efecto sobre la forma de onda.

En la Figura 11 se muestra la variación de la tensión en el interruptor en función de los tiempos de *On* y de *Off*. Se observa que la variación del tiempo de *On* no tiene efecto sobre la tensión del interruptor; y que el tiempo de *Off* está impuesto a que se alcance ZVS.

Esta topología tiene la ventaja de que es muy simple, un solo semiconductor; bajo coste; sin necesidad de driver y aislamiento y sin tensiones flotantes de excitación. Lo que la hace muy apropiada para salidas de varios inversores (*multi-inverter*) y para varias cargas excitadas por el mismo inversor (*multi-output*).

Pero por contra, la falta de flexibilidad en la regulación limita mucho su control.

Por ello es conveniente posibilitar la operación fuera de ZVS. Esto conlleva más parámetros de control: t_{ON} , *Duty*, frecuencia,...; y permite eliminar la intermodulación típica de las configuraciones *multi-inverter* operando simultáneamente [12]; problemática que también se ha investigado en el grupo GEPM. Para conseguir la operación fuera de ZVS es necesario su análisis completo y el planteamiento de los circuitos auxiliares que soporten las pérdidas adicionales por trabajar fuera de los modos óptimos.

Se han investigado previamente varios métodos para utilizar el *Si* en modo subóptimo: La idea se basaba en conmutar el dispositivo de forma suave mediante PWM o con *driver* de dos niveles [13] de forma que la corriente se incremente de forma gradual.

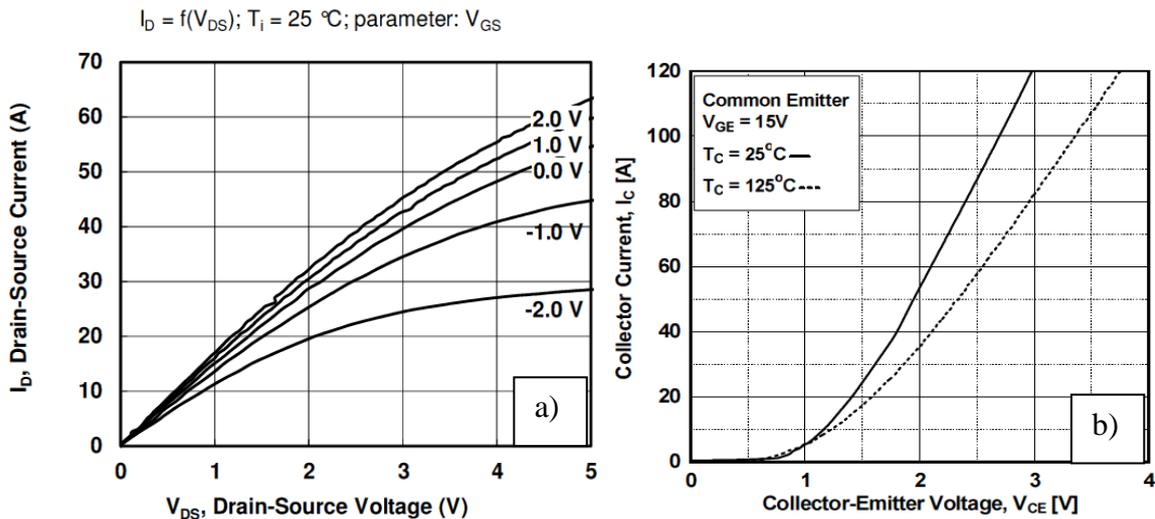


Figura 12 - Curvas características V-I de: a) dispositivo FET b) dispositivo bipolar IGBT.

Otra ventaja, junto a la mayor velocidad de conmutación, de los *JFET* frente a los *IGBTs* es que los primeros presentan una limitación de corriente intrínseca, ya que para cada valor de V_{gs} presentan una I_{ds} debido a la saturación del canal de conducción por la variación de su geometría; por lo que se comportan como generadores de corriente, limitando el crecimiento de la corriente (Figura 12a). Por el contrario los *IGBTs* debido a su carácter bipolar no tienen limitación de corriente (Figura 12b) y es necesario mecanismos adicionales para limitar la corriente por ellos.

Esta característica, la limitación de corriente, es la que se aprovecha en este proyecto para poder descargar la capacidad en paralelo con el transistor sin que la corriente crezca indefinidamente en el transitorio del paso a On .

2.2. Análisis de pérdidas 1SW-QR fuera de modo óptimo.

Como se ha comentado anteriormente al no trabajar en los modos óptimos de conmutación ZVS se está operando sobre una región en la que se descarga bruscamente la capacidad que se encuentra en paralelo con el interruptor. Se ha visto también que en los dispositivos bipolares es muy peligroso, ya que por su propia estructura la corriente tiende a crecer de manera indefinida en el transitorio [13]. Por el contrario, con los dispositivos *FET* tienden a limitar la corriente a través de ellos, debido a la saturación del canal. Además, los nuevos dispositivos de *SiC* presentan tiempos de conmutación menores, lo que conlleva unas menores pérdidas sobre el dispositivo.

Ambas ventajas permiten plantear una solución novedosa para permitir la operación de la topología 1SW fuera de la conmutación óptima.

Analizando el circuito equivalente:

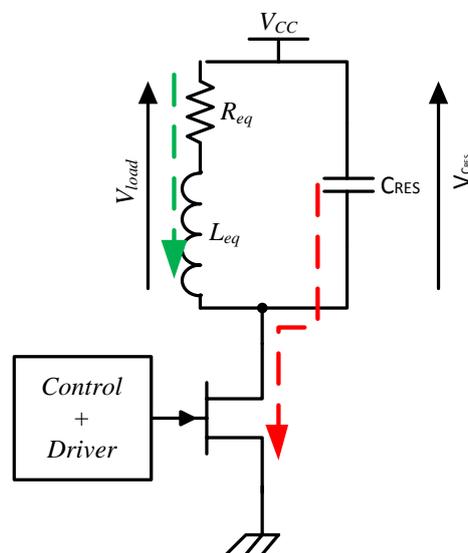


Figura 13 – Circuito equivalente 1SW.

Partimos de C_{RES} previamente cargado a $V_{CRES} = \Delta V$. Para el análisis se utilizará la hipótesis de “conmutación rápida”, asumiendo que la descarga del condensador será muy rápida, la corriente por la bobina se aproximará a un valor constante durante el tiempo de conmutación. En este contexto las pérdidas en el interruptor, por efecto único

de la descarga del condensador, serán iguales a la energía almacenada en el condensador [14].

Ec 5

$$E_c = \frac{1}{2} C \Delta V^2 \Rightarrow P_c = \frac{1}{2} C \Delta V^2 f$$

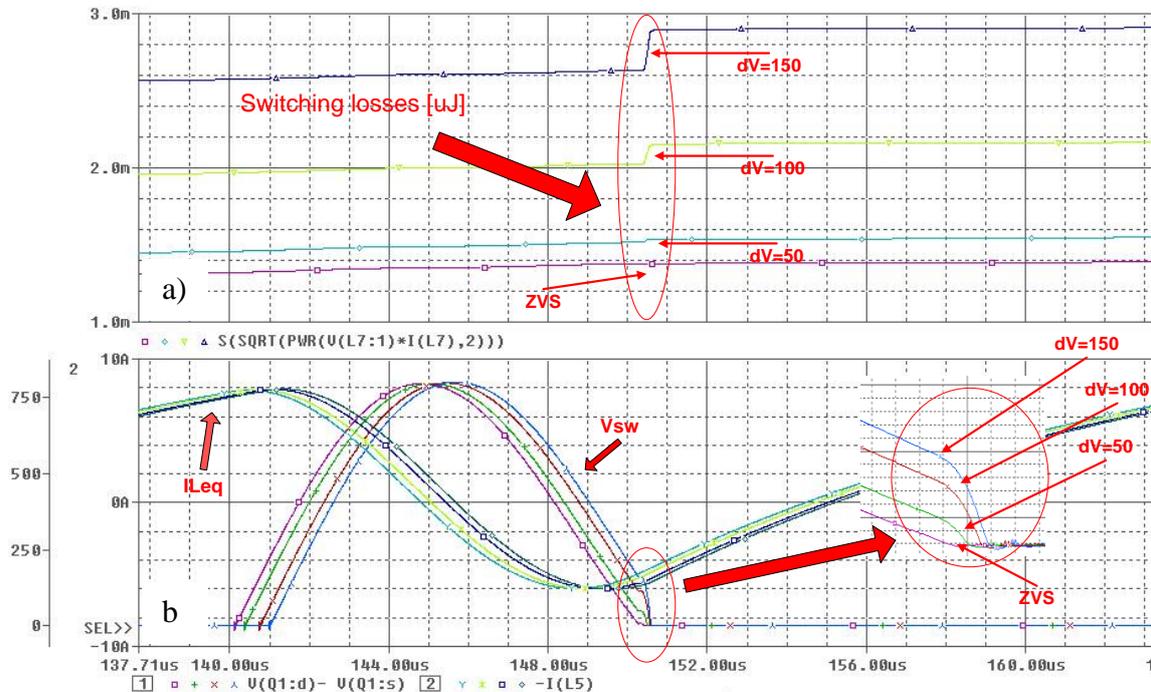


Figura 14 - a) Energía perdida por ciclo, b) Corriente y tensión fuera de ZVS,.

Como se aprecia en la Figura 14, la energía perdida por ciclo se incrementa con el cuadrado de la tensión; por tanto, si queremos trabajar en una zona más amplia debemos mantener un rendimiento aceptable en todo el rango de trabajo, para lo cual es necesario limitar esas pérdidas.

Para reducir estas pérdidas se introduce un elemento adicional en serie con la corriente Puesto que sólo afecta a los procesos de conmutación lo podemos llamar *snubber*¹. Se trata de un elemento que absorba o limite las pérdidas en las transiciones.

¹ Snubber: conjunto de componentes (pasivos y/o activos) que se incorporan al circuito de potencia para reducir en el dispositivo semiconductor el estrés eléctrico durante las conmutaciones y asegurar un régimen de trabajo seguro
[\[http://es.wikipedia.org/wiki/Circuitos_de_ayuda_a_la_conmutaci%C3%B3n_de_transistores.\]](http://es.wikipedia.org/wiki/Circuitos_de_ayuda_a_la_conmutaci%C3%B3n_de_transistores.)

3. Análisis de pérdidas: snubber regenerativo.

En este caso, para extender el rango de operación fuera de ZVS se debe poder manejar la pérdida adicional que introduce la descarga del condensador.

Para ello se introduce una red R_s - L_s en serie con el interruptor, de manera que limite el crecimiento de corriente; la misión de R_s es la de absorber la energía proveniente del condensador, y junto a L_s la de limitar el crecimiento de la corriente en el momento de la conmutación.

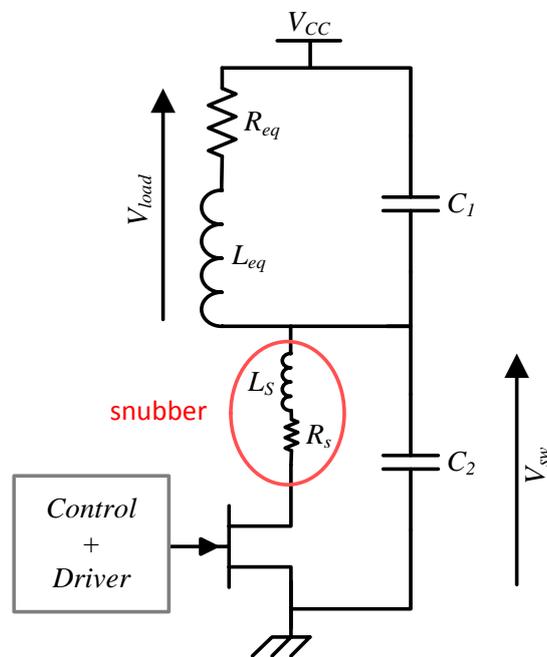


Figura 15 – Esquema 1SW con snubber inductivo.

De acuerdo con la expresión de una bobina:

Ec 6

$$i(t) = \frac{1}{L_s} \int v(t) dt$$

De manera que la corriente se incrementará lentamente, mientras la tensión cae entre extremos de la bobina.

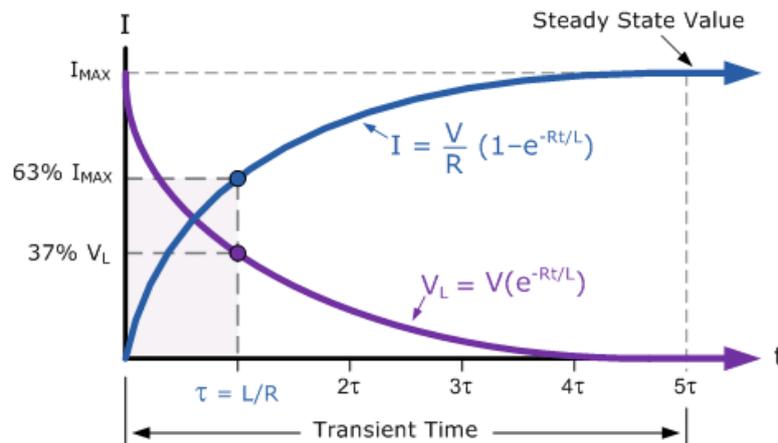


Figura 16- Comportamiento tensión-corriente en un circuito R-L.

De esta forma se consigue que la corriente crezca lentamente, y sin tensión entre extremos del interruptor; de forma que se reducen en gran medida las pérdidas de conmutación en el interruptor.

La misión de la red es doble: por una parte reduce las pérdidas en el paso a *On*; y por otra, permite disipar la energía almacenada en C_{RES} .

Debido a C_{RES} la red forma un circuito resonante R_s - L_s - C_{RES} .

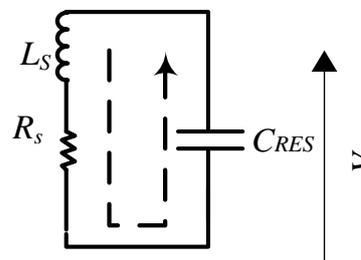


Figura 17 – Red R_s - L_s - C_{RES} equivalente en el t_{on} .

Para que la energía almacenada por C_{RES} se transfiera a la carga de inducción en lugar de disiparse en una bobina externa se aprovecha parte del inductor principal para que forme la bobina auxiliar. De esta forma se conforma un *snubber* regenerativo, ya que la potencia otrora disipada por la descarga del condensador, se entrega a la carga.

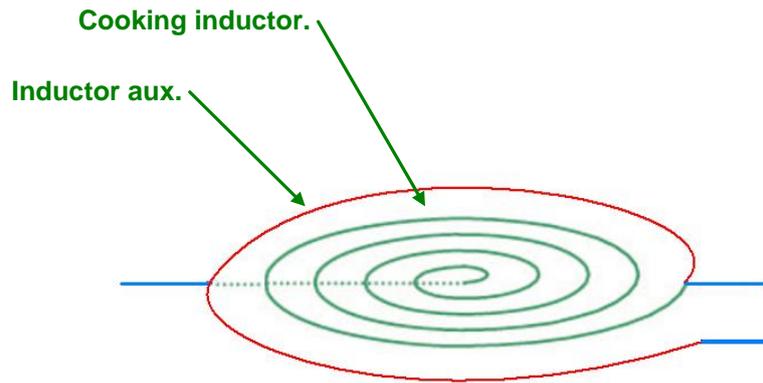


Figura 18 – Inductor principal y auxiliar en el mismo arrollamiento.

Se consigue un doble beneficio:

- Eliminar las pérdidas en el paso a On debido a la energía extra almacenada en C_{RES} debido a no trabajar en ZVS.
- Transferir esa energía extra a la carga; ya que L_s se encuentra en el mismo arrollamiento que el inductor principal.

Para el cálculo de las pérdidas en el transistor durante el t_{on} asumimos su modelo resistivo, sustituyéndolo en el circuito equivalente por la resistencia de conducción R_{ds} del $JFET$.

Se consideran dos circuitos equivalentes: por una parte el establecimiento de la corriente principal a través de R_{eq} y L_{eq} ; y por otro el asociado a la descarga de C_{RES} sobre la red resonante formada por el *snubber*.

Manteniendo la hipótesis de que la corriente a través de L_{eq} se mantiene constante durante la conmutación; y puesto que la descarga de C_{RES} es un proceso rápido podemos separar ambos circuitos.

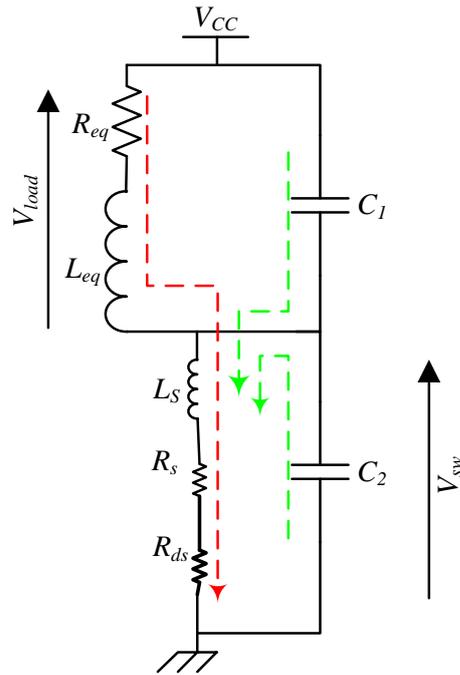


Figura 19 - Corrientes en el paso a On . (Rojo: corriente inductor principal. Verde: corriente asociada a la descarga de C)

❖ Pérdidas en t_{on} :

Analizando el circuito asociado a la descarga de C_{RES} , previamente cargado a V_{sw} , tenemos un circuito RLC.

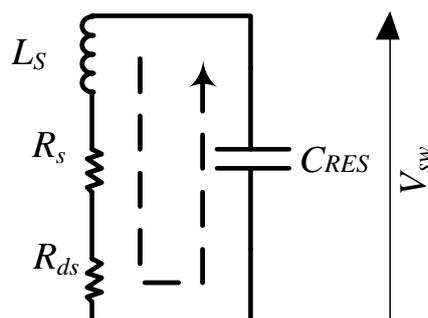


Figura 20 - Circuito equivalente formado por *snubber* regenerativo- R_{ds} - C_{RES} durante t_{on} .

La potencia disipada por la R_{ds} del transistor es:

Ec 7

$$\begin{aligned}
 P_{R_{DS}} &= \frac{1}{T} \int_0^{T_{on}} v_{R_{DS}}(t) i(t) dt \\
 &= \frac{R_{DS}}{T} \int_0^{T_{on}} i^2(t) dt \\
 &= \frac{R_{DS}}{T} \frac{V_{SW}^2}{L_s^2 \omega^2} \int_0^{T_{on}} (e^{-\alpha t} \sin(\omega t))^2 dt \\
 &= \frac{R_{DS}}{T} \frac{V_{SW}^2}{L_s^2 \omega^2} \int_0^{T_{on}} e^{-2\alpha t} \sin^2(\omega t) dt \\
 &= \frac{R_{DS}}{T} \frac{V_{SW}^2}{L_s^2 \omega^2} \int_0^{T_{on}} e^{-2\alpha t} \frac{1 - \cos(2\omega t)}{2} dt \\
 &= \frac{R_{DS}}{2T} \frac{V_{SW}^2}{L_s^2 \omega^2} \left[\int_0^{T_{on}} e^{-2\alpha t} dt - \int_0^{T_{on}} \cos(2\omega t) dt \right] \\
 &= \frac{R_{DS}}{2T} \frac{V_{SW}^2}{L_s^2 \omega^2} \left(-\frac{e^{-2\alpha t}}{2\alpha} \right. \\
 &\quad \left. - \frac{e^{-2\alpha t}}{4\alpha^2 + 4\omega^2} [2\omega \sin(2\omega t) - 2\alpha \cos(2\omega t)] \right) \Bigg|_0^{T_{on}} \\
 &\stackrel{\frac{1}{4\alpha^2 + 4\omega^2} \approx 0}{\approx} \frac{R_{DS}}{2T} \frac{V_{SW}^2}{L_s^2 \omega^2} \left(-\frac{e^{-2\alpha t}}{2\alpha} \right) \Bigg|_0^{T_{on}} \\
 &\approx \frac{R_{DS}}{2T} \frac{V_{SW}^2}{L_s^2 \omega^2} \left(\frac{1 - e^{-2\alpha T_{on}}}{2\alpha} \right) \\
 &\Rightarrow \lim_{T_{on} \rightarrow \infty} \frac{R_{DS}}{2T} \frac{V_{SW}^2}{L_s^2 \omega^2} \left(\frac{1 - e^{-2\alpha T_{on}}}{2\alpha} \right) \approx \frac{R_{DS}}{4T} \frac{V_{SW}^2}{L_s^2 \omega^2 \alpha}
 \end{aligned}$$

Con: $\alpha = \frac{R}{2L_s}$; $R = R_s + R_{ds}$; $\omega = \sqrt{\omega_o^2 - \alpha^2}$; $\omega_o = \frac{1}{\sqrt{L_s C}}$

Simplificando:

Ec 8

$$P_{R_{DS}} \approx \frac{R_{DS}}{R_{DS} + R_s} \frac{1}{2} \overbrace{C V_{SW}^2}^{E_C} f \approx \frac{R_{DS}}{R_{DS} + R_s} E_C f$$

Se observa que la energía almacenada en el condensador se reparte proporcionalmente a la resistencia R_{ds} y R_s . Por lo que interesará que la R_{ds} sea lo mas pequeña posible y que la bobina auxiliar tenga muy buen acoplo con la carga para que R_s sea grande y se transfiera la mayor parte de la energía a ella.

❖ Pérdidas en t_{off} .

Por otro lado, en el paso *Off* tenemos una bobina con corriente, y se quiere pasar a corte el transistor, por lo que la tensión entre sus extremos crecerá, de acuerdo con:

Ec 9

$$v(t) = L_s \frac{di(t)}{dt}$$

Se debe intentar minimizar el efecto de cortar la corriente por la bobina, ya que tiende a aumentar la tensión en el momento de corte; por lo que estaríamos con una conmutación dura, que incrementará las pérdidas en el paso a *Off*.

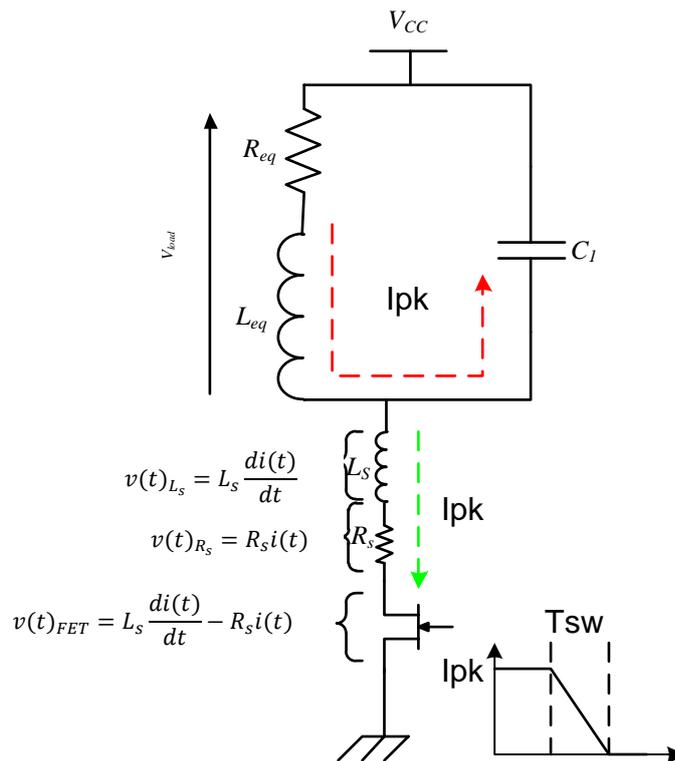


Figura 21 - Circuito equivalente paso a *Off* snubber regenerativo.

De forma análoga a la de antes, se calcula la potencia disipada sobre el interruptor, suponiendo un corte de corriente de forma triangular, como:

Ec 10

$$\begin{aligned}
 P_{FET} &= \frac{1}{T} \int_0^{T_{SW}} v(t)i(t)dt \\
 &= \frac{1}{T} \int_0^{T_{SW}} \overbrace{\left(L_s \frac{di(t)}{dt} - i(t)R_s \right)}^{V_{FET}} \overbrace{\left(1 - \frac{t}{T_{SW}} \right)}^{I_{FET}} dt \\
 &= \frac{I_{pk}^2}{T} \int_0^{T_{SW}} \left[\frac{L_s}{T_{SW}} - R_s \left(1 - \frac{t}{T_{SW}} \right) \right] \left(1 - \frac{t}{T_{SW}} \right) dt \\
 &= \frac{I_{pk}^2}{T} \left[t \left(\frac{L_s}{T_{SW}} - R_s \right) + t^2 \left(\frac{R_s}{T_{SW}} - \frac{L_s}{2T_{SW}} \right) - t^3 \frac{R_s}{T_{SW}} \right] \Big|_0^{T_{SW}} \\
 &= I_{pk}^2 \left[\frac{L_s}{2} - \overbrace{\frac{R_s}{3} T_{SW}}^{\approx 0} \right] f \approx \frac{1}{2} L_s I_{pk}^2 f
 \end{aligned}$$

Se puede observar que la energía disipada es precisamente la energía extra almacenada en la bobina.

El snubber regenerativo permite disminuir las pérdidas asociadas a la descarga del condensador, siempre que la resistencia de pérdidas del snubber R_s sea mucho mayor que la R_{ds} ; de forma que sólo una pequeña parte de la energía se disipe en el JFET; y el resto se reutiliza en el *snubber*.

Con esta red simple hay un factor de pérdidas añadido que limita el valor de los componentes del *snubber*. En el paso a *Off* se están introduciendo pérdidas adicionales debido a cortar la corriente que circula por la bobina que forma el *snubber*. Además dicha corriente es la de pico, por lo que el efecto es aún mas acusado.

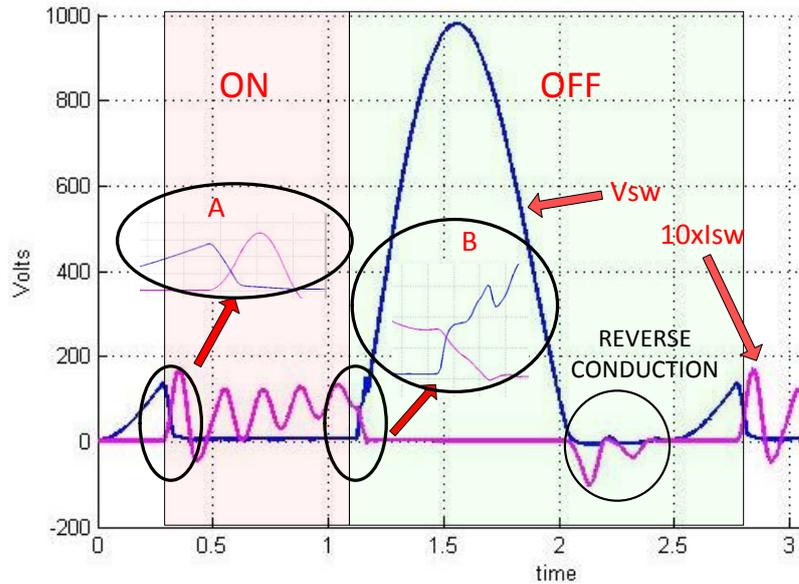


Figura 22 - Formas de onda de tensión y corriente en 1SW con snubber regenerativo.

Se puede ver en la Figura 22 como la corriente crece lentamente en el paso a *On* (A), y que el corte de corriente en el paso a *Off* provoca un rápido crecimiento de la tensión en el interruptor (B)

Para minimizar las pérdidas por el corte de corriente en la bobina L_s se incluye un condensador adicional, C_s . De manera que se intente mantener la reducción de pérdidas conseguida en la descarga del condensador.

A continuación se propone el *snubber* regenerativo resonante, como extensión del previamente planteado y que tiene como objetivo minimizar las pérdidas de conmutación en ambos procesos.

4. Análisis de pérdidas snubber regenerativo resonante.

En el capítulo anterior se demostró que introduciendo el *snubber* regenerativo se reducen las pérdidas por la descarga de la capacidad cuando no se trabaja en modo ZVS. Pero por contra, se introducen pérdidas adicionales debido a la descarga en corriente del inductor.

Para evitar el crecimiento de la tensión en el transistor debido al corte de la corriente de L_s durante el paso a *Off* se introduce una capacidad adicional que absorba la energía de la bobina y ralentice el crecimiento de la tensión durante la conmutación del transistor.

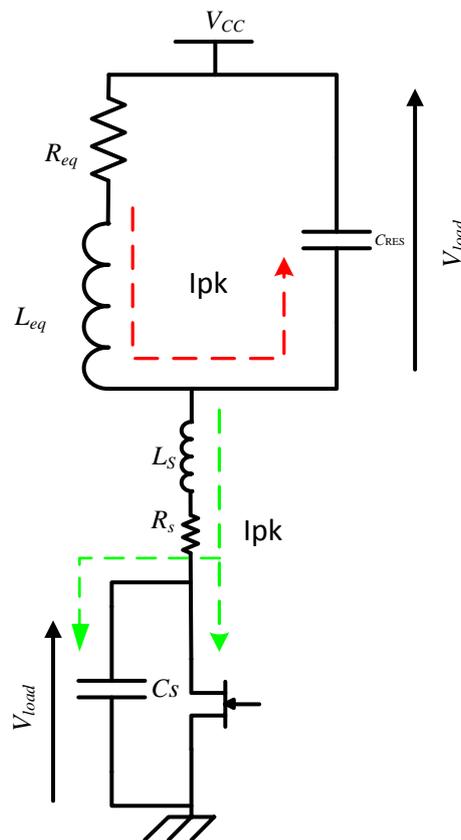


Figura 23 - Circuito equivalente *snubber regenerativo resonante*.

Se pueden diferenciar dos circuitos: por una parte el circuito del tanque resonante $R_{eq}-L_{eq}-C_{RES}$; y por otra el equivalente del *snubber regenerativo resonante* $R_s-L_s-C_s$. Se obtienen dos circuitos resonantes, con frecuencias de oscilación muy distintas, el tanque con frecuencias de 30kHz-100kHz; y el *snubber*, con unos pocos MHz.

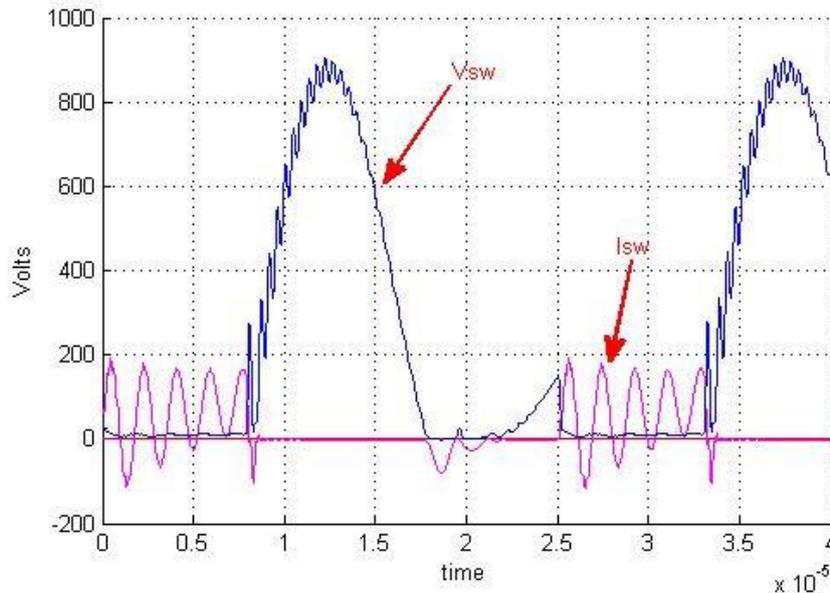


Figura 24 – V_{sw} e I_{sw} en el transistor fuera de ZVS.

Se observa en la Figura 24 cómo la oscilación del *snubber* se superpone a la oscilación propia de la topología, mucho más lenta.

Se demuestra matemáticamente en el ANEXO1 que la energía en el paso a *On* y la de *Off* dependen del valor de C_s .

❖ Pérdidas en t_{off} :

Ec 11

$$i_{C_s}(t) \approx I_{pk} \Rightarrow v_{FET}(t) = v_{C_s}(t) \approx \frac{1}{C_s} \int i_{C_s}(t) dt \approx \frac{I_{pk}}{C_s} t$$

$$E_{OFF} = \int_0^{T_{sw}} \overbrace{v_{FET}(t)}^{=v_C(t)} i_{FET}(t) dt \approx \int_0^{T_{sw}} \frac{I_{pk}}{C_s} t I_{pk} \left(1 - \frac{t}{T_{sw}}\right) dt \approx \frac{I_{pk}^2 T_{sw}^2}{C_s 6}$$

❖ Pérdidas en t_{on} :

Ec 12

$$I_{FET} \approx \Delta V \left[\frac{1}{L_s \omega} e^{-\frac{R_s}{2L_s}} \sin(\omega t) + \frac{1}{R_{DS}} e^{-\frac{t}{R_{DS} C_s}} \right] \quad \text{con } \omega \approx \frac{1}{\sqrt{L_s C_{RES}}}$$

$$E_{ON} = \int_0^{t_{on}} v_{FET}(t) i_{FET}(t) dt \approx \Delta V^2 R_{DS} \int_0^{t_{on}} i_{FET}(t) dt \approx \Delta V^2 \left(\frac{R_{DS}}{4R_S} C_{RES} + \frac{C_S}{2} \right)$$

Se observa en la Ec 12 como de nuevo nos aparece el factor R_{DS}/R_S , y la energía almacenada en cada uno de los condensadores C_S y C_{RES} .

Uniendo ambas ecuaciones Ec 11 y Ec 12, obtenemos la energía total por ciclo disipada en el transistor debido a las conmutaciones:

Ec 13

$$E = E_{ON} + E_{OFF} \approx \Delta V^2 \left(\frac{R_{DS}}{4R_S} C_{RES} + \frac{C_S}{2} \right) + I_{pk}^2 \frac{T_{sw}^2}{6C_S}$$

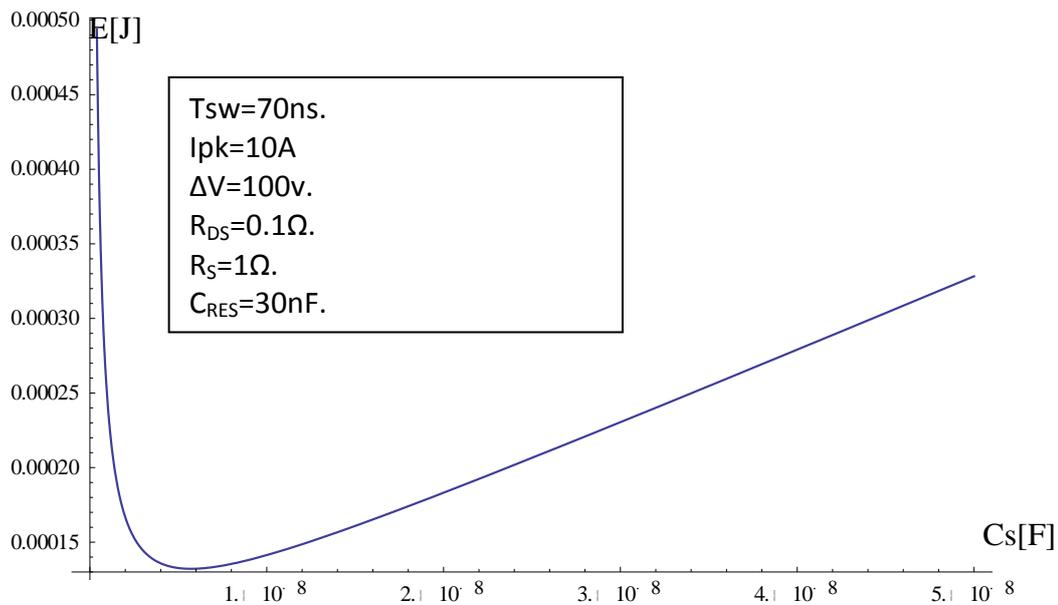


Figura 25 – Energía=f(C_S)

La Figura 25 muestra la energía frente al valor de capacidad C_S . Por un lado para minimizar las pérdidas de paso a *On* interesa una capacidad C_S lo mas pequeña posible de manera que la energía almacenada a disipar sea lo mínimo posible; pero por otra es conveniente que sea alta para absorber la energía del inductor L_S en el paso a *Off*. Se puede observar que existe un valor óptimo de C_S para el cual la energía es mínima.

Para minimizar el valor de C_S es necesario que L_S sea lo más pequeña posible; para ello se calcula según la Ec 9 para que toda la tensión ΔV caiga entre extremos de la bobina, de forma que el valor mínimo de L_S es:

Ec 14

$$L_S = \frac{\Delta V}{di/dt} = \Delta V \frac{T_{sw}}{I_{pk}}$$

Derivando la Ec 13 e igualando a cero se calcula el valor óptimo de C_s como:

Ec 15

$$C_{opt} = \frac{\partial E}{\partial C_s} = 0 \Rightarrow \frac{\Delta V^2}{2} - \frac{I_{pk}^2 T_{sw}^2}{6C_s^2} = 0 \Rightarrow C_{opt} \approx \frac{I_{pk} T_{sw}}{\Delta V \sqrt{3}}$$

El cálculo del valor óptimo de C_s para el diseño adecuado del 1SW con *snubber* regenerativo resonante es una aportación novedosa de este proyecto, y tanto la propuesta de la topología, como la del diseño han sido enviados a un congreso internacional de referencia en electrónica de potencia, el APEC 2013. El abstract enviado como propuesta se incluye en el Anexo3 (Su aceptación está todavía pendiente y se conocerá en Octubre).

5. Resultados y conclusiones.

Para la obtención de los resultados experimentales, y como ya se ha mencionado, se desarrolló una tarjeta que permitiera una plataforma *hardware* para validar las pruebas. Se ha denominado “*Tarjeta de Cascodo flexible*”, ya que dicha tarjeta no está limitada a una única topología, sino que presenta el concepto “interruptor”, siendo válida para cualquier estructura, incluyendo más o menos tarjetas conectadas. Incluyéndose todos los elementos necesarios para la actuación sobre el *JFET* de *SiC*. Se detalla más ampliamente en el ANEXO2.

A continuación se muestran los resultados mas significativos para una carga de inducción obtenidos a partir de la “*Tarjeta de Cascodo flexible*” para varios modos de trabajo: *sin snubber*, *snubber regenerativo* y *snubber resonante*.

En la Figura 26 se presentan los resultados experimentales de las potencias disipadas frente a los valores de descarga de tensión del condensador. Se aprecia cómo en el funcionamiento *sin snubber* la potencia disipada crece de forma cuadrática.

El funcionamiento con *snubber* ofrece muy buenas características, especialmente cuando comienza a crecer la tensión de descarga. A medida que esta crece el *snubber resonante* tiene un peor comportamiento que el *snubber regenerativo*, ya que este no se ve afectado por la descarga de condensador; sin embargo tiene un peor comportamiento para bajas tensiones, ya que las pérdidas debidas a la inductancia se mantienen. En cualquier caso el *snubber resonante* ofrece un mejor resultado que *sin snubber* para cualquier rango de trabajo.

Las líneas de tendencia de segundo orden se muestran en negro punteado. Se aprecia la disminución de los coeficientes de las ecuaciones del *snubber* regenerativo y *snubber* regenerativo resonante respecto al funcionamiento *sin snubber*.

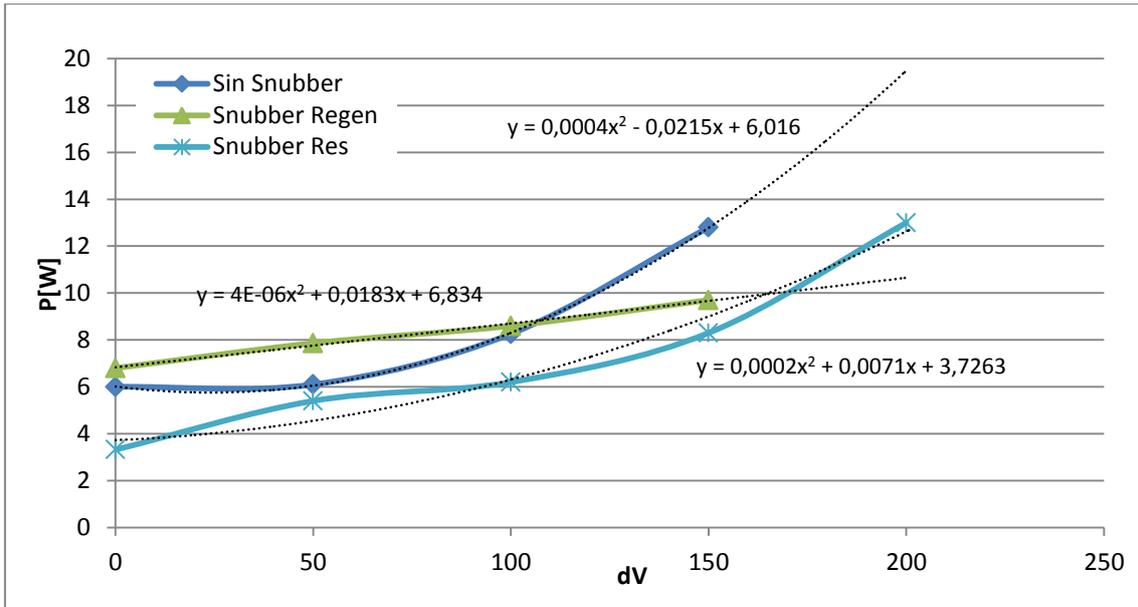
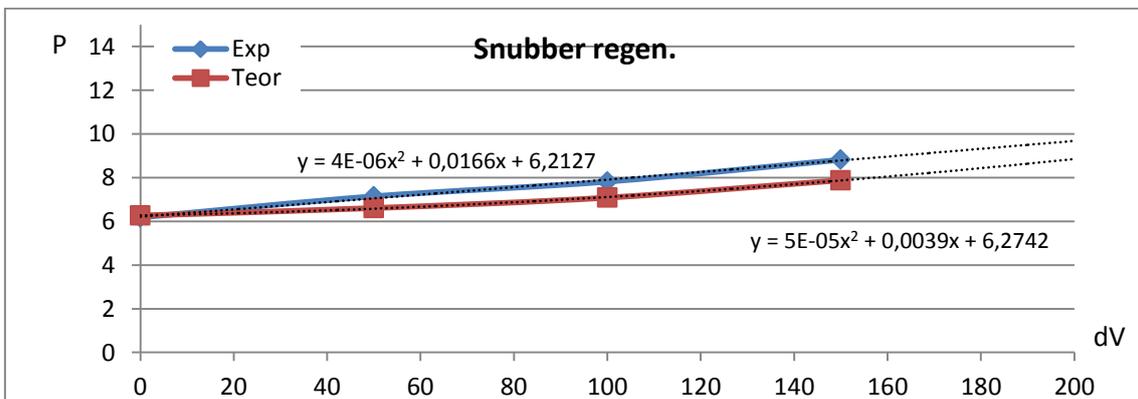
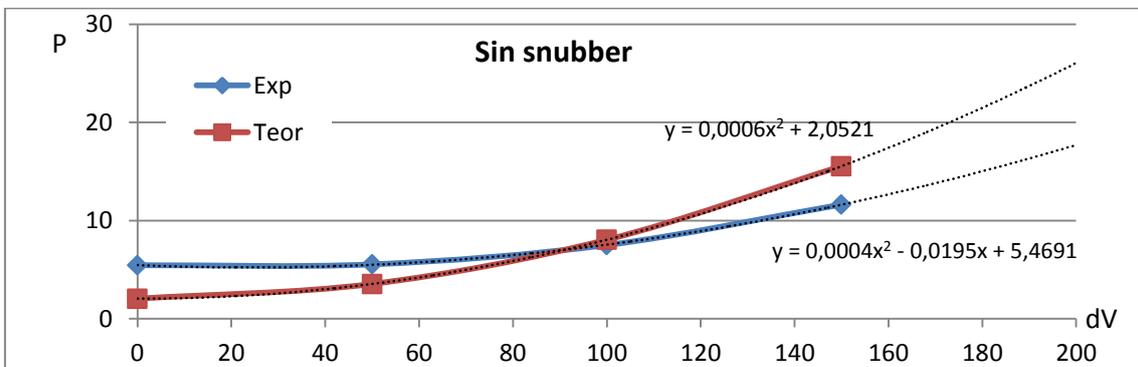


Figura 26 – Comparativa de potencia disipada frente a ΔV para funcionamiento del *Cascodo flexible sin snubber*, con *snubber regenerativo* y *snubber resonante*.

Datos: $V_{in}=230v$, $L_s=2\mu H$, $C_s=2.2nF$, $R_s=1\Omega$, $C_{RES}=30nF$, $L_{eq}=168\mu H$, $R_{eq}=15\Omega$, $f=40KHz$.

A continuación se presentan las comparativas de los resultados obtenidos experimentalmente y los calculados teóricamente para los distintos modos de trabajo.



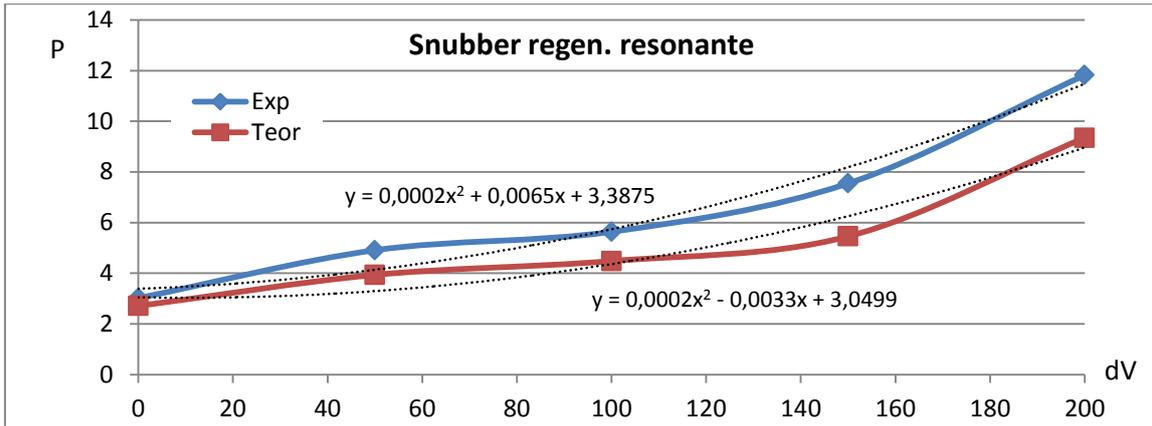


Figura 27 – Comparativa de los resultados experimentales y teóricos en los distintos casos.

Datos: $V_{in}=230v$, $L_s=2\mu H$, $C_s=2.2nF$, $R_s=1\Omega$, $C_{RES}=30nF$, $L_{eq}=168\mu H$, $R_{eq}=15\Omega$, $f=40KHz$.

Las pérdidas disipadas por el transistor se corresponden bastante bien con la teoría, especialmente en los dos últimos casos, ya que al incluir los elementos adicionales del *snubber* los efectos parásitos quedan incluidos en los primeros. Las diferencias pueden deberse a divergencias entre los valores parásitos utilizados teóricamente frente a los valores reales, y algunos otros parásitos no tenidos en cuenta en la teoría. En cualquier caso las tendencias se ven plenamente verificadas.

Se observa que, efectivamente, con el *snubber* disminuimos las pérdidas en el transistor, incluso trabajando fuera de los modos óptimos ZVS, por lo que al poder conmutar con tensión en él se puede extender el rango de operación sin limitarse a mantener la condición ZVS, que como ya se demostró era muy restrictiva en cuanto a frecuencia de operación y ciclo de trabajo.

Así según se trabaje hacia un lado u otro de la zona ZVS (aumentando o disminuyendo D , manteniendo la frecuencia constante) se aumenta o disminuye la potencia entregada a la carga de forma lineal.

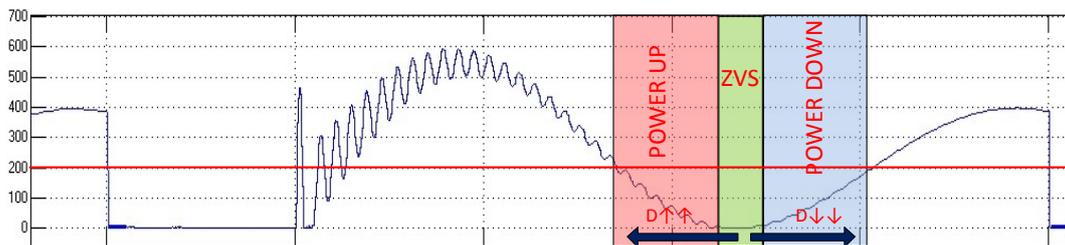


Figura 28 – Regulación de potencia según tensión en el interruptor.

Así pues, se obtiene un dispositivo que puede operar en un área extensa de trabajo y no sólo en un punto como en ZVS, ya que se puede variar D y la frecuencia de manera independiente, ganando grados de libertad; mientras se mantiene un rendimiento elevado en toda la zona de trabajo.

En la Figura 29 se muestran los rendimientos calculados frente al ciclo de trabajo y frecuencia de conmutación. Puede observarse que el rendimiento en el caso del 1SW decae rápidamente en cuanto se opera fuera de la zona ZVS; mientras que en el caso de trabajar con el *snubber* regenerativo resonante los límites de operación se suavizan, permitiendo una zona de trabajo más amplia. Esto se observa gráficamente en la Figura 29 donde se puede ver que las zonas verdes son más amplias y presentan transiciones más suaves que las correspondientes al 1SW-QR.

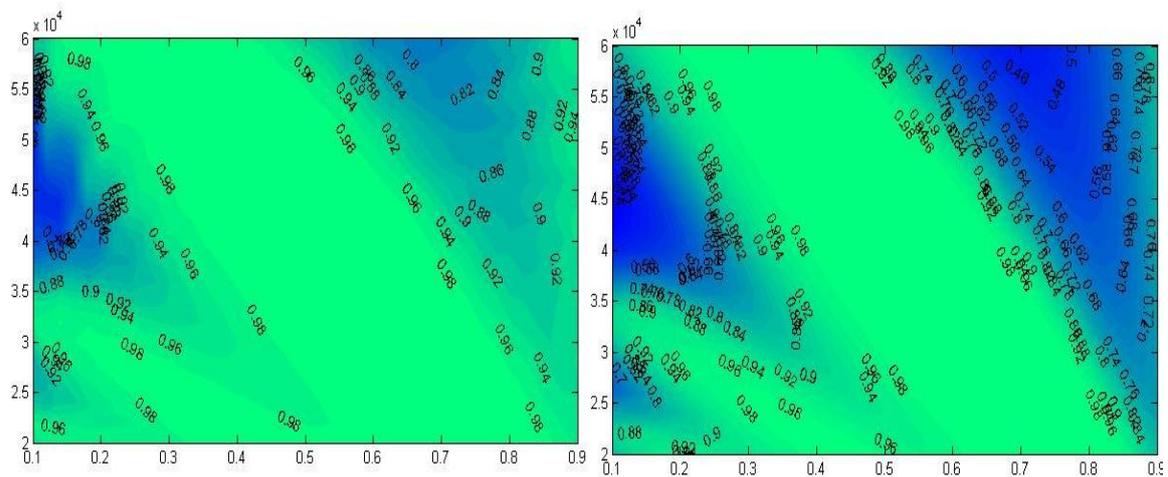


Figura 29 – Rendimiento para: izqda) snubber resonante, dcha) 1SW-ZVS

Datos: $V_{in}=230v$, $L_s=2\mu H$, $C_s=2.2nF$, $R_s=1\Omega$, $C_{RES}=30nF$, $L_{eq}=168\mu H$, $R_{eq}=15\Omega$.

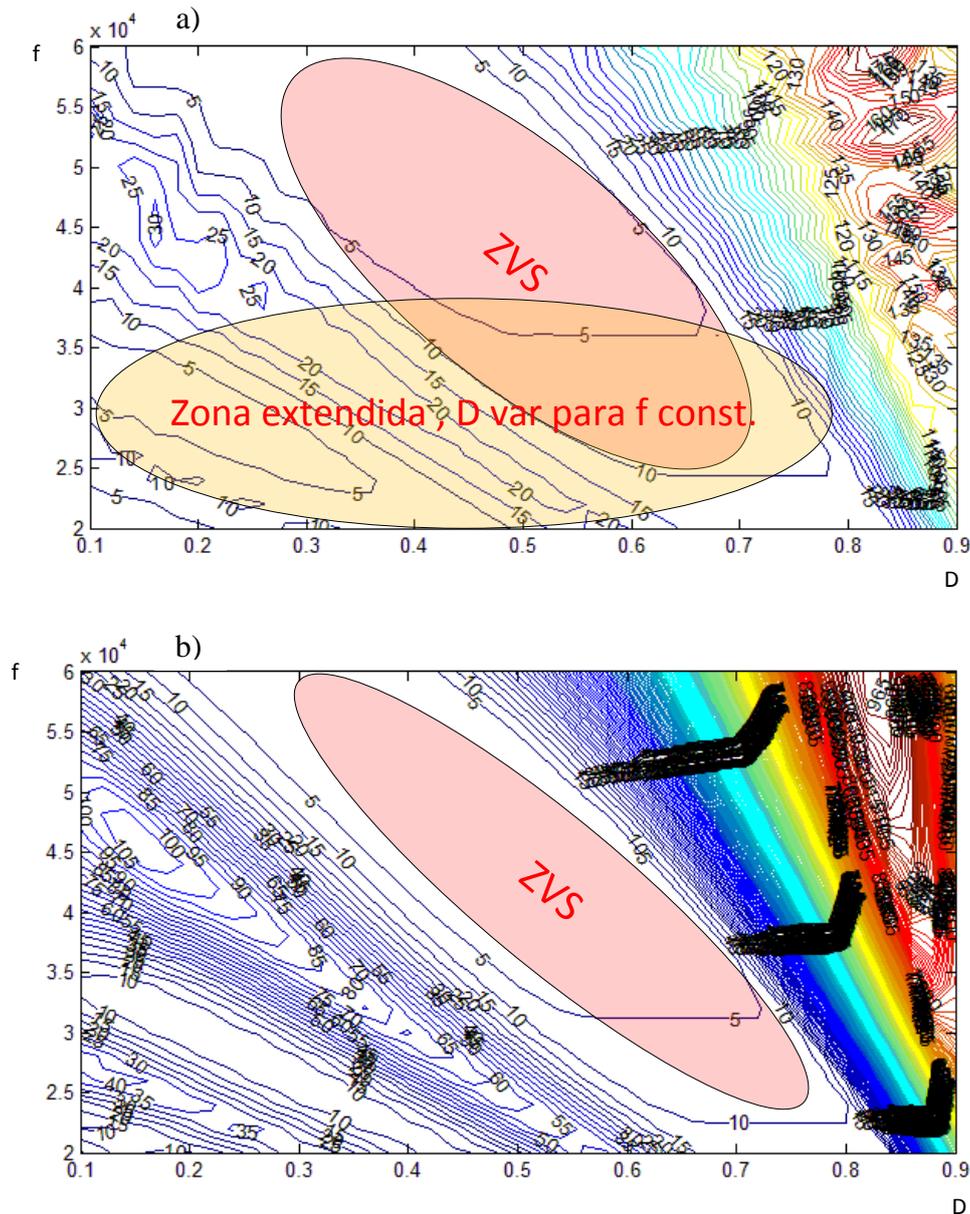


Figura 30 – Comparación de pérdidas en el transistor para:
 a) 1SW con snubber resonante, b) 1SW-ZVS.
 Datos: $V_{in}=230v$, $L_s=2\mu H$, $C_s=2.2nF$, $R_s=1\Omega$, $C_{RES}=30nF$, $L_{eq}=168\mu H$, $R_{eq}=15\Omega$

Se observa en la Figura 30a como en la zona fuera de ZVS para D bajo, las pérdidas se mantienen bajas. Mientras que si lo comparamos con b) las pérdidas empiezan a crecer rápidamente, haciendo inviable su uso. Si bien había comentado que se podía aumentar o disminuir D , vemos que para D mayores de 0.8 las pérdidas se incrementan con mucha rapidez; esto es debido a que la corriente crece mucho, por lo que las pérdidas por conducción aumentan (se está trabajando con mucha potencia) empeorando el funcionamiento.

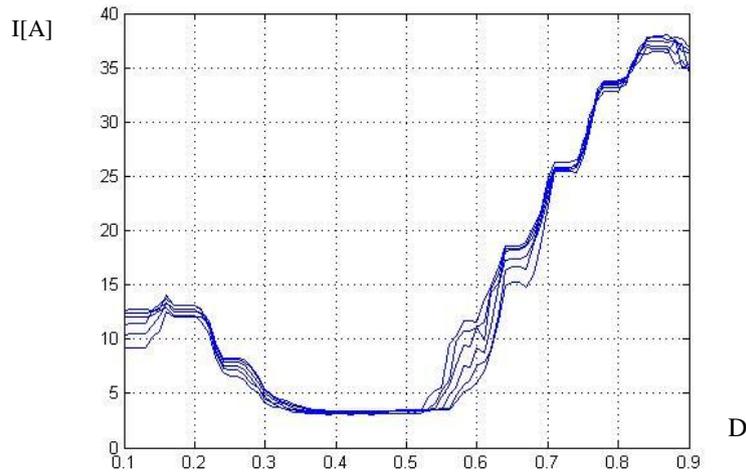


Figura 31 – Variación de Irms por el transistor para D, y para varios C_s

En la Figura 31 se muestran los valores de corriente RMS por el transistor en función del ciclo de trabajo para varios C_s , se observa que el valor mínimo de corriente se corresponde con la zona de ZVS, lo que contribuye a que disminuyen las pérdidas globales, ya que las pérdidas por conducción son las mínimas. A medida que varía el ciclo de trabajo la corriente se incrementa, aumentando la potencia en el transistor, empeorando su rendimiento. En el entorno de $D=0.2$ puede verse en la Figura 31 que la corriente presenta un máximo, que hace que las pérdidas de conducción en el transistor sean mayores. No obstante, como se ve en la Figura 30a la etapa presenta unas pérdidas muy bajas.

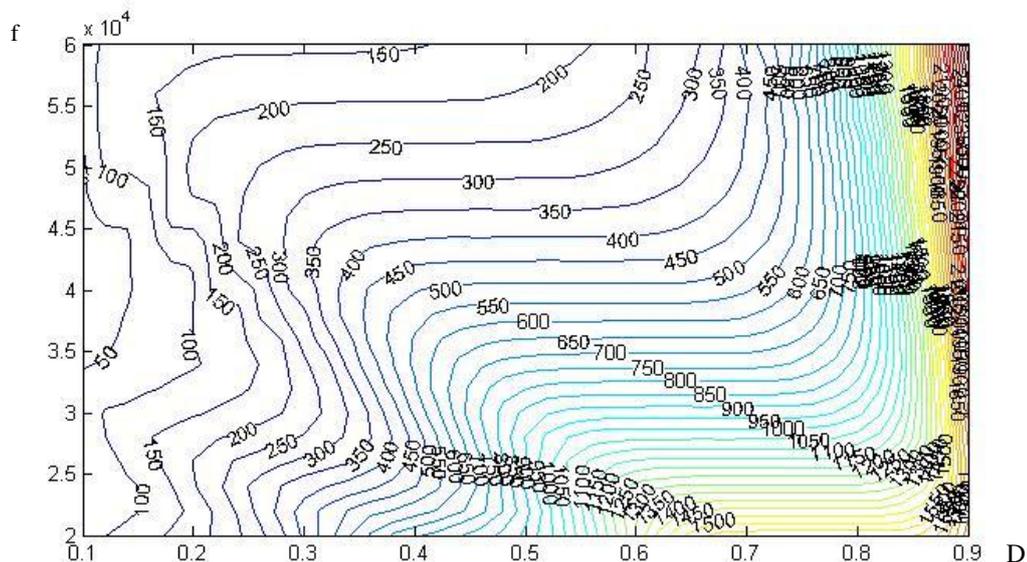


Figura 32 – Variación de potencia en la carga.

Las zonas planas corresponden a la zona ZVS, que como se ve no ofrece regulación mediante D .

Se puede observar en la Figura 32 que la variación de potencia entregada a la carga depende del ciclo de trabajo y de la frecuencia de operación a la que se opera. En el caso del 1SW ambos parámetros están ligados ya que si se opera fuera de la zona ZVS

(zonas planas de la Figura 32) las pérdidas crecen muy rápidamente. Mientras que la operación con el *snubber* regenerativo resonante permite operar combinando ciclo de trabajo y frecuencia de conmutación para obtener el punto de trabajo deseado; independizando ambas variables.

5.1. Conclusiones.

La importancia de extender el rango de operación de un inversor de un solo dispositivo no es sólo aumentar el área de trabajo posible, si no también poder operar en diversas zonas con frecuencias fijas. Esto es importante en el control de las cocinas donde hay varios inversores trabajando simultáneamente y que necesitan potencias distintas, ya que en el 1SW hay un problema de intermodulación entre ellos que hace en la cocina puedan aparecer ruidos audibles desagradables para el usuario, y afecte a los filtros y red eléctrica.

Se ha mostrado que la topología de 1SW-QR es muy ventajosa frente a otras estructuras típicas: puente y semi-puente. Podemos destacar sus ventajas como:

- ✓ Sencillez: un único semiconductor, por lo que también es más económica.
- ✓ Alto rendimiento: al tener un único dispositivo semiconductor las pérdidas sólo tienen lugar en éste. Además al ser estructuras resonantes las pérdidas de conmutación prácticamente se eliminan.
- ✓ *Driver* simple: de nuevo, puesto que sólo hay un dispositivo, el driver será único. Pero además es más sencillo, ya que está referenciado a la *masa* del circuito; por lo que no es necesario excitación flotante, ni aislamiento eléctrico para la excitación como ocurre con otras topologías. Siendo todavía mas sencillo con la estructura cascodo, ya que se puede excitar con tensión unipolar en caso de utilizar dispositivos JFET.

Por todo lo anterior es idónea para cocinas *multi-output/multi-inverter*, e *induction zone*, dónde la zona de inducción es toda la superficie de la cocina compuesta por un gran número de pequeños inductores.

La principal desventaja era su limitado control, un único grado de libertad. Pero como se ha demostrado añadiendo el *snubber* las pérdidas adicionales por trabajar fuera de los modos óptimos ZVS se pueden minimizar. Esto es realizable gracias a la tecnología de *SiC*, que presenta unos tiempos de conmutación inferiores al *Si*; y como se ha demostrados las pérdidas dependen de este tiempo; que junto a la alta capacidad de cortar corriente por su *di/dt*, y su limitación en corriente característica del *JFET* podemos trabajar de manera segura fuera de los modos ZVS, dónde ocurren transiciones muy abruptas.

5.2. Líneas futuras.

La aportación de este proyecto permite futuros trabajos en el marco de investigación del GEPM sobre la flexibilización y la extensión del rango de trabajo de las etapas de potencia. Especialmente el 1SW-QR; pero no sólo ésta, ya que los resultados son válidos para cualquier red en la que exista una capacidad en paralelo con el interruptor.

Algunas de las posibilidades que ofrece son:

- ✓ Evitar la intermodulación y vibración que afecta a las cocinas de inducción cuando operan varios inversores simultáneamente.
- ✓ Extender la operación y dotar de más grados de control al 1SW-QR, ya que al independizar frecuencia de operación y ciclo de servicio permite un control más amplio al explorar zonas no utilizadas hasta ahora.
- ✓ Posibilitar la fabricación a un coste reducido de las cocinas tipo “*induction zone*” y *multi-inverter*; ya que permitir operar el inversor a una determinada frecuencia pero con potencias distintas, sin que se vean afectados por la intermodulación entre ellos.

6. REFERENCIAS.

- 1 Apuntes del Máster oficial de Ingeniería Electrónica (Universidad de Zaragoza).
- 2 Acero, J.; Alonso, R.; Burdío, J.M.; Barragan, L.A.; Puyal, D.; , "Analytical equivalent impedance for a planar circular induction heating system," *Magnetics, IEEE Transactions on* , vol.42, no.1, pp. 84- 86, Jan. 2006 doi: 10.1109/TMAG.2005.854443
- 3 Puyal, D.; Bernal, C.; Burdío, J.M.; Millan, I.; Acero, J.; , "A new dynamic electrical model of domestic induction heating loads," *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE* , vol., no., pp.409-414, 24-28Feb.2008 doi: 10.1109/APEC.2008.4522754
- 4 Acero, J.; Burdío, J.M.; Barragán, L.A.; Navarro, D.; Alonso, R.; Garcia, J.R.; Monterde, F.; Hernandez, P.; Llorente, S.; Garde, I.; , "The domestic induction heating appliance: An overview of recent research," *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE*, vol., no., pp.651-657, 24-28 Feb. 2008.
- 5 Llorente, S.; Monterde,F.; Burdío, J.M.; Acero, J.; , "A comparative study of resonant inverter topologies used in induction cookers," *Applied Power Electronics Conference and Exposition, 2002. APEC 2002. Seventeenth Annual IEEE*,vol.2, no., pp.1168-1174 vol.2, 2002.
- 6 Bernal, C.; Gaudo, P.M.; Gallego, A.; Otin, A.; Burdío, J.M.; , "Half-bridge resonant inverter for domestic induction heating based on silicon carbide technology," *Applied Power Electronics Conference and Exposition (APEC), 2012 Twenty-Seventh Annual IEEE* , vol., no., pp.2218-2222, 5-9 Feb. 2012 doi: 10.1109/APEC.2012.6166130
- 7 Gaudo, P.M.; Bernal, C.; Otin, A.; Burdío, J.M.; , "Silicon carbide JFET resonant inverter for induction heating home appliances," *IECON 2011 - 37th Annual Conference on IEEE Industrial Electronics Society* , vol., no., pp.2551-2556, 7-10 Nov. 2011 doi: 10.1109/IECON.2011.6119711.
- 8 Lucia, O.; Burdío, J.M.; Millan, I.; Acero, J.; Llorente, S.; , "Efficiency optimization of half-bridge series resonant inverter with asymmetrical duty cycle control for domestic induction heating," *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on* , vol., no., pp.1-6, 8-10 Sept. 2009.
- 9 Burdío, J.M.; Monterde, F.; Garcia, J.R.; Barragan, L.A.; Martinez, A.; , "A two-output series-resonant inverter for induction-heating cooking appliances," *Power Electronics, IEEE Transactions on* , vol.20, no.4, pp. 815- 822, July 2005 doi: 10.1109/TPEL.2005.850925.
- 10 Lucia, O.; Carretero, C.; Burdío, J.M.; Acero, J.; Almazan, F.; , "Multiple-Output Resonant Matrix Converter for Multiple Induction Heaters," *Industry Applications*,

IEEE Transactions on , vol.48, no.4, pp.1387-1396, July-Aug. 2012 doi: 10.1109/TIA.2012.2199456

11 Lindgren, A.; Domeij, M.; , "Fast switching 1200 V 50 A silicon carbide BJT's in boost converters," *Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on* , vol., no., pp.1-8, Aug. 30 2011-Sept. 1 2011.

12 Gaudo, P.M.; Bernal, C.; Avellaned, J.; Burdio, J.M.; , "Intermodulation distortion in 1SW-ZVS multi-inverter for induction heating home appliances," *Applied Power Electronics Conference and Exposition (APEC), 2012 Twenty-Seventh Annual IEEE* , vol., no., pp.2223-2228, 5-9 Feb. 2012 doi: 10.1109/APEC.2012.6166131

13 Saoudi, M.; Puyal, D.; Bernal, C.; Antón, D.; Mediano, A.; , "Induction cooking systems with single switch inverter using new driving techniques," *Industrial Electronics (ISIE), 2010 IEEE International Symposium on* , vol., no., pp.878-883, 4-7 July 2010 doi: 10.1109/ISIE.2010.5637246

14 S. Llorente, F. Monterde, J.M. Burdio and J. Acero, "A Comparative Study of Resonant Inverter Topologies Used in Induction Cookers", *Applied Power Electronics Conference and Exposition, APEC 2002, Vol. 2*, pp. 1168-1174.

7. ANEXOS.

A. Anexo 1

A continuación se presenta el análisis para la obtención de las ecuaciones del funcionamiento del *snubber resonante* para las distintas condiciones iniciales en el paso a *On*, y el paso a *Off*:

A.1 Paso a On:

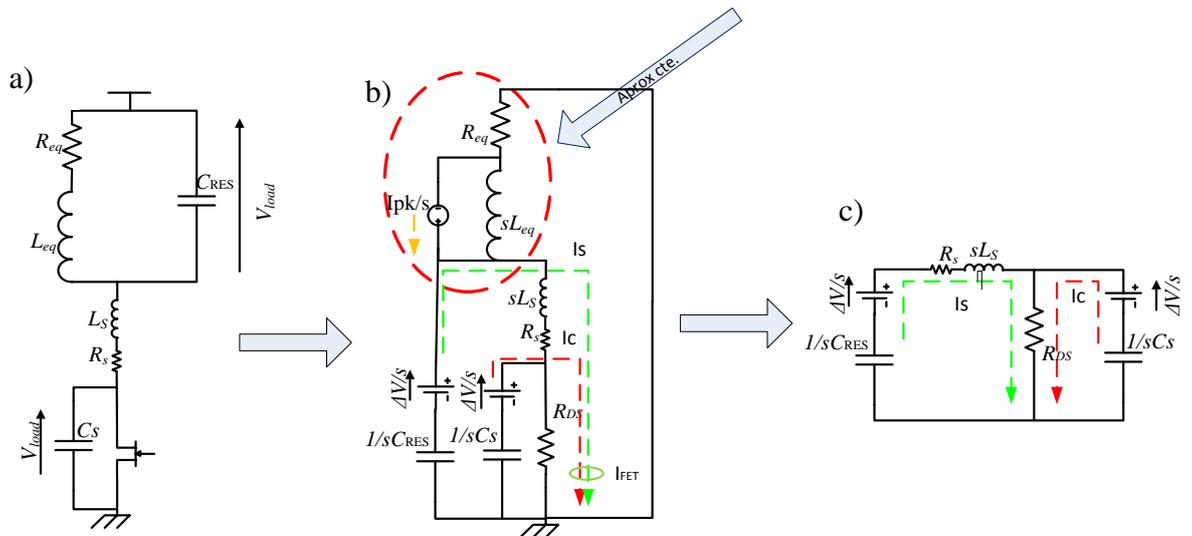


Figura 33 – a) Circuito equivalente del paso a On b) Modelo circuital en el campo transformado, c) Circuito equivalente en el campo transformado.

De la Figura 33 se obtienen las corrientes por ambas mallas:

Ec 16

$$I_S = \frac{\Delta V C_{RES}}{L_S C_{RES} s^2 + R_S C_{RES} s + 1} = \frac{\Delta V}{C_{RES}} \frac{1}{s^2 + \frac{R_S}{L_S} s + \frac{1}{L_S C_{RES}}}$$

$$I_C = \frac{\Delta V}{R_{DS}} \frac{1}{s + \frac{1}{R_{DS} C_S}}$$

$$I_{FET} = I_S + I_C = \frac{\Delta V}{C_{RES}} \frac{1}{s^2 + \frac{R_S}{L_S} s + \frac{1}{L_S C_{RES}}} + \frac{\Delta V}{R_{DS}} \frac{1}{s + \frac{1}{R_{DS} C_S}}$$

Haciendo la transformada inversa de Laplace, se obtiene la corriente en el dominio temporal:

Ec 17

$$i_{FET}(t) = \Delta V \left[\frac{1}{L_s \omega} e^{-\frac{R_s t}{2L_s}} \sin(\omega t) + \frac{1}{R_{DS}} e^{-\frac{t}{R_{DS} C_s}} \right]$$

Con $\omega \approx \frac{1}{\sqrt{L_s C_{RES}}}$

Se observa que la corriente total por el transistor es la suma de una exponencial debida a la descarga de C_s y una oscilación de 2º orden debido a la resonancia de L_s y C_{RES} .

Calculando la energía por ciclo disipada sobre el transistor en el paso a On:

Ec 18

$$\begin{aligned} E_{ON} &= \int_0^{t_{on}} v_{FET}(t) i_{FET}(t) dt \\ &= \int_0^{t_{on}} R_{DS} i_{FET}^2(t) dt = R_{DS} \Delta V^2 \int_0^{t_{on}} \left[\frac{1}{L_s \omega} e^{-\frac{R_s t}{2L_s}} \sin(\omega t) + \frac{1}{R_{DS}} e^{-\frac{t}{R_{DS} C_s}} \right]^2 dt \\ &= R_{DS} \Delta V^2 \int_0^{t_{on}} \frac{1}{(L_s \omega)^2} e^{-2\frac{R_s t}{L_s}} \sin^2(\omega t) + \frac{1}{R_{DS}^2} e^{-2\frac{t}{R_{DS} C_s}} \\ &\quad + \frac{2}{R_{DS} L_s \omega} e^{-t\left(\frac{R_s}{2L_s} + \frac{1}{R_{DS} C_s}\right)} \sin(\omega t) dt \\ &= R_{DS} \Delta V^2 \int_0^{t_{on}} \frac{1}{(L_s \omega)^2} e^{-2\frac{R_s t}{L_s}} \frac{1}{2} (1 - \cos(2\omega t)) + \frac{1}{R_{DS}^2} e^{-2\frac{t}{R_{DS} C_s}} \\ &\quad + \frac{2}{R_{DS} L_s \omega} e^{-t\left(\frac{R_s}{2L_s} + \frac{1}{R_{DS} C_s}\right)} \sin(\omega t) dt = \end{aligned}$$

$$\begin{aligned}
 &= R_{DS} \Delta V^2 \left[\int_0^{t_{on}} \frac{1}{2(L_s \omega)^2} e^{-2\frac{R_s}{L_s} t} dt - \frac{1}{2(L_s \omega)^2} \int_0^{t_{on}} \overbrace{e^{-2\frac{R_s}{L_s} t} \cos(2\omega t)}^{\lim_{t \rightarrow \infty} \approx 0} dt + \frac{1}{R_{DS}^2} \int_0^{t_{on}} e^{-2\frac{t}{R_{DS} C_s}} dt \right. \\
 &\quad \left. + \frac{2}{R_{DS} L_s \omega} \int_0^{t_{on}} \overbrace{e^{-t(\frac{R_s}{2L_s} + \frac{1}{R_{DS} C_s})} \sin(\omega t)}^{\lim_{t_{on} \rightarrow \infty} \approx 0} dt \right] \approx \\
 &\approx R_{DS} \Delta V^2 \left[\frac{1}{2(L_s \omega)^2} \int_0^{t_{on}} e^{-2\frac{R_s}{L_s} t} dt + \frac{1}{R_{DS}^2} \int_0^{t_{on}} e^{-2\frac{t}{R_{DS} C_s}} dt \right] \\
 &\approx R_{DS} \Delta V^2 \left[\frac{-L_s}{4R_s L_s^2 \omega^2} \left(\overbrace{e^{-2\frac{R_s}{L_s} t_{on}} - 1}^{\lim_{t_{on} \rightarrow \infty} \approx 0} \right) - \frac{C_s R_{DS}}{2R_{DS}^2} \left(\overbrace{e^{-2\frac{t_{on}}{R_{DS} C_s}} - 1}^{\lim_{t_{on} \rightarrow \infty} \approx 0} \right) \right] \\
 &\approx \Delta V^2 \left(\frac{R_{DS}}{4R_s} C_{RES} + \frac{C_s}{2} \right)
 \end{aligned}$$

Se obtiene la energía almacenada en ambas capacidades, en dónde la energía de C_{RES} viene atenuada por la inclusión de la R_s del snubber.

A.2 Paso Off:

Para el cálculo de la energía supondremos un perfil de corriente por el transistor triangular, y la corriente por L_{eq} constante.

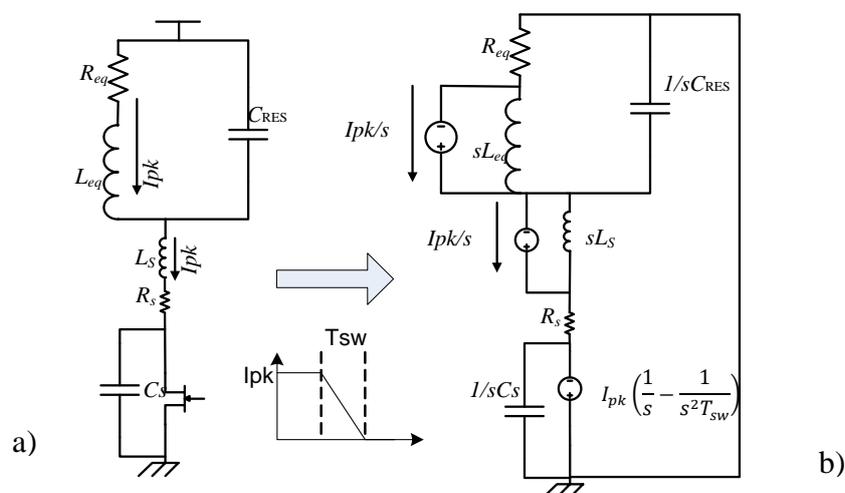


Figura 34 – a) Circuito equivalente del paso a Off b) Modelo circuital en el campo transformado,

Agrupando y aplicando las equivalencias Thevenin y Norton sucesivamente se puede simplificar el circuito anterior:

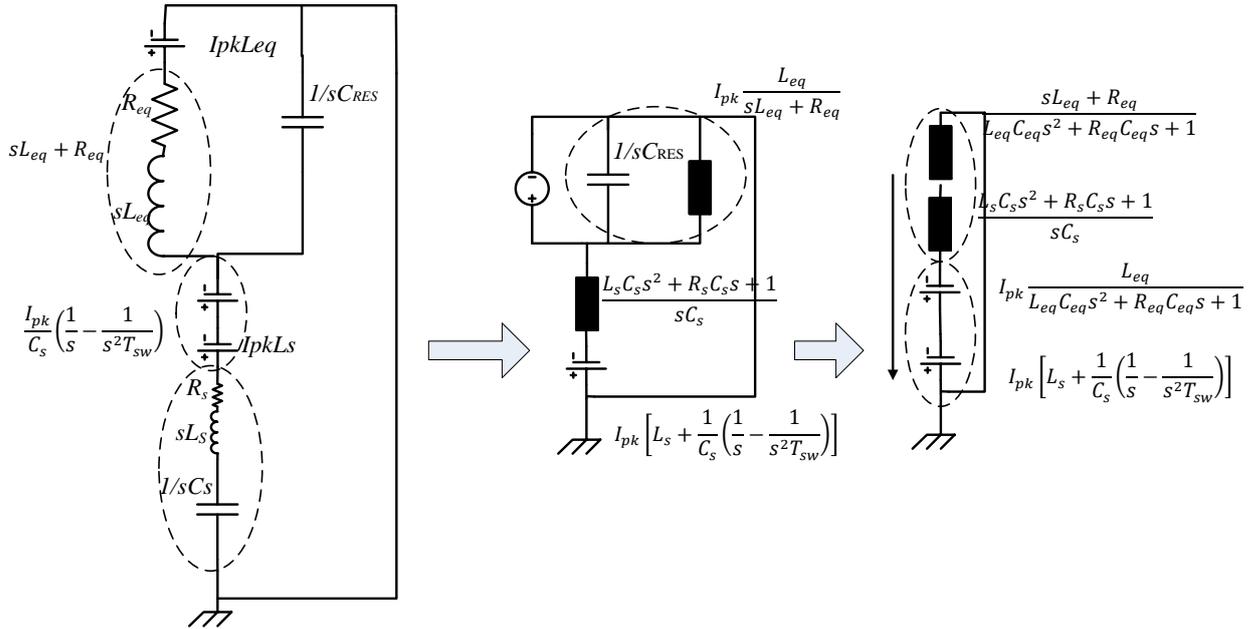


Figura 35 – Equivalentes Thevenin y Norton del circuito.

Agrupando los generadores y las impedancias se calcula la corriente del circuito:

Ec 19

$$V_t = I_{pk} \left[\frac{L_{eq}}{L_{eq}C_{RES}S^2 + R_{eq}C_{RES}S + 1} + L_s + \frac{1}{C_s S} \left(\frac{1}{S} - \frac{1}{T_{sw}S^2} \right) \right]$$

$$Z_t = \frac{L_{eq}S + R_{eq}}{L_{eq}C_{RES}S^2 + R_{eq}C_{RES}S + 1} + \frac{L_s C_s S^2 + R_s C_s S + 1}{C_s S}$$

Ec 20

$$I_t = \frac{V_t}{Z_t} = I_{pk} \left[\frac{\overbrace{L_{eq}}^{lento \cong cte}}{L_{eq}C_{RES}S^2 + R_{eq}C_{RES}S + 1} + L_s + \frac{1}{C_s S} \left(\frac{1}{S} - \frac{1}{T_{sw}S^2} \right) \right] \left[\frac{\overbrace{L_{eq}C_{RES}S^2 + R_{eq}C_{RES}S + 1}^{lento \cong cte}}{L_{eq}S + R_{eq}} + \frac{C_s S}{L_s C_s S^2 + R_s C_s S + 1} \right]$$

$$\approx I_{pk} \left[L_s + \frac{1}{C_s S} \left(\frac{1}{S} - \frac{1}{T_{sw}S^2} \right) \right] \frac{C_s S}{L_s C_s S^2 + R_s C_s S + 1} \approx$$

$$\begin{aligned}
&\approx I_{pk} \left[\frac{L_s C_s s}{L_s C_s s^2 + R_s C_s s + 1} + \frac{1}{s(L_s C_s s^2 + R_s C_s s + 1)} - \frac{1}{s^2 T_{sw} (L_s C_s s^2 + R_s C_s s + 1)} \right] \\
&\approx I_{pk} \left[\frac{L_s C_s s}{L_s C_s s^2 + R_s C_s s + 1} + \frac{1}{s} - \frac{R_s C_s}{L_s C_s s^2 + R_s C_s s + 1} \right. \\
&\quad - \frac{L_s C_s s}{L_s C_s s^2 + R_s C_s s + 1} - \frac{1}{s^2 T_{sw}} + \frac{R_s C_s}{s T_{sw}} - \frac{R_s^2 C_s^2 - L_s C_s}{T_{sw} (L_s C_s s^2 + R_s C_s s + 1)} \\
&\quad \left. - \frac{L_s C_s^2 R_s s}{T_{sw} (L_s C_s s^2 + R_s C_s s + 1)} \right] \approx \\
&\approx I_{pk} \left[\frac{1}{s} \left(1 + \frac{R_s C_s}{T_{sw}} \right) - \frac{1}{s^2 T_{sw}} - \frac{R_s C_s + \frac{L_s C_s}{T_{sw}}}{L_s C_s s^2 + R_s C_s s + 1} \right. \\
&\quad \left. - \frac{L_s C_s^2 R_s s}{T_{sw} (L_s C_s s^2 + R_s C_s s + 1)} \right]
\end{aligned}$$

Haciendo la transformada inversa de Laplace para obtener la corriente en el dominio temporal:

Ec 21

$$\begin{aligned}
i_t(t) &\approx I_{pk} \left[\left(1 - \frac{t}{T_{sw}} \right) + \frac{\sqrt{L_s C_s}}{T_{sw}} \overbrace{\sin\left(\frac{t}{\sqrt{L_s C_s}}\right)}^{\sin(x) \approx x} - \frac{R_s C_s}{T_{sw}} \overbrace{\cos\left(\frac{t}{\sqrt{L_s C_s}}\right)}^{\cos(x) \approx 1 - \frac{x^2}{2}} \right] \\
&\approx I_{pk} \left[1 - \frac{t}{T_{sw}} + \frac{t}{T_{sw}} - \frac{R_s C_s}{T_{sw}} \left(1 - \frac{t^2}{2L_s C_s} \right) \right] \approx I_{pk} \left(1 - \frac{R_s}{2L_s T_{sw}} t^2 \right)
\end{aligned}$$

La tensión en C_s se calcula como:

Ec 22

$$v_c(t) = \frac{1}{C_s} \int_0^{T_{sw}} i_t(t) dt \approx \frac{1}{C_s} \int_0^{T_{sw}} I_{pk} \left(1 - \frac{\overbrace{R_s}^{T_{sw} \approx 0} \approx 0}{2L_s T_{sw}} t^2 \right) dt \approx \frac{I_{pk}}{C_s} t$$

Calculando la energía por ciclo del paso a Off sobre el transistor:

Ec 23

$$E_{off} = \int_0^{T_{sw}} \overbrace{v_{FET}(t)}^{=v_c(t)} i_{FET}(t) dt \approx \int_0^{T_{sw}} \frac{I_{pk}}{C_s} t I_{pk} \left(1 - \frac{t}{T_{sw}} \right) dt \approx \frac{I_{pk}^2 T_{sw}^2}{C_s} \frac{1}{6}$$

A.3 Cálculo del condensador óptimo.

Con las expresiones anteriores Ec 18 y Ec 23 obtenemos la energía total como la suma de ambas. Existirá un valor de capacidad para el cual la energía sea mínima. Se puede calcular derivando la energía respecto a C_s e igualando a cero; de forma que se obtiene:

Ec 24

$$C_{opt} = \frac{\partial E}{\partial C_s} = 0 \rightarrow \frac{\partial}{\partial C_s} \left(\Delta V^2 \left(\frac{R_{DS}}{4R_s} C_{RES} + \frac{C_s}{2} \right) + \frac{I_{pk}^2 T_{sw}^2}{C_s} \frac{1}{6} \right) = 0 \rightarrow \frac{\Delta V^2}{2} = \frac{I_{pk}^2 T_{sw}^2}{C_s^2} \frac{1}{6}$$

$$\rightarrow C_{opt} \approx \frac{I_{pk} T_{sw}}{\Delta V \sqrt{3}}$$

Se observa que depende tanto de la tensión previa como de la corriente que circula por las inductancias en el momento de la conmutación. Se ve también, que depende cuadráticamente con el tiempo de conmutación, es por esto que son necesarios dispositivos rápidos para que las pérdidas no crezcan demasiado.

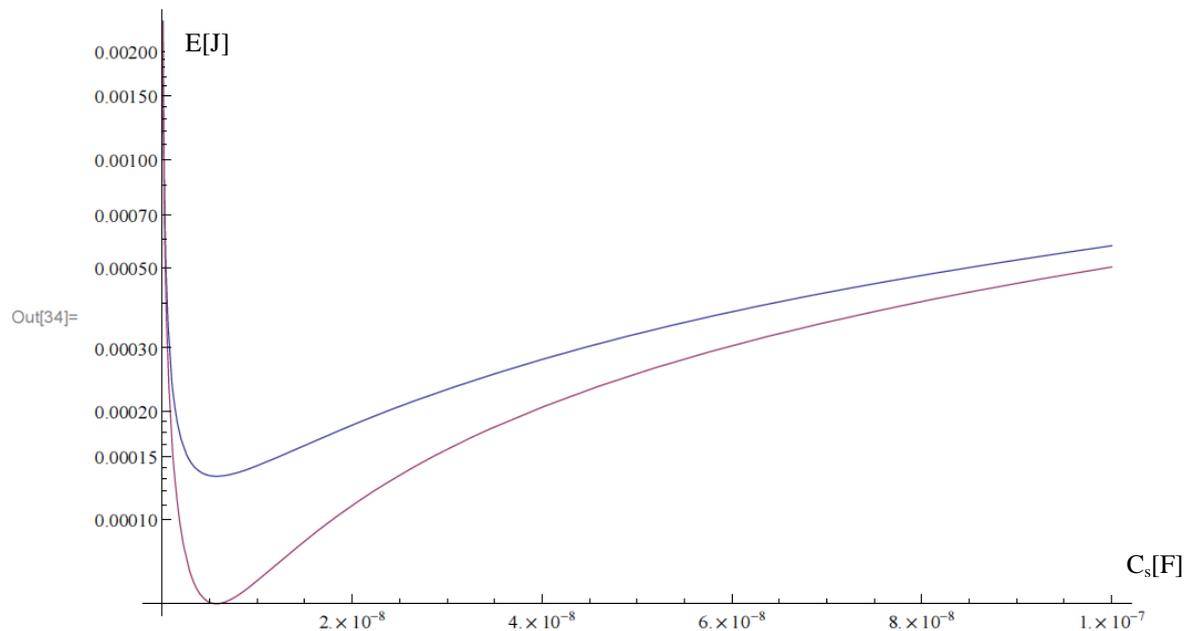


Figura 36 – Pérdidas en el transistor respecto a C_s . Azul: pérdidas utilizando las aproximaciones.

Rojo: ecuaciones exactas.

Datos: $\Delta V=100v$, $L_s=2\mu H$, $C_s=2.2nF$, $R_s=1\Omega$, $C_{RES}=30nF$, $L_{eq}=168\mu H$, $R_{eq}=15\Omega$.

Se aprecia que las ecuaciones aproximadas tienen un buen comportamiento, especialmente hacia valores donde las aproximaciones son más exactas, en donde ambas tienden a converger. En el mínimo divergen un poco, aunque el valor de la derivada es el mismo en ambos; así pues para el cálculo del valor óptimo de la capacidad son una

muy buena aproximación y nos permiten tener una cota máxima de las pérdidas presentes (Figura 37).

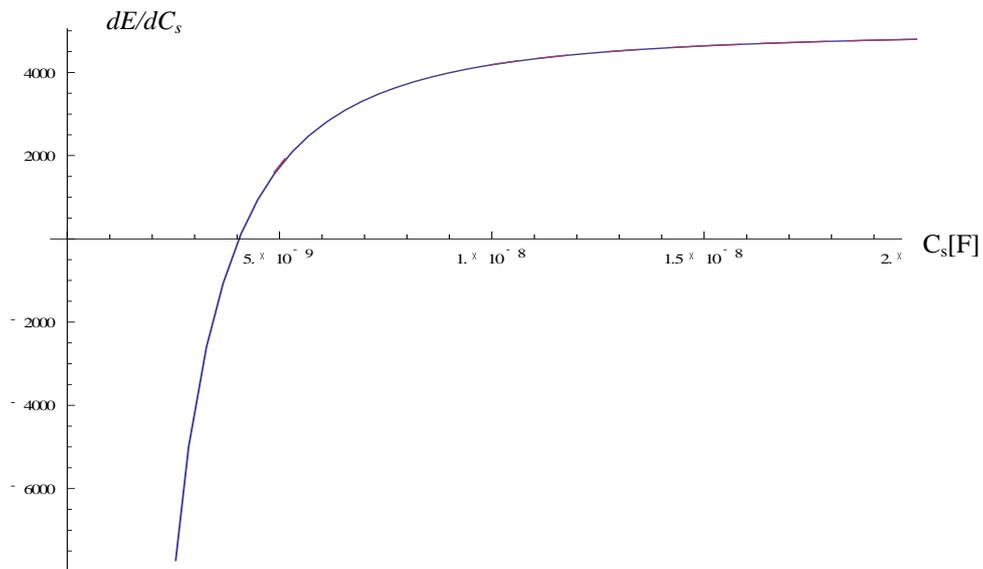


Figura 37 – Derivada de la energía respecto a C_s . Azul: aproximaciones. Rojo: ecuaciones exactas.
 La gráfica en rojo no es visible por coincidir plenamente con la azul.
 Datos: $\Delta V=100\text{v}$, $L_s=2\mu\text{H}$, $C_s=2.2\text{nF}$, $R_s=1\Omega$, $C_{\text{RES}}=30\text{nF}$, $L_{\text{eq}}=168\mu\text{H}$, $R_{\text{eq}}=15\Omega$.

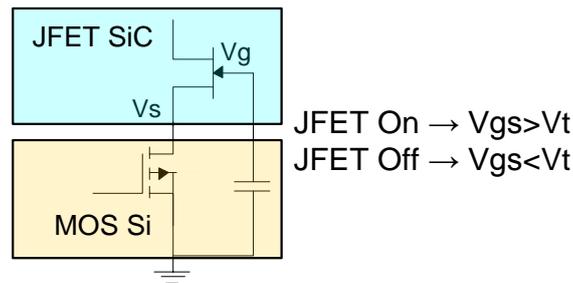


Figura 39 - Cascodo asimétrico, SiC-Si.

Puesto que la utilización del *MOS* es forzar el cierre del *JFET* se puede utilizar un interruptor de baja tensión, con muy pocas pérdidas en conducción de manera que las pérdidas por la inclusión de otro elemento en serie con la corriente principal no sean demasiado elevadas. En este caso se utiliza un *JFET* de Carburo de Silicio (*SiC*) de 1200v en cascada con un *MOS* de Silicio (*Si*) de 40v.

Se han seleccionado los siguientes dispositivos:

MOS: IPP023N04N – 40 V, 90 A, 2.3 m Ω .

JFET: SJDP120R085 – 1200V, 27 A, 85 m Ω .

Como se observa, la resistencia en conducción del *MOS* es muy inferior a la del *JFET*, por lo que la inclusión de este no afecta demasiado a las pérdidas globales del sistema.

Este método permite controlar fácilmente el *JFET* de *SiC*, ya que el control se realiza a través del *MOS*, con las ventajas de posibilidad de control con tensión unipolar, y *normally-OFF*, por lo que no hay problemas de cortocircuitos por fallo de control. Tampoco son necesarios elementos para limitar el crecimiento incontrolado de corriente, a diferencia de los dispositivos bipolares; ya que el *JFET* limita la corriente intrínsecamente por su canal.

Para este proyecto se ha desarrollado una tarjeta con una configuración de cascode que nos permite configurar cualquier topología de convertidor simplemente colocando más o menos tarjetas. Dicha tarjeta hace la función de un interruptor, incorporando todos los elementos de *driver* y excitación, facilitando el control.

B.2 Tarjeta cascode flexible.

A continuación se detalla y explica el funcionamiento de la “tarjeta cascode flexible”.

En la tarjeta se han incluido dos conjuntos cascodos, de manera que se puedan utilizar en paralelo en caso de ser necesario manejar más corriente, ventaja que presentan los dispositivos FET frente a los bipolares, ya que estos no se pueden paralelizar debido a su funcionamiento de conducción por avalancha que hacen que tiendan a destruirse por calentamiento al conducir toda la corriente un solo dispositivo.

Las características que presenta la tarjeta son:

- Aislamiento DC-DC: se incluye un convertor DC-DC aislado (TRACO TEL5-1212) que estabiliza la tensión de alimentación a 12V para alimentar la parte de *driver* de baja tensión y proporcionar aislamiento entre la parte de control y la de alta tensión; de esta manera se evitan acoplamientos y ruido a través de la alimentación.
- Dos entradas: una directa, sin aislamiento; y otra aislada mediante optoacoplador: Fairchild FOD3180, con frecuencia máxima de 250kHz y 2A de pico de corriente de salida. De esta manera tenemos una entrada robusta y aislada para ser utilizada en topologías puente o con dispositivos que necesiten tensiones flotantes; y otra directa para topologías referenciadas a masa y que pueden ser conmutadas a mayor velocidad.
- Incluye una etapa de adaptación de niveles para generar la señal de disparo del *MOSFET*, así como la limitación de corriente para el *JFET* durante los tiempos de *On*. A partir de un diodo zener se genera una tensión negativa para ayudar al *MOSFET* a conmutar más rápidamente y minimizar las pérdidas.
- Se ha cuidado especialmente el diseño para evitar el acoplamiento e interferencias, incluyendo condensadores de filtrado, chokes en modo común, y ferritas.
- Se ha incluido un termopar tipo K para poder medir la temperatura de la cápsula; y a través de la resistencia térmica θ_{ja} relacionar las pérdidas eléctricas en el transistor.

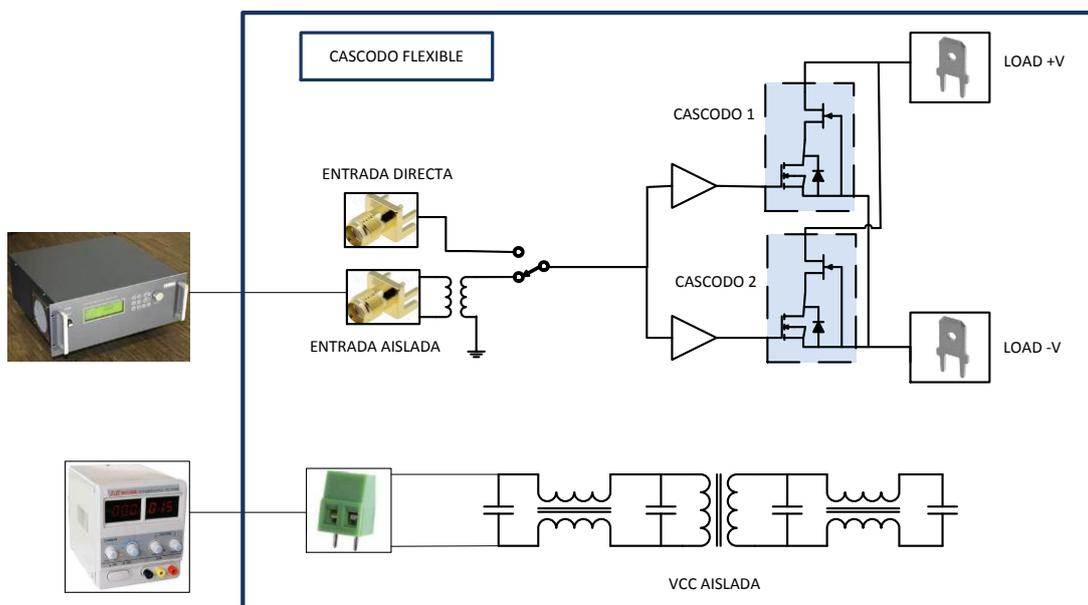


Figura 40 – Esquema tarjeta cascodo flexible.

Las ventajas que destacan en este diseño son:

- ✓ Versatilidad: ya que se puede formar la topología deseada, simplemente conectando las tarjetas que se requieran (puente, semi-puente, *I-switch*,...); que como se ha comentado presenta aislamiento, tanto en la alimentación como en el disparo, por lo que no hay problemas al excitarlas ya estén referenciados a masa los interruptores o no.
- ✓ Simplicidad: el control se realiza de manera *Standard*, sin preocuparse de las particularidades del *JFET*. El acondicionamiento de la señal de disparo incluye tensión negativa para el corte del *JFET*, como la limitación de corriente de puerta para el encendido.

Es válido cualquier algoritmo de control propio de la topología a estudiar.

- ✓ *Normally OFF*: puesto que la conducción de la estructura está sujeta a la conducción del *MOSFET*, en ausencia de excitación el conjunto no conduce; aunque el *JFET* de *SiC* sea *Normally ON*.
- ✓ Ausencia de diodo antiparalelo: el *JFET* presenta una conducción bilateral; y debido al diodo intrínseco del *MOSFET* no hacen falta diodos adicionales como en otros dispositivos unidireccionales como los *IGBTs*.

La conducción inversa al realizarse a través del propio canal del *JFET* la potencia es incluso menor que si se hiciera a través de un diodo.

- ✓ Conducción unipolar: debido a que tanto el *MOSFET* como el *JFET* las corrientes son por portadores mayoritarios no existen corrientes de difusión, ni tiempos de recombinación, propios de dispositivos bipolares como los *IGBTs*, por lo que permite mayores frecuencias de conmutación.

Las principales desventajas que presenta son:

- Mayores pérdidas de conducción: ya que al incluir otro semiconductor en serie se producen mayores pérdidas debido a la *R_{ds}* del *MOSFET*. No obstante se pueden minimizar eligiendo un modelo apropiado como en este caso con tan sólo 2.3 m Ω , frente a los 85 m Ω ; lo que supone un incremento de sólo un 2.7%.
- Problemas de *ringing* y oscilaciones: en la conmutación, el punto medio del cascodo, entre la fuente del *JFET* y el drenaje del *MOSFET*, queda flotante; ya que la tensión de puerta de uno depende del corte del otro, pero este a su vez depende de la corriente que corta el *JFET*, dependiente de la tensión de puerta. Por lo que conlleva una serie de oscilaciones y realimentación que hace que la tensión y la corriente en el momento de la conmutación oscile; lo que causa mayores pérdidas.

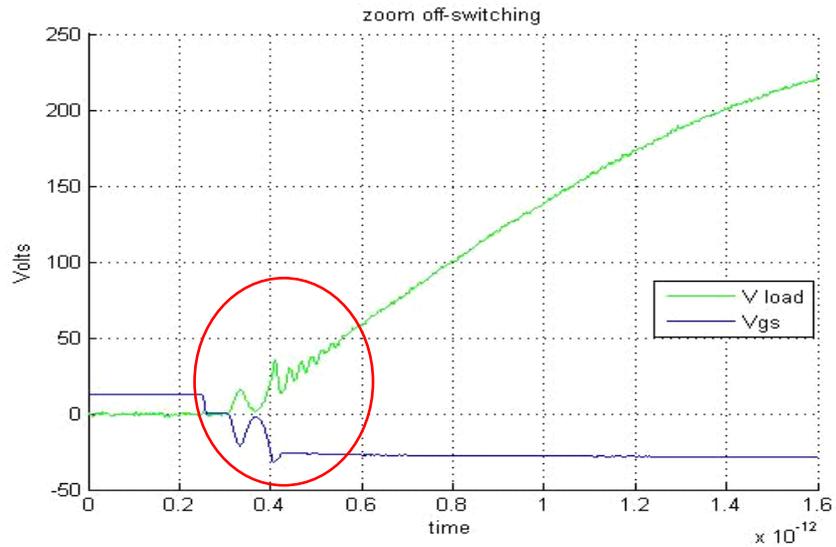


Figura 41 - Ringing Vgs y tensión en el SW.

De la comparativa de los resultados teóricos y los obtenidos experimentalmente se observa que ambos concuerdan bastante bien, por lo que no tiene consecuencias significativas sobre el funcionamiento global del sistema.

B.3 Esquema y layout de la tarjeta.

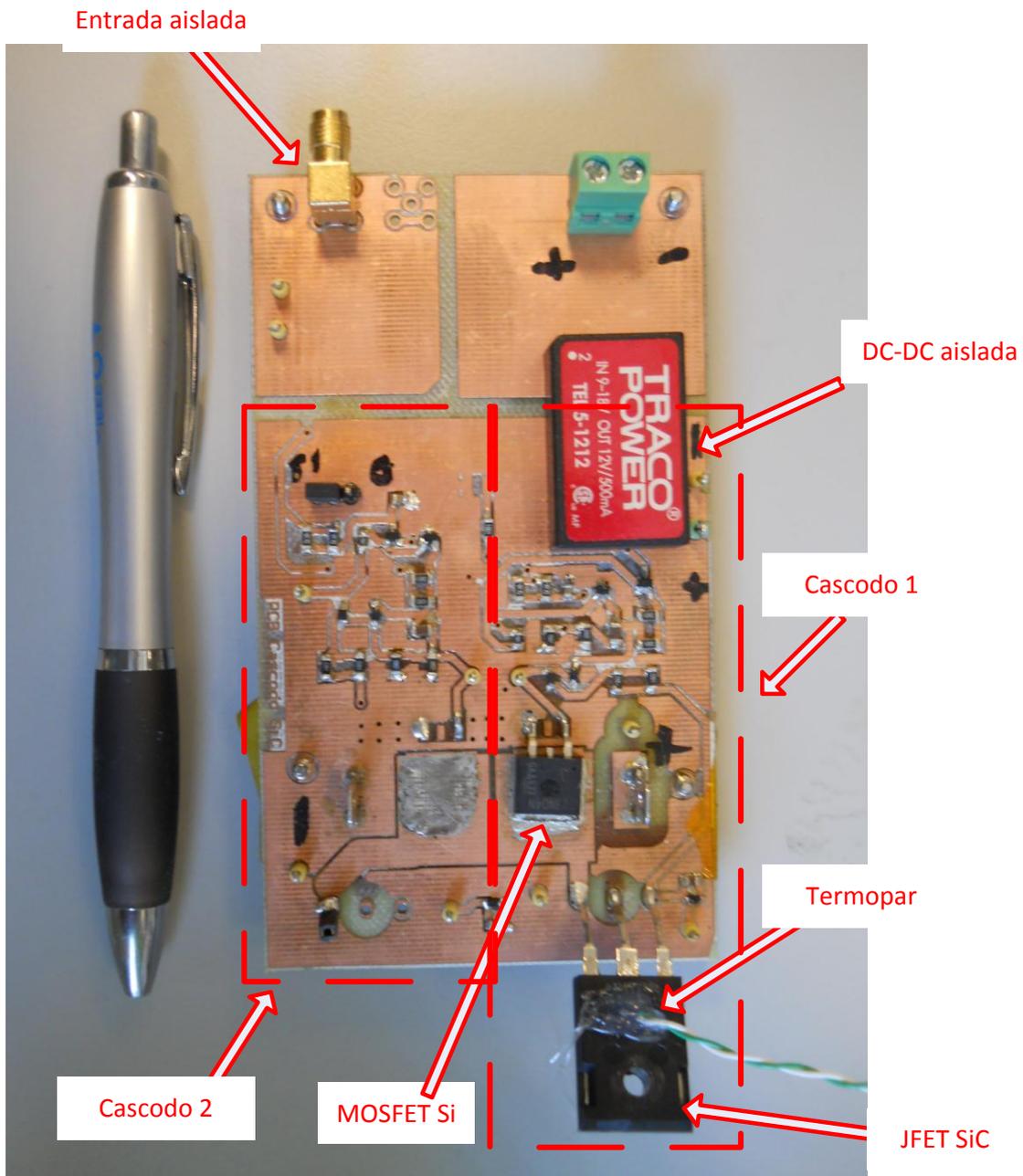


Figura 42 – Aspecto real de la “tarjeta cascode flexible”.

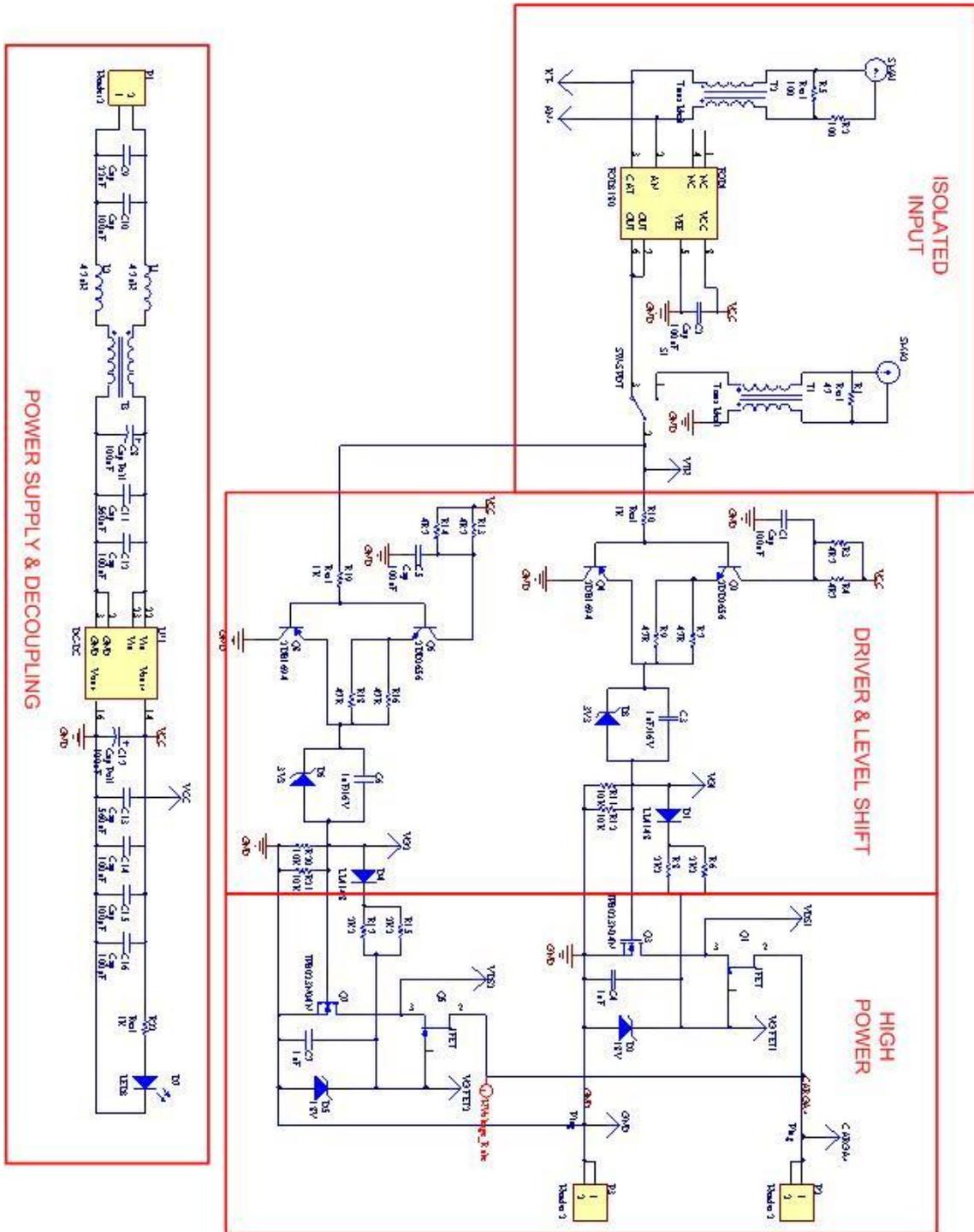


Figura 43 – Esquema de la” tarjeta cascode flexible”.

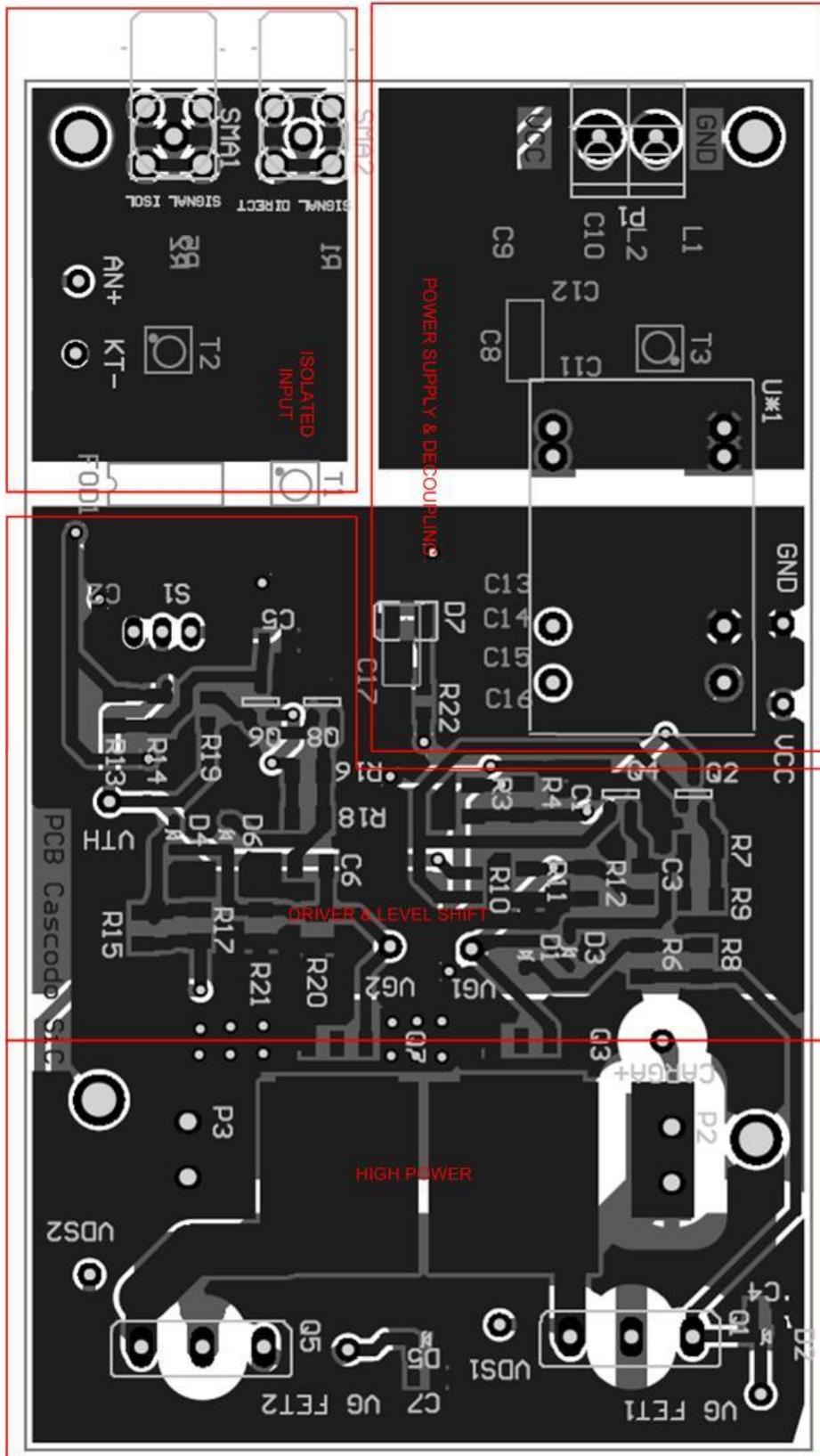


Figura 44 – PCB tarjeta cascode flexible.

B.4 Referencias.

-
- a) David Yagüe Cirbián. Proyecto final de carrera: Semipuerto Resonante con Cascodo de SiC para Inducción Doméstica.
- b) Biela, J.; Aggeler, D.; Bortis, D.; Kolar, J.W.; , "5kV/200ns Pulsed Power Switch based on a SiC-JFET Super Cascode," IEEE International Power Modulators and High Voltage Conference, Proceedings of the 2008 , vol., no., pp.358-361, 27-31 May 2008
- c) Friedrichs, P.; , "Synergies gained from smart combinations of silicon carbide power devices with silicon components," *Industrial Electronics, 2008. IECON 2008. 34th Annual Conference of IEEE* , vol., no., pp.2891-2896, 10-13 Nov. 2008 doi: 10.1109/IECON.2008.4758418.

C. Anexo 3

Abstract APEC 2013.

Single switch SiC inverter with regenerative snubber improves non-ZVS switching in induction heating applications.

ABSTRACT

One of the main problems of power inverters designed for induction heating home appliances is the broad variance of possible loads. One-switch resonant inverters for induction heating are designed to provide a minimum power at resonance, with increased power as frequency decreases; duty cycle is later computed to achieve Zero Voltage Switching (ZVS) condition. This operation mode results in only one degree of freedom to control the single switch resonant inverter.

To further reduce the output power, over minimum at obtained at Zero Voltage and Derivate Switching (ZVDS), and allow independent control of power with frequency, sophisticated control techniques need to be applied, but depending on load, non-ZVS switching conditions may occur therefore degrading the performance and efficiency. To improve the flexibility and expand the output power range of single switch inverters, this paper proposes a regenerative inductive snubber capable of reduce transistor losses in non-ZVS conditions. In this proposal, the snubber is actually a minor part of the induction coil. Therefore, the power delivered to the snubber is part of the output (therefore regenerative in terms of energy saving). Experimental results show good agreement with the theoretical equations, both of them to be shown in the final version of this paper.

INTRODUCTION

Domestic induction home appliances heat ferromagnetic vessels by varying a magnetic field in an inductor which is fed by an ac current generated in a power electronics inverter [1]. Half-bridge Si IGBT resonant topology is the most popular one but one-switch resonant zero-voltage-switching inverters are also gaining interest for multi-inverter multi-inductor appliances [2] for their low cost, high efficiency and easyness to drive. Recent research in silicon carbide (SiC) devices, with higher breakdown voltages and higher operation frequencies, pertain to the utilization of this topology [3-5] with only one device and simplified driver and also enabling operation frequencies up to 400 kHz. Still, flexibility issues arise when using one-switch inverters for induction heating applications due to significant load variations inherent to the

application and the direct relation between control frequency and output power delivered to the load.

Some techniques have been previously proposed to overcome this lack of flexibility that arises from the need to operate in ZVS or ZVDS modes, as the use of different gate driver techniques in [5]. This proposal reduces the problem with high current pulses due to discharge of resonant capacitor, but not improve the transistor losses in resonant inverter. More complex active clamp networks have been proposed in [6] and [7], these options allow for a more flexible and efficient inverter but add more active components, thus eliminate the accepted advantages of single switch inverters over the half bridge topology.

Figure.1 shows the proposed one-switch resonant inverter with a regenerative inductive snubber. The snubber composed by L_s - R_s can be considered regenerative as is comprised of a few windings (2 turns) of the main induction coil, presents some resistance losses R_s associated to part of the ferromagnetic material to be heated. Therefore, the in-other-cases-dissipated power caused by the turn-on procedure in non-ZVS conditions, is delivered to the heated load in this particular case.

An additional C_s shunt snubber has to be added to regain soft switching ZVS operation on the transistor at turn-off process. The only disadvantage that has been identified for this topology is the need for an intermediate connector in the induction coil. This paper presents the inverter modeling equations, the optimization procedure of the complex snubber network R_s - L_s - C_s and shows experimental results with good agreement with the theoretical ones. The proposal presented in this paper, provides flexibility and efficiency while maintaining the minimum transistor count. To implement it full advantage is taken of the fast switching times inherent to SiC technology.

REGENERATIVE SNUBBER PRINCIPLES

The different circuit intervals associated with regenerative and dual snubber in single switch ZVS topology are shown in Fig. 2.

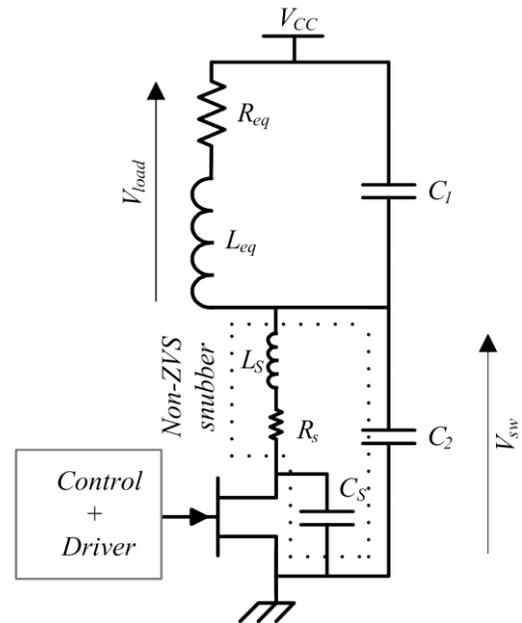


Figure 1: Single switch inverter with inductive snubber

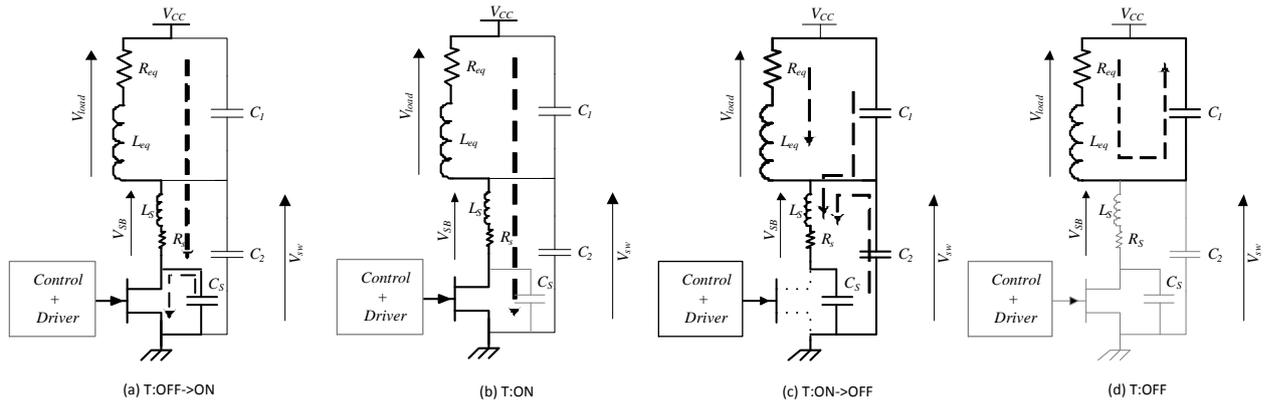


Figure 2: Switching and conduction processes in non-ZVS operation

The turn-on switching is shown in Fig. 2 (a), it assumes previous switch voltage ΔV_{SW} at $V_{SW} > 0$. Turn on causes the discharge of the C_s capacitance in the transistor, this discharge adds extra energy to transistor switching losses $E_{C_s} = 0.5C_s(\Delta V_{SW})^2$. Drain to source voltage V_{DS} falls quickly to zero as V_{SW} voltage is simultaneously raising at inductive part of the snubber L_s , this turn-on snubber “behavior” greatly reduces transistor voltage and switching losses due to non-ZVS turn-on of the transistor. Once completed the turn-on interval, the remaining energy is circulated over the series resonance $L_s-R_s-C_1//C_2$ in a number of damped cycles by R_s is part of the snubber. This energy is therefore saved; as the series transistor on resistance R_{on} is much lower than snubber resistance R_s . Resonant period is much larger than rise time of transistor current but much shorter than main switching period. This is due to the value of the snubber inductance L_s which is much less than main inductance L_{eq} and resonates in the same $C_t = C_1 + C_2$ capacitor.

The next interval is the ON period (Fig. 2 (b)). There are no changes over the non-snubbed topology, in this state absorbed current from mains transfers a new energy pack to the resonant inverter. To the end of this period the transistor gets its peak current at $I_D = I_{pk}$. At the turn-off transition (Fig. 2 (c)) transistor current I_D quickly drops in the time T_{SW} , a new snubber component C_s is necessary to avoid direct crossing of voltage V_{DS} and current I_D at transistor. This enables to operate in ZVS turn-to-off switching as transistor voltage differs from V_{SW} . The stored energy in the inductive part of the snubber $E_{L_s} = 0.5L_s I_{pk}^2$ is partly dissipated at the transistor. Again, the formed resonant circuit, this time composed by $L_s-R_s-C_s$, circulates this resonant energy in R_s as OFF resistance of the transistor can be approximated by its infinite value.

The last interval is again identical to the non-snubbed case, direct circulation of storage energy by the parallel resonance $R_{eq}-L_{eq}-C_t$. At the end of this the transistor voltage V_{DS} raises to a non-zero value V_{SW} .

THEORETICAL ANALYSIS AND OPTIMIZATION

This dual snubber (inductive-capacitive) needs to be well investigated and optimized. A full analysis of switching waveforms and circuit configurations has been completed,

this analysis assumes a linear rising and falling of transistor current over a given switching time T_{SW} . Complete analysis will be provided if this paper is considered for the congress. As result of the analytical optimization process both snubber current and energy losses at turn-off can be approximated by Eqs 1,2:

$$I_{C_s}(t) \approx I_{pk} \Rightarrow V_{DS}(t) = V_{C_s}(t) \approx \frac{1}{C_s} \int I_{C_s}(t) dt \approx \frac{I_{pk}}{C_s} t \quad (1)$$

$$E_{OFF} \approx \int_0^{T_{sw}} V_{C_s}(t) I_{FET}(t) dt \approx \int_0^{T_{sw}} \frac{I_{pk} t}{C_s} I_{pk} \left(1 - \frac{t}{T_{sw}}\right) dt \approx I_{pk}^2 \frac{T_{sw}^2}{6C_s} \quad (2)$$

For the turn-on process, eq. 3 shows for the current through the transistor and eq. 4 the turn-on switching losses:

$$I_D(t) \approx \Delta V_{SW} \left[\frac{1}{L_s \omega} e^{-\frac{R_s t}{2L_s}} \sin(\omega t) + \frac{1}{R_{on}} e^{-\frac{t}{R_{on} C_s}} \right] \quad (3)$$

$$E_{ON} \approx \int_0^{T_{on}} V_{DS}(t) I_D(t) dt \approx \Delta V_{SW}^2 R_{DS} \int_0^{T_{on}} I_D(t) dt \xrightarrow{\lim(T_{on} \rightarrow \infty)} E_{ON} \approx \Delta V_{SW}^2 \left(\frac{R_{on}}{4R_s} C_t + \frac{C_s}{2} \right)$$

(4)

Where $\omega^2 \approx \frac{1}{L_s C_t}$. Total energy dissipated by the transistor E_T at both transitions and

the optimum value for the capacitive snubber C_{opt} can be calculated as:

$$E_T = E_{ON} + E_{OFF} = \Delta V_{SW}^2 \left(\frac{R_{DS}}{4R_s} C_1 + \frac{C_s}{2} \right) + I_{pk}^2 \frac{T_{sw}^2}{6C_s} \quad (5)$$

$$C_{opt} = \frac{\partial E_T}{\partial C_s} = 0 \Rightarrow \frac{\partial E_T}{\partial C_s} \approx \frac{\Delta V_{SW}^2}{2} - I_{pk}^2 \frac{T_{sw}^2}{6C_s^2} = 0 \Rightarrow C_{opt} \approx \frac{I_{pk} T_{sw}}{\Delta V_{SW} \sqrt{3}} \quad (6)$$

EXPERIMENTAL RESULTS

A single switch inverter for a 500W mini-inductor has been designed and tested. Design parameters include: $I_{PK}=10A$, $\Delta V_{SW}=200V$, $T_{SW}=70ns$, $R_s=1\Omega$, $L_s=1.98\mu H$, an optimum $C_s=2.2nF$ according to (6). Main load equivalent at 40 kHz switching frequency is $L_{eq}=189\mu H$, $R_{eq}=15\Omega$ with a resonant capacitor $C_t=30nF$. The transistor tested is a SiC JFET from Semisouth [SJDP120R085]. The total E_T switching losses at the snubber design point are $112\mu J$, almost six times reduction over the non-ZVS are in Fig.3.

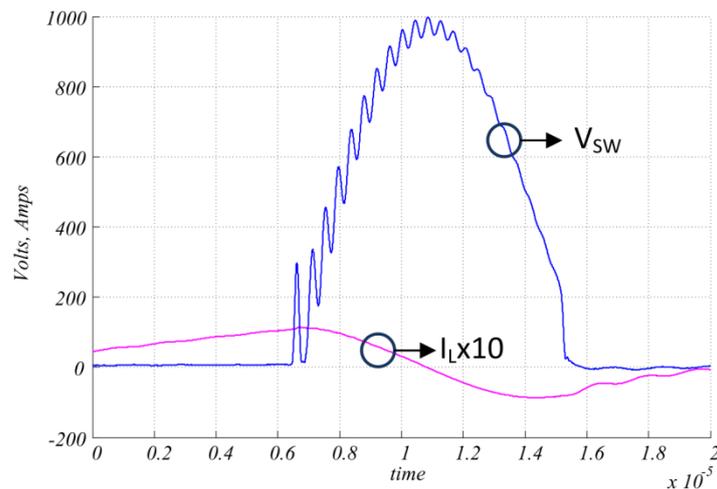


Figure 3: Voltage V_{SW} and load current for non-ZVS cycle at $\Delta V_{SW}=200V$

CONCLUSIONS

This paper presents a novel regenerative snubber applied to single switch inverter for domestic induction heating applications. Theoretical analysis and results confirm its suitability in non-ZVS switching modes. The use of this non-ZVS operation, while maintaining low losses, is important to give to these SiC inverters the required flexibility. Future work includes the combination of several of these new developed inverters in a new platform of active zone cooking surfaces.

REFERENCES

- [1] Acero, J.; Burdio, J.M.; Barragan, L.A.; Navarro, D.; Alonso, R.; Ramon, J.; Monterde, F.; Hernandez, P.; Llorente, S.; Garde, I.; , "Domestic Induction Appliances," *Industry Applications Magazine, IEEE* , vol.16, no.2, pp.39-47, March-April 2010.
- [2] Llorente, S.; Monterde, F.; Burdio, J.M.; Acero, J.; "A comparative study of resonant inverter topologies used in induction cookers," *Applied Power Electronics Conference and Exposition, 2002. APEC 2002. Seventeenth Annual IEEE* , vol.2, no., pp.1168-1174 vol.2, 2002
- [3] Molina Gaudo, P.; Bernal, C.; Otín, A., Burdío, J.M.; "Silicon carbide JFET resonant inverter for induction heating home appliances".37th Annual Conference of the IEEE Industrial Electronics Society (IECON), 2011, Proceedings of the, vol. 1 pp 2476-2481.
- [4] Molina Gaudo P., Bernal C., Avellaned J., Burdío J.M.: "Intermodulation distortion in 1SW-ZVS multiinverter for induction heating home appliances" *Applied Power Electronics Conference, APEC 2012, Proceedings of the.* Pp 2223-2228, Feb. 7-10 2012.

[5] Saoudi, M.; Puyal, D.; Bernal, C.; Antón, D.; Mediano, A.; , "Induction cooking systems with single switch inverter using new driving techniques," *Industrial Electronics (ISIE)*, 2010 IEEE International Symposium on , vol., no., pp.878-883, 4-7 July 2010.

[6] Park, N. J., D. Y. Lee, et al. (2007). "Study on the new control scheme of class-E inverter for IH-jar application with clamped voltage characteristics using pulse frequency modulation." *Electric Power Applications, IET* 1(3): 433-438.

[7] Ogura, K.; Gamage, L.; Ahmed, T.; Nakaoka, M.; Hirota, I.; Yamashita, H.; Omori, H.; , "Performance evaluation of edge-resonant ZVS-PWM high-frequency inverter using trench-gate IGBTs for consumer induction cooking heater," *Electric Power Applications, IEE Proceedings -* , vol.151, no.5, pp. 563- 568, 9 Sept. 2004.