



**Universidad**  
Zaragoza

# Proyecto Fin de Carrera

## Control de Potencia de un Inversor Trinivel conectado a red

Autor

José Ramiro Canal Barquero

Director

Estanislao Oyarbide Usabiaga

Departamento de Ingeniería Electrónica y Comunicaciones

Escuela de Ingeniería y Arquitectura  
Zaragoza, Septiembre 2012

*Agradecimientos:*

*En primer lugar, me gustaría agradecerles a mi familia y amigos la dedicación, ánimo y apoyo recibido durante todos estos años. En especial a mis padres, mi hermana, Sergio, Dani, Fernando, David, Elena, Lorena, Ana, Gregorio, Francisco.*

*Por otro lado, agradecerle a mis compañeros de laboratorio el que me hayan brindado su amistad y ayuda. A Rubén, Javi, Sylvia, William, Carlos Eduardo, Sonia, Iván Elizondo, Luis, Iván Herranz, David, Pani.*

*Por último agradecerle al director del proyecto, Estanis, a Pilar, Carlos y Abelardo su ayuda, apoyo y la gran cantidad de conocimiento que me han transmitido.*



# Control de potencia de inversor trinivel conectado a la red

## RESUMEN

El presente proyecto se ha llevado a cabo dentro del Grupo de Electrónica de Potencia y Microelectrónica, del Departamento de Electrónica y Comunicaciones, de la Universidad de Zaragoza. En concreto en las instalaciones del I3A (*Instituto Universitario de Investigación en Ingeniería de Aragón*) donde se ubica el grupo de investigación.

El objetivo del proyecto ha sido la preparación de una plataforma de ensayos ya existente, cuyo elemento principal es un inversor trifásico de tres niveles de diodos anclados, en el que se pretenden implementar diferentes estrategias de control. En concreto, en este proyecto se ha implementado un control vectorial de corriente con modulación vectorial.

La razón de investigar el comportamiento real de diferentes algoritmos de control en un inversor de estas características, es la posibilidad de generar energía eléctrica a tensiones medias, es decir 12 kV. Estos nuevos algoritmos de control posibilitan la disminución del contenido en armónicos con un mejor comportamiento ante transitorios, es decir se mejora la calidad de onda generada. Las ventajas intrínsecas consisten en eliminar los filtros y transformadores a la salida del inversor, y así mismo elevar la potencia capaz de entregar. Parámetros inalcanzables con los inversores binivel con control SPWM que se utilizan en la actualidad.

Estos puntos son muy interesantes para la tecnología de los aerogeneradores por lo que el proyecto se orienta a esta aplicación en concreto.

Una parte importante del proyecto ha sido la preparación de la plataforma de ensayos, por un lado se han añadido ciertas funciones al circuito de potencia y se han subsanado una serie de problemas, por otro lado se ha sustituido todo el sistema de control formado por una DSpace de Mathworks conectada a una FPGA de Xilinx, por un cRIO de la empresa National Instruments.

Se llegó a un acuerdo de colaboración con National Instruments Spain para la utilización de sus dispositivos y su software, el cual nunca había sido usado dentro del grupo de investigación para lo que asistí a un curso de formación. De esta manera se pusieron de relieve tanto las ventajas como las desventajas de este dispositivo y de su forma de programación para la realización de prototipado rápido. El objetivo de esta colaboración ha sido informar a National Instruments de las capacidades de sus dispositivos para aplicaciones de electrónica de potencia, informándoles de nuestras necesidades, y del comportamiento de su sistema conforme avanzaba el proyecto. Por otro lado se evaluó tanto el hardware como el software para su uso en proyectos futuros en aplicaciones dentro del campo de la electrónica de potencia.

Otra parte del proyecto, consistió en simular en Matlab Simulink los algoritmos que conformaban un control vectorial de corriente con modulación vectorial, desarrollado por el director de este proyecto. Se implementaron en un cRIO, el cual tuvo que ser programado en tres lenguajes de programación diferentes, LabView, código c, y lenguaje VHDL. Una vez que se tuvo la plataforma y el control en condiciones óptimas, se realizaron ensayos experimentales en los que se comprobó el funcionamiento del modulador y el control completo con una carga pasiva a la salida del inversor. El último ensayo consistió en conectar la salida del inversor a la red trifásica, y controlar el intercambio de potencia activa y reactiva con la red eléctrica.



## Índice

1	Introducción.....	7
1.1	Antecedentes.....	7
1.2	Topología de Inversores .....	8
1.3	Inversor Trinivel NPC ( <i>Neutral Point Clamped</i> ) .....	9
1.4	Objetivos.....	10
2	Control de potencia de sistemas conectados a la red eléctrica .....	13
2.1	Introducción.....	13
2.2	Sistemas de coordenadas de Clark y Park .....	13
2.3	Potencia instantánea .....	14
2.4	Diseño del control de potencia .....	16
2.5	PLL ( <i>Phase-Locked Loop</i> ) .....	23
2.6	Estructura final del control de potencia.....	24
3	Modelado del control de potencia en un inversor Trinivel NPC.....	25
3.1	Descripción del modelo .....	25
3.2	Sistema a controlar .....	26
3.2.1	Inversor trinivel NPC .....	26
3.3	Control de potencia.....	27
3.3.1	PLL .....	27
3.3.2	Lazo interno de control de corriente.....	28
3.3.3	Lazo externo de control de potencia.....	28
3.3.4	Modulador .....	29
3.4	Medida de potencia.....	30
3.5	Resultados de las simulaciones .....	31
4	Modulación Vectorial .....	35
4.1	Introducción.....	35
4.2	Representación de los estados del inversor .....	35
4.2	Determinación del estado de los interruptores .....	36
4.3	Determinación de los sectores .....	37
4.4	Proceso de cálculo .....	38
5	Plataforma de ensayos .....	39
5.1	Descripción de la plataforma.....	39
5.2	Inversor trifásico trinivel NPC de Semikron .....	41
5.3	Circuito de potencia.....	41
5.3.1	Modos de alimentación.....	45
5.3.2	Circuito de mando .....	46

5.3.3 Circuito de señalización.....	48
5.3.4 Protecciones.....	49
5.4 Sistema de control .....	49
5.4.1 Cadena de control .....	51
6 Programación del control .....	53
6.1 Arquitectura del sistema de control.....	53
6.2 Programación de la FPGA.....	55
6.2.1 Transferencia de datos .....	55
6.2.2 Modulador .....	56
6.2.3 Inclusión de tiempos muertos .....	60
6.2.4 Sincronización del sistema .....	60
6.3 Programación del controlador RT .....	61
6.3.1 Descripción del programa.....	61
6.3.2 Modulación vectorial.....	63
7 Ensayos experimentales.....	65
7.1 Descripción de los ensayos.....	65
7.2 Ensayo experimental del modulador .....	65
7.2.1 Circuito de potencia.....	65
7.2.2 Control.....	67
7.2.3 Resultados del ensayo experimental del modulador .....	69
7.3 Ensayo experimental del control de corriente .....	70
7.3.1 Control de corriente .....	70
7.3.2 Resultados del ensayo experimental del control de corriente.....	71
8 Resultados.....	75
8.1 Ensayo experimental intercambiando potencia con la red eléctrica.....	75
8.2 Montaje.....	75
8.3 Sistema de control .....	77
8.4 Resultados.....	78
8.5 Transitorios.....	81
9 Conclusiones.....	85
10. Bibliografía.....	87
11. Anexos.....	89
1 Transformadas de Clark y Park .....	91
2 Proceso de construcción de los modelos.....	97
3 Inyección del tercer armónico.....	125
4 Protocolo de ensayos .....	129
5 Circuito de mando de contactores electromecánicos.....	137

6 Características de la plataforma de ensayos .....	145
7 Sistema de Adquisición de datos .....	153
8 Ensayos de velocidad del dispositivo NI sbRIO 9631.....	157
9 Resultados.....	161

## I. FIGURAS

FIG. 1. ESQUEMA TÍPICO DE CONEXIÓN DE UN AEROGENERADOR A LA RED ELÉCTRICA. ....	7
FIG. 2. TOPOLOGÍA DE UN INVERSOR BINIVEL. ....	8
FIG. 3. MPC ( <i>MULTI-POINT-CLAMPED CONVERTER</i> ) DE 5 NIVELES. ....	9
FIG. 4. TOPOLOGÍA DE UN INVERSOR TRINIVEL NPC. ....	10
FIG. 5. PLATAFORMA DE ENSAYOS. ....	11
FIG. 6. ESQUEMA GENERAL DE UN CONVERTIDOR. ....	13
FIG. 7. SISTEMAS DE REFERENCIA ABC, DQ Y ALFA-BETA. ....	13
FIG. 8. SISTEMA DE COORDENADAS DE PARK. ....	14
FIG. 9. CAMBIO DE COORDENADAS A ALFA-BETA. ....	14
FIG. 10. ESQUEMA INICIAL DEL CONTROL. ....	16
FIG. 11. ESQUEMA DEL CONTROL. ....	17
FIG. 12. DIAGRAMA DE BLOQUES DE LAS ECUACIONES DE DEFINICIÓN. ....	19
FIG. 13. DIAGRAMA DE BLOQUES DE LA PLANTA, CON CONTROL BASADO EN REALIMENTACIÓN Y PROPORCIONAL INTEGRAL. ....	19
FIG. 14. LUGAR DE LAS RAÍCES DEL SISTEMA, $T_i=0.001$ . ....	20
FIG. 15. CORRIENTE DIRECTA Y CORRIENTE DE CUADRATURA. ....	21
FIG. 16. DIAGRAMA DE BLOQUES DEL SISTEMA CON COMPENSACIÓN DE PERTURBACIONES Y DEL ACOPLAMIENTO CRUZADO. ....	21
FIG. 17. CORRIENTE DIRECTA Y CORRIENTE DE CUADRATURA. ....	22
FIG. 18. DIAGRAMA DE BLOQUES DEL SISTEMA A CONTROLAR, CON UN LAZO INTERNO DE CONTROL DE CORRIENTE Y UNO EXTERNO DE CONTROL DE POTENCIA. ....	23
FIG. 19. DIAGRAMA DE BLOQUES DEL CONTROL PLL. ....	23
FIG. 20. FUNCIONAMIENTO DE LA PLL. ....	24
FIG. 21. ESTRUCTURA DEL CONTROL DE POTENCIA. ....	24
FIG. 22. MODELO DEL SISTEMA CONSTRUIDO EN MATLAB/SIMULINK. ....	25
FIG. 23. MODELO DEL SISTEMA A CONTROLAR CONSTRUIDO CON PLECS. ....	26
FIG. 24. MODELO DEL INVERSOR TRINIVEL NPC CONSTRUIDO CON PLECS. ....	27
FIG. 25. ESQUEMA DE FUNCIONAMIENTO Y DIAGRAMA DE BLOQUES DE LA PLL. ....	27
FIG. 26. DIAGRAMA DE BLOQUES DEL CONTROL VECTORIAL DE CORRIENTE. ....	28
FIG. 27. DIAGRAMA DE BLOQUES DEL CONTROL DE Q. ....	29
FIG. 28. DIAGRAMA DE BLOQUES DEL MODULADOR SPWM. ....	30
FIG. 29. MODULACIÓN Y SEÑALES DE DISPARO DE LAS TRES FASES DEL INVERSOR 3L NPC. ....	30
FIG. 30. DIAGRAMA DE BLOQUES DE LA MEDIDA DE POTENCIA. ....	31
FIG. 31. RESULTADOS DE LA SIMULACIÓN. ....	32
FIG. 32. ESTADO DE CADA RAMA DEL INVERSOR PARA EL VECTOR (1, 2, 0). ....	35
FIG. 33. REPRESENTACIÓN EN COORDENADAS ALFA-BETA DE LOS VECTORES DE TENSIÓN A LA SALIDA DEL INVERSOR. ....	36
FIG. 34. VECTOR DE REFERENCIA $E^*$ DENTRO DE LA REPRESENTACIÓN VECTORIAL DE ESTADOS DEL INVERSOR. ....	37
FIG. 35. REPRESENTACIÓN VECTORIAL DE LOS VECTORES DE ESTADO DIVIDIDA EN SECTORES Y SEXTANTES. ....	38
FIG. 36. PLATAFORMA DE ENSAYOS. ....	40
FIG. 37. ESQUEMA DEL INVERSOR TRINIVEL NPC. ....	41
FIG. 39. ESQUEMA DEL CIRCUITO DE POTENCIA. ....	44
FIG. 40. MODOS DE ALIMENTACIÓN DEL INVERSOR TRINIVEL NPC. ....	45
FIG. 41. ESQUEMA DEL CIRCUITO DE MANDO. ....	47
FIG. 42. ESQUEMA DEL SISTEMA DE PRECARGA Y DESCARGA DE LOS CONDENSADORES. ....	48
FIG. 43. ESQUEMA DEL CIRCUITO DE SEÑALIZACIÓN. ....	49
FIG. 44. NI SBRIO 9631. ....	50
FIG. 45. CRIO 9024 CON CHASIS NI 9101 Y MÓDULOS NI 9205 Y NI 9403. ....	51
FIG. 46. CADENA DE CONTROL. ....	51
FIG. 47. CRIO. ....	53
FIG. 48. ARQUITECTURA DE FUNCIONAMIENTO DEL CONTROL. ....	54
FIG. 49. ARQUITECTURA DEL COMPACTRIO. ....	54
FIG. 50. ESTRUCTURA DE LA FPGA. ....	55
FIG. 51. PROGRAMA IMPLEMENTADO EN LA FPGA. ....	56
FIG. 52. MODULADOR PROGRAMADO EN XILINX ISE 10.1. ....	57
FIG. 53. SIGNIFICADO DE LA SECUENCIA 000001. ....	58
FIG. 54. COMPARACIÓN ENTRE LA SEÑAL PORTADORA Y LOS TIEMPOS DE APLICACIÓN. ....	59

FIG. 55. CONVERSIÓN A SEÑALES DE ACTIVACIÓN DE IGBT'S EN LA RAMA A DEL INVERSOR. ....	60
FIG. 56. VISTA DEL PANEL FRONTAL DE LA FPGA. ....	61
FIG. 57. DIAGRAMA DE BLOQUES DEL PROGRAMA IMPLEMENTADO EN EL CONTROLADOR RT. ....	61
FIG. 58. LECTURA DE DATOS Y CALIBRACIÓN DE LOS CAPTADORES DE TENSIÓN. ....	62
FIG. 59. CALIBRACIÓN DE LAS LEM'S DE CORRIENTE Y TRANSFORMADA DE PARK. ....	62
FIG. 60. PROGRAMACIÓN DE LA PLL Y TRANSFORMADA DE PARK DE TENSIÓN. ....	63
FIG. 61. PROGRAMACIÓN DE LOS ALGORITMOS DE CONTROL. ....	63
FIG. 62. TRANSFORMADA DE PARK DE TENSIÓN, MODULADOR VECTORIAL DIRECTO Y ESCRITURA DE DATOS. ....	64
FIG. 63. ESQUEMA DE CONEXIÓN DEL TRANSFORMADOR. ....	66
FIG. 64. ESQUEMA DEL MONTAJE PARA EL ENSAYO DEL MODULADOR. ....	67
FIG. 65. MEDIDAS DE TENSIÓN Y CALIBRACIÓN DE SENSORES. ....	68
FIG. 66. PLL CON MODIFICACIÓN DE ÁNGULO $\theta$ Y TRANSFORMACIÓN A VDQ. ....	68
FIG. 67. TRANSFORMACIÓN AL SISTEMA DE REFERENCIA EABC Y MODULACIÓN VECTORIAL. ....	68
FIG. 68. TENSIÓN Y CORRIENTE DE LA FASE (A) EN LA CARGA, JUNTO CON LA TENSIÓN DE REFERENCIA. ....	69
FIG. 69. TENSIÓN Y CORRIENTE DE LA FASE (A) EN LA CARGA, JUNTO CON LA TENSIÓN DE REFERENCIA AMPLIADAS. ....	70
FIG. 70. CALIBRACIÓN DE MEDIDAS DE CORRIENTE, TRANSFORMADA DE PARK Y PROTECCIÓN DE CORRIENTE. ....	71
FIG. 71. CONTROL DE CORRIENTE. ....	71
FIG. 72. VISTA DEL PANEL FRONTAL. ....	71
FIG. 73. TENSIÓN Y CORRIENTE DE LA FASE (A) EN LA CARGA, JUNTO CON LA TENSIÓN DE REFERENCIA. $I_D^*=0$ A, $I_Q^*=4$ A. .72	72
FIG. 74. TENSIÓN Y CORRIENTE DE LA FASE (A) EN LA CARGA, JUNTO CON LA TENSIÓN DE REFERENCIA AMPLIADAS. $I_D^*=0$ A, $I_Q^*=4$ A. ....	72
FIG. 75. TENSIÓN Y CORRIENTE DE LA FASE (A) EN LA CARGA, JUNTO CON LA TENSIÓN DE REFERENCIA. $I_D^*=0$ A, $I_Q^*=4$ A. .73	73
FIG. 76. TENSIÓN Y CORRIENTE DE LA FASE (A) EN LA CARGA, JUNTO CON LA TENSIÓN DE REFERENCIA AMPLIADAS. $I_D^*=3$ A, $I_Q^*=3$ A. ....	73
FIG. 77. ESQUEMA DEL MONTAJE DEL CIRCUITO DE POTENCIA. ....	76
FIG. 78. PANEL FRONTAL DE LA FPGA Y EL CONTROLADOR RT. ....	77
FIG. 79. PANEL FRONTAL DEL CONTROL, MONITORIZACIÓN DE $I_D$ , $I_Q$ , Y VDC. ....	78
FIG. 80. MONITORIZACIÓN DE LAS TENSIONES DE FASE, $\theta$ Y W. ....	78
FIG. 81. TENSIÓN Y CORRIENTE DE LA FASE (C) EN EL SECUNDARIO DEL TRANSFORMADOR. ....	80
FIG. 82. TENSIÓN Y CORRIENTE DE FASE (C) EN EL SECUNDARIO DEL TRANSFORMADOR. $I_D^*=5$ A, $I_Q^*=-8$ A. ....	80
FIG. 83. TENSIÓN Y CORRIENTE DE FASE (C) EN EL SECUNDARIO DEL TRANSFORMADOR. $I_D^*=5$ A, $I_Q^*=8$ A. ....	81
FIG. 84. CORRIENTE Y TENSIÓN DE FASE PARA UN CAMBIO DE VALOR DE: $I_D=2$ A, $I_Q=0$ A A $I_D=10$ A $I_Q=0$ A. ....	81
FIG. 85. CORRIENTE Y TENSIÓN DE FASE AMPLIADAS PARA UN CAMBIO DE VALOR DE: $I_D=2$ A, $I_Q=0$ A A $I_D=10$ A $I_Q=0$ A. ....	82
FIG. 86. CORRIENTE Y TENSIÓN DE FASE PARA UN CAMBIO DE VALOR DE: $I_D=2$ A, $I_Q=0$ A A $I_D=2$ A, $I_Q=-10$ A. ....	83
FIG. 87. CORRIENTE Y TENSIÓN DE FASE PARA UN CAMBIO DE VALOR DE: $I_D=2$ A, $I_Q=0$ A A $I_D=2$ A, $I_Q=-10$ A. ....	83

## II TABLAS

TABLA. 1. SECUENCIA Y TIEMPOS DE APLICACIÓN DE LOS VECTORES DE TENSIÓN. ....	37
TABLA. 2. TRADUCCIÓN DE LOS VECTORES A SEÑALES DE CONMUTACIÓN. ....	58
TABLA. 3. VECTORES DE SALIDA EN FUNCIÓN DE $C_0$ Y C. ....	59
TABLA. 4. TRADUCCIÓN DE LOS VECTORES A SEÑALES DE CONMUTACIÓN. ....	59
TABLA. 5. MEDIDAS EXPERIMENTALES. ....	79
TABLA. 6. RESULTADOS DEL ENSAYO 3. ....	82
TABLA. 7. RESULTADOS DEL ENSAYO 4. ....	84

### III NOMENCLATURA

APOD	Alternative Phase Opposition Disposition.
CMOS	Complementary Metal-Oxide Semiconductor.
DLL	Dynamic-Link Library.
DMA	Direct Memory Access.
FIFO	First In First Out.
FPGA	Field Programmable Gate Array.
IGBT	Insulated Gate Bipolar Transistor.
IGCT	Integrated Gate-Commutated Thyristor.
NPC	Neutral Point Clamped.
MPC	Multi-Point-Clamped Converter.
PCI	Peripheral Component Interconnect.
PD	Phase Disposition.
PI	Proportional Integral.
POD	Phase Opposition Disposition.
PLL	Phase-Locked Loop.
RT	Real Time.
SPWM	Sinusoidal Pulse Width Modulation.
SVM	Space Vector Modulation.
TTL	Transistor-Transistor Logic.
VHDL	Very High Description Language.
VSI	Voltage Source Inverter.

## 1 Introducción

### 1.1 Antecedentes

En los parques eólicos se han venido utilizando, desde sus orígenes, tecnologías basadas en potencias bajas y medias.

Así se ha pasado de 750 kW a 3 MW de potencia por unidad a finales de los años 90, y en los últimos años se han instalado algunos aerogeneradores de más de 5 MW. La tendencia, por tanto, es aumentar la potencia que son capaces de proporcionar dichas unidades.

La industria de la energía eólica está explorando diferentes configuraciones de conexión de los generadores a la red eléctrica. La tendencia actual es la generación mediante una máquina de inducción doblemente alimentada con tecnología de 690 V, en la que el estator del generador se encuentra conectado a la red eléctrica a través de un transformador. El rotor se conecta a una etapa de conversión que consiste en dos inversores unidos con un bus de tensión continua en disposición back to back. El convertidor es conectado a la red eléctrica a través de un transformador (*Fig. 1*). Con este sistema se pueden controlar las formas de onda a la salida del convertidor, y el control se basa en tecnología de inversión de baja tensión utilizando transformadores para la conexión a la red.

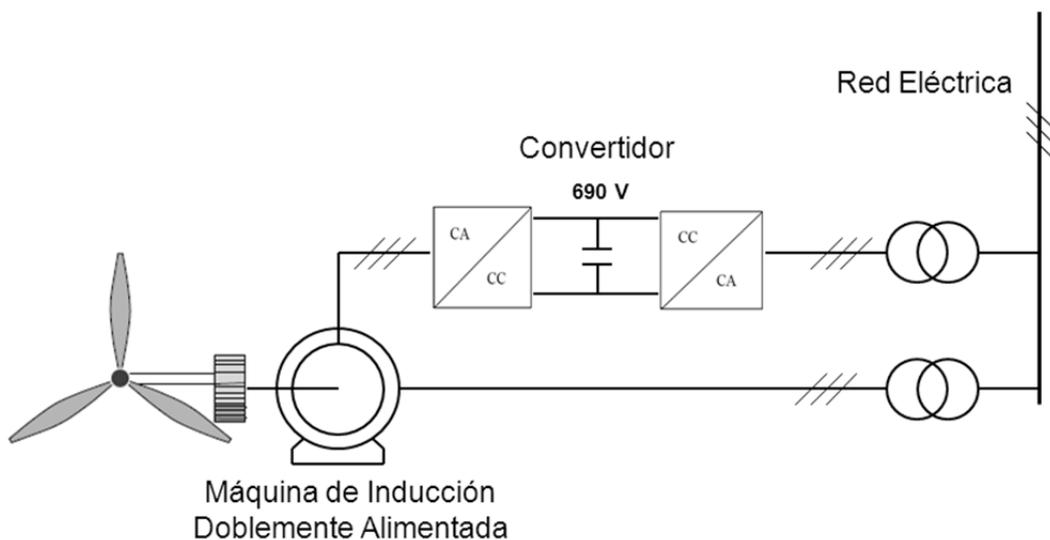


Fig. 1. Esquema típico de conexión de un aerogenerador a la red eléctrica.

Conforme se aumenta la potencia se tiende a conectar el estator directamente a media tensión dejando el rotor en baja tensión. Sin embargo la alta potencia en baja tensión produce elevadas corrientes que se consiguen gracias a varios convertidores de baja tensión conectados en paralelo. Esta solución posibilita usar sistemas de electrónica de potencia con un nivel alto de modulación (*altas frecuencias*), pero se tienen corrientes muy altas en el rotor lo que implica altas pérdidas de potencia, esfuerzos térmicos, complejidad en los elementos de filtrado, aparamenta eléctrica y otros problemas, por lo que es interesante conectar el generador a través de un convertidor directamente a la red de media tensión.

El estado actual de la tecnología de los semiconductores de potencia (*IGBT's, IGCT's*), permite aumentar el nivel de tensión de conexión de los convertidores desde los 690 V a 6000 V, sin embargo se reduce la frecuencia máxima de conmutación desde los 5 kHz hasta los 500 Hz. Dicha restricción frecuencial no permite usar técnicas de control clásicas basadas en

modulaciones SPWM. Con una frecuencia de conmutación que ronda los 500 Hz se han de redefinir las estrategias de control.

La conexión directa se puede llevar a cabo combinando un inversor multi-nivel con semiconductores en serie y operando a frecuencias de un rango entre 900 Hz y 500 Hz, es decir por debajo de los kHz, para ello se debe estudiar el control de convertidores estáticos con restricciones frecuenciales.

## 1.2 Topología de Inversores

Existen diversas configuraciones de inversores. La configuración binivel de tres fases es la topología más usada en la mayoría de las aplicaciones, por su simplicidad, robustez y fiabilidad (*Fig. 2*). Estos dispositivos operan a baja tensión con un transformador que permite su conexión a los niveles de media tensión. De hecho, pueden operar a medias y altas frecuencias (2-5kHz) con modulaciones SPWM.

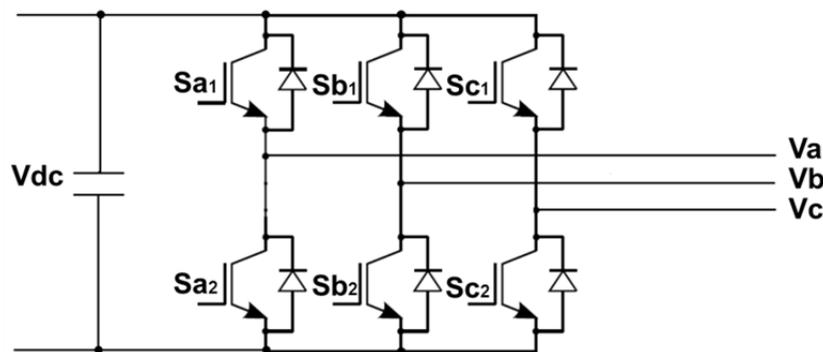


Fig. 2. Topología de un inversor binivel.

Usando los nuevos semiconductores y las topologías multinivel es posible conectar directamente el convertidor a niveles de media tensión. El principal objetivo es obtener una alta eficiencia elevando el nivel de potencia, y a su vez disminuir la tasa de armónicos, el tamaño de los filtros de red, y mejorar la respuesta dinámica del sistema. Los nuevos inversores desarrollados para aplicaciones de media tensión están basados en IGCT's de 4,5 kV, 5,5 kV y 6,5 kV o HV-IGBT's de 3,3kV, 4,5 kV y 6,5kV.

Las estructuras multinivel aparecen para poder incrementar la potencia de los inversores, añadiendo niveles de tensión de tal forma que la tensión de bloqueo que ha de soportar cada semiconductor se reduce según:

$$V_{\text{bloqueo}} = \frac{V_{dc}}{(n-1)} \quad (1)$$

Siendo "n" el número de niveles de tensión del inversor.

Con más niveles, se tienen menos armónicos y se puede prescindir de los filtros, obteniendo inversores de alta calidad de potencia en el lado de tensión alterna del convertidor. Por otro lado, el aumento de los niveles de tensión incrementa el número de interruptores, lo que conlleva estructuras más complicadas (*Fig. 3*), y por lo tanto mayor complejidad en el control.

Las características de estas estructuras son muy atractivas para muchas aplicaciones, incluyendo el sector de convertidores para media tensión y alta potencia en particular. Sus ventajas son una

generación menor de armónicos de tensión, con infinitos niveles se obtiene una distorsión armónica nula de tensión.

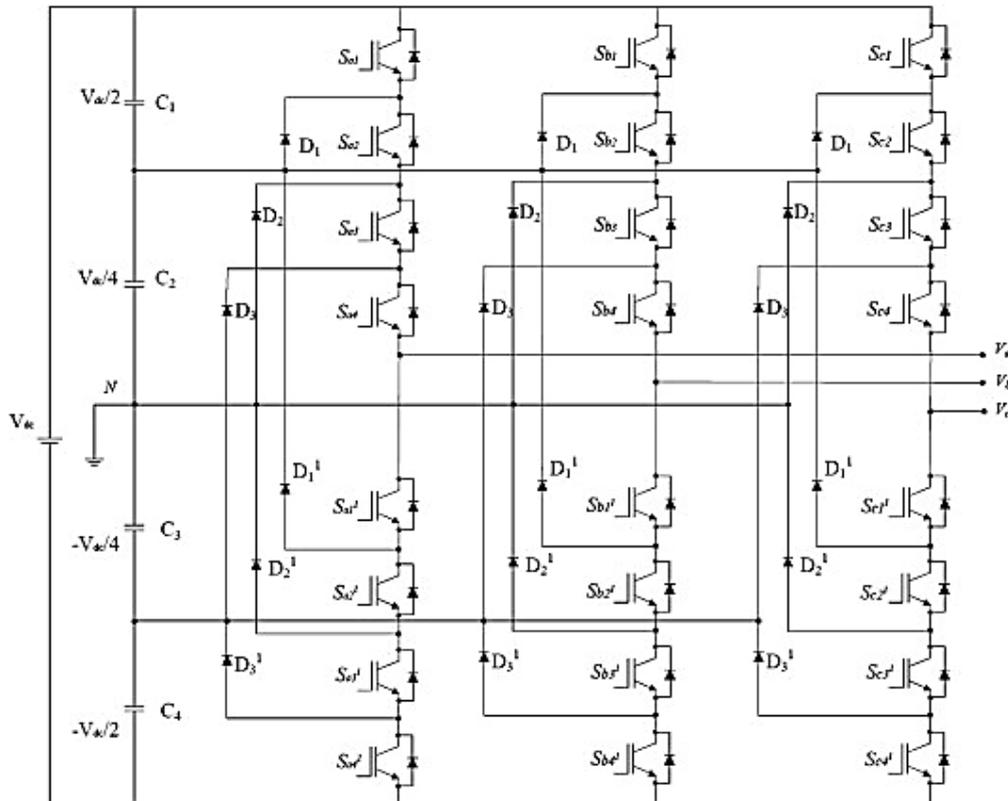


Fig. 3. MPC (*Multi-Point-Clamped Converter*) de 5 niveles.

### 1.3 Inversor Trinivel NPC (*Neutral Point Clamped*)

Para tensiones superiores a 6 kV es conveniente usar un inversor trinivel NPC (*Fig. 4*). La tensión de entrada se encuentra repartida en tres niveles de trabajo ( $+V_{dc}$ ,  $0V$ ,  $-V_{dc}$ ), de esta forma cada interruptor en estado de bloqueo soporta la mitad de la tensión total del bus de tensión continua. Así se pueden manejar mayores valores de tensión con el mismo tipo de dispositivos semiconductores.

Solo se conmutan a la vez 2 de los 4 IGBT's de cada rama, por lo que la frecuencia de conmutación efectiva se reduce a la mitad de la frecuencia de conmutación aparente, lo que implica una reducción en las pérdidas por conmutación de dispositivos.

A la salida del inversor se obtienen unas tensiones de fase de 3 niveles, y de línea de 5 niveles, por lo que se tiene un contenido menor de armónicos, y en consecuencia se puede disminuir el tamaño, peso y precio de los filtros a la salida del convertidor.

La principal desventaja consiste en que se han de tener diferentes niveles de tensión de entrada, los cuales se obtienen con condensadores. Dichos condensadores han de tener una tensión equilibrada para cualquier condición de trabajo, ya que cada condensador ha de actuar como una fuente de tensión constante. Esto conlleva el problema de que se debe controlar el reparto equilibrado de las tensiones del bus de tensión continua, y dado que los condensadores tienen un valor de capacidad finito y están sometidos a cargas y descargas, se producen desviaciones del punto neutro.

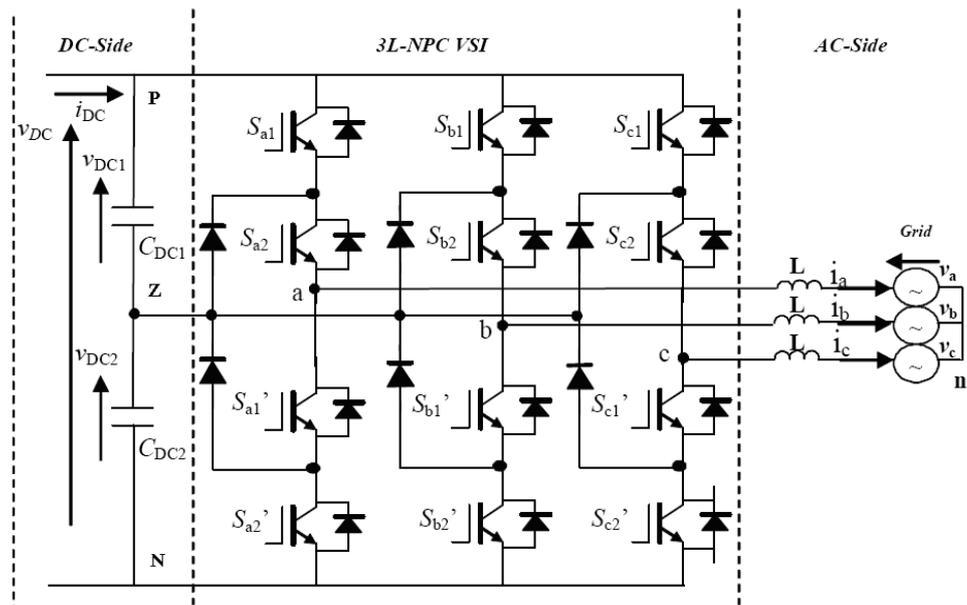


Fig. 4. Topología de un Inversor Trinivel NPC.

## 1.4 Objetivos

La finalidad de éste proyecto es preparar una plataforma con un inversor trinivel NPC, ensayar un control vectorial de potencia e intercambiar energía con la red eléctrica.

Se dispone de una plataforma de ensayos con un inversor trinivel NPC de 45 kVA y un circuito de potencia con tres configuraciones diferentes. Esto posibilita emular la etapa de conversión AC/DC del convertidor con etapas de rectificación. Así mismo se dispone de un circuito de mando, un circuito de visualización del estado de la plataforma y todos los elementos de protección necesarios. Para los ensayos de intercambio de potencia con la red trifásica se dispone de un transformador reconfigurable.

Es necesario modificar significativamente la plataforma y analizar todos sus elementos para conseguir conectar el sistema a la red eléctrica. Por otro lado, el control está formado inicialmente por una dSPACE DS1103 conectada mediante placas de comunicación a una FPGA Xilinx Spartan-3.

Se decide sustituir todo éste sistema de control por un único elemento, para ello se llega a un acuerdo de colaboración con National Instruments. En primer lugar se realiza un estudio sobre las capacidades de una tarjeta sbRIO 9631, pero se pone de manifiesto que su uso en ésta aplicación no es viable, por lo que es necesario instalar un dispositivo más avanzado.

El objetivo final del proyecto es implementar un control vectorial de corriente con modulación vectorial, y realizar ensayos conectando la plataforma a la red eléctrica. Este control permitirá intercambiar potencia activa y reactiva con la red. Así se tiene una maqueta sobre la cual es posible validar algoritmos de control de inversores para aplicaciones del orden de megavatios.

Para alcanzar los objetivos descritos ha sido necesario utilizar los programas Matlab, Simulink, Ples, LabVIEW, Xilinx ISE 10.1, Microsoft Visual Studio y así poder programar el control en el entorno de LabVIEW en código c y VHDL.

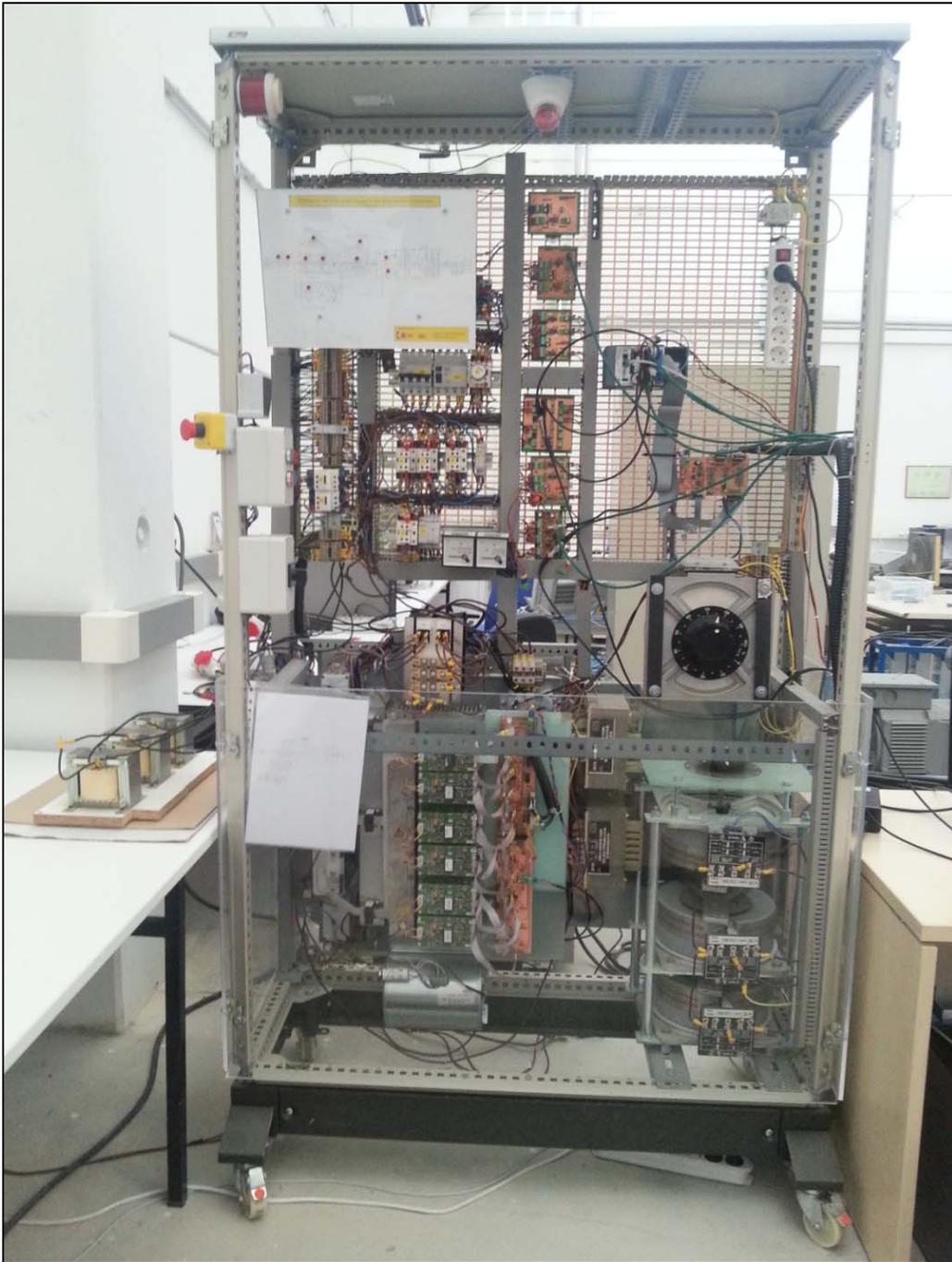


Fig. 5. Plataforma de ensayos.



## 2 Control de potencia de sistemas conectados a la red eléctrica

### 2.1 Introducción

En esta sección se va a describir el tratamiento matemático utilizado para la obtención de un control de potencia para inversores conectados a la red eléctrica (*Fig. 6*). El objetivo final, es obtener un sistema dinámico en el cual se pueda absorber o ceder potencia activa y reactiva, de tal forma, que dada la consigna de potencia, el sistema reaccione con un régimen transitorio muy breve.

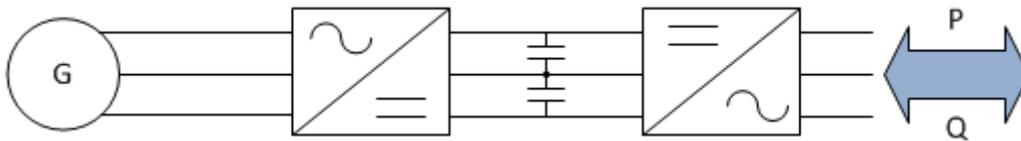


Fig. 6. Esquema general de un convertidor.

### 2.2 Sistemas de coordenadas de Clark y Park

Para el diseño del control de potencia es necesario pasar de la descripción de fasores eléctricos  $abc$  a dos sistemas de coordenadas diferentes (*Fig. 7*). Los sistemas de referencia utilizados son el de Clark o Concordia ( $\alpha\beta$ ) y el de Park ( $dq$ ). En el anexo 1 se tiene una descripción más detallada de ambos sistemas de referencia.

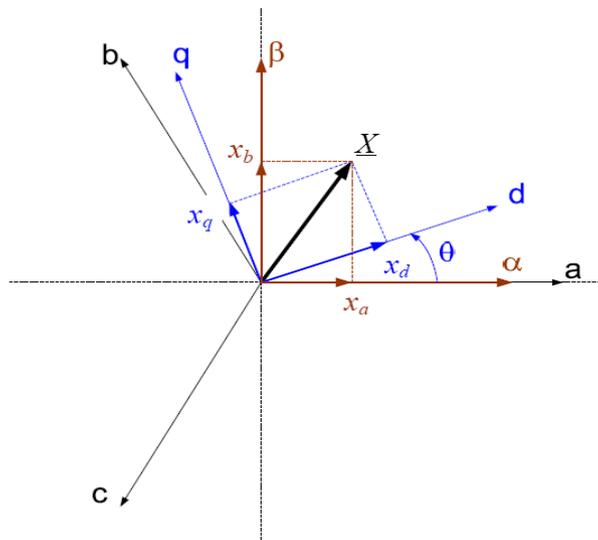


Fig. 7. Sistemas de referencia  $abc$ ,  $dq$  y  $\alpha\beta$ .

El modelo referencial de Clark o Concordia es un sistema de coordenadas que se basa en dos ejes,  $\alpha$  y  $\beta$ , la base es estática, por lo que el vector de tensión o de intensidad transformado gira a la frecuencia de red. Sus componentes se proyectan sobre los ejes  $\alpha$  y  $\beta$ .

El sistema de coordenadas de Park ( $dq$ ) es una referencia en la que los vectores directores giran a la frecuencia de red pudiéndose alinear como se necesite (*Fig. 8*). En éste caso el vector director ( $d$ ) se alinea con el vector de tensión, y la variable  $X$  se corresponde con el vector de intensidad, por lo que la componente en la dirección cuadratura ( $Xq$ ) es una medida del desfase entre la tensión y la intensidad.

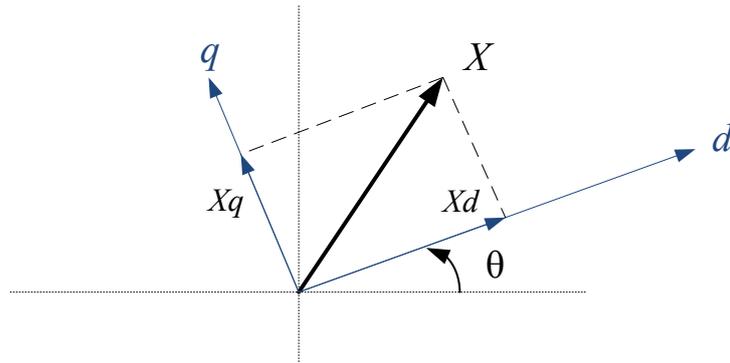


Fig. 8. Sistema de coordenadas de Park.

Cada referencia es adecuada para un tipo de control. El sistema de referencia dq se utiliza en el control de potencia vectorial. Sin embargo, la modulación vectorial se basa en el sistema de referencia  $\alpha\beta$ .

### 2.3 Potencia instantánea

Para controlar la potencia, se calcula la potencia activa y reactiva intercambiada en componentes  $\alpha\beta$  (Fig. 9). Se parte de los dos fasores eléctricos que definen la posición y amplitud de la corriente y la tensión.

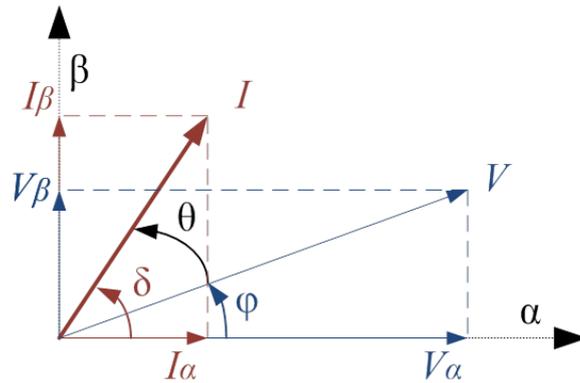


Fig. 9. Cambio de coordenadas a  $\alpha\beta$ .

Partiendo de un sistema simétrico y equilibrado, la potencia aparente se define como:

$$S = |\vec{I}| \cdot |\vec{V}|$$

$$|\vec{I}| = \sqrt{I_\alpha^2 + I_\beta^2} \quad (2)$$

$$|\vec{V}| = \sqrt{V_\alpha^2 + V_\beta^2}$$

Así tenemos que:

$$S = \sqrt{(I_\alpha^2 + I_\beta^2)(V_\alpha^2 + V_\beta^2)} \quad (3)$$

La potencia activa se puede calcular según el siguiente desarrollo:

$$P = S \cdot \cos\theta \quad (4)$$

El  $\cos\theta$  se calcula en función de sus componentes  $\alpha\beta$ .

$$\theta = \delta - \varphi$$

$$\cos\theta = \cos(\delta - \varphi) = \cos\delta \cos\varphi + \sin\delta \sin\varphi$$

(5)

$$\cos\delta = \frac{I_\alpha}{\sqrt{I_\alpha^2 + I_\beta^2}} \quad \sin\delta = \frac{I_\beta}{\sqrt{I_\alpha^2 + I_\beta^2}}$$

(6)

$$\cos\varphi = \frac{V_\alpha}{\sqrt{V_\alpha^2 + V_\beta^2}} \quad \sin\varphi = \frac{V_\beta}{\sqrt{V_\alpha^2 + V_\beta^2}}$$

(7)

$$\cos\theta = \frac{I_\alpha}{\sqrt{I_\alpha^2 + I_\beta^2}} \frac{V_\alpha}{\sqrt{V_\alpha^2 + V_\beta^2}} + \frac{I_\beta}{\sqrt{I_\alpha^2 + I_\beta^2}} \frac{V_\beta}{\sqrt{V_\alpha^2 + V_\beta^2}} = \frac{\sqrt{(I_\alpha^2 + I_\beta^2)(V_\alpha^2 + V_\beta^2)}}{\sqrt{(I_\alpha^2 + I_\beta^2)(V_\alpha^2 + V_\beta^2)}}$$

(8)

Por último, se tiene que la potencia activa en coordenadas  $\alpha\beta$  se define como:

$$P = S \cos\theta = \sqrt{(I_\alpha^2 + I_\beta^2)(V_\alpha^2 + V_\beta^2)} \frac{I_\alpha V_\alpha + I_\beta V_\beta}{\sqrt{(I_\alpha^2 + I_\beta^2)(V_\alpha^2 + V_\beta^2)}}$$

(9)

$$P = I_\alpha V_\alpha + I_\beta V_\beta$$

(10)

La potencia reactiva se calcula en componentes  $\alpha\beta$  como:

$$Q = \sqrt{S^2 - P^2}$$

(11)

$$Q = \sqrt{(I_\alpha^2 + I_\beta^2)(V_\alpha^2 + V_\beta^2) - (I_\alpha V_\alpha + I_\beta V_\beta)^2} = \sqrt{(I_\alpha^2 V_\alpha^2 + I_\alpha^2 V_\beta^2 + I_\beta^2 V_\alpha^2 + I_\beta^2 V_\beta^2 - I_\alpha^2 V_\alpha^2 - 2I_\alpha V_\alpha I_\beta V_\beta) - I_\beta^2 V_\beta^2} = \sqrt{(I_\alpha^2 V_\beta^2 + I_\beta^2 V_\alpha^2 - 2I_\alpha V_\alpha I_\beta V_\beta)} = \sqrt{(I_\alpha V_\beta - I_\beta V_\alpha)^2}$$

(12)

$$Q = I_\alpha V_\beta - I_\beta V_\alpha$$

(13)

Estas expresiones dan como resultado la misma potencia activa, y reactiva que los fasores eléctricos en el sistema de coordenadas abc, siempre que la amplitud de los fasores sea la misma entre sí, y su desfase relativo  $\theta$  sea el mismo. Además, se ha de utilizar la transformada de Clark que conserva la potencia, es decir el factor K ha de ser  $K = \sqrt{\frac{2}{3}}$ .

Las expresiones que definen la potencia en función de las coordenadas de Clark son:

$$\begin{aligned} p(t) &= i_{\alpha}(t)v_{\alpha}(t) + i_{\beta}(t)v_{\beta}(t) \\ q(t) &= i_{\alpha}(t)v_{\alpha}(t) - i_{\beta}(t)v_{\beta}(t) \end{aligned} \quad (14)$$

Con las componentes de Clark se obtiene lo que se denomina potencia instantánea activa  $p(t)$ , y reactiva  $q(t)$ . Estos valores de potencia instantánea son los valores que se intercambiaría en el sistema a lo largo de un periodo, si este estado instantáneo se mantuviera.

Son predicciones del comportamiento energético del sistema en caso de que la situación se mantenga invariante. Esto permite implementar estrategias de control para llegar al régimen permanente, sin tener que esperar a realizar mediciones a lo largo de un ciclo completo, por lo tanto, reduciendo sensiblemente el estado transitorio del sistema.

$$\begin{bmatrix} p \\ q \end{bmatrix} = \begin{bmatrix} v_{\alpha} & v_{\beta} \\ v_{\beta} & -v_{\alpha} \end{bmatrix} \begin{bmatrix} i_{\alpha} \\ i_{\beta} \end{bmatrix} \quad \text{Akagi et al.} \quad (15)$$

## 2.4 Diseño del control de potencia

Para diseñar el control se parte de un sistema genérico, formado por fuentes de tensión controladas, tras las que se tienen unas inductancias conectadas a la red eléctrica (*Fig. 10*).

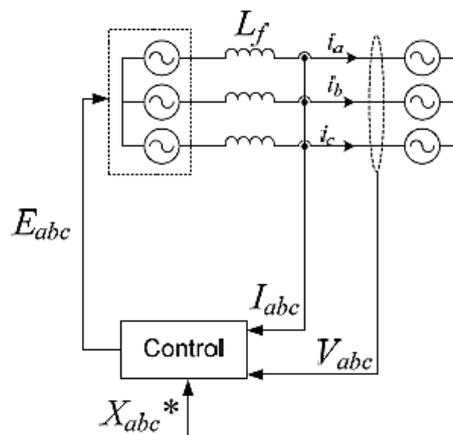


Fig. 10. Esquema inicial del control.

Las entradas del control son los valores de corriente y tensión medidos tras las inductancias, que son transformados del sistema de referencia abc a coordenadas dq. La respuesta en tensión  $E_{dq}$  generada en el control, se transforma en coordenadas abc, que es la tensión que deben proporcionar las fuentes de tensión para llevar el sistema al estado de intercambio energético deseado (*Fig. 11*).

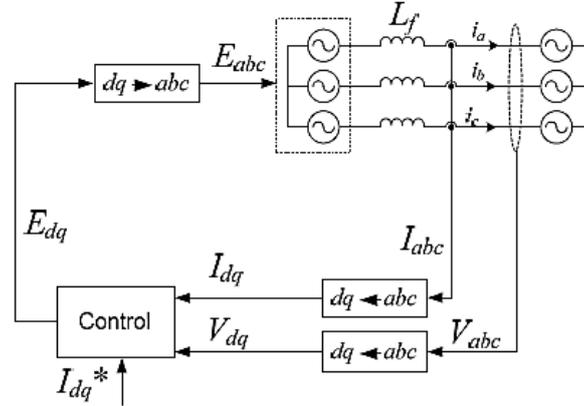


Fig. 11. Esquema del control.

A partir de este esquema se modeliza el sistema con sus ecuaciones de definición. Las corrientes que circulan por las inductancias se pueden calcular de la siguiente forma:

$$\frac{d}{dt} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \frac{1}{L} \left( \begin{bmatrix} e_a \\ e_b \\ e_c \end{bmatrix} - \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \right) \quad (16)$$

La transformada de Park se define como:

$$\begin{bmatrix} x_d \\ x_q \end{bmatrix} = K \begin{bmatrix} \cos(\omega t) & \cos(\omega t - 2\pi/3) & \cos(\omega t + 2\pi/3) \\ -\sin(\omega t) & -\sin(\omega t - 2\pi/3) & -\sin(\omega t + 2\pi/3) \end{bmatrix} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} \quad (17)$$

Derivando con respecto al tiempo se tiene:

$$\begin{aligned} \frac{d}{dt} \begin{bmatrix} x_d \\ x_q \end{bmatrix} &= \frac{d}{dt} \left( K \begin{bmatrix} \cos(\omega t) & \cos(\omega t - 2\pi/3) & \cos(\omega t + 2\pi/3) \\ -\sin(\omega t) & -\sin(\omega t - 2\pi/3) & -\sin(\omega t + 2\pi/3) \end{bmatrix} \right) \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} + \\ &+ K \begin{bmatrix} \cos(\omega t) & \cos(\omega t - 2\pi/3) & \cos(\omega t + 2\pi/3) \\ -\sin(\omega t) & -\sin(\omega t - 2\pi/3) & -\sin(\omega t + 2\pi/3) \end{bmatrix} \frac{d}{dt} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} \end{aligned} \quad (18)$$

$$\begin{aligned} \frac{d}{dt} \begin{bmatrix} x_d \\ x_q \end{bmatrix} &= \omega K \begin{bmatrix} -\sin(\omega t) & -\sin(\omega t - 2\pi/3) & -\sin(\omega t + 2\pi/3) \\ -\cos(\omega t) & -\cos(\omega t - 2\pi/3) & -\cos(\omega t + 2\pi/3) \end{bmatrix} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} + \\ &+ K \begin{bmatrix} \cos(\omega t) & \cos(\omega t - 2\pi/3) & \cos(\omega t + 2\pi/3) \\ -\sin(\omega t) & -\sin(\omega t - 2\pi/3) & -\sin(\omega t + 2\pi/3) \end{bmatrix} \frac{d}{dt} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} \end{aligned} \quad (19)$$

Teniendo en cuenta la transformada de Park:

$$\frac{d}{dt} \begin{bmatrix} x_d \\ x_q \end{bmatrix} = \omega \begin{bmatrix} x_q \\ -x_d \end{bmatrix} + K \begin{bmatrix} \cos(\omega t) & \cos(\omega t - 2\pi/3) & \cos(\omega t + 2\pi/3) \\ -\sin(\omega t) & -\sin(\omega t - 2\pi/3) & -\sin(\omega t + 2\pi/3) \end{bmatrix} \frac{d}{dt} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} \quad (20)$$

En este caso la variable  $x$  es la corriente  $i$ :

$$\frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} = \omega \begin{bmatrix} i_q \\ -i_d \end{bmatrix} + K \begin{bmatrix} \cos(\omega t) & \cos(\omega t - 2\pi/3) & \cos(\omega t + 2\pi/3) \\ -\sin(\omega t) & -\sin(\omega t - 2\pi/3) & -\sin(\omega t + 2\pi/3) \end{bmatrix} \frac{d}{dt} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (21)$$

Las variables de estado se caracterizan por su derivada con respecto al tiempo. Se comprueba que la transformada de Park de las variables de estado no es igual a la simple transformada de Park de las ecuaciones de estado. Aparece un término de acoplamiento cruzado.

Teniendo en cuenta la ecuación inicial:

$$\frac{d}{dt} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \frac{1}{L} \left( \begin{bmatrix} e_a \\ e_b \\ e_c \end{bmatrix} - \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \right) \quad (22)$$

Se obtiene:

$$\frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} = \frac{1}{L} \begin{bmatrix} e_d \\ e_q \end{bmatrix} - \frac{1}{L} \begin{bmatrix} v_d \\ v_q \end{bmatrix} + \omega \begin{bmatrix} i_q \\ -i_d \end{bmatrix} \quad (23)$$

Esta ecuación define el sistema que se desea controlar. El último término de la ecuación es un acoplamiento cruzado característico de la transformada de Park. Esto se debe a que en la referencia de Park los vectores directores se encuentran girando a la frecuencia de red.

Realizando una descripción en bloques se obtiene la planta o el sistema a controlar. Este sistema es inestable con un polo en el origen para cada una de las ecuaciones, las variables  $V_d$ ,  $V_q$  son en realidad perturbaciones del sistema (*Fig. 12*).

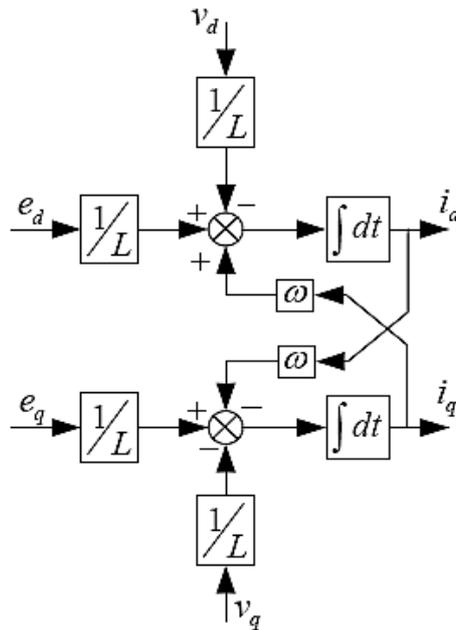


Fig. 12. Diagrama de bloques de las ecuaciones de definición.

Se comienza el diseño del control introduciendo una realimentación con un proporcional integral (Fig. 13).

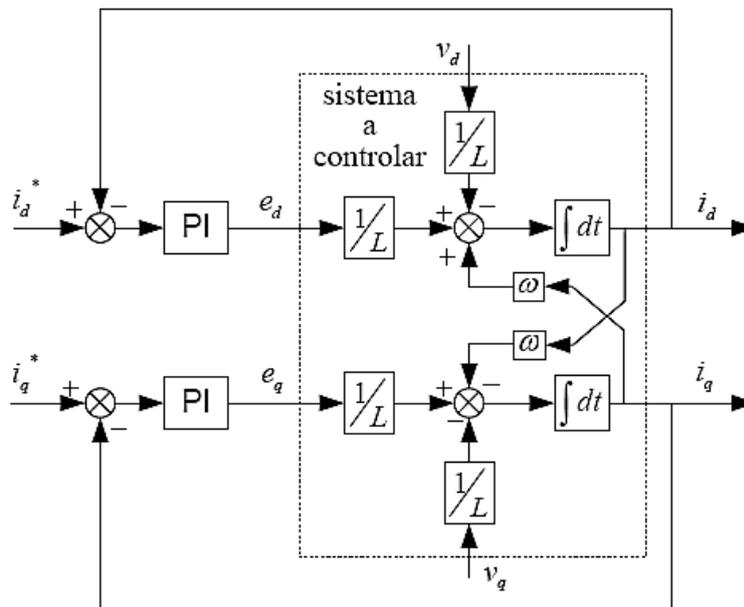


Fig. 13. Diagrama de bloques de la planta, con control basado en realimentación y proporcional integral.

$$PI = \frac{k(Tis + 1)}{Tis} = kp + \frac{ki}{s} \quad (24)$$

Los parámetros del proporcional integral (24) se ajustan atendiendo al lugar de las raíces del sistema. Para  $T_i=0,001$  se tienen dos polos en el origen y un cero que puede desplazarse hacia la izquierda reduciendo el valor del parámetro  $T_i$ . Aumentando la ganancia  $k$  podemos desplazar los polos desde el origen hacia una posición que corresponda con un segundo orden críticamente amortiguado con un cero (Fig. 14).

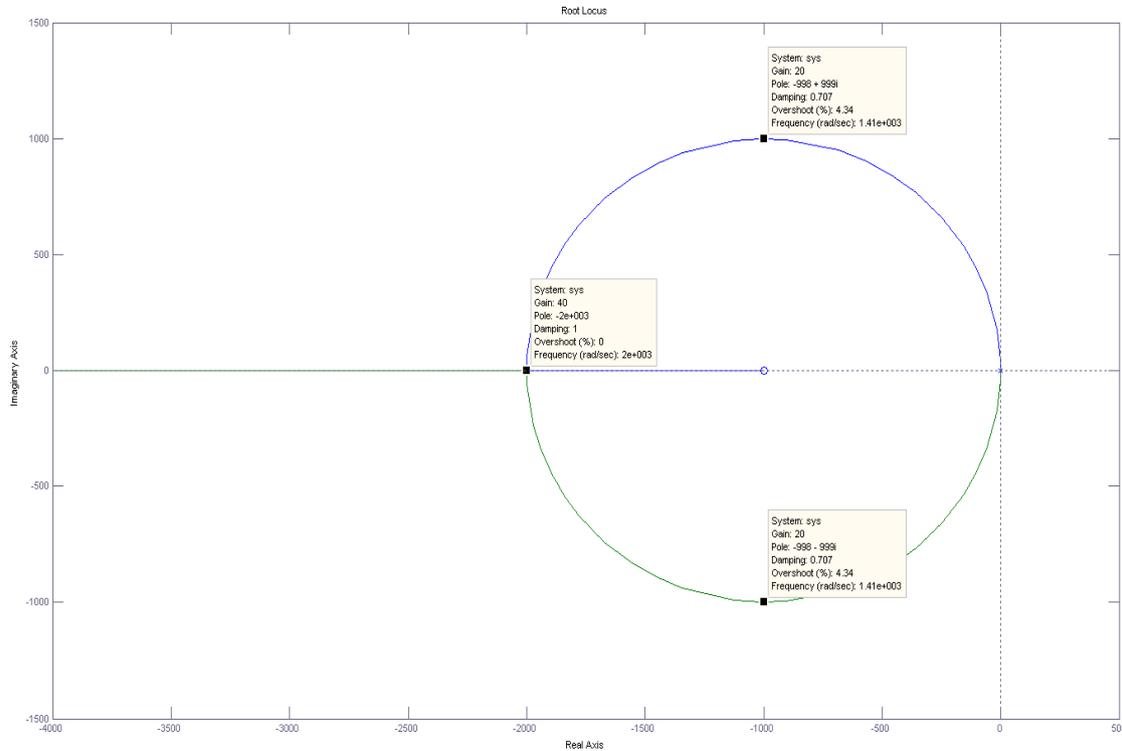


Fig. 14. Lugar de las raíces del sistema,  $T_i=0.001$ .

Se implementa el sistema en Matlab/Simulink y se analiza su comportamiento ante una consigna  $id^*$  e  $iq^*$ . La consigna es un escalón de amplitud unidad en  $t=0.02$  s para  $id^*$ , y en  $t=0.04$  s para  $iq^*$ . Así mismo, se introducen dos escalones de amplitud unidad en  $t=0.06$  s para las variables  $Vd$  y  $Vq$ , y así comprobar que el control anula estas perturbaciones (Fig. 15).

Parámetros de simulación:

```
L=0.01;           w=2*pi*f_red;           ki=20000;
f_red=50;         kp=20;                   Vmax=inf;
```

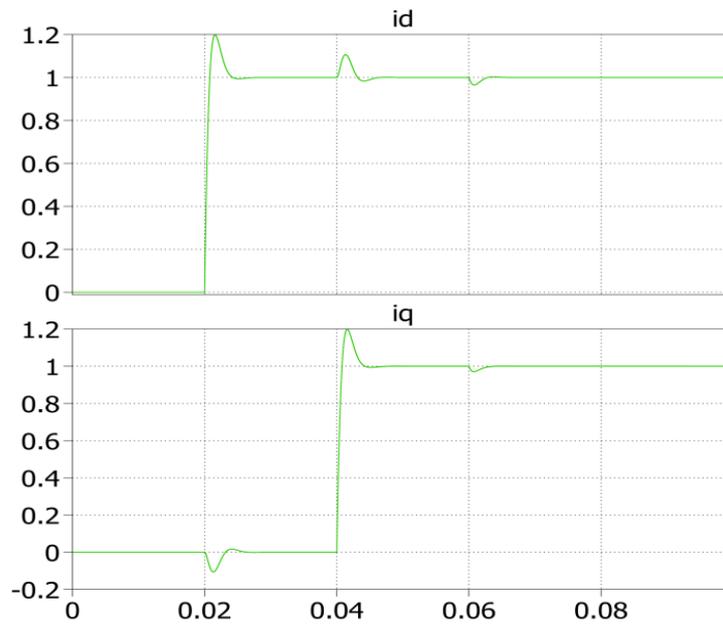


Fig. 15. Corriente directa y corriente de cuadratura.

El resultado obtenido es un sistema que responde de forma rápida a los transitorios, sin error de posición al que le afectan tanto las perturbaciones como el acoplamiento cruzado.

De la ecuación de definición inicial del sistema se deduce:

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = L \frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} v_d \\ v_q \end{bmatrix} - \omega L \begin{bmatrix} i_q \\ -i_d \end{bmatrix} \quad (25)$$

Es posible rediseñar el control para anular el efecto de las variables  $V_d$ ,  $V_q$ , y el acoplamiento cruzado. De tal forma, que las perturbaciones se anulen en el esquema de control (Fig. 16). Así las variables controladas que se introducen en el sistema son,  $e_d$  y  $e_q$ , que se obtienen de la consigna en componentes dq de la corriente.

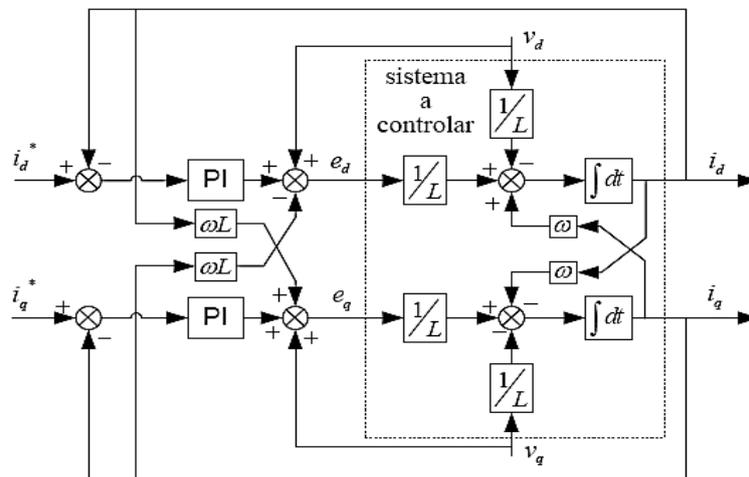


Fig. 16. Diagrama de bloques del sistema con compensación de perturbaciones y del acoplamiento cruzado.

El sistema resultante es equivalente al analizado anteriormente, pero sin el efecto de las perturbaciones. Por lo tanto para un valor de  $T_i = 0,001$  se tiene un cero en la posición  $-1000$  y dos polos en el origen de coordenadas. Aumentando el valor de la ganancia  $k$  se consiguen desplazar los polos acelerando la respuesta del sistema.

Manteniendo las mismas consignas y parámetros de la simulación anterior se simula el nuevo sistema. El resultado obtenido, es un sistema que responde de forma rápida a los transitorios, sin error de posición, en el cual ni las perturbaciones ni el acoplamiento cruzado afectan a la respuesta del sistema (*Fig. 17*).

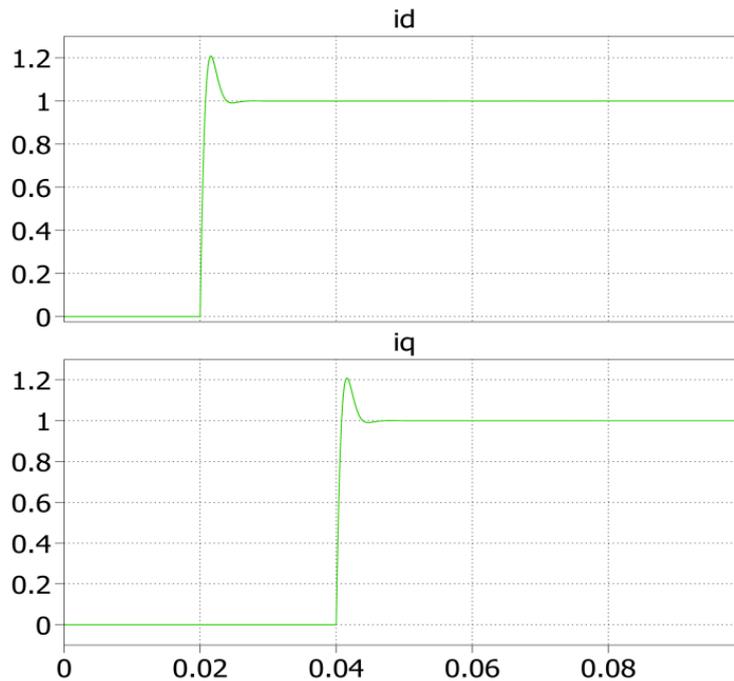


Fig. 17. Corriente directa y corriente de cuadratura.

Ahora se modela el control de potencia partiendo de la potencia activa y reactiva en coordenadas  $\alpha\beta$ .

$$\begin{bmatrix} p \\ q \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta \\ v_\beta & -v_\alpha \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad \text{Akagi et al.} \quad (26)$$

El resultado es un lazo interno de control de corriente y un lazo externo de control de potencia (*Fig. 18*).

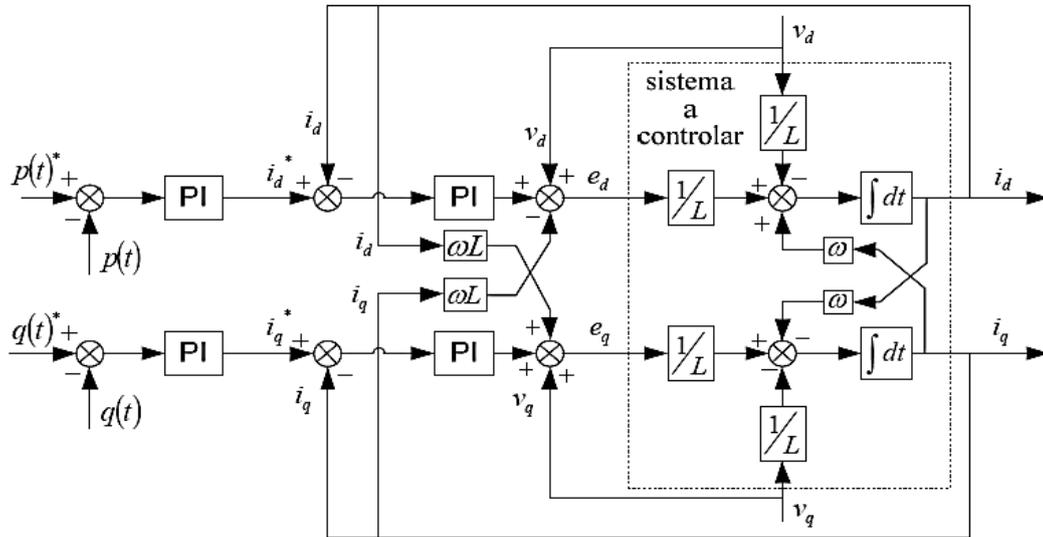


Fig. 18. Diagrama de bloques del sistema a controlar, con un lazo interno de control de corriente y uno externo de control de potencia.

### 2.5 PLL (Phase-Locked Loop)

Se ha de añadir un control PLL, este control es un sistema de medición de fase de la red eléctrica. Proporciona el ángulo  $\theta$  necesario para mantener el eje d (*componente directa*) de las coordenadas de Park alineado con la fase de red.

El algoritmo de la PLL consiste en medir la tensión de red en coordenadas abc y transformarla a coordenadas dq utilizando un ángulo  $\hat{\theta}$  estimado. El valor de de la tensión de cuadratura ( $Vq$ ) se introduce en un lazo con un proporcional integral. Este lazo de control genera el valor  $\hat{\theta}$  necesario para que anule la componente de cuadratura (Fig. 19).

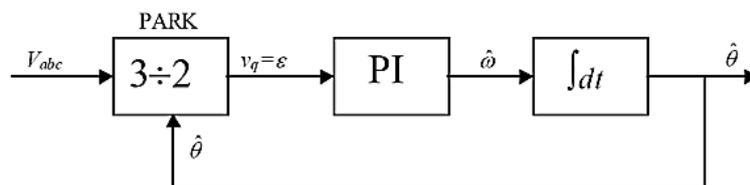


Fig. 19. Diagrama de bloques del control PLL.

Cuando el eje d se encuentre sobre la tensión de red, y las dos fases coincidan ( $\theta = \hat{\theta}$ ), la componente directa de la tensión ( $Vd$ ) corresponderá con el valor total de la tensión, y la componente de cuadratura ( $Vq$ ) será nula (Fig. 20).

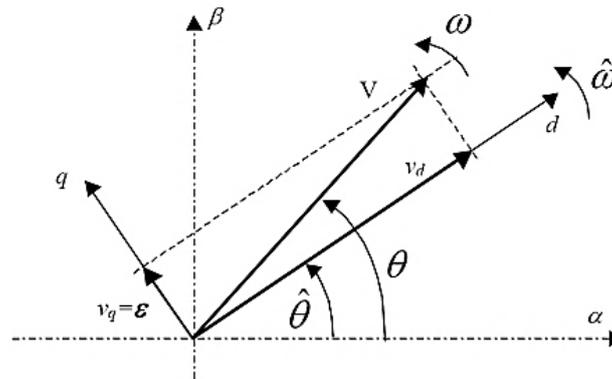


Fig. 20. Funcionamiento de la PLL.

En el caso de que la fase estimada no corresponda con la real, aparece una componente de cuadratura ( $V_q$ ) que es un error de medición. El lazo con el proporcional integral elimina este error, variando la velocidad estimada  $\hat{\omega}$  hasta que el eje d se alinee de nuevo con la fase de red.

### 2.6 Estructura final del control de potencia

El control resultante tiene la siguiente estructura (Fig. 21). Se miden las tensiones, las corrientes y el desfase con un control PLL. Se realiza un cambio de coordenadas del sistema abc al dq, con estos valores se calcula la potencia instantánea intercambiada por el sistema. Estos valores se introducen en el control externo de potencia ( $p(t)$ ,  $q(t)$ ). Se calcula el error con respecto a la consigna, y se lanza una consigna  $I_{dq}^*$  al control que regula la corriente, que a su vez se encuentra alimentado tanto por los valores de tensión, como de intensidad de red en coordenadas dq.

El control de corriente actúa sobre los valores de la tensión en coordenadas dq. Una vez que se obtiene la tensión necesaria para llevar el sistema al estado de intercambio de potencia que establece la consigna, el valor de esta tensión es transformado en coordenadas abc, y dicha tensión se introduce en el sistema físico.

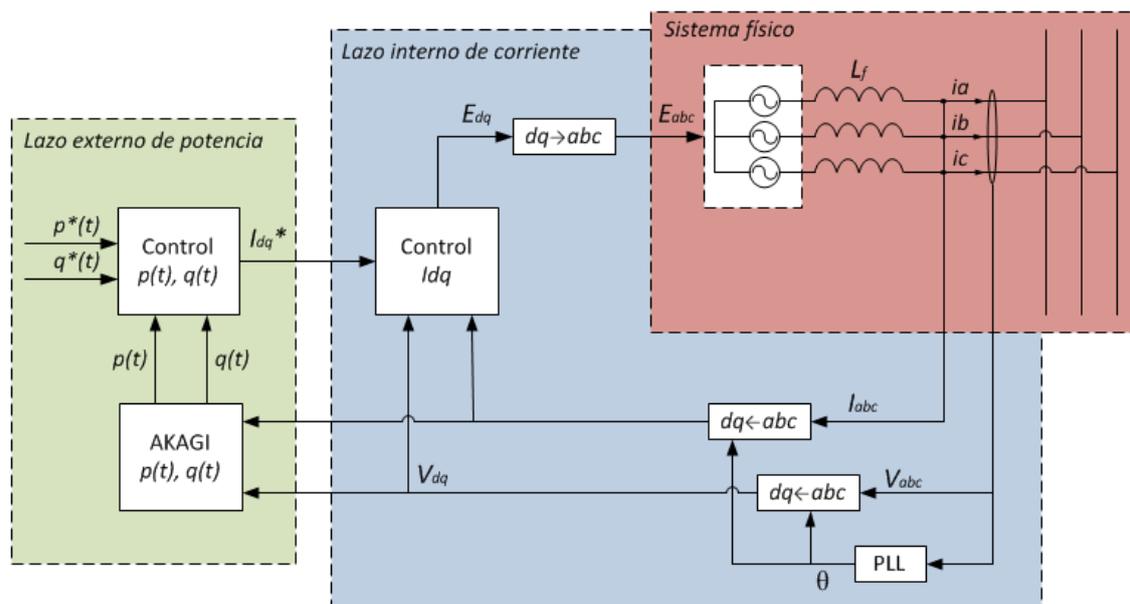


Fig. 21. Estructura del control de potencia.

### 3 Modelado del control de potencia en un inversor Trinivel NPC

#### 3.1 Descripción del modelo

Se han construido una serie de modelos del sistema, el cual se compone de un generador, un convertidor, la red eléctrica, y el control de potencia. Con los resultados obtenidos ha sido posible optimizar y verificar, ciertos elementos del control antes de realizar los ensayos experimentales.

Las simulaciones se han llevado a cabo mediante el programa Matlab/Simulink, utilizando la herramienta PLECS, que es una toolbox de Simulink para la simulación de circuitos eléctricos y circuitos de electrónica de potencia. El proceso de construcción del modelo y las simulaciones pueden consultarse en el anexo 2. A continuación se muestra el modelo final del sistema y la simulación más relevante de todas las efectuadas.

El modelo está constituido por el sistema a controlar y el control de potencia. El control está formado por una PLL, un lazo interno de corriente, dos bloques (*Equilibrado de Vdc*, *Control de Q*) que forman el lazo externo de potencia, y un bloque modulador SPWM (*Sinusoidal pulse-width modulation*). En la figura 22 se muestran todos los elementos mencionados.

En primer lugar se simula un control vectorial con modulación SPWM, con inyección del tercer armónico. Sin embargo, en los ensayos experimentales se programa un modulador vectorial.

El control mide las tensiones de fase de la red eléctrica. A través de una PLL se alinea el vector de tensión directo con el vector de referencia directo de las coordenadas de Park. Así se obtiene el ángulo  $\theta$  de la red eléctrica, que se utiliza para los cambios de sistemas de coordenadas.

La consigna de potencia activa es generada para mantener la tensión del bus de tensión continua en un valor constante dado. De esta manera el sistema absorbe o cede potencia activa en función de la tensión al bus de continua. En lo que respecta a la potencia reactiva, ésta se intercambia en función de la consigna que introduzcamos.

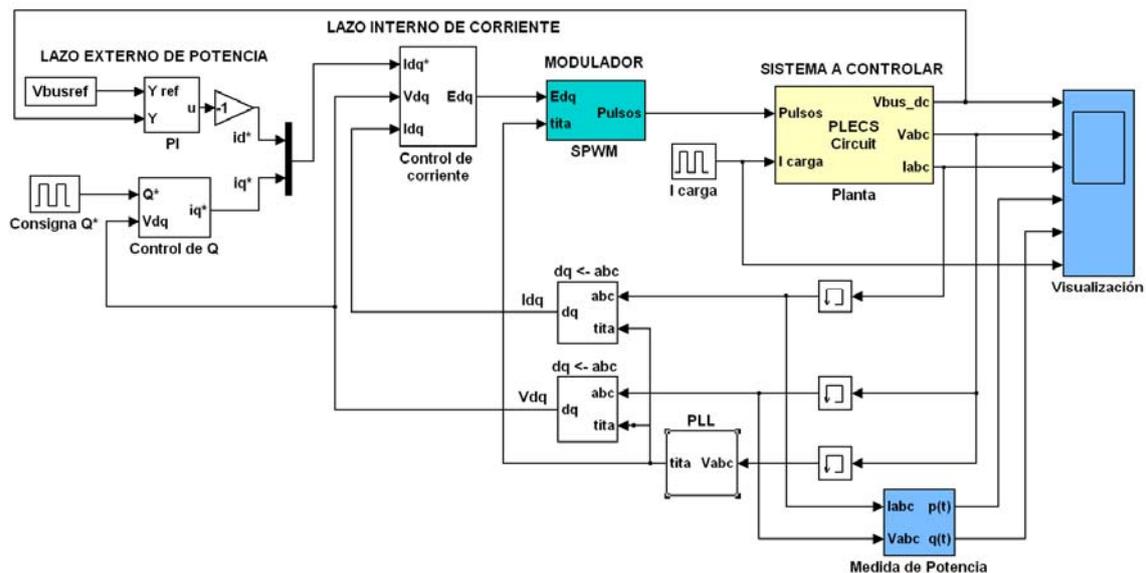


Fig. 22. Modelo del sistema construido en Matlab/Simulink.

El lazo externo de potencia genera los valores de consigna de corriente directa  $i_d^*$  y corriente de cuadratura  $i_q^*$ , necesarios para llevar el sistema a la situación de intercambio de energía deseada. El lazo interno de corriente actúa sobre  $E_d$  y  $E_q$  para que los valores de  $i_d$  e  $i_q$  se aproximen a la consigna. Los valores de tensión  $E_d$  y  $E_q$  se introducen en el modulador, donde se transforman en tensiones  $V_{abc}$ , y con esta referencia se generan las señales de disparo de los IGBT's del inversor.

Por último, con la antitransformada de las ecuaciones de Akagi se construye un bloque para poder visualizar la potencia intercambiada en el sistema.

### 3.2 Sistema a controlar

La planta esta formada por un generador, un inversor AC/DC, un bus de tensión continua, un inversor trinivel NPC y la red eléctrica. El bus de tensión continua, que precede al inversor, está formado por una fuente ideal de corriente controlada. Esta fuente equivale al generador eléctrico y a la etapa de conversión AC/DC del sistema real.

En el bus de tensión continua se tienen dos condensadores, junto con dos resistencias de equilibrado. Tras el inversor se coloca una inductancia por fase, tras la que se toman las medidas de tensión de fase y corriente. La red eléctrica se simula con una fuente ideal de tensión y una resistencia en serie por fase (Fig. 23).

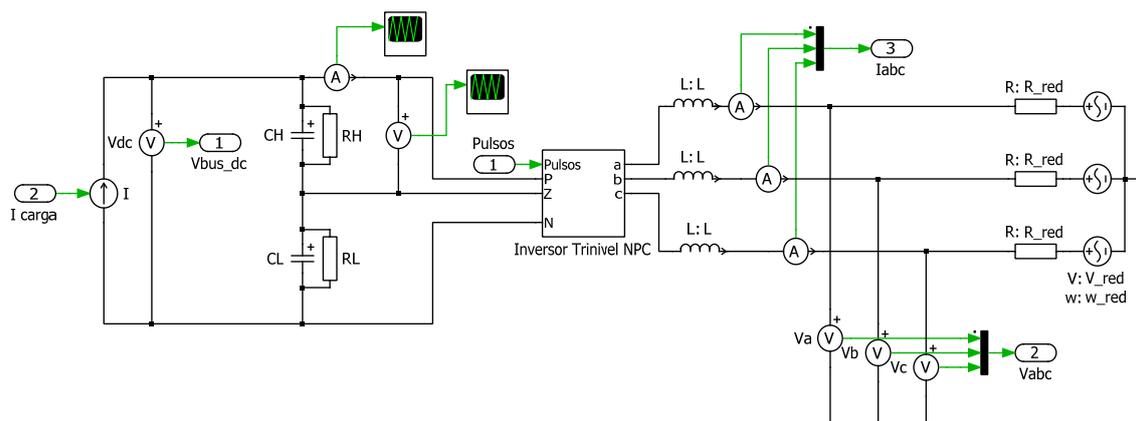


Fig. 23. Modelo del sistema a controlar construido con PLECS.

#### 3.2.1 Inversor trinivel NPC

El inversor ha de alimentarse con un bus de tensión continua por tres puntos ( $P$ ,  $Z$  y  $N$ ) (Fig. 24). Las órdenes de activación de los diferentes IGBT's son dadas a través de tres señales de control, ( $u[1]$ ,  $u[2]$ ,  $u[3]$ ), que son pulsos que varían en un rango de  $-1, +1$ .

Las funciones que gobiernan los IGBT's, según el estado de cada señal de control son las siguientes:

Rama a:	Rama b:	Rama c:
IGBT a1 $f(u): u[1] \geq 1$	IGBT b1 $f(u): u[2] \geq 1$	IGBT c1 $f(u): u[3] \geq 1$
IGBT a2 $f(u): u[1] \geq 0$	IGBT b2 $f(u): u[2] \geq 0$	IGBT c2 $f(u): u[3] \geq 0$
IGBT a3 $f(u): u[1] \leq 0$	IGBT b3 $f(u): u[2] \leq 0$	IGBT c3 $f(u): u[3] \leq 0$
IGBT a4 $f(u): u[1] \leq -1$	IGBT b4 $f(u): u[2] \leq -1$	IGBT c4 $f(u): u[3] \leq -1$

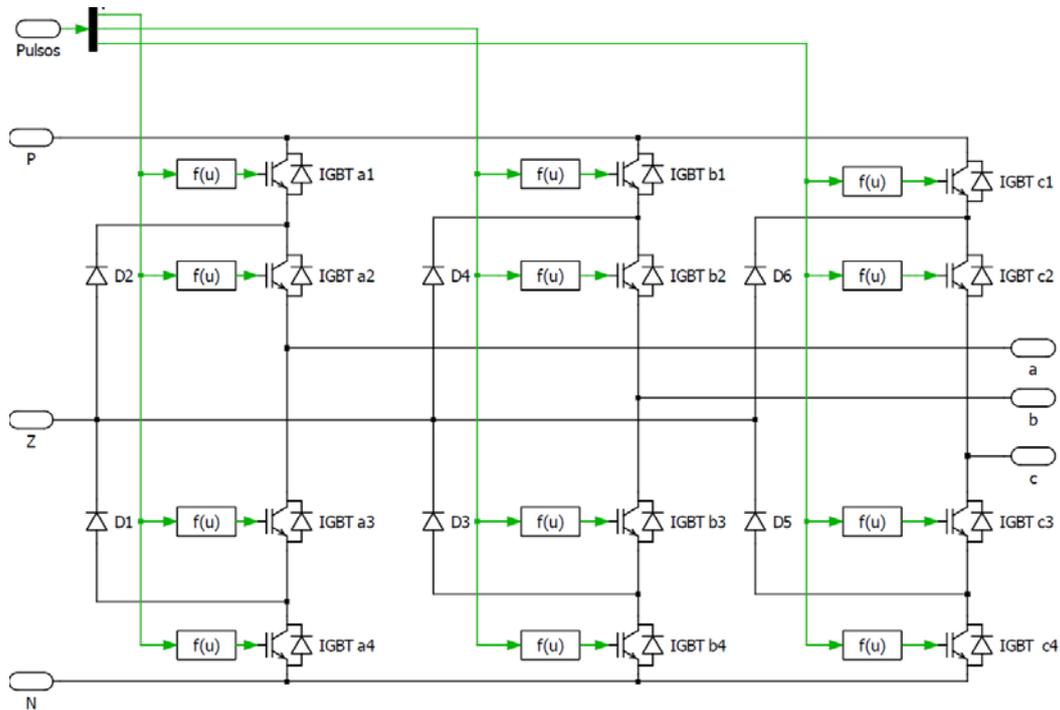


Fig. 24. Modelo del inversor trinivel NPC construido con Plecs.

### 3.3 Control de potencia

El control de potencia está formado por un lazo interno de control de corriente y uno externo de potencia. A continuación se describen los diferentes bloques que componen el control.

#### 3.3.1 PLL

En este bloque se mide la fase de red, para lo que se alinea el vector  $d$  del sistema de coordenadas de Park con la variable  $V_d$ . Se introduce un ángulo  $\hat{\theta}$  estimado en el bloque de transformación, que proviene de una realimentación con un proporcional integral (Fig. 25). Así se obtiene el ángulo  $\hat{\theta}$  necesario para alinear el vector director  $d$  de las coordenadas de Park con la componente  $V_d$  de tensión. De esta forma se mantiene el eje  $d$  alineado con la fase de la red es decir  $\theta = \hat{\theta}$ .

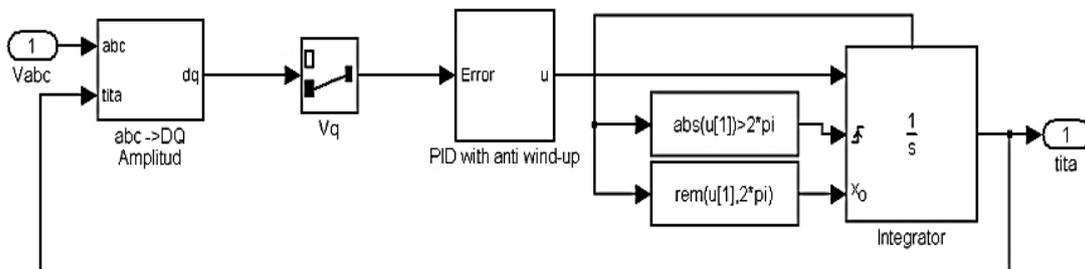


Fig. 25. Esquema de funcionamiento y diagrama de bloques de la PLL.

El ángulo  $\theta$  obtenido, es utilizado para realizar los cambios de base que se necesiten en el sistema.

### 3.3.2 Lazo interno de control de corriente

El control de corriente está formado por dos proporcionales integrales con anti wind-up, uno se encarga de la componente directa de la intensidad ( $i_d$ ), el otro de la componente de cuadratura ( $i_q$ ).

Cada PI se alimenta con el valor medido y la referencia deseada, calculándose los valores a introducir en el sistema. Antes de introducir estos valores se realiza la compensación de las perturbaciones y el acoplamiento cruzado que son características del sistema a controlar (Fig. 26).

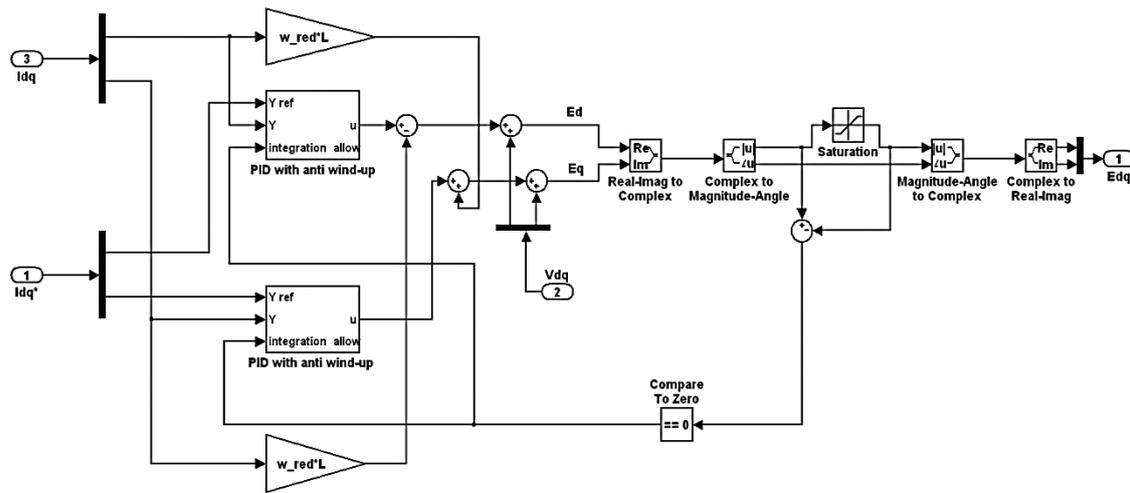


Fig. 26. Diagrama de bloques del control vectorial de corriente.

Al implementar el control, se añade un nivel de saturación de un valor de  $V_{dc} / \sqrt{3}$ . Este valor se corresponde con la máxima tensión que el inversor es capaz de generar.

El nivel de saturación ha de afectar a la amplitud de la tensión Eabc, por lo que es necesario obtener el módulo de la misma, introducir el nivel de saturación y volver a transformarla al sistema dq.

### 3.3.3 Lazo externo de control de potencia

El control de potencia está formado por un bloque de equilibrado de la tensión del bus de continua y un bloque de control de potencia reactiva.

En esta parte del sistema se generan las consignas  $i_d^*$  e  $i_q^*$ . La consigna  $i_d^*$  se genera a partir de un proporcional integral, en el que se introduce la tensión medida del bus de continua y la consigna de tensión a la que se desea que permanezca. El sistema absorberá o cederá la potencia activa necesaria para mantener este valor de tensión.

El valor de  $i_q^*$  se obtiene a partir de la consigna de potencia reactiva  $Q^*$  que se introduzca. Para ello es necesario obtener la relación entre  $i_q^*$  y  $v_d$ .

Partiendo de la transformada de coordenadas  $\alpha\beta$  a dq.

$$\begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} = \begin{bmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{bmatrix} \begin{bmatrix} X_d \\ X_q \end{bmatrix} \quad (27)$$

$$\begin{aligned} i_\alpha &= \cos\theta \cdot i_d - \sin\theta \cdot i_q \\ i_\beta &= \sin\theta \cdot i_d + \cos\theta \cdot i_q \end{aligned} \quad (28)$$

Ya que  $V_q=0$ , puesto que el vector de tensión se alinea con el vector director d de las coordenadas de Park.

$$\begin{aligned} v_\alpha &= \cos\theta \cdot v_d \\ v_\beta &= \sin\theta \cdot v_d \end{aligned} \quad (29)$$

Utilizando la definición de potencia reactiva instantánea.

$$\begin{bmatrix} p \\ q \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta \\ v_\beta & -v_\alpha \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad \text{Akagi et al.} \quad (30)$$

$$\begin{aligned} Q &= v_\beta \cdot i_\alpha - v_\alpha \cdot i_\beta = \sin\theta \cdot v_d \cdot (\cos\theta \cdot i_d - \sin\theta \cdot i_q) - \cos\theta \cdot v_d \cdot (\sin\theta \cdot i_d + \cos\theta \cdot i_q) = \\ &= -\sin^2\theta \cdot V_d \cdot i_q - \cos^2\theta \cdot V_d \cdot i_q = -V_d \cdot i \cdot (\sin^2\theta + \cos^2\theta) = -v_d \cdot i_q \end{aligned} \quad (31)$$

Por lo tanto la consigna  $i_q^*$  se puede calcular como:

$$i_q^* = \frac{-Q^*}{v_d} \quad (32)$$

En el bloque de control de potencia reactiva se introduce el valor de consigna. Para evitar problemas en simulación es necesario introducir una señal de offset y un nivel de saturación.

En el caso de trabajar con potencias es necesario que el factor de conversión de Park sea  $K = \sqrt{2/3}$  y el valor de  $V_d$  que llega al bloque se ha obtenido con un factor de  $K = 2/3$  de conservación de amplitud, es necesario multiplicar la señal  $V_d$  por  $\sqrt{3/2}$ , y a su vez el valor de  $i_q^*$  se debe multiplicar por  $\sqrt{2/3}$  (Fig. 27).

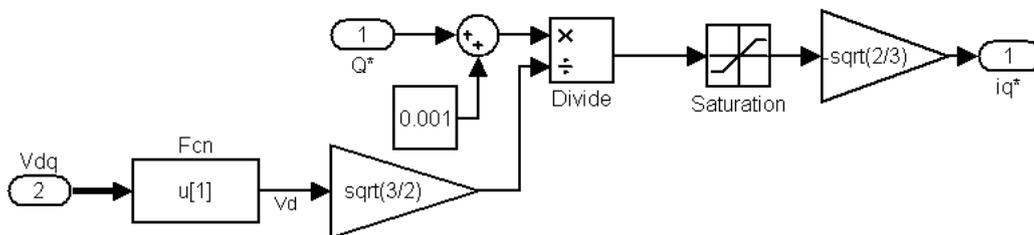


Fig. 27. Diagrama de bloques del control de Q.

### 3.3.4 Modulador

La modulación SPWM se basa en comparar una señal de referencia sinusoidal (*moduladora de frecuencia no elevada*) con una o varias señales de frecuencia superior a la moduladora, para la generación de las órdenes de disparo de los dispositivos de conmutación.

La tensión  $E_{dq}$  se transforma al sistema  $E_{abc}$ , tras lo que se divide entre la mitad de la tensión de consigna del bus de continua. A continuación se inyecta el tercer armónico (*Anexo 3*), obteniendo una señal que varía entre  $[1,-1]$  (*Fig. 28*). Para generar las señales de disparo, se compara esta señal sinusoidal a 50 Hz con dos señales portadoras triangulares, con forma de diente de sierra y a una frecuencia  $f_{sw}$  dada (*Fig. 29*).

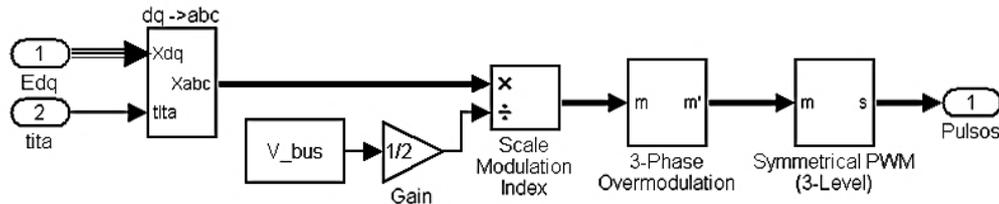


Fig. 28. Diagrama de bloques del modulador SPWM.

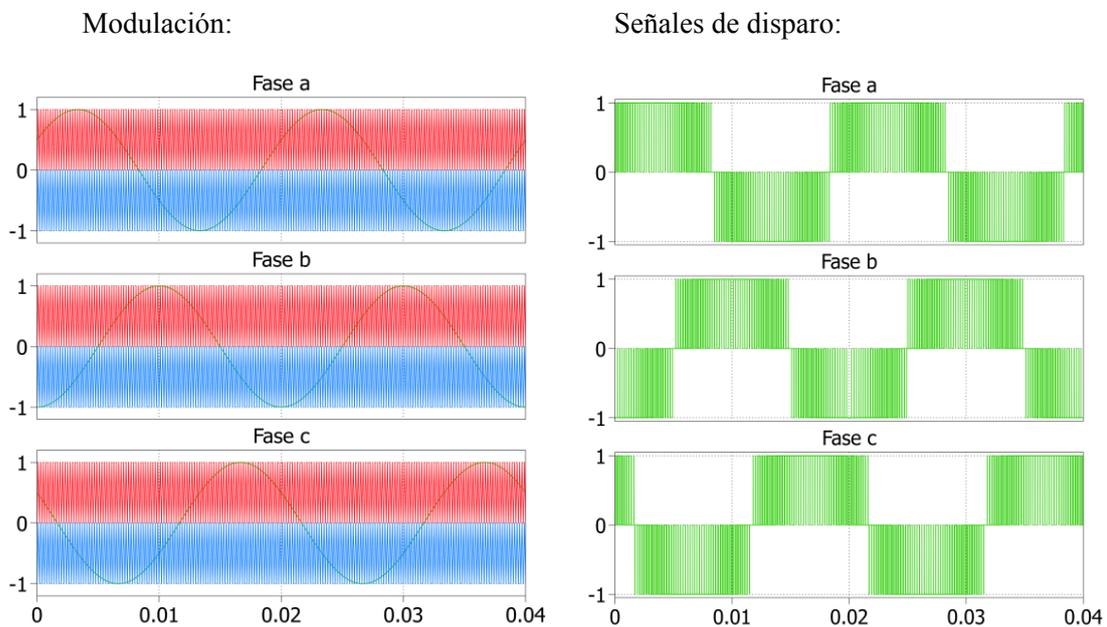


Fig. 29. Modulación y señales de disparo de las tres fases del inversor 3L NPC.

La portadora de 0 a 1 domina los disparos de los dos IGBT's que se encuentran en la parte superior de cada rama. La portadora de -1 a 0 dispara los IGBT's que se encuentran en la parte inferior de cada una de las ramas del inversor.

En los ensayos experimentales se emplea un modulador vectorial descrito en el capítulo 4 de esta memoria.

### 3.4 Medida de potencia

En este bloque se calculan las potencias instantáneas que intercambia el sistema. Para ello se realiza la transformada de Clark y se aplican las ecuaciones de Akagi (*Fig.30*).

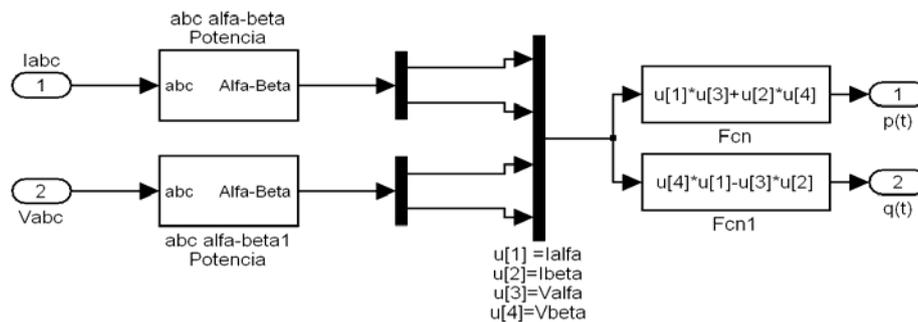


Fig. 30. Diagrama de bloques de la medida de potencia.

### 3.5 Resultados de las simulaciones

Para las simulaciones, el modelo del inversor trinivel NPC se ajusta a una frecuencia de conmutación de 5 kHz. En el lado de continua se sitúan dos condensadores de 4400  $\mu\text{F}$ , con una resistencia de 13,5  $\text{k}\Omega$  en paralelo. En el lado de red se tiene una inductancia de 10 mH por fase.

Los dos proporcionales integrales del control de corriente se ajustan con  $K_p=20$  y  $K_i=20000$ , mientras que el PI de la PLL se ajusta con  $K_p=10$ ,  $K_i=10$ . El control de tensión del bus dc se ajusta con  $K_p=10$ ,  $K_i=1000$ .

Se establece una tensión eficaz de fase de red de 230 V. La tensión de consigna del bus de continua es de 750 V y los niveles de saturación de 433 V.

#### Parámetros de simulación:

```

%ini_inversor_trifasico_trinivel
% Fuente de intensidad con pulsos de 15 A
% Red trifásica
V_red=230*sqrt(2); % 230 Vrms
f_red=50;
w_red=2*pi*f_red;

% Circuito equivalente red
R_red=1;

% Inversor
V_bus=750;
L_filtro=10e-3;
fsw=5e3;
Vdirecta_diodo=1.35;
Ron_diodo=0.0013;

% Condensadores
C=4400e-6;
Vinicial=V_bus/2;
RH=13500;
RL=13500;

% Parámetros Cadena de Control
% PLL
KpPLL=10;
KiPLL=10;
KdPLL=0;
w0_PLL=w_red; %Initial pulsation (rad/sec)

% Control de corriente
kp_d=20;
ki_d=20000;
kd_d=0;
Ia0_d=0;

kp_q=20;
ki_q=20000;
kd_q=0;
Ia0_q=0;

% Referencias
Vfase_ref=V_red;
V_max=V_bus/sqrt(3);
Vbusref=V_bus;

% Sintonia PI tensión
kp_V=10;
ki_V=1000;
Idmax=100;
    
```

En la figura 31 se pueden observar los valores obtenidos para las tensiones de fase a la salida del inversor ( $V_{abc}$ ), las corrientes en las líneas ( $I_{abc}$ ), la tensión del bus de continua ( $V_{dc}$ ) y las potencias intercambiadas por el sistema con la red trifásica  $p(t)$  y  $q(t)$ .

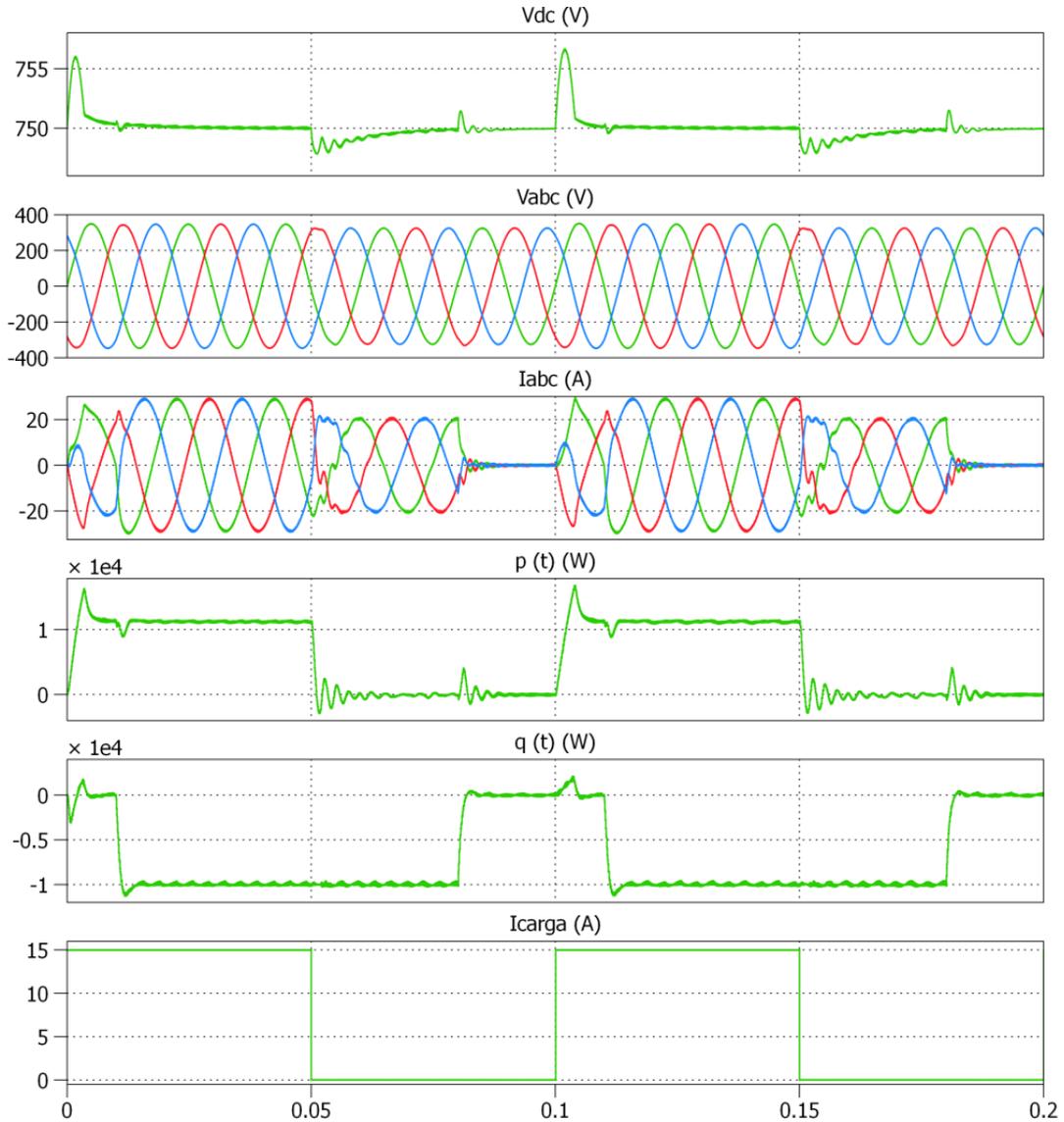


Fig. 31. Resultados de la simulación.

El generador y la etapa de conversión AC/DC del sistema real son equivalentes a una fuente de intensidad controlada ( $I_{carga}$ ), que alimenta el bus de tensión continua.

Esta fuente genera pulsos de 15 A. Se observa que cuando se introduce esta corriente, el inversor entrega potencia activa a la red. Cuando la fuente se encuentra en el nivel de 0 A, el sistema ha de mantener la tensión de consigna del bus de continua, por lo que en algunos casos ha de absorber potencia activa de la red.

Con respecto a la potencia reactiva, se mantiene a 0 VAR hasta que a los 0.01 s se introduce un pulso de consigna con un valor -10 KVAR. A los 0.08 s el valor de la consigna vuelve a 0 VAR hasta que a los 0.11 se tiene de nuevo una consigna de -10 KVAR.

Se puede observar que el sistema alcanza la consigna de potencia reactiva, y a su vez intercambia la potencia activa necesaria para mantener el bus de tensión continua controlado.

En resumen, el sistema cede o absorbe potencia activa en función de la energía que le sea entregada por el generador eléctrico, de esta forma se mantiene el bus de continua equilibrado. A su vez el sistema es capaz de intercambiar la potencia reactiva que se desee en cada momento con la red.



## 4 Modulación Vectorial

### 4.1 Introducción

Una vez calculadas las tensiones de fase ( $E_a$ ,  $E_b$  y  $E_c$ ), necesarias para llevar el sistema al intercambio de potencia deseado (*Capítulo 2*), se ha de actuar sobre el sistema físico. En este caso se conmutan interruptores de estado sólido (*IGBT's*) de un inversor trinivel NPC.

El objetivo del modulador vectorial es la selección óptima de la secuencia de vectores de tensión del inversor y de sus tiempos de aplicación, de manera que las tensiones reales de salida sean iguales a las calculadas.

### 4.2 Representación de los estados del inversor

La modulación vectorial se basa en la representación gráfica de todos los posibles estados de tensión a la salida del inversor.

Esta representación se hace en coordenadas estáticas de Clark ( $\alpha\beta$ ). Utilizando éste sistema de referencia, cada posible estado del inversor es representado mediante un único vector de tensión. Este vector se identifica mediante tres componentes con un rango de 0-2. La primera componente es la tensión de salida de la rama (a), la segunda, la tensión de salida de la rama (b) y la tercera, la tensión de salida de la rama (c) (*Fig. 32*).

El significado de los valores de los componentes de los vectores de tensión es:

- 1: Tensión de salida igual a la mitad de la tensión total del bus de tensión continua.
- 2: Tensión de salida igual a la tensión total del bus de tensión continua.
- 0: Tensión de salida nula.

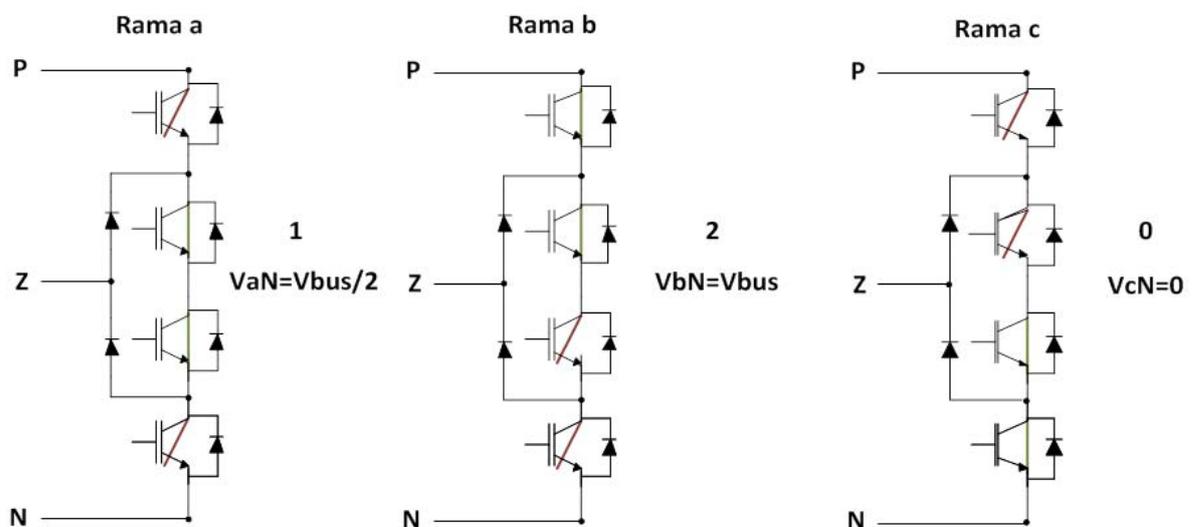


Fig. 32. Estado de cada rama del inversor para el vector (1, 2, 0).

En la modulación vectorial o Space Vector Modulation, cada uno de los posibles estados de salida del inversor se representan mediante un vector de tensión, y el conjunto de los vectores configura un diagrama vectorial de tensiones del inversor.

La representación gráfica esta formada por 27 estados, ya que el inversor trinivel NPC puede tener tres valores de tensión en cada una de sus tres ramas. Sin embargo, sólo existen 19 vectores con valores de tensión diferentes ya que algunos vectores tienen el mismo valor (*Fig. 33*).

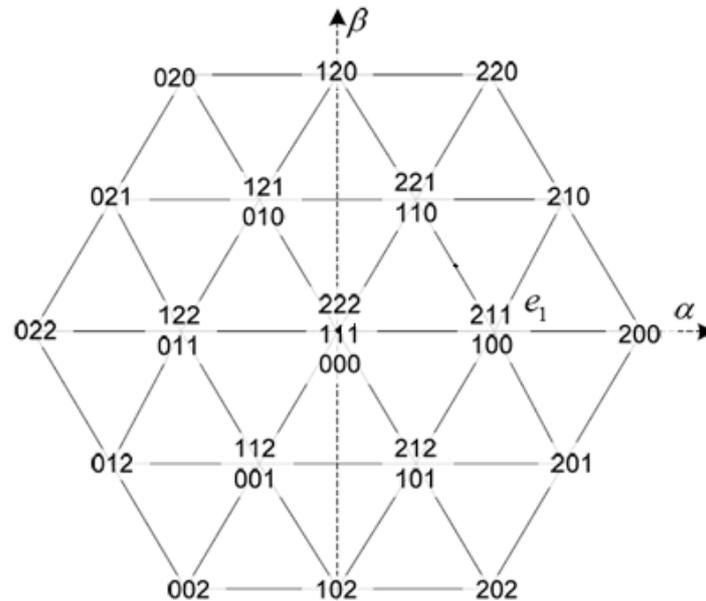


Fig. 33. Representación en coordenadas  $\alpha\beta$  de los vectores de tensión a la salida del inversor.

#### 4.2 Determinación del estado de los interruptores

La tensión de salida deseada se expresa como un vector de referencia o modulación ( $e^*$ ) dentro del diagrama vectorial de tensiones. Este vector es el resultado de la transformada de Clark sobre  $E_a$ ,  $E_b$ , y  $E_c$ . Todo el sistema trifásico queda sustituido por  $e^*$ , que gira a frecuencia de red, y cuya amplitud es la de las tres tensiones de fase deseadas.

El giro del vector de referencia se discretiza en cada periodo de conmutación. En cada periodo se debe generar el vector de referencia  $e^*$  a partir de los vectores del diagrama vectorial.

Dado que cada vector de modulación discretizado no tiene por qué coincidir con ningún vector de estado, se han de utilizar varios vectores de estado para que la resultante se aproxime a la referencia  $e^*$ . Por lo que se calculan los tiempos de aplicación de los vectores de estado para que la salida se aproxime lo más posible al vector de modulación  $e^*$ .

En la selección de los vectores de estado se usa la estrategia NTV (*Nearest Three Vectors*). Se eligen los tres vectores de estado más cercanos al vector de referencia  $e^*$  (*Fig. 34*). Con esta selección se obtiene un espectro armónico reducido en la corriente de salida, y el cálculo de los tiempos de aplicación tiene solución exacta.

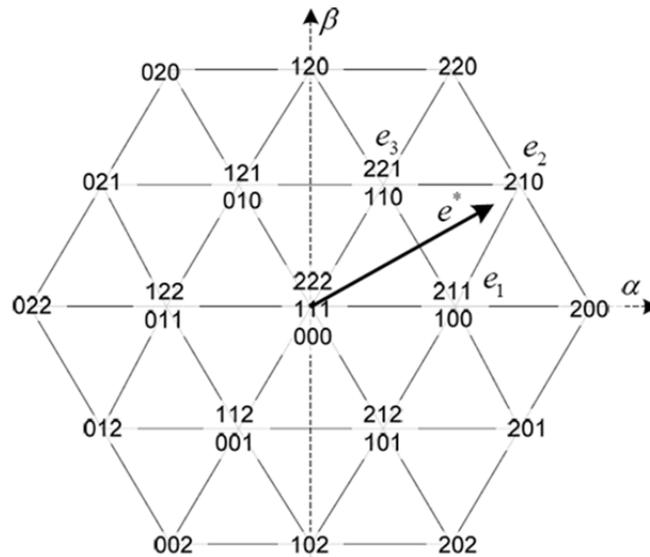


Fig. 34. Vector de referencia  $e^*$  dentro de la representación vectorial de estados del inversor.

Se determinan los vectores de tensión y sus tiempos de aplicación, pero no se establece un orden concreto de aplicación. Éste se selecciona según criterios de eficiencia de conversión y rizado de corriente. Por ello, la aplicación de los vectores de tensión se realiza de forma simétrica. Para elegir el orden de aplicación se usa la estrategia de concatenación de vectores, de manera que de un vector al siguiente, sólo varía el estado de una de las ramas del inversor. Así se consigue un menor número de conmutaciones de los interruptores, además de obtener un menor contenido en armónicos en la onda de salida.

A pesar de determinarse tres vectores de tensión, obteniendo una solución exacta de las ecuaciones, se escogen cuatro vectores diferentes, en vez de tres, ya que existen distintas configuraciones que establecen la misma tensión de salida (Tabla 1).

Vector	E1	E2	E3	E4	E4	E3	E2	E1
Tiempo de aplicación	$t1/4$	$t2/2$	$t3/2$	$t1/4$	$t1/4$	$t3/2$	$t2/2$	$t1/4$

Tabla 1. Secuencia y tiempos de aplicación de los vectores de tensión.

$$T_{sw} = t1 + t2 + t3 \tag{33}$$

Siendo “ $T_{sw}$ ” el periodo de conmutación.

### 4.3 Determinación de los sectores

La representación gráfica de todos los vectores posibles de tensión en coordenadas  $\alpha\beta$  se divide en seis sextantes. Cada sextante se divide a su vez en cuatro sectores. Para el cálculo de los vectores de aplicación se determina el sector y el sextante en que se encuentra el vector de referencia  $e^*$  (Fig. 35).

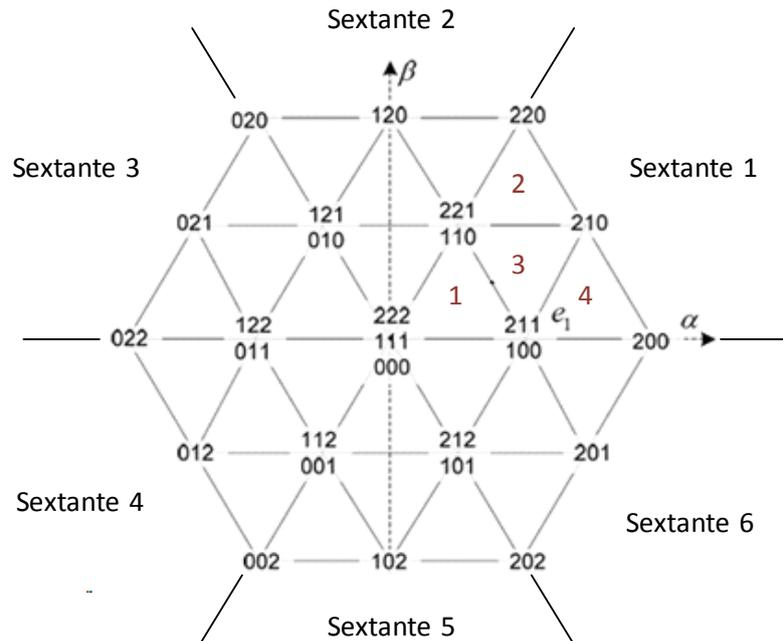


Fig. 35. Representación vectorial de los vectores de estado dividida en sectores y sextantes.

La distribución de los sectores es la misma en todos los sextantes, por lo que basta con establecer los límites de los sectores en el primer sextante. Entonces, girando el vector de referencia  $e^*$  para que se encuentre en el primer sextante, se determina el sector.

Una vez conocidos el sector y el sextante en los que se encuentra el vector de referencia  $e^*$  se asigna una secuencia de aplicación.

#### 4.4 Proceso de cálculo

En resumen, el proceso de cálculo consiste en:

- Cálculo de las tensiones de fase a la salida del inversor con un control vectorial de potencia. Estas tensiones llevan el sistema al intercambio de potencia deseado.
- Transformación de las tensiones de fase en un vector de modulación  $e^*$ .
- Determinación de los tres vectores de estado más próximos al vector  $e^*$  (*Estrategia NTV*).
- Cálculo de los tiempos de aplicación.

En la práctica, la secuencia de aplicación para cada periodo de conmutación y sus respectivos tiempos de aplicación se calculan en el microprocesador del cRIO. Los datos se codifican en palabras binarias y se envían a la FPGA. En la FPGA se realiza la modulación. Se reciben los datos codificados y con una señal interna (*señal portadora*) se procesan y se envían las señales de disparo a cada IGBT. Estas señales se corresponden con los vectores de tensión que se deben aplicar en cada instante de conmutación. El proceso de implementación es explicado en el capítulo 6.

## 5 Plataforma de ensayos

### 5.1 Descripción de la plataforma

El elemento principal de la plataforma es un inversor trifásico de tres niveles NPC de Semikron. Además, se compone de un circuito de potencia que permite elegir entre tres modos de alimentación. El circuito de potencia se maniobra con contactores electromecánicos por lo que se dispone de un circuito de mando, un circuito de señalización y un sistema de control que comunica las órdenes de disparo a los diferentes IGBT's que componen el inversor (*Fig. 36*).

Durante la realización del proyecto se han hecho modificaciones de gran importancia en el sistema descrito. Se han implementado mejoras en el circuito de potencia, mientras que los elementos correspondientes al sistema de adquisición de datos, procesamiento de los mismos, control y generación de señales de conmutación han sido completamente sustituidos, tanto a nivel de hardware como de software.

En primer lugar, fue necesario elaborar esquemas eléctricos del circuito de potencia, circuito de mando, circuito de captación de medidas y del circuito de visualización; ya que no se disponía de documentación actualizada de los mismos. La plataforma se trasladó a las naves del I3A, por lo que fue necesario desmontar los elementos más pesados de la misma (*autotransformadores monofásico, trifásico y carga*) y volver a cablear todo el sistema ya que al disponerse de más espacio se tiene un mejor acceso a las conexiones y elementos de la misma. También fue necesario elaborar una serie de documentos (*Anexo 4*), que describen el protocolo para la puesta en marcha de forma segura y los protocolos de verificación de los diferentes elementos del montaje.

En lo que respecta al circuito de mando de contactores electromecánicos, se ha introducido una nueva función, la descarga de los condensadores del bus de tensión continua. Para ello fue necesario añadir dos contactores y modificar, tanto el circuito de potencia, como el circuito de maniobra. En el anexo 6 se tiene una descripción de las características eléctricas de los elementos que componen la plataforma.

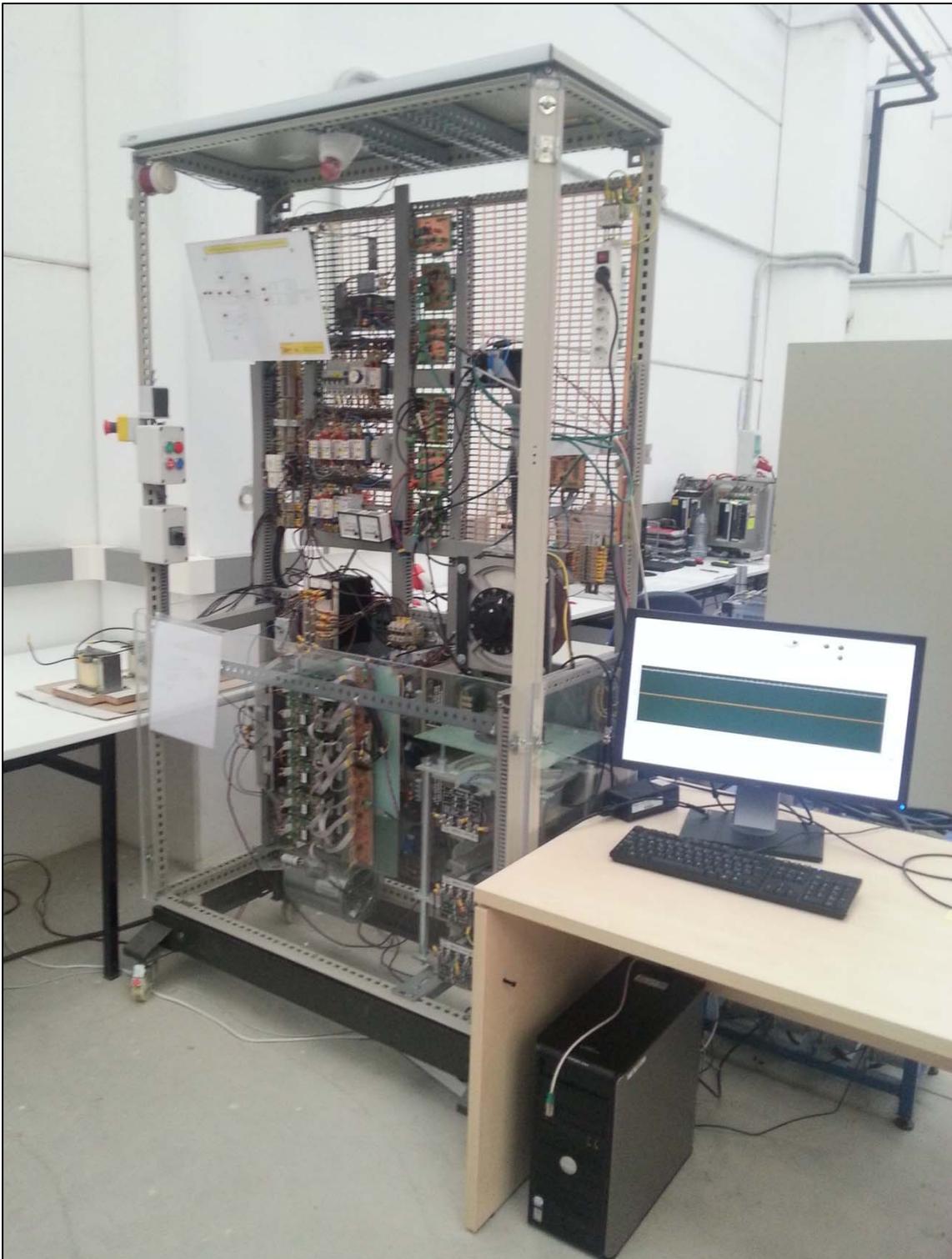


Fig. 36. Plataforma de ensayos.

## 5.2 Inversor trifásico trinivel NPC de Semikron

El inversor consta de 12 IGBT's y dos diodos de anclaje por rama. Los diodos de anclaje son necesarios para fijar la salida del inversor al punto neutro Z del bus de tensión continua (*Fig. 37*).

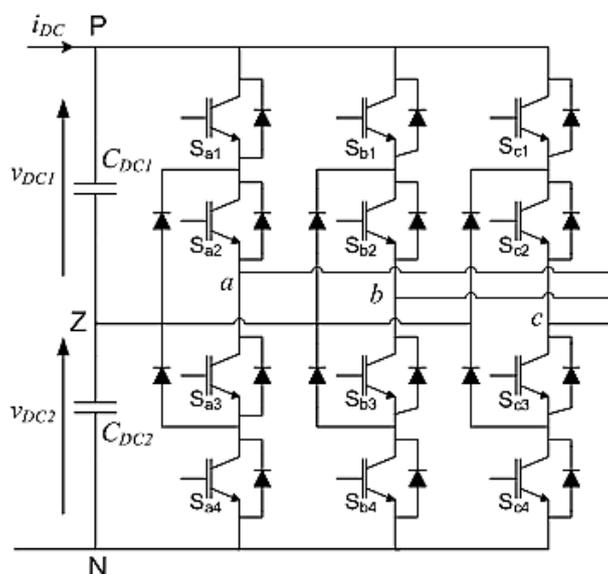


Fig. 37. Esquema del inversor trinivel NPC.

Las características eléctricas del mismo son:

Intensidad nominal eficaz: 40 A.

Tensión de línea eficaz: 400 V.

Intensidad máxima eficaz: 60 A a 1 kHz.

La máxima potencia que puede proporcionar la red trifásica con la que se alimenta la plataforma es de 27,6 kVA, siendo la máxima potencia del inversor de 45 kVA. La potencia se encuentra limitada por la red, así se impide producir sobrecargas de potencia en la plataforma trabajando con cargas pasivas.

## 5.3 Circuito de potencia

El circuito de potencia está formado por un inversor trinivel NPC, un sistema de precarga y descarga de los condensadores del bus de tensión continua, y tres posiciones de alimentación de dicho bus, gobernadas por contactores de potencia (*Fig. 38*).

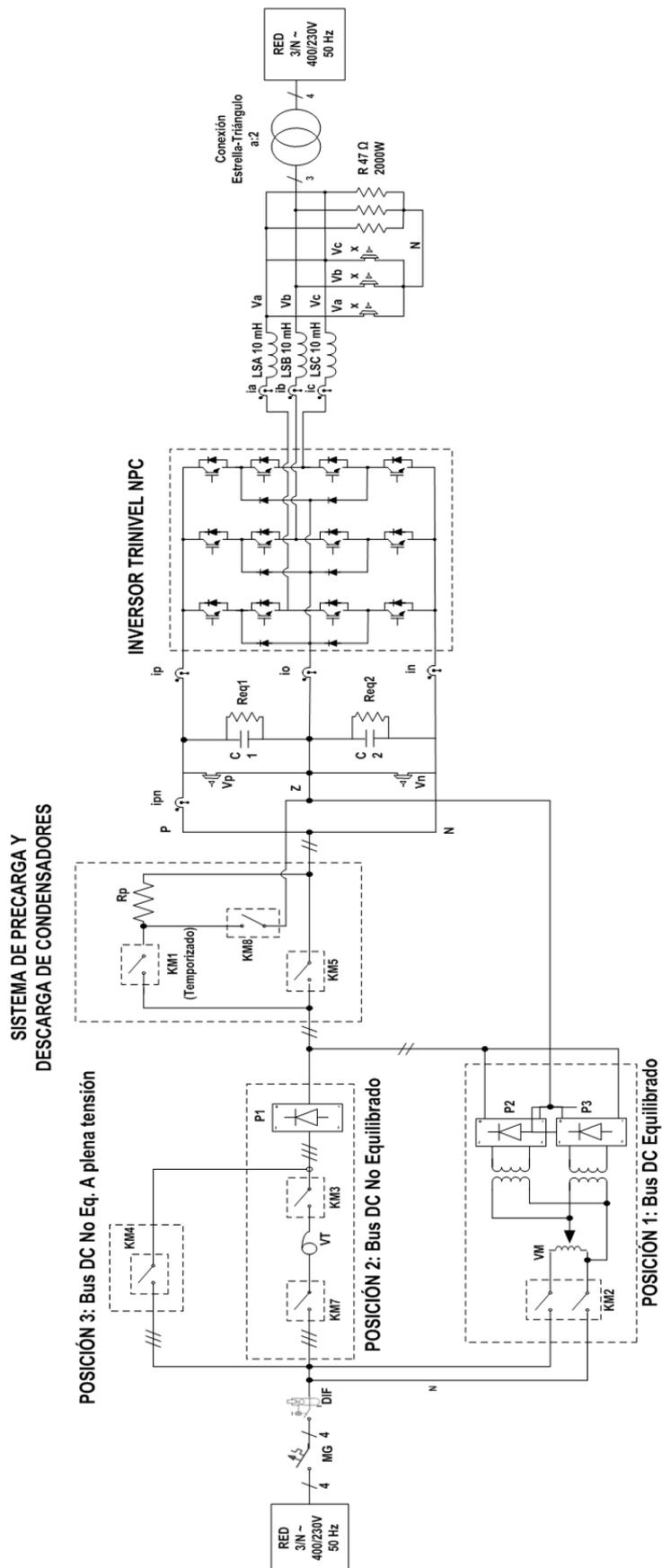


Fig. 38. Esquema general del circuito de potencia.

Por razones de seguridad, se ha añadido una toma monofásica para proporcionar un suministro de energía independiente a elementos que antes se encontraban conectados en el circuito de potencia. De esta forma, se garantiza su protección ante sobretensiones y sobreintensidades, las cuales pueden darse en los diferentes ensayos. A continuación se muestra un esquema del circuito de potencia (*Fig. 39*).



Se ha instalado un interruptor, de tal forma que, aunque la toma trifásica se encuentre conectada, si no se pulsa el interruptor, el circuito de mando de los contactores se encontrara desconectado; por lo que la plataforma no se encontrará alimentada. Además se ha añadido una luz en la botonera lateral para indicar que los circuitos que cuelgan de la misma están alimentados.

En la toma monofásica se han conectado los siguientes elementos:

- El sistema de control del inversor, compuesto por un microprocesador y una FPGA embebidos en un cRIO.
- El circuito de alimentación y mando de contactores de potencia.
- El ventilador que asegura la refrigeración de los IGBT's del inversor.
- Las fuentes de tensión continua que alimentan:
  - El sistema de adquisición de datos.
  - La placa del circuito de visualización.
  - Las placas de adaptación de señal entre el cRIO y los drivers del inversor.

Por último, se han depurado errores del montaje original en el conexionado de los interruptores magnetotérmico y diferencial. Se han extraído las resistencias e inductancias que conforman la carga para poder tener un mejor acceso a las mismas y poder realizar diferentes medidas.

### 5.3.1 Modos de alimentación

Mediante un sistema electromecánico de contactores se puede elegir entre tres modos de alimentación bus de tensión continua (*Fig. 40*).

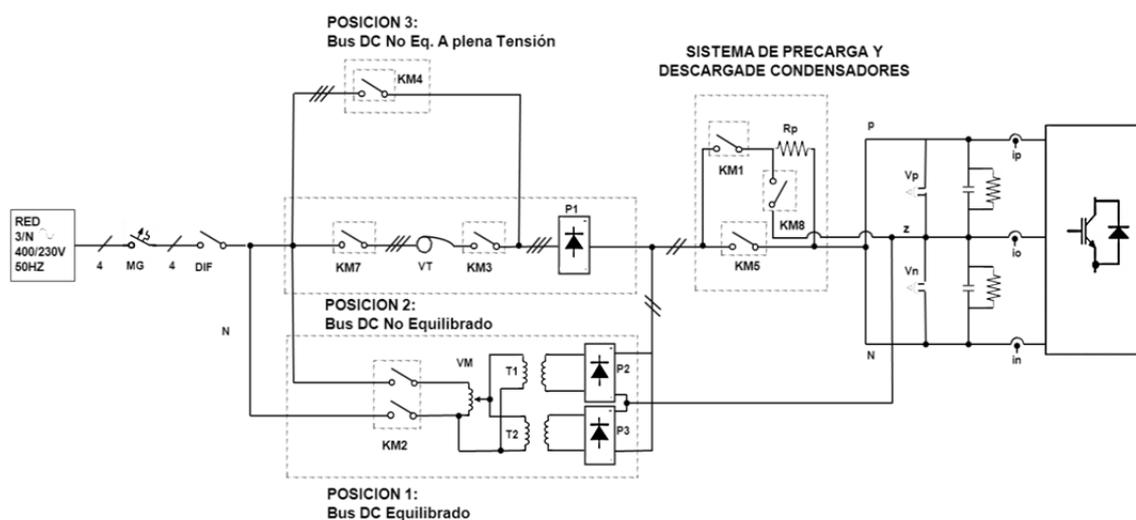


Fig. 40. Modos de alimentación del inversor trinivel NPC.

Posición 1. Bus de continua equilibrado. Se alimenta el sistema con un autotransformador monofásico (VM), que permite variar la tensión de entrada. Éste se encuentra conectado a dos transformadores de aislamiento (T1 y T2), y dos puentes rectificadores monofásicos (P2 y P3) entre los puntos P-Z y Z-N. En este modo de trabajo, el punto central Z no sufre desviaciones obteniendo la misma tensión en ambos condensadores.

Posición 2. Bus de continua no equilibrado (*el control ha de equilibrar las tensiones*). La alimentación se realiza a través de un autotransformador trifásico (*VT*), conectado a un puente rectificador trifásico (*PI*) no controlado. El reparto de la tensión no es equilibrado, la modulación provoca una mayor descarga en los condensadores, desestabilizando las tensiones en el bus de continua, por lo que el punto neutro *Z* del bus se desplaza. Las tensiones han de ser controladas por software.

Posición 3. Bus de continua no equilibrado a plena potencia (*el control ha de equilibrar las tensiones*). El puente rectificador trifásico (*PI*) se conecta directamente a la red para tener la máxima potencia posible. Se dispone de un detector de final de carrera, de manera que cuando el variador de tensión trifásico se encuentre al 100% se pasa directamente a la posición 3. De esta forma se evita el deterioro del variador trifásico.

### 5.3.2 Circuito de mando

Éste circuito se encarga de la maniobra de los diferentes contactores electromecánicos. Se compone de un pulsador de puesta en marcha, un pulsador de paro, un pulsador de emergencia, un selector de posición y un detector de final de carrera en el variador trifásico.

Su cometido es cambiar entre las tres posiciones de alimentación posibles del inversor. También evita picos de corriente en el encendido de la plataforma y descarga los condensadores del bus de continua de forma rápida en el apagado (*Fig. 41*). Para introducir la función de descarga, ha sido necesaria una completa modificación del circuito añadiendo dos contactores. En el anexo 5 puede verse una descripción en profundidad del circuito y su funcionamiento.

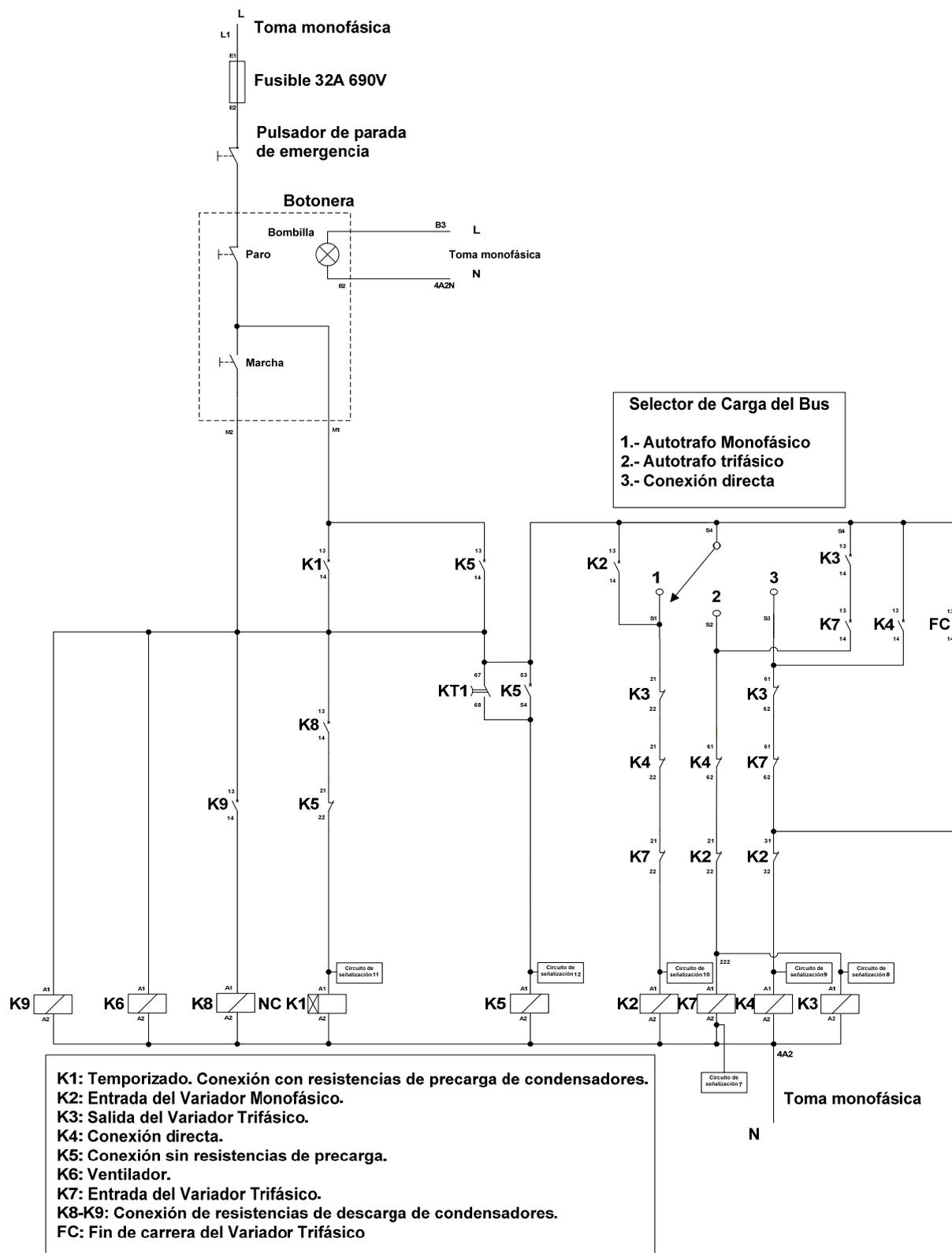


Fig. 41. Esquema del circuito de mando.

El sistema de precarga está formado por dos resistencias  $R_{p1}$ ,  $R_{p2}$  y un contactor temporizado KM1, que se encuentra cerrado durante los primeros 0.726 s. Así, ambas resistencias se encuentran en el bus de tensión continua limitando el pico de corriente. Tras este lapso de

tiempo, se maniobra KM1 a la posición de abierto y se cierra KM5 puenteando las resistencias (Fig. 42).

El sistema de descarga de los condensadores está formado por el contactor KM8, que se cierra cuando la plataforma no tiene alimentación, pasando a la posición de abierto KM1 y KM5. Así se descargan los condensadores del bus de continua en las resistencias Rp1 y Rp2 (Fig. 42).

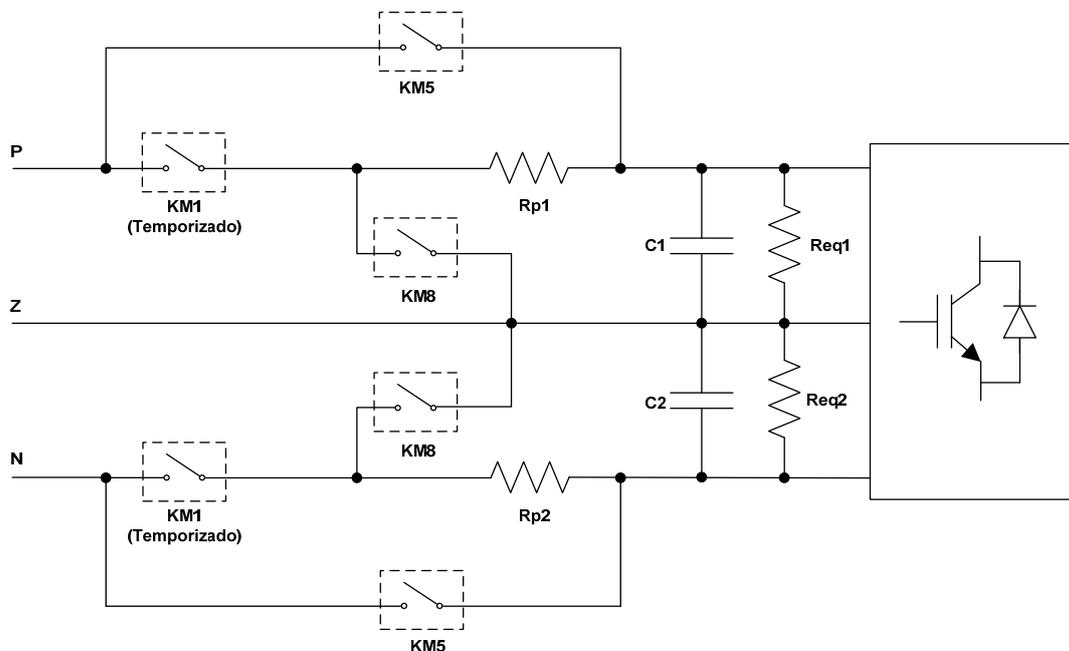


Fig. 42. Esquema del sistema de precarga y descarga de los condensadores.

### 5.3.3 Circuito de señalización

La función de este circuito es proporcionar indicaciones luminosas del estado de la plataforma y de las partes que se encuentran a tensiones peligrosas (Fig. 43). Para ello se tiene una bombilla que se enciende cuando la tensión total del bus de tensión continua sobrepasa 60 V. Se dispone de un panel indicador que informa de que contactores se encuentran activos, un voltímetro analógico que indica la tensión del bus de continua y dos led's que indican si se han sobrepasado 50 V entre los puntos P-Z y Z-N respectivamente.

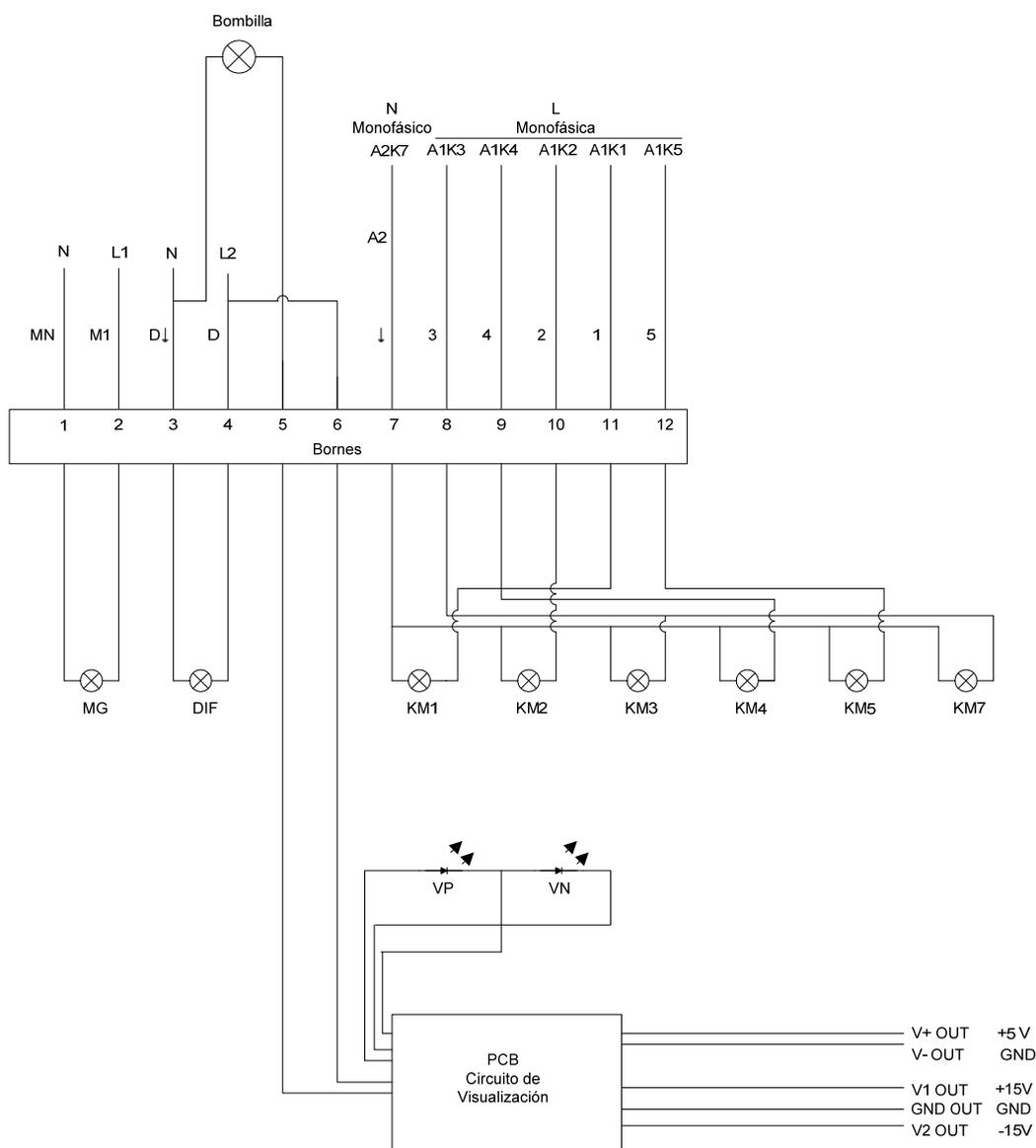


Fig. 43. Esquema del circuito de señalización..

### 5.3.4 Protecciones

Se dispone de un interruptor magnetotérmico para la prevención de cortocircuitos y sobrecargas, y un interruptor diferencial para prevenir derivaciones a tierra. Por otro lado una baliza se enciende cuando la plataforma se encuentra conectada a la red trifásica. Todas las masas de la plataforma se encuentran conectadas a la toma de tierra de la alimentación trifásica.

### 5.4 Sistema de control

El sistema instalado para el control del inversor estaba basado en una dSPACE (*DS1103*) conectada con tarjetas de adaptación a una FPGA (*Xilinx Spartan-3*). La programación de los algoritmos de control se realizaba a través de Matlab/Simulink, usando Real-Time Interface para su compilación y Control Desk para la monitorización del sistema cuando se encontraba en funcionamiento.

Se decidió sustituir todos estos elementos con hardware de National Instruments, que se programa a través de LabView, del mismo proveedor.

LabView es un software que ofrece un entorno gráfico de programación. Para esta aplicación se utiliza la herramienta Control Design & Simulation, desarrollada recientemente por la empresa.

Así, se llegó a un acuerdo con National Instruments Spain, para la realización de este proyecto, utilizando su material y evaluando la funcionalidad de sus herramientas en este tipo de aplicaciones.

En primer lugar, se nos proporcionó una tarjeta NI sbRIO 9631. Se implementó en el dispositivo un algoritmo PLL (*Phase-locked loop*) para evaluar su comportamiento. Tras los ensayos, se puso de relieve que existía un problema de comunicación entre la tarjeta NI sbRIO 9631 y el host-PC. La comunicación con el ordenador se realiza vía ethernet y el algoritmo de control ha de ejecutarse en menos de  $512 \mu\text{s}$ . Con este dispositivo el control consume todo el tiempo de cálculo del procesador y por ello la comunicación con el ordenador se pierde (*Fig. 44*). En el anexo 8 puede consultarse un estudio sobre la velocidad máxima de muestreo de la tarjeta NI sbRIO 9631.

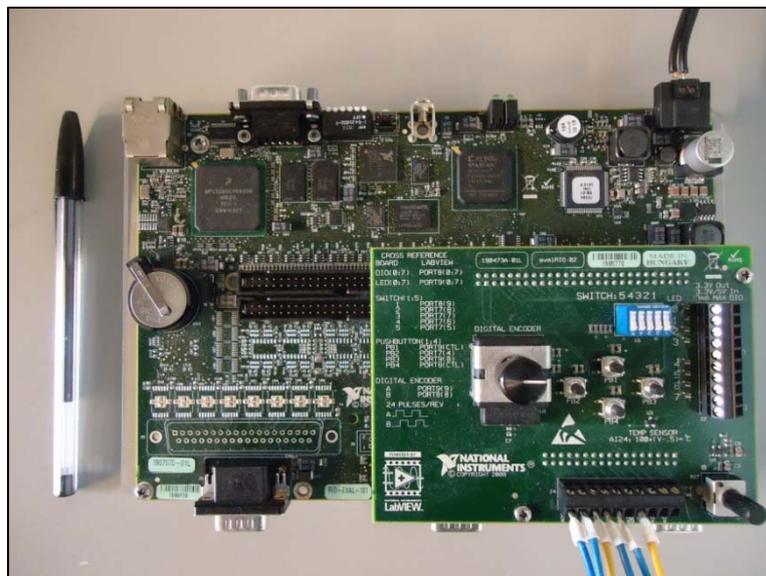


Fig. 44. NI sbRIO 9631.

Esto impide la monitorización a través del PC y puso de manifiesto la necesidad de utilizar otro dispositivo con un microprocesador más rápido. Por lo que se nos proporcionó un cRIO 9024, con un chasis NI 9101 de 4 slots, con una FPGA Xilinx Virtex-II de un millón de puertas. Para captar y enviar señales se han utilizado, un módulo de entradas analógicas NI 9205 y un módulo NI 9403 de salidas digitales en lógica TTL (*Fig. 45*).

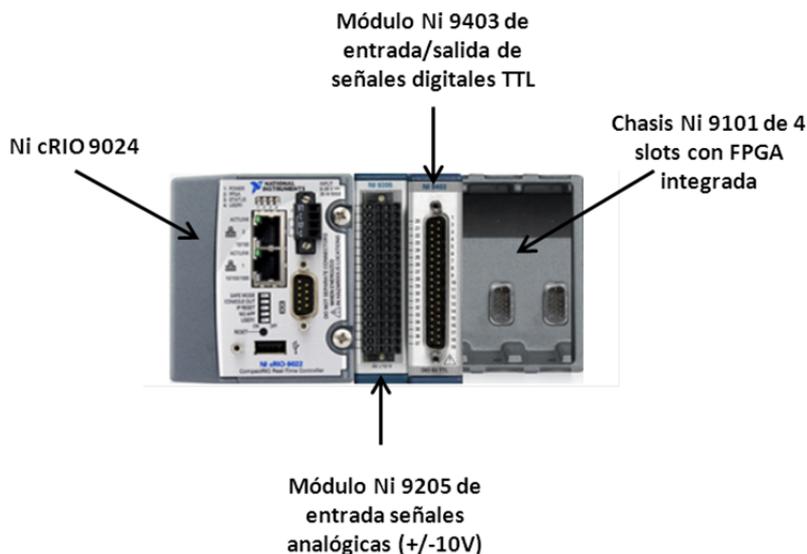


Fig. 45. NI cRIO 9024 con chasis NI 9101 y módulos NI 9205 y NI 9403.

### 5.4.1 Cadena de control

La cadena de control transmite las señales analógicas de entrada al control y comunica las instrucciones del mismo con señales digitales al inversor trinivel NPC (Fig. 46).

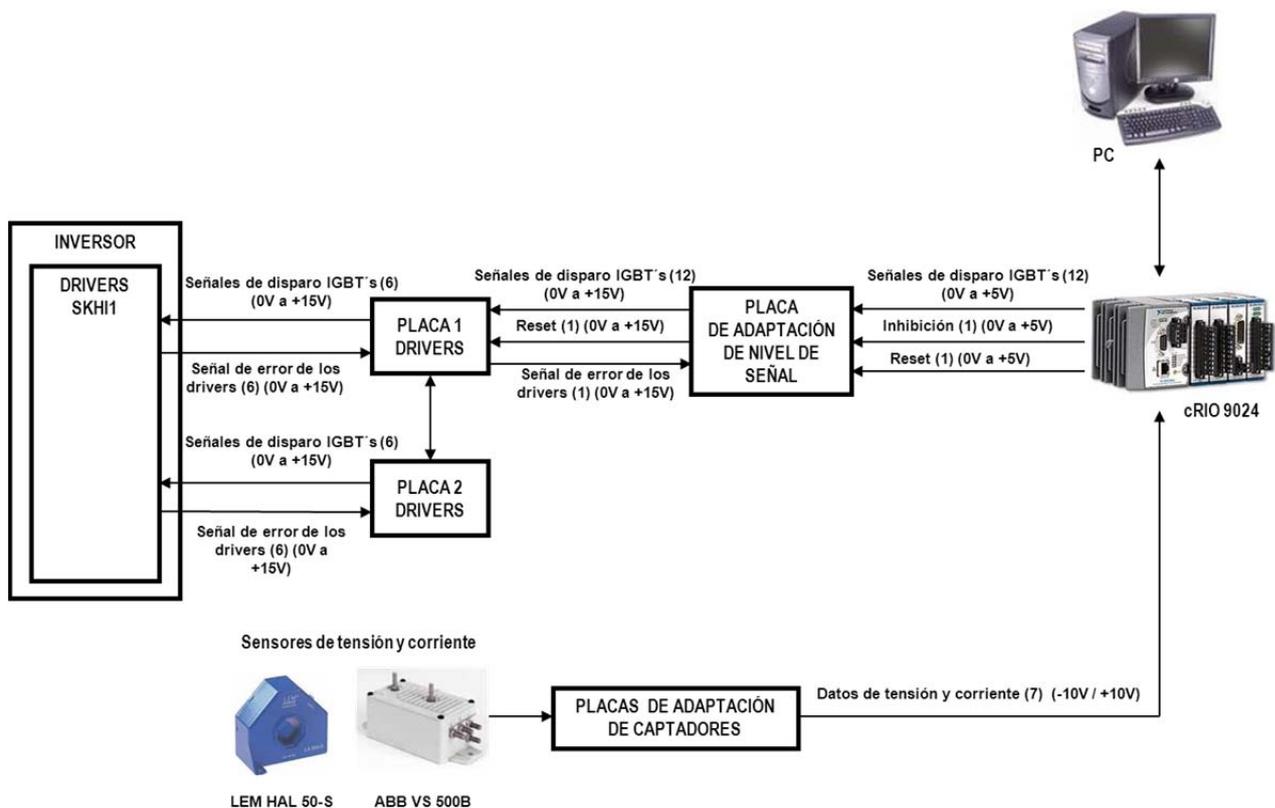


Fig. 46. Cadena de control.

El control del sistema es llevado a cabo por un NI cRIO 9024, que integra un microprocesador y una FPGA. Las entradas del control son siete señales analógicas de  $\pm 10$  V. Estas entradas proporcionan la medida de tensión y corriente de las tres fases, además de la tensión del bus de tensión continua. En el anexo 7 se describe el sistema de adquisición de datos.

Las salidas del control son 14 señales digitales en lógica TTL ( $0-5V$ ), que llevan las señales de conmutación de los 12 IGBT's, una señal de reset y una de inhibición a una placa electrónica de adaptación de nivel de señal.

La placa de adaptación de nivel de señal se utilizaba, en un primer momento, para adaptar señales digitales de 0-3,3 V a señales de 0-15 V, sin embargo ahora adapta señales de 0-5 V a 0-15 V. Tras estudiar la placa se comprobó que utilizando una fuente de tensión continua de 5 V para alimentarla, el circuito de la PCB aceptaría señales digitales de 0-5 V sin problemas.

La razón de elevar las señales digitales a un nivel de 15 voltios es evitar conmutaciones accidentales, debidas al ruido que pueda introducir el circuito de potencia en las señales de comunicación.

La placa de adaptación de nivel de señal posee una función de inhibición que al activarse cambia todas las señales de salida a nivel bajo. Por otro lado, posee 3 led's que dan indicación de su correcta alimentación, la activación de la señal de inhibición y la activación de una señal de error que proviene de los drivers.

En el caso de que se produzca un error en los drivers, la señal de reset los devuelve al estado operativo. La señal de error se activa en el caso de que se produzca un cortocircuito en una rama de los IGBT's del inversor, o la tensión de alimentación de los drivers caiga por debajo de 13 V.

Esta placa de adaptación de niveles de señal se conecta a dos placas de drivers que tienen como función dar una indicación luminosa de la presencia de error en cada uno de los 12 drivers, enviar esta señal a la placa de adaptación de señales y posibilitar el filtrado de las señales de disparo.

Los drivers son los encargados de disparar los IGBT's, proporcionando la corriente suficiente de puerta y una tensión  $V_{ge}$  no referenciada a masa. Los drivers vienen integrados en el inversor de Semikron, siendo del modelo SKHI1.

De esta forma, a través de un host-PC conectado al cRIO 9024 es posible programar el control y monitorizar el sistema en funcionamiento.

## 6 Programación del control

### 6.1 Arquitectura del sistema de control

Los algoritmos de control son implementados en un cRIO a través del programa LabVIEW de National Instruments. LabVIEW es una herramienta gráfica de programación que permite la implementación del control e introducir partes de código escritos en otros lenguajes de programación; en este caso se ha introducido una parte en código c, y otra en VHDL (*Very High Description Language*).

Este sistema de diseño gráfico de National Instruments, proporciona una plataforma única para el diseño, prototipado y desarrollo de aplicaciones. Las partes que conforman el programa son llamadas instrumentos virtuales (*VI*s). Para la programación del control en este proyecto se usa la herramienta Control Design & Simulation, que permite diseñar controles de una forma similar al programa Simulink de Mathworks.

Los algoritmos en esta aplicación han de ejecutarse en tiempo real, es decir en un tiempo específico dentro de unas tolerancias (*Jitter*). Este determinismo hace necesario utilizar un microprocesador que este basado en un sistema operativo de tiempo real. Por esta razón se utiliza un cRIO (*Fig. 47*), que es un controlador en tiempo real unido a una FPGA (*Field Programmable Gate Array*), y a módulos de entrada y salida de datos.

b



Fig. 47. cRIO.

El cRIO está dividido en dos partes, por un lado tenemos un microprocesador o controlador RT (*Real-Time*), y por otro lado una FPGA. Estos dos elementos están en contacto con un PC con sistema operativo no determinístico a través de una comunicación Ethernet. (*Fig. 48*).

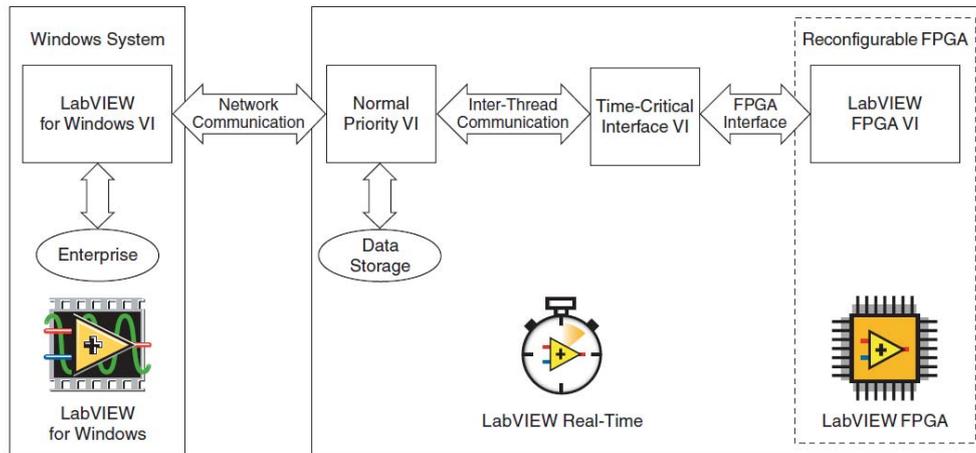


Fig. 48. Arquitectura de funcionamiento del control.

En el PC se programan y depuran los algoritmos, que después se vuelcan al controlador RT y a la FPGA. En funcionamiento, las variables del sistema se monitorizan en el PC, pero no en tiempo real. Sin embargo los algoritmos implementados en el controlador RT y en la FPGA se están ejecutando en tiempo real cuando el sistema se encuentra funcionando.

Dentro del controlador RT se implementan VIs de dos tipos, los que han de ejecutarse de forma determinista en un tiempo concreto, y los no deterministas, que en el caso de que no puedan ejecutarse completamente en un ciclo se ejecutan en el siguiente. Así se garantiza que los VIs prioritarios han sido ejecutados.

El controlador RT esta unido a la FPGA mediante un bus PCI (*Peripheral Component Interconnect*), siendo en la FPGA donde se encuentran las entradas y salidas del control (Fig. 49).

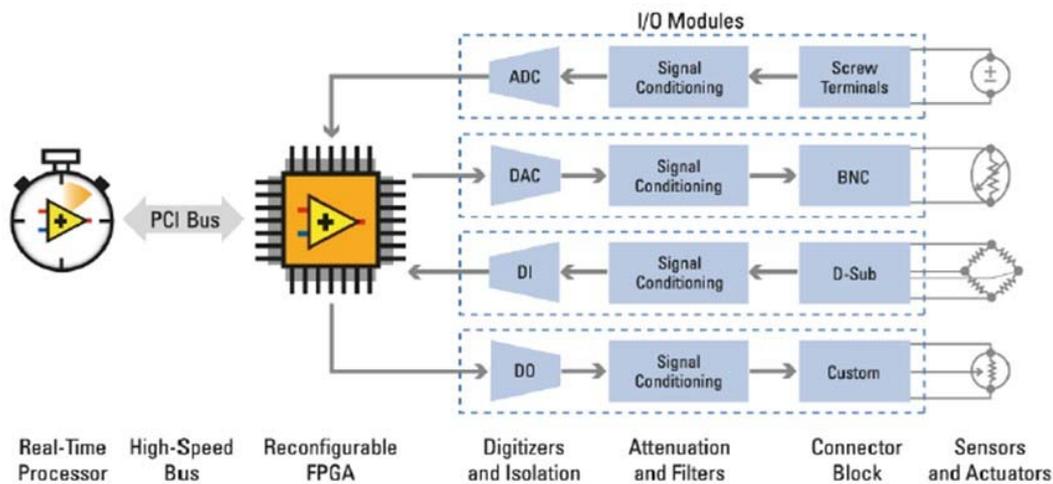


Fig. 49. Arquitectura del compactRIO.

La FPGA es un dispositivo reconfigurable que incorpora millones de puertas lógicas en un sólo circuito integrado. Tiene una arquitectura programable con una matriz de bloques lógicos con canales de ruteado reconfigurables (Fig. 50).

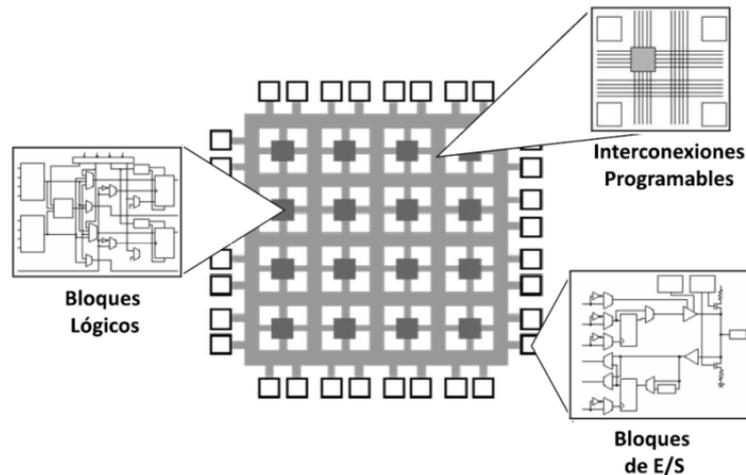


Fig. 50. Estructura de la FPGA.

## 6.2 Programación de la FPGA

### 6.2.1 Transferencia de datos

En la FPGA se realiza la adquisición de medidas de los diferentes sensores, se generan las señales de disparo de los IGBT's, una señal de inhibición y una señal de reset. En código VHDL esta implementado un programa que genera una señal de sincronismo de 1,2 kHz, y se procesan tres variables de entrada (*secuencia*, *tx*, *ty*) para seleccionar la secuencia de vectores de salida y sus tiempos de aplicación.

La transferencia de los datos de entrada (*Ia*, *Ib*, *Ic*, *Va*, *Vb*, *Vc* y *Vdc*) al controlador RT se hace mediante una DMA FIFO (*Direct Acces Memory, First In First Out*), llamada "*Medidas de sensores*", siendo este el método más rápido para la comunicación de datos hacia el controlador RT. Los datos generados en el controlador RT (*secuencia*, *tx* y *ty*) llegan a la FPGA a través de una DMA FIFO llamada "*Señales de disparo*" (Fig. 51).

El valor de la variable *secuencia* determina los vectores que hay que aplicar en cada periodo de conmutación, y que determinan el nivel de tensión que debe adoptar cada rama del inversor. Las variables *tx* y *ty* dan el valor de los tiempos de aplicación de cada vector.

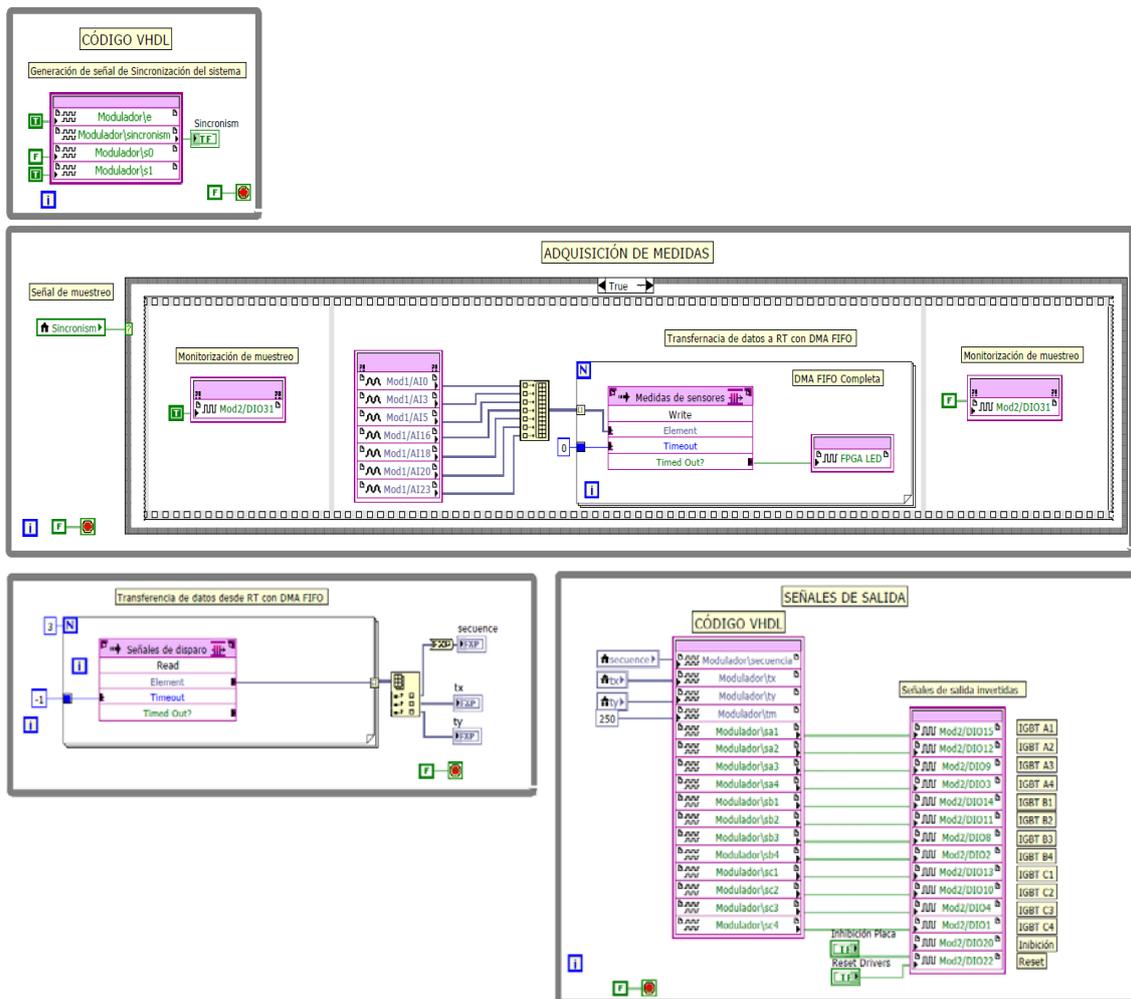


Fig. 51. Programa implementado en la FPGA.

La FPGA trabaja con datos en coma fija, es decir el número de bits para la representación de los datos es constante. La ventaja de este dispositivo radica en su extrema velocidad con un reloj interno de 40 MHz, y en que los bloques se ejecutan en paralelo de forma independiente.

### 6.2.2 Modulador

En VHDL se programa la modulación. Se recibe el número de secuencia de vectores de aplicación, los tiempos de aplicación, y con una señal interna de sincronismo se generan las señales de disparo de cada IGBT del inversor.

Se parte de un código VHDL desarrollado por el grupo de investigación, que ha sido necesario adaptar para introducirlo en la FPGA utilizada, una Xilinx Virtex II xc2v 1000. Para la modificación del código se usa el software Xilinx ISE 10.1, que permite programar el código VHDL de forma esquemática y modular.

El programa se divide en bloques, cada bloque está escrito en lenguaje VHDL de forma interna, pero es posible interconectarlos de forma gráfica (Fig. 52).

Para empezar, es necesario generar una señal portadora triangular simétrica ( $sw$ ), que pueda configurarse a las frecuencias de 600 Hz, 900 Hz, 1200 Hz, o 1800 Hz. Esta señal se utiliza para la sincronización de todo el sistema. Ya que cada vuelta del space vector esta dividida en sextantes, la frecuencia de esta señal a de ser múltiplo de 300 Hz dependiendo del número de conmutaciones que se realice por sextante.

$$f_{sw} = n \cdot 6 \cdot 50 \text{ Hz} \tag{34}$$

Siendo “n” el número de conmutaciones por sextante.

La señal portadora es generada en el bloque *gen\_portadora* que ha sido modificado ya que estaba programado para trabajar con un reloj interno de 50 MHz, sin embargo, en este caso se tiene un reloj de 40 MHz. Para ello se manipula la señal de reloj mediante contadores que actúan como divisores de frecuencia, y así se obtiene una señal portadora triangular simétrica a una frecuencia de 1,2 kHz.

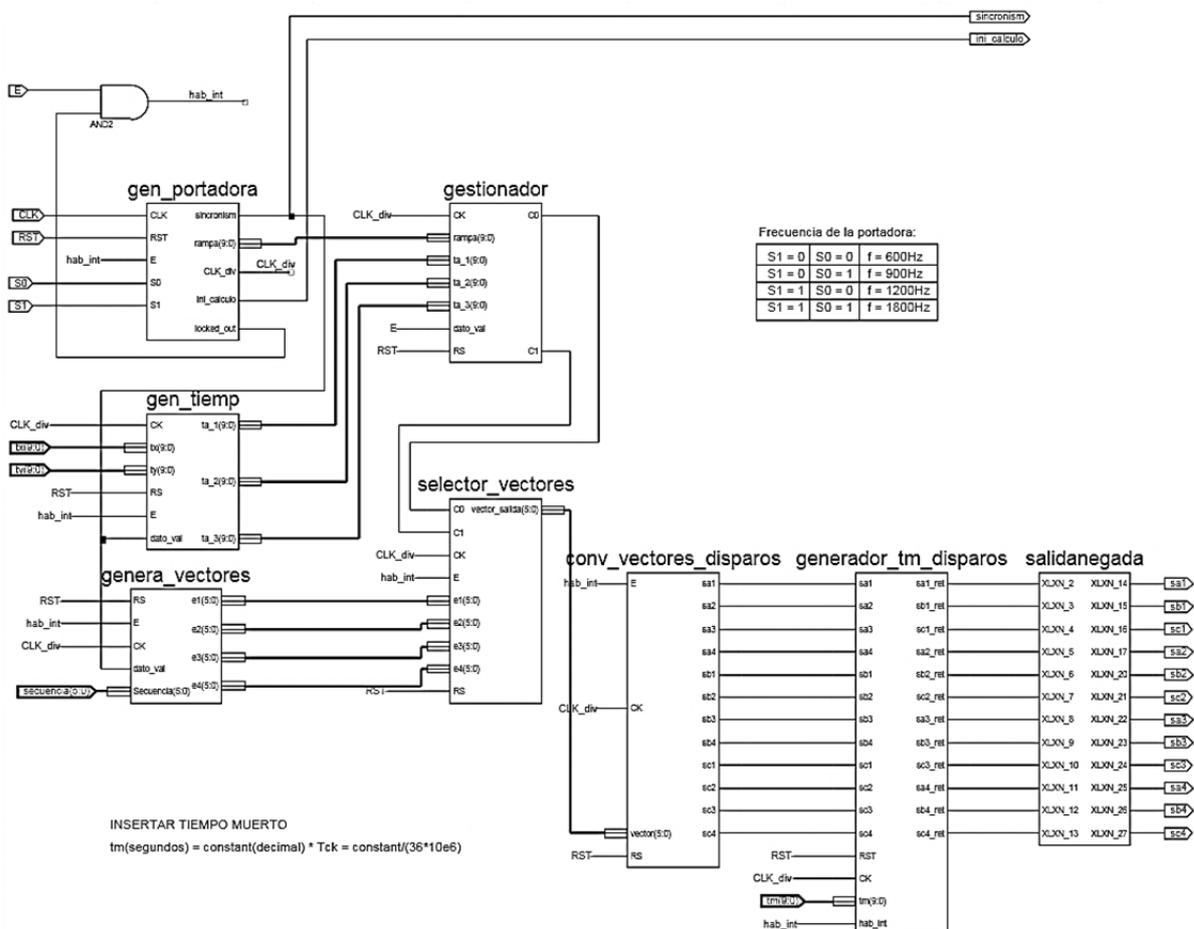
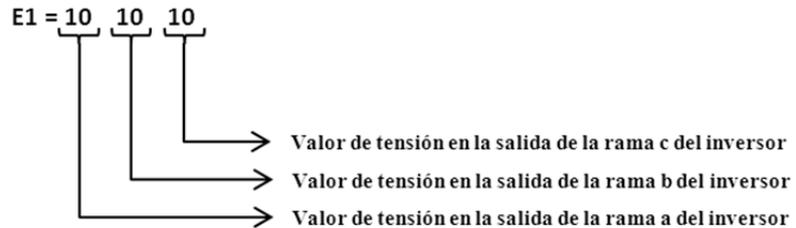


Fig. 52. Modulador programado en Xilinx ISE 10.1.

En el bloque *genera\_vectores* se recibe el valor de la variable *secuencia*. En dicho bloque se tiene una tabla con los datos de las 36 posibles secuencias de aplicación de vectores,

codificando cada secuencia en un bus de 6 bits. Cada valor de entrada corresponde con una combinación de vectores de aplicación. Así si se recibe la secuencia 000001 los vectores de aplicación extraídos de la tabla se muestran en la figura 53.

$$E1 = 101010; E2 = 101001; E3 = 100101; E4 = 010101;$$



Los tres posibles valores de tensión en las diferentes ramas son:

"10": Vdc, Tensión total del bus de tensión continua.

"01": Vdc/2.

"00": 0 V.

Fig. 53. Significado de la secuencia 000001.

En el bloque *gen\_tiemp* se reciben los valores de  $t_x$  y  $t_y$ , a partir de estos valores se calculan los tiempos de aplicación de cada vector a los largo del periodo de la señal portadora ( $T_{sw}$ ).

$$T_{sw} = t_1 + t_2 + t_3 \quad (35)$$

La serie de vectores que se deben aplicar en cada periodo de la señal portadora, con sus correspondientes tiempos de aplicación se muestran en la tabla 2.

Vector	E1	E2	E3	E4	E4	E3	E2	E1
Tiempo de aplicación	t1/4	t2/2	t3/2	t1/4	t1/4	t3/2	t2/2	t1/4

Tabla 2. Tiempos de aplicación de los vectores.

Con las siguientes ecuaciones se calculan los valores de los tiempos aplicación para comparar con la señal portadora.

$$t_x = \frac{t_1}{4}; \quad t_y = \frac{t_2}{2}; \quad (36)$$

$$t_{a1} = \frac{t_1}{4} = t_x$$

$$t_{a2} = \frac{t_1}{4} + \frac{t_2}{2} = t_x + t_y \quad (37)$$

$$t_{a3} = \frac{T_{sw}}{2} - \frac{t_1}{4}$$

De esta forma, se compara la señal portadora con los tiempos obtenidos para cambiar de vector de aplicación en el momento oportuno (Fig. 54).

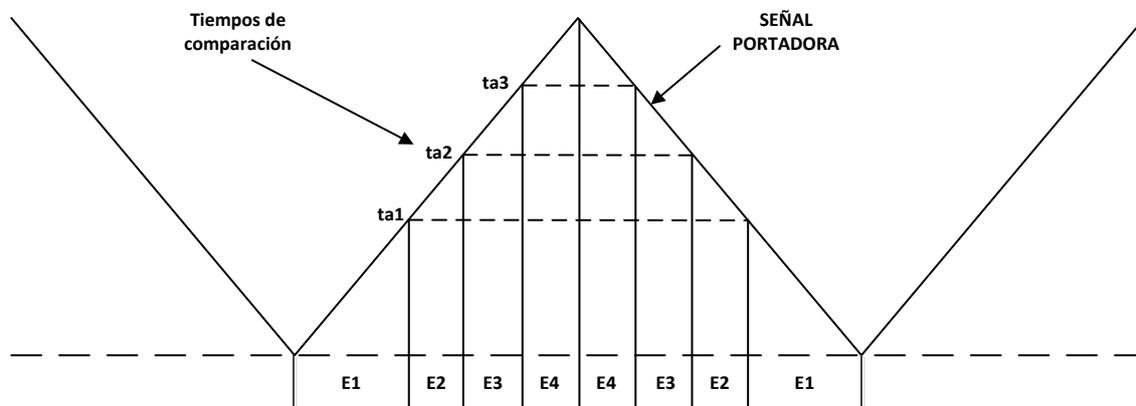


Fig. 54. Comparación entre la señal portadora y los tiempos de aplicación.

En el bloque *gestionador* se introducen los valores de  $ta1$ ,  $ta2$ ,  $ta3$  y *rampa*. Se realiza la comparación con la señal portadora, decidiendo cuando se ha de aplicar cada vector de la secuencia dentro del periodo de conmutación. La salida son dos variables  $C0$  y  $C1$ , según sus valores se aplica un vector u otro de la secuencia (Tabla 3).

$C1$	$C0$	Vector a aplicar
0	0	E1
0	1	E2
1	0	E3
1	1	E4

Tabla 3. Vectores de salida en función de  $C0$  y  $C1$ .

Los valores de  $C0$ ,  $C1$  junto con los vectores  $E1$ ,  $E2$ ,  $E3$  y  $E4$  se introducen en el bloque *selector\_de\_vectores* donde se elige de los 4 vectores posibles, el vector que corresponda en ese instante.

A continuación el vector elegido ha de ser traducido a señales de disparo de los 12 IGBT's, esta conversión se hace en el bloque *conv\_vectores\_disparos*. En la tabla 4 y en la figura 55 se muestra un ejemplo de traducción de la rama a.

Parte del vector "rama a"	Sa1	Sa2	Sa3	Sa4	Tensión de salida
00	0	0	1	1	0 V
01	0	1	1	0	+Vdc/2
10	1	1	0	0	+Vdc

Tabla 4. Traducción de los vectores a señales de conmutación.

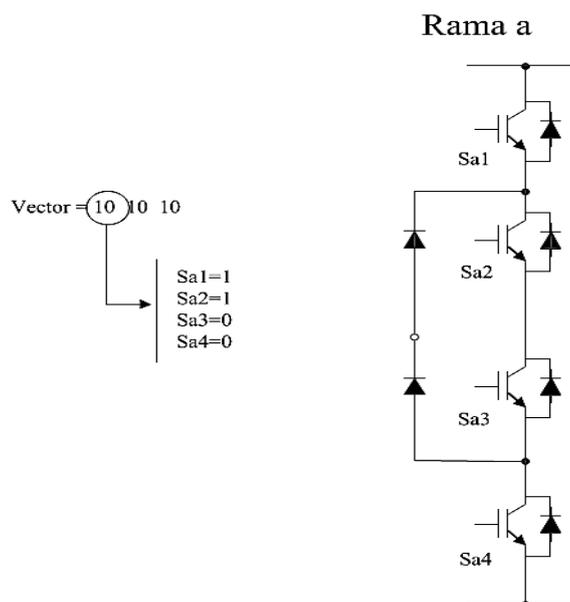


Fig. 55. Conversión a señales de activación de IGBT's en la rama a del inversor.

### 6.2.3 Inclusión de tiempos muertos

Es necesario introducir tiempos muertos entre las conmutaciones de los IGBT's de una misma rama para evitar situaciones de cortocircuito. El problema radica en que no se deben cortocircuitar nunca los condensadores del bus de tensión continua. Esto es posible, ya que en la mayoría de los semiconductores el tiempo de conmutación de ON a OFF es superior al tiempo de conmutación de OFF a ON. Así en el bloque *generador\_tm\_disparos* se introduce un retardo en el flanco ascendente de las señales de disparo.

Este tiempo muerto se ha ajustado a  $6,8 \mu\text{s}$ . Este valor viene impuesto por el módulo de salidas digitales del cRIO, ya que no puede actualizar las 14 señales de salida en un tiempo inferior.

Se añade el bloque *salidanegada* que invierte todas las señales de disparo. Esto se hace porque la placa de adaptación de señales a la que se conecta el cRIO trabaja con lógica inversa. Por último esta parte de código escrita en VHDL se añade a la zona de la FPGA en LabVIEW en forma de bloques.

### 6.2.4 Sincronización del sistema

La ejecución del sistema se lleva a cabo mediante la señal *sincronismo* generada en la parte escrita en VHDL, y que pasa a estar en alto cuando el contador de  $1,2 \text{ kHz}$  alcanza el valor 0. En este momento se activa la captación de datos y se trasladan al controlador RT, donde se procesan y se generan los valores de *secuencia*, *tx* y *ty*. Cuando la señal de *sincronismo* vuelve a tener el valor alto se activa el modulador de la FPGA generando las señales de disparo. Es decir la frecuencia de muestreo de datos es de  $1,2 \text{ kHz}$ . Se leen las medidas de los sensores y se tienen  $833 \mu\text{s}$  para lanzar las órdenes de conmutación, que es el momento en el que se vuelven a leer los sensores.

Para poder realizar los ensayos con seguridad se añade un control de inhibición y otro de reset que vuelve a poner los drivers de los IGBT's en funcionamiento en caso de error. De esta forma las dos señales pueden controlarse a través del PC (Fig. 56).



Fig. 56. Vista del panel frontal de la FPGA.

### 6.3 Programación del controlador RT

#### 6.3.1 Descripción del programa

En el controlador RT se programa la parte principal del control, está formado por un lazo interno de corriente y uno externo de potencia. Se obtienen las tensiones  $E_a$ ,  $E_b$  y  $E_c$ , que son los valores de tensión a la salida del inversor que hacen que el sistema se dirija hacia el estado de intercambio de potencia deseado. Los valores de  $E_a$ ,  $E_b$  y  $E_c$  se introducen en el modulador vectorial directo que genera la secuencia de vectores, y los tiempos de aplicación necesarios para obtener dichas tensiones a la salida del inversor.

El programa comienza con la lectura de la DMA FIFO “Medidas de sensores”, tras lo que se añade la ganancia y el offset de cada sensor medidos experimentalmente. Se implementa una PLL para la obtención del ángulo  $\theta$  y la velocidad angular  $\omega$  de la red eléctrica. A partir de estas variables de entrada se programan en LabVIEW el lazo interno y externo de control (Fig. 57).

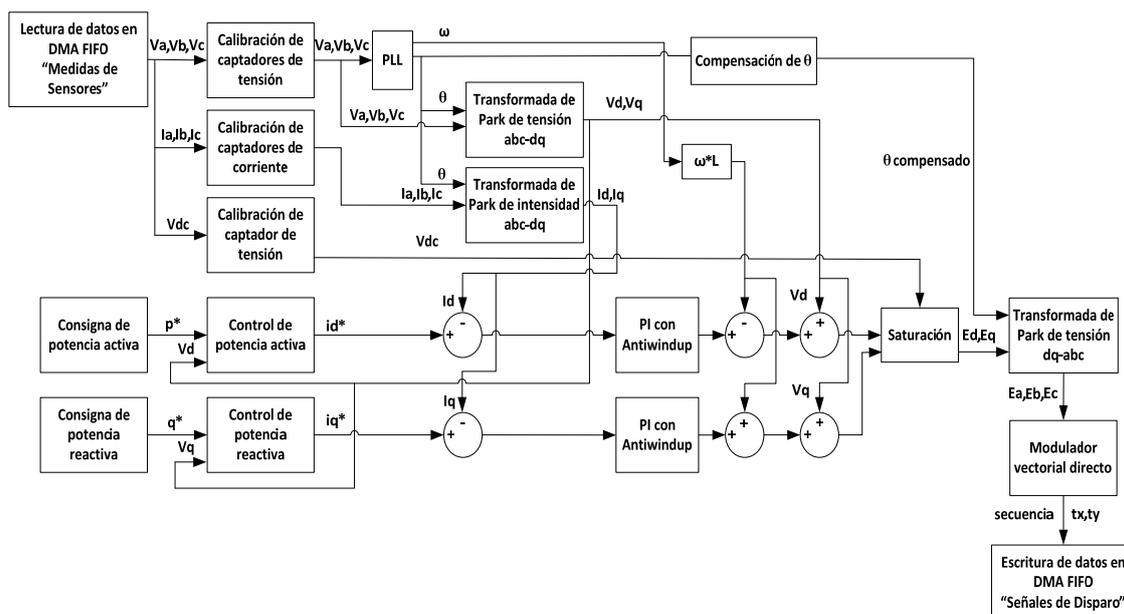


Fig. 57. Diagrama de bloques del programa implementado en el controlador RT.

En la figura 58 se muestra la lectura de datos de la DMA FIFO “Medidas de sensores”, que son los datos que llegan desde la FPGA, y la calibración de los sensores de tensión. En la figura 59 se observa la calibración de los sensores de corriente y la transformada de Park de las medidas de intensidad. Además se introduce una protección que inhibe las conmutaciones en el caso de que las corrientes medidas superen un valor dado.

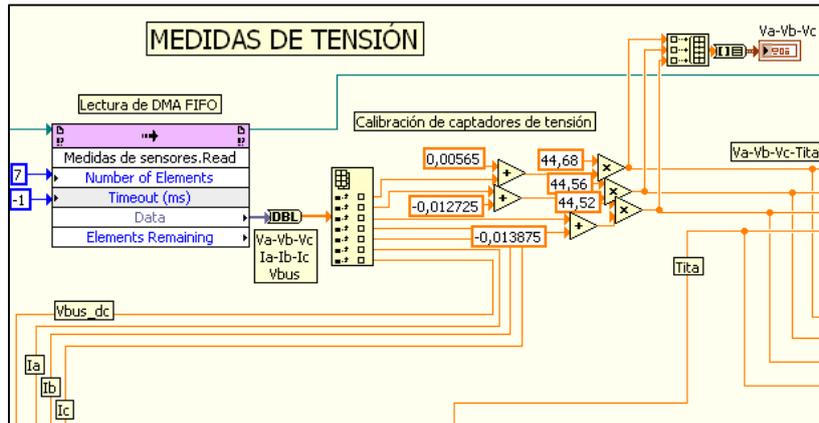


Fig. 58. Lectura de datos y calibración de los captadores de tensión.

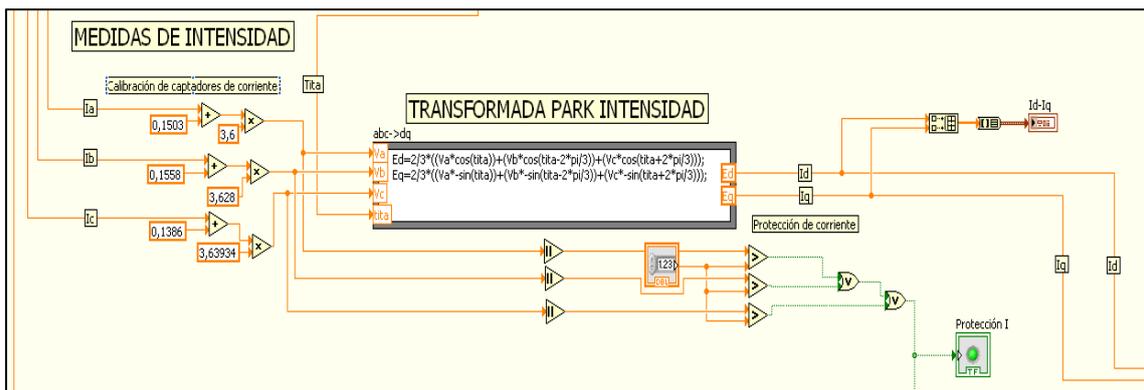


Fig. 59. Calibración de las Lem's de corriente y transformada de Park.

En la figura 60 se puede observar la programación de la PLL. Los ensayos experimentales pusieron de relieve la necesidad de calcular una compensación del ángulo  $\theta$  por el tiempo que el control tarda en generar las órdenes de disparo. Este ángulo  $\theta$  compensado se introduce en el modulador y así se consigue anular el efecto del desfase en la salida producido por el tiempo de cálculo.

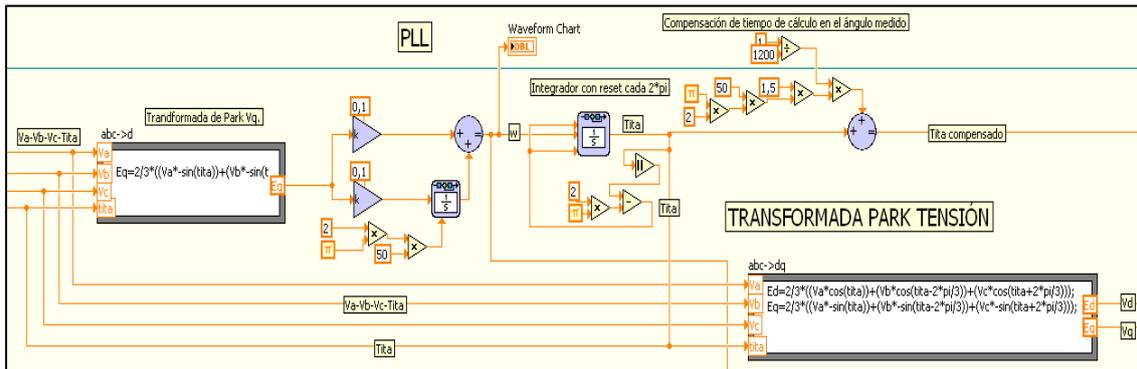


Fig. 60. Programación de la PLL y transformada de Park de tensión.

En la figura 61 se muestra el control formado por dos proporcionales integrales con antiwindup. Las variables de entrada son las consignas  $I_d^*$ ,  $I_q^*$  y las medidas de  $I_d$ ,  $I_q$  en ese instante. Se calcula el error y se actúa para eliminarlo. Tras los proporcionales integrales se realiza la compensación del acoplamiento cruzado y las perturbaciones. Se introduce un bloque de saturación, en el caso que la tensión de salida requerida supere  $V_{DC}/\sqrt{3}$  se anula la acción integral de ambos PIs.

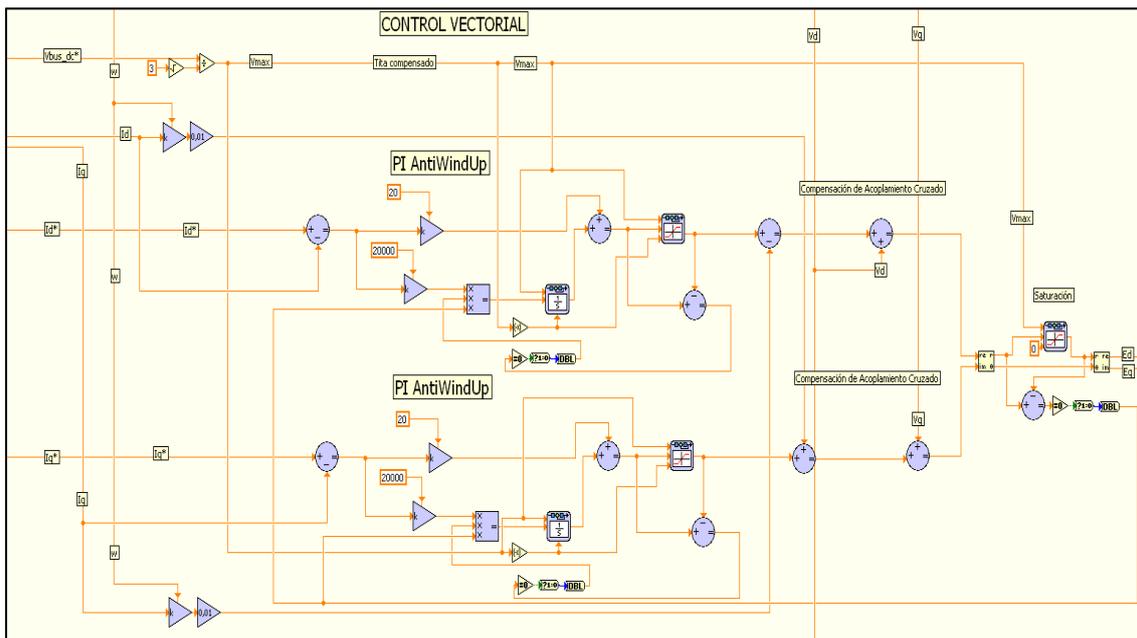


Fig. 61. Programación de los algoritmos de control.

### 6.3.2 Modulación vectorial

Una vez obtenidos los valores de tensión  $E_d$ ,  $E_q$  se transforman al sistema de referencia abc.  $E_a$ ,  $E_b$ ,  $E_c$  son las tensiones que han de darse en cada rama del inversor para que el sistema alcance el estado de intercambio de potencia deseado. Los valores de estas tensiones se introducen en el control de potencia vectorial donde se calcula la secuencia de vectores y los tiempos de aplicación necesarios, para que las ramas del inversor se aproximen a estos valores de tensión (Fig. 62). Posteriormente, en la FPGA, tanto la secuencia como los tiempos de aplicación son traducidos a señales de activación de los 12 IGBT's que conforman el inversor 3L NPC.

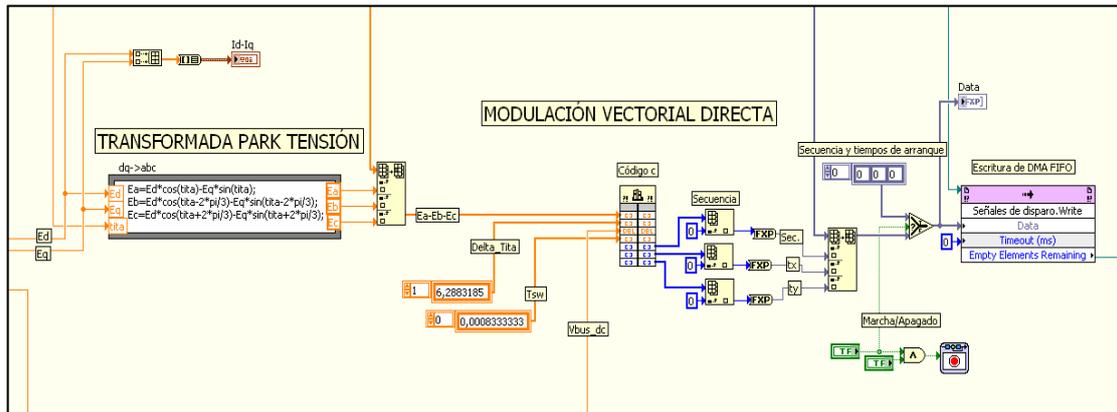


Fig. 62. Transformada de Park de tensión, modulador vectorial directo y escritura de datos.

El modulador se encuentra programado en código c. Los algoritmos del modulador han sido desarrollados por el director del proyecto, Estanislao Oyarbide. No obstante ha sido necesario realizar modificaciones en los mismos para poder implementar este código en el cRIO.

Para realizar los cambios oportunos en el código ha sido necesario utilizar el programa Microsoft Visual Studio 2010 a través del cual se incorporan las librerías y declaraciones necesarias para que LabVIEW acepte el programa. El código se compila en una DLL (*dynamic-link library*) para poder incorporarlo al control existente. Para su ejecución ha sido necesario utilizar el compilador gnu de VxWorks que es el sistema operativo en tiempo real del microprocesador del cRIO. Una vez compilado se introduce en la memoria del cRIO.

## 7 Ensayos experimentales

### 7.1 Descripción de los ensayos

Durante el proyecto ha sido necesario realizar un gran número de pruebas de los diferentes elementos que componen el sistema.

En primer lugar, se modificó, en gran medida, la propia plataforma de ensayos. Esto obligó a realizar pruebas de funcionamiento con el inversor inhibido y así verificar uno a uno todos los circuitos (*circuito de potencia, circuito de mando, circuito de adquisición de datos, circuito de visualización*), y componentes (*autotransformadores, transformadores, rectificadores, contactores electromecánicos, fuentes cc, conexiones*). En cuanto se verificó que la plataforma era segura y funcionaba correctamente, se empezó a trabajar en el sistema de control.

El sistema de control implementado en el cRIO se probó, reprogramo y volvió a probar exhaustivamente en el laboratorio. Para estas pruebas se utilizó un generador de señales con el que se emulaba la red trifásica. Las salidas del control se monitorizaban en un osciloscopio con entradas digitales. Una vez que el control estuvo listo, se instaló el cRIO en la plataforma.

Se han llevado a cabo dos montajes para llegar al objetivo de intercambiar potencia con la red eléctrica. En el primer montaje se prueba el modulador vectorial con una carga pasiva a la salida del inversor. A continuación, se cierra el lazo de corriente y se prueba el control de potencia junto al modulador con una carga pasiva. Por último, se ensayó todo el sistema conectando la salida del inversor trinivel NPC a la red eléctrica (*Capítulo 8*). Todos los ensayos se ajustan a una frecuencia de muestreo y conmutación  $f_{sw}$  de 1,2 kHz.

### 7.2 Ensayo experimental del modulador

Con este ensayo se verifica el correcto funcionamiento de los algoritmos que conforman el modulador vectorial. Como ejemplo práctico, se trata de reproducir en la salida del inversor la tensión trifásica que se está midiendo en la red. Para ello, se adapta el código de tal forma que sólo se prueba el modulador.

Se adquieren las tensiones de fase de la red eléctrica y lo que se espera, es generar las señales de disparo adecuadas hacia los IGBT's, para reproducir las tres tensiones de la red eléctrica a la salida del inversor.

En el montaje se desmontaron y revisaron la placa de adaptación de los niveles de tensión y las placas de los drivers. Se encontró un defecto en una soldadura de la placa 1 de drivers, que fue reparada.

#### 7.2.1 Circuito de potencia

Para la captación de la tensión de la red trifásica se utiliza un transformador trifásico reconfigurable. Se realiza una conexión triángulo-estrella con una relación de transformación a:2.

De esta forma se obtiene:

$$V_{LS} = V_{LP} / \sqrt{3} \cdot a = 115,47 \text{ V} \quad (38)$$

$$V_{FS} = V_{LS} / \sqrt{3} = 66,39 \text{ V} \quad (39)$$

Siendo:

$V_{LP}$  : Tensión de línea del primario del transformador

$V_{LS}$  : Tensión de línea del secundario del transformador.

$V_{FS}$  : Tensión de fase del secundario del transformador.

$a$  : Relación de transformación.

A la salida del secundario del transformados se conectan tres resistencias de 100 k $\Omega$ , junto con tres sensores de tensión ABB 500B, para la obtención de las medidas de tensión (*Fig. 63*).

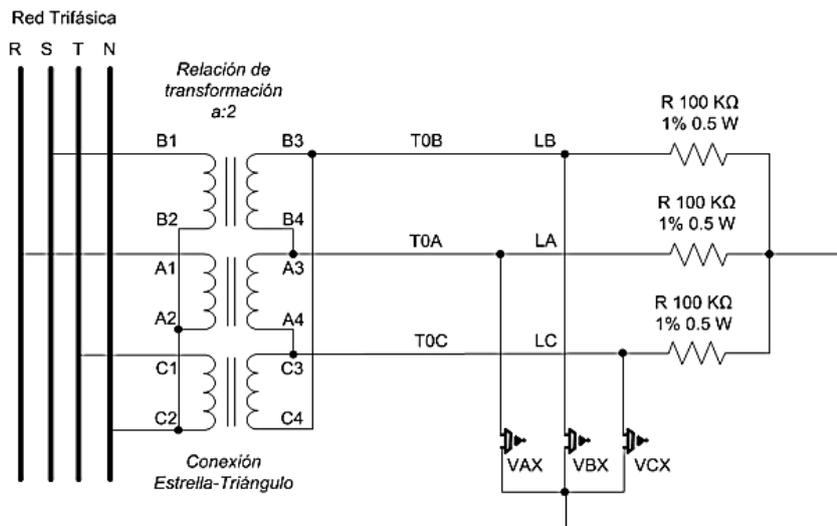


Fig. 63. Esquema de conexión del transformador.

La plataforma se mantiene conectada a una carga pasiva, mientras las tensiones de referencia son medidas a la salida del transformador. (*Fig. 64*).

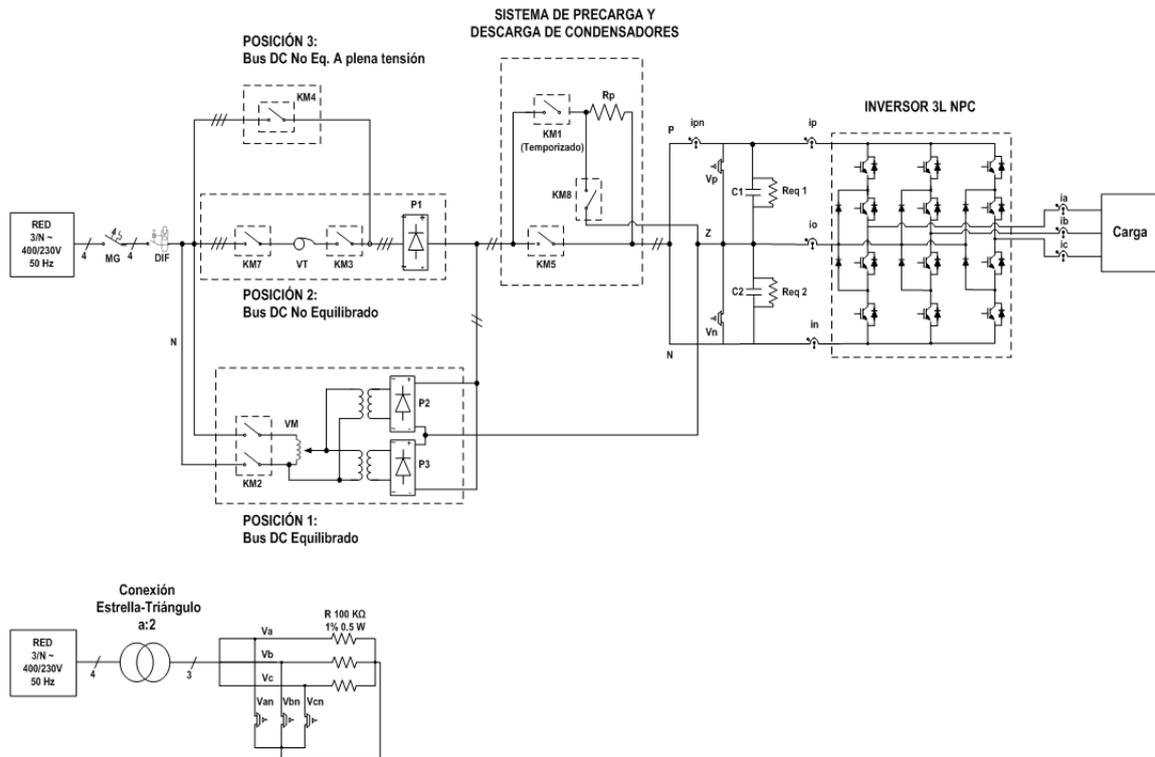


Fig. 64. Esquema del montaje para el ensayo del modulador.

La carga utilizada en este montaje se compone de tres inductancias de 10 mH en cada fase y tres resistencias de  $47 \Omega$  conectadas en estrella.

### 7.2.2 Control

En el microprocesador se implementa lo necesario para ensayar sólo el modulador, es decir una PLL, las transformadas de Park en tensión y los algoritmos de modulación vectorial, escritos en código c. El código de la FPGA es el mostrado en el capítulo 6.

En la figura 65 se muestra el código implementado para la adquisición de las medidas de tensión, mientras que en las figuras 66 y 67 se muestran, la PLL, la transformación de Park con la que se obtienen las tensiones Eabc y la modulación vectorial, donde se genera el valor de la secuencia y tiempos de aplicación de los vectores de tensión.

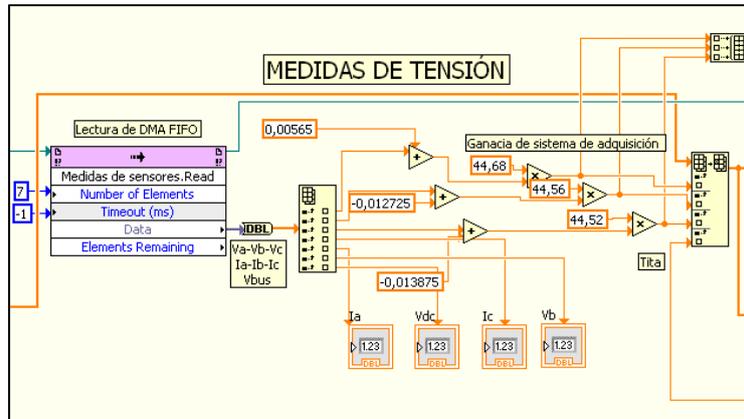


Fig. 65. Medidas de tensión y calibración de sensores.

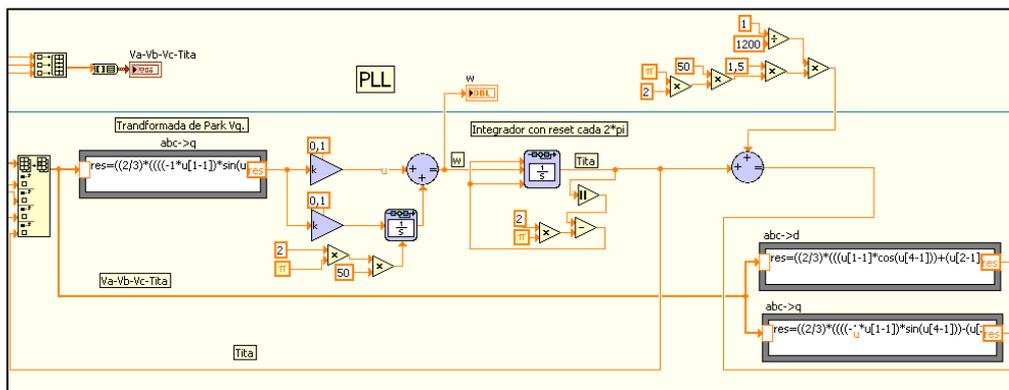


Fig. 66. PLL con modificación de ángulo  $\theta$  y transformación a  $Vdq$ .

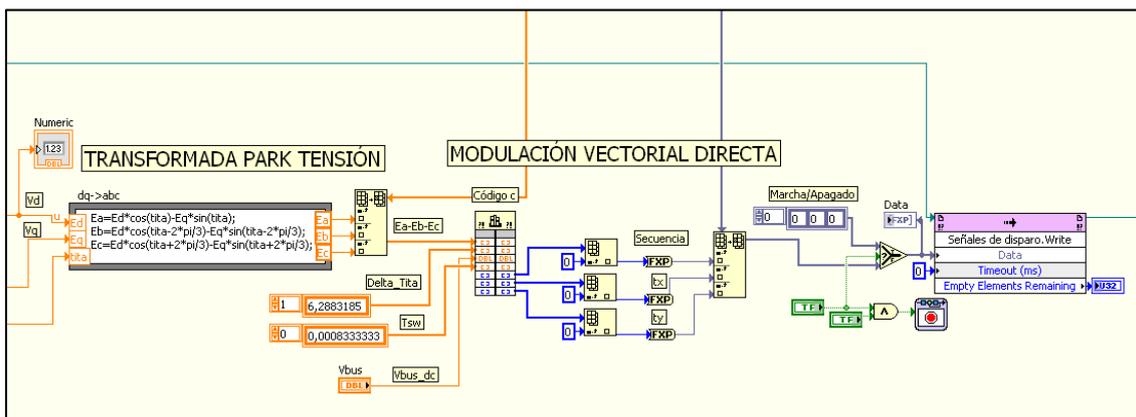


Fig. 67. Transformación al sistema de referencia  $Eabc$  y modulación vectorial.

Por último, se introduce un sistema de apagado e inicialización, para que cuando la parte del controlador RT se apague, la última señal enviada a la FPGA sea la secuencia 0 con  $t_x=0$  y  $t_y=0$ . Así la FPGA arranca con estos valores evitando conmutaciones accidentales en el arranque y apagado.

### 7.2.3 Resultados del ensayo experimental del modulador

El ensayo puso de relieve que es necesario introducir un ángulo  $\theta$  modificado en el algoritmo del modulador. Esto se debe a que existe un retardo de  $833 \mu\text{s}$  desde que se toman las medidas hasta que el control actúa. Por lo que se introduce un desfase en  $\theta$  de valor:

$$\Delta\theta = \omega \cdot 1,5 \cdot T_{SW} \cdot 2 \cdot \pi \cdot 50 \quad (40)$$

Esta modificación pone de relieve la ventaja de trabajar con controles basados en sistemas de referencia dq. Con una simple modificación, se consigue poner la salida del inversor en fase con la tensión de referencia.

Se toman medidas de la corriente y la tensión de fase en la carga. Estas medidas se comparan con las tensiones de fase de referencia medidas a la salida del transformador. El control lee las tensiones de referencia y genera las instrucciones necesarias para reproducirlas. Su amplitud depende de la tensión del bus de tensión continua que se ajusta a 300 V.

Se comprueba que el modulador vectorial funciona correctamente. En la figura 68 y 69 se observan los datos captados en el osciloscopio.

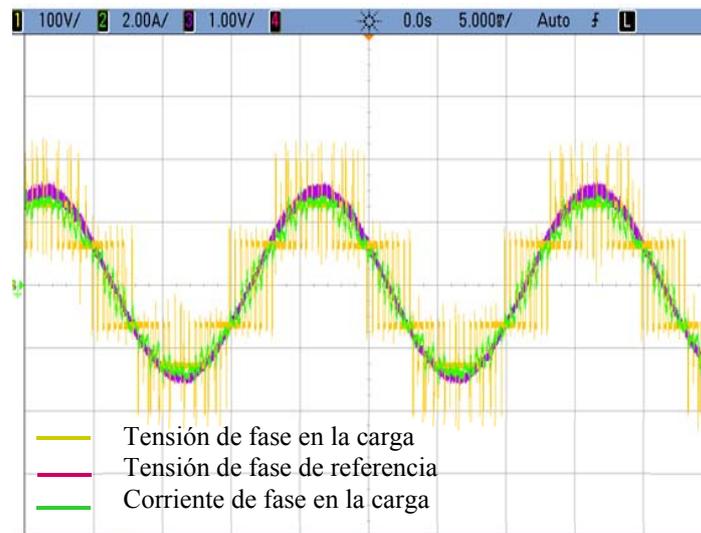


Fig. 68. Tensión y corriente de la fase (a) en la carga, junto con la tensión de referencia.

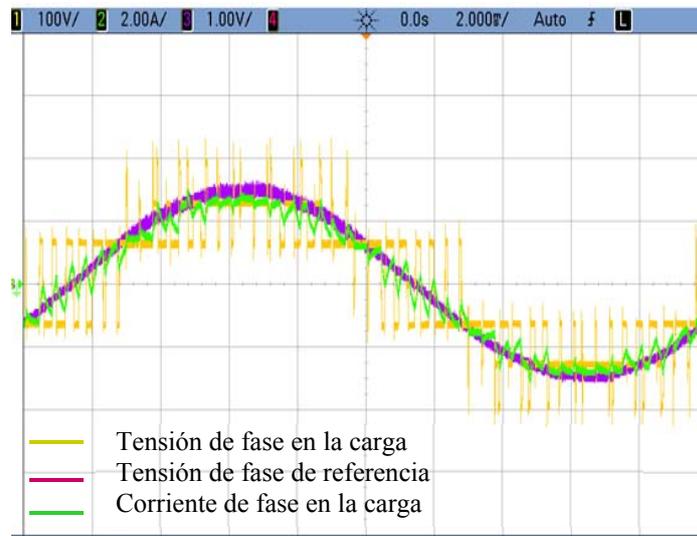


Fig. 69. Tensión y corriente de la fase (*a*) en la carga, junto con la tensión de referencia ampliadas.

Se observan los niveles de tensión a la salida del inversor. La corriente y la tensión de fase en la carga se encuentran en fase con la tensión de referencia medida, por lo que el ensayo es un éxito

### 7.3 Ensayo experimental del control de corriente

En este ensayo se verifica el funcionamiento del control de corriente junto con el modulador. Con este control ya es posible controlar la componente directa y de cuadratura de la corriente (*Id* e *Iq*). El montaje no experimenta modificaciones para este ensayo.

El control lee la tensión de fase de red en el secundario del transformador, y esta vez se actúa sobre el inversor para generar las corrientes  $I_d^*$  e  $I_q^*$  de consigna. El valor de  $I_d$  tiene que ver con la potencia activa, mientras que el valor de  $I_q$  se asocia a la potencia reactiva, ya que produce un desfase de la corriente con respecto a la tensión. De esta forma se intercambia potencia activa y reactiva.

El objetivo del ensayo es obtener los valores de consigna de corriente a la salida del inversor.

#### 7.3.1 Control de corriente

Para éste ensayo se modifica el programa de la prueba anterior, se añade el control de corriente y se cierra el lazo de control (*Fig. 71*). Además, se añade una protección de corriente que inhibe los disparos del inversor si se detecta que la corriente de cualquier línea supera los 10 A (*Fig. 70*).

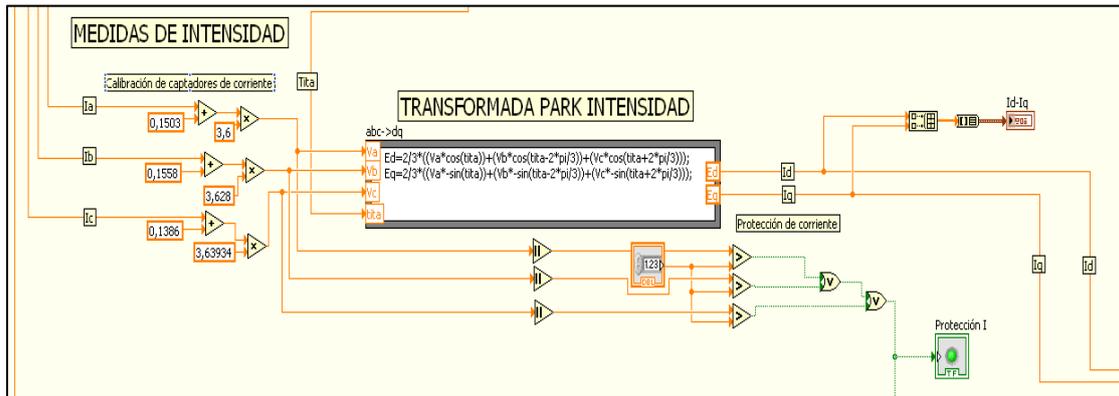


Fig. 70. Calibración de medidas de corriente, transformada de Park y protección de corriente.

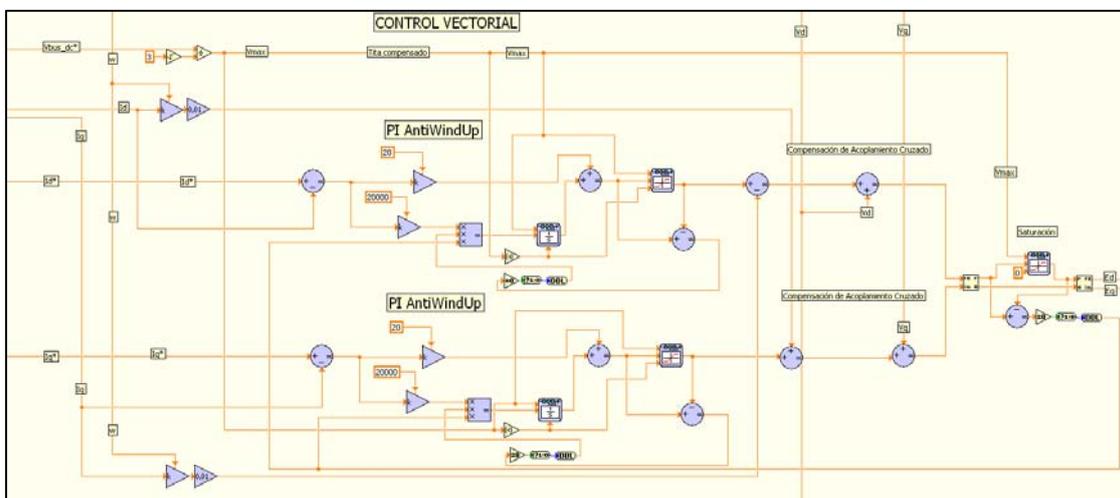


Fig. 71. Control de corriente.

A través del panel frontal se dan las consignas de corriente y se monitoriza la tensión total del bus de tensión continua (Fig. 72).

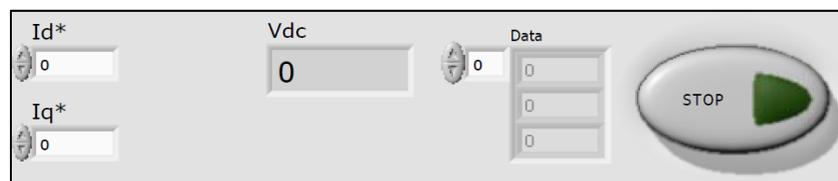


Fig. 72. Vista del panel frontal.

### 7.3.2 Resultados del ensayo experimental del control de corriente

Se realizan ensayos para diferentes valores de tensión del bus de tensión continua y diferentes consignas de corriente, siendo todas las pruebas satisfactorias. A continuación se muestran los resultados.

$V_{dc}=400V$ ,  $I_d^*=0 A$ ,  $I_q^*=4 A$  (Fig. 73, Fig. 74).

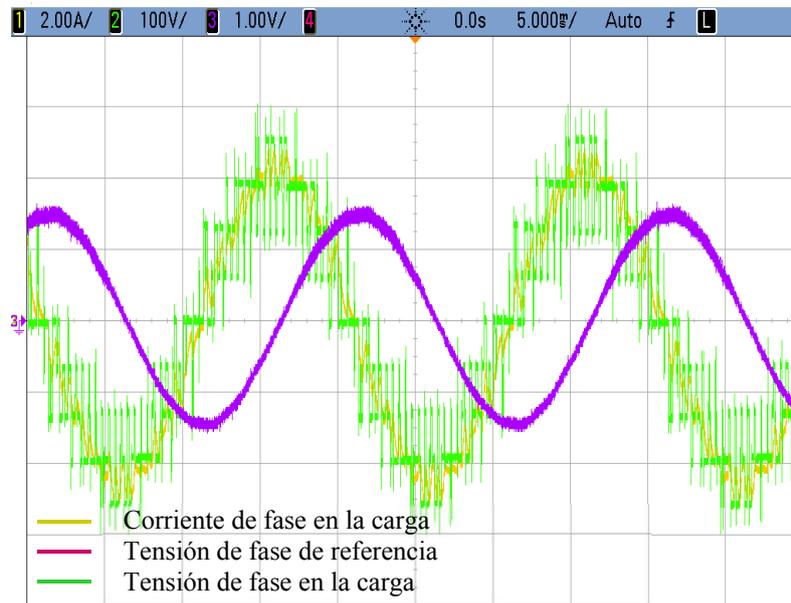


Fig. 73. Tensión y corriente de la fase (a) en la carga, junto con la tensión de referencia.  $I_d^*=0 A$ ,  $I_q^*=4 A$ .

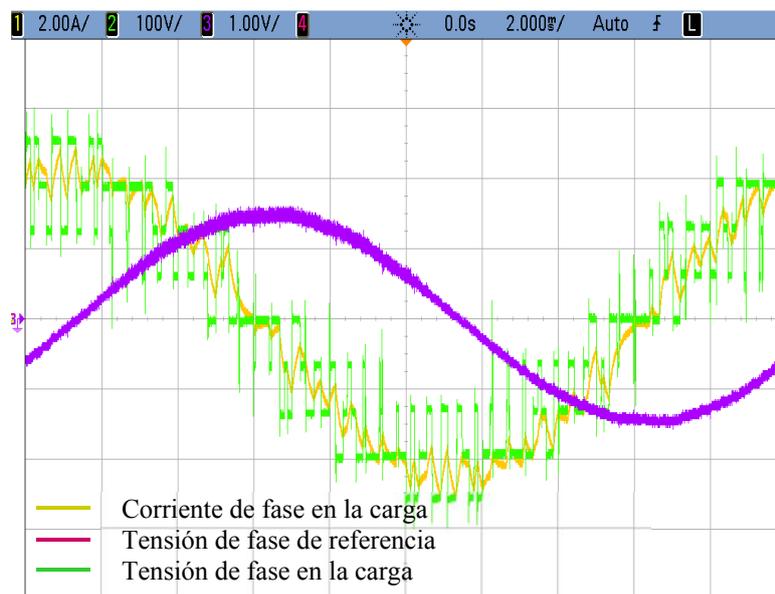


Fig. 74. Tensión y corriente de la fase (a) en la carga, junto con la tensión de referencia ampliadas.  $I_d^*=0 A$ ,  $I_q^*=4 A$ .

El control actúa para obtener en la carga los valores  $I_d$  e  $I_q$  de consigna. Se observa un desfase entre la tensión de referencia y la corriente generada. Éste desfase junto con la amplitud de la corriente determinan un valor de  $I_q$  de 4 A.

Por último, se muestran los resultados obtenidos para valores positivos de ambas componentes de la corriente.

$V_{dc}=400V$ ,  $I_d^*=3 A$ ,  $I_q^*=3 A$  (Fig. 75, Fig. 76).

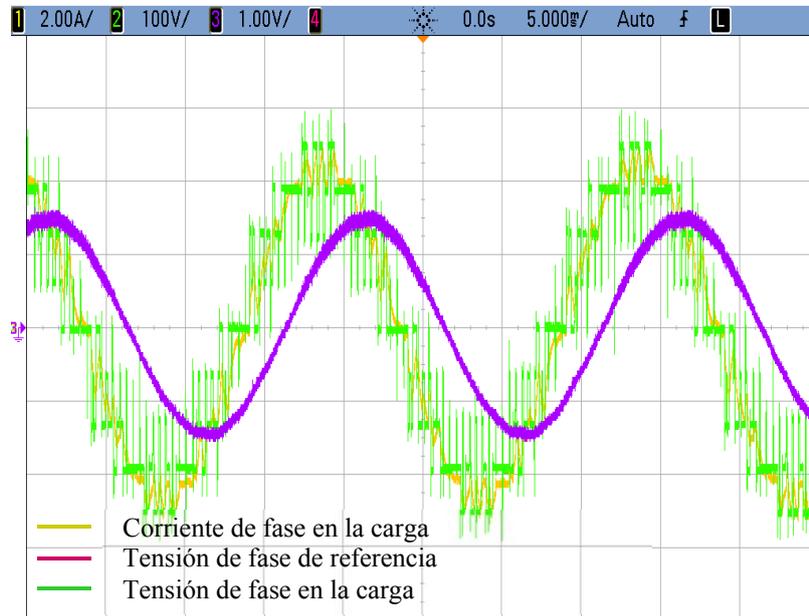


Fig. 75. Tensión y corriente de la fase (a) en la carga, junto con la tensión de referencia.  
 $I_d^*=0 A$ ,  $I_q^*=4 A$ .

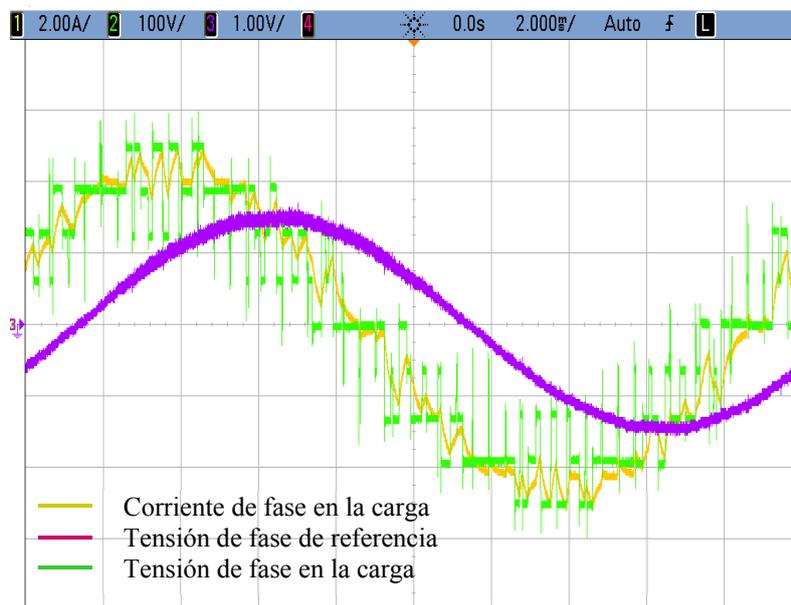


Fig. 76. Tensión y corriente de la fase (a) en la carga, junto con la tensión de referencia ampliadas.  $I_d^*=3 A$ ,  $I_q^*=3 A$ .

Se observa, cómo el control ajusta la amplitud y el desfase de la tensión de salida con respecto a la tensión de referencia, para obtener los valores de corriente de consigna. De esta forma es posible intercambiar la potencia activa y reactiva que se desee.

Estos ensayos se han realizado con una carga pasiva a la salida del inversor 3L NPC. El objetivo final es conectar la salida del inversor a la red trifásica y verificar el correcto funcionamiento del control.

## 8 Resultados

### 8.1 Ensayo experimental intercambiando potencia con la red eléctrica

El último ensayo del proyecto consiste en verificar el funcionamiento de la plataforma y el control de potencia desarrollado. Se prepara un montaje para intercambiar potencia activa y reactiva con la red eléctrica trifásica. De esta forma, el sistema de control ha de actuar sobre el inversor trinivel NPC para llegar a los valores de potencia de consigna, con un período transitorio muy breve.

### 8.2 Montaje

En éste ensayo se conecta la salida del inversor a la red eléctrica a través de un transformador trifásico reconfigurable. La plataforma de ensayos se encuentra alimentada por la red eléctrica trifásica a 400 V eficaces de tensión de línea, con un máximo de 32 A por fase.

A través de un puente de rectificación se obtiene un bus de tensión continua. Esta parte de la plataforma emula el generador eléctrico y el lado AC/DC del convertidor real. A continuación del bus de tensión continua, se encuentra el inversor trinivel NPC. A la salida del mismo, se conectan tres inductancias de 10 mH y tres voltímetros ABB 500B en estrella, que miden las tensiones de fase.

En las primeras pruebas se puso de manifiesto la necesidad de anclar el neutro flotante de los voltímetros. En consecuencia, se conectó en estrella una carga de tres resistencias de  $47 \Omega$  cuyo neutro se unió al de los voltímetros. El esquema completo del circuito de potencia se muestra en la figura 77.

Por último, la salida de la plataforma se lleva a un transformador conectado en estrella-triángulo con la red, con una relación de transformación de  $a:2$ . El transformador reduce el impacto que se pudiera producir en la red durante las pruebas y proporciona aislamiento galvánico.

La plataforma de ensayos no ha sido diseñada para absorber potencia activa de la red. En todo momento ha de cederse potencia activa de la red, sin embargo no hay inconveniente en absorber o ceder potencia reactiva. Esto hace que se deba tener un especial cuidado en el momento en que se conecta y desconecta el transformador, y con los procedimientos de encendido y apagado del control.

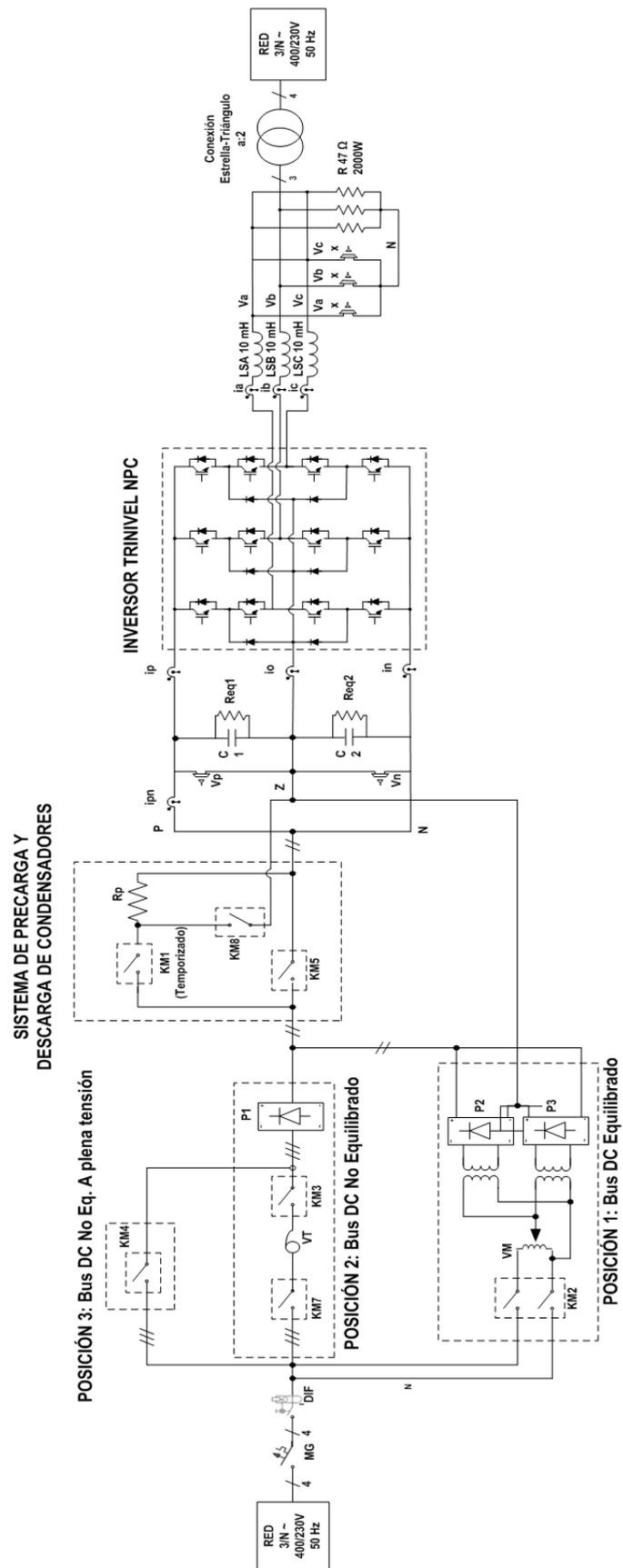


Fig. 77. Esquema del montaje del circuito de potencia.

### 8.3 Sistema de control

El sistema de control se describe en el capítulo 6. Se han añadido una serie de protecciones por software para que el control inhiba las señales de disparo. Estas protecciones se activan en el caso de que la tensión  $V_{dc}$  caiga por debajo de una tensión dada, para evitar que la plataforma absorba potencia activa de la red eléctrica. Por otro lado también se establece un máximo de tensión y un máximo de corriente, que de ser sobrepasados activan la inhibición.

El procedimiento de puesta en marcha consiste en inhibir los disparos del inversor desde la FPGA (Fig. 78), y desactivar la protección de tensión mínima del controlador RT. Entonces, se eleva la tensión del bus de tensión continua con un autotransformador monofásico hasta un nivel superior a 300 V. Se activa la protección de tensión mínima y se conecta el transformador. En el momento en que se anula la orden de inhibición el control empieza a modular.

Para el apagado, se inhiben las señales de disparo del inversor y se desconecta el transformador. En este punto ya se puede desactivar la protección de tensión mínima y bajar la tensión del bus de continua.



Fig. 78. Panel frontal de la FPGA y el controlador RT.

Durante los ensayos, se ajustan los proporcionales integrales que conforman el control de forma manual. Antes del momento de enganche con la red eléctrica la parte integral de los PIs ha de ser nula, para que no se acumule error y se produzca un efecto de saturación. Una vez que se produce la conexión es posible ajustarlos.

La referencia  $I_d^*$  ha de ser siempre mayor que cero, para que la plataforma no absorba potencia activa de la red eléctrica. Aunque se dispone un control de potencia, que transforma los valores de consigna de potencia en valores de consigna de corriente en coordenadas  $dq$ , se prefiere trabajar con consignas de corriente por razones de seguridad.

Se monitorizan en todo momento las variables  $I_d$  e  $I_q$ . De esta forma se comprueba que el control mantiene los valores de las mismas en las consignas dadas (Fig. 79).

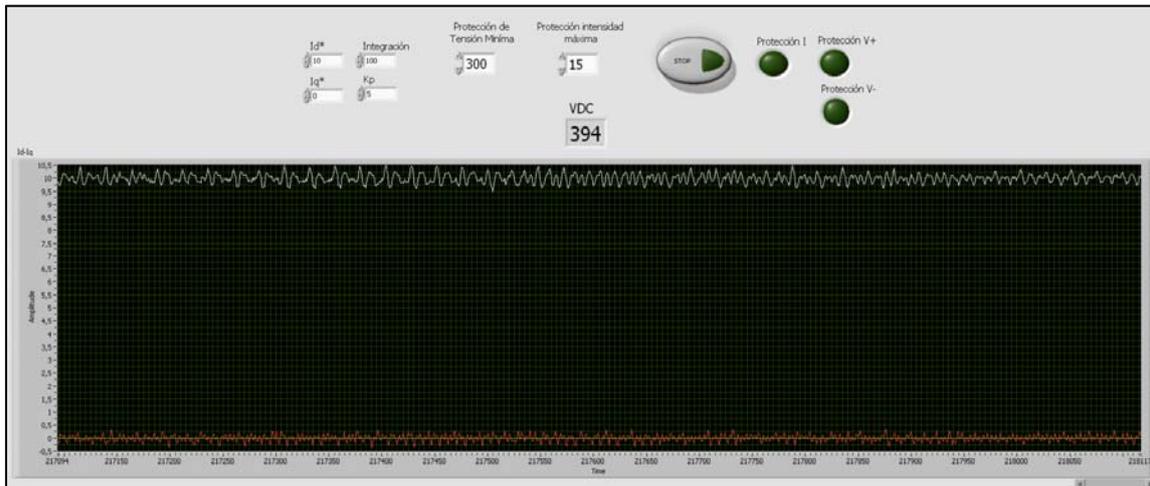


Fig. 79. Panel frontal del control, monitorización de  $I_d$ ,  $I_q$ , y  $V_{dc}$ .

Con valores positivos de la variable  $I_d$  se inyecta potencia activa en la red eléctrica. Los valores positivos de  $I_q$  hacen que se absorba potencia reactiva, mientras que con valores negativos se vierte potencia reactiva a la red eléctrica.

#### 8.4 Resultados

En las primeras pruebas se monitorizan las tensiones de fase leídas desde los sensores, así como el ángulo  $\theta$  y la velocidad angular  $\omega$  calculados en la PLL. De esta forma, se comprueba que el enganche con la red eléctrica es correcto.

El ángulo  $\theta$  ha de alcanzar el valor de  $2\pi$  al final de cada ciclo, para luego reinicializarse. La velocidad  $\omega$  debe permanecer constante en un valor de  $2\pi \cdot 50 = 314.45$  rad/s. (Fig. 80).

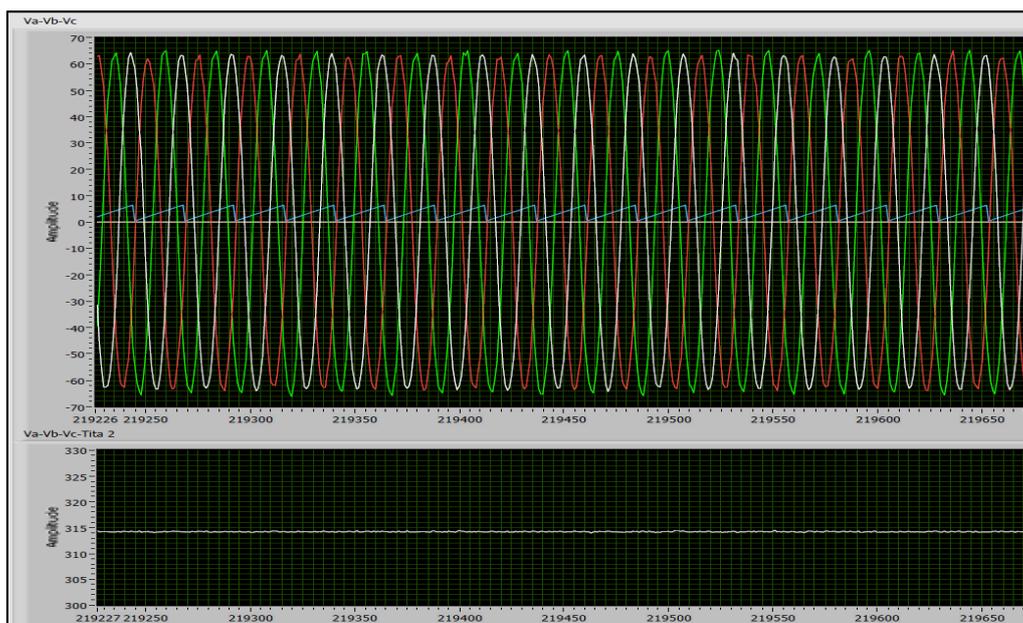


Fig. 80. Monitorización de las tensiones de fase,  $\theta$  y  $\omega$ .

Todos los ensayos se han realizado con una tensión de bus de continua de 400 V, en la posición 1 de la plataforma. Los proporcionales integrales se han ajustado con  $K_p=5$  y  $K_i=500$ . Se han utilizado diferentes valores de consigna ( $I_d^*$ ,  $I_q^*$ ), para intercambiar diferentes niveles de potencia con la red eléctrica. En el anexo 9 se muestran todos los datos obtenidos en los diferentes ensayos.

En la tabla 5, se muestran las consignas utilizadas en cada ensayo, así como la distorsión armónica total de tensión y corriente ( $THD$ ), y la potencia intercambiada por el sistema.

<b>Ensayo</b>	<b><math>I_d^*</math></b>	<b><math>I_q^*</math></b>	<b>%THDi</b>	<b>%THDv</b>	<b>P</b>	<b>Q</b>	<b>Figura</b>
<b>1</b>	10 A	0 A	11.8661	3.99523	989 W	0 W	78
<b>2</b>	5 A	-8 A	13.2895	3.00102	495 W	810 W	79
<b>3</b>	5 A	8 A	12.5769	2.29526	495 W	-810 W	80

Tabla 5. Medidas experimentales.

A continuación, se muestran los resultados de tensión y corriente en la fase c, en el secundario del transformador, para diferentes consignas de corriente.

A la salida del inversor 3L NPC se tiene una inductancia de 10 mH por fase. Tras las inductancias se encuentra el secundario del transformador, con una tensión trifásica de 66 V de amplitud de fase, que a efectos prácticos es la red sobre la que se va a actuar.

En la figura 81 se muestra el resultado para un valor nulo de  $I_q$ . La corriente se encuentra en fase con la tensión y se vierte potencia activa a la red eléctrica.

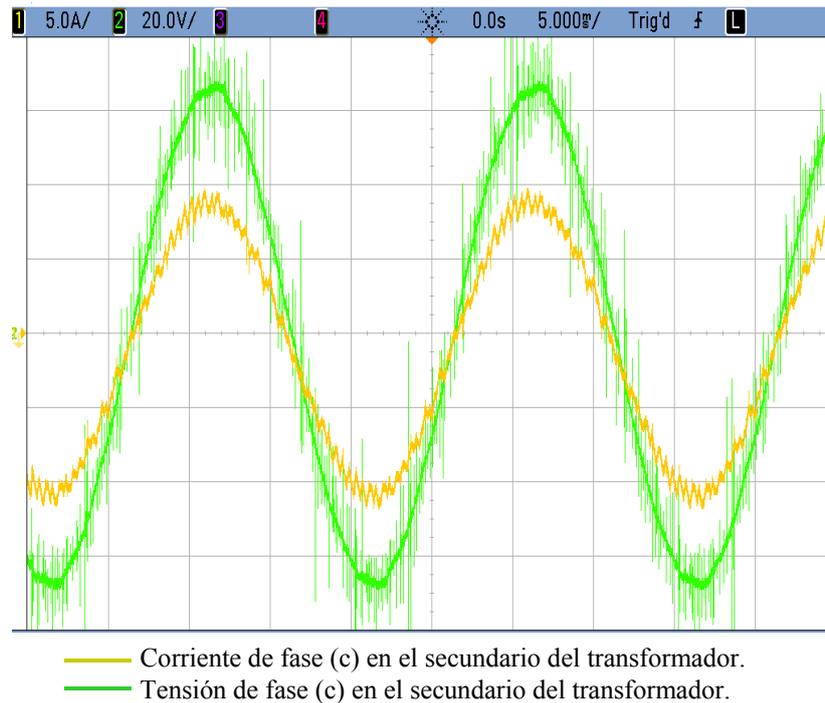


Fig. 81. Tensión y corriente de la fase (c) en el secundario del transformador.  
 $I_d^*=10$  A,  $I_q^*=0$  A.

En la figura 82, se introduce un valor negativo de  $I_q$ . El inversor genera la amplitud y desfase de corriente necesarios para ceder potencia activa y reactiva a la red eléctrica.

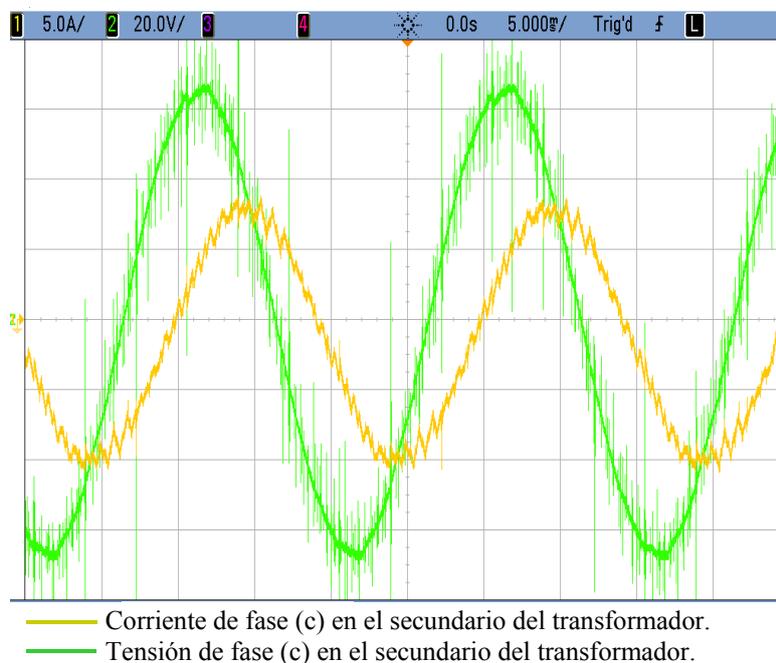


Fig. 82. Tensión y corriente de fase (c) en el secundario del transformador.  $I_d^*=5$  A,  $I_q^*=-8$  A.

En la figura 83, se mantiene la consigna de  $I_d$ , pero en este caso  $I_q$  tiene un valor positivo. El resultado es que se cede potencia activa y se absorbe potencia reactiva de la red.

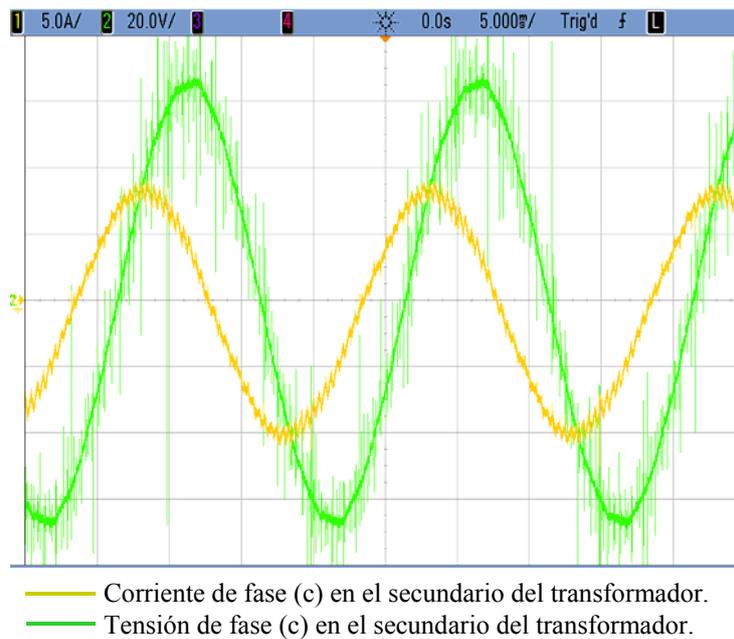


Fig. 83. Tensión y corriente de fase (c) en el secundario del transformador.  $I_d^*=5$  A,  $I_q^*=8$  A.

### 8.5 Transitorios

Se prueba la actuación del control ante transitorios de consigna, de esta forma se comprueba el tiempo de respuesta del sistema. En el caso del ensayo 3 (Fig. 84, fig. 85), se aumenta la potencia activa cedida a la red eléctrica, por lo que corriente y tensión se encuentran en fase en todo momento. La amplitud de la corriente crece hasta llegar al nivel de consigna de potencia activa establecido.

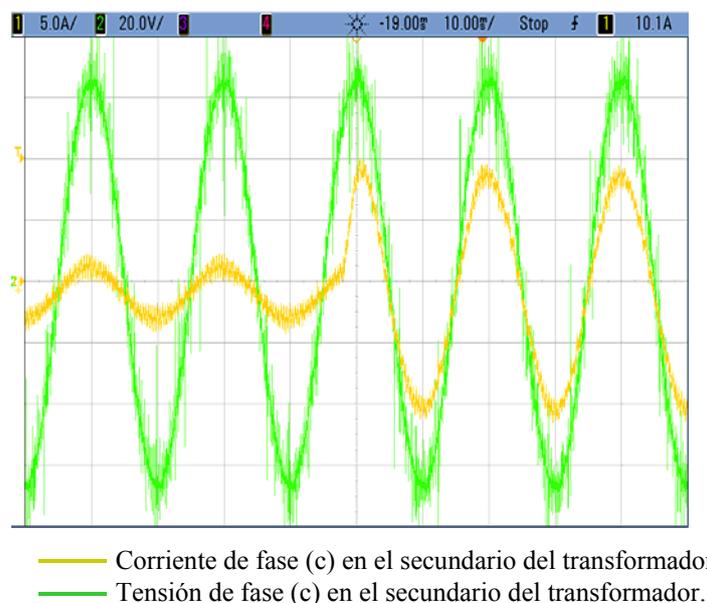


Fig. 84. Corriente y tensión de fase para un cambio de valor de: ( $I_d=2$  A,  $I_q=0$  A) a ( $I_d=10$  A  $I_q=0$  A).

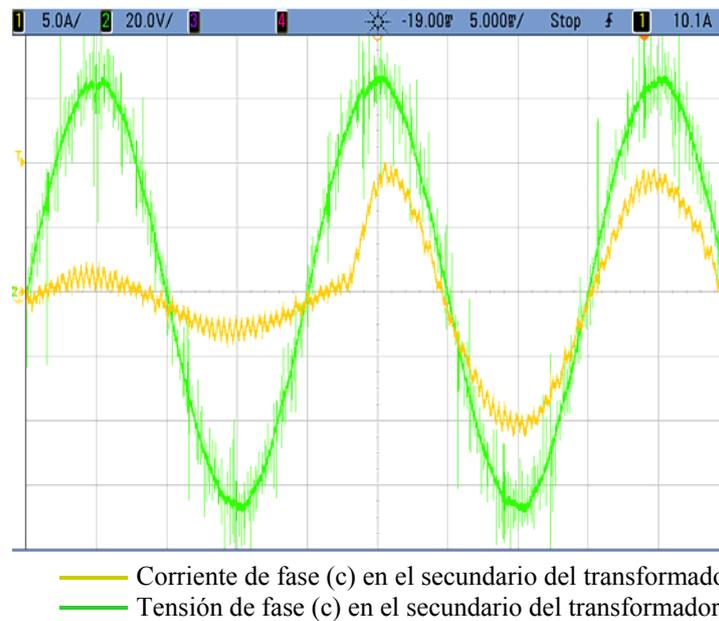


Fig. 85. Corriente y tensión de fase ampliadas para un cambio de valor de: ( $I_d=2$  A,  $I_q=0$  A) a ( $I_d=10$  A  $I_q=0$  A).

En la tabla 6, se muestran los niveles de potencia intercambiados y el THD obtenido.

<b>Ensayo 3 (Fig. 85)</b>	<b>Valor inicial</b>	<b>Valor final</b>
<b><math>I_d^*</math></b>	2 A	10 A
<b><math>I_q^*</math></b>	0 A	0 A
<b>P</b>	198 W	998 W
<b>Q</b>	0 VAr	0 VAr
<b>%THDi</b>	-	11.5037
<b>%THDv</b>	-	4.2848

Tabla 6. Resultados del ensayo 3.

En el ensayo 4 (*Fig. 86, fig. 87*), se muestra un cambio en el valor de la potencia reactiva. Se pasa de no intercambiar potencia reactiva a absorberla, por lo que cambia el desfase y la amplitud de la onda de corriente.

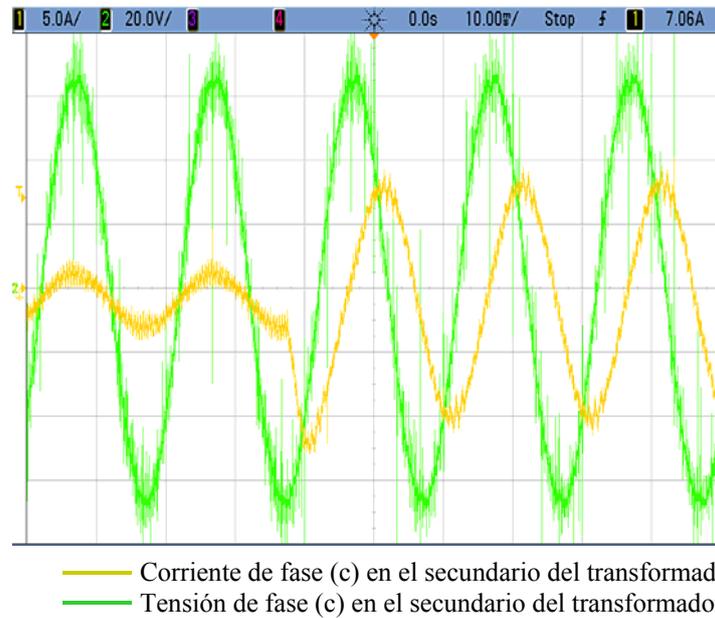


Fig. 86. Corriente y tensión de fase para un cambio de valor de:  
( $I_d=2$  A,  $I_q=0$  A) a ( $I_d=2$  A,  $I_q=-10$  A).

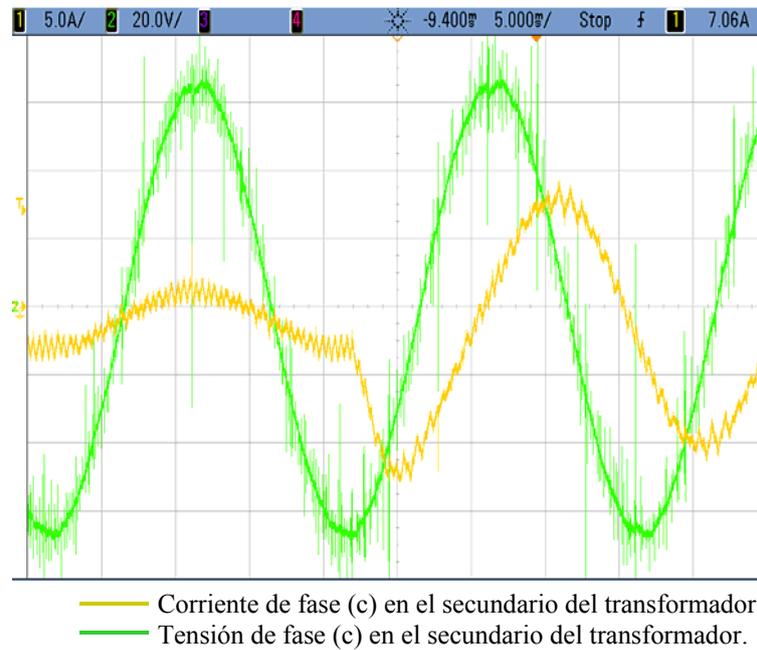


Fig. 87. Corriente y tensión de fase para un cambio de valor de:  
( $I_d=2$  A,  $I_q=0$  A) a ( $I_d=2$  A,  $I_q=-10$  A).

En la tabla 7, se muestran los niveles de potencia intercambiados y el THD obtenido.

<b>Ensayo 4 (Fig. 86)</b>	<b>Valor inicial</b>	<b>Valor final</b>
<b>Id*</b>	2 A	2 A
<b>Iq*</b>	0 A	-10 A
<b>P</b>	198 W	198 W
<b>Q</b>	0 VAr	989 W
<b>%THDi</b>	-	13.0797
<b>%THDv</b>	-	2.4027

Tabla 7. Resultados del ensayo 4.

Los resultados de los ensayos ratifican el correcto funcionamiento del control de potencia y el buen funcionamiento de los elementos que componen la plataforma de ensayos.

Finalmente, se consigue un control para un inversor trinivel NPC, de tal forma, que se puede intercambiar la potencia activa y reactiva deseada en cada momento, con periodos transitorios muy breves, con una baja distorsión armónica total.

## 9 Conclusiones

Durante los 16 meses que ha durado este proyecto, han sido numerosos los trabajos realizados para, finalmente, conseguir una plataforma de ensayos experimental de intercambio de potencia con la red eléctrica.

En un primer momento, mi labor consistió en identificar los diferentes elementos de la plataforma de la que se disponía, verificar el buen funcionamiento de los elementos de potencia y estudiar los principios de control de un convertidor trifásico trinivel. De esta manera, realicé cambios significativos en los circuitos que integran la plataforma, para después, modelar el sistema y simular un control de potencia vectorial.

El grupo de investigación de electrónica de potencia y microelectrónica, tenía gran interés en adquirir experiencia con las herramientas de prototipado rápido de National Instruments y compararlas con los dispositivos dSPACE que utilizan habitualmente. Así se llega a un acuerdo de colaboración con National Instruments, que a su vez tiene gran interés en probar sus dispositivos en aplicaciones de electrónica de potencia, adquiriendo conocimientos sobre las exigencias del control y velocidades de cálculo que éste campo requiere.

Por ésta razón, y ya que el control instalado en la plataforma daba serios problemas al estar constituido por una dSPACE y una FPGA por separado, se decidió cambiarlo por completo por un cRIO, de National Instruments.

Fue necesario estudiar el funcionamiento del nuevo dispositivo y aprender a programarlo. Se programó el control, y durante varios meses se fue optimizando, emulando las entradas y monitorizando las salidas.

Finalmente, y tras solventar problemas de todo tipo (*Comunicación de datos, velocidad de procesamiento, monitorización de variables...*), se instaló el nuevo control en la plataforma de ensayos.

Una vez que la plataforma estuvo a punto, se preparó un montaje con carga pasiva para certificar el buen funcionamiento de los diferentes elementos del control y de la plataforma. Se encontraron problemas de retardos en las órdenes de conmutación del control y en un momento dado, problemas en la velocidad de procesamiento de datos.

Tras resolver todos los inconvenientes, se comprueba, que tanto el control de potencia, como la plataforma, se encuentran en condiciones de realizar ensayos de intercambio de potencia con la red eléctrica. Dichos ensayos han sido un éxito, resultando muy satisfactorio el comportamiento del control de potencia vectorial con modulación vectorial. Por otro lado, en estos momentos, se dispone de una plataforma versátil y reprogramable para ensayar otras estrategias de control.

Las líneas futuras de investigación, pasan por desarrollar un control para asegurar el equilibrado de los condensadores del bus de tensión continua, por otro lado, la plataforma de ensayos está preparada para poder ensayar éste tipo de controles con seguridad.

---

En lo que respecta al controlador cRIO, cedido por National Instruments, cabe destacar que su velocidad de procesamiento es más limitada de lo esperado. Las aplicaciones en éste campo exigen altas frecuencias de muestreo y de cálculo, en algoritmos complejos. Para la aplicación desarrollada una frecuencia de cálculo de 1,2 kHz ha sido suficiente, pero se comprobó que con frecuencias superiores a los 2 kHz, los algoritmos no se ejecutan en los tiempos requeridos.

Por último, comentar que me es imposible enumerar la gran cantidad de conocimientos que he adquirido a lo largo de este proyecto, en campos como son: la electrónica, el control y modelado de sistemas, programación en diferentes lenguajes y entornos, intercambio de potencia de sistemas eléctricos, control en tiempo real, prototipado rápido...

## 10. Bibliografía y referencias

- [1] P. H. Lewis, C. Yang: “Sistemas de control en ingeniería” Ed. Prentice-Hall. (2002).
- [2] E.S Carod et al. “Máquinas Eléctricas”, Ed. Copy-Center, Zaragoza, (2006).
- [3] Bin Wu, “High-Power Converters and AC Drives”, IEEE PRESS, Ed. John Wiley & Sons (2006).
- [4] Ned Mohan, Tore M. Undeland William P. Robins “Power Electronics: Conveters, Applications, and Design”, Ed. John Wiley & Sons (2003).
- [5] J. Ignacio Artigas, Luis A. Barragán, Carlos Orrite, Isidro Urriza “Electrónica Digital: Aplicaciones y problemas con VHDL”, Ed. Prentice Hall (2002).
- [6] T. Pollán Santamaría “Electrónica digital”, Prensas Universitarias de Zaragoza (2007).
- [7] A. Antonio Bayod, Mariano Sanz, “Circuitos Monofásicos y trifásicos en régimen estacionario senoidal”, Prensas Universitarias de Zaragoza (1997).
- [8] Artigas, J. I., Barragán, L. A. y Orrite, C., “Aplicaciones y problemas de electrónica digital”, Prensas Universitarias de Zaragoza (1999).
- [9] Sergio Aurtenechea “Predictive control of the 2L-VSI and 3L-NPC VSI Based on direct power control for MV grid connected power applications” Ph.D. Thesis, Universidad de Mondragon (2007).
- [10] E. Oyarbide, A. Martínez-Iturbe, S. Aurtenechea, M.A. Rodríguez-Vidal, E.Laloya, “Exact Predictive Direct Power Control of Three-Level NPC Converters for Wind Power Applications” (2009).
- [11] Ana Semolué, “Diseño y montaje de una plataforma de ensayos de un inversor trinivel”, PFC Escuela Universitaria de Ingeniería Técnica Industrial de Zaragoza. (2008).
- [12] Carlos Obón, “Aportaciones a la instrumentación y control cercano del inversor trinivel NPC”, PFC Escuela Universitaria de Ingeniería Técnica Industrial de Zaragoza. (2009).
- [13] Iván Elizondo, “Instalación y puesta a punto del sistema de control de un convertidor trifásico de tres niveles NPC”, PFC Escuela Universitaria de Ingeniería Técnica Industrial de Zaragoza. (2009).
- [14] Úrsula Garde, “Control predictivo directo de potencia de un convertidor electrónico trinivel”, PFC Centro Politécnico Superior Universidad de Zaragoza. (2009).

- 
- [15] “LabVIEW Básico I: Introducción”, Ed. National Instruments, (2008).
  - [16] “LabView Básico II: Desarrollo” Ed. National Instruments, (2008).
  - [17] “CompactRIO and LabVIEW” Development Fundamentals”, Ed. National Instruments, (2007).
  - [18] “LabView Real-Time 1”, Ed. National Instruments, (2010).
  - [19] “LabView FPGA”, Ed. National Instruments, (2009).
  - [20] “ISE 10.1 In-Depth Tutorial” Xilinx.
  - [21] Datasheet SKKD 100, Semikron.
  - [22] Datasheet GBPC series, International Rectifier.
  - [23] Datasheet ABB VS 500B, ABB.
  - [24] Datasheet HAL 50-S, LEM.
  - [25] Datasheet LA 205-S, LEM.
  - [26] Datasheet IGBT’s, SKM100, Semikron.
  - [27] Datasheet SKHI 10/12, Semikron.
  - [28] Datasheet IGBT’s, SKM100, Semikron.
  - [29] Datasheet NI sbRIO 9631, National Instruments.
  - [30] Datasheet NI cRIO 9024, National Instruments.
  - [31] Datasheet NI 9101, National Instruments.
  - [32] Datasheet NI 9105, National Instruments.
  - [33] Datasheet NI 9403, National Instruments.
  - [34] Datasheet LCID188, TeSys contactors, Schneider Electric.
  - [35] Datasheet LCID32, TeSys contactors, Schneider Electric.