

早稲田大学大学院 先進理工学研究科

博士論文審査報告書

論文題目

High voltage field effect transistors via
heteroepitaxial and polycrystalline diamonds
ヘテロエピタキシャルおよび多結晶ダイヤモンドによる高耐圧電界効果トランジスタ

申請者

Mohd Syamsul Nasyriq	SAMSOL BAHARIN BIN ABDULLAH
サムソル バハリン ビン アブドゥラ	モフド シャムスル ナシリク

ナノ理工学専攻 ナノデバイス研究

2017 年 7 月

ワイドバンドギャップ半導体の中でダイヤモンドは物質中最大の熱伝導と半導体中最も高い絶縁破壊電界から SiC や GaN を凌駕するパワーダイオードやトランジスタ用材料として期待がもたれている。しかし、半導体電気伝導の問題として、p 型半導体を得るアクセプター準位、n 型半導体のドナー準位が、それぞれ 0.37 eV および 0.6 eV と深く、室温での高い伝導性の確保が難しいことがある。これらのアクセプターやドナーを利用した電界効果トランジスタ (FET) の性能は期待されたよりも低い値であり、SiC や GaN と競合するには至っていない。これに対し、単結晶ダイヤモンド表面近傍に発生する 2 次元正孔ガス (2 dimensional hole gas、以後 2DHG) を利用した FET は、これらの半導体と比較しうるまでに性能が向上している。しかし、単結晶では直径 1 インチ以上の大型基板は得られず、産業化を考えると解決せねばならない大きな課題である。一方、AlGaIn/GaN ヘテロ界面の 2 次元電子ガス (2DEG) を利用した高周波 FET およびパワー FET は転位密度が $10^6 - 10^8 \text{ cm}^{-2}$ 存在しても正常に動作する。これはワイドバンドギャップ半導体中のキャリア、特に 2 次元に高密度で存在するキャリアが、欠陥に鈍感であることを示している。そこで、本研究では、直径 4 インチの大型基板が得られるが、粒界や他の結晶欠陥を多く含有する多結晶ダイヤモンドやヘテロエピタキシャルダイヤモンド層において、金属・酸化物・半導体 (MOS) 構造を形成して、FET を作製し、それがどのように動作するか検討を行っている。伝導層としては、室温を中心に広い温度範囲で一定の伝導性を有する 2DHG に注目し、これを多結晶やヘテロエピタキシャル成長層においても活用している。最大電流密度、オン・オフ比、リーク電流、ピンチオフ特性、耐圧の観点からヘテロエピタキシャル成長層および多結晶基板の MOSFET として性能をそれぞれ検討し、単結晶ダイヤモンドの FET 特性との比較も行っている。ダイヤモンド MOSFET がどのような欠陥の影響を受けるか、あるいは受けないか、調査した結果をまとめたものである。

第 1 章 Introduction では、ダイヤモンドの物性値を他の半導体と比較し、パワーデバイスとしての性能指標が非常に高いことを示している。また、パワーデバイスのロードマップの中にダイヤモンドがどうして組み入れられているかを説明している。と同時に他のワイドバンドギャップ半導体との競合する点、有利な点をまとめている。その中でダイヤモンドの電子デバイス化には 2 次元正孔ガスの利用がその物性的な有利さを引き出すために最も重要な特徴であることを述べている。

第 2 章 Characteristics of polycrystalline and heteroepitaxial diamond substrates では、ダイヤモンド・ヘテロエピタキシャル成長層および多結晶基板の評価を行っている。特に粒界の評価を行い、それが表面の 2DHG に及ぼす影響を調査した結果をまとめている。多結晶では、主に 2 種類の基板を利用した。結晶粒が数十 μm で非透明な多結晶 (Black Polycrystalline Diamond、以後 BPD)、結晶粒が数 μm で透明な多結晶 (Transparent Polycrystalline Diamond、以後 TPD) の比較では、前者の粒界が後者と比べ、不連続で、これが不透明性の原因となり、後者では粒径は小さいにも関わらず、粒界は連続となっている。これらの粒界の差が電気特性の差、即ち 2DHG の伝導性の差となることが示されている。また、ヘテロエピタキシャルダイヤモンド (Heteroepitaxial Diamond、以後 HED) は Si (001) 基板上にヘテロエピタキシャル成長した 3C-SiC (001) 面を利用して、さらにダイヤモンドをヘテロエピタキシャル成長させた層である。X 線回折のロックンブグカーブで半値幅が 0.5° 程度の結晶である。走査型電子顕微鏡 (SEM) で観測さ

れるような粒界は存在しないことを確認している。大気暴露で形成された 2DHG のシート抵抗は BPD 基板、TPD 基板、HED 基板の順で、それぞれ $50\text{--}80\text{ k}\Omega\text{ sq}^{-1}$ 、 $40\text{--}50\text{ k}\Omega\text{ sq}^{-1}$ 、 $18\text{--}20\text{ k}\Omega\text{ sq}^{-1}$ と減少することがわかった。正孔の面密度は共通に 10^{13} cm^{-2} 台である。BPD 基板、TPD 基板、HED 基板の順で粒界や結晶欠陥が減少することを考慮すると、以上のシート抵抗の減少は、粒界や結晶欠陥がキャリア移動度に反映した結果と解釈している。

第 3 章 Fabrication process では、上記の 3 種の基板で共通なデバイス作製プロセスを施し、ゲート長 $2\text{--}10\text{ }\mu\text{m}$ 、ゲート幅 $25\text{ }\mu\text{m}$ 、ゲート・ドレイン間 $1\text{--}25\text{ }\mu\text{m}$ の MOSFET を作製している。酸素終端したダイヤモンド基板を共通のプラットフォームとして、Ti/Au にてソース・ドレイン電極形成後、水素終端構造をリモートプラズマにて形成する。チャネル以外のダイヤモンド面は、素子分離のための表面酸化することで絶縁性領域を得る。引き続き、原子層堆積 (ALD) 法により Al_2O_3 を高温で形成し、チャネルおよびドリフト層となる領域でのゲート絶縁膜兼パッシベーション膜とする。同時に Al_2O_3 /ダイヤモンド界面のダイヤモンド側に 2DHG 層が形成される。そして、ゲート電極を形成して MOSFET 構造とする。以上、多結晶やヘテロエピタキシャル成長層においても MOSFET 構造が作成可能であることを示している。

第 4 章 Electrical characterization では、第 3 章で形成した MOSFET の特性を 3 種類の基板、BPD 基板、TPD 基板、HED 基板の順で比較している。最大ドレイン電流密度 2.9 mAmm^{-1} 、 65 mAmm^{-1} 、 81 mAmm^{-1} であり、これはシート抵抗ないし移動度の差を反映したものと言える。TPD および HED の最大電流密度は単結晶の結果の $70\text{--}80\%$ である。ドレイン電流のオン・オフ比はそれぞれ 10^6 、 10^7 、 10^9 となり、粒界の不連続性、粒界の連続性、粒界不在を反映したものと言える。特に HED 基板での高いオン・オフ比は単結晶の結果と同等である。次に、最大ドレイン耐圧 $V_{B_{\text{max}}}$ の結果は、 1886 V 、 1582 V 、 1400 V の順で、BPD が最も高い値を示した。ゲート・ドレイン間の距離を L_{GD} とすると $V_{B_{\text{max}}}$ は L_{GD} と相関があるが、この結果からも BPD では $V_{B_{\text{max}}}/L_{\text{GD}} \sim 1\text{ MV/cm}$ となり、単結晶ダイヤモンドや GaN の結果に近い値を示している。一方、他の特性で単結晶に近い値を示した HED は最も耐圧の低い結果となっている。この結果は予想とは異なる結果であったが、HED については下地の Si(001) 基板が残っており、ここがブレークダウンに影響したと考察している。なお、BPD の耐圧の高い理由を 5 章で議論している。以上、この章では TPD 基板や HED 基板で単結晶に近いあるいは同等な MOSFET 特性が得られており、SiC や GaN と比較しうるデバイス特性が大口徑基板の得られる多結晶やヘテロエピタキシャルダイヤモンドで形成されたことは、工学的に価値が高いといえる。

第 5 章 Simulation and comparison では、MOSFET のデバイスシミュレーションにて、実際に得られた各ゲート電圧でのドレイン電流-ドレイン電圧 ($I_{\text{D}}\text{--}V_{\text{DS}}$) 特性に適合する Al_2O_3 /ダイヤモンド界面の負電荷面密度とキャリア移動度を求め、MOSFET 動作時の状況を考察している。まず、2DHG による MOSFET の $I_{\text{D}}\text{--}V_{\text{DS}}$ 特性は Al_2O_3 /ダイヤモンド界面に負電荷の 2 次元シートを置くことで、再現されることがわかった。このモデルを基に、BPD 基板、TPD 基板、HED 基板の順で負電荷面密度はそれぞれ $2 \times 10^{12}\text{ cm}^{-2}$ 、 $5 \times 10^{12}\text{ cm}^{-2}$ 、 $4 \times 10^{12}\text{ cm}^{-2}$ 、キャリア移動度はそれぞれ $60\text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ 、 $95\text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ 、 $90\text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ で、実験結果とよく適合している。この傾向は粒界や他の欠陥による負電荷面密度や移動度低下を考慮すると説明が出来る。しかし、第 2 章のホール測定で観測されたキャリア密度や移動度と比べると大きな違いがある。この相違は MOSFET 特性が Al_2O_3 /ダイヤモンド界面での負の固定電

荷密度により支配されるのに対し、ホール測定の結果は、大気中の存在する負に帯電した表面吸着分子に起因したものであり、量的な差が大きい。負電荷面密度が Al_2O_3 /ダイヤモンド界面で少ないため、 Al_2O_3 /ダイヤモンド界面でのクーロン散乱の影響が少なく、移動度が大気暴露でのホール測定の結果よりも高くなっていると解釈している。また、BPD 基板の負電荷面密度が TPD 基板や HED 基板よりも少ないことから電界分布が最大となるゲート端で、同一電圧の印加で他の基板よりも低い電界となる。その結果、最も高い V_{Bmax} が粒界の多い BPD 基板で得られ、第 4 章の耐压の実験結果を説明している。一般にインパクトイオン化率は電界により上昇するが、BPD では負電荷面密度が低いため、電界分布がなだらかになり、ブレークダウンに必要な電圧が上昇していることで説明している。この結果は、従来の「粒界や欠陥はブレークダウンの原因」とする一般常識を覆す結果であり、デバイスの実用化にとって重要な指摘を行っている。

第 6 章 Reliability では、高電圧のストレス試験の結果について述べている。例えば 500V のストレスを 20 回かけることによりドレイン電流の 50% 程度の減少がみられるが、それ以降は一定となる現象が確認されている。これはイオン化にて発生した電子と正孔がダイヤモンド中にある窒素原子と結合したり、ダイヤモンド上の Al_2O_3 に進入したりして、デバイス内の電荷分布が変わることで、ドレイン電流が減少する現象（カレントクラップス）を示したものである。例えば、正孔がダイヤモンド中の 4 配位の窒素原子（ドナー）に近づくと、窒素の余った電子は正孔と結合し、窒素原子は正にイオン化する。これにより、正孔電流が流れにくくなり、ドレイン電流が減少する。カレントクラップスは GaN では膨大なデータの蓄積があるが、この現象をダイヤモンド FET ではじめて議論している。このようにデバイスの長期的な安定に関わる問題点を指摘し、その対策についても検討を行っている点は工学的に価値がある。

第 7 章 Conclusions では、本研究の成果をまとめるとともに、今後の展望を述べた。

以上、ヘテロエピタキシャル成長層および多結晶基板というダイヤモンドでは大口径が得られる基板において、その欠陥や粒界が MOSFET 特性に与える影響を丹念に調査した結果はデバイスの信頼性上、大変価値の高いものである。そのなかでヘテロエピタキシャル層や一部の多結晶基板で単結晶に匹敵する MOSFET 特性を得たことは工学的に意義が高い。よって、本論文は博士（工学）の学位論文として価値のあるものと認める。

2017年6月

審査員（主査）	早稲田大学教授	工学博士（早稲田大学）	川原田 洋
	早稲田大学教授	工学博士（東北大学）	庄子 習一
	早稲田大学教授	博士（工学） 早稲田大学	渡邊 孝信