

磁気記録用固定位相標本補間型及び 外部クロック型同期方式の研究

Studies on Interpolated Timing Recovery
and External Clock Synchronization
for Magnetic Recording Channels

2004年10月

矢田 博昭

目次

第 1 章	序論	15
1.1	本研究の背景	15
1.2	本研究の目的と意義	16
1.3	本論文の構成	17
第 2 章	従来型デジタル磁気記録再生チャンネル技術	19
2.1	はじめに	19
2.2	デジタル磁気記録チャンネルのモデル	20
2.3	古典的記録再生チャンネル方式	22
2.4	PRML チャンネル方式の原理と実際	25
2.4.1	パーシャルレスポンス・チャンネル	25
2.5	チャンネル等化器の設計と留意点	28
2.5.1	ダイパルスから PR(1,0,-1) 基本波形への等化	28
2.5.2	等化器の実現	29
2.6	PRML チャンネルにおける Viterbi 復号	32
2.6.1	PRML チャンネルにおける Viterbi 復号の原理	32
2.6.2	Viterbi 復号によるエラーレート改善	34
2.6.3	タイミング同期誤差に対する PR(1,0,-1) チャンネルの耐性	36
2.7	PRML 用チャンネル符号	37
2.8	チャンネル符号化及び信号処理方式の発展	39
2.9	従来型チャンネル同期技術	41
2.9.1	デジタル磁気記録装置に必要な各種同期技術	41
2.9.2	セルフクロック型チャンネル同期方式	43
2.9.3	磁気ディスク装置用 Zoned Bit Recording 方式	44
2.9.4	磁気ディスク装置用セクターサーボ方式における同期 技術	46
2.10	第 2 章のまとめ	48

第 I 部 固定クロックサンプリング補間型チャンネル同期方式

第 3 章	PRML チャンネル用固定クロックサンプリング補間型ビット同期方式	55
3.1	はじめに	55
3.2	本方式の背景と本研究の位置付け	56
3.2.1	通信チャンネルにおける ITR 方式の研究	56
3.2.2	記録再生チャンネルにおける ITR 方式の研究	58
3.3	固定クロックサンプリング補間型 PRML チャンネル同期系	60
3.3.1	PRML 再生チャンネル全体の構成	60
3.3.2	ビット同期系内部の位相表現	61
3.3.3	ビット同期系の機能	63
3.4	判定指示型デジタル PLL	64
3.4.1	構成	64
3.4.2	データ存在点位相検出部	64
3.4.3	デジタル位相同期ループ	71
3.4.4	判定指示型位相更新制御部	71
3.4.5	判定指示型デジタル PLL の特性	72
3.5	データ存在点信号値の補間	81
3.5.1	信号値補間の原理	81
3.5.2	補間演算の簡略化	83
3.5.3	補間フィルタの特性	84
3.6	実験によるビット同期特性の評価	85
3.6.1	実験系の構成	85
3.6.2	評価結果	86
3.7	第 3 章の結論	90
第 II 部	外部クロック型チャンネル同期方式の研究	97
第 4 章	磁気ディスク装置用外部クロック型チャンネル同期方式	99
4.1	はじめに	99
4.2	外部クロック型チャンネル同期方式	100
4.2.1	外部クロック型チャンネル同期の原理	100
4.2.2	外部クロック型同期方式研究の背景及び適用対象装置	101
4.2.3	外部クロック同期型データチャンネル方式	104
4.3	データチャンネルにおける外部クロック同期精度のモデルベ ース解析	105
4.3.1	位相の定義	105
4.3.2	各種ジッター源	106
4.3.3	機械的ジッターのモデル化	107

4.3.4	熱雑音起因ジッターのモデル化	108
4.3.5	ビットクロックジッターの解析	111
4.3.6	シミュレーション結果	113
4.3.7	ループゲイン変動によるジッター	117
4.4	実験	118
4.5	第4章の結論	120
第5章	Pre-Embossed Rigid Magnetic Disk を用いた外部クロック同期型磁気ディスク装置	123
5.1	はじめに	123
5.2	記録再生用デバイス	124
5.2.1	PERM ディスク	124
5.2.2	MR/Inductive ヘッド	126
5.3	電磁変換特性	129
5.3.1	実験用記録再生装置	129
5.3.2	記録飽和特性とオーバーライト特性	130
5.3.3	再生信号の安定性	130
5.3.4	周波数特性	132
5.3.5	信号対雑音比	132
5.3.6	再生パルスの正負非対称性	134
5.3.7	記録過程における非線形ビットシフト	134
5.4	エラーレート特性	135
5.5	第5章の結論	137
第6章	最尤位相推定型外部クロック生成方式	141
6.1	はじめに	141
6.2	外部クロック生成における位相検出問題	142
6.2.1	位相検出のモデルと前提条件	142
6.2.2	外部クロック生成における性能目標	144
6.3	最尤位相推定器の原理と諸性質	145
6.3.1	概要	145
6.3.2	信号のベクトル表現	145
6.3.3	離散時間型最尤位相推定器の導出	145
6.3.4	連続時間型最尤位相推定器の導出	147
6.3.5	連続時間型位相推定器の特性	148
6.3.6	離散時間型最尤位相推定器の特性	154
6.4	離散時間型最尤位相推定器の実用に有効な他の技術	158
6.4.1	信号の直流成分揺らぎの影響を緩和する DC フリー係数	158
6.4.2	広い線形動作範囲を得るための離散型最小2乗位相比較器	163

6.5	第 6 章の結論	168
第 7 章	磁気ヘッド位置制御のための同期式最尤位置推定器	171
7.1	はじめに	171
7.2	同期サーボ型磁気ディスク装置	171
7.3	最尤位置推定器	173
7.3.1	離散時間型最尤位置推定器の原理	173
7.3.2	離散時間型最尤振幅推定に基づく位置検出器の特性	175
7.3.3	連続時間型最尤振幅推定器	176
7.4	時分割共用による最尤位置推定器の実現と実験	179
7.5	第 7 章の結論	179
第 8 章	最尤検出器を用いる外部クロック同期サーボ方式	183
8.1	はじめに	183
8.2	最尤検出型同期サーボ方式	184
8.2.1	同期サーボ方式とフォーマット	184
8.2.2	最尤検出型同期サーボ方式の概要	186
8.2.3	Viterbi トラックアドレス検出のジッター耐性	187
8.2.4	最尤ヘッド位置検出器のジッター耐性	191
8.2.5	最尤振幅推定を用いたゲイン制御	194
8.3	サーボチャンネルクロック生成系とその性能	194
8.3.1	概要	194
8.3.2	初期同期確立過程	195
8.3.3	最尤推定原理に基づく位相検出	196
8.3.4	サーボクロック生成用 PLL の特性	198
8.3.5	サーボチャンネルクロックジッターの性質	199
8.3.6	性能シミュレーション	200
8.4	最尤検出型同期サーボ方式の適用範囲	201
8.4.1	サーボチャンネルクロックジッターの統合性	203
8.4.2	フォーマット効率	205
8.4.3	最尤検出型同期サーボ方式の実用性	206
8.5	実証	207
8.5.1	SSML チャンネルの実装	207
8.5.2	実験	208
8.6	第 8 章の結論	210
第 9 章	最尤検出型同期サーボ方式による複数回転速度型磁気ディスク装置	215
9.1	はじめに	215
9.2	AV 用途のためのディスク回転速度	217

9.3	複数回転速度対応 HDD 技術の原理	217
9.3.1	複数回転速度対応 Head-Disk Assembly	218
9.3.2	複数回転速度対応ヘッド位置決め制御系	219
9.3.3	複数回転速度対応データチャンネル	222
9.4	実験と性能評価	222
9.4.1	実験用試作ドライブ	222
9.4.2	ドライブ消費電力の削減効果	224
9.4.3	ヘッド位置決め制御系の諸性能	224
9.4.4	データ記録再生チャンネルの性能	227
9.5	第9章の結論	229
第10章 結論		231

目 次

2.1	Fundamental process of the binary saturation magnetic recording.	22
2.2	Frequency spectrum of the di-pulse and PR(1,0,-1) target spectrum.	23
2.3	A channel model of the binary saturation magnetic recording.	23
2.4	Principles of classic data channels.	24
2.5	Block diagram of the PR(1,-1) channel.	24
2.6	Readback process of the PR(1,0,-1) channel.	26
2.7	Schematic block diagram of the PR(1,0,-1) channel.	27
2.8	Block diagram of the entire PRML channel electronics.	28
2.9	Generation of isolated PR(1,0,-1) response.	29
2.10	Frequency transfer characteristics of the equalizer for PR(1,0,-1) channel. Simulation results.	30
2.11	Noise Figure of the equalizer as a function of the normalized linear density.	31
2.12	Eye pattern of the PR(1,0,-1) channel signal equalized by the 8-pole 4-zero analog filter and cosine equalizer.	32
2.13	Trellis diagram and state transition diagram of the PR(1,-1) channel.	34
2.14	Example of the path selection error in the Viterbi decoding for PR(1,-1) channel.	36
2.15	All error patterns in the Viterbi decoder for the PR(1,-1) channel.	36
2.16	Bit error rate of the Viterbi decoder for the PR(1,-1) channel.	37
2.17	Timing offset dependency of the bit error rate in a PR(1,0,-1) channel with a 3-level threshold detector. SNR of an input isolated pulse: $S_{0-p}/N_{rms} = 20$ dB, Equalizer: 1st order LPF with $f_c = 1.0[1/T_b]$ and 5-tap FIR whose coefficients are determined by least squared error minimization method.	38

2.18	Timing offset dependency of the bit error rate in a PR(1,0,-1) channel with a Viterbi decoder. SNR of an input isolated pulse: $S_{0-p}/N_{rms} = 20$ dB, Equalizer: 1st order LPF with $f_c = 1.0[1/T_b]$ and 5-tap FIR whose coefficients are determined by least squared error minimization method.	39
2.19	Disk storage system and OSI (Open System Interconnection) reference model.	41
2.20	Flame structure of a data sector.	42
2.21	Example of the bit synchronization loop and the signal level control loop.	45
2.22	Principle of Zoned Bit Recording.	46
3.1	Block diagram of the new PRML read channel which operates with a unique fixed clock.	61
3.2	Eye-pattern of the equalized PR(1,0,-1) channel signal.	62
3.3	Data points and signal samples in the PR(1,0,-1) channel output waveform.	63
3.4	Signal flow diagram of the Decision-directed digital phase-locked loop (D3PLL).	64
3.5	Principle of the instantaneous phase detection based on linear interpolation.	65
3.6	Input-output characteristics $\theta_k^d(\theta_k)$ of the phase detector and the deterministic phase detection error $\theta_e = \theta_k - \theta_k^d$	66
3.7	Maximum deterministic phase detection error as a function of the normalized linear density NLD	67
3.8	Correlation coefficient r_{01} between two adjacent noise samples ΔS_k and ΔS_{k-1}	69
3.9	Noise to jitter conversion gain G of the phase detector.	70
3.10	Bit-by-bit ternary data detection in the D3PLL.	73
3.11	Closed loop transfer gain characteristics of the 1st order DPLL with the coefficient α . The loop sampling frequency is mT_s	75
3.12	Signal flow graph of the 1st order DPLL with the truncation error at the coefficient multiplier.	80
3.13	Principle of the data point signal interpolation.	82
3.14	Signal flow diagram of the interpolator.	83
3.15	Simulation results on rms interpolation error vs. filter cut-off frequency.	84
3.16	Quantization of tap coefficients vs. rms interpolation error.	85
3.17	Configuration of the experimental PRML recording system with the new bit-synchronizer.	85

3.18	Distribution of data-asynchronous signal samples. Experimental results.	87
3.19	Distribution of synchronized data samples \hat{S}_k^0 . Experimental results.	87
3.20	Phase data $\hat{\theta}_k$ of the D3PLL. Experimental results.	88
3.21	Experimental bit error rate for 6T preamble pattern as a function of channel bit rate deviation.	89
3.22	Experimental bit error rate for random data pattern as a function of channel bit rate deviation.	89
3.23	Experimental bit error rate performance as a function of C/N.	90
4.1	Principle of external clock generation and channel synchronization.	101
4.2	Schematic illustration of the servo pattern on a disk.	102
4.3	Block diagram of a recording channel with the servo-derived clocking scheme.	104
4.4	Readback signal from a servo area and the mode switching signal.	105
4.5	Definition of phase.	106
4.6	An example of measured clock mark intervals. The distribution of the interval has a standard deviation of about 1.5 ns, when the eccentricity component is removed by a high-pass filter with a cut-off frequency of 180 Hz.	108
4.7	Comparison of a measured clock mark pulse and a Lorentzian pulse based on the least squared error criterion. The RMS fitting error is 2.2	109
4.8	Schematic block diagram of a phase detector based on peak detection.	111
4.9	Block diagram of a PLL for servo-derived clock generation.	111
4.10	Simulation results of the bit clock jitter as a function of the PLL loop noise bandwidth.	114
4.11	Bit clock jitter as a function of the clock mark frequency (sampling frequency). One-sided loop noise bandwidth is optimized for each f_L	115
4.12	Noise jitter dependency of the bit clock jitter components with optimized PLL one-sided loop noise bandwidth.	115
4.13	Simulation results of the bit clock jitter as a function of an input thermal noise jitter.	116
4.14	Bit clock jitter caused by eccentricity as a function of PLL gain variation.	118

4.15	Measured bit clock jitter at a writing moment along a track.	119
4.16	Bit clock jitter measured on a spinstand with an air-bearing.	119
5.1	Schematic illustration of pattern on the PERM disk.	125
5.2	Electron microscope picture of the servo pattern on the PERM disk.	125
5.3	Cross sectional view of the MR/Inductive head.	127
5.4	Off-track profile.	128
5.5	Block diagram of the experimental recording system.	129
5.6	Saturation and overwrite characteristics.	131
5.7	Readback signal waveform.	131
5.8	Roll-off characteristics.	132
5.9	Transition density vs. noise at the head amplifier output.	133
5.10	Isolated pulse waveform of the readback signal.	134
5.11	Eye pattern.	136
5.12	Bit error rate as a function of the linear recording density.	137
6.1	Model of phase estimation on an isolated readback pulse.	143
6.2	Model of phase estimation on a di-pulse readback pulse.	143
6.3	Schematic block diagram of the discrete time ML phase estimator (DMLPE).	147
6.4	Schematic block diagram of the continuous time ML phase estimator (CMLPE).	148
6.5	Input-output operation curve $f_{Ch}(\hat{\theta})$ of CMLPE on an isolated pulse.	150
6.6	PW_{50} dependency of the one-shot phase estimation error of CMLPE on an isolated pulse.	151
6.7	Input-output operation curve $f_{Cd}(\hat{\theta})$ of CMLPE on a di-pulse. The mark length T_m is PW_{50} . Input-output curve on a di-pulse is steeper than that on an isolated pulse.	152
6.8	Clock mark length dependency of the one-shot phase estimation error of CMLPE on a di-pulse. The error is minimum at $T_m = PW_{50}$	153
6.9	One-shot phase estimation error of DMLPE on an isolated pulse as a function of the sampling interval. A short interval T_s is required for a small PW_{50} of the observed Lorentzian pulse.	156
6.10	One-shot phase estimation error of DMLPE as a function of the order. Calculation results.	157

6.11	One-shot phase estimation error of DMLPE as a function of PW_{50} . Calculation results. For a di-pulse, the mark length is $T_m = PW_{50}$	157
6.12	S/N dependency of the clock jitter of the DPLL using DMLPE on a di-pulse. Experimental results and calculation results.	158
6.13	Waveform of a reproduced servo signal in the data reading mode.	159
6.14	Waveform of a reproduced servo signal in the data writing mode.	159
6.15	Proposed DC-free coefficients compared with the original DMLPE coefficients. The order of DMLPE is 11.	160
6.16	Proposed DC-free coefficients compared with the original DMLPE coefficients. The order of DMLPE is 21.	160
6.17	Synthesized readback signal from a clock mark used in the performance simulation.	161
6.18	Performance of the DC-free coefficients to remove the effect of DC offset.	161
6.19	Performance of the DC-free coefficients to remove the base line variation of the exponentially decaying readback signals.	162
6.20	Definition of the linear phase detection range in the phase comparator based on least-squared error method (DLSPC).	163
6.21	Phase comparison curve obtained by DLSPC.	164
6.22	Examples of the wide linear phase detection range in a DLSPC.	167
6.23	Linear range and phase detection error as a function of the order of DLSPC.	167
7.1	Principle of the ML head position estimator.	172
7.2	ML position estimation gain G as a function of the order of estimation.	176
7.3	ML position estimation gain as a function of the PW_{50} of coefficient vector. Simulation results.	178
7.4	Dependency of the position estimation gain on the timing offset of servo clock. Simulation results.	178
7.5	Block diagram of the coherent ML position estimator using time sharing technique.	180
7.6	Digital position and phase estimation by time-sharing a multiplier and accumulator.	180
7.7	Measurement results of the position S/N as a function of the input signal S/N.	181

8.1	Schematic diagram of the sector servo and the synchronous servo formats.	185
8.2	Block diagram of the synchronous servo with ML detectors. .	186
8.3	Example of the conventional track address recording methods.	188
8.4	Track address recording method in the SSML scheme combining the Gray-coded magnetization and Viterbi decoding. .	189
8.5	Clock jitter dependence of the Viterbi track address decoder.	190
8.6	Track address error rate as a function of the head position. .	190
8.7	Track address discrimination characteristics. Comparison between the modified Gray code with level detection and the Gray-coded magnetization with Viterbi decoding.	191
8.8	Schematic block diagram of the ML head position detector. .	192
8.9	Reduction of the head position detection gain due to the servo clock offset.	193
8.10	Maximum allowable clock jitter as a function of the S/N of the Lorentzian pulse that forms the di-pulse. Simulation results.	194
8.11	Schematic block diagram of the servo PLL with the digital ML phase estimator.	195
8.12	Plot of the jitter as a function of the natural frequency and damping factor of the PLL.	202
8.13	Servo clock jitter simulation results as a function of the servo loop sampling rate.	202
8.14	Relationship between major design parameters and performance of SSML scheme.	203
8.15	Data recording capacity as a function of the write-to-read switching time. Simulation results.	206
8.16	A comparison of capacity between the sector servo format and the synchronous servo format. Simulation results.	207
8.17	Open loop transfer characteristics of the tracking servo system.	208
8.18	Velocity profile, measured velocity and the lower 8 bit of track address in the experimental drive. Digital data are converted to analog signals for measurements.	209
9.1	Concept of the 2 spin-speed AV/IT HDD.	216
9.2	Average continuous user data rate as a function of the disk rotational frequency.	217
9.3	Synchronous servo format.	219
9.4	Tracking servo system.	222
9.5	Block diagram of the prototype drive.	223

9.6	Bode diagram of the open-loop tracking servo systems in the slow spin-speed and fast spin-speed drives.	226
9.7	Power spectrum of the position error signal.	226
9.8	Sensitivity functions of the closed-loop tracking servo systems.	227
9.9	Distribution of the track jump time in the slow spin-speed drive.	227
9.10	Error rate of the fast drive when reading the disk cartridge written by the slow drive.	228

表 目 次

4.1	Various applications of the external clocking scheme.	103
4.2	Characteristics of jitter sources.	107
4.3	Head and Disk Parameters.	110
5.1	Parameters of the head and medium.	126
9.1	Spin-speed related design issues.	218
9.2	Specification of the prototype drives.	224
9.3	Performance of the servo system.	225

第1章 序論

1.1 本研究の背景

ハードディスクドライブ (Hard Disk Drive, HDD) に代表されるデジタル磁気記録装置は、その高いデータ記録密度と高速データレートによって、コンピュータ用のみならず、動画や音響信号の記録用としても重要になって来ている。また、携帯機器に搭載するための小型化や低消費電力化なども求められている。

記録密度やデータレートの向上には、金属薄膜媒体や高感度の磁気抵抗効果型ヘッドなどの物性・デバイス技術による記録磁化領域の微細化の他に、PRML (Partial-Response Maximum-Likelihood) チャンネルに代表される通信信号処理や、高精度ヘッド位置制御などのシステム技術が大きく貢献している。

タイミング同期技術は、これらのシステム技術を支える基盤技術である。デジタル記録装置において、記録済みデータやヘッド位置制御用サーボ情報を、移動する記録媒体から正確に再生するためには、記録媒体からの再生信号に対する安定かつ精密なタイミング同期が必要である。

同期の安定性については、例えば、データ再生チャンネルにおいて同期がはずれた場合、それ以降に再生されたデータは、次の再同期の機会を得るまで誤りとなり、長い誤り長を持つ所謂バーストエラーが発生する。このバーストエラーの長さは最大で1ブロック長に及び、数百バイトの規模に達するため、誤り訂正符号による救済は困難であり、待ち時間を伴う再読み出しが必要となり、装置のスループットを低下させる。従って、記録装置全体のデータ完全性に及ぼす影響は多大である。

また、高度なチャンネル信号処理の導入によって、再生信号に必要な信号対雑音比は低下する傾向にあるため、これに対応する高精度タイミング同期技術が望まれる。

一般に従来の装置では、再生信号自身からタイミング情報を抽出する、セルフクロック方式を用いていた。また、時間軸上で物理的に実在するクロックとして、稠密に位相を可変しうるクロックをアナログ電圧制御発振器により発生して用いる、あるいは十分な時間分解能を持つ離散的デジタルクロックを用いることが普通であった。そのため、同期精度が回路のばらつきや温度及び電源電圧変化の影響を受けやすく、またアナログ性能を重視する回路

を含むため、デジタル LSI (Large Scale Integrated circuit) への実装が難しいという問題があった。

また、磁気ディスク装置におけるトラック密度の向上には、ヘッド位置制御の高精度化が必要であるため、ヘッド位置検出の精度及び頻度の向上が望まれる。ヘッド位置などサーボ情報の検出は、記録媒体に記録されたサーボ情報を再生して行う。このため、従来は、精密なタイミング同期を行わないか、あるいはサーボ情報記録領域の先頭部にプリアンプを設けた上でセルフクロック方式により同期を確立する装置が一般的であったが、前者は情報検出精度が低く、後者は媒体記録面の利用効率が制約になって検出頻度が上げられないという問題があった。また、ヘッド位置の変化に関わらず安定したサーボ情報を得る必要もあり、同期はずれが起き難いサーボ情報再生チャンネル同期方式が求められている。

1.2 本研究の目的と意義

本研究の目的は、上述の背景に鑑み、従来の可変実存位相を用いるセルフクロック方式以外に、新しい同期方式を確立することによって、ストレージ装置において、従来方式では得難い高性能や新しい機能及び応用を可能にすることである。

本研究では、新しい同期技術として、従来方式の基底を成す「可変実存位相」と「セルフクロック」の二つの概念について、それぞれの対極に位置する二つの領域を取り上げる。

第 1 の領域は、固定位相標本補間型同期方式 (固定クロックサンプリング補間型セルフクロック方式、Interpolated Timing Recovery, ITR) である。これは、クロック位相をデジタル情報として表現するデジタル信号処理型位相同期ループを用い、データ存在位相における再生信号値を補間フィルタにより復元して出力する方式である。この方式は、従来の実存する可変位相を用いる方式と異なり、物理的にはクロック位相を一切変化させず、全て固定サンプリングクロックに従って動作する。本方式によって、アナログ回路を全く含まない完全同期式デジタル論理回路によるチャンネル同期系を構成でき、他の回路ブロックと合わせた高集積デジタル LSI への実装、及び温度や電源電圧などの環境変化に対する耐性の向上が期待できる。なお、この同期方式については、通信チャンネル用類似技術 (ITR) の様々な研究が行われて来ている。そこで、本研究の位置付けを明らかにするため、通信用 ITR とデジタル記録チャンネル用 ITR について、文献調査を行う。

第 2 の領域は外部クロック方式である。これは、セルフクロック方式と相反する概念であって、記録データ自身からクロック位相情報を抽出するのではなく、記録媒体上に記録されたクロック生成専用情報に基づき、記録あるいは再生用クロックを生成する方式である。外部クロック方式は、もともと 1987

年頃に光磁気ディスク装置用に研究開発されたものである。筆者らは 1993 年に同方式をパターン付き磁気ディスク装置に適用し、その後、高精度化と総合化の研究を継続して行った。

本論文では、外部クロック方式を、データ記録再生系とサーボ情報再生系の二つに適用し、それらの適用限界などを議論する。サーボ情報再生系への適用においては、単にクロック方式の変更ではなく、最尤推定原理を用いた新しいクロック位相検出方式とヘッド位置検出器を考案することによって、全く新しい構成を持つ高精度サーボ情報再生系を実現する。これによって、従来方式では困難であったディスク 1 周当たり 200 回以上の高いサーボ情報検出頻度を実現し、ヘッド位置決め精度の改善によって磁気ディスク装置のトラック密度向上に寄与すると共に、複数回転速度を持つ磁気ディスク装置など、新しい機能を実現する。

1.3 本論文の構成

この学位論文の構成を以下に示す。本論文は二部に分かれており、第 I 部では固定クロックサンプリング補間型チャンネル同期方式の研究結果を述べ、第 II 部では外部クロック型チャンネル同期方式の研究結果について述べる。

まず第 2 章では、本研究の背景をなすデジタル磁気記録システムにおける記録再生チャンネルとチャンネル同期技術について、従来方式の概要を紹介する。

第 I 部は第 3 章からなり、固定クロックサンプリング補間型セルフクロック同期方式の基本原理解、PRML チャンネルへの適用及び HDD における実証結果などを示す。

第 II 部は第 4 章から第 9 章により構成され、外部クロック型同期方式の原理から応用までを、様々な面について示す。第 4 章では、外部クロック同期型データ記録再生方式の原理と適用限界について述べる。第 5 章では、外部クロック同期型データ記録再生方式の適用例として、PERM (Pre-Embossed Rigid Magnetic) ディスクを用いる磁気記録システムの実証結果を述べる。

第 6 章、第 7 章及び第 8 章は、外部クロック同期型サーボチャンネルと、その応用を扱う。第 6 章では、最尤推定原理に基づく新しいクロック位相検出器の原理と性質を述べる。第 7 章では、外部クロック同期型を利用する新しい最尤位値推定器の原理と性質を示す。第 8 章は、外部クロック同期型サーボ方式を改良した最尤検出型同期サーボ方式の全体構成と、磁気ディスク装置における性能実証結果を示す。また、第 9 章では、最尤検出型同期サーボ方式の一つの応用例として、複数のディスク回転速度に対応できる HDD が、ヘッド位置制御技術の面において可能になることを示す。

最後に第 10 章において、第 I 部と第 II 部を総括し、結論をまとめる。

巻末に、本研究に関する論文、学会発表、著書や特許などを含む、著者の研究業績の一覧を示す。

第2章 従来型デジタル磁気記録再生チャンネル技術

概要¹：本研究の背景を成すデジタル磁気記録システムにおける記録再生チャンネル技術の概要を紹介する。特に、高密度記録装置における要素技術として一般的になりつつある PRML (Partial-Response Maximum-Likelihood) チャンネルに重点をおいて述べる。また、本研究の対象領域であるチャンネル同期技術について、従来方式を紹介する。

2.1 はじめに

ハードディスクドライブ (HDD) やデジタル VTR など代表されるデジタル磁気記録装置の記録容量の向上を、磁気ヘッドや情報記録媒体と並んで、支えているのが、データ記録再生チャンネル技術である。データ記録再生チャンネルの目的は、記録装置の用途から要請される所定のデータ転送速度において、かつ装置の信頼性仕様を十分に満たす低い誤り率にて、情報データを記録し再生することである。データ記録再生チャンネルは、チャンネル符号化・復号化、等化、ビット同期及びデータ検出などの機能を持つ。このうち、本研究の対象であるチャンネルビット同期機能は、他の各種内部機能の多くに関係があるため、背景として記録再生チャンネル全体の理解が必要である。また、本論文第 II 部の第 8 章と第 9 章で扱う磁気ディスク装置用ヘッド位置情報検出チャンネルの背景技術としても、その理解が重要である。

磁気記録再生チャンネルに代表される記録チャンネルは、入出力関係が線形でないという特異性を持つため、通信チャンネル用諸技術をそのまま適用することは妥当ではない。しかし、両者の間には或る程度の類似性があるため、記録チャンネル技術は、通信理論の成果を参照しながら研究が進められてきた。例えば、1990 年代に入ってから脚光を浴びている PRML (Partial-Response Maximum-Likelihood) チャンネル方式は、通信理論の分野で 1960 年代に体系化されたパーシャルレスポンス (PR) [2] [3] [5] と最尤 (ML) 系列推定アルゴリズムとしての Viterbi 復号法 [4] を組み合わせたものとして、1971 年に磁気記録用として提案され [6]、その後、近年のデジタル IC 技術により実

¹本章 2.1-2.6.2 節と 2.7 節の出典：矢田 博昭，“第 10 章 デジタル磁気記録への応用”，次世代デジタル変復調技術 (笹瀬巖編著)，トリケップス技術図書 White Series No. 161，pp. 211-232，May 31，1995.

用化されたものである [7]。

以下では、先ずデジタル磁気記録チャンネルのモデルを紹介し、古典的記録再生チャンネル方式を概観する。次に、現在、記録装置の高密度化に有効な技術として広く用いられている PRML チャンネル方式を説明し、その要素技術である等化、Viterbi 復号およびチャンネル符号について HDD の実現例 [7] [8] に沿って述べる。また、近年の研究開発動向を紹介する。最後に、本研究が対象とするチャンネル同期技術について、従来方式を紹介し、その特徴をまとめる。

2.2 デジタル磁気記録チャンネルのモデル

磁気記録は磁気記録媒体（ディスク、テープ）の B-H ループのヒステリシスを利用して記録を行うため、記録再生チャンネルは本質的に非線形な入出力特性を持つ。従って、デジタル記録方式としては、記録時に高周波バイアスを重畳して記録チャンネルを線形化した上で通信用変復調技術を適用する方式と、無バイアスのまま記録データに対応して記録媒体の抗磁力を超える磁界を記録ヘッドから発生させ、その記録磁化方向を反転させることによって記録を行う、いわゆる 2 値飽和記録方式の 2 通りがある。また磁気記録は、記録磁化方向と線方向すなわち媒体移動方向が同じである面内磁気記録方式と、両方向が直交する垂直磁気記録方式の二つに大別される。本章では、現在の殆どの記録機器において用いられている 2 値飽和面内磁気記録方式を取り上げる。

図 2.1 に 2 値飽和磁気記録の基本過程を示す。ビット幅 T_b の 2 進記録データ b_k に従って、記録ヘッドに規格化電流値 1.0 を持つ矩形形状の交番記録電流 $w(t)$ を流す。

$$w(t) = \begin{cases} +1 & \text{if } b_k = 1 \\ -1 & \text{if } b_k = 0 \end{cases} \quad (2.1)$$

記録電流 $w(t)$ は、単極基本記録パルス $\Pi(t)$ を、記録データ b_k に応じて交番状に線形重ね合わせすることで表現できる。

$$w(t) = \sum_{k=-\infty}^{+\infty} (2b_k - 1)\Pi(t - kT_b) \quad (2.2)$$

ここで単極基本記録パルスは、

$$\Pi(t) = \begin{cases} 1 & \text{if } 0 \leq t < T_b \\ 0 & \text{if } t < 0 \text{ or } T_b \leq t \end{cases} \quad (2.3)$$

さて、図 2.1 に示す記録電流パルス $2\Pi(t) - 1$ により記録された孤立磁化を再生すると、ダイパルス $d(t)$ が得られる。再生過程において線形重ね合わせ

を仮定すると、任意の記録データ系列 $\{b_k\}$ に対応する再生信号 $s(t)$ は、ダイパルス $d(t)$ を基本再生波形として、次式で表現される。

$$s(t) = \sum_{k=-\infty}^{\infty} \frac{2b_k - 1}{2} d(t - kT_b) \quad (2.4)$$

以下では、2 値飽和面内磁気記録過程の基本再生波形であるダイパルスを定式化し、その性質を明らかにする。媒体とヘッドの間の相対速度 v を一定とし、線方向の位置 $x = vt$ を用いて表すと、ダイパルスは、長さ vT_b を隔てた 2 個のステップ状磁化反転から再生された孤立波形の線形重ね合わせである。よって、まず孤立波形の性質を述べる [1]。記録媒体とヘッドの磁気的間隔 d 、媒体の厚み δ 、磁化反転幅 a 及びヘッドのギャップ長 g が長さの次元を持つ量として与えられ、高密度記録装置で一般的な前提として $a + d \gg \delta$ が成り立つとする。この時、1 個のステップ状磁化反転を電磁誘導型リングヘッドで再生して得た単峰性孤立波形 $h_x(x)$ は次式で近似される。

$$h_x(x) \simeq A \left\{ \tan^{-1} \frac{x + g/2}{a + d} - \tan^{-1} \frac{x - g/2}{a + d} \right\} \quad (2.5)$$

ここで A は定数である。この孤立パルスの半値幅 PW_{50} は、パルスの振幅が最大値の 50% になる時のパルス幅として定義され、次式で近似される。

$$PW_{50} \simeq 2\sqrt{(a + d)^2 + \left(\frac{g}{2}\right)^2} \quad (2.6)$$

半値幅は記録再生系の周波数特性あるいは線方向の分解能を支配する重要なパラメータであり、半値幅が狭いほど高い線記録密度が得られる。式 (2.5) は、さらに $a + d \gg \delta \gg g$ が成り立つとすると、数学的扱いが容易な Lorentz 形孤立波形で近似される。孤立波形の最大値が $h(0) = 1.0$ になるように振幅を正規化し、時間軸上で表現すると、Lorentz 形孤立波形 $h(t)$ は次式となる。

$$h(t) = \frac{1}{1 + \left(\frac{t}{PW_{50}/2}\right)^2} \quad (2.7)$$

なお、Lorentz 型孤立波形と半値幅による表現は、電磁誘導型リングヘッドのみならず、HDD で一般的に用いられるシールド型の磁気抵抗効果型ヘッド (Magneto-Resistive head, MR head) にも、ほぼ同様に適用可能である。

従って、ダイパルスは二つの孤立波の差分 $d(t) = h(t) - h(t - T_b)$ としてモデル化できる。ダイパルス $d(t)$ のフーリエ変換は次式で表される。

$$D(f) = \frac{\pi PW_{50}}{2} \{1 - \exp(-j2\pi f T_b)\} \exp(-\pi PW_{50} |f|) \quad (2.8)$$

よって、その周波数スペクトラムは図 2.2 に示すように、DC 成分が存在せず、高域が指数関数的に減衰する。よって、2 値飽和デジタル磁気記録チャネルは帯域通過型周波数特性を持つ帯域制限チャネルである。

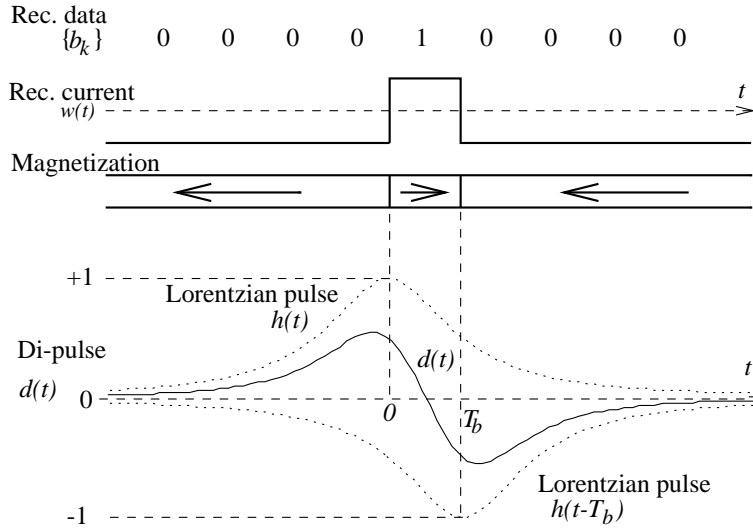


図 2.1: Fundamental process of the binary saturation magnetic recording.

さて、再生信号には、代表的なノイズとして、媒体ノイズやヘッドノイズ及びアンプノイズなどが重畳する。これらのノイズは、一般のチャンネル方式開発の際には、白色ガウス性ノイズとしてモデル化される。従って、モデル上では、再生信号に電力スペクトル密度 (Power Spectrum Density, PSD) N_0 の白色ガウス性ノイズ $n(t)$ が加算される。

以上をまとめると、デジタル 2 値飽和磁気記録チャンネルは、図 2.3 に示す帯域制限されたガウス性ノイズチャンネルとしてモデル化でき、記録データ系列 $\{b_k\}$ に対する出力 $z(t)$ は次式で与えられる。

$$z(t) = s(t) + n(t) = \sum_{k=-\infty}^{\infty} \frac{2b_k - 1}{2} d(t - kT_b) + n(t) \quad (2.9)$$

このチャンネルモデルは、チャンネル符号・信号処理系の基本性能検討には十分であるが、実際の記録装置の事情によっては、適用に限界が生じる場合がある。例えば、記録非線形ビットシフト現象や MR ヘッドの非線形動作による線形重畳性の破綻 [9][10]、熱雑音以外のノイズによる白色ガウス性からの逸脱、薄膜ヘッドの孤立波に見られる Lorentz 波形からの逸脱などがあげられる。

2.3 古典的記録再生チャンネル方式

従来の 2 値飽和デジタル磁気記録用チャンネル方式は、基本再生波形 (ダイパルス) に対する信号処理法によって、図 2.4 に示す 3 種類に分けられる。

第 1 は積分検出方式である。2 進記録データ系列 $\{b_k\}$ を式 (2.2) の記録電

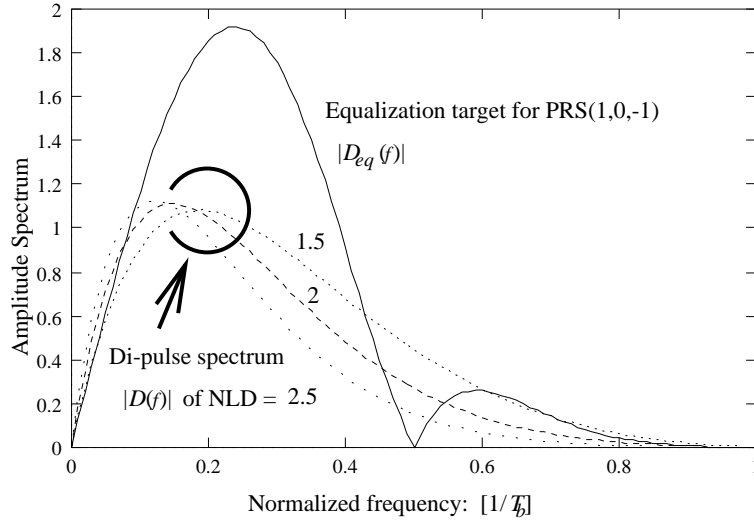


図 2.2: Frequency spectrum of the di-pulse and PR(1,0,-1) target spectrum.

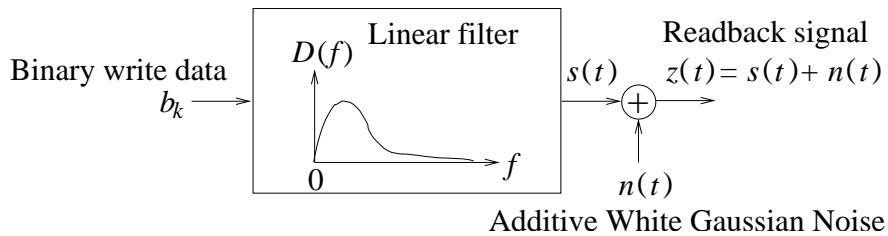


図 2.3: A channel model of the binary saturation magnetic recording.

流を経て、媒体磁化として記録する。再生過程においては、積分によるダイパルスの単峰孤立波への変換、符号間干渉 (Inter-Symbol Interference, ISI) を除去するための波形等化を経て、ビット存在時刻においてゼロレベルと比較し、再生データ $\{\hat{a}_k\}$ を検出する。

第 2 は微分検出方式である。これはピーク検出方式とも呼ばれる。系列 a_k を NRZI (Non-Returned-to-Zero-Inverse) 符号化により、2 進記録データ系列 b_k に変換し、媒体磁化として記録する。NRZI 符号化においては、 $a_k = 1$ の時に記録電流は反転し、 $a_k = 0$ の時は時刻 $k - 1$ と同じ方向に流れ続ける。再生時には、再生信号 $z(t)$ を微分することにより、再生波形のピークをゼロ交差点に変換し、ビットクロックに同期した検出窓内部におけるゼロ交差の有無判定により、データ検出を行う。この方式は、再生チャンネル内部における全ての情報が時間軸上に表現されているため、チャンネル等化技術や Viterbi 復号法などの現代的デジタル通信技術の適用が困難であるため、高性能チャンネル方式の基本とするには不適當である。

第 3 は振幅検出方式である。系列 $\{a_k\}$ を NRZI 符号化して系列 $\{b_k\}$ に

	Integration detection	Differentiation detection	Amplitude level detection
Information data $\{a_k\}$	0 0 0 1 0 0 0	0 0 0 1 1 0 0	0 0 0 1 1 0 0
Write data $\{b_k\}$	0 0 0 1 0 0 0	0 0 0 1 0 0 0	0 0 0 1 0 0 0
Write current $w(t)$			
Readback signal $z(t)$			
Processed signal			
Detected data $\{\hat{a}_k\}$	0 0 0 1 0 0 0	0 0 0 1 1 0 0	0 0 0 1 1 0 0

図 2.4: Principles of classic data channels.

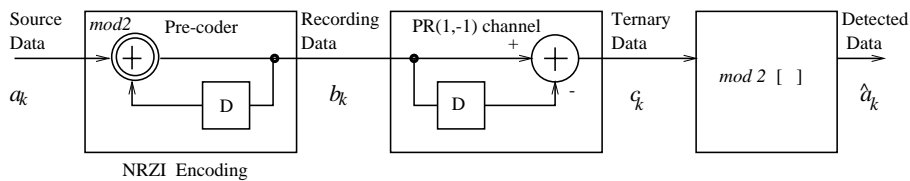


図 2.5: Block diagram of the PR(1,-1) channel.

変換し、記録する。再生信号は、等化された後、各ビット存在時刻において $+1/2$ と $-1/2$ の 2 つの閾値と比較され、3 値データ $\hat{c}_k \in \{-1, 0, +1\}$ として検出される。ここで \hat{c}_k の符号を無視することにより、2 進情報データ系列 \hat{a}_k が復元される。この方式は、処理が簡単で等化技術も適用可能であるが、3 値検出による検出点 S/N の劣化があり、また高い等化精度が必要なため、実用例は少なかった。この方式の発展系として考えられるのが、PRML 方式を構成する PR チャネルである。

2.4 PRML チャンネル方式の原理と実際

2.4.1 パーシャルレスポンス・チャンネル

磁気記録チャンネルモデルでは、1 ビットの記録データに対して、2 ビット以上にエネルギーが分散したダイパルスが基本波形として再生された。本来、複数ビットにまたがる再生応答波形は、隣接ビット群に望ましくない符号間干渉を与えるが、PR チャンネルでは、既知の波形干渉の存在を前提として、系全体としてつじつまが合うように処理を行う。

まず、磁気記録における最も簡単な例として、図 2.5 に示す PR(1,-1) を取り上げる。これは先の振幅検出方式に相当する。

まず、 $\{a_k\}$ を $\{b_k\}$ に NRZI 符号化することは、 $b_k = [a_k + b_{k-1}]_{\text{mod}2}$ の操作を行うことであり、これをプリコーディングとも呼ぶ。ここで、“mod2” は 2 を法とする演算を表す。記録データ系列 $\{b_k\}$ は $c_k = b_k - b_{k-1}$ で与えられる PR(1,-1) チャンネルにより、3 値データ系列 $\{c_k\}$ に変換される。この 3 値データは、再生ダイパルスビット存在時刻でサンプリングし、閾値とレベル比較することにより、 \hat{c}_k として検出される。ここで、ダイパルスのビット存在時刻のサンプル値が、 $\dots 0, 0, 0, +1, -1, 0, 0, 0 \dots$ となるよう、波形等化しておく。最後に、極性を無視する操作、すなわち、 $\hat{a}_k = [\hat{c}_k]_{\text{mod}2}$ により、情報データ系列 \hat{a}_k が復号される。

PR チャンネルは、遅延演算子 D を用いた多項式表現を用いて、形式的に説明できる。一般に、 N ビットからなる系列 $\{a_k\}$ は、次式で示す演算子 D の多項式で表現される。

$$A(D) = \sum_{k=0}^{N-1} a_k D^k \quad (2.10)$$

これによると、プリコーディングの操作は $B(D)/A(D) = 1/[1+D]_{\text{mod}2}$ で表される。また、PR(1,-1) は $C(D) = (1-D)B(D)$ であることから PR(1-D) とも表記される。復号結果から遡ると、 $[1-D]_{\text{mod}2} = [1+D]_{\text{mod}2}$ の関係により式 (2.11) が得られる。

$$\hat{A}(D) = [(1-D) \frac{1}{(1+D)_{\text{mod}2}} A(D)]_{\text{mod}2} = A(D) \quad (2.11)$$

すなわち、元の 2 進情報データ系列が復元されることが判る。

ここで、記録側のプリコーディングは、再生時の mod2 処理とあいまって、PR チャンネルの逆操作を与えると同時に、カタストロフィックなエラー伝搬を防止する役割を持つ。

磁気記録で実用化されている PR チャンネルは、主に PR(1,0,-1) およびその発展系である。PR(1,0,-1) は、波形等化後のダイパルスに、3 値データ系列 $\dots 0, 0, 0, +1, 0, -1, 0, 0, 0 \dots$ を対応づけるものである。このチャンネルの記録再生過程の例を図 2.6 に示す。また、PR(1,0,-1) チャンネルのブロック図を図

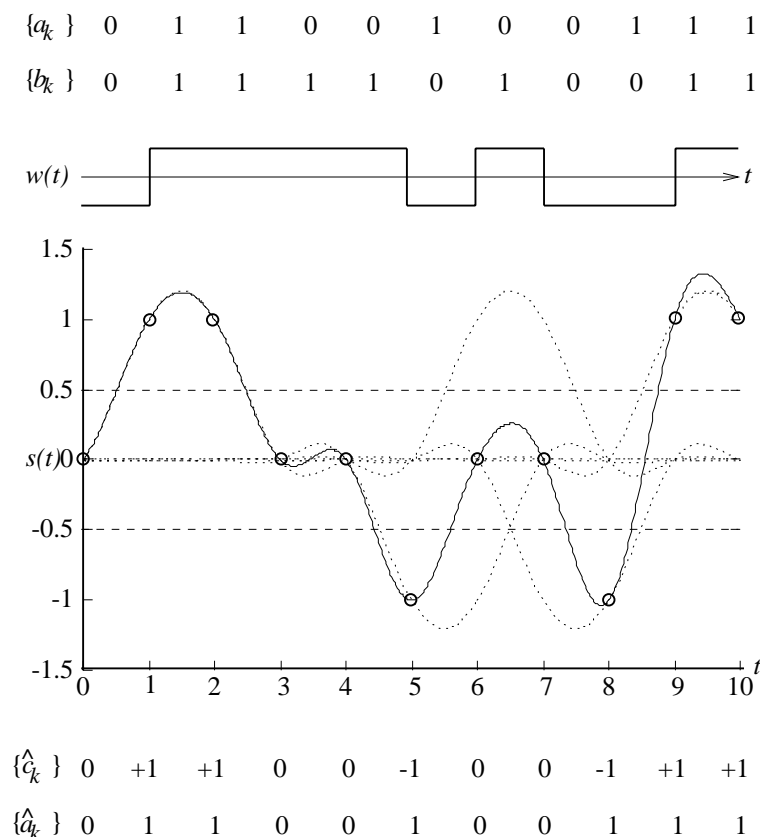


図 2.6: Readback process of the PR(1,0,-1) channel.

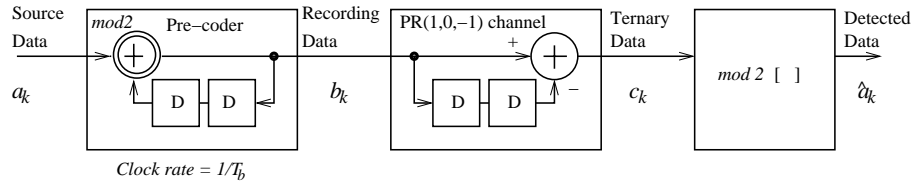
2.7(a) に示す。情報データ系列は 2 ビット遅延を用いるプリコードにより記録データ系列 $\{b_k\}$ に変換され、記録される。図のチャンネルは、実際にはダイパルスを基本再生波形とする再生ヘッドと等化器および 3 値データ検出器からなる。チャンネル出力の 3 値データ $\{\hat{c}_k\}$ を $\text{mod}2$ 処理して、元の情報データ系列 $\{\hat{a}_k\}$ が復元される。

PR(1,0,-1) チャンネルを $C(D) = (1 - D^2)B(D)$ として多項式表現すると、記録再生過程は次式で表される。

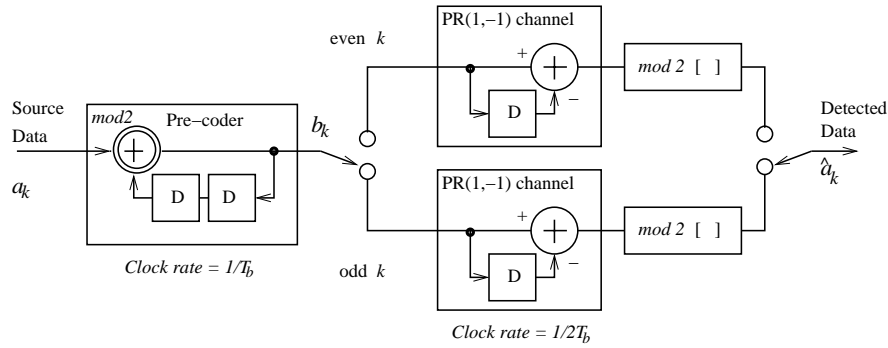
$$\hat{A}(D) = [(1 - D^2) \frac{1}{(1 + D^2)_{\text{mod}2}} A(D)]_{\text{mod}2} = A(D) \quad (2.12)$$

ここで、 $(1 - D^2)$ は 2 つ離れたビット同士にしか相関が無いことを意味する。よって、図 2.7 (b) に示すように、記録データ系列 $\{b_k\}$ を奇数番系列と偶数番系列に分けると、それぞれ独立の PR(1,-1) チャンネルと見なせる。そのため、PR(1,0,-1) は Interleaved-NRZI とも呼ばれる。

PR(1,0,-1) が磁気記録に適する理由を、帯域有効利用の観点から述べる。図 2.2 に示したように、ダイパルス再生波形のスペクトラムは、PR(1,0,-1) チャ



(a) Straight-forward expression of the PR(1,0,-1) channel model.



(b) Parallel expression of the PR(1,0,-1) channel model.

図 2.7: Schematic block diagram of the PR(1,0,-1) channel.

ネルの周波数特性との整合を取りやすい。また、同チャネルは周波数 $1/2T_b$ に Null 点を持つため、その近傍で等化器伝達ゲインはゼロで良く、ノイズ強調が少ない利点がある。但し、積分検出方式などの 2 値検出に比べ、データ検出を 3 値で行うため、信号点間距離が減少し、S/N 劣化によるエラー増加の恐れがある。

PRML チャンネル方式は、PR(1,0,-1) チャンネルに Viterbi アルゴリズムによる最尤検出を組み合わせることで、エラーレートを改善した方式である。従来の微分検出方式に比べ、PRML チャンネル方式は約 30% の記録密度改善効果を持つ [11]。

PRML 方式を用いる磁気記録系のブロック図を、図 2.8 に示す。ユーザーデータ系列は、ゼロ連続長制限などを目的としてチャンネル符号系列 $\{a_k\}$ に変換され、プリコーダで記録データ系列 $\{b_k\}$ に変換される。その後、記録非線形ビットシフト補正のために記録電流反転時刻を前後させる Write Pre-compensation 処理を経て、磁気ヘッドから媒体上の磁化として記録される。再生過程においては、ヘッドアンプ出力信号は、AGC (Automatic Gain Control) により振幅制御され、ノイズ帯域制限と大まかな等化を行うアナログ等化器を経て、A/D 変換器により、デジタル信号に変換される。これを、デジタル等化器により十分に等化した後、Viterbi 復号を行う。検出結果をチャンネル復号して、元のユーザーデータ系列を復元する。この再生チャンネルにおいて、A/D 変換器、デジタル等化器、Viterbi 復号器、プリコーダ、チャンネル符号器及び復号器は、全て共通のチャンネルクロックに同期する同期型ディ

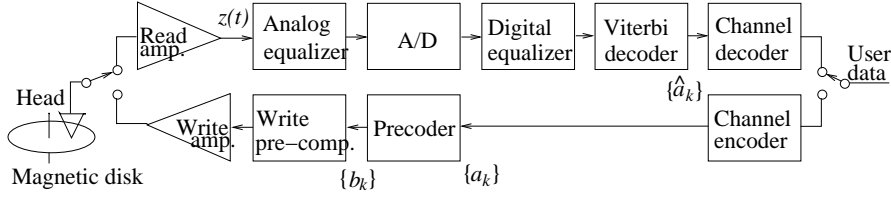


図 2.8: Block diagram of the entire PRML channel electronics.

デジタル信号処理回路である。このチャネルクロックは、等化後の信号サンプル値に基づき、位相同期ループ (Phase-Locked Loop, PLL) を用いて生成される。

2.5 チャネル等化器の設計と留意点

2.5.1 ダイパルスから PR(1,0,-1) 基本波形への等化

デジタル磁気記録チャンネルでは、孤立再生波形が前後の孤立波形と干渉することにより、符号間干渉が生じる。チャネル等化器は、基本応答波形であるダイパルスを、不要な符号間干渉を生じない PR(1,0,-1) 基本波形に整形する。

以下では、PR(1,0,-1) における等化目標波形と等化器の伝達特性を示す。まず、時間軸上での等化目標は、データ存在時刻 nT_b において、ダイパルス等化後波形 $d_{eq}(t)$ が次の条件を満たすことである。

$$\begin{aligned}
 d_{eq}(0) &= 1 \\
 d_{eq}(T_b) &= 0 \\
 d_{eq}(2T_b) &= -1 \\
 d_{eq}(nT_b) &= 0 \quad \text{if } n = \dots, -2, -1, 3, 4, 5, \dots
 \end{aligned} \tag{2.13}$$

この条件を満たす波形は、ナイキストの等化第一基準 (等時点間無干渉条件) を満たす孤立等化波形を出発点として、2段階の操作により生成される。第1段階は、孤立等化波形に対し、それ自身を時間軸上で $1T_b$ ずらした波形を加算する $(1+D)$ 操作である。第2段階は、 $(1+D)$ 操作結果について、 $1T_b$ ずらした波形を差分する $(1-D)$ 操作である。図 2.9 に、この2段階処理の例を示す。

次に、周波数軸上における等化器の伝達特性を導く。フーリエ変換 $X(f)$ を持つ孤立波を、ナイキスト第一基準を満たす等時点間無干渉波形に整形する等化器の伝達特性は、次式 (2.14) で与えられる。

$$G_{nyq}(f) = \frac{T_b}{\sum_{m=-\infty}^{+\infty} X(2\pi(f - \frac{m}{T_b}))} \tag{2.14}$$

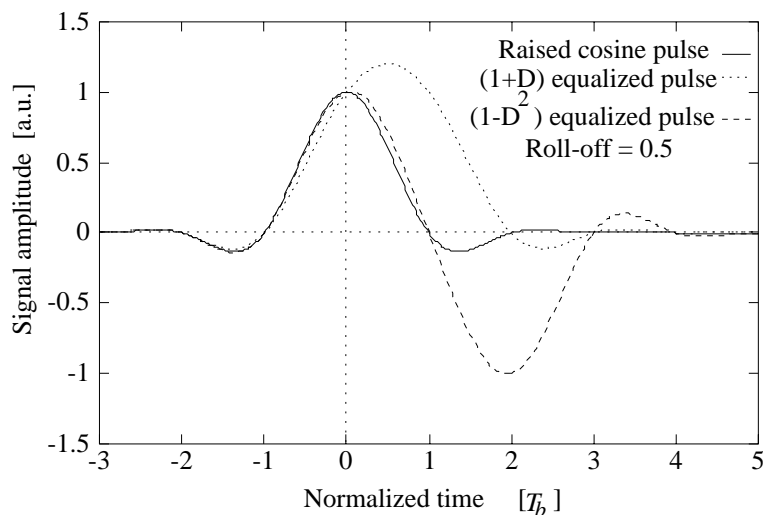


図 2.9: Generation of isolated PR(1,0,-1) response.

前記時間軸上の $1-D$ 処理は、孤立波の差分によるダイパルス形成過程と等価であるので、PR(1,0,-1) 用等化器は、ナイキスト第一基準の等化と $1+D$ 処理を併せて行えば良い。従って、式 (2.7) に定義した Lorentz 型孤立波 $h(t)$ のフーリエ変換を式 (2.14) に代入して、次式 (2.15) で与えられる PR(1,0,-1) 用等化器の伝達特性を得る。

$$\begin{aligned}
 G_{eq}(f) &= G_{nyq}(f)(1+D)|_{D=e^{-j2\pi f T_b}} \\
 &= \frac{2T_b \cos(\pi f T_b) e^{-j\pi f T_b}}{\frac{\pi P W_{50}}{2} \sum_{m=-\infty}^{+\infty} \exp(-\pi P W_{50} |f - \frac{m}{T_b}|)} \quad (2.15)
 \end{aligned}$$

図 2.10 に、PR(1,0,-1) 用等化器の伝達特性を示す。また、式 (2.15) に従い、PR(1,0,-1) 用等化器の Noise Figure を、規格化線密度 $NLD = P W_{50} / T_b$ の関数として数値計算した結果を、図 2.11 に示す。規格化線密度が高くなるほど、系の Noise Figure は劣化する。これは、孤立波の半値幅 $P W_{50}$ が広いほど周波数 $1/2T_b$ 近傍の信号成分を強調せねばならないため、ノイズ成分が強調されるからである。しかし、PR(1,0,-1) は $(1+D)$ 項を含み同周波数に Null 点を持つため、 $NLD \geq 2$ の領域では、PR(1,-1) に比べてノイズ強調が 2dB 程度少なくて済む。これは PR(1,0,-1) の利点の一つである。

2.5.2 等化器の実現

現在のストレージ機器においては、伝達関数 $G_{eq}(f)$ を実現する等化器として、高次アナログフィルタ型等化器、トランスバーサル型等化器、最も簡単なトランスバーサル型等化器であるコサインフィルタ、及びそれらの組み合わせが実用されている。

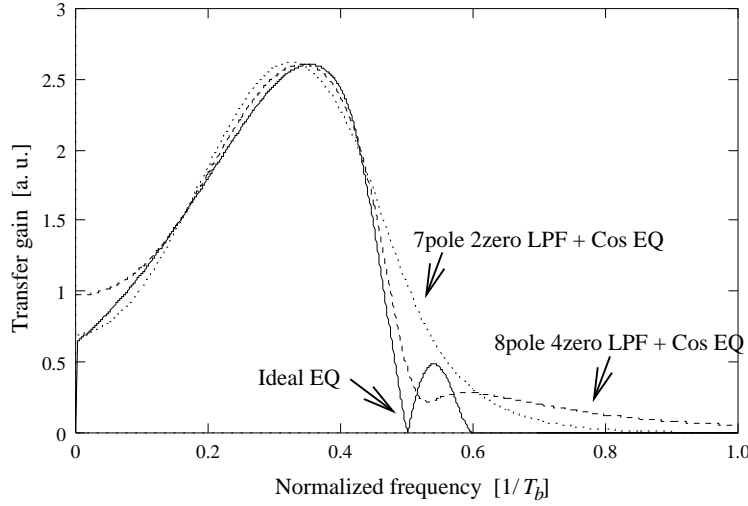


図 2.10: Frequency transfer characteristics of the equalizer for PR(1,0,-1) channel. Simulation results.

トランスバーサル型等化器は、次式に示すように、タップ付き遅延線により生成した信号ベクトル $\mathbf{z} = [z(kT_b), \dots, z((k-i)T_b), \dots, z((k-N+1)T_b)]^T$ と係数ベクトル $\mathbf{v} = [v_0, \dots, v_i, \dots, v_{N-1}]^T$ の内積を演算することにより、等化出力 $z_{eq}(kT_b)$ を得る。

$$z_{eq}(kT_b) = \mathbf{v}^T \mathbf{z} = \sum_{i=0}^{N-1} v_i z((k-i)T_b) \quad (2.16)$$

この等化器の設計で考慮すべき点は、ハードウェア実現法、タップ間隔、タップ数 N 、係数調整法、デジタル回路で実現する場合は各信号語長などである。ハードウェア実現法としては、係数調整の容易性などから、ほとんどの場合にデジタル信号処理回路が用いられる。タップ間隔は、ビット間隔と等しくするのが普通である。タップ数は、規格化線密度と、等化対象ダイパルスの波形形状により、ほぼ決まる。規格化線密度が高い場合は、ビット間隔に比べてパルスの信号エネルギー存在時間が長いため、タップ数は多く必要である。例えば、理想的 Lorentz 型ダイパルスの場合、PRML 方式が適用される規格化線密度 2.0 近傍では、5~8 タップを要する。また、薄膜ヘッドを用いる装置などで、ダイパルスが滑らかでない場合には、より多くのタップ数が必要である。これらタップ係数の設定には、一般的な LMS (Least Mean Squared) 適応アルゴリズムを用いることが多い。移動無線チャネルと異なり、特に固定ディスク型磁気ディスク装置に代表される磁気記録チャネルはチャネル特性変動が少なく、データレートが高いため、複雑な適応等化を行うことは少ない。

次に、アナログフィルタ + コサイン等化器は、7 次程度以上のアナログフィ

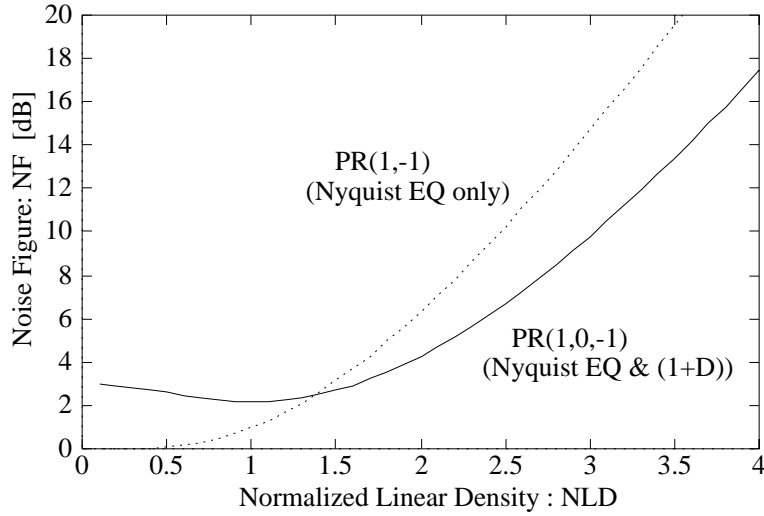


図 2.11: Noise Figure of the equalizer as a function of the normalized linear density.

ルタと、左右対称形の係数を持つ 3 タップ・トランスバーサル等化器を従属接続したものである。例えば、初段のアナログフィルタの伝達関数を

$$G_{lpf}(s) = \frac{-K_1 q_1 s^2 + q_2^2}{\sum_{m=0}^7 p_m s^m} \quad (2.17)$$

とし、7つの極と2つの零点を持たせる。これは、ノイズ帯域制限を行う等リプルLPF (Low-Pass Filter) において、2次微分項を用いて周波数 $f = 1/4T_b$ 近傍の成分をブーストすることにより、波形等化効果を持たせたものである。係数 K_1 を大きくすると、ブースト量が増大し、きつい等化が行われる。

次段のコサイン等化器は、次式に示す伝達関数 $G_{cos}(f)$ を持つ。

$$G_{cos}(f) = 1 + 2K_2 \cos(2\pi f T_b) \quad (2.18)$$

負の係数 K_2 の値を制御することにより、周波数 $1/2T_b$ 近傍の成分をブーストし、ナイキスト等化を行う。

図 2.10 に、7極2零アナログフィルタ+コサイン等化器および8極4零アナログフィルタ+コサイン等化器の周波数特性例を示す。かなり目標に近い特性が得られることが判る。後者により得られたアイパターンを図 2.12 に示す。

コサイン等化器は制御パラメータが一つであり、簡単に適応制御化できる。これにより、初段のアナログフィルタの回路素子値変動などによる等化誤差を補償できる。

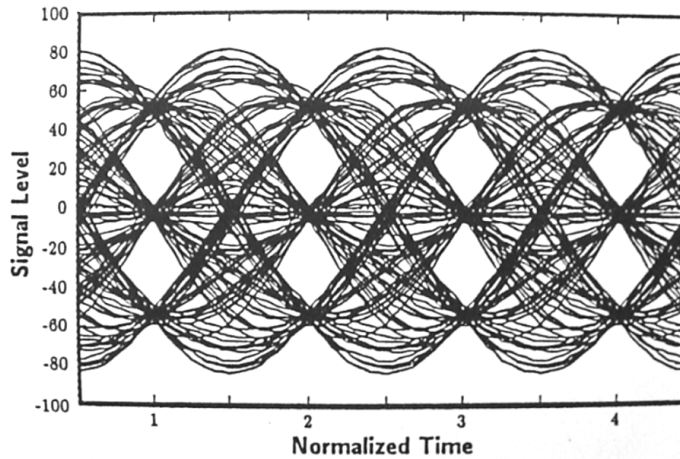


図 2.12: Eye pattern of the PR(1,0,-1) channel signal equalized by the 8-pole 4-zero analog filter and cosine equalizer.

2.6 PRML チャンネルにおける Viterbi 復号

2.6.1 PRML チャンネルにおける Viterbi 復号の原理

PR(1,0,-1) を用いる PRML チャンネルにおける Viterbi 復号の原理を述べる。

既に述べたように、PR(1,0,-1) チャンネルは、2 並列にした PR(1,-1) チャンネルに等価である。よって、信号サンプルを偶数番と奇数番サンプルに振り分け、それぞれを独立の PR(1,-1) 用 Viterbi 復号器に与えて最尤系列推定を行える。この手法により、一つの検出器の動作速度は、チャンネルビットレートの $1/2$ で済むので、高ビットレート化が可能になる。よって、PR(1,0,-1) チャンネルにおいては、2 個の Viterbi 復号器を並列に動作させることにより、高速化が行える [6]。

一つの PR(1,-1) 用 Viterbi 復号器の動作原理を述べる。前節までと異なり、プリコードされた記録データを、新たに $b_k \in \{-1, +1\}$ と記す。この b_k は媒体磁化の向きに相当する。この b_k を状態と定義すると、PR(1,-1) チャンネルの振る舞いは、図 2.13 に示す 2 状態を持つ状態遷移図で表される。状態 “+1” においても、“-1” においても、同じ状態が続く限り磁化反転は生じないので、再生信号サンプル c_k は $c_k = 0$ である。状態が “-1” から “+1” に遷移すると、磁化反転が生じ、孤立波が再生され、その信号サンプルは $c_k = +2$ である。その逆に遷移する場合は、 $c_k = -2$ になる。この状態遷移図を時間軸上に展開すると、トレリス線図が得られる。

各データ存在時刻でサンプリングされた、ノイズを含む信号サンプル系列 $\{z_k\}$ 全体を観測して、最尤推定原理に従い、最も確率的に確からしい記録

データ系列 $\{b_k\}$ を検出する問題を考える。2.2 節で述べたように、磁気記録チャンネルモデルでは、ガウス性ノイズが加算される。良く知られるように、観測雑音ガウス性である場合、最尤推定法は、最小 2 乗ユークリッド距離検出法に等価である。従って、対数尤度を最大化する 3 値データ系列 $\{c_k\}$ の推定は、ベクトル $\mathbf{z} = [z_1, z_2, \dots, z_N]$ との 2 乗ユークリッド距離が最も小さい 3 値データベクトル $\mathbf{c} = [c_1, c_2, \dots, c_N]$ の探索に置き換えられる。

$$\hat{\mathbf{c}} = \text{Argmin}_{\mathbf{c}} |\mathbf{z} - \mathbf{c}|^2 = \text{Argmin}_{\mathbf{c}} \sum_{k=1}^N (z_k - c_k)^2 \quad (2.19)$$

ここで、記号 $\text{Argmin}_{\mathbf{x}} f(\mathbf{x})$ は、 $f(\mathbf{x})$ を最小化するベクトル \mathbf{x} を表す。3 値データが $c_k = b_k - b_{k-1}$ であることに注意して、式 (2.19) を展開する。次式において、第 1 項は再生信号 $z(t)$ が与えられると定まる正定値であるため、この距離最小化問題 (2.19) は、式 (2.20) の第 2 項を最大にする記録データ系列ベクトル \mathbf{b} の探索問題に等価である。

$$\hat{\mathbf{b}} = \text{Argmin}_{\mathbf{b}} \left\{ \sum_{k=1}^N z_k^2 - 4 \sum_{k=1}^N B(b_{k-1}, b_k) \right\} \quad (2.20)$$

ここで、 $B(b_{k-1}, b_k)$ は、トレリス上のノード $k-1$ からノード k へのブランチメトリックであり、次式で定義される。

$$B(b_{k-1}, b_k) \equiv \frac{1}{2} z_k (b_k - b_{k-1}) - \frac{1}{4} (b_k - b_{k-1})^2 \quad (2.21)$$

従って、最も確からしい記録データ系列は、トレリス N 段分のブランチメトリックの総和を最大にするものである。

$$\hat{\mathbf{b}} = \text{Argmax}_{\mathbf{b}} \sum_{k=1}^N B(b_{k-1}, b_k) \quad (2.22)$$

Viterbi アルゴリズムは、この最大メトリックを与える系列の探索を巡回的に行う。時刻 k までのメトリックの部分積を L_k で表わすと、

$$L_k = L_{k-1} + B(b_{k-1}, b_k) \quad (2.23)$$

である。トレリス上で、各状態 “+1” および “-1” において、時刻 $k-1$ までの最大メトリック L_{k-1} が明らかであるとする。時刻 $k-1$ の 2 つのノード $b_{k-1} = +1, -1$ から、次の時刻 k の 2 つのノードへの遷移には 4 通りが存在し、遷移を示す各枝のブランチメトリックは、式 (2.21) により、次の 4 通りの値を持つ。

$$\begin{aligned} B(+1, +1) &= 0 \\ B(-1, -1) &= 0 \\ B(+1, -1) &= -z_k - 1 \\ B(-1, +1) &= z_k - 1 \end{aligned} \quad (2.24)$$

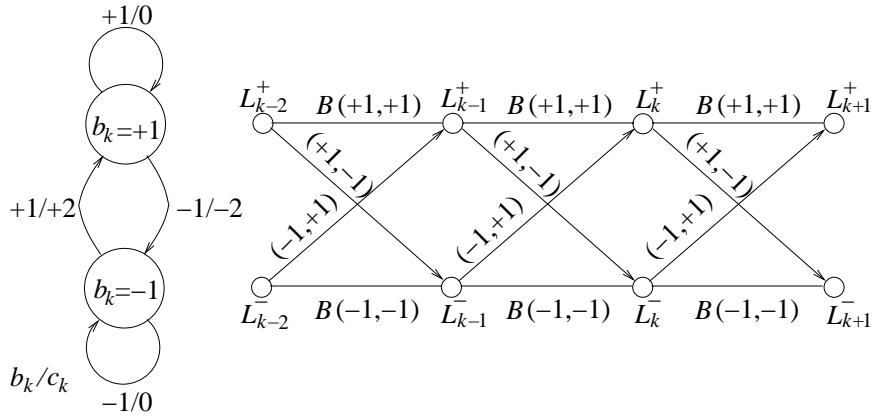


図 2.13: Trellis diagram and state transition diagram of the PR(1,-1) channel.

よって、時刻 k のメトリック L_k^+ 、 L_k^- としては、次式に従って、各ノードに流入する 2 つの枝のうち、メトリックが大きくなる方を選べば良い。

$$\begin{aligned} L_k^+ &= \max[L_{k-1}^+ + B(+1, +1), L_{k-1}^- + B(-1, +1)] \\ &= \max[L_{k-1}^+, L_{k-1}^- + z_k - 1] \end{aligned} \quad (2.25)$$

$$\begin{aligned} L_k^- &= \max[L_{k-1}^+ + B(+1, -1), L_{k-1}^- + B(-1, -1)] \\ &= \max[L_{k-1}^+ - z_k - 1, L_{k-1}^-] \end{aligned} \quad (2.26)$$

2.6.2 Viterbi 復号によるエラーレート改善

Viterbi 復号器のエラーは、誤ったパス選択により生じる。その代表的なパス選択エラーの例を図 2.14 に示す。破線で示す正しいパスに対し、時刻 $k = 4$ の状態 “-1” から状態 “+1” への + マージによって、実線で示された誤ったパスが確定している。このエラーは、両パスのメトリック総和を計算する時、真実とは逆に次式に示す判定を行った場合に生じる。

$$B(-1, -1) + B(-1, -1) + B(-1, +1) < B(-1, +1) + B(+1, +1) + B(+1, +1) \quad (2.27)$$

この誤パス選択条件は、式 (2.24) より、ノイズサンプルが $n_2 - n_4 > 2$ を満たす場合に相当する。この例では、プリコード前の情報系列 a_k として 2 ビットのエラーが存在する。平行パス区間においては、どちらのパスにおいても

$a_k = 0$ なので、情報ビットのエラーはない。平行パスのブランチメトリックは 0 なので、誤パス選択条件は、平行パスの有無によらない。

以上の観察に従って、一般に l ビット長のパスにおける Viterbi 復号器のビットエラーレート近似式を導く。まず、 l ビットから成るパスは全部で 2^l 通りの異なるパターンを持ちうるが、そのうち、パス選択エラーパターンは、図 2.15(a) と (b) に示す 8 通りが存在する。既に述べたように、パスが交差するパターンの存在は無視できる。よって、 l ビット長エラーパターンの出現確率は $P_{err} = 8/2^l$ である。次に、この全てのエラーパターンにおいて、エラービット数は 2 である。また、誤パス選択条件を調べると、図 2.15 (a) の 4 パターンは全て同じ条件 $n_l - n_1 > 2$ で生じし、図 2.15 (b) の 4 パターンについては $n_2 - n_l > 2$ の場合に生じることが判る。ノイズサンプルを、平均 0、標準偏差 σ を持つ独立なガウス性確率変数とすると、 $n_2 - n_l$ 及び $n_l - n_1$ は、それぞれ平均 0 と標準偏差 $\sqrt{2}\sigma$ を持つ確率変数である。よって、各エラーパターンの生起確率は $P[|n_l - n_1| > 2] = Q(\sqrt{2}/\sigma)$ である。但し、 $Q(x)$ はガウス分布の誤差関数である。

従って、Viterbi 復号器のビットエラーレートは、近似的に下式で与えられる。

$$P_{vtb} \simeq \sum_{l=3}^{\infty} \frac{8}{2^l} 2Q\left(\frac{\sqrt{2}}{\sigma}\right) = 4Q\left(\frac{\sqrt{2}}{\sigma}\right) \quad (2.28)$$

比較対象であるビット毎振幅検出器（閾値比較器）のビットエラーレートは $P_{lev} = (3/2)Q(1/\sigma)$ で表されるので [6]、Viterbi 復号器により 3 dB 近い利得が得られる。図 2.16 に示す、エラーレートのシミュレーション結果も、これを裏付けている。この利得が得られる理由は、ビット毎の振幅検出では 1 サンプルの電力しか利用しないのに対し、Viterbi 復号では、エラーパターンの観察からも判るように、2 つの信号サンプルの電力を利用して検出するためである。

ところで、式 (2.28) で仮定したノイズサンプルの独立性は、一般には成り立たない。再生信号に重畳する白色ノイズは、PR(1,0,-1) 用等化により有色化され、上記 2 つのノイズサンプルは相関を持つようになる [14]。この相関係数を $R(l-2)$ とすると、ビットエラーレートは次式で与えられる。

$$P_{vtb} = \sum_{l=3}^{\infty} 2^{4-l} Q\left(\frac{\sqrt{2}}{\sigma\sqrt{1-R(l-2)}}\right) \quad (2.29)$$

図 2.16 に例を示したように、相関係数が負の場合にはエラーレートが劣化する。図 2.10 が示すように、PR(1,0,-1) チャンネルにおいては、等化器の周波数伝達特性が低周波数域で微分特性を持つため、ノイズサンプル間の相関係数は負になる場合が多い。よって、記録再生チャンネル設計時には、Viterbi 復号によるエラーレート改善効果を割り引いて想定する必要がある。

その他、Viterbi 復号器設計時に考慮すべきことは、内部デジタル演算語長の影響、振幅基準レベルの誤差、パスメモリーのあふれ等である。パスメ

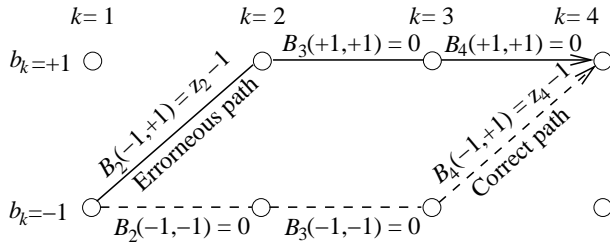


図 2.14: Example of the path selection error in the Viterbi decoding for PR(1,-1) channel.

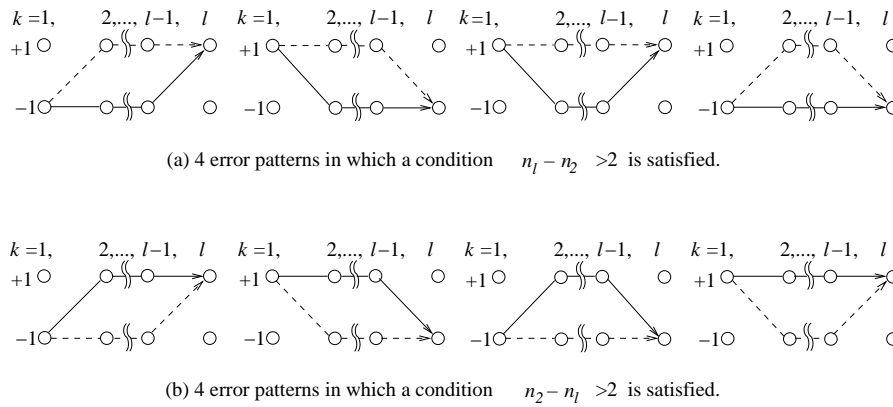


図 2.15: All error patterns in the Viterbi decoder for the PR(1,-1) channel.

モリーのあふれ防止のためには、チャネル符号化時に偶数 / 奇数各系列のゼロ連続数制限を行い平行パス区間連続数を制限することが必要である。

2.6.3 タイミング同期誤差に対する PR(1,0,-1) チャネルの耐性

本論文が目的とする新しいチャネル同期方式を研究するには、タイミング同期誤差に対する再生チャネルの耐性を知る必要がある。そのため、磁気記録再生用として典型的な PR(1,0,-1) チャネルについて、タイミング同期誤差への耐性を計算機シミュレーションにより解析する。シミュレータにおける PR(1,0,-1) チャネルのモデルには、カットオフ周波数が $f_c = 1.0 [1/T_b]$ である 1 次 LPF と、最小 2 乗法により等化誤差を最小化するように係数群を定めた 5 タップのトランスバーサル型等化器を用いた。再生波形は、実電磁変換系から得た孤立波の線形重ね合わせにより合成し、孤立波の S/N は $S_{0-p}/N_{rms} = 20 \text{ dB}$ である。データ検出器において、タイミング同期誤差として固定オフセットを与え、ビットエラーレートを計算した。また、パラメー

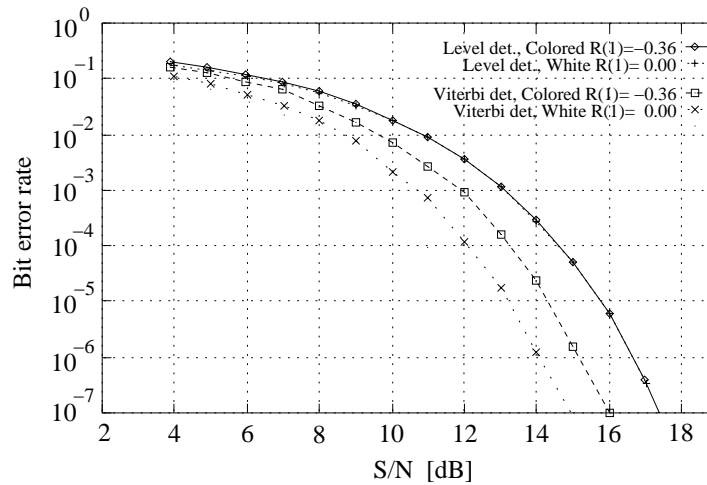


図 2.16: Bit error rate of the Viterbi decoder for the PR(1,-1) channel.

タとして規格化線密度 NLD を変化させた。

図 2.17 は、データ検出に 3 値閾値検出器を用いた時のビットエラーレートをタイミング同期誤差の関数として示したものである。同様に図 2.18 は、データ検出に Viterbi 復号器を用いた時のビットエラーレートである。いずれの結果においても、タイミングオフセットが大きくなるほどエラーレートは増大するが、 $0.05T_b$ 程度以下であればエラーレートの劣化は小さい。タイミング同期誤差に起因するエラーレート劣化の許容範囲は記録再生チャネルの設計方針で決められるものであるが、例えば Viterbi 復号後のビットエラーレートが 1 桁以上劣化しないことを目標とすれば、 $NLD = 2.02$ の場合に許容される同期誤差はおよそ $0.13T_b$ 以下である。

2.7 PRML 用チャネル符号

2 値飽和デジタル磁気記録では、従来からユーザーデータ系列をチャネル符号化して記録することが行われてきた。その目的は、(1) 記録電流の電力スペクトラムをチャネルの周波数伝達特性に合わせる事、(2) ビット同期用位相検出頻度を高めることなどであった [16]。

通常、チャネル符号を特徴付ける初等的パラメータ群として、 (d, k, m, n, r) が用いられる。 d は、符号語系列 (NRZI 変換あるいはプリコード前) における最小のゼロ連続数、 k は最大のゼロ連続数である。チャネル符号器は、 m ビットの情報語を n ビットの符号語に変換し、その符号化率は m/n である。また、 $r = 1$ は固定長符号を表し、 $r > 1$ は可変長符号を表す。このパラメータ群を用いると、上記目的 (1) は、 (d, k) の 2 つのパラメータの設定により、

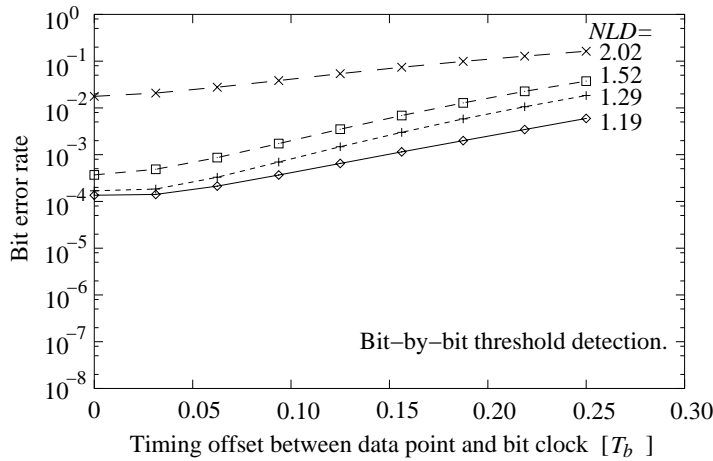


図 2.17: Timing offset dependency of the bit error rate in a PR(1,0,-1) channel with a 3-level threshold detector. SNR of an input isolated pulse: $S_{0-p}/N_{rms} = 20$ dB, Equalizer: 1st order LPF with $f_c = 1.0[1/T_b]$ and 5-tap FIR whose coefficients are determined by least squared error minimization method.

ある程度達せられる。また、目的 (2) は、最大ゼロ連続数 k をある値以下に制限すれば達成できる。

PRML の場合には、新たな目的として、Viterbi 復号器のパスメモリーのおふれ防止が加わる。PR(1,0,-1) の場合には、偶数系列と奇数系列に振り分けられた 2 本の等化後信号サンプル系列に対し、それぞれ Viterbi 復号を行う。よって、各系列内部における最大ゼロ連続長が、パスメモリー長よりも短く制限されていることが必要である。この最大ゼロ連続長制限のため、新パラメータ k_1 を追加すると、チャンネル符号を特徴付けるパラメータ群は (d, k, k_1, m, n, r) となる。

初期の PRML 系では、チャンネル符号として 8/9 符号 [17] を主に用いた。これは 1 バイト長の情報語を 9 ビット長のチャンネル符号語に変換する固定長ブロック符号であり、パラメータ $(0, 4, 4, 8, 9, 1)$ を持つ。この符号では、 $k = 4$ であるので、再生時に 3 値データ系列 $\{\hat{c}_k\}$ のゼロ連続数は最大 4 であり、ビット同期及びレベル制御ループにおける誤差検出頻度を確保できる。さらに、 $k_1 = 4$ であるので、Viterbi 復号時の平行パス区間数を最大 4 に制限でき、パスメモリーのおふれを防止できる。



図 2.18: Timing offset dependency of the bit error rate in a PR(1,0,-1) channel with a Viterbi decoder. SNR of an input isolated pulse: $S_{0-p}/N_{rms} = 20$ dB, Equalizer: 1st order LPF with $f_c = 1.0[1/T_b]$ and 5-tap FIR whose coefficients are determined by least squared error minimization method.

2.8 チャネル符号化及び信号処理方式の発展

PR(1,0,-1) と 8/9 符号などからなる基本的 PRML 方式を越えるチャネル方式として、大きく分けて 4 つの方向において研究開発が行われて来っており、一部は実用化されている。それぞれ、基本的 PRML に比べ、復調回路規模の増大を代償として、面記録密度の向上を図ることを目的としている。

一つの方向は、PR チャネルのシステム多項式を高次化した高次 PRML チャネルである。各種の提案があるが、中心的なものはシステム多項式の一般形が、 $(1-D)(1+D)^n$ で表されるものであり [18]、 $n = 2$ の時は EPR4、 $n = 3$ の時は EEPR4 と呼ばれる。多項式のうち、 $(1-D)$ 項は磁気記録系の微分応答を表し、 $(1+D)^n$ 項は、ステップ状磁化反転からの再生孤立波応答に対応する。次数 n が大きいほど、孤立波形に割り当てるビット数が増えるので、規格化線密度 $NLD = PW_{50}/T_b$ は高まる。また、状態数 4 の PR(1,0,-1) に比べて、例えば EPR4 の状態数は 8 であり、最小ユークリッド距離が増大し、符号化利得は約 3dB 高まる。しかし、高次 PRML チャネルでは、信号レベル数も増大し、等化誤差やクロック・ジッタなどの影響を受けやすくなるため、注意を要する [15]。高次 PRML のうち EPR4 は HDD に幅広く実用化されている。

高次 PRML の変形としては、EEPR4 などに 1-7 RLL 符号を組合せて、磁化反転間隔を広げることにより、記録非線形ビットシフトや Partial Erasure などチャネルの非線形歪みに強くした方式が提案されている [19]。また、高次 PRML チャネルにおいて、チャネル符号の符号間距離の分布構造を改良す

ることによって、エラーを起こし易い短距離を持つ状態遷移パスの個数を減らした方式が各種提案されている。

2 番目の方向は、通信におけるトレリス符号化変調の考え方の磁気記録への導入である。これは、PR チャンネルに畳み込み符号等の符号を組合せ、信号系列間のユークリッド距離を増加させるものであり、同方式の提唱者である Ungerboeck らによって開始された [20]。次に、磁気記録チャンネルに適するものとして、8/10 ブロック符号の一種である MSN 符号を PR(1,0,-1) に組み合わせた方式が提案され、PRML 方式と比べて 3 dB の符号化利得が得られることが報告された [21]。この方式は、筆者らによっても LSI に実装され [22]、本論文第 9 章で用いた HDD 試作機で用いている。なお、8/10 ブロック符号は符号化率が 8/10 と低く、媒体上の磁化反転密度が線記録密度の 1.25 倍になるため、高線記録密度化に適さない。そのため、符号化率を向上させたブロック符号の開発が行われており、例えば符号化率 8/9 の符号を用いる 16/18 トレリス符号化 EPR4 チャンネル方式が筆者らによって提案されている [23][24]。

3 番目の方向として、判定帰還等化器 (Decision Feedback Equalizer, DFE) を用いるチャンネル信号処理方式が挙げられる。これは、線形等化のみではなく、仮判定した再生データをもとに符号間干渉成分を合成し、これを再生信号から差し引くことにより干渉除去を行うものである。干渉成分合成時に、RAM テーブルを用いれば非線形干渉成分まで除去できるので、高密度化に伴い非線形性が顕著になる磁気記録系には魅力的である [25] が、実用例はほとんど見当たらない。

Noise-Predictive Maximum-Likelihood (NPML) チャンネル [26][27] は、PRML チャンネルにおいて、Viterbi 復号器のパス選択履歴情報に基づき、ノイズ予測と白色化を行うことにより、エラーレート改善を行うものであり、広く HDD に実用されている。

4 番目の方向は、ターボ符号・復号化であり、通信チャンネルと同様に畳み込み符号を用いた従属接続型ターボ符号化チャンネルや、低密度パリティ検査符号 (Low Density Parity Check Code, LDPC) を用いたターボ符号化チャンネルが研究されている。

上記の新しい記録再生チャンネル技術は、データ検出性能及びチャンネル符号を改善するものであって、チャンネル符号におけるセルフクロック抽出用制約条件の考慮を除き、チャンネルクロック生成技術からは独立している。従って、従来型 PLL を用いるセルフクロック方式と同様に、本論文に述べる新しいチャンネル同期方式は、少なくとも原理的には、本節に示した各種の新チャンネル方式に適用可能である。

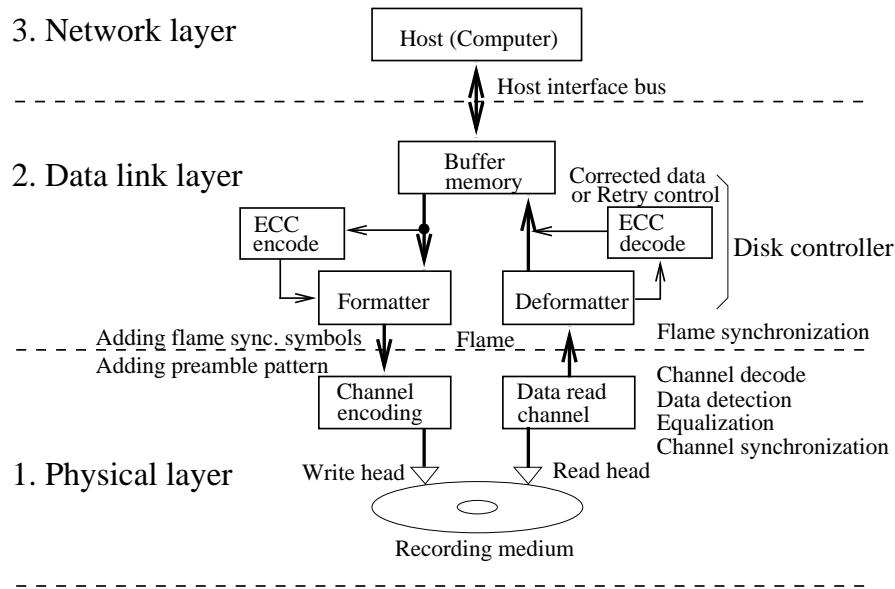


図 2.19: Disk storage system and OSI (Open System Interconnection) reference model.

2.9 従来型チャネル同期技術

本節では、デジタル磁気記録装置全体に必要な各種同期技術を概観し、その中で、本研究が対象とするチャネル同期について、現在一般的に用いられる方式を紹介し、その特徴を抽出する。

2.9.1 デジタル磁気記録装置に必要な各種同期技術

記録媒体の機械的移動を伴うデジタル記録装置において、タイミング同期の役割は、記録あるいは再生しようとするデータと、移動する媒体上の物理的記録との間に、正確に一对一の対応付けを行うことである。記録装置では、この対応付けは複数の階層を経て行われるので、その全体像におけるチャネル同期の位置付けを述べる。

一般にデジタル記録装置は、コンピュータなどのホスト装置からホストインターフェースを介して与えられたデータを記録する、あるいはデータを再生し、誤りが無いデータをホスト装置に出力する。その役割は、通信分野で用いられる OSI (Open System Interconnection) 階層モデル [28] を参照すれば、物理層とデータリンク層に相当すると考えられる。OSI 階層モデルとデジタル記録装置の内部構造との関係を図 2.19 に示す。

データリンク層の主な役割は、データのフレーム構造化と無誤り保証であ

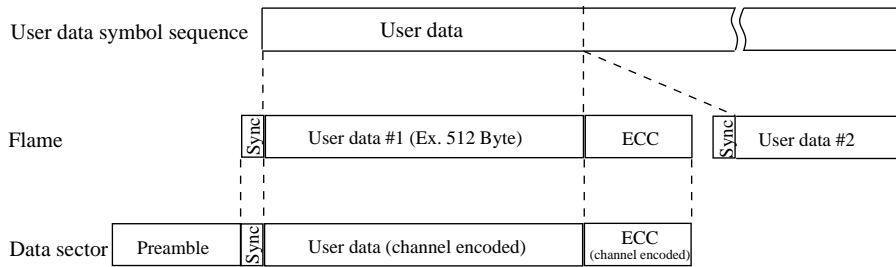


図 2.20: Flame structure of a data sector.

る。この役割は、デジタル磁気記録装置内部においては、記録再生チャンネルよりも上位の層であるコントローラが担当する。データを記録する場合、ホスト装置は、ホストインターフェースを介して、記録装置内部のコントローラにデータシンボル系列を与える。このデータシンボル系列は一旦コントローラ内のバッファメモリに蓄積され、この時、ホスト装置と記録装置の間の厳密な時刻同期性は失われる。次にコントローラは、図 2.20 に示すように、データシンボル系列を記録に適した長さに分割し、分割境界を示すシンボル同期パターンを先頭部に、誤り検出や訂正のための符号などを最後部に付加して、フレーム構造を形成する。なお、HDD など磁気ディスク装置の場合は、このフレームはデータセクターとも呼ばれる。再生時には、再生チャンネルから受け取ったフレームについて、先ずシンボル同期パターンを検出してフレーム境界に正しく同期し、フレーム構造を認識した上で、誤り検出符号や誤り訂正符号のシンδροームを検査し、もしシンボル誤りが検出されれば、符号により訂正を試みる。エラーがバーストエラーであって、そのシンボル連続長が訂正可能範囲を超えており、訂正不能と判断された場合は、再読み出しを行う。これは Retry (再試行) とも呼ばれ、磁気ディスク装置においてはディスク 1 周の回転待ちが必要であるため、装置のスループットを低下させる。Retry を要するバーストエラーの原因としては、記録媒体面の物理的傷の他に、チャンネル同期はずれにより、その事象以降のフレーム内データが殆ど誤りとなる場合などがある。すなわち、物理層におけるチャンネル同期はずれに起因するデータ再生エラーは、データリンク層における Retry 操作によって救済される。

最下層である物理層の役割は、データリンク層から受け取ったフレームの先頭部に Preamble (PLL の位相同期引き込みに用いる一定周期の繰り返しパターン) を付加し、記録媒体の性質に適する物理的存在として記録すること、再生時には逆操作を行ってフレームをデータリンク層に返すことである。なお、Preamble の付加は、装置によってはコントローラがフレーム形成時に行うことも多いが、OSI 階層モデルと整合させるため、ここでは物理層の役割として説明した。デジタル磁気記録装置では、記録再生チャンネルが物理

層に相当し、記録時は、フレームにチャンネル符号化を行った上で記録電流に変換して記録磁化を媒体に残す。再生時は、ヘッド再生信号に等化などの信号処理を行い、チャンネル同期を取った上で、シンボルを検出してフレームを出力する。

以上の理解に基づき、記録装置全体のデータの流れにおけるタイミング同期の目的は、以下の二つに分類される。

(1) チャンネルビット同期

記録媒体上の所定の位置に、所定の記録密度でフレームを記録する。
記録媒体の再生信号から正しくシンボルを検出する。

(2) データシンボル同期

フレーム構造の分解を行うため、シンボルの区切りを正しく把握する。

なお、以上ではデータの流れにおいて必要な同期技術を紹介したが、高いトラック密度を持つ HDD では、データ記録トラック上への高精度のヘッド位置決めが必要である。そのためのヘッド位置検出は、ディスク上に記録されたサーボ情報を再生することにより、行われる。殆どの HDD においては、セクターサーボ方式と呼ばれるヘッド位置検出方式が用いられており、そこにおいても同期技術が用いられている。

以下では、これらの従来型同期技術のうち、チャンネルビット同期に関する主要技術として、セルフクロック同期方式、Zoned Bit Recording 方式及びセクターサーボ方式における同期技術について、簡単に説明する。

2.9.2 セルフクロック型チャンネル同期方式

ここでは、本研究の対象である物理層におけるチャンネル同期技術について、現代のデジタル磁気記録装置において一般的に使われる、セルフクロック型同期方式を紹介する。この方式は、主として、再生対象データの再生波形自身から同期に必要な時間位相情報を得て、ビット同期を確立する方式である。

本方式は、再生信号のみから位相を得るため、データの記録は、一般的に固定位相・周波数のクロックに同期して行われることが多い。記録媒体や駆動機構の性質によって、相対移動速度が変動する場合には、媒体の移動速度変化に記録用クロック周波数を連動させる場合もある。

データ再生時には、あらかじめ固定データクロックに周波数を同期させておいた PLL を用意し、再生対象データセクター先頭部の Preamble において、PLL の出力クロックの位相を Preamble に同期させた後、対象データ自身への同期を維持しながら再生を行う。この位相同期方法はセルフクロック方式と呼ばれ、Preamble 及びデータ再生信号からの位相情報検出は前節の位相誤差検出器を用いて行われる。

現代のデジタル磁気記録チャンネルの主流を成す PRML チャンネルにおいて、Viterbi 復号器がメトリックを正しく計算するためには、データ存在時刻における信号サンプルのレベル平均値を所定値に制御するレベル制御と、サンプリングクロックをデータ存在点時刻に一致させるビット同期が必要である。しかし、図 2.12 のアイパターンから明らかなように、PR(1,0,-1) チャンネル出力波形のピーク点やゼロクロス点は必ずしもデータ存在点と一致しないので、従来の全波整流形 AGC や、ゼロクロス検出による位相誤差検出は、そのままでは適用できない。

従って、Viterbi 復号器入力点で振幅検出法（閾値との比較）により 3 値データ $\{\hat{c}_k\}$ を仮判定し、その結果に基づきレベル誤差と位相誤差を検出する。これによるレベル制御ループとビット同期ループの構成 [8][15] を図 2.21 に示す。

レベル制御ループは、検出されたレベル誤差により前段の可変利得アンプ (Variable Gain Amplifier, VGA) を帰還制御する。レベル誤差は、信号サンプルの MSE (Mean Squared Error) $E[(z_{eq}(kT_b) - \hat{c}_k)^2]$ を最小にする条件により、次式を用いて検出される。

$$\Delta\gamma_k = \hat{c}_k \{z_{eq}(kT_b) - \hat{c}_k\} + \hat{c}_{k-1} \{z_{eq}((k-1)T_b) - \hat{c}_{k-1}\} \quad (2.30)$$

連続する二つの信号サンプルでのレベル誤差検出結果を用いることにより、ノイズの影響を軽減できる。

次に、ビット同期ループでは、次式により位相誤差 $\Delta\tau_k$ を検出する。

$$\Delta\tau_k = \hat{c}_k z_{eq}((k-1)T_b) - \hat{c}_{k-1} z_{eq}(kT_b) \quad (2.31)$$

この位相誤差検出器は、3 値データ仮判定回路をレベル誤差検出器と共用できる。位相誤差検出結果は、D/A 変換器とループフィルタを介して、VCO (Voltage-Controlled Oscillator) の制御電圧として与え、ビットクロック位相を制御する。

以上から、従来型チャンネル同期方式の特徴は、以下の二つであると考えられる。

- (a) 可変実在位相の使用
再生対象信号に同期するため、位相がほぼ連続的に可変可能であり、時間軸上に実在するクロックを用いる。
- (b) セルフクロック型位相情報検出
再生対象信号自身から、タイミング同期に要する位相情報を検出する。

2.9.3 磁気ディスク装置用 Zoned Bit Recording 方式

チャンネル同期に関連する技術として、HDD など大容量磁気ディスク装置において一般的に用いられている Zoned Bit Recording 方式について述べる。

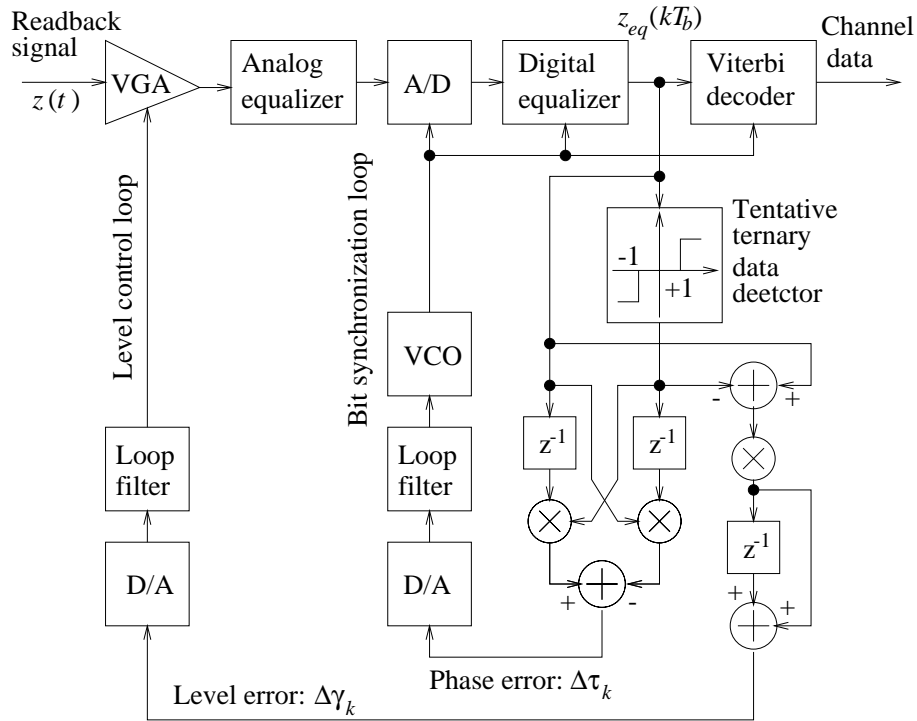


図 2.21: Example of the bit synchronization loop and the signal level control loop.

HDD など現代の磁気ディスク装置は、高速ランダムアクセス性をもたらす回転角速度一定 (Constant Angular Velocity, CAV) 方式を使いながら、同時にデータ記録容量を高めるため、図 2.22 に示す所謂 Zoned Bit Recording 型フォーマットを用いている。Zoned Bit Recording 型フォーマットは、ディスク面の半径によらず略一定の高い線密度でデータを記録するため、同心円状のデータトラック群を半径に応じて複数の環状ゾーンに分割し、各環状ゾーン毎に異なるデータレートをを用いて、データ記録を行う。ディスク内周側にある環状ゾーンのデータレートは低く、ディスク外周側にある環状ゾーンのデータレートは高く設定する。この操作は、相対線速度とデータレートを、半径に応じて量子化することに相当する。これら環状ゾーンの総数 N_{zone} は、以下の要件を考慮して決定される。参考までに、CAV 方式の対極にあるのは、線速度一定 (Constant Linear Velocity, CLV) 方式であり、これは記録トラックの半径変化に応じて回転角速度を調整することによりヘッド・媒体間の相対速度を一定に保ち、常に線記録密度を一定に維持する方式である。よって、Zoned Bit Recording 型フォーマットの究極の姿は、各トラック毎に異なるデータレートをを用い、全トラックの線記録密度を同一にしたものと考えられる。シミュレーションを用いた解析によれば、環状ゾーンの総数を

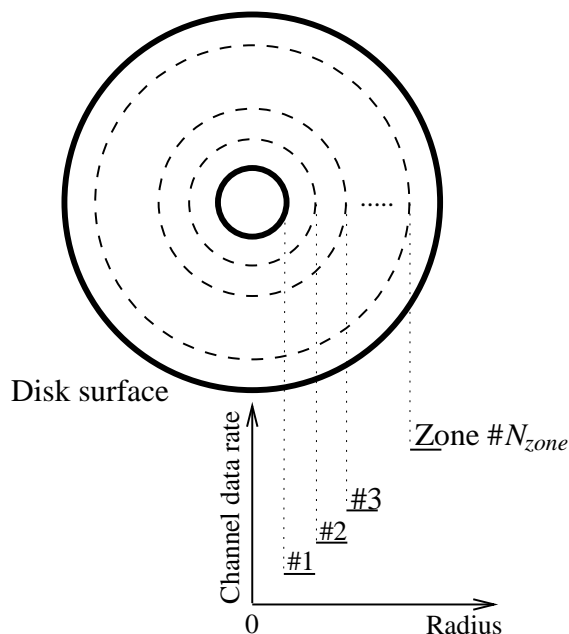


図 2.22: Principle of Zoned Bit Recording.

10 程度以上に増やしても、データ記録容量の増加は僅かである。また、複数の環状ゾーンをまたいでデータにアクセスする場合のチャンネル調整時間の必要性や、装置実現における複雑さを考慮すると、余りに多いゾーン数は適当ではない。従って、Zoned Bit Recording を実現するためには、装置のマスタークロックを入力とする PLL シンセサイザを用意し、マスタークロック周波数 f_M の有理数比倍の周波数 $f_d = f_M M_d / N_d$ を持つデータチャンネルクロックを、各環状ゾーン毎に発生する。通常、このマスタークロックは水晶発振器などにより発生され周波数と位相が固定されたクロックであり、各ゾーンのデータチャンネルクロックも固定周波数かつ固定位相である。記録時には、これらの固定データチャンネルクロックに同期して磁性媒体上にデータが記録される。

なお、マスタークロックとしては、通常は固定クロックを用いるが、本論文の第 4 章で述べる外部クロック同期型データチャンネルの場合は、ディスク回転に同期した外部クロックを用いる。

2.9.4 磁気ディスク装置用セクターサーボ方式における同期技術

HDD など大容量・高速ランダムアクセス型磁気ディスク装置においては、目的とするデータ記録領域への高速ランダムアクセス、及び高いトラック密

度から要請される高精度ヘッド位置決めを行うため、ヘッド位置を高精度、高頻度かつ実時間性をもって検出する必要がある。そのため、セクターサーボ方式と呼ばれるヘッド位置検出方式が用いられており、そこにおいても同期技術が用いられている。

セクターサーボ方式は、磁気ディスク面上に、セクターサーボフォーマットに従ってサーボパターンを磁気記録し、それをデータ再生用磁気ヘッドを時分割共用することによって再生し、ヘッド位置情報を検出する方式である。セクターサーボフォーマットは、同心円状のデータ記録トラックを寸断して、等角度間隔で放射状に形成された扇形のサーボ情報記録領域を一周に数十箇所持つ。各サーボ情報記録領域には、精密ヘッド位置検出用パターン、トラック番号、あるいは同期引き込み用プリアンプルパターンなどが磁気記録されている。各磁化パターンは、ディスク面上の半径によらず時間軸上で一定のデータレートで記録されており、物理的な線記録密度は、半径に逆比例して内周で高く、外周側では低くなっている。すなわち、サーボ情報記録には、2.9.3 節にて紹介した Zoned Bit Recording 方式は用いられない。これらのサーボ情報の記録方法には、装置の製造方法によって、サーボライタと呼ばれる専用装置でディスク面に記録する方法と、HDD 自身の磁気記録ヘッドを用いて記録する方法の 2 通りがある。

セクターサーボフォーマットでは、ディスク円周方向にデータ記録領域とサーボ情報記録領域を交互に配置しており、サーボ情報の再生はデータ再生用磁気ヘッドを時分割共用することにより行う。従って、サーボ情報を再生するためには、時間軸上におけるタイミング信号として、

- (1) データ記録領域とサーボ情報記録領域を時間軸上で分離するためのフォーマット分離用タイミング信号、
- (2) サーボ情報を同期検出する場合は、サーボ情報のビット同期を取るためのサーボクロック、

の 2 種類が必要である。フォーマット分離用タイミング信号 (1) は、通常のセクターサーボ方式では、サーボ情報記録領域の先頭部に特殊な記録パターン（例えばデータ情報記録領域には存在しない比較的長い無記録区間など）を設けて、これをサーボチャンネルにおいて他のクロック情報を参照せず検出することにより、発生されることが多い。サーボクロック (2) は、データチャンネルにおけるセルフクロック方式と同様に、各サーボ情報記録領域の先頭部に記録された専用プリアンプルパターンから発生され、後続するトラック番号などのビット同期に用いられる。但し、精密ヘッド位置検出用パターンは、矩形波状の記録磁化パターンであり、位置検出は再生信号振幅を検出することにより行われ、必ずしもビット同期を必要としない。また、これらのサーボ情報検出は、ヘッドがシークしている、すなわち記録・再生目的のトラックに向けて高速移動している状態においても十分な信頼性をもって行われねばな

らない。従って、同期誤差の影響を受けにくくするよう、精密ヘッド位置検出パターンは十分長くする、あるいはトラック番号の線記録密度はデータ記録領域に比べて十分低く設定される。

2.10 第2章のまとめ

本研究の背景として、従来型デジタル磁気記録チャンネルの各要素技術の概要を述べた。特に本研究の対象であるチャンネルビット同期技術について、記録装置全体における役割を明らかにした上で、従来方式を紹介した。従来型チャンネル同期方式の特徴は、(1) 可変実在位相の利用と、(2) 再生信号自身からの位相情報検出、の二つと考えられることを指摘した。

これらの特徴の各々対極を成す概念に基づき、本論文第 I 部では可変実在位相を利用しないチャンネル同期方式、第 II 部では再生信号以外から位相情報を検出するチャンネル同期方式について、研究を行った成果を述べる。

参考文献

- [1] 法橋滋郎, “デジタル記録再生機構の理論的解析 (2) (媒体及び記録再生系の出力振幅と分解能の理論的限界)”, 電子通信学会磁気記録研究会技術研究報告, MR67-3-23, 1967 年.
- [2] E. R. Kretzmer, “An efficient binary data communication system”, *IEEE Trans. Comm. Sys.*, Vol. CS-12, No. 2, pp. 250, June 1964.
- [3] E. R. Kretzmer, “Generalization of a technique for binary data transmission”, *IEEE Trans. Comm. Tech.*, Vol. COM-14, pp. 67-68, Feb. 1966.
- [4] A. J. Viterbi, “Error bounds for convolutional codes and an asymptotically optimum decoding algorithm”, *IEEE Trans. Information Theory*, Vol. IT-13, pp. 260-269, Apr. 1967.
- [5] H. Kobayashi and D. T. Tang, “Application of partial-response channel coding to magnetic recording systems”, *IBM J. Res. Develop.*, Vol. 14, pp. 368-375, July 1970.
- [6] H. Kobayashi, “Application of probabilistic decoding to digital magnetic recording systems”, *IBM J. Res. Develop.*, No. 15, pp. 65-74, 1971.
- [7] J. D. Coker, R. L. Galbraith, G. J. Kerwin, J. W. Rae and P.A. Ziperovich, “Implementation of PRML in a rigid disk drive”, *IEEE Trans. Magn.*, Vol. 27, No. 6, pp. 4538-4543, 1991.
- [8] R. D. Cideciyan, F. Dolivo, R. Hermann, W. Hirt and W. Schott, “A PRML system for digital magnetic recording”, *IEEE J. Selected Areas in Communications*, Vol. 10, No. 1, pp. 38-56, 1992.
- [9] 山腰隆道, 島野嘉治, 矢田博昭, “MR ヘッドの非線形歪が PRML チャネルに及ぼす影響”, *テレビジョン学会誌* Vol. 48, No. 11, pp. 1459-1464, Nov. 1994.

- [10] T. Yamakoshi, Y. Shimano and H. Yada, “The effect of MR head non-linearity on the PRML recording channel”, *IEEE Translation Journal of Magnetism in Japan* Vol. 9, No. 3, May/June 1994.
- [11] H. K. Thaper and T. D. Howell, “On the performance of Partial-Response Maximum-Likelihood and peak detection methods in digital magnetic recording”, *Digests of The Magnetic Recording Conference 1991 (TMRC'91)*, D1, IEEE, 1991.
- [12] M. J. Ferguson, “Optimal reception for binary partial response channels”, *Bell System Technical Journal*, Vol. 51, No. 2, pp. 493-505, 1972.
- [13] R. W. Wood and D. A. Petersen, “Viterbi detection of class IV partial response on a magnetic recording channel”, *IEEE Trans. Comm.*, Vol. COM34, No. 5, pp. 454-461, 1986.
- [14] 大澤寿, 池谷章, 田崎三郎, “NRZL 記録符号に対するビタビ復号法の信号検出方式に関する性能比較”, *テレビジョン学会誌*, Vol. 35, No. 7, pp. 570-575, 1981.
- [15] F. Dolivo, “Signal processing for high-density digital magnetic recording”, *Proc. VLSI and Computer Peripherals*, 1-91/1-96, IEEE, 1989.
- [16] P. Siegel, “Recording codes for digital magnetic storage”, *IEEE Trans. Magn.* Vol. MAG21, No. 5, pp. 1344-1349, 1985.
- [17] J. S. Eggenberger and A.M. Patel, “Method and apparatus for implementing optimum PRML codes”, U.S. Patent 4,707,681, 1987.
- [18] H.K. Thaper and A.M. Patel, “A class of partial response systems for increasing storage density in magnetic recording”, *IEEE Trans. on Magn.* Vol. 23, No. 5, pp. 3666-3668, 1987.
- [19] R. T. Behrens and A. J. Armstrong, “An advanced read/write channel for magnetic disk storage”, *Proc. 26th Asilomar Conf. on Signals, Systems & Computers*, pp. 956-960, 1992.
- [20] J. K. Wolf and G. Ungerboeck, “Trellis coding for partial-response channels”, *IEEE Trans. Commum.*, Vol. COM34, No. 8, pp. 765-773, 1986.
- [21] H. K. Thaper, J. Rae, C. Shung, R. Karabed and P. Siegel, “On the performance of a rate 8/10 matched spectral null code for Class-4 Partial Response”, *IEEE Trans. Magn.*, Vol. 28, No. 5, pp. 2883-2888, 1992.

- [22] 小路法男, 小松禎浩, 渡辺慎一, 山下雅史, 源代裕治, 米沢克行, 仙波公正, 赤星弘之, 林信裕, 島野嘉治, 内田雅貴, 矢田博昭, “HDD 用 100Mbps/10 トレリス符号化 PRML 信号処理 LSI”, 電子情報通信学会集積回路研究会技術研究報告, ICD97-113, pp. 272-277, 1997 年 8 月 22 日.
- [23] 林信裕, 内田雅貴, 島野嘉治, 矢田博昭, “16/18 トレリス符号化 EPR4 信号処理方式”, 電子情報通信学会磁気記録研究会技術研究報告, MR97-67, 1997 年 12 月 8 日.
- [24] M. Uchida, N. Hayashi and H. Yada, “A 16/18 Trellis Code for EPR4 Magnetic Recording Channel”, *Conference record of GLOBECOM '98*, S118.5, Sydney, Australia, Nov. 1998 (Refereed).
- [25] K. Fisher, J. Cioffi and C. M. Melas, “An adaptive DFE for storage channels suffering from nonlinear ISI”, *Proc. of IEEE ICC '89*, pp. 1638-1642, 1989.
- [26] P. R. Chevillat, E. Eleftheriou and D. Maiwald, “Noise predictive partial-response equalizers and applications”, *IEEE Conf. Records ICC'92*, pp. 942-947, June 14-18, 1992.
- [27] J. D. Coker, E. Eleftheriou, R. L. Galbraith and W. Hirt, “Noise-Predictive Maximum Likelihood (NPML) Detection”, *IEEE Trans. Magn.*, Vol. 34, No. 1, pp. 110-117, Jan. 1998.
- [28] A. S. Tanenbaum, “Computer networks”, *Prentice-Hall software series*, pp. 15-17, 1981.

第I部

固定クロックサンプリング補 間型チャネル同期方式の研究

第3章 PRMLチャネル用固定クロックサンプリング補間型ビット同期方式

概要¹ : デジタル磁気記録装置の変復調方式として実用化が進められている PRML (Partial-Response Maximum-Likelihood) チャネルのための完全デジタル信号処理によるビット同期方式を考案し、実験により原理確認を行った。本ビット同期方式は、固定クロックによる標本化と判定指示型デジタル位相同期ループ (Phase-Locked Loop, PLL) 及び補間器を組み合わせたものである。判定指示型デジタル PLL は、周波数と位相が固定されたクロックに従い標本化された、データ存在点に同期しないサンプリングレート 2 sample/bit の信号サンプル系列を入力とし、クロック再生を行う。補間器は、判定指示型デジタル PLL の出力位相が指示するデータ存在点の信号値を計算し、Viterbi 復号器へ供給する。本方式を用いることにより、等化器から Viterbi 復号器までの PRML 再生チャネルを、単一の固定マスタークロックに同期して動作するデジタル信号処理回路、あるいはデジタル信号処理プロセッサ上で動作するソフトウェアプログラムで実現できる。本ビット同期方式を用いた PRML 再生チャネルを試作し、磁気ディスク装置において動作原理確認実験を行った結果、チャネルビットレート 10 Mbit/s において 10^{-6} 以下のビットエラーレートが得られた。

3.1 はじめに

近年、符号化および信号処理技術によって磁気ディスク装置の記録密度を高めようとする PRML (Partial-Response Maximum-Likelihood) 方式 [1] [2] の実用化が進められている。PRML 方式はパーシャルレスポンスと Viterbi 復号法を組み合わせた記録再生チャネル符号化信号処理方式であり、若干の符号化利得が得られると共に、線記録密度増加が図れる。

この実用化を行うためには、PRML についての以下の特徴を考慮して、再

¹本章 3.3 節と 3.5-3.6 節の出典 : 矢田 博昭, 他, “デジタル信号処理による PRML 用ビット同期回路”, 電子情報通信学会和文論文誌, Vol. J75-C-II, No. 11, pp. 643-652, 1992 年 11 月. ©1992 IEICE. H. Yada, et al., “A Novel Digital Signal Processing Bit Synchronizer for a PRML Recording Channel”, *Electronics and Communications in Japan, Part 2: Electronics*, Vol. 76, No. 4, pp. 84-95, Scripta Technica, Inc., Apr. 1993.

生信号処理系を構成する必要がある。まず、PR(1,0,-1) (パーシャルレスポンス・クラス4, PR4) チャンネル再生波形には、チャンネルビットレートの1/2の周波数成分が存在せず、クロック再生が容易でない。また、比較的精密なチャンネル等化 [3] が必要なこと、さらに最尤系列復号のために Viterbi 復号器を用いることなどから、従来用いられたアナログ処理は不適當であり、本質的にデジタル信号処理が適すると考えられる。これまでに提案された PRML 再生チャンネルの構成 [4][5] は、信号レベルは離散時刻で量子化されたデジタル量として表現するが、時間軸上のデータ存在点位相はアナログ量として扱っている。従って信号処理系は、デジタル信号処理回路と、ビット同期用 PLL (Phase-Locked Loop) で用いられる電圧制御発振器 (Voltage-Controlled Oscillator, VCO) などアナログ回路の混在構成である。

これに対して、今回提案するビット同期方式では、信号レベルもデータ存在点位相もデジタル量として表現されており、アナログ回路が不要である。従って、等化器やビット同期系および Viterbi 復号器などからなる PRML 再生チャンネルの主要部が、周波数と位相が固定された単一の固定クロックに従う同期式デジタル信号処理回路で実現でき、デジタル LSI あるいはデジタル信号処理プロセッサ上で動作するソフトウェアプログラムへの実装に適する。また、サンプリングレートが比較的低い 2 sample/bit であるため、高いチャンネルビットレートに対応可能である。

本章では、まず PRML 再生チャンネル全体の構成に触れた後、ビット同期系を構成する判定指示型デジタル PLL (Decision-directed digital PLL, D3PLL) と補間器の動作原理を述べる。次に、本構成案により試作した PRML 再生チャンネルの、磁気ディスク装置における原理確認実験について述べ、Viterbi 復号後で 10^{-6} 程度のビットエラーレート仕様を満足するビット同期特性が得られたことを示す。

3.2 本方式の背景と本研究の位置付け

固定クロックサンプリング補間型同期方式 (Interpolated Timing Recovery, ITR) について、通信用チャンネルと記録再生チャンネルの分野において文献調査を行い、本章に述べる PRML 記録再生チャンネル用 ITR の位置付けを明確にする。

3.2.1 通信チャンネルにおける ITR 方式の研究

通信チャンネルの分野における調査結果は次の通りである。

補間を利用した完全デジタル型同期技術の明確な概念を提示したものとして、欧米における学術論文や特許の参考文献として頻りに引用されている初期の文献は、1993年3月に出版された F. M. Gardner の論文 [13] である。

この論文の内容は 1990 年に発表されている [12]。F. M. Gardner は、デジタル変復調器 (MODEM) を念頭において、(a) 固定クロックを用いたデータシンボル非同期のサンプリングを前提とし、(b) 正しい復調出力をデータシンボル非同期の信号サンプルに基づき補間することを想定し、そこで生じる技術的問題として以下の 6 項目：(1) 補間の数理モデル、(2) 補間の制御方法、(3) 補間器に必要な特性、(4) 補間器の実装、(5) この同期方式の性能及び必要な演算量、(6) 補間の概念的モデルを指摘している。このうち、(4)(5)(6) は随伴する論文 [16] で扱っている。補間器としては、本論文で用いた Sinc 関数をインパルス応答に持つ理想補間器ではなく、実装時の複雑さを考慮して、1 次補間あるいは区分 2 次補間など、低い次数の補間器を検討している。

但し、F. M. Gardner の論文の背景説明に従えば、固定クロック標本化と補間フィルタによる同期について最も早く言及したのは、Aachen 工科大学 (RWTH) の G. Ascheid らの 1989 年の論文 [11] である。この論文は、変調方式として QASK (Quadrature Amplitude Shift Keying) や PSK (Phase Shift Keying) などを用いるデジタル伝送チャネルを対象とし、固定クロック標本サンプルに基づいたキャリア位相とデータシンボルの同期及び最尤データ検出を提案し、試作機により実証したものである。しかし、固定クロック標本化と補間による同期の概念を明確に記述したものではない。

文献によっては、1988 年に F. M. Gardner が European Space Agency に提出した技術報告が ITR の最も早期の文献であるとして引用しているものもある [14][15]。

日本における通信チャネルへの補間器の適用は、1989 年に日立製作所の S. Nakamura らが、衛星無線通信用復調器としてキャリア同期とベースバンドシンボル同期を相互に非同期とし、シンボル同期を 2 次 Lagrange 補間で行う方式を提案し、試作回路による QPSK (Quadrature PSK) 変調信号の復調をデータレート 128 kbit/s で実証した [7]。但し、シンボル同期クロックの発生には VCO を用いており、固定クロックを用いる ITR 方式ではない。1991 年から 1992 年にかけて、NTT の松本と関らは、通信用 QPSK チャネルのベースバンド復調用として、固定クロック標本化を行い、VCO を用いず波形整形フィルタの係数を入れ替える ITR 方式を開発し [8]、データレート 30 Mbit/s での動作を実証した [9]。

従って、通信チャネル用 ITR 方式の原理と概念の提唱者を特定することは難しく、1988 年から 1993 年にかけて日米欧の研究者により、その概念が形成されたと表現するのが妥当であろう。

通信用 ITR に関しては、これまでに述べた初期の方式提案と概念形成の後、シンボル位相とサンプリング位相のずれによる低域離散スペクトルを持つ周期的補間誤差の解析 [17][18][19][20]、それへの補正方法 [21] が研究され、Stanford 大学の D. Kim らによる最小平均 2 乗誤差 (Minimum Mean Square Error, MMSE) 原理に基づくノイズを含めた補間フィルタの最適設計方法

[22] の研究が行われて、ほぼ基礎が確立した。その後、現在に至るまで様々な派生研究が行われている。

他に、無線通信チャネルの分野では、蓄積一括復調のために、データ非同期の固定クロック点の信号サンプルに基づいて高速フーリエ変換などデジタル信号処理によりクロック成分の抽出を行う方式が研究されている [23][24]。

3.2.2 記録再生チャネルにおける ITR 方式の研究

次に記録再生チャネルにおける ITR 研究開発の歴史について、文献調査を行った結果を述べ、本章に述べる研究の位置付けを明らかにする。

まず、本章の PRML 記録再生チャネル用固定位相標本補間型同期方式は、応用分野が異なる G. Ascheid や F. M. Gardner の研究成果を参照することなく、独立に 1990 年に着想されたものである。その先行研究は、1983 年に報告した、杉田と矢田によるマルチトラック固定ヘッド型デジタルテープレコーダ (Stationary head type Digital Audio Tape recorder, SDAT) 用時分割多重処理型再生チャネルの研究 [25][26] である。これは、磁気ヘッド再生信号の固定クロック標本に基づき、1 次線形補間により同期及び閾値比較型データ検出を行うものであった。これによって、20 本の記録トラックから同時並列に再生されてくる信号群から、一つの固定クロックに同期した完全同期式デジタル信号処理再生チャネルを時分割多重利用することによって、各トラックのデータを再生できる。なお、この方式は、SDAT の製品化に重要な技術として規格標準化におけるチャネル符号の選定などに影響を与えた他、その固定クロック標本同期型検出原理は、ソニー株式会社の Non-Tracking 型デジタルテープレコーダ “NT-1” [27] などにも実用された。

本章の PRML 記録再生チャネル用固定位相標本補間型同期方式は、上記 SDAT 用先行研究の経験の上立って、1990 年頃から記録装置に適用され始めた Viterbi 復号法 [28] などの、データ存在点位相における信号値を要する最尤検出器に適合するよう、高次 FIR (Finite Impulse Response) 補間フィルタによる位相同期の概念を導入して補間精度を抜本的に向上させ、また PR チャネルの多値信号に正しく同期できるよう判定指示型 DPLL (Digital PLL) を導入したものである。この方式は、1991 年 10 月にソニーの社内学会である Sony Research Forum 1991 で発表され、1992 年 4 月に社外向けの Proceedings of Sony Research Forum 1991 [29] に公表された。次いで、電子情報通信学会論文誌に掲載された [30][31]。また、特許の権利登録も済んでいる [32][33]。

文献調査によれば、記録チャネル用同期方式のうち、本研究の次に早い時期の報告としては、1994 年における IBM の C. M. Melas と P. Sutardja の発表 [34][35] がある。しかし、そのチャネルは再生パルスの有無からデータを検出するピーク検出方式のみを対象としており、信号振幅値を補間していないので、ITR 方式とは異なるものである。

記録チャンネル用の厳密な意味での ITR 方式としては、ようやく 1997 年に次の 2 つの研究が発表されている。一つは Stanford 大学の Z. Wu と J. M. Cioffi の論文 [36] であり、MMSE 最適化補間フィルタを用い、PR(1,0,-1) を用いる PR4ML チャンネルにおいて Nyquist レート以上の信号成分をほぼ無視することによって、サンプリングレートを 1.05 sample/bit まで下げられることをシミュレーションにより示した。また HDD などのデータセクターへの同期に好適な Digital Zero Phase Start 方式を提案した。

同時期に Cirrus Logic 社の M. Spurbeck と R. T. Behren は PR4ML チャンネル用の ITR 同期技術を発表し、FIR フィルタ係数を理想補間フィルタの最小 2 乗近似で求める手法により補間フィルタを設計し、サンプリングレートが 1.1 sample/bit 以下でも良いエラーレートを実現できるとしている [37]。なお、同社からは 1995 年以降、ITR 方式を用いる磁気記録再生チャンネルに関して特許出願（例えば [38]）が行われている。その後、この方式を LSI に実装した例も発表されている [39][40]。また 2002 年には、STMicroelectronics 社からも ITR 方式を採用した LSI 製品が発表されている [41]。

その後、記録再生チャンネル用 ITR 方式については、以下に示すように、現在に至るまで各種の関連研究が発表されている。

Minnesota 大学の T. Oenning と J. Moon は、通常の ITR ではなく、一旦簡単に補間した信号から 3 値データを仮検出し、それに基づき振幅誤差予測器（Amplitude Error Predictor, AEP）により固定クロック標本信号とデータ信号の誤差を推定し、固定クロック標本信号から引くことにより、データ信号を求めようとする方式を提案した [42]。しかし、シミュレーション結果として、ITR に比べて悪いエラーレートしか得られていない。

Data Storage Institute の G. Mathew らは、MDFE (Multilevel Decision Feedback Equalization) チャンネルの同期に補間を応用した [43]。

Carnegie Mellon 大学の Y. Yuan らは、Turbo 符号チャンネルを対象とし、同期方式として、VCO を用いる従来型 PLL と ITR 及び新しい AFTR (Adaptive Filter Timing Recovery) の 3 種類を用いた場合のエラーレート性能を、シミュレーションにより比較した [44]。

IBM 社の D. Berman らは、ITR 方式の補間フィルタを 2 段構成にした Enhanced Linear Interpolation (ELI) を提案している [45]。これは、先ず 4 タップ程度の FIR フィルタにより固定サンプル信号点の midpoint を補間し、サンプリングレートを見かけ上 2 倍にした上で、そのサンプル系列に対して線形補間器による通常の ITR を行う。従来の線形補間型 ITR に比べ、ELI では、ほぼ 1/2 のサンプリングレートでも同じ補間誤差を得られると主張している。

University of California at San Diego の J. S. Goldberg と J. K. Wolf は、再生信号系列の有限長ブロックと、通常の判定指示型同期法を用いて仮データ検出を行い復元した信号系列ブロックとの相互相関を求め、それが最大になるよう補間器を用いて同期を行う方式を提案した [46]。この方式では、同

じ再生信号サンプル系列を 2 回処理するため、有限長ブロック単位での同期となる。シミュレーションにより、従来方式に比べ、エラーレートがジッタの影響を受けにくいことを示している。

富士通研究所の M. Sawada らは、ITR 方式に初期周波数オフセット検出器を組み合わせ、Zero Frequency Start を可能とする方式を提案した [47]。先ずプリアンブル再生信号の固定クロック標本と基本正弦波の相関を取って初期周波数差を検出する。プリアンブルを含むデータセクター全体の固定クロック信号サンプルをメモリーに記憶しておき、先に検出しておいた周波数偏差を考慮して従来型 ITR を行うことによって、ロックレンジの拡大あるいはプリアンブル長の短縮が可能である。

さらに、ITR 方式から派生したものとして、本論文第 II 部で述べる外部クロック型同期方式と組み合わせたものが筆者らによって HDD 用に提案され [48]、光ディスク装置への応用例も報告されている [49]。

以上の文献調査結果に従えば、記録再生チャンネル用 ITR 方式としては、本章の研究が最も早期のものと言える。但し、固定クロックサンプリングレートについては、本研究では 2 sample/bit のみを提案し実証したが、製品への実装に有利な 1 sample/bit に近いサンプリングレートは 1997 年以降の後続研究により示されたことを付記する。

3.3 固定クロックサンプリング補間型 PRML チャネル同期系

3.3.1 PRML 再生チャンネル全体の構成

図 3.1 に、固定クロックサンプリング補間型同期方式を用いる PRML 再生チャンネルのブロック図を示す。A/D 変換器は、チャンネルビットレートの 2 倍の周波数 f_s の固定クロックに従い、再生信号の標本化ならびに量子化を行う。等化器 (EQ) は FIR デジタルフィルタであり、チャンネル応答特性を PR(1,0,-1) に適合させるように波形等化を行う。

再生チャンネルの主要部は判定指示型デジタル PLL (D3PLL) と補間器 (Interpolator) からなるビット同期系 (Bit synchronizer) であり、等化後信号波形上のデータ存在点位相における信号値を計算して、Viterbi 復号器に与える。Viterbi 復号器は、サンプリングの冗長度を除くためのデータバッファ機能も持つ。またレベルトラッキングループは、データ存在点位相における非ゼロの信号レベルの絶対値に追従し、Viterbi 復号器に信号レベルの基準値を与える。

新方式の適用対象として本章で想定する磁気記録チャンネルの仕様は、チャンネルビットレート:10~20 Mbit/s、Viterbi 復号後のビットエラーレート: 1×10^{-6} 、規格化線密度: $NLD=1.0 \sim 2.0$ 、入力信号 S/N: $S_{0-p}/N_{rms} \simeq 20$ dB である。

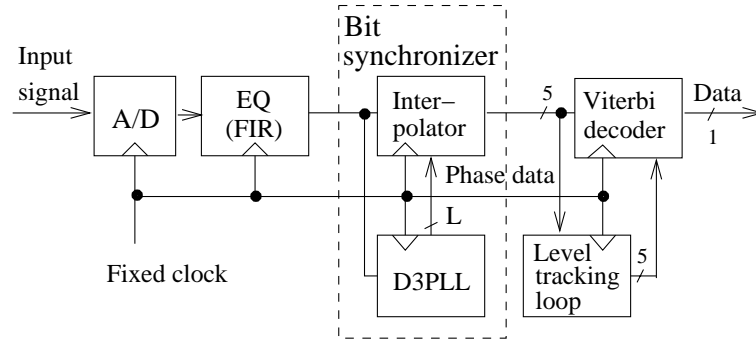


図 3.1: Block diagram of the new PRML read channel which operates with a unique fixed clock.

ここで規格化線密度は、再生孤立波形の半値幅を PW_{50} 、データのビット間隔を T_b とする時、 $NLD = PW_{50}/T_b$ である。ビットエラーレートの仕様は、誤り訂正符号として Reed-Solomon 符号を用いる通常の磁気ディスク装置における典型的な値である。また、主にディスク回転速度の変動に起因する再生チャンネルビットレートの周波数偏差は、固定クロック周波数の $1/2$ を基準として、 $\pm 0.1\%$ 程度である。

3.3.2 ビット同期系内部の位相表現

図 3.2 は、等化後の PR(1,0,-1) チャンネルのアイパターン例である。PR(1,0,-1) チャンネルのデータは 3 値であり、“-1”、“0”、“+1”のいずれかの値をとる。一般にデータ存在点の位相を 0 radian とすると、それらの中点の時刻の位相は π radian である。

次に、本ビット同期方式における、固定クロックサンプル点とデータ存在点との時間関係、および位相表現法について説明する。図 3.3 に PR(1,0,-1) チャンネル出力における信号波形の例を示す。ここで S_k は、周期 $T_s (= 1/f_s)$ の固定クロックによる時刻 kT_s における信号波形 $S(t)$ のサンプルである。但し、 k は整数である。また信号波形上のチャンネルデータ存在点 (Data point) を S_k^0 と表す。データ存在点 S_k^0 と、固定クロックによるサンプル点 S_k は、一般には一致せず、両者は非同期である。本節では、説明を簡単にするため、チャンネルビットレートに周波数偏差が存在せず、位相偏差のみが存在すると想定する。サンプリングレートは 2 sample/bit であるため、データ存在点 S_k^0 は平均して 2 信号サンプルに 1 回の割合で存在する。

本ビット同期系の内部における位相表現法について述べる。本同期系は、固定クロックに従い動作する完全同期式デジタル回路であり、サンプリング間隔 T_s に等しいタイムスロット毎に、全内部状態が更新される。従って、

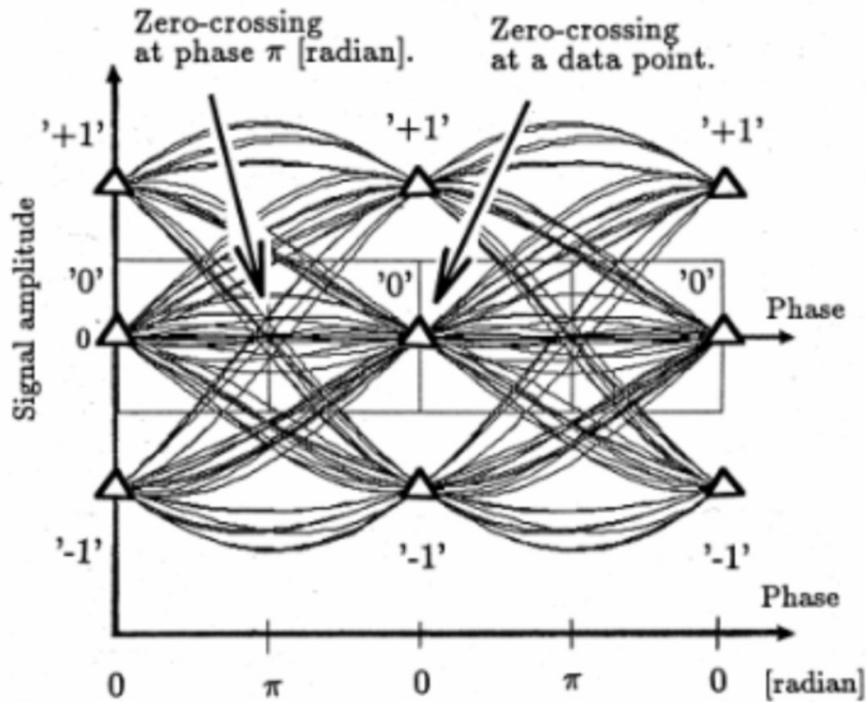


図 3.2: Eye-pattern of the equalized PR(1,0,-1) channel signal.

データ存在点の位相も、時刻 kT_s 毎に更新される離散位相値として表現されねばならない。そのため時間軸上から見て、時刻 kT_s におけるデータ存在点位相 θ_k を、時刻 kT_s から当該タイムスロット内のデータ存在点 S_k^0 までの時間で表現する。逆に、データ存在点位相を 0 radian と表した位相軸上から見れば、 θ_k は信号点 S_k のサンプリング位相に相当する。

また、もし図 3.3 の区間 $[(k-2)T_s, (k-1)T_s]$ のように、当該タイムスロット内部にデータ存在点が無い場合には、時刻 $(k-1)T_s$ から、一つ前のタイムスロットのデータ存在点 S_{k-2}^0 までの時間が、当該スロットのデータ存在点位相 θ_{k-1} に相当する。

ビット同期系の内部において、位相は語長 L bit を持つ固定小数点のデジタル量として表現され、ビット間隔 T_b に相当する位相 2π radian は、 2^L 個の量子化位相スロット (quantized phase slot) に分割される。図 3.3 の下部に示す例では、位相語長は $L = 4$ bit であり、 T_b は 16 個の量子化位相スロットに分割される。この例では、 $\theta_{k-2} = 4_{HEX}$, $\theta_{k-1} = C_{HEX}$, $\theta_k = 4_{HEX}$ である。但し、添字 HEX は 16 進数表現であることを示す。

以上では、チャネルビットレートに周波数偏差が無い場合について説明したが、実際には、ディスク回転むらなどによる僅かな周波数変動が存在する。そ

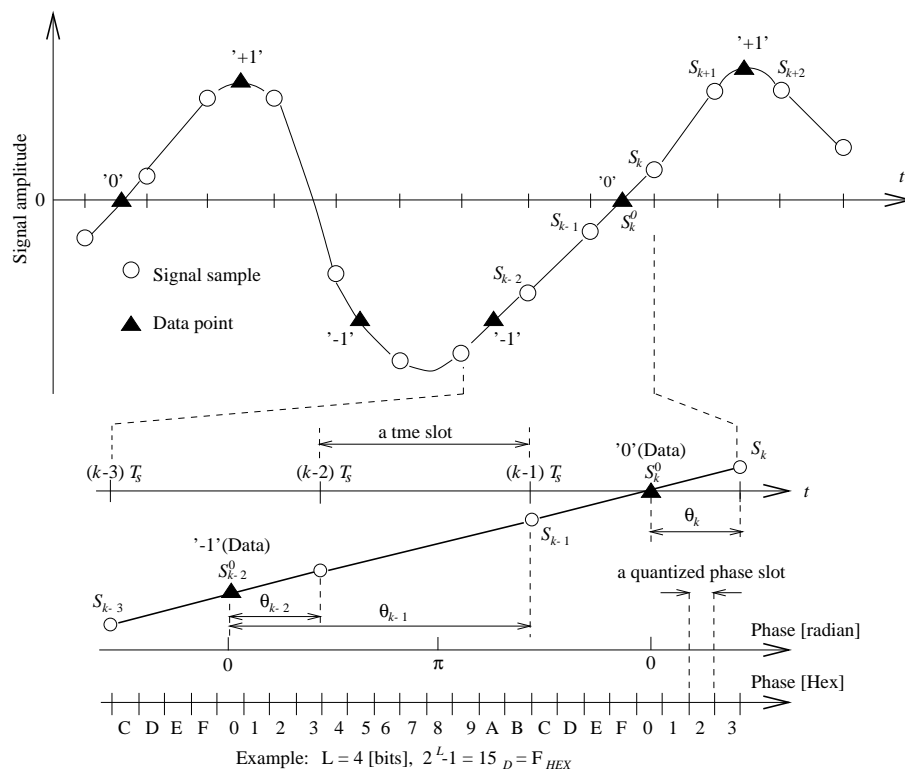


図 3.3: Data points and signal samples in the PR(1,0,-1) channel output waveform.

のため、チャネルビットレートが中心周波数よりもやや高い場合には、データ存在点を持つタイムスロットが来る毎に位相 θ_k は増大していく。逆に、チャネルビットレートが低い場合には、位相が減少していく。

3.3.3 ビット同期系の機能

本ビット同期系の機能は、データに非同期な固定クロックサンプル系列 $\{S_k\}$ を観測することにより、

- (1) データ存在点位相 θ_k を検出し、位相追従出力値 $\hat{\theta}_k$ を得て、
- (2) 位相 $\hat{\theta}_k$ における信号値 \hat{S}_k^0 を復元する、

ことである。

上記の機能 (1) は判定指示型デジタル PLL が受持ち、機能 (2) は補間器が受け持つ。

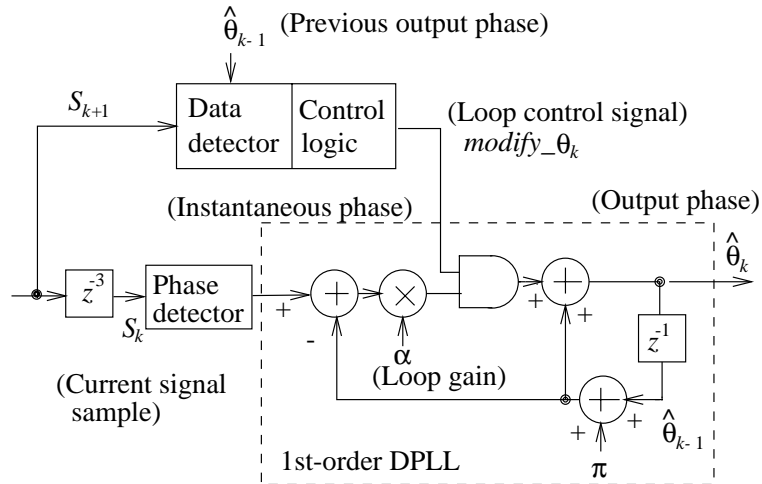


図 3.4: Signal flow diagram of the Decision-directed digital phase-locked loop (D3PLL).

3.4 判定指示型デジタル PLL

3.4.1 構成

判定指示型デジタル PLL (D3PLL) の内部構成を図 3.4 に示す。データ存在点位相検出部 (Phase Detector)、デジタル位相同期ループ (DPLL) および判定指示による位相更新制御部 (Data Detector および Control Logic) から構成される。

データ非同期な信号サンプル S_k から、データ存在点位相検出部により瞬時位相 θ_k^d が検出され、DPLL に入力される。DPLL はデジタル信号処理型 1 次位相同期ループであり、時々刻々変化する θ_k^d に基づいてデータ存在点位相に追従し、位相追従出力 $\hat{\theta}_k$ を出力する。ここで、瞬時位相 θ_k^d が正しくデータ存在点において検出されたものか否かを指示するために、判定指示型位相更新制御部から 2 値制御信号 $modify_{-\theta_k}$ が DPLL に与えられる。

3.4.2 データ存在点位相検出部

線形補間による位相検出の原理

データ存在点位相検出部は、固定クロックでサンプリングされた連続する二つのサンプル値から、入力信号 $S(t)$ の瞬時零交差点位相を求める。瞬時位相の検出原理を図 3.5 に示す。瞬時零交差点位相検出値 θ_k^d は、真の位相 θ_k の関数である信号サンプル $S_{k-1}(\theta_k)$ と $S_k(\theta_k)$ の間の信号波形を直線近似し

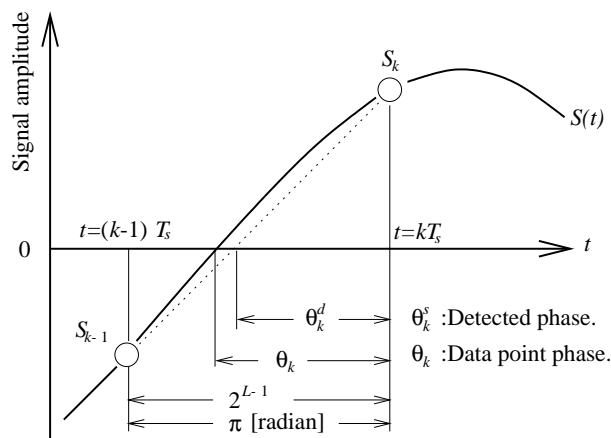


図 3.5: Principle of the instantaneous phase detection based on linear interpolation.

て、次式により計算される [25]。

$$\theta_k^d = \pi \frac{S_k(\theta_k)}{S_k(\theta_k) - S_{k-1}(\theta_k)} \quad (3.1)$$

検出結果は L bit の位相語として、DPLL へ渡される。前述のように、整数値 2^{L-1} は 1 タイムスロット (1 サンプル間隔 T_s) 内の量子化位相スロット数を表し、位相 π radian に相当する。ここで、全ての零交差点位相がデータ存在点位相に等しいわけではない。両者が等しいか否かの判断法は、3.4.4 節の判定指示型位相更新制御部において述べる。

図 3.6 は、本位相検出部の入出力特性のシミュレーション例である。横軸は信号波形の零交差点位相すなわち真の瞬時位相 θ_k であり、縦軸は本検出部による位相検出結果 θ_k^d である。瞬時位相の値にかかわらず、位相検出が可能であることが判る。この例で用いた検出対象信号波形 $S(t)$ は、規格化線密度 $NLD = 1.5$ の Lorentz 型孤立波形を、雑音帯域制限のためのカットオフ周波数 $1/T_b$ の 1 次低域通過フィルタ (Low-Pass Filter, LPF) を通した後、5 タップ FIR 型等化器により等化し、周期 $6T_b$ で繰り返す 3 値データ系列 $\dots, 0, +1, +1, 0, -1, -1, 0, \dots$ が得られるように重ね合わせたものである。

位相検出対象信号は雑音が重畳した確率過程であり、それを式 (3.1) が表すシステムに入力して瞬時位相を検出する。従って位相検出値も確率過程であるので、以下では位相検出誤差を確定的成分とランダム成分に分けて解析する。

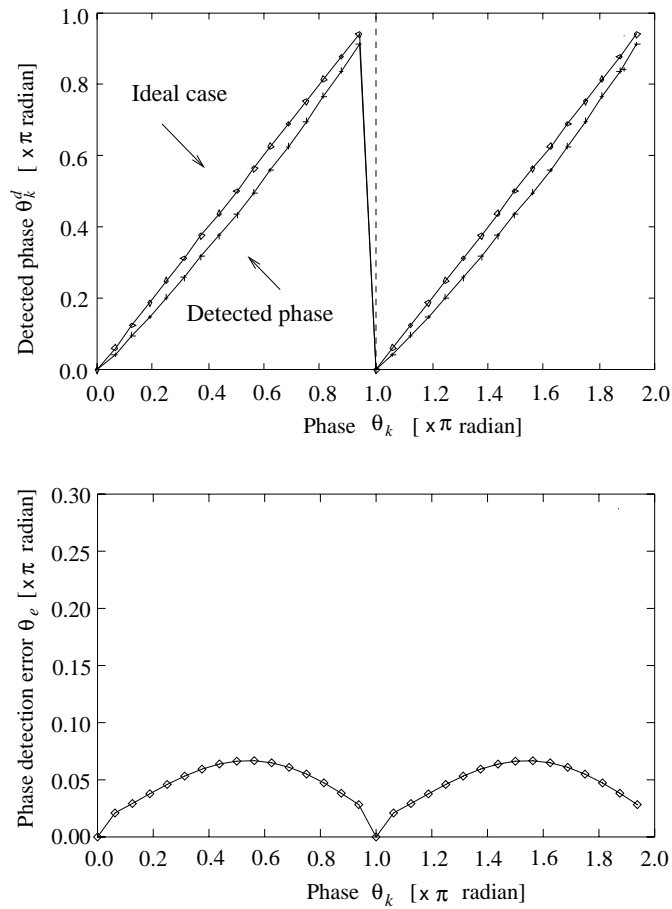


図 3.6: Input-output characteristics $\theta_k^d(\theta_k)$ of the phase detector and the deterministic phase detection error $\theta_e = \theta_k - \theta_k^d$.

位相検出誤差の確定的成分

図 3.6 では、信号波形の零交差点近傍を直線近似したことによる、真の位相 θ_k と瞬時位相検出値 θ_k^d の間の誤差 $\theta_e \equiv \theta_k - \theta_k^d$ が見られる。これは、検出対象信号の重畳雑音には起因しない確定的誤差成分であり、真の位相 θ_k の値により変化し、原理から容易に想像されるように固定クロック標本点間の中点でほぼ最大になる。

この最大誤差の規格化線密度への依存性を上記シミュレーションにより調べた。各線密度において、チャンネル等化器のタップ係数を等化誤差が最小になるように設定した。図 3.7 に示す結果において、 $NLD = 1.0$ の時 0.14π radian であるが、 $NLD = 1.5$ で 0.067π radian、 $NLD = 2.0$ では 0.061π radian に減少する。すなわち、誤差の最大値は、規格化線密度 NLD が高いほど小さ

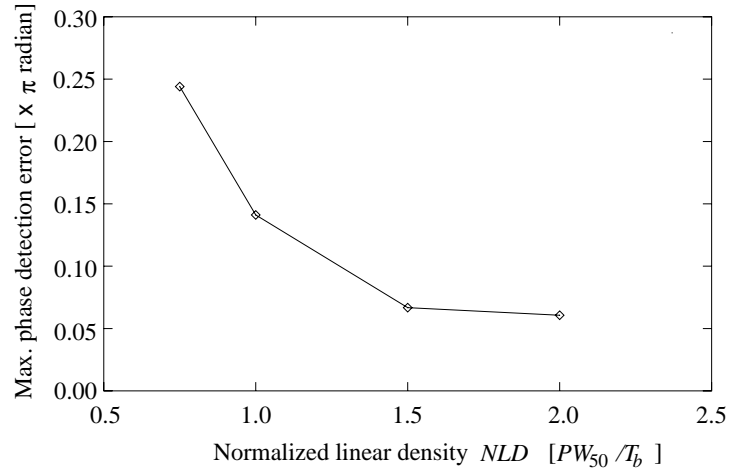


図 3.7: Maximum deterministic phase detection error as a function of the normalized linear density NLD .

くなる。これは規格化線密度が高いほど、位相検出対象の信号波形の零交差点近傍が直線に近づくので、補間における誤差が小さくなるためである。

位相検出誤差のランダム成分

入力信号に重畳する相加的ガウス性雑音が瞬時位相検出器で処理された結果として、確率過程としてのランダムな位相検出誤差が生じる。位相検出値は、式 (3.1) により、2 つの入力サンプル値 S_k, S_{k-1} の非線形関数 $f(S_{k-1}, S_k) \equiv \pi S_k / (S_k - S_{k-1})$ として表現されている。 $f(S_{k-1}, S_k)$ を、各信号サンプルの雑音について平均した \bar{S}_k, \bar{S}_{k-1} の近傍で Taylor 展開し、2 次微分項以降を無視することにより、近似的に線形化する。

$$\begin{aligned}
 f(S_{k-1}, S_k) &= f(\bar{S}_{k-1} + \Delta S_{k-1}, \bar{S}_k + \Delta S_k) \\
 &= f(\bar{S}_{k-1}, \bar{S}_k) + \Delta S_{k-1} \frac{\partial f(S_{k-1}, S_k)}{\partial S_{k-1}} \Big|_{\bar{S}_k, \bar{S}_{k-1}} + \Delta S_k \frac{\partial f(S_{k-1}, S_k)}{\partial S_k} \Big|_{\bar{S}_k, \bar{S}_{k-1}} \\
 &\quad + O((\Delta S)^2)
 \end{aligned} \tag{3.2}$$

ここで、入力信号の S/N は 20 dB 程度であるから、雑音成分である ΔS の大きさは信号レベルの 1/10 程度であり、従って 2 次微分項以降は無視できる。式 (3.2) の 1 次微分係数を c_{k-1}, c_k と表すと、

$$c_{k-1} \equiv \left. \frac{\partial f(S_{k-1}, S_k)}{\partial S_{k-1}} \right|_{\bar{S}_k, \bar{S}_{k-1}} = \pi \frac{\bar{S}_k}{(\bar{S}_k - \bar{S}_{k-1})^2} \quad (3.3)$$

$$c_k \equiv \left. \frac{\partial f(S_{k-1}, S_k)}{\partial S_k} \right|_{\bar{S}_k, \bar{S}_{k-1}} = \pi \frac{-\bar{S}_{k-1}}{(\bar{S}_k - \bar{S}_{k-1})^2} \quad (3.4)$$

よって雑音 $\Delta S_{k-1}, \Delta S_k$ から瞬時位相検出誤差のランダム成分への変換係数 c_{k-1}, c_k は、雑音について平均した入力信号値の関数になる。これらの変換係数は、位相検出対象波形が与えられ、その波形に対する固定クロックサンプル点の相対位置が与えられれば定まるものであり、真の位相 θ_k の関数として表現できる。簡単のために次式で定義するベクトルを用いると、

$$\Delta \mathbf{S}_k \equiv [\Delta S_{k-1}, \Delta S_k]^T \quad (3.5)$$

$$\mathbf{c}_k(\theta_k) \equiv [c_{k-1}(\theta_k), c_k(\theta_k)]^T \quad (3.6)$$

瞬時位相検出誤差のランダム成分 $\Delta \theta_k^d$ は、式 (3.2) の 1 次微分項として、次の線形式で近似される。

$$\Delta \theta_k^d(\theta_k) \simeq \Delta \mathbf{S}_k^T \mathbf{c}_k(\theta_k) \quad (3.7)$$

以上から、ランダム成分は次の 2 種類の確率変数の関数である。第 1 は位相検出対象信号に重畳するガウス性雑音ベクトル $\Delta \mathbf{S}_k$ であり、これは確率密度関数が 2 次元正規分布である有色雑音である。第 2 は真の位相 θ_k であり、この確率密度関数は一様分布である。

瞬時位相誤差ランダム成分の確率過程としての 1 次及び 2 次モーメントを求める。ガウス性雑音 $\Delta \mathbf{S}_k$ の平均が 0 であるため、1 次モーメントすなわち平均値 $\overline{\Delta \theta_k^d}(\theta_k)$ は 0 になる。

$$\begin{aligned} \overline{\Delta \theta_k^d}(\theta_k) &= E_{\theta_k, \Delta S}[\Delta \theta_k^d(\theta_k)] = E_{\theta_k}[E_{\Delta S}[\Delta \theta_k^d(\theta_k)|\theta_k]] \\ &= E_{\theta_k}[E_{\Delta S}[\Delta \mathbf{S}_k^T] \mathbf{c}_k(\theta_k)|\theta_k] = 0 \end{aligned} \quad (3.8)$$

次に 2 次モーメントである分散は、真の位相 θ_k の関数として、

$$\begin{aligned} \sigma_{\Delta \theta}^2(\theta_k) &= E_{\theta_k, \Delta S}[(\Delta \theta_k^d - \overline{\Delta \theta_k^d})^2] = E_{\theta_k}[E_{\Delta S}[(\Delta \theta_k^d(\theta_k))^2|\theta_k]] \\ &= E_{\theta_k}[\mathbf{c}_k^T(\theta_k) R_{\Delta S} \mathbf{c}_k(\theta_k)|\theta_k] \end{aligned} \quad (3.9)$$

ここで $R_{\Delta S}$ は、瞬時位相検出器の入力における有色雑音の自己相関行列であり、平均が 0 なので分散行列と一致する。すなわち、

$$R_{\Delta S} = \begin{pmatrix} E_{\Delta S}[\Delta S_{k-1}^2] & E_{\Delta S}[\Delta S_k \Delta S_{k-1}] \\ E_{\Delta S}[\Delta S_{k-1} \Delta S_k] & E_{\Delta S}[\Delta S_k^2] \end{pmatrix} \quad (3.10)$$

ここで有色雑音の分散を $\sigma_{\Delta S}^2$ とし、隣接サンプル間の相関係数を r_{01} と表すと、自己相関行列は次式で表現される。

$$R_{\Delta S} = \sigma_{\Delta S}^2 \begin{pmatrix} 1 & r_{01} \\ r_{01} & 1 \end{pmatrix} \quad (3.11)$$

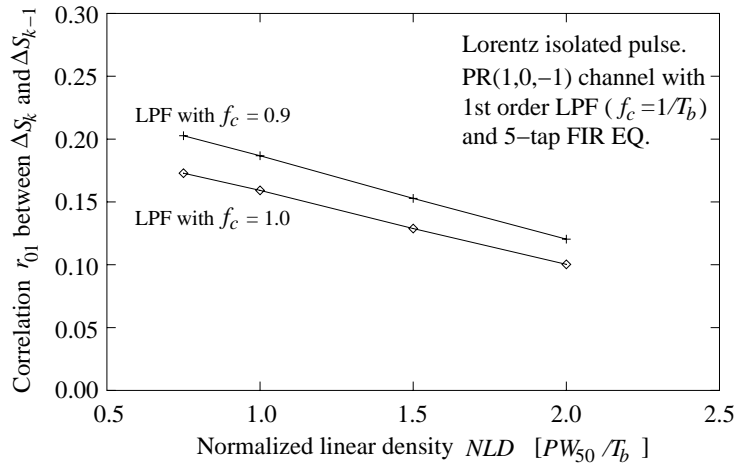


図 3.8: Correlation coefficient r_{01} between two adjacent noise samples ΔS_k and ΔS_{k-1} .

これは、連続系としての自己相関関数を、離散化することにより求まる。自己相関関数は、瞬時位相検出器の入力端すなわち等化器出力におけるガウス性雑音の電力スペクトル密度を逆フーリエ変換したものであり、電磁変換雑音が白色である場合には、再生チャンネルの LPF と等化器の伝達関数により定まる。

等化器の伝達関数は、電磁変換系の孤立波形形状により異なるため、シミュレーションにより、各規格化線密度における S_{k-1}, S_k の相関係数を求めた。図 3.8 に、相関係数を規格化線密度の関数として示す。図から、相関係数値は概ね +0.1 から +0.2 の範囲に入っており、隣接サンプル間には弱い正の相関が見られる。また規格化線密度が低いほど相関が強まる傾向が見られる。これは、規格化線密度が低いほど、再生チャンネル信号処理系の高周波数域の伝達ゲインは小さくてよく、信号処理系の応答がゆっくりになるため、隣接する雑音サンプル間の正の相関が大きくなるためと考えられる。

以上から、サンプリング位相 θ_k における、入力ノイズの標準偏差 $\sigma_{\Delta S}$ からランダムジッタの標準偏差 $\sigma_{\Delta\theta}$ への変換ゲイン $G(\theta_k) \equiv \sigma_{\Delta\theta}/\sigma_{\Delta S}$ は、式 (3.9) と式 (3.11) より、

$$\begin{aligned}
 G(\theta_k) &= \left\{ \mathbf{c}_k^T(\theta_k) \begin{pmatrix} 1 & r_{01} \\ r_{01} & 1 \end{pmatrix} \mathbf{c}_k(\theta_k) \right\}^{1/2} \\
 &= \sqrt{c_{k-1}^2(\theta_k) + 2r_{01}c_{k-1}(\theta_k)c_k(\theta_k) + c_k^2(\theta_k)} \quad (3.12)
 \end{aligned}$$

である。ここで、変換係数ベクトル $\mathbf{c}_k(\theta_k)$ はサンプリング位相 θ_k の関数である他、信号波形形状にも依存する。よって波形形状の影響を見るために、

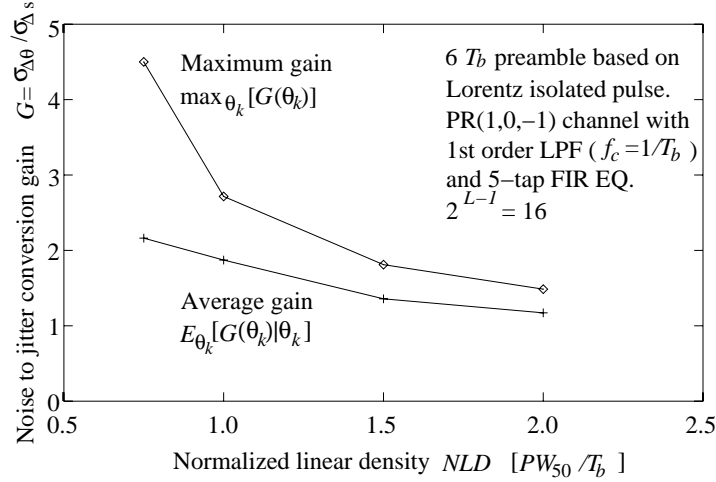


図 3.9: Noise to jitter conversion gain G of the phase detector.

規格化線密度 NLD を変化させた時の $G(\theta_k)$ を図 3.9 に示す。ここで、1 タイムスロットの位相量子化数を 16 とした時の $\theta_k, 0 \leq k \leq 15$ についての平均値 $E_{\theta_k} [G(\theta_k)|\theta_k]$ と、最大値 $\max_{\theta_k} G(\theta_k)$ の両方を示した。位相検出対象信号は、Lorentz 波形を線形重ね合わせた繰り返し周期 $6T_b$ のプリアンブル再生信号を PR(1,0,-1) チャンネルで等化したものである。なお図 3.9 において、規格化線密度 NLD が低い領域において変換ゲインが増大している。これは、 NLD の低下に伴って、再生信号の周波数 $1/2T_b$ 以上の高域成分が大きくなるために、等化後信号波形の Roll-off 率が大きくなり、零交差点の傾きが緩やかになるためである。位相検出対象である等化後信号のデータ存在点における信号対雑音比 $S_{0-1}/N_{rms} \equiv 1/\sigma_{\Delta S}$ が与えられた時、 $\sigma_{\Delta\theta} = G(\theta_k)\sigma_{\Delta S}$ より、瞬時位相検出誤差ランダム成分の標準偏差 $\sigma_{\Delta\theta}$ radian は次式で与えられる。

$$\sigma_{\Delta\theta}(\theta_k) = \frac{G(\theta_k)}{S_{0-1}/N_{rms}} \quad (3.13)$$

さらに、位相検出におけるランダム誤差としては、上述の入力信号雑音に起因する成分の他に位相量子化誤差が存在する。位相語長は L であり、位相量 π radian に相当するタイムスロット T_s を 2^{L-1} 分割するので、量子化誤差の標準偏差 σ_L radian は次式で与えられる。

$$\sigma_L = \pi \frac{2^{-(L-1)}}{2\sqrt{3}} \quad (3.14)$$

3.4.3 デジタル位相同期ループ

デジタル位相同期ループ (DPLL) は 1 次ループであり、瞬時位相検出結果 θ_k^d を入力として、真のデータ存在点位相 θ_k に追従するべく出力位相 $\hat{\theta}_k$ を更新していく。位相更新アルゴリズムを以下に示す。ここで、加減算は modulo(2π) に従い、位相単位は radian である。また $\alpha, 0 < \alpha < 1$ は位相修正係数である。

$$\begin{aligned} & \text{if}(\text{modify_}\theta_k = 0) \text{ then } (\text{free run}) \\ & \quad \hat{\theta}_k = \hat{\theta}_{k-1} + \pi \\ & \text{elseif}(\text{modify_}\theta_k = 1) \text{ then } (\text{phase modification}) \\ & \quad \hat{\theta}_k = \hat{\theta}_{k-1} + \pi + \alpha(\theta_k^d - (\hat{\theta}_{k-1} + \pi)) \end{aligned} \quad (3.15)$$

ここで、D3PLL の方針として、PR(1,0,-1) チャンネルの再生データが “-1” → “0” → “+1” あるいは “+1” → “0” → “-1” の遷移をする場合のみ、位相更新を行っている。その為に、判定指示による位相修正制御部から別途発生される $\text{modify_}\theta_k$ 制御信号を用いて、位相更新の場合分けを行っている。

また位相を修正しない場合にも、出力位相に π radian を加えている。これは平均して 2 タイムスロットに 1 回の割合でデータ存在点位相が存在するため、位相修正しない場合にも、タイムスロット当たり π radian だけ位相を回転させる必要があるからである。

3.4.4 判定指示型位相更新制御部

図 3.2 に示したアイパターン例において、PR(1,0,-1) チャンネルの再生信号波形は、3 値チャンネルデータ系列が $\dots, +1, 0, -1, \dots$ あるいは $\dots, -1, 0, +1, \dots$ の場合には、データ存在点位相において零交差する。それに対して、同データ系列が $\dots, +1, -1, \dots$ と $\dots, -1, +1, \dots$ の場合には、逆相である位相 π radian において零交差する。従って、信号波形の零交差点毎に得られる位相検出出力から、正しいデータ存在点位相における瞬時位相検出結果のみを選別せねばならない。

これは、過去の D3PLL 出力位相に基づいて、入力信号サンプルに対してあらかじめ仮データ検出を行い、その結果に従って、現在の瞬時位相検出結果を D3PLL の位相修正に用いるかどうかを決める、いわゆる判定指示動作により実現する。この判定には、当該零交差点の存在するタイムスロットを中心として、1 ビット分将来および過去のチャンネルデータが必要である。これらのデータは、3 サンプル分将来のタイムスロットにおける仮データ検出結果 d_{k+3} をシフトレジスタで順次遅延することにより、得る。

仮データ検出法について述べる。判定指示における仮データ検出は、DPLL

ループ内の遅延時間の増加を避けるために、Viterbi 復号などの最尤系列推定でなく、ビット毎に信号値を二つの閾値と比較して“-1”、“0”、“+1”の3値データを検出する閾値比較型3値データ検出法 (bit-by-bit ternary threshold detection) を用いる。さらに本ビット同期方式では、このデータ検出も、固定クロック点におけるデータ非同期な信号サンプルに基づいて、行われなければならない。

よって、当該タイムスロットの両端の信号サンプル値とデータ存在点位相から、線形補間によりデータ存在点の信号値を推定し、その値と固定閾値との大小比較を行うことにより、仮データ検出を行う。

図 3.10 に線形補間による仮データ検出の原理を示す。隣り合う二つのサンプル S_{k+2} と S_{k+3} を直線で結び、閾値 $+A_{th}$ との交点と現時点 $(k+3)T_s$ との位相差 θ_{k+3}^+ を次式により計算する。

$$\theta_{k+3}^+ = \pi \frac{S_{k+3} - A_{th}}{S_{k+3} - S_{k+2}} \quad (3.16)$$

この値と当該タイムスロットにおけるデータ存在点位相予測値 $\hat{\theta}_{k+3}$ との大小比較を行うことにより、データ存在点位相での信号値 S_{k+3}^0 が閾値を越えているか否かが判定できる。同様の計算を、もう一つの閾値 $-A_{th}$ についても行う。この二つの判定結果を組み合わせることにより、信号値 S_{k+3}^0 が“-1”、“0”、“+1”のどのデータに相当するかが判定できる。

なお、この仮判定に用いるデータ存在点位相 $\hat{\theta}_{k+3}$ は、D3PLL の出力位相 $\hat{\theta}_{k-1}$ に基づく線形予測値を用いる。そのため、判定指示がうまく動作するには、D3PLL 出力位相の初期値がほぼデータ存在点位相に等しいことが必要である。そこで D3PLL の動作として、初期同期確立モードと判定指示モードの二つを設ける。各セクター先頭のプリアンブル部には、矩形波記録電流に対する PR(1,0,-1) チャンネルの周波数伝達特性に従って、十分な等化後信号 S/N が得られる周期 $6T_b$ の繰り返し磁化パターンが記録されている。このプリアンブル部の再生においては、D3PLL を初期同期確立モードに設定し、判定指示を行わず、全ての瞬時零交差点位相がデータ存在点であるとして同期引き込みを行う。プリアンブル部において初期同期が確立された後、データ部においては D3PLL を判定指示モードに切り替えて、位相同期を維持する。なお、位相修正係数 α は次節に述べるように D3PLL の過度応答特性や定常特性に影響するので、これら二つのモードにおいて、それぞれ適切な位相修正係数を用意し、切り替えて用いることができる。

3.4.5 判定指示型デジタル PLL の特性

ここでは、D3PLL の適切な設計に役立てるため、基本的な諸特性を示す理論式を導く。特に各種位相誤差成分を示し、また D3PLL の同期維持性能であるロックレンジの条件を示す。

なお、後で PLL の同期維持特性において述べるように、同期維持状態で許容される入力位相変化量は $\alpha T_s, 0 < \alpha < 1$ 以下であるので、隣接スロットを越えたところにおける位相検出は考えなくて良い。よって、入力信号の周波数偏差が無い、あるいは十分小さい場合に限れば、位相更新間隔の時間変動は 1 タイムスロットに収まり、位相修正時間間隔は一定値 mT_s として良い。

第 3 は位相変数についての前提である。本来、D3PLL においては、位相は区間線形な変数 $\theta, 0 \leq \theta < 2\pi$ であり、その演算は modulo(2π) で行う。これに対し、以下では D3PLL 内部の位相変化範囲が小さいと考えて、位相を正負の値をとる実数変数 $\tilde{\theta}, -\infty < \tilde{\theta} < +\infty$ として扱う。なお、第 1 の前提により、位相修正間隔 mT_s は一定であり、 m は偶数なので、位相 π の加算を考慮する必要はない。

以上の三つの前提に基づけば、位相更新アルゴリズム (3.15) は、一定時間間隔 mT_s 毎の位相修正時点 $k = lm$ のみにおける実数変数に関する線形な位相更新式として表現できる。ここで、位相修正の行われる時刻 $t = lmT_s$ のサンプル時点を l と表記する。ここで l は整数である。

$$\tilde{\theta}_k = \tilde{\theta}_{k-m} + \alpha(\theta_k^d - \tilde{\theta}_{k-m}) \quad \text{for } k = ml \quad (3.17)$$

あるいは、時刻変数として l を用いると次のように表現される。

$$\tilde{\theta}_l = \tilde{\theta}_{l-1} + \alpha(\theta_l^d - \tilde{\theta}_{l-1}) \quad (3.18)$$

この線形位相更新式に基づき、PLL の伝達関数、安定性、インパルス応答、周波数特性などの基礎的性質を解析する。まず位相修正間隔が mT_s の時の D3PLL の閉ループ伝達関数は、 z^{-1} が時間 mT_s の遅延演算子であるとして、式 (3.18) の z 変換により、次式で表される。

$$\frac{\tilde{\Theta}(z)}{\Theta^d(z)} = \frac{\alpha}{1 - (1 - \alpha)z^{-1}} \quad (3.19)$$

但し、 $\Theta^d(z)$ は瞬時位相検出値 θ_k^d の z 変換 $Z[\theta_k^d]$ である。

$0 < \alpha < 1$ より、この伝達関数の極 $z_p = 1 - \alpha$ は単位円内に存在するので、PLL は安定である。

次にインパルス応答は、 $u(k)$ を単位ステップ関数として、

$$h_k = \begin{cases} \alpha(1 - \alpha)^l u(k) & \text{if } k = lm \\ h_{k-1} u(k) & \text{if } k \neq lm \end{cases} \quad (3.20)$$

これは、時刻 $k = lm$ のみに着目し、時刻変数 l で表現すれば $h_l = \alpha(1 - \alpha)^l u(l)$ になる。

伝達ゲインの周波数特性を伝達関数から求める。ここで j は虚数単位で

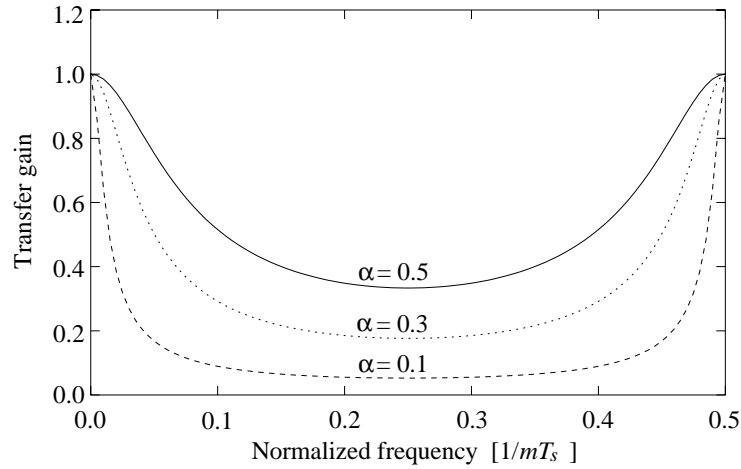


図 3.11: Closed loop transfer gain characteristics of the 1st order DPLL with the coefficient α . The loop sampling frequency is mT_s .

ある。

$$\begin{aligned}
 \left| \frac{\tilde{\Theta}(\omega)}{\Theta^d(\omega)} \right| &= \left| \frac{\tilde{\Theta}(z)}{\Theta^d(z)} \Big|_{z=e^{j\omega mT_s}} \right| \\
 &= \left| \frac{\alpha}{1 - (1 - \alpha)e^{-j\omega mT_s}} \right| \\
 &= \frac{\alpha}{\sqrt{1 + (1 - \alpha)^2 - 2(1 - \alpha)\cos(\omega mT_s)}} \quad (3.21)
 \end{aligned}$$

この周波数特性は図 3.11 のようになり、周波数範囲 $[0, 1/4mT_s]$ において高域減衰型線形フィルタである。よって本ループは、位相検出誤差のランダム成分などの速い位相変動は抑圧して出力するが、記録媒体の機械的な相対速度変化などに起因する再生信号位相の緩やかな時間変動は通過させ、追従する。この周波数特性は位相修正間隔 mT_s に依存し、 m はチャネル符号が定める範囲内で再生データに応じて変動する。また伝達ゲインの帯域は、位相修正係数 α によって変化する。

同期目標である再生信号位相の緩やかな変動に十分追従するためには、最高変動周波数よりも広い帯域幅を持つ必要があるため、チャネル符号が定める m の最大値を、必要な帯域幅よりも $1/4mT_s$ が十分高くなるように設計することが必要である。機械的原因による再生信号位相の緩やかな変動の周波数は、通常は数 kHz 以下である。本章の実験例の $m = 28$, $1/T_s = 20$ MHz においては $1/4mT_s = 178$ kHz であり、十分高い周波数に設定されている。

定常位相追従偏差

まず、再生ヘッドが新しいデータセクターにさしかかった時に見られる、ステップ状の入力位相変化に対する定常位相追従偏差を調べる。ここでは、入力信号の周波数変化は無いとする。D3PLL の動作は、式 (3.18) より、強制外力 θ_l^d が加わる 1 次差分方程式として次式で記述される。

$$\tilde{\theta}_l + (\alpha - 1)\tilde{\theta}_{l-1} = \alpha\theta_l^d \quad (3.22)$$

D3PLL 内部位相の初期条件が、 $l < 0$ すなわち $k = lm < 0$ において $\tilde{\theta}_k = 0$ であるとし、入力位相 θ_l^d としてステップ状の一定値 θ_{step}^d が加えられたとする。差分方程式の解は、

$$\tilde{\theta}_l = (1 - (1 - \alpha)^{l+1})\theta_{step}^d u(l) \quad (3.23)$$

であり、 $0 < 1 - \alpha < 1$ より $\lim_{l \rightarrow \infty} \tilde{\theta}_l = \theta_{step}^d$ であるため、定常位相追従偏差 $\theta_{res} = \lim_{l \rightarrow \infty} (\theta_{step}^d - \tilde{\theta}_l)$ は 0 になる。 θ_{res} は α が大きいほど速く小さくなる。

次に、再生チャネルビットレートが固定クロック周波数の 1/2 に対して一定の周波数偏差を持つ場合を考えると、D3PLL の入力信号位相はランプ状になり、時間経過に比例して増大する。この場合の定常位相追従偏差を検討する。今、入力信号の角周波数偏差が $\Delta\omega$ radian/s とすると、位相修正間隔 mT_s 内に信号位相は $mT_s\Delta\omega$ radian 変化する。よって、 z 変換の最終値定理により、出力での定常位相追従偏差 θ_{res} radian は次式で表される。

$$\begin{aligned} \theta_{res} &= \lim_{l \rightarrow \infty} (\theta_l^d - \tilde{\theta}_l) \\ &= \lim_{z \rightarrow 1} (1 - z^{-1}) \left(Z[\theta_l^d] - \frac{\tilde{\Theta}(z)}{\Theta^d(z)} Z[\theta_l^d] \right) \\ &= \lim_{z \rightarrow 1} (1 - z^{-1}) \left\{ 1 - \frac{\alpha}{1 - (1 - \alpha)z^{-1}} \right\} \frac{z}{(z - 1)^2} mT_s \Delta\omega \\ &= \frac{1 - \alpha}{\alpha} mT_s \Delta\omega \end{aligned} \quad (3.24)$$

あるいは、 $f_0 = 1/2T_s$ を基準とした入力信号周波数偏差率 $\Delta f/f_0$ で表現すると、定常位相追従偏差 θ_{res} radian は次式となる。

$$\theta_{res} = \frac{1 - \alpha}{\alpha} \frac{\Delta f}{f_0} m\pi \quad (3.25)$$

よって、位相修正係数 α が大きいほど定常位相追従偏差が小さくなる。また、位相修正間隔 mT_s が短いほど、追従偏差は小さくなる。

D3PLL の同期維持特性

PLL の同期特性を周波数の観点から調べる場合、一般に、位相同期状態の PLL がどれだけの周波数差まで同期を維持できるかを示す「ロックレンジ」、

位相引込み時に 1 サイクル以内に同期しうる周波数範囲を示す「ロックインレンジ」、多くのサイクルをかけて引き込む時に同期可能な周波数範囲を示す「プルインレンジ」の 3 種の評価量が用いられる。本章で用いる D3PLL は 1 次であるので、ロックレンジとロックインレンジは一致し、プルインレンジは考慮する必要がない [50]。よって、以下ではロックレンジのみを扱う。

3.3.1 節に与えたチャネル仕様によって、再生信号の周波数偏差は $\pm 0.1\%$ 程度であるので、ロックレンジは $\pm 0.1\%$ 以上が必要である。

D3PLL では、周波数偏差が無い状況では、時間軸上で平均して $2T_s$ に 1 回の割合で位相修正を行う機会があり、1 回の修正量は最大 αT_s である。よって、ループ入力位相の変動に対して、位相同期が維持されるための必要条件は次の通りである。

$$[\text{入力位相変動の最大値}] = \Delta T < \alpha T_s \quad (3.26)$$

入力信号が、周期 $2mT_s$ の繰り返し波であり、中心周波数が $f_0 = 1/T_0 = 1/(2mT_s)$ 、その位相変動にともなう周波数変化が Δf とすると、 $\Delta f \ll f_0$ より

$$\begin{aligned} f_0 + \Delta f &= \frac{1}{T_0 - \Delta T} \\ &\simeq \frac{1}{T_0} \left(1 + \frac{\Delta T}{T_0}\right) \end{aligned} \quad (3.27)$$

よって、

$$\frac{\Delta f}{f_0} \simeq \frac{\Delta T}{T_0} \quad (3.28)$$

$\Delta T < \alpha T_s, T_0 = 2mT_s$ より、ロックレンジ $\Delta f/f_0$ の必要条件が導かれる。

$$\frac{\Delta f}{f_0} < \frac{\alpha}{2m} \quad (3.29)$$

すなわち、修正係数 α に比例してロックレンジは広くできる。また、位相修正間隔 m が広がると、ロックレンジが狭まる。

位相推定器としての D3PLL の静的特性

位相同期ループは、雑音に起因するランダム成分 $\Delta\theta_k^d$ を含む瞬時位相検出結果 $\theta_k^d = E[\theta_k^d] + \Delta\theta_k^d$ からデータ存在点位相 θ_k を推定し、 $\hat{\theta}_k$ を出力する推定器と見なせる。ここで $E[\cdot]$ は、位相検出誤差のランダム成分 $\Delta\theta_k^d$ についての集合平均である。 $\Delta\theta_k^d$ は平均 $E[\Delta\theta_k^d] = 0$ と分散 $\sigma_{\Delta\theta}^2$ を持つガウス性雑音である。このランダム成分は、位相推定対象信号に重畳する有色雑音サンプルが式 (3.7) により近似的に線形変換されたものである。そのためランダム成分のサンプル間にも自己相関が存在するが、再生チャネルの LPF や等化器

の伝達特性で決まる有色雑音の自己相関が高々 $5T_s$ 程度までしか及ばないため、線形変換された位相検出誤差ランダム成分の自己相関長も同程度である。従って、 $mT_s, m \geq 6$ の時間間隔をおき、時刻 l 毎に位相修正を行うD3PLLの動作を解析する場合には、このランダム成分は自己相関を持たず白色であると見なして良い。

以下では、推定器としての性能指標である不偏性と推定出力の分散を調べる。

まず不偏性を調べる。ここで、線形補間型位相検出器における位相検出誤差の確定成分を含んだ $E[\theta_l^d]$ を推定対象とし、データ存在点位相の推定出力 $\hat{\theta}_l$ について $E[\hat{\theta}_l] = E[\theta_l^d]$ が成り立つ時、推定は不偏(Unbiased)である。位相修正が m サンプルおきに行われる場合、初期値を $\hat{\theta}_0$ として、時刻 l での推定出力 $\hat{\theta}_l$ を陽に表現すると、

$$\begin{aligned}\hat{\theta}_l &= (1-\alpha)\hat{\theta}_{l-1} + \alpha\theta_l^d \\ &= (1-\alpha)^2\hat{\theta}_{l-2} + \alpha\theta_l^d + \alpha(1-\alpha)\theta_{l-1}^d \\ &= \dots\dots \\ &= (1-\alpha)^l\hat{\theta}_0 + \alpha\sum_{j=0}^{l-1}(1-\alpha)^j\theta_{l-j}^d\end{aligned}\quad (3.30)$$

これを用いて不偏性を調べる。

$$E[\hat{\theta}_l] = (1-\alpha)^l E[\hat{\theta}_0] + \alpha\sum_{j=0}^{l-1}(1-\alpha)^j E[\theta_{l-j}^d]\quad (3.31)$$

周波数偏差が無く、データ存在点位相が一定の確定量 θ である場合は、瞬時位相検出結果が不偏すなわち $E[\theta_{l-j}^d] = \theta$ とすると、第2項の総和がclosed formにできて、

$$E[\hat{\theta}_l] = (1-\alpha)^l E[\hat{\theta}_0] + (1-(1-\alpha)^l)\theta\quad (3.32)$$

$0 < 1-\alpha < 1$ であるから、初期状態から長時間が経過し、十分な回数の位相修正が行われた後の定常状態では、

$$\lim_{l \rightarrow \infty} E[\hat{\theta}_l] = \theta\quad (3.33)$$

すなわち、漸近的に不偏(Asymptotically unbiased)である。

次に、位相推定出力の分散： $\sigma_{\Delta\hat{\theta}_l}^2 \equiv E[(\hat{\theta}_l - E[\hat{\theta}_l])^2]$ を、ループのインパルス応答 h_l を用いることにより、時間領域において導出する。位相誤差ランダム成分が白色と見なされ、サンプル間の相関がないから、インパルスとしてのランダム成分サンプルに対する推定器の応答出力の全電力を求めれば良い。従って、定常状態の分散は次式のように導かれる。

$$\begin{aligned}\lim_{l \rightarrow \infty} \sigma_{\Delta\hat{\theta}_l}^2 &= \sum_{l=0}^{\infty} \sigma_{\Delta\theta}^2 |h_l|^2 = \sigma_{\Delta\theta}^2 \sum_{l=0}^{\infty} |\alpha(1-\alpha)^l|^2 \\ &= \frac{\alpha}{2-\alpha} \sigma_{\Delta\theta}^2\end{aligned}\quad (3.34)$$

よって、信号雑音に起因する PLL 出力位相誤差のランダム成分の標準偏差 $\sigma_{\Delta\hat{\theta}}$ は、定常状態において

$$\sigma_{\Delta\hat{\theta}} = \sigma_{\Delta\theta} \sqrt{\frac{\alpha}{2-\alpha}} \quad (3.35)$$

である。位相修正係数 α の変化範囲は $0 < \alpha < 1$ であるので、これは $0 < \sigma_{\Delta\hat{\theta}} < \sigma_{\Delta\theta}$ の範囲に抑圧され、 α が小さいほど小さくなる。

デジタル信号処理に起因する位相誤差

D3PLL におけるデジタル信号処理に起因する位相誤差として、修正係数乗算における固定小数点演算に起因するリミットサイクルと語長丸め誤差がある。

第 1 にリミットサイクルについて調べる。D3PLL は、1 次 IIR (Infinite Impulse Response) デジタルフィルタ構造を内部に持ち、入力周波数偏差が無い理想状態での入力は DC (定数系列) であるため、リミットサイクルが存在する恐れがある。但し、係数が負であるから、発振モードではなく定常誤差モードのみが存在する。位相修正係数乗算器の出力語長を B_{mpy} とする。位相データは modulo(2^L) 演算により生成される整数なので、ハードウェア上では、位相データ語長 L と B_{mpy} は等しい。定常誤差 (Dead Band) の大きさ、すなわち入力 DC レベルと出力 DC レベルの差 θ_{limit} radian は、リミットサイクル定常状態存在条件 [51] から求められる。

$$\theta_{limit} \leq \pi \frac{2^{-B_{mpy}}}{1 - |1 - \alpha|} \quad (3.36)$$

よって語長 B_{mpy} は、他の位相誤差成分に比べてリミットサイクルによる定常誤差が無視できる程度になるよう、十分に長くすべきである。

第 2 の誤差として、乗算器出力語長の丸めによるランダム位相誤差がある。統計雑音解析 [51] により、乗算出力での語長丸めの影響を調べ、語長の設計条件を導く。乗算語長丸め誤差 e_{mpy} は、図 3.12 のシグナルフローに従ってループ出力 $\hat{\theta}_l$ に伝搬する。この伝搬経路のインパルス応答は $(1 - \alpha)^l u(l)$ であり、 e_{mpy} の分散は $2^{-2(B_{mpy}-1)}/12$ であるから、ループ出力で観測される乗算語長丸め誤差の標準偏差は

$$\begin{aligned} \sigma_{B_{mpy}} &= \pi \left\{ \frac{2^{-2(B_{mpy}-1)}}{12} \sum_{l=0}^{\infty} |(1 - \alpha)^l|^2 \right\}^{1/2} \\ &= \pi \frac{2^{-(B_{mpy}-1)}}{2\sqrt{3\alpha(2-\alpha)}} \end{aligned} \quad (3.37)$$

である。デジタル信号処理に起因しない他の位相誤差成分よりもこの誤差が十分小さくなるよう、語長 B_{mpy} を設定すべきである。

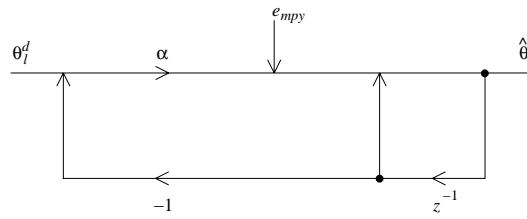


図 3.12: Signal flow graph of the 1st order DPLL with the truncation error at the coefficient multiplier.

D3PLL 出力位相の残留誤差の総合的設計

D3PLL の出力位相は、補間におけるデータ存在点位相を指示し、データ信号値の復元精度を左右する。よって、固定クロックサンプリング補間型同期方式が十分な同期精度を持つためには、各種位相誤差成分を全て考慮し、総合的な残留位相誤差が目標仕様値以下になるように設計を行わねばならない。

これまでに導いた残留位相誤差の各成分をまとめる。まず確定的位相誤差の要因としては、位相検出誤差の確定的成分と定常位相追従偏差及び定常リミットサイクルがある。次にランダムな位相誤差の要因としては、位相検出誤差のランダム成分と位相量子化誤差及び乗算語長丸め誤差がある。

これらの確定的位相誤差とランダム位相誤差は、位相検出対象信号の雑音に起因する位相検出誤差ランダム成分を除いては、非線形操作に起源があるため、各成分の 2 乗平均加算などによって総合的位相誤差を表すことは厳密には出来ない。よって、D3PLL の総合的性能は、計算機シミュレーションあるいは本章で示すように実験により確認する必要がある。

D3PLL の総合的設計方針の例を示す。まず位相誤差の仕様を満たすには、方式本来の位相誤差としての図 3.7 が示す確定的位相検出誤差と、式 (3.13) が示す信号雑音起因誤差 $\sigma_{\Delta S}$ が支配的になるよう、他の誤差成分を十分に小さく設計する。そのためには、式 (3.14) が示す位相量子化誤差 σ_L が十分小さくなるよう、位相語長 L を長く設定する。また式 (3.36) が示す定常リミットサイクル θ_{limit} と式 (3.37) が示す乗算語長丸め誤差 $\sigma_{B_{mpy}}$ を、位相修正係数 α に関わらず十分小さくするよう、係数乗算出力語長 B_{mpy} を長く設定する。式 (3.25) より、定常位相追従偏差 θ_{res} を小さくするには α を大きくすると良い。また、式 (3.29) より、ロックレンジを拡大するためにも α は大きい方が良い。一方で、 α を大きくすると D3PLL の伝達ゲインが大きくなるため、信号雑音起因誤差 $\sigma_{\Delta S}$ と位相量子化誤差 σ_L の抑圧残留分が増大する。

このように、位相修正係数 α は D3PLL の諸特性に広く影響する設計変数であり、その設定においては各種の影響を総合的に考慮する必要がある。なお本章の PLL では、簡単のために 1 次ループを用いて理論式を導き、実験を

行ったため、設計変数は α のみであった。 α が及ぼす相反する影響を緩和するには、設計変数を増すことが有効であり、例えばループを 2 次にするにより、周波数偏差存在時の定常位相追従偏差を 0 にできる。

以下に、D3PLL の各性能を試算した例を示す。共通条件として、チャンネルの規格化線密度は $NLD = 2.0$ であり、位相検出器の入力信号において $S_{0-1}/N_{rms} = 20$ dB、位相修正間隔はプリアンブル領域において最小値 $m = 6$ 、データ領域において最大値 $m = 28$ をとるとする。チャンネルビットレート $1/T_b$ と固定クロック周波数の $1/2$ の周波数偏差は 0.1% であり、位相修正係数は $\alpha = 0.3$ とする。

まず、プリアンブル領域において、位相検出誤差ランダム成分の PLL 出力における抑圧残留分は、図 3.9 より、雑音から位相検出誤差ランダム成分への変換ゲインが $\sigma_{\Delta\theta}/\sigma_{\Delta S} = 1.486$ であるので、式 (3.35) より D3PLL 出力位相のランダム成分の標準偏差 $\sigma_{\Delta\hat{\theta}}$ は 0.0624π radian であり、位相 π が時間 $T_b/2$ に相当するので、ビット間隔 T_b の 3.12% である。次に、定常位相追従偏差 θ_{res} は式 (3.25) から 0.014π radian であり、 T_b の 0.7% の定常位相追従偏差が残る。一方で、データ領域における同期維持状態では、定常位相追従偏差は T_b の 3.27% に増大する。ロックレンジの上限については、プリアンブル領域において $\pm 2.5\%$ である。ランダムデータにおいては、最悪の場合として最大位相修正間隔 $m = 28$ が繰り返すと想定するとき、ロックレンジの上限値は $\pm 0.54\%$ である。なお、定常位相追従偏差を小さくし、ロックレンジを拡げるためには、修正係数 α を大きくすることと PLL の 2 次化の他に、チャンネル符号の工夫により位相修正間隔 m の最大値を小さくすることが効果的である。

3.5 データ存在点信号値の補間

3.5.1 信号値補間の原理

補間器は、ビット同期系の入力サンプル系列から、補間によりデータ存在点位相における信号値を計算し、Viterbi 復号器に出力する。補間には、良く知られたオーバーサンプリングによるサンプリング周波数変換の原理を応用する。

原理上は、以下の 3 段階により補間が行われるが、次節で指摘するように、実際のハードウェアでは補間に要する演算量はかなり小さくなる。以下の記述では、離散時刻を示すインデックスとして、 i, j, k を用いる。 k は実際にビット同期系が動作している固定クロックの時刻を示す。 i, j は離散時刻 k で規定されるタイムスロット内を、位相量子化によりさらに仮想的に 2^{L-1} 分割した時刻を示す。

[Step-1] ゼロ詰めオーバーサンプリング

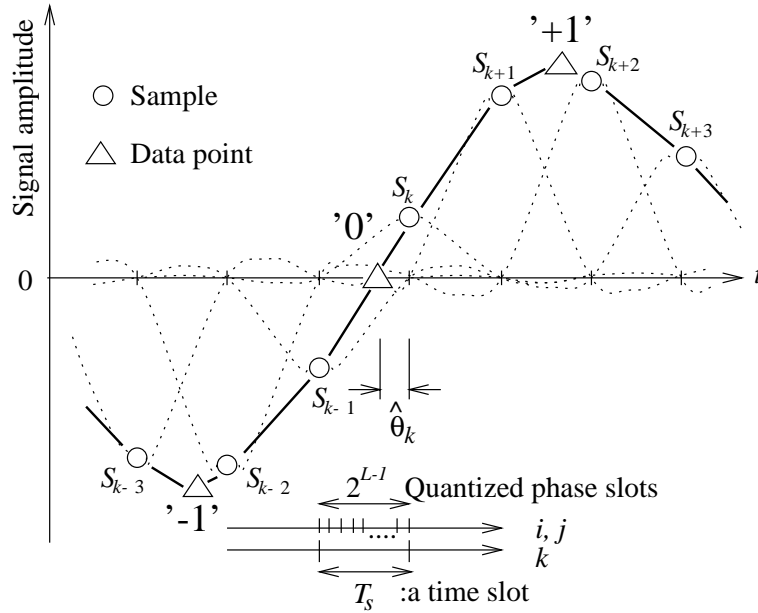


図 3.13: Principle of the data point signal interpolation.

まず、入力サンプル系列を、1 タイムスロット内の量子化位相数に等しい 2^{L-1} 倍のレートでゼロ詰めオーバーサンプリングし、系列 $\{x_i\}$ を得る。入力信号サンプル S_k の存在時刻のみ、非ゼロのサンプルが出力され、その他の時刻ではゼロが詰められる。

$$x_i = \begin{cases} S_k & \text{if } i = 2^{L-1}k \\ 0 & \text{if } i \neq 2^{L-1}k \end{cases} \quad (3.38)$$

[Step-2] 補間フィルタリング

次に、図 3.13 に示すように、カットオフ $f_s/2$ の直線位相 FIR 型 LPF で補間フィルタリングすることにより、全ての量子化位相点 j における信号レベルが補間される。ゼロ詰めオーバーサンプリングされたサンプル系列 $\{x_i\}$ に対して、補間フィルタのインパルス応答 $\{h_i\}$ を畳み込む。フィルタの次数を偶数 N とする時、補間出力 y_j は次式で表される。

$$y_j = \sum_{i=-N/2}^{N/2-1} h_i x_{j-i} \quad (3.39)$$

[Step-3] 再標本化

補間結果のうち、判定指示型デジタル PLL (D3PLL) の指示するデータ存在点位相におけるサンプルのみを再標本化して、出力する。1 タイムスロット

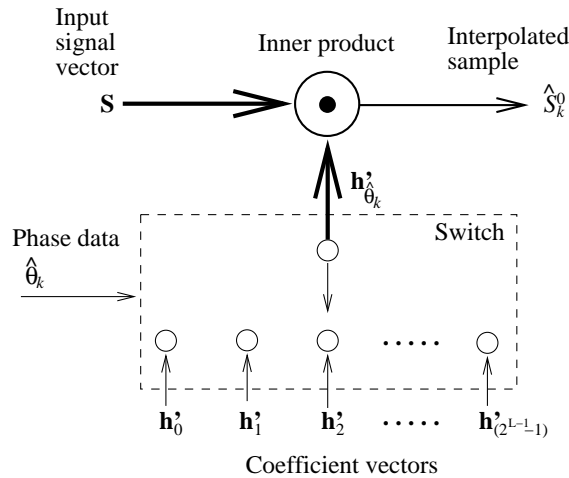


図 3.14: Signal flow diagram of the interpolator.

トにおいて、 S_k の存在時刻 kT_s からさかのぼってデータ存在点位相の信号サンプル S_k^0 に至るまでの距離（時間差あるいは位相差）が θ_k であり、D3PLL は、この推定値 $\hat{\theta}_k$ を出力する。ここでは、 $\hat{\theta}_k$ の値に従って補間フィルタ出力系列から、データ存在点位相のサンプル \hat{S}_k^0 を選び出す。

$$\hat{S}_k^0 = y_j, \quad j = 2^{L-1}k - \hat{\theta}_k \quad (3.40)$$

3.5.2 補間演算の簡略化

実際には、式 (3.38) により、ゼロ詰め後のサンプルが $x_i = 0$ の場合は補間フィルタリング演算式 (3.39) における係数乗算と累加算が不要だから、演算は大幅に簡略化される。すなわち補間演算は、 N 次 FIR フィルタ係数ベクトル $\mathbf{h} = [h_{-N/2}, \dots, h_{-1}, h_0, h_1, \dots, h_{N/2-1}]$ を、 2^{L-1} 毎に間引いたものを入力信号サンプルに畳み込むだけで良い。ここで間引きの位相は、チャネル出力信号のジッタによってリアルタイムに変化するデータ存在点位相推定値 $\hat{\theta}_k$ により指示される。

従って、タイムスロット内の全ての量子化位相に対して、あらかじめ間引いた係数ベクトル $\mathbf{h}'_0, \dots, \mathbf{h}'_{(2^{L-1}-1)}$ を用意しておき、D3PLL の出力位相 $\hat{\theta}_k$ が変化する度に、対応する係数ベクトルを用いて補間フィルタリングを行えば良い。すなわち、補間器のハードウェアは、図 3.14 に示す $N/2^{L-1}$ 次のリアルタイム可変係数 FIR フィルタに簡略化された。

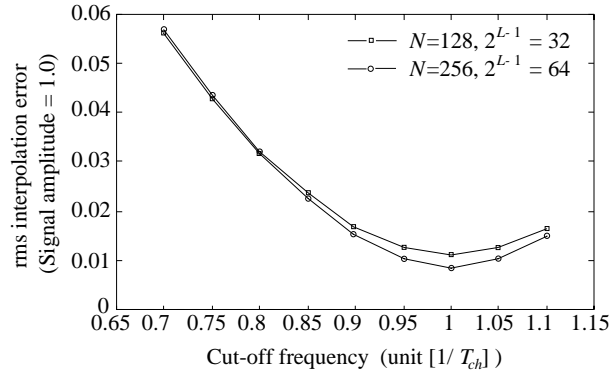


図 3.15: Simulation results on rms interpolation error vs. filter cut-off frequency.

3.5.3 補間フィルタの特性

補間フィルタとして、次数 N が 128 次と 256 次の FIR デジタルフィルタを想定し、各量子化位相点における補間による rms 歪み量を計算機シミュレーションにより求めた。評価に用いた信号波形は、ランダムデータ記録時の PR(1,0,-1) チャネル再生波形である。フィルタ係数 h_i は、Hamming 窓かけを行った理想低域通過フィルタのインパルス応答を、有限次数 N で打ち切ったものを用いた。

$$h_i = \begin{cases} K_{norm} w(i) \sin\left(\frac{2\pi i f_c}{2^{L-1} f_s}\right) / i & \text{if } i \neq 0 \\ K_{norm} w(i) & \text{if } i = 0 \end{cases} \quad (3.41)$$

但し、 $-N/2 \leq i \leq N/2$ である。また、 K_{norm} は振幅正規化係数であり、 $w(i)$ は次式で表される窓関数である。

$$w(i) = 0.54 - 0.46 \cos\left(2\pi \frac{i + \frac{N}{2}}{N}\right) \quad (3.42)$$

図 3.15 にフィルタのカットオフ周波数に対する rms 補間歪みの変化を示す。128 次と 256 次の間で、それほど補間歪みの変化は無い。また、チャネルビットレートに等しいカットオフ周波数に設定することにより、データ検出点での信号レベルに対して 1% ほどの rms 歪み率が得られる。本ビット同期系で想定するデータ検出点の S/N は 20 dB 程度であるので、この補間歪みは無視できる。次に、図 3.16 にフィルタ係数の量子化による補間歪みの変化を示す。係数語長が 10 bit 以上であれば、係数量子化による歪み増加は小さい。

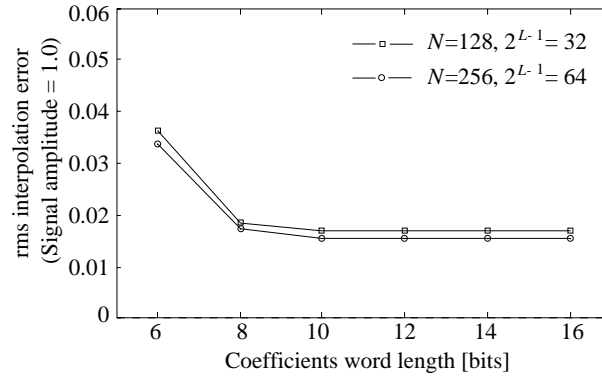


図 3.16: Quantization of tap coefficients vs. rms interpolation error.

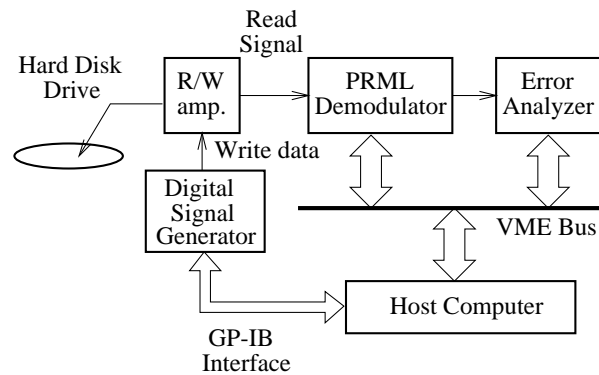


図 3.17: Configuration of the experimental PRML recording system with the new bit-synchronizer.

3.6 実験によるビット同期特性の評価

前節までに述べた新しいビット同期方式に従って、PRML 再生チャンネルの回路を試作し、ビット同期特性を実験により評価した。

3.6.1 実験系の構成

実験用に試作した記録再生系の概略を図 3.17 に示す。記録データはホストコンピュータで生成され、ハードディスク上に記録される。再生時には PRML 再生チャンネルでチャンネルビットデータを復元した後、エラーアナライザにおいて記録時のデータと照合し、エラーを検出する。PRML 再生チャンネルの諸元は、以下の通りである。チャンネル内のデジタル信号サンプルは、全て固定小数点で表現されている。まずヘッドアンプから出力された再生信号は、

アナログ AGC (Automatic Gain Control) 回路と-3dB カットオフ周波数： $f_c = 7\text{MHz}$ の 1 次 LPF を経て、8 bit フラッシュ A/D 変換器でデジタル信号サンプルに変換される。次に、12 タップの FIR 型等化器により PR(1,0,-1) チャンネルへの等化が行われる。等化器のタップ係数の語長は 10 bit である。

固定クロックサンプリング補間型同期系の諸元は、以下の通りである。位相語長は $L = 6\text{bit}$ であり、1 サンプル間隔 T_s を 32 個の量子化位相スロットに分割する。補間器は 255 次 FIR 型 LPF に相当するが、内積演算の次数は 8 次である。補間器は RAM (Random Access Memory) テーブルに実装し、入力信号と補間係数の内積演算をあらかじめ実行した結果を RAM に記憶させた。このオフラインでの内積演算に用いる補間係数の表現は、浮動小数点である。補間出力信号は、語長 8 bit の信号として、Viterbi 復号器に与えられる。なお、ビット同期特性を短時間で評価する為に、PRML 再生チャンネル内部には Viterbi 復号器と並列に、閾値比較型 3 値データ検出器も設けた。ここでの閾値は、ビットエラーレートが最小になる値に固定した。

電磁変換系としては、3.5 inch 径の金属薄膜型磁気ディスク媒体と、トラック幅 $8.3\mu\text{m}$ の MIG (Metal In Gap) 型巻線ヘッドを用いた。チャンネルビットレートは 10 Mbit/s、相対線速度は 9.58 m/s、線記録密度は $0.958\mu\text{m/bit}$ である。再生孤立波の半値幅は 115 ns であり、規格化線密度は 1.15 である。

実験用セクターフォーマットは、プリアンブル長 10 Byte、データ長 512 Byte からなる。プリアンブルは D3PLL の初期同期確立を行わせるための領域であり、周期 $6T_b$ の繰り返しパターンを記録した。D3PLL において、初期同期確立モードから判定指示モードへの切り替えは、プリアンブル先頭からの時間経過を計測し、一定時間後に切り替える方式とした。

同期特性を評価するために、データ領域には、

- (1) プリアンブルと同じ繰り返しパターン、
 - (2) 生成多項式 $1 + x^4 + x^9$ から生成した M 系列を 8/9 変換したランダムデータ、
- の 2 通りを記録できるようにした。

なお 8/9 変換は、D3PLL における位相修正間隔の最大値を制限するためのブロック符号であり、いわゆる RLL 符号としての諸元は $(d, k, m, n, r) = (0, 10, 8, 9, 1)$ である。この 8/9 変換により、ランダムデータ再生時における 3 値データパターン $\dots, -1, 0, +1, \dots$ あるいは $\dots, +1, 0, -1, \dots$ の出現間隔は最長 14 bit に制限される。

3.6.2 評価結果

まず、ビット同期系の動作を実証するため、各デジタルデータの時間変化の実測例を示す。ビット同期前の信号サンプルの例を図 3.18 に示すが、同期が取れていないため、信号サンプルは様々な振幅値を示す。それに対し、補

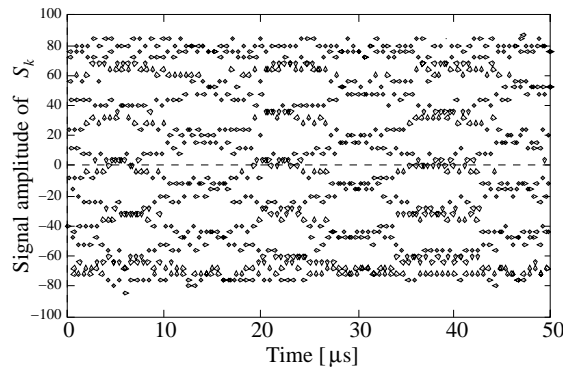


図 3.18: Distribution of data-asynchronous signal samples. Experimental results.

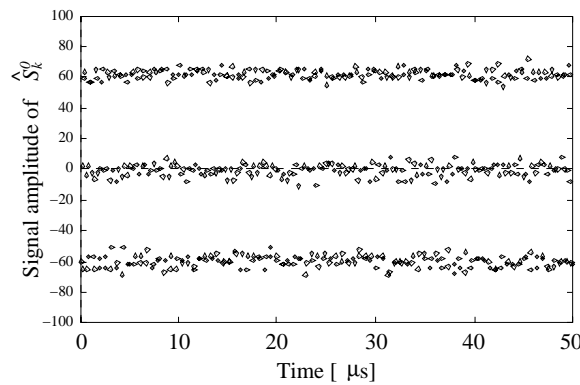


図 3.19: Distribution of synchronized data samples \hat{S}_k^0 . Experimental results.

間器出力におけるビット同期後の信号サンプルの様子を図 3.19 に示す。補間器出力のサンプルレートはチャンネルビットレートの 2 倍であるので、ここではデータ存在点位相の信号のみを表示してある。図 3.19 において、信号サンプルが “+1”, “0”, “-1” の 3 値データレベルにきれいに分かれて分布し、正しくビット同期が確立されていることが判る。また、D3PLL の出力位相 $\hat{\theta}_k$ を図 3.20 に示す。PRML 再生チャンネルが想定するビットレートよりもチャンネル出力ビットレートが 0.3% 低い場合であるので、 $\hat{\theta}_k$ は順次更新され、チャンネル出力信号の位相変化に追随している。

次に、ビット同期系の同期特性を評価するため、チャンネルビットレートを PRML 再生チャンネルの想定する中心値からずらし周波数偏差を与えて、ビットエラーレートを測定した。ここでは、短時間で意味があるデータを得る為

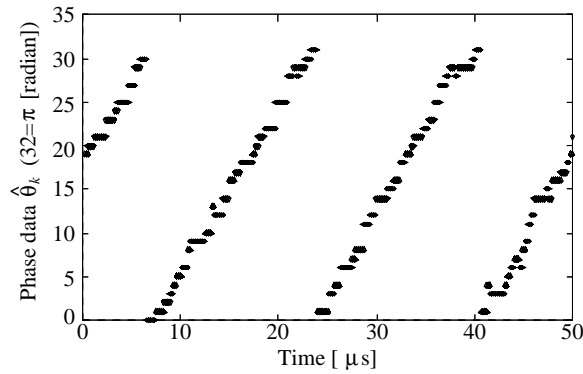


図 3.20: Phase data $\hat{\theta}_k$ of the D3PLL. Experimental results.

に、Viterbi 復号器ではなく閾値比較型 3 値データ検出器を用いた。図 3.21 はデータ領域にもプリアンプルパターンを記録した場合の結果であり、周波数偏差に対する十分な耐性が得られていることが判る。これに比べ、図 3.22 はデータ領域にランダムデータを記録した場合の結果であり、周波数偏差への耐性が弱いことが判る。これは、ランダムデータの場合は最長位相修正間隔が $14T_b$ もあるため、式 (3.29) が示すようにロックレンジが狭くなることと、式 (3.25) が示すように定常位相追従偏差が増大することから理解される。

図 3.22 において位相修正係数 α を大きくすると、ロックレンジが広くなり、定常位相追従偏差も小さくなるため、周波数偏差への耐性が強くなる。その反面、中心周波数近傍におけるエラーレートが若干劣化するが、これは式 (3.35) より、D3PLL の前向き伝達ゲインが大きくなり出力位相誤差のランダム成分が増大するためと考えられる。

図 3.23 は、記録トラック上において再生ヘッドを強制的にオフトラックさせて C/N を変化させ、閾値比較型 3 値データ検出と Viterbi 復号を同時に行い、ビットエラーレートを測定した結果である。C/N はプリアンプルパターン再生信号の基本波成分 (1.66 MHz) と、2.66 MHz 近傍におけるノイズのパワースペクトラム密度比であり、観測帯域幅 30 KHz としてスペクトラムアナライザで測定した。なお、再生信号のエンベロープ変動による基本波成分近傍のサイドバンドを避けるために、ノイズの観測周波数は基本波成分から充分離れた値に設定した。本ビット同期方式を用いて、PRML 再生チャンネルにおける Viterbi 復号が実現できたことが判る。図 3.23 においては、想定するビットエラーレート 1×10^{-6} において、Viterbi 復号を行うことにより閾値比較型 3 値データ検出法に比べて約 1 dB 強の利得が得られている。これはエラーレート上界についての、チャンネル等化後のノイズの自己相関を考慮した理論検討結果 [28] とほぼ一致する。

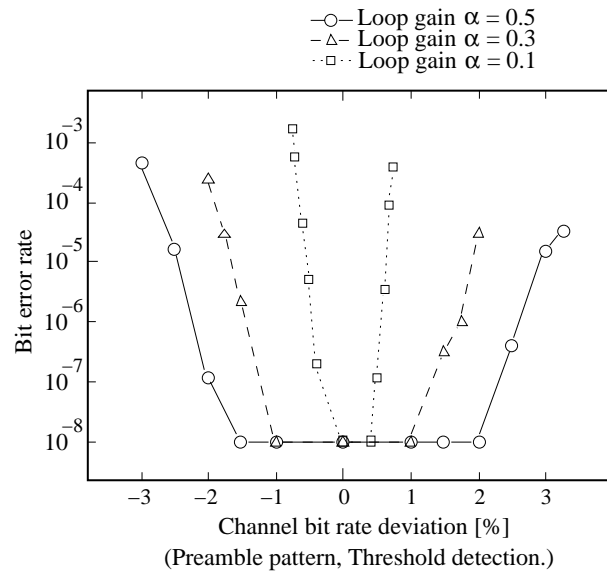


図 3.21: Experimental bit error rate for 6T preamble pattern as a function of channel bit rate deviation.

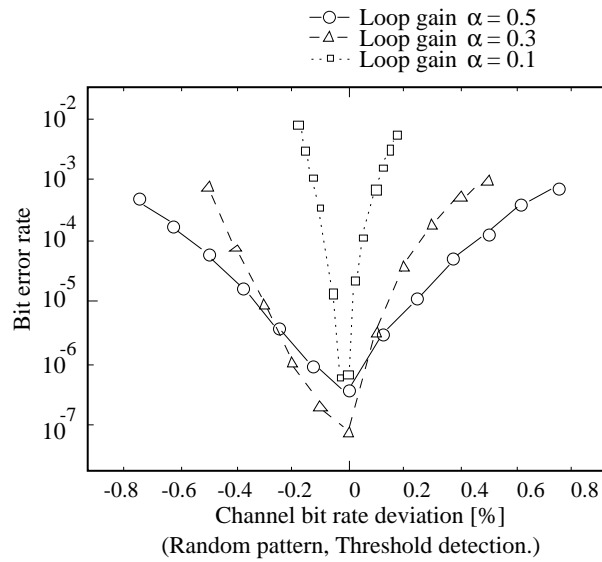


図 3.22: Experimental bit error rate for random data pattern as a function of channel bit rate deviation.

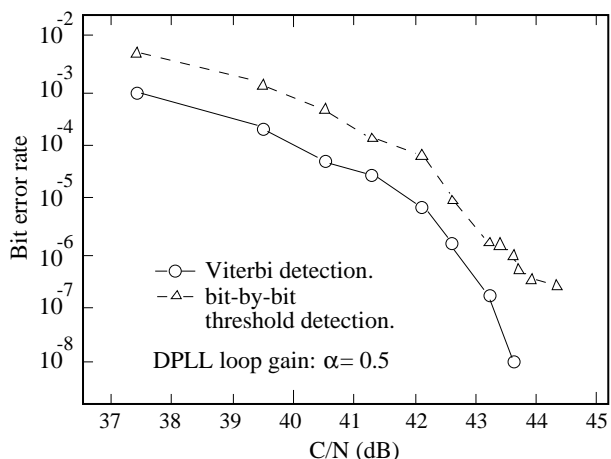


図 3.23: Experimental bit error rate performance as a function of C/N.

3.7 第3章の結論

固定クロックサンプリングとデジタル補間器及び判定指示型デジタルPLLを組み合わせた、新しいPRMLチャンネル用ビット同期系の構成を提案した。本章で提案した構成は、アナログ回路素子を用いず、サンプリングレートが2 sample/bitであり比較的低いいため、デジタルLSI化に適する。

本ビット同期方式に基づき、チャンネルビットレート10 Mbit/sにおいて動作するPRML再生チャンネル回路を試作し、磁気ディスク装置上で動作原理確認実験を行った。その結果、Viterbi復号後のビットエラーレート 10^{-6} を与えるビット同期性能が得られた。実験系の動作速度を10 Mbit/sに設定した理由は、試作当時に使用可能であった半導体技術の制約である。より高速の半導体回路を用いることにより、動作の高速化が可能である。

なお、本章では、新しいビット同期方式の原理を確認するため、単純な1次DPLLを用いてビット同期回路を構成し、その特性を評価した。実際に記録装置に適用する場合には、各装置の機械的性質によって、記録媒体の移動速度変動に起因する再生信号ジッタの大きさや周波数分布は様々である。そのため、各装置のロックレンジや定常位相追従偏差について、本章で示した1次DPLLの性能が不足の場合は、ループの2次化により改善が期待できる。

また、本章で提案した固定クロックサンプリング補間型同期方式(ITR方式)には通信チャンネル用の類似技術が存在するので、その起源を明らかにするために文献調査を行った。その結果、通信チャンネル用ITR方式は1988年から1993年にかけて日米欧の研究者によりその概念が形成されたことを示した。その上で、本章に述べた研究は、通信用からは独立に着想して行い、1991年から1992年に発表したものであり、記録再生チャンネル用ITR方式としては最も早期の成果と考えられることを示した。

参考文献

- [1] H. Kobayashi, “Application of probabilistic decoding to digital magnetic recording systems”, *IBM Journal of Research & Development*, Vol. 15, pp. 64-74, Jan. 1971.
- [2] T. D. Howell, D. P. McCown, T. A. Diola, Y. Tang, K. R. Hence and R. L. Gee, “Error rate performance of experimental gigabit per square inch recording components”, *IEEE Transactions on Magnetics*, Vol. 26, pp. 2271-2276, Sept. 1990.
- [3] J. M. Cioffi, W. L. Abbott, H. K. Thaper, C. M. Melas and K. D. Fisher, “Adaptive equalization in magnetic-disk storage channels”, *IEEE Communication Magazine*, pp. 14-29, Feb. 1990.
- [4] F. Dolivo, “Signal processing for high-density digital magnetic recording”, *Proc. VLSI Comp. Peripherals*, No. 1, pp. 91-96, 1989.
- [5] J. D. Coker, R. L. Galbraith, G. J. Kerwin, J. W. Rae and P. A. Ziperovich, “Implementation of PRML in a rigid disk drive”, *Digests of The Magnetic Recording Conference 1991*, D3, Jun. 1991.
- [6] S. Nakamura, et al., “Interpolation by FIR filter with time invariant coefficients”, *IEICE Japan National Convention '86*, No. 1992, 1986.
- [7] S. Nakamura, T. Kamisaka, K. Yagi and Y. Takahashi, “Advanced digitalized demodulator VLSI's with incoherent sampled detection”, *Conference Record on GLOBECOM '89*, pp. 1093-1099, 30.3.1-7, IEEE Global Telecommunication Conference, 1989.
- [8] 松本洋一, 守倉正博, 加藤修三, “全デジタル化バーストモードクロック再生回路の一検討 - 波形成形フィルタによる内挿方式 -”, 1991年電子情報通信学会春季全国大会予稿集, pp. B-255, 1991年3月.
- [9] K. Seki, Y. Matsumoto, K. Kobayashi, T. Sakata, M. Morikura, S. Kubota and S. Kato, “A high speed QPSK/OQPSK digital burst modem for LSIC implementation”, *Conference Record on GLOBECOM*

- '92, Vol. 1, pp. 422-426, IEEE Global Telecommunication Conference, Dec. 6-9, 1992.
- [10] Floyd M. Gardner, "Demodulator reference recovery techniques suited for digital implementation", *European Space Agency Final Report*, ESTEC Contract 6847/86/NL/DG, May 16, 1988.
- [11] G. Ascheid, M. Oerder, J. Stahl and H. Meyer, "An all digital receiver architecture for bandwidth efficient transmission at high data rates", *IEEE Transactions on Communications*, Vol. 37, No. 8, pp. 804-813, August 1989.
- [12] Floyd M. Gardner and Lars Erup, "Interpolation for timing adjustment in digital modems", Second international workshop on digital signal processing techniques applied to space communications (DSP'90), Plitecnico di Torino, Turin, Italy, September 24-25, 1990.
- [13] Floyd M. Gardner, "Interpolation in digital modems—Part I: Fundamentals", *IEEE Transactions on Communications*, Vol. 41, No. 3, pp. 501-507, March 1993.
- [14] B. Koblents and P. J. McLane, "Asynchronous timing recovery in DSP based PSK modems", *Conference Record of the Twenty-Sixth Asilomar Conference on Signals, Systems and Computers 1992*, Vol. 2, pp. 632-641, Oct. 26-28, 1992.
- [15] P. J. McLane, W. Choy and T. Tay, "Filter coefficient interpolated timing recovery in sampled coherent PSK receivers", *Conference Record on GLOBECOM '92* Vol. 1, pp. 472-478, IEEE Global Telecommunication Conference, Dec. 6-9, 1992.
- [16] Lars Erup, Floyd M. Gardner and Robert A. Harris, "Interpolation in digital modems—Part II: Implementation and performance", *IEEE Transactions on Communications*, Vol. 41, No. 6, pp. 998-1008, June 1993.
- [17] K. Bucket and M. Moeneclaey, "Symbol synchronizer performance affected by non-ideal interpolation in digital modems", *Proceedings of ICC '94*, pp. 929-933, IEEE International Conference on Communications, New Orleans, May 1994.
- [18] Katrien Bucket and Marc Moeneclaey, "The effect of interpolation on the BER performance of narrowband BPSK and (O)QPSK on Rician-fading channels", *IEEE Transactions on Communications*, Vol. 42, No. 11, pp. 2929-2933, Nov. 1994.

- [19] Katrien Bucket and Marc Moeneclaey, "Tracking performance analysis of feedback timing synchronizers operating on interpolated signals", *Conference Record on GLOBECOM '96*, pp. 67-71, IEEE Global Telecommunication Conference, Nov. 18-22, 1996.
- [20] Katrien Bucket and Marc Moeneclaey, "Periodic timing error components in feedback synchronizers operating on nonsynchronized signal samples", *IEEE Transactions on Communications*, Vol. 46, No. 6, pp. 747-749, June 1998.
- [21] Daeyoung Kim, Madihally J. Narasimha and Donald C. Cox, "Unbiased timing-error estimation in the presence of nonideal interpolation", *IEEE Transactions on Communications*, No. 6, pp. 647-650, June 1997.
- [22] Daeyoung Kim, Madihally J. Narasimha, Donald C. Cox, "Design of optimal interpolation filter for symbol timing recovery", *IEEE Transactions on Communications*, No. 7, pp. 877-884, July 1997.
- [23] N. Morinaga, S. Komaki and S. Hara, "Trends in modulation/demodulation and coding techniques for mobile satellite communications systems", *Trans. IEICE*, Vol. E-74, No. 8, pp. 2211-2219, Aug. 1991.
- [24] P. Fines and A. H. Aghvami, "A new medium and high bit rate 16-ary QAM demodulator for land mobile satellite communications", *Trans. IEICE*, Vol. E-74, No. 8, pp. 2237-2246, Aug. 1991.
- [25] 杉田純吉, 矢田博昭, 内田裕之, 関谷哲夫, "固定ヘッドデジタルテープレコーダーにおけるデータ検出の一手法について", 電子通信学会電気音響研究会技術研究報告, EA82-59, pp. 33-40, Jan. 1983.
- [26] J. Sugita and H. Yada, "Digital data detecting apparatus", *U.S. Patent* 4543531, Filed on Nov. 16, 1983, Registered on Sept. 24, 1985.
- [27] 姫野卓治, 田中正人, 家徳隆史, 松本吉生, 田村正文, 韓敏哉, 佐々木利一, 伊藤奈太, "Non-Tracking 方式による高密度磁気テープ記録", 電子情報通信学会和文論文誌, Vol. J75-C-II, No. 11, pp. 591-599, 1992 年 11 月.
- [28] R. W. Wood and D. A. Petersen, "Viterbi detection of class IV partial response on a magnetic recording channel", *IEEE Transactions on Communications*, Vol. COM-34, No. 5, pp. 454-461, May 1986.
- [29] 矢田博昭, 山腰隆道, 林信裕, "PRML 方式磁気記録再生チャンネル用復調器の新しい構成法", *Proceedings of Sony Research Forum 1991*, pp. 349-354, ソニー株式会社, 1992 年 4 月 1 日.

- [30] 矢田博昭, 山腰隆道, 林信裕, “デジタル信号処理による PRML 用ビット同期回路”, 電子情報通信学会和文論文誌, Vol. J75-C-II, No. 11, pp. 643-652, 1992 年 11 月.
- [31] H. Yada, T. Yamakoshi and N. Hayashi, “A novel digital signal processing bit synchronizer for a PRML recording channel”, *Electronics and Communications in Japan, Part 2: Electronics*, Vol. 76, No. 4, pp. 84-95, Scripta Technica, Inc., Apr. 1993.
- [32] H. Yada, “Decision-directed digital phase locked loop”, *U.S. Patent* 5400364, Filed on Oct. 20, 1992, Registered on Mar. 21, 1995.
- [33] H. Yada, “Data detecting apparatus using an over sampling and an interpolation means”, *U.S. Patent* 5481568, Filed on Dec. 21, 1994, Registered on Jan. 2, 1996.
- [34] C. M. Melas and P. Sutardja, “An asynchronous fully digital channel for magnetic recording”, *Conference Record on GLOBECOM '94*, Vol. 2 of 3, pp. 1144-1147, IEEE Global Telecommunication Conference, San Francisco, Nov. 1994.
- [35] C. M. Melas and R. D. Hutchins, “Discrete time control loop for the magnetic tape channel”, *Conference Record of ICC '97*, Vol. 3, pp. 1630-1632, IEEE International Conference on Communications, Montreal, Canada, 8-12 June 1997.
- [36] Zi-Ning Wu, J. M. Cioffi and K. D. Fisher, “A MMSE interpolated timing recovery scheme for the magnetic recording channel” *Conference record of ICC '97*, Vol. 3, pp. 1625-1629, IEEE International Conference on Communications, Montreal, Canada, 8-12 June 1997.
- [37] M. Spurbeck and R. T. Behrens, “Interpolated timing recovery for hard disk drive read channels”, *Conference record of ICC '97*, Vol. 3, pp. 1618-1624, IEEE International Conference on Communications, Montreal, Canada, 8-12 June 1997.
- [38] Mark S. Spurbeck, Richard T. Behrens and German S. Feyh, “Sampled amplitude read channel employing interpolated timing recovery”, *U.S. Patent* 5696639, Filed on May 12, 1995.
- [39] G. D. Vishakhadatta, R. Croman, M. Goldenber, J.P. Hein, P. Katikani, D. Kuai, C. Lee, I. C. Tesu, R. Trujillo, Ligang Zhan, K. Anderson, R. Behrens, W. Bliss, D. Li, T. Dudley, G. Feyh, W. Foland, M. Kastner, Qingfen Li, J. Mitchem, D. Reed, Sian She, M. Spurbeck, L.

- Sundell, Hoai Tran, Maoxin Wei and C. Zook, "An EPR4 read/write channel with digital timing recovery", *IEEE Journal of Solid-State Circuits*, Vol. 33, No. 11, pp. 1851-1857, Nov. 1998.
- [40] S. Nemazie, A. K. Khan, K. Papat, Duc-Ngoc Le, Steven Shiang-Jyh Chang, W. Foland, Kinying Kwan, John Yu, Steven Yang, R. Mcpherson, I. Dujari, H. Futakami, D. Bonomi, Maoxin Wei, B. Scott and R. Ganesan, "260 Mb/s mixed-signal single-chip integrated system electronics for magnetic hard disk drives", *Digest of Technical Papers ISSCC '99*, pp. 42 - 43, IEEE International Solid-State Circuits Conference, Feb. 15-17, 1999.
- [41] STMicroelectronics, Website, "Leonard read/write channel", www.st.com/stonline/prodpres/datastor/rwchan/leonardo/leonardo.htm Sept. 12, 2002.
- [42] T. Oenning and J. Moon, "Digital detection with asynchronous sampling using amplitude error prediction", *IEEE Transactions on Magnetics*, Vol. 34, No. 4, pp. 1931-1933, July 1998.
- [43] G. Mathew, Y. K. Lee, B. Farhang-Boroujeny, H. Mutoh and J. J. Wang, "A novel interpolation approach for reducing clock-rate in multilevel decision feedback equalization detectors", *IEEE Transactions on Magnetics*, Vol. 36, No. 5, pp. 3866-3878, Sept. 2000.
- [44] Y. Yuan, E. Kurtas and B. V. K. V. Kumar, "Performance of timing recovery methods in turbo coded magnetic recording channels", *IEEE Transactions on Magnetics*, Vol. 36, No. 5, pp. 2187-2189, Sept. 2000.
- [45] D. Berman, C. M. Melas and R. A. Hutchins, "Enhanced Linear Interpolation for Low Sampling Rate Asynchronous Channels", *Conference Record on GLOBECOM 2000*, pp. 3025-3028, IEEE Global Telecommunication Conference, San Francisco, Nov. 27-Dec. 1, 2000.
- [46] J. S. Goldberg and J. K. Wolf, "Timing recovery for magnetic recording using cross correlation", *IEEE Transactions on Magnetics*, Vol. 38, No. 5, pp. 2289-2291, Sept. 2002.
- [47] M. Sawada, M. Takatsu, T. Sugawara and T. Morita, "A signal interpolated timing recovery system with frequency offset detector", *IEEE Transactions on Magnetics*, Vol. 39, No. 5, pp. 2594-2596, Sept. 2003.
- [48] 山腰隆道, 矢田博昭, 島野嘉治, "記録媒体駆動装置", 日本国特許出願平6-130733, 1994年6月14日.

- [49] T. Kanaoka, M. Taguchi, A. Uchida, A. Itakura and M. Matsuura, “Development of signal interpolated phase timing recovery system for high density Magneto-Optical disks”, *Digest of ISOM 2003*, We-F-16, The 13th International Symposium on Optical Memory, Nara, Japan, Nov. 5, 2003.
- [50] 畑雅恭, 古川計介, “PLL-IC の使い方”, 産報出版, pp. 52-57, 1975.
- [51] A. V. Oppenheim and R. W. Shafer, “Digital Signal Processing”, *Prentice-Hall*, pp. 418-432, 1975.

第II部

外部クロック型チャネル同期 方式の研究

第4章 磁気ディスク装置用外部クロック型チャネル同期方式

概要¹：本章では、まず第 II 部の導入として、磁気ディスク上に記録された高頻度の専用クロックマークを時刻基準として外部クロックを生成し、それを参照してヘッド位置制御用サーボ情報検出やデータの記録あるいは再生を行う、外部クロック型チャネル同期方式の原理と背景を述べた。次に本章の主要部では、外部クロック同期型データチャネルについて、モデルに基づくシミュレーションを行い、同期精度を解析した。その結果、クロックマーク数が多くサーボループ更新レートが十分高い場合には、マーク位相の機械的揺らぎへの追従誤差よりもマーク位相観測ノイズに起因する同期誤差が大きいことが示された。データの記録時と再生時の間にクロック生成用位相同期ループのゲインが変化すると、ディスクの偏心に起因する同期誤差が発生するが、この影響は、Feed-forward 制御などを用いることにより、抑圧可能である。熱雑音に起因する同期誤差成分の量を、空気軸受け型スピンドルを用いた記録実験装置において確認した。外部クロック同期型データチャネルでは、専用の外部クロック生成系から常に安定なクロックが供給されるため、チャネル符号の要件から同期性能の確保を除外できる利点がある。その反面、時間軸上の同期精度が外部クロック生成系のみによって定まるため、チャネルデータレートに上限が存在し、記録装置の線記録密度を高める上で制約になる場合がある。

4.1 はじめに

第 2 章において、従来型チャネル同期系には二つの特徴があり、その一つは同期対象信号自身からタイミング情報を抽出する“セルフクロック方式”であることを指摘した。本章から始まる第 II 部では、セルフクロック方式と対極をなす概念として、同期対象以外の信号をタイミング基準としてチャネル同期用クロックを生成する“外部クロック方式”を取り上げる。

本章では、まず外部クロック型チャネル同期方式の原理を述べた後、研究の背景を紹介する。また、同方式の各種適用対象装置について述べる。次に、

¹本章 4.3-4.4 節の出典：H. Yada, “Clock Jitter in a Servo-Derived Clocking Scheme for Magnetic Disk Drives”, *IEEE Transactions on Magnetics*, Vol. 32, No. 4, pp. 3283-3290, July 1996. ©1996 IEEE.

同方式をデータチャンネルに適用し、外部クロックを参照してデータ記録及び再生を行う外部クロック同期型データチャンネルについて、その同期性能をモデルベースのシミュレーション及び実験により解析した結果を述べ、最後に方式の適用限界を指摘する。

4.2 外部クロック型チャンネル同期方式

4.2.1 外部クロック型チャンネル同期の原理

外部クロック型同期方式は、記録媒体上に一定間隔で記録されたクロックマークの再生パルスをタイミング基準として、同期用クロックを生成する方式である。

図 4.1 に、磁気ディスク装置における外部クロック同期の原理を示す。ディスク面上には、同心円状の記録トラックを横断して設けられた放射状のサーボ情報記録領域の中に位置する形で、回転方向に等角度間隔 $2\pi/M_{sv}$ をおいて M_{sv} 個のクロックマークが形成されている。通常、 M_{sv} は数百であり、サーボ情報記録領域の数と同じである。このクロックマークは、他のサーボ情報と同じくディスク製造時あるいは装置製造時に記録され、再生専用である。図 4.2 に、一つのサーボ情報記録領域の記録パターンを示す。各記録パターンは、あらかじめ円周方向に磁化されている。また、クロックマークは最小の場合は一つの磁化反転として記録されるが、図 4.1 の例では、一つの磁化の両端の磁化反転から再生されるダイパルスを想定している。ディスクが一定回転速度 f_{spin} で回転するとし、出現周波数 $f_L = M_{sv}f_{spin}$ を持つクロックマーク再生パルス系列をタイミング基準として、位相同期ループ (Phase-Locked Loop, PLL) により、その整数倍の周波数 $f_s = M_{PLL} \cdot f_L$ を持つ外部クロックを生成する。ディスクの回転周波数が各種外乱によって変動する場合は、外部クロック周波数もそれに連動して変動する。

こうして生成された外部クロックは、まずサーボ情報再生時の同期に用いられる。この場合、ヘッド位置信号は、同心円状トラックに沿って等間隔に配置された多数のサーボ領域から、外部クロックを参照して同期検出される。また、サーボ用に加えてデータチャンネルの同期に適用する場合もある。その場合は、図に示すように外部クロックに記録データを同期させて記録を行い、また再生時には外部クロックに同期して再生データ検出などを行う。

この外部クロック型チャンネル同期方式の特徴は、以下の通りである。まず利点としては、サーボ情報検出に用いる場合には、ヘッド位置や移動状態に関わらず安定な外部クロックが供給されるため、安定なサーボ情報検出が期待できる。またディスク面のフォーマットにおいて多数のサーボ情報記録領域が存在するため、高いサーボ情報検出頻度によりヘッド位置決め制御ループの更新周波数 f_L が高くなり、制御帯域幅の拡大や安定性の向上が期待でき

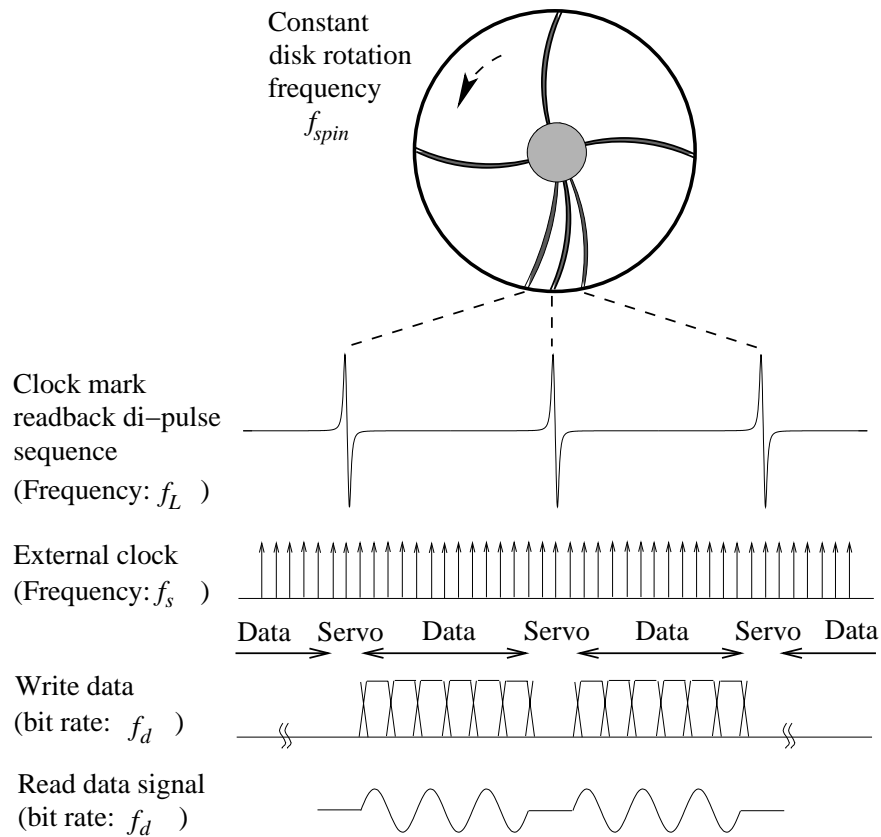


図 4.1: Principle of external clock generation and channel synchronization.

る。その反面、クロックマークを含むサーボ情報領域群をディスクに形成する時に、各領域を等角度間隔で記録せねばならないという制約がある。

次に、データ記録再生に用いる場合には、専用の外部クロック生成系から常に安定なクロックが供給されるため、チャネル符号などの設計における要件として、タイミング同期性能を考慮する必要がないという利点がある。その反面、時間軸上のチャネル同期精度が外部クロック生成系のみによって定まるため、記録装置を設計する際には、線記録密度及び、それに比例するデータレートの設定において、チャネル同期精度を制約要因として考慮しなければならない。この課題については、本章第 4.3.6 節において考察する。

4.2.2 外部クロック型同期方式研究の背景及び適用対象装置

もともと外部クロック型チャネル同期方式は、130 mm 径書換型光磁気ディスク装置 (Magneto-Optical Disk drive, MODD) [1] のサンプルサーボフォー

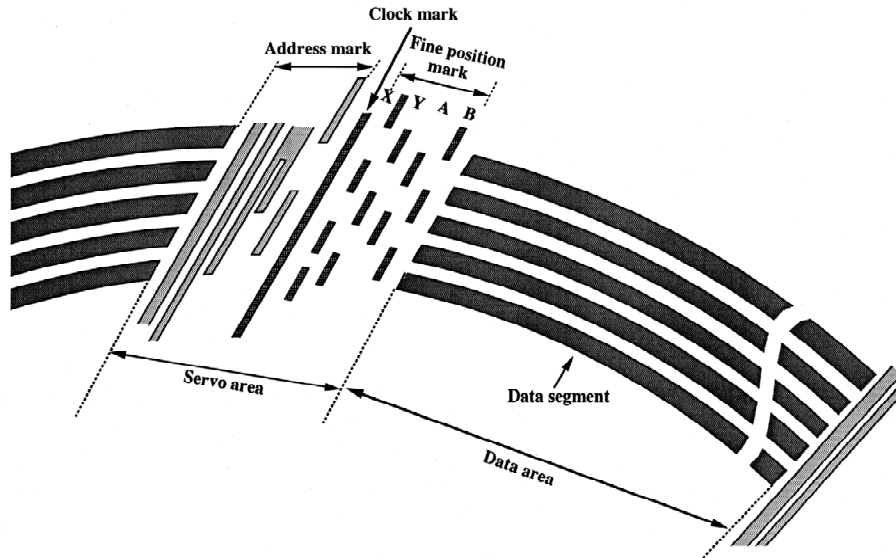


図 4.2: Schematic illustration of the servo pattern on a disk.

マット (Sampled servo format) 規格のために 1987 年頃に研究開発されたものであり、その後 90 mm 径書換型 MODD の Discrete block format 規格用としても提案された他、光ディスク装置 (Optical Disk Drive) [2] における検討も報告されている。また 1995 年にソニー株式会社により製品化された 3.5 inch 径光磁気ディスク装置 “HS ドライブ” にも採用された [3]。

一方、磁気ディスク装置においては、筆者らは、MODD のサンプルサーボ方式に着想を得て、パターン付きディスクを用いる磁気ディスク装置に外部クロック同期サーボ方式を適用した [5][6]。従来の平坦かつ一様な磁性膜を持つディスクを用いる装置では、サーボ情報記録領域にサーボパターンを記録する際に、順次処理をしていく 1 周のパターンの書きつなぎの完全性の確保が容易でなく、クロックマークを等角度間隔に形成することが難しかった。パターン付き磁気ディスクは、一旦高精度なパターンを持つマスクを作成できれば、磁気ディスク面へのパターン転写を一度に行えるので、クロックマークの等角度間隔形成を必要とする外部クロック同期サーボ方式に好適である。

一般に従来型ディスク装置においては、データ検出用として、データ再生信号自身からデータビット同期用クロックを生成する所謂セルフクロック方式が用いられている。セルフクロック方式は、サーボ領域に挟まれた各データセグメントの先頭部において、サーボ領域通過後の再同期のために長いプリアンブルが必要である。よって、従来のセルフクロック方式そのままを、多数のサーボ領域を持つ同期サーボフォーマット型磁気ディスクに適用したのでは、トラック利用効率の低下により記録容量が減少してしまい [7]、好ましくない。そこで、本章では、データ記録再生用としてサーボクロックに同期

表 4.1: Various applications of the external clocking scheme.

Application	Function		
	Servo read	Data write	Data read
Conventional HDD's	Self/Async.	Fixed	Self
Sampled servo MODD	External	External	External
PERM disk drive (Chapter 4, 5)	External	External	External
HDD (Chapter 8, 9)	External	Fixed	Self
HDD	External	External	Self
HDD, MODD	External	External	External+ITR

“Self”: Self clocking, “Async.”: Asynchronous detection,

“Fixed”: Synchronized to fixed phase and frequency clock,

“External”: External clocking,

“ITR”: Interpolated timing recovery.

したビットクロックを用いる外部クロック型データチャンネル同期方式を研究した結果を示す [4][8]。

なお、上記の光ディスク装置における適用例では、ディスク装置の全てのチャンネル機能、すなわちサーボ情報検出、データ記録及びデータ再生を外部クロックを時刻基準として行っている。本章及び第 5 章に示す記録再生実験システムも同様である。それ以外に、外部クロック同期方式の適用形態としては、表 4.1 に示す様々なものが考えられる。本論文第 8 章と第 9 章では、サーボ情報検出には外部クロック同期を用いるが、データチャンネルでは従来型 HDD と同様に、記録は固定クロック同期で行い、再生はセルフクロック同期で行う装置を取り上げる。これは、第 4.2.1 節で触れた、外部クロック精度によるデータレートと線記録密度への制約を受けない組み合わせである。また、データ記録を外部クロック同期で行うことにより、ディスク偏心に起因する回転角度方向の線記録密度の正弦波状変動を抑圧し、データ再生はセルフクロック同期で行う方式がある。これは、偏心の量と位相がディスク装着時点間で変化するリムーバブルディスク装置に適している。さらに、データ記録は外部クロック同期で行い、データ再生は外部クロックに基づき標本化を行う固定クロックサンプリング補間型同期方式を用いる装置が提案されている [9][10]。

外部クロック型チャンネル同期方式の同期精度については、光ディスクあるいは光磁気ディスク装置と磁気ディスク装置の間に、大きな所与条件の違いがある。光を再生に用いる装置においては、クロックマーク再生が光強度検出方式で行われるため、信号対雑音比 (Signal-to-Noise ratio, S/N) はデー

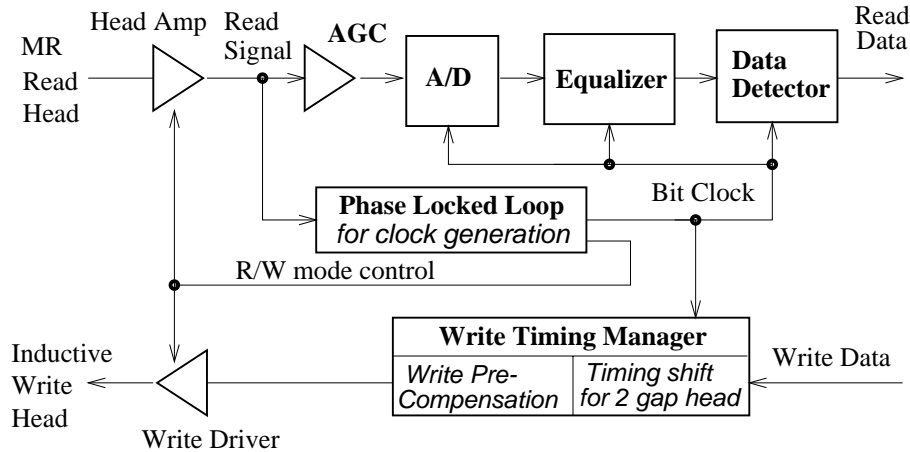


図 4.3: Block diagram of a recording channel with the servo-derived clocking scheme.

タ再生信号の場合と比べて同等以上に良く、外部クロック精度の支配的な制約要因ではなかった。それに対し、磁気ディスク装置におけるクロックマーク再生パルスの S/N は、従来の平坦型磁気ディスクに磁化反転を記録する場合にはデータ再生パルスの S/N と同等であるが、パターン付き磁気ディスクの場合にはデータ再生パルスの S/N よりも低い [11] ため、外部クロックの精度はデータチャンネル用として不十分な値となる恐れがある。このため、磁気ディスク装置への適用に当たっては、外部クロック同期型データチャンネルにおける同期誤差を定量的に解析する必要がある。

4.2.3 外部クロック同期型データチャンネル方式

図 4.3 は、外部クロック方式を用いる基本的な記録再生チャンネルのブロック図を示す。ディスクの回転に精密に同期する外部データチャンネルクロックは、サーボループ更新周波数 f_L と同じ頻度で出現するクロックマーク再生パルスを時刻基準とし、PLL を用いて生成される。

なお、第 2 章で述べた Zoned Bit Recording を行い、半径に応じてデータレートを切り替える場合には、以下のようにすればよい。一つの構成は、分周比を可変有理数に設定可能な PLL をデータクロック生成専用として用意し、外部サーボチャンネルクロック生成用 PLL と並列に動作させて、クロックマークに同期した外部データチャンネルクロックを生成するものである。他の構成は、まず半径によらず一定の周波数 f_s を持つ外部クロックを専用 PLL で生成し、サーボ情報再生用として用いると同時に、別のデータチャンネル専用 PLL シンセサイザに同期対象時刻基準として与え、その有理数分周比 M_d/N_d を切り替えることにより、各環状 Zone のデータレートと等しい周波数 $f_d = f_s M_d/N_d$

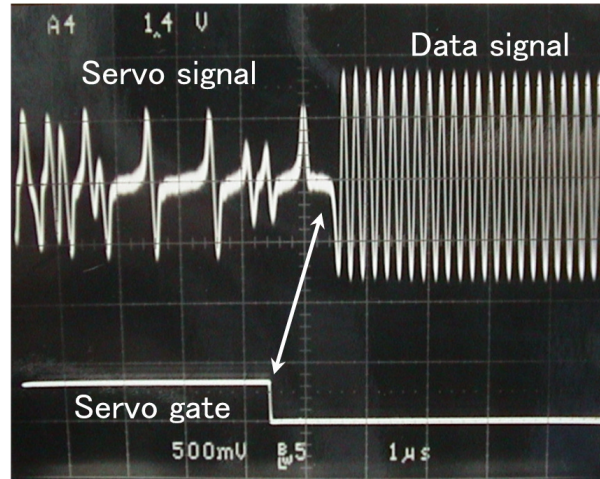


図 4.4: Readback signal from a servo area and the mode switching signal.

を持つ外部データチャンネルクロックを発生するものである。すなわち、各ゾーンの外部データチャンネルクロックは、それぞれ周波数は異なるが、全てディスク面上のクロックマークに同期している。

このチャンネル系において、外部データチャンネルクロックは、データの再生のみならず、記録にも用いられる。同期サーボフォーマットでは、クロックマークを含む再生専用サーボ領域が、連続するデータセグメントの間に挿入されているため、データを記録する場合には、データ記録モードからサーボ再生モードへの高速かつ頻繁な切替が必要である。このモード切替のための制御信号も、PLL が外部クロックに同期して生成する。図 4.4 は、クロックマーク再生パルスに同期して PLL が生成したモード切替制御信号と外部データチャンネルクロックの例を示す。

データ再生モードにおいては、外部データチャンネルクロックに同期して、A/D 変換器が再生信号を標本化し量子化する。再生信号のデジタルサンプルは、デジタルトランスバーサル等化器によって等化され、最尤系列推定のため Viterbi 復号器に与えられる。

4.3 データチャンネルにおける外部クロック同期精度のモデルベース解析

4.3.1 位相の定義

ディスクは、一本のトラック円周を等間隔に寸断して、 M_{sv} 個のクロックマークを持つとする。まず、図 4.5 に示すように、外部クロック生成の時刻

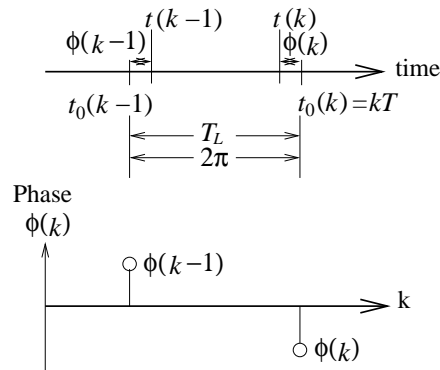


図 4.5: Definition of phase.

基準であるクロックマーク再生パルスの位相を定義する。等時間間隔 T_L を隔てた、位相誤差が全く無い理想的時刻 $t_0(k)$ を基準として、第 k 番目のクロックマークの再生時刻 $t(k)$ の位相は、次式で与えられる。

$$\phi(k) = 2\pi \frac{t(k) - t_0(k)}{T_L}, \quad 1 \leq k \leq M_{sv} \quad (4.1)$$

ここで、 $t(k) - t_0(k)$ は理想的時刻に対するパルス発生時刻の揺らぎ（ジッター）であり、次節に示すように、幾つかの原因に基づく成分に分解される。

なお、一般に、ある基準時刻に対する事象発生時刻のずれをジッターと呼ぶ。本章では、他に、データ再生信号に対するチャンネルビットクロック時刻のずれを、ビットクロックジッターと呼ぶ。

4.3.2 各種ジッター源

表 4.2 にまとめたように、磁気ディスク装置においては概ね 4 種類の異なるジッター源が存在する。

クロックマークジッター（Mark jitter）は、メディアのパターン形成誤差やマークの磁化が一様でないことに起因する。マークジッターの時系列 $\phi_{disk}(k)$, $1 \leq k \leq M_{sv}$ は、ディスク作成時点に決定されているので、時不変の確定的ジッターとして特徴付けられる。

偏心ジッター（Eccentricity jitter）の原因は、同心円状トラックの中心とスピンドル軸の回転中心の間のずれ、すなわち偏心に起因するトラック半径の正弦波状揺らぎをヘッドが追従することによる線速度変動である。なお、実際には、同心円状トラックの中心とディスク中心孔の中心との間のずれ、ディスク中心孔の直径よりも細いスピンドル軸にチャッキングした時のずれなど、複数の成分により、偏心は構成される。よって、基本的に偏心ジッターは、比較的大きな振幅を持つ正弦波状の時不変かつ確定的なジッターであり、

次式で表される。

$$\phi_{ecc}(k) = \frac{M_{sv}d}{r_0} \sin \frac{2\pi k}{M_{sv}}, \quad 1 \leq k \leq M_{sv} \quad (4.2)$$

ここで、 d はスピンドル回転中心から測った同心円状トラック中心のずれ量であり、 r_0 はスピンドル回転中心からヘッド位置までの半径方向の距離である。式 (4.2) は、 r_0 が小さいほど偏心ジッターが大きいことを示す。

図 4.6 は、あるトラックに沿って、クロックマーク再生パルスの時間間隔を Time Interval Analyzer により測定した例である。この測定において、ヘッドノイズやアンプノイズなどの観測ノイズは、各間隔について 100 回の測定を行い、結果を平均することによって、抑圧されている。真の偏心ジッター $\phi_{ecc}(k)$ あるいはクロックマークジッター $\phi_{disk}(k)$ は、この 1 サンプル時間差分ジッターを累積することによって、得られる。図 4.6 において、大振幅の正弦波成分は 1 サンプル時間で差分された偏心ジッター $\phi_{ecc}(k) - \phi_{ecc}(k-1)$ であり、その振幅は 30 ns である。よって、偏心ジッターは $4.38 \mu\text{s}$ (mean-to-peak) と推定される。これは、クロックマーク間隔 T_L のおよそ 22% に相当する。

図 4.6 における微小な揺らぎは、間隔 T_L で差分されたマークジッター $\phi_{disk}(k) - \phi_{disk}(k-1)$ であり、その標準偏差は約 1.5 ns である。

機械的ジッターと熱雑音ジッターは次節以降に述べる。

これら 4 種類のジッター源は相互に独立であるので、クロックマーク位相の観測値 $\phi_{in}(k)$ は次式で与えられる。

$$\phi_{in}(k) = \phi_{disk}(k) + \phi_{ecc}(k) + \phi_{mech}(k) + \phi_{noise}(k) \quad (4.3)$$

PLL は、VCO 出力クロックをクロックマーク位相観測値 $\phi_{in}(k)$ に同期させる。

表 4.2: Characteristics of jitter sources.

Name	Symbol	Random?	Time variant?	Origin
Mark jitter	$\phi_{disk}(k)$	no	no	mark position error
Eccentricity jitter	$\phi_{ecc}(k)$	no	no	chucking
Mechanical jitter	$\phi_{mech}(k)$	yes	no	spindle
Thermal noise jitter	$\phi_{noise}(k)$	yes	no	head/amplifier

4.3.3 機械的ジッターのモデル化

機械的ジッターは、主にボールベアリング軸受などの機械的振動によるスピンドル回転速度の変動に起因する。一般に、機械的ジッターの電力スペクトル密度 (Power Spectrum Density, PSD) は、その周波数が高いほど減少すると考えられる。本章のモデルでは、データ記録時の機械的ジッター $\phi_{mech,w}(k)$

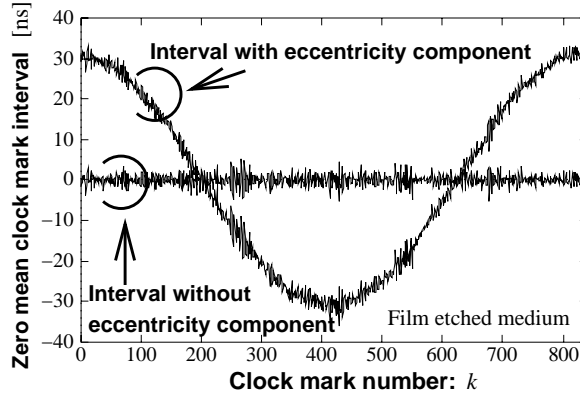


図 4.6: An example of measured clock mark intervals. The distribution of the interval has a standard deviation of about 1.5 ns, when the eccentricity component is removed by a high-pass filter with a cut-off frequency of 180 Hz.

と再生時の機械的ジッター $\phi_{mech,r}(k)$ を相互に独立かつ同様な (independent identically distributed, i.i.d.) 確率密度分布を持つ有色ガウス性ノイズと仮定し、その PSD である $N_{jmc}(f)$ は次式で与えられるとする。

$$N_{jmc}(f) = \frac{N_{jmc0}/2}{1 + \left(\frac{f}{f_{mc}}\right)^2} \quad (4.4)$$

ここで f_{mc} は、PSD が 3 dB 減少する周波数である。

Parseval の定理に従って、機械的ジッターの電力は次式で与えられる。

$$\sigma_{jmc}^2 = \int_{-\infty}^{+\infty} N_{jmc}(f) df = \frac{\pi f_{mc} N_{jmc0}}{2} \quad (4.5)$$

ここで、機械的ジッターの電力が与えられれば、周波数 0 すなわち直流におけるジッターの PSD は $N_{jmc0} = 2\sigma_{jmc}^2/\pi f_{mc}$ によって求められる。

4.3.4 熱雑音起因ジッターのモデル化

まず、第 k 番目のクロックマーク端からの再生信号 $s(t, t_L(k))$ は、良く知られた Lorentz 型孤立波形により、モデル化が可能である。

$$s(t, t_L(k)) = \frac{1}{1 + \left(\frac{t - t_L(k)}{PW_{50}/2}\right)^2} \quad (4.6)$$

ここで、 $t_L(k)$ はクロックマーク端の時刻である。第 2 章 2.2 節で述べたように、式 (4.6) は、通常の平坦かつ一様な面内磁気記録膜の磁化反転を電磁誘導型リングヘッドで再生した場合に、成り立つ。

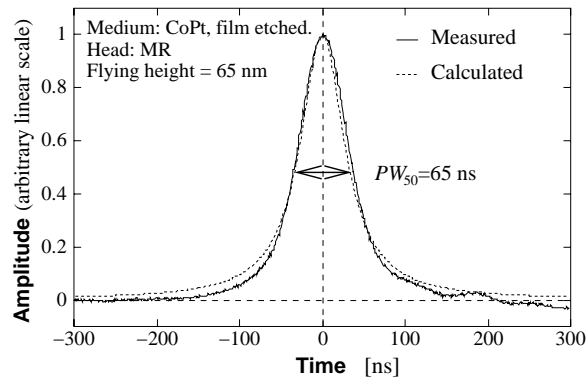


図 4.7: Comparison of a measured clock mark pulse and a Lorentzian pulse based on the least squared error criterion. The RMS fitting error is 2.2

本節と 4.4 節の実験で用いた磁気ディスク及び磁気ヘッドの主要な諸元を表 4.3 に示す。磁気ヘッドは、縦型 MR 再生ヘッド素子 [12] を持つ MR/Inductive ヘッドである。縦型 MR 再生ヘッドは、磁気抵抗効果型感磁部が磁束応答型特性を持つが、両側から感磁部をはさむ磁気シールドの効果により、電磁誘導型リングヘッドと同様の Lorentz 型孤立磁化反転応答波形を示す。また、磁気ディスクは、平坦なガラス基板の上に成膜された磁性膜をエッチングすることによってサーボ領域などのパターンを形成し、さらに円周方向に様に磁化したものである。すなわち、このパターン付きディスクでは、磁性膜の形状が磁化反転を規定する。図 4.7 は、表 4.3 の膜エッチング型パターン付きディスクにおけるクロックマーク再生パルスの測定例と、最小 2 乗法により当てはめた Lorentz 型パルスを示す。両者は良く一致しており、クロックマーク再生パルスのモデルとして、式 (4.6) の Lorentz 型孤立波形を用いて良いことが判る。

再生過程においては、ヘッドノイズと電子回路ノイズが再生パルスの観測ノイズとなる。よって、片側電カスペクトル密度 N_0 [V^2/Hz] を持つ相加的的白色ガウス性ノイズ (Additive White Gaussian Noise, AWGN) がモデルに加えられる。以下の議論においては、 N_0 を、孤立波ピーク振幅値 $s(0, 0) = 1.0$ を基準として正規化する。なお、通常、金属薄膜磁性体に 2 値飽和磁化反転記録を行う場合に支配的である磁化遷移ノイズは、物理的形狀により磁化遷移の形が決まっているパターン付き媒体では、支配的ではないと考えられる。

そのため、熱雑音を主体とする観測ノイズにより決まる S/N 及び PW_{50} が、時刻基準としてのクロックマーク再生パルスの信号品質を特徴付ける。

図 4.8 は、従来のピーク検出を用いるクロックマーク位相検出器のブロック図を示す。ピーク検出回路において、観測ノイズが加わった Lorentz 型孤立再生波形は、先ずカットオフ周波数 f_c の理想的低域通過型フィルタ $F_{lpf}(f)$

表 4.3: Head and Disk Parameters.

Head (MR/Inductive)	
Write gap length	0.35 μm
Write head width	4.0 μm
Read gap length	0.25 μm
Read head width	4.5 μm
Flying height	65 nm
Disk	
Track width	3.6 μm
Track pitch	5.2 μm
Number of servo areas	840
Substrate	Glass
Patterning method	Etching
Magnetic film	CoPt/Cr
Rotational frequency	60.0 Hz
Relative speed	6.4 m/s

により帯域制限され、ノイズ電力が或る有限値に抑圧される。次に、微分器 $F_{dif}(f)$ と零交差比較器により、孤立再生波形の頂点の時刻にサンプリングパルスが生成される。このサンプリングパルスで鋸歯状波形を標準化することによって、孤立再生波形の位相は、電圧値に変換されて検出される。

よって、サンプリングパルスのジッターは、熱雑音ジッター $\phi_{noise}(k)$ に等しい。熱雑音ジッターの PSD は次式で表される。

$$\begin{aligned}
 N_{jn,pd}(f) &= c^2 \frac{N_0}{2} |F_{lpf}(f)|^2 |F_{dif}(f)|^2 \\
 &= \begin{cases} c^2 \frac{N_0}{2} |j2\pi f|^2 & \text{for } -f_c \leq f \leq +f_c \\ 0 & \text{otherwise} \end{cases} \quad (4.7)
 \end{aligned}$$

ここで、 c はノイズからジッターへの変換ゲインであって、次式で与えられる。

$$c = \left\{ \frac{\partial^2 s_{lpf}(t, t_L(k))}{\partial t^2} \right\}^{-1} \Big|_{t=\theta} \quad (4.8)$$

この変換ゲインは、低域通過フィルタのカットオフ周波数 f_c の関数である。Parseval の定理により、式 (4.7) からジッターの分散 $\sigma_{jn,pd}^2$ を表現できる。

$$\begin{aligned}
 \sigma_{jn,pd}^2 &= \int_{-\infty}^{+\infty} N_{jn,pd}(f) df \\
 &= c^2 \frac{N_0}{2} \int_{-f_c}^{+f_c} |j2\pi f|^2 df \\
 &= \frac{4\pi^2 c^2 N_0 f_c^3}{3} \quad (4.9)
 \end{aligned}$$

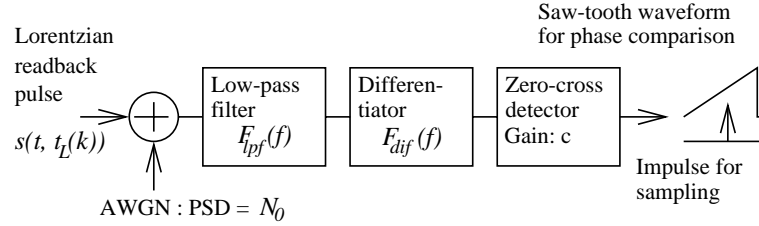


図 4.8: Schematic block diagram of a phase detector based on peak detection.

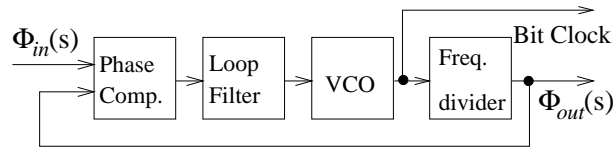


図 4.9: Block diagram of a PLL for servo-derived clock generation.

図 4.7 における $N_0 = 2.3 \times 10^{-10} [\text{V}^2/\text{Hz}]$ と $PW_{50} = 65 [\text{ns}]$ の条件では、最小の熱雑音起因ジッターが $f_c = 16.6 [\text{MHz}]$ において得られる。式 (4.9) により、そのジッターの標準偏差は 3.0 ns である。

なお、この熱雑音ジッターは有色であり、その PSD: $N_{jn,pd}(f)$ は一様でなく、広い帯域幅 $[-f_c, +f_c]$ に分布している。しかし、この PSD は、位相比較過程において、ジッターの帯域幅に比べて低い周波数 f_L でサンプリングされるため、狭い周波数帯域幅 $[-f_L/2, +f_L/2]$ に折り返される。解析計算によって、折り返し後の PSD は、ほぼ白色と見なして良いことが判る。

4.3.5 ビットクロックジッターの解析

外部クロック生成用 PLL の伝達関数を用いて、ビットクロックジッター量の表現式を導く。

図 4.9 に示すように、0 次ホールドされた入力位相 $\phi_{in}(k)$ のラプラス変換 $\Phi_{in}(s)$ が PLL に入力される。VCO は周波数 $M_{PLL}f_L$ を持つ外部データチャネルビットクロックを発振する。位相比較のために、この外部クロックの周波数を $1/M_{PLL}$ に分周し、それに同期したパルスを生成する。この位相比較用パルスの位相を 0 次ホールドしたもののラプラス変換を $\phi_{out}(k)$ と記す。

開ループ伝達関数 $G(s)$ を用いて、PLL の閉ループ順方向伝達関数は次式で与えられる。

$$H(s) \equiv \frac{\Phi_{out}(s)}{\Phi_{in}(s)} = \frac{G(s)}{1 + G(s)} \quad (4.10)$$

温度変化や電源電圧変化などの原因によって、伝達関数は時変である場合があるため、以下の式においては、記録時点あるいは再生時点における伝達関数に、それぞれ添え字 “ w ” あるいは “ r ” を付した。

記録時においては、PLL の出力位相は次式で表される。

$$\begin{aligned}\Phi_{out,w}(s) &= H_w(s)\Phi_{in,w}(s) \\ &= H_w(s)(\Phi_{target,w}(s) + \Phi_{noise,w}(s))\end{aligned}\quad (4.11)$$

ここで、 $\Phi_{target,w}(s)$ は、位相追従目標であるクロックマーク位相のラプラス変換であり、次式で表される。

$$\Phi_{target,w}(s) \equiv \Phi_{disk}(s) + \Phi_{ecc}(s) + \Phi_{mech,w}(s)\quad (4.12)$$

PLL は、クロックマーク位相 $\phi_{target,w}(k)$ に追従するが、以下の追従誤差が存在する。

$$\begin{aligned}\Phi_{err,w}(s) &= \Phi_{target,w}(s) - \Phi_{out,w}(s) \\ &= (1 - H_w(s))\Phi_{target,w}(s) - H_w(s)\Phi_{noise,w}(s)\end{aligned}\quad (4.13)$$

ここで、閉ループ周波数伝達特性 $H(f)$ は片側等価雑音ループ帯域幅 B_L [13] で特徴付けられる低域通過特性であるため、 $(1 - H(f))$ は高域通過フィルタ特性である。チャンネルビットクロックの位相が、一つのデータセグメント内部で不変であるとする、上記の位相追従誤差は、一つのデータセグメント内における記録データの存在時点のジッターであって、クロックマーク位相から計測したものである。

同様に、データ再生時におけるクロックマーク位相追従誤差を表現する。

$$\Phi_{err,r}(s) = (1 - H_r(s))\Phi_{target,r}(s) - H_r(s)\Phi_{noise,r}(s)\quad (4.14)$$

第 k データセグメントにおけるビットクロックジッター $\delta\phi_{w-r}(k)$ は、記録時と再生時の間で不変のクロックマーク位相を基準として考えれば、記録データ存在時点と再生ビットクロックの間の時間差に等しい。

$$\delta\phi_{w-r}(k) \equiv \phi_{err,w}(k) - \phi_{err,r}(k)\quad (4.15)$$

もし PLL の伝達関数が時不変、すなわち $H_w(s) = H_r(s) \equiv H(s)$ であるとすると、時不変かつ確定的ジッター源である $\phi_{disk}(k)$ と $\phi_{ecc}(k)$ は、記録時と再生時の間で相互に相殺される。よって、式 (4.13)(4.14)(4.15) より、ビットクロックジッターのラプラス変換は次式で表される。

$$\begin{aligned}\Delta\Phi_{w-r}(s) &= (\Phi_{mech,w}(s) - \Phi_{mech,r}(s))(1 - H(s)) \\ &\quad - (\Phi_{noise,w}(s) - \Phi_{noise,r}(s))H(s)\end{aligned}\quad (4.16)$$

この式 (4.16) は、ビットクロックジッターが、PLL における機械的ジッターへの追従誤差と、同じく PLL に抑圧された後の熱雑音ジッターの和であるこ

とを示す。機械的ジッターの PSD は主に低周波数領域に集中しているため、高域通過フィルタ特性 $1 - H(f)$ は十分な位相追従誤差抑圧ゲインを持つ。一方で、熱雑音ジッターは、PSD が周波数帯域幅 $[-f_L/2, +f_L/2]$ に様に分布するため、低域通過フィルタ特性 $H(f)$ により抑圧される。

既に述べた機械的ジッターと熱雑音ジッターのモデルを用いて、データ記録時と再生時の間のビットクロックジッター総量を、以下のように導ける。

まず、PLL により抑圧された熱雑音ジッターは、簡単に次式で与えられる。

$$\sigma_{jn,pll}^2 = \frac{B_L}{f_L/2} \sigma_{jn,pd}^2 \quad (4.17)$$

これは、次式で定義される PLL の等価雑音ループ帯域幅 B_L に比例する。

$$B_L \equiv \int_0^\infty |H(f)|^2 df \quad (4.18)$$

次に、機械的ジッターへの追従誤差は次式で与えられる。

$$\sigma_{jmc,err}^2 = \int_{-f_L/2}^{+f_L/2} |1 - H(f)|^2 \frac{N_{jmc0}/2}{1 + \left(\frac{f}{f_{mc}}\right)^2} df \quad (4.19)$$

ここで、周波数 $f_L/2$ を超える折り返し成分は、式 (4.4) のモデルでは機械的ジッターの全電力の約 0.13% に過ぎないため、無視した。

機械的ジッターと熱雑音ジッターは相互に独立であり、かつ記録時と再生時の間でも独立なので、機械的ジッターへの追従誤差成分の電力 $\sigma_{jmc,err}^2$ と熱雑音ジッター抑圧後成分の電力 $\sigma_{jn,pll}^2$ を加えて、記録時と再生時の間のビットクロックジッターの全電力は次式で表される。

$$\sigma_{w-r}^2 = 2 \int_{-f_L/2}^{+f_L/2} |1 - H(f)|^2 \frac{N_{jmc0}/2}{1 + \left(\frac{f}{f_{mc}}\right)^2} df + \frac{4B_L}{f_L} \sigma_{jn,pd}^2 \quad (4.20)$$

機械的ジッター追従誤差成分は PLL の帯域幅が増えるにつれて減少するため、数式 (4.20) の解析から明らかなように、機械的ジッターへの追従誤差量と抑圧後の熱雑音ジッター量の間には、良く知られた位相追従ループ設計におけるトレードオフ [13] が存在する。

4.3.6 シミュレーション結果

既に述べたモデルに基づいて計算機シミュレーションを行い、ビットクロックジッターの性質を解析した。シミュレート内に PLL を表現するため、式 (4.21) の伝達関数を持つ典型的な 2 次 PLL を想定し、双一次 $s-z$ 変換によって等価な離散時間モデルを作成した。

$$G(s) = K_{pd} \frac{1 - e^{-sT_L}}{sT_L} \cdot \frac{1 + s\tau_1}{1 + s\tau_2} \cdot \frac{K_{vco}}{s} \cdot K_{div} \quad (4.21)$$

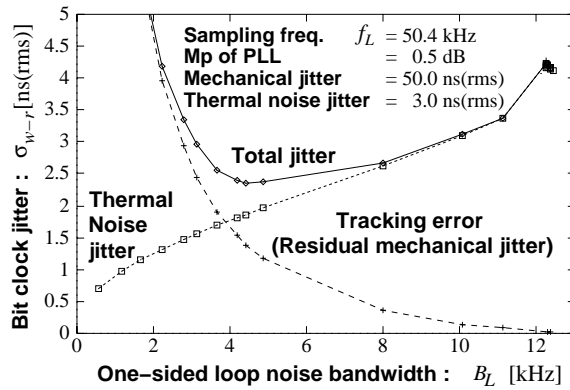


図 4.10: Simulation results of the bit clock jitter as a function of the PLL loop noise bandwidth.

ここで、 K_{pd} は位相比較ゲイン、 K_{vco} は VCO の制御電圧から周波数変化への伝達ゲインであり、 K_{div} は分周によるゲインである。この等価離散時間システムのサンプリング周波数はループ更新周波数 $f_L = 1/T_L$ の 1000 倍に設定した。

シミュレーションにおいて、機械的ジッターはカットオフ周波数 $f_{mc} = 100$ [Hz] の 1 次 LPF によりフィルタリングされた白色ガウス性ノイズである。熱雑音ジッターは白色ガウス性ノイズである。

図 4.10 は、ビットクロックジッターの総量 σ_{w-r} と、それを構成する機械的ジッターへの追従誤差及び抑圧後の熱雑音ジッターを、計算機シミュレーションにより求め、PLL の等価雑音ループ帯域幅 B_L の関数として示したものである。シミュレーションにおいては、PLL の閉ループ周波数伝達特性におけるピークゲイン M_p が約 0.5 dB になるよう、ループ内の位相補整を調整した。図 4.10 において、 B_L が広い場合には機械的ジッターへの位相追従誤差は小さくなるが、抑圧後の熱雑音ジッターは増大する。ODD でも報告 [2] されているように、ビットクロックジッターの総量を最小化する最適な等価雑音ループ帯域幅が存在し、図 4.10 の場合には $B_L = 4.4$ [kHz] である。

図 4.11 は、サーボループ更新周波数 $f_L = M_{sv} f_{spin}$ がビットクロックジッターに及ぼす影響を示す。PLL の等価雑音ループ帯域幅 B_L は、ジッター総量 σ_{w-r} を最小化するように調整した。式 (4.17) は、クロックマーク総数 M_{sv} が多くループ更新周波数 f_L が高いほど、熱雑音起因のジッター成分が小さくなることを示しているが、図 4.11 のシミュレーション結果では、 f_L の増大がもたらすジッター減少効果は顕著ではない。

図 4.12 は、各熱雑音ジッター値に対して等価雑音ループ帯域幅 B_L を最適化した場合において、ジッター総量 σ_{w-r} を熱雑音ジッター量 $\sigma_{jn,pd}$ の関数として求めたシミュレーション結果である。熱雑音ジッターが小さいほど等

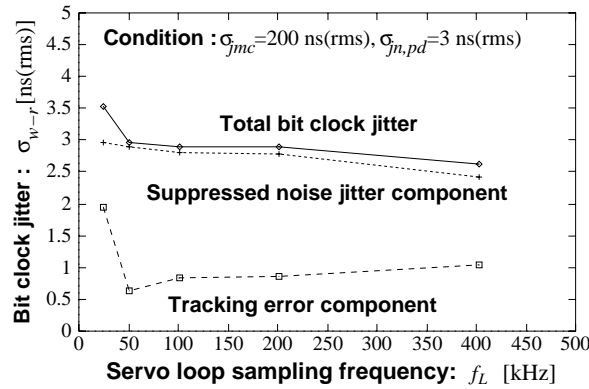


図 4.11: Bit clock jitter as a function of the clock mark frequency (sampling frequency). One-sided loop noise bandwidth is optimized for each f_L .

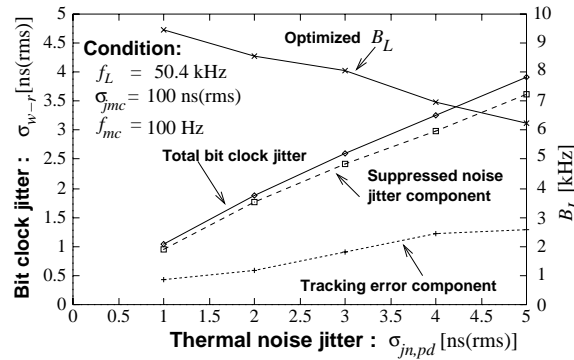


図 4.12: Noise jitter dependency of the bit clock jitter components with optimized PLL one-sided loop noise bandwidth.

価雑音ループ帯域幅 B_L は広げられるため、熱雑音ジッターが減少するほど、機械的ジッター追従誤差も小さくなっている。従って、外部クロック同期型データチャネルのデータ同期誤差の改善には、熱雑音ジッターの削減が有効である。熱雑音ジッターの削減は、磁気ヘッドの感度向上やヘッドアンプの低雑音化による電磁変換 S/N の改善によっても可能であるが、第 2 章で述べたように、近年では PRML 方式などチャネル信号処理技術の高度化によって、データ記録再生が必要とする電磁変換 S/N 値は低下する傾向にある。そのため、外部クロック生成系においても、信号処理技術によって熱雑音ジッターへの耐性を強めることが望まれる。この課題に対する一つの答として、本論文第 6 章では最尤位相推定器を提案する。

同じく図 4.13 は、ジッター総量 σ_{w-r} を熱雑音ジッター $\sigma_{jn,pd}$ の関数とし

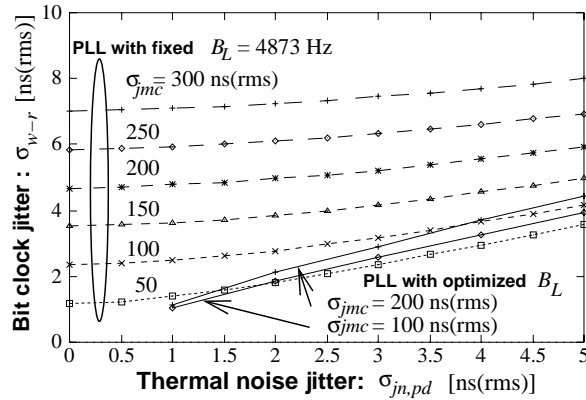


図 4.13: Simulation results of the bit clock jitter as a function of an input thermal noise jitter.

て示したものであるが、パラメータは機械的ジッターの標準偏差である。PLL の等価雑音ループ帯域幅 B_L が最適な場合には、熱雑音ジッターが減少するに従って、ビットクロックジッター総量は小さくなり、0 に近づく。但し、実際には安定性の制約により、 B_L の拡大には限度がある。通常、0 次サンプルホールドを含む 2 次帰還ループの設計においては、安定性確保のためにループの固有周波数はループ更新周波数の $1/10$ 以下に設定され、等価雑音ループ帯域幅 B_L もそれに比例して低くなる。図 4.13 において、 B_L が 4.87 kHz すなわちループ更新周波数 f_L の約 $1/10$ に固定された場合には、熱雑音ジッターの減少に従ってビットクロックジッター総量は減少するが、熱雑音ジッターが 2 ns(rms) 以下の領域では飽和する。この領域においては、データ同期誤差は、低いクロックマーク周波数に起因する機械的ジッター追従誤差によって支配される。

また、図 4.13 では、現実的な熱雑音ジッター値 3 ns(rms) と機械的ジッター値 100 ns(rms) において、ビットクロックジッター総量 2.2 ns(rms) が得られている。これは、第 2 章 2.6.3 節に示した規格化線密度 $NLD = 2.0$ の PR(1,0,-1) チャンネルにおける Viterbi 復号器のビットクロックジッター耐性に従って、データビット幅の 13% をビットクロックジッター総量の許容値とすれば、基本的な外部クロック型チャンネル同期方式が約 20 Mbit/s までのデータレートにおいて動作可能であることを示している。言い換えると、磁気ディスク装置のチャンネルデータレートは、外部クロック同期精度により定まる上限以上には上げられない。チャンネルデータレートは線記録密度に比例するため、ディスク回転速度 f_{spin} を一定とすれば、線記録密度の上限が外部クロック方式のデータ同期精度で決まってしまうことになる。従って、記録装置を設計する際には、線記録密度及び、それに比例するデータレートの設定において、

データチャネルの同期精度を制約要因として十分に考慮しなければならない。あるいは、磁気ディスク装置への外部クロック同期方式の適用にあたっては、サーボ情報再生への適用にとどめ、データ記録再生にはセルフクロック方式などの別の同期方式を採用することが考えられる。

4.3.7 ループゲイン変動によるジッター

これまでの議論においては、PLL のループゲインは記録時と再生時の間で時不変であると考えてきた。しかしながら、ループフィルタや VCO などのアナログ回路要素は、温度や電源電圧の変動に起因するゲイン変化を起こすため、新たなジッター源になる恐れがある。

問題を簡単にするため、ここでは表 4.2 における各種ジッター源のうち、最大のものである偏心ジッターのみが存在すると仮定する。式 (4.16) に従えば、記録時と再生時の間の偏心ジッターは相互に殆ど相殺されるが、以下の残留ジッターが存在する。

$$\begin{aligned}\Delta\Phi_{w-r}(s) &= \Phi_{ecc}(s)(1 - H_w(s)) - \Phi_{ecc}(s)(1 - H_r(s)) \\ &= \Phi_{ecc}(s)(H_r(s) - H_w(s))\end{aligned}\quad (4.22)$$

例えば周波数 60 Hz の偏心ジッターに対して、2 次 PLL は 1 よりもかなり大きな開ループゲイン $|G_0(60 \text{ Hz})| = 100$ を持ち、記録時と再生時の間で、ループゲインは g 倍に変化するとする。

$$(1 + g)G_0(f) \rightarrow (1 - g)G_0(f)\quad (4.23)$$

記録時と再生時の間におけるジッター相殺残差は近似的に次式で示される。

$$\begin{aligned}|\Delta\Phi_{w-r}(f)| &\simeq |\Phi_{ecc}(f)| \left| 1 - \frac{1}{(1 + g)G_0(f)} \right. \\ &\quad \left. - \left(1 - \frac{1}{(1 - g)G_0(f)} \right) \right| \\ &\simeq 2g \frac{|\Phi_{ecc}(f)|}{|G_0(f)|}\end{aligned}\quad (4.24)$$

図 4.6 において、偏心ジッターは $4.38 \mu\text{s}$ (mean-to-peak) であった。典型例として、ループゲイン変動量の最大値が $\pm 10\%$ ($g = 0.1$) の場合には、偏心ジッターの記録再生間における相殺残差は 8.76 ns (mean-to-peak) であり、熱雑音ジッターや機械的ジッターよりも大きい値である。よって、PLL には、フィードフォワード制御などによる偏心抑圧能力の強化が必要である [5]。

図 4.14 は、PLL のゲイン変動がビットクロックジッターに与える影響を示したシミュレーション結果である。式 (4.24) が示すようにゲイン変動量 g の減少に比例してビットクロックジッター総量は減少するが、最終的には機械的ジッターへの追従誤差と抑圧後の熱雑音ジッターの和よりも小さくはなら

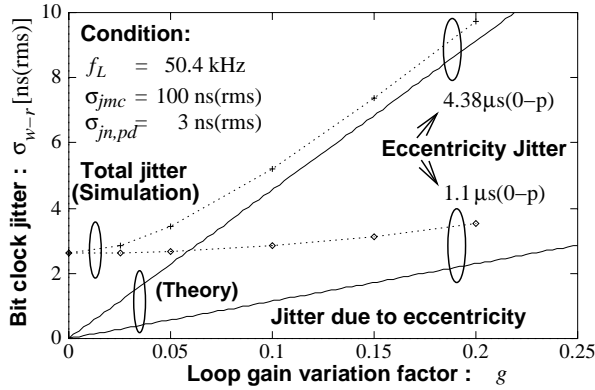


図 4.14: Bit clock jitter caused by eccentricity as a function of PLL gain variation.

ない。また、偏心ジッターが $4.38 \mu\text{s}$ であり $g = 0.1$ の場合には、かなり大きなビットクロックジッター総量 5.2 ns(rms) が存在することが判る。しかし、もし偏心ジッターがフィードフォワード補整などの技術により $1.1 \mu\text{s}$ に抑圧されるとすれば、ループゲイン変動によるビットクロックジッター総量の増加は無視できる。

4.4 実験

前節の解析結果を確認するため、表 4.3 に諸元を示した記録再生チャンネル実験系において、ビットクロックジッター量を測定した。ディスクは、機械的ジッター量がほぼ無視できる空気軸受け型スピンドルに固定した。PLL の等価雑音ループ帯域幅は $B_L = 4.3 \text{ [kHz]}$ である。

測定は以下のように行った。まず、ビットクロックに同期して、トラックに沿った各データセグメントに磁化反転を記録する。次に、記録された磁化反転からの孤立再生パルスの時刻と、その最近傍にあるビットクロック時刻の時間差 $\Delta_{w-r}^{(j)}(k)$ を、第 k データセグメントについて測定した。但し、 $1 \leq k \leq N$ である。ここで、添え字 j は、 j 番目の回転において測定された時間差を表す。この測定を、 L 回のスピンドル回転について繰り返した。熱雑音ジッターに起因する測定誤差は、各磁化反転に対し平均操作を L 回行うことによって、抑圧される。

$$E_j[\Delta_{w-r}^{(j)}(k)] = \frac{1}{L} \sum_{j=1}^L \Delta_{w-r}^{(j)}(k) \quad \text{for } 1 \leq k \leq N \quad (4.25)$$

ここで $E_j[\Delta_{w-r}^{(j)}(k)]$ は、平均化された PLL 出力位相から測定した、記録時のビットクロックジッターである。よって、一つのトラックに沿った $E_j[\Delta_{w-r}^{(j)}(k)]$

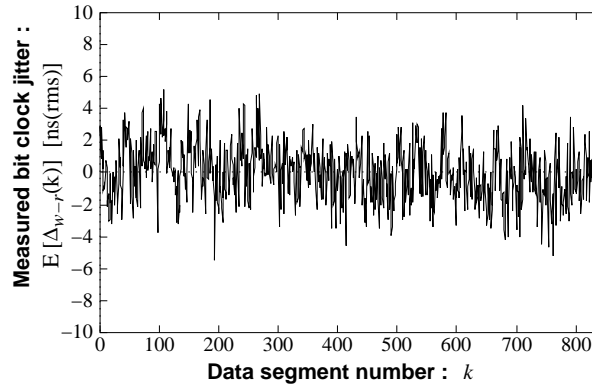


図 4.15: Measured bit clock jitter at a writing moment along a track.

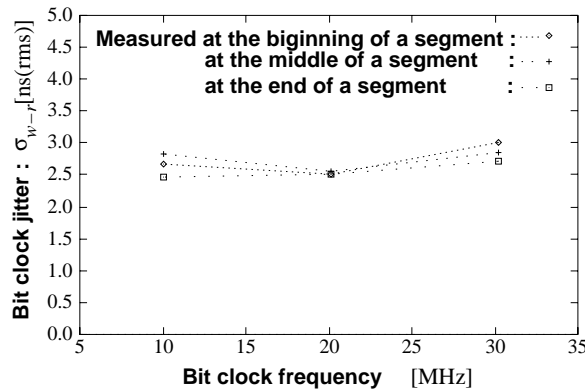


図 4.16: Bit clock jitter measured on a spindown with an air-bearing.

の標準偏差は、記録時のビットクロックジッターであって、また、それに従う磁化反転形成の位置誤差である。図 4.15 は、一本のトラックに沿って計測した記録用ビットクロックジッターであって、その標準偏差は $\sigma_w < 1.8$ [ns] である。このジッターは主に抑圧後の熱雑音ジッターであり、i.i.d. 確率変数であるため、記録時と再生時の間のビットクロックジッターは $\sigma_{w-r} = \sqrt{2}\sigma_w < 2.5$ [ns] である。このジッター性能は、図 4.10 に示した解析結果の中で、最適な等価雑音ループ帯域幅 B_L において抑圧後の熱雑音ジッター 1.9 ns が得られた結果に一致する。

この計測を、異なるビットクロック周波数と、各データセグメント内部の異なる位置において、繰り返した。図 4.16 の結果は、異なるビットクロック周波数とセグメント内の異なる位置について、ビットクロックジッターが概ね一定であることを示している。

4.5 第4章の結論

本章では、まず第 II 部の導入として、磁気ディスク上に記録された高頻度の専用マークを時刻基準として外部クロックを生成し、それを参照することによりヘッド位置決め制御用サーボ情報検出やデータの記録あるいは再生を行う、外部クロック型チャンネル同期方式の原理と背景を述べた。

次に、同期サーボフォーマットを用いる磁気ディスク装置において、サーボ領域から生成した外部クロックに基づいてデータを記録再生する、基本的な外部クロック型データチャンネル同期方式の性能とその限界を述べた。

実験による観察結果に基づき理論的モデルを構築した。このモデルを用いて、計算機シミュレーションによりビットクロックジッターを解析した。その結果、クロックマーク数が多く、サーボループ更新レートが十分高い場合には、機械的ジッターへの追従誤差よりも、クロックマーク位相観測ノイズに起因するジッター成分が大きかった。よって、クロックマーク位相検出器の改善が望まれる。但し、フォーマット効率を高めるためにクロックマーク総数を大幅に削減する場合は、機械的ジッターへの追従誤差が増大すると予想され、第 8 章において再度検討する。

偏心ジッターなどの時不変かつ確定的ジッターは記録時と再生時の間で相殺されるが、もし PLL のループゲインが変動するならば、相殺後の残差が大きく現れる。このエラーはフィードフォワード制御などの偏心補整技術を導入することにより、無視できる程度まで削減可能と考えられる。

MR/Inductive ヘッドとパターン付き磁気ディスク及び空気軸受け型スピンドルからなる実験用磁気ディスク装置を用いて計測したところ、ビットクロックジッターは 2.5 ns(rms) であり、シミュレーションによる解析を支持する結果であった。空気軸受けを用いない実際の HDD では、さらに機械的ジッターへの追従誤差がビットクロックジッターに加わるため、本章で述べた単純な外部クロック型同期方式を用いる PRML データ記録再生チャンネルは、およそ 20 Mbit/s 程度のデータレートまで利用可能である。

この外部クロック同期型データチャンネル方式では、専用の外部クロック生成系から常に安定なクロックが供給されるため、チャンネル符号などのデータチャンネル設計において、同期性能の確保が要件ではなくなるという利点がある。その反面、時間軸上の同期精度が外部クロック生成系のみによって定まるため、チャンネルデータレートに上限が存在し、記録装置の線記録密度を高める上での制約になる。磁気ディスク装置のデータチャンネルに外部クロック同期方式を適用する場合は、この制約を考慮して設計を行うことが重要である。あるいは、外部クロック同期方式の適用対象はサーボ情報検出のみにとどめ、データ記録再生には別の同期方式を適用することも考えられ、本論文第 9 章では、その例を示す。

参考文献

- [1] ISO Standard, “130mm Optical Disk Cartridge (B)”, *ISO-10089*, 1990.
- [2] A. Saito and T. Maeda, “Investigation of Phase-Locked-Loop Characteristics for Sampled Servo Optical Disks”, *Proc. of IEICE Fall conference'92*, (In Japanese) session C-345, Sept. 1992.
- [3] S. Yokono, T. Takeda, T. Watanabe and M. Tobita, “MPEG-2 data rate recordable 3.5 inch optical disk”, *IEEE Trans. on Consumer Electronics*, Vol. 41, No. 3, Aug. 1995.
- [4] H. Yada, T. Yamakoshi, N. Yamamoto, M. Erkocevic and N. Hayashi, “External Clocking PRML Magnetic Recording Channel for Discrete Track Media”, *IEICE Trans. Fundamentals*, Vol. E76-A, No. 7, pp. 1164-1166, July 1993.
- [5] K. Watanabe, T. Takeda, K. Okada and H. Takino, “Demonstration of Track Following Technique Based on Discrete Track Media”, *IEEE Trans. Magn.*, Vol. 29, No. 6, pp.4030-4032, Nov. 1993.
- [6] H. Yada, T. Yamakoshi, H. Takino, K. Okada and T. Takeda, “High Areal Density Recording using an MR/Inductive Head and Pre-embossed Rigid Magnetic Disk”, *IEEE Trans. Magn.*, Vol. 30, No. 2, pp. 404-409, March 1994.
- [7] N. Yamamoto and H. Yada, “A Study of Data Format on Sampled Servo Magnetic Disk Drives”, *Proc. of IEICE Spring Conference'94*, (In Japanese), session C-535, March 1994.
- [8] H. Yada, “Clock Jitter in a Servo-Derived Clocking Scheme for Magnetic Disk Drives”, *IEEE Trans. Magn.*, Vol. 32, No. 4, pp. 3283-3290, July 1996.
- [9] 山腰隆道, 矢田博昭, 島野嘉治, “記録媒体駆動装置”, 日本国特許出願平6-130733, 1994年6月14日.

- [10] T. Kanaoka, M. Taguchi, A. Uchida, A. Itakura and M. Matsuura, “Development of signal interpolated phase timing recovery system for high density Magneto-Optical disks”, *Digest of ISOM 2003*, We-F-16, The 13th International Symposium on Optical Memory, Nara, Japan, Nov. 5, 2003.
- [11] T. Ishida, O. Morita, M. Noda, S. Seko, S. Tanaka and H. Ishioka, “Discrete-Track Magnetic Disk Using Embossed Substrate”, *IEICE Trans. Fundamentals*, Vol. E76-A, No. 7, pp. 1161-1163, July 1993.
- [12] H. Suyama, K. Tsunewaki, M. Fukuyama, N. Saito, T. Yamada and H. Karamon, “Thin film MR head for high density rigid disk drive”, *IEEE Trans. Magn.*, Vol. 24, No. 6, pp. 2612-2614, Nov. 1988.
- [13] R. Gagliardi, “Introduction to Communications Engineering”, *John Wiley & Sons, Inc.*, pp. 168-173, 1978.

第5章 Pre-Embossed Rigid Magnetic Diskを用いた外 部クロック同期型磁気ディ スク装置

概要¹ : 外部クロック型チャンネル同期方式を、高記録密度に有効な磁気抵抗効果 (Magneto-Resistive, MR) 型ヘッドと PRML (Partial-Response Maximum-Likelihood) チャンネル及び凹凸パターン付き磁気ディスク媒体である PERM (Pre-Embossed Rigid Magnetic) ディスクに組み合わせて、実験用磁気ディスク装置を構成した。ヘッド位置決め制御用情報再生とデータ記録再生の双方に外部クロック同期方式を用いた。トラック幅 $3.6 \mu\text{m}$ 、線記録密度 3200 bit/mm 、面記録密度 605 kbit/mm^2 (390 Mbit/inch^2) において、再生信号 S/N、周波数特性、再生波形の上下非対称性などを測定したところ十分な性能を得た。また、ビットエラーレート 10^{-6} を得た。

5.1 はじめに

磁気ディスク装置の高トラック密度化への貢献が期待される技術として、サンプルサーボ方式 [1] とディスクリートトラック [2][3] などのパターン型メディアがある。サンプルサーボ方式は同期サーボ方式とも呼ばれ、外部クロック同期方式を用いてヘッド位置決め制御に必要なヘッド位置情報をメディアから検出するものであり、高いサーボサンプル周波数を特徴とする。パターン型メディアの一つとして、あらかじめサーボ情報を成型した凹凸基板上に磁性膜を形成した PERM (Pre-Embossed Rigid Magnetic) ディスクがあり、同期サーボ方式と組み合わせてトラックピッチ 200 track/mm の実現が報告されている [4]。PERM ディスクは、円周上に周期的にサーボ領域が存在するので、その凹凸による外乱がヘッド浮上状態に及ぼす影響を軽減するためには、浮上スライダ長に比べてサーボ領域間隔が十分短いことが望ましい [11]。この観点からも、従来型セクターサーボフォーマットより、同期サーボ

¹本章の出典 : H. Yada, et al., "High Areal Density Recording using an MR/Inductive Head and Pre-Embossed Rigid Magnetic Disk", *IEEE Transactions on Magnetics*, Vol. 30, No. 2, pp. 404-409, March 1994. ©1994 IEEE.

フォーマットが好適である。

よって、同期サーボフォーマットから生成した外部クロックを、サーボのみならずデータ記録再生に共用できれば好都合である。一方で、高い面記録密度を得るには、線記録密度とトラック密度の両方についての改善が望ましい。そのため、外部クロック同期型データ記録再生方式が、高記録密度に有効な磁気抵抗効果 (Magneto-Resistive, MR) 型ヘッドと PRML (Partial-Response Maximum-Likelihood) チャンネルの組み合わせ [5][6][7] と共に使用できるかを確認する必要がある。

本章では、PERM ディスクを用いる外部クロック同期サーボ方式と、外部クロック同期型 PRML チャンネル及び縦型 MR/Inductive ヘッドを組み合わせた実験用磁気ディスク装置を構成し、記録再生実験を行った結果を述べる。以下では、まず実験に用いた PERM ディスクと MR ヘッドを紹介する。次に、各種電磁変換特性の測定結果を示し、エラーレート測定結果を示す。

5.2 記録再生用デバイス

5.2.1 PERM ディスク

実験用磁気ディスク装置に用いたディスク媒体の諸元を、表 5.1 に示す。

図 5.1 に、PERM ディスク表面上のパターンの模式図を示す。図 5.2 に、PERM ディスクの表面の凹凸パターンの電子顕微鏡写真を示す。ディスク表面上には、深さ 200 nm の溝で隔てられた同心円状のディスクリートトラックが形成され、そのトラック幅は $3.6 \mu\text{m}$ 、トラックピッチは $5.2 \mu\text{m}$ である。これらのデータ記録用トラックは、略放射状に形成された 840 箇所のサーボ領域で寸断されている。個々のサーボ領域には、トラックアドレスパターンとヘッド位置検出用精密位置マーク、及び外部クロック生成の時刻基準であるクロックマークが、凹凸基板の磁化反転パターンとして形成されている。一般に HDD など高密度磁気ディスク装置は、記録再生対象データトラックへのランダムアクセス動作において、ヘッドの高速移動に好適な回動型アクチュエータ (Rotary actuator) を用いる。そのため、1 箇所のサーボ領域は、回動型アクチュエータの回転中心を中心とし、回転中心からヘッド位置までのヘッドアーム長を半径とする、弧に沿って形成されている。

本来、PERM ディスクは、製造プロセスを容易にするため、基板としてプラスチックを用い、凹凸パターンをエッチングにより形成した金型を用いてプラスチック基板を射出成型し、凹凸パターンを転写する [4]。それに対し、本章の実験で用いた PERM ディスクは、ガラス基板上のフォトレジストをレーザービームにより露光してパターンを形成し、エッチングによりガラス基板に凹凸パターンを転写した。基板の凹凸パターンの深さは 200 nm である。この基板の凹部と凸部の両方に、下地であるクロム層と記録用磁性

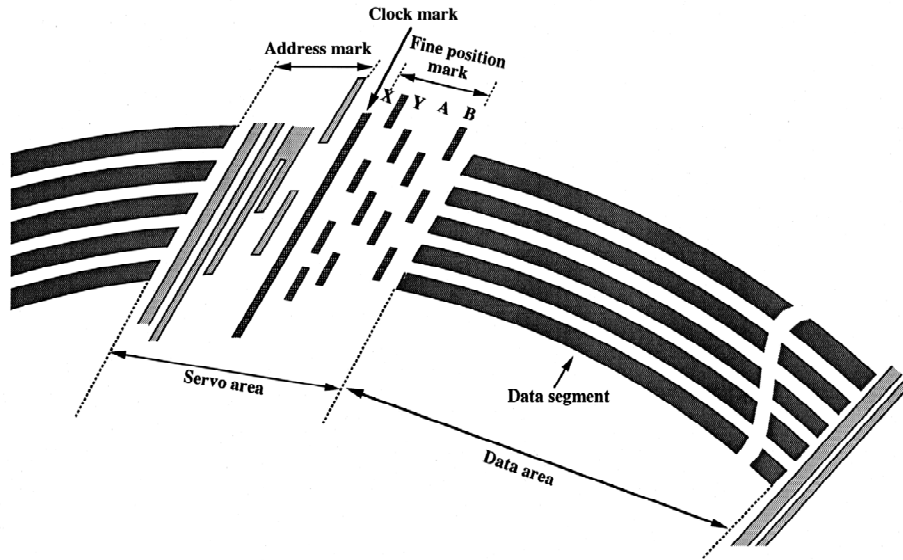


図 5.1: Schematic illustration of pattern on the PERM disk.

層である CoPt 膜をスパッタし、一様な膜を形成する。次に円周方向に 2 段階の着磁を行う。第 1 段階は強い直流磁界を用いて凹部と凸部の磁性層を共に一方向に着磁し、第 2 段階として、比較的弱い直流磁界を用いて凸部の磁性層のみの磁化方向を反転させる。この着磁操作によって、凹部の磁性層を完全に除去するエッチング型パターンメディアに比べて、良いサーボ信号再生 S/N (Signal-to-Noise Ratio) が得られる。よって、PERM ディスクは、パターン型メディアによる高精度なサーボパターン形成と、比較的品質の良いサーボ信号再生を両立できる利点を持つ。なお、データの記録には、従来方式と同じく、同心円状記録トラックの平坦なデータ領域に、2 値飽和型磁気記録を行う。

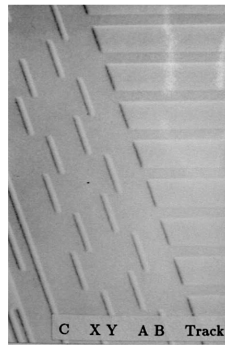


図 5.2: Electron microscope picture of the servo pattern on the PERM disk.

表 5.1: Parameters of the head and medium.

MR/Inductive head	
Read head gap b.w. shields	0.43 μm
Read head width	3.75 μm
Write head gap	0.35 μm
Write head width	4.8 μm
Flying height	65 nm
Relative speed	6.22 m/s
PERM disk	
Track pitch	5.2 μm
Track width	3.6 μm
Groove depth	0.2 μm
Substrate	Glass
Magnetic film	CoPt thin film
H_c	143 kA/m
$M_r \cdot \delta$	22.5 mA

5.2.2 MR/Inductive ヘッド

実験用磁気ディスク装置に用いた磁気ヘッドの諸元を表 5.1 に示す。再生用に磁気抵抗効果型ヘッドを内蔵し、記録用に巻線型ヘッドを内蔵した MR/Inductive ヘッドを用いた。図 5.3 は、MR/Inductive ヘッドの構造をディスク面から見た模式図である。MR/Inductive ヘッド全体として 3 ポール構造を持ち、記録ヘッドの上流側コアは MR ヘッドの下流側シールドコアと兼用である。ここで、再生ヘッド素子は、MR 磁気センサーがメディア面に垂直に形成され、センス電流がメディア面に垂直に流れる縦型 MR ヘッド (Vertical MR head, VMR head) 構造 [8] を持つ。MR 感磁部は、バルクハウゼンノイズ対策のため、 Al_2O_3 絶縁膜をはさんでパーマロイ薄膜を積層した構造になっている [9]。

試作した実験用磁気ディスク装置において、目標とする記録密度は 3000 bit/mm であり、記録ビット長は $L_b = 0.33 \mu\text{m}$ である。PR(1,0,-1) を用いる PRML チャンネルが、規格化線密度 $NLD = PW_{50}/L_b = 2.0$ を達成可能 [10] と想定すると、ヘッドとメディアの電磁変換特性における孤立波の半値幅 PW_{50} は $0.66 \mu\text{m}$ 以下であれば良い。一般に MR 再生ヘッドのシールド間隔の寄与は、半値幅を狭める方向と再生信号振幅を大きくする方向との間で相反するが、 $PW_{50} < 0.66 \mu\text{m}$ の要請を考慮して、シールド間隔は $0.43 \mu\text{m}$ に設定した。

次に、トラック密度に関するヘッド諸元について述べる。今回の実験に用いた MR/Inductive ヘッド素子は平坦な表面を持つ通常の磁気ハードディスク用に設計されたものであり、PERM ディスク用に最適化設計されたものではない。通常の MR/Inductive ヘッドでは、オフトラック許容幅を拡げるため、MR 再生ヘッド幅よりも記録ヘッド幅を広く設計する。それに対し、今回の実験に用いた PERM ディスクは、ガードバンド溝で隔てられたディスク

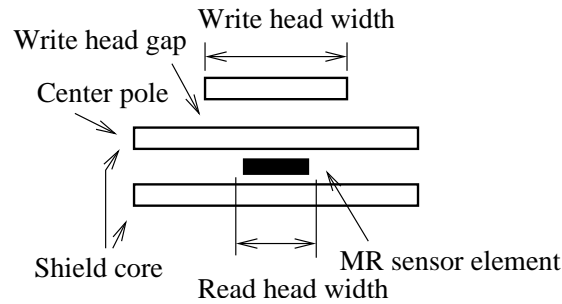


図 5.3: Cross sectional view of the MR/Inductive head.

リート構造のデータ記録トラックを持つため、ガードバンド溝が磁氣的に十分深く、溝底の磁性膜が再生信号に寄与しないとすれば、記録トラック幅はディスクリートトラック幅で規定される。十分なオフトラック能力を得るためには、ヘッド位置決め制御誤差の最大値 E_{0-p} までヘッドがオフトラックしても、データの正常な記録再生が行われるべきである。実験で用いた磁気ディスク装置の位置決め誤差は $E_{0-p} = 0.5 \mu\text{m}$ である。よって、ヘッド幅は、最悪オフトラック状態を想定して、以下の 4 種の条件を満たすべきである。

- 条件 1 : 記録トラック幅全体が記録されること。すなわち、

$$W > D + 2E_{0-p} \quad (5.1)$$

ここで、 W は記録ヘッド幅、 D はディスクリートトラック幅である。

- 条件 2 : 隣接トラックへの記録を避けること。すなわち、

$$W_{eff} < D + 2G - 2E_{0-p} \quad (5.2)$$

ここで、 W_{eff} は記録ヘッドの実効記録幅であって、side-writing の影響を含む。また、 G はガードバンド幅である。

- 条件 3 : 記録トラック幅全体が再生されること。すなわち、

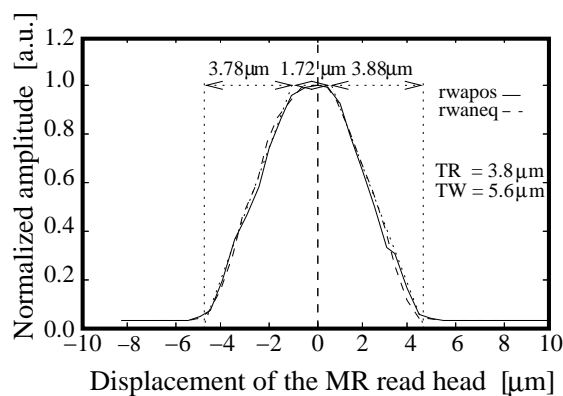
$$R > D + 2E_{0-p} \quad (5.3)$$

ここで、 R は再生ヘッド幅である。

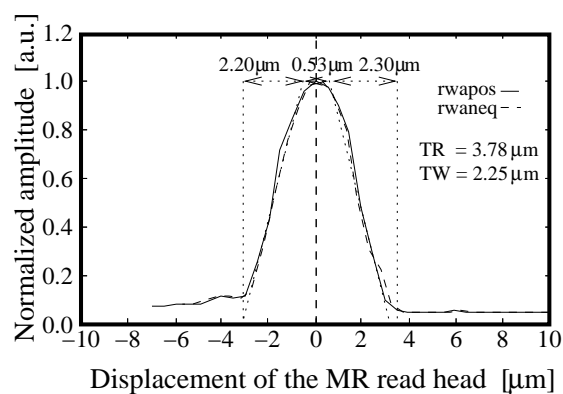
- 条件 4 : 隣接トラックからの再生を避けること。すなわち、

$$R_{eff} < D + 2G - 2E_{0-p} \quad (5.4)$$

ここで、 R_{eff} は MR 再生ヘッドの実効再生幅であり、MR 再生ヘッドのトラック幅方向の感度分布や side-reading の影響を含む。



(a) Off-track profile using a track written by the MR/Inductive head.



(b) Off-track profile using a micro track of 2.25 μm width.

図 5.4: Off-track profile.

MR/Inductive の実効記録幅と実効再生幅は、平坦な記録媒体上でオフトラック特性を測定することから求められる。図 5.4 は、実験に用いたヘッドのオフトラック特性である。これから、実効記録幅はおよそ $W_{eff} = 5.6 \mu\text{m}$ であり、記録幅を決めている記録ヘッドの下流側コア幅よりも $0.8 \mu\text{m}$ 広い。

一方で、実効再生ヘッド幅は MR 感磁部の幅にほぼ等しく、 $R_{eff} = 3.78 \mu\text{m}$ である。

表 5.1 にまとめたヘッドと磁気媒体の設計値及び上記の実効幅に基づいて、上記のうち条件 1、条件 2 と条件 4 が満たされていることが判る。しかし、条件 3 を MR 再生ヘッド幅は満たしておらず、実験に用いた従来型 MR/Inductive ヘッドは、PERM ディスクには最適ではない。よって、本章の実験では、オフトラック性能は評価対象からはずした。

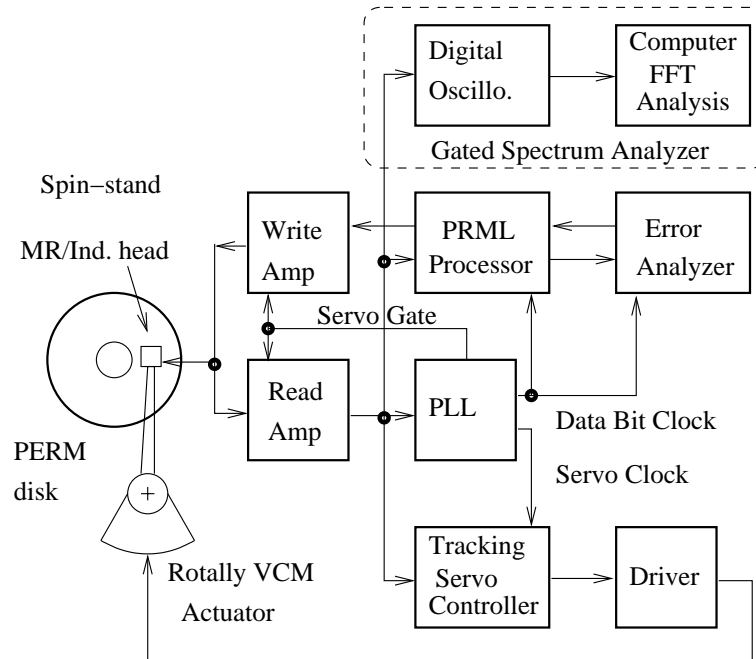


図 5.5: Block diagram of the experimental recording system.

以上に述べたヘッドを、2本のレールを持つテーパフラット型スライダーに搭載した。PERM ディスクの表面には、半径方向には同心円状のトラック群による微細な周期的凹凸構造があり、円周方向には放射状のサーボ領域内部における凹凸パターンが存在する。浮上機構の設計においては、これら双方を考慮する必要がある。特に後者は、ディスクの回転によって、ヘッドスライダーの浮上状態に周期的外乱を起こすため、スライダー形状及び支持機構系の共振周波数の設計において、この外乱の影響を軽減する工夫が行われた。その結果、安定に浮上量 65nm を得た [11]。ディスク表面のカーボン保護層と潤滑剤の厚みも含めた磁気スペーシング量は 95 nm である。

5.3 電磁変換特性

5.3.1 実験用記録再生装置

実験用記録再生系の基本的な電磁変換特性を測定した。図 5.5 は実験用記録再生系のブロック図を示す。PERM ディスクは非周期振れ (Non-Repeatable Runout, NRRO) が $0.01 \mu\text{m}(\text{p-p})$ 以下の空気軸受け型スピンドルモータに固定されている。ここで、図 5.1 に示したように、PERM ディスク上のデータ記録領域は、あらかじめ凹凸パターン形成により、限定されている。すなわ

ち、円周方向には、放射状サーボ領域により等間隔に区分されたデータセグメントとして離散化されており、半径方向にもディスクリートトラック構造として離散化されている。

よって、サーボ領域を避け、データセグメントのみにおいて記録再生を行うため、円周方向の角度割り付け管理、すなわち回転に同期したタイミング管理が必要である。そのため、PERM ディスク上の 840 箇所のサーボ領域内に設けたクロックマークを参照し、ディスク回転に同期した外部クロックを PLL (Phase-Locked Loop) により発生する。データセグメントの存在時間を記録再生回路に指示するため、この外部クロックに同期して Servo gate 信号を発生する。この外部クロックは、サーボ領域におけるヘッド位置信号検出やデータ記録再生用ビットクロック基準としても用いられる。

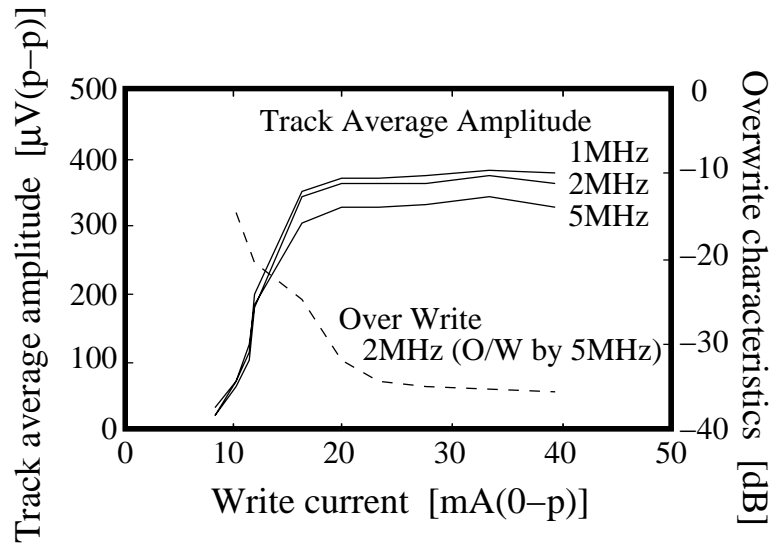
また、半径方向については、スピンドル回転中心に対する同心円状トラックの偏心などの周期振れ (Repeatable Runout, RRO) により、オフトラックが発生する。よって、記録再生特性測定のための単純な自己記録再生においても、トラッキングサーボによるヘッド位置決め制御が必要である。そのため、デジタル PID (Proportional-Integral-Derivative) 制御に Feed-forward 型偏心制御を組み合わせた制御器を、16 bit 固定小数点演算型デジタル信号処理プロセッサ (DSP) に実装して用いた。ヘッド位置決め精度は $0.1 \mu\text{m}(\text{rms})$ であり、トラックピッチ $5.2 \mu\text{m}$ に対して十分小さい。

5.3.2 記録飽和特性とオーバーライト特性

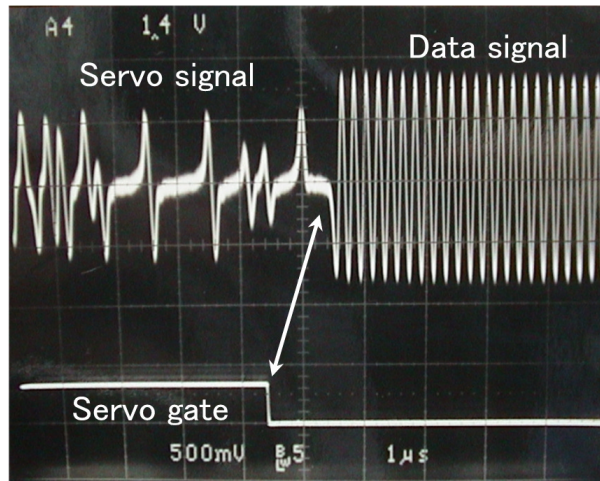
図 5.6 は、記録飽和特性とオーバーライト特性の実測値を示す。記録電流の閾値は $20 \text{ mA}(0\text{-p})$ であった。オーバーライト特性は、記録電流 $25 \text{ mA}(0\text{-p})$ において、十分な値 -34 dB を得た。MR 再生ヘッドの再生信号出力レベルは $383 \mu\text{V}(\text{p-p})$ であった。

5.3.3 再生信号の安定性

PERM ディスク装置では、深さ 200 nm を持つ周期的なサーボ領域によって、ヘッドスライダの浮上状態が励振される。例えば、一つの実験結果として、サーボ領域出現周波数及びその整数倍の周波数を避けるように空気軸受けの共振周波数を設計することによって、浮上量の変動量を $5 \text{ nm}(0\text{-p})$ 以下に抑えられたことが報告されている [11]。このサーボ領域近傍における浮上量の動的変化が、再生信号に影響を与えることが懸念される。図 5.7 に、波長 $1.27 \mu\text{m}$ の矩形磁化反転を記録した場合の再生信号波形を示す。サーボ領域をヘッドスライダが通過した直後においても、特に顕著な変化は再生信号に見られておらず、実験用記録再生系の浮上設計は適切であることが確認された。



☒ 5.6: Saturation and overwrite characteristics.



☒ 5.7: Readback signal waveform.

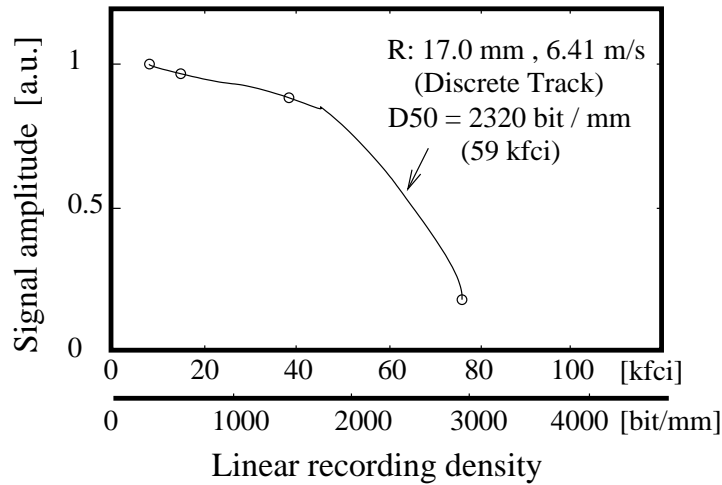


図 5.8: Roll-off characteristics.

5.3.4 周波数特性

記録再生系の周波数特性を、図 5.8 に示すロールオフ特性を測定することにより評価した。再生信号振幅 (0-p) が孤立波振幅の 50% となる記録密度 D_{50} は、2320 bit/mm (59 kfcj) である。孤立再生波形の半値幅 PW_{50} は 653 nm であり、適切な S/N が得られれば、326 nm/bit すなわち約 3000 bit/mm の線記録密度が PRML チャンルを用いて可能である [10]。

5.3.5 信号対雑音比

PERM ディスクと MR/Inductive ヘッドからなる電磁変換系のノイズ特性を調べた。但し、PERM ディスクでは、データ記録領域が円周方向に離散化されているため、ノイズ解析に望まれる十分な連続長を持つ再生信号が得られない。そのため、ここでは PERM ディスクと同一の磁性膜が平坦なディスク基板上に製膜されたディスクを用い、再生信号を従来のアナログ式スペクトラムアナライザを用いて解析した。なお、磁気ヘッドは PERM ディスク用と同じものを用いたため、その浮上量は 98 nm であって、本来の PERM ディスク上の浮上量よりも高くなっている。図 5.9 に、記録された磁化反転周波数の関数として、ヘッドアンプ出力点におけるノイズ電力の測定結果を示す。まず、磁気記録媒体を含まない場合における再生系の背景ノイズは、主に熱雑音からなるヘッドノイズとアンプノイズであるため、磁化反転周波数に依存せず、かつ、殆どの磁化反転周波数範囲において、総ノイズ電力に比べて

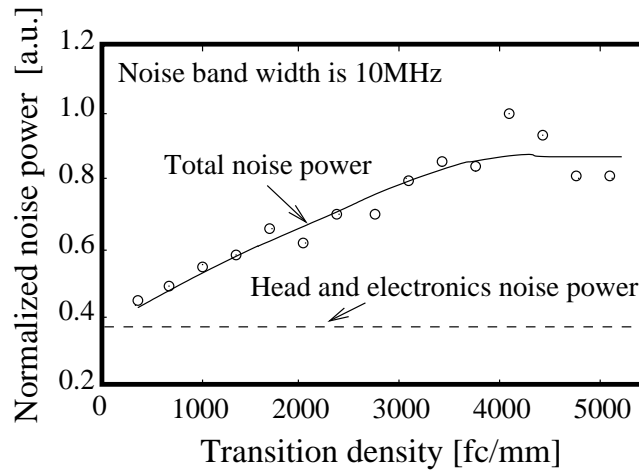


図 5.9: Transition density vs. noise at the head amplifier output.

小さい。次に、記録磁化反転を再生した場合のノイズ電力は、磁化反転密度に比例して増加し、密度 4000 fc/mm 近傍にて飽和している。これは、主たる雑音源が、金属薄膜媒体におけるジグザグ状の磁化遷移であることを示している [12][13]。すなわち、利用対象となる記録密度の領域では、磁化遷移ノイズが支配的である。

次に、PERM ディスクのディスクリートトラックにおける S/N を、時間ゲート機能付きデジタルスペクトラム解析を行って測定した。これは、各データセグメント毎の再生信号サンプル列をデジタルオシロスコープにより取得し、計算機に与えてハミング窓かけ操作を行った後、離散時間型フーリエ変換 (Discrete time Fourier Transform, DFT) を行って瞬時スペクトラムを得、さらに 64 セグメントについて平均化を行うものである。なお、周波数分解能は 200 kHz である。S/N 測定における搬送波としては、磁化反転繰り返し周波数 10 MHz の場合の再生信号を用いた。この周波数は、磁気記録媒体のジグザグ状磁化遷移によるノイズをほぼ最大化するものであり、データレート 20 Mbit/s における記録データの最高繰り返し周波数に等しい。帯域幅 10 MHz においてノイズ電力スペクトル密度を積分することによって孤立波形の S/N を求めた結果、 $S_{0-p}/N_{rms} = 24.7$ dB であった。このノイズ帯域幅は PRML チャンルの低域通過フィルタの帯域幅に近い。PRML チャンルの等化による S/N 損失を 4 dB と想定すれば、Viterbi 復号器入力点における S/N は 20 dB 以上が想定され、ビットエラーレート 10^{-6} が十分可能と考えられる [14]。

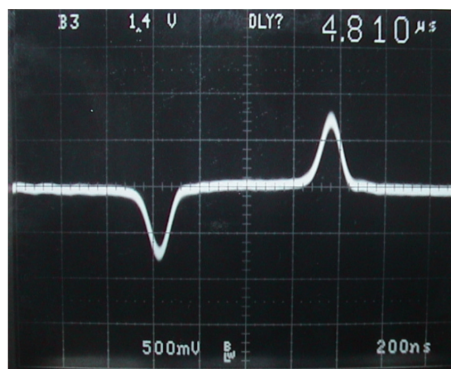


図 5.10: Isolated pulse waveform of the readback signal.

5.3.6 再生パルスの正負非対称性

一般に、MR 再生ヘッドの出力信号を決める MR 感磁部の抵抗値は入力信号磁界の 2 次関数であるため、再生チャンネルには非線形歪が発生し、エラーレートの劣化を起こす恐れがある [15]。非線形歪を小さくするには、MR ヘッドの動作点を直流磁気バイアスにより最適化し、また入力信号磁界量が過大でないように注意する必要がある。この非線形歪は二つの手法により評価できる。

第 1 の手法は、再生信号波形の正負非対称性である。MR 再生ヘッドに入力される信号磁界が最大になるのは、符号間干渉が無い孤立磁化反転を再生する場合である。図 5.10 にヘッドアンプ出力における再生信号波形を示すが、正負の孤立再生パルスは良い対称性を示している。

第 2 の手法は、再生信号の 2 次高調波歪率 (Second Harmonic Distortion, SHD) 測定である。PRML チャンネルにおいて、ビットエラーレート 10^{-6} 程度を得る条件下で非線形歪によるエラーレート劣化を無視できる程度にするには、SHD は -25 dB 以下でなければならない [15]。2 次高調波歪率は、時間ゲート機能付きデジタルスペクトラム解析によって測定した。符号間干渉を避けるため、測定に用いた記録磁化反転密度は十分低い値 314 fc/mm とした。測定の結果、SHD は -31.4 dB であり、PRML チャンネルのエラーレートに悪影響を与える程度ではないことを確認した。

5.3.7 記録過程における非線形ビットシフト

PRML などの磁気記録チャンネルは、各データ存在時刻における孤立再生波形の線形重ね合わせの成立を前提としている。一方で磁気記録過程においては、ヘッドが発生した記録磁界に対して磁気媒体の記録済み磁化が干渉することによって、磁化反転位置の微小な移動が起きることがある。この非線形な

ビットシフト (Non-Linear Transition Shift, NLTS) は、チャンネルのエラーレートに悪影響を及ぼす [10]。

ここでは、非線形ビットシフト量を、擬似ランダム系列法 [16][17][18] により測定した。擬似ランダム系列の周期は 127 bit である。測定は、高い線記録密度 3146 bit/mm で行い、記録電流は十分なオーバーライト特性を得られる最小値 25 mA(0-p) に設定した。測定の結果、既存の磁化反転の 1 bit 間隔後に記録した磁化反転の時刻シフトは $\epsilon_1 = 0.124$ bit であり、2 bit 間隔後に記録された磁化反転の時刻シフトは $\epsilon_2 = 0.027$ bit であった。

以上に述べた各種の電磁変換特性測定結果から、MR/Inductive ヘッドとトラック幅 $3.6 \mu\text{m}$ の PERM ディスクの組み合わせにおいて、線記録密度 3000 bit/mm 程度までの PRML 記録再生チャンネルが必要とする安定かつ十分な記録再生特性を確認した。

5.4 エラーレート特性

実験用外部クロック型 PERM ディスク記録再生装置において、データ記録再生特性を評価した。

同期サーボフォーマットを用いた PERM ディスクにおいては、数百個のサーボ領域が等角度間隔にデータ記録用トラックを寸断する。従来のセルフクロック型データチャンネル同期方式は、同期引き込み用に、繰り返し磁化反転からなるプリアンプルが各データセグメントの先頭部に必要であるので、フォーマット効率が悪く、同期サーボフォーマットには適さない。そのため、実験用 PERM ディスク装置は、ディスク上の専用クロックマークを参照して外部クロックを生成し、サーボ情報の検出のみならずデータ記録再生にも用いる、外部クロック同期型データチャンネルを用いた。

外部クロック同期型データチャンネルにおいては、ビットクロック精度は記録データの影響を受けず、また符号間干渉や、ヘッドのオフトラックによる S/N 劣化の影響も受けない。従って、符号間干渉を有効利用するパーシャルレスポンスデータチャンネルを、狭トラック幅の磁気ディスク装置に組み合わせる場合には、外部クロック同期方式が好適であると考えられる。但し、チャンネルビットレートについては、第 4 章で指摘した制約を考慮する必要がある。

MR/Inductive ヘッドは二つのヘッド要素から構成されているため、外部クロック同期方式の時間基準である再生ヘッドから見て、記録ヘッドは時間軸上においてずれた位置に存在する。両ヘッドの時間差は、記録データを時間軸上で精密に制御することによって補整される。この操作は、磁気記録過程の非線形ビットシフトを補整する回路において同時に実行される。

さらに、ディスク上には、連続するデータ記録用セグメント群の間に再生専用サーボ領域が挿入されているため、データを記録する場合には、記録モードと再生モードの間に頻繁かつ高速な切替が必要である。この実験系におい

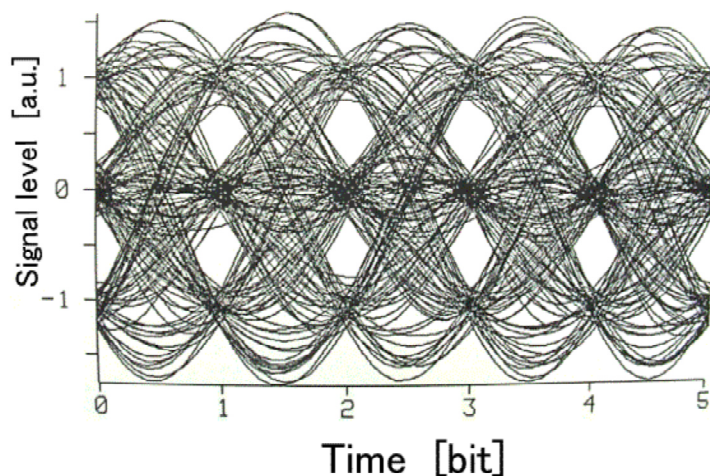


図 5.11: Eye pattern.

ては、ヘッドアンプのアナログ回路が記録動作による外乱から回復するまでに $2\ \mu\text{s}$ 程度を要する。トラック上のフォーマット効率を改善するためには、この回復時間の短縮が望ましい。

データ再生チャンネルにおいては、まずアナログ低域通過フィルタによりノイズ帯域幅を制限し、A/D 変換器によりデータレートにおいて標準化と量子化を行う。チャンネル等化は、トランスバーサル等化器（デジタル FIR フィルタ）により行われる。等化器のタップ数は 10 であり、タップ間隔はデータビット間隔に等しく、タップ係数は LMS アルゴリズムにより決定される。等化出力信号は Viterbi 復号器に与えられ、最尤系列推定が行われる。パーシャルレスポンスのクラスは 4 である。チャンネル符号は用いていないが、外部クロック同期方式のため、同期用タイミング情報検出頻度を考慮してチャンネルデータのゼロ連続長を制限する必要はない。また、Viterbi 復号器のバスメモリー長は、一つのデータセグメントの全データを記憶できるよう、十分長く設計されているため、チャンネル符号化されないデータのゼロ連続長がデータセグメント長に近い場合でも、復号性能は劣化しない。

図 5.11 に、線記録密度 $3146\ \text{bit}/\text{mm}$ における等化器出力信号のアイパターンを示す。データレートは $20.16\ \text{Mbit}/\text{s}$ である。

図 5.12 に、ビットエラーレートを線記録密度の関数として示す。エラーレートの測定は以下のように実施した。線記録密度は、ヘッド-メディアの相対速度と浮上量を一定に保ちながら、データレートを変えることにより変化させた。エラーレート測定は、隣接トラックを直流消去した上で、一旦記録した古いランダムデータに測定用ランダムデータをオーバーライトした。再生時には、位置決め誤差 $0.1\ \mu\text{m}(\text{rms})$ のサーボ系を用いて、MR ヘッドをトラッ

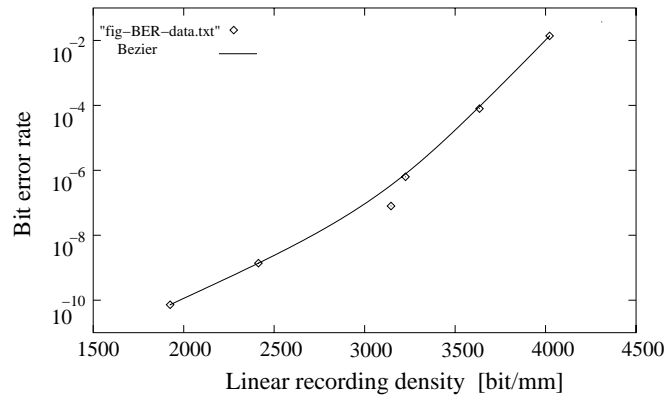


図 5.12: Bit error rate as a function of the linear recording density.

ク上に位置決めした。各記録密度において、エラーレートが最小になるようチャンネル等化器を最適化した。ビットエラーレートは、記録データと再生データをビット毎に比較することにより、測定した。線記録密度 3146 bit/mm において、ビットエラーレートは 4.3×10^{-7} であり、適切な誤り訂正符号の併用を想定すれば、実用に十分なレベルである。

データトラック間の干渉の影響を知るため、両隣の隣接トラックにランダムデータを記録し、エラーレートを測定した。隣接トラックへの記録は、記録ヘッドのオフトラックが無い状態で行った。当該トラック中央に再生ヘッドを位置決めした状態で測定を行った結果、線記録密度 3146 bit/mm (79.9 kbit/inch) においてビットエラーレート 1.7×10^{-6} を得た。

5.2.2 節に示したように、実験に用いた再生ヘッドの幅は PERM ディスクのトラック幅に適合していない。そのためオフトラック特性は測定していないが、上記の測定結果は PERM ディスクと MR/Inductive ヘッド及び外部クロック同期型 PRML チャンネルの組み合わせによって、面記録密度 605 kbit/mm² (390 Mbit/inch²) が得られることを示している。

5.5 第 5 章の結論

外部クロック型同期方式の応用例として、PERM ディスクと MR/Inductive ヘッド及び PRML チャンネルを用いた実験用磁気ディスク記録装置を作成し、記録再生特性を評価した。その電磁変換特性は、従来型磁気ディスク装置の高記録密度化の研究において知られている各種特性を満足した。また、実用に十分なビットエラーレートが、チャンネルデータレート 20.16 Mbit/s、線記録密度 80 kbit/inch 及び面記録密度 390 Mbit/inch² において、得られた。なお、この面記録密度は、本章の研究を行った 1993 年前半においては、従来の平坦基板型磁気ディスクを用いた装置における最高記録密度とほぼ同等で

あったことを付記する。

従って、単純な外部クロック型同期方式を PRML チャンネルと MR/Inductive ヘッド及びパターン付きメディアである PERM ディスクに組み合わせたシステムについて、その実用性を確認した。

参考文献

- [1] International Standard, “130mm rewritable optical disk cartridge for information interchange”, *ISO/IEC 10089*, May 1991.
- [2] S. E. Lambert, I. L. Sanders, A. M. Patlach and M. T. Krounbi, “Recording characteristics of submicron discrete tracks”, *IEEE Trans. Magn.*, Vol. MAG-23, No. 5, pp. 3690-3692, Sept. 1987.
- [3] S. E. Lambert, I. L. Sanders, A. M. Patlach and M. T. Krounbi, “Media noise in thin-film discrete magnetic tracks”, *Proc. of 7th Intn'l Conf. on Video Audio and Data Recording*, U.K., 1988.
- [4] K. Watanabe, T. Takeda, K. Okada and H. Takino, “Demonstration of track following technique based on discrete track media”, *IEEE Trans. Magn.*, Vol. 29, No. 6, pp. 4030-4032, Nov. 1993.
- [5] T. D. Howell, D. P. McCown, T. A. Diola, Y. Tang, K. R. Hense and R. L. Gee, “Error rate performance of experimental gigabit per square inch recording components”, *IEEE Trans. Magn.*, Vol. 26, No. 5, pp. 2298-2302, Sept. 1990.
- [6] C. Tsang, M. Chen, T. Yogi and K. Ju, “Gigabit density recording performance study of dual-element MR/Inductive heads on thin-film disks”, *IEEE Trans. Magn.*, Vol. 26, No. 5, pp. 1689-1693, Sept. 1990.
- [7] M. Futamoto, F. Kugiya, M. Suzuki, H. Takano, Y. Matsuda, N. Inaba, N. Miyamura, K. Akagi, T. Nakao, H. Sawaguchi, H. Fukuoka, T. Munemoto and T. Takagaki, “Investigation of 2 Gb/in² magnetic recording at a track density of 17 kTPI”, *IEEE Trans. Magn.*, Vol. 27, No. 5, pp. 5280-5285, Nov. 1991.
- [8] H. Suyama, K. Tsunewaki, M. Fukuyama, N. Saito, T. Yamada and H. Karamon, “Thin film MR head for high density rigid disk drive”, *IEEE Trans. Magn.*, Vol. 24, No. 6, pp. 2612-2614, Nov. 1988.
- [9] N. Saito, M. Fukuyama, H. Suyama, Y. Souda, N. Wakabayashi and T. Sekiya, “Development of MR/Inductive head and low noise IC for high

- density rigid disk drives”, *IEICE Trans. Fundamentals*, Vol. E76-A, No. 7, pp. 1161-1163, July 1993.
- [10] D. C. Palmer and J. D. Coker, “Media design considerations for a PRML channel”, *IEEE Trans. Magn.*, Vol. 29, No. 1, pp. 189-194, Jan. 1993.
- [11] K. Kawazoe, M. Yotsuya, T. Shimamura and K. Okada, “Dynamics of flying head slider for grooved discrete track disk”, *Proc. Int. Conf. on Advanced Mechatronics*, Tokyo, Aug. 1993.
- [12] R. A. Baugh, E. S. Murdock and B. R. Natarajan, “Measurement of noise in magnetic media”, *IEEE Trans. Magn.*, Vol. MAG-19, pp. 1722-1724, Sept. 1983.
- [13] N. R. Belk, P. K. George and G. S. Mowry, “Noise in high performance thin-film longitudinal magnetic recording media”, *IEEE Trans. Magn.*, Vol. MAG-21, No. 5, pp. 1350-1355, Sept. 1985.
- [14] R. W. Wood and D. A. Petersen, “Viterbi detection of class IV partial response on a magnetic recording channel”, *IEEE Trans. Commun.*, Vol. COM-34, No. 5, pp. 454-461, May. 1986.
- [15] T. Yamakoshi, Y. Shimano and H. Yada, “The effect of non-linear MR read-back distortion on a PRML channel”, *IEEE Translation Journal on Magnetism in Japan*, Vol. 9, No. 3, May/June 1994.
- [16] P. Newby and R. Wood, “The effect of nonlinear distortion on class IV partial response”, *IEEE Trans. Magn.*, Vol. MAG-22, No. 5, pp. 1203-1205, Sept. 1986.
- [17] D. Palmer, P. Ziperovich, R. Wood and T. D. Howell, “Identification of nonlinear write effects using pseudorandom sequences”, *IEEE Trans. Magn.*, Vol. MAG-23, No. 5, pp. 2377-2379, Sept. 1987.
- [18] Y. Lin and R. Wood, “An estimation technique for accurately modeling the magnetic recording channel including nonlinearities”, *IEEE Trans. Magn.*, Vol. MAG-25, No. 5, pp. 4084-4086, Sept. 1989.
- [19] H. Yada, T. Yamakoshi, N. Yamamoto, M. Erkocevic and N. Hayashi, “External clocking PRML magnetic recording channel for discrete track media”, *IEICE Trans. Fundamentals*, Vol. E76-A, No. 7, pp. 1164-1166, July 1993.

第6章 最尤位相推定型外部クロック生成方式

概要¹：外部クロック型磁気ディスク装置のために、デジタル最尤位相推定型位相同期ループを考案し、理論及びシミュレーションにより推定精度を解析し、実験により確認した。推定対象信号を構成する孤立波の半値幅とS/Nが推定精度に及ぼす影響や、推定器の次数やサンプリング間隔が推定精度に及ぼす影響などを明らかにした。また、連続時間型推定器の解析により、離散時間型推定器の性能限界を示した。さらに、この最尤位相推定器を実装するに当たって有益な技術として、再生信号の直流成分ゆらぎに対する耐性の改善法、及び、初期同期確立に有用な広い位相比較範囲を持ち、最尤位相推定器のハードウェア構造を共用できる最小2乗位相比較器を提案した。

6.1 はじめに

第4章と第5章では、外部クロック型同期方式と、そのデータ記録再生チャンネルへの応用について述べた。外部クロック型同期方式は、磁気ディスク面上の記録トラックを寸断して配置された数百個以上の多数の短いサーボ領域から、位相同期ループ(Phase-Locked Loop, PLL)を用いて、ディスク回転に常に精密同期した外部クロックを生成する方式である。この外部クロックは、ヘッド位置決め用サーボ情報検出あるいはデータの記録再生に用いられる[1][2][3][4]。外部クロック方式の同期精度は、円周上のクロックマーク角度位置精度、機械的なディスク回転むらへの位相追従誤差、クロックマーク再生信号ノイズによる位相推定誤差などに支配される[5]。特に、ディスク上のクロックマーク総数が十分多い場合、同期精度はクロックマーク位相推定誤差に左右されることを、第4章のシミュレーション結果は示している。

本章では、外部クロック同期精度を改善するため、クロックマーク再生信号ノイズへの耐性を強めた最尤位相推定型デジタル位相同期ループを提案し、その特性を明らかにする。以下では、まず位相推定問題を定義する。次

¹本章 6.3.3 節の出典：H. Yada, et al., "A Coherent Maximum Likelihood Head Position Estimator for PERM Disk Drives", *IEEE Transactions on Magnetics*, Vol. 32, No. 3, pp. 1867-1872, May 1996. ©1996 IEEE. 他節の出典：H. Yada, "Clock signal reproducing apparatus and data reproducing apparatus utilizing weighting-adding of samples", *U.S. Patent* 5526200, June 11, 1996. H. Yada, "Clock generator and disk drive", *U.S. Patent* 6226139, May 1, 2001.

に最尤位相推定原理を述べ、推定精度を理論的に導く。さらに、最尤位相推定器の性能と特性をシミュレーションなどにより検証する [6][7]。最後に、この最尤位相推定器を実装するに当たって有用な技術として、再生信号の直流成分ゆらぎに対する耐性の改善法 [8]、及び広い位相比較範囲を持つ離散時間型最小 2 乗位相比較器とその性質について述べる。

6.2 外部クロック生成における位相検出問題

6.2.1 位相検出のモデルと前提条件

外部クロック方式は、光磁気ディスク装置におけるサンプルサーボ方式 [9][10] に類似している。しかし同装置においては、クロック生成の時刻基準となるクロックピット検出は、光磁気再生原理ではなく光反射強度変化を用いるため、再生信号振幅が大きく、その再生信号対雑音比 (Signal-to-Noise ratio, S/N) はデータ再生信号の S/N よりも良い。よって、ノイズによる位相推定精度劣化は支配的な性能規制要因ではない。

それに対し、外部クロック型磁気ディスク装置のタイミング基準であるクロックマークは、第 4 章の例では平坦基板上的エッチング済磁性膜への一方向着磁、第 5 章の PERM ディスクでは凹凸基板上一様磁性膜への交番着磁により、形成される。それらの磁化反転状態は通常の 2 値飽和記録による磁化反転とは異なり、クロックマーク再生信号の S/N は、データ再生信号の S/N よりも -2 dB から -6 dB 劣る [12][13]。あるいは、平坦磁性膜を持つ従来型ディスクに、サーボパターン記録によりクロックマーク用磁化反転を形成する場合も、マーク再生信号の S/N はデータ再生信号と同等に過ぎない。さらに、近年は PRML などの高符号化利得を持つチャネル信号処理方式の採用により、データ再生信号の S/N はますます低くなる傾向があるので、光磁気ディスク装置の場合とは逆に、マーク再生信号の S/N は不足気味となる。従って、低 S/N のマーク再生信号から位相を高精度検出する手法が必要である。

以下では、次の 4 つの仮定を置いて、クロックマークからの再生過程をモデル化し、位相検出問題を定義する。

- [仮定 1: 位相の確定性] クロックマークの位相は、ランダムではなく、一つのマークに対して確定的に決まるパラメータである。
- [仮定 2: マーク端再生波形形状] 一つのマーク端の磁化反転からの孤立再生波形形状は、式 (6.1) の Lorentz 波形で良く近似される [5]。

$$h(t) = \frac{1}{1 + \left(\frac{t}{PW_{50}/2}\right)^2} \quad (6.1)$$

但し, PW_{50} は孤立波の半値幅である。

- [仮定 3 : 再生波形の線形重畳性] 複数のマーク端からなるマーク全体の再生波形は、各マーク端からの孤立再生波形の線形重ね合わせに等しい。

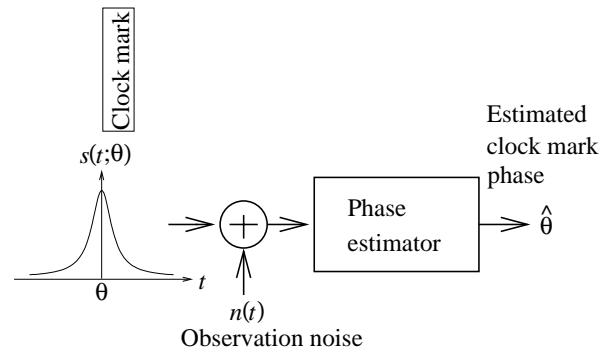


図 6.1: Model of phase estimation on an isolated readback pulse.

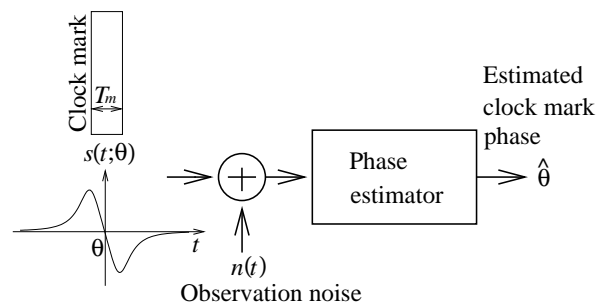


図 6.2: Model of phase estimation on a di-pulse readback pulse.

- [仮定 4 : 相加的帯域制限白色ガウス性ノイズチャネル] 再生過程に混入するノイズは、磁化遷移ノイズと熱雑音（ヘッドノイズ、アンプノイズ）からなり、これらの総和は相加的白色ガウス性ノイズ（Additive White Gaussian Noise, AWGN）である。この AWGN は、再生回路系の低域通過特性により帯域制限され、その電力スペクトル密度（PSD） N_0 は、周波数帯域 $[0, B_n]$ に一様に分布する。これは、クロックマーク位相推定問題における観測ノイズである。

これらの仮定の上に、クロックマーク再生波形の位相検出問題を定義する。図 6.1 と図 6.2 にクロックマーク再生チャネルと位相推定器のモデルを示す。一般に観測対象としては、一つのマーク端からの Lorentz 形孤立再生波形、あるいはマーク両端からのダイパルス形再生波形、さらには複数のマークの

集合からの再生波形などが考えられる。クロックマーク存在位相の検出は、仮定 1 により、クロックマーク再生波形位相の検出と等しい。ここで再生波形は、仮定 2 により Lorentz 形孤立波形の半値幅 PW_{50} で特徴付けられ、観測ノイズは、仮定 3 により孤立波の S/N である S_{0-p}/N_{rms} により特徴付けられる。さらに仮定 4 から、マーク存在位相の検出は、観測ノイズで汚れた観測対象 $z(t, \theta) = a\{s(t - \theta) + n(t)\}$ から波形位相 θ を最良推定する問題として定義できる。ここで a は再生系のゲインであり、種々の要因によって変動する可能性がある。以下では、6.3.5 節を除き、簡単のため $a = 1$ とする。

6.2.2 外部クロック生成における性能目標

外部クロック生成の性能目標としては、クロックジッター量、IC 化の容易さや環境変動への耐力などの実用性、及び、初期同期確立時間の 3 種類が挙げられる。

第 1 に、クロックジッターの目標性能を設定する。外部クロック型同期方式をデータ記録再生チャンネルに用いる場合、データ検出器によっても異なるが、例えば一般的 PR4ML チャンネルにおいては、ジッター最大量は 1 bit 時間 T_b の 13% 以下が望ましいことを第 2 章で示した。データ転送レートが高く、 T_b が短いほど、ジッター許容量は小さくなる。また外部クロック型同期方式をサーボ情報再生チャンネルに用いる場合には、データ記録トラックのアドレス及びヘッド位置が検出対象情報である。この場合のジッター許容量は第 8 章で述べるが、トラックアドレス検出エラーもヘッド位置検出精度もジッターの影響を受けるので、高精度の外部クロックが必要である。

クロックジッターの主成分は、機械的ディスク回転むらに対する PLL 追従誤差成分と、再生信号ノイズに起因するジッターが PLL の前向き伝達特性により出力に伝達されたランダムジッター成分であるので [5]、クロック生成系としてはノイズで汚れたクロックマーク再生信号から、高精度の位相推定を行う手法が重要である。

第 2 の目標性能である実用性については、IC 化の容易性、及び周囲温度や電源電圧の変化に対する耐性が挙げられる。

第 3 の目標性能は初期同期確立の高速化である。通常、複数のディスク面を利用する磁気ディスク装置では、装置の無効時間を短縮するために、利用するディスク面を切り替えた直後に、高速な同期確立が望まれる。同期確立までの所要時間は数 ms 以下であることが望ましい。

第 4 章と第 5 章で述べた外部クロック同期方式 [1][3][5] においては、アナログ回路で実現したピーク検出器を位相比較に用いていた。よって、クロックマーク再生波形のピーク近傍の情報しか利用できず、位相比較精度は、標準偏差が 8 ns(rms) 程度であり、不十分であった。また、アナログ回路を主とするハードウェア構成であるため、温度や電源電圧の変化によって位相検

出結果にオフセットが生じるなど、実用面にも難点があった。

そのため、上記第 1、第 2 及び第 3 の目標を満たす外部クロック生成系として、従来方式よりも高い位相検出精度を持つ新方式が求められる。

6.3 最尤位相推定器の原理と諸性質

6.3.1 概要

前節に述べた性能目標を満たす位相推定器として、離散時間型最尤位相推定器 (Discrete time Maximum-Likelihood Phase Estimator, DMLPE) を開発した。以下では、最尤位相推定器の原理を導き、その性質を主に理論により解析する。

6.3.2 信号のベクトル表現

ここでは、離散時間型最尤振幅推定器を導出するための準備として、観測対象の信号成分とノイズ成分をベクトル表現する。

まず、Lorentz 型孤立波の線形重畳である磁気サーボマーク再生信号 $s(t)$ は、近似的に有限時間幅 $[-T/2, T/2]$ に時間長制限され、かつ帯域幅 $[0, B_n]$ に周波数帯域制限された波形であるので、 $T_s = 1/2B_n$ の時間間隔で標本化された規格化サンプル $s(i/2B_n)/\sqrt{2B_n}$ を要素に持つ $N+1$ 次元ベクトルとして表現できる。但し、 N は $N \simeq T/T_s = 2B_n T$ で与えられる整数である。

次に、ノイズ $n(t)$ を $[0, B_n]$ に帯域制限された片側電力スペクトル密度 N_0 を持つ平均値 0 の白色ガウス性ノイズとすると、Karhunen-Loeve 展開によって、時間 $1/2B_n$ 毎の規格化サンプル $n_i = n(i/2B_n)/\sqrt{2B_n}$ を並べた有限次元ベクトル \mathbf{n} で表現できる。 n_i は相互に無相関な正規確率変数であり、 \mathbf{n} の相関行列は $N+1$ 次元対角行列 $R_n = (N_0/2)I_{N+1}$ である。但し、 I_{N+1} は単位行列である。

以上から、観測対象 $z(t)$ は次の有限次元ベクトル \mathbf{z} で表される。

$$\mathbf{z} = \mathbf{s} + \mathbf{n} = [z_0, \dots, z_i, \dots, z_N]^T, z_i = \frac{1}{\sqrt{2B_n}} z\left(\frac{i}{2B_n}\right) \quad (6.2)$$

6.3.3 離散時間型最尤位相推定器の導出

離散時間型最尤位相推定器を導く。位相を表す確定的パラメータ θ の為の最尤推定 (Maximum-Likelihood Estimation, MLE) [14] の規範は次式で表現される。

$$\hat{\theta}_{DML} = \text{Argmax}_{\theta} p(\mathbf{z}|\theta) \quad (6.3)$$

ここで、 $\text{Argmax}_\theta f(\theta)$ は関数 $f(\theta)$ を最大化するパラメータ θ を表わす。また、 $p(\mathbf{z}|\theta)$ は θ を条件とする観測対象ベクトル \mathbf{z} の確率密度関数であり、ノイズベクトル \mathbf{n} の各要素 n_i が独立かつ同様の分布を持つガウス性確率密度変数 (independent, identically distributed Gaussian Random Variable, i.i.d. GRV) であることから、次式が得られる。

$$\begin{aligned} p(\mathbf{z}|\theta) &= \prod_{i=0}^N p(z_i|\theta) \\ &= \prod_{i=0}^N \frac{1}{\sqrt{2\pi}\sigma_n} \exp\left\{-\frac{[z_i - s_i(\theta)]^2}{2\sigma_n^2}\right\} \end{aligned} \quad (6.4)$$

さらに自然対数の単調増加性を利用して、最尤推定結果は次式で表される。

$$\begin{aligned} \hat{\theta}_{DML} &= \text{Argmax}_\theta \ln p(\mathbf{z}|\theta) \\ &= \text{Argmax}_\theta \left[\ln \left(\frac{1}{\sqrt{2\pi}\sigma_n} \right)^{N+1} - \frac{1}{2\sigma_n^2} \sum_{i=0}^N [z_i - s_i(\theta)]^2 \right] \end{aligned} \quad (6.5)$$

ここで、(6.5) 式の右辺第 1 項はパラメータ θ によらない定数であり、右辺第 2 項の符号は必ず負であるから最尤推定結果は次式 (6.6) と同値になる。

$$\hat{\theta}_{DML} = \text{Argmin}_\theta \sum_{i=0}^N [z_i - s_i(\theta)]^2 = \text{Argmin}_\theta (\mathbf{z} - \mathbf{s}(\theta))^T (\mathbf{z} - \mathbf{s}(\theta)) \quad (6.6)$$

この式 (6.6) は、観測対象ベクトル \mathbf{z} と Euclid 距離が最も近い参照信号ベクトル $\mathbf{s}(\theta)$ を与えるパラメータ θ の探索を意味し、最小 2 乗推定と一致する。式 (6.6) を展開すれば、

$$\hat{\theta}_{DML} = \text{Argmin}_\theta (\mathbf{z}^T \mathbf{z} - 2\mathbf{z}^T \mathbf{s}(\theta) + \mathbf{s}(\theta)^T \mathbf{s}(\theta)) \quad (6.7)$$

ここで、第 1 項は θ に依存しない。また、第 3 項は位相 θ を持つ信号波形のエネルギーであり、推定器の観測区間が θ の変化範囲よりも充分広ければ、 θ によらない正定値を持つ。よって、第 2 項を最大化する $\hat{\theta}_{DML}$ を探せば良く、結局、最尤位相推定は次式のように簡単化される。

$$\hat{\theta}_{DML} = \text{Argmax}_\theta \mathbf{z}^T \mathbf{s}(\theta) \quad (6.8)$$

よって、 $\mathbf{z}^T \mathbf{s}(\theta)$ を θ について微分し、 $\theta = \hat{\theta}_{DML}$ において 0 とおけば、最尤位相推定を与える必要条件式 (6.9) を得る。

$$0 = \mathbf{z}^T \frac{\partial \mathbf{s}(\theta)}{\partial \theta} \Big|_{\theta = \hat{\theta}_{DML}} \quad (6.9)$$

すなわち、観測対象ベクトルと微分信号ベクトルの内積がゼロになるような微分信号ベクトルの位相が、観測対象ベクトルの位相の最尤推定結果 $\hat{\theta}_{DML}$ である。これは内積演算器とフィードバックの組合せで実現でき、一種の PLL

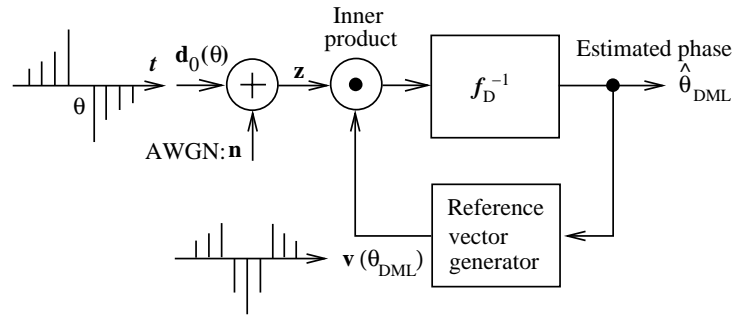


図 6.3: Schematic block diagram of the discrete time ML phase estimator (DMLPE).

である [15]。このような有限次元ベクトルの内積演算を用いる離散時間型最尤位相推定器を、本論文では DMLPE と呼ぶことにする。

なお、式 (6.9) 右辺における内積演算の物理的意味は、次のように解釈される。この操作は、観測対象信号波形に於て、時間変化が急な領域、すなわち位相検出感度が大きな領域の信号サンプルには大きな重み付けを行い、変化が緩やかな領域には小さな重み付けを行い、それらの結果を総和することと見なせる。このような重み付けは、信号波形の時間微分を参照波形とし、そのサンプルを並べて参照ベクトルとすることにより、自動的に行われる。

この内積演算結果 $f_D(\theta) \equiv \mathbf{z}^T \mathbf{v}(\theta)$ を電圧制御型発振器 (Voltage-Controlled Oscillator, VCO) に帰還し、制御することによって、デジタル PLL (DPLL) が構成される。図 6.3 は、そのような DPLL の概念的ブロック図である。 $f_D(\theta)$ は位相推定結果そのものを明示的に示さないため、図 6.3 においては、ループ内部に逆関数 $f_D^{-1}(\theta)$ を挿入することによって、位相推定結果 $\hat{\theta}_{DML}$ を得ている。但し、この逆関数は解析などへの便宜上挿入されたものであって、DPLL に実装する必要は無い。内積演算に用いる参照用微分信号ベクトルは、半導体メモリーや LSI 内部のレジスタなどの上にあらかじめ用意しておけば良い。式 (6.9) は再生信号の振幅 a に関係なく成立するため、振幅の時間変動があっても、常に同じ参照用微分信号ベクトルを用いることができる。

6.3.4 連続時間型最尤位相推定器の導出

実際に用いるのは離散時間型最尤位相推定器 DMLPE であるが、DMLPE の特性の解析に有用であるため、連続時間型最尤位相推定器 (Continuous time Maximum-Likelihood Phase Estimator, CMLPE) を導いておく。まず、離散時間表現式 (6.6)(6.8) を連続時間表現に変換すると、次の連続時間型最尤

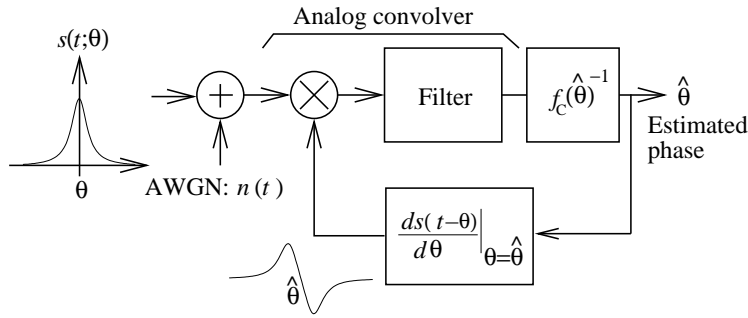


図 6.4: Schematic block diagram of the continuous time ML phase estimator (CMLPE).

位相推定条件式を得る。

$$\begin{aligned}\hat{\theta}_{CML} &= \text{Argmin}_{\theta} \int_{-\infty}^{+\infty} [z(t) - s(t - \theta)]^2 dt \\ &= \text{Argmin}_{\theta} \int_{-\infty}^{+\infty} z(t)s(t - \theta) dt\end{aligned}\quad (6.10)$$

右辺を θ について微分すれば、位相 $\hat{\theta}_{CML}$ において次の条件式が成り立つ。

$$0 = \int_{-\infty}^{+\infty} z(t) \frac{\partial s(t - \theta)}{\partial \theta} dt \Big|_{\theta = \hat{\theta}_{CML}}\quad (6.11)$$

この条件式を満たす微分信号波形位相が連続時間形最尤位相推定結果 $\hat{\theta}_{CML}$ である。この位相推定は、DMLPE と同様に PLL 構造で実現できる。すなわち最尤位相推定は、図 6.4 の PLL 構造において、微分信号波形と観測信号波形の畳み込みが 0 となる平衡状態として、実現されている。

6.3.5 連続時間型位相推定器の特性

この節では、CMLPE の位相推定精度を表わす一般式を導く。

さて、式 (6.11) は帰還ループの静的釣合い条件式に過ぎず、畳み込み演算器出力は $\hat{\theta}$ の関数 $f_C(\hat{\theta})$ であって、最尤位相推定結果 $\hat{\theta}_{CML}$ を陽に与えるものではない。これは、観測対象波形 $s(t - \theta)$ において、位相 θ が線形分離不能であることに起因する。よって、最尤位相推定結果 $\hat{\theta}_{CML}$ を明示的に得るためには、静的釣合い点の近傍において、 $f_C(\hat{\theta})$ から $\hat{\theta}$ への変換ゲインを求め、変換する必要がある。

また、位相比較は、参照する微分信号波形に時刻基準を置いて行うので、

次式のように変数変換して畳み込み演算を定義すると、都合が良い。

$$-\int_{-\infty}^{+\infty} z(t) \frac{\partial s(t-\theta)}{\partial \theta} \Big|_{\hat{\theta}} dt = \int_{-\infty}^{+\infty} z(\tau + \hat{\theta}) \frac{\partial s(\tau)}{\partial \tau} d\tau \equiv f_C(\hat{\theta}) \quad (6.12)$$

$\hat{\theta} = \hat{\theta}_{CML}$ の時には、釣合い条件が成立し、 $f_C(\hat{\theta}_{CML}) = 0$ となる。

以下では、集合平均演算子を $E[\cdot]$ と記し、位相推定の統計的性質を導く。再生信号処理系の振幅増幅利得をパラメータ a で表すと、 $f_C(\hat{\theta})$ の平均は次式で表される。

$$\begin{aligned} E[f_C(\hat{\theta})] &= \int_{-\infty}^{+\infty} E[a\{s(\tau + \hat{\theta}) + n(\tau + \hat{\theta})\}] \frac{\partial s(\tau)}{\partial \tau} d\tau \\ &= a \int_{-\infty}^{+\infty} s(\tau + \hat{\theta}) \frac{\partial s(\tau)}{\partial \tau} d\tau \end{aligned} \quad (6.13)$$

ここで、位相から畳み込み出力 $f_C(\hat{\theta})$ への変換係数すなわち位相比較ゲインは、静的釣合い点の近傍における $f_C(\hat{\theta})$ の傾き ∇_C である。

$$\begin{aligned} \nabla_C(0) &= \frac{\partial E[f_C(\hat{\theta})]}{\partial \hat{\theta}} \Big|_{\hat{\theta}=0} \\ &= a \int_{-\infty}^{+\infty} \frac{\partial s(\tau + \hat{\theta})}{\partial \hat{\theta}} \cdot \frac{\partial s(\tau)}{\partial \tau} d\tau \Big|_{\hat{\theta}=0} \end{aligned} \quad (6.14)$$

次に、 $f_C(\hat{\theta})$ の分散を求める。仮定 4 に基づいて、ノイズの自己相関関数は近似的にデルタ関数 $R_n(t) = (N_0/2)\delta(t)$ であるので、分散 $Var[f_C(\hat{\theta})]$ は以下のように求められる。

$$\begin{aligned} Var[f_C(\hat{\theta})] &= E[(f_C(\hat{\theta}) - E[f_C(\hat{\theta})])^2] \\ &= E \left[\left(a \int_{-\infty}^{+\infty} n(t + \hat{\theta}) \frac{\partial s(t)}{\partial t} dt \right)^2 \right] \\ &= a^2 \int_{-\infty}^{+\infty} \int_{-\infty}^{+\infty} R_n(t - \tau) \frac{\partial s(t)}{\partial t} \frac{\partial s(\tau)}{\partial \tau} dt d\tau \\ &= \frac{a^2 N_0}{2} \int_{-\infty}^{+\infty} \left(\frac{\partial s(t)}{\partial t} \right)^2 dt \end{aligned} \quad (6.15)$$

式 (6.14) と式 (6.15) から、最終的に連続時間型位相推定器の推定誤差の rms (root-mean-squared) 値 σ_C を表わす一般式は、次式となる。

$$\sigma_C = \frac{\sqrt{Var[f_C(\theta)]}}{|\nabla_C(0)|} \quad (6.16)$$

最も基本的な例として、位相推定対象 $s(t)$ が、一つのマーク端からの Lorentz 型孤立再生波形 $h(t)$ である場合の位相推定誤差を求める。まず、位相比較器の入出力特性を表わす畳み込み出力関数 $f_{Ch}(\hat{\theta})$ の平均は、式 (6.1) と式 (6.13) から導かれる。

$$E[f_{Ch}(\hat{\theta})] = \int_{-\infty}^{+\infty} \frac{a}{1 + (\frac{\tau + \hat{\theta}}{PW_{50}/2})^2} \cdot \frac{-2\tau / (PW_{50}/2)^2}{(1 + (\frac{\tau}{PW_{50}/2})^2)^2} d\tau \quad (6.17)$$

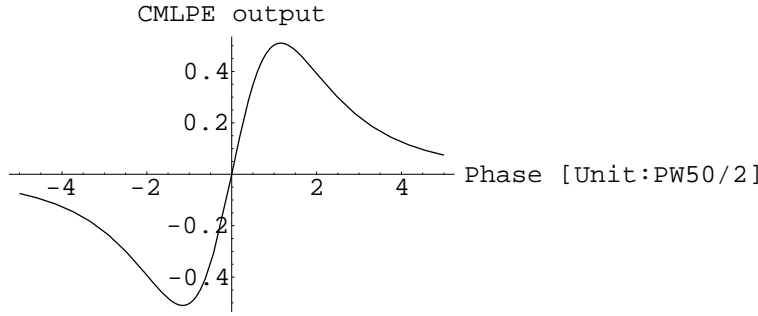


図 6.5: Input-output operation curve $f_{Ch}(\hat{\theta})$ of CMLPE on an isolated pulse.

図 6.5 に、Lorentz 型孤立波形に対する CMLPE の入出力特性を示す。 $PW_{50}/2$ を単位として表現すると、ほぼ $-1.2 \leq \hat{\theta} \leq 1.2$ において線形位相比較領域を持ち、この区間で位相同期ループの安定な動作が可能である。先に指摘したように、この畳み込み演算出力は位相推定結果 $\hat{\theta}$ の関数に過ぎず、それ自体は不偏推定結果ではない。但し、静的釣合い点 $\hat{\theta} = 0$ に於ては、披積分関数が奇関数のため $E[f_{Ch}(0)] = 0$ になり、推定偏差は生じない。式 (6.1) を式 (6.14) に代入し積分を実行すると、位相比較ゲインは $|\nabla_{Ch}(0)| = \pi a / (2PW_{50})$ である。同様に式 (6.15) の積分を実行し、式 (6.16) に代入すれば、Lorentz 型孤立波形における位相推定誤差の標準偏差 σ_{Ch} が求められる。

$$\sigma_{Ch} = \sqrt{\frac{PW_{50}N_0}{\pi}} \quad (6.18)$$

つまり、位相推定誤差は、孤立波の半値幅 PW_{50} と観測ノイズの片側電力スペクトル密度 N_0 の $1/2$ 乗に比例する。よって、図 6.6 が示すように、半値幅が狭いほど、高精度な位相推定が行える。

第 2 の例としてダイパルスを対象とする CMLPE の位相推定精度を求める。1 個のクロックマークからの再生波形は、仮定 1 と仮定 2 に従えば、二つの Lorentz 形孤立波 $h(t)$ の差分波形であるダイパルス $d(t)$ と見なせ、式 (6.19) で表される。

$$d(t) = h\left(t - \frac{T_m}{2}\right) - h\left(t + \frac{T_m}{2}\right) \quad (6.19)$$

ここで、 T_m はクロックマークの時間長である。

このダイパルスを一つの推定対象波形として扱えば、CMLPE を行うことができ、位相推定器の構造は孤立波形対象の推定器と同じである。但し、この場合は、位相をダイパルス波形全体から推定するので、位相原点はクロックマーク端ではなく、クロックマーク中央部になる。以下では、簡単のため、再生信号処理系の増幅利得 a を 1.0 とする。

まず、 $f_{Cd}(\hat{\theta})$ の平均は、式 (6.19) の $d(t)$ を式 (6.13) に代入し、 $\tau + T_m/2 = t$

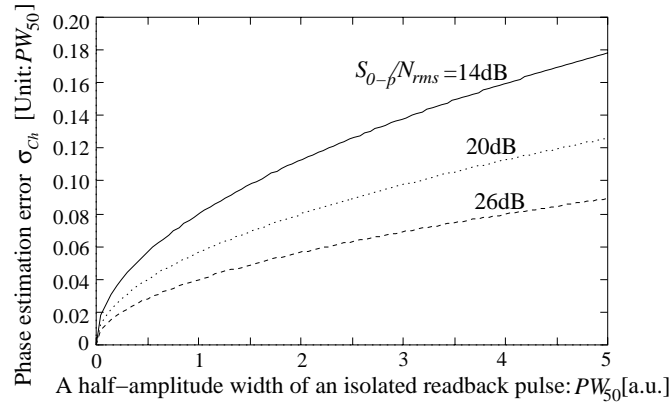


図 6.6: PW_{50} 依存性の one-shot phase estimation error of CMLPE on an isolated pulse.

など変数変換して簡単化すると、次式となる。

$$\begin{aligned}
 E[f_{Cd}(\hat{\theta})] &= 2 \int_{-\infty}^{+\infty} h(t + \hat{\theta}) \frac{\partial h(t)}{\partial t} dt \\
 &\quad - \int_{-\infty}^{+\infty} h(t - T_m + \hat{\theta}) \frac{\partial h(t)}{\partial t} dt \\
 &\quad - \int_{-\infty}^{+\infty} h(t + T_m + \hat{\theta}) \frac{\partial h(t)}{\partial t} dt
 \end{aligned} \tag{6.20}$$

ここで、第 1 項は両マークエッジの孤立波自身での畳み込みである。第 2 項と第 3 項は、マークエッジ相互の畳み込みを表す交差項であり、位相比較ゲインを減少させる劣化要素である。位相比較ゲインすなわち静的釣合い点の近傍における動作曲線 $f_{Cd}(\hat{\theta})$ の傾きは、式 (6.20) を θ で微分して、次式となる。

$$\nabla_{Cd}(0) = 2g(0, 0) - g(-T_m, 0) - g(T_m, 0) \tag{6.21}$$

この式 (6.21) においては、次式に定義する $g(x, y)$ を用いて表記を簡単化した。

$$\begin{aligned}
 g(x, y) &\equiv \int_{-\infty}^{+\infty} \frac{\partial h(t+x)}{\partial t} \cdot \frac{\partial h(t+y)}{\partial t} dt \\
 &= \int_{-\infty}^{+\infty} \frac{8(t+x)/PW_{50}^2}{(1 + (\frac{t+x}{PW_{50}})^2)^2} \cdot \frac{8(t+y)/PW_{50}^2}{(1 + (\frac{t+y}{PW_{50}})^2)^2} dt
 \end{aligned} \tag{6.22}$$

一例として、マーク長 $T_m = PW_{50}$ の時の畳み込み演算出力 $f_{Cd}(\hat{\theta})$ を図 6.7 に示す。比較のため、孤立波を推定対象とした場合の位相比較特性も示す。この位相比較特性は、先に述べた孤立波対象の位相推定の場合とほぼ同

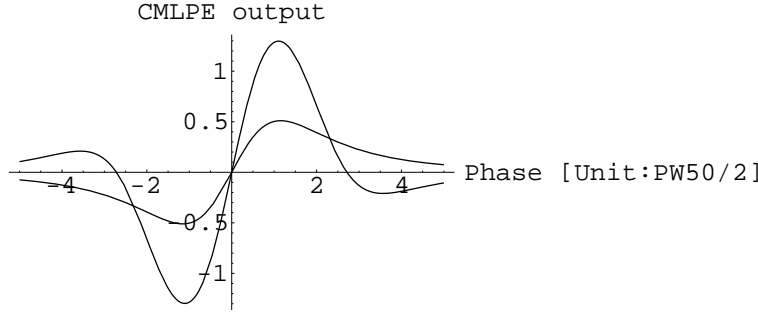


図 6.7: Input-output operation curve $f_{Cd}(\hat{\theta})$ of CMLPE on a di-pulse. The mark length T_m is PW_{50} . Input-output curve on a di-pulse is steeper than that on an isolated pulse.

じ $-PW_{50}/2 \leq t \leq PW_{50}/2$ に線形位相比較領域を持つが、その傾きは約 2 倍ほど急峻であり、推定精度が良いことが予想される。

次に、位相推定誤差を導く。まず、畳み込み演算出力 $f_{Cd}(\hat{\theta})$ の分散は、式 (6.15) と式 (6.19) から、次式のように求められる。

$$\begin{aligned}
 \text{Var}[f_{Cd}(\hat{\theta})] &= \frac{N_0}{2} \int_{-\infty}^{+\infty} \left[\left\{ \frac{\partial h(t - \frac{T_m}{2})}{\partial t} \right\}^2 \right. \\
 &\quad \left. - 2 \frac{\partial h(t - \frac{T_m}{2})}{\partial t} \frac{\partial h(t + \frac{T_m}{2})}{\partial t} + \left\{ \frac{\partial h(t + \frac{T_m}{2})}{\partial t} \right\}^2 \right] dt \\
 &= \frac{N_0}{2} \left\{ g(-\frac{T_m}{2}, -\frac{T_m}{2}) - 2g(-\frac{T_m}{2}, \frac{T_m}{2}) + g(\frac{T_m}{2}, \frac{T_m}{2}) \right\}
 \end{aligned} \tag{6.23}$$

位相比較曲線の傾き (6.21) を用いて、この分散値を位相推定誤差に変換する。式 (6.23) における $g(*, *)$ などは解析的に容易に計算でき、 $g(0, 0) = g(T_m/2, T_m/2) = g(-T_m/2, -T_m/2) = \pi/2PW_{50}$ であるので、位相推定誤差 σ_{Cd} は、結局、

$$\begin{aligned}
 \sigma_{Cd} &= \frac{\sqrt{\text{Var}[f_{Cd}(\hat{\theta})]}}{|\nabla_{Cd}(0)|} \\
 &= \frac{[\frac{N_0}{2} \{ \frac{\pi}{PW_{50}} - 2g(-\frac{T_m}{2}, \frac{T_m}{2}) \}]^{1/2}}{\frac{\pi}{PW_{50}} - g(-T_m, 0) - g(T_m, 0)}
 \end{aligned} \tag{6.24}$$

と表され、観測ノイズの片側 PSD である N_0 、半値幅 PW_{50} 、及びクロックマーク長 T_m の関数である。

ここで、式 (6.24) の分母及び分子における交差項 $g(*, *)$ が 0 の場合には、位相推定誤差は次式となる。

$$\sigma_{Cd} = \sqrt{\frac{N_0}{2} \cdot \frac{PW_{50}}{\pi}} = \frac{\sigma_{Ch}}{\sqrt{2}} \tag{6.25}$$

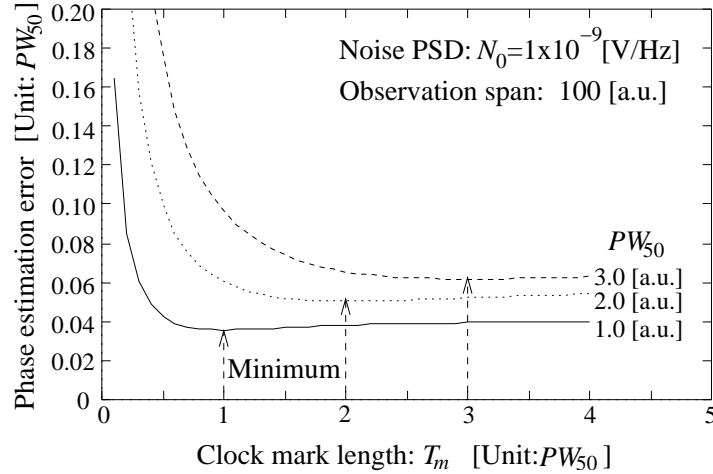


図 6.8: Clock mark length dependency of the one-shot phase estimation error of CMLPE on a di-pulse. The error is minimum at $T_m = PW_{50}$.

すなわち、ダイパルスを構成する二つの孤立波形間の干渉が無い、つまり $g(*, *) = 0$ とすれば、位相推定誤差は孤立波対象時の推定誤差 σ_{Ch} の $1/\sqrt{2}$ であり、二つの独立な孤立波を対象とした位相推定結果の平均に等価である。

また (6.24) 式において、クロックマーク長 T_m が推定精度に及ぼす影響を調べる。図 6.8 に、 $N_0 = 1 \times 10^{-9}$ [V²/Hz] の時、 T_m の変化が推定誤差 σ_{Cd} に及ぼす影響を示す。 $PW_{50} \leq T_m$ の領域において良好な推定誤差が得られており、 $PW_{50} = T_m$ の時に誤差は最小になる。また、先に述べたように、 $T_m \rightarrow \infty$ の極限においては、推定精度が孤立波対象時の推定精度の $1/\sqrt{2}$ に収束することが確認できる。

上述の連続型最尤位相推定器 CMLPE には、実用を考えると幾つかの課題がある。第 1 の課題は回路の実現法である。CMLPE における畳み込みには、参照波形をインパルス応答として持つアナログフィルタが必要である。しかし、参照波形が時間軸上で偶対称あるいは奇対称であるため、位相直線性が必要になり、アナログ回路による実現は容易でない。

第 2 の課題は、動作環境の変化や対象信号の品質変動に起因する、位相推定性能の劣化防止である。磁気ディスク装置においては、ヘッドが位置する半径やヘッド浮上量の変化によって、電磁変換系の再生信号品質が変化する。また、電源電圧や温度等による、再生系の電氣的な増幅利得 a の変化も想定される。

これらの外部環境変化が位相比較ゲインに及ぼす影響を調べる。Lorentz 波形を対象とする場合は $\nabla_{Ch}(0) \propto a/PW_{50}$ であるため、位相比較ゲインは再生信号処理系の振幅増幅利得 a に比例し、同時に半値幅 PW_{50} に反比例す

る。これは、PLL のループ帯域や安定性に影響を与えるため、別途、AGC などによる振幅安定化が必要である。

次に、上記の外部環境変化が位相推定誤差に及ぼす影響を調べる。式 (6.18) から、位相推定誤差 σ_{Ch} は、ヘッド存在半径やヘッドアンプの増幅利得などの変動による振幅変化の影響は受けないが、半値幅変化の影響を受ける。磁気ディスク装置では、半値幅 PW_{50} は半径によって変化するので、最高の性能を発揮するには、位相推定対象信号の半値幅変化に合わせて参照波形を設定する必要がある。これは、アナログ回路である CMLPE においては、実現困難と考えられる。

これに対し、離散時間型最尤位相推定器 DMLPE は、デジタル信号処理で実現できるので、参照波形の動的な入れ替えが可能であり、環境変化への対応が容易である。

6.3.6 離散時間型最尤位相推定器の特性

既に 6.3.3. 節で述べたように、離散時間型最尤位相推定結果 $\hat{\theta}_{DML}$ は、観測対象信号ベクトル \mathbf{z} と参照用微分信号ベクトル (重み付け係数ベクトル) \mathbf{s}_0 の内積が 0 になる位相である。すなわち、 $\hat{\theta}_{DML}$ は次式の平衡条件を満たす位相として得られる。

$$0 = \mathbf{z}^T \frac{\partial \mathbf{s}_0(\theta)}{\partial \theta} \Big|_{\hat{\theta}_{DML}} = \mathbf{z}^T \mathbf{v}(\hat{\theta}_{DML}) \quad (6.26)$$

ハードウェア上では、最尤位相推定結果 $\hat{\theta}_{DML}$ は、内積演算出力 $f_D(\hat{\theta})$ を帰還して制御した VCO の発振クロックの位相として得られる。

以下では、DMLPE の位相推定誤差を解析的に導く。まず、この推定は統計的に不偏である、すなわち $E[f_D(0)] = \mathbf{s}_0(0)^T \mathbf{v} = 0$ が成立する。これは、 $\mathbf{s}_0(0)$ がダイパルスの場合には、 $\mathbf{s}_0(0)$ は原点について奇対称であり \mathbf{v} は偶対称であること、あるいは $\mathbf{s}_0(0)$ が Lorentz 型孤立波形である場合には逆の関係があることによる。

次に、内積演算出力 $f_D(\hat{\theta})$ の分散 $Var[f_D(\hat{\theta})]$ は、次式で与えられる。

$$Var[f_D(\hat{\theta})] = E[(\mathbf{n}^T \mathbf{v})^2] = \mathbf{v}^T R_n \mathbf{v} = \frac{N_0}{2} \mathbf{v}^T \mathbf{v} \quad (6.27)$$

位相推定誤差を明示的に求めるためには、内積演算出力から位相への変換ゲインを知る必要がある。入出力曲線 $E[f_D(\hat{\theta})]$ の位相平衡点 $\hat{\theta} = 0$ 近傍における傾き $\nabla_D(0)$ は、次式で与えられる。

$$\nabla_D(0) = \frac{\partial E[f_D(\hat{\theta})]}{\partial \hat{\theta}} \Big|_{\hat{\theta}=0} = \frac{\partial (\mathbf{s}_0(\hat{\theta})^T \mathbf{v})}{\partial \hat{\theta}} \Big|_{\hat{\theta}=0} = \mathbf{v}^T \mathbf{v} \quad (6.28)$$

位相比較ゲイン $\nabla_D(0)$ を用いて、内積演算出力 $f_D(\hat{\theta})$ の分散を位相推定誤

差の標準偏差値 σ_D に換算する。

$$\sigma_D = \frac{\sqrt{\text{Var}[f_D(\hat{\theta})]}}{|\nabla_D(0)|} = \left\{ \frac{N_0/2}{\mathbf{v}^T \mathbf{v}} \right\}^{1/2} \quad (6.29)$$

すなわち、位相推定誤差は、観測ノイズの片側電力スペクトル密度と係数ベクトルによって決まる。

ここで偶数の次数 N を持つ $N + 1$ 次元係数ベクトル \mathbf{v}_s の要素 $v_{s,i}$ は、 T_s をサンプリング間隔として、次式で示される。

$$v_{s,i} = \frac{1}{\sqrt{2B_n}} \left. \frac{\partial s(t, \theta)}{\partial \theta} \right|_{\theta=0, t=iT_s} \quad (6.30)$$

位相推定対象信号波形 $s(t)$ の例としては、クロックマークの片端から生成する Lorentz 型孤立再生波形 $h(t)$ や、マーク全体から生成するダイパルス再生波形 $d(t)$ 等がある。

位相推定誤差を表す式 (6.29) は、その分母の内積演算を展開すれば、次式としても表現できる。

$$\sigma_D = \left\{ \frac{N_0/2}{\sum_{i=0}^N v_{s,i}^2} \right\}^{1/2} \quad (6.31)$$

ここで、式 (6.31) の位相推定誤差は、一つのクロックマーク再生波形を対象とした瞬時位相推定の結果であって、さらに PLL の前向き位相伝達の低域通過特性によって、多数のクロックマーク再生波形について平均されることに注意すべきである。PLL の片側等価ループ雑音帯域幅を B_L と記すと、PLL により平均化された位相ジッターは $\sigma_{\hat{\theta}_{DML}} \simeq \sqrt{B_L/(f_L/2)}$ で表される。但し、 f_L はループ更新周波数である。

以下では、CMLPE の理論値を基準として、DMLPE の推定精度の振る舞いをシミュレーションにより解析する。

まず、DMLPE のサンプリング間隔が位相推定精度に及ぼす影響を調べる。一般的には、DMLPE でのサンプリング周波数は、観測対象信号の電力スペクトラムの折り返しが生じないように高くすべきと考えられる。図 6.9 は、サンプリング間隔 T_s が位相推定精度に及ぼす影響を、Lorentz 型孤立波を推定対象とする計算機シミュレーションによって調べた結果である。サンプリング間隔 T_s を小さくした極限では、位相推定誤差は、式 (6.18) が与える連続時間型位相推定器 CMLPE の推定誤差に漸近する。また、DMLPE が CMLPE と同等の本来の推定精度を発揮するためには、位相推定対象波形の半値幅 PW_{50} に対して、 T_s を或る一定値以下にする必要がある。これは、 PW_{50} が小さいほど、位相推定対象信号の PSD が高い周波数まで分布するので、サンプリングによる折り返しの影響を十分小さくするには、サンプリング周波数 $f_s = 1/T_s$ を十分高く設定すべきであることによる。

次に、図 6.10 は、DMLPE の次数が位相推定誤差に及ぼす影響を示す。推定対象としては、Lorentz 型孤立波とダイパルスを想定した。サンプリング間

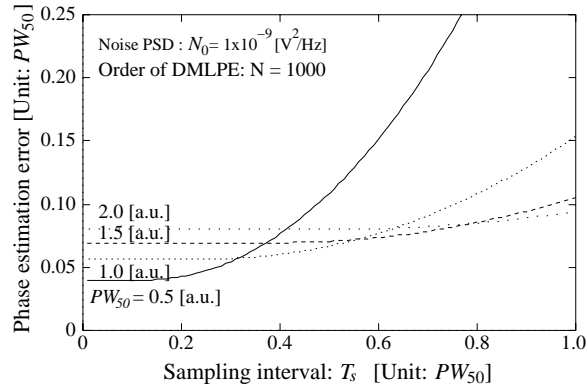


図 6.9: One-shot phase estimation error of DMLPE on an isolated pulse as a function of the sampling interval. A short interval T_s is required for a small PW_{50} of the observed Lorentzian pulse.

隔 T_s が $0.25PW_{50}$ 以下の場合には、次数増加につれて推定誤差は減少し、理論限界である CMLPE の推定誤差に漸近する。これは、次数が増加すると位相推定の対象となる信号区間が長くなるので、無限積分で定義される CMLPE に近づくからである。 T_s が小さい場合には、或る程度の次数がないと孤立波形をカバーできないため、その漸近速度は遅い。しかし、 T_s が大きい場合に比べて、高い次数における誤差は理論限界に近くできる。

図 6.11 には、観測対象波形の半値幅 PW_{50} が瞬時位相推定精度に及ぼす影響を示す。但し、離散時間化の影響を除くため、サンプリング間隔は十分小さい $T_s = 0.125PW_{50}$ に設定し、次数は十分大きい値 $N = 40$ に設定したので、DMLPE は CMLPE と同等の推定精度を達成している。図 6.11 において、孤立波形に対する DMLPE の位相推定誤差曲線は、図 6.6 に示した、半値幅 PW_{50} の平方根に比例する CMLPE の位相推定誤差曲線に近い。また、図 6.11 においては、殆どの半値幅において、ダイパルスを対象とする位相推定の方が、孤立波対象の推定よりも精度が良い。これは式 (6.25) から期待される通りである。但し、半値幅 PW_{50} がクロックマーク長 T_m の約 3 倍より長い領域においては、この関係は成立していない。これは、推定対象ダイパルスの信号エネルギーが、ダイパルスを構成する二つの孤立波形の干渉によって減衰し、一つの孤立波の信号エネルギーよりも小さくなるためである。

図 6.12 は、DMLPE が生成した外部クロックのジッターの実測結果を示す。実験には、後の第 7 章に述べる時分割多重型ハードウェア構成を持つ DPLL 試作回路を用いた。位相推定対象信号としては、計算機によりクロックマーク繰り返しパターンを生成し、任意波形発生器に与えて信号波形を生成し、さらに白色ノイズを加算したものをを用いた。再生信号ノイズに対する位相推

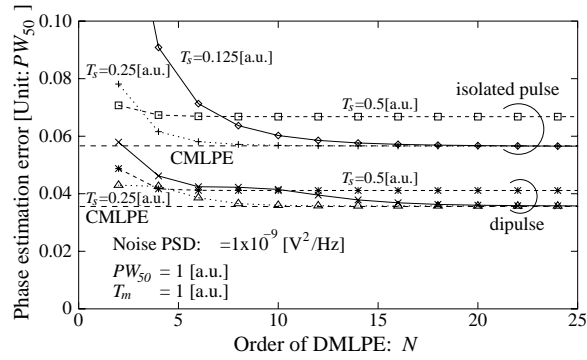


図 6.10: One-shot phase estimation error of DMLPE as a function of the order. Calculation results.

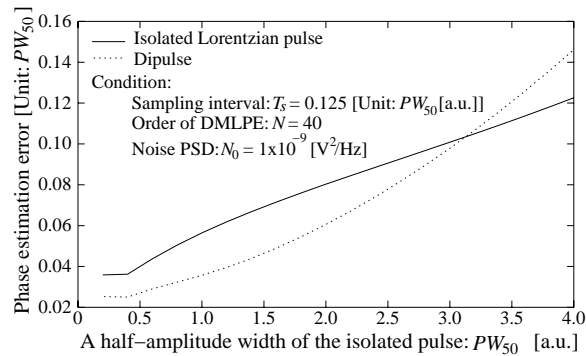


図 6.11: One-shot phase estimation error of DMLPE as a function of PW_{50} . Calculation results. For a di-pulse, the mark length is $T_m = PW_{50}$.

定器の耐性の改善効果を見ることが目的であるため、機械的ディスク回転むらなどは与えていない。外部クロックのジッターは、入力である位相推定対象信号を時刻基準とし、DPLL が出力した外部クロックの時刻との差を Time Interval Analyzer により測定し、その標準偏差を求めることにより、得た。比較のため、第 4 章に構成例を示したアナログピーク検出型位相比較器 [5] を用いた場合のジッター実測値と、DMLPE を用いる場合における PLL 出力ジッターの理論値を示した。実用的な条件である $S/N = 25$ dB と $PW_{50} = 100$ ns において、再生信号ノイズに起因するランダムジッター量は、DMLPE を用いた場合に 1.4 ns (rms) であり、十分小さい。これは、従来型アナログピーク検出型位相比較器を用いる場合に比べ、およそ半分程度であり、DMLPE の改善効果が確認された。

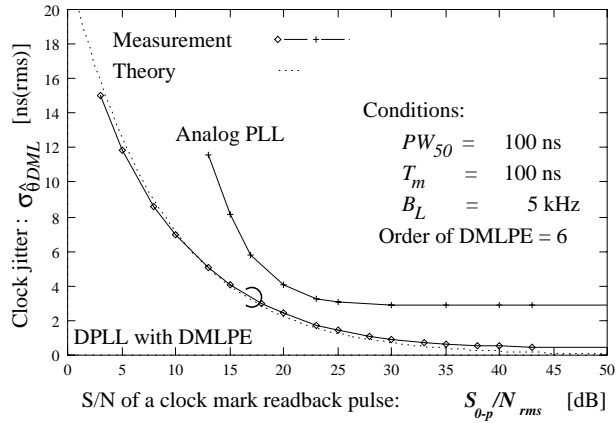


図 6.12: S/N 依存性の DPLL の DMLPE を用いたクロックジッタ。二重パルスを用いた実験結果と計算結果。

6.4 離散時間型最尤位相推定器の実用に有効な他の技術

本節では、離散時間型最尤位相推定器を実用する場合に有用な、他の二つの技術を紹介する。第 1 の技術は、記録装置の動作モードをデータ記録から再生に切り替えた時に発生する、再生信号の直流 (DC) レベルの揺らぎが位相推定誤差に及ぼす悪影響を緩和する方法である。第 2 の技術は、初期同期確立において望まれる広い直線位相比較領域が得られる離散時間型最小 2 乗位相比較器 (Discrete time Least-Squared Phase Comparator, DLSPC) である。

6.4.1 信号の直流成分揺らぎの影響を緩和する DC フリー係数

外部クロック型記録装置においては、データ領域を等間隔に寸断するクロックマークの再生信号に基づいて外部クロックを生成する。よって、データを記録する場合には、時間軸上においてデータ記録動作とクロックマーク再生動作が交互に繰り返され、その度に記録モードから再生モードへの切替が行われる。なお、この切替は、外部クロックをヘッド位置情報検出に用いる限り、データチャネル同期方式が外部クロック同期型であっても、セルフクロック型である場合にも、必要である。この切替後に、再生信号が安定するには或る時間が必要である。図 6.14 は、記録再生切替の近傍における再生信号の例を示す。比較のため、データ再生モードにおける直流レベルの揺らぎが無い再生信号の例を図 6.13 に示す。図 6.14 において、記録から再生への切替の直後には、クロックマークなどサーボ情報を表す信号パルスを観測できる

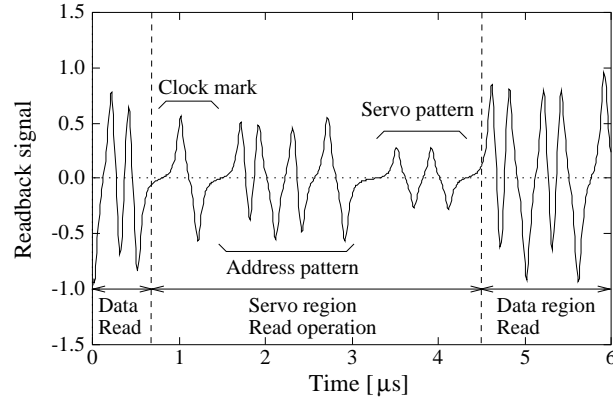


図 6.13: Waveform of a reproduced servo signal in the data reading mode.

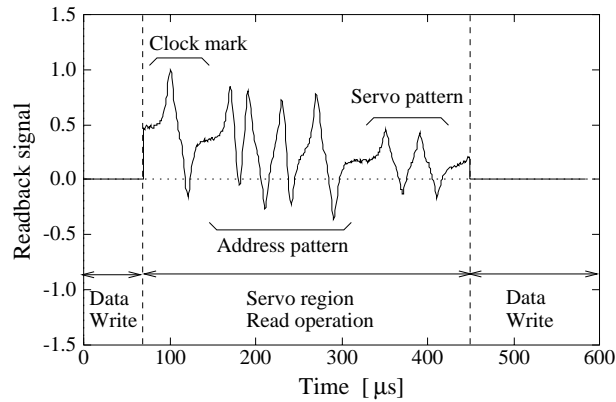


図 6.14: Waveform of a reproduced servo signal in the data writing mode.

ものの、再生信号全体の直流レベルはゆっくり整定し、その揺らぎは信号パルス振幅に対してかなり大きい。整定における時定数は、一般に $1\ \mu\text{s}$ から数 μs である。この現象は、またベースライン揺らぎとも呼ばれる。

直流レベル揺らぎは、二つの原因によって生じる。第 1 の原因は、記録再生間の切替によって、MR/Inductive ヘッド内部を流れる記録電流や MR センス電流及び MR バイアス電流が入切されるため、MR 再生ヘッドの温度が変化し、その電気抵抗が変動することである。第 2 の原因は、この切替において、再生ヘッドアンプが記録モードにおける出力電位ホールド状態から再生モードに切り替えられる際に、アンプ内部の各種電圧及び電流の直流レベルの整定に時間を要することである。MR/Inductive ヘッドにおいては、記録時には記録ヘッドが発生する大きな記録磁界のために、高感度の MR 再生ヘッドは通常の再生動作を行えない。そのため、再生ヘッドアンプは、記録モードにおいては増幅動作を停止し、出力信号電位を中立点に保持するホー

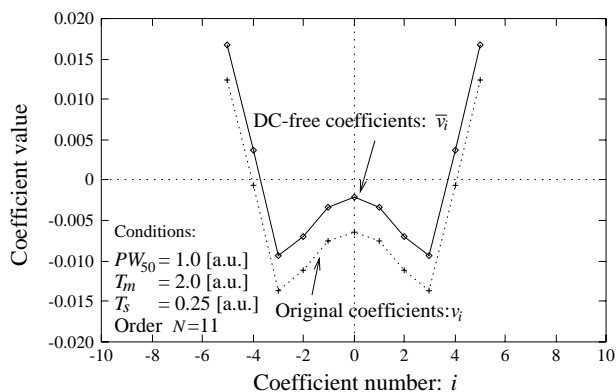


図 6.15: Proposed DC-free coefficients compared with the original DMLPE coefficients. The order of DMLPE is 11.

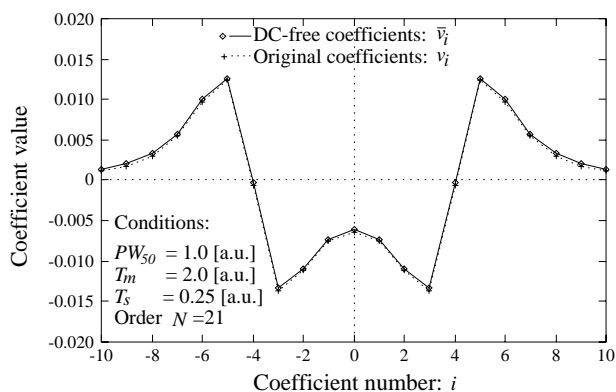


図 6.16: Proposed DC-free coefficients compared with the original DMLPE coefficients. The order of DMLPE is 21.

ルド状態になるよう構成されているが、この工夫をしても、記録再生切替時の初期値として、或る程度の直流レベル差が存在することはやむを得ない。

この直流レベル揺らぎは、クロックマーク位相検出に対し、悪影響を与える。DMLPEの内積演算は重み付け総和演算でもあり、その重み付け係数ベクトルは、式(6.30)が示すように参照用信号を微分したもののサンプル列である。よって、係数の総数すなわち次数 N が無限大であれば、重み付け係数の総和は0であり、内積演算は直流伝達ゲインを持たないので、入力信号の直流レベルは位相推定出力に伝達されない。従って、直流レベル揺らぎがゆっくりであれば、位相推定出力に悪影響は及ばない。しかし、DMLPEをデジタル回路などに実装する場合には、 N は有限であるため、重み付け係数の総和が0でなく、入力信号の直流レベルによって、位相推定出力に偏差が生じる。

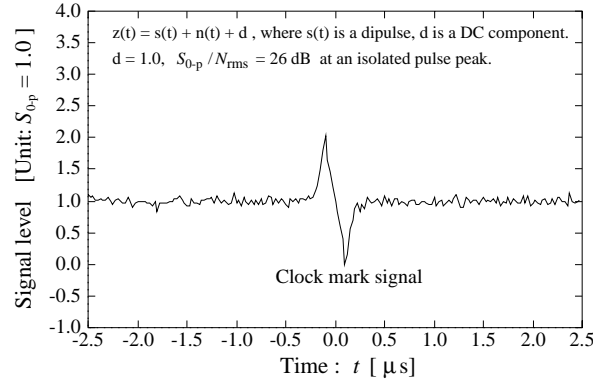


図 6.17: Synthesized readback signal from a clock mark used in the performance simulation.

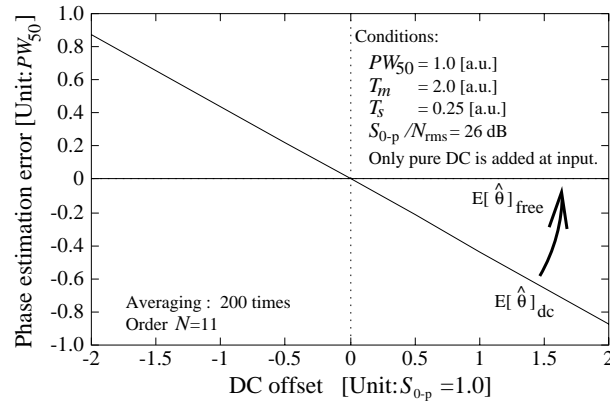


図 6.18: Performance of the DC-free coefficients to remove the effect of DC offset.

この直流レベルゆらぎの悪影響を除くために、DMLPE の重み付け係数ベクトルを DC フリー係数ベクトルに修正する。すなわち、次式に示すように、係数ベクトルの直流成分を元の係数 v_i から差し引き、DC フリー係数 \bar{v}_i を作ればよい。

$$\bar{v}_i = v_i - \frac{1}{N} \sum_{i=0}^N v_i \quad (6.32)$$

図 6.15 は、次数が $N = 11$ の場合における、元の係数ベクトルと DC フリー係数ベクトルの違いを示す。図 6.15 から判るように、11 個の係数 v_i のうち、正符号の係数の和は負符号の係数の和よりも小さいため、総和は 0 でなく負の値になる。よって、修正して得た DC フリー係数 \bar{v}_i は、元の係数ベクトルよりも正極性側にオフセットしている。

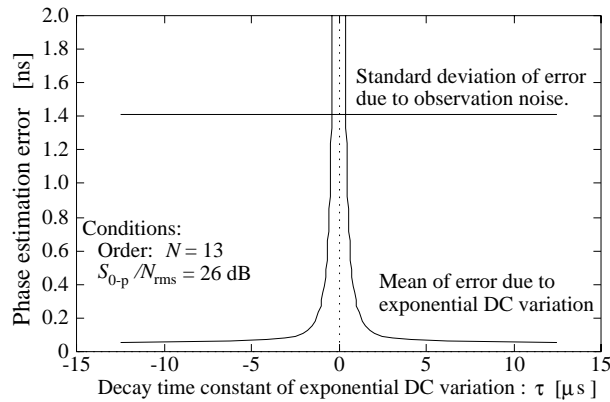


図 6.19: Performance of the DC-free coefficients to remove the base line variation of the exponentially decaying readback signals.

同様に、図 6.16 は、 $N = 21$ の場合における元の重み付け係数ベクトルと DC フリー係数ベクトルを示す。この例では、両者に大きな違いは無い。これは、係数群が時間軸上に広範囲に分布するので、元の係数 v_i の総和が 0 になり近いためである。但し、この場合は、ディスク上のサーボ領域において、クロックマークの前後にかなり長い空白領域を要するため、実際の装置設計への適用には難点がある。

DC フリー係数の効果をシミュレーションにより確認した。図 6.17 は、ダイパルス信号に直流成分と白色ガウス性ノイズを重畳することにより合成した、再生信号 $z(t)$ を示す。元の重み付け係数 v_i を用いた場合は、位相推定誤差の平均値は $z(t)$ の直流成分に逆比例する。それに対し、DC フリー係数を用いた場合には、位相推定誤差は直流成分の悪影響を全く受けない。

さらに、直流レベル揺らぎは、固定値の直流成分のみでなく、指数関数的整定を含む。よって、DC フリー係数を持つ DMLPE の、指数関数的直流レベル揺らぎに対する耐性を、シミュレーションにより評価した。図 6.19 は、位相推定シミュレーションの結果を、指数関数的直流レベル揺らぎの整定時定数の関数として、示す。時定数が、例えば $1 \mu\text{s}$ であって、極端に小さくなければ、指数関数的直流レベル揺らぎの悪影響は、入力信号ノイズに起因する本来の位相推定誤差よりも十分小さい。

このように、DC フリー係数は、記録再生切替後の再生信号の直流レベル揺らぎへの耐性を改善することが出来るので、離散時間型最尤位相推定器の実用に際し、有用である。

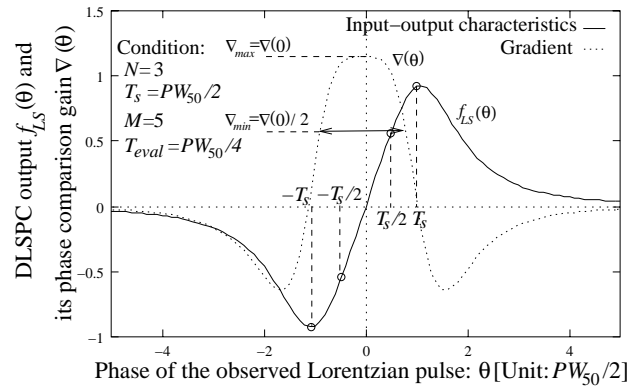


図 6.20: Definition of the linear phase detection range in the phase comparator based on least-squared error method (DLSPC).

6.4.2 広い線形動作範囲を得るための離散型最小 2 乗位相比較器

図 6.5 に示したように、最尤位相検出器の位相比較動作曲線の直線領域は、ほぼ $-0.6PW_{50} \leq t \leq 0.6PW_{50}$ に過ぎない。例えば、 $PW_{50} = 100 \text{ ns}$ でありクロックマーク出現間隔が $25 \mu\text{s}$ の場合には、直線的位相比較範囲はおおよそ $\pm 0.24\%$ しかなく、ディスク回転周波数がそれ以上に中心値からずれると、正しい位相比較ができない。磁気ディスク装置の回転周波数精度は、装置によって異なるが、概ね $\pm 0.1\%$ から $\pm 0.2\%$ 程度である。よって、この直線領域は、同期確立後の整定状態には充分であるものの、装置の起動時やディスク面間切替時における初期同期確立過程においては、もっと広いことが望ましい。

よって、同期確立過程で必要な広い位相比較動作曲線を得る位相比較器として、離散時間型最小 2 乗位相比較器 DLSPC を考案した。DLSPC は DMLPE と同様に内積演算器を持つが、その係数ベクトルは、所要の位相比較範囲において一定の位相比較ゲインが得られるよう、最小 2 乗法を用いて決定される。この係数を設定する時には、位相比較精度は考慮しない。DLSPC は DMLPE と同一のハードウェア構造を持つので、一つの内積演算器において、同期確立過程では DLSPC 用の係数ベクトルを与え、確立後は DMLPE 用のベクトルに入れ替えることで、各過程に適した特性を得ることが可能である。

図 6.20 に示す位相比較動作曲線 $f_{LS}(\theta)$ において、ある評価区間 $[\theta_{min}, \theta_{max}]$ を考える。原点 ($\theta = 0$) での位相比較ゲイン $\nabla(0)$ を基準として、区間内の

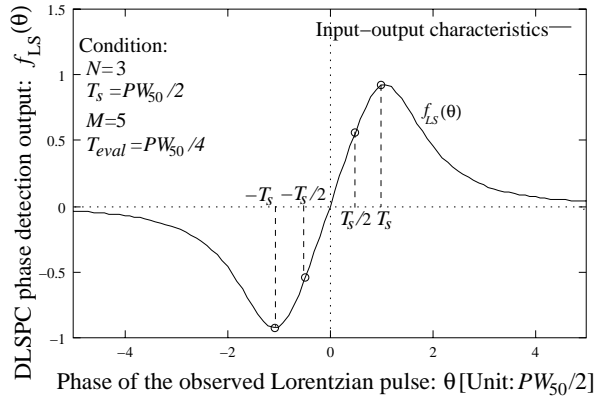


図 6.21: Phase comparison curve obtained by DLSPC.

M 個の位相点でのゲインの 2 乗誤差評価関数は、次式で与えられる。

$$\varepsilon^2 = \sum_{i=1}^M |\nabla(\theta_i) - \nabla(0)|^2 = (\mathbf{g}_\theta - \mathbf{g}_0)^T (\mathbf{g}_\theta - \mathbf{g}_0) \quad (6.33)$$

ここで、 \mathbf{g}_θ は区間内各点でのゲイン $\nabla(\theta_i)$ を並べた M 次元ベクトルである。

$$\mathbf{g}_\theta = [\nabla(\theta_1), \nabla(\theta_2), \dots, \nabla(\theta_i), \dots, \nabla(\theta_M)]^T \quad (6.34)$$

その第 i 要素は、等間隔を隔てたゲイン評価点 θ_i における位相比較ゲインである。

$$\nabla(\theta_i) = \left. \frac{\partial f(\theta)}{\partial \theta} \right|_{\theta=\theta_i} = \left(\left. \frac{\partial \mathbf{s}(\theta)}{\partial \theta} \right|_{\theta=\theta_i} \right)^T \mathbf{v} \quad (6.35)$$

また \mathbf{g}_0 は、位相原点のゲインに等しい値を一様に要素に持つ、基準ゲインベクトルである。

$$\mathbf{g}_0 = \nabla(0)[1, 1, \dots, 1]^T \quad (6.36)$$

評価関数 (6.33) は、式 (6.35) を用いれば、係数ベクトル \mathbf{v} の関数になる。

$$\begin{aligned} \varepsilon^2(\mathbf{v}) &= (\mathbf{S}_\theta \mathbf{v} - \mathbf{g}_0)^T (\mathbf{S}_\theta \mathbf{v} - \mathbf{g}_0) \\ &= \mathbf{v}^T \mathbf{S}_\theta^T \mathbf{S}_\theta \mathbf{v} - 2\mathbf{v}^T \mathbf{S}_\theta^T \mathbf{g}_0 + \mathbf{g}_0^T \mathbf{g}_0 \end{aligned} \quad (6.37)$$

この $\varepsilon^2(\mathbf{v})$ を \mathbf{v} について微分して最小値を求めると、

$$\mathbf{v}_{LS} = (\mathbf{S}_\theta^T \mathbf{S}_\theta)^{-1} \mathbf{S}_\theta^T \mathbf{g}_0 \quad (6.38)$$

ここで、 \mathbf{S}_θ は $M \times N$ 次元行列であり、第 (m, n) 要素で表現すると、

$$\mathbf{S}_{\theta, M \times N} = \{s_{\theta, m, n}\}_{M \times N} = \left\{ \left. \frac{\partial s(t - \theta)}{\partial \theta} \right|_{\theta_m}^{t_n} \right\}_{M \times N} \quad (6.39)$$

ここで、 θ_m と t_n は、次のように定義される。

$$\theta_m = \left(m - \frac{M+1}{2}\right)\Delta\theta, \quad t_n = \left(n - \frac{N+1}{2}\right)T_s \quad (6.40)$$

最も簡単な場合として、 $s(t)$ が Lorentz 形孤立波 $h(t)$ の時は、行列 \mathbf{S}_θ は次式で表される。

$$\mathbf{S}_{\theta, M \times N} = \frac{8}{PW_{50}} \left\{ \frac{(t_n - \theta_m)/PW_{50}}{[1 + (2(t_n - \theta_m)/PW_{50})^2]^2} \right\}_{M \times N} \quad (6.41)$$

一例として、DLSPC の次数が $N = 3$ 、サンプリング間隔が $T_s = PW_{50}/2$ とし、ゲインの 2 乗誤差の評価を $T_s/2$ ずつ離れた $M = 5$ 点で行うとする。この時、式 (6.39) により、次の行列を得る。

$$\begin{aligned} \mathbf{S}_{\theta, M \times N} &= \{s_{\theta, m, n}\}_{5 \times 3} \\ &= \frac{1}{PW_{50}} \begin{pmatrix} 0 & 1 & 0.32 \\ -1.28 & 1.28 & 0.568 \\ -1 & 0 & 1 \\ -0.568 & -1.28 & 1.28 \\ -0.32 & -1 & 0 \end{pmatrix} \end{aligned} \quad (6.42)$$

また、基準ゲインベクトルを $\mathbf{g}_0 = [1, 1, 1, 1, 1]^T$ とすると、5 個の評価点における位相比較ゲインが各々 1.0 になる係数ベクトルは、(6.38) に従って次式となる。

$$\mathbf{v}_{LS} = (\mathbf{S}_\theta^T \mathbf{S}_\theta)^{-1} \mathbf{S}_\theta^T \mathbf{g}_0 \simeq PW_{50} [-0.574, 0, 0.574]^T \quad (6.43)$$

この係数ベクトルを用いた位相比較器の動作曲線は、図 6.21 から判るように、ゲイン評価範囲である $[-T_s, +T_s]$ において、単調増加である。

ここで得られた動作曲線の直線区間長は、曲線 $f(\theta)$ の傾き $\nabla(\theta)$ が、ある一定範囲 $\nabla_{\min}(\theta_{\min}) \leq \nabla(\theta) \leq \nabla_{\max}(\theta_{\max})$ に入る様な位相範囲 $\theta_{\max} - \theta_{\min}$ として定義できる。この傾きは位相比較ゲインに相当する。以下では、位相比較ゲインの変動許容範囲は、PLL の安定性を損なわない様に、 $\nabla(\theta)$ の変動が $-6 \text{ dB} \leq \nabla(\theta) - \nabla(0) \leq 3 \text{ dB}$ を満たす位相範囲とする。図 6.20 の例では、直線比較範囲は PW_{50} に近い。

DLSPC では、観測ノイズすなわち再生信号ノイズに起因する位相推定誤差を評価せずに、係数を決めているため、推定精度の劣化が懸念される。以下では、DLSPC の位相比較出力 $f_{LS}(\hat{\theta})$ の平均と分散を求め、位相推定誤差の表現式を導く。

まず、 $f_{LS}(\hat{\theta})$ の平均を求める。

$$E[f_{LS}(\hat{\theta})] = E[\mathbf{z}(\hat{\theta})^T \mathbf{v}_{LS}] = \mathbf{s}(\hat{\theta})^T \mathbf{v}_{LS} \quad (6.44)$$

式 (6.44) において、Lorentz 型孤立波を対象とする場合のように、 $\mathbf{s}(0)$ は偶対称かつ \mathbf{v}_{LS} が奇対称、あるいはその逆の関係が成立すれば、 $E[f_{LS}(\hat{\theta})] = 0$ であり、この推定は不偏である。

次に、式 (6.27) と同様に $f_{LS}(\hat{\theta})$ の分散は、次式のように求められる。

$$\begin{aligned} \text{Var}[f_{LS}(\hat{\theta})] &= \mathbf{v}_{LS}^T R_n \mathbf{v}_{LS} = \frac{N_0}{2} \mathbf{v}_{LS}^T \mathbf{v}_{LS} \\ &= \frac{N_0}{2} \sum_{i=0}^N v_{LS,i}^2 \end{aligned} \quad (6.45)$$

次に、静的釣合い点 $\hat{\theta} = 0$ 近傍における、位相比較動作曲線 $E[f_{LS}(\hat{\theta})]$ の傾き $\nabla_{LS}(0)$ は、

$$\begin{aligned} \nabla_{LS}(0) &= \left. \frac{\partial E[f_{LS}(\hat{\theta})]}{\partial \hat{\theta}} \right|_{\hat{\theta}=0} \\ &= \left. \frac{\partial (\mathbf{s}(\hat{\theta})^T \mathbf{v}_{LS})}{\partial \hat{\theta}} \right|_{\hat{\theta}=0} \\ &= \left\{ \left. \frac{\partial \mathbf{s}(\hat{\theta})}{\partial \hat{\theta}} \right|_{\hat{\theta}=0} \right\}^T \mathbf{v}_{LS} \end{aligned} \quad (6.46)$$

ここで、微分信号ベクトルの要素は、偶数である次数を N 、サンプリング間隔を T_s として、次式で与えられる。

$$\left\{ \left. \frac{\partial \mathbf{s}(\hat{\theta})}{\partial \hat{\theta}} \right|_{\hat{\theta}=0} \right\}_i = \frac{\partial s(t, \theta)}{\partial \theta} \Big|_{\theta=0, t=iT_s} \quad (6.47)$$

これらの結果に基づき、位相推定誤差の標準偏差 σ_{LS} を以下のように導ける。

$$\begin{aligned} \sigma_{LS} &= \frac{\sqrt{\text{Var}[f_{LS}(\hat{\theta})]}}{|\nabla_{LS}(0)|} \\ &= \frac{\sqrt{\frac{N_0}{2} \mathbf{v}_{LS}^T \mathbf{v}_{LS}}}{\left\{ \left. \frac{\partial \mathbf{s}(\hat{\theta})}{\partial \hat{\theta}} \right|_{\hat{\theta}=0} \right\}^T \mathbf{v}_{LS}} \end{aligned} \quad (6.48)$$

図 6.22 に、Lorentz 型孤立波形を位相比較対象とする場合について、位相比較器の次数 N による位相比較曲線の違いを示す。 $PW_{50}/2$ を時間の単位として、 $N = 7$ の場合の直線領域長は 1.1 に過ぎないが、 $N = 29$ の場合には 11 であり、かなり広い直線領域長が得られる。但し、後者の場合は、観測区間 $[-14T_s, 14T_s]$ の内部に、クロックマーク再生パルス以外の波形が存在してはならないので、クロックマーク前後に長い空白期間を設けねばならず、記録トラック使用効率が悪くなる。

図 6.23 に、次数 N で決まる観測区間長 $N \cdot T_s$ と評価区間長 $M_{eval} \cdot T_{eval}$ が、直線領域長と推定誤差に及ぼす影響を示す。観測区間長と評価区間長がほぼ等しい場合に、最良の結果が得られた。観測区間長が長いほど、直線領域は長くなる。これは、DLSPC が、観測対象である再生パルスの線形結合によって位相比較出力を合成する操作であるので、観測区間を長くすれば、よ

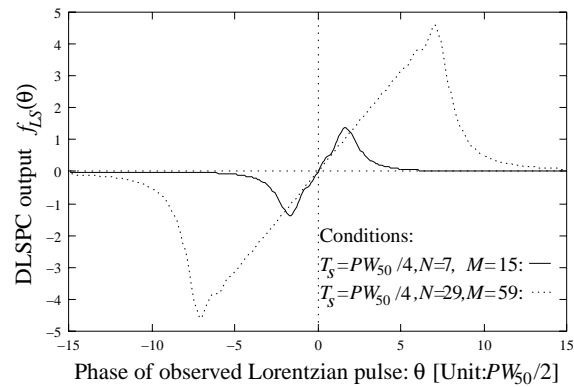


図 6.22: Examples of the wide linear phase detection range in a DLSPC.

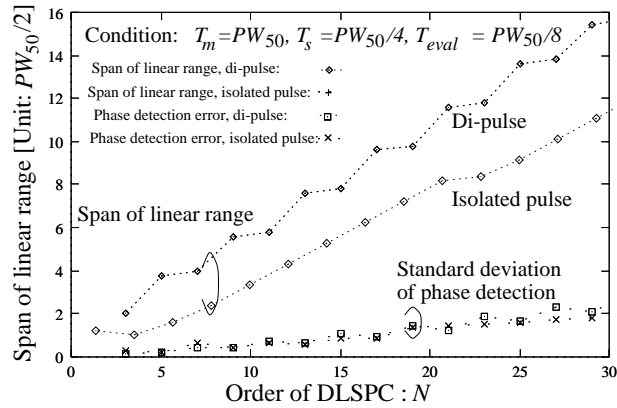


図 6.23: Linear range and phase detection error as a function of the order of DLSPC.

り位相ずれ量の大きな再生パルスに対しても、出力を合成できるためである。また、孤立波形対象時よりも、ダイパルス対象時の方が直線範囲は広く、ほぼ観測区間長に等しい直線領域長が得られた。これは、ダイパルスの信号電力が広い時間範囲に分布しているためと考えられる。

しかし、観測区間を長くすると、同時に位相比較誤差も増大する。この原因の一つは、広い動作範囲を得るために長い観測区間において内積演算を行うので、多数の独立したノイズサンプルが影響するからである。特に、直線動作領域を広くするため、振幅が小さく S/N が悪い波形両端近傍の信号成分を大きく重み付けせねばならないことが、ノイズの悪影響を大きくしている。

6.5 第 6 章の結論

外部クロック型磁気ディスク装置のために、離散時間型最尤位相推定器を考案し、理論及びシミュレーションにより推定精度を解析し、実験により確認した。推定対象信号を構成する孤立波の半値幅と S/N が推定精度に及ぼす影響や、推定器の次数やサンプリング間隔が推定精度に及ぼす影響などを明らかにした。また、連続時間型推定器の解析により、離散時間型推定器の性能限界を示した。離散時間型最尤位相推定器は、内積演算器の出力を帰還して外部クロック発振位相を制御する構成により実現され、デジタル LSI への実装にも好適である。

さらに、この最尤位相推定器を実装するに当たって有益な技術として、再生信号の直流成分ゆらぎに対する耐性の改善法、及び、初期同期確立に有用な広い位相比較範囲を持ち、最尤位相推定器のハードウェア構造を共用できる最小 2 乗位相比較器を提案した。

参考文献

- [1] H. Yada, T. Yamakoshi, N. Yamamoto, M. Erkocevic and N. Hayashi, “External Clocking PRML Magnetic Recording Channel for Discrete Track Media”, *IEICE Trans. Fundamentals*, Vol. E76-A, No. 7, pp. 1164-1166, July 1993.
- [2] K. Watanabe, T. Takeda, K. Okada and H. Takino, “Demonstration of Track Following Technique Based on Discrete Track Media”, *IEEE Trans. Magn.*, Vol. 29, No. 6, pp. 4030-4032, Nov. 1993.
- [3] H. Yada, T. Yamakoshi, H. Takino, K. Okada and T. Takeda, “High Areal Density Recording using an MR/Inductive Head and Pre-Embossed Rigid Magnetic Disk”, *IEEE Trans. Magn.*, Vol. 30, No. 2, pp. 404-409, March 1994.
- [4] T. Takeda and K. Watanabe, “A Study on Pre-Embossed Rigid Magnetic Disk”, *IEICE Trans. on Electronics*, Vol. E77-C, No. 9, pp. 1507-1513, Sept. 1994.
- [5] H. Yada, “Clock Jitter in a Servo-derived Clocking Scheme for Magnetic Disk Drives”, *IEEE Trans. Magn.*, Vol. 32, No. 4, pp. 3283-3290, July 1996.
- [6] H. Yada and T. Takeda, “A Coherent Maximum Likelihood Head Position Estimator for PERM Disk Drives”, *IEEE Trans. Magn.*, Vol. 32, No. 3, pp. 1867-1872, May 1996.
- [7] H. Yada, “Clock signal reproducing apparatus and data reproducing apparatus utilizing weighting-adding of samples”, *U. S. Patent* 5526200, June 11, 1996.
- [8] H. Yada, “Clock generator and disk drive”, *U.S. Patent* 6226139, May 1, 2001.
- [9] ISO Standard, “130mm Optical Disk Cartridge (B)”, ISO-10089, 1990.

- [10] Y. Yamagami, S. Senshu, K. Seo, T. Watanabe and Y. Aoki, “High density magnet-optical with magnetic field modulation and pulse laser irradiation”, *SPIE* Vol. 1316, Optical Data Storage Conference, p. 271, Vancouver, 1990.
- [11] Y. Onuki, et al., “An evaluation on embossed position marks for magnetic hard disks using orthogonal magneto-resistive head through reproduced waveform characteristics”(in Japanese), *IEICE Technical Report*, MR93-2, pp. 7-14, 1993.
- [12] T. Ishida, O. Morita, M. Noda, S. Seko, S. Tanaka and H. Ishioka, “Discrete-Track Magnetic Disk Using Embossed Substrate”, *IEICE Trans. Fundamentals*, Vol. E76-A, No. 7, pp. 1161-1163, July 1993.
- [13] S. Tanaka, Y. Imai, O. Morita, D. Dericotte, K. Kurokawa, T. Kashiwagi and H. Takino, “Characterization of Magnetic Process for Pre-Embossed Servo Pattern of Plastic Hard Disks”, *IEEE Trans. Magn.*, Vol. 30, No. 6, pp. 4209-4211, Nov. 1994.
- [14] J. M. Mendel, “Lessons in Digital Estimation Theory”, *Prentice-Hall*, 1987.
- [15] J. G. Proakis, “Digital Communications”, pp. 322-325, *McGraw-Hill Book Company*, 1989.

第7章 磁気ヘッド位置制御のための同期式最尤位置推定器

概要¹：同期サーボ型磁気ディスク装置のヘッド位置決め制御のために、外部クロック同期型デジタル最尤位置推定器を考案し、その性質を理論的に導き、シミュレーション及び実験によって確認した。従来のアナログ積分型検出器に比べ、1.7dBの検出精度改善が得られた。この位置推定器は、外部クロック生成用最尤位相推定を含めた5回の内積演算を、一つの乗算累加算器を時分割多重使用して実行するため、回路規模が小さく、LSIへの実装が容易である。

7.1 はじめに

本章では、第4章で述べた外部クロック型チャンネル同期方式に基づく同期サーボ型磁気ディスク装置に用いるため、同期式最尤ヘッド位置推定器を提案する。

以下では、背景として従来の同期サーボ型磁気ディスク装置を紹介した後、先ず同期式最尤位置推定器の原理と推定精度を表わす理論式を導き、性能をシミュレーションにより検証する。次に、LSIなどへの実装に適したハードウェア構成として、第6章に述べた外部クロック生成用最尤位相推定型 DPLL (Digital Phase-Locked Loop) とも共用可能な時分割共用による回路規模削減法と、試作ゲートアレイを用いた実験の結果について述べる。

7.2 同期サーボ型磁気ディスク装置

同期サーボ方式は、数百個程度の多数の短いサーボ領域をディスク1周内に等間隔配置し、同領域から生成されたディスク面に精密同期した外部クロック(サーボチャンネルクロック)を参照しながら、ヘッド位置決めに必要なヘッド位置信号(Position Error Signal, PES)の検出を行うものである。第8章に述べるように、PESは、トラックピッチ以下のヘッド位置を示す小数部 \hat{x}_{frac}

¹本章の出典：H. Yada, et al., "A Coherent Maximum Likelihood Head Position Estimator for PERM Disk Drives", IEEE Transactions on Magnetics, Vol. 32, No. 3, pp. 1867-1872, May 1996. ©1996 IEEE.

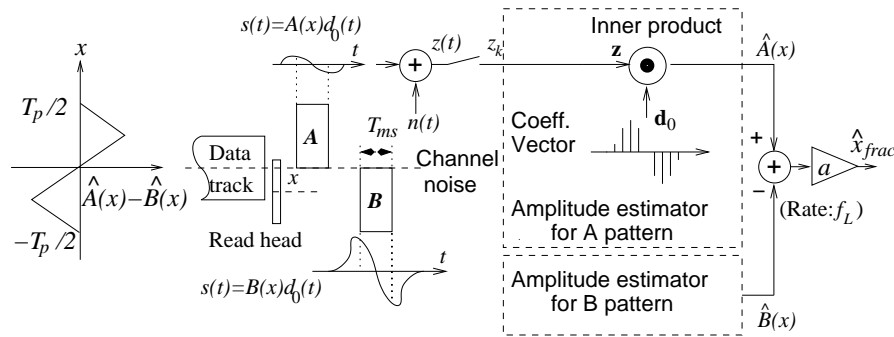


図 7.1: Principle of the ML head position estimator.

とトラック番号から合成される。数十個程度の少数の比較的長く、かつ相互に非同期なサーボ領域を用いるセクターサーボ方式と比べて、同期性を活かした高精度の位置検出あるいは高いサーボループ更新周波数が期待できる。

同期サーボフォーマットを用いる磁気ディスクの一例として、第 5 章の図 5.1 と図 5.2 に PERM ディスクの一つのサーボ領域を示した。同領域には、4 相の精密位置マーク (Position mark あるいは Servo mark) A, B, X, Y と同期クロック生成用クロックマーク C が形成されており、凹部に対し凸部は逆方向に直流磁化され、各マーク端部には磁化反転が形成されている。別の例は第 4 章で述べた膜エッチ型ディスクであって、各マークは同一方向に直流着磁され、マーク以外の領域には磁性膜が無いことにより、各マーク両端部には、等価的に磁化反転が形成される。また、第 8 章の例では、これらのパターン付きディスクでなく、従来型磁気ディスクの平坦な磁性膜にサーボパターン記録を行い、同様のマーク群を形成している。他に、第 9 章の例では、多数の磁化反転を持つ位置マークを用いている。

以下では、最も基本的な場合として、各位置マークが 2 個の磁化反転を持つ例を取り上げ、位置推定の原理と特性を述べる。得られた結果を多数の磁化反転を持つ場合に拡張することは容易である。一つの磁化反転からの再生信号波形は、式 (7.1) の Lorentz 型孤立波として近似的にモデル化できる [2]。

$$h(t) = \frac{1}{1 + \left(\frac{t}{PW_{50}/2}\right)^2} \quad (7.1)$$

ここで t は時間、 PW_{50} は孤立再生波形の半値幅である。よって、時間長 T_{ms} のマークからは、両端部の磁化反転における孤立波 $h(t)$ の差分波形として、ダイパルス $d_0(t) = h(t + T_{ms}/2) - h(t - T_{ms}/2)$ が再生される。図 7.1 に示すように、A マークからの再生信号は、ヘッド位置 x の関数である振幅 $A(x)$ を持つダイパルスに、観測ノイズ $n(t)$ が重畳した $z(t) = A(x)d_0(t) + n(t)$

である。このノイズは主にヘッドとアンプに起因するガウス性熱雑音からなり、特に磁気抵抗効果型ヘッドを用いる場合は白色と考えられる。A 及び B マークの再生信号振幅差 $A(x) - B(x)$ は、ヘッド位置に比例して変化するので、PES の小数部として用いられる。同様に、パターン上で A と B に対し 90 度位相がずれて存在する X と Y マークの再生振幅差 $X(x) - Y(x)$ は、 x 軸上で 90 度位相シフトした位置信号になり、 $A(x) - B(x)$ と共に PES の小数部として用いられる。

再生信号振幅 $A(x)$ や $B(x)$ は、記録再生系の電磁変換特性、及び再生ヘッドとサーボパターンの形状精度により決まる。よって、 $A(x)$ や $B(x)$ が与えられた場合、ヘッド位置検出精度を向上させるには、観測ノイズに対する振幅推定精度の改善が必要である。

7.3 最尤位置推定器

7.3.1 離散時間型最尤位置推定器の原理

図 7.1 は最尤位置推定器の原理図である。マーク A と B から再生したダイパルスの振幅を、離散時間型最尤振幅推定器 (Discrete time Maximum-Likelihood Amplitude Estimator, DMLAE) により推定し、その差を PES の小数部として出力する。ヘッド位置は機械的要因による数 kHz 以下の周波数成分を持って時間変動するが、一つのサーボ領域における位置推定期間は数 μs 程度しかなく、その期間において位置 x は一定であると見なせる。よって、推定対象である振幅は確定的であるので、統計的パラメータ推定に従えば、最尤法が最良の推定規範である [1]。

以下では、まず DMLAE を導く。6.3.2 節に示したように、チャンネルノイズが加わった再生信号 $z(t)$ は、そのサンプルを並べたベクトル \mathbf{z} で表現される。ここで B_n はノイズの帯域幅である。

$$\mathbf{z} = \mathbf{s} + \mathbf{n} = [z_0, \dots, z_i, \dots, z_N]^T, \quad z_i = \frac{1}{\sqrt{2B_n}} z\left(\frac{i}{2B_n}\right) \quad (7.2)$$

確定的パラメータである振幅 A の最尤推定 (Maximum-Likelihood Estimation, MLE) 規範は、離散時間型最尤振幅推定の結果を \hat{A}_{DML} と表記して、観測対象ベクトル \mathbf{z} の尤度最大条件より、次式で与えられる。

$$\hat{A}_{DML} = \text{Argmax}_A p(\mathbf{z}|A) \quad (7.3)$$

ここで $\text{Argmax}_A f(A)$ は、関数 $f(A)$ を最大化するパラメータ A を、探索する操作を表す。 $p(\mathbf{z}|A)$ は、パラメータ A が与えられた場合の入力信号ベクトル \mathbf{z} の条件付確率密度関数である。ノイズベクトル \mathbf{n} の各要素 n_i は、独立かつ同様の分布を持つガウス性確率変数 (independent and identically distributed Gaussian Random Variable, i.i.d. GRV) であることから、 $p(\mathbf{z}|A)$ は次式で

与えられる。

$$\begin{aligned} p(\mathbf{z}|A) &= \prod_{i=0}^N p(z_i|A) \\ &= \prod_{i=0}^N \frac{1}{\sqrt{2\pi}\sigma_n} \exp\left\{-\frac{[z_i - s_i(A)]^2}{2\sigma_n^2}\right\} \end{aligned} \quad (7.4)$$

自然対数の単調増加性を利用することにより、最尤推定は次式で表される。

$$\begin{aligned} \hat{A}_{DML} &= \operatorname{Argmax}_A \ln p(\mathbf{z}|A) \\ &= \operatorname{Argmax}_A \left\{ \ln \left(\frac{1}{\sqrt{2\pi}\sigma_n} \right)^{N+1} - \frac{1}{2\sigma_n^2} \sum_{i=0}^N [z_i - s_i(A)]^2 \right\} \end{aligned} \quad (7.5)$$

ここで、(7.5) 式の右辺第 1 項はパラメータ A によらない定数であり、右辺第 2 項の符号は必ず負であるから、最尤振幅推定は次式となる。

$$\hat{A}_{DML} = \operatorname{Argmin}_A \sum_{i=0}^N [z_i - s_i(A)]^2 = \operatorname{Argmin}_A (\mathbf{z} - \mathbf{s}(A))^T (\mathbf{z} - \mathbf{s}(A)) \quad (7.6)$$

式 (7.6) は、観測対象ベクトル \mathbf{z} との Euclid 距離が最も近い参照信号ベクトル $\mathbf{s}(A)$ を与える、パラメータ A の探索を意味し、最小 2 乗推定と一致する。さらに本問題では、推定対象振幅値が線形分離可能、すなわち $\mathbf{s}(A) = A\mathbf{d}_0$ なので、

$$\hat{A}_{DML} = \operatorname{Argmin}_A (\mathbf{z} - A\mathbf{d}_0)^T (\mathbf{z} - A\mathbf{d}_0) \quad (7.7)$$

と表される。ここで、 \mathbf{d}_0 はダイパルス信号ベクトルである。式 (7.7) の右辺の評価関数を A につき微分し、最小の Euclid 距離を与える A を求めると、振幅推定結果 $\hat{A}(x)_{DML}$ は最終的に次式で与えられる。

$$\hat{A}(x)_{DML} = \frac{\mathbf{z}^T \mathbf{d}_0}{\mathbf{d}_0^T \mathbf{d}_0} \quad (7.8)$$

すなわち、観測対象ベクトル \mathbf{z} と規格化信号ベクトル $\mathbf{w} = \mathbf{d}_0 / (\mathbf{d}_0^T \mathbf{d}_0)$ の内積計算により DMLAE が行える。この内積演算 (7.8) においては、大振幅すなわち S/N が良い入力信号サンプルは大きく重み付けされ、小振幅つまり S/N が悪い信号サンプルは小さく重み付けされるという操作が自動的に行われるため、高精度の振幅推定結果が得られる。

全く同様に、B マークの再生信号振幅推定結果 $\hat{B}(x)_{DML}$ を得ることにより、PES の小数部 \hat{x}_{frac} は次式で表される。

$$\hat{x}_{frac} = a \{ \hat{A}(x)_{DML} - \hat{B}(x)_{DML} \} \quad (7.9)$$

a は振幅から位置への変換係数であり、例えば $x = T_p/2$ における振幅を事前に測定して、式 (7.10) を用いて求めておく。測定に必要な位置 $T_p/2$ は、

$\hat{A}(x)_{DML} - \hat{B}(x)_{DML}$ に対して 90 度位相がずれた $\hat{X}(x)_{DML} - \hat{Y}(x)_{DML}$ の零交差点に相当するので、容易に知ることが出来る。

$$a = \frac{1}{b} \cdot \frac{T_p/2}{\hat{A}(T_p/2)_{DML} - \hat{B}(T_p/2)_{DML}} \quad (7.10)$$

ここで、 b は振幅補正係数である。実際のディスク装置では、 x 軸上におけるマーク幅と再生ヘッド幅の関係や、再生ヘッドの x 方向の感度分布の非一様性などにより、 $\hat{A}(x)_{DML} - \hat{B}(x)_{DML}$ は理想的な三角波ではなく、頂点が鈍った波形になる。そのため、振幅を b 倍し補正する。原点 $x = 0$ について点对称の理想的三角波形である場合は、 $b = 1$ である。

7.3.2 離散時間型最尤振幅推定に基づく位置検出器の特性

離散時間型最尤振幅推定器 DMLAE の精度を理論的に導く。まず、 $E[\hat{A}_{DML}] = A(x)$ が成り立つので、この振幅推定は統計的に不偏である。次に、推定誤差の分散は次式に示すように求められる。

$$\begin{aligned} \text{Var}[\hat{A}(x)_{DML}] &= E \left[\left(\frac{\mathbf{n}^T \mathbf{d}_0}{\mathbf{d}_0^T \mathbf{d}_0} \right)^2 \right] = \frac{\mathbf{d}_0^T R_n \mathbf{d}_0}{(\mathbf{d}_0^T \mathbf{d}_0)^2} = \frac{N_0/2}{\mathbf{d}_0^T \mathbf{d}_0} \\ &= \frac{\sigma_n^2}{2B_n \mathbf{d}_0^T \mathbf{d}_0} = \frac{\sigma_n^2}{G_{DML}(PW_{50}, T_{ms}, N)} \end{aligned} \quad (7.11)$$

ここで、 σ_n はノイズの標準偏差、 N_0 はノイズの片側電力スペクトル密度 (PSD) であり、 $N_0/2 = \sigma_n^2/2B_n$ の関係がある。 $R_n = (N_0/2)I$ は観測ノイズの相関行列である。但し、 I は単位行列である。また、信号サンプル値の自乗総和である G_{DML} は振幅推定精度改善電力利得を表し、観測対象波形の半値幅 PW_{50} とマーク長 T_{ms} 及び振幅推定器次数 N の関数である。また、利得 $G_{DML}(PW_{50}, T_{ms}, N) = 2B_n \mathbf{d}_0^T \mathbf{d}_0$ は、ダイパルスの信号エネルギーに比例する。半値幅に比べて位置マーク長が長いほど、孤立波形間の相互干渉による信号エネルギーの低下が小さいので、利得 G_{DML} は大きくなる。

式 (7.9) と式 (7.10) において、2 つのマークからの振幅推定差 $\hat{A}(x)_{DML} - \hat{B}(x)_{DML}$ が理想的な三角波である場合は、 $A(x)_{0-p} = A(T_p/2) = B(-T_p/2)$ かつ $b = 1$ である。よって、トラックピッチ T_p は振幅 $2A(x)_{0-p}$ に相当する。両推定間で観測ノイズが独立であるため、結局、位置推定誤差の標準偏差は、次式で表現できる。

$$\sigma_x = \frac{T_p}{A(x)_{0-p} \sqrt{2G_{DML}(PW_{50}, T_{ms}, N)}} \cdot \sigma_n \quad (7.12)$$

従って、改善電力利得 G_{DML} によって、位置推定誤差が減少する。また、 $A(x)_{0-p}/\sigma_n$ は位置マーク端における孤立再生波の S_{0-p}/N_{rms} に相当する。よって式 (7.12) を用いれば、ヘッド・メディア系の基本性能から、位置推定誤差を見積もることができる。

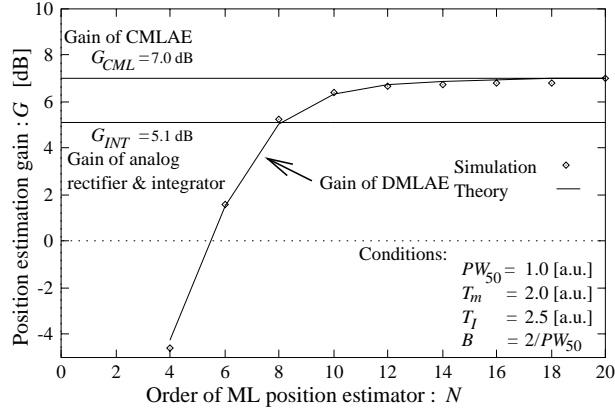


図 7.2: ML position estimation gain G as a function of the order of estimation.

7.3.3 連続時間型最尤振幅推定器

理論上界として有用であるので、離散時間型最尤振幅推定器のサンプリング間隔を無限小にした極限として導かれる連続時間型最尤振幅推定器 (Continuous-time Maximum-Likelihood Amplitude Estimator, CMLAE) の推定精度改善電力利得を求めておく。CMLAE を導くため、まず離散時間表現式 (7.6) を次式の連続時間表現に変換する。

$$\hat{A}_{CML} = \text{Argmin}_A \int_{-\infty}^{+\infty} [z(t) - s(t, A)]^2 dt \quad (7.13)$$

右辺を最小化する \hat{A}_{CML} を、 A について微分することにより求める。

$$0 = \int_{-\infty}^{+\infty} [z(t) - s(t, A)] \frac{\partial s(t, A)}{\partial A} dt \Big|_{A=\hat{A}_{CML}} \quad (7.14)$$

CMLAE による振幅推定出力は、 $s(t) = Ad_0(t)$ を代入することにより、求まる。

$$\hat{A}_{CML} = \frac{\int_{-\infty}^{+\infty} z(t)d_0(t)dt}{\int_{-\infty}^{+\infty} d_0^2(t)dt} \quad (7.15)$$

式 (7.15) の分母を C_{CML} と記すと、CMLAE の出力は次式で表される。

$$\hat{A}_{CML} = \frac{1}{C_{CML}} \int_{-\infty}^{+\infty} z(t)d_0(t)dt, \quad C_{CML} = \int_{-\infty}^{+\infty} d_0^2(t)dt \quad (7.16)$$

この CMLAE の推定精度は、DMLAE と同様に求められる。まず、 $E[\hat{A}_{CML}] = A$ となるので推定偏差は無い。ノイズ $n(t)$ の自己相関関数は $R_n(t - \tau) =$

$(N_0/2)\delta(t-\tau)$ であるので、推定誤差分散は、次式で与えられる。

$$\begin{aligned} \text{Var}[\hat{A}_{CML}] &= \frac{1}{C_{CML}^2} \int \int_{-\infty}^{+\infty} R_n(t-\tau) d_0(t) d_0(\tau) dt d\tau \\ &= \frac{N_0/2}{C_{CML}} = \frac{\sigma_n^2}{G_{CML}(PW_{50}, T_{ms})} \end{aligned} \quad (7.17)$$

従って、推定精度改善電力利得 G_{CML} が得られる。この利得 $G_{CML} \equiv 2B_n \cdot C_{CML}$ は、 $d_0(t) = h(t+T_{ms}/2) - h(t-T_{ms}/2)$ を式 (7.16) に代入することにより、次式に示すように上界を持つ。

$$\begin{aligned} G_{CML} &= 4B_n \left\{ \int_{-\infty}^{+\infty} h^2(t) dt \right. \\ &\quad \left. - \int_{-\infty}^{+\infty} h\left(t + \frac{T_{ms}}{2}\right) h\left(t - \frac{T_{ms}}{2}\right) dt \right\} \\ &\leq \pi B_n PW_{50} \end{aligned} \quad (7.18)$$

等号が成立するのは、位置マーク長が無限大であり、ダイパルスが二つの孤立波と見なせる場合である。例えば、ノイズ帯域幅が $B_n = 2/PW_{50}$ の時は、この上界は $G_{CML} \leq 2\pi = 7.9$ dB となる。

さらに、性能比較対象として、従来のアナログ全波整流積分形位置検出器 [3] の検出精度を求めておく。積分区間を $[-T_I, T_I]$ とすると、同検出器の振幅検出出力は次式で表される。

$$\hat{A}_{INT} = \frac{1}{C_{INT}} \int_{-T_I}^{+T_I} |z(t)| dt, \quad C_{INT} = \int_{-T_I}^{+T_I} |d_0(t)| dt \quad (7.19)$$

これは、CMLAE の重み付け関数 $d_0(t)$ が定数の場合に相当する。 \hat{A}_{INT} は、絶対値操作の為に厳密には不偏でないが、高 S/N 領域では近似的に不偏と見なせる。その誤差分散は、式 (7.17) と同様に、

$$\text{Var}[\hat{A}_{INT}] \simeq \frac{\sigma_n^2}{B_n \cdot C_{INT}^2 / T_I} = \frac{\sigma_n^2}{G_{INT}(PW_{50}, T_{ms}, T_I)} \quad (7.20)$$

となり、推定精度改善電力利得 G_{INT} が得られる。

図 7.2 に、次数の関数として、DMLAE を用いた最尤位置推定器の推定精度改善利得を示す。理論値とシミュレーション結果は良く一致した。DMLAE において 12 次以上の内積演算を行えば、理論限界である CMLAE に近い推定精度が得られることが判る。また、次数 12 の条件では、従来の全波整流積分形位置検出器に比べ、1.7 dB の推定精度改善を得た。但し、全波整流積分形位置検出器の積分区間長は現実的な値 $5PW_{50}$ に設定した。

図 7.3 に、係数ベクトルの半値幅と入力信号半値幅の比が、位置推定精度に及ぼす影響のシミュレーション結果を示す。理論が示す通り、両者が一致した時に最良の精度が得られるが、半値幅 PW_{50} の差が -20% ~ +40% 程度

存在しても殆ど精度劣化は無い。磁気ディスク装置では再生信号半値幅は半径等に応じて変化するが、全半径を複数ゾーンに分割し、ゾーン毎に一つの代表的係数ベクトルを用意すれば、どの半径においても十分な位置推定精度が得られると考えられる。

図 7.4 はサーボクロックのジッタが位置推定誤差に及ぼす影響である。タイミングオフセットによって位置推定ゲインの損失を生じるが、 PW_{50} を単位時間として、ジッタが $0.2PW_{50}(0-p)$ 以下であれば損失は 0.54 dB 以下であり無視できる。

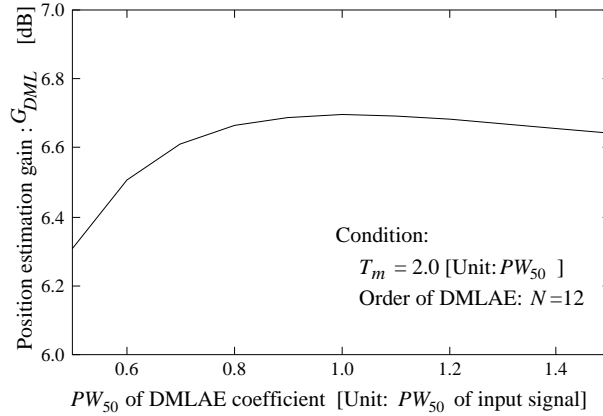


図 7.3: ML position estimation gain as a function of the PW_{50} of coefficient vector. Simulation results.

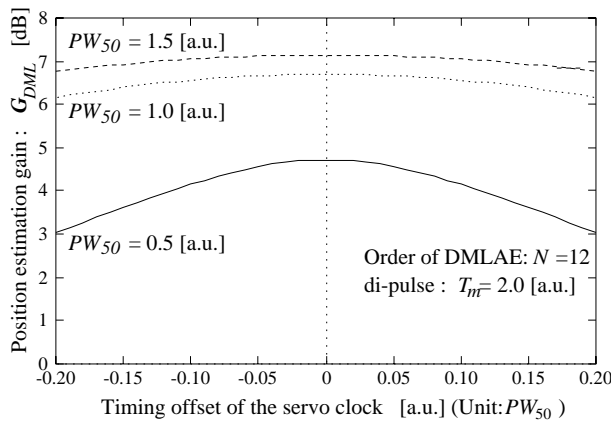


図 7.4: Dependency of the position estimation gain on the timing offset of servo clock. Simulation results.

7.4 時分割共用による最尤位置推定器の実現と実験

同期式最尤位置推定には、4 相位置マークの為の 4 つの振幅推定用内積演算と、第 6 章で述べたクロックマーク位相推定用の内積演算が必要である。これらのマークは記録長手方向に順次配置されており、また、図 6.10 と図 7.2 が示すように、DMLAE と DMLPE に必要な次数とサンプリング周波数は同程度であるので、1 つのデジタル乗算累加算器の時分割共用により各内積演算を実行することができる。

図 7.5 に同期式最尤位置推定器の構成を示す。また 図 7.6 に時分割共用による内積演算の様子を示す。磁気ヘッドからのサーボ領域再生信号は、サンプリング間隔 $T_s \simeq PW_{50}/3$ において、A/D 変換器により 8 bit 幅のデジタルサンプルに変換され、乗算累加算器により係数メモリーから読み出された係数ベクトルとの内積演算が、逐次行われる。各位置マークにおいて内積演算が終了する度に、そのマークの最尤振幅推定結果として専用の D フリップフロップに記憶される。これらの振幅推定結果に減算を行って、0 度位相の PES の小数部である $\hat{A}(x)_{DML} - \hat{B}(x)_{DML}$ と、90 度位相シフトした PES 小数部である $\hat{X}(x)_{DML} - \hat{Y}(x)_{DML}$ を得る。同様の内積演算により推定されたクロックマーク位相 $\hat{\theta}_{DML}$ は、D/A 変換器によりアナログ信号に変換され、ループフィルタを経て、VCO の発振位相制御に用いられ、DPLL を構成する。この DPLL により生成されたサーボクロックは、サーボ領域再生信号に精密に同期しており、図 7.5 における内積演算や重み付け係数ベクトル要素生成などは、全てこのサーボクロックに同期して行われる。ゲートアレイ IC の試作結果から、本推定器の回路規模は、中心部である内積演算部が約 2000 ゲート、周辺回路を含めても約 4000 ゲートであり、実用可能な規模である。

図 7.7 に、この試作 IC に任意関数発生器で発生した疑似再生信号を与えて実測した位置推定精度 $0.5T_p/\sigma_x$ を、 S_{0-p}/N_{rms} の関数として示す。サンプリング周波数 f_s は、ノイズ帯域幅 $B_n = 12.5 \text{ MHz}$ の 2 倍よりも高い $f_s = 1/T_s = 30.24 \text{ MHz}$ に設定した。ノイズの自己相関関数がデルタ関数からずれていることに起因すると思われる約 0.7 dB の差を除き、ほぼ理論値に近い位置推定精度を得た。

7.5 第 7 章の結論

同期サーボ型磁気ディスク装置のヘッド位置検出器に同期式最尤推定法を適用し、従来比 +1.7 dB のヘッド位置検出精度改善を実現した。この推定精度を、再生信号 S/N や波形パラメータの関数として表わす理論式を導いた。さらに、これら位置と位相の推定を、1 つのデジタル内積演算器の時分割共用により実行することにより、約 4000 ゲートの回路規模でハードウェアを

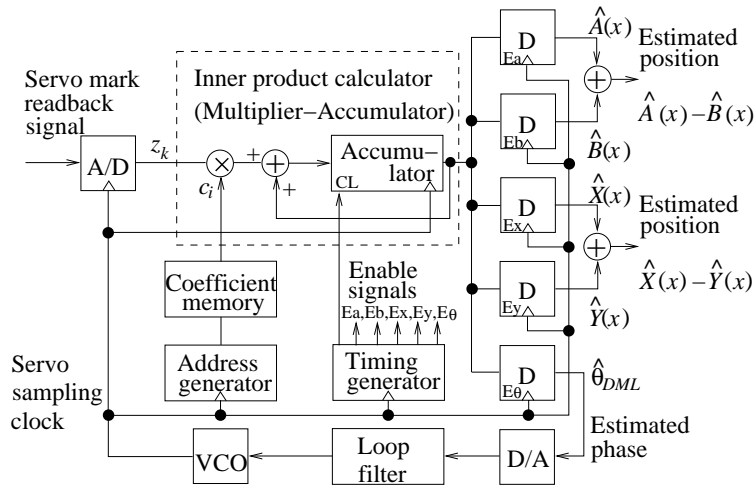


图 7.5: Block diagram of the coherent ML position estimator using time sharing technique.

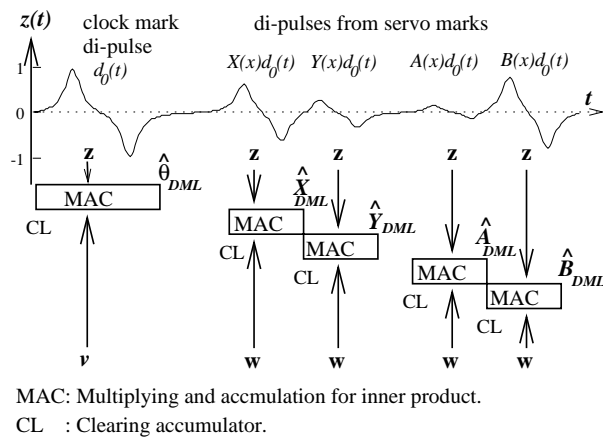


图 7.6: Digital position and phase estimation by time-sharing a multiplier and accumulator.

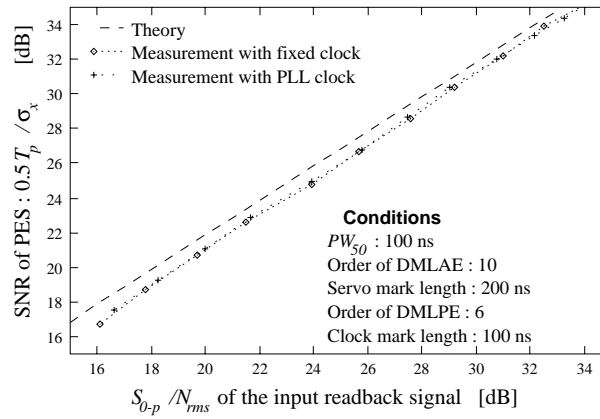


図 7.7: Measurement results of the position S/N as a function of the input signal S/N.

実現できた。本位置推定器によりヘッド位置決め精度が改善でき、磁気ディスク装置の高トラック密度化への貢献が期待できる。

この同期式最尤ヘッド位置検出方式は、筆者により提案された後、いくつかの発展形の研究が報告されている [4]。

参考文献

- [1] J. M. Mendel, “Lessons in Digital Estimation Theory”, *Prentice-Hall*, pp. 88-99, 1987.
- [2] H. Yada, “Clock jitter in a servo-derived clocking scheme for magnetic disk drives”, *IEEE Trans. Magn.*, Vol. 32, No. 4, pp. 3283-3290, July 1996.
- [3] Y. Onuki, et al., “An evaluation on embossed position marks for magnetic hard disks using orthogonal magneto-resistive head through reproduced waveform characteristics”, *IEICE Technical Report*, MR93-2, pp. 7-14, 1993 (in Japanese).
- [4] D. Y. Abramovitch, “Customizable coherent servo demodulation for disk drives”, *IEEE/ASME Transactions on Mechatronics*, Vol. 3, pp. 184-193, Sept. 1998.

第8章 最尤検出器を用いる外部クロック同期サーボ方式

概要¹：磁気ディスク装置への応用を想定して、第4章に述べた外部クロック型チャンネル同期方式をヘッド位置決め制御系に適用し、外部クロック生成に第6章の最尤位相推定器を採用し、サーボ情報検出に第7章の最尤ヘッド位置検出器などの最尤検出器を用いて総合化した最尤検出型同期サーボ方式 (Synchronous Servo scheme using Maximum-Likelihood detectors, SSML scheme) を開発した。SSML方式は、ディスク上のサーボ領域がトラック全周に渡って同期して記録されており、サーボ領域からのヘッド位置やクロックマーク位相およびトラックアドレスの検出に最尤推定を用いるものである。SSML方式は、従来型セクターサーボ方式に比べて、多数の短いサーボ領域を持ち、広いサーボ帯域幅を伴う高トラック密度型磁気ディスク装置が必要とする高いサーボループ更新周波数をもたらす。SSML方式を構成する技術として、サーボフォーマットやサーボ情報検出チャンネルの構成を述べた。また、SSML方式の各種性能を解析した。特に、同方式の特徴である高いサーボループ更新周波数と従来比同等のデータフォーマット効率を両立させるためには、サーボ領域数を最適領域に設定すべきであることを示した。また、SSML方式の実用性を2.5 inch 径ハードディスク装置において実証した。

8.1 はじめに

磁気ディスク装置のトラック密度を向上させるためには、トラック幅方向のヘッド位置制御精度の改善が重要である。位置制御精度を向上するには、各種の外乱を抑圧するための高度な制御器と並んで、ヘッド位置の正確な検出が要請される [1] [2]。

ヘッド位置検出方式として、殆どの従来型磁気ディスク装置は、ディスク上に分散配置された50から100箇所程度のサーボ情報記録セクターから、ヘッド位置とトラックアドレスを検出するセクターサーボ方式を用いている [3]。この方式では、サーボ情報検出チャンネルは、個々のサーボ領域において独立に動作する。すなわち、同期・ゲイン制御・ヘッド位置検出やトラックアド

¹本章の出典：H. Yada, et al., "Synchronous Servo Scheme using Maximum-Likelihood detectors", *IEEE Transactions on Magnetics*, Vol. 39, No. 6, pp. 3593-3603, Nov. 2003. ©2003 IEEE.

レス検出は、基本的に他のサーボ領域を参照しないで行われる。殆どの先行研究 [4][5] [6][7] は、セクターサーボ方式の枠組みの中において、サーボ情報検出チャンネルの位置検出性能の改良に集中してきた。

一方で、トラック密度の向上に際して、ヘッド位置制御系の帯域幅を、概ねトラック密度の平方根に比例して広くしなければならない [8]。よって、離散時間型制御ループの安定性を維持するためには、サーボループ更新周波数も同様に増大させるべきである。もちろん、制御器の工夫によって必要なループ更新周波数を低くする努力はされているが [9]、高いサーボループ更新周波数と良いトラック利用効率を両立させた新しいサーボ方式が必要である。

セクターサーボ方式では、各サーボ領域の先頭部にサーボ情報検出チャンネルの同期とゲイン制御のための長いプリアンプが存在するため、高いトラック利用効率を保ったままサーボ領域数を増し、サーボループ更新周波数を劇的に増大させることは困難である。

2 番目の課題として、サーボ情報検出チャンネルはデジタル回路により実装されることが望ましい。従来型セクターサーボ方式では、ヘッド位置検出はアナログ回路によるピーク検出器 [4] か積分検出器 [5] を用いていた。通常、このサーボチャンネルは、データ記録再生チャンネルと共に 1 チップのチャンネル IC に実装される。データチャンネルにおいては、デジタル信号処理を用いる PRML 方式が一般的であるため、共通の半導体プロセスを用いて集積化するためには、サーボチャンネルもデジタル処理化することが望ましい。

これらの観点から、本章では、第 4 章 4.2.1 節で導入した外部クロック型チャンネル同期方式に基づき、第 6 章のデジタル最尤位相推定器 [10] と第 7 章の同期式デジタル最尤位置推定器 [10] を組み合わせて総合化した最尤検出型同期サーボ方式 (Synchronous Servo scheme using Maximum-Likelihood detectors, SSML scheme) [12] を提案する。

以下では、先ず SSML 方式全体の構成について述べる。次に、SSML 方式における各種検出器のジッター耐性とフォーマット効率の間の得失を検討し、SSML 方式が効率的に動作するサーボ領域個数の範囲を明らかにする。最後にドライブ試作機を用いた実験によって、SSML 方式の実用性を実証する。

8.2 最尤検出型同期サーボ方式

8.2.1 同期サーボ方式とフォーマット

同期サーボ方式においては、サーボ領域は、ディスク上の記録トラックの全周に渡って位相の同期性を保って記録されている。ヘッド位置やトラックアドレスなどの全てのサーボ情報は、共通のサーボクロックに同期してサンプリングされた再生信号サンプルから検出される。このクロックは、多数のサーボ領域に分散して配置されたクロックマークから得られた位相サンプル

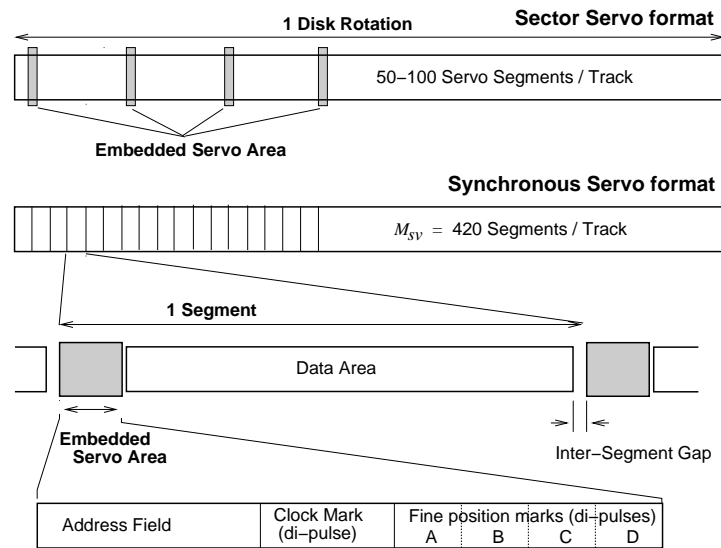


図 8.1: Schematic diagram of the sector servo and the synchronous servo formats.

系列に基づき、位相同期ループ (Phase-Locked Loop, PLL) によって常時生成されている。

図 8.1 に同期サーボフォーマットの例を示す。磁気ディスクの表面には、同心円状の記録トラック群を等角度間隔に横断して、数百箇所程度の多数の短いサーボセクターが形成されている。例えば、図 8.1 において、サーボ領域の総数 M_{sv} は 420 である。各領域は、ヘッド位置制御用サーボ情報を記録したサーボパターンとして、トラックアドレスパターンとクロックマーク及び、90 度位相がずれた二つの位置信号を生成する 4 相精密位置マーク A, B, C, D を含んでいる。各々のマークは比較的短く、最も短い例では、一つの位置マークやクロックマークは 2 個の磁化反転のみを含む。各アドレス領域には、トラックアドレスあるいは Unique pattern が記録されている。Unique pattern は、クロックを参照しない非同期検出が可能な特別な磁化反転系列であって、装置の電源投入過程において、クロックマーク位置を大まかに示すことに用いられる。サーボチャンネルクロック周波数 f_s は、このアドレス領域のデータビットレートの M_{sch} 倍 (例えば $M_{sch} = 3$) である。

SSML 方式において十分な同期検出性能を得るためには、トラック全周に沿って記録されたサーボ領域が良い位相同期性を持つことが必須であるため、サーボ記録 (Servo writing) 時の 1 周書きつなぎにおいて、位相同期性の確保が必要である。このため、例えば、スピンドル回転に同期した参照クロックを生成するための回転型光学エンコーダを用いたサーボライターを用いる。

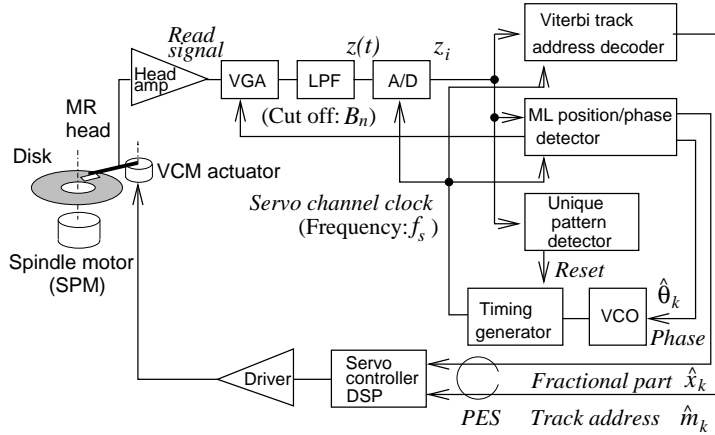


図 8.2: Block diagram of the synchronous servo with ML detectors.

8.2.2 最尤検出型同期サーボ方式の概要

図 8.2 に最尤検出型同期サーボ方式 (SSML 方式) のブロック図を示す。サーボ領域から得られた、チャンネルノイズで汚れた再生信号は、まず低域通過フィルタによりノイズ帯域幅 B_n が制限され、次に再生信号の電力スペクトラム分布を十分通過させられるサーボチャンネルクロック周波数 f_s において、A/D 変換器 (Analog-to-Digital converter) によって、デジタルサンプル z_i に変換される。サンプル z_i は、Unique pattern 検出器、位相検出器、ヘッド位置検出器及びトラックアドレス検出器などの、チャンネル内部の全検出器群に与えられる。サーボチャンネルクロックは、位相検出器と電圧制御発振器及びタイミング発生器からなる PLL により、生成される。

サーボチャンネルクロックを参照して、第 k サーボセグメントのサーボ情報は同期式最尤検出器により検出され、 $f_L = M_{sv} f_{spin}$ [Hz] において、サーボ制御器を実装する DSP (Digital Signal Processor) に与えられる。ここで、 f_{spin} はスピンドル回転周波数である。サーボチャンネルクロック周波数 f_s は、 M_{PLL} を典型的には 1000 以上の整数として、 $f_s = M_{PLL} f_L$ で与えられる。なお、サーボ情報レート f_L は、サーボ制御ループ並びに位相同期ループのループ更新周波数に等しい。

総数 M_{sv} 個のサーボ領域のうち、第 k 番目の領域から得たヘッド位置信号 (Position Error Signal, PES) \hat{x}_k の小数部分である $\hat{x}_{frac,k}$ は、最尤位相推定器 [10] により検出され、位置信号の整数部分すなわちトラックアドレス \hat{m}_k は、Viterbi トラックアドレス検出器 [11] により検出される。例えば、トラック幅方向の距離として表現すると、各位置マーク A, B, C, D はトラックピッチ T_p に等しく、位置信号の 90 度位相差は $T_p/2$ に相当する。 \hat{x}_k は DSP

において次式のように計算される。

$$\hat{x}_k = \hat{m}_k T_p + \hat{x}_{frac,k} \quad (8.1)$$

ここで、位置信号 \hat{x}_k は、トラックアドレスについての局所的な最尤推定結果と、位置マーク再生振幅の局所的な最尤推定結果を合成したものである。理想的には、トラックアドレス情報（整数部）と位置情報（小数部）の双方を含む再生信号全体を対象とし、位置信号を一つの最尤推定器により直接検出することが考えられる。しかし、十数ビット長の 2 値データで表現された位置信号整数部と、連続量である位置信号小数部を同一の最尤推定器で推定することは、いたずらに推定器構造の複雑化を招くと考えられるため、今回は別々の推定器を用いた。

8.2.3 Viterbi トラックアドレス検出のジッター耐性

一般的な埋め込みセクターサーボ方式では、各トラックのアドレス m を、第一義的にはシーク動作のためのヘッド位置の概略値を示すために用いている。シークエラーを減少させるため、トラックアドレス記録再生チャンネルは、以下の 3 種の要件を満たすべきである。先ず第 1 に、トラックアドレスは、サーボ系がトラッキング状態のみならずシーク状態にある時も、十分良いエラーレートをもって検出されなければならない。第 2 に、アドレス検出器は、隣接する 2 本のトラックのいずれにも該当しないアドレスを出力してはならない。換言すれば、 m を或る整数として、アドレス検出結果は m あるいは $m+1$ のいずれかで無ければならない。これはヘッドの半径位置 x が 2 本のトラック中央部に挟まれた領域にある、すなわち $mT_p \leq x \leq (m+1)T_p$ が成り立つことを示す。第 3 に、シーク動作において半径方向の最大ヘッド移動速度を増すためには、トラックアドレス長は短い方が望ましい。同期サーボフォーマットにおいては、この第 3 の要件は、増加したサーボ領域数に起因するデータ容量の損失を緩和する効果もある。

第 1 の要件を満たすため、従来方式は、図 8.3 に示すようにトラックアドレスを Gray 符号化し、冗長度を付加する。図 8.3(a) において、トラックアドレスの情報シンボル “1” は 2 個の磁化反転を含む di-bit であり、シンボル “0” は磁化反転が無い状態に対応する。これらの di-bit は、ピーク検出器あるいは振幅検出器により検出される。この記録再生方式を用いれば、全ての隣接する二つの di-bit 系列は一箇所のみ異なるので、第 1 の要件は満足される。図 8.3(b) は別の例であって、トラックアドレスを通常の Gray 符号化して得た Gray 符号語の二つの連続するビットシンボルの間に、擬似ビット “1” を挿入するものである。この擬似ビットは、二つの連続する磁化反転を隔てるものであって、アドレス検出時には無視される。図 8.3(b) はトラックアドレスの情報シンボル “1” を di-bit に対応付けて記録するわけではない。

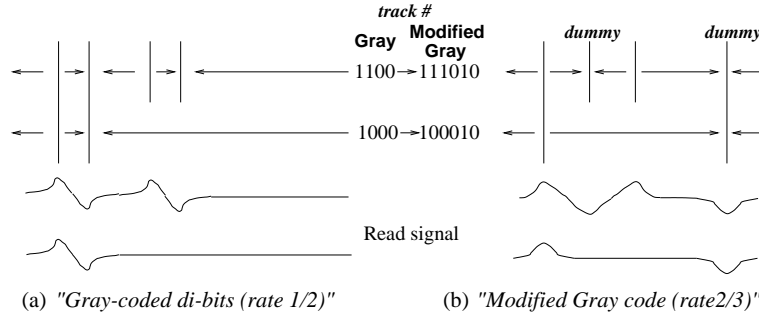


図 8.3: Example of the conventional track address recording methods.

しかし、これらのアドレス符号化方式の符号化率は低く、図 8.3(a) においては $1/2$ であり、図 8.3(b) の例では $2/3$ である。よって、冗長度が大きいため、これらの従来型符号化方式は必ずしも上記第 3 の要件を満たさない。

SSML 方式では、要件 1 と要件 2 を満たしながら符号化率を高めるため、1995 年に別途提案されていたトラックアドレス符号化・復号化方式 [11] を採用した。これは、トラックアドレスを冗長度無しの Gray 符号に変換した後、NRZ 記録を行い、Viterbi 復号アルゴリズムによりアドレスを検出する方法である。以下に、まず、この方法を簡単に紹介し、次に SSML 方式と総合的に使用するために重要な観点として、新たに同検出方法のサーボクロックジッター耐性を解析した結果を述べる。

図 8.4 において、Gray 符号語の各シンボルは直流磁化として記録される。この記録方式においては、再生ヘッドがトラック境界に位置する場合に、通常は存在しない再生パルス系列が発生することがある。図 8.4 において、“1111” と “1011” は、2 本の隣接するトラックアドレスのいずれでも無い誤検出結果である。このような原因によるトラックアドレスエラーレートを削減するため、トラックアドレス再生チャンネルを PR(1-D) チャンネルと見なし、Viterbi 復号法によって、磁化反転ではなく磁化を検出する。図 8.4 に示すように、Viterbi 復号器は磁化方向に対応する二つの状態を持つ。SSML チャンネルにおいては、サーボチャンネルクロック周波数 f_s はサーボデータレートの M_{sch} 倍であるので、再生ヘッド出力信号 z_i のうち、 M_{sch} サンプル毎に 1 つのサンプルが Viterbi 復号器に入力される。

SSML 方式は外部クロック同期技術を基盤とするため、後で第 8.4 節において議論するように、サーボチャンネルクロックジッターに対する耐性は、SSML チャンネルの各種検出器における重要な性能指標である。よって、ジッター耐性に着目しながら、このトラックアドレス検出器の各種性能を、計算機シミュレーションにより調べた。Viterbi 復号器への入力信号は、信号対雑音比 $S_{0-p}/N_{rms} = 20$ dB あるいは 25 dB、半値幅 $PW_{50} = 0.5T_{bit}$ の Lorentz 型孤立波形を用いた。ここで T_{bit} は、トラックアドレス符号語 1 bit の時間長であ

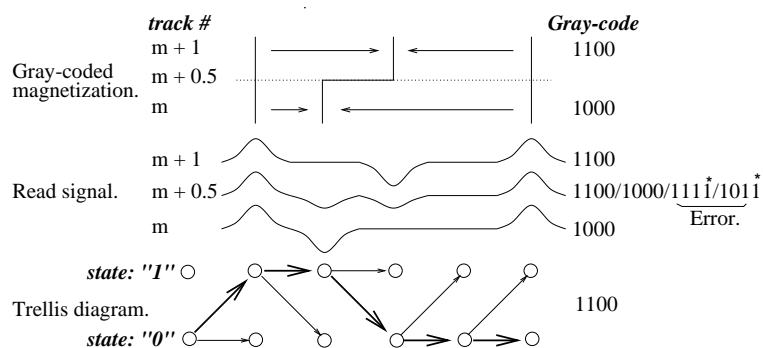


図 8.4: Track address recording method in the SSML scheme combining the Gray-coded magnetization and Viterbi decoding.

る。シミュレーションにおいて、波形等化器は用いていない。また、A/D 変換器の量子化分解能を決める出力語長として、6 bit を想定した。一つの情報シンボル、すなわちトラックアドレスは 16 bit 長である。トラックアドレスエラーレートは、検出されたアドレスが m あるいは $m+1$ のいずれでも無いという事象の生起確率である。

図 8.5 は、シミュレーションにより求めた Viterbi 復号器のトラックアドレスエラーレートであり、サーボチャネルクロックジッター量の関数として示されている。ここで、Viterbi 復号器が最高のジッター耐性を得られるよう、その信号振幅基準値 “Ref.” を調整した結果、最適な信号振幅基準値は $(5/8) \cdot S_{0-p}$ であった。ちなみに、符号間干渉が無い状態における基本的信号振幅基準値は S_{0-p} である。シミュレーションにおいては、これら二つの振幅基準値を両方とも用いた。図 8.5 は、振幅基準値を $(5/8) \cdot S_{0-p}$ に設定することにより、クロックジッター耐性が改善されることを示している。現実的な例として $S_{0-p}/N_{rms} = 25$ dB の場合を想定すると、エラーレートを 10^{-4} 以下に保つためには、サーボチャネルクロックジッターは $\pm 20\%$ 以下でなければならない。このサーボチャネルクロックジッターの許容範囲は、SSML 方式の適用範囲を制限するいくつかの要因の一つである。

図 8.6 は、ヘッドの半径方向位置の関数としてトラックアドレスエラーレートを示したシミュレーション結果である。 $S_{0-p}/N_{rms} = 25$ dB の場合には、十分な数のエラー事象が観測できないため、 $S_{0-p}/N_{rms} = 20$ dB における結果のみを示した。修正 Gray 符号と振幅検出を組み合わせた従来方式に比べ、振幅基準値が S_{0-p} の時、この方式は優れたエラーレート特性を示す [11]。また、SSML 方式におけるジッター耐性強化のため、振幅基準値を $(5/8) \cdot S_{0-p}$ に設定した場合でも、振幅基準値が S_{0-p} の時に比べて劣るものの、従来方式よりも優れたエラーレート特性を示している。

アドレス検出において重要な他の性能は、検出対象アドレスの検出確率を

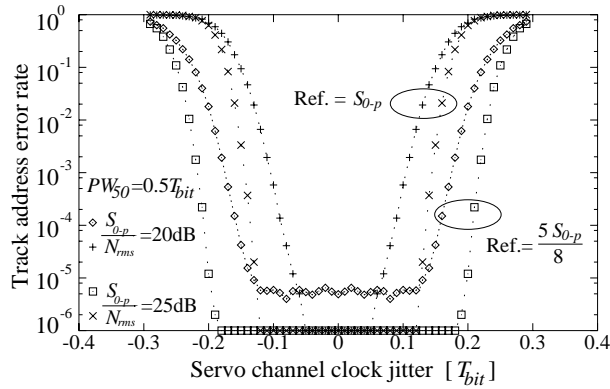


図 8.5: Clock jitter dependence of the Viterbi track address decoder.

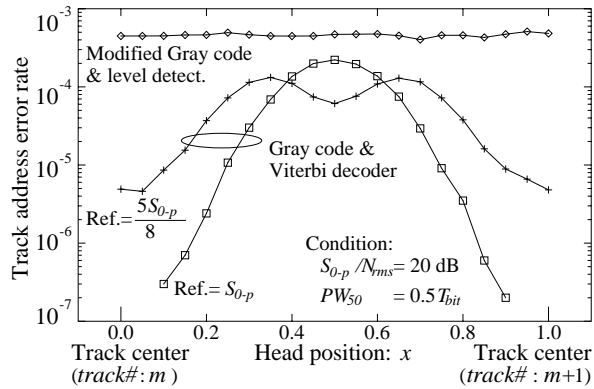


図 8.6: Track address error rate as a function of the head position.

ヘッドの半径方向位置の関数として示したものであって、トラックアドレス弁別特性と呼ばれる。図 8.7 はトラックアドレス弁別特性のシミュレーション結果である。この方式は、互いに隣接する 2 本のトラックの間において、不連続点を伴わない滑らかな弁別特性を示す。修正 Gray 符号と振幅検出を組み合わせた従来方式に比べ、振幅基準値が S_{0-p} の場合には、この特性曲線の傾きは鋭く、2 本のトラックの弁別はより明確である [11]。SSML 方式におけるジッター耐性強化のため、振幅基準値を $(5/8) \cdot S_{0-p}$ に設定した場合でも、従来方式と同等の弁別特性が得られている。

以上から、SSML 方式において、無冗長度 Gray 符号化磁化記録と 2 状態の Viterbi 復号を用いるトラックアドレス記録再生方式 [11] を採用することにより、アドレスビット長の $\pm 20\%$ 程度のサーボクロックジッター許容量を確保しながら、従来方式と同等以上のアドレス検出性能を維持できることが判った。また、このトラックアドレス記録再生方式により、従来方式に比べ、

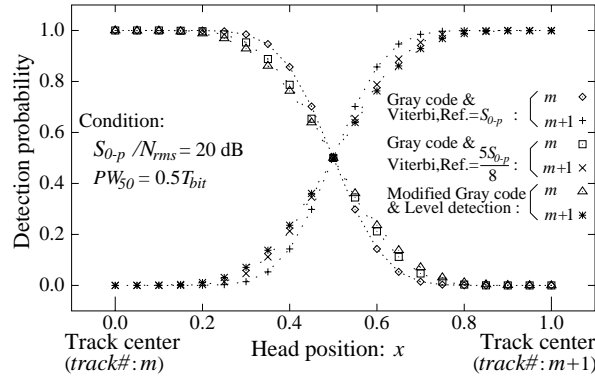


図 8.7: Track address discrimination characteristics. Comparison between the modified Gray code with level detection and the Gray-coded magnetization with Viterbi decoding.

アドレス記録領域の長さを $1/2$ から $1/3$ までに短縮可能であるので、多数のサーボ領域を持つ同期サーボ方式の課題の一つである、トラック全周におけるサーボ領域の占有率を低減できる。

8.2.4 最尤ヘッド位置検出器のジッター耐性

SSML 方式では、ヘッド位置を表す PES の小数部分 \hat{x}_{frac} を得るために、第 7 章で述べた最尤ヘッド位置推定器を用いる。ここでは、簡単に最尤ヘッド位置推定の原理に触れた後、そのサーボチャネルクロックジッターへの耐性を調べる。

図 8.8 に最尤ヘッド位置推定の原理図を再掲する。入力サンプル z_i は信号成分 s_i にノイズ成分 n_i が加わったものである。ノイズ成分は帯域制限されたガウス性ノイズであって、その片側電力スペクトル密度 (Power Spectrum Density, PSD) は N_0 であるとする。入力サンプルは低域通過フィルタ (Low-Pass Filter, LPF) により帯域を $[0, B_n]$ に制限されているため、ノイズの分散は $\sigma_n^2 = N_0 B_n$ である。信号成分 s_i は、精密位置マーク A, B, C, D の各々から生成された、帯域制限された再生信号 $s(t)$ のサンプルである。例えば、精密位置マーク A からの再生信号 $s(t)$ は、ヘッドのトラック中心からのオフトラック量 x の関数である振幅 $A(x)$ を持ち、 $s(t) = A(x)d_0(t)$ で表される。ここで、信号 $s(t)$ の波形は、二つの Lorentz 型孤立波形 $h(t) = 1/(1 + (2t/PW_{50})^2)$ が合成されたものであり、 $d_0(t) = h(t + T_{ms}/2) - h(t - T_{ms}/2)$ である。

入力サンプル z_i の系列 $\{z_i\}$ をベクトル \mathbf{z} で表し、同様に $\{s_i\} \equiv \mathbf{s}$, $\{n_i\} \equiv \mathbf{n}$ とすると、ヘッド位置 x の関数としての入力信号もベクトル表現を行えば $\mathbf{z} = A(x)\mathbf{d}_0 + \mathbf{n}$ と記すことができる。

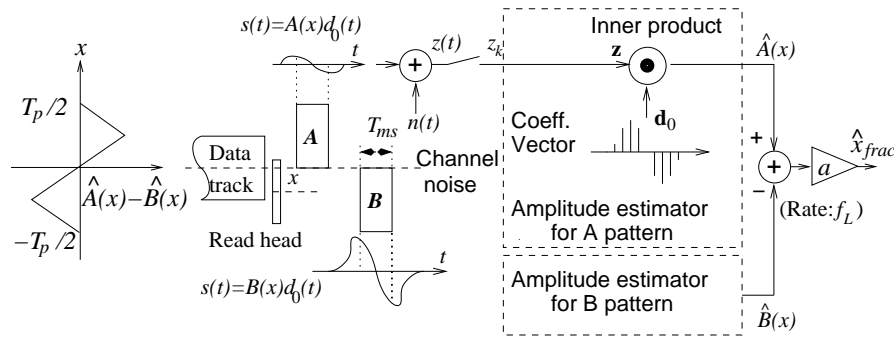


図 8.8: Schematic block diagram of the ML head position detector.

チャンネルノイズはガウス性であると仮定したので、精密位置マークの再生信号サンプルの振幅を正規化したものを成分とする係数ベクトル \mathbf{c} と、入力ベクトル \mathbf{z} との内積を計算する離散時間型 Matched Filter によって、振幅 $A(x)$ は次式を用いて推定できる。

$$\hat{A}(x) = \mathbf{z}^T \mathbf{c} \quad (8.2)$$

ここで、係数ベクトルは $\mathbf{c} = \mathbf{d}_0 / \mathbf{d}_0^T \mathbf{d}_0$ である。式 (8.2) の内積演算は、信号レベルが大きく S/N が良いサンプルを大きく重み付けし、その逆のサンプルは小さく重み付けし、それらの結果を総和する重み付け加算処理になっている。その結果、ノイズに対抗して高精度の振幅推定が行われる。

図 8.8 において、 $\hat{B}(x)$ は、同様に推定された精密マーク B の振幅である。

ヘッド位置 x の事前確率密度分布が一様であり、 $A(x)$, $B(x)$, $C(x)$, $D(x)$ が x の線形関数であるため、PES 小数部の推定値 \hat{x}_{frac} は、一つのサーボ領域における 4 相精密サーボマーク A, B, C, D からの再生信号振幅の差分 $\hat{A}(x) - \hat{B}(x)$ あるいは $\hat{C}(x) - \hat{D}(x)$ として求められる。ここで、時間軸上において、A マーク再生時点と B マーク再生時点は、帯域幅 $[0, B_n]$ で決まるノイズの自己相関長よりも十分長いため、チャンネルノイズ n は、A マーク再生時と B マーク再生時あるいは C マーク再生時と D マーク再生時の間で、独立かつ同様な (independent, identically distributed, i.i.d.) 確率密度分布を持つ。よって、各位置マーク再生信号の振幅推定結果の差分 $\hat{A}(x) - \hat{B}(x)$ は、A マークと B マークの連続再生信号を一括して推定を行った結果に等しい。C マークと D マークの組についても同様である。これらの振幅推定は、一つの内積演算器の時分割共用により実行される。

チャンネルノイズ n_i による振幅推定誤差の標準偏差は、 $\sigma_{\hat{A}} = \sigma_n / \sqrt{2B_n \mathbf{d}_0^T \mathbf{d}_0}$ で与えられ、信号 $A(x) - B(x)$ の誤差は $\sigma_{\hat{x}} = \sigma_n / \sqrt{B_n \mathbf{d}_0^T \mathbf{d}_0}$ である。チャンネルノイズに起因する推定誤差は信号エネルギーが減少するにつれて増加し、

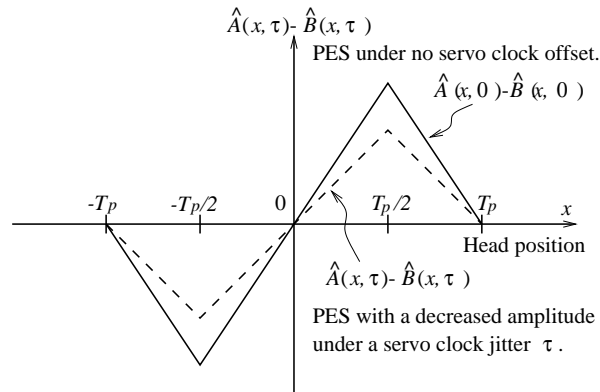


図 8.9: Reduction of the head position detection gain due to the servo clock offset.

またサーボチャネルクロックジッターの増大によっても大きくなる [10]。

SSML 方式の限界を知るため、位置検出器の耐ジッター特性を解析する。位置検出器のジッター許容度は、以下に述べる理由により、ヘッドのオフトラック量が $T_p/4$ の場合において、ジッター起因の位置検出誤差がノイズ起因の位置検出誤差を上回る時のジッター量として定義する。最尤振幅推定器におけるクロック時刻のずれは、位置マーク再生信号振幅検出値を減少させるため、位置検出ゲインの変化を起こす。位置検出ゲイン変化の結果として、再生ヘッド位置が精密位置マークのトラック中心線からずれた場合に、ヘッド位置検出誤差をもたらす。特に、現代のハードディスク装置 (Hard Disk Drive, HDD) の典型的構成として、回動 VCM (Voice Coil Motor) 型アクチュエータで MR/Inductive ヘッドを位置決めする場合には、トラック幅方向におけるヘッドの移動軌跡が直線状でなく円弧状になるため、再生ヘッド中心線と記録ヘッド中心線をずらして一体化構成される。従って、記録あるいは再生時に MR/Inductive ヘッドは位置マーク中心線からずれた位置で使用されるため、ジッターに起因する上記位置検出誤差が大きいことは望ましくない。この誤差は、図 8.9 に示すように、ヘッド位置が $x = T_p/2$ にずらされた時に最大化される。図 8.10 は、再生信号波形を構成する Lorentz 型孤立波形の S/N の関数として、サーボチャネルクロックジッターの最大許容可能量を示す。この結果は、ノイズ起因の位置検出誤差よりもジッター起因の位置検出誤差の絶対値が小さく保たれるという条件のもとに、最大のクロックジッター量を計算機シミュレーションにより探索することによって得られた。なお、離散時間型 Matched Filter の次数は 13 あるいは 21 に設定し、各内積演算用サンプルにおいてクロックのオフセット量は一定とした。この図 8.10 は、通常の S/N 値の範囲である 22~25 dB において、クロックジッターは概ね $0.25PW_{50}$ 以下でなければならないことを示す。

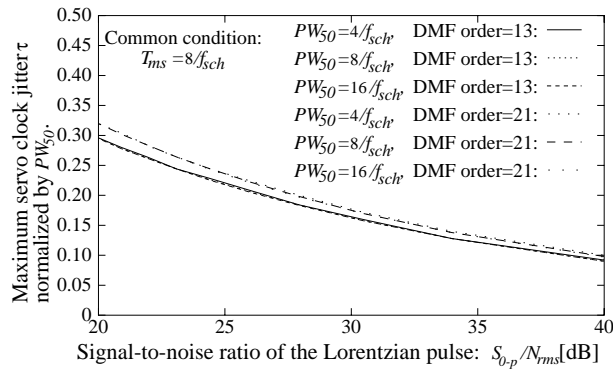


図 8.10: Maximum allowable clock jitter as a function of the S/N of the Lorentzian pulse that forms the di-pulse. Simulation results.

8.2.5 最尤振幅推定を用いたゲイン制御

振幅推定結果 $\hat{A}(x)$ は、ヘッド位置 x の他に、ヘッドの半径位置やヘッドアンプのゲイン変動など、サーボチャンネルにおける他のゲイン変動要因にも依存して、変化する。このゲイン変動を緩和するため、位置マークからの再生信号振幅推定結果の和 $\hat{A}(x) + \hat{B}(x)$ や $\hat{C}(x) + \hat{D}(x)$ あるいはクロックマーク再生パルスの振幅を可変利得増幅器 (Variable Gain Amplifier, VGA) に帰還し、ゲインを制御することによって、自動的に SSML チャンネルの信号振幅を一定に保つ。

8.3 サーボチャンネルクロック生成系とその性能

8.3.1 概要

従来型セクターサーボ方式と異なり、同期サーボ方式は、サーボ情報再生時のみならずデータ記録時にも、常にマスターサーボチャンネルクロックを生成している。図 8.2 において、最尤位相推定器と電圧制御発振器 (Voltage-Controlled Oscillator, VCO) 及びタイミング発生器は、クロックマーク再生パルスに同期してマスターサーボチャンネルクロックを生成する、位相同期ループを構成している。この例では、時間軸上でクロック位相を連続に変化可能なアナログ回路による VCO を用いているが、他に十分高い時間分解能を持つ離散位相可変型デジタル発振器を用いることも可能である。

以下では、第 6 章で述べた最尤位相推定器を用いる PLL 全体の動作を述べ、サーボチャンネルクロックジッターの性能を解析する。

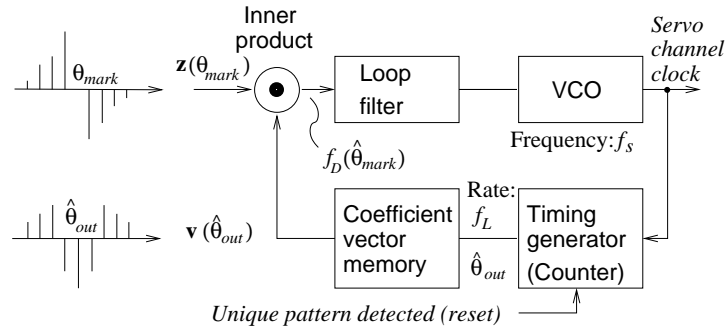


図 8.11: Schematic block diagram of the servo PLL with the digital ML phase estimator.

8.3.2 初期同期確立過程

ディスク装置の電源投入過程あるいは記録再生対象ディスク面の切り替え動作において、同期サーボ方式は、対象とするディスク面への初期同期確立を必要とする。初期同期確立過程においては、先ず、複数のサーボ領域のうち或る一定の割合でトラックアドレス領域に替えて記録されている Unique pattern を検出することによって、位相推定器にクロックマークの存在時刻を指示する。Unique pattern 検出器は、線形補間器と 3 値データ $c_j \in \{-1, 0, +1\}$ 検出のための閾値比較型検出器及び 3 値データシンボル系列用パターンマッチング検出器から構成されている。Unique pattern 検出時点では、サーボチャンネルクロック PLL は未だディスク回転に同期しておらず、入力信号サンプル z_i は必ずしもアドレス領域のデータ存在時刻において得られたものではない。よって、A/D 変換器出力サンプル z_i に、それらの線形補間により生成した新サンプルを追加することによって、再生信号サンプルのデータレートを 2 倍にする。

$$y_l = \begin{cases} z_i & \text{if } l = 2i \\ \frac{z_{i-1} + z_i}{2} & \text{if } l = 2i + 1 \end{cases} \quad (8.3)$$

線形補間操作を経てデータレートを 2 倍化した信号サンプル y_l は、3 値データシンボル検出結果 \hat{c}_j を得るために、閾値比較型検出器に入力される。 z_i のデータレートは Unique pattern のデータレートの M_{sch} 倍 (例えば 3 倍) であるため、この閾値比較型検出器は、記録された Unique pattern のデータレートに比べ $2M_{sch}$ 倍の速度で動作する。次に、検出された 3 値シンボル系列 \hat{c}_j と予め知られている参照シンボル系列 c_j の間の Manhattan 距離を次式

により計算する。

$$d = \sum_{j=1}^{L_{up}} |\hat{c}_j - c_j| \quad (8.4)$$

ここで、 $|\hat{c}_j - c_j|$ は二つの 3 値シンボルの間の距離であり、例えば $|(-1) - (+1)| = 2$, $|(-1) - 0| = 1$, $|(-1) - (-1)| = 0$ のように計算される。 L_{up} は Unique pattern の符号語長である。式 (8.4) において、 \hat{c}_j は間引きされたサンプルであり、これらのサンプル番号の間には $l = 2M_{sch}(j-1) + M_l$ の関係がある。この時間軸上ずらし操作とパターンマッチング操作は、異なる M_l 個の位相を持つ $2M_{sch}$ 種の系列に対して繰り返される。ここで、 $M_l \in \{0, 1, 2, \dots, 2M_{sch} - 1\}$ の関係がある。 d が事前に定められた閾値よりも小さい場合に、Unique pattern 検出器は Unique pattern 検出信号を出力する。

タイミング発生器はデコーダ付きカウンタであって、サーボチャネルが必要とする各種のタイミングパルスを出力する。初期同期確立過程においては、Unique pattern 検出信号によりカウンタが初期化され、クロックマークのおおよその存在時刻の指示を受けて最尤位相推定が行われ、PLL の位相引き込みが行われる。PLL がクロックマークへの同期に成功すれば、動作対象ディスク面の切り替えや電源再投入が行われない限り、位相同期は維持される。一旦 PLL が同期を確立すれば、Unique pattern はもはやカウンタの初期化には使われないが、PLL が正しくクロックマークに同期しているかを定期的に確認するためには利用される。

同期サーボ方式においては、ディスク面切替が生起する度に、新しい対象ディスク面のクロックマークにサーボ PLL を再同期させるための時間が必要である。従来のセクターサーボ型磁気ディスク装置では、ディスク面切替後に目的とするデータにアクセス可能になるまでの面切替待ち時間は、ヘッド切替時間と、面間のトラック位置ずれに対応するヘッドシーク時間及び回転待ち時間の和である。同期サーボ方式を用いる場合は、これに再同期時間が加わるので、面切替待ち時間は長くなる。しかし、同期サーボフォーマットにおいてはサーボ領域総数が多いため、この再同期時間はディスク回転周期の約 10% であり、実用上の障害にはならない。但し、頻繁なディスク面切替は避けるべきであり、データ記録フォーマットの構造としては、同一面内を優先してデータを配列していく Serpentine 型が推奨される。

8.3.3 最尤推定原理に基づく位相検出

サーボチャネルクロック PLL の目的は、回転するディスク上のクロックマークの位相 $\theta_{mark}(k)$ に追従し、サーボチャネルクロックを生成することである。第 4 章で行ったように、この位相は $\theta_{mark}(k) = 2\pi(t(k) - t_0(k))/T_L$ として定義される。ここで、 T_L は、ディスク回転周期 $T_{spin} = 1/f_{spin}$ をサー

ボ情報記録領域の総数 M_{sv} で等分割して得た時間であり、サーボチャネルクロック PLL のループ更新周期に等しく、位相 2π に相当する。また $t_0(k)$ は $t_0(k) = kT_L, k = 1, 2, \dots, M_{sv}$ で与えられる時刻である。クロックマーク位相のジッターは 2 種類に分類される。第 1 のグループは、機械的ジッターのうちディスクの周期的振れ (Repeatable Run-Out, RRO) に起因する成分 θ_{rro} 、サーボ記録誤差 θ_{stw} 及び偏心ジッター θ_{ecc} など、ディスク回転に同期した繰り返しジッター成分である。第 2 のグループは、機械的ジッターの非周期成分 (Non-Repeatable Run-Out, NRRO) のようなランダムジッター成分である。これらの成分は基本的に互いに独立であるので、総合的な位相ジッター量はこれら全ての成分の総和により与えられる [14]。

$$\theta_{mark}(k) = \theta_{stw}(k) + \theta_{ecc}(k) + \theta_{rro}(k) + \theta_{nrro}(k) \quad (8.5)$$

これらの成分は、スピンドルモーター (SPM) やディスクの直径など、個々のディスク装置の機構設計に依存するため、一般的かつ定量的にモデル化することは難しいが、定性的には以下のように特徴付けることが出来る。先ず、偏心成分 θ_{ecc} は、ディスク回転周波数のみに周波数スペクトル成分を持ち、それは繰り返し制御器や適応フィードフォワード制御 (Adaptive Feedforward Cancellor, AFC) を PLL に追加することにより抑圧できる [15]。よって、ジッター総量において偏心成分は支配的ではない。他の RRO 成分は、 f_{spin} の整数倍の周波数に高調波成分を持つ。支配的な RRO 成分は、SPM の回転方向のトルクむらによるコギングに起因しており、その周波数スペクトル分布は、SPM の磁極の総数と電流駆動方法に依存している。機械的ジッターの NRRO 成分 θ_{nrro} は、およそ 1 kHz を超える辺りの周波数まで、連続的に分布する。

PLL に入力される位相 θ_{mlpe} は、目標とするクロックマーク位相の真値と、その推定誤差の和 $\hat{\theta}_{mark} = \theta_{mark} + \theta_{mlpe}$ である。SSML 方式では、8.3.2 節の初期同期確立過程によってクロックマークのおおよその存在時刻を知った上で、第 6 章で述べた離散時間型最尤位相推定器 [10] を用いて、クロックマーク位相を推定する。

図 8.11 に、この推定器を用いるサーボ PLL のブロック図を示す。振幅推定の場合と同様に、位相 θ_{mark} を持つクロックマーク再生信号 $z(t)$ は、ベクトル形式 $\mathbf{z}(\theta_{mark}) = \mathbf{s}(\theta_{mark}) + \mathbf{n}$ により表現される。最尤位相推定結果 $\hat{\theta}_{mark}$ は、入力ベクトル $\mathbf{z}(\theta_{mark})$ と係数ベクトル $\mathbf{v}(\hat{\theta}_{out})$ の内積が 0 に等しくなるときの位相である。

$$\mathbf{z}(\theta_{mark})^T \mathbf{v}(\hat{\theta}_{out}) = 0 \quad (8.6)$$

ここで、 $\mathbf{v}(\theta)$ は信号ベクトル \mathbf{s} を位相 θ で微分したものであって、 $\mathbf{v}(\theta) \equiv \partial \mathbf{s}(\theta) / \partial \theta$ が成り立つ。

平衡条件式 (8.6) を満たすように係数ベクトル $\mathbf{v}(\hat{\theta}_{out})$ の位相を保つため、

$f_D(\hat{\theta}_{mark}) \equiv \mathbf{z}(\theta_{mark})^T \mathbf{v}(\hat{\theta}_{out})$ を帰還して VCO の周波数を制御する、一種の PLL を構成する。

白色ガウス性ノイズ n_i に起因する瞬時位相推定誤差 $\theta_{mlpe} = \theta_{mark} - \hat{\theta}_{mark}$ のばらつきは、 n_i の両側電力スペクトル密度と係数ベクトル \mathbf{v} のエネルギーの比によって、次式のように与えられる [10]。

$$\sigma^2_{mlpe} = \frac{N_0/2}{\mathbf{v}^T \mathbf{v}} \quad (8.7)$$

白色のチャネルノイズ $n(k)$ に起因する位相推定誤差の電力スペクトル密度は、位相推定器の内積演算により有色化され、広い周波数帯域 $[0, f_s/2]$ に渡って分散している。しかし、この有色スペクトルは PLL の狭い帯域幅 $[0, f_L/2]$ に折り返されるため、推定出力 θ_{mlpe} の電力スペクトル $N_{mlpe}(f)$ は近似的に白色であって、 $N_{mlpe} = \sigma^2_{mlpe}/(f_L/2)$ で与えられる。

8.3.4 サークロック生成用 PLL の特性

閉ループ帯域幅や等価雑音ループ帯域幅など、サーボチャネルクロック生成用 PLL の特性は、理論式により記述できる。まず、開ループ伝達関数は次式で与えられる。

$$G(s) = \frac{K_{pd}}{M_{PLL}} \cdot \frac{1 - e^{-s/f_L}}{s/f_L} \cdot \frac{1 + s\tau_1}{s\tau_2} \cdot \frac{K_{vco}}{s} \quad (8.8)$$

ここで、 K_{pd} は位相検出ゲインすなわち $K_{pd} = df_D(\theta)/d\theta$ であり、 K_{vco} は VCO における電圧から角速度への変換ゲインである。また、 τ_1 と τ_2 はループフィルタの時定数である。PLL の閉ループ伝達関数 $H(s)$ は、

$$H(s) = \frac{G(s)}{1 + G(s)} = \frac{2\zeta\omega_n s + \omega^2}{s^2 + 2\zeta\omega_n s + \omega^2} \quad (8.9)$$

で表され、 ω_n は固有角振動数、 ζ は制動係数 (Damping factor) である。一旦、固有振動数 $f_n = \omega_n/2\pi$ と ζ が与えられると、閉ループ伝達関数 $H(f) = H(s)|_{s=e^{j2\pi f}}$ の -3 dB 帯域幅 B_{-3dB} は次式で与えられる [17]。

$$B_{-3dB} = f_n(2\zeta^2 + 1 + ((2\zeta^2 + 1)^2 + 1)^{1/2})^{1/2} \quad (8.10)$$

もし、 B_{-3dB} が PSD $N_{mark}(f)$ の分布帯域を含んで十分広いとすると、サーボチャネルクロック生成用 PLL は、目標位相の揺らぎに追従可能である。

周波数特性 $H(f)$ に対しては、片側等価雑音ループ帯域幅 B_{PLL} が、次式のように定義される。

$$B_{PLL} \equiv \int_0^{f_L/2} |H(f)|^2 df \quad (8.11)$$

ここで、 $H(f) = H(s)|_{s=e^{j2\pi f}}$ が成り立つ。この B_{PLL} は次式で与えられる [18]。

$$B_{PLL} = 2\pi f_n \frac{1 + 4\zeta^2}{8\zeta} \quad (8.12)$$

これらの式 (8.10) と式 (8.12) を用いれば、例えば PLL が臨界制動状態すなわち $\zeta = 1/\sqrt{2}$ であれば、簡単な関係式 $B_{-3dB} \simeq 2.06f_n$ と $B_{PLL} \simeq 3.33f_n$ が成立する。

8.3.5 サーボチャネルクロックジッターの性質

PLL が出力する位相サンプル $\hat{\theta}_{out}(k)$ は、 z 変換表現により $\hat{\Theta}_{out}(z) = H(z)\hat{\Theta}_{mark}(z)$ と表される。よって、追従目標であるクロックマーク位相と PLL 出力位相の間の位相追従誤差 θ_{err} は、次式の z 変換形で表される。

$$\begin{aligned} \Theta_{err} &= \Theta_{mark}(z) - \hat{\Theta}_{out}(z) \\ &= (1 - H(z))\Theta_{mark}(z) - H(z)\Theta_{mlpe}(z) \end{aligned} \quad (8.13)$$

Parseval の定理を用いて、 θ_{err} の分散は、

$$\begin{aligned} \sigma_{err}^2 &= \int_0^{f_L/2} |1 - H(f)|^2 N_{mark}(f) df \\ &\quad + \int_0^{f_L/2} |H(f)|^2 N_{mlpe}(f) df \end{aligned} \quad (8.14)$$

で表される。ここで第 1 項は目標クロックマーク位相 θ_{mark} への追従誤差であり、第 2 項は PLL の閉ループ伝達関数の低域通過特性により処理された瞬時位相推定誤差成分である。

サーボチャネルクロック生成系を適切に設計するためには、以下の三要件を考慮すべきである。

- (a) 目標位相に対するサーボチャネルクロック位相追従誤差を最小化すること。
- (b) ループ安定性と滑らかな応答特性を得るために、適切なサンプリング周波数を設定すること。
- (c) 瞬時位相推定誤差 θ_{mlpe} がサーボチャネルクロックジッターに及ぼす影響を最小化すること。

まず、上記要件 (a) を満たすため、 $H(f)$ は、直流から、追従目標位相の電力スペクトル密度分布 $N_{mark}(f)$ の有意な成分の最高周波数 B_{mark} まで、一様なゲインを持つべきである。これは、PLL が目標位相の変動に十分良く追

従するためには、不等式 $B_{-3dB} > B_{mark}$ が満足されねばならないことを意味する。

次に、要件 (b) を満足するには、ループ更新周波数 $f_L = M_{sv} f_{spin}$ が、経験則 $f_L \gtrsim 20B_{-3dB}$ を満たすべきである [19]。よって、クロックマークの総数 M_{sv} は、 $M_{sv} > 20B_{-3dB}/f_{spin}$ を満たすべきである。

最後に、上記の要件 (c) におけるランダムな瞬時位相推定誤差成分の影響は、式 (8.14) の第 2 項によって与えられる。関係式 $N_{mlpe} = \sigma_{mlpe}^2/(f_L/2)$ が示すように、式 (8.7) の分散 σ_{mlpe}^2 は、PLL の低域通過特性によって、多数のサーボ領域において平均化され、さらに減少する。従って、PLL 出力におけるサーボチャンネルクロックジッターのチャンネルノイズ起因成分の電力を、次式のように求めることができる。

$$\sigma_{\hat{\theta}_{out}}^2 = \int_0^{f_L/2} \frac{\sigma_{mlpe}^2}{f_L/2} |H(f)|^2 df \approx \frac{\sigma_{mlpe}^2 B_{PLL}}{f_L/2} \quad (8.15)$$

式 (8.7) を式 (8.15) に代入することによって、チャンネルノイズに起因するサーボチャンネルクロックジッター成分と PLL 設計用パラメータの間における、簡単な関係が得られる。

$$\sigma_{\hat{\theta}_{out}} \approx \left\{ \frac{\sigma_n^2/B_n}{\sqrt{T_V}} \cdot \frac{B_{PLL}}{f_L} \right\}^{1/2} \quad (8.16)$$

よって、チャンネルノイズ起因の瞬時位相推定誤差は B_{PLL}/f_L により抑圧される。この $\sigma_{\hat{\theta}_{out}}$ はサーボチャンネルクロックジッターの一つの下限であり、SSML チャンネルの位置検出器とトラックアドレス検出器にとって、十分小さくなくてはならない。関係式 $f_L = M_{sv} f_{spin}$ により、式 (8.16) において、サーボ領域数 M_{sv} が減少するにつれて、サーボチャンネルクロックジッターは増大する。これは、サーボ領域数の設計において考慮すべき、もう一つの下限である。

なお、式 (8.16) は、 $B_n = f_s/2 \gg f_L/2$ である場合のみ成立する。すなわち、サーボループ更新周波数はチャンネルノイズ帯域幅よりもかなり低い。従って、 $f_L \rightarrow \infty$ にしたとしても、 $\sigma_{\hat{\theta}_{out}}$ は 0 にはならない。

PLL の設計過程においては、クロックマーク位相への追従に要する最小ループ帯域幅 B_{-3dB} を満たすように、式 (8.10) を用いてループの固有周波数 f_n が決定されれば、 B_{PLL} は (8.12) により与えられる。よって、ループ更新周波数 f_L は、上記の式 (8.16) が与える瞬時位相推定誤差を必要な量まで抑圧するため、十分高く設定すべきである。

8.3.6 性能シミュレーション

前節に示したように、サーボ PLL 設計のための全ての要件 (a)(b)(c) は、クロックマークの総数すなわちトラック全周当たりのサーボ領域総数 M_{sv} に関係している。上記の要件 (a)(b)(c) を満たすために、 M_{sv} は十分大きくあ

るべきであるが、もし M_{sv} が過大になるとトラック全周におけるサーボ領域の占有率が高くなり、フォーマット効率が減少する。よって、与えられたクロックマーク位相目標 θ_{mark} に対し、各検出器の位相追従誤差の要件を満たす M_{sv} の最小値を知る必要がある。

以下では、 θ_{mark} のモデルを与える式 (8.5) と、PLL のモデルを与える式 (8.8) に基づいて、クロックマークの総数とクロックマーク位相追従誤差の関係を、計算機シミュレーションにより調べた。

位相推定誤差 θ_{mlpe} は白色ガウス性ノイズ $N(0, \sigma_{mlpe}^2)$ として与えられる。2.5 inch 径 HDD 試作機におけるサーボチャネルクロックジッターの測定結果を参照して、目標とするクロックマーク位相 θ_{mark} を、白色ガウス性ランダム成分 $N(0, \sigma_{NRRO}^2)$ としてモデル化される機械的 NRRO ジッターと、SPM のコギングに起因する機械的 RRO ジッターの和として与えた。シミュレーションにおいては、NRRO ジッターの標準偏差 σ_{NRRO} を 9.5 ns(rms) に設定した。後者の RRO ジッターは、24 極の磁極を持ち 3 相電流により駆動される典型的 SPM を想定し、次式により与えた。

$$\theta_{rro}(k) = \sum_{j=3}^{96} \frac{1}{2^{2j}} \sin\left(2\pi \frac{jk}{M_{sv}} + \varphi(j)\right) \quad (8.17)$$

ここで j は RRO の次数であり、 $\varphi(j)$ は各 RRO 成分の位相であり一様分布を持つ確率変数である。

式 (8.8) の 2 次 PLL を、双一次 s-z 変換により、等価なデジタル系に変換した。デジタル PLL はループ更新周波数 f_L の 1000 倍のサンプリング周波数で動作する。ループ設計を最適化するため、固有周波数 f_n と制動係数 ζ の全ての組み合わせについて、シミュレーションを繰り返し行い、位相追従誤差の最小値を探索した。図 8.12 に、この探索に用いたシミュレーション結果の例を示す。

図 8.13 は、サーボチャネルクロックジッターをループ更新周波数 f_L の関数として示した、シミュレーション結果である。この図は、前節から期待されるように、 f_L が低くなるに連れて、サーボチャネルクロックジッターが増大することを示している。

8.4 最尤検出型同期サーボ方式の適用範囲

第 4 章及び本章の第 8.1 節や第 8.3.6 節で触れたように、最尤検出型同期サーボ (SSML) 方式の得失には、設計パラメータであるサーボ領域の総数 M_{sv} が密接に関係している。

図 8.14 に、SSML 方式の各性能指標及びサーボ領域総数の間の定性的な相関図を示す。図 8.14 の左側の流れにおいては、SSML 方式は、従来のセクターサーボ方式に比べて多数のサーボ領域を持つため、ヘッド位置制御ルー

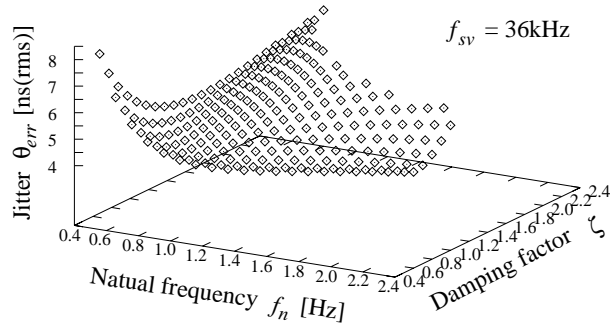


図 8.12: Plot of the jitter as a function of the natural frequency and damping factor of the PLL.

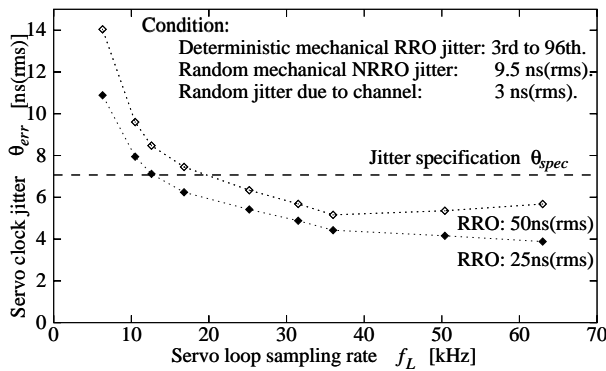


図 8.13: Servo clock jitter simulation results as a function of the servo loop sampling rate.

ブ更新周波数が高く、位置情報サンプリングの 0 次ホールドに起因する位相回転量が小さいため、制御帯域幅を広くできる。よって、位置制御ループに加わる外乱への耐性が強くなり、位置決め精度が高くなるので、トラック密度を高くでき、データ記録容量の増大が可能になる。

一方、図 8.14 の右側の流れにおいては、SSML 方式の多数のサーボ領域により、ディスク面のフォーマットにおけるサーボ領域占有率が増大し、それがデータ記録容量の減少をもたらす。このサーボ領域占有率増大を緩和するため、SSML 方式では、高いループ更新周波数を利用した広帯域 PLL により高精度外部クロックを生成し、それを参照した同期式最尤推定により、従来よりも磁化反転数が少なく短い位置マークやトラックアドレス記録パターンを用いても、十分な位置情報検出精度を得ている。但し、この緩和が成立するためには、各位置情報用の同期式最尤推定器の要求を、外部クロック精度が満たすことが必要である。

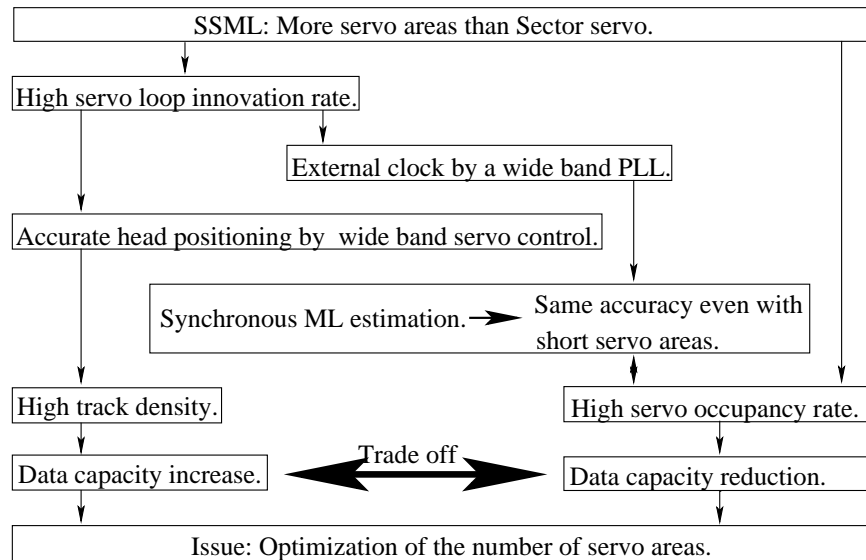


図 8.14: Relationship between major design parameters and performance of SSML scheme.

以上、SSML 方式全体の設計におけるサーボ領域総数 M_{sv} の影響をまとめると、 M_{sv} に関してトラック密度改善とサーボ領域占有率増大の間にトレードオフが存在し、また方式成立の要件である外部クロック精度も M_{sv} に依存する。以下では、これらの関係をシミュレーションにより定量的に調べ、パラメータ M_{sv} の設計方針を導く。

8.4.1 サーボチャンネルクロックジッターの統合性

サーボ領域の総数 M_{sv} の適切な範囲を導くため、先ず本節では、これまでの結果に基づいて、サーボチャンネルクロックジッターの統合性を議論する。

第 8.2.3 節と第 8.2.4 節に従えば、サーボチャンネルの各検出器が本来の性能を発揮するためには、サーボチャンネルクロックジッターは或る限界量を超えてはならない。これらの限界量、すなわちサーボチャンネルクロックジッターの仕様値は、SSML チャンネルの LPF 出力点において孤立再生パルスの PW_{50} が与えられる場合に、以下のようにまとめられる。

最尤位置検出器が、チャンネルノイズに対抗して優れた検出精度を実現するためには、第 7 章の結果により、精密位置マーク長が $T_{ms} = 2PW_{50}$ であるとして、サーボチャンネルクロックジッターは $\theta_{err} \lesssim 0.2PW_{50}$ を満足すべきである。また、第 8.2.4 節の結果により、最尤ヘッド位置検出器の位置検出オフセットを十分に小さくするためには、 $\theta_{err} \lesssim 0.25PW_{50}$ を満足すべきである。

Viterbiトラックアドレス検出器においては、アドレス検出エラーレートが 10^{-4} 以下であるためには、8.2.3節の結果により、 $\theta_{err} \lesssim 0.2PW_{50}$ が満足されるべきである。なお、このトラックアドレス検出時のシンボルエラーレート基準の根拠は、以下の通りである。磁気ディスク装置において最も厳しいアドレス検出シンボルエラーレートを要求される場合は、ディスク面の最内周側から最外周側へ、あるいは逆方向へ、全トラックを横切ってシーク動作を行う場合であって、その時には全検出対象アドレスが誤り無く検出されることが望ましい。この場合、アドレス検出イベントの総数は、ディスク径とトラック密度で決まるトラック総数及びシーク時のヘッド移動速度に依存するが、ここでは典型例として10,000回であるとすれば、アドレス検出エラーレート基準は 10^{-4} 以下となる。なお、シーク途中にトラックアドレス検出エラーが生起しても、その時点までの検出結果に基づいてアドレスの妥当性を判断する前方保護処理などによって、直ちにシークエラーにつながることを防止できる。

なお、一般に時間軸上において、ヘッドアンプ出力における PW_{50} は、ディスクの回転速度と直径ならびにデータの線記録密度などのドライブ設計パラメータに依存する。また、適切な浮上量設計によって、ディスク半径によらず PW_{50} の物理長がほぼ一定であるとする、 PW_{50} は時間軸上においてヘッドの半径位置に逆比例する。よって、与えられた機械的ジッターとサーボ領域数 M_{sv} の条件下で、実現可能な最小のジッター量を得るために十分広い PW_{50} が常に得られるとは限らない。もし、ヘッドアンプ出力点における PW_{50} が、各サーボ情報検出器が十分広いジッター許容範囲を持つには狭すぎる場合には、サーボチャンネルのLPFのカットオフ周波数 B_n を或る低い値に設定することによって、 PW_{50} を広げることができる。但し、低域通過フィルタリングによる信号エネルギーの損失が発生するため、位置などの検出精度の劣化とジッター許容範囲の拡大との間のトレードオフ関係を良く考慮すべきである。

以下の議論においては、小径の磁気ディスク装置において、固定のカットオフ周波数を持つLPF出力点における PW_{50} が50 nsであると想定した。この例では、サーボチャンネルクロックジッターへの要請は、 $\theta_{err} \lesssim 0.2PW_{50} = 10$ nsになる。サーボチャンネルクロックジッター仕様値を図8.13のグラフに示した。ここで、シミュレーションの入力クロックマーク位相の支配的成分は式(8.17)に示す正弦波状RROであると設定したので、上記のジッター仕様値をrms値に変換するために、 $\sigma_{err} \simeq \theta_{err(0-p)}/\sqrt{2}$ を用いた。

最低限必要なループ更新周波数 f_L は、サーボチャンネルクロックジッターの曲線がジッター仕様値を横切る点によって与えられる。上記のシミュレーション条件において、機械的RROジッター値50 ns(rms)に対するジッター仕様値を満足するには、 $f_L \gtrsim 20$ kHzが必要である。この場合には、例えばディスク回転周波数が典型的な値60 Hzであるとすると、サーボ領域の総数は

$M_{sv} \gtrsim 333$ を満たすべきである。また、機械的 RRO ジッター値が 25 ns(rms) の時は、 $f_L \gtrsim 12.6$ kHz が要求され、サーボ領域の総数は $M_{sv} \gtrsim 210$ を満たすべきである。

8.4.2 フォーマット効率

サーボ領域総数 M_{sv} について、SSML 方式がバランスの取れた性能を発揮する適切な領域を見つけるため、従来型セクターサーボ方式と SSML 方式をフォーマット効率の観点から比較する。

まず、同期サーボフォーマットにおけるサーボ領域の総数は、セクターサーボフォーマットの場合に比べて数倍多いため、SSML 方式のサーボ情報レートはセクターサーボ方式に比べ、かなり高い。

次に、同期サーボチャンネルにおいては、連続するサーボ領域の時系列について、サーボ記録磁化反転群の間に位相同期性が成立しているため、サーボ領域群から生成したサーボチャンネルクロックを参照することにより、サーボ情報を同期検出することができる。それに対して、セクターサーボ系においては、連続するサーボ領域群間の同期が正確には維持されない。そのためセクターサーボフォーマットは、再同期とチャンネルのゲイン制御を目的として、各サーボ領域の先頭部に、一定周期の繰り返し磁化反転パターンからなるプリアンプルを設けている。従って、サーボ領域の長さは、同期サーボ領域に比べて長い。

これらの差異を念頭においた上で、前記 2 種類のフォーマットにおけるデータ記録効率を、計算機シミュレーションにより比較する。公平な比較のため、双方のフォーマットについて、論理データフォーマットと、8/9 (0,4,4) チャンネル符号を用いた典型的 PRML データチャンネルを、共通条件として仮定した。データセクターには 512 Byte のユーザーデータが記録され、線記録密度は 160 kbit/inch であり、ディスク半径方向に 8 ゾーンに分割した Zoned bit recording を用いている。このゾーン分割は、ユーザーデータの記録容量が最大になるように調整した。論理データセクターが保持する 512 Byte のユーザーデータは、サーボ領域によって分断されるため、連続する複数のデータセグメントに分割されて記録される。その結果、データセグメントの個々について、データ再生チャンネルにおけるセルフクロック同期のために 12 Byte 長のプリアンプルが必要である。一方で記録動作は、ゾーン分割設計により周波数が決定される、固定クロックに同期して行われる。SSML 方式など同期サーボ方式においては、データの記録とサーボ情報の再生動作の間に、頻繁に切替が必要であるため、切替時間 T_{wr} は重要な設計パラメータである。SSML 方式のためのフォーマットを、図 8.1 に示す。

図 8.15 は、ユーザーデータ記録容量を切替時間の関数として示したものである。サーボ領域の総数が多いほど、切替時間の増大に伴う容量の減少は急

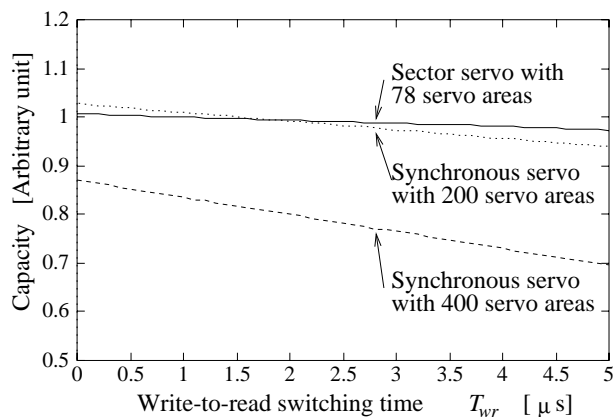


図 8.15: Data recording capacity as a function of the write-to-read switching time. Simulation results.

である。しかし、通常のヘッドアンプで実現される性能として、切替時間が $T_{wr} \lesssim 1 \mu\text{s}$ の場合には、サーボ領域の総数が 200 個の同期サーボフォーマットにおける容量損失は、セクターサーボフォーマットの場合に比べ、遜色は無い。

図 8.16 に、データ記録容量をサーボ領域総数の関数として示す。サーボ領域総数が大きい領域において、SSML 方式を用いる同期サーボフォーマットの容量は、セクターサーボ方式を凌駕している。これは各々のサーボ領域の長さの違いに起因する。

よって、SSML 方式を用いる同期サーボフォーマットのサーボ情報レート（サーボループ更新周波数）は顕著に高いものの、適切な数のサーボ領域と共に使用される限り、2 種類のフォーマットの間で、サーボ領域に起因するフォーマット効率の損失の違いは小さい。

8.4.3 最尤検出型同期サーボ方式の実用性

第 8.4.1 節と第 8.4.2 節の結果に基づいて、最尤検出型同期サーボ方式（SSML 方式）の一般的な適用範囲を、以下の様にまとめることができる。

サーボチャネルクロックジッターの増大に伴って、同期サーボ検出器の性能は劣化するため、図 8.13 に示すように、サーボ領域の総数 M_{sv} が小さ過ぎる領域は、同期サーボ方式にとって適当ではない。上記の例では、 M_{sv} は概ね 200 よりも大きくなければならない。一方で図 8.16 は、 M_{sv} が増大するに連れて、フォーマット効率あるいはユーザーデータ記録容量が減少することを示す。そのため、サーボ領域総数が過大な領域において SSML 方式を用いることは推奨できない。フォーマット効率の損失を 10% 以内に保つことを目標とす

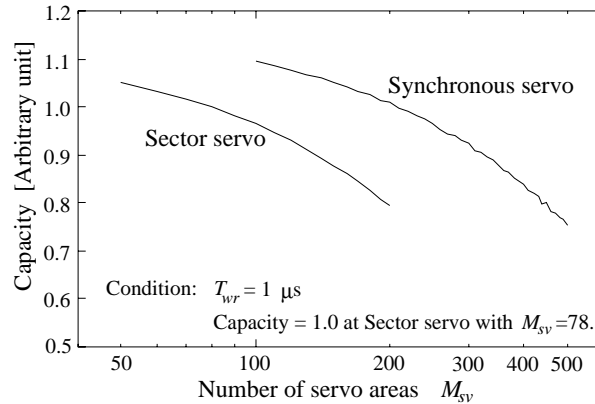


図 8.16: A comparison of capacity between the sector servo format and the synchronous servo format. Simulation results.

れば、サーボ領域の総数は $M_{sv} \lesssim 330$ を満たすべきである。これら二つの要請を総合すれば、上記の場合における M_{sv} の適切な範囲は $200 \lesssim M_{sv} \lesssim 330$ である。

このように、SSML 方式において、良い総合性能を得るためには、サーボ領域総数の適切な設計が必須である。また、SSML 方式の最も顕著な特徴は、従来型セクターサーボ方式と殆ど同等のフォーマット効率を持ちながら、トラック全周当たりのサーボ領域総数が大きいことによって、高いサーボループ更新周波数が得られることである。

8.5 実証

8.5.1 SSML チャンネルの実装

実験のため、図 8.2 に例示した SSML チャンネルを回路に実装した。これは VCO のような連続時間型アナログ信号処理回路と、最尤位相推定器と最尤位置推定器及び Viterbi 復号器のようなデジタル信号処理回路の両方を含む。全てのデジタル処理部は、 $0.8 \mu\text{m}$ CMOS プロセスによるゲートアレイで試作され、回路規模は約 9000 ゲートである。この IC は $f_s = 30.24 \text{ MHz}$ のサーボチャンネルクロック周波数において動作する。

一つのデジタル乗算累加算器は、クロックマークのための最尤位相推定器と 4 相精密位置マークのための最尤振幅推定器によって、時分割共用される [10]。内積演算のために、語長 7 bit のフラッシュ型 A/D 変換器によって離散時間化と量子化された入力信号サンプル系列 $\{z_i\}$ に対し、最大で 12 個までの重み付け係数が逐次乗じられる。係数の語長は 8 bit である。これらの係数群は装置の動作中に入れ替えられるよう、2 セットのバンクとして PROM

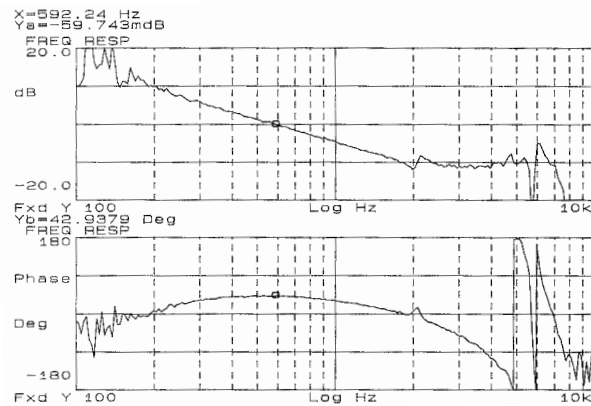


図 8.17: Open loop transfer characteristics of the tracking servo system.

(Programmable Read-Only Memory) に記憶されている。乗算器出力の語長は 13 bit であり、累加算器は 16 bit 長である。語長 8 bit の推定結果 $\hat{A}(x)$, $\hat{B}(x)$, $\hat{C}(x)$, $\hat{D}(x)$ は DSP に与えられ、PES の小数部 $\hat{x}_{frac,k}$ が求められる。位相推定結果は D/A (Digital-to-Analog) 変換器によって、アナログ量に変換され、PLL のループフィルタに与えられる。PLL により生成されたサーボチャンネルクロックは、SSML チャンネルの全てのデジタル部に供給される。

トラックアドレス検出器と Unique pattern 検出器の設計は、以下の通りである。A/D 変換器のサンプリングレートは、 $M_{sch} = 3$ を満たし、これら記録情報のビットレートの 3 倍に相当する。Unique pattern 検出器は非同期の閾値比較型 3 値データ検出器であって、その動作速度は Unique pattern のビットレートの 6 倍である。1/3 に間引きされた信号サンプル系列は、トラックアドレス \hat{m}_k を検出するため、2 状態の間の差動メトリックを追跡する Viterbi 復号器に与えられる。PES \hat{x}_k は、 $\hat{x}_{frac,k}$ と \hat{m}_k から DSP が演算することにより、得られる。

トラック上でサーボ領域とデータ領域は交互に存在し、サーボ情報検出チャンネルとデータ再生チャンネルが同時に使用されることは無いため、特性を電子的に調整可能な LPF や、A/D 変換器などのアナログ回路部は、データチャンネルとサーボチャンネルの間で時分割共用される。よって、SSML チャンネルは容易に 1 チップ型チャンネル IC に実装可能である。

8.5.2 実験

試作した SSML チャンネルを用いて、同期サーボフォーマットを用いる 2.5 inch 径磁気ディスク装置の上で、ヘッド位置決め制御系の性能を測定した。

図 8.1 に模式的に示したように、フォーマットは 420 箇所のサーボ領域を

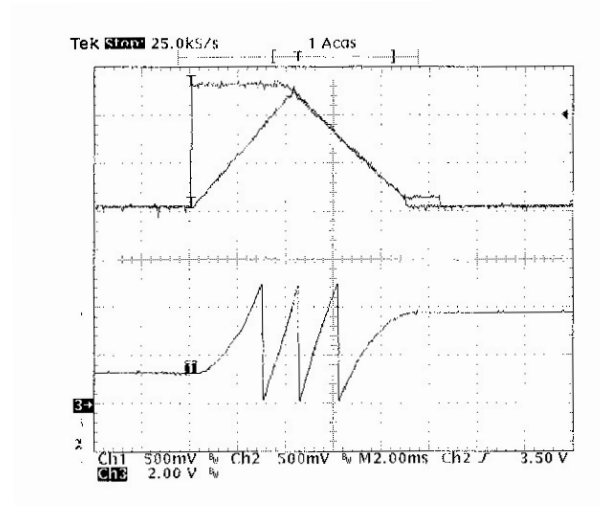


図 8.18: Velocity profile, measured velocity and the lower 8 bit of track address in the experimental drive. Digital data are converted to analog signals for measurements.

持ち、ディスク回転速度 60 Hz において、かなり高いサーボループ更新周波数 $f_L = 25.2 \text{ kHz}$ が実現された。サーボ領域がトラックに占める占有率は 13.3% である。トラックピッチは $4.8 \mu\text{m}$ である。このサーボフォーマットを PERM (Pre-Embossed Rigid Magnetic) ディスク [13] 上に形成した。トラッキング用のサーボ制御器としては、デジタル PID (Proportional, Integral and Differential) 制御器に、RRO を抑圧するための 1 次及び 2 次 AFC [20][21] を組み合わせたものを用い、サーボ用 DSP に実装した。トラッキングサーボ系の閉ループ帯域幅は、図 8.17 に示すように約 700 Hz である。PES を用いて測定したヘッド位置決め誤差は $\sigma = 0.24 \mu\text{m}(0\text{-p})$ であり、トラックピッチ $4.8 \mu\text{m}$ に対して十分小さい。

シーク動作においては、デジタル PD (Proportional and Differential) 制御器に切り替えて用いる。この時、DSP の演算能力の限界を考慮して、ループ更新周波数を 12.6 kHz に変更し、サーボサンプル系列も 1/2 に間引きして DSP に与える。図 8.18 は 1/3 ストロークシークの速度プロファイルであり、平均シーク時間は 12 ms 以下である。

以上述べたように、SSML 方式を用いるヘッド位置決め制御系の実用性が、トラッキングサーボとシークサーボの双方において実証された。

8.6 第 8 章の結論

本章では、同期用位相検出とヘッド位置検出などに最尤推定原理を用いる、最尤検出型同期サーボ方式 (Synchronous Servo scheme using Maximum-Likelihood detectors, SSML scheme) を提案した。SSML 方式の利点は、広いヘッド位置決め制御帯域を持つ高トラック密度の磁気ディスク装置において要求される、従来型セクターサーボ方式よりも高いサーボループ更新周波数を与えることである。SSML 方式の設計における要点として、各サーボ情報検出器のジッター許容能力とフォーマット効率の間のトレードオフ関係を考慮して、サーボ領域総数を設定すべきであることを指摘した。主にデジタル信号処理回路により構成した SSML チャネルを、磁気ディスク装置に実装し、ヘッド位置制御やシーク動作などの総合的な動作と、十分な性能を実証した。

参考文献

- [1] D. Abramovitch, T. Hurst and D. Henze, “An Overview of the PES Pareto Method for Decomposing Baseline Noise Sources in Hard Disk Position Error Signals”, *IEEE Trans. Magn.*, Vol. 34, No. 1, pp. 17-23, Jan. 1998.
- [2] R. Ehrlich and D. Curran, “Major HDD TMR Sources and Projected Scaling with TPI”, *IEEE Trans. Magn.*, Vol. 35, No. 2, pp. 885-891, March 1999.
- [3] C. Maury, “High track density for magnetic disk drives with an Embedded Servo positioning system”, *IEEE Trans. Magn.*, Vol. MAG-17, No. 4, pp. 1396–1402, July 1981.
- [4] D. Welland, et al., “Implementation of a digital read/write channel with EEPR4 detection”, *IEEE Trans. Magn.*, Vol. 31, No. 2, pp. 1180–1185, March 1995.
- [5] R. S. Shariatdoust, et al., “An integrating servo demodulator for hard disk drives”, *Proc. Custom Integrat. Circuits Conf.*, pp. 10.6.1–10.6.5, May 1993.
- [6] J. Sonntag, et al., “A high speed, low power PRML read channel device”, *IEEE Trans. Magn.*, Vol. 31, No. 2, pp. 1186–1195, March 1995.
- [7] K. Nagaraj, et al., “A median peak detecting analog signal processor for hard disk drive servo”, *IEEE Journal of Solid-State Circuits*, Vol. 30, No. 4, pp. 461–470, April 1995.
- [8] K. K. Chew, “Control system challenges to high track density magnetic disk storage”, *IEEE Trans. Magn.*, Vol. 32, No. 3, pp. 1799-1804, May 1996.
- [9] J. Ishikawa, Y. Yanagita, T. Hattori and M. Hashimoto, “Head positioning control for low sampling rate systems based on two degree-

- freedom control”, *IEEE Trans. Magn.*, Vol. 32, No. 3, pp. 1787–1792, May 1996.
- [10] H. Yada and T. Takeda, “A coherent maximum likelihood head position estimator for PERM disk drives”, *IEEE Trans. Magn.*, Vol. 32, No. 3, pp. 1867–1872, May 1996.
- [11] N. Hayashi, “A coding and decoding method of track address with Viterbi decoding”, *IEICE Trans.*, Vol. J78-C-II, No. 6, pp. 375–383, June 1995 (in Japanese).
- [12] H. Yada, N. Hayashi, T. Yamakoshi, H. Ishioka, Y. Onuki and N. Yamamoto, “Synchronous Servo Scheme Using Maximum-Likelihood Detectors”, in *Digest of The Magnetic Recording Conference*, IEEE, Minneapolis, USA, Sept. 1997.
- [13] K. Watanabe, T. Takeda, K. Okada and H. Takino, “Demonstration of track following technique based on discrete track media”, *IEEE Trans. Magn.*, Vol. 29, No. 6, pp. 4030–4032, Nov. 1993.
- [14] H. Yada, “Clock jitter in a servo-derived clocking scheme for magnetic disk drives”, *IEEE Trans. Magn.*, Vol. 32, No. 4, pp. 3283–3290, July 1996.
- [15] 山腰隆道, “位相同期装置及び位相同期方法”, 日本国特許(出願中), 特願平 9-351568, Dec. 1997.
- [16] ISO, “130 mm optical disk cartridge (B)”, *ISO Standard*, ISO-10089, 1990.
- [17] U. L. Rohde, “Digital PLL frequency synthesizers, Theory and Design”, *Prentice-Hall, Inc.*, pp. 23–24, 1983.
- [18] R. Gagliardi, “Introduction to communications engineering”, *A Wiley-Interscience publication*, pp. 31–37, 1978.
- [19] G. F. Franklin, J. D. Powell and M. L. Workman, “Digital Control of Dynamic Systems”, 3rd edition, *Addison Wesley Longman International*, pp. 449–478, 1997.
- [20] W. Messner and M. Bodson, “Design of adaptive feedforward controllers using internal model equivalence”, *Proc. American Control Conf.*, Baltimore, Maryland, pp. 1619–1623, June 1994.

- [21] H. S. Lee, “Implementation of adaptive feedforward cancellation algorithms for pre-embossed rigid magnetic (PERM) disks”, *IEEE Trans. Magn.*, Vol. 33, No. 3, pp. 2419–2423, May 1997.
- [22] Y. Onuki, H. Ishioka and H. Yada, “Repeatable runout compensation for disk drives using multi-loop adaptive feedforward cancellation”, *Proc. SICE*, 304 C-1, pp. 1093–1098, July 1998.

第9章 最尤検出型同期サーボ方式 による複数回転速度型磁気 ディスク装置

概要¹：第8章で述べた最尤検出型同期サーボ方式の一つの応用として、AV (Audio Visual) 用とコンピュータ用を兼用するのに好適な、複数回転速度型 HDD 技術を開発した。従来型セクタサーボ方式では困難であった低回転速度を、サーボ領域数の多い最尤検出型同期サーボ方式を用いて実現した。専用データ/サーボチャンネル LSI を開発し、2.5 inch 媒体可換型 HDD 試作機を用いて、動作を実証した。回転速度 37.5 Hz の低速運転ドライブと同 75 Hz の高速回転ドライブとの間で、同一物理/論理フォーマットのディスクを用いて同一の記録密度約 1.3 Gbit/inch² を確認し、両ドライブ間のディスク媒体の互換性と、デジタル圧縮動画の記録再生も確認した。

9.1 はじめに

ハードディスクドライブ (Hard Disk Drive, HDD) は、光ディスク装置やテープ装置などに比べて、ランダムアクセス速度やデータ転送速度が速いため、従来からコンピュータなどの IT (Information Technology) 用途での基幹ストレージである。さらに、1990 年代には HDD の記録密度が年率 60 ~ 100 % で伸び、光ディスク装置を越えて来ており、その記録容量は動画記録等の AV (Audio Visual) 用途にも十分になって来た。

ところで、HDD の線記録密度の増大によってデータレートも高速化しており、1 本の圧縮動画データストリームを記録する携帯型ビデオカメラに代表されるような、ポータブル AV 用途には高すぎる状況である。このような用途では、装置の消費電力や騒音の低減のために、むしろディスク回転速度を必要十分な値まで下げる方が良い。

他方、従来からの主用途である IT 分野では、データレートは高い方が良く、さらにランダムアクセス性重視の観点から回転待ち時間も短い方が良いので、回転速度を下げることは好ましくない。従って、小型のカード型 HDD

¹本章の出典: H. Yada, et al., "Head Positioning Servo and Data Channel for HDDs with Multiple Spindle Speeds", *IEEE Transactions on Magnetics*, Vol. 36, No. 5, pp. 2213-2215, Sept. 2000. ©2000 IEEE.

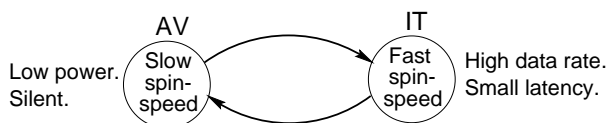


図 9.1: Concept of the 2 spin-speed AV/IT HDD.

あるいはリムーバブルハードディスクを、ポータブル AV 用機器と IT 用機器の間のデータ交換のためのブリッジメディアとして用いる場合、複数の回転速度 [2] で動作可能なことが望ましい。あるいは、AV 用ドライブを長時間運転するホームサーバー等の用途においても、同時に記録再生する AV データストリームの総数に応じて、回転速度を切り替えることによって、騒音や消費電力を低く保てる可能性がある。

しかし、従来の HDD は、高トラック密度と低コストを両立させるため、セクターサーボ方式を用いて、1 ディスク面当たり 1 個の磁気ヘッドをデータ記録再生とヘッド位置検出に時分割使用している。この方式では、ディスク面上に、同心円状の記録トラック群を等間隔に寸断して、放射状のサーボ領域を数十箇所設ける。再生信号からヘッド位置情報を検出するにあたって、各サーボ領域においてビット同期を取り直すために、各サーボ領域の先頭部には長いプリアンプが設けられている。よって、サーボ領域の総数を大幅に増やすと、サーボ領域がディスク面上に占める割合が増大し、記憶可能なデータ量が減少するので、サーボ領域総数の大幅な増大は困難である。従って従来型セクターサーボ方式では、ディスクの回転速度を下げるとサーボループ更新周波数が低下し、各種外乱を抑圧するために必要なサーボ帯域が確保しにくくなり、ヘッド位置決め精度が劣化するので、高トラック密度の維持は難しいと考えられる。まして、低速回転時と高速回転時における、同一ドライブの兼用動作や同一ディスクの互換性確保は困難である。

本章では、これらの課題に対し、第 8 章で述べた従来比で数倍のサーボ領域数を持つ最尤検出型同期サーボ方式 (SSML 方式) [4][5] を適用することによって、HDD の低速回転と高トラック密度を両立させ、さらに低速と高速の 2 回転速度での動作を可能にすることを提案する。次に、SSML 方式用データ/サーボチャネル LSI を新たに開発し、高速回転型と低速回転型の 2 種類のリムーバブル HDA (Head-Disk Assembly) に組み合わせて、ヘッド位置制御とエラーレートの評価を行い、2 種類の HDA 間での同一ディスクの互換性を確認し、MPEG-2 (Moving Picture Expert Group-2) 方式で圧縮された動画の記録再生も実証したので、報告する。

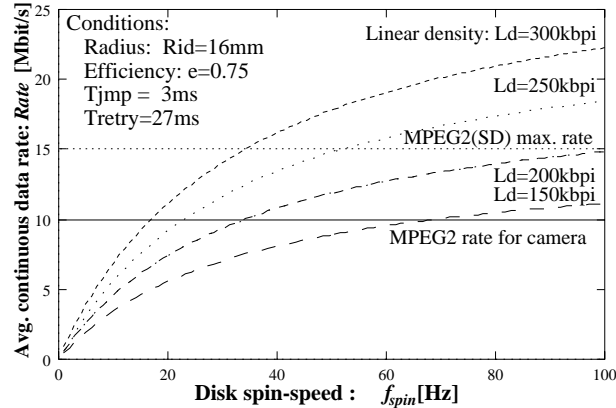


図 9.2: Average continuous user data rate as a function of the disk rotational frequency.

9.2 AV 用途のためのディスク回転速度

ポータブル AV 用途における最適なディスク回転速度 f_{spin} の設定に際しては、ユーザー側の得失の観点から、動画等の実時間連続記録 / 再生に必要な連続平均ユーザーデータレート $Rate$ と、ドライブの消費電力のトレードオフを考慮すべきである。

単純に 1 本の AV データストリームを記録 / 再生する場合、同心円状の多くのトラックを順次ジャンプしながら記録 / 再生するので、最もデータレートが低い最内周トラックにおいて、 $Rate$ は次式で表される。

$$Rate = \frac{2\pi e R_{id} L_d}{T_{jmp} + T_{retry} + 1/f_{spin}} \quad (9.1)$$

ここで、 R_{id} は最内周側トラックの存在半径、 L_d は線記録密度、 e はトラック利用効率、 T_{jmp} はトラックジャンプ時間、 T_{retry} は再試行によるエラー処理時間である。代表的条件において、 $Rate$ を f_{spin} の関数として示した結果を図 9.2 に示すが、当然、ディスク回転速度が速いほど、 $Rate$ は高くなっている。しかし、現在の標準的な高効率動画圧縮方式である MPEG-2 を用いる場合には、高々 10 Mbit/s 程度のデータレートで十分な画質が得られる。この場合、線記録密度が高々 $L_d = 200 \text{ kbit/inch (kbp)}$ であるとしても、ディスク回転速度は $f_{spin} = 35 \text{ Hz}$ 程度で十分である。

9.3 複数回転速度対応 HDD 技術の原理

図 9.1 に示すように、ポータブル AV と IT のブリッジメディアとして、二つの動作モードを持つカード型 HDD、あるいは、それらの動作モードを持つ

ドライブの間で互換可能なリムーバブル・ハードディスクを想定する。一つのモードは遅いスピンドル回転速度 f_{spin1} を持つ低速モードであり、他方は早い回転速度 f_{spin2} を持つ高速モードである。

ここでディスク回転速度は、ドライブ設計時の基本パラメータであるので、表 9.1 に示すように、多くの設計課題と関係がある。

表 9.1: Spin-speed related design issues.

Parameter	Relationship
Head flying height: d_{FH}	d_{FH} relates to f_{spin} .
Media data rate: f_d	$f_d \propto f_{spin}$
SPM power consumption: P_{spm}	$P_{spm} \propto f_{spin}$
Servo loop sampling freq.: f_L	$f_L = M_{sv} f_{spin}$

9.3.1 複数回転速度対応 Head-Disk Assembly

固定 HDD を複数回転速度で動作させる場合には、一つの HDA が、ディスク回転むら（線速度方向並びに半径方向の周期振れや非周期振れ）、ディスクの機械振動、浮上量、電磁変換などについて、複数の回転速度に於て、所要の性能を満足せねばならない。

一般に、ヘッド浮上量 d_{FH} はヘッド-ディスク間の相対線速度 v に依存し、線速度は $v = 2\pi r f_{spin}$ で与えられる。よって、二つの回転速度 f_{spin1} と f_{spin2} における浮上量 d_{FH1} と d_{FH2} は、最内周側から最外周側までの全半径範囲 $r_{id} \leq r \leq r_{od}$ において、ほぼ等しくなければならない。この条件は、2~40 m/s の広い線速度範囲に於て略一定の浮上量を持つ専用スライダにより、満足可能である [2]。

あるいは、低速専用リムーバブル HDD と高速専用リムーバブル HDD の間で、一枚のディスクを互換使用するだけであれば、上記の各要件を満たすように各 HDA を専用化すれば良いので、基本的に従来技術で対応可能である。この場合、リムーバブル機固有の設計課題として、回転に伴うジャイロモーメントに対抗するディスクチャッキング力の確保などが加わるが、回転速度を下げれば、ジャイロモーメントも比例して下がるので、高速回転機に比べ、低速回転機の設計は特に困難ではない。

また、HDD の消費電力の構成要素のうち、スピンドルモータ (SPM) の消費電力は回転速度が速いほど大きい [2]。よって、HDD 全体の消費電力は、回転速度 f_{spin1} をユーザーデータレートに必要な下限まで下げることにより、大きく削減可能である。

これらの考察に従って、本章の実験では、高速モードのディスク回転速度

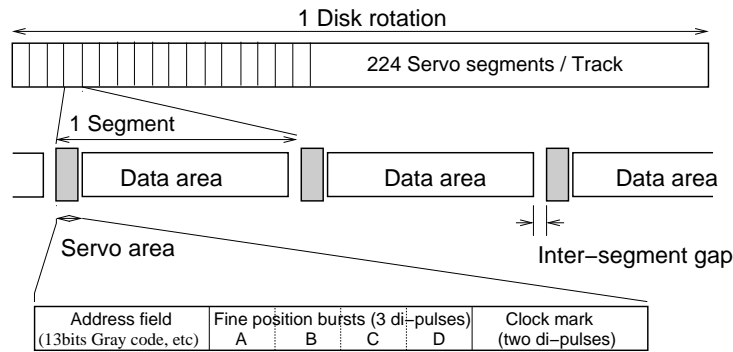


図 9.3: Synchronous servo format.

は、現在の 2.5 インチ HDD 製品で一般的な $f_{spin1} = 75 \text{ Hz}$ とし、低速モードの回転速度は、その半分である $f_{spin2} = 37.5 \text{ Hz}$ に設定した。なお本章の目的はサーボ系とデータチャンネル系の実証であるため、HDA の準備が容易なリムーバブル HDD を用いた。

9.3.2 複数回転速度対応ヘッド位置決め制御系

今日の HDD において、制御器の方式にもよるが、ヘッド位置決め系のサーボ帯域 B_{sv} はおよそ 500 Hz 以上であり、今後のトラック密度向上には、さらに広い帯域が必要になる [6]。従来型 HDD では、セクターサーボ方式に基づきサンプリング制御を行う。よって、帰還ループにおける位相回転の悪影響を抑えて安定な制御を行うためには、サーボループ更新周波数 f_L は $f_L \gtrsim 20B_{sv}$ を満たすことが望ましく、少なくとも $f_L > 10B_{sv}$ を満たすことが必要である。一方で、サーボ領域数を M_{sv} と記せば、ループ更新周波数は $f_L = M_{sv} f_{spin}$ と表され、ディスク回転速度に比例する。よって、低速モードにおける回転速度 f_{spin1} において、 M_{sv} は $M_{sv} f_{spin1} > 10B_{sv} \approx 5000$ を満たす必要がある。例えば、 $f_{spin1} = 37.5 \text{ Hz}$ の低速モードにおいては、トラック 1 周あたり 133 個以上のサーボ領域が必要である。これは、従来のセクターサーボ型 HDD が持つサーボ領域数の約 2 倍に相当する。

このような多数のサーボ領域をフォーマット効率低下なしに実現するため、サーボ方式には、第 8 章で提案した SSML 方式を用いた。

図 9.3 にサーボフォーマットを示す。サーボ情報領域数は 224 であり、従来型セクターサーボフォーマットの約 4 倍に相当するが、一領域が短いためサーボ占有率は 9.87% であり、従来型と比べ遜色はない。サーボ領域数が多いため、高速モード ($f_{spin2} = 75 \text{ Hz}$) の場合のサーボループ更新周波数 16.8 kHz に対し、低速モード ($f_{spin1} = 37.5 \text{ Hz}$) でも 8.4 kHz を確保できる。よって、

一般的な数百 Hz 程度のサーボ帯域であれば、低いサーボループ更新周波数による位相回転の影響を余り受けない制御設計が可能である。図 9.3 において、一つのサーボ領域 (Servo area) には、ヘッド位置信号 (Position Error Signal, PES) の整数部であるトラック番号を表す Address field と、トラックピッチ以下の小数部を検出するための 4 相精密位置マーク A, B, C, D 及びクロックマークが、通常の 2 値飽和磁気記録により形成されている。ここで各精密位置マークは、第 7 章と第 8 章で例示した 2 つの磁化反転からなる簡単なマークではなく、ビット列 $\{b_j\} = \{101010\}$ から成り、6 個の磁化反転を持つので、以下では位置バーストパターンと呼ぶ。また、クロックマークは 4 つの磁化反転から成る。

k 番目 ($k = 1, 2, \dots, 224$) のサーボ領域における、ビット間隔 T_{sbit} のサーボ情報ビット系列 $\{b_j\}$, $b_j \in \{0, 1\}$ の再生信号は、次式で表される。

$$s(t) = \sum_j (b_j - 0.5)d(t - jT_{sbit}) \quad (9.2)$$

ここで、 $d(t) = h(t) - h(t - T_{sbit})$ は、半値幅 PW_{50} を持つローレンツ型孤立波形 $h(t) = 1/(1 + (2t/PW_{50})^2)$ から構成される、ダイパルスである。

最尤検出型同期サーボ系 (SSML 系) の構成は、第 8 章に示したブロック図と同じである。再生信号 $s(t)$ にノイズ $n(t)$ が重畳された $z(t)$ は、SSML チャンネルに入力され、先ず低域通過フィルタ (Low-Pass Filter, LPF) で雑音帯域 B_n を制限され、周波数 f_s のサーボクロックで標準化されてサンプル系列 $\{z_i\}$ になる。ヘッド位置やトラック番号及びサーボクロック生成用回転位相情報などの情報は $\{z_i\}$ から検出される。

SSML チャンネルは、 $\{z_i\}$ のうち、クロックマーク再生波形サンプル系列と直交係数ベクトルとの内積演算を行って得たクロックマーク位相の最尤推定結果 $\hat{\theta}_k$ を、サーボ PLL (Phase-Locked Loop) に与え、サーボクロックを生成する。このサーボクロックはディスク回転に同期して常に生成されるので、その周波数は回転速度に比例する。すなわち、 M_{PLL} を PLL の分周比として、 $f_s = M_{PLL}f_L = M_{PLL}M_{sv}f_{spin}$ で表される。

k 番目のサーボ領域における PES: \hat{x}_k は、各々ビット列 $\{b_j\} = \{101010\}$ から成る二つの位置バーストパターン $Burst_A$ と $Burst_B$ からの再生サンプル系列に対し、あらかじめ記憶しておいた係数ベクトルとのデジタル内積演算を行うことにより、振幅値を最尤推定し、それらの差分として求める。

$$\hat{x}_k = \sum_{i \in Burst_A} z_i c_{i-i_A} - \sum_{i \in Burst_B} z_i c_{i-i_B} \quad (9.3)$$

ここで $c_i = s(i/f_s)$ 、 i_A と i_B は各々 $Burst_A$ と $Burst_B$ の開始時刻である。同様に、他の二つの位置バーストパターン $Burst_C$ と $Burst_D$ から、 \hat{x}_k に比べて位相が 90 度ずれた PES を得る。

また、アドレス領域の信号系列 $\{z_i\}$ に対し、PR(1,-1) 用ビタビ復号を行い、トラックアドレス \hat{m}_k やサーボ領域番号 \hat{k} を検出する。サーボ制御用デジタル信号処理プロセッサ (Digital Signal Processor, DSP) は、この \hat{m}_k と前記 2 相の PES から、ディスク半径方向のヘッド位置を連続的に知ることが出来る。また \hat{k} は、サーボクロックの同期維持確認及びデータセクター番号の計算に用いられる。

この SSML チャンネルにおける複数回転速度への対応について述べる。サーボ領域の情報記録密度は回転速度によらず共通のため、回転速度 f_{spin} を変えると T_{sbit} と PW_{50} は f_{spin} に逆比例する。よって、サーボチャンネルクロック周波数は、回転速度に比例するよう切り替えられる。すなわち、 M_{PLL} と M_{sv} を共通として、 $f_{s1} = M_{PLL}M_{sv}f_{spin1}$ 及び $f_{s2} = M_{PLL}M_{sv}f_{spin2}$ である。前記の例では、高速モードでは $f_{s1} = 73.92$ MHz、低速モードでは半分の $f_{s2} = 36.96$ MHz に設定される。また、サーボチャンネル帯域幅 B_n は、 $B_n \propto f_{spin}$ となるよう調整される。サーボ PLL のループフィルタ時定数も同様に調整される。

図 9.4 に、トラッキング制御系のブロック図を示す。制御器は PID (Proportional, Integral and Differential) コントローラである。また、ディスク回転に同期した周期的ヘッド位置外乱 (Repeatable Run-Out, RRO) を抑圧するため、1 次の RRO に対する適応フィードフォワード制御 (Adaptive Feedforward Canceller, AFC) を付加した。特にリムーバブル HDD の場合、ディスクをスピンドル軸にチャッキングする際の数 $10\mu\text{m}$ の偏心によって巨大な 1 次 RRO が生じるが、この AFC によって、40 dB 以上の抑圧効果を得ている [7]。この制御系において、サーボループ更新周波数 f_L は、高速モードで 16.8 kHz、低速モードでは 8.4 kHz に切り替わる。AFC に必要な正弦波発生部などは、ループ更新周波数に自動的に追従する。なお、 f_L の変更によって、DSP 演算時間や D/A 変換時の 0 次ホールダによる位相回転に起因して制御特性が変化するため、各回転速度に対して、PID 制御器の伝達関数を定める係数 C_P 、 C_I 、 C_D を最適化した。

シーク制御は、HDD で一般的な、状態空間で与えられた速度プロファイル目標値に対する速度制御である。制御器は PI コントローラであり、速度オブザーバと加速度フィードフォワード、及びディスク偏心による 1 次 RRO の影響を抑える為の 1 次 AFC を付加している。回転速度の切替えに対応するため、上記トラッキング制御系と同様に、制御器の係数を最適化した。

隣接トラックジャンプは位置制御により行い、PID 制御器に、ドライブ個体ばらつきや非線形外乱への耐性強化のための繰り返し学習制御器を付加したものをを用いた。さらに低速機では、整定ばらつき低減のため、加速度フィードフォワードを PID 制御器出力点に加算した。

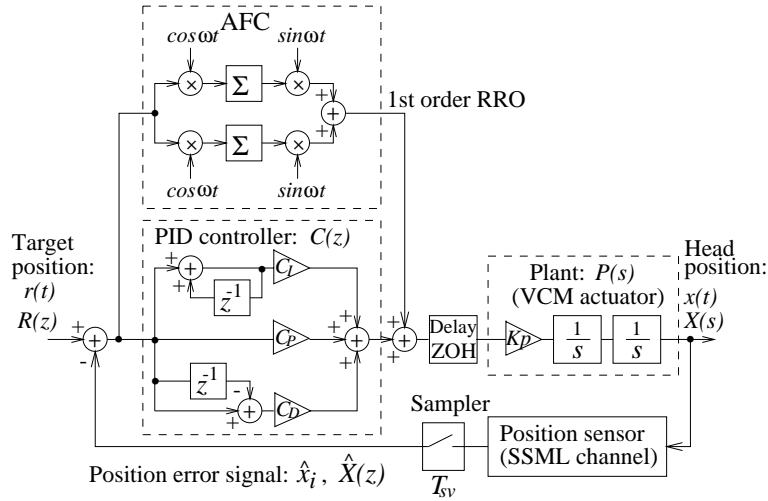


図 9.4: Tracking servo system.

9.3.3 複数回転速度対応データチャンネル

HDD のチャンネルデータレート f_d は線速度 v に比例するので、線記録密度を D_L と表せば、 $f_d = vD_L = 2\pi r f_{spin} D_L$ の関係より、 f_d は半径 r と回転速度 f_{spin} に比例する。ここで、 $r_{id} < r_{od}$ 及び $f_{spin1} < f_{spin2}$ の関係があるため、簡単のため線記録密度 D_L は最内周と最外周で同じとすれば、データチャンネルは、広いデータレート範囲 $2\pi r_{id} f_{spin1} D_L \leq f_d \leq 2\pi r_{od} f_{spin2} D_L$ をカバーする必要がある。例えば、 $r_{od} = 2r_{id}$ であり、 $f_{spin2} = 2f_{spin1}$ とすれば、データレートは 4 倍変化することになる。

一般の一定回転速度の HDD においても、線記録密度が略一定のゾーンビット記録を行っており、データレートは内周側から外周側まで 2 倍程度変化する。よって、もともとデータチャンネルはデータレート変化に対応可能な構成になっている。従って、複数回転速度への対応としても、チャンネルの回路方式は保存したまま、最低速回転時の内周における最低レートから最高速回転時の外周における最高レートまで、データレート可変範囲を拡張すれば良い。

9.4 実験と性能評価

9.4.1 実験用試作ドライブ

表 9.2 に試作機の諸元を示す。回転速度 75 Hz と 37.5 Hz の 2 種類の 2.5 inch リムーバブル HDA 及び同一物理フォーマットのディスクを用いる。これらの HDA では、流体軸受型 3 相 12 極スピンドルモータと、アクチュエータとして一軸回転型ボイスコイルモータを用いた。ヘッドは MR/Inductive ヘッ

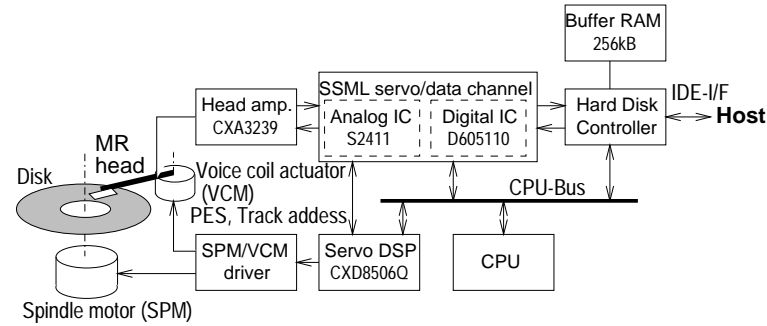


図 9.5: Block diagram of the prototype drive.

ドであり、記録ヘッド幅は $3.0\ \mu\text{m}$ 、再生ヘッド幅は $2.6\ \mu\text{m}$ 、機械的浮上量は約 $40\ \text{nm}$ である。ディスクの膜構造は CoCrPt/Cr/Glass 基板であり、その磁気特性は $H_c = 2100\ \text{Oe}$ 、 $M_r t = 0.75\ \text{memu/cm}^2$ である。

図 9.5 に実験機の電気系ブロック図を示す。SSML チャネルとデータチャネルは、アナログ処理を行なう前段のバイポーラ集積回路 “S2411” と、デジタル処理等を行なう後段の LSI (Large Scale Integrated circuit) “D605110” により、構成される。D605110 は、設計ルール $0.35\ \mu\text{m}$ の CMOS (Complementary Metal Oxide Silicon) ゲートアレイであり、SSML チャネル部の回路規模は 25,797 ゲート (面積換算) である。

SSML チャネルにより検出されたサーボ情報を受け取って、16 bit 固定小数点 DSP コアを含むサーボ用 LSI “CXD8506Q” はトラッキング制御およびシーク制御を実行する。同 LSI の動作クロックは回転速度に関わらず一定である。

データチャネル用として、S2411 は、カットオフ周波数を電子調整できる Bi-quad 型 7 極 2 零等リップル型 LPF 兼等化器、自動利得調整 (Automatic Gain Control, AGC) ループのための可変利得増幅器、A/D 変換器、データクロック PLL 用電圧制御発振器 (Voltage-Controlled Oscillator) 及び周波数シンセサイザなどを含む。また D605110 は、3 タップのトランスバーサル型適応等化器、AGC ループ用振幅検出器、PLL 用位相検出器、ピタピ検出器及びチャネル符号 / 復号器を持つ。チャネル符号化方式は、 $8/9$ ($0, 4/4$) ブロック符号化 PR4ML (Partial-Response class IV Maximum-Likelihood) と $8/10$ MSN トレリス符号化 PR4ML[8] を実装したが、実験では前者を用いた。実験に用いた 2 回転速度対応試作機では、データレート変化範囲は約 3 倍であるため、上記の LPF 兼等化器のカットオフ周波数と、VCO の周波数可変範囲を、低域側に拡張した。

表 9.2: Specification of the prototype drives.

Specification	Slow drive	Fast drive
Disk spin-speed [Hz]	37.5	75
Media data rate [Mbit/s]	27.8-39.3	55.6-78.6
Areal density [Gbit/inch ²]	1.31	←
Linear density [kbit/inch]	164.8	←
Track density [track/inch]	7,938	←
Disk size [mm]	65 (2.5 inch)	←
Cartridge size [mm]	69 × 72 × 4	←
Drive size [mm]	79 × 108 × 10.5	←

9.4.2 ドライブ消費電力の削減効果

スピンドルモータの消費電力を、低速機と高速機それぞれ 2 台について測定し平均した結果、高速機の 587 mW に対し、低速機では 273 mW にほぼ半減できた。通常の 2.5 inch HDD における連続記録あるいは再生時の消費電力が 2 W 程度であることを考えれば、本方式による消費電力削減効果は顕著である。

なお、今回の試作機は、電気回路系に計測用回路等の多くの冗長部を含み、ドライブ全体の消費電力測定対象としては不適切であるため、その測定は行ななかった。本方式の HDD における、唯一の消費電力増大要因は、SSML チャネルの検出部の回路規模が、従来型セクターサーボ方式の場合より大きいことである。実際、設計シミュレーションによれば、デジタル LSI D605110 における SSML 検出部の瞬時消費電力は約 150 mW と見積もられた。しかし、実験用の冗長な回路の省略、さらに微細なプロセスルールによる半導体回路の実現、サーボ領域以外での SSML チャネル部の動作を停止するパワーマネジメント等を行えば、その消費電力のドライブ全体への寄与は殆ど無視できると見込まれる。

9.4.3 ヘッド位置決め制御系の諸性能

表 9.3 にトラッキング制御系の性能評価結果をまとめる。安定性の観点から、開ループ特性におけるゲインマージンは 6 dB 程度、位相マージンは 35 度程度を確保しながら PID 係数を調整した結果、ゼロゲイン周波数は高速機で約 840 Hz と十分広く、低速機においても 704 Hz であり、高速機に比べ若干狭いものの十分なサーボ帯域を得た。図 9.6 に、トラッキング制御系の開ループ伝達関数 $C(s)P(s)$ のボーデ線図を示す。

外部からの衝撃や振動を加えない静的状態で、ヘッド位置決め精度を測定

表 9.3: Performance of the servo system.

Performance	Slow drive	Fast drive
f_{spin} [Hz]	37.5	75
f_L [kHz]	8.4	16.8
Servo bandwidth [Hz]	704	841
Gain margin [dB]	6.0	5.9
Phase margin [dB]	33.0	36.3
Tracking error [$\mu\text{m}(0\text{-p})$]	0.17	0.142
- RRO component [$\mu\text{m}(0\text{-p})$]	0.063	0.068
- NRRO & Noise component [$\mu\text{m}(0\text{-p})$]	0.157	0.131
Average seek time [ms]	15	13
Seek error rate	$< 1 \times 10^{-5}$	$< 1 \times 10^{-5}$
Average track jump time [ms]	1.27	1.76
Maximum track jump time [ms]	3.12	3.34
Minimum track jump time [ms]	1.08	1.62

した結果は、高速機・低速機ともにトラックピッチの約5%以内であり、実用上十分な性能であった。但し、高速機に比べ、低速機の位置決め精度は約20%悪いため、その原因を、PESの小数部の分析により調査した。まずPESの小数部を、回転同期平均法によりRRO成分とそれ以外の成分(NRRO成分と位置検出ノイズ成分)に分離した結果、表9.3に示すように、高速機と低速機の間で、RRO成分はほぼ同じであることが判った。この理由は、低速機において f_{spin} が低くサーボ帯域が狭くなっても、各RRO成分の存在周波数がSPM回転数 f_{spin} に比例するため、抑圧残留誤差は変化しないか、むしろ改善されるためである。これに対し、RRO以外の成分は、必ずしも回転数に強く依存しないため、 f_{spin} 低下によってサーボ帯域が狭まることにより、抑圧残留量が増えたと考えられる。これは、図9.7に示すPESのスペクトラム解析結果において、低速機では低周波数領域の連続スペクトル成分が大きいことから支持される。この連続スペクトル成分の大きさの差は、図9.8に示すトラッキング制御系の閉ループ位置外乱抑圧特性を示す感度関数(Sensitivity function) $1/(1+C(s)P(s))$ のゲイン差に起因する。

このように、 f_{spin} を低速化すると、サーボループ更新周波数 f_L の低下によって、制御系の外乱抑圧周波数特性が低域方向にやや移動し、NRRO成分やノイズによる位置決め誤差が増大する。よって、複数の回転速度でドライブを動作させるためには、最低回転速度において目標の位置決め精度を満足するよう、ループ更新周波数および制御器を設計することが必要である。そのため、今回提案する同期サーボ方式はループ更新周波数を高く取れるので有利である。

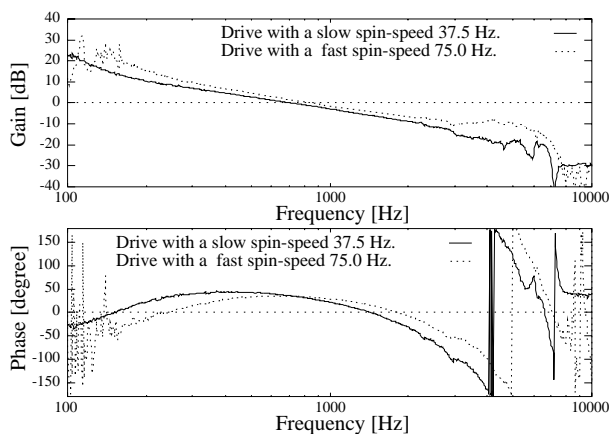


図 9.6: Bode diagram of the open-loop tracking servo systems in the slow spin-speed and fast spin-speed drives.

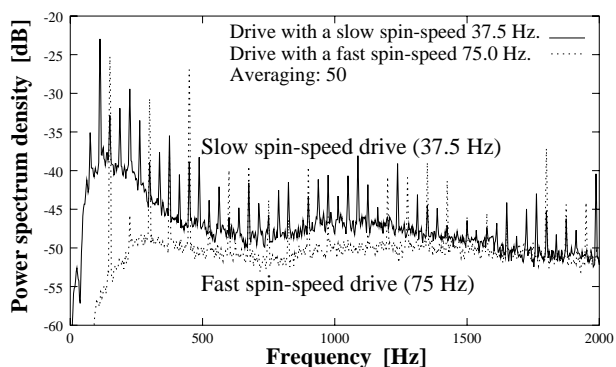


図 9.7: Power spectrum of the position error signal.

次に、表 9.3 のシーク制御の性能において、低速機では高速機に比べ、平均シーク時間が 2 ms 増加している。これは、サーボループ更新周波数の低下によりアドレスエラーがシークに及ぼす影響が無視できないので、目標トラック近傍での整定時に起こるシークエラーを削減するために減速加速度を高速モードの半分に設定したからである。その結果、低速モードにおいても高速モードと同等の 10^{-5} 以下のシークエラーレートを得ている。

AV 用途で実時間連続性を確保するためには、式 (9.1) から判るように、トラックジャンプ時間が全半径に渡って所定値以下である必要がある。この観点から、低速機において、隣接トラック間ジャンプ時間を全トラックについて測定した結果を、図 9.9 に示す。この結果を統計処理して得た平均値と最大値及び最小値を表 9.3 に示す。低速機において、トラックジャンプ時間最大値は 3.1 ms であり、実時間連続性の確保において障害にはならない。なお、

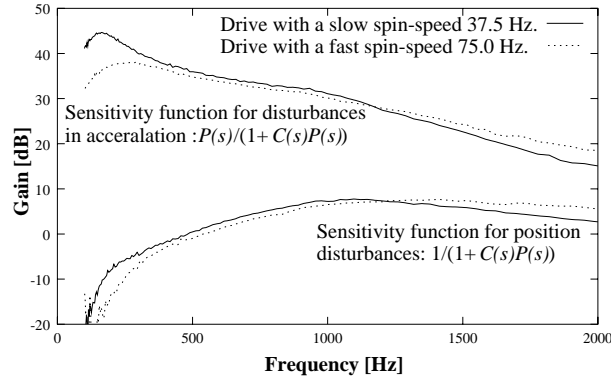


図 9.8: Sensitivity functions of the closed-loop tracking servo systems.

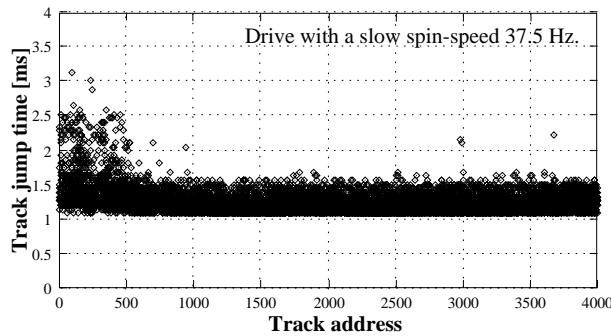


図 9.9: Distribution of the track jump time in the slow spin-speed drive.

図 9.9 における最内周部でのジャンプ時間増大は、試作 HDA の一部の機構的不具合のためであり、低速時の制御性能には無関係である。

9.4.4 データ記録再生チャンネルの性能

高速ドライブと低速ドライブを各々3台用いて、各ディスク面の各ゾーン毎に、ピタビ検出及びチャンネル復号後の再生データを記録データとシンボル(8 bit)毎に比較することにより、データチャンネルのエラーレートを測定した。エラーの種類として、次の二つの事象に分別して、計測した。

第1のエラー事象はバーストエラーである。1シンボルがエラーした後に自然復帰しない長大な連続エラーを、バーストエラーとして計測した。エラーの計測単位は二つのサーボ領域に挟まれた1データセグメントであり、この中には、ディスク最内周側で296シンボル、最外周側では432シンボルのユーザーデータが記録されている。各ドライブの全ゾーンでのバーストエラーレート測定値を全ゾーン間およびドライブ3台の間で平均した結果、セグメント

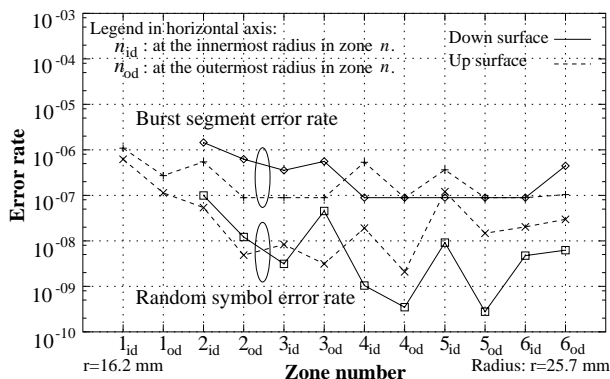


図 9.10: Error rate of the fast drive when reading the disk cartridge written by the slow drive.

エラーレートとして、低速機で 8.58×10^{-8} 、高速機で 1.29×10^{-7} であり、実用的な性能を確認した。なお、このエラーの原因は、データセクター先頭部やサーボ領域通過直後でのセルフクロック同期確立失敗、あるいは Sync パターン検出誤りなどであり、コントローラに内蔵する誤り訂正符号 (Error Correction Code, ECC) では訂正不可能だが、再試行 (Retry) により救済可能である。

第 2 のエラー事象はランダムエラーであり、前記バーストエラー以外の全てのエラーをランダムエラーと見なした。ランダムエラーの原因は、一般的にノイズ、符号間干渉、記録磁性膜の微視的欠陥、ヘッドのオフトラックなどと考えられる。全ゾーンにおいて測定し、ゾーン間とドライブ間で平均したランダムシンボルエラーレートは、低速機において 1.23×10^{-9} 、高速機において 7.26×10^{-9} であった。このエラーが完全にランダムであるとすれば、コントローラに内蔵された Reed-Solomon ECC (3 interleave/sector, 7 parity symbol/interleave) による誤り訂正後のセクターエラーレートは約 10^{-23} になるので、IT 用途で求められるデータ信頼性仕様を満たすものである。

次に、二つのモード間のデータ/サーボ系の互換性を確認するため、低速機で記録したディスクを高速機で再生した場合の、各ゾーンにおけるエラーレートを測定した。図 9.10 に示すように、ディスクの両面について、全半径において 10^{-6} 以下のランダムエラーレートを確認した。また、バーストエラーレートもほぼ 10^{-6} 以下であった。

また、これらの試作機を用いて、MPEG-2 (SP@ML) で圧縮した動画データストリームの記録再生を行った結果、高速機においては 15 Mbit/s、低速機においては 10 Mbit/s のデータレートまでの実時間連続動作を確認した。

9.5 第 9 章の結論

最尤検出型同期サーボ方式の高いループ更新周波数を利用することにより、従来、サーボ帯域確保の制約により困難であった、HDD の低回転速度化あるいは複数回転速度化が可能であることを実証した。

2.5 inch 径の媒体可換型 HDD を試作し、低回転速度 37.5 Hz と高回転速度 75.0 Hz にて、略同等のヘッド位置決め性能とデータ記録密度 1.3 Gbit/inch² を達成し、低回転速度化により装置の消費電力が大きく減少することを確認した。さらに、両回転速度の間における記録済みディスク媒体の互換性を確認し、MPEG-2 方式により圧縮された動画データの記録再生も実証した。これにより、AV (Audio Visual) 用途で望まれる消費電力や騒音の低減に有効な低回転速度の実現可能性を示した。あるいは、高いデータレートと高速アクセスが望まれる IT (Information Technology) 用に好適な高回転速度と、AV 用低回転速度を 1 台の HDD で切り替えるなどの新機能を、HDD に付加する可能性も示唆した。

なお、本研究の実験系においては、回転数変化による HDD 機構系の特性劣化は、装置性能にとって支配的では無かった。但し、記録密度を向上させるために、ヘッドスライダ浮上量はますます低くなっていく傾向にあるので、低回転速度の実用には、その時点の機構系について性能を確認すべきであることを付言する。

参考文献

- [1] K. Okada, N. Kojima and K. Yamashita, “A novel drive architecture of HDD: Multi-mode hard disk drive”, *Digest of Technical Papers, International Conference on Consumer Electronics, ICCE2000*, pp. 92-93, June 2000.
- [2] K. Okada, N. Kojima and K. Yamashita, “Multi-mode hard disk drive”, *Proceedings of the Sony Research Forum '99*, Sony Corporation, Feb. 2001.
- [3] H. Yada and T. Takeda, “A coherent maximum likelihood head position estimator for PERM disk drives”, *IEEE Trans. Magn.*, Vol. 32, No. 3, pp. 1867–1872, May 1996.
- [4] H. Yada, N. Hayashi, T. Yamakoshi, H. Ishioka, Y. Onuki and N. Yamamoto, “Synchronous Servo Channel Using Maximum-Likelihood Detectors”, *Digests of The Magnetic Recording Conference*, A3, Sep. 1997.
- [5] H. Yada, T. Yamakoshi, H. Ishioka and N. Hayashi, “Synchronous Servo Scheme using Maximum-Likelihood detectors”, *IEEE Trans. Magn.*, Vol. 39, No. 6, pp. 3593-3603, Nov. 2003.
- [6] K. K. Chew, “Control system challenges to high track density magnetic disk storage”, *IEEE Trans. Magn.*, Vol. 32, No. 3, pp. 1799–1804, May 1996.
- [7] Y. Onuki, H. Ishioka and H. Yada, “Repeatable runout compensation for disk drives using multi-loop adaptive feed-forward cancellation”, *Proc. of SICE '98*, 304, C-1, pp. 1093-1098, July 1998.
- [8] N. Shoji, Y. Komatsu, S. Watanabe, M. Yamashita, Y. Gendai, K. Yonezawa, K. Senba, H. Akahoshi, N. Hayashi, Y. Shimano, M. Uchida and H. Yada “Trellis-coded PRML read-channel LSI for HDD (in Japanese)”, *Technical Report of IEICE*, ICD97-113, Aug. 1997.

第10章 結論

本論文では、デジタル磁気記録装置のデータ記録再生チャンネルとヘッド位置決め制御用位置検出チャンネルにおける同期方式について、従来の可変実在位相を用いるセルフクロック型同期方式と対極に位置する概念に基づく、2種類の新方式を研究し、原理の考案と、理論やシミュレーションによる性能の解析、及び実験による機能や性能の確認を行うと共に、それらを活かした応用技術の提案と実証を行った。

まず第1章では、研究の目的と意義について述べ、本論文の構成を紹介した。続いて第2章では、研究の背景として、デジタル磁気記録装置の従来型データ記録再生チャンネル技術について、PRML (Partial-Response Maximum-Likelihood) チャンネルを中心として述べた。また、従来型チャンネル同期方式を紹介し、その基底を成す原理が (1) 可変実在位相型クロックの利用と、(2) 同期対象信号自身からタイミング位相情報を検出するセルフクロック技術の二つであることを指摘した。

第3章からなる第I部では、第1の新方式として、従来型同期方式の原理 (1) に相対する原理に基づく、固定クロックサンプリング補間型チャンネル同期方式の研究成果を述べた。本章では、PRML チャンネルを主な適用対象として想定し、固定クロックによる標本化、判定帰還型デジタルPLL (Phase-Locked Loop) によるデータ存在点位相検出、及び補間フィルタによるデータ存在点信号の再生からなる新方式を考案した。磁気ディスク装置における実験により、ビット誤り率 10^{-6} 乗以下の良好な動作を確認した。本方式は、PRML 再生チャンネル全体を比較的低いサンプリングレート 2 sample/bit の単一固定マスタークロックに同期して動作するデジタル信号処理回路で実現でき、LSI (Large Scale Integrated circuit) への実装に好適である。また、本章で提案した固定クロックサンプリング補間型同期方式 (ITR 方式) には、通信チャンネル用の類似技術が存在するので、その起源を明らかにするために文献調査を行った。その結果、通信チャンネル用 ITR 方式は、1988年から1993年にかけて日米欧の研究者によりその概念が形成されたこと、本章の成果は、通信用からは独立に記録再生チャンネル用として研究開発を行い、1991年から1992年に発表したものであり、記録チャンネル用 ITR 方式としては最も早期の成果であると考えられることを示した。

第II部は、第2の新方式として、従来型同期方式の原理 (2) の対極を成す概念を用い、磁気ディスク面上の放射状サーボ情報記録領域に基づいてクロッ

クを生成する外部クロック型チャネル同期方式の研究成果をまとめたものであり、第4章から第9章により構成された。

第4章では、外部クロック同期型データ記録再生方式について、モデルに基づくシミュレーションにより解析した。その結果、クロックマーク総数が多くサーボループ更新周波数が十分高い場合には、ビットクロックジッターのうち、機械的ジッター追従誤差成分よりも、クロックマーク位相検出誤差成分が大きいことが判った。また、ディスク偏心の影響は大きいものの、抑圧可能であることを示した。エッチングした磁性膜を着磁してサーボ情報記録を行った磁気ディスクを、機械的回転むらが殆どないディスク装置に装着して、記録再生実験によりジッターを評価し、シミュレーションによる解析を支持する結果を得た。この方式は、専用の外部クロック生成系から常に安定なクロックが供給されるため、チャネル符号などのデータチャネル設計において、ビット同期を考慮しなくて良いという利点を持つ。その反面、時間軸上のビット同期精度が外部クロック系に支配されており、チャネルデータレートを高める上で制約になる場合がある。

第5章では、外部クロック型チャネル同期方式の応用例として、クロックマークを一括形成できる PERM (Pre-Embossed Rigid Magnetic) ディスクと、外部クロック同期型 PRML データチャネル及び外部クロック同期型サーボ方式を用いた磁気ディスク装置を試作し、面記録密度 605 kbit/mm^2 (390 Mbit/inch^2) にてビット誤り率 10^{-6} 以下を達成した。約 20 Mbit/s 以下のデータレート領域において、外部クロック同期型データチャネルを高密度磁気記録技術と組み合わせて使用できることを実証した。

第6章では、外部クロック型チャネル同期方式のために、デジタル最尤位相推定型 PLL を考案し、理論及びシミュレーションにより推定精度を解析した。連続時間型推定器の解析により、孤立波の半値幅と信号対雑音比が推定精度に及ぼす影響や、離散時間型推定器が連続時間型推定器に近い推定精度を得るためのサンプリング間隔などを明らかにした。また、初期同期確立時に有用な広い位相比較範囲を持つ最小2乗型位相比較器を、本推定器のハードウェア構造を共用して実現できることを示した。

第7章では、外部クロック型同期方式の高精度クロックを活用した同期式デジタル最尤ヘッド位置推定器を考案し、その性質を理論的に導き、シミュレーション及び実験によって確認した。従来型アナログ積分型検出器に比べ、 1.7 dB の検出精度改善が得られた。本位置推定器は、最尤位相推定を含めた5回の内積演算を、一つの乗算累加算器を時分割多重使用して実行するため、回路規模が小さく、LSI への実装が容易である。

第8章では、外部クロック同期型サーボ方式に、第6章の最尤位相推定器と第7章の最尤位置推定器を組み合わせ、別に提案されたトラックアドレス用 Viterbi 復号器も採用することにより、個々のサーボ領域長を短縮しディスク面のフォーマット効率を高めた最尤検出型同期サーボ方式を、総合的に確立し

た結果を報告した。本方式に好適なサーボ領域数の範囲は、下限がサーボクロックジッタ、上限がフォーマット利用効率により決まることを、シミュレーションにより示した。1 周に 420 箇所 of サervo領域を持つ 2.5 inch 径 HDD (Hard Disk Drive) を試作し、十分なヘッド位置決め精度とシーク性能を確認した。本方式は、従来型セクタサーボ方式に比べ数倍のサーボループ更新周波数を実現し、ヘッド位置決め制御系の帯域についての制約を緩和できるので、高い位置決め精度を要する高密度磁気ディスク装置に好適である。

第 9 章では、最尤検出型同期サーボ方式の高いループ更新周波数を利用することにより、従来、サーボ帯域確保の制約により困難であった、HDD の低回転速度化あるいは複数回転速度化が可能であることを実証した。2.5 inch 径の媒体可換型 HDD を試作し、低回転速度 37.5 Hz と高回転速度 75.0 Hz にて、略同等のヘッド位置決め性能とデータ記録密度 1.3 Gbit/inch² を確認した。さらに、両回転速度の間における記録済みディスクの互換性を確認し、MPEG2 方式により圧縮された動画データの記録再生も実証した。これにより、AV (Audio Visual) 用途で望まれる消費電力や騒音の低減に有効な低回転速度と、高いデータレートと高速アクセスが望まれる IT (Information Technology) 用に好適な高回転速度を、1 台の HDD で切り替えるなどの新機能を、HDD に付加する可能性も示唆した。

以上、本論文を通じて、デジタル磁気記録装置のサーボ情報再生やデータの記録再生に用いる 2 種類の新しい同期方式を提案し、その特性を解析し、動作を実証した。それにより、これらの新方式が、優れた同期性能や実装容易性あるいは新機能などの新しい特徴を持ち、従来は実現困難であった工学的利点を持つことを示した。

謝辞

この博士学位論文をまとめるにあたり、御多忙中にも関わらず論文の審査をお引き受け下さり、御指導をいただいた主査の早稲田大学大学院理工学研究科情報・ネットワーク専攻教授松山泰男博士に深く謝意を表します。同じく、審査の過程において多くの有益な御意見を賜りました、早稲田大学大学院理工学研究科情報・ネットワーク専攻教授小松尚久博士、早稲田大学大学院国際情報通信研究科情報通信システム分野教授富永英義博士、及び早稲田大学大学院理工学研究科ナノ理工学専攻教授逢坂哲彌博士に深謝いたします。特に、早稲田大学理工学総合研究センター教授法橋滋郎博士には、筆者がソニー株式会社情報処理研究所に在籍した頃より長年に渡り磁気記録技術について御教示をいただき、本論文をまとめるに当たり、一貫して御指導を賜りました。ここに御礼を申し上げます。

ソニー株式会社業務執行役員・マイクロシステムズネットワークカンパニー・デバイスソリューションカンパニープレジデント熊谷修博士と技術戦略部統括部長武田立博士には、本論文をまとめる機会と激励を賜ったことに深謝します。また、同社技術研究所において御指導を賜り、筆者が記録チャンネル技術研究を始める端緒を開いていただいた杉田順吉元担当部長に感謝します。

本論文にまとめた研究は、1991年から1999年に渡り、主に同社総合研究所磁気技術研究部、開発研究所磁気メディアラボラトリ及びギガバイト研究所HDラボラトリにて行ったものです。この間、研究環境の提供や御指導をいただいた元磁気技術研究部統括部長及び元HDラボラトリ統括部長渡辺健次郎博士と、元磁気メディアラボラトリ山下啓太郎統括部長に感謝します。

この長期間に渡る研究開発において、多くの方々から技術的討論、試作機の作成や測定などについて御協力をいただきました。最尤同期サーボ方式の一部に用いたアドレス検出器やLSIの設計は、主に林信裕統括課長や山腰隆道シニアエンジニアによるものです。同じく、石岡秀昭氏、山本則行氏、大貫善数氏、内田雅貴氏及び島野嘉治氏に感謝します。LSIの試作には、セミコンダクターネットワークカンパニー小路法男統括部長他の方々に御協力をいただきました。ナノエレクトロニクス開発部瀧野浩統括部長他の方々には、PERMディスクなどパターン付き磁気ディスクのサンプルを提供していただきました。また、複数回転速度対応型HDDの機構技術については、シンガポール研究所所長岡田勲三博士から有益な示唆をいただきました。

最後に、本論文をまとめる時間を生み出す過程において、長期間に渡って協力をしてくれた家族の恵美子と祐一郎および恵理奈に心より感謝します。

研究業績

番号に を記したものは、本学位論文に直接関係する業績である。

1. 論文

- [1] 矢田博昭, 山腰隆道, 林信裕, “デジタル信号処理による PRML 用ビット同期回路”, 電子情報通信学会和文論文誌, Vol. J75-C-II, No. 11, pp. 643-652, 1992 年 11 月.
- [1’] H. Yada, T. Yamakoshi, N. Hayashi, “A Novel Digital Signal Processing Bit Synchronizer for a PRML Recording Channel”, *Electronics and Communications in Japan, Part 2: Electronics*, Vol. 76, No. 4, pp. 84-95, Scripta Technica, Inc., Apr. 1993.
- [2] H. Yada, T. Yamakoshi, N. Yamamoto, M. Erkocevic and N. Hayashi, “External Clocking PRML Magnetic Recording Channel for Discrete Track Media”, *IEICE Transactions on Fundamentals*, Vol. E76-A, No. 7, pp. 1164-1166, July 1993, (Letter).
- [3] H. Yada, T. Yamakoshi, H. Takino, K. Okada and T. Takeda, “High Areal Density Recording using an MR/Inductive Head and Pre-Embossed Rigid Magnetic Disk”, *IEEE Transactions on Magnetism*, Vol. 30, No. 2, pp. 404-409, Mar. 1994.
- [4] H. Yada, “Clock Jitter in a Servo-Derived Clocking Scheme for Magnetic Disk Drives”, *IEEE Transactions on Magnetism*, Vol. 32, No. 4, pp. 3283-3290, July 1996.
- [5] H. Yada and T. Takeda, “A Coherent Maximum Likelihood Head Position Estimator for PERM Disk Drives”, *IEEE Transactions on Magnetism*, Vol. 32, No. 3, pp. 1867-1872, May 1996.
- [6] H. Yada, H. Ishioka, T. Yamakoshi, Y. Onuki, Y. Shimano, M. Uchida, H. Kanno and N. Hayashi, “Head Positioning Servo and Data Channel for HDDs with Multiple Spindle Speeds”, *IEEE Transactions on Magnetism*, Vol. 36, No. 5, pp. 2213-2215, Sept. 2000.
- [7] H. Yada, T. Yamakoshi, H. Ishioka and N. Hayashi, “Synchronous Servo Scheme using Maximum-Likelihood detectors”, *IEEE Transactions on Magnetism*, Vol. 39, No. 6, pp. 3593-3603, Nov. 2003.

2. 講演

- [8] 矢田博昭, 山腰隆道, “ディスクリートトラックを用いた外部クロック型 PRML チャンネルの評価”, 電子情報通信学会磁気記録研究会, 信学技報, MR93-4, 機械振興会館, 東京, 1993 年 5 月 19 日.
- [9] 矢田博昭, Murat Erkocevic, 山腰隆道, “外部クロック形磁気記録におけるビットクロック精度の検討”, 1993 年度電子情報通信学会秋季大会予稿論文集, SC-4-2, 北海道工業大学, 札幌, 1993 年 9 月 7 日.
- [10] H. Yada, T. Yamakoshi, H. Takino, K. Okada, and T. Takeda, “High Areal Density Recording using an MR/Inductive Head and Pre-Embossed Rigid Magnetic Disk” (invited), *The Magnetic Recording Conference*, IEEE Magnetics Society, Digest of TMRC '93, F-1, University of Minnesota, USA, Sept. 15, 1993.
- [11] H. Yada and T. Takeda, “A Coherent Maximum Likelihood Head Position Estimator for PERM Disk Drives” (invited), *Asia-Pacific Magnetic Recording Conference*, IEEE Magnetics Society, Digest of APMRC'95, FB-04, Singapore, Dec. 1, 1995.
- [12] H. Yada, N. Hayashi, T. Yamakoshi, H. Ishioka, Y. Onuki and N. Yamamoto, “Synchronous Servo Scheme Using Maximum-Likelihood Detectors” (invited), *The Magnetic Recording Conference*, IEEE Magnetics Society, Digest of TMRC '97, A-3, University of Minnesota, USA, Sept. 8, 1997.
- [13] H. Yada, H. Ishioka, T. Yamakoshi, Y. Onuki, Y. Shimano, M. Uchida, H. Kanno and N. Hayashi, “Head Positioning Servo and Data Channel for HDDs with Multiple Spindle Speeds”, *International Magnetics Conference*, IEEE Magnetics Society, Digest of Intermag 2000, AD-01, Tronto, Canada, Apr. 10, 2000.

3. 著書

著書 (分担執筆者):

- [14] 矢田博昭, “次世代デジタル変復調技術 (笹瀬巖監修), 第 10 章 デジタル磁気記録への応用”, トリケップス技術図書 White Series No. 161, pp. 211-232, 1995 年 5 月 31 日.

4. その他

特許（第1発明者）:

- [15] H. Yada, “Decision-directed digital phase locked loop”, *U.S. Patent* 5400364, Mar. 21, 1995.
- [16] H. Yada, “Data detecting apparatus using an over sampling and an interpolation means”, *U.S. Patent* 5481568, Jan. 2, 1996.
- [17] H. Yada, “Clock signal reproducing apparatus and data reproducing apparatus utilizing weighting-adding of samples”, *U.S. Patent* 5526200, June 11, 1996.
- [18] H. Yada, N. Hayashi, T. Yamakoshi and M. Fukuyama, “Magnetic disk recording and playback apparatus using independently positioned recorded pattern sets for clock generation”, *U.S. Patent* 5786954, July 28, 1998.
- [19] H. Yada, N. Hayashi, T. Yamakoshi and M. Fukuyama, “Magnetic disk recording and playback apparatus using independently formed recorded pattern sets for clock generation”, *U.S. Patent* 5828509, Oct. 27, 1998.
- [20] H. Yada, N. Hayashi, T. Yamakoshi and M. Fukuyama, “Magnetic disk recording and playback apparatus using independently formed recorded pattern sets for clock generation”, *U.S. Patent* 5828510, Oct. 27, 1998.
- [21] H. Yada, “Digital signal processing circuit”, *U.S. Patent* 6215833, Apr. 10, 2001.
- [22] H. Yada, “Clock generator and disk drive”, *U.S. Patent* 6226139, May 1, 2001.
- [23] H. Yada, “Magnetic disk drive”, *U.S. Patent* 6240238, May 29, 2001.
- [24] 矢田博昭, “データ検出装置”, 日本国特許第 3063807, 2000年5月12日.
- [25] 矢田博昭, 林信裕, 山腰隆道, 福山宗克, “デジタル磁気記録再生装置”, 日本国特許第 3141571, 2000年12月22日.
- [26] 矢田博昭, “データ検出装置”, 日本国特許第 3255179, 2001年11月30日.

社内学会論文：

- [27] 矢田博昭, 林信裕, 山腰隆道, “PRML 方式磁気記録チャネル用復調器の新しい構成法”, *Proceedings of Sony Research Forum* 1991, pp. 349-355, ソニー株式会社, 1992 年 4 月 1 日.
- [28] 矢田博昭, “磁気ヘッド位置制御のための同期式最尤位置推定”, *Proceedings of Sony Research Forum* 1996, pp. 475-480, ソニー株式会社, 1997 年 2 月 1 日.
- [29] 矢田博昭, 石岡秀昭, 山腰隆道, 大貫善数, 島野嘉治, 内田雅貴, 菅野浩, 林信裕, “AV/IT 用 HDD 向け複数回転速度対応サーボ及びデータチャネル”, *Proceedings of Sony Research Forum* 2000, pp. 295-300, ソニー株式会社, 2001 年 2 月 1 日.

論文：

- [30] H. Yada, T. Arai, T. Yamakoshi and M. Fukuyama, “A Track Density Model for discrete track media and MR/Inductive Heads”, *Journal of The Magnetics Society of Japan*, Vol. 18, Supplement, No. S1, Oct. 11, 1994.
- [31] 山腰隆道, 島野嘉治, 矢田博昭, “MR ヘッド非線形歪みが PRML チャネルに及ぼす影響”, *テレビジョン学会誌*, Vol. 48, No. 11, pp. 1459-1464, Nov. 1994.
- [31'] T. Yamakoshi, Y. Shimano and H. Yada, “The Effect of Non-Linear MR Read-back Distortion on a PRML Channel”, *IEEE Translation Journal of Magnetics in Japan*, Vol. 9, No. 3, May/June 1994.

講演（共同発表者）：

- [32] Y. Onuki, H. Ishioka and H. Yada, “Repeatable Runout Compensation for Disk Drives Using Multi-loop Adaptive Feed-forward Cancellation”, *Proceedings of SICE'98*, 304 C-1, pp. 1093-1098, Chiba, Japan, July 1998 (Refereed).
- [33] M. Uchida, N. Hayashi and H. Yada, “A 16/18 Trellis Code for EPR4 Magnetic Recording Channel”, *Conference record of GLOBECOM '98*, S118.5, Sydney, Australia, Nov. 1998 (Refereed).
- [34] 杉田順吉, 矢田博昭, 内田裕之, 関谷哲夫, “固定ヘッドデジタルテープレコーダーにおけるデータ検出の一手法について”, *電子通信学会応用音響研究会技術研究報告*, EA82-59, 1983 年 1 月.

- [35] 山腰隆道, 矢田博昭, “スペーシングが非線形ビットシフトに及ぼす影響”, 1992年度電子情報通信学会秋期大会予稿, C-355, 東京工業大学, 東京, 1992年9月.
- [36] 山腰隆道, 島野嘉治, 矢田博昭, “MRヘッ드의非線形歪みがPRMLチャンネルに及ぼす影響”, 電子情報通信学会磁気記録研究会技術研究報告, MR93-13, 1993年8月25日.
- [37] 山本則行, 矢田博昭, “サンプルサーボ形磁気ディスク装置のデータフォーマットの検討”, 1994年度電子情報通信学会春期大会予稿, C-535, 慶應大学, 横浜, 1994年3月29日.
- [38] 小路法男, 小松禎浩, 渡辺慎一, 山下雅史, 源代裕治, 米沢克行, 仙波公正, 赤星弘之, 林信裕, 島野嘉治, 内田雅貴, 矢田博昭, “HDD用100Mbps8/10トレリス符号化PRML信号処理LST”, 電子情報通信学会集積回路研究会, 信学技報ICD97-113, pp. 272-277, 1997年8月22日.
- [39] 林信裕, 内田雅貴, 島野嘉治, 矢田博昭, “16/18トレリス符号化EPR4信号処理方式”, 電子情報通信学会磁気記録研究会技術研究報告, MR97-67, 1997年12月8日.
- [40] 林信裕, 矢田博昭, 山腰隆道, “最尤復号の内部情報を利用した位相外乱耐性向上手法”, 情報理論とその応用学会, *Proceedings of SITA'99*, 湯沢, 1999年11月30日.

特許 (第1発明者):

- [41] H. Yada, S. Imakoshi, H. Suyama, T. Sekiya, and M. Nakayama, “Tracking servo system for disc memory”, *U.S. Patent* 4701815, Oct. 20, 1987.
- [42] H. Yada, Yutaka Souda, Keisuke Fujiwara, Satoru Seko, Munekatsu Fukuyama and Tetsuo Sekiya, “Apparatus for reproducing digital and analog audio signals”, *U.S. Patent* 5260836, Nov. 9, 1993.
- [43] H. Yada, Munekatsu Fukuyama, Keisuke Fujiwara, Yutaka Souda, Satoru Seko and Tetsuo Sekiya, “Playback system having analogue digital compatibility”, *U.S. Patent* 5313342, May 17, 1994.
- [44] 矢田博昭, “デジタル信号磁気記録再生装置”, 日本国特許 1772870, 1993年7月14日.
- [45] 矢田博昭, 杉田順吉, “デジタル伝送信号の再生装置”, 日本国特許 2006225, 1996年1月11日.

[46] 矢田博昭, “データ検出装置”, 日本国特許 02550546, 1996年8月22日.

[47] 矢田博昭, “デジタル音声信号及びアナログ音声信号の再生装置”, 日本国特許 2797558, 1998年7月3日.

[48] 矢田博昭, “磁気再生装置”, 日本国特許 2998227, 1999年11月5日.

特許 (共同発明者):

[49] J. Sugita and H. Yada, “Digital data detecting apparatus”, *U.S. Patent* 4543531, Sept. 24, 1985.

[50] S. Imakoshi, H. Suyama, H. Yada, Toru Katakura, Tetsuo Sekiya and Masayuki Nakayama, “Magnetic transducer combination with formatting, data, and servo heads”, *U.S. Patent* 4729048, Mar 1, 1988.

[51] Y. Soda, K. Fujiwara, H. Yada, S. Seko, M. Fukuyama and T. Sekiya, “Analog/digital compatible reproducing system”, *U.S. Patent* 5313342, May 17, 1994.

[52] N. Yamamoto and H. Yada, “Disk recording medium and disk drive unit wherein the product of the number of servo areas and the recording reproduction mode switching time of the head amplifiers is 1200 or less”, *U.S. Patent* 5541783, July 30, 1996.

[53] T. Yamakoshi, N. Hayashi and H. Yada, “Disk recording and/or reproducing apparatus that compensates for bit nonlinearity and a phase shift introduced by separate read and write heads”, *U.S. Patent* 5600501, Feb. 4, 1997.

[54] N. Yamamoto, H. Yada, N. Hayashi and T. Yamakoshi, “Apparatus which performs an ID operation simultaneously with a servo operation using a data recording medium with the ID area recorded immediately before the servo area”, *U.S. Patent* 5796534, Aug. 18, 1998.

[55] N. Yamamoto, H. Yada, “Magnetic disc with a flat RAM area and disc device”, *U.S. Patent* 5815333, Sept. 29, 1998.

[56] T. Yamakoshi, Y. Shimano, H. Yada, “Digital magnetic recording apparatus and digital magnetic recording/reproducing apparatus employing detection of second harmonic distortion and signal to noise ratio”, *U.S. Patent* 6091562, July 18, 2000.

[57] T. Yamakoshi, Y. Shimano, H. Yada, “Digital magnetic recording apparatus and magnetic recording/reproducing apparatus employing

detection of second harmonic distortion and bias current control”,
U.S. Patent 6122126, Sept. 19, 2000.

[58] 今越茂美, 陶山英夫, 矢田博昭, “磁気ヘッド装置”, 日本国特許 2026022,
1996 年 2 月 26 日.

[59] 杉田順吉, 矢田博昭, “データ検出装置”, 日本国特許 1841880, 1994 年 5
月 12 日.

[60] 早田裕, 藤原圭介, 矢田博昭, 世古悟, 福山宗克, 関谷哲夫. “磁気テープ
再生装置”, 日本国特許 2855723, 1998 年 11 月 27 日.