

## BAB 5

### KESIMPULAN

#### 5.1 : RUMUSAN

Terdapat dua objektif utama iaitu membina dan merekabentuk pendarab titik-apungan 32bit bertalian paip yang boleh disintesisikan menggunakan VHDL dan ia beroperasi pada kelajuan tinggi. Objektif pertama dapat dicapai dengan terbinanya PTA 32bit bertalian paip (tiga tahap) dengan struktur pendarab selari pepohon Wallace Ia menggunakan 1007 CLB dan 100 IOB di mana peranti pemetaan yang digunakan ialah xc4036xl-bg432-2 daripada pustaka XC4000 Xilinx FPGA dan boleh disesuaikan dalam UTA untuk enjin grafik 3D, perhitungan saintifik dan aplikasi-aplikasi masa nyata.

Pada asalnya, sasaran frekuensi ialah 50MHz, namun begitu setelah tamat peringkat sintesis ia hanya berupaya mencapai 7MHz. Maka frekuensi sesaran (frekuensi kekangan) dikurangkan ke 25MHz dengan harapan ia boleh menghampiri sesaran tersebut. Sungguhpun begitu ia berjaya menghampiri 25MHz pada proses penempatan dan penghalaan dengan capaian 18.472MHz. Di sini boleh disimpulkan bahawa walaupun struktur pendarab yang digunakan berprestasi tinggi namun ia bergantung jua kepada teknologi yang digunakan untuk perlaksanaan. Ini bermakna pencapaian-pencapaian seperti dalam Bab 2 mahupun lebih daripada itu tidak mustahil diperolehi sekiranya ada pendedahan teknikal atau praktikal untuk merekabentuk cip dalam teknologi canggih yang sama dan kemudahan mendapatkan literasi teknikal atau praktikal supaya persaingan dan perbandingan boleh dibuat dalam situasi yang sama.

Kelebihan utama menggunakan VHDL ialah ia senang untuk menyasat dan menerokai senibina rekabentuk yang direka. Perihal domain berstruktur dalam VHDL membolehkan seseorang itu memperihalkan senibina dengan cara semulajadi, yakni dalam ertikata penyambungan set komponen-komponen. Dengan pendekatan ini, ia membolehkan pereka menumpukan sepenuh perhatian kepada pengotimunan rekabentuk. Terbitan pemasangan juga senang digabungkan ke dalam rekabentuk selagi ia wujud dalam format yang dibolehkan oleh VHDL.

Boleh disimpulkan disini bahawa VHDL merupakan alat untuk membina perlaksanaan dalam silikon dan alat untuk berfikir dengannya, di mana dalam keadaan tertentu ia adalah lebih baik daripada algoritma bahasa komputer lazim.

## 5.2 : KERJA SELANJUTNYA

Sejak kebelakangan ini, SoC memainkan peranan yang penting dalam perdagangan produk elektronik, maka dengan itu, pengalaman ini digunakan dalam penyelidikan dalam keseimbangan keberkesanan penggunaan metodologi-metodologi merekabentuk baru (seperti VHDL), kepenggunaan-semula HI, peralatan automasi rekabentuk dan kepiawaian untuk pembinaan SoC. Paradigma SoC merupakan satu pengembangan rekabentuk ASIC daripada peringkat komponen kepada peringkat sistem ataupun realisasi kefungsiian sistem dalam satu cip yang besar seperti *scanner on chip* yang dihasilkan oleh National Semiconductor. Selain daripada paradigma SoC, kajian dalam paradigma SoP (*System on Package*) juga boleh dipertimbangkan. Persamaan dan perbezaan diantara SoP dan SoC boleh didapati daripada [45].