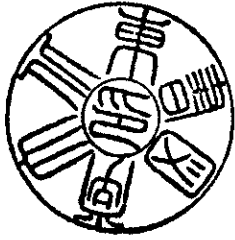


# システムインテグレーション理論に基づく高安全知 能自動車用VLSIの最適設計

著者	亀山 充隆
URL	<a href="http://hdl.handle.net/10097/39808">http://hdl.handle.net/10097/39808</a>



# システムインテグレーション理論に基づく 高安全知能自動車用VLSIの最適設計

研究課題番号 17300009

平成17年度～平成19年度科学研究費補助金  
(基盤研究(B)) 研究成果報告書

平成20年4月

研究代表者 亀山 充隆  
東北大学大学院情報科学研究科教授

# システムインテグレーション理論に基づく 高安全知能自動車用VLSIの最適設計

研究課題番号 17300009

平成17年度～平成19年度科学研究費補助金  
(基盤研究(B)) 研究成果報告書

平成20年4月

研究代表者 亀山 充隆  
東北大学大学院情報科学研究科教授

# 平成17年度～平成19年度科学研究費補助金 (基盤研究(B)) 研究成果報告書

## 1. 研究課題

システムインテグレーション理論に基づく高安全知能自動車用VLSIの最適設計

研究課題番号 17300009

## 2. 研究代表者

亀山 充隆 (東北大学大学院情報科学研究科 教授)

## 3. 研究分担者

張山 昌論 (東北大学大学院情報科学研究科 准教授)

4. 研究経費	(直接経費)	(間接経費)
平成17年度	3,900 千円	
平成18年度	4,300 千円	
平成19年度	4,000 千円	1,200 千円
計	12,200 千円	1,200 千円
合計		13,400 千円

# はしがき

本研究では、高安全知能自動車という典型例を通じてシステム LSI におけるシステムレベルの統合設計手法を確立することを目的としている。システム LSI では複数の処理モジュールが相互にリンクした処理となっているが、システムを複数の処理モジュールに分解し、それらの VLSI 向きアルゴリズムと最適構成理論に基づく VLSI 構成法を考察した。すなわち、以下に示すように 3次元画像取得、道路抽出、軌道予測などの処理モジュールの開発とそれらの VLSI アーキテクチャやシステム統合設計手法を開拓した。

(1) システムインテグレーション理論の構築と動作速度仕様の導出  
リアルワールド応用では、計測値や予測値に不確定性が存在ため、このことを十分考慮したシステムインテグレーション理論として、サンプル周期毎に同一処理を繰返すリアルワールド信号処理モデルを構築し、自動車の衝突アラームシステムを典型例として取り上げ、動作速度すなわちサンプリング周期を決定する方法を考案した。

(2) 高安全知能自動車用 VLSI プロセッサの処理モジュールの考察  
高安全知能自動車に必要な処理モジュールとして、3次元画像情報を活用した道路抽出、車両抽出、人物抽出などの VLSI 向きアルゴリズムを提案した。またベイジアンネットワークに基づき、運転者の意図を推定することにより自動車の将来の軌道予測を行う手法を提案した。これは、自動車に限らず、一般の障害物の動き予測に共通する基盤技術となる。

(3) VLSI プロセッサの最適構成理論とハイレベルシンセシス  
動作速度、チップ面積、動的・静的消費電力などのうちから、制約条件と評価関数を選び、スケジューリング、アロケーションなどの最適化問題を考察した。また、動作速度やチップ面積制約下で消費電力最小化する最適化問題に対して、専用アルゴリズムを開発した。特に近年問題になっているリーク電流最小化も考慮した最適化手法を考案した。また、3次元画像処理応用において問題となるデータ転送ボトルネックを解決するため、メモリモジュールと PE 間、および PE と PE 間のデータ転送を局所化するメモリアロケーションを考案した。

(4) 高安全知能自動車用 VLSI プロセッサ  
高安全知能自動車の処理モジュールを実現する種々の VLSI プロセッサとして、最適スケジューリングに基づく 3眼ステレオビジョン VLSI プロセッサ、動的再構成アーキテクチャに基づく道路抽出 VLSI プロセッサ、投機処理に基づく確率推論 VLSI プロセッサ、次元情報を用いた車両抽出 VLSI プロセッサ及び人物抽出 VLSI プロセッサなどを提案した。

#### (5) リアルワールド応用リコンフィギャラブル VLSI

FPGA はその複雑な相互結合網のために、カスタム VLSI 実現と比較して遅延・面積・消費電力が大きいという問題を解決するために、非同期ビットシリアルアーキテクチャに基づくフィールドプログラマブル VLSI を開発した。ビットシリアルアーキテクチャを用いることにより、相互結合網の複雑さはもとより、非同期方式のオーバーヘッドを最小限に抑えることが可能となる。さらにリアルワールド応用に広く利用できる、非同期ビットシリアルアーキテクチャに基づくリコンフィギャラブル VLSI を開発した。ビットシリアルアーキテクチャを用いることにより、相互結合網の複雑さはもとより、非同期方式のオーバーヘッドを最小限に抑えることが可能となることを明らかにした。

以上の研究成果は、高安全知能自動車の応用のみならず、システム LSI 一般の基盤技術の形成に少なからず貢献できるものと考えられ、ここに報告する次第である。

## 研究発表

### (1) 学術論文雑誌

Masanori Hariyama, Tetsuya Aoyama, and Michitaka Kameyama, "Genetic Approach to Minimizing Energy Consumption of VLSI Processors Using Multiple Supply Voltages", IEEE Transaction on Computers, Vol.54, No. 6, pp.642-650(2005).

Masanori Hariyama, Haruka Sasaki, and Michitaka Kameyama, "Architecture of a Stereo Matching VLSI Processor Based on Hierarchically Parallel Memory Access", IEICE Trans. Inf. & Syst., Vol. E88-D, No. 7, pp.1486-1491(2005).

Masanori Hariyama, Yasuhiro Kobayashi, Haruka Sasaki, Michitaka Kameyama, "FPGA Implementation of a Stereo Matching Processor Based on Window-Parallel-and-Pixel-Parallel Architecture", IEICE Trans. Fundamentals, Vol.E88-A, No. 12, pp. 3516-3522(2005).

Weisheng Chong, Masanori Hariyama, Michitaka Kameyama, "Low-Power Field-Programmable VLSI Using Multiple Supply Voltages", IEICE Trans. Fundamentals, Vol. E88-A, No. 12, pp. 3298-3305(2005).

Masanori HARIYAMA, Shigeo YAMADERA, Michitaka KAMEYAMA, "Minimizing Energy Consumption Based on Dual-Supply-Voltage Assignment and Interconnection Simplification", IEICE Trans. Electron., Vol.E89-C, No. 11, pp. 1551-1558(2006).

Masanori HARIYAMA, Sho OGATA, Michitaka KAMEYAMA, "A Multi-Context FPGA Using Floating-Gate-MOS Functional Pass-Gates", IEICE Trans. Electron., Vol. E89-C, No. 11, pp. 1655-1661(2006).

小林康浩, 張山昌論, 亀山充隆, "ウィンドウ演算のための最適スケジューリング・メモリアロケーション", 電子情報通信学会論文誌, Vol. J90-D, No. 5, pp.1178-1193(2007).

Nobuaki Okada, Michitaka Kameyama, "Low-Power Multiple-Valued Reconfigurable VLSI Using Series-Gating Differential-Pair Circuits", Journal of Multiple-Valued Logic and Soft Computing, Vol.13, No. 4-6, pp.619-631 (2007).

Tasuku ITO and Michitaka KAMEYAMA, "Universal VLSI Based on a Redundant Multiple-Valued Sequential Logic Operation", Journal of Multiple-Valued Logic and Soft Computing, Vol.13, pp.553-567(2007).

## (2) 国際会議論文

Weisheng Chong, Sho Ogata, Masanori Hariyama and Michitaka Kameyama, "Architecture of a Multi-Context FPGA Using Reconfigurable Context Memory", Proc. International Parallel and Distributed Processing Symposium(2005).

Masanori Hariyama, Weisheng Chong, Sho Ogata, Michitaka Kameyama, "Novel Switch Block Architecture Using Non-Volatile Functional Pass-gate for Multi-Context FPGAs", Proc. IEEE Computer Society Annual Conference on VLSI, pp. 46-50(2005).

Yuya Homma, Michitaka Kameyama, YoshichikaFujioka and Nobuhiro Tomabechi, "VLSI Architecture Based on Packet Data Transfer Scheme and Its Application", Proc. 2005 IEEE International Symposium on Circuits and Systems, pp.1786-1789 (2005).

Masanori Hariyama, Shigeo Yamadera and Michitaka Kameyama, "Minimizing Energy Consumption of VLSI Processors Based on Dual-Supply- Voltage Assignment and Interconnection Simpoification", Proc. 48th IEEE International Midwest Symposium on Circuits and Systems, 3201(2005).

Masanori Hariyama, Sho Ogata, Michitaka Kameyama, "DSP-Specific Field-Programmable VLSI and Its CAD Environment", Proc. 48th IEEE International Midwest Symposium on Circuits and Systems, 3199 (2005).

Masanori Hariyama, Yasuhiro Kobayashi, Naoto Yokoyama, Michitaka Kameyama, "FPGA Implementation of a Stereo Matching Processor Based on Window-Parallel-and-Pixel-Parallel Architectgure", Proc. 48th IEEE International Midwest Symposium on Circuits and Systems, 3194 (2005).

Michitaka Kameyama, "Intelligent Integrated Systems for Human-Oriented Information Society", GSIS International Symposium on Information Sciences of New Era, pp.77-103(2005).



Masanori Hariyama, Sho Ogata, Michitaka Kameyama, Yasutoshi Morita, "Design of Multi-Context FPGA Using a Floating-Gate-MOS Functional Pass-Gate", IEEE Asian Solid-State Circuits Conference(A-SSCC), pp. 421-424(2005).

Yuta Sakai and Michitaka Kameyama, "Derivation of Performance Specification of Intelligent Integrated Systems in Environment of Human-Computer Interaction", The IASTED International Conference on Human-Computer Interaction, pp.161-166(2005).

Masanori Hariyama, Michitaka Kameyama, Yasuhiro Kobayashi, "Optimal Periodical Memory Allocation for Logic-in-Memory Image Processors", IEEE Computer Society Annual Symposium on VLSI (ISVLSI), pp. 193-198(2006).

Yoshihiro NAKATANI, Masanori HARIYAMA and Michitaka KAMEYAMA, "Architecture of a Multi-Context FPGA Using a hybrid Multiple-Valued/Binary Context Switching Signal", Reconfigurable Architectures Workshop, CDROM(2006).

Yoshihiro NAKATANI, Masanori HARIYAMA and Michitaka KAMEYAMA, "Switch Block Architecture for Multi-Context FPGAs Using Hybrid Multiple-Valued Binary Context Switching Signals", International Symposium on Multiple-Valued Logic, CDROM(2006).

Haque Mohammad Munirul, Tomoaki Hasegawa and Michitaka Kameyama, "Evaluation of Multiple-Valued Packet Multiplexing Scheme for Network-on-Chip Architecture", International Symposium on Multiple-Valued Logic, CDROM(2006).

Nguyen Van Dan and Michitaka Kameyama, "Bayesian-Networks-Based Motion Estimation for a Highly-Safe Intelligent Vehicle", SICE-ICASE International Joint Conference, pp. 6023-6026(2006).

Sunggae Lee, Masanori Hariyama and Michitaka Kameyama, "Processor Architecture for Road Extraction Based on Projective Transformation", SICE-ICCAS, pp. 1446-1450(2006).

Masanori Hariyama, Waidyasooriya Hasitha Muthumala, Michitaka Kameyama, "Dynamically Reconfigurable Gate Array Based on Fine-Grained Switch Elements and Its CAD Environment", Proc. Asian Solid-State Circuits Conference (A-SSCC), pp. 155-158(2006).

Masanori Hariyama, Naoto Yokoyama and Michitaka Kameyama, "1000 frame/sec Stereo Matching VLSI Processor with Adaptive Window-Size Control", Proc. Asian Solid-State Circuits Conference (A-SSCC), pp.123-126(2006).

Masanori Hariyama, Michitaka Kameyama, "A Multi-Context FPGA Using a Floating-Gate-MOS Functional Pass-Gate and Its CAD Environment", IEEE Asia Pacific Conference on Circuits and Systems(APCCAS), pp.1805-1808(2006).

Waidyasooriya Hasitha Muthumala, Masanori Hariyama, Michitaka Kameyama, "GA-Based Assignment of Supply and Threshold Voltages and Interconnection Simplification for Low Power VLSI Design", IEEE Asia Pacific Conference on Circuits and Systems(APCCAS), pp.1266-1269(2006).

Michitaka Kameyama, "Prospects of Intelligent Integrated Systems for Real-World Applications", IEEE International Conference on Computers and Devices for Communication, CDPROM(2006).

Yonanda Adhitama and Michitaka Kameyama, "Real-Time Register-Transfer-Level Optimization for a Dynamically Reconfigurable VLSI Processor", IEEE International Conference on Computers and Devices for Communication, CDROM(2006).

Yoshichika Fujioka, Nobuhiro Tomabechi and Michitaka Kameyama, "Functional-Unit-Level Packet Data Transfer Scheme for a Highly Parallel VLSI Processor", IEEE International Conference on Computers and Devices for Communication, CDROM(2006).

Masanori Hariyama, Shota Ishihara, Chang Chia Wei and Michitaka Kameyama, "A Field-Programmable VLSI Based on an Asynchronous Bit-Serial Architecture", IEEE Asian Solid-State Circuits Conference, pp. 380-383(2007).

Waidyasooriya Hasitha Muthumala, Masanori Hariyama, Michitaka Kameyama, "Design of a Multi-Context FPVLSI based on an Asynchronous Bit-Serial Architecture", Sixth IEEE Dallas Circuits and Systems Workshop, pp. 59-62 (2007).

### (3) 学会等研究会論文

坂井勇太, 亀山充隆, “高安全知能自動車用 VLSI プロセッサの性能仕様の決定法”, 第5回計測自動制御学会制御部門大会, pp. 1-4 (2005).

横山直人, 張山昌論, 小林康浩, 亀山充隆, “ウィンドウ並列・ピクセル並列アーキテクチャに基づくステレオビジョンプロセッサ”, 電子情報通信学会技術報告, ICD2005-212, pp. 43-46 (2006).

中谷好博, 張山昌論, 亀山充隆, “多値・二値ハイブリッドコンテキストスイッチング信号を用いたマルチコンテキスト FPGA のアーキテクチャ”, 電子情報通信学会技術報告, ICD2005-211, pp. 37-42 (2006).

李承啓, 張山昌論, 亀山充隆, “高安全自動車道路抽出のための動的再構成可能アーキテクチャ”, 電子情報通信学会技術報告, ICD2006-51, pp. 63-67 (2006).

張山昌論, 小林康浩, 亀山充隆, “画像処理プロセッサのための最適メモリアロケーション”, 電子情報通信学会技術報告, ICD2006-57, pp. 95-100 (2006).

Michitaka Kameyama, “Advanced VLSI Architecture for Intelligent Integrated Systems”, IEICE Technical Report, ED2006-57, SDM2006-65, (Also Proceedings AWAD 2006), pp. 1-6 (2006).

中谷好博, 張山昌論, 亀山充隆, “強誘電体機能パスゲートを用いたマルチコンテキスト FPGA のアーキテクチャ”, 電子情報通信学会技術報告, ICD2006-143, pp. 1-6 (2006).

横山直人, 張山昌論, 亀山充隆, “最適スケジューリングに基づく3眼ステレオビジョン VLSI プロセッサの構成”, 電子情報通信学会技術報告, ICD-2006-153, pp. 55-60 (2006).

ウシディスーリヤ ハシタ ムトゥマラ, 張山昌論, 亀山充隆, “相互結合網単純化を考慮した遺伝的アルゴリズムに基づく電源・しきい値電圧割当”, 電子情報通信学会技術報告, ICD2007-31, pp. 85-90 (2007).

藤岡, 苜米地, 亀山, “演算器レベル・パケット転送方式に基づく高並列 VLSI プロセッサの構成”, 電子情報通信学会技術報告, ICD2007-34, pp. 103-108 (2007).

張山昌論, 横山直人, 吉田恒, 亀山充隆, “超高速ステレオビジョン VLSI プロセッサの設計”, 第 13 回画像センシングシンポジウム予稿集, IN4-28-1~IN4-28-6(2007).

亀山充隆, “ユニバーサルな知能集積システムの構築を目指して”, 多値論理研究ノート, Vol. 30, No. 10, pp. 10-1 ~10-6(2007).

吉田 恒, 小林 康浩, 張山 昌論, 亀山 充隆, “データ圧縮に基づく画像処理 VLSI アーキテクチャとその応用”, 電子情報通信学会技術研究報告, ICD2007-100, pp. 11-14(2007).

山下 健策, 佐々木 明夫, 張山 昌論, 亀山 充隆, “3次元情報を用いた車両検出アルゴリズムとその VLSI アーキテクチャ”, 電子情報通信学会技術研究報告, ICD2007-99, pp. 5-9(2007).

橋本翔太, 佐々木明夫, 張山昌論, 亀山充隆, “形状特徴を用いた人物抽出アルゴリズムとその VLSI アーキテクチャ”, 電子情報通信学会信学技報, Vol. 107, No. 382, ICD2007-133, pp. 77-82(2007).

#### (4) 学術講演会論文

李承啓, 張山昌論, 亀山充隆, “対応点探索と差分画像処理に基づく道路抽出アルゴリズム”, 電気関係学会東北支部連合大会, 2G14, p. 260(2005).

横山直人, 張山昌論, 亀山充隆, “ウィンドウ並列・ピクセル並列スケジューリングに基づく高信頼ステレオマッチング VLSI のアーキテクチャ”, 電気関係学会東北支部連合大会, 2I8, p. 328(2005).

Adhitama Yonanda, 亀山充隆, “Real-Time High-Level Synthesis for a Dynamically Reconfigurable VLSI Processor”, 電気関係学会東北支部連合大会, 1A02, p. 2(2005).

中谷好博, 張山昌論, 亀山充隆, “機能パスゲートを用いたマルチコンテキスト FPGA”, 電気関係学会東北支部連合大会, 2I9, p. 329(2005).

Nguyen Van Dan, 亀山充隆, “確率と物理モデルに基づく高安全知能自動車の軌道予測システム”, 電気関係学会東北支部連合大会, 2E26, p. 197(2005)..

藤岡与周, 苜米地宣弘, 亀山充隆, “チップ内細粒度パケット転送に基づく高並列 VLSI プロセッサの構成”, 電子情報通信学会エレクトロニクスソサイエティ大会, C-12-3, p. 64 (2006).

工藤隆男, 亀山充隆, “クリティカルパス連鎖演算ノードのグループ化に基づくレジスタ転送レベル実時間最適化”, 電気関係学会東北支部連合大会, 2E16, p. 190 (2007).

藤岡与周, 苜米地宣裕, 亀山充隆, “セミオートノマスパケットルーティングに基づく高並列 VLSI プロセッサの構成”, 電気関係学会東北支部連合大会, 2E17, p. 191 (2007).

石原翔太, 張山昌論, 亀山充隆, “非同期ビットシリアルアーキテクチャに基づくフィールドプログラマブル VLSI の構成”, 電気関係学会東北支部連合大会, 2E18, p. 192 (2007).

張山昌論, 亀山充隆, “細粒度アーキテクチャに基づくフィールドプログラマブル VLSI の開発”, 電子情報通信学会エレクトロニクスソサイエティ大会, C-12-11, p. 66 (2007).

# 研 究 成 果

本報告書収録の学術雑誌等発表論文は本ファイルに登録していません。なお、このうち東北大学在籍の研究者の論文で、かつ、出版社等から著作権の許諾が得られた論文は、個別に **TOUR** に登録しております。