

Entwurf und Implementierung von digitalen Fehlerkorrekturverfahren für Mixed-Signal-Frontend-Schaltungen

Dem Fachbereich Physik, Elektrotechnik und Informationstechnik
der Universität Bremen

zur Erlangung des akademischen Grades eines
Doktor der Ingenieurwissenschaften (Dr.-Ing.)
vorgelegte Dissertation

von

Dipl.-Ing. Sascha Heinßen
aus Brake (Unterweser)

Referent: Prof. Dr.-Ing. Steffen Paul
Korreferent: Prof. Dr.-Ing. Walter Lang

Eingereicht am: 11.12.2018
Tag des Promotionskolloquiums: 19.06.2019

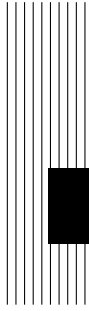


Kurzfassung

Analoge, mikroelektronische Schaltungen unterliegen einer Vielzahl von nichtidealen Einflüssen, welche dazu führen können, dass sich ihr Übertragungsverhalten dauerhaft oder zeitlich begrenzt ändert. Um die Auswirkungen derartiger Effekte zu minimieren, kommen üblicherweise schaltungstechnische Maßnahmen zum Einsatz, welche eine Kompensation der auftretenden Fehler bewirken. Ein Nachteil dieser Kompensationsmaßnahmen ist jedoch, dass ihre Realisierung in der Regel zu einem erhöhten Entwurfsaufwand sowie zu einem vergrößerten Energie- und Flächenbedarf führt. Im Rahmen dieser Arbeit wird daher ein neuartiges Fehlerkorrekturverfahren entwickelt, welches sich besonders für den Einsatz in Mixed-Signal-Systemen eignet und auf der Methode der digitalen Kalibration beruht.

Die Fehlerkorrektur erfolgt bei diesem Verfahren nicht länger durch aufwendige, analoge Kompensationsverfahren, sondern durch eine zusätzliche digitale Signalverarbeitung. Hierbei wird zunächst ein geeignetes Testsignal in die analoge Schaltung eingebracht, mit dem vorliegende Fehler sichtbar gemacht werden. Im digitalen Schaltungsteil wird das fehlerhafte Testsignal dann mit Hilfe adaptiver Filter und entsprechender Algorithmen ausgewertet. Bei diesem Prozess werden nicht nur Art und Größe der vorhandenen Fehler bestimmt, sondern es erfolgt auch die Korrektur des Test- sowie des Nutzsignals. Das Verfahren beseitigt auf diese Weise die Nachteile herkömmlicher Kompensationsverfahren und erfordert zugleich nur einen geringen Mehraufwand für die Implementierung der Fehlerkorrektur. Darüber hinaus erlaubt es die Korrektur statischer wie auch dynamischer Fehler sowie eine dauerhafte Überwachung der betrachteten Schaltung. Die Zuverlässigkeit und Robustheit des Gesamtsystems werden somit erhöht.

Um die Anwendbarkeit des entwickelten Verfahrens zu demonstrieren, wird es in dieser Arbeit zur Korrektur verschiedener Offset- und Verstärkungsfehler in einer generischen Sensor-Interface-Schaltung eingesetzt. Die Schaltung wird dabei zum einen als Simulationsmodell aufgebaut und zum anderen als reale Schaltung aus diskreten Bauelementen. Im Rahmen einer simulationsbasierten und einer praktischen Verifikation werden nachfolgend verschiedene Fehler- und Anwendungsfälle untersucht, bei denen nachgewiesen wird, dass das entwickelte Verfahren erfolgreich zur Korrektur verschiedener Fehler genutzt werden kann.

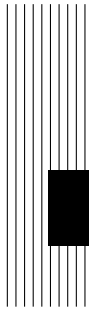


Abstract

Various non-ideal effects as well as environmental influences can affect the transfer characteristics of analog microelectronic circuits. In order to reduce the consequences of these effects, additional circuitry or different compensation techniques are usually used. Unfortunately, most of these methods have several drawbacks. They significantly increase the design time and costs of the circuit and lead to a higher consumption of energy and chip area. For this reason, an innovative method of error detection and correction is developed in this work, which is based on digital calibration and particularly well suited for the application in mixed-signal systems.

With this approach, the error correction is no longer performed by complex, analog compensation techniques but by additional digital signal processing. First of all, a suitable test signal is fed into the analog circuit to make different errors visible. Subsequently, the test signal is evaluated in the digital part of the system by adaptive filters and appropriate algorithms to determine the kind and size of present errors. This information is used afterwards to eliminate any errors from the test and the useful signal. With this procedure, the disadvantages of analog compensation methods are removed with only a low overhead on digital circuitry. Furthermore, it is not only possible to correct static as well as time-variant errors but the circuit also gains the ability to monitor itself. As a result, the whole system becomes more reliable and robust.

In order to demonstrate the performance of the introduced approach, it is used to correct different gain- and offset-errors in a generic sensor interface circuit. For this purpose, a simulation-based and a practical verification are performed to analyze various application and error cases. While a simulation model of the interface-circuit is used for the first task, a printed circuit board with electronic components is used for the second one. With both forms of verification, the successful application of the developed method can be shown.



Vorwort

Diese Dissertation entstand im Rahmen meiner Forschungstätigkeit als wissenschaftlicher Mitarbeiter am Institut für Theoretische Elektrotechnik und Mikroelektronik (ITEM) im Arbeitsbereich Kommunikationselektronik.

Ich möchte an dieser Stelle Herrn Prof. Dr.-Ing. Steffen Paul dafür danken, dass er mir die Möglichkeit gegeben hat in seiner Arbeitsgruppe auf dem Gebiet der Mikroelektronik und der digitalen Signalverarbeitung zu forschen und zu promovieren. Ich danke ihm zudem für die vielen hilfreichen Diskussionen zu fachlichen Fragen und die zahlreichen Ratschläge zum Anfertigen dieser Arbeit sowie deren Durchsicht und Begutachtung.

Des Weiteren danke ich Frau Dr.-Ing. Dagmar Peters-Drolshagen für die langjährige Unterstützung meiner Forschungstätigkeit, das Aufzeigen neuer Lösungswege sowie für die Durchsicht dieser Arbeit.

Ich danke zudem meinen Kollegen im Arbeitsbereich Kommunikationselektronik, die mir ebenfalls mit zahlreichen fachlichen Diskussionen bei meiner Forschung und der Entstehung dieser Dissertation geholfen haben.

Außerdem danke ich Herrn Prof. Dr.-Ing. Walter Lang für die Durchsicht und Begutachtung dieser Arbeit sowie Herrn Prof. Dr.-Ing. Alberto García-Ortiz und Herrn Prof. Dr.-Ing. Martin Schneider für die Übernahme der Prüfertätigkeit.

Vor allem aber möchte ich meiner Freundin Melanie danken, die mich in den letzten Jahren in sehr vielen fachlichen und nichtfachlichen Fragestellungen bei meiner Forschungsarbeit und beim Anfertigen dieser Dissertation unterstützt hat. Ihr stetiger Zuspruch und ihre fortwährende Motivation waren für das Gelingen dieser Arbeit unverzichtbar. Darüber hinaus danke ich ihr besonders dafür, dass sie mir immer die Zeit und den Freiraum gegeben hat, diese Arbeit anfertigen zu können und dass sie mir auch und vor allem in stressigen Zeiten immer den Rücken frei gehalten hat.



Inhaltsverzeichnis

1	Einleitung	1
1.1	Eigener Beitrag	3
1.2	Gliederung	4
2	Theoretische Grundlagen adaptiver Filter	7
2.1	Aufbau und Funktionsweise adaptiver Filter	7
2.2	Theoretische Lösung des Optimierungsproblems	9
2.3	Methode des steilsten Abstiegs	12
2.3.1	LMS-Algorithmus	14
2.3.2	NLMS-Algorithmus	17
2.4	Methode der kleinsten Fehlerquadrate	19
2.4.1	RLS-Algorithmus	22
3	Möglichkeiten der Fehlerkompensation in analogen Schaltungen	25
3.1	Verfahren zum Testen von Schaltungen	26
3.2	Verfahren zur Fehlerkompensation	29
3.2.1	Kompensation von Offset-Fehlern	29
3.2.2	Kompensation von Verstärkungsfehlern	34
3.3	Digitale Kalibration	38
4	Testsystem zur Erprobung des Fehlerkorrekturverfahrens	43
4.1	Aufbau des Testsystems	44
4.1.1	Auswahl der Schaltungstopologie	44
4.1.2	Übertragungsverhalten der Sensor-Interface-Schaltung	46
4.1.3	Nichtidealitäten und deren Auswirkungen	49
4.2	Simulationsmodell auf Transistorebene	52
4.2.1	Aufbau der Schaltungskomponenten	52
4.3	Simulationsmodell auf Verhaltensebene	57
4.3.1	Modellierung der Schaltungskomponenten	57
4.3.2	Modellierung von Fehlern und Nichtidealitäten	58
4.4	Simulation der Sensor-Interface-Schaltung	62

5 Verfahren zur Fehlererkennung und -korrektur	65
5.1 Ablauf des Verfahrens	65
5.2 Realisierung der Fehlererkennung	67
5.2.1 Einbringen des Testsignals	67
5.2.2 Übertragung des Testsignals	68
5.3 Durchführung der Fehlerbestimmung	70
5.3.1 Bestimmung von Offset-Fehlern	71
5.3.2 Bestimmung von Verstärkungsfehlern	72
5.4 Verwendete Filteralgorithmen	74
5.4.1 LMS-Algorithmus	74
5.4.2 NLMS-Algorithmus	76
5.4.3 RLS-Algorithmus	77
5.5 Durchführung der Fehlerkorrektur	79
6 Simulationsbasierte Verifikation des Fehlerkorrekturverfahrens	81
6.1 Erzeugung eines geeigneten Nutzsymbols	81
6.2 Durchführung der Schaltungssimulation	83
6.2.1 Verwendete Simulationsmodelle und -parameter	84
6.2.2 Darstellung der Simulationsergebnisse	86
6.3 Variation verschiedener Simulations- und Filterparameter	89
6.3.1 Filterparameter des LMS-Algorithmus	89
6.3.2 Filterparameter des NLMS-Algorithmus	92
6.3.3 Filterparameter des RLS-Algorithmus	95
6.3.4 Ordnung der adaptiven Filter	98
6.4 Erkennung und Korrektur verschiedener Fehler	100
6.4.1 Statische Offset-Fehler	102
6.4.2 Statische Verstärkungsfehler	103
6.4.3 Statische Offset- und Verstärkungsfehler	105
6.4.4 Dynamische Fehler	107
7 Praktische Verifikation des Fehlerkorrekturverfahrens	111
7.1 Praktischer Aufbau der Sensor-Interface-Schaltung	111
7.2 Aufnahme von Messwerten	115
7.2.1 Messaufbau und Ansteuerung der Interface-Schaltung	115
7.2.2 Durchführung der Messung	117
7.3 Fehlerbestimmung und -korrektur	118
7.4 Vergleich der beiden Verifikationsverfahren	122
8 Zusammenfassung	123
8.1 Ausblick	125

Abkürzungsverzeichnis	127
Symbolverzeichnis	129
Wissenschaftliche Beiträge	133
Literaturverzeichnis	135



1 Einleitung

Eines der Ziele beim Entwurf von mikroelektronischen Schaltungen ist die Gewährleistung ihrer korrekten und vorhersagbaren Funktionalität. Mit anderen Worten: das Ein- und Ausgangsverhalten der entworfenen Schaltung muss bekannt sein und darf sich nur innerhalb festgelegter Spezifikationen ändern. Um dieses Ziel zu erreichen muss nicht nur die eigentliche Schaltungsfunktion realisiert werden, sondern es müssen auch zahlreiche Effekte und Nichtidealitäten berücksichtigt werden, die das gewünschte Schaltungsverhalten dauerhaft oder zeitlich begrenzt beeinflussen können. Ein Faktor, der das Auftreten unerwünschter Nichtidealitäten noch verstärkt und dadurch den Entwurfsaufwand einer Schaltung erhöht, ist zudem die immer weiter voranschreitende Miniaturisierung bei mikroelektronischen Schaltungen. Durch sie treten, insbesondere beim Entwurf analoger Schaltungen, vermehrt Effekte auf, die bisher keine oder nur sehr geringe Auswirkungen auf das Schaltungsverhalten hatten und daher nur wenig oder gar nicht berücksichtigt werden mussten [SSA⁺18]. Zwei Beispiele für derartige Effekte sind *Hot Carrier Injection* und *Negative Bias Temperature Instability*, deren Auswirkungen erst bei sehr kleinen Strukturgrößen deutlich werden und die das Verhalten einer mikroelektronischen Schaltung über deren Lebenszeit hinweg signifikant verändern können [Gra14], [Gra15].

Um die Auswirkungen auftretender Nichtidealitäten zu minimieren, werden heutzutage üblicherweise klassische Verfahren der Schaltungstechnik genutzt, bei denen einzelne Effekte in der Regel nicht korrigiert, sondern durch zusätzliche Schaltungskomponenten oder Techniken kompensiert werden. Zur Kompensation von Offset-Fehlern werden beispielsweise spezielle *Common-Mode-Feedback-Strukturen* in die bestehenden Schaltungen integriert, volldifferentielle Signalpfade genutzt oder komplexe Topologien für die verwendeten Operationsverstärker gewählt [BMP⁺07], [LB99], [PB05]. Auch werden vorhandene Schalter um zusätzliche Transistoren erweitert, um den in ihnen auftretenden Ladungsverlust zu minimieren [Raz01]. Weiterhin werden zur Rausch- und Offset-Kompensation auf *Switched-Capacitor-Schaltungen* beruhende Techniken wie *Chopper Stabilization* oder *Correlated Double Sampling* genutzt [ET96], [WHM13]. Zur Unterdrückung von Mismatch-Fehlern zwischen Kapazitäten kommen zudem Kapazitäts-Arrays zum Einsatz, welche eine nachträgliche Veränderung einzelner Kapazitätswerte erlauben [LB99]. Auch der Einsatz spezieller Layout-Techniken wird häufig genutzt, um

Mismatch-Fehler oder den Einfluss von Prozessvariationen zu minimieren [Bak10]. Um Temperatur-Effekten entgegenzuwirken werden außerdem komplementäre Schaltungsstrukturen eingesetzt [ZWY⁺10]. Aber auch wenn alle der zuvor genannten Verfahren erfolgreich zur Kompensation verschiedener Nichtidealitäten eingesetzt werden, so weisen sie doch bedeutende Nachteile auf. Zum einen handelt es sich bei vielen Ansätzen um statische Verfahren, die nur bedingt zur Kompensation zeitlich veränderlicher Nichtidealitäten geeignet sind und zum anderen erhöhen alle Verfahren zur Verbesserung der Schaltungseigenschaften den Entwurfsaufwand der Gesamtschaltung und insbesondere des analogen Schaltungsteils erheblich. Zudem steigen durch die Verwendung zusätzlicher Schaltungskomponenten auch der Energie- und Flächenbedarf der Schaltung und damit letztlich auch die Kosten der Gesamtschaltung.

Zur Vermeidung der zuvor beschriebenen Nachteile wird im Rahmen dieser Arbeit anstelle klassischer Kompensationsverfahren ein neuartiges Verfahren zur Fehlererkennung und -korrektur in mikroelektronischen *Mixed-Signal-Schaltungen* genutzt. Mit diesem ist es möglich, verschiedene Fehler und Nichtidealitäten, die in den analogen Komponenten der betrachteten Schaltung auftreten, zunächst anhand eines Testsignals zu erkennen und anschließend mit Hilfe digitaler Signalverarbeitungsalgorithmen zu bestimmen und zu korrigieren. Die zur Fehlerkorrektur erforderlichen Parameter werden zudem während des Betriebs der Schaltung kontinuierlich aktualisiert, so dass auch zeitlich veränderliche Einflüsse erkannt und korrigiert werden können und die korrekte Funktion der Schaltung dauerhaft überwacht werden kann. Folglich kann auf den Einsatz analoger Kompensationsmaßnahmen (teilweise) verzichtet werden und der Entwurfsaufwand der Schaltung wird deutlich reduziert.

Für die Entwicklung und Erprobung des in dieser Arbeit betrachteten Verfahrens zur Fehlererkennung und -korrektur ist des Weiteren eine geeignete Mixed-Signal-Schaltung erforderlich, mit der ein möglichst breites Einsatzgebiet abgedeckt und eine möglichst große Zahl von Fehlern bzw. Nichtidealitäten berücksichtigt werden kann. Es wird daher als Testsystem eine *generische Sensor-Interface-Schaltung* verwendet, da derartige Schaltungen einerseits zu den am weitesten verbreiteten Mixed-Signal-Schaltungen gehören und andererseits viele für mikroelektronische Schaltungen typische Komponenten beinhalten. Auch finden sich in solchen Systemen viele für analoge Schaltungen relevante Nichtidealitäten wieder, die im Rahmen dieser Arbeit betrachtet werden sollen. Zu diesen zählen beispielsweise der Mismatch zwischen Bauteilen oder der an Schaltern und Transistoren ungewollt auftretende Ladungsverlust (engl.: *Leakage*), aber auch Prozessvariationen, Veränderungen von Versorgungsspannung oder Temperatur sowie Alterung (engl.: *Process, Voltage, Temperature, Aging*, kurz: *PVTA-Effekte*). Alle Effekte haben dabei direkte Auswirkungen auf die betrachtete Schaltung und führen in der Regel zu einem fehlerhaften Übertragungsverhalten, welches in vielen Anwendungsfällen nicht tolerierbar ist und daher mit dem in dieser Arbeit vorgestellten Verfahren korrigiert werden soll.

1.1 Eigener Beitrag

Anders als bei klassischen Verfahren zur Kompensation von Nichtidealitäten wird in dieser Arbeit ein innovatives Verfahren entwickelt, bei dem vorhandene Fehler in den analogen Schaltungskomponenten nicht kompensiert, sondern während des Betriebs aktiv erkannt und korrigiert werden. Es baut dabei auf dem Verfahren der digitalen Kalibration auf, welches darauf beruht, Fehler im analogen Schaltungsteil zunächst einmal zuzulassen, diese aber zu erkennen und mittels digitaler Signalverarbeitung zu korrigieren [Mur13]. Derartige Kalibrationsverfahren werden allerdings bisher nur für die Korrektur von Wandlungsfehlern in bestimmten Analog-/Digital-Wandlern (insbesondere Pipeline-Wandlern) eingesetzt [Kor13]. Eine Übertragung und Erweiterung dieser Technik auf andere mikroelektronische Systeme ist bisher nicht erfolgt und daher Gegenstand dieser Arbeit.

Für den Einsatz der digitalen Kalibration zur aktiven Fehlererkennung und -korrektur in Mixed-Signal-Schaltungen wird das Grundprinzip dieses Verfahrens erweitert und an die hier vorhandene Problemstellung angepasst. Zunächst wird dabei der analoge Teil der zu untersuchenden Schaltung derart erweitert, dass ein zusätzliches Testsignal eingespeist werden kann, welches der Erkennung möglicher Fehler dient. Es wird für diesen Zweck ein zeitliches Multiplex-Verfahren verwendet, das dafür sorgt, dass Nutz- und Testsignal die Schaltung unabhängig voneinander aber dennoch dauerhaft durchlaufen können. Die Bestimmung von Art und Größe der vorliegenden Fehler erfolgt anschließend im digitalen Schaltungsteil. Hier wird das Testsignal mit einem fehlerfreien Referenzsignal verglichen, welches dem Ausgangssignal der betrachteten Schaltung im fehlerfreien Zustand entspricht. Mit Hilfe digitaler Algorithmen können Unterschiede zwischen diesen beiden Signalen ausgewertet und zur Erzeugung der erforderlichen Korrekturparameter genutzt werden. Diese Parameter werden zudem laufend aktualisiert und entsprechen somit immer den aktuell vorhandenen Fehlern. Sie werden im Anschluss sowohl zur Korrektur des Testsignals als auch zur Korrektur des eigentlichen Nutzsymbols eingesetzt. Die Fehlerkorrektur selbst erfolgt dabei mit Hilfe adaptiver Filterstrukturen.

Durch die Verwendung des hier entwickelten Verfahrens ergeben sich mehrere bedeutende Vorteile gegenüber klassischen Ansätzen zur Fehlerkompensation. Einer dieser Vorteile ist, dass durch die laufende Überwachung der Schaltung nicht nur statische, sondern auch sich zeitlich ändernde Fehler kontinuierlich erkannt und korrigiert werden können, wodurch die Gesamtschaltung zuverlässiger und robuster gegenüber nichtidealen Effekten wird. Aus den während der Fehlerkorrektur gewonnenen Korrekturparametern lassen sich außerdem Informationen über den aktuellen Zustand der betrachteten Schaltung ableiten, welche zum Beispiel Vorhersagen über deren Restlebensdauer erlauben. Darüber hinaus können durch den Einsatz einer aktiven Fehlererkennung und -korrektur die Anforderungen an die analogen Schaltungskomponenten deutlich reduziert werden, da vorhandene Nichtidealitäten bis zu einem gewissen Grad digital korrigiert werden können.

Aufwendige analoge Kompensationsmaßnahmen sind dadurch nicht mehr zwingend erforderlich und der Entwurfsaufwand des analogen Schaltungsteils sinkt. Wird zudem davon ausgegangen, dass die Einsparungen im analogen Bereich den Mehraufwand im digitalen Schaltungsteil übersteigen, so sinken auch Entwurfsaufwand und Kosten der Gesamtschaltung [Mur13].

Für die Anwendung des entwickelten Fehlerkorrekturverfahrens wird, wie bereits im vorherigen Abschnitt beschrieben, eine generische Sensor-Interface-Schaltung in Switched-Capacitor-Bauweise gewählt. Diese stellt ein geeignetes Beispiel für eine komplexe Mixed-Signal-Schaltung dar, weil sie einerseits viele für analoge Schaltungen typische Nichtidealitäten enthält (zum Beispiel Mismatch- und Leakage-Effekte, Abhängigkeit von Temperatur und Versorgungsspannung) und andererseits eine Implementierung des in dieser Arbeit entwickelten Verfahrens erlaubt.

1.2 Gliederung

Das erste Kapitel dieser Arbeit gibt dem Leser eine kurze Einführung in das behandelte Themengebiet und verdeutlicht ihm die Motivation des Autors zur Entwicklung eines neuartigen Verfahrens zur Fehlererkennung und -korrektur in mikroelektronischen Schaltungen.

Das sich hieran anschließende, zweite Kapitel behandelt die zur Realisierung dieses Verfahrens erforderlichen theoretischen Grundlagen adaptiver Filter. Hierbei wird zunächst kurz auf den Aufbau und die Funktion derartiger Filterstrukturen eingegangen, bevor erläutert wird, wie mit ihnen Fehler innerhalb eines elektronischen Systems erkannt und korrigiert werden können. Nachfolgend werden die zur Lösung dieses Optimierungsproblems geeigneten Gradientenverfahren beschrieben, welche sich mit Hilfe adaptiver Filter und entsprechender Algorithmen umsetzen lassen. Ausgehend von der theoretischen Lösung, werden die drei, in dieser Arbeit verwendeten Filteralgorithmen hergeleitet.

Einen Überblick über den Stand der Technik auf dem Gebiet der Fehlerkompensation bzw. -korrektur in analogen, mikroelektronischen Schaltungen gibt im Anschluss daran das Kapitel drei. In diesem werden zunächst verschiedene Verfahren zur Fehlererkennung und zum Test von Schaltungen vorgestellt, bevor nachfolgend diverse Möglichkeiten zur Fehlerkompensation beschrieben werden. In diesem Zusammenhang wird außerdem auf die Ursachen der unterschiedlichen Fehler eingegangen. Abgeschlossen wird das Kapitel durch die Vorstellung der digitalen Kalibration, auf der auch das hier entwickelte Verfahren beruht, sowie deren Anwendungsgebiete.

Das vierte Kapitel beschreibt den Entwurf und die Implementierung der Sensor-Interface-Schaltung, welche zur Erprobung der in dieser Arbeit entwickelten Fehlerkorrekturverfahren genutzt wird. Neben der verwendeten Schaltungstopologie werden dabei auch das Übertragungsverhalten der Schaltung sowie die in ihr auftretenden Nichtidealitäten

betrachtet. Zudem wird die Realisierung der Interface-Schaltung durch den Aufbau von zwei verschiedenen Simulationsmodellen dargestellt. Während eines dieser Modelle auf Transistorebene implementiert ist, wird ein zweites auf Verhaltensebene aufgebaut, um hierdurch die Untersuchung verschiedener Fehlerfälle zu vereinfachen und um die erforderliche Simulationszeit zu reduzieren. Die Anwendbarkeit beider Modelle wird durch einen abschließenden Vergleich veranschaulicht.

Im fünften Kapitel dieser Arbeit wird schließlich das Verfahren zur Fehlererkennung und -korrektur vorgestellt, wobei mit der Beschreibung seines grundsätzlichen Ablaufs begonnen wird. Im Anschluss daran wird aufgezeigt, wie eine bestehende Schaltung zu modifizieren ist und welche Testsignale erforderlich sind, um mit Hilfe des vorgestellten Verfahrens Fehler erkennen zu können. Des Weiteren erfolgt eine ausführliche Beschreibung der Fehlerbestimmung und -korrektur, welche mit Hilfe digitaler, adaptiver Filter vorgenommen wird. In diesem Zusammenhang wird außerdem erläutert, wie die verwendeten Filteralgorithmen angepasst und implementiert werden, um mit ihnen verschiedene Offset- und Verstärkungsfehler erkennen und korrigieren zu können.

Das sechste Kapitel befasst sich danach mit der simulationsbasierten Verifikation des in dieser Arbeit entwickelten Fehlerkorrekturverfahrens. Für diesen Zweck werden zunächst die Parameter der verwendeten Simulationsmodelle festgelegt und die Erzeugung eines geeigneten Nutzsymbols beschrieben. Nachfolgend wird die Interface-Schaltung für verschiedene Simulationsparameter sowie für eine Vielzahl unterschiedlicher Fehler und Einflussfaktoren simuliert, deren Auswirkungen mit Hilfe des entwickelten Verfahrens erkannt und korrigiert werden. Die Vorstellung und Bewertung der hierbei erzielten Simulationsergebnisse schließt das Kapitel ab.

Neben einer simulationsbasierten erfolgt außerdem eine praktische Verifikation des entwickelten Korrekturverfahrens, durch die seine Anwendbarkeit innerhalb einer, aus diskreten Bauelementen, aufgebauten Schaltung gezeigt wird. Diese Form der Verifikation wird im siebten Kapitel vorgestellt, wobei mit der Umsetzung der in Kapitel vier beschriebenen Interface-Schaltung auf einer Leiterplatte begonnen wird. Anschließend werden die Ansteuerung und Inbetriebnahme der Schaltung erläutert sowie die Durchführung der Messungen. Zudem erfolgt ein Vergleich zwischen den beiden Methoden der Verifikation.

Den Abschluss dieser Arbeit bildet das achte Kapitel, welches die erzielten Ergebnisse noch einmal zusammenfasst und bewertet. Darüber hinaus wird ein kurzer Ausblick gegeben, in dem auf eine mögliche Weiterentwicklung des Verfahrens sowie zukünftige Anwendungsgebiete eingegangen wird.

Theoretische Grundlagen adaptiver Filter

Für die Erkennung und Korrektur von verschiedenen Übertragungsfehlern kommt in dieser Arbeit ein Verfahren zum Einsatz, welches die vorliegenden Fehler mit Hilfe von digitalen Filtern und unter Anwendung geeigneter Korrekturalgorithmen bestimmt. Da hierbei nicht nur statische Fehler korrigiert werden sollen, sondern ebenso zeitlich veränderliche Einflüsse, muss das Korrekturverfahren in der Lage sein, die erforderlichen Korrekturparameter kontinuierlich anzupassen. Die Realisierung des Verfahrens erfolgt aus diesem Grund durch die Verwendung adaptiver Filter.

Dieses Kapitel soll nun einen kurzen Überblick über den Aufbau, die Funktionsweise und die Anwendungsgebiete derartiger Filter geben, wobei die Durchführung der Fehlerkorrektur ein Optimierungsproblem darstellt, welches auf unterschiedlichen Wegen gelöst werden kann. Neben der theoretischen Lösung sind dabei für die praktische Anwendung vor allem die Methode des steilsten Abstiegs und die Methode der kleinsten Fehlerquadrate von großer Bedeutung, da sich diese mit Hilfe adaptiver Filter und entsprechender Algorithmen umsetzen lassen. Nachfolgend werden daher sowohl die verschiedenen Lösungen des Optimierungsproblems als auch die wichtigsten adaptiven Filteralgorithmen hergeleitet und betrachtet.

2.1 Aufbau und Funktionsweise adaptiver Filter

Adaptive Filter kommen in der digitalen Signalverarbeitung immer dann zum Einsatz, wenn ein Nutzsignal bei der Verarbeitung durch eine elektronische Schaltung oder bei der Übertragung zwischen zwei Punkten durch eine unbekannte und gegebenenfalls zeitlich veränderliche Störgröße verfälscht wird. Während es sich bei dieser Störgröße in den meisten Anwendungsfällen um Rauschen handelt, werden in dieser Arbeit andere Fehler als Störgrößen betrachtet, welche durch eine nichtideale Übertragung innerhalb einer mikroelektronischen Mixed-Signal-Schaltung hervorgerufen werden. Der Fokus liegt dabei auf Offset- und Verstärkungsfehlern, auf deren Herkunft und Größe im weiteren Verlauf dieser Arbeit noch detailliert eingegangen wird. Die vorliegende Störung zu erkennen und zu unterdrücken bzw. zu korrigieren ist die Aufgabe eines adaptiven

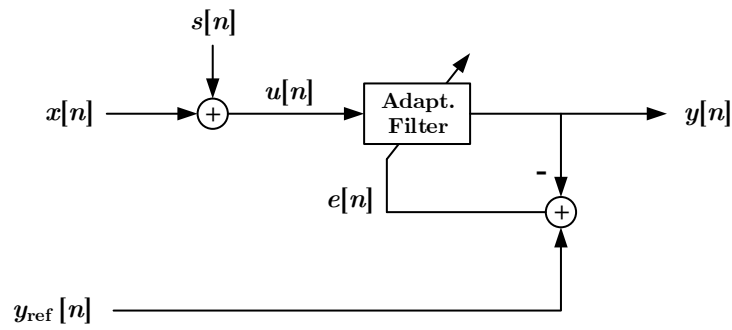


Abbildung 2.1: Aufbau eines adaptiven Filters

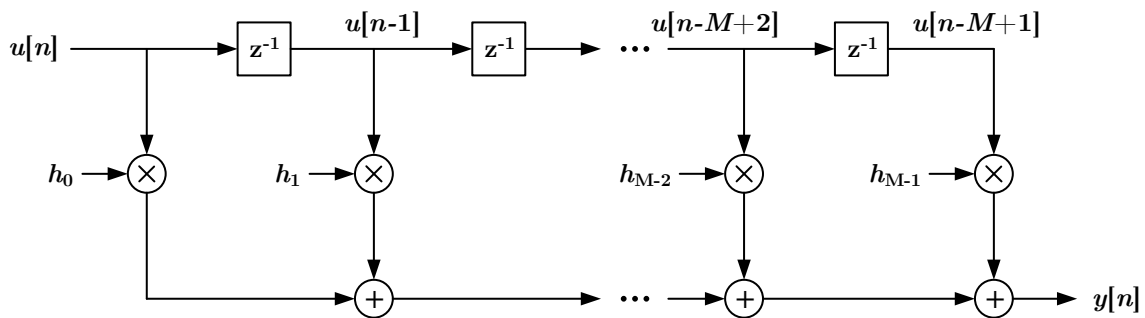


Abbildung 2.2: Realisierung eines FIR-Filters

Filters. Diese Art von Filtern eignet sich daher besonders zur Lösung der in dieser Arbeit behandelten Problemstellung.

Grundsätzlich sind adaptive Filter zur Korrektur von Übertragungsfehlern entsprechend der Abbildung 2.1 aufgebaut, wobei in dieser Arbeit von einer digitalen Implementierung und damit einer zeitdiskreten Signalverarbeitung zu festen Zeitpunkten n ausgegangen wird [Hay14]. Das Signal $x[n]$ entspricht dabei einem zunächst fehlerfreien Signal, das bei der Signalverarbeitung oder -übertragung durch eine Störgröße $s[n]$ verfälscht wird. Das resultierende Signal $u[n]$ stellt anschließend das Eingangssignal des adaptiven Filters dar. Es wird durch das Filter in das Ausgangssignal $y[n]$ überführt, wobei zur Durchführung der Filterung ein entsprechender Filteralgorithmus zum Einsatz kommt, der die verschiedenen Koeffizienten $h_k[n]$ des adaptiven Filters in Abhängigkeit eines Fehlersignals $e[n]$ einstellt. Das Fehlersignal $e[n]$ entspricht dabei der Differenz zwischen dem gewünschten Ausgangssignal $y_{\text{ref}}[n]$ und dem tatsächlichen Ausgangssignal des adaptiven Filters $y[n]$. Es ergibt sich folglich zu:

$$e[n] = y_{\text{ref}}[n] - y[n]. \quad (2.1)$$

Das Ausgangssignal $y[n]$ des adaptiven Filters berechnet sich hingegen durch die Aufsummierung der Signalwerte des Filtereingangssignals $\mathbf{u}[n]$, welche mit den Einträgen des Vektors der Filterkoeffizienten $\mathbf{h}[n]$ gewichtet sind. Die Anzahl der Einträge in den beiden Vektoren $\mathbf{u}[n]$ und $\mathbf{h}[n]$ wird hierbei durch die Ordnung M des adaptiven Filters

vorgegeben. Für die Erzeugung des Filterausgangssignals werden somit der aktuelle und die $M - 1$ vorherigen Signalwerte des Filtereingangssignals herangezogen, so dass gilt:

$$y[n] = \mathbf{h}[n]\mathbf{u}[n] = \sum_{k=0}^{M-1} h_k[n]u[n-k]. \quad (2.2)$$

Um die in Gleichung (2.2) beschriebene Filterfunktion zu realisieren, können verschiedene Filterstrukturen verwendet werden. Im Rahmen dieser Arbeit werden jedoch aufgrund ihrer einfachen Implementierbarkeit und ihrer Stabilität ausschließlich digitale Filter mit einer endlichen Impulsantwort (engl.: *Finite Impulse Response Filter*, kurz: *FIR-Filter*) eingesetzt [MH00]. Die Realisierung eines solchen Filters zeigt die Abbildung 2.2.

Das Ziel des adaptiven Filters ist es nun, das Filterausgangssignal $y[n]$ derart anzupassen, dass der Fehler $e[n]$ zwischen ihm und dem gewünschten Ausgangssignal $y_{\text{ref}}[n]$ minimiert wird. Diese Aufgabe ist mathematisch als Optimierungsproblem zu betrachten und kann auf verschiedenen Wegen gelöst werden.

2.2 Theoretische Lösung des Optimierungsproblems

In diesem Abschnitt soll zunächst die theoretische Lösung für das zuvor genannte Optimierungsproblem hergeleitet werden, wobei anstelle des absoluten Fehlers $e[n]$ jedoch das quadratische Fehlersignal $e^2[n]$ minimiert werden soll. Auf diese Weise entsteht ein konvexes Optimierungsproblem mit einem eindeutigen Minimum [Hay14]. Wird darüber hinaus vom allgemeinen Fall und dem Vorliegen komplexer Signalwerte ausgegangen, so erweitert sich die Lösung des Optimierungsproblems auf die Minimierung des Betragsquadrats des Fehlersignals $|e[n]|^2$. Wird außerdem davon ausgegangen, dass ein statistischer Prozess vorliegt, so verallgemeinert sich das Optimierungsproblem weiter auf die Reduzierung des mittleren quadratischen Fehlers (engl.: *Mean Squared Error*, kurz: *MSE*). Die zu minimierende Kostenfunktion J_{th} für die theoretische Lösung des Optimierungsproblems hat damit die Form:

$$J_{\text{th}} = E [|e[n]|^2], \quad (2.3)$$

wobei $E [|e[n]|^2]$ der Erwartungswert des Fehlersignals $|e[n]|^2$ ist. Um nun das Minimum der Kostenfunktion J_{th} zu bestimmen, muss diese in Richtung der Koeffizienten $h_k[n]$ des adaptiven Filters abgeleitet werden. Es wird also der Gradient der Kostenfunktion gebildet. Wird hierbei davon ausgegangen, dass die Ordnung des adaptiven Filters M ist und dass die Einträge des Koeffizientenvektors $\mathbf{h}[n]$ komplex und damit von der Form $h_k = a_k + jb_k$ sind, so gilt für den Gradienten der Kostenfunktion:

$$\nabla_k J_{\text{th}} = \frac{\partial J_{\text{th}}}{\partial a_k} + j \frac{\partial J_{\text{th}}}{\partial b_k}, \quad k = 0, 1, 2, \dots, M - 1. \quad (2.4)$$

Werden alle M Einträge des Gradienten $\nabla_k J_{\text{th}}$ hierbei gleichzeitig zu null, so ist das Minimum der Kostenfunktion J_{th} gefunden und es wird von einem optimal eingestellten Filter gesprochen. Für diesen Fall gilt:

$$\nabla_k J_{\text{th}} = 0, \quad k = 0, 1, 2, \dots, M - 1. \quad (2.5)$$

Durch Einsetzen der Gleichungen (2.1) und (2.2) in die Kostenfunktion J_{th} und Berechnung des Gradienten $\nabla_k J_{\text{th}}$ lässt sich außerdem zeigen, dass im Falle eines optimal eingestellten Filters zwischen dem Eingangssignal des Filters $u[n]$ und dem minimalen Fehlersignal $e[n]$ der Zusammenhang

$$J_{\text{th}} = E [u[n - k]e^*[n]] = 0, \quad k = 0, 1, 2, \dots, M - 1 \quad (2.6)$$

besteht, wobei $e^*[n]$ das konjugiert komplexe Fehlersignal ist [Hay14].

Die eigentliche Aufgabe zur Lösung des vorliegenden Optimierungsproblems liegt jedoch in der Bestimmung der für die Minimierung des Fehlersignals erforderlichen Einträge des Vektors der Filterkoeffizienten $\mathbf{h}[n]$. Hierzu werden die beiden Gleichungen (2.1) und (2.2) in (2.6) eingesetzt und es wird zur Vereinfachung der Berechnungen davon ausgegangen, dass nur reellwertige Signale vorliegen. Es ergibt sich somit für die Kostenfunktion der Ausdruck

$$J_{\text{th}} = E \left[u[n - k] \left(y_{\text{ref}}[n] - \sum_{i=0}^{M-1} h_{\text{op},i} u[n - i] \right) \right] = 0, \quad k = 0, 1, 2, \dots, M - 1, \quad (2.7)$$

wobei die Filterkoeffizienten $h_{\text{op},i}$ denen des optimal eingestellten Filters entsprechen. Durch Umstellen lässt sich (2.7) zudem weiter in die Form

$$\begin{aligned} \sum_{i=0}^{M-1} h_{\text{op},i} E [u[n - k]u[n - i]] &= E [u[n - k]y_{\text{ref}}[n]], \quad k = 0, 1, 2, \dots, M - 1 \\ \Leftrightarrow \sum_{i=0}^{M-1} h_{\text{op},i} R_{\text{uu}}[i - k] &= r_{\text{uyr}}[-k] \end{aligned} \quad (2.8)$$

bringen. Hierbei entspricht der Term $R_{\text{uu}}[i - k] = E [u[n - k]u[n - i]]$ der Autokorrelationsfunktion des Filtereingangssignals $u[n]$ und der Term $r_{\text{uyr}}[-k] = E [u[n - k]y_{\text{ref}}[n]]$ der Kreuzkorrelationsfunktion zwischen dem Filtereingangssignal $u[n]$ und dem Referenzsignal $y_{\text{ref}}[n]$. Die Gleichung (2.8) wird dabei auch als *Wiener-Hopf-Gleichung* bezeichnet [FB13].

Zur Lösung der Wiener-Hopf-Gleichung ist es nun erforderlich, Gleichung (2.8) nach dem Vektor der optimalen Filterkoeffizienten \mathbf{h}_{op} umzustellen. Für diesen Zweck werden

der Vektor des Filtereingangssignals $\mathbf{u}[n]$ und der Vektor der optimalen Filterkoeffizienten \mathbf{h}_{op} wie folgt definiert:

$$\mathbf{u}[n] = [u[n] \ u[n-1] \ \dots \ u[n-M+1]]^T, \quad (2.9)$$

$$\mathbf{h}_{\text{op}} = [h_{\text{op},0} \ h_{\text{op},1} \ \dots \ h_{\text{op},M-1}]^T. \quad (2.10)$$

Mit Hilfe dieser Vektordefinitionen lassen sich die Summenformeln aus Gleichung (2.8) in eine Matrixschreibweise überführen. Die Autokorrelationsfunktion des Filtereingangssignals $u[n]$ geht somit in die Autokorrelationsmatrix

$$\mathbf{R}_{\text{uu}} = E[\mathbf{u}[n]\mathbf{u}^T[n]] = \begin{bmatrix} R_{\text{uu}}[0] & R_{\text{uu}}[1] & \dots & R_{\text{uu}}[M-1] \\ R_{\text{uu}}[1] & R_{\text{uu}}[0] & \dots & R_{\text{uu}}[M-2] \\ \vdots & \vdots & \ddots & \vdots \\ R_{\text{uu}}[M-1] & R_{\text{uu}}[M-2] & \dots & R_{\text{uu}}[0] \end{bmatrix} \quad (2.11)$$

über, während die Kreuzkorrelationsfunktion zwischen dem Filtereingangssignal $u[n]$ und dem Referenzsignal $y_{\text{ref}}[n]$ in den Kreuzkorrelationsvektor

$$\mathbf{r}_{\text{uyr}} = E[\mathbf{u}[n]y_{\text{ref}}[n]] = [r_{\text{uyr}}[0] \ r_{\text{uyr}}[-1] \ \dots \ r_{\text{uyr}}[1-M]]^T \quad (2.12)$$

überführt werden kann. Zusammen mit Gleichung (2.10) folgt hieraus für die Wiener-Hopf-Gleichung in Matrixschreibweise:

$$\mathbf{R}_{\text{uu}}\mathbf{h}_{\text{op}} = \mathbf{r}_{\text{uyr}}. \quad (2.13)$$

Der gesuchte Vektor der optimalen Filterkoeffizienten \mathbf{h}_{op} lässt sich anschließend durch Umstellen von Gleichung (2.13) bestimmen. Für ihn gilt:

$$\mathbf{h}_{\text{op}} = \mathbf{R}_{\text{uu}}^{-1}\mathbf{r}_{\text{uyr}}. \quad (2.14)$$

Wie anhand von Gleichung (2.14) und ihrer Herleitung erkennbar ist, erfordert die Bestimmung der optimalen Filterkoeffizienten $h_{\text{op},i}$ die vollständige Kenntnis des Referenzsignals $y_{\text{ref}}[n]$ und des Filtereingangssignals $u[n]$, um hieraus die Größen \mathbf{R}_{uu} und \mathbf{r}_{uyr} berechnen zu können. In den meisten praktischen Anwendungsfällen ist jedoch zumindest das Filtereingangssignal nicht bekannt. Die Lösung der Wiener-Hopf-Gleichung stellt daher in der Regel nur eine theoretische Lösung des hier vorliegenden Optimierungsproblems dar, die in der Praxis nicht erreichbar ist. Stattdessen werden bei der praktischen Anwendung adaptiver Filter andere Methoden gewählt, mit denen sich das beschriebene Optimierungsproblem lösen lässt. Zwei Verfahren, die dabei genutzt werden können, sind die Methode des steilsten Abstiegs und die Methode der kleinsten Fehlerquadrate. Beide Verfahren führen letztlich zu den in dieser Arbeit verwendeten Filteralgorithmen und sollen daher im Folgenden näher betrachtet werden.

2.3 Methode des steilsten Abstiegs

Bei der Methode des steilsten Abstiegs (engl.: *Method of Steepest Descent*) handelt es sich um ein Gradientenverfahren, welches auf der Herleitung der Wiener-Hopf-Gleichung beruht und das Ziel hat, den Vektor der optimalen Filterkoeffizienten \mathbf{h}_{op} ohne Kenntnis der vorliegenden Signalstatistik möglichst genau zu bestimmen. Um dieses Ziel zu erreichen, kommt ein iteratives Verfahren zum Einsatz, welches zu einer rekursiven Minimierung der Kostenfunktion in Abhängigkeit des Vektors der Filterkoeffizienten \mathbf{h} führt. Für eine möglichst allgemeine Betrachtung dieses Verfahrens wird dabei weiterhin vom Vorliegen eines statistischen Prozesses ausgegangen, was dazu führt, dass die Minimierung der Kostenfunktion J_{th} aus Gleichung (2.3) die Lösung des vorhandenen Optimierungsproblems bleibt.

Für die Minimierung der Kostenfunktion J_{th} werden zunächst die Startwerte der Filterkoeffizienten zum Zeitpunkt $n = 0$ festgelegt, welche in gewissen Grenzen frei wählbar sind. Anschließend erfolgt in jedem Zeitschritt n eine Anpassung des Koeffizientenvektors, um so die Kostenfunktion schrittweise zu minimieren. Die Anpassung der Koeffizienten erfolgt dabei in Richtung des steilsten Abstiegs der Kostenfunktion, also in Richtung des negativen Gradienten. Dieser ist wie im vorherigen Abschnitt beschrieben definiert und kann durch die Funktion

$$\mathbf{g}_s = \nabla J_{\text{th}} = \frac{\partial J_{\text{th}}}{\partial \mathbf{h}} \quad (2.15)$$

dargestellt werden. Mit Hilfe des Gradienten ist es möglich eine Gleichung zur Anpassung der Filterkoeffizienten h_k in Richtung des steilsten Abstiegs anzugeben. Diese so genannte *Update-Gleichung* lautet:

$$\mathbf{h}[n + 1] = \mathbf{h}[n] - \mu \cdot \mathbf{g}_s[n] . \quad (2.16)$$

Mit dieser Gleichung werden die Einträge des Vektors \mathbf{h} für den Zeitschritt $n + 1$ in Abhängigkeit der Einträge des Vektors \mathbf{h} zum Zeitpunkt n und der Größe des Gradienten \mathbf{g}_s zum Zeitpunkt n bestimmt. Um die Abstände zwischen zwei aufeinanderfolgenden Zeitschritten zu steuern, enthält Gleichung (2.16) zusätzlich einen Parameter μ , welcher als Schrittweite bezeichnet wird. Der Wahl der Größe dieses Parameters kommt dabei eine besondere Bedeutung zu, auf die an späterer Stelle noch genauer eingegangen wird.

Da beim Gradientenverfahren zunächst weiter von allgemeinen statistischen Prozessen ausgegangen wurde, erfordert auch die Lösung von Gleichung (2.16) die Bestimmung des Gradienten der Kostenfunktion J_{th} . Wird dieser entsprechend Gleichung (2.5) berechnet, so zeigt sich, dass für die Update-Gleichung der Ausdruck

$$\mathbf{h}[n + 1] = \mathbf{h}[n] - \mu \cdot \mathbf{R}_{\text{uu}}\mathbf{h}[n] + \mu \mathbf{r}_{\text{uyr}} \quad (2.17)$$

gilt. Genau wie die Lösung der Wiener-Hopf-Gleichung erfordert also auch die Lösung von (2.17) die Kenntnis der Autokorrelationsmatrix \mathbf{R}_{uu} sowie des Kreuzkorrelationsvektors \mathbf{r}_{uyr} . Um diese Größen bestimmen zu können, muss jedoch auch das gesamte Filtereingangssignal $u[n]$ bekannt sein. Da diese Kenntnis aber in vielen Anwendungsfällen nicht vorliegt, ist eine hinreichend genaue Schätzung der Größen \mathbf{R}_{uu} und \mathbf{r}_{uyr} erforderlich. Für diese Schätzung wird in der Praxis eine spezielle Form des Gradientenverfahrens genutzt: das *stochastische Gradientenverfahren* [Hay14]. Bei diesem wird nicht der gesamte statistische Prozess betrachtet, sondern lediglich eine Form der Realisierung. Zudem müssen hierbei nur der momentane sowie die vergangenen Werte des Filtereingangssignals $u[n]$ bekannt sein. Durch diese Vereinfachungen können jedoch nicht länger die optimalen Koeffizienten des adaptiven Filters gemäß Gleichung (2.14) bestimmt werden, sondern lediglich Filterkoeffizienten, die sich in der Nähe des Optimums befinden. Folglich verbleibt stets ein Restfehler im Ausgangssignal des adaptiven Filters, welcher sich als Rauschen äußert und in Anlehnung an das Gradientenverfahren als *Gradientenrauschen* bezeichnet wird. Unter Einhaltung gewisser Vorgaben in Bezug auf die Schrittweite μ , auf die im nachfolgenden Abschnitt eingegangen wird, kann jedoch sichergestellt werden, dass die ermittelten Filterkoeffizienten geeignet sind, das betrachtete Optimierungsproblem ausreichend genau zu lösen.

Da durch die Anwendung des stochastischen Gradientenverfahrens außerdem keine statistischen Prozesse mehr betrachtet werden, sondern nur noch eine konkrete Realisierung, vereinfacht sich auch die zu minimierende Kostenfunktion. Diese enthält keine Erwartungswerte mehr, so dass anstelle von Gleichung (2.3) nun eine Kostenfunktion der Form

$$J_s[n] = |e[n]|^2 \quad (2.18)$$

vorliegt, die weiterhin komplexe Signale enthalten kann. Da im Rahmen dieser Arbeit jedoch nur reellwertige Signale verarbeitet werden, kann die Kostenfunktion aus Gleichung (2.18) weiter zu

$$J_s[n] = e^2[n] \quad (2.19)$$

vereinfacht werden. Das betrachtete Optimierungsproblem reduziert sich somit auf die Minimierung des quadratischen Fehlersignals $e^2[n]$. Erfolgt diese mit Hilfe der Methode des steilsten Abstiegs, so führt dies letztlich zur Anwendung des *Least-Mean-Square-Algorithmus* (kurz: *LMS-Algorithmus*).

Wahl der Schrittweite μ

Vor der Betrachtung des LMS-Algorithmus soll zunächst der Einfluss der Schrittweite μ auf das Gradientenverfahren untersucht werden. Wie anhand von Gleichung (2.16) deutlich wird, können durch ihre Größe zwei entscheidende Parameter des adaptiven Filters beeinflusst werden. Dies ist zum einen die Anzahl der Iterationsschritte, die benötigt werden um das Fehlersignal $e[n]$ unterhalb eines vorher festgelegten Schwellwerts

zu verringern (*Konvergenzzeit*) und zum anderen die Größe des Gradientenrauschens, welches nach der Konvergenzzeit im Filterausgangssignal $y[n]$ verbleibt. Hierbei gilt im Allgemeinen, dass die Wahl einer kleinen Schrittweite μ zu einem geringen Gradientenrauschen bei zugleich großer Konvergenzzeit führt, während die Wahl einer großen Schrittweite ein starkes Gradientenrauschen und eine kleine Konvergenzzeit zur Folge hat. Dies gilt jedoch nur, so lange die Schrittweite innerhalb sinnvoller Grenzen gewählt wird. Die Wahl einer zu kleinen Schrittweite kann so zum Beispiel zum Ausbleiben der Konvergenz führen, während eine zu große Schrittweite zur Instabilität des adaptiven Filters führen kann.

Durch die Schrittweite μ wird somit noch ein weiterer wichtiger Parameter festgelegt: die Stabilität des verwendeten Filteralgorithmus. Deutlich wird dies bei Betrachtung von (2.17). Wie anhand dieser Gleichung zu erkennen ist, hängt der zukünftige Vektor der Filterkoeffizienten $\mathbf{h}[n+1]$ vom vorhergehenden Vektor $\mathbf{h}[n]$ ab, wobei dieser mit der Schrittweite μ und der Autokorrelationsmatrix \mathbf{R}_{uu} multipliziert wird. Um nun die Stabilität des Algorithmus zu gewährleisten, darf das Produkt aus μ und \mathbf{R}_{uu} eine bestimmte Größe nicht überschreiten. Dieser Zusammenhang ist in [KK09] hergeleitet. Hier ist gezeigt, dass sich die Iterationsgleichung (2.17) in $M+1$ Teilsysteme zerlegen lässt, deren Stabilität jeweils von den entsprechenden Eigenwerten λ_i der Autokorrelationsmatrix \mathbf{R}_{uu} abhängt. Sei hierbei $\lambda_{\max} = \max\{\lambda_0, \lambda_1, \dots, \lambda_M\}$ der größte Eigenwert aller dieser Teilsysteme, so lässt sich zeigen, dass als Stabilitätskriterium für den gesamten Algorithmus die Bedingung

$$0 < \mu < \frac{2}{\lambda_{\max}} \quad (2.20)$$

erfüllt sein muss. Mit dieser Gleichung kann zwar die Stabilität des Gradientenverfahrens sichergestellt werden, allerdings erfordert sie nach wie vor die Kenntnis der Autokorrelationsmatrix \mathbf{R}_{uu} . Die Gleichung ist daher praktisch meist nicht anwendbar. Folglich wird der Wert für μ in der Praxis ausgehend von Gleichung (2.20) in sinnvoller Weise geschätzt. Hierauf wird an den entsprechenden Stellen der nachfolgenden Abschnitte näher eingegangen.

2.3.1 LMS-Algorithmus

Der LMS-Algorithmus ist einer der bekanntesten adaptiven Filteralgorithmen, der sich insbesondere durch seine einfache Implementierbarkeit und seine hohe Robustheit auszeichnet [Hay14]. Wie bereits erwähnt wurde, ist das Ziel bei der Anwendung dieses Algorithmus die Minimierung einer Kostenfunktion nach Gleichung (2.19) mit Hilfe des stochastischen Gradientenverfahrens. Die statistischen Eigenschaften der Umgebung, in welcher das adaptive Filter arbeitet, müssen folglich nicht bekannt sein. Wird des Weiteren von einer Realisierung des adaptiven Filters gemäß Abbildung 2.1 und

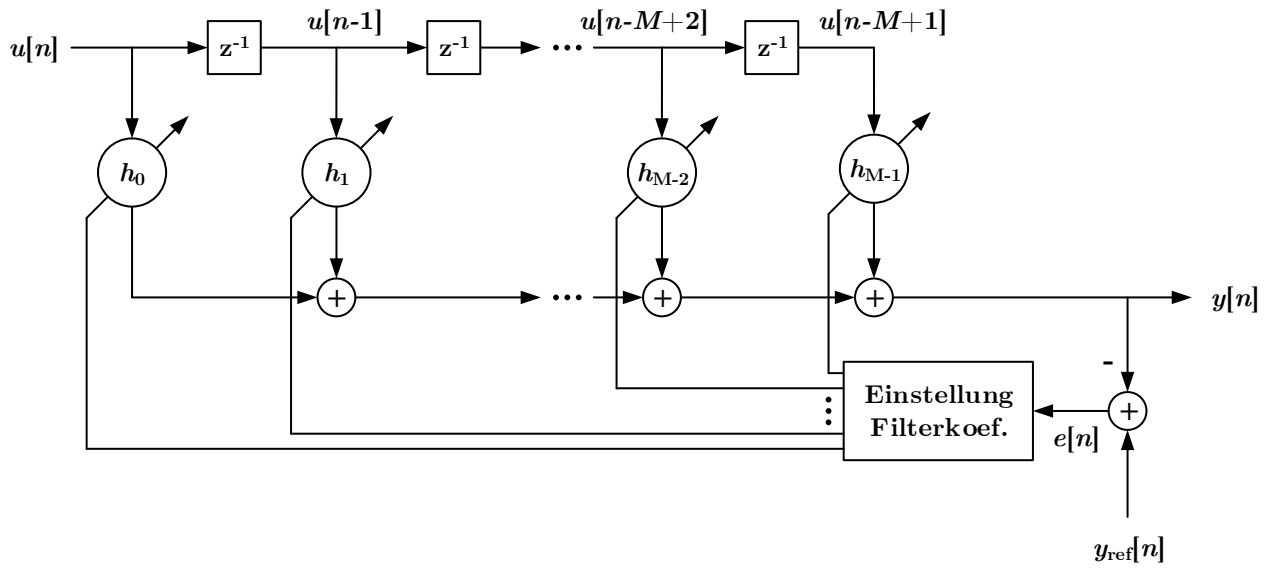


Abbildung 2.3: FIR-Filter mit adaptiver Anpassung der Filterkoeffizienten

der ausschließlichen Verwendung reellwertiger Signale ausgegangen, so folgt für die zu minimierende Kostenfunktion entsprechend den Herleitungen im vorhergehenden Abschnitt:

$$J_{\text{LMS}}[n] = e^2[n] = e[n] \cdot e[n] . \quad (2.21)$$

Für die Minimierung der Kostenfunktion muss diese nun in Richtung der Filterkoeffizienten h_k abgeleitet werden. Hierzu wird das Fehlersignal aus Gleichung (2.1) in die Kostenfunktion J_{LMS} eingesetzt. Im Anschluss daran kann der in (2.15) definierte Gradient der Kostenfunktion \mathbf{g}_{LMS} bestimmt werden. Für die einzelnen Komponenten $g_{\text{LMS},k}$ dieses Gradienten gilt:

$$\begin{aligned} g_{\text{LMS},k}[n] &= \nabla_k J_{\text{LMS}}[n] = \frac{\partial J_{\text{LMS}}[n]}{\partial h_k[n]} = \frac{\partial}{\partial h_k[n]} e[n]^2 \\ &= -2u[n-k] (y_{\text{ref}}[n] - h_k u[n-k]) \\ &= -2u[n-k] e[n] . \end{aligned} \quad (2.22)$$

Werden die Komponenten des Gradienten aus Gleichung (2.22) anschließend in die Update-Gleichung des Gradientenverfahrens (2.16) eingesetzt, so ergibt sich hieraus die Update-Gleichung des LMS-Algorithmus zu:

$$h_k[n+1] = h_k[n] - \mu_{\text{LMS}} \cdot g_{\text{LMS},k}[n] = h_k[n] + 2\mu_{\text{LMS}} \cdot u[n-k] e[n] . \quad (2.23)$$

Soll Gleichung (2.23) mittels eines adaptiven Filters realisiert werden, so kann dies durch die Verwendung des in Abbildung 2.2 dargestellten FIR-Filters erfolgen. Dieser muss hierzu lediglich um eine Einheit erweitert werden, welche die adaptive Einstellung der Filterkoeffizienten anhand von Gleichung (2.23) umsetzt. Das resultierende adaptive FIR-Filter zeigt die Abbildung 2.3. Unter Verwendung der Definitionen (2.9) und (2.10)

lässt sich außerdem die Update-Gleichung des LMS-Algorithmus in vektorieller Form angeben. Für sie gilt:

$$\mathbf{h}[n + 1] = \mathbf{h}[n] + \mu_{\text{LMS}} \cdot \mathbf{u}[n]e[n], \quad (2.24)$$

wobei der Vorfaktor der Schrittweite aus Gleichung (2.23) mit in diese einbezogen wurde. Mit Hilfe der Gleichungen (2.23) und (2.24) ist es nun möglich, die Kostenfunktion J_{LMS} aus Gleichung (2.21) zu minimieren. Die Minimierung erfolgt dabei rekursiv, indem in jedem Iterationsschritt die neuen Filterkoeffizienten aus den vorherigen berechnet werden, wodurch eine schrittweise Reduzierung des Fehlersignals erreicht wird. In Abhängigkeit des Filtereingangssignals $u[n]$, des vorliegenden Fehlers $e[n]$ und der Schrittweite μ_{LMS} des Algorithmus können so innerhalb einer bestimmten Anzahl von Iterationsschritten diejenigen Filterkoeffizienten $h_k[n]$ gefunden werden, die das Fehlersignal $e[n]$ größtmöglich minimieren. Anschließend verbleibt lediglich das Gradientenrauschen als Restfehler im Filterausgangssignal $y[n]$.

Praktische Wahl der Schrittweite μ_{LMS}

Im vorherigen Abschnitt wurde gezeigt, dass durch die Wahl der Schrittweite μ die Stabilität des adaptiven Filters festgelegt wird. Aus diesem Grund existiert für sie eine obere Grenze, die sich mit Hilfe von Gleichung (2.20) bestimmen lässt. Da die hierfür erforderliche Autokorrelationsmatrix \mathbf{R}_{uu} jedoch in der Regel nicht bekannt ist, wird die Schrittweite in der Praxis in geeigneter Weise abgeschätzt.

Ausgegangen wird hierzu aber dennoch von der Autokorrelationsmatrix \mathbf{R}_{uu} . Gemäß Gleichung (2.11) handelt es sich bei dieser um eine quadratische Matrix der Größe $M \times M$. Zudem ist die Matrix \mathbf{R}_{uu} nichtnegativ definit und symmetrisch, da von reellwertigen Filtereingangssignalen ausgegangen wird [MH00]. Die Folge dieser Eigenschaften ist, dass auch die Eigenwerte λ_i von \mathbf{R}_{uu} reellwertig und nichtnegativ sind. Die Summe aller Eigenwerte λ_i ist zudem gleich der Summe der Elemente auf der Hauptdiagonalen von \mathbf{R}_{uu} [ZGZ⁺13]. Folglich gilt der Zusammenhang:

$$\lambda_{\max} \leq \sum_{i=0}^{M-1} \lambda_i = \text{Spur}(\mathbf{R}_{\text{uu}}). \quad (2.25)$$

Für die Elemente auf der Hauptdiagonalen von \mathbf{R}_{uu} gilt entsprechend Gleichung (2.11) außerdem:

$$R_{\text{uu}}[0] = E[u[n]u[n]] = E[|u[n]|^2] = \sigma_u^2, \quad (2.26)$$

was bedeutet, dass die Elemente auf der Hauptdiagonalen von \mathbf{R}_{uu} der mittleren Leistung σ_u^2 des Filtereingangssignals $u[n]$ zum Zeitpunkt n entsprechen. Die Spur der Matrix \mathbf{R}_{uu} ist somit die M -fache Summe dieser Leistung.

Mit Hilfe der Gleichungen (2.25) und (2.26) lässt sich nun in Abhängigkeit der Signalleistung eine veränderte Bedingung für die Wahl der Schrittweite μ_{LMS} angeben, denn durch Einsetzen dieser Gleichungen in (2.20) folgt:

$$0 < \mu_{\text{LMS}} < \frac{2}{\text{Spur}(\mathbf{R}_{\text{uu}})} = \frac{2}{M \cdot \sigma_{\text{u}}^2} \leq \frac{2}{\lambda_{\text{max}}}. \quad (2.27)$$

Die Schrittweite μ_{LMS} lässt sich somit über die mittlere Leistung des Filtereingangssignals abschätzen. Da diese durch Messungen bestimmt werden kann, lässt sich Gleichung (2.27) auch in der Praxis anwenden. Wird hierbei als Zeitraum für die Messung zum Beispiel die Ordnung M des verwendeten adaptiven Filters herangezogen, so lässt sich eine maximale Schrittweite $\mu_{\text{LMS,max}}$ angeben, die zur Einhaltung der Stabilität des LMS-Algorithmus nicht überschritten werden darf. Für die Wahl der Schrittweite μ_{LMS} gilt folglich:

$$\mu_{\text{LMS}} < \mu_{\text{LMS,max}} = \frac{2}{M \cdot \sigma_{\text{u}}^2} = \frac{2}{M \cdot \frac{1}{M} \cdot \mathbf{u}[n] \mathbf{u}^T[n]} = \frac{2}{\mathbf{u}[n] \mathbf{u}^T[n]} = \frac{2}{\|\mathbf{u}[n]\|^2}. \quad (2.28)$$

Aber selbst wenn durch die Einhaltung von (2.28) die Stabilität des verwendeten adaptiven Filters sichergestellt werden kann, so wird die Schrittweite in der Praxis doch weit unterhalb dieses Grenzwertes gewählt. Zur Einhaltung einer möglichst monoton verlaufenden Konvergenz bei zugleich geringem Gradientenrauschen wird die Schrittweite μ_{LMS} üblicherweise ein bis zwei Größenordnungen kleiner als die maximal zulässige Schrittweite $\mu_{\text{LMS,max}}$ gewählt [MH00].

2.3.2 NLMS-Algorithmus

Im vorherigen Abschnitt wurde gezeigt, dass die Anpassung der Filterkoeffizienten $h_k[n]$ beim LMS-Algorithmus von drei Größen abhängt: dem Filtereingangssignal $u[n]$, dem Fehlersignal $e[n]$ und der Schrittweite des Filteralgorithmus μ . Während die Größe des Fehlersignals mit zunehmender Zeitdauer immer weiter abnimmt und die Schrittweite in gewissen Grenzen frei gewählt werden kann, ist der Einfluss des Filtereingangssignals auf Konvergenz und Gradientenrauschen des adaptiven Filters nicht vorhersagbar, da das Filtereingangssignal in der Regel nicht bekannt ist. Um diesem Umstand Rechnung zu tragen, kann der LMS-Algorithmus derart erweitert werden, dass er die Amplitude des Filtereingangssignals bei der Aktualisierung der Filterkoeffizienten berücksichtigt. Der so entstehende Filteralgorithmus wird als *Normalized Least-Mean-Square-Algorithmus* (kurz: *NLMS-Algorithmus*) bezeichnet [FB13].

Vom Grundsatz her arbeitet der NLMS-Algorithmus nach dem gleichen Prinzip wie der LMS-Algorithmus und kann ebenfalls durch das in Abbildung 2.3 gezeigte Blockschaltbild beschrieben werden. Allerdings wird in diesem Fall nicht von einer konstanten Schrittweite μ_{NLMS} ausgegangen, sondern von einer zeitlich veränderlichen Schritt-

weite $\mu_{\text{NLMS}}[n]$, welche von der Leistung des Filtereingangssignals $u[n]$ abhängt. Um dabei ein möglichst geringes Gradientenrauschen zu erreichen, wird die Schrittweite so definiert, dass bei einer großen Signalleistung eine kleine und bei einer kleinen Signalleistung eine große Schrittweite $\mu_{\text{NLMS}}[n]$ vorliegt. Die Schrittweite wird also bezüglich der Leistung des Filtereingangssignals normiert. Dies kann erreicht werden, indem für die Schrittweite $\mu_{\text{NLMS}}[n]$ der Ausdruck

$$\mu_{\text{NLMS}}[n] = \frac{\mu_{\text{NLMS},c}}{\|\mathbf{u}[n]\|^2} = \frac{\mu_{\text{NLMS},c}}{\mathbf{u}[n]\mathbf{u}^T[n]} \quad (2.29)$$

angenommen wird, bei dem $\mu_{\text{NLMS},c}$ eine in gewissen Grenzen frei wählbare und zeitunabhängige Konstante ist, über die die zeitabhängige Schrittweite zusätzlich gesteuert werden kann. Doch auch wenn durch die Verwendung von (2.29) das Gradientenrauschen deutlich reduziert wird, kann es zu dem Problem kommen, dass die Schrittweite $\mu_{\text{NLMS}}[n]$ für sehr kleine Signalleistungen sehr große Werte annimmt [Hay14]. Um dies zu verhindern, wird die Definition der Schrittweite $\mu_{\text{NLMS}}[n]$ noch um eine Regulierungskonstante ε erweitert, welche dafür sorgt, dass die Schrittweite nicht über einen bestimmten Maximalwert hinaus ansteigt. Für die Schrittweite $\mu_{\text{NLMS}}[n]$ gilt dann:

$$\mu_{\text{NLMS}}[n] = \frac{\mu_{\text{NLMS},c}}{\varepsilon + \|\mathbf{u}[n]\|^2} = \frac{\mu_{\text{NLMS},c}}{\varepsilon + \mathbf{u}[n]\mathbf{u}^T[n]} . \quad (2.30)$$

Wird Gleichung (2.30) anschließend in die Update-Gleichung des LMS-Algorithmus (2.24) eingesetzt, so ergibt sich hieraus die Update-Gleichung des NLMS-Algorithmus. Diese lautet:

$$\mathbf{h}[n+1] = \mathbf{h}[n] + \frac{\mu_{\text{NLMS},c}}{\varepsilon + \|\mathbf{u}[n]\|^2} \mathbf{u}[n]e[n] . \quad (2.31)$$

Praktische Wahl der Schrittweitenkonstanten $\mu_{\text{NLMS},c}$

Genau wie beim LMS-Algorithmus, spielt auch beim NLMS-Algorithmus die Wahl der Schrittweite eine besondere Rolle, da durch sie die Stabilität des Filteralgorithmus bestimmt wird. Es ist hierbei jedoch keine Grenze für die zeitabhängige Schrittweite $\mu_{\text{NLMS}}[n]$ erforderlich, sondern stattdessen für die Schrittweitenkonstante $\mu_{\text{NLMS},c}$. Um deren obere Grenze zu bestimmen, kann Gleichung (2.29) einfach in die Bedingung für die praktische Wahl der Schrittweite beim LMS-Algorithmus (2.28) eingesetzt werden [MH00]. Hierdurch ergibt sich als Grenze für die Schrittweitenkonstante $\mu_{\text{NLMS},c}$:

$$\mu_{\text{NLMS},c} < \mu_{\text{NLMS},c,\text{max}} = \frac{2}{\|\mathbf{u}[n]\|^2} \|\mathbf{u}[n]\|^2 = 2 . \quad (2.32)$$

2.4 Methode der kleinsten Fehlerquadrate

Das Ziel eines adaptiven Filters ist stets die Reduzierung des in seinem Ausgangssignal $y[n]$ vorliegenden Fehlers. Um dieses Ziel zu erreichen, wurde bei der Herleitung des LMS- und des NLMS-Algorithmus das Optimierungsproblem derart definiert, dass das adaptive Filter die Minimierung des mittleren quadratischen Fehlers zur Aufgabe hatte (Kostenfunktion nach Gleichung (2.3)). Wie in den vorherigen Abschnitten gezeigt wurde, ist für die vollständige Lösung dieser Aufgabe jedoch die Bestimmung der optimalen Filterkoeffizienten $h_{\text{op},k}$ mit Hilfe der Wiener-Hopf-Gleichung erforderlich, für die eine weitreichende Kenntnis der Statistik der vorliegenden Signale erforderlich ist. Da dieses Wissen in der Regel jedoch nicht vorhanden ist, mussten für eine praktische Anwendung der Methode des steilsten Abstiegs die optimalen Filterkoeffizienten $h_{\text{op},k}$ mit Hilfe des stochastischen Gradientenverfahrens abgeschätzt werden.

Eine alternative Möglichkeit zur Fehlerminimierung, welche keine Kenntnis der Signalstatistiken erfordert, ist die Methode der kleinsten Fehlerquadrate, welche auch als *Least-Squares-Verfahren* bezeichnet wird [Hay14]. Die hierbei verwendete Kostenfunktion geht nicht länger von statistischen Erwartungswerten aus, sondern betrachtet direkt das Quadrat des Fehlersignals $e[n]$ am Ausgang des adaptiven Filters und summiert dessen Werte über ein bestimmtes Zeitintervall Δn auf. Als untere Grenze dieses Zeitintervalls wird dabei die Ordnung M des adaptiven Filters gewählt, da zur Berechnung des Fehlersignals neben dem aktuellen auch die $M - 1$ vorangegangenen Signalwerte des Filtereingangssignals $u[n]$ vorliegen müssen. Wird als obere Grenze zudem der Signalwert zum Zeitpunkt N angenommen, so ergibt sich die zu minimierende, deterministische Kostenfunktion zu:

$$J_{\text{LS}}[n] = \sum_{n=M}^N |e[n]|^2 . \quad (2.33)$$

Wie bei der Methode des steilsten Abstiegs wird auch hier davon ausgegangen, dass zur Minimierung der Kostenfunktion ein adaptives FIR-Filter gemäß Abbildung 2.3 verwendet wird. Das zu reduzierende Fehlersignal $e[n]$ ergibt sich somit entsprechend der beiden Gleichungen (2.1) und (2.2) zu:

$$e[n] = y_{\text{ref}}[n] - y[n] = y_{\text{ref}}[n] - \sum_{k=0}^{M-1} h_k u[n - k] . \quad (2.34)$$

Für die Minimierung der Kostenfunktion $J_{\text{LS}}[n]$ wird wie im vorherigen Abschnitt zunächst deren Gradient bestimmt, indem die Kostenfunktion in Richtung der einzelnen Filterkoeffizienten abgeleitet wird. Gemäß den Herleitungen in [Hay14] ergeben sich dabei für die M Komponenten des Gradienten die Ausdrücke:

$$\nabla_k J_{\text{LS}}[n] = -2 \sum_{n=M}^N u[n - k] e[n] = 0, \quad k = 0, 1, 2, \dots, M - 1 . \quad (2.35)$$

Anschließend wird das Fehlersignal aus Gleichung (2.34) in (2.35) eingesetzt, wobei der Zählindex k in (2.34) durch l ersetzt wird. Wird die resultierende Gleichung dann noch entsprechend umgestellt, so ergibt sich das aus M Gleichungen bestehende Gleichungssystem:

$$\sum_{l=0}^{M-1} h_l \sum_{n=M}^N u[n-k]u[n-l] = \sum_{n=M}^N u[n-k]y_{\text{ref}}[n], \quad k = 0, 1, 2, \dots, M-1. \quad (2.36)$$

Die einzelnen Komponenten dieses Gleichungssystems sollen nun getrennt voneinander betrachtet werden. Hierbei ist zu erkennen, dass der Term

$$R_{\text{LS,uu}}[k, l] = \sum_{n=M}^N u[n-k]u[n-l], \quad k, l = 0, 1, 2, \dots, M-1 \quad (2.37)$$

auf der linken Seite des Gleichungssystems einer deterministischen Autokorrelationsfunktion des Filtereingangssignals $u[n]$ für verschiedene zeitliche Verschiebungen k und l entspricht. Werden alle Autokorrelationsfunktionen $R_{\text{LS,uu}}[k, l]$ für die M zeitlichen Verschiebungen in einer Matrix zusammengefasst, so ergibt sich eine deterministische Autokorrelationsmatrix der Form:

$$\mathbf{R}_{\text{LS,uu}} = \begin{bmatrix} R_{\text{LS,uu}}[0, 0] & R_{\text{LS,uu}}[1, 0] & \cdots & R_{\text{LS,uu}}[M-1, 0] \\ R_{\text{LS,uu}}[0, 1] & R_{\text{LS,uu}}[1, 1] & \cdots & R_{\text{LS,uu}}[M-1, 1] \\ \vdots & \vdots & \ddots & \vdots \\ R_{\text{LS,uu}}[0, M-1] & R_{\text{LS,uu}}[1, M-1] & \cdots & R_{\text{LS,uu}}[M-1, M-1] \end{bmatrix}. \quad (2.38)$$

Werden die einzelnen Signalwerte des Filtereingangssignals $u[n]$ in (2.37) außerdem mit Hilfe von (2.9) zu einem Vektor zusammengefasst, so ergibt sich als alternative Darstellungsform der Autokorrelationsmatrix der Ausdruck:

$$\mathbf{R}_{\text{LS,uu}} = \sum_{n=M}^N \mathbf{u}[n]\mathbf{u}^T[n]. \quad (2.39)$$

Analog kann der auf der rechten Seite des Gleichungssystems (2.36) stehende Term

$$r_{\text{LS,uyr}}[-k] = \sum_{n=M}^N u[n-k]y_{\text{ref}}[n], \quad k = 0, 1, 2, \dots, M-1 \quad (2.40)$$

als deterministische Kreuzkorrelationsfunktion zwischen den Signalen $u[n]$ und $y_{\text{ref}}[n]$ interpretiert werden. Die Kreuzkorrelationsfunktionen lassen sich dabei ebenfalls zu einem deterministischen Kreuzkorrelationsvektor der Form

$$\mathbf{r}_{\text{LS,uyr}} = [r_{\text{LS,uyr}}[0] \quad r_{\text{LS,uyr}}[-1] \quad \cdots \quad r_{\text{LS,uyr}}[-M+1]]^T \quad (2.41)$$

bzw. der Form

$$\mathbf{r}_{\text{LS,uyr}} = \sum_{n=M}^N \mathbf{u}[n]y_{\text{ref}}[n] \quad (2.42)$$

zusammenfassen. Werden die Gleichungen (2.37) und (2.40) anschließend in das Gleichungssystem (2.36) eingesetzt, so ergibt sich für dieses der Ausdruck:

$$\sum_{l=0}^{M-1} h_l R_{\text{LS,uu}}[k, l] = r_{\text{LS,uyr}}[-k], \quad k = 0, 1, 2, \dots, M-1. \quad (2.43)$$

Wird darüber hinaus der Vektor \mathbf{h} , welcher die einzelnen Filterkoeffizienten h_l beinhaltet, zu

$$\mathbf{h} = [h_0 \quad h_1 \quad \dots \quad h_{M-1}]^T \quad (2.44)$$

definiert, so ergibt sich für die vektorielle Darstellungsform des Gleichungssystems aus (2.43) der Term:

$$\mathbf{R}_{\text{LS,uu}}\mathbf{h} = \mathbf{r}_{\text{LS,uyr}}. \quad (2.45)$$

Um mit Gleichung (2.45) die erforderlichen Filterkoeffizienten zur Minimierung der deterministischen Kostenfunktion (2.33) zu bestimmen, kann diese in einem letzten Schritt nach dem Vektor der Filterkoeffizienten \mathbf{h} umgestellt werden. Es ergibt sich somit:

$$\mathbf{h} = \mathbf{R}_{\text{LS,uu}}^{-1}\mathbf{r}_{\text{LS,uyr}}. \quad (2.46)$$

Wie zu erkennen ist, hat die Bestimmungsgleichung für den Vektor \mathbf{h} bei der Methode der kleinsten Fehlerquadrate die gleiche Form, wie die in (2.14) dargestellte Wiener-Hopf-Gleichung. Beide Gleichungen unterscheiden sich allerdings dadurch, dass die Wiener-Hopf-Gleichung auf statistischen Erwartungswerten beruht, während Gleichung (2.46) auf Basis der konkreten Signalwerte der beiden Signale $u[n]$ und $y_{\text{ref}}[n]$ gebildet wird. Anders als bei der Wiener-Hopf-Gleichung, verfügen die nach (2.46) bestimmten Filterkoeffizienten somit über einen gewissen Restfehler, welcher aus der Verwendung einer endlichen Anzahl von Signalwerten resultiert. Dieser Restfehler nimmt jedoch mit zunehmender Anzahl der verwendeten Signalwerte ab. Er ist zudem in der Regel derart gering, dass Gleichung (2.46) für die Praxis ausreichend genaue Werte für den Vektor der Filterkoeffizienten \mathbf{h} liefert [MH00].

Um die Methode der kleinsten Fehlerquadrate nun mit Hilfe eines adaptiven Filters umsetzen zu können, wird ein entsprechender Adaptionsalgorithmus benötigt. Ein solcher Algorithmus ist der *Recursive Least-Squares Algorithmus* (kurz: *RLS-Algorithmus*), welcher im nachfolgenden Abschnitt betrachtet wird.

2.4.1 RLS-Algorithmus

Für die Anwendung des RLS-Algorithmus wird die Kostenfunktion aus Gleichung (2.33) als Erstes um einen so genannten *Vergessensfaktor* λ^{n-i} erweitert, so dass die zu minimierende Kostenfunktion die Form

$$J_{\text{RLS}} = \sum_{i=1}^n \lambda^{n-i} |e[i]|^2 \quad (2.47)$$

annimmt. Der Faktor λ^{n-i} sorgt dabei dafür, dass ältere Signalwerte des Fehlersignals $e[n]$ weniger stark gewichtet werden als neuere, was insbesondere bei nicht stationären Prozessen die Qualität des Filteralgorithmus verbessert [Hay14].

Des Weiteren wird für die Herleitung des RLS-Algorithmus davon ausgegangen, dass die Signalwerte des Filtereingangssignals $u[n]$ und des gewünschten Ausgangssignals $y_{\text{ref}}[n]$ für ein bestimmtes Beobachtungsintervall bis zum Zeitpunkt $n-1$ vorliegen. Mit diesen Daten lassen sich dann die im vorherigen Abschnitt definierten Größen $\mathbf{R}_{\text{RLS,uu}}[n-1]$ und $\mathbf{r}_{\text{RLS,uyr}}[n-1]$ sowie der Vektor der Filterkoeffizienten $\mathbf{h}[n-1]$ für den Zeitpunkt $n-1$ angeben. Ausgehend von diesen Größen und den aktuellen Werten der Signale $u[n]$ und $y_{\text{ref}}[n]$ können anschließend die Größen $\mathbf{R}_{\text{RLS,uu}}[n]$, $\mathbf{r}_{\text{RLS,uyr}}[n]$ und $\mathbf{h}[n]$ mit Hilfe des RLS-Algorithmus rekursiv bestimmt werden. Für diesen Prozess wird wie im vorigen Abschnitt beschrieben vorgegangen, wobei von der Kostenfunktion in Gleichung (2.47) ausgegangen wird. Unter Anwendung von (2.39) ergibt sich somit eine Gleichung für die rekursive Bestimmung der Autokorrelationsmatrix $\mathbf{R}_{\text{RLS,uu}}[n]$ zum Zeitpunkt n , welche die Form

$$\mathbf{R}_{\text{RLS,uu}}[n] = \lambda \sum_{i=1}^{n-1} \lambda^{n-1-i} \mathbf{u}[i] \mathbf{u}^T[i] + \mathbf{u}[n] \mathbf{u}^T[n] = \lambda \mathbf{R}_{\text{RLS,uu}}[n-1] + \mathbf{u}[n] \mathbf{u}^T[n] \quad (2.48)$$

aufweist. Auf die gleiche Weise lässt sich auch eine Formel zur rekursiven Bestimmung des Kreuzkorrelationsvektors $\mathbf{r}_{\text{RLS,uyr}}[n]$ zum Zeitpunkt n herleiten. Für diesen gilt:

$$\mathbf{r}_{\text{RLS,uyr}}[n] = \lambda \mathbf{r}_{\text{RLS,uyr}}[n-1] + \mathbf{u}[n] y_{\text{ref}}[n]. \quad (2.49)$$

Um nun den zur Minimierung des Fehlersignals $e[n]$ erforderlichen Vektor $\mathbf{h}[n]$ bestimmen zu können, muss die Autokorrelationsmatrix $\mathbf{R}_{\text{RLS,uu}}[n]$ gemäß Gleichung (2.46) invertiert und mit dem Kreuzkorrelationsvektor $\mathbf{r}_{\text{RLS,uyr}}[n]$ multipliziert werden. Da die Inversion einer Matrix jedoch in Abhängigkeit von ihrer Größe mit einem sehr hohen Rechenaufwand verbunden sein kann, soll dieser Schritt unter Zuhilfenahme des in [KK09] beschriebenen *Matrix-Inversionslemmas* umgangen werden. Mit diesem lässt sich zeigen, dass die inverse Autokorrelationsmatrix $\mathbf{R}_{\text{RLS,uu}}^{-1}[n]$ durch den Ausdruck

$$\mathbf{R}_{\text{RLS,uu}}^{-1}[n] = \lambda^{-1} \mathbf{R}_{\text{RLS,uu}}^{-1}[n-1] - \frac{\lambda^{-1} \mathbf{R}_{\text{RLS,uu}}^{-1}[n-1] \mathbf{u}[n] \mathbf{u}^T[n] \mathbf{R}_{\text{RLS,uu}}^{-1}[n-1]}{\lambda + \mathbf{u}^T[n] \mathbf{R}_{\text{RLS,uu}}^{-1}[n-1] \mathbf{u}[n]} \quad (2.50)$$

beschrieben werden kann. Für eine vereinfachte Darstellung der Gleichung (2.50) lässt sich außerdem die so genannte *Kalman-Verstärkung* definieren, für die gilt:

$$\mathbf{k}_{\text{RLS}}[n] = \frac{\lambda^{-1} \mathbf{R}_{\text{RLS,uu}}^{-1}[n-1] \mathbf{u}[n]}{\lambda + \mathbf{u}^T[n] \mathbf{R}_{\text{RLS,uu}}^{-1}[n-1] \mathbf{u}[n]} . \quad (2.51)$$

Wird die Kalman-Verstärkung in Gleichung (2.50) eingesetzt, so ergibt sich für die inverse Autokorrelationsmatrix $\mathbf{R}_{\text{RLS,uu}}^{-1}[n]$ die vereinfachte Darstellungsform:

$$\mathbf{R}_{\text{RLS,uu}}^{-1}[n] = \lambda^{-1} \mathbf{R}_{\text{RLS,uu}}^{-1}[n-1] - \lambda^{-1} \mathbf{k}_{\text{RLS}}[n] \mathbf{u}^T[n] \mathbf{R}_{\text{RLS,uu}}^{-1}[n-1] . \quad (2.52)$$

Weiterhin kann gezeigt werden, dass sich mit Hilfe der Kalman-Verstärkung auch eine rekursive Bestimmungsgleichung für den Vektor der Filterkoeffizienten $\mathbf{h}[n]$ angeben lässt. Gemäß den Herleitungen in [Hay14] gilt für diesen:

$$\mathbf{h}[n] = \mathbf{h}[n-1] + \mathbf{k}_{\text{RLS}}[n] e[n] , \quad (2.53)$$

wobei das Fehlersignal

$$e[n] = y_{\text{ref}}[n] - \mathbf{h}^T[n-1] \mathbf{u}[n] \quad (2.54)$$

zum Zeitpunkt n ebenfalls von den Filterkoeffizienten zum Zeitpunkt $n-1$ abhängt.

Mit den zuvor genannten Gleichungen ist es nun möglich, den erforderlichen Vektor der Filterkoeffizienten $\mathbf{h}[n]$ nach der Methode der kleinsten Fehlerquadrate rekursiv zu bestimmen, ohne dabei die Autokorrelationsmatrix $\mathbf{R}_{\text{RLS,uu}}$ invertieren zu müssen. Es wird hierbei jedoch stets davon ausgegangen, dass zu Beginn der rekursiven Berechnungen bereits Startwerte für die inverse Autokorrelationsmatrix und den Vektor der Filterkoeffizienten zum Zeitpunkt $n-1$ vorliegen. Diese müssen daher für die Initialisierung des RLS-Algorithmus festgelegt werden. Sind hierbei keine näheren Informationen über das zu lösende Filterproblem bekannt, so wird der Vektor der Filterkoeffizienten für den Zeitpunkt $n=0$ zu null gesetzt. Die inverse Autokorrelationsmatrix wird zudem durch die Multiplikation der Einheitsmatrix \mathbf{I} mit einer Initialisierungskonstanten δ initiiert [MH00]. Es gelten somit die beiden Startbedingungen:

$$\mathbf{h}[0] = \mathbf{0} , \quad (2.55)$$

$$\mathbf{R}_{\text{RLS,uu}}^{-1}[0] = \delta \mathbf{I} . \quad (2.56)$$

In den vorangegangenen Abschnitten wurden drei verschiedene Filteralgorithmen vorgestellt, mit deren Hilfe ein vorliegendes Fehlersignal $e[n]$ minimiert werden kann. Wie bereits am Anfang dieses Kapitels erwähnt, werden die Filteralgorithmen dabei üblicherweise zur Korrektur bzw. Unterdrückung von rauschähnlichen Störeinflüssen eingesetzt, um so die Qualität eines Nutzsignals bei der Signalverarbeitung oder -übertragung zu erhalten. Im Rahmen dieser Arbeit werden die dargestellten Filteralgorithmen darüber

hinaus auch zur Erkennung und Korrektur von anderen Fehlertypen eingesetzt, wie zum Beispiel Offset- und Verstärkungsfehlern. Für diesen veränderten Anwendungsfall müssen allerdings spezielle Fehlersignale definiert und die Filteralgorithmen teilweise angepasst werden. Die hierzu notwendigen Anpassungen werden jedoch zur besseren thematischen Einordnung erst bei der Vorstellung des Verfahrens zur Fehlererkennung und -korrektur in Kapitel 5 betrachtet.



3

Möglichkeiten der Fehlerkompensation in analogen Schaltungen

Das Auftreten von Übertragungsfehlern aufgrund von Nichtidealitäten ist ein allgegenwärtiges Problem beim Entwurf und Betrieb analoger, mikroelektronischer Schaltungen. Aus diesem Grund ist es zum einen erforderlich mögliche Fehler zu erkennen und zum anderen deren Auswirkungen zu kompensieren bzw. zu korrigieren. Sowohl für den Test von Schaltungen als auch für die Kompensation von Fehlern existieren daher vielfältige Möglichkeiten. Der Test mikroelektronischer Schaltungen beruht dabei häufig auf der Messung verschiedener Ströme und Spannungen und überprüft oft lediglich die grundsätzliche Funktion der Schaltung. Für die Fehlerkompensation hingegen können spezielle Schaltungstopologien genutzt, zusätzliche Kompensationsnetzwerke in die Schaltung eingebracht oder das Layout der Schaltung angepasst werden. Im Folgenden sollen die aktuell zum Test von analogen Schaltungen und zur Unterdrückung von Fehlern und Nichtidealitäten genutzten Methoden und Verfahren vorgestellt werden. Hierbei wird außerdem aufgezeigt, wie sich die einzelnen Verfahren von dem hier vorgestellten abgrenzen und welche Vor- bzw. Nachteile sie gegenüber diesem haben. Ein besonderer Fokus wird zudem auf die Betrachtung von Sensor-Interface-Schaltungen in *Switched-Capacitor-Bauweise* (kurz: *SC-Bauweise*) gelegt, da eine solche Schaltung zur Erprobung des in dieser Arbeit entwickelten Fehlerkorrekturverfahrens eingesetzt wird.

Anders als bei den meisten, heute verwendeten Kompensationsverfahren werden bei dem hier entwickelten Vorgehen Fehler innerhalb der analogen Schaltung nicht kompensiert, sondern durch die Verwendung eines Testsignals erkannt und mit Hilfe digitaler, adaptiver Filter korrigiert. Dieses Verfahren wird in der Fachliteratur als *digitale Kalibration* bezeichnet. Der Einsatz der digitalen Kalibration kann dabei auf mehreren, unterschiedlichen Wegen erfolgen und beschränkt sich heute fast ausschließlich auf den Einsatz in Analog-Digital-Wandlern (kurz: *A/D-Wandler*, *ADCs*). Der Stand der Technik im Bereich der digitalen Kalibration soll in diesem Kapitel ebenfalls vorgestellt werden, wobei außerdem darauf eingegangen wird, wie dieses Verfahren auf andere Mixed-Signal-Systeme übertragen werden kann.

3.1 Verfahren zum Testen von Schaltungen

Bei dem in dieser Arbeit entwickelten Verfahren zur Fehlererkennung und -korrektur wird die betrachtete analoge Schaltung mit Hilfe eines geeigneten Testsignals auf ihre korrekte Funktionsweise hin getestet. Bei diesem Vorgang werden zudem Art und Größe des vorliegenden Fehlers bestimmt. Neben diesem Verfahren existieren zum Test von analogen Schaltungen allerdings noch weitere Möglichkeiten, die aktuell in verschiedenen Anwendungen eingesetzt werden und mit denen die gewünschte Schaltungsfunktion zeitweise oder dauerhaft überprüft werden kann. Die Verfahren, die hierbei am weitesten verbreitet sind, sollen in diesem Abschnitt kurz vorgestellt und miteinander verglichen werden.

Sowohl heute als auch in der Vergangenheit ist die am häufigsten verwendete Methode zum Test mikroelektronischer, analoger Schaltungen die Funktionsprüfung während bzw. unmittelbar nach der Fertigung durch verschiedene messtechnische Geräte, dem so genannten *Automatic Test Equipment* (kurz: *ATE*) [AHC⁺04], [BVR10], [VCC02]. Bei diesem Test kontaktieren die Messgeräte die Ein- und Ausgangspins jeder einzelnen Schaltung mit Hilfe von Messspitzen. An die Eingangspins werden dann die erforderlichen Testsignale bzw. Testmuster angelegt, während über die Ausgangspins die Ausgangssignale der Schaltung aufgenommen und mit ihren Sollwerten verglichen werden. Je nach Bedarf kann dabei ein einfacher Funktionstest erfolgen oder die anspruchsvolle Bestimmung verschiedener Performance-Parameter. Da ein aufwendigerer Test aber natürlich auch mit einer größeren Testzeit und höheren Kosten verbunden ist, wird in der Regel lediglich ein einfacher Funktionstest durchgeführt, mit dem überprüft wird, ob die getestete Schaltung wie erwartet funktioniert. Ist dies nicht der Fall, wird sie als defekt markiert und aussortiert. Eine nähere Untersuchung zur Ursache oder gar eine Korrektur des Fehlers findet an dieser Stelle nicht statt. Aufgrund der immer kleiner werdenden Technologien und komplexer werdenden Schaltungen nimmt aber selbst der Aufwand zum Durchführen solch einfacher Tests stetig zu [HHL08].

Um den großen Aufwand und die hohen Kosten, die mit dieser Art des Testens verbunden sind zu reduzieren, werden bereits seit mehreren Jahrzehnten Verfahren entwickelt, die den Test von Schaltungen vereinfachen und wenn möglich direkt auf dem Chip und ohne zusätzliche, äußere Messgeräte erlauben. Der überwiegende Teil dieser Verfahren kann dabei unter dem Begriff der *Built-In-Self-Tests* (kurz: *BIST*) zusammengefasst werden, bei denen die gesamten oder zumindest ein Großteil der zum Test erforderlichen Komponenten mit auf dem Chip integriert sind [Hat17], [Mil98], [ZZM07]. Je nach Ablauf des Tests ist eine weitere Unterteilung der einzelnen Testmethoden möglich.

Ein häufig verwendetes Verfahren besteht darin, die zu testende Schaltung um eine parallel verbaute Teststruktur zu erweitern, die mit Hilfe einfacher Komponenten, wie zum Beispiel Operationsverstärkern (kurz: OPs) bestimmte Strom- oder Spannungspegel überwachen kann [HHL08]. Übersteigt der von der Teststruktur detektierte Strom- oder

Spannungswert dabei einen voreingestellten Schwellwert, so wird ein Fehlersignal erzeugt, durch welches erkennbar ist, dass die Schaltung außerhalb ihrer Spezifikationen betrieben wird. Die Schaltung gilt daraufhin als defekt und muss ausgetauscht werden. Wie beim Test mit dem ATE findet auch hier meistens keine genauere Fehleranalyse statt. Um mit dieser Art des Testens Fehler zu erkennen, können die Ströme oder Spannungen zudem im laufenden Betrieb der Schaltung oder durch das Anlegen eines bekannten Testsignals überwacht werden. Erfolgt die Überwachung während des laufenden Betriebs, so geschieht dies häufig durch die Messung ausgewählter Bias-Spannungen oder der Ströme, die über die Versorgungsleitung in die Schaltung hineinfließen [CLD⁺08], [Hat17]. Ein Problem bei dieser Form der Überwachung ist jedoch, dass sich die Ströme und Spannungen in Abhängigkeit der Eingangssignale dynamisch ändern. Folglich müssen die Schwellwerte zum Detektieren eines Fehlers an die maximal zulässigen Eingangsamplituden und -frequenzen angepasst werden, um eine korrekte Fehlererkennung zu ermöglichen. Alternativ kann der Test der Schaltung daher auch durch die Verwendung eines geeigneten Testsignals erfolgen, welches zum Beispiel über einen Multiplexer in die Schaltung eingeprägt wird [CKN96], [VMR⁺99]. Die zu erwartenden Messwerte sind in diesem Fall bekannt und können leicht mit den Sollwerten verglichen werden. Als Testsignale sind hierbei sowohl Wechsel- als auch einfache Gleichspannungssignale einsetzbar.

Eine weitere Möglichkeit zum Test analoger Schaltungen ist der *Oszillator-basierte Test*, welcher vom Grundsatz her wie das zuvor beschriebene Verfahren abläuft [AK96], [GSC⁺12], [MRL⁺15]. Auch hier wird zusätzlich zur eigentlichen Schaltung eine Teststruktur auf dem Chip platziert, mit der einzelne Ausgangsgrößen der Schaltung zur Bestimmung ihres Zustands gemessen werden können. Die Teststruktur wird allerdings derart aufgebaut, dass sie in der Lage ist, die zu untersuchende Schaltung mittels eines Schwingkreises zu Oszillationen anzuregen. Die sich hierbei einstellende Oszillationsfrequenz kann dann aufgrund ihrer Abhängigkeit von verschiedenen Parametern der untersuchten Schaltung als Indikator für deren Zustand verwendet werden [AK96]. Für diesen Zweck wird sie gemessen und mit einem vorgegebenen Sollwert verglichen. Die dabei festgestellten Abweichungen erlauben anschließend eine Einschätzung über den Zustand und die aktuelle Leistungsfähigkeit des Systems. Doch auch wenn eine Messung verschiedener Performance-Parameter grundsätzlich möglich ist, wird das Verfahren häufig lediglich zur Detektion von defekten Schaltungen eingesetzt [GSC⁺12].

Des Weiteren werden auch Methoden verwendet, die das Verhalten der zu untersuchenden Schaltungen im Frequenzbereich analysieren [BVR10], [HAR02], [MVS⁺05]. Diese erfordern jedoch komplexe Teststrukturen, die die Erzeugung von Testmustern sowie die Auswertung von Signalen im Frequenzbereich erlauben. Zumindest die Auswertung erfolgt daher häufig durch externe Testgeräte. Eine vollständige Implementierung als BIST ist hingegen vergleichsweise aufwendig und führt meist zu sehr großen Teststrukturen, so dass derartige Testverfahren vor allem zum Test größerer Schaltungen geeignet sind. Die Verfahren ermöglichen dafür jedoch eine vollständige Charakterisierung (Amplitu-

dengang, Frequenzgang, etc.) der zu untersuchenden Schaltung sowie die Beobachtung von Veränderungen ihrer Parameter [BVR10]. Sie sind somit ebenfalls zur Detektion defekter Schaltungen geeignet und werden teilweise auch nur hierfür genutzt [MVS⁺05].

Neben den bisher genannten Verfahren, ist zudem das *Alternate Testing*, welches in älterer Literatur auch als *Transient Testing* bezeichnet wird, ein weit verbreitetes Verfahren zum Test analoger Schaltungen [Hat17], [LAB⁺15], [SM12], [VCC02], [VNC⁺03]. Es eignet sich sowohl für die Anwendung in Tests bei der Herstellung als auch für die Implementierung als BIST. Zwar werden, wie bei einigen anderen Verfahren auch, bekannte Testsignale für das Alternate Testing benötigt, eine zusätzliche Testschaltung zur Fehlererkennung ist jedoch nicht erforderlich. Stattdessen werden nur die Spannungssignale an den Ausgängen und an ausgewählten Punkten der zu testenden Schaltung gemessen. Mit Hilfe dieser Signale werden anschließend die gewünschten Parameter oder der Zustand der Schaltung bestimmt. Um auf diese Weise ein komplettes Abbild des Schaltungszustands zu erhalten, muss allerdings der Zusammenhang zwischen den gemessenen Spannungswerten und den Schaltungsparametern bekannt sein. Zur Bestimmung dieser Abhängigkeit gibt es unter anderem zwei Möglichkeiten. Entweder muss, zum Beispiel aufgrund von Simulationen, bereits ein hinreichend genaues Modell für diesen Zusammenhang vorliegen oder dieses muss mit einer so genannten Trainingsphase bestimmt werden. In einer solchen Trainingsphase wird zunächst eine bestimmte Anzahl von Schaltungen mittels aufwendiger Messungen untersucht. Hierbei werden zum einen die Schaltungsparameter exakt bestimmt und zum anderen die Spannungswerte an verschiedenen Punkten der Schaltung gemessen. Durch einen Vergleich dieser Werte lässt sich dann ein geeignetes Modell erstellen, welches den Zusammenhang zwischen Spannungswerten und Schaltungsparametern wiedergibt und nach Abschluss der Trainingsphase zum Test weiterer Systeme verwendet werden kann. Die Trainingsphase ist jedoch auch ein bedeutender Nachteil dieses Verfahrens, da sie zusätzliche Testzeit benötigt und den Einsatz zusätzlicher Messgeräte erfordert. Zudem hängt die Dauer der Trainingsphase erheblich davon ab, wie viele Schaltungsparameter getestet werden und wie genau dieser Test ausfällt. Soll anstatt der genauen Parameter jedoch nur die Funktionalität der Schaltung überwacht werden, so kann auf eine Trainingsphase in der Regel verzichtet werden. Durch die Wahl geeigneter Testsignale sind auch ohne eine solche Phase Defekte häufig direkt am Ausgangssignal erkennbar.

Anhand der vorangegangenen Auflistung wird deutlich, dass aktuell eine Vielzahl von Verfahren zum Test analoger Schaltungen existiert, die über verschiedene Vor- und Nachteile verfügen. Während diese Arbeit das Ziel verfolgt, die vorliegenden Fehler und ihre Größen möglichst genau zu detektieren, fällt auf, dass viele der heute verwendeten Verfahren lediglich den Defekt einer Schaltung erkennen und nur wenige die wirklichen Fehlergrößen oder den exakten Zustand der Schaltung bestimmen. Zudem wird deutlich, dass viele Testverfahren, die lediglich den Defekt einer Schaltung detektieren, viele zusätzliche Komponenten benötigen und dadurch den Energie- und Flächenbedarf des Gesamtsystems erhöhen. Verfahren wie der Oszillator-basierte Test oder die Un-

tersuchung im Frequenzbereich eignen sich zwar auch für eine genauere Bewertung des Schaltungszustands, erfordern dafür aber noch aufwendigere Teststrukturen und vergrößern somit ebenfalls den Aufwand beim Entwurf der Schaltung. Im Gegensatz dazu benötigt das in dieser Arbeit verwendete Verfahren im analogen Schaltungsteil nur wenige zusätzliche Komponenten, wie zum Beispiel eine Signalquelle zur Testsignalerzeugung und einen Multiplexer zum Einspeisen des Testsignals. Aufgrund der Art der Testsignaleinspeisung ist es jedoch auf den Einsatz in zeitdiskreten Systemen beschränkt.

Weiterhin fällt bei der Betrachtung der zuvor genannten Verfahren auf, dass in diesen ausschließlich der Test von Schaltungen behandelt wird, nicht aber die Korrektur der detektierten Fehler. Dieser Umstand resultiert aus der Tatsache, dass der Test und die Kompensation von Fehlern in analogen Schaltungen im Allgemeinen als zwei voneinander getrennte Themengebiete betrachtet werden, wie auch der nachfolgende Abschnitt verdeutlicht. Bei dem hier entwickelten Verfahren stellen hingegen der Test der Schaltung sowie die Fehlerbestimmung und -korrektur eine geschlossene Einheit dar, wodurch sich verschiedene Vorteile ergeben, auf die an den entsprechenden Stellen noch genauer eingegangen wird.

3.2 Verfahren zur Fehlerkompensation

Nichtidealitäten und äußere Einflüsse können in analogen, mikroelektronischen Schaltungen zu unerwünschten Effekten und einem fehlerhaften Übertragungsverhalten führen. Um die korrekte Funktion der Schaltung sicherzustellen, müssen die Auswirkungen dieser Nichtidealitäten folglich kompensiert oder korrigiert werden. Genau wie für den Test von Schaltungen existieren hierfür zahlreiche Verfahren. Nachfolgend sollen die verschiedenen Fehler, ihre Ursachen sowie die Möglichkeiten ihrer Kompensation bzw. Korrektur vorgestellt werden. Hierbei wird sich jedoch auf diejenigen Fehler beschränkt, die für diese Arbeit relevant sind.

3.2.1 Kompensation von Offset-Fehlern

Ursachen von Offset-Fehlern

Ein sehr häufig in mikroelektronischen Schaltungen vorkommender Fehler ist der Offset-Fehler. Er kann an unterschiedlichen Schaltungskomponenten auftreten, wobei im Hinblick auf diese Arbeit besonders Operationsverstärker und Schalter hervorzuheben sind. Offset-Fehler können dabei verschiedene Ursachen haben. Eine Hauptursache in OPs sind die herstellungsbedingten Unterschiede zwischen seinen einzelnen Transistoren, die so genannten *Mismatch-Fehler* [ET96], [WHM13]. Variationen der Transistorparameter, wie beispielsweise der Oxid-Dicke t_{ox} oder des Verhältnisses aus Gate-Länge L

und Gate-Weite W , führen hierbei zu Veränderungen der Threshold-Spannungen U_{th} oder der Verstärkungsfaktoren K und somit auch zu einem veränderten Verhalten der Transistoren innerhalb eines OPs [Kin05]. Tritt ein solcher Mismatch-Fehler zum Beispiel zwischen den beiden Eingangstransistoren eines OPs auf, so ist ein unerwünschter Spannungsoffset die Folge, welcher auch als *Input Offset Voltage* bezeichnet wird.

Unerwünschte Offset-Fehler entstehen darüber hinaus durch ungewollte Ladungsverluste innerhalb einer Schaltung. Derartige Fehler werden als *Leakage-Fehler* bezeichnet und zum einen durch den (verlustbehafteten) Stromfluss im OP verursacht und zum anderen durch die endliche Dauer von Umladevorgängen (*Settling-Fehler*) [BMP⁺05]. Letzteres führt zum Abfluss von Ladung über parasitäre Widerstände und Kapazitäten. Die Folge ist, unabhängig von der genauen Ursache des Ladungsverlusts, ein unerwünschter Spannungsoffset, welcher am Ausgang der Schaltung gemessen werden kann.

Zusätzlich können Offset-Fehler am OP auch durch äußere Einflüsse verursacht oder verändert werden, wobei aufgrund der Temperaturabhängigkeit vieler Transistorparameter vor allem Veränderungen der Betriebstemperatur eine große Rolle spielen [WA12]. Es können hierdurch die Auswirkungen von Leakage- oder Mismatch-Fehlern verstärkt werden, so dass es zur Entstehung neuer oder der Variation bestehender Offset-Fehler kommen kann. Dieses Verhalten wird auch als *Temperaturdrift* bezeichnet [WHM13], [ZS10].

Zwei weitere, bedeutende Quellen von Offset-Fehlern in SC-Schaltungen sind *Charge Injection* und *Clock Feedthrough* [Bak10], [CJM12]. Beide Effekte treten an den Schaltern von mikroelektronischen Schaltungen auf, wenn diese durch Transistoren realisiert und zudem mit Kapazitäten verbunden sind. Wird bei einer solchen Realisierung der betreffende Schalter geöffnet, so fließt eine zusätzliche elektrische Ladung aus dem Schalter auf die nachfolgende Kapazität und macht sich hier als Spannungsoffset bemerkbar. Die zusätzliche Ladung entsteht dabei zum einen durch das Entladen der Raumladungszone im Transistor während des Schaltvorgangs (Charge Injection) und zum anderen durch das Umladen der internen Transistorkapazitäten in Folge des Schaltsignals (Clock Feedthrough).

Weiterhin können Offset-Fehler auch von Mismatch-Fehlern zwischen einzelnen Kapazitäten verursacht werden [LB99]. Diese führen zu einer ungleichmäßigen Übertragung von Ladungsmengen innerhalb der Schaltung und damit ebenfalls zu unerwünschten Spannungsoffsets.

Möglichkeiten zur Kompensation von Offset-Fehlern

Um das Auftreten von unerwünschten Offset-Fehlern zu verhindern, bestehen mehrere Optionen. Einige Verfahren bekämpfen hierbei direkt die Ursachen des Offsets, während andere den Offset-Fehler kompensieren oder nachträglich korrigieren. Zudem existieren spezielle Methoden, die sich besonders für die Anwendung in SC- oder Sensor-Interface-

Schaltungen eignen. Nachfolgend soll ein kurzer Überblick über die aktuell am häufigsten verwendeten Verfahren gegeben werden, wobei mit der Kompensation von Offset-Fehlern an Operationsverstärkern begonnen wird.

Die zwei am häufigsten verwendeten Verfahren zur Kompensation von Offset-Fehlern an OPs sind *Correlated Double Sampling* (kurz: *CDS*) und *Chopping* (kurz: *CH*) [ET96]. Während der Einsatz von CDS dabei auf zeitdiskrete Systeme begrenzt ist, kann CH auch in zeitkontinuierlichen Systemen Anwendung finden. Die Beschränkung von CDS auf zeitdiskrete Systeme ergibt sich dadurch, dass die Offset-Kompensation in zwei Phasen durchgeführt wird. In der ersten Taktphase werden die Eingänge des OPs zunächst kurzgeschlossen, so dass an diesen nur der unerwünschte Gleichspannungsanteil anliegt. Dieser wird eingangs- oder ausgangsseitig auf einer (zusätzlichen) Kapazität gespeichert. In einer zweiten Taktphase wird der OP dann in den normalen Betriebsmodus versetzt und zur Verarbeitung des eigentlichen Eingangssignals genutzt. Die Kapazität, auf der die unerwünschte Offset-Spannung gespeichert ist, ist dabei so verschaltet, dass der Offset vom Ein- bzw. Ausgangssignal des OPs abgezogen wird. Somit wird der unerwünschte Offset-Fehler des OPs kompensiert. Ein zusätzlicher Vorteil von CDS ist außerdem, dass hierdurch nicht nur Offset-Fehler kompensiert werden können, sondern dass auch niederfrequentes Rauschen (insbesondere $1/f$ -Rauschen) stark gedämpft wird [Oli03]. CDS findet daher in vielen zeitdiskreten Systemen Anwendung und eignet sich besonders für den Einsatz in SC-Schaltungen [BBF⁺10]. Auch in modernen Sensor-Interface-Schaltungen ist der Einsatz von CDS sehr verbreitet, wobei das ursprüngliche Verfahren vielfach erweitert wurde, um zusätzliche Nichtidealitäten zu kompensieren oder Effekte, die erst durch den Einsatz von CDS entstehen, zu unterdrücken [AA04], [BMP⁺07], [KSP⁺09], [PBB14].

Im Gegensatz zu CDS kommt CH vor allem in zeitkontinuierlichen Systemen zum Einsatz, kann aber auch in zeitdiskreten genutzt werden. Zur Realisierung der CH-Technik werden unabhängig davon Schalter benötigt, die das (niederfrequente) Eingangssignal vor der Verarbeitung durch den OP „zerhacken“ [FMH17], [WHM13]. Bei diesem Vorgang entsteht ein rechteckförmiges Trägersignal mit der *Chopper-Frequenz* f_{chop} , welchem das eigentliche Eingangssignal aufmoduliert ist. Das Nutzsignal wird somit in einen höheren Frequenzbereich verschoben und erst anschließend vom OP verarbeitet. Niederfrequentes Rauschen sowie unerwünschte Offset-Einflüsse des OPs bleiben jedoch von dieser Modulation unberührt. Nach dem Durchlaufen des OPs wird dessen Ausgangssignal durch eine weitere Schalteranordnung wieder demoduliert. Während das Nutzsignal so wieder zurück in sein ursprüngliches Frequenzband verschoben wird, werden bei diesem Vorgang niederfrequente Rausch- und Offset-Anteile des OPs in ein höheres Frequenzband verschoben. Ein anschließendes Tiefpass-Filter kann diese unerwünschten Anteile dann aus dem Ausgangssignal herausfiltern, so dass am Ausgang der Schaltung im Idealfall das fehlerfreie Nutzsignal vorliegt. Nachteilig bei der CH-Technik ist allerdings, dass nur niederfrequente Eingangssignale verarbeitet werden können. Eine oftmals verwendete Erweiterung dieses Verfahrens ist daher die *Chopper Stabilization* (kurz: *CHS*), bei der

die CH-Technik nur in einem zweiten, parallelen Hilfssignalpfad angewendet wird, um auf diese Weise die Offset-Anteile im Hauptsignalpfad zu bestimmen [BZ06], [WMH07]. Im Hauptsignalpfad können somit breitbandige Signale verarbeitet werden, während Offset-Anteile dennoch entfernt werden.

Anwendung findet die CH-Technik verbreitet bei Schaltungen, in denen Signale mit sehr kleinen Amplituden verarbeitet werden, da bei diesen besonders hohe Anforderungen an die Rausch- und Offsetunterdrückung gestellt werden. Zu diesen Anwendungen zählen unter anderem auch Sensor-Interface-Schaltungen, bei denen die CH- sowie auch die CHS-Technik in vielfacher Weise eingesetzt werden [NJ13], [SDK⁺14]. Wie beim CDS, existieren auch hier noch Erweiterungen des Verfahrens, mit denen seine positiven Eigenschaften noch besser ausgenutzt werden sollen. Des Weiteren können die Verfahren CDS und CH bzw. CHS auch gemeinsam genutzt werden, um so die Vorteile beider Methoden zu kombinieren [KSP⁺09], [PBB14]. Während CDS wesentlich einfacher in diskrete Schaltungen (insbesondere SC-Schaltungen) zu integrieren ist und kaum zusätzliche Komponenten benötigt, vergrößert sich durch die Abtastung der Signale hierbei allerdings der Anteil an breitbandigem Rauschen und es kann zu einer verstärkten Charge Injection kommen. Dem gegenüber ist CH zwar aufwendiger in eine Schaltung einzubringen, es kann dafür aber auch in zeitkontinuierlichen Systemen genutzt werden und führt zu keiner Vergrößerung des thermischen Rauschens am Ausgang der Schaltung [CCC09], [WFC04].

Neben den beiden Verfahren CDS und CH existieren noch weitere Optionen zur Offset-Kompensation an OPs, deren Einsatz jedoch nicht so weit verbreitet ist. Eine Möglichkeit besteht zum Beispiel darin, die eigentliche OP-Schaltung um zusätzliche OPs zu ergänzen, die dann zur Offset-Kompensation eingesetzt werden [WHM13], [YG94]. Wird auf diese Weise ein zweiter Signalpfad aufgebaut, den das Nutzsignal im Wechsel mit dem ersten durchläuft, so kann hierdurch das CDS-Verfahren implementiert und gleichzeitig ein zeitkontinuierlicher Betrieb ermöglicht werden. Eine weitere Alternative besteht zudem im dynamischen Trimmen bzw. der Kalibration des betrachteten OPs. Hierbei wird zunächst die vorliegende Offset-Spannung am Ausgang des OPs bestimmt und gegebenenfalls gespeichert. Anschließend kann der Offset-Wert analog (beispielsweise durch weitere OPs) oder durch eine digitale Schaltung weiterverarbeitet und ausgewertet werden. Das Ergebnis dieser Auswertung wird dann zum OP zurückgeführt, wo es zur Anpassung eines Bias-Stroms oder einer Bias-Spannung genutzt wird. Hierdurch erfolgt das Trimmen des OPs und damit die Kompensation des Offset-Fehlers [BAH⁺10], [NAS13], [PK09], [Pro13]. Als Alternative zum dynamischen Trimmen kann das Bauteil aber auch bereits bei der Fertigung vermessen und getrimmt werden. Dieses Verfahren erfordert jedoch einen hohen Aufwand und Veränderungen der Schaltungseigenschaften können nachträglich nicht mehr kompensiert werden [LB99].

Weiterhin kommen auch Verfahren zum Einsatz, mit denen die temperaturbedingte Entstehung oder Veränderung von Offset-Fehlern am OP kompensiert wird. Für diesen

Zweck kann unter anderem das bereits beschriebene dynamische Trimmen genutzt werden, mit dem sowohl bestehende als auch zeitlich veränderliche Offset-Fehler erkannt und kompensiert werden können [BAH⁺10], [NFF16]. Eine andere Möglichkeit der Temperaturkompensation besteht außerdem in der Erweiterung der betroffenen OP-Schaltung um einen zusätzlichen Schaltungsteil, welcher ein komplementäres Temperaturverhalten zeigt, aber die eigentliche Funktion der Schaltung nicht beeinflusst. Somit wird eine vorhandene Temperaturabhängigkeit ausgeglichen und verschwindet im Idealfall vollständig [WCL14], [ZWY⁺10], [ZY12]. Darüber hinaus können bereits beim Layout der Schaltung Maßnahmen ergriffen werden, die das Auftreten temperaturbedingter Offsets minimieren. Eine der bekanntesten ist hierbei das *Common-Centroid Layout*, mit dem nicht nur die Auswirkungen von Temperaturveränderungen reduziert werden, sondern auch die Anfälligkeit der Schaltung gegenüber Mismatch-Fehlern [Bak10], [WC15].

In analogen Schaltungen sind neben den OPs häufig auch die aus Transistoren aufgebauten Schalter eine der Hauptursachen für das Auftreten von Offset-Fehlern. Verursacht werden die Offsets dabei vor allem durch die Effekte Charge Injection und Clock Feedthrough, für die ebenfalls Möglichkeiten der Kompensation bestehen. Eine Methode besteht darin, anstelle eines einzelnen Schalttransistors, ein aus P- und N-MOS Transistoren aufgebautes *Transmission-Gate* zu verwenden [Bak10]. Im Idealfall wird hierdurch beim Schaltvorgang die gleiche Menge positiver wie negativer Ladungsträger in den Signalpfad eingepreßt und der resultierende Offset-Fehler auf diese Weise deutlich reduziert. Allerdings werden für eine erfolgreiche Kompensation zwei zeitlich exakt aufeinander abgestimmte Schaltsignale benötigt. Ein weiteres, sehr häufig in SC-Schaltungen verwendetes Verfahren ist daher der Einsatz von so genannten *Dummy-Transistoren* [Raz01], [SRM11]. Diese werden im Signalverlauf hinter dem eigentlichen Schalter platziert und dienen dazu, die vom Schalter eingepreßte Ladung wieder abfließen zu lassen. Hierzu wird an die Dummy-Transistoren zum einen das invertierte Steuersignal des eigentlichen Schalters angelegt und zum anderen werden sie derart dimensioniert, dass sie genau die Ladungsmenge aufnehmen können, die der Schalter in den Signalpfad einpreßt. Da bei den Dummy-Transistoren zudem Drain- und Source-Anschluss kurzgeschlossen sind, wird der durch Charge Injection und Clock Feedthrough verursachte Offset-Fehler direkt hinter dem Schalter wieder neutralisiert ohne die Schaltfunktion zu beeinträchtigen.

Des Weiteren können zur Vermeidung von Offset-Fehlern an Schaltern so genannte *Non-Overlapping Clocks* eingesetzt werden, die dazu führen, dass das Steuersignal zwischen zwei oder mehreren eigentlich gleichzeitig schaltenden Transistoren leicht verzögert wird [AA04], [BMP⁺07]. Somit kann erreicht werden, dass sich die durch einen Schalttransistor eingepreßte Ladung nicht auf einer nachgeschalteten Kapazität anhäuft, sondern in Richtung Quelle oder Masse abfließt. Das Auftreten eines Offset-Fehlers wird hierdurch vermieden.

Möglichkeiten der Kompensation bestehen außerdem für Offsets, welche durch Mismatch-Fehler zwischen einzelnen Kapazitäten in einer Schaltung hervorgerufen werden. Ein

Weg, das Auftreten derartiger Fehler bereits beim Entwurf der Schaltung zu minimieren ist beispielsweise der Einbau von Dummy-Elementen in deren Layout, da herstellungsbedingte Größenunterschiede zwischen den Kapazitäten auf diese Weise reduziert werden [Bak10]. Zudem ist es möglich, für kritische Kapazitäten innerhalb der Schaltung Kapazitätsarrays vorzusehen, durch die der Wert einer Kapazität auch nach der Fertigung der Schaltung noch verändert werden kann, um mögliche Mismatch-Fehler zu kompensieren [LB99]. Dieses Trimmen der Kapazitätswerte kann dabei entweder einmalig nach der Fertigung erfolgen oder aktiv während des Betriebs der Schaltung.

Abschließend lässt sich feststellen, dass vielfältige Maßnahmen zur Kompensation von Offset-Fehlern existieren und in verschiedenen Anwendungen eingesetzt werden. Doch auch wenn alle Verfahren hier gute Ergebnisse zeigen, haben sie dennoch gemeinsam, dass sie das Auftreten von Offset-Fehlern im analogen Schaltungsteil nur mit Hilfe von analogen Mitteln unterdrücken. Hierbei erfolgt die Kompensation wie bei CDS oder CH entweder in unmittelbarer Nähe des auftretenden Fehlers oder der Ursache des Fehlers wird wie beim Trimmen von Bias-Strömen oder -Spannungen direkt entgegen gewirkt. In jedem Fall wird durch diese Form der Kompensation aber der Aufwand beim Schaltungsentwurf erhöht. Aufgrund der zusätzlich erforderlichen Schaltungskomponenten führt sie außerdem zu einer teilweise deutlichen Vergrößerung der analogen Schaltung, was wiederum einen höheren Energie- und Flächenbedarf zur Folge hat.

Das in dieser Arbeit vorgestellte Verfahren unterscheidet sich hingegen deutlich von den zuvor präsentierten, da auftretende Offset-Fehler nicht direkt kompensiert bzw. korrigiert werden und bis auf die Einprägung eines Testsignals keinerlei Veränderungen an der analogen Schaltung vorgenommen werden. Wie an späterer Stelle gezeigt wird, erfolgt in dieser Arbeit stattdessen eine fast vollständige Verlagerung von Fehlererkennung und -korrektur in den digitalen Schaltungsteil. Hierdurch wird der Entwurfsaufwand der analogen Schaltung erheblich reduziert und der Energie- und Flächenbedarf der Schaltung sinkt. Wie in Abschnitt 3.3 gezeigt wird, kann bei korrekter Anwendung des Verfahrens zudem der Energie- und Flächenbedarf des Gesamtsystems reduziert werden.

3.2.2 Kompensation von Verstärkungsfehlern

Ursachen von Verstärkungsfehlern

Ein weiterer, häufig in mikroelektronischen Schaltungen auftretender Fehler ist der Verstärkungsfehler. Genau wie Offset-Fehler, haben Verstärkungsfehler dabei auch verschiedene Ursachen und können an unterschiedlichen Komponenten innerhalb einer Schaltung auftreten. In dieser Arbeit werden jedoch ausschließlich Verstärkungsfehler betrachtet, die die verwendeten Operationsverstärker betreffen.

In den meisten Anwendungsfällen und auch in dieser Arbeit werden OPs in einer *Closed-Loop-Konfiguration* betrieben, bei der die Ausgangsgröße des OPs auf seinen

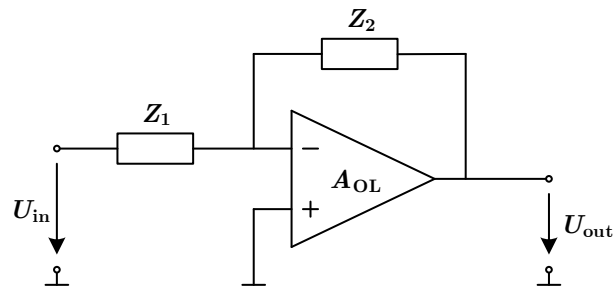


Abbildung 3.1: OP-Schaltung in Konfiguration eines invertierenden Verstärkers

Eingang zurückgekoppelt wird. Hierdurch kann sowohl das Verstärkungs- als auch das Frequenzverhalten des OPs über einen großen Betriebsbereich hinweg stabilisiert werden. Nichtsdestotrotz treten nichtideale Effekte auf, die das Betriebsverhalten des OPs verändern und dadurch zu Verstärkungsfehlern führen. Eine der Hauptursachen für derartige Fehler ist hierbei die endliche Verstärkung realer OPs (*Open-Loop-Verstärkung*), die auch zum Auftreten von Offset-Fehlern führen kann und hauptsächlich von der gewählten Schaltungstopologie und der verwendeten Technologie abhängt [AN03], [GM08], [SSY04]. Wird davon ausgegangen, dass die OP-Schaltung in der Konfiguration eines invertierenden Verstärkers gemäß Abbildung 3.1 aufgebaut ist, so können die Auswirkungen der endlichen Verstärkung leicht durch die Berechnung der *Closed-Loop-Verstärkung* verdeutlicht werden. Für diese gilt:

$$A_{CL} = -\frac{Z_2}{Z_1} \cdot \frac{1}{1 + \frac{1}{A_{OL}} \left(1 + \frac{Z_2}{Z_1}\right)}, \quad (3.1)$$

wobei A_{CL} und A_{OL} die Closed-Loop bzw. Open-Loop-Verstärkung des betrachteten OPs sind [CJM12]. An Gleichung (3.1) lässt sich leicht ablesen, dass die Closed-Loop-Verstärkung im Falle einer unendlichen OP-Verstärkung nur durch die äußere Beschaltung aus Z_1 und Z_2 bestimmt wird, während sie im Falle einer endlichen OP-Verstärkung noch zusätzlich von dieser abhängt. Wird dieser Umstand beim Schaltungsentwurf nicht berücksichtigt und die Gesamtverstärkung nur anhand der äußeren Beschaltung festgelegt, so kann ein unerwünschter Verstärkungsfehler die Folge sein, welcher gemäß Gleichung (3.1) mit abnehmender Open-Loop-Verstärkung des OPs immer weiter ansteigt.

Eine weitere Ursache für Verstärkungsfehler sind darüber hinaus Mismatch-Fehler, wobei vor allem Mismatch-bedingte Unterschiede zwischen den Komponenten der äußeren OP-Beschaltung eine große Rolle spielen [AN03], [Kin05]. Denn wie anhand von Gleichung (3.1) zu erkennen ist, müssen für eine korrekte Signalverstärkung die Elemente im Rückkopplungsnetzwerk exakt aufeinander abgestimmt sein. Ist dies nicht der Fall, so führt dies zwangsläufig zu Verstärkungsfehlern. Eine ähnliche Auswirkung auf das Übertragungsverhalten haben zudem parasitäre Elemente innerhalb der OP-Schaltung. Sie

können je nach Ort ihres Auftretens die Größe der Elemente im Rückkopplungsnetzwerk verändern und damit ebenfalls zu Verstärkungsfehlern führen [CJM12], [LB99].

Des Weiteren können auch Veränderungen der Umgebungsbedingungen, in denen die OP-Schaltung betrieben wird, Verstärkungsfehler verursachen. Einen besonders großen Einfluss haben dabei Variationen der Betriebstemperatur und der Versorgungsspannung [NFF16], [WC15], [WHM13]. Beide Effekte führen zu veränderten Übertragungseigenschaften des OPs, wobei eine höhere Temperatur beispielsweise einen größeren Ladungsverlust im Signalpfad und eine geringere Open-Loop-Verstärkung bewirkt. Die Konsequenz ist aber unabhängig von der Ursache das Auftreten eines neuen oder die Veränderung eines bereits bestehenden Verstärkungsfehlers. Vor allem bei modernen Prozesstechnologien kann außerdem das Alter der betrachteten Schaltung einen nicht zu vernachlässigenden Einfluss auf ihr Übertragungsverhalten haben [CMF⁺11], [HHT⁺18c]. Dementsprechend können nichtideale Effekte wie zum Beispiel *Hot Carrier Injection* (kurz: *HCI*) oder *Negative Bias Temperature Instability* (kurz: *NBTI*) bei sehr kleinen Strukturgrößen ebenfalls Verstärkungsfehler zur Folge haben [Gra14], [Gra15].

Möglichkeiten zur Kompensation von Verstärkungsfehlern

Genau wie bei Offset-Fehlern, besteht auch bei auftretenden Verstärkungsfehlern eine Vielzahl von Möglichkeiten, diese zu kompensieren oder ihre Auswirkungen zu korrigieren. Eines der am häufigsten verwendeten Verfahren, um die Folgen der endlichen OP-Verstärkung zu minimieren, ist dabei der Einsatz von OPs mit einer möglichst großen Open-Loop-Verstärkung, wie auch anhand von Gleichung (3.1) erkennbar ist. Auf diese Weise reduziert sich sowohl der Einfluss der absoluten Größe von A_{OL} als auch der von Schwankungen dieser Größe auf die Gesamtverstärkung der OP-Schaltung. Ein Nachteil bei dieser Vorgehensweise ist jedoch, dass sich Fläche und Energiebedarf des OPs erhöhen, da eine deutlich aufwendigere Schaltungstopologie zum Erreichen einer größeren Verstärkung erforderlich ist. Dieses Problem steigert sich zudem noch bei der Verwendung moderner Prozesstechnologien [SSA⁺18]. Dennoch ist der Einsatz dieser Methode in aktuellen Systemen weit verbreitet, wobei zum Erreichen einer großen Open-Loop-Verstärkung vorrangig mehrstufige Verstärkerschaltungen sowie kaskodierte Ausgangsstufen Anwendung finden [BMP⁺05], [Lu07], [WMH07].

Die Auswirkungen der endlichen OP-Verstärkung können außerdem durch Verfahren kompensiert werden, die ein mehrfaches Abtasten des Ein- bzw. Ausgangssignals des OPs erfordern. Durch eine entsprechende Anordnung von Schaltern und Speicherelementen können so Verstärkungs- und auch Offset-Fehler aus dem eigentlichen Nutzsignal entfernt werden. Die genaue schaltungstechnische Realisierung kann hierbei allerdings unterschiedlich ausfallen [CT94], [MSK⁺14], [WC14]. Zu den so arbeitenden Verfahren zählen das bereits vorgestellte CDS sowie das *Correlated Level Shifting* (kurz: *CLS*). Während CDS hauptsächlich zur Kompensation von Offset-Fehlern eingesetzt wird, ist CLS auch sehr gut zur Kompensation von Verstärkungsfehlern geeignet und findet vor

allem in Systemen Anwendung, in denen Signale mit großen Amplituden verarbeitet werden [GM08], [KCY⁺06].

Weiterhin sind die zuvor genannten und auf mehrfacher Abtastung basierenden Verfahren auch zur Kompensation von Mismatch-bedingten Verstärkungsfehlern geeignet [AN03], [Lu07], [PKJ⁺07]. Sind solche Verstärkungsfehler auf Mismatch-Fehler des OPs oder dessen äußerer Beschaltung zurückzuführen, so existiert zudem noch die Option des Trimmens bzw. der Kalibration. Wie bei der Korrektur derartiger Offset-Fehler, kann auch hier das Trimmen einmalig und unmittelbar nach der Fertigung erfolgen oder während des Betriebs der Schaltung. Für das einmalige Trimmen kann beispielsweise das so genannte *Lasertrimmen* verwendet werden, bei dem die Größe des betroffenen Bauteils nach der Herstellung gemessen und dann mit Hilfe eines Lasers angepasst wird [KYN00]. Der Nachteil dieses Verfahrens ist jedoch, dass später keine weitere Korrektur des Bauteils mehr möglich ist, auch wenn dies erforderlich sein sollte. Ein alternatives Verfahren ist daher das dynamische Trimmen während des Betriebs der Schaltung. Hierbei wird der vorliegende Fehler zunächst durch Messung der Ausgangsspannung oder durch zusätzliche Komponenten innerhalb der Schaltung bestimmt, bevor anschließend eine Rückkopplung auf den OP bzw. die betroffenen Elemente erfolgt. Verstärkungsfehler, die ihre Ursache innerhalb des OPs haben, können dann zum Beispiel durch das Trimmen von Bias-Strömen oder -Spannungen behoben werden [PK09], [PMH05]. Außerdem können auf diese Weise Mismatch-Fehler zwischen einzelnen Kapazitäten kompensiert werden. Hierzu kann anstelle einer einzelnen Kapazität ein aus mehreren Kapazitäten bestehendes Netzwerk verwendet werden, so dass im Fehlerfall die Größe der Gesamtkapazität im Signalpfad durch das Zuschalten paralleler Kapazitäten verändert werden kann [LB99].

Um Verstärkungsfehler auszugleichen, die durch eine sich ändernde Betriebstemperatur oder Versorgungsspannung hervorgerufen werden, können außerdem Verfahren genutzt werden, die auch zur Kompensation einer endlichen OP-Verstärkung oder eines temperaturbedingten Offset-Fehlers geeignet sind. Eine Möglichkeit ist daher der Einsatz von OPs mit einer großen Open-Loop-Verstärkung, da Veränderungen der Temperatur oder der Versorgungsspannung häufig zu Schwankungen dieser Größe führen [WC15]. Bei gleich bleibender Schwankungsbreite führt somit eine große Open-Loop-Verstärkung gemäß Gleichung (3.1) zu einer Stabilisierung der Gesamtverstärkung des OPs. Genau wie Offset-Fehler, können temperaturbedingte Verstärkungsfehler darüber hinaus durch den Einsatz zusätzlicher Schaltungsteile kompensiert werden, die ein zur eigentlichen Schaltung komplementäres Temperaturverhalten aufweisen, das Schaltungsverhalten aber ansonsten nicht beeinflussen [CP05], [WCL14], [ZY12]. Der Nachteil dieses Verfahrens ist jedoch, dass der Entwurfsaufwand und die Größe der Schaltung durch die zusätzlichen Komponenten zunehmen.

Die vorgestellten Verfahren zur Kompensation von Verstärkungsfehlern führen, wie auch die Methoden zur Offset-Fehlerkompensation, zu guten Ergebnissen bei der Fehlerkorrektur, weisen jedoch vergleichbare Nachteile auf. Einer der größten Nachteile ist

hierbei, dass in nahezu allen Verfahren eine Lösung im analogen Bereich eingesetzt wird, so dass viele zusätzliche analoge Schaltungskomponenten benötigt werden. Folglich erhöht sich sowohl der Entwurfsaufwand der analogen Schaltung als auch deren Energie- und Flächenbedarf. Weiterhin erlauben die meisten vorgestellten Verfahren keinerlei Überwachung der Fehlerkompensation, deren erfolgreiche Durchführung nur durch ein geeignetes Testverfahren nachgewiesen werden kann. Da derartige Tests aber oft nur einmalig nach der Fertigung oder bei der ersten Inbetriebnahme der Schaltung erfolgen, können Veränderungen der Kompensationseigenschaften in der Regel nicht erkannt werden. Um die zuvor genannten Probleme zu vermeiden, greift das in dieser Arbeit entwickelte Verfahren nur minimal in die analoge Schaltung ein und nutzt stattdessen zur Fehlerkorrektur Methoden der digitalen Signalverarbeitung. Hierdurch wird der Aufwand beim Entwurf der analogen Schaltung reduziert und es können auch zeitlich veränderliche Fehler korrigiert werden. Die Methode baut dabei auf dem Verfahren der *digitalen Kalibration* auf, welches im nachfolgenden Abschnitt näher betrachtet wird.

3.3 Digitale Kalibration

Im vorherigen Abschnitt wurde aufgezeigt, dass viele der heute verwendeten Methoden zur Fehlerkompensation in analogen Schaltungen zu einer Vergrößerung der Schaltung und einem erhöhten Entwurfsaufwand führen. Dieses Problem wird durch die Verwendung immer kleiner werdender Prozesstechnologien und dem damit steigenden Einfluss von nichtidealen Effekten noch verstärkt [GVL⁺14], [SR09]. Eine Option, dieser Entwicklung entgegenzuwirken bietet das Verfahren der digitalen Kalibration, welches sich insbesondere für den Einsatz in Mixed-Signal-Systemen eignet, bei dem sowohl analoge wie auch digitale Schaltungsteile vorhanden sind [Kor13], [Mur13]. Hierbei wird das Auftreten von Fehlern in den analogen Schaltungskomponenten in gewissen Grenzen toleriert und die Korrektur dieser Fehler in den digitalen Schaltungsteil verschoben. Der Vorteil bei diesem Verfahren liegt nun darin, dass davon ausgegangen werden kann, dass der Aufbau eines analogen Kompensationsnetzwerks mit wesentlich größerem Aufwand verbunden ist als die Implementierung einer digitalen Fehlerkorrektur, die mit eventuell bereits vorhandenen Elementen durchgeführt werden kann. Somit wird der Entwurfsaufwand sowie der Energie- und Flächenbedarf der analogen Schaltung deutlich reduziert, während die (bereits vorhandene) digitale Schaltung nur um zusätzliche Algorithmen und gegebenenfalls wenige, kleine Komponenten erweitert werden muss [Mur13]. In der Folge sinken nicht nur die Größe und der Entwurfsaufwand für die analoge Schaltung, sondern für das gesamte Mixed-Signal-System. Aus diesem Grund wird die digitale Kalibration auch in dieser Arbeit zur Fehlererkennung und -korrektur eingesetzt. Um das hier entwickelte Verfahren dabei besser mit anderen vergleichen zu können, soll dieser Abschnitt zunächst einen kurzen Überblick über die heute bestehenden Möglichkeiten zur digitalen Kalibration sowie über deren aktuelle Einsatzgebiete geben.

Obwohl ein Einsatz der digitalen Kalibration grundsätzlich in einer Vielzahl von Mixed-Signal-Schaltungen möglich ist, erfolgt eine Anwendung dieses Verfahrens heute fast ausschließlich in Analog-/Digital-Wandlern. In Hinblick auf den Energieverbrauch besteht allerdings auch gerade bei diesen Bauteilen ein sehr großes Einsparpotential, wenn eine Verringerung der Auflösung zulässig ist, wie ein entsprechender Vergleich verschiedener ADCs in [Kor13] und [Mur13] zeigt. Innerhalb dieser Bauteilgruppe existieren jedoch vielfältige Verfahren, die insbesondere zur Kalibration von *Pipeline*-, *Delta-Sigma*- und *Successive Approximation Register*- (kurz: *SAR*) ADCs eingesetzt werden und mit denen verschiedene Fehler korrigiert werden können. Zu den korrigierbaren Fehlern zählen dabei neben diversen Nichtlinearitäten vor allem Verstärkungs- und Offset-Fehler, die durch eine endliche OP-Verstärkung, Mismatch-Fehler zwischen Kapazitäten, Charge Injection, Leakage oder veränderliche äußere Einflüsse verursacht werden [CT00], [Kor13].

Das älteste und wohl einfachste Verfahren zur digitalen Kalibration von ADCs ist die *Offline-Kalibration*, bei der an den Eingang des ADCs ein bekanntes Testsignal angelegt wird, welches zur Fehlerdetektion geeignet ist [ADL⁺10], [CT00], [LWT12], [SR09], [VIC12]. Dieses kann aus speziellen Signalverläufen, einfachen Gleichspannungssignalen oder *Pseudo-Zufallsrauschen* (kurz: *PN-Signal*) bestehen. Da das digitale Abbild des Testsignals bei einer fehlerfreien A/D-Wandlung bekannt ist, kann das tatsächliche Ausgangssignal des ADCs mit diesem verglichen werden. Sind Fehler bei der Digitalisierung des Testsignals aufgetreten, so ist das Resultat dieses Vergleichs ein von null verschiedenes Fehlersignal, welches nachfolgend mittels digitaler, adaptiver FIR-Filter und eines geeigneten Adaptionsalgorithmus minimiert wird. Die adaptiven Filter verändern hierzu das fehlerhafte Ausgangssignal des ADCs so lange, bis das Fehlersignal nahezu null ist. Somit ist eine schnelle und exakte Kalibration des ADCs möglich, mit der Nichtlinearitäten, Kapazitätsmismatches sowie Offset- und Verstärkungsfehler korrigiert werden können. Aufgrund seiner einfachen Implementierbarkeit wird das Verfahren sowohl bei Pipeline-Wandlern als auch bei Delta-Sigma- und SAR-ADCs eingesetzt. Dem Vorteil der einfachen Implementierbarkeit steht allerdings der Nachteil gegenüber, dass für die Offline-Kalibration der normale Wandlungsprozess unterbrochen werden muss. Zudem können auf diese Weise keine zeitlich veränderlichen Fehler erkannt werden, wenn die Kalibration nicht regelmäßig wiederholt wird. Da derartige Nachteile für viele Anwendungen nicht akzeptabel sind, wurde die Offline-Kalibration in verschiedene Richtungen weiterentwickelt, um sie auch in kontinuierlich arbeitenden Systemen einsetzen zu können.

Soll die Kalibration weiterhin durch das Anlegen eines bekannten Testsignals, aber dennoch im Hintergrund und ohne die Beeinflussung des normalen Wandlungsprozesses erfolgen, so existieren hierzu drei Möglichkeiten: der Einsatz zweier identischer ADCs, der Einsatz eines Referenz-ADCs oder der Einsatz von Multiplexern. Bei der Verwendung von zwei gleichen ADCs werden innerhalb der Schaltung zwei identische Signalpfade mit jeweils einem ADC aufgebaut. Das zu wandelnde Eingangssignal wird dann auf die beiden

Signalpfade aufgeteilt und beiden ADCs parallel zugeführt. Dieses Kalibrationsverfahren wird daher auch als *Split-ADC-Verfahren* bezeichnet [MCL05], [SZE⁺15]. Nach der Digitalisierung werden zur Fehlerdetektion die beiden Ausgangssignale voneinander subtrahiert, wodurch sich ein Fehlersignal ergibt. Mit Hilfe geeigneter Algorithmen können aus diesem die vorhandenen Fehler der beiden ADCs bestimmt werden. Die Fehlerdetektion und -korrektur verläuft dabei ähnlich wie bei der Offline-Kalibration durch den Einsatz adaptiver Filter. Im Gegensatz zur Offline-Kalibration erfolgt die Fehlerbestimmung allerdings nicht durch ein bekanntes Testsignal, sondern durch den Vergleich der beiden Wandlungsergebnisse für ein unbekanntes Eingangssignal. Auf diese Weise wird eine dauerhafte Kalibration auch während des normalen Betriebs ermöglicht, weshalb derartige Verfahren als *Online-Kalibration* bezeichnet werden. Der entscheidende Nachteil dieses Verfahrens ist jedoch, dass für dessen Durchführung ein zusätzlicher, zweiter ADC erforderlich ist.

Ein zusätzlicher ADC ist ebenfalls erforderlich, wenn die Kalibration mit Hilfe eines Referenzwandlers erfolgt. Allerdings werden hier keine gleichartigen ADCs eingesetzt, sondern als Referenzwandler wird ein ADC mit speziellen Eigenschaften verwendet, welcher nur für die Kalibration benötigt wird. Dieser kann zum Beispiel eine hohe Genauigkeit oder eine starke Linearität aufweisen [CTN⁺04], [KMM11], [WHL04]. Üblicherweise verfügen die Referenzwandler jedoch auch über andere, negative Eigenschaften und sind beispielsweise besonders langsam. Dennoch ist eine Kalibration mit ihnen problemlos möglich. So kann zum Beispiel ein langsamer aber sehr genauer ADC zur Kalibration eines schnellen aber ungenauen ADCs eingesetzt werden. Lediglich die Bestimmung bzw. Aktualisierung der erforderlichen Korrekturparameter erfolgt hierbei langsamer, nämlich mit der Taktfrequenz des langsamen ADCs. Die Fehlerbestimmung und -korrektur erfolgt auch hier durch adaptive Filter. Ein Vorteil dieses Verfahrens gegenüber der Verwendung zweier gleicher ADCs ist zudem, dass der Referenzwandler nicht nur zur Kalibration eines zweiten ADCs eingesetzt werden kann, sondern prinzipiell zur Kalibration beliebig vieler ADCs. Der Einsatz dieses Verfahrens ist daher vor allem in Systemen mit sehr vielen A/D-Wandlern sinnvoll [LC12].

Die dritte Möglichkeit zur Offline-Kalibration im Hintergrund bietet der Einsatz von Multiplexern [GHL05]. Dieser wird im Signalpfad unmittelbar vor dem ADC platziert und dient zum Umschalten zwischen dem zu wandelnden Signal und einem bekannten Testsignal zur Kalibration. Bei Anlegen des Testsignals an den Eingang des A/D-Wandlers erfolgt die Kalibration dann genau wie bei der Offline-Kalibration. Der Vorteil gegenüber der einfachen Offline-Kalibration ist jedoch, dass der Wandler in bestimmten zeitlichen Abständen erneut kalibriert werden kann und die erforderlichen Korrekturparameter so laufend aktualisiert werden. Nichtsdestotrotz muss die eigentliche Wandlung für die Kalibration (zumindest kurzzeitig) unterbrochen werden. Eine derartige Unterbrechung kann allerdings durch den Einsatz eines Zwischenspeichers verhindert werden, der mit einer etwas langsameren Taktfrequenz arbeitet als der ADC [ZMY⁺14]. Somit

ergeben sich in gewissen Abständen Zeitfenster, in denen der ADC kalibriert werden kann, ohne die normale Funktion zu unterbrechen.

Während die bisher vorgestellten Verfahren entweder zusätzliche ADCs oder die Unterbrechung der eigentlichen A/D-Wandlung erforderten, existieren noch weitere Methoden der Kalibration, bei denen auf derartige Einschränkungen verzichtet werden kann. Dennoch arbeiten die Verfahren online und im Hintergrund. Eines dieser Verfahren, welches vor allem bei Pipeline- und Delta-Sigma-Wandlern eingesetzt wird, beruht darauf, dass erforderliche Testsignal dem zu wandelnden Eingangssignal aufzumodulieren [KSW⁺00], [LM03], [SWK⁺02], [ZC13]. Als Testsignal werden hierbei fast ausschließlich 1-Bit-PN-Signale verwendet, da diese anderen Rauschsignalen stark ähneln und, wie diese auch, mit Hilfe digitaler Filter wieder aus dem Ausgangssignal des Wandlers entfernt werden können. Zudem lassen sie sich sowohl analog wie auch digital verhältnismäßig leicht erzeugen. Im Gegensatz zu herkömmlichem Rauschen ist das PN-Signal jedoch vollständig bekannt und kann daher zur Kalibration genutzt werden. Es wird vor oder im ADC zu dessen Eingangssignal hinzuaddiert und nach erfolgter A/D-Wandlung wieder vom digitalen Ausgangssignal des ADCs abgezogen. Ist die A/D-Wandlung hierbei fehlerhaft, so verbleiben auch im Anschluss noch Anteile des PN-Signals im digitalen Ausgangssignal. Diese können für die Kalibration genutzt werden, indem die Korrelation zwischen dem bekannten PN-Signal und dem unbekanntem digitalen Ausgangssignal des ADCs als Fehlersignal interpretiert wird. Für die Minimierung dieses Fehlersignals wird das Ausgangssignal dabei durch adaptive Filter so lange angepasst, bis keine Korrelation mehr zwischen dem Ausgangssignal und dem PN-Signal nachweisbar ist. Zu diesem Zeitpunkt ist das PN-Signal vollständig aus dem Ausgangssignal des ADCs entfernt worden und die Fehler des ADCs wurden korrigiert. Je nach Ort der Testsignaleinspeisung und des verwendeten Adaptionsalgorithmus können auf diese Weise lineare und nichtlineare Verstärkungs-, Offset- und Mismatch-Fehler sowie dynamische Fehler aufgrund der Veränderung äußerer Einflüsse bestimmt und korrigiert werden. Eine Korrektur nichtlinearer Fehler ist darüber hinaus durch die Verwendung mehrerer PN-Signale und der anschließenden Auswertung ihrer Produkte möglich [LC10], [LC14]. Nachteilig ist bei dieser Form der Kalibration jedoch, dass die Fehlerkorrektur oft weniger genau ist als bei der ausschließlichen Verwendung eines Testsignals und dass trotz der digitalen Filterung unerwünschte Anteile des PN-Signals im Ausgangssignal des Gesamtsystems verbleiben können. Dennoch wird das Verfahren in vielfacher Form eingesetzt, wobei auch diverse Erweiterungen existieren.

Im Rahmen von Vorarbeiten zu dem in dieser Arbeit entwickelten Verfahren wurde die, auf der Korrelation zwischen digitalem Ausgangssignal und PN-Signal beruhende Methode der Kalibration außerdem auf einfache Verstärkerschaltungen übertragen [HHH⁺15a], [HHN⁺15]. Es werden auf diese Weise jedoch ausschließlich lineare Verstärkungsfehler korrigiert. Die bereits oben erwähnten Nachteile des Verfahrens werden aber dennoch deutlich. Insbesondere das Verbleiben unerwünschter Anteile des PN-Signals im Ausgangssignal und die unzureichende Genauigkeit vor allem bei der

Bestimmung und Korrektur kleiner Fehlergrößen stellen hierbei entscheidende Probleme dar.

Weiterhin existieren allerdings auch noch Verfahren der digitalen Kalibration, bei denen gänzlich auf die Verwendung eines Testsignals verzichtet wird. Stattdessen erfolgt die Bestimmung möglicher Übertragungsfehler durch die statistische Auswertung der digitalisierten Signale. Eine Möglichkeit besteht zum Beispiel darin, Nichtlinearitäten eines ADCs zu bestimmen, indem die Orthogonalität sinusförmiger Signale ausgenutzt wird. Jedoch ist die Anwendung dieses Verfahrens auf sinusförmige Eingangssignale beschränkt oder erfordert einen zusätzlichen ADC zum Vergleich [GVL⁺14]. Eine andere Variante zur Fehlerbestimmung besteht in der Addition eines festen Offset-Wertes zum Eingangssignal des ADCs in regelmäßigen Abständen, so dass sich zwei unterschiedliche Übertragungsfunktionen für den betrachteten ADC ergeben. Ein statistischer Vergleich dieser beiden Funktionen kann dann zur Bestimmung von linearen und nichtlinearen Verstärkungsfehlern herangezogen werden [MB03]. Zudem gibt es noch weitere Verfahren, die eine Kalibration des ADCs durch die Verwendung eines Ring-Oszillators oder durch die Bestimmung von Signallaufzeiten ermöglichen [RCS⁺15], [TG10]. Aufgrund ihrer geringen Bedeutung sollen diese hier jedoch nicht weiter betrachtet werden.

Zusammenfassend lässt sich feststellen, dass die digitale Kalibration eine vielversprechende Alternative zu den bestehenden Verfahren zur Fehlerkompensation in analogen Schaltungen darstellt. Wie bereit erwähnt, kann durch ihren Einsatz der Entwurfsaufwand sowie der Energie- und Flächenbedarf des analogen Schaltungsteils in Mixed-Signal-Systemen deutlich reduziert werden. Demgegenüber steht in der Regel nur ein geringer Mehraufwand im digitalen Schaltungsteil, so dass sich der Einsatz der digitalen Kalibration auch positiv auf die Gesamtschaltung auswirkt. Dennoch findet die digitale Kalibration fast ausschließlich Anwendung bei A/D-Wandlern, obwohl ihr Einsatz in vielen anderen Mixed-Signal-Systemen ebenfalls möglich ist. Eine Übertragung auf andere Systeme fand aber bisher nur in sehr begrenztem Umfang und nur als reine Offline-Kalibration bei der Fehlerkorrektur in Interface-Schaltungen oder bei analogen Verstärkern statt [MRP06], [ZZM07]. Zudem wird die digitale Kalibration nur in wenigen Fällen zur dauerhaften Fehlerdetektion eingesetzt. Die Fehlerkorrektur erfolgt hierbei außerdem direkt im analogen Schaltungsteil durch die Veränderung von Steuerströmen oder -spannungen [PK09]. Unabhängig von der bisher eher geringen Bedeutung für viele Systeme, kann die Methode der digitalen Kalibration aber auch in weiteren Systemen eingesetzt werden, wie im Rahmen dieser Arbeit gezeigt wird.

Testsystem zur Erprobung des Fehlerkorrektur- verfahrens

Das in dieser Arbeit entwickelte Verfahren zur Fehlererkennung und -korrektur ermöglicht es, Fehler, die in einer analogen, mikroelektronischen Schaltung auftreten, durch Elemente der digitalen Signalverarbeitung zu bestimmen und zu korrigieren. Das Verfahren ist daher insbesondere für den Einsatz in Mixed-Signal-Systemen geeignet, in denen sowohl ein analoger wie auch ein digitaler Schaltungsteil vorhanden ist. Ein geeignetes Anwendungsgebiet stellen daher auch Sensor-Interface- bzw. Sensor-Frontend-Schaltungen dar, welche analoge Sensorsignale durch eine geeignete Weiterverarbeitung in digitale Signale umsetzen. Für diesen Zweck enthalten sie auf der einen Seite diverse analoge und fehleranfällige Schaltungskomponenten und auf der anderen Seite eine digitale Signalverarbeitungskette, die durch einige Erweiterungen auch zur Fehlerbestimmung und -korrektur genutzt werden kann. Eine Sensor-Interface-Schaltung stellt folglich eine ideale Plattform für die Erprobung des entwickelten Verfahrens zur Fehlererkennung und -korrektur dar und soll daher in dieser Arbeit als Testsystem genutzt werden.

Das nun folgende Kapitel beschreibt zunächst nur den analogen Teil der Interface-Schaltung sowie dessen Realisierung, während die Betrachtung des digitalen Schaltungsteils zusammen mit der Implementierung der Korrekturalgorithmen in Kapitel 5 vorgenommen wird. Begonnen wird hierbei mit der Auswahl einer geeigneten Schaltungstopologie. Anschließend erfolgt eine kurze theoretische Betrachtung der Schaltung sowie der Aufbau eines Simulationsmodells auf Transistorebene. Anhand dieses Simulationsmodells wird zudem erläutert, welche Nichtidealitäten innerhalb der Sensor-Interface-Schaltung auftreten können und welche Auswirkungen diese haben. Für eine vereinfachte Analyse sowie eine Kontrollierbarkeit der auftretenden Fehler wird aus dem Transistormodell nachfolgend ein Verhaltensmodell erzeugt, welches sowohl die Funktion der Interface-Schaltung als auch zahlreiche nichtideale Effekte nachbildet. Abschließend erfolgt eine Bewertung der erstellten Simulationsmodelle zum Test des entwickelten Fehlerkorrekturverfahrens.

4.1 Aufbau des Testsystems

Für die Realisierung der Sensor-Interface-Schaltung ist zunächst eine geeignete Schaltungstopologie auszuwählen sowie die in ihr verwendeten Komponenten. Außerdem ist zu beachten, welche Nichtidealitäten innerhalb der Schaltung auftreten können und in welcher Form diese das Schaltungsverhalten beeinflussen.

4.1.1 Auswahl der Schaltungstopologie

Aufgrund der großen Zahl ihrer Einsatzmöglichkeiten für die Messung von Beschleunigungen, Drehraten, Drücken oder Abständen wird in dieser Arbeit als Testsystem eine Interface-Schaltung zur Auswertung kapazitiver Sensoren gewählt. Zudem werden derartige Systeme in vielen sicherheitskritischen Anwendungen genutzt, in denen die korrekte Messung physikalischer Größen besonders wichtig ist. Ein Einsatz von Fehlererkennungs- und -korrekturverfahren ist daher in solchen Systemen besonders sinnvoll. Nach der grundsätzlichen Festlegung auf ein kapazitives Sensorsystem werden für die genauere Auswahl der Schaltungstopologie verschiedene, aktuell verwendete Interface-Schaltungen zur Auswertung kapazitiver Sensoren untersucht (unter anderem [AA04], [BMP⁺07], [KHR⁺10], [KSP⁺09], [PKJ⁺07], [PBB14]) und die nachfolgend genannten Kriterien herangezogen.

Ein Hauptkriterium für die Auswahl einer Schaltungstopologie ist, dass es mit dieser überhaupt möglich ist, Fehler innerhalb der Schaltung korrekt zu detektieren. Wie im nächsten Kapitel gezeigt wird, erfolgt die Fehlererkennung mit Hilfe eines Testsignals, welches über ein zeitliches Multiplex-Verfahren in die Schaltung eingebracht wird und die normale Signalverarbeitung dabei nicht beeinflussen darf. Um diese Anforderungen zu erfüllen, wird eine Interface-Schaltung in SC-Bauweise gewählt, da diese eine zeitdiskrete Verarbeitung der Eingangssignale erlaubt und dadurch das Einbringen eines Testsignals erleichtert. Zudem kann durch die Wahl dieser Topologie auf den Einsatz ohmscher Widerstände verzichtet und das Interface rein kapazitiv aufgebaut werden [Raz01].

Des Weiteren wird bei der Auswahl der Schaltungstopologie darauf geachtet, dass sich Sensor, analoge Signalverarbeitung und A/D-Wandlung als getrennte Komponenten betrachten lassen, da hierdurch Fehlergröße und Ort des Auftretens eindeutig bestimmt werden können. Erfolgt hingegen eine kombinierte Datenverarbeitung und A/D-Wandlung, eventuell sogar mit Rückkopplung der Ausgangssignale auf den Eingang wie in [PB05], so führt dies auch zu Rückkopplungen und damit Verzerrungen des Testsignals, welche eine genaue Fehlererkennung wesentlich erschweren.

Zusätzlich wird bei der Auswahl der Schaltung darauf geachtet, dass das entwickelte Fehlerkorrekturverfahren für eine möglichst große Zahl von Anwendungen eingesetzt werden kann. Aus diesem Grund wird als Testsystem eine generische Sensor-Interface-

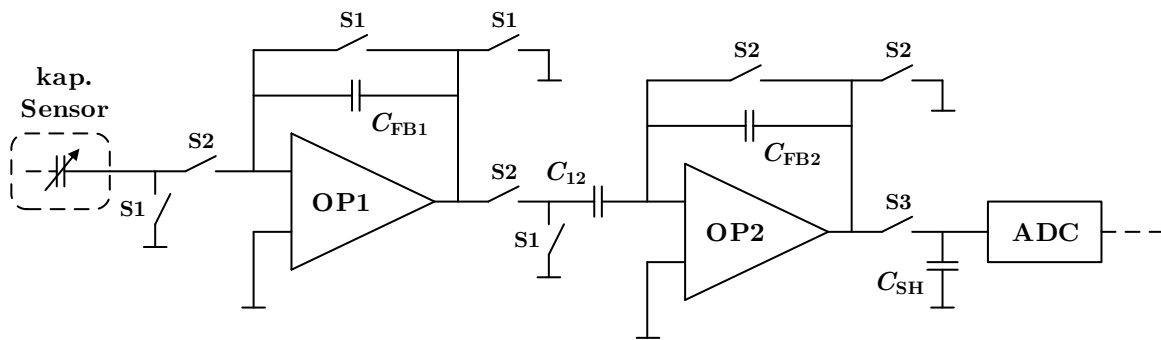


Abbildung 4.1: Schaltungstopologie der verwendeten Sensor-Interface-Schaltung mit angeschlossenem kapazitiven Sensor

Schaltung genutzt und keine, die nur für spezielle kapazitive Sensoren geeignet ist. Es wird außerdem der Argumentation aus Abschnitt 3.3 gefolgt, die besagt, dass aufgrund der vorhandenen digitalen Fehlerkorrektur keine vollständige analoge Fehlerkompensation notwendig ist. Die in dieser Arbeit verwendete Sensor-Interface-Schaltung ist daher zwar an andere, häufig genutzte Schaltungstopologien wie in [BMP⁺07] oder [KSP⁺09] angelehnt, verzichtet aber auf die dort eingesetzten Maßnahmen zur Fehlerkompensation, wie CDS, CH oder den Einsatz aufwendiger und komplexer OP-Schaltungen. Stattdessen erfolgt der Aufbau des Testsystems mit möglichst einfachen, dafür aber auch fehleranfälligen Schaltungskomponenten. Die resultierende Interface-Schaltung zum Test der Fehlererkennungs- und -korrekturverfahren ist zusammen mit einem kapazitiven Sensor in Abbildung 4.1 dargestellt [HHT⁺18c]. Darüber hinaus sind in dieser Abbildung auch die drei, für die verschiedenen Schalter erforderlichen Schaltsignale S1, S2 und S3 gezeigt, deren zeitliche Verläufe die Abbildung 4.2 wiedergibt. Bei der Implementierung der Schaltsignale wird zudem darauf geachtet, dass sich die beiden Taktphasen S1 und S2 nicht überlappen und so undefinierte Zustände innerhalb der Interface-Schaltung vermieden werden. Für diesen Zweck wird eine kurze Totzeit zwischen den Taktphasen S1 und S2 eingeführt, welche der Einfachheit halber in Abbildung 4.2 nicht gezeigt ist.

Anhand von Abbildung 4.1 ist außerdem zu erkennen, dass die ausgangsseitige Kapazität des Sensors in der Taktphase S1 mit dem Bezugspotential der Schaltung verbunden ist. Der Operationsverstärker OP1 ist also während dieser Phase vom Sensor getrennt und die Kapazität C_{FB1} wird zurückgesetzt (*Reset-Phase*, OP1). In der Taktphase S2 wird die Sensorkapazität dann mit dem OP1 verbunden (*Sampling-Phase*, OP1). Die Sensorkapazität dient in dieser Phase als eingangsseitige Kapazität des OPs, sodass hier keine weitere Eingangskapazität erforderlich ist. Die auf dem Sensor gespeicherte elektrische Ladung wird folglich vom OP1 in eine äquivalente elektrische Spannung umgewandelt, weshalb der OP auch als *Capacitance-to-Voltage-Converter* (kurz: *C/V-Stufe*) bezeichnet wird. Der ausgangsseitige Spannungswert der C/V-Stufe wird anschließend auf der Kapazität C_{12} zwischengespeichert und in der nächsten Taktphase S1 vom OP2

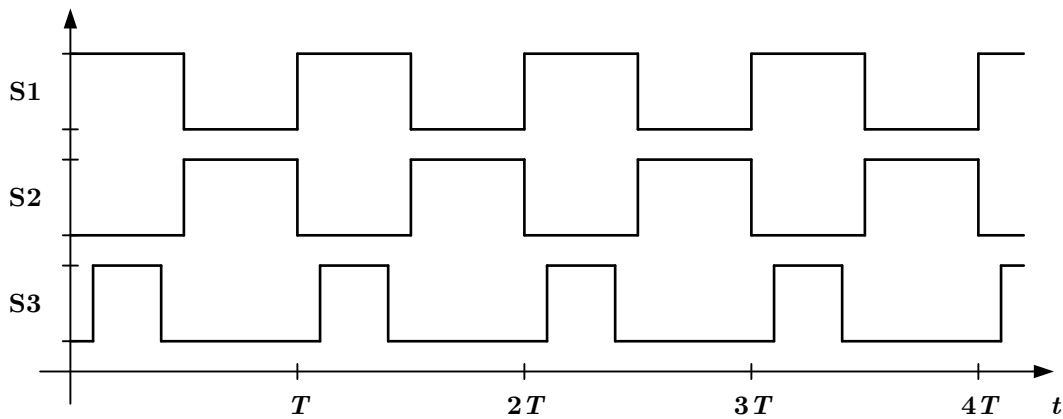


Abbildung 4.2: Schaltsignale für den Betrieb der Sensor-Interface-Schaltung

weiterverarbeitet (*Sampling-Phase*, OP2). Der zweite OP hat hierbei die Aufgabe, das Messsignal weiter zu verstärken oder zu filtern. Innerhalb der Taktphase S3, die sich zeitlich mit der Taktphase S1 überschneidet, wird die analoge Ausgangsspannung des OP2 dann auf der *Sample-and-Hold-Kapazität* (kurz: *S&H-Kapazität*) C_{SH} abgespeichert. In der sich anschließenden Taktphase S2 wird dieser Spannungswert vom ADC in ein digitales Signal umgewandelt und im digitalen Teil der Interface-Schaltung, welcher in Kapitel 5 beschrieben ist, weiterverarbeitet. Der OP2 wird zudem in dieser Phase zurückgesetzt (*Reset-Phase*, OP2).

4.1.2 Übertragungsverhalten der Sensor-Interface-Schaltung

Für ein besseres Verständnis der verwendeten Sensor-Interface-Schaltung und der durch sie vorgenommenen Signalverarbeitung, soll vor der Implementierung der Schaltung ihr Übertragungsverhalten betrachtet werden. Da die vorliegende Schaltung in SC-Bauweise realisiert ist, müssen bei dieser Betrachtung auch die unterschiedlichen Schaltzustände berücksichtigt werden. Dies kann auf zwei Wegen erfolgen. Die Bestimmung des Übertragungsverhaltens kann entweder anhand von zeitkontinuierlichen Ersatzschaltungen für jede Taktphase vorgenommen werden oder durch die Betrachtung der Ladungsflüsse während der einzelnen Taktzyklen, aus denen dann die Übertragungsfunktion abgeleitet wird [CJM12], [Raz01]. An dieser Stelle soll von der ersten Möglichkeit der Berechnung Gebrauch gemacht werden, da auf diese Weise auch die Frequenzabhängigkeit der Schaltung berücksichtigt werden kann. Die Herleitung des Übertragungsverhaltens erfolgt ansonsten jedoch in einer stark idealisierten Form. Eine umfassende Auflistung und Beschreibung möglicher Nichtidealitäten folgt im anschließenden Abschnitt 4.1.3.

Für die Bestimmung des Übertragungsverhaltens wird zunächst von einem einzelnen OP gemäß Abbildung 4.3 ausgegangen, welcher mit einer Eingangskapazität C_1 und einer Feedback-Kapazität C_2 beschaltet ist. Dieser OP wird nun für die beiden Taktphasen S1 und S2 getrennt betrachtet, wodurch sich die beiden in Abbildung 4.4 (a) und (b)

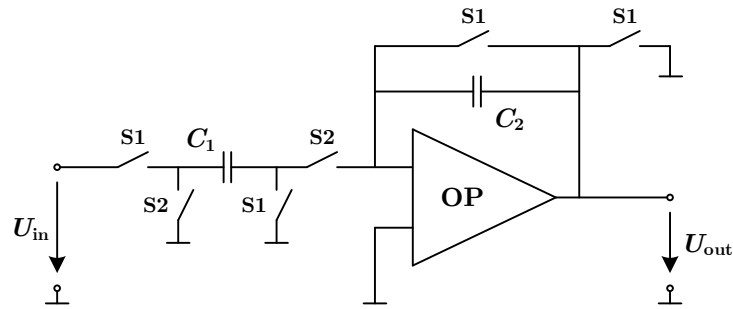


Abbildung 4.3: Operationsverstärker in SC-Bauweise mit kapazitiver Beschaltung

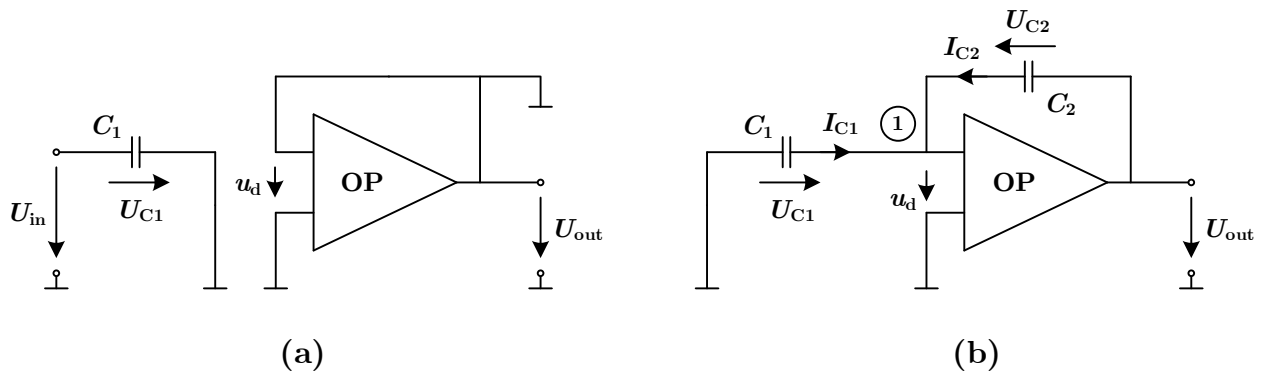


Abbildung 4.4: Ersatzschaltungen für den OP aus Abbildung 4.3 für die Taktphasen S1 (a) und S2 (b)

gezeigten Ersatzschaltungen ergeben. Wie anhand von diesen Schaltungen zu erkennen ist, liegt während der Taktphase S1 das Eingangssignal U_{in} an der Kapazität C_1 an. Gleichzeitig ist der OP von C_1 getrennt und sein Ein- und Ausgang sind mit dem Bezugspotential verbunden. Am Ende der Taktphase S1 ist somit die Spannung über der Kapazität C_2 gleich null, während die Spannung über der Kapazität C_1

$$U_{C1} = U_{in} \quad (4.1)$$

beträgt. In der Taktphase S2 wird die Verbindung der Kapazität C_1 zur Eingangsspannung getrennt. Folglich wird die auf ihr gespeicherte Ladung auf die Kapazität C_2 umgeladen und es stellt sich eine entsprechende Spannung U_{out} am Ausgang des OPs ein. Diese Ausgangsspannung lässt sich mit Hilfe der Schaltung in Abbildung 4.4 (b) bestimmen. Wird die Schaltung dabei unter Anwendung der Laplace-Transformation im Frequenzbereich betrachtet [GRS07], so gilt für deren Ausgangsspannung zum einen der Ausdruck

$$U_{out}(s) = U_{C2}(s) - U_{C1}(s) \quad (4.2)$$

und zum anderen die Bedingung

$$U_{out}(s) = -A_{OP}(s)u_d(s) = A_{OP}(s)U_{C1}(s), \quad (4.3)$$

bei der $A_{OP}(s)$ die frequenzabhängige Verstärkung des OPs darstellt. Weiterhin gilt für die Ströme am Knoten 1:

$$I_{C1}(s) + I_{C2}(s) = 0 . \quad (4.4)$$

Unter Berücksichtigung der Anfangswerte können diese Ströme durch die Spannungen an den Kapazitäten C_1 und C_2 ausgedrückt werden [Sch91]. Allgemein gilt hierbei der Zusammenhang:

$$I_C(s) = sCU_C(s) - Cu_C(0_-) . \quad (4.5)$$

Wird Gleichung (4.5) anschließend in (4.4) eingesetzt und dabei berücksichtigt, dass die Anfangswerte $u_C(0_-)$ zu Beginn der Taktphase 2 den am Ende der Taktphase 1 auf den Kapazitäten gespeicherten Spannungswerten entsprechen, so folgt für die Ströme am Knoten 1:

$$\begin{aligned} sC_1U_{C1}(s) - C_1u_{C1}(0_-) + sC_2U_{C2}(s) - C_2u_{C2}(0_-) &= 0 \\ \Leftrightarrow sC_1U_{C1}(s) - C_1U_{in} + sC_2U_{C2}(s) &= 0 . \end{aligned} \quad (4.6)$$

Durch Umstellen der Gleichungen (4.2) und (4.3) nach $U_{C2}(s)$ bzw. $U_{C1}(s)$ und Einsetzen in die Gleichung (4.6) ergibt sich für die Ausgangsspannung der OP-Schaltung abschließend der Ausdruck:

$$U_{out}(s) = \frac{C_1}{sC_2 + \frac{sC_1 + sC_2}{A_{OP}(s)}} \cdot U_{in} = H(s)U_{in} , \quad (4.7)$$

bei dem der Term $H(s)$ die Übertragungsfunktion des OPs darstellt. Das Übertragungsverhalten des einzelnen OPs lässt sich außerdem auf die gesamte Sensor-Interface-Schaltung übertragen, da die dort verwendeten OPs in gleicher Weise verschaltet sind, wie der in diesem Abschnitt betrachtete. Es sind also lediglich die Komponenten in Abbildung 4.3 durch die entsprechenden Bauteile in Abbildung 4.1 zu ersetzen. Die Sensor-Kapazität C_S entspricht hierbei der Eingangskapazität des ersten OPs. Aufgrund der Zusammenschaltung der beiden OPs im Sensor-Interface gilt des Weiteren zwischen den Übertragungsfunktionen der Zusammenhang:

$$H_{SI}(s) = H_{OP1}(s) \cdot H_{OP2}(s) , \quad (4.8)$$

wobei $H_{SI}(s)$ die Übertragungsfunktion der gesamten Interface-Schaltung ist und $H_{OP1}(s)$ sowie $H_{OP2}(s)$ die Übertragungsfunktionen der einzelnen OPs. Unter Zuhilfenahme der beiden Gleichungen (4.7) und (4.8) folgt somit für die Übertragungsfunktion der Interface-Schaltung:

$$H_{SI}(s) = H_{OP1}(s) \cdot H_{OP2}(s) = \frac{C_S}{C_{FB1} + \frac{C_S + C_{FB1}}{A_{OP1}(s)}} \cdot \frac{C_{12}}{C_{FB2} + \frac{C_{12} + C_{FB2}}{A_{OP2}(s)}} . \quad (4.9)$$

Wird zudem davon ausgegangen, dass die verwendeten OPs ein Tiefpassverhalten aufweisen und durch das Sensor-Interface nur niederfrequente Signale mit Frequenzen weit unterhalb der Eckfrequenz des Tiefpasses verarbeitet werden, so kann die Frequenzabhängigkeit der Verstärkung in Gleichung (4.9) vernachlässigt werden. Die Verstärkungen der beiden OPs können in diesem Fall durch die Konstanten A_{OP1} und A_{OP2} ersetzt werden.

4.1.3 Nichtidealitäten und deren Auswirkungen

Die im vorherigen Abschnitt hergeleitete Übertragungsfunktion beschreibt ein sehr stark idealisiertes Verhalten der Sensor-Interface-Schaltung, bei der lediglich die endliche Verstärkung der OPs berücksichtigt wird. In der Realität wirken jedoch noch eine Vielzahl weiterer Nichtidealitäten auf das Übertragungsverhalten der Interface-Schaltung ein und können dieses verändern. Nachfolgend sollen daher die bedeutendsten, nichtidealen Effekte vorgestellt und erläutert werden. Hierbei werden sowohl die Ursachen der Effekte als auch der Ort ihres Auftretens sowie ihre Auswirkungen auf die Interface-Schaltung betrachtet.

- Mismatch-Fehler, Asymmetrien:

Aufgrund von physikalischen und chemischen Effekten bei der Herstellung von mikroelektronischen Schaltungen kann es zu ungewollten Größenunterschieden zwischen gleich groß dimensionierten Schaltungselementen kommen [Raz01]. Besonders deutlich wirken sich diese bei großflächigen Elementen, wie zum Beispiel Kapazitäten, aus. Tritt ein solcher Mismatch-Fehler zwischen zwei oder mehreren Kapazitäten auf, so führt dies dazu, dass die Ladungen innerhalb der Interface-Schaltung ungleichmäßig transportiert werden. Die Folge können unerwünschte Spannungs-Offsets oder Verstärkungsfehler sein [LB99]. Zusätzlich können auch Asymmetrien zwischen Transistoren zu veränderten Stromflüssen innerhalb der OPs führen und damit ebenfalls zu Offset-Fehlern.

- Leakage:

Im Idealfall wird die in die Interface-Schaltung eingebrachte elektrische Ladung verlustfrei verarbeitet und zum Ausgang der Schaltung transportiert. In der Realität ist dies leider nicht der Fall und ein Teil der elektrischen Ladung fließt über unerwünschte Signalpfade ab. Dieser Effekt wird als Leakage bezeichnet [Bak10], [CJM12]. Er kann an verschiedenen Stellen der Schaltung auftreten, wie beispielsweise an Kapazitäten, Schaltern oder Operationsverstärkern, und wird durch unterschiedliche parasitäre Elemente verursacht, wie zum Beispiel dem nicht unendlich großen Widerstand eines geöffneten Schalters. Im Hauptsignalpfad der Interface-Schaltung führt dieser Abfluss von elektrischer Ladung letztlich zu einem Spannungsoffset, welcher das vom Sensor gelieferte Messsignal verfälscht.

- Endliche OP-Verstärkung:

Durch die endliche Verstärkung eines OPs kommt es innerhalb der Interface-Schaltung wie beim Leakage zu einer unvollständigen Ladungsübertragung. Dies konnte bereits durch die Berechnungen im vorangegangenen Abschnitt gezeigt werden. Die Folgen sind entsprechend ähnlich zu denen des Leakages und es kommt häufig zum Auftreten von Offset-Fehlern. Zudem kann die endliche OP-Verstärkung aber auch zu Verstärkungsfehlern und Nichtlinearitäten führen [BMP⁺05].

- Charge Injection:

Bei der Charge Injection handelt es sich um einen Effekt, der an den Schaltern der Interface-Schaltung im Zusammenspiel mit nachgeschalteten Kapazitäten auftritt. Ursächlich für diesen Effekt ist, dass die Schalter in der Regel durch Transistoren in CMOS-Technologie realisiert sind, welche über interne Kapazitäten verfügen. Diese werden während der Schaltvorgänge umgeladen, so dass eine zusätzliche Ladung in den Signalpfad gelangt. Während dies beim Schließen eines Schalters unproblematisch ist, kann die Ladung beim Öffnen eines Schalters nur auf die nachgeschaltete Kapazität abfließen. Die Folge ist ein unerwünschter Spannungsoffset, welcher die ursprünglich über der Kapazität anliegende Spannung verfälscht [Raz01], [XFH⁺13].

- Clock Feedthrough:

Genau wie Charge Injection, führt auch Clock Feedthrough zu Übertragungsfehlern, welche durch das Öffnen von Schaltern innerhalb der Interface-Schaltung verursacht werden. Beim Clock Feedthrough ist allerdings das zum Schalten der Transistoren verwendete und an den Gate-Anschluss angelegte Schaltsignal für diese Fehler verantwortlich, da es zu einem Umladen der Gate-Drain- bzw. Gate-Source-Kapazität des Transistors führt. Hierdurch werden zusätzliche Ladungen in den Signalpfad injiziert, welche zu einem ungewollten Spannungsoffset an den nachgeschalteten Kapazitäten führen [Bak10].

- Rauschen:

Innerhalb der Interface-Schaltung tritt, wie in jeder elektronischen Schaltung, Rauschen auf. Diese Störgröße hat verschiedene Ursachen, wie zum Beispiel die thermische Bewegung von Ladungsträgern oder Fehler im Aufbau der Kristallstruktur von Halbleitern. Die Stärke des Rauschens hängt zudem von verschiedenen Faktoren, wie der Größe des fließenden Stroms, der Temperatur oder dem Widerstandswert eines Bauteils ab [CJM12]. Im Sensor-Interface wird es vor allem durch die verwendeten Schalter und die in den OPs enthaltenen Transistoren verursacht.

- Prozessvariationen:

Als Prozessvariationen werden Effekte bei der Herstellung mikroelektronischer Schaltungen (insbesondere Transistoren) bezeichnet, welche dazu führen, dass (identische) Schaltungskomponenten unterschiedliches Verhalten zeigen. Die Ursa-

chen hierfür können beispielsweise Abbildungsfehler bei der Lithografie oder eine ungleichmäßige Dotierung des Wafers sein. Die Konsequenzen dieser Effekte sind in der Regel Mismatch-Fehler sowie Veränderungen in den Schwellspannungen von Transistoren, durch die sich deren elektrisches Verhalten ändert [CJM12], [DM03]. Folglich kann es zu Verschiebungen bei den Parametern der verwendeten OPs sowie zu Offset- und Verstärkungsfehlern kommen.

- Veränderungen von Temperatur und Versorgungsspannung:

Veränderungen der Betriebstemperatur oder der Versorgungsspannung beeinflussen ebenfalls das Schaltungsverhalten von Transistoren, da eine Vielzahl der Transistorparameter direkt oder indirekt von der Temperatur oder der Versorgungsspannung abhängen [NFF16], [WC15]. Besonders hervorzuheben ist hierbei die deutliche Zunahme von Leckströmen in den Transistoren mit steigender Temperatur [WA12]. Genau wie Prozessvariationen, führen somit auch sich ändernde Betriebsbedingungen zu Veränderungen bei den Parametern der verwendeten OPs. Die häufigste Folge dieser Parametervariationen sind unerwünschte Spannungsoffsets.

- Alterung:

Ein weiterer Faktor, der besonders durch die kleiner werdenden Strukturgrößen in mikroelektronischen Schaltungen immer mehr an Einfluss gewinnt, ist die Alterung der Bauteile. Diese sorgt dafür, dass sich das Schaltungsverhalten über die Lebensdauer einer Schaltung signifikant verändern kann. Ursächlich hierfür sind Effekte wie zum Beispiel HCI, NBTI oder Elektromigration, die dazu führen, dass sich die Transistorparameter über die Zeit ändern [MG13]. Die Folge ist auch hier eine Veränderung der OP-Parameter sowie das Auftreten unerwünschter Offset-Spannungen.

Die Veränderungen von Versorgungsspannung und Temperatur sowie die Alterung beschreiben diejenigen Nichtidealitäten, die auf äußere Einflussfaktoren zurückzuführen sind. Sie werden unter dem Begriff der *VTA-Einflüsse* zusammengefasst. Des Weiteren sind vorstehend lediglich die Effekte aufgelistet, die den größten Einfluss auf die Sensor-Interface-Schaltung haben können und daher bei der Entwicklung des Verfahrens zur Fehlererkennung und -korrektur berücksichtigt werden sollten. Nichtsdestotrotz existieren aber noch weitere Effekte, die das Verhalten der Interface-Schaltung beeinflussen können. Hierzu zählen beispielsweise Nichtlinearitäten der OPs, Fehler in den Schaltsignalen der Schalter oder zusätzliche Umwelteinflüsse wie ein veränderlicher Umgebungsdruck. Derartige Effekte sollen an dieser Stelle jedoch nicht betrachtet werden. Eine genauere und vor allem quantitative Einordnung der zuvor aufgeführten Einflussgrößen erfolgt in den nachfolgenden Abschnitten.

4.2 Simulationsmodell auf Transistorebene

Die zuvor beschriebene Sensor-Interface-Schaltung wird, wie bereits erwähnt, im Rahmen dieser Arbeit als Testplattform zur Erprobung des entwickelten Fehlerkorrekturverfahrens eingesetzt. Zu diesem Zweck wird ein Simulationsmodell der Interface-Schaltung erstellt. Der Aufbau dieses Modells erfolgt mit Hilfe der Entwurfssoftware für analoge, mikroelektronische Schaltungen *Virtuoso Analog Design Environment* (kurz: *Virtuoso ADE*) des Unternehmens *Cadence Design Systems*. Innerhalb dieses Entwurfs-Tools werden die einzelnen Komponenten der Interface-Schaltung zunächst auf Transistorebene aufgebaut und dann entsprechend der Schaltungstopologie in Abbildung 4.1 verschaltet. Mit Ausnahme der Operationsverstärker, kommt für den Aufbau der Bauteile eine kommerziell verfügbare 65 nm-Prozesstechnologie der Firma *STMicroelectronics N.V.* zum Einsatz, durch die eine Verwendung realitätsnaher Bauteilmodelle sichergestellt wird. Eine zusätzliche Implementierung der im vorherigen Abschnitt beschriebenen Nichtidealitäten ist hierbei nicht notwendig, da nahezu alle nichtidealen Effekte in den Transistormodellen der Prozesstechnologie inhärent vorhanden sind. Für die Realisierung der verwendeten OPs kommen zudem prädiktive Transistormodelle zum Einsatz, welche in [HHH⁺15b] und [HHH⁺15c] beschrieben sind. Diese zeigen eine besonders hohe Abhängigkeit von VTA-Einflüssen und sind daher sehr gut für die Erprobung des entwickelten Fehlerkorrekturverfahrens geeignet.

4.2.1 Aufbau der Schaltungskomponenten

Wie anhand von Abbildung 4.1 zu erkennen ist, besteht die hier genutzte Interface-Schaltung aus drei unterschiedlichen Typen von Schaltungselementen: Operationsverstärkern, Schaltern und Kapazitäten. Zusätzlich ist für den Betrieb der Schaltung noch eine Quelle zur Bereitstellung des Eingangssignals erforderlich sowie ein ADC für die Digitalisierung des Ausgangssignals. Die Realisierung dieser insgesamt fünf Komponenten soll nachfolgend erläutert werden.

Operationsverstärker

Auch wenn die Operationsverstärker die komplexesten Bauteile der Sensor-Interface-Schaltung darstellen, wird für ihre Implementierung eine relativ einfache, dafür aber auch fehleranfällige Schaltungstopologie gewählt. Auf diese Weise soll gezeigt werden, dass die Verwendung aufwendiger und möglichst fehlerfreier analoger Schaltungskomponenten durch den Einsatz zusätzlicher Fehlerkorrekturverfahren überflüssig gemacht werden kann. Der OP wird daher als zweistufiger *Operational Transconductance Amplifier* (kurz: *OTA*) realisiert, welcher über eine Differenzstufe am Eingang und eine einfache Kaskoden-Schaltung am Ausgang verfügt [HPP18]. Den Aufbau des OPs auf

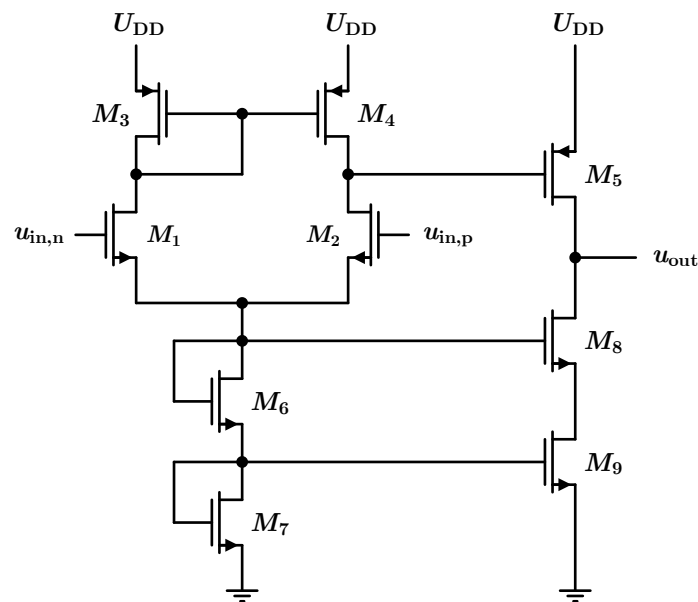


Abbildung 4.5: Schematischer Aufbau der im Sensor-Interface genutzten OTAs

Transistor	Transistortyp	Gate-Länge L	Gate-Weite W
M_1, M_2	NMOS	60 nm	100 nm
M_3, M_4, M_5	PMOS	60 nm	250 nm
M_6, M_7	NMOS	60 nm	500 nm
M_8, M_9	NMOS	60 nm	250 nm

Tabelle 4.1: Dimensionierung der Transistoren innerhalb des OTAs

Schaltungsparameter	Symbol	Wert
Versorgungsspannung	U_{DD}	1 V
Open-Loop-Verstärkung, DC	A_{OTA}	27,8 dB
3dB-Grenzfrequenz	f_{3dB}	176,7 kHz
Unity-Gain-Frequenz	f_{UG}	4,34 MHz
Leistungsaufnahme	P_{OTA}	185 nW

Tabelle 4.2: Relevante Schaltungsparameter der verwendeten OTAs

Transistorebene zeigt die Abbildung 4.5, während die Dimensionierung der einzelnen Transistoren der Tabelle 4.1 zu entnehmen ist.

Vor seinem Einsatz innerhalb der Sensor-Interface-Schaltung wird der OP zunächst separat betrachtet und simuliert, um so seine Kennwerte und sein Übertragungsverhalten bestimmen zu können. Zur Durchführung dieser Simulationen wird er mit einer Lastkapazität von 1 pF beschaltet. Die Versorgungsspannung U_{DD} des OPs beträgt außerdem 1 V und die Betriebstemperatur 27°C . Unter Annahme dieser Bedingungen ergibt sich für den OP das in Abbildung 4.6 dargestellte, frequenzabhängige Übertra-

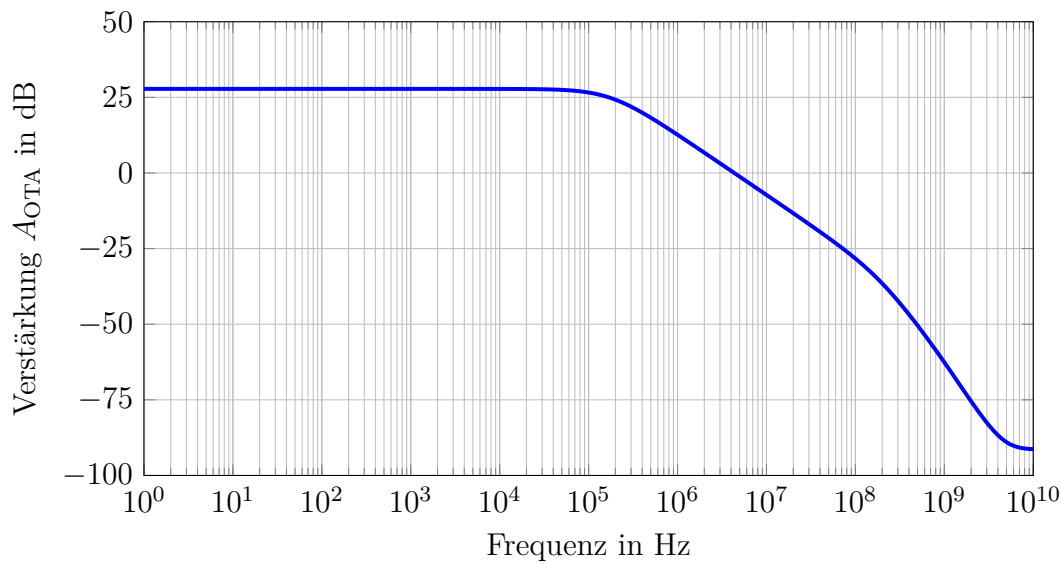


Abbildung 4.6: Übertragungsfunktion des OTAs in Abhängigkeit der Frequenz

ungsverhalten. Die für diese Arbeit relevanten Schaltungsparameter des OPs fasst darüber hinaus die Tabelle 4.2 zusammen.

Schalter

Für die, zur Realisierung der SC-Schaltung, erforderlichen Schalter werden in dieser Arbeit *Transmission-Gates* gemäß Abbildung 4.7 genutzt, da diese im Vergleich zu einfachen Transistorschaltern verschiedene Vorteile bieten. Sie erlauben zum einen das Schalten von Signalen bis hin zur negativen bzw. positiven Versorgungsspannung und verfügen zum anderen über einen niedrigen und relativ gleichmäßigen Durchlasswiderstand [Bak10]. Genau wie bei einfachen Transistorschaltern, können jedoch auch hier Effekte wie Charge Injection oder Clock Feedthrough auftreten. Für ein möglichst einheitliches Übertragungsverhalten der Gesamtschaltung werden außerdem alle Transmission-Gates gleich dimensioniert. Diese Dimensionierung sowie die sich daraus ergebenden Größen der Sperr- und Durchlasswiderstände sind in Tabelle 4.3 zusammengefasst. Angesteuert werden die Schalter zudem durch ideale Spannungsquellen, welche die drei, sich nicht überlappenden und rechteckförmigen Schaltsignale S1, S2 und S3 bereitstellen. Alle drei Schaltsignale arbeiten dabei mit einer Taktfrequenz von 10 kHz.

Kapazitäten

Kapazitäten werden innerhalb der Sensor-Interface-Schaltung sowohl für die äußere Beschaltung der OPs als auch zum Abspeichern des analogen Ausgangssignals der Interface-Schaltung (Kapazität C_{SH}) benötigt. Alle Kapazitäten werden hierbei als ideal und damit verlustfrei angenommen. Mögliche Ladungsverluste können aber dennoch durch zusätzliche Gleichspannungsquellen modelliert werden, Mismatch-Fehler durch Veränderungen der Kapazitätswerte. Des Weiteren verfügen alle Kapazitäten der

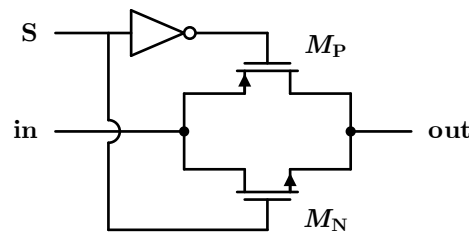


Abbildung 4.7: Schematischer Aufbau eines Transmission-Gates

Parameter	Symbol	Wert
M_P (PMOS)	$(W/L)_P$	60 nm/100 nm
M_N (NMOS)	$(W/L)_N$	60 nm/250 nm
Durchlasswiderstand	R_{on}	1,994 k Ω
Sperrwiderstand	R_{off}	14,86 G Ω
Schaltfrequenz	f_{SW}	10 kHz

Tabelle 4.3: Dimensionierung und Kennwerte der verwendeten Transmission-Gates

Interface-Schaltung über den gleichen Kapazitätswert von 1 pF. Im Idealfall werden die zu verarbeitenden Sensorsignale somit durch das Interface weder verstärkt noch gedämpft.

Bereitstellung des Eingangssignals

Für den Betrieb der Interface-Schaltung muss dieser ein Eingangssignal zur Verfügung gestellt werden, welches von ihr verarbeitet werden kann. Für einen möglichst realitätsnahen Betrieb der Schaltung wird zur Erzeugung dieses Eingangssignals das elektrische Ersatzschaltbild eines kapazitiven Sensors herangezogen, welches aus mehreren idealen Kapazitäten und Widerständen besteht [LM02]. Es wird in dieser Arbeit derart erweitert, dass sich das Modell eines differentiellen, kapazitiven Sensors ergibt, welches aus zwei Sensorkapazitäten C_{S1} und C_{S2} , vier parasitären Kapazitäten $C_{p1} - C_{p4}$ sowie aus zwei parasitären Widerständen R_{S1} und R_{S2} aufgebaut ist. Das resultierende Ersatzschaltbild zeigt die Abbildung 4.8. Um Veränderungen der beiden Sensorkapazitäten detektieren zu können, müssen diese periodisch ge- und entladen werden. Dies erfolgt über zwei Gleichspannungsquellen U_{CS1} und U_{CS2} , welche über Schalter mit den Sensorkapazitäten verbunden sind und sie auf +1 V bzw. -1 V aufladen. Wird nun ein physikalischer Messwert, wie zum Beispiel eine Beschleunigung, erfasst, so führt dieser zu einer gegensätzlichen Größenänderung bei den Kapazitäten C_{S1} und C_{S2} . Folglich werden unterschiedlich große Ladungsmengen auf ihnen gespeichert. Diese führen wiederum zu einer Ladungsträgerdifferenz am Eingang der Interface-Schaltung, welche in eine äquivalente Spannung umgewandelt wird. Sind die Kapazitäten C_{S1} und C_{S2} hingegen gleich groß, so heben sich die auf ihnen gespeicherten Ladungen auf und es ist keine Spannung am Ausgang der Schaltung messbar.

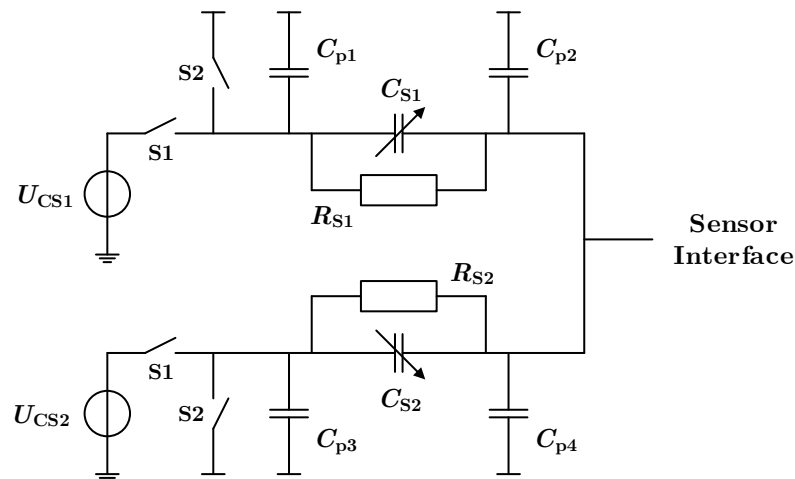


Abbildung 4.8: Elektrisches Ersatzschaltbild für einen differentiellen, kapazitiven Sensor

Für die Ansteuerung der Schalter im Sensormodell werden außerdem die, auch im Sensor-Interface verwendeten, Schaltsignale S1 und S2 genutzt. Zusätzlich werden die Sensorkapazitäten C_{S1} und C_{S2} zur Modellierung physikalischer Messwerte nicht durch einfache Kapazitäten realisiert, sondern durch Verhaltensmodelle, in denen der Kapazitätswert in Abhängigkeit der Zeit verändert werden kann. Somit können innerhalb des Simulationsmodells realitätsnahe Eingangssignale erzeugt und von der Interface-Schaltung verarbeitet werden.

Analog-/Digital-Wandler

Nachdem das Sensorsignal die Interface-Schaltung durchlaufen hat, wird es durch einen ADC in ein digitales Signal gewandelt. Für die Digitalisierung kommt im Rahmen dieser Arbeit ein idealer A/D-Wandler zum Einsatz, da nur Fehler innerhalb der analogen Schaltungskomponenten betrachtet werden sollen. Nichtlinearitäten und Quantisierungseffekte, die innerhalb eines realen ADCs auftreten, würden die Bestimmung derartiger Fehler unnötig erschweren. Die Realisierung des ADCs erfolgt daher ebenfalls mit Hilfe eines Verhaltensmodells, welches eine idealisierte Quantisierung der analogen Signale mit der gewünschten Genauigkeit vornimmt. Die Auflösung kann hierbei theoretisch beliebig gewählt werden.

Nach dem Aufbau der einzelnen Komponenten, werden diese nun gemäß Abbildung 4.1 verschaltet. Anschließend kann die Interface-Schaltung mit unterschiedlichen Eingangssignalen und unter verschiedenen Umgebungsbedingungen simuliert werden. Die Beschreibung der dabei erzielten Simulationsergebnisse erfolgt in Abschnitt 4.4.

4.3 Simulationsmodell auf Verhaltensebene

Im vorherigen Abschnitt wurde bereits erwähnt, dass nahezu alle nichtidealen Effekte, welche die Komponenten einer Schaltung betreffen können, innerhalb der vom Hersteller bereitgestellten Bauteilmodelle enthalten sind. Doch auch wenn dieser Zustand für viele Anwendungen vorteilhaft ist, so stellt er für die Untersuchung von einzelnen Effekten doch eine gewisse Einschränkung dar, da die Bauteilmodelle in der Regel nicht einseh- oder veränderbar sind. Somit können alle hinterlegten Nichtidealitäten nur gemeinschaftlich betrachtet werden, während eine Untersuchung der Auswirkungen einzelner Effekte nur begrenzt möglich ist. Aus diesem Grund wird die in dieser Arbeit genutzte Interface-Schaltung nicht nur auf Transistor-, sondern zusätzlich auch auf Verhaltensebene realisiert, wobei sowohl die Schaltungskomponenten als auch die nichtidealen Effekte modelliert werden [HTH⁺17]. Auf diese Weise ist es möglich, einzelne Effekte gezielt in die Verhaltensmodelle der Bauteile zu integrieren, die sich einfach zu- oder abschalten lassen. Folglich können alle berücksichtigten Nichtidealitäten und deren Auswirkungen getrennt wie auch gemeinschaftlich betrachtet werden.

Ein weiterer Vorteil bei der Verwendung eines Verhaltensmodells besteht zudem darin, dass die erforderliche Simulationszeit im Vergleich zu Transistormodellen deutlich reduziert werden kann. Die Untersuchung der Interface-Schaltung für verschiedene Parameter kann somit insbesondere bei transienten Simulationen wesentlich schneller durchgeführt werden. Der Nachteil ist hierbei allerdings eine verringerte Genauigkeit der Simulationsergebnisse, welche sich aber nur minimal auf die Erprobung des entwickelten Fehlerkorrekturverfahrens auswirkt.

4.3.1 Modellierung der Schaltungskomponenten

Für den Aufbau des Simulationsmodells auf Verhaltensebene wird von dem bereits bestehenden Modell auf Transistorebene ausgegangen. Bei diesem werden nun diejenigen Komponenten durch Verhaltensmodelle ersetzt, die besonders unter dem Einfluss nicht-idealer Effekte leiden. Ein Austausch der Sensorkapazitäten und des ADCs ist zudem nicht erforderlich, da diese Bauteile bereits beim Aufbau des Transistormodells durch Verhaltensmodelle beschrieben worden sind. Ebenso ist kein Austausch von idealen Kapazitäten oder Widerständen notwendig, da ideale Verhaltensmodelle ein identisches Verhalten zeigen. Es verbleiben somit lediglich die verwendeten Schalter und OPs, die durch entsprechende Verhaltensmodelle zu ersetzen sind. Die Modellierung dieser beiden Schaltungskomponenten erfolgt in zwei Schritten. Im ersten Schritt wird zunächst die Funktion der beiden Bauteile in einer idealisierten Form nachgebildet, bevor im zweiten Schritt die Einbindung der gewünschten, nichtidealen Effekte vorgenommen wird. Die Erstellung aller Verhaltensmodelle erfolgt dabei mit Hilfe der Programmiersprache *Verilog-A/MS* und innerhalb der Entwurfssoftware *Virtuoso ADE* [KZ04]. Auf diese

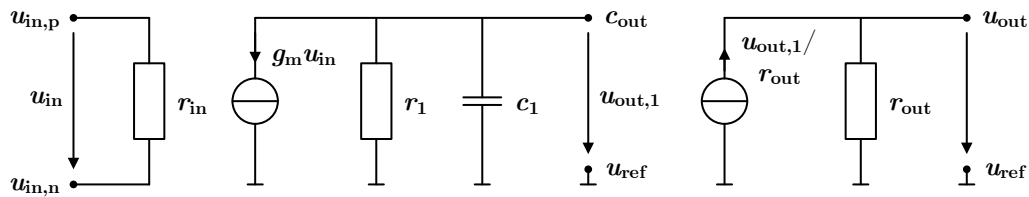


Abbildung 4.9: Kleinsignalersatzschaltbild eines OPs erster Ordnung

Weise entstehen Modellblöcke, die sich problemlos in das bereits bestehende Simulationsmodell einbinden lassen.

Operationsverstärker:

Für die Verhaltensmodellierung des Operationsverstärkers wird das Kleinsignalersatzschaltbild eines OPs erster Ordnung verwendet, welches in Abbildung 4.9 dargestellt ist [AH12], [CJM12]. Dieses ist hinreichend genau, um die in dieser Arbeit betrachteten Effekte eines realen OPs nachzubilden. Um die Übertragungseigenschaften des Verhaltensmodells an die des Transistormodells anzupassen, sind allerdings die Größen der Netzwerkelemente innerhalb des Ersatzschaltbildes korrekt zu wählen. Für deren Festlegung werden deshalb die, in Tabelle 4.2 dargestellten, Kennwerte des OPs auf Transistorebene herangezogen und in die entsprechenden Ersatzgrößen umgerechnet. Das resultierende Verhaltensmodell kann anschließend verwendet und in das bestehende Simulationsmodell der Interface-Schaltung integriert werden.

Schalter:

Die Modellierung der verwendeten Transmission-Gates erfolgt durch zwei einfache Widerstände, zwischen denen in Abhängigkeit des Schaltsignals gewechselt wird. Auf diese Weise wird der offene Zustand eines Schalters durch einen hinreichend großen Widerstand nachgebildet und der geschlossene Zustand durch einen hinreichend kleinen. Für die Festlegung der Widerstandswerte werden hierbei die Sperr- bzw. Durchlasswiderstände der Transistormodelle verwendet, welche in Tabelle 4.3 angegeben sind. Für ein möglichst realistisches Schaltverhalten wird außerdem innerhalb der Modelle jeweils eine *Rise-* und eine *Fall-Time* von 100 ns definiert, welche die endliche Dauer der Umschaltvorgänge nachbildet.

4.3.2 Modellierung von Fehlern und Nichtidealitäten

In den bisher erstellten Verhaltensmodellen wurden die in Abschnitt 4.1.3 beschriebenen Nichtidealitäten nur in sehr geringem Umfang berücksichtigt. Für ein realitätsnahes Verhalten der Sensor-Interface-Schaltung sollen die Verhaltensmodelle daher nun er-

Einflussfaktor	untere Grenze	obere Grenze	Nominalwert
Temperatur	0° C	150° C	27° C
Versorgungsspannung	0,8 V	1,2 V	1 V
Alter	0 s	10 ⁷ s	0 s

Tabelle 4.4: Grenzen für die Modellierung von VTA-Einflüssen innerhalb der OPs

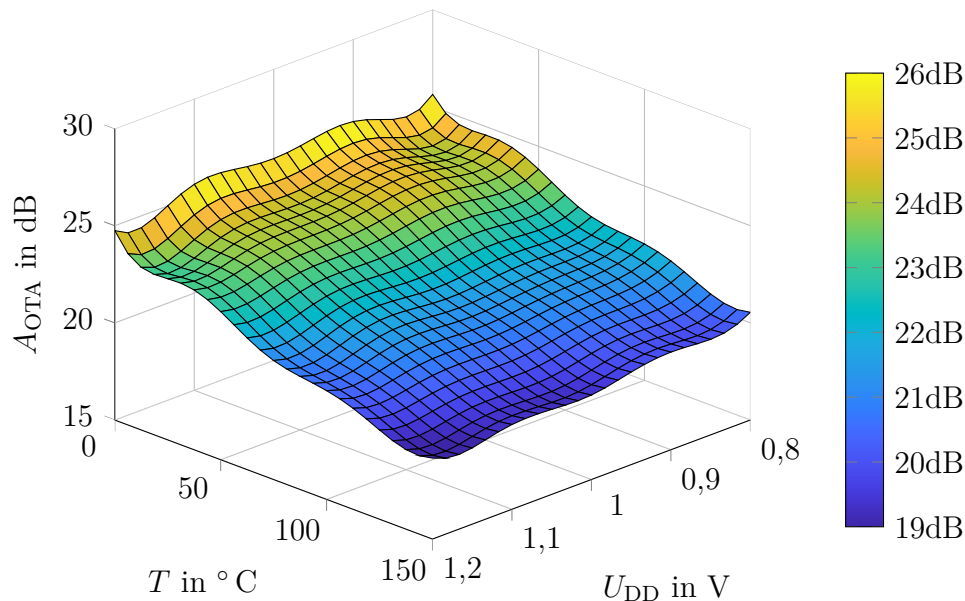


Abbildung 4.10: RSM zur Modellierung der Verstärkung A_{OTA} der OPs in Abhängigkeit der Temperatur T und der Versorgungsspannung U_{DD}

weitert werden, um so die bedeutendsten nichtidealen Einflüsse berücksichtigen und untersuchen zu können.

Variation von Temperatur & Versorgungsspannung sowie Alterung

Veränderungen in den äußeren Betriebsbedingungen der Interface-Schaltung, wie die Variation von Temperatur oder Versorgungsspannung sowie das Alter der Schaltung, wirken sich vor allem auf das Verhalten der verwendeten OPs und nur in geringem Maße auf das der anderen Schaltungskomponenten aus. Diese nichtidealen Effekte werden daher auch nur in den Verhaltensmodellen der OPs berücksichtigt. Für ihre Implementierung werden dabei *Response Surface Modelle* (kurz: *RSM*) genutzt, die in der Lage sind, das Verhalten bestimmter Schaltungsparameter in Abhängigkeit äußerer Einflüsse wiederzugeben [HHT⁺14], [THT⁺16]. Sie können mit Hilfe eines speziell dafür entwickelten Tools erzeugt werden [TPP18].

Für die Erstellung eines RSMs werden als Erstes die Schaltungsparameter festgelegt, deren Verhalten nachgebildet werden soll. In dieser Arbeit sind dies die Verstärkung der verwendeten OPs A_{OTA} sowie deren Grenzfrequenz f_{3dB} . Zudem wird spezifiziert, in welchem Bereich und in Abhängigkeit welcher äußerer Einflüsse die Schaltungsparame-

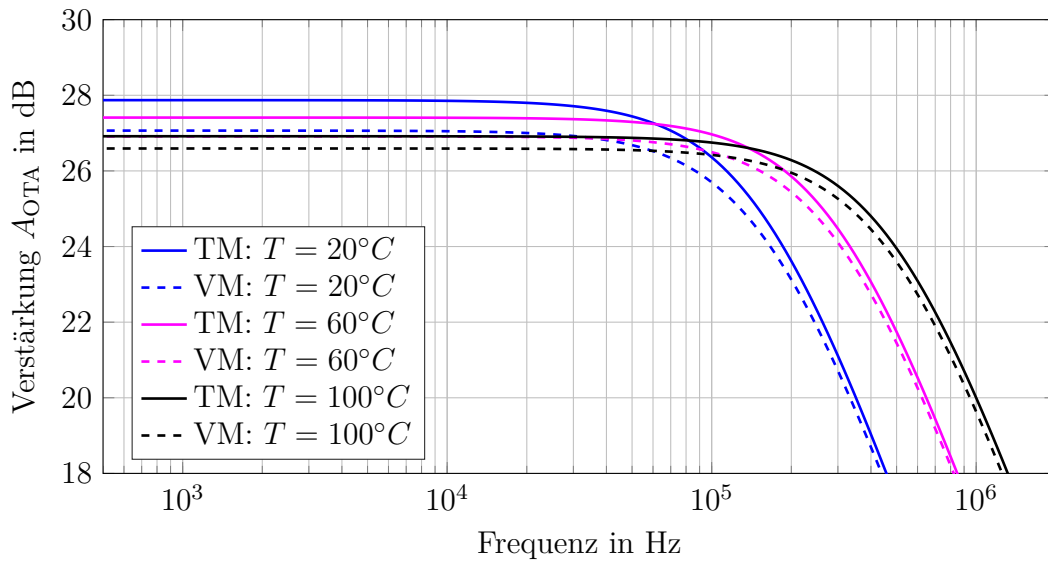


Abbildung 4.11: Übertragungsfunktionen des OPs auf Transistor- und Verhaltensebene für verschiedene Betriebstemperaturen T

ter modelliert werden sollen. Diese Informationen sind in Tabelle 4.4 zusammengefasst. Anschließend wird das Schaltungsmodell des OPs auf Transistorebene herangezogen und für eine vorgegebene Anzahl von Testpunkten simuliert. Anhand der so erzielten Simulationsergebnisse lässt sich ein mathematischer Zusammenhang zwischen den Schaltungsparametern und den äußeren Einflüssen herstellen, welcher durch ein RSM beschrieben wird. Ein solches RSM ist in Abbildung 4.10 beispielhaft für die Open-Loop-Verstärkung des OPs A_{OTA} in Abhängigkeit von der Betriebstemperatur T und der Versorgungsspannung U_{DD} sowie für ein Alter der Schaltung von $10^6 s$ (ca. 11,57 Tage) gezeigt. Das RSM kann außerdem extrahiert und den Verhaltensmodellen der OPs hinzugefügt werden. Folglich zeigen diese die gleichen Abhängigkeiten von den äußeren Einflüssen wie die Transistormodelle und können daher zur Schaltungsanalyse genutzt werden. Abbildung 4.11 zeigt einen Vergleich von Transistormodell (TM) und Verhaltensmodell (VM) der verwendeten OPs. Hierbei sind exemplarisch die Übertragungsfunktionen der beiden OP-Modelle für verschiedene Betriebstemperaturen T dargestellt. Es ist zu erkennen, dass beide Modelle zwar geringe Abweichungen voneinander aufweisen, das Übertragungsverhalten aber sehr ähnlich ist. Das Verhaltensmodell ist somit geeignet, die Eigenschaften des Transistormodells innerhalb der spezifizierten Grenzen nachzubilden. Ohnehin ist eine exakte Modellierung des Übertragungsverhaltens für einen erfolgreichen Einsatz der Fehlerkorrekturverfahren nicht erforderlich. Abweichungen zwischen den Modellen können zwar zu Unterschieden bei den absoluten Fehlergrößen führen, eine Auswirkung auf den grundsätzlichen Verlauf der Fehlerkorrektur haben sie jedoch nicht.

Charge Injection & Clock Feedthrough

Die Berücksichtigung der beiden Effekte Charge Injection und Clock Feedthrough in den Schaltern der Interface-Schaltung erfolgt durch eine kurzzeitige Erhöhung der Spannung auf der Ausgangsseite der Schalter unmittelbar vor dem Öffnen. Ist einem Schalter dabei eine Kapazität nachgeschaltet, so registriert diese die Spannungserhöhung und sie wird auf ihr als unerwünschter Spannungsoffset gespeichert. Auf diese Weise kann die Injektion von Ladungsträgern innerhalb eines Schalters nachgebildet werden. Die Größe des Spannungsoffset kann außerdem fest vorgegeben oder anhand der Dimensionierung der verwendeten Transistoren und in Abhängigkeit der Eingangsspannung des Schalters berechnet werden [Bak10], [Raz01]. Für Letzteres wird von dem Modell eines einfachen Transistorschalters ausgegangen. Für einen durch Charge Injection verursachten Spannungsoffset gilt bei diesem:

$$\Delta U_{CI} = - \frac{C'_{ox} \cdot W \cdot L \cdot (U_{GS} - U_{th})}{2 \cdot C_a}, \quad (4.10)$$

wobei C'_{ox} die flächenbezogene Oxidkapazität des Transistors ist, $W \cdot L$ seine Dimensionierung, U_{GS} seine Gate-Source-Spannung, U_{th} seine Threshold-Spannung und C_a die Größe der nachgeschalteten Kapazität. Für die Größe eines durch Clock Feedthrough verursachten Spannungsoffsets gilt zudem:

$$\Delta U_{CF} = \frac{C_{over} \cdot U_{SW}}{C_{over} + C_a}, \quad (4.11)$$

wobei C_{over} die Kapazität ist, die aus der Überlappung von Gate und Source bzw. Drain gebildet wird und U_{SW} die Amplitude des Schaltsignals.

Leakage- & Mismatch-Fehler

Wie in Abschnitt 4.1.3 beschrieben, führt Leakage zu einem unerwünschten Abfluss von elektrischer Ladung innerhalb der Schaltung und somit zu Offset-Fehlern, welche vor allem an den Ein- und Ausgängen der OPs auftreten. Mismatch-Fehler hingegen können neben Offset- auch Verstärkungsfehler zur Folge haben, die sich sowohl an den OPs als auch an den Kapazitäten der Sensor-Interface-Schaltung bemerkbar machen. Innerhalb der Verhaltensmodelle werden diese Auswirkungen in relativ einfacher Form nachgebildet.

Für die Modellierung von Offset-Fehlern kommen ideale Spannungsquellen zum Einsatz. Diese werden derart verschaltet, dass sie das zu verarbeitende Signal um einen festen Spannungswert erhöhen bzw. verringern, es aber ansonsten unverändert passieren lassen. Sie können für diesen Zweck an verschiedenen Stellen der Schaltung platziert werden (zum Beispiel an den Ein- und Ausgängen der OPs) und so die entsprechenden Fehlerquellen nachbilden. Die Modellierung von Mismatch-Fehlern zwischen zwei oder

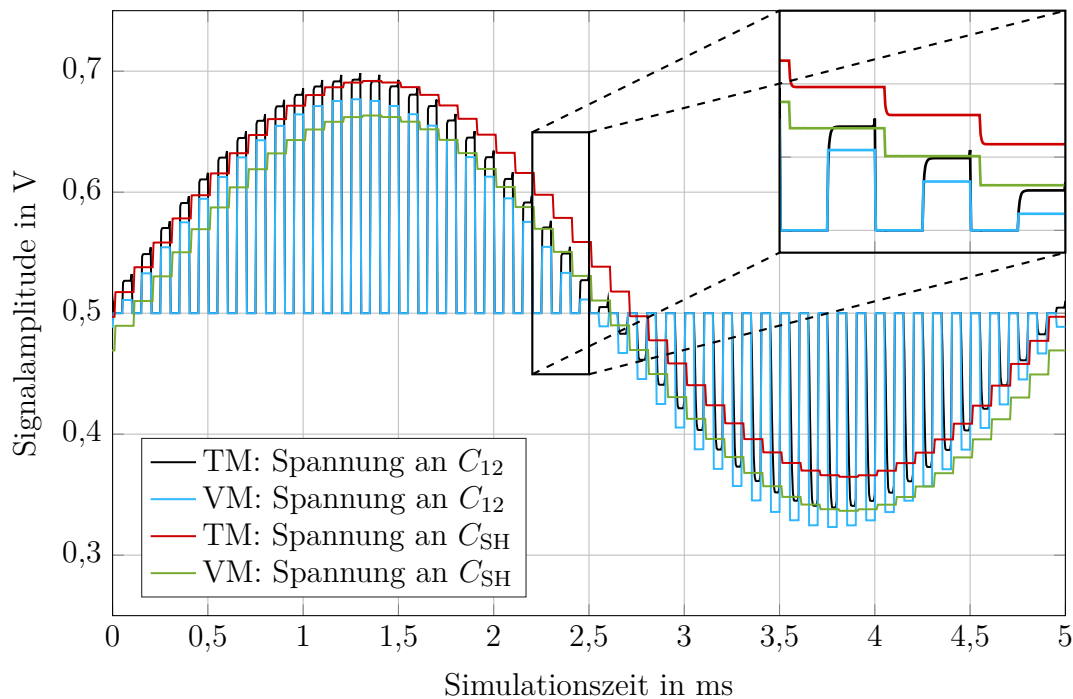


Abbildung 4.12: Zeitliche Verläufe von ausgewählten Spannungswerten innerhalb der Sensor-Interface-Schaltung

mehreren Kapazitäten kann außerdem durch das Verändern einzelner Kapazitätswerte erfolgen. Wird beispielsweise die Größe einer Kapazität im Rückkopplungszweig eines OPs verändert, so verändert sich hierdurch gemäß Gleichung (3.1) auch die Gesamtverstärkung des betreffenden OPs. Die Konsequenz dieser Veränderung ist somit ein sich einstellender Verstärkungsfehler.

4.4 Simulation der Sensor-Interface-Schaltung

Nachdem alle Schaltungskomponenten aufgebaut und entsprechend der in Abbildung 4.1 gezeigten Topologie verschaltet wurden, liegen zwei vollständige Simulationsmodelle der Sensor-Interface-Schaltung vor: eines auf Transistorebene und eines auf Verhaltensebene. Vor dem Einbau des Fehlererkennungs- und -korrekturverfahrens in diese Modelle, sollen sie zunächst auf ihre korrekte Funktionsweise hin untersucht werden. Es erfolgt daher die Durchführung einer transienten Simulation mit einer Simulationsdauer von 5 ms. Hierbei werden die beiden Sensorkapazitäten C_{S1} und C_{S2} derart eingestellt, dass sich ihre Kapazitätswerte mit einer Frequenz von 200 Hz periodisch um $\pm 10\%$ verändern, wobei für den zeitlichen Verlauf der Veränderung eine Sinusfunktion angenommen wird. Es wird auf diese Weise die sinusförmige Veränderung eines physikalischen Messwerts modelliert. Des Weiteren erfolgt die Durchführung der Simulation unter den nominel-

Simulationsparameter	Symbol	Wert
positive Versorgungsspannung	U_{DD}	1 V
negative Versorgungsspannung	U_{SS}	0 V
Referenzspannung der Schaltung	U_{ref}	0,5 V
Spannung an der Sensorkapazität C_{S1}	U_{CS1}	1,5 V
Spannung an der Sensorkapazität C_{S2}	U_{CS2}	-0,5 V
Sensorkapazitäten	C_{S1}, C_{S2}	1 pF
parasitäre Kapazitäten des Sensors	$C_{p1} - C_{p4}$	100 fF
parasitäre Widerstände des Sensors	R_{S1}, R_{S2}	1 G Ω
Feedback-Kapazitäten	C_{FB1}, C_{FB2}	1 pF
Zwischenkapazität	C_{12}	1 pF
S&H-Kapazität	C_{SH}	1 pF
Taktfrequenz der Schalter	f_{SW}	10 kHz
Amplitude der Schaltsignale	U_{SW}	1 V
Betriebstemperatur	T	27° C
Alter der Schaltung	t_{age}	0 s

Tabelle 4.5: Parameter für die Durchführung der transienten Schaltungssimulation

len Betriebsbedingungen und ohne die Einstellung zusätzlicher Nichtidealitäten. Eine Zusammenfassung aller verwendeten Simulationsparameter zeigt die Tabelle 4.5.

Das Ergebnis der transienten Schaltungssimulation ist in Abbildung 4.12 dargestellt. Die Abbildung zeigt die zeitlichen Verläufe der analogen Spannungswerte an den Kapazitäten C_{12} und C_{SH} jeweils für das Transistormodell und das Verhaltensmodell. Es ist dabei zu erkennen, dass die sinusförmige Veränderung der Kapazitätswerte von beiden Modellen korrekt erfasst und in ein äquivalentes Spannungssignal umgesetzt wird. Darüber hinaus macht Abbildung 4.12 auch die verschiedenen Taktphasen der Interface-Schaltung sichtbar. Durch einen Vergleich mit den Abbildungen 4.1 und 4.2 wird deutlich, dass die Spannung an der Kapazität C_{12} in den Taktphasen S2 den Signalwerten des Sensors entspricht, während sie in den Taktphasen S1 auf die Referenzspannung der Schaltung von 0,5 V zurückgesetzt wird. Die Taktphase S3 ist zudem anhand des zeitlichen Verlaufs der Spannung an der Kapazität C_{SH} erkennbar. Diese Kapazität speichert die Signalwerte für die nachfolgende Verarbeitung durch den ADC, ohne die dazwischen liegenden Reset-Phasen zu berücksichtigen.

Die Schaltungsmodelle zeigen außerdem ein nahezu identisches Verstärkungsverhalten, wobei allerdings in beiden Fällen auch eine leichte Dämpfung des übertragenen Signals zu beobachten ist. Dieses Verhalten ist auf die endliche Verstärkung der OPs sowie die Durchlasswiderstände der verwendeten Schalter zurückzuführen und wird vom Verhaltensmodell korrekt nachgebildet. Der einzige deutliche Unterschied zwischen den beiden Modellen ist ein Offset in den Spannungssignalen des Transistormodells. Dieser Offset-Fehler (ca. 30 mV an der Kapazität C_{SH}) resultiert aus der Verwendung einer sehr einfachen Schaltungstopologie für den OTA und der dadurch fehlenden Offset-

Kompensation. Da diese Schaltungseigenschaft im Verhaltensmodell nicht berücksichtigt wurde, ist ein solcher Fehler hier auch nicht zu beobachten. Für den Einsatz des Fehlerkorrekturverfahrens ist dies allerdings auch nicht erforderlich. Insgesamt lässt sich somit feststellen, dass das Verhaltensmodell sehr gut geeignet ist, das Verhalten des Transistormodells nachzubilden. Für die nachfolgend beschriebene Entwicklung und spätere Verifikation des Fehlerkorrekturverfahrens wird daher, wenn nicht anders erwähnt, ausschließlich das Verhaltensmodell der Sensor-Interface-Schaltung genutzt.

Verfahren zur Fehler- erkennung und -korrektur

Neben der Beschreibung des in dieser Arbeit genutzten Testsystems, zeigte das vorherige Kapitel auch zahlreiche nichtideale Effekte auf, die das Übertragungsverhalten einer Sensor-Interface-Schaltung beeinflussen können. Die Auswirkungen dieser Effekte sind oftmals unerwünschte Offset-Spannungen, Verstärkungsfehler oder Nichtlinearitäten. Um derartige Auswirkungen erkennen und nachträglich korrigieren zu können, wird in dieser Arbeit ein Verfahren zur Fehlerkorrektur entwickelt, welches sich deutlich von den heute üblichen Methoden zur Fehlerkompensation unterscheidet. Dessen Vorstellung ist Gegenstand dieses Kapitels. Begonnen wird hierbei mit einem kurzen Gesamtüberblick über das Verfahren, welches einen Eingriff in den analogen wie auch den digitalen Teil der Interface-Schaltung erfordert. Nachfolgend wird das Einbringen der Teststrukturen in den analogen Schaltungsteil erläutert und wie mit diesem verschiedene Fehler sichtbar gemacht werden können. Die Beschreibung des digitalen Schaltungsteils erfolgt im Anschluss daran zusammen mit der Darstellung der digitalen Fehlerbestimmung und -korrektur. Zuletzt werden die zu diesem Zweck verwendeten Filteralgorithmen sowie deren Eigenschaften vorgestellt.

5.1 Ablauf des Verfahrens

In der Regel werden Fehler, die in analogen Schaltungen auftreten, nicht korrigiert, sondern durch die in Abschnitt 3.2 vorgestellten Verfahren kompensiert. Die Fehlerkompensation hat dabei das Ziel, auftretenden Nichtidealitäten möglichst schon in der Nähe ihres Ursprungs und mit Hilfe analoger Maßnahmen entgegenzuwirken, um so ihre Auswirkungen auf die Gesamtschaltung und das zu verarbeitende Signal so gering wie möglich zu halten. Ein Nachteil, der sich aus dieser Vorgehensweise ergibt, ist allerdings, dass die Kompensationsverfahren mit in die analoge Schaltung integriert werden müssen. Zur Durchführung der Fehlerkompensation sind daher häufig komplexe Schaltungstopologien, spezielle Entwurfs- und Layouttechniken oder aufwendige Abtastverfahren erforderlich, durch die sich üblicherweise der Entwurfsaufwand für die analoge Schaltung sowie deren Energie- und Flächenbedarf erhöhen.

Im Gegensatz zu konventionellen Kompensationsverfahren wird in dieser Arbeit eine neuartige Methode zur Fehlererkennung und -korrektur genutzt, welche auf der digitalen Kalibration beruht und somit eine nachträgliche und digitale Korrektur auftretender Fehler ermöglicht [HHT⁺18a], [HHT⁺18b]. Hierdurch kann der Entwurfsaufwand für die analoge Schaltung reduziert werden, während häufig nur ein geringer Mehraufwand für die Implementierung der digitalen Fehlerkorrektur erforderlich ist. Aufgrund dieser Tatsache ist das entwickelte Verfahren vor allem für die Anwendung in mikroelektronischen Mixed-Signal-Systemen, wie zum Beispiel Sensor-Interface-Schaltungen, geeignet. Seine Durchführung kann in drei Schritte unterteilt werden: die Erkennung von Fehlern im analogen Schaltungsteil, die Bestimmung der Fehler und ihrer Größe sowie die abschließende Fehlerkorrektur im digitalen Schaltungsteil. Die Umsetzung dieser drei Schritte soll nachfolgend beschrieben werden, wobei von einer Anwendung des Fehlerkorrekturverfahrens innerhalb der in Kapitel 4 dargestellten Sensor-Interface-Schaltung ausgegangen wird.

Die Fehlererkennung erfolgt mit Hilfe eines bekannten, analogen Testsignals, welches über ein zeitliches Multiplex-Verfahren in die Sensor-Interface-Schaltung eingebracht wird. Zur Realisierung dieses Verfahrens wird die Ansteuerung der im Interface verwendeten Schalter derart angepasst, dass immer abwechselnd ein Signalwert des Nutzsignals und ein Signalwert des Testsignals die Schaltung durchläuft, während dazwischen jeweils eine Reset-Phase liegt. Auf diese Weise können Nutz- und Testsignal von der Interface-Schaltung verarbeitet werden, ohne sich gegenseitig zu beeinflussen oder zu verfälschen. Während bei der Betrachtung kurzer Zeiträume also beide Signale abwechselnd und damit seriell verarbeitet werden, verläuft die Signalverarbeitung bei der Betrachtung langer Zeiträume scheinbar parallel. Für die Datenverarbeitung innerhalb der Sensor-Interface-Schaltung wird daher der Begriff der „quasi-parallelen Übertragung“ eingeführt und im weiteren Verlauf dieser Arbeit verwendet.

Nachdem beide Signale die Schaltung durchlaufen haben und vom ADC digitalisiert wurden, erfolgt im digitalen Schaltungsteil zunächst die Bestimmung der vorliegenden Fehler. Für diesen Zweck werden das Sensor- und das Testsignal durch einen Demultiplexer wieder voneinander getrennt und auf unterschiedlichen Signalpfaden weiterverarbeitet. Zur Fehlerbestimmung wird nachfolgend lediglich das Testsignal betrachtet, so dass vorhandene Fehler anhand eines vollständig bekannten Signals bestimmt werden können und nicht über Veränderungen innerhalb des unbekanntes Nutzsignals abgeschätzt werden müssen. Dies bietet den Vorteil, dass sich die Fehler wesentlich schneller und genauer bestimmen lassen.

Zur Durchführung der Fehlerbestimmung wird das Testsignal mit einem Referenzsignal verglichen, welches dem Ausgangssignal der fehlerfreien Interface-Schaltung bei einem am Eingang angelegten Testsignal entspricht. Adaptive Filter verändern das fehlerbehaftete Signal anschließend so lange, bis dieses mit dem Referenzsignal übereinstimmt. Die für diese Signalveränderung erforderlichen Filterkoeffizienten geben dabei Auskunft über die

Art und Größe der vorliegenden Fehler und können zur Fehlerbestimmung herangezogen werden. Weiterhin können die Filterkoeffizienten auch als Korrekturparameter genutzt und damit zur Korrektur von Offset- und Verstärkungsfehlern eingesetzt werden. Die Korrekturparameter werden dazu an zwei weitere adaptive Filter übergeben, die sich im Signalpfad des Sensorsignals befinden und hier die eigentliche Korrektur des Nutzsignals vornehmen. Nach dem Abschluss der Fehlerkorrektur ist das resultierende Ausgangssignal der Interface-Schaltung damit im Idealfall frei von Offset- und Verstärkungsfehlern.

5.2 Realisierung der Fehlererkennung

Für das Einbringen des Testsignals in den analogen Teil der Sensor-Interface-Schaltung muss dieser um einige wenige Komponenten erweitert werden. Zu diesen zählen eine Signalquelle, welche das Testsignal erzeugt, eine Kapazität, über die das Testsignal dem Eingang der C/V-Stufe zur Verfügung gestellt werden kann, sowie zusätzliche Schalter, die zur Realisierung des zeitlichen Multiplex-Verfahrens erforderlich sind. Der Einbau dieser Komponenten erfolgt dabei direkt in die beiden bestehenden Simulationsmodelle auf Transistor- und Verhaltensebene, wobei weiterhin die Entwurfssoftware *Virtuoso ADE* zum Einsatz kommt.

5.2.1 Einbringen des Testsignals

Vor dem Einspeisen des Testsignals in die Sensor-Interface-Schaltung muss dieses zunächst mit Hilfe einer geeigneten Signalquelle erzeugt werden. Im Rahmen dieser Arbeit kommen hierfür ausschließlich ideale und variabel einstellbare Spannungsquellen zum Einsatz, mit denen sich vollständig bekannte Signale von beliebiger Form erzeugen lassen. Somit ist eine fehlerfreie Generierung der Testsignale möglich und eine der Grundvoraussetzungen für eine erfolgreiche Fehlererkennung und -korrektur erfüllt. Der Aufbau realer Signalquellen wird hingegen in dieser Arbeit nicht betrachtet. In praktischen Anwendungsfällen ist jedoch sicherzustellen, dass die verwendeten Signalquellen hinreichend genau sind, um sie für die Fehlererkennung nutzen zu können. Die Realisierung derartiger Signalquellen ist zum Beispiel in [DR99] oder [MBM⁺16] nachzulesen.

Für das Einbringen des Testsignals in die Sensor-Interface-Schaltung ist darüber hinaus eine zusätzliche Kapazität C_{test} erforderlich, welche im Falle der Testsignal-Einspeisung als Eingangskapazität der C/V-Stufe fungiert. Sie übernimmt somit in diesem Signalpfad die Aufgabe der beiden Sensorkapazitäten C_{S1} und C_{S2} . Um bei der Verarbeitung des Testsignals zu erreichen, dass dieses von der Interface-Schaltung weder verstärkt noch gedämpft wird, wird die Größe der Kapazität C_{test} außerdem an die Größe der anderen

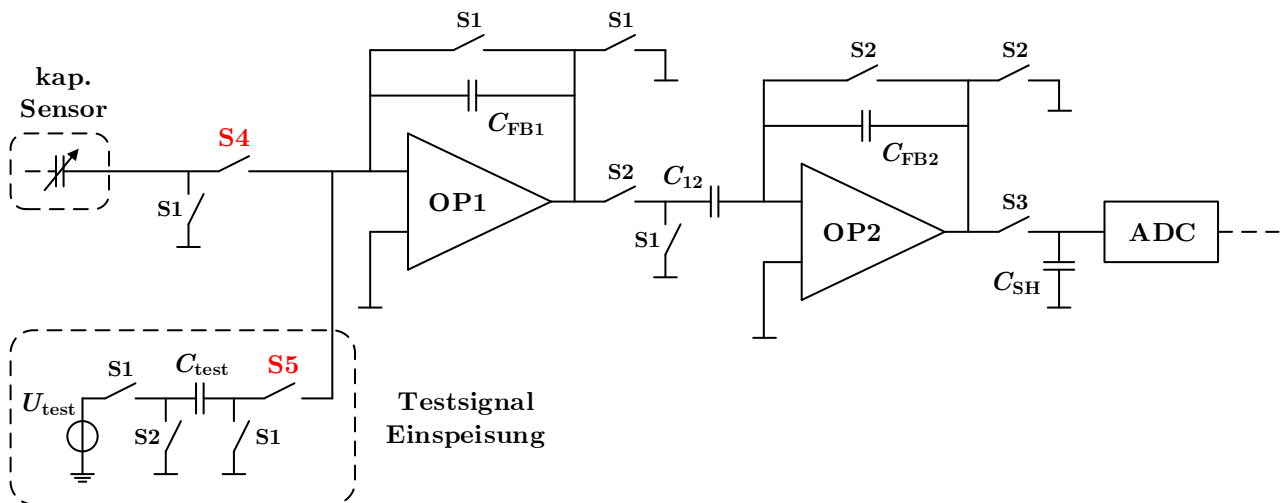


Abbildung 5.1: Sensor-Interface-Schaltung mit zusätzlicher Testsignal-Einspeisung

Kapazitäten im Signalpfad angepasst. Da diese zur Realisierung einer Gesamtverstärkung von eins alle gleich groß gewählt wurden, folgt für die Größe der Kapazität C_{test} :

$$C_{\text{test}} = C_{\text{FB1}} = C_{12} = C_{\text{FB2}} = C_{\text{SH}} . \quad (5.1)$$

Neben der Kapazität C_{test} werden zudem vier weitere Schalter benötigt, über die das Testsignal in die Interface-Schaltung eingebracht werden kann. Es wird hierzu jeweils eine Kombination aus zwei Schaltern vor und hinter der Kapazität platziert, so dass diese die gleichen Aufgaben übernehmen, wie die äquivalenten Schalter bei der Ansteuerung der Sensorkapazitäten. In der ersten Taktphase wird die Kapazität C_{test} folglich auf den Signalwert des Testsignals aufgeladen, während dieser Signalwert in der nächsten Taktphase dem Eingang der C/V-Stufe zur Verfügung gestellt wird. Dieser Vorgang wird anschließend periodisch wiederholt.

Werden die zuvor beschriebenen Elemente nun in das in Abbildung 4.1 gezeigte Sensor-Interface integriert, so entsteht die in Abbildung 5.1 dargestellte Schaltung.

5.2.2 Übertragung des Testsignals

Anhand von Abbildung 5.1 ist zu erkennen, dass die Interface-Schaltung um ein Modul zum Einbringen eines Testsignals erweitert wurde. Um diese Schaltung nun für die quasi-parallele Übertragung von zwei Signalen nutzen zu können, ist es erforderlich, die Ansteuerung einiger Schalter der SC-Struktur anzupassen. Aus diesem Grund werden zwei zusätzliche Schaltsignale S4 und S5 eingeführt, die wie in Abbildung 5.1 gezeigt, die beiden Schalter am Eingang der C/V-Stufe ansteuern. Die zeitlichen Verläufe der beiden zusätzlichen Schaltsignale sind zusammen mit denen der restlichen Schaltsignale in Abbildung 5.2 dargestellt. Hierbei wird deutlich, dass die beiden Signale S4 und S5

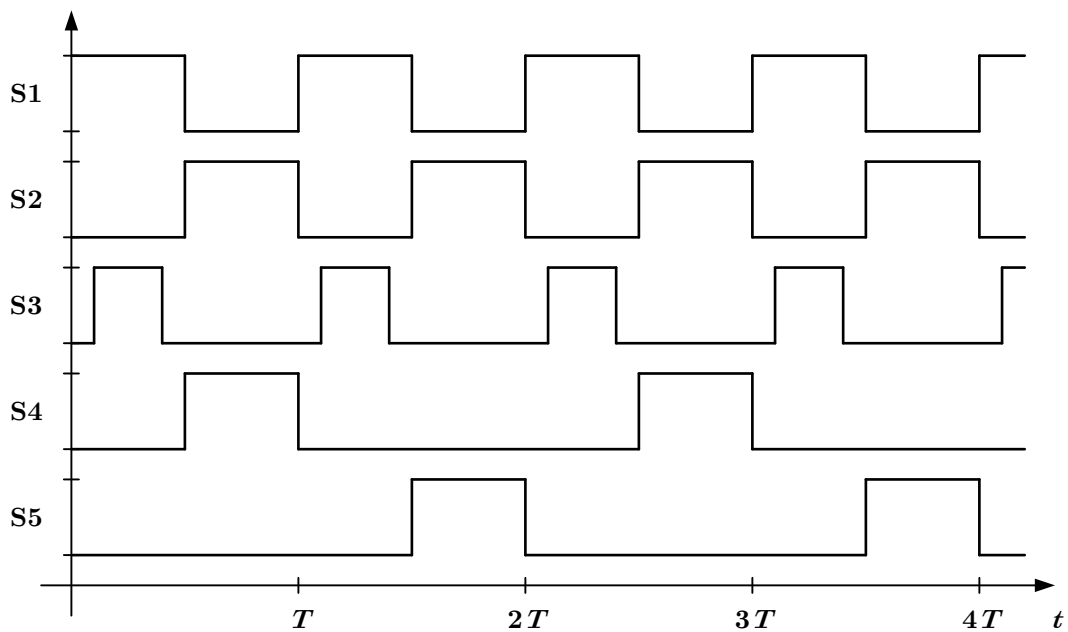


Abbildung 5.2: Schaltsignale für den Betrieb der Sensor-Interface-Schaltung mit zusätzlicher Fehlererkennung

synchron zum Schaltsignal S2 arbeiten, jedoch immer nur in jeder zweiten Taktphase des Signals S2 aktiv und zusätzlich versetzt zueinander sind. Auf diese Weise wird ein zeitliches Multiplex-Verfahren realisiert, welches es der C/V-Stufe ermöglicht, in ihrer Sampling-Phase immer abwechselnd einen Signalwert des Sensorsignals und einen Signalwert des Testsignals zu verarbeiten, während zwischen den Signalwerten jeweils eine Reset-Phase liegt. Beide Signale durchlaufen somit quasi-parallel die Interface-Schaltung, ohne sich gegenseitig zu beeinflussen. Ein Nachteil bei dieser Art der Signalübertragung ist jedoch, dass die effektive Abtastrate, mit der Sensor- und Testsignal verarbeitet werden, sinkt, da die Schaltsignale S4 und S5 nur mit der halben Frequenz des Taktsignals S2 arbeiten. Diese Einschränkung ist allerdings in den meisten Anwendungsfällen vertretbar, da die Frequenzen der vom Sensor-Interface verarbeiteten Signale in der Regel weit unterhalb der verwendeten Abtastfrequenz liegen [BMP⁺07], [KSP⁺09].

Für die Veranschaulichung der quasi-parallelen Übertragung eines Sensor- und eines Testsignals wird eine transiente Simulation mit einer Simulationsdauer von 10 ms durchgeführt. Hierbei wird für die Sensorkapazitäten wie in Abschnitt 4.4 angenommen, dass sie ihre Größen jeweils sinusförmig um $\pm 10\%$ verändern, dieses Mal jedoch mit einer Frequenz von 100 Hz. Für das Testsignal wird ebenfalls ein sinusförmiger Verlauf gewählt, wobei allerdings die Frequenz 200 Hz und die Signalamplitude 50 mV beträgt. Des Weiteren werden für die Durchführung der Simulation die gleichen Simulationsparameter wie in Abschnitt 4.4 gewählt, die in Tabelle 4.5 zusammengefasst sind.

Das Ergebnis der transienten Schaltungssimulation ist in Abbildung 5.3 dargestellt. Diese Abbildung zeigt den zeitlichen Verlauf des analogen Signals an der Kapazität C_{SH} ,

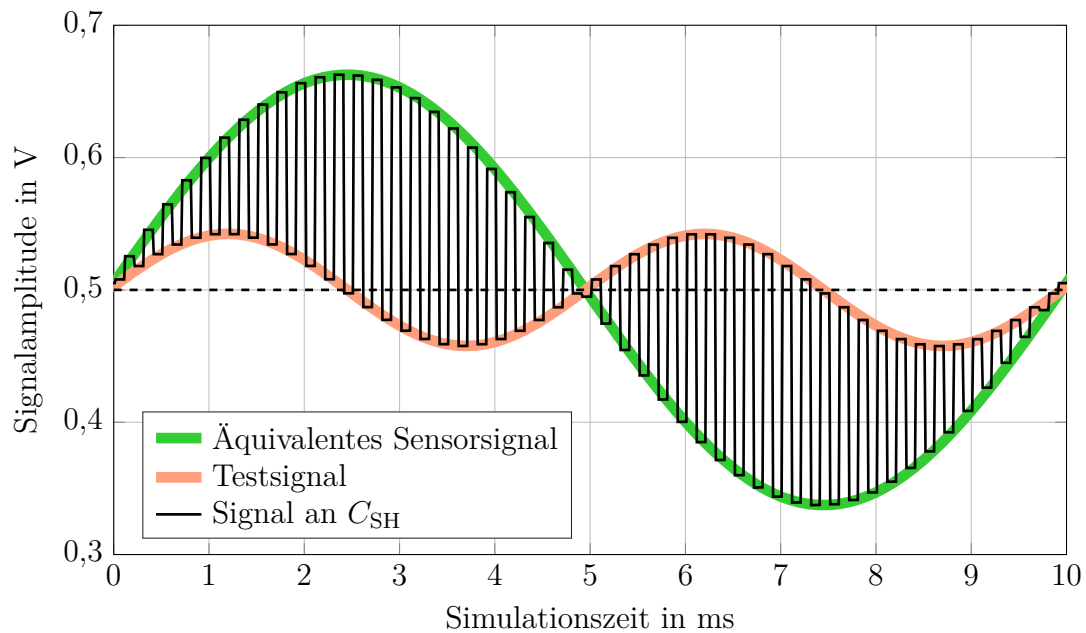


Abbildung 5.3: Zeitliche Verläufe von Sensorsignal, Testsignal und Signal, welches an der Kapazität C_{SH} abgegriffen werden kann

welchem zusätzlich die zeitlichen Verläufe des Testsignals und des äquivalenten Sensorsignals überlagert sind. Hierbei ist deutlich zu erkennen, dass beide Eingangssignale korrekt von der Sensor-Interface-Schaltung verarbeitet werden und es zu keiner Verfälschung der Signale kommt. Der Schaltungsaufbau ist folglich dazu geeignet eine quasi-parallele Übertragung von zwei Signalen durch dieselbe Schaltung zu ermöglichen und kann daher für das hier entwickelte Verfahren zur Fehlererkennung und -korrektur genutzt werden.

5.3 Durchführung der Fehlerbestimmung

Nachdem das Sensor- und das Testsignal den analogen Teil der Interface-Schaltung durchlaufen haben, werden beide Signale vom ADC umgewandelt und anschließend im digitalen Schaltungsteil weiterverarbeitet. Der gesamte Aufbau dieses Teils der Sensor-Interface-Schaltung sowie die Implementierung der Fehlerbestimmung und -korrektur erfolgt hierbei mit Hilfe der Mathematik-Software *MATLAB* und dem Unterprogramm zur Systemmodellierung *Simulink*.

Der erste Verfahrensschritt nach der Digitalisierung des übertragenen Signals ist die Trennung von Sensor- und Testsignal, welche mittels eines Demultiplexers durchgeführt wird. Die Taktfrequenz des Demultiplexers entspricht dabei der Frequenz der Schaltsignale $S1$, $S2$ und $S3$. Zudem werden beide Signalverläufe um den Wert der Referenzspannung U_{ref} in negative Richtung verschoben, um so den Offset, welcher

durch die Verarbeitung der Signale im analogen Teil der Interface-Schaltung entstanden ist, wieder zu entfernen. Anschließend werden Sensor- und Testsignal auf zwei unterschiedlichen Signalpfaden weiterverarbeitet, wobei für die Fehlerbestimmung jedoch nur der Signalpfad betrachtet wird, über den das Testsignal übertragen wird. Um anhand dieses Signals die vorliegenden Fehler korrekt bestimmen zu können, müssen sowohl das verwendete Testsignal als auch das Übertragungsverhalten der fehlerfreien Sensor-Interface-Schaltung vollständig bekannt sein. Für die Erzeugung eines bekannten Testsignals kann zum Beispiel die in Abschnitt 5.2 beschriebene Signalquelle verwendet werden, die lediglich ein hinreichend genaues Ausgangssignal liefern muss. Das Übertragungsverhalten der fehlerfreien Schaltung kann außerdem während des Entwurfsprozesses extrahiert (beispielsweise aus Schaltungssimulationen) oder durch den Aufbau und die Analyse einer Referenzschaltung bestimmt werden.

Sind sowohl Testsignal als auch Übertragungsverhalten bekannt, so lässt sich hieraus das zu erwartende Ausgangssignal der fehlerfreien Interface-Schaltung ableiten. Dieses Signal wird nachfolgend als Referenzsignal genutzt und für die Bestimmung von Fehlern innerhalb der Schaltung herangezogen. Wird zudem davon ausgegangen, dass das Übertragungsverhalten der fehlerfreien Schaltung bereits bei deren Aufbau bekannt ist, so können schon vor dem erstmaligen Betrieb der Schaltung die Referenzsignale für ein oder mehrere Testsignale erzeugt und abgespeichert werden. Diese können dann bei Bedarf aus einem Speicher der Interface-Schaltung oder des Gesamtsystems geladen und zur Fehlerbestimmung genutzt werden.

Für die eigentliche Durchführung der Fehlerbestimmung wird das bekannte Referenzsignal mit dem Testsignal, welches die fehlerhafte Interface-Schaltung durchlaufen hat, verglichen. Das Testsignal wird dabei mit w , das Referenzsignal mit u bezeichnet. Durch den Einsatz adaptiver Filter können bei diesem Vergleich Unterschiede zwischen den beiden Signalen erkannt und somit Fehler bestimmt werden. Im Rahmen dieser Arbeit werden auf diese Weise zwei Arten von Fehlern bestimmt und nachfolgend korrigiert: Offset- und lineare Verstärkungsfehler.

5.3.1 Bestimmung von Offset-Fehlern

Aufgrund der unterschiedlichen Anforderungen an die verwendeten adaptiven Filter erfolgt die Bestimmung von Offset- und Verstärkungsfehlern getrennt voneinander, wobei mit der Bestimmung der Offset-Fehler begonnen wird. Der grundsätzliche Ablauf der Offset-Fehlerbestimmung ist dazu in Abbildung 5.4 dargestellt.

Für die Bestimmung von Offset-Fehlern durchläuft das fehlerbehaftete Testsignal $w_{o,in}$ zunächst das adaptive Filter $H_{o,d}$, welches eine Offset-Korrektur des Testsignals vornimmt. Zu Beginn der Fehlerbestimmung sind die Koeffizienten dieses Filters allerdings so eingestellt, dass noch keine Fehlerkorrektur stattfindet und das fehlerhafte Testsignal das Filter unverändert passieren kann. Das Ausgangssignal des adaptiven Filters $w_{o,out}$

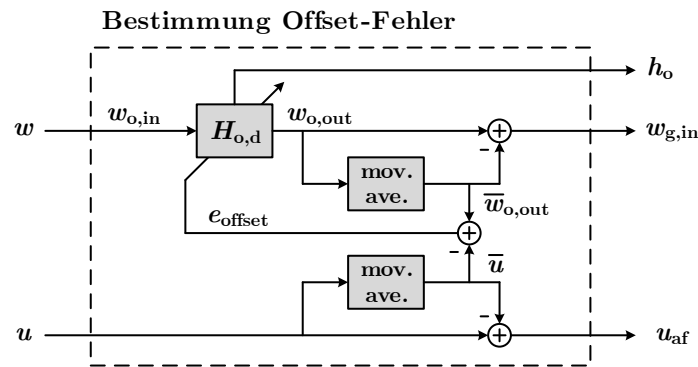


Abbildung 5.4: Ablauf der Bestimmung von Offset-Fehlern

wird anschließend in einen Zwischenspeicher geladen, mit dessen Hilfe sein gleitender Mittelwert $\bar{w}_{o,\text{out}}$ bestimmt wird. Auf die gleiche Weise wird außerdem der gleitende Mittelwert \bar{u} des Referenzsignals u bestimmt. In beiden Fällen ist jedoch darauf zu achten, dass eine ausreichend große Zahl von Signalwerten zur Mittelwertbildung herangezogen wird, um diese nicht zu verfälschen. Liegen beide Mittelwerte in ausreichender Genauigkeit vor, so wird zur Bestimmung der Offset-Fehler die Differenz dieser beiden Werte gebildet. Es ergibt sich somit das Fehlersignal:

$$e_{\text{offset}} = \bar{w}_{o,\text{out}} - \bar{u}. \quad (5.2)$$

Dieses Signal entspricht dem vorliegenden Offset-Fehler und wird daher dem adaptiven Filter $H_{o,d}$ zur Einstellung seines Koeffizientenvektors \mathbf{h}_o zugeführt. Ein entsprechender Algorithmus beginnt daraufhin die Koeffizienten des adaptiven Filters und damit auch das Filterausgangssignal $w_{o,\text{out}}$ anzupassen. Dieser Vorgang wird so lange fortgesetzt, bis das Fehlersignal e_{offset} minimal ist. Ist dies der Fall, so sind die beiden Mittelwerte $\bar{w}_{o,\text{out}}$ und \bar{u} gleich groß und der vorliegende Offset-Fehler wurde vollständig aus dem fehlerhaften Testsignal entfernt. Die Größe des Offset-Fehlers zu diesem Zeitpunkt ist zudem über den Vektor der Filterkoeffizienten \mathbf{h}_o bekannt, welcher sich mit verschiedenen Filteralgorithmen bestimmen lässt. Eine genaue Beschreibung der zu diesem Zweck verwendeten Algorithmen erfolgt in Abschnitt 5.4.

5.3.2 Bestimmung von Verstärkungsfehlern

Nachdem die Offset-Fehler vollständig detektiert und aus dem Testsignal entfernt worden sind, folgt die Bestimmung der vorliegenden Verstärkungsfehler, welche in den Abbildungen als *Gain-Fehler* bezeichnet werden. Der Ablauf dieses Vorgangs ist in Abbildung 5.5 veranschaulicht. Bevor jedoch mit der Fehlerbestimmung begonnen werden kann, muss sichergestellt sein, dass die zu verarbeitenden Signale mittelwertfrei sind, da nur so eine korrekte Funktion der verwendeten Filteralgorithmen zu gewährleisten ist. Aus diesem Grund werden erneut die bei der Offset-Fehlerbestimmung berechneten

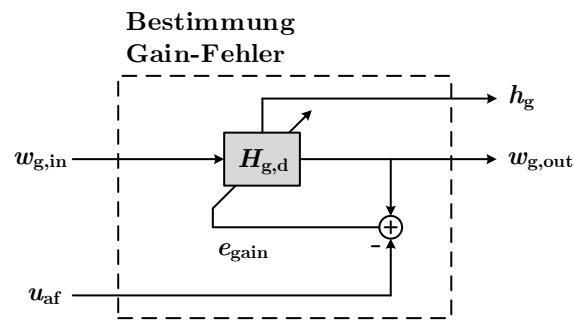


Abbildung 5.5: Ablauf der Bestimmung von Verstärkungsfehlern

Mittelwerte $\bar{w}_{o,out}$ und \bar{u} herangezogen. Diese werden, wie in Abbildung 5.4 gezeigt, von den beiden Signalen $w_{o,out}$ und u abgezogen, so dass sich als Eingangssignale für die Bestimmung der Verstärkungsfehler die mittelwertfreien Signale

$$w_{g,in} = w_{o,out} - \bar{w}_{o,out} \quad (5.3)$$

und

$$u_{af} = u - \bar{u} \quad (5.4)$$

ergeben. Wie bei der Offset-Fehlerbestimmung durchläuft das mittelwertfreie Testsignal dann zunächst ein adaptives Filter $H_{g,d}$, welches für die Korrektur von Verstärkungsfehlern innerhalb des Testsignals verantwortlich ist, das Testsignal zu Beginn der Fehlerbestimmung aber unverändert passieren lässt. Das Ausgangssignal des adaptiven Filters $w_{g,out}$ wird anschließend mit dem mittelwertfreien Referenzsignal u_{af} verglichen, wobei aus der Differenz der beiden Signale das Fehlersignal

$$e_{gain} = w_{g,out} - u_{af} \quad (5.5)$$

erzeugt wird. Dieses wird dem adaptiven Filter $H_{g,d}$ zugeführt und dient hier zur Einstellung des Koeffizientenvektors \mathbf{h}_g . Genau wie bei der Bestimmung der Offset-Fehler verändert ein adaptiver Filteralgorithmus danach das Signal $w_{g,out}$ so lange, bis das Fehlersignal e_{gain} minimal ist. Ist dieser Zeitpunkt erreicht, so sind die beiden Signale $w_{g,out}$ und u_{af} gleich groß und der vorliegende Verstärkungsfehler wurde vollständig bestimmt. Eine genaue Beschreibung der hierzu verwendeten Filteralgorithmen erfolgt ebenfalls im nachfolgenden Abschnitt 5.4.

Für eine vereinfachte Beschreibung des Verfahrens zur Fehlerbestimmung wurde in den vorherigen Abschnitten angenommen, dass die Bestimmung von Offset- und Verstärkungsfehlern nacheinander erfolgt. Dies ist im praktischen Einsatz der Verfahren jedoch nicht der Fall und die Bestimmung beider Fehlertypen verläuft parallel. Eine Ausnahme stellt lediglich der Beginn der Fehlerbestimmung dar, in der zunächst die erforderliche Anzahl von Signalwerten zur Mittelwertbildung vorliegen muss. So lange dies nicht der Fall ist, findet auch noch keine Anpassung der beiden Vektoren \mathbf{h}_o und \mathbf{h}_g statt.

Des Weiteren bedeutet die vollständige Bestimmung der vorliegenden Offset- und Verstärkungsfehler nicht, dass die Fehlerbestimmung an dieser Stelle beendet ist oder abgebrochen wird. Je nach Anwendungsfall kann die Fehlerbestimmung auf unbegrenzte Zeit fortgesetzt werden, um auf diese Weise zeitliche Veränderungen der Fehler detektieren zu können. Das entwickelte Verfahren eignet sich daher nicht nur zur einmaligen Fehlerbestimmung sondern ebenso zur kontinuierlichen Überwachung von Sensor-Interface-Schaltungen.

5.4 Verwendete Filteralgorithmen

Für die Bestimmung der vorliegenden Offset- und Verstärkungsfehler werden adaptive Filter eingesetzt, die mit Hilfe eines geeigneten Algorithmus die Fehlersignale e_{offset} und e_{gain} minimieren und so die vorhandenen Fehler aus dem Testsignal entfernen. Im Rahmen dieser Arbeit kommen dabei drei unterschiedliche Filteralgorithmen zum Einsatz: der LMS, der NLMS und der RLS-Algorithmus, deren theoretische Herleitungen in Kapitel 2 beschrieben sind. Um die dort hergeleiteten Algorithmen allerdings zur Bestimmung und Korrektur der hier vorliegenden Fehler nutzen zu können, müssen sie ein wenig modifiziert werden. Dieser Vorgang sowie die anschließende Implementierung der Filteralgorithmen sind nachfolgend beschrieben.

5.4.1 LMS-Algorithmus

Sowohl für die Bestimmung der Offset- als auch der Verstärkungsfehler wird von der Update-Gleichung (2.24) ausgegangen, welche die Einstellung des Vektors der Filterkoeffizienten \mathbf{h} vornimmt. Entsprechend der hier vorliegenden Signale wird diese Gleichung so angepasst, dass mit ihr entweder Offset- oder Verstärkungsfehler bestimmt werden können.

Algorithmus zur Bestimmung von Offset-Fehlern

Bei der Herleitung von Gleichung (2.24) wurde davon ausgegangen, dass die vom adaptiven Filter verarbeiteten Signale mittelwertfrei sind, da sich nur so die erforderlichen Filterkoeffizienten korrekt bestimmen lassen. Beim Vorliegen eines Offset-Fehlers ist diese Forderung jedoch nicht länger erfüllt und es kann in Abhängigkeit des Fehlers zur Instabilität des Filters kommen. Folglich muss die Update-Gleichung zur Bestimmung von Offset-Fehlern angepasst werden. Eine einfache aber effektive Möglichkeit, welche sich am so genannten *Vorzeichen-LMS-Algorithmus* orientiert, ist es hierbei, das Vorzeichen des vorliegenden Offset-Fehlers innerhalb von Gleichung (2.24) zu berücksichtigen [MH00], [SJS95]. Dieses Vorzeichen kann relativ leicht über den Mittel-

wert des Filtereingangssignals $\bar{w}_{o,in}$ bestimmt werden. Für die Update-Gleichung des LMS-Algorithmus zur Offset-Fehlerbestimmung lässt sich somit der Ausdruck

$$\begin{aligned} \mathbf{h}_{o,LMS}[n+1] &= \mathbf{h}_{o,LMS}[n] - \text{sn}(\bar{w}_{o,in}) \cdot \mu_{o,LMS} \cdot \mathbf{w}_{o,in}[n] e_{\text{offset}}[n] \\ &= \mathbf{h}_{o,LMS}[n] - \text{sn}(\bar{w}_{o,in}) \cdot \mu_{o,LMS} \cdot \mathbf{w}_{o,in}[n] (\bar{w}_{o,out}[n] - \bar{u}[n]) \end{aligned} \quad (5.6)$$

verwenden, welcher das Vorzeichen des Offset-Fehlers durch die angepasste Vorzeichenfunktion

$$\text{sn}(x) = \begin{cases} +1 & \text{falls } x \geq 0 \\ -1 & \text{falls } x < 0 \end{cases} \quad (5.7)$$

berücksichtigt. Des Weiteren entspricht e_{offset} dem in Abschnitt 5.3.1 beschriebenen Fehlersignal, während das Signal $w_{o,in}$ das Filtereingangssignal darstellt und $\mu_{o,LMS}$ die Schrittweite des Algorithmus, welche entsprechend Gleichung (2.28) zu wählen ist.

Gleichung (5.6) kann nachfolgend dazu genutzt werden, Offset-Fehler aus dem Testsignal zu entfernen. Üblicherweise verändert das adaptive Filter hierzu sein Eingangssignal entsprechend der Gleichung (2.2). Dieses Vorgehen führt allerdings an dieser Stelle nicht zu dem gewünschten Resultat, da es sich bei Offset-Fehlern um additive Störgrößen handelt, welche sich nicht durch die Multiplikation des Filtereingangssignals $w_{o,in}$ mit dem Vektor der Filterkoeffizienten $\mathbf{h}_{o,LMS}$ beseitigen lassen. Aus diesem Grund wird Gleichung (2.2) für die Durchführung der Offset-Fehlerkorrektur ebenfalls angepasst, wobei die mittels Gleichung (5.6) bestimmten Filterkoeffizienten aufsummiert und vom Eingangssignal des adaptiven Filters abgezogen werden. Die Filterkoeffizienten werden somit zu additiven Korrekturparametern. Hat das verwendete adaptive Filter hierbei die Filterordnung M , so gilt für sein Ausgangssignal bei der Offset-Fehlerkorrektur:

$$w_{o,out}[n] = w_{o,in}[n] - \sum_{k=0}^{M-1} h_{o,LMS,k}[n]. \quad (5.8)$$

Wird nun anstelle eines adaptiven Filters der Ordnung M ein Filter mit der Ordnung eins verwendet, so liegt nur noch ein einzelner Filterkoeffizient $h_{o,LMS}$ vor und Gleichung (5.8) vereinfacht sich zu:

$$w_{o,out}[n] = w_{o,in}[n] - h_{o,LMS}[n]. \quad (5.9)$$

Mit Hilfe des Korrekturparameters $h_{o,LMS}$ verändert das adaptive Filter folglich den Gleichanteil innerhalb des Testsignals w . Da bei diesem Vorgehen der Mittelwert des Testsignals $\bar{w}_{o,out}$ an den des Referenzsignals \bar{u} angepasst wird, erfolgt hiermit eine Korrektur vorliegender Offset-Fehler. Zu Beginn der Fehlerkorrektur ist der Filterkoeffizient $h_{o,LMS}$ dabei gleich null. Erst im weiteren Verlauf nimmt er einen Wert ungleich null an und verändert dadurch das Testsignal so lange, bis die beiden Mittelwerte $\bar{w}_{o,out}$ und \bar{u} gleich groß sind und der Offset-Fehler vollständig korrigiert wurde.

Algorithmus zur Bestimmung von Verstärkungsfehlern

Der Filteralgorithmus zur Bestimmung vorliegender Verstärkungsfehler wird ebenfalls ausgehend von der Update-Gleichung (2.24) hergeleitet. Im Gegensatz zur Offset-Fehlerbestimmung sind hierbei jedoch nur geringfügige Anpassungen notwendig, da das zu verarbeitende Signal $w_{g,\text{out}}$ bereits mittelwertfrei ist. Es müssen daher lediglich die Signale innerhalb der Gleichung (2.24) durch diejenigen in Abschnitt 5.3.2 ersetzt werden. Für die Update-Gleichung des adaptiven Filters $H_{g,d}$ folgt damit:

$$\begin{aligned} \mathbf{h}_{g,\text{LMS}}[n+1] &= \mathbf{h}_{g,\text{LMS}}[n] + \mu_{g,\text{LMS}} \cdot \mathbf{w}_{g,\text{in}}[n] e_{\text{gain}}[n] \\ &= \mathbf{h}_{g,\text{LMS}}[n] + \mu_{g,\text{LMS}} \cdot \mathbf{w}_{g,\text{in}}[n] (w_{g,\text{out}}[n] - u_{\text{af}}[n]) , \end{aligned} \quad (5.10)$$

wobei e_{gain} das Fehlersignal ist, $w_{g,\text{in}}$ das Filtereingangssignal und $\mu_{g,\text{LMS}}$ die Schrittweite des Algorithmus zur Bestimmung von Verstärkungsfehlern. Der auf diese Weise bestimmte Vektor der Filterkoeffizienten $\mathbf{h}_{g,\text{LMS}}$ kann anschließend zur Korrektur des Testsignals genutzt werden. Anders als bei der Korrektur von Offset-Fehlern, kann hierfür jedoch direkt Gleichung (2.2) verwendet werden. Für das Ausgangssignal eines adaptiven Filters der Ordnung M gilt somit:

$$w_{g,\text{out}}[n] = \mathbf{h}_{g,\text{LMS}}[n] \mathbf{w}_{g,\text{in}}[n] = \sum_{k=0}^{M-1} h_{g,\text{LMS},k}[n] w_{g,\text{in}}[n-k] . \quad (5.11)$$

Wird die Ordnung des verwendeten Filters nun wie bei der Offset-Fehlerbestimmung auf eins reduziert, so vereinfacht sich der Ausdruck zur Bestimmung des Filterausgangssignals zu:

$$w_{g,\text{out}}[n] = h_{g,\text{LMS}}[n] \cdot w_{g,\text{in}}[n] . \quad (5.12)$$

Der Filterkoeffizient $h_{g,\text{LMS}}$ entspricht somit auch in diesem Fall einem skalaren Korrekturparameter. Anders als bei der Offset-Fehlerkorrektur wird sein Startwert hier jedoch zu eins gewählt, um das Testsignal zu Beginn der Fehlerkorrektur unverändert passieren zu lassen. Nachfolgend wird der Filterkoeffizient $h_{g,\text{LMS}}$ dann so lange verändert, bis die beiden Signale $w_{g,\text{out}}$ und u_{af} die gleichen Amplituden aufweisen. Ist dieser Zeitpunkt erreicht, so wurde das Fehlersignal minimiert und der Verstärkungsfehler im Testsignal vollständig korrigiert.

5.4.2 NLMS-Algorithmus

Die Bestimmung von Offset- und Verstärkungsfehlern mit Hilfe des NLMS-Algorithmus und des RLS-Algorithmus verläuft prinzipiell in gleicher Weise wie die Fehlerbestimmung mit dem LMS-Algorithmus. Alle drei Filteralgorithmen verwenden die gleichen Filterein- und -ausgangssignale und auch dieselben Fehlersignale zur Einstellung der benötigten Vektoren \mathbf{h}_o und \mathbf{h}_g . Der einzige Unterschied zwischen den Algorithmen liegt in der Verwendung unterschiedlicher Update-Gleichungen, mit denen die Koeffizienten

der adaptiven Filter bestimmt werden. Im Falle des NLMS-Algorithmus wird dazu von der Update-Gleichung (2.31) ausgegangen, mit der die Koeffizienten der beiden Filter $H_{o,d}$ und $H_{g,d}$ eingestellt werden.

Algorithmus zur Bestimmung von Offset-Fehlern

Für die Herleitung einer Update-Gleichung, welche den Vektor der Filterkoeffizienten $\mathbf{h}_{o,NLMS}$ zur Bestimmung von Offset-Fehlern mit dem NLMS-Algorithmus einstellt, wird das gleiche Vorgehen wie in Abschnitt 5.4.1 gewählt. Die Ausgangsgleichung (2.31) wird hier ebenfalls erweitert, um mit ihr das Vorzeichen des vorliegenden Offset-Fehlers berücksichtigen zu können. Außerdem werden die Größen innerhalb dieser Gleichung durch die entsprechenden in Abschnitt 5.3.2 ersetzt. Auf diese Weise ergibt sich für die Update-Gleichung der Ausdruck:

$$\mathbf{h}_{o,NLMS}[n+1] = \mathbf{h}_{o,NLMS}[n] - \text{sn}(\bar{w}_{o,in}) \frac{\mu_{o,NLMS,c}}{\varepsilon_{o,NLMS} + |\mathbf{w}_{o,in}[n]|^2} \mathbf{w}_{o,in}[n] e_{\text{offset}}[n], \quad (5.13)$$

wobei $\mu_{o,NLMS,c}$ die Schrittweitenkonstante und $\varepsilon_{o,NLMS}$ die Regulierungskonstante des NLMS-Algorithmus sind. Die Korrektur des Offset-Fehlers innerhalb des Testsignals erfolgt anschließend, wie im vorherigen Abschnitt beschrieben, mittels Gleichung (5.8) bzw. (5.9).

Algorithmus zur Bestimmung von Verstärkungsfehlern

Für die Herleitung einer Update-Gleichung zur Bestimmung von Verstärkungsfehlern wird erneut von Gleichung (2.31) ausgegangen. Wie bereits bei der Betrachtung des LMS-Algorithmus beschrieben, kann diese direkt zur Fehlerbestimmung genutzt werden, wenn eine Anpassung der Signale an die hier vorliegenden Verhältnisse erfolgt. Die zweite Update-Gleichung des NLMS-Algorithmus ergibt sich somit zu:

$$\mathbf{h}_{g,NLMS}[n+1] = \mathbf{h}_{g,NLMS}[n] + \frac{\mu_{g,NLMS,c}}{\varepsilon_{g,NLMS} + |\mathbf{w}_{g,in}[n]|^2} \mathbf{w}_{g,in}[n] e_{\text{gain}}[n]. \quad (5.14)$$

Die mit Hilfe von Gleichung (5.14) ermittelten Filterkoeffizienten können nachfolgend zur Korrektur von Verstärkungsfehlern genutzt werden. Hierzu kommt wie im Falle des LMS-Algorithmus das adaptive Filter $H_{g,d}$ zum Einsatz, welches die Fehlerkorrektur unter Verwendung von Gleichung (5.11) bzw. (5.12) durchführt.

5.4.3 RLS-Algorithmus

Algorithmus zur Bestimmung von Offset-Fehlern

Bei der Verwendung des RLS-Algorithmus wird für die Herleitung einer Update-Gleichung zur Offset-Fehlerbestimmung zunächst von Gleichung (2.53) ausgegangen.

Genau wie beim LMS- und NLMS-Algorithmus wird diese Gleichung anschließend modifiziert, um mit ihr das Vorzeichen des vorliegenden Offset-Fehlers berücksichtigen zu können. Darüber hinaus werden die entsprechenden Signale innerhalb von Gleichung (2.53) angepasst. Die resultierende Update-Gleichung des RLS-Algorithmus erhält daraufhin die Form:

$$\mathbf{h}_{o,RLS}[n] = \mathbf{h}_{o,RLS}[n-1] - \text{sn}(\bar{w}_{o,in}) \mathbf{k}_{o,RLS}[n] e_{\text{offset}}[n], \quad (5.15)$$

wobei der Faktor $\mathbf{k}_{o,RLS}$ der Kalman-Verstärkung entspricht, welche gemäß Gleichung (2.51) definiert ist. Werden auch in dieser die verwendeten Signale entsprechend angepasst, so gilt für sie:

$$\mathbf{k}_{o,RLS}[n] = \frac{\lambda_o^{-1} \mathbf{R}_{o,RLS}^{-1}[n-1] \mathbf{w}_{o,in}}{\lambda_o + \mathbf{w}_{o,in}^T [n] \mathbf{R}_{o,RLS}^{-1}[n-1] \mathbf{w}_{o,in}}. \quad (5.16)$$

Hierbei ist $\mathbf{R}_{o,RLS}^{-1}$ die inverse Autokorrelationsmatrix und λ_o der Vergessensfaktor des RLS-Algorithmus. Die eigentliche Offset-Fehlerkorrektur erfolgt weiterhin mit Hilfe des adaptiven Filters $H_{o,d}$ und unter der Verwendung von Gleichung (5.8) bzw. (5.9).

Algorithmus zur Bestimmung von Verstärkungsfehlern

Die Update-Gleichung zur Bestimmung von Verstärkungsfehlern wird ebenfalls wie beim LMS- und NLMS-Algorithmus hergeleitet. Ausgehend von Gleichung (2.53) gilt somit für die zweite Update-Gleichung des RLS-Algorithmus:

$$\mathbf{h}_{g,RLS}[n] = \mathbf{h}_{g,RLS}[n-1] + \mathbf{k}_{g,RLS}[n] e_{\text{gain}}[n] \quad (5.17)$$

und für die entsprechende Kalman-Verstärkung:

$$\mathbf{k}_{g,RLS}[n] = \frac{\lambda_g^{-1} \mathbf{R}_{g,RLS}^{-1}[n-1] \mathbf{w}_{g,in}}{\lambda_g + \mathbf{w}_{g,in}^T [n] \mathbf{R}_{g,RLS}^{-1}[n-1] \mathbf{w}_{g,in}}. \quad (5.18)$$

Genau wie bei den anderen Algorithmen werden die ermittelten Filterkoeffizienten anschließend zur Korrektur der Verstärkungsfehler innerhalb des Filters $H_{g,d}$ genutzt. Für diesen Zweck wird auch hier die Gleichung (5.11) bzw. (5.12) verwendet.

Abschließend bleibt festzustellen, dass bei allen Filteralgorithmen keine konkreten Werte für die verschiedenen Filterparameter (Schrittweite, Kalman-Verstärkung, etc.) angegeben wurden. Aufgrund ihres Einflusses auf die Qualität und Stabilität der Filteralgorithmen, soll die Veränderung dieser Parameter erst im Rahmen der Verifikation im nachfolgenden Kapitel genauer untersucht wird. Die Parameter wurden aus diesem Grund bisher als Variablen behandelt.

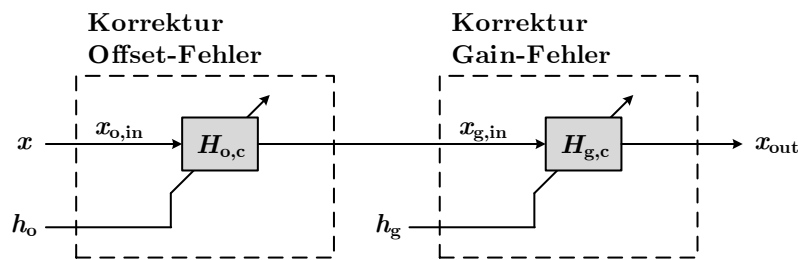


Abbildung 5.6: Ablauf der Korrektur von Offset- und Verstärkungsfehlern

5.5 Durchführung der Fehlerkorrektur

Der letzte und zugleich wichtigste Schritt des in dieser Arbeit entwickelten Verfahrens besteht in der Korrektur des unbekannten Nutzsignals, welches nachfolgend mit x bezeichnet wird. Zu diesem Zweck werden, wie in Abbildung 5.6 gezeigt, zwei weitere adaptive Filter in den Signalpfad des Nutzsignals eingebracht. Das Filter $H_{o,c}$ übernimmt hierbei die Korrektur von Offset-Fehlern, während das Filter $H_{g,c}$ die Korrektur von Verstärkungsfehlern vornimmt. Beide Filter sind zudem in gleicher Weise aufgebaut wie die adaptiven Filter $H_{o,d}$ und $H_{g,d}$, welche zur Bestimmung und Korrektur von Fehlern innerhalb des Testsignals eingesetzt werden.

Da außerdem das Testsignal und das unbekannte Nutzsignal die Interface-Schaltung quasi gleichzeitig durchlaufen haben, kann davon ausgegangen werden, dass beide Signale den gleichen nichtidealen Einflüssen ausgesetzt waren und daher beide die gleichen Fehler enthalten. Folglich können die Filterkoeffizienten, die bei der in Abschnitt 5.3 beschriebenen Fehlerbestimmung ermittelt worden sind, auch zur Korrektur des Nutzsignals eingesetzt werden. Die Vektoren \mathbf{h}_o und \mathbf{h}_g werden daher während des Betriebs der Schaltung kontinuierlich von den beiden Filtern $H_{o,d}$ und $H_{g,d}$ an die Filter $H_{o,c}$ und $H_{g,c}$ weitergegeben. Innerhalb der letztgenannten Filter erfolgt dann mit Hilfe der Filterkoeffizienten die Korrektur des Nutzsignals, wobei Offset-Fehler durch Anwendung der Gleichung (5.8) bzw. (5.9) korrigiert werden und Verstärkungsfehler durch Gleichung (5.11) bzw. (5.12). Wird zudem davon ausgegangen, dass die Ordnung der adaptiven Filter eins beträgt, so gilt für das Ausgangssignal des Filters $H_{o,c}$:

$$x_{g,in}[n] = x_{o,in}[n] - h_o[n], \quad (5.19)$$

während für das Ausgangssignal des Filter $H_{g,c}$

$$x_{out}[n] = h_g[n] \cdot x_{g,in}[n] \quad (5.20)$$

gilt. Das Signal x_{out} ist zugleich das endgültige Ausgangssignal der Sensor-Interface-Schaltung, welches bei korrekter Einstellung der Filterkoeffizienten h_o und h_g frei von Offset- und Verstärkungsfehlern ist. Der gesamte Ablauf von Fehlerbestimmung

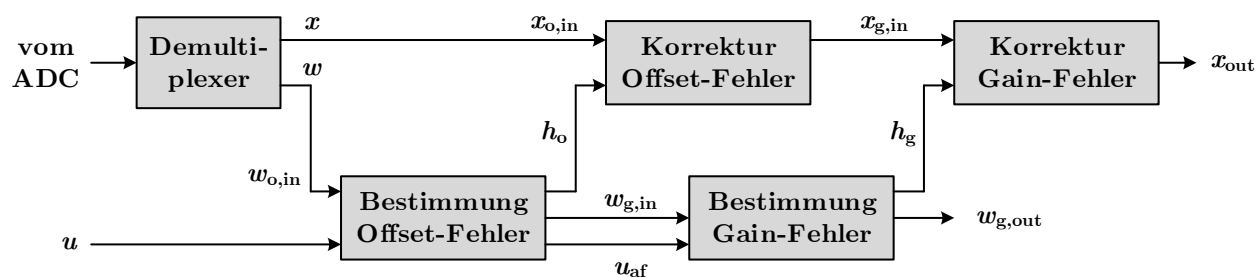


Abbildung 5.7: Gesamter Ablauf der Fehlerbestimmung und -korrektur

und Fehlerkorrektur ist außerdem in Abbildung 5.7 noch einmal zusammenfassend dargestellt.

Wie in den vorangegangenen Abschnitten gezeigt wurde, ist es mit dem in dieser Arbeit entwickelten Verfahren möglich, Offset- und Verstärkungsfehler mit verschiedenen Ursachen zu detektieren und mit Hilfe adaptiver Filter aus einem unbekanntem Nutzsignal zu entfernen. Durch die kontinuierliche Aktualisierung der hierbei verwendeten Korrekturparameter können darüber hinaus nicht nur statische sondern auch zeitlich veränderliche Fehler erkannt und korrigiert werden. Auf diese Weise wird eine dauerhafte Überwachung der betrachteten Sensor-Interface-Schaltung ermöglicht, welche in vielen Anwendungen nützlich ist und einen bedeutenden Vorteil gegenüber klassischen Verfahren zur Fehlerkompensation darstellt.

**6**

Simulationsbasierte Verifikation des Fehler- korrekturverfahrens

Im vorherigen Kapitel wurde ein Verfahren vorgestellt, mit dessen Hilfe verschiedene Offset- und Verstärkungsfehler in einer Sensor-Interface-Schaltung detektiert und korrigiert werden können. Eine erfolgreiche Fehlerbestimmung und -korrektur hängt dabei allerdings von mehreren Faktoren ab. Neben der Art und Größe der vorliegenden Fehler sind dies vor allem die Parameter der verwendeten adaptiven Filter und Algorithmen. In diesem Kapitel soll deshalb der Einfluss dieser Faktoren auf die Fehlerkorrektur untersucht und bewertet werden. Da diese Analyse zudem verschiedene Randbedingungen sowie das Auftreten unterschiedlicher Nichtidealitäten betrachtet, erfolgt zugleich eine Verifikation des Verfahrens. Für eine möglichst realitätsnahe Verifikation wird hierbei als Nutzsignal das Ausgangssignal eines kapazitiven Beschleunigungssensors genutzt, dessen Erzeugung zu Beginn dieses Kapitels erläutert wird. In der nachfolgenden Untersuchung wird dann als Erstes der Einfluss verschiedener Simulationsparameter auf die Fehlerkorrektur analysiert, bevor anschließend die Auswirkungen einzelner und gemeinschaftlich auftretender Fehler betrachtet werden. Weiterhin wird das Auftreten sowohl statischer wie auch dynamischer Fehler untersucht. Die gesamte Verifikation wird dabei mit Hilfe der beiden vorgestellten Simulationsmodelle auf Transistor- und Verhaltensebene durchgeführt sowie mit den in *MATLAB* und *Simulink* implementierten adaptiven Filtern und Algorithmen. Nach der simulationsbasierten Verifikation erfolgt die praktische Verifikation des entwickelten Verfahrens, welche in Kapitel 7 beschrieben ist.

6.1 Erzeugung eines geeigneten Nutzsignals

Beim Aufbau des Testsystems zur Erprobung des Fehlerkorrekturverfahrens, welches in Kapitel 4 beschrieben ist, wurde zur Erzeugung eines Nutzsignals das elektrische Ersatzschaltbild eines kapazitiven Sensors verwendet. Durch die Annahme einer zeitlich veränderlichen Kapazitätsgröße und die entsprechende äußere Anregung der Sensorkapazitäten konnte mit diesem Modell ein sinusförmiges Nutzsignal erzeugt werden,

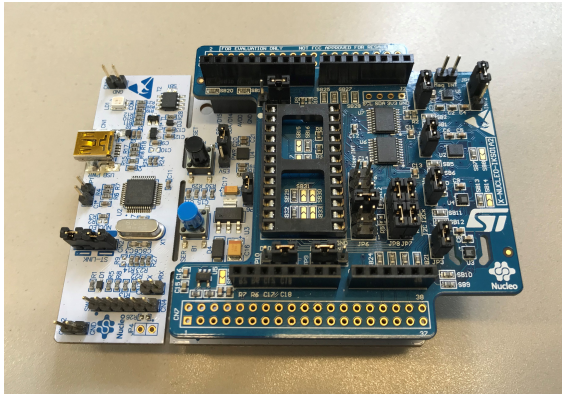


Abbildung 6.1: Entwicklungsplatinen zur Datenaufnahme



Abbildung 6.2: Testaufbau zur Aufnahme von Messdaten

welches der Sensor-Interface-Schaltung als Eingangssignal zugeführt wurde. Im Rahmen der Verifikation soll dieses Signal nun jedoch durch ein wesentlich realitätsnäheres Sensorsignal ersetzt werden.

Für die Erzeugung eines derartigen Sensorsignals kommen im Rahmen dieser Arbeit zwei kommerziell erhältliche Entwicklungsplatinen des Herstellers *STMicroelectronics N.V.* zum Einsatz: das *Sensor-Board STM32 X-NUCLEO-IKS01A2*, mit dem verschiedene physikalische Größen gemessen werden können und das *Evaluations-Board STM32 NUCLEO-F401RE*, welches die aufgenommenen Messdaten auswertet und weiterverarbeitet [STM16], [STM18]. Mit Hilfe des verwendeten Sensor-Boards können hierbei Beschleunigungen, Drehraten, Magnetfelder, Drücke, Feuchtigkeiten und Temperaturen gemessen werden. Da in dieser Arbeit jedoch als Testsystem eine Sensor-Interface-Schaltung für kapazitive Sensoren genutzt wird, kommt nur der 3-Achsen MEMS-Beschleunigungssensor *LSM6DSL* zur Aufnahme eines realitätsnahen Nutzsignals zum Einsatz. Die mit diesem Sensor aufgenommenen Daten werden unmittelbar nach der Messung durch das angeschlossene Evaluations-Board aufbereitet, digitalisiert und auf einem angeschlossenen Computer abgespeichert. Abbildung 6.1 zeigt hierzu die beiden miteinander verbundenen Entwicklungsplatinen.

Aufnahme von Nutzsignalen

Die Aufnahme von Sensordaten erfolgt durch den Einsatz des zuvor beschriebenen Schaltungsaufbaus in einem privaten PKW. In diesem werden die beiden Entwicklungs-Boards zunächst ausgerichtet und dann fest mit der Fahrzeugkarosserie verbunden. Den resultierenden Testaufbau im Fahrzeug zeigt die Abbildung 6.2. Zur Aufnahme von Nutzsignalen werden anschließend verschiedene Fahrmanöver durchgeführt, um so möglichst realitätsnahe Sensordaten zu generieren. Es erfolgt hierbei die kontinuierliche Aufzeichnung der Beschleunigungsdaten in x-, y- und z-Richtung, wobei die x-Richtung der Vorwärtsbewegung des Fahrzeugs entspricht. Die Datenaufzeichnung wird aufgrund von Einschränkungen bei den verwendeten Entwicklungs-Boards zudem mit einer Fre-

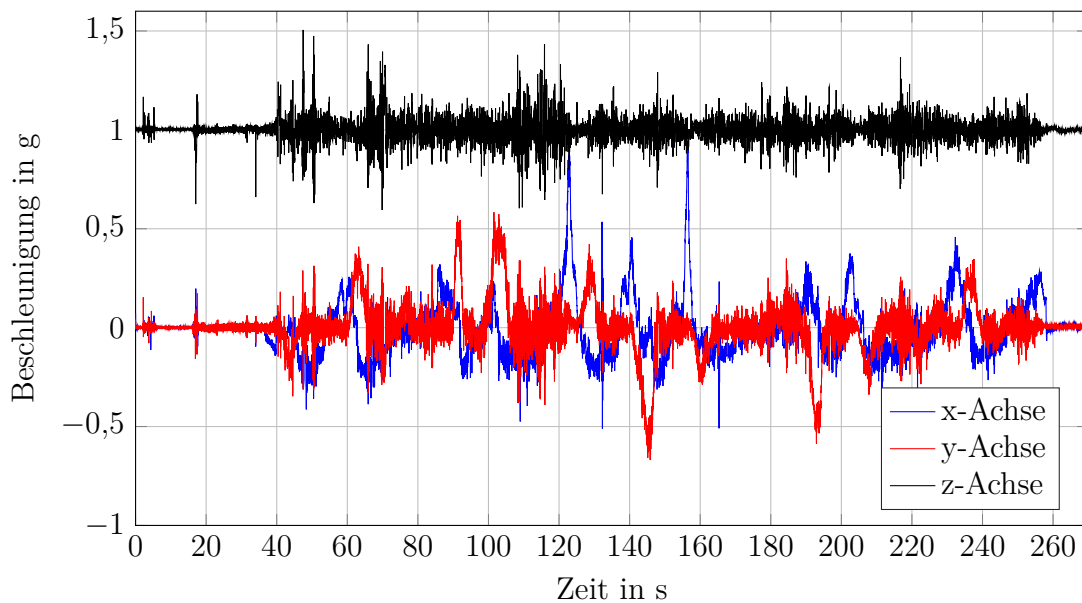


Abbildung 6.3: Aufgezeichnete Beschleunigungsdaten in x-, y- und z-Richtung

quenz von 1 kHz vorgenommen, so dass für jede Richtung 1000 Messwerte pro Sekunde vorliegen. Abbildung 6.3 zeigt exemplarisch die bei einer Testfahrt aufgenommenen Beschleunigungsdaten.

Aufbereitung der Eingangssignale für die Verwendung im Sensor-Interface

Nach dem Abschluss der Datenaufzeichnung durch das Sensor-Board liegen die generierten Messdaten in digitaler Form vor und sind in einer Textdatei abgespeichert. Um die Sensordaten nun für die simulationsbasierte Verifikation nutzen zu können, wird ihre Formatierung derart angepasst, dass eine *Stimuli-Datei* entsteht, welche in die bestehende Simulationsumgebung in *Virtuoso ADE* integriert und hier zur Steuerung einer frei programmierbaren Spannungsquelle genutzt werden kann. Die auf diese Weise konfigurierte Spannungsquelle U_{sens} liefert nachfolgend ein Ausgangssignal, dessen elektrische Spannung den zuvor gemessenen Beschleunigungswerten entspricht. Die Quelle kann somit zur Erzeugung eines realitätsnahen Sensorsignals innerhalb der vorhandenen Simulationsumgebung verwendet werden. Es ist hierbei allerdings erforderlich, die Amplituden der Messwerte an die innerhalb der Interface-Schaltung vorhandenen Spannungspegel anzupassen. Die Beschleunigungswerte werden daher so umgerechnet, dass eine Beschleunigung von 1 g einer Signalamplitude von 200 mV entspricht.

6.2 Durchführung der Schaltungssimulation

Nachdem die Aufnahme der Sensorsignale abgeschlossen ist, wird die simulationsbasierte Verifikation mit der Durchführung der notwendigen Schaltungssimulationen fortgesetzt.

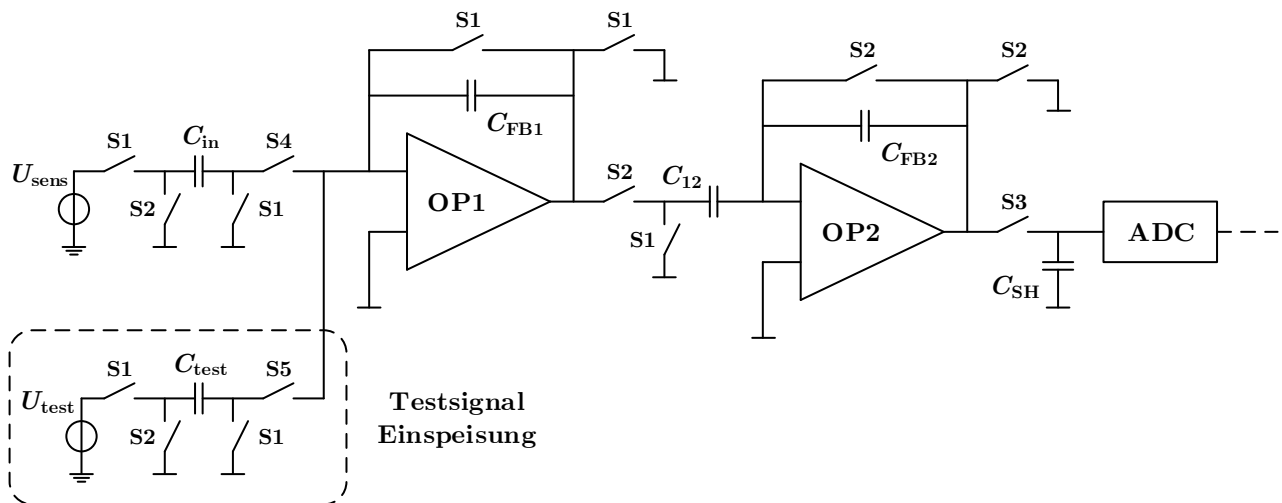


Abbildung 6.4: Aufbau der Sensor-Interface-Schaltung zur Durchführung der simulationsbasierten Verifikation

Vor der Betrachtung und Bewertung der dabei erzielten Ergebnisse sollen zunächst die verwendeten Simulationsmodelle und -parameter kurz vorgestellt werden.

6.2.1 Verwendete Simulationsmodelle und -parameter

Modell und Parameter des analogen Schaltungsteils

Den Ausgangspunkt der simulationsbasierten Verifikation stellt das in *Virtuoso ADE* erstellte Verhaltensmodell des analogen Teils der Sensor-Interface-Schaltung dar, welches in Abbildung 5.1 gezeigt ist. Dieser Schaltung werden, wie in Kapitel 4 und 5 beschrieben, eingangsseitig zwei Signale zugeführt: das Nutzsignal und das Testsignal. Das Nutzsignal wurde dabei bisher mit Hilfe des elektrischen Ersatzschaltbildes eines kapazitiven Sensors erzeugt. Aufgrund der aufgenommenen Beschleunigungsdaten ist dies nun jedoch nicht mehr erforderlich und das Sensormodell wird durch die im vorherigen Abschnitt beschriebene Spannungsquelle U_{sens} ersetzt, welche ein den Beschleunigungswerten äquivalentes Signal liefert. Dieses Signal wird in gleicher Weise wie das Testsignal über eine Eingangskapazität C_{in} in die Interface-Schaltung eingebracht, wobei die Größe dieser Eingangskapazität der Größe der anderen Kapazitäten im Interface entspricht. Somit ergibt sich die in Abbildung 6.4 gezeigte Schaltung, welche nachfolgend als Modell für die simulationsbasierte Verifikation genutzt wird.

Innerhalb des Simulationsmodells können nun unterschiedliche nichtideale Effekte eingestellt werden, die verschiedene Offset- und Verstärkungsfehler zur Folge haben. Zur Detektion derartiger Fehler kommt bei allen Simulationen ein sinusförmiges Testsignal mit einer Amplitude von 50 mV und einer Frequenz von 40 Hz zum Einsatz. Zudem wird die Taktfrequenz der Schalter f_{SW} im Vergleich zur Beschreibung in Kapitel 4 von 10 kHz

Simulationsparameter	Symbol	Wert
positive Versorgungsspannung	U_{DD}	0,8 V - 1,2 V
negative Versorgungsspannung	U_{SS}	0 V
Referenzspannung der Schaltung	U_{ref}	0,5 V
Eingangskapazität Nutzsignal	C_{in}	1 pF
Eingangskapazität Testsignal	C_{test}	1 pF
Feedback-Kapazitäten	C_{FB1}, C_{FB2}	1 pF
Zwischenkapazität	C_{12}	1 pF
S&H-Kapazität	C_{SH}	1 pF
Taktfrequenz der Schalter	f_{SW}	2 kHz
Amplitude der Schaltsignale	U_{SW}	1 V
Betriebstemperatur	T	0° C - 150° C
Alter der Schaltung	t_{age}	0 s - 10 ⁷ s
Amplitude des Testsignals	$U_{A,test}$	50 mV
Frequenz des Testsignals	f_{test}	40 Hz

Tabelle 6.1: Parameter für den analogen Teil der Sensor-Interface-Schaltung während der simulationsbasierten Verifikation

auf 2 kHz reduziert, da das verwendete Nutzsignal nur mit einer Frequenz von 1 kHz aufgenommen wurde. Unter Berücksichtigung des angewandten Multiplex-Verfahrens ist diese Taktfrequenz angemessen, um alle Signalwerte des Nutzsignals erfassen und verarbeiten zu können.

Nachdem Nutz- und Testsignal die Interface-Schaltung durchlaufen haben, wird das Ausgangssignal der Schaltung durch den vorhandenen ADC digitalisiert. Die Auflösung dieses ADCs beträgt dabei 16 Bit und wird im Rahmen der Verifikation nicht verändert. Alle weiteren Simulations- und Schaltungsparameter für den analogen Teil der Interface-Schaltung sind in Tabelle 6.1 zusammengefasst. Hierbei ist für unveränderliche Parameter jeweils ein fester Wert angegeben, während für Parameter, die sich im Rahmen der Verifikation ändern, ein Wertebereich aufgeführt ist. Allerdings existiert auch für die veränderlichen Parameter ein Nominalwert, welcher gewählt wird, um den fehlerfreien Zustand zu simulieren. In diesem Fall wird die Schaltung bei einer Temperatur von 27° C, einer Versorgungsspannung von 1 V und einem Alter von 0 s betrieben.

Modell und Parameter des digitalen Schaltungsteils

Für die Weiterverarbeitung der digitalisierten Daten werden diese an das Modell des digitalen Teils der Interface-Schaltung übergeben, welches in *Simulink* realisiert ist. Innerhalb dieses Modells erfolgt dann die Bestimmung und Korrektur vorliegender Fehler mit Hilfe der in Kapitel 5 beschriebenen Filteralgorithmen. Das Eingangssignal des digitalen Schaltungsteils liegt dabei mit einer Taktfrequenz von 2 kHz vor, wobei es immer abwechselnd einen Signalwert des Nutzsignals und einen Signalwert des Testsignals enthält. Dieses Signal wird durch einen Demultiplexer auf zwei Signalpfade

aufgeteilt, deren Taktfrequenzen dann jeweils 1 kHz betragen. Der gesamte Ablauf von Fehlerbestimmung und -korrektur erfolgt daher ebenfalls mit dieser Frequenz. Aufgrund der Struktur der analogen Schaltung verfügen zudem alle Signalwerte, auch im fehlerfreien Fall, über einen positiven Gleichspannungsanteil von U_{ref} . Für eine vereinfachte Anwendung der Filteralgorithmen wird dieser Anteil vor Beginn der Fehlerbestimmung aus dem Eingangssignal entfernt.

Die für die Fehlerbestimmung genutzten Filteralgorithmen verfügen außerdem über verschiedene Parameter, die in gewissen Grenzen frei gewählt werden können. Mit ihnen lassen sich Geschwindigkeit, Genauigkeit und Stabilität der Fehlerbestimmung steuern. Im Rahmen der simulationsbasierten Verifikation wird die Größe dieser Parameter mehrfach variiert, um so ihren Einfluss auf die Fehlerbestimmung untersuchen zu können. Die Parameterbezeichnungen und -größen sind dabei in den entsprechenden Abschnitten angegeben. Ein Parameter, der in dieser Arbeit nicht variiert wird, ist jedoch die Anzahl der Signalwerte, welche zur Berechnung der Mittelwerte im Rahmen der Offset-Fehlerbestimmung genutzt wird. Für diese Berechnung werden stets die 100 letzten Signalwerte herangezogen.

6.2.2 Darstellung der Simulationsergebnisse

Bevor die eigentliche Verifikation des Fehlerkorrekturverfahrens mit der Variation verschiedener Schaltungsparameter beginnt, soll anhand eines beispielhaft angenommenen Fehlers vorgestellt werden, in welcher Form die Simulationsergebnisse präsentiert werden. Da hierbei nur illustriert wird, was in den einzelnen Abbildungen dargestellt ist und welche Aussagekraft die gezeigten Signale haben, wird auf eine Angabe der gewählte Simulationsparameter an dieser Stelle verzichtet.

Es wird nun exemplarisch angenommen, dass die Sensor-Interface-Schaltung bei einer Temperatur von 125° C betrieben wird und es zu Charge Injection am Schalter unmittelbar vor der Kapazität C_{SH} kommt. Die Folge sind das Auftreten eines Verstärkungs- und eines Offset-Fehlers, welche sich im Ausgangssignal der Interface-Schaltung wiederfinden und nachfolgend zu detektieren und zu korrigieren sind. Das Ausgangssignal der fehlerhaften Schaltung zeigt hierzu die Abbildung 6.5 zusammen mit dem Ausgangssignal einer fehlerfreien Schaltung. Während der Offset-Fehler deutlich zu erkennen ist, fällt der Verstärkungsfehler weniger stark auf, ist aber dennoch vorhanden.

Nach der analogen Signalverarbeitung wird das fehlerbehaftete Ausgangssignal der Sensor-Interface-Schaltung digitalisiert und es erfolgt die Bestimmung von Offset- und Verstärkungsfehlern, wobei mit der Detektion von Offset-Fehlern begonnen wird. Sowohl für diese als auch für die Bestimmung von Verstärkungsfehlern kommt beispielhaft der LMS-Algorithmus zum Einsatz und die Ordnung der verwendeten adaptiven Filter wird zu eins gewählt. Die beiden bedeutendsten Parameter in diesem Prozess sind die Filterkoeffizienten $h_{\text{o,LMS}}$ und $h_{\text{g,LMS}}$, deren zeitliche Verläufe in Abbildung 6.6 gezeigt

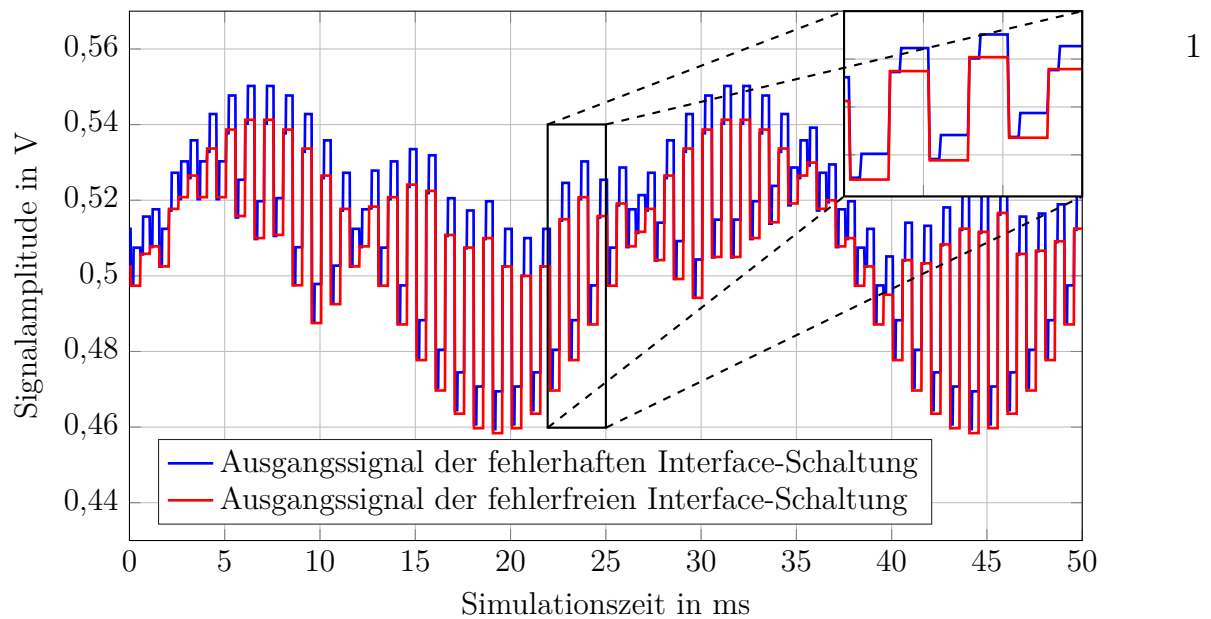


Abbildung 6.5: Ausgangssignale des analogen Teils einer fehlerhaften und einer fehlerfreien Sensor-Interface-Schaltung

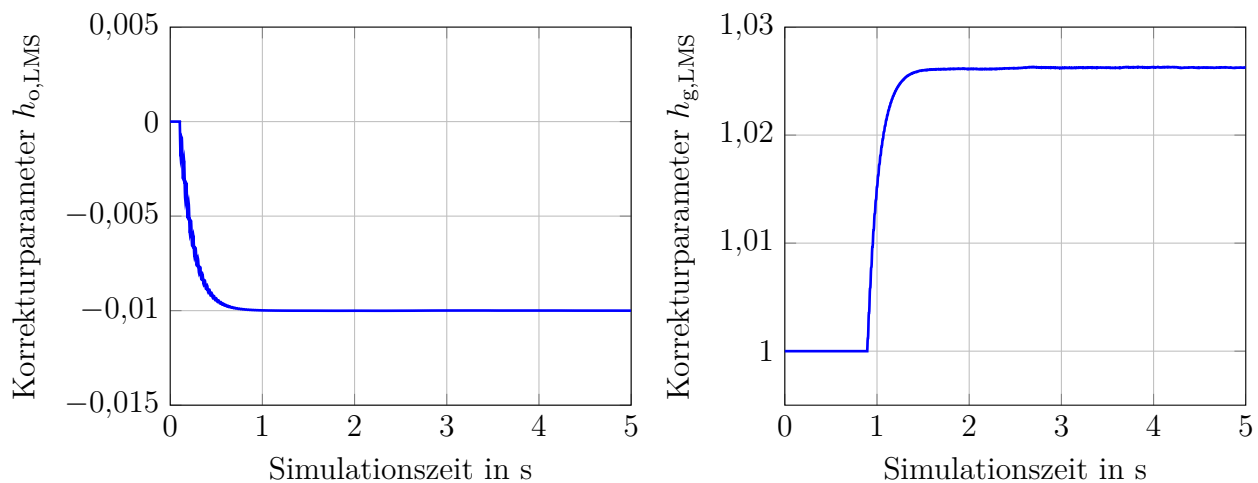


Abbildung 6.6: Zeitliche Verläufe der beiden Korrekturparameter $h_{o,LMS}$ und $h_{g,LMS}$

sind. Bei der Betrachtung dieser beiden Abbildungen fallen mehrere Punkte auf. Als Erstes ist erkennbar, dass die Offset-Fehlerbestimmung erst nach einer gewissen Anzahl von Signalwerten startet. Hierbei handelt es sich um die Anzahl von Werten, die zur Berechnung der beiden Mittelwerte $\bar{w}_{o,out}$ und \bar{u} erforderlich ist. Um eine fehlerhafte Bestimmung des Filterkoeffizienten $h_{o,LMS}$ zu vermeiden, startet seine Anpassung erst nachdem dieser Datensatz vollständig vorliegt. Weiterhin ist zu erkennen, dass auch die Bestimmung von Verstärkungsfehlern erst verzögert beginnt, wodurch auch hier eine fehlerhafte Bestimmung des Filterkoeffizienten $h_{g,LMS}$ verhindert werden soll. Um dies sicherzustellen wird zunächst abgewartet bis ein vorliegender Offset-Fehler vollständig korrigiert worden ist und das Eingangssignal des adaptiven Filters $H_{g,d}$ mittelwertfrei

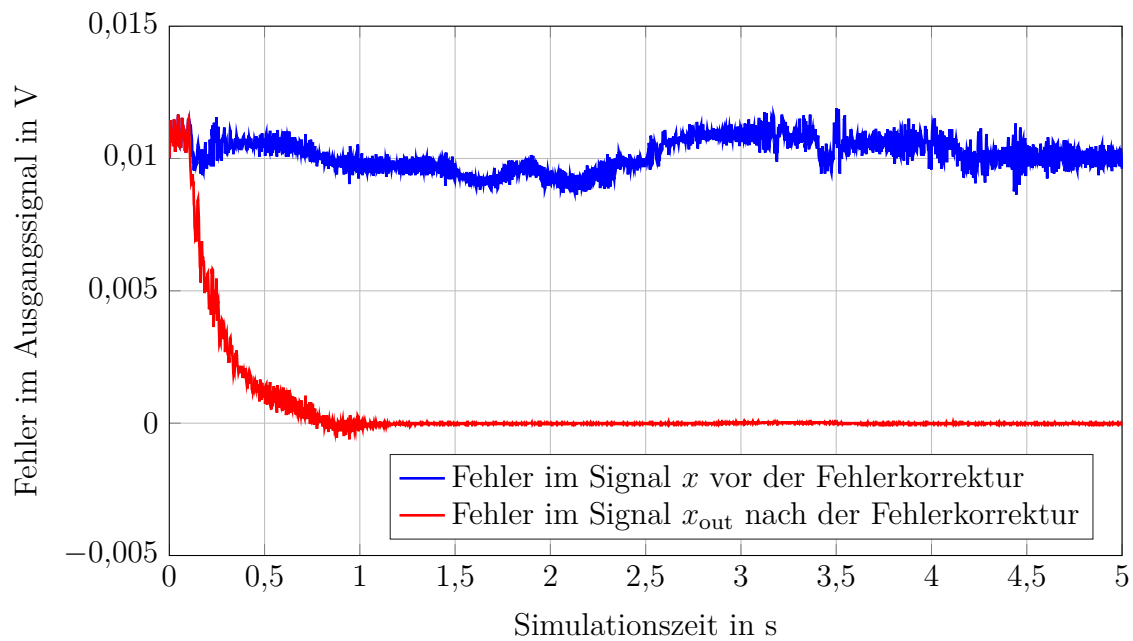


Abbildung 6.7: Fehler im digitalisierten Nutzsignal x vor und x_{out} nach der Fehlerkorrektur

ist. Darüber hinaus fällt in Abbildung 6.6 auf, dass, nachdem der Prozess zur Fehlerbestimmung begonnen hat, beide Filterparameter fortlaufend angepasst werden und sich so kontinuierlich ihrem jeweiligen Zielwert annähern. Nach der benötigten Anzahl von Adaptionsschritten sind die erforderlichen Korrekturparameter dann vollständig bestimmt und die Filterkoeffizienten verändern ihren Wert nur noch minimal. Die Fehlerbestimmung ist zu diesem Zeitpunkt erfolgreich abgeschlossen.

Die im Rahmen der Fehlerbestimmung ermittelten Korrekturparameter werden zudem laufend an die beiden adaptiven Filter $H_{o,c}$ und $H_{g,c}$ weitergegeben, welche die Korrektur des Nutzsignals vornehmen. Ein Gradmesser für die Qualität der Fehlerkorrektur ist dabei der Restfehler, welcher nach dem Abschluss der Fehlerkorrektur noch im digitalen Ausgangssignal der Sensor-Interface-Schaltung verbleibt. Dieser Fehler lässt sich durch einen Vergleich zwischen dem Ausgangssignal der fehlerbehafteten Interface-Schaltung und dem einer fehlerfreien Schaltung bestimmen. Die zeitlichen Verläufe von zwei so erzeugten Fehlersignalen sind in Abbildung 6.7 dargestellt. Hierbei ist zum einen der Fehler im digitalen Signal x vor der Fehlerkorrektur gezeigt und zum anderen der Fehler im digitalen Signal x_{out} nach der Fehlerkorrektur. Es ist deutlich erkennbar, dass die vorliegenden Fehler im Nutzsignal durch das angewendete Verfahren nahezu vollständig korrigiert werden. Um nun die Qualität der Fehlerbestimmung und -korrektur vollständig bewerten zu können, erfolgt in den nachfolgenden Abschnitten eine nähere Untersuchung des entwickelten Verfahrens für verschiedene Simulationsparameter sowie für unterschiedliche Fehlerarten und -größen.

6.3 Variation verschiedener Simulations- und Filterparameter

Für die Durchführung einer erfolgreichen Fehlerkorrektur sind vor allem die Parameter der verwendeten Filteralgorithmen maßgeblich, da über sie nicht nur die Geschwindigkeit und die Genauigkeit der Fehlerkorrektur festgelegt werden, sondern auch die Stabilität des gesamten Korrekturverfahrens. Aus diesem Grund werden die einzelnen Filterparameter bei den Simulationen in diesem Abschnitt mehrfach variiert, um so eine optimale Fehlerbestimmung und -korrektur zu erreichen. Besonders vorteilhaft wirkt sich dabei die Verwendung eines bekannten Testsignals zur Fehlerkorrektur aus. Hierdurch können die Filterparameter optimal an das Testsignal angepasst werden und müssen nicht durch die Beobachtung von Veränderungen im unbekanntem Nutzsinal abgeschätzt werden.

Im Gegensatz zu den Filterparametern, werden die verwendeten Eingangssignale in diesem Abschnitt jedoch nicht variiert und es wird für alle Simulationen das in Abschnitt 6.1 beschriebene Nutzsinal und das in Abschnitt 6.2.1 beschriebene Testsignal verwendet. Ebenso erfolgt an dieser Stelle noch keine Veränderung der vorliegenden Offset- und Verstärkungsfehler, so dass für die Anpassung der Filterkoeffizienten immer die gleiche Ausgangssituation vorliegt. Es wird für die nachfolgenden Simulationen angenommen, dass stets ein Offset-Fehler von +10 mV an der S&H-Kapazität C_{SH} vorliegt und dass die Interface-Schaltung dauerhaft bei einer Betriebstemperatur von 125° C arbeitet, wodurch sich ein Verstärkungsfehler von ca. 2,6% einstellt. Zudem wird bei allen Simulationen davon ausgegangen, dass die genannten Fehler nur getrennt und nicht gemeinschaftlich auftreten. Die Betrachtung unterschiedlicher und gleichzeitig auftretender Nichtidealitäten erfolgt im Abschnitt 6.4.

6.3.1 Filterparameter des LMS-Algorithmus

Die Bestimmung von Offset- und Verstärkungsfehlern mit Hilfe des LMS-Algorithmus erfolgt, wie in Abschnitt 5.4.1 beschrieben, durch die Verwendung der Gleichungen (5.6) und (5.10), über die die beiden Filterkoeffizienten $h_{o,LMS}$ und $h_{g,LMS}$ eingestellt werden. Genau wie bei der späteren Betrachtung des NLMS- und des RLS-Algorithmus wird hierbei die Ordnung der verwendeten adaptiven Filter zu eins gewählt. Eine Untersuchung höherer Filterordnungen erfolgt zudem in Abschnitt 6.3.4. Um die Geschwindigkeit und Genauigkeit der Fehlerbestimmung zu steuern, verfügt der LMS-Algorithmus nur über einen frei wählbaren Parameter, der Schrittweite μ_{LMS} . Die Veränderung dieses Parameters wird nachfolgend sowohl für die Bestimmung eines Offset- wie auch eines Verstärkungsfehlers analysiert.

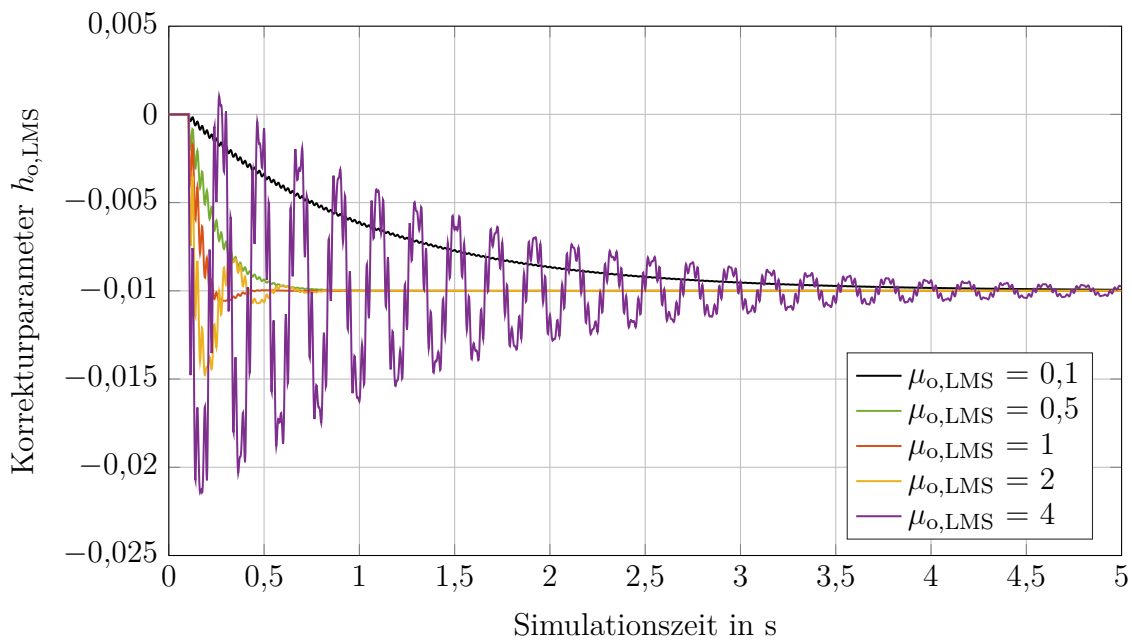


Abbildung 6.8: Zeitliche Verläufe des Korrekturparameters $h_{o,LMS}$ für verschiedene Schrittweiten $\mu_{o,LMS}$

Schrittweite $\mu_{o,LMS}$	Konvergenzzeit $t_{d,o,LMS}$	Restfehler $e_{d,o,LMS}$
0,1	2,83 s	$3,18 \cdot 10^{-8}$
0,5	0,41 s	$4,35 \cdot 10^{-9}$
1	0,21 s	$2,35 \cdot 10^{-9}$
2	0,47 s	$1,97 \cdot 10^{-9}$
4	4,10 s	$6,93 \cdot 10^{-8}$

Tabelle 6.2: Performance-Parameter für die Bestimmung von Offset-Fehlern mit dem LMS-Algorithmus und variabler Schrittweite $\mu_{o,LMS}$

Variation der Schrittweite $\mu_{o,LMS}$

Für die Bestimmung des vorliegenden Offset-Fehlers wird die Schrittweite $\mu_{o,LMS}$ zwischen den Werten 0,1 und 4 variiert. Die resultierenden zeitlichen Verläufe des Korrekturparameters $h_{o,LMS}$ zeigt die Abbildung 6.8 für fünf ausgewählte Schrittweiten. Anhand dieser Abbildung ist deutlich zu erkennen, dass eine kleine Schrittweite zwar zu einer größeren Dauer bei der Fehlerbestimmung führt, aber zugleich auch geringere Schwingungen und ein geringeres Rauschen zur Folge hat. Eine größere Schrittweite hat hingegen eine sehr schnelle Annäherung des Korrekturparameters an den Zielwert zur Folge, verursacht aber auch ein starkes Überschwingen. Die Wahl von noch größeren Schrittweiten führt zudem zu einer Instabilität des Filteralgorithmus.

Für die Bewertung der Simulationsergebnisse können neben der Darstellung in Abbildung 6.8 auch zusätzlich zwei Performance-Parameter angegeben werden. Dies ist zum

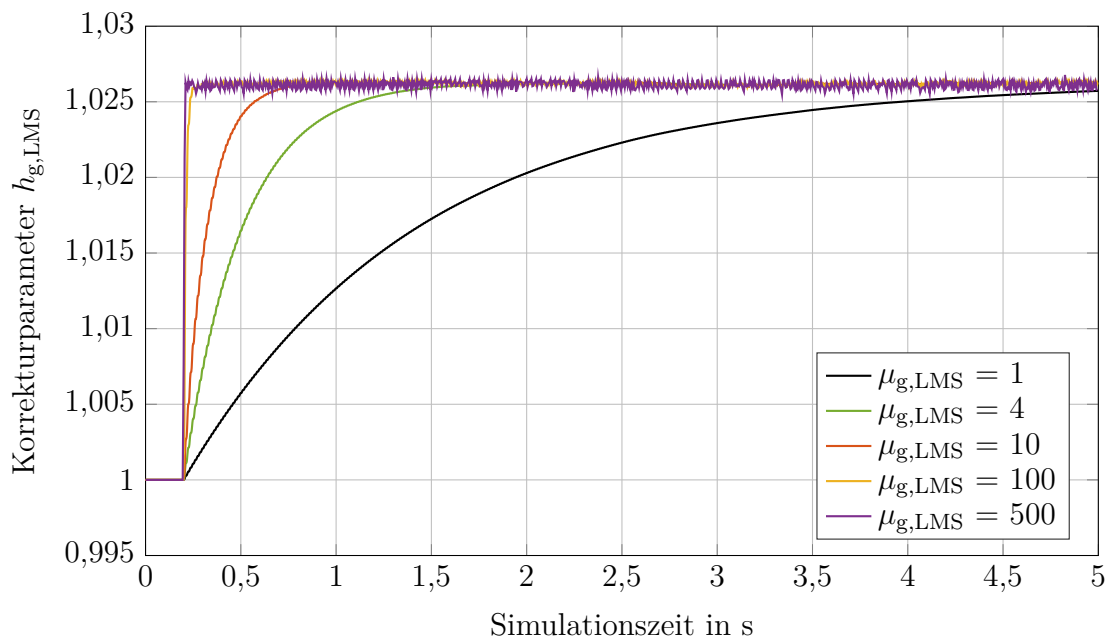


Abbildung 6.9: Zeitliche Verläufe des Korrekturparameters $h_{g,LMS}$ für verschiedene Schrittweiten $\mu_{g,LMS}$

einen die Konvergenzzeit t_d , die erforderlich ist, um den gesuchten Filterkoeffizienten h zu bestimmen und zum anderen der verbleibende Restfehler des Korrekturparameters e_d , welcher sich aus der Größe der Schwankungen um den gefundenen Zielwert ergibt. Für die Bestimmung der Konvergenzzeit t_d ist dabei neben dem Auffinden des korrekten Wertes auch entscheidend, dass sich dieser anschließend nur innerhalb einer vorher festgelegten Schwankungsbreite bewegt. Für diese Schwankungsbreite wird bei der Offset-Fehlerbestimmung ein Wert von $\pm 5 \cdot 10^{-3}$ festgelegt, während bei der Bestimmung von Verstärkungsfehlern eine Schwankungsbreite von $\pm 1 \cdot 10^{-3}$ gewählt wird. Für die Bestimmung des Restfehlers e_d wird außerdem der mittlere quadratische Fehler (MSE) herangezogen. Dieser wird ausgehend vom Zeitpunkt t_d bis zum Ende der Simulationsdauer von 5 s berechnet.

Tabelle 6.2 zeigt die Performance-Parameter für die Bestimmung von Offset-Fehlern mit dem LMS-Algorithmus für die fünf in Abbildung 6.8 dargestellten Schrittweiten. Die Tabelle spiegelt somit die grafischen Ergebnisse noch einmal in Zahlenform wider. Aus beiden Darstellungsformen wird deutlich, dass für die optimale Wahl der Schrittweite ein Kompromiss aus einer möglichst geringen Konvergenzzeit und einem möglichst geringen Restfehler gefunden werden sollte. Auf Grundlage der erzielten Ergebnisse ist es daher sinnvoll für den Parameter $\mu_{o,LMS}$ einen Wert zwischen 0,5 und 1 zu wählen.

Variation der Schrittweite $\mu_{g,LMS}$

Analog zum Vorgehen bei der Bestimmung von Offset-Fehlern, wird auch bei der Bestimmung von Verstärkungsfehlern mit dem LMS-Algorithmus die Schrittweite $\mu_{g,LMS}$

Schrittweite	Konvergenzzeit	Restfehler
$\mu_{g,LMS}$	$t_{d,g,LMS}$	$e_{d,g,LMS}$
1	3,984 s	$3,18 \cdot 10^{-8}$
4	0,935 s	$4,35 \cdot 10^{-9}$
10	0,398 s	$2,35 \cdot 10^{-9}$
100	0,036 s	$1,97 \cdot 10^{-9}$
500	0,008 s	$6,93 \cdot 10^{-8}$

Tabelle 6.3: Performance-Parameter für die Bestimmung von Verstärkungsfehlern mit dem LMS-Algorithmus und variabler Schrittweite $\mu_{g,LMS}$

variiert. Anders als zuvor wird sie nun allerdings zwischen den beiden Werten 1 und 500 verändert. Die zeitlichen Verläufe des Korrekturparameters $h_{g,LMS}$ sind erneut für fünf ausgewählte Schrittweiten in Abbildung 6.9 dargestellt. Bei Betrachtung dieser Abbildung zeigt sich ein ähnliches Bild wie bei der Offset-Fehlerbestimmung. Während eine kleine Schrittweite auch hier eine große Konvergenzzeit und ein geringes Rauschen zur Folge hat, ist dies bei großen Schrittweiten umgekehrt. Dieses Ergebnis bestätigt auch die Betrachtung der Performance-Parameter $t_{d,g,LMS}$ und $e_{d,g,LMS}$, welche für die fünf dargestellten Schrittweiten in Tabelle 6.3 aufgelistet sind. Die optimale Schrittweite für die Bestimmung von Verstärkungsfehlern liegt somit im Bereich von 10 bis 100.

Einen deutlichen Unterschied zwischen der Bestimmung von Offset- und Verstärkungsfehlern gibt es folglich bei der Größe der optimalen Schrittweiten $\mu_{o,LMS}$ und $\mu_{g,LMS}$. Während die optimale Schrittweite für die Offset-Fehlerbestimmung im Bereich von 0,5 bis 1 gewählt werden sollte, liegt sie bei der Verstärkungsfehlerbestimmung zwischen den Werten 10 und 100. Die Ursache hierfür ist die verwendete Mittelwertbildung bei der Bestimmung von Offset-Fehlern, die immer auf den 100 letzten Signalwerten beruht. Im Gegensatz dazu wird bei der Bestimmung von Verstärkungsfehlern immer nur der aktuelle Signalwert verwendet. Hierdurch muss die Schrittweite bei der Offset-Fehlerbestimmung wesentlich geringer gewählt werden, um ein Überschwingen und letztlich eine Instabilität des Filteralgorithmus zu verhindern.

6.3.2 Filterparameter des NLMS-Algorithmus

Die Bestimmung der Filterkoeffizienten $h_{o,NLMS}$ und $h_{g,NLMS}$ mit Hilfe des NLMS-Algorithmus erfolgt durch die Update-Gleichungen (5.13) und (5.14). Anders als beim LMS-Algorithmus können innerhalb dieser beiden Gleichungen aber jeweils zwei Parameter eingestellt werden. Dies ist zum einen die Schrittweitenkonstante $\mu_{NLMS,c}$ und zum anderen die Regulierungskonstante ε_{NLMS} des NLMS-Algorithmus. Die Variation beider Parameter soll auch hier für das Vorliegen eines Offset- und eines Verstärkungsfehlers untersucht werden, wobei jedoch immer einer der beiden Parameter konstant gehalten wird.

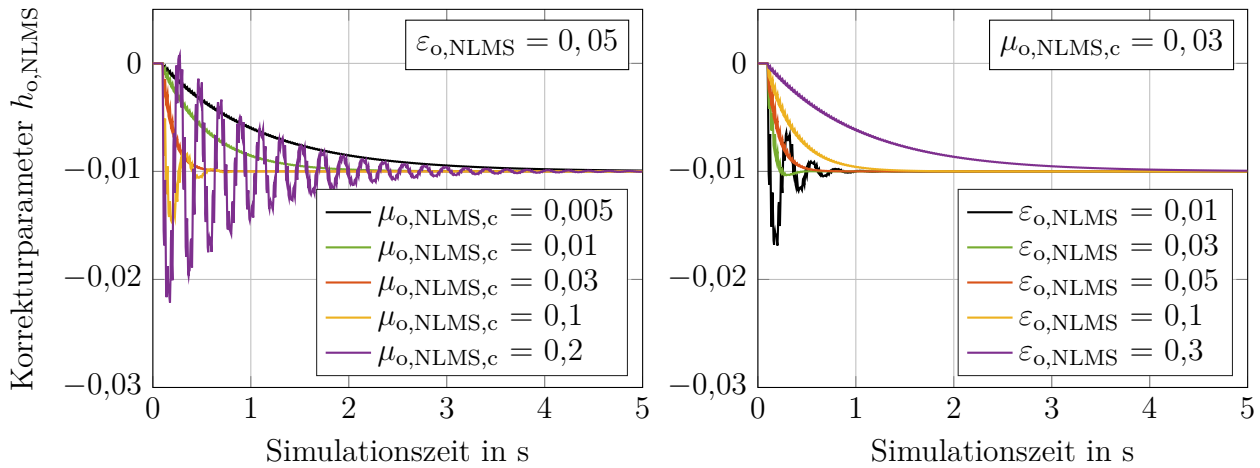


Abbildung 6.10: Zeitliche Verläufe des Korrekturparameters $h_{o,NLMS}$ für verschiedene Filterparameter

Schrittweitenk.	Regulierungsk.	Konvergenzzeit	Restfehler
$\mu_{o,NLMS,c}$	$\epsilon_{o,NLMS}$	$t_{d,o,NLMS}$	$e_{d,o,NLMS}$
0,005	0,05	2,985 s	$3,07 \cdot 10^{-8}$
0,01	0,05	1,408 s	$2,32 \cdot 10^{-8}$
0,03	0,05	0,332 s	$2,88 \cdot 10^{-9}$
0,1	0,05	0,404 s	$1,36 \cdot 10^{-9}$
0,2	0,05	2,702 s	$2,18 \cdot 10^{-8}$
0,03	0,01	0,504 s	$3,89 \cdot 10^{-9}$
0,03	0,03	0,131 s	$2,28 \cdot 10^{-9}$
0,03	0,05	0,332 s	$2,88 \cdot 10^{-9}$
0,03	0,1	0,836 s	$8,34 \cdot 10^{-9}$
0,03	0,3	2,857 s	$5,06 \cdot 10^{-7}$

Tabelle 6.4: Performance-Parameter für die Bestimmung von Offset-Fehlern mit dem NLMS-Algorithmus

Variation der Parameter $\mu_{o,NLMS,c}$ und $\epsilon_{o,NLMS}$

Für die Bestimmung des vorliegenden Offset-Fehlers wird zunächst die Schrittweitenkonstante $\mu_{o,NLMS,c}$ in einem Bereich von 0,005 bis 0,2 variiert, während für die Regulierungskonstante $\epsilon_{o,NLMS}$ ein fester Wert von 0,05 angenommen wird. Anschließend wird dann für die Schrittweite $\mu_{o,NLMS,c}$ ein konstanter Wert von 0,03 angenommen und die Regulierungskonstante $\epsilon_{o,NLMS}$ wird in einem Bereich von 0,01 bis 0,3 verändert. Die Ergebnisse dieser Parametervariationen zeigt die Abbildung 6.10. Hierbei ist links die Veränderung der Schrittweitenkonstanten $\mu_{o,NLMS,c}$ und rechts die Variation der Regulierungskonstanten $\epsilon_{o,NLMS}$ dargestellt. Tabelle 6.4 zeigt zudem die berechneten Performance-Parameter für die in Abbildung 6.10 gezeigten Schrittweiten.

Bei der Betrachtung der Simulationsergebnisse ist erkennbar, dass sich diese in Bezug auf die Schrittweite nur unwesentlich von den Ergebnissen der Offset-Fehlerbestimmung mit dem LMS-Algorithmus unterscheiden und dass die Wahl von größeren bzw. kleineren Schrittweiten vergleichbare Auswirkungen hat. Es fällt allerdings auf, dass der absolute Wert für die optimale Schrittweite beim NLMS-Algorithmus wesentlich kleiner als beim LMS-Algorithmus gewählt werden muss. Der Grund hierfür ist, dass die Leistung des Filtereingangssignals gemäß Gleichung (2.29) mit in die Größe der Schrittweite $\mu_{o,NLMS}$ einfließt. Hierdurch nimmt die effektive Größe der Schrittweite zu und der Wert für die Schrittweitenkonstante $\mu_{o,NLMS,c}$ muss geringer gewählt werden als beim LMS-Algorithmus.

Ein ähnliches Bild wie bei der Wahl der Schrittweite $\mu_{o,NLMS,c}$ zeigt sich auch bei der Wahl der Regulierungskonstanten $\varepsilon_{o,NLMS}$. Im Gegensatz zur Schrittweite führen hier jedoch kleine Werte zu einer schnellen Konvergenz und einem großen Restfehler, während große Werte ein langsames Konvergieren und einen geringen Restfehler zur Folge haben. Außerdem kann die Wahl einer zu kleinen Regulierungskonstanten genau wie die Wahl einer zu großen Schrittweite zur Instabilität des Filteralgorithmus führen. Die Variation beider Parameter hat also vergleichbare Auswirkungen. Folglich ist auch eine Vielzahl von Parameterkombinationen geeignet, ähnliche Korrekturergebnisse zu liefern. Eine Kombination, die zu einer geringen Konvergenzzeit bei zugleich geringem Restfehler führt, besteht zum Beispiel aus den beiden Werten $\mu_{o,NLMS,c} = 0,03$ und $\varepsilon_{o,NLMS} = 0,03$.

Variation der Parameter $\mu_{g,NLMS,c}$ und $\varepsilon_{g,NLMS}$

Zur Ermittlung der optimalen Bedingungen für die Bestimmung von Verstärkungsfehlern mit Hilfe des NLMS-Algorithmus werden die beiden Filterparameter $\mu_{g,NLMS,c}$ und $\varepsilon_{g,NLMS}$ mehrfach variiert. Auch hierbei wird jeweils einer der beiden Parameter konstant gehalten, während der andere verändert wird. Die Schrittweite $\mu_{g,NLMS,c}$ wird somit bei einer gleichbleibenden Regulierungskonstanten von $\varepsilon_{g,NLMS} = 0,05$ in einem Bereich von 0,2 bis 50 variiert, während die Regulierungskonstante bei einer festen Schrittweite von $\mu_{g,NLMS,c} = 1$ zwischen den Werten 0,001 und 0,5 verändert wird.

Bei der Simulation unterschiedlicher Parameter zeigt sich ein ähnliches Verhalten wie bei der Fehlerbestimmung mit Hilfe des LMS-Algorithmus. Auf eine grafische Darstellung der Ergebnisse wird daher an dieser Stelle verzichtet. Die Performance-Parameter sind jedoch für bestimmte Kombinationen aus Filterparametern in Tabelle 6.5 dargestellt und liefern vergleichbare Tendenzen wie die Ergebnisse bei der Variation von $\mu_{o,NLMS,c}$ und $\varepsilon_{o,NLMS}$. Außerdem sind auch hier die Schrittweiten im Vergleich zur Offset-Fehlerbestimmung wesentlich größer gewählt worden, was allerdings auf die fehlende Mittelwertbildung zurückzuführen ist. Genau wie bei der Offset-Fehlerbestimmung lassen sich zudem mehrere Parameterkombinationen angeben, die vergleichbar gute Ergebnisse bei der Bestimmung von Verstärkungsfehlern liefern. Eine Möglichkeit, derartige Ergebnisse zu erzielen, bietet zum Beispiel die Wahl von $\mu_{g,NLMS,c} = 1$ und $\varepsilon_{g,NLMS} = 0,01$.

Schrittweitenk.	Regulierungsk.	Konvergenzzeit	Restfehler
$\mu_{g,NLMS,c}$	$\varepsilon_{g,NLMS}$	$t_{d,g,NLMS}$	$e_{d,g,NLMS}$
0,1	0,05	1,996 s	$1,12 \cdot 10^{-7}$
0,5	0,05	0,407 s	$1,71 \cdot 10^{-8}$
1	0,05	0,206 s	$1,15 \cdot 10^{-8}$
5	0,05	0,036 s	$1,29 \cdot 10^{-8}$
50	0,05	—	—
1	0,001	0,008 s	$6,72 \cdot 10^{-8}$
1	0,01	0,044 s	$1,18 \cdot 10^{-8}$
1	0,05	0,206 s	$1,17 \cdot 10^{-8}$
1	0,1	0,399 s	$1,71 \cdot 10^{-8}$
1	0,5	1,957 s	$1,06 \cdot 10^{-7}$

Tabelle 6.5: Performance-Parameter für die Bestimmung von Verstärkungsfehlern mit dem NLMS-Algorithmus

6.3.3 Filterparameter des RLS-Algorithmus

Der dritte Filteralgorithmus, mit dem in dieser Arbeit Offset- und Verstärkungsfehler bestimmt werden sollen, ist der RLS-Algorithmus. Zur Bestimmung der Filterkoeffizienten $h_{o,RLS}$ und $h_{g,RLS}$ nutzt dieser Algorithmus die Update-Gleichungen (5.15) und (5.17). Beide Gleichungen hängen dabei über die Kalman-Verstärkung indirekt von zwei Parametern ab, mit denen Geschwindigkeit und Genauigkeit der Fehlerbestimmung gesteuert werden können. Dies ist zum einen der Vergessensfaktor λ_{RLS} , der die Gewichtung vergangener Signalwerte festlegt, und zum anderen die Initialisierungskonstante δ_{RLS} , über die der Startwert der inversen Autokorrelationsmatrix \mathbf{R}_{RLS}^{-1} bestimmt wird. Der Einfluss dieser beiden Parameter auf die Bestimmung von Offset- und Verstärkungsfehlern soll nachfolgend analysiert werden.

Variation der Parameter $\delta_{o,RLS}$ und $\lambda_{o,RLS}$

Genau wie bei der Untersuchung von Parametervariationen beim NLMS-Algorithmus soll auch hier immer nur einer der betrachteten Filterparameter variiert werden, während der andere konstant gehalten wird. Es wird daher zunächst der Parameter $\delta_{o,RLS}$ im Bereich von 0,01 bis 5 verändert, während der Wert des Vergessensfaktors $\lambda_{o,RLS} = 0,9990$ beträgt. Anschließend wird dann für $\delta_{o,RLS}$ ein fester Wert von 0,5 gewählt, während der Filterparameter $\lambda_{o,RLS}$ zwischen 0,9952 und 0,9999 variiert wird. Die Ergebnisse dieser Analyse sind zum einen in der Abbildung 6.11 grafisch dargestellt und zum anderen in der Tabelle 6.6 zusammengefasst.

Bei der Betrachtung der Ergebnisse ist deutlich zu erkennen, dass sich beim RLS-Algorithmus ein ähnliches Verhalten zeigt wie beim LMS- und beim NLMS-Algorithmus. Dies wird insbesondere bei der Variation der Initialisierungskonstanten $\delta_{o,RLS}$ deut-

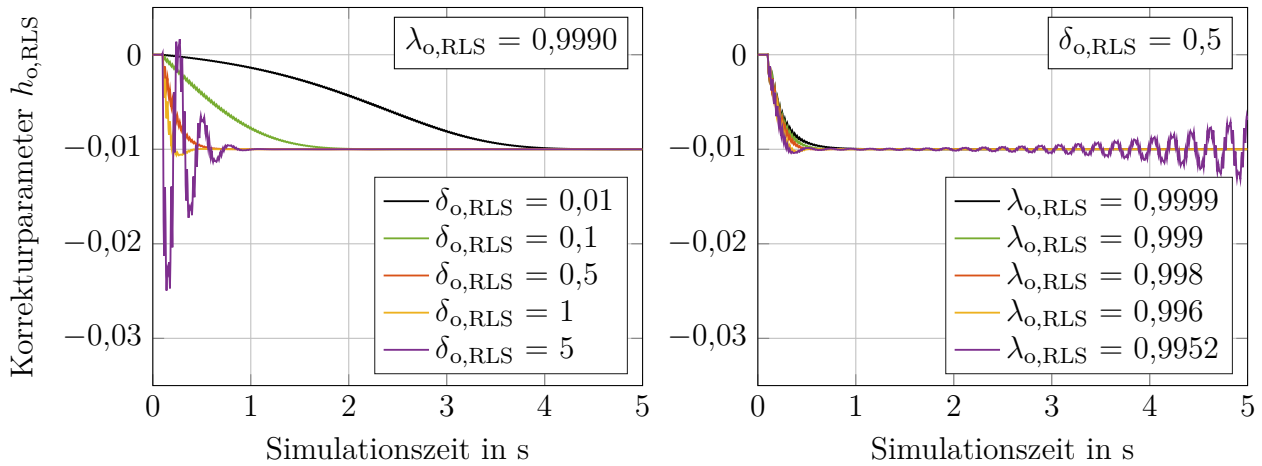


Abbildung 6.11: Zeitliche Verläufe des Korrekturparameters $h_{o,RLS}$ für verschiedene Filterparameter

Initialisierungsk. $\delta_{o,RLS}$	Vergessensf. $\lambda_{o,RLS}$	Konvergenzzeit $t_{d,o,RLS}$	Restfehler $e_{d,o,RLS}$
0,01	0,9990	3,506 s	$2,56 \cdot 10^{-8}$
0,1	0,9990	1,405 s	$7,76 \cdot 10^{-9}$
0,5	0,9990	0,359 s	$2,71 \cdot 10^{-9}$
1	0,9990	0,228 s	$1,12 \cdot 10^{-9}$
5	0,9990	0,606 s	$3,27 \cdot 10^{-9}$
0,5	0,9999	0,479 s	$4,40 \cdot 10^{-9}$
0,5	0,9990	0,359 s	$2,71 \cdot 10^{-9}$
0,5	0,9980	0,303 s	$9,02 \cdot 10^{-10}$
0,5	0,9960	0,209 s	$1,49 \cdot 10^{-9}$
0,5	0,9952	—	—

Tabelle 6.6: Performance-Parameter für die Bestimmung von Offset-Fehlern mit dem RLS-Algorithmus

lich, die vergleichbare Auswirkungen hat wie die Veränderungen der Schrittweiten bei den beiden anderen Algorithmen. Auch hier führt ein kleiner Wert zu einer großen Konvergenzzeit, während ein großer Wert eine schnelle Konvergenz bei starkem Überschwingen und größerem Restfehler zur Folge hat. Bei der Offset-Fehlerbestimmung zeigt der RLS-Algorithmus darüber hinaus eine große Empfindlichkeit gegenüber dem Vergessensfaktors $\lambda_{o,RLS}$. Wie anhand von Abbildung 6.11 deutlich wird, ist hier stets ein Wert nahe eins zu wählen, da schon eine Abweichung von weniger als 0,5% von diesem Wert zu einem Aufschwingen und damit zur Instabilität des Filteralgorithmus führt. Auf Grundlage der dargestellten Ergebnisse bietet sich deshalb für eine schnelle Fehlerbestimmung bei zugleich geringem Restfehler zum Beispiel die Wahl von $\delta_{o,RLS} = 1$ und $\lambda_{o,RLS} = 0,9990$ an.

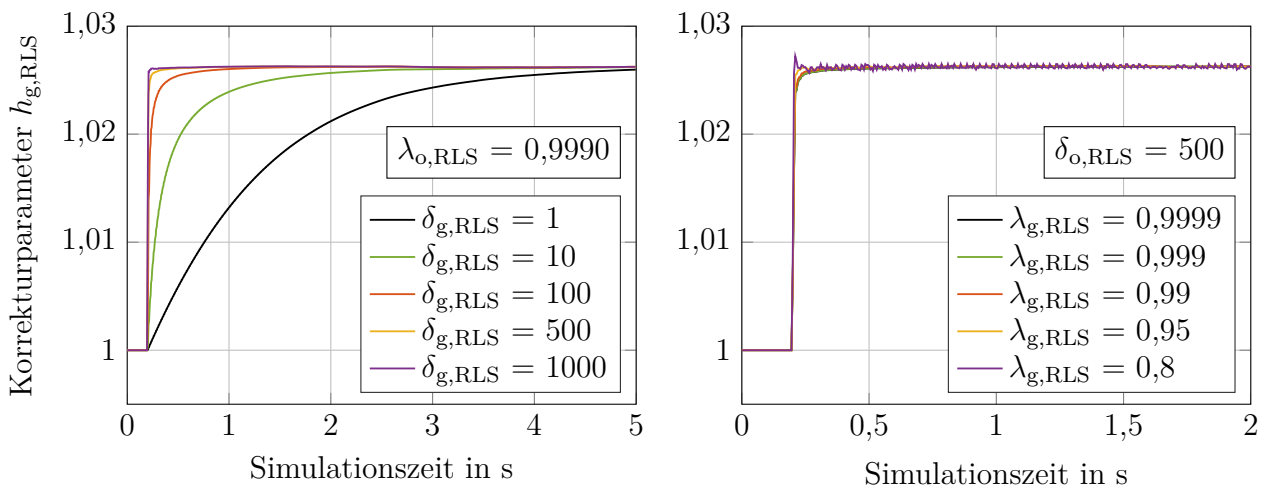


Abbildung 6.12: Zeitliche Verläufe des Korrekturparameters $h_{g,RLS}$ für verschiedene Filterparameter

Initialisierungsk. $\delta_{g,RLS}$	Vergessensf. $\lambda_{g,RLS}$	Konvergenzzeit $t_{d,g,RLS}$	Restfehler $e_{d,g,RLS}$
1	0,9990	3,460 s	$3,47 \cdot 10^{-7}$
10	0,9990	1,333 s	$1,14 \cdot 10^{-7}$
100	0,9990	0,206 s	$3,16 \cdot 10^{-8}$
500	0,9990	0,033 s	$8,02 \cdot 10^{-9}$
1000	0,9990	0,009 s	$3,06 \cdot 10^{-9}$
500	0,9999	0,033 s	$8,11 \cdot 10^{-9}$
500	0,9990	0,033 s	$8,02 \cdot 10^{-9}$
500	0,9980	0,024 s	$9,24 \cdot 10^{-9}$
500	0,9960	0,010 s	$1,01 \cdot 10^{-8}$
500	0,9952	0,012 s	$3,23 \cdot 10^{-8}$

Tabelle 6.7: Performance-Parameter für die Bestimmung von Verstärkungsfehlern mit dem RLS-Algorithmus

Variation der Parameter $\delta_{g,RLS}$ und $\lambda_{g,RLS}$

Nachfolgend soll der Einfluss der beiden Filterparameter $\delta_{g,RLS}$ und $\lambda_{g,RLS}$ auf die Bestimmung von Verstärkungsfehlern untersucht werden. Wie bereits bei der Offset-Fehlerbestimmung festgestellt wurde, hat die Initialisierungskonstante $\delta_{g,RLS}$ dabei eine ähnliche Auswirkung auf die Fehlerbestimmung wie die Schrittweiten beim LMS- und beim NLMS-Algorithmus. Folglich ist dieser Parameter bei der Bestimmung von Verstärkungsfehlern wesentlich größer zu wählen, da es hier zu keiner Mittelwertbildung kommt. Sein Wert wird daher bei einem festen Vergessensfaktor von $\lambda_{g,RLS} = 0,9990$ im Bereich von 1 bis 1000 variiert, bevor anschließend der Vergessensfaktor bei einem festen Wert von $\delta_{g,RLS} = 500$ von 0,8 bis 0,9999 verändert wird. Die Ergebnisse dieser Parametervariationen sind in Abbildung 6.12 und Tabelle 6.7 dargestellt.

Im Gegensatz zur Offset-Fehlerbestimmung unterscheiden sich die gezeigten Ergebnisse deutlich von denen der Fehlerbestimmung mit dem LMS- oder dem NLMS-Algorithmus. Die Wahl eines kleinen Wertes für die Initialisierungskonstante $\delta_{g,RLS}$ führt zwar auch hier zu einer langsamen Konvergenz, allerdings ist bei der Wahl eines größeren Wertes kein Überschwingen oder die Zunahme des Restfehlers zu beobachten. Stattdessen wird durch einen großen Wert eine sehr kurze Konvergenzzeit bei zugleich geringem Fehler erreicht. Auch die Variation des Vergessensfaktors führt erst bei, im Vergleich zur Offset-Fehlerbestimmung, sehr kleinen Werten zu einer merklichen Zunahme des Restfehlers und einem leichten Überschwingen.

Abschließend lässt sich somit feststellen, dass der RLS-Algorithmus vor allem bei der Bestimmung von Verstärkungsfehlern den beiden anderen Filteralgorithmen deutlich überlegen ist. Während LMS- und NLMS-Algorithmus hier vergleichbare Ergebnisse liefern, ist eine Fehlerbestimmung mit dem RLS-Algorithmus wesentlich schneller möglich. Weniger deutlich fällt der Unterschied hingegen bei der Offset-Fehlerbestimmung aus. Bei optimal eingestellten Filterparametern erfolgt hier mit dem NLMS-Algorithmus die schnellste Fehlerbestimmung, wobei LMS- und RLS-Algorithmus jedoch nur geringfügig langsamer sind und der RLS-Algorithmus zudem den geringsten Restfehler aufweist. Bei der Bewertung der drei Filteralgorithmen muss außerdem bedacht werden, dass ihre Ausführung jeweils einen unterschiedlichen Rechenaufwand erfordert. Während die Anwendung des LMS-Algorithmus hierbei die wenigsten Ressourcen benötigt, erfordert der RLS-Algorithmus aufgrund der aufwendigeren Rechenoperationen die meiste Leistung. Dies wird insbesondere bei der Verwendung höherer Filterordnungen deutlich, da diese die vermehrte Ausführung von Matrixoperationen erfordern. Eine nähere Untersuchung von verschiedenen Filterordnungen erfolgt daher im nachfolgenden Abschnitt.

6.3.4 Ordnung der adaptiven Filter

In allen vorangegangenen Untersuchungen wurden stets adaptive Filter verwendet, die eine Filterordnung von eins aufwiesen. Dementsprechend hingen die Ausgangssignale der adaptiven Filter lediglich von dem aktuellen Filtereingangssignal und einem skalaren Filterkoeffizienten ab. Vergangene Signalwerte oder unterschiedliche Koeffizienten wurden folglich nicht zur Berechnung des Filterausgangssignals herangezogen. Üblicherweise werden beim Einsatz adaptiver Filter jedoch höhere Filterordnungen verwendet, da sich hierdurch in typischen Anwendungsgebieten, wie der Rauschunterdrückung oder der Echokompensation, erhebliche Verbesserungen der Filtereigenschaften erzielen lassen [MH00]. In diesem Abschnitt soll daher der Einfluss einer höheren Filterordnung auf die Bestimmung von Fehlern innerhalb einer Sensor-Interface-Schaltung untersucht werden. Hierbei wird jedoch ausschließlich die Filterordnung variiert, während alle anderen Filterparameter konstant gehalten werden.

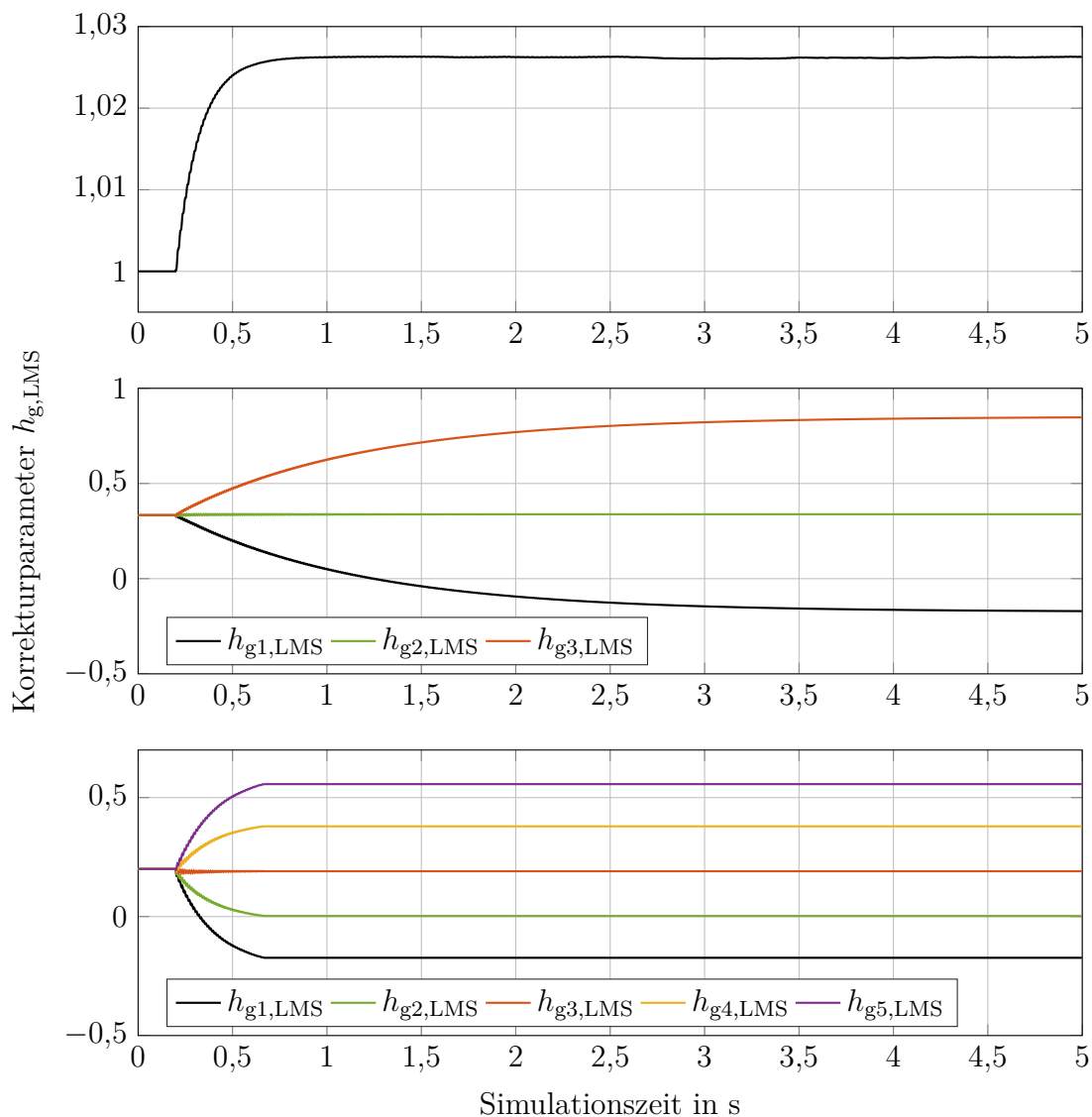


Abbildung 6.13: Zeitliche Verläufe der Koeffizienten des Vektors $\mathbf{h}_{g,LMS}$ für die Filterordnungen eins (oben), drei (Mitte) und fünf (unten)

Höhere Filterordnung bei der Anwendung des LMS-Algorithmus

Zunächst soll der Einfluss einer höheren Filterordnung auf die Fehlerbestimmung mit dem LMS-Algorithmus untersucht werden. Für die Bestimmung der Koeffizientenvektoren $\mathbf{h}_{o,LMS}$ und $\mathbf{h}_{g,LMS}$ kommen dabei weiterhin die beiden Update-Gleichungen (5.6) und (5.10) zum Einsatz, diesmal jedoch in ihrer vektoriellen Form. Die Schrittweiten des Filteralgorithmus betragen bei dieser Analyse außerdem $\mu_{o,LMS} = 0,5$ und $\mu_{g,LMS} = 10$. Nachfolgend wird dann die Ordnung der adaptiven Filter variiert, wobei jeweils Filterordnungen von eins, drei und fünf betrachtet werden.

Da die Bestimmung von Offset- und Verstärkungsfehlern in Bezug auf die Filterordnung zu gleichwertigen Ergebnissen führt, sollen im Anschluss nur die Auswirkungen dieser Größe auf den Korrekturparameter $\mathbf{h}_{g,LMS}$ betrachtet werden. Abbildung 6.13

zeigt dementsprechend die zeitlichen Verläufe der Koeffizienten des Vektors $\mathbf{h}_{g,\text{LMS}}$ für die drei untersuchten Filterordnungen. Hierbei zeigt die obere Darstellung eine Filterordnung von eins, die mittlere Darstellung eine Filterordnung von drei und die untere Darstellung eine Filterordnung von fünf. Es ist deutlich zu erkennen, dass eine veränderte Filterordnung auf der einen Seite zu großen Abweichungen zwischen den einzelnen Einträgen des Koeffizientenvektors $\mathbf{h}_{g,\text{LMS}}$ führt und auf der anderen Seite zu großen Unterschieden bei den Konvergenzzeiten. Durch die Anpassung der Schrittweite $\mu_{g,\text{LMS}}$ können zwar die Konvergenzzeiten verkürzt werden, eine Verbesserung der Filtereigenschaften gegenüber einem Filter mit der Ordnung eins kann jedoch nicht beobachtet werden. Somit bleibt festzustellen, dass durch die Verwendung einer höheren Filterordnung bei der Anwendung des LMS-Algorithmus keine Verbesserung der Fehlerbestimmung erzielt werden kann. Ähnliche Ergebnisse lassen sich zudem bei der Anwendung des NLMS-Algorithmus beobachten, weshalb auf eine genauere Analyse dieses Filteralgorithmus verzichtet wird.

Höhere Filterordnung bei der Anwendung des RLS-Algorithmus

Nachdem zuvor die Auswirkungen von höheren Filterordnungen auf die Fehlerbestimmung mit dem LMS-Algorithmus analysiert worden sind, erfolgt dies nun auch für die Fehlerbestimmung mit dem RLS-Algorithmus. Hierbei wird allerdings erneut nur der Einfluss der Filterordnung auf den Vektor $\mathbf{h}_{g,\text{RLS}}$ zur Bestimmung von Verstärkungsfehlern betrachtet. Dieser wird mit Hilfe der Update-Gleichung (5.17) bestimmt und soll ebenfalls für die drei Filterordnungen eins, drei und fünf untersucht werden. Abbildung 6.14 zeigt hierzu die entsprechenden zeitlichen Verläufe der Koeffizienten dieses Parameters.

Eine genauere Betrachtung der Abbildung 6.14 zeigt, dass auch im Falle des RLS-Algorithmus keine Verbesserung der Fehlerbestimmung durch den Einsatz einer größeren Filterordnung erzielt werden kann. Zwar kann auch hier eine Verringerung der Konvergenzzeit durch die Anpassung der Filterparameter erreicht werden, jedoch keine generelle Verbesserung der Filtereigenschaften. Vor allem vor dem Hintergrund, dass eine höhere Filterordnung auch einen größeren Rechenaufwand und eine aufwendigere Implementierung des Algorithmus zur Folge hat, ist der Einsatz derartiger Filter im Rahmen dieser Arbeit wenig sinnvoll. Im weiteren Verlauf der Verifikation werden daher wieder ausschließlich adaptive Filter mit der Ordnung eins verwendet.

6.4 Erkennung und Korrektur verschiedener Fehler

Nachdem in den vorherigen Abschnitten der Einfluss der Filterparameter auf die Bestimmung von Offset- und Verstärkungsfehlern analysiert worden ist, erfolgt nun die Untersuchung des entwickelten Fehlerkorrekturverfahrens für das Auftreten unterschied-

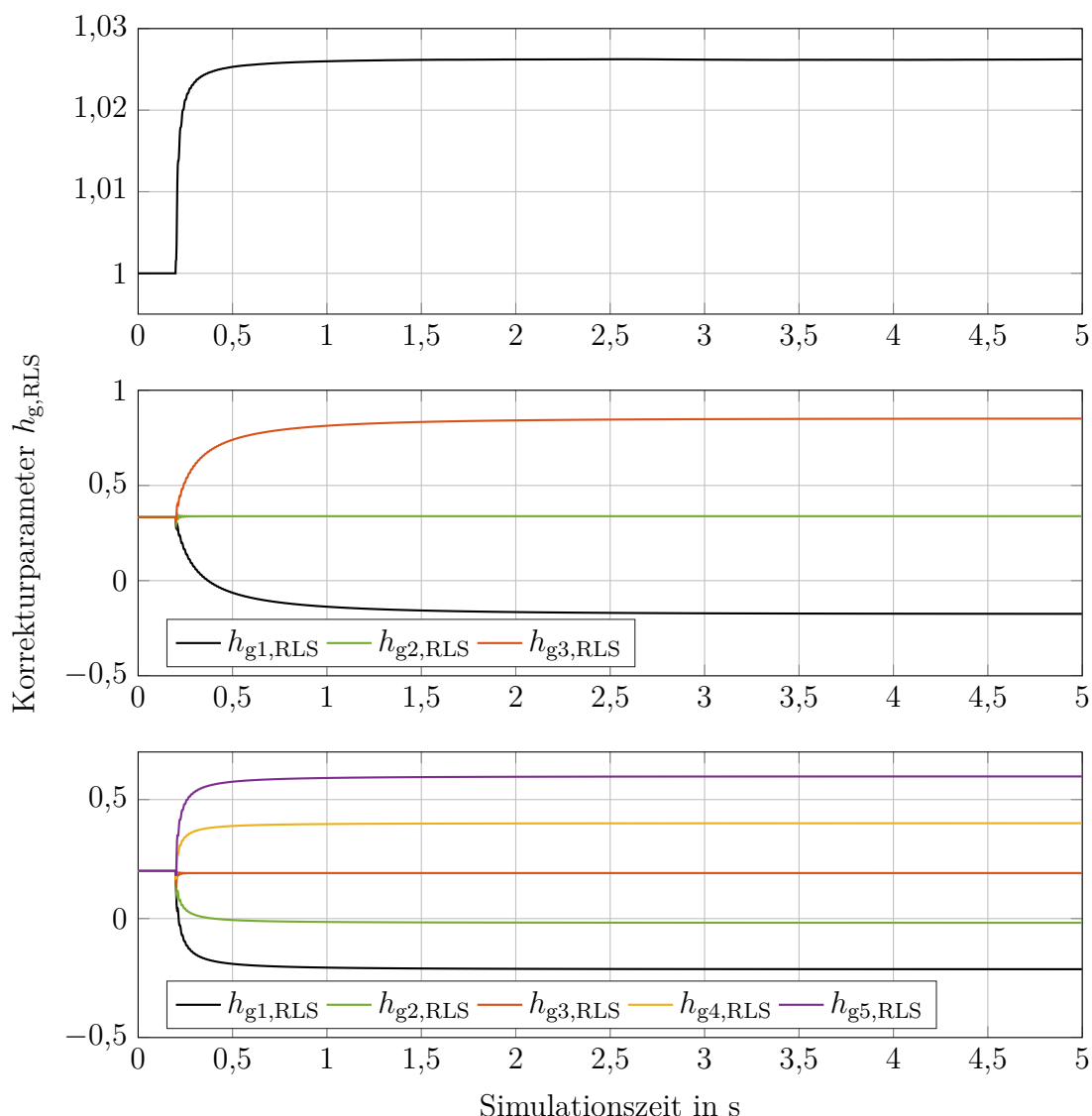


Abbildung 6.14: Zeitliche Verläufe der Koeffizienten des Vektors $\mathbf{h}_{g,RLS}$ für die Filterordnungen eins (oben), drei (Mitte) und fünf (unten)

licher Fehlerarten und -größen. Für diesen Zweck werden innerhalb des analogen Teils der Interface-Schaltung verschiedene nichtideale Effekte eingestellt, die das Auftreten unterschiedlicher Offset- und Verstärkungsfehler zur Folge haben. Für die Bestimmung und Korrektur dieser Fehler kommen weiterhin adaptive Filter zum Einsatz, deren Filterkoeffizienten mit Hilfe des LMS-, des NLMS- und des RLS-Algorithmus angepasst werden. Die Festlegung sinnvoller Filterparameter erfolgt außerdem auf Grundlage der Ergebnisse aus den vorherigen Abschnitten. Folglich werden diejenigen Parameterkombinationen gewählt, die auch schon zuvor die besten Ergebnisse in Hinblick auf die Fehlerbestimmung geliefert haben. Diese sind noch einmal in Tabelle 6.8 zusammengefasst und werden im Rahmen der weiteren Verifikation nicht verändert.

Filterparameter	Symbol	Wert
Schrittweite, LMS-Algorithmus	$\mu_{o,LMS}$	0,5
Schrittweite, LMS-Algorithmus	$\mu_{g,LMS}$	20
Schrittweitenkonstante, NLMS-Algorithmus	$\mu_{o,NLMS,c}$	0,03
Schrittweitenkonstante, NLMS-Algorithmus	$\mu_{g,NLMS,c}$	1
Regulierungskonstante, NLMS-Algorithmus	$\varepsilon_{o,NLMS}$	0,05
Regulierungskonstante, NLMS-Algorithmus	$\varepsilon_{g,NLMS}$	0,05
Initialisierungskonstante, RLS-Algorithmus	$\delta_{o,RLS}$	0,5
Initialisierungskonstante, RLS-Algorithmus	$\delta_{g,RLS}$	500
Vergessensfaktor, RLS-Algorithmus	$\lambda_{o,RLS}$	0,999
Vergessensfaktor, RLS-Algorithmus	$\lambda_{g,RLS}$	0,999

Tabelle 6.8: Filterparameter des LMS-, NLMS- und RLS-Algorithmus für die Untersuchung verschiedener Fehler

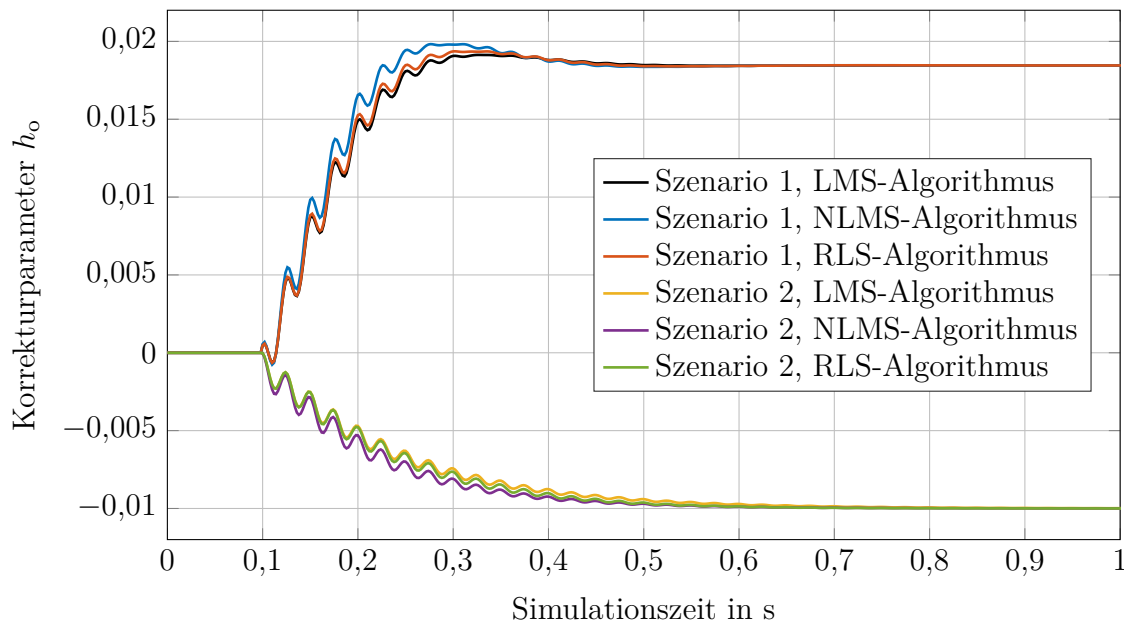


Abbildung 6.15: Zeitliche Verläufe des Korrekturparameters h_o für verschiedene Offset-Fehler und Filteralgorithmen

6.4.1 Statische Offset-Fehler

Begonnen werden soll die weitere Analyse des Fehlerkorrekturverfahrens mit der Betrachtung unterschiedlicher, statischer Offset-Fehler. Hierzu werden zwei verschiedene Simulationsszenarien erzeugt, in denen neben dem eingestellten Offset-Fehler keine weiteren Fehler vorhanden sind. Im ersten Szenario wird dabei angenommen, dass es zu Ladungsverlusten innerhalb des Schalters vor der Kapazität C_{12} kommt, wodurch sich auf der Kapazität ein negativer Offset-Fehler von 20 mV einstellt. Im Gegensatz dazu, wird im zweiten Simulationsszenario davon ausgegangen, dass es zu Charge Injection

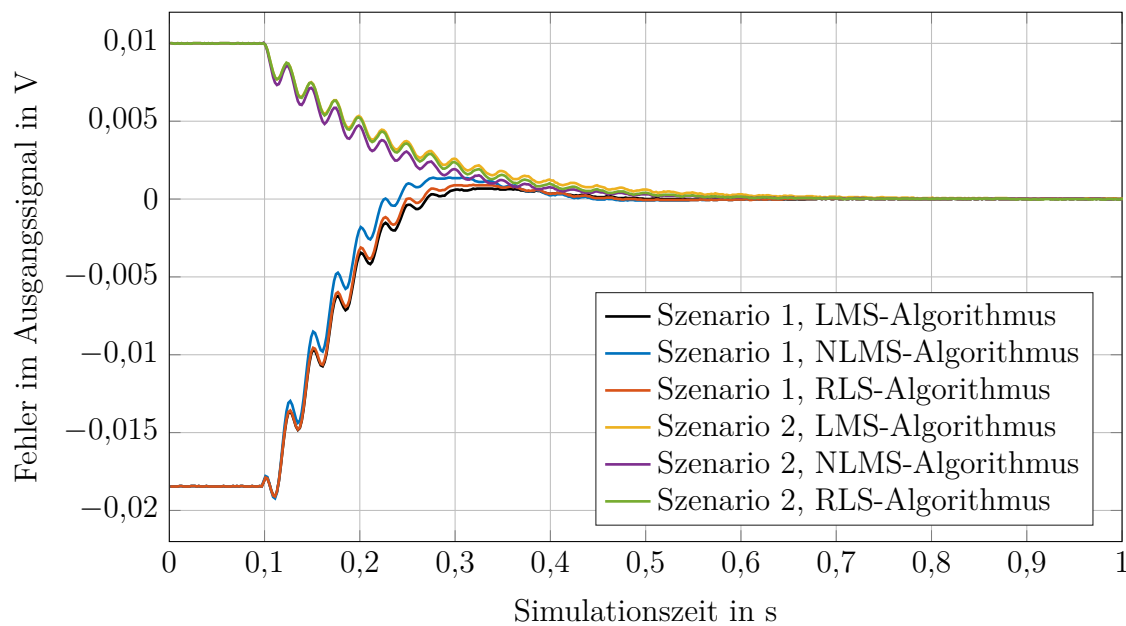


Abbildung 6.16: Fehler im Ausgangssignal der Interface-Schaltung x_{out} für verschiedene Offset-Fehler und Filteralgorithmen

am Schalter vor der Kapazität C_{SH} kommt und sich somit auf dieser ein positiver Offset-Fehler von 10 mV ergibt. Beide Fehler sollen nachfolgend mit Hilfe der adaptiven Filter bestimmt werden.

Die Ergebnisse der Offset-Fehlerbestimmung unter Anwendung des LMS-, des NLMS- und des RLS-Algorithmus sind in den beiden Abbildungen 6.15 und 6.16 grafisch dargestellt. Abbildung 6.15 zeigt hierbei die zeitlichen Verläufe des Filterkoeffizienten h_o , während Abbildung 6.16 den Restfehler im digitalen Ausgangssignal der Sensor-Interface-Schaltung x_{out} veranschaulicht. Aus beiden Abbildungen wird deutlich, dass die vorliegenden Offset-Fehler von allen Filteralgorithmen in weniger als einer Sekunde korrekt erkannt werden und dass der Restfehler im Ausgangssignal der Schaltung nahezu eliminiert wird. Weiterhin fällt auf, dass alle drei Filteralgorithmen in etwa die gleiche Geschwindigkeit und Genauigkeit bei der Fehlerbestimmung erreichen, was sich auch mit den Ergebnissen aus den vorherigen Abschnitten deckt. Somit lässt sich feststellen, dass alle drei Filteralgorithmen geeignet sind verschiedene, statische Offset-Fehler zu erkennen und zu korrigieren.

6.4.2 Statische Verstärkungsfehler

Nach der Betrachtung statischer Offset-Fehler, soll in diesem Abschnitt das Vorhandensein statischer Verstärkungsfehler analysiert werden. Zu diesem Zweck werden erneut verschiedene Simulationsszenarien definiert, die zum Auftreten derartiger Fehler führen. Während im ersten Szenario davon ausgegangen wird, dass die Versorgungs-

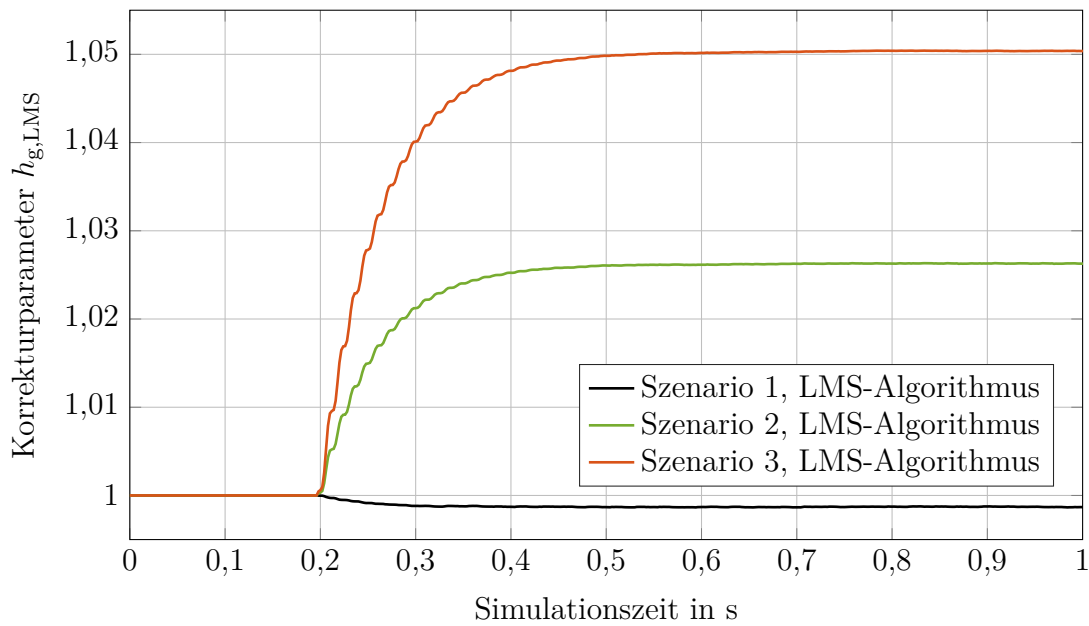


Abbildung 6.17: Zeitliche Verläufe des Korrekturparameters $h_{g,LMS}$ für verschiedene Verstärkungsfehler

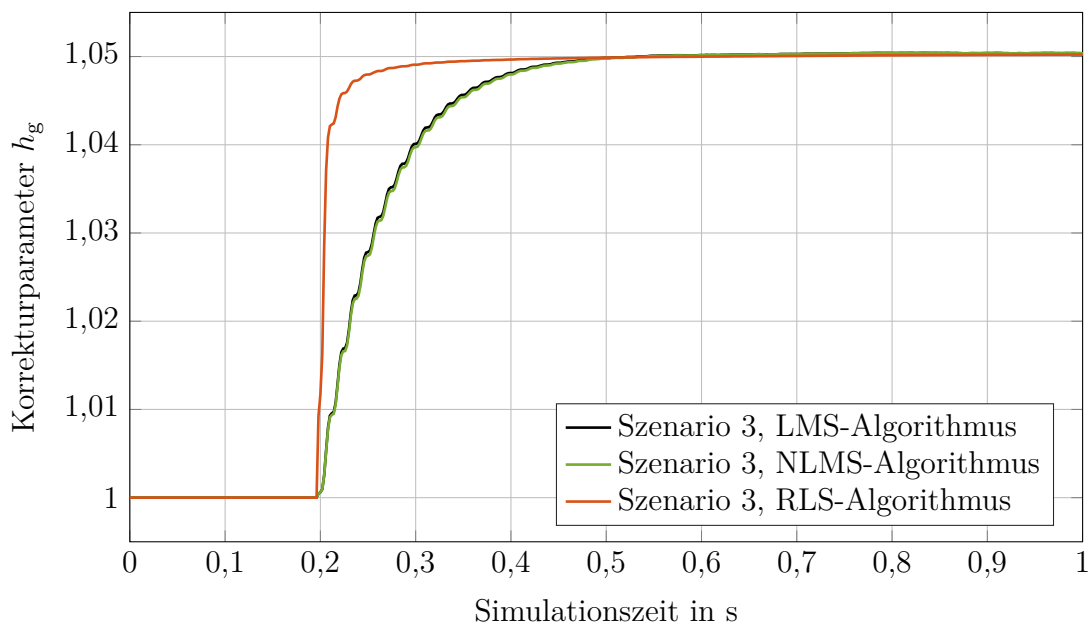


Abbildung 6.18: Zeitliche Verläufe des Korrekturparameters h_g für verschiedene Filteralgorithmen

spannung U_{DD} von ihrem Nominalwert von 1 V auf 0,8 V abgefallen ist, wird im zweiten Szenario angenommen, dass die Schaltung bei einer Umgebungstemperatur von 125° C betrieben wird. In einem dritten Simulationsszenario wird die Schaltung außerdem so eingestellt, dass sie ein Alter von $5 \cdot 10^5$ s (ca. 5,8 Tage) aufweist, was ebenfalls zu einer Veränderung der Verstärkung führt.

Die gesamte Interface-Schaltung wird anschließend unter der Annahme der zuvor genannten Nichtidealitäten simuliert. Die Ergebnisse dieser Schaltungssimulationen sind in den beiden Abbildungen 6.17 und 6.18 veranschaulicht. Abbildung 6.17 betrachtet hierbei zunächst nur die Fehlerbestimmung mit Hilfe des LMS-Algorithmus und zeigt die zeitlichen Verläufe des Korrekturparameters $h_{g,\text{LMS}}$ für die drei Simulationsszenarien. Es ist zu erkennen, dass das erste Szenario zu einer ungewollten Zunahme der Verstärkung führt, während die beiden anderen eine Abnahme der Verstärkung zur Folge haben. Unabhängig davon, werden die Verstärkungsfehler jedoch vom LMS-Algorithmus korrekt erkannt. Die Abbildung 6.18 zeigt zusätzlich den Prozess der Fehlerbestimmung für alle drei Filteralgorithmen und der ausschließlichen Betrachtung des dritten Simulationsszenarios. Aus dieser Abbildung wird deutlich, dass alle drei Algorithmen in der Lage sind, die vorliegenden Verstärkungsfehler mit großer Genauigkeit und in weniger als 300 ms zu bestimmen. Wie bereits in den vorherigen Abschnitten gezeigt, verläuft die Fehlerbestimmung mit Hilfe des RLS-Algorithmus dabei wesentlich schneller als mit dem LMS- oder dem NLMS-Algorithmus.

6.4.3 Statische Offset- und Verstärkungsfehler

Neben einem getrennten Auftreten von Offset- und Verstärkungsfehlern, können diese in einem realen Szenario natürlich auch gemeinschaftlich in Erscheinung treten. Für die Betrachtung dieses Anwendungsfalls werden daher erneut zwei Simulationsszenarien generiert. In dem ersten Szenario wird dabei angenommen, dass ein Ladungsverlust innerhalb der Schaltung auftritt, welcher einen negativen Offset-Fehler von 20 mV an der Kapazität C_{12} zur Folge hat. Zudem wird die Schaltung gleichzeitig bei einer Umgebungstemperatur von 60° C betrieben. Im zweiten Simulationsszenario kommt es dann ebenfalls zu einem Ladungsverlust, durch den die Spannung an der Kapazität C_{SH} dauerhaft um 15 mV reduziert ist. Außerdem ist die Schaltung im zweiten Szenario bereits um $5 \cdot 10^5$ s (ca. 5,8 Tage) gealtert, wodurch die Verstärkung der OPs merklich reduziert ist.

Die Ergebnisse der Simulation beider Szenarien sind in den Abbildungen 6.19 bis 6.21 dargestellt. Die Abbildungen 6.19 und 6.20 zeigen hierbei die zeitlichen Verläufe der beiden Korrekturparameter h_o und h_g , die jeweils für beide Simulationsszenarien und alle drei Filteralgorithmen aufgenommen worden sind. Abbildung 6.21 zeigt darüber hinaus den Restfehler im digitalen Ausgangssignal der Interface-Schaltung x_{out} im Verlauf der Fehlerbestimmung und -korrektur. Aus allen drei Abbildungen wird deutlich, dass auch gemeinschaftlich auftretende Offset- und Verstärkungsfehler zuverlässig und korrekt erkannt werden. Gemäß der Implementierung der Korrekturalgorithmen beginnt bei diesem Prozess zunächst die Offset-Fehlerbestimmung, nachdem der Speicher zur Berechnung der Mittelwerte vollständig gefüllt ist. Erst wenn dieser Vorgang abgeschlossen und der Offset-Fehler bekannt ist, beginnt auch die Bestimmung vorliegender

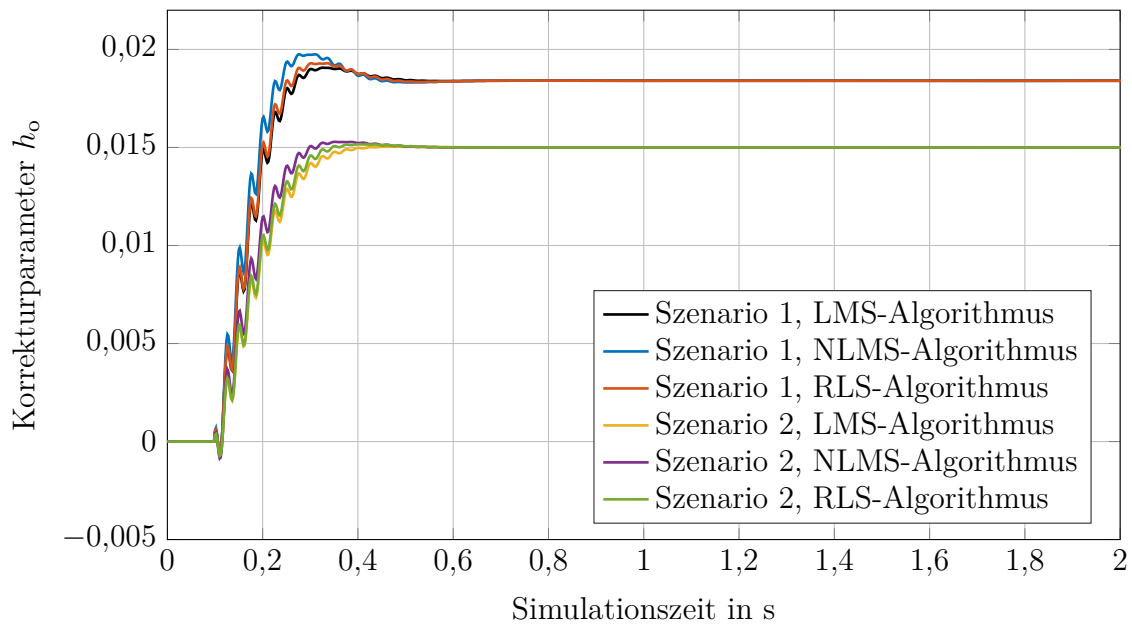


Abbildung 6.19: Zeitliche Verläufe des Korrekturparameters h_o für verschiedene Fehler und Filteralgorithmen

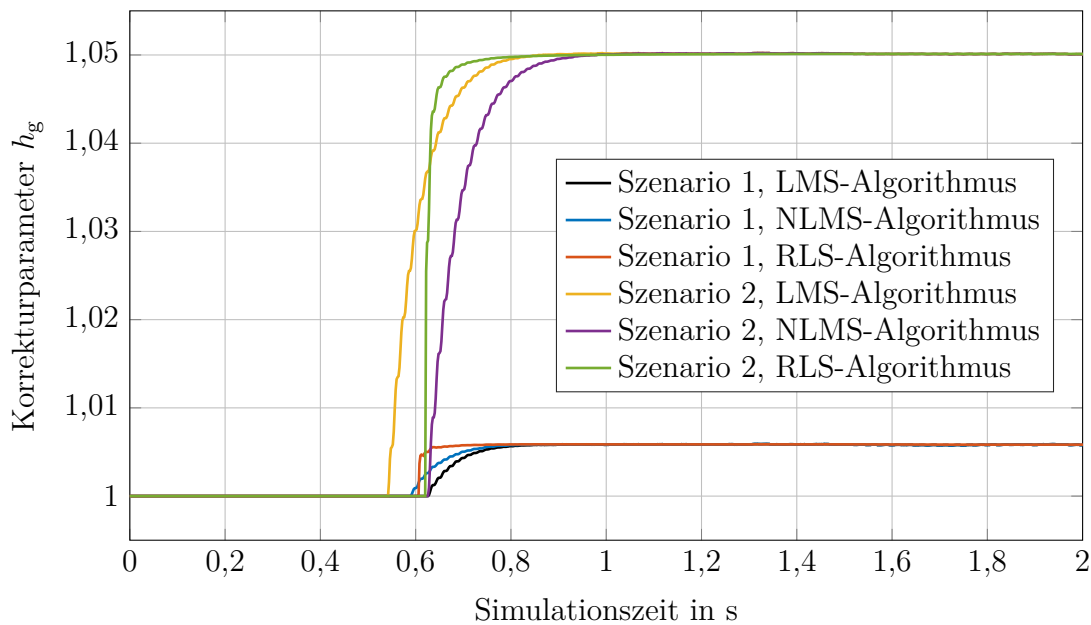


Abbildung 6.20: Zeitliche Verläufe des Korrekturparameters h_g für verschiedene Fehler und Filteralgorithmen

Verstärkungsfehler. Dies macht ein Vergleich der beiden Abbildungen 6.19 und 6.20 deutlich. Ist auch dieser Prozess beendet, so sind sowohl der Offset- als auch der Verstärkungsfehler vollständig bestimmt. Da parallel zur Fehlerbestimmung zudem die Korrektur des Nutzsignals erfolgt, ist zu diesem Zeitpunkt auch dieses nahezu fehlerfrei, wie anhand von Abbildung 6.21 zu erkennen ist.

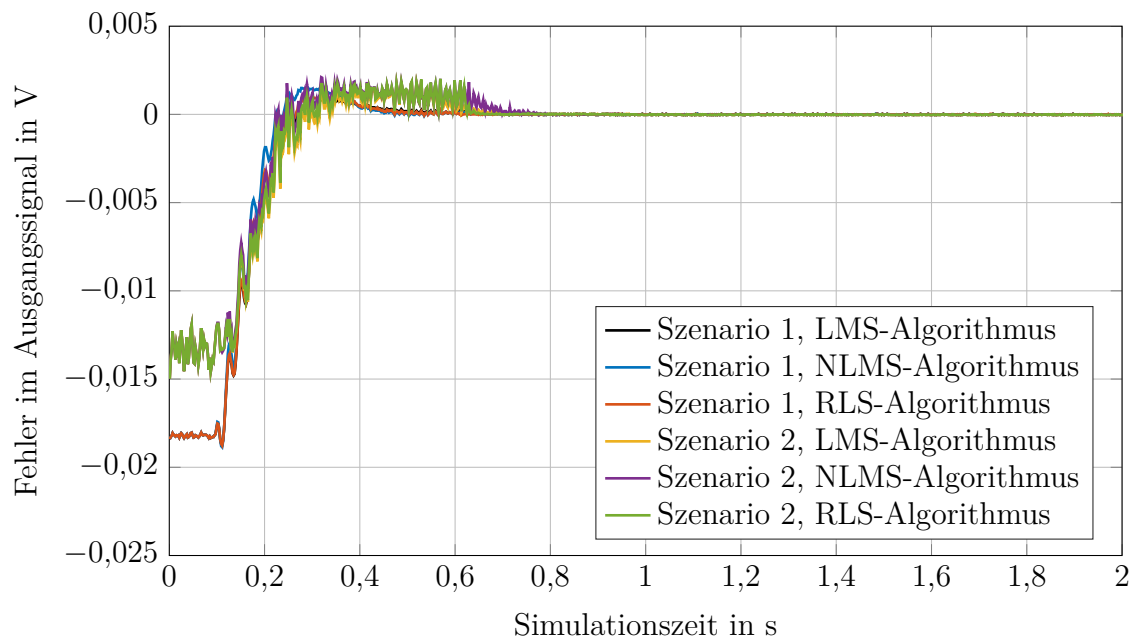


Abbildung 6.21: Fehler im Ausgangssignal der Interface-Schaltung x_{out} für verschiedene Fehler und Filteralgorithmen

6.4.4 Dynamische Fehler

Neben der Korrektur von statischen Fehlern, soll das in dieser Arbeit entwickelte Verfahren auch in der Lage sein, zeitlich veränderliche Fehler zu erkennen und zu korrigieren. Aus diesem Grund werden abschließend zwei weitere Simulationsszenarien betrachtet, in denen sich der vorliegende Fehler über die Zeit verändert. Im ersten Szenario wird dabei angenommen, dass es nach einer Simulationsdauer von einer Sekunde zu einem Ladungsverlust kommt, welcher sich als negativer Offset-Fehler an der Kapazität C_{12} bemerkbar macht. Dieser Fehler nimmt im weiteren Verlauf der Simulation linear zu und erreicht am Ende der Simulationsdauer von 5 s mit 20 mV sein Maximum. In einem zweiten Szenario wird außerdem das Vorliegen eines zeitlich veränderlichen Verstärkungsfehlers betrachtet, welcher durch einen Abfall der Versorgungsspannung verursacht wird. Hierbei wird davon ausgegangen, dass die Versorgungsspannung nach einer Simulationsdauer von einer Sekunde ausgehend von ihrem Nominalwert von 1 V beginnt abzufallen. Sie sinkt dann innerhalb von drei Sekunden linear auf einen Wert von 0,95 V ab.

Die Abbildungen 6.22 bis 6.24 veranschaulichen die Ergebnisse der durchgeführten Schaltungssimulationen. Für den Fall eines vorliegenden Offset-Fehlers zeigt die Abbildung 6.22 die zeitlichen Verläufe des Korrekturparameters h_o und die Abbildung 6.23 die zeitlichen Verläufe des Fehlers im digitalen Ausgangssignal der Interface-Schaltung x_{out} . Aus beiden Abbildungen wird deutlich, dass der Offset-Fehler sowie seine zeitliche Veränderung von allen drei Filteralgorithmen korrekt erkannt werden. Beim erstmalig-

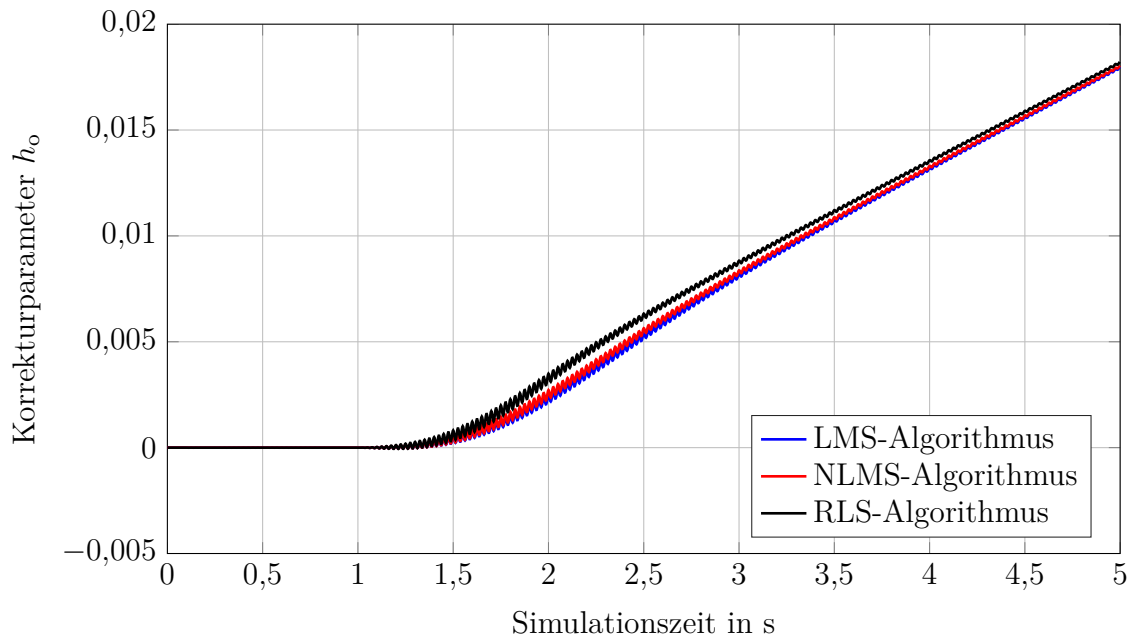


Abbildung 6.22: Zeitliche Verläufe des Korrekturparameters h_o für verschiedene Filteralgorithmen

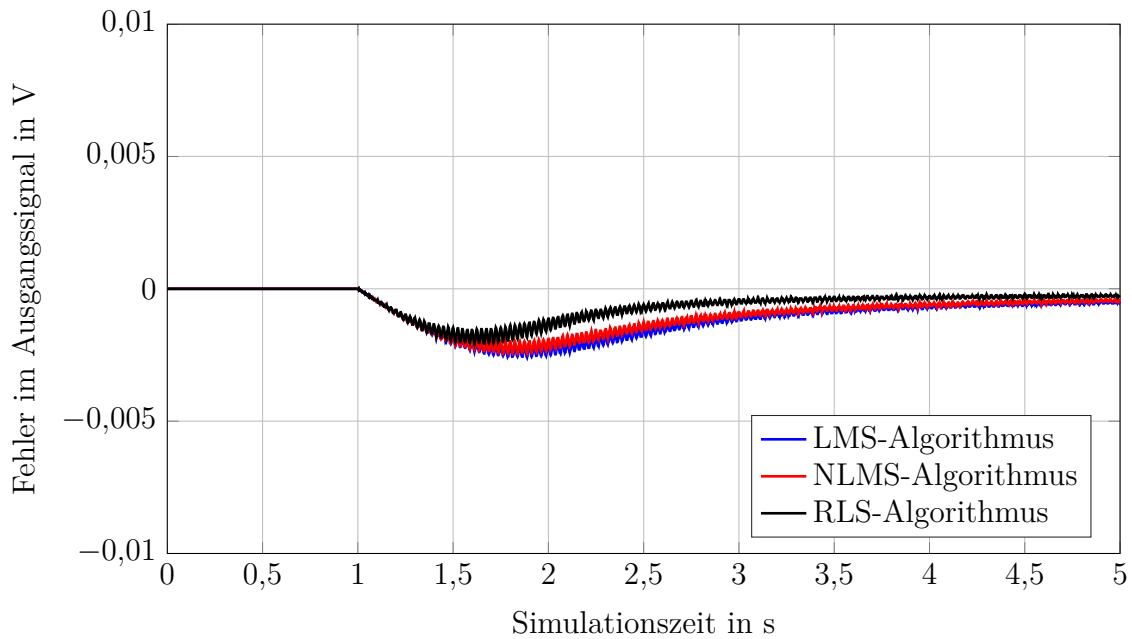


Abbildung 6.23: Fehler im Ausgangssignal der Interface-Schaltung x_{out} für verschiedene Filteralgorithmen

gen Auftreten des Fehlers nach einer Sekunde kommt es jedoch zu einer verzögerten Anpassung der Korrekturparameter und damit zu einem leichten Anwachsen des Fehlers im Ausgangssignal. Dieser Fehler ist zudem beim RLS-Algorithmus weniger stark ausgeprägt als bei den anderen beiden Algorithmen. Er nimmt im weiteren Verlauf der Simulation allerdings wieder ab, so dass am Ende nur noch ein geringer Restfehler im

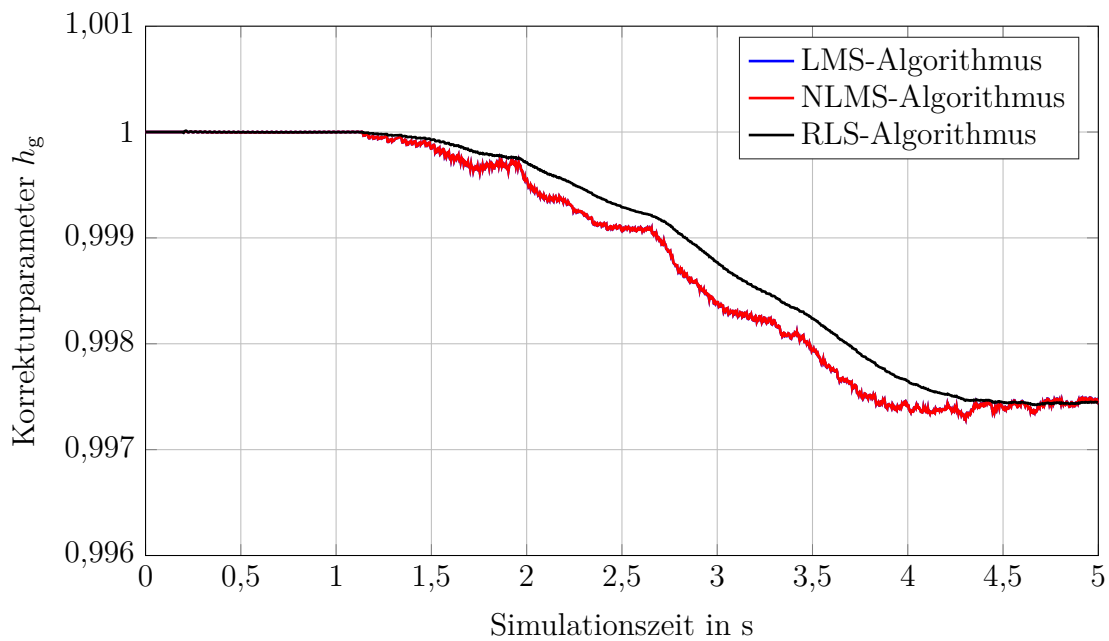


Abbildung 6.24: Zeitliche Verläufe des Korrekturparameters h_g für verschiedene Filteralgorithmen

Ausgangssignal verbleibt, welcher sich durch die verwendete Mittelwertbildung erklären lässt. Die zeitlichen Verläufe des Korrekturparameters h_g beim Vorliegen eines Verstärkungsfehlers zeigt darüber hinaus die Abbildung 6.24. Anhand dieser Abbildung ist zu erkennen, dass auch ein Verstärkungsfehler sowie dessen Änderungen zuverlässig erkannt werden. Genau wie bei der Bestimmung der Offset-Fehler, kann der RLS-Algorithmus den Veränderungen der Fehlergröße jedoch wesentlich schneller folgen, während der LMS- und der NLMS-Algorithmus ein nahezu identisches Verhalten zeigen. Nichtsdestotrotz führen aber alle drei Algorithmen nur zu einem minimalen Anwachsen des Fehlers im digitalen Ausgangssignal, so dass von einer erfolgreichen Fehlerkorrektur gesprochen werden kann.

Nach der Betrachtung der Simulationsergebnisse in diesem und den vorherigen Abschnitten lässt sich zusammenfassend feststellen, dass das in dieser Arbeit entwickelte Verfahren erfolgreich zur Bestimmung und Korrektur von verschiedenen Fehlern eingesetzt werden kann. Es wurde gezeigt, dass sowohl statische wie auch zeitlich veränderliche Fehler korrekt bestimmt und korrigiert werden können, wobei der Prozess zur Bestimmung der erforderlichen Korrekturparameter oft nur wenige hundert Millisekunden dauert. Somit lässt sich das entwickelte Verfahren nicht nur zur einmaligen Fehlerkorrektur, sondern auch zur laufenden Überwachung von Sensor-Interface- oder vergleichbaren Mixed-Signal-Schaltungen einsetzen. Es erhöht auf diese Weise die Zuverlässigkeit der Schaltung und bietet daher eine sinnvolle Alternative zu herkömmlichen Verfahren zur Fehlerkorrektur oder -kompensation.

Praktische Verifikation des Fehlerkorrekturverfahrens

Durch die simulationsbasierte Verifikation des Fehlerkorrekturverfahrens wurde gezeigt, dass dieses zur Bestimmung und zur Korrektur verschiedener Offset- und Verstärkungsfehler geeignet ist. Dabei wurden für die Durchführung der Simulationen Modelle verwendet, die so realitätsnah wie möglich gestaltet worden sind. Dennoch existieren in den Modellen aber natürlich gewisse Vereinfachungen und Idealisierungen, die sie von realen Schaltungen unterscheiden. Aus diesem Grund soll im Rahmen einer zusätzlichen, praktischen Verifikation gezeigt werden, dass das entwickelte Verfahren auch in der Lage ist Fehler zu erkennen und zu korrigieren, die innerhalb einer realen Schaltung auftreten. Der an dieser Stelle verwendete Ausdruck „praktisch“ bezieht sich allerdings nicht auf die gesamte Sensor-Interface-Schaltung, sondern lediglich auf deren analogen Teil. Die digitale Fehlerbestimmung und -korrektur erfolgt hingegen weiterhin mit Hilfe von *MATLAB* und *Simulink*.

Nachfolgend sollen nun die Ergebnisse dieser zweiten Verifikation präsentiert werden, wobei zunächst die praktische Realisierung der Sensor-Interface-Schaltung betrachtet wird. Im Anschluss daran erfolgt die Darstellung des verwendeten Messaufbaus sowie die der Aufnahme von Messsignalen. Es folgt die Beschreibung der Fehlerbestimmung und -korrektur anhand der zuvor aufgenommenen Messwerte, bevor ein Vergleich der beiden Möglichkeiten zur Verifikation dieses Kapitel abschließt.

7.1 Praktischer Aufbau der Sensor-Interface-Schaltung

Der erste Schritt zur Durchführung der praktischen Verifikation ist der Aufbau einer geeigneten Testschaltung, die es ermöglicht, das entwickelte Fehlerkorrekturverfahren zu testen und zu analysieren. Für diesen Zweck soll eine Schaltung zum Einsatz kommen, welche durch diskrete Bauelemente auf einer Leiterplatte (engl.: *Printed Circuit Board*, kurz: *PCB*) realisiert ist. Die Schaltung muss dabei insbesondere zwei Anforderungen erfüllen. Zum einen muss sie anfällig gegenüber bestimmten Nichtidealitäten sein, so dass

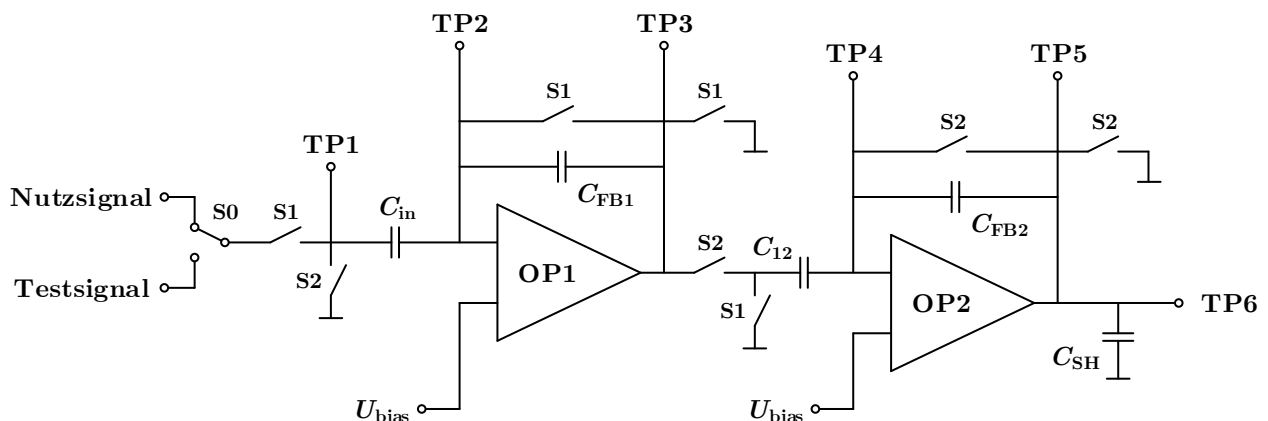


Abbildung 7.1: Topologie der verwendeten Sensor-Interface-Schaltung für die praktische Verifikation

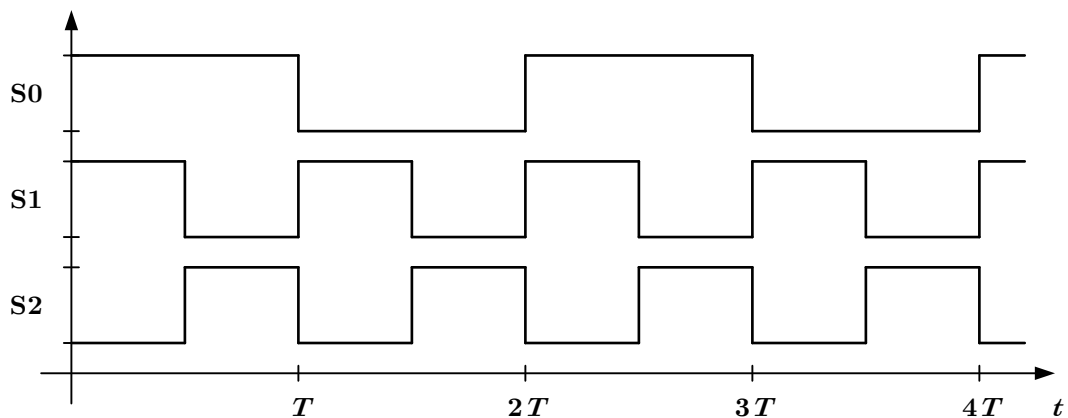


Abbildung 7.2: Schaltsignale für den Betrieb der Sensor-Interface-Schaltung bei der praktischen Verifikation

ein fehlerhaftes Verhalten der Schaltung bewusst herbeigeführt werden kann. Außerdem muss es möglich sein, ein geeignetes Testsignal in die Schaltung einzubringen, mit dem das fehlerhafte Verhalten sichtbar gemacht werden kann. Um diese Anforderungen zu erfüllen und um die Ergebnisse besser mit denen des vorherigen Kapitels vergleichen zu können, wird für die praktische Verifikation erneut der in Kapitel 4 beschriebene analoge Teil der Sensor-Interface-Schaltung verwendet.

Schaltungstopologie

Den Ausgangspunkt für den praktischen Aufbau der Interface-Schaltung stellt die in Abbildung 6.4 gezeigte Schaltungstopologie dar, welche jedoch für die praktische Realisierung noch modifiziert werden muss. Zunächst wird hierbei die Einspeisung von Nutz- und Testsignal angepasst. Beide Signale werden nun über einen analogen Schalter in das Interface eingebracht, der zugleich die Funktion des Multiplexers übernimmt und der Interface-Schaltung so immer abwechselnd Signalwerte des Nutz-

und des Testsignals zur Verfügung stellt. Erst anschließend werden die Signale über eine Eingangskapazität C_{in} der C/V-Stufe zugeführt und vom Interface weiter verarbeitet. Am Ausgang der Schaltung ist zwar auch im praktischen Aufbau eine S&H-Kapazität vorhanden, diese wird aber zunächst nicht genutzt. Zudem wird der ADC aus der Schaltung entfernt, so dass das Ausgangssignal der Interface-Schaltung direkt am Ausgang des zweiten OPs abgegriffen werden kann und die Taktphase S3 nicht länger benötigt wird. Alle weiteren Kapazitäten und Schalter bleiben hingegen bestehen, wodurch weiterhin eine Anwendung des SC-Verfahrens mit den in Abschnitt 4.1 beschriebenen Sampling- und Reset-Phasen ermöglicht wird. Die resultierende Schaltungstopologie zeigt die Abbildung 7.1, während in Abbildung 7.2 die erforderlichen Schaltsignale zum Betrieb der Testschaltung dargestellt sind. Neben den bisher beschriebenen Bauteilen enthält diese zusätzlich noch *Testpins* (kurz: *TPs*), mit denen die Messung von Signalen an verschiedenen Punkten innerhalb der Schaltung möglich ist. Außerdem werden die zweiten Eingänge der beiden OPs nicht wie bisher mit einem festen Bezugspotential verbunden, sondern mit einer veränderbaren Steuerspannung U_{bias} . Durch diese können die Arbeitspunkte der OPs während des Betriebs verschoben werden, um somit bewusst Offset-Fehler herbeizuführen.

Verwendete Bauteile

Neben der Verwendung einer angemessenen Schaltungstopologie ist des Weiteren die Auswahl geeigneter Bauteile entscheidend für die korrekte Funktion der praktischen Interface-Schaltung. Wie anhand von Abbildung 7.1 erkennbar ist, kommen innerhalb der Schaltung drei verschiedene Typen von Bauteilen zum Einsatz: Kondensatoren, Schalter und OPs. Die Kondensatoren werden dabei durch Standardbauteile realisiert, die alle eine Größe von 1 nF aufweisen. Die Größen der Kapazitäten sind damit im Vergleich zum Simulationsmodell um den Faktor 1000 erhöht worden, wodurch der Einfluss unerwünschter Signaleinkopplungen verhindert und die Stabilität der verarbeiteten Signale vergrößert werden soll. Die grundsätzliche Funktion der Schaltung wird hierdurch jedoch nicht verändert. Für alle Schalter kommt darüber hinaus die analoge Komponente *TS12A12511* des Herstellers *Texas Instruments* (kurz: *TI*) zum Einsatz, während für die Realisierung der beiden Operationsverstärker das Bauteil *OP743*, ebenfalls von *TI*, genutzt wird. Insbesondere bei der Auswahl der OPs wurde darauf geachtet, dass diese anfällig für verschiedene Nichtidealitäten sind, die sich nachfolgend korrigieren lassen. So verfügt der verwendete OP743 zum Beispiel über einen vergleichsweise hohen Eingangsoffset und einen verhältnismäßig großen Temperaturdrift.

Simulationsbasierte Überprüfung der Schaltungsfunktion

Vor der praktischen Umsetzung der entworfenen Testschaltung soll deren korrekte Funktion zunächst mit Hilfe eines Schaltungssimulators überprüft werden. Für diesen Zweck wird die Software *LTspice* des Herstellers *Linear Technology* genutzt, in der die

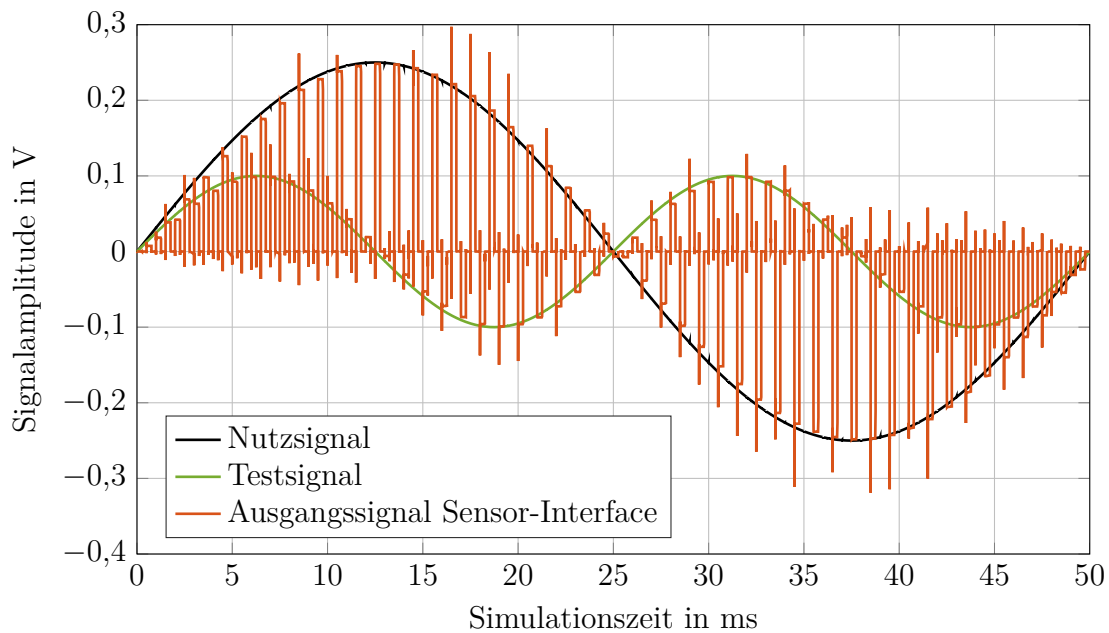


Abbildung 7.3: Ergebnisse der mit *LTspice* durchgeführten Schaltungssimulation

in Abbildung 7.1 gezeigte Interface-Schaltung als Simulationsmodell aufgebaut wird. Da allerdings weder für die verwendeten Schalter noch für die OPs exakte Bauteilmodelle des Herstellers verfügbar sind, werden diese Bauteile bei der Simulation durch vergleichbare Modelle ersetzt. Während hierbei für die OPs ein ähnliches Bauteilmodell des gleichen Herstellers genutzt wird, kommt für die Schalter ein idealisiertes Modell zum Einsatz, welches jedoch die realen Umschaltzeiten sowie die korrekten Durchlass- und Sperrwiderstände nachbildet. Weiterhin werden sowohl für das Nutz- als auch für das Testsignal Sinussignale verwendet, da durch die Simulation nur die grundsätzliche Funktion der Schaltung überprüft werden soll.

Die Ergebnisse der durchgeführten Schaltungssimulation sind in Abbildung 7.3 dargestellt. Die Abbildung zeigt die zeitlichen Verläufe des Nutz- und des Testsignals sowie den Verlauf des Signals am Ausgang des zweiten OPs. Hierbei ist zu erkennen, dass die Interface-Schaltung das erwartete Verhalten zeigt und dass sie vergleichbare Ergebnisse liefert wie das in den vorherigen Kapiteln genutzte Simulationsmodell. Auffällig sind lediglich die erkennbaren Spannungsspitzen in den Umschaltmomenten. Diese entstehen durch das Umladen der verwendeten Kondensatoren, beeinflussen das grundsätzliche Verhalten der Schaltung aber nicht.

Fertigung der Testschaltung

Nachdem die Simulation der Sensor-Interface-Schaltung erfolgreich abgeschlossen wurde, erfolgt die Fertigung der praktischen Testschaltung. Hierzu werden die ausgewählten Bauteile auf einer vierlagigen Leiterplatte platziert und entsprechend der Schaltungstopologie in Abbildung 7.1 verbunden. Zusätzlich werden der Schaltung noch einige

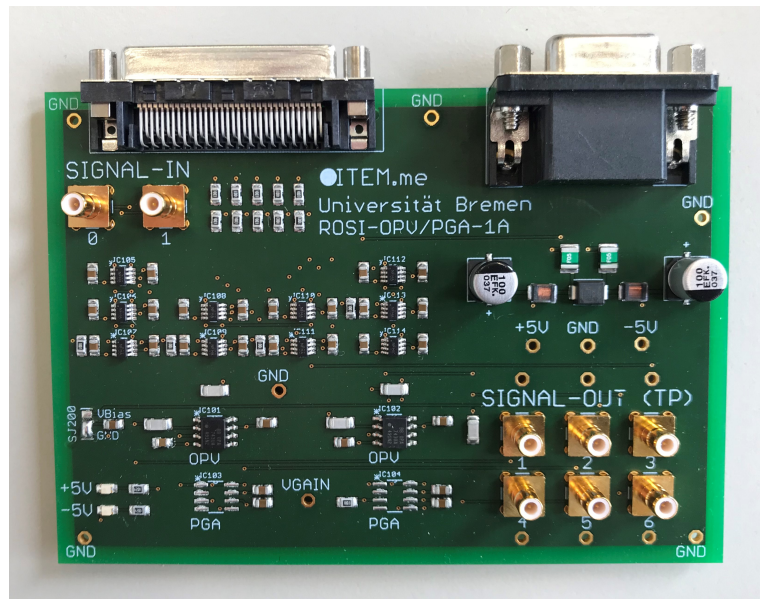


Abbildung 7.4: Testschaltung für die Durchführung der praktischen Verifikation

weitere Bauteile hinzugefügt, die für einen stabilen und sicheren Betrieb erforderlich sind, aber keine Auswirkungen auf das eigentliche Schaltungsverhalten haben. Außerdem benötigt die Testschaltung noch verschiedene Anschlüsse für deren Ansteuerung, auf die im nachfolgenden Abschnitt näher eingegangen wird. Die resultierende Testschaltung ist in Abbildung 7.4 gezeigt. Sie wird nachfolgend zur praktischen Verifikation des entwickelten Fehlerkorrekturverfahrens eingesetzt.

7.2 Aufnahme von Messwerten

Zur Durchführung der praktischen Verifikation muss die Sensor-Interface-Schaltung nicht nur gefertigt, sondern auch in Betrieb genommen werden. Für diesen Zweck ist ein entsprechender Messplatz erforderlich, dessen Aufbau und Funktion nachfolgend erläutert werden.

7.2.1 Messaufbau und Ansteuerung der Interface-Schaltung

Für die Inbetriebnahme der Interface-Schaltung sind neben einer Spannungsversorgung auch verschiedene Steuersignale erforderlich. Zudem muss der Schaltung ein Test- und ein Nutzsignal zur Verfügung gestellt werden und es muss die Möglichkeit bestehen, die Signale an verschiedenen Punkten zu erfassen und abzuspeichern. Um die genannten Funktionen zu realisieren, kommen zwei Laborgeräte zum Einsatz: der Funktionsgenerator *Agilent 33220A* und ein *PXI-System* des Herstellers *National Instruments* (kurz: *NI*), welches über unterschiedliche Systeme zur Bereitstellung und Erfassung von Signalen

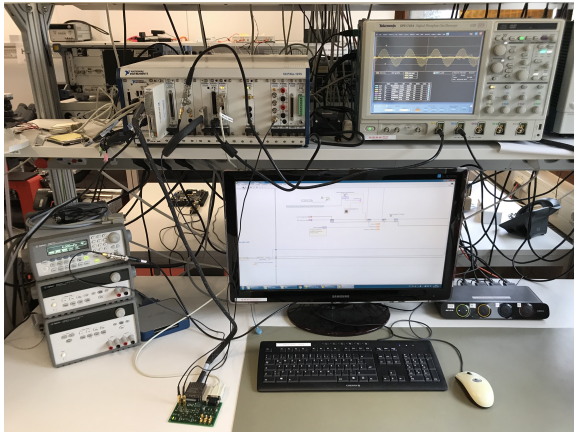


Abbildung 7.5: Messaufbau für die praktische Verifikation

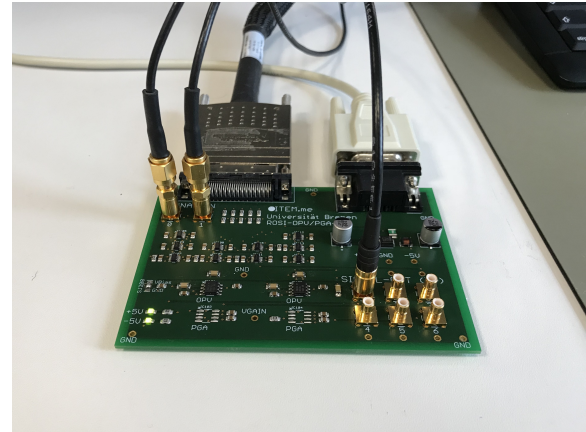


Abbildung 7.6: Testschaltung während der Messung

verfügt. Für die Programmierung und Einstellung aller Laborgeräte kommt darüber hinaus die grafische Entwicklungsumgebung *LabVIEW* zum Einsatz, welche ebenfalls von *NI* vertrieben wird.

Die Erzeugung der beiden Versorgungsspannungen von $+5\text{ V}$ und -5 V sowie die der frei einstellbaren Steuerspannung U_{bias} erfolgt durch den Einsatz der 4-Kanal *Source Measure Unit PXIe-4140* (kurz: *SMU*) des *PXI-Systems*. Diese erzeugt die verschiedenen Spannungspegel und führt sie der Interface-Schaltung über einen 9-poligen SUB-D-Stecker zu. Für die Ansteuerung der einzelnen Schalter und zur Realisierung der SC-Struktur wird außerdem das *FPGA-Modul NI-6581* des *PXI-Systems* genutzt. Dieses wird zunächst mit Hilfe der Hardwarebeschreibungssprache *VHDL* programmiert und liefert nachfolgend die zeitlich korrekt abgestimmten Steuersignale, welche über einen 68-poligen DDC-Stecker an die Interface-Schaltung übertragen werden. Des Weiteren kommt zur Erzeugung des sinusförmigen Testsignals das Modul *PXI-4461* zum Einsatz, welches die Ausgabe dynamischer Signale ermöglicht und diese der Testschaltung über ein BNC-Kabel zur Verfügung stellt. Anders als das Testsignal, wird das Nutzsinal nicht durch das *PXI-System* generiert, sondern durch einen externen Funktionsgenerator, welcher die Erzeugung beliebiger Signalformen ermöglicht. Der Funktionsgenerator wird dabei so programmiert, dass er das gleiche Nutzsinal liefert, welches auch schon für die simulationsbasierte Verifikation in Kapitel 6 genutzt wurde und dessen Eigenschaften in Abschnitt 6.1 beschrieben sind. Für die abschließende Erfassung und das Abspeichern der Ausgangssignale kommt erneut das *PXI-System* zum Einsatz bzw. das in ihm verbaute 8-Bit-Digitaloszilloskop *PXI-5114*. Dieses kann über zwei BNC-Kabel mit der Interface-Schaltung verbunden werden und erlaubt dadurch die Aufzeichnung von zwei ausgewählten Signalverläufen über einen vorher festgelegten Zeitraum. Den vollständigen Messaufbau zur Durchführung der praktischen Verifikation zeigt die Abbildung 7.5, während in Abbildung 7.6 die mit den Messgeräten verbundene Sensor-Interface-Schaltung dargestellt ist.

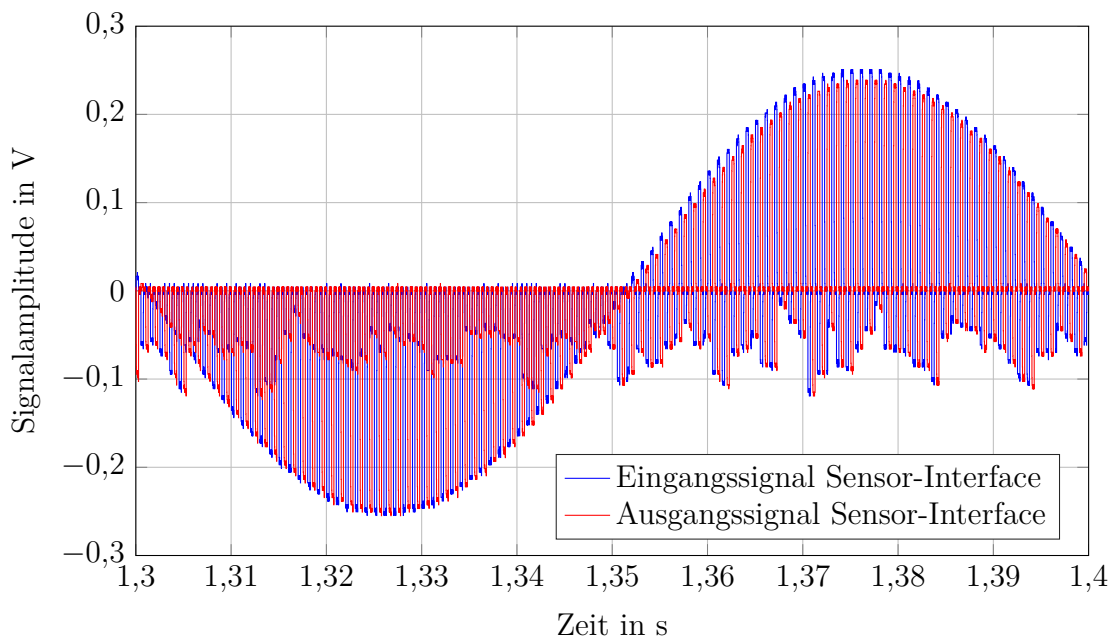


Abbildung 7.7: Ausschnitt der aufgenommenen Messsignale am Ein- und Ausgang der Testschaltung

7.2.2 Durchführung der Messung

Für die Durchführung verschiedener Messungen wird die Interface-Schaltung wie zuvor beschrieben in Betrieb genommen und mit den entsprechenden Spannungen versorgt. Als Testsignal wird hierbei ein sinusförmiges Signal genutzt, welches eine Amplitude von 250 mV und eine Frequenz von 10 Hz aufweist. Als Nutzsignal kommt zudem das bereits für die simulationsbasierte Verifikation verwendete Ausgangssignal eines kapazitiven Beschleunigungssensors zum Einsatz. Beide Signale werden quasi-parallel durch die Testschaltung verarbeitet, wobei die zur Realisierung der SC-Schaltung eingesetzten Schalter wie im Simulationsmodell mit einer Taktfrequenz von 2 kHz betrieben werden. Folglich können in einer Sekunde 1000 Datenwerte des Testsignals und 1000 Datenwerte des Nutzsignals verarbeitet werden. Der mit dem Taktsignal S0 angesteuerte Schalter am Eingang der Interface-Schaltung arbeitet dementsprechend mit einer Taktfrequenz von 1 kHz.

Während der laufenden Signalverarbeitung werden die Signalwerte am Eingang der Interface-Schaltung (TP1) sowie an deren Ausgang (TP6) mit Hilfe des Digitaloszilloskops erfasst und abgespeichert. Beide Signale werden dabei mit einer Abtastfrequenz von 400 kHz aufgezeichnet. Auf diese Weise werden während der Verarbeitungsdauer eines Datenwertes 200 Messwerte des Test- bzw. Nutzsignals erfasst, die sich zu gleichen Teilen auf eine Sampling- und eine Reset-Phase der Interface-Schaltung aufteilen. Bei Vernachlässigung der Reset-Phase liegen somit für jeden Datenwert 100 Messwerte des Oszilloskops vor, welche für die anschließende Fehlerkorrektur genutzt werden können.

Die Erfassung der Spannungssignale erfolgt außerdem mit einer vertikalen Auflösung von 8 Bit, wobei eine maximale Signalamplitude von 500 mV gewählt wurde. Hierdurch ergibt sich eine minimale Schrittweite zwischen zwei Signalwerten von 3,91 mV.

Abbildung 7.7 zeigt exemplarisch einen Ausschnitt der am Ein- und Ausgang der Schaltung aufgenommenen Spannungssignale. Es ist zu erkennen, dass die Datenwerte von Nutz- und Testsignal wie erwartet immer abwechselnd übertragen werden und dass die Eingangssignale den Ausgang der Schaltung immer um einen Takt verzögert erreichen. Zusätzlich lässt sich eine geringfügige und ungewollte Dämpfung der Eingangssignale am Ausgang beobachten, welche vermutlich durch Nichtidealitäten und Toleranzen bei den verwendeten Bauteilen verursacht werden. Unabhängig davon, liefert die Testschaltung jedoch vergleichbare Ergebnisse wie das Simulationsmodell, welches im vorherigen Kapitel genutzt wurde. Es kann somit festgestellt werden, dass die praktische Realisierung der Interface-Schaltung geeignet ist, das Verhalten des auf mikroelektronischen Komponenten basierenden Simulationsmodells nachzubilden.

7.3 Fehlerbestimmung und -korrektur

Nach der erfolgreichen Messwertaufnahme werden die am Ein- und Ausgang der Testschaltung erfassten Signale abgespeichert und dem in Kapitel 5 beschriebenen System zur Fehlerbestimmung und -korrektur zugeführt. Dieses System erwartet dabei an seinem Eingang ein Signal, welches immer abwechselnd einen Signalwert des Testsignals und einen Signalwert des Nutzsignals enthält. Da die aufgenommenen Messsignale diese Anforderung nicht erfüllen, müssen sie vor der weiteren Verarbeitung zunächst aufbereitet werden.

Aufbereitung der Messsignale

Wie im vorherigen Abschnitt beschrieben, wird jeder Datenwert, der von der Interface-Schaltung verarbeitet wird, durch 100 Messwerte repräsentiert. Insbesondere die Messwerte am Anfang und am Ende eines jeden Datenwerts können jedoch fehlerhaft sein, da in diesen Zeiten die Kapazitäten der Interface-Schaltung umgeladen werden. Aus diesem Grund werden die 30 ersten sowie die 10 letzten Messwerte jedes Datenwerts verworfen. Aus den verbleibenden 60 Werten wird anschließend der Mittelwert gebildet, so dass sich für jeden Datenwert ein gemittelter Messwert ergibt. Aus diesen Mittelwerten werden zudem alle Werte entfernt, die einer Reset-Phase des übertragenen Signals entsprechen und daher keine Informationen über das Nutz- bzw. Testsignal enthalten. Das resultierende Signal ist in Abbildung 7.8 gezeigt. Es beinhaltet immer abwechselnd einen gemittelten Messwert des Nutzsignals und einen gemittelten Messwert des Testsignals und kann somit zur Durchführung der Fehlerbestimmung und -korrektur genutzt werden.

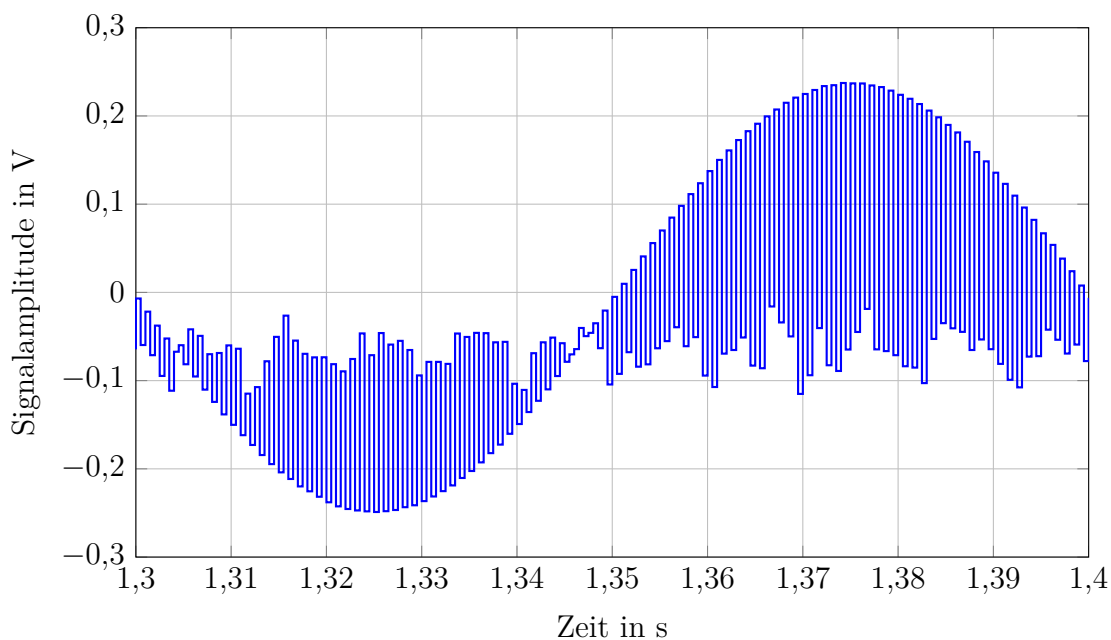


Abbildung 7.8: Ausschnitt des aufbereiteten Messsignals für die Anwendung der Fehlerbestimmung und -korrektur

Verwendetes Referenzsignal

Für die korrekte Bestimmung von Fehlern ist neben dem fehlerhaften Ausgangssignal der Interface-Schaltung auch ein fehlerfreies Referenzsignal erforderlich. Im Gegensatz zur simulationsbasierten Verifikation, wird dieses jedoch nicht durch den Aufbau einer zweiten Referenzschaltung erzeugt. Aus praktischen Gründen wird stattdessen das Signal am Eingang der Interface-Schaltung verwendet, welches auch in Abbildung 7.7 dargestellt ist. Dieses wird in gleicher Weise aufbereitet wie das Ausgangssignal der Testschaltung, wobei jedoch nur die Signalwerte des Testsignals verwendet werden. Das resultierende Signal entspricht anschließend dem fehlerfreien Testsignal, welches als Referenzsignal zur Fehlerbestimmung herangezogen werden kann.

Anpassung der Filterparameter

Für die Anwendung des entwickelten Fehlerkorrekturverfahrens im Rahmen der praktischen Verifikation ist neben der Aufbereitung der Messsignale auch eine Anpassung der Filterparameter im Vergleich zur simulationsbasierten Verifikation erforderlich. Die Ursache hierfür ist die Qualität und die Genauigkeit der aufgenommenen Messsignale. Wurden bisher nahezu rauschfreie Signale mit einer Auflösung von 16 Bit verwendet, so sind die gemessenen Signale nun von wesentlich geringerer Qualität und verfügen nur über eine Auflösung von 8 Bit. Unabhängig davon, kommen aber auch hier der LMS-, der NLMS- und der RLS-Algorithmus zum Einsatz. Folglich sind die Parameter aller drei Filteralgorithmen entsprechend anzupassen. Für die nachfolgende Durchführung

Filterparameter	Symbol	Wert
Schrittweite, LMS-Algorithmus	$\mu_{o,LMS}$	0,05
Schrittweite, LMS-Algorithmus	$\mu_{g,LMS}$	0,1
Schrittweitenkonstante, NLMS-Algorithmus	$\mu_{o,NLMS,c}$	0,008
Schrittweitenkonstante, NLMS-Algorithmus	$\mu_{g,NLMS,c}$	0,01
Regulierungskonstante, NLMS-Algorithmus	$\varepsilon_{o,NLMS}$	0,05
Regulierungskonstante, NLMS-Algorithmus	$\varepsilon_{g,NLMS}$	0,05
Initialisierungskonstante, RLS-Algorithmus	$\delta_{o,RLS}$	0,1
Initialisierungskonstante, RLS-Algorithmus	$\delta_{g,RLS}$	100
Vergessensfaktor, RLS-Algorithmus	$\lambda_{o,RLS}$	0,999
Vergessensfaktor, RLS-Algorithmus	$\lambda_{g,RLS}$	0,999

Tabelle 7.1: Filterparameter des LMS-, NLMS- und RLS-Algorithmus für die Fehlerbestimmung und -korrektur bei der praktischen Verifikation

der Fehlerkorrektur werden daher die in Tabelle 7.1 aufgelisteten Filterparameter genutzt.

Durchführung von Fehlerbestimmung und -korrektur

Nach der Festlegung der erforderlichen Filterparameter soll das in dieser Arbeit entwickelte Verfahren nun zur Bestimmung und Korrektur von Fehlern eingesetzt werden, die innerhalb der Testschaltung auftreten. Für diesen Zweck wird die Schaltung derart angesteuert, dass es zu einem gemeinsamen Auftreten eines Offset- und eines Verstärkungsfehlers kommt. Der vorliegende Verstärkungsfehler resultiert dabei aus Nichtidealitäten im Schaltungsaufbau und wurde bereits in Abschnitt 7.2.2 kurz thematisiert. Er ist somit dauerhaft vorhanden und kann nicht ohne Weiteres verändert werden. Der Offset-Fehler wird hingegen künstlich herbeigeführt, indem die Steuerspannung U_{bias} auf einen Wert von -25 mV eingestellt wird.

Nachdem die Testschaltung in Betrieb genommen worden ist, werden die Signale am Ein- und Ausgang der Interface-Schaltung aufgezeichnet und wie beschrieben aufbereitet. Beide Signale werden anschließend dem System zur Fehlerbestimmung und -korrektur zugeführt, wobei das Eingangssignal der Testschaltung als Referenzsignal verwendet wird. Die Durchführung der Fehlerkorrektur erfolgt dabei unter Anwendung des LMS-, des NLMS- und des RLS-Algorithmus.

Die Ergebnisse der durchgeführten Fehlerbestimmung und -korrektur sind in den beiden Abbildungen 7.9 und 7.10 veranschaulicht. In Abbildung 7.9 sind hierbei zunächst die zeitlichen Verläufe der beiden Korrekturparameter h_o und h_g dargestellt. Es ist deutlich zu erkennen, dass sowohl der Offset- als auch der Verstärkungsfehler von allen drei Algorithmen eindeutig erkannt wurde. Wie bereits bei der simulationsbasierten Verifikation erfolgt die Fehlerbestimmung mit dem RLS-Algorithmus allerdings deutlich

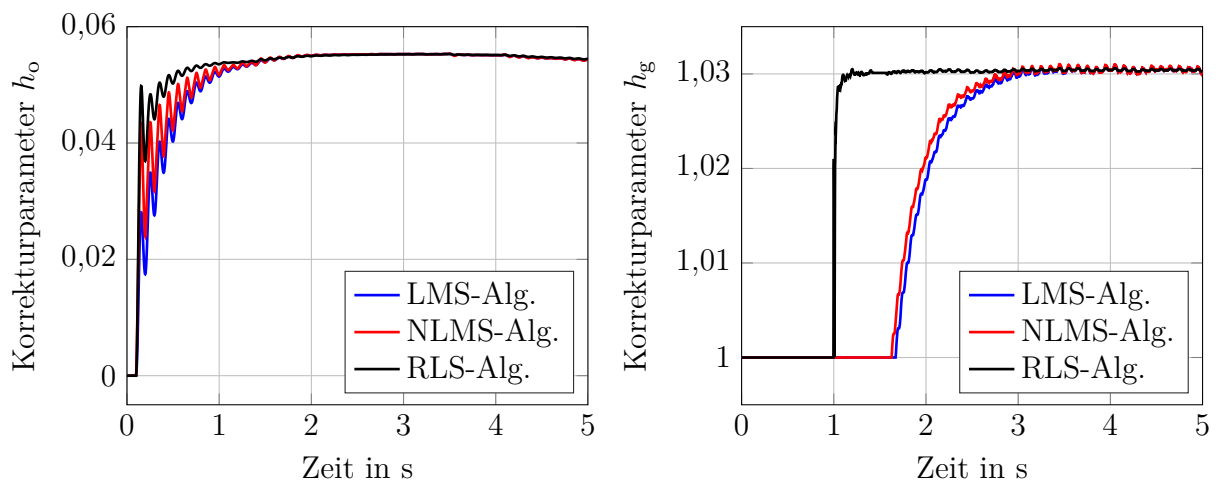


Abbildung 7.9: Zeitliche Verläufe der Korrekturparameter h_o und h_g für verschiedene Filteralgorithmen

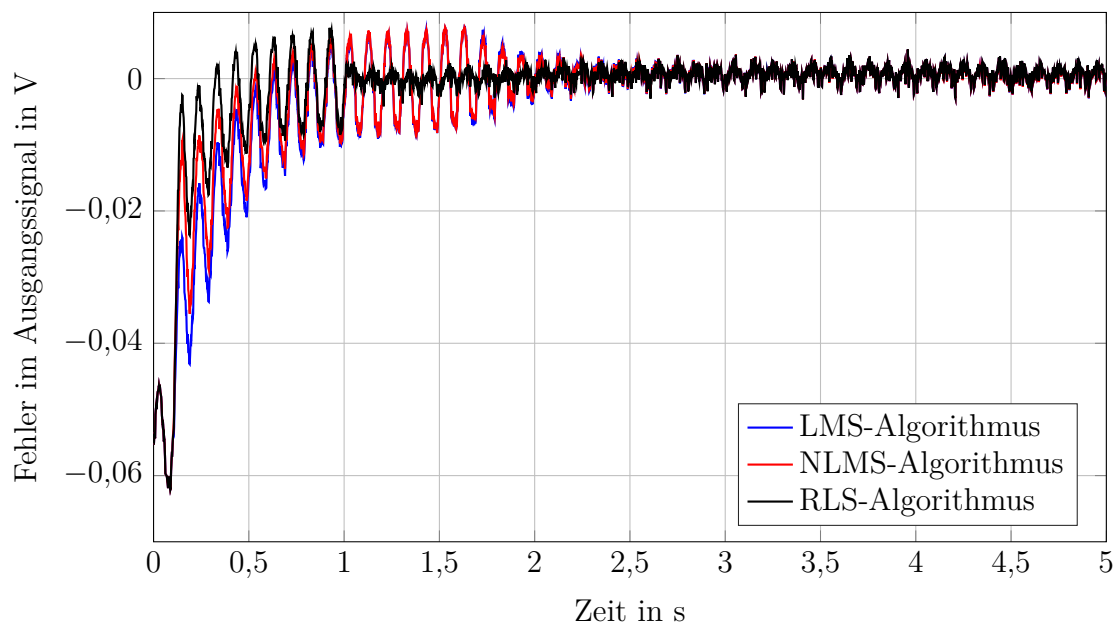


Abbildung 7.10: Fehler im ausgangsseitigen Testsignal nach der Durchführung der Fehlerkorrektur

schneller als mit den beiden anderen Algorithmen. Entsprechend der vorliegenden Daten hat der Offset-Fehler eine Größe von ca. 55 mV, während der Verstärkungsfehler ca. 3% beträgt. Abbildung 7.10 zeigt außerdem den Fehler zwischen dem Testsignal am Eingang der Interface-Schaltung und dem ausgangsseitigen Testsignal nach der Durchführung der Fehlerkorrektur. Hierbei wird deutlich, dass die vorliegenden Fehler nicht nur eindeutig und korrekt bestimmt worden sind, sondern auch erheblich reduziert wurden. Die Abweichung zwischen dem Testsignal am Ausgang der Schaltung und dem fehlerfreien Referenzsignal beträgt drei Sekunden nach Beginn der Messung dauerhaft

weniger als 4 mV und liegt damit in der gleichen Größenordnung wie die Auflösung des verwendeten Digitaloszilloskops. Es konnte somit gezeigt werden, dass das entwickelte Fehlerkorrekturverfahren nicht nur erfolgreich zur Bestimmung und Korrektur von Fehlern innerhalb eines Simulationsmodells eingesetzt werden kann, sondern auch in einer realen Schaltung.

7.4 Vergleich der beiden Verifikationsverfahren

In diesem und dem vorherigen Kapitel wurde das in dieser Arbeit entwickelte Fehlerkorrekturverfahren sowohl anhand von Simulationen als auch durch den Einsatz einer realen Testschaltung verifiziert. Bei beiden Formen der Verifikation hat sich gezeigt, dass das Verfahren erfolgreich zur Korrektur verschiedener Offset- und Verstärkungsfehler eingesetzt werden kann. Es wurde außerdem deutlich, dass Fehlerbestimmung und -korrektur bei der Simulation und in der Praxis grundsätzlich ähnlich ablaufen. Unterschiede zwischen den beiden Verfahren existieren jedoch bei den Performance-Parametern, wie zum Beispiel der Dauer der Fehlerbestimmung oder der Größe des Restfehlers nach dem vollständigen Bestimmen der Korrekturparameter. Beide Werte sind bei der praktischen Verifikation wesentlich größer als bei der simulationsbasierten, was sich jedoch durch die größeren Rauschanteile in den Signalen und die geringere Quantisierung erklären lässt. Der Einfluss dieser Faktoren führt zu einem ungleichmäßigeren Fehlersignal und damit zu einer erschwerten Bestimmung der vorliegenden Fehler. Dennoch kann auch bei der praktischen Verifikation die Größe des Restfehlers auf einen Wert von ± 4 mV reduziert werden und liegt somit in der gleichen Größenordnung wie die vertikale Auflösung des verwendeten Digitaloszilloskops.

Die Auswirkungen nichtidealer Effekte auf analoge, mikroelektronische Schaltungen werden üblicherweise durch verschiedene schaltungstechnische Maßnahmen kompensiert. In der Regel führt die Implementierung dieser Kompensationsmaßnahmen aber zu einem erhöhten Entwurfsaufwand sowie zu einem größeren Energie- und Flächenbedarf der Schaltung. Im Rahmen dieser Arbeit wurde daher ein neuartiges Verfahren entwickelt, mit dem Offset- und Verstärkungsfehler, die innerhalb einer analogen Schaltung auftreten, nicht länger kompensiert, sondern durch den Einsatz der digitalen Kalibration korrigiert werden. Die Notwendigkeit für eine aufwendige, analoge Fehlerkompensation ist somit nicht länger gegeben und der Entwurfsaufwand kann reduziert werden. Vorhandene Fehler können die Schaltung stattdessen zunächst ungehindert durchlaufen und werden erst an späterer Stelle durch eine zusätzliche digitale Signalverarbeitung korrigiert. Das Verfahren eignet sich daher besonders für den Einsatz in Mixed-Signal-Systemen, in denen neben einem analogen auch bereits ein digitaler Schaltungsteil vorhanden ist, welcher zur Anwendung der Fehlerkorrektur nur geringfügig erweitert werden muss.

Der Ablauf des vorgestellten Verfahrens gliedert sich in drei Teilabschnitte: Fehlererkennung, Fehlerbestimmung und Fehlerkorrektur. Für die Fehlererkennung kommt zunächst ein geeignetes analoges Testsignal zum Einsatz, welches die zu untersuchende Schaltung quasi-parallel zum Nutzsignal durchläuft und vorhandene Fehler sichtbar macht. Die Bestimmung und Korrektur der Fehler erfolgt anschließend im digitalen Teil der Schaltung, wo das fehlerhafte Testsignal mit einem fehlerfreien Referenzsignal verglichen wird. Auf Grundlage dieses Vergleichs verändern zwei digitale, adaptive Filter mit den entsprechenden Algorithmen das Testsignal dann so lange, bis es mit dem Referenzsignal übereinstimmt und folglich fehlerfrei ist. Die bei diesem Prozess gefundenen Korrekturparameter werden außerdem an zwei zusätzliche adaptive Filter weitergegeben, welche die Korrektur des Nutzsignals durchführen.

Für die Erprobung und Untersuchung des entwickelten Verfahrens wurde in dieser Arbeit zudem eine geeignete Testschaltung aufgebaut, welche einerseits anfällig gegenüber äußeren Einflüssen und nichtidealen Effekten ist, andererseits aber die Implementierung einer digitalen Fehlerkorrektur erlaubt. Da sich für einen solchen Zweck besonders

Mixed-Signal-Systeme eignen, wurde als Testsystem eine generische Sensor-Interface-Schaltung zur Auswertung von kapazitiven Sensoren gewählt. Der analoge Teil dieser Schaltung wurde zunächst als Simulationsmodell auf Transistorebene realisiert, wobei besonders fehleranfällige Schaltungskomponenten zum Einsatz kamen. Für die vereinfachte Untersuchung einzelner Einflussfaktoren sowie zur Verringerung der erforderlichen Simulationszeit erfolgte darüber hinaus aber auch ein Aufbau der Schaltung mit Hilfe von Verhaltensmodellen.

Bei der nachfolgenden Implementierung des Fehlerkorrekturverfahrens wurde der analoge Teil der Interface-Schaltung dann um einige wenige Komponenten erweitert, um so die Einspeisung eines Testsignals über ein zeitliches Multiplex-Verfahren zu ermöglichen. Außerdem erfolgte eine Erweiterung des digitalen Schaltungsteils um zusätzliche adaptive Filter, mit denen eine kontinuierliche Bestimmung und Korrektur der vorliegenden Fehler durchgeführt werden kann. Auf diese Weise können sowohl dauerhaft vorhandene als auch zeitlich veränderliche Offset- und Verstärkungsfehler bestimmt und aus dem Nutzsignal entfernt werden.

Um die Anwendbarkeit und den Erfolg des entwickelten Fehlerkorrekturverfahrens zu demonstrieren, wurde dieses im Anschluss an seine Implementierung auf zwei unterschiedlichen Wegen verifiziert: durch eine simulationsbasierte und eine praktische Verifikation. Begonnen wurde hierbei mit der simulationsbasierten Verifikation, welche mit Hilfe des zuvor aufgebauten Simulationsmodells auf Verhaltensebene erfolgt ist. Bei dieser wurden zunächst die optimalen Filterparameter zur Durchführung einer möglichst schnellen und genauen Fehlerkorrektur festgelegt, wobei sich die Fehlerbestimmung anhand eines vollständig bekannten Testsignals als besonders vorteilhaft erwiesen hat. Durch diese Tatsache konnten die Parameter der drei Filteralgorithmen optimal an ein bestimmtes Signal angepasst werden und mussten nicht auf die möglicherweise wechselhaften Eigenschaften eines unbekanntes Nutzsymbols ausgerichtet werden. Nachfolgend wurde dann das Auftreten verschiedener Fehlerarten und -größen untersucht. Hierbei konnte gezeigt werden, dass verschiedene Offset- und Verstärkungsfehler exakt und in kurzer Zeit bestimmt und korrigiert werden können, unabhängig davon, ob sie getrennt voneinander oder gemeinschaftlich auftreten. Weiterhin wurde gezeigt, dass das entwickelte Verfahren nicht nur zur Korrektur statischer, sondern auch zur Korrektur dynamischer Fehler geeignet ist. Zeitliche Veränderungen der Fehler wurden in allen Fällen schnell und korrekt erkannt, so dass stets nur ein leichtes Ansteigen des Fehlers im Ausgangssignal der Interface-Schaltung beobachtet werden konnte.

Nach dem Abschluss der simulationsbasierten Verifikation wurde das Verfahren zur Fehlerbestimmung und -korrektur zusätzlich noch praktisch verifiziert. Für diesen Zweck wurde der analoge Teil der Sensor-Interface-Schaltung mittels diskreter Bauelemente auf einer Leiterplatte aufgebaut und durch einen entsprechenden Messaufbau in Betrieb genommen. Zudem wurde die Schaltung derart angesteuert, dass es zum Auftreten verschiedener Fehler kam, welche nachfolgend zu erkennen und zu korrigieren waren.

Hierbei hat sich gezeigt, dass das entwickelte Fehlerkorrekturverfahren auch für den Einsatz innerhalb einer realen Schaltung geeignet ist und auch hier zur Bestimmung und Korrektur vorhandener Offset- und Verstärkungsfehler genutzt werden kann. Allerdings erfordert die Fehlerbestimmung bei der praktischen Verifikation mehr Zeit als bei der simulationsbasierten und auch der verbleibende Restfehler ist größer. Da diese Unterschiede aber zum größten Teil auf die Verwendung nahezu rauschfreier Signale und einer höheren Auflösung bei der simulationsbasierten Verifikation zurückzuführen sind, kann dennoch von einer erfolgreichen Fehlerkorrektur gesprochen werden.

Zusammenfassend lässt sich somit feststellen, dass das in dieser Arbeit vorgestellte Verfahren sehr gut zur Erkennung und Korrektur verschiedener Fehler geeignet ist, die innerhalb einer mikroelektronischen Mixed-Signal-Schaltung auftreten können. Es stellt folglich eine bedeutende Alternative zu den in Abschnitt 3.2 beschriebenen Methoden dar, welche üblicherweise zur Kompensation von Fehlern in analogen Schaltungen eingesetzt werden. Zwar ist das hier entwickelte Verfahren nicht für alle Anwendungsfälle gleich gut geeignet, weist aber insbesondere beim Einsatz in Mixed-Signal-Systemen deutliche Vorteile gegenüber herkömmlichen Verfahren auf. Neben einem geringeren Entwurfsaufwand sind dies vor allem Einsparungen beim Energie- und Flächenbedarf der analogen Schaltung, denen nur ein geringer Mehraufwand für die Implementierung der digitalen Fehlerkorrektur gegenübersteht. Da das Verfahren außerdem nicht nur die Korrektur statischer, sondern auch die zeitlich veränderlicher Fehler erlaubt, kann es darüber hinaus zur dauerhaften Überwachung des betrachteten Systems eingesetzt werden. Hierdurch kann nicht nur auf das Auftreten zusätzlicher Fehler reagiert werden, sondern es lassen sich auch die Veränderungen bestehender Fehler beobachten und korrigieren. Das gesamte System wird folglich zuverlässiger und robuster gegenüber Nichtidealitäten und äußeren Einflüssen. Informationen über die zeitliche Veränderung von Fehlern erlauben zudem Rückschlüsse auf den Zustand der Schaltung, welche unter Umständen auch eine Vorhersage über deren verbleibende Lebensdauer ermöglichen.

8.1 Ausblick

In den vorangegangenen Kapiteln wurde gezeigt, dass das in dieser Arbeit entwickelte Verfahren erfolgreich zur Korrektur von verschiedenen Fehlern in mikroelektronischen Schaltungen genutzt werden kann. Nichtsdestotrotz bestehen aber noch unterschiedliche Möglichkeiten, das Verfahren zu erweitern, zu verbessern oder auf neue Einsatz- und Anwendungsgebiete zu übertragen. Einige dieser Optionen sollen nachfolgend kurz vorgestellt werden.

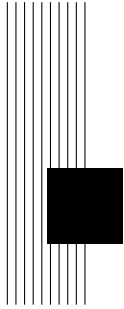
Eine Einschränkung des hier vorgestellten Verfahrens besteht darin, dass für die Fehlerbestimmung ein bestimmtes Testsignal mit fester Frequenz und Amplitude verwendet wird. Eine mögliche Abhängigkeit der vorliegenden Fehler von diesen Parametern kann

daher bisher nicht berücksichtigt werden. Bei großen Unterschieden zwischen dem Nutz- und dem Testsignal kann dies dazu führen, dass vorhandene Fehler nicht korrekt bestimmt werden. Eine Verbesserung des Verfahrens wäre daher zum Beispiel die Verwendung unterschiedlicher Testsignale, welche an die Eigenschaften des Nutzsignals angepasst werden können. Für eine derartige Verbesserung ist allerdings auch eine nicht unerhebliche Erweiterung des Verfahrens notwendig. Zum einen ist die Auswertung des Nutzsignals erforderlich, um dessen Frequenz oder Amplitude zu bestimmen, und zum anderen muss eine Rückführung auf den analogen Schaltungsteil hergestellt werden, um das Testsignal bei Bedarf anpassen zu können.

Da sich die meisten Fehler zeitlich gar nicht oder nur sehr langsam ändern, besteht eine weitere mögliche Anpassung der Fehlerbestimmung darin, diese nicht dauerhaft durchzuführen. Stattdessen können die notwendigen Korrekturparameter einmal zu Beginn der Signalverarbeitung bestimmt und dann nur noch in regelmäßigen Abständen aktualisiert werden. Die Länge der erforderlichen Testzyklen sowie deren Abstände zueinander können dabei individuell an den entsprechenden Anwendungsfall angepasst werden. Auf diese Weise kann die Interface-Schaltung außerhalb der Testzyklen zur ausschließlichen Verarbeitung des Nutzsignals verwendet werden, wodurch sich ihre effektive Verarbeitungsfrequenz erhöht. Eine Korrektur der im Nutzsignal vorliegenden Fehler erfolgt hierbei natürlich weiterhin dauerhaft.

Darüber hinaus besteht die Möglichkeit, das entwickelte Fehlerkorrekturverfahren auch auf weitere Bauelemente einer Schaltung anzuwenden oder es zur Korrektur zusätzlicher Fehlergruppen einzusetzen. Bei der hier betrachteten Sensor-Interface-Schaltung ist zum Beispiel die zusätzliche Erkennung und Korrektur von Fehlern des ADCs relativ einfach umzusetzen. Die Erkennung von Fehlern, die innerhalb des Sensorelements auftreten, ist aber ebenfalls grundsätzlich möglich. Das Testsignal muss hierzu allerdings so in die Schaltung eingebracht werden, dass es auch den Sensor durchlaufen kann. Eine Korrektur weiterer Fehlergruppen erlaubt zudem der Einsatz veränderter Filteralgorithmen oder anderer Filterstrukturen. Auf diese Weise können neben Offset- und Verstärkungsfehlern auch andere unerwünschte Effekte wie beispielsweise Rauschen oder Nichtlinearitäten unterdrückt und (teilweise) aus dem Nutzsignal entfernt werden.

Zusätzlich zu den bisher beschriebenen Verbesserungen ist außerdem eine Übertragung des entwickelten Verfahrens auf andere Anwendungsgebiete möglich. Zwar wurde das Fehlerkorrekturverfahren in dieser Arbeit nur anhand einer Sensor-Interface-Schaltung erprobt, sein Einsatz ist aber auch in vielen anderen mikroelektronischen Schaltungen denkbar, die auf einer zeitdiskreten Signalverarbeitung beruhen.



Abkürzungsverzeichnis

ADC	Analog-to-Digital Converter
ADE	Analog Design Environment
ATE	Automatic Test Equipment
BIST	Built-In-Self-Test
C/V	Capacitance-to-Voltage
CDS	Correlated Double Sampling
CH	Chopping
CHS	Chopping Stabilization
CL	Closed Loop
CLS	Correlated Level Shifting
FIR	Finite Impulse Response
HCI	Hot Carrier Injection
LMS	Least Mean Square
LS	Least Squares
MEMS	Micro-Electro-Mechanical System
MSE	Mean Squared Error
NBTI	Negative Bias Temperature Instability
NI	National Instruments
NLMS	Normalized Least Mean Square
OL	Open Loop
OP	Operationsverstärker
OTA	Operational Transconductance Amplifier
PCB	Printed Circuit Board
PN	Pseudorandom Noise
PVTA	Process, Voltage, Temperature, Aging
RLS	Recursive Least Squares
RSM	Response Surface Model
S&H	Sample & Hold

SAR	Successive Approximation Register
SC	Switched Capacitor
SMU	Source Measure Unit
TI	Texas Instruments
TM	Transistormodell
TP	Testpin
VM	Verhaltensmodell
VTA	Voltage, Temperature, Aging



Symbolverzeichnis

Symbol	Bezeichnung	Dimension
A_{CL}	Closed-Loop-Verstärkung eines OPs	[-]
A_{OL}	Open-Loop-Verstärkung eines OPs	[-]
A_{OP}	Verstärkung eines OPs	[-]
A_{OTA}	Verstärkung eines OTAs	[-]
a	Beschleunigung	[m/s ²]
C_{12}	Zwischenkapazität der Sensor-Interface-Schaltung	[F]
C_{FB}	Feedback-Kapazität der Sensor-Interface-Schaltung	[F]
C_S	Sensorkapazität eines kapazitiven Sensors	[F]
C_{SH}	S&H-Kapazität der Sensor-Interface-Schaltung	[F]
C_{in}	Kapazität zum Einbringen des Nutzsignals in die Sensor-Interface-Schaltung	[F]
C_{over}	Kapazität zwischen Gate und Drain bzw. Gate und Source bei einem CMOS-Transistor	[F]
C_p	Parasitäre Kapazität eines kapazitiven Sensors	[F]
C_{test}	Kapazität zum Einbringen des Testsignals in die Sensor-Interface-Schaltung	[F]
C'_{ox}	Flächenbezogene Oxid-Kapazität eines CMOS-Transistors	[F/m ²]
e	Fehlersignal zur Einstellung eines adaptiven Filters	[V]
e_d	Restfehler (MSE) bei der Fehlerbestimmung	[-]
e_{gain}	Fehlersignal für die Bestimmung von Verstärkungsfehlern	[V]
e_{offset}	Fehlersignal für die Bestimmung von Offset-Fehlern	[V]
f_{3dB}	3dB-Grenzfrequenz	[Hz]
f_{sw}	Schaltfrequenz der Schalter im Sensor-Interface	[Hz]
f_{UG}	Unity-Gain-Frequenz	[Hz]
f_{chop}	Chopper-Frequenz	[Hz]
f_{test}	Frequenz des Testsignals	[Hz]
g_{LMS}	Gradient der Kostenfunktion beim LMS-Algorithmus	[-]

\mathbf{g}_s	Gradient der Kostenfunktion bei der Methode des steilsten Abstiegs	[-]
H_{OP}	Übertragungsfunktion eines OPs	[-]
H_{SI}	Übertragungsfunktion der Sensor-Interface-Schaltung	[-]
$H_{g,c}$	Adaptives Filter zur Korrektur von Verstärkungsfehlern	[-]
$H_{g,d}$	Adaptives Filter zur Bestimmung von Verstärkungsfehlern	[-]
$H_{o,c}$	Adaptives Filter zur Korrektur von Offset-Fehlern	[-]
$H_{o,d}$	Adaptives Filter zur Bestimmung von Offset-Fehlern	[-]
\mathbf{h}	Vektor der Filterkoeffizienten eines adaptiven Filters	[-]
h_g, \mathbf{h}_g	Filterkoeffizienten der adaptiven Filter $H_{g,c}$ und $H_{g,d}$	[-]
h_k	k-ter Eintrag des Vektors \mathbf{h}	[-]
h_o, \mathbf{h}_o	Filterkoeffizienten der adaptiven Filter $H_{o,c}$ und $H_{o,d}$	[-]
\mathbf{h}_{op}	Koeffizientenvektor eines optimal eingestellten Filters	[-]
\mathbf{I}	Einheitsmatrix	[-]
J_{LMS}	Kostenfunktion beim LMS-Algorithmus	[-]
J_{LS}	Kostenfunktion bei der Methode der kleinsten Fehlerquadrate	[-]
J_{RLS}	Kostenfunktion beim RLS-Algorithmus	[-]
J_s	Kostenfunktion bei der Methode des steilsten Abstiegs	[-]
J_{th}	Kostenfunktion zur theoretischen Lösung eines Optimierungsproblems	[-]
\mathbf{k}_{RLS}	Kalman-Verstärkung beim RLS-Algorithmus	[-]
L	Gate-Länge eines Transistors	[m]
M	Ordnung eines adaptiven Filters	[-]
M_i	Benennung eines Transistors	[-]
n	Zeitindex für diskrete Zeitpunkte	[-]
P_{OTA}	Leistungsaufnahme eines OTAs	[W]
$R_{LS,uu}$	Deterministische Autokorrelationsfunktion des Filtereingangssignals u	[-]
$\mathbf{R}_{LS,uu}$	Deterministische Autokorrelationsmatrix des Filtereingangssignals u	[-]
R_{on}, R_{off}	Durchlass- bzw. Sperrwiderstand eines Schalters	[Ω]
R_s	Parasitärer Widerstand eines kapazitiven Sensors	[Ω]
R_{uu}	Autokorrelationsfunktion des Filtereingangssignals u	[-]
\mathbf{R}_{uu}	Autokorrelationsmatrix des Filtereingangssignals u	[-]
$r_{LS,uyr}$	Deterministische Kreuzkorrelationsfunktion zwischen den Signalen u und y_{ref}	[-]

$\mathbf{r}_{LS,uyr}$	Deterministischer Kreuzkorrelationsvektor zwischen den Signalen u und y_{ref}	[-]
r_{uyr}	Kreuzkorrelationsfunktion zwischen den Signalen u und y_{ref}	[-]
\mathbf{r}_{uyr}	Kreuzkorrelationsvektor zwischen den Signalen u und y_{ref}	[-]
$S1, \dots, S5$	Schaltsignale für den Betrieb der Sensor-Interface-Schaltung	[-]
T	Temperatur	[° C]
t_{age}	Alter der Sensor-Interface-Schaltung	[s]
t_d	Konvergenzzeit bei der Fehlerbestimmung	[s]
t_{ox}	Oxid-Dicke eines CMOS-Transistors	[m]
$U_{A,test}$	Amplitude des Testsignals	[V]
U_{DD}	Positive Versorgungsspannung	[V]
U_{GS}	Gate-Source-Spannung eines CMOS-Transistors	[V]
U_{SS}	Negative Versorgungsspannung	[V]
U_{SW}	Amplitude der Schaltsignale S1 bis S5	[V]
U_{bias}	Steuerspannung der OPs bei der praktischen Verifikation	[V]
U_{in}	Spannung am Eingang einer Schaltung	[V]
U_{out}	Spannung am Ausgang einer Schaltung	[V]
U_{ref}	Referenzspannung der Sensor-Interface-Schaltung	[V]
U_{sens}	Nutzsignal für die Sensor-Interface-Schaltung	[V]
U_{th}	Threshold-Spannung eines CMOS-Transistors	[V]
u, \mathbf{u}	Eingangssignal eines adaptiven Filters	[V]
u	Referenzsignal im digitalen Teil der Sensor-Interface-Schaltung	[V]
u_{af}	Mittelwertfreies Referenzsignal im digitalen Teil der Sensor-Interface-Schaltung	[V]
W	Gate-Weite eines Transistors	[m]
w	Testsignal im digitalen Teil der Sensor-Interface-Schaltung	[V]
x	Nutzsignal im digitalen Teil der Sensor-Interface-Schaltung	[V]
y	Ausgangssignal eines adaptiven Filters	[V]
y_{ref}	Gewünschtes Ausgangssignal eines adaptiven Filters	[V]
Z	Impedanz	[Ω]

ΔU_{CF}	Durch Clock Feedthrough verursachte Offset-Spannung	[V]
ΔU_{CI}	Durch Charge Injection verursachte Offset-Spannung	[V]
δ	Initialisierungskonstante des RLS-Algorithmus	[-]
ε	Regulierungskonstante des NLMS-Algorithmus	[-]
λ	Vergessensfaktor des RLS-Algorithmus	[-]
λ_i	i-ter Eigenwert der Matrix \mathbf{R}_{uu}	[-]
λ_{\max}	Größter Eigenwert der Matrix \mathbf{R}_{uu}	[-]
μ	Schrittweite	[-]
μ_{LMS}	Schrittweite des LMS-Algorithmus	[-]
μ_{NLMS}	Schrittweite des NLMS-Algorithmus	[-]
$\mu_{NLMS,c}$	Schrittweitenkonstante des NLMS-Algorithmus	[-]
σ_u^2	Mittlere Signalleistung des Filtereingangssignals u	[-]



Wissenschaftliche Beiträge

Im Folgenden werden die im Rahmen der Promotion entstandenen wissenschaftlichen Veröffentlichungen antichronologisch aufgelistet.

Wissenschaftliche Veröffentlichungen

1. Sascha Heinssen, Theodor Hillebrand, Maike Taddiken, Steffen Paul, Dagmar Peters-Drolshagen: *On-Line Error Correction in Sensor Interface Circuits by Using Adaptive Filtering and Digital Calibration*, Eurosensors XXXII, Graz, Austria, September 2018.
2. Sascha Heinssen, Theodor Hillebrand, Maike Taddiken, Steffen Paul, Dagmar Peters-Drolshagen: *On-Line Monitoring and Error Correction in Sensor Interface Circuits Using Digital Calibration Techniques*, 36th IEEE VLSI Test Symposium (VTS), San Francisco, USA, April 2018.
3. Sascha Heinssen, Theodor Hillebrand, Maike Taddiken, Konstantin Tscherkaschin, Steffen Paul, Dagmar Peters-Drolshagen: *Design for Reliability of Generic Sensor Interface Circuits*, Microelectronics Reliability, Vol. 80, pp. 184–197, January 2018.
4. Sascha Heinssen, Theodor Hillebrand, Maike Taddiken, Steffen Paul, Dagmar Peters-Drolshagen: *Behavioral Modeling of a Sensor Interface Circuit Including Various Non-Idealities*, 14th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD), Giardini Naxos - Taormina, Italy, June 2017.
5. Sascha Heinssen, Nico Hellwege, Nils Heidmann, Steffen Paul, Dagmar Peters-Drolshagen: *Robust Digital Calibration Engine for MEMS Inertial Sensor Systems*, 2015 IEEE Sensors, Busan, South Korea, November 2015.
6. Nico Hellwege, Sascha Heinssen, Kris Niederkleine, Nils Heidmann, Steffen Paul, Dagmar Peters-Drolshagen: *Process Variability Monitor for Embedded MEMS Inertial Sensors Exploiting Digital Calibration Coefficients*, Eurosensors XXIX, Freiburg, Germany, September 2015.



Literaturverzeichnis

- [AA04] B. V. Amini and F. Ayazi: “A 2.5-V 14-Bit $\Sigma\Delta$ CMOS SOI Capacitive Accelerometer,” *IEEE Journal of Solid-State Circuits*, Vol. 39, No. 12, pp. 2467–2476, Dec. 2004.
- [ADL⁺10] H. Adel, M. Dessouky, M. Louerat, H. Gicquel and H. Haddara: “Foreground Digital Calibration of Non-Linear Errors in Pipelined A/D Converters,” *Proceedings of the 2010 IEEE International Symposium on Circuits and Systems (ISCAS)*, pp. 569–572, May 2010.
- [AH12] P. E. Allen and D. R. Holberg: *CMOS Analog Circuit Design*, Oxford University Press (The Oxford Series in Electrical and Computer Engineering), 3rd Edition, New York, 2012.
- [AHC⁺04] S. S. Akbay, A. Halder, A. Chatterjee and D. Keezer: “Low-Cost Test of Embedded RF/Analog/Mixed-Signal Circuits in SOPs,” *IEEE Transactions on Advanced Packaging*, Vol. 27, No. 2, pp. 352–363, May 2004.
- [AK96] K. Arabi and B. Kaminska: “Oscillation-Test Strategy for Analog and Mixed-Signal Integrated Circuits,” *Proceedings of 14th VLSI Test Symposium*, pp. 476–482, Apr. 1996.
- [AN03] A. M. A. Ali and K. Nagaraj. “Background Calibration of Operational Amplifier Gain Error in Pipelined A/D Converters,” *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, Vol. 50, No. 8, pp. 631–634, Sept. 2003.
- [BAH⁺10] E. M. Boujamaa, B. Alandry, S. Hacine, L. Latorre, F. Mailly and P. Nouet: “A Low Power Interface Circuit for Resistive Sensors with Digital Offset Compensation,” *Proceedings of the 2010 IEEE International Symposium on Circuits and Systems*, pp. 3092–3095, May 2010.
- [Bak10] R. J. Baker: *CMOS Circuit Design, Layout and Simulation*, Wiley-IEEE Press, 3rd Edition, Sep. 2010.

- [BBF⁺10] M. Belloni, E. Bonizzoni, A. Fornasari and F. Maloberti: “A Micropower Chopper–CDS Operational Amplifier,” *IEEE Journal of Solid-State Circuits*, Vol. 45, No. 12, pp. 2521–2529, Dec. 2010.
- [BMP⁺05] W. Bracke, P. Merken, R. Puers and C. V. Hoof: “On the Optimization of Ultra Low Power Front-End Interfaces for Capacitive Sensors,” *Sensors and Actuators A: Physical*, Vol. 117, No. 2, pp. 273 – 285, Sept. 2004.
- [BMP⁺07] W. Bracke, P. Merken, R. Puers and C. V. Hoof: “Ultra-Low-Power Interface Chip for Autonomous Capacitive Sensor Systems,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 54, No. 1, pp. 130–140, Jan. 2007.
- [BVR10] M. J. Barragán, D. Vázquez and A. Rueda: “A BIST Solution for Frequency Domain Characterization of Analog Circuits,” *Journal of Electronic Testing*, Vol. 26, No. 4, pp. 429–441, May 2010.
- [BZ06] R. Burt and J. Zhang: “A Micropower Chopper-Stabilized Operational Amplifier Using a SC Notch Filter with Synchronous Integration Inside the Continuous-Time Signal Path,” *IEEE Journal of Solid-State Circuits*, Vol. 41, No. 12, pp. 2729–2736, Dec. 2006.
- [CCC09] H. L. Chen, P. S. Chen and J. S. Chiang: “A Low-Offset Low-Noise Sigma-Delta Modulator with Pseudorandom Chopper-Stabilization Technique,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 56, No. 12, pp. 2533–2543, Dec. 2009.
- [CJM12] T. C. Carusone, D. Johns and K. W. Martin: *Analog Integrated Circuit Design*, J. Wiley & Sons, Hoboken, NJ, 2nd Edition, 2012.
- [CKN96] A. Chatterjee, B. C. Kim and N. Nagi: “DC Built-In Self-Test for Linear Analog Circuits,” *IEEE Design & Test of Computers*, Vol. 13, No. 2, pp. 26–33, Summer 1996.
- [CLD⁺08] M. Cimino, H. Lapuyade, Y. Deval, T. Taris and J. B. Begueret: “Design of a 0.9 V 2.45 GHz Self-Testable and Reliability-Enhanced CMOS LNA,” *IEEE Journal of Solid-State Circuits*, Vol. 43, No. 5, pp. 1187–1194, May 2008.
- [CMF⁺11] F. R. Chouard, S. More, M. Fulde and D. Schmitt-Landsiedel: “An Analog Perspective on Device Reliability in 32nm High- κ Metal Gate Technology,” *14th IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems*, pp. 65–70, Apr. 2011.

- [CP05] F. Carrara and G. Palmisano: “High-Dynamic-Range VGA with Temperature Compensation and Linear-in-dB Gain Control,” *IEEE Journal of Solid-State Circuits*, Vol. 40, No. 10, pp. 2019–2024, Oct. 2005.
- [CT94] Y. Cao and G. C. Temes: “High-Accuracy Circuits for On-Chip Capacitance Ratio Testing or Sensor Readout,” *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, Vol. 41, No. 9, pp. 637–639, Sep. 1994.
- [CT00] G. Cauwenberghs and G. C. Temes: “Adaptive Digital Correction of Analog Errors in MASH ADC’s—Part I: Off-Line and Blind On-Line Calibration,” *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, Vol. 47, No. 7, pp. 621–628, Jul. 2000.
- [CTN⁺04] Y. Chiu, C. W. Tsang, B. Nikolic and P. R. Gray: “Least Mean Square Adaptive Digital Background Calibration of Pipelined Analog-to-Digital Converters,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 51, No.1, pp. 38–46, Jan. 2004.
- [DM03] P. G. Drennan and C. C. McAndrew: “Understanding MOSFET Mismatch for Analog Design,” *IEEE Journal of Solid-State Circuits*, Vol. 38, No. 3, pp. 450–456, Mar. 2003.
- [DR99] B. Dufort and G. W. Roberts: “On-Chip Analog Signal Generation for Mixed-Signal Built-In Self-Test,” *IEEE Journal of Solid-State Circuits*, Vol. 34, No. 3, pp. 318–330, Mar. 1999.
- [ET96] C. C. Enz and G. C. Temes: “Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling and Chopper Stabilization,” *Proceedings of the IEEE*, Vol. 84, No. 11, pp. 1584–1614, Nov. 1996.
- [FB13] B. Farhang-Boroujeny: *Adaptive Filters: Theory and Applications*, Engineering Professional Collection, Wiley, Chichester, 2nd Edition, 2013.
- [FMH17] Q. Fan, K. A. A. Makinwa and J. H. Huijsing: *Capacitively-Coupled Chopper Amplifiers*, Analog Circuits and Signal Processing, Springer International Publishing, 2017.
- [GHL05] C. Grace, P. Hurst and S. Lewis: “A 12-bit 80-MSample/s Pipelined ADC with Bootstrapped Digital Calibration,” *IEEE Journal of Solid-State Circuits*, Vol. 40, No. 5, pp. 1038–1046, May 2005.

- [GM08] B. R. Gregoire and U. K. Moon: “An Over-60 dB True Rail-to-Rail Performance Using Correlated Level Shifting and an Opamp With Only 30 dB Loop Gain,” *IEEE Journal of Solid-State Circuits*, Vol. 43, No. 12, pp. 2620–2630, Dec. 2008.
- [Gra14] T. Grasser: *Bias Temperature Instability for Devices and Circuits*, Springer New York, 2014.
- [Gra15] T. Grasser: *Hot Carrier Degradation in Semiconductor Devices*, Springer International Publishing, 2015.
- [GRS07] B. Girod, R. Rabenstein and A. Stenger: *Einführung in die Systemtheorie: Signale und Systeme in der Elektrotechnik und Informationstechnik*, Lehrbuch Elektrotechnik, Teubner, Wiesbaden, 4. Auflage, 2007.
- [GSC⁺12] A. Goyal, M. Swaminathan, A. Chatterjee, D. Howard and J. D. Cressler: “A Self-Testable SiGe LNA and Built-in-Self-Test Methodology for Multiple Performance Specifications of RF Amplifiers,” *13th International Symposium on Quality Electronic Design (ISQED)*, pp. 7–12, Mar. 2012.
- [GVL⁺14] M. Gande, H. Venkatram, H. Y. Lee, J. Guerber and U. K. Moon: “Blind Calibration Algorithm for Nonlinearity Correction Based on Selective Sampling,” *IEEE Journal of Solid-State Circuits*, Vol. 49, No. 8, pp. 1715–1724, Aug. 2014.
- [HAR02] M. M. Hafed, N. Abaskharoun and G. W. Roberts: “A 4-GHz Effective Sample Rate Integrated Test Core for Analog and Mixed-Signal Circuits,” *IEEE Journal of Solid-State Circuits*, Vol. 37, No. 4, pp. 499–514, Apr. 2002.
- [Hat17] A. A. Hatzopoulos: “Analog Circuit Testing,” *2017 International Mixed Signals Testing Workshop (IMSTW)*, pp. 1–6, July 2017.
- [Hay14] S. Haykin: *Adaptive Filter Theory*, Pearson Education Limited, 5th Edition, 2014.
- [HHH⁺15a] S. Heinszen, N. Hellwege, N. Heidmann, S. Paul and D. Peters-Drolshagen: “Robust Digital Calibration Engine for MEMS Inertial Sensor Systems,” *2015 IEEE SENSORS*, pp. 1–4, Nov. 2015.
- [HHH⁺15b] T. Hillebrand, N. Hellwege, N. Heidmann, S. Paul and D. Peters-Drolshagen: “Charge-Based Stochastic Aging Analysis of CMOS Circuits,” *2015 IEEE International Integrated Reliability Workshop (IIRW)*, pp. 126–129, Oct. 2015.

- [HHH⁺15c] T. Hillebrand, N. Hellwege, N. Heidmann, S. Paul and D. Peters-Drolshagen: “Stochastic Analysis of Degradation and Variations in CMOS-Transistors,” *ZuE 2015; 8. GMM/ITG/GI-Symposium Reliability by Design*, pp. 1–8, Sep. 2015.
- [HHL08] Y. C. Huang, H. H. Hsieh and L. H. Lu: “A Build-in Self-Test Technique for RF Low-Noise Amplifiers,” *IEEE Transactions on Microwave Theory and Techniques*, Vol. 56, No. 5, pp. 1035–1042, May 2008.
- [HHN⁺15] N. Hellwege, S. Heinssen, K. Niederkleine, N. Heidmann, S. Paul and D. Peters-Drolshagen: “Process Variability Monitor for Embedded MEMS Inertial Sensors Exploiting Digital Calibration Coefficients,” *Procedia Engineering*, Vol. 120, pp. 637 – 640, 2015.
- [HHT⁺14] N. Heidmann, N. Hellwege, M. Taddiken, D. Peters-Drolshagen and S. Paul: “Analog Behavioral Modeling for Age-Dependent Degradation of Complex Analog Circuits,” *Proceedings of the 21st International Conference on Mixed Design of Integrated Circuits and Systems (MIXDES)*, pp. 317–322, Jun. 2014.
- [HHT⁺18a] S. Heinssen, T. Hillebrand, M. Taddiken, S. Paul and D. Peters-Drolshagen: “On-Line Error Correction in Sensor Interface Circuits by Using Adaptive Filtering and Digital Calibration,” *Proceedings*, Vol. 2, No. 13, Nov. 2018.
- [HHT⁺18b] S. Heinssen, T. Hillebrand, M. Taddiken, S. Paul and D. Peters-Drolshagen: “On-Line Monitoring and Error Correction in Sensor Interface Circuits Using Digital Calibration Techniques,” *36th IEEE VLSI Test Symposium (VTS)*, pp. 1–6, Apr. 2018.
- [HHT⁺18c] S. Heinssen, T. Hillebrand, M. Taddiken, K. Tscherkaschin, S. Paul and D. Peters-Drolshagen: “Design for Reliability of Generic Sensor Interface Circuits,” *Microelectronics Reliability*, Vol. 80, pp. 184 – 197, Jan. 2018.
- [HPP18] T. Hillebrand, S. Paul and D. Peters-Drolshagen: “Topology-Driven Reliability Assessment of Integrated Circuits,” *25th International Conference on Mixed Design of Integrated Circuits and System (MIXDES)*, pages 198–203, June 2018.
- [HTH⁺17] S. Heinssen, M. Taddiken, T. Hillebrand, S. Paul and D. Peters-Drolshagen: “Behavioral Modeling of a Sensor Interface Circuit Including Various Non-Idealities,” *14th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD)*, pp. 1–4, Jun. 2017.

- [KCY⁺06] H. Kulah, J. Chae, N. Yazdi and K. Najafi: “Noise Analysis and Characterization of a Sigma-Delta Capacitive Microaccelerometer,” *IEEE Journal of Solid-State Circuits*, Vol. 41, No. 2, pp. 352–361, Feb. 2006.
- [KHR⁺10] T. C. C. Kevin, D. Han, P. S. Ravinder, D. P. Duy, Y. P. Chin, W. L. Jian, D. Nuttman and M. Je: “118-dB Dynamic Range, Continuous-Time, Opened-Loop Capacitance to Voltage Converter Readout For Capacitive MEMS Accelerometer,” *2010 IEEE Asian Solid-State Circuits Conference*, pp. 1–4, Nov. 2010.
- [Kin05] P. R. Kinget: “Device Mismatch and Tradeoffs in the Design of Analog Circuits,” *IEEE Journal of Solid-State Circuits*, Vol. 40, No. 6, pp. 1212–1224, Jun. 2005.
- [KK09] K.-D. Kammeyer and K. Kroschel: *Digitale Signalverarbeitung: Filterung und Spektralanalyse mit MATLAB-Übungen*, Vieweg+Teubner Verlag, 7. erweiterte und korrigierte Auflage, 2009.
- [KMM11] D. Kim, T. Matsuura and B. Murmann: “A Continuous-Time, Jitter Insensitive $\Sigma\Delta$ Modulator Using a Digitally Linearized G_m -C Integrator with Embedded SC Feedback DAC,” *2011 Symposium on VLSI Circuits - Digest of Technical Papers*, pp. 38–39, Jun. 2011.
- [Kor13] A. Korotkov: “Calibration and Correction Methods for Analog-to-Digital Converters: State of the Art,” *2013 International Symposium on Signals, Circuits and Systems (ISSCS)*, pp. 1–8, Jul. 2013.
- [KSP⁺09] M. Kamarainen, M. Saukoski, M. Paavola, J. A. M. Jarvinen, M. Laiho and K. A. I. Halonen: “A Micropower Front End for Three-Axis Capacitive Microaccelerometers,” *IEEE Transactions on Instrumentation and Measurement*, Vol. 58, No. 10, pp. 3642–3652, Oct. 2009.
- [KSW⁺00] P. Kiss, J. Silva, A. Wiesbauer, T. Sun, U.-K. Moon, J. T. Stonick and G. C. Temes: “Adaptive Digital Correction of Analog Errors in MASH ADC’s—Part II: Correction Using Test-Signal Injection,” *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, Vol. 47, No. 7, pp. 629–638, Jul. 2000.
- [KYN00] H. Kulah, N. Yazdi and K. Najafi: “A CMOS Switched-Capacitor Interface Circuit for an Integrated Accelerometer,” *Proceedings of the 43rd IEEE Midwest Symposium on Circuits and Systems*, pp. 244–247, Aug. 2000.
- [KZ04] K. S. Kundert and O. Zinke: *The Designer’s Guide to Verilog-AMS*, The Designer’s Guide Book Series, Kluwer Academic Publishers, Boston, MA, 2004.

- [LAB⁺15] S. Larguech, F. Azais, S. Bernard, M. Comte, V. Kerzerho and M. Renovell: “A Generic Methodology for Building Efficient Prediction Models in the Context of Alternate Testing,” *20th IEEE International Mixed-Signals Testing Workshop (IMSTW)*, pp. 1–6, Jun. 2015.
- [LB99] M. Lemkin and B. E. Boser: “A Three-Axis Micromachined Accelerometer with a CMOS Position-Sense Interface and Digital Offset-Trim Electronics,” *IEEE Journal of Solid-State Circuits*, Vol. 34, No. 4, pp. 456–468, Apr. 1999.
- [LC10] S. C. Lee and Y. Chiu: “Digital Calibration of Nonlinear Memory Errors in Sigma-Delta Modulators,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 57, No. 9, pp. 2462–2475, Sep. 2010.
- [LC12] W. Liu and Y. Chiu: “Time-Interleaved Analog-to-Digital Conversion With Online Adaptive Equalization,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 59, No. 7, pp. 1384–1395, Jul. 2012.
- [LC14] S.-C. Lee and Y. Chiu: “A 15-MHz Bandwidth 1-0 MASH $\Sigma\Delta$ ADC With Nonlinear Memory Error Calibration Achieving 85-dBc SFDR,” *IEEE Journal of Solid-State Circuits*, Vol. 49, No. 3, pp. 695–707, Mar. 2014.
- [LM02] X. Li and G. C. M. Meijer: “An Accurate Interface for Capacitive Sensors,” *IEEE Transactions on Instrumentation and Measurement*, Vol. 51, No. 5, pp. 935–939, Oct. 2002.
- [LM03] J. Li and U.-K. Moon: “Background Calibration Techniques for Multistage Pipelined ADCs With Digital Redundancy,” *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, Vol. 50, No. 9, pp. 531–538, Sep. 2003.
- [Lu07] C. W. Lu: “An Offset Cancellation Technique for Two-Stage CMOS Operational Amplifiers,” *2007 IEEE International Conference on Integrated Circuit Design and Technology*, pp. 1–3, May 2007.
- [LWT12] W. Li, T. Wang and G. C. Temes: “Digital Foreground Calibration Methods for SAR ADCs,” *2012 IEEE International Symposium on Circuits and Systems*, pp. 1054–1057, May 2012.
- [MB03] B. Murmann and B. E. Boser: “A 12-bit 75-MS/s Pipelined ADC Using Open-Loop Residue Amplification,” *IEEE Journal of Solid-State Circuits*, Vol. 38, No. 12, pp. 2040–2050, Dec. 2003.

- [MBM⁺16] H. Malloug, M. J. Barragan, S. Mir, E. Simeu and H. Le-Gall: “Mostly-Digital Design of Sinusoidal Signal Generators for Mixed-Signal BIST Applications Using Harmonic Cancellation,” *21st IEEE International Mixed-Signal Testing Workshop (IMSTW)*, pp. 1–6, Jul. 2016.
- [MCL05] J. McNeill, M. C. W. Coln and B. J. Larivee: ““Split ADC” Architecture for Deterministic Digital Background Calibration of a 16-bit 1-MS/s ADC,” *IEEE Journal of Solid-State Circuits*, Vol. 40, No. 12, pp. 2437–2445, Dec. 2005.
- [MG13] E. Maricau and G. Gielen: *Analog IC Reliability in Nanometer CMOS*, Analog Circuits and Signal Processing, Springer, 2013.
- [MH00] G. S. Moschytz and M. Hofbauer: *Adaptive Filter*, Springer Berlin Heidelberg, 2000.
- [Mil98] L. S. Milar: “A Tutorial Introduction to Research on Analog and Mixed-Signal Circuit Testing,” *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, Vol. 45, No. 10, pp. 1389–1407, Oct. 1998.
- [MRL⁺15] J. A. Miguel, D. Rivas, Y. Lechuga, M. A. Allende and M. Martinez: “Oscillation-based Approach Applied to a Low-Power Analog Front-End for an Implantable Cardiac Device,” *20th IEEE International Mixed-Signals Testing Workshop (IMSTW)*, pp. 1–6, Jun. 2015.
- [MRP06] R. C. Martins, H. G. Ramos and P. Proenca: “A FPGA-based General Purpose Multi-Sensor Data Acquisition System with Nonlinear Sensor Characteristic and Environment Compensation,” *Proceedings of the 2006 IEEE Instrumentation and Measurement Technology Conference*, pp. 563–567, Apr. 2006.
- [MVS⁺05] M. G. Méndez-Rivera, A. Valdes-Garcia, J. Silva-Martinez and E. Sánchez-Sinencio: “An On-Chip Spectrum Analyzer for Analog Built-In Testing,” *Journal of Electronic Testing*, Vol. 21, No. 3, pp. 205–219, 2005.
- [MSK⁺14] Y. Miyahara, M. Sano, K. Koyama, T. Suzuki, K. Hamashita and B. S. Song: “A 14b 60 MS/s Pipelined ADC Adaptively Cancelling Opamp Gain and Nonlinearity,” *IEEE Journal of Solid-State Circuits*, Vol. 49, No. 2, pp. 416–425, Feb. 2014.
- [Mur13] B. Murmann: “Digitally Assisted Data Converter Design,” *2013 Proceedings of the ESSCIRC*, pp. 24–31, Sep. 2013.

- [NAS13] G. Nagy, D. Arbet and V. Stopjakova: “Digital Methods of Offset Compensation in 90nm CMOS Operational Amplifiers,” *16th IEEE International Symposium on Design and Diagnostics of Electronic Circuits Systems (DDECS)*, pp. 124–127, Apr. 2013.
- [NFF16] M. Nenadovic, G. Fischer and N. Fiebig: “A 32 ppm/°C Temperature-Compensated Operational Amplifier for Application in Medical Device Tracking,” *Analog Integrated Circuits and Signal Processing*, Vol. 87, No. 2, pp. 117–127, 2016.
- [NJ13] A. Nilchi and D. A. Johns: “A Low-Power Delta-Sigma Modulator Using a Charge-Pump Integrator,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 60, No. 5, pp. 1310–1321, May 2013.
- [Oli03] O. Oliaei: “Noise Analysis of Correlated Double Sampling SC Integrators with a Hold Capacitor,” *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, Vol. 50, No. 9, pp. 1198–1202, Sep. 2003.
- [PB05] V. P. Petkov and B. E. Boser: “A Fourth-Order $\Sigma\Delta$ Interface for Micromachined Inertial Sensors,” *IEEE Journal of Solid-State Circuits*, Vol. 40, No. 8, pp. 1602–1609, Aug. 2005.
- [PBB14] V. Petkov, G. Balachandran and J. Beintner: “A Fully Differential Charge-Balanced Accelerometer for Electronic Stability Control,” *IEEE Journal of Solid-State Circuits*, Vol. 49, No. 1, pp. 262–270, Jan. 2014.
- [PK09] M. Pastre and M. Kayal: “Methodology for the Digital Calibration of Analog Circuits and Systems Using Sub-binary Radix DACs,” *16th International Conference on Mixed Design of Integrated Circuits Systems (MIXDES)*, pp. 456–461, Jun. 2009.
- [PKJ⁺07] M. Paavola, M. Kamarainen, J. A. M. Jarvinen, M. Saukoski, M. Laiho and K. A. I. Halonen: “A Micropower Interface ASIC for a Capacitive 3-Axis Micro-Accelerometer,” *IEEE Journal of Solid-State Circuits*, Vol. 42, No. 12, pp. 2651–2665, Dec. 2007.
- [PMH05] M. A. P. Pertijs, K. A. A. Makinwa and J. H. Huijsing: “A CMOS Smart Temperature Sensor With a 3σ Inaccuracy of ± 0.1 °C From -55 °C to 125 °C,” *IEEE Journal of Solid-State Circuits*, Vol. 40, No. 12, pp. 2805–2815, Dec. 2005.
- [Pro13] R. Prokop: “Dynamic Input Offset Auto-Compensation of Continuously Working Opamp,” *36th International Conference on Telecommunications and Signal Processing (TSP)*, pp. 440–443, Jul. 2013.

- [Raz01] B. Razavi: *Design of Analog CMOS Integrated Circuits*, McGraw-Hill, 1st Edition, 2001.
- [RCS⁺15] K. Ragab, L. Chen, A. Sanyal and N. Sun: “Digital Background Calibration for Pipelined ADCs Based on Comparator Decision Time Quantization,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, Vol. 62, No. 5, pp. 456–460, May 2015.
- [Sch91] H. W. Schüßler: *Netzwerke, Signale und Systeme: Systemtheorie linearer elektrischer Netzwerke*, Springer-Lehrbuch, Springer, Berlin und Heidelberg, 3. überarbeitete Auflage, 1991.
- [SDK⁺14] N. Y. Sutri, J. O. Dennis, M. H. M. Khir, T. B. Tang and M. U. Mi-an: “Low-Noise, Low-Offset Modulator Demodulator Circuit for Chopper Stabilization Technique in CMOS-MEMS Sensor Applications,” *5th International Conference on Intelligent and Advanced Systems (ICIAS)*, pp. 1–5, Jun. 2014.
- [SJS95] A. Shoal, D. A. Johns and W. M. Snelgrove: “Comparison of DC Offset Effects in Four LMS Adaptive Algorithms,” *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, Vol. 42, No. 3, pp. 176–185, Mar. 1995.
- [SM12] H. G. Stratigopoulos and S. Mir: “Adaptive Alternate Analog Test,” *IEEE Design & Test of Computers*, Vol. 29, No. 4, pp. 71–79, Aug. 2012.
- [SR09] B. D. Sahoo and B. Razavi: “A 12-Bit 200-MHz CMOS ADC,” *IEEE Journal of Solid-State Circuits*, Vol. 44, No. 9, pp. 2366–2380, Sep. 2009.
- [SRM11] J. Shiah, H. Rashtian and S. Mirabbasi: “A Low-Noise Parasitic-Insensitive Switched-Capacitor CMOS Interface Circuit for MEMS Capacitive Sensors,” *9th IEEE International New Circuits and Systems Conference*, pp. 470–473, Jun. 2011.
- [SSA⁺18] M. Sovcik, V. Stopjakova, D. Arbet, M. Kovac and M. Potocny: “Adverse Effects of Digital Calibration Hardware on Low-Voltage Operational Amplifiers,” *28th International Conference Radioelektronika*, pp. 1–4, Apr. 2018.
- [SSY04] T. Singh, T. Saether and T. Yitterdal: “A Linear Capacitive Sensor Interface Circuit With Single-Ended to Differential Output Capability,” *Proceedings of the Norchip Conference*, pp. 32–35, Nov. 2004.
- [STM16] STMicroelectronics N.V.: *Motion MEMS and Environmental Sensor Expansion Board for STM32 Nucleo, X-NUCLEO-IKS01A2*, Rev. 1, Nov. 2016.

- [STM18] STMicroelectronics N.V.: *STM32 Nucleo-64 Boards*, NUCLEO-XXXXRX NUCLEO-XXXXRX-P, Rev. 12, Oct. 2018.
- [SWK⁺02] J. Silva, X. Wang, P. Kiss, U. Moon and G. C. Temes: “Digital Techniques for Improved $\Delta\Sigma$ Data Conversion,” *Proceedings of the IEEE 2002 Custom Integrated Circuits Conference*, pp. 183–190, 2002.
- [SZE⁺15] S. Sarkar, Y. Zhou, B. Elies and Y. Chiu: “PN-Assisted Deterministic Digital Background Calibration of Multistage Split-Pipelined ADC,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 62, No. 3, pp. 654–661, Mar. 2015.
- [TG10] G. Taylor and I. Galton: “A Mostly-Digital Variable-Rate Continuous-Time Delta-Sigma Modulator ADC,” *IEEE Journal of Solid-State Circuits*, Vol. 45, No. 12, pp. 2634–2646, Dec. 2010.
- [THT⁺16] M. Taddiken, T. Hillebrand, K. Tscherkaschin, S. Paul and D. Peters-Drolshagen: “Parameter Identification for Behavioral Modeling of Analog Components Including Degradation,” *23rd International Conference on Mixed Design of Integrated Circuits and Systems (MIXDES)*, pp. 336–340, Jun. 2016.
- [TPP18] M. Taddiken, S. Paul and D. Peters-Drolshagen: “Resembled-Methods for Response Surface Model Behavioral Description,” *15th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD)*, pp. 157–160, Jul. 2018.
- [VCC02] P. N. Variyam, S. Cherubal and A. Chatterjee: “Prediction of Analog Performance Parameters Using Fast Transient Testing,” *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, Vol. 21, No. 3, pp. 349–361, Mar. 2002.
- [VIC12] B. Verbruggen, M. Iriguchi and J. Craninckx: “A 1.7 mW 11b 250 MS/s 2-Times Interleaved Fully Dynamic Pipelined SAR ADC in 40 nm Digital CMOS,” *IEEE Journal of Solid-State Circuits*, Vol. 47, No. 12, pp. 2880–2887, Dec. 2012.
- [VMR⁺99] J. Velasco-Medina, I. Rayane and M. Nicolaidis: “On-Line BIST for Testing Analog Circuits,” *Proceedings of the IEEE International Conference on Computer Design: VLSI in Computers and Processors*, pp. 330–332, 1999.
- [VNC⁺03] R. Voorakaranam, R. Newby, S. Cherubal, B. Cometta, T. Kuehl, D. Majernik and A. Chatterjee: “Production Deployment of a Fast Transient Testing Methodology for Analog Circuits: Case Study and Results,” *Proceedings of the 2003 International Test Conference (ITC)*, Vol. 1, pp. 1174–1181, Sep. 2003.

- [WA12] D. Wolpert and P. Ampadu: *Managing Temperature Effects in Nanoscale Adaptive Systems*, Springer New York, 2012.
- [WC14] Y. Wang and V. P. Chodavarapu: “Design of a CMOS Readout Circuit for Wide-Temperature Range Capacitive MEMS Sensors,” *15th International Symposium on Quality Electronic Design*, pp. 738–742, Mar. 2014.
- [WC15] Y. Wang and V. Chodavarapu: “Differential Wide Temperature Range CMOS Interface Circuit for Capacitive MEMS Pressure Sensors,” *Sensors*, Vol. 15, No. 2, pp. 4253–4263, 2015.
- [WCL14] Y. Wang, P. K. Chan and K. H. Li: “A Compact CMOS Ring Oscillator with Temperature and Supply Compensation for Sensor Applications,” *2014 IEEE Computer Society Annual Symposium on VLSI*, pp. 267–272, Jul. 2014.
- [WFC04] J. Wu, G. K. Fedder and L. R. Carley: “A Low-Noise Low-Offset Capacitive Sensing Amplifier for a $50\text{-}\mu\text{g}/\sqrt{\text{Hz}}$ Monolithic CMOS MEMS Accelerometer,” *IEEE Journal of Solid-State Circuits*, Vol. 39, No. 5, pp. 722–730, May 2004.
- [WHL04] X. Wang, P. J. Hurst and S. H. Lewis: “A 12-Bit 20-Msample/s Pipelined Analog-to-Digital Converter With Nested Digital Background Calibration,” *IEEE Journal of Solid-State Circuits*, Vol. 39, No. 11, pp. 1799–1808, Nov. 2004.
- [WHM13] R. Wu, J. H. Huijsing and K. A. A. Makinwa: *Precision Instrumentation Amplifiers and Read-Out Integrated Circuits*, Analog Circuits and Signal Processing, Springer New York, 2013.
- [WMH07] J. F. Witte, K. A. A. Makinwa and J. H. Huijsing: “A CMOS Chopper Offset-Stabilized Opamp,” *IEEE Journal of Solid-State Circuits*, Vol. 42, No. 7, pp. 1529–1535, Jul. 2007.
- [XFH⁺13] J. Xu, Q. Fan, J. H. Huijsing, C. V. Hoof, R. F. Yazicioglu and K. A. A. Makinwa: “Measurement and Analysis of Current Noise in Chopper Amplifiers,” *IEEE Journal of Solid-State Circuits*, Vol. 48, No. 7, pp. 1575–1584, Jul. 2013.
- [YG94] C.-G. Yu and R. L. Geiger: “An Automatic Offset Compensation Scheme with Ping-Pong Control for CMOS Operational Amplifiers,” *IEEE Journal of Solid-State Circuits*, Vol. 29, No. 5, pp. 601–610, May 1994.
- [ZC13] Y. Zhou and Y. Chiu: “Digital Calibration of Inter-Stage Nonlinear Errors in Pipelined SAR ADC,” *56th IEEE International Midwest Symposium on Circuits and Systems (MWSCAS)*, pp. 677–680, Aug. 2013.

- [ZGZ⁺13] E. Zeidler, G. Grosche, V. Ziegler, D. Ziegler and I. N. Bronstejn: *Springer-Taschenbuch der Mathematik*, Springer, Wiesbaden, 3. neu bearbeitete und erweiterte Auflage, 2013.
- [ZMY⁺14] B. Zeinali, T. Moosazadeh, M. Yavari and A. Rodriguez-Vazquez: “Equalization-Based Digital Background Calibration Technique for Pipelined ADCs,” *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, Vol. 22, No. 2, pp. 322–333, Feb. 2014.
- [ZS10] H. Zimouche and G. Sicard: “Integrated Temperature Compensation Scheme for a Standard Linear CMOS Vision Sensor,” *6th Conference on Ph.D. Research in Microelectronics & Electronics*, pp. 1–4, Jul. 2010.
- [ZWY⁺10] C. Zhang, Q. S. Wu, T. Yin and H. G. Yang: “A MEMS Gyroscope Readout Circuit with Temperature Compensation,” *Proceedings of the 5th IEEE International Conference on Nano/Micro Engineered and Molecular Systems*, pp. 458–462, Jan. 2010.
- [ZY12] Y. Zhang and J. S. Yuan: “CMOS Transistor Amplifier Temperature Compensation: Modeling and Analysis,” *IEEE Transactions on Device and Materials Reliability*, Vol. 12, No. 2, pp. 376–381, Jun. 2012.
- [ZZM07] J. Zhang, J. Zhou and A. Mason: “Highly Adaptive Transducer Interface Circuit for Multiparameter Microsystems,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 54, No. 1, pp. 167–178, Jan. 2007.