

法政大学学術機関リポジトリ

HOSEI UNIVERSITY REPOSITORY

# スパース動的バイナリニューラルネットの解析とその応用

著者	青木 俊祐
出版者	法政大学大学院理工学研究科
雑誌名	法政大学大学院紀要. 理工学・工学研究科編
巻	60
ページ	1-2
発行年	2019-03-31
URL	<a href="http://doi.org/10.15002/00022005">http://doi.org/10.15002/00022005</a>

# スパース動的バイナリニューラルネットの解析とその応用

## ANALYSIS OF SPARSE DYNAMIC BINARY NEURAL NETWORKS AND ITS APPLICATIONS

青木 俊祐

Shunsuke AOKI

指導教員 斎藤利通

法政大学大学院理工学研究科電気電子工学専攻修士課程

This paper studies hardware implementation of a simple dynamic binary neural network. The dynamic binary neural network is a simple two-layer network with a delayed feedback and that can generate various periodic orbits. The network is characterized by local binary connection and signum activation function. First, using an FPGA board, a test circuit is implemented. The signum activation function is realized by a majority decision circuit and the binary connection is realized by switches and inverters. The circuit operation is confirmed experimentally.

**Key Words** : *dynamic binary neural networks, stability, FPGA* .

### 1. まえがき

動的バイナリニューラルネット (DBNN) は離散時刻における連想メモリ [1] に基づく簡素な非線形デジタルシステムである。本ネットワークはシグナム活性化関数を有し、3 値結合パラメータ: 正の結合 +1, 負の結合 -1, 結合なし 0 によって特徴づけられる。初期値や結合パラメータにより、DBNN は様々な 2 値周期軌道 (BPOs) を生成する。結合パラメータにおける結合なし 0 は結合のスパースである。結合のスパースは BPO の安定性を強化し、ハードウェア化した際消費電力の低減につながる [2] [3]。DBNN の応用例としてスイッチング回路の制御 [2] [4]、連想メモリ [1] [5]、論理回路 [6] [7] などがあげられる。DBNN の解析やハードウェア実装は工学的応用や非線形現象の解析の両方の観点からみて重要である。ニューラルネットワークにおいて滑らかな活性化関数を持ち実数結合パラメータのネットワークと比較するとシグナム活性化関数と 3 値結合パラメータを持つ本ネットワークはハードウェア実装や数値解析において計算コストの削減が可能である [2]。

解析やハードウェア実装を簡単にするために 3-1 バイナリニューロンに基づく簡素な動的バイナリニューラルネットワーク (3-1DBNN) を提案する。3-1 バイナリニューロンは 3 入力 1 出力のニューロンであり、簡単な多数決回路によって実装される。3-1DBNN はパラメータの数が DBNN より少ないのでダイナミクスの解析や安定性解析において DBNN より優位である [2] [3]。3-1DBNN は簡素なセルオートマタ [8] と等価なシステムであり、3-1DBNN はより様々な BPO を生成するので工学的応用に優れている。本論では 3-1DBNN において基本的なハードウェア実装を行う。始めにスイッチング回路の制御信号に応用可能な信号 [4] を使用し、目的の 2 値周期軌道 (TBPO) が生成可能な 3-1DBNN を用意する。次に 3-1DBNN のテスト回路を作成する。3-1DBNN はスイッチとインバータ、簡単な多数決回路によってあらわされる。Verilog-HDL を使用し FPGA にテスト回路の実装を行う。

### 2. 3 接続動的バイナリニューラルネット

始めに [2] で論じている動的バイナリニューラルネット (DBNN) について紹介する。DBNN はシグナム活性化関数を持つフィードフォワード型のネットワークに遅延フィードバックを適用したものである。その動作を以下に示す。

$$x_i^{t+1} = F \left( \sum_{j=1}^N w_{ij} x_j^t - T_i \right), \quad i = 1 \sim N$$

$$F(X_i) = \begin{cases} +1 & \text{if } X_i \geq 0 \\ -1 & \text{if } X_i < 0 \end{cases} \quad (1)$$

$$X_i \equiv \sum_{j=1}^N w_{ij} x_j^t - T_i$$

$$\text{ab. } x^{t+1} = F_D(x), \quad x^t \equiv (x_1^t, \dots, x_N^t)^T \in B^N$$

ただし、 $x^t$  は離散時刻  $t$  における状態ベクトルであり、 $x_i^t \equiv B \in \{-1, +1\}$  はその  $i$  番目の要素である。 $N$  はセル数である。結合パラメータは 3 値  $w_{ij} \in \{-1, 0, +1\}$ 、しきい値パラメータは整数値  $T_i \in \{0, \pm 1, \pm 2, \pm 3, \dots\}$  である。次に 3-1DBNN [3] を紹介する。図 1(a) に示す 3-1DBNN は DBNN の各ニューロンを 3 入力 1 出力としたものでハードウェア実装に適している。3-1DBNN の動作式を以下に示す。

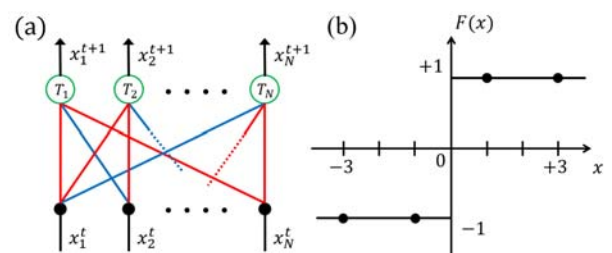


図 1 3-1DBNN の例. (a) ネットワーク図. 赤線と青線はそれぞれ  $w_{ij} = +1$  と  $w_{ij} = -1$  を示す。無結合は  $w_{ij} = 0$  を示す。また、緑円の  $T_i$  はしきい値パラメータを示す。(b) シグナム活性化関数。

$$x_i^{t+1} = F(w_{ii_a}x_{i_a}^t + w_{ii_b}x_{i_b}^t + w_{ii_c}x_{i_c}^t - T_i)$$

$$w_{ij} \in \{-1, +1\}, T_i \in \{-4, -2, 0, +2, +4\}$$

$$x_{i_a} \in \{x_1, \dots, x_N\}, x_{i_b} \in \{x_1, \dots, x_N\}$$

$$x_{i_c} \in \{x_1, \dots, x_N\}, x_{i_a} \neq x_{i_b} \neq x_{i_c}$$

ただし,  $t \equiv (x_1^t, \dots, x_N^t)$ ,  $x_i^t \in \{-1, +1\}$  は離散時刻  $t$  における  $N$  次元 2 値状態ベクトルである。結合パラメータ  $w_{ij}$  は 2 値  $\{-1, +1\}$  とし, 簡単のため, しきい値パラメータ  $T_i = 0$  の場合のみを考える。ここで,  $X \equiv w_{ii_a}x_{i_a}^t + w_{ii_b}x_{i_b}^t + w_{ii_c}x_{i_c}^t$  とすると,  $X$  は 4 つの値で表せる  $\{-3, -1, +1, +3\}$ (図 1(b))。  $i$  番目の出力層におけるニューロンは離散時刻  $t$  における  $N$  次元 2 値状態ベクトル  $(x_1^t, \dots, x_N^t)$  である  $(x_{i_a}^t, x_{i_b}^t, x_{i_c}^t)$  の 3 つの入力を選択する。その後,  $i$  番目の出力層におけるニューロンは離散時刻  $t+1$  において  $x_i^{t+1}$  となる。この動作の繰り返しによって 3-1DBNN は様々な 2 値系列を生成する。

ニューラルネットはパワーエレクトロニクス分野への応用が研究されている [4]。例題として,  $N = 6$  とし, DC/AC コンバータに応用可能な 1 つの 6 周期の教師信号を考察対象とする:

$$\begin{aligned} &^1 = (+1, -1, -1, -1, +1, +1) \\ \rightarrow &^2 = (+1, +1, -1, -1, -1, +1) \\ \rightarrow &^3 = (+1, +1, +1, -1, -1, -1) \\ \rightarrow &^4 = (-1, +1, +1, +1, -1, -1) \\ \rightarrow &^5 = (-1, -1, +1, +1, +1, -1) \\ \rightarrow &^6 = (-1, -1, -1, +1, +1, +1) \end{aligned}$$

これに対し, 表 1 に示す教師信号を呈する結合パラメータを用意し, 次の章で FPGA によって 3-1DBNN を実装するための基本回路を設計する [3]。

表 1 3 接続結合パラメータ

$i$	$w_{i1}$	$w_{i2}$	$w_{i3}$	$w_{i4}$	$w_{i5}$	$w_{i6}$
1	0	-1	0	0	-1	+1
2	+1	0	-1	0	0	-1
3	-1	+1	0	0	-1	0
4	-1	0	+1	0	-1	0
5	0	-1	0	+1	-1	0
6	0	-1	0	-1	+1	0

### 3. FPGA によるハードウェア実装

FPGA によって 3-1DBNN を実装するための基本回路を設計する [3]。図 2 は 3-1 バイナリーニューロンである。3-1DBNN において, シグナム活性化関数は AND ゲートと OR ゲートによる単純な多数決回路によって実現される。正負の結合は固定スイッチとインバータによって実現される。D-FF を用いた遅延回路によりネットワークの遅延フィードバックを実現する。使用した機器を以下に示す:

FPGA ボード: BASYS3 (Xilinx Artix-7 XC7A35T-ICPG236C), クロック周波数: 1.5[MHz]。

設計ソフト: vivado 2017.4 (Xilinx)。

波形測定器: ANALOG DISCOVERY2。

波形観測ソフト: Waveforms 2015。

3-1 バイナリーニューロンと遅延回路を用いることで図 3 に示すような 3-1DBNN を実現することができる。

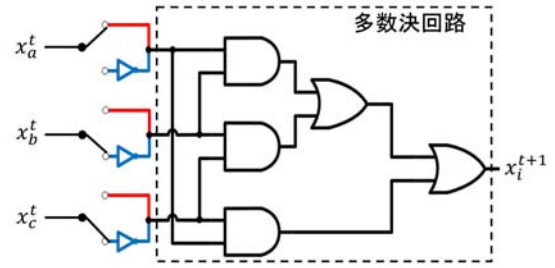


図 2 3-1 バイナリーニューロン。

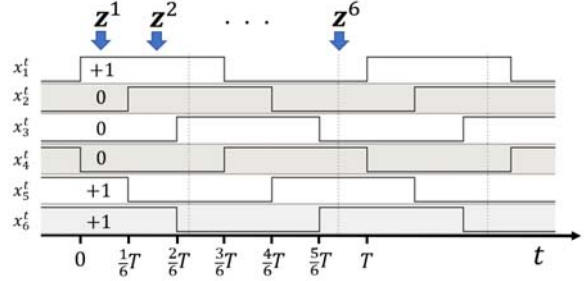


図 3 FPGA 回路が呈する周期軌道 ( $T = 3.8\mu s$ )。

### 4. むすび

シグナム活性化関数を簡単な多数決回路で表し, 結合パラメータをスイッチとインバータを用いることで 3-1DBNN のハードウェア実装を FPGA を用いて行った。ハードウェア実装の結果, 今回作成した基本回路は考察対象とした TBPO を呈することを確認した。今後の課題として, ハードウェア上での DBNN の学習方法や TBPO の安定化方法やその応用などがあげられる。

### 参考文献

- 1) K. Araki and T. Saito, An associative memory including time-variant self-feedback, Neural Networks, 7, 8, pp. 1267-1271, 1994.
- 2) R. Sato and T. Saito, Stabilization of desired periodic orbits in dynamic binary neural networks, Neurocomputing 248, pp. 19-27, 2017.
- 3) S. Aoki, S. Koyama, T. Saito, Analysis and implementation of simple dynamic binary neural networks, Proc. IJCNN, pp. 471-476, 2018.
- 4) B. K. Bose, Neural network applications in power electronics and motor drives - an introduction and perspective, IEEE Trans. Ind. Electron. 54(1), pp. 14-33, 2007.
- 5) X. Jiang, V. Gripon, C. Berrou, and M. Rabbat, Storing sequences in binary tournament-based neural networks, IEEE Trans. Neural Netw., 27, 5, 913-925, 2016.
- 6) S. Saravanan, M. Lavanya, R. Vijay Sai, and R. Kumar, Design and analysis of linear feedback shift register based on various tap connection, Procedia Engineering, 38, pp. 640-646, 2012.
- 7) D. L. Gray and A. N. Michel, A training algorithm for binary feed forward neural networks, IEEE Trans. Neural Netw., 3, 2, pp. 176-194, 1992.
- 8) L. O. Chua, A nonlinear dynamics perspective of Wolfram's new kind of science I, II, World Scientific, 2005.