

Zwischenbericht zum Projekt "FPGA-Entwurfssystem"

Test und Integration von Synthese- und Layoutwerkzeugen für den FPGA-Entwurf

Steffen, M.; Herrmann, P.; Möhrke, U.; Spruth, W.G.

Universität Leipzig
Augustusplatz 10-11
04103 Leipzig

Inhaltsverzeichnis

Abstract	2
1. Einleitung	3
2. Anforderungsspezifikation und Konzept der Arbeit	3
3. Ergebnisse	4
3.1 Entwurfsmethodik	4
3.2 Funktionelle Tests	6
3.3 Integration	7
4. Zusammenfassung	9
Danksagung	9
Literatur	10

Abstract

Seit einigen Jahren werden für den Entwurf anwendungsspezifischer Schaltungen verstärkt Field-Programmable Gate-Arrays (FPGAs) als Alternative zu maskenprogrammierten ASICs eingesetzt. Der Vorteil von FPGAs liegt vor allem in der schnellen und preiswerten Schaltungsentwicklung. Für den Entwurf von Schaltungen sind derzeit jedoch Software-Werkzeuge verschiedener Hersteller erforderlich.

Im Rahmen eines von der Deutschen Forschungsgemeinschaft geförderten Projektes wurde gemeinsam mit der Universität Tübingen und der Technischen Universität München ein funktionsfähiges FPGA-Entwurfssystem entwickelt. Das in diesem Bericht vorgestellte Entwurfssystem beinhaltet alle wichtigen Synthese- und Layout-Komponenten zur Realisierung von Schaltungen auf FPGAs. Es wird eine Entwurfsmethodik vorgestellt, mit der alle notwendigen Entwurfsschritte bis zur Verdrahtung durchführbar sind. Ausgangspunkt ist dabei eine Schaltungsbeschreibung in verhaltensbasiertem VHDL. Für die einzelnen Systemkomponenten werden Software-Werkzeuge verwendet, die an den beteiligten Instituten entwickelt werden. Zur Ablaufsteuerung wurde eine Benutzeroberfläche entworfen, in die bisher die Technologieabbildung sowie das Layout integriert wurden.

1. Einleitung

Für den Entwurf von anwendungsspezifischen integrierten Schaltungen (ASICs) gewinnen Field-Programmable Gate-Arrays (FPGAs) als Alternative zu maskenprogrammierten Gate-Arrays und Standardzellen-ICs zunehmend an Bedeutung. FPGAs sind VLSI-Chips, bei denen die Festlegung der logischen Funktionen durch eine Programmierung erfolgt. Je nach Hersteller kann die Programmierung des FPGA irreversibel oder reversibel sein.

Der Vorteil von FPGAs liegt vor allem in der schnellen und preiswerten Schaltungsentwicklung, da die Programmierung beim Anwender selbst erfolgen kann. Standardzellen-ICs und klassische Gate-Arrays hingegen benötigen zur Implementierung der Funktionen einen Maskensatz. Die Kosten für einen solchen Maskensatz eines klassischen ASIC liegen zwischen 30 000 DM und 150 000 DM. Bei Prototypen und Kleinserien ist es daher oft kostengünstiger, FPGAs an Stelle der klassischen maskenprogrammierten Chips einzusetzen. Weiterhin ermöglicht die Verwendung von FPGAs schnellere und kostengünstigere Änderungsdienste.

Beim Entwurf von Logikschaltungen mit FPGAs treten folgende spezifische Schwierigkeiten auf:

- anstelle herkömmlicher Bausteine (UND, ODER, usw.) werden komplexe Zellen (Logik-Blöcke) eingesetzt,
- Platzierung und Verdrahtung haben einen starken, oft nur schwer vorausberechenbaren Einfluß auf die Geschwindigkeit der Schaltung .

Bei der Lösung dieser Probleme spielen Werkzeuge zur Entwurfsautomatisierung eine bedeutende Rolle. Derartige Software wird von den FPGA-Herstellern aber auch von unabhängigen Firmen angeboten. Für einen durchgängigen Schaltungsentwurf müssen derzeit die Werkzeuge verschiedener Hersteller herangezogen werden. Dies verursacht beim Anwender relativ hohe Investitionskosten.

Ziel des Projektes ist die Entwicklung und Realisierung eines vollständigen Entwurfspakets für den automatisierten Entwurf komplexer Schaltungen auf FPGA-Bausteinen. Dabei soll der in den nächsten Jahren zu erwartende Fortschritt hinsichtlich der Größe der FPGA-Bausteine berücksichtigt werden.

Die Entwicklung des FPGA-Entwurfssystems ist ein Gemeinschaftsprojekt des Instituts für Informatik der Universität Leipzig, der Fakultät für Elektrotechnik der Technischen Universität München und dem Wilhelm-Schickard-Institut der Universität Tübingen.

2. Anforderungsspezifikation und Konzept der Arbeit

Gegenstand der vorliegenden Arbeit ist ein Softwarepaket für den Entwurf digitaler Schaltungen auf FPGAs. Im Vordergrund stehen dabei FPGA-Familien, deren Logik-Blöcke Look-Up-Tables enthalten [DHKS95]. In dem zu realisierenden Entwurfssystem werden verschiedene Werkzeuge für die Synthese und das Layout von Schaltungen integriert. Dabei werden folgende Anforderungen an das Entwurfssystem gestellt:

1. Automatisierung des Designprozesses: die einzelnen Synthese- bzw. Layoutschritte laufen mit einem vordefinierten Satz von Kommandos und Parametern ab. Dadurch soll die Handhabung für den Benutzer einfach gestaltet werden.
2. Portabilität: Das System ist auf folgenden Systemplattformen lauffähig:
 - Digital Unix (OSF)
 - Windows NT u. Windows95
 - Sun-OS (Solaris)

1. Mit Hilfe des Entwurfssystems sind folgende Entwurfsschritte durchführbar:
 - Technologieunabhängige (High-Level-) Synthese
 - Technologieabbildung (Mapping)
 - Platzierung (Layout/Placement)
 - Verdrahtung (Routing)

Bei der Entwicklung des FPGA-Entwurfssystems wird angenommen, daß die Beschreibungssprache VHDL zur Schaltungsspezifikation eingesetzt wird. Für die Realisierung stehen folgende Hauptkomponenten zur Verfügung:

Komponentenname	Funktionsbeschreibung
CADDY [Gutb97]	High-Level-Synthese: Erzeugung einer Register-Transfer-Strukturbeschreibung aus der VHDL-Spezifikation
MODULO [Kuhn95]	High-Level-Synthese: Transformation der RT-Strukturbeschreibung in eine Netzlistenbeschreibung (Gatterebene)
TOS [Eckl95]	Mapping: Technologieabbildung auf FPGAs, die Look-Up-Tables (LUT) verwenden.
GORDIAN & DOMINO [SIDJ91]	Layout: Platzierung der Schaltungsmodule auf dem Chip
FRT	Routing: Verdrahtung der Logikblöcke

Tabelle 1: verfügbare Synthese- und Layoutkomponenten

Diese Komponenten (Designwerkzeuge) sind zum Teil aus Arbeiten an der Technischen Universität München, der Universität Tübingen sowie der Universität Leipzig hervorgegangen.

Um diese Werkzeuge einsetzen zu können, soll zunächst anhand einer Analyse geklärt werden, inwieweit die vorhandenen Komponenten einsetzbar sind. Im Anschluß daran soll die Integration dieser Komponenten in Angriff genommen werden.

3. Ergebnisse

3.1 Entwurfsmethodik

Innerhalb des vergangenen Projektzeitraums wurde ein FPGA-Entwurfssystem entwickelt, das im weiteren als Complex FPGA Design System (CFDS) bezeichnet werden soll. Seine Kernstücke sind die in Tab. 1 genannten Entwurfswerkzeuge. Bei der Entwicklung haben wir uns zunächst auf folgende Schwerpunkte konzentriert:

1. Festlegung der Designmethodik (Entwurfsablauf)
2. Untersuchung der bei den Projektpartnern vorhandenen Softwarewerkzeuge (Funktionstests)
3. Ablaufsteuerung für erste Komponenten
4. Prototyp einer Benutzeroberfläche (Integration der ersten Komponenten)

Die Abb. 1 zeigt eine Übersicht über den Entwurfsablauf. In der Abb. 1 sind nur die Synthesewerkzeuge dargestellt, die neu entwickelt wurden bzw. sich auf neue Konzepte konzentrieren. Darüber hinaus werden kommerzielle Systeme verwendet, um die Übernahme bestehender Verfahren zu erleichtern.

