



Arquitecturas y circuitos CMOS para el control, generación y procesamiento de señal de MEMS

Daniel Fernández Martínez

Tesis doctoral

Director: Jordi Madrenas Boadas

Noviembre de 2008

Grup d'Arquitectures Hardware Avançades
Departament d'Enginyeria Electrònica
Universitat Politècnica de Catalunya

*A todos aquellos que me habéis aportado
nuevas formas de mirar y de entender las cosas*

Resumen

En esta tesis se muestran arquitecturas y circuitos CMOS para el control de actuadores electrostáticos MEMS y para la generación y procesado de las señales proveniente de microsistemas. En el primer capítulo se introducen dos circuitos para la estimación de distancia o capacidad entre armaduras de actuadores electrostáticos y se muestran aplicaciones de los mismos, incluyendo la caracterización de la estática y dinámica de los actuadores, la detección de fallos y envejecimiento y su aplicación dentro de osciladores digitales pulsados y como parte de un sistema de actuación resonante de baja tensión. En el segundo capítulo se muestra un estudio sobre la viabilidad de la fabricación monolítica de actuadores electrostáticos dentro del proceso CMOS utilizando un sencillo proceso de *wet etching* de bajo coste para liberar las estructuras. En el tercer capítulo se presentan dos elementos translineales CMOS de alto ancho de banda y alta precisión y su aplicación como multiplicadores, divisores, filtros y como parte integrante de una celda reconfigurable con la que construir una FPAA capaz de realizar numerosas funciones del procesado analógico de señal. En el cuarto capítulo se muestran diseños adicionales como una ley para el control de la dinámica de actuadores electrostáticos con la que se pueden ajustar eléctricamente todos los parámetros que gobiernan su movimiento y un convertidor de potencia integrado con control digital basado en una máquina de estados asíncrona. Finalmente, en el capítulo cinco, se presentan las conclusiones finales de este trabajo.

Abstract

In this thesis, architectures and CMOS circuits for controlling MEMS electrostatic actuators and for generating signals and perform signal processing tasks on microsystems are shown. In the first chapter, two circuits for estimating the capacitance or distance between plates are introduced, including their application in characterising the actuators static and dynamics, the failure and aging detection, the application as part of a pulsed digital oscillator and their use in a resonant low-voltage actuation system. Second chapter shows an analysis of the viability of monolithic integration of electrostatic actuators in the CMOS process using only a simple, low-cost, wet-etching procedure for releasing the structures. In the third chapter, two CMOS, high-bandwidth and high-precision translinear elements are presented, including their application as multipliers, dividers, filters and as a part of a reconfigurable cell that is used for building an FPAA capable of performing the most common functions of analog signal processing. In the fourth chapter, some additional designs are shown, such as a control law capable of electrically adjusting all parameters that govern the electrostatic actuator movement and a digitally-controlled power converter based on an asynchronous finite-state machine. Finally, in chapter five, the final conclusions of this work are presented.

Agradecimientos

En primer lugar agradezco a Jordi Madrenas, director de esta tesis, por continua disponibilidad y absoluta dedicación para resolver los diversos problemas surgidos durante el desarrollo de la investigación y por haber puesto a mi disposición cuantos recursos he considerado necesarios para realizar este trabajo. Es destacable su interés para mantenerse al corriente y su habilidad para hacer contribuciones importantes a una investigación que en muchas ocasiones ha estado muy lejos de las áreas de experiencia del grupo y la suya propia.

En segundo lugar, esta tesis no hubiera tenido la envergadura que hoy tiene sin la ayuda de los estudiantes de tesis de maestría y proyecto final de carrera que han colaborado incansablemente realizando los trabajos más duros de la misma. En concreto, agradezco a Marc Riera por el desarrollo de los modelos en Verilog-A del método de control de actuadores electroestáticos presentado en el capítulo cuatro y la elaboración del *layout* del elemento translineal HBTE y los circuitos asociados presentado en el capítulo tres. A Jose Luis Casas por el diseño, implementación y programación de la plataforma de desarrollo de algoritmos de control DACEA presentada en el capítulo uno. Finalmente, a Domink Kapusta y Piotr Michalik por el diseño y desarrollo del elemento translineal HPTE y la celda reconfigurable RTC mostrados en el capítulo tres.

En tercer lugar quiero dar las gracias al grupo *AHA* por haberme proporcionado los recursos y el entorno de trabajo necesarios para desarrollar la tesis, a Jordi Ricart del grupo *MNT* por su ayuda en el momento de realizar el *release* de las estructuras presentadas en el capítulo dos, ya que sin sus sugerencias y su *know-how* de los procedimientos de sala blanca esta tarea hubiera llevado mucho más tiempo del necesario. También son de agradecer las colaboraciones con Juan J. Valle y Laura Barrachina de Baolab Microsystems en la toma de las imágenes SEM mostradas en el capítulo dos, así como las colaboraciones con Manuel Domínguez y Joan Pons del grupo *MNT* para la aplicación del DACEA como parte del PDO y por la cesión de los actuadores electroestáticos; los comentarios y opiniones de Eduard Alarcón del grupo *EPIC* durante el diseño del convertidor de potencia HERETIC presentado en el capítulo cuatro y la ayuda de Daniel Mitrani del grupo *GSS* en las mediciones realizadas al vacío mostradas en el primer capítulo.

Finalmente quiero agradecer a mi familia por su paciencia y por asumir los costes indirectos de la realización del doctorado y a todos aquellos de dentro y fuera de la Universidad por haber compartido conmigo alguno de tantos momentos inolvidables que llevaré para siempre en la memoria.

Financiación

Esta tesis se ha realizado dentro del marco de los proyectos TEC2004-03940 “Sistema reconfigurable mixto para acondicionamiento de MEMS (REMMS)” y TEC2007-67144/MIC “Integración sensorial autoadaptativa para entornos en red (NESSIE)”, ambos del Ministerio de Educación y Ciencia, y del convenio de investigación C-06651 “Accelerometer development based on Baolab’s Free-Plate microrelay” con Baolab Microsystems. El autor ha tenido el apoyo económico del Departament d’Universitats, Recerca i Societat de la Informació (DURSI) de la Generalitat de Catalunya y del European Social Fund (ESF) de la Unión Europea.

Índice general

Lista de acrónimos	XIX
Prefacio	XXI
1. Circuitos de control para actuadores electrostáticos	1
1.1. Introducción	2
1.2. Principios físicos de la actuación electrostática	2
1.2.1. Actuación a tensión constante	6
1.2.2. Actuación a carga constante	8
1.3. Estimador de la capacidad o distancia entre armaduras (DACEA)	9
1.3.1. Introducción	9
1.3.2. Teoría de funcionamiento	10
1.3.3. Detalles de implementación	12
1.3.4. Plataforma de desarrollo de algoritmos de control	15
1.3.5. Resultados de simulación	18
1.3.6. Resultados experimentales	21
1.3.7. Limitaciones del sistema	22
1.4. Extensión del estimador DACEA (DACEAx)	23
1.4.1. Detalles de implementación	23
1.4.2. Resultados	25
1.5. Ejemplos de aplicación del DACEA	26
1.5.1. Caracterización de la estática y dinámica de actuadores electrostáticos	26
1.5.2. Osciladores pulsados (PDO)	32
1.5.3. Método de actuación resonante realimentado a baja tensión	34
1.6. Conclusiones y trabajo futuro	43
Referencias	43
2. Integración de MEMS en el proceso CMOS	47
2.1. Introducción	47
2.2. Proceso de fabricación CMOS	49
2.3. Diseños preliminares	52
2.3.1. Estructuras de caracterización	52
2.3.2. Membranas y capacidades variables	55
2.3.3. Interruptores y conmutadores	57
2.3.4. Microposicionadores	58
2.4. Ensayos de <i>release</i> de las estructuras	58
2.4.1. Ácido fluorhídrico	58
2.4.2. Fluoruro de amonio	60
2.4.3. Fluoruro de amonio y ácido acético	61
2.5. Medidas experimentales y resultados	62
2.5.1. Estructuras de test	62

2.5.2. Membranas	65
2.5.3. Interruptores y conmutadores	66
2.5.4. Efectos de la contaminación	69
2.6. Conclusiones y trabajo futuro	70
Referencias	70
3. Diseño translineal CMOS	73
3.1. Introducción	74
3.2. Teoría de diseño translineal	74
3.2.1. El elemento translineal ideal	74
3.2.2. Lazos translineales. Definición, análisis y síntesis	75
3.2.3. Ejemplo de un circuito translineal	77
3.2.4. El elemento translineal BJT	78
3.2.5. El elemento translineal MOS	79
3.2.6. Introducción al filtrado <i>log-domain</i>	81
3.3. Elemento translineal MOS de alto ancho de banda (HBTE)	83
3.3.1. Introducción	83
3.3.2. Teoría de funcionamiento	83
3.3.3. Ajuste del circuito	87
3.3.4. Detalles de implementación	87
3.3.5. Resultados de simulación	90
3.3.6. Resultados experimentales	100
3.3.7. Características y limitaciones. Escalado del HBTE	106
3.4. Matriz Analógica Translineal Reconfigurable (FPAA)	107
3.4.1. Introducción	107
3.4.2. Elemento translineal MOS de alta precisión (HPTE)	108
3.4.3. Celda Translineal Reconfigurable (RTC)	113
3.4.4. Matriz Analógica Translineal Reconfigurable	116
3.5. Conclusiones y trabajo futuro	121
Referencias	121
4. Circuitos avanzados de control	125
4.1. Introducción	125
4.2. Método de control de actuadores electrostáticos MEMS	126
4.2.1. Introducción	126
4.2.2. Arquitectura	127
4.2.3. Ley de control de la posición	128
4.2.4. Extensiones para el control de amortiguamiento y masa	129
4.2.5. Estabilidad del sistema	131
4.2.6. Escenario de tensión acotada	133
4.2.7. Actuadores de tres armaduras	135
4.2.8. Consideraciones sobre fenómenos de dimensión superior	136
4.2.9. Resultados	137
4.2.10. Conclusiones y trabajo futuro	144
4.3. Convertidor de potencia FSM asíncrono (HERETIC)	144
4.3.1. Introducción	144
4.3.2. Arquitectura	145
4.3.3. La <i>Asynchronous Finite-State Machine</i> (AFSM)	146
4.3.4. Detalles de implementación	147
4.3.5. Resultados	149

4.3.6. Conclusiones y trabajo futuro	151
Referencias	151
5. Conclusiones finales	155
A. Circuitos integrados diseñados durante la elaboración de la tesis	157
A.1. Rash-I	157
A.2. Arrogance-I	157
A.3. Delirium-I	157
A.4. Furious-I	161

Índice de figuras

1.1. Cilindro gaussiano aplicado a una armadura de actuador electroestático	3
1.2. Modelo mecánico equivalente de un actuador electroestático de dos armaduras	5
1.3. Tensión de equilibrio de un actuador electroestático en función de la posición	7
1.4. Fuerza resultante sobre un actuador electroestático en función de la posición	7
1.5. Sistema de excitación en tensión para el DACEA	10
1.6. Esquema del DACEA	12
1.7. Medida de la evolución temporal de las señales de control	13
1.8. <i>Layout</i> del estimador de DACEA	15
1.9. Microfotografía del DACEA	16
1.10. Diagrama de bloques de la plataforma de desarrollo de algoritmos de control	16
1.11. Fotografía de la plataforma de desarrollo	17
1.12. Simulación de la distancia entre armaduras y de la tensión de salida	18
1.13. Tensión de salida para varios valores de capacidad parásita	19
1.14. Medida experimental de la tensión de salida para diferentes valores de capacidad	20
1.15. Medida del efecto sobre el estimador de las corrientes de fugas	20
1.16. Medida de la tensión de salida de la plataforma en función del ciclo de trabajo	21
1.17. Esquema simplificado del DACEAx	23
1.18. <i>Layout</i> del DACEAx	24
1.19. Tensión de salida del DACEAx para varios valores de capacidad parásita	25
1.20. Tensión de salida para el actuador $C1BA$ con varios niveles de presión	27
1.21. Potencia espectral de la señal obtenida a 30 mBar de la figura anterior	27
1.22. Vista con interferómetro del actuador $C1BA$	28
1.23. Tensión de salida para el actuador $C12$ con varios niveles de presión	29
1.24. Tensión de salida para el actuador $C16$ con varios niveles de presión	29
1.25. Vista con interferómetro del actuador $C16$	30
1.26. Característica C/V medida a intervalos regulares de tiempo para el actuador $C12$	31
1.27. Característica C/V del actuador $C12$ envejecido	31
1.28. Perfiles medidos con el interferómetro del actuador $C12$	32
1.29. Esquema simplificado del PDO	33
1.30. Simulación del funcionamiento del PDO en la plataforma DACEA	34
1.31. Medida del funcionamiento del PDO en la plataforma DACEA	35
1.32. Diagrama de bloques simplificado del método de actuación resonante realimentado	36
1.33. Fotografía del montaje experimental del método de actuación resonante	38
1.34. Transitorio inicial de oscilación con el método de actuación resonante realimentado	39
1.35. Evolución temporal de la envolvente de la oscilación	39
1.36. Amplitud final de oscilación en función de Q para diversos valores de V_{MAX}	40
1.37. Tiempo de colapso normalizado en función de Q para diversos valores de V_{MAX}	40
1.38. Característica C/V del actuador $C12F$	41
1.39. Medida experimental del método de actuación resonante realimentado	41
2.1. <i>Layout</i> de la estructura $SDCant$	53

2.2.	<i>Layout</i> de la estructura <i>ArrVia</i>	53
2.3.	<i>Layout</i> de la estructura <i>BaoTest</i>	54
2.4.	<i>Layout</i> de las estructuras <i>FurCant</i> , <i>FurBridges</i> y <i>FurMisc</i>	54
2.5.	Ejemplos de membranas desarrolladas en la tecnología <i>C035M-A</i>	56
2.6.	Ejemplos de membranas desarrolladas en la tecnología <i>C035U-A</i>	56
2.7.	Ejemplos de interruptores y conmutadores desarrollados en la tecnología <i>C035M-A</i>	57
2.8.	Ejemplos de conmutadores desarrollados en la tecnología <i>C035U-A</i>	59
2.9.	Ejemplos de microposicionadores en la tecnología <i>C035U-A</i>	59
2.10.	Ejemplos de <i>release</i> de un microsistema con ácido fluorhídrico (<i>HF</i>)	60
2.11.	Ejemplo de <i>release</i> de un microsistema con fluoruro de amonio (<i>NH₄F</i>)	61
2.12.	Ejemplo de <i>release</i> de un microsistema con fluoruro de amonio y ácido acético	62
2.13.	Microfotografía de la estructura <i>SDCant</i>	63
2.14.	Perfil de los voladizos de la estructura <i>SDCant</i>	63
2.15.	Vistas general y detallada SEM de la estructura <i>ArrVia</i>	64
2.16.	Vista general y detallada SEM del interior de una matriz de vias cortada por un FIB	65
2.17.	Vista SEM general de algunas de las membranas diseñadas	66
2.18.	Vistas detalladas SEM de algunas de las membranas diseñadas	66
2.19.	Vistas SEM de algunos de los interruptores y conmutadores basados en membranas	67
2.20.	Vistas general y detallada SEM de un interruptor basado en voladizo	67
2.21.	Vista con interferómetro de un conmutador basado en voladizo	68
2.22.	Perfil obtenido con el interferómetro a lo largo de la armadura móvil	68
2.23.	Vistas general y detallada SEM del interruptor de la figura 2.20 contaminado	69
2.24.	Oquedades (<i>pitting</i>) sobre el aluminio de un voladizo y detalle del anclaje	69
3.1.	Símbolo del elemento translineal	74
3.2.	Representación de un lazo translineal genérico.	75
3.3.	Topologías de lazos translineales.	76
3.4.	Esquema de las polarizaciones más habituales en lazos translineales.	77
3.5.	Esquema de un multiplicador/divisor translineal de un cuadrante	78
3.6.	Curva típica de la transconductancia de un MOS.	79
3.7.	Esquema de un filtro paso bajo translineal	81
3.8.	Esquema circuital del HBTE.	84
3.9.	Plantilla de ajuste del HBTE	88
3.10.	<i>Layout</i> y microfotografía del HBTE	89
3.11.	Esquema funcional del lazo translineal	89
3.12.	Microfotografía del lazo translineal reconfigurable	91
3.13.	Fotografía de la placa utilizada para probar el lazo translineal	91
3.14.	Simulación de la curva característica del HBTE	92
3.15.	Simulación del error relativo del HBTE respecto a la curva ideal	92
3.16.	Simulación de la transconductancia normalizada del HBTE	93
3.17.	Diagrama de Bode de amplitud y fase del HBTE	93
3.18.	Efecto de una modificación en la anchura del transistor de salida M_1	94
3.19.	Efecto de una modificación en la anchura del transistor de referencia M_2	95
3.20.	Efecto de una modificación en la longitud del seguidor M_5	95
3.21.	Efecto de una modificación en la longitud del transistor M_7	96
3.22.	Efecto de una modificación en la polarización I_1	97
3.23.	Efecto de una modificación en la polarización I_2	97
3.24.	Efecto de una modificación en la longitud de los transistores M_3 y M_4	98
3.25.	Efecto de una modificación en C_1 sobre el diagrama de Bode de amplitud	98
3.26.	Efecto de una modificación en C_1 sobre el diagrama de Bode de fase	99

3.27. Efecto de las variaciones de temperatura sobre la característica del multiplicador . . .	100
3.28. Medida de la curva característica del HBTE	101
3.29. Análisis estadístico del mismatch del HBTE	101
3.30. Medida del multiplicador translineal de un cuadrante	102
3.31. Medida del multiplicador translineal de un cuadrante	103
3.32. Medida del divisor translineal de un cuadrante	103
3.33. Medida dinámica del multiplicador translineal	104
3.34. Medida dinámica del divisor translineal	104
3.35. Diagrama de Bode de amplitud del multiplicador y el filtro paso-bajo	105
3.36. Espectro de salida del multiplicador en modo seguidor	106
3.37. Esquema circuital del HPTE	109
3.38. <i>Layout</i> del HPTE	111
3.39. Simulación de la curva característica del HPTE	112
3.40. Simulación de la transconductancia normalizada del HPTE	113
3.41. Diagrama de Bode de amplitud y fase del HPTE	114
3.42. Arquitectura de la <i>Reconfigurable Translinear Cell</i> (RTC)	115
3.43. <i>Layout</i> de la <i>Reconfigurable Translinear Cell</i> (RTC)	117
3.44. <i>Layout</i> de la <i>Field-Programmable Analog Array</i> (FPAA) translineal	118
3.45. Mapeado en la FPAA de un multiplicador de dos cuadrantes	119
3.46. Simulación de un multiplicador de dos cuadrantes en la FPAA	120
4.1. Sistema de excitación en tensión.	128
4.2. Diagrama de bloques de la función de control de posición y amortiguamiento	129
4.3. Diagrama de bloques de la función de control de posición, amortiguamiento y masa .	130
4.4. Diagrama de polos y ceros del actuador electrostático con el método de control . . .	132
4.5. Tensiones generadas por la ley de control sin ajuste de la dinámica	134
4.6. Estructura básica de un actuador de tres electrodos	135
4.7. Curvatura de un voladizo	136
4.8. Rotación de una membrana	137
4.9. Modelo SIMULINK® del actuador electrostático y de la ley de control	138
4.10. Distancia entre armaduras con la ley de control de control de posición	139
4.11. Distancia entre armaduras con limitación de tensión	139
4.12. Distancia entre armaduras con la ley de control de posición y amortiguamiento . . .	140
4.13. Distancia entre armaduras con la ley de control de posición y amortiguamiento . . .	141
4.14. Distancia entre armaduras con la ley de control de posición, amortiguamiento y masa	142
4.15. Tensión aplicada al actuador para la simulación de la figura anterior	142
4.16. Ajuste de la frecuencia de resonancia de un actuador con la ley de control	143
4.17. Esquema circuital del convertidor HERETIC	146
4.18. Diagrama de estados de la controladora AFSM	147
4.19. Implementación a nivel de puerta del gC	148
4.20. <i>Layout</i> del convertidor de potencia HERETIC	149
4.21. Tensión de salida del HERETIC para varias consignas V_{REF}	150
4.22. Tensión de salida del HERETIC ante un pulso en V_{REF}	150
A.1. <i>Layout</i> del circuito integrado <i>Rash-I</i>	158
A.2. <i>Layout</i> del circuito integrado <i>Arrogance-I</i>	159
A.3. <i>Layout</i> del circuito integrado <i>Delirium-I</i>	160
A.4. <i>Layout</i> del circuito integrado <i>Furious-I</i>	161

Índice de cuadros

1.1.	Parámetros circuitales del DACEA	12
1.2.	Parámetros del actuador electrostático utilizado en las simulaciones del DACEA	18
2.1.	Especificaciones de los conductores de la tecnología <i>C035M-A</i>	50
2.2.	Especificaciones de los grosores de los dieléctricos de la tecnología <i>C035M-A</i>	50
2.3.	Especificaciones de los conductores de la tecnología <i>C035U-A</i>	51
2.4.	Especificaciones de los grosores de los dieléctricos de la tecnología <i>C035U-A</i>	51
3.1.	Parámetros de ajuste del HBTE	88
3.2.	Parámetros circuitales del HBTE	89
3.3.	Parámetros circuitales del HPTE	111
4.1.	Parámetros de los actuadores electrostáticos utilizados en las simulaciones	138
4.2.	Tabla de transiciones del <i>gC</i>	148

Lista de acrónimos

AFSM	<i>Asynchronous Finite-State Machine</i> . Máquina de estados finitos (FSM) asíncrona.
ARC	<i>Anti-Reflective Coating</i> . Capa antirreflectante utilizada en la industria microelectrónica para evitar que la luz reflejada por las capas ya depositadas afecte a los pasos posteriores de litografía.
AVS	<i>Adaptive Voltage Scaling</i> . Escalado de tensión adaptativo. Técnica para reducir el consumo basada en adaptar la tensión de alimentación según los requerimientos de procesado.
CMP	<i>Chemical Mechanical Polishing</i> . Pulido mecánico químico utilizado en la industria microelectrónica para reducir el relieve de la superficie del circuito integrado tras la deposición del interconexiónado de metal.
DACEA	<i>Distance And Capacitance Estimator for electrostatic Actuators</i> . Circuito de estimación de capacidad / distancia entre armaduras para actuadores electroestáticos.
DACEAx	<i>Distance And Capacitance Estimator for electrostatic Actuators, eXtended version</i> . Circuito de estimación de capacidad / distancia entre armaduras para actuadores electroestáticos, versión extendida.
DRIE	<i>Deep Reactive Ion Etching</i> . Técnica de micromecanizado basada en el bombardeo con iones con el objetivo de realizar trincheras en estructuras.
FIB	<i>Focused Ion Beam</i> . Instrumento similar al microscopio electrónico SEM que utiliza iones en lugar de electrones. Debido a la gran masa de éstos, el FIB también puede utilizarse para realizar cortes micrométricos en estructuras.
FIR	<i>Finite Impulse Response</i> . Filtro digital que responde con una respuesta finita de duración ante un impulso a su entrada.
FPA	<i>Field-Programmable Analog Array</i> . Equivalente analógico de una FPGA digital.
FPGA	<i>Field-Programmable Gate Array</i> . Circuito digital reconfigurable que permite implementar una gran variedad de funciones.
FSM	<i>Finite-State Machine</i> . Máquina de estados finitos. Modelo de comportamiento compuesto de un número finito de estados, transiciones entre dichos estados y acciones para cada estado.
HBTE	<i>High-Bandwidth Translinear Element</i> . Elemento translineal de alto ancho de banda.
HDL	<i>Hardware Description Language</i> . Lenguaje de descripción de <i>hardware</i> .
HERETIC	<i>High-Efficiency energy-REcovering-Topology Integrated Circuit</i> . Circuito integrado de recuperación de energía de alta eficiencia.

HPTE	<i>High-Precision Translinear Element</i> . Elemento translineal de alta precisión.
PCAP	<i>Programmable Capacitor</i> . Capacidad programable. Es una capacidad ajustable mediante una palabra digital.
PCM	<i>Programmable Current Mirror</i> . Espejo de corriente programable. Permite escalar una corriente por varios factores.
PCS	<i>Programmable Current Source</i> . Fuente de corriente programable. Tiene una funcionalidad muy similar a la de un convertidor D/A en modo corriente.
PDO	<i>Pulsed Digital Oscillator</i> . Oscilador a pulsos digitales.
PGA	<i>Programmable Gain Amplifier</i> . Amplificador con una ganancia ajustable externamente.
PWM	<i>Pulse Width Modulation</i> . Modulación de anchura de pulsos.
REG	<i>Configuration Register</i> . Registro de configuración. Es una memoria SRAM que almacena el estado de los interruptores de reconfiguración.
RTC	<i>Reconfigurable Translinear Cell</i> . Celda translineal reconfigurable que contiene el elemento translineal y todos los circuitos auxiliares necesarios.
SEM	<i>Scanning Electron Microscope</i> . Microscopio electrónico de barrido.
SM	<i>Switch Matrix</i> . Matriz de conmutación utilizada en la RTC para conectar los terminales de elemento translineal o los bloques auxiliares a las líneas de señal.
SoC	<i>System on Chip</i> . Sistema en un chip. Filosofía de diseño que consiste en integrar el máximo número de componentes en un único circuito integrado.
SSoC	<i>Sensing System on Chip</i> . Sistema de sensado en un chip. Filosofía de diseño que consiste en integrar el sensor junto con tanta electrónica asociada como sea posible en un único circuito integrado.

Prefacio

Hace cuatro años, poco antes de empezar mi doctorado, me puse a mirar tesis doctorales de otros investigadores para entender exactamente qué era lo que se esperaba del trabajo de un doctorando. Sabía que su principal misión era realizar contribuciones al estado del arte que permitieran el progreso científico o técnico de la humanidad; no obstante, no tenía clara ni la metodología ni cómo debía enfocarse el trabajo para conseguir cumplir este objetivo.

Frecuentemente, en las presentaciones de otras tesis se podían adivinar estrategias muy contradictorias: la más común de ellas, pedir, a la vez, una buena focalización en el trabajo y una alta originalidad en las soluciones propuestas. En mi opinión, un exceso de focalización no deja mucho lugar a la creatividad, cosa que degenera en soluciones basadas en la sofisticación, esto es, en el refinamiento de técnicas conocidas para obtener un mejor comportamiento de un sistema también conocido. Esta práctica, pese a estar muy extendida en la literatura técnica, ofrece poco más que mejoras marginales respecto a trabajos anteriores, muchas veces ayudados por la propia evolución tecnológica, y tiende a proporcionar sistemas de una complejidad creciente y con un alto coste de diseño asociado.

No obstante, dentro del marco de la ingeniería, tampoco se puede permitir la expresión de la creatividad en estado puro. Siempre se debe exigir la orientación a producto o a sistema, es decir, la orientación de los resultados a una funcionalidad concreta o para solucionar un problema específico. Además, los fundamentos de la innovación deben demostrarse empíricamente (o, al menos, más allá de cualquier duda razonable) para asegurar que el producto o sistema es realizable y constituye una verdadera contribución al estado del arte.

Ahora bien, hecha esta salvedad, debemos reconocer que, en ingeniería, la innovación frecuentemente puede definirse como la aplicación de una técnica o tecnología conocidas dentro de una disciplina a otra donde le son impropias. Siendo conscientes de esto, conviene replantearse el criterio de focalización en el trabajo de un investigador. La elaboración de una tesis monolítica, demasiado focalizada y guiada, difícilmente puede proporcionarle al doctorando el espacio necesario para explorar otras disciplinas en busca de ideas que aplicar a la suya propia. Lejos de defender una libertad salvaje, creo que conviene respetar, aunque sin demasiado celo, los límites impuestos por las fuentes de financiación y los requerimientos de publicaciones exigibles al investigador, pero siempre se debe buscar activamente la forma de abrir nuevas líneas de investigación a pesar del coste añadido que supone. Probablemente no sea lo más eficiente en términos de productividad científica pero sin duda lo es en términos de calidad de resultados y enriquecimiento personal. Esta tesis se ha elaborado bajo estos criterios: a pesar de que en ella puede adivinarse un marco global de trabajo, la tesis está constituida por capítulos completamente independientes entre sí, cada uno con su propia introducción al estado del arte, en los que se presentan contribuciones en diferentes disciplinas de la electrónica, como el control y la fabricación de microsistemas, el procesado analógico de señal y el diseño de convertidores de potencia integrados. El trabajo que hay detrás de ella ha sido realmente un proceso divertido y enriquecedor que me ha servido para obtener una visión en perspectiva desde la que apreciar y respetar el trabajo de muchos otros investigadores de disciplinas ajenas a la mía propia.

