## Modellbasierter Hardware-in-the-Loop Test von eingebetteten elektronischen Systemen

Zur Erlangung des akademischen Grades eines

## DOKTOR-INGENIEURS

von der Fakultät Elektrotechnik und Informationstechnik der Universität Fridericiana Karlsruhe genehmigte

## DISSERTATION

Von Dipl.-Ing. Bernhard Spitzer aus Mannheim

Tag der mündlichen Prüfung:18. Dezember 2001Hauptreferent:Prof. Dr.-Ing. Klaus D. Müller-GlaserKorreferent:Prof. Dr. Dr. h.c. mult. Manfred Glesner

## Zusammenfassung

Eingebettete elektronische Systeme und insbesondere Steuergeräte in Kraftfahrzeugen sind dadurch gekennzeichnet, dass sie zum großen Teil nur über Sensoren und Aktoren mit ihrer Umwelt in Verbindung stehen. Der Bediener der Anlage oder des Fahrzeugs hat, wenn überhaupt, nur mittels weniger Schalter und kleiner Statusdisplays einen Einfluss auf das System. Für eine höhere Zuverlässigkeit im Betrieb führen heutzutage viele dieser Systeme nach dem Einschalten Selbsttests durch und überwachen die angeschlossenen Sensoren und Aktoren im laufenden Betrieb. Ausfälle oder beginnender Verschleiß kann so festgestellt und in einem Fehlerspeicher festgehalten werden, so dass ein Servicefachmann die Fehler finden und beheben kann.

Die integrierten Verfahren zum Test der Sensoren und Aktoren haben jedoch weitreichende Auswirkungen auf die erforderlichen Tests in der Entwicklung. Während eines Tests müssen alle angeschlossenen Lasten so ausgeführt sein, dass das Steuergerät keinen Unterschied zum Normalbetrieb feststellen kann. Da auch das dynamische Verhalten der Sensorspannung bzw. des Laststroms in einigen Fällen ausgewertet werden muss ist dies in vielen Fällen bisher nur dadurch möglich gewesen, dass die Originallast an das Steuergerät angeschlossen wurde.

In vielen Fällen führt dies nur zu voluminöseren Testaufbauten, in anderen Fällen jedoch kann der Test nahezu unmöglich werden, wenn z.B. ein neuer Sensor zum Testzeitpunkt noch nicht vorliegt. In jedem Fall musste bisher der Testaufbau für jeden zu testenden Steuergerätetyp aufwändig zusammengestellt werden. Der Test von Fehlerzuständen wie Kurzschlüssen oder Leitungsunterbrechungen erfordert zusätzliche Maßnahmen, z.B. Relaismatrizen, um die Fehlerfälle im Testverlauf einprägen zu können.

Mit dem System das in der vorliegenden Arbeit beschrieben wird ist es jetzt möglich an jedem Anschluss des zu testenden Steuergerätes einen nahezu beliebigen Verlauf des Stroms bzw. der Spannung einzuprägen. Zusammen mit einer modellbasierten Berechnung der Signalverläufe können somit die Originallasten mit einer hohen Genauigkeit nachgebildet werden. Der Test der Fehlerfälle wird ebenfalls stark vereinfacht, da sich die Fehler für das Steuergerät nur durch entsprechende Ströme und Spannungen auszeichnen, die genauso eingeprägt werden wie im fehlerfreien Betriebszustand. Dadurch können die Relaismatrizen zur Fehlersimulation ersatzlos entfallen.

Der wesentliche Bestandteil der Arbeit war die Entwicklung der Testplattform, bestehend aus einer Basisplatine und geeigneten Schnittstellentreibern zur programmierbaren Nachbildung der Signalverläufe. Die Modellierung der Fehlerfälle wird in der Arbeit ausführlich behandelt und anhand der Modellierung einiger Beispiele erläutert. Die Modellierung der Lasten und die Codegenerierung wurde nur soweit bearbeitet wie dies für die Verifizierung der Methodik erforderlich war. Die umfassende Erstellung von Modellbibliotheken und Konfigurationsoberflächen muss in weitergehenden Arbeiten durchgeführt werden.

Die Arbeit entstand in Zusammenarbeit mit der DaimlerChrysler AG und ist teilweise durch internationale Patente geschützt.

## Danksagung

Die vorliegende Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Institut für Technik der Informationsverarbeitung (ITIV) der Universität Karlsruhe (TH). Ich möchte allen danken, die zu ihrem Gelingen beigetragen haben.

Ich bedanke mich bei den Leitern des Instituts, Herrn Prof. Dr.-Ing. K. D. Müller-Glaser und Herrn Prof. Dr.-Ing. J. Becker für die Möglichkeit, am ITIV zu arbeiten. Ebenso eingeschlossen ist auch Herr Prof. Dr.-Ing. Dr.-Ing.h.c. Dr.h.c. H. M. Lipp, der lange Jahre das Institut zusammen mit Prof. Dr.-Ing. K. D. Müller-Glaser leitete.

Ausdrücklich danken möchte ich Herrn Prof. Dr.-Ing. K. D. Müller-Glaser für die angenehme Arbeitsatmosphäre, die Übernahme des Hauptreferats und insbesondere für die stetige, außerordentliche Förderung der Arbeit und die damit verbundenen zahlreichen, kreativen Anregungen. Ebenso gilt mein Dank Herrn Dr. D. Grohmann von der Daimler-Chrysler AG, aus dessen Umfeld die Aufgabenstellung erwachsen ist.

Dank gebührt auch Herrn Prof. Dr. Dr. h.c. mult. M. Glesner vom Fachbereich Mikroelektronische Systeme der Universität Darmstadt für die Erstellung des Zweitgutachtens und sein Interesse an der Arbeit.

Mein Dank richtet sich weiterhin an alle Mitarbeiter am Institut für die kollegiale Zusammenarbeit in Forschung und Lehre. Namentlich erwähnt seien Herr Dipl.-Ing. M. Kühl und Herr Dipl.-Ing. M. Wolff sowie die ehemaligen Mitarbeiter Herr Dr.-Ing. A. Burst und Herr Dr.-Ing. J. Drescher. Insbesondere danke ich Herrn Dr.-Ing. P. Elter für die freundschaftlichen Gespräche, Anregungen und die stete Hilfsbereitschaft.

Ohne studentische Mitwirkung wäre es nicht möglich gewesen, den gegenwärtigen Stand der Arbeit zu erreichen. Daher darf ich den zahlreichen Diplomanden, Studienarbeitern sowie wissenschaftlichen Hilfskräften herzlichen Dank aussprechen, die mit viel Engagement und großer Begeisterungsfähigkeit am Projekt mitgearbeitet haben.

Nicht zuletzt möchte ich mich bei meiner Frau Friederike Ersing-Spitzer und bei meinen Eltern für ihre unermüdliche Unterstützung, ihre Geduld und ihr Verständnis während der Entstehung dieser Arbeit bedanken.

# Inhaltsverzeichnis

1 EINLEITUNG		
11 m-		2
	ST VON STEUERGERATEN	2
1.2 LI	ELE DER ARBEIT	3
1.3 GI	LIEDEKUNG DEK AKBEI I	4
2 ELEI	KTRONISCHE STEUERGERÄTE IM KRAFTFAHRZEUG	6
		0
2.1 Hi	STORISCHER ÜBERBLICK	6
2.1.1	Die Anfänge der Elektronik	6
2.1.2	ELEKTRONISCHE KOMPONENTEN IM SERIENEINSATZ	8
2.2 AN	NFORDERUNGEN AN STEUERGERÄTE IM KFZ	8
2.2.1	Betriebsumgebung	9
2.2.2	Einsatzdauer	9
2.2.3	Störfestigkeit	10
2.2.4	SELBSTDIAGNOSE	10
2.2.5	SENSOR- UND AKTORÜBERWACHUNG	10
2.2.6	Kommunikation	11
2.3 AF	KTUELLE ENTWICKLUNGSTRENDS	14
2.3.1	ELEKTROMAGNETISCHE VENTILSTEUERUNG	14
2.3.2	BETRIEBSSYSTEM OSEK/VDX	16
2.3.3	VERTEILTE FUNKTIONEN	17
2.3.4	42V Bordspannung	18
2.4 Zu	jkünftige Entwicklungen und Trends	19
2.4.1	Human Machine Interface	19
2.4.2	X-by-Wire	19
2.4.3	Abstands-Regel-Tempomat	20
2.4.4	ELEKTRONISCHER CO-PILOT	21
2.4.5	FAHRZEUGE IN PLATOONS	21
2.4.6	BODY COMPUTER, CAR PC	22
2.5 VC	DRGEHENSMODELLE UND WERKZEUGEINSATZ	22
2.5.1	ENTWICKLUNGSMODELLE, VP-MODELL	23
2.5.2	CASE-TOOLS UND GRAPHISCHE MODELLIERUNG	26
2.5.3	CODEERZEUGUNG	28
2.5.4	RAPID PROTOTYPING	29
2.5.4	1 Arten des Rapid Prototyping	30
2.3.4	2 Stand day Tashnik und kommarzialla Systema	32
2.3.4	A Stand der Forschung	33 34
2.3.4	HARDWARF-IN-THF-LOOP	34
2.5.5	1 Stand der Technik und kommerzielle Systeme	37
2.5.5	.2 Stand der Forschung	40
2.5.5	.3 Schnittstellen für Hardware-in-the-Loop	40
2.5.6	VERGLEICH ZWISCHEN HARDWARE-IN-THE-LOOP UND RAPID PROTOTYPING	41

	V
<u>3</u> GRUNDLAGEN	43
3.1 Schaltkreissimulation	43
3 1 1 SIMULATION MIT PSPICE	43
3.1.2 SIMULATION MIT MATLAB / MATRIXX	47
3.2 DATENWANDLER	49
3.2.1 DIGITAL/ANALOG-WANDLER	52
3.2.2 ANALOG/DIGITAL-WANDLER	53
3.3 SCHALTREGLER	55
3.3.1 Grundstrukturen	56
3.3.2 SIMULATION MIT PSPICE	60
3.3.3 PWM-Controller	65
3.3.4 Messschaltungen	67
3.3.5 Schalttransistoren	70
3.3.6 TREIBERSCHALTUNGEN FÜR MOS-TRANSISTOREN	73
3.3.7 KONDENSATOREN UND INDUKTIVITÄTEN FÜR SCHALTREGLER	75
3.3.8 BERECHNUNG DES AUSGANGSFILTERS	78
3.3.9 SNUBBER-NETZWERKE	79
3.4 LINEAR GEREGELTE LEISTUNGSVERSTÄRKER	81
4 SENSOREN UND AKTOREN	86
4.1 KLASSIFIZIERUNG DER SENSOREN	86
4.2 KLASSIFIZIERUNG DER AKTOREN	89
4.3 Umwelteinflüsse und Fehlverhalten	90
4.3.1 Verkabelungsfehler	90
4.3.2 FEHLFUNKTIONEN VON BAUTEILEN	91
5 <u>SIGNALGENERIERUNG FÜR DEN HIL-TEST</u>	92
5.1 METHODEN DER NACHBILDUNG VON SENSOREN UND AKTOREN	92
5.1.1 Original Sensor / Aktor	93
5.1.2 STATISCHE NACHBILDUNG MIT KONSTANTEN BAUELEMENTEN	93
5.1.3 STATISCHE NACHBILDUNG MIT VERÄNDERBAREN BAUELEMENTEN	94
5.1.4 DYNAMISCHE NACHBILDUNG MIT KOMPLEXWERTIGEM VERHALTEN	95
5.2 ERZEUGUNG DER SCHNITTSTELLENSIGNALE	96
5.3 DIGITALE SCHNITTSTELLEN MIT TTL-PEGEL	97
5.3.1 PARALLELE SCHNITTSTELLENBAUSTEINE	97
5.3.2 I/O-PORTS VON MIKROCONTROLLERN UND FPGAS	97
5.3.3 SERIELLE SCHNITTSTELLEN UND BUSSE	97
5.4 DIGITALE SCHNITTSTELLEN MIT LEISTUNGSTREIBERN	98
5.5 DATENWANDLER FÜR ANALOGSIGNALE	100
5.6 SIGNALGENERATORBAUSTEINE	101
5.7 Feldprogrammierbare Analogbausteine	101
5.8 LINEAR GEREGELTE TREIBER	103
5.9 Schaltreglermodule	104
5.10 Klasse D Audioverstärker	106

V 1
-----

### 6DIE HIL-TESTPLATTFORM107

6.1 Systemko	NZEPT	108
6.1.1 Zeitan	FORDERUNGEN UND GENAUIGKEIT	109
6.1.2 ANFORI	DERUNGEN AN BETRIEBSSICHERHEIT VON LASTEN UND UMWELT	109
6.1.3 INITIAL	ISIERUNG UND SELBSTTEST	110
6.1.4 Zusätz	LICHE ANFORDERUNGEN AN DIE SIMULATIONSUMGEBUNG 'FAHRZEUG'	111
6.1.5 Wieder	VERWENDBARKEIT DES KONZEPTS UND DES ENTWURFS	111
6.1.6 Mecha	NISCHE ANFORDERUNGEN	111
6.2 <b>BASISPLAT</b>	INE DER TESTPLATTFORM	113
6.2.1 Multip	ROZESSORKONZEPT	113
6.2.2 VERBIN	DUNGSPLATINE	115
6.2.3 DUAL-F	ORT RAMS FÜR DIE HOST-BUS KOMMUNIKATION	116
6.2.4 SCHNIT	ISTELLE ZU DEN ANALOGMODULEN	118
6.2.5 ANFORI	DERUNGEN AN DIE SPANNUNGSVERSORGUNG	120
6.2.6 STECKP	lätze für serielle Busmodule und einfache digitale Module	123
6.2.7 Überbi	JCK BASISPLATINE	124
6.3 4-QUADRA	NTEN ANALOG-MODUL MIT SCHALTREGLER	125
6.3.1 BLOCKS	SCHALTBILD	126
6.3.2 PWM-0	CONTROLLER	128
6.3.3 MESSSC	HALTUNGEN	129
6.3.4 Fehler	verstärker mit Regler	131
6.3.5 TREIBEI	R UND FILTER	133
6.3.6 GATEAN	ISTEUERUNG UND FEHLERABSCHALTUNG	136
6.3.7 DATEN	NANDLER	138
6.3.8 DATENI	BUS UND STEUERSIGNALE	139
6.3.9 Spannu	INGSVERSORGUNGSBEREICH UND HILFSSPANNUNGEN	139
6.3.10 MODUL	KENNUNG	140
6.3.11 Revisio	on 2 der Schaltreglermodule	141
6.4 HOCHLEIS	rungs-Schaltreglermodul	142
6.5 4-QUADRA	NTEN ANALOG-MODUL MIT LINEARREGLER	144
6.6 CAN FEHL	ERMODUL	145
6.7 DIGITAL I/	O MODUL	146
7 MODELLIE	RUNG UND IDENTIFIKATION DER LASTEN	147
7.1 Modellie	RUNG EINES RLC-GLIEDES	148
7.2 MODELLIE	RUNG EINES ELEKTROMAGNETISCHEN AKTORS	153
7.3 MODELLIE	RUNG VON SENSOREN	154
7.4 MODELLIERUNG VON AKTOREN		156
7.5 MODELLIERUNG VON ALTERUNG UND TOLERANZEN		
7.6 Modellierung mit Kennlinien		
7.7 Modellie	rung von Fehlerfällen	160
7.7.1 SIGNAL	vertauschung am Steuergerätesteckverbinder	162
7.7.2 ÜBERGA	ANGSWIDERSTÄNDE	162
7.7.3 Offene	SIGNALE UND KABELBRUCH	162

7.7.4 KURZSCHLUSS UND ABLEITWIDERSTAND NACH MASSE ODER

VERSORGUNGSSPANNUNG 7.7.5 KURZSCHLUSS UND ABLEITWIDERSTAND ZWISCHEN STEUERGERÄTEANSCHLÜSSEN 164

	VII
7.8 Identifikation	165
7.9 CODEERZEUGUNG FÜR DAS GESAMTMODELL	165
8 ANWENDUNGSBEISPIELE	168
8.1 EINPOLIGE LASTEN	168
8.2 Zweipolige Lasten	168
8.3 Mehrpolige Lasten	169
8.4 WEITERE EINSATZFELDER	172
8.5 EINSATZ DER TESTPLATTFORM	176
9 ERGEBNISSE UND ZUSAMMENFASSUNG	177
9.1 ERGEBNISSE	177
9.2 AUSBLICK	178
10 VERZEICHNISSE	179
10.1 Abbildungsverzeichnis	179
10.2 Abkürzungsverzeichnis	183
10.3 Formelzeichen	184
10.4 Literaturverzeichnis	185
<b>10.5 Betreute Studien- und Diplomarbeiten</b>	191
10.6 Eigene Veröffentlichungen	193

## 1 Einleitung

Die stetig zunehmende Integration bei integrierten Schaltungen und die damit verbundene wachsende Komplexität wirkt sich auch zunehmend auf die Einsatzgebiete der entsprechenden Schaltungen aus. Der zunehmende Einsatz von Mikrocontrollern ( $\mu$ C) und Mikroprozessoren ( $\mu$ P) in eingebetteten Systemen hat ebenfalls weitreichende Auswirkungen auf die erforderlichen Entwicklungsmethoden und -Werkzeuge.

Während bis vor kurzer Zeit bei der Entwicklung neuer Steuergeräte für Regelungsund Steuerungsanwendungen bei mechatronischen Systemen noch leistungsschwache 8-Bit Mikrocontroller verwendet wurden, die aufgrund der effizienten Ausnutzung der Rechenleistung und des Arbeitsspeichers in Assembler programmiert wurden, kommen heutzutage vermehrt leistungsstarke 16- und 32-Bit Mikrocontroller zum Einsatz, für die jetzt Methoden zur automatischen C-Code Generierung zur Anwendung kommen können. [14], [102]



Abbildung 1: Vernetzte Steuergeräte im Kraftfahrzeug

Die komplexeren Funktionen, die auf diesen Steuergeräten implementiert werden können, bedingen aber auch den Einsatz von effizienten Entwicklungs- und Testwerkzeugen, um die Fehlerfreiheit der Funktionen zu gewährleisten. Ebenso muss für den Test der Steuergeräte ein erhöhter Aufwand im Entwicklungsablauf eingeplant werden, da die in den Steuergeräten integrierten Funktionen für Fehlererkennung und Fehlerbehandlung ebenfalls getestet werden müssen. Weiterhin lassen die eingebauten Funktionen zur Fehlererkennung nur noch geringe Toleranzen bei den angeschlossenen Sensoren und Aktoren zu.



### Abbildung 2: Toleranzbereich für einen Aktor

Dies hat nun weitreichende Auswirkungen auf die erforderlichen Testsysteme. So müssen für alle Steuergeräteschnittstellen, die mit Fehlererkennung ausgestattet sind, die passenden Sensorsignale und Aktorlasten angeschlossen sein, damit das Steuergerät auf dem Prüfstand auch im normalen, d.h. fehlerfreien Betriebszustand getestet werden kann. Der Test der Fehlererkennung und Fehlerbehandlung erfordert außerdem noch, dass die Lasten während des Testablaufes so stark veränderbar sind, dass die Fehlererkennung ansprechen muss. Für den Test der Fehlererkennungsgrenzen ist es weiterhin wünschenswert, dass die Fehler in verschiedenen Stufen oder Stufenlos aufgeschaltet werden können.

Bei den bisher verfügbaren Systemen werden daher oft die Originallasten (Sensoren und Aktoren) eingesetzt oder, soweit möglich, durch einfachere RLC-Ersatzschaltungen nachgebildet. Die notwendigen Parameteränderungen und Fehlermodelle an den Lasten können dann jedoch nur mit Hilfe von aufwändigen Relais-Matrizen realisiert werden.

### 1.1 Test von Steuergeräten

In einem modernen Kraftfahrzeug sind heute je nach Ausstattung bis zu 50 Steuergeräte und Hunderte von Sensoren und Aktoren eingebaut. Damit dieses komplexe System über mehrere Jahre zuverlässig funktionieren kann, sind umfangreiche Tests während allen Phasen des Entwurfs notwendig. Dabei muss nicht nur die Korrektheit der Funktion überprüft werden, sondern insbesondere auch die Reaktion einer Baugruppe auf Fehlfunktionen der angeschlossenen Komponenten. Die Betrachtung der Fehlerhäufigkeit sowie der Kosten, welche die Beseitigung eines Fehlers nach Auslieferung des Produktes verursacht, macht deutlich, dass gerade der Test von Sensor-, Aktor- und Verkabelungsfehlern eine große Rolle im Testablauf spielt.



#### Abbildung 3: Kosten der Fehlerbeseitigung

Der hohe Anteil an Fehlern in der Verkabelung [39] zeigt auch die Notwendigkeit zur Verringerung der Gesamtverkabelung durch den Einsatz von Bussystemen. Aber auch Fehler in der verbleibenden Verkabelung von Sensoren und Aktoren sollen keinen Totalausfall des Steuergerätes nach sich ziehen. Gerade in aktiven Sicherheitssystemen in Kraftfahrzeugen darf durch den Ausfall eines Sensors oder eines Aktors das Steuergerät nicht vollständig ausfallen.



#### Abbildung 4: Ausfallanteile in der Fahrzeugelektronik

Das Hauptziel ist hierbei eine Qualitätssteigerung durch umfassende Tests in der Entwicklung und auch nach der Lieferung durch die Zulieferfirmen. Neben der Fehlerfreiheit des Entwurfs muss daher auch die Toleranz gegenüber typischen Verschleißund Montagefehlern überprüft werden.

## 1.2 Ziele der Arbeit

Die Grundidee der vorliegenden Arbeit besteht darin, dass als Lastnachbildung eine Ersatzschaltung für beliebige Sensoren, Aktoren und elektrische Fehlerfälle mit dem zu testenden Steuergerät verbunden wird. Die Ersatzschaltungen können durch ein Rechenmodell beeinflusst werden, so dass keine Veränderungen an der Hardware notwendig sind. Die Berechnung der Modelle erfolgt in Echtzeit auf digitalen Signalprozessoren, die zusammen mit den Lastnachbildungen auf einer Basisplatine integriert sind. Ein übergeordneter Steuerrechner kann die Abarbeitung der Modellberechnung während der Testdurchführung beeinflussen und den Erfolg oder Misserfolg des Tests protokollieren.

Das elektrische Verhalten der Lastnachbildungen wird durch ein Sensor-/ Aktormodell bestimmt, welches mit einem Modellierungswerkzeug wie MATLAB Simulink oder MATRIX<sub>x</sub> Systembuild erstellt werden kann. Die Modelle können dabei auch das Verhalten durch die mechanische Rückkoppelung auf die Aktoren enthalten. Der entscheidende Schritt zum universellen Einsatz der Modelle im Hardware-in-the-Loop (HiL) Test ist die Erweiterung der Modellierung um die Fehlerfälle, die im Verlauf des Tests geprüft werden sollen.

Durch einheitliche Modellierungswerkzeuge beim Rapid Prototyping (RP) und Hardware-in-the-Loop Test wird neben der höheren Akzeptanz durch die Anwender insbesondere auch die Generierung von Testfällen aus den Messdaten verbessert. Dazu werden bereits im Rapid Prototyping Prozess die Daten an den Schnittstellen zur Systemumgebung während der ersten Tests aufgezeichnet. Diese Daten können nun den Prototypen im weiteren Verlauf der Entwicklung begleiten und bei weiteren Tests sowohl als Testfälle verwendet werden, als auch weiter verfeinert werden.

Die universelle Einsetzbarkeit der Entwicklungsumgebung für die Industrieautomatisierung und die Automobiltechnik wird durch den weiten Versorgungsspannungsbereich und hohe Signalfrequenzen der Schnittstellenmodule erreicht. Individuelle Anpassungen weniger Bauelemente erlauben darüber hinaus die Verwendung in weiteren Anwendungsbereichen eingebetteter Systeme.

Durch die Verbindung aus programmierbaren Schnittstellen und erweiterten Sensorund Aktormodellen wird die Test-Hardware stark vereinfacht, da die bisher erforderlichen Relaismatrizen zur Fehlergenerierung (FIU Fault Insertion Unit) vollständig entfallen können (siehe auch Kapitel 2.5.5.1). Als weitere Anwendungsmöglichkeit der programmierbaren Schnittstellen ergeben sich quasi nebenbei die Nachbildung des KfZ-Bordnetzes, indem die Versorgungsspannungen des Steuergerätes mit einem stärker ausgelegten Leistungstreiber generiert werden. Dadurch eröffnen sich Möglichkeiten zum Test, die bisher nicht oder nur mit sehr hohem Aufwand durchführbar war.

### 1.3 Gliederung der Arbeit

Im folgenden Kapitel wird zunächst ein Überblick über die historische Entwicklung von Steuergeräten im Kraftfahrzeug gegeben sowie die zukünftigen Trends zu neuen Funk-

tionen betrachtet. An dieser Stelle wird auch die Entwicklungsmethodik beschrieben, sowie der Stand der Technik bei Hardware-in-the-Loop Testsystemen beleuchtet.

In Kapitel 3 werden dann die Grundlagen beschrieben, die für das Verständnis der Arbeit benötigt werden. Anschließend befasst sich Kapitel 4 mit den Sensoren und Aktoren, die im Kraftfahrzeug im Einsatz sind oder deren Einsatz in naher Zukunft wahrscheinlich ist. Daraus abgeleitet erfolgt in Kapitel 5 eine Übersicht über die Schnittstellensignale der Steuergeräte sowie eine Betrachtung der Schnittstellen, die ein Testsystem aufweisen muss.

Die Hardwarekomponenten, die im Rahmen dieser Arbeit entwickelt wurden, sind in Kapitel 6 ausführlich beschrieben. Das Kapitel 7 geht auf Aspekte der Modellbildung und Identifikation der Sensoren, Aktoren und Fehlerfälle ein, anhand derer die Beispielanwendungen aus Kapitel 8 erstellt wurden. Schließlich werden in Kapitel 9 die Ergebnisse zusammengefasst und ein Ausblick auf weitere Einsatzmöglichkeiten gegeben.

An den Text schließen sich die Verzeichnisse für Abbildungen, Abkürzungen, Formelzeichen und Literatur an.

# 2 Elektronische Steuergeräte im Kraftfahrzeug

## 2.1 Historischer Überblick

Mit der Erfindung von stoßfesten Wolfram-Glühfäden bestand im Jahr 1915 erstmals die Möglichkeit, eine elektrische Beleuchtung in das KfZ zu integrieren. Die Firma Ford setzte bereits in diesem Jahr serienmäßig die elektrische Beleuchtung im KfZ ein.



Abbildung 5: Einsatzzeitpunkte von Steuergeräten

## 2.1.1 Die Anfänge der Elektronik

Kurz darauf, im Jahre 1918, erschienen dann die ersten Patentschriften, die sich mit der Zündung auf elektromagnetischer Basis beschäftigten. Schon damals wurde erkannt, dass die mechanischen Zündverteiler sehr hohen Ansprüchen an das Material und an die Lebensdauer genügen mussten. So wurde im Jahr 1920 erstmals vorgeschlagen, eine kontaktlose Zündung mit Elektronenröhren, sogenannten Hochvakuum-Trioden, im KfZ einzusetzen. Die technische Realisierung ließ allerdings auf sich warten, da sich diese Technologie für den praktischen Einsatz im Kraftfahrzeug zumindest im Aggregatbereich als untauglich erwies. So blieb die Röhrentechnik lange Zeit nur auf den Bereich der Autoradios beschränkt. Diese Geräte waren dann allerdings auch sehr störanfällig und teuer.

Mit fortschreitender Entwicklung der Halbleiterbauelemente kam dann im Jahre 1953 erstmals die Idee auf, anstelle der empfindlichen und energieverzehrenden Röhren Transistoren einzusetzen. Dem damaligen Stand der Technik entsprechend wurden pnp-Spitzentransistoren verwendet, die jedoch schnell durch planare pnp- bzw. npn-Transistoren ersetzt wurden.



Abbildung 6: Transistorzündung mit drehzahlunabhängiger Schließzeit und elektronischer Verschiebung des Zündzeitpunktes

Im Jahre 1956 wurde dann zum erstenmal eine elektronisch gesteuerte Benzineinspritzung experimentell eingesetzt. Die erste kontaktlose Transistor-Zündanlage folgte im Jahre 1957. Diese ersten elektronischen Zündanlagen besaßen schon rund 40 Schaltungskomponenten und erlaubten eine Verschiebung des Zündzeitpunktes. Die erste serienmäßige Benzin-Einspritzanlage im Jahr 1967 hatte bereits 220 Schaltungskomponenten [Bosch].

1975 hielt dann die Digitaltechnik in den Steuergeräten Einzug. In diesem Jahr wurde zum ersten mal eine digitale Einspritzanlage realisiert, welche selbst noch die bis in die Mitte der neunziger Jahre gesetzlich vorgeschrieben Abgasgrenzwerte einhielt.

### 2.1.2 Elektronische Komponenten im Serieneinsatz

In den 40er Jahren wurden in den USA Blinkgeber vorgeschrieben - blinkende Lampen, welche die Fahrtrichtung anzeigen sollten. Zunächst verwendete man thermischmechanische Lösungen. Ein einfaches Bimetall, durch den Lampenstrom erwärmt, öffnete den Kontakt, kühlte ab und schloss den Kontakt wieder. Solche mechanischen Schaltungskomponenten waren auch in Deutschland bis in die 60er Jahre hinein in Gebrauch. Die Entwicklung neuer Halbleiter-Bauelemente erlaubte auch hier erstmals, elektronische Komponenten zu verwenden. In der damaligen Analogtechnik fanden Kondensatoren, Widerstände und für heutige Begriffe exotische Halbleiter wie Unijunction-Transistoren Verwendung.

Bereits 1962 wurde erstmals eine Schaltung realisiert, die mit Hilfe einer Lampenstromüberwachung den Ausfall einer Blinklampe erkennen und dies durch Verdoppelung der Blinkfrequenz anzeigen konnte. Dieser Schaltungstyp ist bis heute noch in Gebrauch. Allerdings verschwanden nach und nach die Widerstände und Kondensatoren, da sich solche Komponenten mit den geforderten Eigenschaften nur sehr schwer auf Halbleiterbasis realisieren lassen. Die heutigen Blinkgeber basieren fast vollständig auf Halbleitertechnik. Lediglich wenige externe Bauelemente sind noch erforderlich.

### 2.2 Anforderungen an Steuergeräte im KfZ

Wie anhand der beschriebenen Probleme der Elektrik und Elektromechanik erkennbar ist, werden an die Komponenten im Kraftfahrzeug besondere Anforderungen gestellt. Die Belastungen, denen die Bauelemente im Betrieb ausgesetzt sind, führen unter anderem dazu, dass hier nicht die neusten Technologien eingesetzt werden, sondern auf erprobte und zuverlässige Technologien und Materialien zurückgegriffen werden muss.

### 2.2.1 Betriebsumgebung

Das KfZ ist eine sehr anspruchsvolle Betriebsumgebung für elektronische Komponenten. Zum einen ist ein KfZ sehr großen Temperaturschwankungen ausgesetzt. Schließlich soll es an jedem Ort der Erde den ganzen Tag und bei jedem Wetter zur Verfügung stehen. So muss ein Steuergerät im Extremfall über einen Temperaturbereich von -40°C bis 120°C korrekt und zuverlässig arbeiten können. Außerdem ist es je nach Einbauort im Fahrzeug Feuchte oder Nässe und aggressiven chemischen Substanzen wie z.B. Salznebel, Ölen oder Treibstoff ausgesetzt. Stark unterschiedlich sind auch die mechanischen Einflüsse auf die Steuergeräte. Stets sind sie Vibrationen und Beschleunigungen ausgesetzt. Bei extremen Belastungen, wie sie bei einem Unfall auftreten, muss ein Sicherheitssystem wie z.B. eine Airbag-Steuerung immer noch fehlerfrei funktionieren.



### Abbildung 7: Steuergerät mit Hybrid und Leistungshalbleitern [10]

Außerdem werden, im Vergleich zur herkömmlichen Mikroelektronik, enorme Ströme, zum Beispiel bei der Ansteuerung der Magnetventile, benötigt. Die für die Regelung der Ströme eingesetzten Bauelemente bestehen daher oft aus Multi-Chip-Modulen mit digitalen Komponenten und einzelnen Leistungstransistoren.

### 2.2.2 Einsatzdauer

Üblicherweise geht man bei PKW von einer Einsatzdauer von ca. 4000 Stunden und einer Betriebsbereitschaft von ca. 10 Jahren aus [50]. Dies entspricht in etwa einer Kilometerleistung von 150.000 km pro Fahrzeug. In dieser Zeit sollen alle Steuergeräte und auch alle anderen elektronischen Komponenten im KfZ störungsfrei arbeiten können.

Betrachtet man allerdings auch die Nutzfahrzeuge, so wird hier von einer Einsatzdauer von über 30.000 Stunden ausgegangen. Auch die Betriebsdauer ist bei Nutzfahrzeugen aufgrund der hohen Anschaffungskosten mit ca. 15 Jahren höher als beim PKW.

### 2.2.3 Störfestigkeit

Steuergeräte sind im KfZ sehr starken elektromagnetischen Störungen ausgesetzt. Störimpulse finden ihren Weg über Versorgungs- oder Datenleitungen in das Steuergerät. Quellen solcher leitungsgeführter Störungen sind andere Steuergeräte, Strom- oder Spannungsregler.

Wenn sich ein Fahrzeug in der Nähe starker Sendeanlagen befindet, beispielsweise im Nahfeld eines Fernsehsenders, so werden elektromagnetische Störungen direkt auf die Steuergeräte eingestrahlt. Ebenso können sich aber auch Quellen im Fahrzeug für solche eingestrahlten Störungen befinden, wie zum Beispiel Mobilfunk und tragbare Computer oder die Zündanlage.

Auch eine Fehlbedienung durch den Benutzer muss beim Entwurf elektronischer Steuergeräte mit berücksichtigt werden. So muss ein Steuergerät auch das Verpolen der Betriebsspannung sowie Überspannungen unbeschadet überstehen können. Aufgrund der insbesondere in Nordamerika üblichen Praxis Starthilfe aus dem 24V Bordnetz eines LKW zu geben, müssen alle Steuergeräte diese Überspannungen unbeschadet überstehen können.

### 2.2.4 Selbstdiagnose

Die meisten Steuergeräte müssen heute fähig sein, einen Selbsttest durchzuführen und, falls eine Fehlersituation auftritt, dies dem Fahrer zu melden oder auf eine andere Weise mit dieser Information umzugehen. Dieses sogenannte Fehlerverhalten ist bei jedem Steuergerät individuell verschieden und muss der Situation so angepasst werden, dass entweder ein Notbetrieb möglich ist oder aber die Funktion, wenn sie nicht sicherheitskritisch ist, abgeschaltet wird und so definiert nicht zur Verfügung steht. In jedem Fall muss eine Abweichung vom normalen Betrieb dem Fahrer bzw. den übergeordneten Steuergeräten gemeldet werden.

Der Umfang der eingebauten Selbsttestfunktionen wird deutlich, wenn man den Speicherbedarf der Funktionen betrachtet, denn in vielen Steuergeräten wird der überwiegende Teil des Programmspeichers von Selbsttestfunktionen belegt. Dieser Aufwand ist jedoch vertretbar, da der Selbsttest nur unmittelbar vor dem Start des Fahrzeugs durchgeführt wird und so die benötigte Rechenleistung der Mikrocontroller nicht oder nur geringfügig beeinflusst.

## 2.2.5 Sensor- und Aktorüberwachung

Im Gegensatz zum Selbsttest erfolgt die Überwachung der angeschlossenen Komponenten während des Betriebs. Die Bearbeitung dieser Funktionen hat einen unmittelbaren Einfluss auf die erforderliche Verarbeitungsleistung der Mikrocontroller. Daher werden sie nur dort eingesetzt, wo der Ausfall einer Komponente sicherheitskritisch ist oder die Überwachung ohne großen zusätzlichen Aufwand realisiert werden kann.

Die Überwachung von Sensoren erfolgt oft durch Vergleich und Plausibilitätsprüfung mehrerer Werte über deren zeitlichen Verlauf oder durch Vergleich ähnlicher Sensorwerte z.B. für Öltemperatur und Kühlwassertemperatur. Wenn hier ein zu großer Unterschied zwischen zwei Sensorwerten festgestellt wird, kann das Steuergerät einen Sensorfehler erkennen.

Bei Aktoren erfolgt die Überwachung z.B. anhand des Verlaufs des aufgenommenen Stroms. Wenn kein Strom mehr fließt deutet dies auf eine Unterbrechung der Zuleitung oder auf einen defekten Aktor hin. Zu niedrige Ströme werden meistens durch Übergangswiderstände an Steckverbindungen oder falschen Ersatz z.B. von Lampen hervorgerufen. Diese einfache Überwachung funktioniert allerdings nur, wenn der Aktor nicht geregelt betrieben wird. In der Regelschleife können sich anbahnende Fehler nur schwer erkannt werden, weil der Regler die Störgrößen entsprechend ausregelt. Wenn aber erst der Totalausfall eines Aktors erkannt wird, können hohe Folgekosten entstehen.

Neue Ansätze bietet hier die modellbasierte Fehlerüberwachung von Sensoren und Aktoren. Hierbei wird parallel zur Regelung ein Verhaltensmodell des angeschlossenen Aktors berechnet und mit den gemessenen Werten verglichen. Diese Verfahren benötigen jedoch viel Rechenleistung für die Modellberechnung [71], [75]. Mit der zunehmenden Leistungsfähigkeit der eingesetzten Mikrocontroller werden solche Verfahren in der Zukunft aber sicher eine weite Verbreitung finden.

## 2.2.6 Kommunikation

Da immer mehr Informationen von mehreren Steuergeräten gleichzeitig benötigt werden oder auf Funktionen anderer Steuergeräte zugegriffen werden muss, müssen sie zwangsläufig untereinander Daten austauschen können. Das heißt die Kommunikation der Geräte untereinander muss ohne weiteres möglich sein. Dies wird heute zumeist über den sogenannten CAN-Bus (Controller Area Network), der maßgeblich von der Firma Bosch entwickelt wurde, möglich gemacht.

Die Vernetzung im Kraftfahrzeug wird in drei Leistungsklassen eingeteilt [55]. Die Klasse A beinhaltet Vernetzungen mit Datenraten kleiner als 10 kBit/s, wie sie zum Beispiel für elektrische Sitz- und Spiegelverstellung oder die Klimaregelung eingesetzt wird. Die Klasse B für Systeme der Karosserieelektronik und Diagnose umfasst die Datenraten von 10 bis 125 kBit/s. Bussysteme der Klasse C mit Datenraten von 125 kBit/s bis 1 Mbit/s werden für Sicherheitssysteme und Motorsteuerungen eingesetzt.



Abbildung 8: Einsatz von Netzwerken in Kraftfahrzeugen





Für die Anbindung einzelner Sensoren oder Aktoren ist der CAN-Bus jedoch zu teuer, so dass hier nach einer vereinfachten Lösung gesucht wurde. Mit dem LIN Bus ([57], [62] und [79]) wurde eine preisgünstige Lösung gefunden, die insbesondere bei Systemen eingesetzt wird, die viele Sensoren und Aktoren besitzen. Dies ist z.B. bei der elektrischen Sitzverstellung, den Türmodulen oder der Klimaautomatik der Fall.



### Abbildung 10: Vernetzung mit LIN (aus [89])

Neben diesen genormten Schnittstellen werden auch herstellerspezifische serielle Schnittstellen eingesetzt, die hauptsächlich für Diagnosezwecke eingesetzt werden. Folgende weitere, zum Teil standardisierte, zum Teil proprietäre, Bussysteme finden im Kraftfahrzeug Verwendung:

- J1850-SCP, von Ford entwickelt, verwendet eine PWM-Codierung, auch J1850
  PWM (Pulse Width Modulation), 10,4 kBit/s Datenrate.
- J1850-DLC, von General Motors und Delco entwickelt, verwendet eine Codierung mit variabler Pausenbreite. Der Hauptunterschied zu J1850-SCP ist auf dem Physical Layer, auch J1850 VPW (Variable Pause Width)
- ISO 11519-4: Low speed version des J1850 Standards
- P-Bus, M-Bus und I-Bus werden seit den 80er Jahren von BMW verwendet
- K-Bus: Vorläufer des LIN mit 9600 kBit/s Datenrate
- MI-Bus (Motorola Interconnect Bus)
- PLANET (Philips Lite Automotive NETwork) von Philips. Für Airbag-Anwendungen entwickelt.
- IVMS (In Vehicle Multiplexing System) von Nissan.
- VAN (Vehicle Area Network) CSMA/CD Buszugriff, bis 125 kBit/s, von CAN verdrängt
- ABUS (Allgemeine Bit-serielle Universelle Schnittstelle)

- CSC (Chrysler Sensor and Control)
- CCD (Chrysler Collision Detection)
- BEAN (Body Electronics Area Network)
- TSN (Token Slot Network) SAE-J2106
- Advanced PALMNET(Protocol for Automotive Low and Medium speed Networks)

Für Multimediaanwendungen werden in Zukunft auch vermehrt die folgenden Busse eingesetzt werden, die alle Datenraten oberhalb der Klasse C aufweisen.

- D2B OPTICAL (Digital Data Bus)
- D2B Twisted Pair (Digital Data Bus)
- MOST (Media Orientated Systems Transport)

Besonders für X-By Wire Anwendungen werden spezielle hochverfügbare und fehlertolerante Busprotokolle und Bussysteme wie TTP (Time Triggered Protocol), *byteflight* oder FlexRay verwendet.

## 2.3 Aktuelle Entwicklungstrends

Von den vielen aktuellen Entwicklungen in der Kraftfahrzeugtechnik sollen hier nur einige wenige vorgestellt werden. Speziell die elektromagnetische Ventilsteuerung und die Einführung von 42 V Bordspannung haben direkte Auswirkungen auf die vorgestellte Testplattform.

## 2.3.1 Elektromagnetische Ventilsteuerung

In der Vergangenheit wurden große Anstrengungen unternommen, den Verbrennungsmotor umweltfreundlicher und zugleich verbrauchsgünstiger zu gestalten. Immer mehr Funktionen werden hierzu elektronisch gesteuert. Die einzig verbleibenden wesentlichen Elemente, die Ein- und Auslassventile, können bisher nur in sehr geringem Maße elektronisch beeinflusst werden. Ein System mit der Möglichkeit zur vollständigen elektronischen Steuerung der Ventile ist die elektromagnetische Ventilsteuerung (EMVS) [22], [82].



#### Abbildung 11: Elektromagnetisch gesteuertes Einlassventil

Der Aktor für die elektromagnetische Ventilsteuerung hat Betätigungskräfte von ca. 500 N, die in Betätigungszeiten von weniger als 4 ms aufgebaut werden müssen. Dabei beträgt der Betätigungsweg 6-10 mm.

Eine entsprechend große Stellkraft mittels eines einzigen Magneten über einen Luftspalt in der Größe des Ventilhubes zu realisieren, ist mit einem einzigen Elektromagneten unter Beibehaltung des Bauraumes nicht möglich. Aus diesem Grund wurde ein anderes System gewählt. Zusätzlich zur Ventilfeder, die das Ventil in die geschlossene Position drückt, wirkt eine zweite Feder in Gegenrichtung. So lässt sich ein Feder-Masse-System realisieren, dessen Ankerruheposition sich in der Mittellage zwischen zwei Magneten befindet.



Abbildung 12: Strom- und Spannungsverläufe am EMV [82]

Bei der geschlossenen Ventilposition liegt der Anker an der Polfläche des oberen Magneten an. Durch den in dieser Position recht kleinen Luftspalt ist zum Halten in dieser Lage nur ein relativ geringer Strom durch den oberen Magneten erforderlich. Soll das Ventil geöffnet werden, so wird der Strom durch den oberen Magneten abgeschaltet. Dadurch sinkt die Magnetkraft unter die Federkraft und der Anker wird in Richtung des unteren Magneten beschleunigt. Diese Beschleunigung wirkt bis zur Mittellage. Ab dort wird der Anker durch die Federkraftwirkung wieder abgebremst. Die bis zur Mittellage aufgebaute kinetische Energie wird nun wieder in potentielle Energie umgewandelt und der Anker würde im Idealfall sanft an der Polfläche des unteren Magneten (Öffnermagnet) ankommen. Um den Anker in der geöffneten Ventilposition zu halten, muss ein Haltestrom durch den Öffnermagneten fließen. Sobald das Schließen des Ventils gewünscht ist, wird der Haltestrom durch den Öffnermagneten abgeschaltet und der Schließvorgang läuft entsprechend in umgekehrter Richtung ab.

In dem gerade beschriebenen Idealfall wäre also nur jeweils ein sehr geringer Haltestrom erforderlich. Tatsächlich entstehen Verluste durch die Reibung in den Führungen aber auch durch Strömungsverluste am Ventil und am Anker. Diese müssen nun während der Bewegungsphase ausgeregelt werden. Die erforderliche Regelung muss dabei den Verlauf des Stroms auswerten, da sich durch die geringe Baugröße kein Wegsensor in das elektromagnetische Ventil integrieren lässt. Die dazu benötigte Signalverarbeitung erfordert sehr leistungsfähige und zuverlässige Prozessoren, da eine Fehlansteuerung zur Beschädigung des Verbrennungsmotors führen kann.

### 2.3.2 Betriebssystem OSEK/VDX

Bereits 1993 haben sich verschiedene deutsche Automobilhersteller, Zulieferer und Forschungsinstitute zum OSEK Arbeitskreis zusammengeschlossen, um eine offene Architektur für ein Echtzeit-Betriebssystem für Automobil-Steuergeräte zu definieren.

OSEK steht für "Offene Systeme und deren Schnittstellen für die Elektronik in Kraftfahrzeugen", VDX für das französische Projekt "Vehicle Distributed eXecutive". Beide wurden 1995 zu dem Gemeinschaftsprojekt OSEK/VDX zusammengeführt. Mittlerweile gehören dem OSEK/VDX Arbeitskreis über 50 Unternehmen an.

OSEK soll die Portierbarkeit und die Wiederverwendbarkeit von Steuerungssoftware durch folgende Punkte erreichen:

- Spezifikation von abstrakten, anwendungsunabhängigen Schnittstellen für die Gebiete: Echtzeit-Betriebssystem, Kommunikation, Netzwerkmanagement
- Spezifikation von hardwareunabhängigen Benutzerschnittstellen

- effizientes Design: die Funktionalität muss konfigurierbar und skalierbar sein, damit eine optimale Anpassung an die Bedürfnisse der Anwendung erfolgen kann
- Prüfung auf Funktionalität und Realisierbarkeit von Software-Prototypen.

Die Umsetzung dieser Punkte spart Entwicklungszeit und -kosten und erhöht die Qualität der Software. Für unterschiedliche Architekturen von Steuergeräten stehen einheitliche Schnittstellen zur Verfügung. Durch OSEK wird die Steuerung der verteilten Ressourcen in einem Kraftfahrzeug geregelt. Es erhöht dadurch die Leistung des Gesamtsystems ohne zusätzliche Hardware erforderlich zu machen.

Steuerungen im Fahrzeugbau sind durch hohe Echtzeit-Anforderungen gekennzeichnet. Deshalb bietet das OSEK-Betriebssystem die nötige Funktionalität, um ereignisgesteuerten Systemen gerecht zu werden. Die spezifizierten Funktionen des Betriebssystems bilden eine Basis, um verschiedene Software-Module von unterschiedlichen Herstellern einfügen zu können.

OSEK bietet so die Möglichkeit, die speziellen Anforderungen individueller Steuerungseinheiten zu berücksichtigen. Außerdem lag bei der Realisierung von OSEK das Hauptaugenmerk nicht auf der einhundertprozentigen Kompatibilität sondern auf der Portierungsmöglichkeit der Software-Komponenten. Da das Betriebssystem für sämtliche Typen von Steuergeräten eingesetzt werden soll, muss es eine Fülle von Anwendungen auf vielen verschiedenen Hardwarearchitekturen ermöglichen. Seine Modularität und Konfigurationsmöglichkeiten sollen es sowohl an low-end Mikrocontroller, als auch an komplexe Steuergeräte anpassbar machen. Hierzu dient die Definition von sogenannten Konformitätsklassen, die Auswahl der Scheduling Strategie und die anwendungsspezifische Anpassbarkeit verschiedener Systemparameter. Aus Sicherheitsgründen und zur Garantie der Echtzeiteigenschaften ermöglicht OSEK keine dynamische Erzeugung von Systemobjekten.

### 2.3.3 Verteilte Funktionen

Verteilte Funktionen sind diejenigen Funktionen, die sich Eigenschaften und Dienste von anderen Steuergeräten zu Eigen machen, um damit neue Funktionalitäten zu ermöglichen. Somit ermöglicht die ohnehin vorhandene Vernetzung von Steuergeräten, Sensoren und Aktoren die Aufteilung von Funktionen auf verschiedene Steuergeräte.

So wird zum Beispiel beim Renault Laguna der Heckscheibenwischer eingeschaltet, wenn bei eingeschaltetem Scheibenwischer der Rückwärtsgang eingelegt wird [1]. Das Getriebesteuergerät sendet hier eine Nachricht über den CAN-Bus, mit der sowohl die Rückfahrscheinwerfer als auch der Heckscheibenwischer aktiviert wird. An der gesamten Außenbeleuchtung eines Mercedes-Benz C-Klasse Fahrzeuges sind verschiedene Steuergeräte beteiligt [36]. Das vordere Lichtsteuergerät wertet die Stellung des Lichtdrehschalters und des Lenkstockschalters aus und steuert die vorderen Lampen für Standlicht, Fahrlicht, Fernlicht und Blinker an. Das hintere Lichtsteuergerät steuert die Schlussleuchten, Rückfahrscheinwerfer, Nebelschlusslicht, Bremslichter und Blinker an. Über das Getriebesteuergerät empfängt es die Information über einen gewählten Rückwärtsgang. Falls eine Lampe ausgefallen ist, werden alternative Lampen angesteuert, damit noch eine Signalisierung vorhanden ist.

Falls eine Anhängevorrichtung vorhanden ist, steuert das Anhänger Anschlussgerät die Lampen des Anhängers gemäss den Vorgaben des vorderen Lichtsteuergerätes. Die Türsteuergeräte steuern die in den Außenspiegeln integrierten Blinker und die in den Türen integrierten rückwärtigen Warnleuchten bei geöffneter Tür an.

Bei eingeschaltetem Fahrlicht wird auch die Hintergrundbeleuchtung des Kombiinstrumentes aktiviert, ebenso wie die Kontrollleuchten für Fernlicht und Blinker. Alle weiteren Sonderfälle wie Warnblinker oder automatische Lichtsteuerung durch Lichtsensoren wurden in dieser Auflistung zur Vereinfachung weggelassen.

Gerade dieses eigentlich einfache System der Lichtsteuerung macht deutlich, wie komplex die Zusammenhänge zwischen den verschiedenen Steuergeräten und Bussystemen sein können.

#### 2.3.4 42V Bordspannung

Der Ersatz von mechanischen Betätigungen durch elektromechanische Aktoren und die Ausstattung der Fahrzeuge mit mehr Komfortfunktionen führt zu einer höheren Belastung des Bordnetzes. Bereits heute benötigen die elektrischen Verbraucher in einem gut ausgestatteten Fahrzeug durchschnittlich 800 W und Spitzenlasten von bis zu 4 kW sind möglich. Durch den Einsatz von EMVS, EMB, elektrischen Lenkhilfen, Sitz- und Scheibenheizung entsteht eine zusätzliche Belastung des Bordnetzes von 50-100 A mit Spitzenlasten von bis zu 14 kW [18].

Da die Generatoren und Batterien mit den hohen Strömen nicht effizient arbeiten, wird gerade eine Umstellung des Bordnetzes von 14 V auf 42 V durchgeführt. Durch die dreifache Spannung wird der benötigte Strom auf ein Drittel gesenkt, was sich vorteilhaft auf die Verluste in den Schaltelementen und Zuleitungen auswirkt.

Für Verbraucher mit kleiner Leistung sowie für die Kompatibilität der Autoradios und Lampen wird in einer Übergangszeit auch noch ein 14 V Bordnetz vorhanden sein [40], [54]. Diese Spannung wird entweder über DC/DC-Wandler oder über eine zusätzliche Batterie bereitgestellt.

## 2.4 Zukünftige Entwicklungen und Trends

Die zunehmende Ausstattung der Fahrzeuge mit elektronischen Geräten fordert auch immer mehr Bedienungs- und Informationselemente [66]. Die Aufgabe eines Fahrzeug-Informationssystems ist es daher, viele Anzeigen und Bedienelemente zu vereinen und verschiedene Funktionen über eine einheitliche Benutzeroberfläche zu steuern. Hierfür wird ein zentrales Anzeigeelement und ein zentrales Bedienelement benötigt. Da das Informationssystem mit vielen Steuergeräten kommunizieren muss, muss es auch über ein Bussystem mit diesen verbunden sein. Prädestiniert hierfür ist ebenfalls der CAN-Bus. Üblicherweise ist das Anzeigeelement im Blickwinkel des Fahrers platziert, die Bedienelemente werden meist im Lenkrad untergebracht, um den Fahrer möglichst wenig vom Lenken des Fahrzeugs abzulenken. Sicherheitsaspekte stehen hier besonders im Vordergrund. So soll z. B. das Einsehen eines Telefonverzeichnisses nur bei stehendem Fahrzeug möglich sein. Zusätzlich zum Display kann die Ausgabe der Daten auch über ein Sprachmodul erfolgen. In der Entwicklung ist auch ein Spracherkennungssystem (HMI) zum Erteilen von Befehlen an das System. In Zukunft wird auch ein Internet-Zugang vom Auto aus möglich sein und der Bordrechner des Autos übernimmt dann auch Office-Dienste wie z.B. die Adressverwaltung oder die Kommunikation per Fax und E-Mail).

## 2.4.1 Human Machine Interface

Das Human Machine Interface (HMI) soll eine einfache Kommunikation zwischen dem Fahrer und der Steuerelektronik ermöglichen. Die spezifischen Schwierigkeiten, die im Zusammenhang mit der Anwendung im KfZ-Bereich auftreten, sind zum einen der häufige Wechsel der Fahrer und damit auch der Stimmen und der Sprechgeschwindigkeit und zum anderen die ständig wechselnden Hintergrundgeräusche mit lautem Pegel. Da zur Zeit diese Systeme noch nicht absolut zuverlässig funktionieren, kann man sie nur in sicherheitsunkritischen Bereichen wie dem Navigationssystem oder dem Autotelefon einsetzen. Hier allerdings können sie in Zukunft wesentlich zur Entlastung des Fahrers beitragen.

## 2.4.2 X-by-Wire

X-by-Wire umfasst alle Technologien wie das elektronische Lenken (Steer-by-Wire), Gasgeben (Drive-by-Wire) oder Bremsen (Brake-by-Wire) bei denen Funktionen welche in irgendeiner Art mechanisch direkt mit dem Fahrer gekoppelt waren (beispielsweise über die Lenksäule), nun vollständig über elektrische Aktoren angesteuert werden. D.h. der Lenkradeinschlag oder der Bremspedalwinkel werden gemessen und auf elektronischem Weg in Form von entsprechenden Befehlen den Aktoren für Bremse oder Lenkung mitgeteilt. Für die Ansteuerung werden redundante Steuergeräte und redundante, hochverfügbare Busse eingesetzt [93].



Abbildung 13: Vergleich herkömmliches Bremssystem mit Brake-by-Wire

Ein Vorteil dieses Systems ist, dass Lenk- und Bremswunsch zunächst einem Fahrdynamikrechner mitgeteilt werden und dieser dann stets die optimale Form der Erfüllung des Fahrerwunsches ermittelt und diese auch ausführt. So kann z.B. der Lenkeinschlag der Geschwindigkeit oder auch der gesamten Fahrsituation angepasst werden. Ebenso die Dosierung der Bremse. Lenk- und Bremsfehler des Fahrers können auf diese Weise ausgeglichen werden.

Ein Beispiel für den aktiven Eingriff in den Bremsvorgang ist der Bremsassistent, der bereits in Serie von verschiedenen Herstellern angeboten wird. Dabei erkennt das Steuergerät eine starke Bremsung des Fahrers und greift aktiv in den Bremsvorgang ein, damit eine maximale Verzögerung erreicht werden kann.

Getestet wird zur Zeit auch ein System, bei dem das Lenkrad und die Pedale durch einen Joystick ersetzt wurden, mit dem das Fahrzeug gesteuert werden kann. Dadurch können diese bei einem Unfall gefährlichen Bedienelemente vollständig ersetzt werden. Zur Zeit steht dem Einsatz von Steer-by-Wire noch der Gesetzgeber entgegen, der noch die starre Verbindung zwischen Lenksäule und gelenkter Achse vorschreibt. In Flugzeugen ist diese Form der Bedienung schon vor vielen Jahren realisiert worden und erfolgreich im Einsatz.

Neben der Erhöhung der Fahrsicherheit durch Eingriffe der Elektronik bringen X-by-Wire Systeme auch weitere Vorteile wie Kosteneinsparung durch Wegfall der Hydrauliksysteme für Bremse und Servolenkung, Gewichtsersparnis und neue konstruktive Möglichkeiten durch Wegfall des Lenkgestänges.

### 2.4.3 Abstands-Regel-Tempomat

Der Abstands-Regel-Tempomat sorgt nicht nur wie bisher für die Einhaltung der Geschwindigkeit, die der Fahrer eingegeben hat, sondern er verfügt über wesentlich komplexere Funktionalitäten. Mit Hilfe eines Radarsensors und eines Computers wird stets der Abstand und die Relativgeschwindigkeit zum vorausfahrenden Fahrzeug bestimmt. Verringert sich der Abstand, bremst das Fahrzeug automatisch ab bzw. reduziert die Motorleistung entsprechend. In besonders kritischen Situationen wird der Fahrer darauf aufmerksam gemacht und muss nun selbst wieder manuell unterstützend eingreifen. Diese Regelung bewährt sich bisher nur auf wenig befahrenen Strecken, da sich bei dichtem Verkehr ständig der Abstand zum Vordermann verändert. Durch den Einsatz von Radar-Sensoren ist gewährleistet, dass das System auch bei schlechten Witterungsund Sichtverhältnissen korrekt funktionieren kann.

Dieses System kann den Fahrer jedoch nur unterstützen. Er muss trotz Automatik stets das Verkehrsgeschehen beobachten und gegebenenfalls eingreifen.

#### 2.4.4 Elektronischer Co-Pilot

Als elektronischen Co-Piloten bezeichnet man eine Einrichtung, die ständig die Fahrsituation erfasst und gegebenenfalls eine Warnung an den Fahrer schickt. Hier sollen künftig Elemente des Abstands-Regel-Tempomat, des Navigationssystems und der Fahrzeugantriebs- und aktiven Sicherheitssysteme eingebunden werden. Ein solcher Co-Pilot erfasst ständig die Straßenbeschaffenheit, die Kurvensituation, eventuelle Gefahrensituationen usw. und vergleicht diese Daten mit der Geschwindigkeit, dem Fahrzeugverhalten und dem Fahrerwunsch. Leichtere Steuer- und Regelaufgaben kann ein solcher Copilot übernehmen, starke Eingriffe in die momentane Situation sollten jedoch weiterhin dem Fahrer überlassen werden. Dazu muss er jedoch in angemessenem Maße informiert werden, z.B. mit einem abgestuften Alarm und eventuell mit einem Lösungsvorschlag.

#### 2.4.5 Fahrzeuge in Platoons

Eine Vision zur besseren Ausnutzung der Straßenkapazität kommt aus den USA. Die Idee ist es, den Abstand zwischen den einzelnen Fahrzeugen drastisch zu reduzieren, um so wesentlich mehr Fahrzeuge bei gleichen Straßenverhältnissen voran zu bringen. Dies ist jedoch nur möglich, wenn alle beteiligten Fahrzeuge vollständig von Rechnern gesteuert werden. Dadurch kann z. B. die Reaktionszeit beim Bremsen, die beim Menschen relativ lange ist, extrem verkürzt werden. Es wäre möglich, dass alle Fahrzeuge in solch einem Platoon fast zeitgleich bremsen und dadurch mit einem wesentlich kürzeren Sicherheitsabstand auskommen.

Ein großes Problem bei der Realisierung einer solchen Technik ist es, die Steuerung eines Fahrzeugs vollständig einem Rechner zu überlassen, da dies zum heutigen Zeitpunkt noch nicht möglich ist. Zu vielfältig sind die Einflüsse, die während des Fahrens auf das Fahrzeug und den Fahrer einwirken. Weiterhin bereitet das Zusammenstellen und Auflösen solcher Platoons noch extreme Schwierigkeiten, weil ein Verband von Fahrzeugen, der sich bereits auf einer Straße befindet, sich mit dem "Mitfahrwunsch" eines weiteren Fahrzeuges gewissermaßen synchronisieren muss; es muss aufgenommen und an der gewünschten Abfahrt auch wieder aus dem Platoon ausgegliedert werden. Ebenso müssen die Teilnehmer des Platoons in der Lage sein zu erkennen, ob ein weiteres Fahrzeug ebenfalls mit der Technologie ausgerüstet ist, oder ob es sich dabei noch um ein älteres Fahrzeug handelt. In diesem Fall muss das Platoon die Abstände wieder vergrößern, um die herkömmlichen Fahrzeuge nicht zu gefährden.

## 2.4.6 Body Computer, Car PC

Der Body Computer soll zukünftig den gesamten Ablauf der Autofahrt überwachen und kontrollieren können. Bevor der Fahrer das Fahrzeug starten kann, prüft ein solcher Computer, ob alle Türen geschlossen sind, ob der Fahrer die Berechtigung zum Fahren hat und ob alle Insassen und die Ladung ausreichend gesichert sind. Ebenso führt er einen Systemcheck durch und überwacht alle relevanten Systeme während der Fahrt und kann so frühzeitig Warnungen an den Fahrer übermitteln.

Nach Ende der Fahrt kann der Body Computer das Fahrzeug gegen unbeabsichtigtes Wegrollen sichern. Verlassen die Insassen das Fahrzeug, so kann der Body Computer auch das Fahrzeug automatisch verschließen und sichern, bis eine berechtigte Person sich dem Fahrzeug nähert. Damit vereint der Body Computer viele Funktionen der bisherigen Karosserie- und Cockpitsteuergeräte.

Car PCs sollen Kommunikation, Routenplanung und Infotainment für die Passagiere zur Verfügung stellen. Dazu soll auch ein breitbandiger Internetzugang über UMTS enthalten sein, über den Telefon, Email, Streaming Audio und Video, Verkehrsinformationen usw. übertragen werden können.

### 2.5 Vorgehensmodelle und Werkzeugeinsatz

Um solch komplexe Steuergeräte in immer kürzer werdenden Zeiträumen mit vertretbarem Aufwand entwickeln zu können, bedarf es den Einsatz von modernen Methoden der Systementwicklung. Von der Erstellung der Anforderungen an ein neues Produkt bis zur Auslieferung an den Kunden müssen dem Entwickler klar definierte Vorgänge und Verfahren zur Seite stehen, anhand derer die Entwicklungsfortschritte bewertet und überwacht werden können. Dies wurde bereits Anfang der 70er Jahre bei der Softwareentwicklung erkannt und führte zu den ersten Modellen für den Systementwurf [78].

#### 2.5.1 Entwicklungsmodelle, VP-Modell

Heute werden für den Systementwurf verschiedene Entwicklungsmodelle zugrundegelegt, um die Entwürfe systematisch in einzelne Entwurfsphasen zu untergliedern. Die bekanntesten Modelle sind das Wasserfallmodell nach Royce [78], das Spiralmodell nach Boehm [5] sowie das V-Modell nach Calvez [16], [44].

Das Wasserfallmodell ist durch einen flussorientierten Ablauf gekennzeichnet, bei dem am Ende jeder Phase ein abgeschlossenes Teilprodukt an die nächstfolgende Phase übergeben wird. In der Praxis hat sich jedoch gezeigt, dass durch unvollständige oder mehrdeutige Spezifikationen sowie durch Entwurfsfehler Iterationsschleifen notwendig sind. Das Wasserfallmodell sieht jedoch in der ursprünglichen Form nur Iterationen zwischen benachbarten Phasen vor.



#### Abbildung 14: Wasserfallmodell nach Royce

Bei einer Entwicklung gemäss des Spiralmodells werden in jedem Entwicklungsschritt die gleiche Menge an Schritten durchgeführt. In jedem Entwicklungsschritt ist hier die Erstellung von Prototypen vorgesehen, um das Entwicklungsrisiko zu reduzieren.

Das V-Modell stellt neben den eigentlichen Entwurfs- und Implementierungsschritten auch die korrespondierenden Verifikationsschritte dar. Dabei stehen die Verifikationsschritte den Entwurfsschritten gegenüber, so dass sich die Form eines V ergibt. Der Entwurfsprozess nach dem V-Modell ist überwiegend durch Zerlegung und Verfeinerung (Top-Down Ansatz) bestimmt, während die Implementierung und Integration durch Zusammensetzung (Bottom-Up Ansatz) erfolgt.



Abbildung 15: Spiralmodell



### Abbildung 16: V-Modell

Im Verlauf der Spezifikation und des Entwurfs erfolgt eine Entwicklung von der abstrakten Anforderungsbeschreibung hin zur konkreten Implementierung. Die Überprüfung der Ergebnisse erfolgt hierbei sowohl unmittelbar nach einem Entwurfsschritt als auch in den Verifikations- und Validierungsphasen nach der Implementierung.

In der Dissertation von Kempf [51] wurde das V-Modell als Grundlage für ein Vorgehensmodell für die Entwicklung von Automobil-Systemen verwendet. Nach der Spezifikationsphase erfolgt hierbei eine Aufteilung der Entwicklung in Software, Hardware, Mechanik und Design, wobei für jede Teilentwicklung ein Teil-V-Modell eingeführt wird. Zwischen den Teilmodellen bestehen vielseitige Abhängigkeiten, die in der Spezifikation festgelegt sind. Nimmt man die verschiedenen Rapid Prototyping Verfahren hinzu, so gelangt man zu dem sogenannten VP-Modell des Entwurfsvorgangs unter Einsatz von Rapid Prototyping. Da ein Rapid Prototyping auf unterschiedlichen Ebenen des Entwurfsprozesses erfolgen kann, sind im VP-Modell die verschiedenen Arten des Rapid Prototyping eingezeichnet.



#### Abbildung 17: VP-Modell

Je nach Entwicklungsstand stehen verschiedene Komponenten des Systems als ausführbare Spezifikation, Prototyp, fertiges Modul oder fertiges Teilsystem zur Verfügung. Die Kombinationen von simulierten und real verfügbaren Systemteilen sind in der folgenden Abbildung dargestellt.



#### Abbildung 18: Simulation und Systemeinsatz

### Simulation / Software-in-the-Loop

Steht lediglich eine ausführbare Spezifikation oder ein ausführbarer Code ohne Hardware zur Verfügung, so kann diese Spezifikation beziehungsweise der Code mit Simulationsverfahren getestet werden. Eine ausführliche Simulation in frühen Entwicklungsphasen ermöglicht die Betrachtung von internen Größen, die später nicht mehr als messbare Größen zur Verfügung stehen. Diese Phase eignet sich auch zur Extraktion relevanter Testmuster für die Überprüfung der weiteren Entwurfsschritte.

### **Rapid Prototyping**

Auch Rapid Prototyping verwendet die ausführbare Spezifikation, jedoch muss die Systemumgebung als reale Hardware verfügbar sein. Dies ist jedoch oft in frühen Entwicklungsphasen nicht der Fall, da die Hardware ebenfalls Gegenstand der Entwicklung ist. In solchen Fällen können Rapid Prototyping Systeme auch mit Hardware-in-the-Loop Testsystemen gekoppelt werden, welche dann die Simulation der Umgebung wahrnehmen.

Mit dem Rapid Prototyping System können während der Tests die Reaktionen der Umwelt auf die Testmuster protokolliert werden. Mit diesen Daten lässt sich dann das Umgebungsmodell erstellen oder verfeinern.

### Hardware-in-the-Loop

Bei Hardware-in-the-Loop wird nun der Prototyp mit einem Modell der Umwelt verbunden. Hardware-in-the-Loop Testsysteme können sowohl zum Test von einzelnen Komponenten als auch zum Test des Gesamtsystems verwendet werden, wenn genügend Rechenleistung und Schnittstellen vorhanden sind.

### Versuchsfahrt / Systemeinsatz

Stehen Prototypenfahrzeuge zur Verfügung, so können diese mit Mess- und Protokolleinrichtungen ausgestattet werden. Während des Testbetriebs werden dann die Stimuli und Systemantworten aufgezeichnet und nach Ende der Test ausgewertet. Die Ausrüstung eines Testfahrzeugs ist jedoch sehr zeitaufwändig und kostenintensiv.

Aus der Beschreibung der verschiedenen Simulations- und Testmöglichkeiten wird deutlich, dass sie alle in einer bestimmten Phase der Entwicklung ihre Berechtigung haben und sinnvoll eingesetzt werden können. Es liegt daher nahe, entwicklungsbegleitend mit Hilfe solcher Systeme durchgängig zu arbeiten. Dies kann effizient geschehen, wenn die Tests einerseits auf die jeweilige Phase der Entwicklung abgestimmt sind, andererseits aber auch möglichst von einer Phase zur folgenden Phase weiterverwendbar sind. Dies wird auch durch die Verwendung einheitlicher Softwareumgebungen zur Modellierung, Testvorbereitung und Testauswertung erleichtert.

### 2.5.2 CASE-Tools und graphische Modellierung

Bei der Entwicklung eingebetteter elektronischer Systeme kommen zur Unterstützung der vorgestellten Entwicklungsmodelle sogenannte CASE-Tools zum Einsatz. Diese Werkzeuge wie z.B. MATRIXx, MATLAB / Simulink / Stateflow, Statemate, Betterstate und ASCET-SD unterstützen eine graphische Beschreibung der Funktionalität und deren Simulation sowie die automatische Generierung von Programmcode für die Proto-typenentwicklung und die automatische Generierung einer Dokumentation.
Eine graphische Modellierung besitzt gegenüber einer textuellen Funktionsbeschreibung wesentliche Vorteile. Durch eine einheitliche Darstellung werden Missverständnisse bei der Interpretation vermieden. Durch eine Hierarchisierung können die Zusammenhänge schnell begriffen werden, während störende Details zuerst verborgen sind. Außerdem kann die graphische Darstellung von einem Computer analysiert transformiert und verifiziert werden.

Für die Beschreibung der Funktionalität sind vor allem Statecharts zur Beschreibung ereignisorientierter Systeme und Blockdiagramme zur Beschreibung zeitkontinuierlicher Systeme verbreitet.

### Statecharts

Gegenüber den klassischen Zustandsautomaten bieten Statecharts notwendige Erweiterungen bezüglich der Hierarchie, Nebenläufigkeit und Kommunikation. Dadurch ergibt sich eine verbesserte Übersichtlichkeit bei der Beschreibung und die Möglichkeit zur Strukturierung und Wiederverwendung von Teilmodellen. Ferner ist es möglich, Zeitbedingungen in die Modellierung aufzunehmen.

Die Grundelemente der Statecharts sind Zustände (*States*), Zustandsübergänge (*Transitions*), Anfangszustände (*Default Transitions*) und die Nebenläufigkeit in Zuständen, die durch die *AND-Linien* symbolisiert wird. Die Zustandsübergänge werden durch Ereignisse (*Events*) und Bedingungen (*Conditions*) ausgelöst, die wiederum aus dem Statechart selbst oder aus der Umwelt stammen können. Dadurch ist auch die Kommunikation zwischen nebenläufigen Teilen des Statecharts möglich. Die Ausgaben eines Zustandes oder eines Zustandsüberganges<sup>1</sup> können Ereignisse, Änderungen von Bedingungen und Wertzuweisungen sein.



Abbildung 19: Beispiel Statechart mit Kommunikation

<sup>&</sup>lt;sup>1</sup> Ausgaben eines Zustands entsprechen Moore-Automaten, Ausgaben bei Zustandübergängen den Mealy-Automaten.

In dem obigen Beispiel lautet der erste Systemzustand (S1, S4, S6). Das Ereignis e löst den Übergang von S1 nach S2 aus. Dabei wird ein Ereignis f erzeugt und die Bedingung C1 wird wahr gesetzt. Jetzt befindet sich das Statechart in dem Zustand (S2, S4, S6). Das Ereignis f löst im nächsten Zeitschritt einen Übergang von S4 nach S5 aus und die Bedingung C2 wird wahr gesetzt. Da die Bedingung C1 wahr ist, wird auch ein Übergang von S6 nach S7 durchgeführt.

Im nun folgenden Schritt erfolgt der Übergang von S2 nach S3, da C2 wahr ist. Zwischen S7 und S8 erfolgt kein Übergang, da das Ereignis f für den aktuellen Schritt nicht ausgelöst wurde. C3 wird beim Übergang von S2 nach S3 wahr gesetzt. Durch den Wert von C3 wird schließlich der Übergang (S3,S5,S7) nach (S9) durchgeführt.

### Blockdiagramme

Für die graphische Modellierung zeitkontinuierlicher Systeme werden Blockdiagramme verwendet, die eine Analogie in der Analogrechnertechnik haben. Addierer, Verstärker und Integratoren werden durch entsprechende graphische Elemente dargestellt. Hinzu kommen spezielle Elemente wie Multiplizierer, Funktionsgeneratoren und nichtlineare Elemente wie Schwellwertelemente, Begrenzer und Hysteresen. Mit diesen Elementen können beliebige lineare zeitkontinuierliche dynamische Systeme modelliert werden. Mit Superblöcken bzw. Subsystemen können auch hier hierarchische Modelle aufgebaut werden.



### Abbildung 20: Zustandsraumbeschreibung in Blockdarstellung

Verwendung finden Blockdiagramme bei der Beschreibung und Analyse von Reglern und Regelstrecken [84], [85], sie können aber auch zur Modellierung elektrischer Netzwerke eingesetzt werden [2].

### 2.5.3 Codeerzeugung

Wie bereits erwähnt ermöglichen die CASE-Werkzeuge die automatische Generierung von Programmcode für die Abarbeitung der Modelle auf einer Zielhardware. Alle CA-SE-Werkzeuge ermöglichen, unter anderem, die Generierung von C-Code, der auch auf der Testplattform eingesetzt wird.

Ursprünglich wurde der generierte Code nur dazu verwendet, die Simulation auf dem Computer zu beschleunigen. Mittlerweile werden auch kommerzielle Codegeneratoren angeboten, die eine Codegenerierung für die Serienentwicklung versprechen. Die Codegenerierung aus MATRIXx ist mit Templates an die Zielhardware anpassbar, wie dies zum Beispiel für die Simulationshardware AC104 von der Firma ISI erhältlich ist. Ebenso ist auch die Codegenerierung des MATLAB Real-Time Workshop anpassbar bzw. bereits für verschiedene Zielsysteme und Echtzeitbetriebssysteme angepasst. Die Zielhardware kann dabei entweder mittels spezieller Ein-/Ausgabe Blöcke oder mittels User-Code Blöcken angesprochen werden. Entsprechende Anpassungen wurden in [42], [102] und [106] vorgestellt.

Bei der Auswahl der Modellierungswerkzeuge sollte insbesondere auch auf die Möglichkeit geachtet werden, dass auch für heterogene Systeme ein gemeinsamer C-Code generiert werden kann. Für die Kombination von Statemate und MATIRX<sub>X</sub> ist dies zur Zeit entweder über Codeintegration in User-Code Blöcke möglich oder durch die Verwendung der MERPS-Werkzeugkette, die das CDIF-Datenaustauschformat verwendet [14]. Der Real-Time Workshop von MATLAB hingegen ermöglicht die Generierung eines gemeinsamen Programms, das alle Modellteile enthält.

### 2.5.4 Rapid Prototyping

Als Rapid Prototyping bezeichnet man verschiedene Verfahren, die es ermöglichen, schnell von der Spezifikation zu einem in der realen Umgebung testbaren Prototypen zu gelangen. Da jede Ingenieursdisziplin die Randbedingungen des Marktes zu spüren bekommt, verwundert es nicht, dass in jedem Teilbereich Rapid Prototyping Verfahren existieren, um die Entwicklungszeiten für neue Produkte zu verkürzen.

Man unterscheidet in der Informationstechnik hierbei das Hardware Rapid Prototyping und das Software Rapid Prototyping. Im Maschinenbau gibt es ebenfalls den Begriff des Rapid Prototyping, unter dem die Herstellung eines Prototypen mittels CNC-Maschinen oder Stereolithografie aus Kunststoff verstanden wird.

Beim Hardware Rapid Prototyping wird ein Chipdesign in mehrere programmierbare Bausteine abgebildet. Mit den Systemen von Quickturn, Zycad oder Ikos können heutzutage bereits IC-Designs mit einer Komplexität von bis zu 15 Millionen Gattern emuliert werden. Die erreichbare Performance liegt bei einigen Megahertz Systemtakt, so dass die Umgebung<sup>2</sup> gegebenenfalls in der Geschwindigkeit reduziert werden muss.

Unter Rapid Prototyping versteht man jedoch nicht nur die schnelle Erstellung eines Prototypen, sondern auch die Möglichkeit ein zu entwickelndes System schnell und komfortabel zu simulieren und abzuändern. So können Steuergeräte vor der eigentli-

<sup>&</sup>lt;sup>2</sup> Bei der Emulation eines nVidia Grafikchips wurde der PC auf 1 MHz heruntergetaktet. Der Bootvorgang des PC dauerte dann bis zu 30 Minuten. [PC-Professionell 03/2001]

chen Realisierung, also auch vor der Realisierung eines Versuchsaufbaus, mittels Werkzeugen zur Systemspezifikation und zum Systementwurf beschrieben und simuliert werden. Hierbei wird jedoch zunächst nur die Funktionalität beschrieben und getestet, die Hardware-Realisierung muss noch entwickelt werden. Die Überprüfung der Funktionalität erfolgt anfangs nur als Simulation auf dem Entwicklungsrechner, in einem fortgeschritteneren Entwicklungsstadium muss dann aber der Test in der realen Umgebung stattfinden. Dieser Test kann nun mit einem Rechner in der realen Umgebung durchgeführt werden, wobei die Software automatisch durch die Entwicklungswerkzeuge (Statemate, MATRIXx oder MATLAB Real-Time Workshop) erzeugt wird.

### 2.5.4.1 Arten des Rapid Prototyping

Abhängig vom Zeitpunkt im Entwicklungsablauf an dem Rapid Prototyping eingesetzt wird unterscheidet man die folgenden drei Arten des Rapid Prototyping:

- Konzeptorientiertes Rapid Prototyping
- Architekturorientiertes Rapid Prototyping
- Realisierungsorientiertes Rapid Prototyping

Jede dieser Arten des Rapid Prototyping ist auf eine spezielle Entwurfsphase zugeschnitten und beinhaltet daher unterschiedliche Vorgehensweisen und Zielsetzungen. Die Verfahren ergänzen sich gegenseitig und können einzeln oder nacheinander zur Unterstützung eines Systementwurfs angewendet werden.

# **Konzeptorientiertes Rapid Prototyping**

Das konzeptorientierte Rapid Prototyping dient der Erstellung eines völlig realisierungsunabhängigen Prototyps. Mit Hilfe dieses Prototyps soll das Prinzip eines neuen Entwurfs generell vor der Weiterentwicklung getestet werden. Zur Erzeugung eines solchen Prototypen modelliert der Entwickler seine Funktionen meist graphisch mit den CASE-Tools. Der automatisch generierte Modell-Code wird nach seiner Kompilierung auf eine leistungsfähige Hardware geladen und anschließend dort abgearbeitet und getestet. Der Prototyp ist hierbei über geeignete Schnittstellen mit der realen Umgebung verbunden.

Die benötigte Zeit für das Generieren des Programmcodes und das Laden auf einen Testrechner liegt derzeit im Bereich von wenigen Sekunden bis zu einigen Minuten. Heutige softwarebasierte, konzeptorientierte Prototypen haben eine Antwortzeit von wenigen hundert Mikrosekunden und sind daher schon für viele Anwendungen ausreichend; für die Emulation von Systemen mit Zeitanforderungen im Mikrosekundenbereich oder darunter können sie allerdings nicht verwendet werden. Dieser Prototyp ist mit dem A-Muster in der Automobilentwicklung vergleichbar und muss möglichst einfach und schnell zu erzeugen sein. Daher wird hier für die eigentlichen Funktionen ausschließlich automatisch generierter Code verwendet, der in den weiteren Entwurfsphasen nicht weiter verwendet wird.

# Architekturorientiertes Rapid Prototyping

Nach dem erfolgreichen konzeptorientierten Prototyping und der Festlegung der formalen Randbedingungen muss für den nächsten Entwurfsschritt die Zielarchitektur des Systems festgelegt werden. Es wird z.B. eine Mikrocontrollerfamilie ausgewählt, die den Anforderungen an die Verarbeitungsgeschwindigkeit und den Schnittstellen des Endproduktes genügt.

Beim architekturorientierten Prototyping werden nun diese Eigenschaften berücksichtigt. Das heißt der Prototyp ist gemäß dem zu entwickelnden System in einzelne Funktionseinheiten wie beispielsweise Spannungsversorgung, Mikrocontroller und Einund Ausgangssignalverarbeitung unterteilt. Während einige Funktionseinheiten bereits fertig entwickelt und getestet sind oder durch Standardkomponenten realisiert werden, können sich die übrigen Funktionseinheiten noch im Test befinden. Die einzelnen Komponenten können dabei schon als fertige Hardware vorliegen oder noch als Software-Prototyp realisiert sein. Mit Hilfe eines solchen Prototyps ist somit die Emulation eines Gesamtsystems möglich, auch wenn sich die einzelnen Untersysteme noch in verschiedenen Entwicklungsphasen befinden.

Die Erzeugung der Software eines architekturorientierten Prototyps kann genauso mittels CASE-Tools erfolgen wie für den konzeptorientierten Prototyp, wenn für den Microcontroller ein Betriebssystem eingesetzt werden kann. Allerdings müssen in der Modellierung spezifische Eigenschaften der Zielarchitektur berücksichtigt werden, so dass dieser Teil im Allgemeinen mehr Zeit in Anspruch nimmt.

Die Hardware des Prototyps ist dem Endprodukt auch schon sehr ähnlich, auch wenn der Mikrocontroller noch ein anderer Typ aus der Controllerfamilie ist oder einzelne Komponenten wie Speicher, Schnittstellenbausteine oder Datenwandler leistungsfähiger als im Endprodukt sind. Es lassen sich jedoch bereits Aussagen über die zu erwartende Geschwindigkeit des Endproduktes und auch über dessen Realisierbarkeit mit der gewählten Architektur machen.

### **Realisierungsorientiertes Rapid Prototyping**

Bei den realisierungsorientierten Prototypen handelt es sich um hochspezialisierte Prototypen, die nur für eine bestimmte Anwendung eingesetzt werden. Sie werden entweder in einer kleinen Vorproduktionsserie gefertigt oder bestehen aus bereits existierenden Komponenten, deren Funktionsumfang durch eine neue Komponente erweitert wird. Beide Komponenten sind fertig entwickelt und müssen später für die Serienproduktion nur noch zu einem einzigen System integriert werden.

Im Vergleich zu den ersten beiden Arten von Prototypen dauert die Generierung eines realisierungsorientierten Prototyps relativ lang, erlaubt dafür aber sehr genaue Leistungstests (z.B. Tests bezüglich der Einhaltung von Zeitanforderungen). Der Programmcode, der auf einem realisierungsorientierten Prototypen abgearbeitet wird, enthält häufig handgeschriebenen Code, der um automatisch generierte Programmteile ergänzt wurde.

# 2.5.4.2 Schnittstellen für Rapid Prototyping

Rapid Prototyping Systeme müssen in der Lage sein alle Signale, die in der Zielumgebung auftreten können, zu verarbeiten und die Aktoren der Zielumgebung anzusteuern. Damit dies möglich ist werden universelle und modulare Schnittstellen benötigt [90]. Wenn die benötigte Schnittstelle für ein neues Projekt nicht vorhanden ist führt dies sonst zu Verzögerungen durch die Entwicklung und die Platinenfertigung, die den Sinn von Rapid Prototyping in Frage stellen. Daher müssen im Vorfeld einer Steuergeräteentwicklung die vorhandenen Schnittstellen untersucht und kategorisiert werden, wie dies in [17] für den Einsatz in der Automobilindustrie erfolgt ist.

Um automobilspezifische Spannungen und Ströme an den Schnittstellen zwischen dem Rapid Prototyping System und dem Prozess bereitstellen zu können ist oft eine individuelle Anpassung an die verwendeten Sensoren und Aktoren erforderlich. Um Rapid Prototyping auch in diesem Bereich zu beschleunigen wurde die bislang mühevolle Anbindung an die reale Prozessumgebung über die Ein-/Ausgabehardware durch software-unterstützte Auswahl der Ein-/Ausgabehardware und Zuordnung der Modellvariablen zu den physikalischen Ein-/Ausgabekanälen der Hardware, eine automatische Generierung von Codesegmenten zur Initialisierung und Rücksetzung der Ein-/Ausgabehardware und eine automatische Generierung von Codesegmenten zur Unterstützung der verwendeten Ein-/Ausgabeprotokolle (beispielsweise CAN-Bus, etc.) ersetzt.

Die Anforderungen an die Schnittstellensignale sind sehr vielfältig: Signale mit Spannungen bis 42 V und digitale Hochleistungssignale mit Strömen bis zu 40 A, digitale Eingangssignale mit veränderlichen Schwellspannungen, analoge Eingänge zur Messung von Spannungs-, Strom- und Widerstandsänderungen sowie pulsweitenmodulierte Ausgangssignale. Da auch die digitalen Signale nicht mit TTL oder CMOS kompatiblen Pegeln vorliegen müssen diese als Sonderfall analoger Signale mit entsprechenden Schwellspannungen betrachtet werden. Trotzdem bietet es sich an für die digitalen Signale andere Schnittstellen zur Signalvorverarbeitung bereitzustellen, um die speziellen Anforderungen mit weniger Aufwand zu erfüllen.

Für das am Institut für Technik der Informationsverarbeitung (ITIV) entwickelte Rapid Prototyping System [14] wurden eine Reihe von softwarekonfigurierbaren Schnittstellenmodulen entwickelt [31]. Diese bestehen aus verschiedenen Signalerfassungskarten mit VMEbus Businterface und universell einsetzbaren, softwarekonfigurierbaren Signalanpassungsmodulen ohne Businterface. Die modular erweiterbaren Signalerfassungskarten verwenden den M-Modul Bus [67] als einfachen Sub-Bus zwischen dem komplexeren VMEbus und den I/O-Ports. Als universelles M-Modul wurde in [31] ein FPGA-basiertes M-Modul entwickelt, auf das benutzerspezifische Designs heruntergeladen werden können. Für die Kommunikation mit anderen Steuergeräten sind CAN-Bus und RS232 Module als kommerziell erhältliche M-Module [61] vorhanden.



Konvertierungsmodule zur Signalanpassung

### Abbildung 21: Schnittstellen mit Signalanpassungsmodulen

Die digitalen Eingänge sind sowohl mit Standard TTL-Pegel als auch mit umschaltbarem Eingangswiderstand und programmierbarer Schwellspannung, analoge Eingänge sowohl mit umschaltbaren Eingangswiderständen, programmierbarer Verstärkung und programmierbarem Tiefpassfilter als Module vorhanden. Die digitalen Treiberausgänge ermöglichen Signale mit Ausgangsspannungen von bis zu 50 V bei Strömen bis 16 A. Die analogen Treiberausgänge bieten Spannungen bis 30 V bei einem Strom von bis zu 3 A. Dabei ist jeder Ausgang individuell als Strom- oder Spannungsquelle konfigurierbar. Darüber hinaus wurde ein spezielles Treibermodul mit vier H-Brücken zur Ansteuerung von leistungsstarken Elektromotoren mit 100 V/40 A Belastbarkeit entwickelt.

# 2.5.4.3 Stand der Technik und kommerzielle Systeme

Stand der Technik ist, dass inzwischen alle drei Formen des Rapid Prototyping in die Serienentwicklung Einzug gehalten haben. Unterstützt wird eine derartige Vorgehensweise durch die zuvor genannten CASE-Werkzeuge. Im Umfeld der Kfz-Steuergeräteentwicklung gibt es derzeit vier kommerzielle Anbieter, die nach der oben beschriebenen Entwicklungsmethode arbeiten und die im Entwicklungsablauf die Kette der Aktivitäten von der Anforderungsspezifikation, Dokumentation und Simulation bis zur Codegenerierung zumindest für konzeptorientiertes Rapid Prototyping durchgängig unterstützen (in alphabetischer Reihenfolge: dSPACE GmbH, ETAS GmbH, Integrated Systems Inc. (ISI), Siemens Automobiltechnik mit Vertrieb über Agilent). Neben diesen kommerziell erhältlichen Lösungen für Rapid Prototyping Systeme existieren bei den Automobilherstellern verschiedene proprietäre Lösungen.

Eine Möglichkeit für das realisierungsorientierte Rapid Prototyping, die auch in vielen kommerziellen Systemen eingesetzt wird, besteht darin, dass nur einzelne Funktionen der Steuergerätesoftware auf dem Rapid Prototyping System abgearbeitet werden.

Dazu wird z.B. von ETAS das INCA System als individuell und flexibel anpassbares Applikationssystem angeboten. Für die Anbindung an das Steuergerät steht der Speicheremulator ETK sowie CAN und K-Leitung zur Verfügung. Die Erstellung der Software erfolgt hier mit dem firmeneigenen Werkzeug ASCET-SD.

Ähnliche Systeme werden auch von dSPACE vertrieben, die als Schnittstelle zum bestehenden Steuergerät Dual-Port RAMs, CAN und Prozessor-spezifische Debug-Interfaces verwenden. Für die Steuerung der Emulation steht das Tool ControlDesk zur Verfügung, die Softwareentwicklung basiert auf MATLAB / Simulink.

#### 2.5.4.4 Stand der Forschung

Der Aufbau eines Rapid Prototyping Systems sowie der dazu erforderlichen Softwarekomponenten wurde in [14] ausführlich beschrieben. Mit diesem System war es erstmals möglich einen für Echtzeitanwendungen optimierten Code aus verschiedenen CA-SE-Tools wie Statemate und MATRIX<sub>X</sub> gemeinsam zu erzeugen und damit die Leitungsfähigkeit des Konzeptes zu demonstrieren.

An den Schnittstellen zur Systemumgebung zeigte sich auch hier die Notwendigkeit von flexibel konfigurierbaren Schnittstellen [90], um die Vielfalt an Signalen, wie sie im Umfeld eingebetteter Systeme auftreten, abdecken zu können. Ein bisher noch nicht zur Zufriedenheit gelöstes Problem liegt in der Verkabelung der Steuergeräte mit dem Rapid Prototyping System, da es bei den Steuergeräten keine standardisierten Steckverbindungen oder gar Steckerbelegungen gibt. Dieses Problem existiert in gleicher Weise auch bei HiL-Testsytemen. Individuelle Anpassungen an den Kabelbaum sind auch hier unumgänglich. Durch eine freie Zuordnung der Signale zu den Schnittstellen entfallen immerhin aufwändige Änderungen, wie sie durch Änderung der Steckerbelegungen in der Entwicklungsphase entstehen können. Neben hoch spezialisierten Prototypen für implementierungs-orientiertes Rapid Prototyping kommt in Zukunft vermehrt architekturorientiertes Rapid Prototyping zur Anwendung [91]. Hier wird nun ein universelles Prototypen-Steuergerät, welches einen Mikrocontroller der Zielarchitektur enthält, ebenfalls mit Case-Tools und automatischer Codegenerierung programmiert. Dadurch ist es möglich, die Eignung und Leistungsfähigkeit der gewählten Architektur frühzeitig zu verifizieren. Durch den Einsatz eines Echtzeitbetriebssystems und der Verwendung von automatisch generiertem Code kann davon ausgegangen werden, dass ein erfolgreicher Test auch den erfolgreichen Serieneinsatz sicherstellt.

# 2.5.5 Hardware-in-the-Loop

Hardware-in-the-Loop ist quasi das Gegenstück zu Rapid Prototyping. Bei dem HiL-Test wird das Verhalten der Steuergeräteumgebung mittels Software und Hardware in Echtzeit simuliert. Das Steuergerät ist dabei mittels elektrischer und elektronischer Schnittstellen an das HiL-Testsystem angeschlossen.

Der HiL-Simulationsrechner berechnet das Verhalten der Umwelt anhand von Modellen, die mit Werkzeugen wie MATLAB Simulink oder MATRIX<sub>x</sub> Systembuild<sup>3</sup> erstellt werden. Aus diesen Werkzeugen kann direkt C-Code für den Prozessor des HiL-Simulationsrechners generiert werden.



# Abbildung 22: HiL-Aufbau

Beim HiL-Test soll dann mit einer geeigneten Auswahl aller möglichen Kombinationen von zulässigen Ein- und Ausgangssignalen des Steuergerätes untersucht werden, ob sich das Steuergerät gemäss der Spezifikation verhält. Neben den normalen Betriebszuständen des geplanten Einsatzes müssen hier insbesondere die kritischen Grenz- und

<sup>&</sup>lt;sup>3</sup> Die Zukunft von Matrix<sub>x</sub> ist ungewiss, da das Produkt vom Hersteller von Matlab übernommen wurde (http://www.mathworks.com/company/pressroom/index.shtml/article/150)

Fehlerfälle sowie die Zusammenarbeit mehrerer Steuergeräte unterschiedlicher Zulieferer untereinander getestet werden.

Der Einsatz von HiL-Testmethoden in der Kraftfahrzeugentwicklung hat verschiedene Vorteile, unter anderem:

- Steuerungs- und Regelungsalgorithmen können auf ihre Funktionsfähigkeit überprüft werden, auch wenn noch kein Prototyp des Fahrzeugs existiert.
- Aufwändige und teure Fahrversuche können auf ein Mindestmass reduziert werden.
- Tests von Gefahrensituationen können durch geeignete Stimulation der Steuergeräte im Labor durchgeführt werden (Crashtest, Airbagauslösung).
- Durch eine Ablaufsteuerung des Tests kann dieser beliebig oft reproduziert werden.
- Extreme Umweltbedingungen können durch Änderung der Modellparameter eingestellt werden (z.B. Temperatur, Druck).
- Das Fehlverhalten kann zerstörungsfrei getestet werden.

Folgende technischen Randbedingungen sind daher von einem HiL-Testsystem zu erfüllen:

- Die Berechnung der Modelle der Systemumgebung muss in Echtzeit möglich sein. Daher muss genügend skalierbare Rechenleistung zur Verfügung stehen und die Modelle sollen nur den jeweils notwendigen Detaillierungsgrad aufweisen (so genau wie möglich, aber nur so genau wie nötig).
- Das Steuergerät darf keinen Unterschied zwischen der Lastnachbildung und den Sensoren oder Aktoren sowie den Kommunikationsschnittstellen erkennen können. Daher müssen reale oder nachgebildete Lasten vorhanden sein. Buskommunikation muss von geeigneten Simulatoren erzeugt werden.
- Eine Fehlersimulation ist notwendig.
- Testabläufe müssen programmier- und speicherbar sein.

Damit bei der Anpassung des Tests auf neue Steuergeräte der Zeitvorteil nicht verloren geht, muss das HiL-Testsystem folgende Eigenschaften aufweisen:

- Wiederverwendbarkeit des Testsystems für andere Anwendungen.
- Modularität und Erweiterbarkeit, sowohl bei der Anzahl der Schnittstellen als auch bei der Rechenleistung.
- Wiederverwendbarkeit der Modelle sowie parametrisierbare Modelle.
- Geringe anwendungsspezifische Anpassungen, z.B. Kabelbäume oder Konfiguration von Modulen.

# 2.5.5.1 Stand der Technik und kommerzielle Systeme

Stand der Technik ist der Einsatz von graphischen Modellierungswerkzeugen und automatischer Codegenerierung. An der Schnittstelle zwischen dem Steuergerät und der Last werden gemischte Systeme mit Originallast, Ersatzlast, Fehlersimulation und Mess- und Signalgeneratorkarten eingesetzt.

Die am Markt verfügbaren Systeme der Firmen dSPACE, IPG und ETAS sind speziell auf die Anwendung im Automobilbereich ausgerichtet. Weitere Systeme für den allgemeinen Einsatz sind von Agilent und ISI verfügbar, während ein System von Phillips speziell für Anwendungen im Luftfahrtbereich angeboten wird.

Die Systeme von dSPACE und IPG verwenden für die Modellierung und Codegenerierung MATLAB Simulink und bieten Toolboxen als Erweiterungen zur Konfiguration der Hardware. ETAS setzt beim LabCar auf die eigene Software LabCar Developer, die auf den Modellierungswerkzeugen von ASCET-SD basiert. Eine Schnittstelle zu MAT-LAB Simulink ist jedoch auch hier vorhanden. Die Emulationshardware ISI AC104 setzt auf das eigene Werkzeug MATRIX<sub>x</sub>.

### ETAS LabCar [26]

Das ETAS LabCar ist eine virtuelle Fahrzeugumgebung in die reale Steuergeräte mit allen Ein- und Ausgangsgrößen eingebettet sind. Der automatisierte Test von Steuergeräten im LabCar wird mit dem Zusatzprodukt LabCar Automation unterstützt. Mit LabCar Automation werden Abläufe automatisiert, strukturiert und zu Testprojekten zusammengefasst. Das Produkt LabCar Models enthält echtzeitfähige Fahrzeugmodelle für Closed-Loop Anwendungen und die LabCar Hardware stellt die physikalische Verbindung zum Steuergerät her.

Die LabCar Hardware setzt sich aus 4 Hauptproduktlinien zusammen:

- ES4100: Simulationsrechner mit VMEbus und Signal I/O
- ES4200: Kombination VME Rack mit Karten für High-end Signal I/O
- ES4400: Hochstrom Lastinterfaces mit VME Steuerungsbus
- ES4500: System für Steuergeräteintegration mit Steuergeräte-Backplane.



# Abbildung 23: ES4400 High-End Signal I/O Boards

Das Einschubsystem ES4400 ist die Erweiterung des ES4200 um Hochstromlasten und -fehlersimulation. Das ES4200 deckt den Niederstrombereich ab (Generierung von Sensorfehlern, programmierbare Pull-up Lasten), ES4400 den Hochstrombereich (Generierung von Aktorfehlern, Aktornachbildungen). Zum Anschluss von Messgeräten und realen Lasten werden projektspezifische Trennadapter angeboten.

Speziell für Automotive-Anwendungen werden universell bestückbare Lastmodule sowie Relaiskarten für Fehlersimulation von Leitungsunterbrechungen, Kurzschlüsse nach Masse, Batteriespannung und Verbindungen Pin-zu-Pin mit maximal 20 A Dauerstrom angeboten.

# dSPACE Simulator [21]

Die Firma dSPACE bietet ein umfangreiches Sortiment an Prozessor- und Schnittstellenmodulen an, aus denen sich Testsysteme konfigurieren lassen. Der abgebildete Simulator besteht aus einem 19" Einschubgehäuse mit dem DS1005 PPC Board. Als Schnittstellenhardware wird hier das DS2210 HIL I/O Board eingesetzt. Der Midsize-Simulator kann für Steuergeräteapplikationen im PKW eingesetzt werden, nicht jedoch für 24 V und 42 V Bordspannung. Für diese Applikationen steht der Full-Size Simulator im 19" Schrank (17 - 34 Höheneinheiten) zur Verfügung, der individuell mit allen Schnittstellenkarten aus dem Lieferprogramm von dSPACE bestückt werden kann.



# Abbildung 24: dSPACE Simulator Midsize

Als Lastnachbildung sind hier reale oder äquivalente Lasten zusammen mit einer Fehlersimulation einsetzbar. (Siehe auch Abbildung 25)



Abbildung 25: Last- und Fehlersimulation

Die Fehlersimulation enthält fünf Einschübe für insgesamt 50 Signale zur Simulation von Kurzschlüssen gegen Masse, Batteriespannung oder eine Sammelleitung. Ebenso können Kabelunterbrechungen und Mehrfachfehler simuliert werden. Die Lastnachbildungen enthalten jeweils zehn massebezogene Lasten oder fünf zweipolige Lasten. Optional können an den externen Steckverbindern die realen Lasten angeschlossen werden.

Allen vorgestellten Systemen ist jedoch gemein, dass entweder die realen Lasten angeschlossen werden müssen oder nur einfache Ersatzlasten verwendet werden können. Ebenso verwenden die Systeme ausnahmslos umfangreiche Relais-Matrizen zur Fehlersimulation die jedoch unflexibel und voluminös sind.

### 2.5.5.2 Stand der Forschung

Die Dissertation von Hartmann [36] befasst sich mit der Testplanung und Ablaufsteuerung für einen Hardware-in-the-Loop Prüfstand bei der DaimlerChrysler AG. Die dort vorgestellte Testmaschine ist auch der Rahmen für die vorliegende Arbeit.

Die modellgestützte Fehlererkennung und Überwachung ist Inhalt der Arbeiten von Raab [75] und Pfeufer [71] vom Institut für Automatisierungstechnik der Technischen Hochschule Darmstadt.

Am Institut für elektrische Energietechnik/Antriebstechnik der Universität Kassel wurde in Zusammenarbeit mit der Volkswagen AG der CARTS Realtime Simulator entwickelt, der mittlerweile als Produkt von der Firma Kratzer Automation vertrieben wird. Detaillierte Informationen über das System sind aber nicht bekannt.

Am ITIV wurde in einer Diplomarbeit [27] eine Modellierung von elektromechanischen Aktoren am Beispiel eines KfZ-Fensterhebers durchgeführt. Eine weitere Diplomarbeit [49] beschäftigte sich mit der Entwicklung einer Hochleistungstreiberstufe zur Anwendung in Rapid-Prototyping- und Hardware-in-the-Loop-Systemen, die als Basis für die Entwicklung der hier vorgestellten Testplattform dient. Die Entwicklung der Basisplatine für die Testplattform ist in [70] beschrieben.

# 2.5.5.3 Schnittstellen für Hardware-in-the-Loop

Die oben beschriebenen Eigenschaften der Schnittstellen für Rapid Prototyping stellen eine Obermenge der Ausgänge von Steuergeräten dar, so dass deren Leistungsfähigkeit als Maßstab für die Sensor- und Aktornachbildung gelten kann. Zusätzlich zu den bereits erwähnten Eigenschaften ist es notwendig, dass die Schnittstellen eines HiL-Testsystems die Eigenschaften der Sensoren und Aktoren möglichst genau nachbilden können. Damit ergeben sich für die Lastnachbildungen die folgenden Anforderungen:

- Die Geschwindigkeit der Lastnachbildungen (Bandbreite) muss so groß sein, dass auch Lasten, die vom Steuergerät mit PWM-Signalen angesteuert werden, hinreichend genau nachgebildet werden können. Eine Bandbreite die mehr als die 5-fache maximale PWM-Frequenz beträgt ist auf alle Fälle ausreichend.
- Die Lastnachbildungen müssen auch Gleichspannung liefern können.
- Alle Lastnachbildungen sollten in der Lage sein, sowohl Leistung zu liefern als auch aufzunehmen (4-Quadrantenbetrieb). Somit können auch Fehler mit dem Schnittstellenmodul nachgebildet werden. Die zur Verfügung stehende Leistung muss über die Nennleistung des nachgebildeten Elements hinausgehen, um auch Überlastungen nachbilden zu können.
- Für die Nachbildung von Sensoren müssen genauere Nachbildungen eingesetzt werden, als für die Nachbildung leistungsstarker Aktoren. Dennoch müssen diese Lastnachbildungen, zumindest kurzzeitig, in der Lage sein, höhere Leistungen für Fehlertests zu erzeugen.

Damit jedoch die Lastnachbildungen überhaupt noch realisierbar sind, müssen einige der Anforderungen gezielt abgeschwächt werden. Bei der in die Steuergeräte integrierten Funktionsprüfung von Aktoren wird zumeist nur ein Ruhestrom und ein Laststrom mittels Komparatoren überwacht. Dies erlaubt daher eine ungenauere Modellierung der Aktoren die an diesen Schnittstellen angeschlossen werden.

Ein modularer Aufbau soll für die notwendige Flexibilität und Erweiterbarkeit der Testplattform realisiert werden. Dabei soll nicht nur die Anzahl und Art der Schnittstellen, sondern auch die zur Verfügung stehende Rechenleistung an die Anwendung anpassbar sein. Dies kann entweder durch unterschiedliche Prozessoren oder durch skalierbare Multiprozessorsysteme erfolgen. Für die Kommunikation zwischen den Prozessoren und einem Steuerrechner ist ein Kommunikationskanal erforderlich über den die Berechnungsmodelle aktualisiert und zur Laufzeit beeinflusst werden können.

# 2.5.6 Vergleich zwischen Hardware-in-the-Loop und Rapid Prototyping

Methoden und rechnergestützte Werkzeuge für Rapid Prototyping und Hardware-inthe-Loop haben inzwischen einen guten Reifegrad erreicht, dennoch sind einige Problemfelder zu benennen, die bei beiden Verfahren im praktischen Einsatz hinderlich sind:

• Derzeitige "best-of-point"-Werkzeuge für die Modellierung Regelungs-, bzw. Steuerungstechnischer Aufgaben stammen nicht aus einer Hand.

- Es existieren umfangreiche Bibliotheken für verschiedene Werkzeuge.
- Die verschiedenen Werkzeuge haben kein standardisiertes Datenaustauschformat. Eine gemeinsame Nutzung macht daher eine aufwändige Konvertierung der Modelle, eine Kopplung der zugehörigen Simulatoren und eine Kopplung des generierten Codes notwendig.
- Erzeugung eines möglichst effizienten Echtzeit-Codes zur Einbettung in ein Seriensteuergerät sowie die Anpassung der Codegenerierung an die Zielhardware.
- Die Kopplung des Simulationsrechners an die reale Einsatzumgebung ist wegen der Vielzahl an unterschiedlichen physikalischen Schnittstellen noch nicht ausreichend flexibel. Je nach Anwendung müssen zur Prozesskopplung individuelle Leiterplatten entworfen werden.

Die Problematik der unterschiedlichen Werkzeuge wird zunehmend geringer, da die Hersteller die Funktionen der Konkurrenzprodukte ebenfalls in ihre Produkte aufnehmen. Mit der Standardisierung von CDIF und UML stehen heute Datenaustauschformate zur Verfügung, für die jetzt Schnittstellen zu den Werkzeugen geschaffen werden können.

Die Ein-/Ausgabe-Hardware die für Hardware-in-the-Loop eingesetzt wird kann auch für Rapid Prototyping eingesetzt werden, so dass die Systeme universell einsetzbar werden. Konzeptionell verwenden sowohl Hardware-in-the-Loop als auch Rapid Prototyping die gleichen Modellierungs- und Simulationswerkzeuge sowie leistungsfähige Rechenhardware zur Modellberechnung.

Rapid Prototyping findet jedoch bereits zu sehr frühen Phasen des Systementwurfs statt, in denen häufig auf eine genaue Modellierung des Verhaltens der Schnittstellen zugunsten der Änderungshäufigkeit verzichtet werden kann.

# Einsatzzeitpunkt

Rapid Prototyping wird jeweils vor einem verfeinernden Entwurfsschritt, also auf der linken Seite des V-Modells, angewendet, während Hardware-in-the-Loop nach einem integrierenden Entwurfsschritt, also auf der rechten Seite des V-Modells, angewendet wird.

# Zeitanforderungen

Die Modelle der Systemumgebung und des Prototypen haben typischerweise die gleichen Anforderungen an die Geschwindigkeit der Signalverarbeitung. Eine zeitlich genaue Ansteuerung eines Aktors ist für das Endprodukt wichtig nicht jedoch während der ersten Machbarkeitsstudien, so dass beim Rapid Prototyping die Zeitanforderungen nicht ganz so hoch sind wie für den Hardware-in-the-Loop Test.

# 3 Grundlagen

Nach der Vorstellung der systemtechnischen Aspekte des Steuergeräteentwurfs folgt nun eine kurze Einführung in die Entwicklung analoger Schaltungen die zu Aufbau der Schnittstellen des HiL-Testsystems benötigt werden. Einen besonderen Schwerpunkt bilden hierbei die Grundlagen von Schaltreglern und die besonderen Eigenschaften, die bei der Auswahl von Bauelementen für Schaltregler zu beachten sind.

In dieser Arbeit werden die Grundlagen zum Entwurf der digitalen Schaltungsteile der Testplattform nicht näher behandelt, da dies den Rahmen der Arbeit sprengen würde und auch für das Verständnis der weiteren Kapitel nicht erforderlich ist. Der interessierte Leser findet die Grundlagen der Digitaltechnik in [59], Grundlagen zum Entwurf von Schaltwerken in [25] und die Grundlagen zum VHDL Design in [56]. Die Realisierung der digitalen Schaltungsteile ist in [70] und [37] vorgestellt.

# 3.1 Schaltkreissimulation

In diesem Kapitel soll nun auf die verschiedenen Möglichkeiten zur Simulation elektronischer Schaltungen eingegangen werden. Zum einen wurde die Schaltkreissimulation verwendet, um die entwickelten Baugruppen zu dimensionieren und die Funktionsfähigkeit im Vorfeld zu klären. Zum anderen kommen systemtheoretische Verfahren der Netzwerkberechung zum Einsatz, um die Modelle der Schnittstellen zu erstellen und während des HiL-Testablaufes zu berechnen.

Begonnen wird hier zunächst mit dem klassischen Verfahren nach Kirchhoff, welches auch in den anderen Verfahren verwendet wird, um die Gleichungssysteme aufzustellen. Dann folgt ein kurzer Überblick über den Schaltkreissimulator PSpice, mit dem die Simulationen der analogen Schaltungen erfolgte. Der Rest dieses Teilkapitels wird auf die verschiedenen Berechnungsmöglichkeiten mit MATLAB bzw. MATRIX<sub>x</sub> verwendet.

### 3.1.1 Simulation mit PSpice

Das universelle Schaltkreissimulationsprogramm SPICE (Simulation Program with Integrated Circuit Emphasis) wurde 1972 an der University of California, Berkley entwickelt und hat sich aufgrund der großzügigen Verteilung schnell verbreitet. Der übliche Weg der Bedienung des Schaltkreissimulators SPICE erfolgt über eine Eingabedatei welche die Schaltungsbeschreibung in Form einer Netzliste und alle Simulatoranweisungen in einer einfachen Syntax enthält.

Eine SPICE-Eingabedatei hat folgenden prinzipiellen Aufbau:

- Titelanweisung
- Schaltungsbeschreibung (Netzliste)
- Simulations- und Ausgabeanweisungen
- Endanweisung.

Nach Aufruf des Simulators wird die Eingabedatei eingelesen, die spezifizierten Analysen durchgeführt und die Ergebnisse in Form von Tabellen bzw. Pseudoplots zusammen mit der Simulationsdokumentation (aufgetretene Fehler etc.) auf den Bildschirm oder in eine Ausgabedatei geschrieben. Falls der Benutzer mit den Ergebnissen nicht zufrieden ist besteht nur durch Ändern der Eingabedatei und erneutes Starten des Simulators die Möglichkeit, die Ergebnisse in der gewünschten Form zu erhalten.

Aufgrund der kostenlosen Abgabe ist SPICE der am weitesten verbreitete Schaltkreissimulator. Viele Softwarefirmen haben das Konzept und die Algorithmen von SPICE aufgegriffen, Modifikationen und Erweiterungen vorgenommen und das so entstandene Produkt weiterverkauft. Der Name dieser Simulatoren erinnert an ihren Ursprung. Als Beispiele seien hier nur PSpice (von der Firma MicroSimCorporation, Version für den PC) und HSpice (von der Firma MetaSoft) genannt.

PSpice bietet eine große Anzahl von Erweiterungen und durch die Windows-Oberfläche eine einfachere Bedienung. Die Eingabe des Stromlaufplanes erfolgt bei PSpice wahlweise mit Netzlisten oder mit Stromlaufplansymbolen. Dabei stehen umfangreiche Symbolbibliotheken zur Verfügung, die vom Anwender leicht erweitert werden können. Jedes neue Symbol kann dabei auch aus einer Netzlistenbeschreibung der Schaltung erzeugt werden; eine Vorgehensweise, die sich insbesondere zur Definition von Verhaltensmodellen eignet.

Die Simulationsanweisungen müssen bei PSpice nicht in der Eingabedatei mit eingegeben werden sondern können über das Simulationsmenü geändert werden. Die Darstellung der Simulationsergebnisse erfolgt graphisch und auch hier können die anzuzeigenden Kurven komfortabel über Menüs ausgewählt und skaliert werden.

### Methoden der Analyse

Das Gleichungssystem zur Netzwerkanalyse wird mittels des modifizierten Knotenpotentialverfahrens und einer a-priori-Pivotisierung erstellt. Zur Verwaltung der im allgemeinen nur dünn besetzten Systemmatrix finden Sparse-Matrix-Techniken Verwendung. Die Lösung des Systems erfolgt durch L-U-Faktorisierung. Nichtlinearitäten werden in SPICE mit dem Newton-Raphson-Algorithmus durch iterative Linearisierung behandelt.

Bei der Untersuchung des Zeitverhaltens in der Einschwinganalyse ergibt sich ein Differentialgleichungssystem das durch numerische Integration gelöst wird. Verwendung finden dabei implizite Integrationsmethoden (wahlweise Trapezverfahren oder Gearverfahren der Ordnung 2 bis 6). Ein umfangreicher Überblick über den Ablauf der Simulation ist in [65] und [77] zusammengefasst.

PSpice stellt eine Vielzahl von Analysearten zur Verfügung, die jeweils mit einer Steueranweisung im Eingabefile oder über entsprechende Menüeinträge aufgerufen werden können. Die folgenden Analysen sind mit PSpice möglich (in Klammern ist jeweils das SPICE-Schlüsselwort für die Analyseart angegeben):

# • Gleichstrom-Analysen (.DC):

Die Gleichstromanalysen vereinfachen die Schaltung durch Weglassen von Kapazitäten und Kurzschließen von Induktivitäten. Möglich sind :

# • Arbeitspunktanalyse (.OP):

Berechnung der Knotenpotentiale und der unabhängigen Zweigströme als Funktion der DC-Eingangssignale und der Kleinsignal-Parameter der gesteuerten Quellen und der Halbleiterbauelemente in diesem Arbeitspunkt.

# • Analysen im Zeitbereich (.TRAN):

Unter Berücksichtigung von Anfangsbedingungen wird in der Einschwinganalyse der zeitliche Verlauf der Ausgangssignale in einem vorgegebenen Zeitintervall in Abhängigkeit der zeitabhängigen Eingangsquellen ermittelt.

# • Wechselstrom-Analysen (.AC):

Bei der Wechselstrom-Kleinsignalanalyse werden die Kleinsignalparameter der Schaltung aus der Arbeitspunktanalyse herangezogen, um den Verlauf von Ausgangssignalen unter Berücksichtigung von einer oder mehreren frequenzvarianten Eingangssignalquellen zu berechnen.

# • Gleichstrom-Kleinsignal-Vierpolparameter (.TF) :

Berechnung von drei differentiellen Größen (Übertragungsfaktor, Eingangswiderstand und Ausgangswiderstand) einer anzugebenden Variable im Arbeitspunkt.

• Kleinsignal-Verzerrungsanalyse (.DISTO) :

Diese Analyse liefert Aussagen über kleine harmonische Verzerrungen kosinusförmiger Signale zweiter und dritter Ordnung in nichtlinearen Schaltungen.

# • Kleinsignal-Rauschanalyse (.NOISE) :

Hier wird die Ausgangsrauschspannung bei 1Hz Bandbreite und die auf den Eingang bezogene äquivalente Eingangsrauschquelle berechnet. Berücksichtigt werden dabei in Widerständen und Halbleiterbauelementen die drei möglichen Rauschursachen thermisches Rauschen, Schrotrauschen und Funkelrauschen.

# • Fourieranalyse (.FOUR) :

Die Ausgangsvariablen in der letzten Periode bei der Transientenanalyse werden durch diese Anweisung nach Fourier untersucht. Ausgegeben werden der Gleichstromanteil, der Anteil bei der Grundfrequenz und acht Oberschwingungen sowie der Klirrfaktor.

Eine wichtige Anweisung bestimmt die Temperatur bei der die Schaltung simuliert werden soll; normalerweise beziehen sich sämtliche Analyseanweisungen auf die Nominaltemperatur 27° Celsius, sinnvoller ist jedoch meist die Simulation bei 20° Celsius. Wird im Simulationsmenü oder mit der **.TEMP**-Anweisung eine andere Temperatur spezifiziert, so werden temperaturabhängige Ohm'sche Widerstände und viele Halbleiterparameter bei dieser Temperatur berechnet und sämtliche Analysen mit diesen Werten durchgeführt.

Eine weitere Analyseart die PSpice bietet ist die Monte-Carlo Analyse. Dabei werden bei Bauteilen die mit Toleranzen behaftet sind zur Bestimmung der Verteilung der Signale eine große Zahl an Simulationsläufen mit statistisch verteilten Bauteilwerten durchgeführt. Als Ergebnis erhält man sowohl eine Kurvenschar als auch die statistische Auswertung. Ähnlich ist auch die Worst-Case Analyse, bei der neben dem Simulationsergebnis mit Nominalwerten das Ergebnis mit der größten Abweichung vom Nominalwert bestimmt wird. So lässt sich schnell eine Aussage über die Empfindlichkeit einer Schaltung auf Bauteiltoleranzen machen. Bei der Beurteilung der Simulationsergebnisse einer Monte-Carlo oder einer Worst-Case Simulation kann man jedoch davon ausgehen, dass die praktischen Ergebnisse häufig viel besser ausfallen, da meist alle Bauelemente mit gleichem Wert aus einer Charge stammen und daher eine ähnliche Abweichung vom Nominalwert aufweisen.



Abbildung 26: Einfache Beispielschaltung zur Monte-Carlo Analyse



Abbildung 27: Statistische Auswertung der Monte-Carlo Analyse

# 3.1.2 Simulation mit MATLAB / Matrix<sub>X</sub>

Mit Hilfe der Kirchhoff'schen Regeln kann ein Gleichungssystem für die Berechung einer elektrischen Schaltung aufgestellt werden. Dieses Gleichungssystem kann man dann auch mittels MATLAB lösen lassen.



Abbildung 28: RLC Serienschaltung

Als Beispiel soll eine RLC Reihenschaltung untersucht werden. Die Maschenanalyse liefert die folgende Gleichung

$$U(t) = L \frac{di(t)}{dt} + \frac{1}{C} \int_{-\infty}^{t} i(t)dt + R i(t).$$
(3.1)

Durch Differentiation der Gleichung erhält man schließlich

$$\frac{dU(t)}{dt} = L\frac{d^{2}i(t)}{dt^{2}} + R\frac{di(t)}{dt} + \frac{i(t)}{C}.$$
(3.2)

Mit U(t) = konstant kann die homogene Lösung der Gleichung gefunden werden. Aus (3.2) wird dann

$$0 = \frac{d^2 i(t)}{dt^2} + \frac{R}{L} \frac{di(t)}{dt} + \frac{i(t)}{LC}.$$
(3.3)

Die charakteristische Gleichung zu (3.3) ist

$$0 = \lambda^2 + a\lambda + b \quad \text{mit } a = \frac{R}{L} \text{ und } b = \frac{1}{LC}.$$
(3.4)

Damit können die Wurzeln  $\alpha$  und  $\beta$  der charakteristischen Gleichung bestimmt werden. Die Lösung der homogenen Gleichung ist dann

$$i(t) = A_1 e^{at} + A_2 e^{bt}. ag{3.5}$$

Der Stromverlauf der dieser Gleichung entspricht kann dann mit MATLAB berechnet werden, jedoch ist der benötigte Rechenaufwand sehr hoch. Bei komplexeren Schaltungen, insbesondere wenn viele Induktivitäten und Kapazitäten enthalten sind, erhält man Differentialgleichungen höherer Ordnung, die für eine Echtzeitsimulation nicht geeignet sind.

Eine weitere Methode, um den Strom- und Spannungsverlauf zu bestimmen, besteht in der Anwendung der Laplace-Transformation [28]. Die Differentialgleichung (3.2) wird dadurch in eine einfachere algebraische Gleichung (3.6) überführt. Die unbekannten Ströme und Spannungen können dann in der s-Ebene berechnet werden.

$$\frac{I}{U} = \frac{Cs}{LCs^2 + RCs + I} \tag{3.6}$$

Mit der inversen Laplace-Transformation wird das gefundene Ergebnis dann in den Zeitbereich rücktransformiert. Diese Vorgehensweise eignet sich ebenfalls für die Simulation mit MATLAB, da sich die Laplace-Funktionen in MATLAB/Simulink direkt als Blöcke einfügen lassen. In der folgenden Abbildung ist die RLC-Reihenschaltung einmal mit Blöcken modelliert die die Gleichung (3.1) darstellen und einmal mit einem Block für die Laplace-Funktion aus Gleichung (3.6).



# Abbildung 29:Äquivalente Blockdarstellungen mit Simulinka) Darstellung der Gleichung (3.1)b) Darstellung mit Laplacefunktion

Eine weitere Methode besteht in der Umwandlung in die Zustandsraumdarstellung. Ein Zustand eines Systems besteht aus einer minimalen Anzahl von Variablen die so gewählt sind, dass bei bekanntem Zustand zum Zeitpunkt t alle Systemzustände für Zeiten größer t berechnet werden können, wenn die Eingänge für Zeiten größer t bekannt sind. Hierbei bezeichnet <u>x</u> die Zustandsvariablen, <u>u</u> die Eingänge und <u>y</u> den Ausgang des Systems. Eine allgemeine Zustandsraumdarstellung eines linearen, zeitinvarianten, kontinuierlichen Systems zeigt (3.7)

$$\dot{\underline{x}} = \underline{A} x + \underline{B} u$$

$$\underline{y} = \underline{C} x + \underline{D} u$$
(3.7)

Die Zustandsraumdarstellung als Blockdarstellung zeigt die Abbildung 30.



#### Abbildung 30: Blockdarstellung der allgemeinen Zustandsraumdarstellung

Zu beachten ist hierbei, dass reale Systeme oft nicht zeitinvariant sind, da sich die Parameter des Systems durch Alterung oder Umwelteinflüsse ändern können. In den kurzen Zeitabschnitten in denen die Systeme betrachtet werden kann man jedoch meistens von einem zeitinvarianten Verhalten ausgehen.

### 3.2 Datenwandler

Um analoge Signale von Messeinrichtungen und Sensoren mit Digitalrechnern verarbeiten zu können müssen diese in eine digitale Form gebracht werden. Ebenso müssen die digitalen Signale des Rechners in analoge Signale umgewandelt werden, um von den meist analogen Komponenten der Aktoren verarbeitet werden zu können. Dazu werden Analog/Digital-Wandler bzw. Digital/Analog-Wandler, oft allgemein als Datenwandler bezeichnet, eingesetzt. Durch die weite Verbreitung von Digitalrechnern in der Steuerungs- und Regelungstechnik gewinnen Datenwandler zunehmend an Bedeutung, was sich positiv auf deren Entwicklung in Bezug auf Preis und Leistung bemerkbar macht.

In einem Regelkreis können sowohl analoge als auch digitale Komponenten vorhanden sein, so dass an den Schnittstellen zwischen analogen und digitalen Signalen Datenwandler eingesetzt werden müssen. Der A/D-Wandler setzt die Istgrößen des Prozesses, wie z.B. Temperatur, Druck, Winkel, Geschwindigkeit, Spannung, Strom oder Widerstand in digital codierte Werte um. Der Digitalrechner errechnet die aktuellen Führungsgrößen für den Prozess und gibt diese über einen D/A-Wandler aus. Zunächst sollen hier die wichtigsten Parameter von A/D- und D/A-Wandler erläutert werden.

Dies sind nach [29] und [112]:

• Auflösung (*resolution*): Die Genauigkeit eines Wandlers hängt von dem kleinsten Umsetzungsschritt ab der gerade noch durchgeführt werden kann. Die Auflösung LSB (*least significant bit*) ergibt sich dabei zu

$$LSB = \frac{Endwert}{2^n}$$
(3.8)

mit n = Anzahl der Bits des Wandlers.

Der Wert der größten Stufe MSB (most significant bit) ergibt sich zu

$$MSB = \frac{Endwert}{2}.$$
(3.9)

- Absolute Genauigkeit (*absolute accuracy*): Sie ist die Abweichung der tatsächlichen Überführungsfunktion des Wandlers von der Geraden durch den Nullpunkt und den Maximalwert.
- **Relative Genauigkeit** (*relative accuracy*): Ein Wandler hat eine relative Genauigkeit die durch seine Linearität bestimmt ist. Sie beinhaltet aber keine Offset- oder Verstärkungsfehler.
- Verstärkungsfehler (*gain error*): Dieser Fehler ist die Abweichung der linearen Überführungsfunktion von der idealen Funktion. Dabei wird der Offsetfehler nicht berücksichtigt. Dieser Fehler wird in Prozent vom theoretischen Wert angegeben und kann durch Abgleich auf Null abgestimmt werden.

- Offsetfehler (*offset error*): Dieser Fehler ist die Abweichung der linearen Überführungsfunktion von der idealen Funktion. Dieser Fehler ist über den gesamten Übertragungsbereich konstant und kann durch Abgleich leicht auf Null abgestimmt werden.
- Nichtlinearität (*non-linearity*): Die Nichtlinearität definiert die maximale Abweichung der Überführungsfunktion des Wandlers von der idealen Geraden. Die Abweichung wird als Bruchteil eines LSB angegeben.



# Abbildung 31: Fehlerarten von Datenwandlern

- Quantisierungsfehler (*quantity error*): Der Quantisierungsfehler beschreibt die Unsicherheit von ±1/2 LSB, mit der das Analogsignal in ein digitales Signal umgewandelt werden kann. Diese Unsicherheit ist nicht korrigierbar und selbst ein perfekter Wandler ist mit diesem Fehler behaftet.
- **Monotonität** (*monotonicity*): Ein Wandler ist monoton wenn bei steigenden Eingabewerten die Ausgabewerte größer oder mindestens gleich den vorhergehenden Ausgabewerten sind. Monotonität liegt dann vor, wenn die differentielle Nichtlinearität unter 1 LSB liegt.
- **Einstellzeit** (*settling time*): Die Zeit die ein Wandler benötigt um bei einem Signalwechsel am Eingang in einen definierten Bereich einzuschwingen wird Einstellzeit genannt.

• Wandelrate (*conversion rate*): Die Häufigkeit mit der ein neues Ergebnis eingelesen bzw. ausgegeben werden kann. Die Angabe der Wandelrate<sup>4</sup> erfolgt zumeist in ksps oder Msps (*Kilo bzw. Mega Samples per second*).

Für die Anwendung in Rapid Prototyping und HiL-Testsystemen müssen immer Datenwandler eingesetzt werden die eine höhere Genauigkeit und Geschwindigkeit aufweisen als die Wandler, die das Steuergerät enthält. Für die genaue Untersuchung von Abtast- und Quantisierungseffekten kann die Genauigkeit und Geschwindigkeit immer per Software auf das erforderliche Maß reduziert werden.

In den folgenden Abschnitten werden die Realisierungsmöglichkeiten für Datenwandler kurz angesprochen.

### 3.2.1 Digital/Analog-Wandler

Digital/Analog-Wandler werden verwendet, um einen Binärwert in eine dazu proportionale Spannung oder in einen Strom umzuwandeln. Für einen D/A-Wandler werden meistens Analogschalter in Form von Transistoren oder CMOS-Schaltern verwendet die über ein Widerstandsnetzwerk erzeugte, meist binär gewichtete Ströme, auf einen Summierverstärker schalten. Dieser summiert dann die Ausgangsspannung bzw. den Ausgangsstrom auf. Weiter wird ein Register zur Speicherung des Digitalcodes benötigt, um die Daten während der Wandelzeit konstant zu halten. Abhängig davon ob die Analogschalter Ströme oder Spannungen schalten spricht man von strom- oder spannungsgesteuerten D/A-Wandlern. Ebenso ist der Aufbau des Widerstandsnetzwerkes ein entscheidendes Merkmal eines Wandlers. In der Praxis wird am häufigsten das Wägeverfahren mit einem R-2R-Leiternetzwerk verwendet (siehe Abbildung 32), da hierbei nur zwei Widerstandswerte benötigt werden deren Absolutwert in weiten Grenzen schwanken darf, was eine einfache Herstellung in CMOS-Technologie ermöglicht. Damit können D/A-Wandler mit einer Auflösung von 6 bis 24 Bit realisiert werden. Die Einstellzeit liegt zwischen 10 bis 1000 µs für Standard 12 Bit Wandler und einer Einstellzeit von weniger als 10 ns für sehr schnelle 8 Bit Wandler.

<sup>&</sup>lt;sup>4</sup> Die Wandelrate ist im Allgemeinen kleiner als der Kehrwert der Einstellzeit, da hier zusätzlich die Zugriffszeiten über den Datenbus zu berücksichtigen sind.



#### Abbildung 32: Wandlerprinzipien

Für Audio-Verstärker und in preiswerten Mikrocontroller-Anwendungen kommt heute vermehrt ein Wandelverfahren zum Einsatz bei dem ein pulsbreitenmoduliertes Signal (PWM) mit einem Tiefpass (TP) gefiltert wird. Audio-Verstärker erreichen damit einen hohen Wirkungsgrad, der insbesondere für mobile Anwendungen wichtig ist. Bei Mikrocontrollern kann damit ein D/A-Wandler durch Software erzeugt werden.

# 3.2.2 Analog/Digital-Wandler

Zur Wandlung analoger Signale in digitale Werte gibt es ebenfalls die Möglichkeit D/A-Wandler einzusetzen und solange den Ausgabewert des D/A-Wandlers zu erhöhen, bis er dem Wert des Analogsignals entspricht (siehe Abbildung 32). Diese Art von A/D-Wandlern wird als Umkehrwandler bezeichnet, da hier ein D/A-Wandler verwendet wird, um einen A/D-Wandler aufzubauen.

Bei vollintegrierten A/D-Wandlern, wie sie z.B. häufig in Digitalmultimetern verwendet werden, wird ein Mehrrampenverfahren angewendet bei dem ein Kondensator zuerst mit der Eingangsspannung aufgeladen wird und anschließend mit einer Referenzspannung wieder entladen wird. Die dabei für die Entladung benötigte Zeit ist proportional zur Höhe der Eingangsspannung.



### Abbildung 33: A/D Wandlung nach dem Mehrrampenverfahren

Für sehr schnelle A/D-Wandler werden parallele Wandler eingesetzt in denen für eine Auflösung von n Bit 2<sup>n</sup> Komparatoren integriert sind. Daher werden diese sog. Flash-Wandler meist nur für Auflösungen bis 8 Bit<sup>5</sup> eingesetzt.



# Abbildung 34: Kaskaden FLASH-Wandler

Für höhere Auflösungen bei hoher Wandlungsgeschwindigkeit werden Flash-Wandler mit zweifacher Wandlung eingesetzt. Dabei wird in einer ersten Wandlung die Eingangsspannung auf n Bit genau umgesetzt und auf einen D/A-Wandler gegeben. In einem zweiten Durchlauf wird die Differenz der Eingangsspannung und des ersten Wandlungsergebnisses mit einer Auflösung von n Bit umgesetzt. Dadurch ist es möglich, ein Ergebnis mit 2n Bit Auflösung, in der Praxis aus Genauigkeitsgründen meist 2n-1 Bit oder 2n-2 Bit, zu erhalten.

<sup>&</sup>lt;sup>5</sup> Diese Auflösung mit Wandelraten über 10 MS/s wird hauptsächlich in der Videotechnik eingesetzt.

# 3.3 Schaltregler

Das in Kapitel 6.3 vorgestellte Treibermodul verwendet einen modifizierten Schaltregler, um die benötigten Ausgangssignale zu erzeugen. Daher werden in diesem Kapitel kurz die Grundlagen der Schaltregler erläutert und mit einigen Berechnungsbeispielen dargestellt.

Schaltregler zeichnen sich dadurch aus, dass ein Leistungsschalter periodisch einund ausgeschaltet wird. Damit im ausgeschalteten Zustand des Schalttransistors weiterhin ein Strom fließen kann werden Induktivitäten eingesetzt, die zusammen mit einer Freilaufdiode den Stromfluss aufrechterhalten. Die Ausgangsspannung des Schaltreglers wird mit weiteren Kondensatoren geglättet.

Ein wichtiger Parameter für die Berechnung von Schaltreglern ist das Einschaltverhältnis (engl. Duty Cycle) des Schalttransistors. Das Einschaltverhältnis D berechnet sich zu:

$$D = \frac{Einschaltdauer}{Periodendauer}.$$
(3.10)

Besonders zu beachten ist hierbei, dass das Einschaltverhältnis nie gleich 1 werden darf, da sonst der Strom durch die Induktivität und den Leistungsschalter zu hoch werden kann, da die Induktivität den Strom aufintegriert.

$$I_{L}(t) = -L \int_{0}^{t} U(t)dt$$
 (3.11)

U(t) ist dabei die Spannung, die an der Induktivität anliegt. Diese Spannung entspricht bei einem Kurzschluss am Ausgang der Schaltung der Versorgungsspannung der Schaltung abzüglich den Verlusten am Schalter. Bei einem vorgegebenen Maximalstrom des Leistungsschalters oder der Induktivität errechnet sich dann bei einem Abwärtswandler die maximale Einschaltdauer  $E_{max}$  im Kurzschlussfall<sup>6</sup> zu

$$E_{Max} = \left| \frac{I_{Max}}{L * V_{DD}} \right|. \tag{3.12}$$

Wenn der Schaltregler mit einer Induktivität belastet wird, muss in dieser Gleichung die Summe aus beiden Induktivitäten eingesetzt werden. Da für das Abklingen des Stroms eine Zeit benötigt wird, die in derselben Größenordnung liegt wie die Einschaltdauer  $E_{max}$  erkennt man, warum bei intrinsisch kurzschlussfesten Schaltreglern das Einschaltverhältnis D bei nur 0,5 liegt. Damit trotzdem größere Einschaltverhältnisse er-

<sup>&</sup>lt;sup>6</sup> Bei Kurzschluss ist  $U_L(t) \approx V_{DD}$ 

reicht werden können, besitzen die Schaltregler IC's häufig Sicherheitsschaltungen, die bei Überlast und Kurzschluss den Schaltregler abschalten.

### 3.3.1 Grundstrukturen

Bei den Topologien von Schaltreglern unterscheidet man zuerst einmal die Schaltregler mit Transformator und diejenigen, die nur eine Speicherinduktivität besitzen. Schaltregler mit Transformator bieten den Vorteil einer galvanischen Trennung zwischen Einund Ausgang der Schaltung, aber der Transformator und die erforderliche galvanische Trennung der Rückkoppelung erfordert zusätzlichen Aufwand. An dieser Stelle sollen jetzt nur die Topologien vorgestellt werden die keinen Transformator besitzen, da der verwendete Schaltregler nur eine Speicherinduktivität besitzt.

Je nachdem ob die benötigte Ausgangsspannung höher oder niedriger als die Eingangsspannung der Schaltung ist, muss man einen Abwärtswandler oder einen Aufwärtswandler einsetzten. Für negative Ausgangsspannungen kommt eine Inverterschaltung zum Einsatz.



#### Abbildung 35: Struktur Buck Converter

Die Struktur eines Abwärtswandlers (engl. *Buck Converter*) ist in Abbildung 35 gezeigt. Solange der Schalter geschlossen ist, fließt ein Strom durch die Speicherinduktivität L1 zum Ausgang. Wenn der Schalter geöffnet wird versucht die Induktivität den Stromfluss aufrecht zu erhalten. Dadurch wechselt die Spannung an der Induktivität ihr Vorzeichen und die Diode D1 wird leitend. Durch den Spannungsabfall an der Diode, die Verluste im Stromkreis und die Last am Ausgang wird der Strom durch die Induktivität langsam kleiner, wodurch auch die Ausgangsspannung U<sub>Aus</sub> wieder kleiner wird. Sobald die Spannung am Teilerwiderstand R2 kleiner als die interne Referenzspannung des PWM-Controllers geworden ist wird der Schalter wieder eingeschaltet.

Die Ausgangsspannung eines Abwärtswandlers berechnet sich zu:

$$U_{Aus} = U_{Ein} * D. \tag{3.13}$$



#### Abbildung 36: Struktur Boost Converter

Die Struktur eines Aufwärtswandlers (engl. *Boost Converter*) ist in Abbildung 36 gezeigt. Solange der Schalter geschlossen ist, fließt ein Strom durch die Speicherinduktivität L1 gegen Masse. Durch die niedrige Spannung am geschlossenen Schalter und die Spannung am Kondensator C1 ist die Diode D1 gesperrt. Wenn der Schalter geöffnet wird, versucht die Induktivität den Stromfluss aufrecht zu erhalten. Die Spannung an der Induktivität addiert sich zu der Eingangsspannung und die Diode D1 wird leitend. Durch den Spannungsabfall an der Diode, die Verluste im Stromkreis und die Last am Ausgang wird der Strom durch die Induktivität langsam kleiner bis die Diode wieder sperrt. Sobald die Spannung am Teilerwiderstand R2 kleiner als die interne Referenzspannung des PWM-Controllers geworden ist wird der Schalter wieder eingeschaltet.

Die Ausgangsspannung eines Aufwärtswandlers berechnet sich zu:

$$U_{Aus} = \frac{U_{Ein}}{1 - D}.\tag{3.14}$$



#### Abbildung 37: Struktur Flyback Converter

Die Struktur eines Inverters (engl. *Flyback Converter*) ist in Abbildung 37 gezeigt. Solange der Schalter geschlossen ist fließt ein Strom durch die Speicherinduktivität L1 gegen Masse. Durch die negative Spannung am Kondensator C1 ist die Diode D1 gesperrt. Wenn der Schalter geöffnet wird, versucht die Induktivität den Stromfluss aufrecht zu erhalten. Die Spannung an der Induktivität wird negativ und die Diode D1 wird leitend. Durch den Spannungsabfall an der Diode, die Verluste im Stromkreis und die Last am Ausgang wird der Strom durch die Induktivität langsam kleiner bis die Diode wieder sperrt. Sobald die Spannung am Teilerwiderstand R2 kleiner als die interne Referenzspannung des PWM-Controllers geworden ist wird der Schalter wieder eingeschaltet.

Die Ausgangsspannung eines Inverters berechnet sich zu:



#### Abbildung 38: Struktur Sepic Converter

Die Struktur eines Hoch-/Tiefsetzstellers (engl. Sepic Converter: Single Ended Primary Inductance Converter) ist in Abbildung 38 gezeigt. Aufgrund der Verluste in den Induktivitäten und im Kondensator ist der Wirkungsgrad geringer als bei den vorher gezeigten Topologien und liegt nur bei maximal 70 %. Bei hohen Ausgangsspannungen und kleinen Ausgangsströmen liegt der Wirkungsgrad teilweise unter 40 %. Vorteilhaft ist der Hoch-/Tiefsetzsteller bei batteriebetriebenen Geräten einzusetzen wenn die Regelschaltung aus der Ausgangsspannung versorgt wird. So kann auch dann noch eine konstante Ausgangsspannung erzielt werden, wenn die Batteriespannung bei der Entladung stark absinkt. Detaillierte Berechnungsgrundlagen und Modellierungen können in [96] gefunden werden.

Die Ausgangsspannung eines Hoch-/Tiefsetzstellers berechnet sich zu:

$$U_{Aus} = U_{Ein} * \frac{D}{1 - D}.$$
 (3.16)

Das kritische Bauteil am Sepic Converter ist der Kondensator zwischen den beiden Spulen, da über diesen ein hoher Wechselstrom fließen muss. Darüber hinaus muss der Kondensator Spannungen von  $U_{Aus} + U_{Ein}$  verkraften und einen niedrigen Serienwiderstand aufweisen.

Allen vorgestellten Topologien ist gemeinsam, dass mit den Schaltungen nur positive Ausgangsströme erzeugt werden können. Diese Grundtopologien eignen sich daher nicht als Treiber für ein HiL-Testsystem, da hier die Ströme in beiden Richtungen fließen müssen. Bei genauer Analyse lässt sich eine Topologie finden, die aus einer Kombination eines Buck- und eines Boost-Converters besteht. Das Schaltbild dieser Topologie ist in Abbildung 39 gegeben.



#### Abbildung 39: Topologie 4-Quadranten Schaltregler

Für positive Ausgangsströme wird der P-Kanal MOSFET als Schalter betrieben, während die parasitäre Diode<sup>7</sup> im N-Kanal MOSFET als Freilaufdiode wirkt. Für negative Ausgangsströme vertauscht sich die Funktion von Eingang und Ausgang der Schaltung. Die niedrigere Spannung am Ausgang wird durch den Boost-Converter auf die positive Versorgungsspannung hochgesetzt. Dabei wird der N-Kanal MOSFET als Schalter betrieben, während der P-Kanal MOSFET die Funktion der Freilaufdiode übernimmt. Hierbei muss jedoch beachtet werden, dass die Versorgungsspannung einen festen Wert hat und daher die Regelschaltung entgegen der Schaltung in Abbildung 36 mit dem virtuellen Eingang der Schaltung verbunden ist.

Die Spannung am Ausgang kann in beiden Betriebszuständen zwischen  $V_{DD}$  und  $V_{SS}$  liegen. Entscheidend ist einzig die Stromrichtung am Ausgang.

<sup>&</sup>lt;sup>7</sup> Viele MOSFET für Schaltanwendungen erlauben es, die interne Diode voll zu nutzen und auf zusätzliche Freilaufdioden zu verzichten.



### Abbildung 40: Betriebsarten des 4-Quadranten Schaltreglers

In Abbildung 40 sind nochmals die beiden Fälle für positive und negative Ausgangsströme gegenübergestellt. Dabei sind zum besseren Verständnis die inaktiven Transistoren als Dioden gezeichnet.

Oftmals findet man den zweiten Transistor auch in reinen Tiefsetzstellern (Buck-Converter) wieder. Wenn hier während der leitenden Phase der Diode der parallelgeschaltete Transistor ebenfalls eingeschaltet wird, wird die Verlustleistung in der Diode reduziert. Man spricht hier deshalb oft auch von Synchrongleichrichtung. Zur genauen Unterscheidung der Betriebsarten ist daher eine genaue Analyse der Ansteuerschaltung notwendig.

# 3.3.2 Simulation mit PSpice

Bei der Simulation von Schaltreglern mit PSpice sind einige Besonderheiten zu beachten. Das erste Problem das auftritt ist der Mangel an PSpice Modellen für Schaltregler-IC's. Dies könnte dadurch umgangen werden, dass nur solche Bausteine ausgewählt werden, für die der Hersteller entsprechende Modelle zur Verfügung stellt. Dies bedeutet allerdings eine starke Einschränkung bei der Auswahl der Bausteine. Die Alternative besteht in der Erstellung eines Verhaltensmodells für den entsprechenden Baustein, bei dem allerdings nicht alle Optionen berücksichtigt werden können. Für den hier verwendeten Baustein wurde ein Modell erstellt das die wesentlichen Bestandteile des Bausteins enthält.

Das Modell der Fehlerverstärker wurde anhand der Datenblattangaben mit dem Programm *Pspice Model Editor* erzeugt. Dieses Modell wurde nun in einer Textbeschreibung der Schaltung eingefügt. Die Erzeugung einer variablen Dreiecksfrequenz erfolgt mit einer PULSE-Funktion die als Anstiegs- und Abfallzeit die halbe Periodendauer besitzt. Die PWM-Vergleicher sind hier als einfache Tabellenfunktion realisiert, da die Transistoren über zusätzliche Treiberschaltungen angesteuert werden.



Abbildung 41: Blockschaltbild des PWM-Controllers TL1454 [97]

Mit dieser Netzliste kann der *Pspice Model Editor* nun ein Bauelement-Symbol erzeugen, das mit der Netzliste für die Simulation verknüpft ist. Die Anschluss-Pins der Funktionen, die in dem Modell nicht berücksichtigt sind, werden in der Netzliste mit Dummy-Elementen abgeschlossen, um Fehlermeldungen zu vermeiden.



Abbildung 42: Simulation des PWM-Controllers

```
* PSPICE Modell fuer TL1454 PWM-Controller
* Erroramplifier einbinden (mit PARTS erzeugt)
.inc TL1454ER.MOD
          TL1454 in1+ in1- comp1 in2+ in2- comp2 rt ct ref scp dtc1 dtc2 out1 out2
.subckt
vcc and
* Referenzspannung
Vref 1 gnd 1.25
Rref
       1
            ref
                  100
* Error Amplifier
Xerr1 in1+ in1- vcc gnd comp1 TL1454ER
Xerr2 in2+ in2- vcc gnd comp2 TL1454ER
* Oszillator (vereinfacht, RT und CT als Dummies)
Rosc rt gnd 10k
Rosc2 ct pwm 10k
* Erzeugt Dreiecksignal mit variabler Frequenz
.param freq=2e5
Vosc pwm qnd PULSE(1.2 1.8 0 {1/2/freq} {1/2/freq} 10n {1/freq + 20n} )
* PWM Comparatoren und Ausgangstreiber noch idealisiert
Eout1 out1 gnd TABLE {V(comp1)-V(pwm)} (-10m vcc) (10m gnd)
Eout2 out2 gnd TABLE {V(comp2)-V(pwm)} (-10m gnd) (10m vcc)
* Delay Control (Dummmies)
Rdul dtcl gnd 10k
                      10k
Rdu2 dtc2 gnd
* Short Circuit Control (Dummmies)
Rdu3 scp gnd 10k
.ENDS
```

### Abbildung 43: Makromodell des TL1454

Ein weiteres Problem das bei der Simulation auftritt sind Konvergenzprobleme der Spice-Berechnung aufgrund der Schaltvorgänge und der daraus resultierenden Verringerung der Rechenschrittweite. PSpice verwendet zur Berechnung einer Schaltung iterative Algorithmen, die von einem Anfangszustand der Schaltung wiederholte Berechnungen durchführen die zum Ergebnis konvergieren sollen. Besonders bei den folgenden Analysearten kann es jedoch zu den beschriebenen Konvergenzproblemen kommen:

- DC Sweep
- Arbeitspunktberechnung und
- Transienten Analyse.

Die häufigste Ursache für Konvergenzprobleme beim DC Sweep sind Schaltungen mit positiven Rückkoppelungen. Dies ist bei Schmitt-Trigger-Schaltungen der Fall, aber auch bei Operationsverstärker-Schaltungen können bei Stabilitätsproblemen die Rückkoppelungen zu Mitkoppelungen werden.
Konvergenzprobleme bei der Berechnung des Arbeitspunktes sind besonders hartnäckig weil sie auch die weiteren Berechnungen verhindern. Die Probleme können hier effektiv verringert werden wenn für Kondensatoren und Induktivitäten geeignete Anfangsbedingungen vorgegeben werden und wenn mit der .NODESET-Anweisung wichtige Knoten der Schaltung auf ein Anfangspotential gesetzt werden.

Wenn die Transienten-Analyse wegen Konvergenzproblemen abbricht, wird immerhin bis zu diesem Zeitpunkt ein gültiges Ergebnis berechnet. Abhilfe schafft oft eine Erhöhung der Toleranzen sowie eine Erhöhung der maximalen Anzahl an Iterationen. Dadurch wird jedoch die Simulationszeit stark erhöht. In [76] werden für die Simulation von Schaltreglern entsprechende Werte für die Toleranzen von RELTOL = 0.001, VNTOL = 1  $\mu$ V und ABSTOL = 1  $\mu$ A empfohlen.

Bei der Transienten-Analyse ist insbesondere zu beobachten, dass eine Schaltung bei der die Simulation frühzeitig abgebrochen ist nach Änderung der maximalen Simulationszeit ebenfalls oftmals fehlerfrei simuliert werden kann. Weitere, nicht exakt erklärbare Möglichkeiten zur Verbesserung der Konvergenz sind die Verwendung "ungrader" Bauteilwerte, also z.B. 50,1  $\Omega$  statt 50  $\Omega$ , sowie das Einfügen von "Dummy"-Bauteilen, z.B. eine Serienschaltung von zwei passiven Bauteilen deren Enden beide am Knoten 0 angeschlossen sind.

Ein speziell auf die Simulation von Schaltreglern abgestimmtes Produkt ist SIMPLIS der Firma Transim bei dem die nichtlinearen Modelle durch stückweise lineare Modelle ersetzt wurden, um die Simulation zu ermöglichen. Jedoch stand dieses Produkt nicht zur Verfügung, so dass die Simulationen entsprechend angepasst werden mussten.

Ebenso ist insbesondere bei den Bauteilen des Ausgangsfilters und bei den Schalttransistoren zu beachten, dass die realen Bauteile parasitäre Eigenschaften besitzen, die ihrerseits einen starken Einfluss auf die Simulationsergebnisse haben. Besonders die parasitären Eigenschaften der Glättungskondensatoren haben einen großen Einfluss auf das Ausgangssignal. Die folgenden Schaubilder sollen dies anhand eines LC-Ausgangsfilters verdeutlichen, das einmal ohne und einmal mit parasitären Bauelementen simuliert wurde.



Abbildung 44: Modell des LC-Ausgangsfilters a) ideale Bauelemente b) reale Bauelemente



Abbildung 45: Simulation des LC-Ausgangsfilters

Als Vorgehensweise für die Simulation des Schaltreglers hat es sich als sinnvoll erwiesen, das Gesamtsystem in verschiedene Teilsysteme zu unterteilen, die dann einzeln optimiert werden können. Dies verringert zum einen die erforderliche Rechenzeit, zum anderen können so auch die Konvergenzprobleme von PSpice umgangen werden.

Der Schaltregler besteht aus den Teilsystemen PWM-Ansteuerung, Messverstärker, Fehlerverstärker mit Regler, Treibertransistoren mit Gate-Ansteuerung, Ausgangsfilter sowie der Sollwertvorgabe mit dem D/A-Wandler.



## Abbildung 46: Blockschaltbild der Spice-Modellierung

Damit die Simulationsergebnisse nicht allzu sehr von den späteren Messungen abweichen ist bei der Umsetzung der Schaltung insbesondere im Leistungsteil auf eine induktionsarme Leiterbahnführung und auf geringe Übergangswiderstände zu achten.

# 3.3.3 PWM-Controller

In Schaltregleranwendungen werden zumeist integrierte Schaltungen zur Ansteuerung der Schalttransistoren verwendet. Diese Schaltungen enthalten neben den Komparatorschaltungen und Treibern für die Transistoren oft auch Referenzspannungsquellen, was den Aufbau der Gesamtschaltung erheblich vereinfacht. Die abgegebene Leistung eines Schaltreglers wird durch das Tastverhältnis der Ansteuerung der Schalttransistoren bestimmt. Diese Änderung wird Puls-Weiten-Modulation (PWM) genannt. Dazu wird das zurückgeführte Ausgangssignal zusammen mit einem Dreieck- oder Sägezahnsignal auf einen Komparator geführt. Wenn das Referenzsignal größer ist als das zurückgeführte Ausgangssignal schaltet der Ausgang des Komparators ein, ansonsten aus. Abbildung 47 verdeutlicht den Ablauf.



Abbildung 47: PWM-Signal a) mit Dreieck-Referenz b) mit Sägezahn-Referenz

Bei sehr kleinen Ausgangssignalen führt dieses Verfahren jedoch zu sehr kurzen Schaltimpulsen und damit zu erhöhten Störungen auf den Versorgungsleitungen der Schaltung. Daher werden seit kurzer Zeit auch Controller angeboten, die unterhalb einer bestimmten Pulsbreite des Steuersignals die Frequenz des Referenzsignals reduzieren, um das Puls-Pausen-Verhältnis weiter zu verringern. Dieses Verfahren wird als Puls-Frequenz-Modulation (PFM) bezeichnet.



#### Abbildung 48: Übergang PWM – PFM

Bei den meisten Anwendungen werden die PWM-Controller zur Regelung der Ausgangsspannung eingesetzt. Um eine konstante Ausgangsspannung zu erhalten ist nur noch ein richtig dimensionierter Spannungsteiler notwendig, der die Ausgangsspannung auf den Wert der Referenzspannung herunterteilt. Bei Ausgangsspannungen die niedriger als die Referenzspannung des PWM-Controllers sind oder für negative Ausgangsspannungen wird noch ein zusätzlicher Operationsverstärker benötigt. Für den stabilen Betrieb des Schaltreglers muss zusätzlich auf eine ausreichende Phasenreserve der Rückkoppelung geachtet werden.

Für den Betrieb eines Standard PWM-Controllers als Stromquelle müssen im Wesentlichen zwei Dinge beachtet werden. Für die Rückkopplung des Stromsignals auf den Spannungseingang des PWM-Controllers wird der Spannungsabfall an einem Shunt-Widerstand mit einem Operationsverstärker skaliert und an den PWM-Controller angelegt. Damit der Strom durch den Schalttransistor und die Spule des LC-Gliedes keine kritische Höhe erreichen kann muss die maximale Einschaltdauer der Schalttransistoren begrenzt werden. Dazu verfügen viele PWM-Controller über einen speziellen Eingang zur Begrenzung der Einschaltdauer (Duty Cycle).

#### 3.3.4 Messschaltungen

Da die Versorgungs- und Ausgangsspannungen der in Kapitel 6 vorgestellten Analogmodule zum Teil weit über den Versorgungsspannungen der Ansteuer- und Messschaltungen liegen können, müssen angepasste Schaltungskonzepte für die Spannungs- und Strommessung auf hohem Potential vorgesehen werden.

Die eingesetzten Operationsverstärker weisen zudem alle eine maximal zulässige Gleichtaktaussteuerung auf, die unterhalb der Versorgungsspannungen<sup>8</sup> liegt. Einige spezielle Strommess-IC's<sup>9</sup> können direkt in die positive Versorgungsleitung der überwachten Schaltungen, z.B. Ladeschaltungen für Akkumulatoren, eingesetzt werden. Aber auch diese IC's verkraften nur eine hohe positive Eingangsspannung, nicht jedoch negative Eingangsspannungen.

Die Strommessung erfolgt über die Messung einer Potentialdifferenz die an den Anschlüssen eines Mess-Shunts auftritt. Diese dem Strom proportionale Spannungsdifferenz soll nun so verstärkt werden, dass der Messbereich durch eine Spannung  $0 < U_{mess} < 5$  V abgedeckt wird, um eine zum A/D-Wandler kompatible Spannung zu haben. Die gemessene Potentialdifferenz

$$U_{mess} = V_{lrc} - V_{last} \tag{3.17}$$

soll dabei möglichst unbeeinträchtigt von der überlagerten Gleichtaktspannung  $U_{aus} = V_{last}$  verstärkt werden.



Abbildung 49: Strommessung mittels Shunt-Widerstand

Da auch bei integrierten Instrumentenverstärkern die Gleichtaktaussteuerbarkeit innerhalb der Versorgungsspannungen liegt müssen spezielle Messschaltungen für Strom und Spannung eingesetzt werden, die auch bei Eingangsspannung weit über den Gren-

<sup>&</sup>lt;sup>8</sup> Es sind einige wenige Operationsverstärker erhältlich, deren Gleichtaktaussteuerung über die Versorgungsspannung hinausreicht. Dieser Bereich ist aber selten größer als V<sub>DD</sub>+0,6V.

<sup>&</sup>lt;sup>9</sup> Zum Beispiel der AD82050 von Analog Devices.

zen der Versorgungsspannungen zuverlässig arbeiten. Die folgenden Schaltungen, die einen erhöhten Gleichtaktaussteuerungsbereich besitzen, sind in [105] vorgestellt.



#### Abbildung 50: Messschaltungen mit erhöhtem Gleichtaktaussteuerungsbereich

Die Schaltung nach Abbildung 50a hat bereits einen Eingangsspannungsbereich der (R1+R2)/R2 mal so groß ist wie der Eingangsspannungsbereich des unbeschalteten Operationsverstärkers. Für einen Eingangsspannungsbereich der z.B. zehn mal so groß sein soll wie der Eingangsspannungsbereich des unbeschalteten Verstärkers muss R1 neun mal so groß gewählt werden wie R2. Diese Schaltung weist jedoch nur einen Verstärkungsfaktor von R2/R1 auf, der jetzt nur noch 1/9 beträgt. Dadurch wird die ohnehin kleine Differenzspannung zu sehr abgeschwächt.

Für die Strommessung ist ein Differenzverstärker nach Abbildung 50b verwendbar der an beiden Eingängen den vergrößerten Eingangsspannungsbereich aufweist und bei dem die Verstärkung unabhängig einstellbar ist. Der Spannungsteiler aus R1 und R3 bestimmt hier den Eingangsspannungsbereich und mit dem Widerstand R2 kann unabhängig die Verstärkung eingestellt werden. Die Verstärkung der Schaltung berechnet sich zu V = R2/R1. Für einen zehn mal höheren Eingangsspannungsbereich wählt man z.B. R1 = 100 k $\Omega$  und R3 = 10 k $\Omega$ . Für eine Gesamtverstärkung von 10 muss dann R2 zu 1 M $\Omega$  gewählt werden.

Damit bei dieser Schaltung eine hohe Genauigkeit und eine gute Gleichtaktunterdrückung erzielt wird, müssen die Widerstände sehr enge Toleranzen von weniger als 0,1 % aufweisen. Daher wird am nichtinvertierenden Eingang die Parallelschaltung mit zwei getrennten Widerständen realisiert.

Wenn Operationsverstärker für hohe Versorgungsspannungen zur Verfügung stehen können auch Instrumentenverstärker aufgebaut werden die eine noch bessere Gleichtaktunterdrückung als die Schaltungen aus Abbildung 50 aufweisen. Hierbei wird in der ersten Stufe des Instrumentenverstärkers ein spannungsfester Operationsverstärker als Differenzverstärker eingesetzt. In der zweiten Stufe wird ein präziser Operationsverstärker eingesetzt der mit niedriger Versorgungsspannung betrieben wird. Dazwischen befindet sich ein Widerstandsnetzwerk, das die hohe Ausgangsspannung der ersten Verstärkerstufe auf den Eingangsspannungsbereich der zweiten Stufe herunterteilt.



Abbildung 51: Instrumentenverstärker mit hoher Eingangsspannung

In der Schaltung nach Abbildung 51 kann auf einen Operationsverstärker mit hoher Versorgungsspannung verzichtet werden, wenn man den Doppel-OP mit einer schwebenden Versorgungsspannung versorgen kann. Da die Spannungsdifferenz zwischen U1 und U2 in einer Größenordnung von 100-200 mV liegt genügt eine Versorgungsspannung von  $\pm 5$  V für eine Ausgangsspannung bei 10-facher Verstärkung. Diese Versorgungsspannung kann dann mit einem kleinen DC/DC-Wandler realisiert werden, der zwei isolierte Ausgangsspannungen liefert.

Für die Spannungsmessung muss die Spannung am Knoten  $V_{last}$  ebenfalls mit einem Widerstandsteiler an den Eingangsspannungsbereich des Operationsverstärkers angepasst werden. Hier ist jedoch nur am nichtinvertierenden Eingang des OP ein Widerstandsteiler notwendig. Zur Kompensierung von Fehlern durch den Eingangsstrom des OP wird der invertierende Eingang mit einem Widerstand R3 beschaltet.



Abbildung 52: Spannungsmessung auf hohem Potential

Für die Dimensionierung soll nun  $U_{Mess} = 0,1 V_{Last}$  sein. Dazu muss R1 neun mal so groß sein wie R2. Für einen Gesamtwiderstand des Spannungsteilers von 100 kΩ lässt sich dies am einfachsten erreichen, indem man für R1 zwei Widerstände von 22 kΩ und 68 kΩ in Serie schaltet. R2 ist dann 10 kΩ groß zu wählen. R3 wird nun so gewählt, dass der Widerstandwert in etwa der Parallelschaltung von R1 und R2 entspricht. Somit werden Offsetfehler durch die gleich großen Eingangsströme kompensiert. Abweichungen sind hier jedoch nicht problematisch, so dass für R3 ein Wert von 9,1 kΩ oder auch 10 kΩ gewählt werden kann.

Der Spannungsteiler erzeugt bei einer Ausgangsspannung von 50 V einen Fehler im Ausgangsstrom von 0,5 mA, der bei einem Strombereich von  $\pm 2$  A vernachlässigt werden kann. Der Fehler entspricht bei 12 Bit Wandlern einem Fehler von  $\frac{1}{2}$  LSB.

## 3.3.5 Schalttransistoren

Als Leistungstransistoren für Schaltregler kommen je nach Anwendungsgebiet Bipolartransistoren, MOSFET oder IGBT in Frage. Beim Bipolartransistor lässt sich das schnelle Schalten nur dadurch verwirklichen, dass man die störende Speicherzeit beim Ausschalten umgeht. Wenn dies schnell gehen soll ist ein großer negativer Basisstrom nötig. Da Bipolartransistoren als Stromverstärker arbeiten führt dies beim Schalten von großen Strömen zu unhandlich großen Basisströmen.

Als zweite Möglichkeit bietet sich der IGBT an. Beim IGBT handelt es sich um einen hochsperrenden spannungsgesteuerten Bipolartransistor. Die wichtigsten Eigenschaften des IGBT sind

- Spannungsgesteuerter MOS-Eingang
- Niedrige Durchlassspannung
- Relativ niedrige Schaltfrequenz
- Geringe Temperaturabhängigkeit
- Kurzschlussfest.

Wegen seiner Robustheit wird er vor allem in Frequenzumrichtern für Drehstromantriebe und in Schaltnetzteilen größerer Leistung verwendet. Als Hauptargument gegen den Einsatz des IGBT lässt sich seine begrenzte Schaltgeschwindigkeit aufführen. IGBT sind heute bei Schaltfrequenzen über 50 kHz nicht sinnvoll einsetzbar. Da aber die Entwicklung der IGBT hin zu schnelleren Bauelementen sehr schnell erfolgt, ist in den nächsten Jahren sicher mit einer starken Verbesserung zu rechnen. MOSFET-Transistoren zeigen diese Nachteile nicht. Sie sind im Vergleich dazu

- Leicht anzusteuern (spannungsgesteuert)
- Ohne Speicherzeit und
- Lassen sich mindestens um den Faktor 10 schneller ein- und ausschalten.

Wird der MOSFET als Schalter eingesetzt, ist der Kanal entweder niederohmig oder er sperrt. Dabei werden die Verluste hauptsächlich durch den Drainstrom  $I_D$  im Kanalwiderstand  $R_{DS (on)}$  und den Schaltverlusten bestimmt. Die von den Herstellern angegebenen maximalen Drainströme der Transistoren sind nutzbar, solange die Chiptemperatur den zulässigen Wert nicht überschreitet.

Allerdings ist es nicht ganz richtig, wenn man von einem leistungslosen Ansteuern spricht. Zum Laden und Entladen der parasitären Kapazitäten ist ein Gate-Strom erforderlich. Im Unterschied zum Biopolartransistor ist dieser Gate-Strom aber nur im Augenblick des Umschaltens erforderlich. Um den Leistungs-MOSFET schnell ein- und auszuschalten sind daher niederohmige Treiber erforderlich.

Für die Auswahl eines MOSFET sind verschiedene Parameter zu betrachten:

- Schwellspannung: In den Datenblättern wird die Schwellspannung  $U_{GS(th)}$  für einen Drainstrom von  $I_D = 250 \ \mu A$  definiert. Sie liegt zwischen  $2 \ V \le U_{GS(th)} \le 4 \ V$ . Um den MOSFET als Schalter zu benutzen, muss die Gate-Source-Spannung  $U_{GS}$  deutlich über der Schwellenspannung liegen. In der Praxis sind Werte im Bereich  $8 \ V \le U_{GS} \le 15 \ V$  ausreichend.
- Schaltzeit: Obwohl ein MOSFET nur durch Spannung gesteuert wird muss bei jedem Schaltvorgang die Eingangskapazität  $C_{iss}$ , bestehend aus  $C_{GD}$ ,  $C_{GS}$  und  $C_{GB}$ , umgeladen werden. Diese Kapazität hängt von der Größe des Chips, vor allem aber von der angelegten Drain-Source-Spannung  $U_{DS}$  ab. Die Eingangskapazität wird bei  $U_{DS} = 25$  V sowie einer Gate-Spannung  $U_{GS} = 0$  V gemessen. Größenordnungsmäßig können diese Eingangskapazitäten bei einem Leistungs-MOSFET durchaus 5000 pF erreichen. Die Schaltzeit t<sub>S</sub> wird maßgeblich durch die Zeit bestimmt, die man zum Umladen des Gate benötigt. Diese ist bei gegebenem Gate-Strom direkt proportional zur Gate-Ladung  $Q_G$  und beträgt  $t_S = Q_G / I_G$ . Die Gate-Ladung  $Q_G$  wird von den Herstellern zusätzlich zur Eingangskapazität  $C_{iss}$  angegeben. Die Ein- und Ausschaltzeiten eines MOSFET vergrößert man in der Praxis durch das Einfügen eines Gate-Widerstandes  $R_G$  in die Gate-Leitung, wobei Werte unter 50 Ohm üblich sind.

- **Gate-Ladung**: Zur praktischen Dimensionierung des Gate-Treibers ist nicht die Eingangskapazität  $C_{iss}$ , sondern die Größe der gesamten Gate-Ladung  $Q_G$  maßgeblich. Die Gate-Ladung  $Q_G$  ist die Ladungsmenge, die unter betriebsnahen Bedingungen<sup>10</sup> zum Ein- und Ausschalten des MOSFET erforderlich ist. Der zum Umschalten des Gate erforderliche Strom erzeugt im Gate-Serienwiderstand und im Treiber die Verlustleistung. Die gesamte Gate-Ladung  $Q_G$  in Abhängigkeit von der Gate-Spannung  $U_{GS}$  mit der Drain-Source-Spannung  $U_{DS}$  als Parameter wird bei konstantem Drainstrom  $I_D$  in den Datenblättern der Hersteller angegeben und lässt sich daraus ermitteln. Zum schnellen Umschalten des Gate muss die Treiberschaltung in der Lage sein, vergleichsweise hohe Spitzenströme, die im Bereich von 1 A liegen können, abzugeben. Um bei hohen Anstiegsgeschwindigkeiten der Drain-Source-Spannung ein unbeabsichtigtes Einschalten des Transistors über die Miller-Kapazität  $C_{GD}$  zu verhindern, muss der Treiber selbst dann niederohmig sein, wenn der Transistor gesperrt sein soll.
- Gate-Source-Spannung: Die maximale Gate-Source-Spannung  $U_{GSmax}$  darf auf keinen Fall überschritten werden. Sie liegt in einer Größenordnung von  $U_{GS} = \pm 20$  V (beim Logik-Pegel-MOSFET  $\pm 10$  V). Die MOSFET sind gegenüber elektrostatischen Entladungen empfindlich. Gefährdet ist besonders die sehr dünne Siliziumoxidschicht, mit der die Gate-Metallisierung vom Kanal isoliert ist. Auch in der Schaltung sollte die Gate-Source-Spannung einen deutlichen Abstand von  $U_{GSmax}$ aufweisen, da sonst die Zuverlässigkeit des MOSFET beeinträchtigt wird.
- Maximaler Drainstrom: Leistungs-MOSFET können sehr hohe Ströme schalten. Der in den Datenblättern als gepulster Drainstrom  $I_{DM}$  angegebene Maximalstrom darf ausgenutzt werden. In der Praxis wird der maximale Drainstrom durch die Erwärmung des Substrats begrenzt. In den Datenblättern wird der maximale Drainstrom angegeben, der für eine Gehäusetemperatur  $T_C = 25^{\circ}$  C zulässig ist.

Die maximal zulässige Chiptemperatur beträgt im Allgemeinen  $T_J \le 150^{\circ}$  C. Für eine pulsförmige Belastung muss man die vom Hersteller angegebene thermische Impedanz des betreffenden Transistors zur Ermittlung der Chiptemperatur heranziehen.

Der Einschaltwiderstand  $R_{DS(on)}$  ist einer der wichtigsten Parameter eines als Schalter betriebenen MOSFET. Der Temperaturkoeffizient  $\alpha$  ist positiv und schwankt im Bereich von 0.7 %K<sup>-1</sup>  $\leq \alpha \leq 1.8$  %K<sup>-1</sup>. Den positiven Temperaturkoeffizienten darf man vor allem bei hohen Umgebungstemperaturen nicht vernachlässigen, da hierdurch die

<sup>&</sup>lt;sup>10</sup> Die Kapazitäten eines MOSFET sind nicht konstant. Je nach Länge der Raumladung im Kanalgebiet ergeben sich unterschiedliche Kapazitäten zwischen Gate und Bulk.

Verlustleistung ansteigt. Im Extremfall führt dies zum thermischen Weglaufen des Transistors und damit zu seiner Zerstörung.

Moderne MOSFET halten einen Betrieb im Avalanche-Durchbruch aus, der sich periodisch wiederholen darf. Sie können ohne Beeinträchtigung die beispielsweise von Streuinduktivitäten  $L_S$  verursachten Spannungsspitzen kappen. Die vom Transistor durch die Streuinduktivität zusätzlich aufgenommene Verlustleistung ist bei der Berechnung der Gesamtverluste zu berücksichtigen. Wenn die Avalanche-Festigkeit des MOSFET vom Hersteller garantiert ist kann man auf eine Bedämpfung durch RC- und RCD-Glieder, sogenannte Snubber-Netzwerke, verzichten.

Wird ein MOSFET mit inverser Spannung betrieben, dann wird die Substratdiode (der pn-Übergang zwischen Source und Drain) leitend. In Brückenschaltungen ist dies häufig der Fall, selbst wenn die beiden Transistoren abwechselnd eingeschaltet werden. Die Substratdiode ist zwar nutzbar, aber meist nicht sehr schnell. Sie lässt sich nur recht langsam wieder ausschalten, weil die Sperrverzögerungsladung  $Q_{rr}$  groß und deshalb die Sperrerholzeit  $t_{rr}$  hoch ist. Bei einigen Typen ist die parasitäre Diode jedoch so dimensioniert, dass sie als Freilaufdiode eingesetzt werden kann.

#### 3.3.6 Treiberschaltungen für MOS-Transistoren

Obwohl MOS-Transistoren eigentlich mittels einer Spannung angesteuert werden müssen insbesondere bei der Verwendung von Leistungstransistoren oftmals Treiberbausteine eingesetzt werden können, um die vorhandene Gate-Ladung schnell umladen zu können. Die Ströme die dafür kurzzeitig benötigt werden können anhand Gleichung (3.18) abgeschätzt werden.

Die Schaltzeit  $t_S$  wird maßgeblich durch die Zeit bestimmt, die man zum Umladen des Gate benötigt. Diese ist bei gegebenen Gate-Strom direkt proportional zur Gate-Ladung  $Q_G$ , die von den Herstellen in den Datenblättern angegeben wird.

$$I_G = \frac{Q_G}{t_S}$$
(3.18)

Die Gate-Ladung  $Q_G$  ist die Ladungsmenge, die unter betriebsnahen Bedingungen zum Ein- und Ausschalten des MOSFET erforderlich ist. Die minimale Schaltzeit t<sub>S</sub> ist ebenfalls im Datenblatt des Transistors angegeben und beträgt einige 10 ns. Die erforderliche Schaltzeit darf bei Transistoren die mit PWM-Sinalen angesteuert werden, nur einige Prozent der Periodendauer betragen, so dass die Transistoren bei einer Schaltfrequenz von 1 MHz in weniger als 30-50 ns ein- und ausgeschaltet werden können.

Bei einer Gate-Ladung von 10 nC und einer Schaltzeit von 30 ns ergibt dies einen kurzzeitigen Gate-Strom von 0,33 A. Der zum Umschalten des Gate erforderliche

Strom erzeugt im Gate-Serienwiderstand und im Treiber die Verlustleistung  $P_V = Q_G * U_{GSmax} * f.$ 

Zur Ansteuerung von Transistoren die auf einem unterschiedlichen Potential liegen wie der PWM-Controller müssen die Potentialdifferenzen mit Übertragern, Kondensatoren, Optokopplen oder Komparatoren überbrückt werden. Übertrager und Kondensatoren können aber nur eingesetzt werden wenn die Transistoren nicht permanent eingeschaltet sein müssen, da hier keine Gleichspannung übertragen werden kann. Vorteilhaft ist jedoch, dass hier die Hilfsspannungen entfallen können.



Abbildung 53: Ansteuerung von Leistungstransistoren mittels Kondensatoren und Komparatoren



Abbildung 54: Ansteuerung von Leistungstransistoren mittels Optokopplern und Übertragern

Optokoppler und Übertrager benötigen einen großen Bauraum und sind für schnelle Schaltungen ungeeignet. Für Hochleistungsanwendungen in quasi-komplementären Endstufen mit zwei N-Kanal Transistoren werden besondere Treiberbausteine angeboten, die bereits Level-Shifter zur Ansteuerung des "high side" Transistors integriert haben. Einige Treiber sind als 2-Kanal-Treiber ausgelegt. Sie ermöglichen es, sowohl einen "high side" als auch einen "low side" MOSFET anzusteuern. Jedoch sind diese Bausteine nicht dafür ausgelegt, auch negative Potentialdifferenzen zu überbrücken.

## 3.3.7 Kondensatoren und Induktivitäten für Schaltregler

Den Bauelementen des Ausgangsfilters muss bei Schaltreglern besondere Beachtung geschenkt werden. Die Eigenschaften des Ausgangsfilters bestimmen maßgeblich den Wirkungsgrad und die Verluste der Schaltung.

## Kondensatoren

Die Betrachtung des frequenzabhängigen Verhaltens der verschiedenen Kondensatorbauarten lässt auf deren Eignung für Schaltregler schließen. Der Impedanzverlauf in Abhängigkeit von der Frequenz entspricht bei doppelt-logarithmischer Skala einer fallenden Geraden. Theoretisch müsste diese Gerade bis auf 0  $\Omega$  abfallen. Die Kennlinie eines realen Kondensators weist jedoch ein Minimum auf, bei Frequenzen oberhalb des Minimums steigt die Impedanz wieder an. Die Ursache dafür ist, dass ein realer Kondensator einen ohmschen Widerstand aufweist der auf den stromleitenden Eigenschaften und den Abmessungen der Anschlussdrähte und des Elektrolyten beruht und zudem bei hohen Frequenzen eine Selbstinduktivität besitzt, die durch den Aufbau und die Induktivität der Anschlussdrähte bedingt ist.



#### Abbildung 55: Ersatzschaltbild eines realen Kondensators

Abbildung 55 zeigt ein vereinfachtes Ersatzschaltbild in dem versucht wird, den relevanten nichtidealen Eigenschaften eines Kondensators Rechnung zu tragen. Bei  $R_s$  handelt es sich um den ohmschen Serienwiderstand, der in der englischsprachigen Literatur ESR (*equivalent series resistor*) genannt wird. L<sub>s</sub> repräsentiert die real vorhandene Induktivität des Kondensators, die aus der Induktivität der Anschlussdrähte, der Art und Weise der Verbindung mit den Elektroden und der Form und dem Aufbau der Elektroden resultiert. Diese Induktivität kann man sich vereinfacht als in Serie zu C und R<sub>s</sub> geschaltet denken. R<sub>v</sub> ist der Verlustwiderstand des Kondensators, der auch für die Selbstentladung sorgt.



Abbildung 56: Impedanzverlauf eine Keramikkondensators

Den Impedanzverlauf eines 1  $\mu$ F Keramikkondensators mit R<sub>S</sub> = 1  $\Omega$ , L<sub>S</sub> = 10 nH und R<sub>V</sub> = 100 k $\Omega$  zeigt Abbildung 56. Bis ca. 35 MHz nimmt der Impedanzverlauf fast stetig ab. Bei 50 MHz hat die Impedanz ein Minimum erreicht. Dies lässt sich aus der Resonanz des Serienschwingkreises L<sub>S</sub> und C erklären. Die Impedanz in diesem Punkt entspricht dem ohmschen Widerstand R<sub>S</sub>. Oberhalb der Resonanzfrequenz verhält sich der Kondensator induktiv, wie am Phasenverlauf erkennbar ist. Der Einfluss von L<sub>S</sub> hat überhand genommen.

Elektrolytkondensatoren (Elkos) zeigen ein etwas anderes Verhalten. Die Frequenzeigenschaften eines Elkos sind bei weitem nicht so gut wie die eines Keramikkondensators. Dennoch werden sie häufig eingesetzt, denn sie bieten als wesentliche Vorteile eine große Kapazität bei kleinstem Raumbedarf, geringes Gewicht und einen relativ geringen Preis.

Diese Vorzüge beruhen auf dem speziellen Aufbau des Kondensators und den besonderen physikalischen Eigenschaften des hier verwendeten Dielektrikums.

Im Gegensatz zu anderen Folienkondensatoren besitzt der Elektrolytkondensator nur eine metallische Elektrode (Anode) auf die das Dielektrikum unmittelbar als dünne Schicht aufgebracht ist, während die Gegenelektrode (Kathode) durch den Elektrolyten gebildet wird.

Das Aluminiumoxid auf der Anode besitzt eine hohe Dielektrizitätskonstante von 7 bis 8 und hat eine elektrische Durchschlagsfestigkeit von etwa 10 MV/cm. Als Anoden verwendet man heute aufgeraute Aluminiumfolien. Durch die Aufrauung wird die Oberfläche der Anode erheblich vergrößert, wodurch bei gleichem Raumbedarf eine entsprechend größere Kapazität erreicht wird.

Den Gegenbelag bildet der in einer gleichzeitig als mechanischer Abstandhalter wirkenden Papierschicht gespeicherte flüssige Elektrolyt. Als Stromzuführung dient eine weitere Aluminiumfolie (meist als Kathode bezeichnet), die den negativen Anschluss bildet. Bei ungepolten (bipolaren) Elkos hat auch die zweite Folie eine Oxidschicht, so dass Gleichspannung beliebiger Polarität an den Kondensator gelegt werden kann. Die Volumenkapazität reduziert sich durch die Reihenschaltung der beiden Teilkapazitäten bei gleicher Nennspannung etwa auf die Hälfte der Volumenkapazität eines gepolten Kondensators. Ein Betrieb von Al-Elkos mit reiner Wechselspannung ist wegen der verhältnismäßig hohen Eigenerwärmung nur begrenzt möglich.

Elektrolytkondensatoren werden als Wickelkondensatoren mit nassem Elektrolyten, Wickelkondensatoren mit trockenem Elektrolyten oder Tantal-Sintertypen mit trockenem oder feuchtem Elektrolyten aufgebaut. Die trockenen Tantal-Sinterkondensatoren sind gepolte Elektrolytkondensatoren mit Sinteranoden, wobei der bei den Elektrolytkondensatoren übliche nasse Elektrolyt durch einen festen Halbleiterelektrolyt ersetzt ist. Sie zeichnen sich durch hohe Lebensdauer, geringe Temperaturabhängigkeit von Kapazität, Verlustwinkel und Impedanz, kleinen Reststrom, großen Temperaturbereich und hohe spezifische Kapazität aus und sind dabei schaltfest und rauscharm.

Die geringe Reaktivität der Tantaloxydschicht erlaubt es, Elektrolyte hoher Leitfähigkeit zu verwenden und damit einen niedrigen Serienwiderstand zu erzielen. Kapazitäts- und Verlustfaktorabhängigkeit von Temperatur und Frequenz gestalten sich dadurch besonders günstig. Die untere Temperaturgrenze kann auf -55° C oder -80° C herabgesetzt werden. Ein weiterer Vorzug der Inaktivität des Dielektrikums ist ein um den Faktor 10 bis 100 kleinerer Reststrom als bei Al-Elkos, der auch bei spannungsloser Lagerung nicht nennenswert ansteigt. Ta-Elektrolytkondensatoren weisen daher in Betrieb und bei Lagerung eine sehr hohe Lebensdauer auf. Der Temperaturbereich lässt sich auf +85° C und +125° C sowie bei Sonderausführungen auf +200° C erweitern. Die Kapazitätsausbeute von Ta-Elektrolytkondensatoren ist auf Grund der hohen Dielektrizitätskonstante und der äußerst geringen Schichtdicke des Tantaloxyds sehr hoch. Die Verwendung von Sinteranoden großer Oberfläche erlaubt kleinste Abmessungen, die von keinem anderen Kondensatortyp erreicht oder unterboten werden.

#### Induktivitäten

Induktivitäten sind im Gegensatz zu Kondensatoren oder Widerständen keine genormten Bauelemente. Sie werden hergestellt indem man einen Draht auf einen Spulenkörper aufwickelt. Kommt zu diesem Spulenkörper noch ein magnetisch wirksamer Kern dazu spricht man von Spulen mit Kern, besitzen sie keinen magnetisch wirksamen Kern werden sie anschaulicherweise Luftspulen genannt. Luftspulen haben den Vorzug, dass sie eine fast konstante Induktivität besitzen. Da es hier keine Hystereseschleife gibt, besteht ein linearer Zusammenhang zwischen der magnetischen Feldstärke H und der magnetischen Induktion B. Ohne einen magnetisch wirksamen Kern gibt es keine magnetische Sättigung. Nachteilig allerdings ist die niedrige Induktivität einer Luftspule. Um dennoch größere Induktivitätswerte zu erhalten werden hohe Windungszahlen benötigt, was wiederum zu einem hohen ohmschen Widerstand führt.

Induktivitäten mit Kern nutzen die relative Permeabilität  $\mu_r$  des verwendeten Kernmaterials, um mit kleiner Windungszahl N eine möglichst hohe Induktivität zu erreichen. Die relative Permeabilität  $\mu_r$  ist ein Proportionalitätsfaktor der angibt, um wie viel sich die Induktivität gegenüber einer Luftspule erhöht. Bei Spulen mit Kernen aus ferromagnetischen oder ferrimagnetischen Materialien besteht ein nichtlinearer Zusammenhang zwischen der magnetischen Feldstärke H und der magnetischen Induktion B. Dieser nichtlineare Zusammenhang lässt sich an der Hysteresekurve erkennen.

#### 3.3.8 Berechnung des Ausgangsfilters

Bei der Berechnung des Ausgangsfilters eines Schaltreglers wird zuerst die Induktivität festgelegt. Anhand der Formel (3.19) kann die Induktivität berechnet werden. Die Eingangsspannung U<sub>ein</sub> ist hierbei die gesamte Versorgungsspannung, also  $V_{DD} + |V_{SS}|$ , die Schaltfrequenz muss entsprechend der gewählten Schaltung eingesetzt werden.

$$L = \frac{(U_{ein} - U_{aus}) \times U_{aus}}{\Delta I_L \times f \times U_{ein}}$$
(3.19)

Der Ripplestrom  $\Delta I_L$  durch die Induktivität soll nach [103] nicht mehr als 15% des Maximalstroms betragen, [86] geht dagegen von bis zu 30% als zulässigen Ripplestrom aus. Dies gilt jedoch nur bei der Anwendung in Stromversorgungen. Da die Induktivität jedoch ohnehin kleiner als der berechnete Wert gewählt wird, wird hier zur Vereinfachung  $\Delta I_L = \frac{1}{4}I_{max}$  eingesetzt. Der maximale Wert für den Zähler ergibt sich bei der Ausgangsspannung U<sub>aus</sub> = U<sub>ein</sub>/2, so dass die Gleichung (3.20) für die maximale Induktivität aufgestellt werden kann. An der Gleichung erkennt man auch den Vorteil einer höheren Schaltfrequenz, da sich dadurch die Induktivität klein halten lässt.

$$L = \frac{U_{ein}}{I_{max} \times f} \,. \tag{3.20}$$

Der Ausgangskondensator wird nun so groß gewählt, dass die Eckfrequenz des LC-Filters kleiner als 1/10 der Schaltfrequenz f ist, um Schwingungen des Filters zu vermeiden. Im Gegensatz zu Anwendungen in der Stromversorgung darf der Kondensator nicht zu groß gewählt werden, damit die Schaltung nicht zu träge wird und nicht mehr als Lastnachbildung verwendbar ist. Damit mit der Treiberstufe auch Rechtecksignale mit ausreichender Genauigkeit und geringem Überschwingen erzeugt werden können ist dafür eine Bandbreite größer als die 10-fache Frequenz des Rechtecksignals erforderlich. Somit ergibt sich aus den beiden Randbedingungen für ein zu erzeugendes Rechtecksignal mit 10 kHz eine Schaltfrequenz von mindestens 1 MHz.

Damit sind die Nennwerte der Filterstufe bestimmt. Für die Auswahl der Bauelemente müssen jetzt die parasitären Eigenschaften und die Belastbarkeit herangezogen werden.

Die Restwelligkeit  $\Delta U_{aus}$  am Ausgang des Schaltreglers ist abhängig von dem Serienwiderstand ESR des Filterkondensators über den der Ripplestrom  $\Delta I_L$  fließen muss. Hier erkennt man, dass für eine Ausgangsspannung mit einer hohen Genauigkeit ein sehr geringer Serienwiderstand zwingend ist.

$$\Delta U_{aus} = \Delta I_L \times ESR \tag{3.21}$$

Wenn der Strom durch die Induktivität 0 werden kann, so spricht man vom Lückbetrieb. Diese Betriebsart ist in der vorliegenden Anwendung notwendig, da der Ausgangsstrom sowohl positiv als auch negativ sein kann und daher zwangsweise Nulldurchgänge aufweist. Beim Lückbetrieb ist der maximale Strom durch die Induktivität jedoch größer als der doppelte Nenn-Ausgangsstrom, so dass die Strombelastbarkeit entsprechend ausgelegt sein muss. Durch die damit notwendige Drahtdicke hat die Induktivität aber auch einen niedrigen Serienwiderstand, was sich positiv auf die Verlustleistung auswirkt. Die Baugröße wird jedoch größer.

Unter diesen Randbedingungen ergeben sich folgende Auswahlkriterien:

- I<sub>Max</sub> entspricht dem doppelten Nenn-Ausgangsstrom
- Induktivität kleiner als mit (3.20) berechnet
- Schaltfrequenz größer als 100-fache Frequenz des Ausgangssignals
- LC-Eckfrequenz kleiner als 1/10 der Schaltfrequenz
- Serienwiderstand des Kondensators geringer als nach (3.21) erforderlich.

#### 3.3.9 Snubber-Netzwerke

Für eine Reduktion des Volumens von Schaltreglern ist eine Erhöhung der Schaltfrequenz unerlässlich. Dadurch kann insbesondere die Induktivität kleiner dimensioniert werden. Um dennoch die Verlustleistung im Schalttransistor gering zu halten und die Überschwinger durch parasitäre Eigenschaften der Bauelemente zu reduzieren, werden Snubber-Netzwerke eingesetzt.

Snubber- und Clamp-Netzwerke dürfen hier nicht verwechselt werden, da sie für verschiedene Aufgaben eingesetzt werden und bei falscher Anwendung die Schalttransistoren gefährden können. Ein Snubber-Netzwerk wird verwendet, um die Höhe und die Frequenz des Überschwingens zu verringern. Dadurch wird einerseits der Schalttransistor vor hohen Spannungen geschützt und andererseits die Störstrahlung verringert. Ein Clamp-Netzwerk hingegen begrenzt nur die maximale Spannungsspitze und hat keinen Einfluss auf die Spannungsänderung dU/dt des Schaltvorgangs. Daher ist ein Clamp-Netzwerk nicht geeignet um die Störstrahlung zu reduzieren, aber es kann Halbleiter und Kondensatoren vor schädlichen Spannungsspitzen und Avalanche-Durchbruch schützen.

Typische Snubber- und Clamp-Netzwerke sind in Abbildung 57 gezeigt. Die Auswirkungen sind in Abbildung 58 anhand einer typischen Signalform gezeigt.

Die Dimensionierung des Snubber-Netzwerkes erfolgt zumeist empirisch, da die für eine exakte Berechnung notwendigen parasitären Bauelemente unbekannt sind. In [98] ist eine vereinfachte Berechnungsmethode für die praktische Dimensionierung gegeben.



Abbildung 57: Snubber- und Clamp-Netzwerke



#### Abbildung 58: Auswirkung von Snubber- und Clamp-Netzwerken

Als Dimensionierungshilfe nimmt man für den Kondensator  $C_{Snub}$  einen Wert an, der 4-10 mal so groß ist wie die Parallelschaltung aus der DS-Kapazität des Schalttransistors und der Sperrkapazität der Diode. Mit der gemessenen Zeitkonstante  $\tau$  der Überschwinger errechnet sich der Serienwiderstand zu

$$R_{Snub} = \frac{\tau}{C_{Snub}}.$$
(3.22)

Bei einer Parallelkapazität von 100 pF und einer gemessenen Zeitkonstanten von 20 ns ergeben sich damit  $C_{Snub}$  zu 1000 pF und  $R_{Snub}$  zu 20  $\Omega$ .

## 3.4 Linear geregelte Leistungsverstärker

Um eine linear geregelte Stromquelle zu realisieren die einen positiven oder negativen Ausgangsstrom  $I_{Aus}$  liefern kann werden zwei komplementäre Stromquellen wie in Abbildung 59 miteinander kombiniert. Der Strom  $I_{Aus}$  ist dabei zur Eingangsspannung  $U_{Ein}$  proportional. Wenn  $U_{Ein} = 0$  ist sind die beiden Ströme  $I_1$  und  $I_2$  gleich groß.  $I_{Aus}$  ist dann Null. Legt man eine positive Eingangsspannung an erhöht sich  $I_2$ ,  $I_1$  nimmt ab. Die Folge ist, dass ein negativer Ausgangsstrom fließt. Bei negativen Eingangsspannungen verhält es sich genau umgekehrt.

Zur Berechnung des Ausgangsstroms ermittelt man zunächst die Ströme  $I_1$  und  $I_2$  in Abhängigkeit von der Eingangsspannung U<sub>Ein</sub>. Nach Abbildung 59 gilt

$$I_{1} = \frac{\frac{1}{4}(V_{+} - U_{Ein}) - U_{BEA}}{R_{E}}$$
(3.23)

$$I_2 = \frac{\frac{1}{4}(V_- + U_{Ein}) - U_{BEA}}{R_E}$$
(3.24)

 $(V_{+} = -V_{-} und U_{BEA} ist die Basis-Emitterspannung im Arbeitspunkt). Daraus erhält man$ 

$$I_{Aus} = I_1 - I_2 = -\frac{U_{Ein}}{2R_E}.$$
(3.25)

Die Schaltung arbeitet nur dann verzerrungsfrei, wenn die Stromquellen nicht übersteuert werden. Dazu muss einerseits der Betrag der Eingangsspannung kleiner sein als  $V_+ - 4 U_{BE}$ , da sonst einer der beiden Transistoren sperrt. Andererseits muss der Lastwiderstand so niederohmig sein, dass der Betrag der Ausgangsspannung den Wert  $\frac{1}{2} V_+$ nicht überschreitet, da sonst ein Transistor in die Sättigung gehen kann.



![](_page_91_Figure_5.jpeg)

Der Nachteil der eben beschriebenen Schaltung besteht darin, dass der Ausgangsstrom nicht genau definiert ist, da er von  $U_{BE}$  bzw.  $U_{GS}$  beim Aufbau mit Feldeffekttransistoren beeinflusst ist. Darüber hinaus hat die gezeigte Schaltung keine Spannungsverstärkung, sondern nur eine Stromverstärkung. Es ist daher naheliegend diesen Einfluss durch den Einsatz eines Operationsverstärkers zu eliminieren. Abbildung 60 zeigt die entsprechende Teilschaltung für einen MOSFET.

![](_page_92_Figure_1.jpeg)

Abbildung 60: Unipolare Stromquelle mit MOSFET für große Ausgangsströme

Die Ausgangsspannung des Operationsverstärkers stellt sich so ein, dass die Spannung an dem Widerstand  $R_1$  gleich  $U_1$  wird, was allerdings nur für positive Spannungen gilt weil sonst der Transistor sperrt. Der Strom durch  $R_1$  wird  $U_1/R_1$ . Der Ausgangsstrom beträgt beim MOSFET:

$$I_1 = \frac{U_1}{R_1} \ . \tag{3.26}$$

Ein MOSFET wird verwendet, um den Einfluss der endlichen Stromverstärkung vollständig zu beseitigen. Dies ist möglich weil Feldeffekttransistoren mit einem außerordentlich kleinen Gate-Strom angesteuert werden. Da auch hier wieder ein bipolarer Ausgangsstrom benötigt wird fügt man eine weitere Schaltung der Art von Abbildung 60, nur mit einem p-Kanal FET aufgebaut, an die vorhandene nach Abbildung 61 an.

Das Widerstandsnetzwerk am Eingang wurde durch einen weiteren Operationsverstärker ersetzt. Diese Art der Ansteuerung ist in [105] beschrieben. Sie bewirkt eine bessere Nullpunktstabilität und kann als Spannungsverstärker verwendet werden.

Die beiden Ausgangsstufen werden von den Strömen  $I_1$  und  $I_2$  gesteuert, die in den Betriebsspannungsanschlüssen des Verstärkers OP1 fließen. Für die Drainströme gilt:

$$I_{D1} = \frac{U_1}{R_1} = \frac{R_2}{R_1} \cdot I_1 \tag{3.27}$$

$$I_{D2} = \frac{U_3}{R_1} = \frac{R_2}{R_1} \cdot I_2 \,. \tag{3.28}$$

Die Ausgangsstufen arbeiten also als Stromspiegel. Für den Ausgangsstrom folgt

$$I_{Aus} = I_{D1} - I_{D2} = \frac{R_2}{R_1} (I_1 - I_2).$$
(3.29)

Der Verstärker OP1 arbeitet als Spannungsfolger. Am Widerstand  $R_3$  tritt demnach die Eingangsspannung U<sub>Ein</sub> auf; der Ausgangsstrom beträgt somit

$$I_3 = \frac{U_{Ein}}{R_3} \tag{3.30}$$

Bei der Weiterleitung des Signals wird die Tatsache benutzt, dass man den Operationsverstärker als Stromknoten auffassen kann, für den nach der Knotenregel gilt

$$I_3 = I_1 - I_2. (3.31)$$

Einsetzen in (3.29) und (3.30) liefert den Ausgangsstrom

$$I_{Aus} = \frac{R_2}{R_1 \cdot R_3} \cdot U_{Ein} = \frac{U_{Ein}}{R_1} \quad \text{für R2=R3}.$$
(3.32)

Im Ruhezustand (U<sub>Ein</sub> gleich Null) ist  $I_3 = 0$  und  $I_1 = I_2 = I_R$ . Dabei ist  $I_R$  der Ruhestrom der in den Betriebsanschlüssen des Verstärkers OP1 fließt. Er ist klein gegenüber dem maximal erhältlichen Ausgangsstrom  $I_3$  des Verstärkers. Bei positiver Eingangsspannungsdifferenz wird  $I_1 \approx I_3 >> I_2$ . Der Ausgangsstrom  $I_{Aus}$  wird dann gänzlich von der oberen Stufe geliefert, während die untere sperrt. Bei negativer Eingangsspannung ist es genau umgekehrt. Es handelt sich also um eine Gegentaktstufe in AB - Betrieb<sup>11</sup>. Da der Ruhestrom in der Treiberstufe gegenüber dem maximalen Ausgangsstrom klein ist, ergibt sich der Ausgangsstrom im Ruhezustand als Differenz kleiner Größen.

$$I_{D1R} = I_{D2R} = \frac{R_2}{R_1} \cdot I_R$$
(3.33)

Dadurch wird die Nullpunktstabilität erhöht. Zudem ergibt sich ein höherer Wirkungsgrad gegenüber der Schaltung nach Abbildung 60, was besonders dann von Interesse ist, wenn man eine Schaltung für hohe Ausgangsströme auslegt. Der Operationsverstärker OP1 muss deshalb sorgfältig unter Beachtung eines möglichst niedrigen Ruhestroms ausgesucht werden.

 $<sup>^{11}</sup>$  Im AB - Betrieb erhalten die komplementären Transistoren eine Vorspannung, so dass im Nulldurchgang der Eingangsspannung  $U_{\rm Ein}$  ein kleiner Querstrom durch die Transistoren fließt. Dadurch werden die Übernahmeverzerrungen verringert.

![](_page_94_Figure_1.jpeg)

## Abbildung 61: Bipolare MOSFET-Stromquelle für große Ausgangsströme

Werden MOSFET, die selbstsperrend sind, für die Schaltung laut Abbildung 61 verwendet liegt ihr Gate-Potential innerhalb des Betriebsspannungsbereichs. Es kann dann auf positive bzw. negative Hilfsspannungen für die Operationsverstärker OP2 und OP3 verzichtet werden. Dazu muss man allerdings Operationsverstärker einsetzen deren Gleichtaktaussteuerbarkeit bis zur positiven bzw. negativen Betriebsspannung reicht.

# 4 Sensoren und Aktoren

In den letzten Jahren hat die Anzahl an Sensoren und Aktoren im Kraftfahrzeug stetig zugenommen. Zur Zeit sind in einem modernen Kraftfahrzeug über 70 Sensoren und mehr als 100 Aktoren [58] enthalten. Die Sensoren dienen dem Steuergerät zur Erfassung des aktuellen Systemzustandes bzw. dem relevanten Teil der Zustandsgrößen. Sie sind die primären Elemente in Mess- und Regelkreisen welche die verschiedenen Änderungen in der Umwelt in elektrische Signale umwandeln. Die Aktoren setzen elektrische Signale in Kräfte, Wege oder thermische Energie um, mit denen eine Beeinflussung der Umwelt erfolgt.

![](_page_95_Figure_3.jpeg)

Abbildung 62: Komponenten eines Steuergerätes

Die für die Informationsübertragung zugrundeliegenden Effekte können physikalischer, elektrischer oder (bio-)chemischer Natur sein. Daher werden physikalische und chemische Effekte benötigt mit denen die Größen der Umgebung in elektrische Signale des Steuergerätes umgewandelt werden können.

# 4.1 Klassifizierung der Sensoren

Zur Unterscheidung der Sensoren bieten sich verschiedene Möglichkeiten an. Oftmals wird eine Einordnung anhand der Wirkungsprinzipien, Materialien oder des Verwendungszweckes vorgenommen. Entscheidend für diese Arbeit sind allerdings die elektrischen Signale und deren Pegel, mit denen die Sensoren an das Steuergerät angebunden sind.

Trotzdem sollen hier zunächst die verschiedenen Einsatzgebiete von Sensoren anhand einiger Beispiele vorgestellt werden. In der Literatur ist in [15] eine Klassifizierung anhand der Wirkprinzipien vorgenommen. In [58] findet sich ein guter Überblick über integrierte Sensoren für Kraftfahrzeuganwendungen.

Temperatur	Si-Widerstandssensoren, Pt100-Widerstandssensoren, Ther-
	moelemente, Bandgap-Referenz Sensoren, Integrierte Tem-
	peratursensoren
Drehzahl	Hall-Sensoren, Gabellichtschranken, Induktive Geber
Druck	Halbleiter Drucksensoren, Piezoelektrische Sensoren, Piezo-
	resistive Sensoren, Kapazitive Sensoren
Feuchte	Kapazitive Feuchtesensoren
Lambda, Gasgemisch	Gassensoren
Füllstand, Ölqualität	Flüssigkeitssensoren, Kapazitive Sensoren
Beschleunigung	Integrierte Mikrosystemsensoren

Tabelle:	Sensoreinsatz	nach M	lessaufgabe
----------	---------------	--------	-------------

Die bekanntesten und verbreitetsten Sensoren im Kraftfahrzeug werden zur Temperaturmessung von Öltemperatur, Kühlwassertemperatur, Innenraumtemperatur und Außentemperatur und zur Bestimmung von Drehbewegungen von Kurbelwelle, Raddrehzahl und Fahrzeuggeschwindigkeit eingesetzt. Die früher vorhandenen mechanischen Lösungen wie Bimetallschalter oder Dehnstreifenthermometer sind heute elektronischen Messeinrichtungen gewichen. Die Vorteile der elektronischen Messung sind die höhere Genauigkeit der Messung und, im Gegensatz zu Bimetallschaltern z.B. der Öltemperaturkontrolle, eine kontinuierliche Messung, die ohnehin für die Motorregelung benötigt wird.

Allgemein ist hier zu beobachten, dass viele neue Anwendungen neue Sensoren benötigen, die dann allerdings auch vorhandene Sensoren ersetzen können weil deren Informationen sozusagen als Nebenprodukt mit teilweise höherer Genauigkeit trotzdem vorhanden sind. So konnte die Tachowelle zur Geschwindigkeitsanzeige gegen eine elektronisch angesteuerte Anzeige ersetzt werden, als durch die Einführung des ABS die Information über die genaue Raddrehzahl systemweit zur Verfügung stand.

Motorsteuerung	Öl- und Kühlwassertemperatur, Öldruck, Ölqualität, Lade-		
	druck, Kurbelwellendrehzahl und -position, Lambda-Wert,		
	Einspritzmenge		
Innenraum	Lufttemperatur, Sitzbelegung		
Sicherheitssysteme	Raddrehzahl, Längs- und Querbeschleunigung, Front- und		
	Seitencrash, Drehrate um die Längsachse		
Karosserie	Außentemperatur, Umgebungshelligkeit, Regen, Tankfüll-		
	stand, Reifendruck, Beladung		

Tabelle: Sensoreinsatz nach Einsatzgebieten

Die obige Tabelle zeigt nur einige der Anwendungsgebiete von Sensoren im Kraftfahrzeug.

Für die Verarbeitung der Sensorsignale sind mehrere Schritte notwendig. Zuerst muss das Sensorsignal in einer geeigneten Weise aufbereitet werden. Dazu gehören Verstärkung, Filterung und Linearisierung. Anschließend wird das Analogsignal mit einem Analog-Digital Wandler umgesetzt und dann der digitalen Signalverarbeitung zur Verfügung gestellt.

Für die Verbindung der Sensoren mit dem Steuergerät sind verschiedene Strukturen möglich. Wenn das Sensorelement keine weiteren elektronischen Komponenten enthält muss im Steuergerät die Signalaufbereitung und die Analog-Digitalwandlung vorgenommen werden. Dadurch kann jedoch das Sensorsignal bei der Übertragung leicht gestört werden, weshalb die Analog-Signalvorverarbeitung nahe am Sensor platziert werden sollte. Bei präziseren Sensoren ist häufig eine analoge Signalvorverarbeitung direkt im Sensor integriert und abgeglichen. Integrierte Analog-Digital Wandler ermöglichen eine Linearisierung der Sensorkennlinie mittels Look-up Tabellen direkt im Sensor. Dafür sind auch spezielle Signalkonditionierungsbausteine wie der TSS400 von Texas Instruments oder der AD7710 von Analog Devices erhältlich, die entsprechend programmierbar sind. Wenn auch noch eine digitale Signalverarbeitung in den Sensor integriert ist spricht man häufig von intelligenten Sensoren (Smart Sensors).

![](_page_98_Figure_1.jpeg)

## Abbildung 63: Sensorschnittstellen

Wie man in der Abbildung erkennen kann unterscheiden sich die Schnittstellen zum Steuergerät je nach Komplexität des Sensors. Für den Test der Steuergeräte bedeuten jedoch die intelligenten Sensoren einen geringeren Aufwand beim Test, da dann die Sensorfehler durch fehlerhafte Datagramme oder durch fehlerhafte Daten nachgebildet werden können.

# 4.2 Klassifizierung der Aktoren

Zur Unterscheidung der Aktoren bieten sich ebenfalls verschiedene Möglichkeiten an. Auch hier kann die Einordnung sowohl anhand der Wirkungsprinzipien, Materialien oder des Verwendungszweckes vorgenommen werden. In [48] ist ein Überblick über elektromechanische Aktoren in mechatronischen Systemen gegeben.

![](_page_98_Figure_6.jpeg)

![](_page_98_Figure_7.jpeg)

Von den Aktoren müssen verschiedene Aufgaben ausgeführt werden. Für die Beleuchtung werden Glühlampen und Leuchtdioden eingesetzt. Das Kraftstoff-Luft-Gemisch wird mit einer transformatorisch generierten Hochspannung gezündet, die kontrolliert an der Zündkerze überschlägt. Translatorische und rotatorische Bewegungen verstellen Ventile und Klappen und elektromotorische Antriebe sind für die Verstellung der Sitz- und Spiegelposition und für die Betätigung der Fensterheber und elektrischer Cabriolet-Verdecke zuständig.

Zur Einsparung von Kosten werden Aktoren teilweise auch als Sensoren eingesetzt, wenn die Stromaufnahme z.B. auf die Position des Aktors schließen lässt. Neben der Kosteneinsparung steht hier aber auch die Reduzierung der möglichen Fehlerstellen im Vordergrund [30].

#### 4.3 Umwelteinflüsse und Fehlverhalten

Im Fahrzeug führen Temperaturschwankungen, Feuchtigkeit und Vibrationen häufig zu schneller Alterung und zu Korrosion der Sensoren und Aktoren. Dazu kommt der Verschleiß der angeschlossenen Mechanik. Daraus resultieren Änderungen von Kennlinien, sporadische Aussetzer oder Totalausfälle, die im Testverlauf simuliert werden müssen.

Ein großer Teil des Hardware-in-the-Loop Tests wird für die Überprüfung der Fehlerfälle aufgewendet. Die Fehlerursachen lassen sich in zwei Kategorien einteilen. Die eine enthält elektrische Fehler, die in der Verkabelung der Sensoren und Aktoren entstehen. Die zweite Kategorie umfasst die Kategorie der Fehlfunktionen der Sensoren und Aktoren.

#### 4.3.1 Verkabelungsfehler

Typische elektrische Fehler sind Kurzschlüsse, Unterbrechungen und Signalvertauschungen. Der wohl häufigste Kurzschluss ist der zur Fahrzeugmasse, der bei schlechter Verlegung des Kabelbaums an Durchführungen durch die Karosserie entstehen kann. Durch bei der Montage verbogene Anschlusspins entstehen Kurzschlüsse zu benachbarten Pins. Kritisch sind insbesondere Kurzschlüsse zur Versorgung der Fahrzeugelektronik, da diese Leitungen vergleichsweise hohe Spannungen führen und zudem Leistung übertragen können, so dass solche Kurzschlüsse im Extremfall das angeschlossene Bauteil zerstören können. Alle Kurzschlüsse sind mit einem Widerstand behaftet der im Extremfall bis auf 0  $\Omega$  reduziert sein kann.

Eine weitere häufige Fehlerursache sind Leitungsunterbrechungen oder Übergangswiderstände. Diese müssen von dem Steuergerät erkannt werden, so dass sie nicht mit fehlerhaften Sensorwerten rechnen. Bei stromgeregelten Aktoren bewirken Übergangswiderstände ein Ansteigen der Spannung am Aktor, der vom Steuergerät leicht erkannt werden kann.

Vertauschungen von Signalen kommen durch Fehler im Kabelbaum zustande. Besonders problematisch sind Vertauschungen von Signalen, die ähnliche Informationen übertragen. Als Beispiel seien hier die vier Raddrehzahlsensoren des ABS oder Öl- und Wassertemperatursensoren des Motorsteuergerätes genannt. Solche Vertauschungen müssen sicher erkannt werden und dürfen nicht zu fehlerhaften Regeleingriffen führen.

#### 4.3.2 Fehlfunktionen von Bauteilen

Die Auswirkungen der Verkabelungsfehler sind allgemein auf alle elektronischen Komponenten und Bauteile anwendbar. Dies trifft jedoch nicht für die Fehlfunktionen von Bauteilen zu. Angesichts der ständig wachsenden Vielfalt und Komplexität der Bauteile ist es unmöglich deren Fehler allgemeingültig zu charakterisieren. Daher werden hier nur häufig auftretende Fehler von Bauteilen analysiert, die für die Modellierung der Fehler berücksichtigt werden müssen. Je nach Fehlerursache sollen drei Arten von Fehlverhalten unterschieden werden: mechanisches, elektrisches und logisches.

Mechanisches Fehlverhalten kann überall dort auftreten wo elektromechanische Aktoren wie Elektromotoren und Ventile zum Einsatz kommen. Es äußert sich in erhöhter Reibung oder als Blockieren von Aktoren. Typische Beispiele sind der Scheibenwischer, die elektrischen Fensterheber und das Schiebedach. Bei Sensoren kann mechanisches Fehlverhalten in Form von klemmenden Wegaufnehmern oder exzentrisch angebrachten Drehzahlgebern auftreten. Der Fehler äußert sich im ersten Fall in einem stationären Sensorsignal, im zweiten dagegen in zeitweiligen Ausfällen der Drehzahlsignale. Bei optischen Sensoren kann starke Verschmutzung ebenfalls zu Fehlverhalten führen.

Fehlerhafte Bauteile zeigen sich in messbaren Änderungen des elektrischen Verhaltens. Im Extremfall stellt sich ein defekter Sensor oder Aktor wie ein Kurzschluss oder eine Leitungsunterbrechung dar. Alle anderen Fälle müssen, abhängig vom Sensor oder Aktor, genau untersucht werden.

Bei intelligenten Sensoren oder Aktoren können Fehler in der Logik des Bauteils auftreten, die sich in fehlerhaften Protokollen oder Daten auf dem Bus äußern. Neben falscher Datenrate und falscher Prüfsumme kann eine Vielzahl an Fehlern auftreten, die nicht allgemeingültig klassifiziert werden können.

# 5 Signalgenerierung für den HiL-Test

Um die Emulationssysteme mit der Umwelt zu verbinden müssen geeignete Schnittstellen vorhanden sein. Beim Rapid Prototyping müssen diese Schnittstellen die Signale der angeschlossenen Sensoren aufnehmen und für die Aktoren die erforderlichen Spannungen und Ströme zur Verfügung stellen. Der Hauptenergiefluss geht hier von den Schnittstellen in die Aktoren; der Energiebeitrag, der von einigen Sensoren geliefert wird, kann hierbei vernachlässigt werden.

![](_page_101_Figure_3.jpeg)

## Abbildung 65: Energiefluss vom Steuergerät in die Systemumgebung

Beim HiL-Test ist jedoch der Energiefluss an den Schnittstellen, entgegen den meisten normalen Anwendungen, in das Testsystem hinein. Insbesondere die Lastnachbildungen müssen die vom Steuergerät eingeprägten Ströme aufnehmen. Die daraus resultierenden Anforderungen sind im Folgenden beschrieben.

# 5.1 Methoden der Nachbildung von Sensoren und Aktoren

Für die Nachbildung der Sensoren und Aktoren welche an das zu testende Steuergerät angeschlossen werden bestehen nun mehrere Realisierungsmöglichkeiten, deren Eigenschaften hier besprochen werden sollen. Neben der Genauigkeit der Nachbildung sind für die Realisierung verschiedene Randbedingungen wie Platzbedarf, Energieversorgung und Verlustleistung zu beachten.

## 5.1.1 Original Sensor / Aktor

Hierbei wird der reale Sensor bzw. Aktor an das Steuergerät angeschlossen. Diese Vorgehensweise bietet, oberflächlich betrachtet, den Vorteil, dass eine erste Inbetriebnahme des Steuergerätes schnell und zuverlässig erfolgen kann. Bei genauerer Betrachtung werden die Nachteile jedoch schnell klar.

![](_page_102_Figure_3.jpeg)

### Abbildung 66: Steuergerät mit Originallast und Fehlersimulation

Außer dem Sensor / Aktor müssen zudem noch Vorrichtungen vorhanden sein, welche die Bauelemente beeinflussen. So müssen Temperatursensoren geheizt oder gekühlt werden, um die gewünschte Information an das Steuergerät zu beeinflussen. Aktoren benötigen unter Umständen einen Antagonisten oder weitere Hilfsenergie wie z.B. Hydraulik oder Druckluft, um überhaupt in Betrieb genommen zu werden.

Die Genauigkeit der angeschlossenen Bauelemente hängt von deren individuellen Fertigungstoleranzen ab und defekte Bauelemente müssen durch vorherige Tests ausgeschlossen werden. Ebenso erfordert die gezielte Simulation von Fehlern weitere Maßnahmen, wie z.B. Relaismatrizen. Außerdem muss bei den Tests darauf geachtet werden, dass die Originallast nicht durch Überlastung zerstört wird.

Diese Vorgehensweise entspricht insbesondere bei den Aktoren dem Stand der Technik. Neben den offensichtlichen Nachteilen ist auch noch die Zeit für Umrüstungen des Testaufbaus und der Platzbedarf für die Aktoren und die Hilfsenergie als Nachteil zu nennen.

#### 5.1.2 Statische Nachbildung mit konstanten Bauelementen

Viele Aktoren, wie z.B. Glühlampen oder Relais, können durch Lastwiderstände oder RL-Kombinationen ersetzt werden, wenn das Steuergerät an den Anschlüssen hier keine weitreichende Fehlerprüfung vornimmt. Und auch einige Sensoren können einfach durch Festwiderstände ersetzt werden, wenn der Sensorwert im Testzyklus konstant bleibt.

![](_page_103_Figure_1.jpeg)

## Abbildung 67: Steuergerät mit Festwiderständen als Last

Auch hier wird durch die einfachen, festen Ersatzlasten zwar eine anfängliche Vereinfachung erzielt, aber bei Änderungen im Testzyklus oder bei neuen Testaufbauten müssen die Lasten manuell geändert werden, was dann zeit- und kostenintensiv wird. Ebenso ist weiterhin eine Fehlersimulation mit Relais notwendig, um zwischen verschiedenen statischen Ersatzlasten umzuschalten.

# 5.1.3 Statische Nachbildung mit veränderbaren Bauelementen

Besonders für die Nachbildung von Sensoren bietet es sich an, steuerbare Widerstände als Ersatzlast einzusetzen, da die Ströme bei Sensoren im Allgemeinen sehr gering sind. Damit kann zumindest der Sollbereich vieler Sensoren problemlos abgedeckt werden. Fehlerfälle können damit jedoch nur dann ohne zusätzliche Fehlersimulation simuliert werden, wenn bei den Fehlerfällen die Belastbarkeit und der Widerstandsbereich ausreichend sind.

![](_page_103_Figure_6.jpeg)

![](_page_103_Figure_7.jpeg)

Steuerbare, variable Widerstände können auf verschiedene Arten realisiert werden. Mit multiplizierenden D/A-Wandlern, also Wandlern, bei denen der Referenzeingang über den vollen Versorgungsspannungsbereich des Wandlers verändert werden darf, können Widerstände geringer Belastbarkeit nachgebildet werden. Der Widerstandsbereich reicht hier von einigen Ohm bis zu einigen Kiloohm. Wenn D/A-Wandler mit serieller Schnittstelle verwendet werden, kann durch Hinzufügen von Optokopplern in den Datenleitungen auch ein potentialfreier Widerstand simuliert werden. Das Verhältnis der Widerstandsänderung entspricht der Auflösung des Wandlers und erreicht bei einem einfachen 12 Bit Wandler bereits 1:4096.

Mit digital steuerbaren Potentiometern, z.B. der X9312 von Xircor, können auch potentialfreie Potentiometer mit drei Anschlüssen realisiert werden. Jedoch ist die Auflösung mit 32 bis 256 Schritten recht beschränkt und der maximale Widerstandswert kann nur durch Austausch des Bausteins geändert werden.

Mit diskret aufgebauten Widerstandsnetzwerken, die über Analogschalter oder Miniaturrelais geschaltet werden, kann sowohl die Anzahl der Schalter, der Endwert der Widerstandskette als auch die Belastbarkeit der einzelnen Widerstände frei bestimmt werden. Nachteilig ist hierbei sowohl der hohe Bauteileaufwand als auch die resultierende Größe der Baugruppe.

Für eine kontinuierliche Nachbildung von niederohmigen Widerständen mit hoher Belastbarkeit können Leistungstransistoren im linearen Bereich verwendet werden. Nachteilig ist die hohe Verlustleistung, die über Kühlkörper abgeführt werden muss, sowie eine erforderliche Regelung wenn der Transistor linear bis an die Sättigungsgrenze ausgesteuert werden soll.

Allen Lösungsmöglichkeiten ist die Art der Ansteuerung gemeinsam. Die Widerstandswerte werden statisch vor Beginn des Testzyklus durch den Steuerrechner eingestellt und bleiben während des Testablaufes konstant. Wenn auch kapazitives und induktives Verhalten erforderlich ist, so kann dies nur durch die Verwendung von geschalteten Netzwerken mit Kondensatoren oder Induktivitäten realisiert werden.

## 5.1.4 Dynamische Nachbildung mit komplexwertigem Verhalten

Zur Nachbildung von Lasten mit komplexwertigem Verhalten ist sowohl eine Leistungsstufe als auch eine geeignete zeitliche Ansteuerung notwendig. Bei komplexwertigen Lasten muss der Ersatzwiderstand über der Zeit verändert werden, so dass auch bei konstanter Eingangsspannung eine Stromänderung auftritt.

Die zeitliche Ansteuerung kann mittels einer Look-up-Tabelle realisiert werden, wenn das Verhalten z.B. eines Relais konstant ist und nicht auf Fehler getestet werden soll. Für die Fehlertests können mehrere Datensätze in der Tabelle abgelegt sein, um verschiedene Fehlerfälle zu simulieren [115].

![](_page_105_Figure_1.jpeg)

#### Abbildung 69: Steuergerät mit programmierbaren Lasten

Universell einsetzbar werden die Lastnachbildungen aber erst, wenn die Berechnung der Ausgabewerte programmgesteuert zur Testlaufzeit erfolgt. Dann kann zu jedem Zeitpunkt des Tests ein neuer Lastwert eingestellt werden.

Die Berechnung des Lastverhaltens erfordert zusätzliche Rechenleistung, die durch zusätzliche Simulationsrechner bereitgestellt werden muss. Diese Simulationsrechner sollten sich in unmittelbarer Nähe der programmierbaren Lasten befinden, da hier große Datenmengen übertragen werden müssen. Die Daten, die mit dem Steuerrechner ausgetauscht werden müssen, bestehen hauptsächlich aus Parametern und Steueranweisungen für die Lastmodelle.

## 5.2 Erzeugung der Schnittstellensignale

Eine erste Grobeinteilung der Schnittstellensignale kann anhand der erforderlichen Treiberbausteine durchgeführt werden. Es wird hierbei im Weiteren von Kleinleistungsschnittstellen gesprochen, wenn die Ausgangssignale direkt von dem Schnittstellenbaustein geliefert werden können (z.B. PIO Baustein 8255). Wenn für die Erzeugung der Signale integrierte Treiberbausteine verwendet werden können *oder* erhältlich sind, sollen diese Signale hier als Signale mittlerer Leistung bezeichnet werden (z.B. Schrittmotorsteuerung mit Treiberbaustein ULN2001). Hochleistungssignale zeichnen sich dadurch aus, dass die erforderlichen Treiberstufen nur unter Verwendung diskreter Leistungshalbleiter aufgebaut werden können (z.B. PWM Endstufe).

Diese Klassifizierung kann jedoch nur als grober Anhaltspunkt dienen, da zum einen bei Bussen oft ein Treiberbaustein erforderlich ist, um die Busankopplung zu realisieren und nicht etwa, weil die Treiberleistung des Schnittstellenbausteins nicht ausreichend ist, und zum anderen weil immer höher integrierte Leistungshalbleiter, zum Teil mit vielen Funktionen, entwickelt werden.

## 5.3 Digitale Schnittstellen mit TTL-Pegel

#### 5.3.1 Parallele Schnittstellenbausteine

Zur Erhöhung der Anzahl der digitalen Schnittstellen von Mikroprozessoren werden Bausteine eingesetzt, die am Datenbus des Prozessors angeschlossen sind und mittels eines Adressdecoders im Speicherbereich des Prozessors angesprochen werden können.

Der einfachste Baustein ist ein Register, bei dem die CLK-Leitung von der Adressdecodierung angesteuert wird. Für spezielle Steueraufgaben sind parallele Schnittstellenbausteine erhältlich, bei denen mehrere Register mit einer Ansteuerlogik, Statusregistern und Kontrollregistern in einem Baustein integriert wurden. Die bekanntesten Bausteine sind der 8255 für Prozessoren der Intel-Familie sowie der 68230 für Prozessoren der Motorola-Familie. Beide Bausteine bieten drei 8 Bit Ports, von denen ein Port in zwei 4 Bit Teile für Steuerleitung aufgeteilt ist. Beide Bausteine bieten die Möglichkeit, Interrupts auszulösen, wenn sich die Eingangssignale ändern.

## 5.3.2 I/O-Ports von Mikrocontrollern und FPGAs

Auf die oben erwähnten Schnittstellenbausteine kann verzichtet werden, wenn genügend freie I/O-Ports zur Verfügung stehen. Insbesondere verfügen viele Mikrocontroller und FGPAs hier über eine große Anzahl an Ressourcen die für die Anwendung programmiert werden können.

Bei Mikrocontrollern muss jedoch darauf geachtet werden, dass viele Ports mit mehreren Funktionen belegt sind, die nur alternativ ausgewählt werden können. Dies reduziert die verfügbaren freien Pins je nach Anwendung erheblich.

Mittels FPGAs wird auch die Ansteuerung der 32 seriellen Busse auf der Basisplatine (siehe Kapitel 6.2.4) realisiert. Hier wird neben einer hohen Anzahl an I/O-Pins auch viel Logik und Register benötigt. In [13] ist eine Testplattform für die hier eingesetzten DSP-Module beschrieben, bei der mittels vier XC4000 FPGAs über 300 Testpins zum DSP-Modul realisiert wurden.

## 5.3.3 Serielle Schnittstellen und Busse

Neben dem CAN-Bus werden bei Kraftfahrzeugsteuergeräten oft RS-232 Schnittstellen und vermehrt der LIN-Bus [57] eingesetzt. Der LIN-Bus basiert auf der RS-232 Schnittstelle, wird aber in einer 1:N Topologie mit einer 1-Draht Verbindung verwendet, bei der das Steuergerät als Master an verschiedene Slaves Befehle und Daten verschieken kann.

Für die Erzeugung der komplexen Schnittstellenprotokolle werden integrierte Bausteine auf dem Markt angeboten. Es ist allerdings auch möglich, diese Protokolle mit einem schnellen Mikrocontroller durch Software zu Emulieren. Dies ist notwendig wenn kein Schnittstellenbaustein zur Verfügung steht oder im Testverlauf fehlerhafte Protokolle erzeugt werden müssen, was mit den integrierten Bausteinen nicht möglich ist. Protokollfehler auf der physikalischen Ebene können auch mit zusätzlichen Schaltungen erzeugt werden, die an einen sonst fehlerfreien Bus angeschlossen werden.

Für die Erzeugung von Nachrichten mit falschem Inhalt, z.B. fehlerhafte Temperaturinformationen, genügt ein Gateway mit zwei Schnittstellenbausteinen und einem weniger leistungsfähigen Mikrocontroller, der die Daten für das zu testende Steuergerät mit Fehlinformationen versieht. Die Kommunikation der übrigen Busteilnehmer kann dabei fehlerfrei erfolgen.

# 5.4 Digitale Schnittstellen mit Leistungstreibern

Abhängig von der Anwendung werden komplementäre Treiber, Open-Collector bzw. Open-Drain Treiber und seltener auch Open-Emitter bzw. Open-Source Treiber eingesetzt. Zur Richtungsumkehr von Elektromotoren werden diese im Brückenzweig von H-Brückenschaltungen betrieben.

![](_page_107_Figure_5.jpeg)

![](_page_107_Figure_6.jpeg)

Open-Collector bzw. Open-Drain Treiber bieten den Vorteil, dass die Ansteuerung der NPN bzw. N-Kanal Transistoren einfach erfolgen kann, weil die Ansteuerspannung des Bipolartransistors bzw. MOSFET auf die Masse des Steuergerätes bezogen ist. Die geschaltete Spannung kann dabei weit über der Versorgungsspannung des Steuergerätes liegen, da nur die Spannungsfestigkeit des Schalttransistors entscheidend ist. Zusätzlich lassen sich Stromfühlerwiderstände in die Emitter- bzw. Source-Leitung einfügen. Unter der Bezeichnung *ProFET* sind diese Transistoren mit integriertem Stromfühler und
Übertemperaturabschaltung z.B. von Infineon erhältlich. Nachteilig bei dieser Ansteuerung ist allerdings, dass die Transistoren den Aktor gegen Masse schalten, wodurch zwei Kabel zum Aktor erforderlich werden.



Abbildung 71: Anschlussmöglichkeiten für Lasten

Mit Open-Emitter bzw. Open-Source Treibern wird die Versorgungsspannung des Aktors geschaltet und es kann hier der Aktor mit nur einem Kabel angeschlossen werden, da die Rückleitung über die Fahrzeugkarosserie erfolgt. Allerdings erfordert diese Ausführung entweder Transistoren vom P-Typ, die schlechtere Leitungseigenschaften besitzen, oder es müssen für NPN oder N-Kanal Transistoren zusätzliche Level-Shifter oder Hilfsspannungsquellen bereitgestellt werden. Mittlerweile sind auch High-Side Schalter der ProFET Familie erhältlich, die auch den Level-Shifter integriert haben.

Komplementäre Treiber bestehen aus jeweils einem Transistor vom N-Typ und einem vom P-Typ, oder aus zwei Transistoren vom N-Typ bei denen der High-Side Transistor mit einem Level-Shifter angesteuert wird. Komplementäre Leistungstreiber werden aus Kostengründen nur dort eingesetzt, wo dies nicht vermeidbar ist. In Rapid Prototyping und HiL-Anwendungen werden komplementäre Treiber bevorzugt eingesetzt, da sie hier mehr Konfigurationsmöglichkeiten bieten.

Für die Ansteuerung von Elektromotoren werden Brückenschaltungen verwendet, um die Drehrichtung des Motors bei einfacher Spannungsversorgung ändern zu können. An Stelle von zwei Relais mit Umschaltkontakten werden hier für Gleichstrommotoren vier Transistoren eingesetzt. Damit ist bei Ansteuerung eines Transistors mit PWM Signalen auch eine Leistungsregelung möglich. Für 3-Phasen Drehstrommotoren werden Brückenschaltungen mit sechs Transistoren verwendet, wobei ein Brückenzweig jeweils eine Phase des Motors ansteuert.



Abbildung 72: H-Brückenschaltung, Drehstrombrückenschaltung

## 5.5 Datenwandler für Analogsignale

Zur effektiven Ein- und Ausgabe von Analogsignalen in Rapid Prototyping oder HiL-Anwendungen ist der Einsatz von integrierten A/D- und D/A-Wandlern unumgänglich. Die Geschwindigkeit und Auflösung der Wandler sollte höher sein als die Geschwindigkeit und Auflösung der endgültigen Steuergeräte. Bei Verwendung von Wandlern mit 8 Bit Auflösung im Steuergerät sollten mindestens Wandler mit 10 Bit eingesetzt werden. Wenn die Ein- und Ausgangssignale der Entwicklungs- und Testplattform einen wesentlich weiteren Bereich als die Signale der Steuergeräte abdecken muss dies bei der Auflösung zusätzlich berücksichtigt werden. Jede Verdoppelung des Signalbereiches im Vergleich zum Bereich des Steuergerätes erfordert ein weiteres Bit Auflösung der Wandler.

Bei der erreichbaren Auflösung darf jedoch die notwendige analoge Signalverarbeitung nicht unberücksichtigt bleiben. Damit kein wiederholter aufwändiger Abgleich der Signalanpassung notwendig wird, müssen die Offset und Verstärkung bestimmenden Widerstände eine Toleranz von weniger als 1 % aufweisen. Die daraus resultierenden linearen Fehler können leicht in der Software korrigiert werden. Bei einer Auflösung von 12 Bit entspricht dann ein Fehler von 1 % einem Fehler von 40 LSB; dies entspricht 0000 0010 1000<sub>B</sub>. Dieser Bereich muss daher mindestens in der Software für Korrekturen vorgesehen werden.

Als Schnittstellen zum Digitalrechner sind parallele oder serielle Busse üblich. Serielle Busse erfordern zusätzlichen Aufwand, um die Daten mit dem Digitalrechner auszutauschen. Sie bieten aber den Vorteil, dass die Anzahl der übertragenen Datenbits im Gegensatz zu Wandlern mit parallelen Bussen leicht in der Software geändert werden kann, wenn Wandler mit höheren Auflösungen eingesetzt werden sollen. Außerdem ist nur bei seriell angesteuerten Wandlern eine galvanische Trennung mittels Optokopplern sinnvoll realisierbar.

# 5.6 Signalgeneratorbausteine

Mit den bekannten Signalgeneratorbausteinen, wie z.B. XR2206 von Exar, ICL8038 von Intersil und MAX038 von Maxim, können auf einfache Weise sehr genaue Signale erzeugt werden. Die Bausteine besitzen getrennte Ausgänge für Sinus-, Dreieck- und Rechtecksignale. Die hohe Genauigkeit der Frequenzerzeugung wird zum Teil durch den Einsatz von PLL-Schaltkreisen erreicht, die jedoch einige Signalperioden zum Einschwingen benötigen. Die Steuerung der Bausteine geschieht über analoge Steuerspannungen, die für einen geringen Frequenzjitter aus einer Spannungsreferenz abgeleitet sein sollten.



Abbildung 73: Blockschaltbild Signalgeneratorbaustein

Diese Bausteine können jedoch nur Wechselstromsignale erzeugen, die untere Grenzfrequenz liegt bei einigen Hz. Die Ausgangssignale sind darüber hinaus, im Gegensatz zu den erforderlichen Signalen, von hoher spektraler Reinheit, so dass diese Bausteine für die Anwendung in HiL Testsystemen ungeeignet sind.

# 5.7 Feldprogrammierbare Analogbausteine

An Stelle der Berechnung der Ausgabegrößen mit einem Digitalrechner können die Werte auch direkt mit einem Analogrechner erzeugt werden, der das selbe Verhalten wie die nachzubildende Last hat. Für die Anwendung in konfigurierbaren Systemen sind heutzutage bereits einige feldprogrammierbare Analog-Arrays (FPAAs) erhältlich, die ähnlich wie FPGAs aus Blöcken und Verbindungskanälen aufgebaut sind. Diese enthalten analoge Grundkomponenten wie Operationsverstärker, Inverter, Addierer und Multiplizierer.

Bei dem MPAA100 [74], der von Motorola entwickelt wurde, können über programmierbare Routing-Kanäle verschiedene Analogschaltungen realisiert werden. Einstellbare Widerstände sind in diesem Baustein als Switched-Capacitor Schaltung realisiert, bei der ein Kondensator mittels Analogschaltern zwischen dem Eingangstor und dem Ausgangstor umgeschaltet wird. Der äquivalente Widerstandswert ist dabei proportional zur Umschaltfrequenz der Analogschalter. Für Filter und Integratoren können verschiedene Kapazitäten mittels Analogmultiplexern in den Schaltungen konfiguriert werden. Die integrierten Bauelemente des MPAA100 sind jedoch die einzigen Bauelemente, die bei der Konfiguration des Bausteins ausgewählt werden können.



#### Abbildung 74: Struktur des MPAA100

Der TRAC-020 (Totally Reconfigurable Analog Circuit) von Zetex [113] besitzt wesentlich einfacher aufgebaute Grundzellen, die nur wenige Grundschaltungen realisieren können. Als Grundschaltungen stehen Addition, Negation, Logarithmus, Antilogarithmus und Einweggleichrichtung ohne externe Bauelemente zur Auswahl.

Außerdem werden für weitere Schaltungen wie Verstärkung, Integration und Differentiation zusätzliche externe Bauelemente benötigt. Dies ist jedoch der Vorteil dieses Bausteins gegenüber dem MPAA100, bei dem ausschließlich die internen Bauelemente ausgewählt werden können.

Als Beispiele sind die Funktionen Multiplikation/Division, Verstärkung, Integration und Differentiation mit einem TRAC-Baustein realisiert. Blöcke ohne Symbol sind ausgeschaltet und Blöcke mit dem Symbol NIP geben das Eingangssignal unverändert an den Ausgang weiter.



#### Abbildung 75: Struktur TRAC-020

Allerdings ist die Anzahl der Grundfunktionen der momentan erhältlichen Bausteine nicht sehr hoch, so dass selbst bei der Verwendung von einem FPAA-Baustein pro elektronischer Last keine komplexeren Regler erstellt werden können.

Die Untersuchungen am Institut für Technik der Informationsverarbeitung (siehe [68]) haben gezeigt, dass auch die spezifizierten Daten oftmals nicht eingehalten werden. So liegt z.B. die nutzbare Bandbreite bei fast allen Bausteinen unterhalb der Werte des Datenblatts. Darüber hinaus sind die Bausteine nur in größeren Gehäusen erhältlich, was gerade bei der Vielzahl der notwendigen Bausteine ihre Verwendung ausschließt.

## 5.8 Linear geregelte Treiber

Von verschiedenen Firmen werden Operationsverstärker mit hohen Ausgangsströmen (z.B. National Semiconductor LM3886 bis 11,5 A) und hoher Spannungsfestigkeit (z.B. Apex PA89 bis 1200 V) angeboten. Diese Bausteine sind jedoch, bis auf wenige Ausnahmen (z.B. TCA365) sehr teuer. Aufgrund der Funktionsweise haben Operationsverstärker jedoch insbesondere bei kleinen Ausgangsspannungen einen sehr schlechten Wirkungsgrad und auch der 4-Quadranten Betrieb wird nicht von allen Bausteinen ermöglicht, so dass hier bei der Auswahl besonders darauf zu achten ist.

Der Wirkungsgrad einer linear geregelten Treiberstufe mit der Versorgungsspannung  $U_{Batt}$  errechnet sich zu:

$$P_V = (U_{Batt} - U_{aus}) \cdot I_{aus} \,. \tag{5.1}$$

Das folgende Diagramm zeigt die Zusammenhänge:



Abbildung 76: Wirkungsgrad lineare Treiberstufe

Durch geeignete Beschaltung können sowohl der Versorgungsspannungsbereich als auch die Treiberleistung integrierter Operationsverstärker erhöht werden. Die Verlustleistung der gesamten Schaltung bleibt jedoch konstant und wird nur auf die zusätzlichen Leistungstransistoren verteilt.

Die Operationsverstärker haben jedoch eine sehr hohe Genauigkeit und geringe Verzerrungen, so dass ein Einsatz insbesondere für die Nachbildung von präzisen Sensoren wie Widerstandssensoren (Temperaturfühler oder Potentiometer), bei denen nur geringe Ströme erforderlich sind, vorteilhaft ist.

# 5.9 Schaltreglermodule

Nach den Ergebnissen der bisher vorgestellten Realisierungsmöglichkeiten für analoge Schnittstellen wurde deutlich, dass keine der Schnittstellen alle Anforderungen bezüglich Spannung, Strom und Geschwindigkeit erfüllen konnte. Darüber hinaus ist insbesondere die Erzeugung von Analogsignalen mit Leistungsoperationsverstärken mit sehr hohen Verlustleistungen behaftet, was einen Einsatz in Systemen mit einer hohen Anzahl an Signalen auf einer Schnittstellenkarte aufgrund der erforderlichen Kühlung nahezu unmöglich macht.



Abbildung 77: Wirkungsgrad getaktete Treiberstufe

Der Vergleich von konventionellen Netzteilen und Schaltnetzteilen führte schließlich auf eine Lösung unter Einsatz von Schaltreglermodulen. Dies verspricht bei hohen Ausgangsströmen sowohl einen gesteigerten Wirkungsgrad der Signalerzeugung als auch eine kompaktere Bauweise der Schnittstellenmodule.

Die Verlustleistung lässt sich hier aus den Durchlassverlusten des Schalttransistors und den Umschaltverlusten berechnen.

$$P_{V} = I_{aus}^{2} \cdot R_{DS(on)} \frac{U_{aus}}{U_{Batt}} + \frac{1}{2} \cdot U_{aus} \cdot I_{aus} \cdot t_{ein+aus} \cdot f$$
(5.2)

Die Versorgungsspannung der Schaltung ist  $U_{Batt}$ , die Umschaltverluste entstehen zu den Zeiten in denen der Transistor noch nicht vollständig ein- bzw. ausgeschaltet ist.

Die erforderliche Rückspeisefähigkeit, also die Fähigkeit zur Leistungsaufnahme als auch zur Leistungsabgabe, erfordert eine gemischte Struktur aus einem BUCK Converter und einem BOOST Converter, wie dies im Kapitel 3 bereits beschrieben wurde. Durch diese Struktur können mit einer einzigen Schaltung sowohl die Sensoren als auch die Aktoren und die Fehlerfälle nachgebildet werden.

Die Einschränkungen beim Einsatz der Schaltreglermodule ergeben sich aus der Welligkeit der Ausgangsspannung bzw. des Ausgangsstroms und einer begrenzten Bandbreite, da das Ausgangsfilter einen Tiefpass mit einer vergleichsweise niedrigen Grenzfrequenz darstellt. Diese Einschränkungen liegen aber in der Struktur der Schaltung begründet und können prinzipiell nicht vollständig eliminiert werden. Mit optimierten Filterbauelementen und einer hohen Schaltfrequenz lassen sich diese Nachteile aber minimieren.

# 5.10 Klasse D Audioverstärker

Für portable Multimedia-Geräte wurden spezielle Audioverstärkerbausteine entwickelt die ähnlich arbeiten wie Schaltregler. Auch hier steht ein hoher Wirkungsgrad im Vordergrund, weil die Geräte bevorzugt mit Batterien oder Akkus betrieben werden.

Als Beispiele finden sich der LX1720 von Linfinity (Microsemi), der ZXCD1000 von Zetex und der MAX4295 von Maxim. Die Bausteine erzeugen zwei gegenphasige Ausgangssignale, zwischen die der Lautsprecher geschaltet wird. Damit kann die maximale Ausgangsleistung erhöht werden und Gleichtaktfehler werden wirkungsvoll unterdrückt.

Für die Anwendung als Schnittstellentreiber in Testsystemen müssen jedoch einphasige Signale erzeugt werden können, was nur bei Änderung der Außenbeschaltung möglich ist. Zusätzlich muss dann noch die DC-Fähigkeit der Schaltungen untersucht werden.

# 6 Die HiL-Testplattform

In diesem Kapitel soll nun die Hardware für das Testsystem näher beschrieben werden. Das gesamte Testsystem benötigt einen Zentralrechner zur Steuerung des Testablaufes. Auf diesem Rechner können auch die Modelle der Sensoren und Aktoren erstellt werden. Die Berechnung des Fahrzeugmodells erfolgt auf einem zentralen Simulationsrechner der über einen leistungsstarken DEC Alpha-Prozessor verfügt. An den Bus des Simulationsrechners sind mehrere Ein-Ausgabekarten angeschlossen die mit den zu testenden Steuergeräten verbunden sind. Die Nachbildung der Lasten erfolgt im bestehenden System mit individuell an die Steuergeräte angepassten Lastnachbildungen die über einen Steuerbus während des Tests beeinflusst werden können.

Die neue HiL-Testplattform muss nun in das bestehende System integriert werden. Als Schnittstelle steht entweder der interne oder der externe Parallelbus zur Verfügung. Da der interne Bus mit einem proprietären Protokoll betrieben wird und auch nicht beliebig weit nach außen verlängert werden konnte, musste der externe Parallelbus gewählt werden, der nur einen 6 Bit Adressraum mit 32 Bit Datenbusbreite bereitstellt.



Abbildung 78: Struktur des Testsystems

Die Abarbeitung der Sensor- und Aktormodelle erfolgt nun dezentral mittels DSP-Modulen direkt auf den Steckkarten die die Schnittstellensignale erzeugen. Die DSP-Module sind alternativ über den externen parallelen Bus, den Debug-Port oder über CAN-Bus mit dem Zentralrechner verbunden. Durch die Festlegung auf maximal 32 Schnittstellenmodule je Steckkarte ergibt sich ein sehr kompaktes und modulares Konzept, welches die optimale Ausnutzung der vorhandenen Ressourcen ermöglicht.

# 6.1 Systemkonzept

Da bei der Hil-Simulation von unterschiedlichen Steuergeräten eine Vielzahl verschiedener Signale erzeugt werden muss liegt es nahe, auch hier verschiedene Schnittstellenmodule für unterschiedliche Signalklassen einzusetzen. Hierbei wird jedoch für die Lastnachbildung keine Unterscheidung mehr zwischen analogen und digitalen Signalen durchgeführt, da Signale an digitalen Schnittstellen für die Fehlersimulation ohnehin mit wechselnden Pegeln erzeugt werden müssen. Ebenso entfällt die Unterscheidung zwischen Ein- und Ausgang, da die Schnittstellenmodule sowohl als Stromquelle als auch als Stromsenke betrieben werden können.

Für Signale mit geringem Strombedarf und hohen Anforderungen an die Signalgüte werden bevorzugt Leistungsoperationsverstärker eingesetzt. Bei mittlerem Strombedarf für die Sensor- und Aktornachbildung können kleine Schaltreglermodule verwendet werden, die universell einsetzbar sind und einen hohen Wirkungsgrad erreichen. Für Aktorsignale mit sehr hohem Strombedarf oder für die Versorgung der Steuergeräte mittels einer Bordnetznachbildung kommen Schaltreglermodule zum Einsatz, die mehr als einen Modulsteckplatz benötigen können oder deren Leistungselektronik außerhalb der Testplattform angebracht ist. Die Schnittstellen müssen auch für das zukünftige Bordnetz mit 42 V geeignet sein.

Zur Vervollständigung des Systems werden dann noch Module benötigt mit denen die Kommunikationsschnittstellen getestet werden können, sowie Module mit denen eine größere Anzahl einfacher digitaler Signale emuliert werden können, die ohne Fehlertest auskommen.

Damit die Schnittstellenmodule unabhängig vom verwendeten Steckplatz eingesetzt werden können, sollen die Schnittstellenmodule eine Modulerkennung unterstützen die es dem DSP mindestens gestattet, den Modultyp und die Revisionsnummer zu erkennen. Wünschenswert ist die Erweiterung der Modulkennung um Kalibrationsdaten oder eine eindeutige Seriennummer, um jedes Modul mit einem Offset- und Verstärkungswert abgleichen zu können.

### 6.1.1 Zeitanforderungen und Genauigkeit

Die Berechnung des Fahrzeugmodells erfolgt mit einer Abtastrate von 10 ms bei Systemen, die mit dem Innenraum und mit Komfortfunktionen zu tun haben. Funktionen der Motorsteuerung und Sicherheitssysteme werden mit einer Abtastrate von 1 ms berechnet.

Die Steuergeräte erzeugen zum Teil PWM-Signale zur Ansteuerung von Aktoren mit einer Frequenz von einigen 100 Hz bis zu 10 kHz. Damit die Reaktion auf diese Signale schnell genug erfolgt ist für die Lastnachbildung eine Abtastrate von weniger als 100 µs erforderlich. Innerhalb dieser Zeit müssen die Istwerte eingelesen, verarbeitet und ein neuer Sollwert ausgegeben werden.

Die Genauigkeit der erzeugten Signale darf nicht zu hoch gefordert werden. In den Steuergeräten werden oft Analog/Digital Wandler mit weniger als 8 Bit Auflösung eingesetzt. Ein Testsystem muss eine höhere Auflösung besitzen als das Testobjekt, um auch einen höheren Spannungs- und Strombereich abzudecken. Auflösungen von 16 Bit sind auf alle Fälle als zu hoch und technisch schwer realisierbar anzusehen. Daher ist die Verwendung von 12 - 14 Bit Wandlern sinnvoll.

## 6.1.2 Anforderungen an Betriebssicherheit von Lasten und Umwelt

Die Betriebsspannungen müssen auf der Leiterplatte gegen Überlastung abgesichert sein. Die Ausgänge der elektronischen Lasten müssen gegen Überstrom und Überspannung abgesichert werden. Aufgrund der Vielzahl der Lasten ist eine wiederverwendbare Absicherungsmaßnahme wünschenswert. Schmelzsicherungen scheiden somit aus. Zum Überstromschutz bieten sich wiedereinschaltende Sicherungen an.



#### Abbildung 79: Absicherung der Lastmodule

Jedes der Lastmodule ist für einen Nennstrom von 2 A dimensioniert. Die SMD-Steckverbinder die für die Lastmodule und die Basisplatine verwendet werden erlauben jedoch nur einen maximalen Strom von 1 A pro Kontakt. Daher wurden für jeweils ein Ausgangssignal zwei Kontakte des Steckverbinders vorgesehen. Damit Module mit einem geringeren Nennstrom von bis zu 1 A auch noch zuverlässig abgesichert werden können wurden auf der Basisplatine zwei Sicherungen je Modulsteckplatz vorgesehen. Zum Schutz der Module vor Überspannung von außen sind Dioden gegen die Versorgungsspannungen des Moduls geschaltet, da sonst ein Strom über die Leistungstransistoren und Dioden fließen würde. Bei 32 Modulen mit je 2 A Ausgangsstrom summiert sich der Strom auf den Versorgungsleitungen im Extremfall auf über 64 A. Dieser Fall tritt jedoch in der Praxis nicht auf, so dass hier die Leiterbahnbreiten und die Absicherung auf 32 A dimensioniert wurden.

Aufgrund der geringen Anzahl an Spannungsversorgungspins am externen Parallelbus ist eine externe Spannungsversorgung für die digitalen Schaltkreise wie z.B. die Busankopplung notwendig. Daraus ergibt sich das Problem, dass entweder der Bus schon aktiv ist und das Businterface auf der Basisplatine noch nicht mit Spannung versorgt ist, oder der umgekehrte Fall. Aufgrund der Clamp-Dioden zum Schutz gegen elektrostatische Entladungen an den Eingangspins digitaler Schaltkreise kann ein Strom vom Eingang über die Clamp-Diode am positiven Versorgungsspannungszweig in den Eingang hineinfließen, wenn der Baustein nicht auf dem Potential der Versorgungsspannung gehalten wird. Da der Versorgungsspannungszweig sehr niederohmig ist fließt ein Kurzschlussstrom, der den treibenden Ausgang bzw. das treibende Bauelement zerstören kann. Als Maßnahme muss die Busschnittstelle mit Bustransceivern aus der ABT Logik-Familie abgesichert werden. Solche Bausteine enthalten keine Clamp-Dioden an den Eingangspins und gewährleisten hochohmige Ausgänge während des Versorgungsspannungsanstiegs.

## 6.1.3 Initialisierung und Selbsttest

Das System muss sich nach dem Einschalten oder einer Rücksetzanforderung in einem definierten Zustand befinden, d.h. alle Hardwarekomponenten müssen rückgesetzt sein. Anschließend ermöglicht dies einen ordnungsgemäßen Start eines Initialisierungsprogramms. Dieses konfiguriert die Hardware und die Prozessoren und bereitet das System für die Ausführung von Anwendungssoftware vor. So können bereits Kommunikationsprogramme laufen, um Programme und Daten vom übergeordneten Rechnersystem auszutauschen. Wichtig ist, dass innerhalb dieser Prozedur auch Selbsttests der Komponenten durchgeführt werden. Hardware wie Speicher und Prozessoren werden mit geeigneten Verfahren überprüft, die letzten gespeicherten Zustandswerte werden ausgelesen und verglichen.

# 6.1.4 Zusätzliche Anforderungen an die Simulationsumgebung 'Fahrzeug'

In Fahrzeugen der Firma DaimlerChrysler befinden sich zwei CAN-Busse, CAN B und CAN C, sowie weitere serielle Schnittstellen und Bussysteme. Die beiden CAN-Busse werden auch bei der Simulation eingesetzt. Es sind daher zwei CAN-Controller auf der HiL-Basisplatine vorzusehen.

Für eine Fehlersimulation auf den seriellen Bussen müssen zusätzliche Schnittstellenmodule vorgesehen werden, die dann entweder mit einem CAN-Bus Modul oder mit einer RS232-Schnittstelle bestückt werden können.

Da einige Steuergeräte eine Vielzahl einfacher digitaler Signale von Schaltern in Bedienfeldern abfragen oder entsprechende Signallampen ansteuern, sollten zwei der Steckplätze auch 8-fach Digital-I/O Module aufnehmen können.

### 6.1.5 Wiederverwendbarkeit des Konzepts und des Entwurfs

Das Interface zum Hostrechner über den externen Parallelbus stellt einen Flaschenhals dar. Die Ankopplung an diesen Bus ist aber Voraussetzung, um das bestehende System nicht verändern zu müssen. Daher muss zur Vergrößerung des Adressraumes zuerst die Adresse und danach die Daten übertragen werden.

Um auch bei zukünftigen Erweiterungen den Entwurf wiederverwenden zu können wird ein Konzept vorgeschlagen, das durch Dual-Port RAMs unabhängig vom Hostbus-Interface ist und nach entsprechender Schnittstellenanpassung auch mit Standard-Bussen wie VMEbus oder CompactPCI zusammenarbeitet.

### 6.1.6 Mechanische Anforderungen

Als Größe der Basisplatine wird aufgrund der vorhandenen 19-Zoll-Einschubschränke 233,4 mm Höhe (6 HE) und 220 mm Tiefe festgelegt (Doppel-Europa-Card). Sie wird senkrecht in die vorhandenen Racks eingeschoben. Es stehen in der Breite 8 TE = 40,64 mm zur Verfügung. Auf der Rückseite muss oben ein 5 x 32-poliger VG-Steckverbinder angeordnet sein. Dieser stellt die Verbindung zum externen Parallelbus her. Unten befindet sich ein frei belegbarer 5 x 32-poliger VG-Steckverbinder über den die Verbindung zum Steuergerät und zur Spannungsversorgung erfolgt. An der Frontblende sollen Prüfbuchsen, Statusanzeigen und Bedienelemente angebracht werden.

Auf der Leiterplatte sind Steckplätze für die Schnittstellenmodule in Form von Buchsen vorzusehen, da diese robuster als Stecker sind. Sie müssen ein eindeutiges, verpolungssicheres Einstecken bei spannungsloser Leiterplatte ermöglichen. Von diesen Steckplätzen sind 32 gefordert. Sie werden mit A1-A16 und B1-B16 bezeichnet.



#### Abbildung 80: Anordnung der Steckplätze auf dem Basisboard

Die Schnittstellenmodule müssen senkrecht auf der Basisplatine angeordnet werden, damit die anfallende Verlustleistung effektiv abgeführt werden kann. Dazu muss unterhalb der Basisplatinen ein Lüftereinschub montiert werden.

Aus der Breite der Frontplatte von 40,64 mm, der Höhe der Basisplatine von 220 mm, der Größe der DSP-Platinen von 55 x 80 mm und der Anzahl der Steckplätze ergibt sich für die Schnittstellenmodule eine Platinengröße von maximal 75 x 38 mm und eine Moduldicke von maximal 10,16 mm. Bei diesen Abmessungen wird deutlich, dass nur oberflächenmontierbare Bauteile verwendet werden können.

Da beim Test von Fehlersituationen das erhöhte Risiko der Zerstörung einer Lastnachbildung besteht sollte das System modular aufgebaut sein und über Selbsttestfähigkeiten verfügen. Ebenso ist auch eine direkte Platzierung der DSPs auf der Basisplatine, auf der sich die elektronischen Lasten befinden, nicht sinnvoll. Dort wird sehr viel Leistung umgesetzt, die im Fehlerfalle benachbarte Baugruppen zerstören oder die Platine unbrauchbar machen könnte. Dann wären teure DSPs, die unter Umständen noch funktionstüchtig sind, nicht mehr nutzbar. Eine sinnvolle Lösung bietet die Nutzung von DSP-Modulen. Sie können unabhängig von der Basisplatine ausgetauscht werden, also sowohl wenn sie defekt sind als auch zum Aufrüsten mit leistungsstärkeren DSP-Modulen.

Ein solches DSP-Modul wurde bereits am Institut für Technik der Informationsverarbeitung entwickelt (*Moscito-Board* [37]). Es besitzt schnellen externen Speicher sowie Flash-Speicher zum Abspeichern von Programmen und Daten. Für die Kommunikation sind eine synchrone und eine asynchrone serielle Schnittstelle und ein CAN Controller auf dem Moscito-Board integriert.

# 6.2 Basisplatine der Testplattform

Die Moscito-Boards verwenden einen TMS320C32 DSP, der bei 50 MFlops pro Abtastzyklus von 100 µs 5000 Instruktionen durchführen kann. Abzüglich externer Speicherzugriffe, Daten- und Kommunikationstransfers bleiben näherungsweise 1500 Instruktionen. Bei 32 angestrebten elektronischen Lasten bedeutet dies durchschnittlich etwa 50 Instruktionen pro Last und pro Zyklus. Um auch für komplexe Simulationsmodelle genügend Rechenleistung zu haben, können mehrere DSPs diese Aufgabe übernehmen.

Mit der Option mehrere DSPs einsetzen zu können kann die Rechenleistung modular gesteigert werden. Bei Verwendung mehrerer DSPs ist ein geeignetes Multiprozessorkonzept zu entwerfen, das sowohl den modularen Ausbau wie auch den Betrieb mehrerer DSPs unterstützt. Im Folgenden wird ein Konzept vorgestellt das den speziellen hier gegebenen Anforderungen gerecht wird. Ausgangspunkt ist hier die Erweiterung zum Multiprozessorsystem. Bei geringeren Anforderungen an die Rechenleistung kann auch ein DSP ausreichend sein.

## 6.2.1 Multiprozessorkonzept

Im Falle mehrerer digitaler Signalprozessoren kann man Vorteile bei der Parallelisierung erreichen, wenn ein Simulationsmodell jeweils nur einem Prozessor zugeordnet wird. So muss ein Simulationsmodell nicht auf mehrere Prozessoren verteilt werden, was eine Synchronisation und Kommunikation erfordern würde. Diese Forderung richtet sich zwar mehr an die Software, ist hier aber durchaus sinnvoll, da jeder DSP im Durchschnitt 16 Modelle berechnen soll. In diesem Fall muss nur eine Synchronisation nach jedem Abtastzyklus, nach einem vollständigen Simulationszyklus des ganzen Fahrzeugs oder zu einem beliebigen gewünschten Zeitpunkt erreicht werden.

Dies ist hier eine wichtige Eigenschaft, da eine Interprozess-Kommunikation bei typischen Multiprozessorsystemen als leistungsbestimmender Faktor angesehen werden muss. Da kein besonders hoher Kommunikationsaufwand zwischen den DSPs zu erwarten ist stellt eine enge Kopplung über einen einzigen parallelen Systembus kein Nadelöhr dar. Ein solches Multiprozessorsystem nutzt einen gemeinsamen, globalen Speicher *(shared memory)*, der von allen Prozessoren über den Systembus angesprochen werden kann. Der auf den DSP-Modulen vorhandene lokale Speicher ist für ein *Shared-Memory* Multiprozessorsystem wichtig, da nur bei prozessorübergreifenden Operationen auf den globalen Speicher zugegriffen werden muss. Die eigentlichen Berechnungen können über den lokalen Bus im lokalen Speicher bearbeitet werden. Des weiteren soll das System zukünftige Prozessor-Boards mit leistungsstärkeren DSPs unterstützen.

Die DSP-Module welche die Berechnung der Modelle durchführen können damit auch auf alle Steckplätze der Basisplatine zugreifen. Dies ist notwendig, um unabhängig von der Partitionierung der Software Fehlertests durchführen zu können, bei denen z.B. ein Kanal der von DSP 1 berechnet wird mit einem Kanal der von DSP 2 berechnet wird kurzgeschlossen werden soll. Mit diesen Überlegungen und dem folgenden Buskonzept ergibt sich die Struktur von Basis- und Verbindungsplatine.



Abbildung 81: Buskonzept für 2 DSP-Boards

Die FPGAs, welche die Schnittstellenmodule ansteuern, benötigen einen 16 Bit-Datenbus, die CAN B/C-Controller und CAN/UART-Steckplätze lediglich 8 Bit. Nur der externe Parallelbus des HOST ist 32 Bit breit. Es wird daher ein peripherer 16 Bit-Bus verwendet, der mit dem HOST über zwei 16-Bit breite Dual-Port RAMs verbunden ist. Die Dual-Port RAMs werden von Seiten des peripheren Busses über das LSB des peripheren Adressbusses wechselseitig ausgewählt, können aber auf Seiten des HOSTs mit einem 32 Bit Wort geschrieben und gelesen werden. Des weiteren werden diese Dual-Port RAMs genutzt, um die Kommunikation zwischen den beiden DSP-Boards zu ermöglichen.

Der Vorteil dieses Konzepts ist die einfache und konsistente Ansteuerung der Hardware von beiden DSP-Modulen. Für beide DSPs sind die Adressen der Peripherie gleich. Die Hardware-Busarbitrierung macht Zugriffe bei zwei bestückten DSP-Boards für die Software transparent. So können z.B. beide DSPs auf den gleichen Peripherie-Baustein zugreifen und es kann auch ein DSP die ganze Peripherie ansprechen. Es ist vorgesehen, dass die DSPs sich gegenseitig durch eine Interruptanforderung unterbrechen können (z.B. zur Synchronisation).

Platziert man neben den FPGAs auch die beiden Dual-Port RAMs auf der Basisplatine, so muss nur der periphere 16-Bit Bus zu den DSP-Boards geführt werden, d.h. zur Verbindungsplatine. Auf dieser werden dann die beiden zusätzlichen CAN-Controller, Bustransceiver, Busarbitrierungslogik sowie die Stecker zur Verbindung mit den DSP-Boards realisiert. Abbildung 82 zeigt die Struktur der Verbindungsplatine.



## Abbildung 82: Steckkonzept Basisplatine / DSP-Board / Verbindungsplatine

Um den peripheren Datenbus (D0-D15) und den peripheren Adressbus (A0-A13) sowie CAN und Steuersignale von der Verbindungsplatine auf die Basisplatine zu führen, genügt nun eine 2 x 25 polige Steckerleiste (SMD).

# 6.2.2 Verbindungsplatine

Da der Daten-, Adress- und Steuerbus des DSPs auf dem Moscito-Board nur an Buchsen auf der Oberseite zugänglich ist, wird eine Verbindungsplatine notwendig. Diese erstreckt sich oberhalb der beiden Moscito-Boards über deren volle Breite und besitzt die entsprechenden Gegenstecker auf der Unterseite. Es bietet sich an, die Busarbitrierung und Bussteuerung sowie die Zusammenführung der beiden DSP-Busse zum Systembus ebenfalls auf der Verbindungsplatine zu platzieren.



Abbildung 83: Blockschaltbild der Verbindungsplatine

Die beiden bidirektionalen synchronen seriellen Schnittstellen (SSC) der DSPs werden nach oben auf die Verbindungsplatine geführt. Dort sind sie in zwei IN-OUT-Paaren getrennt zugänglich. Über Flachbandkabel und Buchsen in Schneid-Klemm-Technik können leicht Erweiterungstopologien wie Token-Ring oder bidirektionale Verbindungen aufgebaut werden.



Abbildung 84: Erweiterung der Rechenleistung a) Token-Ring b) Hochleistungs-DSP

# 6.2.3 Dual-Port RAMs für die Host-Bus Kommunikation

Da der bestehende Parallel-Bus des Hostrechners nur 6 Adressleitungen besitzt wurde entschieden, für die Buszugriffe einen Controller zu implementieren der die Buszugriffe über drei Adressen erlaubt. Damit sind insgesamt 16 Basisboards je Rack adressierbar.



## Abbildung 85: Konzept Hostinterface mit Dual-Port RAMs

Bei der Datenübertragung wird ein 32-bit Wort gleichzeitig auf beide RAMs verteilt (siehe Abbildung 85). Um die 4k Worte der benutzten Dual-Port RAMs vollständig ansprechen zu können ist eine Erweiterung des Adressraumes notwendig. Hierzu wird ein Adresszähler verwendet. Dieser ist 12 Bit breit und kann durch einen Zugriff auf die unteren 12 Datenbit des Adressregisters gesetzt werden. Durch den integrierten Adresszähler kann die Anzahl der Buszugriffe bei Blockübertragungen nahezu halbiert werden.



#### Abbildung 86: Funktionsblöcke des Hostbus-Controllers

Das Datenregister am Offset 00b ist 32 Bit breit. Ein Zugriff hierauf wird direkt an das Dual-Port RAM gerichtet und die Speicherzelle an der aktuellen Adresse des Adresszählers gelesen oder geschrieben. Ist das 'Increment enable'-Bit des Adressregisters gesetzt, so wird nach einem Zugriff auf dieses Register der Adresszähler um 1 erhöht.

Das 32 Bit Adressregister am Offset 01b ist nur beschreibbar. Über die unteren 12 Datenbit werden die korrespondierenden Adressbits gesetzt. IE ist das 'Increment enable'-Bit.

				-													
Bit	D31	D30			D12	D11	D10	D09	D08	D07	D06	D05	D04	D03	D02	D01	D00
Name	IE	-	//	L	-	A11	A10	A09	A08	A07	A06	A05	A04	A03	A02	A01	A00

#### Abbildung 87: Hostinterface Adressregister

Über das Semaphorenregister (Offset 10b) können die in Hardware implementierten Semaphoren der beiden verwendeten Dual-Port RAM Bausteine IDT7024 [45] angesprochen werden. Da es sich um zwei 16-Bit breite Bausteine handelt und die Semaphoren jeweils das Bit 0 des Bausteins benutzen, werden die Semaphoren vom Hostbus auf den beiden Datenbits D0 und D16 der untersten 8 Adressen (bzw. deren Spiegelbereiche) angesprochen. Somit stehen 16 Semaphoren zur Verfügung.

Tritt am Dual-Port RAM ein Konflikt auf beim gleichzeitigen Schreiben auf die gleiche Adresse von beiden Seiten, so erhält nur eine Seite den Zugriff auf die Speicherzelle. Die andere erhält eine Busy-Signal. Wird dieses Signal auf der Hostbus-Seite angezeigt, dann wird das DPR\_BUSY-Bit gesetzt. Es kann gelesen werden und muss durch Schreiben einer '1' explizit gelöscht werden. Der Host-Bus Controller wurde mit einem Lattice ispLSI1016 CPLD realisiert. Der Baustein ist in der Schaltung programmierbar. Daher wurden die entsprechenden Anschlüsse auf einen Programmierstecker gelegt.

#### 6.2.4 Schnittstelle zu den Analogmodulen

Die Schnittstellenmodule werden durch FPGAs angesteuert die auch für jedes Modul die Register für Soll- und Istwerte bereitstellen. Somit werden alle Schnittstellenmodule auf Speicherbereiche des DSP abgebildet (Memory-Mapped I/O). Die FPGAs lesen hierbei zyklisch die Istwerte von Strom und Spannung aus und schreiben den Sollwert an das Schnittstellenmodul. Diese Vorgehensweise hat den Vorteil, dass die DSPs jederzeit den aktuellen Zustand aller Schnittstellenmodule ohne Wartezeit auslesen können. Damit die Daten jederzeit konsistent sind ist der Datenbus zum DSP doppelt gepuffert.

Die Datenübertragung erfolgt seriell mit 2Mbit/s. In jedem Zyklus der Modellberechnung müssen drei 12 Bit Werte übertragen werden. Mit den erforderlichen Wartezeiten nach Aktivieren der Chip-Select Signale sowie den Wartezeiten bei den Analog-Digital Wandlern benötigt ein vollständiger Zyklus 25 µs. Damit können die Zeitanforderungen nur erfüllt werden, wenn jedes Schnittstellenmodul einen eigenen seriellen Bus zur Verfügung hat. Um eine synchrone Wandlung aller Module zu erreichen, müssen alle seriellen Busse die Daten in der gleichen Reihenfolge übertragen.

Zum Ansprechen des Digital-Analog Wandlers und der Analog-Digital Wandler auf den Analogmodulen werden somit jeweils 5 unabhängige und 3 gemeinsame digitale Signale benötigt. Ein Shutdown-, ein Select- und ein Spannungs-/Strommodus-Auswahlsignal bilden drei Eingangssignale. Eine bidirektionale serielle Datenleitung und ein Fehlerausgangssignal sind weitere jeweils individuell notwendige Signale. Ein Taktsignal sowie zwei Adressleitungen werden von mehreren elektronischen Lasten gemeinsam genutzt. Aufgrund der Eingangskapazitäten der angeschlossenen Bausteine und der Treiberleistung der FPGA Ports sind die gemeinsam genutzten Signale mehrfach am FPGA vorhanden.

Je ein FPGA steuert eine Modulzeile mit 16 Modulen. Jedes Modul benötigt 5 unabhängige Steuersignale (/ERROR, /MSEL, U/I, /SHDN, DATA). Daraus folgen mindestens 80 Signale pro FPGA. Werden die FPGAs auf der Verbindungsplatine integriert müssen mindestens 160 Signale über Stecker herangeführt werden. Integriert man die FPGAs auf dem Basisboard müssen lediglich 16 Daten- und maximal 14 Adressleitungen (16k Adressraum des DSP) sowie die Steuersignale, die ohnehin zum Teil für die Digital-I/O-Steckplätze benötigt werden, über Stecker geführt werden. Eine Platzierung dieser Bausteine auf der Basisplatine ist daher sinnvoll. Aufgrund der folgenden Abschätzung wurde ein Baustein der Firma Xilinx ausgewählt.

Tabelle: Anzahl der Signale je FPGA

Signal	Pro Modul	I/O pro FPGA
/ERROR, /MSEL, U/I, /SHDN, DATA	5	80
SCLK, ADR0, ADR1	3	3
CSx	1	3
OSC, RESET, R/W, /IOR, /IOW		5
D0-D15		16
A0-A11		12
Control		5

Tabelle: Anzahl der	Flipflops je FPGA	
Registerabschätzung	Pro Modul	<b>Pro FPGA</b>
Deterblesler		

**Σ 124 I/Os** 

Registerabschatzung	Pro Modul	Pro FPGA
Datenblock:		
Register	4*16 + 6 Bit	1120 Bit
Steuerlogik	10 Bit	160 Bit
Steuerwerk:		20 Bit
Statusregister:		10 Bit
DSP-Schnittstelle		40 Bit
		Σ 1350 FFs

## Tabelle: Auswahl der FPGA

Xilinx FPGA	Gehäuse	I/O Pins	Register
Spartan XCS20	208 PQFP	max.160	1120 FFs
Spartan XCS30	208 PQFP	max.169	1536 FFs
Spartan XCS40	208 PQFP	max.169	2016 FFs

Die Bausteine aus der Xilinx Spartan Familie weisen insbesondere die Eigenschaft auf, dass die Look-up-Tabellen der CLBs auch als Register verwendet werden können. Diese Eigenschaft kommt bei diesen Anforderungen sehr zum Tragen, so dass mit wenigen CLBs die benötigten Registerstrukturen realisiert werden können.

Es können jedoch auch Bausteine der XC4000E-Familie eingesetzt werden. Dazu müssen an 5 Pins jeweils 2 Widerstände platziert werden von denen jeweils nur einer bestückt wird. Zwei getrennte Widerstände sind gegenüber 'Dreifach-Pads' besser, da so für jeden Widerstand ein Koordinatenpaar für den Bestückungsautomaten vorhanden ist. Bei 'Dreifach-Pads' gibt es nur ein Koordinatenpaar, was zu Schwierigkeiten in der automatischen oder halbautomatischen Bestückung bzw. Überprüfung führt.

Das Design des Analogmodul Controllers wird im Flash-ROM der Moscito-Boards abgelegt. Dazu wird das Ausgabe-File (*design.bit*) des Xilinx-Fitters unverändert in eine Page des Flash-ROMs programmiert. Das Ausgabe-File besteht aus einem Header und einem seriellen Bitstrom der Konfigurationsdaten des FPGAs. Der Programmteil zur Konfiguration liest die Daten ein und leitet diese an die FPGAs weiter.

Die nachfolgende Abbildung gibt einen Überblick über die Funktionsblöcke der FPGAs. Die detaillierte Beschreibung der einzelnen Blöcke sowie die Realisierung kann in [70] nachgelesen werden.



Abbildung 88: Funktionsblöcke der FPGAs

# 6.2.5 Anforderungen an die Spannungsversorgung

Als Versorgungsspannungen sind 6 verschiedene Spannungen notwendig. Die elektronischen Lastnachbildungen benötigen folgende Versorgungsspannungen:

- +5 V analog (digitale Schaltkreise werden hierüber versorgt)
- -5 V analog
- MOSFET-Gatesteuerspannung 8 V unter V<sub>DD</sub>
- MOSFET-Gatesteuerspannung 8 V über  $V_{SS}$
- +14 V bis +30 V positive Betriebsspannung ( $V_{DD}$ )
- +20 V bis +60 V positive Betriebsspannung für 42 V Anwendungen
- 0 V bis -20 V negative Betriebsspannung (V<sub>SS</sub>)
- 0 V bis –20 V negative Betriebsspannung für 42 V Anwendungen.

Die notwendige Absicherung der Module und der Spannungsversorgung wurde weiter oben bereits beschrieben. Zur Absicherung werden sogenannte PolySwitch-Fuses verwendet. Diese Bauelemente bestehen aus einer Polymerschicht zwischen zwei Elektroden. Das Polymer besitzt einen stark nichtlinearen, positiven Temperaturkoeffizienten. Fließt ein zu hoher Strom erwärmt sich das Bauelement und erhöht dadurch seinen Widerstand. Solange der Fehler nicht behoben ist behält es den hochohmigen Zustand durch die Wärme bei, die sich aus dem Haltestrom und der nun hohen abfallenden Spannung ergibt. Ist der Fehler behoben kühlt die PolySwitch-Sicherung ab und 'schaltet' sich wieder ein.



#### Abbildung 89: Abschaltverhalten von parallel geschalteten PolySwitch-Sicherungen

Da die PolySwitch-Sicherungen an verschiedenen Stellen parallel geschaltet werden wurde auch der Stromverlauf von zwei PolySwitch-Sicherungen untersucht. Für die 32 A Absicherung der Versorgungsspannungen  $V_{DD}$  und  $V_{SS}$  sind jeweils zwei 16 A PolySwitch-Sicherungen parallelgeschaltet.

Die beiden Hauptspannungen  $V_{DD}$  und  $V_{SS}$  können in einem weiten Bereich variabel sein. Dies ermöglicht auch die Verwendung der Plattform für 24 V Bordnetze. Allerdings muss darauf geachtet werden, dass die Summe von  $V_{DD} + |V_{SS}|$  kleiner ist als die Spannungsfestigkeit der eingesetzten Leistungstransistoren, Siebkondensatoren und der beiden Schaltwandler für die Hilfsspannungen.

Für die Anwendung in 42 V Bordnetzen müssen die Treiberschaltungen und die Hilfsspannungsversorgung auf dem Basisboard angepasst werden. Durch die geringeren erforderlichen Ströme können die Leistungstransistoren und Siebkondensatoren leicht angepasst werden, da sich die Gehäusegrößen nicht oder nur geringfügig ändern. Darüber hinaus müssen nur noch einige Spannungsteiler angepasst werden. Eine Verwendung einer einzigen Basisplatine in gemischten Anwendungen mit 14 V und 42 V Bordspannung wird nicht empfohlen sondern die Lastnachbildungen sollten, nach Versorgungsspannungen getrennt, mit verschiedenen Basisplatinen erfolgen.



#### Abbildung 90: Realisierung der 5 V Versorgungen

Zur Erzeugung der Hilfsspannungen für die MOSFET Treiber werden zwei integrierte Schaltwandler eingesetzt. Für die Hilfsspannung  $V_{SS}$ +8 V wird der Schaltwandler in der Standardapplikation betrieben, da hier die Ausgangsspannung 8 V über der negativen Versorgungsspannung liegt.



#### Abbildung 91: Schaltung für die negative Hilfsspannung

Wenn eine negative Versorgungsspannung  $V_{SS}$  von mindestens –10 V vorhanden ist kann die Schaltung mit GND als positive Versorgungsspannung betrieben werden. Dies ist z.B. bei der Verwendung der Basisplatine für 42 V Bordnetze notwendig, da so der Versorgungsbereich des Schaltwandlers reduziert wird. Durch den Eingangsspannungsbereich zwischen  $V_{DD}$  und  $V_{SS}$  ist es auch möglich,  $V_{SS}$  bis auf 0 V einzustellen.  $V_{SS}+8$  V liefert dann eine positive Spannung von 8V. Dazu muss  $V_{DD}$  mindestens 12 V betragen. Aber auch die Analogmodule selbst benötigen eine Spannung von mindestens 12 V an  $V_{DD}$  zur korrekten Funktion. Eine Schottky-Diode ist mit der Kathode an GND und der Anode an  $V_{SS}$  angeschlossen. So wird verhindert, dass bei offenem  $V_{SS}$ - Eingang der Ausgang  $V_{SS}$ +8 V nicht geregelt wird und damit auf VDD-Potential liegt. Ist  $V_{SS}$  offen kann der Schaltregler auch weiterhin arbeiten, da ein Strom durch die Diode zurück nach GND fließen kann.

Für die positive Hilfsspannung muss ein zusätzlicher Operationsverstärker eingesetzt werden der die Spannungsdifferenz zwischen Eingang und Ausgang auf 8 V regelt.



Abbildung 92: Schaltung für die positive Hilfsspannung

## 6.2.6 Steckplätze für serielle Busmodule und einfache digitale Module

Um eine einfach vom DSP ansteuerbare serielle Schnittstelle mit ausreichender Datenübertragungsrate realisieren zu können ist eine parallele 8 Bit Datenverbindung zum DSP erforderlich. Der CAN-Controller 82572 von INTEL benötigt hierfür 24 Bussignale (D0-D7, A0-A9, CS, RESET, R/W, IOR, IOW, OSC), die mit der angedachten 2reihigen Erweiterung (zusammen 22 Pins) nicht realisiert werden können. Deshalb wird X2 zusätzlich um eine Spalte auf 2 x 13 Pins erweitert. So stehen 24 unabhängige Pins zu Verfügung. Die somit zur Verfügung stehenden Signale sind auch für die Bausteine für synchrone und asynchrone serielle Schnittstellen ausreichend.

Des Weiteren ist eine abweichende Steckerbelegung für die geplanten Digital-I/O Module erforderlich um die 8 I/O-Leitungen an den VG-Steckverbinder zu legen. Die Belegung der 1. Steckerreihe wurde weiterhin konstant gehalten, so dass alle Steckplätze unverändert mit Analogmodulen bestückt werden können.

Zum Schutz gegen das Einsetzen eines CAN/UART-Moduls in einen Digital-I/O Steckplatz wird beim CAN/UART-Steckplatz die zusätzliche 13. Spalte auf der von X1 abgewandten Seite angefügt. Beim 8-Kanal I/O Steckplatz wird die 13. Spalte hingegen auf der X1 zugewandten Seite angefügt (siehe Abbildung 93). So ist sowohl bei falschem Einsetzen eines Kommunikations- als auch eines 8-Kanal I/O-Moduls jeweils eine Stiftreihe frei. Damit kann ein fehlerhaftes Einsetzen schnell erkannt werden.



Abbildung 93: Schematische Darstellung der 3 verschiedenen Steckplätze

# 6.2.7 Überblick Basisplatine

Die Abbildung 94 zeigt die Basisplatine mit den beiden DSP-Modulen und der Verbindungsplatine. Die DSP-Module und die Verbindungsplatine sind für die bessere Übersicht hochgesetzt.





# 6.3 4-Quadranten Analog-Modul mit Schaltregler

Insbesondere aufgrund der Verlustleistungsbetrachtung wurde für Signale mit einem erhöhten Strombedarf bis zu 2 A ein Konzept mit Schaltreglern realisiert. Im Unterschied zu den Anwendungen in Netzteilen kommt hier jedoch eine Gegentaktendstufe mit positiver und negativer Versorgungsspannung zum Einsatz, da so gezielt positive und negative Ausgangsspannungen bei positiven oder negativen Strömen erzeugt werden können. Im weiteren Verlauf der Arbeit soll die Stromrichtung so festgelegt sein, dass positive Ströme aus den Schnittstellen herausfließen. Daraus ergibt sich eine Leistungsabgabe wenn die Ausgangsspannung und der Ausgangsstrom das gleiche Vorzeichen besitzen. Da bei diesem Konzept sowohl Ströme als auch Spannungen positiv und negativ erzeugt werden können sind in einem U/I-Schaubild Bereiche in allen 4 Quadranten abgedeckt. Man spricht daher vom 4-Quadranten-Betrieb der Schnittstelle<sup>12</sup>.



## Abbildung 95: 4-Quadranten-Betrieb

Die verschiedenen möglichen Fälle des Leistungsflusses sind hier noch einmal zur Übersicht aufgeführt. Bei genauer Analyse der Betriebsarten des Moduls wird deutlich, dass bei positivem Ausgangsstrom die Topologie eines Buck-Converters vorhanden ist, während sich das Modul bei negativen Ausgangsströmen wie ein Boost-Converter verhält. Zur Verdeutlichung sind daher in Abbildung 96 die jeweils nicht angesteuerten Transistoren durch Dioden dargestellt. Nur im Übergangsbereich zwischen positivem und negativem Ausgangsstrom werden zeitweise beide Transistoren wechselseitig angesteuert. Dabei muss darauf geachtet werden, dass die Ansteuerung unter Berücksichtigung aller Verzögerungszeiten niemals beide Transistoren einschaltet, da dies zur Zerstörung der Bauelemente führen würde.

<sup>&</sup>lt;sup>12</sup> Die meisten Schnittstellen können ihre positive Ausgangsleistung nur in einem Quadranten erzeugen. Elektronische Lasten nehmen meist Leistung in zwei Quadranten auf.





Der erste Prototyp der Treibermodule wurde für die Lastnachbildung von Aktoren in 14 V Bordnetzen entworfen. Unter Berücksichtigung der geforderten Über- und Unterschwinger die durch induktive Lasten verursacht werden können wurde ein erforderlicher Versorgungsspannungsbereich von -10 V bis +30 V spezifiziert.

Die Platinengröße ist aufgrund der Forderung von 32 Modulen je Basisplatine daher begrenzt. Daher muss die Platine beidseitig bestückt werden und es können ausschließlich oberflächenmontierte Bauelemente verwendet werden.

#### 6.3.1 Blockschaltbild

Zunächst soll anhand des Blockschaltbildes eine Übersicht über das Schaltreglermodul gegeben werden. Der zentrale Baustein ist der PWM-Controller TL1454 von Texas Instruments. Der Baustein zeichnet sich durch zwei unabhängige Fehlerverstärker und PWM-Komparatoren aus und ist in der Lage PWM-Ausgangssignale mit bis zu 2MHz Schaltfrequenz zu erzeugen. Der zweite Kanal ist im Ausgangstreiber gegenüber dem ersten Kanal invertiert.

Der unabhängige Zweikanalbetrieb ist aufgrund der gemischten Topologie erforderlich. Bei Verwendung von zwei getrennten Bausteinen müssen diese sonst synchronisiert werden, um Kurzschlussströme durch die Treibertransistoren zu vermeiden. Die hohe maximale Schaltfrequenz erlaubt den Einsatz von kleineren Bauelementen für das Ausgangsfilter und damit eine Miniaturisierung der Baugruppe.



#### Abbildung 97: Blockschaltbild des Treibermoduls

Der Steuerbaustein ist in der Lage Leistungs-MOSFET direkt anzusteuern, wenn diese die selbe Versorgungsspannung haben. Dies ist jedoch in der vorliegenden Anwendung nicht der Fall, da sowohl die positive als auch die negative Versorgungsspannung variabel und größer als die Versorgungsspannung des Schaltreglerbausteins sind. Daher ist eine zusätzliche Schaltung für die Gate-Ansteuerung (1a und 1b) der MOSFET vorhanden die zugleich eine Potentialverschiebung vornimmt.

Die MOSFET Transistoren, die Induktivität und die Glättungskondensatoren sind die Bauelemente über die der Ausgangsstrom eingestellt wird. Bei diesen Bauelementen muss insbesondere das Layout und das parasitäre Verhalten beachtet werden.

Zwischen dem Ausgangsfilter und den Ausgangsklemmen ist ein Stromfühlerwiderstand eingefügt an dem auch die Ausgangsspannung gemessen wird. Die Knotenpunkte des Stromfühlerwiderstandes sind im weiteren mit *LRC* und *Last* bezeichnet. Zur Reduzierung von Fehlern durch Übergangswiderstände wurde ein Stromfühlerwiderstand in 4-Leiter Technik ausgewählt.

Mit zwei Messschaltungen für Strom und Spannung werden die Signale an die Pegel der A/D Wandler angepasst. Gleichzeitig wird so für den Ausgangsstrom und die Ausgangsspannung eine Referenzgröße erzeugt die im Fehlerverstärker mit dem Führungssignal verglichen wird. Das Führungssignal wird durch einen D/A Wandler auf der Treiberschaltung erzeugt und besitzt den selben Wertebereich von 0 bis 5 V wie die Messgrößen. Dadurch wird eine Umschaltmöglichkeit zwischen Stromregelung und Spannungsregelung ermöglicht, für die der Analogschalter *S1* eingesetzt wird.

Die Überstromabschaltung (Signal *Fehler*) des PWM-Regelbausteins wird auf dem Schnittstellenmodul durch einen Fehlerspeicher und eine Abschaltung der Gate-Ansteuerung ergänzt. Das Fehlersignal kann auch als Statussignal von den DSPs ausgelesen und nach Beseitigung des Fehlers mit dem Freigabesignal zurückgesetzt werden.

Im Folgenden werden die erwähnten Baugruppen nun ausführlich beschrieben und die Dimensionierung anhand von Simulationsergebnissen erläutert.

#### 6.3.2 PWM-Controller

Die beiden Kanäle des PWM-Controllers müssen unterschiedlich beschaltet werden, damit je nach Stromrichtung immer nur ein Transistor angesteuert wird. In Abbildung 98a sind die Ausgangssignale des PWM-Controllers bei identischer Beschaltung abgebildet. In Abbildung 98b sind die Ausgangssignale bei der vorgeschlagenen Beschaltung dargestellt. Hierbei ist deutlich zu erkennen, dass mit größerer Referenzspannung auch die beiden PWM-Signalkämme auseinanderwandern bis das gewünschte Verhalten eingestellt ist.



Abbildung 98: Vergleich der PWM-Ausgangssignale a) Gleiche Ansteuerung b) Unterschiedliche Ansteuerung

Die Ausgänge der internen Operationsverstärker des PWM-Controllers sind an den Anschlüssen COMP1 und COMP2 herausgeführt, um in der Rückkoppelung eine Frequenzgangkompensation vorzunehmen. Da hier beide Kanäle zu jedem Zeitpunkt den gleichen Verlauf aufweisen müssen wurde hier die Kompensation in einen gemeinsamen Regler vorverlegt. Der Regler liefert im stationären Betrieb eine Ausgangsspannung von 1,25 V, so dass der Reglerausgang direkt auf den nichtinvertierenden Eingang der Operationsverstärker geschaltet wird.



#### Abbildung 99: Beschaltung der Fehlerverstärker des PWM-Controllers

Damit der zweite Kanal die gewünschte Verschiebung erhält wird nicht die 1,25 V Referenzspannung, sondern eine geringere Spannung von 1,02 V auf den Fehlerverstärker geschaltet.

#### 6.3.3 Messschaltungen

Die Strommessung erfolgt über die Messung einer Potentialdifferenz die an den Anschlüssen eines Stromfühlerwiderstandes auftritt. Diese dem Strom proportionale Spannungsdifferenz wird so verstärkt, dass der Messbereich durch eine Spannung  $0 < U_{mess} < 5$  V abgedeckt wird, um eine zum A/D-Wandler kompatible Spannung zu erhalten. Die gemessene Potentialdifferenz

$$U_{mess} = V_{lrc} - V_{last} \tag{6.1}$$

soll dabei möglichst unbeeinträchtigt von der überlagerten Gleichtaktspannung  $U_{aus} = V_{last}$  verstärkt werden. Erschwerend kommt noch hinzu, dass die Gleichtaktspannung  $U_{aus}$  weit über der Versorgungsspannung des Operationsverstärkers liegen kann.

In Kapitel 3.3.4 wurden verschiedene Schaltungen zur Messung von Spannungsdifferenzen mit überlagerter Gleichtaktspannung vorgestellt. Hier wird eine zweistufige Schaltung verwendet, um die Verstärkung und die Addition einer Referenzspannung zu realisieren. Die erste Stufe ist ein Differenzverstärker mit der Gesamtverstärkung 1 und mit der zweiten Stufe wird die benötigte Gesamtverstärkung eingestellt.

Bei der Dimensionierung gilt es, den Messbereich von -2 A bis +2 A auf eine Spannung von 0 bis 5 V abzubilden. Der Nullpunkt der Strommessung wird auf 2,5 V gelegt. 0,5 V entsprechen -2 A und 4,5 V entspricht +2 A. Der Mess-Shunt wird zu 100 m $\Omega$  gewählt. Ein größerer Widerstand würde zwar die Messgenauigkeit erhöhen, was aber wegen der anfallenden Verluste nicht akzeptabel ist. Diese belaufen sich bei dem gewählten Mess-Shunt immerhin noch auf

$$P = I^{2} \cdot R = (2A)^{2} \cdot 100m\Omega = 400mW.$$
(6.2)

Aus den genannten Daten lässt sich nun die benötigte Verstärkung bestimmen. Die am Widerstand für 2 A anfallende Spannung beträgt 0,2 V. Die benötigte Gesamtverstärkung beträgt also 10. Da der Nullpunkt bei 2,5 V liegen soll muss noch eine Spannung von 2,5 V addiert werden. Dies geschieht aber erst in der zweiten Verstärkerstufe.

Die Beschaltung des Differenzverstärkers wird so gewählt, dass Eingangsspannungen von bis zu 50 V angelegt werden können ohne dass die maximale Gleichtaktaussteuerbarkeit überschritten wird. Mit R1 = 10 \* R3 ist dies erfüllt. Gewählt wurden R1 = 10 k $\Omega$  und R3 = 1 k $\Omega$ . Das Verhältnis R2/R1 bestimmt die Verstärkung der Schaltung. Für die Verstärkung von 1 wird daher der Widerstand R2 auch zu 10 k $\Omega$ . Der Spannungsteiler am Knoten V<sub>Last</sub> erzeugt bei einer Ausgangsspannung von 20 V einen zusätzlichen Ausgangsstrom von 1,8 mA der entsprechend berücksichtigt werden muss.



#### Abbildung 100: Differenzverstärker zur Strommessung

Die zweite Stufe des Verstärkers muss die Ausgangsspannung der ersten Stufe um den Faktor -10 verstärken und dazu die Referenzspannung addieren. Dazu darf bei einem invertierenden Verstärker mit Verstärkung 10 am nichtinvertierenden Eingang nur ein Teil der Referenzspannung hinzuaddiert werden. Die Dimensionierung der Schaltung ist in Abbildung 101 gezeigt.



Abbildung 101: Zweite Stufe der Strommessung

Für die Spannungsmessung muss die Spannung am Knoten  $V_{last}$  ebenfalls mit einem Widerstandsteiler an den Eingangsspannungsbereich des Operationsverstärkers angepasst werden. Hier ist jedoch nur am nichtinvertierenden Eingang des OP ein Widerstandsteiler notwendig. Zur Kompensierung von Fehlern durch den Eingangsstrom des OP wird der invertierende Eingang mit einem Widerstand R3 beschaltet.



#### Abbildung 102: Spannungsmessung auf hohem Potential

Für die Dimensionierung soll nun  $U_{Mess} = 0,1 V_{Last}$  sein. Dazu muss R1 neun mal so groß sein wie R2. Für einen Gesamtwiderstand des Spannungsteilers von 100 kΩ lässt sich dies am einfachsten erreichen, indem man für R1 zwei Widerstände von 22 kΩ und 68 kΩ in Serie schaltet. R2 ist dann 10 kΩ groß zu wählen. R3 wird nun so gewählt, dass der Widerstandwert in etwa der Parallelschaltung von R1 und R2 entspricht. Somit werden Offsetfehler durch die gleich großen Eingangsströme kompensiert. Abweichungen sind hier jedoch nicht problematisch, so dass für R3 ein Wert von 9,1 kΩ oder auch 10 kΩ gewählt werden kann.

Der Spannungsteiler erzeugt bei einer Ausgangsspannung von 20 V einen Fehler im Ausgangsstrom von 0,2 mA, der bei einer Auflösung des A/D Wandlers von 12 Bit vernachlässigt werden kann.



# Abbildung 103: Zweite Stufe der Spannungsmessung

Die zweite Stufe des Verstärkers muss zur Ausgangsspannung der ersten Stufe die Referenzspannung addieren. Die Dimensionierung der Schaltung ist in Abbildung 103 angegeben.

## 6.3.4 Fehlerverstärker mit Regler

Die Spannung  $U_{mess}$  muss nun mit dem Sollwert aus dem D/A-Wandler verglichen und ein entsprechendes Fehlersignal generiert werden. Dazu bedient man sich üblicherweise

einer Subtraktionsschaltung wie sie auch schon bei der Strommessung zum Einsatz kommt. Bei der Dimensionierung ist darauf zu achten, dass der Eingangsspannungsbereich des TL1454 eingehalten wird. Aus dem Datenblatt des TL1454 geht hervor, dass der Spannungsbereich des Fehlerverstärkereingangs zum einwandfreien Betrieb zwischen -0,2 V und 1,45 V liegt. Da der Regler bestrebt ist, die Abweichung des Sollwertes vom Istwert auf Null zu reduzieren ist diese Beschränkung im Normalbetrieb erfüllt. Bei einem Last- oder Sollwertsprung muss auf die Einhaltung dieser Rahmenbedingung geachtet werden. Der größtmögliche Sollwertsprung wäre der von Strom -2 A auf Strom +2 A. Das ist gleichbedeutend mit einem Sprung von 0,5 V auf 4,5 V. Die Differenz von 4 V muss am Ausgang auf ein erträgliches Maß reduziert werden. Bei einer Verstärkung von ½ würde sich ein Fehlersignal von kurzfristig 2 V ergeben, das also über den erlaubten 1,45 V liegt.

Als Regler dienen daher nicht die Fehlerverstärker-OP des TL1454, weil bei den beiden Kanälen durch Bauteildifferenzen und Überschwinger des Reglers ein gleichzeitiges Schalten der Transistoren möglich wäre. Statt dessen ist der Regler mit einem zusätzlichen Operationsverstärker realisiert. Durch einfaches Ergänzen von passiven Bauelementen ist es möglich, einen P-, PI- oder PID-Regler zu realisieren. Abbildung 104 zeigt die Realisierung als PID-Regler. Da das LC-Filter am Treiberausgang ein PT<sub>2</sub>-Verhalten aufweist bietet sich ein PID-Regler an.



#### Abbildung 104: Elektronische Realisierung des PID-Reglers

Ziel des Reglers ist es, eine Größe auf einen Sollwert zu bringen und dort zu halten. In diesem Fall wäre das der Strom am Ausgang bzw. die Ausgangsspannung. Der Regler muss deshalb in der Lage sein, dem Einfluss von Störgrößen entgegenzuwirken. Um dies zu erreichen kann im einfachsten Fall ein Verstärker eingesetzt werden der die Regelabweichung  $U_{soll}$ - $U_{ist}$  verstärkt und so die Stellgröße im verstärkten Maße ändert.



Abbildung 105: Simulationsergebnisse der Regelschaltung

Die Ausgangsspannung des Reglers zeigt die Abbildung 105. Bei der Simulation wurde zuerst der Summationsverstärker ohne D- und I-Anteil simuliert. Die zweite Kurve zeigt die Auswirkung des D-Anteils und die dritte Kurve den gesamten Regler mit D- und I-Anteil.

#### 6.3.5 Treiber und Filter

Der Entwurf des Leistungsschalters beinhaltet die Wahl eines geeigneten Transistors. Zudem muss eine Freilaufdiode gewählt werden die in der Lage ist, den Stromfluss in der Freilaufphase zu übernehmen. Die Freilaufdiode muss bezüglich Spannungs- und Stromfestigkeit ähnliche Werte aufweisen wie der Transistor.

Aufgrund des zur Verfügung stehenden Bauraumes kommen nur Transistoren im SO-8 oder DPAK Gehäuse zur Auswahl. Im SO-8 Gehäuse sind sowohl Einzeltransistoren als auch komplementäre Transistorpaare erhältlich. Die im MOSFET bereits enthaltene Freilaufdiode ist, obwohl sie gleiche Strom- und Spannungsfestigkeit besitzt, nicht geeignet.

#### Freilaufdioden

Schnelle Dioden haben Sperrverzögerungszeiten von 0,01 bis 0,2 ns. Übliche schnelle Dioden besitzen aber Durchlassspannungen von 1 bis 1,5 V. Schottky-Dioden mit Durchlassspannungen von 0,5 V sind hier von Vorteil, werden jedoch nur mit einer Spannungsfestigkeit von bis 90 V und geringer Strombelastbarkeit angeboten.

Wenn eine Diode nur bei zu 50% des Maximalstroms beansprucht wird, kann davon ausgegangen werden, dass auch die Sperrschichttemperatur nicht überschritten wird. Die maximale Verlustleistung  $P_V$  einer Diode mit der Durchlassspannung  $V_d$  tritt bei dem geringstem Duty-Cycle D auf, da hier die Diode am längsten leitend ist.

$$P_V = V_d \cdot I_{Aus} \cdot (1 - D) \tag{6.3}$$

Die zugehörige Sperrschichttemperatur der Diode kann mit der folgenden Gleichung abgeschätzt werden.

$$T_J = T_A + R_{\theta JA} \cdot P_V \tag{6.4}$$

Ausgewählt wurde eine Schottky-Diode vom Typ ES2B von Motorola, die einen Maximalstrom von 2 A aufweist.

## Treibertransistoren

Bei der Auswahl eines geeigneten MOSFET spielt die auftretende Verlustleistung im Schaltbetrieb eine wichtige Rolle. Die Verluste im MOSFET setzen sich aus den Schaltverlusten und den Durchlassverlusten zusammen. Die Durchlassverluste sind direkt abhängig vom Einschaltwiderstand  $R_{DS(on)}$ , während die Schaltverluste von der gesamten Schaltzeit, also Einschalt- und Ausschaltdauer, abhängen.

$$P_{V} = I_{aus}^{2} \cdot R_{DS(on)} \cdot D + \frac{1}{2} U_{ein} \cdot I_{aus} \cdot t_{ein+aus} \cdot f$$
(6.5)

Den ersten Beitrag liefern die Durchlassverluste. D steht dabei für das Tastverhältnis  $t_{ein}/T$ . Es wird bei der Worst-Case Berechnung zu 1 gesetzt, da es variabel von 0 bis 1 ist. Den zweiten Term bilden die Schaltverluste. Zu beachten ist die hohe Temperaturabhängigkeit von  $R_{DS(on)}$ . Im Datenblatt ist der Wert bei einer Chiptemperatur  $T_J = 25 \text{ °C}$  angegeben. Da sich der Widerstand  $R_{DS(on)}$  mit steigender Temperatur vergrößert muss er noch mit einem Korrekturfaktor multipliziert werden. Wird als maximale Chiptemperatur 125 °C bei einer Umgebungstemperatur von 55 °C angenommen beträgt dieser Faktor etwa 1,6.

Die maximal zulässige Verlustleistung eines Leistungstransistors hängt von der Differenz von Umgebungstemperatur  $T_A$  und Chiptemperatur  $T_J$  und dem Wärmewiderstand  $R_{\theta}$  zwischen dem Chip und der Umgebung ab.

$$P_{\rm D} = \frac{T_{\rm J(max)} - T_{\rm A}}{R_{\,\,\theta \rm JA}} \tag{6.6}$$

Der Wärmewiderstand  $R_{\theta JA}$  ist stark von der Montage des Leistungstransistors abhängig und beträgt beim DPAK Gehäuse 100 °C/W im unmontierten Zustand und 71 °C/W bei der Montage auf einer Fläche von 0,5 inch<sup>2</sup>. Da auf oberflächenmontierte Bauelemente keine zusätzlichen Kühlkörper montiert werden können müssen recht große Kupferflächen vorgesehen werden. Bei mehrlagigen Platinen kann auch die Fläche in den Zwischenlagen genutzt werden, sofern ausreichend Durchkontaktierungen verwendet werden.


Abbildung 106: Wärmewiderstand über Padgrösse für ein DPAK Gehäuse [63]

Die Untersuchung der erhältlichen Transistoren führt zu einer geringen Auswahl an möglichen Typen. Die Spannungsfestigkeit des P-Kanal-Transistors ist hier der entscheidende Faktor. Die Spannungsfestigkeit muss größer sein als die Summe der positiven und negativen Versorgungsspannung, da bei einem eingeschalteten Transistor der zweite Transistor an der vollen Versorgungsspannung liegt.

Hersteller	Bezeichnung	Тур	Max. V <sub>DS</sub>	Zul. I <sub>DS</sub>
Vishay	SUD10P06-280L	P-Kanal	-60 V	-8 A
Vishay	SUD15N06-90L	N-Kanal	60 V	14 A
Motorola	MTD6P10E/D	P-Kanal	-100 V	-6 A
Motorola	MTD10N10EL/D	N-Kanal	100 V	10 A
International Rectifier	IRFR9120N	P-Kanal	-100 V	-6,6 A
International Rectifier	IRFR120N	N-Kanal	100 V	9,4 A

Tabelle: Transistoren im DPAK Gehäuse

Bei den Transistoren im SO-8 Gehäuse sind nur wenige Typen mit ausreichend hoher Spannungsfestigkeit erhältlich. Die Strombelastbarkeit ist ebenfalls wesentlich niedriger, da die abführbare Verlustleistung wesentlich geringer ist als bei den Transistoren im DPAK Gehäuse. Trotzdem sind die Transistoren aufgrund des niedrigen Platzbedarfs interessant.

Hersteller	Bezeichnung	Тур	Max. V <sub>DS</sub>	Zul. I <sub>DS</sub>
Temic	Si4559EY	NP-Paar	60 V/-60 V	4,4 A/ -3,1 A
Temic	Si4450DY	N-Kanal	60 V	7,5 A
Temic	Si4948EY	2 P-Kanal	-60 V	2x -3,1 A
Zetex	ZXM64N03X	N-Kanal	30 V	5,0 A
Zetex	ZXM64P03X	P-Kanal	-30 V	-3,8 A

Tabelle: Transistoren im SO-8 Gehäuse

Für den ersten Prototyp wurde der Si4559EY ausgewählt. Mit diesem Transistor ist ein Betrieb mit Versorgungsspannungen von –20 V bis +35 V möglich. Bei höheren Versorgungsspannungen für 42 V Bordspannung müssen die Transistoren im DPAK Gehäuse mit 100 V Spannungsfestigkeit verwendet werden.

## Filterbeschaltung

Hauptauswahlkriterium für die Induktivität ist neben der SMD-Bauform die Bauhöhe des Gehäuses. Da das gesamte Treibermodul maximal 10,16 mm dick sein darf und auf der Rückseite mit 1,5 mm hohen Bauelementen bestückt ist, verbleiben bei einer Platinendicke von 1,5 mm nur noch 7 mm für die Induktivität.

Tabelle: Induktivitäten im SMD-Gehäuse

Hersteller	Bezeichnung	Wert	Widerstand	Zul. I <sub>Max</sub>
Sumida	CD105-100MC	10 µH	0,052 Ω	2,6 A
TDK	SLF12565-330M2R8	33 µH	0,041 Ω	2,8 A
Coiltronics	UP2B-330	33 µH	0,0917 Ω	2,1 A
Coiltronics	UP2B-220	22 µH	0,0617 Ω	2,8 A

Die UNI-PAC 2B Baureihe von Coiltronics weist eine Bauhöhe von nur 6 mm auf, so dass diese Induktivitäten gewählt wurden.

Die Siebkondensatoren werden anhand der gewünschten Eckfrequenz des Ausgangsfilters zu 200 nF berechnet. Für einen niedrigen Serienwiderstand wurden zwei Keramik-Kondensatoren mit jeweils 100 nF parallel geschaltet.

## 6.3.6 Gateansteuerung und Fehlerabschaltung

Für die Ansteuerung der Gates der Leistungstransistoren müssen zum einen ausreichend niederohmige Treiber eingesetzt werden. Zum anderen muss die Gateansteuerung auch die Potentialdifferenzen zwischen der Versorgungsspannung des PWM-Controllers und den variablen Versorgungsspannungen  $V_{DD}$  und  $V_{SS}$  überbrücken.



#### Abbildung 107: Komparatoren zur Gate-Ansteuerung

Die Signale an den Anschlüssen Gate N und Gate P kommen vom PWM-Controller und wechseln zwischen Massepotential und der 5 V Versorgungsspannung des TL1545. Mit dem Analogschalter S1 kann die Treiberstufe unabhängig vom PWM-Controller abgeschaltet werden, wenn 5 V an die Widerstände R3 und R3' geschaltet werden.

Die Operationsverstärker MAX4212 haben ein Verstärkungs-Bandbreiteprodukt von 300 MHz, eine Anstiegsgeschwindigkeit von 600 V/ $\mu$ s und können einen Ausgangsstrom von bis zu 100 mA liefern. Sie wurden ausgewählt, um die Transistoren schnell einschalten zu können und sind hier als Komparatoren beschaltet. Die Komparatoren benötigen eine Versorgungsspannung die 8 V über V<sub>SS</sub> bzw. 8 V unter V<sub>DD</sub> liegen muss.

Die Spannungsteiler R1, R2 und R3, R4 müssen so dimensioniert werden, dass die Spannung am Komparator innerhalb dessen Aussteuerungsgrenzen von  $V_{EE} - 0,2$  V bis  $V_{CC} - 2.25$  V [60] liegt. Auf die Anwendung übertragen bedeutet dies Aussteuerungsgrenzen von  $V_{DD} - 8,2$  V bis  $V_{DD} - 2,25$  V für den oberen Komparator und  $V_{SS} - 0,2$  V bis  $V_{SS} + 5,75$  V für den unteren Komparator.

Damit der Komparator sicher schaltet, sollte die Spannungsdifferenz an den Eingängen 100 mV betragen. Ebenso müssen die Spannungsteiler so dimensioniert werden, dass die Abschaltung des Treibers zuverlässig funktioniert. Für die Ansteuerung des P-Kanal Transistors ergeben sich damit die folgenden Gleichungen:

$$\left(\frac{R2}{RI+R2}\right) \Box \left(V_{DD,\min} - 5V\right) \ge 2,25V \quad \text{beim Einschalten und}$$

$$\left(\frac{RI}{RI+R2}\right) \Box V_{DD,\max} \ge V_{DD,\max} - 8,2V \quad \text{beim Ausschalten.}$$
(6.7)

Diese Gleichungen gelten auch für die Widerstände R3 und R4 am zweiten Eingang des Operationsverstärkers. Für die Ansteuerung des N-Kanal Transistors ergeben sich für den unteren Spannungsteiler die folgenden Gleichungen:

$$\left(\frac{R2'}{RI'+R2'}\right) \Box V_{SS,\min} \ge -0, 2V \text{ beim Einschalten und}$$

$$\left(\frac{RI'}{RI'+R2'}\right) \Box \left(V_{SS,\max} + 5V\right) \ge V_{SS,\max} + 5,75V \text{ beim Ausschalten.}$$
(6.8)

Zur Begrenzung des Gate-Stroms und zum Schutz des Operationsverstärkers ist in die Gate-Leitung noch ein 10  $\Omega$  Widerstand geschaltet.

## 6.3.7 Datenwandler

Zur Messung von Ist-Spannung und Ist-Strom sind zwei Analog-Digital Wandler vom Typ MAX1241 mit 12 Bit Auflösung vorgesehen. Eigentlich würde ein Wandler ausreichen, da das zweite Signal der Führungsgröße entsprechen sollte. Es wurde aber entschieden, unabhängige Wandler einzusetzen, um auch im Fehlerfall beide Ist-Werte bestimmen zu können. Den Wandlern ist ein aktives Tiefpassfilter 2. Ordnung mit einer Grenzfrequenz von 20 kHz vorgeschaltet mit dem auch die Pegelanpassung an die Eingangsspannung der Wandler vorgenommen wird.



Abbildung 108: Beschaltung der A/D und D/A Wandler

Die Sollwertvorgabe erfolgt mit einem Digital-Analog Wandler vom Typ MAX539 der ebenfalls eine Auflösung von 12 Bit aufweist. Beide Wandler besitzen ein serielles Interface das mit einem Schiebetakt von bis zu 2 MHz betrieben werden kann.

### 6.3.8 Datenbus und Steuersignale

Der serielle Datenbus wird mit dem maximal möglichen Takt von 2 MHz betrieben. Die beiden Adressen *ADR0* und *ADR1* bestimmen den ausgewählten Baustein auf dem Analogmodul gemäß der folgenden Tabelle.

ADR1	ADR0	Ausgewählte Funktion
0	0	A/D Wandler Strom
0	1	A/D Wandler Spannung
1	0	D/A Wandler Sollwert
1	1	Modulkennung lesen

Tabelle: Adressen der seriellen Busansteuerung

Die Adressdecodierung erfolgt im GAL-Baustein der auch die Modulkennung erzeugt (siehe 6.3.10). Das gesamte Analogmodul wird mit dem Signal *MSEL* ausgewählt. Das Analogmodul wird mit einem Hi-Pegel auf dem Signal  $\overline{SHDN}$  aktiviert und mit einem Hi-Pegel auf dem Signal U/Ī wird der Spannungsmode ausgewählt. Im Spannungsmode wird die gemessene Ausgangsspannung auf den Fehlerverstärker geschaltet. Mit einem Lo-Pegel auf dem Signal U/Ī wird der gemessene Wert des Stroms auf den Fehlerverstärker geschaltet.

## 6.3.9 Spannungsversorgungsbereich und Hilfsspannungen

Für die Spannungsversorgung des Analogmoduls sind verschiedene Haupt- und Hilfsspannungen notwendig. Die Operationsverstärker und Datenwandler werden mit Spannungen von +5 V und –5 V betrieben. Die +5 V Versorgung wird auch für die Versorgung der digitalen Bausteine verwendet.

Die Höhe der Versorgungsspannung der Treiberstufe kann durch die Verwendung der Gateansteuerung in weiten Grenzen variiert werden. Die positive Versorgung  $V_{DD}$  muss mindestens +14 V betragen, die negative Versorgung  $V_{SS}$  darf nicht größer als 0 V werden. Die maximale Differenz  $V_{DD} - V_{SS}$  wird nur durch die Spannungsfestigkeit der Treibertransistoren, der Siebkondensatoren und der Gate-Hilfsspannungserzeugung begrenzt und kann bis zu 50 V betragen.

Die Gate-Ansteuerung benötigt zwei Hilfsspannungen die 8 V unter  $V_{DD}$  und 8 V über  $V_{SS}$  liegen. Diese Spannungen werden vom Basisboard zur Verfügung gestellt.

#### 6.3.10 Modulkennung

Für eine automatische Konfiguration der Testplattform ist es notwendig, dass die DSPs die verschiedenen eingesetzten Modultypen unterscheiden können. So kann dann für jeden Steckplatz die passende Softwareversion geladen werden.

Daher wurde eine 32 Bit lange Modulkennung vorgesehen die genügend Reserven bietet, um alle Module eines umfangreichen Testsystems zu codieren. Mit der Codierung ist es möglich, den Modultyp und die Hardware-Revision zu erkennen. Bei der Realisierung von Modulerkennung und Adressdecodierung mit einem GAL16V8 stehen neben den erforderlichen vier Ausgangssignalen nur noch vier Flip-Flops zur Verfügung, so dass nur 16 der 32 Bit frei wählbar sind.

```
*IDENTIFICATION
 GAL 16V8 zur Erzeugung der Serial ID, Version 1.0,
*INTERFACE
  in: SCLK, n_ms, a0, a1
out: Z[3..0]
out: n_cs1, n_cs2, n_cs3, DATA
                                                         ; Eingänge: Serial Clock, Modul-Select
                                                         ; und 2 Adressen. Ausgänge: Zustands-
                                                        ; variablen, Chip-Select für AD- und DA-
                                                        ; Wandler und Datenausgang für ID-String
*FUNCTION-TABLE
                  X n ms,a0,a1 : Y n_cs3,n_cs2,n_cs1;
$HEADER :
                  A n_ms,au,at : i n_cs3,n_cs2,n_cs1;
X 0,0,0 : Y 0,1,1 ; Sollwert DAC ausgewählt
X 0,1,0 : Y 1,0,1 ; Istwert U (ADC) ausgewählt
X 0,0,1 : Y 1,1,0 ; Istwert I (ADC) ausgewählt
X $REST : Y 1,1,1 ; Kein Wandler ausgewählt
X Z[3..0] : Y DATA; ; mindestens eine '0', da ein leerer
X 0000 : Y 0; ; Modulsteckplatz nur '1'en produziert
X 0001 : Y 1; :=> erkennbar ob Modul oprocetecht
$HEADER :
                                    : Y DA...
: Y O;
: Y 1;
: Y 0;
: Y 1;
: Y 1;
: Y 0;
                                                         ; ==> erkennbar, ob Modul eingesteckt
                  X 0001
X 0010
X 0011
X 0100
                                                        ; Bit 29 der Modulkennung
                                                       ; Bit 28 der Modulkennung
                                                        ; etc.
                   X 0101
                                       : Y 1;
                                       : Y 0;
                   X 0110
                   X 0111
                                      : Y 1;
                   X 1000
                                      : Y 0;
                  X 1001
                                      : Y 1;
                                      : Y 0;
                   X 1010
                   X 1011
                                       : Y 1;
                                      : Y 0;
                   X 1100
                   X 1101
                                     : Y 1;
                                     : Y 0;
                   X 1110
                                                       ; Bit 17 der Modulkennung
                   X 1111
                                      : Y 0;
                                                        ; für Bit 16-0 nur konstanter Wert
*BOOLEAN-EQUATIONS
DATA.OE
                = /n_ms & a0 & a1; ; Nur ID ausgeben, wenn A0 = A1 = 1 ist
Z[3..0].CLK = SCLK;
                                                        ; SCLK ist Clock für die Flip-Flops
*FLOW-TABLE
                                                        ; Der Automat wartet auf A0 = A1 = 1
$HEADER : X n_ms,a0,a1;
        X 0, 1, 1 :F1;
X $REST :F0;
S0:
                                                        ; und Modul-Select
                        $REST :F0;

      S[1..14]:
      X
      -, -, - :F[2..15];
      ; Jetzt 14 Takte lang weiterzählen

      S15:
      X
      0, 1, 1 :F[15];
      ; Warten bis Modul-Select weggenommen

      v
      CPFCT
      .F0.
      .wird

                        $REST :FO;
                Х
                                                        ; wird.
$HEADER : Q Z[3..0];
S [0..15] : Q $BINARY;
                                                        ; Zustandscodierung des Automaten
*END
```

Abbildung 109: Programmierung des GAL zur Modulerkennung

#### 6.3.11 Revision 2 der Schaltreglermodule

Die Tests mit dem ersten Prototyp haben gezeigt, dass die Treibertransistoren unterdimensioniert sind und bei geringer Überlastung zerstört werden. Daher wurde eine zweite Modulrevision entwickelt die mit leistungsfähigeren Transistoren und einem Überlastschutz ausgestattet ist. Ebenso wurde das GAL aufgrund der Stromaufnahme gegen einen Decoderbaustein 74LS138 und ein serielles EEPROM ersetzt.

Zur Speicherung der Modulkennung ist ein 2 kBit großes serielles EEPROM vorgesehen, welches auch in der Schaltung umprogrammiert werden kann. So ist es auch möglich, die Kalibrierungsdaten im EEPROM abzulegen. Diese Kalibrierungsdaten können jedoch in der aktuellen Version des FPGA-Designs noch nicht ausgelesen werden, so dass vorerst auf die Möglichkeit der Abspeicherung von Kalibrierungsdaten verzichtet wurde. Ebenfalls ist auch eine eindeutige Seriennummer für jedes Modul möglich, anhand der dann ebenfalls entsprechende Kalibrierungsdaten geladen werden können.

#### Treibertransistoren

Als Treibertransistoren wird alternativ ein komplementäres Transistorpaar mit den Motorola-Typen MTD6P10E / MTD10N10EL oder mit den IRFR9120N / IRFR120N von International Rectifier bestückt. Die Transistoren im DPAK Gehäuse haben eine Spannungsfestigkeit von 100 V. Die P-Kanal Transistoren haben eine von 6 A und die N-Kanal Transistoren von 10 A. Bei diesen Transistoren ist die interne Freilaufdiode so schnell, dass keine externe Diode mehr benötigt wird.

Die Transistoren von International Rectifier weisen eine etwas geringere Strombelastbarkeit auf. Dafür sind die Verzögerungs- und Anstiegzeiten geringer, so dass diese Transistoren bevorzugt eingesetzt werden.

## Überlastschutz

Da der Überlastausgang SCP des TL1454 mit einem RC-Glied beschaltet werden muss besitzt dieser Überlastschutz eine große Ansprechzeit. Für eine schnellere Abschaltung wurde ein Fensterkomparator für die Stromüberwachung eingesetzt, der ein Flipflop setzen kann. Mit dem Ausgang des Flipflops werden die Gate Treiber sofort abgeschaltet.



Abbildung 110: Bild des Treibermoduls, oben und unten

#### 6.4 Hochleistungs-Schaltreglermodul

Um auch Signale mit sehr hohem Strombedarf nachbilden zu können, wird ein weiteres Schaltreglermodul eingesetzt welches in der Lage ist, Ströme bis zu 20 A zu generieren. Mit der gleichen Topologie wie bereits bei dem kleineren 4-Quadranten Schaltreglermodul wurde hier mit einem geänderten Leistungsteil die geforderte Erhöhung der Treiberleistung erreicht. Durch die wesentlich größeren Bauelemente und die höhere Verlustleistung ist das Modul jedoch nicht als Steckmodul für die Basisplatine ausgeführt sondern wird extern an die Basisplatine angeschlossen. Die Spannungsversorgung kann dabei direkt aus den Netzteilen der HiL-Testplattform erfolgen, so dass noch die Steuersignale und der serielle Datenbus nach außen geführt werden müssen.

Im Folgenden sind aufgrund der identischen Struktur der Schaltung nur noch die Änderungen gegenüber der Schaltung aus dem vorangegangenen Kapitel beschrieben.

Als Leistungstransistoren werden zwei N-Kanal MOS Leistungstransistoren vom Typ IRFP260 eingesetzt, die eine maximale Strombelastbarkeit von 46 A bei einer Spannungsfestigkeit von 200 V aufweisen. Diese Transistoren benötigen einen Gate Treiber, der auch eine Hilfsspannung für den oberen N-Kanal Transistor erzeugt. Für die Erzeugung der Hilfsspannung kommt eine sogenannte Bootstrap-Schaltung mit einer Diode und einem Kondensator zum Einsatz (siehe gestrichelte Box in Abbildung 111).

Da der Gate Treiber, wie in Kapitel 3.3.6 erwähnt, nur positive Potentialdifferenzen überbrücken kann werden zwei zusätzliche Operationsverstärker als Level-Shifter dazwischen geschaltet.



#### Abbildung 111: Ansteuerung der Leistungsstufe

Der PWM-Controller wird aufgrund der längeren Schaltzeiten der Leistungs-Transistoren nur mit einer Frequenz von 200 kHz betrieben. Durch die niedrigere Schaltfrequenz und den höheren Ausgangsstrom wird eine wesentlich größere Induktivität benötigt. Auch der Filterkondensator muss eine höhere Kapazität aufweisen.

Die geänderte Beschaltung des Ausgangsfilters bewirkt eine Verringerung der nutzbaren Signalfrequenz auf 5 kHz. Daher sind auch die Tiefpassfilter vor den A/D-Wandlern für eine niedrigere Eckfrequenz beschaltet. Der höhere Ausgangsstrom von 20 A muss mit einem niedrigeren Stromfühlerwiderstand gemessen werden. Bei einem Messwiderstand von nur 10 m $\Omega$  muss dieser eine Verlustleistung von bis zu 4 W umsetzen. Der Spannungsabfall am Messwiderstand bleibt damit unverändert, so dass die Messschaltungen unverändert übernommen werden können.



Abbildung 112: Bild der Hochleistungstreiberstufe

## 6.5 4-Quadranten Analog-Modul mit Linearregler

Bei der Nachbildung von Sensoren ist die Restwelligkeit der Ausgangsspannung bei Schaltreglermodulen oft zu groß. Abhilfe schaffen hier nur Lastnachbildungen mit Linearreglern. Da hierbei der Wirkungsgrad bei kleinen Ausgangsspannungen extrem schlecht ist, muss der maximale Strom geringer gewählt werden als bei den Schaltreglermodulen.

Bei einer Versorgungsspannung von +35 V und einem Ausgangsstrom von 200 mA entsteht eine maximale Verlustleistung von 7 W die als Wärme abgeführt werden muss. Daher wird bei diesem Modul der Ausgangsstrom auf maximal 200 mA festgelegt.



#### Abbildung 113: Blockschaltbild linear geregeltes Treibermodul

Der Aufbau der Schaltung ähnelt diskret aufgebauten HiFi-Verstärkern. Der Treiber hat zwei diskrete Verstärkerstufen mit lokaler Rückkoppelung und einen Operationsverstärker für die Gesamt-Rückkoppelung. Die Stromquelle I1 bildet mit den Transistoren T1 und T1' einen Differenzverstärker, der für eine erste Spannungsverstärkung sorgt. Der Differenzverstärker aus der Stromquelle I2 und den Transistoren T2 und T2' steuert die Ausgangstransistoren T3 und T4. Die Spannungsverstärkung der Schaltung kann über die Rückkoppelung R3 und R4 eingestellt werden. Mit einer äußeren Gegenkopplung über den Operationsverstärker wird eine hohe Genauigkeit erreicht und der Treiber ist dadurch auch von Spannungsquelle auf Stromquelle umschaltbar.

Die erste Stromquelle wird mit der –5 V Analogversorgung betrieben, da die negative Versorgungsspannung V- auch zu 0 V werden kann. Die Ausgangsspannung geht bis fast auf V- hinunter, reicht aber aufgrund der nötigen Gate-Source Spannung von T3 nur bis auf 4 V an die positive Versorgungsspannung V+. Die Messschaltungen für die Strom- und Spannungsmessung sowie die Beschaltung der A/D- und D/A-Wandler entsprechen dem Schaltreglermodul. Einzig der Mess-Shunt wurde auf 1  $\Omega$  erhöht wodurch sich die Bestückung des Differenzverstärkers ändert.

# 6.6 CAN Fehlermodul

Bei der CAN-Bus Kommunikation gibt es drei prinzipielle Fehlerarten. Die erste sind Fehler auf dem Bus, die durch Kurzschlüsse oder Unterbrechungen erzeugt werden. Die zweite sind fehlerhafte Daten in korrekten Protokollen auf dem Bus, die durch eine fehlerhafte Programmierung eines Busteilnehmers oder durch defekte Sensoren entstehen können. Die dritte Fehlerart schließlich sind Fehler, bei denen fehlerhafte Protokolle auf den Bus gelegt werden.



#### Abbildung 114: Fehlerinjektion auf dem CAN-Bus

Die erste Fehlerart ist vergleichsweise einfach zu generieren, indem der Bus mit Transistoren auf den falschen Pegel gelegt wird. Hier muss nur die Spannungsfestigkeit der eingesetzten CAN-Treiber und die Belastbarkeit der Abschlusswiderstände beachtet werden. Die zweite Fehlerart benötigt zwei getrennte CAN Controller und einen Rechner, der die Daten verfälscht. Der Rechner hat hier Gateway-Funktion, wofür nur geringe Rechenleistung benötigt wird. Die dritte Fehlerart kann nicht mit Standard CAN Controllern realisiert werden, da der Controller keine fehlerhaften Protokolle erzeugen kann. Hierfür muss ein eigener Controller in einem FPGA realisiert werden, mit dem dann einzelne Bits des Datenstroms verfälscht auf den Bus gelegt werden können.

Bisher wurde nur das Fehlermodul für die erste Fehlerart realisiert. Die Erzeugung von Protokollen mit verfälschten Daten kann auch mit den beiden CAN-Controllern erfolgen die auf der Verbindungsplatine der HiL-Testplattform vorhanden sind. Die Veränderung der Daten muss dann von einem der DSPs vorgenommen werden.

## 6.7 Digital I/O Modul

Für einfache digitale Signale wird ein Modul benötigt, mit dem für den Test digitale Signale mit verschiedenen Hi- und Lo-Pegeln erzeugt und eingelesen werden können.

Jedes Modul enthält zwei einstellbare DC/DC-Konverter mit denen die Spannung für den Hi- und Lo-Pegel eingestellt werden können. Mit zwei getrennt angesteuerten Schalttransistoren je Kanal kann jetzt eine der Spannungen auf den Ausgang geschaltet werden. Zum Einlesen der Digitalwerte sind je Kanal zwei Komparatoren vorhanden, die mit jeweils einem 8bit D/A-Wandler gekoppelt sind. Der Baustein MAX516 von Maxim enthält vier Komparatoren und 4 D/A-Wandler in einem SO24 Gehäuse.

Durch die Verwendung von zwei getrennten Komparatoren je Kanal kann auch ein Bereich eingestellt werden, in dem das Eingangssignal auf einen undefinierten Pegel getestet wird.





Für digitale Signale mit hohen Anforderungen an die zeitliche Genauigkeit, wie die Messung von PWM-Signalen, muss ein FPGA oder ein Mikrocontroller eingesetzt werden.

# 7 Modellierung und Identifikation der Lasten

Einer der Kernpunkte der vorliegenden Arbeit besteht in der Verwendung von Modellen der Lasten anstelle der Originallasten. Bei der Erstellung der Modelle sind jedoch einige wesentliche Randbedingungen im Hinblick auf den späteren Systemeinsatz zu beachten.

Das Modell muss die Strom- und Spannungsverhältnisse an den Anschlussklemmen der Last nachbilden. Da die Aktoren meist mit einer Mechanik gekoppelt sind muss insbesondere auch das Verhalten der Mechanik im Modell Einfluss finden.

Die Genauigkeit der Modellierung wird von zwei wesentlichen Faktoren bestimmt. Das Modell muss nicht genauer sein als die Signalverarbeitung des Steuergerätes das die Last ansteuert. Ebenso müssen nur die Last- und Fehlereffekte modelliert werden die von dem Steuergerät auch überprüft werden können und schließlich bestimmt die verfügbare Rechenleistung der DSPs die bestmögliche Genauigkeit der Modellberechnung. Der letztgenannte Punkt ist nur eine untergeordnete Einschränkung, da durch den Einsatz von schnelleren DSPs auch aufwändigere Modelle in Echtzeit berechnet werden können.

Die gesamte Modellierung besteht aus zwei Teilen. Zum einen aus der Modellbildung, also dem Aufstellen der Gleichungen, und der Parametrisierung des Modells, der Identifikation. Für die Modellierung physikalischer Systeme können in MATLAB fünf verschiedene Modellierungsformen eingesetzt werden. Die Modelle können mit ihrer Übertragungsfunktion, in der Pol-Nullstellendarstellung, als Partialbruch, als Zustandsraumdarstellung oder als Differentialgleichungen in Cauchy-Form dargestellt werden. Einige der Darstellungen haben Vorteile bei der Erstellung oder bei der Rechengenauigkeit, es ist jedoch leicht möglich die eine in die andere Darstellungsform zu überführen. In MATLAB existieren verschiedene Funktionen, um z.B. eine Übertragungsfunktion in eine Zustandsraumdarstellung oder um eine Pol-Nullstellendarstellung in eine Übertragungsfunktion umzuwandeln. Für die Modellerstellung mit MATLAB können Details in [4], [41], [48], [84] und [85] gefunden werden. Eine grundlegende Einführung in MATLAB und Simulink findet sich in [4], [41], [100] und [101].

Da die Einheit aus elektrischem und mechanischem Teil der Last oftmals nicht für Einzelmessungen getrennt werden kann muss in vielen Fällen ein Modell anhand von Parameterschätzungen und Messungen erstellt werden. Die dazu erforderlichen Schritte sollen im Folgenden kurz dargestellt werden. Die ausführlichen Grundlagen hierzu sind in [47] und [48] zu finden.

# 7.1 Modellierung eines RLC-Gliedes

Das RLC-Glied kann als Grundgerüst für die Modellierung vieler Lasten verwendet werden. Daher soll hier die Herleitung des Modells und die unterschiedlichen Modellierungsansätze umfangreicher aufgezeigt und bewertet werden. Die hier gefundenen Eigenschaften für die Modellierung lassen sich dann auf die weiteren Modelle übertragen.

Für die Grundelemente R, L und C gelten die bekannten Zusammenhänge zwischen Strom und Spannung, die hier jeweils nach dem Strom und der Spannung aufgelöst sind.

Widerstand	$u(t) = R^* i(t)$	$i(t) = \frac{u(t)}{R}$
Kondensator	$i(t) = C \frac{du(t)}{dt}$	$u(t) = \frac{1}{C} \int_{0}^{t} i(\tau) d\tau + u_0$
Spule	$u(t) = L \frac{di(t)}{dt}$	$i(t) = \frac{1}{L} \int_{0}^{t} u(\tau) d\tau + i_0$

## **RLC Parallelschaltung**

Das betrachtete RLC-Glied soll zunächst aus einer Parallelschaltung eines Widerstandes, einer Induktivität und einer Kapazität untersucht werden. Dieser Ansatz ist besonders vorteilhaft bei der Berechnung der Spannung in stromgesteuerten Lasten.



## Abbildung 116: RLC Parallelschaltung

Bei der Parallelschaltung liegt an allen Elementen die gleiche Spannung U. Der Gesamtstrom  $I_0$  errechnet sich damit aus der Summe der Teilströme  $I_R$ ,  $I_L$  und  $I_C$ .

$$I_0 = i_R + i_L + i_C (7.1)$$

Die Teilströme ergeben sich dabei zu

$$i_{R} = \frac{U}{R}$$

$$i_{C} = C * \frac{dU}{dt}$$

$$U = L \frac{di_{L}}{dt}.$$
(7.2)

Eingesetzt in (7.1) ergibt sich

$$I_0 = LC \frac{d^2 i_L}{dt} + \frac{L}{R} * \frac{d i_L}{dt} + i_L.$$
(7.3)

Die Gleichung (7.3) soll nun für eine Blockdarstellung der Übertragungsfunktionen in MATLAB Simulink aufbereitet werden. Nach der Laplace-Transformation ergibt sich die Spannung zu

$$\frac{U}{I_0} = \frac{Ls}{LCs^2 + \frac{L}{R}s + 1}.$$
(7.4)

Die Teilströme berechnen sich dann zu

$$\frac{I_L}{I_0} = \frac{1}{LCs^2 + \frac{L}{R}s + 1}$$

$$\frac{I_R}{I_0} = \frac{\frac{L}{R}s}{LCs^2 + \frac{L}{R}s + 1}$$

$$\frac{I_C}{I_0} = \frac{LCs^2}{LCs^2 + \frac{L}{R}s + 1}.$$
(7.5)

Diese Übertragungsfunktionen können nun einfach als Blöcke in Simulink eingesetzt werden.



## Abbildung 117: Blockdarstellung der Übertragungsfunktionen der RLC Parallelschaltung

Die zweite Möglichkeit der Modellierung besteht in der Zustandsraumdarstellung, die im Folgenden näher beschrieben werden soll. Aus den Gleichungen (7.1) und (7.2) ergibt sich die folgende Differentialgleichung.

$$I_0 = \frac{u}{R} + i_L + C \ast \dot{u} \tag{7.6}$$

Nach der Umstellung nach  $\dot{u}$  ergibt sich

$$\dot{u} = \frac{I_0}{C} - \frac{u}{RC} - \frac{i_L}{C}.$$
(7.7)

Mit  $u = L * \dot{i}_L$  ergibt sich dann das Gleichungssystem des Zustandsraumes.

$$\begin{bmatrix} \dot{u} \\ \dot{i}_L \end{bmatrix} = \begin{bmatrix} -\frac{1}{RC} & -\frac{1}{C} \\ \frac{1}{L} & 0 \end{bmatrix} * \begin{bmatrix} u \\ i_L \end{bmatrix} + \begin{bmatrix} \frac{1}{C} \\ 0 \end{bmatrix} * I_0$$
(7.8)

Für die verschiedenen unbekannten Größen des Systems werden jetzt noch die entsprechenden Gleichungen aufgestellt.

Für U:

$$u = \begin{bmatrix} 1 & 0 \end{bmatrix} * \begin{bmatrix} u \\ i_L \end{bmatrix} + 0 * I_0$$
(7.9)

Für I<sub>L</sub>:

$$i_L = \begin{bmatrix} 0 & 1 \end{bmatrix} * \begin{bmatrix} u \\ i_L \end{bmatrix} + 0 * I_0$$
(7.10)

Für I<sub>R</sub>:

$$i_R = \begin{bmatrix} \frac{1}{R} & 0 \end{bmatrix} * \begin{bmatrix} u \\ i_L \end{bmatrix} + 0 * I_0$$
(7.11)

Für I<sub>C</sub>:

$$i_C = \begin{bmatrix} -\frac{1}{R} & -1 \end{bmatrix} * \begin{bmatrix} u \\ i_L \end{bmatrix} + 1 * I_0$$
(7.12)

Der Vergleich mit der allgemeinen Zustandsraumdarstellung (7.13), die in Kapitel 3.1.2 vorgestellt wurde, können nun die Matrizen A, B, C und D aufgestellt werden.

$$\underline{\dot{x}} = \underline{A} x + \underline{B} u$$

$$\underline{y} = \underline{C} x + \underline{D} u$$
(7.13)

Für die Berechnung der Spannung u und alle Teilströme gelten die selben Matrizen für <u>A</u> und <u>B</u>. Die Matrizen für <u>C</u> und <u>D</u> ergeben sich entsprechend den Gleichungen (7.9) bis (7.12).

$$\underline{A} = \begin{bmatrix} -\frac{1}{RC} & -\frac{1}{C} \\ \frac{1}{L} & 0 \end{bmatrix}$$
(7.14)  
$$\underline{B} = \begin{bmatrix} \frac{1}{C} \\ 0 \end{bmatrix}$$
(7.15)

Berechnung von	Matrix <u>C</u>	Matrix <u>D</u>
u	[1 0]	0
i <sub>L</sub>	[0 1]	0
i <sub>R</sub>	$\begin{bmatrix} \frac{1}{R} & 0 \end{bmatrix}$	0
i <sub>C</sub>	$\begin{bmatrix} -\frac{1}{R} & -1 \end{bmatrix}$	1

Mit den ganzen Teilmatrizen kann jetzt das Modell in Simulink erstellt werden. Die Blockdarstellung ist in Abbildung 118 dargestellt. Die Matrix <u>A</u> lautet in der Schreibweise von MATLAB [-1/R/C -1/C; 1/L 0], die Matrix <u>B</u> [1/C; 0].



Abbildung 118: Zustandsraumdarstellung der RLC Parallelschaltung

## **RLC Serienschaltung**

Nach der ausführlichen Herleitung der verschiedenen Modellierungen der RLC Parallelschaltung soll nun die RLC Serienschaltung behandelt werden. Bei der Serienschaltung soll nun die angelegte Spannung die Eingangsgröße darstellen. Die Teilspannungen und der Strom sind hier die gesuchten Ausgangsgrößen.



## Abbildung 119: RLC Serienschaltung

Die Differentialgleichung ergibt sich zu:

$$U_0 = LC \frac{d^2 u_C}{dt^2} + RC \frac{du_C}{dt} + u_C.$$
 (7.16)

Die Laplace-Transformation ergibt dann die folgende Gleichung für den Gesamtstrom:

$$\frac{I}{U_0} = \frac{Cs}{LCs^2 + RCs + 1}.$$
(7.17)

Und die Teilspannungen ergeben sich zu:

$$\frac{U_{C}}{U_{0}} = \frac{1}{LCs^{2} + RCs + 1}$$

$$\frac{U_{R}}{U_{0}} = \frac{RCs}{LCs^{2} + RCs + 1}$$

$$\frac{U_{L}}{U_{0}} = \frac{LCs^{2}}{LCs^{2} + RCs + 1}.$$
(7.18)

Analog zur RLC Parallelschaltung kann das Gleichungssystem als Blockdarstellung in Simulink erstellt werden.

Ebenso kann die Zustandsraumdarstellung für die Modellierung verwendet werden. Es ergibt sich hier

$$\dot{i} = \frac{U_0}{L} - \frac{R}{L} * i - \frac{u_C}{L}$$

$$\dot{u}_C = \frac{i}{C}.$$
(7.19)

Daraus folgt die Zustandsraumdarstellung zu

$$\begin{bmatrix} i\\ u_C \end{bmatrix} = \begin{bmatrix} -\frac{R}{C} & -\frac{1}{L}\\ \frac{1}{C} & 0 \end{bmatrix} * \begin{bmatrix} i\\ u_C \end{bmatrix} + \begin{bmatrix} \frac{1}{L}\\ 0 \end{bmatrix} U_0.$$
(7.20)

Und die Gleichungen für die unbekannten Größen

$$i = \begin{bmatrix} 1 & 0 \end{bmatrix} * \begin{bmatrix} i \\ u_C \end{bmatrix} + 0 * U_0, \qquad (7.21)$$

$$u_C = \begin{bmatrix} 0 & 1 \end{bmatrix} * \begin{bmatrix} i \\ u_C \end{bmatrix} + 0 * U_0, \tag{7.22}$$

$$u_{R} = \begin{bmatrix} R & 0 \end{bmatrix} * \begin{bmatrix} i \\ u_{C} \end{bmatrix} + 0 * U_{0} \text{ und}$$
(7.23)

$$u_L = \begin{bmatrix} -R & -1 \end{bmatrix} * \begin{bmatrix} i \\ u_C \end{bmatrix} + 1 * U_0.$$
(7.24)

Diese beiden Grundschaltungen können als Ausgangspunkt für die Modellierung vieler Sensoren und Aktoren herangezogen werden. Wenn sich deren Verhalten jedoch abhängig von der Zeit ändern soll, müssen verschiedenen Teilmodelle mittels Multiplexern und Schaltelementen verbunden werden, wie dies in [41] beschrieben ist.

## 7.2 Modellierung eines elektromagnetischen Aktors

Eine einfache Ersatzschaltung für elektromagnetische Aktoren besteht aus der Reihenschaltung eines Widerstandes und einer Induktivität. Beide Werte lassen sich leicht durch Messungen ermitteln. Dieses Modell kann auch als Grundgerüst für die Modellierung von komplizierteren Aktoren herangezogen werden.

Für die Reihenschaltung gilt:

$$U = U_R + U_L \tag{7.25}$$

mit

$$U_L = L \frac{dI}{dt}.$$
(7.26)

Das Einsetzen von (7.26) in (7.25) ergibt:

 $U_R = R * I$ 

$$U = R * I + L \frac{dI}{dt}.$$
(7.27)

Für die Darstellung als Blockdiagramm mit Integratoren kann diese Gleichung nun sehr einfach herangezogen werden. Die Aufstellung des Blockdiagramms beginnt mit einem Integrator, an dessen Ausgang nun der Strom I steht. Am Eingang liegt dI/dt an.

Der Ausgang I wird nun mit R multipliziert und von der Eingangsspannung U abgezogen. Diese Teilspannung wird durch L dividiert, um dI/dt zu erhalten, welches auf den Eingang des Integrators geschaltet werden muss.



#### Abbildung 120: Blockdarstellung der Gleichung (7.27)

R und L sind hier Parameter, die auch während des Simulationsablaufes geändert werden können. Dies wird bei der ausführlichen Modellierung eines Elektromagneten genutzt, da hier die Induktivität mit dem Weg des Ankers geändert werden muss.

## 7.3 Modellierung von Sensoren

Viele Sensoren können durch einfache Widerstandsmodelle ersetzt werden. Alle Schalter, die meisten Temperatursensoren, Drehpositionssensoren sowie mechanisch betätigte Füllstandssensoren verhalten sich an den Anschlussklemmen wie einfache ohmsche Widerstände. Integrierte Näherungs- und Hallsensoren mit einfacher Signalaufbereitung besitzen zumeist Open-Collector Ausgänge und verhalten sich daher auch wie einfache Widerstände. Sie besitzen ein ausgeprägtes Schaltverhalten und können durch zwei Widerstandsmodelle für R<sub>ON</sub> und R<sub>OFF</sub> nachgebildet werden.

## Modellierung eines Sensors mit Open-Collector Schaltausgang

Für die Modellierung werden zwei Widerstandsmodelle mit Enable-Eingang mit einem Merge-Block zusammengefügt. Der Merge-Block führt die Ausgangssignale der Subsysteme zu einem Signal zusammen. Durch den Enable-Eingang werden die Subsysteme nur dann berechnet, wenn der Enable-Eingang auf 1 liegt.



#### Abbildung 121: Modell eines Schaltausganges



## Abbildung 122: Simulation des Schaltausganges

Kapazitive Sensoren sind einige Füllstandssensoren sowie Näherungssensoren und Drucksensoren. Sensoren mit vorwiegend induktivem Verhalten sind z.B. als Wegsensoren mit Tauchspulen zu finden.

Die Lambda-Sonde sowie Thermoelemente und Halbleitertemperatursensoren sind als veränderliche Spannungsquellen modellierbar.

## Modell einer veränderlichen Spannungsquelle mit Innenwiderstand

Die Spannungsquelle hat die Nennspannung U\_Nenn und den Innenwiderstand R\_Innen. Bei Belastung mit einem Ausgangsstrom verringert sich die Ausgangsspannung entsprechend.





# 7.4 Modellierung von Aktoren

Die überwiegende Zahl der Aktoren im Kraftfahrzeug enthält elektromagnetische Kraftwandler, wie zum Beispiel Gleichstrommotoren, Magnetventile, Magnetschalter und Relais, die alle eine einfache RL-Reihenschaltung als statische Ersatzschaltung besitzen. Bei der dynamischen Nachbildung ist darüber hinaus der Einfluss der mechanischen Last zu beachten.

## **Modell eines Gleichstrommotors**

Für Stell- und Hilfsantriebe kleiner und mittlerer Leistung werden im Kraftfahrzeug vermehrt permanenterregte Gleichstrommotoren eingesetzt. Für die Modellierung eines Gleichstrommotors kann man mit der RL-Reihenschaltung beginnen. Die Schleifbürsten können als zusätzlicher Bürstenwiderstand mit einer Gegenspannung modelliert werden [48].



Abbildung 124: Aufbau des permanenterregten Gleichstrommotors



#### Abbildung 125: Elemente eines fremderregten Gleichstrommotors

Die für die einzelnen Veränderlichen gewählte Zählrichtung entspricht dem Motorbetrieb. Bei der Aufstellung des Systems von Differentialgleichungen beginnt man zunächst mit dem Feldkreis. Man erhält als Spannungsgleichung für den Feldkreis:

$$U_f = R_f \cdot I_f + \frac{d\Phi}{dt}.$$
(7.28)

Hierbei ist  $\Phi$  der magnetische Fluss.  $\Phi$  ist infolge der Sättigung des magnetischen Kreises eine nichtlineare Funktion des Feldstroms.

$$\Phi = f(I_f) \tag{7.29}$$

Bei permanenterregten Gleichstrommotoren kann der magnetische Fluss als konstant angenommen werden und muss daher nicht weiter berücksichtigt werden. Als Spannungsgleichung für den Ankerkreis ergibt sich

$$U_{A} = U_{i} + I_{A} R_{A} + L_{A} \frac{d I_{A}}{d t}.$$
 (7.30)

 $R_A$  stellt den resultierenden ohmschen Widerstand der Ankerwicklung sowie der übrigen im Ankerkreis liegenden Wicklungen dar, während die Induktivität  $L_A$  die magnetischen Eigenschaften der Ankerwicklung berücksichtigt.

Wenn der Anker im Erregerfeld mit dem magnetischen Fluss  $\Phi$  mit der Winkelgeschwindigkeit  $\Omega$  rotiert, so wird hierbei eine Spannung U<sub>i</sub> induziert. Sie ergibt sich zu

$$U_i = c \cdot \Phi \cdot \Omega. \tag{7.31}$$

Hierbei ist c die Maschinenkonstante. Sie enthält das Verhältnis der effektiven Ankerwindungszahl zur Windungszahl der Feldwicklung sowie einen Faktor, der die Aufteilung des Erregerflusses in Hauptfluss und Streufluss berücksichtigt.

Das von der Gleichstrommaschine entwickelte Drehmoment Mi ergibt sich zu

$$M_i = c \cdot \Phi \cdot I_A \,. \tag{7.32}$$

Diesem Drehmoment wirkt von außen das Lastmoment  $M_L$  entgegen. Aus der Differenz der beiden Momente ergibt sich das Beschleunigungsmoment  $M_B$ .

$$M_B = M_i - M_L \tag{7.33}$$

Dieses Beschleunigungsmoment bewirkt nun eine Änderung der Winkelgeschwindigkeit  $\Omega$ .

$$J\frac{d\Omega}{dt} = M_B \tag{7.34}$$

Das Trägheitsmoment J wird von allen durch den Gleichstrommotor beschleunigten Massen gebildet. Die Gleichungen (7.30) bis (7.34) lassen sich nun als Blockschaltbild des Gleichstrommotors darstellen.



#### Abbildung 126: Modell des Gleichstrommotors

Das Modell hat die Eingangsgrößen Ankerspannung und Lastmoment und liefert als Ausgangsgrößen den Motorstrom, die Winkelgeschwindigkeit und den Weg.

# 7.5 Modellierung von Alterung und Toleranzen

Alterung oder Toleranzen können durch Multiplikation des Ausgangssignals oder eines oder mehrerer Modellparameter mit einer Konstanten in die Modellierung einfließen.



## Abbildung 127: Änderung von Modellparametern

Wenn in einem Modell mehrere Lasten mit zufällig verteilten Anfangswerten enthalten sein sollen, können die Parameter vor Beginn der Simulation mit normalverteilten Zufallswerten multipliziert werden.

## 7.6 Modellierung mit Kennlinien

In vielen Fällen ist eine exakte Beschreibung der Zusammenhänge von Ein- und Ausgangssignalen nur sehr schwer möglich. Hier werden dann Kennlinien oder Kennlinienfelder eingesetzt, die durch Messung am realen System gewonnen werden. Beispiele hierfür sind Kennfelder von Verbrennungsmotoren, Lastkennlinien von Getrieben, die Lastkennlinie eines Fensterhebers oder Übertragungskennlinien von Sensoren.

Bei der Simulation werden Zwischenwerte der Kennfelder interpoliert, um einen stetigen Ausgangswert zu erhalten. Die Genauigkeit dieser Methode hängt von der Stetigkeit des realen Systems und der Anzahl der Stützstellen ab. Durch eine große Anzahl von Stützstellen wird jedoch auch der Speicherbedarf des Simulationsprogramms stark erhöht.

Zur Verringerung des Speicherbedarfs ist es möglich, die Kennfelder mit geeigneten Funktionen zur Simulationszeit zu berechnen. In [48] und [69] werden Möglichkeiten vorgestellt, um mittels neuronaler Netze oder Fuzzy-Sets die gemessenen Kennfelder mit einfacheren Funktionen zu beschreiben.





Ebenso ist es möglich, gemessene Kennlinien durch Funktionen höheren Grades anzunähern. Dieses sogenannte Curve-Fitting oder Interpolation wird durch entsprechende Funktionen in MATLAB unterstützt. Zur Interpolation einer Messreihe mit einem Polynom n-ten Grades verwendet man die MATLAB Funktion polyfit(x, y, n), die als Ergebnis einen Vektor mit den n Koeffizienten des Polynoms liefert. Durch die Aufbereitung der Kennfelder und die vorhandene mathematische Beschreibung ist es jetzt möglich, die Kennfelder zu parametrisieren. Und erst die parametrisierte Kurve erlaubt die Anwendung von Integration und Differentiation.

# 7.7 Modellierung von Fehlerfällen

Ein wichtiger Teil der Modellierung für den Hardware-in-the-Loop Test besteht aus der Modellierung der zu testenden Fehlerfälle. Daher wird bei der Modellierung hinter jedes Lastmodell ein Fehlermodell geschaltet welches alle Fehlerfälle beinhaltet.



#### Abbildung 129: Verschaltung von Lastmodell und Fehlermodell

Die Modelle berechnen dabei Zwischenvariablen, die im Fehlermodell entweder direkt auf die Ausgangsvariablen geschaltet werden oder durch einen anderen Wert ersetzt werden.



#### Abbildung 130: Fehlermatrix für vier Signale als MATLAB Modell

Die verwendeten Multiport-Switches schalten denjenigen Port auf den Ausgang, dessen Nummer dem gerundeten Wert des Steuereingangs entspricht. Damit die Fehlernummer 0 den fehlerfreien Sollwert auf den Ausgang schaltet, muss zur Fehlernummer eins addiert werden.

Der fehlerfreie Sollwert ist auf den ersten Eingang geschaltet, die Eingänge 2 bis 5 werden mit Signalen beschaltet, die mit dem Sollwert getauscht werden sollen. Der Eingang 6 kann mit einem stärker gewichteten Signal beschaltet werden, um einen Kurzschluss zwischen zwei Signalen mit unterschiedlicher Treiberleistung zu simulieren.

Fehlernummer	Beschreibung
0	Kein Fehler, Eingang 1 wird durchgeschaltet
1	Eingang 2 wird auf den Ausgang geschaltet
2	Eingang 3 wird auf den Ausgang geschaltet
3	Eingang 4 wird auf den Ausgang geschaltet
4	Eingang 5 wird auf den Ausgang geschaltet
5	Ausgang wird auf Batteriespannung geschaltet

Somit ergeben sich die folgenden Fehlernummern:

6	Ausgang wird auf Batteriemasse geschaltet
7	Gewichtetes Signal aus Eingang 1 und Eingang 6 wird auf den
	Ausgang geschaltet

# 7.7.1 Signalvertauschung am Steuergerätesteckverbinder

Dieser Fehlerfall tritt häufig im Entwurfszyklus auf wenn von einer Version eines Steuergerätes auf die nächste Generation gewechselt wird. Ebenso kann dieser Fehlerfall im Systemeinsatz auftreten, wenn Reparaturen durchgeführt werden, bei denen ein falsches Steuergerät montiert wird oder die Reparatur am Kabelbaum vorgenommen wird. Solche Fehler müssen erkannt werden und dürfen nicht zu einem Ausfall des Steuergerätes führen.

Im Modell kann dieser Fehlerfall einfach durch die wechselseitige Verschaltung der Fehlermatrizen realisiert werden. Signal 1 wird auf den Eingang Fehler 1 von Signal 2 geschaltet und Signal 2 wird auf den Eingang Fehler 1 von Signal 1 geschaltet. Wenn jetzt beide Fehlermatrizen mit der Fehlernummer 1 beschaltet werden, ist die Signalvertauschung realisiert.

# 7.7.2 Übergangswiderstände

Der zusätzliche Übergangswiderstand bewirkt einen Spannungsabfall, der von der Eingangsspannung abgezogen werden muss.



Abbildung 131: Modell mit Übergangswiderstand

# 7.7.3 Offene Signale und Kabelbruch

Kabelbrüche und offene Anschlüsse zeichnen sich dadurch aus, dass kein Strom fließen kann. Die Spannung ist hier beliebig. Daher genügt es, einen Eingang der Fehlermatrix mit dem Ausgangswert für den Strom 0 zu beschalten.

# 7.7.4 Kurzschluss und Ableitwiderstand nach Masse oder Versorgungsspannung

Ein Kurzschluss eines Signals mit einer der Versorgungsspannungen stellt sich für das Steuergerät als konstante Spannung dar. Daher genügt hier die Ausgabe von  $U_{Masse}$  oder  $U_{Batt}$  an dem entsprechenden Ausgang. Dazu muss der Treiber zusätzlich vom stromgeführten in den spannungsgeführten Modus geschaltet werden oder man verwendet bei der Modellierung den Block Algebraic Constraint, der den Ausgang so nachführt, dass der Eingang zu Null wird. Wenn am Eingang die Differenz aus der gemessenen und der gewünschten Spannung anliegt wird somit der Strom so nachgeführt, dass sich die gewünschte Spannung am Ausgang ergibt.

Das folgende Beispiel zeigt die Anwendung bei einem geschalteten Ausgang mit einem Innenwiderstand.



## Abbildung 132: Modellierung eines Kurzschluss

Das Simulationsergebnis zeigt den Verlauf des Ausgangsstroms bei einem Kurzschluss gegen 12 V Batteriespannung. Die Quellenspannung beträgt anfangs 10 V und steigt ab dem Zeitpunkt 2 s um 1 V/s an. Der Innenwiderstand der Quelle beträgt hier  $5 \Omega$ .



Abbildung 133: Simulationsergebnis für einen Kurzschluss gegen Ux

# 7.7.5 Kurzschluss und Ableitwiderstand zwischen Steuergeräteanschlüssen

Bei Kurzschlüssen zwischen zwei Steuergeräteanschlüssen müssen drei verschiedene Fälle unterschieden werden. Ein Kurzschluss zwischen einem Ausgang und einem Eingang, ein Kurzschluss zwischen zwei Ausgängen und ein Kurzschluss zwischen zwei Eingängen.

Bei einem Kurzschluss zwischen einem Ausgang und einem Eingang kann sicher davon ausgegangen werden, dass der Wert des Ausgangs dominiert. Es muss also an beiden Anschlüssen die gleiche Spannung anliegen. Dazu kann das Kurzschlussmodell, das im vorigen Kapitel vorgestellt wurde, verwendet werden. Die Spannung Ux, gegen die der Kurzschluss des Eingangs berechnet werden muss, ist dann die Eingangsspannung  $U_{Mess}$  des Berechnungsmodells des Ausgangs.

Bei einem Kurzschluss zwischen zwei gleichwertigen Steuergeräteanschlüssen muss die Innenbeschaltung des Steuergerätes an diesen Anschlüssen bekannt sein, um damit ein entsprechendes Fehlermodell erstellen zu können.

Für eine einfache Modellierung kann ein gewichteter Mittelwert der kurzgeschlossenen Signale gebildet werden, der mit dem Special-Eingang der Fehlermatrix gebildet wird. Die Gewichtungen werden entsprechend der modellierten Lasten gebildet, so dass der Anschluss der niederohmigeren Last ein höheres Gewicht bekommt.

## 7.8 Identifikation

Die Modellierungen die in den vorangegangenen Kapiteln beschrieben wurden, sind das Resultat der Analyse der Struktur der vorliegenden Lasten. Für das vollständige Modell fehlt noch die Ermittlung der Parameter der Modelle. Unter Parametern sind diejenigen Prozessgrößen zu verstehen, die sich im Laufe der Simulationszeit nicht oder nur unwesentlich ändern.

Je nach Kenntnis der Systemstruktur spricht man hier von Black-Box und White-Box Identifikation. Wenn ein unbekanntes System anhand von Messdaten modelliert und parametrisiert werden soll liegt Black-Box Identifikation vor, wenn die Struktur des Modells bekannt ist und nur die Parameter bestimmt werden liegt White-Box Identifikation vor.

Bei der Bestimmung der Parameter genügt es bei einfachen Lasten ohne integrierendes Verhalten oft, statische Messungen von Widerständen, Induktivitäten und Kapazitäten durchzuführen. Zur Parametrisierung des dynamischen Verhaltens bietet es sich an, eine Sprungantwort oder eine Impulsantwort der Komponente aufzunehmen.

Eine Einführung in die Identifikation sowie die verschiedenen Identifikationsmethoden können in [47] und [48] gefunden werden.

## 7.9 Codeerzeugung für das Gesamtmodell

Für die Codegenerierung sind die Modelle noch anzupassen. Anstelle von zeitkontinuierlichen Blöcken müssen jetzt zeitdiskrete Blöcke mit einer festen Abtastzeit verwendet werden. Die Integratoren aus der kontinuierlichen Blockbibliothek müssen durch Verzögerungsglieder ersetzt werden. Dieser Schritt entspricht einer Z-Transformation. Der Trapezoid-Integrator realisiert hierbei die Trapez-Integrationsregel, die häufig angewendet wird. Es bietet sich auch an nur Blöcke aus der Fixed-Point Blockbibliothek zu verwenden. Diese Blöcke erzeugen C-Code in Fixed-Point Arithmetik die auf den DSPs schneller berechnet werden können als Floating.Point Operationen.



#### Abbildung 134: Zeitdiskrete Integratorversionen

Die Blöcke der Fixed-Point Blockbibliothek ermöglichen die Skalierung der berechneten Werte so, dass die Wertebereiche der 12-Bit Wandler optimal ausgenutzt werden können. Hier wird auch die Anpassung an die Treiberleistung der Lastnachbildungen vorgenommen.



#### Abbildung 135: Anpassung der Wertebereich für die Datenwandler

Hier wird eine Anpassung an den 12-Bit Wertebereich vorgenommen. Der Datentyp sfix(12) bezeichnet einen 12-Bit Integerwert mit Vorzeichen. Mit der Skalierung  $20/2^{12}$  kann mit den 12 Bit jetzt ein Bereich von 20 V abgebildet werden. Das Bedeutet also einen Bereich von -10 V bis -10 V. Bei Überschreitung des Wertebereichs soll der Wert hier in die Sättigung gehen. Andernfalls können unerwünschte Signalverläufe entstehen.



Abbildung 136: Wertbegrenzte Signale a) mit Sättigung b) mit Überlauf

Der größte gemeinsame Teiler der erforderlichen Abtastzeiten bestimmt die erforderliche Abtastzeit eines Teilsystems. Daher muss die Aufteilung so erfolgen, dass verträgliche Modelle auf einem DSP abgearbeitet werden können. Bei der Berechnung von Modellen mit unterschiedlichen Abtastzeiten muss in MATLAB sonst die Codegenerierung für Multitasking eingesetzt werden, wodurch der Overhead der Taskverwaltung und des Scheduling hinzukommt.

In das Modell werden auch die Initialisierungsfunktionen für die Testplattform und die Header-Dateien mit den Adressdefinitionen eingebunden. Dies geschieht durch die Verwendung von User-Code Blöcken. Globale Variablen wie V\_Batt und V\_Gnd sowie die Parameter der Lastmodelle müssen beim Linken des Object-Code in den Speicherbereich des Dual-Port RAMs gelegt werden, damit die Parameter während des Testablaufes geändert werden können.

Wenn die erforderliche Rechenleistung für alle Lastmodelle nicht ausreicht müssen beide DSP Module eingesetzt werden. Jetzt kann es aber vorkommen, dass ein Modell für den regulären Betriebsfall auf dem ersten DSP berechnet wird, aber die Berechung des Fehlertests dieses Modell mit einem Modell des zweiten DSP verbindet. Damit dann keine überflüssige Kommunikation zwischen den DSPs notwendig wird muss die Berechnung auf einem DSP weiterlaufen. Dazu werden in den Dual-Port RAMs zwei 16-Bit Speicherbereiche verwendet. Das erste 16-Bit Wort zeigt die Module der Reihe A die DSP 1 berechnet, das zweite zeigt die Module der Reihe B von DSP 2. Ein gesetztes Bit in diesem Speicherbereich markiert die Berechnung des Kanals durch den jeweils anderen DSP.

Bit	D15	D14	D13	D12	D11	D10	D09	D08	D07	D06	D05	D04	D03	D02	D01	D00
Reihe A DSP 1	0	0	0	0	0	1	0	0	1	0	0	0	0	0	1	0
Reihe B DSP 2	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0

#### Abbildung 137: Zuordnung der Modellberechnung

Im obigen Beispiel werden von der Modulreihe A die Steckplatze A1, A7 und A10 von DSP 2 berechnet. Von der Modulreihe B werden die Steckplätze B10 und B11 von DSP 1 berechnet. Alle übrigen Steckplätze aus Modulreihe A sind DSP 1 zugeordnet und die übrigen Steckplätze aus Modulreihe B sind DSP 2 zugeordnet. Auf diese Weise kann die Berechnung der Modelle dynamisch zugeordnet werden.

# 8 Anwendungsbeispiele

In diesem Kapitel sollen nun einige Beispielmodellierungen vorgestellt werden die einen großen Bereich der Lasten abdecken, die beim Hardware-in-the-Loop Test in der Kraftfahrzeugtechnik zum Einsatz kommen.

Je nach Art der Ansteuerung haben die Modelle nur einen Eingang und einen Ausgang oder mehrere Ein- und Ausgänge. Bei einfachen geschalteten Lasten ist der Eingang in das Modell die geschaltete Spannung und der Ausgang der zeitabhängige Stromverlauf. Bei geregelten Lasten wird vom Steuergerät ein Strom eingeprägt oder der Aktor mit einer PWM Spannung angesteuert, die als Eingang in das Modell dienen. Der Ausgang ist dann der zugehörige Spannungsverlauf bzw. Stromverlauf.

Je nachdem, ob ein Ausgangsstrom oder eine Ausgangsspannung erzeugt werden muss, muss auch die Konfiguration der Lastnachbildungen geändert werden. Bei den Fehlertests muss auch im Testverlauf von Strom- auf Spannungsausgang umgeschaltet werden, wenn z.B. ein Kurzschluss gegen eine der Betriebsspannungen getestet wird.

## 8.1 Einpolige Lasten

Einpolige Lasten können immer dann verwendet werden, wenn ein Kontakt der Last auf Masse oder Batteriespannung gelegt ist. Für die Lastnachbildung ist dann auch nur ein Treibermodul erforderlich.

Beispiele für einpolige Lasten sind Magnetventile, Relais und Lampen die mit einem Open-Collector Ausgang angesteuert werden. Hier können die Modelle aus dem vorangegangenen Kapitel direkt verwendet werden.



Abbildung 138: Einpoliges Lastmodell

## 8.2 Zweipolige Lasten

Beispiele für zweipolige Lasten sind Widerstände in einer Messbrücke oder ein Elektromotor, der mit einer H-Brücke angesteuert wird.



#### Abbildung 139: Zweipolige Last am Steuergerät

Die Berechnung erfolgt genau so wie bei einer einpoligen Last, nur dass die Eingangsspannung in das Modell aus der Differenz der beiden gemessenen Spannungen besteht. Die Ausgangsströme an den beiden Klemmen haben den selben Betrag, aber ein unterschiedliches Vorzeichen.



#### Abbildung 140: Modell als Zweipolige Last

An diesem Punkt wird auch deutlich warum, die Strommessung der Lastnachbildungen nicht in der Masseleitung des Moduls erfolgen kann. Bei dieser Anwendung wird das Steuergerät zwischen zwei Lastnachbildungen betrieben, so dass kein Strom über den Masseanschluss zurückfließt.

## 8.3 Mehrpolige Lasten

#### Potentiometer mit Belastung

Für die Modellierung eines Potentiometers werden drei Lastmodule benötigt, um die Anschlusspunkte unabhängig nachzubilden. Der Parameter  $\alpha$  bezeichnet die Position des Schleifers und R ist der Gesamtwiderstand des Potentiometers. Wenn zusätzliche Widerstände in die Zuleitungen des Potentiometers geschaltet sind, können diese durch Erhöhung des Gesamtwiderstandes bei gleichzeitiger Begrenzung von  $\alpha$  berücksichtigt werden.

Für die Berechnung der Teilspannungen und Ströme müssen zwei Fälle unterschieden werden. Der unbelastete Potentiometer kann dabei aber als Sonderfall des belasteten Potentiometers betrachtet werden.



## Abbildung 141: Potentiometer mit Last

Für den belasteten Potentiometer mit den Eingangsgrößen  $U_1$  und  $U_3$  sowie den Parametern R, R<sub>L</sub> und  $\alpha$  ergeben sich die folgenden Gleichungen:

$$U_{2} = \frac{(1-\alpha)R_{L}}{R_{L} + (1-\alpha)\alpha \Box R} \Box U_{1} + \alpha \Box \frac{R_{L} + (1-\alpha)R}{R_{L} + (1-\alpha)\alpha \Box R} \Box U_{3}$$
(8.1)

$$I_{1} = \frac{R_{L} + (1 - \alpha)R}{R_{L} + (1 - \alpha)\alpha \Box R} \Box \frac{U_{1} - U_{3}}{R}$$
(8.2)

$$I_2 = \frac{R_L}{R_L + (1 - \alpha)\alpha \Box R} \Box \frac{U_1 - U_3}{R}$$
(8.3)

$$I_3 = \frac{(1-\alpha)R}{R_L + (1-\alpha)\alpha \Box R} \Box \frac{U_1 - U_3}{R}.$$
(8.4)

Das Simulink Modell für den belasteten Potentiometer zeigt die folgende Abbildung.



Abbildung 142: Simulink Modell des belasteten Potentiometers
Für den unbelasteten Potentiometer mit  $R_L \rightarrow \infty$  ergeben sich folgende Gleichungen:

$$U_2 = (1 - \alpha)U_1 + \alpha U_3 \tag{8.5}$$

$$I_1 = \frac{U_1 - U_3}{R}$$
(8.6)

$$I_2 = 0$$
 (8.7)

$$I_3 = \frac{U_1 - U_3}{R}.$$
 (8.8)

Bei unbekanntem Lastwiderstand kann durch Messung von  $I_2$  auf Kenntnis des Widerstandswerts verzichtet werden. Das Modell nutzt jetzt die drei Eingänge U<sub>1</sub>, U<sub>3</sub> und I<sub>2</sub> und berechnet U<sub>2</sub>, I<sub>1</sub> und I<sub>3</sub>.



### Abbildung 143: Simulink Modell bei unbekanntem Lastwiderstand

$$U_2 = (1 - \alpha) \Box U_1 + \alpha \Box U_3 - (1 - \alpha) \Box \alpha \Box R \Box I_2$$
(8.9)

$$I_1 = \frac{U_1 - U_3 + (1 - \alpha) \Box R \Box I_2}{R}$$
(8.10)

$$I_3 = \frac{U_1 - U_3 - \alpha \Box R \Box I_2}{R}$$
(8.11)

### Fensterhebermotor mit Hall-Sensoren

Ein elektrischer Fensterheber mit Einklemmschutz enthält einen Gleichstrommotor, dessen Stromverlauf zur Blockadeerkennung überwacht werden muss. Der Gleichstrommotor enthält zusätzlich zwei Hall-Sensoren die für die Einklemmerkennung benötigt werden.

Die Modellierung eines Fensterhebers besteht aus dem Modell des Gleichstrommotors, dem Modell der Fensterhebermechanik und den Modellen für die Erzeugung der Hall-Signale, mit denen das Steuergerät die Position des Fensterhebers bestimmt.

Das Modell des Gleichstrommotors wurde im vorigen Kapitel dargestellt. Die Hall-Sensoren erzeugen zwei, um 90 ° phasenverschobene, Rechtecksignale. Die Ausgänge der Hall-Sensoren enthalten Open-Collector Stufen, die ebenfalls im vorigen Kapitel vorgestellt wurden.



#### Abbildung 144: Gesamtmodell des Fensterhebers

Die Fenstermechanik wurde mit verschiedenen Lastkennlinien modelliert die je nach Bewegungsrichtung umgeschaltet werden.

### 8.4 Weitere Einsatzfelder

Durch die Möglichkeiten einer hochdynamischen Nachbildung von Strom- und Spannungsverläufen können mit den Modulen der Testplattform nun auch weitere Einsatzfelder eröffnet werden.

### Bordnetznachbildung

Beim Test der Steuergeräte war das Bordspannungsnetz bislang nicht simulierbar, da die eingesetzten Netzteile nicht in der Lage sind, die Ausgangsspannung entsprechend schnell zu ändern. Wenn jetzt die Versorgung der einzelnen Steuergeräte nicht mehr über die Netzteile sondern mittels zwei Leistungstreibermodulen, je eines für die Masseleitung und eines für die Batteriespannung, erfolgt, können nun auch Effekte wie Masseversatz und Störungen auf der Versorgungsleitung für jedes Steuergerät individuell simuliert werden.

Die Batteriespannung ist abhängig vom Ladezustand der Batterie, von der aktuellen Strombilanz und vom Innenwiderstand der Batterie, der wiederum vom Alter, Ladezustand und der Temperatur abhängig ist.

Die Differenz zwischen aktuellem Ladestrom und Entladestrom wird im Normalbetrieb vom Laderegler ausgeregelt; aber beim Anlassvorgang und bei starker Belastung des Bordnetzes ist der Laderegler nicht in der Lage, die Differenz auszuregeln. Zusätzlich wird ein von der Motordrehzahl abhängiger Wechselspannungsanteil des Drehstromgenerators überlagert.

Ein Masseversatz tritt durch den Strom auf den Masseleitungen der Steuergeräte auf. Bei nicht ausreichend dimensionierten Leiterquerschnitten oder bei Übergangswiderständen kann der Masseversatz dann z.B. zu fehlerhaften Signalen an Logikeingängen führen

Ein zusätzlicher Nebeneffekt, der sich aus der Bordnetznachbildung und der Lastnachbildung auf einer Testplattform ergibt, ist eine teilweise Rückspeisung von elektrischer Energie aus den Lastnachbildungen, wodurch sich in der Summe ein geringerer Leistungsbedarf gegenüber einem Testsystem mit realen Lasten ergibt. Dadurch können auch die Netzteile zur Energieversorgung des Testsystems kleiner dimensioniert werden.

### Schaltreglermodul zur Bordnetznachbildung

Für die positive Versorgung (STG<sub>VBatt</sub>) des zu testenden Steuergerätes (DUT) wird ein Abwärtswandler benötigt dessen Ausgangsspannung nur in einem kleineren Bereich einstellbar sein muss. Für die negative Versorgung (STG<sub>GND</sub>) muss ein Aufwärtswandler eingesetzt werden, da hier der Strom in den Schaltregler hinein fließt. Daher kann jeweils ein Transistor entfallen. Dies ermöglicht die gemeinsame Erzeugung von STG<sub>GND</sub> und STG<sub>VBatt</sub> mit einem einzigen PWM-Regler. Es werden zwei unterschiedliche Ausgangsfilter benötigt und auch jeweils zwei Messschaltungen für die Strom- und Spannungsmessung. Auf die A/D-Wandlung der Spannungsmessung kann verzichtet werden, da der Regler den Sollwert einstellt oder bei Nichterreichen ein Fehlersignal generiert.



#### Abbildung 145: Blockschaltbild Bordnetznachbildung

Da die Steuergeräte ausnahmslos spannungsgeregelt und nicht stromgeregelt betrieben werden ist für die Bordnetznachbildung keine Umschaltmöglichkeit auf Stromregelung erforderlich.

#### Energierückführung

Die Treibermodule mit Schaltregler können auch Leistung in die Spannungsversorgung zurückspeisen. Dadurch wird ein Teil der Leistung, die sonst im Lastwiderstand in Wärme umgesetzt würde, wieder zurückgeführt. Dies erfolgt aber nicht vollständig, da die Schaltregler einen von der Ausgangsspannung abhängigen Wirkungsgrad haben. Dieser liegt zwischen 55 und 80 %. Der Wirkungsgrad der Bordnetznachbildung ist aufgrund des geringeren Ausgangsspannungsbereiches etwas besser.

Die Steuergeräte haben aufgrund der geschalteten Ausgangssignale eine geringe Verlustleistung, so dass die Rückspeisung nur dann voll zum Tragen kommt, wenn die Steuergeräte über die Bordnetznachbildung versorgt werden. Dann werden alle Schaltreglermodule aus der selben Primärversorgung versorgt. Zur Verdeutlichung sind die Energieflüsse im bisherigen Testsystem sowie im neuen Testsystem noch einmal gegenübergestellt.



Abbildung 146: Vergleich der Energieflüsse zwischen altem und neuem Testsystem

Auch wenn nicht alle Steuergeräte mit Schaltreglermodulen versorgt werden ergibt die Rückführung von Energie aus den Aktoranschlüssen der Steuergeräte zu den übrigen Lastnachbildungen zumindest eine Verringerung des Ruhestroms der Testplattform. Es muss jedoch darauf geachtet werden, dass die Netzteile rückspeisefähig sind oder, wie nachfolgend beschrieben, erweitert werden.

### Labornetzteil oder aktive Last

Eine zusätzliche Verwendung können die Treibermodule in programmierbaren Labornetzteilen finden, welche dann auch in der Lage sind, als aktive Last zu arbeiten. Dann muss allerdings mit der in Abbildung 147 gezeigten Zusatzbeschaltung sicher gestellt werden, dass kein Strom in den Netztransformator zurückgespeist werden kann, da sonst die Ausgangsspannung des Netzteils ungeregelt ansteigt.



Abbildung 147: Verwendung der Treiber als Netzteil oder aktive Last

Wenn der Strom I<sub>Supply</sub> den das Netzteil liefert zu Null wird, muss der Transistor den von den Ausgängen eingespeisten Strom übernehmen. Dabei wird die überschüssige Energie in Verlustwärme im Leistungstransistor umgesetzt die dann mit einer geeigneten Kühlung abgeführt werden muss.

Sobald der Strom durch den Widerstand  $R_S$  negativ wird, schaltet der Komparator den Transistor ein und der Strom kann über den Lastwiderstand  $R_L$  fließen. Der Widerstand  $R_1$  sorgt für einen Ruhestrom der so groß sein muss, dass die Schaltschwelle des Komparators erreicht wird bevor die Regelung des Netzteils aussetzt.

### 8.5 Einsatz der Testplattform

Beim Einsatz der HiL-Testplattform sind einige wichtige Punkte zu beachten um Unfälle und Defekte an der Hardware zu vermeiden.

Die Modelle müssen zu den Gegebenheiten der Steuergeräteschnittstellen passen. Wenn das Steuergerät die angeschlossene Last mit einem Konstantstrom versorgt, dann darf das Modell nur eine Spannung als Ausgangswert liefern.

Die Lastnachbildungen der Testplattform dürfen bei vielen Modellen nicht unbeschaltet bleiben. Als Beispiel soll ein Widerstandsmodell auf eine Lastnachbildung zugreifen. Wenn der Ausgang der Lastnachbildung nicht beschaltet ist kann nur ein Reststrom über die Messschaltungen fließen. Wenn nun der obere Treibertransistor einschaltet, baut sich am Ausgang schnell eine positive Spannung auf. Diese Spannung wird jetzt als Eingangsvariable in das Berechnungsmodell gegeben. Bei einer positiven Spannung berechnet das Modell einen Eingangsstrom in die Lastnachbildung. Daher wird jetzt der untere Transistor eingeschaltet. Dadurch wird die Ausgangsspannung sofort negativ was wiederum einen positiven Ausgangsstrom erfordert. Dies macht deutlich, dass offene Lastnachbildungen zu Schwingungen neigen, wenn in der Modellierung keine Maßnahmen dagegen vorgesehen sind.

In diesem Fall hilft ein Modell, das den Strom misst und danach die Ausgangsspannung berechnet. Bei offenen Anschlüssen kann jetzt kein Storm fließen und das Modell bleib stabil.

Zur Vermeidung von Unfällen ist insbesondere bei Testaufbauten für 42 V Bordnetze darauf zu achten, dass keine spannungsführenden Kontakte offen liegen. Zwischen der positiven und der negativen Spannungsversorgung können Spannungen von bis zu 100 V anliegen!

# 9 Ergebnisse und Zusammenfassung

Mit dem System das in der vorliegenden Arbeit beschrieben wurde ist es jetzt möglich an jedem Anschluss des zu testenden Steuergerätes einen nahezu beliebigen Verlauf des Stroms bzw. der Spannung einzuprägen. Zusammen mit der modellbasierten Berechnung der Signalverläufe können somit die Originallasten mit einer hohen Genauigkeit nachgebildet werden. Der Test der Fehlerfälle wird dadurch stark vereinfacht, da sich die Fehler für das Steuergerät nur durch entsprechende Ströme und Spannungen auszeichnen, die genauso eingeprägt werden wie im fehlerfreien Betriebszustand. Dadurch konnten die Relaismatrizen zur Fehlersimulation ersatzlos entfallen.

## 9.1 Ergebnisse

Der wesentliche Bestandteil der Arbeit war die Entwicklung der Testplattform, bestehend aus einer Basisplatine und geeigneten Schnittstellentreibern zur programmierbaren Nachbildung der Signalverläufe. Die Modellierung der Fehlerfälle wurde in der Arbeit ausführlich behandelt und anhand der Modellierung einiger Beispiele erläutert.



Abbildung 148: Vergleich zwischen altem und neuem Testmodul

Bisher mussten die Testmodule für jeden zu testenden Steuergerätetyp aufwändig entwickelt werden. Der Test von Fehlerzuständen wie Kurzschlüssen oder Leitungsunterbrechungen erforderte Relaismatrizen, um die Fehlerfälle im Testverlauf einprägen zu können. Der Vergleich zwischen einem Testmodul für ein Getriebesteuergerät und dem entwickelten System zeigt deutlich die Größenvorteile. Trotzdem kann die Testhardware in das bestehende System integriert werden und ermöglicht so den allmählichen Umstieg auf die neue Hardware, wenn die entsprechenden Lastmodelle erstellt wurden.

## 9.2 Ausblick

Neben dem Einsatz im bestehenden System eröffnet die HiL-Testplattform aber auch weitere Testmöglichkeiten. Für den Test mit der Bordnetznachbildung und für Systeme mit 42 V Bordnetz muss das bestehende System aber ohnehin umgerüstet werden. Dann sollte auch die Verwendung des externen Parallelbus aufgegeben und die Basisplatine mit einem modernen Bussystem ausgerüstet werden

Für den Systemeinsatz sind noch weitere Testmodule erforderlich oder zumindest sinnvoll einsetzbar. Ein digitales Testmodul mit FPGA wird für die Erzeugung und Bestimmung von PWM-Signalen benötigt. Ebenso ist das CAN-Modul mit Gateway-Funktion sinnvoll, um die DSPs von der Protokollbehandlung zu entlasten.

Die HiL-Testplattform kann auch, über den CAN-Bus an einen PC angeschlossen, unabhängig vom übrigen Testsystem eingesetzt werden. In diesem Fall werden aber noch weitere Schnittstellen erforderlich, die sonst das Testsystem zur Verfügung stellt. Dazu gehört eine Schnittstelle zu den Diagnose-Leitungen (z.B. K-Line) sowie die Restbussimulation der CAN-B und CAN-C Busse.

# 10 Verzeichnisse

# 10.1 Abbildungsverzeichnis

ABBILDUNG 1:	VERNETZTE STEUERGERÄTE IM KRAFTFAHRZEUG	1
ABBILDUNG 2:	TOLERANZBEREICH FÜR EINEN AKTOR	2
ABBILDUNG 3:	Kosten der Fehlerbeseitigung	3
ABBILDUNG 4:	AUSFALLANTEILE IN DER FAHRZEUGELEKTRONIK	3
ABBILDUNG 5:	EINSATZZEITPUNKTE VON STEUERGERÄTEN	6
ABBILDUNG 6:	TRANSISTORZÜNDUNG MIT DREHZAHLUNABHÄNGIGER SCHLIEßZEIT UND	
	ELEKTRONISCHER VERSCHIEBUNG DES ZÜNDZEITPUNKTES	7
ABBILDUNG 7:	STEUERGERÄT MIT HYBRID UND LEISTUNGSHALBLEITERN [10]	9
ABBILDUNG 8:	EINSATZ VON NETZWERKEN IN KRAFTFAHRZEUGEN	12
ABBILDUNG 9:	VERNETZUNG VON STEUERGERÄTEN IN INNENRAUM UND KAROSSERIE	12
ABBILDUNG 10:	VERNETZUNG MIT LIN (AUS [89])	13
ABBILDUNG 11:	ELEKTROMAGNETISCH GESTEUERTES EINLASSVENTIL	15
ABBILDUNG 12:	STROM- UND SPANNUNGSVERLÄUFE AM EMV [82]	15
ABBILDUNG 13:	VERGLEICH HERKÖMMLICHES BREMSSYSTEM MIT BRAKE-BY-WIRE	20
ABBILDUNG 14:	WASSERFALLMODELL NACH ROYCE	23
ABBILDUNG 15:	Spiralmodell	24
ABBILDUNG 16:	V-MODELL	24
ABBILDUNG 17:	VP-MODELL	25
ABBILDUNG 18:	SIMULATION UND SYSTEMEINSATZ	25
ABBILDUNG 19:	BEISPIEL STATECHART MIT KOMMUNIKATION	27
ABBILDUNG 20:	ZUSTANDSRAUMBESCHREIBUNG IN BLOCKDARSTELLUNG	28
ABBILDUNG 21:	SCHNITTSTELLEN MIT SIGNALANPASSUNGSMODULEN	33
ABBILDUNG 22:	HIL-AUFBAU	35
ABBILDUNG 23:	ES4400 HIGH-END SIGNAL I/O BOARDS	38
ABBILDUNG 24:	DSPACE SIMULATOR MIDSIZE	39
ABBILDUNG 25:	LAST- UND FEHLERSIMULATION	39
ABBILDUNG 26:	EINFACHE BEISPIELSCHALTUNG ZUR MONTE-CARLO ANALYSE	47
ABBILDUNG 27:	STATISTISCHE AUSWERTUNG DER MONTE-CARLO ANALYSE	47
ABBILDUNG 28:	RLC SERIENSCHALTUNG	47
ABBILDUNG 29:	ÄQUIVALENTE BLOCKDARSTELLUNGEN MIT SIMULINK A) DARSTELLUNG DER	
	GLEICHUNG $(3.1)$ B) DARSTELLUNG MIT LAPLACEFUNKTION	49
ABBILDUNG 30:	BLOCKDARSTELLUNG DER ALLGEMEINEN ZUSTANDSRAUMDARSTELLUNG	49
ABBILDUNG 31:	FEHLERARTEN VON DATENWANDLERN	51
ABBILDUNG 32:	WANDLERPRINZIPIEN	53

ABBILDUNG 33:	A/D WANDLUNG NACH DEM MEHRRAMPENVERFAHREN	54
ABBILDUNG 34:	KASKADEN FLASH-WANDLER	54
ABBILDUNG 35:	STRUKTUR BUCK CONVERTER	56
ABBILDUNG 36:	STRUKTUR BOOST CONVERTER	57
ABBILDUNG 37:	STRUKTUR FLYBACK CONVERTER	57
ABBILDUNG 38:	STRUKTUR SEPIC CONVERTER	58
ABBILDUNG 39:	TOPOLOGIE 4-QUADRANTEN SCHALTREGLER	59
ABBILDUNG 40:	BETRIEBSARTEN DES 4-QUADRANTEN SCHALTREGLERS	60
ABBILDUNG 41:	BLOCKSCHALTBILD DES PWM-CONTROLLERS TL1454 [97]	61
ABBILDUNG 42:	SIMULATION DES PWM-CONTROLLERS	61
ABBILDUNG 43:	Makromodell des TL1454	62
ABBILDUNG 44:	MODELL DES LC-AUSGANGSFILTERS A) IDEALE BAUELEMENTE	
	B) REALE BAUELEMENTE	64
ABBILDUNG 45:	SIMULATION DES LC-AUSGANGSFILTERS	64
ABBILDUNG 46:	BLOCKSCHALTBILD DER SPICE-MODELLIERUNG	65
ABBILDUNG 47:	PWM-SIGNAL A) MIT DREIECK-REFERENZ B) MIT SÄGEZAHN-REFERENZ	66
ABBILDUNG 48:	ÜBERGANG PWM – PFM	66
ABBILDUNG 49:	STROMMESSUNG MITTELS SHUNT-WIDERSTAND	67
ABBILDUNG 50:	MESSSCHALTUNGEN MIT ERHÖHTEM GLEICHTAKTAUSSTEUERUNGSBEREICH	68
ABBILDUNG 51:	INSTRUMENTENVERSTÄRKER MIT HOHER EINGANGSSPANNUNG	69
ABBILDUNG 52:	SPANNUNGSMESSUNG AUF HOHEM POTENTIAL	69
ABBILDUNG 53:	ANSTEUERUNG VON LEISTUNGSTRANSISTOREN MITTELS KONDENSATOREN UND	)
	Komparatoren	74
ABBILDUNG 54:	ANSTEUERUNG VON LEISTUNGSTRANSISTOREN MITTELS OPTOKOPPLERN UND	
	ÜBERTRAGERN	74
ABBILDUNG 55:	ERSATZSCHALTBILD EINES REALEN KONDENSATORS	75
ABBILDUNG 56:	IMPEDANZVERLAUF EINE KERAMIKKONDENSATORS	76
ABBILDUNG 57:	SNUBBER- UND CLAMP-NETZWERKE	80
ABBILDUNG 58:	AUSWIRKUNG VON SNUBBER- UND CLAMP-NETZWERKEN	81
ABBILDUNG 59:	Komplementäre Emitterstufe als bipolare Stromquelle	82
ABBILDUNG 60:	UNIPOLARE STROMQUELLE MIT MOSFET FÜR GROßE AUSGANGSSTRÖME	83
ABBILDUNG 61:	BIPOLARE MOSFET-STROMQUELLE FÜR GROßE AUSGANGSSTRÖME	85
ABBILDUNG 62:	Komponenten eines Steuergerätes	86
ABBILDUNG 63:	SENSORSCHNITTSTELLEN	89
ABBILDUNG 64:	AKTORSCHNITTSTELLEN	89
ABBILDUNG 65:	ENERGIEFLUSS VOM STEUERGERÄT IN DIE SYSTEMUMGEBUNG	92
ABBILDUNG 66:	STEUERGERÄT MIT ORIGINALLAST UND FEHLERSIMULATION	93
ABBILDUNG 67:	Steuergerät mit Festwiderständen als Last	94
ABBILDUNG 68:	Steuergerät mit variablen Widerständen als Last	94
ABBILDUNG 69:	STEUERGERÄT MIT PROGRAMMIERBAREN LASTEN	96
ABBILDUNG 70:	OPEN-COLLECTOR- UND OPEN-EMITTER TREIBER	98
ABBILDUNG 71:	ANSCHLUSSMÖGLICHKEITEN FÜR LASTEN	99
ABBILDUNG 72:	H-BRÜCKENSCHALTUNG, DREHSTROMBRÜCKENSCHALTUNG	100

ABBILDUNG 73:	BLOCKSCHALTBILD SIGNALGENERATORBAUSTEIN	101
ABBILDUNG 74:	STRUKTUR DES MPAA100	102
ABBILDUNG 75:	STRUKTUR TRAC-020	103
ABBILDUNG 76:	WIRKUNGSGRAD LINEARE TREIBERSTUFE	104
ABBILDUNG 77:	WIRKUNGSGRAD GETAKTETE TREIBERSTUFE	105
ABBILDUNG 78:	STRUKTUR DES TESTSYSTEMS	107
ABBILDUNG 79:	Absicherung der Lastmodule	109
ABBILDUNG 80:	ANORDNUNG DER STECKPLÄTZE AUF DEM BASISBOARD	112
ABBILDUNG 81:	BUSKONZEPT FÜR 2 DSP-BOARDS	114
ABBILDUNG 82:	STECKKONZEPT BASISPLATINE / DSP-BOARD / VERBINDUNGSPLATINE	115
ABBILDUNG 83:	BLOCKSCHALTBILD DER VERBINDUNGSPLATINE	115
ABBILDUNG 84:	Erweiterung der Rechenleistung A) Token-Ring	
	B) HOCHLEISTUNGS-DSP	116
ABBILDUNG 85:	KONZEPT HOSTINTERFACE MIT DUAL-PORT RAMS	116
ABBILDUNG 86:	FUNKTIONSBLÖCKE DES HOSTBUS-CONTROLLERS	117
ABBILDUNG 87:	HOSTINTERFACE ADRESSREGISTER	117
ABBILDUNG 88:	FUNKTIONSBLÖCKE DER FPGAS	120
ABBILDUNG 89:	ABSCHALTVERHALTEN VON PARALLEL GESCHALTETEN	
	PolySwitch-Sicherungen	121
ABBILDUNG 90:	REALISIERUNG DER 5 V VERSORGUNGEN	122
ABBILDUNG 91:	SCHALTUNG FÜR DIE NEGATIVE HILFSSPANNUNG	122
ABBILDUNG 92:	SCHALTUNG FÜR DIE POSITIVE HILFSSPANNUNG	123
ABBILDUNG 93:	SCHEMATISCHE DARSTELLUNG DER 3 VERSCHIEDENEN STECKPLÄTZE	124
ABBILDUNG 94:	BILD DER HIL-TESTPLATTFORM	124
ABBILDUNG 95:	4-Quadranten-Betrieb	125
ABBILDUNG 96:	SCHALTREGLERMODUL BEI POSITIVEM UND NEGATIVEM AUSGANGSSTROM	126
ABBILDUNG 97:	BLOCKSCHALTBILD DES TREIBERMODULS	127
ABBILDUNG 98:	VERGLEICH DER PWM-AUSGANGSSIGNALE A) GLEICHE ANSTEUERUNG	
	B) UNTERSCHIEDLICHE ANSTEUERUNG	128
ABBILDUNG 99:	Beschaltung der Fehlerverstärker des PWM-Controllers	129
ABBILDUNG 100:	DIFFERENZVERSTÄRKER ZUR STROMMESSUNG	130
ABBILDUNG 101:	ZWEITE STUFE DER STROMMESSUNG	130
ABBILDUNG 102:	SPANNUNGSMESSUNG AUF HOHEM POTENTIAL	131
ABBILDUNG 103:	ZWEITE STUFE DER SPANNUNGSMESSUNG	131
ABBILDUNG 104:	ELEKTRONISCHE REALISIERUNG DES PID-REGLERS	132
ABBILDUNG 105:	SIMULATIONSERGEBNISSE DER REGELSCHALTUNG	133
ABBILDUNG 106:	WÄRMEWIDERSTAND ÜBER PADGRÖSSE FÜR EIN DPAK GEHÄUSE [63]	135
ABBILDUNG 107:	KOMPARATOREN ZUR GATE-ANSTEUERUNG	137
ABBILDUNG 108:	BESCHALTUNG DER A/D UND D/A WANDLER	138
ABBILDUNG 109:	PROGRAMMIERUNG DES GAL ZUR MODULERKENNUNG	140
ABBILDUNG 110:	BILD DES TREIBERMODULS, OBEN UND UNTEN	142
ABBILDUNG 111:	ANSTEUERUNG DER LEISTUNGSSTUFE	143
ABBILDUNG 112:	BILD DER HOCHLEISTUNGSTREIBERSTUFE	143

ABBILDUNG 113:	BLOCKSCHALTBILD LINEAR GEREGELTES TREIBERMODUL	144
ABBILDUNG 114:	FEHLERINJEKTION AUF DEM CAN-BUS	145
ABBILDUNG 115:	BLOCKSCHALTBILD 8-BIT DIGITAL I/O MODUL	146
ABBILDUNG 116:	RLC PARALLELSCHALTUNG	148
ABBILDUNG 117:	BLOCKDARSTELLUNG DER ÜBERTRAGUNGSFUNKTIONEN DER	
	RLC PARALLELSCHALTUNG	150
ABBILDUNG 118:	ZUSTANDSRAUMDARSTELLUNG DER RLC PARALLELSCHALTUNG	152
ABBILDUNG 119:	RLC SERIENSCHALTUNG	152
ABBILDUNG 120:	BLOCKDARSTELLUNG DER GLEICHUNG (7.27)	154
ABBILDUNG 121:	MODELL EINES SCHALTAUSGANGES	155
ABBILDUNG 122:	SIMULATION DES SCHALTAUSGANGES	155
ABBILDUNG 123:	MODELL EINER VERÄNDERLICHEN SPANNUNGSQUELLE MIT INNENWIDERSTAND	156
ABBILDUNG 124:	AUFBAU DES PERMANENTERREGTEN GLEICHSTROMMOTORS	156
ABBILDUNG 125:	ELEMENTE EINES FREMDERREGTEN GLEICHSTROMMOTORS	157
ABBILDUNG 126:	MODELL DES GLEICHSTROMMOTORS	158
ABBILDUNG 127:	ÄNDERUNG VON MODELLPARAMETERN	158
ABBILDUNG 128:	INTERPOLATION EINER SENSORKENNLINIE	159
ABBILDUNG 129:	VERSCHALTUNG VON LASTMODELL UND FEHLERMODELL	160
ABBILDUNG 130:	FEHLERMATRIX FÜR VIER SIGNALE ALS MATLAB MODELL	161
ABBILDUNG 131:	MODELL MIT ÜBERGANGSWIDERSTAND	162
ABBILDUNG 132:	MODELLIERUNG EINES KURZSCHLUSS	163
ABBILDUNG 133:	SIMULATIONSERGEBNIS FÜR EINEN KURZSCHLUSS GEGEN UX	164
ABBILDUNG 134:	ZEITDISKRETE INTEGRATORVERSIONEN	165
ABBILDUNG 135:	ANPASSUNG DER WERTEBEREICH FÜR DIE DATENWANDLER	166
ABBILDUNG 136:	WERTBEGRENZTE SIGNALE A) MIT SÄTTIGUNG B) MIT ÜBERLAUF	166
ABBILDUNG 137:	ZUORDNUNG DER MODELLBERECHNUNG	167
ABBILDUNG 138:	EINPOLIGES LASTMODELL	168
ABBILDUNG 139:	ZWEIPOLIGE LAST AM STEUERGERÄT	169
ABBILDUNG 140:	MODELL ALS ZWEIPOLIGE LAST	169
ABBILDUNG 141:	POTENTIOMETER MIT LAST	170
ABBILDUNG 142:	SIMULINK MODELL DES BELASTETEN POTENTIOMETERS	170
ABBILDUNG 143:	SIMULINK MODELL BEI UNBEKANNTEM LASTWIDERSTAND	171
ABBILDUNG 144:	GESAMTMODELL DES FENSTERHEBERS	172
ABBILDUNG 145:	BLOCKSCHALTBILD BORDNETZNACHBILDUNG	174
ABBILDUNG 146:	VERGLEICH DER ENERGIEFLÜSSE ZWISCHEN ALTEM UND NEUEM TESTSYSTEM	175
ABBILDUNG 147:	VERWENDUNG DER TREIBER ALS NETZTEIL ODER AKTIVE LAST	175
ABBILDUNG 148:	VERGLEICH ZWISCHEN ALTEM UND NEUEM TESTMODUL	177

# 10.2 Abkürzungsverzeichnis

μC	Mikrocontroller
μP	Mikroprozessor
ABS	Antiblockiersystem
ASC	Asynchrone Serielle Schnittstelle
ASIC	Application Specific Integratetd Circuits
CAN	Controller Area Network
CASE	Computer Aided Systems/Software Engineering
CPLD	Complex Programmable Logic Device
DSP	Digitaler Signal Prozessor
DUT	Device under Test
EEPROM	Electrical Erasable Programmable Read Only Memory
EMV	Elektromagnetische Verträglichkeit
EMV	Elektromagnetischer Ventilaktor
EMVS	Elektromagnetische Ventilsteuerung
EMB	Elektromagnetische Bremse
EPROM	Erasable Programmable Read Only Memory
FET	Feldeffekt-Transistor
FPAA	Field Programmable Analog Array
FPGA	Field Programmable Gate Array
FPLA	Field Programmable Logic Array
ESP	Elektronisches Stabilitätsprogramm
GAL	Generic Array Logic
HiL	Hardware-in-the-Loop
I <sup>2</sup> C	Inter IC Connection, I <sup>2</sup> C-Bus
IES-Schnittstelle	Information, Energie, Stoff Schnittstelle zur Außenwelt
KfZ	Kraftfahrzeug
LIN	Local Interconnect Network
LSB	Least Significant Bit
MOS	Metal-Oxide Semiconductor (Metaloxid Halbleiter)
MSB	Most Significant Bit
MUT	Module under Test
N-,P-,C-MOS	n-Kanal, p-Kanal, komplementäre MOS Logik
PLD	Programmable Logic Devices
PROM	Programmable Read Only Memory
ROM	Read Only Memory
SMD	Surface Mounted Device
SSC	Synchrone Serielle Schnittstelle
STG	Steuergerät
TTL	Transistor Transistor Logic
UML	Unified Modelling Language

# 10.3 Formelzeichen

R	Widerstand
L	Induktivität
С	Kapazität
U	Spannung, allgemein
Ι	Strom, allgemein
GND	Ground, Bezugsmasse
V <sub>DD</sub>	Positive Versorgungsspannung
V <sub>CC</sub>	Positive Versorgungsspannung
V <sub>SS</sub>	Negative Versorgungsspannung
$V_{\rm EE}$	Negative Versorgungsspannung
F	Frequenz
ω	Kreisfrequenz
Р	Leistung
P <sub>V</sub>	Verlustleistung
V	Potential

### 10.4 Literaturverzeichnis

- [1] ADAC (Hrsg.): Der Chip-Starter; ADAC Motorwelt, 4/2001
- [2] Attia, J.: *Electronics and Circuit Analysis using MATLAB*; CRC Press, 1999
- [3] Bernstein, H.: Sensoren und Meßelektronik; Richard Pflaum Verlag, 1998
- [4] Biran, A.; Breiner, M.: *MATLAB 5 für Ingenieure*; Addison-Wesley, 3.Auflage, 1999
- [5] Boehm, B. W.: *A Spiral Model of Software Development and Enhancement*; IEEE Computer Society Press Tutorial, 1990
- [6] Bosch (Hrsg.): *Kraftfahrzeugtechnisches Handbuch*; VDI Verlag, 1997
- [7] Bosch (Hrsg.): *Entwicklungen in der Kraftfahrzeugausrüstung*; Robert Bosch GmbH, 1999
- [8] Bosch (Hrsg.): *Systemkompetenz für aktive Sicherheit*; Robert Bosch GmbH, 1999
- [9] Bosch (Hrsg.): *Automobiltechnik für das 21. Jahrhundert*; Robert Bosch GmbH, 1999
- [10] Bosch (Hrsg.): Mikroelektronik im Kraftfahrzeug; Robert Bosch GmbH, 1999
- [11] Bosch (Hrsg.): *Mehr Stabilität in allen Fahrsituationen mit Bosch-Fahrdynamikregelung ESP*; Robert Bosch GmbH, 1999
- [12] Bosch (Hrsg.): Automotive Electrics / Electronic Systems; VDI Verlag, 1995
- [13] Büche, M.; Häußler, T.; Rusch, H.: Charakterisierung eines digitalen Signalprozessorsystems sowie Entwicklung und Realiseriung einer Testumgebung; Studienarbeit ILT-488, ITIV Universität Karlsruhe, 1997
- [14] Burst, A.: *Rapid Prototyping eingebetteter elektronischer Systeme auf Basis des CDIF-Datenaustauschformats*; Dissertation, ITIV Universität Karlsruhe, 2000
- [15] Busch-Vishniac, I.: *Electromechanical Sensores and Actuators*; Springer Verlag, 1999
- [16] Calvez, J.: Embedded Real-Time Systems; John Wiley & Sons, New York, 1993
- [17] Chowanez, M.; Ernst, J.: Rapid Prototyping unter Einsatz von Werkzeugen zur Systemspezifikation und zur Systemsimulation wie i-Logix Statemate; Studie, Lehrstuhl für Rechnergestützten Schaltungsentwurf, Universität Erlangen-Nürnberg, 1993

[18]	Consée, M.: Entwicklungsprozess für 42 V Bordnetzsysteme im Kraftfahrzeug
	Design&Elektronik, 02/2001

- [19] Conzelmann, G.; Kiencke, U.: Mikroelektronik im Kraftfahrzeug; Springer Verlag, 1995
- [20] Deibert, R.: *Methoden zur Fehlererkennung an Komponenten im geschlossenen Reglekreis*; VDI-Verlag, 1997
- [21] dSPACE GmbH: *dSPACE Simulator Product Information*; www.dspace.de; 2001
- [22] dSPACE GmbH: *EMV Actuation with Closed-Loop Control*; dSPACE News, Sommer 2000
- [23] dSPACE GmbH: *TargetLink Product Information*; www.dspace.de; 2001
- [24] Ehlers, K.: *Wege zur verlässlichen Automobil-Elektronik*; F&M Spezial, Automobilelektronik 2000, Hanser Verlag
- [25] Eschermann, B.: *Funktionaler Entwurf digitaler Schaltungen*; Springer Verlag, 1993
- [26] ETAS GmbH & Co. KG: LabCar Whitepaper; www.etas.de, 2001
- [27] Faber, R.: *Entwicklung eines dynamischen Modells für einen Kraftfahrzeug-Fensterheber*; Diplomarbeit ID-810, ITIV Universität Karlsruhe, 1997
- [28] Föllinger, O.: *Laplace- und Fourier-Tansformation*; Hüthig Buch Verlag Heidelberg, 5. Auflage, 1990
- [29] Fottner, J.; Kasch, G.; u.a.: *Datenwandlung*; DATEL GmbH, 2. Auflage, 1990
- [30] Gaspodaric, D.; Jajtic, Z.; u.a.: *DC-Motormodelle und virtuelle Sensorik im Kraftfahrzeug*; VDI Berichte Nr. 1415, 1998 in [109]
- [31] Gieringer, A.: Entwicklung eines konfigurierbaren digitalen Signal-Vorverarbeitungs-Moduls für den M-Modul-Bus; Diplomarbeit ID-907, ITIV Universität Karlsruhe, 2000
- [32] Goldbacher, A.: 42 V-Bordnetz im Automobil; Elektronik Automotive, 6/2000
- [33] Gonsauer, M.: *Multiprozessorsysteme (Architektur und Leistungsbewertung)*; ??, 1989
- [34] Gretzmeier, F.; Staudt, W.; Blüml, S.: *Kraftfahrzeugelektrik Karaftfahrzeugelektrik*; Vieweg Verlagsgeselschaft, 1996
- [35] Hartmann, B.: Turbo für die SW-Entwicklung; Design&Elektronik, 01/2001

[36]	Hartmann, N.: Automation des Tests eingebetteter Systeme am Beispiel der Kraftfahrzeugelektronik; Dissertation, ITIV Universität Karlsruhe, 2001
[37]	Helbig, K.; Welker, T.: Entwicklung eines DSP-Moduls für intelligente Sensor- systeme; Diplomarbeit ID-758, ITIV Universität Karlsruhe, 1996
[38]	Heppner, B.; Kricke, C.; Spörl, T.: Software-Plattform für Steuergerätetests grundlegend verbessert; Elektronik Automotive, 06/2000
[39]	Herner, A.: Kfz-Elektronik; Vogel Buchverlag, 1999
[40]	Higgelke, R.: Stromversorgung von "Hybrid"-Fahrzeugen mit 14/42 V Bordnetz; Design&Elektronik, 02/2001
[41]	Hoffmann, J.: MATLAB und Simulink; Addison-Wesley, 1998
[42]	Hong, K.; Gan, W.; et al.: <i>An integrated environment for rapid prototyping of DSP Algorithms using MATLAB and Texas Instruments TMS320C30</i> ; Microprocessors and Microsystems, Elsevier Science B.V., 24/2000
[43]	Hornig, S.: Angepasste Prüfstrategien für die KfZ-Elektronik; Elektronik Automotive, 6/2000
[44]	IABG: Das V-Modell; http://www.v-modell.iabg.de, 1999
[45]	Integrated Devices Technology: IDT7024 Datenblatt, www.idt.com, 2000
[46]	International Rectifier: IRF1704 Datenblatt; www.irf.com, 2001
[47]	Isermann, R.: Identifikation dynamischer Systeme; Springer-Verlag, 1992
[48]	Isermann, R.: Mechatronische Systeme; Springer-Verlag, 1999
[49]	Kaizik, S.: Entwicklung und Programmierung einer Hochleistungstreiberstufe zur Anwendung in Rapid-Prototyping- und Hardware-in-the-Loop-Systemen; Diplomarbeit ID-842, ITIV Universität Karlsruhe, 1998
[50]	Kasedorf, J.: Steuerungselektronik an Motor und Kraftübertragung; Vogel Buchverlag, 1989
[51]	Kempf, G.: <i>Simulation von Prototypen vernetzter KfZ-Steuergeräte</i> ; Dissertation TU München, 1996
[52]	Kiencke, U.; Guzella, L.: <i>Advances in Automotive Control</i> ; International Federa- tion of Automatic Control, IFAC Workshop, 1995
[53]	Kramer, U.; Neculau, M.: Simulationstechnik; Hanser Verlag, 1998

[54] Langenwalter, J.: Der Weg zu 42V; Design&Elektronik, 02/2001

[55]	Langlois, P.: <i>Bus-Vielfalt</i> ; F&M Spezial, Automobilelektronik 2001, Hanser Verlag, 2001
[56]	Lehmann, G.; Selz, M; Wunder, B.: <i>Schaltungsdesign mit VHDL</i> ; Franzis-Verlag GmbH, 1994
[57]	LIN Consortium: <i>LIN Specification, Version 1.1</i> ; www.lin-subbus.org, März 2000
[58]	Linsmeier, KD.: Sensorsysteme für das Auto; Verlag moderne Industrie, 1998
[59]	Lipp, H.M.: Grundlagen der Digitaltechnik; Oldenbourg Verlag, ,
[60]	Maxim (Hrsg.): <i>MAX4212 Miniature, 300MHz, Single-Supply, Rail-to-Rail Op Amp</i> ; www.maxim-ic.com, 1998
[61]	MEN MIKRO ELEKTRONIK GMBH: <i>M-Modules, ANSI standard mezzanine I/O with front panel connection</i> ; MEN Mikro Elektronik GmbH, Nürnberg, 1998
[62]	Motorola (Hrsg.): LIN macht mobil; Design&Elektronik, 02/2001
[63]	Motorola (Hrsg.): TMOS E-FET Power Filed Effect Transistor DPAK for Sur- face Mount; Motorola Inc., 1995
[64]	Motorola (Hrsg.): Switchmode Power Supplies - Reference Manual and Design Guide; Motorola Inc., 1999
[65]	Müller-Glaser, K. D.: <i>Entwurf elektronischer Systeme I</i> ; Skriptum, ITIV Universität Karlsruhe, 2000
[66]	Müller-Glaser, K. D.; Burst, A.; Spitzer, B.; Schmerler, S.: <i>Rapid Prototyping von Informationssystemen für Kraftfahrzeuge</i> ; it+ti 05/1999, Oldenbourg Verlag, 1999
[67]	MUMM e.V.: M-Module Specification; Manufacturers and Users of M- Modules. www.m-modules.de, 1997
[68]	Neumann, O.: Untersuchung zur Einbindung feldprogrammierbarer Analog- bausteine in ein Rapid-Prototyping-System; Diplomarbeit ID-865, ITIV Univer- sität Karlsruhe, 1998
[69]	Nørgaard, M.; Ravn, O.; Poulsen, N.K.; Hansen, L.K.: Neural Networks for Modelling and Control of Dynamic Systems; Springer, 2000
[70]	Oestreicher, L.: <i>Multiprozessor-System zur universellen Lastnachbildung in</i> <i>Hardware-in-the-Loop-Anwendungen</i> ; Diplomarbeit ID-885, ITIV Universität Karlsruhe, 1999

[71]	Pfeufer, T.: Modellgestützte Fehlererkennung und Diagnose am Beispiel eines Kraftfahrzeugaktors; VDI Verlag, 1999
[72]	Pfister, F.: <i>Reale Komponenten in einer virtuellen Welt</i> ; Auto & Elektronik, 1/1999
[73]	Pöhlmann, T.: <i>Versuche ohne aufwendigen Prototypen</i> ; Elektronik Automotive, 6/2000
[74]	Prophet, G.: <i>Create general-purpose linear functions with FPAA</i> ; EDN Europe, 01/2001
[75]	Raab, U.: Modellgestützte digitale Regelung und Überwachung von Kraftfahr- zeugaktoren; VDI Verlag, 1993
[76]	Rashid, M.: <i>SPICE for power electronics and electric power</i> ; Englewood Cliffs, NJ : Prentice-Hall, 1993
[77]	Rashid, M.: SPICE for circuits and electronics using PSpice; Englewood Cliffs, NJ : Prentice-Hall, 1995
[78]	Royce, W.: <i>Managing the Development of Large Software Systems</i> ; IEEE Wes- con, New York, 1970
[79]	Rucha, B.; von der Wense, H.: <i>LIN ergänzt CAN</i> ; F&M Spezial, Automobilelek- tronik 2000, Hanser Verlag
[80]	Schedl, P.: <i>Nahtlos von der Spezifikation zum Code</i> ; Elektronik Automotive, 06/2000
[81]	Schmidt, WD.: Sensorschaltungstechnik; Vogel Buchverlag, 1997
[82]	Schmitz, G.; Pischinger, M.: <i>Mechatronische Simulation eines EMV-Aktuators</i> ; www.mechatronics.fh-aachen.de
[83]	Schoof, J.: <i>OSEK/VDX 2.1 in der Praxis</i> ; F&M Spezial, Automobilelektronik 2000, Hanser Verlag
[84]	Shahian, B.; Hassul, M.: Control System Design using MATLAB; Prentice Hall, 1993
[85]	Shahian, B.; Hassul, M.: <i>Control System Design using MATRIX<sub>x</sub></i> ; Prentice Hall, 1993
[86]	Siemens AG: <i>Aluminium-Elektrolyt-Kondensatoren</i> ; Siemens Datenbuch, Siemens Matushita Components, 1994
[87]	Simmes, D.: Entwicklungsbegleitender Systemtest für elektronische Fahrzeug- steuergeräte; Dissertation, TU München, 1997

- [88] Slater, J.: *Selbsttest in der KfZ-Elektronik*; F&M Spezial, Automobilelektronik 2000, Hanser Verlag
- [89] Specks, J.W.; Rajnák, A.: *LIN Protokoll, Entwicklungswerkzeuge und Software-Schnittstelle für Lokale Datennetzwerke im Kraftfahrzeug*; in [109]
- [90] Spitzer, B.; Burst, A.; Müller-Glaser, K. D.: Interface Technologies for versatile Rapid Prototyping Systems; Rapid System Prototyping Conference, Tampa, Florida, 1999
- [91] Spitzer, B.; Kühl, M.; Müller-Glaser. K. D.: *Methodology for architectureoriented Rapid Prototyping;* Rapid System Prototyping Conference, Monterey, Kalifornien, 2001
- [92] Stelzer, G.: *Elektronische Ventilsteuerung: Das Ende der Nockenwelle*; Elektronik Automotive, 6/2000
- [93] Stock, U.: Wenn der Controller lenkt; Design&Elektronik, 01/2001
- [94] Ströhle, A.: *Testablaufplanung und Testauswertung für selbsttestbare Schaltungen*; VDI Verlag, 1992
- [95] Suzuki, N.: Shared Memory Multiprocessing; The MIT Press, 1993
- [96] Texas Instruments (Hrsg.): UC2577 Controls SEPIC Converter for Automotive Applications; TI Application Note, 1993
- [97] Texas Instruments (Hrsg.): *TL1454 Dual-Channel PWM Control Circuit*; TI Data Book SLV086B, 1995
- [98] Texas Instruments (Hrsg.): *TL5001 Buck Converter Evaluation Module User's Guide*; TI Literature Number SLVU002A, 1998
- [99] Texas Instruments (Hrsg.): TMS320C3x Users Guide; TI Data Book, 1996
- [100] The Mathworks (Hrsg.): MATLAB 6.0 Users Guide; The Mathworks, 2000
- [101] The Mathworks (Hrsg.): Simulink Users Guide; The Mathworks, 2000
- [102] The Mathworks (Hrsg.): *Real-Time Workshop Users Guide*; The Mathworks, 2000
- [103] Thiel, U.: *Schaltnetzteile erfolgreich planen und dimensionieren*; Franzis-Verlag GmbH, 1. Auflage, 1995
- [104] Thiemer, H.: *Elektrische Kleinmotoren im 42V-KfZ-Bordnetz*; F&M Spezial, Automobilelektronik 2000, Hanser Verlag
- [105] Tietze, U.; Schenk, Ch.: Halbleiterschaltungstechnik; Springer-Verlag, 10. Auflage, 1993

- [106] Trautzl, G.: Multi-DSP-Systeme im Griff; Design&Elektronik, 01/2001
- [107] Treier, Ch.: Portierung einer Rapid Prototyping Anwendung auf einen C167-Mikrocontroller mit Echtzeit-Betriebssystem; Studienarbeit IL-526, ITIV Universität Karlsruhe, 2000
- [108] Trum, H.-P.: *Entwicklungsmethoden für die Automobilelektronik*; F&M Spezial, Automobilelektronik 2000, Hanser Verlag
- [109] VDI-Tagung 2000: *Elektronik im Kraftfahrzeug*; VDI-Gesellschaft Fahrzeugund Verkehrstechnik, 2000
- [110] Wunsch, G.; Unbehauen, R.; et al.: Handbuch der Systemtheorie; Akademie-Verlag Berlin, 1986
- [111] Xilinx (Hrsg.): The Programmable Logic Data Book; www.xilinxcom, 1998
- [112] Zander, H.: Datenwandler; Vogel-Buchverlag, 1990
- [113] Zetex Inc. (Hrsg.): TRAC020LH Totally Re-Configurable Analog Circuit; www.fas.co.uk, 1999

### Patente

- [114] DE 3024266A1: Vorrichtung zum Testen einer Elektrik-/Elektronik-Komponente
- [115] DE 4212890C2: Vorrichtung zum Testen des Ausgangsverhaltens einer Elektrik-/Elektronik-Komponente
- [116] DE 10001484.4-35: Vorrichtung zur Nachbildung elektrischer Komponenten

### 10.5 Betreute Studien- und Diplomarbeiten

#### **Diplomarbeiten:**

- ID-810 Reinhard Faber: Entwicklung eines Dynamischen Modells für einen Kraftfahrzeug-Fensterheber
- ID-842 Sören Kaizik: Entwicklung und Programmierung einer Hochleistungstreiberstufe zur Anwendung in Rapid-Prototyping und Hardware-in-the-Loop-Systemen
- ID-843 Martin Gierich: Entwicklung und Programmierung einer modularen Signalverarbeitungseinheit mit VMEbus-Interface
- ID-865 Oliver Neumann: Untersuchung zur Einbindung feldprogrammierbarer Analogbausteine in ein Rapid-Prototyping System
- ID-867 Christian Decker: Konzeption eines FPGA-basierten Prototypen-Moduls

- ID-879 Thomas Häußler: Konzeption und Realisierung einer VMEbus-Schnittstelle unter Verwendung von programmierbaren Logikbausteinen
- ID-881 Andreas Koppi: Entwicklung einer Software zur Visualisierung, Analyse und Partitionierung von CDIF-Modellbeschreibungen diskreter und kontinuierlicher Systeme
- ID-885 Lars Oestreicher: Multiprozessor-System zur universellen Lastnachbildung in Hardware-in-the-Loop-Anwendungen
- ID-904 Gunther Wägner: Entwicklung einer Mikrocontroller-Steuerung für ein fernsteuerbares Mikro-Fahrzeug
- ID-907 Alexander Gieringer: Entwicklung eines FPGA-basierten M-Moduls zur Vorverarbeitung digitaler Signale
- ID-908 Robert Zulauf: Entwurf eines Java-Mikrocontrollers und prototypische Implementierung auf einem FPGA
- ID-911 Wolfram Grziwa: Entwurf und Aufbau eines autarken optischen Datenerfassungssystems mit Echtzeit-Grafikdarstellung auf einem LCD
- ID-925 Rudolf Neves Appelt: Modellierung von Mikrocontroller-Peripheriekomponenten und Implementierung auf einem FPGA-Modul
- ID-939 Götz Mayser: Entwurf und Implementierung einer Ethernet-Verbindung zwischen einem C167-Mikrocontroller-Modul mit Echtzeit-Betriebssystem und einem Entwicklungssystem
- ID-971 Fabian Brauss: Entwicklung und charakterisierung von elektronischen Lastmodulen für die Sensor-Nachbildung in einem Hardware-in-the-Loop-Testsystem
- ID-973 Matthias Obermüller: Entwicklung einer microcontroller-basierten Ethernet-Schnittstelle für ein System zur Identifikation von Objekten in der Fertigungssteuerung

### Studienarbeiten:

- IL-479 Oliver Neumann: Entwicklung einer Inbetriebnahme-Software für ein Mikrocontrollersystem
- IL-499 Balázs Somosköi: Aufbau und Programmierung einer Testumgebung für I2C-Bus Anwendungen
- IL-511 Hayati Bayrakdar: Erstellung eines HP-VEE-Meßprogramms für die Charakterisierung von Schnittstellen-Modulen zur Signalanpassung
- IL-526 Christian Treier: Portierung einer Rapid-Prototyping-Anwendung auf einen C167-Mikrocontroller mit Echtzeit-Betriebssystem

- IL-536 Eric Colinet: Implementierung eines Mehrkanal-Schrittmotor-Controllers auf einem FPGA-Modul
- IL-546 Steffen Häberle: Adaption des MATLAB-Codegenerators für die Verwendung mit einem C167-Mikrocontroller-Modul
- IL-548 Ulrich Stockenberger: Entwicklung und Test von Ein-/Ausgabe-Modulen für ein Prototyping-Kompaktsystem
- IL-549 Christopher Smith: Anwendung und Erweiterung einer MATLAB-Blockbibliothek für die Code-Generierung von Applikationen mit dem Mikrocontroller C167
- IL-550 Markus Kernwein: Charakterisierung eines DC/DC-Wandler-Moduls und Untersuchung der Verwendbarkeit als geregelter Leistungstreiber

### 10.6 Eigene Veröffentlichungen

- Müller-Glaser, K. D.; Kühl, M.; Reichmann, C.; Spitzer, B.:
  - *Eine durchgehende Entwurfsumgebung für das Rapid Prototyping von eingebetteten elektronischen Systemen.* it+ti - Informationstechnik und Technische Informatik 6/01, Oldenbourg Verlag, 2001.
- Spitzer, B.; Kühl, M.; Müller-Glaser, K. D.: A Methodology for Architecture-Oriented Rapid Prototyping. RSP'2001, Monterey, Kalifornien, USA, Juni 2001
- Kühl, Markus; Spitzer, Bernhard; Müller-Glaser, Klaus D.; Dambacher, U.: Universal Object-Oriented Modeling for Rapid Prototyping of Embedded Electronic Systems, RSP'2001, Monterey, Kalifornien, USA, Juni 2001.
- Burst, A.; Wolff, M.; Spitzer, B.; Müller-Glaser, K. D.: Scheduling for Concept-Oriented Rapid Prototyping. Design Automation for Embedded Systems Journal, Vol.5, No.3, Kluwer Academic Publishers, August 2000.

Müller-Glaser, K. D.; Burst, A.; Spitzer, B.; Kühl, M.: Rapid Prototyping von eingebetteten elektronischen Systemen. it+ti - Informationstechnik und Technische Informatik 2/00, Oldenbourg Verlag, 2000.

Müller-Glaser, K. D.; Burst, A.; Spitzer, B.; Schmerler, S.: Rapid Prototyping von Informationssystemen f
ür Kraftfahrzeuge. it+ti - Informationstechnik und Technische Informatik 5/99, Oldenbourg Verlag, 1999.

- Spitzer, B.; Burst, A.; Müller-Glaser, K. D.: Interface Technologies for Versatile Rapid-Prototyping Systems. RSP'99, Tampa, Florida, USA, Juni 1999.
  - Burst, A.; Spitzer, B.; Wolff, M.; Müller-Glaser, K. D.: On Code Generation for Rapid Prototyping Using CDIF. OOPSLA'98, Vancouver, British Columbia, Canada, Oktober 1998.
  - Burst, A.; Spitzer, B.; Müller-Glaser, K. D.: Forschungsgebiete Rapid Prototyping und Hardware-in-the-Loop - Eine Übersicht. Technischer Bericht, Institut für Technik der Informationsverarbeitung, Juni 1998.
  - Burst, A.; Schmerler, S.; Spitzer, B.; Tanurhan, Y.; Müller-Glaser, K. D.: *Rapid Prototyping in der Steuergeräte-Entwicklung*. Studie, Institut für Technik der Informationsverarbeitung und FZI-ESM, September 1997.

# Lebenslauf

Persönliche Daten:

Name	:	Bernhard Spitzer
Geburtsdatum	:	15.02.1969
Geburtsort	:	Mannheim
Staatsangehörigkeit	:	deutsch
Familienstand	:	verheiratet

## Schulausbildung:

1975 - 1979	:	Schillerschule, Reilingen
1979 - 1985	:	Carl-Friedrich-Gauss Gymnasium, Hockenheim
1985 - 1988	:	Technisches Gymnasium Carl-Benz-Schule, Mannheim
03.05.1988	:	Allgemeine Hochschulreife

01.07.1988 - 30.09.1989 : Grundwehrdienst 4. Instandsetzungsbataillon 12, Hardheim

## Studium und Beruf:

01.10.1989 - 31.03.1995 :	Studium der Elektrotechnik an der Universität Karlsruhe
27.03.1995 :	Abschluss: Diplom-Ingenieur
01.04.1995 - 18.02.1996 :	Beschäftigung als geprüfte wiss. Hilfskraft am Institut für Technik der Informationsverarbeitung der Univer- sität Karlsruhe
19.02.1996 - 28.02.2002 :	Wissenschaftlicher Angestellter am Institut für Technik der Informationsverarbeitung der Universität Karlsruhe
Dezember 2001 :	Promotion: DrIng.